



**UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO,
PROGRAMA DE MAESTRÍA Y DOCTORADO EN INGENIERÍA.
INGENIERÍA ELÉCTRICA - SISTEMAS ELÉCTRICOS DE POTENCIA.**

**MODELADO Y SIMULACIÓN DE LA MITIGACIÓN DE SAGs EN CARGAS
CONECTADAS EN MEDIA TENSIÓN UTILIZANDO UN DVR.**

**TESIS
QUE PARA OPTAR POR EL GRADO DE:
MAESTRO EN INGENIERÍA.**

**PRESENTA:
ING. GABRIELA CASTILLO GARCÍA**

**TUTOR:
DR. VICENTE TORRES GARCÍA
FACULTAD DE INGENIERÍA.**

Ciudad Universitaria, CD. MX., Noviembre 2021



Universidad Nacional
Autónoma de México

Dirección General de Bibliotecas de la UNAM

Biblioteca Central



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

JURADO ASIGNADO

Presidente: Dr. Espinosa Pérez Gerardo René.

Secretarios: Dr. Angeles Camacho César.

Vocal: Dr. Torres García Vicente.

1er Suplente: Dr. Arrieta Paternina Mario Roberto.

2do Suplente: Dr. Trillaud Frederic.

Lugar o lugares donde se realizó la tesis: Ciudad Universitaria.

TUTOR DE TESIS

Dr. Torres García Vicente.

FIRMA

(Segunda hoja)

Agradecimientos

En primer lugar deseo expresar mi agradecimiento al tutor de esta tesis el Dr. Vicente Torres, gracias a su ayuda, orientación y paciencia pude concluir la misma, así mismo agradezco al Dr. Juan Rodríguez y a la Dra. Nadia Salgado por auxiliarnos en OPAL-RT y a los sinodales que conformar el jurado por hacer de esta tesis una mejor versión a través de sus comentarios.

Un especial agradecimiento a mi familia en especial a mi hermana Minerva que ha estado conmigo en todo momento, a mis amigos de carrera y a mis amigos de toda la vida, que no solo me han acompañado a lo largo de esta etapa sino que también me motivan a seguir adelante.

Finalmente quisiera agradecer PAPIIT con número IA106420 y a la UNAM por abrirme las puertas desde preparatoria.

Resumen

El avance tecnológico ha traído consigo la proliferación de equipos basados en electrónica de potencia como lo son los equipos de cómputo, los equipos de telecomunicaciones, entre otros, estos equipos son altamente sensibles a los diversos disturbios que afectan a las redes eléctricas. Siendo las caídas de voltaje (*sags* en inglés), uno de los disturbios que se presenta con mayor frecuencia ocasionando efectos no deseados a los usuarios. Por lo que hoy en día se busca que los sistemas eléctricos sean capaces de suministrar energía eléctrica de alta calidad. En este aspecto las simulaciones desempeñan un gran trabajo como herramientas de análisis para brindar una solución adecuada a dichos disturbios.

En esta tesis se presenta el modelado y simulación de un Restaurador Dinámico de Voltaje o “DVR” (por sus siglas del inglés *Dynamic Voltage Restorer*), el cual se caracteriza por ser un dispositivo con la mejor relación eficiencia–costo para proteger cargas sensibles, que busca mitigar los problemas relacionados a las variaciones de voltaje y cumplir con lo establecido en el Código de Red de México para Centros de Carga.

El DVR inicialmente es modelado y simulado en Matlab/Simulink™ y OPAL-RT, este último se caracteriza por ser un hardware auxiliar en la simulación en tiempo real lo que nos permite examinar la versatilidad del modelo desarrollado en grandes tiempos de simulación. El DVR modelado se caracteriza por contar con una topología con sistema de almacenamiento de energía y el control de este emplea la técnica $dq0$ como método de detección y el método en fase (In-phase) como método de compensación, siendo útil solamente en sistemas balanceados. A partir de este DVR se aplica una variación en el control al implementar el método de detección y compensación por cada una de las fases, de esta manera el DVR es capaz de operar en sistemas desbalanceados.

El DVR modelado es capaz de mitigar variaciones de voltaje con aproximadamente un 30% de desbalance en sistemas con características balanceadas y con aproximadamente un 5% en sistemas con características desbalanceadas, esto debido a que el DVR modelado cuenta con un inversor trifásico de dos niveles. Las simulaciones de este DVR son probadas en el sistema IEEE 34 nodos y llevadas a cabo en el software ATPDraw que se caracteriza por simular transitorios además de ser un software libre con gran uso dentro del área de transitorios electromagnéticos.

Índice general

Agradecimientos	I
Resumen	II
Índice de figuras	VIII
Índice de tablas	VIII
1. Introducción.	1
1.1. Estado del Arte.	1
1.2. Planteamiento del problema.	3
1.3. Hipótesis.	3
1.4. Objetivos.	3
1.4.1. Objetivos generales.	3
1.4.2. Objetivos particulares.	3
1.5. Justificación.	4
1.6. Metodología.	4
1.7. Organización de la tesis.	5
1.8. Contribuciones.	6
2. Conceptos generales.	7
2.1. Calidad de energía.	7
2.2. Variaciones de voltaje.	7
2.2.1. Caídas de voltaje (Sag).	8
2.2.2. Incremento de voltaje (Swell).	8
2.2.3. Código de red de México.	10
3. Estructura de un DVR.	12
3.1. Topología.	13
3.1.1. Topologías sin almacenamiento de energía.	13

3.1.2.	Topologías con almacenamiento de energía.	15
3.2.	Componentes del DVR.	17
3.2.1.	Transformador de acoplamiento.	17
3.2.2.	Inversores	19
3.2.3.	Filtro.	21
3.2.4.	Dispositivo de almacenamiento de energía.	21
4.	Sistema de control.	23
4.1.	Método de detección.	24
4.1.1.	Método SRF.	25
4.2.	Método de compensación.	25
4.2.1.	Compensación previa a la caída de voltaje (Pre-sag).	26
4.2.2.	Compensación en fase (In-phase).	27
4.2.3.	Compensación mínima inyección de energía.	28
4.2.4.	Métodos de compensación híbridos.	30
4.2.5.	Comparación de los métodos de compensación.	30
4.3.	Sincronización del control.	30
4.3.1.	Lazo de seguimiento de fase (PLL).	32
4.4.	Control del inversor.	32
4.4.1.	Control lineal.	32
4.4.2.	Control PI.	34
4.4.3.	Control no lineal.	35
4.5.	Modulación.	35
4.5.1.	Modulación por ancho de pulso (PWM).	35
5.	Modelado y simulación de un DVR para sistemas balanceados.	37
5.1.	Sistema eléctrico modelado.	37
5.2.	Modelado del DVR.	38
5.3.	Sistema de control.	38
5.4.	Simulaciones y resultados.	40
5.4.1.	Falla trifásica.	40
5.4.2.	Falla monofásica.	42
5.4.3.	Caída de voltaje producida por conexión y desconexión de carga.	42
5.4.4.	Incremento de voltaje (swell).	45
5.4.5.	Conexión de motor en Matlab/Simulink TM	45
5.5.	Análisis de resultados.	47
6.	Modelado y simulación de un DVR en ATPDraw para sistemas desbalanceados.	50
6.1.	Modelado del DVR.	50
6.1.1.	Diseño del inversor.	50
6.2.	Sistema de control para sistemas desbalanceados.	52
6.2.1.	Generación de β	52

6.2.2.	Sincronización del sistema.	54
6.2.3.	Bloques de Transformación.	54
6.2.4.	Modulación por ancho de pulso.	55
6.3.	Estructura del DVR propuesto.	56
6.4.	Simulaciones en un sistema propuesto.	56
6.4.1.	Simulación de caídas de voltajes en el sistema eléctrico propuesto. .	60
6.4.2.	Simulación de incrementos de voltaje en el sistema eléctrico propuesto.	63
6.5.	Modelo del sistema IEEE 34 Nodos	64
6.5.1.	Zona 1.	66
6.5.2.	Zona 2.	66
6.5.3.	Zona 3.	66
6.5.4.	Zona 4.	68
6.5.5.	Zona 5.	68
6.5.6.	Zona 6.	69
6.6.	Simulaciones en el sistema IEEE 34 Nodos.	70
6.6.1.	Simulación de una caída de voltaje.	70
6.6.2.	Análisis de resultados.	74
7.	Conclusiones.	77
7.1.	Trabajos a futuro.	78

Índice de figuras

2.1. Perturbaciones de voltaje según el IEEE std. 1159	8
2.2. Caída de voltaje.	9
2.3. Incremento de voltaje.	9
3.1. Esquema de un DVR.	12
3.2. Topología sin almacenamiento de energía con convertidor del lado fuente. .	13
3.3. Topología sin almacenamiento de energía con convertidor del lado carga. .	15
3.4. Topología con almacenamiento de energía, voltaje constante.	16
3.5. Topología con almacenamiento de energía, voltaje variable.	16
3.6. Conexión del transformador.	19
3.7. Topología de los Inversores.	20
4.1. Sistema de control del DVR.	23
4.2. Compensación previa a la caída de voltaje.	26
4.3. Compensación en fase.	28
4.4. Compensación de mínima inyección de energía para sistemas balanceados. .	29
4.5. Diagrama de lazo de seguimiento de fase o PLL.	32
4.6. Control de retroalimentación (feedback).	33
4.7. Control directo (feedforward).	33
4.8. Modulación por ancho de pulso.	36
5.1. Diagrama Unifilar del sistema.	37
5.2. Estructura del DVR diseñado.	38
5.3. Sistema de control.	39
5.4. Modelo del DVR en Matlab/Simulink TM	40
5.5. Caída de voltaje instantánea por falla trifásica, obtenida en OPAL-RT. . .	41
5.6. Corrientes en presencia de una caída de voltaje instantánea.	41
5.7. Caída de voltaje momentánea por falla trifásica, obtenida en OPAL-RT. . .	42
5.8. Caída de voltaje instantánea por falla monofásica, obtenida en OPAL-RT. .	43
5.9. Caída de voltaje momentánea por falla monofásica, obtenida en OPAL-RT. .	43
5.10. Caída de voltaje instantánea por conexión y desconexión de carga, obtenida en OPAL-RT.	44
5.11. Caída de voltaje momentánea por conexión y desconexión de carga, obtenida en OPAL-RT.	44

5.12. Caída de voltaje temporal por conexión y desconexión de carga, obtenida en OPAL-RT.	45
5.13. Incremento de voltaje instantáneo, obtenido en OPAL-RT.	46
5.14. Incremento de voltaje momentáneo, obtenido en OPAL-RT.	46
5.15. Incremento de voltaje temporal, obtenido en OPAL-RT.	47
5.16. Caída de voltaje momentánea producido por la conexión de un motor, obtenida de Matlab/Simulink TM	48
6.1. Simulación del comportamiento de un IGBT.	51
6.2. Simulación del inversor.	51
6.3. Esquema del sistema de control.	52
6.4. Bloque TRANSF.	54
6.5. Bloque PLL [45].	54
6.6. Estructura del PWM.	55
6.7. Modelo del DVR en ATPDraw.	56
6.8. Diagrama unifilar del sistema eléctrico.	57
6.9. Línea simétrica RL en ATPDraw.	57
6.10. Módulo de línea de transmisión.	58
6.11. Sistema eléctrico modelado en ATPDraw.	59
6.12. Voltaje de la red en la Fase A en presencia de una caída de voltaje.	60
6.13. Voltaje del sistema propuesto en presencia de una caída de voltaje.	61
6.14. Voltaje RMS del sistema propuesto en presencia de una caída de voltaje.	62
6.15. Corriente del sistema propuesto en presencia de una caída de voltaje.	62
6.16. Voltaje del sistema propuesto en la Fase A en presencia de un incremento de voltaje.	63
6.17. Voltaje en el sistema propuesto en presencia de un incremento de voltaje debalanceado.	64
6.18. Voltaje RMS en el sistema propuesto en presencia de un incremento de voltaje debalanceado.	65
6.19. Corrientes en el sistema propuesto en presencia de un incremento de voltaje debalanceado.	65
6.20. Diagrama unifilar del sistema IEEE 34 Nodos.	66
6.21. Sistema IEEE 34 Nodos en ATPDraw recuperado de [44].	67
6.22. Zona 1 del sistema IEEE 34 Nodos en ATPDraw.	67
6.23. Zona 2 del sistema IEEE 34 Nodos en ATPDraw.	67
6.24. Zona 3 del sistema IEEE 34 Nodos en ATPDraw.	68
6.25. Zona 4 del sistema IEEE 34 Nodos en ATPDraw [44].	68
6.26. Zona 5 del sistema IEEE 34 Nodos en ATPDraw [44].	69
6.27. Zona 6 del sistema IEEE 34 Nodos en ATPDraw.	69
6.28. Voltajes asociados al Nodo 860 en presencia de una caída de voltaje.	71
6.29. Voltajes RMS asociados al Nodo 860 en presencia de una caída de voltaje.	71
6.30. Corrientes asociadas al Nodo 860 en presencia de una caída de voltaje.	72
6.31. Voltajes asociados al Nodo 840 en presencia de una caída de voltaje.	72
6.32. Voltajes RMS asociados al Nodo 860 en presencia de una caída de voltaje.	73
6.33. Corrientes asociadas al Nodo 860 en presencia de una caída de voltaje.	73

Índice de tablas

2.1. Valores máximos y mínimos de voltaje que deben soportar los Centros de Carga.	10
3.1. Comparación de las distintas topologías del DVR.	18
3.2. Comparación de inversores utilizados en la estructura del DVR.	20
4.1. Métodos de detección	24
4.2. Ventajas y Desventajas de los métodos de compensación.	31
4.3. Métodos de compensación.	31
4.4. Comparativa entre los métodos de control lineal.	34
5.1. Parámetros del DVR.	39
5.2. Disturbios instantáneos.	48
5.3. Disturbios momentáneos.	49
5.4. Disturbios temporales.	49
6.1. Parámetros del sistema.	58
6.2. Parámetros del DVR.	59
6.3. Parámetros de los DVR para el sistema IEEE 34 Nodos.	70
6.4. Disturbios balanceados.	74
6.5. Disturbios desbalanceados.	74
6.6. Disturbios desbalanceados en el sistema IEEE 34 nodos.	75

Siglas

- BT** Baja Tensión.. 13
- CA** Corriente alterna.. 17, 19, 21
- CD** Corriente directa.. 17, 19, 28, 31
- CENACE** Centro Nacional de Control de Energía.. 11
- CRE** Comisión Reguladora de Energía.. 10, 11
- D-Statcom** Compensador estático de potencia reactiva (*Static Distribution Compensator*).. 1
- DSC** Cancelación de señal retrasada (*Delayed Signal Cancellation*).. 2
- DSOGI** Integrador generalizado doble de segundo orden (*Double Second Order Generalized Integrator*).. 2
- DVR** Restaurador dinámico de voltaje (*Dynamic Voltage Restorer*) .. 1, 2, 4, 5, 12, 13, 16, 17, 19, 21, 22, 25, 26, 28, 30, 32, 34, 35, 37, 38, 40, 47, 50, 56, 64, 70, 74, 75, 77
- FACTS** Sistemas de transmisión flexible en corriente alterna (*Flexible Alternating Current Transmission Systems*).. 1
- FL** Lógica difusa (*Fuzzy Logic*).. 2
- GTO** Tiristor desactivado por compuerta (*Gate Turn-Off thyristor*).. 19
- IEC** Comisión Electrotécnica Internacional (*International Electrotechnical Commission*).. 1
- IEEE** Instituto de Ingenieros Eléctricos y Electrónicos (*Institute of Electrical and Electronics Engineers*).. 1
- IGBT** Transistor bipolar de puerta aislada (*Insulated Gate Bipolar Transistor*).. 19

IGCT Tiristor controlado por puerta integrada (*Integrated Gate-Commutated Thyristor*).. 19

LPF Filtro paso bajo (*Low-Pass Filter*).. 52, 53

MOSFET Transistor de efecto de campo metal-óxido-semiconductor (*Metal-Oxide-Semiconductor Field-Effect-Transistor*).. 19

MT Media Tensión.. 13

PCC Punto de acoplamiento común (*Point of Common Coupling*).. 2, 12, 40

PI Proporcional integral (*Proportional- Integral*).. 34, 38, 39

PLL Lazo de seguimiento de fase (*Phase-Locked Loops*).. 25, 30, 32, 38, 39, 54

PNSE Extractor de secuencia positiva y negativa (*Positive and Negative Sequence Extractor*).. 2

PQ Calidad de la energía (*Power Quality*).. 1

PWM Modulación por ancho de pulso (*Pulse-Width Modulation*).. 2, 4, 19, 35, 38, 39, 54

RMS Raíz cuadrada media (*Root Mean Square*).. 40, 60–65, 70, 71, 73

SEN Sistema Eléctrico Nacional.. 4, 10

SMES Almacenamiento de energía magnética por superconducción (*Superconducting Magnetic Energy Storage*).. 2, 21

SPWM Modulación por ancho de pulso senoidal (*Sinusoidal Pulse-Width Modulation*).. 19

SRF Marco de referencia síncrono (*Synchronous Reference Frame*).. 2, 4, 25

UPQC Acondicionador unificado de la calidad de energía (*Unified Power Quality Conditioner*).. 1

UPS Fuente de alimentación ininterrumpible (*Uninterruptable Power Supply*).. 1

VCO Oscilador controlado por voltaje (*Voltage Controlled Oscillators*).. 32

VSC Convertidor de fuente de voltaje (*Voltage Source Converter*).. 4, 17, 19, 21

Capítulo **1**

Introducción.

En la actualidad la energía eléctrica juega un papel fundamental dentro del desarrollo económico y social, debido a los servicios que se derivan de esta, que van desde la operación de equipos hasta procesos tanto industriales como de servicio, por lo que términos como “calidad de la energía” o “PQ” (por sus siglas del inglés *Power Quality*) van cobrando mayor relevancia para poder otorgar un servicio eléctrico de alto nivel. A fin de cumplir con esto, existen diversos estándares y políticas de eficiencia energética y mejoras en la calidad de la energía, siendo los estándares IEC 61000 [1] y el IEEE 1159 [2] los más representativos, mientras en México adicionalmente tenemos el Código de Red [3-6].

Los problemas en la calidad de la energía son clasificados de acuerdo a su magnitud, duración y el parámetro eléctrico que afecten (voltaje, corriente y frecuencia), estos pueden conducir a una falla en la red, acortar la vida útil de los equipos y hacer poco eficiente el sistema. De estos fenómenos, el más común es la variación de voltaje, que entre sus consecuencias tenemos: la mala operación de los equipos electrónicos y de telecomunicaciones, operación indeseada de protecciones, disminución de la vida útil de los equipos, entre otros, lo que puede ocasionar pérdidas económicas [7, 8].

1.1. Estado del Arte.

Existen diversas maneras de brindar solución a los problemas de la calidad de la energía, ya sea mediante el diseño de equipos más tolerantes a fluctuaciones de voltaje o la instalación de dispositivos de corrección de voltaje como lo son: los sistemas de transmisión flexible en corriente alterna (FACTS) que son utilizados en transmisión o los dispositivos personalizados de energía (*custom power* en inglés) utilizados en distribución. Algunos de los dispositivos personalizados de energía son: las fuentes de alimentación ininterrumpible (UPS), compensadores estáticos de potencia reactiva (D-Statcom), acondicionadores unificados de calidad de la potencia (UPQC), restauradores dinámicos de voltaje (DVR), entre otros. De los cuales los DVRs son los más adecuados para proteger las cargas sensibles, ya que suelen tener una mejor relación eficiencia-costos, dando así una opción más rentable, además de ser una solución competitiva tanto en media y alta tensión [9, 10].

En literatura correspondiente podemos encontrar documentos dedicados a presentar un es-

tudio detallado sobre los DVRs como es el caso de [8, 10, 11], que se encargan de describir el funcionamiento de operación, estructura básica, las posibles configuraciones, técnicas de control y una comparativa entre estas, presentando las ventajas y desventajas que los caracteriza. Así mismo podemos encontrar documentos que proponen algún cambio en el control o en la topología, como son los casos que se presentan a continuación:

En [12], se resalta la importancia del control dentro del diseño del DVR por lo que propone un pre-filtro de cancelación de señal retrasada (DSC) basado en un extractor de secuencia positiva o negativa (PNSE) para extraer los componentes simétricos instantáneos, además de un controlador PI multi-lazo, con la finalidad de modelar un DVR de media tensión que pueda hacer frente a caídas de voltaje simétricas y asimétricas. En [13] se propone un pre-filtro integrador generalizado doble de segundo orden (DSOGI) para extraer los componentes simétricos de voltaje de la red, además de integrar un control de retroalimentación pseudoderivado para mejorar la detección de caídas de voltaje asimétricas. Por otra parte, [14] presenta un DVR, cuyo controlador basa su funcionamiento en un convertidor matricial. En [15] se propone una nueva configuración del DVR basada en un convertidor multinivel modular con diodos en paralelo (parallel-DCM2C), con el cual se busca mejorar el rendimiento y la compensación del DVR. Además [16] propone un DVR de tres puertos con el cual se busca aumentar la eficiencia del DVR al transferir la potencia activa en una sola etapa, para ello se utiliza el método de compensación en fase también conocido como in-phase en inglés. En [17] se propone una doble función del DVR, esta doble función consiste en mitigar las variaciones de voltaje y limitar la corriente de falla ocasionada por un cortocircuito, esto se logra mediante el control de un interruptor electrónico y tiristores antiparalelo. En el mismo sentido, en [18] se presenta un DVR de clase de Mega Watt, en esta topología se implemente una nueva manera de detección basada en el método de referencia del marco síncrono (SRF) y un método de compensación previo a la caída de voltaje o pre-sag en inglés, junto a un sistema de almacenamiento de energía magnética superconductora (SMES). También en [9], se emplea un DVR junto a un sistema fotovoltaico utilizando el método SRF. En [19], se utiliza un DVR para mitigar los disturbios de la calidad de la energía en micro redes, para ello emplean un controlador basado en lógica difusa (FL). Consecuentemente en [20] se busca corregir el factor de potencia en el punto de acoplamiento común (PCC) del lado fuente, para ello se aplica un método que permite el control del ángulo de fase y magnitud. Finalmente, también hay documentos como [21] que presentan un análisis del comportamiento del DVR en un sistema de distribución para mejorar la calidad de la energía cuando existen fallas trifásicas, falla línea-línea, falla línea-tierra y falla línea doble a tierra, para esto se utilizó un controlador PI y la técnica de modulación por ancho de pulso (PWM). Si bien se puede observar que existe una amplia literatura acerca del DVR y como puede mejorar su desempeño mediante modificaciones a la estructura del control o a la topología correspondiente, esta tesis tiene el propósito de dar una solución práctica a algunos aspectos importantes en el Código de Red de México, siendo las variaciones de voltaje el enfoque principal. Para ello se implementó el método de detección basado en la técnica $dq0$ y el método de compensación en fase.

1.2. Planteamiento del problema.

La calidad de la energía juega un papel importante dentro de los sistemas eléctricos de distribución, siendo las variaciones de voltaje los fenómenos más comunes y dañinos presentes en estos, por lo que se buscan herramientas eficaces y de menor costo para poder hacer frente a dichas problemáticas y evitar los efectos adversos que estas ocasionen.

El uso de estas herramientas se encuentra limitada por la complejidad de su implementación ya sea en el ámbito físico o en el de control.

1.3. Hipótesis.

Una herramienta eficaz para contrarrestar los disturbios de voltaje presentes en la red, son los DVRs, en la literatura correspondiente se pueden encontrar diversas soluciones que se caracterizan por emplear mejoras en ciertos aspectos como: velocidad de detección, velocidad de mitigación, procesamiento de datos, control, etc.

1.4. Objetivos.

1.4.1. Objetivos generales.

En esta tesis se propone el modelado y simulación de un DVR controlado por fases que consta de un convertidor de fuente de voltaje trifásico de dos niveles, el cual es capaz de mitigar caídas de voltaje en sistemas con condiciones balanceadas y desbalanceadas, con la finalidad de dar cumplimiento a los criterios establecidos en el Código de Red de México para Centros de Carga.

1.4.2. Objetivos particulares.

- Revisión de la literatura correspondiente para conocer las topologías y controles asociados a los DVRs.
- Implementación y validación del DVR dentro del entorno de Matlab/SimulinkTM, aplicando la técnica de detección y mitigación basado en el método $dq0$ para contrarrestar las caídas de voltaje.
- Implementación y validación del DVR diseñado en la plataforma ATPDraw, que se caracteriza por ser una herramienta de acceso libre empleada en el área de transitorios electromagnéticos.
- Implementación y validación del DVR diseñado en OPAL-RT, con la finalidad de probar la versatilidad del modelo en aplicaciones en tiempo real y así poder simular caídas de voltaje de gran duración.

1.5. Justificación.

Debido a la importancia de la calidad de la energía, existe la disposición de delimitar el valor alcanzado por los disturbios y las variaciones de los parámetros eléctricos que se producen en la red eléctrica y afectan directamente a los usuarios.

Dichos límites pueden visualizarse en los límites permisibles que manejan los estándares y las regulaciones técnicas, tal es el caso del Código de Red de México para Centros de Carga que “contiene los requerimientos mínimos necesarios para asegurar el desarrollo eficiente de los procesos asociados al Sistema Eléctrico Nacional (SEN)” [22].

Para ello es necesario realizar el análisis de la calidad de la energía correspondiente y tomar las medidas necesarias que permitan la mitigación y/o control de los fenómenos que perturben el sistema. Siendo las simulaciones de los sistemas una buena herramienta para analizar y predecir el comportamiento del sistema antes y después de brindar una solución. Con la finalidad de dar solución a los problemas de calidad de energía ocasionados por la variación de voltaje y asegurar el cumplimiento del Código de Red de México para Centros de Carga se ha optado por el DVR, siendo este el dispositivo de corrección de voltaje con mejor relación eficiencia-costo, lo que lo hace un dispositivo de fácil acceso para todos los Centro de Carga ya conectados y los nuevos que busquen la conexión al SEN.

1.6. Metodología.

- Se revisó la literatura correspondiente para poder determinar las características del DVR a simular para poder cumplir con los objetivos de esta tesis, entre estas características tenemos la topología y el tipo de control a utilizar.
- Se modeló la estructura correspondiente del DVR conformada por: un transformador de acoplamiento, un dispositivo de almacenamiento, un inversor de fuente de voltaje (VSC), un filtro de armónicos y un sistema de control. Mientras que el sistema de control se encuentra conformado por las siguientes etapas: detección del disturbio, método de compensación, etapa de control, y generación de una señal moduladora. A partir de estas etapas se generara una señal que servirá de entrada al VSC, que producirá la señal de inyección y que mediante el transformador de acoplamiento inyectará el voltaje necesario para mitigar los disturbios que afecten a la red, manteniendo el voltaje dentro de límites adecuados. Para ello se propuso un esquema de control simple el cual corresponde a la detección del disturbio mediante la técnica SRF (dq0), un controlador PI y modulación por ancho de pulso (PWM). Adicionalmente se utilizó el método de compensación denominado en fase ya que se caracteriza por tener menor requerimiento de voltaje al momento de realizar la compensación.
- El DVR inicialmente se modeló en Matlab/SimulinkTM, esto con la finalidad de corroborar el desempeño del esquema de control basado en el método de detección dq0 y el método de compensación en fase, posteriormente se evaluó el desempeño del DVR en simulaciones en tiempo real mediante el uso del hardware OPAL-RT, lo que

permitió el análisis de caídas de voltaje temporales y demostrar la versatilidad del modelo en aplicaciones en tiempo real, para finalmente ser simulado en ATPDraw.

- También se adicionó una variación del esquema de control del DVR propuesto en Matlab/SimulinkTM en ATPDraw, esto por medio de hacer las etapas de detección y compensación de manera monofásica, con la finalidad de mejorar el rendimiento del dispositivo en situaciones desbalanceadas y tener herramientas para el análisis de sistemas reales.

1.7. Organización de la tesis.

La tesis propuesta se encuentra conformada por los siguientes capítulos:

Capítulo I Introducción: En este capítulo se plantea el problema, la justificación, los objetivos a cumplir y la metodología a seguir. Asimismo se incluye un estado del arte que indica algunas de las aportaciones de investigaciones recientes respecto a los DVRs.

Capítulo 2 Conceptos generales: Este capítulo se devota a definir términos que se trataran a lo largo de la tesis mediante las diferentes definiciones que podemos encontrar en los estándares correspondientes. También se habla del Código de Red de México ya que es la normativa que se debe cumplir.

Capítulo 3 Estructura del DVR: En este capítulo se describen los modos de operación, las topologías y las estructuras de los DVRs.

Capítulo 4 Sistema de control: Debido a que el sistema de control compone una parte fundamental del DVR, se dedica este capítulo a la descripción de los métodos de compensación más comunes, el método de control, el controlador y el generador de pulsos seleccionado.

Capítulo 5 Modelo y simulación de un DVR para disturbios balanceados: Este capítulo se centra en la simulación de un DVR simple y su rendimiento ante disturbios con diferente duración, esto se llevo a cabo a través de Matlab/SimulinkTM y OPAL-RT.

Capítulo 6 Modelo y simulación de un DVR en ATPDraw para disturbios desbalanceados: Este capítulo se centra en la simulación del DVR después de realizar un cambio en el esquema de control para poder mitigar disturbios desbalanceados. Las simulaciones son llevadas a cabo en ATPDraw, en donde el DVR se pone a prueba en un sistema propuesto y en el sistema IEEE de 34 nodos, que se caracteriza por ser un sistema desbalanceado.

Capítulo 7 Conclusiones. Finalmente en este capítulo a partir de los resultados obtenidos de los capítulos anteriores, se genera una conclusión general de los diversos casos realizados.

1.8. Contribuciones.

Este trabajo desarrolló y modeló un DVR, el cual es capaz de mitigar variaciones de voltaje en sistemas con características balanceadas y desbalanceadas con diferente tiempo de duración. Esto con la finalidad de promover el uso del DVR como herramienta eficaz para mitigar variaciones de voltaje que afecten a los Centros de Carga que busquen o se encuentren conectados al SEN y que requieran cubrir los requerimientos establecidos en el Código de Red de México.

Adicionalmente con el trabajo desarrollado en esta tesis, se está realizando lo siguiente:

- Se está trabajando en un capítulo del libro *“Monitoring control of electrical power systems using machine learning techniques- ELSEVIER”* denominado *“Dynamic voltage restorer controlled per independent phases for power quality sags-swells mitigation under unbalanced grid conditions”*.
- Además se encuentra en proceso de revisión en la revista *“Electric Power Systems Research- ELSEVIER”*, el artículo denominado *“Modelling and simulation of DVR in distribution grids by using Simulink and OPAL-RT”*.

Capítulo 2

Conceptos generales.

2.1. Calidad de energía.

La calidad de la energía es un término que ha cobrado una gran relevancia en los últimos años, esto debido a la proliferación de cargas electrónicas que son más sensibles a las perturbaciones de voltaje y/o corriente y transitorios de alta frecuencia, lo que conlleva a diversas problemáticas que afectan a los usuarios.

De acuerdo al IEC std. 61000 [1], “la calidad de la energía se refiere a una serie de características eléctricas en un punto dado de un sistema eléctrico, evaluado frente a un conjunto de parámetros técnicos”, mientras el IEEE std. 1159 [2] define la calidad de la energía como “el cumplimiento de las tolerancias de voltaje especificadas y ondulación de voltaje”, algunos documentos como [7] la definen como “cualquier problema de energía manifestado en la desviación de voltaje, corriente o frecuencia que resultan en fallas o mal funcionamiento del equipo cliente”.

Los parámetros referentes a la calidad de energía son: transitorios, variaciones de voltaje de corta y larga duración, desequilibrio de voltaje, distorsión en la forma de onda, parpadeos, interrupciones y armónicos [23, 24]. Con la finalidad de mantener una buena calidad de la energía y garantizar la eficiencia de la red eléctrica existen documentos encargados de regular y monitorear los parámetros eléctricos [7, 25], un ejemplo de ellos son los estándares IEC y el IEEE, así como los códigos de red de cada país.

2.2. Variaciones de voltaje.

Las variaciones de voltaje (sags y swell) se caracterizan por ser los disturbios más críticos, siendo una de las razones el efecto adverso que afectan a los usuarios finales [24], debido al impacto que tienen en los equipos y en la infraestructura del sistema [7], por lo que su rápida detección y mitigación son uno de los temas más importantes en los sistemas eléctricos modernos [23].

La clasificación de las perturbaciones de voltaje se encuentran dados por la Fig. 2.1.

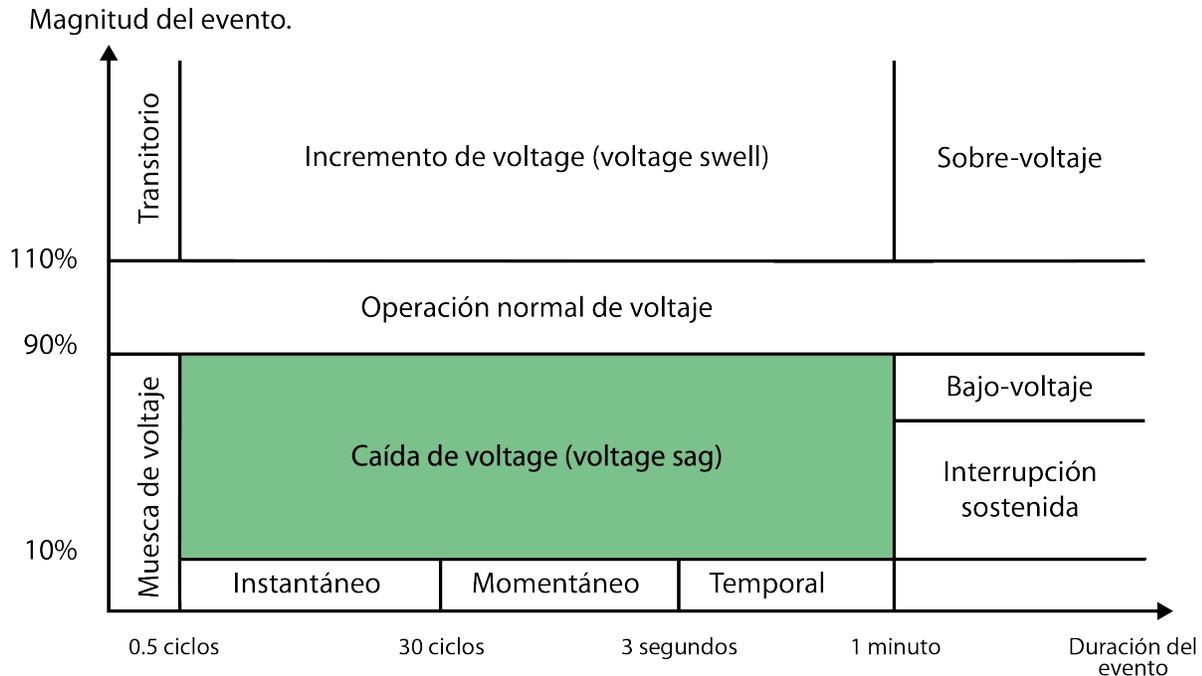


Figura 2.1: Perturbaciones de voltaje según el IEEE std. 1159 .

2.2.1. Caídas de voltaje (Sag).

La caída de voltaje también conocido como sag o dip, es definido por el IEC std. 61000 como “una reducción temporal del voltaje en un punto del sistema eléctrico por debajo del umbral” y según IEEE std. 1159 se define como “una disminución en el voltaje RMS entre 0.1 y 0.9 p.u con una duración de 1/2 ciclo a 1 min” [1, 2].

Las caídas de voltaje se caracterizan por su magnitud y duración. Estos pueden ser: instantáneos con una duración de $\frac{1}{2}$ ciclo a 30 ciclos, momentáneos que van de 30 ciclos a 3 s y temporales que son mayores a 3 s y menores de 1 min, en caso de que el tiempo de duración sea mayor a un minuto pasa a ser considerado como un bajo-voltaje o una interrupción sostenida.

Las caídas de voltaje son ocasionados por fallas en la red como los son los cortocircuitos y en algunos casos por sobrecargas transitorias debido a la energización de grandes motores o la conexión de grandes cargas [8]. En la Fig. 2.2 podemos ver una caída de voltaje tanto en su forma senoidal como en su valor RMS, ambos valores en p.u, en donde se puede observar una caída de tensión que corresponde al 65 % de su valor nominal en valor RMS.

2.2.2. Incremento de voltaje (Swell).

El incremento de voltaje también conocido como swell es definido por el IEC std. 61000 como “un aumento temporal de la tensión en un punto del sistema eléctrico por encima del umbral” y de acuerdo al IEEE std. 1159 se define como “un aumento en el voltaje RMS entre 0.1 y 0.9 p.u con una duración de $\frac{1}{2}$ ciclo a 1 min.” [1, 2].

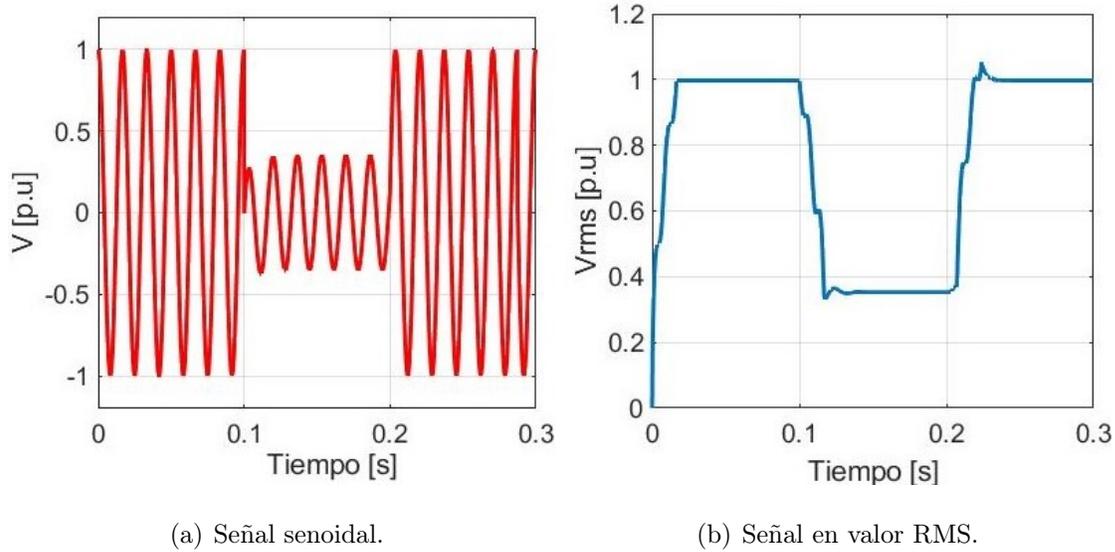


Figura 2.2: Caída de voltaje.

De manera similar a las caídas de tensión, estos pueden clasificarse de acuerdo a su duración en: instantáneos, momentáneos y temporales. En caso de tener una duración mayor pasa a ser considerado un sobre-voltaje.

Por su parte los incrementos de voltaje pueden ser ocasionados por la conexión de un banco de capacitores o la desconexión de grandes cargas [8].

En la Fig. 2.3 podemos ver un swell de voltaje tanto en su forma senoidal como en su valor RMS, ambos valores en p.u, en donde se puede observar un incremento de voltaje que corresponde al 42% de su valor nominal en valor RMS.

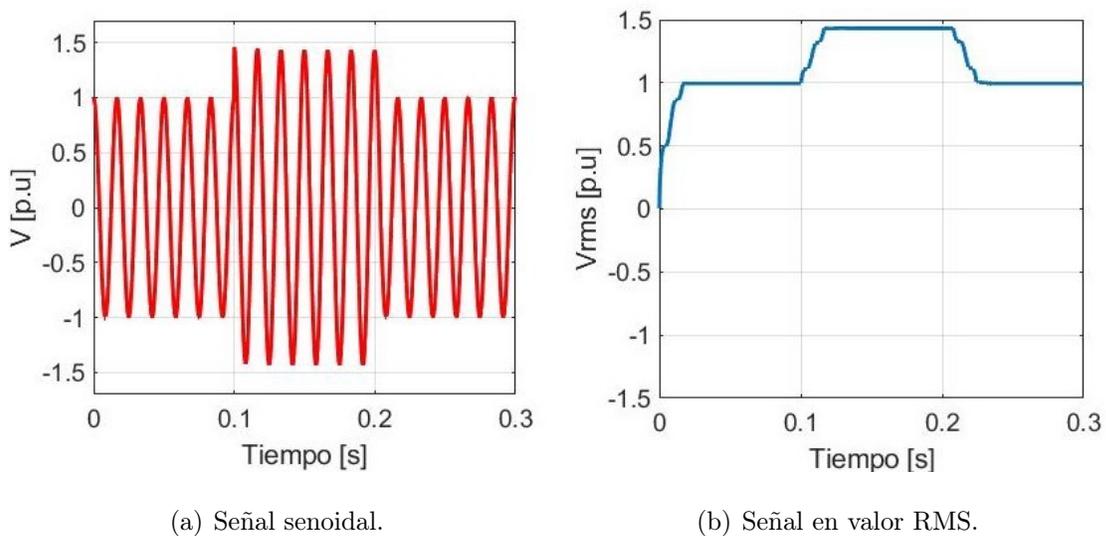


Figura 2.3: Incremento de voltaje.

2.2.3. Código de red de México.

El Código de Red es una regulación técnica emitida por la Comisión Reguladora de Energía (CRE) el 8 de abril del 2016, este documento contiene los requerimientos técnicos mínimos necesarios para asegurar el desarrollo eficiente de todos los procesos asociados con el Sistema Eléctrico Nacional (SEN) y cuyo objetivo es definir criterios técnicos que promuevan que el SEN alcance y mantenga una “Condición Adecuada de Operación” [22]. De acuerdo a este documento se entiende por condición adecuada del SEN: maximizar el tiempo de operación en estado operativo normal, soportar desde una contingencia sencilla a una más severa, no ser afectado por algún proceso de interconexión o conexión, y la infraestructura debe encontrarse protegida [22].

La estructura del Código de Red abarca desde disposiciones generales hasta disposiciones operativas. Para las disposiciones correspondientes a los centros de carga se toma en cuenta el Manual Regulatorio de Conexión de Centros de Carga, este establece los requerimientos técnicos que deben cumplir los centros de carga en alta y media tensión, los cuales abarca: rangos de voltaje, rangos de frecuencia, corto circuito, factor de potencia, protecciones, control y calidad de la potencia [22].

Para esta tesis se toma en cuenta el criterio CONE-2 perteneciente a las disposiciones generales, el cual establece que los centros de carga deberán soportar variaciones de voltaje dentro del rango de valores máximos y mínimos establecidos en el Manual Regulatorio de Conexión de Centros de Carga [22]. Dichos valores se encuentran en listados en la Tabla 2.1 [22].

Tabla 2.1: Valores máximos y mínimos de voltaje que deben soportar los Centros de Carga.

Voltaje nominal [kV].	Voltaje máximo [kV].	Voltaje mínimo [kV].
400.0	420.0	380.0
230.0	245.0	218.5
161.0	170.0	152.9
138.0	145.0	131.1
115.0	123.0	109.2
85.0	92.0	80.7
69.0	72.5	65.5
34.5	38.0	32.7
23.0	25.0	21.8
13.8	15.0	13.1

Estos valores indican una variación aproximada del 5% del voltaje nominal y son aplicables a centros de carga que pretendan o se encuentre conectados al SEN [22].

La vigilancia y el cumplimiento se encuentra evaluada por medio de una comisión con apoyo técnico del CENACE y en caso de incumplimiento se multara acorde: al número de usuarios afectados, tiempo de interrupción del suministro, energía no suministrada, entre otras [22].

Se otorgó un plazo de tres años a partir de su publicación para que los centros de carga conectados en alta o media tensión puedan presentar a la CRE un plan de trabajo detallado, pero a la fecha de diciembre del 2018 no se ha presentado ninguno [26].

Actualmente no se ha impuesto sanción alguna por el incumplimiento de lo establecido en el Código de Red en México y no se ha dado ningún comunicado respecto a esta situación, esto debido a la falta de personal y recursos para la implementación de visitas de verificación por parte de la CRE, sin embargo sigue vigente especialmente para la conexión de nuevos centros de carga.

Capítulo 3

Estructura de un DVR.

El restaurador dinámico de voltaje o DVR (por sus siglas del inglés *Dynamic Voltage Restorer*) es un dispositivo eléctrico capaz de proteger una carga sensible de la distorsión de voltaje [27, 28]. Se caracteriza por brindar una de las soluciones más efectivas para combatir las variaciones de voltaje en distribución y por ser la opción más rentable debido a su bajo costo de inversión [27].

La Fig. 3.1 muestra el esquema básico de un DVR.

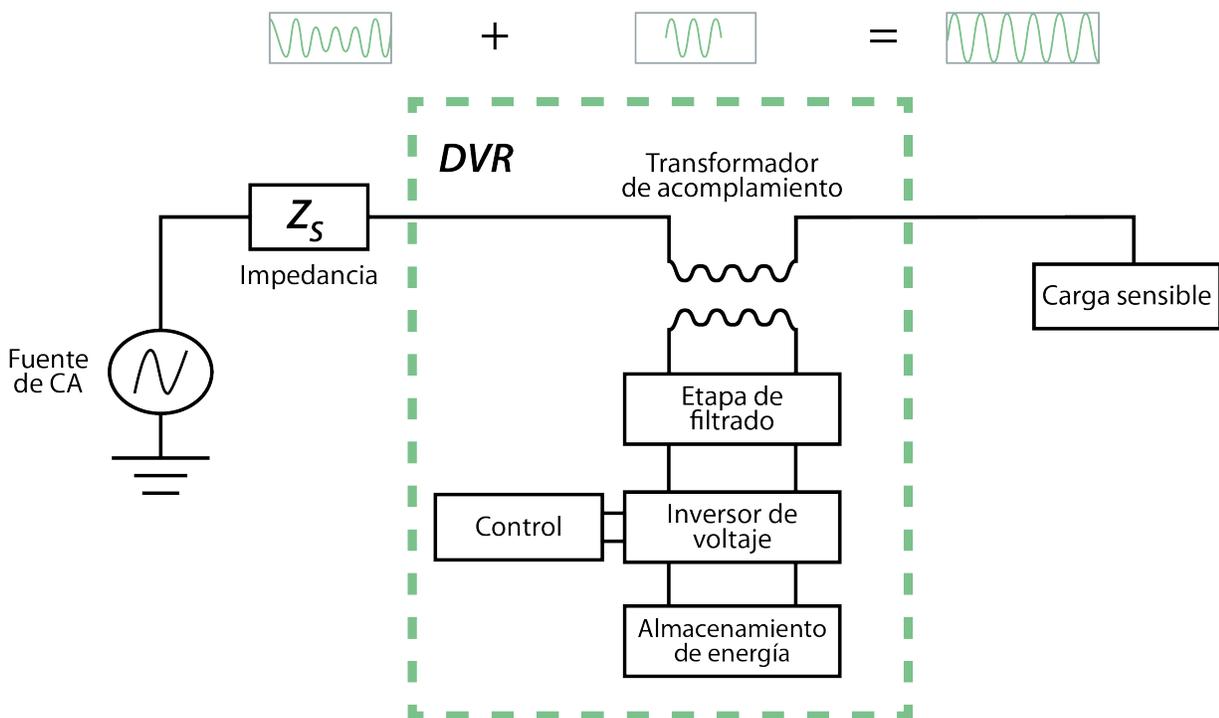


Figura 3.1: Esquema de un DVR.

El objetivo del DVR es compensar las variaciones de voltaje provenientes del punto de acoplamiento común (PCC) y evitar que afecten el buen funcionamiento de la carga sensible a la que se protege, por lo que tiene que inyectar el voltaje serie en magnitud y frecuencia requerida para restaurar el voltaje del lado de la carga en amplitud y forma de

onda deseada [28]. Su conexión dependerá del sistema a operar, estos pueden ser sistemas de distribución de media tensión (MT) y sistemas de baja tensión (BT).

3.1. Topología.

Las topologías del DVR pueden clasificarse en dos grupos principales: topologías sin almacenamiento de energía y topologías con almacenamiento de energía.

3.1.1. Topologías sin almacenamiento de energía.

Este tipo de topologías son recomendadas para redes eléctricas robustas, teniendo como ventajas el ahorro en el sistema de almacenamiento de energía y un menor dimensionamiento, como desventajas cuenta con un control más complejo, un aumento en la corriente del suministro y las cargas que se encuentran hacia la fuente pueden experimentar una mayor variación de voltaje al presentarse un disturbio [10, 29, 30].

Para este tipo de topologías se incluye un convertidor CA/CD y pueden clasificarse acorde a su lugar de conexión, ya sea de lado carga o de lado fuente [10].

Convertidor lado fuente.

Este tipo de topología se muestra en la Fig. 3.2, donde la energía requerida es tomada del lado del suministro y pasa por un convertidor conectado en derivación con respecto al convertidor serie del DVR.

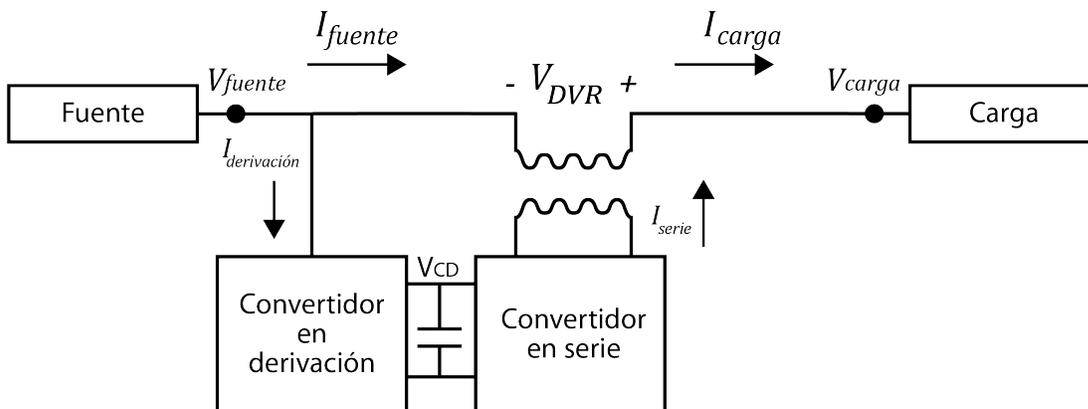


Figura 3.2: Topología sin almacenamiento de energía con convertidor del lado fuente.

El voltaje del enlace CD se encuentra dado por (3.1) [29]

$$V_{CD} \simeq \sqrt{2}V_{fuente} \quad (3.1)$$

Mientras las ecuaciones de voltaje asociados al convertidor están dadas por (3.2) y (3.3), las de corriente por (3.3) y (3.4) y las de potencia por (3.6) y (3.7) [29]

$$|V_{serie}| = |1 - V_{sag}| p.u \quad (3.2)$$

$$|V_{derivacion}| = 1 p.u \quad (3.3)$$

$$|I_{serie}| = 1 p.u \quad (3.4)$$

$$|I_{derivacion}| = \left(\frac{|1 - V_{sag}|}{|V_{sag}|} \right) (|I_{serie}|) p.u \quad (3.5)$$

$$|S_{serie}| = (|V_{serie}|)(|I_{serie}|) = |1 - V_{sag}| p.u \quad (3.6)$$

$$|S_{derivacion}| = (|V_{derivacion}|)(|I_{derivacion}|) = \frac{|1 - V_{sag}|}{|V_{sag}|} p.u \quad (3.7)$$

donde:

V_{CD} es el voltaje del enlace CD.

V_{fuente} es voltaje de lado de la fuente.

V_{sag} es el voltaje del sag, el cual corresponderá al valor de V_{fuente} o V_{carga} , esto de acuerdo al esquema de control utilizado.

V_{serie} es el voltaje del convertidor serie.

$V_{derivacion}$ es el voltaje del convertidor en derivacion.

I_{serie} es la corriente del convertidor serie.

$I_{derivacion}$ es la corriente del convertidor en derivacion.

S_{serie} es la potencia serie del convertidor.

$S_{derivacion}$ es la potencia en derivación del convertidor.

Convertidor lado carga.

Este tipo de topología es mostrada en la Fig. 3.3 y puede mantener el voltaje del enlace de CC prácticamente constante, sin embargo tiene como desventaja el aumento de las corrientes manejadas por el convertidor en serie durante una caída de voltaje y la distorsión del voltaje de carga, ambos ocasionados por las corrientes no lineales generadas por el convertidor en derivación [29].

El voltaje del enlace CD se encuentra dado por (3.8), mientras que las ecuaciones asociadas a los convertidores estan dadas de (3.9) a (3.12) [29].

$$V_{CD} \simeq \sqrt{2}V_{carga} \quad (3.8)$$

$$|I_{serie}| = \frac{1}{|V_{sag}|} p.u \quad (3.9)$$

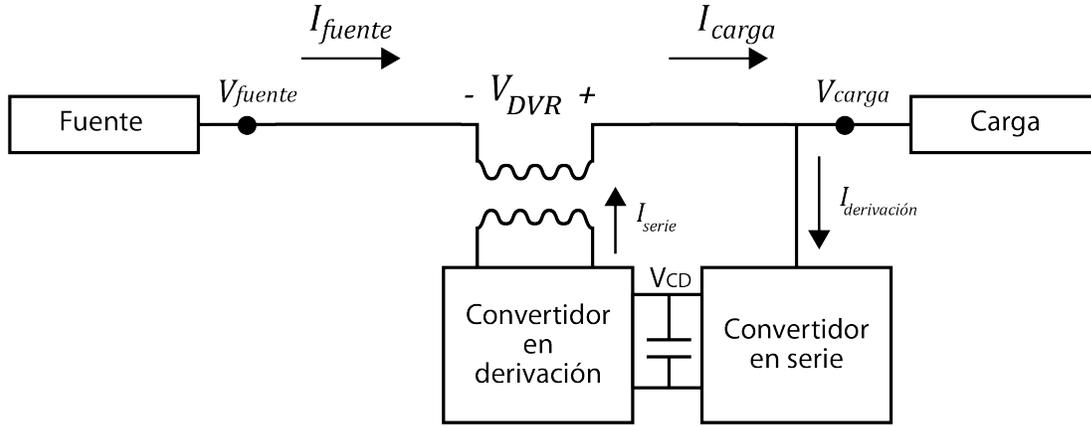


Figura 3.3: Topología sin almacenamiento de energía con convertidor del lado carga.

$$|I_{derivacion}| = \frac{1}{|1 - V_{sag}|} p.u \quad (3.10)$$

$$|S_{serie}| = (|V_{serie}|)(|I_{serie}|) = \frac{|1 - V_{sag}|}{|V_{sag}|} p.u \quad (3.11)$$

$$|S_{derivacion}| = |S_{serie}| p.u \quad (3.12)$$

donde:

V_{carga} es el voltaje de lado de la carga.

3.1.2. Topologías con almacenamiento de energía.

Este tipo de topologías tienen la ventaja de tener un mejor rendimiento y menor complejidad de control que las topologías que no dependen de un sistema de almacenamiento de energía, sin embargo esto hace que su costo sea mayor.

Suelen emplearse en sistemas que presentan variaciones de voltaje superiores al 40 % del valor nominal de la red [10, 30]. Puede clasificarse acorde al sistema de almacenamiento que se maneje, ya sea de voltaje constante o de voltaje variable.

Voltaje constante del enlace de CD.

Esta topología se muestra en la Fig. 3.4 y se caracteriza por tener un mayor rendimiento que las demás topologías, además de utilizar de manera eficaz el sistema de almacenamiento de energía [29].

La potencia real extraída de la red se encuentra expresada por (3.13) y la potencia del convertidor y el convertidor serie por (3.14) [29].

$$P_{fuente} \simeq \sqrt{3}|I_{carga}||V_{sag}| \cos(\phi_{carga}) \quad (3.13)$$

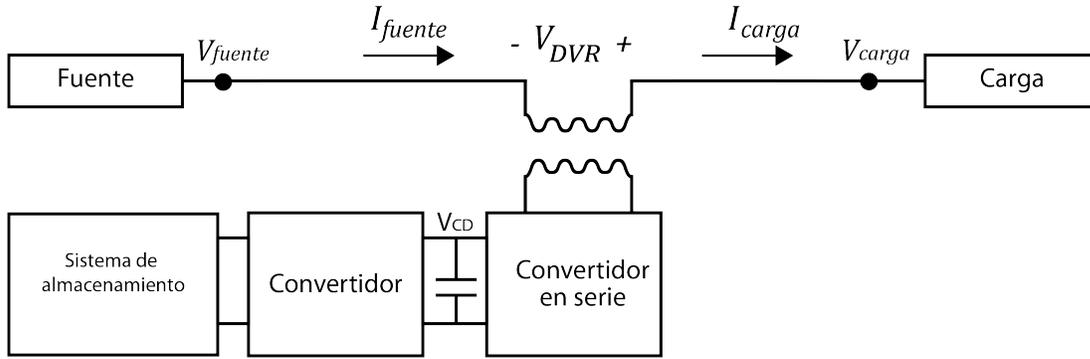


Figura 3.4: Topología con almacenamiento de energía, voltaje constante.

$$S_{convertidor} = S_{serie} = \sqrt{3}|1 - V_{sag}||I_{carga}| \quad (3.14)$$

donde:

P_{fuente} es la potencia real extraída de la red.

I_{carga} es la corriente de la carga.

ϕ_{carga} es el ángulo la corriente de la carga y el voltaje de la fuente.

$S_{convertidor}$ es la potencia del convertidor conectado al sistema de alimentación de voltaje variable.

Voltaje variable en el enlace de CD.

Esta topología se caracteriza por ser una estructura simple como se muestra en la Fig. 3.5, además de que la capacidad de inyección de voltaje se encuentra directamente relacionada con el nivel de voltaje del sistema de almacenamiento y la estrategia de control implementada [29].

Cabe mencionar que el sistema de almacenamiento de voltaje variable en enlace CD se distingue por ser la topología más utilizada para los DVRs.

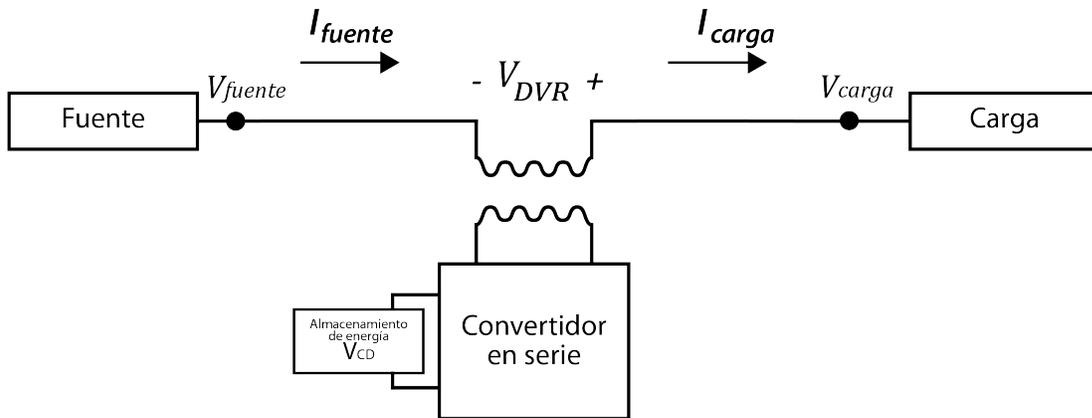


Figura 3.5: Topología con almacenamiento de energía, voltaje variable.

El sistema de almacenamiento de energía se puede calcular mediante (3.15) o también mediante (3.16) el cual obtiene un valor más detallado.

$$E_{almacenada} = \frac{1}{2}C_{CD}V_{CD}^2 \quad (3.15)$$

$$\Delta E_{almacenada} = \frac{1}{2}C_{CD}(V_{CD_inicio}^2 - V_{CD_final}^2) \quad (3.16)$$

donde:

$E_{almacenada}$ es la energía en el sistema de almacenamiento .

C_{CD} es la capacitancia del enlace de CD.

V_{CD} es el voltaje del enlace de CD.

V_{CD_inicio} es el voltaje inicial en CD.

V_{CD_final} es el voltaje inicial en CD minimo permitido por el DVR.

En la literatura correspondiente podemos encontrar tablas comparativas de las distintas topologías en donde se resaltan las ventajas y desventajas de cada una en comparación de las otras, un ejemplo es la Tabla 3.1 recuperada de [29], en donde los aspectos positivos son representados por una suma y los aspectos negativos por una resta, siendo la clasificación de la manera siguiente: muy bueno (++), bueno (+), pobre(-) y muy pobre (- -). Si bien el total representa el número de ventajas con respecto a las otras topologías, no necesariamente indica que es la mejor opción de implementación.

3.2. Componentes del DVR.

El DVR se caracteriza por ser un dispositivo de conexión serie que permite la protección de cargas sensibles [3], su esquema básico se muestra en la Fig. 3.1 y consta de las siguientes etapas: un transformador de inyección o de acople, un convertidor fuente de voltaje, un filtro de salida y un dispositivo de almacenamiento de energía.

3.2.1. Transformador de acoplamiento.

También conocido como transformador de inyección, conecta el DVR al sistema de distribución a través de los devanados de alta tensión. Tiene el objetivo de adaptar el voltaje generado por el VSC al voltaje del suministro, además de aislar eléctricamente los sistemas de CD y CA [11, 31, 32].

La conexión del transformador para sistemas trifásicos se muestra en la Fig.3.6, esta puede ser estrella-aterrizada o estrella-delta, el primero permite la inyección de voltajes de secuencia positiva, negativa y cero, mientras que la segunda solo permite voltajes de secuencia positiva y negativa [8, 32, 33].

Su selección dependera de la carga instalada en MVA, el factor de potencia de carga, el nivel de tensión, la frecuencia y duración de los disturbios que se espera a mitigar [10, 34]. Así mismo cabe resaltar que los transformadores pueden ser un factor limitante debido a

Tabla 3.1: Comparación de las distintas topologías del DVR.

	Con fuente de energía		Con convertidor de energía	
	Constante	Variable	Lado carga	Lado fuente
Larga duración del sag	-	--	++	++
Profundidad del sag	++	-	--	+
Caídas de voltaje desbalanceadas	++	++	--	+
Control de voltaje enlace CD	++	-	--	+
Tamaño del a. de energía	++	+		
Efectos en la red	+	+	--	-
Convertidor en derivación	--	+	--	-
Convertidor en serie	+	+	+	--
Complejidad del sistema	-	++	+	-
Estimación de costos	--	-	+	+
Complejidad del control	-	-	++	+
Suma(+)	10	8	6	8
Suma(-)	7	6	10	4
Total	3	2	-4	4

las pérdidas y su comportamiento no lineal [29].

Existen topologías en las que es posible eliminar el transformador del diseño, lo que per-

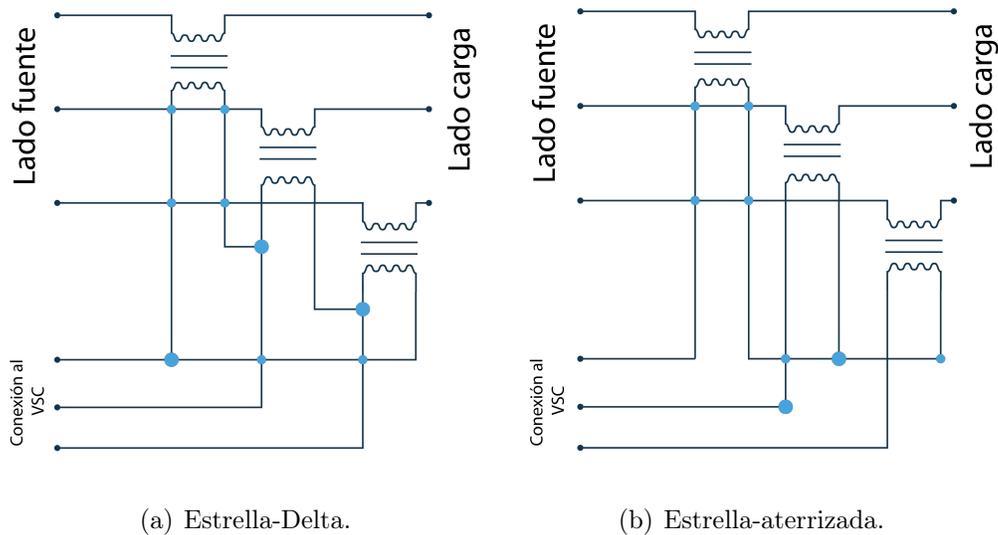


Figura 3.6: Conexión del transformador.

mite la reducción de peso, volumen y voltaje, sin embargo el convertidor debe tolerar el voltaje total, lo que en consecuencia lo hace inadecuado para altos voltajes [11].

3.2.2. Inversores

La fuente convertidora de voltaje o VSC (por sus siglas del inglés *Voltage Source Converter*) es considerado como el componente más importante dentro del DVR, este puede generar un voltaje sinusoidal en frecuencia, magnitud y ángulos requeridos. Su objetivo es producir la señal adecuada al momento en que ocurre una perturbación con el fin de mantener la onda de voltaje en magnitud y forma, para ello convierte el voltaje de CD del sistema de almacenamiento a un voltaje CA.

Este dispositivo está basado en electrónica de potencia y puede estar conformado por MOSFET, GTO, IGBT o IGCT, es controlado mediante modulación ya sea PWM, SPWM, Histéresis, entre otros.

Puede clasificarse en monofásicos o trifásicos y de acuerdo a su topología. Las topologías básicas del convertidor son topologías de medio puente, topologías de puente completo o topologías multinivel principalmente, de las cuales los sistemas monofásicos utilizan generalmente medio puente o puente completo, mientras que las topologías multinivel son empleadas en su mayoría por sistemas trifásicos. A manera de ejemplo esta clasificación puede observarse en la Fig. 3.7.

La topología más popular son los inversores de dos niveles [34] debido a su simplicidad de implementación, sin embargo el inversor multinivel tiene buenas características respecto a sus componentes armónicas y puede operar a niveles de voltaje más altos [8].

En la Tabla 3.2 tomada de [45], se comparan algunas de las topologías.

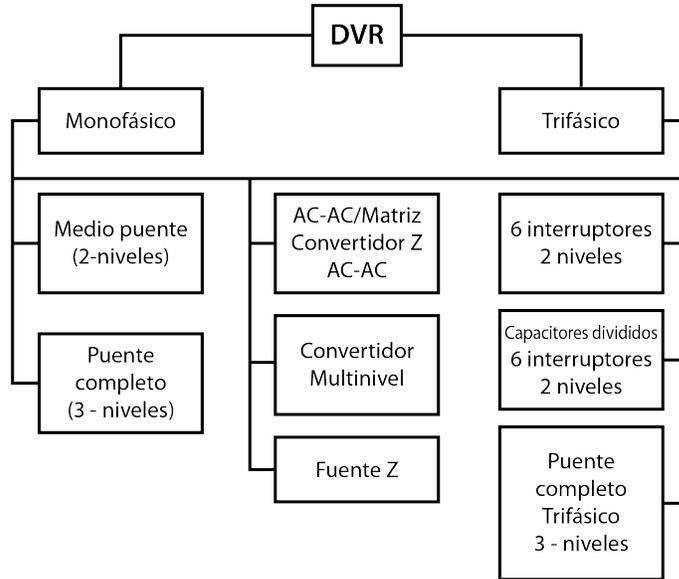


Figura 3.7: Topología de los Inversores.

Tabla 3.2: Comparación de inversores utilizados en la estructura del DVR.

Inversor	Ventajas	Desventajas
Inversor de medio puente	Contenido reducido de interruptores y bajo costo.	Alto contenido armónico presente en voltajes altos.
Inversor de puente completo	Utilizado en el sistema de distribución de alto voltaje, consta de conexión monofásica independiente.	Alto contenido armónico.
Inversor trifásico	Bajo costo y de control simple.	Presencia de interferencia electromagnética.
Inversor multinivel	Baja frecuencia de conmutación, bajo estrés de los dispositivos y baja distorsión armónica.	Estructura compleja.
Inversor en cascada multinivel	Aplicaciones de media y alta tensión, diseño de filtro más sencillo, armónicos bajos y pérdidas reducidas.	Estructura y control más complejos.

3.2.3. Filtro.

A causa de la naturaleza no lineal de los dispositivos semiconductores, el voltaje generado por el VSC no puede ser inyectado directamente debido a su contenido de armónicos de alta frecuencia, por ello se requiere del uso de filtros pasivos. Estos filtros se caracterizan por ser filtros LC pasa bajas o filtros LCL y constan de inductores y un capacitor, mediante su uso se busca limitar los armónicos de alta frecuencia y proporcionar una forma de onda de voltaje adecuada al suministro [32, 34, 35]. Los filtros pueden colocarse ya sea del lado del inversor o del lado de la línea.

El filtrado del lado del inversor al estar más cerca de la fuente de armónicos evita que los armónicos de orden superior penetren en los transformadores de inyección teniendo resultados más efectivos, sin embargo pueden ocasionar una caída de voltaje y un cambio de fase en la componente fundamental de la salida del inversor lo que puede interrumpir la estrategia de control. Mientras que el filtrado del lado de la línea resulta ser menos eficiente pero evita el cambio de fase, no obstante los armónicos tienden a pasar a través del transformador lo que ocasionara que requiera un mayor dimensionamiento de estos [11, 36].

Para el cálculo del filtro LC, se toma como criterio que el capacitor tiene que ser limitado del 10 % al 15 % de la corriente nominal de carga, a la frecuencia fundamental. Las ecuaciones (3.10) y (3.11) muestran cómo se obtienen los valores C y L , respectivamente, en la cual la reactancia debe reducirse al mínimo posible [4].

En caso de que las corrientes tengan una alta distorsión armónica, se puede aumentar la capacitancia del filtro.

$$C \leq \frac{I_L}{\omega V_L} \quad (3.17)$$

$$L \geq \frac{1}{(2\pi F_c)^2 C} \quad (3.18)$$

donde:

I_L es corriente de carga.

V_L es voltaje de carga.

F_c es frecuencia de corte del filtro.

ω es el angulo en radianes (rad).

3.2.4. Dispositivo de almacenamiento de energía.

Como se mencionó algunas topologías de DVR requieren de una unidad de almacenamiento de energía, estas tienen por objetivo suministrar la energía necesaria al VSC para producir un voltaje CA en la red y cumplir con el requisito de potencia activa demandada durante la presencia de un disturbio y con ello restaurar el voltaje de la carga [32].

La inyección del voltaje en la red será proporcional a la unidad de almacenamiento. Algunos dispositivos de almacenamiento de energía son: las baterías, los capacitores, el almacenamiento de energía magnética por superconducción (SMES), supercondensadores, entre

otros [10]. También hay sistemas de almacenamiento de energía híbridos que se utilizan en los DVR.

La selección de los sistemas de estos dependen de la carga instalada en MVA, factor de potencia de la carga, nivel de frecuencia y duración de los disturbios presentes en la red [10].

Capítulo 4

Sistema de control.

El esquema de control tiene como objetivo el mantener el voltaje de la carga protegida bajo ciertos límites de voltaje, estos límites son propuestos por los estándares o las regulaciones pertinentes para mantener una buena calidad de la energía en el sistema eléctrico. El control se caracteriza por diversas etapas: detección del disturbio, método de compensación, control y generación de la señal moduladora. La Fig. 4.1 muestra un esquema con las diferentes etapas que componen el control y los métodos característicos de cada una.

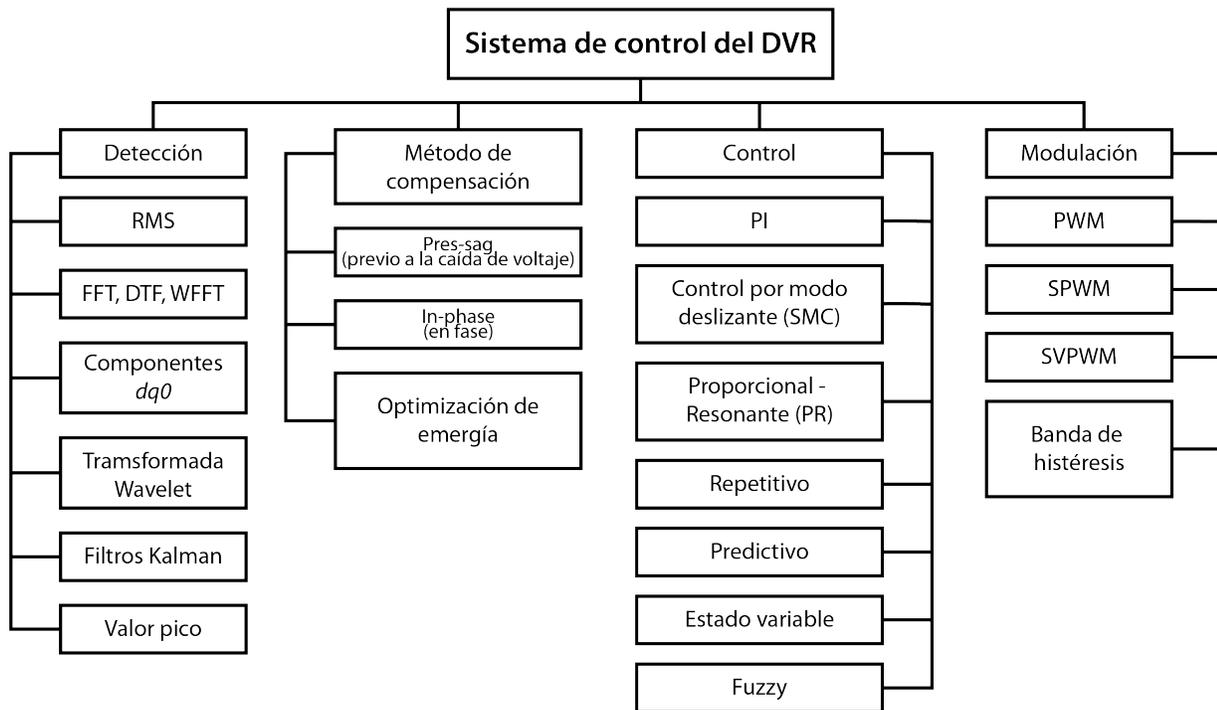


Figura 4.1: Sistema de control del DVR.

4.1. Método de detección.

Una parte esencial del control del DVR es la detección de los disturbios, este debe detectar de manera inmediata la variación de voltaje y corregirlo con un mínimo de operaciones falsas [10]. Los métodos utilizados en esta tarea se pueden dividir en dos categorías: métodos en el dominio del tiempo y métodos en el dominio de la frecuencia, los primeros se caracterizan por ser fáciles de implementar mientras que los segundos presentan un mejor rendimiento. Entre los métodos en el dominio del tiempo tenemos los métodos SRF y RMS. Mientras que los métodos en el dominio de la frecuencia, los métodos más comunes son FFT, filtro Kalman, Wavelets y Transformada S [23]. En la Tabla 4.1 se muestran algunos aspectos de estos métodos.

Tabla 4.1: Métodos de detección

Métodos	Observaciones
RMS	Es sencillo y rápido. Requiere menos memoria. Tiene un retardo mínimo de 1/4 de ciclo. Falla para distinguir entre frecuencia fundamental y componentes armónicos. Los cambios de fase no son detectados.
Wavelets	Se dispone de la información de tiempo y frecuencia de la señal.
Transformada Kalman	Tiene una estimación óptima en cambios lentos. Exhibe alto rendimiento bajo sistemas lineales.
DFT	Es posible la detección y cálculo de armónicos. Requiere una señal de entrada estacionaria. El número de muestras por ciclo debe ser un número entero. Existen cálculos masivos y hay un retraso en la detección del disturbio.
FFT	Es una herramienta más rápida que el método DFT. Se pueden determinar los cambios de fase. La precisión depende del largo de la ventana. Se requiere una señal de entrada estacionaria. El número de muestras por ciclo debe ser un número entero. Adecuado para medición de armónicos.
SRF ($dq0$)	La detección es posible en muy poco tiempo. Inadecuado para la detección de cambios desequilibrados.

4.1.1. Método SRF.

En este trabajo se propone la utilización del método de detección denominado de marco giratorio síncrono o SRF (por sus siglas del inglés *Synchronous Rotating Frame*), también conocido como método $dq0$ que se basa en la transformada de Park dada por (4.1).

$$\begin{pmatrix} V_{Lq} \\ V_{Ld} \\ V_{L0} \end{pmatrix} = \frac{2}{3} \begin{pmatrix} \cos(\omega t) & \cos(\omega t - \frac{2\pi}{3}) & \cos(\omega t + \frac{2\pi}{3}) \\ \sin(\omega t) & \sin(\omega t - \frac{2\pi}{3}) & \sin(\omega t + \frac{2\pi}{3}) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{pmatrix} \begin{pmatrix} V_{La} \\ V_{Lb} \\ V_{Lc} \end{pmatrix} \quad (4.1)$$

donde:

V_{La} es el voltaje de la fase a .

V_{Lb} es el voltaje de la fase b .

V_{Lc} es el voltaje de la fase c .

V_{Lq} es el voltaje en el eje en cuadratura.

V_{Ld} es el voltaje en el eje directo.

V_{L0} es el voltaje de secuencia cero.

ωt es el ángulo (rad) variando entre 0 y $2\pi t$.

El cual se apoya en la descomposición de un fasor en sus componentes ortogonales V_d y V_q , y para ello el sistema de referencia síncrono se acopla con la frecuencia de la red mediante un PLL.

Esta técnica se caracteriza por ser uno de los métodos más simples para controlar y detectar una variación de voltaje, donde V_d detecta la profundidad del disturbio, mientras que V_q muestra la información del cambio de fase, la efectividad de este método se ve comprometida al presentarse un voltaje desbalanceado en el sistema trifásico.

En condiciones normales y sincrónicas V_d es una constante igual a 1 p.u y V_q es igual a cero, por simplicidad no se consideran los componentes de secuencia cero [36].

4.2. Método de compensación.

El método de compensación determina el voltaje inyectado por el DVR en magnitud y ángulo. La elección de este depende de factores limitantes como: la capacidad de inyección y almacenamiento de energía, los disturbios presentes en la red y las características de la carga a proteger, ya que hay cargas sensible al cambio de fase, al cambio de magnitud de voltaje o a ambos [5, 34].

Entre los métodos más comunes tenemos: compensación previa a la caída de voltaje (Pre-sag), compensación en fase (In-Phase) y compensación de mínima inyección de energía, así mismo existen variantes híbridas de los mismos [5, 37, 38].

4.2.1. Compensación previa a la caída de voltaje (Pre-sag).

Esta técnica sirve para compensar los cambios de fase y magnitud, se basa en la detección de la amplitud y fase del voltaje antes de que ocurra el disturbio. El diagrama fasorial característico de este método se muestra en la Fig. 4.2, donde V'_{red-k} , V'_{carga} , V'_{DVR} e I'_{carga} representan las variables posteriores al disturbio, mientras que V_{red-k} , V_{carga} e I_{carga} son las cantidades anteriores al disturbio.

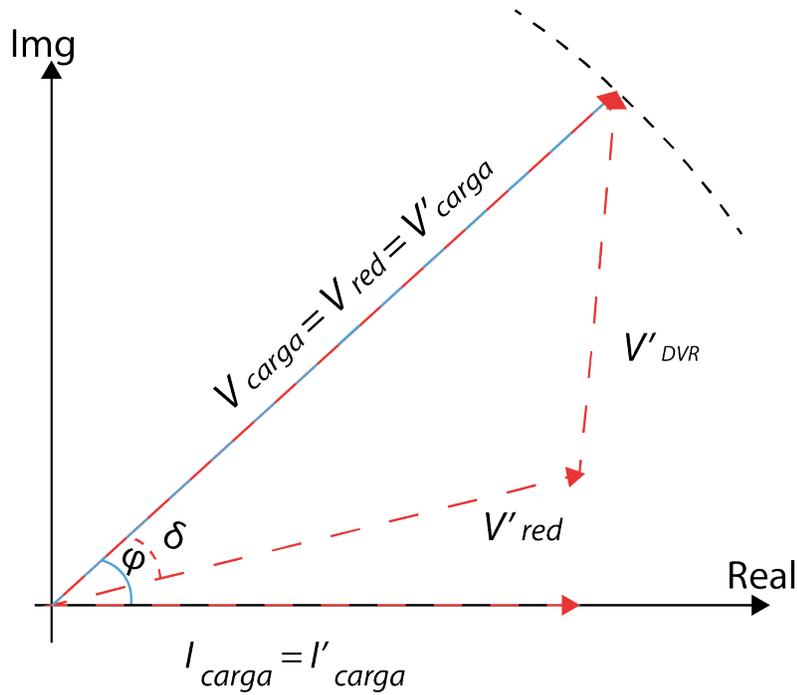


Figura 4.2: Compensación previa a la caída de voltaje.

En la Fig. 4.2 se puede observar que el voltaje inyectado por el DVR no se encuentra en cuadratura con la corriente de carga, en consecuencia el DVR debe inyectar tanto potencia activa como reactiva para corregir las variaciones de voltaje y los cambios de fase [37].

La ecuación asociada a la inyección de voltaje esta dada por (4.2), mientras que el ángulo requerido en el nodo de carga esta dado por (4.3):

$$V'_{DVR} = \sqrt{V_{carga}^2 + V'_{red-k}{}^2 - 2V_{carga}V'_{red-k} \cos(\delta_k)} \quad (4.2)$$

$$\theta_{DVR} = \tan^{-1} \left(\frac{V_{carga} \sin(\phi) - V'_{red-k} \sin(\phi - \delta_k)}{V_{carga} \cos(\phi) - V'_{red-k} \cos(\phi - \delta_k)} \right) \quad (4.3)$$

Mientras la potencia aparente S_{DVR} y la potencia activa P_{DVR} son calculados con (4.4) y (4.5), respectivamente:

$$S'_{DVR} = I_{carga} \sqrt{V_{carga}^2 + V'_{red-k}{}^2 - 2V_{carga}V'_{red-k} \cos(\delta_k)} \quad (4.4)$$

$$P'_{DVR} = I_{carga} (V_{carga} \cos(\phi) - V'_{red-k} \cos(\phi - \delta_k)) \quad (4.5)$$

donde:

V_{carga} es el voltaje de la carga protegida.

V'_{red-k} es el voltaje de la red.

I_{carga} es la corriente de la carga protegida.

ϕ es el ángulo entre V_{carga} y I_{carga} .

δ_k es el salto de fase de V'_{red-k} durante el disturbio.

k es la fase a, b o c del voltaje de la red.

Este tipo de técnica puede emplearse para sistemas balanceados o desbalanceados con o sin cambio de fase, sin embargo requieren de una gran fuente de almacenamiento de energía para poder suministrar la potencia activa inyectada por el inversor [10], por lo que se recomienda su uso para cargas que son extremadamente sensible a los cambios de voltaje y de fase.

4.2.2. Compensación en fase (In-phase).

Es un método simple en donde se considera que el lado de la fuente se encuentra en fase con el voltaje inyectado sin tomar en cuenta la corriente de carga y el voltaje pre-falla por lo que no se puede corregir adecuadamente el cambio de fase. El diagrama correspondiente a este método es mostrado en la Fig. 4.3. El voltaje inyectado V_{DVR} es calculado mediante (4.6), teniendo en consideración (4.7).

$$|V'_{DVR}| = |V_{carga} - V'_{red-k}| \quad (4.6)$$

$$\theta_{DVR} = \phi \quad (4.7)$$

La potencia aparente y la potencia real inyectada, se encuentran dados por (4.8) y (4.9) respectivamente,

$$S'_{DVR} = I_{carga} (V_{carga} - V'_{red-k}) \quad (4.8)$$

$$P'_{DVR} = I_{carga} (V_{carga} - V'_{red-k}) \cos \phi \quad (4.9)$$

En el diagrama presentado se puede observar que el fasor de voltaje no es perpendicular al fasor de corriente de la carga por lo que existe inyección de potencia activa y reactiva [38].

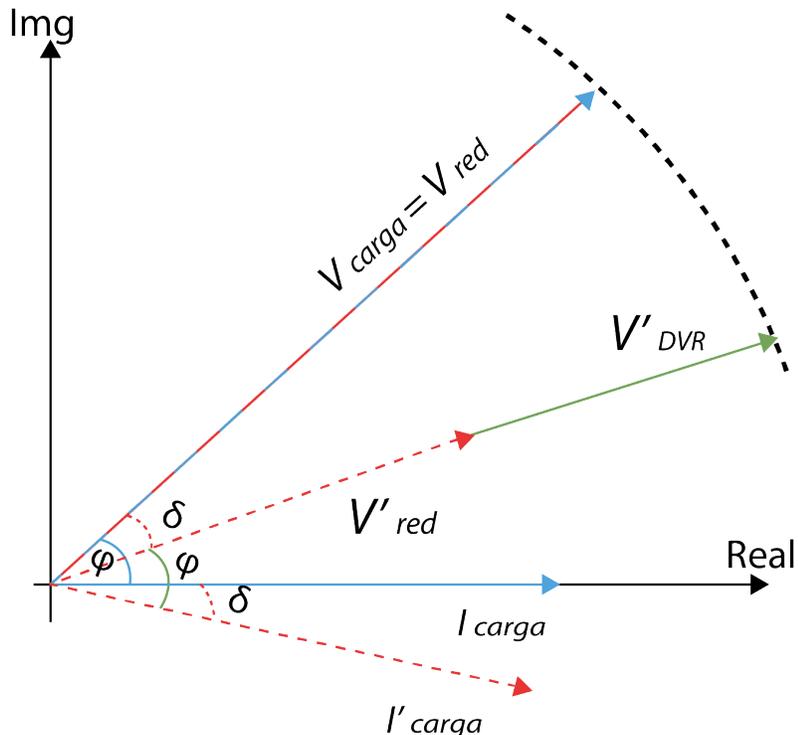


Figura 4.3: Compensación en fase.

Este método es el más adecuado cuando se trata de cargas sensibles a las variaciones de voltaje ya que realiza de manera óptima y precisa la inyección de voltaje en comparación a los otros métodos, pues al variar el voltaje de alimentación el DVR genera un voltaje mínimo necesario para mitigar el disturbio con la corriente existente, lo que ocasiona una menor demanda de potencia activa [11].

Como ya se mencionó debido a que la inyección de voltaje se realiza en fase con la red eléctrica no se puede compensar los cambios de fase, lo que conlleva a transitorios y corrientes circulantes en el lado de la carga protegida [10].

4.2.3. Compensación mínima inyección de energía.

Esta estrategia busca disminuir la potencia activa inyectada, por ello se basa en inyectar o absorber tanta potencia reactiva como sea posible de la red y así reducir la cantidad de potencia activa del enlace de CD en el proceso de compensación, de tal manera que el voltaje inyectado por el DVR sea perpendicular a la corriente de carga [27, 32].

Las Fig. 4.4 muestra el diagrama fasorial para esta estrategia de control, en la cual la corriente y el voltaje de carga son valores fijos, de tal manera que únicamente se pueda modificar la fase del voltaje de la red [36].

Tanto para sistemas balanceados como desbalanceados podemos aplicar (4.10) y (4.11) para determinar la inyección de voltaje, sin embargo en los sistemas desbalanceados las ecuaciones se aplican por fase y no se considera que la potencia activa entre el DVR y la

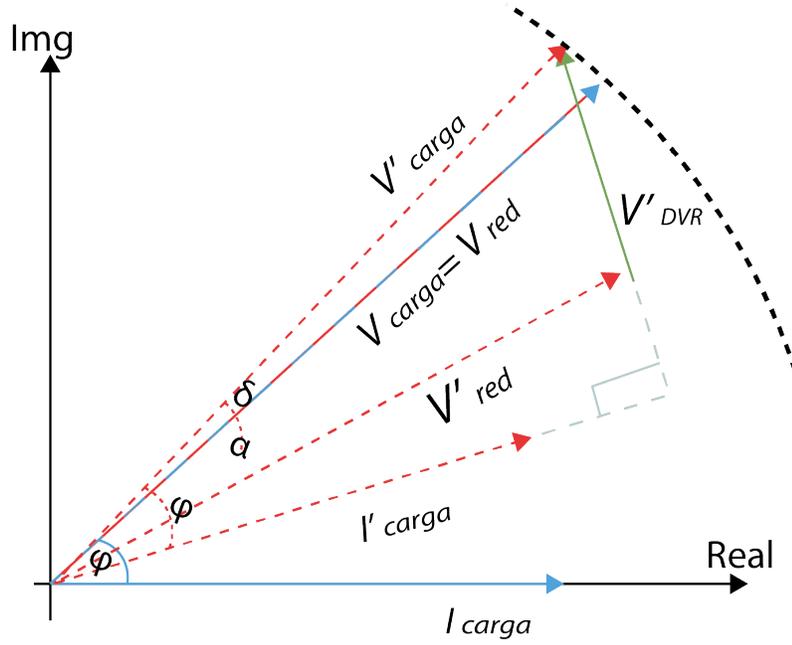


Figura 4.4: Compensación de mínima inyección de energía para sistemas balanceados.

red eléctrica en cada fase sea cero si no que la potencia activa total intercambiada sea cero por lo que físicamente se requiere que el enlace sea común para las tres fases.

$$V'_{DVR} = \sqrt{V_{carga}^2 + V'_{red-k}{}^2 - 2V_{carga}V'_{red-k} \cos(\delta_k + \alpha)} \quad (4.10)$$

$$\theta_{DVR} = \tan^{-1} \left(\frac{V_{carga} \sin(\phi + \alpha) - V'_{red-k} \sin(\phi - \delta_k)}{V_{carga} \cos(\phi + \alpha) - V'_{red-k} \cos(\phi - \delta_k)} \right) \quad (4.11)$$

donde:

α es la variación de fase del V_{carga} después de la compensación, este es calculado mediante (4.12) para sistemas balanceados y (4.13) para sistemas desbalanceados [38, 39].

$$\alpha = \phi - \delta_k - \cos^{-1} \left(\frac{V_{carga} \cos(\phi)}{V'_{red}} \right) \quad (4.12)$$

$$\alpha = \phi - \delta_k - \cos^{-1} \left(\frac{3V_{carga} \cos(\phi)}{\sqrt{X^2 + Y^2}} \right) \quad (4.13)$$

siendo:

$$X = \sum_{k=a,b,c} (V'_{red} \cos(\delta_k)) \quad (4.14)$$

$$Y = \sum_{k=a,b,c} (V'_{red} \sin(\delta_k)) \quad (4.15)$$

Para el calculo de α se considera la potencia activa inyectada por el DVR como (4.16)

$$P'_{DVR} = P_{carga} - P'_{red-k} = 0 \quad (4.16)$$

En la cual se tiene que cumplir con las siguientes condiciones: $V_{carga} \cos \phi > V'_{red}$, para sistemas balanceados y $3V_{carga} \cos \phi > \sqrt{X^2 + Y^2}$ para sistemas desbalanceados, con la finalidad de garantizar que la potencia activa inyectada por el DVR sea cero [38, 39].

La ventaja de este método consiste en no requerir potencia activa pero esto conlleva a producir un cambio de fase y que el voltaje requerido sea bastante mayor a los dos métodos anteriores siendo el sistema de almacenamiento de energía una limitante, además de solo ser útil para mitigar disturbios poco profundos [27, 32].

4.2.4. Métodos de compensación híbridos.

Con la finalidad de optimizar la compensación de voltaje surgen los métodos híbridos que se caracterizan por ser una combinación de los métodos antes mencionados, con ello se busca aprovechar las ventajas de cada técnica y minimizar las desventajas que se presentan. La combinación de los métodos se logra mediante la sincronización de estos durante la compensación, como ejemplo tenemos [40] y [41] que presenta una combinación del método previo a la caída de voltaje y el método en fase, también esta [42] que combina los métodos de mínima inyección de energía y el método previo a la caída de voltaje.

4.2.5. Comparación de los métodos de compensación.

A modo de resumen se presenta la Tabla 4.2 que enfatiza en las ventajas y desventajas presentes en cada método, adicionalmente tenemos la Tabla 4.3 que realiza una comparación entre los métodos de compensación.

4.3. Sincronización del control.

Tanto el ángulo de fase y la frecuencia son parámetros importantes dentro del rendimiento del controlador del DVR, por ello los métodos de compensación requieren de la sincronización con el voltaje ya sea del lado de la fuente, del lado de la carga o en ambos lados, por lo cual se implementan métodos de sincronización como son: la detección por el cruce cero o el PLL, siendo este último la alternativa más común a utilizar [37].

Un ejemplo de esto es el método en fase que se encuentra sincronizado con el voltaje de la fuente, por lo tanto, el PLL se encuentra del lado fuente, mientras que para el caso del método previo a la caída de voltaje, este está sincronizado con el voltaje de carga con un PLL del lado carga [8].

Tabla 4.2: Ventajas y Desventajas de los métodos de compensación.

Estrategia	Ventajas	Desventajas
Previa a la caída de voltaje (Pre-sag)	Restaura tanto la caída de voltaje como el cambio de fase, por lo que se evita cualquier corriente circulante o transitoria en el lado de la carga, además puede compensar cualquier tipo de caída de voltaje.	Se necesita potencia activa durante la compensación.
En fase (In-phase)	La magnitud del voltaje inyectado y del voltaje nominal del enlace de CD es mínimo.	Se necesita potencia activa durante la compensación y no se puede restaurar el cambio de fase.
Mínima inyección de energía	La cantidad de energía activa intercambiada entre DVR y la red eléctrica es mínima, por lo que puede que no se requiera potencia activa durante la compensación.	La magnitud del voltaje inyectado y el voltaje nominal del enlace de CD es alto, en caso de que la carga tenga un alto factor de potencia la compensación requiriera una mayor potencia activa y puede provocar un cambio de fase.

Tabla 4.3: Métodos de compensación.

Estrategia	Magnitud del voltaje inyectado	Requisito de almacenamiento de energía	Requisito de voltaje del enlace CD	Compensación de fase
Previa a la caída de voltaje	Moderado	Alto	Moderado	Sí
En fase	Bajo	Alto	Bajo	No
Mínima inyección de energía	Variable	Bajo	Alto	No
Híbrido	Variable	Moderado	Bajo	Sí

4.3.1. Lazo de seguimiento de fase (PLL).

Un lazo de seguimiento de fase o PLL (por sus siglas del inglés *Phase-Locked Loop*) es un sistema de control automático capaz de sincronizar la señal de salida con una señal de referencia en la entrada, tanto en frecuencia como en fase. Su diagrama es mostrado en la Fig. 4.5 y consta de un oscilador controlado por voltaje o VCO, un filtro de bucle y un detector de fase, en un sistema de realimentación.

Los bloques VCO pueden ser de tiempo continuo o de tiempo discreto, en el cual la señal de salida de cada bloque es sinusoidal y cambia su frecuencia en respuesta a las variaciones de amplitud de la señal de entrada.

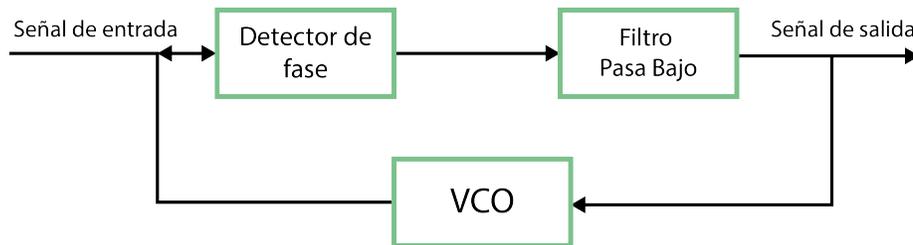


Figura 4.5: Diagrama de lazo de seguimiento de fase o PLL.

4.4. Control del inversor.

El inversor se caracteriza por ser el componente principal del DVR cuya estrategia de control incluye las siguientes etapas: control del inversor, esquema de modulación y la generación de pulsos [10].

El control del inversor puede definirse como un mecanismo de regulación que debe generar acciones correctivas al presentarse un disturbio, además de asegurar la rapidez y precisión de la respuesta [37]. Dichas estrategias de control pueden clasificarse en dos tipos: lineales y no lineales.

4.4.1. Control lineal.

El controlador lineal es un método de control común y puede clasificarse en: control de retroalimentación (feedback), control directo (feedforward) y una estrategia híbrida compuesta de estos dos controles, de los cuales los controladores feedback son los más populares.

Control de retroalimentación (feedback).

En la Fig. 4.6 se muestra el esquema del control de retroalimentación, en donde se tiene una variable controlada que es el voltaje medido del lado de la carga y una variable de control que es el voltaje inyectado por el DVR, esto mediante una acción de control

definida por el método de compensación.

Entre las ventajas que presenta este método tenemos que no requiere conocer el origen de las perturbaciones, ni la función de transferencia del sistema, como desventaja tenemos que es necesario la existencia de una perturbación para iniciar el control.

Adicionalmente se puede decir que este método se caracteriza por ser rápido y tener una respuesta más correcta, pero la sintonización de los controladores es compleja [29].

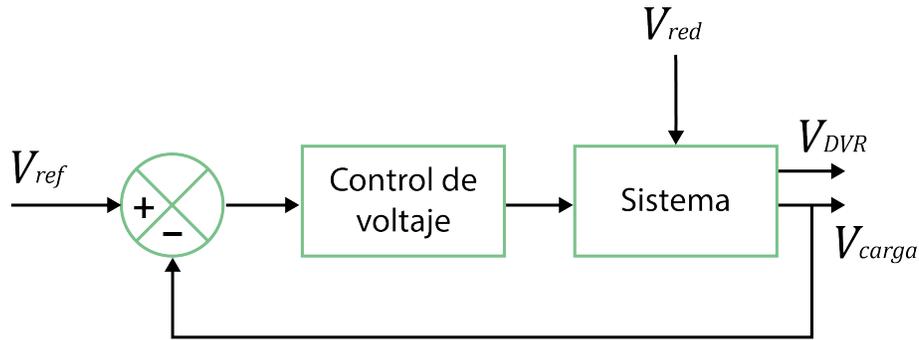


Figura 4.6: Control de retroalimentación (feedback).

Control directo (feedforward).

La Fig. 4.7 se muestra el esquema del control directo en donde se miden los voltajes de la fuente, que actúa como la variable controlada.

Este método se caracteriza por ser sencillo y robusto, tiene como inconveniente que el error en estado estable sea alto [29].

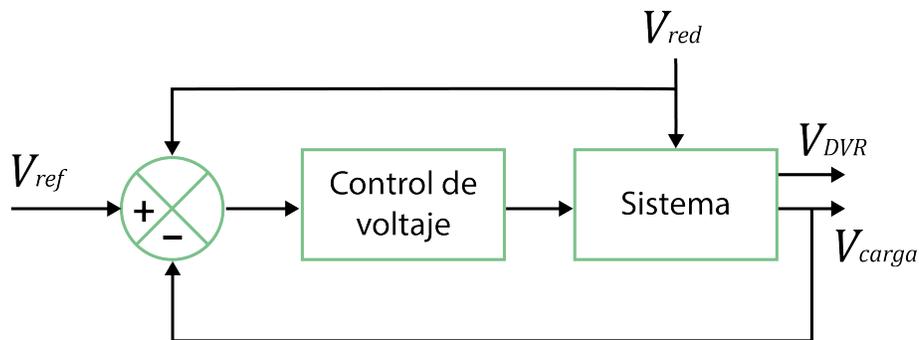


Figura 4.7: Control directo (feedforward).

Estrategia compuesta.

La estrategia de control compuesta se caracteriza por ser un método que suma ambas estrategia de control, por lo que se miden los voltajes tanto del lado fuente como del lado

carga. Este control está diseñado con dos bucles lo que mejora la estabilidad, el rendimiento del sistema y la respuesta dinámica, acortando el tiempo de compensación [8].

Comparativas entre los controles lineales.

En la Tabla 4.4 se muestra la comparativa entre los métodos de control de retroalimentación y el control directo a través de algunos parámetros de interés, se omite el control combinado ya que su comportamiento se encuentra definido por ambos métodos en conjunto.

Tabla 4.4: Comparativa entre los métodos de control lineal.

Parametro.	Feedforward	Feedback
Control	Simple	Complejo
Medición	Lado fuente	Lado carga
Tiempo de respuesta	Rápido	Medio
Error en estado estable	Alto	Puede ser eliminado
Sobreimpulso transitorio	Difícil de controlar	Controlable
Estabilidad	Buena	Puede ser inestable
Compensación del voltaje	Difícil de controlar	Puede ser reducido
Conmutación de armónicos	No entran al control	Entran en el control
Compensación desbalanceada	Lenta	Buena
Compensación de armónicos	Casi imposible	Imposible
Distorsión de voltaje de carga en cargas no lineales	Alto	Puede ser reducido

Para el DVR propuesto utilizamos una estructura de retroalimentación con un control PI del lado carga debido a la ventaja que presenta para la compensación desbalanceada.

4.4.2. Control PI.

Los controles suelen ser acompañados por elementos de transferencia, en este caso la estructura de retroalimentación suele ser acompañado por un elemento proporcional-integral (PI), este controla al sistema mediante una suma ponderada del error y la integral del mismo. El error se encuentra definido por la diferencia entre el voltaje medido del lado de la carga y el voltaje de referencia o de ajuste deseado.

La ecuación que representa al controlador PI esta dada por (4.17)

$$C = K_p + \frac{K_i}{S} \quad (4.17)$$

donde:

K_p es una ganancia proporcional.

K_i es una ganancia integral.

4.4.3. Control no lineal.

Los controladores no lineales tienen una mejor respuesta que los controladores lineales, ya que el DVR puede definirse asimismo como un sistema no lineal debido a la presencia de la electrónica de potencia presente en el inversor, además su uso a diferencia de los controladores lineales abarca también sistemas inestables [43]. Ejemplo de estos controles tenemos: redes neuronales, control difuso, control de vectores espaciales, entre otros.

4.5. Modulación.

Los esquemas de modulación son una parte esencial para el desarrollo del DVR, ya que se encargan de generar las señales de control para activar o desactivar los dispositivos de conmutación del inversor de tal manera que se pueda generar la señal requerida para mitigar los disturbios presentes en la red [44].

Algunos esquemas de modulación son: modulación por ancho de pulso (PWM), modulación de onda cuadrada; modulación de amplitud de pulso (PAM) entre otros. De los cuales se considera la modulación PWM la mejor debido a su rápida respuesta y a la pequeña generación de armónicos [8].

4.5.1. Modulación por ancho de pulso (PWM).

La modulación por ancho de pulso o PWM (por sus siglas del inglés *Pulse Width Modulation*) es una técnica de modulación no lineal que se caracteriza por ser una técnica simple de implementar para los DVRs, sirve para variar la amplitud y el ángulo de fase del voltaje inyectado.

La modulación PWM funciona mediante la variación del tiempo en que se encuentra en alto la señal T_{on} y el tiempo que está en bajo T_{off} , a través de una secuencia de pulsos rectangulares, esta variación se encuentra acorde a la señal moduladora, esto se puede observar en la Fig. 4.8. donde la línea roja es la señal de referencia, la línea azul es la señal moduladora y la línea verde los pulsos resultantes.

Algunas ecuaciones que rigen el PWM se muestran a continuación

$$T = T_{on} - T_{off} \quad (4.18)$$

$$f = \frac{1}{T} \quad (4.19)$$

$$CT = T_{on}T \quad (4.20)$$

donde:

T es el periodo de la señal.

f es la frecuencia de la señal.

CT es el ciclo de trabajo.

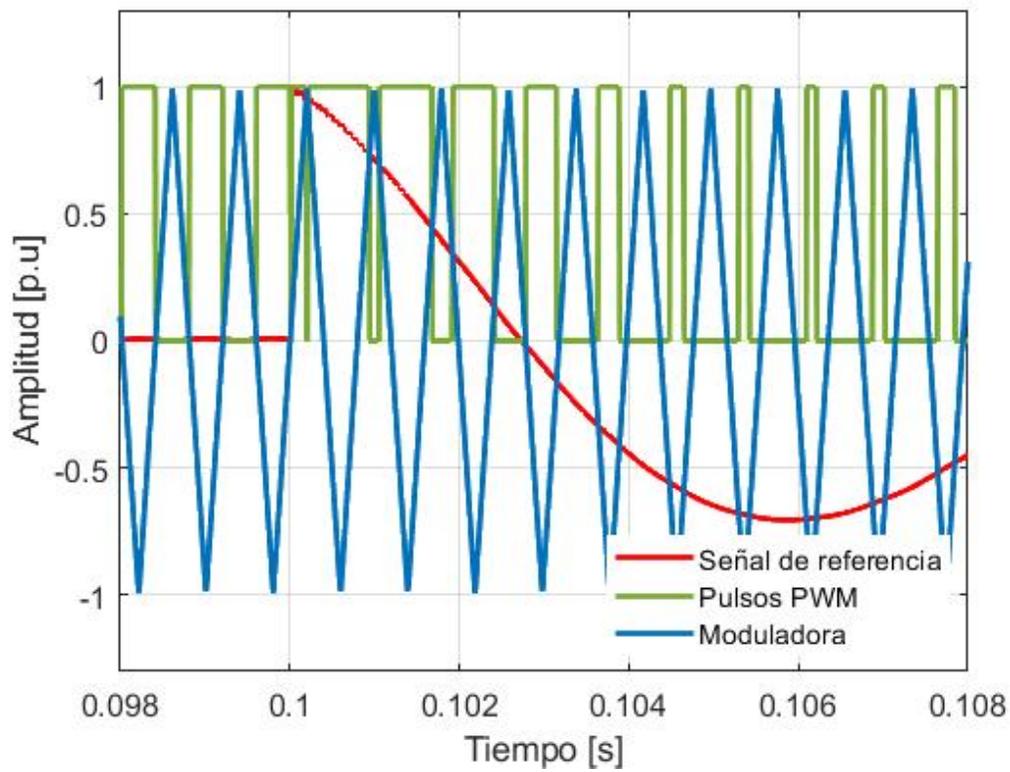


Figura 4.8: Modulación por ancho de pulso.

Capítulo 5

Modelado y simulación de un DVR para sistemas balanceados.

En este capítulo se presenta la simulación de un DVR sencillo que puede contrarrestar las caídas e incrementos de voltaje con diferentes tiempos de duración, para ello partimos de un diseño implementado en Matlab/SimulinkTM y utilizamos OPAL-RT para poder corroborar la versatilidad del modelo en tiempo real y poder analizar las caídas de voltaje de larga duración.

5.1. Sistema eléctrico modelado.

El sistema modelado se encuentra representado por el diagrama unifilar mostrado en la Fig 5.1, donde podemos observar que consta de una alimentación de 11 kV, una línea con una impedancia de $0.5 + j3.7 \Omega$, un transformador reductor de 11 kV/440 V y dos cargas de 1.5 kW, de la cual se selecciona una a la que se le implementara el DVR diseñado.

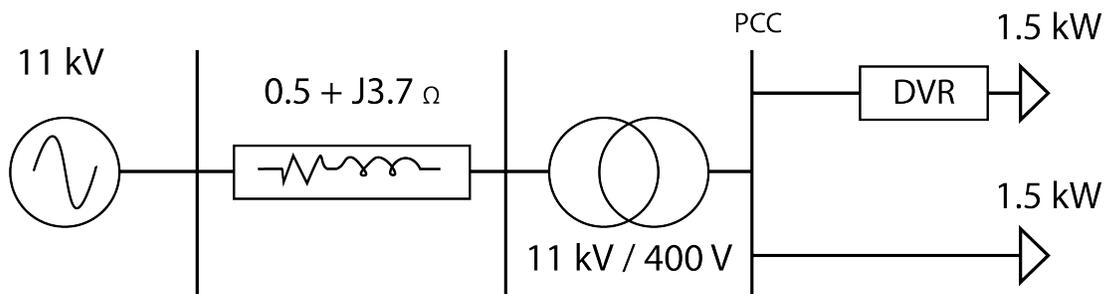


Figura 5.1: Diagrama Unifilar del sistema.

5.2. Modelado del DVR.

La Fig. 5.2 muestra la estructura del DVR propuesto para el desarrollo de la simulación, se optó por la topología del DVR con un sistema de energía variable, esto debido a las ventajas presentadas en comparación con las topologías que dependen de un convertidor y de la red, además que a diferencia de la topología con sistema de almacenamiento constante tiene menores dimensiones.

La estructura cuenta con un transformador, un filtro, un inversor de dos niveles y la fuente de energía. El inversor de dos niveles fue seleccionado debido a que es la arquitectura más sencilla empleada por los DVRs.

Los valores de los elementos que conforman el DVR se muestran en la Tabla 5.1

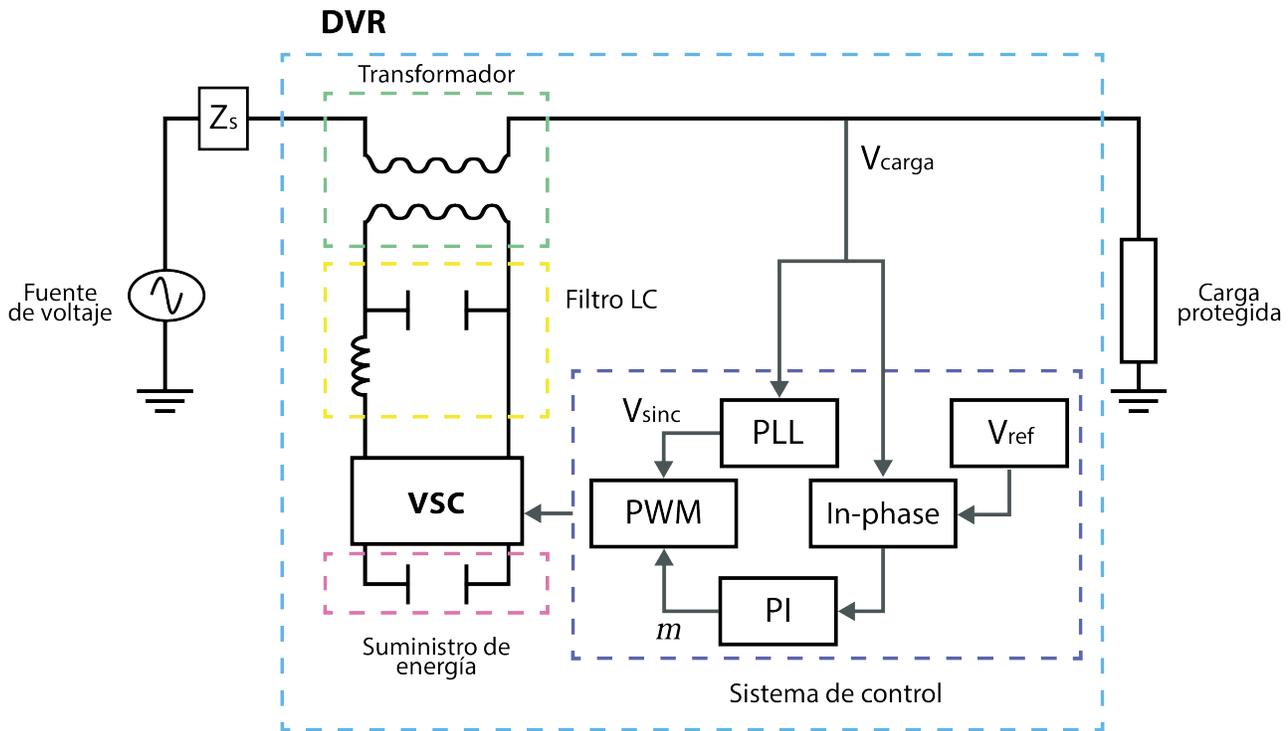


Figura 5.2: Estructura del DVR diseñado.

El sistema de control a grandes rasgos cuenta con un modulo PLL, el método de compensación en fase, modulación PWM y un controlador de retroalimentación PI .

5.3. Sistema de control.

En la Fig. 5.2 se observa que la señal monitoreada para realizar el control es el voltaje de la carga protegida, dicha señal es manejada mediante el esquema mostrado en la Fig. 5.3, donde la señal monitoreada pasa a través de un bloque de transformación dq , cuyo resultado es comparado con una señal de referencia, la cual genera una señal de error que

Tabla 5.1: Parámetros del DVR.

Parámetros	Valor
Longitud de la línea	1 km
Fuente de alimentación	400 V
Inductancia del filtro	6 mH
Capacitancia del filtro	20 μ F
PWM	6 pulsos
Frecuencia de interrupción	3000 Hz

pasa a un control PI y la salida de este a su vez pasa a un bloque de transformación abc , para posteriormente pasar a un generador PWM que produce los pulsos necesarios para que el inversor genere la señal de compensación en caso de la presencia de algún disturbio. Cabe mencionar que el sistema se encuentra sincronizado mediante el uso de un PLL.

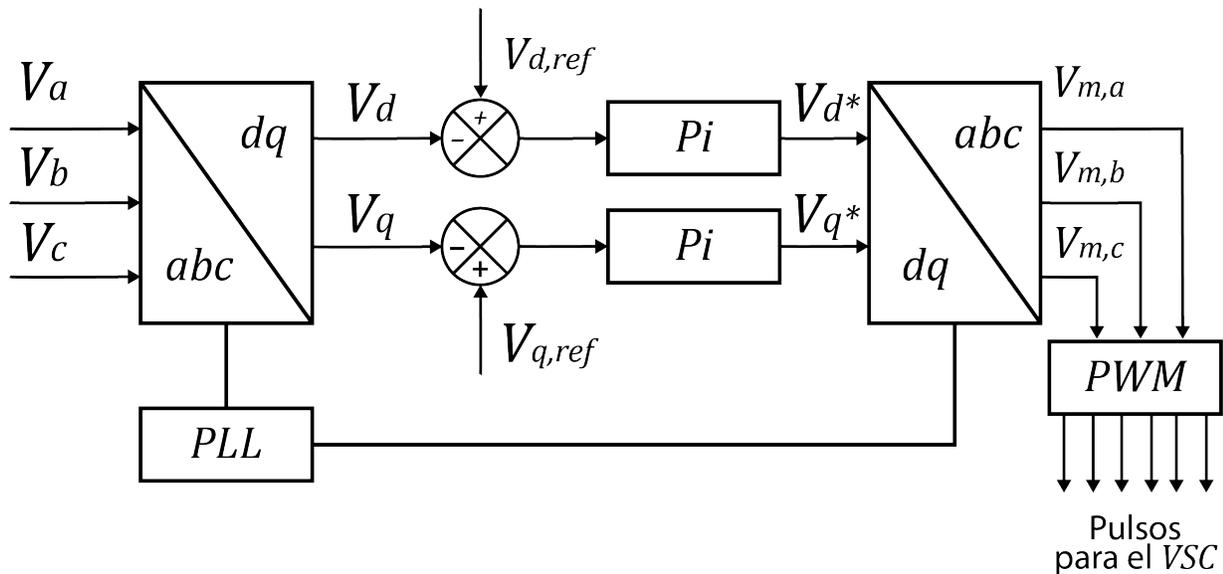


Figura 5.3: Sistema de control.

Para facilitar este proceso de control se toma el valor de las mediciones en por unidad, esto debido a que partimos de un sistema de referencia normal y síncrono en el cual el voltaje en eje directo V_d es igual a 1 p.u mientras que el voltaje en cuadratura V_q es igual a 0 p.u.

5.4. Simulaciones y resultados.

Para evaluar el correcto funcionamiento del DVR propuesto, se llevaron a cabo diferentes casos de estudio en el cual se generaron varias caídas e incrementos de voltaje en el sistema eléctrico antes mencionado que corresponde a un sistema trifásico balanceado. Los disturbios producidos fueron bajo distintas condiciones con diferentes duraciones de acuerdo a la clasificación del IEEE std. 1159 [2]. Se simularon fallas monofásicas, trifásicas, conexión de carga, incrementos de voltaje y la conexión de un motor.

La Fig. 5.4 muestra el esquema desarrollado en Matlab/SimulinkTM, en el cual se puede observar el sistema eléctrico, el sistema de control y el sistema físico del DVR.

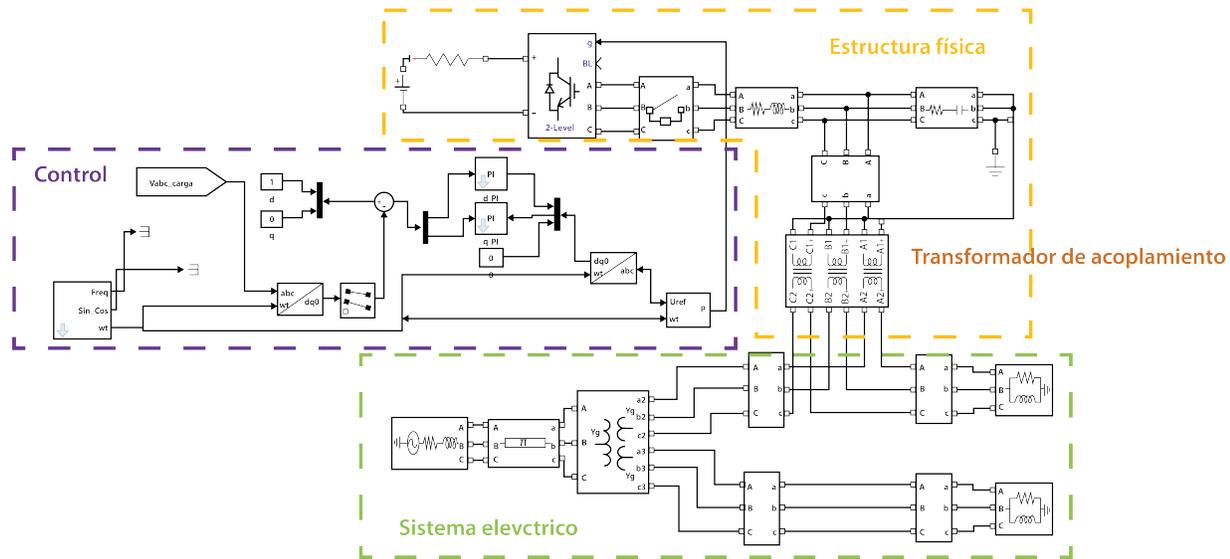


Figura 5.4: Modelo del DVR en Matlab/SimulinkTM.

5.4.1. Falla trifásica.

En este punto se simuló un caída de voltaje producida por una falla trifásica ubicada entre el punto de acoplamiento común (PCC) y la carga protegida en el cual el voltaje disminuye cerca de 80 % de su valor RMS.

La Fig. 5.5 muestra una caída de voltaje instantánea con una duración de $t = 1,5$ s a $t = 1,8$ s y la Fig. 5.6 muestra las corrientes del sistema en presencia del disturbio, en esta última grafica podemos observar que la corriente mantiene su valor.

Adicionalmente tenemos los resultados de la simulación de una caída de voltaje momentánea mostrados en la Fig. 5.7, con una duración que va de 1 s a 2,5 s, no se incluyen las gráficas de las corriente debido a que estas presentan un comportamiento similar al mostrado en la Fig. 5.6.

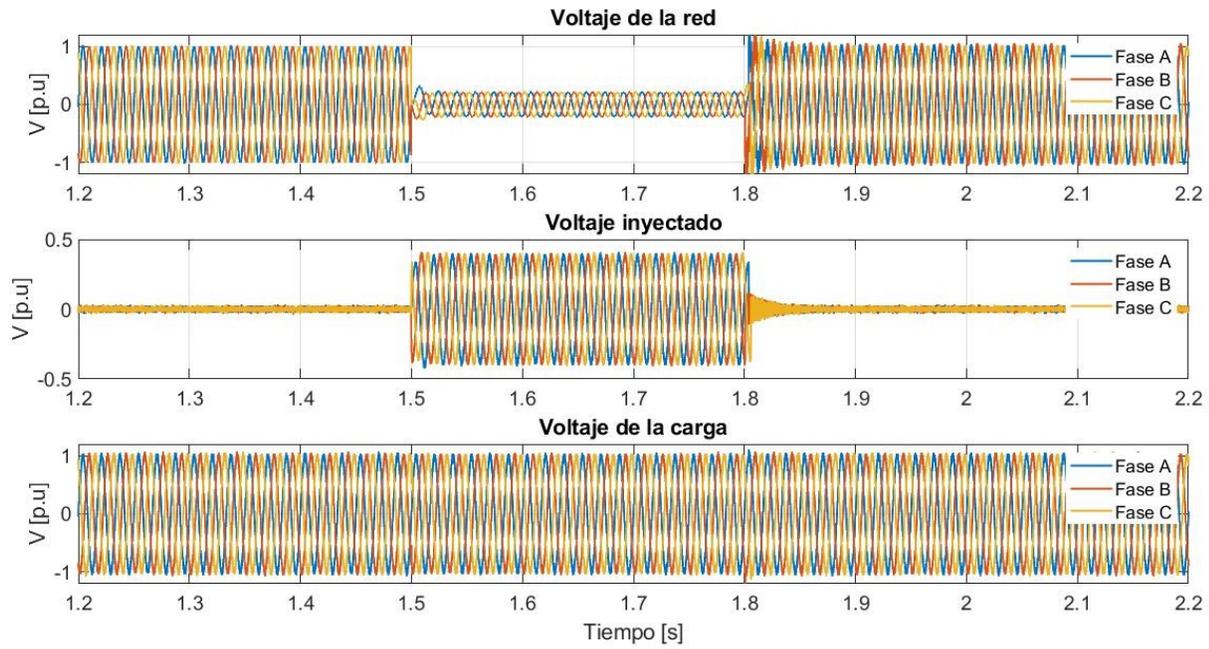


Figura 5.5: Caída de voltaje instantánea por falla trifásica, obtenida en OPAL-RT.

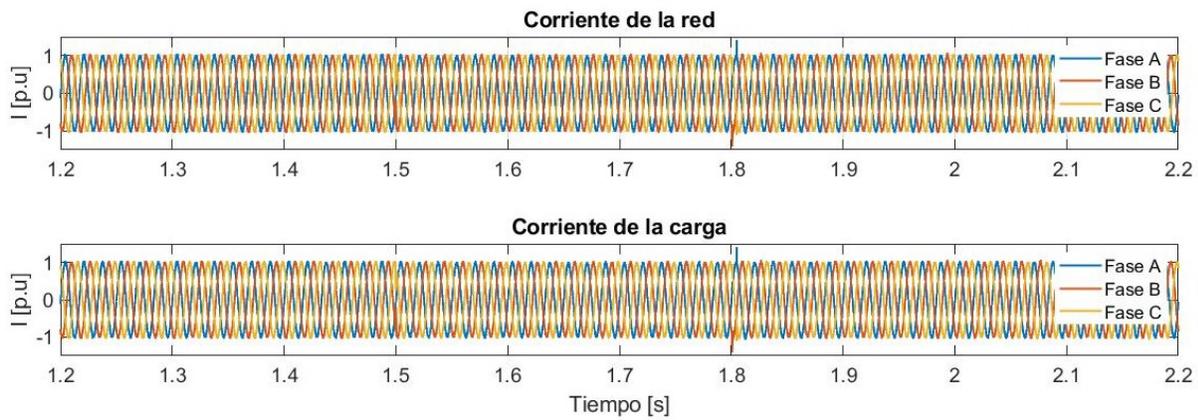


Figura 5.6: Corrientes en presencia de una caída de voltaje instantánea.

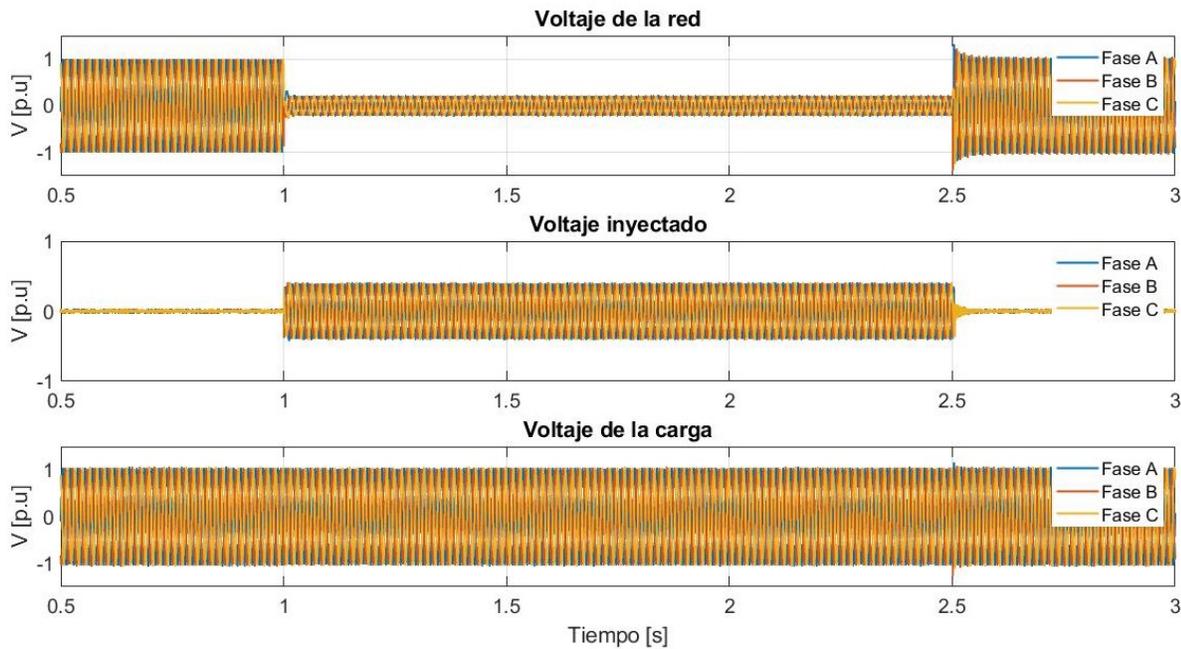


Figura 5.7: Caída de voltaje momentánea por falla trifásica, obtenida en OPAL-RT.

5.4.2. Falla monofásica.

En este apartado se simuló una caída de voltaje ocasionada por una falla en la fase A, para ello se mantuvieron los valores utilizados en el caso anterior.

La Fig. 5.8 muestra una caída de voltaje instantánea y la Fig. 5.9 presenta una caída de voltaje momentánea. Se puede observar que la fase A disminuye aproximadamente un 60 % su valor, mientras que la fase C aumenta ligeramente, esto debido a que busca compensar la caída de voltaje producida, además de que no existe inyección de voltaje en las fases B y C, ya que ambas fases no se encuentran afectadas en gran medida por el disturbio.

De igual manera que en el caso anterior, no se presentan las gráficas de corrientes ya que el valor de la corriente se mantiene durante toda la simulación.

5.4.3. Caída de voltaje producida por conexión y desconexión de carga.

En este caso se produjo una caída de voltaje ocasionada por la conmutación de carga que se desconecta y conecta nuevamente pasando un tiempo, donde el voltaje disminuye un 20 % del valor RMS original.

La Fig. 5.10 se muestra una caída de voltaje instantánea con una duración de $t = 4,01$ s a $t = 4,11$ s, la Fig. 5.1q presenta una caída de voltaje momentánea con una duración de $t = 1$ s a $t = 2,5$ s y la Fig. 5.12 presenta una caída de voltaje temporal con una duración de $t = 1,5$ s a $t = 6,5$ s .

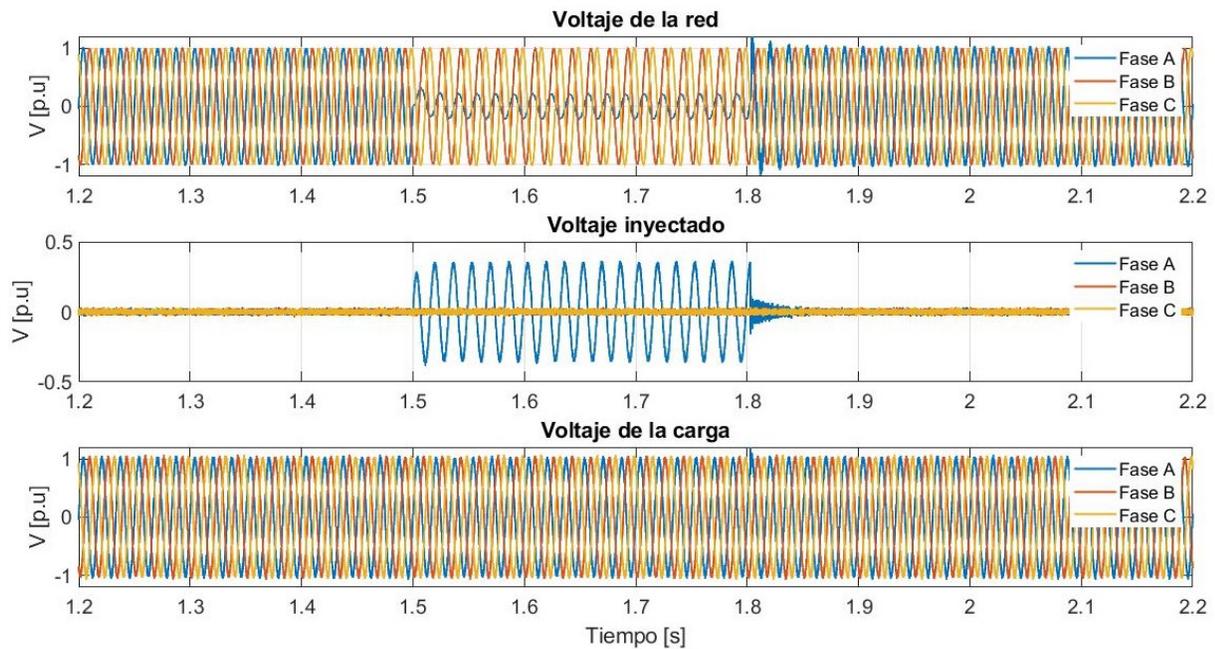


Figura 5.8: Caída de voltaje instantánea por falla monofásica, obtenida en OPAL-RT.

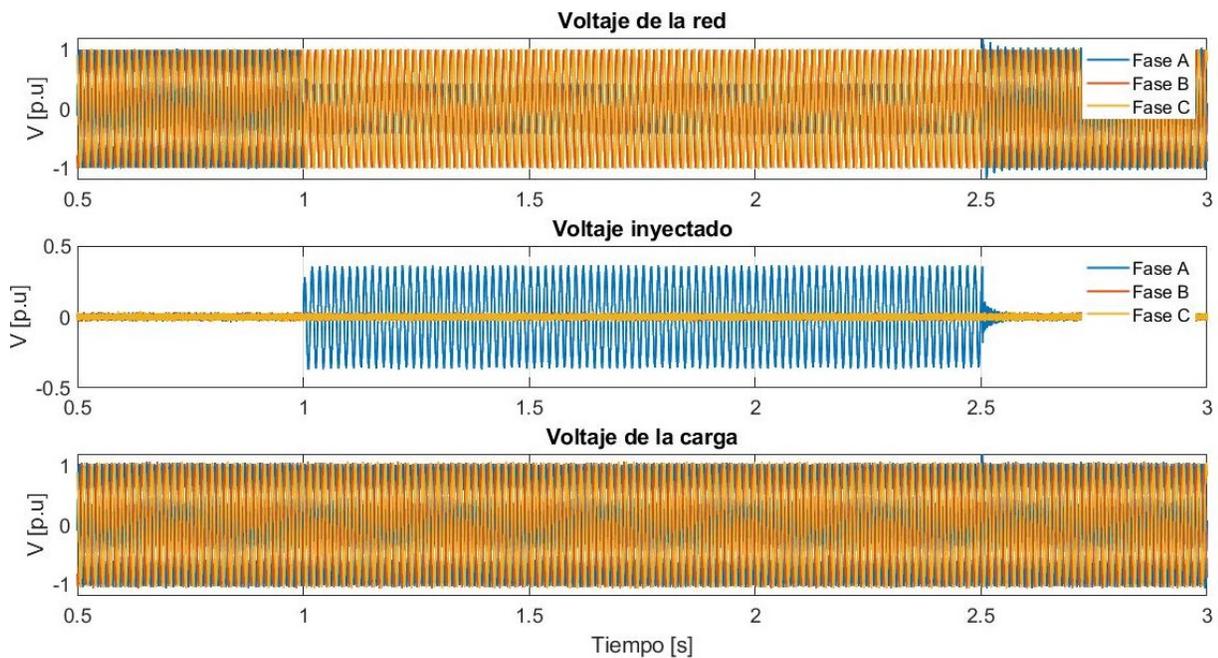


Figura 5.9: Caída de voltaje momentánea por falla monofásica, obtenida en OPAL-RT.

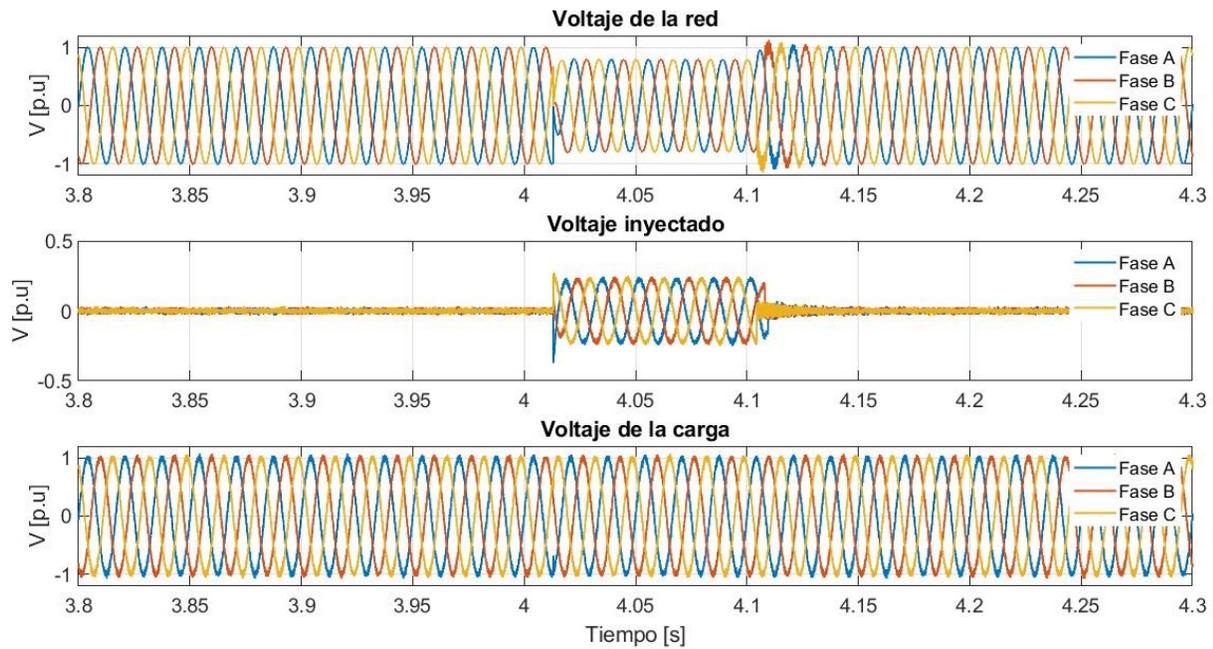


Figura 5.10: Caída de voltaje instantánea por conexión y desconexión de carga, obtenida en OPAL-RT.

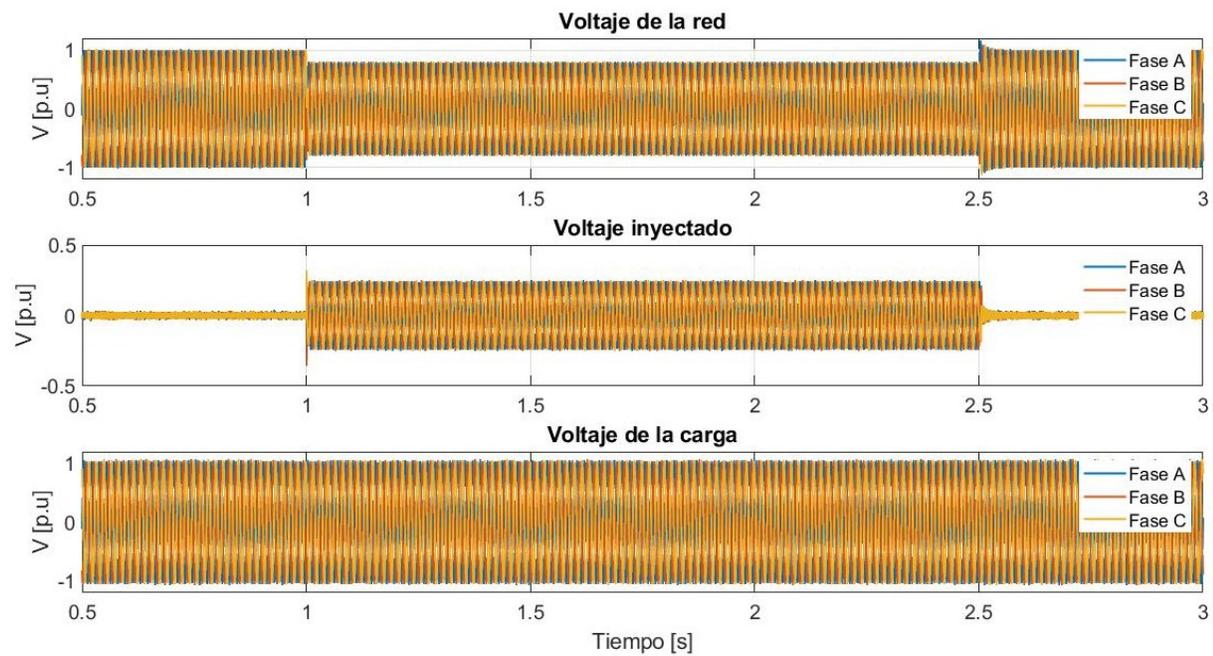


Figura 5.11: Caída de voltaje momentánea por conexión y desconexión de carga, obtenida en OPAL-RT.

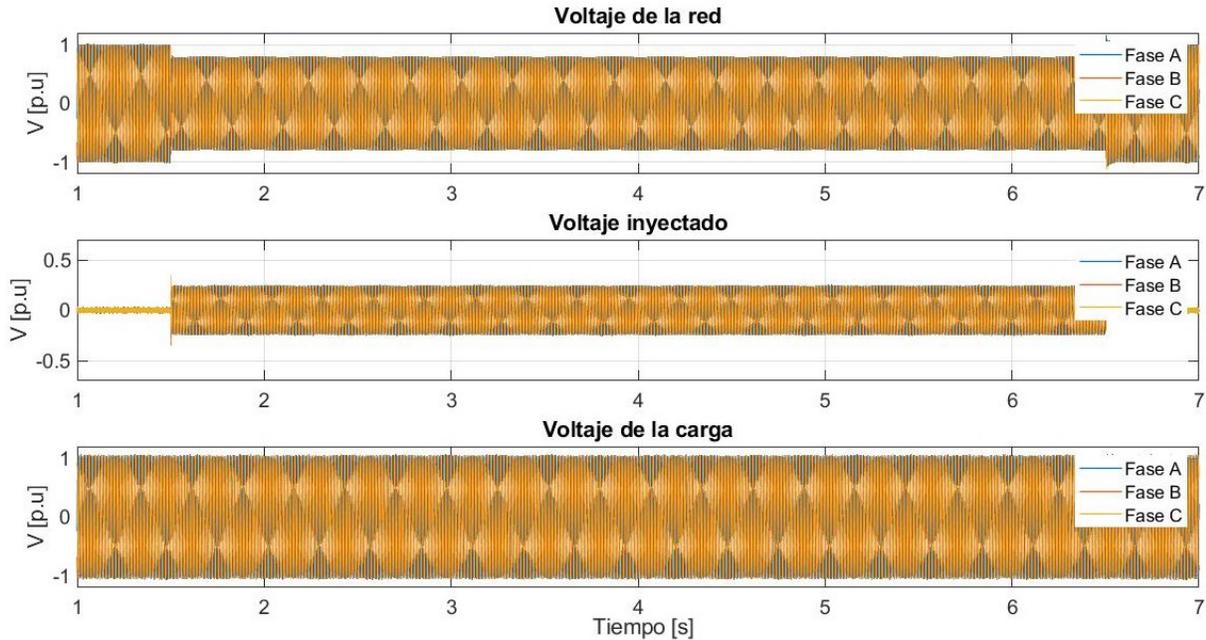


Figura 5.12: Caída de voltaje temporal por conexión y desconexión de carga, obtenida en OPAL-RT.

5.4.4. Incremento de voltaje (swell).

En este caso se produjo un incremento de voltaje de 1.3 pu en valor RMS, para eso en la simulación se utilizó un bloque de Matlab/SimulinkTM denominado “Fuente de voltaje programable trifásico” que permite inyectar voltaje al sistema en tiempos específicos, dicho bloque se ubicó entre PCC y la carga protegida.

La Fig. 5.13 se muestra un incremento de voltaje instantáneo, la Fig. 5.14 presenta un incremento de voltaje momentáneo y la la Fig. 5.15 presenta un incremento de voltaje temporal. Para esta sección las gráficas de corrientes se omiten porque de manera similar que el caso presentado en la Fig. 5.6, estas conservan su valor antes, durante y después del incremento de voltaje, debido a que la técnica de compensación seleccionada se encarga únicamente de inyectar voltaje.

Un aspecto a resaltar es que en la Fig. 5.13 se puede apreciar la presencia de un transitorio con contenido armónico al momento del inicio y fin del incremento de voltaje, este es asociado a la inyección de fuente controlado y a que el método de compensación en fase no es capaz de corregir el cambio de fase.

5.4.5. Conexión de motor en Matlab/SimulinkTM.

Este caso fue implementado solamente en Matlab/SimulinkTM, en el cual se simuló una caída de voltaje ocasionada por la conexión de un motor jaula de ardilla de 150 HP entre el PCC y la carga protegida con el DVR, en un tiempo $t = 0,2$ s, este disturbio corresponde

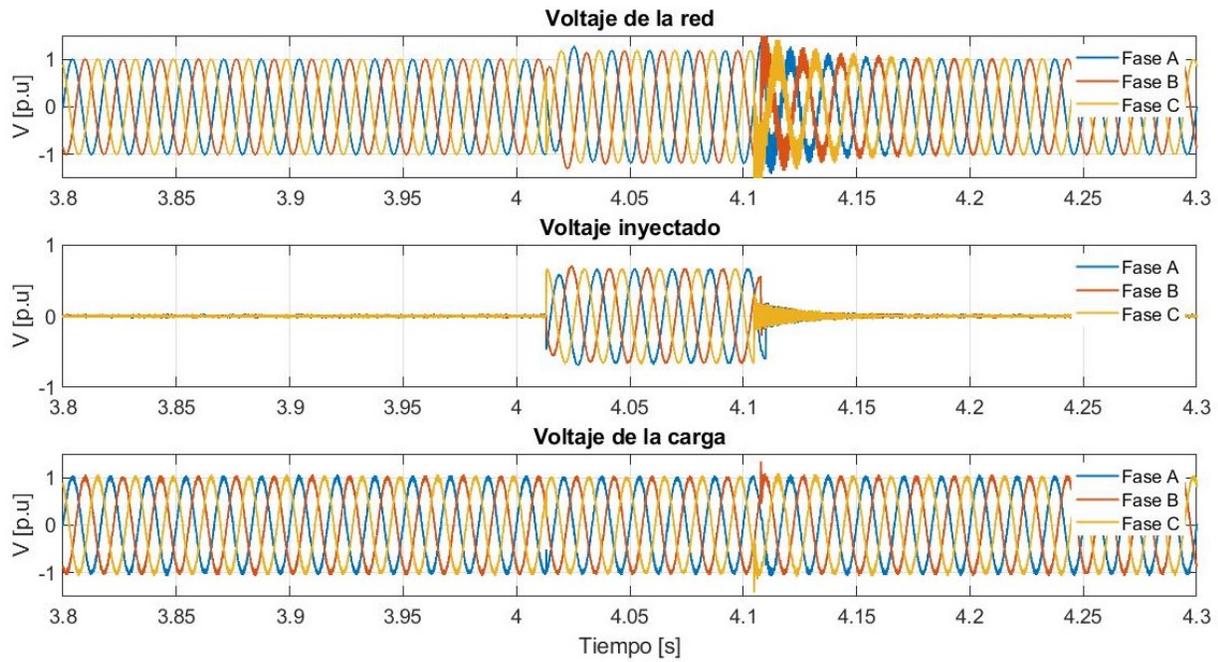


Figura 5.13: Incremento de voltaje instantáneo, obtenido en OPAL-RT.

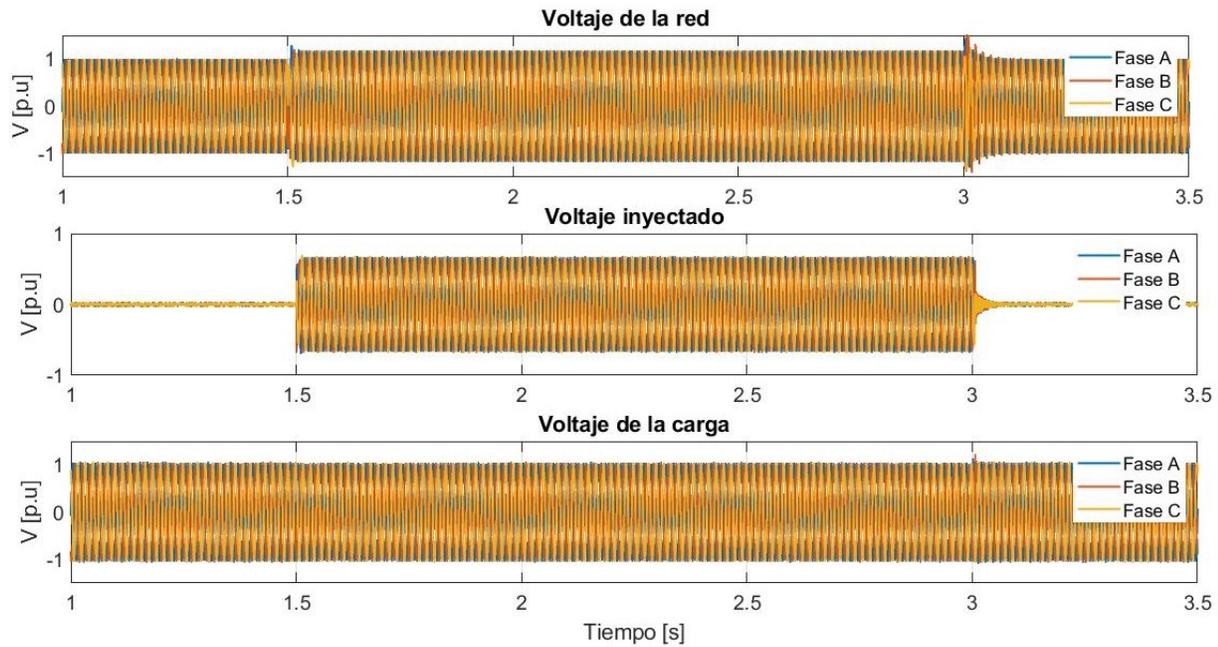


Figura 5.14: Incremento de voltaje momentáneo, obtenido en OPAL-RT.

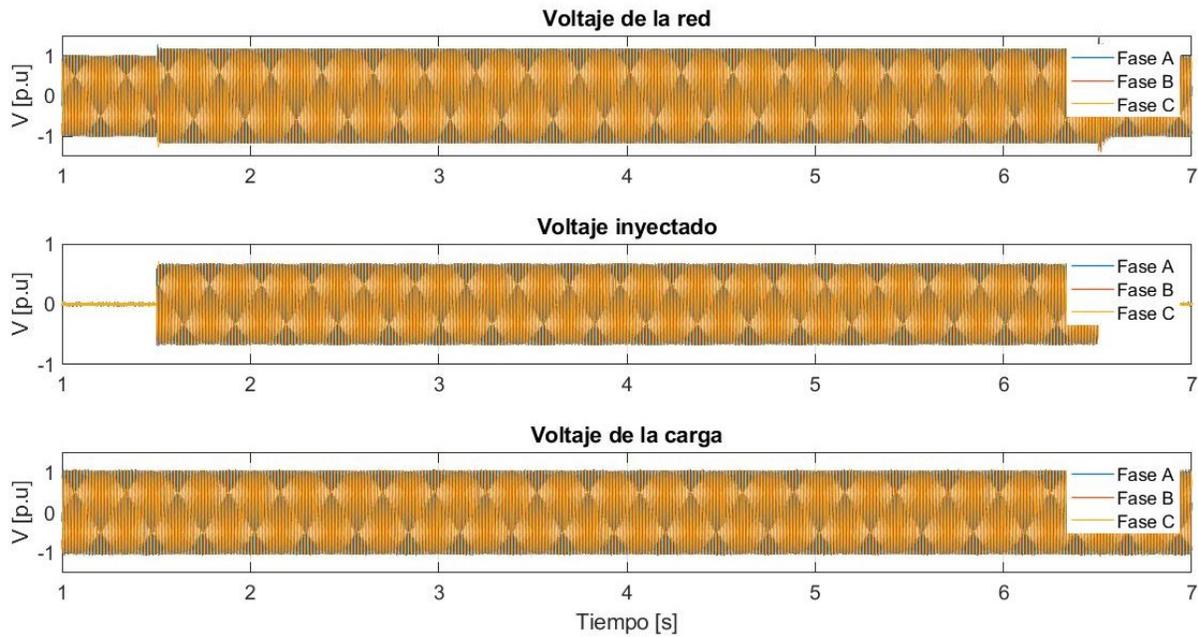


Figura 5.15: Incremento de voltaje temporal, obtenido en OPAL-RT.

a la clasificación de una caída de voltaje momentánea.

La Fig. 5.16 muestra las señales de voltajes resultantes, donde se puede observar que existe una disminución repentina de voltaje cuando el motor es conectado y como la recuperación de voltaje al igual que el voltaje inyectado tiene un comportamiento gradual, esto para mantener el voltaje de la carga dentro de los límites permisibles.

5.5. Análisis de resultados.

Debido a que el sistema eléctrico modelado se caracteriza por ser un sistema balanceado, en el cual se simularon diversos disturbios bajo condiciones balanceadas, el DVR modelado no requirió mayor complejidad en el diseño.

Los resultados de las simulaciones llevados a cabo mediante, se pueden observar en las Tablas 5.2, 5.3 y 5.4.

En las tablas se puede observar que independientemente del origen del disturbio, la severidad y tiempo de duración de estos, el voltaje de la carga protegida por el DVR simulado se mantiene dentro de los límites estipulados por los estándares correspondientes y por el Código de Red de México. Por lo que se puede resaltar el correcto funcionamiento de un DVR que emplea un control sencillo en sistemas trifásicos balanceados.

En las simulaciones podemos observar de igual manera la correcta compensación de voltaje ante los diversos disturbios presentados, mientras que la corriente no presenta alguna variación frente a estos como se muestra en la Fig.5.6, pues el DVR se encarga solamente de inyectar voltaje debido a las características del método de compensación seleccionado.

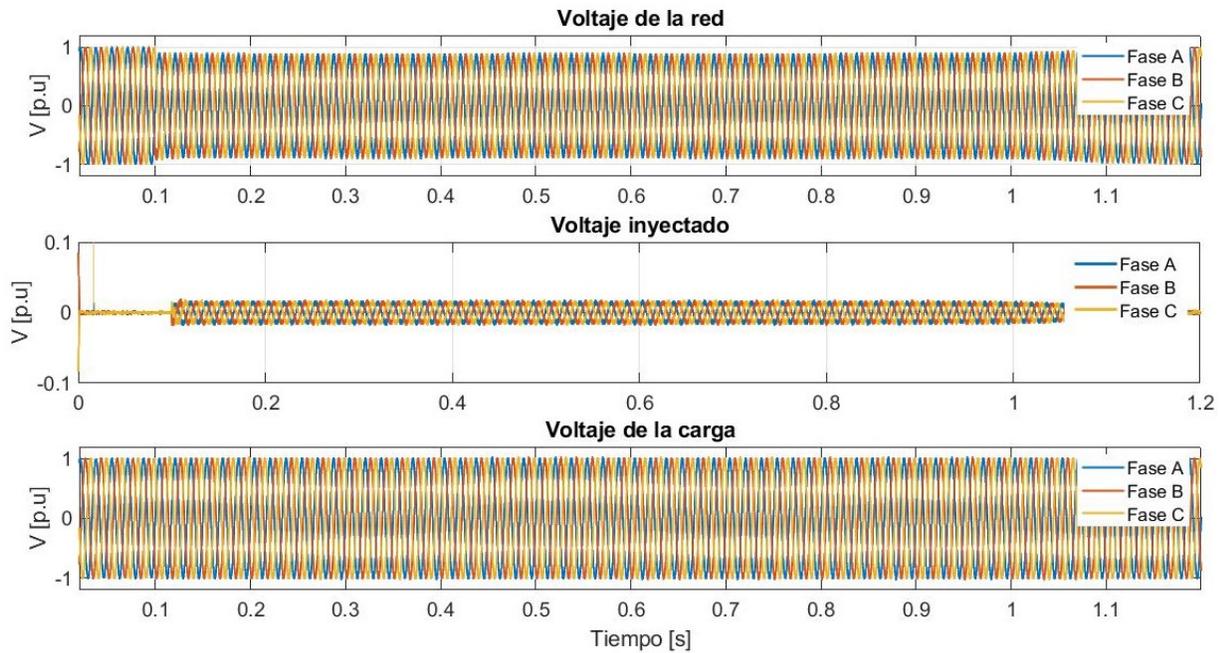


Figura 5.16: Caída de voltaje momentánea producido por la conexión de un motor, obtenida de Matlab/SimulinkTM.

Tabla 5.2: Disturbios instantáneos.

Disturbio.	Tiempo de duración.	V_{RMS} de la red [p.u]	V_{RMS} de la carga [p.u]
Falla trifásica.	1.5 s - 1.8 s	0.21	0.992
Falla monofásica, Fase A.	1.5 s - 1.8 s	0.43	0.989
Conexión de carga.	4.01 s - 4.1 s	0.79	0.995
Incremento de voltaje.	4.01 s - 4.1 s	1.3	0.990

Tabla 5.3: Disturbios momentáneos.

Disturbio.	Tiempo de duración.	V_{RMS} de la red [p.u]	V_{RMS} de la carga [p.u]
Falla trifásica.	1.5 s - 2.5 s	0.21	0.992
Falla monofásica, Fase A.	1.5 s - 2.5 s	0.43	0.985
Conexión de carga.	1 s - 2.5 s	0.79	0.995
Incremento de voltaje.	1.5 s - 3 s	1.3	0.990

Tabla 5.4: Disturbios temporales.

Disturbio.	Tiempo de duración.	V_{RMS} de la red [p.u]	V_{RMS} de la carga [p.u]
Conexión de carga	1.5 s - 6.5 s	0.79	0.995
Incremento de voltaje	1.5 s - 6.5 s	1.3	0.990

Una de las desventajas del método de compensación en fase es la presencia de transitorios, estos son ocasionados porque la compensación no es capaz de corregir el cambio de fase y estos a su vez se ven amplificados por la conmutación de las cargas.

En este capítulo se utilizó inicialmente Matlab/SimulinkTM para posteriormente poder emplear el modelo en OPAL-RT, lo que nos permitió analizar disturbios de larga duración y confirmar que el DVR simulado es capaz de mitigarlos satisfactoriamente.

Capítulo 6

Modelado y simulación de un DVR en ATPDraw para sistemas desbalanceados.

En este capítulo se presenta la simulación de un DVR para mitigar caídas de tensión presentes en una red con características, desbalanceados que además resulte ser eficiente contra los voltajes desbalanceados, para ello se realiza un cambio en el sistema de control presentado en el capítulo anterior utilizando ATPDraw.

Para corroborar su eficiencia el DVR es implementado en un sistema eléctrico propuesto y en el sistema de distribución IEEE 34 Nodos.

6.1. Modelado del DVR.

La estructura del DVR modelado es similar a la mostrada en la Fig. 5.2 del capítulo anterior, cuya topología corresponde a la topología con sistema de almacenamiento variable.

El modelo del DVR desarrollado utilizó un transformador de acoplamiento trifásico tipo serie, en el cual se tiene como parámetros de entrada: la relación de transformación, la potencia aparente y la relación reactancia a resistencia de cortocircuito X/R , además de contar con un filtro pasivo de segundo orden el cual se diseñó mediante el uso de elementos resistivos, capacitivos e inductivos, y un inversor con una fuente simétrica en DC.

Para este último se tuvo que diseñar un módulo debido a que ATPDraw no cuenta con inversores dentro de sus librerías.

6.1.1. Diseño del inversor.

Para realizar el modelo del inversor es necesario realizar previamente el modelo del IGBT. Este modelo se puede visualizar en la Fig. 6.1 y cuenta con un interruptor que operara mediante la señal proveniente del PWM y un arreglo de resistencias, un capacitor y una resistencia no lineal que permite simular el comportamiento no lineal de los IGBTs.

Posteriormente se procede a realizar el modelado correspondiente del inversor, como re-

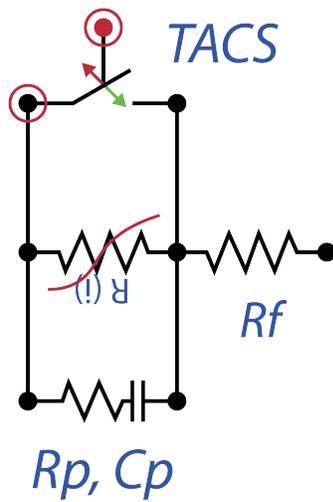


Figura 6.1: Simulación del comportamiento de un IGBT.

sultado se tiene el modelo mostrado en la Fig. 6.2

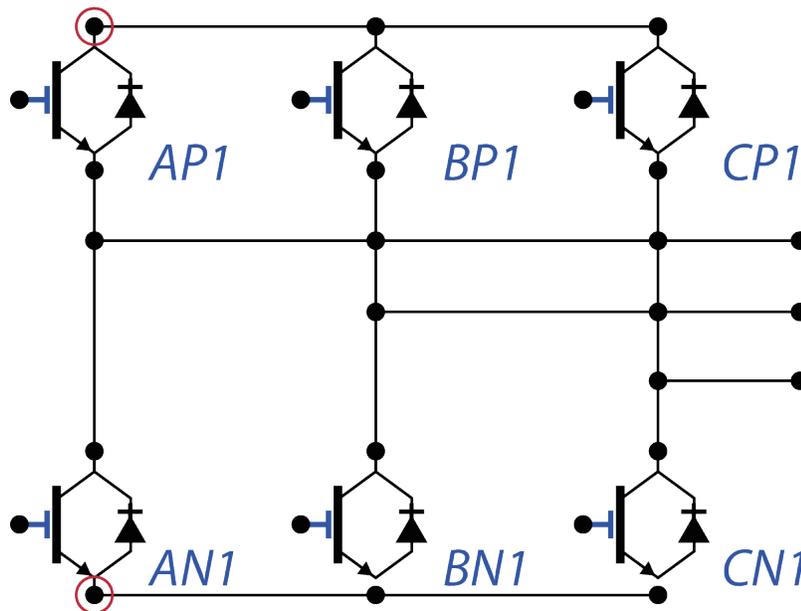


Figura 6.2: Simulación del inversor.

6.2. Sistema de control para sistemas desbalanceados.

La Fig. 6.3 muestra el esquema de control propuesto, en el cual se puede observar que el monitoreo se realiza por fase, para ello partimos de la transformación $\alpha\beta$ a $dq0$, el valor de α esta dado por la señal medida proveniente de la red, mientras que β surge de un desplazamiento de 90° de α , esto se logra mediante la implementación de un filtro pasa bajas.

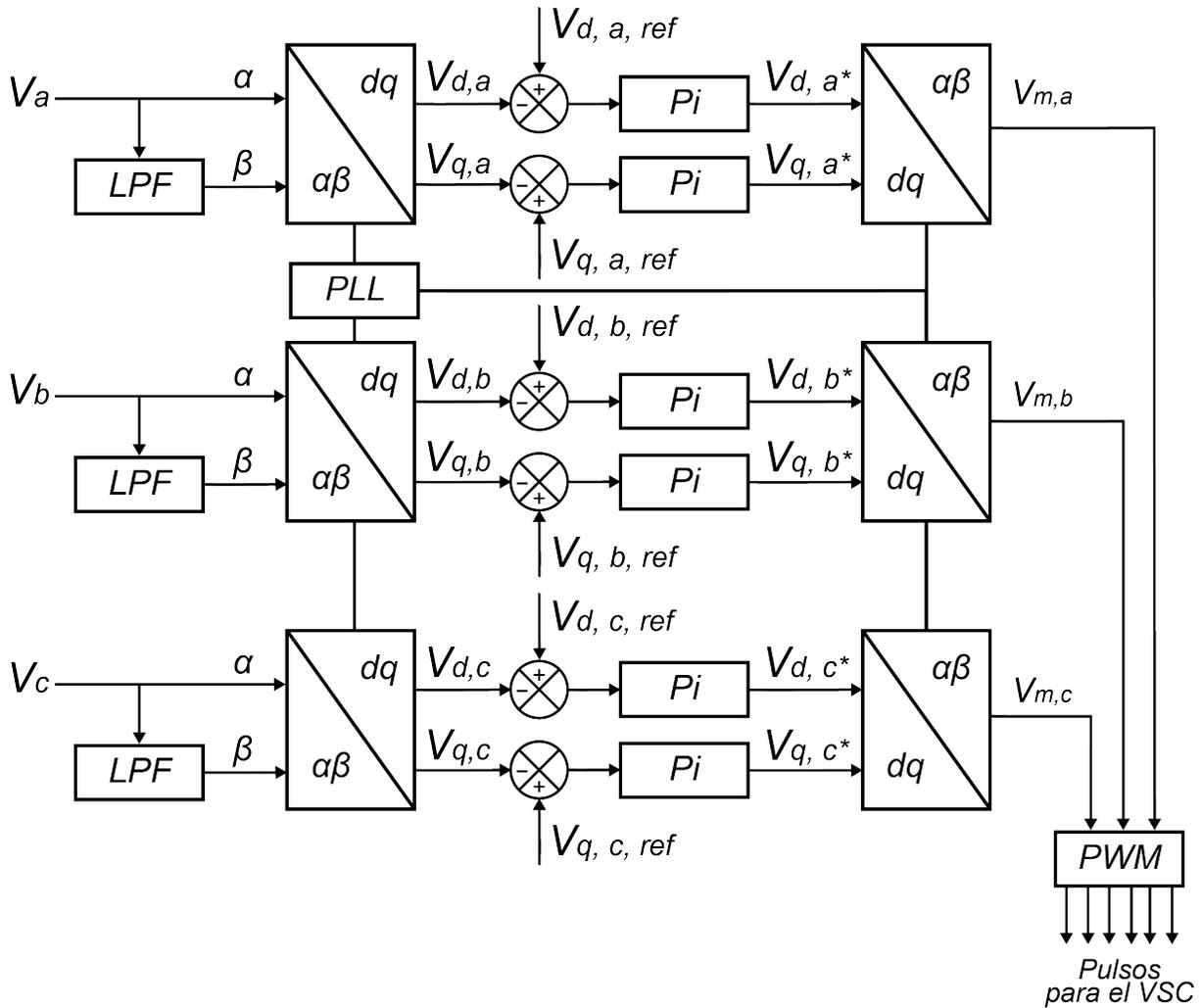


Figura 6.3: Esquema del sistema de control.

6.2.1. Generación de β .

La generación de β se logra mediante la implementación de un filtro pasa bajas o LPF (por sus siglas del inglés *Low Pass Filter*). Para ello partimos de la ecuación (6.1), que es

la función de transferencia del LPF.

$$\frac{V_{out}}{V_{in}} = \frac{K}{S\omega_0 + 1} \quad (6.1)$$

donde:

V_{out} es el voltaje de salida.

V_{in} es el voltaje de entrada.

k es una ganancia.

ω_0 es el angulo en radianes [rad] .

Si se tiene en cuenta la igualdad expresada en (6.2) donde el ángulo de corte del filtro ω_c es igual al ángulo ω_0 , junto con las expresión (6.3) y (6.4) podemos determinar que el valor del producto RC es igual $\frac{1}{2\pi f}$ por lo que se tiene un desplazamiento de 45° y una atenuación de la señal de entrada de $\frac{1}{\sqrt{2}}$, esto se puede calcular mediante (6.5) y (6.6) respectivamente.

$$\omega_0 = \omega_c \quad (6.2)$$

$$\omega_0 = 2\pi f \quad (6.3)$$

$$\omega_c = \frac{1}{RC} \quad (6.4)$$

siendo:

ω_c es el angulo de corte [rad] .

R es la resistencia del filtro.

C es el capacitor del filtro.

$$\theta_c = -90 + \arctan\left(\frac{1}{\omega_c RC}\right) = -45^\circ \quad (6.5)$$

$$G_c = \frac{1}{\sqrt{1 + (\omega_c RC)^2}} = \frac{1}{\sqrt{2}} \quad (6.6)$$

así como:

θ_c es el desplazamiento de la señal de salida con respecto a la de entrada en grados.

G_c es la atenuación de la señal de salida con respecto con a la de entrada.

El desplazamiento de la señal requerida se realiza mediante el uso de dos funciones de transferencia en serie y una ganancia de $\sqrt{2}$ para contrarrestar la atenuación resultante de las dos transformaciones anteriores.

Para aplicar lo anterior en ATPDRaw se recurrió al bloque de función de transferencia (TRANSF) mostrado en la Fig. 6.4 que nos permite realizar diferentes funciones de transferencia.

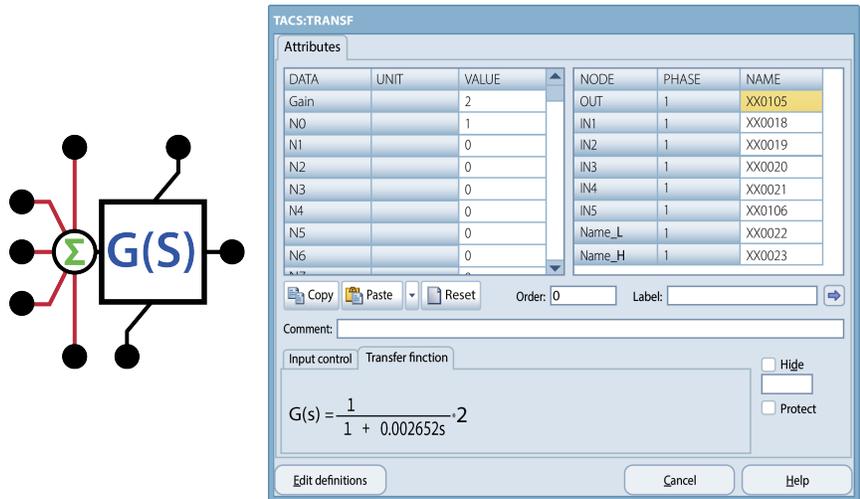


Figura 6.4: Bloque TRANSF.

6.2.2. Sincronización del sistema.

El sistema de control se sincronizo mediante el uso de un PLL trifasico [45], el bloque encargado de esta tarea es mostrado en la Fig. 6.5.

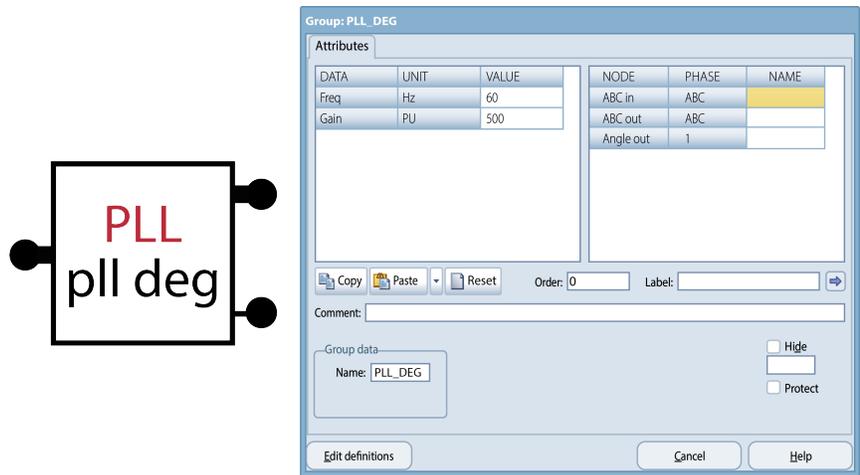


Figura 6.5: Bloque PLL [45].

6.2.3. Bloques de Transformación.

El sistema de control requiere de bloques de transformación: uno de $\alpha\beta$ a $dq0$ que utiliza la ecuación (6.7) y otro bloque de transformación de $dq0$ a $\alpha\beta$ del cual unicamente se toma la señal α de cada fase para la entrada del PWM.

Para ello se utiliza una herramienta llamada “MODELS” que permite crear componentes

definidos por el usuario a través de la implementación de código.

$$\begin{pmatrix} V_\alpha \\ V_\beta \\ V_0 \end{pmatrix} = \frac{2}{3} \begin{pmatrix} \cos(\omega t) & -\sin(\omega t) & 0 \\ \sin(\omega t) & \cos(\omega t) & 0 \\ 0 & 0 & 1 \end{pmatrix} \quad (6.7)$$

donde ωt es la posición angular.

6.2.4. Modulación por ancho de pulso.

La generación de pulsos se hace mediante elementos presentes en ATPDraw, como se muestra en la Fig. 6.6, para crear los pulsos correspondientes se toma el voltaje α de cada fase a la salida del segundo bloque de transformación como el voltaje de referencia y una señal triangular como la moduladora, este procedimiento se encuentra explicado en el Capítulo 4. A partir de lo anterior, se tiene como resultado tres pulsos uno por fase y cada uno tendrá que pasar por una compuerta de negación para así generar otros tres pulsos, teniendo seis pulsos en total con los que se pone en funcionamiento del inversor.

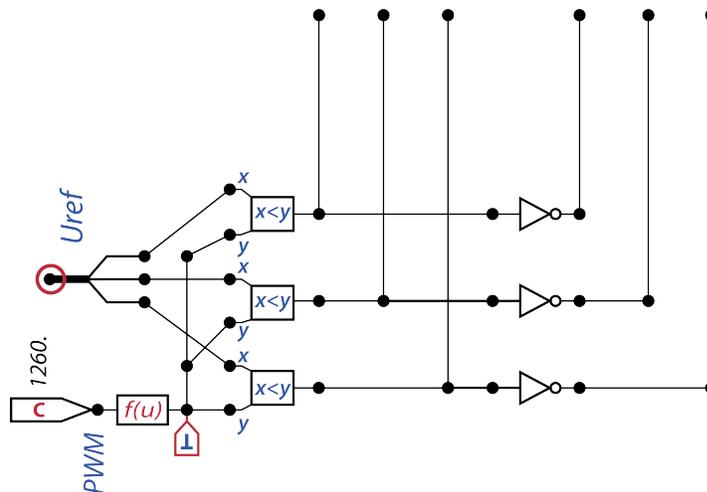


Figura 6.6: Estructura del PWM.

6.3. Estructura del DVR propuesto.

La estructura del DVR diseñado se puede observar en la Fig. 6.7, en la cual se resalta la estructura física y el sistema de control. EL DVR es utilizado dentro de un sistema propuesto en el que se corrobora la efectividad de este, para ello se simularon caídas e incrementos de voltaje balanceados y desbalanceados, adicionalmente se realizan pruebas en el sistema IEEE 34 Nodos ya que se caracteriza por ser un sistema desbalanceado.

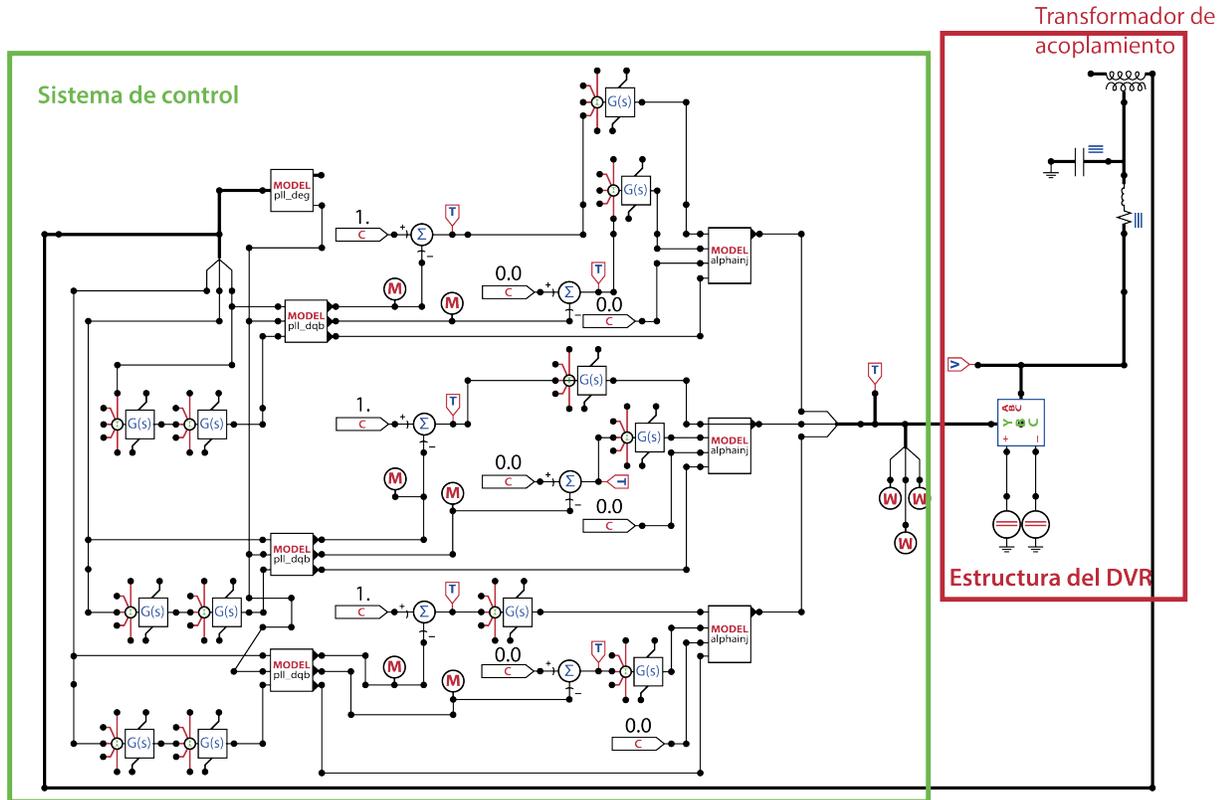


Figura 6.7: Modelo del DVR en ATPDraw.

6.4. Simulaciones en un sistema propuesto.

El sistema modelado se encuentra representado por el diagrama unifilar mostrado en la Fig. 6.8, donde podemos observar que consta de una alimentación de 13.8 kV, una impedancia de Thevenin $Z_{th} = 0,05 + j0,012 \Omega$, dos impedancias de línea $Z_1 = Z_2 = 0,33 + j1,83 * 10^{-3} \Omega$ y dos cargas $C_1 = 300 \text{ kVA}$ y $C_2 = 500 \text{ kVA}$.

El modelado del sistema eléctrico propuesto en el diagrama unifilar que se muestra en la Fig. 6.8 en el entorno de ATPDraw, se realizó mediante las herramientas básicas que trae el software.

Este consistió en: una fuente de alimentación trifásica llamada “ACSOURCE”, para Z_{th} se utilizó una línea simétrica RL que corresponde al nombre de “LINERL3S” mostrada en la

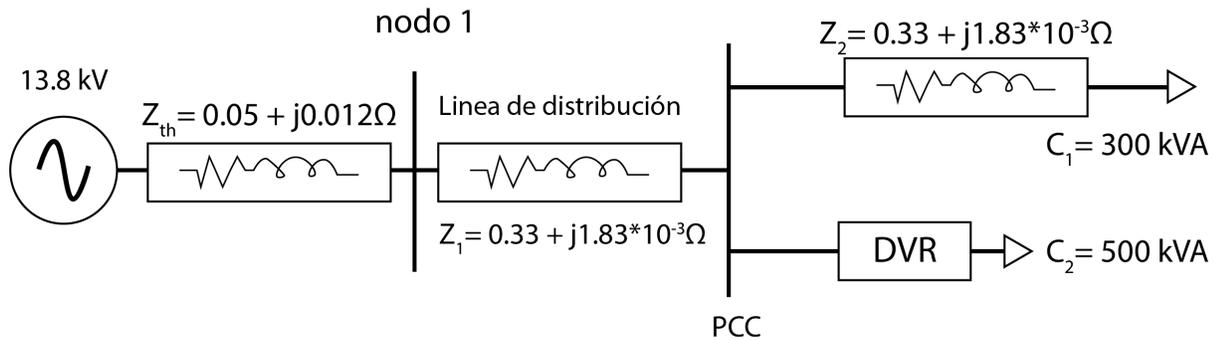


Figura 6.8: Diagrama unifilar del sistema eléctrico.

Fig. 6.9, para Z_1 y Z_2 se utilizó un componente denominado “Line/Cable Data L13” mostrado en la Fig. 6.10 y finalmente para las cargas C_1 y C_2 se usó un elemento denominado “RLCD3 trifásico” cuyos valores de fase son definidos independientemente.

A grandes rasgos los elementos a resaltar del modelo simulado son: el elemento mostrado en la Fig. 6.9 para la impedancia de Thevenin en el cual solo se consideran los parámetros de secuencia positiva y cero, y el elemento mostrado en la Fig. 6.10 que a diferencia de “LINERL3S”, este considera como parámetros de entrada: la selección del tipo de línea (línea aérea, cable monopolar y ducto-envolvente), número de fases, opción de transposición, consideración de efecto piel, segmentación de cables de guarda, datos generales (resistividad del suelo, frecuencia y longitud), y modelo de línea de transmisión, de los cuales se tienen las siguientes opciones: aproximación circuital (PI), parámetros distribuidos en el dominio de la frecuencia (Bergeron, JMarti, Semlyen) y parámetros distribuidos en el dominio de las fases (Noda).

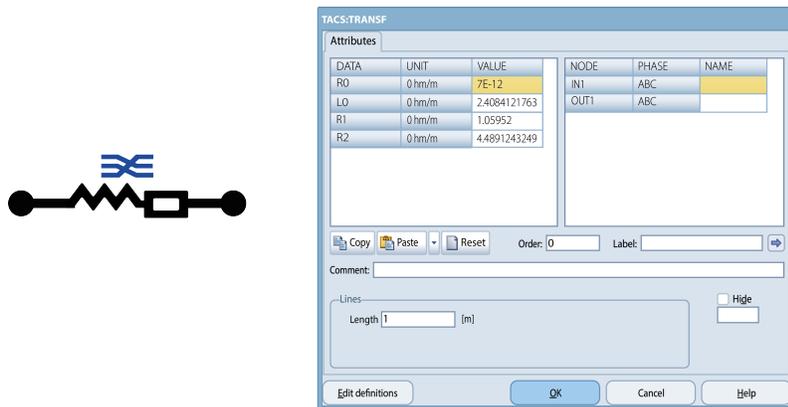


Figura 6.9: Línea simétrica RL en ATPDraw.

A partir de los elementos mostrados anteriormente y los valores que se encuentran en la Tabla 6.1 se modela el sistema eléctrico mostrado en la Fig. 6.8, dando como resultado el modelo en la Fig. 6.11.

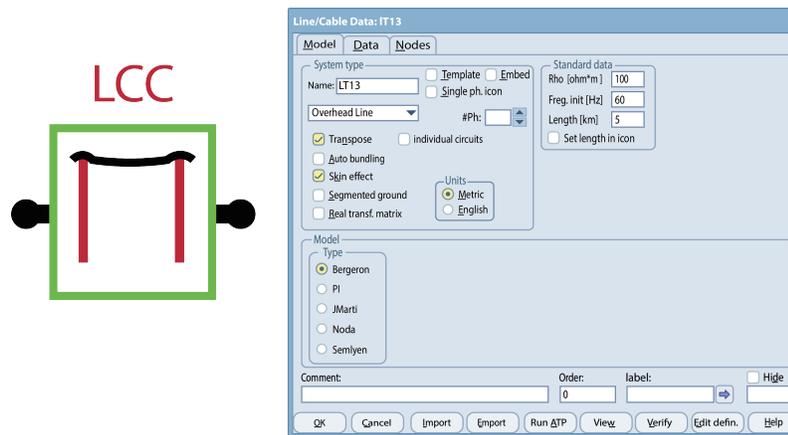


Figura 6.10: Módulo de línea de transmisión.

Mientras que la Tabla 6.2 se muestran los valores correspondientes a los parámetros del DVR empleado para el sistema eléctrico propuesto.

Tabla 6.1: Parámetros del sistema.

Parámetros	Valor
Alimentación	13.8 kV
Z_{th}	$0.05 + j0.012 \Omega$
Longitud Z_{th}	1 m
Z_1 y Z_2	$0.33 + j1.83 \cdot 10^{-3} \Omega$
Longitud Z_1 y Z_2	5 km
Tipo Z_1 y Z_2	Línea aérea
Modelo Z_1 y Z_2	Bergeron
Carga C_1	300 kVA
Carga C_2	500 kVA
Factor de potencia	0.8

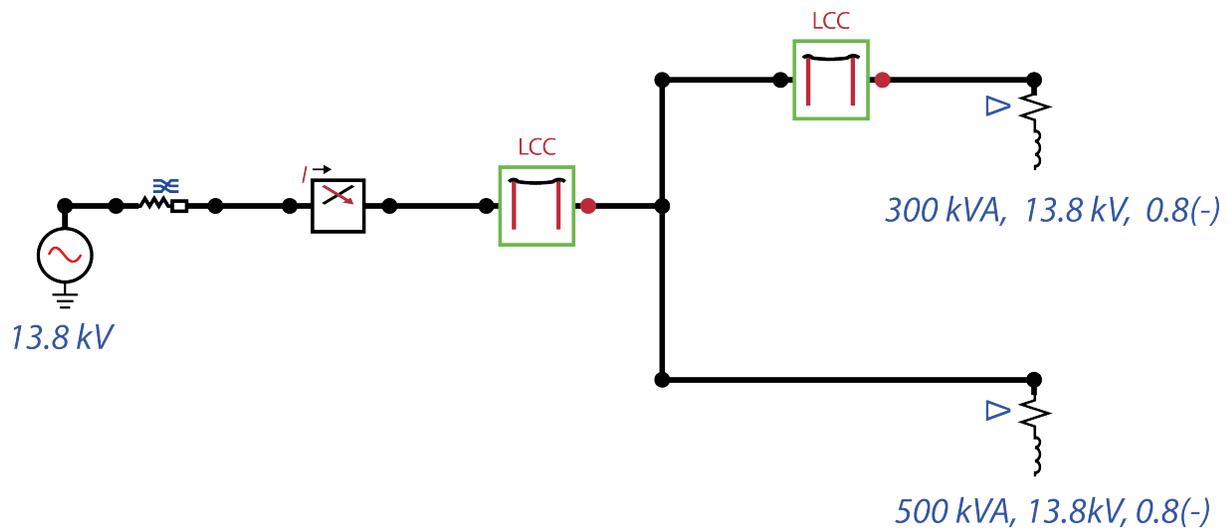


Figura 6.11: Sistema eléctrico modelado en ATPDraw.

Tabla 6.2: Parámetros del DVR.

Parámetros	Valor
Relación del transformador	1/1
Potencia del transformador	500 kVA
Relación X/R del transformador	10
R del filtro	0.8 Ω
L del filtro	0.8 Ω
C del filtro	2500 μF
PWM	6 pulsos
Frecuencia de interrupción	1260 Hz
Inversor	2 Niveles

6.4.1. Simulación de caídas de voltajes en el sistema eléctrico propuesto.

Caída de voltaje balanceada.

Para este caso se modelo una caída de voltaje balanceada ocasionada por la conexión de una carga balanceada, que produce una caída mayor del 60 % del valor RMS del voltaje nominal.

En la Fig. 6.12. se muestra los voltajes de la red, de inyección y de carga, correspondientes a la fase A.

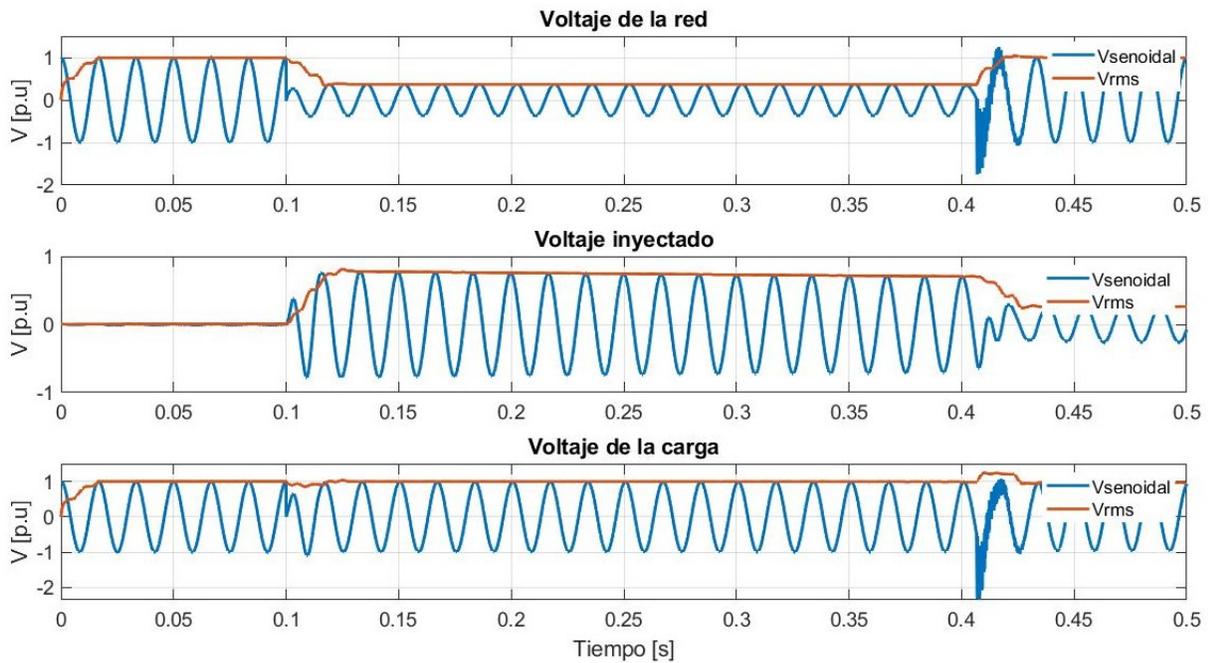


Figura 6.12: Voltaje de la red en la Fase A en presencia de una caída de voltaje.

Caída de voltaje desbalanceada.

Para este caso se modelo una caída de voltaje desbalanceada producida por la conexión de una carga desbalanceada, el desbalance de voltaje es calculado mediante (6.8) y (6.11), en el cual la primera ecuación se encarga de calcular el voltaje promedio de la caída de voltaje, mientras la segunda calcula el desbalance a partir del voltaje con mayor diferencia con el voltaje promedio.

$$V_{prom} = \frac{V_a + V_b + V_c}{3} \tag{6.8}$$

$$V_{prom} = \frac{3984 + 5703,5 + 7440}{3} = 5709,16V \tag{6.9}$$

$$D(\%) = \frac{|V_{prom} - MaxDV|}{V_{prom}} * 100 \tag{6.10}$$

$$D(\%) = \frac{|7440 - 5709,16|}{5709,16} * 100 = 30\% \tag{6.11}$$

donde:

V_{prom} es el voltaje promedio.

$V_{a,b,c}$ son los voltajes por fase.

$MaxDV$ es la máxima desviación de voltaje del promedio.

$D(\%)$ es el desvalance de voltaje en porcentaje.

La Fig 6.13. muestra el voltaje de la red, el voltaje inyectado y el voltaje de la carga correspondientes al sistema propuesto, mientras que la Fig. 6.14 muestra sus valores RMS y finalmente la Fig. 6.14 las corrientes asociadas al sistema.

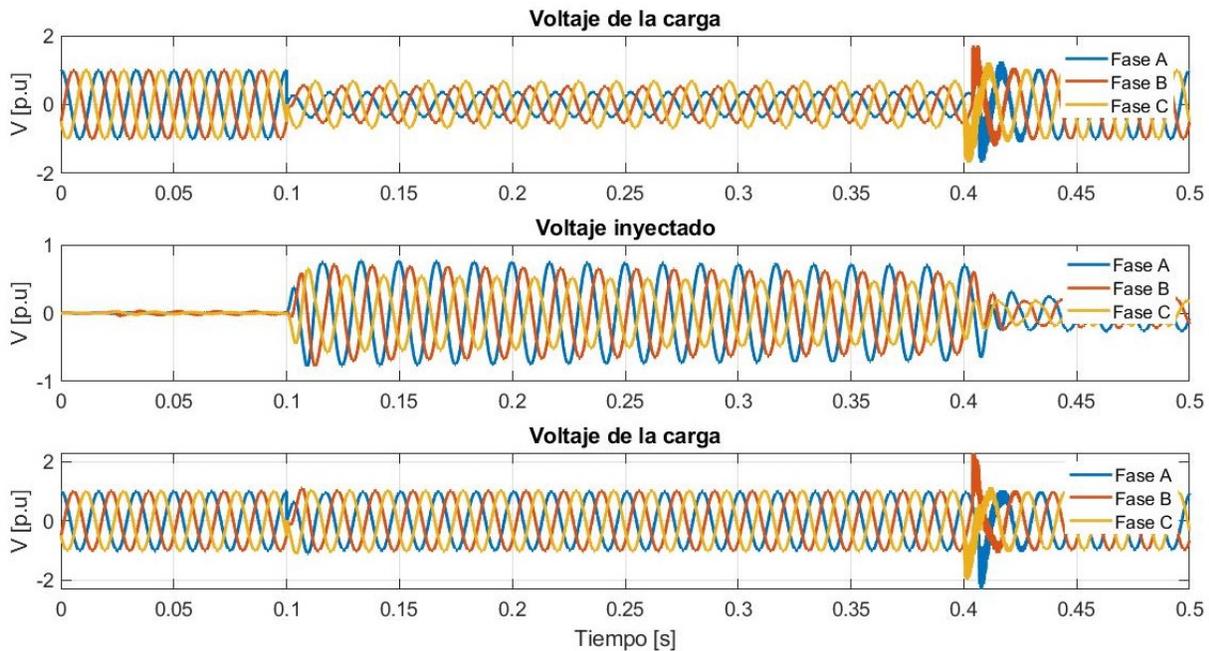


Figura 6.13: Voltaje del sistema propuesto en presencia de una caída de voltaje.

De manera similar que en las simulaciones llevadas a cabo en el capítulo anterior, podemos observar que la corriente mantiene su valor antes, durante y después del disturbio. Además se puede apreciar más claramente la presencia de transitorios mediante la Fig. que muestran el valor RMS de los voltajes asociados al sistema, la presencia de estos se debe a que se conservó el método de compensación.

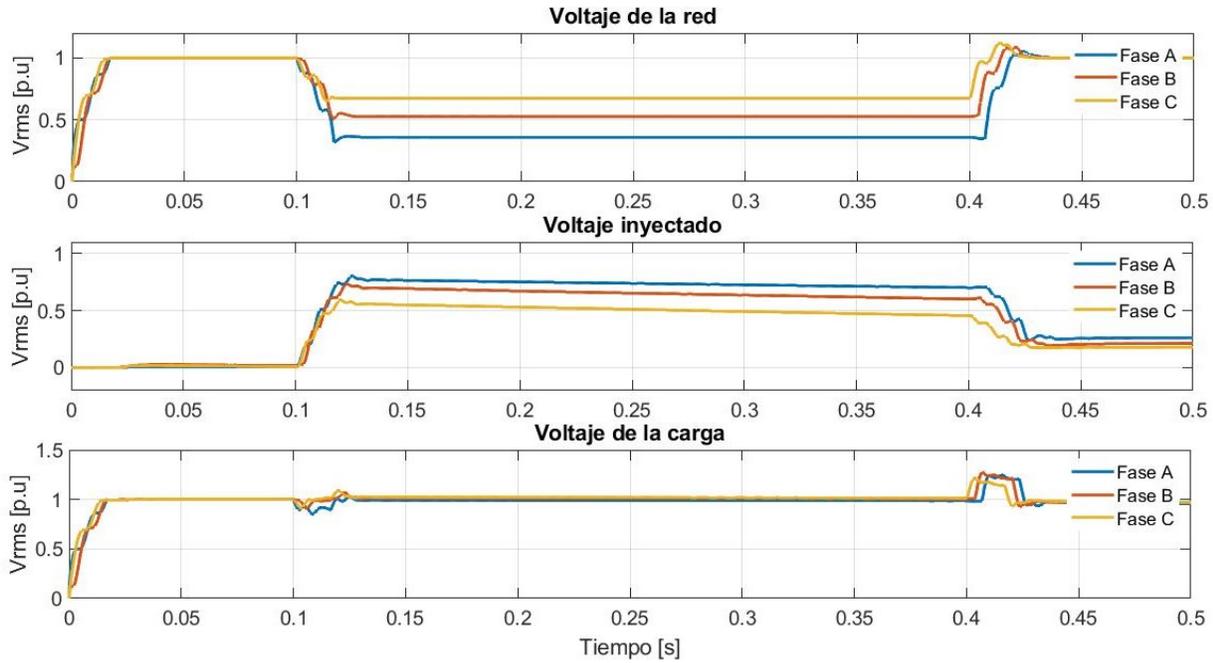


Figura 6.14: Voltaje RMS del sistema propuesto en presencia de una caída de voltaje.

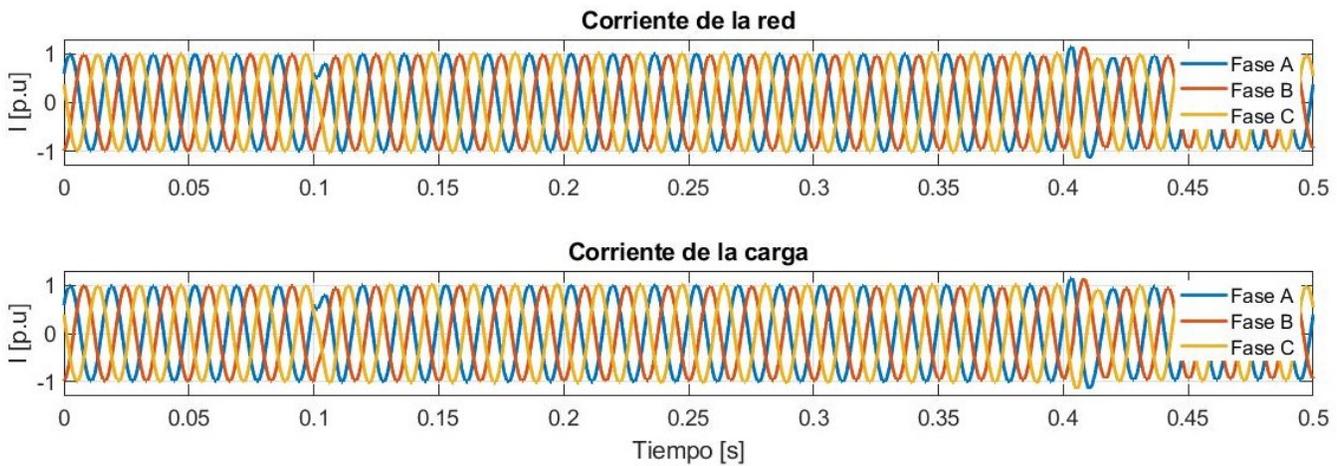


Figura 6.15: Corriente del sistema propuesto en presencia de una caída de voltaje.

6.4.2. Simulación de incrementos de voltaje en el sistema eléctrico propuesto.

Para desarrollar estos casos se conectó una fuente de voltaje en el PCC, el cual inyectara cierta cantidad de voltaje a la red lo que provocará que se produzca un incremento de voltaje en el sistema.

Incremento de voltaje balanceado.

Este caso presenta un incremento de voltaje balanceado por lo que únicamente se graficaron los resultados obtenidos de una de las fases, de manera similar que en el caso de la caída de voltaje balanceada.

En la simulación se produce un incremento de voltaje del 30 % del valor RMS del voltaje nominal, los resultados se muestran en la Fig. 6.16.

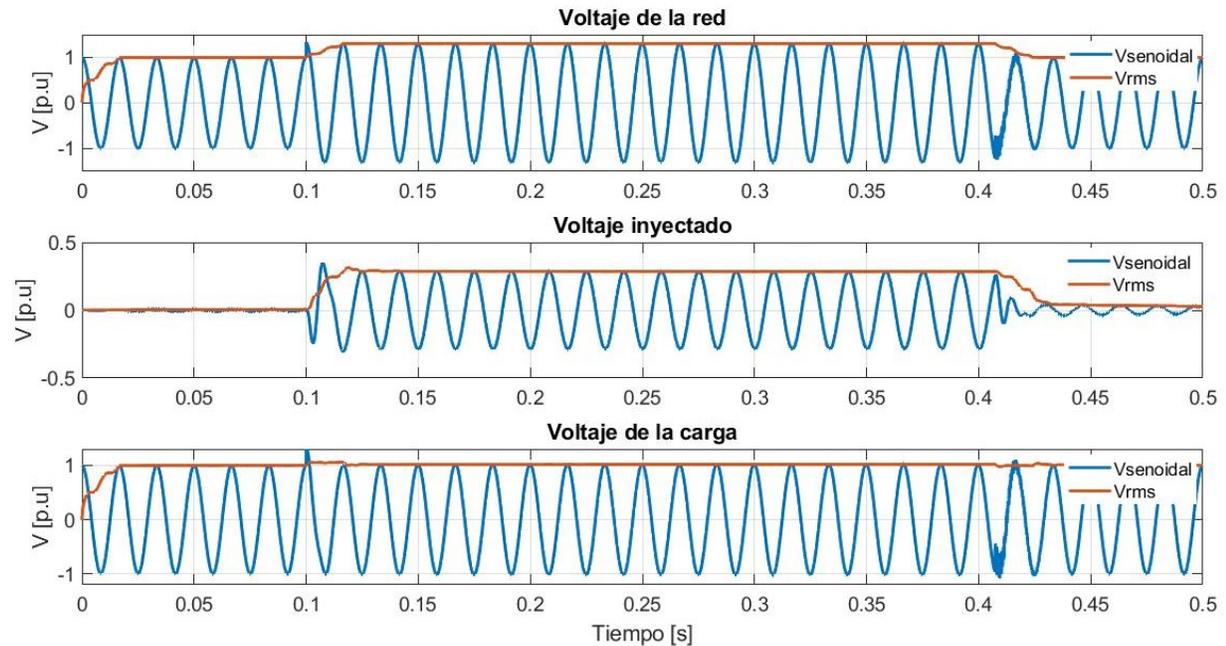


Figura 6.16: Voltaje del sistema propuesto en la Fase A en presencia de un incremento de voltaje.

Incremento de voltaje desbalanceado.

Para este caso se modelo un incremento de voltaje desbalanceado el desbalance de voltaje se calcula mediante (6.8) y (6.11) y como resultado se obtienen un desbalance de voltaje de 14.42 %.

$$V_{prom} = \frac{15923 + 16061 + 12764}{3} = 14916V \quad (6.12)$$

$$D(\%) = \frac{|12764 - 14916|}{14916} * 100 = 14,42\% \quad (6.13)$$

La Fig 6.17 muestra el voltaje de la red, la inyección de voltaje del DVR y el voltaje de la carga protegida por el DVR, mientras que la Fig. 6.18 muestra los valores RMS correspondientes y la Fig. 6.19 las corrientes del sistema las cuales a pesar de tratarse de otro disturbio mantienen su valor durante la simulación. En las tres figuras se puede observar la presencia de transitorios ocasionados por el método de compensación.

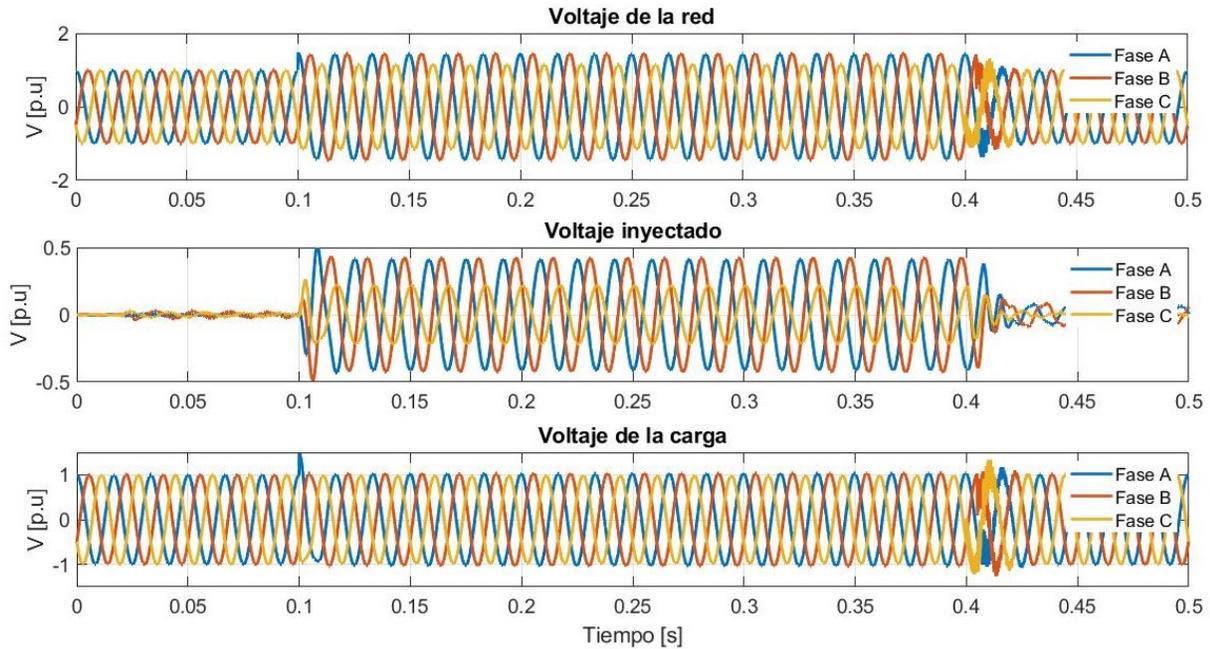


Figura 6.17: Voltaje en el sistema propuesto en presencia de un incremento de voltaje desbalanceado.

En las simulaciones anteriores se observa un correcto funcionamiento del DVR implementado en ATPDraw. En este sentido se corroborará su funcionamiento en un sistema de prueba conocido de 34 nodos del IEEE.

6.5. Modelo del sistema IEEE 34 Nodos

El sistema de distribución de 34 Nodos se encuentra ubicado en el estado de Arizona, tiene una tensión nominal de 24.9 kV y una rama de voltaje de 4.16 kV, se caracteriza por tener un bajo factor de potencia que varía entre (0.7 y 0.8), además de presentar

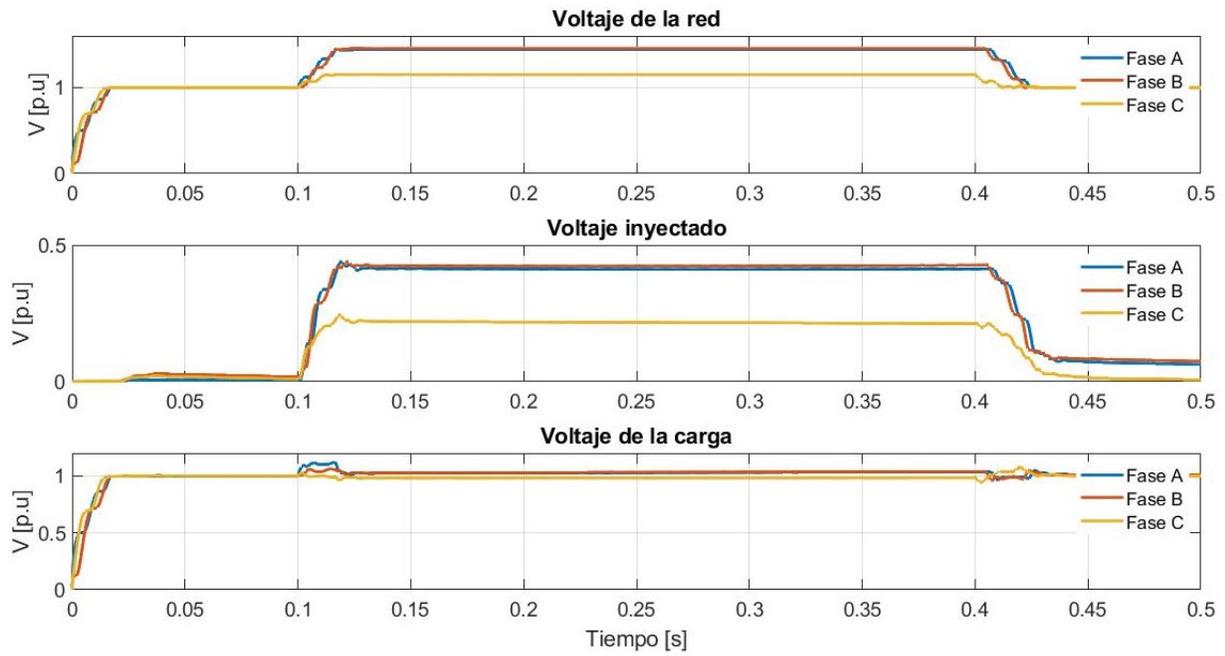


Figura 6.18: Voltaje RMS en el sistema propuesto en presencia de un incremento de voltaje desbalanceado.

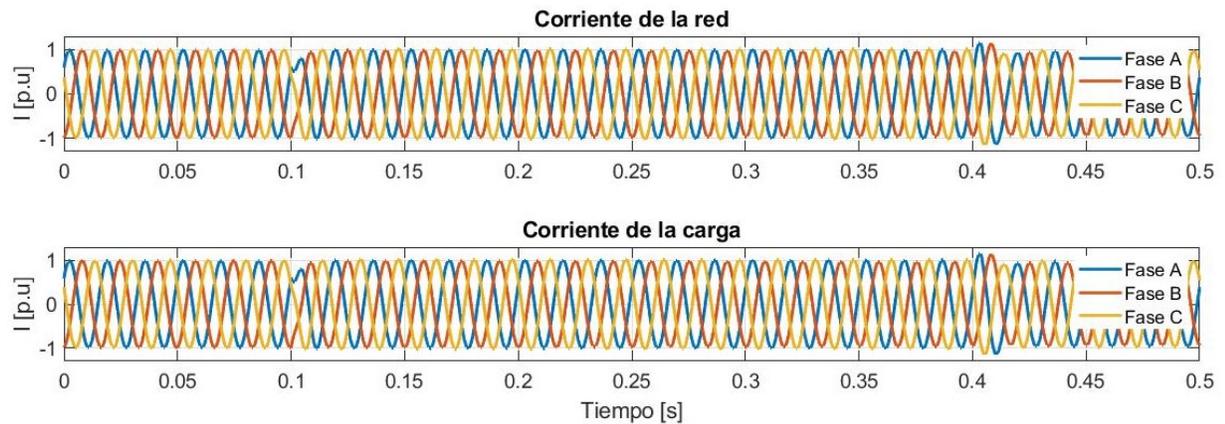


Figura 6.19: Corrientes en el sistema propuesto en presencia de un incremento de voltaje desbalanceado.

características desbalanceadas debido a sus ramas y cargas desequilibradas. La Fig.6.20 muestra el diagrama unifilar asociado al sistema IEEE 34 Nodos.

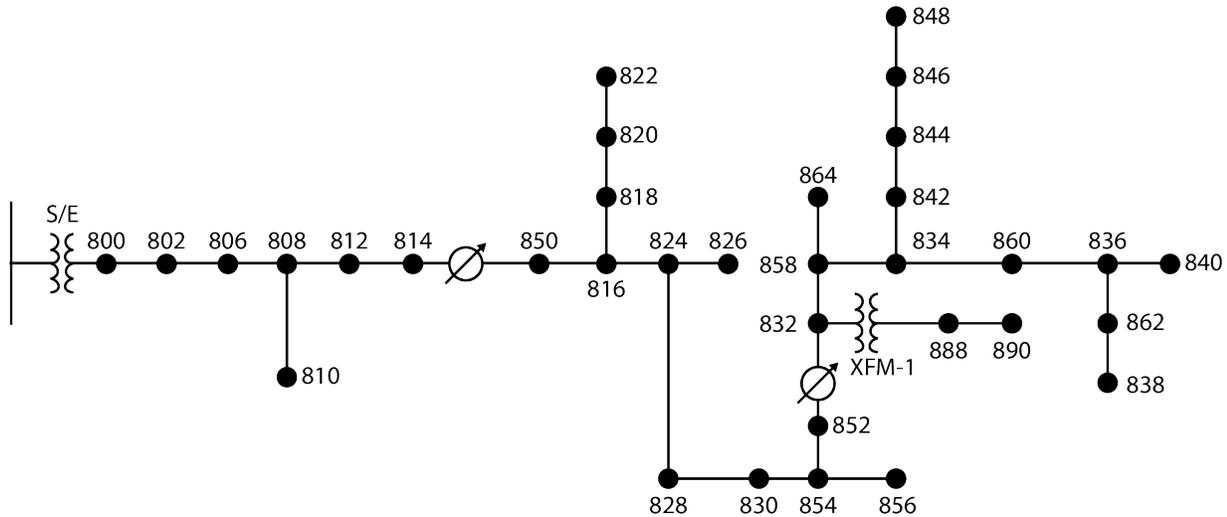


Figura 6.20: Diagrama unifilar del sistema IEEE 34 Nodos.

La Fig. 6.21 se muestra el modelo del sistema de IEEE 34 en ATPDraw desarrollado por [44], el cual realizo un estudio detallado de cada elemento que compone el sistema, este modelo se encuentra dividido en 5 zonas de análisis que se presentan a continuación.

6.5.1. Zona 1.

La zona 1 se muestra en la Fig. 6.22 y abarca la rama principal del sistema, que va del nodo 800 que se encuentra conectado a la subestación, al nodo 815, con un nivel de voltaje de 24.9 kV. Se caracteriza por contar con 8 nodos trifásicos, 1 nodo monofásico, 7 líneas trifásicas, 1 línea monofásica, 1 regulador de tensión y 2 cargas distribuidas [44].

6.5.2. Zona 2.

La zona 2 se muestra en la Fig. 6.23 es una rama monofásica que se deriva de la zona 1, que va del nodo 822 al nodo 818 con un nivel de voltaje de 24.9 kV. Se caracteriza por contar con 3 nodos monofásicos, 2 líneas monofásicas y 2 cargas distribuidas [44].

6.5.3. Zona 3.

La zona 3 se muestra en la Fig. 6.24 y se encuentra en el centro del sistema, que va del nodo 824 al nodo 852 con un nivel de voltaje de 24.9 kV. Se caracteriza por contar con 7 nodos, 2 líneas monofásicas, 2 líneas trifásicas, 4 cargas distribuidas y una carga concentrada [44].

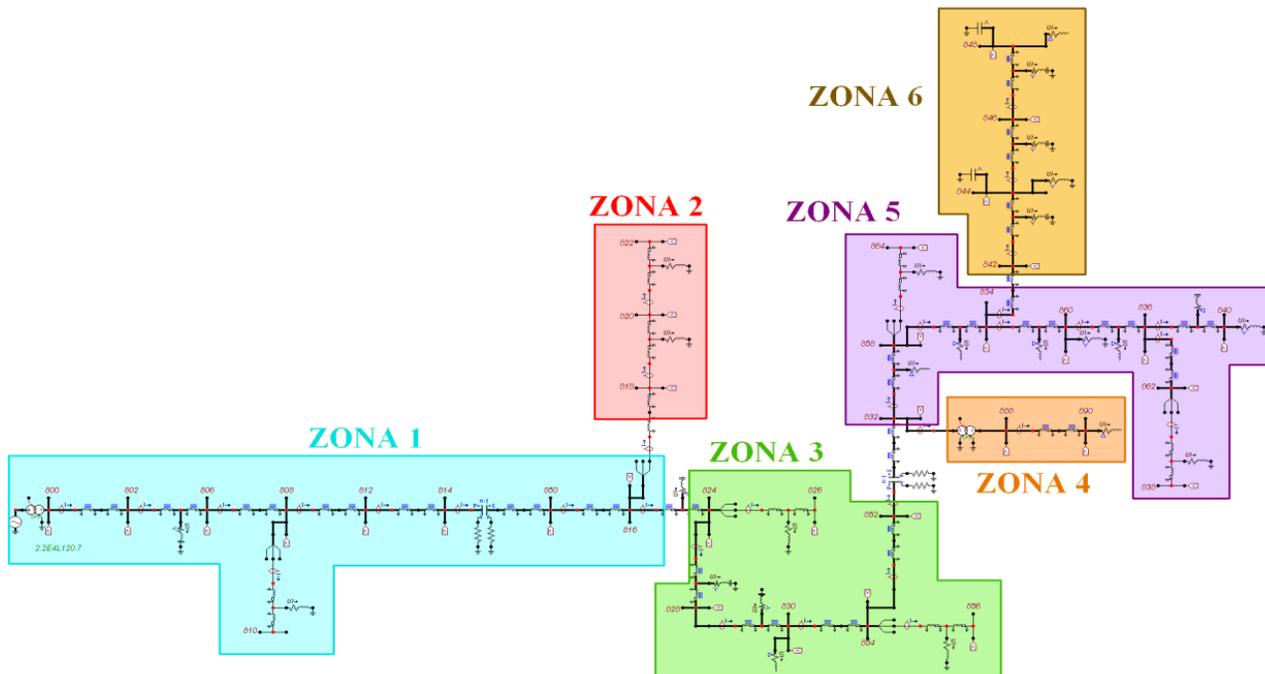


Figura 6.21: Sistema IEEE 34 Nodos en ATPDraw recuperado de [44].

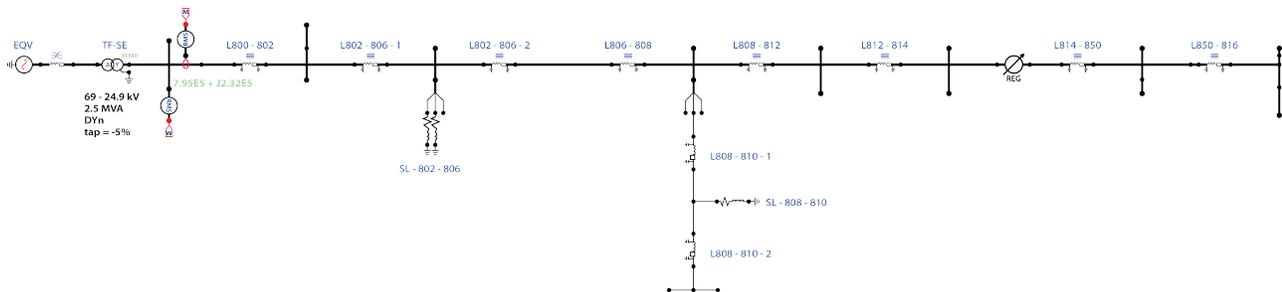


Figura 6.22: Zona 1 del sistema IEEE 34 Nodos en ATPDraw.

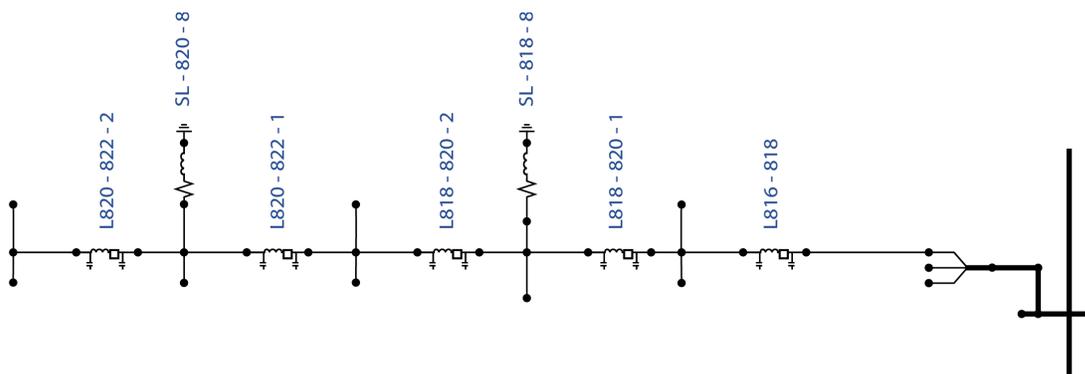


Figura 6.23: Zona 2 del sistema IEEE 34 Nodos en ATPDraw.

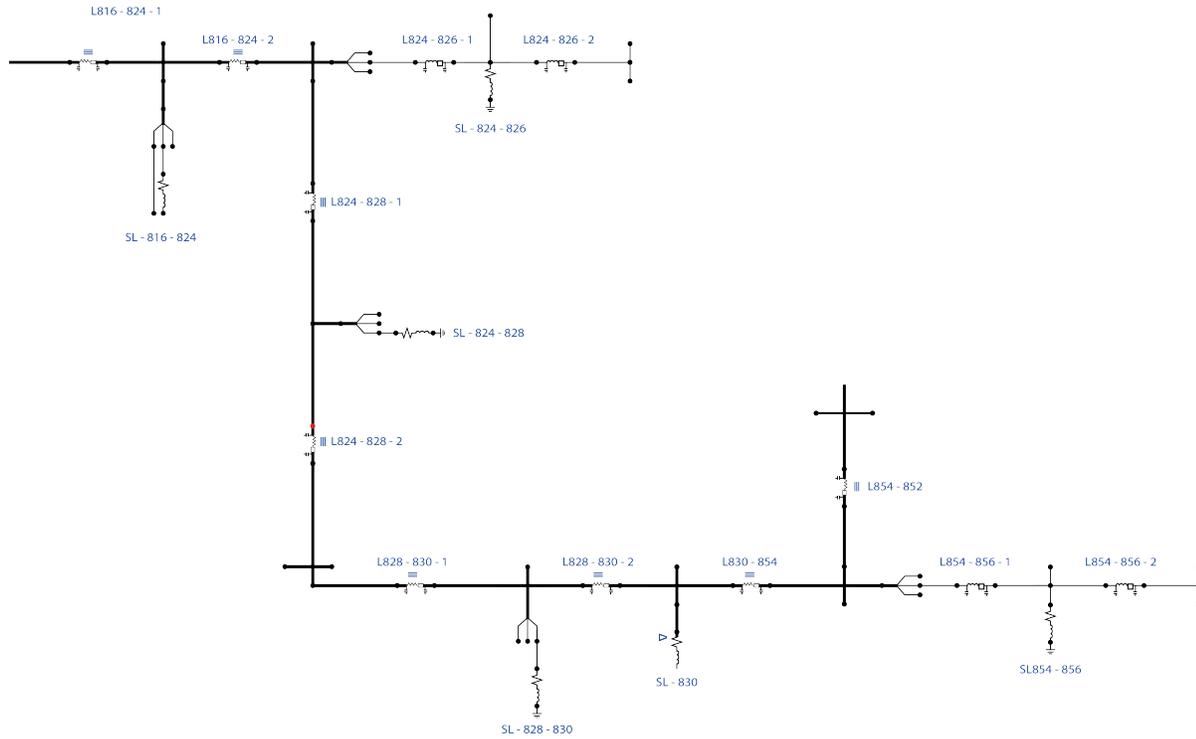


Figura 6.24: Zona 3 del sistema IEEE 34 Nodos en ATPDraw.

6.5.4. Zona 4.

La zona 4 se muestra en la Fig. 6.25 y va del nodo 832 al nodo 890 y es la única zona con un nivel de voltaje de 4.16 kV. Se caracteriza por contar con un transformador reductor de 24.9 kV /4.16 kV, 2 nodos, una línea trifásica y una carga concentrada [44].

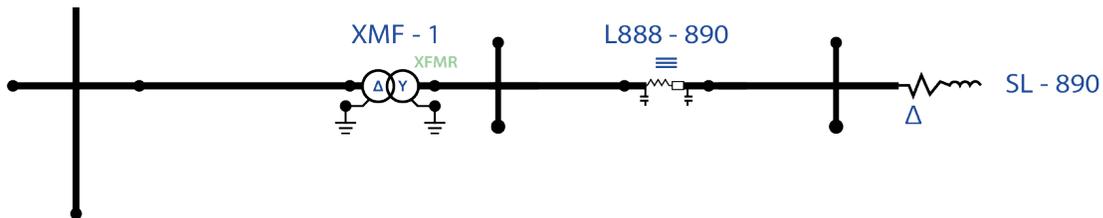


Figura 6.25: Zona 4 del sistema IEEE 34 Nodos en ATPDraw [44].

6.5.5. Zona 5.

La zona 5 se muestra en la Fig. 6.26 y es una de las zonas más extensas y va del nodo 832 al nodo 938 con un nivel de voltaje de 24.9 kV. Se caracteriza por contar con 8 nodos, 2 líneas monofásicas, 6 líneas trifásicas, 7 cargas distribuidas y 2 cargas puntuales [44].

6.6. Simulaciones en el sistema IEEE 34 Nodos.

Esta sección consiste se implementar dos DVRs cuyos parámetros se encuentran en listados en la Tabla 6.3, los cuales deben de actuar de manera adecuada ante la presencia de distintos disturbios presentes en el sistema de IEEE 34 nodos. Para ello se seleccionaron los nodos 840 y el 860 de la zona 5 del sistema.

Tabla 6.3: Parámetros de los DVR para el sistema IEEE 34 Nodos.

Parámetros.	Valor.
Relación del transformador.	1/1.
Potencia del transformador.	500 kVA.
Relación X/R del transformador.	10.
R del filtro.	0.1 Ω .
L del del filtro.	0.23 Ω .
C del filtro.	10013 μF .
Alimentación	1200 V.
Frecuencia PWM.	1260.

6.6.1. Simulación de una caída de voltaje.

Para la simulación de una caída de voltaje aproximadamente 40 % del valor RMS, se conecta una carga desbalanceada entre los nodos seleccionados, que se conectara de un tiempo $t = 0,2$ s a $t = 0,4$ s, produciendo una caída de voltaje desbalanceado, dicho desbalance es de un valor del 5.38 %

Como resultado de esta simulación para la carga del nodo 860, tenemos la Fig. 6.28 que muestra el voltaje sinusoidal de la red, el inyectado por el DVR y el de la carga, adicionalmente tenemos la Fig. 6.29 que muestra el voltaje en valor RMS y la Fig. 6.30 que muestra la corriente proveniente de la red y la corriente que va a la carga protegida. Mientras que para la carga del nodo 840 tenemos la Fig. 6.31 la Fig. 6.32 y la Fig. 6.33.

Los resultados obtenidos a través de estas simulaciones se analizan en la siguiente sección, en donde podemos ver que el sistema IEEE de 34 nodos al contar con características desbalanceadas los valores en p.u de la fases B y C son 1.06 p.u y 1.04 p.u respectivamente en base a la fase A que es 1 p.u.

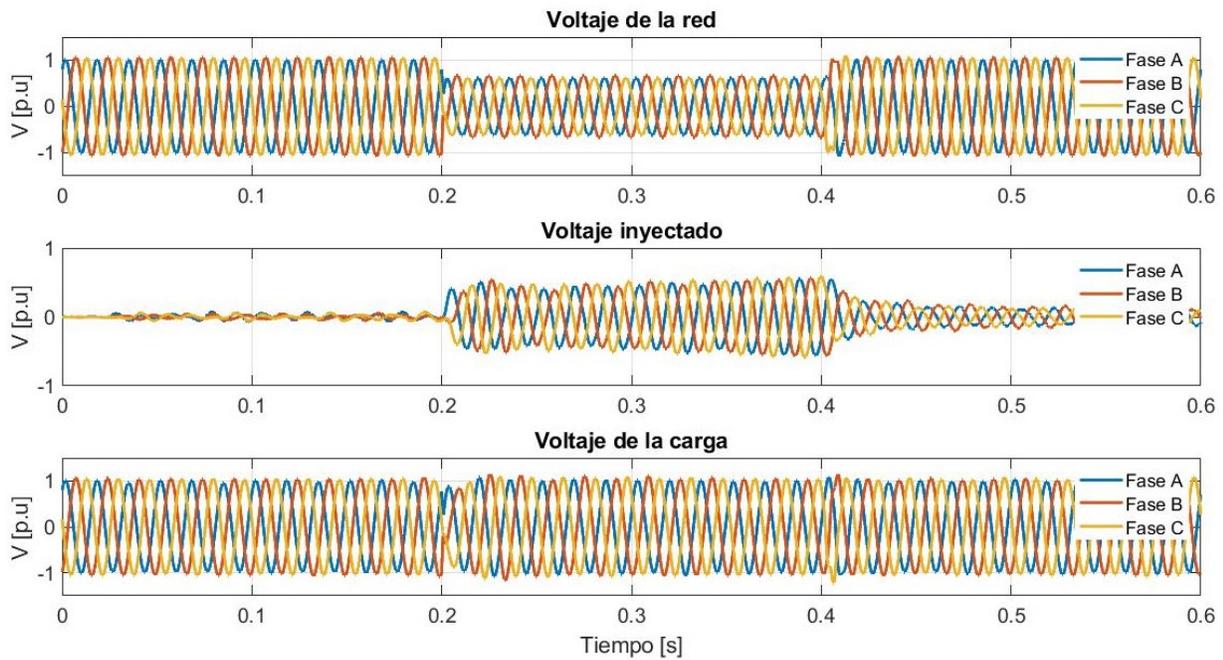


Figura 6.28: Voltajes asociados al Nodo 860 en presencia de una caída de voltaje.

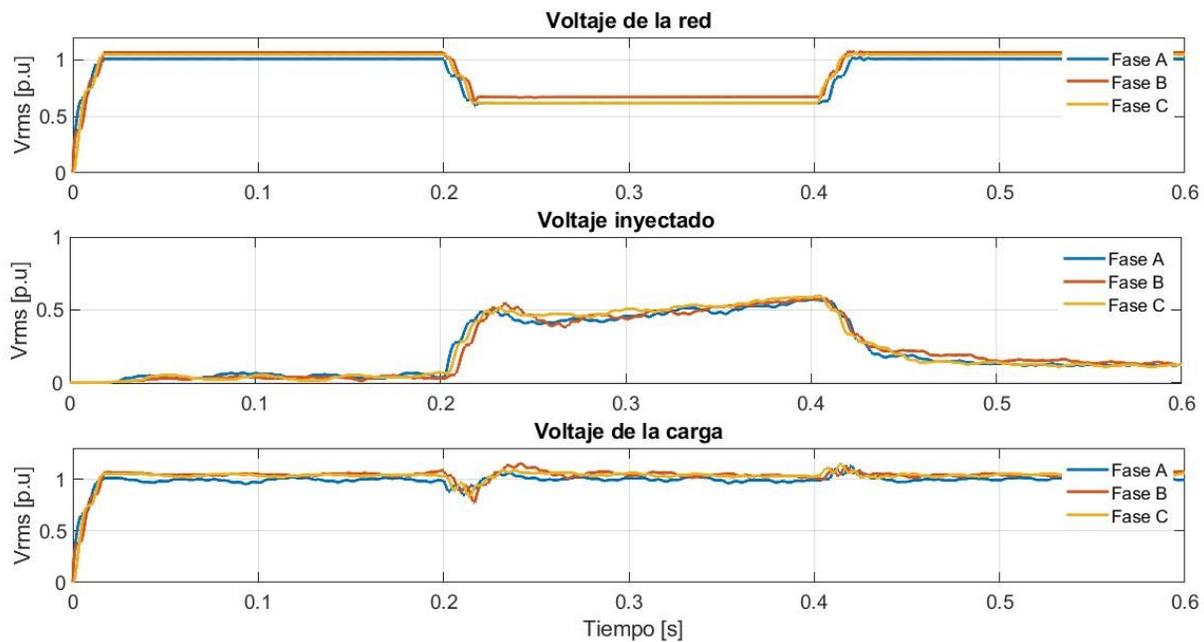


Figura 6.29: Voltajes RMS asociados al Nodo 860 en presencia de una caída de voltaje.

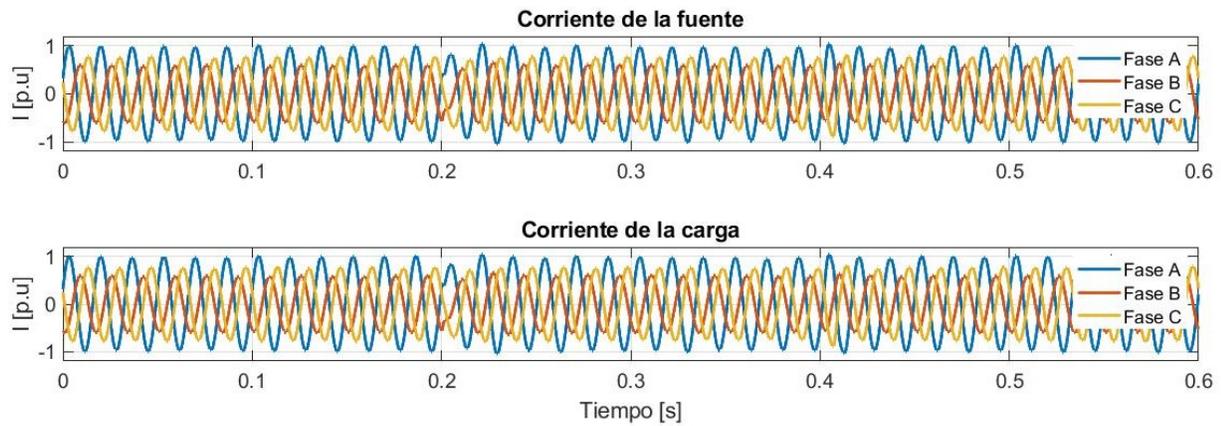


Figura 6.30: Corrientes asociadas al Nodo 860 en presencia de una caída de voltaje.

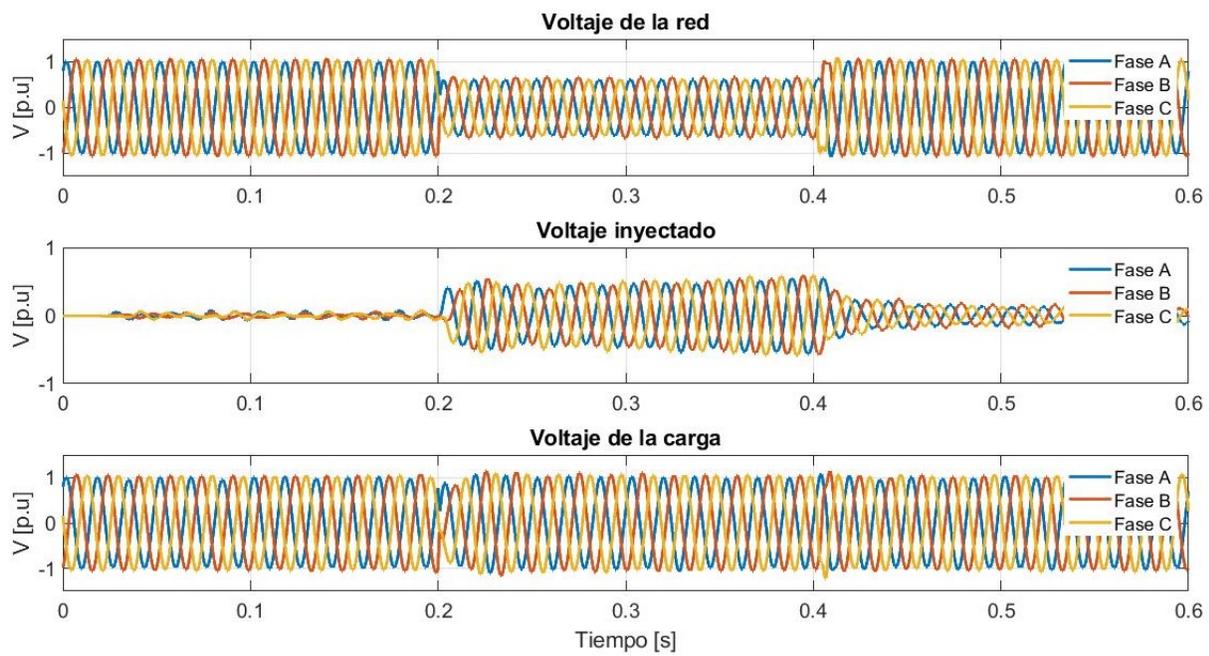


Figura 6.31: Voltajes asociados al Nodo 840 en presencia de una caída de voltaje.

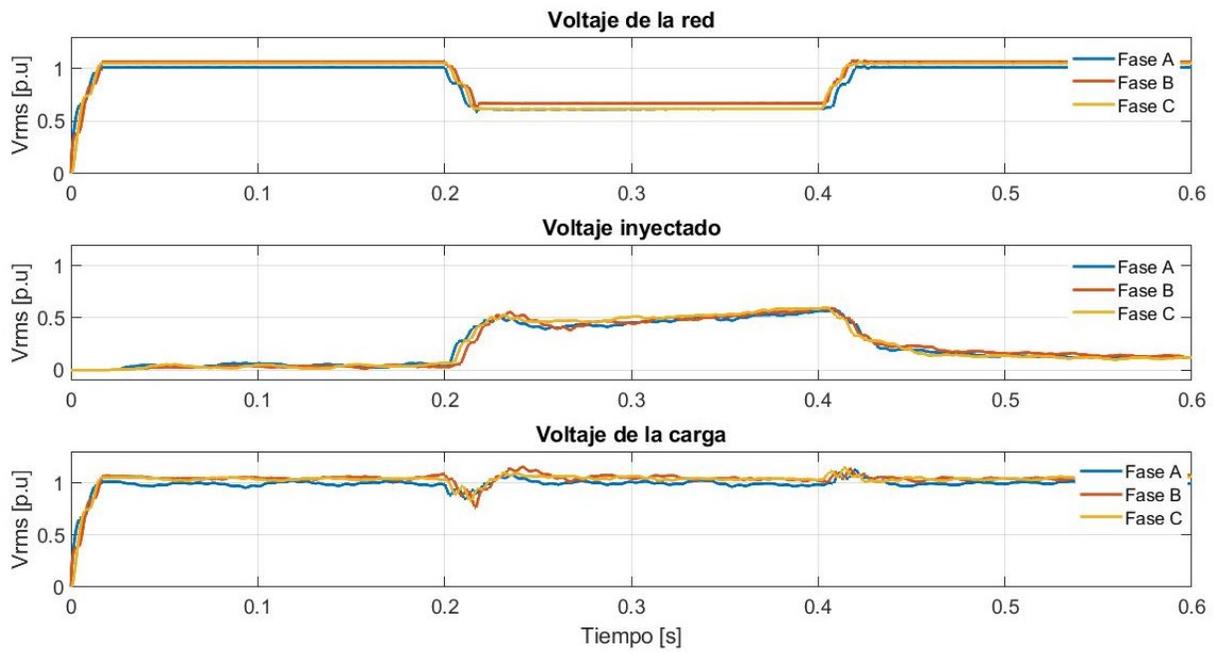


Figura 6.32: Voltajes RMS asociados al Nodo 860 en presencia de una caída de voltaje.

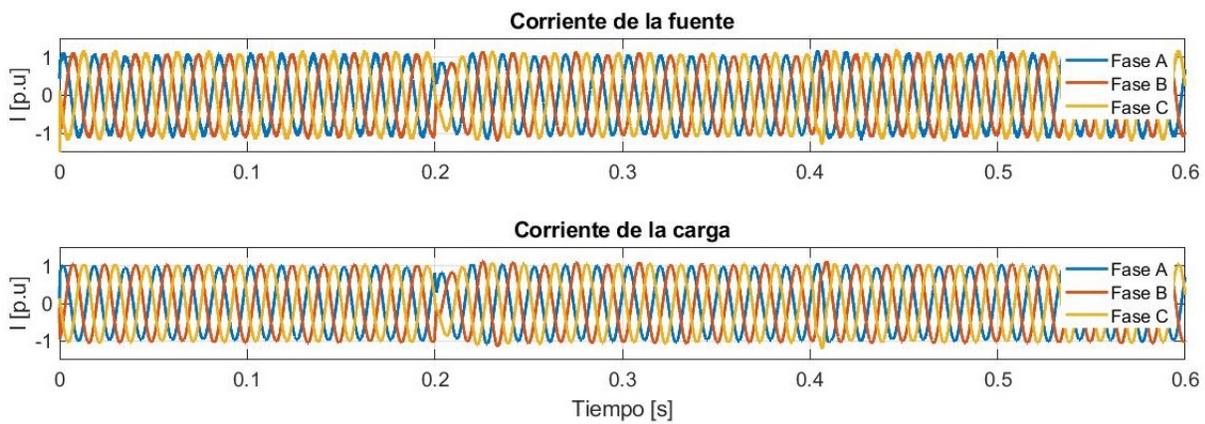


Figura 6.33: Corrientes asociadas al Nodo 860 en presencia de una caída de voltaje.

6.6.2. Análisis de resultados.

Resultados del sistema propuesto.

Para poder dar solución a disturbios desbalanceados se realizó un cambio en la estrategia de control, como resultado de las simulaciones realizadas en el sistema propuesto se obtuvieron los datos de las Tablas 6.4 y 6.5. En estas podemos observar que el DVR desarrollado funciona adecuadamente para disturbios balanceados y desbalanceados, cumpliendo con los requerimientos del Código de Red de México.

Tabla 6.4: Disturbios balanceados.

Disturbio	Tiempo de duración	V_{RMS} de la red [p.u]	V_{RMS} de la carga [p.u]
Caída de v. balanceado	0.1 s - 0.4 s	0.375	1.002
Incremento de v. balanceado	0.1 s - 0.4 s	1.317	1.016

Tabla 6.5: Disturbios desbalanceados.

Disturbio	Tiempo de duración	V_{RMS} de la red [p.u]	V_{RMS} de la carga [p.u]
Caída de v. en la fase A	0.1 s - 0.4 s	0.362	0.997
Caída de v. en la fase B	0.1 s - 0.4 s	0.529	1.018
Caída de v. en la fase C	0.1 s - 0.4 s	0.679	1.024
Incremento de v. en la fase A	0.1 s - 0.4 s	1.431	1.0182
Incremento de v. en la fase B	0.1 s - 0.4 s	1.444	1.023
Incremento de v. en la fase C	0.1 s - 0.4 s	1.146	0.978

Por medio de los valores obtenidos podemos determinar que el DVR desarrollado en este punto tiene mejor comportamiento para mitigar caídas que incrementos de voltaje, esto puede ser visto mediante los resultados arrojados en la Tabla 6.4, así mismo debido a que este esquema cuenta con un inversor de dos niveles dependiente de una fuente simétrica, el DVR se encuentra limitado en el desbalance que puede mitigar, este límite se encuentra cerca del 30 % aplicable sistemas balanceados.

Cabe resaltar que a pesar de tratarse de disturbios desbalanceados, la corriente como se muestra en la Fig. 6.15 conserva su magnitud antes y durante la presencia del disturbio, sin embargo la presencia de transitorios es visible tanto en la corriente como en el voltaje,

esto debido a que el método de compensación utilizado no es capaz de corregir los cambios de fase.

Resultados del sistema IEEE 34 Nodos.

Como se mencionó con anterioridad el sistema IEEE 34 Nodos se caracteriza por contar con cargas no simétricas, por esta razón se seleccionó la zona 5 con los nodos 840 y 860, para poder observar el comportamiento del DVR, ante un sistema desbalanceado en presencia de una caída de voltaje, como resultado se obtuvo la Tabla 6.5.

En las simulaciones llevadas a cabo se puede observar el correcto funcionamiento del DVR

Tabla 6.6: Disturbios desbalanceados en el sistema IEEE 34 nodos.

Disturbio	V_{RMS} antes del disturbio en la red [p.u]	V_{RMS} de la red [p.u]	Vrms de la carga [p.u]
Caída de v. en la fase A del Nodo 860	1.000	0.611	0.972
Caída de v. en la fase B del Nodo 860	1.060	0.633	1.050
Caída de v. en la fase C del Nodo 860	1.040	0.611	1.034
Caída de v. en la fase A del Nodo 840	1.000	0.607	0.998
Caída de v. en la fase B del Nodo 840	1.060	0.661	1.034
Caída de v. en la fase C del Nodo 840	1.040	0.608	1.052

ante la presencia de caídas de voltaje en un sistema que presenta características desbalanceadas, este tiene un límite de distorsión de aproximadamente del 5% de desbalance, ya que como se mencionó con anterioridad el DVR se encuentra limitado por la estructura física. También se puede observar que el sistema al presentar características desbalanceadas la respuesta del DVR tendrá pequeñas oscilaciones, pero aún se mantendrá operando dentro de los límites de voltaje establecidos por el Código de Red de México.

Finalmente cabe resaltar que la corriente en ambos nodos como se muestran en la Fig.

6.29 y 6.32 conservan su magnitud antes y durante la presencia del disturbio, así mismo también se presenta los transitorios al momento del inicio y el final del disturbio.

Capítulo 7

Conclusiones.

Uno de los principales problemas de la calidad de la energía en los sistemas eléctricos de distribución, son las variaciones de voltaje, lo que puede llevar a magnitudes fuera de los límites establecidos por diversos estándares y más aun no cumplir con el código de red vigente. En ese contexto, el DVR, es una gran herramienta para mitigar disturbios en la red, este se encarga de proteger la carga que se encuentra hacia el usuario mediante la inyección de voltaje. El diseño del DVR así como la complejidad del sistema de control dependerá de las características del sistema eléctrico y de la carga que se quiera proteger, también es necesario tener en cuenta el tipo de disturbios que se quieran mitigar.

En este trabajo se mostró como el método de SRF funciona adecuadamente para sistemas balanceados y ante disturbios desbalanceados se ve comprometido su funcionamiento, por lo que se requirió un cambio en la estrategia de control que permitió la mejora en el comportamiento ante situaciones balanceadas y desbalanceadas, sin embargo, en caso de analizar un sistema o una caída de voltaje con características desbalanceadas se encuentra limitado por el inversor, ya que se alimenta de una única fuente externa.

Así mismo también se pudo observar que las corrientes mantienen su valor antes, durante y después del disturbio debido a la presencia del DVR, ya que este mantiene el nivel de voltaje en la carga y por ende no se requiere un aumento o disminución de corriente para mantener la potencia, sin embargo en ausencia de este dispositivo la corriente variara acorde al disturbio presente en la red con la finalidad de mantener la potencia en la carga. En el caso de la potencia activa y reactiva, se puede observar la presencia de ambas al momento en que se presenta un disturbios, en donde la potencia reactiva del DVR actúa de manera similar al voltaje del mismo.

Las consideraciones dentro del diseño del DVR provenientes del sistema físico y del sistema de control limitaran el comportamiento del mismo, para el DVR diseñado en el capítulo 6 el límite de desbalance de voltaje presente en la red es aproximadamente del 30 % para sistemas con características balanceadas y del 5 % cuando el sistema tiene características desbalanceadas. En caso de superar el valor del desbalance máximo permisible, el DVR propuesto no es capaz de ajustar correctamente los voltajes dentro de los límites establecidos por el Código de Red de México y alguna de las fases quedara por debajo del voltaje mínimo establecido.

Adicionalmente cabe resaltar el trabajo realizado con el hardware Opal-RT, con el cual se pudo determinar la efectividad del DVR modelado en el capítulo 5 ante disturbios

de larga duración y con el software libre ATPDraw, con el cual se evaluó el desempeño realizado por el DVR modelado en el capítulo 6.

Finalmente se pudo observar que con consideraciones simples y de bajo costo, pueden ser herramientas útiles para combatir los disturbios en la red y asegurar un buen voltaje en la carga protegida.

7.1. Trabajos a futuro.

A partir de este tema se pueden desarrollar otros trabajos relacionados con:

- El cambio en el esquema de control, estos pueden ser en el método de compensación para minimizar el efecto de los transitorios y los armónicos, en los métodos de detección para mejorar el tiempo de respuesta o ambos.
- Explorar el uso de controles no lineales.
- Explorar el uso de otra topología.
- Utilizar inversores multiniveles para mejorar la respuesta del DVR.
- Utilizar otras alternativas como sistemas de alimentación.

Bibliografía

- [1] IEC. *International Standard IEC 61000-4-30:2003: Electromagnetic Compatibility (EMC) : Part 4-30: Testing and Measurement Techniques - Power Quality Measurement Methods*. IEC, 2003. ISBN: 9782831868493.
- [2] “IEEE Recommended Practice for Monitoring Electric Power Quality”. En: *IEEE Std 1159-2019 (Revision of IEEE Std 1159-2009)* (2019), págs. 1-98. DOI: 10.1109/IEEESTD.2019.8796486.
- [3] Mohammad Barghi Latran y Ahmet Teke. “A novel wavelet transform based voltage sag/swell detection algorithm”. En: *International Journal of Electrical Power Energy Systems* 71 (2015), págs. 131-139. ISSN: 0142-0615. DOI: <https://doi.org/10.1016/j.ijepes.2015.02.040>. URL: <https://www.sciencedirect.com/science/article/pii/S0142061515001234>.
- [4] Ahad. Kazemi y Ali. Azhdast. “Implementation of a control strategy for dynamic voltage restorer(DVR) and dynamic voltage compensator(DVC)”. En: *2009 IEEE/PES Power Systems Conference and Exposition*. 2009, págs. 1-6. DOI: 10.1109/PSCE.2009.4839944.
- [5] Sharanya Ms, B Basavaraja y M Sasikala. *An Overview of Dynamic Voltage Restorer for Voltage Profile Improvement*. Nov. de 2017. DOI: 10.13140/RG.2.2.28072.06407.
- [6] P. Boonchiam y N. Mithulananthan. “Dynamic Control Strategy in Medium Voltage DVR for Mitigating Voltage Sags/Swells”. En: *2006 International Conference on Power System Technology*. 2006, págs. 1-5. DOI: 10.1109/ICPST.2006.321898.

- [7] Giel Van den Broeck, Jeroen Stuyts y Johan Driesen. “A critical review of power quality standards and definitions applied to DC microgrids”. En: *Applied Energy* 229 (2018), págs. 281-288. ISSN: 0306-2619. DOI: <https://doi.org/10.1016/j.apenergy.2018.07.058>. URL: <https://www.sciencedirect.com/science/article/pii/S0306261918310869>.
- [8] Gupta S. Pal R. “Topologies and Control Strategies Implicated in Dynamic Voltage Restorer (DVR) for Power Quality Improvement.” En: *Iran J Sci Technol Trans Electr Eng* 44 (2020), 581–603. DOI: <https://doi.org/10.1007/s40998-019-00287-3>.
- [9] S. Srinivasa Rao, P. Siva Rama Krishna y Sai Babu. “Mitigation of voltage sag, swell and THD using Dynamic Voltage Restorer with photovoltaic system”. En: *2017 International Conference on Algorithms, Methodology, Models and Applications in Emerging Technologies (ICAMMAET)*. 2017, págs. 1-7. DOI: [10.1109/ICAMMAET.2017.8186668](https://doi.org/10.1109/ICAMMAET.2017.8186668).
- [10] Remya V Karthikeyan y col. “Dynamic voltage restorer (DVR) –areview”. En: *Journal of Green Engineering* 8 (oct. de 2018), págs. 519-572. DOI: [10.13052/jge1904-4720.844](https://doi.org/10.13052/jge1904-4720.844).
- [11] “A comprehensive review of dynamic voltage restorers”. En: *International Journal of Electrical Power Energy Systems* 92 (2017), págs. 136-155. ISSN: 0142-0615. DOI: <https://doi.org/10.1016/j.ijepes.2017.04.013>.
- [12] A. Karthikeyan y col. “Design and Analysis of Multi-Loop Feed Forward Control Schemes for DVR under Distorted Grid Conditions”. En: *2017 14th IEEE India Council International Conference (INDICON)*. 2017, págs. 1-6. DOI: [10.1109/INDICON.2017.8487548](https://doi.org/10.1109/INDICON.2017.8487548).
- [13] A. Karthikeyan y col. “A Comparative Study of PI and PDF Controllers for DVR Under Distorted Grid Conditions”. En: *2018 20th National Power Systems Conference (NPSC)*. 2018, págs. 1-6. DOI: [10.1109/NPSC.2018.8771444](https://doi.org/10.1109/NPSC.2018.8771444).
- [14] Luis Merchan Villalba y col. “Diseño De Controlador Para Un Restaurador Dinámico De Voltaje Basado En El Convertidor Matricial.” En: oct. de 2015.

- [15] Jingliang Lv y col. “A novel DVR based on parallel-connected diode-clamped modular multilevel converters”. En: *2017 IEEE International Conference on Industrial Technology (ICIT)*. 2017, págs. 30-35. DOI: 10.1109/ICIT.2017.7913054.
- [16] Chenxing Sha y col. “Comparative Research on Compensation Controls for a Novel Three-Port Dynamic Voltage Restorer”. En: *2020 IEEE Applied Power Electronics Conference and Exposition (APEC)*. 2020, págs. 554-559. DOI: 10.1109/APEC39645.2020.9124347.
- [17] Fei Jiang y col. “Dual-Functional Dynamic Voltage Restorer to Limit Fault Current”. En: *IEEE Transactions on Industrial Electronics* 66.7 (2019), págs. 5300-5309. DOI: 10.1109/TIE.2018.2868254.
- [18] Zixuan Zheng y col. “Performance Evaluation of a MW-Class SMES-Based DVR System for Enhancing Transient Voltage Quality by Using d-q Transform Control”. En: *IEEE Transactions on Applied Superconductivity* 28.4 (2018), págs. 1-5. DOI: 10.1109/TASC.2018.2812171.
- [19] H. S. Thaha y T.Ruban Deva Prakash. “Use of Fuzzy Controller Based DVR for the Reduction of Power Quality Issues in Composite Micro-Grid”. En: *2020 International Conference on Renewable Energy Integration into Smart Grids: A Multidisciplinary Approach to Technology Modelling and Simulation (ICREISG)*. 2020, págs. 131-136. DOI: 10.1109/ICREISG49226.2020.9174536.
- [20] Jian Ye y Hoay Beng Gooi. “Phase Angle Control Based Three-phase DVR with Power Factor Correction at Point of Common Coupling”. En: *Journal of Modern Power Systems and Clean Energy* 8.1 (2020), págs. 179-186. DOI: 10.35833/MPCE.2018.000428.
- [21] Noura G. El Sayed y col. “Dynamic Voltage Restorer for Enhancing Distribution Systems Power Quality”. En: *2019 7th International Japan-Africa Conference on Electronics, Communications, and Computations, (JAC-ECC)*. 2019, págs. 210-215. DOI: 10.1109/JAC-ECC48896.2019.9051252.
- [22] *Código de Red*. Comisión Reguladora de Energía. 2016, págs. 1-5.

- [23] “A novel wavelet transform based voltage sag/swell detection algorithm”. En: *International Journal of Electrical Power Energy Systems* 71 (2015), págs. 131-139. ISSN: 0142-0615. DOI: <https://doi.org/10.1016/j.ijepes.2015.02.040>.
- [24] Robert Neumann. “The importance of IEC 61000-4-30 Class A for the coordination of power quality levels is it important?” En: *2007 9th International Conference on Electrical Power Quality and Utilisation*. 2007, págs. 1-4. DOI: 10.1109/EPQU.2007.4424226.
- [25] P. Koponen, A. Makinen y R. Seesvuori. “Voltage dips cause problems with digital flickermeters”. En: *2001 IEEE Porto Power Tech Proceedings (Cat. No.01EX502)*. Vol. 1. 2001, 6 pp. vol.1-. DOI: 10.1109/PTC.2001.964612.
- [26] Madrigal P. Inf. téc.
- [27] Abdul Mannan Rauf y Vinod Khadkikar. “An Enhanced Voltage Sag Compensation Scheme for Dynamic Voltage Restorer”. En: *IEEE Transactions on Industrial Electronics* 62.5 (2015), págs. 2683-2692. DOI: 10.1109/TIE.2014.2362096.
- [28] Shakti Prasad Mishra y col. “Simulation and Analysis of DVR for Mitigating Voltage Sags and Swells”. En: *Procedia Engineering* 64 (2013). International Conference on Design and Manufacturing (IConDM2013), págs. 341-350. ISSN: 1877-7058. DOI: <https://doi.org/10.1016/j.proeng.2013.09.106>. URL: <https://www.sciencedirect.com/science/article/pii/S1877705813016202>.
- [29] R. Strzelecki y G. Benysek. “Control strategies and comparison of the Dynamic Voltage Restorer”. En: *Tesis*. 2008, págs. 79-82. DOI: 10.1109/PQ.2008.4653741.
- [30] R. Strzelecki y G. Benysek. “Control strategies and comparison of the Dynamic Voltage Restorer”. En: *2008 Power Quality and Supply Reliability Conference*. 2008, págs. 79-82. DOI: 10.1109/PQ.2008.4653741.
- [31] Hadi Ezoji y col. “Simulation of Dynamic Voltage Restorer Using Hysteresis Voltage Control”. En: *European Journal of Scientific Research* ISSN 27 (ene. de 2009), págs. 1450-216.

- [32] Akanksha V. Ital y Sumit A. Borakhade. "Compensation of voltage sags and swells by using Dynamic Voltage Restorer (DVR)". En: *2016 International Conference on Electrical, Electronics, and Optimization Techniques (ICEEOT)*. 2016, págs. 1515-1519. DOI: 10.1109/ICEEOT.2016.7754936.
- [33] J Paredes J. C Moyano y R. Serrano. "Tesis de maestría: Análisis,diseño e implementación de un Restaurador Dinámico de Voltaje (DVR), basado en un convertidor trifásico modulado por ancho de pulso, con la técnica de vector-espacial (SVPWM) controlado por DSP." Escuela Superior Politécnica del Litoral, Facultad de Ingeniería en Electricidad y computación., 2009.
- [34] S. Ezhilarasan y G. Balasubramanian. "Dynamic Voltage Restorer for Voltage Sag Mitigation Using PI with Fuzzy Logic Controller". En: *International Journal of Engineering Research and Applications* 3 (ene. de 2013), págs. 1090-1095.
- [35] Hernández A. "Tesis de maestría: Restaurador Dinámico de Tensión para una carga industrial sensible". Universidad Central, "Marta Abreu" de las Villas, Facultad de Ingeniería Eléctrica Departamento de Electroenergética., 2013.
- [36] Mehmet Tümay y col. "Simulation and modeling of a dynamic voltage restorer". En: *Proceeding of the 4th International Conference Electrical and Electronic Engineering* (ene. de 2005).
- [37] Gabriel Mejía Ruiz, Nicolás Muñoz y Juan M. Ramirez. "Transient voltage compensation by a power electronics-based device". En: *2014 IEEE PES General Meeting / Conference Exposition*. 2014, págs. 1-5. DOI: 10.1109/PESGM.2014.6939083.
- [38] A. Khoshkbar Sadigh y K. M. Smedley. "Review of voltage compensation methods in dynamic voltage restorer (DVR)". En: *2012 IEEE Power and Energy Society General Meeting*. 2012, págs. 1-8. DOI: 10.1109/PESGM.2012.6345153.
- [39] M.R. Banaei y col. "Verification of a new energy control strategy for dynamic voltage restorer by simulation". En: *Simulation Modelling Practice and Theory* 14.2 (2006), págs. 112-125. ISSN: 1569-190X. DOI: <https://doi.org/10.1016/j.simpat.2005.03.001>. URL: <https://www.sciencedirect.com/science/article/pii/S1569190X05000365>.

- [40] Christoph Meyer y col. “Experimental verification of an optimized control strategy for a medium-voltage DVR”. En: *2006 37th IEEE Power Electronics Specialists Conference*. 2006, págs. 1-7. DOI: 10.1109/pesc.2006.1712083.
- [41] Christoph Meyer y col. “Optimized Control Strategy for a Medium-Voltage DVR Theoretical Investigations and Experimental Results”. En: *IEEE Transactions on Power Electronics* 23.6 (2008), págs. 2746-2754. DOI: 10.1109/TPEL.2008.2002299.
- [42] Abdul Mannan Rauf y Vinod Khadkikar. “An Enhanced Voltage Sag Compensation Scheme for Dynamic Voltage Restorer”. En: *IEEE Transactions on Industrial Electronics* 62.5 (2015), págs. 2683-2692. DOI: 10.1109/TIE.2014.2362096.
- [43] Wang Jing, Xu Aiqin y Shen Yueyue. “A survey on control strategies of dynamic voltage restorer”. En: *2008 13th International Conference on Harmonics and Quality of Power*. 2008, págs. 1-5. DOI: 10.1109/ICHQP.2008.4668845.
- [44] Gutiérrez C. D. y Orjuela S. F. “Tesis de maestría: Análisis del comportamiento eléctrico del sistema de distribución IEEE de 34 nodos usando un compensador estático de distribución (DSTATCOM) diseñado en ATP/EMTP para la mitigación de SAGS y la mejora del factor de potencia.” Universidad distrital Francisco José de Caldas, Facultad de Ingeniería, 2015.
- [45] F.J. Peñaloza. “Curso de transitorios electromagnéticos utilizando ATPDraw”. En: *Instituto tecnologico de Morelia*. 2011.
- [46] Miska Prasad y Yogesh Kumar Nayak. “Performance of Six-Leg Solar Photovoltaic based ZSI-DVR”. En: *2020 International Conference on Computational Intelligence for Smart Power System and Sustainable Energy (CISPSSE)*. 2020, págs. 1-4. DOI: 10.1109/CISPSSE49931.2020.9212220.
- [47] Y. Prakash y S. Sankar. “Power quality improvement using DVR in power system”. En: *2014 POWER AND ENERGY SYSTEMS: TOWARDS SUSTAINABLE ENERGY*. 2014, págs. 1-6. DOI: 10.1109/PESTSE.2014.6805250.
- [48] M. Banaei y col. “Verification of a new energy control strategy for dynamic voltage restorer by simulation”. En: *Simul. Model. Pract. Theory* 14 (2006), págs. 112-125.

- [49] Christoph Meyer y col. “Optimized Control Strategy for a Medium-Voltage DVR Theoretical Investigations and Experimental Results”. En: *IEEE Transactions on Power Electronics* 23.6 (2008), págs. 2746-2754. DOI: 10.1109/TPEL.2008.2002299.
- [50] M.J. Newman y col. “A dynamic voltage restorer (DVR) with selective harmonic compensation at medium voltage level”. En: *IEEE Transactions on Industry Applications* 41.6 (2005), págs. 1744-1753. DOI: 10.1109/TIA.2005.858212.
- [51] D. Rajasekaran, Subhransu Sekhar Dash y P. Vignesh. “Mitigation of voltage sags and voltage swells by Dynamic Voltage Restorer”. En: *3rd International Conference on Advances in Recent Technologies in Communication and Computing (ARTCom 2011)*. 2011, págs. 36-40. DOI: 10.1049/ic.2011.0047.
- [52] Rosli Omar y Nasrudin Abd Rahim. “Modeling and simulation for voltage sags/swells mitigation using dynamic voltage restorer (DVR)”. En: *2008 Australasian Universities Power Engineering Conference*. 2008, págs. 1-5.
- [53] T. Sundar y S. Sankar. “Simulation and investigation of prototype DVR for power flow control”. En: *2013 International Conference on Renewable Energy and Sustainable Energy (ICRESE)*. 2013, págs. 133-138. DOI: 10.1109/ICRESE.2013.6927802.
- [54] Rosli Omar y N.A Rahim. “Implementation and control of a dynamic voltage restorer using Space Vector Pulse Width Modulation (SVPWM) for voltage sag mitigation”. En: *2009 International Conference for Technical Postgraduates (TECHPOS)*. 2009, págs. 1-6. DOI: 10.1109/TECHPOS.2009.5412062.
- [55] J.G. Nielsen y col. “Control and testing of a dynamic voltage restorer (DVR) at medium voltage level”. En: *IEEE 34th Annual Conference on Power Electronics Specialist, 2003. PESC '03*. Vol. 3. 2003, 1248-1253 vol.3. DOI: 10.1109/PESC.2003.1216626.
- [56] Krischonme Bhumkittipich y Mithulananthan Nadarajah. “Diode-clamped multilevel voltage source converter based on medium voltage DVR”. En: vol. 2. Mar. de 2006.

- [57] A. Ghosh, A.K. Jindal y A. Joshi. “Design of a capacitor-supported dynamic voltage restorer (DVR) for unbalanced and distorted loads”. En: *IEEE Transactions on Power Delivery* 19.1 (2004), págs. 405-413. DOI: 10.1109/TPWRD.2003.820198.
- [58] M. M. I. El-Shamoty, Ebrahim A. Badran y Mohamed Saad El-Morcy. “A detailed model for the STATCOM using ATPdraw”. En: *2008 12th International Middle-East Power System Conference*. 2008, págs. 459-463. DOI: 10.1109/MEPCON.2008.4562334.
- [59] Yun Wei Li y col. “Design and Comparison of High Performance Stationary-Frame Controllers for DVR Implementation”. En: *IEEE Transactions on Power Electronics* 22.2 (2007), págs. 602-612. DOI: 10.1109/TPEL.2006.890002.
- [60] C. Fitzer, M. Barnes y P. Green. “Voltage sag detection technique for a dynamic voltage restorer”. En: *IEEE Transactions on Industry Applications* 40.1 (2004), págs. 203-212. DOI: 10.1109/TIA.2003.821801.
- [61] S.R. Reddy, P.V. Prasad y G.N. Srinivas. “Balanced voltage sag amp; swell compensation by using dynamic voltage restorer”. En: *2016 IEEE 1st International Conference on Power Electronics, Intelligent Control and Energy Systems (ICPEICES)*. 2016, págs. 1-6. DOI: 10.1109/ICPEICES.2016.7853263.
- [62] Yutthachai Sillapawicharn. “A fast single-phase voltage sag detection for voltage sag compensation system”. En: *TENCON 2014 - 2014 IEEE Region 10 Conference*. 2014, págs. 1-6. DOI: 10.1109/TENCON.2014.7022347.
- [63] Javier Roldan-Perez y col. “Troubleshooting a digital repetitive controller for a versatile dynamic voltage restorer”. En: *International Journal of Electrical Power Energy Systems* 57 (mayo de 2014), 105–115. DOI: 10.1016/j.ijepes.2013.11.054.
- [64] J. Bangarraju y col. “Control of DVR using SPLL strategy in distribution system”. En: *2016 IEEE 7th Power India International Conference (PIICON)*. 2016, págs. 1-6. DOI: 10.1109/POWERI.2016.8077453.

- [65] Ebrahim Babaei, Mohammad Farhadi Kangarlu y Mehran Sabahi. “Mitigation of Voltage Disturbances Using Dynamic Voltage Restorer Based on Direct Converters”. En: *IEEE Transactions on Power Delivery* 25.4 (2010), págs. 2676-2683. DOI: 10.1109/TPWRD.2010.2054116.
- [66] Gregory Arthur de Almeida Carlos, Cursino Brandão Jacobina y Euzeli Cipriano dos Santos. “Investigation on Dynamic Voltage Restorers With Two DC Links and Series Converters for Three-Phase Four-Wire Systems”. En: *IEEE Transactions on Industry Applications* 52.2 (2016), págs. 1608-1620. DOI: 10.1109/TIA.2015.2490040.
- [67] Nguyen Van Minh, Bach Quoc Khanh y Pham Viet Phuong. “Comparative simulation results of DVR and D-STATCOM to improve voltage quality in distributed power system”. En: *2017 International Conference on System Science and Engineering (ICSSE)*. 2017, págs. 196-199. DOI: 10.1109/ICSSE.2017.8030864.
- [68] Rani P. Usha, M. Rajkumar y S. Rama Reddy. “Voltage sag/swell compensation using Z-Source inverter based dynamic voltage restorer”. En: *2011 International Conference on Emerging Trends in Electrical and Computer Technology*. 2011, págs. 268-273. DOI: 10.1109/ICETECT.2011.5760127.
- [69] F.A.L. Jowder. “Design and analysis of dynamic voltage restorer for deep voltage sag and harmonic compensation”. En: *Generation, Transmission Distribution, IET* 3 (jul. de 2009), págs. 547 -560. DOI: 10.1049/iet-gtd.2008.0531.
- [70] M. Ramasamy y Subbaiyan Thangavel. “Photovoltaic Based Dynamic Voltage Restorer with Outage Handling Capability Using PI Controller”. En: *Energy Procedia* 12 (mar. de 2012), 560–569. DOI: 10.1016/j.egypro.2011.10.076.
- [71] Zhikang Shuai y col. “Design Considerations of a Fault Current Limiting Dynamic Voltage Restorer (FCL-DVR)”. En: *IEEE Transactions on Smart Grid* 6.1 (2015), págs. 14-25. DOI: 10.1109/TSG.2014.2357260.
- [72] Pedro Roncero-Sanchez y col. “A Versatile Control Scheme for a Dynamic Voltage Restorer for Power-Quality Improvement”. En: *IEEE Transactions on Power Delivery* 24.1 (2009), págs. 277-284. DOI: 10.1109/TPWRD.2008.2002967.

- [73] S. Sasitharan y Mahesh Mishra. “Constant switching frequency band controller for dynamic voltage restorer”. En: *Power Electronics, IET* 3 (oct. de 2010), págs. 657-667. DOI: 10.1049/iet-pel.2008.0267.
- [74] Arash Tavighi, Hamed Abdollahzadeh y José Martí. “Fast response DVR control strategy design to compensate unbalanced voltage sags and swells in distribution systems”. En: *2013 IEEE Power Energy Society General Meeting*. 2013, págs. 1-5. DOI: 10.1109/PESMG.2013.6672748.
- [75] Bolaños M. H. “Tesis de maestría: Compensación serie de tensión usando un convertidor con enlace AC asistido por un transformador.” Universidad Autónoma de Occidente, Facultad de Ingeniería, Departamento de Sistemas de Producción., 2016.
- [76] Roa B. J y Caicedo U C. “Mitigación de SAGS y SWELLS de una red de distribución IEEE de 30 nodos mediante la ubicación de FACTS (SVC y DSTATCOM).” Tesis de maestría. Universidad Distrital Francisco José de Caldas Facultad de Ingeniería Proyecto Curricular Ingeniería Eléctrica, 2016.
- [77] Li W. Li Z. y Pan T. En: (jul. de 2016).
- [78] A. Moreno-Munoz y col. “Study of sag compensation with DVR”. En: *MELECON 2006 - 2006 IEEE Mediterranean Electrotechnical Conference*. 2006, págs. 990-993. DOI: 10.1109/MELCON.2006.1653265.
- [79] Daniel Sharon y col. “Power Quality Factor for Networks Supplying Unbalanced Nonlinear Loads”. En: *IEEE Transactions on Instrumentation and Measurement* 57.6 (2008), págs. 1268-1274. DOI: 10.1109/TIM.2007.915146.