



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

---

---

CENTRO DE NANOCIENCIAS Y NANOTECNOLOGÍA

DISPOSITIVO MULTIFUNCIONAL USANDO  
HETEROESTRUCTURAS VERTICALES DE GRAFENO

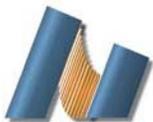
LICENCIADO EN NANOTECNOLOGÍA

PRESENTA:

OLIVER BECERRA GONZÁLEZ

Profesor:

DR. ARMANDO REYES SERRATO



ENSENADA, BAJA CALIFORNIA

2 DE JULIO , 2015



Universidad Nacional  
Autónoma de México



**UNAM – Dirección General de Bibliotecas**  
**Tesis Digitales**  
**Restricciones de uso**

**DERECHOS RESERVADOS ©**  
**PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

# Dispositivo multifuncional usando heteroestructuras verticales de grafeno

por

Oliver Becerra González

Trabajo final el grado

Licenciado en Nanotecnología

en el

CENTRO DE NANOCIENCIAS Y NANOTECNOLOGÍA

UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

Ensenada, Baja California. 2 de Julio , 2015

# Agradecimientos

A mis padres Manuel Becerra Oliver e Irma González Campos por ser grandes ejemplos a seguir en mi vida, y por ayudarme a conseguir las herramientas necesarias para salir adelante en mi vida.

A mi hermana Marymar Becerra González, por darme todo su cariño incondicional durante todas y cada una de las etapas de mi vida.

A los Doctores Armando Reyes Serrato y Gabriel Alonso Nuñez, por todo el apoyo brindado. Sin su ayuda no habría podido estar en Ensenada durante mis últimos cursos. De verdad, Muchas gracias!

A mis tutores principales: Dr. Armando Reyes Serrato y Dr. Francisco Mireles Higuera. Por todas sus enseñanzas, apoyo y paciencia durante mi último semestre de licenciatura.

Al CONACYT ya que para el desarrollo del presente trabajo de tesis, recibí una beca mediante el convenio CONACYT-Matematiké 1010/295/2014 C-477/2014.

A todos los investigadores, estudiantes y personal del Centro de Nanociencias y Nanotecnología por sus enseñanzas y convivencias.

# Índice general

Introducción	1
1. Heteroestructura grafeno/hBN/grafeno	4
2. Descripción de la heteroestructura como transistor (TFET)	9
3. Descripción del tunelamiento resonante y de la resistencia diferencial negativa	16
4. Comparación entre el TFET de grafeno/hBN/grafeno y los actuales CMOS	25
5. Conclusiones	31
Bibliografía	

# Índice de figuras

0-1. Esquema de las terminales de un FET ( <a href="http://electronicstheory.com">http://electronicstheory.com</a> ). . . . .	2
0-2. Construcción de las heteroestructuras de Van der Waals. Considerando a los cristales 2D como bloques de lego (panel derecho), se pueden realizar una gran variedad de estructuras en capas. Conceptualmente, estos Legos atómicos se asemejan a utilizar la epitaxia molecular de iones pero emplea otra serie de reglas de construcción.(A.K. Geim & I.V. Grigoreva, Van der Waals Heterostructures,2013) . . .	3
1-1. Ejemplo de transferencia en seco. . . . .	4
1-2. Proceso de exfoliación mecánica del grafeno. 1) Un trozo de cinta scotch se presiona sobre grafito y se exfolia, arrancando una capa de grafito 2) Esta capa de grafeno se vuelve a exfoliar con otra cinta scotch, 3) Por último se presiona la cinta scotch sobre un substrato como el silicio y se pela.( <a href="http://www.ft.com">http://www.ft.com</a> ) . . .	5
1-3. Micrografía óptica del dispositivo, con la barra de escala de tamaño de $10\mu\text{m}$ .(K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/graphene heterostructures, 2014) . . . . .	5
1-4. Diagrama de la fuente de excitación polarizada linealmente en la dirección horizontal del mismo plano. . . . .	6

1-5. Heteroestructura de grafeno/hBN/grafeno utilizada como transistor (la figura no esta a escala). Las capas de grafeno superior e inferior funcionan como el emisor y colector respectivamente, mientras que la compuerta es la combinación de los substratos de $\text{SiO}_x/\text{n-Si}$ . La capa de n-Si se separa de la capa de grafeno inferior por una barrera de óxido de silicio con espesor de 290 nm y una capa de 30 nm de hBN (Bottom graphene-grafeno inferior; Top graphene- grafeno superior; hBN substrate-substrato de hBN; silicon oxide-óxido de silicio; Si gate electrode-electrodo de compuerta de silicio) (L. Britnell, R.V. Gorbachev, A.K. Geim. Resonant tunnelling and negative differential conductance in graphene transistors, 2013) . . . . .	7
1-6. Diagrama de oscilador utilizando el TFET (marcado en el círculo). $C_{tot} = 65pF$ es la capacitancia parásita (capacitancia total), $L = 1mH$ es la inductancia ; $V_{out}$ es el voltaje de salida; $V_b$ es el voltaje aplicado.(K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/ graphene heterostructures, 2014)	8
2-1. Esquema de los dispositivos (a)MOSFET y (b)TFET. Gate-compuerta; Insulator-aislante; Source- emisor; Channel-canal; Drain-colector; $L_G$ -longitud de compuerta.	11
2-2. Curva I- $V_b$ de un MOSFET a distintos $V_g$ .( <a href="http://electronics.stackexchange.com/">http://electronics.stackexchange.com/</a> )	11
2-3. Curva J- $V_b$ de un R-TFET de grafeno con 4 monocapas de hBN a distintos $V_g$ .(K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/graphene heterostructures, 2014) . . . . .	12
2-4. a)Distribución de Fermi-Dirac de portadores de carga en el emisor de un MOSFET. Los electrones de alta energía, que estan en la cola de la curva de distribución, participan en el proceso de transporte generando una limitación en en la PS a 60 mV/dec. b) Distribución de Fermi-Dirac de portadores de carga en el emisor de un TFET. Los electrones altamente energéticos, presentes en la cola de la distribución, no participan en el proceso de transporte debido a que estan limitados por la banda prohibida. Es por esto que se pueden lograr oscilación sub-umbrales menores a 60mV/dec. n(E)-Distribución de Fermi-Dirac; SS-oscilación sub-umbral; $V_g = V_{gs}$ -voltaje de compuerta; $V_d$ -voltaje de polarización; Source-emisor; Channel-canal; Drain-colector . . . . .	13

2-5. Características ideales de corriente-voltaje para un TFET. Se asume que los potenciales químicos de las capas de grafeno están en los puntos de Dirac cuando el dispositivo no está polarizado. $T=10$ K. $V_g = 0$ (curva negra); $V_g = 10$ (curva roja). Las subfiguras (a-d) muestran las posiciones de los potenciales químicos en los puntos marcados en las curvas ( $I(V_b)$ )(L. Britnell, R.V. Gorbachev, A.K. Geim, Resonant tunnelling and negative differential conductance in graphene transistors, 2013) . . . . .	15
3-1. Características del dispositivo a 2 K. Columna izquierda-datos experimentales. Columna derecha-simulaciones teóricas. Las líneas sólidas azules y rojas corresponden a eventos cuando el nivel de Fermi se encuentra en el punto de Dirac en una de las capas de grafeno. b,e, Muestran mapas de contorno de $dI/dV$ como función de $V_g$ y $V_b$ . c,f, son mapas de contorno de $ d^2I/dV^2 $ , los colores están emparejados a los de las figuras c,d. Las líneas sólidas en b,c son simulaciones teóricas; la línea verde corresponde al régimen hiperbólico y la amarilla corresponde al régimen lineal de las intersecciones de los conos de Dirac.(K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/ graphene heterostructures, 2014) . . . . .	17
3-2. Zonas de Brillouin entre dos conos de Dirac en el espacio de momentum.(K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/ graphene heterostructures, 2014) . . . . .	19
3-3. Dependencia de la densidad de corriente para $\Delta\varphi \in [-0.2, 0.2]$ , $\theta = 0.5^\circ$ , $B_{  } = 0$ , $\mu_B = -\mu_T = 0.5eV$ . Los incisos a-g muestran la contribución a la densidad de corriente del valle K con momentum $\mathbf{k}_B$ de la capa inferior de grafeno, con un $\gamma = 5\text{meV}$ .(K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/ graphene heterostructures, 2014) . . . . .	21

3-4. Efecto de un campo magnético en el plano sobre el tuneleo resonante presente en la figura 3-1 a. a) Trayectorias de las cuasipartículas cargadas tuneleando de la capa superior (izquierda) a la inferior (derecha), indicando la trayectoria con y sin campo magnético (flecha morada y negra respectivamente). El campo magnético  $B_{\parallel}$  se muestra con una flecha negra gruesa. b) Cambio en las superficies de Fermi y zonas de Brillouin al aplicar el campo magnético. c),d) Mapas de contorno  $dI/dV$  al aplicar un campo magnético de 15 T, ( c) datos experimentales, d) simulación teórica ). e,f Diferencia entre los mapas  $dI/dV$  con y sin campo magnético ( e)datos experimentales, f) simulación teórica ). La escala de color va de azul-blanco-rojo,  $-4\mu S, 0\mu, +4\mu$ .(K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/ graphene heterostructures,2014) . . . . . 23

4-1. Características  $I_{DS}$  vs  $V_{GS}$  de una simulación para un TFET de grafeno/hBN de 3 capas (puntos amarillos).(Demetrio Logoteta, Gianluca Fiori & Giuseppe Iannaccone, Graphene-based lateral heterostructure transistors exhibit better intrinsic performance than graphene-based vertical transistors as post-CMOS devices, 2014) 26

4-2. Características  $I_{DS}$  vs  $V_{GS}$  haciendo énfasis en un FinFET CMOS de 16 nm (línea punteada). Comparación de la corriente del colector por unidad de ancho contra voltage de compuerta-emisor para TFETs con canales tipo 'p'(izquierda) y tipo 'n'(derecha). Las curvas están defasadas para que el voltaje de compuerta donde la pendiente sub-umbral esté en el origen. Los números indican el voltaje de emisor-colector. Las leyendas están listadas de mayor a menor magnitud de corriente. Las notaciones en la figura incluyen DG-double gate-doble compuerta; GAA-Gate all around- compuerta alrededor; HJ-Heterojunction-Heterounión; NT-nanotubo; NW-nano alambre; R-TFET- TFET resonante; s-torcido; SG-compuerta simple; .(Hao Lu & Alan Seabaugh, Tunnel Field-Effect Transistors: State-of-the-Art, 2014) 27

4-3. a) Tiempo de retraso intrínseco de compuerta para un TFET de grafeno con distinto número de capas de hBN. En los incisos b), c), d) se muestra la comparación de retraso intrínseco para TFET de nanoliones de grafeno para siete, cinco y 3 capas de hBN respectivamente. (Nayereh Ghobadi and Mahdi Pourfath, A Comparative Study of Tunneling FETs Based on Graphene and GNR Heterostructures, 2014) . . . . . 28

4-4. a)  $f_t$  para el TFET de grafeno con tres, cinco y siete capas de hBN.  $f_t$  para TFETs de nanoliones de grafeno con distintos anchos y para el caso de b) siete, c) cinco, d) tres capas de hBN. (Demetrio Logoteta, Gianluca Fiori & Giuseppe Iannaccone, Graphene-based lateral heterostructure transistors exhibit better intrinsic performance than graphene-based vertical transistors as post-CMOS devices, 2014) . . . 29

4-5. Figuras de mérito estáticas y dinámicas de una simulación de un TFET de grafeno con tres capas de hBN. (Demetrio Logoteta, Gianluca Fiori & Giuseppe Iannaccone, Graphene-based lateral heterostructure transistors exhibit better intrinsic performance than graphene-based vertical transistors as post-CMOS devices, 2014) 30

# Índice de tablas

4-1. SS para distintos espesores de monocapas de hBN . . . . .	29
--	----

# **Dispositivo multifuncional usando heteroestructuras verticales de grafeno**

por

Oliver Becerra González

## **Resumen**

En la última década se ha observado un gran progreso en el entendimiento del grafeno y otros materiales bidimensionales. El desarrollo de métodos para la manufactura de cristales bidimensionales de alta calidad ha facilitado la creación de una nueva generación de materiales bidimensionales como heteroestructuras de grafeno sobre otros cristales hexagonales, donde los electrones adquieren propiedades distintas. Las heteroestructuras de grafeno altamente alineado con el nitruro de boro ocupan un lugar especial en dichos materiales, debido a la formación de patrones de Moiré que modifican la estructura de bandas del grafeno. En esta tesis se da un marco teórico para explicar algunas propiedades electrónicas del grafeno sobre un sustrato de nitruro de boro hexagonal. Dichas propiedades permiten fabricar dispositivos electrónicos como sensores fotovoltaicos, diodos túnel y transistores túnel. Por último se ve la factibilidad de que estas nuevas heteroestructuras puedan desplazar a los actuales transistores de efecto campo basados en silicio.

## Introducción

Un transistor es un dispositivo semiconductor utilizado para amplificar y cambiar señales electrónicas y corrientes eléctricas o para abrir o cerrar un circuito eléctrico. Un transistor está hecho de un material semiconductor y consta de al menos tres terminales para que se conecte a un circuito externo. Un tipo de transistor relevante en la actualidad es el transistor de efecto de campo (FET por sus siglas en inglés). El FET es un dispositivo de tres terminales: la fuente (source), el drenaje (drain) y la compuerta (gate) (figura 0-1). Controla el paso de la corriente entre la fuente y el drenaje a través de un campo eléctrico establecido mediante un voltaje aplicado a la terminal de la compuerta. La terminal de la compuerta, que funciona como terminal de control, no maneja corriente, salvo alguna mínima corriente de fuga. El FET es un dispositivo cuyo funcionamiento es similar al de una fuente de corriente controlada por voltaje y presenta las siguientes características:

- Es un dispositivo unipolar, tiene un único tipo de portadores (electrones o huecos).
- Presenta alta impedancia de entrada. La corriente de entrada es prácticamente nula ( $I_G$ ).
- Es de fácil fabricación e integración.

En principio son dispositivos simétricos, es decir bidireccionales, ya que no hay distinción entre las terminales de drenaje y fuente, salvo por el sentido de circulación de corriente.

El FET fue patentado en Canadá en 1926 por Julius Edgar Lilienfeld y en Alemania en 1934 por Oskar Heil, sin embargo, los FETs funcionales no fueron desarrollados hasta después del surgimiento del primer transistor en 1947 creado por John Bardeen y Walter Brattain en los laboratorios Bell [1][2].

El transistor es un componente clave y ubicuo en los componentes electrónicos modernos. Los transistores son utilizados como amplificadores, interruptores, diodos y capacitores en la electrónica. No se puede construir una computadora portátil, rápida y energéticamente eficiente sin transistores.

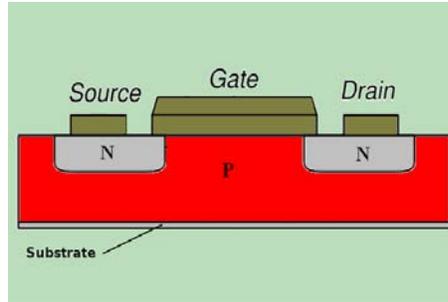


Figura 0-1: Esquema de las terminales de un FET (<http://electronicstheory.com>).

El dispositivo FET presenta una impedancia elevada de entrada (alrededor de  $10\text{ M}\Omega$ ), por lo que resulta esencial en aplicaciones como: llaves analógicas, amplificadores de alta impedancia de entrada, y otras [3]. Algunos tipos de FETs presentan facilidades en cuanto a su integración en áreas pequeñas y se utilizan en circuitos digitales (microprocesadores, memorias, etc.). Los FETs pueden manejar más de  $10\text{ A}$  de corriente y por lo tanto son mejores que los transistores bipolares debido a su alto rendimiento en circuitos relativamente simples [3].

Aunque los FETs son utilizados en casi todas las áreas de la electrónica tienen limitaciones [4]. En la actualidad una de las limitaciones en los CPUs (Central Processing Units/ unidades centrales de procesamiento) es la disipación del calor generado por el CPU al operar a altas velocidades. Esto se debe a que la electrónica moderna se caracteriza por su énfasis en la miniaturización y el incremento del número de transistores por circuito integrado. Mientras más transistores se introduzcan a un circuito integrado, mayor será la cantidad de densidad de potencia que se deberá disipar. En la actualidad la densidad de potencia que genera un CPU es de  $150\text{ W/cm}^2$ . En perspectiva la densidad de potencia del sol es de  $6000\text{ W/cm}^2$ . El sol radía esta potencia al calentarse hasta los  $6000\text{ K}$ . Pero los CPUs deben operar a temperatura ambiente. La carga de calor de los CPUs ha generado que se llegue a los límites de practicidad de los ventiladores de convección de aire. Después del enfriamiento por aire está el enfriamiento por agua, el cual es capaz de disipar mayor cantidad de densidad de potencia a un mayor costo. Sin embargo, no se conoce actualmente una solución mejor que el enfriamiento por agua.

Una solución a esta limitante es la fabricación de FETs mediante cristales bidimensionales. Algunos ejemplos de cristales bidimensionales son el grafeno [5], el cual fue el primer material bidimensional, el nitruro de boro hexagonal (hBN), y algunos dicalcogenuros. Desde el descubrimiento del grafeno en 2004 por Andre Geim ha habido un avance acelerado en la investigación

del grafeno y su apilación junto con otros cristales bidimensionales[6][5]. En particular se han apilado dichos cristales para generar dispositivos denominados heteroestructuras de Van der Waals (figura 0-2)[6].

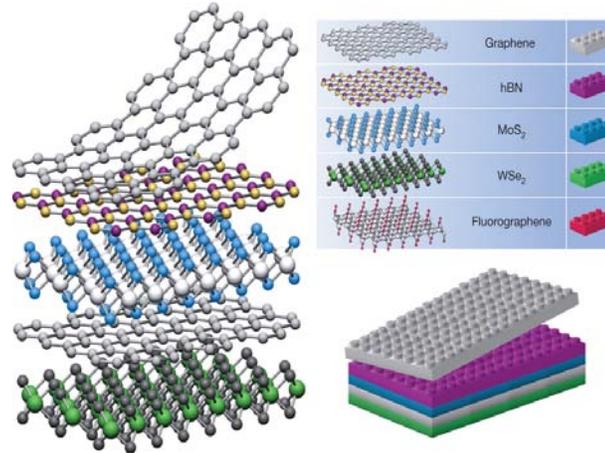


Figura 0-2: Construcción de las heteroestructuras de Van der Waals. Considerando a los cristales 2D como bloques de lego (panel derecho), se pueden realizar una gran variedad de estructuras en capas. Conceptualmente, estos Legos atómicos se asemejan a utilizar la epitaxia molecular de iones pero emplea otra serie de reglas de construcción. (A.K. Geim & I.V. Grigoreva, Van der Waals Heterostructures, 2013)

Con estas estructuras se han creado diodos túnel, transistores túnel y sensores fotovoltaicos. En este trabajo se estudiará la aplicación de una heteroestructura compuesta por grafeno y hBN para la creación de diodos túnel y de transistores túnel de efecto campo (TFET) y se explicará cómo el alineamiento cristalográfico de dos capas de grafeno separadas por hBN permite lograr la conservación de la energía y momento de un electrón en un TFET[7].

La importancia de esta tesis radica en comprobar la viabilidad de que una heteroestructura compuesta por nitruro de boro entre dos capas de grafeno sea utilizada como transistor y que pueda reemplazar a los actuales transistores de óxido-metal. En el primer capítulo se describirá la heteroestructura y cómo se fabricó. En el segundo capítulo se explicará el funcionamiento de la heteroestructura como un transistor y su diagrama de bandas. En el tercer capítulo se describirán los fenómenos de tunelamiento resonante y la conductancia diferencial negativa (NDC por sus siglas en inglés). En el cuarto capítulo se comparará la heteroestructura utilizada como transistor con los actuales transistores. Por último en el quinto capítulo se darán las conclusiones de la investigación de la heteroestructura de grafeno/nitruro de boro.

# Capítulo 1

## Heteroestructura grafeno/hBN/grafeno

Una heteroestructura es la interfaz entre dos capas o regiones entre dos materiales de estado sólido. En este capítulo se describirán las características de una heteroestructura particular. Dicho dispositivo es una heteroestructura compuesta por cuatro monocapas de nitruro de boro hexagonal(hBN) entre dos monocapas de grafeno.

El dispositivo se construyó utilizando la técnica de transferencia en seco, la cual es la técnica similar a la de pegar una calcomanía frotándola contra una superficie como se muestra en la figura 1-1, y asegurándose que la capa superior e inferior de grafeno estuvieran alineadas entre ellas en de un ángulo menor o igual a  $2^\circ$  [7].

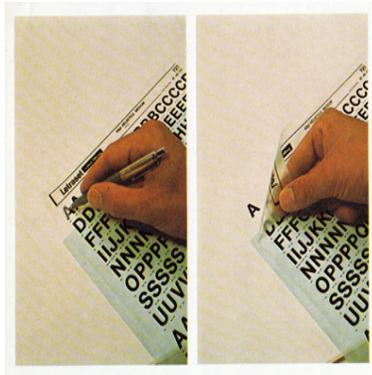


Figura 1-1: Ejemplo de transferencia en seco.

Las hojuelas de grafeno fueron exfoliadas mecánicamente mediante el método de cinta Scotch (fig 1-2) y sus bordes orientados en direcciones cristalográficas.

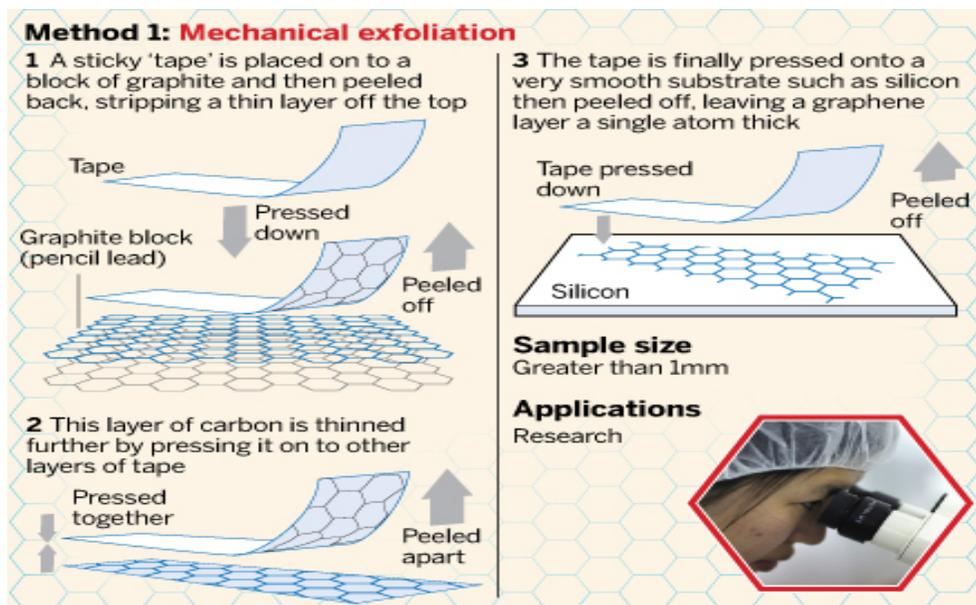


Figura 1-2: Proceso de exfoliación mecánica del grafeno. 1) Un trozo de cinta scotch se presiona sobre grafito y se exfolia, arrancando una capa de grafito 2) Esta capa de grafeno se vuelve a exfoliar con otra cinta scotch, 3) Por último se presiona la cinta scotch sobre un sustrato como el silicio y se pela. (<http://www.ft.com>)

Las capas de grafeno (capas superior e inferior) consistían en listones de grafeno estrechos, obtenidos de las hojuelas de grafeno, formando una unión de varios micrómetros de área en el lugar de cruce como se muestra en la figura 1-3. Mediante la espectroscopía Raman se determinaron

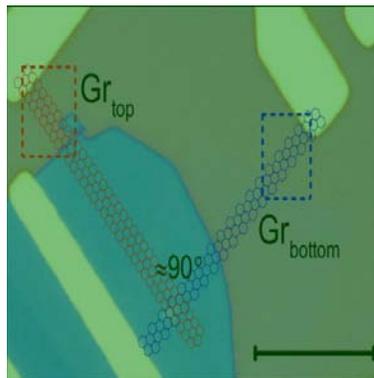


Figura 1-3: Micrografía óptica del dispositivo, con la barra de escala de tamaño de  $10\mu\text{m}$ . (K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/ graphene heterostructures, 2014)

las direcciones cristalográficas de las hojuelas y se diferenciaron entre los bordes tipo zig-zag y silla, esto con el fin de que la unión de cruce entre la capa superior e inferior de grafeno estuvieran orientadas perpendicularmente como se muestra en la figura 1-3 [7]. Se utilizaron dos direccio-

nes cristalográficas distintas (silla y zig-zag) debido a que la unión de cruce debía presentar bordes casi idénticos, es decir que estuvieran cristalográficamente alienados como se muestra en la figura 1-3 [7]. Teóricamente el grafeno con bordes en zig-zag no debe generar un pico D en la espectroscopía Raman en comparación con el grafeno con bordes tipo silla [8]. En la práctica esto es improbable debido a que los bordes del grafeno no son perfectos, y por ello se mide la proporción de la amplitud del pico D entre la capa de grafeno con bordes en forma de silla y la capa de grafeno con bordes en zig-zag. Dicha proporción debe estar alrededor de 1.5.

La espectroscopía se realizó a temperatura ambiente con un microscopio inVia Raman, utilizando una rejilla de 2400 líneas/mm, y un láser de 514 nm con potencia menor a 0.7 mW, linealmente polarizado en la dirección horizontal del mismo plano como se muestra en la figura 1-4 [7].

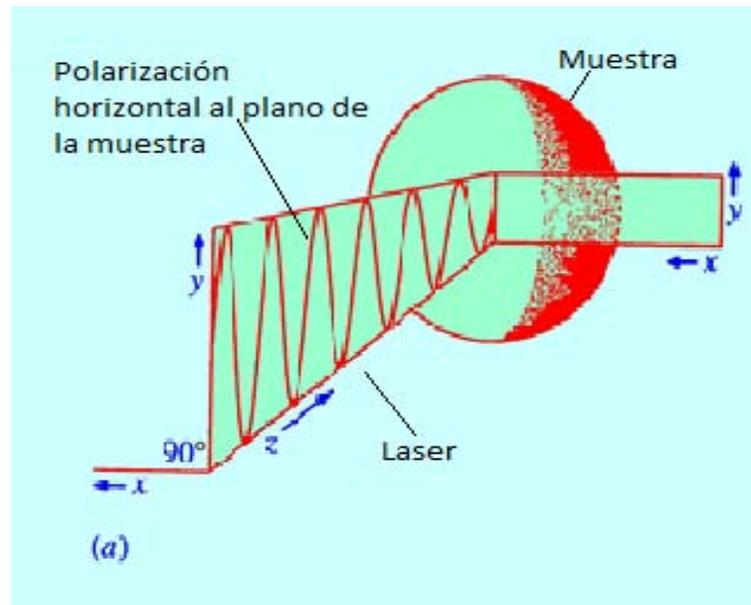


Figura 1-4: Diagrama de la fuente de excitación polarizada linealmente en la dirección horizontal del mismo plano.

Una prueba independiente del alineamiento cristalográfico entre las capas de grafeno es efectuar medidas en el ensanchamiento del pico Raman de ambas hojuelas de grafeno ya que se ha demostrado que el espectro Raman del grafeno sobre hBN cambia si la orientación entre ambos cristales es menor a  $5^\circ$ [9]. Específicamente, el pico Raman 2D se ensancha considerablemente, lo cual permite determinar la orientación del grafeno con respecto al hBN. Dicho ensanchamiento

permite conocer los ángulos de rotación de la capa superior de grafeno y de la capas de hBN con respecto a la capa inferior de grafeno. Las medidas efectuadas sugieren que las capas superior e inferior de grafeno están alineadas con respecto al hBN en  $\pm 2^\circ$  y  $\pm 3^\circ$  respectivamente. Por lo tanto, las capas están desalineadas ya sea por  $1^\circ$  o por  $5^\circ$ . Se verificó que ambas capas estaban desorientadas entre ellas por  $1^\circ$  debido a las resonancias de la corriente túnel.

Para mejorar la calidad electrónica, la capa de grafeno inferior se coloca sobre una capa gruesa de hBN, que a su vez se coloca sobre un sustrato de  $\text{SiO}_2/\text{Si}$ , en el cual el Si actúa como compuerta. Ambas capas de grafeno se contactan independientemente por metalización de Cr/Au [7].

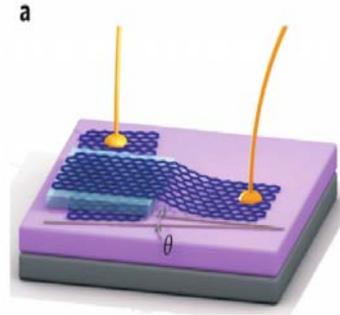


Figura 1-5: Heteroestructura de grafeno/hBN/grafeno utilizada como transistor (la figura no esta a escala). Las capas de grafeno superior e inferior funcionan como el emisor y colector respectivamente, mientras que la compuerta es la combinación de los sustratos de  $\text{SiO}_x/\text{n-Si}$ . La capa de n-Si se separa de la capa de grafeno inferior por una barrera de óxido de silicio con espesor de 290 nm y una capa de 30 nm de hBN (Bottom graphene-grafeno inferior; Top graphene- grafeno superior; hBN substrate-sustrato de hBN; silicon oxide-óxido de silicio; Si gate electrode- electrodo de compuerta de silicio) (L. Britnell, R.V. Gorbachev, A.K. Geim. Resonant tunnelling and negative differential conductance in graphene transistors, 2013)

La figura 1-5 muestra el dispositivo previamente descrito. Dicha configuración del dispositivo se utiliza como un transistor túnel de efecto campo (TFET). En la figura 1-6 se muestra el diagrama de un oscilador, el cual se construye conectando una inductancia en serie a la fuente como se muestra en la figura 1-5 y utilizando la capacitancia parásita e intrínseca como la capacitancia total del oscilador [7].

La construcción de una heteroestructura de grafeno/hBN/grafeno se realizó por exfoliación mecánica del grafeno y el hBN mediante el método de cinta Scotch, el apilamiento entre las capas y la alineación de las capas. Para verificar la alineación entre capas se utilizó la espectroscopía

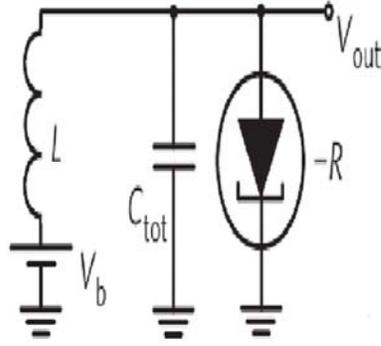


Figura 1-6: Diagrama de oscilador utilizando el TFET (marcado en el círculo).  $C_{tot} = 65pF$  es la capacitancia parásita (capacitancia total),  $L = 1mH$  es la inductancia ;  $V_{out}$  es el voltaje de salida;  $V_b$  es el voltaje aplicado.(K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/ graphene heterostructures, 2014)

Raman y se compararon las amplitudes y ensanchamiento de los picos D del espectro para verificar que una capa tuviera bordes en zig-zag y la otra capa tuviera bordes en terminación silla. Sin embargo el grafeno con bordes en zig-zag no debería presentar un pico D debido a que este no debe de presentar imperfecciones, pero en la realidad las capas de grafeno presentan inhomogeneidades [9]. El ensanchamiento del pico 2D permite verificar que ambas capas de grafeno estuvieran alineadas con respecto al hBN [9].

## Capítulo 2

# Descripción de la heteroestructura como transistor (TFET)

La miniaturización del transistor y la creciente densidad de los circuitos integrados han generado que se cuestione la factibilidad de superar inconvenientes como las barreras de disipación de potencia (pérdidas de la compuerta, pérdidas túnel en colector-substrato), eliminación de calor debido a la alta disipación de potencia dinámica, resistencias parásitas y retrasos de interconexión [10]. En la mayoría de los CPUs modernos, los cuales consisten de varios núcleos, la disipación de potencia está limitada alrededor de 100W debido a problemas térmicos en los componentes, como la fundición de componentes a determinadas temperaturas [10]. Se están investigando nuevos materiales y dispositivos, debido a que cada día los CPUs requieren una mayor cantidad de transistores. Con estos nuevos materiales se trata de solucionar algunos problemas de escalamiento como la disipación de potencia dinámica y estática.

Lo anterior también ha impedido que se aumente la frecuencia de los procesadores. Esto se debe a la incapacidad de escalar los campos eléctricos constantes, lo cual requiere que el suministro de voltaje sea miniaturizado una vez que las dimensiones del transistor sean reducidas [10]. Al miniaturizar la fuente de poder se reduce la potencia dinámica cuadráticamente pero se incrementan exponencialmente las pérdidas de potencia estática debido a que no se puede reducir el voltaje umbral del transistor [10]. La limitante en la reducción de la fuente de voltaje está

relacionada directamente con la oscilación sub-umbral de 60mV/dec a temperatura ambiente de los transistores de efecto de campo metal-óxido-semiconductor (MOSFET por sus siglas en inglés) [10]. Por lo tanto se requiere diseñar nuevos dispositivos y/o materiales que permitan al transistor disminuir dichas oscilaciones a menos de 60mV/dec.

En la actualidad se investigan los transistores túnel de efecto campo (TFET) para reemplazar a los MOSFET debido a que pueden lograr oscilaciones sub-umbrales menores a 60mV/dec [10] [11]. Los TFET funcionan en esta oscilación sub-umbral a temperatura ambiente en un rango de voltajes cerca del estado OFF. Esto permite a los TFET alcanzar proporciones  $I_{on}-I_{off}$  mayores en comparación de los MOSFETs, permitiendo la reducción de la fuente de voltaje para disminuir el consumo de energía de operación sin impactar la proporción ON-OFF [10].

Primero se estudiará el funcionamiento de TFETs dopados y posteriormente se explicará el funcionamiento como de la heteroestructura grafeno/hBN/grafeno como TFET. Para entender el principio de operación de los TFET dopados, primero se compararán con el MOSFET. En la figura 2-1 se muestra la estructura de un MOSFET y un TFET. En la figura 2-1 se observa que el TFET consiste de regiones dopadas P<sup>+</sup>-I-N<sup>+</sup> (P=positivo, I=aislante, N=negativo) las cuales actúan como emisor, base, y colector respectivamente en comparación con las regiones dopadas N<sup>+</sup>-P<sup>-</sup>-N<sup>+</sup> del MOSFET [10]. En el estado apagado del MOSFET, caracterizado por el voltaje de la compuerta igual a cero ( $V_g = 0$ ) y voltaje aplicado igual a 1 Volt ( $V_b = 1$ ), la conducción está limitada por la barrera energética del emisor en la unión P-N, la cual evita la emisión térmica de portadores de carga (flujo de electrones y/o huecos) [10]. Cuando el MOSFET está en conducción (ON,  $V_g = V_b = 1$ ) permite la conducción térmica de portadores de carga debido a que la barrera energética es casi nula. En el estado OFF de los TFETs ( $V_g = 0, V_b = 1$ ) hay corrientes muy bajas debido a la barrera energética ancha entre el emisor y el colector. En el estado ON dicha barrera disminuye lo cual permite que los portadores de carga tuneen [10].

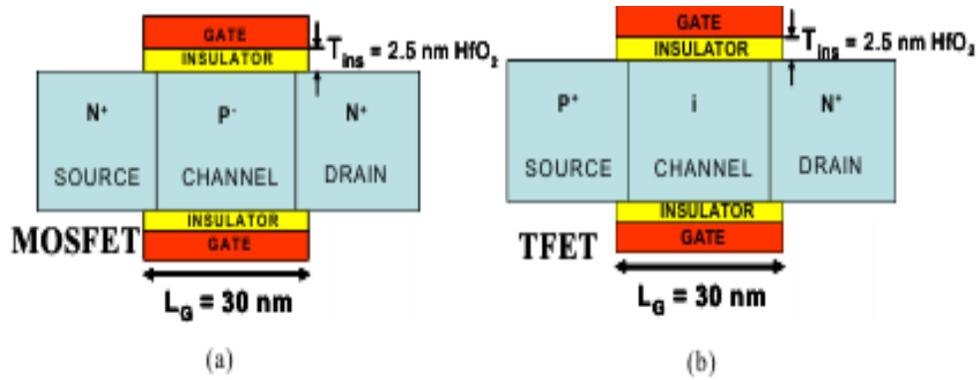


Figura 2-1: Esquema de los dispositivos (a)MOSFET y (b)TFET. Gate-compuerta; Insulator- aislante; Source- emisor; Channel-canal; Drain-colector;  $L_G$ -longitud de compuerta.

A continuación se muestran las curvas I-V para un MOSFET (2-2) y el R-TFET (2-3). Se observa que al aumentar  $V_b$  aumenta la corriente en el MOSFET, hasta llegar a una corriente máxima de saturación, en la cual la corriente deja de aumentar y se vuelve constante. En el R-TFET se observa que al aumentar  $V_b$  aumenta la densidad de corriente hasta llegar a un pico máximo, y si se sigue aumentando el voltaje se nota una disminución de la corriente. Esta disminución de la corriente da origen a la zona NDC del R-TFET. En comparación el MOSFET carece de dicha disminución de la corriente y por lo tanto no presenta una zona NDC.

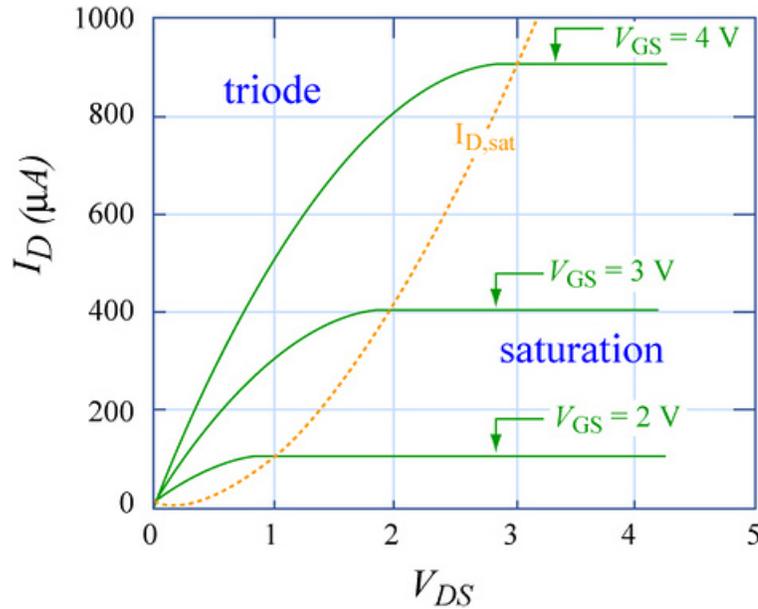


Figura 2-2: Curva I- $V_b$  de un MOSFET a distintos  $V_g$ . (<http://electronics.stackexchange.com/>)

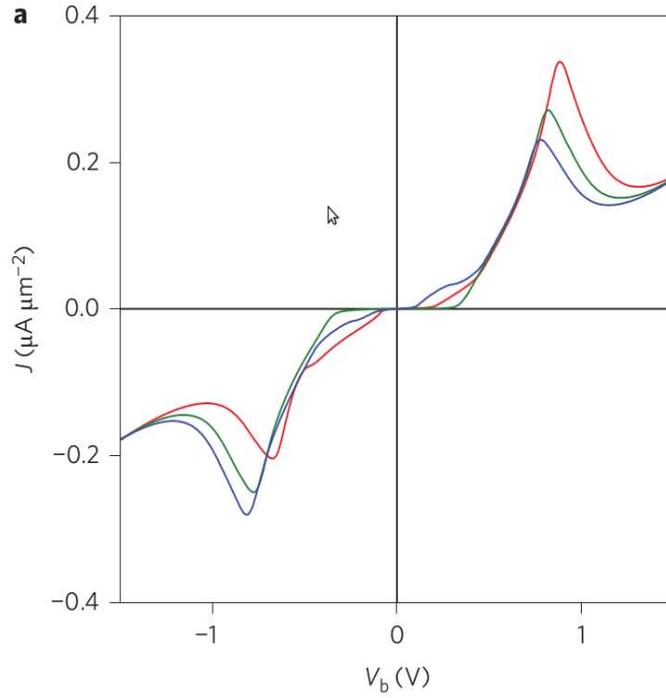


Figura 2-3: Curva  $J$ - $V_b$  de un R-TFET de grafeno con 4 monocapas de hBN a distintos  $V_g$ . (K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/graphene heterostructures, 2014)

En la figura 2-4 se muestran las distribuciones de Fermi-Dirac para el MOSFET (a) y TFET (b). Para el MOSFET la oscilación sub-umbral (SS) está limitada por la cola en la distribución de Fermi-Dirac en la región  $N^+$ . Esto genera que la PS tenga un valor de  $2.3 m k_B T/q$ , donde  $m=1+C_{dep}/C_{ox}$ ,  $k_B$  es la constante de Boltzmann ( $k_B=1.3806 \times 10^{-23} \text{ J K}^{-1}$ ),  $T$  es la temperatura en Kelvin,  $C_{dep}$  es la capacitancia de agotamiento del semiconductor, y  $C_{ox}$  es la capacitancia del óxido [10]. En cambio la cola de la distribución Fermi-Dirac en los TFET termina en el band-gap del emisor. Dicho de otra manera, los electrones que participan en el tunelamiento tienen una menor temperatura de operación, a comparación de los electrones presentes en los MOSFETs, por lo tanto los TFETs logran PS menores a 60mV/dec [10].

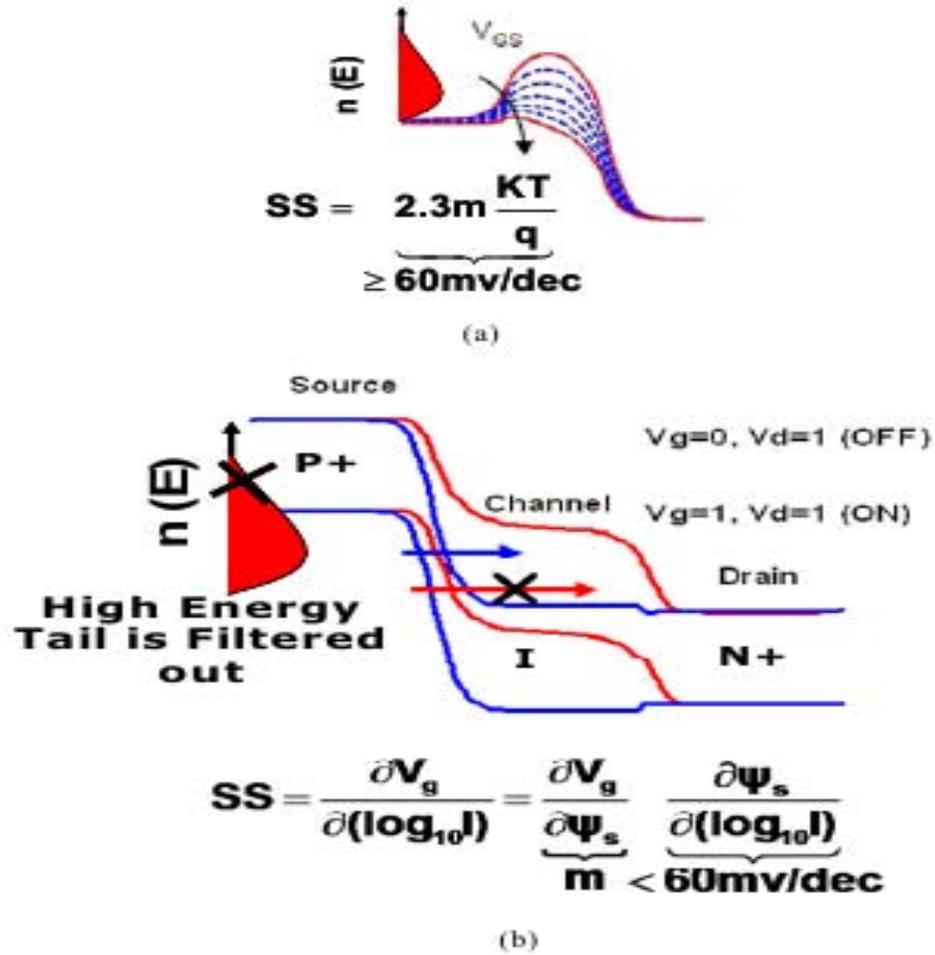


Figura 2-4: a) Distribución de Fermi-Dirac de portadores de carga en el emisor de un MOSFET. Los electrones de alta energía, que están en la cola de la curva de distribución, participan en el proceso de transporte generando una limitación en la PS a 60 mV/dec. b) Distribución de Fermi-Dirac de portadores de carga en el emisor de un TFET. Los electrones altamente energéticos, presentes en la cola de la distribución, no participan en el proceso de transporte debido a que están limitados por la banda prohibida. Es por esto que se pueden lograr oscilación sub-umbrales menores a 60mV/dec.  $n(E)$ -Distribución de Fermi-Dirac; SS-oscilación sub-umbral;  $V_g = V_{gs}$ -voltaje de compuerta;  $V_d$ -voltaje de polarización; Source-emisor; Channel-canal; Drain-colector

La corriente en el colector de los TFET con una polarización alta en la compuerta y en el colector es descrita por:

$$I_T = I_{VC} - I_{CV} = A \int_{E_C}^{E_V} [F_S(E) - F_D(E)] T(E) N_S N_D dE \quad (2-1)$$

Donde  $T(E)$  es la probabilidad de tunelamiento,  $F_S(E)$  y  $F_D(E)$  son las distribuciones Fermi-Dirac del emisor y colector respectivamente, y  $N_S$  y  $N_D$  son las densidades de estados para el emisor y colector respectivamente. Se integra en el rango de energías desde  $E_C$ (base) a  $E_V$ (emisor) ya que son el rango donde sucede el tunelamiento. Esto es posible debido a que

el nivel quasi-Fermi de la base está en equilibrio con el nivel de Fermi del colector [10]. En este caso se utilizó  $T(E)$  igual a la expresión WKB (aproximación Wentzel–Kramers–Brillouin) para la probabilidad de tunelamiento, también es conocida como el coeficiente de Fowler-Nordheim, la cual es:

$$T(E) = \exp\left(-\frac{4\sqrt{2m^*}E_g^{3/2}}{3q\hbar\xi}\right) \quad (2-2)$$

Dicha probabilidad de tunelamiento expresa de manera cualitativa el proceso de tunelamiento debido a que no incluye la atracción del electrón de nuevo a uno de los electrodos. Esta ecuación corresponde a una aproximación de un pozo triangular.  $m^*$  es la masa efectiva del electrón,  $E_g$  es la altura de la barrera energética, y  $\xi$  es el campo eléctrico en la unión. Lo anterior implica que se requieren de  $E_g$  y  $m^*$  más pequeñas y  $\xi$  más grandes para aumentar la corriente [10]. Ahora se considerará el caso del TFET resonante de grafeno/hBN/grafeno, con las características de que ambas capas de grafeno están alineadas y no dopadas. Si los voltajes de la compuerta ( $V_g$ ) y el aplicado ( $V_b$ ) son igual a cero, la energía de Fermi,  $\mu$ , en cada electrodo está en el punto de Dirac y ambos puntos de Dirac están a la misma energía, como se muestra en el recuadro superior izquierdo, subfigura (a) de la figura 2-5 [12] [13]. En la subfigura (b) del recuadro superior izquierdo de la figura 2-5 se muestra que si  $V_b > 0$  entonces los electrones se acumulan en el electrodo cargado negativamente generando un número equivalente de huecos en el electrodo cargado positivamente. Esta carga en los electrodos genera un campo eléctrico, el cual desalinea ambos puntos de Dirac. Por lo tanto el vector de onda  $\mathbf{k}$  en el plano de un portador de carga debe cambiar. Dicho cambio solo se permite si el evento de tunelamiento se acompaña de un proceso de dispersión que relaje la conservación de  $\mathbf{k}$  [12]. En el recuadro inferior derecha, subfigura (c) de la figura 2-5 se muestran los potenciales químicos alineados debido al efecto de un  $V_g$  positivo y  $V_b=0$ . En el mismo recuadro pero en la subfigura (d) de la figura 2-5 Manteniendo fijo  $V_g$  y ajustando  $V_b$  para alinear los puntos de Dirac en ambos electrodos permite que los portadores tuneleen debido a que sus energías están entre distintos potenciales químicos.

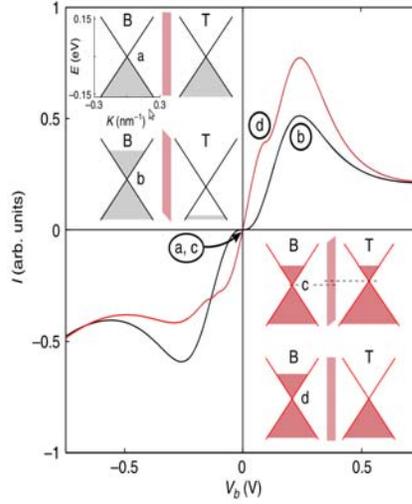


Figura 2-5: Características ideales de corriente-voltaje para un TFET. Se asume que los potenciales químicos de las capas de grafeno están en los puntos de Dirac cuando el dispositivo no está polarizado.  $T=10$  K.  $V_g = 0$ (curva negra);  $V_g = 10$ (curva roja). Las subfiguras (a-d) muestran las posiciones de los potenciales químicos en los puntos marcados en las curvas  $(I(V_b))$ (L. Britnell, R.V. Gorbachev, A.K. Geim, Resonant tunnelling and negative differential conductance in graphene transistors, 2013)

Para que la heteroestructura de grafeno/hBN/grafeno opere como un transistor los potenciales químicos de los conos de Dirac de ambas capas de grafeno deben de estar desalineados energéticamente, y solo los electrones con diferencia de momentum  $\Delta K$  que satisfagan  $\mu_T = \Delta\varphi \pm \hbar v_f \Delta K$  podrán contribuir a la corriente.

## Capítulo 3

# Descripción del tunelamiento resonante y de la resistencia diferencial negativa

En este capítulo se hablará de los procesos de tunelamiento resonante y resistencia diferencial negativa del dispositivo grafeno/hBN/grafeno previamente descrito. Se ha reportado que el mecanismo de tunelamiento resonante para este dispositivo solo sucede cuando las capas superior e inferior de grafeno están alineadas en un ángulo menor a  $2^\circ$  [7]. Los cálculos teóricos y las mediciones experimentales han demostrado que las condiciones de resonancia existen en un intervalo de voltajes, y se ha identificado un pico en las características de corriente-voltaje, el cual se ha atribuido al tuneleo resonante. Dicho pico de intensidad marca el inicio de la zona de conductancia diferencial negativa (NDC por sus siglas en ingles).

En la figura 3-1a se muestra la gráfica de datos experimentales de la densidad de corriente,  $J$ , contra voltaje aplicado,  $V_b$ , a una temperatura de 2 K para tres voltajes de compuerta ( $V_g$ ) distintos (curva roja, verde y azul a +40, 0 y -40 V, respectivamente). Como se mencionó anteriormente, se observa un pico de intensidad, el cual se atribuye al tuneleo resonante con conservación de momentum, y después una disminución en la corriente, lo cual implica una pendiente negativa (zona NDC). En la figura 3-1 se muestran mapas de contorno de la conductancia diferencial  $dI/dV_b$  (b,e) y  $d^2I/dV_b^2$  (c,f), respectivamente, y donde  $I$  es la corriente. En las figuras 3-1b,e se muestran las zonas de NDC en azul.

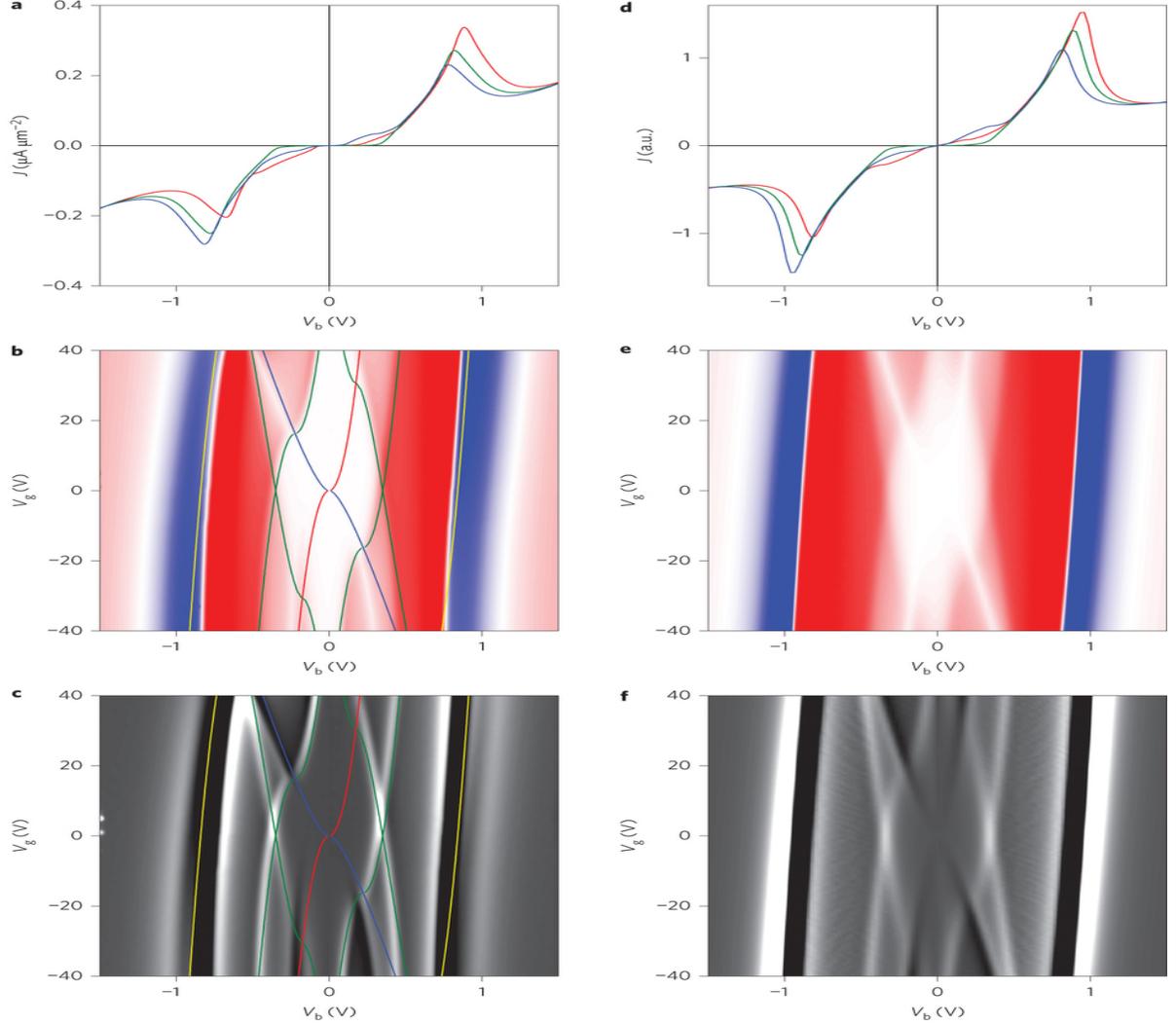


Figura 3-1: Características del dispositivo a 2 K. Columna izquierda-datos experimentales. Columna derecha-simulaciones teóricas. Las líneas sólidas azules y rojas corresponden a eventos cuando el nivel de Fermi se encuentra en el punto de Dirac en una de las capas de grafeno. b,e, Muestran mapas de contorno de  $dI/dV$  como función de  $V_g$  y  $V_b$ . c,f, son mapas de contorno de  $|d^2I/dV^2|$ , los colores están emparejados a los de las figuras c,d. Las líneas sólidas en b,c son simulaciones teóricas; la línea verde corresponde al régimen hiperbólico y la amarilla corresponde al régimen lineal de las intersecciones de los conos de Dirac.(K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/ graphene heterostructures, 2014)

Cualquier material que esté junto a una capa de grafeno afecta a la estructura de bandas de éste, ya que como se ha reportado en la literatura una bicapa de grafeno hace que la estructura de bandas deje de ser un conjunto de conos de Dirac y se forme una relación parabólica [14], o la combinación de hBN y grafeno genera un patrón de Moiré debido a la diferencia de tamaños entre cristales (1.8%) y al ángulo de rotación entre ellos [15] [16] [17]. Dicho patrón de Moiré genera un potencial periódico que depende del ángulo de rotación entre ambos cristales y esto genera un conjunto de puntos de Dirac secundarios [17]. Dichos puntos de Dirac secundarios

corresponden a electrones con mayores energías y por lo tanto no contribuyen a la corriente de túnel [7]. Es por esto que podemos enfocarnos solo en los conos de Dirac principales. Se utilizó un modelo teórico que toma en cuenta la estructura de bandas del grafeno para explicar la física del tunelamiento de los electrones entre las capas de grafeno, los fermiones de Dirac sin masa, y se empleó la teoría  $\mathbf{k}\cdot\mathbf{p}$  [7] debido a que se trata de una pequeña perturbación (desalineación de las capas de grafeno entre ellas) [7]. En dicha teoría  $\hbar = 1$ . Al rotar ambas capas de grafeno entre ellas un ángulo pequeño,  $\theta$ , también se rotan las zonas de Brillouin de éstas. Esto genera que los seis puntos  $K$  sean desplazados por vectores de onda iguales a  $\Delta\mathbf{K}_i^\pm = \mathbf{1}_z \times \theta \mathbf{K}_i^\pm$ , donde  $i = 1, 2, 3$  identifica las 3 esquinas equivalentes y  $\pm$  distingue entre el valle  $K$  y  $K'$  respectivamente.

El Hamiltoniano  $\mathbf{k}\cdot\mathbf{p}$  se modeló tomando en cuenta una heteroestructura con capas de grafeno separadas por una sola capa de hBN. Dicho Hamiltoniano es:

$$H = \begin{pmatrix} H_T & H_{int,T} & 0 \\ H_{int,T}^\dagger & H_{BN} & H_{int,T}^\dagger \\ 0 & H_{int,T} & H_B \end{pmatrix}; H_{l=T/B} = v_F \begin{pmatrix} U_l/v_F & \zeta k_x - ik_y \\ \zeta k_x + ik_y & U_l/v_F \end{pmatrix}; H_{BN} = \begin{pmatrix} \epsilon_N & 0 \\ 0 & \epsilon_B \end{pmatrix}$$

Donde  $H_{T/B}$  describe a los electrones en las capas superior e inferior (T/B) de grafeno, e incluye el voltaje aplicado  $U_T - U_B = \Delta\varphi$ .  $H_{BN}$  describe los estados de las subredes de nitrógeno ( $\epsilon_N$ ) y boro ( $\epsilon_B$ ) en la capa de hBN.  $H_{int,l}$  ( $l=T/B$ ) describe el acoplamiento de las capas de grafeno con la capa de hBN, y está dada por la expresión:

$$H_{int,l} = \frac{1}{3} \sum_{j=1,2,3} e^{-i\Delta\mathbf{K}_{T/B,j}^\zeta \cdot \mathbf{r}} \begin{pmatrix} \gamma_N & \gamma_B e^{-i\frac{2\pi}{3}(\zeta j-1)} \\ \gamma_N e^{-i\frac{2\pi}{3}(\zeta j-1)} & \gamma_B \end{pmatrix}$$

Se utilizaron como base las funciones de Bloch ( $\Phi_A^T, \Phi_B^T, \Phi_N^{BN}, \Phi_B^{BN}, \Phi_A^B, \Phi_B^B$ ), donde  $\Phi_A^T, \Phi_B^T$  describen las funciones de Bloch en la capa superior de grafeno para los sitios A y B del grafeno,  $\Phi_N^{BN}, \Phi_B^{BN}$  describen al nitrógeno y boro en la capa de hBN, y  $\Phi_A^B, \Phi_B^B$  describe a la capa inferior de grafeno.  $\zeta = +(-)$  indica si se trata del valle  $K$  ( $K'$ ) de la capa correspondiente [7].

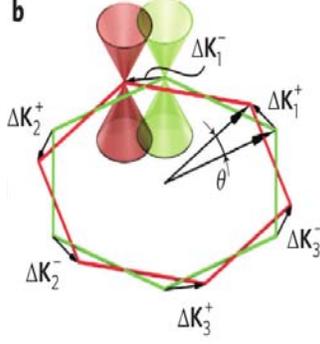


Figura 3-2: Zonas de Brillouin entre dos conos de Dirac en el espacio de momentum. (K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/ graphene heterostructures, 2014)

El cambio de momentum  $\Delta\mathbf{K}_{l,j}^\zeta = \mathbf{K}_{l,j}^\zeta - \mathbf{K}_{BN,j}^\zeta$  indica la desalineación entre las zonas de Brillouin del hBN, ( $\mathbf{K}_{BN,j}^\zeta$ ), y las capas de grafeno, ( $\mathbf{K}_{l,j}^\zeta$ ). Cada esquina de la zona de Brillouin,  $j$ , se observa en la figura 3-2.  $\gamma_{N/B}$  es la integral de salto del electrón entre los sitios de nitrógeno/boro [7].

Posteriormente se obtuvo el Hamiltoniano efectivo, el cual solo actúa entre los estados de las dos capas de grafeno,

$$H^{eff}(\epsilon) = \begin{pmatrix} H_T & 0 \\ 0 & H_B \end{pmatrix} + \delta H(\epsilon) \quad ; \quad \delta H(\epsilon) \equiv \begin{pmatrix} \delta H_{TT} & \delta H_{TB} \\ \delta H_{TB}^\dagger & \delta H_{BB} \end{pmatrix} = \begin{pmatrix} H_{int,T} \\ H_{int,B} \end{pmatrix} \frac{1}{\epsilon - H_{BN}} \begin{pmatrix} H_{int,T}^\dagger & H_{int,B}^\dagger \end{pmatrix}$$

Donde  $\delta = 1.8\%$  indica la diferencia de tamaño entre el hBN y el grafeno. Pero para este caso particular  $\delta H_{TT/BB}$  se desprecian debido a que su efecto consiste en la formación de minibandas de Moiré las cuales modifican la estructura de banda del grafeno a energías  $E \gtrsim v_F \left| \sqrt{(\theta_{BN}^2 + \delta^2) \mathbf{K}} \right|$  [7]. Si  $\theta_{BN} \gtrsim 2^\circ$  la energía sería mayor que la energía donde se forman las características de corriente-voltaje para densidades de portadores factibles en el grafeno. Por la misma razón no se retienen los términos en  $\delta H(\epsilon)$  que dispersen a los electrones a zonas de Brillouin de alta energía en el grafeno, ya que dichas zonas no contribuyen al tunelamiento [7]. Por lo tanto solo se considera  $\delta H_{TB}$ , el cual está dado por:

$$\delta H_{TB} = \frac{\gamma^{eff}}{3} \sum_{j=1,2,3} e^{-i\Delta\mathbf{K}_j^\zeta \cdot \mathbf{r}} \begin{pmatrix} 1 & e^{-i\frac{2\pi}{3}(\zeta j - 1)} \\ e^{i\frac{2\pi}{3}(\zeta j - 1)} & 1 \end{pmatrix}, \quad \gamma^{eff} = -\frac{\gamma_N^2}{3\epsilon_N} - \frac{\gamma_B^2}{3\epsilon_B}.$$

Para un dispositivo con varias capas de hBN se utiliza  $\gamma^{eff}$  como un parámetro fenome-

nológico que determina el número de elementos de la matriz de las ondas planas de Dirac  $|\psi_{\zeta, s_{T/B}}^{T/B}(\mathbf{k}_{T/B})\rangle = \frac{1}{\sqrt{2}} \left(1, \zeta s_{T/B} e^{i\zeta\phi_{\mathbf{k}_{T/B}}}\right) e^{i\mathbf{k}_{T/B}\cdot\mathbf{r}}$  entre las dos capas de grafeno. ( $s_{T/B} = \pm 1$  indica la banda de conducción, (+), y de valencia, (-), y  $\phi_{\mathbf{k}} = \tan^{-1}(k_y/k_x)$ ). Con esto podemos obtener el acoplamiento entre capas y así calcular la densidad de corriente [7]. La densidad de corriente está dada por:

$$J = \frac{-eg_s}{(2\pi)^3} \sum_{\zeta, s_B, s_T} \int d\mathbf{k}_B d\mathbf{k}_T \frac{1}{\pi} \text{Im} \frac{|\langle \psi_{\zeta, s_T}^T(\mathbf{k}_T) | \delta H_{TB} | \psi_{\zeta, s_B}^B(\mathbf{k}_B) \rangle|^2}{s_T v_F |\mathbf{k}_T| + \Delta\varphi - s_B v_F |\mathbf{k}_B| - i\gamma} (f_{s_B, \mathbf{k}_B}^{\mu_B} - f_{s_T, \mathbf{k}_T}^{\mu_T}) \quad (3-1)$$

donde  $g_s$  es la degeneración del spin,  $f_{s_{T/B}, \mathbf{k}_{T/B}}^{\mu_{T/B}}$  son los números de ocupación usando los potenciales químicos  $\mu_{T/B}$  de ambas capas, y  $\gamma$  es el ensanchamiento de los estados electrónicos. En el límite de  $\gamma \rightarrow 0$  el proceso de tunelamiento conserva energía y momento para cada electrón en cada valle:

$$s_T v_F |\mathbf{k}_B - \Delta \mathbf{K}_j^\zeta| + \Delta\varphi - s_B v_F |\mathbf{k}_B| = 0 \quad (3-2)$$

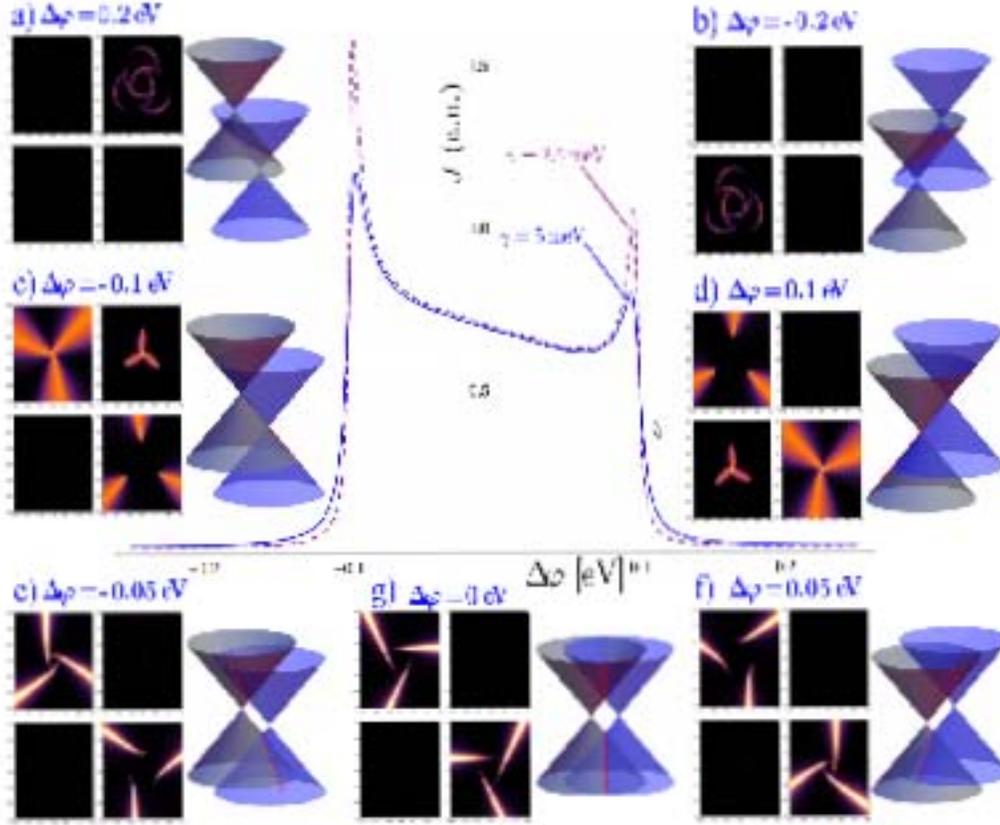


Figura 3-3: Dependencia de la densidad de corriente para  $\Delta\varphi \in [-0.2, 0.2]$ ,  $\theta = 0.5^\circ$ ,  $B_{||} = 0$ ,  $\mu_B = -\mu_T = 0.5\text{eV}$ . Los incisos a-g muestran la contribución a la densidad de corriente del valle K con momentum  $\mathbf{k}_B$  de la capa inferior de grafeno, con un  $\gamma = 5\text{meV}$ . (K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/ graphene heterostructures, 2014)

En la figura 3-3 se muestra la dependencia de la densidad de corriente con respecto a  $\Delta\varphi$  para  $\theta = 0.5^\circ$ . Los conos azules y grises muestran el alineamiento entre la capa superior (azul) y la inferior (gris) para distintos valores de  $\Delta\varphi$ . Los subpáneos muestran la contribución a la densidad de corriente correspondiente al tuneleo entre bandas (En sentido de las manecillas del reloj e iniciando desde la esquina superior izquierda: conducción-conducción, valencia-conducción, valencia-valencia, conducción-valencia). Para describir la contribución de los valles K' se rotan las imágenes  $60^\circ$  [7]. En la ausencia de un campo magnético  $\mathbf{B}_{||}$  ambos valles del grafeno contribuyen a la corriente; sin embargo, cuando se aplica dicho campo magnético la degeneración de estos valles desaparece.

Dependiendo del valor  $|\Delta\varphi| - v_F|\Delta\mathbf{K}_j^\zeta|$  los vectores de onda están en tres curvas distintas:

1.  $|\Delta\varphi| \leq v_F|\Delta\mathbf{K}_j^\zeta|$  los vectores de onda están en una hipérbola parametrizada en  $-\infty \leq$

$\chi \leq \infty$  como se ve en la figura 3-3 e-g y

$$\mathbf{k}_B = \left( \begin{array}{c} \sqrt{\frac{(|\mathbf{K}_j^\zeta|^2 - \Delta\varphi/v_F)^2}{4}} \sinh(\chi) \\ s_B \frac{|\Delta\varphi|}{2v_F} \cosh(\chi) + \frac{|\mathbf{K}_j^\zeta|}{2} \end{array} \right); \quad s_B = s_T = -1 \quad s_B = s_T = 1$$

Se observa en las figuras 3-3 e-g que solo hay contribución de la densidad de corriente en las bandas conducción-conducción y valencia-valencia, ya que los conos solo se tocan en esas bandas [7]. Al aumentar el valor  $|\Delta\varphi|$  la densidad de corriente va aumentando, lo cual se observa en el aumento de J en la figura 3-1 a,d al incrementar  $V_b$ . Este es el caso que genera la región NDC después del pico de resonancia, debido a la disminución de la corriente. Dicha disminución de la corriente genera una pendiente negativa (esto es la NDC)

2.  $|\Delta\varphi| = v_F |\Delta\mathbf{K}_j^\zeta|$  los vectores de onda están en una línea recta como se ve en la figura 3-3 c,d separando a las regiones hiperbólica y elíptica [7]. Esta región lineal da lugar a los picos en la corriente, y el ensanchamiento de dichos picos está controlado por  $\gamma$ . Dicho ensanchamiento se debe a la presencia de inhomogeneidad de cargas, dispersores de corto alcance y la formación de burbujas [7]. En este caso el momentum se conserva para todos los electrones con energías entre  $\mu_B$  y  $\mu_T$ ; por lo tanto, genera un pico en J como se ve en la figura 3-1 a,d.
3.  $|\Delta\varphi| \geq v_F |\Delta\mathbf{K}_j^\zeta|$  los vectores de onda están en el perímetro de una elipse parametrizada por  $0 \leq \phi \leq 2\pi$  como se ve en la figura 3-3 a,b y

$$\mathbf{k}_B = \left( \begin{array}{c} \sqrt{\frac{(\Delta\varphi/v_F)^2 - |\mathbf{K}_j^\zeta|^2}{4}} \sin(\phi) \\ \frac{|\Delta\varphi|}{2v_F} \cos(\phi) + \frac{|\mathbf{K}_j^\zeta|}{2} \end{array} \right); \quad \begin{array}{l} s_B = 1, s_T = -1 \quad \Delta\varphi > 0 \\ s_B = -1, s_T = 1 \quad \Delta\varphi < 0 \end{array}$$

Debido a que hay menor cantidad de estados en las elipses solo los vectores de onda que caen dentro de dichas elipses contribuyen a la corriente. Es por esto que los mapas de contorno muestran una densidad de corriente mucho menor a comparación de las otras curvas.

Este mecanismo para NDC solo se presenta para monocapas de grafeno, ya que si se sustituye

por bicapas de grafeno, la relación de dispersión cambia de conos a una dispersión parabólica, y por lo tanto ya no hay intersección lineal [14].

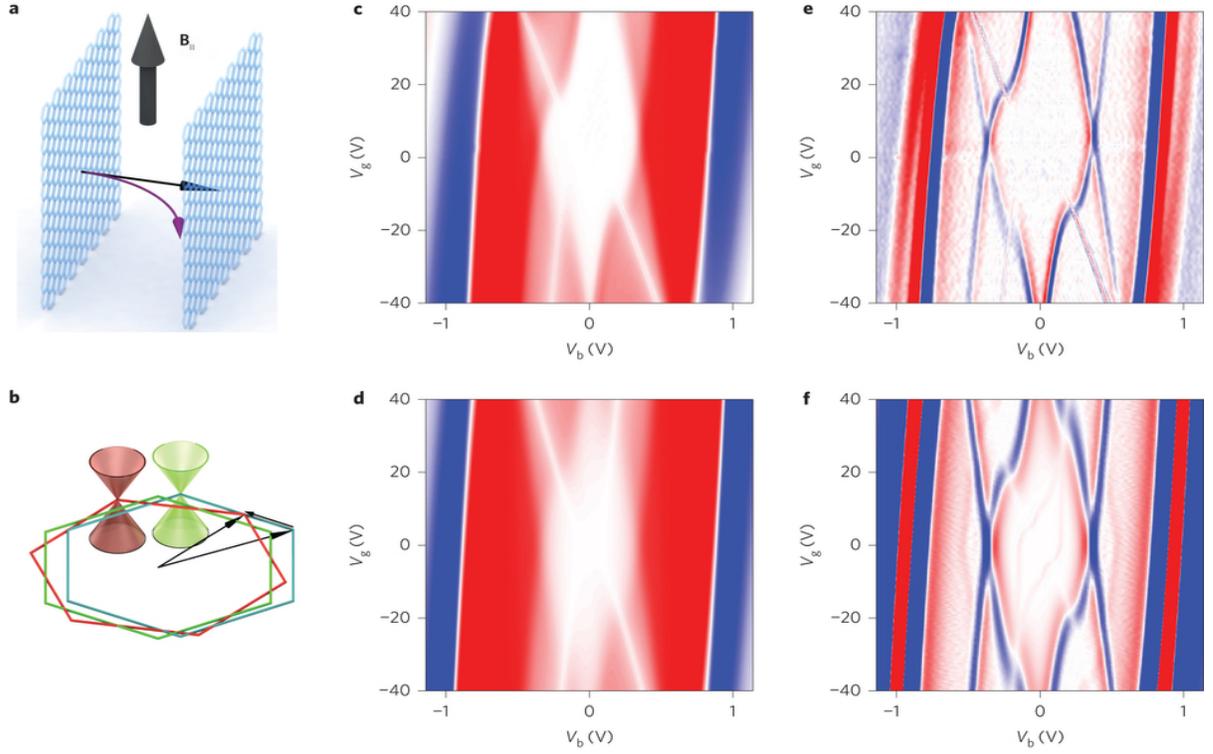


Figura 3-4: Efecto de un campo magnético en el plano sobre el tunelamiento resonante presente en la figura 3-1 a. a) Trayectorias de las cuasipartículas cargadas tuneando de la capa superior (izquierda) a la inferior (derecha), indicando la trayectoria con y sin campo magnético (flecha morada y negra respectivamente). El campo magnético  $B_{\parallel}$  se muestra con una flecha negra gruesa. b) Cambio en las superficies de Fermi y zonas de Brillouin al aplicar el campo magnético. c), d) Mapas de contorno  $dI/dV$  al aplicar un campo magnético de 15 T, ( c) datos experimentales, d) simulación teórica ). e, f) Diferencia entre los mapas  $dI/dV$  con y sin campo magnético ( e) datos experimentales, f) simulación teórica ). La escala de color va de azul-blanco-rojo,  $-4\mu S, 0\mu S, +4\mu S$ . (K.S Novoselov et al. Twist-controlled resonant tunnelling in graphene/boron nitride/ graphene heterostructures, 2014)

Para confirmar el mecanismo propuesto de tunelamiento resonante se aplicó un campo magnético  $\mathbf{B}_{\parallel}$  paralelo a las capas de grafeno, y perpendicular a la corriente, como se muestra en la figura 3-4 a [7]. El electrón adquiere un momentum adicional igual a  $ed\mathbf{l}_z \times \mathbf{B}_{\parallel}$  debido a la fuerza de Lorentz. Por lo tanto la transferencia de momentum es:

$$\hbar\Delta\mathbf{K}_i^{\pm} = \mathbf{l}_z \times [\theta\hbar\mathbf{K}_i^{\pm} + ed\mathbf{B}_{\parallel}]$$

Donde  $d$  es el espesor de la barrera. En la figura 3-4 e se muestra el mapa de contorno cuando se sustraen entre sí los mapas de contorno de las figuras 3-4 c, d y 3-1 b, e (ver figura 3-1 en página 17). Este mapa revela las posiciones de las resonancias, las cuales son desplazadas por el campo [7]. También se observa que las posiciones de las resonancias en  $\mu_B$  y  $\mu_T$  no cambian en

los mapas  $dI/dV_b$ .

Mediante la obtención del Hamiltoniano  $\mathbf{k} \cdot \mathbf{p}$  para una heteroestructura constituida solo por monocapas de grafeno/hBn/grafeno, se obtiene el Hamiltoniano efectivo solo entre las capas de grafeno, el cual permite que se calcule la densidad de corriente entre ambas capas de grafeno y así identificar la zona NDC y el pico de tuneleo resonante. Se puede explicar la generación de el pico resonante y la zona NDC mediante las intersecciones entre los conos de Dirac de ambas capas de grafeno, las cuales generan curvas cónicas como la elipse, la hipérbola y la línea recta, que a su vez también describen los vectores de onda permitidos para la contribución de la corriente túnel. La elipse describe el régimen de incremento de la corriente, la línea recta describe el régimen de tuneleo resonante y la hipérbola describe el régimen de la NDC

## Capítulo 4

# Comparación entre el TFET de grafeno/hBN/grafeno y los actuales CMOS

En este capítulo se compararán las características del TFET de grafeno/hBN/grafeno con las del CMOS de bajo voltaje. Para el caso del TFET se asumirá un voltaje  $V_{DS} = 0.6$  V, el cual es correspondiente a los requerimientos de la ITRS para un nodo con longitud de compuerta de 10 nm. La notación más utilizada será la siguiente: la proporción  $I_{on}/I_{off}$ , donde  $I_{off}$  es la corriente emisor-colector ( $I_b$ ) en el estado OFF ( $V_{GS}=V_g^{off}$ ;  $|V_b|=V_{DD}$ ), y  $I_{on}$  es la corriente en el estado ON ( $V_{GS}=V_g^{off}+V_{DD}$ ), donde  $V_{GS}^{off}$  indica el voltaje entre la compuerta y el colector en el estado OFF.

Se cuantifica la velocidad de encendido evaluando el tiempo de retraso  $\tau$ :

$$\tau = \frac{Q_{on} - Q_{off}}{I_{on}} \quad (4-1)$$

Donde  $Q_{on}$ ,  $Q_{off}$  indican la carga móvil del dispositivo en el estado ON y OFF respectivamente. Se define al retraso de potencia (PDP) como:

$$PDP = V_{DD}I_{on}\tau = V_{DD}(Q_{on} - Q_{off}) \quad (4-2)$$

La cual representa la energía para encender el dispositivo. Por último se considera la frecuencia de corte  $f_t$  del dispositivo en el estado ON, asumiendo el modelo cuasi-estático.

$$f_t = \frac{1}{2\pi} \frac{\partial I_{DS} / \partial V_{GS}}{\partial Q / \partial V_{GS}} \quad (4-3)$$

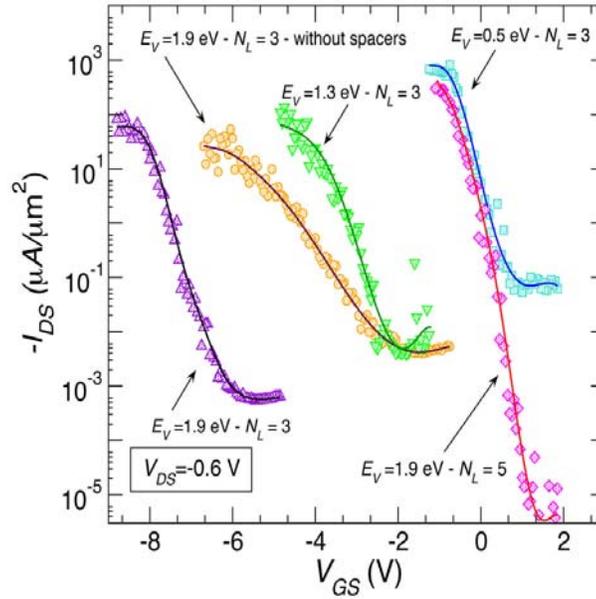


Figura 4-1: Características  $I_{DS}$  vs  $V_{GS}$  de una simulación para un TFET de grafeno/hBN de 3 capas (puntos amarillos). (Demetrio Logoteta, Gianluca Fiori & Giuseppe Iannaccone, Graphene-based lateral heterostructure transistors exhibit better intrinsic performance than graphene-based vertical transistors as post-CMOS devices, 2014)

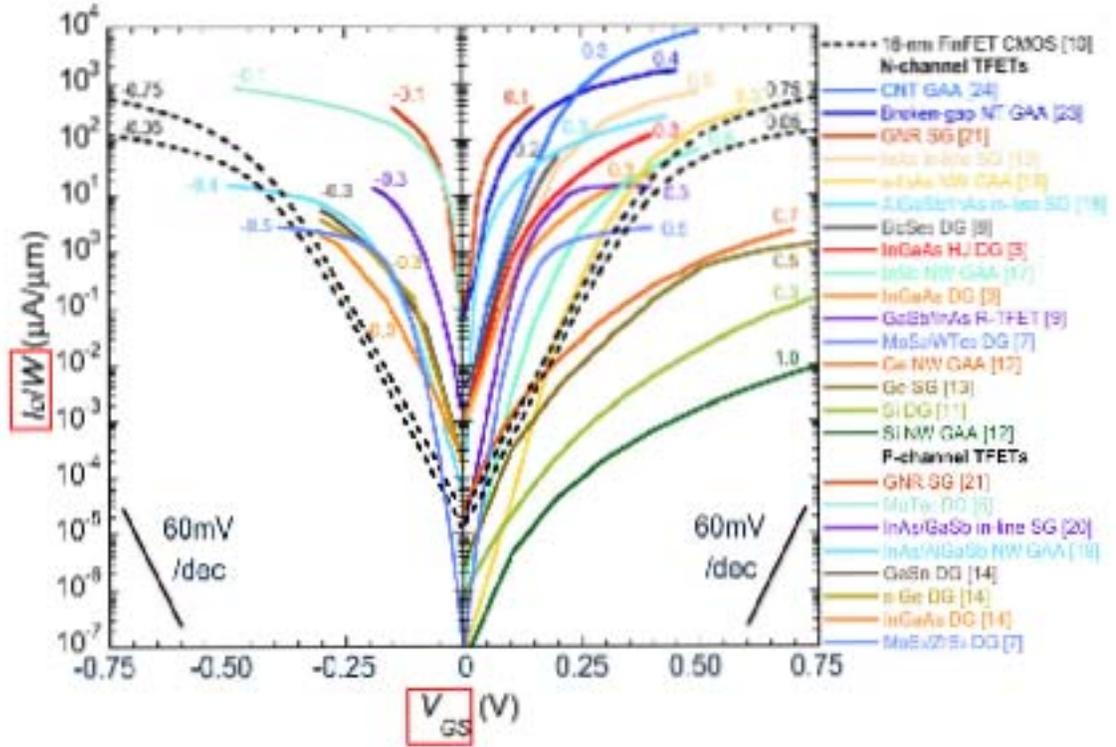


Figura 4-2: Características  $I_{DS}$  vs  $V_{GS}$  haciendo énfasis en un FinFET CMOS de 16 nm (línea punteada). Comparación de la corriente del colector por unidad de ancho contra voltage de compuerta-emisor para TFETs con canales tipo 'p'(izquierda) y tipo 'n'(derecha). Las curvas están defasadas para que el voltaje de compuerta donde la pendiente sub-umbral este en el origen. Los números indican el voltaje de emisor-colector. Las leyendas están listadas de mayor a menor magnitud de corriente. Las notaciones en la figura incluyen DG-doble gate-doble compuerta; GAA-Gate all around- compuerta alrededor; HJ-Heterojunction-Heterounión; NT-nanotubo; NW-nano alambre; R-TFET- TFET resonante; s-torcido; SG-compuerta simple; . (Hao Lu & Alan Seabaugh, Tunnel Field-Effect Transistors: State-of-the-Art, 2014)

En la figura 4-1 se muestran las características  $I_b$  vs  $V_g$  para un pTFET de grafeno/hBN [18] y en la figura 4-2 las características  $I_b$  vs  $V_g$  para un FinFET CMOS de 16 nm [11]. La cantidad  $E_V$  indica la diferencia de energía entre la banda de valencia del hBN y el punto de Dirac y  $N_L$  indica el número de capas de hBN. El ancho de las placas es de 2 nm. La inclusión de las placas aumenta la proporción  $I_{on}/I_{off}$  por un orden de magnitud, lo cual se puede deber al incremento entre el acoplamiento capacitivo entre ambas capas de grafeno y el hBN. Para el caso de la heteroestructura de grafeno/hBN sin placas se obtuvo una oscilación sub-umbral (SS) de 330mV/dec, la cual se puede mejorar a 315 mV/dec al utilizar un  $E_V$  de -0.5 eV. En cambio el FinFET muestra una SS de 60 mV/dec [11]. En esta características el FinFET sigue teniendo la ventaja en comparación con el TFET de grafeno/hBN [18].

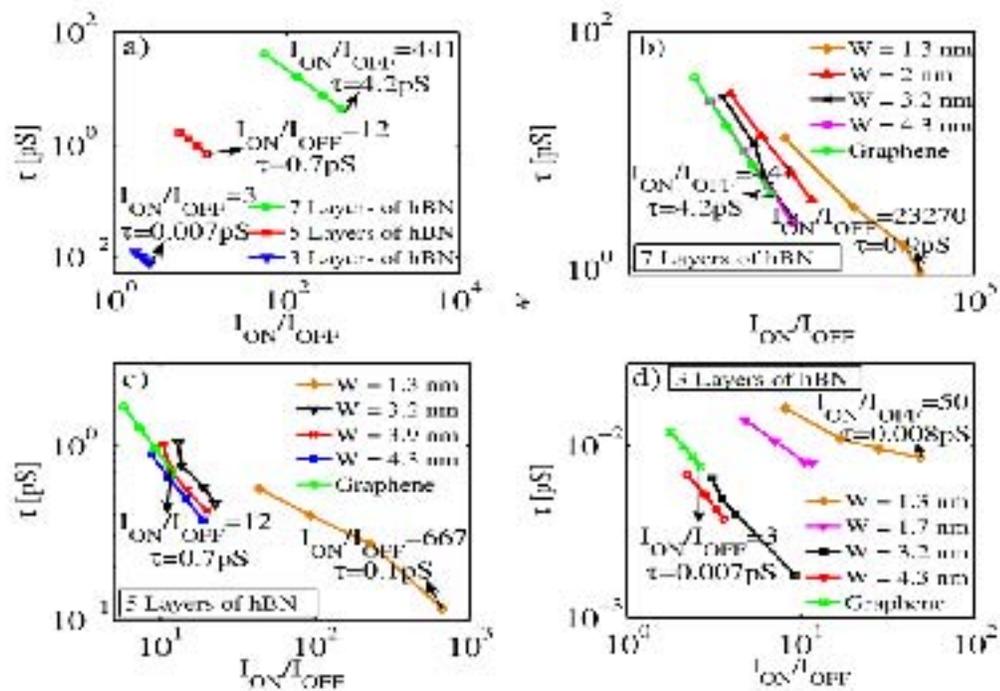


Figura 4-3: a) Tiempo de retraso intrínseco de compuerta para un TFET de grafeno con distinto número de capas de hBN. En los incisos b), c), d) se muestra la comparación de retraso intrínseco para TFET de nanoliones de grafeno para siete, cinco y 3 capas de hBN respectivamente. (Nayereh Ghobadi and Mahdi Pourfath, A Comparative Study of Tunneling FETs Based on Graphene and GNR Heterostructures, 2014)

La proporción  $I_{on}/I_{off}$  para el TFET de grafeno/hBN con 3 hasta 7 capas de hBN es de 3 y 441 respectivamente como se muestra en la figura 4-3 [19] [20]. Sin embargo, al aumentar la cantidad de capas de hBN se disminuye la cantidad de corriente debido a que aumenta la barrera energética para que los electrones puedan tunear. También se observa en el cuadro 4-1 [19] que, al aumentar la cantidad de capas de hBN disminuye la SS. En comparación con un FinFET dopado plano en bulto, operando con un voltaje  $V_{DS} = 0.9$  V, su proporción  $I_{on}/I_{off}$  es de 6425 ( $I_{on}/I_{off} = 51.4\mu A/8.0nA$ ) [21]. En este rubro los actuales FinFET tienen una gran ventaja en comparación con el TFET de grafeno estudiado.

Tabla 4-1: SS para distintos espesores de monocapas de hBN

	3 capas de hBN	5 capas de hBN	7 capas de hBN
TFET de gra- feno/hBN	1534	558	198

Oscilaciones sub-umbrales intrínsecas para el TFET de grafeno con distintos números de capas de hBN. Todos los parámetros se expresan en mV/dec. Cuadro tomada de [19].

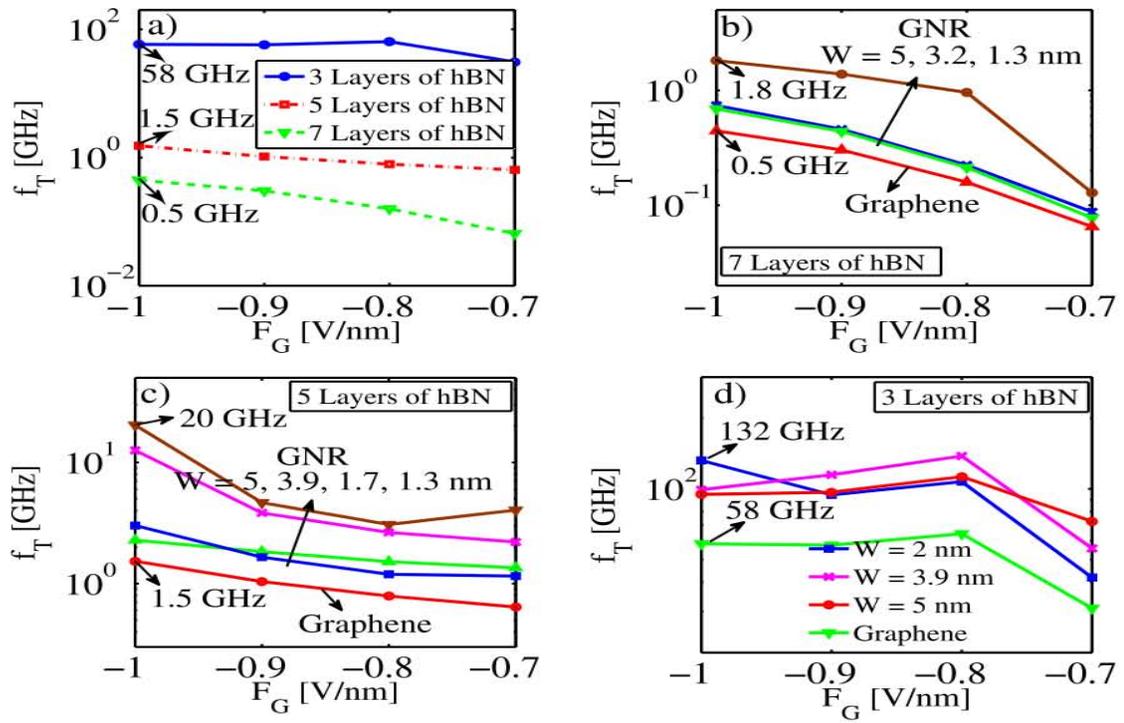


Figura 4-4: a)  $f_t$  para el TFET de grafeno con tres, cinco y siete capas de hBN.  $f_t$  para TFETs de nanoliones de grafeno con distintos anchos y para el caso de b) siete, c) cinco, d) tres capas de hBN. (Demetrio Logoteta, Gianluca Fiori & Giuseppe Iannaccone, Graphene-based lateral heterostructure transistors exhibit better intrinsic performance than graphene-based vertical transistors as post-CMOS devices, 2014)

En la figura 4-4 se observa que para el caso del TFET de grafeno/hBN presenta un  $f_t$  de entre 58 GHz (para 3 monocapas de hBN) y 0.5 GHz (para 7 monocapas de hBN). En cambio al utilizar nanoliones de grafeno de 2 nm de ancho la  $f_t$  aumenta hasta 132 GHz [19]. Para el mismo FinFET dopado plano en bulto su  $f_t$  es de 269.3 GHz [21]. En este aspecto no hay mucha diferencia y, por lo tanto, el TFET puede mejorar.

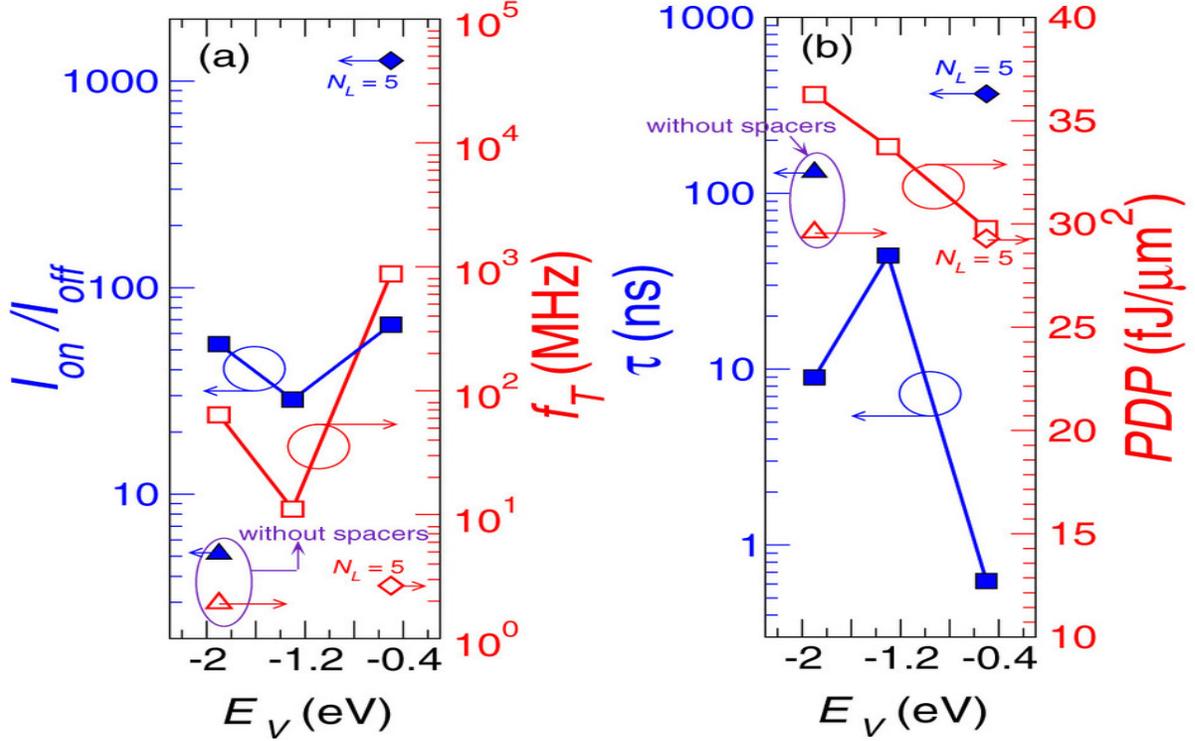


Figura 4-5: Figuras de mérito estáticas y dinámicas de una simulación de un TFET de grafeno con tres capas de hBN. (Demetrio Logoteta, Gianluca Fiori & Giuseppe Iannaccone, Graphene-based lateral heterostructure transistors exhibit better intrinsic performance than graphene-based vertical transistors as post-CMOS devices, 2014)

Para calcular el PDP del TFET se utiliza la ecuación 4-2 y sustituyendo los valores de  $J_{on} \approx 0.37 \mu\text{A}/\mu\text{m}^2$  (densidad de corriente a un voltaje de compuerta de 40 V como se muestra en la figura 3-1 y  $V_{DD}=0.6$  V.), y un tiempo de retraso de aproximadamente 120 ns como se muestra en la figura 4-5 se obtiene un PDP de  $0.26 \text{ fJ}/\mu\text{m}$ , el cual es un valor muy próximo al reportado en las simulaciones ( $\approx 0.3 \text{ fJ}/\mu\text{m}$ ) [18]. Comparando estos datos con los de un MOSFET del 2013, con valores de  $V_{DD}=0.5$  V,  $\tau=0.43$  ps y un PDP de  $1.114 \text{ fJ}/\mu\text{m}$  se observa que el TFET de grafeno actual no cumple con las características deseadas y queda muy por debajo de los estándares actuales [22].

Una heteroestructura de grafeno/hBN presenta una oscilación sub-umbral mínima de de 315mV/dec al utilizar un  $E_V$  de -0.5 eV. El FinFET muestra una SS de 60 mV/dec. La proporción  $I_{on}/I_{off}$  para el TFET de grafeno/hBN con 3 capas de hBN es de 3. En cambio la proporción  $I_{on}/I_{off}$  para el FinFET es de 6425. En cambio en el aspecto de la  $f_t$  el TFET tiene una  $f_t$  de 132 GHz y un FinFET tiene una  $f_T$  de 269.3 GHz. En este rubro el TFET no queda tan atras en comparación con el FinFET y por lo tanto puede mejorar.

# Capítulo 5

## Conclusiones

El objetivo de la presente tesis era ver la factibilidad de utilizar la heteroestructura de grafeno/hBN/grafeno como un transistor de nueva generación que pudiera desplazar a los actuales CMOS. Debido a que la heteroestructura presenta fenómenos físicos interesantes (tuneleo interbandas, presencia de NDC y tuneleo resonante), se puede pensar en aplicaciones que mejoren aspectos en el área de los transistores. Sin embargo se ha justificado en el último capítulo que la heteroestructura vertical de grafeno/hBN sigue sin cumplir aspectos claves para su empleo en la electrónica, por ejemplo sus oscilaciones sub-umbrales siguen siendo elevadas, su proporción  $I_{on}/I_{off}$  es muy baja a comparación de los actuales FETs, su tiempo de respuesta no es óptimo y aunque los TFET de grafeno/hBN tienen ventaja en la disipación de potencia a comparación de los FETs actuales, sin embargo, Los FETs actuales son superiores en aspectos como el tiempo de retraso ( $\tau$ ), el retraso de potencia (PDP), y la frecuencia de corte ( $f_t$ ). Sin embargo esto no quiere decir que dichas heteroestructuras no tengan aplicaciones. Por ejemplo se ha visto su potencial como aplicadores de señales en el intervalo de los terahertz. En este caso solo se debería de mejorar la capacitancia intrínseca del dispositivo. El estudio de las características y deficiencias de la heteroestructura vertical de grafeno/hBN nos permite avanzar hacia alternativas para nuevos transistores sin dejar al lado el empleo de cristales bidimensionales.

# Bibliografía

- [1] Alan Chodos. This Month in Physics History November 17 - December 23, 1947: Invention of the First Transistor. <http://www.aps.org/publications/apsnews/200011/history.cfm>, 2000. [Online; accesado el 28/feb/2015].
- [2] E. Madado. *Sistemas electrónicos digitales*. Alfaomega Marcombo, 1998.
- [3] Cesar. Transistores y sistema de encendido. <http://meatronicautomotriz.blogspot.mx/>, lunes 26 de mayo de2008. [Online; accesado el 28/feb/2015].
- [4] Waser R. *Nanoelectronics and Information Technology*. Wiley-VCH Verlag GmbH & Co, 2005.
- [5] Ten years in two dimensions. *Nature Nanotechnology*, 2(4):725, Octubre 2014.
- [6] A.K. Geim & I.V. Grigorieva. Van der Waals heterostructures. *Nature Perspective*, 499:419–425, Julio 2013.
- [7] A. K. Geim A. Mishchenko. Twist-controlled resonant tunnelling in graphene/boron nitride/graphene heterostructures. *Nature Nanotechnology*, 9:808–813, Septiembre 2014.
- [8] C. Casiraghi. Raman spectroscopy of graphene edges. *American Chemical Society*, 9(4):1433–1441, Marzo 2009.
- [9] Axel Eckmann, Jaesung Park, Huafeng Yang, Daniel Elias, Alexander S. Mayorov, Geliang Yu, Rashid Jalil, Kostya S. Novoselov, Roman V. Gorbachev, Michele Lazzeri, Andre K. Geim, and Cinzia Casiraghi. Raman fingerprint of aligned graphene/h-bn superlattices. *Nano Letters*, 13(11):5242–5246, 2013. PMID: 24156357.

- [10] Saurabh A. Mookerjee. *Band-to-Band Tunneling Field Effect Transistor for low power logic and memory applications: design, fabrication and characterization*. PhD thesis, The Pennsylvania State University.
- [11] Hao Lu & Alan Seabaugh. Tunnel field-effect transistors: State-of-the-art. *Electron devices society*, 499:42–49, Mayo 2014.
- [12] A. K. Geim L. A. Ponomarenko A. Mishchenko M.T. Greenaway T.M. Fromhold K.S. Novoselov & L.Eaves L. Britnell, R. V. Gorbachev. Resonant tunnelling and negative differential conductance in graphene transistors. *Nature communications*, 4(1794):1–5, Abril 2013.
- [13] Ponomarenko et al. Field-effect control of tunneling barrier height by exploiting graphene’s low density of states. *Journal of applied physics*, 113:136502–1–136502–5, Marzo 2013.
- [14] K. S. Novoselov. Nobel lecture: Graphene: Materials in the flatland. *Reviews of modern physics*, 83:837–849, Agosto 2011.
- [15] J. D. Sanchez-Yamagishi & A. F. Young B. Hunt. Massive Dirac fermions and hofstadter butterfly in a Van der Waals heterostructure. *Science*, 340(6139):1427–1430, Junio 2013.
- [16] G. L. Yu & D. C. Elias L. A. Ponomarenko, R. V. Gorbachev. Cloning of Dirac fermions in graphene superlattices. *Nature*, 340(497):594–597, Mayo 2013.
- [17] Daniel Cormode Javier D. Sanchez-Yamagishi & K. Watanabe Matthew Yankowitz, Jiamin Xue. Emergence of superlattice dirac points in graphene on hexagonal boron nitride. *Nature Physics*, 8(5):382–386, Mayo 2012.
- [18] Gianluca Fiori & Giuseppe Iannaccone Demetrio Logoteta. Graphene-based lateral heterostructure transistors exhibit better intrinsic performance than graphene-based vertical transistors as post-CMOS devices. *Scientific Reports*, 4(6607):1–8, Octubre 2014.
- [19] Nayereh Ghobadi and Mahdi Pourfath. A comparative study of tunneling FETs based on graphene and gnr heterostructures. *IEEE Transactions On Electron Devices*, 61(1):186–192, Enero 2014.

- [20] R. Jalil A. K. Geim & K. S. Novoselov L. Britnell, R. V. Gorbachev. Field-effect tunneling transistor based on vertical graphene heterostructures. *Science*, 335:947–950, Febrero 2012.
- [21] S. Krivec, H. Prgic, M. Poljak, and T. Suligoj. Comparison of rf performance between 20 nm-gate bulk and SOI FinFET. In *Information and Communication Technology, Electronics and Microelectronics (MIPRO), 2014 37th International Convention on*, pages 45–50, May 2014.
- [22] Qin Zhang and A. Seabaugh. Can the interband tunnel FET outperform Si CMOS? In *Device Research Conference, 2008*, pages 73–74, June 2008.