

01170



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

**"MULTIPLICADORES DE FRECUENCIA
BASADOS EN TRANSISTORES TIPO FET"**

T E S I S

QUE PARA OBTENER EL GRADO DE

MAESTRÍA EN TELECOMUNICACIONES

Electrica *(Ingeniería)*

P R E S E N T A :

ING. ADELA WINGARTZ PLATA

ASESOR:

DR. OLEXANDER MARTINYUK



MÉXICO, D.F.

2005

M. 342205



Universidad Nacional
Autónoma de México

Dirección General de Bibliotecas de la UNAM

Biblioteca Central



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

Índice

| | Página |
|-----------------------------------------------------------------------------------------------------------------|--------|
| Introducción | 1 |
| Objetivos | 3 |
| 1. Principio de operación de un doblador de frecuencias en base a un transistor FET y modelos de funcionamiento | 4 |
| 1.1. Principales componentes de multiplicadores de frecuencia. | 5 |
| 1.2. Dobladores de frecuencia en base a transistores | 6 |
| 1.3. Modelos del funcionamiento de los transistores tipo FET | 12 |
| 1.4 Principio de operación de un doblador de frecuencias en base a un transistor FET | 22 |
| 2- Estudio de circuitos de microondas utilizados en el manejo de las señales en el doblador de frecuencias | 30 |
| 2.1- Intermodulación | 31 |
| 2.2- Arreglo del circuito como doblador balanceado | 32 |
| 2.3- Análisis de las señales en el doblador balanceado | 35 |
| 2.4- Circuito doblador de frecuencia con un elemento híbrido | 37 |
| 3.- Diseño de un doblador de frecuencias | 40 |
| 3.1- Datos técnicos del transistor tipo HEMT modelo ATF-36077 | 41 |
| 4.- Arreglos del doblador de frecuencias | 56 |
| 4.1- Arreglo con divisor resistivo | 56 |
| 4.2.- Dispositivo híbrido ideal a la entrada del arreglo | 65 |
| 4.3.- Anillo híbrido | 69 |
| 4.3.1.- Análisis de las señales en el anillo híbrido | 69 |
| 4.4.- Arreglo de doblador de frecuencia con dos anillos híbridos | 81 |
| 4.4.1. Cambio en las dimensiones del segundo anillo | 87 |
| 4.5.- Arreglo de doblador de frecuencias con transformadores de cuarto de onda | 91 |
| 4.6.- Arreglo de doblador de frecuencias con un divisor de Wilkinson a la salida | 96 |
| Conclusiones generales | 105 |
| Referencias | 107 |

MULTIPLICADORES DE FRECUENCIA BASADOS EN TRANSISTORES TIPO FET.

INTRODUCCIÓN

En sistemas de telecomunicaciones, las señales de microondas se generan básicamente mediante la multiplicación de frecuencias en sistemas de un solo chip o bien de módulo multichip (MCM). Los multiplicadores de frecuencia se utilizan ampliamente en aplicaciones de microondas con el fin de extender el límite superior de frecuencia de los osciladores variables o fijos en sistemas de comunicación. Los osciladores locales se utilizan básicamente en aplicaciones como estudios atmosféricos y de radio astronomía, así como en un gran número de sistemas de comunicaciones de radar, civiles y militares.

Las señales en frecuencias de microondas se obtienen mediante osciladores de microondas y multiplicadores de frecuencias, que también se emplean en un gran número de sistemas de comunicaciones. Actualmente, se investigan diseños de arreglos que permitan extender el límite superior de las frecuencias en los dispositivos que se utilizan para diferentes aplicaciones de microondas [3]-[8].

Tanto el mezclador como el multiplicador de frecuencias son elementos con los que se cuenta desde hace bastante tiempo, no obstante continúan las investigaciones respecto a su desempeño en arreglos de circuitos multiplicadores de frecuencias a fin de mejorar sus diseños, buscando nuevos recursos y arreglos, aumentando su eficiencia y aplicaciones [3].

Los resultados de experimentos registrados en publicaciones de los últimos años, nos ayudan a tener una visión más amplia de las posibilidades que ofrecen dispositivos, materiales, modelos matemáticos y nuevas tecnologías para encontrar el aprovechamiento de estos recursos en mejoras de los diseños y fabricación de dispositivos multiplicadores para distintas aplicaciones [7].

El presente trabajo inicia explicando las construcciones básicas y usos de diferentes componentes (diodos y transistores que se construyen en base en el material de Galio Arsénico, GaAs) como base para diseñar dobladores [2]. Dobladores y mezcladores de frecuencia tienen el mismo principio de operación, por eso se da una descripción del principio de funcionamiento de los circuitos mezcladores y multiplicadores que trabajan con transistores tipo FET, mencionando las ventajas que ofrecen. Se explica también el uso de componentes híbridos, para circuitos de microondas, obteniendo un arreglo de doblador balanceado consiguiendo la supresión de respuestas no deseadas en la señal de salida. En el Capítulo I de este trabajo se hace una revisión de los diferentes tipos de mezcladores, para

encontrar un arreglo de elementos prácticos y de uso general en la creación de un multiplicador de frecuencias, así como una investigación y descripción de varios métodos del diseño de dobladores de frecuencia.

Diseñamos un arreglo de doblador de frecuencias, en el cual mediante un circuito híbrido de 180° , se divide la señal de entrada y se asegura la supresión de armónicas y frecuencias reflejadas, con señales producto de la división, completamente aisladas y defasadas entre sí en 180° . Cada división de la señal a la entrada, alimenta un multiplicador de frecuencias formado por un transistor tipo HEMT, con polarización óptima para obtener el mayor valor de 2ª. armónica en su respuesta, con circuitos de acoplamiento.

Las señales producto de la multiplicación de frecuencias, al salir de cada arreglo de transistores, se suman en otro acoplador: un divisor de Wilkinson, en donde las componentes de segunda armónica de cada señal se suman constructivamente, obteniéndose una señal de corriente con una frecuencia igual al doble de la de entrada, con valores de pérdidas de conversión mejores a -10 dB en un rango de frecuencias de 4GHz a 7 GHz.

Objetivos:

- Estudio de los transistores como dobladores de frecuencias.
- Desarrollar un circuito doblador de frecuencias que maneja una banda de frecuencias a la entrada de 5 a 10 GHz.
- Comprobar que nuestra propuesta maneja valores aceptables en las pérdidas de conversión.

1. PRINCIPIO DE OPERACIÓN DE UN DOBLADOR DE FRECUENCIAS EN BASE A UN TRANSISTOR FET Y MODELOS DE FUNCIONAMIENTO.

Objetivo: Explicación de los sistemas de telecomunicaciones que usan los dobladores ó multiplicadores de frecuencias, así como las características de los multiplicadores basados tanto en diodos como en transistores. Mostrar el principio de operación de transistores como dobladores, y modelos que lo representan.

En un sistema de comunicaciones de microondas, la potencia del transmisor se aplica a una antena, la cual se diseña para tener las propiedades direccionales apropiadas. El medio en el que se lleva a cabo la propagación entre la antena transmisora y la antena receptora tiene lugar generalmente en la atmósfera. La energía incidente en la antena de recepción se alimenta mediante una línea de transmisión o guía de onda a un receptor. Así como para frecuencias más bajas de radio, los receptores generalmente son del tipo superheterodinos, en los cuales la modulación en la portadora se transfiere a una frecuencia menor o intermedia mediante el proceso de cambio de frecuencia. Esto se lleva a cabo mediante el aumento en frecuencia de la señal recibida con la señal de un oscilador local en un dispositivo no lineal: el mezclador o doblador.

Los osciladores convencionales que se utilizan para generar señales de microondas, funcionan en base a transistores con las configuraciones necesarias. Los dispositivos convencionales tales como triodo de vacío no podrían trabajar en altas frecuencias. Por eso, se desarrollaron dispositivos que utilizan diferentes métodos de generación de microondas. ejemplos de esto son los diferentes dispositivos utilizados en la generación de ondas de altas frecuencias como el klystron, el magnetrón y el tubo de onda viajera.

Finalmente, la modulación se extrae a partir de la señal de frecuencia intermedia en un detector, o demodulador, se puede incluir un amplificador en la frecuencia de la portadora, dependiendo del desarrollo requerido.

Los elementos más importantes de un sistema de transmisión de microondas se describen en la figura 1:

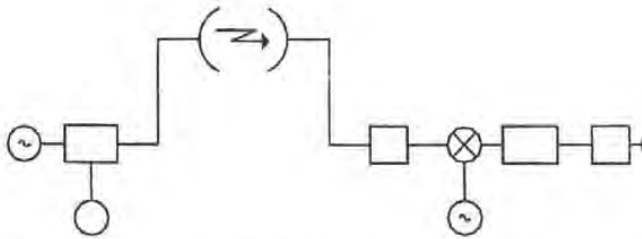


Figura 1. Un sistema de comunicación en microondas: A, fuente de potencia de RF; B, amplificador; C, fuente de modulación; D, antena transmisora; E, antena receptora; F, amplificador RF; G, doblador; H oscilador local; I, amplificador de frecuencia intermedia; K, demodulador o detector. (Referencia: Telecommunication systems, Pierre Girard Fontollinet, Artech House, 1986, [1], pág. 15).

1.1 PRINCIPALES COMPONENTES DE MULTIPLICADORES DE FRECUENCIA.

Para elaborar un circuito multiplicador de frecuencias, el dispositivo básico utilizado es el diodo, la construcción de dobladores de frecuencia en base a diodo, aprovecha las características no lineales de corriente-voltaje que ofrecen dichos dispositivos, los cuales producen la multiplicación de armónicas de las señales de microondas. Los diodos del tipo de barrera Schottky pueden trabajar con un rango de frecuencias desde menos de 1 GHz hasta más de 300 GHz. El modelo original del diodo, creado por W. Schottky, se basa en la consideración de que en el análisis de señal grande, el voltaje aplicado (señal I.O.), se utiliza sólo para variar la conductancia y la capacitancia del diodo. De esta forma, la conversión de frecuencias ocurre por medio de los elementos lineales y variantes en el tiempo que se emplean en el análisis de señal pequeña.

Las pérdidas de conversión son la relación que nos indica la potencia aprovechada por el dispositivo mezclador o doblador de frecuencias, así como la potencia necesaria para su funcionamiento. El factor óptimo de potencia disipada en el transistor es de 3 a 6 dBm.

Las pérdidas de conversión son una figura de mérito que necesitamos conocer al trabajar con transistores, nos indica la relación entre la potencia disponible aplicada en la fuente con la potencia entregada a la salida del transistor, como medida de la eficiencia de nuestro dispositivo:

$$\text{Pérdidas de conversión: } L = \frac{\text{Potencia entregada a la salida del dispositivo}}{\text{Potencia entregada disponible desde la fuente}} \quad (1.1)$$

En el desarrollo de la investigación acerca del comportamiento del multiplicador de frecuencias, y en los primeros trabajos realizados para entender tanto su funcionamiento.

como sus posibles aplicaciones, se obtuvo una mejor comprensión tanto del su uso como de su diseño. La investigación de la aplicación de los diodos semiconductores como mezcladores de microondas empezó en los MIT Radiation Laboratories como parte del desarrollo del radar, al principio de los años 40, pero fue hasta 1948 cuando se creó el primer arreglo de circuitos del mezclador que utilizaba diodos. Las posteriores mejoras en la fabricación de este tipo de circuitos y la comprensión de su funcionamiento, también aumentaron el rendimiento de este tipo mezcladores. Los primeros trabajos teóricos acerca del comportamiento del diodo, se lograron con métodos numéricos, así como el uso de programas de computadora en los cuales se simula el comportamiento de los dispositivos, con resultados que tienen gran similitud con las mediciones experimentales.

Como ejemplo de trabajos y propuestas recientes en el uso de los diodos como componentes de multiplicadores, puede mencionarse una propuesta de X. Mélique y J. Carbonell [2], que presenta arreglos de diodos, específicamente diodos de heteroestructura HBV's con los que se presentan arreglos de diodos de alta calidad fabricados en base a capas de InP, con señales RF en una amplia banda de frecuencias con ondas de hasta 110 GHz, y usando un arreglo de diodos, alimentado con un alto valor de voltaje de hasta 12V.

Como resultado, actualmente los mezcladores y multiplicadores, en especial los basados en diodos tipo Schottky ya alcanzaron su máximo desarrollo y rendimiento, así como en métodos de fabricación, y tienen aún ventajas importantes, por lo que otras tecnologías, como las del mezclador o multiplicador de frecuencias basado en transistores tipo FET tienen pocas posibilidades de desplazarlos por completo. Sin embargo, éste último tipo de mezcladores se puede utilizar para aplicaciones que trabajan hasta los 50 GHz, obteniéndose una mejor respuesta y figura de ruido del sistema.

1.2 DOBLADORES DE FRECUENCIA EN BASE A TRANSISTORES.

De la misma forma en que las características no lineales de los diodos se utilizan para generar un espectro de salida formado por la suma y la diferencia de frecuencias de dos señales de entrada, generándose el proceso de mezclado o multiplicación de frecuencias, podemos trabajar con dispositivos basados en transistores tipo FET, los cuales también presentan una característica no lineal, que les permite funcionar como mezcladores o multiplicadores, además ofrecen alta ganancia. Los multiplicadores, con aplicación en la generación de microondas, se emplean básicamente en receptores, y se utilizan para extender el límite superior de frecuencia de osciladores variables o fijos en sistemas de comunicación que también pueden construirse en tecnología MMIC para un gran número de aplicaciones.

Así como se aprovecha la característica exponencial de la relación entre el voltaje aplicado y la corriente de salida en los diodos para aplicaciones en multiplicadores, para generar efectivamente las armónicas, también se utiliza la opción de los transistores MESFET contruidos de galio arsénico (GaAs), para circuitos multiplicadores de frecuencia, por que la relación cuadrática que existe entre el voltaje de la compuerta (o gate) y la corriente de drenaje (drain) de un MESFET ideal presenta una característica importante para su uso como doblador de frecuencia.

El análisis teórico de las propiedades de las señales en el caso del mezclador basado en el MESFET de GaAs, muestra que a partir de los parámetros del circuito equivalente del transistor, el dispositivo genera el mezclado de frecuencias cuando se varían los elementos de señal pequeña mediante una señal de oscilador local, aplicada generalmente en las terminales de compuerta y fuente. La transconductancia del transistor, como función del potencial entre la compuerta y la fuente de V_{gg} , para un valor del voltaje entre el drenaje y la fuente de V_{dd} , tiene un máximo sobre la curva característica I-V del transistor, por lo cual el transistor se polariza para los voltajes en los que se presente este valor máximo de transconductancia.

Los multiplicadores de frecuencia basados en el FET (Field Effect Transistor, en inglés, o Transistor de efecto de campo), en especial los fabricados con material de silicio, se han utilizado en receptores desde los años sesenta, pero sólo hasta épocas recientes se han tomado en cuenta los multiplicadores de FET fabricados en GaAs. Los primeros arreglos que los incluían operaban en UHF y se obtenían ganancias de conversión, pero con valores de figuras de ruido que necesitaban mejorarse, como muestran los resultados de las primeras investigaciones [3], donde los circuitos de mezcladores de frecuencias con FET de GaAs, se alimentan con señales de entrada de 3 GHz.

Con el uso de transistores tipo FET en mezcladores y multiplicadores de frecuencias, se obtienen varias ventajas en comparación con los que trabajan con diodos, tales como menor ruido e intermodulación, una menor potencia de entrada LO. Además, se presenta la posibilidad de realizar ganancia de conversión en lugar de pérdidas de conversión. Un receptor que usa un mezclador de FET necesita menos pasos de amplificación y de filtración para su funcionamiento. Los mezcladores basados en FET en la práctica, generalmente tienen una pérdida de conversión de entre 4 y 7 dB. Además, las pérdidas de conversión en un mezclador FET dependen de la potencia de la señal OL, y los valores mínimos de las pérdidas de conversión generalmente ocurren para potencias de LO entre 0 y 10 dBm. Los primeros estudios de circuitos del uso de los FET como mezcladores "up-convert", muestran que es posible obtener una ganancia de conversión total de hasta 3.5 dB en la conversión de 70 MHz a 6GHz [4].

Debido a que los diodos, como elementos de circuitos de microondas, además tienen buena respuesta para usos en circuitos de mezcladores y multiplicadores balanceados y son más económicos, el uso de mezcladores de FET por parte de diseñadores e investigadores tardó algunos años en llevarse a cabo. Sin embargo, por los bajos niveles de distorsión y alta estabilidad, obtenidos en mezcladores de FET, así como de una ganancia mucho mayor, se considera cada vez más el uso de este tipo de dispositivos tanto en mezcladores como en multiplicadores, con el desarrollo de los FET's de alto desempeño.

Para frecuencias cercanas a 1 GHz, el transistor de tipo MESFET es la opción que ofrece las mismas ventajas que el de tipo FET presenta a menores frecuencias. El transistor tipo MESFET, es un transistor tipo JFET que utiliza en su fabricación galio arsénico y una compuerta de unión tipo Schottky, que puede trabajar en la región de frecuencias de microondas. El transistor tipo MESFET, debido a su mayor movilidad de electrones, comparado con el que se obtiene en el material de silicio, se usa en el diseño de circuitos integrados de microondas tales como mezcladores y multiplicadores debido a que trabaja con un alto rendimiento, mayor ganancia, y potencia de salida para frecuencias del orden de hasta 50 GHz. Los MESFET presentan también una mayor velocidad de saturación de los electrones, y menor figura de ruido en amplificadores, debido a la alta movilidad que los electrones logran en el material de GaAs. Dicha situación se presenta también en mezcladores de doble compuerta, los cuales, tienen una compuerta para la señal LO y la otra para la entrada RF, con un buen aislamiento entre ambas señales de entrada, para su uso como mezcladores.

Los mezcladores de frecuencias pueden trabajar como multiplicadores cuando se maneja la señal de oscilador local (LO) igual a la de RF; basados en MESFET de GaAs, presentan mayor ganancia y potencia de salida. Aunque son componentes electrónicos de microondas que no se utilizan comúnmente, tienen importantes ventajas sobre otras tecnologías, porque trabajan en amplios anchos de banda con ganancias de conversión mayores a la unidad. En comparación con los MESFET, se obtienen multiplicadores de alta frecuencia. Para arreglos en los que se utilizan cadenas de multiplicadores de diodo, frecuentemente se necesitan amplificadores de alta ganancia y potencia, los cuales consumen más energía que el resto del receptor, por lo cual los multiplicadores basados en MESFETs son una opción eficiente y de bajo consumo.

La estructura del MESFET de GaAs, tiene una longitud en dirección del flujo de electrones de hasta $0.25\mu\text{m}$ para dispositivos de telecomunicaciones. Debido a la alta movilidad de los electrones que se puede lograr en el canal de GaAs, y mayor velocidad de saturación en el

canal corto del dispositivo, el tiempo de tránsito del electrón en el canal es del orden de algunos picosegundos.

La figura 2 muestra una sección transversal de un MESFET. El canal es una capa epitaxial moderadamente dopada, creada sobre un sustrato sin dopar. Al aplicar un voltaje de a ambos extremos del canal, se crea un campo eléctrico longitudinal. En operación normal, el campo longitudinal aumenta hasta un valor que acelera los electrones a su velocidad de saturación, creando una corriente desde la fuente al drenaje. La compuerta (gate) crea, mediante el voltaje de alimentación, una región empobrecida en portadores de carga que se extiende en parte del canal, y mediante la aplicación de una variación en el voltaje de la compuerta a fuente (o source), aumenta el espesor de esa región, y consecuentemente, se reduce el ancho del canal de conducción, así como la corriente del mismo.

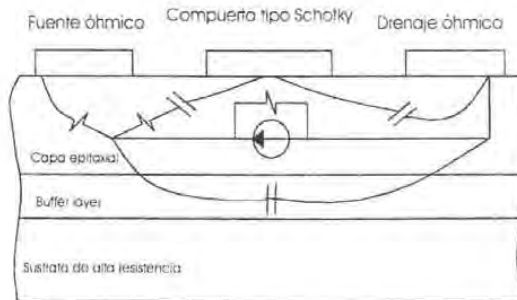


Fig. 2.- Corte transversal de la estructura del FET y su relación con el circuito equivalente. (Referencia: S Maas, Mixers. Notwood, MA: Artech House, 1988, pág. 65).

En el caso del MESFET de GaAs, su operación se caracteriza por la alta velocidad de saturación los electrones. En este material se alcanzan grandes velocidades en los electrones, trabajando con un valor de campo eléctrico relativamente bajo, en comparación con el que se necesita para el caso del FET de silicio. Debido a estas condiciones, los electrones pueden moverse a una velocidad de saturación a través de la mayor parte del canal. Obteniéndose tiempo de tránsito muy corto, y una alta capacidad de respuesta en frecuencia. A diferencia del caso que se presenta en los JFET de silicio, la condición de saturación de corriente no se presenta porque el canal se "obstruya", sino porque ya no se puede aumentar aún más el valor de la caída del voltaje en el canal.

En la figura 3 se muestra cómo es la formación de la capa del dipolo, que se concentra debajo de la salida de la compuerta. Para voltajes muy bajos de drenaje-fuente (drain-source), menores a 0.2-0.3 V, los electrones en el canal se mueven a una velocidad proporcional a la magnitud del campo eléctrico, el cual es proporcional al voltaje drenaje-

fuelle. La corriente es proporcional al grosor del canal para un voltaje drenaje-fuelle, por lo que canal del MESFET funciona como un resistor controlado por el voltaje de la compuerta (gate), en esas condiciones se dice que opera en su región lineal. Cuando el voltaje drenaje-fuelle aumenta a mayores valores, el canal va disminuyendo su grosor del lado de la compuerta más cercano al drenaje. Aunque la corriente debe ser la misma a través de todo el canal, la velocidad del electrón cerca del lado del drenaje aumenta, así como el campo eléctrico, debido a que el canal de conducción es más estrecho en ese punto que cerca del lado de la fuente.

Un factor importante en la determinación de la corriente, es el número de electrones móviles, así como la velocidad a lo largo del canal, debida al efecto de la saturación de la velocidad en los electrones del lado del drenaje, $v = \mu E$, donde μ es la movilidad para el material y el campo dados, y E es el campo eléctrico suministrado.

Se obtiene la gráfica de la velocidad de los electrones que muestra que cerca de la fuente, el decremento en el número de electrones móviles en la región de saturación es pequeño. Debido a la relación lineal entre el campo eléctrico y la velocidad, la modulación del espesor del canal da como resultado un pequeño incremento en la corriente. Cerca del drenaje, donde el ancho del canal es más angosto, la velocidad se satura, y cuando el voltaje de drenaje a fuente llega a un valor suficientemente alto, los electrones llegan a su velocidad de saturación en el lado del drenaje.

Los electrones viajan a una velocidad de saturación, con lo que la densidad de carga aumenta, entonces se forma una región de acumulación de electrones, con densidad de carga neta negativa. Entre la parte más angosta del canal y el contacto del drenaje, los electrones permanecen a una velocidad de saturación, pero entonces, el canal se abre abruptamente, resultando en una reducción de electrones y una carga positiva neta, debida a los átomos donadores ionizados que se encuentra en el otro lado del punto en el que se reduce al máximo el canal de conducción.

Por eso, se presenta el efecto de dispersión de los electrones debido a los átomos de dopaje, por lo que los electrones alcanzan una velocidad de saturación.

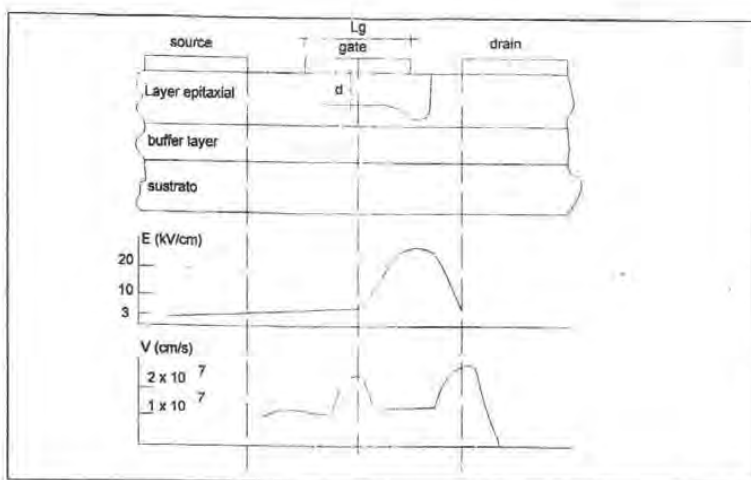


Fig. 3.- Campo eléctrico y velocidad de los electrones en el canal de conducción del transistor (Referencia: S Maas, Mixers. Notwood, MA: Artech House, 1988, pág. 61).

Para aprovechar las características del MESFET en distintos arreglos y circuitos, se necesita una descripción cuantitativa de su operación, mediante un modelo, que incluya tanto las no linealidades del FET, que son las que ocasionan el fenómeno del mezclador o doblado de frecuencias, al igual que sus características lineales, en un circuito equivalente con una combinación de ambos tipos de elementos: lineales y no lineales. El análisis teórico del MESFET, en el que se representa el circuito equivalente, así como un circuito en el que se representan las señales que intervienen en su funcionamiento, y sus respectivas frecuencias (señal L.O., imagen y señal de salida).

Otro tipo de construcción de transistor que podemos considerar, es el HEMT (High Electron Mobility Transistor, sus iniciales en inglés), el cual es básicamente un MESFET fabricado sobre un material de heterounión (AlGaAs sin dopar), entre otras dos capas de GaAs que presenta mayor movilidad de electrones y consecuentemente, aún mayor velocidad de saturación que en la opción de GaAs, aumentando la ganancia y reduciendo la figura de ruido. Presenta otra opción en los elementos que pueden utilizarse en mezcladores o dobladores de frecuencia.

Las características que presentan los HEMT, (mayor movilidad y mayor velocidad de saturación de los electrones) se deben a que no funciona en base a GaAs dopado que dispersa a los electrones, por lo que alcanzan una alta velocidad a través de todo el material.

La movilidad del electrón se incrementa aún más a bajas temperaturas consiguiéndose niveles de temperaturas de ruido muy bajos.

El circuito equivalente de los transistores HEMT es casi igual al del MESFET de GaAs, aunque la curva característica I/V que representa al HEMT en el drain es con una pendiente menor, lo cual significa que la resistencia de drenaje a fuente es por lo general menor que en el MESFET. La transconductancia de un HEMT aumenta muy rápidamente con el voltaje de la compuerta, por lo que el dispositivo tiene un comportamiento más “no lineal” que el MESFET de GaAs. Por lo tanto, también se necesita de una potencia relativamente baja en LO para obtener buenos valores de pérdidas de conversión. Debido a que la capa de conducción es más delgada en los HEMT, se crea un menor número de electrones por unidad de área en el canal de conducción. Para corregir esta característica, se hacen construcciones que utilizan múltiples capas de heterouniones con las que pueden conseguirse buenos niveles de corriente y de potencia para alta frecuencia.

Debido a que la variación de la transconductancia en el tiempo es la principal contribución a la acción del mezclador o doblador de frecuencias, se busca aumentar el rango de frecuencias en las que se presenta dicha variación. Se busca maximizar este rango de frecuencias y conseguir que permanezca constante en la región de corriente de saturación para todo el ciclo de la señal aplicada LO. Para eso, se polariza el transistor a un valor cercano al voltaje de corte. Además, es necesario corto circuitar el drenaje, tanto para la frecuencia fundamental LO, como para todas sus armónicas, evitando de esta forma variaciones en el voltaje aplicado a la capacitancia de compuerta a drenaje, obteniendo una mayor estabilidad en el multiplicador.

El HEMT presenta un alto valor de transconductancia, por lo que es capaz tanto de amplificar como de multiplicar frecuencias. Por lo tanto, el mezclador o multiplicador no debe presentar una ganancia lineal en la frecuencia de la señal de entrada, porque pueden aparecer componentes de la señal aplicada, (no deseadas) en la salida. Las componentes de la señal aplicada se pueden suprimir por medio del acoplamiento, por lo que el circuito de acoplamiento en la salida se calcula para la señal de frecuencia IF.

1.3 MODELOS DEL FUNCIONAMIENTO DE LOS TRANSISTORES TIPO FET.

Para lograr un modelo básico que explique el funcionamiento del FET, que obtenga los parámetros de la señal pequeña: la conductancia del drenaje g_d , la transconductancia g_m y la capacitancia C_{gs} , se deben tomar en cuenta las condiciones de flujo de corriente que se presentan para distintos valores de voltaje. El campo eléctrico necesario para obtener la

saturación de la velocidad de electrones, es aproximadamente de 3×10^3 V/cm en el material de GaAs.

Existe un análisis numérico bidimensional [5], que utiliza ecuaciones básicas para obtener la distribución de los electrones en el canal de conducción de un transistor, con el fin de encontrar una expresión con los elementos de su circuito equivalente que nos represente su comportamiento.

En el análisis se utiliza la ecuación de Poisson y la ecuación de la continuidad de corriente, para proponer un modelo de la conductancia del drenaje, que describa las características de corriente-voltaje del dispositivo. El análisis numérico bidimensional en el que se resuelven simultáneamente ambas ecuaciones obtiene una imagen eficiente de su operación.

Del análisis necesitamos obtener principalmente la distribución de la corriente, la longitud del canal, el número total de portadores de carga en la vecindad del drenaje, que decrece al incrementarse el voltaje en el mismo, por lo que la única forma de incrementar la corriente del drenaje, es a través del vector de velocidad, de manera que aumente su componente en dirección del eje x (dirección fuente a drenaje).

Se puede proponer un modelo para el J-FET, conociendo el cambio gradual de la concentración de electrones, en la capa de material en donde se lleva a cabo su movimiento. La ecuación de Poisson se resuelve en función de la distribución aproximada de electrones. El vector velocidad de los electrones, incluyendo el efecto de la velocidad de saturación, se calcula para la distribución del potencial en el canal de conducción, que se obtiene como solución a la ecuación de Poisson. Las características de voltaje y corriente se calculan a partir de un análisis bidimensional. Con este análisis podemos obtener, los parámetros de señal pequeña: g_d , conductancia del drenaje, g_m , transconductancia, y C_{gs} , capacitancia entre la compuerta y la fuente.

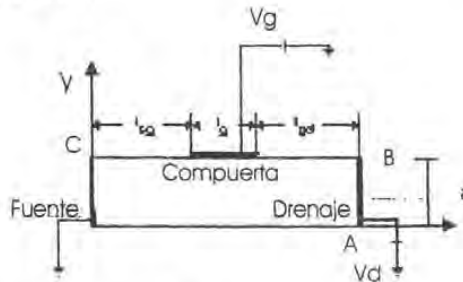


Fig. 4.- Diagrama del transistor analizado.

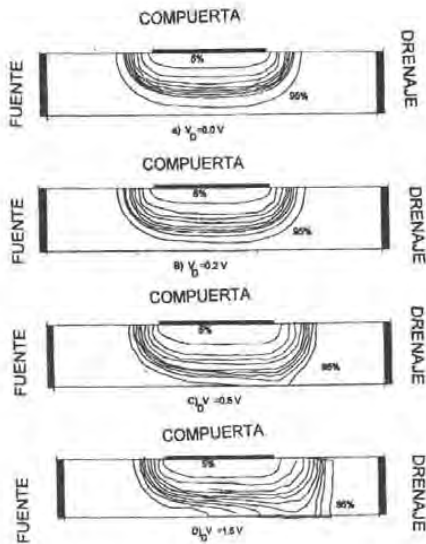


Fig. 5.- Contornos de la distribución de la densidad de electrones, con un voltaje de polarización =0 V (Referencia: Drain conductance on FETs, [4] pág. 547).

Si tenemos un modelo esquemático del FET como el que se muestra en la figura 4, podemos iniciar su análisis bidimensional, a partir de las ecuaciones básicas de Poisson y de la continuidad en la corriente, para describir el movimiento de los electrones, en la operación del transistor, mediante ecuaciones diferenciales en derivadas parciales, las cuales son:

$$\nabla^2 \psi = -\frac{q}{\epsilon} (N_D - n) \quad (1.2)$$

$$q \frac{\partial n}{\partial t} = \nabla \cdot \mathbf{J} \quad (1.3)$$

$$\mathbf{J} = qn\mathbf{v} + qD\nabla n \quad (1.4)$$

$$\mathbf{J}_{\text{tot}} = \mathbf{J} + \epsilon \frac{\partial E}{\partial t} \quad (1.5)$$

Donde:

| | |
|-------------|-------------------------------------------|
| Ψ | Potencial |
| n | Densidad de electrones |
| ϵ | Constante dieléctrica |
| E | Campo eléctrico |
| v | Velocidad |
| q | Carga eléctrica |
| N_D | Concentración de donadores en el material |
| J | Densidad de corriente |
| J_{tot} | Densidad de corriente total |
| γ | Índice de deformación o doblamiento |
| α | Posición del punto de corte |
| D | Coefficiente de difusión |
| a | Espesor del canal |
| λ_D | Longitud de Debye |
| V_{bt} | Potencial acumulado |
| V_G | Voltaje en la compuerta |

Para tener un modelo de la distribución de electrones en el canal de conducción, podemos conocer el cambio de la distribución a través del mismo, mediante una aproximación senoidal del contorno del canal de conducción, conociendo también la modulación de la longitud del canal en la región cercana a la fuente, mediante la distribución de la densidad de los electrones. Y finalmente el cambio en la dirección del vector velocidad en la cercanía del extremo del drenaje, mediante la solución de la ecuación de Poisson, que muestra el cambio en la dirección de la velocidad de los electrones hacia la componente en x .

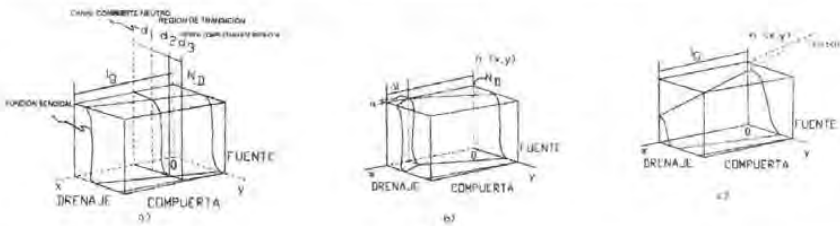


Fig. 6.- Distribución de electrones a) antes del voltaje de corte, b) después del voltaje de corte c) modo de voltaje de corte, (Referencia: Drain conductance on FETs, [5], pág. 549).

Como se muestra en la figura 6, la distribución de electrones en la dirección del eje y se divide en tres regiones: el canal completamente neutro, la región de transición y la región del canal completamente estrecho.

La densidad de la distribución de electrones puede considerarse como una función escalar del campo eléctrico:

Para el canal completamente neutro $0 < y < d_1(x)$

$$n = N_D \quad (1.6)$$

Para la región de transición, $d_1(x) < y < d_1(x) + d$

$$n = N_D [1 - \alpha(x - \gamma)] \frac{1 + \cos \frac{\pi}{d} (y - d_1(x))}{2} \quad (1.7)$$

Para la región completamente obstruida, $d_1(x) + d < y < a$

$$n = 0 \quad (1.8)$$

La solución de la ecuación de Poisson se resuelve bajo condiciones dadas de distribución de densidad de electrones, si asumimos la solución, de la forma:

$$\psi = \psi_0 + \psi_1 \quad (1.9)$$

Donde:

ψ_0 = Potencial en $x = l_g$

ψ_1 = Potencial en $y = 0$

Y asumimos las dos componentes de manera que:

$$\nabla^2 \psi_0 = 0 \quad (1.10)$$

$$\nabla^2 \psi_1 = -\frac{q}{\epsilon} \{N_D - n(x, y)\} \quad (1.11)$$

Considerando que la caída de potencial en la región $l_g < x$, mostrada en la figura 6, es muy pequeña, el voltaje en el drenaje V_D se determina mediante el potencial ψ_1 y ψ_0 en $x = l_g$ y $y = 0$. Asumiendo que en ese punto ψ_1 y ψ_0 son V_0 y V_1 respectivamente, V_D está dado por:

$$V_D = V_0 + V_1 \quad (1.12)$$

La solución a la ecuación de Poisson, nos da el potencial V_p o voltaje de corte, en función de la cantidad de donadores de electrones, en la región de baja densidad, que se extiende, entre el canal y la compuerta en función del potencial ψ_1 .

La apertura en el canal $d_1(x)$, que es una función decreciente de x , también se determina por ψ_1 . El voltaje de corte se define en el punto $d_1(x=lg)=0$, como solución a la ecuación de Poisson para una distancia dentro del canal $d_1(x)<y<d_1(x)+d$

$$V_p = \frac{qN_D}{2\epsilon} (a-d)^2 + \frac{qN_D}{2\epsilon} d(a-d) + \frac{qN_D}{2\epsilon} \left(\frac{1}{2} - \frac{2}{\pi^2} \right) d^2 - (V_n + V_G) \quad (1.13)$$

En la región de transición, formada por un exceso de voltaje, de valor mayor a V_g ($\gamma < x < lg$) y para $0 < y < d$, el potencial Ψ_1 es:

$$\psi_1 = -\frac{qN_D}{4\epsilon} y^2 + \frac{qN_D}{2\epsilon} \left(\frac{d}{\pi} \right)^2 \left(1 - \cos \frac{\pi y}{d} \right) + \frac{qN_D}{\epsilon} \alpha (x - \gamma) \left\{ \frac{1}{2} \left(\frac{d}{\pi} \right)^2 \cos \frac{\pi y}{d} - \frac{y^2}{4} \right\} + g(x) \quad (1.14)$$

donde:

$$g(x) = \frac{qN_D}{4\epsilon} \left(\frac{ad}{2} - \frac{d^2}{4} + \frac{d^2}{2\pi^2} \right) \alpha (x - \gamma) + V_p \quad (1.15)$$

Los parámetros α y γ denotan la relación de la región de baja densidad de electrones y la posición del punto del voltaje de corte, respectivamente, y dependen de la polarización del drenaje.

En la cercanía del drenaje, $\frac{\partial n}{\partial y}$ es una función decreciente de α , por lo tanto, también en la componente de y de la corriente de difusión cuando se incrementa α , por lo que se tiene un decremento en v_y , componente "y" de la velocidad de los electrones. E_x es una función siempre en incremento de V_D , la disminución en v_y , velocidad "y", es un incremento en v_x , velocidad en "x", aún para la región de velocidad de saturación.

La distribución de potencial queda definida en todo el canal, por lo tanto, se puede calcular el valor de la corriente "I" en el drenaje, a partir de la integración de la densidad de corriente, en donde se puede incorporar tanto el efecto de la velocidad de saturación como el del voltaje de corte.

La corriente se calcula a partir de las distribuciones de densidad de electrones asumidas, y estos parámetros se pueden determinar a partir de V_0 o V_1 . El valor de V_0 debe encontrarse de manera que se satisfaga la continuidad de la corriente.

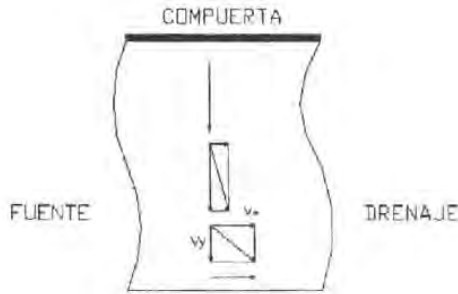


Fig. 7.- Cambios en la dirección del vector de velocidad para diferentes distancias en el canal de conducción, (Referencia: Drain conductance on FETs, [5] pág. 548.

La corriente total en el dispositivo se obtiene mediante la integración de la densidad de corriente a lo largo de un plano "P" que rodea los electrodos:

La corriente del drenaje se calcula para ambos extremos del canal, para $x=0$ y $x=l_g$.

$$I = \int_P \mathbf{J}_{tot} \cdot d\mathbf{s} = \int J_{tot_x} dy \quad (1.16)$$

Donde J_{tot_x} es la componente en x de J_{tot} .

$$I_s = \int_{x=0} J_x dy \quad (1.17)$$

$$I_D = \int_{x=l_g} J_x dy \quad (1.18)$$

Donde:

I_s - Corriente en la fuente

I_D - Corriente en el drenaje

Por lo tanto, V_0 se calcula para $I_s=I_D$. La característica de corriente-voltaje es un resultado del procedimiento anterior.

La conductancia g_d y la transconductancia g_m se obtienen a partir de las características de corriente-voltaje:

$$g_d = \left(\frac{\partial I}{\partial V_D} \right)_{V_G = \text{constante}} \quad (1.19)$$

$$g_m = \left(\frac{\partial I}{\partial V_G} \right)_{V_D = \text{constante}} \quad (1.20)$$

Por otra parte, la carga total Q por unidad de espesor en el dispositivo está dada por:

$$Q = \iint q(N_D - n) dx dy \quad (1.21)$$

Dado que la distribución de n ya se conoce, la capacitancia de compuerta a fuente C_{gs} está dada por:

$$C_{gs} = \left(\frac{\partial Q}{\partial V_G} \right)_{V_D = \text{constante}} \quad (1.22)$$

Los modelos existentes que representan el comportamiento del transistor FET no han sido del todo exactos. El análisis bidimensional mostrado, representa una manera más exacta de modelar la corriente en el dispositivo, aunque es muy complejo y requiere de mucho tiempo de cálculo de simulación en computadora, por lo que se prefieren otros modelos más prácticos para modelar el funcionamiento del FET.

Para utilizar un dispositivo como el FET en un multiplicador o doblador de frecuencias, se construye primero un modelo que pueda simular el comportamiento del dispositivo. El modelo debe hacer uso de los valores eléctricos medidos en el transistor e interpretarlos mediante fórmulas empíricas aproximadas.

Existen varios análisis que utilizan modelos o circuitos equivalentes, que simulan el comportamiento del dispositivo, y que pueden utilizarse en el diseño de mezcladores, nuestro análisis se basa en el circuito equivalente del FET de señal grande y de señal pequeña que proporcionan un modelo exacto no lineal del transistor de FET, y que pueda simularse en programas de computadora.

La operación del mezclador y del multiplicador dependen básicamente de la variación de la transconductancia, (la primera derivada de la característica I/V del gate). La transconductancia del FET; dI_D/dV_G , es la relación que determina la conversión de frecuencias en los mezcladores, con el voltaje de compuerta a fuente (y algunas veces compuerta a drenaje), por lo que es de especial importancia que el modelo anticipe exactamente el comportamiento de dicha transconductancia, para cualquier combinación de voltajes de polarización.

En el modelo aparecen elementos tales como las capacitancias de compuerta a fuente y de compuerta a drenaje entre otros, y aunque no contribuyan de manera importante al proceso de multiplicación o mezclado, es preciso modelarlas con exactitud, debido a que también de su valor promedio depende la magnitud de la impedancia de entrada. En la mayoría de los mezcladores y dobladores activos, la señal LO se aplica a la compuerta, y esta señal de voltaje alterno ocasiona que varíen las capacitancias, mismas que pueden determinarse sólo si la no linealidad capacitiva está bien representada en el modelo.

En el caso de los MESFETs de GaAs, sus primeros modelos se desarrollaron para mejorar el entendimiento de la operación de éstos dispositivos, de manera que pudieran aprovecharse en el programa simulador de circuitos SPICE. Las limitaciones de los primeros modelos fueron evidentes, aunque a través de varios trabajos e investigaciones, actualmente se han mejorado. Los modelos más utilizados son los desarrollados por Curtice y Eitenberg, Materka y Kacprak, y el de Statz.

La figura 8 muestra el circuito equivalente no lineal de un MESFET: está formado por cinco elementos no lineales: C_{gs} , C_{gd} , I_d , y dos diodos (en c.c.), los cuales se controlan por medio de los voltajes, V_g y V_d , o sea, los voltajes internos de compuerta y drenaje, que incluyen las caídas de voltaje a través de las resistencias parásitas R_s y R_d : las resistencias primarias de contactos óhmicos en la fuente y el drenaje respectivamente.

Todos los demás elementos en el circuito equivalente son lineales, tales como la resistencia R_g , que es la resistencia del metal de la compuerta del FET, y R_i , la resistencia de la parte óhmica en la región de estrechamiento del canal de conducción. Los diodos representan la unión de la compuerta, y tienen un pequeño efecto siempre y cuando el voltaje a través de éstos, no exceda su voltaje máximo, de aproximadamente 0.5V: si se excede, los diodos empiezan a conducir y a restringir el voltaje de unión a un valor positivo bajo.

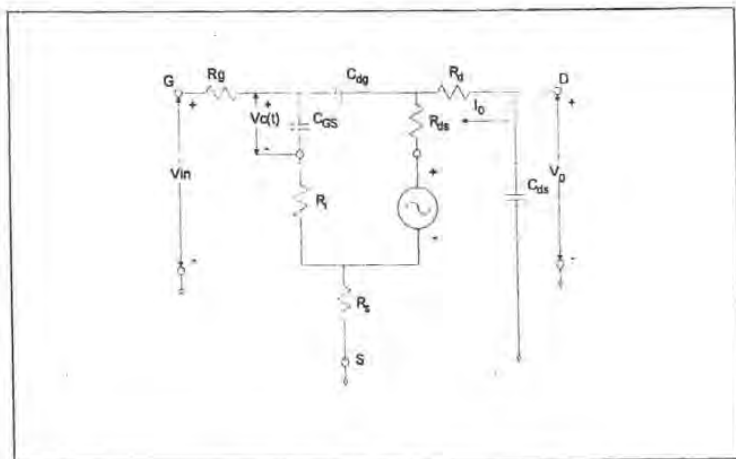


Fig. 8. Circuito equivalente del transistor MESFET de GaAs (Ref.: Performance of GaAs MESFET Mixers at X Band, [6] pág. 351).

C_{gs} y C_{gd} son las capacitancias parásitas de compuerta a fuente y de compuerta al drenaje, al igual que las de un diodo Schottky, se definen como capacitancias diferenciales. El cambio de la carga en la región de estrechamiento junto con el voltaje, de manera distinta de como sucede con el diodo, son funciones tanto de V_g , como de V_d :

$$C_{gs}(V_g, V_d) = \left. \frac{\partial Q_d}{\partial V_g} \right|_{V_d = cte} \quad (1.23)$$

$$C_{gd}(V_g, V_d) = \left. \frac{\partial Q_d}{\partial V_g} \right|_{V_g = cte} \quad (1.24)$$

Donde Q_d es la carga total positiva en la región de estrechamiento.

El otro elemento no lineal en el circuito equivalente del MESFET es I_d , la corriente del drain o drenaje, que también es función tanto de V_g como de V_d . La transconductancia $=\partial I/\partial V_g$ se puede encontrar a partir de:

$$g_m(V_g, V_d) = \frac{\partial I_d}{\partial V_g} \quad (1.25)$$

La ganancia de conversión se obtiene en función de los parámetros del circuito equivalente [6].

1.4 PRINCIPIO DE OPERACIÓN DE UN DOBLADOR DE FRECUENCIAS EN BASE A UN TRANSISTOR FET

Para lograr un circuito que nos dé como resultado un efecto de mezclador o de doblador de frecuencias, que sea capaz de actuar como un interruptor para la frecuencia de la señal LO, y que también sea lineal para evitar la intermodulación, necesitamos modelar el transistor de GaAs tipo FET, en donde se utiliza la resistencia del canal de conducción como una resistencia variable en el tiempo.

El mezclado de frecuencias se origina de manera convencional, aplicando una señal grande LO y una señal pequeña RF a un dispositivo no lineal; la señal LO modula la conductancia para la frecuencia a la que se trabaja, generando una señal de corriente con armónicas de distinto orden a las señales de alimentación, con lo que se obtiene la conversión de frecuencias. El canal no polarizado opera como un resistor, cuyo valor puede variarse cambiando la señal de voltaje con la que se alimenta a la compuerta [6].

Para llevar a cabo la acción del doblador, el MESFET opera en configuración de fuente común (common source): la señal LO se aplica a la compuerta, y finalmente, la señal IF de salida se filtra del drenaje. En la 1ª. representación del circuito equivalente, el doblado de frecuencias ocurre en un FET cuando los elementos de señal pequeña, varían en una relación periódica mediante la acción de una señal grande de oscilador local (LO), alimentado en la terminal de la compuerta. La figura 9 es una gráfica de la transconductancia en función del voltaje de polarización V_{gg} , para un valor de voltaje V_{dd} de 3.0 V.

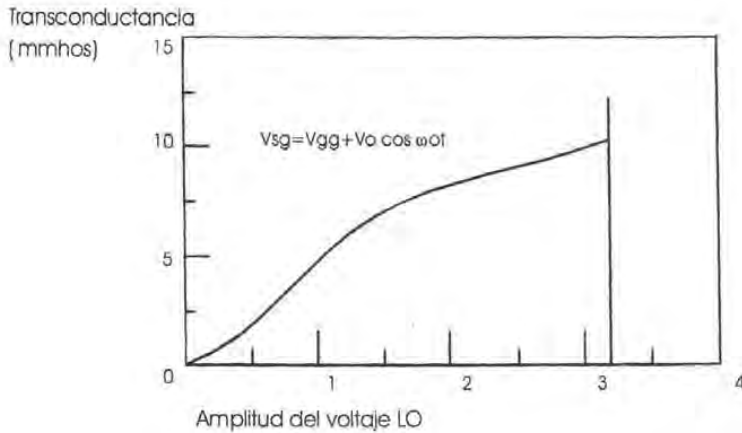


Fig. 9. Transconductancia de conversión como función de la señal aplicada LO, (Ref.: Performance of GaAs MESFET Mixers at X Band, [6] pág. 354).

El análisis completo de un transistor usado como mezclador o doblador debe dar como resultado la expresión para las pérdidas de conversión, incluyendo los efectos de la capacitancia no lineal del circuito equivalente del transistor, representados en los análisis de señal grande y de señal pequeña.

Las propiedades de señal pequeña, tales como pérdidas y nivel de ruido dependen de las señales de voltaje y corriente de la señal grande producidas en el transistor por la señal de entrada LO, de la cual la corriente y voltaje pueden describirse en series de Fourier como:

$$V_L(t) = \sum_k V_k \sum_{n=-\infty}^{\infty} e^{jk\omega_0 n t} \quad (1.26)$$

$$\bar{i}_e(t) = i_c(t) + i_d(t) \quad (1.27)$$

Donde:

$i_e(t)$ - corriente a la salida del transistor.

$i_c(t)$ - corriente en el capacitor.

$i_d(t)$ - corriente en el resistor.

En la operación del transistor como mezclador, si en presencia del voltaje de polarización se alimenta también una señal grande de LO, en las terminales compuerta-fuente, la

transconductancia se convierte en una función variante en el tiempo $g_m(t)$ con un periodo igual al de LO, por lo que se puede representar de la siguiente manera:

$$g_m(t) = \sum_{k=-\infty}^{\infty} g_k e^{jk\omega_{OL}t} \quad (1.28)$$

donde:

$$g_k = \frac{1}{2\pi} \int_0^{2\pi} g(t) e^{-jk\omega_{OL}t} d(\omega_{OL}t) \quad (1.29)$$

Donde:

ω_{OL} = frecuencia de la señal LO.

El factor de amplificación en un transistor es $\mu(t) \cong R_d g_m(t)$, donde $R_d = R_0$, es la componente promedio en el tiempo de la resistencia del drenaje; cuando se alimenta con una segunda señal pequeña $V_c(t)$, de magnitud mucho menor a la señal LO, y de frecuencia $\omega_1 \neq \omega_{OL}$, ésta pasa por la capacitancia de la compuerta, C_{sg} , y debido a la acción no lineal del cambio de la transconductancia, variante en el tiempo, se genera una señal $\mu(t)V_c(t)$, reemplazando la fuente convencional en el FET por una fuente $V_c(t)$ en el circuito del drenaje, ocasionando el proceso de mezclado o cambio de frecuencias en el FET, puesto que la señal de voltaje generada posee componentes de frecuencia $|n\omega_0 \pm \omega_1|$, donde "n" tiene valores enteros. Debido a que $V_c(t)$ es pequeño, se consideran los productos del mezclado de frecuencias que son función de la frecuencia RF: ω_r .

En la figura 10 se muestran los circuitos de alimentación, de imagen y de IF; V_1, V_2, V_3 e I_1, I_2, I_3 representan las amplitudes complejas del voltaje y la corriente de la señal de entrada, su imagen y la componente de la señal IF, respectivamente en un mezclador, en la compuerta, y V_4, V_5, V_6 e I_4, I_5, I_6 son las amplitudes de corriente y voltaje de las componentes en el drenaje. Existe la respuesta de la imagen, que se presenta cuando la frecuencia de RF es $\omega_r = \omega_0 \pm \omega_1$, lo que genera que a la salida tengamos una señal de frecuencia igual a $\omega_r \pm \omega_0 = 2\omega_0 \pm \omega_1$, ω_1 y $-\omega_1$, esta última frecuencia se llama la respuesta imagen del mezclador, que se necesita eliminar, aunque es muy difícil de distinguir de la respuesta directa. Puede eliminarse sólo mediante el filtrado la señal RF a la entrada del mezclador.

Si la señal de entrada es alimentada por una fuente de voltaje E_1 que tiene una impedancia interna Z_1 , y una frecuencia ω_1 ; así como las demás componentes de frecuencia, incluida la señal a la frecuencia deseada de ω_3 . Tomando en cuenta las terminaciones en impedancias complejas, entonces podemos relacionar el voltaje y las corrientes en las terminales compuerta-fuente y drenaje-fuente, V_k e I_k en la siguiente forma:

$$V_k = E_k - I_k Z_k, \quad (k=1, 2, \dots, 6) \quad (1.30)$$

Donde $E_k=0$ para $k \neq 1$.

ω_p - Frecuencia de la señal LO.

ω_1 -Frecuencia de la señal RF.

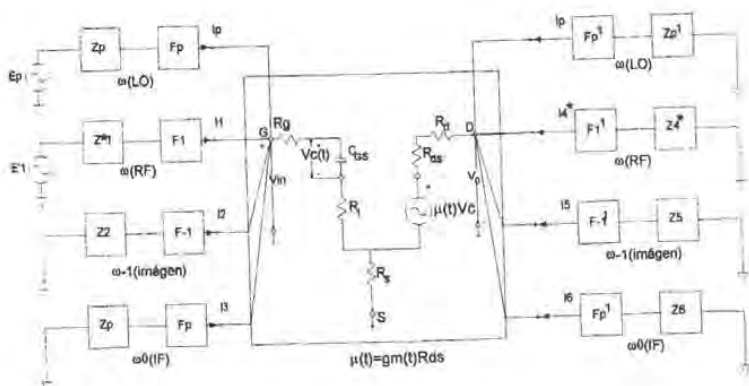


Fig. 10.- Circuito equivalente del transistor mostrando las señales de entrada, salida e imagen, (Ref.: Performance of GaAs MESFET Mixers at X Band, [6] pág. 352).

Se representan también filtros ideales marcados con F_k y F_k' , los cuales representan a los circuitos de acoplamiento, que permiten el paso de sus respectivas frecuencias y eliminan las componentes de las otras señales, con esta representación, obtenemos el resultado del doblado y mezclado en las frecuencias a la salida del circuito.

A partir del circuito equivalente, se pueden establecer las relaciones entre éstas frecuencias mediante el análisis de mallas, en notación matricial tenemos [6]:

$$[E] = [V] + [Z_t][I] = [Z_m][I] + [Z_t][I] \quad (1.31)$$

Donde:

$$[E] = \begin{bmatrix} E_1^* \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad [V] = \begin{bmatrix} V_1^* \\ V_2 \\ V_3 \\ V_4^* \\ V_5 \\ V_6 \end{bmatrix} \quad [I] = \begin{bmatrix} I_1^* \\ I_2 \\ I_3 \\ I_4^* \\ I_5 \\ I_6 \end{bmatrix} \quad (1.32)$$

$[Z_m]$ es la matriz de impedancias del transistor y $[Z_t]$ es la matriz que representa las impedancias en sus terminaciones.

$$[Z_m] = \begin{bmatrix} Z_{11}^* & 0 & 0 & Z_{14}^* & 0 & 0 \\ 0 & Z_{22} & 0 & 0 & Z_{25} & 0 \\ 0 & 0 & Z_{33} & 0 & 0 & Z_{36} \\ Z_{41}^* & 0 & Z_{43} & Z_{44}^* & 0 & 0 \\ 0 & Z_{52} & Z_{53} & 0 & Z_{55} & 0 \\ Z_{61}^* & Z_{62} & Z_{63} & 0 & 0 & Z_{66} \end{bmatrix} \quad (1.33)$$

$$[Z_t] = \begin{bmatrix} Z_1^* & 0 & 0 & \cdot & \cdot & \cdot \\ 0 & Z_2 & & & & \\ 0 & & Z_3 & & & \\ \cdot & & & Z_4^* & & \\ \cdot & & & & Z_5 & \\ \cdot & & & & & Z_6 \end{bmatrix} \quad (1.34)$$

Los elementos de la matriz $[Z_m]$ están en función de las componentes del circuito equivalente del transistor:

$$Z_{ik}(\omega_k) = R_{gm} + R_i + R_s + \frac{1}{j\omega_k C}, \quad (k = 1, 2, 3) \quad (1.35)$$

$$= R_{dr} + R_i + R_s, \quad (k = 4, 5, 6) \quad (1.36)$$

$$Z_{14} = Z_{25} = Z_{36} = R_s \quad (1.37)$$

$$Z_{14} = \frac{-g_0 R_d}{j\omega_1 C} + R_s \quad (1.38)$$

$$Z_{61} = \frac{-g_1 R_d}{j\omega_1 C} \quad (1.39)$$

$$Z_{52} = \frac{-g_0 R_d}{j\omega_2 C} + R_s \quad (1.40)$$

$$Z_{62} = \frac{-g_1 R_d}{j\omega_2 C} \quad (1.41)$$

$$Z_{63} = \frac{-g_0 R_d}{j\omega_3 C} + R_s \quad (1.42)$$

$$Z_{43} = Z_{33} = \frac{-g_1 R_d}{j\omega_3 C} \quad (1.43)$$

Donde:

C= el valor promedio en el tiempo de la capacitancia de la fuente a compuerta (source-gate).

R_d = Resistencia del drenaje o drain.

R_{gm} = Resistencia parásita de contacto de la compuerta o gate.

R_s = Resistencia parásita de contacto de la fuente o source.

R_{dr} = Resistencia parásita de contacto del drenaje.

La ganancia de conversión G_{av} entre la entrada RF, del puerto 1, y la salida IF en el puerto 6 puede expresarse como:

$$G_{av} = 4R_g R_L \left| \frac{I_6}{E_1} \right|^2 \quad (1.44)$$

Donde la impedancia de entrada es:

$$R_{in} = R_{gm} + R_i + R_s \quad (1.45)$$

La ganancia tiene un valor máximo al centro de la banda de frecuencias en que se trabaja, cuando la fuente y la carga están acopladas al FET, o sea que $R_g = R_{in}$, $X_g = (\omega_1 C)^{-1}$; $R_i = R_d$, $X_i = 0$, entonces la ganancia resulta igual a:

$$G_c = \frac{G_m^2 \max R_L}{16\omega_{RF}^2 C_{gs}^2 (R_s + R_i + R_g)} \quad (1.46)$$

Ésta es la ganancia máxima disponible, y el valor óptimo de ésta ganancia para de un mezclador o cambiador de frecuencias es de 5 a 6 dB. Sin embargo, a mayores valores de ganancia de conversión se presenta una distorsión por intermodulación, además de que se incrementa la figura de ruido del receptor, en multiplicadores o dobladores de frecuencia del tipo FET, por lo que en su diseño no es tan importante el conseguir muy altos valores de ganancia, sino llevar a cabo una baja figura de ruido y de pérdidas de conversión para un valor específico de ganancia. En el diseño propuesto en este trabajo se obtuvieron valores aceptables de pérdidas de conversión, con bajo nivel de ruido, así como una baja intermodulación, con el tipo de transistor utilizado (HEMT).

El valor de la mínima potencia requerida en la señal LO para el funcionamiento del doblador de frecuencias, se calcula en base a los valores de los elementos presentes en el circuito equivalente y obtenidos a partir de mediciones de parámetros S, con los que se obtiene una aproximación de dicha potencia requerida mediante la expresión:

$$P_{LO} = \frac{1}{2} (V_{g,max} - V_{gg})^2 \omega_p^2 C_{gs}^2 (R_s + R_i + R_g) \quad (1.47)$$

En el diseño de mezcladores o dobladores de frecuencias se necesita acoplar el dispositivo mezclador en sus tres puertos. Es un proceso complicado debido a que se presentan varias

frecuencias con sus respectivas armónicas. La potencia de señales no deseadas puede disiparse en las terminaciones resistivas, y también se puede bloquear con las terminaciones de elementos reactivos, aunque se incrementen las pérdidas en el arreglo total del mezclador. Para conocer las pérdidas de conversión, figura de mérito muy importante en el funcionamiento del dispositivo mezclador de frecuencias, se calcula la relación entre la potencia disponible a la entrada, en la señal RF con la potencia de salida:

$$\text{Pérdidas de conversión} = 10 \log \frac{\text{potencia disponible de entrada RF}}{\text{potencia de salida IF}} \quad (1.48)$$

Los valores de las pérdidas de conversión más convenientes, se obtienen para altos valores de voltaje LO. Por lo que la señal LO de potencia requerida aplicada a la compuerta, se calcula con la ecuación (1.47).

Conclusión: Con la ayuda de las ecuaciones y modelos matemáticos que simulan el comportamiento del FET, en función de los voltajes aplicados, podemos diseñar un arreglo doblador de frecuencias con base en transistores tipo FET, de los que podemos aprovechar sus características, y los efectos de los elementos representados en su circuito equivalente.

2. ESTUDIO DE CIRCUITOS DE MICROONDAS UTILIZADOS EN EL MANEJO DE LAS SEÑALES EN EL DOBLADOR DE FRECUENCIAS.

Objetivo: Describir los efectos eléctricos más importantes considerados en el diseño del doblador de frecuencias, así como los que corresponden al circuito híbrido, que forma parte del arreglo final, aprovechando sus características en el funcionamiento del doblador, y lograr un manejo más eficiente de la potencia de las señales de entrada y salida en el circuito.

La potencia de la señal LO necesaria para obtener las menores pérdidas de conversión es también resultado de un voltaje de polarización lo mas cercano posible al voltaje de corte (pinch-off). Esto se debe a que la ganancia y pérdidas de conversión dependen principalmente de la polarización de la compuerta y de la aplicación de la señal LO. El voltaje instantáneo entre las terminales de compuerta y fuente se puede representar como:

$$V_{gs}(t) = V_{gs} + V_n \cos \omega_0 t \quad (2.1)$$

A partir de resultados experimentales, se comprobó que para un valor de polarización $V_{gs} \sim V_{pinch-off}$ se presentan mejores valores de pérdidas de conversión, así como un valor máximo en la transconductancia, y en la magnitud de las armónicas de la señal de salida.

El bajo valor de la impedancia a la salida en el drenaje, se encontró mediante el acoplamiento de impedancias, para la frecuencia del mezclador y sus primeras armónicas, evitando así distorsiones en la señal de corriente a la salida.

En teoría, a partir de los elementos del circuito equivalente del transistor, la impedancia de entrada es:

$$Z_m(\omega_n) = R_g + R_s + R_i + \frac{1}{j\omega_n C_{gs0}} \quad (2.2)$$

Donde C_{gs0} es la capacitancia de compuerta a source para el FET a un voltaje cero, y las resistencias R_i , R_s , y R_g son las resistencias en el circuito equivalente del FET, la impedancia de entrada puede estimarse a partir de los parámetros de dispersión S del dispositivo, considerando que el coeficiente de reflexión a la entrada de un transistor, en función de dichos parámetros es aproximadamente:

$$\Gamma_m = S_{11} - \frac{S_{21}S_{12}}{1 + S_{22}} \quad (2.3)$$

de donde se deriva la impedancia de entrada en función de los coeficientes de reflexión:

$$Z_m = Z_0 \frac{(1 + \Gamma_m)}{(1 - \Gamma_m)} \quad (2.4)$$

En nuestro trabajo, conocimos el valor de las impedancias mediante el programa de simulación.

A continuación analizamos efectos y características tanto del transistor como de los arreglos de circuitos de microondas utilizados en nuestro trabajo.

2.1 INTERMODULACIÓN

La conversión de frecuencias necesita de un dispositivo no lineal para llevarse a cabo, tal como el diodo y el transistor, pero la característica no lineal también da como resultado el efecto de la intermodulación, que se manifiesta en la producción de armónicas y productos del mezclado de frecuencias no deseadas, lo cual también incrementa la pérdida de conversión, así como la distorsión en la señal obtenida.

Si se toma en cuenta que el voltaje con el que se trabaja en un sistema que usa un dispositivo no lineal puede expresarse como una serie de Taylor en donde:

$$v_{salida} = a_0 + a_1 v_m + a_2 v_m^2 + a_3 v_m^3 + \dots \quad (2.5)$$

Trabajando con un mezclador o doblador, los términos de 2º orden en adelante son muy importantes, en especial cuando la entrada al sistema está formada por dos frecuencias muy cercanas:

$$v_m = \cos \omega_1 t + \cos \omega_2 t \quad (2.6)$$

Donde:

ω_1 = frecuencia de la señal L.O.

ω_2 = frecuencia de la señal RF.

Por lo que el espectro de salida tiene armónicas de la forma $m\omega_1 + n\omega_2$, donde m y n son enteros, ya sea positivos o negativos, entonces el orden de un producto dado es igual a $|m| + |n|$, El término v_m^2 producirá armónicas de frecuencias del orden de $2\omega_1$, $2\omega_2$, $\omega_1 - \omega_2$ y $\omega_1 + \omega_2$, todos productos de segundo orden:

$$v_m^2 = (\cos \omega_1 t + \cos \omega_2 t)^2 = \cos^2 \omega_1 t + 2(\cos \omega_1 \cdot \cos \omega_2) + \cos^2 \omega_2 t \quad (2.7)$$

Todas estas frecuencias pueden filtrarse fácilmente debido a que están lejos de las frecuencias fundamentales ω_1 y ω_2 , pero el término v_m^3 de la serie proporciona productos de tercer orden tales como $3\omega_1$, $3\omega_2$, $2\omega_1 + \omega_2$, y $2\omega_2 + \omega_1$, que pueden filtrarse, así como productos $2\omega_1 - \omega_2$ y $2\omega_2 - \omega_1$, los cuales no se pueden filtrar fácilmente, cuando ω_1 y ω_2 son frecuencias muy cercanas, esos productos se conocen como distorsiones de intermodulación:

$$v_m^3 = (\cos \omega_1 t + \cos \omega_2 t)^3 \quad (2.8)$$

El mezclador en base a diodos genera una señal de salida en la cual el término de 3er. orden tiene valores que cuentan de manera importante, por lo que la intermodulación en los mezcladores que trabajan con tales dispositivos está presente ocasionando un aumento en el valor de las pérdidas de conversión. Cuando se utiliza un transistor en el mezclador, el transistor genera una salida con componentes de hasta 2º orden, y como ya se mencionó, genera componentes de frecuencia que pueden filtrarse, por lo que el transistor evita las distorsiones por intermodulación. En nuestro caso, para el doblador de frecuencias se presenta una señal más pura.

2.2 ARREGLO DEL CIRCUITO COMO DOBLADOR BALANCEADO.

El arreglo básico de nuestro doblador de frecuencias, consiste de un elemento no lineal y un circuito acoplado que funciona como filtro, pero tiene el inconveniente de que no se pueden suprimir eficientemente las componentes de señales no deseadas en las terminales a la entrada y a la salida del circuito.

Una opción es la estructura balanceada, que aunque presenta valores de pérdidas de conversión mayores, divide la señal de entrada RF, y presenta un mejor manejo de la potencia, mejor aislamiento entre las señales de entrada y de salida, así como eliminación de respuestas no deseadas en las terminales.

Un circuito doblador de frecuencias balanceado está formado por dos o más elementos no lineales representados por diodos o transistores con un híbrido de 3 dB, de 90º o 180º. Para separar en dos componentes a la señal LO en el doblador, sin la presencia de componentes no deseadas en los puertos de salida, y cancelación de ruido en las salidas del elemento híbrido, se necesita tener un efecto aislador entre las señales para un amplio rango de frecuencias, en el puerto de salida, con su circuito de acoplamiento funcionando como

filtro, o bien añadir un circuito divisor de potencia para eliminar un producto no deseado en el resultado del doblado de frecuencias, en una carga resistiva.

En el caso del doblador de frecuencias, separamos la señal LO en el elemento híbrido, para alimentar a los transistores con ambas partes en que dividimos la señal defasadas entre sí en 180° , con el mismo aislamiento entre ambas.

Para ajustar la fase de las terminaciones, se varía la longitud de la línea de transmisión entre el circuito de acoplamiento y el mezclador, con el fin de obtener las componentes de las frecuencias deseadas, y lograr un buen aislamiento entre las señales de entrada, sin que se presenten componentes de la entrada en la señal de salida.

El arreglo que nos proporciona buenos resultados para el doblado de frecuencia de forma eficiente y con buenos valores de pérdidas de conversión, utilizando un circuito híbrido se muestra en la figura 11:

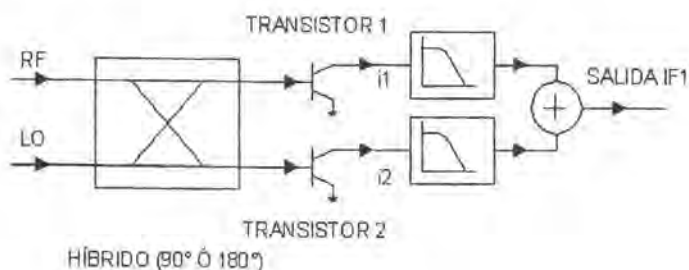


Fig. 11.- Diagrama del circuito doblador de frecuencias que utiliza un elemento híbrido a 90° ó 180° (Referencia: Microwave Engineering, David Pozar W, 1986, [9], pág. 15).

Para manejar más fácilmente la separación de las señales de entrada al híbrido LO, RF, sin la presencia de las componentes de la señal de salida IF, así como con la supresión de las componentes de las señales de entrada a la salida del arreglo, se hace uso de la estructura del anillo híbrido.

En el caso de nuestro doblador balanceado, se proporcionan distintos puertos para las señal de salida, en los que la señal de entrada se alimenta a un puerto, lo que evita que los rangos de frecuencia manejados se traslapen; si se presentara tal situación, no sería posible la filtración de las componentes de la señal resultante, de cualquier orden. Mediante el uso de un elemento híbrido se pueden obtener de 10 a 30 dB de aislamiento entre las señales de

salida del mismo, dependiendo de factores como la frecuencia con que se trabaje, ancho de banda y estructura del doblador.

En nuestro caso, los dobladores balanceados, como arreglos de circuitos de microondas permiten un acoplamiento correcto con el dispositivo, tanto en las armónicas de la señal con las que se alimenta a la entrada del circuito híbrido, como en el puerto de salida con las señales que se generan de su acción dobladora de frecuencias.

Los circuitos de acoplamiento trabajan como filtros, y separan las componentes de IF y LO que existen en las terminales del dispositivo, además ubican las componentes de las señales que corresponden a cada terminal.

Las señales de salida del híbrido alimentan a las compuertas de los dos transistores con una diferencia de fases entre sí de 180° , por lo tanto, las componentes fundamentales de las corrientes de salida en el drenaje de cada transistor también están en contrafase, entonces cada transistor efectivamente corto circuita al otro para la frecuencia fundamental y crea para dicha componente una "tierra virtual" en el drenaje.

Las señales de la frecuencia fundamental a la salida de los transistores, al estar defasadas en 180° , cuando se suman, se eliminan en tanto que las componentes de 2° orden se suman, obteniéndose como resultado una señal de frecuencia igual a la suma o diferencia de las frecuencias de las señales aplicadas a la entrada del circuito.

Otra ventaja que presenta este tipo de circuitos en comparación con un arreglo de un solo transistor es que el doblador o mezclador balanceado basado en FET tiene una potencia de salida 3 dB y es más fácil de acoplar.

El arreglo propuesto en el presente trabajo, funciona como doblador de frecuencias y consiste en dos transistores del tipo HEMT, alimentados por señales defasadas en 180° . A la salida del híbrido, buscamos que las armónicas de frecuencia fundamental e impares se cancelen, y que las señales de segunda armónica se combinen constructivamente [8].

Existen también otros dobladores de frecuencia balanceados que utilizan transistores de GaAs, en construcción MMIC, que presentan arreglos compactos [7][8], con elementos prácticos y de sencilla construcción, con arreglos de dos transistores HEMT y su respectiva polarización, así como el circuito híbrido, como acoplador direccional que divide la potencia de entrada en dos partes iguales, alimentándose a la compuerta de cada transistor. Los trabajos que los presentan, desarrollan el análisis del balance de armónicas en la señal de salida [8].

Con buenos niveles de potencia en cualquiera de los puertos de salida, el híbrido utilizado que funciona para frecuencias de microondas es el del tipo de “rat-race”. Consiste en un arreglo formado por secciones de línea de transmisión de microcinta cuya circunferencia mide en total 1.5 veces la longitud de onda de la frecuencia en que se trabaja, los cuatro puertos de 50 ohms se conectan al anillo en una disposición tal que dos de sus puertos están separados 0.75λ (λ es la longitud de onda), con las demás separaciones de longitud igual a 0.25λ , como se muestra en la figura 12:

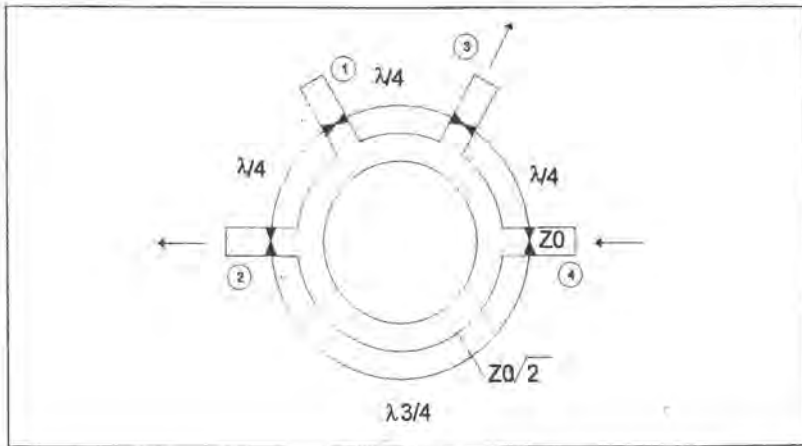


Fig. 12.- Anillo híbrido del tipo “rat race”, utilizado en el arreglo propuesto del doblador de frecuencias, indicando el puerto 4 como puerto de entrada, y los puertos de salida, de donde se alimentan los transistores. (Referencia: Programa de simulación Microwave Office).

2.3 ANÁLISIS DE LAS SEÑALES EN EL DOBLADOR BALANCEADO.

Conociendo la característica I/V de los transistores, podemos representar mediante series infinitas de potencia la relación no lineal entre las corrientes de salida de los transistores y los voltajes provenientes de ambas ramas del híbrido o anillo, y tenemos que dichas corrientes se pueden representar como:

$$I_1 = aV_1 + bV_1^2 + cV_1^3 + dV_1^4 + \dots \quad (2.9)$$

$$I_2 = aV_2 + bV_2^2 + cV_2^3 + dV_2^4 + \dots \quad (2.10)$$

Donde:

I_1 e I_2 son las corrientes a la salida de los transistores.

Los voltajes provenientes del circuito híbrido, V_1 y V_2 , que se aplican en la compuerta de los transistores, son iguales a:

$$V_1 = -V_L \cos(\omega_L t) + V_{RF} \cos(\omega_{RF} t) \quad (2.11)$$

$$V_2 = V_L \cos(\omega_L t) + V_{RF} \cos(\omega_{RF} t) \quad (2.12)$$

Donde:

V_L y V_{RF} son los voltajes aplicados, de las señales LO y RF, al circuito híbrido, para un mezclador.

La corriente total de la señal IF es:

$$IF = I_1 + I_2 \quad (2.13)$$

En nuestro caso, al construir un doblador basado en transistores tipo HEMT, se puede aplicar la señal de entrada LO al circuito híbrido, en el cual se dividirá y cambiará de fase, aplicándose después a las compuertas de ambos HEMTs. Al entrar a las compuertas, ambas partes de la señal están defasadas en 180° , así como a la salida de los transistores. Las señales resultantes deben sumarse en fase usando otro circuito híbrido, para encontrar la señal IF desarrollada.

Los multiplicadores de frecuencia balanceados presentan un buen nivel de aislamiento entre las señales de los puertos de salida con respecto a las de entrada. Esta característica se presenta especialmente para señales de frecuencias fundamental e impares, también presentan la facilidad de trabajar en un amplio rango de frecuencias cuando se trabaja en circuitos monolíticos.

Los diferentes arreglos con anillos híbridos desarrollados en trabajos anteriores para llevar a cabo dobladores de frecuencia, estaban basados en diodos Schotky. Actualmente, al utilizar multiplicadores con transistores tipo FET se incrementa la eficiencia de conversión en este tipo de circuitos, con diferentes configuraciones que han demostrado las ventajas del uso de los transistores como elementos no lineales. El arreglo propuesto, que utiliza dobladores con transistores del tipo de alta movilidad de electrones (HEMT), también puede trabajar en una mayor banda de frecuencias, con mejor supresión de armónicas fundamentales e impares.

2.4 CIRCUITO DOBLADOR DE FRECUENCIA CON UN ELEMENTO HÍBRIDO.

En el arreglo analizado este trabajo, se utiliza el circuito híbrido como divisor de la señal de entrada, ya que dicha señal se aplica al puerto 4 y las señales resultado de la división, defasadas 180° entre sí, se obtienen a la salida de los puertos 2 y 3, con éstas alimentamos a cada circuito doblador de frecuencias, para obtener después las señales de frecuencia duplicada.

El comportamiento de la señal dentro del anillo híbrido, genera un defasamiento de fases en las dos partes en las que se divide la señal de entrada, de la manera siguiente:

A la salida en el híbrido, $V_1(t)$ y $V_2(t)$, se forman en función de la señal aplicada, así como de la señal de ruido. La señal de entrada, al ser dividida en dos partes, llega a los puertos de salida: 2 y 3, como se muestra en la figura 12, en cada trayectoria se tienen diferentes cambios de fase en su recorrido en el anillo.

Las partes en que se divide la señal, para llegar al puerto 2, tienen que recorrer, por un lado, una distancia igual a $\frac{1}{4}$ de longitud de onda, tomando en cuenta el recorrido directo desde el puerto 4 hasta el 2; la otra parte de la señal, que pasa por los segmentos que unen a los puertos 4 con 3, y el puerto 3 con el puerto 1, hasta llegar al puerto 2, también recorre la longitud equivalente a $\frac{1}{4}$ de la longitud de onda, por lo cual, en este puerto, las dos partes de la señal, que están defasadas en un ángulo equivalente a 270° se suman:

$$V_2(t) = (V_0 + V_n) \cos(\omega_0 t - 270^\circ) + (V_0 + V_n) \cos(\omega_0 t - 270^\circ) \quad (2.14)$$

Donde:

V_0 = Voltaje aplicado al anillo híbrido.

V_n = Magnitud del voltaje de ruido.

V_2 = voltaje de salida en el puerto 2.

V_3 = voltaje de salida en el puerto 3.

Por otra parte, al recorrer la señal dividida en el anillo, la ruta desde el puerto 4 hacia el puerto 3, recorre dos caminos: en el 1º se recorre una distancia equivalente a $\frac{1}{4}$ de la longitud de onda, por lo que al llegar al puerto 3 esa parte de la señal está defasada 90° ; en el segundo camino, la señal recorre una distancia igual a $\frac{5}{4}$ de la longitud de onda para llegar al mismo puerto 3, o sea, la longitud de la onda más $\frac{1}{4}$ de ésta, por lo que se encuentra en fase en este puerto con la otra parte de la señal, que llega al puerto por la primera ruta y por lo tanto pueden sumarse, y la señal del voltaje en ese puerto es:

$$V_3(t) = (V_0 + V_n) \cos(\omega_0 t - 90^\circ) + (V_0 + V_n) \cos(\omega_0 t - 90^\circ) \quad (2.15)$$

Son señales que se encuentran defasadas en 180° entre sí. Al trabajar con elementos no lineales como los transistores, podemos representar la corriente de salida en series de Taylor, y en función de los voltajes $V_2(t)$ y $V_3(t)$:

$$V_2(t) = 2(V_0 + V_n) \cos(\omega_0 t - 270^\circ) \quad (2.16)$$

$$V_3(t) = 2(V_0 + V_n) \cos(\omega_0 t - 90^\circ) \quad (2.17)$$

Si desarrollamos la expresión de la corriente en cada transistor tenemos, a la salida de uno de ellos:

$$i_2 = aV_2 + bV_2^2 + cV_2^3 + dV_2^4 + \dots \quad (2.18)$$

Al estar defasados los voltajes que alimentan a cada transistor en 180° , el voltaje que llega al otro transistor queda como si estuviera alimentándose de manera opuesta, lo que resulta dentro de la expresión de la corriente del nodo 3, en un cambio de signo en los términos impares:

$$i_3 = -aV_3 + bV_3^2 - cV_3^3 + dV_3^4 - \dots \quad (2.19)$$

Para sumar ambas señales, necesitamos otro anillo, calculado para 10 GHz, que iguale en fase sus respectivas componentes de segundo orden, y finalmente, la señal de salida total i_F :

$$i_F = i_2 - i_3 \quad (2.20)$$

A la salida del segundo anillo se suman las componentes de segundo orden y se anulan las de orden impar.

Con lo que se demuestra que las componentes de frecuencia fundamental y tercera armónica se eliminan y las componentes de 2ª. armónica se suman constructivamente.

Al trabajar con multiplicadores de frecuencia en base a transistores del tipo FET, como ya se mencionó, se maneja un alto valor de ganancia pero se desarrolla el efecto de intermodulación en el doblador, por lo que el diseño propuesto se utilizó un transistor tipo

HEMT, obteniéndose valores aceptables tanto de pérdidas de conversión, como de nivel de ruido, así como el anillo híbrido que facilita obtener las frecuencias deseadas, eliminando la intermodulación.

Conclusiones: Se hizo el desarrollo del manejo de las señales en los circuitos de microondas necesarias para eliminar componentes no deseados en el arreglo completo; el circuito híbrido sirve básicamente para dividir la señal de entrada, evitando componentes no deseadas a la entrada de los transistores HEMT.

3 DISEÑO DE UN DOBLADOR DE FRECUENCIAS

Objetivo: Encontrar el arreglo básico óptimo para funcionar como doblador de frecuencias con el transistor elegido, mostrando en primer lugar los datos técnicos del dispositivo, alimentados en el programa de simulación utilizado, en base al modelo del circuito equivalente y las ecuaciones empleadas en dicho programa, encontrando el arreglo básico y la polarización óptima.

Tomando en cuenta los resultados y antecedentes presentados de trabajos de investigación anteriores, en este trabajo se utilizó un programa de simulación de circuitos (Microwave Office), para simular el comportamiento de los arreglos desarrollados, trabajando con un modelo de transistor HEMT ATF36077.

La aplicación práctica del doblador de frecuencias se encuentra en la transmisión de información, con la transconductancia como portadora de la información, misma que en su frecuencia y duración de pulsos depende de las señales de entrada LO.

El transistor elegido, de GaAs galio arsénico, como ya se mencionó, tiene características como una compuerta de unión tipo Schottky en lugar de una unión PN, de longitud suficientemente corta para arreglos de ondas milimétricas, lo que ocasiona una gran movilidad de los electrones del material de GaAs, con velocidad de saturación, resultando en un tiempo de tránsito del electrón de algunos picosegundos.

Al seleccionar el dispositivo correcto para un arreglo mezclador o multiplicador de frecuencias tomamos en cuenta factores como las pérdidas de conversión en los transistores, sus características de intermodulación, la potencia de alimentación de la señal LO, la frecuencia de operación, el medio de transmisión, así como el encapsulado del dispositivo. También se consideran los efectos de dicho encapsulado tanto en el arreglo como en el circuito equivalente proporcionado por el fabricante.

El transistor utilizado en el diseño del doblador de frecuencias propuesto, es un transistor HEMT de Agilent Technologies, modelo ATF-36077, empacado en una superficie con bajos valores de capacitancias e inductancias parásitas, cuyas características nominales son las siguientes:

3.1 DATOS TÉCNICOS DEL TRANSISTOR TIPO HEMT MODELO ATF-36077.

CARACTERÍSTICAS:

Tecnología PHEMT

Ultra-baja figura de ruido:

0.5 dB valor típico a 12 GHz

0.3 dB valor típico a 4 GHz

Alta ganancia en comparación a otros dispositivos, para las frecuencias mencionadas:

12 dB valor típico a 12 GHz

17 dB valor típico a 4 GHz

Cerámica con bajos efectos parásitos (resistencias de contacto, inductancias y capacitancias entre los electrodos)

Empaque de microcinta

Aplicaciones:

12 GHz DBS LNB (Block de bajo ruido).

4 GHz TVRO LNB (Block de bajo ruido).

Amplificadores ultra sensibles de bajo ruido.

Descripción:

El transistor modelo ATF-36077 es un transistor de ultra-bajo ruido, de tipo Pseudomorphic High Electron Mobility Transistor (PHEMT), encapsulado en una superficie de material cerámico con bajos valores de corriente parásita. Posee un compuerta de longitud de 0.2 micron con una periferia total (ancho) de 200 microns, todas estas características ofrecen las condiciones correctas para trabajar con este dispositivo como doblador de frecuencias.

| Símbolo | Parámetro | Unidades | Máximo Absoluto |
|---------------|-------------------------------|----------|-----------------|
| V_{DS} | Voltaje Drenaje-Fuente | V | +3 |
| V_{GS} | Voltaje Compuerta-Fuente | V | -3 |
| V_{GD} | Voltaje Compuerta-Drenaje | V | -3.5 |
| I_D | Corriente de Drenaje | mA | I_{DSS} |
| P_T | Disipación Total de Voltaje | mW | 180 |
| $P_{in\ max}$ | Potencia de entrada RF | dBm | +10 |
| T_{ch} | Temperatura del canal | °C | 150 |
| T_{STG} | Temperatura de almacenamiento | °C | -65 a 150 |

Especificaciones eléctricas

TC=25°C, Z0=50 Ω, V_{DS}=1.5V, I_{dss}=10 mA

| Símbolo | Parámetros y condiciones de pruebas | Unidades | Min. | Tip | Máx. |
|--------------------|-------------------------------------|----------|------|-------|-------|
| NF | Voltaje Drenaje-Fuente | dB | | 0.5 | 0.6 |
| G _A | Voltaje Compuerta-Fuente | dB | 11.0 | 12.0 | |
| g _m | Voltaje Compuerta-Drenaje | mS | 50 | 55 | |
| I _{dss} | Corriente de Drenaje | mA | 15 | 25 | 45 |
| V _{p 10%} | Disipación Total de Voltaje | V | -1.0 | -0.35 | -0.15 |

Información de calidad

TC=25°C, Z0=50 Ω, V_{DS}=1.5V, I_{dss}=10 mA

| Símbolo | Parámetros y condiciones de pruebas | Unidades | Tip |
|----------------------|----------------------------------------------------------------------------|-----------------------|--------------------|
| NF | Figura de ruido | f=4GHz | 0.3 ^[2] |
| | | f=12GHz | 0.5 |
| G _A | Ganancia para la Figura de ruido | f=4GHz | 17 |
| | | f=12GHz | 12 |
| S _{12 off} | Aislamiento invertido f=12GHz, V _{DS} =1.5V, V _{GS} =-2V | dB | 14 |
| P _{1dB} | Potencia de salida a un 1dB de ganancia | f=4GHz | 5 |
| | | f=12GHz | 5 |
| V _{GS 10mA} | Voltaje Compuerta-Fuente para I _{DS} =10 mA | V _{DS} =1.5V | -0.2 |

Parámetros S

Fuente común, Z0=50Ω, V_{DS}=1.5V, I_D=10 mA

| Frecuencia GHz | S11 | | S21 | | S12 | | S22 | |
|-------------------|-------|------|-------|------|-------|------|-------|------|
| | Magn. | Ang. | Magn. | Ang. | Magn. | Ang. | Magn. | Ang. |
| 1 | 0.99 | -17 | 5.01 | 163 | 0.016 | 78 | 0.6 | -14 |
| 2 | 0.97 | -33 | 4.904 | 147 | 0.03 | 66 | 0.59 | -28 |
| 3 | 0.94 | -49 | 4.745 | 132 | 0.043 | 54 | 0.57 | -41 |
| 4 | 0.9 | -65 | 4.556 | 116 | 0.054 | 43 | 0.55 | -54 |
| 5 | 0.86 | -79 | 4.357 | 102 | 0.063 | 33 | 0.53 | -66 |
| 6 | 0.86 | -93 | 4.162 | 88 | 0.069 | 24 | 0.5 | -78 |
| 7 | 0.78 | -107 | 3.981 | 75 | 0.074 | 16 | 0.48 | -89 |
| 8 | 0.75 | -120 | 3.82 | 62 | 0.078 | 8 | 0.46 | -99 |
| 9 | 0.72 | -133 | 3.682 | 49 | 0.08 | 1 | 0.44 | -109 |
| 10 | 0.69 | -146 | 3.566 | 37 | 0.082 | -6 | 0.42 | -119 |
| 11 | 0.66 | -159 | 3.473 | 25 | 0.083 | -13 | 0.4 | -129 |
| 12 | 0.63 | -172 | 3.401 | 13 | 0.085 | -19 | 0.38 | -139 |
| 13 | 0.61 | 175 | 3.349 | 1 | 0.086 | -25 | 0.37 | -149 |
| 14 | 0.6 | 161 | 3.315 | -12 | 0.087 | -32 | 0.35 | -160 |
| 15 | 0.58 | 147 | 3.296 | -24 | 0.089 | -39 | 0.33 | -171 |
| 16 | 0.57 | 131 | 3.289 | -37 | 0.091 | -47 | 0.31 | 177 |
| 17 | 0.56 | 114 | 3.289 | -50 | 0.092 | -55 | 0.29 | 164 |
| 18 | 0.57 | 97 | 3.291 | -64 | 0.094 | -65 | 0.26 | 148 |

En nuestro arreglo también se utilizó como un procedimiento para evaluar el comportamiento el doblador, un simulador del circuito mediante el programa de computadora Microwave Office, con los datos del dispositivo proporcionados por el fabricante y datos del diseño propuesto.

Para conocer las impedancias que se van a presentar a la entrada y salida del dispositivo donde se va a llevar a cabo el proceso de doblado de frecuencias, necesitamos los parámetros "S" del transistor que también podemos evaluar por medio del programa.

Considerando al transistor como un multipuerto que contiene las entradas correspondientes a todas las frecuencias producto del mezclado, y conociendo las impedancias en el puerto de entrada y de salida, puede efectuarse la función principal del multipuerto, que es la separación de las componentes de frecuencia, seleccionando ya sea la frecuencia de la señal LO o IF, en el caso de un doblador, y suprimiendo en cada puerto señales de frecuencias no deseadas.

La no linealidad del transistor, hace más complicado el análisis de las impedancias, porque son variantes en el tiempo, pero mediante un análisis apropiado se puede encontrar una impedancia estacionaria equivalente, para las frecuencias LO e IF.

Primeramente determinamos la impedancia de entrada para la señal LO, que depende de la potencia aplicada, su frecuencia y las características del transistor, por lo que debe medirse con la polarización a la que se trabaja en el arreglo del mezclador, entonces el valor de S_{11} se mide como una función tanto de la frecuencia como de la potencia de LO. Esta información nos permite optimizar en el diseño del circuito, para su mejor desempeño tanto en valores de pérdidas de conversión, figura de ruido, VSWR, etc.

El valor para la impedancia de entrada de la señal LO, así como para la señal de salida, IF también se encontró mediante el programa de simulación, tomando en cuenta que se va a trabajar con el transistor dentro de su empaque o cápsula, por lo que también contaron los efectos de la cápsula representados en los elementos del circuito equivalente proporcionado por el fabricante.

Cada puerto del transistor que trabaja a diferentes frecuencias tiene sus correspondientes impedancias de entrada, para las cuales encontramos sus circuitos de acoplamiento.

Para las condiciones necesarias en el diseño propuesto, se evaluaron las características del modelo de transistor utilizado, el cual se muestra en la fig. 13, con el programa simulador, obteniéndose los resultados para la curva característica I/V, que se muestran en la figura 14:

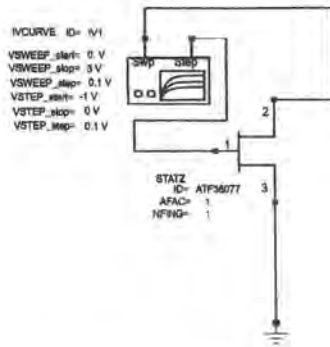


Fig. 13.- Circuito de prueba para obtener la gráfica de corriente-voltaje (I/V) del transistor utilizado, con sus características de operación, (Referencia: Gráfica del programa de simulación Microwave Office).

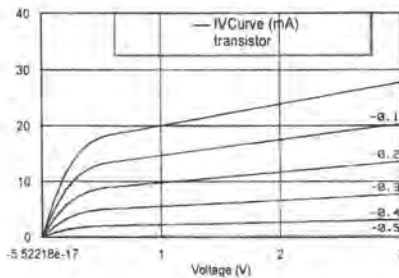


Fig. 14.- Gráfica de la característica corriente-voltaje del transistor AFT-36077. (Referencia: Gráfica del programa de simulación Microwave Office).

La siguiente representación del circuito equivalente del encapsulado del transistor ATF-36077, a partir del modelo de STATZ en el programa de Microwave Office, los valores predeterminados originales de las constantes y parámetros del transistor HEMT, se cambiaron de acuerdo a los que maneja el modelo de nuestro diseño, proporcionados por el fabricante, con los efectos de todos los elementos equivalentes a la protección del dispositivo, como se muestra en la siguiente tabla:

| Nombre | Descripción | Tipo de unidad | AFT-36077 |
|--------|---------------------------------------------------------------------------|----------------|-----------|
| BETA | Coefficiente Beta de I/V | Ninguna | 0.1 |
| VTO | Voltaje de corte (pinch-off) | Voltaje | -0.55 V |
| ALPHA | Parámetro de la curva de I/V en el drenaje | Ninguna | 5 |
| LAMBDA | Parámetro de la conductancia | Ninguna | 0.25 |
| THETA | Parámetro I/V (b en el artículo de Statz) | Ninguna | 1.5 |
| TAU | Retraso en el tiempo de la compuerta a drenaje | Tiempo | 1 ns |
| VBR | Voltaje de ruptura en la unión de la compuerta | Voltaje | 1e+06 V |
| IS | Parámetro de la corriente del diodo en la compuerta | Corriente | 1e-06 mA |
| N | Factor de idealización del diodo en la compuerta | Ninguna | 1 |
| VBI | Voltaje acumulado en la unión de la compuerta | Voltaje | 0.7 V |
| FC | Parámetro de linealización de la región angosta en el canal de conducción | Ninguna | 0.5 |
| RC | Resistencia de drenaje a fuente de la señal RF | Resistencia | 350 Ohm |
| CRF | Capacitancia que determina la frecuencia de corte de Rds | Capacitancia | 0.1 pF |
| RD | Resistencia del drenaje | Resistencia | 0.5 Ohm |
| RG | Resistencia de la compuerta; parte fija | Resistencia | 1 Ohm |
| RS | Resistencia de fuente | Resistencia | 0.5 Ohm |
| RIN | Resistencia intrínseca | Resistencia | 0.001 Ohm |
| CGSO | Parámetro de la capacitancia de compuerta a fuente | Capacitancia | 0.13 pF |
| CGDO | Parámetro de la capacitancia de compuerta a drenaje | Capacitancia | 0.04 pF |
| DELTA1 | Parámetro de la capacitancia DELTA1 | Ninguna | 0.3 |
| DELTA2 | Parámetro de la capacitancia DELTA2 | Ninguna | 0.2 |
| CDS | Capacitancia de drenaje a fuente | Capacitancia | 0.05 pF |
| CGS | Capacitancia de compuerta a fuente | Capacitancia | 0.13 pF |
| CGD | Capacitancia fija de compuerta a drenaje | Capacitancia | 0.04 pF |
| TNOM | Temperatura | Temperature | 27 ° C |
| RGD | Resistencia de la compuerta a drenaje | Resistencia | 0.001 Ohm |
| LS | Inductancia de la fuente | Inductancia | 1e-05 H |
| LG | Inductancia de compuerta | Inductancia | 3e-05 nH |
| LD | Inductance de drenaje | Inductancia | 4e-05 nH |
| AFAC | Factor de escala de ancho de la compuerta | Ninguna | 1 |
| NFING | Factor de escala de "Number of fingers" | Ninguna | 1 |

Tabla 1.- Características correspondientes al transistor ATF-36077, con las que se trabajó con el programa simulador.

En base al circuito equivalente del modelo de STATZ, que se muestra en la figura 15, el programa trabaja con las ecuaciones del modelo, para encontrar las características de corriente-voltaje, I/V y de Capacitancia-voltaje, C/V:

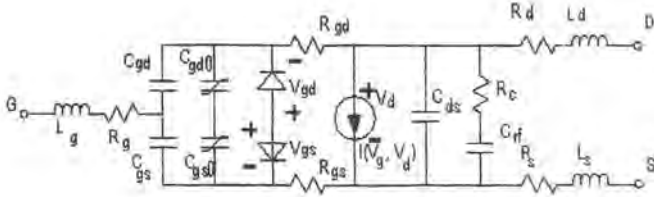


Fig. 15.- Circuito equivalente del modelo de Statz del transistor tipo FET (Referencia: Modelo del programa de simulación Microwave Office).

Las ecuaciones para el modelo de Statz, mediante las cuales el programa simulador calcula la señal de salida son las siguientes:

Para $V_{gs} \leq V_{TO}$

$$I_d = 0.0 \quad (3.1)$$

Para $V_{gs} > V_T$ y $V_{cs} < \frac{3}{ALPHA}$

$$I_d = \frac{BETA(V_{gs} - V_T)}{1 + THETA(V_{gs} - V_T)} \left(1 - \left(1 - ALPHA \frac{V_{ds}}{3} \right)^3 \right) (1 + LAMBDA \cdot V_{ds}) \quad (3.2)$$

Para $V_{gs} > V_T$ y $V_{cs} > \frac{3}{ALPHA}$

$$I_d = \frac{BETA(V_{gs} - V_T)}{1 + THETA(V_{gs} - V_T)} (1 + LAMBDA \cdot V_{ds}) \quad (3.3)$$

Se considera, de la misma manera que para otros modelos de FET, que la corriente en el drenaje está retrasado en TAU segundos con respecto al voltaje.

Las ecuaciones de carga-voltaje para la capacitancia se muestran a continuación.

$$C_{gd} = CGD V_{eff2} \quad (3.4)$$

Para $V_{new} > V_{max}$

$$C_{gs} = CGS \left(2 \bullet VBI \left(1 - \sqrt{1 - \frac{V_{max}}{VBI}} \right) + \left(\frac{V_{new} - V_{max}}{1 - \frac{V_{max}}{VBI}} \right) \right) \quad (3.5)$$

Para $V_{new} < V_{max}$

$$C_{gs} = CGS \left(2 \bullet VBI \left(1 - \sqrt{1 - \frac{V_{max}}{VBI}} \right) \right) \quad (3.6)$$

Donde:

$$V_{max} = FC \bullet VBI$$

$$V_{new} = \frac{1}{2} \left(V_{eff1} + VT + \sqrt{(V_{eff1} - VT)^2 + (DELTA2)^2} \right) \quad (3.7)$$

$$V_{eff1} = \frac{1}{2} \left(V_{gs} + V_{gd} + \sqrt{(V_{gs} - V_{gd})^2 + (DELTA1)^2} \right) \quad (3.8)$$

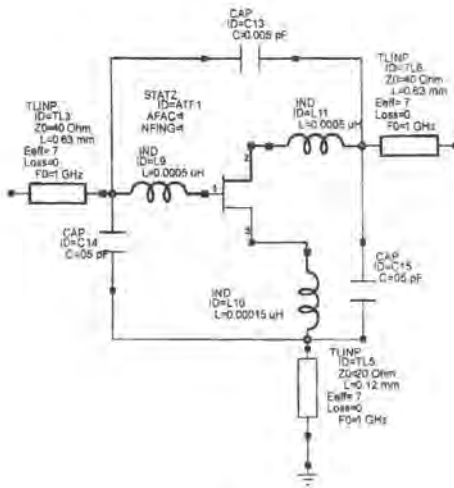
$$V_{eff2} = \frac{1}{2} \left(V_{gs} + V_{gd} - \sqrt{(V_{gs} - V_{gd})^2 + (DELTA1)^2} \right) \quad (3.9)$$

Con estas ecuaciones trabaja el programa simulador tomando como base los parámetros del transistor.

Para el circuito equivalente también se toma en cuenta el efecto de las conexiones del encapsulado en la operación del transistor, para conocer sus efectos capacitivos, inductivos y resistivos, como se muestra en la figura 16:



(a)



(b)

Fig. 16.- (a) Encapsulado del transistor AFT-36077 y configuración de sus puertos. (b) Circuito equivalente del transistor tomando en cuenta el efecto de la estructura del encapsulado, (Referencia: Programa de simulación Microwave Office).

El doblador basado en un transistor tipo HEMT tiene circuitos de polarización y de acoplamiento para las señales de entrada y de salida en la compuerta y el drenaje del transistor, los cuales como se ha mencionado, tienen una función de filtrado tanto para frecuencias resultantes del doblado no deseadas en la entrada, como para las armónicas de la señal aplicada que se presenten a la salida. La acción del doblador de frecuencias se lleva a cabo en los dos elementos principales: el elemento no lineal y el transformador de impedancias, y por esta razón se busca el acoplamiento correcto para el doblador.

Con un correcto acoplamiento, además se previene de la inestabilidad en la señal grande que puede ocasionarse por la acción de las componentes del circuito equivalente del mismo transistor, como lo es la capacitancia no lineal de compuerta a fuente.

El circuito de acoplamiento de la compuerta del modelo utilizado, se calculó para la frecuencia de la señal de entrada, por lo que el acoplamiento a la entrada del transistor está calculado para 5 GHz y el del drenaje a la frecuencia de 10 GHz. Acoplando la impedancia de la entrada con la impedancia característica, (50Ω), podemos incrementar la magnitud de la armónica fundamental de la señal la entrada, y por lo tanto la 2ª armónica de la señal de corriente a la salida.

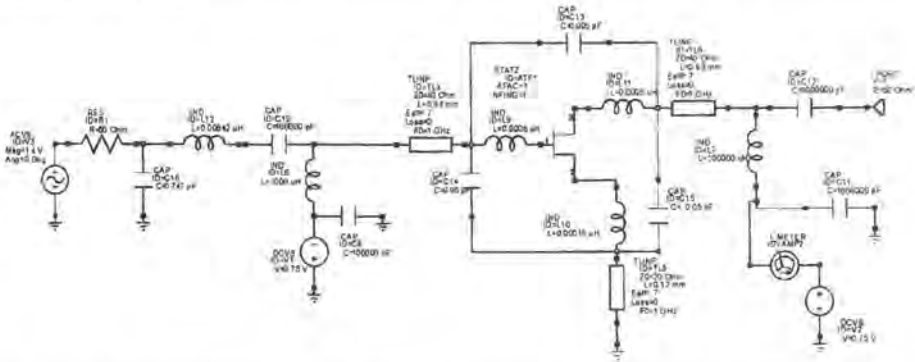


Fig. 17.- Circuito del transistor utilizado como multiplicador de frecuencias, mostrando sus circuitos de polarización, (Referencia: Programa de simulación Microwave Office).

Con el acoplamiento correcto, se aprovecha la potencia de la señal aplicada y de las características del transistor, y se obtiene el valor máximo de la transconductancia, en la acción de doblado de frecuencia, aumenta el ancho de banda en el que se presenta el efecto del doblado de frecuencias, así como la magnitud máxima en la componente de su frecuencia fundamental, por lo que se hace el cálculo del acoplamiento para que el dispositivo permanezca en su región de corriente de saturación a través de todo ciclo de la señal aplicada a la entrada.

Debido a que el transistor alimentado por la señal LO, puede tanto amplificar como mezclar frecuencias, el doblador no debe presentar alto valor de ganancia lineal en la frecuencia de salida, porque pueden aparecer componentes de la señal de entrada en la salida.

Para hacer el cálculo del acoplamiento del dispositivo, primero evaluamos las impedancias a la entrada y salida del transistor. Con éstos datos calculamos un transformador de impedancias para convertir la impedancia de entrada del dispositivo a un valor de 50 ohms,

y así conseguir la máxima transferencia de potencia al doblador. Las simulaciones de impedancias de entrada en el compuerta y el drenaje del dispositivo se muestran en las figuras 18 y 19:

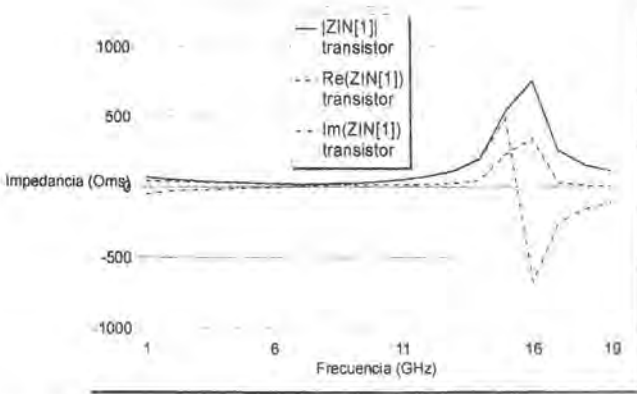


Fig. 18.- Gráfica del resultado de la simulación de la impedancia de entrada del transistor (Referencia: Programa de simulación Microwave Office).

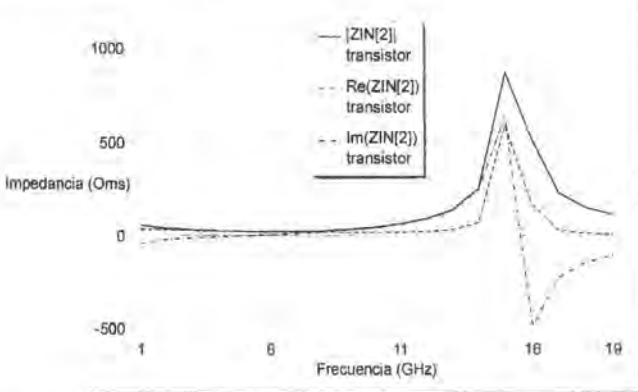


Fig. 19.- Gráfica del resultado de la simulación de la impedancia de salida del transistor, (Referencia: Programa de simulación Microwave Office).

Calculamos el transformador de impedancias que nos permita obtener el acoplamiento de la impedancia de entrada, la cual tiene una magnitud de 26 ohms, formado por una componente real de 24 ohms, y una componente reactiva de -10.3 ohms, con la impedancia característica de 50Ω ; así como con la impedancia de salida del transistor, la cual es igual a 21.6 ohms, con una componente real de 21.7Ω y una componente reactiva de -1.73Ω .

Podemos utilizar la siguiente fórmula de dispositivos de microondas, en las cuales, para convertir la impedancia de entrada o de salida del transistor, Z_L al valor de impedancia característica, $Z_0 = 50$ ohms:

$$\frac{1}{Z_0} = jB + \frac{1}{R_L + j(X + X_L)} \quad (3.10)$$

Para nuestro circuito, en el que los valores de las impedancias de entrada y de salida del transistor tienen un valor menor a 50 ohms, el circuito de acoplamiento correspondiente es el que se muestra en la figura 20:

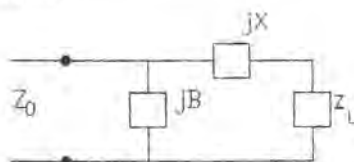


Fig. 20.- Diagrama del circuito de acoplamiento.

Despejando las incógnitas B y X, tenemos:

$$B = \pm \frac{(Z_0 - R_L) / R_L}{Z_0} \quad (3.11)$$

$$X = \pm R_L(Z_0 - R_L) - X_L \quad (3.12)$$

Los resultados de B y X para los valores de la impedancia de entrada son:

$$B = 0.020900241$$

$$X = 35.07578828$$

Para la impedancia de salida los resultados son:

$$B = 0.022839855$$

$$X = 26.48124291$$

Con estos resultados calculamos las capacitancias e inductancias de los transformadores a la entrada y la salida del transistor:

A la entrada:

$$C^e = \frac{BZ_0}{2\pi f Z_0} = 0.727 \text{ pF}$$

$$L = \frac{XZ_0}{2\pi f Z_0} = 0.0008429 \text{ nH}$$

A la salida:

$$C = \frac{BZ_0}{2\pi f Z_0} = 0.3326 \text{ pF}$$

$$L = \frac{XZ_0}{2\pi f Z_0} = 0.0005582 \text{ nH}$$

El transformador de impedancias de la entrada se calculó con una polarización en la compuerta transistor para la cual se presenta el valor más alto de la 2ª armónica en la señal de la corriente a la salida del circuito. De esta forma, se obtuvo el acoplamiento a la entrada, con el circuito mostrado en la fig. 21:

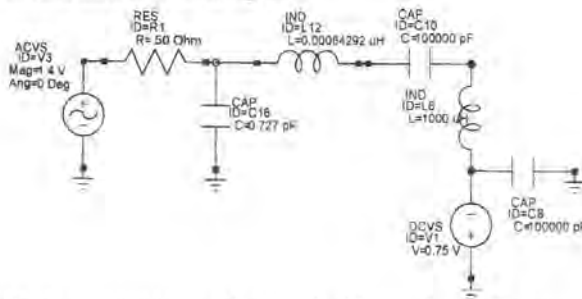


Fig. 21.- Circuito de acoplamiento a la entrada del transistor, (Referencia: Programa de simulación Microwave Office).

De la misma manera, acoplamos la salida asumiendo una frecuencia de 10 GHz, la frecuencia a la salida del doblador, resultando el circuito de la figura 22:

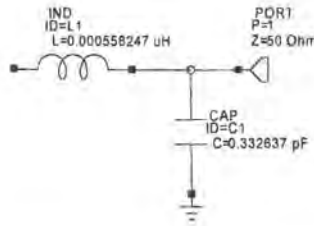


Fig. 22.- Circuito de acoplamiento a la salida del transistor, (Referencia: Programa de simulación Microwave Office).

Simulamos nuevamente las impedancias de entrada y de salida del transistor con los resultados mostrados en las figuras 23 y 24:

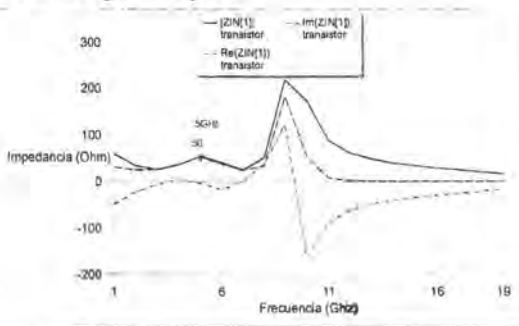


Fig. 23.- Impedancia a la salida del transistor con el circuito de acoplamiento, (Referencia: Programa de simulación Microwave Office).

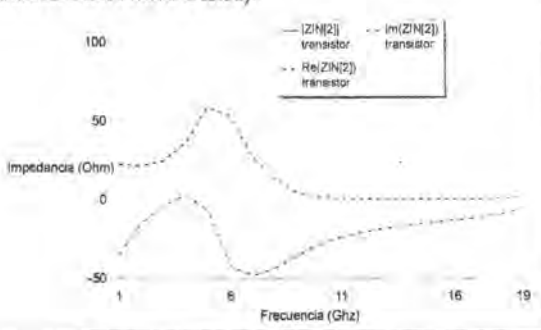


Fig. 24.- Impedancia a la entrada del transistor con el circuito de acoplamiento, (Referencia: Programa de simulación Microwave Office).

Con los transformadores de impedancias que acoplan la impedancia de entrada y de salida a $Z_{in} \approx 50\Omega$, podemos aprovechar las características del dispositivo doblador: el transistor

ATF-36077. De esta forma obtuvimos el circuito que proporciona el doblado de frecuencias en un rango de la señal aplicada de 3GHz a 10 GHz. Con la polarización y el acoplamiento adecuados, el circuito básico de doblador de frecuencias se muestra en la figura 25:

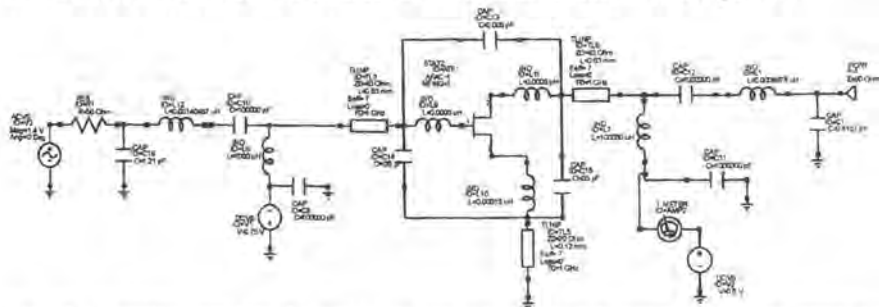


Fig. 25.- Circuito completo del transistor con los circuitos de acoplamiento de entrada y salida, (Referencia: Programa de simulación Microwave Office).

Después de incluir los circuitos transformadores de impedancias para asegurar la máxima transferencia de potencia, se evaluó la respuesta en frecuencia para distintos voltajes de polarización, como se muestra en la tabla 2:

| | | I (mA) | |
|------|------|--------------|--|
| V1 | V2 | 2a. Armonica | |
| 0.5 | 0.5 | 2.75 | |
| 0.5 | 0.75 | 2.22 | |
| 0.5 | 1 | 2.12 | |
| 0.5 | 1.25 | 2.09 | |
| 0.5 | 1.5 | 2.07 | |
| 0.5 | 1.75 | 2.05 | |
| 0.5 | 2 | 2.04 | |
| 0.75 | 0.5 | - | |
| 0.75 | 0.75 | 3.59 | |
| 0.75 | 1 | 3.28 | |
| 0.75 | 1.25 | 3.17 | |
| 0.75 | 1.5 | 3.12 | |
| 0.75 | 1.75 | 3.08 | |
| 0.75 | 2 | 3.06 | |
| 1 | 0.5 | - | |
| 1 | 0.75 | 2.66 | |
| 1 | 1 | 2.45 | |
| 1 | 1.25 | 2.38 | |
| 1 | 1.5 | 2.35 | |
| 1 | 1.75 | 2.33 | |
| 1 | 2 | 2.32 | |
| 1.25 | 0.5 | - | |
| 1.25 | 0.75 | 1.33 | |
| 1.25 | 1 | 1.23 | |
| 1.25 | 1.25 | 1.2 | |
| 1.25 | 1.5 | 1.19 | |
| 1.25 | 1.75 | 1.18 | |
| 1.25 | 2 | 1.18 | |
| 1.5 | 0.5 | 0.984 | |
| 1.5 | 0.75 | 0.567 | |
| 1.5 | 1 | 0.454 | |
| 1.5 | 1.25 | 0.426 | |
| 1.5 | 1.5 | 0.415 | |
| 1.5 | 1.75 | 0.41 | |
| 1.5 | 2 | 0.407 | |
| 2 | 0.5 | 0.743 | |
| 2 | 0.75 | 0.274 | |
| 2 | 1 | 0.136 | |
| 2 | 1.25 | 0 | |
| 2 | 1.5 | 0 | |
| 2 | 1.75 | 0 | |
| 2 | 2 | 0 | |

Tabla 2.- Valores de la 2ª. Armónica de la señal de salida para distintos valores de polarización.

Los valores altos de inductancias y capacitancias del circuito de polarización representados en la fuente son para que la capacitancia y la inductancia, como elementos del filtro de polarización no tengan efecto en el resto del circuito, de manera que la fuente de polarización esté desacoplada y no tenga efectos en el modelo, y por lo tanto, se tiene un comportamiento ideal en el arreglo, que nos facilita su análisis.

En los primeros trabajos acerca del comportamiento de un transistor tipo FET como multiplicador de frecuencias, al evaluar su ganancia de conversión y figura de ruido [4], se comprobó la utilidad del dispositivo para su uso en sistemas de radio comunicación. Trabajando en las dos regiones no lineales de la curva I/V del transistor: el voltaje de compuerta cercano al valor de corte y el voltaje en el drenaje cercano al punto de saturación de la corriente del drenaje. La primera región corresponde a una variación grande en la transconductancia del FET, y en la segunda se puede asegurar la modulación de la resistencia del drenaje, debido a la variación de la señal de la frecuencia fundamental en la entrada. Por estas razones, buscamos trabajar en ambas regiones, eligiendo un valor de polarización V_{gs} , cercano al del voltaje de corte para obtener la mayor variación en la transconductancia.

Como se muestra en la tabla 2, los valores óptimos de polarización con los que se obtuvo la mayor magnitud de la 2ª. Armónica a la salida (3.59 mA) son:

V_1 : polarización en la entrada del transistor (compuerta) = 0.75 V.

V_2 : polarización a la salida del transistor (drenaje) = 0.75 V.

Conclusiones: Se encontraron las condiciones de polarización y acoplamientos para el funcionamiento óptimo del doblador de frecuencias, tomando en cuenta el efecto del encapsulado, para el circuito básico del doblador de frecuencias en una banda de frecuencias de 5GHz a 10 GHz.

4. ARREGLOS DEL DOBLADOR DE FRECUENCIAS.

Objetivo: Desarrollar diferentes arreglos dobladores de frecuencia, que utilizan básicamente el transistor tipo HEMT, así como circuitos de microondas que nos permitan obtener un alto valor de la componente de 2ª. armónica de la señal de salida de cada doblador, para sumarlas a la salida del arreglo. Se probaron distintos circuitos con el doblador de frecuencias, que pudieran dividirla señal de entrada, cambiar la fase de una de las partes en que se divide la señal, y finalmente sumar ambas partes de la señal de entrada dividida, hasta lograr el diseño óptimo. Se muestra el desarrollo y resultados para cada circuito:

4.1 ARREGLO CON DIVISOR RESISTIVO.

Objetivo: Después de utilizar en el transistor las polarizaciones óptimas para obtener una máxima transferencia de potencia y mejor respuesta en la frecuencia de operación, se consiguió una corriente a la salida de cada transistor con una amplitud óptima en su segunda armónica. Se evalúa la acción del divisor resistivo en el circuito, tanto para dividir la señal de entrada, como para sumar las corrientes de salida de ambos transistores.

El transistor trabaja para un valor nominal de potencia máxima de 10 mW (10 dBm), como se indica en sus especificaciones. El arreglo está formado por dos transistores, mediante un dispositivo divisor de la señal a la entrada, logramos aplicar a cada transistor una potencia de 5 mW, para tener el nivel de potencia y de voltaje dentro del rango de los transistores evitando la distorsión, con un buen nivel en la potencia a la salida del arreglo, después de haber sumado las señales producto de la acción dobladora de frecuencias en ambos transistores.

A la entrada de cada transistor necesitamos un voltaje que permita la máxima transferencia de potencia:

$$P_{entr} = \frac{|V_1|^2}{4 \operatorname{Re}(Z_g)} \dots (4.1)$$

Donde:

P_{entr} = Potencia de entrada

V_1 = Voltaje aplicado a la entrada

$\operatorname{Re}(Z_g)$ = Parte real de la impedancia de entrada

Para encontrar el valor del voltaje de alimentación correspondiente a 5mW en cada transistor despejamos su valor de la ecuación 4.1:

$$P_{entr} = \frac{(V)^2}{4} \cdot \frac{1}{2 \cdot 50} = 0.005 \text{ W}$$

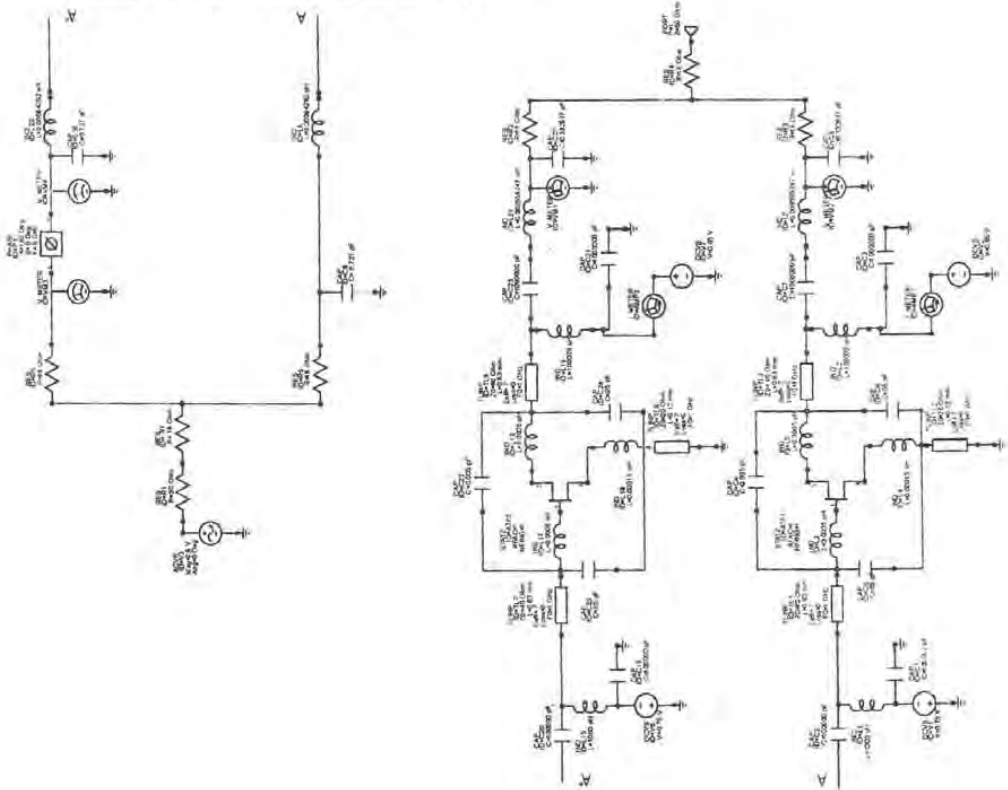
$$\frac{(V_1)^2}{4} = 0.5$$

$$V_1^2 = 2$$

$$V_1 = \sqrt{2} = 1.4 \text{ V}$$

Éste es el valor del voltaje máximo en la señal aplicada a la entrada de cada transistor para manejar 5 mW, el cual también está dentro del rango de funcionamiento del transistor (1.5V), dentro del nivel de operación.

Al utilizar dos transistores, necesitamos de un elemento que divida la señal aplicada a la entrada, por lo que se propuso un circuito con un divisor de potencias resistivo a la entrada, formado con las resistencias R_5 , R_6 y R_7 , de 18Ω . Es un dispositivo que divide la potencia de la señal de entrada, y con el que también se obtiene acoplamiento para evitar reflexiones en las señales de entrada de los transistores tipo HEMT, los elementos dobladores del circuito, como se muestra en la figura 26 (a):



(a)

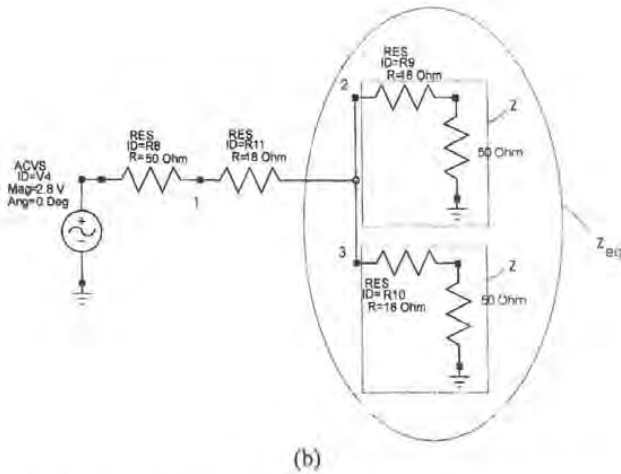


Fig. 26.- (a) Arreglo del doblador de frecuencias con divisor resistivo (b) Detalle del divisor de potencias a la entrada del mismo, (Referencia: Programa de simulación Microwave Office).

El divisor de potencia resistivo, es un arreglo con una matriz de dispersión S que se muestra en la ecuación 4.2:

$$S = \begin{bmatrix} 0 & 0.5 & 0.5 \\ 0.5 & 0 & 0.5 \\ 0.5 & 0.5 & 0 \end{bmatrix} \quad (4.2)$$

Las componentes de la diagonal principal de la matriz [S] del arreglo son iguales a cero porque es un dispositivo acoplado en sus tres terminales. Los puertos están terminados con una impedancia de valor igual a 50 ohms, el mismo que la impedancia característica Z_0 , la impedancia de entrada del transistor, tal y como se muestra en la figura 26 (b). El valor de la impedancia Z está formado por Z_0 y por la resistencia del puerto, de valor $Z_0/3$, y es igual a:

$$Z = Z_0/3 + Z_0 = 4Z_0/3 \quad (4.3)$$

Esta es la resistencia vista desde el punto de unión de las dos ramas de salida del divisor, por lo tanto, si desarrollamos la suma de las resistencias de ambas ramas en paralelo:

$$\frac{1}{Z_{eq}} = \frac{3}{4Z_0} + \frac{3}{4Z_0} \quad (4.4)$$

$$Z_{eq} = \frac{4Z_0}{6} = \frac{2Z_0}{3} \quad (4.5)$$

La impedancia de entrada del divisor es, por lo tanto, la suma de la resistencia de la rama de entrada del divisor con la impedancia equivalente:

$$Z_{in} = Z_0/3 + 2Z_0/3 = Z_0 \quad (4.6)$$

Lo que indica que el puerto de entrada, así como los otros dos puertos de salida están acoplados con la impedancia característica del circuito, por lo tanto los elementos de la diagonal de la matriz S son:

$$S_{11} = S_{22} = S_{33} = 0 \quad (4.7)$$

El valor de la impedancia en cada rama del circuito es de $Z_0/3 = 50/3 \approx 18\Omega$, para obtener una impedancia de entrada:

$$Z_{in} = 50/3 + 2(50/3) \approx 50\Omega \approx Z_0 \quad (4.8)$$

Debido a que el voltaje aplicado al puerto de entrada (puerto 1) es V_1 , por división de voltaje tenemos que en el centro de la unión, el voltaje V tiene un valor de:

$$V = V_1(2Z_0/3)/(Z_0/3 + 2Z_0/3) = 2/3V_1 \quad \dots(4.9)$$

Por lo que los voltajes en los puertos de salida son:

$$V_2 = V_3 = VZ_0/(Z_0 + Z_0/3) = 3/4V = 1/2V_1 \quad \dots (4.10)$$

Y las potencias aplicadas a cada transistor, a la salida del divisor son, por lo tanto:

$$P_2 = P_3 = 1/2((1/2V_1)^2/Z_0) = 1/8(V_1^2/Z_0) = 1/4 P_{in} \quad \dots (4.11)$$

Tenemos a la salida la cuarta parte de la potencia aplicada al circuito por el efecto de las resistencias en el divisor de voltaje. Debido a esta situación, a la entrada del divisor se debe alimentar con un valor de potencia cuatro veces el valor de la potencia aplicada en el caso

de un solo transistor, o sea 20 mW, para tener a la salida del divisor de potencias 5mW alimentando a cada transistor.

Por lo tanto, necesitamos aplicar a la entrada del arreglo 2.8 V para compensar el efecto del divisor, y para que lleguen a cada transistor 5 mW a 5 GHz, obteniéndose las componentes de las armónicas de 2° orden de la señal de salida para señales de entrada desde 1GHz hasta 9 GHz.

Después de la división de la señal de entrada, una de las señales resultantes, pasa por un inversor de fases ideal, instalado en una de sus ramas; las dos señales a la entrada de los transistores quedan defasadas 180° entre sí.

Mediante la simulación hecha con ayuda del programa, tenemos las formas de onda a la entrada de cada transistor, como se muestra en la Fig. 27:

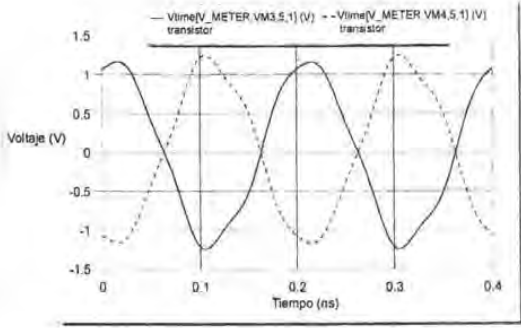


Fig. 27.- Señales de voltaje a la entrada de los transistores para el diagrama mostrado en la fig.26(a), (Referencia: Programa de simulación Microwave Office).

Las señales de los voltajes a la salida de los transistores tienen los valores que se muestran en la figura 28:

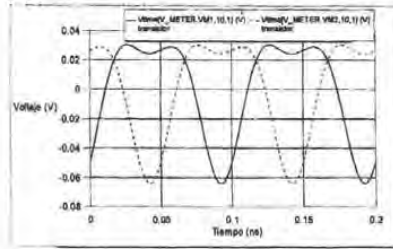


Fig. 28.- Voltaje a la salida de los transistores para el diagrama mostrado en la fig.26(a) , (Referencia: Programa de simulación Microwave Office).

En la figura 28 se puede apreciar la presencia de las componentes de la segunda armónica de la señal de salida; al unir ambas señales, las componentes de la segunda armónica se suman, al tener la misma fase, también se presenta la disminución en la magnitud de las primeras armónicas en la señal de salida.

Después de sumar las señales a la salida de los transistores, y comparar el resultado con el voltaje aplicado a la entrada del arreglo completo del doblador de frecuencias, obtenemos la gráfica mostrada en la fig. 29:

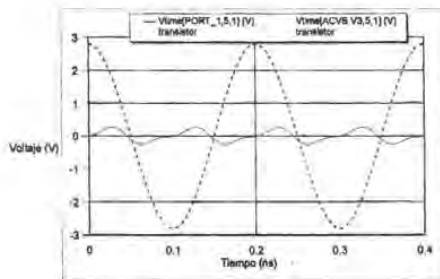


Fig. 29.- Comparación del voltaje a la entrada del circuito con la suma de las señales de la salida de los transistores. La señal de la menor magnitud corresponde a la señal de salida, la cual ya presenta la componente de 2ª. armónica, lo que corresponde a una frecuencia igual al doble de la que corresponde a la señal de entrada, (Referencia: Programa de simulación Microwave Office).

Comparando las componentes espectrales de las señales a la entrada y a la salida del arreglo completo podemos apreciar la presencia de la componente de 2ª. armónica en la señal de salida:

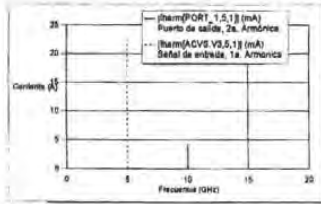
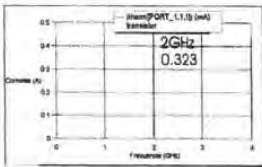
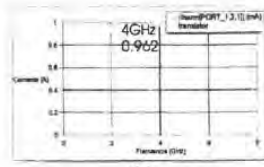


Fig. 30.- Comparación de las componentes de frecuencia de las corrientes a la entrada y a la salida del circuito, (Referencia: Programa de simulación Microwave Office).

Con los resultados obtenidos, se comprueba la presencia de la 2ª. armónica en la señal de corriente a la salida. Las magnitudes de la segunda armónica de la señal de salida, para señales de entrada desde 1 GHz hasta 9 GHz, se muestran en la figura 31:



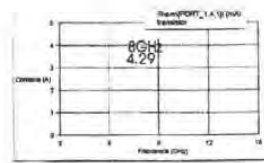
(a)



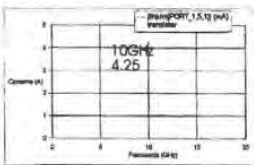
(b)



(c)



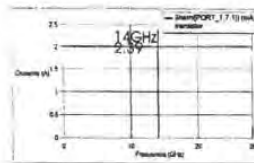
(d)



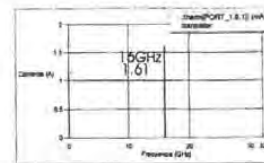
(e)



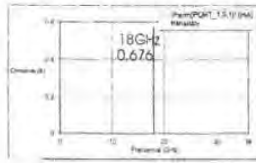
(f)



(g)



(h)



(i)

Fig. 31.- Magnitudes de la 2ª. armónica de la señal de corriente a la salida del doblador de frecuencias que usa a la entrada un divisor de potencias para una entrada de a) 1 GHz, b) 2 GHz, c) 3 GHz, d) 4 GHz, e) 5 GHz, f) 6 GHz, g) 7 GHz, h) 8 GHz, i) 9GHz, (Referencia: Programa de simulación Microwave Office).

Con los datos de la magnitud de la componente de 2ª. armónica de la corriente en la señal de salida, podemos obtener la gráfica de las pérdidas de conversión, a partir de su definición, como se mencionó en el capítulo I, en la ecuación 1.48:

$$\text{Pérdidas de conversión} = 10 \log \frac{\text{potencia de salida IF}}{\text{potencia disponible de entrada LO}} \quad (1.48)$$

Por lo tanto, para conocer las pérdidas de conversión de nuestro circuito doblador de frecuencias, calculamos la relación que hay entre la potencia de 2ª armónica de la señal de salida entre la potencia de la 1ª armónica de la señal de entrada:

$$\text{Pérdidas de conversión} = 10 \log \frac{\text{potencia de la segunda armónica de la salida IF}}{\text{potencia de primera armónica de la entrada LO}} \quad (4.11a)$$

Los valores obtenidos del cálculo de las pérdidas de conversión para un rango de frecuencias de entrada de 1GHz hasta 9GHz, se muestra en la fig. 32:

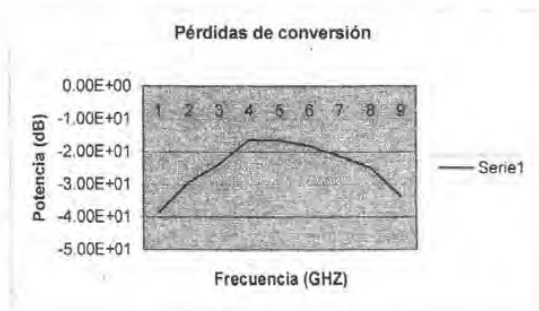


Fig. 32.- Gráfica de las pérdidas de conversión para diferentes frecuencias, para el arreglo de doblador de frecuencias que utiliza un divisor resistivo de potencia a la entrada, (Referencia: Programa de simulación Microwave Office).

Conclusión: La señal resultante, aunque está a una frecuencia de 10 GHz, el doble de la frecuencia de la entrada, no es de forma totalmente senoidal y presenta componentes de 1er orden, en consecuencia, los valores de las pérdidas de conversión obtenidos son muy altos (≈ 15 dB), situación que puede mejorarse con otro dispositivo divisor de la señal de entrada, para una mejor supresión de armónicas de primer orden en la señal de salida.

4.2 DISPOSITIVO HÍBRIDO IDEAL A LA ENTRADA DEL ARREGLO.

Objetivo: Utilizar un elemento híbrido para dividir la señal de entrada para mejorar tanto la eficiencia como el valor de las pérdidas de conversión.

Utilizamos una componente ideal para la división de potencia e inversión de fases, evitando las pérdidas en las resistencias y mejorando la magnitud de la 2ª. armónica, por lo tanto el divisor de potencias resistivo con cambiador de fases, fueron sustituidos por el circuito híbrido a la entrada del circuito que se muestra en la figura 33:

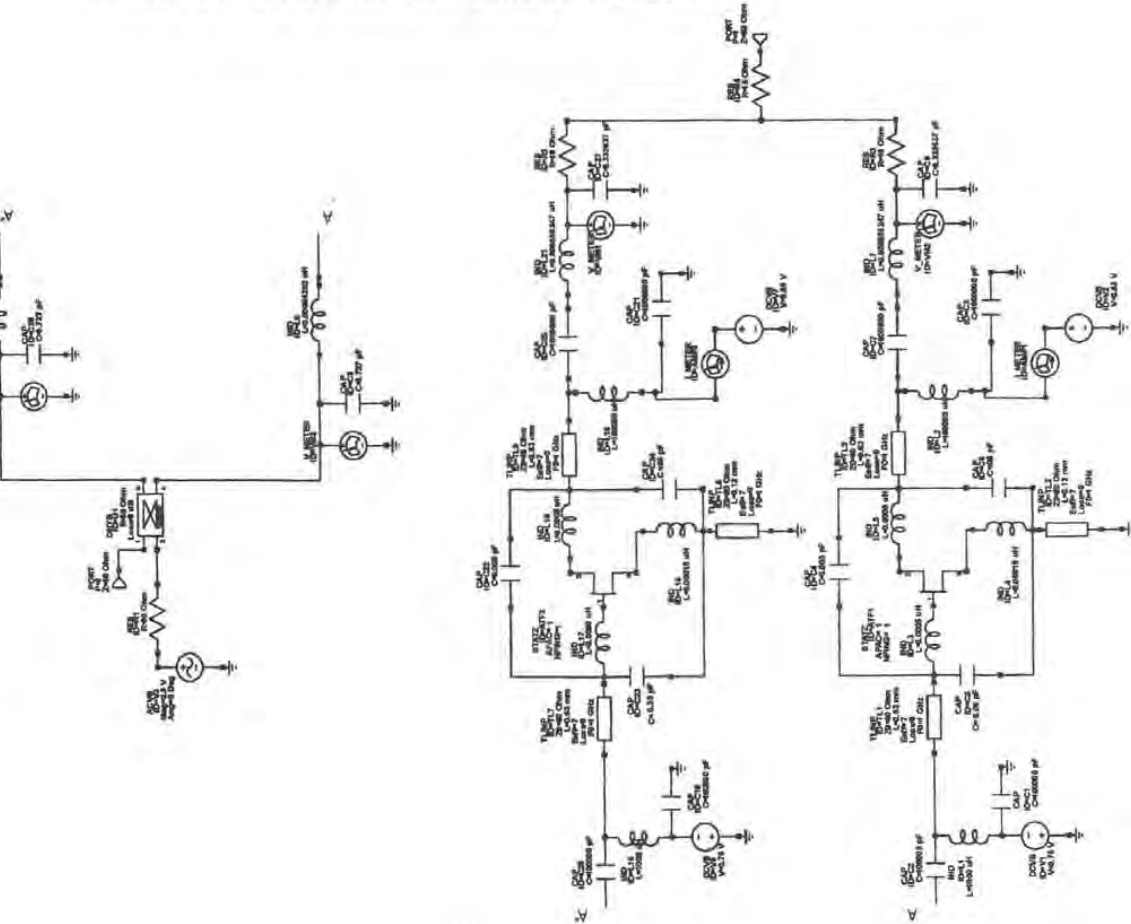


Fig. 33.- Circuito de doblador de frecuencias utilizando un híbrido a 180° a la entrada, como elemento divisor e inversor de fases, de la señal aplicada, (Referencia: Programa de simulación Microwave Office).

Las señales de voltaje obtenidas en la salida del híbrido, son de la forma mostrada en la figura 34:

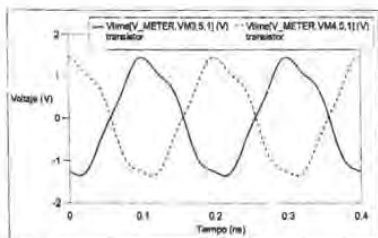


Fig. 34.- Señales de voltaje a la entrada de los transistores HEMT, (Referencia: Programa de simulación Microwave Office).

Se observa una forma de onda más uniforme que el caso del divisor de potencia anterior. Las señales de los voltajes a la salida de los transistores presentan la figura 35:

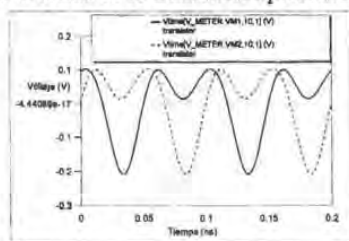


Fig. 35.- Señales de voltaje a la salida de los transistores para el diagrama mostrado en la fig. 33, (Referencia: Programa de simulación Microwave Office).

Comparando las señales, a la entrada con la suma de las señales a la salida de los transistores se obtuvo la gráfica de la figura 36:

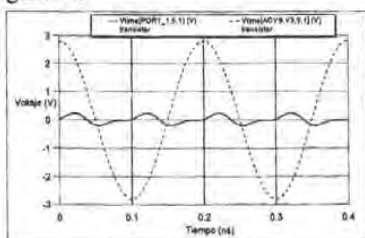


Fig. 36.- Comparación del voltaje a la entrada del circuito con la suma de las señales de la salida de los transistores. La señal de la menor magnitud corresponde a la señal de salida, la cual también presenta una frecuencia igual al doble de la frecuencia de la señal de entrada, (Referencia: Programa de simulación Microwave Office).

Aunque se duplicó la frecuencia en el circuito anterior, se tiene el inconveniente en la reducción de la potencia y que la forma de onda resultante no es totalmente senoidal.

Las armónicas de la señal de corriente a la salida del arreglo, para señales de entrada desde 1 GHz hasta 9 GHz, se muestran en la figura 37, donde se aprecian las componentes de 2ª Armónica:

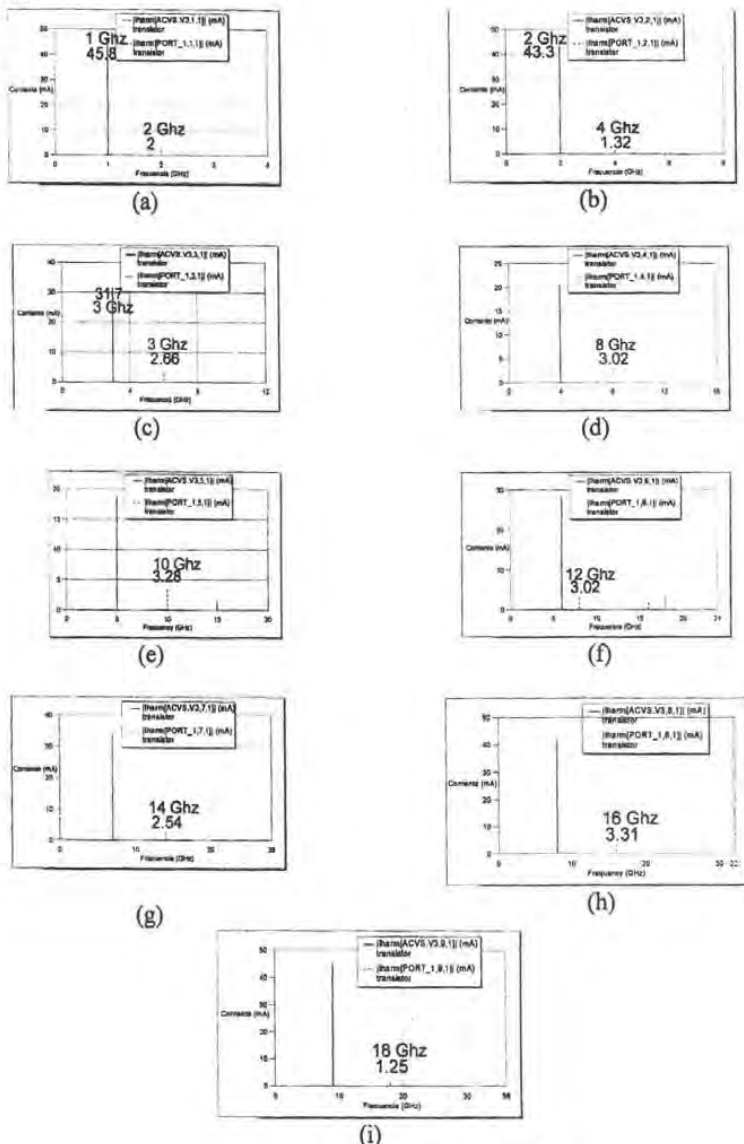


Fig. 37.- Componentes espectrales de la señal de salida de corriente a la salida del doblador de frecuencias que usa a la entrada un componente híbrido, para una entrada de a) 1 GHz, b) 2 GHz, c) 3 GHz, d) 4 GHz, e) 5 GHz, f) 6 GHz, g) 7 GHz, h) 8 GHz, i) 9 GHz, (Referencia: Programa de simulación Microwave Office).

En la fig. 38 se muestra la gráfica de las pérdidas de conversión para el arreglo propuesto:



Fig. 38.- Gráfica de las pérdidas de conversión para diferentes frecuencias, para el arreglo de doblador de frecuencias que utiliza un circuito híbrido a la entrada, (Referencia: Programa de simulación Microwave Office).

Conclusión: Como en el caso anterior, la señal de salida no es completamente senoidal, aunque esté a una frecuencia de 10 GHz, por lo tanto las armónicas de 1er orden no están completamente suprimidas. Por otra parte, las pérdidas de conversión tienen valores de casi 20 dB, por lo que tampoco puede tomarse en cuenta como de un arreglo eficiente.

4.3 ANILLO HÍBRIDO.

Objetivo: Para eliminar componentes de la señal de entrada a la salida del circuito y viceversa, se utiliza el anillo híbrido del cual ya se describió su funcionamiento. Podemos obtener los efectos de la división de la señal y el cambiador de los dos arreglos anteriores, construyendo un anillo híbrido, en base a segmentos de líneas de transmisión.

Se describe a continuación la construcción con microcinta del anillo híbrido, así como un análisis de su funcionamiento con los resultados obtenidos.

4.3.1 ANÁLISIS DE LAS SEÑALES EN EL ANILLO HÍBRIDO.

Para nuestro siguiente circuito, aprovechamos las características de operación del anillo híbrido de 180° , como se explicó, con la ayuda de la Fig. 12 para que al aplicar una señal en el puerto 4 se obtengan en los puertos 2 y 3 señales con un defasamiento de 180° entre ellas, así como un “puerto virtual” en el puerto de salida.

Con la ayuda del programa de simulación de circuitos (Microwave Office), se obtuvo el comportamiento de cada arreglo desarrollado, con el transistor modelo HEMT ATF36077, utilizando un anillo híbrido para dividir la señal de entrada en dos partes, defasarlas en 180° y aplicarlas a los transistores.

En el arreglo presentado, las señales de salida de cada transistor en los drenajes se conectan mediante líneas de transmisión; la frecuencia fundamental y las otras señales de armónicas impares tienen en ese punto, una fase opuesta y se cancelan. Las señales de componentes de frecuencia de segunda armónica, al tener la misma fase, se suman.

Se conocen algunas configuraciones de doblador balanceado, en las propuestas de anteriores investigaciones para generar señales a mayores frecuencias, que presentan varias ventajas como la supresión de la frecuencia fundamental y de tercer orden (impares), así como aceptables pérdidas de conversión mencionadas, como es el caso del doblador balanceado que se presenta.

Necesitamos un análisis de las señales en el híbrido, para conocer los coeficientes de dispersión que relacionan las señales reflejadas con las señales incidentes de éste circuito de microondas. En nuestro anillo, las relaciones entre dichas componentes, en cada puerto tienen las magnitudes y defasamientos que se muestran en las ecuaciones 4.12 a 4.26.

En el anillo mostrado en la figura 12, al aplicarse la señal al puerto 4, y dividirse en dos partes: la primera señal se dirige hacia el puerto 3, en el sentido contrario a las manecillas

del reloj, y la segunda señal parte hacia el puerto 2, en sentido horario. En el puerto 3, la primera señal ha viajado una longitud eléctrica de $\lambda/4$ y la segunda, ha recorrido $4\lambda/4 + \lambda/4$: un ciclo entero más $\lambda/4$, por lo que las dos partes se suman en fase en el puerto 3 con un defasamiento de 90° con respecto a la señal aplicada al puerto 1, por lo que su coeficiente de dispersión es:

$$S_{13} = -\frac{j}{\sqrt{2}} \quad (4.12)$$

El anillo híbrido es un elemento recíproco, por lo cual, tenemos que:

$$S_{31} = -\frac{j}{\sqrt{2}} \quad (4.13)$$

Con respecto al puerto 2, la primera señal llega en sentido contrario al de las manecillas del reloj después de recorrer una longitud eléctrica de $\lambda/4$, y en sentido horario $2\lambda/4 + 3\lambda/4$, o sea el equivalente de $\lambda/4$, lo que significa un defasamiento de 90° con respecto a la señal aplicada al puerto 1:

$$S_{12} = -\frac{j}{\sqrt{2}} \quad (4.14)$$

Por reciprocidad, tenemos que:

$$S_{21} = -\frac{j}{\sqrt{2}} \quad (4.15)$$

En el puerto 4, la señal llega en sentido de las manecillas del reloj después de recorrer una longitud eléctrica de $4\lambda/4$, o sea, un ciclo de onda completo, y en sentido antihorario, un total de $2\lambda/4$, por lo que existe una diferencia de 180° entre ambas señales, por lo que al sumarlas se encuentran en contrafase, y el resultado de su suma es:

$$S_{14} = 0 \quad (4.16)$$

Por reciprocidad, tenemos que:

$$S_{41} = 0 \quad (4.17)$$

Si aplicamos la señal de entrada en el puerto 2, al llegar al puerto 3 en el sentido de las manecillas del reloj, tendrá un cambio de fase correspondiente a una longitud de $\lambda/2$: medio ciclo, y en el otro sentido de $3\lambda/4 + \lambda/4$, o sea de un ciclo completo, por lo cual, al sumarse:

$$S_{23} = 0 \quad (4.18)$$

Por reciprocidad, tenemos que:

$$S_{32} = 0 \quad (4.19)$$

Con respecto al puerto 4, la señal, por una parte, tiene un cambio de fase igual a una longitud de $3\lambda/4$, así como en su recorrido en el sentido antihorario, por lo cual:

$$S_{24} = \frac{j}{\sqrt{2}} \quad (4.20)$$

$$S_{42} = \frac{j}{\sqrt{2}} \quad (4.21)$$

Si aplicamos la señal de entrada en el puerto 3, al llegar al puerto 4 en el sentido de las manecillas del reloj, tendrá un cambio de fase de $\lambda/4$, y en el otro sentido de $3\lambda/4 + 2\lambda/4$, o sea de un ciclo completo más $\lambda/4$, por lo cual, están en fase y han recorrido una misma distancia eléctrica equivalente:

$$S_{34} = -\frac{j}{\sqrt{2}} \quad (4.22)$$

Por reciprocidad, tenemos que:

$$S_{43} = -\frac{j}{\sqrt{2}} \quad (4.23)$$

Los coeficientes de dispersión a la entrada de cada puerto se calculan como el coeficiente visto a la entrada del mismo, cuando los demás puertos están terminados en una carga acoplada de $Z_0 = 50 \Omega$, por lo tanto:

$$S_{11} = S_{22} = S_{33} = S_{44} = \frac{V_1^-}{V_1^+} \Big|_{V_2^+ = 0} = \frac{Z_{in}^{(1)} - Z_0}{Z_{in}^{(1)} + Z_0} = \frac{50 - 50}{50 + 50} = 0 \quad (4.24)$$

La impedancia característica de la línea que forma el anillo es la igual a $\sqrt{2} Z_0$, lo que asegura la ausencia de reflexión a la entrada, por lo tanto, $S_{11} = S_{22} = S_{33} = S_{44} = 0$.

La matriz [S] que corresponde al anillo híbrido de 180° es:

$$[S] = \frac{-j}{\sqrt{2}} \begin{bmatrix} 0 & 1 & 1 & 0 \\ 1 & 0 & 0 & -1 \\ 1 & 0 & 0 & 1 \\ 0 & -1 & 1 & 0 \end{bmatrix} \quad (4.25)$$

El circuito doblador de frecuencias utiliza un anillo híbrido, construido con líneas de transmisión de tipo microcinta en su creación.

La señal que aplicamos en nuestro doblador entra al anillo en el puerto 4, por lo cual tendremos en los puertos 3 y 2 señales defasadas 180° entre sí:

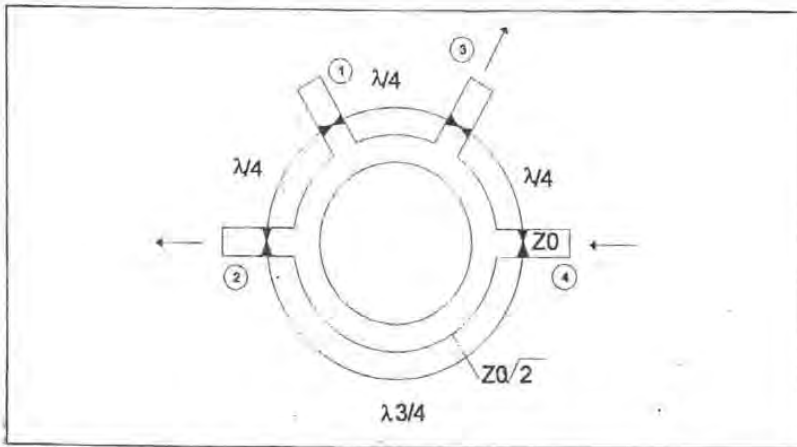
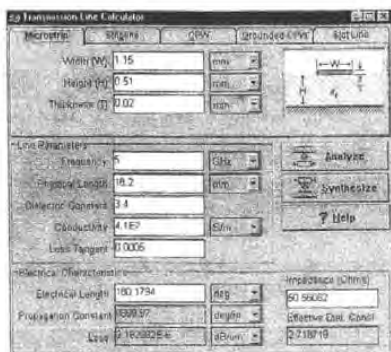


Fig. 39.- Anillo híbrido del tipo "rat race", utilizado en el arreglo propuesto del doblador de frecuencias, indicando el puerto 4 como puerto de entrada, y los puertos de salida (2 y 3), de donde se alimentan los transistores, (Referencia: Programa de simulación Microwave Office).

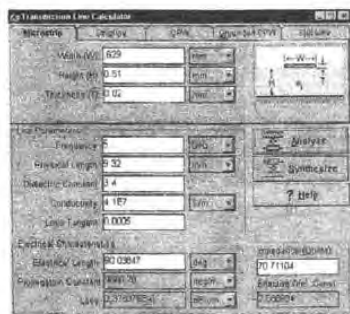
Para trabajar con mayores frecuencias, el doblador con anillo híbrido tiene entre otras ventajas, la facilidad de aplicar polarización dc, además de que su acoplamiento es más

sencillo. El circuito reduce las pérdidas de conversión, y con menores requerimientos de potencia en la señal aplicada.

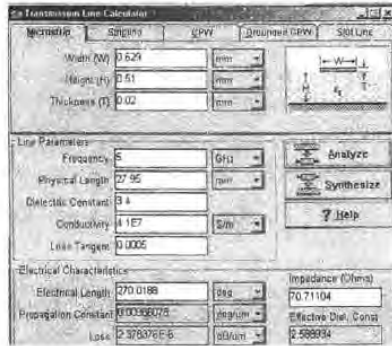
La línea de transmisión utilizada para la construcción del anillo, es de material marca Royers del tipo R04003, con cubierta de metal, en la cual se forman los contactos, el sustrato de la microcinta es de un espesor de $d=0.51$ mm, y en la cinta metálica de $T=0.02$, una constante dieléctrica de $\epsilon_r=3.4$, con la geometría que se muestra en la fig. 40:



(a)



(b)



(c)

Fig. 40.- Resultado del cálculo de las longitudes de las secciones del anillo híbrido de 180° , construido con línea de transmisión del tipo microcinta (a) para los puertos de entrada y (b) para el segmento de longitud $\lambda/4$, (c) para los segmentos de $3/4 \lambda$ del anillo, (Referencia: Programa de simulación Microwave Office).

A partir de éstos datos, calculamos el ancho y el largo de cada segmento de la microcinta, para 5 GHz, como se muestra en la fig. 40(a). Para encontrar un valor de impedancias de 50Ω , en los segmentos que forman los puertos de entrada y de salida del anillo, en este caso, el ancho del segmento es de 1.15 mm, con una longitud de 18.2 mm, lo cual da un cambio de fase de 180° .

Los segmentos en el cuerpo del anillo tienen una impedancia de $70\Omega=50*\sqrt{2}$; en estos segmentos es donde se lleva a cabo el cambio de fases en la señal, el cálculo de las dimensiones de estos segmentos se muestra en la figura 40(b) y 40 (c), para un defasamiento de 90° con una long. de 9.32 mm, y un defasamiento de 270° con una longitud de 27.95 mm, respectivamente, y un ancho del segmento de 0.629 mm.

Con las características del anillo construido en microcinta mencionadas, para una frecuencia de entrada de 5GHz, las longitudes sus componentes, que dan como resultado una inversión de 180° en las señales en los nodos de salida 3 y 2 del anillo, con las dimensiones obtenidas, nos dan como resultado el anillo que se muestra en la figura 41:

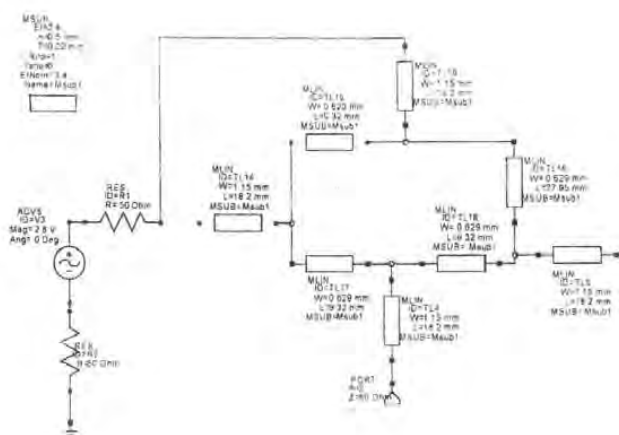


Fig. 41.- Arreglo del anillo híbrido a la entrada del circuito multiplicador de frecuencias. (Referencia: Programa de simulación Microwave Office).

Una configuración sencilla y de fácil construcción como ésta, puede tener valores aceptables de supresión de armónicas de 1º y 3er orden, en todo el rango de frecuencias de operación, y los circuitos de acoplamiento al anillo híbrido son componentes que permiten trabajar en un mayor ancho de banda en el doblador.

Las longitudes están calculadas para 5 GHz, con lo que se evita la presencia a la entrada de componentes de la señal de salida que están a 10 GHz.

En el arreglo con un circuito híbrido a la entrada, alimenta a los dos dobladores de frecuencia tal como se muestra en la figura 42, para verificar las señales a la salida de los transistores:

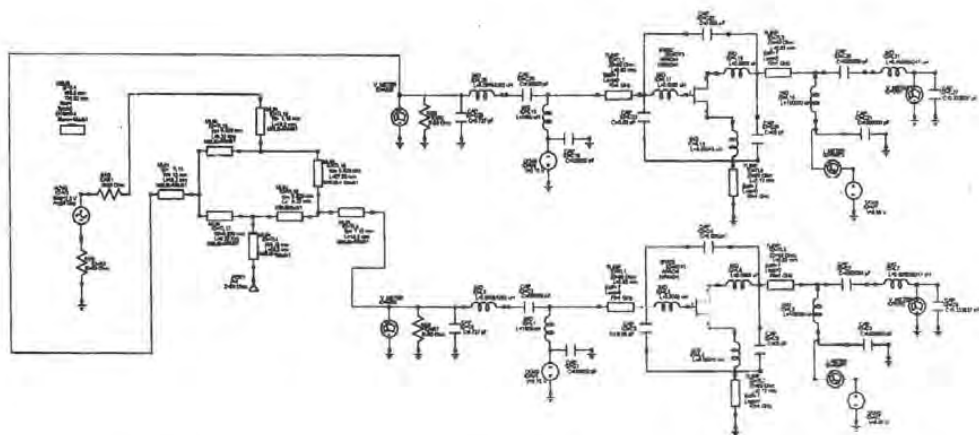


Fig. 42.- Arreglo de los dos transistores multiplicadores de frecuencias alimentados por las señales de salida del anillo híbrido de entrada, (Referencia: Programa de simulación Microwave Office).

Se simulan los voltajes a la entrada y a la salida de cada doblador y se comprueba que las señales están defasadas en 180° , como se muestra en la figura 43:

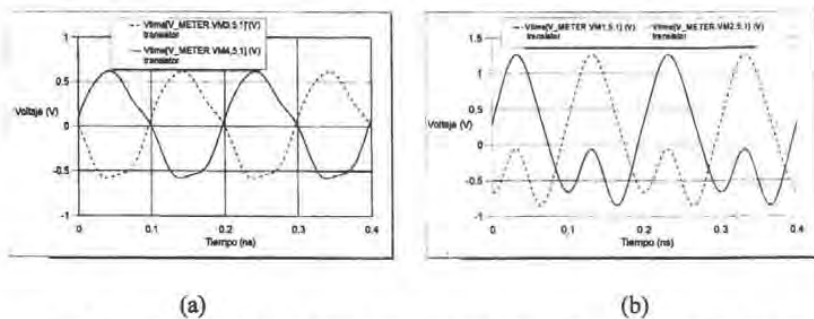


Fig. 43.- Señales de voltaje (a) a la entrada de los transistores (b) a la salida de los mismos, (Referencia: Programa de simulación Microwave Office).

En la figura 43 (a), se muestran las señales de salida del anillo, que están defasadas 180° , en la figura 43 (b), se aprecian las señales a la salida de cada transistor, donde se pueden apreciar las componentes de 2^{a} armónica de ambas señales, que también están defasadas en 180° , al sumar las dos señales, sus componentes que están en fase aumentan su magnitud, con una señal total resultante a la salida. La suma se hace en un divisor de potencia a la salida del arreglo, utilizado como sumador, como se muestra en la fig. 44:

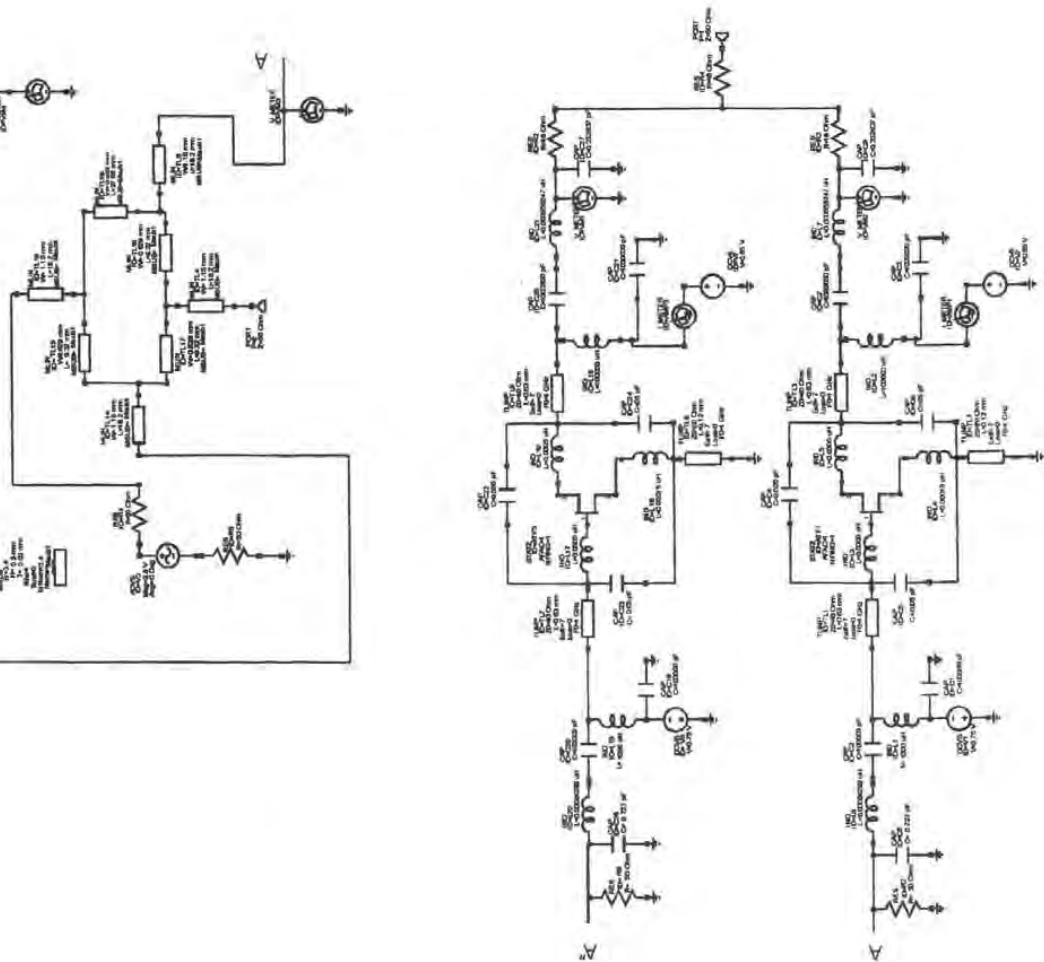
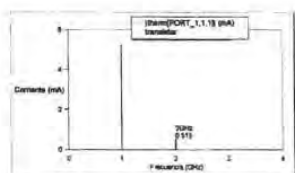


Fig. 44.- Arreglo del circuito multiplicador de frecuencias, con un divisor resistivo utilizado para sumar las señales de salida de los transistores, (Referencia: Programa de simulación Microwave Office).

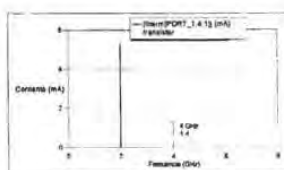
El objetivo de éste arreglo es conseguir menores pérdidas de conversión y menor figura de ruido, así como un alto valor de aislamiento entre las componentes de la entrada, con respecto a las de la señal de salida, sin el uso de circuitos de filtrado en todo el rango de frecuencias, con los circuitos de acoplamiento el anillo híbrido, lo que determina un mayor ancho de banda en el doblador.

Para obtener la respuesta total de las señales que provienen de los dos transistores, se suman a la salida en un arreglo de sumador de voltaje.

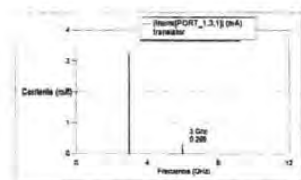
Las armónicas de la señal de corriente a la salida del arreglo con el anillo híbrido a la entrada, para señales de entrada desde 1 GHz hasta 9 GHz, se muestran en la figura 45, donde se aprecian las componentes de 2ª Armónica:



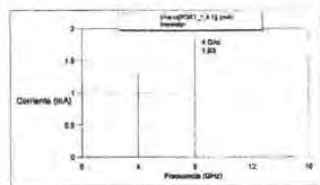
(a)



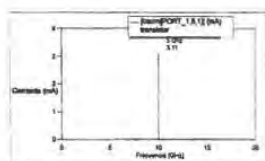
(b)



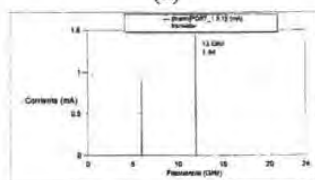
(c)



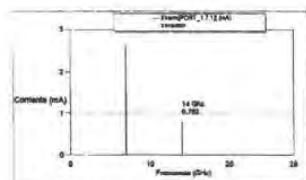
(d)



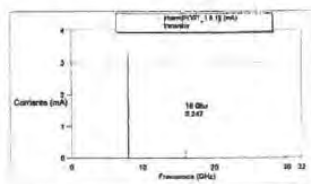
(e)



(f)



(g)



(h)



(i)

Fig. 45.- Componentes de primera y segunda armónica de la corriente a la salida, del circuito en la figura 43, para una entrada de a) 1 GHz, b) 2 GHz, c) 3 GHz, d) 4 GHz, e) 5 GHz, f) 6 GHz, g) 7 GHz, h) 8 GHz, i) 9 GHz, (Referencia: Programa de simulación Microwave Office).

Se muestra el voltaje de entrada al multiplicador de frecuencias, en comparación con la señal de voltaje de salida en la fig. 46:

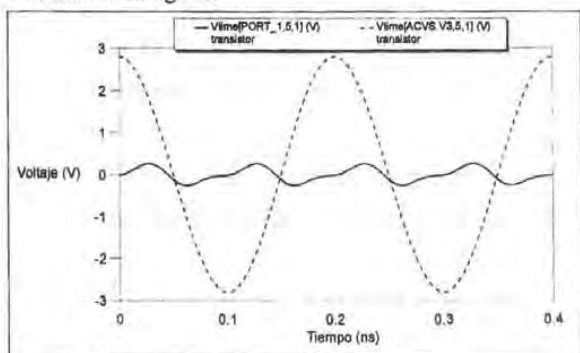


Fig. 46.- Gráfica del voltaje aplicado y voltaje de salida, donde podemos apreciar cómo la salida está a una frecuencia al doble de la frecuencia de entrada, pero con distorsiones, (Referencia: Programa de simulación Microwave Office).

La figura 47 nos muestra la gráfica de las pérdidas de conversión calculadas para el arreglo del circuito doblador de frecuencias con un anillo híbrido a la entrada del circuito:

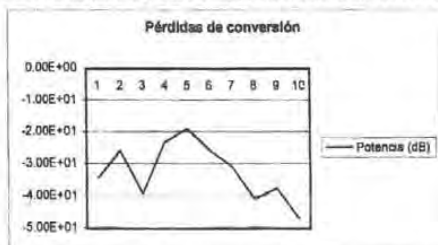


Fig. 47.- Pérdidas de conversión para el doblador de frecuencias con un anillo híbrido a la entrada, (Referencia: Programa de simulación Microwave Office).

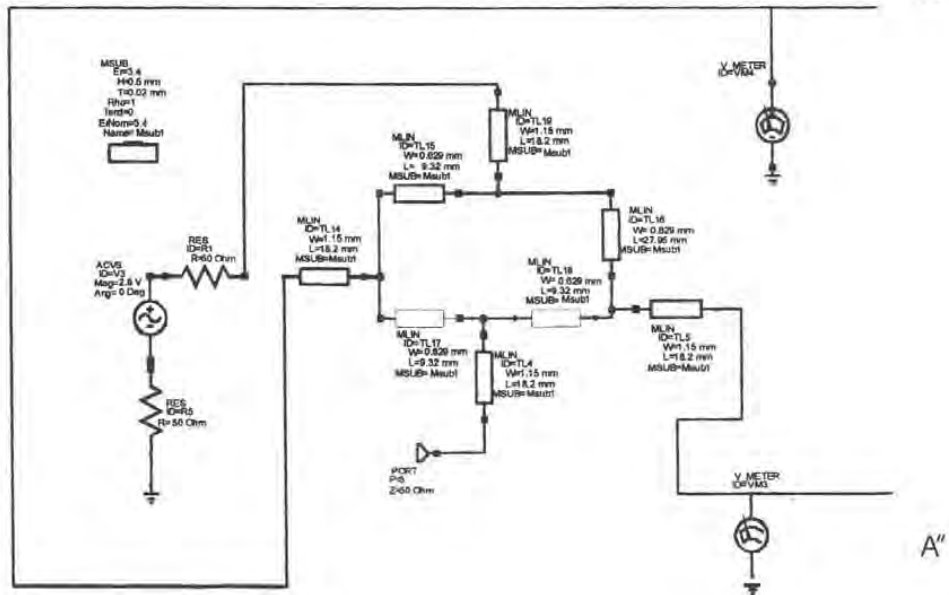
Conclusión: En comparación con la gráfica de las pérdidas de conversión del arreglo anterior, los resultados mostrados en la figura 46, nos dan un valor cercano a los -20 dB para una señal de entrada a 5 GHz, un valor mayor al del arreglo anterior.

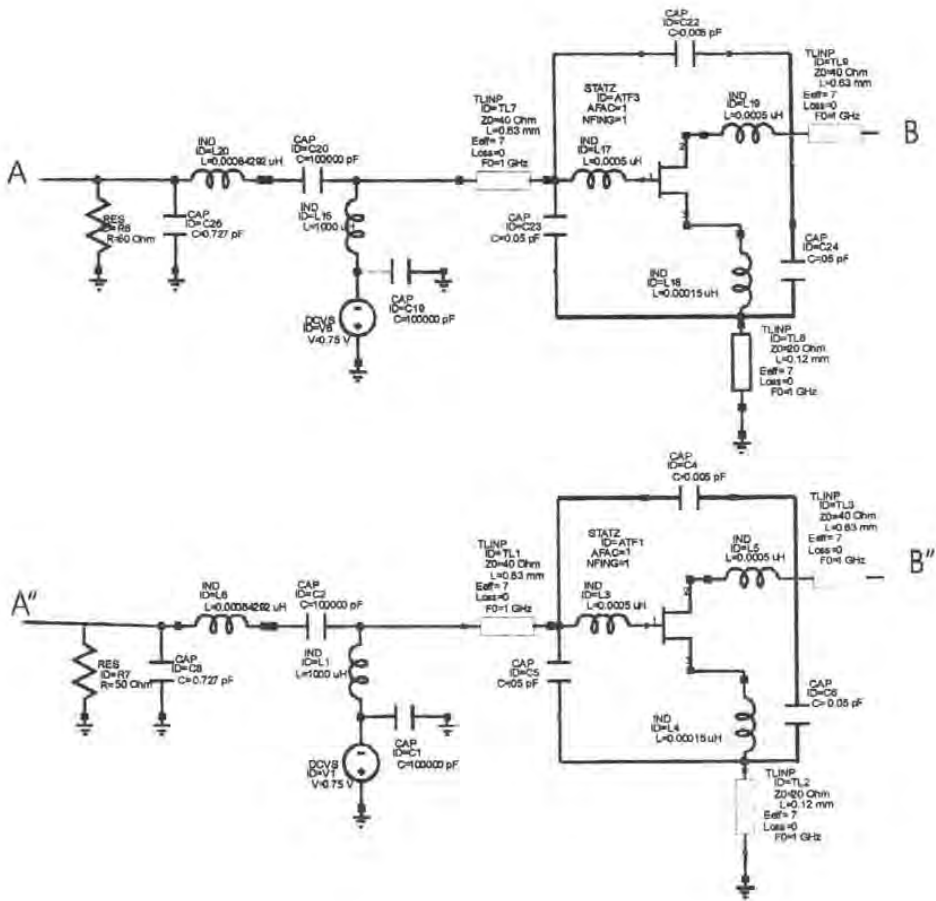
4.4 ARREGLO DE DOBLADOR DE FRECUENCIA CON DOS ANILLOS HÍBRIDOS

Objetivo: Utilizar un anillo a la entrada y a la salida del arreglo para dividir a la entrada y sumar las señales de salida, eliminando componentes no deseadas también a la salida. Para tener un elemento que nos permita poner en fase las señales de salida de los transistores y sumarlas en fase, usamos a la salida otro anillo híbrido.

En el primer anillo, una de las dos señales cambia su fase en 180° , para sumarlas en fase, necesitamos conseguir el mismo cambio de fase en una de éstas señales, por lo que utilizamos otro arreglo de anillo a la salida del circuito.

El arreglo completo, que se muestra en la figura 48, en el que se utilizan los dos anillos híbridos de 180° construidos como parte de un circuito balanceado, en el arreglo se obtuvo un buen aislamiento entre las señales de entrada a los transistores con respecto a las señales de salida, porque los segmentos de cada anillo están calculados para las señales de entrada a 5GHz y el anillo de salida del circuito se calculó para 10 GHz, los dos con tecnología uniplanar ya descrita, con los que se obtuvieron los resultados mostrados en la figura 49:





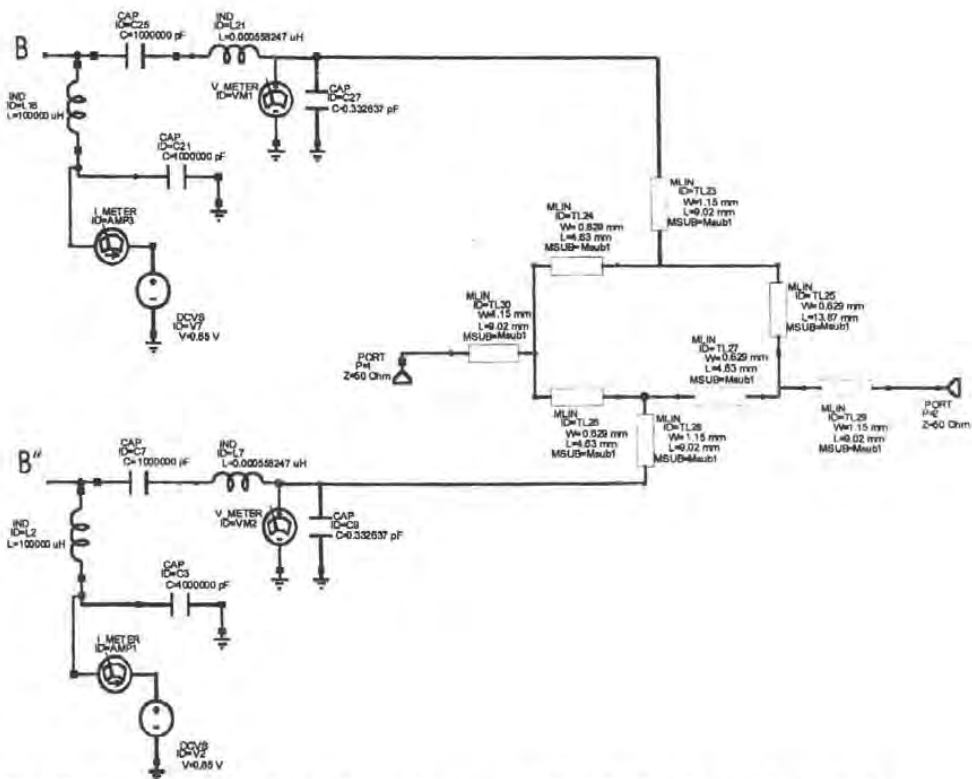


Fig. 48.- Arreglo del doblador de frecuencias con un anillo híbrido a la entrada calculado para 5 GHz y con un anillo a la salida, calculado para 10 GHz, (Referencia: Programa de simulación Microwave Office).

Con este arreglo, las señales de los voltajes a la salida del primer anillo obtenidas se muestra en la figura 49 (a), así como los voltajes a la salida de los transistores:

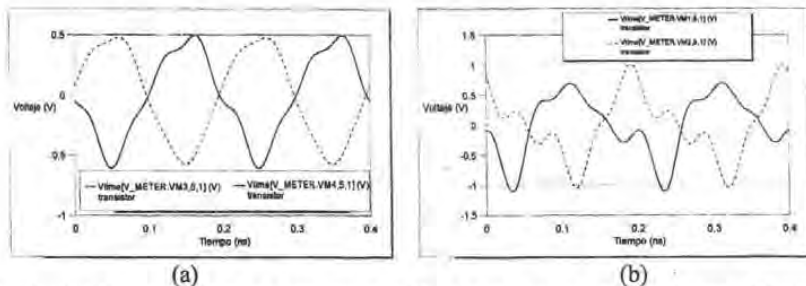


Fig. 49.- (a)Señales de voltaje a la entrada, y (b) a la salida de los transistores del circuito de la figura 47, (Referencia: Programa de simulación Microwave Office).

A la salida de los transistores, acoplamos el anillo mostrado en la fig. 50 con las mismas características de construcción que el primero, pero con las medidas en sus segmentos calculadas para 10 GHz:

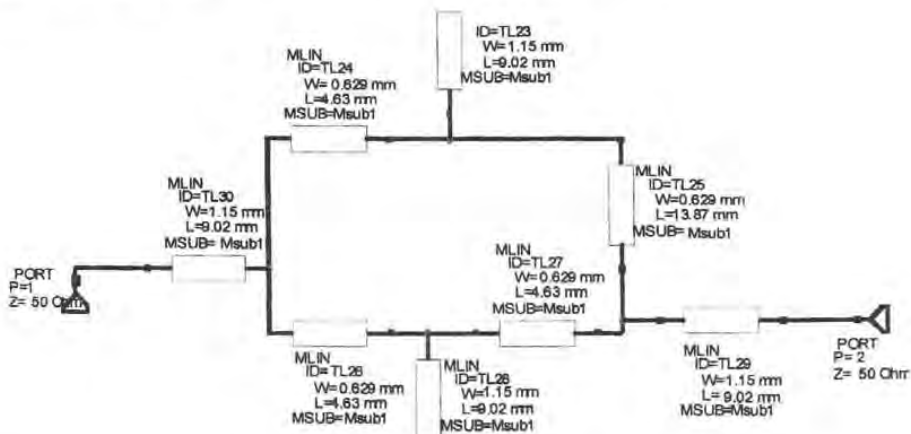


Fig. 50.- Detalle del anillo híbrido a la salida del arreglo doblador de frecuencias calculado para 10 GHz, (Referencia: Programa de simulación Microwave Office).

Las señales correspondientes a los voltajes a la entrada de los transistores y a la salida del arreglo, se muestran en la figura 51:

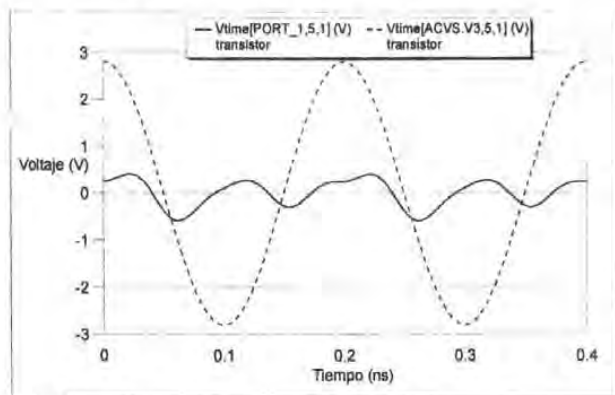
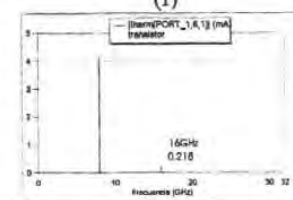
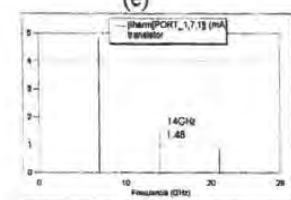
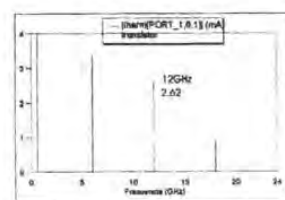
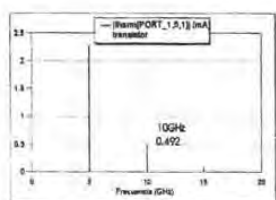
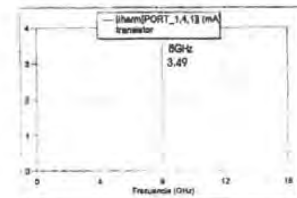
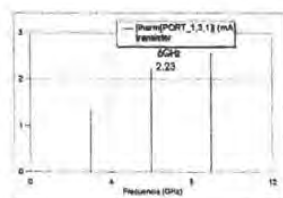
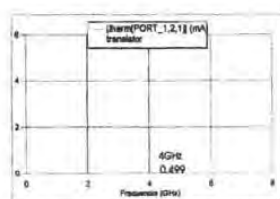
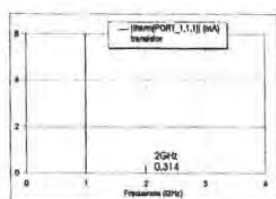


Fig 51.- Señales de voltaje a la entrada de los transistores (línea punteada) y suma de las señales de corriente a la salida del arreglo (línea continua) , (Referencia: Programa de simulación Microwave Office).

En la figura 48 se muestran las señales a la entrada y a la salida de los transistores, defasadas en 180°, y se aprecian las componentes de 2ª armónica en ambas gráficas. Al sumarlas a la salida del segundo anillo, como se muestra en la figura 51, se puede ver el resultado de la suma de las componentes de 2ª armónica de la señal de corriente a la salida de los dobladores, a una frecuencia de 10 GHz.

Se obtuvieron las componentes de 2ª. Armónica de la señal de corriente que se muestran en la figura 52:



(g)

(h)

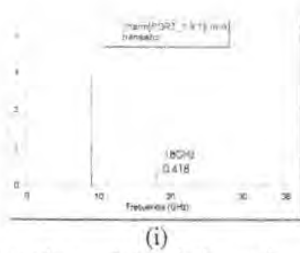


Fig. 52.- Componentes de segunda armónica de la corriente de salida del arreglo con el segundo anillo calculado para 10 GHz, para una entrada de a) 1 GHz, b) 2 GHz, c) 3 GHz, d) 4 GHz, e) 5 GHz, f) 6 GHz, g) 7 GHz, h) 8 GHz, i) 9 GHz, (Referencia: Programa de simulación Microwave Office).

Se muestra en la gráfica de la fig. 53 la gráfica obtenida, a partir de la simulación, de las pérdidas de conversión:

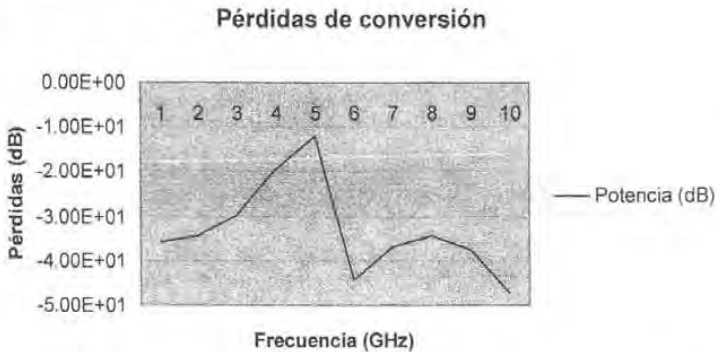


Fig. 53.- Gráfica de las magnitudes de las pérdidas de conversión para diferentes frecuencias, para el arreglo de doblador de frecuencias que utiliza anillos híbridos a la entrada y a la salida, (Referencia: Programa de simulación Microwave Office).

Conclusión: En comparación con la gráfica de las pérdidas de conversión de la los arreglos anteriores, donde se representan los valores de las pérdidas de conversión del doblador de frecuencias, los resultados mostrados en la figura 53, nos dan un mejor valor de pérdidas de conversión para la frecuencia de entrada de 5 GHz, pero para 6 GHz se tiene un valor muy alto, debido a que están presentes, a la salida, componentes de primer y segundo orden de las dos señales de salida en contrafase y se restan.

4.4.1 CAMBIO EN LAS DIMENSIONES DEL SEGUNDO ANILLO.

Objetivo: Cambiar las dimensiones del segundo anillo híbrido (a la salida) para lograr una señal de salida que optimice su magnitud.

Debido a los valores de pérdidas de conversión tan inconvenientes para las frecuencias de 5GHz y 6GHz, buscamos cambiar dimensiones en el segundo anillo híbrido, para sumar las señales. Cambiamos las longitudes de los puertos de entrada y salida del anillo híbrido de la salida del arreglo, buscando la longitud óptima que se muestra en la figura 54, con la cual obtuvimos los siguientes resultados en la simulación:

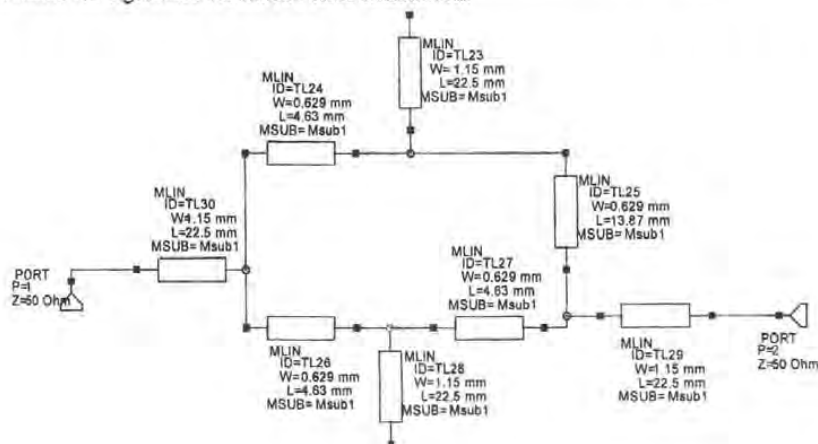


Fig. 54.- Detalle del anillo híbrido a la salida del arreglo doblador de frecuencias calculado para 10 GHz, (Referencia: Programa de simulación Microwave Office).

Las señales correspondientes a los voltajes a la entrada de los transistores y a la salida del arreglo, se muestran en la figura 55:

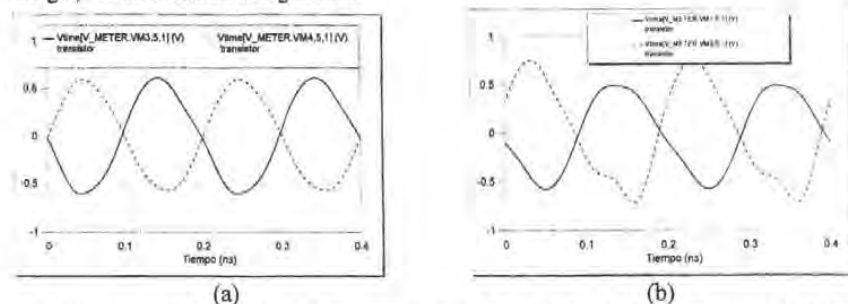


Fig. 55.- (a)Señales de voltaje a la entrada, y (b) a la salida de los transistores del circuito con un anillo híbrido a la salida que se muestra en la figura 54, (Referencia: Programa de simulación Microwave Office).

Al sumar las señales, a la salida del segundo anillo con longitudes distintas en los puertos de entrada y salida, como se muestra en la figura 56, se puede ver el resultado de la suma de las componentes de la señal de corriente a la salida de los dobladores, a una frecuencia de 10 GHz.:

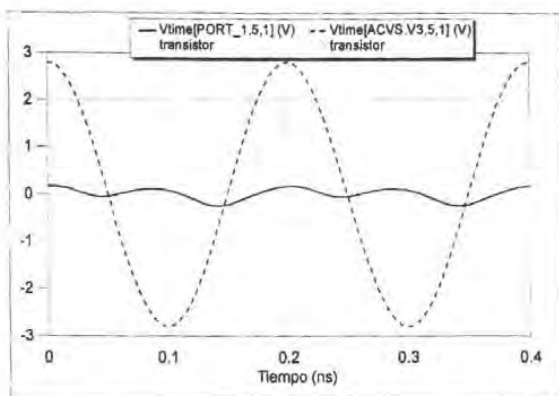
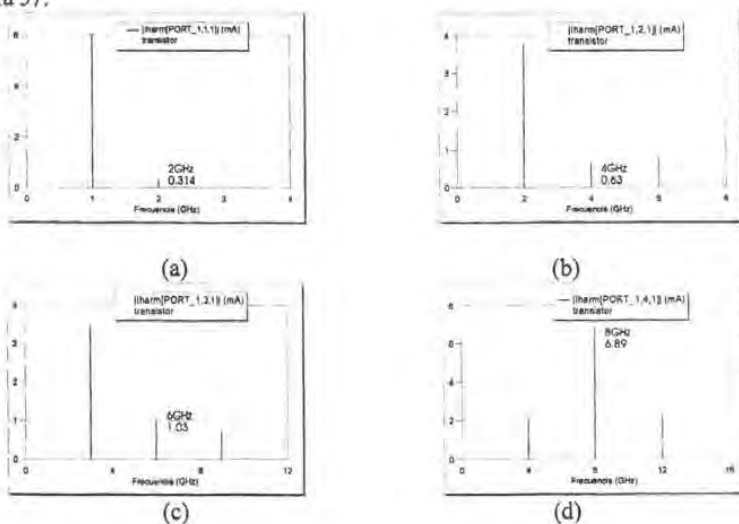
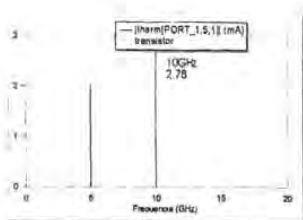


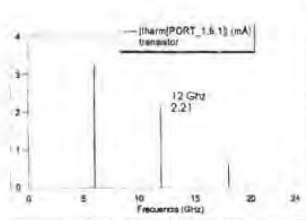
Fig 56.- Señales de voltaje a la entrada de los transistores y suma de las señales de corriente a la salida del arreglo del doblador de frecuencias con el anillo híbrido de la figura 54, (Referencia: Programa de simulación Microwave Office).

Se obtuvieron las componentes de 2ª. Armónica de la señal de corriente que se muestran en la figura 57:

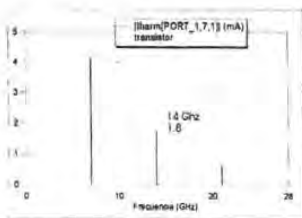




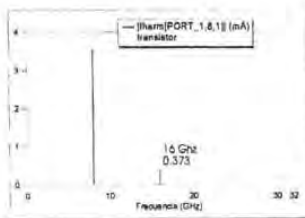
(e)



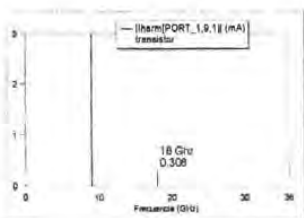
(f)



(g)



(h)



(i)

Fig. 57.- Componentes de segunda armónica de la corriente de salida del arreglo con el segundo anillo calculado para 10 GHz, para una entrada de a) 1 GHz, b) 2 GHz, c) 3 GHz, d) 4 GHz, e) 5 GHz, f) 6 GHz, g) 7 GHz, h) 8 GHz, i) 9 GHz, (Referencia: Programa de simulación Microwave Office).

Se muestra en la gráfica de la fig. 58 la gráfica obtenida, a partir de la simulación, de las pérdidas de conversión:

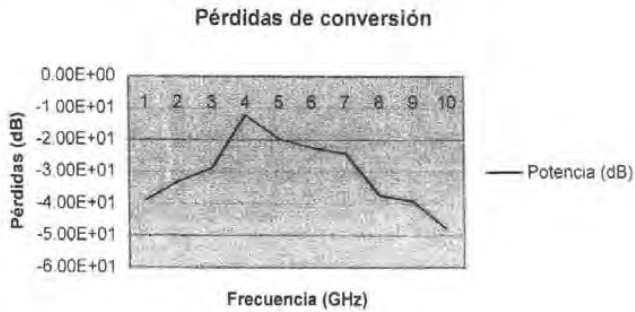


Fig. 58.- Gráfica de las magnitudes de las pérdidas de conversión para diferentes frecuencias, para el arreglo de doblador de frecuencias que utiliza anillos híbridos a la entrada y a la salida. (Referencia: Programa de simulación Microwave Office).

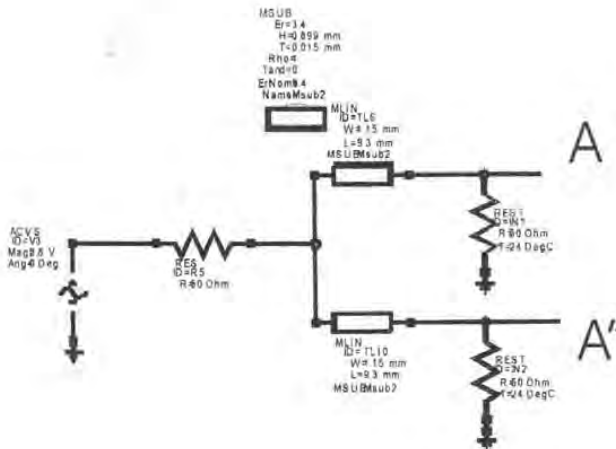
En este arreglo se encontró una magnitud para los puertos de entrada igual a 22.6 mm, con la cual la forma de onda de salida mostró mayor presencia de componentes de 2º orden, y una forma más senoidal, al doble de la frecuencia de entrada, debido a que el efecto de las longitudes de los puertos de entrada del anillo permiten la eliminación de las componentes de 1er orden y la suma de los de 2º orden, aunque los valores de las pérdidas de conversión tienen un mínimo de aproximadamente -10 dB.

Conclusión: Después de optimizar la longitud de los puertos de entrada y salida del anillo de salida, concluimos que siempre existen componentes de 1ª armónica de la señal de salida, que coinciden con las componentes de 2ª armónica, y ocasionan que se resten, como resultado, las pérdidas de conversión para 10 GHz aumentan porque la potencia, consecuentemente para esa frecuencia, disminuye.

4.5 ARREGLO DE DOBLADOR DE FRECUENCIAS CON TRANSFORMADORES DE CUARTO DE ONDA

Objetivo: Trabajar con un divisor de potencia que utiliza en la entrada un arreglo divisor de la señal, formado por una resistencia y un transformador de cuarto de onda en cada rama del divisor, para lograr un acoplamiento con el resto del circuito, aún cuando mediante este método, se pueda trabajar sólo en un rango de frecuencias relativamente bajo.

El transformador está constituido por dos segmentos de línea de transmisión con una resistencia de $\sqrt{2}Z_0 \Omega$, y una longitud equivalente a $\lambda/4$, un cuarto de longitud de onda para la frecuencia de entrada, evitando la reflexión de la señal aplicada, además tiene un inversor de fases en una rama del transformador, para invertir la señal en la misma. De manera parecida al arreglo del divisor resistivo, se obtuvo el cambio de fase de 180° entre las dos señales de salida del divisor, con las cuales se alimentaron a los dos transistores. Finalmente, para sumar las señales resultantes se usó otro arreglo resistivo como se muestra en la figura 54:



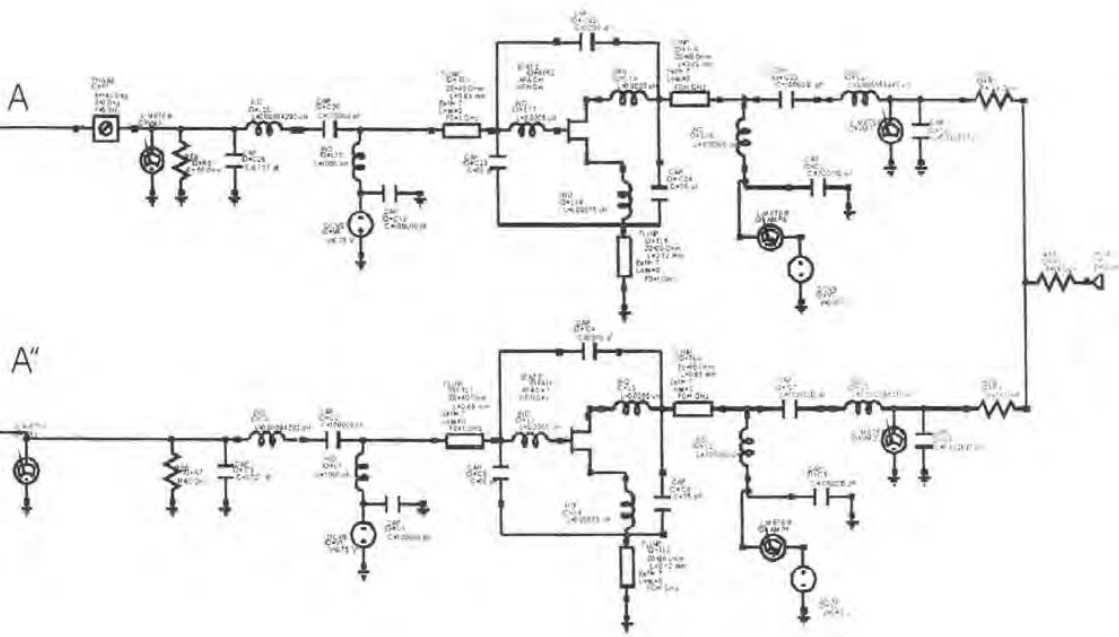


Fig. 59.- Arreglo del doblador de frecuencias con divisor de potencia a la entrada. (Referencia: Programa de simulación Microwave Office).

Las dimensiones del circuito divisor de potencia de la entrada se calcularon también con la ayuda del programa de simulación, obteniendo el siguiente arreglo del transformador de cuarto de longitud de onda mostrado en la figura 60, así como el cálculo realizado por el programa para obtener sus dimensiones:

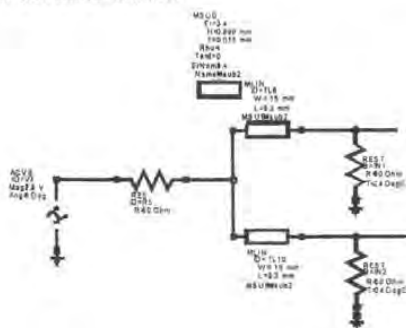


Fig. 60.- Circuito divisor de frecuencia a la entrada del arreglo doblador de frecuencias. (Referencia: Programa de simulación Microwave Office).

El resultado del cálculo de las dimensiones de la microcinta, se muestra en la figura 61:

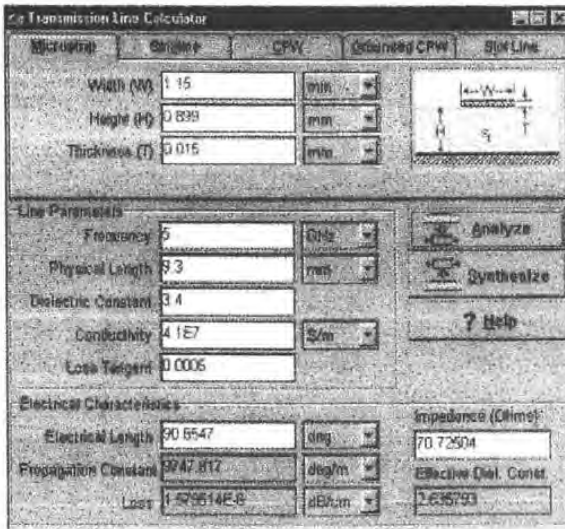


Fig. 61.- Resultado del cálculo de la línea de transmisión utilizada en el divisor de potencias, (Referencia: Programa de simulación Microwave Office).

Las formas de las señales de voltaje a la entrada y a la salida de los transistores, se muestran en la fig. 62:

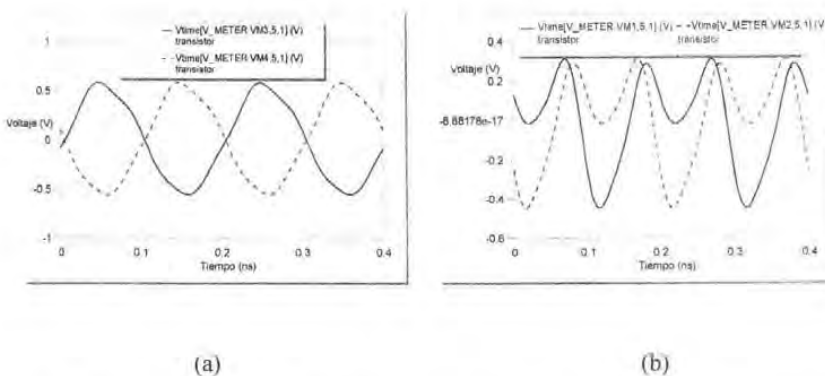


Fig. 62.- Señales de voltaje (a) a la entrada de los transistores (b) a la salida de los transistores, (Referencia: Programa de simulación Microwave Office).

Las formas de las señales de voltaje a la entrada y a la salida del circuito doblador de frecuencias propuesto se muestran en la fig. 63:

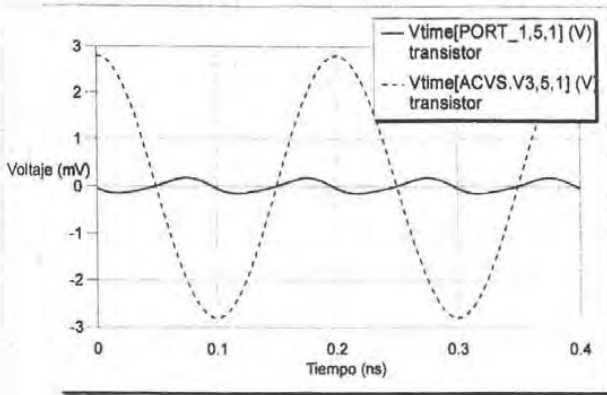
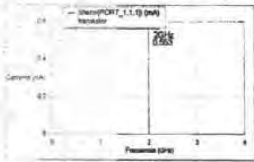
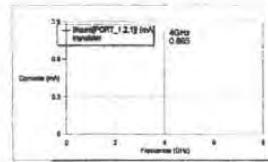


Fig. 63.- Señales de voltaje de entrada y a la salida del arreglo total del doblador de frecuencias, (Referencia: Programa de simulación Microwave Office).

Las componentes de segunda armónica resultantes para el rango de frecuencias en que trabajamos se muestra en la figura 64:



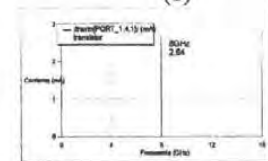
(a)



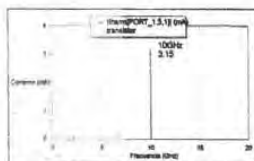
(b)



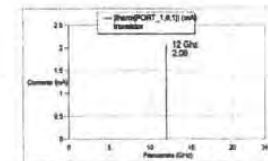
(c)



(d)



(e)



(f)

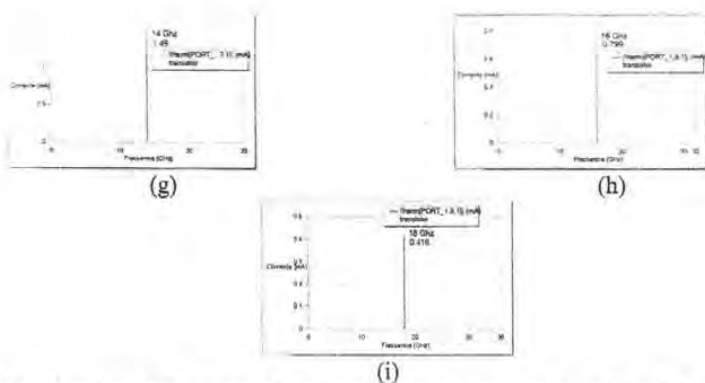


Fig. 64.- Componentes de segunda armónica de la corriente de salida del arreglo con el divisor de la señal de entrada con transformadores de cuarto de onda a la entrada, utilizado como divisor de potencias, para una señal de entrada de a) 1 GHz, b) 2 GHz, c) 3 GHz, d) 4 GHz, e) 5 GHz, f) 6 GHz, g) 7 GHz, h) 8 GHz, (Referencia: Programa de simulación Microwave Office).

Se muestra en la gráfica de la fig. 65 la gráfica obtenida, a partir de la simulación, de las pérdidas de conversión:

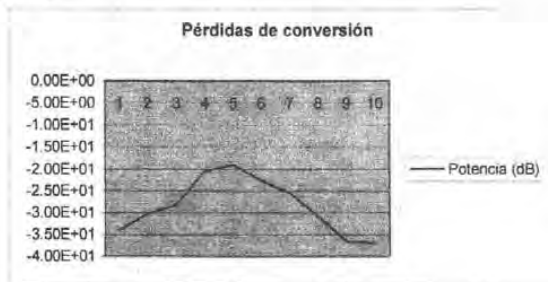


Fig. 65.- Gráfica de las magnitudes de las pérdidas de conversión en diferentes frecuencias, para el arreglo de doblador de frecuencias que utiliza un circuito transformador de cuarto de onda a la entrada, como divisor y un circuito divisor de potencias resistivo como sumador, (Referencia: Programa de simulación Microwave Office).

Conclusión: En comparación con los arreglos anteriores, vemos que se obtienen mejores valores de pérdidas de conversión para las frecuencias muy cercanas a 5GHz, lo cual demuestra que este circuito proporciona mejores valores de pérdidas de conversión que los circuitos dobladores de frecuencia construidos con dos anillos híbridos, por lo que en nuestra siguiente propuesta de multiplicador de potencia, podemos utilizar, junto con el anillo híbrido al inicio del arreglo, para tener la división de la señal aplicada y otro circuito que permita la suma de las señales a la salida de los transistores, aunque todavía no se logró un resultado con buenos valores de pérdidas de conversión.

4.6 ARREGLO DE DOBLADOR DE FRECUENCIAS CON UN DIVISOR DE WILKINSON A LA SALIDA.

Objetivo: Utilizar el anillo híbrido para dividir la señal de entrada en dos partes, alimentando a cada doblador de frecuencias, para después sumar las señales de salida de ambos dobladores, con un divisor de Wilkinson, aprovechando las características de ambos circuitos de microondas para sumar eficientemente las componentes de 2° orden a la salida del arreglo.

De las señales resultantes del doblado de frecuencias buscamos la manera de lograr que las señales se sumen en su 2ª armónica, eliminando sus componentes, tanto la fundamental como las impares, y que además puedan sumarse sin pérdidas al pasar por el divisor de Wilkinson que en nuestro caso funciona como sumador.

El divisor de potencia Wilkinson tiene la matriz de dispersión [S] que se muestra en la ecuación (4.26), con este dispositivo podemos obtener una división de la señal de entrada en dos partes iguales o bien la suma de las dos señales:

$$S = \begin{bmatrix} 0 & -j0.707 & -j0.707 \\ -j0.707 & 0 & 0 \\ -j0.707 & 0 & 0 \end{bmatrix} \dots (4.26)$$

Aprovechando las características que presenta este circuito, podemos acoplarlo a nuestro doblador como sumador de señales.

La siguiente configuración mostrada en la figura 59, utiliza un circuito divisor de Wilkinson como sumador en fase de las señales de salida de los dos dobladores de frecuencia, con los resultados de las señales de voltajes que se muestran en las figuras 58 y 66:

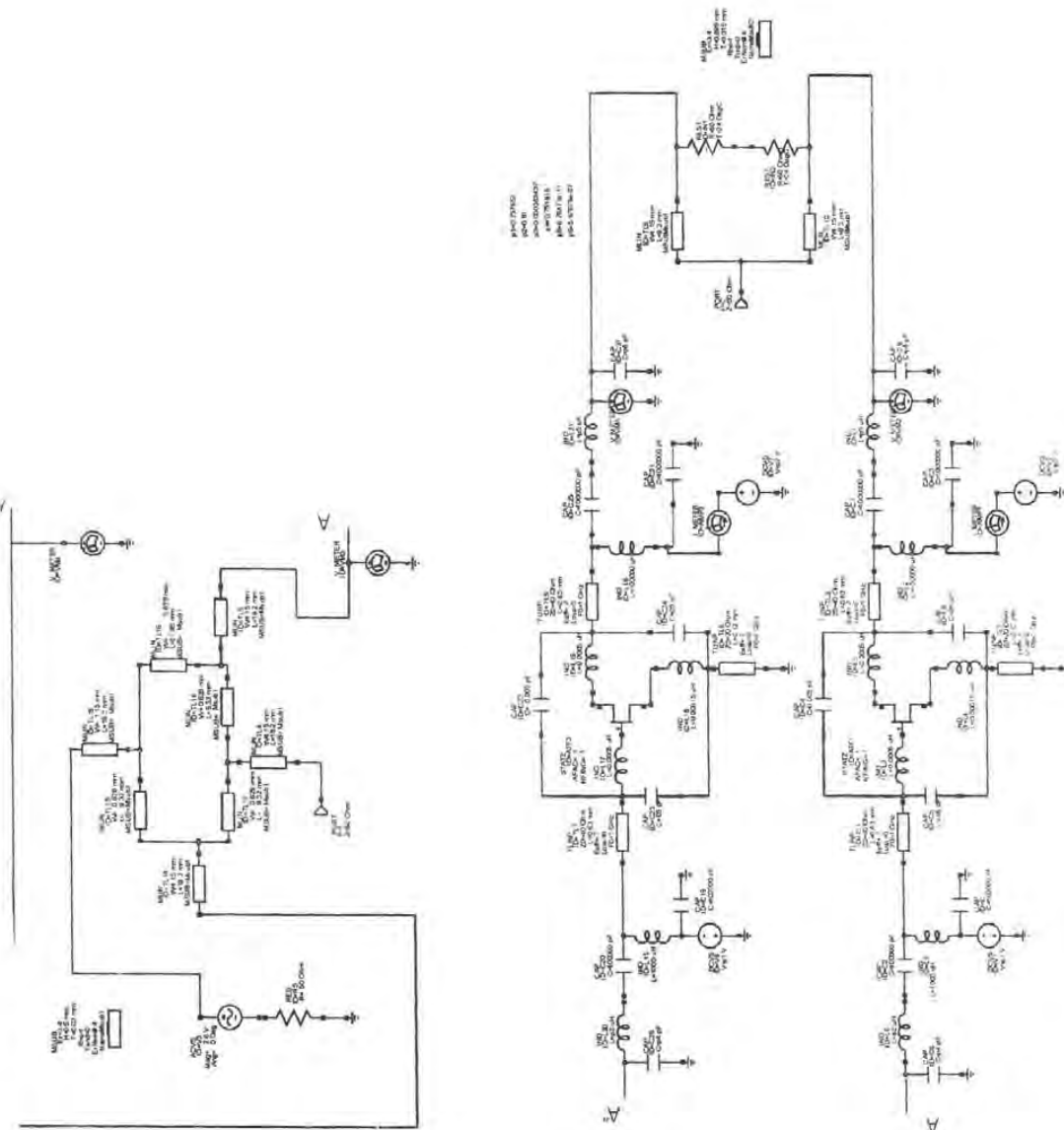


Fig. 66.- Arreglo del circuito doblador de frecuencias con divisor de wilkinson a la salida de ambos transistores, (Referencia: Programa de simulación Microwave Office).

Las formas de las señales de voltaje a la entrada y a la salida de los transistores, se muestran en la fig. 67:

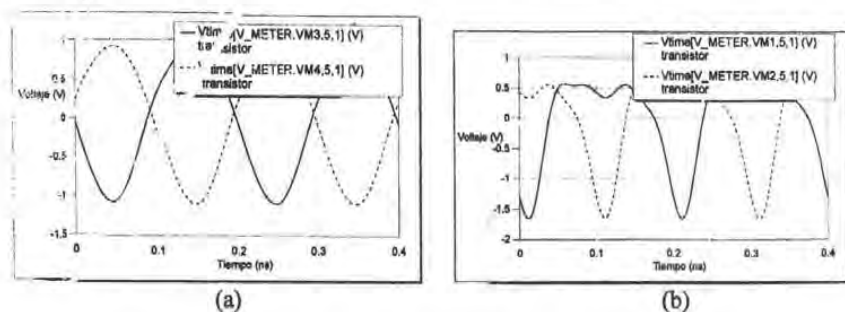


Fig. 67.- Señales de voltaje (a) a la entrada de los transistores (b) a la salida de los transistores, (Referencia: Programa de simulación Microwave Office).

Las formas de las señales de voltaje a la entrada y a la salida del circuito doblador de frecuencias completo, así como las magnitudes de la componente de segunda armónica de la señal de salida del arreglo, en función de la frecuencia aplicada, se muestran en la fig. 68:

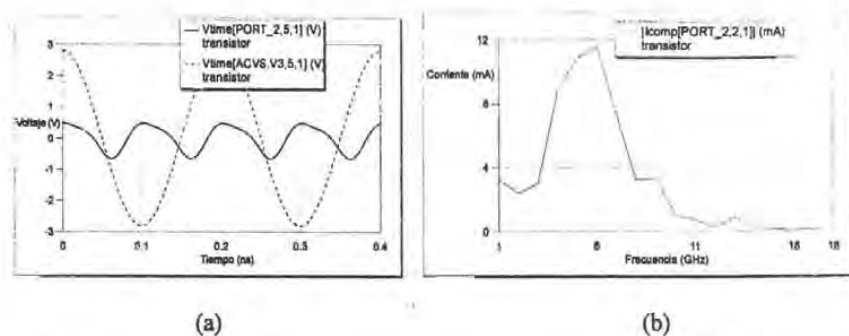


Fig. 68.- (a) Comparación de los voltajes a la entrada y a la salida del arreglo doblador de frecuencias mostrado en la fig. 66 (b) Componente de segunda armónica de la señal de la corriente a la salida del doblador de frecuencias como función de la frecuencia de entrada, (Referencia: Programa de simulación Microwave Office).

En la figura 67 (a), se muestran las señales de salida del anillo, defasadas 180°, en la figura 67 (b) se aprecian las señales a la salida de cada transistor, donde se observan las componentes de 2ª armónica de ambas señales; al sumar dichas componentes en el divisor de Wilkinson, se suman en fase y aumentan su magnitud. Las componentes de la 1ª armónica se encuentran defasadas en 180°, y al sumarlas se restan, eliminándose de la señal de salida.

En la fig. 68 (a) se muestra el resultado de la simulación de la salida del arreglo mostrado en la señal de salida, al doble de las frecuencias de la señal aplicada, así como las magnitudes de la componente de la 2ª. armónica en función de la frecuencia de la señal de entrada, como se muestra en la figura 68 (b), con altos valores debido a que la señal de salida tiene poca distorsión.

Las componentes de frecuencia de la 2ª. Armónica de la señal de corriente a la salida se muestran en la fig. 69:

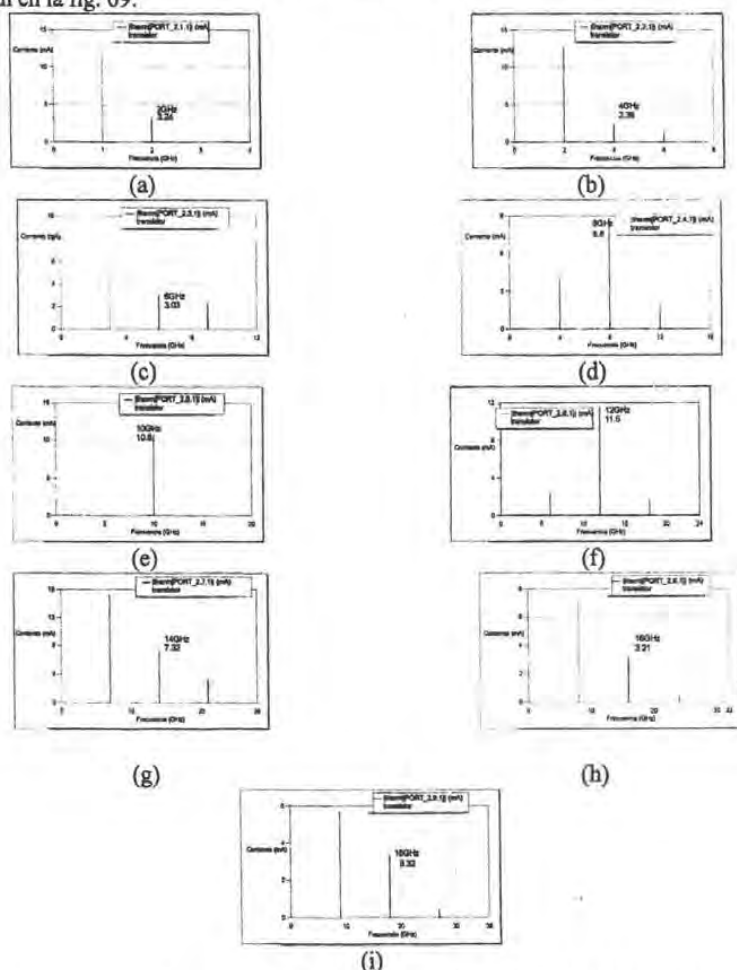


Fig. 69.- Componentes de segunda armónica de la corriente de salida del arreglo con el divisor de wilkinson a la salida, para una entrada de a) 1 GHz, b) 2 GHz, c) 3 GHz, d) 4 GHz, e) 5 GHz, f) 6 GHz, g) 7 GHz, h) 8 GHz, i) 9 GHz, (Referencia: Programa de simulación Microwave Office).

Calculamos las pérdidas de conversión para las componentes de 2° orden, en la señal de salida, obteniendo la gráfica 70:

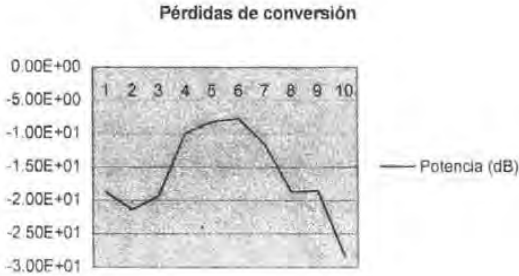


Fig. 70.- Gráfica de las magnitudes de las pérdidas de conversión para diferentes frecuencias, para el arreglo de doblador de frecuencias que utiliza un divisor de wilkinson a la salida, (Referencia: Programa de simulación Microwave Office).

Conclusión: En comparación con la gráfica de la figura 65, donde se representan los valores de las pérdidas de conversión del arreglo de doblador de frecuencias que utiliza un divisor de frecuencias a la entrada del arreglo, con un inversor de fases en una de las ramas del divisor, los resultados mostrados en la figura 70, nos dan valores menores de pérdidas de conversión, menores a los -10 dB para una señal de entrada a 5 GHz.

Debemos considerar también que las uniones reales de los segmentos de microcinta necesitan de conexiones tipo "T", y que representan importantes efectos inductivos cuando se trabaja en frecuencias de microondas, por lo cual los consideramos en nuestro arreglo para mejorar la simulación en el programa, con la intención de tomar en cuenta su construcción, a fin de obtener resultados más cercanos a la realidad en el manejo de nuestras señales.

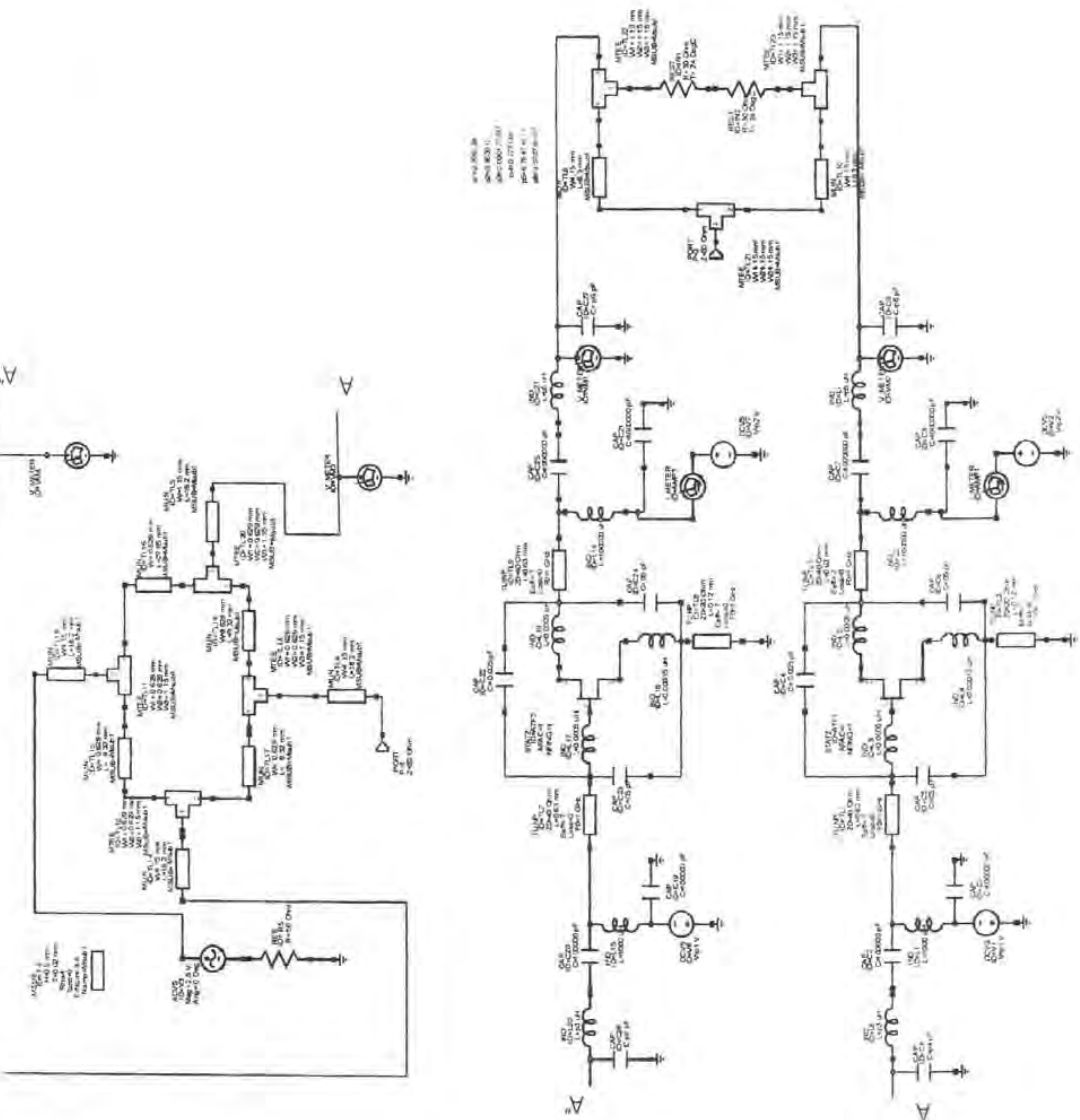


Fig. 71.- Arreglo del doblador de frecuencias con divisor de Wilkinson a la salida, considerando uniones "T", (Referencia: Programa de simulación Microwave Office).

Además de la simulación con conectores “T”, el programa de simulación llevó a cabo un proceso de optimización de la señal de salida, cambiando con este proceso, los valores de varios elementos del arreglo, obteniéndose las formas de onda que se muestran en la figura 72:

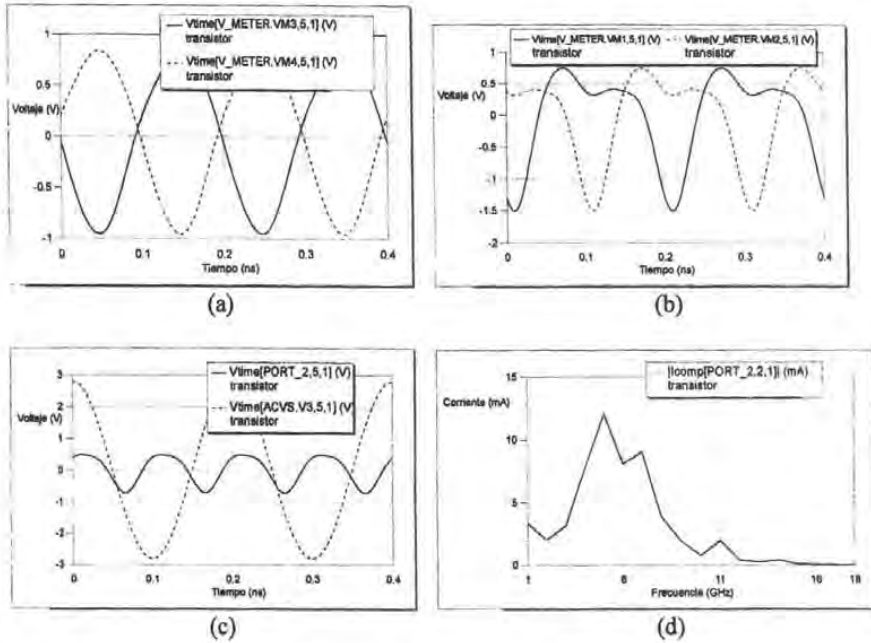


Fig. 72.- Simulación del doblador de frecuencias después de la optimización (a) Señales de voltaje a la entrada de los transistores. (b) Voltajes a la salida de los transistores. (c) Voltajes a la entrada y a la salida del doblador de frecuencias. (d) Componente de segunda armónica de la señal de la corriente a la salida del doblador de frecuencias, (Referencia: Programa de simulación Microwave Office).

En la figura 72 (a), se muestran las señales de salida del anillo, que están defasadas 180°, en la figura 72 (b), se aprecian las señales a la salida de cada transistor, donde una vez más se observa la presencia de las componentes de 2ª armónica de ambas señales, al sumarlas, al igual que en el arreglo anterior, éstas componentes están en fase y aumentan su magnitud, las componentes de la 1ª armónica se encuentran defasadas en 180°, y al sumarlas se restan, eliminándose de la señal total a la salida.

Después de integrar los componentes “T” en el circuito, el proceso de optimización de la componente de la 2ª. armónica, también cambia los voltajes de polarización, y las

componentes de segunda armónica de la señal de corriente a la salida, después de la polarización, se muestran en la fig. 73:

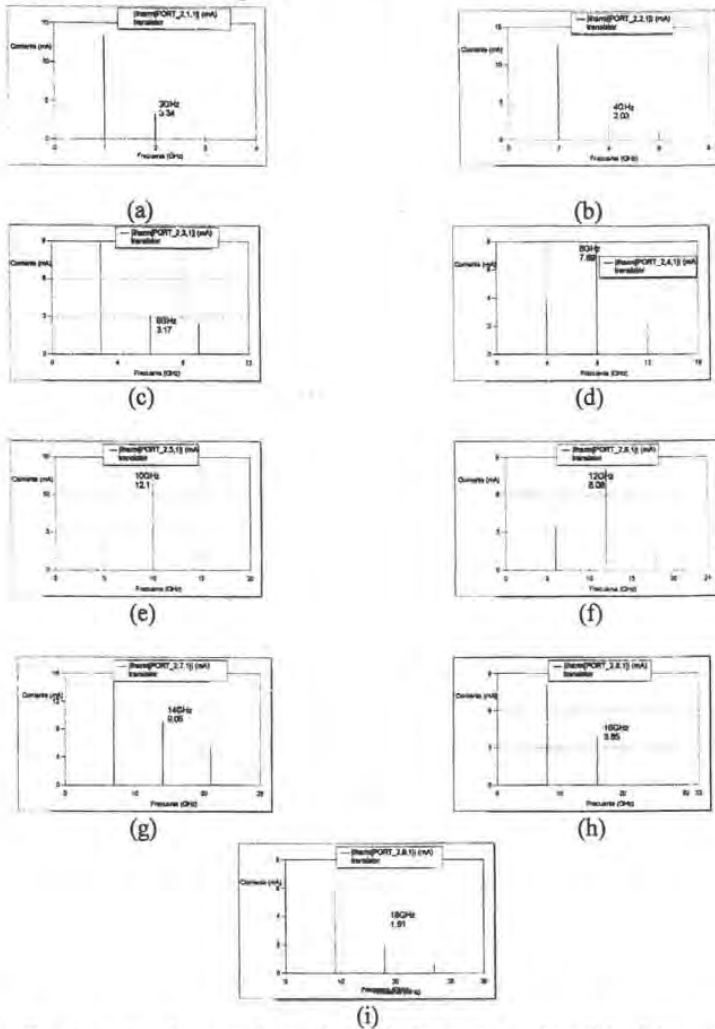


Fig. 73.- Componentes de segunda armónica de la corriente de salida del arreglo con el divisor de wilkinson a la salida, para una entrada de a) 1 GHz, b) 2 GHz, c) 3 GHz, d) 4 GHz, e) 5 GHz, f) 6 GHz, g) 7 GHz, h) 8 GHz, i) 9 GHz, (Referencia: Programa de simulación Microwave Office).

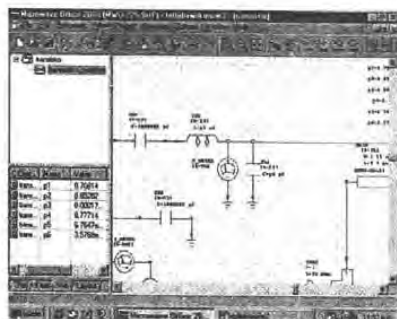
Calculamos las pérdidas de conversión para las frecuencias de entrada, obteniendo la gráfica 74:



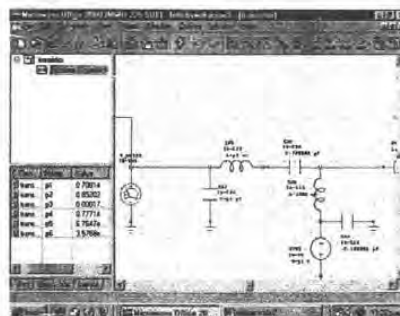
Fig. 74.- Gráfica de las magnitudes de las pérdidas de conversión para diferentes frecuencias, para el arreglo de doblador de frecuencias que utiliza un divisor de wilkinson a la salida, (Referencia: Programa de simulación Microwave Office).

En comparación con la gráfica de pérdidas de conversión anterior, se mantiene un valor entre -6 dB y -10 dB en un mayor rango de frecuencias.

El resultado del cálculo de la optimización, en el programa, dio como resultado el cambio en los parámetros de los transistores y elementos del circuito como se muestra en la fig. 75:



(a)



(b)

Fig. 75.- Circuitos de polarización resultantes del proceso de optimización de las componentes de 2ª armónica de la corriente de salida, (Referencia: Programa de simulación Microwave Office).

Conclusión: Este arreglo proporciona un manejo de la señal y valores de pérdidas de conversión convenientes, por lo cual es el arreglo más eficiente de los que se han presentado.

CONCLUSIONES GENERALES.

Los dispositivos de microondas, como herramientas en el manejo de señales de telecomunicaciones, presentan características que se aprovechan en diversos diseños y arreglos. En diferentes investigaciones siempre se ha buscado obtener un mejor rendimiento en sus aplicaciones. En este trabajo, se investigaron diseños de circuitos dobladores de frecuencia para un rango importante de frecuencias de entrada, (1GHz-10GHz) que también proporcionen facilidad de fabricación.

El transistor utilizado (ATF-36077 TIPO PHEMT), tiene gran capacidad de generación de armónicas, característica que aprovechamos para construir un arreglo del doblador de frecuencias, y se presentó un modelo no lineal del funcionamiento del transistor de GaAs, en el cual se consideran todas las contribuciones de las señales parásitas generadas, para el cálculo de las pérdidas de conversión. Basándonos en el programa de simulación de MICROWAVE OFFICE obtuvimos el resultado del comportamiento como doblador de frecuencias del transistor, así como la simulación del comportamiento de los arreglos completos de los dobladores de frecuencia propuestos.

En los circuitos propuestos se manejó la señal dividiéndola para manejarla a un nivel de 5 mW, y alimentar dos transistores, cada uno funcionando como doblador de frecuencias y después sumar las señales resultantes para poder tener un nivel de potencia mayor, dentro del indicado por las especificaciones, evitando así la presencia de la armónica fundamental y las armónicas impares en la salida del dispositivo.

Investigamos diferentes arreglos para minimizar las pérdidas de conversión, en los cuales simulamos los resultados que se pueden obtener, y a partir de éstos pudimos encontrar un circuito que nos ofrece un manejo de la señal, para tener el doblado de frecuencias de 5GHz a 10GH.

En el primer arreglo en que utilizamos el divisor de potencias resistivo para la división de la señal, y un inversor de fases ideal, se obtuvo la inversión de fases para la simulación, con valores de pérdidas de conversión, en el arreglo completo, de aproximadamente -15 dB. En el otro arreglo con divisor de potencias, acoplado con transformadores de cuarto de onda, se obtuvo el mismo valor de pérdidas de conversión con el mismo valor, por lo cual se buscó hacer la misma manipulación de las señales con otros elementos.

En el arreglo con un circuito híbrido ideal como divisor de la señal aplicada, el valor de sus pérdidas de conversión llegó hasta aproximadamente -16 dB, por lo cual esta opción se ignoró.

En el caso de la señal dividida con un anillo híbrido a la entrada, construido con microcinta, y un divisor de potencias a la salida del circuito doblador de frecuencias, utilizado para sumar las señales provenientes de los transistores, tuvo un valor de pérdidas de conversión de casi -20 dB, por lo cual se buscó otro arreglo a la salida del circuito, que pudiera sumar las componentes de segunda armónica y suprimir la componente de frecuencia fundamental.

Al proponer anillos híbridos a la entrada y a la salida, en nuestro caso calculados para 5GHz y 10GHz respectivamente, se presentó el problema de que a la salida coincidían las componentes de frecuencia fundamental y de segundo orden, y se restaban en lugar de sumarse, por lo cual se cambiaron las longitudes en los puertos de entrada, mejorándose el valor de las pérdidas de conversión hasta -10 dB, todavía es un valor que puede mejorarse.

Finalmente, encontramos que el circuito construido con un anillo híbrido a la entrada, en el que conectamos a la salida un divisor de Wilkinson para sumar las señales de salida, es la opción óptima, con el cual las pérdidas de conversión tuvieron un valor de aproximadamente -6 dB, muy conveniente para la conversión de la frecuencia de 5GHz a 10GHz .

Esta última opción, también maneja un tamaño compacto y puede aplicarse en aplicaciones y dispositivos como receptores, osciladores y sistemas de telecomunicaciones, por lo que se propone como el circuito de fácil construcción y con buenos valores de pérdidas de conversión que buscamos.

REFERENCIAS

- [1] Telecommunication systems, Pierre Girard Fontollinet, Artech House, :7. 1986, p. 15.
- [2] X. Mélique, J. Carbonell, R. Havart, P. Mounaix, O. Vanbésien, D. Lippen, "InGaAs/InAlAs/AlAs heterostructure barrier varactors for harmon multiplication", IEEE Microwave and guided wave letters, vol. 8, Issue:7, july 1998, p. 254-256.
- [3] J.E. Sitch, P.N. Robson, "The Performance of GaAs Field-Effect Transistors as Microwave Mixers", Proceedings of IEEE, march 1973, p. 399-400.
- [4] P. Bura, "70 MHz to 6GHz FET up-converter", Electronics Letters, june 1981, Vol. 17, N° 13, p. 437.
- [5] Ken Yamaguchi, Hiroshi Kodera, "Drain Conductance of junction-Gate FET's in the Hot Electron Range", IEEE Transactions on electron devices, Vol. ED-23, N° 6, june 1976, p. 545-553.
- [6] Robert A. Pucel, Daniel Massé, Richard Bera, "Performance of GaAs Mixers at X-Band", IEEE Transactions on microwave Theory and Techniques, Vol MIT, N° 6, june 1976, p. 351-356.
- [7] Simon J. Mahon, James T. Harvey, Alan C. Young, "Wide-Band MMIC Kowari Mixer/Phase Shifters", IEEE Transactions on microwave Theory and Techniques, Vol. 49, N° 7, july 2001, p. 1229-1233.
- [8] Herbert Zirath, Christian Fager, Mikael Garcia, Paulios Sakalas, Lars Landen, Arne Alping, "Analog MMICs for Millimeter-Wave Applications Based on a Commercial 0.14mm Phemt Technology", IEEE Transactions on microwave Theory and Techniques, Vol. 49, N° 11, November 2001, p. 2086-2092.