



**UNIVERSIDAD NACIONAL AUTÓNOMA
DE MÉXICO**

FACULTAD DE INGENIERÍA

**OBTENCIÓN DE SEÑALES E IMÁGENES MEDIANTE
MUESTREO PASOBANDA**

T E S I S

QUE PARA OBTENER EL TÍTULO DE:
INGENIERO ELÉCTRICO - ELECTRÓNICO
P R E S E N T A
JOSÉ ALBERTO LLAVOT LÓPEZ

Y PARA OBTENER EL TÍTULO DE:
INGENIERO EN COMPUTACIÓN
P R E S E N T A
REMIGIO ANTONIO RIVERA CHÁVEZ



Director de tesis:
Dr. Pablo Roberto Pérez Alcázar

CIUDAD UNIVERSITARIA, MÉXICO, D.F., 2004



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

Gracias Dios por entregarme una vida llena de felicidad y dicha, por estar siempre presente, por mi familia y por las personas que han dejado algo en mí, por permitirme alcanzar los objetivos que me he propuesto, por darme virtudes para lograrlos, y por darme defectos para vencerme a mi mismo.

A mi país, por darme una identidad, una historia y por permitirme ser heredero de una gran cultura.

A mis Papas, Lourdes y José, por ser ejemplo de amor, de lucha, de trabajo, de fe, de respeto y de constancia. Por regañarme cuando lo necesito y por apoyarme en mis decisiones. Todo lo que soy ahora se los debo a ustedes. Mi gratitud es infinita. Los amo a los dos.

A mi hermano Angel, por ser ejemplo de éxito, producto del trabajo bien hecho, por empujarme a salir adelante, por creer en mí, por escucharme, por la guía que siempre me brindas y sobre todo por ser mi amigo. A mi cuñada Graciela y a mi sobrina Natalia, por hacerme tío y padrino respectivamente, y por formar una gran familia. Dios los bendiga.

*A Jazmín Márquez, por ayudarme a ver el mundo diferente; por ser mi alegría, mi mejor equipo y sobre todo, mi amor; por caminar a mi lado cuando más lo he necesitado; por trazar conmigo un camino que llegará muy lejos y por mostrarme a Dios en tu sonrisa y en tus ojos. Gracias por todo
Flaca.*

A mis cuatro abuelos, por el cariño que recibí y que recibo de ellos todos los días.

A mi padrino Arturo López, a mi Abuelo Antonio López y a mi tía Yolanda Llavot. Por el cariño que me brindaron cuando aun estaban con nosotros, y por permitirme aprender tantas cosas de ustedes. Siempre estarán en mi corazón.

A mis tíos Paty y Raymundo; por ayudarme a crecer, por apoyarme siempre y por su cariño incondicional.

A todos mis tíos, por su cariño y apoyo, y a mis primos; sean fuertes chavos... Si se puede!!!

A Misael Guzmán, Leonardo Cabrera, Francisco Galindo, Adriana Gudiño, Marco A. Olguín, y Claudia Olvera, por todos estos años de amistad; por todas las experiencias vividas y las que aun nos quedan; por encontrarlos siempre en mi camino a pesar de la distancia. Gracias.

A Francisco J. Torner y a Heriberto Pérez; por su amistad y su paciencia; por escucharme y apoyarme siempre; por jalarme las orejas y por reír conmigo. Gracias.

A Ian G. Monsivais, "The hero of the day".

A Remigio, por ser un buen equipo durante la escuela, por el apoyo que me has brindado tanto profesional como personalmente. Tu amistad ha sido una de las mejores experiencias de la Universidad. Gracias.

A la que algún día será mi esposa y a mis futuros hijos.

JOSÉ ALBERTO LLAVOT LÓPEZ.

A mis padres, Remigio y María de la Luz, por ser apoyo y estímulo constante en mi diario caminar, gracias por todo lo que me han otorgado a lo largo de mi vida; por ser luz y fuerza en aquellos momentos mas difíciles, por ser los mejores padres que hubiera podido tener y por enseñarme el camino correcto para convertirme en un buen ser humano....

A mi hermano Rodrigo, por ser más que un confidente y amigo para mí, por el tiempo y los momentos que hemos compartido juntos, por tenerme paciencia y cariño y por la confianza que ha depositado en mi persona al creer en mí sin dudar jamás....

A mi novia Ana Rosa, por aparecer como una centella de luz en esos momentos donde la oscuridad me rodeaba por completo, por darle un rumbo y sentido fijo a mi vida; nunca olvides guardar esa sonrisa que tanto me ha enamorado desde el momento en el que te conocí. Te amo como solo se puede amar una sola vez en la vida y ansío cumplir sueños y anhelos a tu lado...

A mi abuelita Paula, por cuidar de mí cuando era un niño y por ayudar en mi formación como ser humano. Gracias por darme un poco de su tiempo y sabiduría abuelita, así como de todos aquellos regaños que me hicieron aprender de la vida, mil gracias.

A mi familia entera, incluyendo a las familia Rivera y a la familia Chávez, por compartir vivencias juntos y por el tiempo compartido en cada oportunidad que se ha presentado.

A todos mis profesores desde la educación preescolar hasta la educación profesional por ser partícipes en mi formación, gracias por todos los conocimientos entregados hacia mi persona, por su valiosa colaboración en mi formación estudiantil; porque ustedes me han llevado hasta donde me encuentro actualmente.

A todos mis compañeros de clase que he tenido, por las experiencias compartidas y el tiempo transcurrido en el aula. Especialmente a mi compañero de tesis José Alberto Llavot, por representar la amistad en su máxima expresión y apoyarme cuando lo he necesitado.

REMIGIO ANTONIO RIVERA CHÁVEZ

AGRADECIMIENTOS

A la Universidad Nacional Autónoma de México, por todo lo que nos ha brindado sin pedirnos nada a cambio, por los conocimientos y cultura que han hecho de nosotros mejores personas.

Al Instituto de Ingeniería, en especial a la Coordinación de Automatización, por permitirnos desarrollar este proyecto de tesis dentro de sus instalaciones, y por el apoyo brindado dentro de la duración del mismo.

Al Doctor Pablo Roberto Pérez A., por la paciencia, enseñanza, apoyo y amistad ofrecidas durante este trabajo. Reciba nuestra infinita admiración y agradecimiento.

Al CONACyT por el apoyo económico brindado para la realización de este proyecto.

A los sinodales Dr. Esaú Vicente, Ing. Francisco Rodríguez, Dr. Rogelio Alcántara e Ing. Noe Cruz por su colaboración en la mejora de este trabajo.

RESUMEN

En el ámbito del procesamiento digital de señales existen distintas alternativas de muestreo, por lo que es finalidad de esta tesis el dar un panorama general de lo que significa el muestreo pasobanda de señales; con la finalidad de preparar su aplicación posterior a equipos ingeniería biomédica como son los de resonancia magnética nuclear o ultrasonido. Para lograr esto, se propone una configuración alternativa para el receptor de un equipo de resonancia magnética nuclear, utilizando el submuestreo y un receptor digital.

Se presentan los aspectos teóricos que sirvieron como base para el desarrollo de este trabajo, incluyendo: tipos de muestreo, decimación, cuantificación, conversores A/D, zFFT y detección en cuadratura.

Dentro del aspecto práctico de la tesis, se proponen dos sistemas de adquisición de señales pasobanda distintos, que emplean técnicas de submuestreo, uno constituido a partir de una tarjeta comercial de adquisición de datos (NI PCI-6110) junto con un adaptador de ancho de banda y otro constituido por el conversor AD6644 y el receptor digital AD6620. Se muestra el diseño y calibración del circuito adaptador de ancho de banda, necesario para el manejo de señales pasobanda de alta frecuencia, además de que se describen las características de los dos sistemas de adquisición, el software de control desarrollado para cada uno y se evalúan los resultados obtenidos mediante cada método.

Finalmente en base a los resultados obtenidos, se concluye la viabilidad de ambas alternativas y se indican las ventajas y desventajas encontradas en estos sistemas.

ÍNDICE

RESUMEN	I
ÍNDICE.....	1
1. INTRODUCCIÓN.....	5
1.1. TRABAJO PREVIO Y APLICACIONES DEL SUBMUESTREO.....	7
1.2. OBJETIVOS	13
1.3. ESTRUCTURA DE LA TESIS	14
2. ASPECTOS TEÓRICOS	15
2.1. MUESTREO	15
2.1.1. Teorema del muestreo o Teorema de Nyquist	16
2.1.2. Aliasing o solapamiento espectral.....	19
2.1.3. Muestreo con pulsos de duración finita	21
2.1.4. Muestreo pasobanda	24
2.2. MODIFICACIÓN DE LA FRECUENCIA DE MUESTREO.....	26
2.2.1. Decimación.....	28
2.2.2. Decimación aplicada a la conversión A/D: Simplificación de los filtros antialiasing.....	30
2.3. CUANTIFICACIÓN.....	32
2.3.1. Aproximación a la teoría de la cuantificación.....	32
2.3.2. Ruido de cuantificación	34
2.3.3. Efectos de la decimación sobre el ruido de cuantificación	35
2.4. CONVERSORES A/D	36
2.4.1. Conversores A/D de alta velocidad	38
a) Conversores Flash o convertor A/D de comparador en paralelo.....	40
b) Conversores A/D de Doblaje (Folding) e interpolación (Interpoling)	41
c) Conversores A/D de dos Pasos (Two Step) y de Subrango (Subranging).....	41
d) Conversores Pipeline	43
2.4.2. Circuito de Muestreo y Retención (Sample and Hold).....	45

2.5. PROCESAMIENTO DE SEÑALES	46
2.5.1. La Transformada Rápida de Fourier y la zFFT	47
2.5.2. Señales en cuadratura.....	50
a) Representación de señales en cuadratura en el dominio de la frecuencia	51
b) Señales cuadratura pasobanda en el dominio de la frecuencia	52
3. EQUIPO Y MÉTODO DE TRABAJO	57
3.1. CARACTERIZACIÓN Y CALIBRACIÓN DEL SISTEMA ADAPTADOR DE ANCHO DE BANDA – DISPOSITIVO DE ADQUISICIÓN NI PCI-6110	57
3.1.1. Descripción del dispositivo muti-funcional de adquisición de datos NI PCI-6110	57
3.1.2. Especificaciones	59
3.1.3. Entradas de función programables (PFI's) y señales internas	60
3.1.4. Justificación del uso.....	63
3.1.5. Caracterización del Circuito Adaptador de Ancho de Banda (AAB).....	65
3.1.6. Señales de entrada al comparador para generar CLK / \overline{CLK}	71
a) Prueba de calibración 1: STARTSCAN al comparador AD96687, muestreando una señal senoidal en el SH1 y el SH2.....	72
b) Prueba de calibración 2: CONVERT al comparador AD96687, muestreando una señal senoidal en el SH1 y el SH2	74
c) Conclusión	76
3.1.7. Pruebas manipulando el STARTSCAN y respuesta en frecuencia del sistema.....	76
3.1.8. Características eléctricas del AAB	83
3.2 CARACTERIZACIÓN Y CALIBRACIÓN DEL SISTEMA AD6644 – AD6620	84
3.2.1. Caracterización del Conversor Analógico / Digital AD6644.	84
3.2.2. Caracterización del receptor digital de señales AD6620	86
3.2.3. Modos de operación propios del AD6644 para transmisión de datos al AD6620.....	91
a) Modo de operación 6620	91
b) Modo de operación en bypass.....	92
3.2.4. Calibración del sistema AD6644 – AD6620.....	92
a) Respuesta en frecuencia.....	92
b) Calibración de amplitud.....	94

c) Decimación	99
d) Saturación del convertor AD6644	105
3.3. SOFTWARE DE ADQUISICIÓN.....	107
3.3.1. Software de adquisición de LabVIEW	107
a) AdqCont-Startscan.vi	107
b) Software de adquisición para señales de Resonancia Magnética.	111
3.3.2. Software de adquisición de Analog Devices.....	117
a) AD6620 Monitor Program.....	117
b) AD6620 Controller Program	120
4. RESULTADOS EXPERIMENTALES	123
4.1. TIPOS DE EXPERIMENTOS REALIZADOS	124
4.2. TRASLADO EN FRECUENCIA DE UNA SEÑAL PORTADORA	124
4.2.1. Sistema AAB – NI PCI-6110.....	125
4.2.2. Sistema AD6644 – AD6620.....	130
a) Adquisición en modo bypass	131
b) Adquisición en modo 6620.....	133
4.3. TRASLADO EN FRECUENCIA DE UNA SEÑAL PORTADORA MODULADA POR UNA SEÑAL CUADRADA	137
4.3.1 Sistema AAB – NI PCI-6110.....	138
4.3.2. Proceso de detección de la señal moduladora	142
4.3.3. Sistema AD6644 – AD6620.....	149
a) Adquisición en modo bypass	151
b) Adquisición en modo 6620.....	152
4.4. TRASLADO EN FRECUENCIA DE UNA SEÑAL PORTADORA MODULADA POR UNA SEÑAL TRIANGULAR.....	156
4.4.1. Sistema AAB – NI PCI-6110.....	157
4.4.2. Sistema AD6644 – AD6620.....	166
a) Adquisición en modo bypass.	166
b) Adquisición en modo 6620.....	168
4.5 TRASLADO EN FRECUENCIA DE UNA SEÑAL PORTADORA MODULADA POR UNA SEÑAL SENOIDAL.	172
4.5.1. Sistema ABB – NI PCI-6110	172

4.5.2. Sistema AD6644 – AD6620.....	181
a) Adquisición en modo bypass	181
b) Adquisición en modo 6620	183
5. CONCLUSIONES.....	187
ANEXO A: Muestreo uniforme ideal.....	191
ANEXO B: Especificaciones de los conversores A/D.....	193
ANEXO C: Especificaciones de un circuito de muestreo y retención.....	197
BIBLIOGRAFÍA.....	199

1. INTRODUCCIÓN

Dos de las herramientas más útiles con las que cuenta la medicina actual para la detección de enfermedades son, sin duda, la Resonancia Magnética Nuclear (RMN) y el Ultrasonido. Estas técnicas poseen la ventaja de aportar una gran cantidad de información sobre el estado del paciente sin causarle ningún daño (son técnicas no invasivas), explicando esto, la enorme popularidad con la que gozan no solo dentro del mundo de la salud, sino en diferentes ramas científicas tales como la biología, la química, la ciencia de materiales, entre otras.

Las señales generadas en los equipos de RMN y ultrasonido, son típicas señales pasobanda, a las que se les realiza un procesamiento mediante circuitos analógicos y solo después de ser llevadas a banda base, son convertidas en señales digitales para su posterior análisis numérico. El empleo de técnicas y circuitos digitales proporciona ventajas como la reducción de tamaño y complejidad, estabilidad y mayor versatilidad proporcionada por el uso de la programación. Estos motivos hacen que las técnicas digitales sean muy atractivas en cualquier sistema que emplee procesamiento de señales y como era de esperarse, la RMN y el ultrasonido no podían ser la excepción. Actualmente se está planteando la aplicación de circuitos digitales en la etapa de procesamiento de estos sistemas, cuando las señales aún se encuentran en el rango de radiofrecuencias. Esta digitalización de los sistemas analógicos ya es ampliamente usada, principalmente, en los sistemas de comunicaciones.

La representación digitalizada de una señal es una versión discreta de dicha señal que, contando con las ventajas descritas anteriormente, pretende ser lo más fidedigna posible a la original. Para poder manipular digitalmente la señal de RMN se requiere la acción de dos procesos: el muestreo y la cuantificación. Del correcto manejo de estos procesos depende la información que contenga la señal digital.

Existen distintas técnicas de muestreo de señales: el muestreo ideal, el muestreo con pulsos de duración finita (uniforme o no uniforme), el muestreo pasobanda, etc. Cada una de ellas presenta ventajas y desventajas durante el proceso de digitalización de las señales, por lo que es necesario seleccionar adecuadamente el tipo de muestreo que se va a utilizar, de acuerdo con las necesidades que se tengan para una determinada aplicación. Las técnicas de muestreo más comunes, como el sobremuestreo y el muestreo Nyquist, son empleadas principalmente para el manejo de señales del tipo pasobajas o señales pasobanda de relativamente baja frecuencia. Sin embargo, el

problema que implica el manejo de señales pasobanda a frecuencias altas requiere de una técnica alternativa, que hasta la fecha, es poco conocida y por consiguiente explotada: el muestreo pasobanda.

El muestreo pasobanda (*bandpass sampling*), también llamado submuestreo (*undersampling*) o muestreo de frecuencia intermedia (*IF sampling*), estudiado desde 1928 y formalizado en la década de los 50s [1], utiliza frecuencias de muestreo menores a dos veces la frecuencia máxima de la señal. El teorema de Nyquist para señales pasobajas establece que una señal debe ser muestreada a tasas mayores que dos veces su frecuencia máxima, de tal manera que se evite el solapamiento espectral o *aliasing*. Sin embargo, en el submuestreo se aprovecha el hecho de que una señal pasobanda posee la característica principal de ser una señal que en frecuencia no se extiende hasta DC, ya que posee un ancho de banda (*BW, Band Width*) definido por la resta existente entre su componente de frecuencia máxima (f_M) y su componente de frecuencia mínima (f_L), es decir, $BW = f_M - f_L$; por lo que la menor frecuencia de muestreo (f_s) a emplear es una función del ancho de banda de la señal, así como de su posición en el espectro. Esto es debido a que los efectos del muestreo provocan que el espectro de una señal pasobanda se repita en los múltiplos enteros de f_s , cayendo una o varias de sus repeticiones en el ancho de banda de Nyquist, definido entre DC y $f_s/2$.

El principal motivo para considerar el uso del submuestreo es el deseo de reducir los requerimientos de velocidad de la sección digital de cualquier sistema. Por ejemplo, una señal pasobanda con $BW = 50$ kHz centrada en 4.975 MHz, de acuerdo con Nyquist, se debe muestrear con una frecuencia de al menos 10 MHz, por lo que la parte digital del sistema deberá capturar las muestras a esta velocidad. Sin embargo, utilizando el submuestreo de una señal pasobanda, únicamente se requiere una frecuencia de muestreo de 100 kHz; además de que, un conversor A/D a 100 kHz necesita menos potencia, se puede construir con una mayor resolución y es mucho más barato que uno de 10 MHz. Actualmente el muestreo pasobanda esta recibiendo un gran impulso en el campo de las radiocomunicaciones, como se verá más adelante, para el procesamiento de señales de frecuencia intermedia (FI), en lo que se conoce como radio programado o *software radio*, [2].

Al ser las señales de RMN y las de ultrasonido del tipo pasobanda, como se mencionó anteriormente, es factible concluir que el submuestreo puede ser aplicado en los procesos de adquisición que estos sistemas realizan.

Buscando enmarcar mejor el trabajo que se ha desarrollado en la presente tesis se ha considerado conveniente presentar de manera muy somera la estructura de la sección de recepción de un equipo de RMN (muy similar a la de ultrasonido), así como los trabajos previos desarrollados con la idea de introducir las técnicas digitales a estos sistemas.

1.1. Trabajo previo y aplicaciones del submuestreo

Un sistema de RMN esta constituido por un imán para la generación del campo principal, un sistema de gradientes para la codificación espacial, un transmisor de radio frecuencia (RF) para la excitación de la muestra, un receptor de RF (todos estos circuitos son analógicos) y un sistema de adquisición de datos. (para mayor información ver referencia bibliográfica [3])

La Figura 1.1 muestra un receptor típico de un equipo de RMN. La sonda, con los amplificadores sintonizados, proporciona una señal centrada en alta frecuencia, con un ancho de banda de algunos kilohertz y amplitud de alrededor de 100 milivolts (mV).

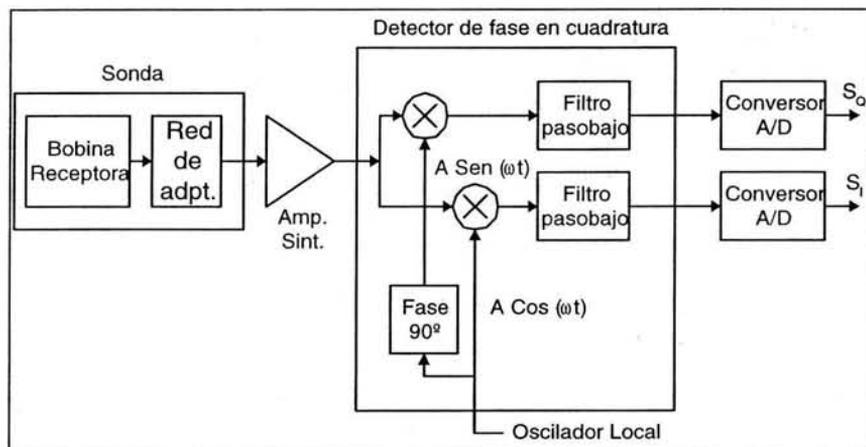


Figura 1.1: Diagrama a bloques simplificado del receptor de un sistema de RMN

Debido a que hace un par de décadas no se contaba con técnicas digitales capaces de detectar y distinguir entre señales a alta frecuencia, se vio la necesidad de aplicar una técnica que eliminara primero la portadora y después permitiera el procesamiento en banda base. Esta técnica es el proceso de detección de fase simple o en cuadratura, que proporciona la información en la banda requerida o en bajas frecuencias. El problema es que este proceso obliga a trabajar con niveles de señal

relativamente pequeños (100 mV aprox.) con el propósito de evitar la saturación del detector, además de producir pérdidas en la señal y por consiguiente un deterioro en la relación señal a ruido, por lo que se introduce filtrado y amplificación en el canal de salida del detector. Por otro lado, la detección en cuadratura involucra la generación de dos señales de referencia cuya diferencia de fase de 90° debe ser precisa, por lo que se emplean circuitos bastante complejos [4].

Tomando en cuenta la diversidad de problemas que se pueden encontrar en la etapa de recepción, se ha considerado adecuado evaluar la utilización del submuestreo en el procesamiento y en la reconstrucción de imágenes de RMN de tal forma que por este medio se introduzcan las ventajas potenciales del procesamiento digital, reduciendo de esta forma las exigencias propias que el muestreo Nyquist impone.

En un trabajo previo se propuso un sistema de procesamiento de señal de resonancia magnética y de obtención de imágenes basado en la técnica de submuestreo [4], el cual utilizó un osciloscopio digital programable, controlado por una PC a través de un bus GPIB, como sistema de adquisición. A pesar de obtener imágenes de cierta calidad, este sistema contó con varias restricciones impuestas, principalmente, por el uso del osciloscopio y la PC 486 empleada, tales como la baja resolución (8 bits), pequeña longitud de registro, baja velocidad de procesamiento, dificultad para lograr la sincronización entre canales, etc.

Por motivos como los anteriores, se considera en este trabajo de tesis el uso de un receptor digital directo, como solución al sistema de procesamiento propuesto en el trabajo previamente descrito. Basado en el submuestreo, el receptor digital permite eliminar las etapas analógicas de detección en cuadratura y filtrado pasobajas de los sistemas de resonancia tradicionales como el mostrado en la Figura 1.1. El esquema del receptor propuesto, se muestra en la Figura 1.2.

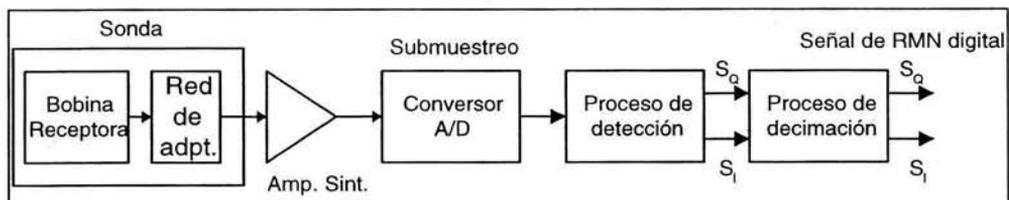


Figura 1.2: Diagrama de bloques del receptor propuesto para un sistema de RMN

Este receptor es similar al propuesto en [4], con la diferencia de la sustitución del osciloscopio por el receptor digital, además del uso de una computadora de mayor velocidad.

El resultado es teóricamente similar al obtenido utilizando sobremuestreo, pero con varias ventajas, como son: un costo mucho menor y la posibilidad de extender el número de sistemas en los cuales se pueden aplicar las técnicas digitales directamente, aunque con la desventaja de obtener, posiblemente, una relación señal a ruido menor.

En Latinoamérica, el submuestreo ha sido muy poco estudiado. Las limitaciones económicas impuestas a la investigación en dicha región, han dejado que esta técnica solo sea aplicada en países con un alto nivel tecnológico; por lo que la necesidad de estudiar y conocer tanto sus alcances como sus limitaciones resulta inminente como una nueva alternativa en la resolución de problemas de procesamiento.

Para dar una mejor idea de la aplicación actual del submuestreo, se presenta una breve descripción de los receptores digitales que lo utilizan actualmente en el área de comunicaciones.

Un diagrama de bloques de un receptor digital tradicional se muestra en la Figura 1.3:

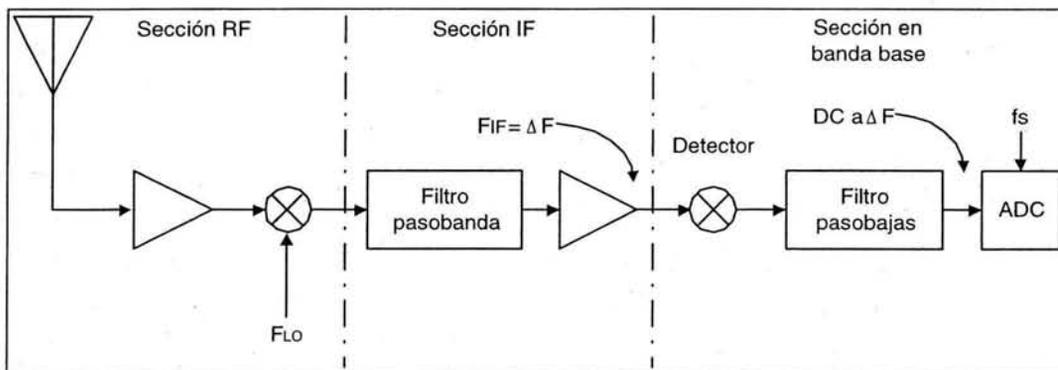


Figura 1.3: Simplificación de un receptor digital usando muestreo en banda base

El mezclador de la sección de radio frecuencia (RF) del receptor multiplica la señal proveniente de la antena con la generada por el oscilador local. La información deseada está contenida en un pequeño ancho de banda de frecuencias ΔF . En los receptores actuales, ΔF puede ser tan grande como unos cuantos megahertz. La frecuencia del oscilador local es escogida de tal forma que el ancho de banda de ΔF este centrado cerca de la frecuencia intermedia (IF, *Intermediate Frequency*) a la salida del

filtro pasobanda. Algunas frecuencias intermedias populares, varían entre 10 y 100 MHz. Después, el detector entonces traslada la frecuencia ΔF hacia banda base, donde es filtrada y procesada por un conversor A/D. Los receptores actuales pueden tener diversas etapas de procesamiento de RF e IF, pero el diagrama propuesto solo ejemplifica los conceptos.

En un receptor que utiliza directamente técnicas de submuestreo (también llamadas de muestreo pasobanda o de muestreo de IF), la señal en IF es aplicada directamente a un conversor analógico digital con un ancho de banda amplio, tal como se muestra en la Figura 1.4. La frecuencia de muestreo del conversor es escogida para ser al menos $2\Delta F$. El proceso de muestreo de la IF a la tasa de muestreo apropiada produce que uno de los componentes repetidos de ΔF aparezca en el ancho de banda de Nyquist. Algunas técnicas de procesamiento son utilizadas para manipular digitalmente la señal en banda base. Este diseño elimina el detector, además del ruido y la distorsión asociados a él. Existe también una mayor flexibilidad al procesar digitalmente la señal, debido a que la tasa de muestreo del conversor A/D puede ser modificada de tal forma que se localice la posición exacta de la señal ΔF ubicada en banda base.

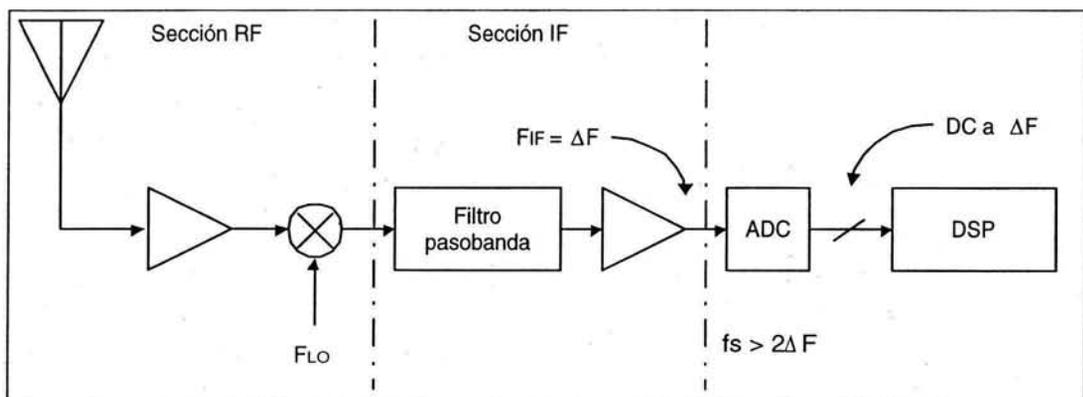


Figura 1.4: Simplificación de un receptor digital usando muestreo pasobanda

El principal problema de este diseño es que el conversor A/D debe ser capaz de digitalizar adecuadamente señales que se encuentran fuera del ancho de banda de Nyquist, rango para el cual están diseñados la mayoría de los convertidores. Sin embargo, existe la posibilidad de incrementar el ancho de banda del conversor e incluir así frecuencias mayores correspondientes a señales pasobanda de alta frecuencia.

Aplicaciones como las descritas anteriormente, que utilizan el muestreo pasobanda, generalmente requieren convertidores A/D con una baja distorsión para una entrada en una frecuencia intermedia específica.

Otra aplicación del muestreo pasobanda se da en las estaciones de radio celular digital. Para sistemas con frecuencias de RF en 900 MHz, 70 MHz es la frecuencia intermedia más popular. Para sistemas que usan una frecuencia de RF de 1.8 GHz, se utilizan IFs entre 200 y 240 MHz. Estas frecuencias son alcanzables por los convertidores A/D que se encuentran actualmente en el mercado como el AD6644 (BW = 300 MHz, a 14 bits) o el AD9432 (BW = 500 MHz, a 12 bits) de Analog Devices, entre otros, [5].

Así, debido a su gran importancia, el procedimiento para seleccionar el convertidor A/D a utilizar, en cualquier aplicación que emplee técnicas de submuestreo, debe ser realizado con cuidado, teniendo en cuenta el ancho de banda de la señal de interés, así como su localización en frecuencia. El ancho de banda de la señal determina la mínima frecuencia de muestreo necesaria, sin embargo, para simplificar los requerimientos del filtro *antialiasing* utilizado para recuperar la señal original, una tasa de muestreo mayor a 2.5 veces el ancho de banda de la señal es apropiada [5]. Después de determinar la frecuencia de muestreo aproximada, se debe seleccionar el convertidor de acuerdo con los valores deseados del rango dinámico libre de armónicos (SFDR, *Spurious Free Dynamic Range*) y de la relación señal a ruido (SNR, *Signal to Noise Ratio*) entregados por el convertidor en la IF de interés. Es en este punto donde ocurre un dilema pues, por lo regular, encontramos que los convertidores A/D, por ejemplo, de 10 megamuestras por segundo (MSPS, *Mega-Samples per Second*) no poseen un valor adecuado de SNR y SFDR para el valor de IF necesario, a pesar de que su comportamiento sea excelente en frecuencias bajas. Para cumplir con estas características, generalmente se necesita un convertidor A/D con una frecuencia de muestreo mucho mayor que la que se requiere normalmente.

De acuerdo con estos criterios, la selección del convertidor A/D que nos permita realizar el muestreo de señales pasobanda mediante técnicas de submuestreo, no es una decisión arbitraria, más bien, corresponde a una difícil decisión dentro de la amplia variedad de características encontradas en los distintos tipos de convertidores.

En la actualidad, las distintas arquitecturas que presentan los convertidores A/D comerciales, nos permiten elegir entre varias alternativas para el procesamiento de señales pasobanda (como se verá en el capítulo 3). Por ejemplo, los convertidores A/D sigma-delta tradicionales contienen integradores, los cuáles actúan como filtros

pasobajas. Poseen anchos de banda de entrada analógicos que se extienden desde DC, y el ruido de cuantificación es expulsado hacia frecuencias mayores que no son de interés. Sin embargo, su diseño e implementación es costoso y no existe aún acuerdo universal sobre sus características ideales

De igual manera, encontramos en el mercado convertidores A/D de aproximaciones sucesivas, usados en bajas frecuencias; convertidores *flash*, también llamados en paralelo y cuya principal ventaja es su alta velocidad; convertidores *Ripple* o serie, que emplean un bit por etapa, y convertidores de subrango *pipeline*¹ que emplean subsistemas de convertidores flash logrando así una mayor resolución que si estos últimos se encontraran solos. [6]

Debido a las oportunidades que los convertidores A/D ofrecen, el procesamiento de señales pasobanda puede llevarse a cabo de múltiples formas dependiendo de las necesidades que se quieran cubrir. En nuestro caso, para obtener señales pasobanda de RMN empleando submuestreo, se consideraron dos alternativas:

La primera consiste en emplear un sistema de evaluación, que usa un convertidor A/D tipo *pipeline* de banda ancha y 14 bits (AD6644) y un receptor digital (AD6620), que tiene filtros FIR con tasas de decimación programables y cuenta con un oscilador numérico complejo, NCO, para trasladar a banda base y adquirir señales de alta frecuencia.

La segunda [6] consiste en utilizar una tarjeta de adquisición comercial (NI PCI-6110), que cuenta con buena resolución para la obtención de datos, pero con el inconveniente de poseer un ancho de banda menor. Para resolver este problema, se decidió agregarle un circuito de muestreo y retención (*Sample and Hold*) a la entrada de la tarjeta.

La adición de este circuito (sincronizado y seleccionado adecuadamente) nos permitirá incrementar el ancho de banda de entrada del convertidor A/D y en consecuencia, el del sistema de adquisición utilizado.

¹ Pipeline: Técnica de conversión A/D realizada en etapas múltiples [3].

1.2. Objetivos

A partir de las consideraciones anteriores se plantearon los siguientes objetivos.

a) Estudiar, analizar, comprobar y difundir el proceso de submuestreo.

Como se planteó, el proceso de submuestreo es una técnica alternativa para el procesamiento digital de señales pasobanda, que en la actualidad es poco estudiado en México y Latinoamérica. Por esta razón, la tesis pretende difundir de forma general y práctica sistemas de adquisición que se basen en este tipo de muestreo, para de esta forma facilitar su desarrollo, diseño e implementación en sistemas que permitan manipular sin tanta complejidad señales pasobanda de alta frecuencia, como las empleadas en sistemas de equipos Biomédicos y telefonía Celular Digital.

b) Evaluar dos sistemas de adquisición distintos basados en técnicas de submuestreo, con la finalidad de establecer la viabilidad de su aplicación en el procesamiento de señales de resonancia magnética nuclear o ultrasonido.

Basándonos en las tarjetas de adquisición de datos que actualmente se encuentran en el mercado, se busca desarrollar alternativas de procesamiento de señales pasobanda de alta frecuencia y con amplitudes pequeñas, empleando submuestreo, así como el desarrollo de un software propio de adquisición para evaluar estas alternativas.

Determinar las limitaciones y alcances de las dos alternativas de solución desarrolladas, con el propósito de establecer si pueden ser empleadas, en un futuro, como base del procesamiento de señales para sistemas biomédicos de gran utilidad como lo son la resonancia magnética nuclear o el ultrasonido.

c) Diseñar e implementar un circuito adaptador de ancho de banda (AAB)

Uno de los problemas principales en el manejo de señales pasobanda de alta frecuencia, mediante el uso de ciertas tarjetas comerciales, es el hecho de que algunas de éstas utilizan conversores A/D con anchos de banda de entrada estrechos. Esta limitante fue la causa por la que nos vimos en la necesidad de desarrollar un circuito que nos permitiera incrementar este ancho de banda en la tarjeta de adquisición NI PCI 6110 y poder así, manipular señales de alta frecuencia.

Dentro de este punto se incluye la evaluación de sus características y su desempeño dentro del sistema de adquisición.

1.3. Estructura de la tesis

En este capítulo se ha buscado situar el presente trabajo dentro del contexto actual del manejo de señales, así como plantear las características generales del proceso de submuestreo, sus aplicaciones, y los requerimientos que su uso implica. Se plantean las alternativas de solución a ser evaluadas para la adquisición y el procesamiento de señales pasobanda, lo que nos permite determinar los objetivos generales de la tesis.

En el capítulo 2 se describen los fundamentos teóricos básicos empleados para el desarrollo y comprensión de la tesis. Se parte de los fundamentos generales del muestreo, pasando por el submuestreo, la modificación de la frecuencia de muestreo mediante la decimación, la cuantificación y su ruido asociado, además de una breve descripción de los diferentes tipos de conversores analógico – digital, en particular los conversores de alta velocidad, concluyendo con técnicas de procesamiento de señales, como la zFFT y la detección en cuadratura.

En el capítulo 3 se realiza la caracterización y calibración de los dos sistemas de adquisición empleados. Se describe la tarjeta de adquisición NI PCI-6110, explicando su funcionamiento y características, para después continuar con el circuito adaptador de ancho de banda implementado, indicando las diferentes pruebas realizadas para llegar a su diseño final. Después se describen y enumeran las características propias del sistema de adquisición AD6644 - AD6620 y las pruebas de calibración realizadas al mismo, para concluir con la presentación y explicación del software de adquisición empleado en cada uno de los métodos, así como el software desarrollado con el fin de obtener señales de RMN.

A continuación, en el capítulo 4, se presentan los resultados obtenidos durante el desarrollo de los experimentos propuestos, detallando las condiciones en las que fueron realizados y se hace una comparación entre las respuestas alcanzadas con cada uno de los sistemas.

Finalmente, en el capítulo 6, se dan las conclusiones obtenidas del trabajo desarrollado y las aportaciones encontradas, así como las posibilidades del empleo de esta técnica en futuros sistemas de adquisición.

2. ASPECTOS TEÓRICOS

2.1. Muestreo

El muestreo de una variable, es la operación de tomar muestras de la misma, es decir, es el proceso de discretizar una señal en tiempo. Esta idea general de muestreo, referida a sistemas de control mediante el uso de una computadora, se concreta en la toma de muestras de una señal continua en instantes periódicos de tiempo, a diferencia de otros procesos de muestreo donde el tiempo no es una variable a considerar, por ejemplo las muestras estadísticas para calcular la altura media de una población. El muestreo de señales que vamos a considerar consiste en la construcción de secuencias a partir de señales continuas, tomando como valores de las secuencias los correspondientes a la señal en instantes periódicos de tiempo.

La operación contraria es igualmente necesaria en sistemas de control con computadora. Tal operación consiste en construir, a partir de la secuencia generada en el muestreo, una señal continua con la que se logre “excitar” el sistema continuo. Este proceso inverso del muestreo se denomina reconstrucción de señales. Sin embargo, surge un nuevo problema, la pérdida de información de la señal original. Cabe pensar que si a partir de una señal continua únicamente tomamos valores en ciertos instantes, existe, en consecuencia, una pérdida de información, con lo que no se podrá reconstruir perfectamente la señal original a partir de la secuencia obtenida. Por lo que se toman varias medidas, fijadas en el teorema del muestreo, para reducir esta pérdida al mínimo como se verá más adelante.

Entre los distintos tipos de muestreo, el que más destaca es el periódico, que se caracteriza porque los instantes de toma de muestras están regularmente espaciados. Este tipo de muestreo es el usado normalmente en el control de procesos por computadora. y está caracterizado por el intervalo de tiempo existente entre dos muestras sucesivas T_s , al que llamaremos *periodo de muestreo*, siendo su inverso, muestras por unidad de tiempo, la *frecuencia de muestreo*, f_s . El elemento que realiza este proceso se denomina *muestreador* y se puede representar mediante el diagrama de bloques de la Figura 2.1.

En este bloque la salida $x(nT_s)$, puede expresarse como:

$$x[n] = x(nT_s) \dots (\text{Ec. 2.1})$$

donde: $n = \dots, -2, -1, 0, 1, 2, \dots$, e indica el n -ésimo término de la secuencia obtenida.

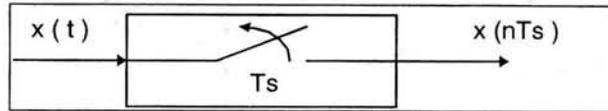


Figura: 2.1: Diagrama de bloques de un muestreador.

Se puede apreciar que el periodo de muestreo va a jugar un papel fundamental en este proceso, y de él dependerá en gran medida que se pierda información o no.

2.1.1. Teorema del muestreo o Teorema de Nyquist

Al llevar a cabo el proceso de digitalización de una señal analógica, se obtienen una serie de muestras tomadas a un ritmo determinado, de forma que estas puedan reemplazar a la señal analógica original (representación discreta de la señal) sin pérdida de información y puedan ser utilizadas para su reconstrucción.

El concepto de muestreo de una señal es la base para la representación discreta de una señal continua de banda limitada. Se fundamenta en el Teorema de Muestreo, desarrollado en 1928 por H. Nyquist y probado matemáticamente por Claude Shannon en 1949. La explicación de este teorema se reduce, como se verá a continuación, a su aplicación a señales limitadas en banda y considerando un muestreo uniforme, es decir, muestras espaciadas equidistantemente.

El teorema de muestreo se establece a partir del producto, en el dominio del tiempo, entre una señal limitada en banda $x(t)$ y un tren de Deltas de Dirac $\delta(t)$, como se observa en la Figura 2.2, [5].

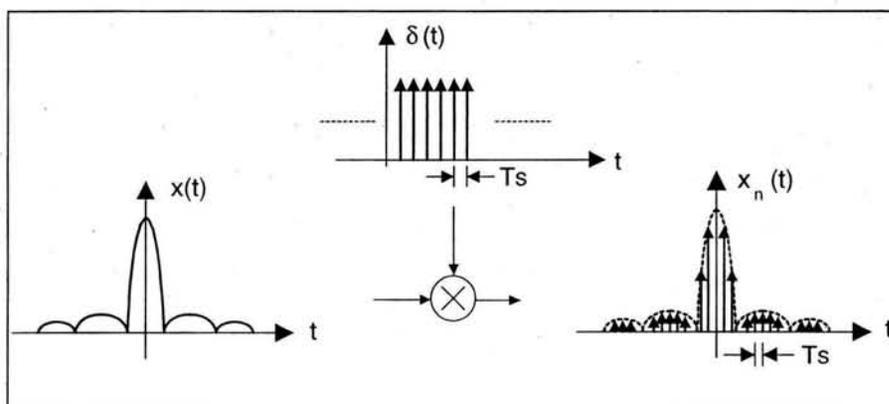


Figura 2.2: Teorema del muestreo o Teorema de Nyquist (muestreo ideal uniforme)

Para que este proceso de muestreo se lleve a cabo de una forma correcta, es necesario que la secuencia $x_n(t)$, obtenida como consecuencia del mismo (Figura 2.2), posea un número suficiente de muestras de tal forma que contenga toda la información relevante de la señal original.

La señal continua $x(t)$, posee un espectro en frecuencia $X(f)$ que es nulo a partir de una determinada frecuencia f_0 , como el mostrado en la Figura 2.3. Las señales que cumplen esta condición se denominan “limitadas en banda”.

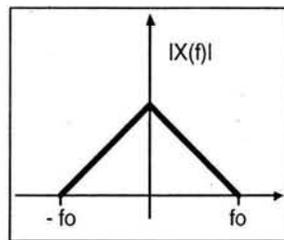


Figura 2.3: Espectro de la señal limitada en banda $x(t)$.

Si a $x(t)$ se le toman muestras a un mismo intervalo de tiempo, denominado como T_s y definido por:

$$T_s > \frac{1}{2f_0} \dots (\text{Ec. 2.2})$$

el espectro en frecuencia de la secuencia debida al proceso de muestreo será de la forma indicada en la Figura 2.4

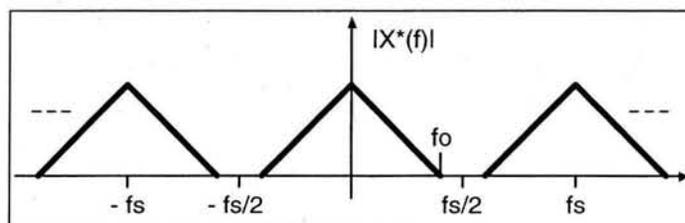


Figura 2.4: Espectro muestreado de la señal limitada en banda $x(t)$. ($T_s > 1/2f_0$)

La función periódica $X^*(f)$ tendrá como función básica $X(f)$, con lo cual a partir de $X^*(f)$ es inmediato conocer $X(f)$ y por tanto su representación en el tiempo $x(t)$.

Si por el contrario, el periodo de muestreo es $T_s < 1/2f_0$, el espectro de la secuencia será de la forma indicada en la Figura 2.5, donde se aprecia que el periodo

básico de la función $X^*(f)$ no coincide con $X(f)$, y por tanto no es posible reconstruir la señal continua a partir de esta secuencia.

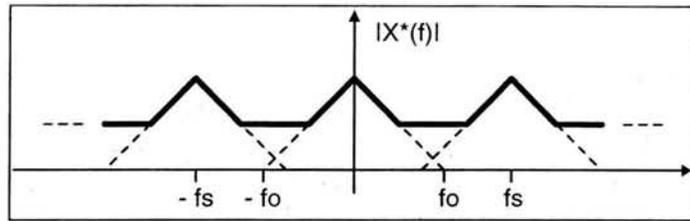


Figura 2.5: Espectro muestreado de la señal limitada en banda. ($T_s < 1/2f_0$)

Con base en el proceso descrito anteriormente, el teorema fundamental del muestreo se puede concretar de una manera formal en el siguiente enunciado:

“Si una señal continua $x(t)$ tiene una banda de frecuencia tal que f_0 sea la mayor frecuencia contenida dentro de dicha banda, dicha señal podrá reconstruirse sin distorsión a partir de muestras de la señal tomadas a una frecuencia f_s siendo $f_s > 2f_0$ ”, [8]. En otras palabras, una señal analógica puede ser reconstruida, sin error, a partir de muestras tomadas en intervalos iguales de tiempo. La razón de muestreo debe ser igual o mayor al doble del ancho de banda de la señal analógica, en banda base.

A la frecuencia $f_s = 2f_0$ se le denomina frecuencia de Nyquist, al periodo de muestreo T_s , periodo de Nyquist; y a este tipo de muestreo se le conoce como muestreo ideal uniforme; (para más detalles ver Anexo 1)

Como corolario del teorema puede afirmarse que dada una colección discreta de valores $x(n/2f_0)$ existe una función $x(t)$ y solo una de banda limitada a f_0 que pasa por todos los puntos dados y que se construye mediante la fórmula de interpolación. Existen infinitas funciones que pasan por esos puntos y son de anchura diferente de f_0 . Por lo tanto, para la reconstrucción de la señal a partir de sus muestras, es necesario que la frecuencia de muestreo sea superior al doble de la frecuencia máxima que se desea obtener.

Es conveniente aclarar que el muestreo ideal, como su nombre lo indica, es un tipo de muestreo no realizable de manera física ya que es imposible “fabricar” un tren de impulsos periódicos. Por esta razón este tipo de muestreo se presenta únicamente de manera ilustrativa para dar a entender el proceso de conversión analógica - digital.

Resumiendo de forma esquemática y general, el muestreo ideal uniforme puede ser representado tanto en el dominio del tiempo como en el dominio de la frecuencia, por medio de la Figura 2.6.

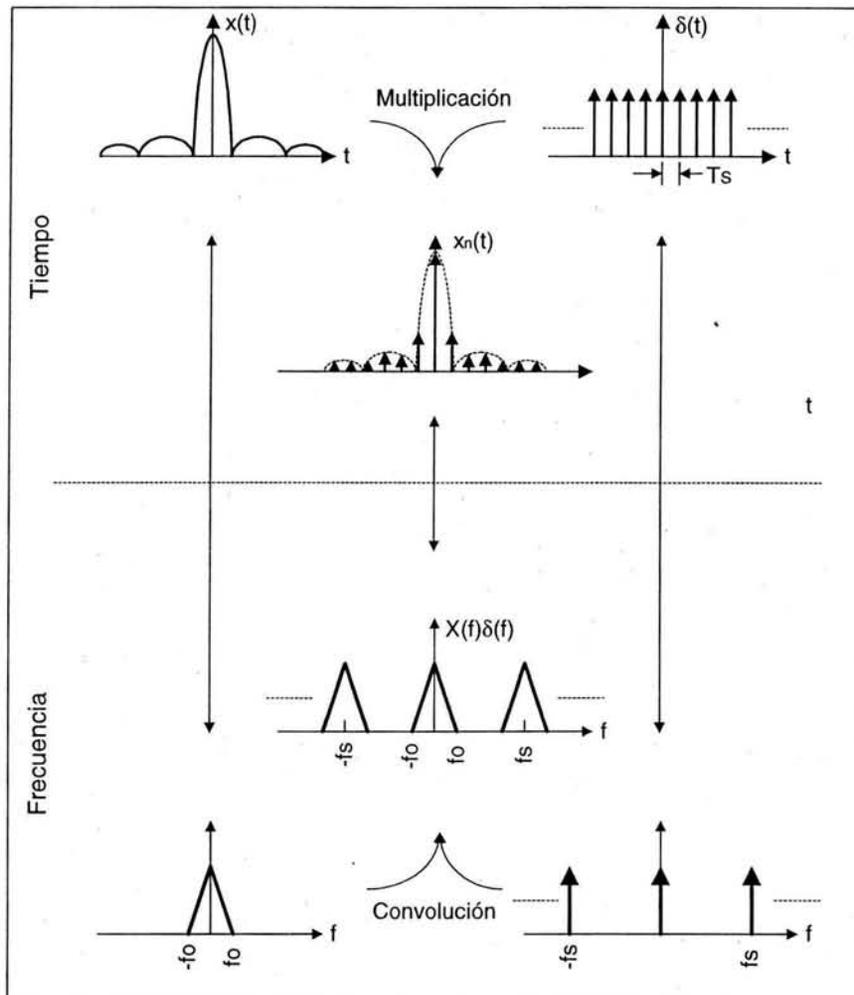


Figura 2.6: Muestreo ideal uniforme.

2.1.2. Aliasing o solapamiento espectral.

Una vez planteado el teorema, se pueden hacer dos observaciones:

1. La mayoría de las señales no están estrictamente limitadas en banda (esto es cuando la transformada $X(f)$ de una señal continua, no se anula a partir de un cierto valor en frecuencia), aunque la amplitud de su espectro decae para frecuencias elevadas

(Figura 2.7a). En el análisis de señales no existe una limitación estricta en banda debido a que gran parte de las señales reales son de duración finita en tiempo.

2. Si se considerará el caso de tener $T_s < 1/(2f_0)$ sería necesario emplear un filtro pasobajas ideal para reconstruir aunque sea la parte menos encimada del espectro de la señal analógica (Figura 2.7b), y este filtro no es realizable.

Por estos motivos el proceso de muestreo introduce una distorsión irreversible, que impide recuperar la señal original en forma exacta.

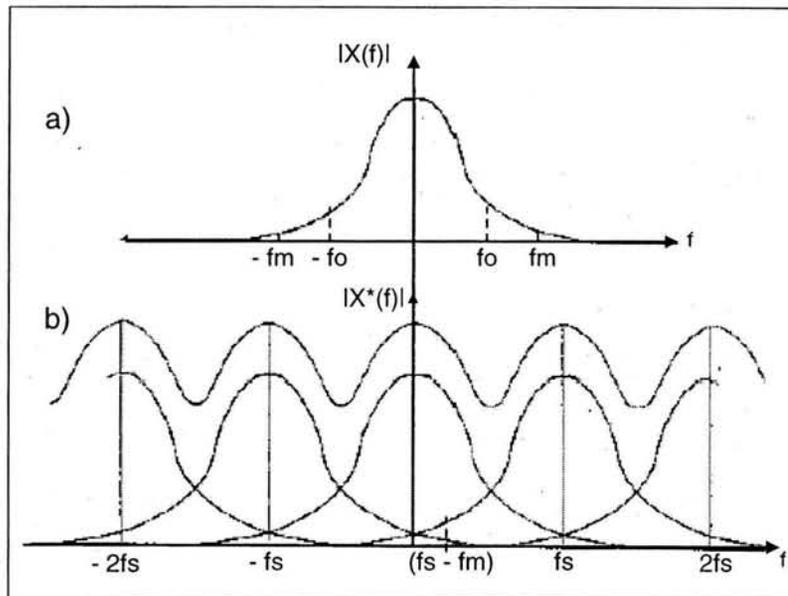


Figura 2.7: Espectro muestreado de la señal no limitada en banda.

Sin embargo y a pesar de estas consideraciones, las señales que no se encuentran estrictamente limitadas en frecuencia pueden ser tratadas como limitadas en banda si el contenido espectral que excede el intervalo $(-f_0, f_0)$ es pequeño o escasamente significativo (Figura 2.7a).

Ahora bien, al muestrear esta señal (Figura 2.7b) la distorsión se hace presente. En el proceso de reconstrucción de la señal, las frecuencias inferiores a $fs - f_0$ del espectro centrado en fs , que originalmente estaban fuera de la banda de interés $BW = (0, f_0)$, aparecen ahora de la forma $(fs - f_m) < BW$. Este fenómeno ocurre con cualquier frecuencia submuestreada, es decir, cualquier f_m que cumpla con la condición: $fs < 2f_m$. Cuando se cumple dicha condición, se genera el efecto de procesamiento denominado solapamiento o “*aliasing*”.

La única forma de combatir este efecto es aumentar convenientemente la frecuencia de muestreo de acuerdo con el teorema de Nyquist, de forma que los componentes fuera de la banda de interés se presenten muy atenuados y su influencia sea apenas perceptible.

2.1.3. Muestreo con pulsos de duración finita

El muestreo ideal, como se mencionó anteriormente, es un tipo de muestreo que solo puede llevarse a cabo de forma teórica, pues en él las muestras se adquieren empleando un tren de impulsos que es imposible realizar físicamente. Por esta razón es necesario llevar a cabo una adecuación práctica de este tipo de muestreo considerando que la función muestreadora sea un tren de pulsos (y no funciones impulso o Delta de Dirac) de duración finita. A este tipo de muestreo se le conoce como muestreo natural y su esquema funcional se muestra en la Figura 2.8

En el muestreo natural se multiplica una señal analógica $x(t)$, por un tren periódico de pulsos rectangulares $p(t)$. La salida $x(k)$, puede ser interpretada como una serie de pequeñas ventanas en el tiempo con duración τ , durante las cuales la señal a muestrear atraviesa un muestreador.

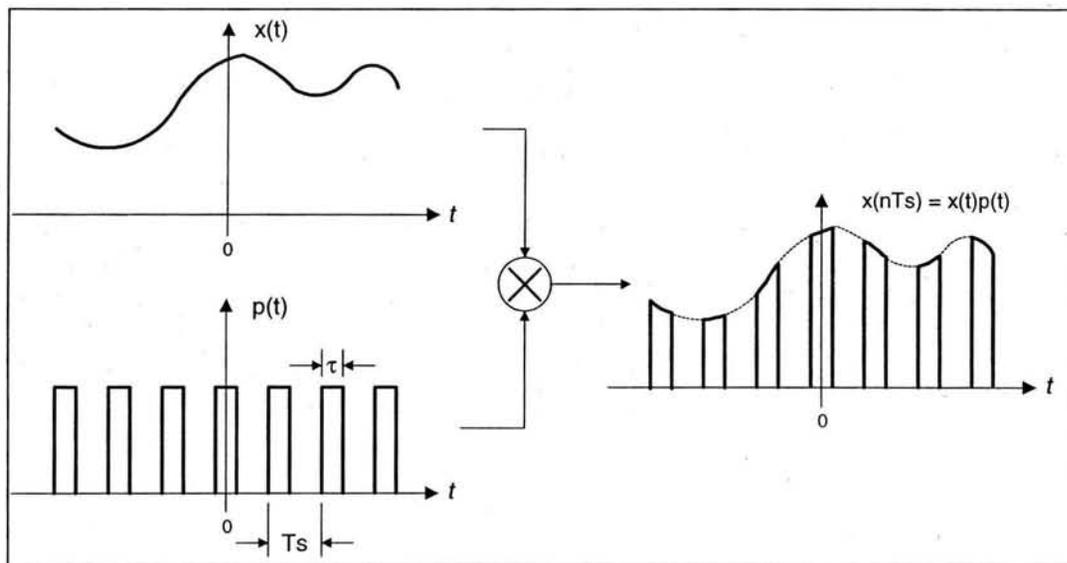


Figura 2.8 Muestreo con pulsos de duración finita o muestreo natural.

Entonces, sabiendo que la señal muestreadora es una señal periódica que se puede representar mediante una serie de Fourier [8], la señal resultante del muestreo será:

$$x(nTs) = x(t)p(t) = C_0x(t) + \sum_{n=1}^{\infty} C_n x(t) \cos(2\pi nF_s t) \quad \dots(\text{Ec. 2.3})$$

La relación entre $X(f)$ y $X_s(f)$, transformadas de $x(t)$ y $x(nTs)$, respectivamente vendrá dada por:

$$F(x(nTs)) = X_s(f) = C_0X(f) + \sum_{n=1}^{\infty} C_n F(x(t) \cos(2\pi nF_s t)) \quad \dots(\text{Ec. 2.4})$$

El término $F[x(t) \cos(2\pi nF_s t)]$ corresponde a una modulación en AM de la señal $x(t)$, por lo que aplicando la transformada de una multiplicación de señales obtenemos [8]:

$$F[x(t) \cos(2\pi nF_s t)] = \frac{1}{2} [X(f - nF_s) + X(f + nF_s)] \quad \dots(\text{Ec. 2.5})$$

Por lo que la transformada total sería:

$$X_s(f) = C_0X(f) + \sum_{\substack{n=-\infty \\ n \neq 0}}^{\infty} \frac{1}{2} C_n X(f - nF_s) \quad \dots(\text{Ec. 2.6})$$

A diferencia del muestreo ideal, los componentes espectrales repetidos en los armónicos de f_s quedan afectados en amplitud (distorsión de amplitud) por el valor de los coeficientes C_n , que tienden a ir disminuyendo a medida que aumenta la frecuencia. Nótese que si τ tiende a cero, es decir, la duración de los pulsos mostrados en la Figura 2.8 el muestreo natural tiende a ser el ideal, pues los pulsos dejarían de serlo, para convertirse en impulsos.

Con ello, el espectro en frecuencia de la señal muestreada corresponderá con el mostrado en la Figura 2.9

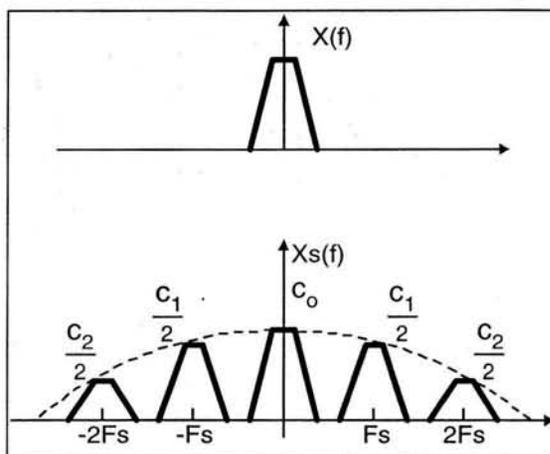


Figura 2.9 Espectro de una señal muestreada con pulsos de duración finita

Como se demostró, el muestreo con pulsos de duración finita corresponde a una modulación en amplitud, la cual, es similar a la llamada modulación por amplitud de pulsos (PAM, *Pulse Amplitude Modulation*), sin embargo, en el muestreo natural la parte superior de cada pulso rectangular modulado varía con la señal $x(t)$, en tanto que en las señales PAM esa parte se mantiene plana [9]. En realidad, la PAM es un caso especial del muestreo natural conocido también como muestreo de tope plano.

Para llevar a cabo la generación de una señal PAM se tienen que seguir dos operaciones:

1. Muestreo instantáneo de la señal analógica de entrada $x(t)$.
2. Alargamiento de la duración de cada muestra hasta cierto valor constante τ , como se ilustra en la Figura 2.10

En la tecnología de circuitos digitales se hace referencia en forma conjunta a estas dos operaciones como “muestreo y retención” (*sample and hold*).

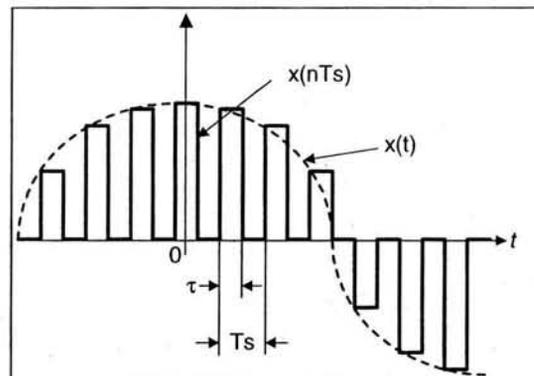


Figura 2.10 Muestras de tope plano (PAM), representando una señal analógica

Una razón importante del alargamiento intencional de la duración de cada muestra es evitar el uso de un ancho de banda de canal excesivo, ya que el ancho de banda es inversamente proporcional a la duración del pulso, [9].

Este tipo de muestreo presenta la ventaja de ser más inmune al ruido que el muestreo natural, sin embargo, al igual que en este, se introduce distorsión de amplitud. Para disminuirla se debería disminuir el valor de τ , pero eso también disminuye la amplitud de la señal. Lo que se estila es usar un τ intermedio de acuerdo a las necesidades del sistema empleado. [7]

2.1.4. Muestreo pasobanda²

Si se supone una señal limitada en banda $x(t)$ tal que su espectro $X(f)$ sea como el mostrado en la Figura 2.11:

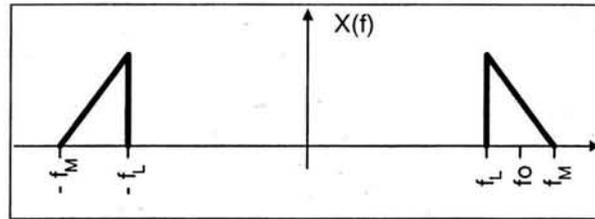


Figura 2.11: Espectro de una señal pasobanda.

en donde: f_M es el máximo componente frecuencial contenido en el espectro $X(f)$ y f_L es el mínimo componente frecuencial contenido en el espectro $X(f)$.

Y si además se definen las siguientes ecuaciones:

$$BW = f_M - f_L \quad \dots(\text{Ec. 2.7})$$

$$k = \frac{f_M}{BW} \quad \dots(\text{Ec. 2.8})$$

$$k - 1 = \frac{f_L}{BW} \quad \dots(\text{Ec. 2.9})$$

en donde: BW corresponde al ancho de banda de la señal y k es la posición de la banda en el espectro

Entonces, de acuerdo con las consideraciones antes descritas, es posible afirmar que: siempre que el ancho de banda de la señal sea menor que f_L , es posible muestrear a una frecuencia menor que la que impondría Nyquist, siempre y cuando se garantice que las repeticiones espectrales no se superponen con el espectro $X(f)$ en aquellas regiones espectrales donde se encuentra información de interés.

Por lo tanto, para que no exista solapamiento, de forma que $x(t)$ pueda ser rescatado con un filtro pasobanda, se debe cumplir que:

$$-f_L + (N-1)Fs \leq f_L \quad \dots(\text{Ec. 2.10})$$

$$-f_M + NFs \geq f_M \quad \dots(\text{Ec. 2.11})$$

² Referencia bibliográfica: [7]

$$\frac{2f_M}{N} \geq F_s \leq \frac{2f_L}{N-1} \dots(\text{Ec. 2.12})$$

$$\frac{2kBW}{N} \leq F_s \leq \frac{2(k-1)BW}{N-1} \dots(\text{Ec. 2.13})$$

$$k \geq N$$

donde $N = 1, 2, 3 \dots, k$, y determina la cantidad de veces que puede repetirse el espectro sin superponerse. Con base en estas ecuaciones puede concluirse que:

Dado el espectro $X(f)$, se obtiene f_L y f_M , y por ende BW y k . Con esto se definen los posibles valores de N y finalmente es posible determinar la frecuencia de muestreo. Este proceso puede ser ilustrado esquemáticamente mediante la Figura 2.12:

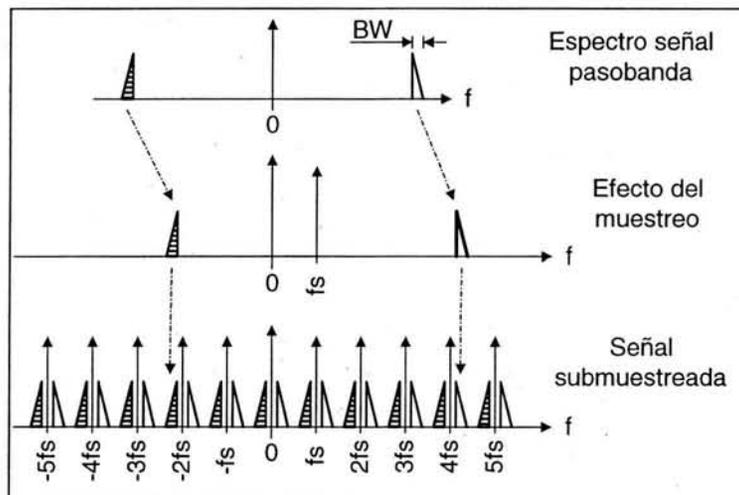


Figura 2.12: Submuestreo de una señal pasobanda.

Para ejemplificar de forma práctica las ecuaciones obtenidas en la deducción anterior, considérese el siguiente ejemplo: Si se supone que $X(f)$ tiene la forma de una señal pasobanda como la ilustrada en la Figura 2.12, con $f_L = 3,000$ Hz; $f_M = 4,000$ Hz. Por lo tanto $BW = 1,000$ Hz. De esta forma $k = 4$ y N puede tomar los siguientes valores 1, 2, 3 y 4. Al aplicar la ecuación 2.13 que define el rango de valores de f_s , se tiene:

$$\frac{2(4)BW}{N} \leq F_s \leq \frac{2(3)BW}{N-1} \dots(\text{Ec. 2.14})$$

$$\frac{8BW}{N} \leq F_s \leq \frac{6BW}{N-1} \dots(\text{Ec. 2.15})$$

Ahora, con:

$$N = 1$$

$$8BW \leq F_s \leq \infty \dots(\text{Ec. 2.16})$$

$$N = 2$$

$$4BW \leq F_s \leq 6BW \dots(\text{Ec. 2.17})$$

$$N = 3$$

$$\frac{8BW}{3} \leq F_s \leq 3BW \dots(\text{Ec. 2.18})$$

$$N = 4$$

$$2BW \leq F_s \leq 2BW \dots(\text{Ec. 2.19})$$

Por lo tanto en este caso se puede muestrear a 2 kHz (caso con $N = 4$, Ec. 2.19), valor menor que el establecido por el teorema de Nyquist (el cual correspondería a 8 kHz, caso con $N = 1$, Ec. 2.16) y recuperar la señal con un filtro pasobanda. En este sentido, puede observarse que mientras quepan más repeticiones entre 0 y f_L es posible bajar cada vez más la frecuencia de muestreo.

Muchas de las señales con interés práctico suelen ser señales pasobanda, por lo que el construir un sistema de procesamiento que utilice el muestreo pasobanda de tal forma que no se pierda información relevante, es una solución óptima dentro de diversos campos del procesamiento de señales.

2.2. Modificación de la frecuencia de muestreo³

Al adquirir, mediante un conversor A/D, una señal $x[n] = x(nT_s)$, no siempre se desea tener las muestras en todos los instantes de tiempo que son múltiplos del periodo de muestreo T_s , sino que algunas veces, solo se necesita tener $x[n] = x(nT')$ siendo $T' = kT_s$. Dependiendo de si el valor de k es mayor o menor que la unidad, se afronta un problema de decimación o de interpolación de la señal muestreada. La decimación, conocida también como diezmado, consiste en la obtención de una nueva secuencia de muestras con una velocidad de muestreo entre ellas, inferior a la que se ha utilizado en su adquisición. Esta operación podría parecer absurda a primera vista: ¿Para qué despreciar muestras ya adquiridas, con un conversor A/D de una cierta velocidad, si después se ignoran muestras emulando a un sistema de menor velocidad de adquisición? En realidad parece bastante extraño que, una vez adquirido un conversor, se decida “desperdicarlo” no considerando todas las muestras. Si el

³ Referencia bibliográfica:[8]

motivo de no considerar todas las muestras es que las operaciones que tiene que ejecutar la microcomputadora son complejas y, consecuentemente, lentas, no hacia falta seleccionar un conversor con tanta velocidad de muestreo.

En ocasiones es preferible adquirir muestras a una velocidad superior a la estrictamente necesaria según la condición de Nyquist, dándose la paradoja de que de esta forma puede abaratare el diseño de los conversores A/D o el de algún otro subsistema. Tal es el caso de los filtros antitraslape (*antialiasing*), que introducen menos distorsiones de cruce y de solapamiento si se aumenta la velocidad de muestreo, aunque después se haga una decimación de las muestras para disminuir la velocidad de su posterior procesamiento. O bien puede pensarse en los conversores A/D de 1 bit: si al mismo tiempo que se reduce el número de bits del conversor (lo cual lo abarata) se aumenta la velocidad de muestreo, la relación señal a ruido de cuantificación del conversor se puede mantener constante [8]. La adquisición de muestras a una velocidad superior a la teórica (proceso de sobremuestreo o de *oversampling*) puede presentar ventajas en el diseño electrónico en algunos tipos de conversores. El precio es que, una vez adquiridas las muestras, la velocidad de procesado debe ser alta también; con lo que las ventajas que se tuvieron en el diseño de los subsistemas de adquisición se pagan en el costo de los microprocesadores, que deben ser veloces, y de las memorias, cuyo tiempo de acceso debe ser muy rápido. En casos como este, es cuando aparece la decimación: eliminando muestras después de la adquisición se evita el problema de velocidad en el procesado.

Existen otras líneas de aplicaciones de la decimación en las que ésta aparece de forma natural, sin que sea para compensar un sobremuestreo previo, por ejemplo, la codificación en sub bandas utilizada en equipos de audio digital.

La interpolación es el caso contrario a la decimación, en la cual se efectúan los procesos de intercalar muestras entre cada par de muestras de la secuencia original y de aplicar un filtro interpolador a la secuencia así obtenida. Con ello se obtiene una secuencia con muestras intercaladas cuya velocidad de muestreo aparentemente es mayor que la real; en los puntos donde no se ha efectuado un muestreo físico se interpreta que el valor de las muestras es el calculado (o fijado a cero, según los casos). Filtrando adecuadamente la secuencia intercalada se consigue una mejor reconstrucción de la señal, siendo esto de gran utilidad para simplificar el diseño de los filtros reconstructores que siguen al conversor D/A en la etapa de salida analógica. Ambos procesos, el de decimación y el de interpolación, modifican la velocidad de muestreo de las señales originales. Por ello se les denomina como procesado multi-tasa (*multirate*).

Como se mencionó al comienzo de este apartado, si el valor que toma k es mayor o menor que la unidad se enfrentan dos situaciones diferentes:

a) Interpolación: $k = 1/L < 1$ (*upsampling*).

Donde L es el factor de disminución del periodo de muestreo T_s , como lo muestra la Figura 2.13

b) Decimación: $k = M > 1$ (*downsampling*).

Donde M es el factor de incremento del periodo de muestreo T_s , como lo muestra la Figura 2.13

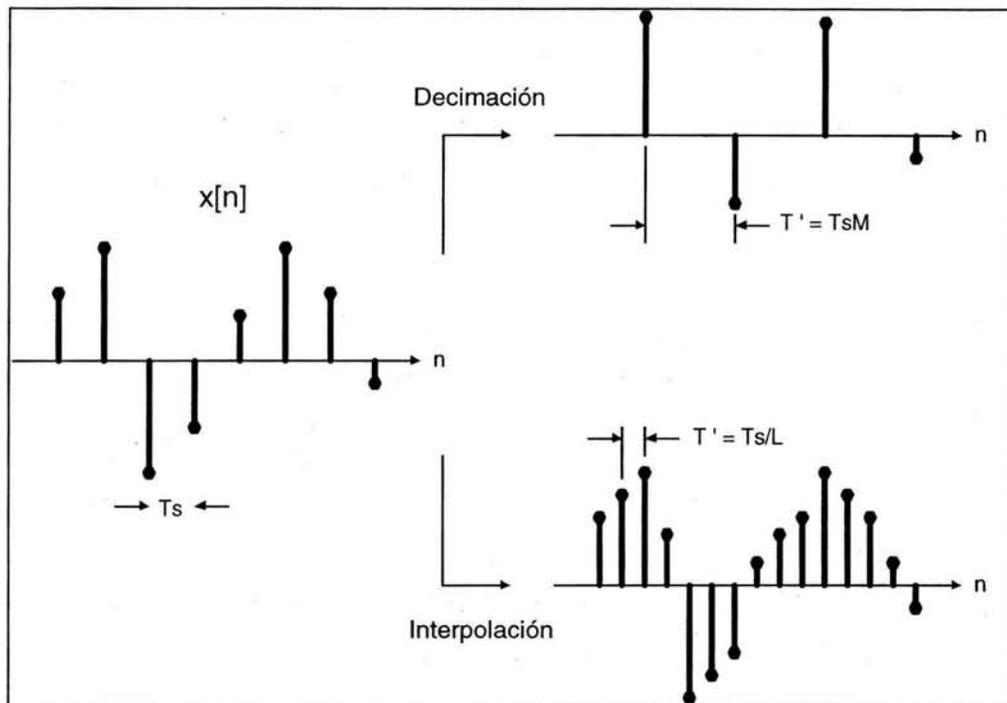


Figura 2.13: Decimación e Interpolación

Debido a los alcances que la presente tesis persigue, la atención se centrará en la decimación. La interpolación solo se mencionará cuando sea necesario, dejando al lector la consulta particular de este tema con la ayuda de la bibliografía presentada, [8].

2.2.1. Decimación

Si de cada M muestras tan solo se toma una, es como si se pasara de un periodo de muestreo T_s a uno M veces mayor, lo que equivale a una disminución de la frecuencia de

muestreo. Como el efecto es una compresión de la velocidad de muestreo, a la constante k se le denomina factor compresor.

El efecto producido, en el dominio de la frecuencia, es una expansión de las imágenes repetidas de la señal muestreada. Si se ha muestreado una señal analógica cuya frecuencia máxima es ω_m con un periodo de muestreo T_s , el espectro en banda base de la señal muestreada ocupará hasta una frecuencia $\Omega_c = \omega_m T_s$. Si se cambia esta T_s por una mayor, $T' = MT_s$, el espectro ocupará hasta otra frecuencia $\Omega = \omega_m T'$, es decir, M veces mayor que la Ω anterior. Este efecto se muestra en la Figura 2.14.

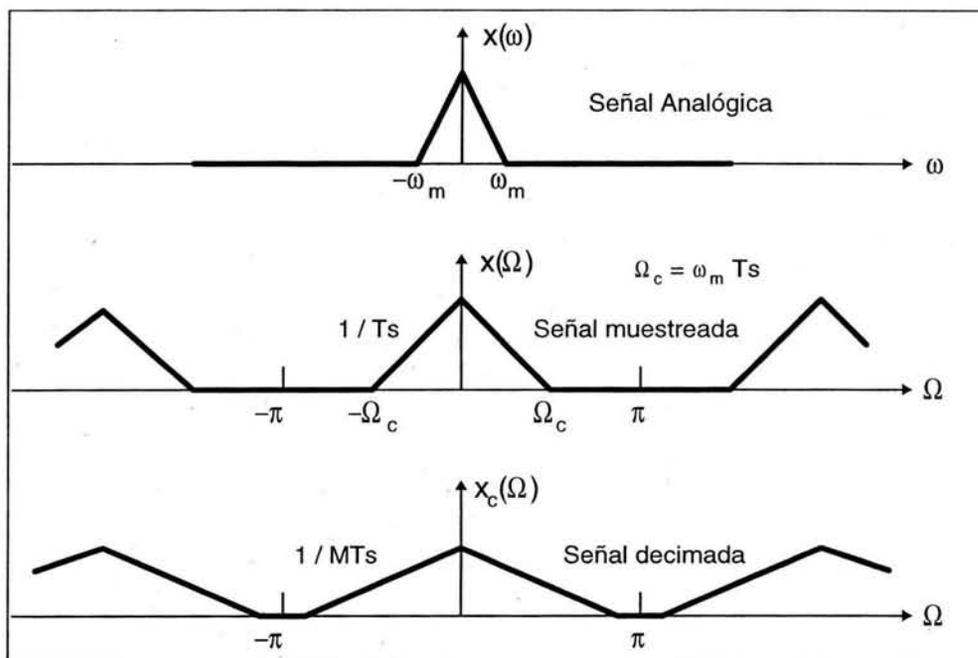


Figura 2.14: Efectos de la decimación sobre el espectro de la señal muestreada

Pero a partir de ciertos valores de M se producirá traslape, ya que si se eliminan demasiadas muestras es como si no se hubiera respetado la condición de Nyquist en su adquisición. El caso límite para no tener traslape es cuando $\Omega = \omega_m T' = \omega_m MT_s = \pi$

Si es necesario utilizar un valor de M elevado, puede reducirse este problema mediante filtros *antialiasing* tal como se muestra en la Figura 2.15, donde $H_f(\Omega)$ representa la respuesta del filtro *antialiasing* (Figura 2.15b). La respuesta obtenida después del filtrado de la señal muestreada $x(\Omega)$, se observa en la Figura 2.15c. Una vez hecho esto se realiza un proceso de decimación resultando en la señal $x_c(\Omega)$ (Figura 2.15d).

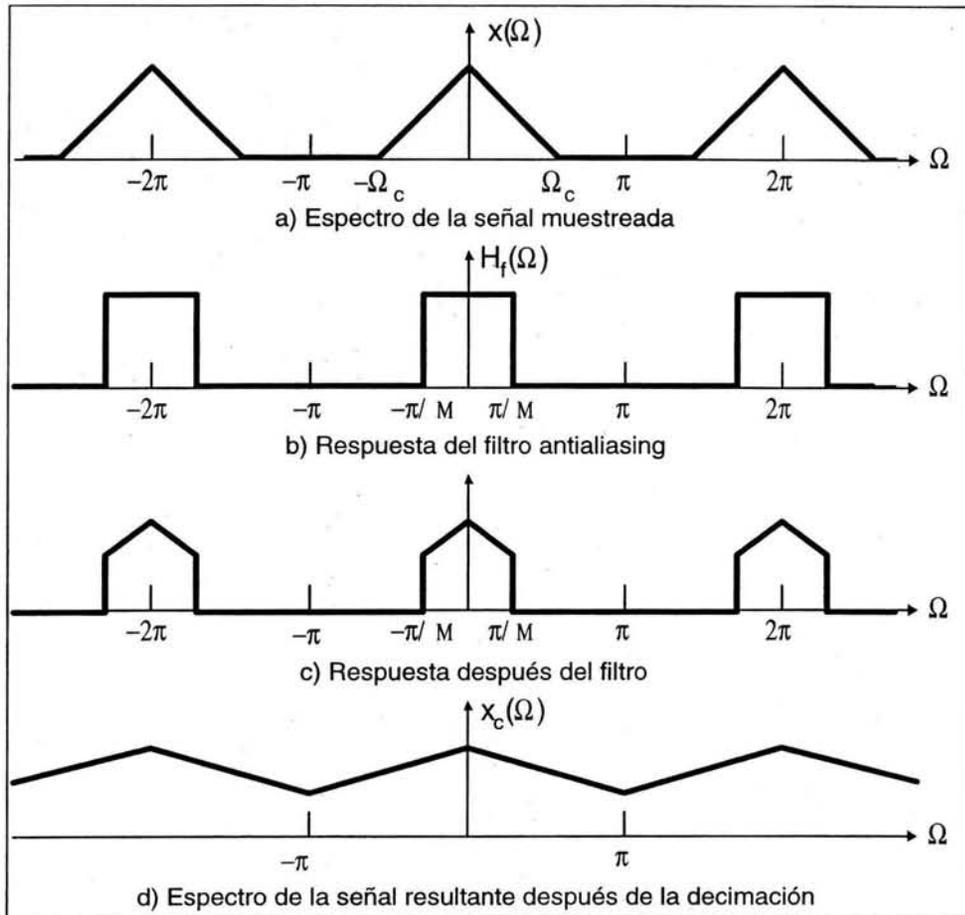


Figura 2.15: Filtrado *antialiasing* o antitraslape

En general, se necesitarán filtros *antialiasing* para la decimación si:

$$M > (\pi / \Omega_c) \dots (\text{Ec. 2.20})$$

En el caso de que k sea un número no entero, el primer paso es representarlo como el cociente de dos números enteros M y L , de la forma $k = M / L$. Por lo anteriormente visto, esto puede interpretarse como un sistema de interpolación (que dará el factor $1/L$) en cascada con un sistema de decimación (que dará el factor M).

2.2.2. Decimación aplicada a la conversión A/D: Simplificación de los filtros *antialiasing*.

Supongamos un filtro *antialiasing* no ideal $H(\omega)$, con una cierta pendiente de caída, utilizado para limitar en banda a una señal $x(t)$ cuya frecuencia máxima es ω_m . El motivo del filtrado es que la máxima frecuencia muestreable con el conversor es de ω_s rad/s.

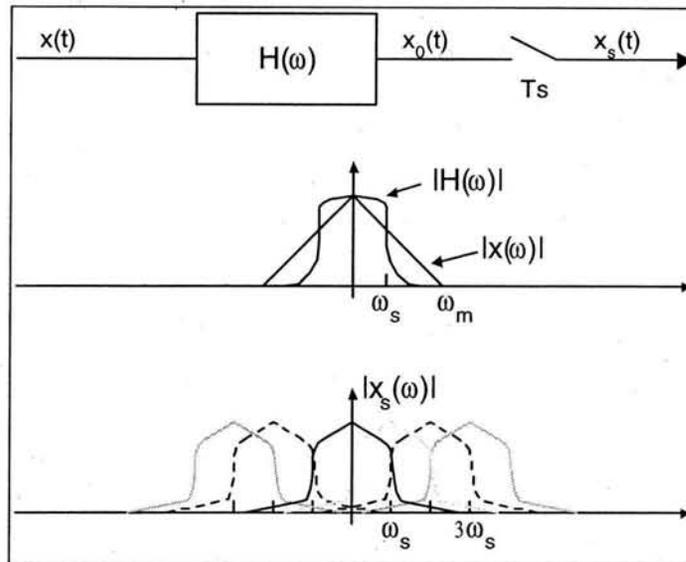


Figura 2.16: Efectos de un filtro *antialiasing* real (analógico)

Como se puede apreciar en la Figura 2.16, el filtro produce una deformación de las amplitudes del espectro de la señal (por no ser un filtro ideal), además de distorsiones de solapamiento y de cruce (por tener una banda de transición con poca pendiente). Para evitar estas distorsiones del filtro, se pueden usar filtros analógicos de orden elevado, lo que conlleva un costo elevado. Una solución alternativa es sobremuestrear la señal $x(t)$, de tal forma que las repeticiones armónicas en frecuencia queden más separadas entre sí. De este modo, al haber menos probabilidad de traslape, los filtros son más sencillos, o incluso, pueden llegar a ser innecesarios. A continuación de la etapa de muestreo se situará un sistema de decimación, para así obtener las muestras que realmente necesitamos para el posterior procesamiento de la señal, como lo muestra la Figura 2.17.

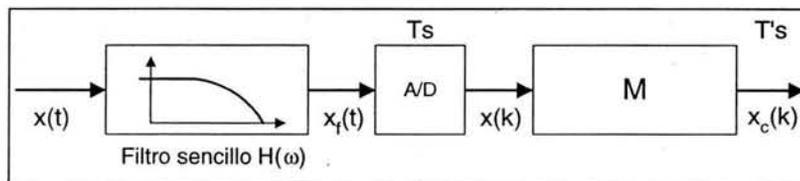


Figura 2.17: Diagrama de bloques de un proceso de sobremuestreo y posterior decimación para la simplificación de un filtro antitraslape.

2.3. Cuantificación

2.3.1. Aproximación a la teoría de la cuantificación

La cuantización o cuantificación de una señal muestreada $x(nTs)$ es un fenómeno derivado de la aritmética finita de las computadoras (número de bits), que impide que estas puedan trabajar con una resolución infinitesimal.

Consiste en representar la señal muestreada $x(k)$ mediante una serie finita de niveles de amplitud, asignándose a cada muestra el valor más próximo a ella, dentro de una escala de valores fijos y conocidos. Denominando $x(nTs)$ al valor de una muestra, y a $x_q(nTs)$ al valor cuantificado de ésta, el resultado de la cuantificación de una señal sería el que se muestra en la Figura 2.18. [8]

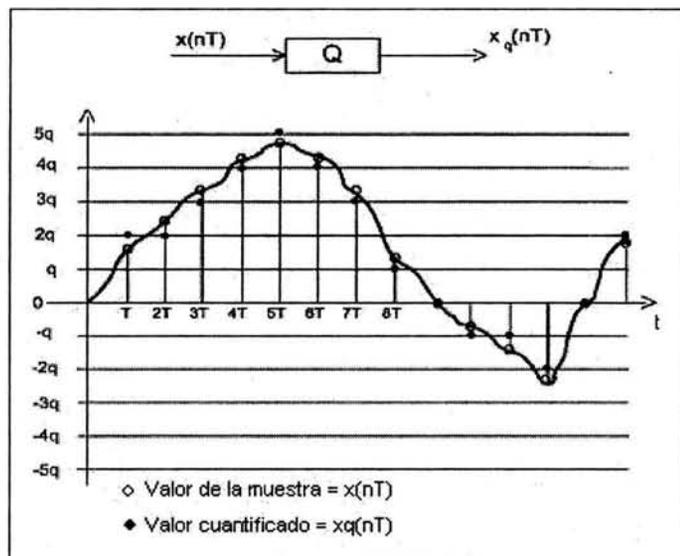


Figura 2.18: Diagrama de bloques y representación gráfica de la cuantificación de una señal, en donde q = nivel cuántico ó intervalo de cuantificación.

La característica entrada-salida del cuantificador Q anterior, donde se ha supuesto uniforme la distribución de los niveles cuánticos, es la que se muestra en la Figura 2.19.

El valor de q se denomina intervalo de cuantificación y coincide con la diferencia entre el mayor y menor valor de la entrada a los que se les asigna el mismo estado de salida.

Este caso corresponde a la característica de un cuantificador uniforme, ya que los niveles q aparecen equiespaciados.

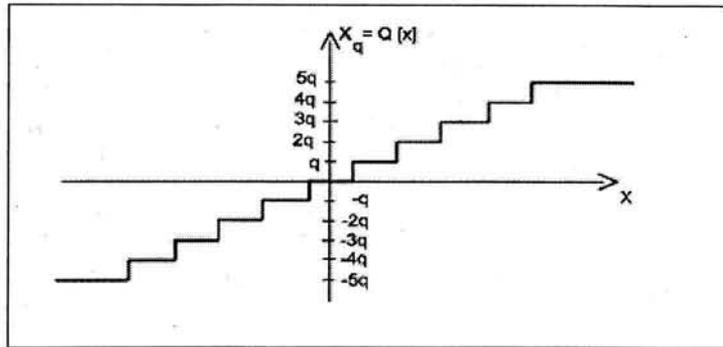


Figura 2.19: Característica entrada-salida de un cuantificador

El número de estados de salida expresados en número de bits (n), determina la resolución del cuantificador. Debido a que los circuitos lógicos solamente poseen dos estados (cero y uno), el número de niveles cuánticos es un número par, dado por 2^n . Así con 3 bits podremos cuantificar 8 niveles (Figura 2.20).

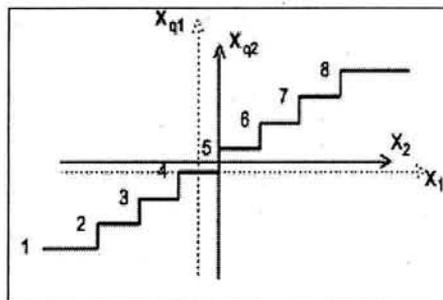


Figura 2.20: Cuantificador de 3 bits

En la figura anterior pueden apreciarse dos opciones al cuantificar, dependiendo del eje que se escoja (X_1 ó X_2):

- El eje X_1 corresponde a un cuantificador uniforme no simétrico, ya que para $X_1 > 0$ hay más niveles que para $X_1 < 0$. También es conocido como cuantificador *midtread*.
- El eje X_2 es un cuantificador uniforme simétrico. Este es el más usual [8] aunque tiene el inconveniente de no tener un nivel específico para el valor cero, que puede fluctuar entre dos niveles cuánticos. También se le conoce como *midrise*.

2.3.2. Ruido de cuantificación

La cuantificación introduce inevitablemente un error, ya que si se intenta reconstruir la entrada a partir de la salida del cuantificador, no se obtiene el continuo de valores dentro del margen de entrada "m" (diferencia entre el mayor y menor valor de la entrada $x(nTs)$). Es decir, la salida del cuantificador $x_q(nTs)$ no permite reconstruir exactamente a la entrada $x(nTs)$. Por tanto se puede considerar que la salida del cuantificador será igual al valor de la entrada, más un término de error, conocido como error de cuantificación. En este, se pueden diferenciar dos aspectos (Figura 2.21) [8]:

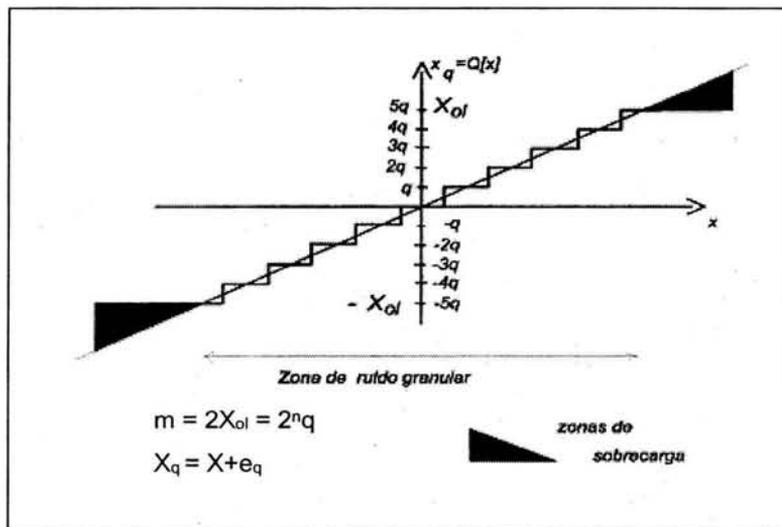


Figura 2.21: Errores de cuantificación, donde n = número de bits.

- Distorsión de sobrecarga (*overload*): es el error que se comete para valores de entrada fuera del margen m . El efecto es similar al que ocurre con dispositivos electrónicos saturados.
- Ruido de cuantificación (granular): corresponde al error cometido dentro del margen de valores de entrada permitido m . El máximo error que se pueda tener será $\pm q/2$

Para señales aleatorias, es decir, que no pueden expresarse mediante procedimientos determinísticos y que solo son caracterizadas por medio de sus propiedades estadísticas o espectrales, las características que presenta el ruido de cuantización son [10]:

1. El ruido de cuantificación es blanco. Es decir, el error cometido en una muestra es estadísticamente independiente del error cometido en otra muestra.

2. El ruido de cuantificación no está correlacionado con la señal de entrada.
3. La distribución de los errores de cuantificación es uniforme sobre cada intervalo de cuantificación.

Para las señales periódicas, en cambio, la señal de error también es periódica. Esta señal de error incluye armónicos de la señal de entrada analógica dando como resultado distorsión armónica. Además, los armónicos que caen por arriba de la frecuencia de Nyquist aparecen en la banda de Nyquist en forma de traslape. La técnica comúnmente usada para reducir esta distorsión armónica es conocida como *Dithering*, la cual consiste en introducir una pequeña cantidad de ruido aleatorio a la señal analógica, provocando la distribución normal del ruido [11]. En una de las implementaciones que tiene esta técnica, el ruido térmico es sumado a la entrada del ADC para producir una potencia de ruido relativamente plana en el espectro por arriba del ancho de banda de Nyquist; así, el ruido térmico y el de cuantificación sumados provocan que el error de cuantificación sea uniforme, [12].

En los convertidores analógicos-digitales (ADC) más usados para procesamiento de señales de radiofrecuencia o de frecuencia intermedia, se emplea cuantificación uniforme, pues en ella existe la misma diferencia de voltaje entre cada nivel de cuantificación y la distribución del error de cuantificación es uniforme sobre cada intervalo de cuantificación. Tomando esto como base, se puede decir que la potencia rms del ruido de cuantificación P_{qn} es: $P_{qn} = q^2/(12R)$, donde R es la resistencia de entrada del convertidor analógico-digital. En un ADC ideal, esta representación de la potencia del ruido de cuantificación es adecuada para señales de entrada en dB que no se encuentran relacionadas con el reloj de muestreo.

2.3.3. Efectos de la decimación sobre el ruido de cuantificación

Cuando alrededor del espectro de una señal aparece ruido de alta frecuencia, como es el caso de algunos conversores sigma-delta donde aparece ruido de cuantificación importante, se efectúa un proceso de filtrado digital seguido de uno de decimación de la señal de salida del filtro, que permite márgenes dinámicos superiores a los 80 dB. La gráfica de un conversor A/D basado en modulación sigma-delta, con filtrado digital de la salida del modulador, se muestra en la Figura 2.22.

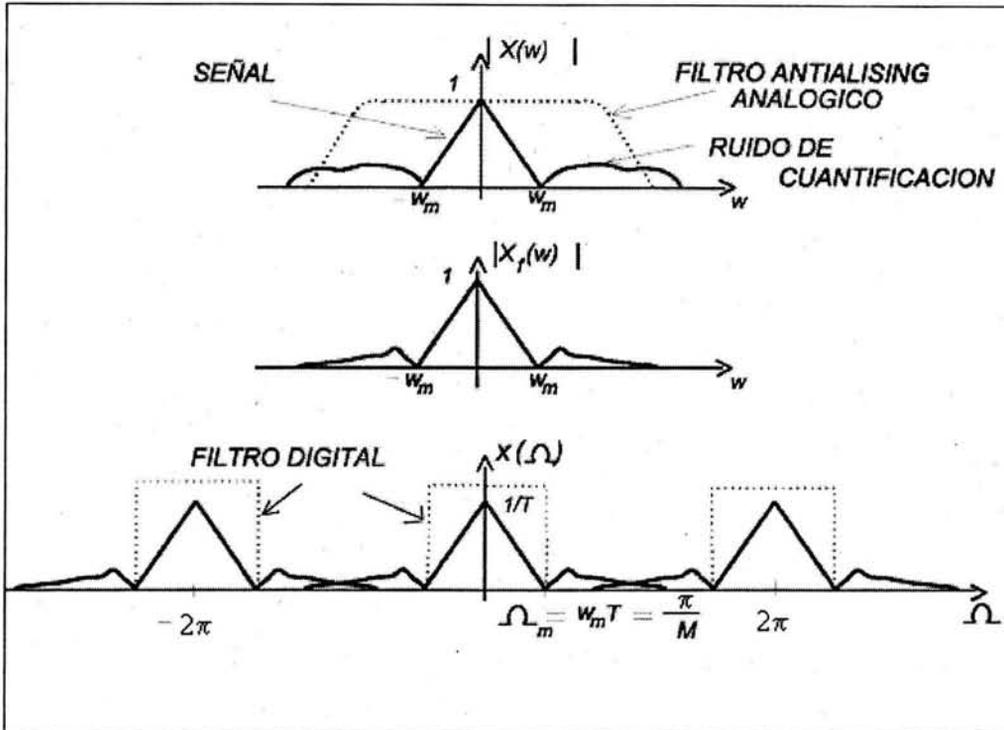


Figura 2.22: Espectro de las señales de un convertor A/D “de 1 bit” que consta de las siguientes etapas: Filtro antialiasing, modulador sigma-delta, filtro pasobajas digital y decimador.

Gracias a la acción del filtro antialiasing, el ruido de señal a altas frecuencias es disminuido, por lo que aplicando un filtro digital seleccionado en la frecuencia correspondiente al ancho de banda de interés y realizando un proceso de decimación posterior, la señal final obtenida estará prácticamente limpia de ruido de cuantificación.

2.4. Conversores A/D

Muchas variables físicas, como las eléctricas, son de naturaleza analógica y pueden tomar cualquier valor dentro de un rango continuo de valores. Esto implica que una señal analógica posee un número infinito de valores dentro de un intervalo de tiempo determinado, lo que la vuelve difícil de manejar.

En cambio, las señales digitales tienen un valor que se especifica por una de varias posibilidades previamente definidas, por ejemplo, para una señal digital binaria, su valor se determinará únicamente, con dos posibles estados: ALTO o BAJO. En la práctica, un valor digital representa a todo un rango específico de valores analógicos. Además, las señales digitales presentan tres ventajas principales respecto a las analógicas: son fáciles de procesar y se adaptan, de igual manera, a diferentes interfaces,

presentan gran inmunidad al ruido y es mucho más sencilla la determinación del valor de la señal contra un nivel de referencia, por lo que son fáciles de medir y valorar.

Cualquier información que tenga que introducirse en un sistema digital, primero debe de ponerse en forma digital para poder procesarla. Debido a que muchas de las señales que se necesitan introducir a sistemas digitales (como la computadora), son de carácter analógico, el empleo de un dispositivo que permita realizar la conversión entre un tipo de señales y otro, es indispensable. Este dispositivo es el conversor, que puede ser analógico – digital (A/D), si se necesita introducir una señal analógica a un sistema digital, o digital – analógico (D/A), si las necesidades caen en el caso contrario. [13]

En el caso de esta tesis, nos enfocaremos nuestro estudio en el conversor A/D debido a las características que posee dentro de los sistemas que se describirán en el capítulo siguiente.

En la actualidad se encuentran fácilmente en el mercado distintos tipos de conversores A/D. Todos ellos realizan la misma función (convertir una señal analógica en una digital), pero mediante procesos diversos, por lo que poseen características diferentes. Los más comunes son:

- Conversor A/D por contadores.
- Conversor A/D de cuenta continua.
- Conversor A/D con integrador.
- Conversor A/D de rampa discreta.
- Conversor A/D de balance continuo.
- Conversor A/D de aproximaciones sucesivas.
- Conversores A/D de alta velocidad

Para consultar las características generales de los conversores A/D, se incluye el anexo 2.

Debido a los alcances y objetivos que la presente tesis persigue, los únicos conversores que se describirán a continuación son los conversores A/D de alta velocidad, recomendando al lector la bibliografía marcada con el número [13], en el caso de interesarse por algún otro tipo de conversor.

2.4.1. Conversores A/D de alta velocidad⁴

En esta sección se detallan los conversores A/D que se emplean en procesamiento de alta velocidad, lo que les permite utilizar tasas de muestreo elevadas.

Los conversores A/D de alta velocidad, son utilizados en una gran cantidad de aplicaciones de Procesamiento Digital de Señales. Las razones principales del uso de estos dispositivos es su alta velocidad de procesamiento y la disminución paulatina de su costo.

Este tipo de conversores fueron utilizados inicialmente en sistemas de instrumentación, así como en aplicaciones de procesamiento en las que la respuesta del sistema en el dominio del tiempo era de gran importancia. Actualmente, su aplicación se ha extendido hasta los sistemas de comunicaciones, en los que la respuesta en el dominio de la frecuencia también es importante.

Algunas de las características principales de este tipo de conversores, se enlistan a continuación.

- Alta velocidad de procesamiento y costo reducido
- Poco consumo de alimentación y potencia.
- Gran funcionalidad con otros dispositivos: *sample and hold*, compuertas programables, Filtros Digitales, etc.
- Gran sincronía con procesos externos.
- Gran aceptación en el campo del Procesamiento Digital de Señales y las Comunicaciones.

Dentro de este grupo de conversores A/D, encontramos los conversores Flash, dos pasos (*Two step*), Subrango (*Subranging*), Doblaje (*Folding*), Interpolación (*Interpolating*) y *Pipeline*. Los conversores A/D con los que cuentan los sistemas empleados para la realización de la presente tesis son tipo *Pipeline*, como se verá en el capítulo siguiente.

Una gráfica comparativa entre los conversores de alta velocidad se muestra a continuación en la Figura 2.23. En dicha gráfica, se denota la relación existente entre la resolución en bits entregada por este tipo de conversores y la tasa de muestreo a la que trabajan.

⁴ Referencia Bibliográfica: [14]

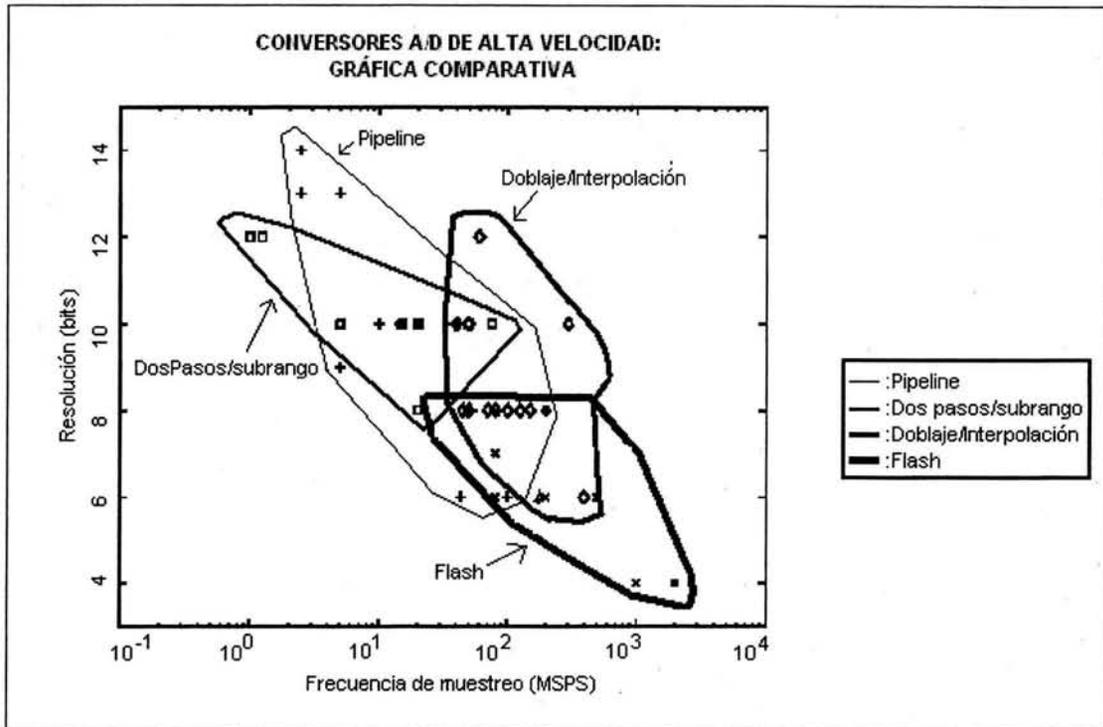


Figura 2.23: Comparación entre distintos tipos de conversores A/D de alta velocidad, [14].

En la figura presentada, los conversores de dos pasos y de subrango, son agrupados debido a su similitud en operación y diseño. Sucede de igual manera con los conversores de Doblaje e Interpolación.

De acuerdo con la Figura 2.23, puede observarse que existe una tendencia a diseñar conversores de alta velocidad aunque posean poca resolución; a diferencia de tiempos anteriores en donde se preferían conversores de buena resolución pero con una limitada velocidad de muestreo. Mientras que los conversores *Pipeline* dominan la resolución en bajas frecuencias de entrada, los conversores tipo *Flash* lo hacen a altas frecuencias. Los conversores de dos pasos y subrango así como los de Doblaje e Interpolación caen en un rango intermedio.

Esta tendencia existente en el diseño de conversores A/D de alta velocidad representa una línea a seguir dentro del Procesamiento Digital de Señales; en este sentido, todas aquellas funciones que requieren una resolución o velocidad de procesamiento mayor que las que otorgan los actuales conversores A/D, deben ser realizados en el dominio analógico. Se ha observado en años recientes, que existe un proceso de desarrollo tecnológico en este sentido que abarca periodos de 4 años, es decir, aproximadamente cada 4 años surgen mejoras en el diseño e implementación de conversores A/D de alta velocidad. Un estimado sugiere que para una resolución

específica, la velocidad de muestreo fs se ve incrementada en un 50% cada 4 años, de la misma forma, la resolución se incrementa en promedio medio bit en este mismo periodo de tiempo.

a) *Convertidores Flash o convertidor A/D de comparador en paralelo*

Los convertidores Flash son probablemente los de más fácil comprensión, pues su diseño consiste básicamente, en detectar cuando un determinado voltaje de entrada pasa por unos comparadores previamente establecidos, su esquema puede verse en la Figura 2.24.

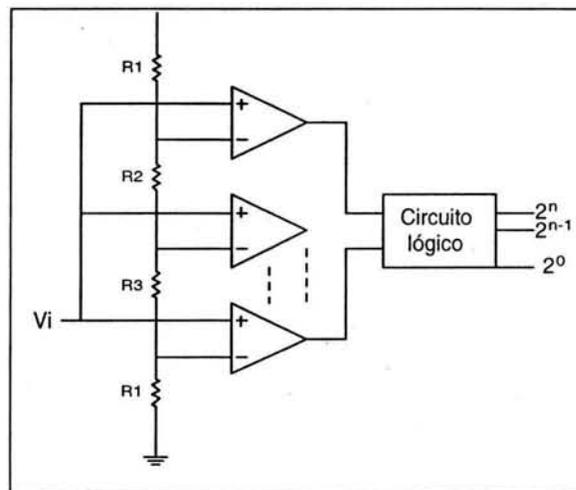


Figura 2.24: Convertor Flash A/D de alta velocidad.

Este tipo de convertor es el más rápido, alcanzando los tiempos de conversión del orden de nanosegundos. La comparación la realiza de forma simultánea y no secuencial. Sin embargo, el principal inconveniente de este convertor es el gran número de comparadores que requiere, cuando aumenta el número de bits en la salida digital. Por su naturaleza en paralelo, la potencia disipada por este tipo de convertidores se incrementa de acuerdo con el número de niveles de cuantización deseados, por ejemplo, para un convertor Flash A/D de primer orden que cuenta con un solo circuito lógico, la potencia se incrementa exponencialmente como una potencia de dos con cada bit adicional de resolución. La relación entre la potencia disipada y su tasa de muestreo depende del tipo de diseño usado para el convertor.

b) Conversores A/D de Doblaje (Folding) e interpolación (Interpoling)

Los conversores de Doblaje se presentaron como una alternativa para “doblar” o acoplar el rango de voltaje de la señal de entrada por medio de rangos repetitivos. En un conversor A/D de 4 bits, la señal de entrada es “doblada” en 4 regiones iguales. Sólo se requieren 3 comparadores para decodificar cualquiera de los 2 bits menos significativos de cualquier región. Tres comparadores adicionales son usados para identificar en cual región cae y poder así establecer los dos bits más significativos. De esta forma solo 6 comparadores son necesitados en vez de los 15 que son utilizados por un conversor A/D tipo Flash. [14]

Los conversores de Doblaje son usualmente más rápidos que los conversores Flash debido a que las conversiones para el bit más significativo y el bit menos significativo pueden llevarse a cabo en paralelo en vez de ser realizadas como una secuencia (Figura 2.25).

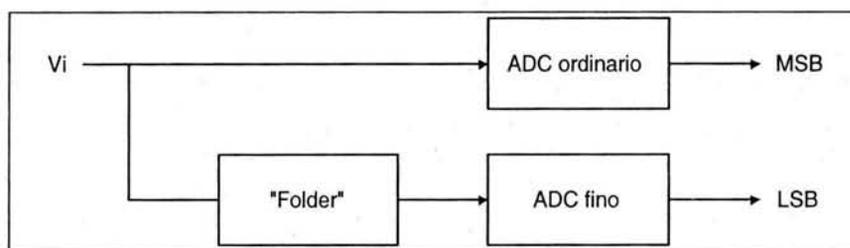


Figura 2.25: Conversor A/D de Doblaje (Diagrama de bloques)

Los conversores de Interpolación A/D son una simplificación del diseño de los conversores A/D de Doblaje. La técnica de interpolación en su forma más simple puede ser realizada al conectar a un buffer las salidas de dos bloques de doblaje y conectarlas a un resistor divisor para obtener la señal interpolada. Aunque este se trata de un caso limitado, para cuando se tiene un “doblaje” de 8, pueden ser eliminados 3 de 7 comparadores siguiendo este mismo principio con lo que el diseño del conversor se vuelve más sencillo y preciso.

c) Conversores A/D de dos Pasos (Two Step) y de Subrango (Subranging)

Este tipo de conversores realizan una conversión flash ordinaria para determinar los bits mas significativos e incorporar esta información en el siguiente proceso de conversión. Los conversores de dos Pasos (Figura 2.26) usan la información de los bits

más significativos (MSB) para reconstruir una versión cuantificada de la señal la cual es restada de la original. La duración de este proceso es agravado por el proceso de sustracción el cuál usualmente requiere de un amplificador de lazo cerrado para realizar la sustracción de acuerdo con la precisión exacta del conversor. La velocidad de este tipo de conversor se ve limitada debido al uso de amplificadores con un ancho de banda pequeño. Este conversor posee un proceso de corrección digital debida a la existencia de comparadores extras en el bloque del Flash fino, con lo que se mejora su precisión y funcionamiento. Es posible también introducir una etapa de ganancia entre el restador y las secciones de Flash fino, con esto el corrimiento (*offset*) que se presenta en los comparadores finos puede ser discriminado.

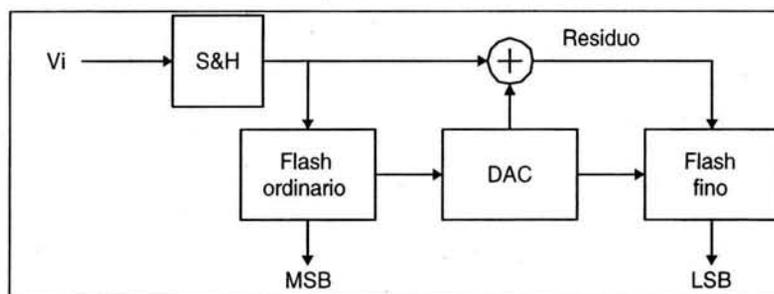


Figura 2.26: Diagrama de bloques de un conversor A/D de dos Pasos.

Los conversores de Subrango utilizan la información del bit más significativo para seleccionar uno de los dos subrangos generados a partir de la combinación de los dos bits mas significativos (2MSB) en la referencia de voltaje a través del banco de resistencias o una red de interruptores; con lo que se traslada el banco del comparador del bit menos significativo al subrango seleccionado (Figura 2.27). Debido a la naturaleza de dos pasos para cada conversión, la señal de entrada debe ser muestreada y mantenida para procesar señales de alta frecuencia (*sample & hold*). Este tipo de conversor busca minimizar el tiempo de conversión al eliminar el bloque del amplificador de lazo cerrado requerido para el proceso de sustracción de los conversores de dos pasos. Sin embargo, el tiempo de estabilización de la red de interruptores y las capacitancias propias del circuito dificultan esta labor. Una implementación usa un método de DAC dual para generar un subrango deseado, eliminando el problema del tiempo de estabilización. Al igual que con los conversores de dos pasos, se utiliza una corrección digital para minimizar la precisión requerida de los comparadores finos,

salvando potencia en implementaciones de alta resolución donde se usan este tipo de convertidores.

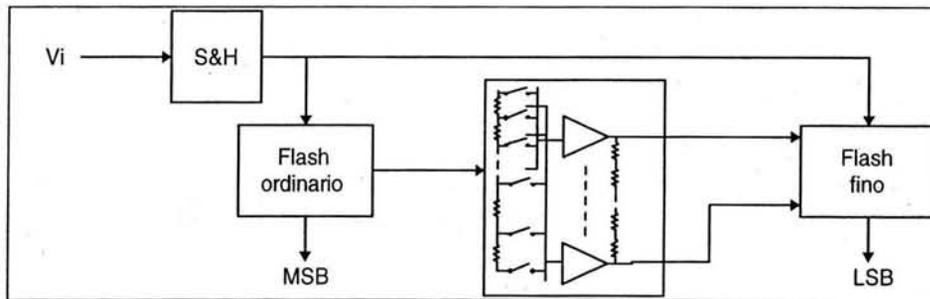


Figura 2.27: Diagrama de bloques convertor A/D de Subrango.

d) Convertidores Pipeline

Los convertidores de dos Pasos tienen una limitación de velocidad debido a que realizan todas sus funciones (conversión A/D, conversión D/A, sustracción, amplificación) en un solo periodo de muestreo. Los convertidores A/D tipo *Pipeline* rompen con esa limitación al adicionar un bloque de muestreo y retención, permitiendo que estas actividades se realicen simultáneamente. Las salidas del convertor A/D ordinario y del convertor A/D fino se encuentran fuera de sincronía, por lo que la salida del convertor ordinario es retrazada un ciclo de reloj al ser introducida a un buffer antes de que sea corregida digitalmente.

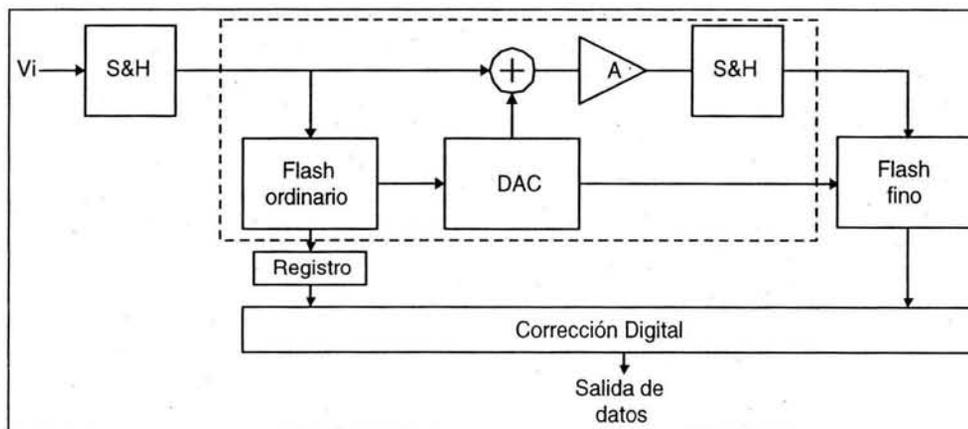


Figura 2.28: Diagrama de bloques de un convertor A/D Pipeline de dos etapas.

La conversión Digital-Analógica, la sustracción, la amplificación y las propias funciones del circuito S&H pueden ser incluidas dentro de un circuito operacional como el mostrado en la Figura 2.28.

La ventaja de un conversor *pipeline* multi-etapas (Figura 2.29) es el incremento en la resolución del conversor. En un conversor de 2 etapas, la etapa de ganancia relaja los requerimientos de precisión de los comparadores del conversor A/D fino; en consecuencia, mientras más etapas tenga el conversor, dichos requerimientos de precisión serán menos demandantes.

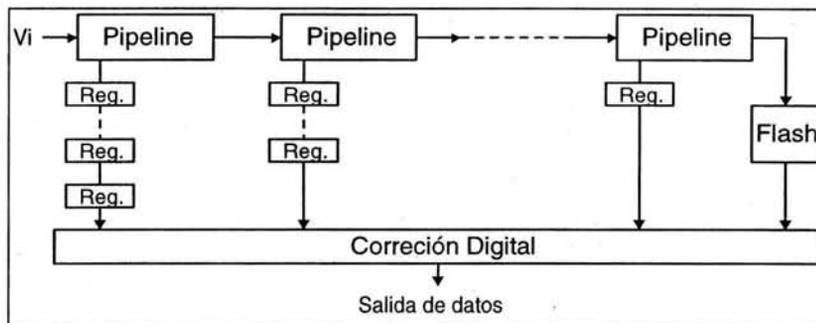


Figura 2.29: Conversor A/D Pipeline de Etapas Múltiples.

Por ejemplo, un conversor de 10 bits tipo *pipeline* puede ser implementado mediante 5 etapas en cascada, con cada etapa proporcionando 2 bits de resolución (sin etapa de corrección digital). Después de que la primera etapa resuelve sus 2 bits y divide su residuo entre cuatro, el resto del conversor (segunda etapa y las demás) pueden ser vistas como un conversor *pipeline* de 8 bits donde sus requerimientos de precisión pueden ser reducidos por un factor de cuatro; para cada etapa siguiente se requieren 2 bits menos de precisión que en la anterior. Esto puede reducir significativamente los requerimientos de potencia en algunos diseños, pues la primera etapa contribuye solo al 20% de la potencia requerida, en comparación con el 50% requerido para los conversores de dos pasos.

Potencia contra resolución en un conversor pipeline

La potencia de un conversor de alta velocidad tipo *pipeline* en función de su resolución varía dependiendo del número de etapas del conversor, así como del número de bits por etapa. Para incrementar la resolución de este tipo de conversores, se agrega una etapa al inicio de la arquitectura. Esto no afecta la tasa de conversión debido a que

todas las operaciones se realizan de una manera simultanea. Si se considera un conversor *pipeline* con 1 bit de resolución por etapa, se encuentra que cada etapa anterior adiciona un bit de resolución de tal forma que, el incremento en la potencia total de la arquitectura es debida a la propia potencia otorgada por etapa adicional.

Para las etapas correspondientes a los bits más significativos, la potencia entregada de una etapa cualquiera es 4 veces la potencia de la etapa siguiente. Fuera de esta región, cada etapa requiere mas potencia para su propio integrador, de tal forma que este pueda otorgar una mayor precisión debida al bit adicional de resolución. De esta forma puede concluirse que la potencia por etapa requerida para un conversor *pipeline* de alta velocidad como función de su resolución, capacitancias y frecuencia de muestreo puede derivarse del tiempo de asentamiento del integrador.

Los *pipeline* de alta velocidad pueden ser diseñados de tal forma que la potencia entregada por cada etapa sea idéntica. Esta técnica reduce el tiempo de diseño de una manera considerable, pero puede ser bastante ineficiente en términos de potencia ya que no compensa los requerimientos de precisión de todas las etapas. Alternativamente, la potencia puede ser optimizada diseñando cada etapa de acuerdo con sus propias necesidades de precisión.

2.4.2. Circuito de Muestreo y Retención (*Sample and Hold*)

Como hemos visto ya, algunos Conversores Analógico/Digital (CAD) incluyen o se encuentran precedidos de un sistema de muestreo y retención. En cualquiera de estos dos casos, el CAD convierte una señal muestreada continua en una secuencia no sólo discreta, sino digital, es decir una secuencia discreta tanto en tiempo como en amplitud, por lo que, las amplitudes de la señal digital están cuantificadas y sólo pueden tomar un valor dentro de un conjunto finito (discreto) de valores posibles.

El proceso de cuantificación de las amplitudes no se realiza instantáneamente y debido a ello, los valores de amplitud de la señal muestreada continua que aparecen a la entrada del CAD, deben mantenerse durante unos instantes de tiempo (ya no van a poder ser impulsos temporales). Este proceso se lleva a cabo en el dispositivo de muestreo y retención, [13].

Un sistema de muestreo y retención (Figura 2.30) transmitirá instantáneamente y sin errores el valor de su entrada a la salida durante la etapa de muestreo (interruptor cerrado) y conservará dicho valor indefinidamente, durante la etapa de retención (interruptor abierto), hasta que venga otra etapa de muestreo.

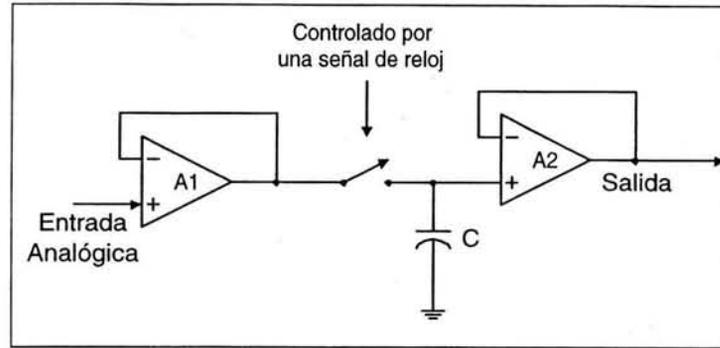


Figura 2.30: Diagrama simplificado de un circuito de muestreo y retención

Dentro de las características principales que vale la pena hacer notar de un circuito de muestreo y retención tenemos:

- Actúa como modulador AM – El interruptor actúa como un dispositivo no-lineal de dos entradas: el pulso de muestreo y la señal analógica de entrada.
- La salida entonces tiene las dos señales originales de entrada, la señal a procesar (f_a) y la señal de muestreo (f_s), la suma y la diferencia de las frecuencias ($f_s \pm f_a$), así como todas los armónicos de f_s y de f_a ($2f_s, 2f_a, 3f_s, 3f_a$, etc) y sus productos cruzados asociados: $2f_s \pm f_a, 3f_s \pm f_a, 4f_s \pm f_a$.
- Como el pulso de muestreo es repetitivo, está compuesto de una serie de senoidales relacionadas armónicamente que se modulan con la señal analógica de entrada y produce frecuencias simétricas alrededor de la frecuencia f_s [15].

2.5. Procesamiento de señales

Las señales discretas se caracterizan por estar definidas sólo para un conjunto numerable de valores, por lo que se representan mediante sucesiones o secuencias de números reales o complejos, [18].

En general, las secuencias se generan mediante el muestreo de una señal continua. Para el tratamiento de secuencias cuantificadas se emplea el procesamiento digital, que presenta el atractivo de que puede ser mecanizado mediante computadoras.

Una secuencia es un conjunto ordenado de valores cuyo término genérico se designa como $x(n)$, con n entero, y que se representa de la forma mostrada en la Figura 2.31.

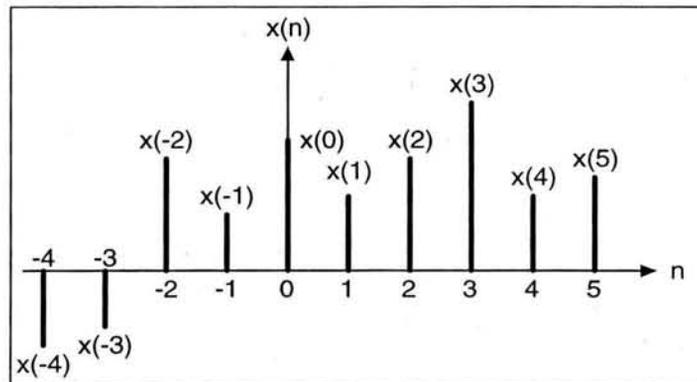


Figura 2.31: Representación gráfica de una señal discreta o secuencia

Para el análisis de señales, lo normal es realizar transformaciones desde el dominio del tiempo al de la frecuencia, con lo cual se trata de evaluar como se distribuye la energía en función de la frecuencia. La conmutación entre ambos dominios se realiza mediante la transformación de Fourier.

Se sabe que la transformación de Fourier de una secuencia es una función continua o analógica, lo cual es un grave inconveniente desde el punto de vista del cálculo numérico, ya que una secuencia puede tratarse con una computadora y una función analógica no. [18]

2.5.1. La Transformada Rápida de Fourier y la zFFT

Con el fin de buscar la representación discreta de una secuencia en el dominio de la frecuencia que facilite su manejo mediante computadora, surge la transformada discreta de Fourier (*Discrete Fourier Transform*, DFT) la cual es un caso particular de la transformada de Fourier para secuencias de longitud finita en que se evalúa, sólomente, el espectro en unas frecuencias concretas (obteniéndose así un espectro discreto). La DFT efectúa la relación entre N términos de una secuencia en el dominio del tiempo y N términos de otra en el de la frecuencia. [18]

Sus principales aplicaciones son tres: a) *La estimación espectral* que consiste en la detección de señales enmascaradas por ruidos o interferencias, y que puede utilizarse en muchos campos de aplicación como son las comunicaciones digitales, sistemas radar, control predictivo (vibraciones), geodesia, etc., b) *La determinación de la salida temporal de un sistema lineal e invariante en el tiempo cuando la entrada o la respuesta impulsional del sistema son secuencias de longitud considerable*: en vez de convolucionar la secuencia temporal de entrada a un filtro con su respuesta impulso

para obtener la salida, resulta mas eficiente para secuencias de una cierta longitud hacer los cálculos en el dominio transformado, y c) *La identificación de la función de transferencia de sistemas a partir de su comportamiento frecuencial*, [8].

La DFT era conocida desde hace tiempo, pero problemas relacionados con la capacidad de almacenamiento y el excesivo tiempo de cálculo habían impedido su uso extensivo. La aparición en 1964 del algoritmo de la Transformada Rápida de Fourier (FFT, *Fast Fourier Transform*), debido a Cooley y Tuckey, cambió radicalmente el panorama, permitiendo reducir el número de multiplicaciones involucradas en el cálculo de la DFT, de tal forma que hoy en día puede decirse que no existe aplicación de procesamiento digital de señales que no la emplee, [18].

Actualmente, la aplicación más frecuente de la FFT es para el análisis espectral de señales. En él, el cálculo de la FFT completa, presentando todo el rango de frecuencias posible determinado por la velocidad de muestreo, es una práctica común. Este procedimiento es poco eficiente cuando se esta interesado en ver solamente una determinada zona del espectro.

Así, con el propósito de mejorar el cálculo de la FFT en un rango de frecuencias determinado, A. W. Gilchrist desarrolló un procedimiento de acercamiento o ampliación (*zoom*) de la FFT, conocido como zFFT o Zoom FFT, reduciendo las necesidades de cálculo y almacenamiento, aún cuando emplea todas las muestras adquiridas y otorga la misma resolución que la FFT directa.

La zFFT no calcula el espectro exacto de una secuencia, sino que sólo corrige las estimaciones para una entrada sinusoidal, teniendo con esto, una menor precisión para un problema dado, sin poder predecir cuando la precisión del acercamiento o expansión será suficiente.

Con el fin de evitar estos problemas, se han desarrollado otras técnicas para calcular zFFTs que, empelando un proceso de decimación, son capaces de mostrar una determinada región del espectro o el espectro de una señal pasobanda, sin seguir el procedimiento de Gilchrist. La más conocida de estas técnicas emplea la modulación con exponenciales complejas, seguida de un proceso posterior de decimación, para realizar el análisis de la señal decimada en el rango de frecuencias esperado, requiriendo menos cálculo que la FFT original y almacenamiento adicional para los valores de la exponencial demodulada. La Figura 2.32 muestra los cambios espectrales de la señal, en la aplicación de esta técnica.

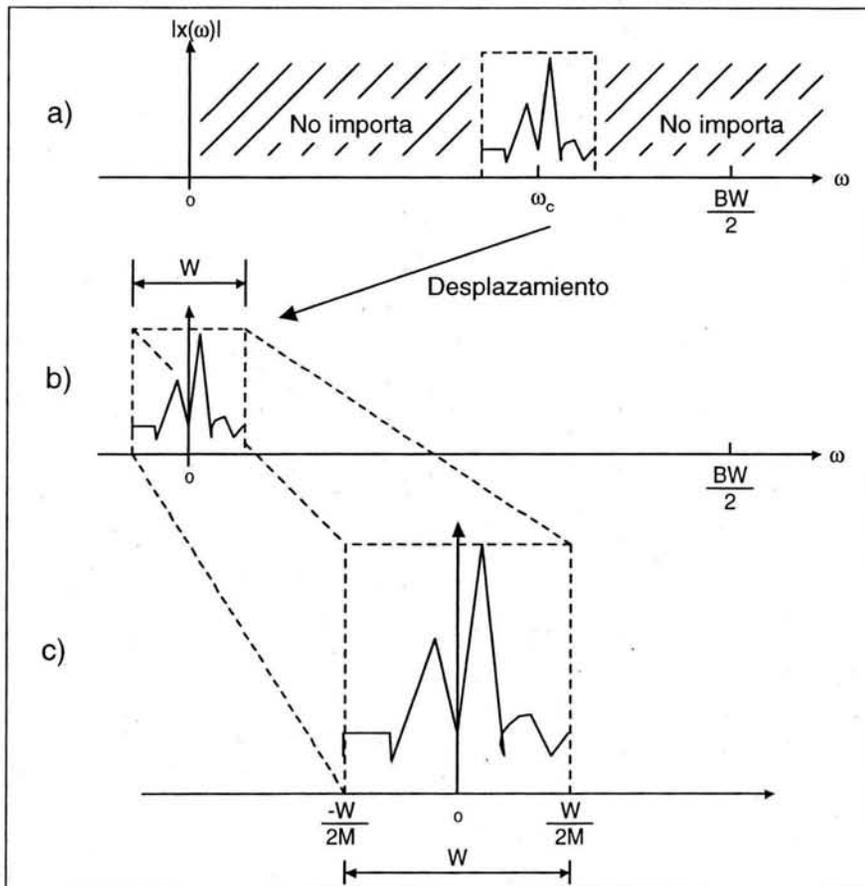


Figura 2.32: Proceso de análisis de una región espectral determinada

Suponiendo que se quiere revisar la estructura de la región espectral enmarcada y centrada en ω_c (Figura 2.32a), primero es necesario desplazar en frecuencia esta zona hasta dejarla centrada en cero mediante la multiplicación de la señal por una exponencial del tipo $e^{j\omega_c n}$, de acuerdo al teorema de desplazamiento en frecuencia (Figura 2.32b), produciendo el mismo efecto que un circuito detector en cuadratura (como se verá en el apartado siguiente). Ahora, teniendo un ancho de banda más angosto (W), se puede trabajar con un número menor de muestras, pudiendo así, realizar una reducción de la velocidad de muestreo aplicando la decimación. Al hacer esto, se realiza una expansión en frecuencia tal como lo muestra la Figura 2.32c. En la Figura 2.33, se muestra el diagrama a bloques que ejemplifica la aplicación de esta técnica de expansión en frecuencia. [4]

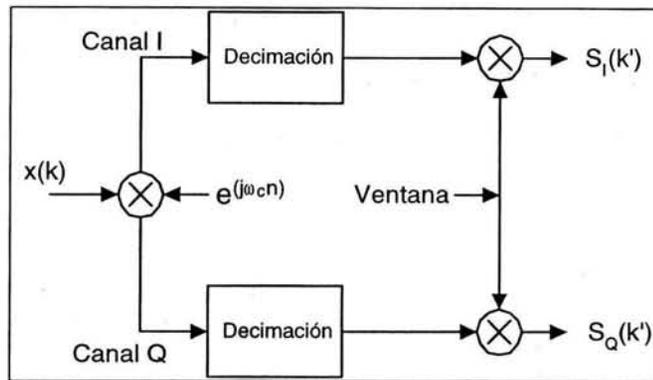


Figura 2.33: Diagrama de bloques de la expansión en frecuencia mediante el uso de modulación y diezmado

2.5.2. Señales en cuadratura

Basadas en la noción simple de los números complejos, las señales complejas o señales en cuadratura, constituyen el tópico causante de más dificultades para los principiantes dentro del procesamiento digital de señales aunque, en la actualidad, una de sus aplicaciones (el procesamiento de señales en cuadratura) sea ampliamente utilizada en varios campos de la ciencia y la ingeniería.

Algunos de los campos en los cuales las señales en cuadratura son ampliamente utilizadas son, por mencionar algunos:

- Sistemas de comunicación digital
- Sistemas de radar
- Sistemas de medición de pulso coherente
- Receptores digitales
- Moduladores de una sola banda

Todas estas aplicaciones caen dentro de una zona de procesamiento de señales llamada procesamiento en cuadratura (*quadrature processing*) y proporcionan un tipo adicional de procesamiento por medio de la medición coherente de la fase de las señales en cuadratura.

Una señal en cuadratura es una señal en dos dimensiones cuyo valor en un instante de tiempo puede ser determinado por un número complejo que contiene *parte real* (I) y *parte imaginaria* (Q), también llamadas *componente en fase* y *componente en cuadratura*, respectivamente.

a) Representación de señales en cuadratura en el dominio de la frecuencia

Las señales reales más simples son el seno y el coseno. Se puede comprobar [19] que las expresiones utilizadas para la representación de las señales reales seno y coseno por medio de señales en cuadratura son:

$$\text{Cos}(2\pi f_0 t) = \frac{e^{j2\pi f_0 t} + e^{-j2\pi f_0 t}}{2} \quad \dots(\text{Ec.2.21}) \quad \text{Sen}(2\pi f_0 t) = j \frac{e^{j2\pi f_0 t} - e^{-j2\pi f_0 t}}{2} \quad \dots(\text{Ec.2.22})$$

pues las exponenciales $e^{j2\pi f_0 t}$ corresponden a números complejos según la identidad de Euler. Con esto se observa que podemos ir de sinusoidales reales a señales exponenciales complejas y viceversa. En el plano complejo (I vs Q), estas exponenciales se representan como fasores que rotan respecto al origen, conforme se incrementa el tiempo (t).

Por lo anterior, si llevamos el plano complejo al dominio de la frecuencia, el seno y el coseno pueden expresarse, como exponenciales complejas representadas por un impulso (no rotatorio) localizado en la frecuencia de la propia exponencial; donde el signo de la exponencial representa la fase, la división entre dos es la amplitud del impulso (1/2) y el exponente de la exponencial es la frecuencia (puede ser negativa o positiva). Estas consideraciones se ven más claramente en la Figura 2.34 [19].

Las direcciones de cada uno de estos impulsos representan únicamente las orientaciones de las fases relativas de sus componentes espectrales con respecto al eje imaginario, y la amplitud de cada uno de los impulsos esta dada por la magnitud de la propia exponencial compleja.

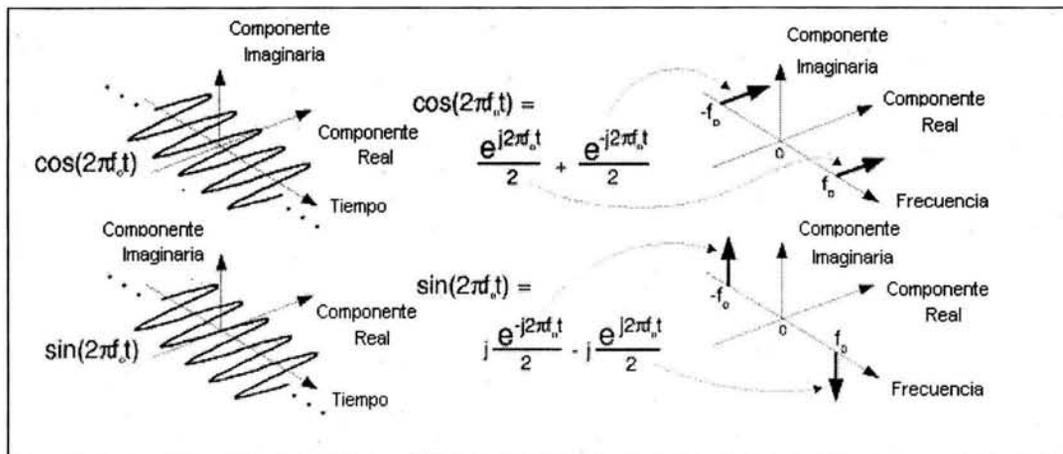


Figura 2.34: Representación del seno y el coseno en el dominio de la frecuencia.

Entonces, en el dominio de la frecuencia, las exponenciales complejas $e^{-j2\pi f_0 t}$ y $e^{j2\pi f_0 t}$ representan realmente las componentes fundamentales de las señales reales seno y coseno [19].

b) Señales cuadratura pasobanda en el dominio de la frecuencia

Las señales reales siempre tienen componentes frecuenciales tanto negativas como positivas. Para cualquier señal real, los componentes frecuenciales negativos y positivos en el espectro de la señal o componente en fase (real), son simétricos alrededor del punto de frecuencia cero, es decir, son imágenes idénticas. En cambio, en el espectro de la señal en cuadratura (imaginario) estas componentes frecuenciales son siempre negativas la una de la otra. Esto significa que el ángulo de fase de cualquier componente frecuencial positiva en cuadratura es el negativo del ángulo de fase de su correspondiente componente frecuencial negativa. Esta simetría conjugada es una naturaleza invariante de las señales reales cuando su espectro es representado usando notación compleja.

Tomando en consideración todo lo anterior, se puede hablar ahora del muestreo en cuadratura. El objetivo al realizar el proceso de muestreo en cuadratura es obtener una versión digitalizada de la señal analógica pasobanda, que además, se encuentre trasladada en frecuencia hasta banda base, es decir en cero hertz y no en alguna otra frecuencia.

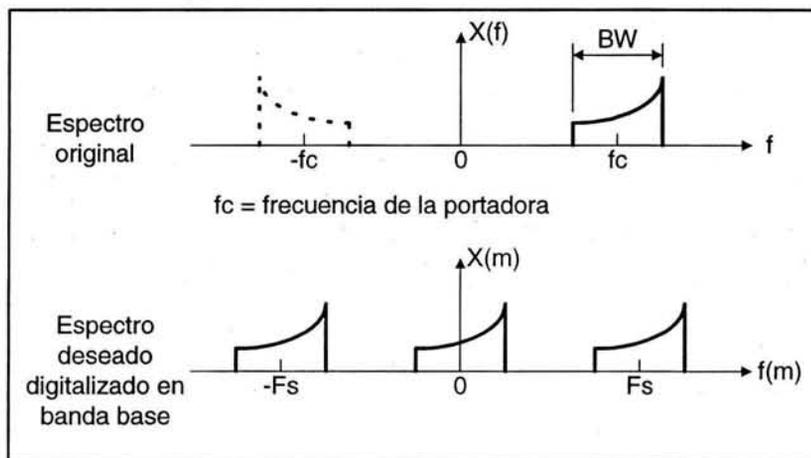


Figura 2.35: Corrimiento del espectro de una señal por efecto del muestreo en cuadratura.

Esto se logra mediante un proceso llamado mezclado en cuadratura (*quadrature mixing*) que consiste en multiplicar la señal real en el tiempo por la exponencial compleja $e^{-j2\pi fct}$ para traer la señal a banda base, según un efecto bien conocido [19]. Gráficamente se tendría lo mostrado en la Figura 2.35:

Físicamente, este proceso puede ser realizado basándose en el diagrama de bloques mostrado en la Figura 2.36, que en su conjunto es denominado “Demodulación de Weaver” u oscilador en cuadratura, el cuál consta de un par de osciladores sinusoidales que se encuentran desfasados 90° uno del otro.

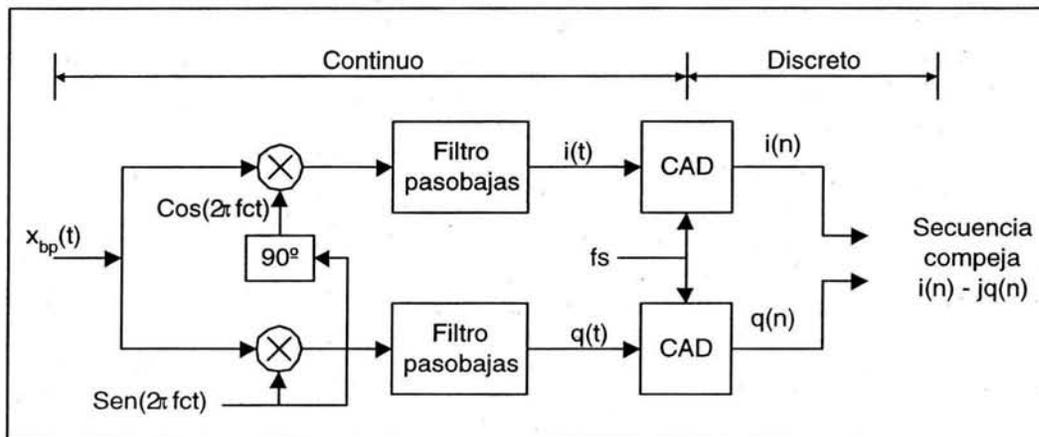


Figura 2.36: Demodulación de Weaver

Las exponenciales $e^{-j2\pi fct}$ y $e^{j2\pi fct}$ permiten que se duplique el espectro $X_{bp}(f)$ de la señal detectada para producir finalmente el espectro $X_i(f)$ (correspondiente a $x_i(t)$); el cuál representa la componente en fase de la señal original $x_{bp}(t)$. Una vez realizado este proceso es necesario aplicar un filtro paso bajas al espectro resultante para quedarnos sólo con la imagen del espectro que nos interesa. Por definición, estos espectros $X_i(f)$ e $I(f)$ son tratados como señales reales (Figura 2.37)

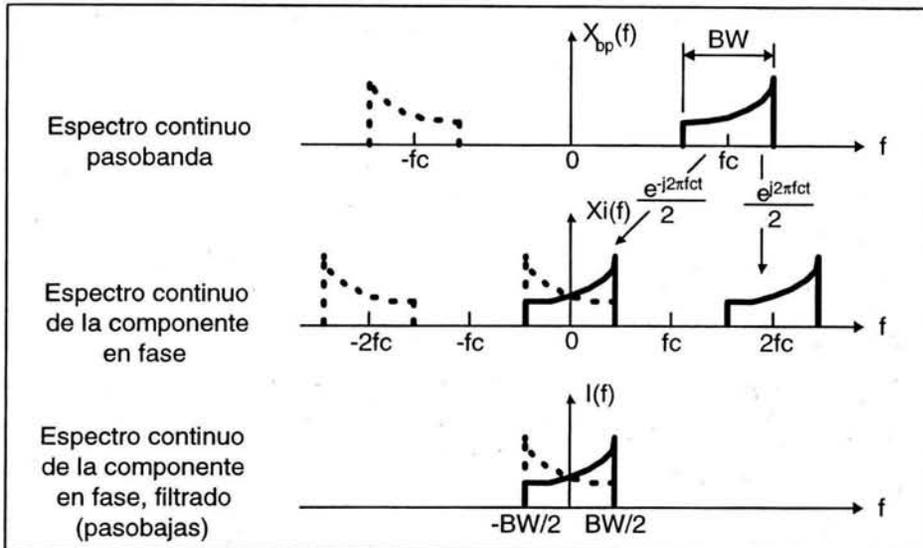


Figura 2.37: Componente en fase de la señal en banda base

La Figura 2.38 muestra como se obtiene la componente en cuadratura de la señal en banda base al mezclar la señal original $X_{bp}(t)$ con seno $(2\pi f_c t)$.

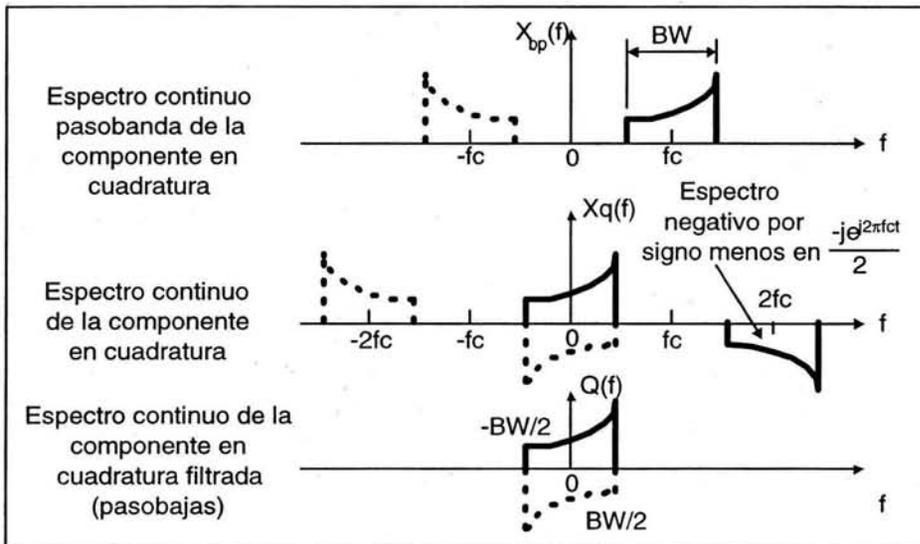


Figura 2.38: Componente en cuadratura de la señal en banda base.

De donde se concluye que la expresión $I(f) - jQ(f)$ es el espectro de la réplica compleja de la señal pasobanda original $x_{bp}(t)$. Como lo muestra la Figura 2.39.

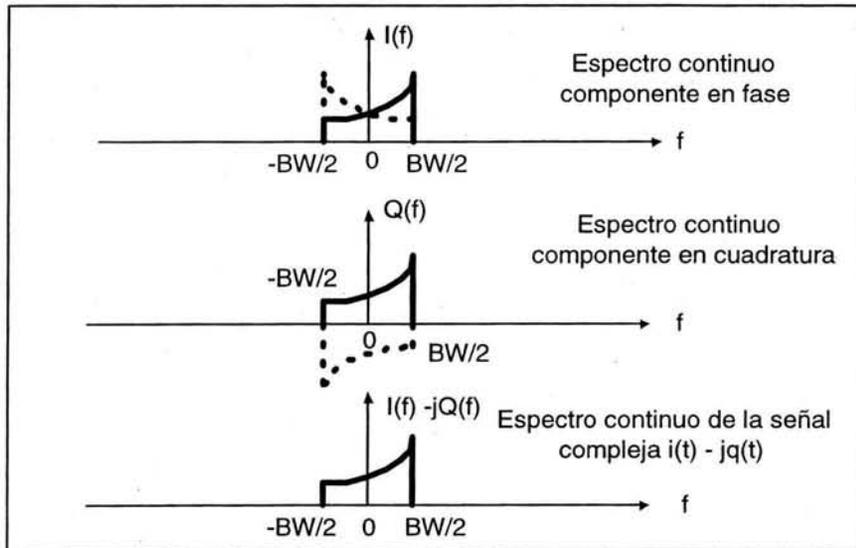


Figura 2.39: Detección en cuadratura de la señal pasobanda original ($I(f)-jQ(f)$).

Con lo que obtenemos, una vez hecha la conversión A/D, la versión digitalizada de la señal pasobanda compleja, centrada ahora en cero hertz, como la mostrada en la Figura 2.40.

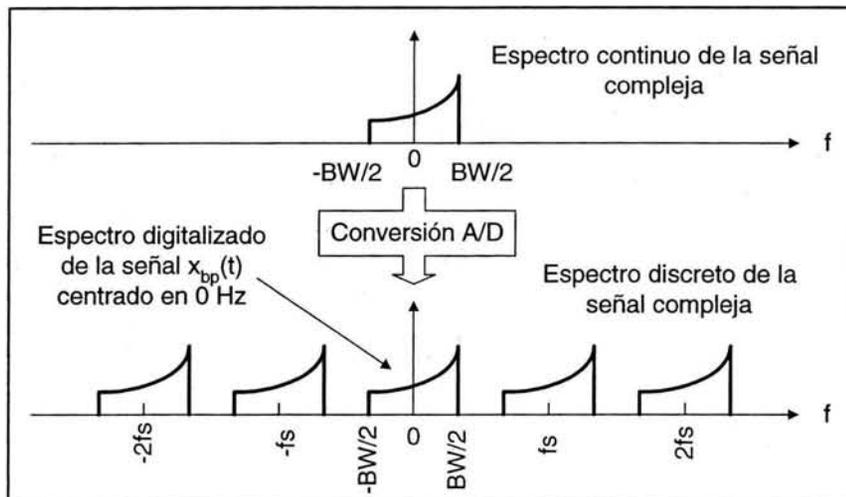


Figura 2.40: Proceso de conversión de la señal pasobanda original detectada ($I(f)-jQ(f)$).

Algunas ventajas de este tipo de esquema de muestreo en cuadratura son [19]:

- Cada convertor A/D opera a la mitad de la frecuencia de muestreo que se emplearía al utilizar el criterio del Teorema del Muestreo.

- En la gran mayoría de implementaciones de hardware que emplean tasas de muestreo bajas, disminuye los requerimientos de potencia.
- Para una frecuencia de muestreo dada f_s , se pueden capturar señales analógicas con anchos de banda mayores.
- Las secuencias en cuadratura hacen que el procesamiento de la FFT sea más eficiente debido a que se cubre un rango mayor de frecuencias.
- El conocer la fase de las señales permite realizar un procesamiento coherente.
- Facilita la medición de amplitud y fase de las señales en el proceso de demodulación.

3. EQUIPO Y MÉTODO DE TRABAJO

3.1. Caracterización y calibración del Sistema Adaptador de Ancho de Banda – dispositivo de adquisición NI PCI-6110

3.1.1. Descripción del dispositivo multi-funcional de adquisición de datos NI PCI-6110⁵

La NI PCI-6110 es un dispositivo multifunción, analógico, digital, de entrada/salida, tipo *Plug and Play* (conectar y usar) para el bus PCI de la computadora. Esta tarjeta contiene un conversor Analógico-Digital de 12 bits en cada una de sus cuatro entradas analógicas de muestreo simultáneo, además de conversores Digital-Analógicos de 16 bits con voltajes de salida, 8 líneas para entradas compatibles TTL tipo DIO (*Digital Input-Output*) y 2 contadores/temporalizadores de 24 bits. Como esta tarjeta no cuenta con ningún interruptor, puede ser configurada y calibrada por medio de software (Figura 3.1). Esta característica se logra gracias a un chip de interfase de bus NI MITE que conecta al dispositivo con el bus PCI. El MITE implementa la especificación del bus PCI local de tal forma que tanto las interrupciones como las direcciones de la memoria sean configuradas por software.

La NI PCI-6110 usa un sistema controlador de tiempo DAQ-STC desarrollado por *National Instruments*. Este sistema consiste de 3 grupos de sincronía que controlan la entrada y salida analógicas, así como las funciones de conteo y temporalización de propósito general. Estos grupos incluyen un total de 7 contadores de 24 bits, así como 3 contadores de 16 bits con una resolución máxima en tiempo de 50ns. El DAQ-STC hace posible aplicaciones tales como la generación de pulsos por medio de buffer, así como el muestreo simultáneo, entre otras.

La tarjeta usa el bus del sistema de integración en tiempo real (RTSI) para sincronizar fácilmente varias funciones de trigger común o distintos eventos temporales. El RTSI consiste de una interfase de bus RTSI y un cable para el enrutamiento de las señales tanto de tiempo como de trigger, permitiéndole llevar a cabo varias funciones de manera simultánea.

⁵ Referencia bibliográfica: [20]

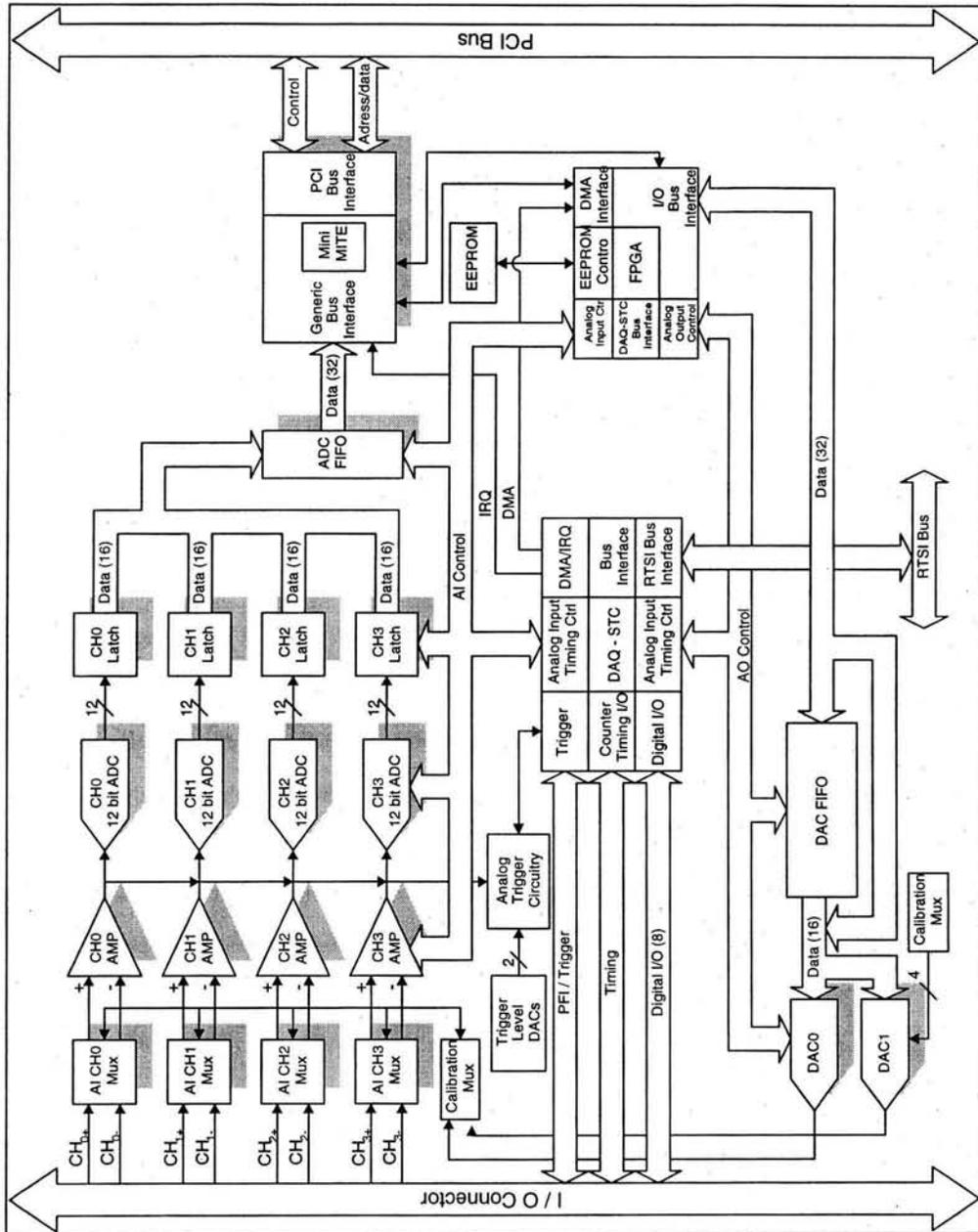


Figura 3.1.: Diagrama de Bloques de la NI PCI-6110 [20]

El diagrama a bloques de la Figura 3.1 muestra los principales componentes de la tarjeta así como sus conexiones básicas y los puertos que emplea para comunicarse con la computadora.

3.1.2. Especificaciones

La 6110 soporta únicamente entradas analógicas diferenciales; son diferenciales en el sentido en que no se encuentran referenciadas a tierra, la entrada negativa no pretende portar señales de interés sino proporcionar una referencia de voltaje directo para la entrada positiva, el cuál puede ser diferente de cero. El voltaje soportado por la tarjeta varía en un rango de -10 a 10 V.

La ganancia programable por software que posee este dispositivo incrementa su flexibilidad, estableciendo rangos de la señal de entrada de acuerdo con los niveles que el conversor analógico-digital puede emplear. La tarjeta posee distintas ganancias (0.2, 0.5, 1, 2, 5, 10, 20 y 50) con las cuáles es posible usar la máxima resolución del conversor A/D para medir la señal de entrada. Posee a su vez dos canales de salida analógica (AO), que varían de -10 a 10 V, ubicados en el conector de entrada- salida.

La frecuencia de muestreo máxima para la adquisición de datos es de 5 mega muestras por segundo (5MS/s). Maneja un ancho de banda que va desde los 4 MHz para un rango de entrada de 200 mV hasta los 5 MHz para señales de 0.5 hasta 50 V. Debido a que esta característica, como se explicará en el apartado siguiente, es una de las principales “limitantes” de la tarjeta, se obtuvo de forma práctica la respuesta en frecuencia de la NI PCI-6110, de tal manera que se pudiera evaluar su desempeño, así como el rango de frecuencias que maneja. Para dicha prueba se introdujo al dispositivo de entrada, una señal senoidal de 1 Vpp, cuya frecuencia se varió desde los 0.5 hasta los 20 MHz, realizando adquisiciones cada 0.5 MHz. Los resultados obtenidos se muestran en la gráfica de la Figura 3.2 y se explicarán más adelante.

Esta tarjeta soporta trigger interno programado por software, trigger externo analógico así como trigger externo digital, los cuáles pueden servir para iniciar alguna secuencia en particular.

El dispositivo de entrada y salida de la tarjeta es un conector BNC-2120, que consta de 8 conectores BNC para entradas analógicas, 2 conectores BNC para salidas analógicas y 14 terminales para cables calibre 24 AWG, de señales temporales de entrada o salida, que permiten tener acceso a las diferentes señales que la tarjeta de

adquisición maneja, así como controlar el funcionamiento de ésta a través de señales externas, para realizar operaciones de adquisición específicas en cada caso.

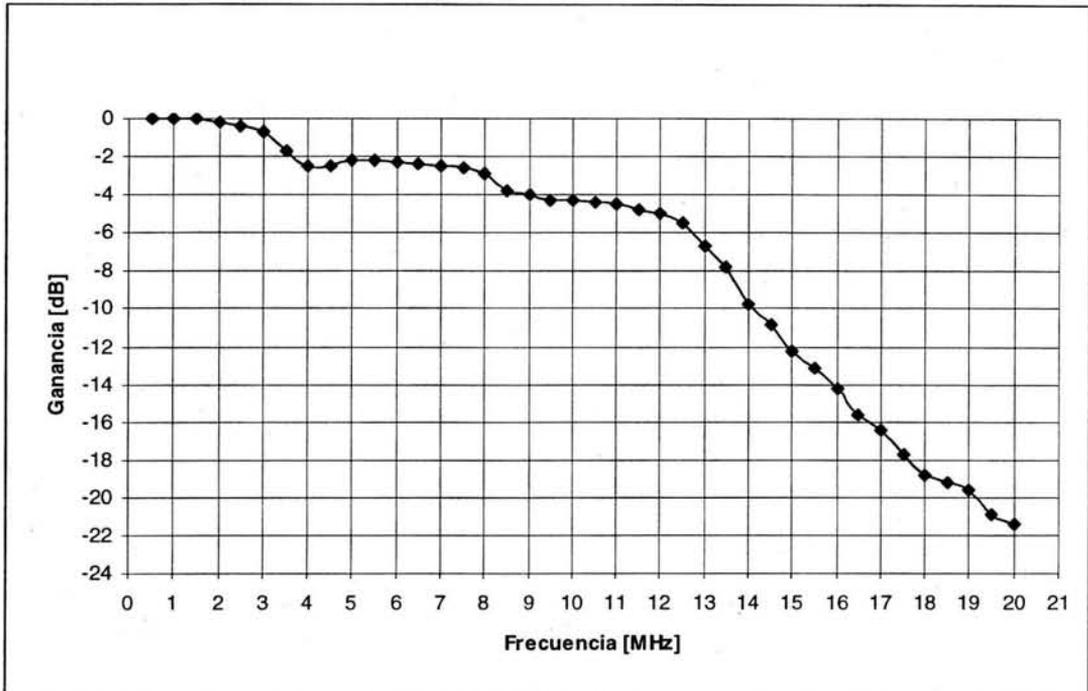


Figura 3.2: Respuesta en Frecuencia de la tarjeta NI PCI-6110.

Para llevar a cabo su programación, la NI PCI-6110 puede emplear diferentes tipos de software, como el propio de National Instruments (NI-DAQ), LabVIEW, Measurement Studio, VI Logger o cualquier lenguaje de programación común como Visual Basic, Visual C++ ó C. Para lograr alcanzar los objetivos propuestos, en este caso, se decidió utilizar un lenguaje de programación propio del fabricante orientado a sistemas de procesamiento y control conocido con el nombre de LabVIEW (*Laboratory Virtual Instrument Engineering Workbench*). Este lenguaje gráfico de programación posee librerías de adquisición de datos que cuentan con una serie de elementos virtuales que facilitan la realización de programas de adquisición.

3.1.3. Entradas de función programables (PFI's) y señales internas

La tarjeta consta de 10 PFI's conectadas a un multiplexor de enrutamiento para cada señal de tiempo. Mediante el uso de software se puede seleccionar cualquier PFI como salida para una señal de tiempo determinada. Las PFI's pueden ser también usadas como entradas, teniendo la capacidad de canalizar varias señales de tiempo

externas hacia un mismo PFI, reduciendo así el número de conexiones a realizar. Se puede de la misma forma, habilitar por medio de software cualquier PFI como salida y enrutar así una señal interna de la tarjeta hacia el exterior.

Las principales señales que se pueden extraer de la tarjeta por medio de las PFI's son: STARTSCAN, CONVERT, TRIG1, TRIG2 y WFTRIG. A continuación se hace una breve descripción de las dos más importantes para los fines de la tesis.

STARTSCAN

La señal STARTSCAN es una señal interna, accesible a través de su pin correspondiente (PFI7) en el conector de Entrada-Salida. Al ser configurada como salida, la señal STARTSCAN refleja un pulso que indica el comienzo de una lectura en la NI PCI-6110, aún si la adquisición se realiza por medio de una señal externa conectada a cualquier PFI. Se tienen dos opciones de salida: un pulso en estado alto con duración de 25 a 50ns (Figura 3.3), el cual indica el inicio de una lectura, y un pulso en estado alto cuyo flanco de bajada aparece al inicio de la última conversión en el *scanner*, el cual indica que una lectura esta en progreso. Esta señal se encuentra originalmente configurada en alta impedancia hasta que no es habilitada como salida por medio de software.

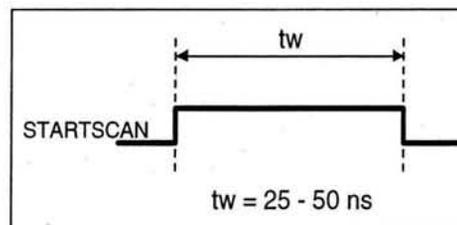


Figura 3.3: Señal STARTSCAN como salida

Un contador interno de la tarjeta NI PCI-6110 genera independientemente la señal STARTSCAN, a menos de que se seleccione alguna fuente externa introducida a través de algún PFI. Este contador es inicializado por un trigger interno y es detenido ya sea por software o por medio de un reset del contador que la genera. Las lecturas producidas, ya sea por una señal STARTSCAN interna o externa, son deshabilitadas a menos de que estas ocurran durante una secuencia de adquisición DAQ.

La NI PCI-6110 utiliza una *FIFO*⁶ analógica de tres puntos para digitalizar la entrada. Aunque el punto es digitalizado en el flanco apropiado de la señal *STARTSCAN*, esta muestra no es enviada hasta que han transcurrido tres flancos más del reloj *STARTSCAN*. Consecuentemente, no se verán los últimos tres puntos de una adquisición. Si la adquisición se encuentra sincronizada por medio de una señal interna, la propia tarjeta genera los tres puntos faltantes para completar la adquisición, pero si la señal *STARTSCAN* se genera externamente deben ser adicionados estos 3 pulsos.

CONVERT

La señal *CONVERT* se encuentra disponible en el PFI2 del conector de I/O, configurado como salida. Esta señal refleja el estado actual del pulso de conversión que se encuentra conectado al conversor A/D; aún si existe alguna señal externa que entra por cualquier PFI y genera el inicio de las conversiones. La salida se ve reflejada como un pulso alto en la PFI con una duración de 50 a 100 ns. Esta salida se encuentra originalmente en alta impedancia hasta que no es configurada como tal.

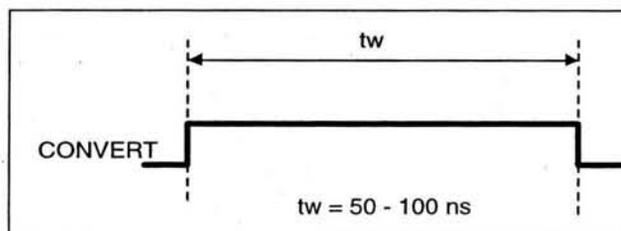


Figura 3.4: Señal *CONVERT* como salida, vista en la PFI

El conversor analógico-digital pasa a un estado de retención (*hold*) a los 20ns del flanco seleccionado de la señal *CONVERT*. Este retraso existente es una función de la temperatura y no varía de una conversión a otra. La señal *CONVERT* es generada internamente por un circuito de muestreo y retención, a menos de que se habilite mediante software alguna otra fuente externa. El contador de muestras es inicializado por la señal *STARTSCAN* y continúa con una cuenta descendente hasta que se ha concluido el proceso de tomar muestras (Figura 3.5). Este se reinicializa después, para esperar al siguiente pulso de la señal *STARTSCAN*.

⁶ First Input First Output: Estructura de datos conocida en español como Cola. Circuito Integrado que implementa esta estructura.

Las conversiones A/D generadas ya sea por la señal CONVERT o alguna fuente externa son inhabilitadas a menos de que éstas ocurran dentro de una secuencia de adquisición. Las muestras que se suscitan durante esta etapa pueden ser generadas ya sea internamente por hardware o por medio de software.

Adquisición posterior a una señal de disparo (post-trigger)

La adquisición *post-trigger* permite adquirir y visualizar información que se ha suscitado después de la presencia de una señal de disparo o inicio de adquisición (*trigger*). La figura siguiente muestra el comportamiento del STARTSCAN y del CONVERT empleando este tipo de adquisición.

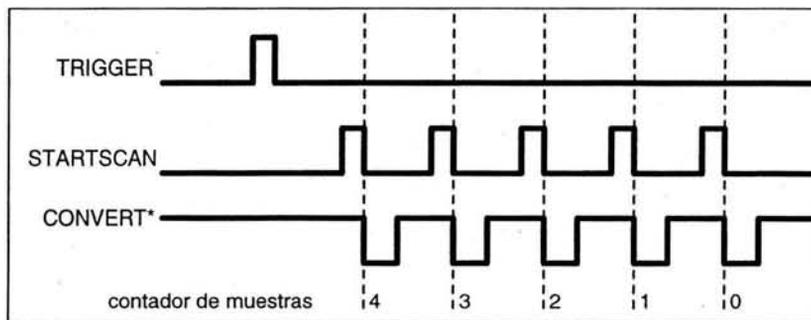


Figura 3.5: Adquisición *post-trigger* (*convert interno)

3.1.4. Justificación del uso.

Actualmente la adquisición y el manejo de datos mediante las PC's de uso común, son de los pasos más importantes dentro de los sistemas de medición, control y/o manejo de señales, por lo que el campo de trabajo que la NI PCI-6110 puede tener dentro de las diversas ramas de la ingeniería actual es enorme. Esta tarjeta, particularmente, permite manejar una velocidad de muestreo adecuada para señales de relativamente "baja" frecuencia (5MHz, aproximadamente), logrando una resolución estándar de 12 bits. A pesar de sus ventajas, las cuales se indicarán posteriormente, la 6110 tiene un ancho de banda de entrada limitado a 5 MHz, impidiéndole trabajar con señales pasobanda a frecuencias altas, pues estas no serían "vistas" (o diferenciadas del nivel de ruido) por el dispositivo.

La gráfica de la respuesta en frecuencia de la tarjeta NI PCI-6110 (Figura 3.2), muestra como una vez que se supera el ancho de banda de 5 MHz, donde se tiene una

caída de 3 dB, la ganancia con respecto a la señal de entrada, decrece hasta llegar a ser prácticamente nula a los 20 MHz.

Esta tesis pretende evaluar la técnica conocida como submuestreo, enfocándose en la demostración de su posible aplicación en la reconstrucción de señales pasobanda de alta frecuencia. Como se mencionó en el capítulo dos, estas señales son generadas por algunos equipos médicos, como los empleados para la Resonancia Magnética Nuclear (RMN) o el Ultrasonido, los cuales emplean señales pasobanda centradas en alta frecuencia, con anchos de banda de algunos kilohertz y amplitudes de algunas centenas de milivolts. Por ejemplo, algunos equipos RMN emplean señales que poseen los siguientes parámetros: $F_c = 200.36$ MHz, $BW = 12.5, 25$ ó 50 kHz y Amplitud = 100 mV aprox. [3]

Para tales características, el dispositivo NI PCI-6110 sería insuficiente, pues se requiere manejar una señal de 200 MHz de muy baja amplitud. Aunque el dispositivo de adquisición de datos es de alta resolución, su ancho de banda se encuentra muy por debajo de este valor, como lo demuestra la gráfica de respuesta en frecuencia, además de que se debe tener la menor pérdida posible para evitar la detección únicamente de ruido. Por tal motivo, si se quiere emplear la 6110, es necesario contar con una etapa previa a la adquisición que permita adaptar el ancho de banda de la tarjeta, así como aumentar la amplitud de la señal de entrada, de tal forma que la señal pasobanda empleada sea detectable.

La pregunta razonable que surge ahora es: ¿sí se sabía que se emplearían señales de frecuencias altas, ¿por qué no se utilizó otra tarjeta de adquisición con ancho de banda mayor, de tal forma que la señal fuera detectable? La respuesta a esta pregunta se concreta en tres puntos principales: resolución, base de tiempo y almacenamiento.

Como es bien sabido, siempre existe un compromiso entre frecuencia y resolución [5], es decir, las tarjetas existentes en el mercado suelen manejar frecuencias bajas con resoluciones altas (como las empleadas para sismología, que manejan señales de 100 o 150 Hz con una resolución de 24 bits) o viceversa, frecuencias altas a resoluciones bajas. Cuando se inició el proyecto, la NI PCI-6110 era una de las tarjetas de adquisición plenamente probadas en el mercado y con mayor resolución fabricadas por National Instruments, por lo que se le consideró como la alternativa más viable.

Además, este dispositivo tiene dos ventajas muy deseables para todos los sistemas de procesamiento de señales: una base de tiempo muy precisa y un software de almacenamiento directo a disco.

Uno de los principales problemas dentro de la adquisición de datos, es la de implementar una base de tiempo lo suficientemente estable como para manejar de forma sincronizada las señales que se necesiten. Las precisiones logradas en esta tarjeta requieren de un desarrollo tecnológico avanzado, raramente alcanzable de forma “casera”.

Por último, el amplio almacenamiento a disco se realiza de forma directa por medio del bus PCI, por lo que es más rápido que si se empleara un bus GPIB; además de que su fácil manipulación a través de software, evita el engorroso proceso de programación de los puertos de la PC que requiere de un conocimiento amplio tanto del hardware como del software, para de esta forma, conseguir guardar los datos de forma adecuada y sincronizada. Por estas razones el dispositivo de adquisición empleado fue el adecuado para los requerimientos del proyecto.

Entonces, para superar estas limitaciones, fue necesario diseñar, implementar y probar un circuito de muestreo y retención lo suficientemente rápido que permitiera adaptar el ancho de banda, evitar la variación de la señal de entrada en relación al tiempo de conversión y, en consecuencia, al nivel de cuantificación, impidiendo la indeterminación del valor muestreado por el conversor A/D de la tarjeta de adquisición. Si el *sample and hold* es controlado de manera que abra y cierre sincronizadamente con el tiempo de adquisición, se podrá mantener constante el voltaje analógico de entrada al conversor A/D de la tarjeta durante el tiempo de conversión, alcanzando de esta manera la correcta lectura de los datos de la señal para su posterior manejo.

A continuación se hará la descripción del circuito Adaptador del Ancho de Banda (AAB), incluyendo sus principales características y se documentarán las pruebas realizadas para su calibración y manejo adecuado.

3.1.5. Caracterización del Circuito Adaptador de Ancho de Banda (AAB).

Para lograr la mejor comprensión de las características descritas a continuación, se incluye el diagrama final del circuito adaptador (Figura 3.6), mostrando cada una de las partes que contiene así como las conexiones realizadas. Las conexiones a tierra no se exhiben tal y como se implementaron en la tarjeta, pues de lo contrario el diagrama se volvería confuso impidiendo la rápida inspección del mismo.

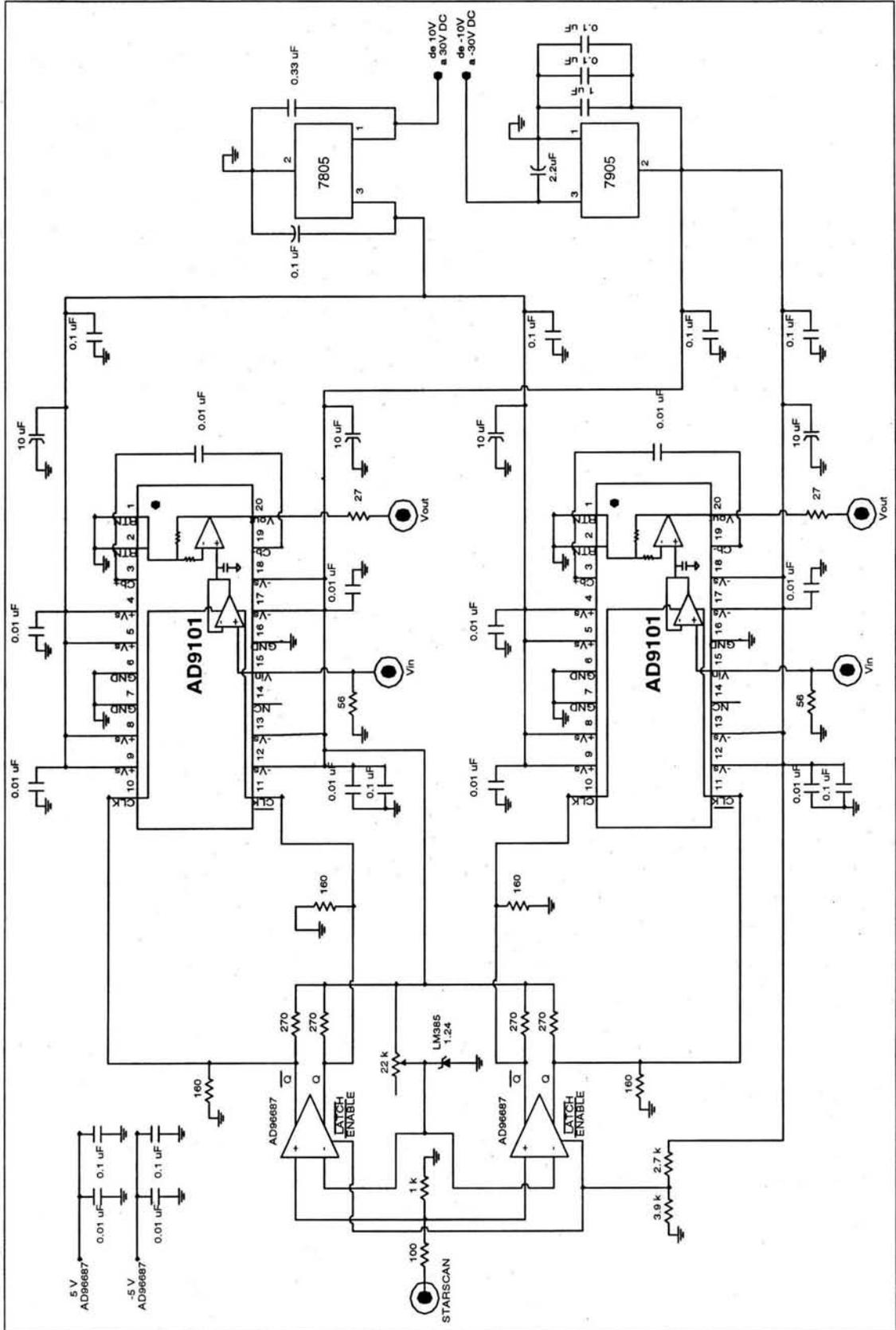


Figura 3.6: Diagrama final del Circuito Adaptador de Ancho de Banda (AAB) implementado

Cabe mencionar que a pesar de ser una tierra común, ésta se dividió en varias secciones, para evitar la aparición de efectos resistivos que agregaran ruido a las adquisiciones, de tal forma que no fuera un solo cable el que previera la conexión a todo el circuito sino varios, que encontrarán su punto común en la fuente de alimentación.

Uno de los problemas que presentó el diseño del adaptador fue el de encontrar un circuito integrado lo suficientemente rápido, para poder trabajar con señales pasobanda a alta frecuencia que además, tuviera un ancho de banda grande como para poder diferenciar la señal, del piso de ruido. Estos integrados son difíciles de encontrar debido a que la tecnología con la que son manufacturados no esta disponible en cualquier parte del mundo. Sus características los hacen poco accesibles comercialmente, además de que el costo suele ser elevado en comparación con los integrados de uso común, por lo que no se puede cometer errores al seleccionar el adecuado a nuestras necesidades.

Teniendo claro lo anterior, la elección que se hizo fue centrada en el AD9101, circuito integrado manufacturado por *Analog Devices*, el cual consiste en un amplificador muestreador de alta velocidad de propósito general. Su rapidez y precisión en la adquisición permite un rango amplio de desempeño de frecuencia vs. resolución. El AD9101 es capaz de tener una resolución de 8 a 12 bits a tasas de reloj (CLK) de 125 MS/s ó de 50 MS/s, respectivamente. Este tipo de desempeño lo hace ideal para trabajar con casi todos los conversores analógico-digitales de 8 a 12 bits que se encuentran en el mercado en la actualidad [21].

El 9101 (como puede observarse en la Figura 3.6) es un dispositivo de muestreo y retención (*Sample and Hold*) con una etapa posterior de amplificación, que permite al muestreador inicial operar con amplitudes de la señal de entrada relativamente bajas. Esto resulta en un mejor desempeño ante la distorsión generada en los procesos de muestreo y retención mientras mantiene un consumo de potencia bajo.

El amplificador de salida, de ganancia 4, tiene un tiempo de asentamiento rápido y preciso, incluso cuando se encuentra muy cargado. Esta característica provoca que el amplificador sea transparente en el nivel de distorsión de las señales del muestreador. Cuando se muestrea, los niveles de distorsión en la salida reflejan solo el nivel de distorsión del muestreador.

Las principales características del AD9101 son:

- Tasa de muestreo de 125MHz para 8 Bits, y 50 MHz para 12 bits
- Ancho de banda de entrada de 350MHz

- 7ns de tiempo de adquisición
- Disipación de potencia máxima de 715mW
- Retraso de apertura de 250ps
- Entradas de reloj CLK / \overline{CLK} : de -1.8 a -1.5V en bajo y de -1 a -0.8V en alto.
- Encapsulado tipo SOIC (*Small Outline Integrated Circuit*) de montaje superficial.
- Descripción de los pines

<i>Pin</i>	<i>Siglas</i>	<i>Descripción</i>
1	RTN	Establecedor del resistor de ganancia
2	RTN	Establecedor del resistor de ganancia
3	Cb+	Capacitor Bootstrap (bias positivo)
4	+Vs	+5 V Voltaje de alimentación analógico
5	+Vs	+5 V Voltaje de alimentación analógico
6	GND	Capacitor de retención aterrizado
7	GND	Capacitor de retención aterrizado
8	+Vs	+5 V Voltaje de alimentación digital
9	+Vs	+5 V Voltaje de alimentación digital
10	CLK	Reloj ECL
11	CLK	Reloj ECL negado
12	-Vs	-5 V Voltaje de alimentación digital
13	-Vs	-5 V Voltaje de alimentación digital
14	NC	Sin conexión
15	Vin	Señal analógica de entrada
16	GND	Tierra (señal de retorno)
17	-Vs	-5 V Voltaje de alimentación analógico
18	-Vs	-5 V Voltaje de alimentación analógico
19	Cb-	Capacitor <i>Bootstrap</i> (bias negativo)
20	Vout	Señal analógica de salida

Los niveles de voltaje que controlan el reloj son del tipo ECL⁷. Las hojas de

⁷ ECL (Emitter Coupled Logic, lógica acoplada por emisor): Familia lógica que opera sobre el principio de conmutación de corriente, por lo que una corriente de polarización fija es conmutada de un transistor a otro. Sus principales características son: alta velocidad de conmutación, niveles lógicos de -0.8 V y -1.7 V para el 1 y 0 lógicos respectivamente, nivel de ruido máximo de 250 mV y el flujo de corriente total permanece relativamente constante [13].

especificaciones proveídas por el fabricante [21 y 22] recomiendan utilizar como adaptador de la señal de reloj (CLK/\overline{CLK}), el integrado AD96685 (simple) o el AD96687 (doble). Estos comparadores ECL ultrarrápidos de muy bajo *jitter*, permiten obtener una adecuada relación señal a ruido, especialmente para señales analógicas de entrada a altas frecuencias.

En el caso de los sistemas de resonancia magnética, por ejemplo, el uso de un comparador doble es ideal pues en ella se manejan dos tipos de señales. El primer tipo de señal involucra las conocidas como pulso de 90° y pulso de 180° que, separados un tiempo establecido entre ellos, permiten generar el segundo tipo de señales llamadas señales de eco [3]. Si estos pulsos se manejan por separado con respecto a las señales de resonancia, se puede tener una referencia para lograr la corrección de fase en estas últimas, y así facilitar su manejo para el procesamiento posterior, haciendo la recuperación más eficiente. La manera más clara de lograr este manejo es empleando dos canales de lectura de datos que, sincronizados en su funcionamiento, adquieran ambos tipos de señales al momento de su aparición. Debido a que el sistema adaptador debe ser lo más general posible para poder manejar cualquier tipo de señales pasobanda, la elección del comparador doble es la más viable; de tal forma que un circuito de muestreo y retención maneje los pulsos mientras que otro maneje las señales generadas, pero en donde ambos integrados sean controlados por el mismo reloj para asegurar así que la sincronización con la tarjeta de adquisición no se pierda.

El circuito integrado AD96687 es un circuito constituido por dos comparadores de voltaje independientes entre sí, ultrarrápidos, que permiten simplificar el ensamble del circuito final al conectar cada uno de ellos a un AD9101. Si ambos comparadores son alimentados por la misma señal proveniente de la NI PCI-6110, generarán los mismos pulsos de reloj para cada *sample and hold*, sincronizando así su funcionamiento con dicha tarjeta, tal como se muestra en el esquema de la Figura 3.7.

Las características principales del AD96687 son las siguientes [12]:

- Rapidez: 2.5 ns de retraso de propagación.
- Baja potencia: 118 mW por comparador.
- Encapsulado: PLCC de 20 pines
- Compatible con lógica ECL
- Voltajes de alimentación: +5 V y -5.2 V con tolerancia de $\pm 5\%$
- Rango de voltaje de entrada de -2.5 V a +5 V

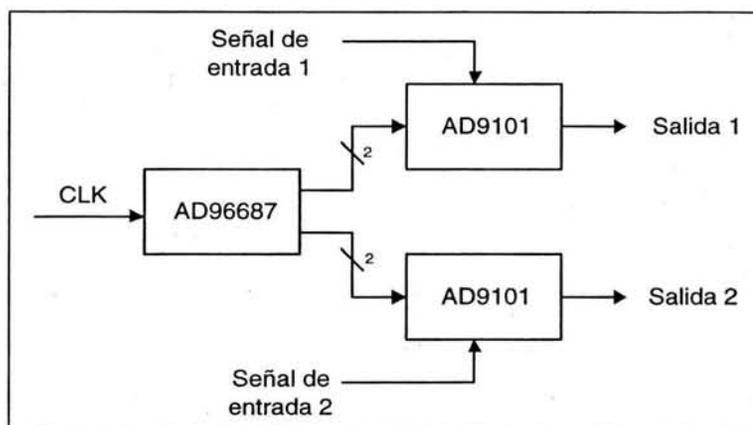


Figura 3.7: Sincronización de los circuitos AD9101 a través del AD96687 alimentado por una señal de reloj (CLK) única.

Cuando el AD96687 es usado en modo de comparación (modo necesario para sincronizar el funcionamiento de los AD9101), el pin *LATCH ENABLE* debe ser aterrizado y el pin $\overline{LATCH ENABLE}$ debe ser conectado a un voltaje de -2 V o dejado sin conexión (según las especificaciones del fabricante), deshabilitando el modo de operación conocido como latch. Como resultado de las primeras pruebas de calibración se observó que el nivel de ruido alcanzado a la salida del circuito era menor cuando el $\overline{LATCH ENABLE}$ se conectaba al voltaje sugerido que cuando se dejaba al aire. Entonces, para obtener el nivel de -2 V necesario, se utilizó un circuito divisor a partir de un voltaje de -5 V, como se muestra en el diagrama de la Figura 3.6 (parte inferior izquierda).

Por último, para lograr polarizar ambos circuitos con el nivel de regulación necesario que asegurara un mejor desempeño, se implementaron los circuitos reguladores de voltaje 7805 (regulador a 5V) y 7905 (regulador a -5 V), de manera que permitiera alimentar al circuito final con un rango de voltaje mayor (de 10 a 30 V para el lado positivo y de -10 a -30 V para el negativo) pero sin dañar sus componentes por las posibles variaciones de voltaje provenientes de la fuente. El principal inconveniente que se presentó al agregar estos circuitos fue el aumento en el nivel del ruido de la fuente, la cual teniendo únicamente como carga el osciloscopio, suministra un voltaje de ± 15 V con un nivel de ruido medido en el osciloscopio de 20 mV. Al conectar los reguladores al AAB, el nivel de ruido fue de 50 mV para 5 V y de 70 mV para -5 V, y aplicando la señal de entrada al comparador los niveles de ruido alcanzados podrían

llegar hasta 375 mV. Debido a este considerable aumento se decidió introducir al AAB un banco de capacitores de 0.1 μF distribuidos a lo largo del circuito para filtrar las altas frecuencias, especialmente en el voltaje de -5 V, que por especificaciones del fabricante debe ser lo más limpio posible. Los niveles finales de ruido alcanzados fueron de 255 mV para la fuente de 5 V y de 190 mV para la fuente de -5 V probados con una señal de 25 MHz introducida a los AD9101. El proceso de filtrado también se llevó a cabo en el comparador, introduciendo un banco de capacitores de 0.1 y 0.01 μF en cada una de las alimentaciones del AD96687.

3.1.6. Señales de entrada al comparador para generar CLK / \overline{CLK}

Como se mencionó, los circuitos 9101 requieren ser controlados por la misma señal de reloj de tal forma que ambos estén sincronizados con respecto al momento en que el convertor A/D de la tarjeta realice la adquisición. Esta sincronía es de gran importancia pues de ella depende que el valor obtenido por el convertor permanezca estable de tal manera que se adquiriera el valor real muestreado. El *sample and hold* debe de realizar la función de retención de la muestra justo en el momento en que el convertor realiza la lectura del valor, ya que de otro modo las variaciones podrían ser considerables, afectando la adquisición y por consiguiente la recuperación de la señal.

Después de realizar un estudio detallado de las diferentes señales que la tarjeta de adquisición NI PCI-6110 puede brindar al usuario, a través del conector BNC-2120, en las salidas PFI mediante manipulación del software, se llegó a la conclusión que las señales que mejores resultados podrían brindar son el STARTSCAN y el CONVERT. Esta doble opción radica en la poca claridad presentada en el manual de la tarjeta de adquisición en lo referente al momento preciso en el que los convertidores A/D realizan la adquisición de las muestras. En dicha descripción la caracterización de las señales no permite conocer este momento, por lo que cualquiera de las dos podría resultar adecuada para obtener la mejor reconstrucción de la señal de entrada, ya que ambas señales ocurren antes del inicio de una conversión.

Otro factor importante a evaluar consiste en la descripción de los pulsos de reloj de entrada a los circuitos AD9101. Muy lejanos de la apreciación teórica de lo que es una señal pulso, los pulsos de reloj presentan grandes fluctuaciones alrededor de un valor medio que corresponde al nivel ECL requerido en ALTO (-0.8 V) y en BAJO (-1.7 V). El conocer la influencia de este fenómeno en el comportamiento de los integrados fue necesario para determinar, al igual que con las señales, cual podría ser la

conexión óptima que permitiera detectar la señal de entrada, pues como es sabido, en un circuito de muestreo y retención el ancho de banda obtenido es inversamente proporcional a la duración del pulso de adquisición.

Se decidió evaluar esta característica conectando un circuito AD9101, de los dos con los que cuenta el AAB, con las señales de reloj Q y \bar{Q} provenientes del comparador invertidas, es decir Q del comparador al \overline{CLK} del *sample and hold* y \bar{Q} al CLK . A este integrado lo conoceremos como SH2, mientras que el otro AD9101, conectado correctamente ($\bar{Q} \rightarrow \overline{CLK}$, y $Q \rightarrow CLK$) se le llamará SH1, como se ilustra en la Figura 3.8.

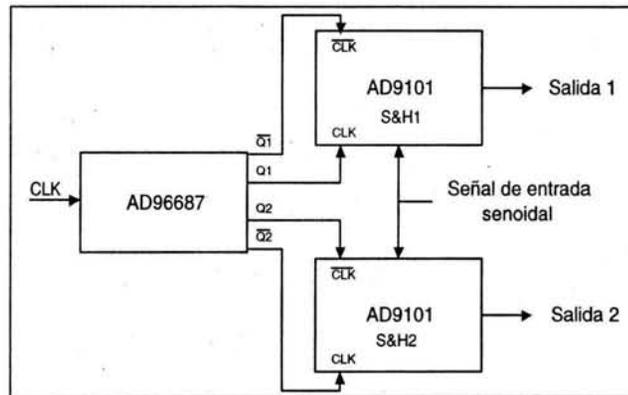


Figura 3.8. Conexiones preliminares para SH1 y SH2

Así, se procedió a determinar la configuración y la señal de entrada óptima al comparador, para llevar a cabo las pruebas finales. Esta prueba se realizó introduciendo ambas señales al comparador AD96687 y conectándolas a cada una de las configuraciones de los circuitos de muestreo y retención, los que a su vez muestreaban una señal senoidal con rangos de frecuencias entre los 1.1 y los 24 MHz, con diferentes amplitudes en cada caso. Se empleó la mayor frecuencia de muestreo proveída por la tarjeta de adquisición (5 MHz). Las condiciones de entrada fueron las mismas en todas las pruebas realizadas para poder así evaluar los resultados equitativamente.

a) *Prueba de calibración 1: STARTSCAN al comparador AD96687, muestreando una señal senoidal en el SH1 y el SH2*

El STARTSCAN es un pulso activo alto con una duración aproximada de 50ns y una amplitud en su punto más alto que oscila entre los 3.4 y los 3.52 V. Su función es

la de indicar el inicio de la función de muestreo (*scan*), mediante la transición de BAJO a ALTO, es decir, emite un pulso cada vez que se inicia una lectura en el canal de entrada analógico (cada 200ns para 5 MHz).

Cabe mencionar que las variaciones propias de la forma del STARTSCAN provocaron problemas a la entrada del comparador, pues en un principio, este se encontraba referenciado a tierra lo que podía producir intervalos de switcheo irregulares para el AD9101. Por esta razón se introdujo una referencia de voltaje de 1.24 V (LM385-1.24), conectada a un potenciómetro y a la entrada inversora de los comparadores. Además, se implemento un circuito divisor de voltaje en la entrada no inversora, que sustituyó a la resistencia propuesta originalmente (56 Ω) con el propósito de reducir la demanda de corriente del circuito, ya que esto podía dañar la salida del conector BNC-2120 (resistencias de 100 y 1000 Ω).

Los resultados obtenidos empleando el STARTSCAN como señal de reloj se muestran en la gráfica de la Figura 3.9.

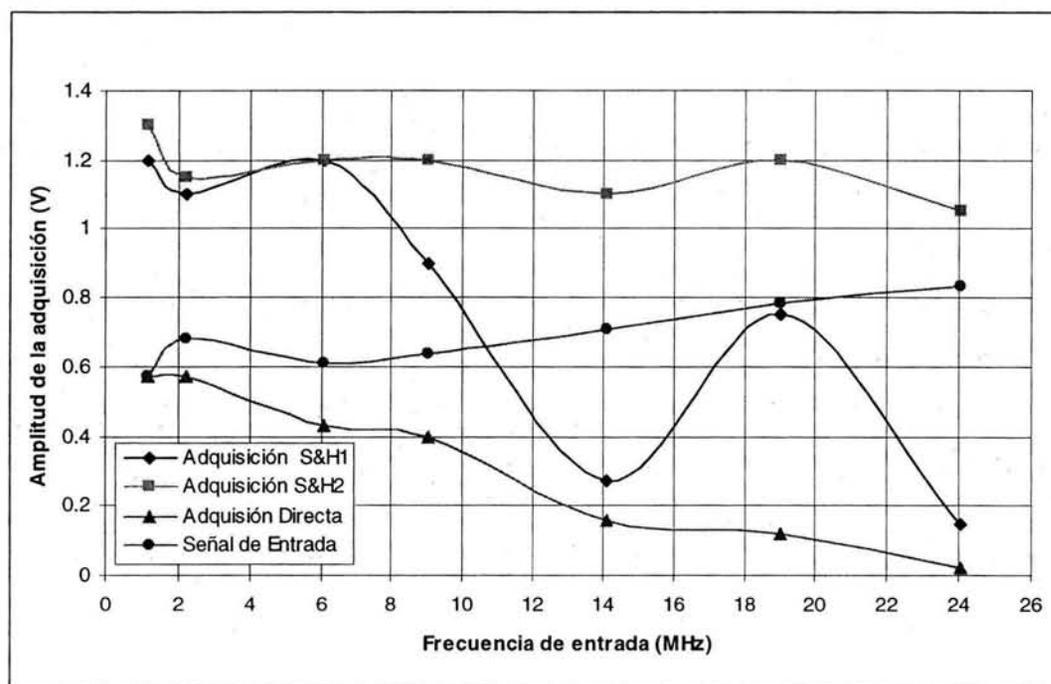


Figura 3.9: Adquisición con el STARTSCAN como señal de reloj

Los trazos de la gráfica corresponden a lo siguiente:

Adquisición S&H1: adquisición de la señal senoidal empleando el SH1 (no invertido)

Adquisición S&H2: adquisición de la señal senoidal empleando el SH2 (invertido)

Adquisición Directa: adquisición de la señal senoidal aplicada directamente al BNC – 2120 sin emplear ninguno de los circuitos de muestro y retención.

Señal de entrada: Corresponde a la señal senoidal tal como se introdujo en los circuitos sin realizar ningún proceso de adquisición, de tal forma que se pueda realizar la comparación entre el valor real y el valor adquirido.

De la gráfica de la Figura 3.9 podemos destacar varias cosas:

- La adquisición de la señal en forma directa es el peor de los casos, como era de esperarse, debido a las limitaciones que impone el ancho de banda de la tarjeta de adquisición, discutidas anteriormente. Como puede verse, mientras la señal se encuentra dentro del ancho de banda de la tarjeta, su comportamiento es un tanto aceptable, pero en cuanto se excede este valor, la amplitud va decreciendo hasta el grado de ser prácticamente nula a los 24 MHz.
- La adquisición SH1, realizada con el sample and hold con reloj no invertido, presenta grandes fluctuaciones con respecto a la señal de entrada. Además, disminuye fuertemente hasta el grado de tener un valor cercano a la adquisición directa en alta frecuencia.
- La adquisición SH2 baja su amplitud conforme se excede el ancho de banda de la tarjeta, pero una vez superado este límite, a pesar de tener leves fluctuaciones que incluso pueden ser debidas a la precisión de la medición, tiende a ser bastante estable en comparación con las demás adquisiciones. A pesar de presentar una leve disminución de amplitud en las frecuencias más altas, su comportamiento es menos errático.

Por lo anterior, de las pruebas realizadas, se concluye que la mejor adquisición se logró empleando el circuito SH2 con el reloj invertido.

b) Prueba de calibración 2: CONVERT al comparador AD96687, muestreando una señal senoidal en el SH1 y el SH2

El CONVERT es un pulso activo alto con una duración aproximada de 50 a 100 ns que se repite cada 200 ns, es decir, cada 5 MHz. Su función es la de indicar, con el flanco de subida, que una conversión A/D esta ocurriendo. La señal del CONVERT aparece en el instante mismo en que el STARTSCAN termina.

Los resultados obtenidos empleando el CONVERT como señal de reloj se muestran en la gráfica de la Figura 3.10.

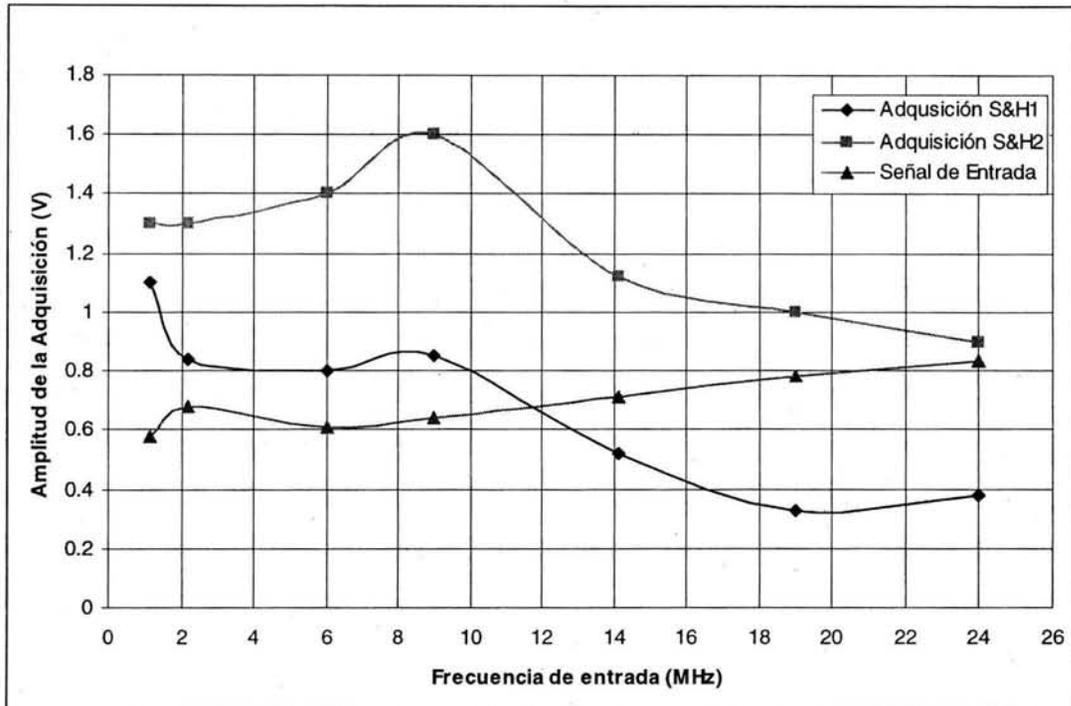


Figura 3.10: Adquisición con el CONVERT como señal de reloj

Los trazos de la gráfica corresponden a lo siguiente:

Adquisición SH1: adquisición de la señal senoidal empleando el SH1 (no invertido)

Adquisición SH2: adquisición de la señal senoidal empleando el SH2 (invertido)

Señal de entrada: Corresponde a la señal senoidal tal como se introdujo en los circuitos, sin realizar ningún proceso de adquisición, de tal forma que se pueda realizar la comparación entre el valor real y el valor adquirido.

Analizando la gráfica de la Figura 3.10 podemos ver que:

- La adquisición SH1 realizada con el sample and hold que utiliza el reloj no invertido, al igual que en el caso anterior, presenta una amplitud que tiende a disminuir conforme aumenta la frecuencia. Aunque las fluctuaciones son menores, sucede que el nivel de la adquisición decrece hasta llegar al punto de ser mucho menor que la señal de entrada a pesar de la ganancia que el circuito otorga a la señal muestreada.
- La adquisición SH2 presenta un nivel de amplitud mucho mayor que la del SH1. De igual forma, mientras la señal se encuentra dentro del ancho de banda de la tarjeta, su nivel permanece estable presentando un pico después de pasar este límite y comenzando a decrecer sin lograr recuperación conforme aumenta la

frecuencia, hasta llegar al punto de detectar un nivel prácticamente igual a la señal de entrada.

De las pruebas realizadas se concluye que, al igual que con el STARTSCAN, el mejor caso se obtiene empleando el *sample and hold* con el reloj invertido.

c) Conclusión

De ambas pruebas se concluye que el mejor caso se da cuando se emplea el SH2, eliminando así la posible incertidumbre en el resultado debida al uso del pulso de reloj sin invertir. Para ambos casos se lograron mejores niveles de amplitud empleando el pulso de reloj invertido, por lo que esta conexión, al ser la más adecuada, fue elegida para las pruebas finales. La conexión realizada en el SH1 fue corregida de tal forma que ambos circuitos quedaran conectados de igual manera, tal como se indica en el diagrama del AAB (Figura 3.6).

La decisión sobre la señal a emplear para conducir los comparadores fue un poco más difícil.

La gráfica de adquisición con el SH2 empleando el CONVERT puede ser un poco engañosa pues aunque se obtiene en promedio un nivel mayor de amplitud (1.23 V) en comparación con su análoga empleando el STARTSCAN (1.17 V), su comportamiento es muy errático, pues además de tener un pico de amplitud alrededor de los 9 MHz, este nivel nunca se recupera, tendiendo a comportarse como un filtro pasobajas. La caída de nivel es estrepitosa. En cambio, empleando el STARTSCAN a pesar de tener un descenso en el nivel con respecto a la primera lectura, el comportamiento subsecuente tiende a ser más estable que cualquiera de los otros casos estudiados. La oscilación en el nivel se considera poco relevante pues puede deberse a la precisión con la que se realizó la lectura, como se comprueba por el nivel de las últimas lecturas. En la parte final, hacia los 24 MHz, aunque el nivel vuelve a descender nunca alcanza a la amplitud de la señal de entrada.

Ante estos resultados se tomó la decisión de emplear el STARTSCAN como señal de entrada al comparador y en consecuencia, como la señal de reloj que controle el tiempo de apertura de los circuitos *sample and hold*.

3.1.7. Pruebas manipulando el STARTSCAN y respuesta en frecuencia del sistema

La incertidumbre provocada por no conocer el momento en que el circuito de la tarjeta 6110 realiza la retención y conversión de la muestra tomada, nos llevó a diseñar

otra prueba que nos permitiera controlar el reloj, sabiendo ya que el STARTSCAN es la que nos ofrece el mejor nivel de señal. Gracias a la realización de las pruebas anteriores pudimos deducir que el conversor realizaba su función en un instante posterior al flanco de subida de la señal CONVERT (razón por la cual esta señal no fue la más adecuada). Buscando obtener mejores niveles de señal se pensó en dos pruebas básicas que al ser comparadas, nos permitieran decidir la configuración final del circuito.

La primera prueba consistió en agregar un circuito monoestable (74HC4538) que mejorará la forma del pulso del STARTSCAN, haciéndolo más cuadrado. Para lograr mantener durante un periodo de tiempo mayor, el valor muestreado por los AD9101 mientras se realizaba la conversión, la señal de salida del monoestable se introdujo en un circuito retardador tipo Buffer (74F244) que permitiera desplazar 20ns al STARTSCAN. Posteriormente, esta señal se aplicó al comparador y se observaron los resultados. El diagrama de conexiones se muestra en la Figura 3.11

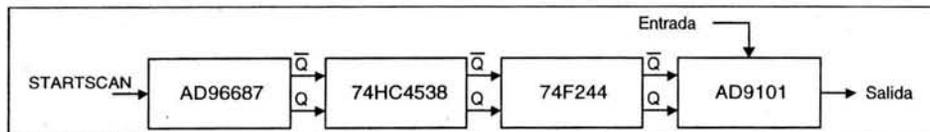


Figura 3.11: Conexión de prueba empleando un monoestable y un buffer

La segunda prueba consistió en conectar el STARTSCAN al monoestable y manipular sus salidas (Q, \bar{Q}) mediante un arreglo de resistencias que nos permitieran obtener los niveles de voltaje necesarios para manejar los circuitos ECL y conectarlas directamente a el AD9101, eliminando el comparador, como lo muestra la Figura 3.12.

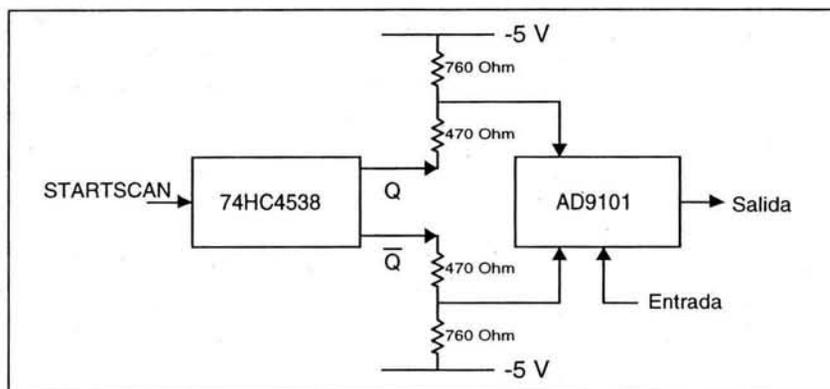


Figura 3.12: Conexión de prueba empleando resistencias para obtener nivel ECL

Estas pruebas se realizaron obteniendo pocas lecturas, pero en un rango de frecuencias alto (de 10 a 200 MHz) de tal forma que cualitativa y rápidamente se pudiera decidir la mejor opción. La señal a adquirir fue una señal senoidal a 245 mV (valor mínimo condicionado por el generador de señales empleado en la prueba para mantener todos los casos estables en amplitud, al variar la frecuencia). Los resultados obtenidos se muestran en la gráfica de la Figura 3.13, incluyendo lecturas realizadas empleando únicamente el STARSCAN y el comparador, como se propuso al inicio.

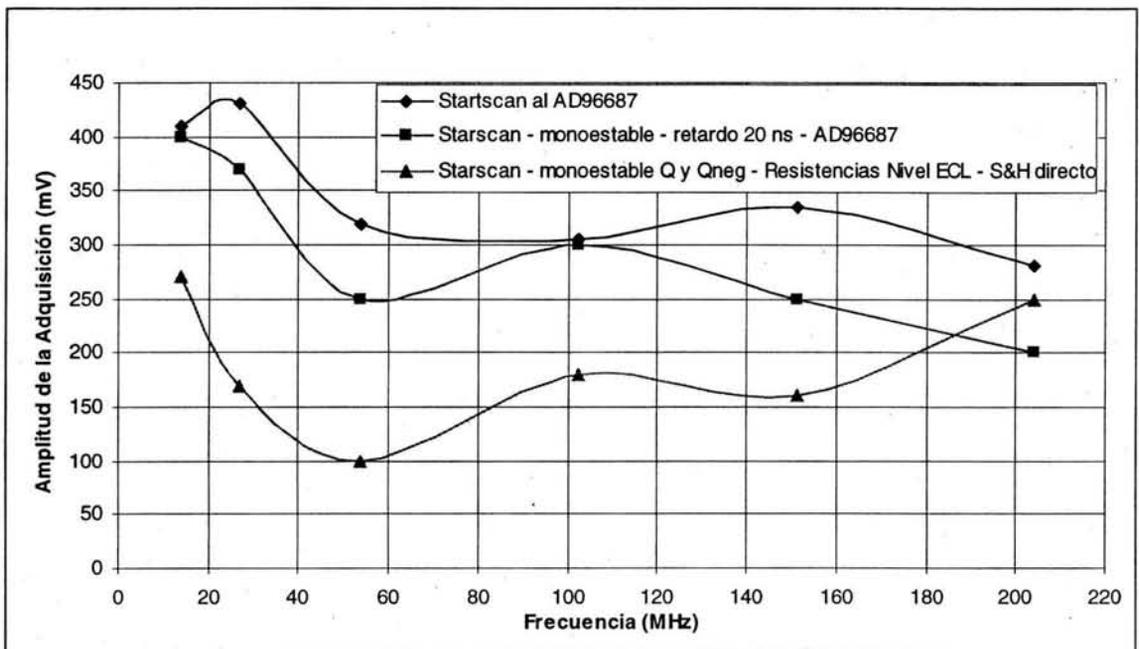


Figura 3.13: Manipulación del STARTSCAN.

El nivel más bajo se obtiene cuando el STARTSCAN conduce al circuito monoestable, en cuyas salidas se consigue el nivel ECL mediante un divisor de voltaje. Aunque su respuesta consigue recuperarse hacia las altas frecuencias esta mejora es despreciable pues el nivel alcanzado en la última lectura es apenas superior a la entrada. Además, es evidente que para las frecuencias requeridas presenta una amplitud varios milivolts debajo de la señal de entrada, con lo que no se cumple con las condiciones de adquisición necesarias.

Cuando se introduce el STARTSCAN al monoestable, dándole a su salida un retraso de 20 ns, para aplicarlo posteriormente al comparador, se consigue aumentar considerablemente el nivel de la adquisición, solo disminuyendo en los últimos 50 MHz por debajo de la señal senoidal. Tomando en cuenta que la frecuencia más importante

dentro del rango estudiado es la de 200 MHz (nivel al que trabajan algunos equipos de resonancia), la respuesta de esta señal es muy pobre a pesar de la mejoría presentada con respecto a la prueba anterior.

El mejor caso se dio cuando se manipuló el circuito tal y como se había planteado originalmente, es decir introduciendo el STARTSCAN directamente al comparador. Al igual que las pruebas anteriores, la respuesta presenta una considerable caída en amplitud conforme se aumenta la frecuencia, pero a partir de los 60 MHz este valor tiende a estabilizarse alrededor de los 310 mV. Las fluctuaciones mostradas se presentan en los tres casos y pueden deberse al instante en que se realiza la lectura de la adquisición. La ventaja más notable con respecto a sus antecesoras, es que en esta prueba no es apreciable una amplitud menor a la señal de entrada. El caso más bajo se da en la frecuencia de 200 MHz en donde el nivel está alrededor de los 280 mV.

Debido a esto, la configuración elegida fue empleando el STARTSCAN únicamente, sin necesidad de modificar el circuito mostrado en el diagrama final (Figura 3.6). La conexión resultante se muestra en el diagrama a bloques de la Figura 3.14

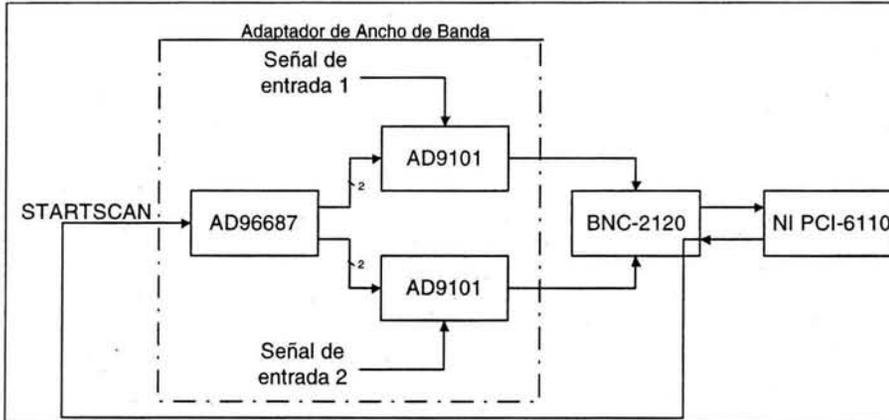


Figura 3.14: Conexión final del Sistema Adaptador de Ancho de Banda (AAB) – NI PCI-6110

Podría interpretarse que incluso el mejor de los casos de adquisición es bastante pobre con respecto a la entrada, pensando que el AD9101, además de muestrear, da ganancia. Esta apreciación es un tanto engañosa pues es bien sabido que conforme la frecuencia de la señal aumenta esta se hace mucho más susceptible a los efectos del ruido, tanto ambiental como de cuantificación, y más aún cuando su amplitud es pequeña. Por esto, el hecho de recuperar la señal aunque se obtenga un nivel apenas

superior a la entrada no se entiende como un resultado erróneo, pensando en los efectos que el ruido le puede causar.

Para comprender plenamente la respuesta en frecuencia del circuito se requirió, una vez elegida la señal de entrada y su procesamiento, realizar nuevamente la caracterización del circuito dentro del mismo rango de trabajo, pero ahora tomando un mayor número de lecturas. La respuesta en frecuencia se muestra en la Figura 3.15. De igual manera que en el caso anterior, se introdujo una señal senoidal de 245 mV muestreada bajo control del reloj del comparador, que a su vez es manejado por medio de la señal STARTSCAN de la tarjeta de adquisición.

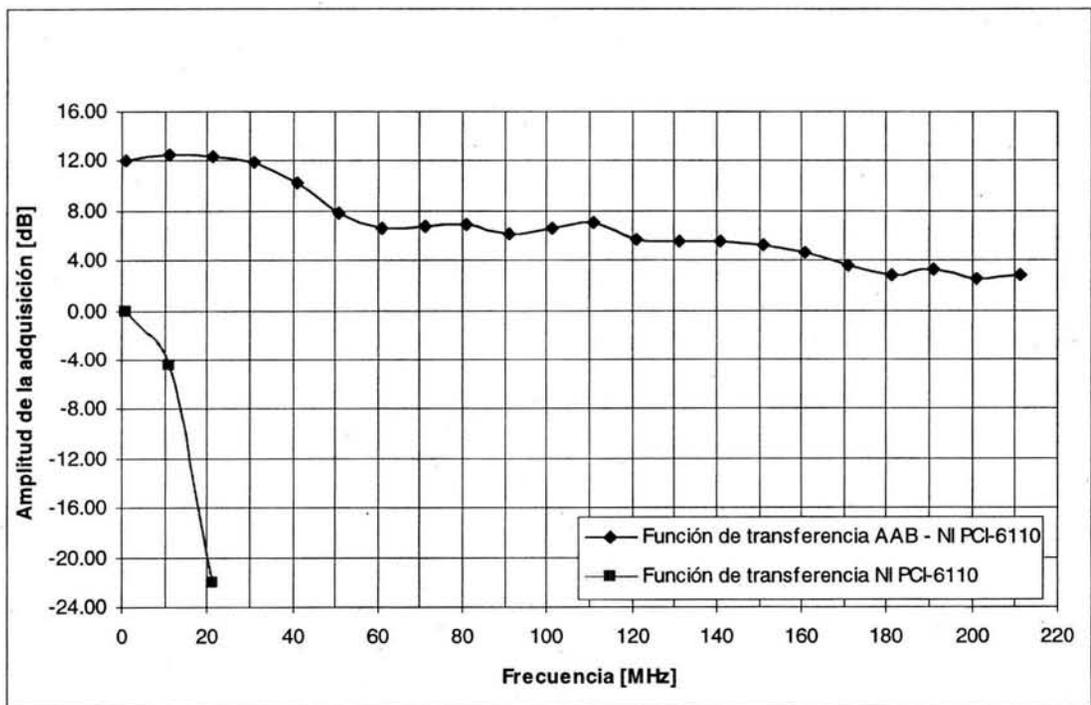


Figura 3.15: Respuesta en frecuencia del Sistema AAB - NI PCI-6110.

La gráfica muestra el evidente beneficio que se logra al incluir en el sistema el circuito adaptador de ancho de banda, pues mientras con la tarjeta NI PCI-6110 se tiene la caída de 3 dB aproximadamente a los 5 MHz, con el circuito adaptador el ancho de banda la caída aparece hasta los 50 MHz, es decir 10 veces más. Esta caída es mucho más ligera, al grado de que a los 211 MHz (última lectura) la adquisición tiene un valor superior a la señal de entrada, lo que nos permite recuperar señales a esta frecuencia obteniendo siempre niveles superiores a los introducidos al circuito.

El rango de amplitudes se encuentra entre los 12.56 dB a 11 MHz y los 2.59 dB a 201 MHz, es decir, tiende a comportarse como un filtro pasobajas.

La respuesta que presenta el circuito puede parecer un tanto errática, teniendo en cuenta que el STARTSCAN que funciona como reloj del circuito *sample and hold*, es un pulso que dura aproximadamente 50 ns, lo que nos daría un ancho de banda teórico de 20 MHz. Como era de esperarse este valor es netamente teórico pues esta basado únicamente en los datos proveídos por el fabricante, pero en forma real el STARTSCAN es un pulso que se aleja mucho de su apreciación teórica teniendo un ancho de pulso máximo de 36 ns. Las pruebas realizadas con él, nos llevaron a utilizarlo como entrada a la terminal \overline{CLK} de los 9101, después de pasar por el comparador. Este cambio nos benefició en gran medida, pues las señales que se obtienen del comparador (Figura 3.16) presentan grandes oscilaciones alrededor de los niveles ECL correspondientes para alto y bajo.

Debido a que el modo de muestreo (*sample*) del AD9101 sucede cuando el \overline{CLK} se encuentra en alto, al introducir la señal proveniente de *Q* del AD96687, el nivel lógico alto es rebasado cuando ésta presenta un ancho de pulso de 20ns, como la muestra la Figura 3.16a, sirviendo como pulso de apertura y provocando, por la correspondencia antes descrita, que el ancho de banda del circuito se extendiera hasta los 50 MHz. Esto hace corresponder plenamente los aspectos teóricos con la evaluación práctica del sistema.

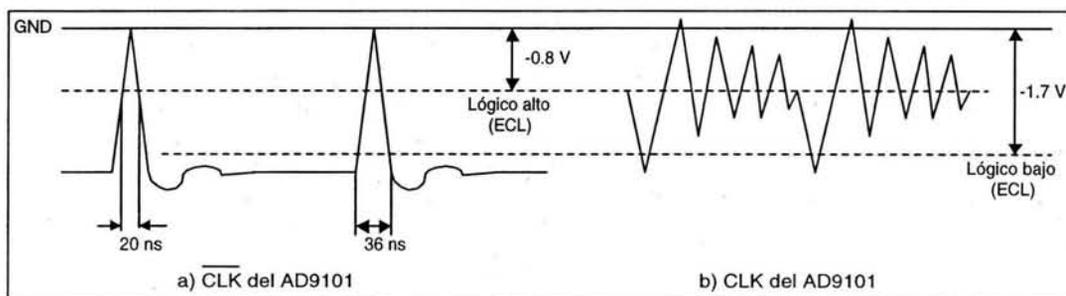


Figura 3.16: Forma real de las señales a) \overline{CLK} y b) CLK del AD9101

Entonces, la respuesta en frecuencia del sistema nos permite recuperar señales con niveles muy altos en comparación a su entrada, logrando incluso tener una ganancia de hasta 1.34 en el peor de los casos (201 MHz). La versatilidad que presenta el sistema

permite abarcar un rango muy amplio de equipos que manejan señales pasobanda, mostrando así el extenso campo de experimentación que el sistema puede tener.

Las variaciones presentadas en las lecturas, que provocan la aparición de crestas y valles en la Figura 3.15, pueden deberse a dos factores principalmente:

1°. Al instante de tiempo en la adquisición en que se toma la lectura. Cuando se realiza la adquisición, debido al elevado número de muestras que se toman, es necesario elegir un periodo de tiempo en el que se pueda hacer un acercamiento mediante software y así realizar una lectura de amplitud precisa. Además, el software no puede asegurar la posición exacta en que se encuentra la señal de entrada al momento de la adquisición, por lo que no se puede determinar si esta comenzó cuando había un valle, una cresta o algún punto intermedio entre ellos, provocando variaciones de algunos milivolts en la amplitud leída.

2°. El generador empleado presenta variaciones de amplitud y de frecuencia. Aunque estas variaciones no son muy grandes, influyen decididamente en el resultado de la adquisición.

3.1.8. Características eléctricas del AAB

Las siguientes características eléctricas fueron obtenidas en todas las pruebas realizadas con el AAB. Los valores mostrados fueron medidos en las diferentes conexiones del circuito mientras se muestreaba una señal de entrada de 1V_{pp} a 10 MHz.

Tabla 3.2: Características eléctricas del AAB	
Característica	Typ.
Voltaje de alimentación positivo	15.03 [V]
Voltaje de alimentación Negativo	- 15.18 [V]
Voltaje regulado positivo	4.96 [V]
Voltaje regulado negativo	- 5.02 [V]
Voltaje de referencia para Terminal negativa del AD96687	1.23 [V]
Voltaje de referencia para Terminal \overline{LATCH} del AD96687	- 2.04 [V]
Voltaje de entrada analógico Máximo [V _{in}]	± 5 [V]
Corriente lado positivo [I _{pos}]	123.5 [mA]
Corriente lado negativo [I _{neg}]	198.3 [mA]
Potencia consumida lado positivo	1.86 [W]
Potencia consumida lado negativo	3.01 [W]

3.2 Caracterización y calibración del sistema AD6644 – AD6620

La posibilidad de resolver un problema mediante el empleo de dos técnicas distintas, no siempre se presenta en la vida real. El trabajo del ingeniero consiste en encontrar una vía alternativa para resolver un problema, diseñando y creando nuevos sistemas o empleando de alguna forma novedosa los sistemas ya existentes, de tal forma que las soluciones sean eficientes y económicas.

Dentro de la realización de la tesis, nos encontramos con la posibilidad de resolver el problema planteado en los objetivos, mediante la adquisición de un sistema comercial de reciente creación que, a pesar de sus limitaciones, nos permitiera trasladar las señales pasobanda a banda base obteniendo una recuperación adecuada de las mismas.

En el apartado anterior, se describió la primera alternativa de solución con la que contábamos: el sistema AAB- NI PCI-6110. En este apartado se describirá y calibrará el sistema comercial desarrollado por Analog Devices AD6644 – AD6620, el cuál nos permite trasladar de igual forma, las señales pasobanda, para que, mediante la realización de una serie de pruebas posteriores a este apartado, sea posible analizar, comparar y concluir las ventajas y desventajas propias de cada sistema.

3.2.1. Caracterización del Conversor Analógico / Digital AD6644⁸.

El AD6644 es un conversor analógico-digital monolítico, de alta velocidad y de 14 bits. Todas las funciones necesarias incluyendo el circuito de retención de muestras y el voltaje de referencia, están incluidos en un solo circuito integrado. El AD6644 proporciona salidas digitales tipo CMOS. Se trata de un conversor con amplio ancho de banda de entrada y alta velocidad, el cuál trabaja a una frecuencia de muestreo máxima de 66 Mega muestras por segundo (66 MSPS).

Diseñado para receptores multimodo y multicanal; el AD6644 alcanza los 100 dB multitono de rango dinámico libre de armónicos (SDFR) a lo largo de la banda de Nyquist, con lo que se facilita la localización en los receptores digitales multimodo (software radios) los cuáles se encuentran limitados generalmente por el conversor A/D. Su comportamiento ante el problema del ruido es excepcional, logrando tener una relación señal a ruido típica de 74 dB.

⁸ Referencia bibliográfica: [23]

El AD6644 es también utilizado en receptores digitales de un solo canal diseñados para sistemas de banda ancha. Además, empleando sobremuestreo se facilita el uso de receptores de decimación (como el AD6620) permitiendo reducir el piso de ruido de fondo en el ancho de banda de análisis. Al reemplazar filtros tradicionalmente analógicos con componentes digitales, los receptores modernos pueden ser diseñados y construidos con un menor número de componentes de radio frecuencia (RF), lo que disminuye los costos de manufactura e incrementa su desempeño funcional.

El AD6644 está construido en base en una técnica especial de Analog Devices (XFCB) y utiliza una arquitectura de diseño de múltiples pasos. Su rango de temperatura en el cuál se garantiza su desempeño es de -25 a $+85$ °C. Las características principales del AD6644 son:

- Tasa máxima de muestreo garantizada de 66 Mega-muestras/segundo.
- Salidas digitales a 3.3 V.
- Circuito de referencia y de retención de muestras en un solo circuito integrado.
- Empaque de plástico pequeño para montaje superficial con 52 terminales.
- *Jitter* de muestreo menor a 300 femtosegundos (fs)
- SFDR múltiple tono de 100 dB.
- Disipación total de potencia de 1.3 W

El convertidor AD6644 utiliza una arquitectura *pipeline*, tipo subrango, de 3 etapas que le permite tener una gran precisión en el proceso de conversión y mantener un bajo consumo (Figura 3.17). Además, posee dos entradas analógicas complementarias (\overline{AIN} , AIN ⁹) que se encuentran centradas a 2.4 V y desfasadas entre sí 180° provocando que el voltaje de entrada analógico diferencial sea de 2.2 V pico a pico.

Las dos entradas se encuentran conectadas a un primer circuito de muestreo y retención (TH1) como lo muestra la Figura 3.17. El estado alto de la línea ENCODE pone este circuito en modo de retención. El valor retenido es aplicado a un primer convertidor de 5 bits (ADC1). La salida de este convertidor, llega a un convertidor digital analógico (DAC1) el cual requiere de 14 bits de precisión. La salida del DAC1 es unida a la señal analógica retrazada proveniente de TH2 y es introducida al circuito de muestreo y retención tres (TH3) para generar así una primera señal residual. El TH2 proporciona un retraso que compensa el producido por el ADC1.

⁹ Las entradas AIN / \overline{AIN} , se encuentran acopladas en AC a través de un transformador RF 4:1 (ADT4:1), con ancho de banda de 2 a 775 MHz. Fab. Minicircuits: www.minicircuits.com/transf.html

La primera señal residual es aplicada a una segunda etapa de conversión de 5 bits ADC2, DAC2, TH4. El segundo conversor Digital-Analógico (DAC2) requiere 10 bits de precisión. La entrada al circuito de retención de esta etapa (TH5) constituye una segunda señal de residuo que es generada al restar la salida cuantizada del conversor DAC2, de la primera señal de residuo contenida en TH4. El TH5 proporciona una salida final de 6 bits (ADC3).

Las salidas digitales de ADC1, ADC2 y ADC3 son sumadas y corregidas mediante una lógica digital de corrección para generar la salida de datos final. El resultado es una palabra digital de 14 bits en paralelo, compatible con lógica CMOS y codificada como complemento a dos (Figura 3.17).

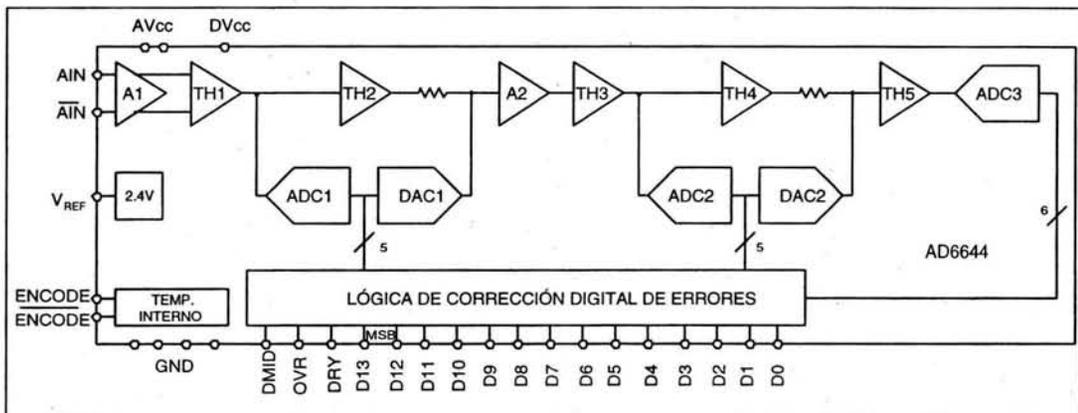


Figura 3.17: Diagrama funcional de bloques del AD6644

3.2.2. Caracterización del receptor digital de señales AD6620¹⁰

El AD6620 es un receptor digital con cuatro elementos de procesamiento fundamentales: un detector de fase en cuadratura, dos filtros de decimación con coeficientes fijos y un filtro de decimación con coeficientes programables. Todas las entradas son LVCMOS a 3.3 V y todas las salidas son LVCMOS a 5 V.

Gracias al uso de conversores analógicos digitales con tasas de muestreo altas y con mayor rango dinámico, el acoplar la etapa final de la IF de un receptor en el dominio digital es muy atractivo, debido a que el procesamiento digital de la IF es de menor costo, de manufactura más sencilla, además de ser más preciso y flexible que la altamente selectiva etapa analógica.

¹⁰ Referencia Bibliográfica: [24]

El AD6620 está diseñado para romper la barrera existente entre los conversores Analógico-Digitales de alta velocidad y los DSPs de propósito general. La gran resolución que posee su oscilador numérico complejo (NCO) permite que se pueda seleccionar una sola portadora de un flujo de datos a alta velocidad. Los filtros de decimación, que pueden utilizar diversas tasas de diezmado, permiten extraer canales de banda amplia o angosta. Además, dado que su arquitectura está basada en RAM, permite una fácil reconfiguración para múltiples modos de aplicación.

Los filtros de decimación remueven señales no deseadas así como ruido del canal de interés. Al filtrar la señal de entrada del canal de interés, se elimina el ruido que se encuentra fuera de banda. Al rechazo de todas aquellas señales no deseadas se le conoce como “ganancia de proceso” (*processing gain*). Al utilizar tasas de decimación más grandes, esta “ganancia de proceso” puede mejorar la relación señal a ruido (SNR) del conversor en 36 dB o más. Además, el filtro con coeficientes programables RAM evita el solapamiento, permite el filtrado y disminuye el ruido de cuantización.

El puerto de entrada acepta una mantisa de 16 bits, un exponente de 3 bits y un pin selector de canal. Esto permite su conexión directa con conversores A/D como el AD6600 ó el AD6644. Posee tres modos de operación de entrada distintos: canal real único, canal complejo único o canal múltiple. Para el desarrollo de este tema de tesis, su modo de operación fue canal real único.

Arquitectura

Como se comentó anteriormente y se muestra en la Figura 3.18, el AD6620 consta de cuatro etapas principales para el procesamiento de señales: un detector de fase en cuadratura (compuesto por los dos multiplicadores y el NCO), dos filtros FIR en cascada tipo peine (CIC2 y CIC5) y un filtro FIR de decimación con coeficientes programables (RCF).

Los datos de entrada son codificados en una palabra de 16 bits $IN[15:0]$ y puede o no ser combinada con un exponente de entrada de 3 bits $EXP[2:0]$ cuando el AD6620 está configurado para trabajar con conversores con aritmética de punto flotante.

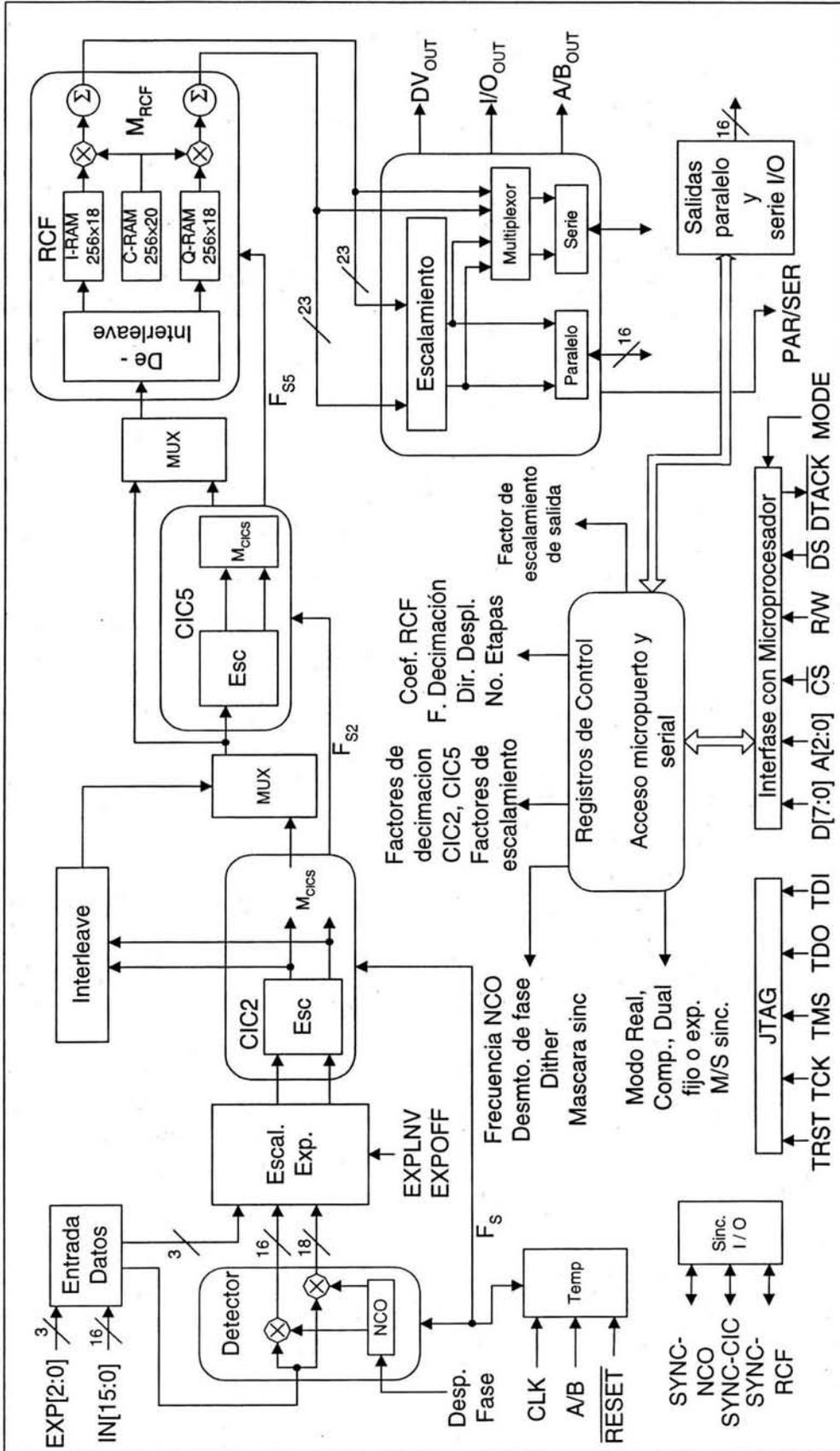


Figura 3.18: Diagrama de bloques de la arquitectura del AD6620

La translación en frecuencia se realiza en el detector de fase en cuadratura por medio del NCO de 32 bits. Los datos reales que entran en esta etapa, son separados en sus componentes de fase (I) y cuadratura (Q). Esta etapa traslada la frecuencia de la señal de entrada de una FI hasta banda base. Es posible utilizar *dither* de fase o de amplitud para mejorar el desempeño ante los armónicos del NCO. Posee también una palabra de desplazamiento de fase (*phase offset*) para crear una relación de fase conocida entre varios AD6620s.

El siguiente cambio en frecuencia es realizado por un filtro de decimación de coeficientes fijos de alta velocidad CIC2, el cuál reduce la tasa de muestreo de 2 a 16 veces. La tasa de datos de salida de CIC2, F_{S2} , está determinada por el factor de decimación M_{CIC2} . Una mayor decimación en esta etapa de filtrado minimizará el consumo de potencia total de la tarjeta.

La etapa de procesamiento siguiente es el filtro de decimación CIC5, el cuál puede reducir nuevamente la tasa de muestreo de 1 a 32 veces. La tasa de datos de salida nueva de CIC5, F_{S5} , está determinada por los factores de decimación M_{CIC2} y M_{CIC5} .

Cada etapa de decimación de los filtros FIR tiene una respuesta en frecuencia definida por su propia tasa de decimación. El propósito de estos filtros es reducir la frecuencia de muestreo de la señal original, como se ve en la Figura 3.19. La presencia de multiplexores permite que ambos filtros CIC no sean utilizados (*modo bypass*).

El último paso es el filtro RCF que permite una reducción en la tasa de muestreo, por un factor que varía de 1 a 32 veces. Este filtro se puede diseñar de tal forma que pueda tener 256 etapas. La nueva tasa de muestreo del RCF esta determinada por el factor de decimación final M_{RCF} .

De esta forma, el factor de decimación total de los 3 filtros del AD6620 esta determinada por la respuesta en cascada dada por cada uno de ellos. Cada etapa de decimación sucesiva reduce los anchos de banda de transición, requiriendo un gran número de ciclos de reloj para calcular la salida. Así, la tasa de muestreo final estará determinada por la división de la frecuencia de muestreo original entre el factor de decimación total:

$$f_{Decimada} = \frac{f_s}{M_{CIC2} \times M_{CIC5} \times M_{RCF}} \quad \dots(\text{Ec.3.1})$$

En la Figura 3.19, se ejemplifica el funcionamiento básico del AD6620 seleccionando y filtrando una señal de entrada con un espectro en frecuencia amplio

(señal pasobanda de interés C con imagen en C', Figura 3.19a). El detector de fase en cuadratura realiza un traslado en frecuencia sintonizando la señal portadora deseada en banda base (Figura 3.19b). El CIC2 y el CIC5 son de orden fijo (2 y 5 respectivamente), mientras que el RCF provee una de transición angosta. La respuesta en frecuencia de los tres filtros de decimación se muestra en la Figura 3.20, en donde la señal se encuentra dentro de la respuesta total de los filtros.

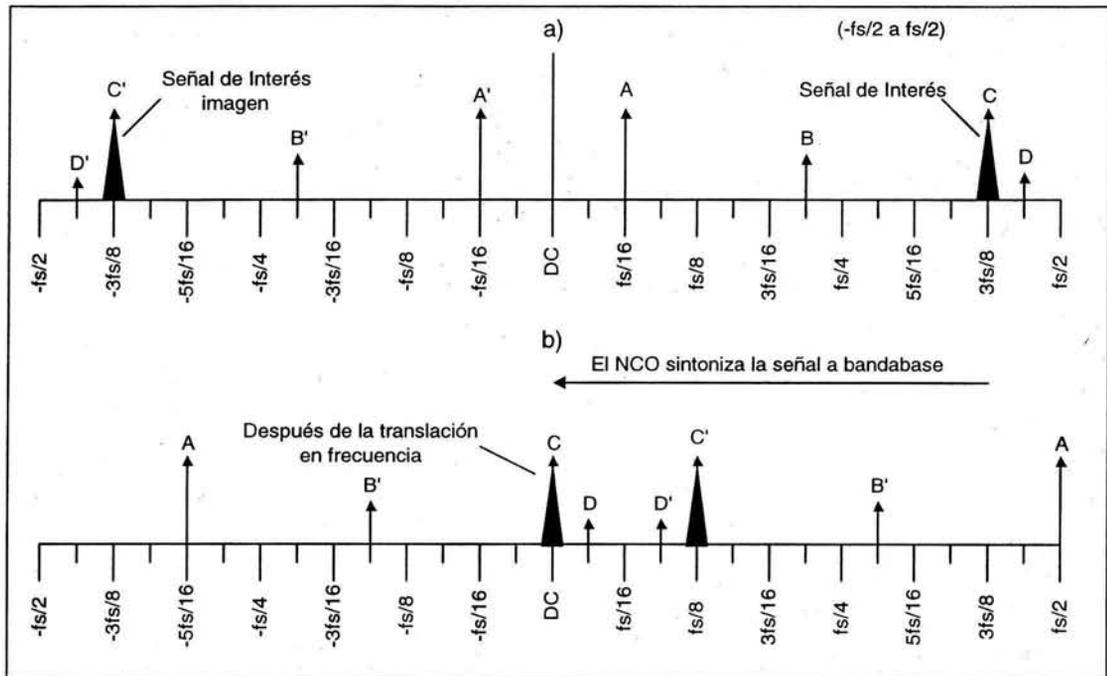


Figura 3.19: Funcionamiento del AD6620.

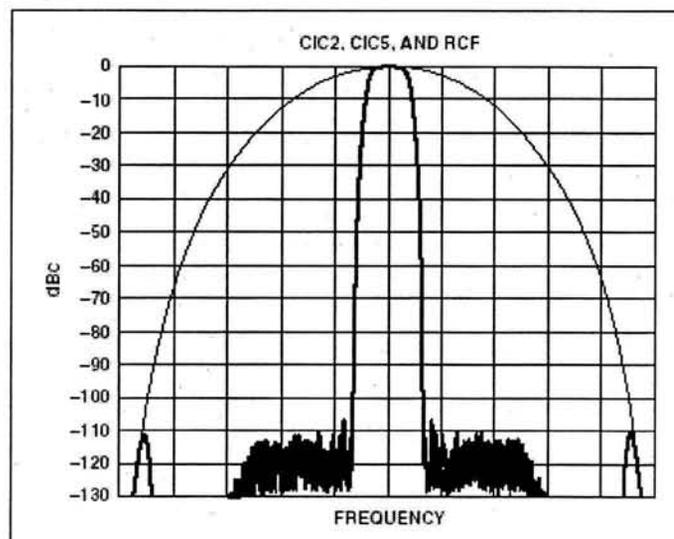


Figura 3.20: Señal en bandabase decimada y filtrada por CIC2, CIC5 y RCF. [24]

3.2.3. Modos de operación propios del AD6644 para transmisión de datos al AD6620

Tanto el AD6620 como el AD6644 cuentan con su propia tarjeta de evaluación, permitiendo su manipulación para múltiples operaciones, tanto de forma individual como de forma conjunta. La interconexión de ambas tarjetas de evaluación se lleva a cabo por un conector tipo peine, logrando de esta forma ensamblar completamente el sistema de adquisición (Figura 3.21) previa instalación del *software* controlador en la PC (como se verá en el apartado 3.3)

Como muestra la Figura 3.21, la señal analógica de entrada es introducida directamente al convertor AD6644, el cual entrega al receptor AD6620 los datos correspondientes a dicha entrada a alta velocidad. En este punto se presentan dos alternativas de operación del sistema, dependiendo de las necesidades y aplicaciones que se le quiera dar. Estas alternativas se describen a continuación:

a) Modo de operación 6620

En este tipo de operación el AD6620 está directamente conectado al convertor A/D de alta velocidad (AD6644). La información proveniente del convertor es introducida directamente al AD6620 para después ser almacenada en una FIFO de hasta 16K, de donde puede ser transferida a la PC para su futura manipulación.

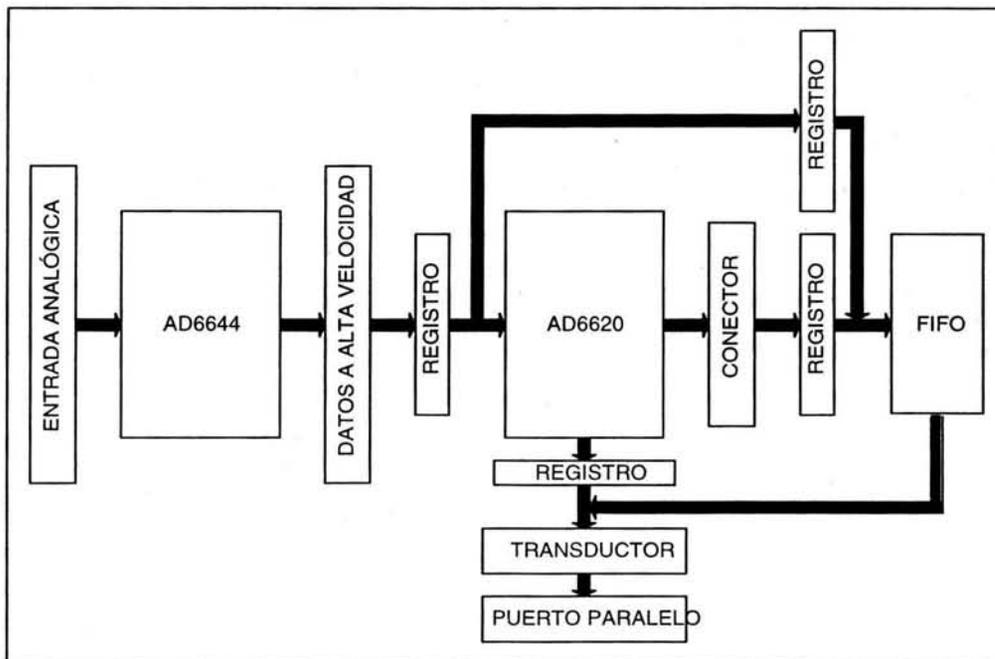


Figura 3.21: Conexión final y modos de operación propios del sistema AD6644 – AD6620

b) Modo de operación en bypass

El segundo modo de operación del sistema es denominado como modo *bypass*. En este modo de operación el AD6620 es ignorado. Esto permite que los 16K provenientes del conversor A/D sean dirigidos directamente hacia la FIFO; donde los datos pueden ser enviados a la PC para su manejo.

Ambos modos de operación son mutuamente excluyentes y son seleccionados por medio de software. La transferencia de los datos a PC para ambos casos, se lleva a cabo a través del puerto paralelo.

3.2.4. Calibración del sistema AD6644 – AD6620

a) Respuesta en frecuencia

Se buscó calibrar la respuesta en frecuencia que posee este sistema, de tal forma que se pudiera verificar lo descrito en las hojas de especificaciones del AD6644 y del AD6620. Para realizar esto, se varió la frecuencia de la señal senoidal de entrada cuya amplitud se mantuvo constante en 500mVpp. Dicha señal fue aplicada a la tarjeta en intervalos de 10 MHz, cubriéndose un ancho de banda que abarca desde 1 MHz hasta 211 MHz. Se comenzó con una frecuencia inicial de 1 MHz para que de esta forma fuera posible observar el desplazamiento en frecuencia de la señal portadora original, durante las pruebas de calibración con el 6620.

El modo de operación que determina el ancho de banda del sistema es el modo de *bypass*. En él, la señal que sale del conversor es la señal que se envía directamente a la FIFO, impidiendo el funcionamiento del receptor. Así, si la señal que entra al AD6644 tiene una frecuencia que sobrepasa su propio ancho de banda, se adquirirá una señal muy diferente en la PC (ruido). En el modo 6620 la señal de entrada al receptor se trasladará a banda base de acuerdo a la frecuencia que se indique al NCO mediante software, por lo que si la señal no es vista por el conversor, el receptor tampoco la verá. Por tal motivo, el AD6644 determina el ancho de banda del sistema, siendo la operación en *bypass* el modo correcto para evaluar su respuesta en frecuencia.

La señal de entrada fue capturada por medio del propio software de adquisición otorgado por el fabricante (ver apartado 3.3.2), con el cuál se obtuvo tanto la amplitud como la frecuencia de adquisición.

La gráfica de la respuesta en frecuencia obtenida se muestra a continuación:

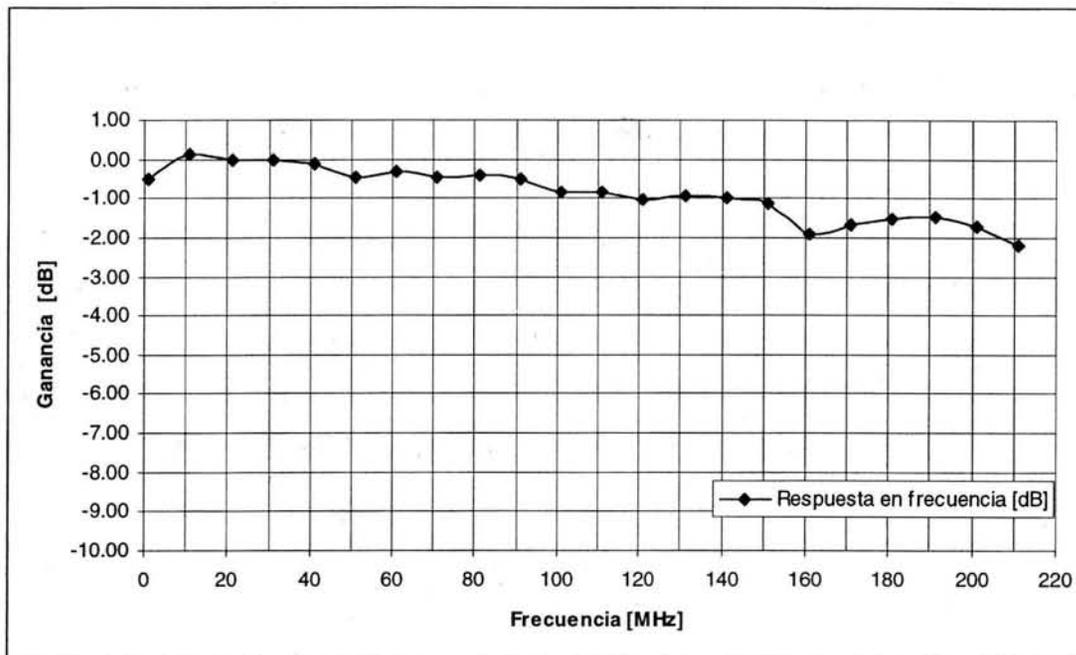


Figura 3.22: Respuesta en frecuencia del Convertor AD6644

Como se observa en la Figura 3.22, el ancho de banda del convertor es bastante amplio (mayor a los 211 MHz, límite del generador), pues en ningún momento de la prueba, el límite de los 3dB es superado. Alrededor de los primeros 30 MHz la señal se adquiere prácticamente con el mismo voltaje de entrada, excepto por la primer lectura, la cual tiene un bajo nivel, debido al transformador RF que sirve de acoplamiento para las entradas $A_{IN}/\overline{A_{IN}}$ que por sus características, funcionan como un filtro paso altas impidiendo la adquisición de señales de baja frecuencia (menores a 2 MHz, apartado 3.2.1). A partir de los 40 MHz, las amplitudes adquiridas van decreciendo en forma continua; las fluctuaciones presentes en las lecturas subsecuentes se deben a las variaciones propias del generador así como al instante en el que se realiza la lectura.

La respuesta en frecuencia nos permite visualizar el alcance del dispositivo. Con el AD6644, la adquisiciones de un señal pasobanda de 200 MHz como las empleadas en algunos equipos biomédicos (Ej. La Resonancia Magnética Nuclear), no implica mayor problema en cuanto a frecuencia, por lo que el siguiente paso es evaluar su desempeño ante la amplitud de entrada. Como vemos en la gráfica de la Figura 3.22, la señal no supera en ningún caso el voltaje de entrada, es decir, no existe una ganancia en amplitud por parte de la tarjeta de evaluación del convertor, lo que dificulta el manejo de señales con amplitudes muy bajas.

b) Calibración de amplitud

Debido a que la obtención de las señales se realizó con el programa de adquisición proporcionado por Analog Devices, fue necesario calibrar la amplitud medida con dicho programa, ya que esta amplitud se ve afectada por un factor de escalamiento; de tal forma que la amplitud de la señal de entrada dista mucho de ser la misma que la que se ve reflejada en la salida del programa de adquisición.

La realización de esta prueba fue indispensable debido a la escasa información proporcionada por Analog Devices en lo referente a este punto, pues a pesar de la ardua búsqueda, la justificación del escalamiento en la amplitud no fue obtenida en ningún medio publicado por Analog.

Se realizaron pruebas, tanto en modo de operación *bypass* como en modo 6620, para determinar el valor del factor de escalamiento que influye en cada uno de los casos. Para realizar las pruebas, se introdujo una señal senoidal con una frecuencia constante de 10 MHz (valor al que se obtiene la respuesta más adecuada) modificándose la amplitud a intervalos de 0.5 V y cubriéndose un rango de 0.5 a 1.5 V (valor considerado prudente para no dañar las tarjetas según el valor de voltaje especificado por el fabricante, además de permitir la manipulación de las mismas con seguridad y confianza). Los resultados obtenidos se describen a continuación.

Pruebas en modo de operación *bypass*

Para la realización de la prueba se siguió el diagrama de conexiones de la Figura 3.23.

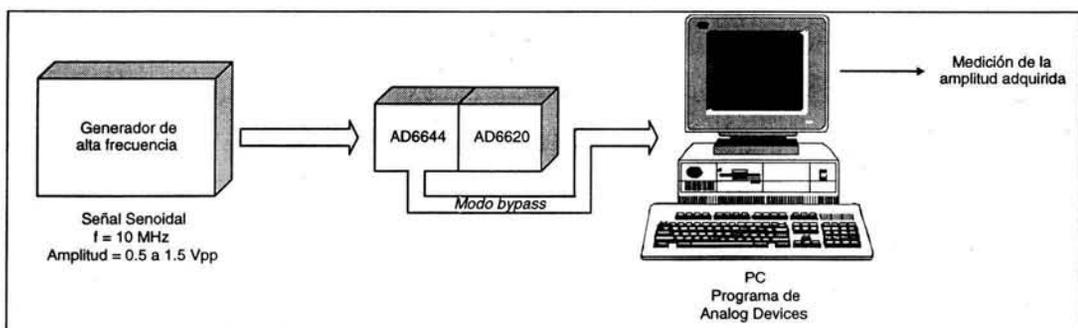


Figura 3.23: Diagrama de Conexiones realizado para la prueba de calibración en amplitud del sistema AD6644-AD6620, en modo *bypass*.

El diagrama ejemplifica el funcionamiento del sistema en modo *bypass*, conduciendo los datos de salida del convertor directamente a la PC para su adquisición. Siguiendo este procedimiento se obtuvieron los resultados mostrados en la Tabla 3.3:

<i>Amplitud de entrada</i> [Vpp]	<i>Amplitud Adquisición</i> [Unidades propias del programa]	<i>Factor de escalamiento</i>
0.5	20,000	40,000
1	40,000	40,000
1.5	60,000	40,000

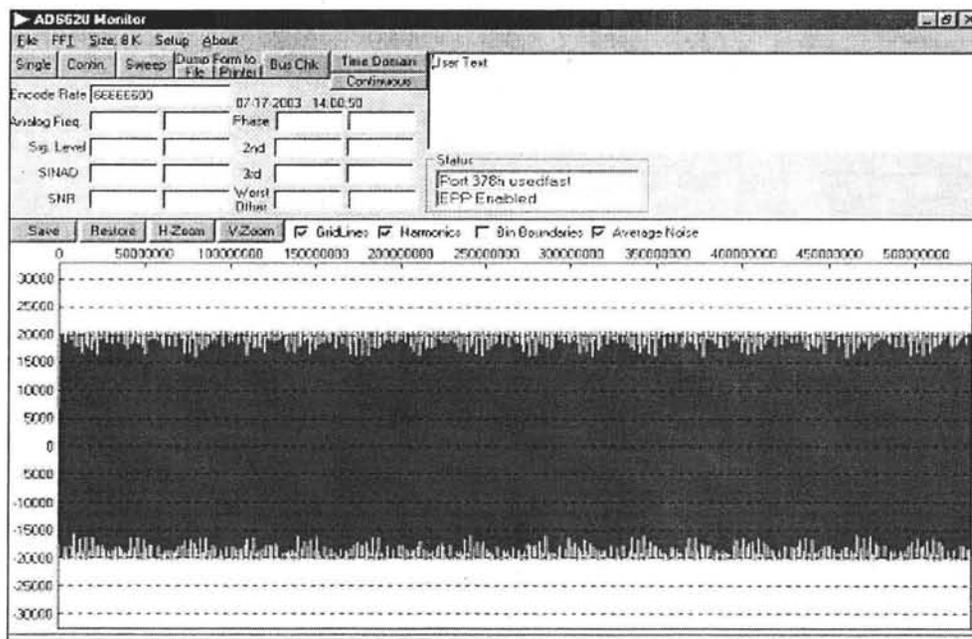


Figura 3.24: Adquisición realizada en modo *bypass*. Voltaje de entrada de 1V

Se incluye el gráfico del resultado obtenido para un voltaje de entrada de 1Vpp (Figura 3.24). En el se ve claramente que el valor pico a pico obtenido en el software de adquisición del dispositivo es de 40,000. Los demás resultados son consistentes con este valor, como lo muestra la Tabla 3.3, por lo que se concluye que el factor de escalamiento en modo *bypass* es de 40,000. Las lecturas subsiguientes en este modo de

operación se registrarán tomando en cuenta este factor de escalamiento de tal forma que no haya posibilidad de confusión, entre las unidades del programa y los valores reales leídos.

Pruebas en modo de operación 6620

Debido a que dos de las pruebas realizadas en el capítulo cinco se llevarán a cabo con una tasa de decimación de 4096 ($16 \times 16 \times 16$, para los filtros CIC2, CIC5 y RCF respectivamente), por considerarla la más adecuada para ello según lo que se mostrará en el inciso c) dentro de este mismo apartado, la calibración en amplitud en modo de operación 6620, se realizó con este valor, pues el trabajar con el AD6620 obliga a mantener un valor de decimación fijo. El diagrama de conexiones seguido para esta prueba se muestra en la Figura 3.25.

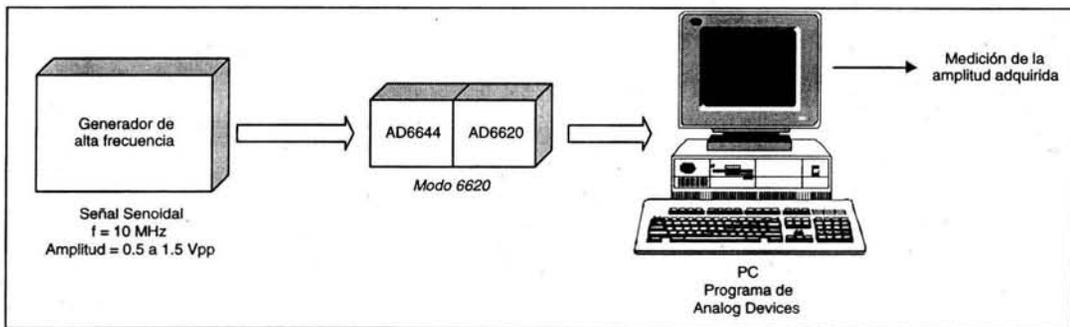


Figura 3.25: Diagrama de Conexiones realizado para la prueba de calibración en amplitud del sistema AD6644-AD6620, en modo 6620.

Los resultados obtenidos para esta prueba se muestran en la Tabla 3.4

Tabla 3.4: Resultados para calibración de amplitud del sistema AD6644-AD6620, en modo 6620 (Tasa de decimación = 4096)		
<i>Amplitud de entrada</i> [Vpp]	<i>Amplitud Adquisición</i> [Unidades propias del programa]	<i>Factor de escalamiento</i>
0.5	5,630	11,260
1	11,300	11,300
1.5	16,945	11,296

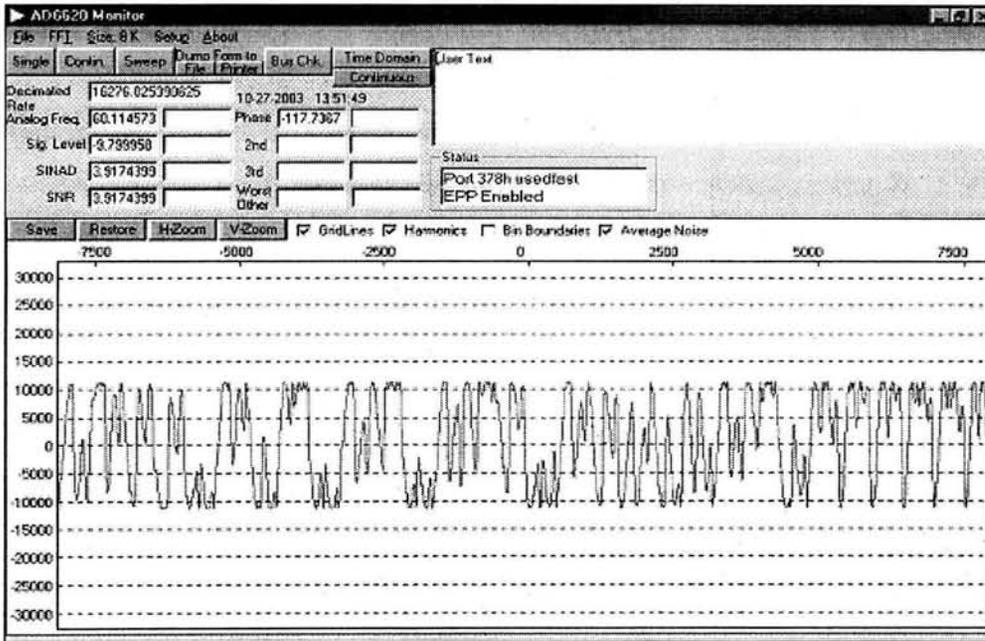


Figura 3.26: Adquisición realizada en modo 6620. Voltaje de entrada de 1V (Tasa = 4096)

La gráfica de la Figura 3.26 muestra la señal detectada por el sistema, introduciendo una señal senoidal de 1Vpp. La detección no es muy buena debido a que los filtros de decimación requieren de cierto tiempo para calcular la salida, si la decimación es muy alta, provocando que las variaciones inherentes al generador de alta frecuencia se vean reflejadas en ella. Sin embargo, de la realización de diversas pruebas (como la que se mostrará en la Figura 3.28) se deduce que el nivel de DC conseguido correspondería a la amplitud máxima de la señal mostrada. Por tal razón las lecturas realizadas solamente toman la amplitud pico (ver inciso c, Decimación), la cual para este caso es de 11,300, valor que también corresponde al factor de escalamiento, para la tasa de decimación de 4096.

De igual manera, y debido a que una de las pruebas mostradas en el capítulo cinco lo requieren, de acuerdo a lo mostrado en el inciso c) de este mismo apartado, se realizó la calibración de amplitud con una tasa de decimación diferente, 1815 (11×11×15, para los filtros CIC2, CIC5 y RCF respectivamente). Las pruebas arrojaron los resultados mostrados en la Tabla 3.5:

Tabla 3.5: Resultados para calibración de amplitud del sistema AD6644-AD6620, en modo 6620 (Tasa de decimación =1815)		
Amplitud de entrada [Vpp]	Amplitud Adquisición [Unidades propias del programa]	Factor de escalamiento
0.5	3,250	6,500
1	6,500	6,500
1.5	9,700	6,466

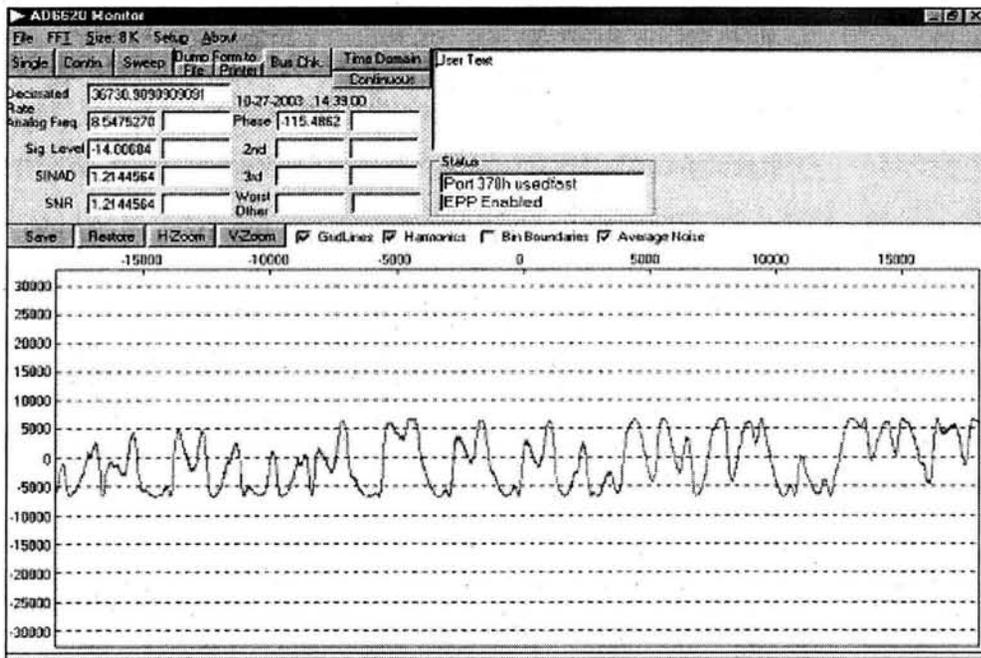


Figura 3.27: Adquisición realizada en modo 6620. Voltaje de entrada de 1V (Tasa = 1815)

Un ejemplo de las adquisiciones realizadas con esta tasa de decimación se muestra en la Figura 3.27. Como era de esperarse, en este caso la detección es mejor, debido al decremento de tasa de decimación. Con este valor, el factor de escalamiento es de 6,500, según lo mostrado en la Tabla 3.5 y se corrobora con la adquisición realizada.

En ambas pruebas, tanto con 4096 como con 1815 como factor de decimación, la leve variación que existe en el factor de escalamiento obtenido en la última lectura puede deberse a la lectura del voltaje pico a pico hecha en el osciloscopio, aunque los demás casos son consistentes.

c) *Decimación*

Se realizaron pruebas para conocer la respuesta de la tarjeta AD6620 con distintas tasas de decimación para cada uno de sus filtros CIC2, CIC5 y RCF. El objetivo de esta prueba es comparar los resultados obtenidos con las diferentes formas de adquisición que se pueden lograr al modificar la tasa de decimación.

Recordando que la repuesta total de la tarjeta esta determinada por multiplicación de las tasas de decimación de cada uno de los tres filtros, es decir:

$$\text{Tasa de decimación total} = M_{\text{CIC2}} \times M_{\text{CIC5}} \times M_{\text{RCF}} \dots (\text{Ec. 3.2})$$

Estos valores fueron directamente modificados por software a través del programa de adquisición de la tarjeta AD6620 proporcionado por Analog Devices y que se revisará en el apartado 3.3.2

En las tres pruebas realizadas las condiciones fueron las mismas para la señal de entrada: señal senoidal con amplitud igual a 1Vpp y frecuencia igual a 2 MHz. Debido al objetivo de la prueba, se eligió este valor de frecuencia para probar el desempeño de la tarjeta a su valor mínimo garantizado por el fabricante.

i. *Tasa de decimación = 64*

Valor de los filtros de decimación: CIC2 = 4; CIC5 = 4; RCF = 4.

Tasa de decimación total = $4 \times 4 \times 4 = 64$

Frecuencia de muestreo decimada:

$$f_{\text{decimada}} = 66,666,600 \text{ Hz} / 64 = 1,041,665.625 \text{ Hz}$$

En la adquisición realizada en el dominio del tiempo (Figura 3.28) se observa que la señal se encuentra centrada en -8.5596 Hz (Recuadro descrito con la leyenda **Analog Freq.**, en la parte superior izquierda) y no en banda base como se esperaría. Esto se debe a las variaciones constantes del generador de la señal de entrada, lo que hace difícil su correcta detección.

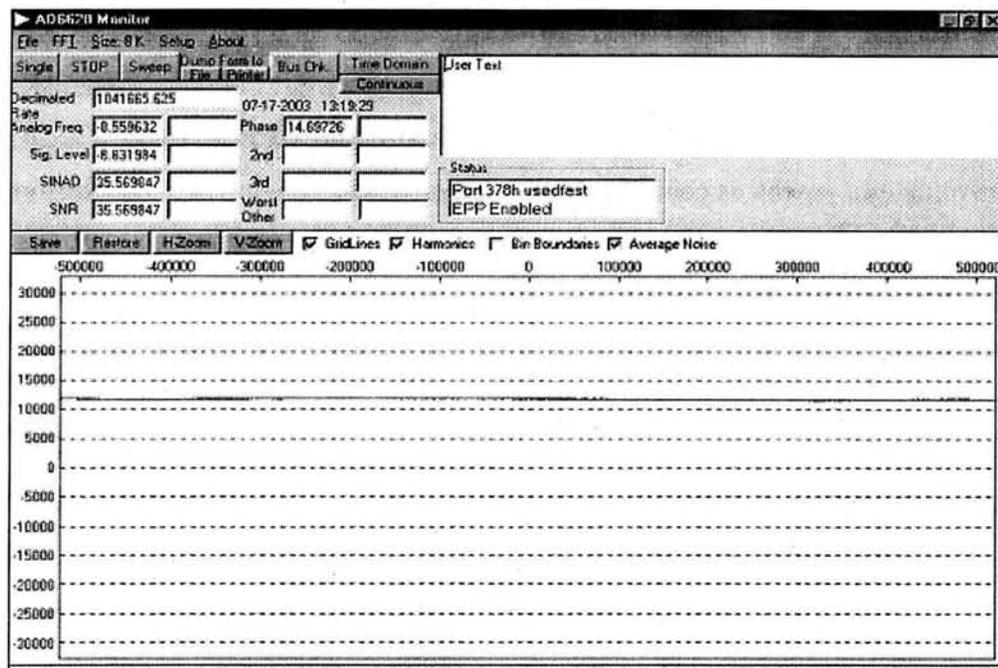


Figura 3.28: Adquisición con tasa de decimación = 64, Dominio del tiempo (Donde: Eje y: Amplitud en unidades del escalamiento del sistema; Eje x: No. de muestras)

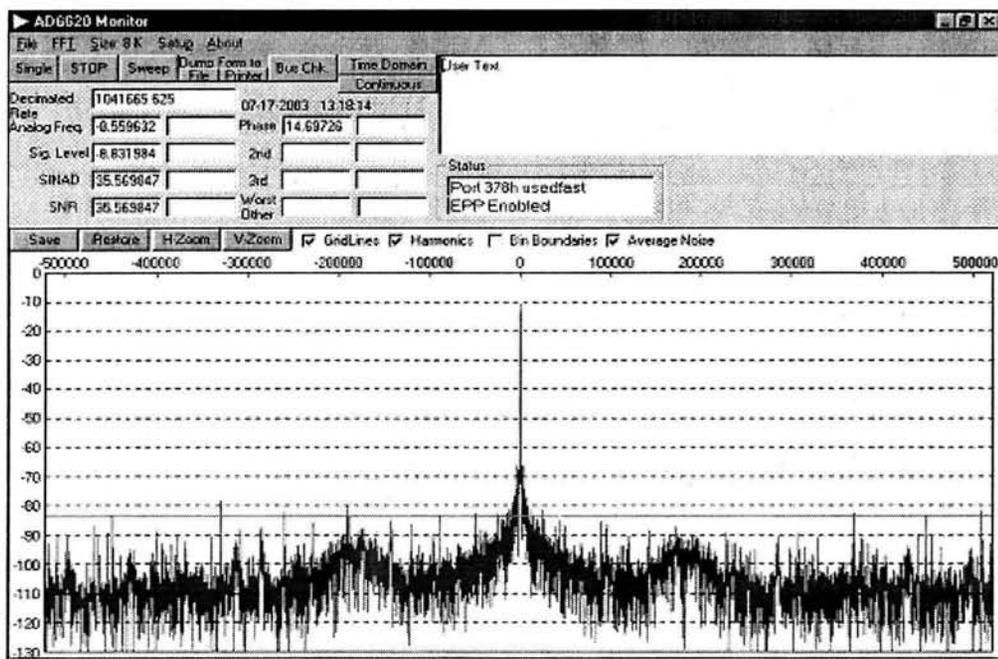


Figura 3.29: Adquisición con tasa de decimación = 64, Dominio de la frecuencia (Donde: Eje y: Amplitud [dB]; Eje x: Frecuencia [Hz])

Sin embargo, esta variación en frecuencia no afecta en gran medida la adquisición de la señal, pues al manejar una tasa de decimación muy baja, los filtros

actúan rápidamente logrando observarse prácticamente una componente de directa, que sería la salida de la detección correspondiente a una señal senoidal.

En el dominio de la frecuencia (Figura 3.29) se observa que en realidad la relación señal a ruido, comparada respecto al ruido promedio (línea horizontal) es de cerca de 72 dB. Debe hacerse notar que esta imagen abarca un espectro que va de $-f_{\text{decimada}}/2$ hasta $f_{\text{decimada}}/2$; donde f_{decimada} corresponde a la frecuencia de muestreo obtenida después de la decimación (es decir 1,041,665.625 Hz), por lo tanto el ancho de banda sería de $-520,832.8125$ a $520,832.8125$ Hz.

ii. Tasa de decimación = 512

Valor de los filtros de decimación: CIC2 = 8; CIC5 = 8; RCF = 8.

Tasa de decimación total = $8 \times 8 \times 8 = 512$

Frecuencia de muestreo decimada:

$$f_{\text{decimada}} = 66,666,600 \text{ Hz} / 512 = 130,208.203125 \text{ Hz.}$$

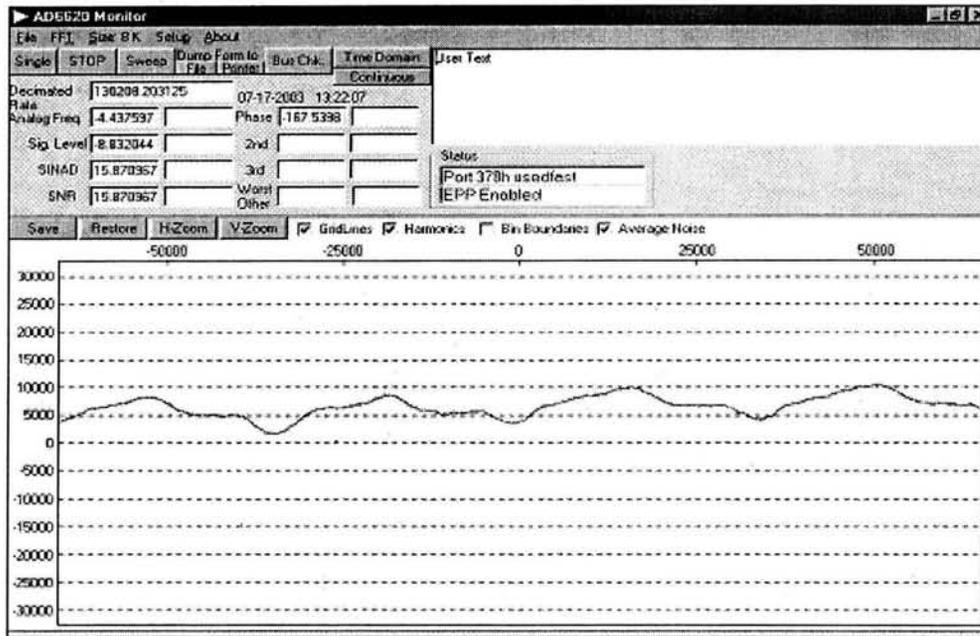


Figura 3.30: Adquisición con tasa de decimación = 512, Dominio del tiempo

En la adquisición realizada para esta prueba (Figura 3.30), se observa que la señal está centrada en -4 Hz (**Analog Freq** = 4.437 Hz), sin embargo, aunque la señal se encuentra más cercana al valor de frecuencia cero, en la detección de la señal portadora de entrada no logra verse de una manera tan clara una componente de directa,

como en la del experimento anterior. Esto se debe a que se incrementó la tasa de decimación de los 3 filtros (CIC2, CIC5, RCF), lo que provocó que la velocidad de los filtros para realizar la decimación se reduzca y por consecuencia el oscilador digital de la tarjeta (NCO) tenga más problemas al detectar su única componente frecuencial.

Debido al incremento en la tasa de decimación, la frecuencia de muestreo decimada es de 130,208.203125 Hz, por lo que se cubre un rango de frecuencias que abarca de $-65,104.1015625$ a $65,104.1015625$ Hz, como se muestra en el espectro de la Figura 3.31. Se nota que existe una relación señal a ruido promedio de 65dB, el cual es menor a la del experimento anterior lo cual se debe a que, al incrementar la tasa de decimación, todas las componentes de ruido tienen un menor rango de frecuencias en donde distribuirse; elevando el ruido de fondo visto en la gráfica.

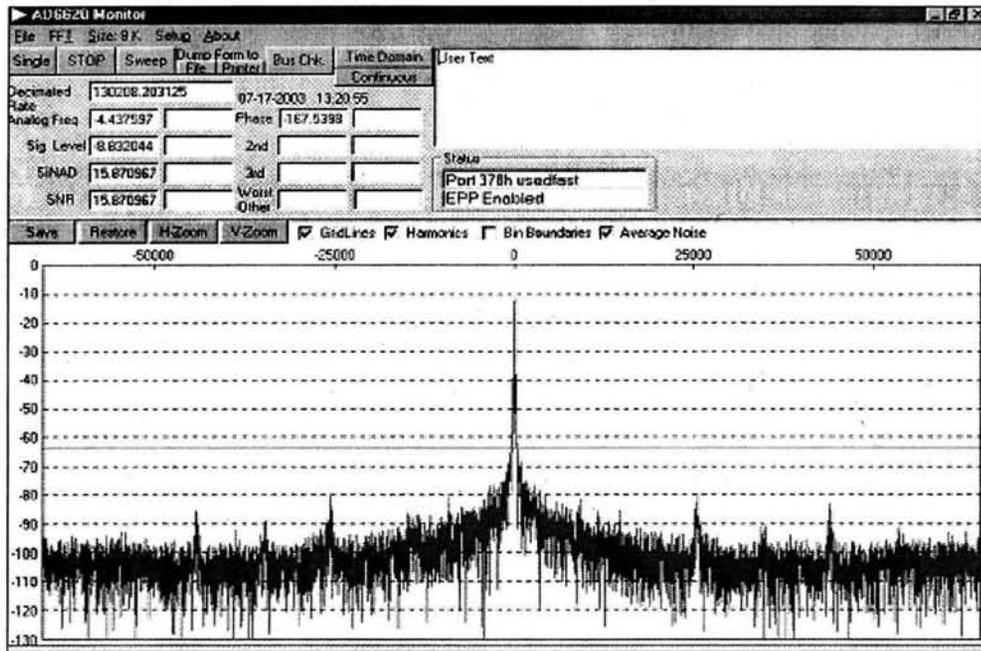


Figura 3.31: Adquisición con tasa de decimación = 512, Dominio de la frecuencia.

iii. Tasa de decimación = 4096

Valor de los filtros de decimación: CIC2 = 16; CIC5 = 16; RCF = 16.

Tasa de decimación total = $16 \times 16 \times 16 = 4096$

Frecuencia de muestreo decimada:

$$f_{\text{decimada}} = 66,666,600 \text{ Hz} / 4096 = 16,276.025390625 \text{ Hz.}$$

La Figura 3.32 muestra la señal adquirida centrada en -9.45 Hz. Como la detección de la señal portadora es aún más difícil, por incrementar la tasa de decimación

en los 3 filtros (CIC2, CIC5, RCF), la señal desplegada dista mucho de ser una componente de directa. Con esta tasa, el oscilador digital numérico pierde fácilmente la localización de la componente espectral de la señal de entrada.

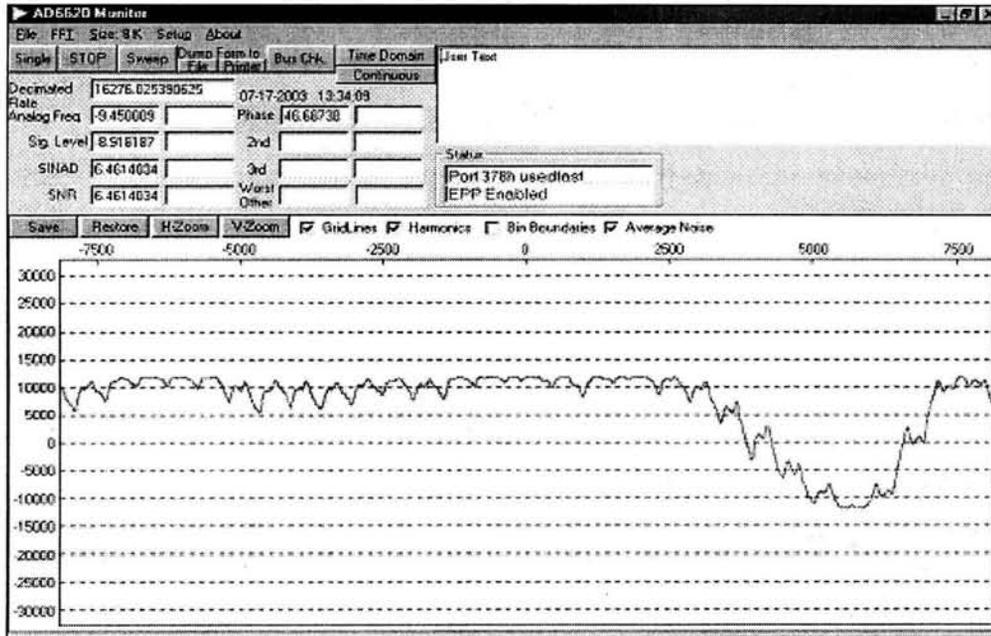


Figura 3.32: Adquisición con tasa de decimación = 4096, Dominio del tiempo

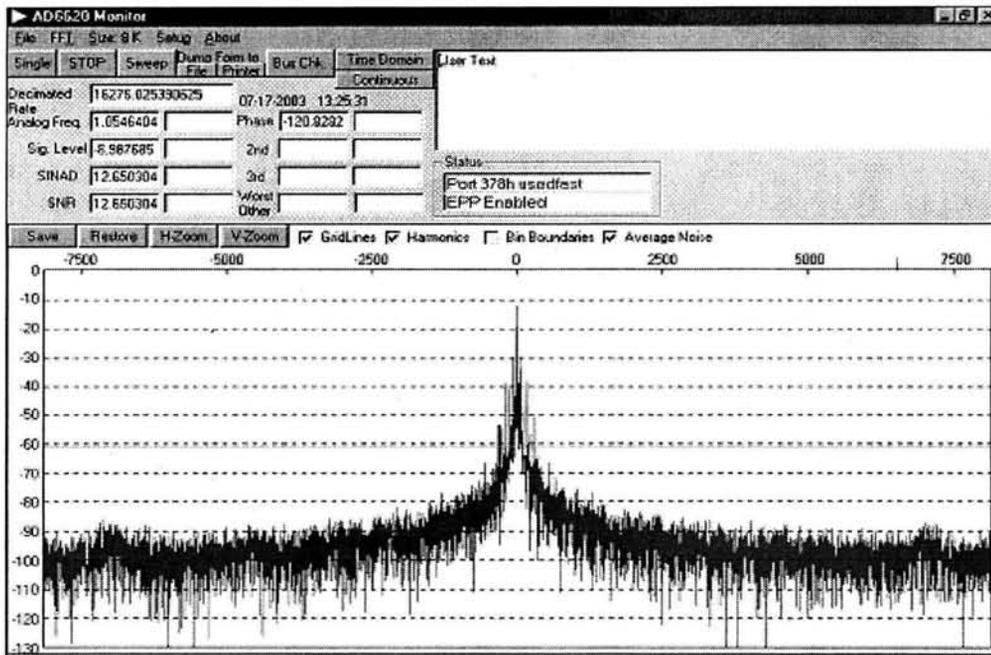


Figura 3.33: Adquisición con tasa de decimación = 4096, Dominio de la frecuencia.

Debido al incremento en la tasa de decimación, el espectro de la Figura 3.33 abarca un rango de $\pm 8,138.0126953125$ Hz; es decir la nueva frecuencia de muestreo es de $16,276.025390625$ Hz.

La relación señal a ruido, respecto al ruido de fondo promedio, es aún más pequeña, cerca de 50dB y esto es debido a las mismas razones antes explicadas. Existe ahora un ancho de banda aun menor para que se dispersen las componentes de ruido, incrementándose de esta forma el nivel del ruido significativamente.

iv. *Tasa de decimación = 16,384*

Valor de los filtros de decimación: CIC2 = 16; CIC5 = 32; RCF = 32.

Tasa de decimación total = $16 \times 32 \times 32 = 16,384$

Frecuencia de muestreo decimada:

$$f_{\text{decimada}} = 66,666,600 \text{ Hz} / 16384 = 40,690.1 \text{ Hz.}$$

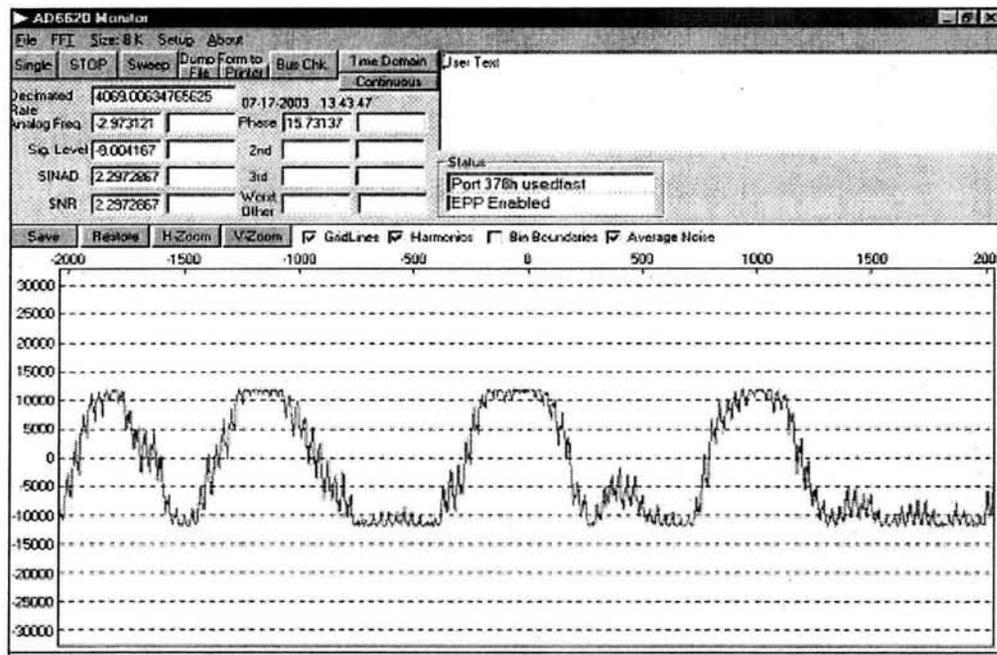


Figura 3.34: Adquisición con tasa de decimación = 16,384, Dominio del tiempo

Como un caso extremo consideramos las máximas tasas de decimación para cada uno de los filtros CIC2, CIC5 y RCF; debe tomarse en cuenta que la máxima tasa de decimación del filtro CIC2, a diferencia de los otros dos, es de 16. Centrada en -2.97 Hz, la detección de la señal portadora es muy difícil y en consecuencia se observa

una señal que semeja más una senoidal que una componente de directa, como lo demuestra la Figura 3.34.

Debido al incremento máximo permitido en la tasa de decimación, el espectro desplegado en la Figura 3.35 tiene un ancho de banda muy reducido, de $\pm 20,345.0500488$ Hz, es decir la frecuencia de muestreo decimada (40,690.100097 Hz)

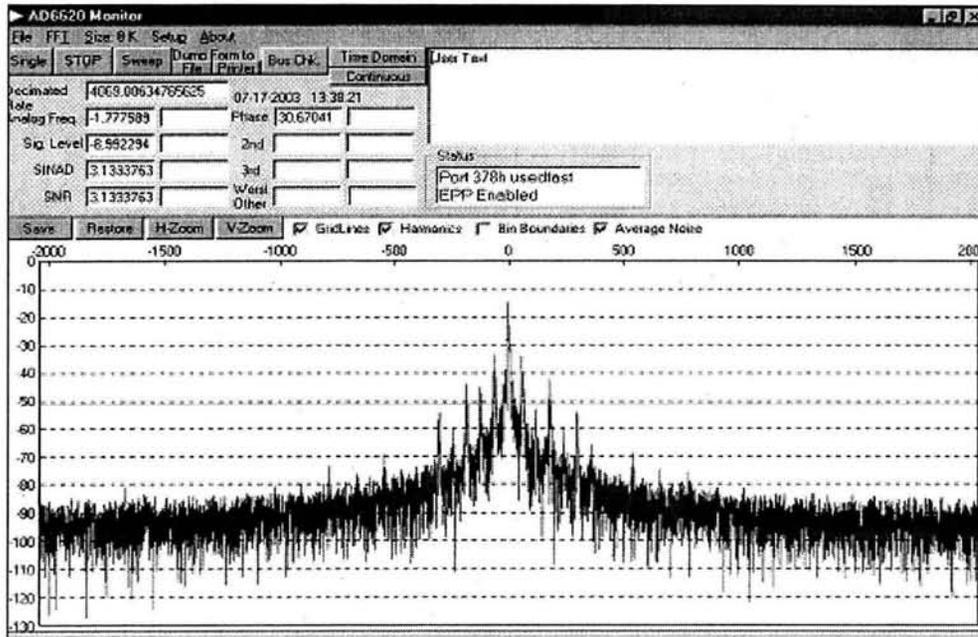


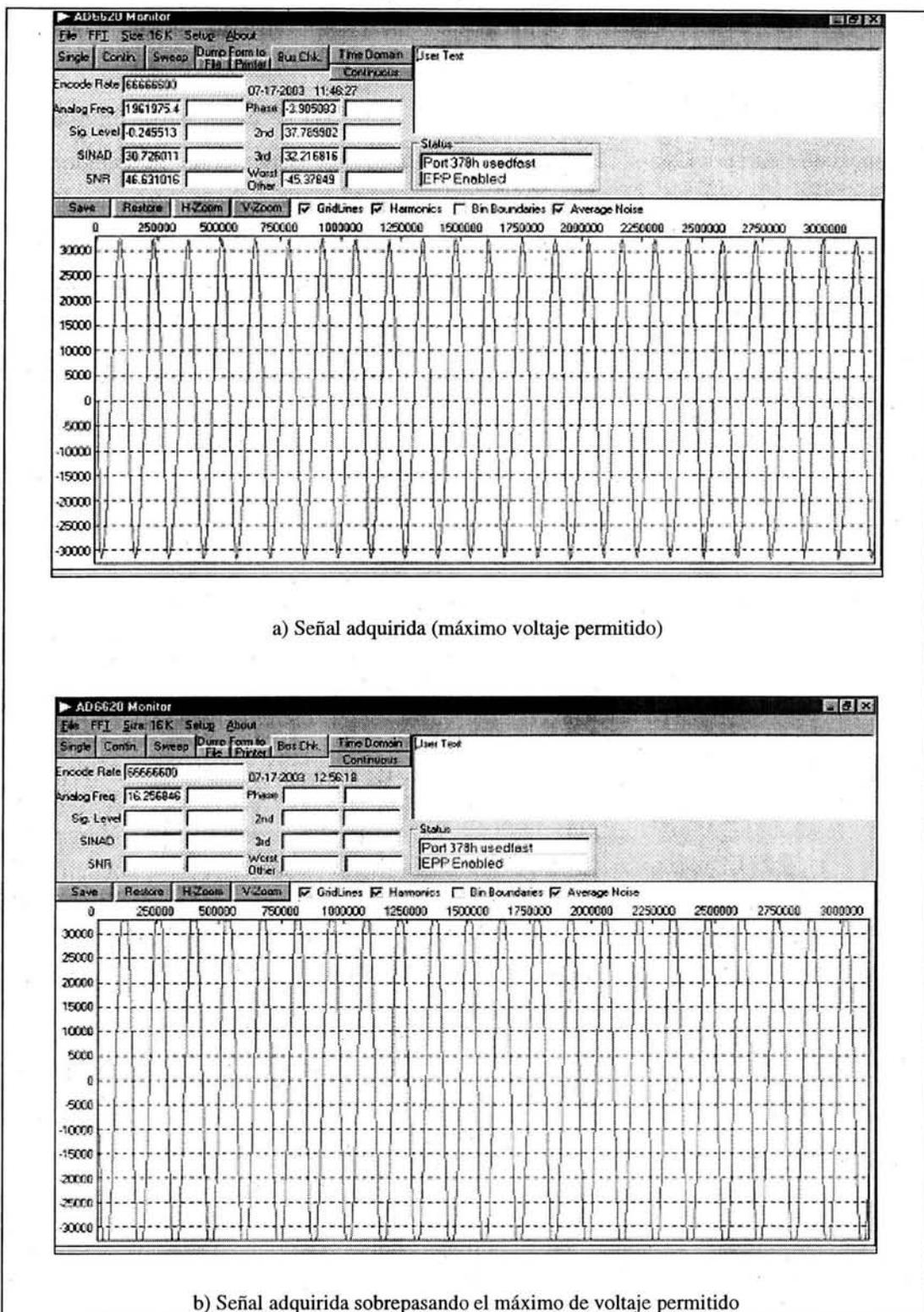
Figura 3.35: Adquisición con tasa de decimación = 16,384, Dominio de la frecuencia.

La relación señal a ruido respecto al ruido de fondo cae drásticamente hasta 30 dB, ya que ahora el ancho de banda donde se esparcen las componentes frecuenciales del ruido es excesivamente pequeño. Así, se incrementa el ruido de fondo en una gran proporción y se enciman todas sus componentes sobre la espiga de la frecuencia fundamental.

d) Saturación del convertor AD6644

Estas pruebas se realizaron con la finalidad de encontrar el voltaje de saturación del convertor. Como se deseaba evaluar al convertor, estas pruebas se realizaron en modo de operación *bypass*.

Las características de la señal de entrada fueron: señal senoidal con frecuencia de 2 MHz incrementando la amplitud hasta llegar a la saturación del convertor.



a) Señal adquirida (máximo voltaje permitido)

b) Señal adquirida sobrepasando el máximo de voltaje permitido

Figura 3.36: Pruebas de saturación del convertor AD6644

Los resultados obtenidos se observan en las dos gráficas comparativas de la Figura 3.36, en la primera (4.36a.) se varía la amplitud hasta llegar al máximo del

voltaje desplegado por el conversor pero sin saturarlo; y en la segunda (4.36b.) se satura el conversor al incrementar aún más el voltaje.

Puede verse que cuando se satura el conversor, éste comienza a “recortar” la señal de entrada ya que se ha sobrepasado su rango dinámico. El valor de amplitud pico a pico que satura al conversor (obtenido por medio de un acercamiento a la primera gráfica) es de aproximadamente 65,528, lo que corresponde de acuerdo a los factores de escalamiento encontrados para el modo de *bypass* a un valor de 1.6382Vpp.

3.3. Software de adquisición

Para la adquisición de las señales utilizadas en el desarrollo de esta tesis, se utilizaron dos tipos de software de adquisición; uno para cada propuesta de solución. El primero de ellos fue un software desarrollado por nosotros empleando como herramienta el software gráfico de programación LabVIEW y el segundo fue el software de adquisición propio de Analog Devices. Dichos programas se describen con mayor detalle a continuación:

3.3.1. Software de adquisición de LabVIEW

Para el desarrollo de la tesis se realizó un programa de adquisición de datos en LabVIEW denominado: *AdqCont-Startscan.vi*. La extensión “vi” es la otorgada por LabVIEW para identificar los programas realizados en este paquete de desarrollo. El programa fue utilizado para el proceso de adquisición de señales mediante el empleo del sistema AAB – NI PCI-6110.

A continuación se describe de manera general este programa de adquisición mediante el cuál se evaluó la primera alternativa presentada en este trabajo de tesis. De igual forma se describen los bloques funcionales que este programa contiene, así como los alcances y los tipos de datos utilizados en el mismo durante su desarrollo.

a) *AdqCont-Startscan.vi*

Este programa fue realizado con la finalidad de llevar a cabo las adquisiciones a partir de las cuáles se fundamenta el desarrollo de la tesis aquí presentada. Todos los resultados obtenidos mediante la tarjeta NI PCI-6110 (que se mostrarán en el capítulo 5) fueron adquiridos utilizando este programa de adquisición.

El programa *AdqCont-Startscan.vi* básicamente captura y guarda en disco la señal que ha sido procesada por la tarjeta NI PCI-6110.

El proceso de almacenamiento de la señal capturada permite que se realice posteriormente un proceso de detección en cuadratura empleando MATLAB.

Este programa realiza un proceso de captura de acuerdo con el número de muestras a ser leídas en cada ciclo de ejecución, es decir si se desean capturar 200,000 muestras y se capturan 20,000 muestras por cada ciclo de lectura, el programa tendrá que realizar 10 ciclos de ejecución para completar las 200,000 muestras deseadas. Es posible igualar el número de muestras a ser capturadas con el número de muestras a ser leídas para que, de esta manera, el proceso de adquisición se realice en un solo ciclo de lectura.

Mediante este programa es posible enviar al exterior, a través de la PFI seleccionada, la señal interna STARTSCAN, la cuál es utilizada como reloj por los circuitos de muestreo y retención. El STARTSCAN se encuentra presente durante el proceso de adquisición hasta que el programa concluye

Las muestras adquiridas, contenidas en el buffer de la tarjeta NI PCI-6110, son almacenadas en un archivo tipo texto, dentro del disco duro de la PC. Si se realizará una captura posterior y no se modificara la ruta destino del archivo de texto, las nuevas muestras serían concatenadas con el archivo ya existente. Una vez terminado el proceso de adquisición, el programa limpia el buffer de la tarjeta NI PCI-6110 para evitar así que existan muestras de capturas anteriores.

El programa se detiene una vez que se han capturado las muestras indicadas o al interrumpir el proceso de adquisición por medio de software

En la Figura 3.37, se muestra la pantalla desplegada en el ambiente LabVIEW para el programa *AdqCont-Startscan.vi*.

A continuación se muestra una descripción de cada uno de los parámetros desplegados en la pantalla de adquisición.

Dispositivo: Se introduce el número de dispositivo que identifica a la tarjeta de National Instruments que se esta utilizando para el proceso de captura. Este número le indica a LabVIEW cuál tarjeta será utilizada durante el proceso de adquisición. Para nuestro caso, la PC únicamente tiene conectada al bus PCI una sola tarjeta; por lo tanto este número siempre es uno.

Tipo de adquisición: Indica como será realizada la captura de información. Existen dos modos de realizarla: *modo continuo*, en el cuál la información es capturada y desplegada continuamente hasta que se detenga el programa manualmente mediante el botón *STOP* y *modo finito*, en donde el programa únicamente adquiere el número de muestras

indicado en la entrada *número de muestras a adquirir*, siendo estas las muestras que son desplegadas en la pantalla de adquisición.

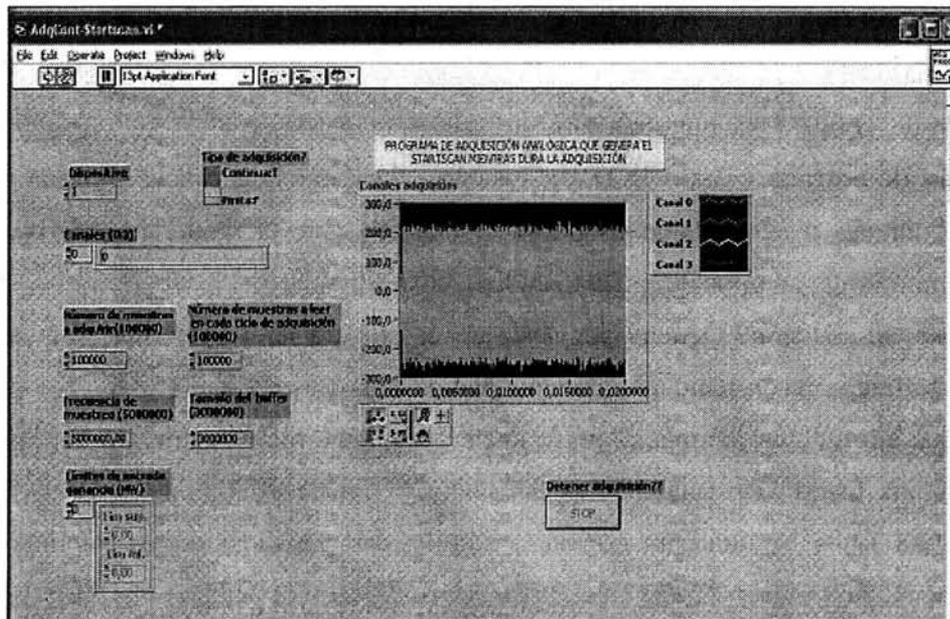


Figura 3.37: Pantalla de adquisición para el programa *AdqCont-Startscan.vi*

Canales (0:3): Determina cuál o cuáles serán los canales analógicos de la tarjeta NI PCI-6110 que serán utilizados durante el proceso de adquisición. En las pruebas realizadas solo se adquirió un solo canal, el canal 0, aunque se tiene la opción de utilizar hasta 4 canales simultáneamente.

Número de muestras a adquirir: Establece cuantas muestras serán adquiridas por el programa *AdqCon-Startscan.vi*. Esta entrada contiene un rango de valores de 1 a 5,000,000 el cuál es el tamaño máximo de muestras a adquirir por canal para el buffer de la tarjeta NI PCI-6110. En los experimentos realizados se adquirieron 100,000 muestras.

Número de muestras a leer en cada ciclo de adquisición: Indica cuantas muestras serán capturadas y por consecuencia leídas por cada ciclo en ejecución del programa. Se decidió que este número, así como el del número de muestras a adquirir, fuera el mismo para que los procesos de captura y lectura se realizaran en un sólo ciclo de ejecución y se evitara la pérdida de muestras adquiridas.

Frecuencia de muestreo: Determina cuál será la frecuencia de muestreo utilizada por la tarjeta durante la adquisición. Se utilizó la máxima frecuencia de muestreo de la tarjeta, la cuál es de 5 MHz.

Tamaño del buffer: Indica cuál será el tamaño del buffer de captura asignado por el programa. El buffer puede contener hasta 5,000,000 muestras por canal. Se reservó un espacio de 3,000,000 de muestras para las capturas realizadas.

Limites de entrada (ganancia HW): Establece cuál será la ganancia utilizada por la tarjeta durante la adquisición. Es posible establecer tanto el límite superior como el límite inferior de amplitud aceptado para la señal de entrada.

Detener adquisición: Detiene por software el proceso de adquisición. Esta acción puede ser realizada en cualquier momento durante el proceso de captura.

Canales adquiridos: Despliega gráficamente el número de muestras adquiridas para cada uno de los canales analógicos especificados en Canales (0:3).

La Tabla 3.6 muestra un resumen de las características de los parámetros de entrada.

Tabla 3.6: Tipos de datos utilizados por el programa AdqCont-Startscan.vi		
<i>Parámetro de adquisición</i>	<i>Tipo de Dato</i>	<i>Rango de valores</i>
<i>Dispositivo</i>	Entero de 16 bits	[-32768, 32767]
<i>Tipo de adquisición</i>	Booleano	True / False
<i>Canales (0:3)</i>	Arreglo de cadenas 1D	-
<i>Número de muestras a adquirir</i>	Entero 32 bits	$[-2.147 \times 10^6, 2.147 \times 10^6]$
<i>Número de muestras a leer en cada ciclo</i>	Entero 32 bits	$[-2.147 \times 10^6, 2.147 \times 10^6]$
<i>Frecuencia de muestreo</i>	Entero de precisión de 32 bits	$[-\infty, +\infty]$
<i>Tamaño del buffer</i>	Entero 32 bits	$[-2.147 \times 10^6, 2.147 \times 10^6]$
<i>Límites de ganancia</i>	Cluster	-
<i>Detener adquisición</i>	Booleano	True / False

En el diagrama de bloques de la Figura 3.38 se muestran los procesos realizados por el *AdqCont-Startscan.vi*.

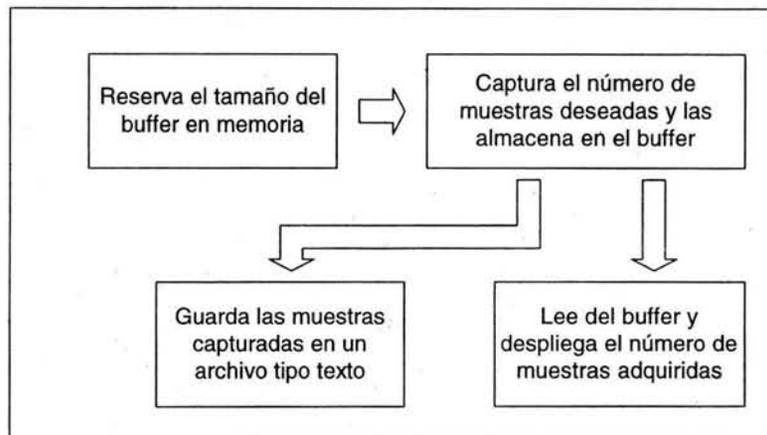


Figura 3.38: Procesos realizados por *AdqCont-Startscan.vi*.

b) *Software de adquisición para señales de Resonancia Magnética.*

La presente tesis está enfocada a establecer las bases de un sistema de adquisición de señales el cuál en un futuro cercano pueda ser empleado en equipos comerciales como los de Resonancia Magnética Nuclear (RMN), por ejemplo.

De esta forma, se pensó en ejemplificar, mediante el diseño de un programa de adquisición en Lab VIEW, la utilidad que el sistema AAB – NI PCI-6110 podría tener para la adquisición de señales de RMN, siendo este tipo de señales previamente estudiadas por el equipo de trabajo. El desarrollo de este programa se basa en una secuencia de adquisición de señales de RMN llamada “Secuencia de los Ecos de los Giros”, la cuál se describe a continuación de forma general, dejando al lector, si es de su interés, la investigación profunda del tema con la ayuda de la bibliografía recomendada, [3].

i) *Secuencia de los Ecos de los Giros¹¹:*

La secuencia de los ecos de los giros es una técnica que, aprovechando la propiedad de precesión de los átomos (precesión de Larmor) dentro de un campo magnético inducido, es usada para la adquisición de señales de RMN.

¹¹ Referencia Bibliográfica: [3]

En esta secuencia, la señal de respuesta de RM, llamada señal de Declinación de Inducción Libre, DIL, es generada a partir de un pulso de excitación en RF llamado pulso de 90° . La DIL declina rápidamente debido a la acción del desfase por la falta de homogeneidad en el campo magnético, entre otros efectos. Para evitar esto, se genera a continuación otro pulso, ahora llamado de 180° , que produce una señal de eco de la DIL, lo que genera una acción de refase. La señal de eco se detecta y posteriormente se analizan sus componentes. Este juego de impulsos se repite varias veces hasta que se adquieren suficientes datos para la formación de imágenes.

Conociendo este procedimiento, se procedió a desarrollar el programa que nos permitiera adquirir esta secuencia de señales.

La operación inicia mediante un pulso generado por el equipo en el momento en que se presenta el pulso de 90° (Figura 3.39), que funciona como trigger para el programa, de tal manera que adquiera uno de los canales del sistema desarrollado (canal 1). Al concluir el pulso de 90° , la RMN genera la señal DIL, que es adquirida, mostrada y almacenada en el otro canal del sistema (canal 2). Al declinar la señal DIL, es necesario capturar el pulso de 180° (canal 1), el cual sirve para generar la señal de eco, que se somete al mismo proceso que la señal DIL en el canal 2. Como este proceso puede ser repetido varias veces, dependiendo de la cantidad de información que se requiera, el programa puede ser modificado para guardar tantas muestras como sea necesario de tal forma que se pueda, a la larga, originar la imagen de RMN.

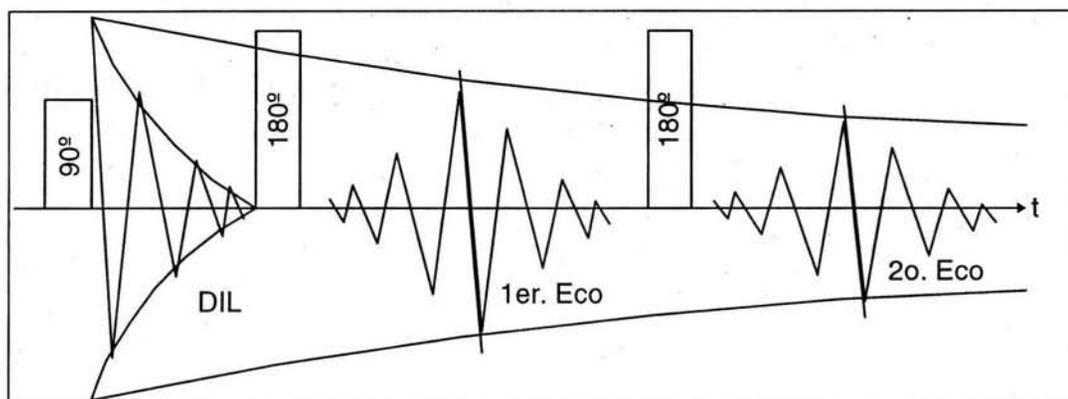


Figura 3.39: Secuencia de los ecos de los giros.

ii) RMN-FINAL.vi

El programa que realiza el proceso de adquisición descrito, es llamado *RMN-FINAL.vi* y permite, como se explicó, la adquisición de dos o más canales

analógicos. A diferencia del *AdqCont-Startscan.vi*, este programa inicializa la adquisición una vez que se detecta la presencia de un trigger analógico, el cuál es utilizado como fuente de sincronización durante la adquisición. Dicho trigger posee distintos parámetros que pueden ser modificados directamente en la pantalla principal del programa; estos parámetros serán comentados a detalle más adelante. El proceso de adquisición se realiza de manera continua e iterativa hasta que se deje de detectar un trigger analógico en el canal PF10 o hasta que la adquisición sea detenida de manera manual mediante el botón STOP. Una vez terminado el proceso de adquisición, el programa limpia el buffer de la tarjeta NI PCI-6110 para evitar así que existan muestras de capturas anteriores.

El *RMN-FINAL* captura y guarda en un arreglo el número de muestras indicadas en la pantalla principal. Así, si se desean capturar 100,000 muestras en los dos canales analógicos (canal 0 y 1), el arreglo tendrá dos renglones con 100,000 columnas. A partir de este arreglo, el programa extrae únicamente el número de milisegundos de adquisición que son configurados en la parte denominada SECUENCIA DE ADQUISICIÓN de la pantalla principal. Este número de muestras son graficadas y guardadas en un archivo tipo texto, por canal, es decir, se guarda un archivo por cada canal de adquisición y se grafica de forma independiente cada uno de ellos en una pantalla de adquisición distinta.

Ya que el programa es iterativo, ante la continua presencia de un trigger analógico, los procesos de captura, graficación y guardado se continúan realizando también de una forma iterativa hasta que se detiene la adquisición. Cabe aclarar que en el proceso de guardado, las nuevas muestras adquiridas son anexadas a las muestras previas, al final del archivo existente.

De manera similar al programa *AdqCont-Startscan.vi*, el *RMN-FINAL.vi*, enruta a través de un PFI la señal interna STARTSCAN que es utilizada como reloj por los circuitos de muestreo y retención del AAB; el enrutamiento externo de esta señal se lleva a cabo únicamente durante el proceso de adquisición, por lo que una vez detenido el proceso el STARTSCAN desaparece de la PFI de salida.

La pantalla principal de este programa de adquisición, realizada en el ambiente de programación LabVIEW, se despliega en la Figura 3.40.

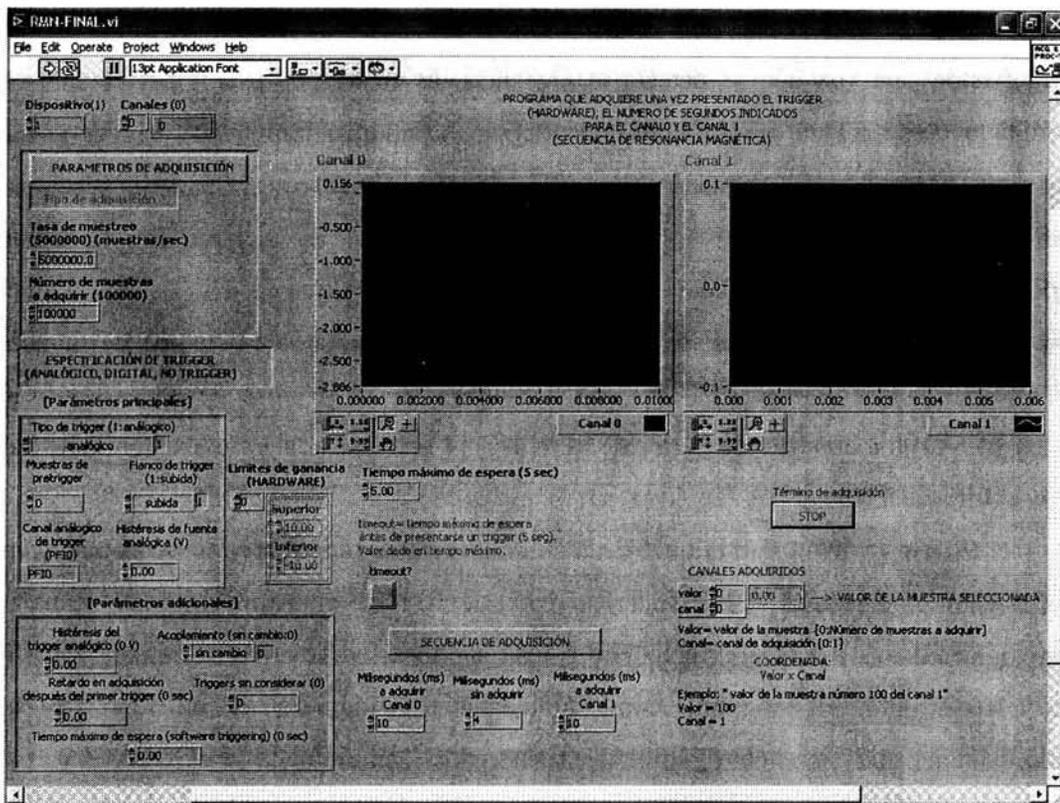


Figura 3.40: Pantalla de adquisición del programa RMN-FINAL.vi.

Se muestra a continuación una descripción detallada de cada uno de los parámetros de adquisición que pueden ser manipulados por el usuario en la pantalla principal. Algunas funciones no son descritas debido a que tienen el mismo propósito que en el programa *AdqCont-Startscan*, descrito anteriormente.

Parámetros de Adquisición

Tasa de muestreo: Determina cuál será la frecuencia de muestreo utilizada por la tarjeta de adquisición. Es posible utilizar hasta una tasa de muestreo de 5 MHz para la tarjeta NI PCI-6110.

Número de muestras a adquirir: Establece cuantas muestras serán adquiridas por el programa *RMN-FINAL.vi*. Los posibles valores para este parámetro son: de 1 a 5,000,000, el cuál corresponde al tamaño del buffer de la tarjeta NI-PCI-6110.

Especificación de Trigger

Parámetros principales

Tipo de trigger: Indica cual es la naturaleza física del trigger externo a ser utilizado; este parámetro esta configurado por default como trigger analógico.

Muestras de pretrigger: Establece el número de muestras que serán adquiridas antes de que se detecte la presencia del trigger externo. Este valor puede llegar hasta 5,000,000.

Flanco de trigger: Permite indicar cuál flanco del trigger será utilizado para iniciar y sincronizar la adquisición, es posible utilizar el flanco de bajada, de subida o ignorar el flanco del trigger externo.

Canal analógico de trigger: Establece cual es el canal externo que será utilizado como fuente de entrada para el trigger externo. Por default el programa esta configurado para detectar el PFIO como canal analógico de trigger, ya que es el único que puede ser usado por la tarjeta NI-PCI-6110 para tal objetivo.

Histéresis de la fuente analógica: Indica cuál es el nivel de voltaje que debe ser sobrepasado para iniciar el proceso de adquisición, en cualquiera de los canales analógicos a ser adquiridos.

Parámetros adicionales

Histéresis del trigger analógico: Establece el nivel de voltaje a ser sobrepasado por el trigger externo analógico para iniciar el proceso de adquisición.

Acoplamiento: Establece el tipo de acoplamiento físico que será realizado entre la tarjeta de adquisición y la fuente analógica externa de trigger. El acoplamiento puede ser en DC o AC.

Retardo en adquisición después del primer trigger: Indica el número de segundos que espera la tarjeta para iniciar el proceso de adquisición una vez que ha sido detectado el trigger externo analógico.

Triggers sin considerar: Establece el número de triggers que serán detectados pero a la vez ignorados antes de empezar el proceso de adquisición.

Tiempo máximo de espera (software triggering): Determina el máximo tiempo permitido de espera para detectar un trigger externo. Esta opción esta referida a una adquisición que utiliza un trigger externo de software, por lo que este parámetro no tiene efecto alguno para la tarjeta NI PCI-6110 que únicamente acepta un trigger externo de tipo analógico.

Limites de ganancia (Hardware): Indica cuál será la ganancia otorgada por la tarjeta durante la adquisición. Es posible establecer tanto el límite superior como el límite inferior de amplitud aceptado para la(s) señal(es) de entrada.

Tiempo máximo de espera: Establece, en segundos, el máximo tiempo de espera de un trigger externo analógico; si se cumple este plazo y no se ha detectado trigger alguno, el programa *RMN-FINAL.vi* establece un aviso de error en el indicador *timeout*.

Secuencia de adquisición

Milisegundos a adquirir (canal 0): Determina el número de milisegundos que serán extraídos del total de muestras adquiridas para el canal 0 (número de muestras a adquirir). Estos milisegundos de adquisición indicados serán graficados en la pantalla de adquisición del canal 0 y serán guardados en un archivo tipo texto.

Milisegundos sin adquirir: Establece el número de milisegundos que serán discriminados del arreglo que contiene el total de muestras adquiridas. Este número de milisegundos son contabilizados a partir del número de milisegundos a ser adquiridos para el canal 0 (Milisegundos a adquirir canal 0).

Milisegundos a adquirir (canal 1): Establece el número de milisegundos que serán extraídos del total de muestras adquiridas para el canal 1 (número de muestras a adquirir). Estos milisegundos de adquisición indicados serán graficados en la pantalla de adquisición del canal 1 y serán guardados en un archivo tipo texto. Este número de muestras a ser adquiridas para el canal 1 son contabilizadas a partir de del número de milisegundos sin adquirir.

Canales adquiridos

Canales adquiridos: Muestra en un arreglo, cuyas dimensiones son [canales, número de muestras adquiridas], el contenido de los canales analógicos que han sido adquiridos. Este parámetro representa de hecho el contenido de los archivos tipo texto que son guardados para cada canal de adquisición. Para conocer el valor en particular de una muestra, es necesario indicar el valor de la muestra que desea ser conocida así como su canal de adquisición; el valor que coincida con estas dos coordenadas es mostrado como indicador del propio arreglo (valor de la muestra seleccionada).

Término de adquisición: Permite detener inmediatamente, de manera manual y por medio de una interrupción en hardware, el proceso de adquisición en curso. Es la única forma de detener el programa de adquisición siempre y cuando no se haya presentado un error durante el proceso de adquisición.

Canal 0: Muestra de una manera gráfica el total de muestras que fueron extraídas para el canal analógico de adquisición cero (Milisegundos a adquirir canal 0).

Canal 1: Muestra de una manera gráfica el total de muestras que fueron extraídas para el canal analógico de adquisición uno (Milisegundos a adquirir canal 1).

En el diagrama de bloques de la Figura 3.41, se muestra la secuencia de procesos que realiza el programa.

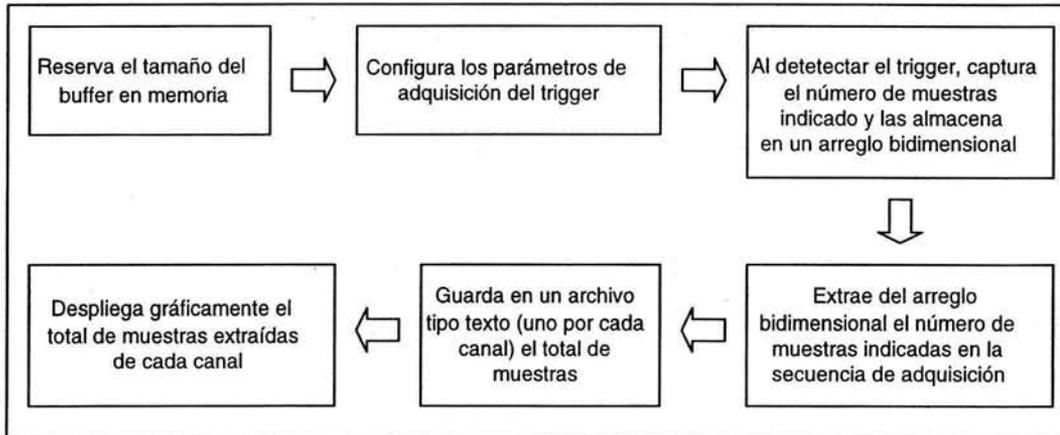


Figura 3.41: Procesos realizados por el programa *RMN-FINAL.vi*.

3.3.2. Software de adquisición de Analog Devices

El sistema AD6644 – AD6620, a diferencia de sistema anterior, consta de un programa de adquisición propio de la tarjeta de evaluación del 6620, desarrollado por Analog Devices. Este programa consta de un solo archivo ejecutable que permite correr el software de monitoreo y control de la tarjeta de adquisición AD6620, la cual es controlada a través del puerto paralelo de la PC.

En general, el programa de adquisición consta de 2 ventanas: una es el “*AD6620 monitor*” y la otra es el “*AD6620 Controller*”. Cada una de ellas permite modificar distintos parámetros de adquisición del AD6620. A continuación se describirá la operación de cada una de estas ventanas, para su mejor comprensión.

a) *AD6620 Monitor Program*

El *AD6620 Monitor Program* monitorea y procesa la información capturada desde la FIFO. La Figura 3.42, muestra la ventana que sirve de interfase con el usuario, desplegada por el *monitor program*

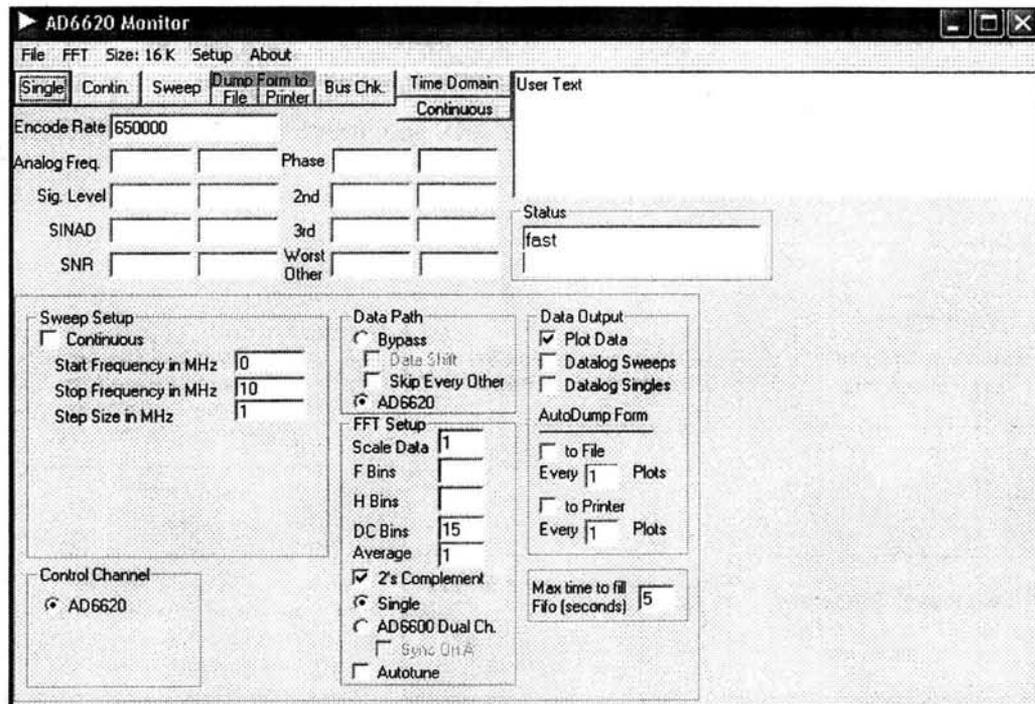


Figura 3.42: AD6620 Monitor Program.

Los parámetros principales que pueden ser modificados, por medio de esta ventana, para los fines de la presente tesis se describen en seguida. Para un análisis mayor de todas las posibilidades que el *Monitor Program* posee, se recomienda al lector revisar la bibliografía marcada con el número [25].

File

Dump form to printer. Imprime la pantalla a la impresora determinada.

Dump form to file. Salva la pantalla como mapa de bits

Exclude. Permite remover una señal de interferencia de la gráfica.

Show I vs Q plot. Permite visualizar la componente en fase (I) y en cuadratura (Q), ya sea en dos o tres dimensiones

Exit. Sale del Monitor Program.

FFT

Single. Carga un bloque de información de la FIFO, obtiene la FFT y despliega el espectro. La información puede ser salvada mediante el botón **Save**. La información es capturada directamente del conversor A/D o de la salida del AD6620.

Continuous. Lo mismo que **Single** pero se realiza continuamente.

FFT Size

1K, 2K, 4K, 8K, 16K, 32K, 64K. Establece el tamaño de la FFT que será obtenida. Las opciones de 32K y 64K no son válidas a menos que se tenga el circuito U202.

Setup. Permite al usuario cambiar entre el modo gráfico y el modo de establecimiento los parámetros.

Bus Chk. Proporciona un indicador visual para comprobar que se esta descargando información válida del AD6620. Los posibles valores son: Xs, 1s, y 0s. Estos valores son desplegados en **Status** para indicar los niveles lógicos presentes: "1" bit siempre es lógico 1, a "0" bit siempre es lógico 0, y "X" indica valor fluctuante.

Time Domain. Carga un bloque de información y lo grafica. Es posible realizar un zoom. La información puede ser guardada con el botón **Save** o ser capturada continuamente mediante el botón **Continuous**.

Encode Rate. Despliega la tasa de muestreo en modo *bypass* o despliega la frecuencia de muestreo decimada en el modo 6620.

Analog Freq. Se asume una prueba de un solo tono. Usando **Encode Rate** y los datos calculados con la FFT, se despliega la frecuencia calculada del tono más grande del espectro.

Sig Level. Se despliega la amplitud relativa de acuerdo al tono más grande del espectro.

SINAD. Despliega la relación Señal a Ruido y Distorsión de los datos procesados, de acuerdo a la descripción realizada en el anexo b.

SNR. Despliega la relación Señal a Ruido de los datos procesados respecto a la señal portadora, de acuerdo a la descripción realizada en el anexo b.

Phase. Despliega la información de fase de la señal más grande en la FFT calculada.

2^{do}. Despliega el nivel del 2^{do} armónico de la señal más grande en el espectro. Esto es relativo a la señal más grande (dBc).

3^{er} Despliega el nivel del 3^{er} armónico de la señal más grande en el espectro.

Worst Other. Despliega el nivel del siguiente armónico con mayor amplitud del espectro. Medido relativo a la escala total (dBfs).

Sweep Setup

Continuous. Cuando se encuentra seleccionado, se realiza un barrido continuo.

Data Path

La información capturada por la FIFO puede provenir directamente del conversor A/D o de la salida del AD6620. Estas opciones determinan que tipo de datos son capturados por la FIFO.

Bypass. Cuando se habilita, la FIFO se llena con datos provenientes directamente del conversor A/D (no se usa el AD6620).

AD6620. Al ser seleccionada la FIFO se llena con datos provenientes de la salida del AD6620.

FFT Setup. Se asume una medición de un solo tono.

Scale Data. La información capturada es multiplicada por un escalar.

Average. Establece el número de datos a ser promediados en cada cálculo de FFT.

2's Complement. Cuando es seleccionado, los datos se toman como complemento a 2.

Single. Entrada al AD6620 de un sólo canal.

AD6620 Dual Ch. Entrada al AD6620 es dual.

Autotune. Sintoniza el AD6620 a la frecuencia más grande de la señal en el espectro cuando el programa calcula una FFT.

Data Output

Plot Data. Los datos no son graficados si no se selecciona. Se usa para mejorar la velocidad de adquisición.

Fifo timeout. Determina el tiempo máximo que espera del software para recibir datos. Por default son 5 segundos.

Graphic Options. Las siguientes opciones aparecen cuando la gráfica es visible.

Harmonics. Indica la frecuencia fundamental así como del 2^{do} al 6^{to} armónico. Coloca su número correspondiente sobre la gráfica.

Average Noise. Coloca una línea horizontal indicando el ruido promedio de fondo.

Save. Salva los datos que dan origen a la gráfica como un archivo tipo texto.

b) AD6620 Controller Program

El *Controller Program* controla y envía la información al AD6620 cuando se activa la casilla AD6620 en el apartado *setup* del *Monitor Program*. La Figura 3.43 muestra la ventana desplegada por *Controller Program*.

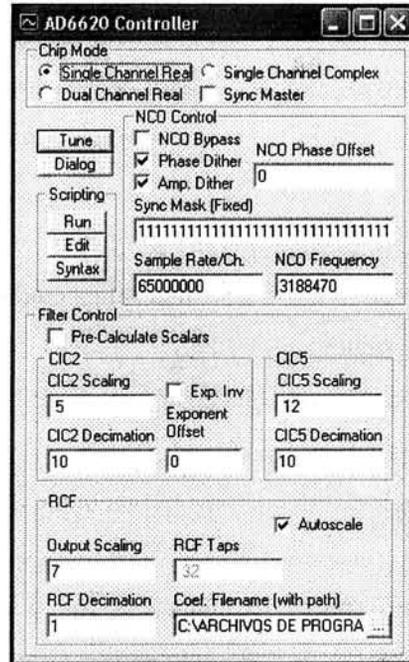


Figura 3.43: AD6620 Controller Program.

Chip Mode: Indica cuál es la forma de operación del AD6620.

Single Channel Real. Adquiere un solo canal real.

Single Channel Complex. Adquiere un sólo canal complejo.

Dual Channel Real. Selecciona el modo programado.

NCO Control

NCO Bypass. Al ser seleccionado, el oscilador numérico complejo del AD6620 es ignorado.

Phase Dither. Al ser seleccionado se habilita el Dither de fase del oscilador del AD6620.

Amp. Dither. Al ser seleccionado se habilita el Dither de amplitud del oscilador.

Sample Rate/Ch. Establecer la frecuencia del reloj del AD6620.

NCO Frequency. Establece la frecuencial para el NCO.

Filter Control

Pre-Calculate Scalars. Al ser seleccionado, el software calcula los valores de escalamiento de CIC2 y CIC5 para asegurar que no exista recorte en la amplitud de la señal (“clipping”). Si no esta seleccionado, los valores introducidos en CIC2 y CIC5 Scaling son utilizados.

CIC2 Scaling. Permite introducir el valor de escalamiento para CIC2.

CIC2 Decimation. Permite establecer la tasa de decimación para el filtro CIC2, los valores posibles son 1 a 16.

CIC5 Scaling. Permite establecer el factor de escalamiento para CIC5.

CIC5 Decimation. Establece la tasa de decimación del filtro CIC5, los valores posibles son de 1 a 32.

RCF

Output Scaling. En modo de 16 bits, determina cuál de los 23 bits de salida son salida para el puerto paralelo.

RCF Decimation. Permite establecer la tasa de decimación para el filtro RCF, los valores permitidos son de 1 a 32.

RCF Taps. Despliega el número de derivaciones del filtro (“taps”) usadas en RCF.

Coef. Filename (with path). Establece la ruta y el nombre del archivo de configuración del AD6620 a ser cargado al oprimir el botón **Tune**.

Autoscale. Al ser seleccionado, los coeficientes cargados por el archivo son escalados al máximo rango del filtro RCF (20-bits).

Tune Una flecha en el botón **Tune** parpadea cuando algún parámetro ha sido modificado en el *AD6620 Controller Program*. Esto indica que el AD6620 debe ser actualizado oprimiendo el botón **Tune**.

Run. Corre un archivo tipo script para controlar el software.

4. RESULTADOS EXPERIMENTALES

A grandes rasgos, la idea principal de esta tesis consiste en procesar señales pasobanda de alta frecuencia utilizando la técnica de submuestreo, con la cuál se pretende traer las señales desde su alta frecuencia original hasta banda base y manipular estas señales mediante tasas de muestreo pequeñas en comparación a las que serían necesarias si dichas señales fueran tratadas según el teorema de Nyquist, para señales pasobajas.

Por ejemplo, si se considera una señal pasobanda con una frecuencia central (f_c) de 200MHz y un ancho de banda (BW) de 500kHz, como la mostrada en la Figura 4.1:

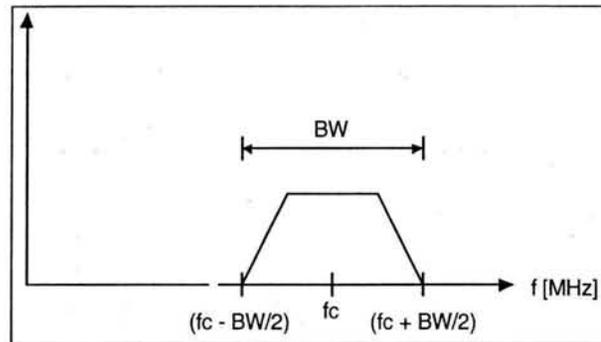


Figura 4.1: Espectro en frecuencia de una señal pasobanda con $f_c = 200$ MHz.

Entonces, para satisfacer el Teorema de Nyquist, dicha señal debería de ser muestreada, como mínimo, al doble de su frecuencia máxima, es decir: $(200.25 \text{ MHz})(2) = 400.5 \text{ MHz}$, lo que implica que $f_s \geq 400.5 \text{ MHz}$; la cuál es una tasa de muestreo sumamente elevada, para los actuales conversores A/D de alta resolución, pues aunque existen conversores que trabajan a frecuencias de hasta dos gigahertz, su resolución es muy pobre, limitando en gran medida su uso generalizado.

En cambio si dicha señal es tratada como una señal pasobanda, la frecuencia mínima de muestreo debe ser al menos el doble de ancho de banda ocupada por la señal. Para este caso, el ancho de banda abarca de 199.75 a 200.25 MHz, es decir: $BW = 200.25 - 199.75 = 0.5 \text{ MHz}$, lo que daría una frecuencia de muestreo determinada de la forma siguiente:

$$f_s \geq (2)(0.5 \text{ MHz}) \text{ entonces } f_s \geq 1 \text{ MHz}$$

Al comparar estos dos resultados se observa que la tasa de muestreo requerida disminuye 400 veces al tratársele como una señal pasobanda. De esta forma es posible

realizar este proceso de muestreo con un conversor de baja frecuencia de muestreo, alta resolución y bajo costo.

Para realizar este proceso de traslación en frecuencia se contó con 2 alternativas de solución: utilizar el sistema Adaptador de Ancho de Banda - tarjeta múlti funcional NI PCI-6110 (ver apartado 3.1), o el sistema AD6644 – AD6620 (ver apartado 3.2).

Para la elaboración de esta tesis se realizó el proceso de traslación mediante ambas formas para comparar tanto ventajas como desventajas encontradas en cada uno de estas dos técnicas de adquisición.

4.1. Tipos de experimentos realizados

Se desarrollaron principalmente 2 tipos de experimentos que nos permitieron aplicar técnicas de submuestreo al procesamiento de señales: el traslado en frecuencia de una señal portadora sin modulación y el traslado en frecuencia de una señal modulada. Dichos experimentos fueron realizados bajo las mismas circunstancias en ambas alternativas de solución, ya que cada uno de los sistemas empleados cuenta con características diferentes, con lo que es posible evaluar las respuestas dadas por cada uno de ellos.

La prueba básica a realizar para comprobar la operación de los sistemas de adquisición, fue el traslado en frecuencia de una señal portadora senoidal. De ella se desprende un segundo tipo de prueba: el traslado de una señal modulada; con la cual comprobaremos la validez de la aplicación del submuestreo y de un receptor digital para recuperar el mensaje o señal modulada. A continuación se describen estas pruebas y se analizan sus resultados.

4.2. Traslado en frecuencia de una señal portadora

Objetivo de la prueba: Trasladar en frecuencia la señal portadora senoidal; desde su frecuencia central original a su correspondiente frecuencia en banda base (frecuencia cero), empleando submuestreo. Esta señal recibe el nombre de portadora debido a que será utilizada como tal dentro de las señales moduladas que se emplearán para la realización de experimentos posteriores.

Antes de comenzar, cabe mencionar una de las diferencias más notables entre ambos sistemas de adquisición: el software. Como se explicó en el capítulo anterior, mientras que la tarjeta de Analog incluye su propio *software* el cual, además de adquirir, realiza el traslado de frecuencia a banda base modificando únicamente algunos

parámetros dentro de él; en la tarjeta National se tuvo que realizar un programa que nos permitiera realizar la adquisición de los datos en LabVIEW y otro en MATLAB que nos permitiera manipular los datos y poder así visualizarlos en el dominio de la frecuencia. Sin la ayuda de MATLAB la comparación directa de los resultados no habría sido posible.

4.2.1. Sistema AAB – NI PCI-6110

Para este experimento se utilizaron ambos circuitos *sample & hold*, incluidos en el adaptador de ancho de banda implementado. Se identificó cada uno de ellos como SH1 y SH2, buscando de esta forma determinar cuál sería el que respondería mejor durante el proceso de muestreo pasobanda, es decir, cual realizaría un mejor traslado en frecuencia. Cabe mencionar que ambos circuitos integrados se encontraban conectados en las mismas condiciones. El efectuar la comparación entre ellos únicamente se realizó con el objetivo de corroborar la consistencia de los resultados obtenidos. Así, se muestreo una señal senoidal pasobanda según el diagrama mostrado en la Figura 3.14 del capítulo anterior. El experimento tuvo las siguientes características:

- ❖ Voltaje de la señal de entrada = 200 mVpp
- ❖ Frecuencia de la señal de entrada = 207.3 MHz
- ❖ Número de muestras a adquirir: 100,000.
- ❖ Frecuencia de muestreo: 5,000,000 Hz
- ❖ Tipo de ganancia de hardware: ajustable
- ❖ Canal de adquisición: canal 0

A continuación se muestra un diagrama de bloques del experimento realizado.

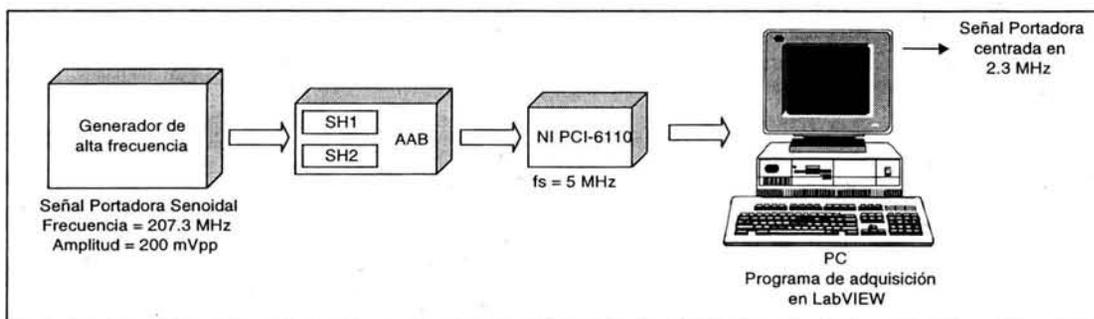


Figura 4.2: Diagrama de conexiones para el sistema AAB – NI PCI-6110

Al realizar el experimento con el primer circuito de muestreo y retención (SH1) se obtuvo la siguiente adquisición en el programa desarrollado en LABVIEW.

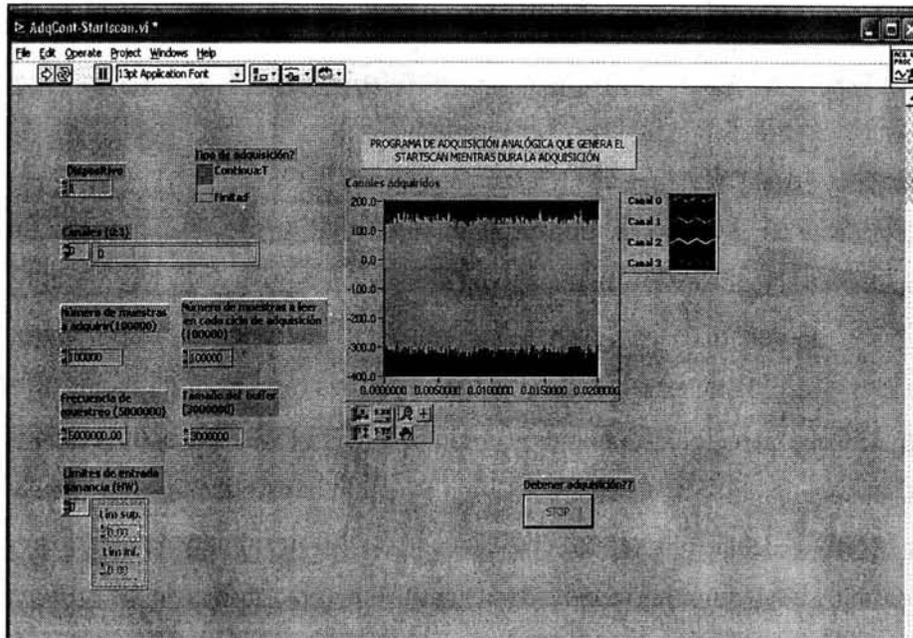


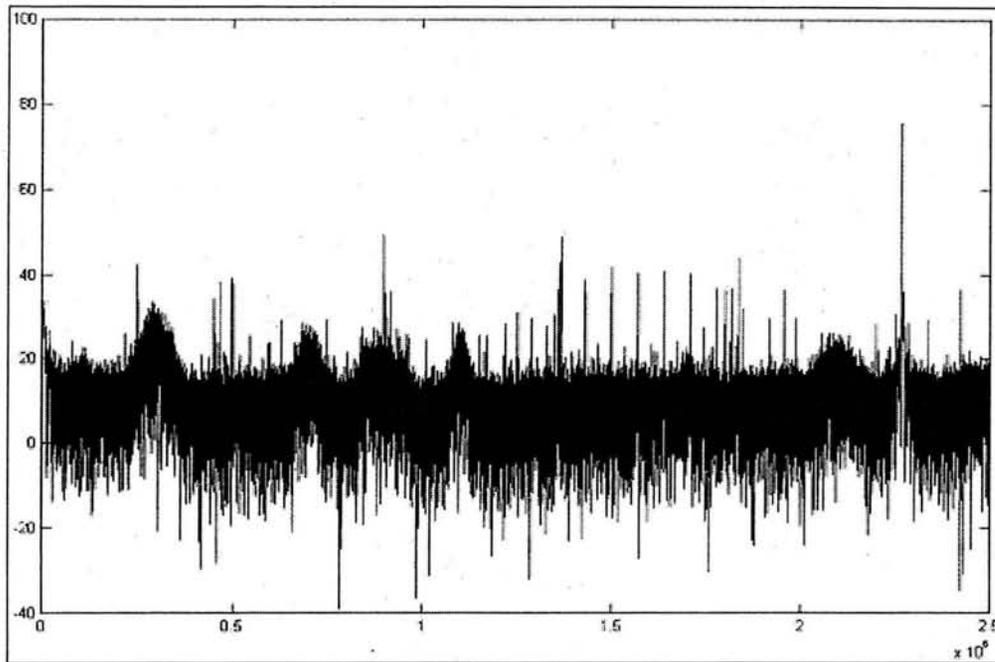
Figura 4.3: Adquisición de la señal portadora empleando el SH1

La señal adquirida mediante el programa y mostrada en la Figura 4.3, va de -300 mV a 120 mV, lo que nos da una amplitud de 420 mVpp que representa casi el doble del voltaje de entrada de la señal portadora.

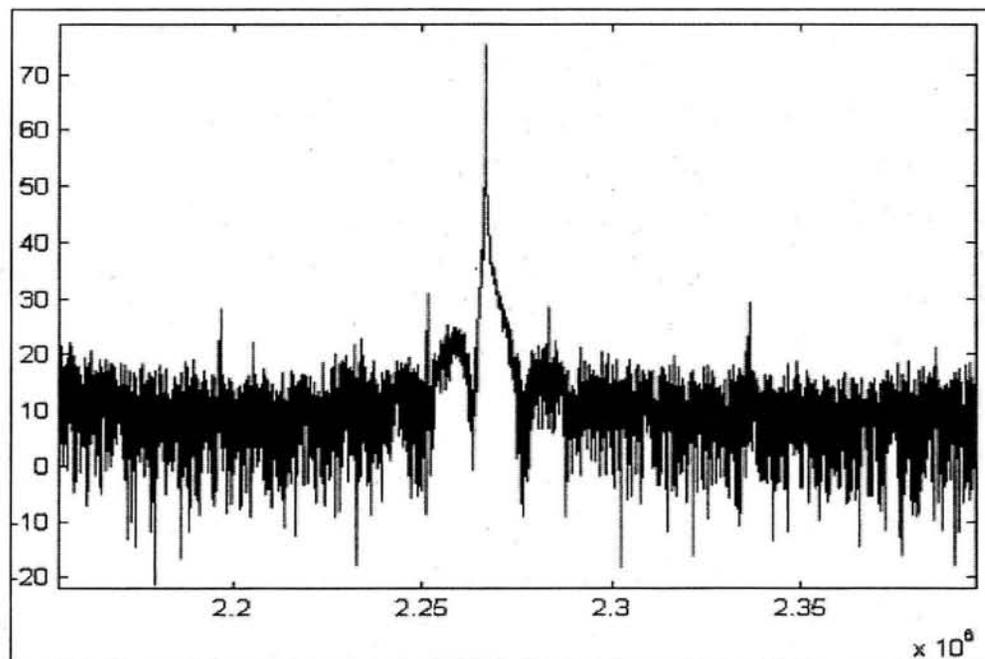
Para comprobar que la señal adquirida correspondía a la señal portadora de 207.3 MHz, se obtuvo el espectro de la señal (Figura 4.4a.). En él, se muestra una espiga principal, sin armónicos visibles, ubicada a 2.27 MHz (Figura 4.4b.). La transformada inversa de Fourier de una espiga corresponde a una señal senoidal, que en este caso representa la señal original introducida, la cual, debido a la adaptación del ancho de banda realizada antes de la adquisición, se encuentra ahora centrada en una baja frecuencia. Debido a que el AAB realizó un proceso de muestreo a 5 MHz, utilizando el múltiplo localizado en 205 MHz, se trajo la señal al ancho de banda detectable de la PCI-6110 (5MHz). La señal portadora tiene una frecuencia de 207.3 MHz por lo tanto durante el proceso de muestreo esta quedó centrada en la diferencia de estos dos valores, es decir, 2.3 MHz.

Como la señal capturada esta localizada en 2.27 MHz, existe una discrepancia respecto al valor teórico calculado. Esta discrepancia puede deberse a las variaciones de

frecuencia del generador de señales o a errores realizados al momento de medir la frecuencia del generador en el osciloscopio.



a) Espectro desplegado en Matlab, SH1



b) Acercamiento a la espiga principal del espectro

Figura 4.4: Espectro de la señal portadora recuperada, SH1

La relación señal a ruido obtenida entre la componente fundamental del espectro y el ruido de fondo del mismo es de 60dB.

De la misma forma, al realizar el experimento utilizando el segundo circuito de muestreo y retención 2 (SH2) y el programa hecho en LabVIEW se obtuvo la adquisición mostrada en la Figura 4.5.

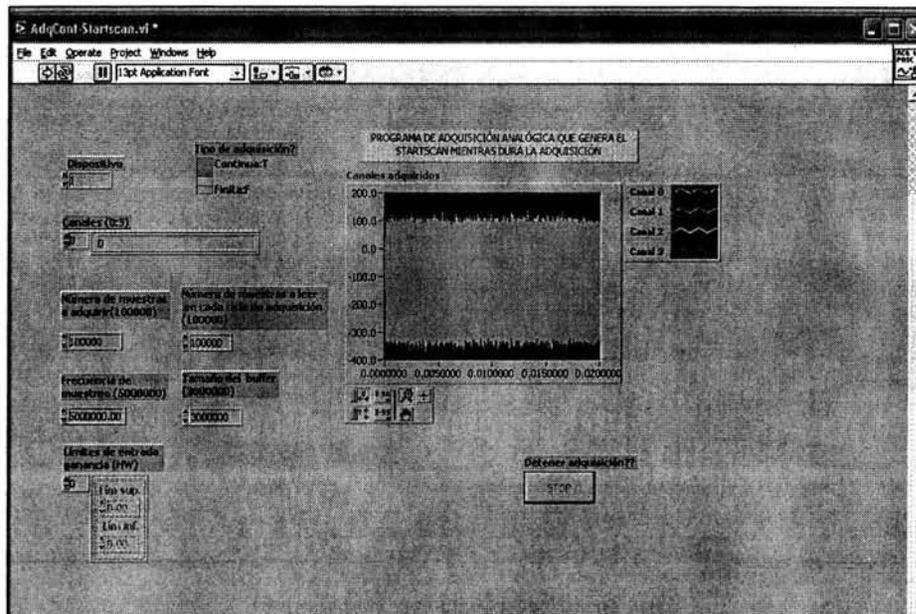
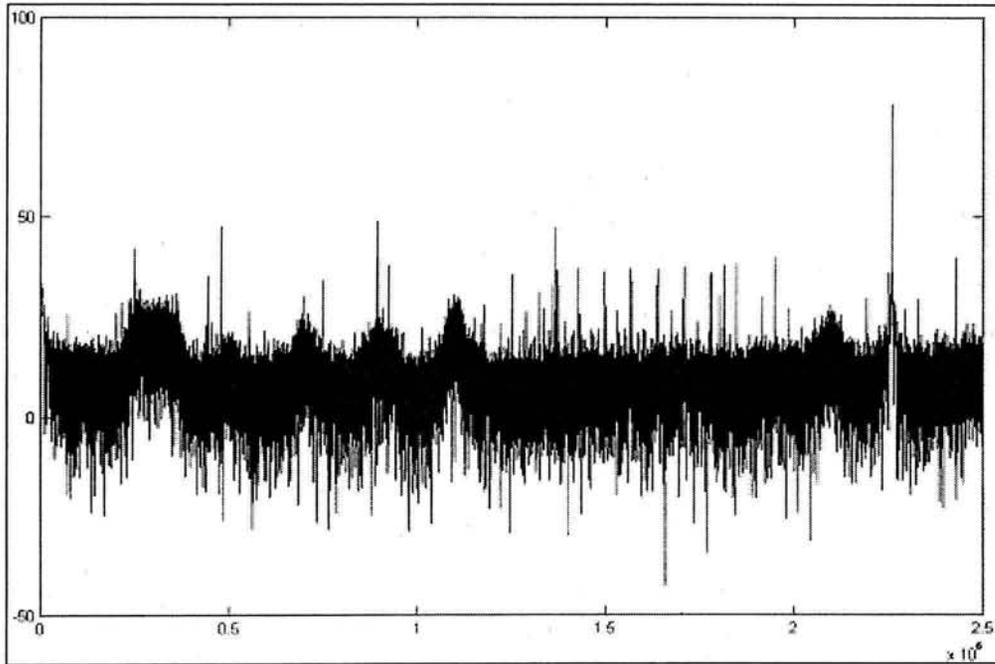


Figura 4.5: Adquisición de la señal portadora empleado el SH2

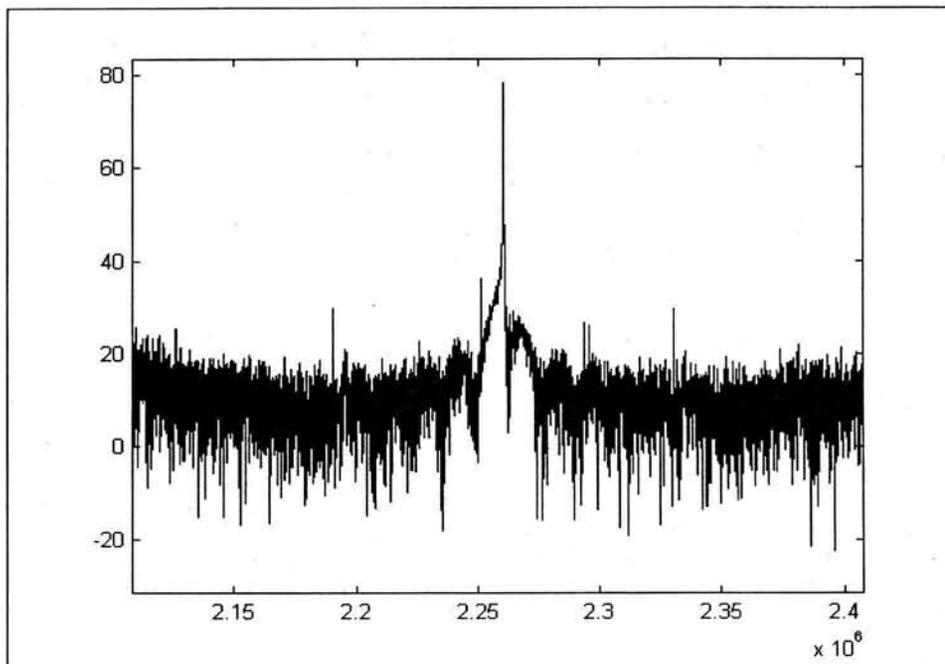
La amplitud de la señal capturada oscila entre -320 mV y 100 mV lo que nos da una amplitud total de 420 mVpp la cuál es la misma que la capturada con el SH1.

A continuación, en la Figura 4.6, se presenta el espectro obtenido a partir de los datos guardados por el programa de adquisición en LabVIEW. Dicho espectro fue obtenido con MATLAB y con el cual se comprueba la afirmación anterior.

Mediante el proceso de muestreo realizado por la tarjeta de adquisición, la señal es trasladada al ancho de banda de 5 MHz de la tarjeta NI PCI-6110. Al igual que con el experimento anterior, puede observarse que la señal senoidal obtenida sufrió un desplazamiento en frecuencia. La señal portadora esta localizada en 2.27 MHz (Figura 4.6b.). Nuevamente existe una pequeña variación con respecto al valor teórico obtenido, atribuido a las mismas razones que con el SH1. Dicha variación no es significativa (1.3%). La SNR entre el ruido de fondo del espectro y la componente fundamental de la señal portadora es de 60 dB, por lo que los resultados obtenidos en los dos circuitos de muestreo y retención utilizados son consistentes.



a) Espectro desplegado en Matlab, SH2



b) Acercamiento a la espiga principal del espectro

Figura 4.6: Espectro de la señal portadora recuperada, SH2

El hecho de que en ambos casos se obtengan los mismos resultados, nos habla de que el adaptador de ancho de banda es consistente en cada uno de sus canales de adquisición.

4.2.2. Sistema AD6644 – AD6620

Para poder realizar una comparación efectiva entre ambos métodos de adquisición, se realizó el mismo experimento anterior pero ahora empleando la tarjeta AD6620 conectada al conversor AD6644. Aunque las condiciones de entrada fueron las mismas, ciertas condiciones de adquisición variaron debido a las propias características de la tarjeta.

El experimento tuvo las características siguientes:

- ❖ Voltaje de la señal de entrada = 200 mVpp
- ❖ Frecuencia de la señal de entrada = 207.3 MHz
- ❖ Número de muestras a adquirir: 16K = 16,384 muestras (limitante de hardware)
- ❖ Frecuencia de muestreo de adquisición: 66,666,600 Hz
- ❖ Canal adquirido: canal único.

Cabe señalar que para esta tarjeta de adquisición las pruebas se realizaron en los dos modos de operación posibles de la misma, es decir en modo 6620 y en *bypass*, con la finalidad de documentar los diferentes procesos que sigue la señal en sus dos modos de operación.

El diagrama de conexiones que se realizó fue el siguiente:

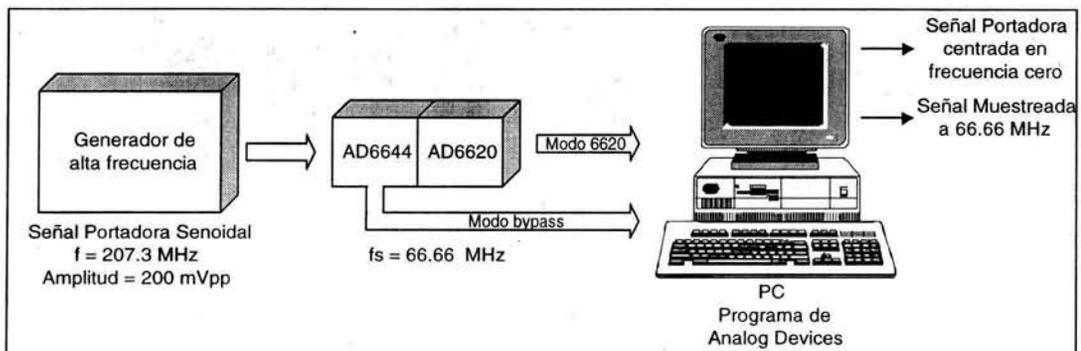


Figura 4.7: Diagrama de conexiones para adquisición de datos con el sistema AD6644 – AD6620, en los modos de operación 6620 y *bypass*

a) Adquisición en modo bypass

En *bypass* la adquisición se realiza únicamente leyendo los datos que el conversor analógico digital (AD6644) envía a la PC, sin la intervención del AD6620. Al realizar esto, únicamente se comprueba la validez de la realización del submuestreo para detectar la señal de entrada. Aunque esta prueba no cumple plenamente con el objetivo planteado, es bastante ilustrativa, pues muestra la operación de los componentes del sistema. En modo *bypass* se obtuvieron los siguientes resultados, tanto en el dominio del tiempo como en el de la frecuencia:

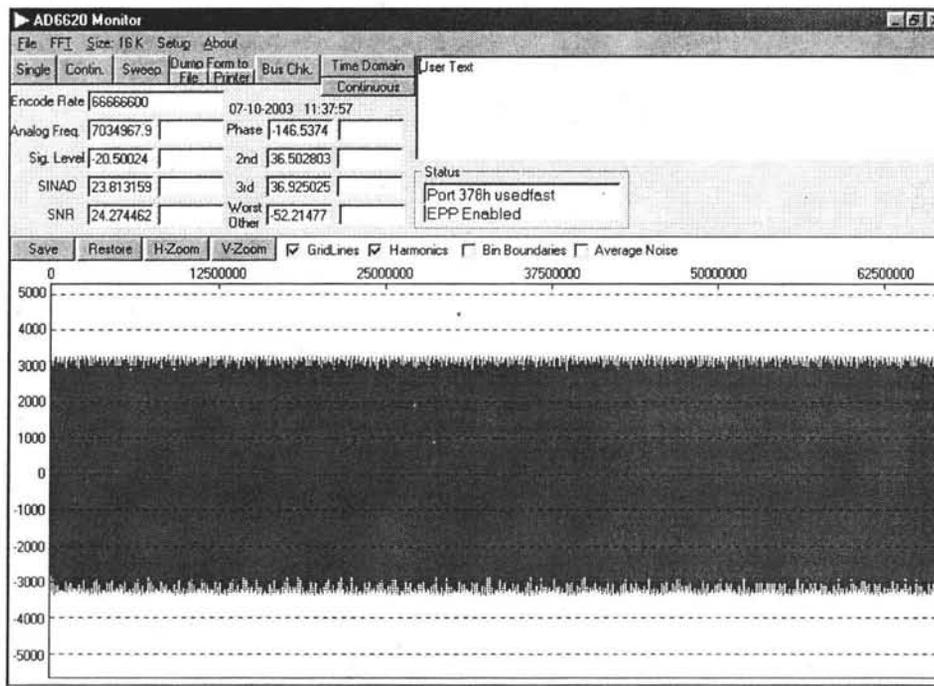


Figura 4.8: Adquisición de la señal portadora de 207.3 MHz en modo bypass

En el dominio del tiempo, como puede apreciarse en la Figura 4.8, la señal adquirida sufre un escalamiento en amplitud, debido a los factores ya descritos (apartado 3.2.4b.). El nivel de amplitud obtenido corresponde a un 77 % del valor de entrada original, el cual coincide con lo representado en la gráfica de respuesta en frecuencia para el AD6644. En la figura se observa en el eje del tiempo un valor de 66.66×10^6 ; es necesario aclarar que este valor no corresponde al número de muestras adquiridas, ya que por limitaciones de la FIFO solo pueden capturarse hasta 16K datos.

Se realizó un acercamiento a la imagen anterior (Figura 4.9) para comprobar que realmente la señal adquirida correspondiera con la señal senoidal de alta frecuencia

original. En esta imagen solo se aprecian hasta un valor en el eje horizontal de 1.25×10^6 , lo que en realidad corresponde a 308 muestras aproximadamente, según la relación:

$$\frac{1.25 \times 10^6 (16K)}{66.66 \times 10^6}$$

La comprobación se realizó contrastando la señal adquirida con la que se obtenía en el osciloscopio, observando la correspondencia de forma cuantitativa (basándose en la frecuencia obtenida).

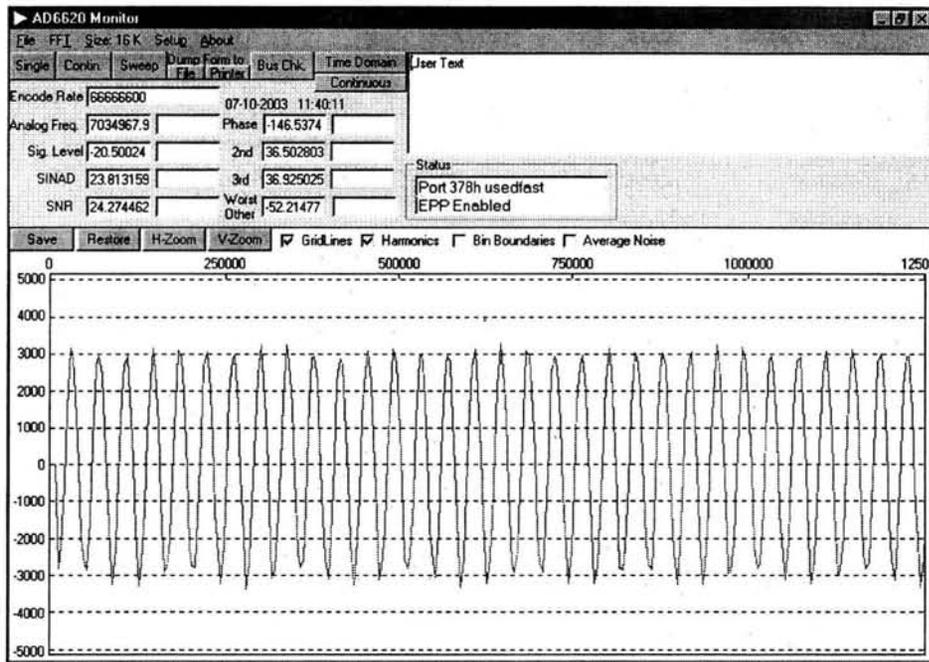


Figura 4.9: Acercamiento de la señal portadora adquirida

Debido a que la frecuencia de muestreo es de 66.66 MS/s, la detección de la señal cuya frecuencia original fue de 207.3 MHz se realizó con el tercer múltiplo de la frecuencia de muestreo, cuyo valor se encuentra en 199.99 MHz. De esta forma la frecuencia fundamental de la señal portadora adquirida debería corresponder, como lo indica la teoría, a la diferencia de estos 2 valores:

$$207.3 - 199.99 = 7.31 \text{ MHz}$$

El valor desplegado en el programa como frecuencia de la señal analógica (**Analog Freq: 7034367.9**) y que nos indica el valor en que se encuentra centrada la señal de la adquisición, se acerca en gran medida al valor teórico calculado. La

variación entre ambos valores puede ser atribuida a la falta de precisión de la frecuencia entregada por el generador de alta frecuencia así como a un error en su medición en el osciloscopio. De igual manera que en el experimento anterior, la variación con respecto al valor teórico es despreciable (3.6%)

La grafica del espectro obtenido se muestra a continuación:

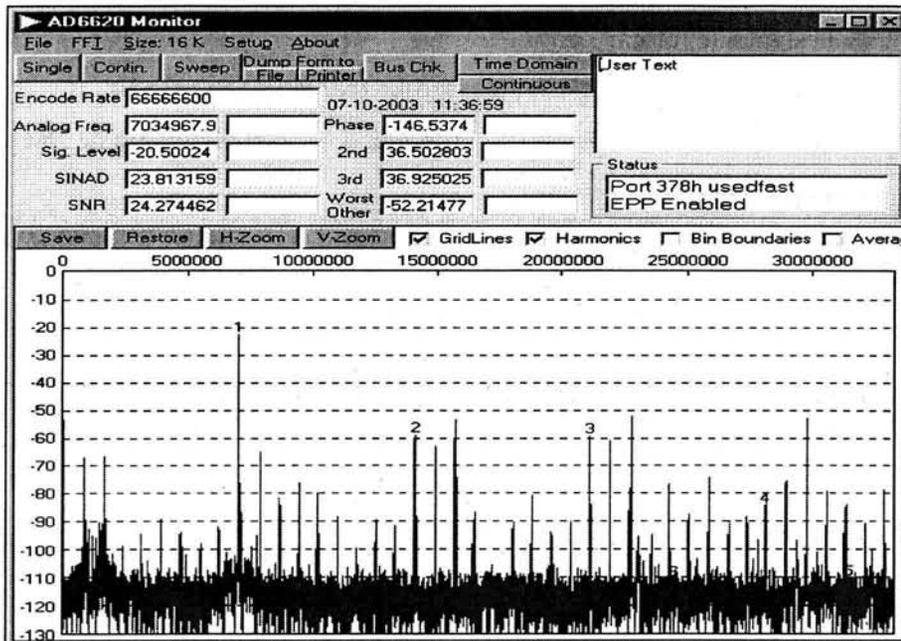


Figura 4.10: Espectro de la señal portadora adquirida

En el dominio de la frecuencia (Figura 4.10) se comprueba que la componente fundamental de la señal senoidal se encuentra ahora en una frecuencia igual a 7.03 MHz, mientras que los siguientes armónicos están localizados en múltiplos de esta frecuencia. Se observa una SNR de aproximadamente 90dB con respecto al ruido de fondo promedio de dicho espectro.

Tanto la relación SNR como la SINAD vistas en la Figura 4.10 (parte superior izquierda) corresponden a relaciones con respecto a todos los armónicos contenidos dentro del espectro. De aquí que estos valores rondan los 25 dB aproximadamente.

b) Adquisición en modo 6620

En este modo de adquisición, la señal que se introduce al conversor A/D es enviada al AD6620 para ser leída, posteriormente, empleando el software de adquisición. Como se explicó en el funcionamiento del AD6620, éste enviará la señal detectada a banda base quedando centrada en frecuencia cero. Esto implica que, si la

señal se encuentra perfectamente detectada, en el dominio del tiempo se obtendrá solamente un nivel de DC (o una señal muy cercana a dicho nivel). El funcionamiento del AD6620 será más claro en las pruebas posteriores, debido al objetivo diferente que se persiguen en ellas.

Para este tipo de adquisición se utilizaron las siguientes tasas de decimación: CIC2 = 16; CIC5 = 16; RCF = 16 lo cual implica una nueva frecuencia de muestreo calculada de la siguiente forma:

$$(66,666,600 \text{ Hz}) / [(16) (16) (16)] = 16,276.025390625 \text{ Hz}$$

Este valor aparece en la gráfica de la Figura 4.11, con el nombre de **Decimated**, en la parte superior izquierda.

De los experimentos realizados, se obtuvieron los siguientes resultados tanto en el dominio de la frecuencia como en el dominio del tiempo:

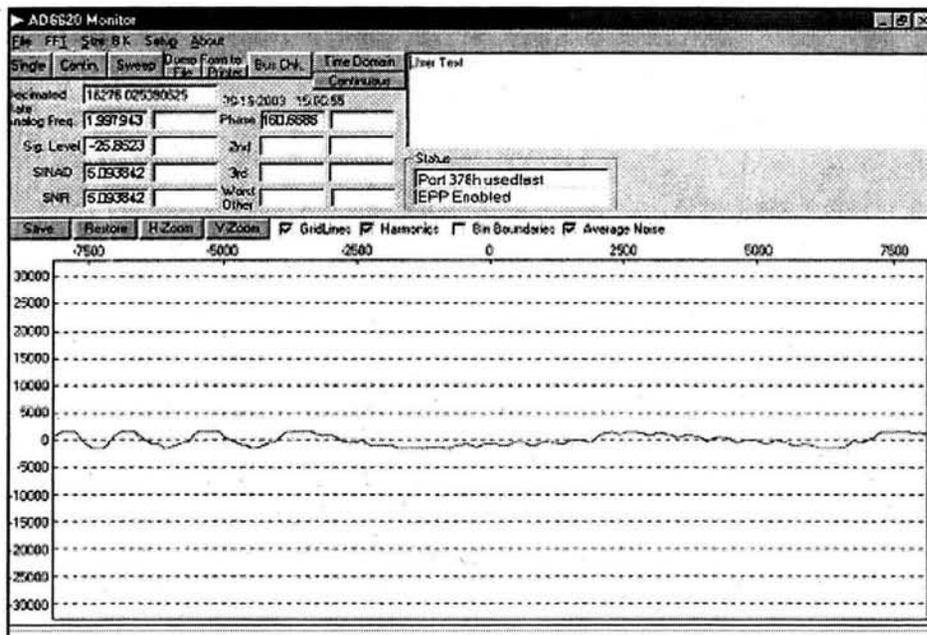


Figura 4.11: Adquisición de la señal portadora de 207.3 MHz en modo 6620

En el dominio del tiempo se observa que la señal portadora no fue bien detectada por el oscilador digital pues se encuentra corrida cerca de 2 Hz del valor de cero (ver cuadro **Analog Freq.**). A pesar de las facilidades que otorga el software, la detección mediante él es complicada, debido a que el generador de señales presenta corrimientos de frecuencia que no pueden ser eliminados. La detección perfecta de la señal se hace fortuita, para esta tasa de decimación. Como se previó, la señal detectada es una señal

de muy baja frecuencia, muy cercana a un nivel de DC. Al igual que en el experimento anterior, se capturaron, por razones de limitación de hardware, solo 16K muestras, las cuáles se ven representadas en la gráfica de la Figura 4.11

Como una opción más que el *software* de Analog puede brindarnos se encuentran las gráficas de las señales obtenidas del proceso de detección en cuadratura I vs. Q, que se muestran en la Figura 4.12. Estas gráficas representan la forma de detección utilizada por el AD6620 y al mismo tiempo proporcionan una idea del tipo de detección que se realizó; el software nos permite mostrarlas en 2 y 3 dimensiones.

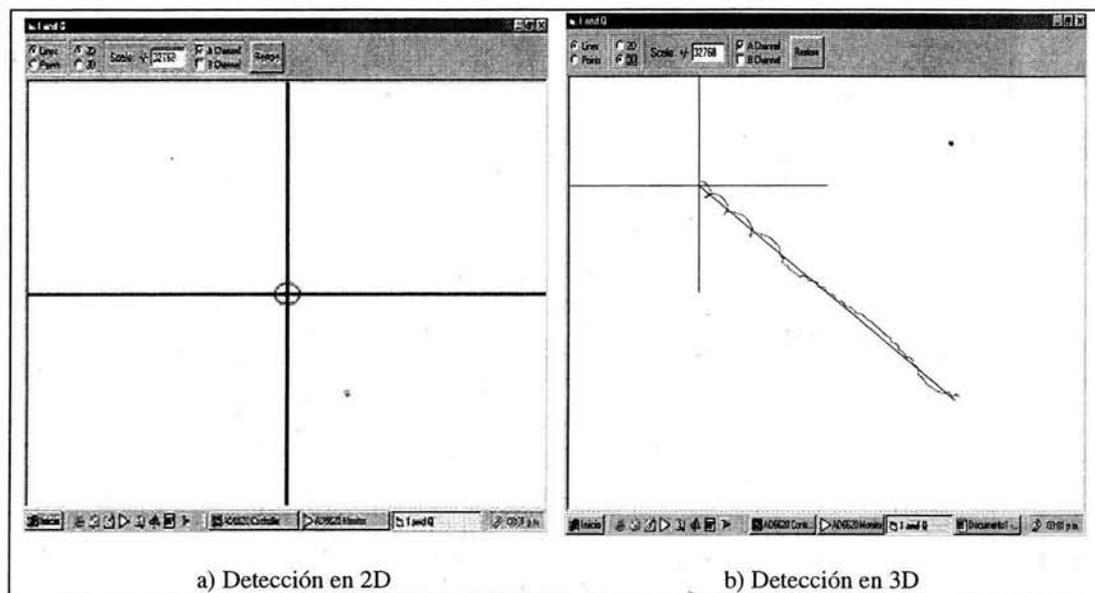


Figura 4.12: Gráficas de las componentes en fase y cuadratura

En el dominio de la frecuencia (Figura 4.13) se confirma lo señalado en el dominio del tiempo: la señal no se encuentra completamente centrada en cero (2 Hz de desviación aprox.). Existe una SNR de cerca de 95 dB entre la componente fundamental en banda base y el ruido de fondo del espectro, esta relación varía considerablemente con respecto al promedio del ruido, el cual se encuentra en un valor aproximado de 40 dB.

La claridad que se presenta en el espectro es debida a que el software de adquisición nos permite incluir en la detección un proceso de Dither, tanto en fase como en amplitud. Mediante esta opción, es posible agregar ruido al sistema de tal forma que este se distribuya más uniformemente a lo largo del espectro. Debido al Dither, el nivel

de ruido promedio aumenta, aunque para los fines del experimento esto no constituye un problema.

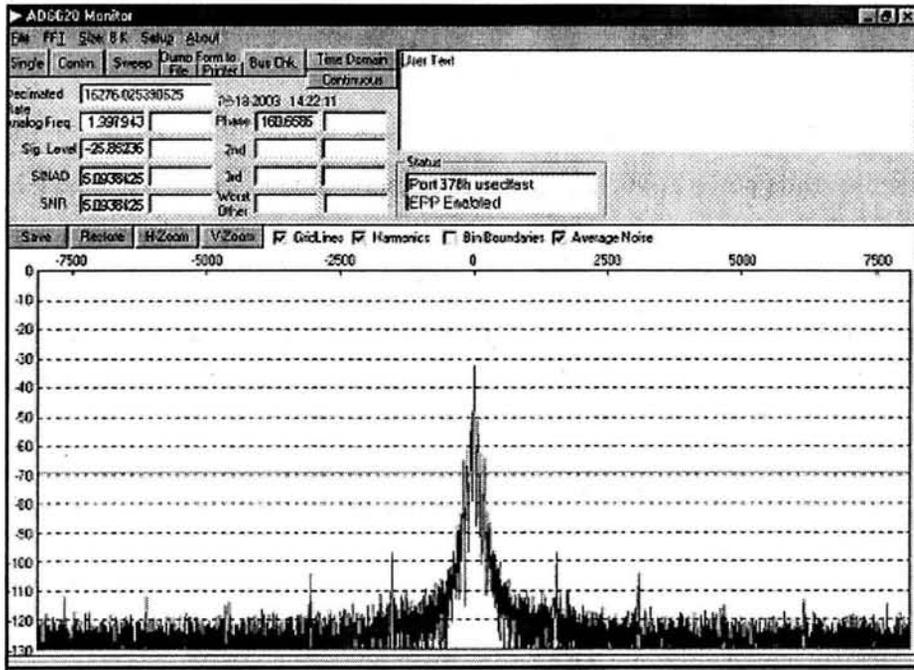


Figura 4.13: Espectro de la señal portadora adquirida, modo 6620

En la gráfica se visualiza un ancho de banda de 16,276 Hz que corresponde a la nueva frecuencia total debida a cada uno de los 3 filtros de decimación. La decimación permitió seleccionar solo la componente fundamental, a diferencia del modo de operación en bypass donde se observan todos los armónicos de la señal portadora de alta frecuencia.

Para facilitar la comprensión, se incluye una Tabla comparativa entre los resultados obtenidos de las adquisiciones realizadas sobre la señal portadora senoidal de 200 mV, a 207.3 MHz, empleando ambos sistemas en sus diferentes modalidades (Tabla 4.1).

Cabe hacer notar que la amplitud de la señal adquirida empleando cualquiera de los dos métodos de detección del AD6620 es el voltaje detectado una vez hecha la conversión según los factores encontrados para cada caso y que están descritos en las características del 6620 en el apartado 3.2.4

Tabla 4.1: Comparación entre los resultados obtenidos para la adquisición de la señal portadora senoidal

Método	No. de Muestras	fs [MHz]	Amplitud adquirida [mV]	Ganancia obtenida [sal/ent]	Frecuencia detectada [MHz]	% de error en frecuencia	SNR _{fondo} [dB]
AAB – PCI-6110 SH1	100,000	5	420	2.1	2.27	1.3	60
AAB – PCI-6110 SH2	100,000	5	420	2.1	2.27	1.3	60
AD6620 bypass	16,384	66.66	155	0.775	7.034	3.6	90
AD6620 Directo	16,384	66.66	132.74	0.664	2 Hz	–	95

Cada uno de los procedimientos tiene sus ventajas y desventajas, pues mientras el sistema ABB-NI PCI-6110 captura un mayor número de muestras, proporciona una mayor ganancia en la señal y tiene una relación SNR bastante aceptable, el sistema del AD6620 proporciona una mayor frecuencia de muestreo, otorga ganancias bajas debidas a la respuesta en frecuencia del sistema, pero relaciones señal a ruido excelentes. El hablar de porcentaje de error en frecuencia empleando la detección del AD6620 en modo 6620, no tiene sentido, pues el submuestreo es realizado únicamente por el conversor AD6644 y además el traslado a frecuencia cero es un proceso independiente del muestreo. El porcentaje de error encontrado en los demás casos es aceptable.

4.3. Traslado en frecuencia de una señal portadora modulada por una señal cuadrada

Objetivo: Realizar la traslación de una señal portadora senoidal de alta frecuencia, modulada por una señal cuadrada de baja frecuencia, a frecuencia cero empleando los métodos de adquisición de señales previamente descritos, de tal manera que se pueda reconstruir la señal moduladora cuadrada en banda base.

Las características propias de las señales moduladas nos permiten ver con mayor claridad los beneficios que trae el submuestreo. Muchas de las señales empleadas en la actualidad (como por ejemplo algunas señales de radio, de transmisión vía satélite, etc.) son señales que se encuentran moduladas en amplitud. Empleando submuestreo y

realizando el traslado en frecuencia de la portadora a frecuencia cero, en el dominio digital, para extraer únicamente la señal moduladora, se puede simular la demodulación de las señales sin necesidad de emplear costosos equipos para este fin, como los demoduladores de FI. Los experimentos siguientes mostrarán como se puede realizar la detección del mensaje directamente de la FI a la que es manejado.

4.3.1 Sistema AAB – NI PCI-6110

De igual manera que en el experimento con la señal senoidal de alta frecuencia no modulada, se emplearon los dos circuitos *sample and hold* incluidos en el sistema adaptador de ancho de banda para poder obtener sus resultados, compararlos y comprobar su consistencia. Como se explicó con anterioridad la adquisición de los datos se realizó en LabVIEW, mientras que la manipulación para mostrar los resultados en banda base, se llevó a cabo con la ayuda de MATLAB.

Características del experimento:

- ❖ Voltaje de la señal portadora = 200 mVpp
- ❖ Frecuencia de la señal portadora = 207.3 MHz
- ❖ Voltaje de entrada al generador de la señal cuadrada = 8.5 Vpp
- ❖ Frecuencia de la señal moduladora = 5 kHz
- ❖ Amplitud de la señal AM = 220 mVpp
- ❖ Amplitud de la moduladora en la señal AM = 55 mVpp
- ❖ Porcentaje de modulación = 40%
- ❖ Número de muestras a adquirir: 100,000.
- ❖ Frecuencia de muestreo de adquisición: 5,000,000 Hz.
- ❖ Tipo de ganancia de hardware: ajustable
- ❖ Canal adquirido: canal 0

Las Conexiones realizadas se muestran, en el diagrama de la Figura 4.14. Para experimentos posteriores, se realizará el mismo tipo de conexión cambiando, únicamente, las características de la señal moduladora, como se verá más adelante.

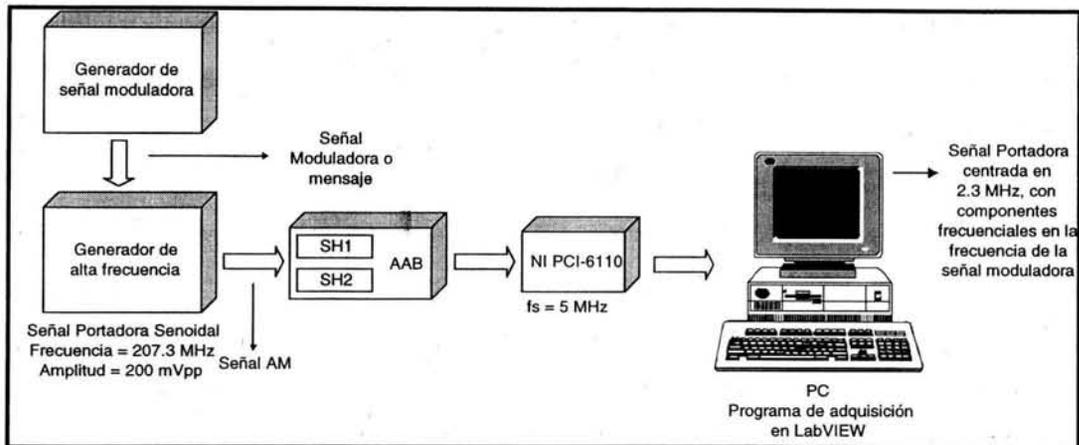


Figura 4.14: Diagrama de conexiones para el sistema AAB – NI PCI-6110

Los resultados obtenidos empleando el SH1 fueron:

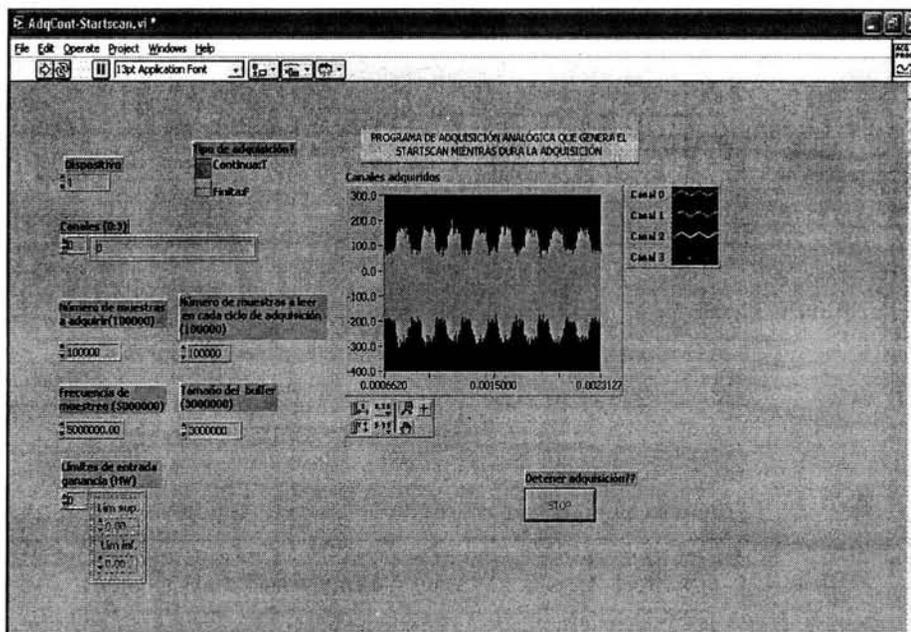


Figura 4.15: Adquisición de la señal AM con moduladora cuadrada empleando el SH1

La señal obtenida en la Figura 4.15, corresponde visiblemente a la entrada, como lo muestra el gráfico del programa realizado en LabVIEW. La amplitud de la señal adquirida es aproximadamente de 420 mVpp abarcando de -250 a 170 mV. La ganancia obtenida (1.9) es la misma que se logró con la señal portadora y es debida a la ganancia propia del AD9101 así como a las atenuaciones logradas por el acoplamiento de impedancias entre los diferentes dispositivos empleados. La señal cuadrada o mensaje

es visible en la figura modulando la señal portadora, además de aparecer un total de 8.5 ciclos aproximadamente, lo que correspondería a un tiempo de adquisición de 1.7 ms aproximadamente. Cabe aclarar que el voltaje de la señal cuadrada de entrada fue alto (8.5 V), debido a los requerimientos propios del generador de AM, logrando obtener a la salida del mismo los 55 mV indicados. En la adquisición, la amplitud aproximada del mensaje es de 80 mV.

Aunque el contorno de la señal cuadrada es visible en la adquisición, se debe comprobar que dicha señal se encuentra a la frecuencia con que fue introducida al sistema. Así, se obtuvo el espectro en frecuencia de los datos adquiridos (Figura 4.16), empleando MATLAB.

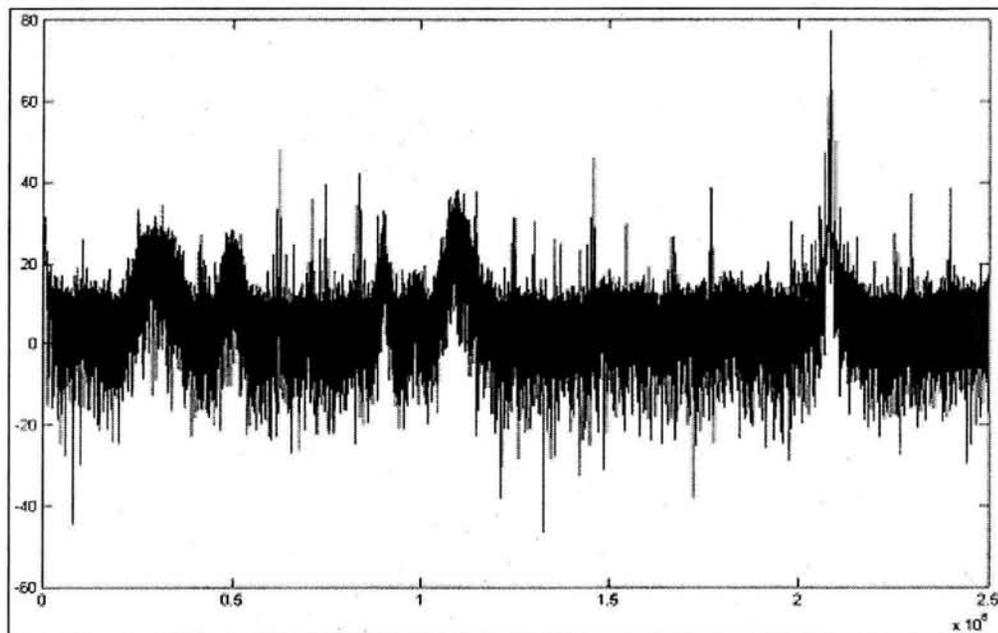


Figura 4.16: Espectro de la señal AM recuperada (moduladora cuadrada) SH1

Es conveniente aclarar que MATLAB representa usualmente la parte negativa del espectro, es decir de $[0, -fs/2]$ como una parte positiva (como cualquier algoritmo de la FFT). Para evitar confusiones solo se grafica el espectro de 0 a $fs/2$, resaltando así, su parte más importante.

En la Figura 4.17, se tiene una SNR de alrededor de 60 dB entre la componente fundamental de la señal portadora y el ruido promedio de fondo. Esto es posible gracias al acercamiento hecho alrededor de la espiga fundamental, donde se puede observar el espectro típico de una señal AM:

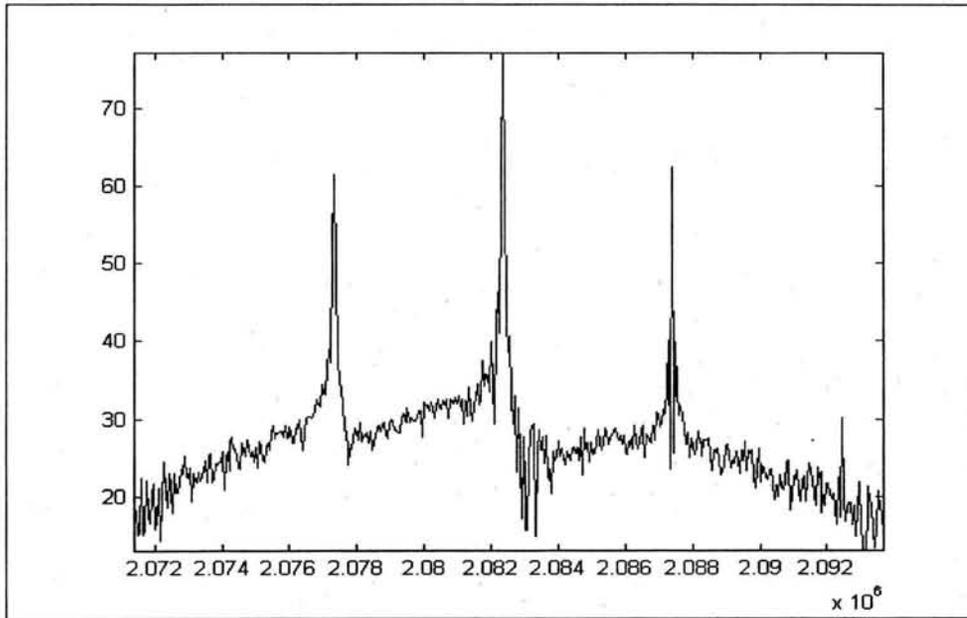


Figura 4.17: Acercamiento de la espiga principal del espectro (moduladora cuadrada) SH1

Debido al submuestreo a 5 MHz, la componente fundamental de la señal portadora se encuentra centrada en 2.082 MHz. El espectro es tomado respecto al múltiplo de la frecuencia de muestreo encontrado en 205 MHz. Como la señal portadora tiene una frecuencia de 207.3 MHz, entonces su espectro quedará centrado en la diferencia de estos 2 valores:

$$207.3 \text{ MHz} - 205 \text{ MHz} = 2.3 \text{ MHz}$$

La diferencia existente entre ambos valores (9.4%) es debida a una falta de precisión de la lectura de la frecuencia de la señal portadora realizada en el osciloscopio, justificable únicamente por el valor tan alto que se emplea, además de las fluctuaciones en la frecuencia entregada por el generador de radio frecuencia.

Además pueden observarse 2 espigas alrededor de la fundamental que corresponden a las componentes fundamentales de la señal cuadrada de modulación. Dichas espigas están localizadas a ± 5 kHz de la señal portadora, es decir a 2.077 y 2.087 MHz. También puede apreciarse, en el extremo derecho, alrededor de los 2.092 MHz, el primer componente armónico de la señal cuadrada.

La diferencia en dB entre la espiga de la señal portadora y la de la señal moduladora (Relación: portadora / moduladora) es de casi 18 dB, lo que se aproxima a la relación existente entre los voltajes de cada señal adquirida, 420 mVpp y 80 mVpp respectivamente es decir:

$$\text{Dif} = 20\text{Log}_{10} (420 \text{ mVpp} / 80 \text{ mVpp}) = 14.4 \text{ dB}$$

4.3.2. Proceso de detección de la señal moduladora

La recuperación de la señal moduladora, efectuada en MATLAB, se hizo siguiendo un proceso similar a la detección en cuadratura (ver apartado 2.5.2) realizada por la tarjeta de Analog Devices, buscándose llevar la señal portadora (centrada en 2.082 MHz) a frecuencia cero, para que de esta forma las componentes de la señal moduladora se encuentren en ± 5 kHz, exactamente igual a como se encontraba el mensaje antes de realizar la modulación. Las instrucciones que se siguieron en el programa se describen en la Tabla 4.2:

Tabla 4.2: Instrucciones de MATLAB para reconstruir la señal moduladora	
¹ >load datostiempcuadnat1.txt	/*Se carga el archivo de datos*/
² >datos = datostiempcuadnat1;	/*Se asigna el archivo a la variable datos*/
³ >frec =(0:length(datos)-1)*5000000/length(datos);	/*Se establece el eje x, como eje de frecuencia*/
⁴ >valor =20*log10(abs(fft(datos)));	/* Se establece el eje y en dB, saca la FFT*/
⁵ >plot (frec(1:50000),valor(1:50000));	/* Se grafica la parte positiva del espectro*/
⁶ >[amp,tiemp]=max(valor(100: 50000));	/*Determina la localización del bin de la componente fundamental espectral*/
⁷ >fund =(frec(tiemp+100));	/*fund contiene en qué frecuencia esta localizada la componente fundamental del espectro*/
⁸ >inc =1/5000000;	/*inc es el paso para la detección en cuadratura*/
⁹ >t =(0:inc:99999*inc);	/*Número de puntos de la exponencial compleja*/
¹⁰ >expo =exp(-2*j*pi*fund*t);	/*Se define la exponencial compleja*/
¹¹ >mult =datos.*expo;	/*Se realiza el corrimiento a banda base*/
¹² >decimar =decimate(mult,100);	/*Se décima 100 veces la señal en banda base*/
¹³ >b=(0:length (decimar)-1)*.00002;	/*Se establece para graficar, el eje x como tiempo
¹⁴ >plot (b,real(decimar))	/*Se gráfica la señal detectada*/
¹⁵ >y=20*log10(abs(fft(decimar)));	/*Se obtiene el espectro de la señal detectada*/
¹⁶ >j=fftshift(y)	/*Se centra la componente de DC del espectro*/
¹⁷ >x=(0:length (decimar)-1)*50000/length(decimar);	/* Se establece el eje x como frecuencia, $f_{\text{decimada}} = 50,000 \text{ Hz}$ */
¹⁸ >fre=(-length(x)/2:(length(x)/2)-1) ;	/*Se centra el eje de la frecuencial en cero*/
¹⁹ > a=fre*50;	/*Se establece, los valores para el eje x*/
²⁰ >plot(a,j)	/* Se grafica el espectro de la señal detectada*/

Sobre el programa existen algunos puntos que cabe aclarar:

El bin de la componente fundamental (línea 6), se detecta empleando únicamente la parte positiva del espectro (de cero a $f_s / 2$), además de que, para evitar que la instrucción pueda tomar como valor máximo el de la componente de DC, se

eliminan las primeras 100 muestras. Una vez encontrada la portadora, y para detectar el valor exacto de la frecuencia en la que se encuentra, se le agregan nuevamente los 100 bins extraídos en el paso anterior (línea 7).

La tasa de decimación es un factor que vale la pena resaltar. En las reconstrucciones realizadas con MATLAB, la tasa de decimación es manipulable fácilmente, cambiando una instrucción, hasta obtener prácticamente cualquier valor deseado. En este procedimiento se decimó 100 veces (línea 12) de tal manera que para nuestro caso y según lo descrito en la parte de decimación (ver apartado 2.2.1), obtuvimos 1000 muestras con las cuales pudimos realizar una recuperación aceptable de la señal moduladora. Al hacer esto, obtenemos un ancho de banda de 50 kHz (de -25 a +25 kHz), el cual consideramos prudente debido a que esta prueba y las posteriores, no excederán la frecuencia de 10 kHz para la señal moduladora, por lo que al desplegar el espectro serían fácilmente observables.

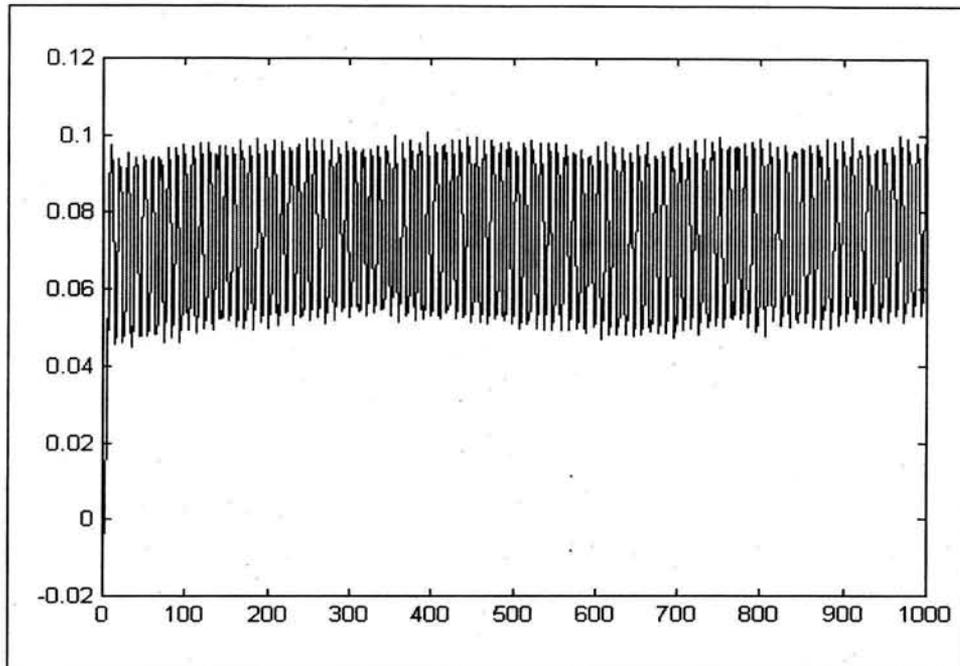
La función *decimate* modifica la tasa de muestreo de los datos a una tasa menor, después de realizar un filtrado pasobajas mediante el empleo de un filtro Chebyshev de octavo orden. De esta forma se realizó la detección de la señal moduladora cuadrada de 5 kHz y las demás recuperaciones correspondientes a las adquisiciones hechas con el sistema AAB – NI PCI-6110.

El factor para establecer los valores del eje x (línea 13) es de 20 μ s. Este factor es obtenido al dividir el valor en tiempo correspondiente a la adquisición realizada 0.02 s entre la tasa de decimación, esto es:

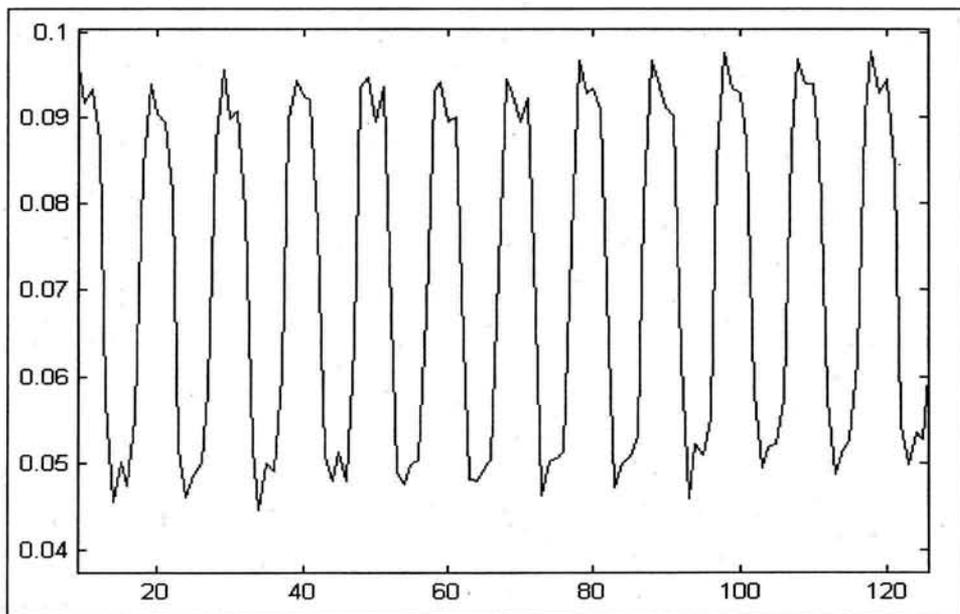
$$0.02 \text{ s} / 100 = 0.00002 \text{ s}$$

Por último, el valor de 50 por el que se multiplica el eje de la frecuencia en la línea 19, es el resultado de dividir los 50 kHz de ancho de banda que tiene el espectro entre las mil muestras que resultan del proceso de decimación.

Los resultados obtenidos para el SH1 se muestran en la Figura 4.18. La señal mostrada se encuentra superpuesta sobre una componente de muy baja frecuencia, lo que indica que la detección realizada no fue exacta. Al realizar un acercamiento se comprueba que la señal detectada corresponde a la señal cuadrada de 5 kHz. La amplitud de la señal moduladora detectada es de 47 mVpp. Esta clara atenuación con respecto a la entrada se debe a los efectos propios del filtro pasobajas que se utiliza en la decimación, que remueve todos los armónicos que se encuentran fuera del ancho de banda (Ver apartado 2.2.2, Decimación aplicada a la conversión A/D) por lo que el porcentaje de atenuación total es del 14.5 %.



a) Recuperación de la señal moduladora cuadrada en el dominio del tiempo, después del proceso de decimación, SH1



b) Acercamiento de la señal moduladora cuadrada reconstruida, SH1

Figura 4.18: Recuperación de la Señal Moduladora Cuadrada, SH1.

La forma que presenta la señal se debe, en primer término, a que la única manera de detectar plenamente la señal cuadrada es incluyendo el infinito número de armónicos que ésta presenta, cosa que no es posible debido al filtrado realizado.

El espectro de la señal detectada que nos sirve para evaluar sus parámetros en frecuencia se muestra en la Figura 4.19:

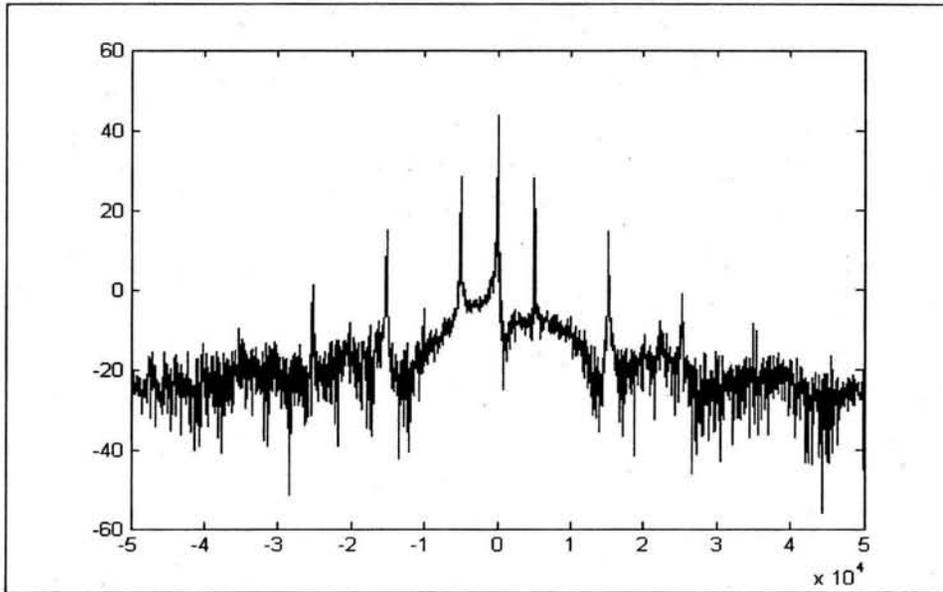


Figura 4.19: Espectro de la señal cuadrada (moduladora) reconstruida, SH1

Gracias al proceso de traslado en frecuencia, la componente de la señal portadora se encuentra situada en frecuencia cero. La componente fundamental de la señal moduladora se encuentra, en banda base, a los ± 5 kHz., además de que pueden apreciarse 4 de sus armónicos situados en los primeros múltiplos impares de su frecuencia, ± 15 , ± 25 , ± 35 y ± 45 kHz. Existe una relación de casi 15 dB entre la componente de la señal portadora y la de la moduladora; además la relación señal a ruido entre la componente fundamental del mensaje y el ruido del fondo es de 45 dB aproximadamente.

Al realizar el mismo experimento pero ahora con el SH2 se obtuvieron los datos mostrados en la Figura 4.20. La señal obtenida es prácticamente igual a la del experimento anterior, sin embargo, aunque la amplitud de adquisición no varía (420 mVpp), la señal se desplaza hacia abajo ya que para este caso va desde los -300 a los 120 mV. Por otro lado, el voltaje de modulación es de 65 mVpp, valor un poco menor al capturado con el SH1.

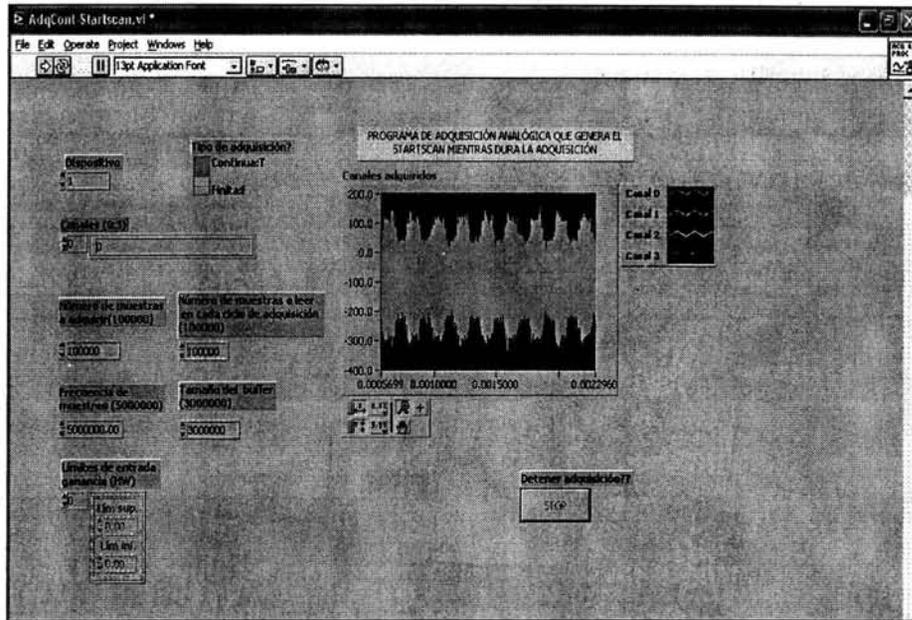


Figura 4.20: Adquisición de la señal AM con moduladora cuadrada empleando el SH2

Se realizó nuevamente el procedimiento de obtención del espectro, para comprobar que la señal adquirida corresponde a la moduladora. El espectro obtenido se muestra en la Figura 4.21.

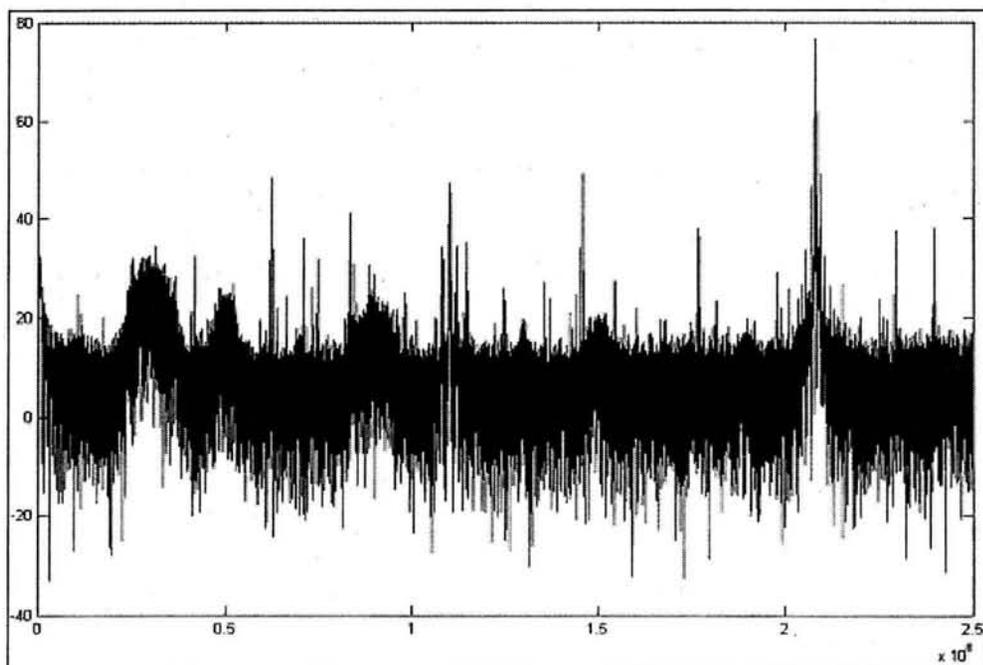


Figura 4.21: Espectro de la señal AM recuperada (moduladora cuadrada) SH2

Para conocer exactamente la frecuencia de la señal portadora una vez realizado el proceso de adquisición, se hizo un acercamiento a la figura anterior. De esta forma es posible conocer si es que existió alguna variación entre este espectro y el obtenido con el SH1.

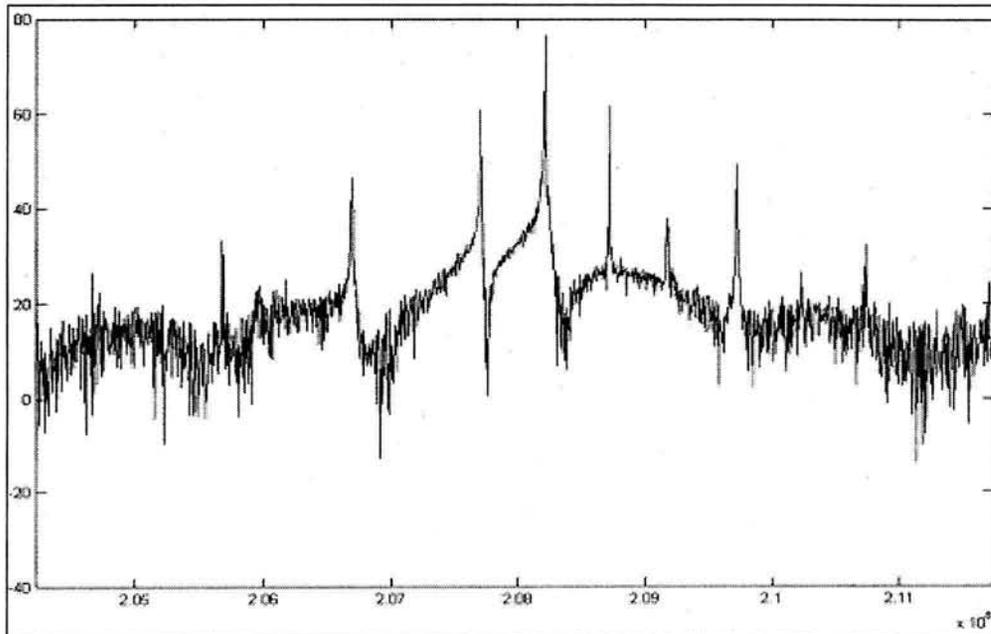
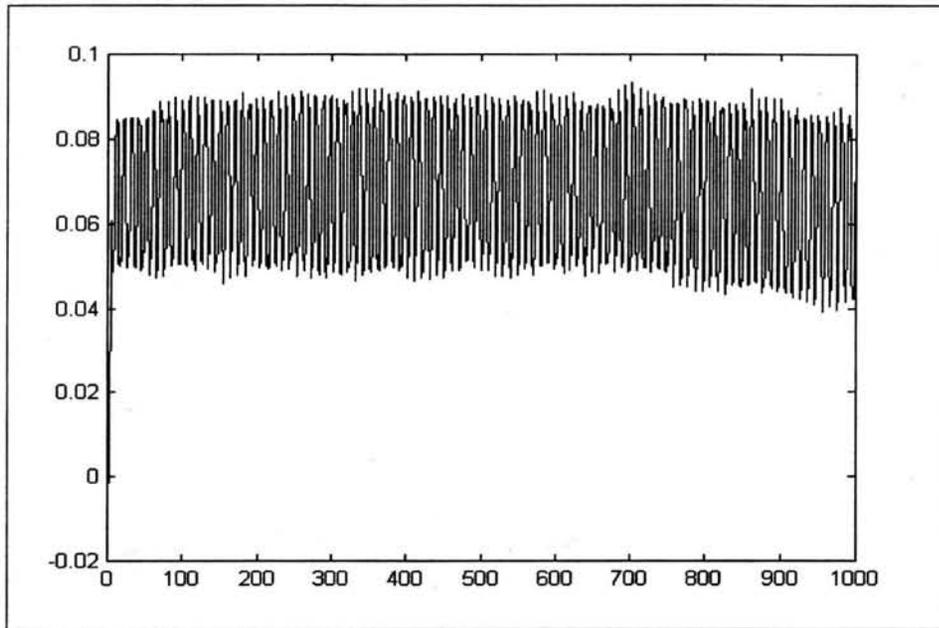


Figura 4.22: Acercamiento de la espiga principal del espectro, (moduladora cuadrada) SH2

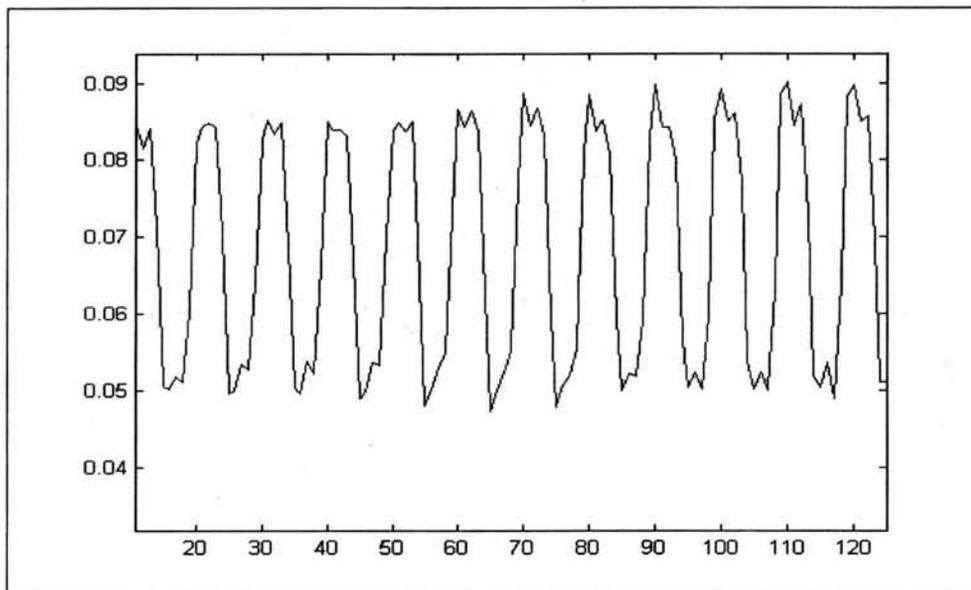
La señal portadora de la Figura 4.22, se encuentra centrada en 2.0821 MHz, mientras que las dos espigas cercanas a esta corresponde a las componentes frecuenciales de la señal moduladora, situadas en 2.077 y 2.087 MHz. La SNR obtenida entre la portadora y el ruido de fondo es de aproximadamente 60 dB y la relación entre la señal portadora y la moduladora es de casi 15 dB, las cuales son parecidas a las obtenidas con el SH1, por lo que se puede decir que ambos circuitos trabajan de forma similar.

De la misma forma que en el experimento anterior, se realizó el procedimiento indicado en la Tabla 4.2, obteniéndose los resultados desplegados en la Figura 4.23.

La señal de interés tiene superpuesta una componente de muy baja frecuencia (Figura 4.23a), al igual que en el experimento anterior; la problema que solo se considera debido a las variaciones presentes en el generador de alta frecuencia.



a) Recuperación de la señal cuadrada en el dominio del tiempo, después del proceso de decimación, SH2



b) Acercamiento de la señal cuadrada reconstruida, SH2

Figura 4.23: Recuperación de la señal cuadrada (moduladora), SH2.

La señal detectada corresponde a la señal moduladora, sin embargo esta señal se encuentra sobre una componente de más alta frecuencia que con el SH1, por lo que el proceso de detección fue más preciso en el experimento anterior. La amplitud de la

señal detectada no sufrió mayor modificación siendo de 45 mVpp, resultando un porcentaje de atenuación entre la entrada al sistema y la reconstrucción final del 18.1%.

El espectro obtenido como resultado del proceso de detección se muestra en la Figura 4.24.

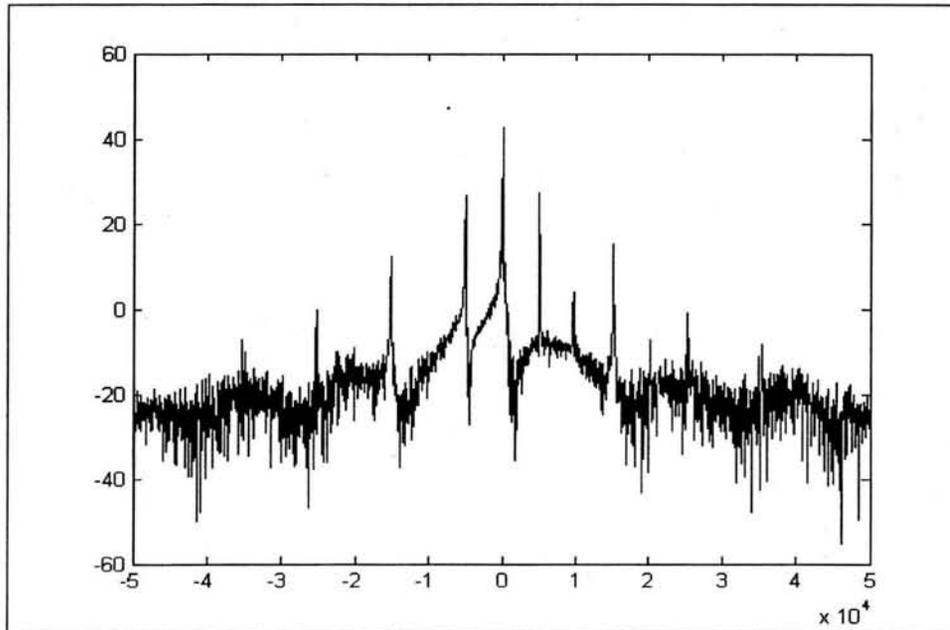


Figura 4.24: Espectro de la señal cuadrada (moduladora) reconstruida, SH2

La componente de baja frecuencia, que se observó en el dominio del tiempo se refleja en el espectro, ya que la componente frecuencial de la señal portadora no se encuentra exactamente en cero sino en 1 Hz. Para este caso este valor no pudo reducirse debido a la resolución propia de MATLAB. La señal moduladora se encuentra en banda base a ± 5 KHz., y aparecen 3 armónicos impares, lo que puede explicar mejor la leve diferencia en amplitud entre el SH1 y el SH2. La relación entre la componente fundamental del mensaje y el ruido del fondo es de 45 dB.

4.3.3. Sistema AD6644 – AD6620

El mismo tipo de prueba que se aplicó a la tarjeta NI PCI-6110, se realizó a la tarjeta de adquisición AD6620 variando únicamente algunas condiciones de adquisición debido a las propias características de esta tarjeta.

Características del experimento:

- ❖ Voltaje de la señal portadora = 200 mVpp
- ❖ Frecuencia de la señal portadora = 207.3 MHz
- ❖ Voltaje de entrada al generador de la señal cuadrada = 8.5 Vpp
- ❖ Frecuencia de la señal moduladora = 5 kHz
- ❖ Amplitud de la señal AM = 220 mVpp
- ❖ Amplitud de la moduladora en la señal AM = 55 mV
- ❖ Porcentaje de modulación = 40%
- ❖ Numero de muestras a adquirir: $16K = 16,384$ muestras (al final del proceso)
- ❖ Frecuencia de muestreo de adquisición: 66,666,600 MHz
- ❖ Canal adquirido: canal único

Las Conexiones realizadas se muestran en el diagrama de la Figura 4.25. Para experimentos posteriores con el sistema AD6644 – AD6620, se realizará el mismo tipo de conexión cambiando, únicamente, las características de la señal moduladora, como se verá más adelante.

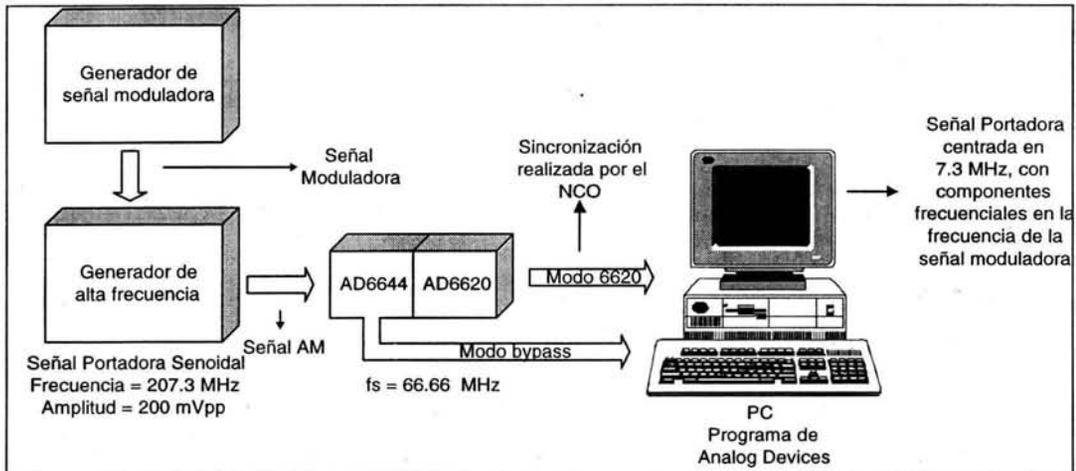


Figura 4.25: Diagrama de conexiones para el sistema AD6644 – AD6620.

De igual forma que para el experimento de la señal senoidal de alta frecuencia sin modulación, se realizó la adquisición por medio de las dos formas de operación del sistema: 6620 y *bypass*.

a) Adquisición en modo bypass

En este modo de operación lo que se persigue es mostrar el efecto del submuestreo en la señal adquirida, obteniéndose tanto para el dominio del tiempo como para el dominio de la frecuencia los siguientes resultados:

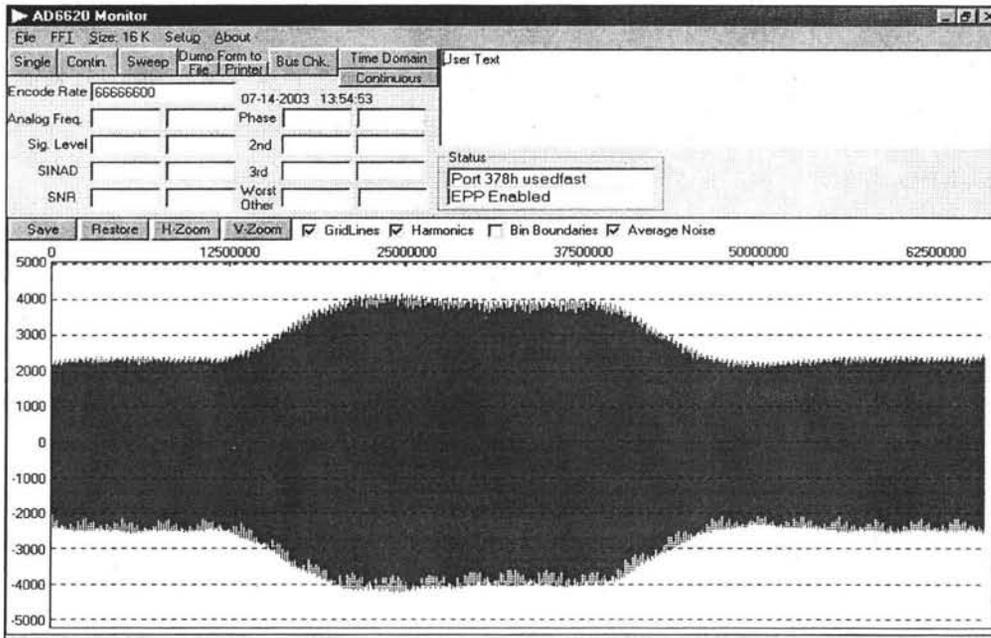


Figura 4.26: Adquisición de la señal AM con moduladora cuadrada en modo bypass

La señal adquirida (Figura 4.26) se encuentra escalada en amplitud debido al factor de escalamiento de cuarenta mil, propio del programa de adquisición en modo *bypass* (ver Tabla 3.3, apartado calibración de amplitud), según el cual se adquiere una señal AM 200 mVpp, con una moduladora de 47.5 mV. El decremento en la amplitud es debido a la propia respuesta en frecuencia del sistema. La relación entre la señal AM adquirida y el mensaje es de

$$\text{Dif} = 20\text{Log}_{10} (200 \text{ mVpp} / 47.5 \text{ mVpp}) = 12.5 \text{ dB}$$

El número de muestras adquiridas es elegible mediante software de acuerdo al tamaño de la FFT que se obtiene con el programa de adquisición. En nuestro caso, este valor se mantuvo constante en 16,084 (16K) muestras.

La señal AM es una señal portadora pasobanda centrada en 207.3 MHz con una señal moduladora 10 kHz, por lo tanto el proceso de muestreo realiza el traslado en frecuencia mediante el múltiplo de la frecuencia de muestreo más cercano a la portadora, encontrado en 199.99 MHz ($66.66 \times 3 = 199.99$), es decir, si se toma en

cuenta que la frecuencia de la señal portadora es de 207.3 MHz, después del proceso de muestreo la señal adquirida debería localizarse en:

$$207.3 \text{ MHz} - 199.99 \text{ MHz} = 7.32 \text{ MHz}$$

Por los efectos propios del muestreo de la señal la portadora se encuentra centrada en 7.079 MHz, como lo muestra el espectro de la Figura 4.27. El valor obtenido es muy cercano al valor teórico calculado, existiendo variaciones debidas al generador de alta frecuencia; este corrimiento en frecuencia asegura que las espigas correspondientes a la señal moduladora de 5 kHz se encuentren en 7.074 MHz y 7.084 MHz.

La SNR respecto al ruido de fondo obtenida a partir del espectro es de casi 90 dB. Este valor disminuye a 60 dB si se obtiene con respecto al ruido promedio, debido a que toma en cuenta todos los armónicos presentes. [25]

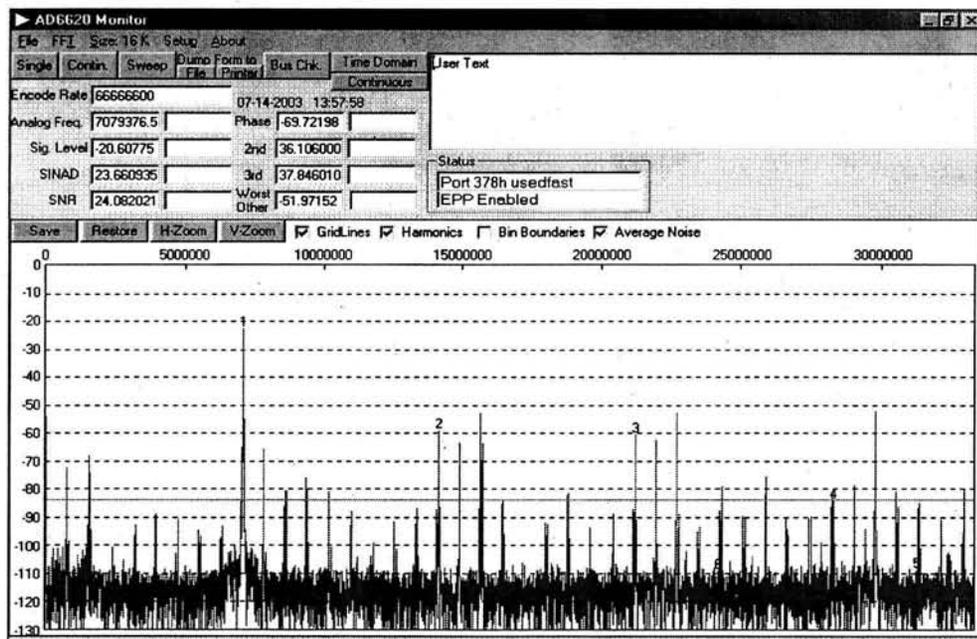


Figura 4.27: Espectro de la señal AM adquirida (moduladora cuadrada), modo bypass

b) Adquisición en modo 6620

Para la adquisición en modo 6620 es necesario establecer la decimación de forma diferente a como se hace con en el primer sistema mostrado. Debido a que con la tarjeta PCI 6110 la decimación se realiza como un proceso posterior a la adquisición, la tasa de decimación puede modificarse fácilmente cambiando su valor de forma directa. En cambio, en la AD6620 se realiza dicho proceso simultáneamente con la adquisición,

alterando previamente el valor de cada uno de sus filtros (CIC2, CIC5 y RCF). Los valores utilizados con los cuales se llevaron a cabo la adquisición presente y las posteriores fueron de CIC2 =16; CIC5 =16; RCF =16, obteniendo una nueva frecuencia de muestreo con el siguiente valor:

$$66,666,600 / 16 \times 16 \times 16 = 16,276.0254 \text{ Hz}$$

A continuación se muestran los resultados obtenidos, tanto para el dominio de la frecuencia como para el dominio del tiempo.

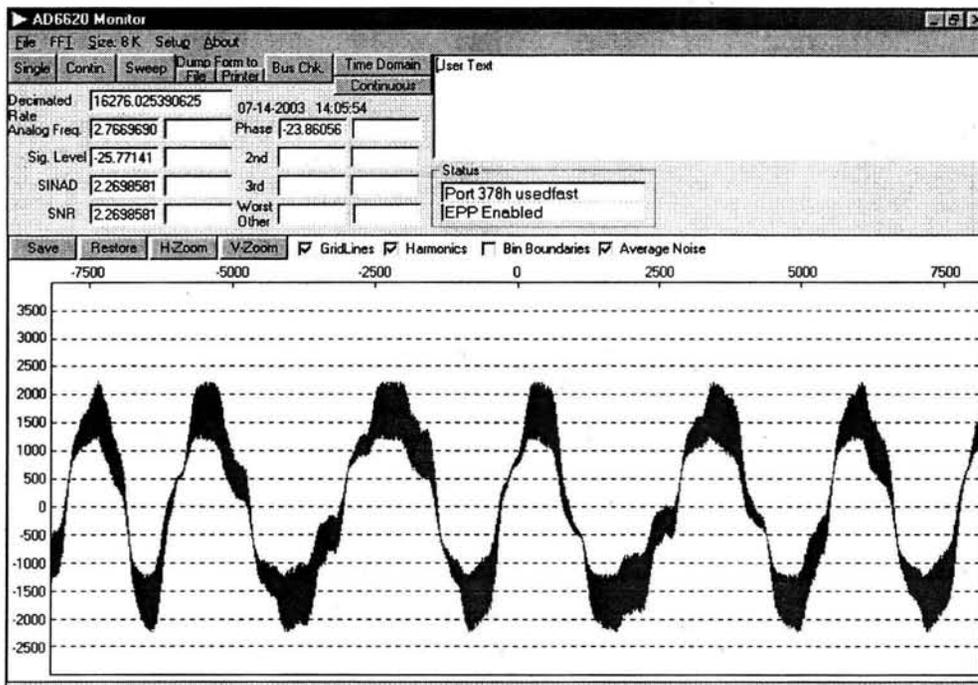


Figura 4.28: Recuperación de la señal cuadrada (moduladora) en el dominio del tiempo, en modo 6620

La señal portadora no fue bien detectada ya que se visualiza una componente de baja frecuencia sobrepuesta a la señal moduladora. La señal portadora se encuentra corrida 2.76 Hz respecto al cero. La falta de una correcta detección es debida a que los factores de decimación utilizados para cada uno de los tres filtros fueron grandes, obligando a que la velocidad para su cálculo sea pequeña con respecto a la velocidad que los mismos factores requieren, con lo cual la detección precisa es difícil de alcanzar pues las fluctuaciones del generador no lo permiten.

Haciendo un acercamiento se observa que la amplitud de la señal moduladora cuadrada (Figura 4.29), de acuerdo con los factores de escalamiento previamente explicados, es de casi 61.9 mVpp, obteniéndose una ganancia total de 1.13. Este valor

es mayor a la entrada, a pesar de la decimación, debido a que el 6620 cuenta con un factor de escalamiento al final del proceso, el cual nos permite obtener niveles de amplitud mayores

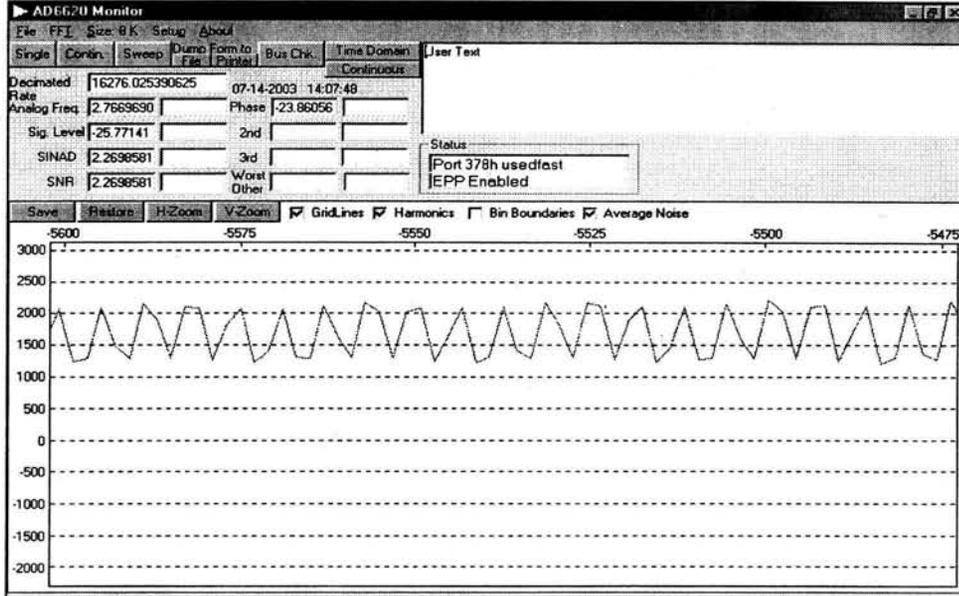


Figura 4.29: Acercamiento de la señal cuadrada (moduladora) reconstruida, modo 6620

El nivel de DC en el que se encuentra montada la señal es debido a la señal portadora y corresponde a 150.4 mV. Las variaciones que se presentan en la adquisición en el tiempo se ven mayores en amplitud debido a que, con fines didácticos, se hizo un acercamiento sobre la detección, provocando que el eje vertical abarque, aproximadamente 5,500 unidades.

En el dominio de la frecuencia (Figura 4.30), las consideraciones realizadas para el comportamiento de la señal en el tiempo se comprueban, debido a que la señal portadora se encuentra corrida 2.76 Hz, que corresponden a la señal de baja frecuencia en la que se encuentra montada la moduladora. Sin embargo, es posible apreciar perfectamente las dos componentes frecuenciales correspondientes a la señal cuadrada utilizada como moduladora. Cada una de ellas se encuentra a ± 5 kHz de la portadora.

La SNR entre el mensaje y el ruido de fondo obtenida a partir de la Figura 4.30, es de casi 70 dB; este valor es menor que el obtenido en modo *bypass*, pero esto se debe a que los datos capturados son sometidos a un proceso de decimación y filtrado, lo cual reduce el ancho de banda del espectro que se observa en la imagen. Es decir, las componentes espectrales tanto de la señal portadora como de la señal moduladora no

son recuperadas tal y como se produjeron en el generador. En este espectro pueden apreciarse varias componentes armónicas, principalmente las que se encuentran alrededor de los ± 1 kHz, las cuales por la acción de un doblaje espectral (*folding*) corresponden a los armónicos localizados en ± 15 kHz, pues dichas componentes no pueden ser desplegadas por el ancho de banda empleado y tienen que ser encimadas en este, provocando el incremento del ruido promedio, además del Dither de amplitud y fase que el dispositivo realiza.

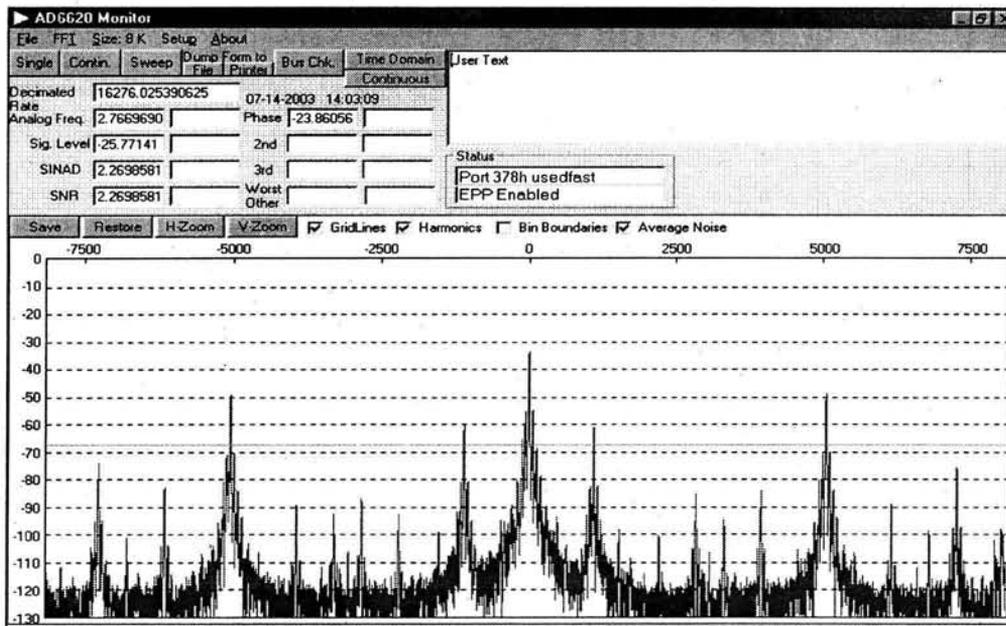


Figura 4.30: Espectro de la señal cuadrada (moduladora) reconstruida, modo 6620

La SNR obtenida con respecto al ruido de fondo, es mucho mayor que las SNRs obtenidas mediante la tarjeta NI PCI-6110. Lo anterior se concluye de comparar esta imagen con el espectro de decimación obtenido tanto para el SH1 como para el SH2 (Figuras 4.19 y 4.24, respectivamente).

La relación existente entre la ganancia de la señal portadora y las espigas de la señal moduladora es de casi 15 dB, valor idéntico al obtenido mediante la tarjeta de adquisición NI PCI-6110, así como al valor teórico calculado de 14.4 dB.

La Tabla 4.3 presenta un resumen de los resultados obtenidos en los diferentes sistemas. Dicha tabla se encuentra dividida en dos secciones dependiendo de los resultados obtenidos para el submuestreo de la señal (Tabla 4.3a) o para la decimación y reconstrucción de la moduladora (Tabla 4.3b).

Tabla 4.3: Resultados obtenidos para señal Moduladora Cuadrada

a) Resultados para submuestreo de la señal							
S&H ó modo de operación	Amplitud Adquisición [mV]	Ganancia	Frecuencia detectada [MHz]	% Error en frecuencia	Amplitud Moduladora Adquirida [mV]	SNR Portadora [dB]	Relación Portadora Mensaje [dB]
SH1	420	1.9	2.082	9.4	80	60	18
SH2	420	1.9	2.0821	9.47	65	60	15
AD6620 M.bypass	200	0.9	7.079	3.3	47.5	90	15
b) Resultados para decimación y reconstrucción de la moduladora cuadrada							
S&H ó modo de operación	Decimación	No. de muestras	Frecuencia moduladora [kHz]	Amplitud Moduladora reconstruida [mV]	Ganancia moduladora	No. Armónicos	SNR moduladora
SH1	100	1000	5	47	0.854	4	45
SH2	100	1000	5	45	0.818	3	45
AD6620 M. 6620	4096	16,384	5	61.9	1.13	-	70

La ganancia de la moduladora se obtuvo dividiendo la amplitud de la moduladora reconstruida entre la amplitud de la moduladora a la entrada del sistema, es decir 55 mV. Para las relaciones portadora-mensaje se tomó el valor medido en la pantalla de despliegue del programa. El número de armónicos obtenidos con el AD6620 en modo 6620, no fue posible de leer debido al gran número de estos que aparecen solapados en la imagen.

4.4. Traslado en frecuencia de una señal portadora modulada por una señal triangular

Objetivo: Realizar la traslación de una señal portadora senoidal de alta frecuencia a frecuencia cero, que se encuentra modulada por una señal triangular de baja frecuencia, de tal manera que se pueda reconstruir la señal moduladora triangular en banda base, evaluando así, la eficacia de las tarjetas de adquisición al cambiar, con respecto a las pruebas anteriores, la forma de la moduladora, además de verificar su desempeño si esta posee una frecuencia mayor.

4.4.1. Sistema AAB – NI PCI-6110

Con base en el objetivo, se diseñó la prueba de tal forma que se pudiera comparar con lo obtenido en la prueba de la moduladora cuadrada. También, se usaron ambos circuitos de muestreo y retención (Sample & Hold) incluidos en el AAB.

Características del experimento:

- ❖ Voltaje de la señal portadora = 200 mVpp
- ❖ Frecuencia de la señal portadora = 207.3 MHz
- ❖ Voltaje de entrada al generador de la señal triangular = 8 Vpp
- ❖ Frecuencia de la señal moduladora triangular = 7 kHz
- ❖ Amplitud de la señal AM = 245 mVpp
- ❖ Amplitud de la moduladora en la señal AM = 55 mVpp
- ❖ Porcentaje de modulación = 40%
- ❖ Número de muestras a adquirir: 100,000.
- ❖ Frecuencia de muestreo de adquisición: 5,000,000 Hz.
- ❖ Tipo de ganancia de hardware: ajustable
- ❖ Canal adquirido: canal 0

El diagrama de conexiones realizado para esta prueba es el mostrado en la Figura 4.14, variando únicamente las características de la señal moduladora.

La realización del experimento con el SH1 permitió obtener la señal que se muestra en la Figura 4.31. La señal senoidal modulada es capturada con el programa de adquisición y presenta un rango de voltaje comprendido entre -290 a 130 mV lo que da una amplitud total de 420 mVpp. Dicha amplitud representa una ganancia de 1.71, valor poco menor a la obtenida en la prueba anterior. El voltaje de modulación observado es de aproximadamente 60 mVpp, el cuál es un valor menor al obtenido utilizando el SH1 y la señal moduladora cuadrada; pero esta caída es lógica debido a que el voltaje de entrada de la señal moduladora es 0.5 V menor (8 V) que el utilizado con la señal cuadrada (8.5 V).

El espectro desplegado en la Figura 4.32, muestra una SNR de aproximadamente 60 dB entre la componente fundamental de la señal portadora y el ruido de fondo del espectro; valor que es consistente respecto a la ganancia obtenida en el experimento anterior

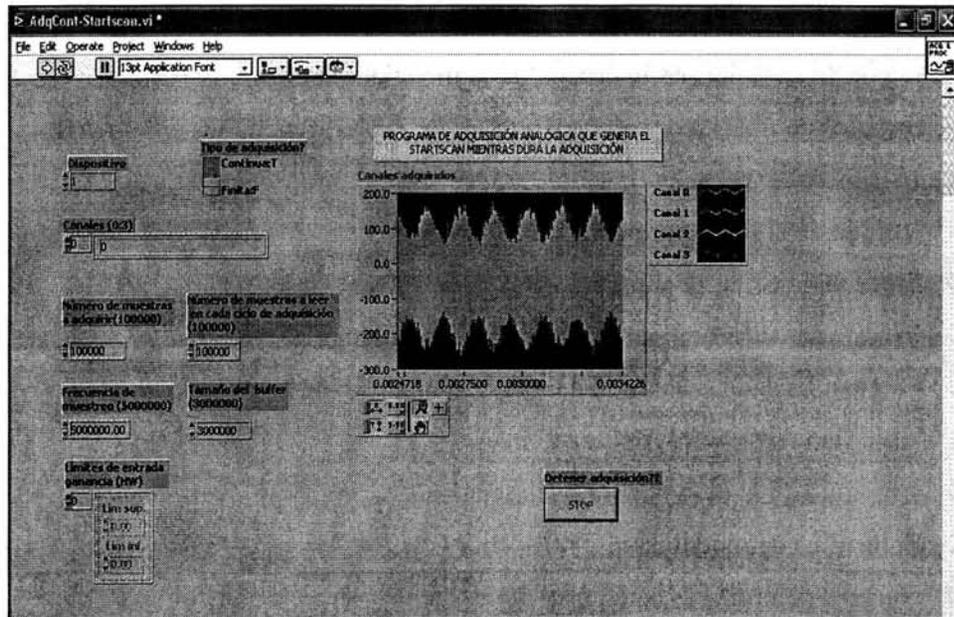


Figura 4.31: Adquisición de la señal AM con moduladora triangular empleando el SH1

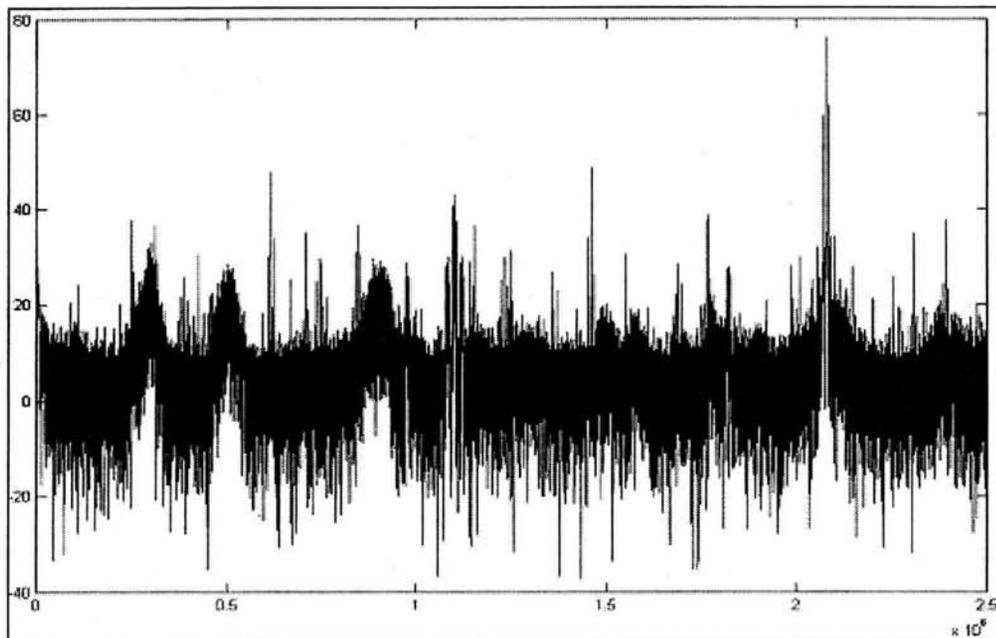


Figura 4.32: Espectro de la señal AM recuperada (moduladora triangular) SH1

En el acercamiento al espectro (Figura 4.33) se pueden observar también las componentes impares de la señal moduladora triangular de 7 kHz.

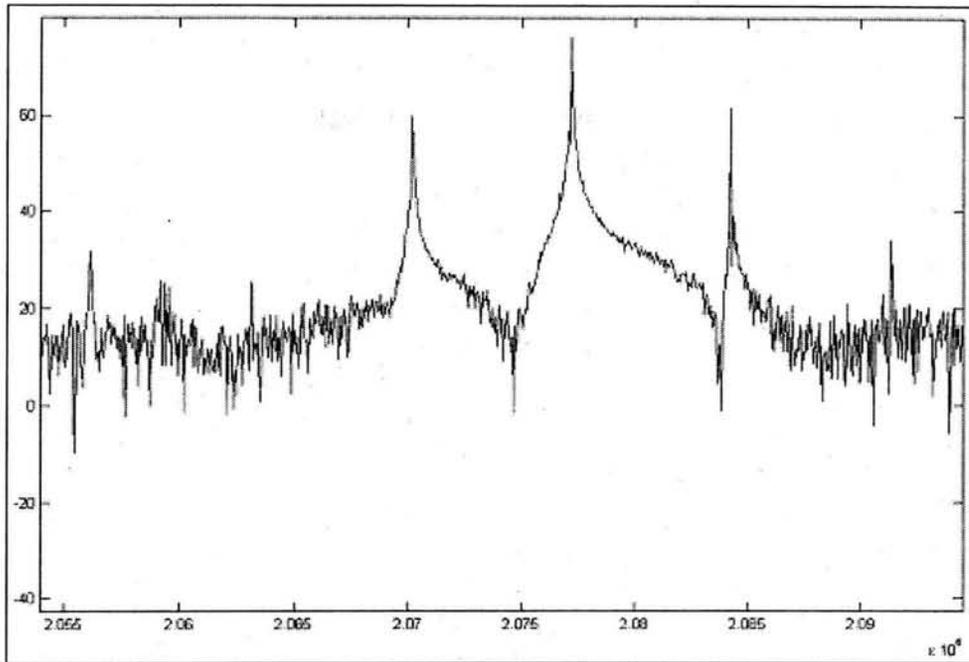


Figura 4.33: Acercamiento de la espiga principal del espectro, (moduladora triangular) SH1

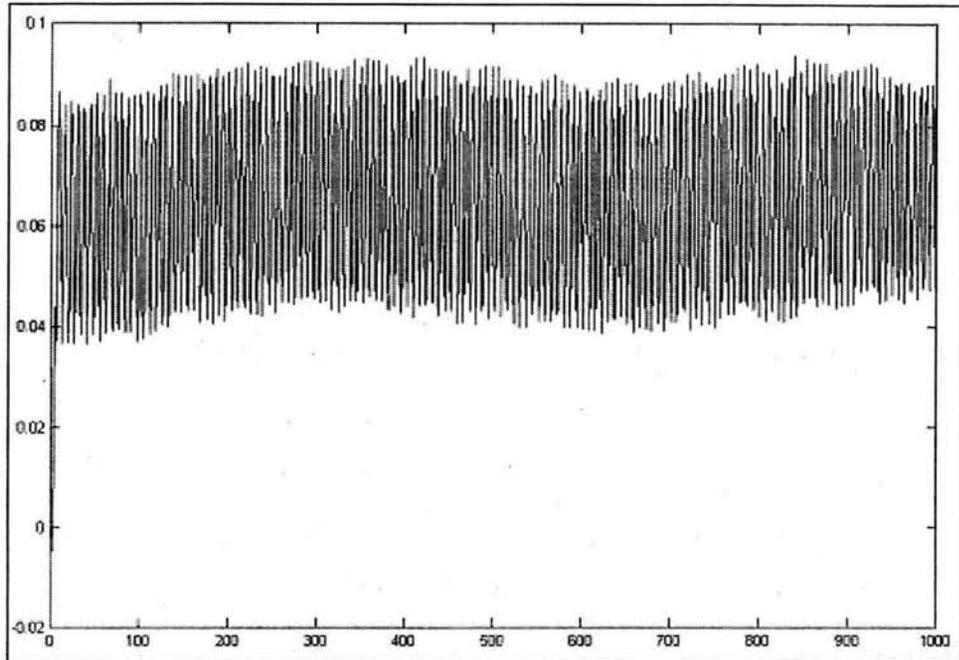
La componente fundamental de la señal portadora está localizada en 2.078 MHz. Debido a que la tarjeta NI PCI-6110 realiza el muestreo de la señal a una frecuencia de 5 MHz, el múltiplo de esta frecuencia que se encuentra más cerca del valor de la señal portadora (207.3 MHz) corresponde al valor de 205 MHz, por lo que la adquisición de la señal se realizará empleando este valor. Lo anterior permite obtener la señal portadora centrada en la diferencia de estos dos valores:

$$207.3 \text{ MHz} - 205 \text{ MHz} = 2.3 \text{ MHz}$$

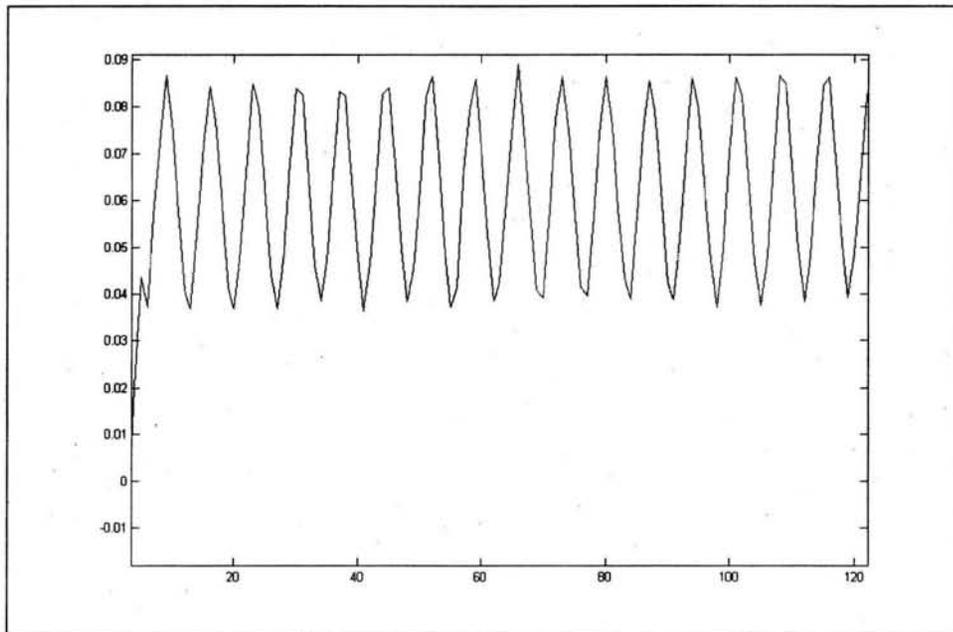
Por otra parte, las componentes frecuenciales de la señal moduladora triangular se encuentran a ± 7 kHz de la frecuencia de la portadora, es decir a 2.071 y 2.085 MHz. La variación entre la frecuencia teórica calculada y la obtenida en la imagen se debe a las variaciones propias del generador de alta frecuencia, como se ha comentado antes, en otras pruebas.

Por otro lado, la relación entre la señal portadora y la moduladora es de casi 15 dB, valor que corresponde a la relación original, antes del proceso, por lo que no existe pérdida alguna al realizar la captura.

La Figura 4.34 muestra los resultados obtenidos para la detección de la portadora y la reconstrucción en MATLAB de la señal moduladora triangular de 7 kHz. La señal moduladora, está montada sobre una componente de baja frecuencia al igual que en las detecciones anteriores aunque es posible apreciarla casi plana (Figura 4.34a.).



a) Recuperación de la señal triangular en el dominio del tiempo, después del proceso de decimación, SH1



b) Acercamiento de la señal triangular reconstruida, SH1

Figura 4.34: Recuperación de la señal triangular (moduladora), SH1

Para comprobar que la señal detectada sea en realidad la señal moduladora se realizó un acercamiento de la Figura 4.34a, desplegado en la 4.34b. La señal en la

imagen corresponde a la señal moduladora, con lo que se reafirma que se realizó una detección adecuada de la señal triangular. El voltaje de la misma es de 40 mVpp, valor consistente con el de la prueba anterior tomando en cuenta que las amplitudes de las moduladoras fueron las mismas.

El espectro obtenido a partir del proceso de detección realizado se muestra en la Figura 4.35.

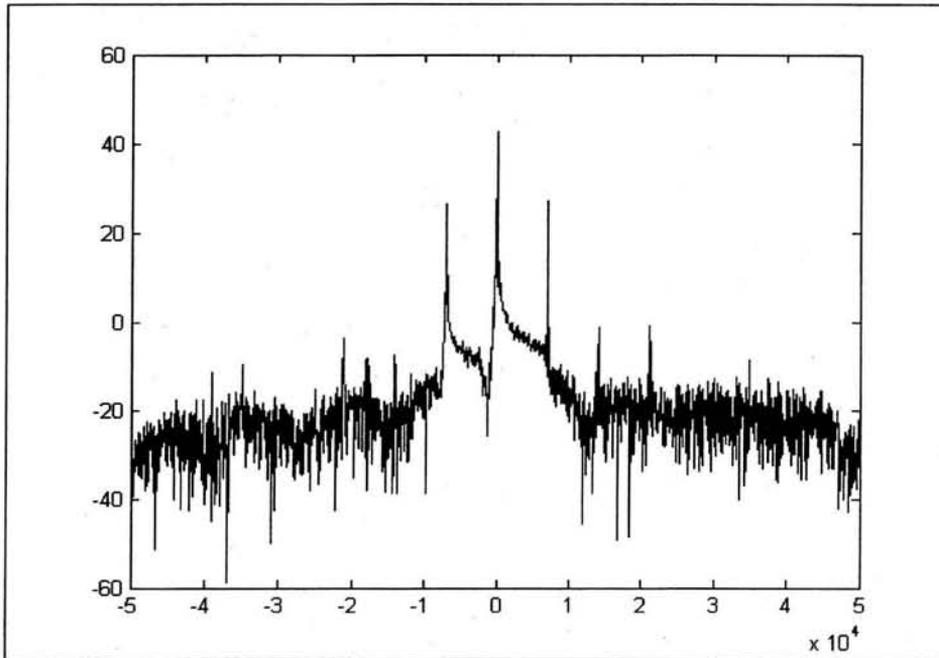


Figura 4.35: Espectro de la señal triangular (moduladora) reconstruida, SH1

Como se especificó para el caso en el dominio del tiempo, el espectro no se encuentra centrado perfectamente en cero, pues está desplazado aproximadamente 2 Hz según lo indicaron en las mediciones efectuadas experimentalmente a acercamientos de la espiga fundamental de la señal portadora. A pesar de esto, se recupera la señal triangular en banda base, observándose sus componentes fundamentales en ± 7 kHz., y armónicos en ± 14 , ± 21 y ± 35 kHz. El armónico en ± 28 no aparece, probablemente, debido a que alguna componente del espectro, al doblarse, caiga en este valor y lo anule, o simplemente a que el ruido puede contener una espiga que lo elimine. La relación entre componentes frecuenciales es de 15 dB, mientras que la relación señal a ruido del mensaje con respecto al ruido de fondo del espectro es de 48 dB.

A pesar de las leves variaciones, los resultados entre esta prueba y los correspondientes a la anterior son muy similares.

Posteriormente, se realizó la misma prueba de adquisición pero ahora utilizando el SH2 y se obtuvieron los resultados, que se describen a continuación, comenzando con la Figura 4.36.

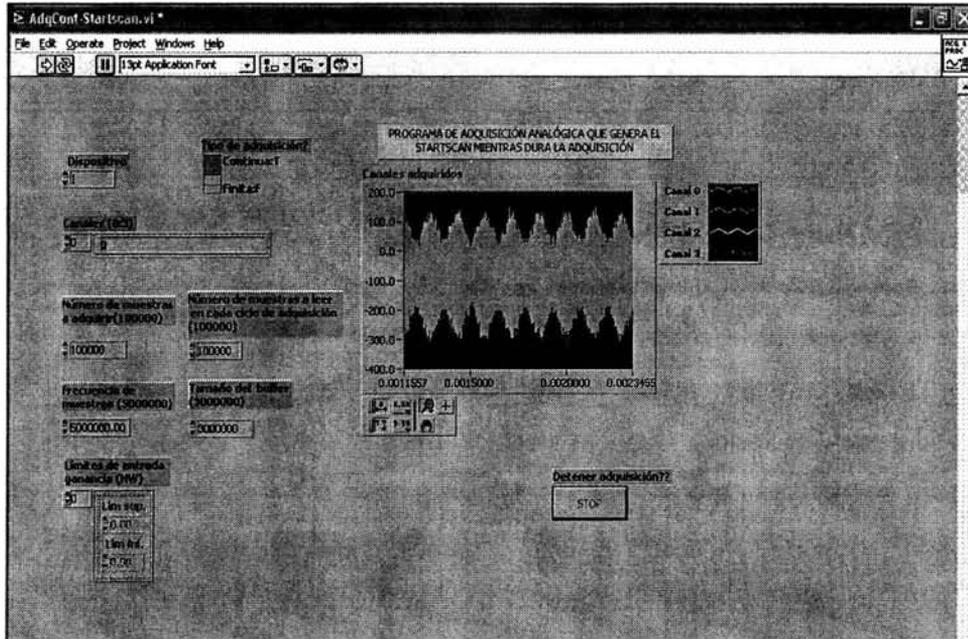


Figura 4.36: Adquisición de la señal AM con moduladora triangular empleando el SH2

La amplitud de la señal modulada capturada oscila entre -280 y 140 mV lo que nos da una amplitud total de 420 mVpp. Al igual que en caso de la moduladora cuadrada, esta señal se encuentra levemente corrida en amplitud comparada con el SH1. Además, que se vuelve a obtener una ganancia de 1.9, respecto a los 245 mVpp de amplitud observados en el osciloscopio. Por otro lado el voltaje de modulación es de aproximadamente 60 mVpp, valor que se ha vuelto recurrente en las últimas tres lecturas.

El espectro de la señal se muestra en la Figura 4.37. La SNR entre la componente fundamental de la señal portadora y el ruido de fondo de la imagen es aproximadamente de 60 dB. La distribución del ruido es poco uniforme, presentando varios componentes frecuenciales a lo largo de todo el espectro. Un acercamiento (Figura 4.38) nos permite descartar estos valores y centrar nuestra atención en la localización exacta de las componentes de la señal que nos interesa.

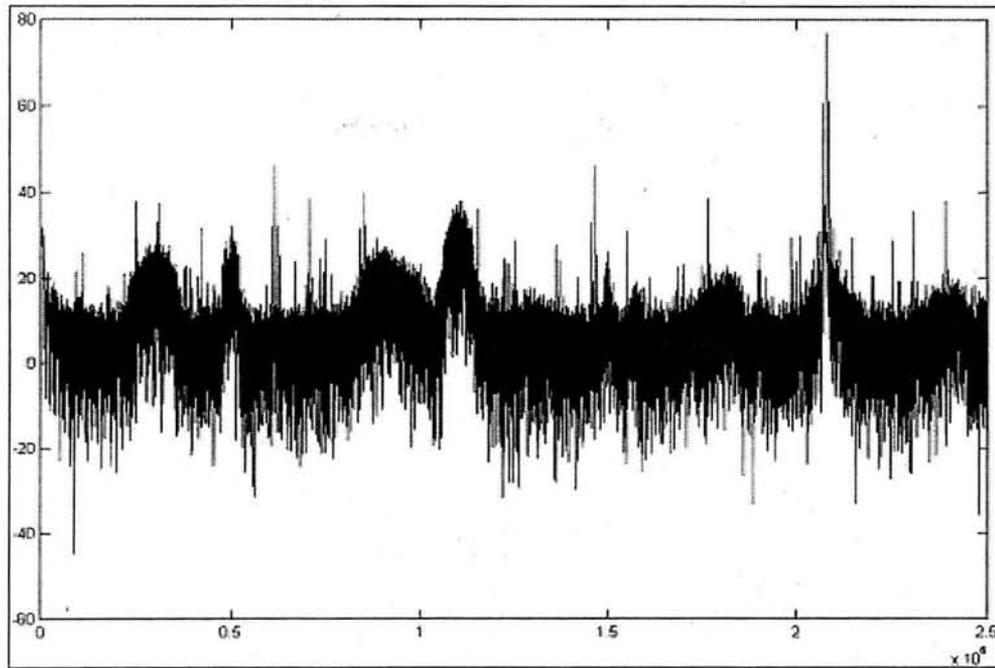


Figura 4.37: Espectro de la señal AM recuperada (moduladora triangular) SH2

La señal portadora está localizada en 2.076 MHz. Las componentes fundamentales de la señal moduladora están a ± 7 kHz de este valor; es decir en 2.069 y 2.083 MHz.

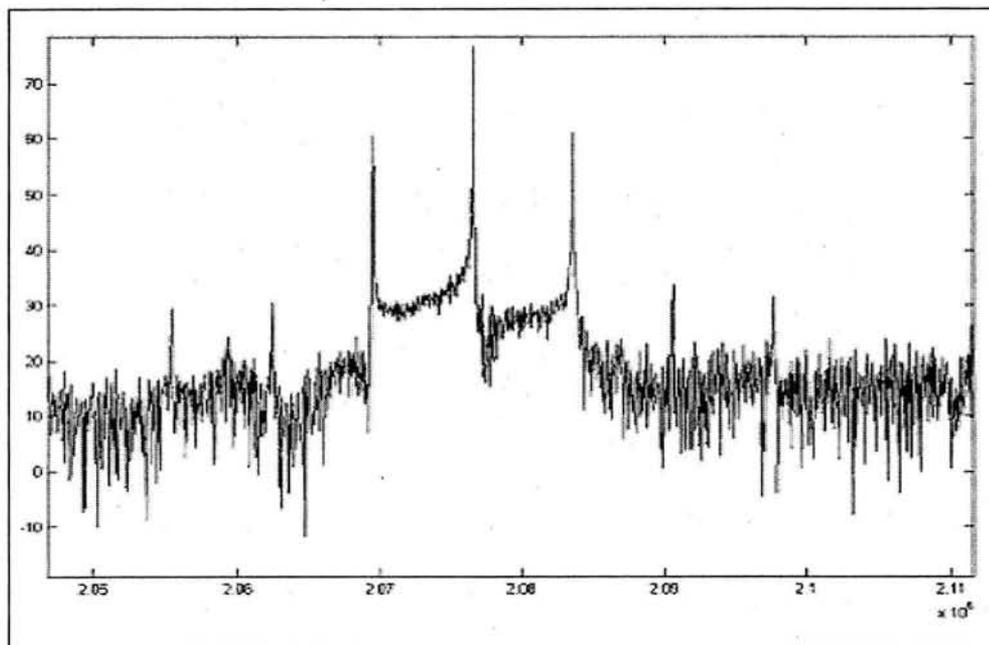
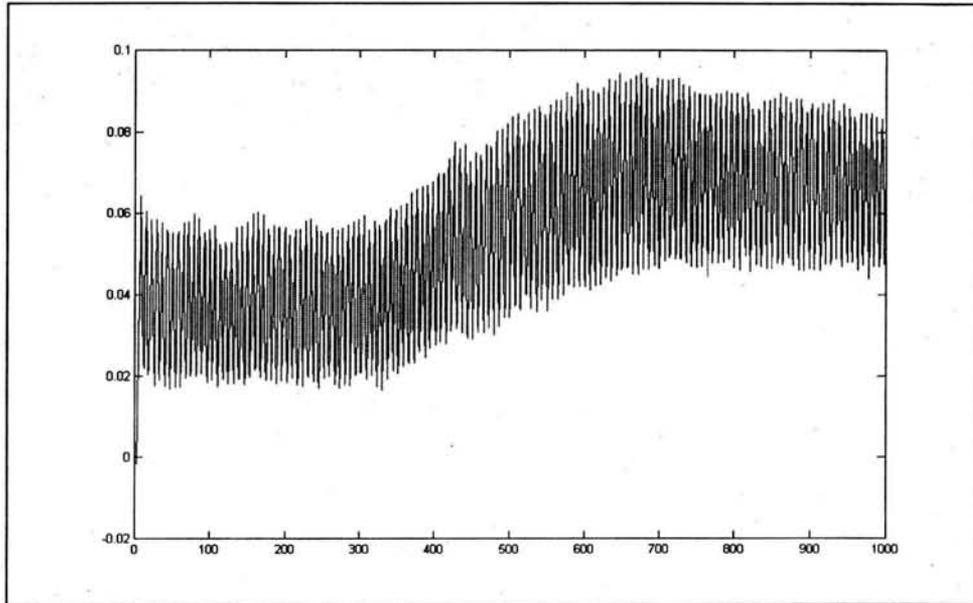
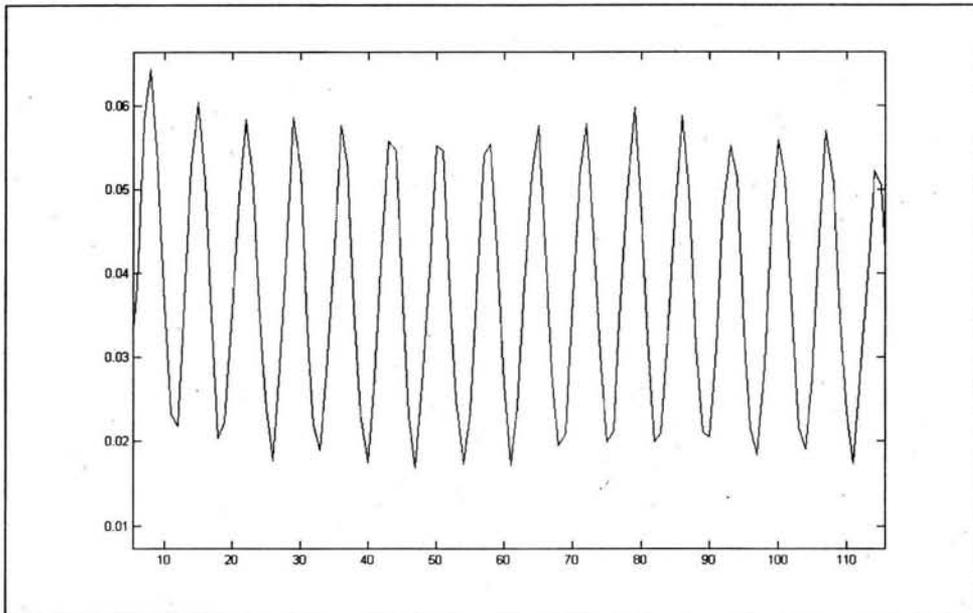


Figura 4.38: Acercamiento de la espiga principal del espectro (moduladora triangular), SH2

La diferencia existente entre la frecuencia de la señal portadora obtenida en este experimento y la del SH1 es mínima, y se debe a las variaciones del generador de alta frecuencia. La relación entre la señal portadora y la moduladora es de 15dB, medida en el espectro.



a) Recuperación de la señal triangular en el dominio del tiempo, después del proceso de decimación, SH2



b) Acercamiento de la señal triangular reconstruida, SH2

Figura 4.39: Recuperación de la señal triangular (moduladora), SH2

Las gráficas de la Figura 4.39 nos muestran el proceso de detección de la señal moduladora de 7 kHz para el SH2.

La detección de la señal moduladora tuvo mayor dificultad, como se ve en la Figura 4.39a. El proceso de detección no fue preciso debido a que se desconoce la frecuencia exacta de la señal portadora y la resolución que MATLAB maneja para la reconstrucción a partir de los datos no permitió centrarla en cero. Esto a su vez, es debido a las variaciones del generador de alta frecuencia. Como es evidente la detección no fue tan exacta como con el SH1, ya que la señal moduladora se encuentra montada sobre una componente de baja frecuencia. Se realizó un acercamiento (en la Figura 4.39b) a la imagen anterior para comprobar que la frecuencia de la señal detectada correspondía con la frecuencia decimaza calculada teóricamente.

La amplitud de la señal moduladora oscila alrededor de los 40 mVpp por lo que la ganancia con respecto a la amplitud del mensaje de entrada al sistema es de 0.727; al igual que con el SH1 el nivel alcanzado es un poco menor al que se introdujo al sistema.

El espectro de la señal triangular de 7 kHz. que acaba de ser detectada se observa en la Figura 4.40.

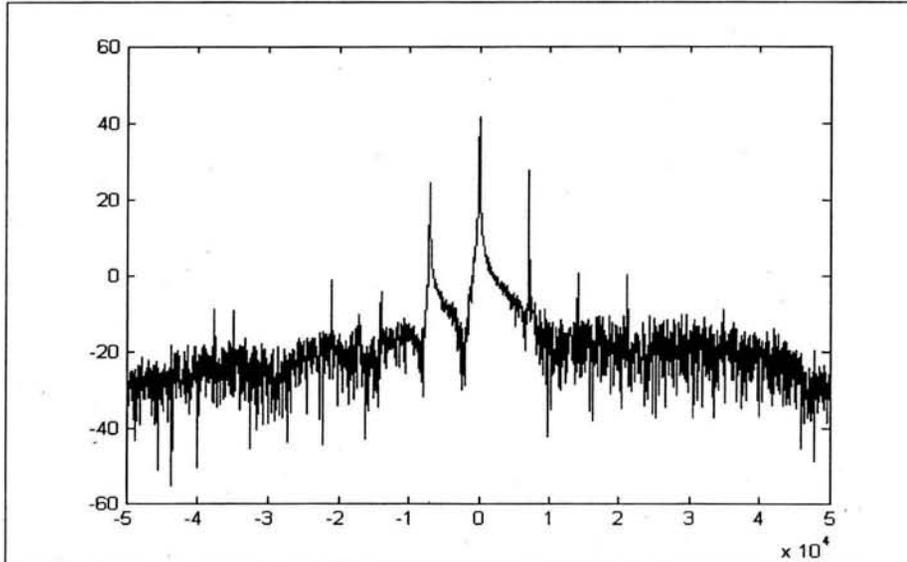


Figura 4.40: Espectro de la señal triangular (moduladora) reconstruida, SH2

La señal portadora no se encuentra en cero sino que esta levemente corrida. Las espigas de la señal moduladora triangular, se encuentran localizadas en ± 7 kHz. Al igual que con el SH1, la relación entre las componentes en frecuencia de la señal portadora y la moduladora es de 15 dB. En este caso se puede observar la parición de 3 armónicos

identificables en la Figura 4.40: los correspondientes a ± 14 , ± 21 y ± 35 MHz. Al igual que con el SH1 el hecho de que no aparezca el armónico de ± 28 MHz puede deberse a alguna componente espectral del ruido que anula la espiga de la señal en este valor. Por último, la SNR de la componente fundamental del espectro de la señal moduladora triangular con respecto al ruido del fondo es de 45dB.

4.4.2. Sistema AD6644 – AD6620.

Se realizó el mismo experimento que con la tarjeta NI PCI-6110, sin embargo ciertas condiciones de adquisición variaron debido a las propias características de la tarjeta AD6620.

Los valores de los parámetros utilizados en la realización del experimento fueron:

- ❖ Voltaje de la señal portadora = 200 mVpp
- ❖ Frecuencia de la señal portadora = 207.3 MHz
- ❖ Voltaje de entrada al generador de la señal triangular = 8 Vpp
- ❖ Frecuencia de la señal moduladora triangular = 7 kHz.
- ❖ Amplitud de la señal AM = 245 mVpp
- ❖ Amplitud de la moduladora en la señal AM = 55 mVpp
- ❖ Porcentaje de modulación = 40%
- ❖ Número de muestras a adquirir = 16K = 16,384 muestras (al final del proceso)
- ❖ Frecuencia de muestreo de adquisición = 66,666,600 Hz
- ❖ Canal adquirido: canal único

El diagrama de conexiones realizado para esta prueba es el mostrado en la Figura 4.25, variando únicamente las características de la señal moduladora.

Al igual que con la señal modulada con una onda cuadrada, el experimento se realizó bajo los dos modos de operación del AD6620: modo *bypass* y modo 6620.

a) Adquisición en modo *bypass*.

En este modo de operación se obtuvieron los resultados que se describen a continuación, tanto para el dominio del tiempo como para el dominio de la frecuencia:

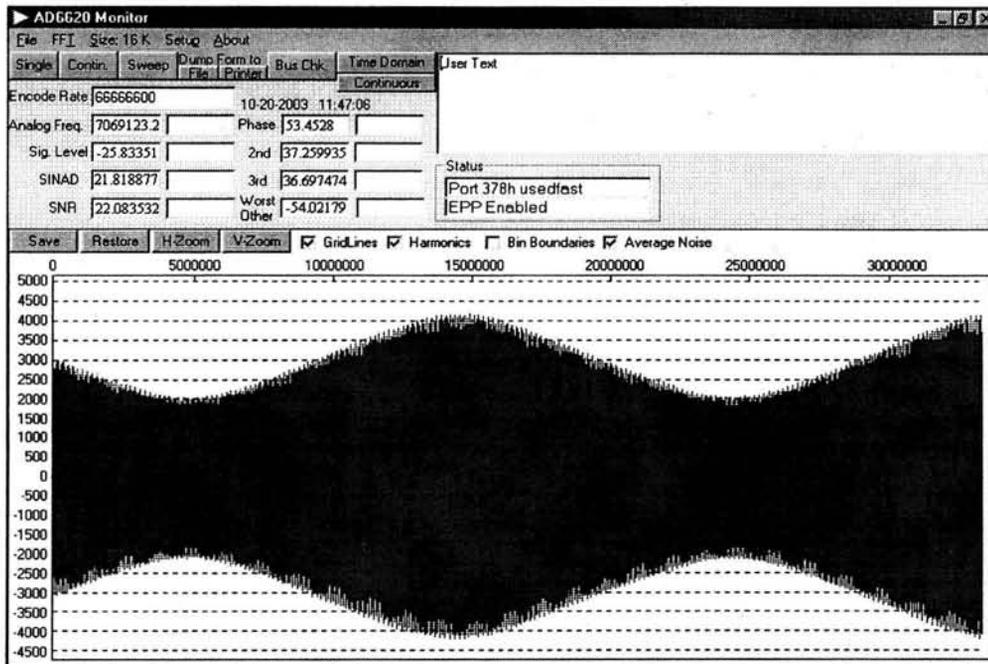


Figura 4.41: Adquisición de la señal AM con moduladora triangular en modo *bypass*

La señal AM (Figura 4.41) se encuentra escalada en amplitud por el programa de adquisición de Analog Devices, siendo el voltaje de entrada de 245 mVpp y el voltaje de modulación de 55 mVpp; por lo tanto, las amplitudes de la señal portadora y la señal moduladora de acuerdo con el factor de escalamiento (ver Tabla 3.3, apartado calibración de amplitud) propio del software de adquisición corresponden, al final del proceso, a 200 mVpp obteniendo una ganancia de 0.82. Por su parte, la moduladora tiene una amplitud de 50 mVpp.

El número de muestras adquiridas es de 16,384 muestras (16K muestras), que corresponden al número de muestras graficadas en la Figura 4.41.

La señal modulada es una señal pasobanda centrada en 207.3 MHz, modulada por una señal triangular ubicada a 14 kHz de ella; como el proceso de muestreo, a través del múltiplo de la frecuencia de muestreo localizado en 199.99 MHz, capta la señal portadora y la despliega dentro del ancho de banda de Nyquist, esta aparece localizada en la diferencia de estos dos valores:

$$207.3 \text{ MHz} - 199.99 \text{ MHz} = 7.3 \text{ MHz}$$

El espectro obtenido en este modo de adquisición se muestra en la Figura 4.42. El valor observado en la gráfica es muy cercano al calculado teóricamente y la modificación existente se debe a las variaciones presentes en el generador de alta frecuencia.

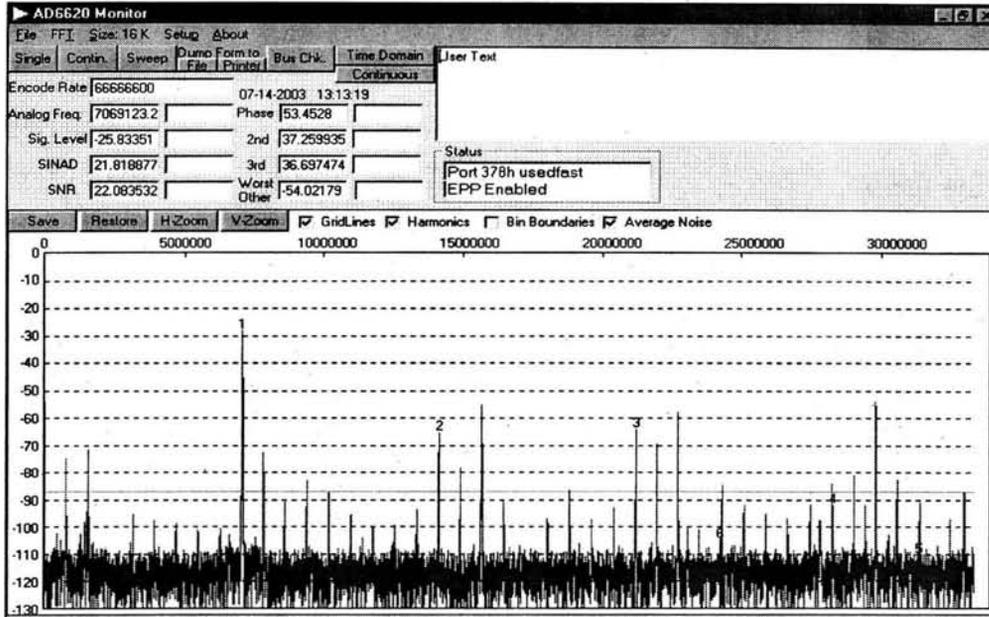


Figura 4.42: Espectro de la señal AM adquirida (moduladora triangular), modo *bypass*

La SNR observada entre la componente fundamental y el ruido de fondo del espectro es de cerca de 80 dB; este valor disminuye cuando se mide con respecto al ruido promedio, obteniéndose una relación señal a ruido de 62 dB.

b) Adquisición en modo 6620

En esta adquisición se definen las tasas de decimación para cada uno de los filtros con los siguientes valores CIC2 =16, CIC5 =16 y RCF =16, que coinciden con el valor de la decimación utilizada para la prueba con la señal moduladora cuadrada, obteniéndose con ellos una nueva frecuencia de muestreo calculada como:

$$66,666,600 / 16 \times 16 \times 16 = 16,276.0254 \text{ Hz}$$

La captura en el dominio del tiempo realizada con el programa de adquisición de Analog Devices arrojó el resultado mostrado en la Figura 4.43.

La señal portadora se encuentra corrida con respecto a la frecuencia cero, de aquí que se observe ciertas oscilaciones que corresponden a las variaciones del generador al momento de realizar la captura; el proceso de detección no pudo mejorarse ya que este proceso se vuelve complicado por los factores de decimación de los filtros.

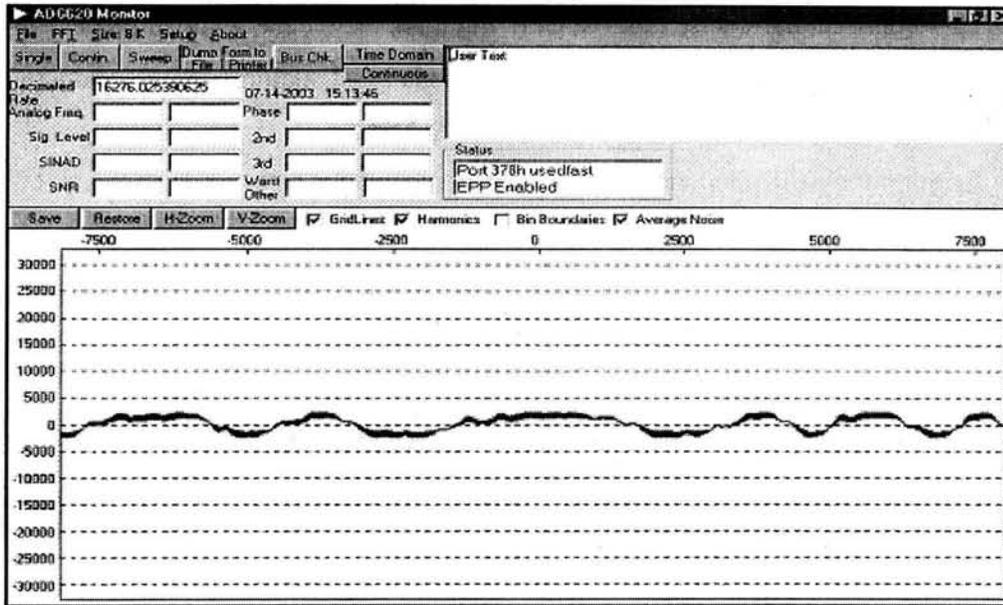


Figura 4.43: Recuperación de la señal triangular (moduladora) en el dominio del tiempo, en modo 6620

Al realizar un acercamiento como el mostrado en la Figura 4.44 se aprecia como la señal triangular se encuentra montada sobre el arco formado por una señal de baja frecuencia. Después de realizar mediciones de frecuencia y amplitud sobre la señal, se concluyó que la señal montada corresponde a la moduladora.

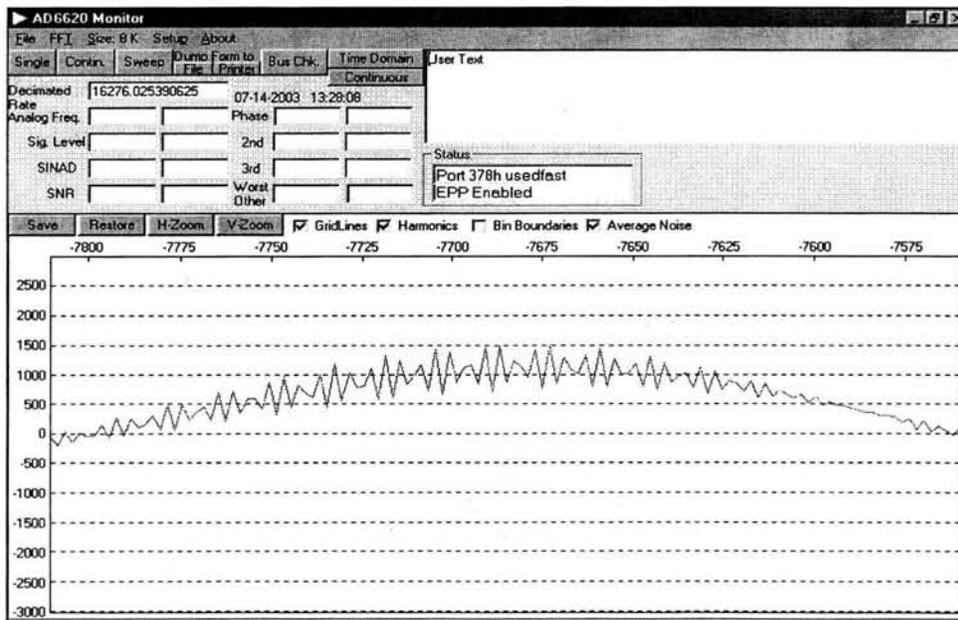


Figura 4.44: Acercamiento de la señal triangular (moduladora) reconstruida, modo 6620

La forma peculiar que se observa en la Figura 4.44 se debe a que el proceso de decimación reduce el número de armónicos que tiene la señal adquirida provocando que esta se deforme visiblemente.

La amplitud de la señal moduladora, de acuerdo con los factores de escalamiento del programa de adquisición, es aproximadamente de 79.65 mVpp encontrándose una ganancia de 1.44, la cual es muy próxima al valor obtenido con el 6620 para la señal cuadrada.

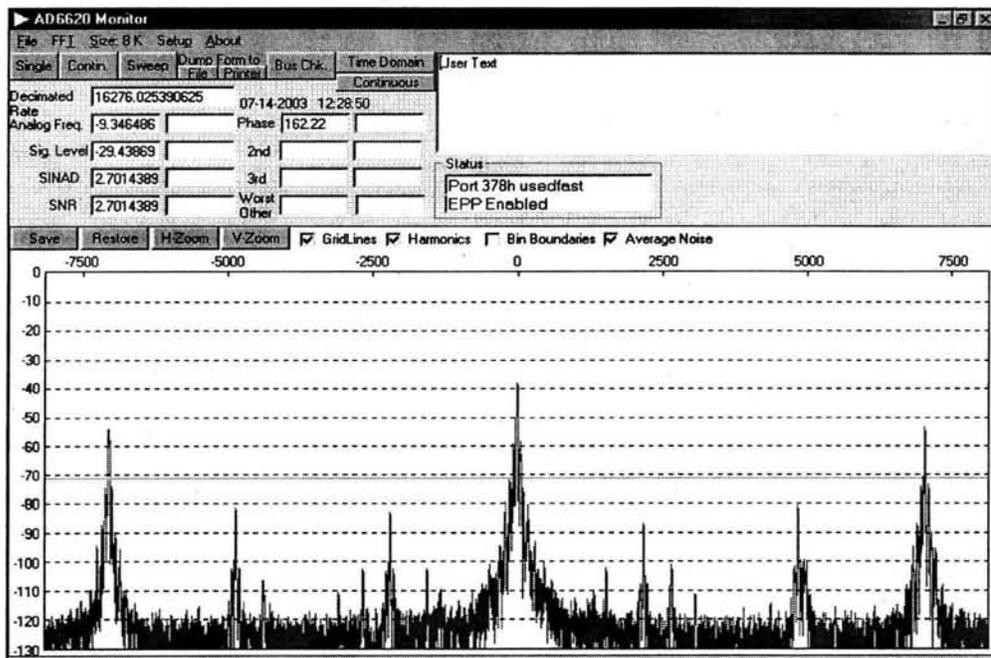


Figura 4.45: Espectro de la señal triangular (moduladora) reconstruida, modo 6620

La señal portadora se encuentra, en el espectro de la Figura 4.45, corrida -9.34 Hz del cero, como se predijo en el análisis realizado en el dominio del tiempo, y es posible visualizar las componentes espectrales fundamentales de la señal moduladora a ± 7 kHz. La relación señal a ruido obtenida entre la componente fundamental de la señal moduladora y el ruido de fondo es de 68 dB, aproximadamente. Este valor “relativamente menor” al original, se debe a que el proceso de decimación implica factores grandes que afectan la velocidad de cálculo de la FFT, permitiendo de esta manera que las oscilaciones del generador afecten el resultado. La relación señal a ruido promedio es de aproximadamente 18 dB; este valor es pequeño debido a que el dispositivo realiza un proceso de dither que permite obtener un ruido más uniforme, pero nos aumenta el nivel promedio. Sin embargo existe un aumento con respecto a la

SNR de la moduladora de 23 dB entre la adquirida con cualquiera de los SH del PCI-6110 y la obtenida con el AD6620

La relación existente entre la señal portadora y las espigas fundamentales de la señal moduladora es de casi 15 dB, valor similar al obtenido con la tarjeta NI PCI-6110.

Como en los casos anteriores, se incluye una tabla que permite comparar los resultados obtenidos (Tabla 4.4) utilizando los diferentes métodos de adquisición, para la realización de esta prueba:

Tabla 4.4: Resultados obtenidos para señal Moduladora Triangular							
a) Resultados para submuestreo de la señal							
S&H ó modo de operación	Amplitud Adquisición [mV]	Ganancia	Frecuencia detectada [MHz]	% Error en frecuencia	Amplitud Moduladora Adquirida [mV]	SNR Portadora [dB]	Relación Portadora Mensaje [dB]
SH1	420	1.7	2.078	9.65	60	60	15
SH2	420	1.7	2.076	9.74	60	60	15
AD6620 M.bypass	200	0.82	7.069	3.16	50	80	15
b) Resultados para decimación y reconstrucción de la moduladora triangular							
S&H ó modo de operación	Decimación	No. de muestras	Frecuencia moduladora [kHz]	Amplitud Moduladora reconstruida [mV]	Ganancia moduladora	No. Armónicos	SNR moduladora
SH1	100	1000	7	47	0.854	3	48
SH2	100	1000	7	40	0.727	3	45
AD6620 M.6620	4096	16,384	7	79.65	1.44	-	68

Como en el caso de la prueba anterior, la ganancia de la moduladora se obtuvo dividiendo la amplitud de la moduladora reconstruida entre la amplitud de la moduladora a la entrada del sistema, es decir 55 mV. Para las relaciones portadora mensaje se tomó el valor medido en la pantalla de despliegue del programa.

Al comparar esta tabla con la obtenida para la señal cuadrada (Tabla 4.3) podemos comprobar que los resultados son bastante consistentes en todos los casos.

4.5 Traslado en frecuencia de una señal portadora modulada por una señal senoidal.

Objetivo: Evaluar la eficacia de la reconstrucción de una señal moduladora senoidal una vez que su señal portadora es trasladada de alta frecuencia a frecuencia cero; además de verificar el desempeño de las tarjetas si la frecuencia de la moduladora es levemente mayor con respecto a las pruebas anteriores.

4.5.1. Sistema ABB – NI PCI-6110

Siguiendo el mismo procedimiento que en las pruebas anteriores se tiene:

Características del experimento:

- ❖ Voltaje la señal portadora = 200 mVpp
- ❖ Frecuencia de la señal portadora = 207.3 MHz
- ❖ Voltaje de entrada al generador de la señal senoidal = 7.6 Vpp
- ❖ Frecuencia de la señal moduladora senoidal = 10 kHz.
- ❖ Amplitud de la señal AM = 240 mVpp
- ❖ Amplitud de la moduladora en la señal AM = 55 mVpp
- ❖ Porcentaje de modulación = 40%
- ❖ Número de muestras a adquirir: 100,000
- ❖ Frecuencia de muestreo de adquisición: 5,000,000 Hz
- ❖ Tipo de ganancia de hardware: ajustable
- ❖ Canal adquirido: canal 0

El diagrama de conexiones realizado para esta prueba es el mostrado en la Figura 4.14, variando únicamente las características de la señal moduladora.

El proceso de adquisición utilizando el SH1 se muestra en la Figura 4.46, en donde es posible visualizar la señal capturada por el programa de adquisición en LabVIEW. Los valores de la señal captada se encuentran en el rango de -350 a 120 mV lo que da una amplitud de 470 mVpp, mientras que la amplitud de la moduladora es de 80 mV. Resulta evidente el incremento de ambas mediciones con respecto a las adquiridas en las pruebas anteriores.

Una vez capturados los datos se procedió a procesarlos en MATLAB para comprobar que la señal capturada correspondía a la señal senoidal modulada de entrada. El primer paso del procesamiento, consistió en el despliegue del espectro en frecuencia de la señal de entrada, tal como se observa en la Figura 4.47.

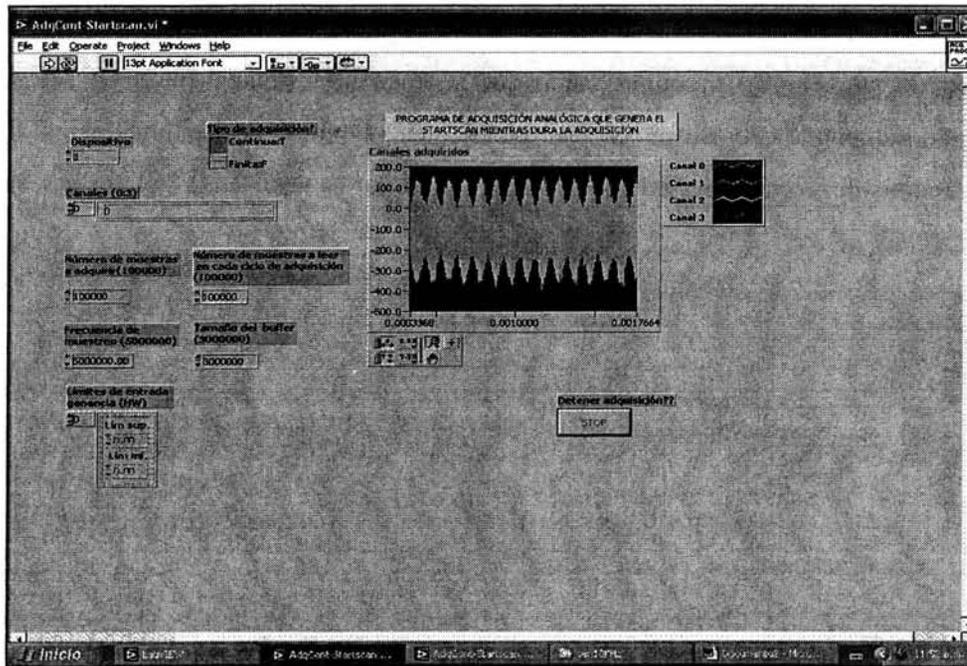


Figura 4.46: Adquisición de la señal AM con modulación senoidal empleando el SH1

La relación señal a ruido presente entre la señal portadora y el ruido de fondo del espectro es similar al obtenido en las 2 pruebas anteriores; es decir, aproximadamente 65 dB. Nuevamente cabe recordar que en esta figura solamente se despliega la parte positiva del espectro, es decir de cero a 2.5 MHz.

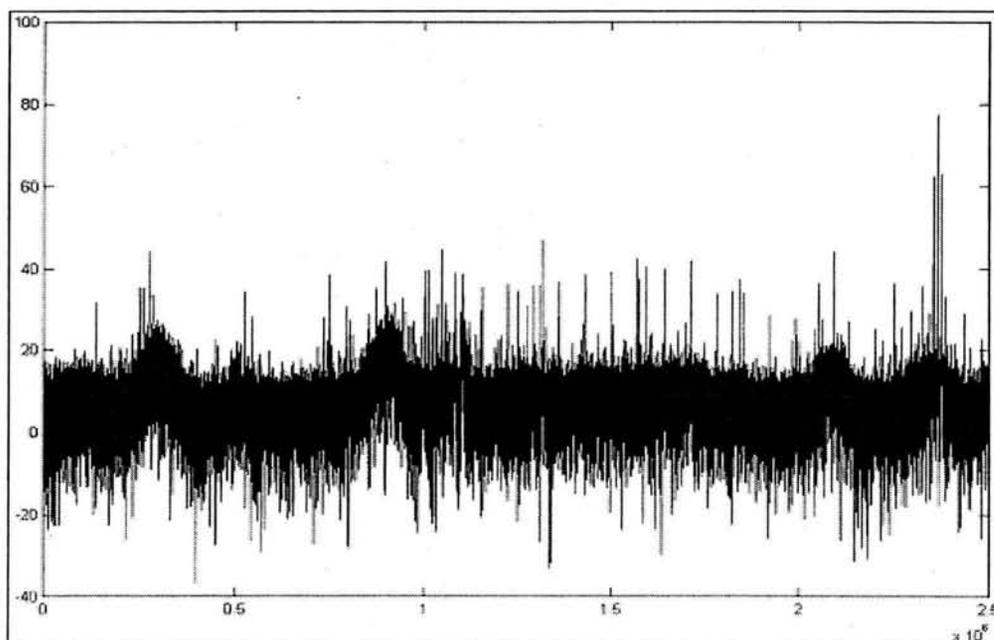


Figura 4.47: Espectro de la señal AM recuperada (moduladora senoidal) SH1

Después se realiza la localización de la portadora haciendo un acercamiento al espectro (Figura 4.48), y comprobando que se encuentra situada en 2.364 MHz. Se aprecian, también, las dos espigas correspondientes a la componente fundamental de la señal moduladora, cada una a 10 kHz. de la portadora; es decir en 2.354 MHz y 2.374 MHz.

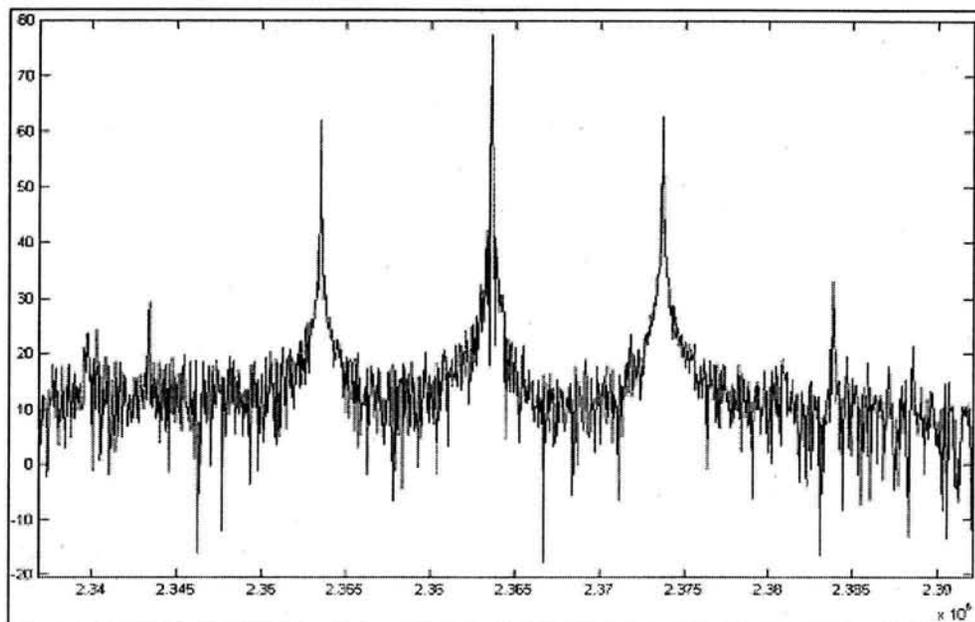


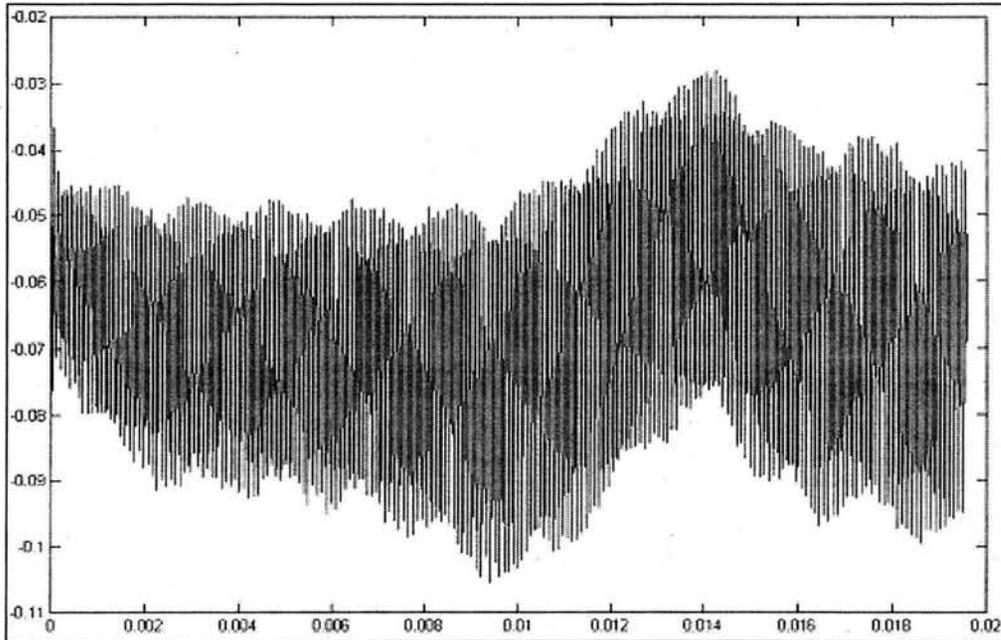
Figura 4.48: Acercamiento a la espiga principal del espectro, (moduladora senoidal) SH1

Estos valores son adecuados debido a que la frecuencia de muestreo de la tarjeta es de 5 MHz, la cuál, gracias al múltiplo encontrado en 205 MHz, logra obtener la imagen anterior. Por lo tanto, esta debe estar localizada en la diferencia de estos dos valores:

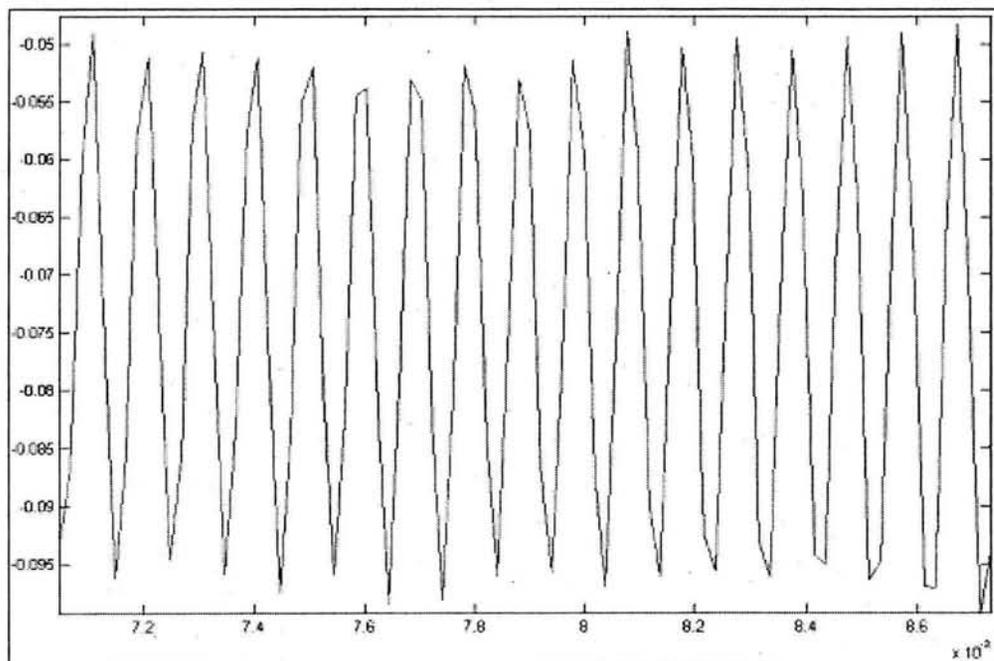
$$207.3 \text{ MHz} - 205 \text{ MHz} = 2.3 \text{ MHz}$$

La diferencia entre el valor teórico y el valor obtenido de la señal capturada es poco significativo (2.78 %) y dicha variación, que se ha hecho presente en las pruebas anteriores, es de igual forma provocada por el generador de alta frecuencia.

La relación entre la señal portadora y la moduladora, obtenida a partir de la imagen, es de cerca de 18 dB, el cual es un valor levemente mayor al de los casos anteriores.



a) Recuperación de la señal senoidal en el dominio del tiempo, después del proceso de decimación, SH1



b) Acercamiento de la señal senoidal reconstruida, SH1

Figura 4.49: Recuperación de la señal senoidal (moduladora), SH1

El proceso de detección de la señal moduladora senoidal de 10 kHz. se realizó obteniéndose los resultados mostrados en la Figura 4.49. La detección realizada permite

visualizar la señal senoidal de 10 kHz., aunque como en los casos anteriores, esta no fue tan precisa. Se observa en la Figura 4.49a como la señal senoidal esta superpuesta en otra de baja frecuencia que no pudo ser eliminada.

En la Figura 4.49b, se puede determinar que el voltaje de la señal detectada es de 45 mV aproximadamente, valor que es consistente con los resultados obtenidos en las demás pruebas. La forma de la señal es debida a los efectos propios de la cuantización.

Se procedió a obtener el espectro de la señal moduladora detectada.

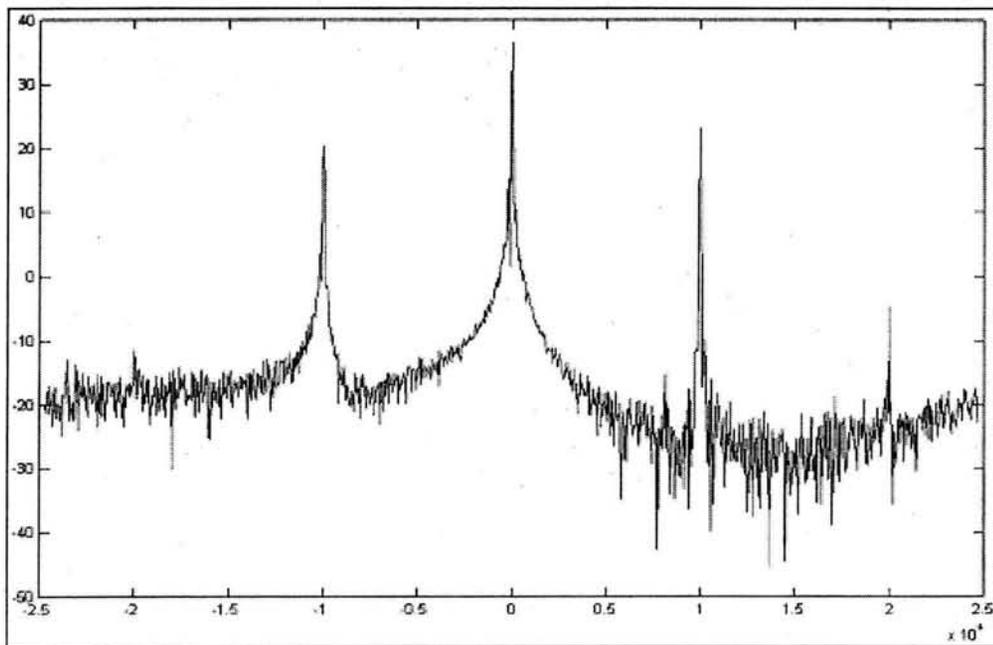


Figura 4.50: Espectro de la señal senoidal (moduladora) reconstruida, SH1

La Figura 4.50 muestra como la señal portadora esta localizada en cero, mientras que las espigas de la señal senoidal moduladora se encuentran en banda base a ± 10 kHz. La relación entre las espigas de la moduladora y el ruido de fondo del espectro es de aproximadamente 40 dB. Tanto la moduladora como la portadora, en teoría, únicamente tienen una sola componente frecuencial. Sin embargo, en nuestro caso, podemos ver que esto en pruebas con señales reales no es cierto, pues se alcanzan a apreciar pequeños armónicos de la moduladora en ± 20 kHz.

También se puede observar que la ganancia de la señal moduladora obtenida es de 0.81 con respecto a la señal de entrada al sistema.

Nuevamente, la consistencia de los datos adquiridos se comprobó al realizar la prueba de adquisición mediante el SH2. La adquisición realizada se muestra en la Figura 4.51.

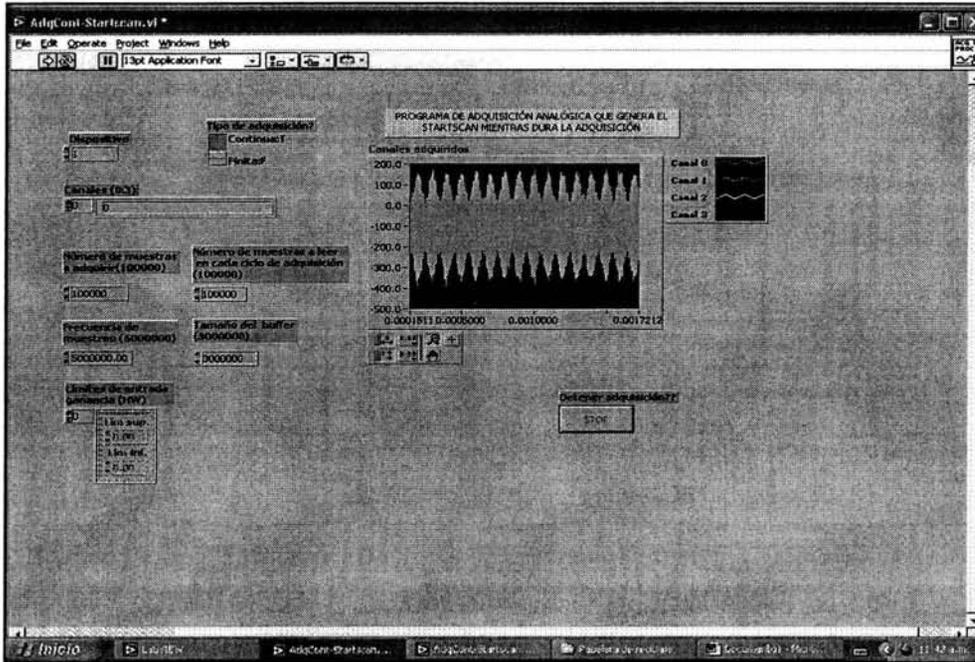


Figura 4.51: Adquisición de la señal AM con modulación senoidal empleando el SH2

La captura denota que la amplitud de la señal se encuentra en un rango que abarca de -350 a 130 mV, dando una amplitud total de 480 mVpp, valor con el que obtenemos una ganancia de 2, con respecto a la entrada al sistema. El voltaje de la moduladora es de 90 mV

Se obtuvo el espectro de la señal capturada (Figura 4.52) con la finalidad de encontrar la localización de los componentes tanto de la señal portadora como de la moduladora.

En esta figura, se presenta la misma SNR de 60 dB entre la fundamental de la señal portadora y el ruido de fondo del espectro. En todas las pruebas realizadas con la NI PCI-6110 la relación señal a ruido de fondo fue consistente y oscilo entre dos valores 60 y 65 dB.

El acercamiento de la Figura 4.52, nos permite visualizar la localización exacta de las componentes en frecuencia de ambas señales (Figura 4.53).

El espectro nos muestra que la señal portadora se encuentra localizada en 2.332 MHz, mientras que las espigas correspondientes a la señal moduladora se

encuentran en 2.322 y 2.342 MHz es decir a ± 10 kHz. de la componente fundamental. En este caso, de igual manera que en el anterior, vemos la aparición de dos armónicos localizados a ± 20 kHz. de la componente fundamental.

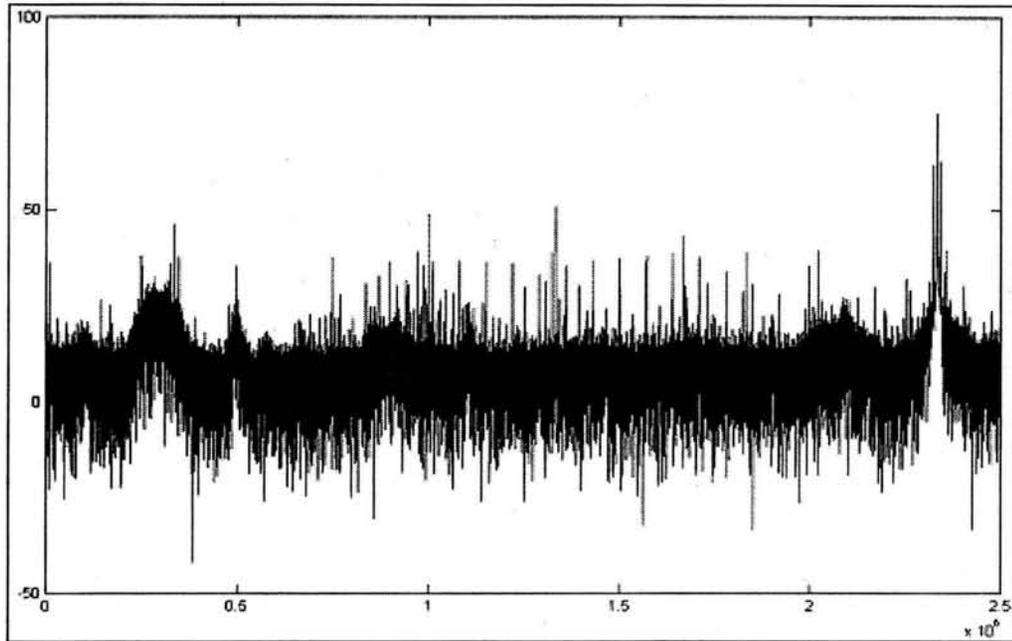


Figura 4.52: Espectro de la señal AM recuperada (modulación senoidal) SH2

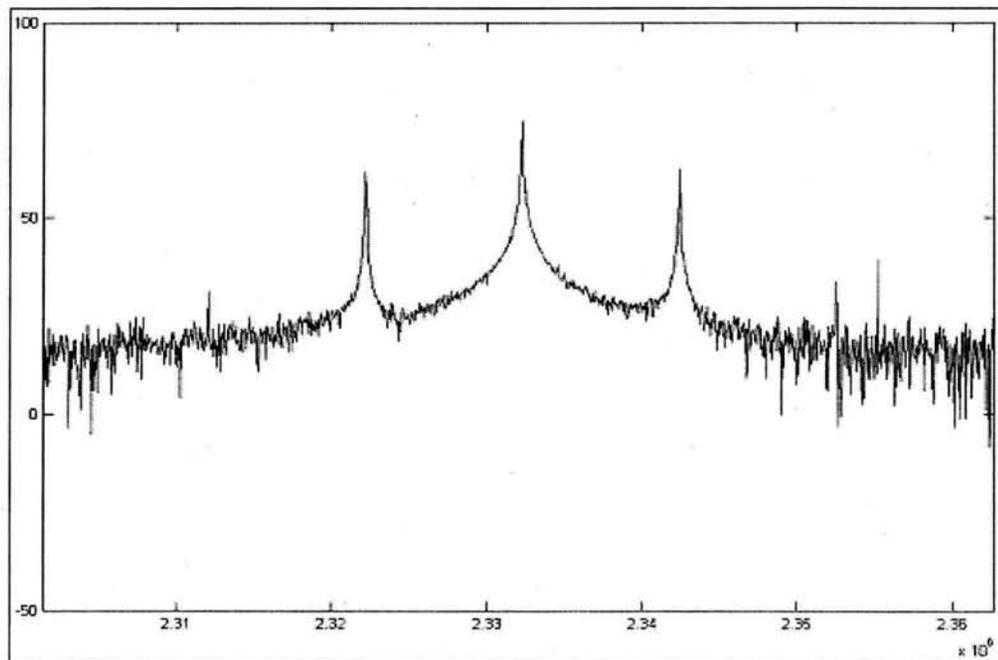


Figura 4.53: Acercamiento de la espiga principal del espectro, SH2

Al igual que con el SH1, existe una relación de 18 dB entre la componente de la señal portadora y la componente de la señal moduladora

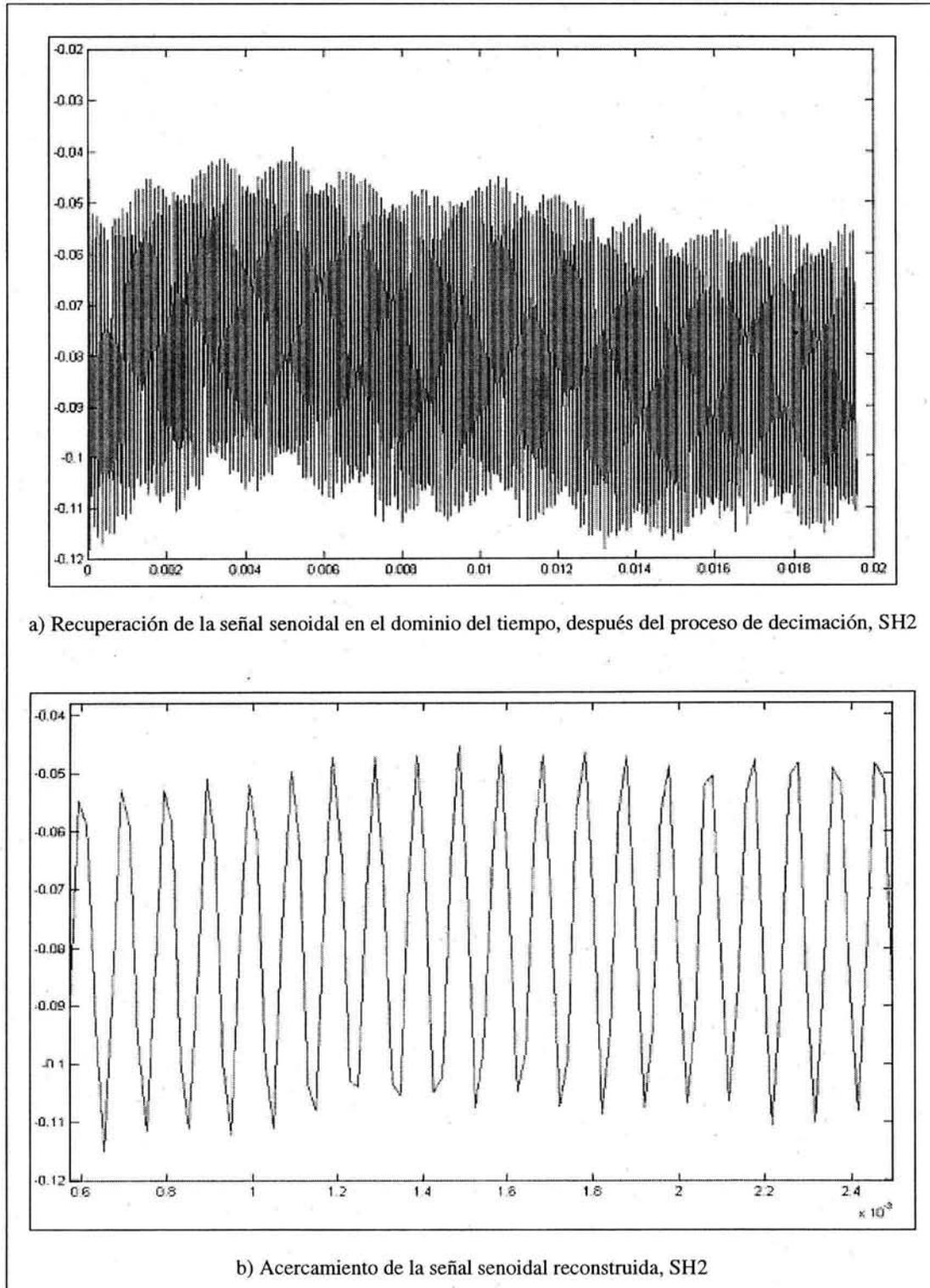


Figura 4.54: Recuperación de la señal senoidal (moduladora), SH2

Se llevó a cabo el proceso de detección de la señal moduladora senoidal capturada mediante el SH2. Los resultados obtenidos se muestran en la Figura 4.54.

La Figura 4.54a muestra a la señal moduladora de 10 kHz. con una amplitud de 63 mVpp. La señal en la que se encuentra montada la moduladora corresponde a una señal de baja frecuencia (aprox. 600 Hz) introducida por el generador, que no pudo ser eliminada. El proceso de detección realizado fue más preciso que el realizado con el SH1, ya que la señal detectada esta casi plana como se ve en el acercamiento de la señal en la Figura 4.54b.

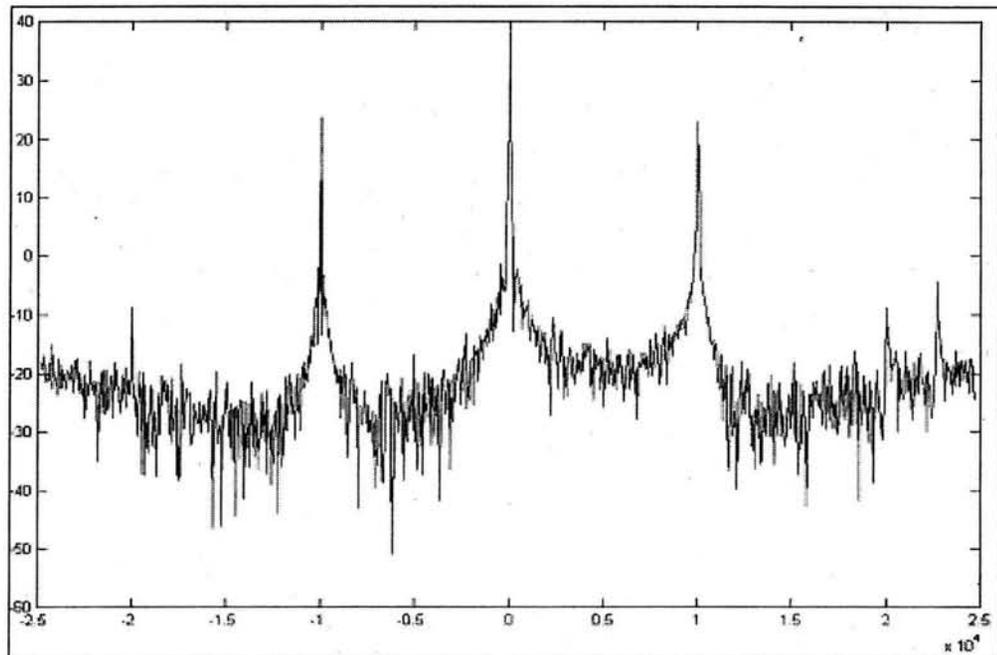


Figura 4.55: Espectro de la señal senoidal (moduladora) reconstruida, SH2

En el espectro de la señal moduladora, (Figura 4.55), se observa que la señal está centrada en cero y que las componentes de la señal moduladora están en ± 10 kHz. Se conserva la relación entre ambas señales de 18 dB al igual que con el SH1. La relación señal a ruido entre la componente fundamental de la moduladora y el ruido de fondo del espectro es de 45 dB. De igual manera que en la adquisición anterior se aprecian armónicos de la moduladora en ± 20 kHz.

4.5.2. Sistema AD6644 – AD6620

Se realizó la adquisición de la señal con la tarjeta de evaluación del AD6620. Las características del experimento y los resultados obtenidos se muestran a continuación.

Características del experimento:

- ❖ Voltaje la señal portadora = 200 mVpp
- ❖ Frecuencia de la señal portadora = 207.3 MHz
- ❖ Voltaje de entrada al generador de la señal senoidal = 7.6 Vpp
- ❖ Frecuencia de la señal moduladora senoidal = 10 kHz.
- ❖ Amplitud de la señal AM= 240 mVpp
- ❖ Amplitud de la moduladora en la señal AM = 55 mVpp
- ❖ Porcentaje de modulación = 40%
- ❖ Número de muestras a adquirir = 16K = 16,384 muestras
- ❖ Frecuencia de muestreo de adquisición: 66,666,600 Hz (66 MS/s)
- ❖ Canal adquirido: único

El diagrama de conexiones realizado para esta prueba es el mostrado en la Figura 4.25, variando únicamente las características de la señal moduladora.

El experimento se realizó bajo los dos modos de operación del AD6620: modo *bypass* y modo 6620.

a) Adquisición en modo *bypass*

La señal capturada en la Figura 4.56 se encuentra escalada en amplitud por el programa de adquisición de Analog Devices y puede observarse que la amplitud la señal modulada AM, así como la de la moduladora, siguiendo el factor de escalamiento indicado en la Tabla 3.3, corresponde a 210 y 55 mV, respectivamente. La ganancia de la señal AM adquirida con respecto a la entrada es de 0.875, valor consistente con los resultados obtenidos en las pruebas anteriores.

En el espectro de la Figura 4.57, se observa que la señal portadora se encuentra localizada debido al proceso de muestreo, en 7.309 MHz, observándose armónicos en múltiplos de este valor. Debido al proceso de muestreo el múltiplo de 66.66 MHz localizado en 199.99 MHz; reconoce la señal colocándola, en la diferencia entre la frecuencia de la señal portadora y el múltiplo de la frecuencia de muestreo:

$$207.3 \text{ MHz} - 199.99 \text{ MHz} = 7.3 \text{ MHz}$$

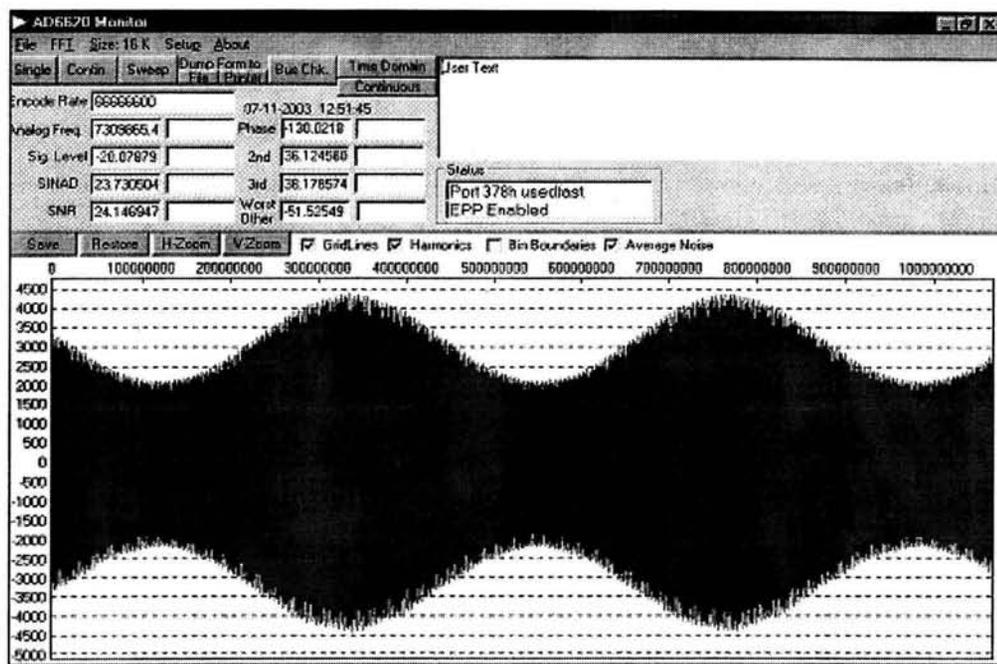


Figura 4.56: Adquisición de la señal AM con modulación senoidal en modo *bypass*

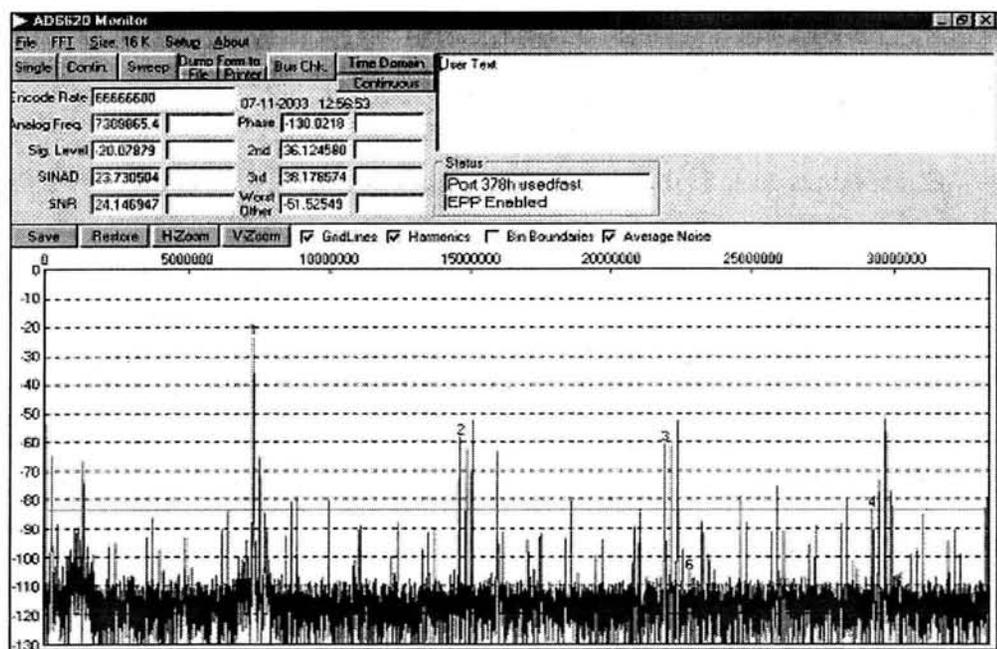


Figura 4.57: Espectro de la señal AM adquirida (modulación senoidal), modo *bypass*

La variación existente entre este valor y el valor visto en la imagen es prácticamente nulo (0.12%) y es debido a las variaciones de los 2 generadores involucrados en el experimento.

Las componentes espectrales de la señal senoidal moduladora se encuentran a ± 10 kHz. de la frecuencia de la señal portadora, es decir en 7.319 y 7.339 MHz respectivamente.

La SNR es de 87 dB entre la componente de la señal portadora y el ruido de fondo del espectro; este valor es similar al obtenido en los experimentos anteriores realizados en bypass.

b) Adquisición en modo 6620

Para este tipo de adquisición se variaron las tasas de decimación usadas con las señales moduladoras cuadrada y triangular (Factor para CIC2, CIC5 y RCF igual a 16), ya que si se aplican estas tasas se abarca un ancho de banda de 16,276.025 Hz lo que implica que el espectro abarcaría de $-8,138$ a $8,138$ Hz y por lo tanto no sería posible visualizar las componentes espectrales de la señal moduladora senoidal en ± 10 kHz., sino acomodadas en otra frecuencia al pasar el nivel mostrado.

Las tasas de decimación elegidas fueron: CIC2 =11; CIC5 =11; RCF =15 con lo que la frecuencia de muestreo es:

$$66,666,600 / 11 \times 11 \times 15 = 36,730.9090 \text{ Hz}$$

El proceso de detección por parte del AD6620 en el dominio del tiempo arrojó la imagen de la Figura 4.58.

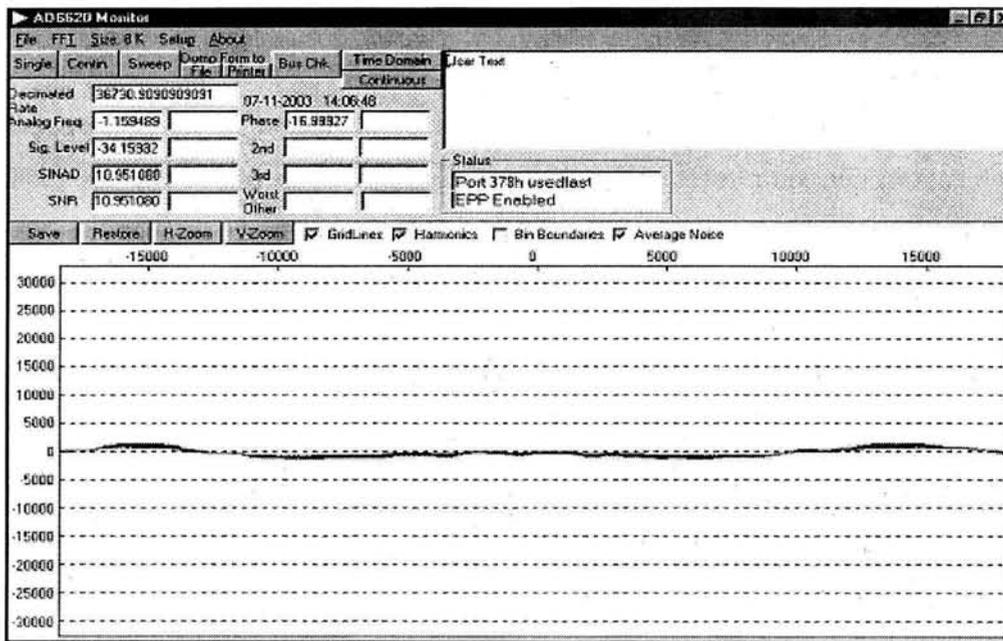


Figura 4.58: Recuperación de la señal senoidal en el dominio del tiempo, en modo 6620

Posiblemente, esta detección fue una de las más precisas, pues se obtiene el nivel de DC prácticamente plano, a pesar que la señal moduladora senoidal de 10 kHz esta montada sobre otra señal de frecuencia mucho menor. Esto se debe a que al decrementar las tasas de decimación de los filtros, se vuelve más fácil el proceso de detección.

Se realizó un acercamiento en la Figura 4.59 para determinar que señal se había detectado mediante el proceso de decimación.

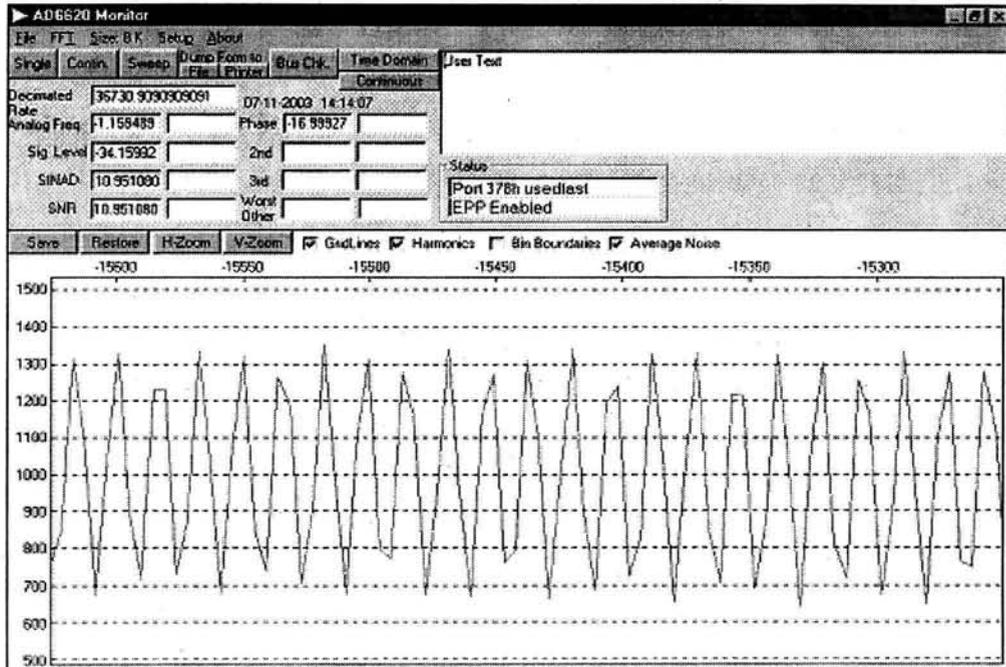


Figura 4.59: Acercamiento de la señal senoidal reconstruida, modo 6620

La amplitud de la señal reconstruida es de alrededor de 98.46 mVpp valor levemente menor con respecto a las mediciones hechas en las pruebas anteriores. Este valor se obtuvo basándose en los resultados desplegados en Tabla 3.5, donde se indica que el factor de escalamiento, para una tasa de decimación de 1815 ($11 \times 11 \times 15$), es de 6,500

En el dominio de la frecuencia, como lo demuestra el espectro de la Figura 4.60, la señal portadora esta corrida sólo -1.15 Hz (ver **Analog Freq**, en la parte superior izquierda de la figura) respecto al cero y se aprecian las componentes espectrales de la señal moduladora de ± 10 kHz.

La SNR entre el ruido de fondo del espectro y la componente fundamental de la señal moduladora es de 68 dB; el cuál es coincide bastante con el valor de las pruebas anteriores.

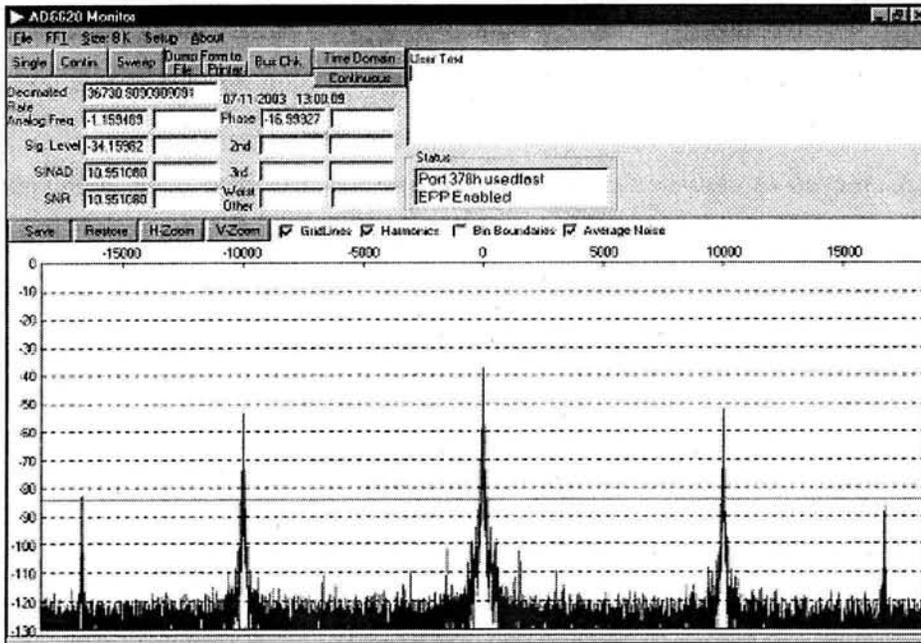


Figura 4.60: Espectro de la señal senoidal (moduladora) reconstruida, modo 6620

Al igual que con la tarjeta NI PCI-6110, la relación existente entre la ganancia de la señal portadora y las espigas de la señal moduladora es de casi 15dB.

Tabla 4.5: Resultados obtenidos para señal Moduladora Senoidal

a) Resultados para submuestreo de la señal

S&H ó modo de operación	Amplitud Adquisición [mV]	Ganancia	Frecuencia detectada [MHz]	% Error en frecuencia	Amplitud Moduladora Adquirida [mV]	SNR Portadora [dB]	Relación Portadora Mensaje [dB]
SH1	470	1.95	2.364	2.78	80	65	18
SH2	480	2	2.332	1.39	90	60	18
AD6620 M.bypass	210	0.87	7.31	0.12	55	87	15

b) Resultados para decimación y reconstrucción de la moduladora senoidal

S&H ó modo de operación	Decimación	No. de muestras	Frecuencia moduladora [kHz]	Amplitud Moduladora reconstruida [mV]	Ganancia moduladora	No. Armónicos	SNR moduladora
SH1	100	1000	10	45	0.81	1	40
SH2	100	1000	10	63	1.15	1	45
AD6620 M. 6620	1815	16,384	10	98.46	1.79	-	68

Se incluye una tabla que resume los resultados obtenidos en esta prueba (Tabla 4.5), de tal manera que se pueda visualizar los efectos de cada una de las tarjetas empleadas.

Como en el caso de las pruebas anteriores, la ganancia de la moduladora se obtuvo dividiendo la amplitud de la moduladora reconstruida entre la amplitud de la moduladora a la entrada del sistema, es decir 55 mV. Para las relaciones portadora mensaje se tomó el valor medido en la pantalla de despliegue del programa.

Comparando esta tabla con las obtenidas para las dos pruebas anteriores (Tablas 4.3 y 4.4) comprobamos que el comportamiento de los sistemas de adquisición fue consistente en las tres pruebas. Obviamente, los resultados obtenidos en la Tabla 4.5, para el sistema AD6644 – AD6620, en modo 6620, variaron más significativamente con respecto a sus predecesores debido al cambio en la tasa de decimación, a pesar de obtener una relación señal a ruido, entre la moduladora y el ruido de fondo, similar en las tres pruebas con modulación.

5. CONCLUSIONES

Como se mostró con las pruebas realizadas en este trabajo, el submuestreo es aplicable en sistemas que trabajan con señales pasobanda.

Los requerimientos propios de un sistema de adquisición que utilice submuestreo son básicamente tres: un conversor A/D con un ancho de banda de entrada muy grande, el cual permita manejar el rango de frecuencias que incluye la señal pasobanda y que posea una resolución lo más grande posible. Otro punto es el contar con un sistema que sin importar su velocidad, tenga una base de tiempo precisa, de tal forma que el proceso de adquisición sea confiable. Por último, un receptor digital que permita un traslado en frecuencia de IF a banda base, de tal forma que se pueda recuperar la información.

Los requerimientos de un conversor que realice submuestreo son menores que los que emplearía un conversor de sobremuestreo. Si ambos son utilizados para muestrear señales pasobanda a altas frecuencias, el conversor para sobremuestreo tendría que manejar una frecuencia de muestreo mucho más alta, lo que se traduciría en una electrónica más complicada, que trabajaría a mayor velocidad y, por consiguiente, más costosa que la que emplearía un conversor pasobanda cuya frecuencia de muestreo sería menor, con una electrónica más sencilla y capaz de alcanzar una mejor resolución al tener velocidades de trabajo más bajas.

El desarrollo de esta tesis ha demostrado la viabilidad de uso de un sistema de adquisición basado en muestreo pasobanda mediante una de las siguientes dos alternativas: un sistema de adquisición de datos con una base de tiempo precisa y con facilidad de comunicación para almacenamiento en la PC (como la NI PCI – 6110) o empleando un receptor digital comercial (como el AD6620) que reciba la información desde un conversor A/D de gran velocidad (como el AD6644).

Como se mostró, el desempeño de la tarjeta de adquisición 6110 puede ser mejorado añadiéndole un AAB, ampliando su respuesta en frecuencia varias veces, sin incrementar de forma muy significativa su costo.

Para la construcción de un AAB es fundamental seleccionar adecuadamente el circuito de muestreo y retención (*sample and hold*) que será utilizado, pues en él recae la responsabilidad de la operación del sistema. El circuito debe poseer un bajo nivel de distorsión en la FI de interés, además de un tiempo de adquisición adecuado para operar a la tasa de muestreo del conversor. Es importante conocer a la perfección el

funcionamiento del conversor de tal manera que se pueda lograr la sincronización entre él y el AAB, evitando así la pérdida de información.

El incremento de la respuesta en frecuencia del conversor estará determinado por la duración del pulso de sincronización generado para el reloj del *sample and hold* y, obviamente, por el tiempo de respuesta mínimo del circuito. En la presente tesis, la duración mínima obtenida del pulso fue de 20ns, alcanzando a cubrir un ancho de banda de 50 MHz, el cual, para la tarjeta NI PCI-6110, representó un incremento de 10 veces su ancho de banda original; aunque, debido a la amplificación del circuito, se pudo obtener niveles aceptables de la señal de entrada hasta una frecuencia 40 veces mayor (200 MHz) al ancho de banda de la tarjeta (5 MHz).

Debido al ancho de banda manejado, el sistema AAB – NI PCI-6110 tiene pérdidas al momento de recuperar la señal moduladora (aprox. 20%, según resultados experimentales). Como la señal pasobanda se encuentra arriba de los 200 MHz, y el ancho de banda del sistema es una cuarta parte de este valor, la recuperación se encuentra disminuida justamente en el valor expresado en la gráfica de respuesta en frecuencia del sistema (ganancia 0.8 aprox.) para lecturas entre los 200 y los 211 MHz.

Por otro lado, el sistema AD6644 – AD6620 debido a las características propias de su conversor, cuenta con ancho de banda mayor (250 MHz), lo que nos permite detectar sin problemas de atenuación las señales, pues son obtenidas sin limitaciones en la frecuencia. Esto nos permite tener niveles de ganancia de 1.45 en promedio. Así, las recuperaciones obtenidas con este sistema tienen un nivel de amplitud mayor que con el sistema anterior.

A pesar de los porcentajes de error en frecuencia reportados en las diferentes tablas del capítulo de resultados experimentales, calculados después de hacer el submuestreo, la comparación directa entre el valor teórico calculado y la frecuencia obtenida no representa de forma neta el comportamiento de los sistemas. En todas las pruebas la frecuencia fue seleccionada empleando la escala propia del generador y medida en el osciloscopio. Aunque el osciloscopio es un instrumento de alta precisión, al aumentar la frecuencia de la señal de entrada hasta los niveles de RF, esta precisión disminuye considerablemente debido a la resolución propia del instrumento en la escala del tiempo ($\pm 5\%$, obtenido experimentalmente), provocando también errores de exactitud (repetición de la misma lectura). En todas las pruebas realizadas con ambos sistemas, los porcentajes de error en frecuencia son menores al 10 %, por lo que tomando en cuenta la resolución del osciloscopio, es un valor considerado como

aceptable, y que nos habla del comportamiento real de ambos sistemas. En general las pruebas hechas con el AD6620 tienen un porcentaje menor que las del otro sistema.

Aunque las relaciones señal moduladora a ruido de fondo (SNR moduladora) son menores para el sistema AAB – NI PCI-6110 (45 dB, aprox.) que para el otro sistema (70 dB aproximadamente.), la comparación no debe hacerse sin tomar en cuenta los factores que influyen en la obtención de estos resultados, los cuales son básicamente tres: la frecuencia de muestreo inicial, la tasa de decimación y el número de bits del conversor.

Como se especificó, cada uno de los sistemas de adquisición trabaja a una frecuencia de muestreo diferente. Así, mientras la 6110 trabaja a 5 MHz, involucrando en el proceso de detección de la señal portadora a 207.3 MHz al múltiplo 41 de su frecuencia de muestreo, el AD6644 utiliza un número mucho menor (tercer múltiplo) para el mismo fin, trabajando a 66 MHz. Obteniendo la razón en dBs de las frecuencias de muestreo empleadas en cada uno de los sistemas empleados ($10\log[66.66\text{MHz}/5\text{MHz}]$) nos da un resultado de 11 dB. Este valor nos indica, que el sistema con menor frecuencia de muestreo (6110), tiene una pérdida de 11 dB con respecto al otro, pues emplea mayor número de múltiplos para detectar la portadora, aumentando así el ruido del espectro y decrementando la SNR.

De igual manera que la frecuencia de muestreo, la tasa de decimación es un factor determinante en los resultados obtenidos, pues, mientras en el sistema del 6620 la tasa fue de 4096, en el sistema del 6110 la tasa fue de 100, en todos los casos. Con lo cual la razón de las tasas en dBs ($10\log[4096/100]$), nos da un resultado de 16 dB (aproximadamente) que nos indica la pérdida que el sistema con menor tasa de decimación (nuevamente el 6110) tendrá al poseer filtros menos precisos.

Estas dos pérdidas acumuladas, provocan que el sistema del ABB – NI PCI-6110, presente un espectro con, aproximadamente, 27 dB (11+16) menos que el del sistema AD6644 – AD6620, como lo demuestran los resultados obtenidos en la SNR de la moduladora. Las variaciones que se presentan en las diferentes relaciones señal a ruido obtenidas, se pueden deber al último factor que influye en la comparación: el número de bits.

Para el sistema del 6110 la SNR del conversor A/D debida al número de bits es de 72.24 dB (6.02×12 bits) mientras que la obtenida para el sistema del 6644 fue de 84.28 dB (6.02×14 bits) En este caso la diferencia existente entre la SNRs de los conversores es de aproximadamente 12 dB, provocando que las pérdidas acumuladas

lleguen a alcanzar un valor de 39 dB, como lo demuestran los resultados obtenidos para la SNR de la portadora con respecto al ruido del fondo.

La correspondencia de los resultados experimentales obtenidos con los valores teóricos esperados, nos permite comprobar el comportamiento de los sistemas para una misma señal de entrada, entendiendo la variación existente entre los resultados y justificando la viabilidad de ambas alternativas.

Por todo lo anterior, el sistema comercial desarrollado por Analog Devices presenta características más aceptables para la recuperación de señales pasobanda que la adaptación realizada por nosotros al sistema de National Instruments, aunque este sistema nos haya permitido comprobar, por ejemplo, el desempeño y características de un adaptador de ancho de banda, que hizo la adquisición de señales a altas frecuencias un proceso realizable aun para conversores con ancho de banda y frecuencia de muestreo pequeños.

Pero a pesar de dicho inconveniente, el sistema de National, presenta ventajas que todavía no han sido superadas por el sistema de Analog: la manipulación sencilla, rápida y eficiente de los datos de la adquisición, de acuerdo a las necesidades propias que cada usuario posea, que le permiten, sin más preámbulo, una aplicación inmediata al equipo de Resonancia Magnética Nuclear.

Mientras que el sistema AAB – NI PCI-6110 es aplicable directamente al equipo de RMN, según las modificaciones y adaptaciones que se realizaron en el hardware y en el software de adquisición mostrado en el apartado 3.3.1b, el sistema AD6644 – AD6620 no lo es pues presenta el inconveniente de poseer un solo canal de adquisición. Actualmente se está trabajando en la posibilidad de adaptar otro conversor AD6644 al sistema, aunque esto implicaría sincronizar ambos conversores con la misma señal de reloj, además de realizar ciertas adaptaciones al hardware que no son sencillas de elaborar.

En conclusión, podemos decir que ambos sistemas pueden ser competitivos pues brindan resultados aceptables para la adquisición de señales pasobanda con las características propias de los equipos biomédicos indicados.

El sistema de Analog Devices genera los mejores resultados respecto a niveles de la señal, mientras que el sistema de National Instruments, es actualmente, la alternativa más viable para la aplicación de la metodología propuesta a equipos de Resonancia Magnética Nuclear.

ANEXO A: Muestreo uniforme ideal

Si se considera la señal $x(t)$, cuya transformada $X(f)$ tiene la forma mostrada en la Figura 2.3, se pueden tomar muestras de la señal multiplicándola por un tren de impulsos periódicos de periodo T_s como se muestra en la Figura 2.2.

Es decir: $x_n(t) = x(t)\delta_s(t)$, donde $x_n(t)$ corresponde a la secuencia generada por el tren de impulsos $\delta_s(t)$. Matemáticamente, esto puede ser representado como:

$$x_n(t) = \sum_{n=-\infty}^{\infty} x(nTs)\delta(t - nTs) \quad \dots(\text{Ec. A.1})$$

La representación en el dominio de la frecuencia, del tren de impulsos ponderados estará dada por:

$$F\left[\sum_{n=-\infty}^{\infty} \delta(t - nTs)\right] = \frac{1}{T_s} \sum_{n=-\infty}^{\infty} \delta(f - nfs) \quad \dots(\text{Ec. A.2})$$

Por lo tanto, se tendrá que:

$$X_n(f) = fsX(f) * \sum_{n=-\infty}^{\infty} \delta(f - nfs) \quad \dots(\text{Ec. A.3})$$

donde $X_n(f)$ corresponde a la expresión en el dominio de la frecuencia para $x_n(t)$. La convolución de una función cualquiera con una delta reproduce a la función en el punto donde ocurre la delta y así se obtiene:

$$X_n(f) = fs \sum_{n=-\infty}^{\infty} X(f - nfs) \quad \dots(\text{Ec. A.4})$$

El espectro de la señal original se repite cada fs (como el mostrado en la Figura 2.4). Si quisiéramos rescatar la señal original, bastaría utilizar un filtro pasobajas ideal con frecuencia de corte f_0 y amplitud K , siempre y cuando se cumpla el Teorema del Muestreo. La salida de este filtro $Y(f)$, en el dominio de la frecuencia, será:

$$Y(f) = X_n(f)K\Pi\left(\frac{f}{2f_0}\right) \quad \dots(\text{Ec. A.5})$$

donde Π corresponde a la función pulso.

En el dominio del tiempo, el producto en frecuencia corresponde a una convolución y por lo tanto la respuesta del filtro en el dominio del tiempo $y(t)$, estará determinada por la expresión:

$$y(t) = x_n(t) * h(t) = h(t) * \sum_{n=-\infty}^{\infty} x(nTs)\delta(t - nTs) = \sum_{n=-\infty}^{\infty} x(nTs)h(t - nTs) \quad \dots(\text{Ec. A.6})$$

La respuesta al impulso $h(t)$, de un filtro pasobajas ideal como el descrito sería:

$$h(t) = 2Kfo\text{Sinc}(2fo t) \dots(\text{Ec. A.7})$$

Por lo tanto, sustituyendo $h(t)$ en $y(t)$, la respuesta del filtro pasobajas debe ser:

$$y(t) = 2Kfo \sum_{n=-\infty}^{n=\infty} x(nTs)\text{Sinc}[2fo(t - nTs)] = Kfsx(t) \dots(\text{Ec. A.8})$$

$$x(t) = 2foTs \sum_{n=-\infty}^{n=\infty} x(nTs)\text{Sinc}[2fo t - 2nfoTs] \dots(\text{Ec. A.9})$$

Para el caso particular de $fs = 2fo$, esta última expresión se reduce a:

$$x(t) = \sum_{n=-\infty}^{n=\infty} x\left(\frac{n}{2fo}\right)\text{Sinc}[2fo t - n] \dots(\text{Ec. A.10})$$

Es decir, se suman infinitas señales Sinc con ponderaciones iguales a cada muestra $x(nTs)$ y esto reproduce a la señal $x(t)$. En este proceso se necesitan todas las muestras para obtener $x(t)$. En la práctica solo se tendrá un número finito de muestras, por lo tanto existirá un error llamado error de truncamiento.

ANEXO B: Especificaciones de los conversores A/D

Debido a que el desempeño de los conversores es determinante en la respuesta de los sistemas de adquisición, es importante conocer sus especificaciones y la forma en que estas pueden ser manipuladas. A continuación y de manera general, se describen los parámetros de diseño e implementación generales de los conversores A/D.

Resolución: Es la cantidad de bits que entrega el conversor a su salida luego de completada la conversión. También puede expresarse como el porcentaje o partes por millón (ppm) que representa cada bit menos significativo en el rango total de entrada. Por ejemplo, un conversor de 12 bits puede tener una resolución expresada como $1/2^{12} \times 100 = 0.0244\%$ o de 244 ppm [15].

No-linealidad diferencial (DNL): es la medida de los anchos de los códigos con respecto al valor ideal de un bit menos significativo (Figura B.1). Conforme la frecuencia del conversor se aproxima a la de Nyquist, la DNL se refleja en el espectro como un incremento en el ruido de cuantización que tiende a elevar el ruido de fondo del conversor.

No-linealidad integral (INL): es la desviación de los centros del código con respecto a la curva de transferencia ideal del conversor (Figura B.1). Se refleja como una desviación de la gráfica de transferencia del conversor, conforme la frecuencia de éste se aproxima a la de Nyquist, generando componentes en frecuencia (espurias) que no se encontraban en la señal original [16].

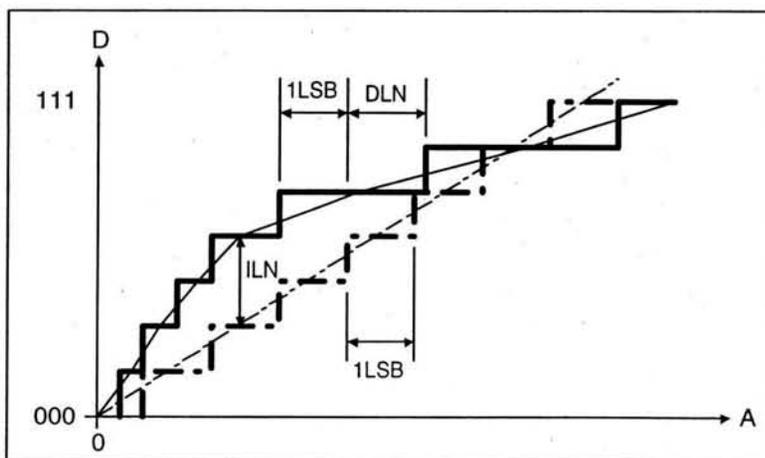


Figura B.1: DNL e INL

Tiempo de conversión: Es el tiempo requerido por un conversor A/D para efectuar una conversión completa [15].

Tiempo o retraso de apertura: es el retraso que surge de la diferencia entre el camino de la señal analógica y el camino del reloj interno del conversor. Puede tomar un valor negativo o positivo. En comunicaciones, la naturaleza repetitiva de este retraso no afecta la precisión del resultado.

Jitter o incertidumbre de apertura: efecto producido en el conversor debido a la variación muestra a muestra en el retraso de apertura, y que se traduce en un incremento del ruido [17].

Relación señal a ruido (SNR): es la razón de la amplitud rms de la señal al valor rms de la suma de todos los componentes espectrales, excluyendo los primeros cinco armónicos y DC, expresada en dB (Figura B.2). Gracias a que no incluye los armónicos más significativos, la SNR es un buen indicador del ruido de fondo del conversor.

Relación señal a ruido y distorsión (SINAD): es la razón de la amplitud rms de la señal al valor rms de la suma de todos los componentes espectrales incluyendo los armónicos, pero excluyendo DC (Figura B.2). En consecuencia la SINAD es un poco más pequeña que la SNR. Se expresa en dB.

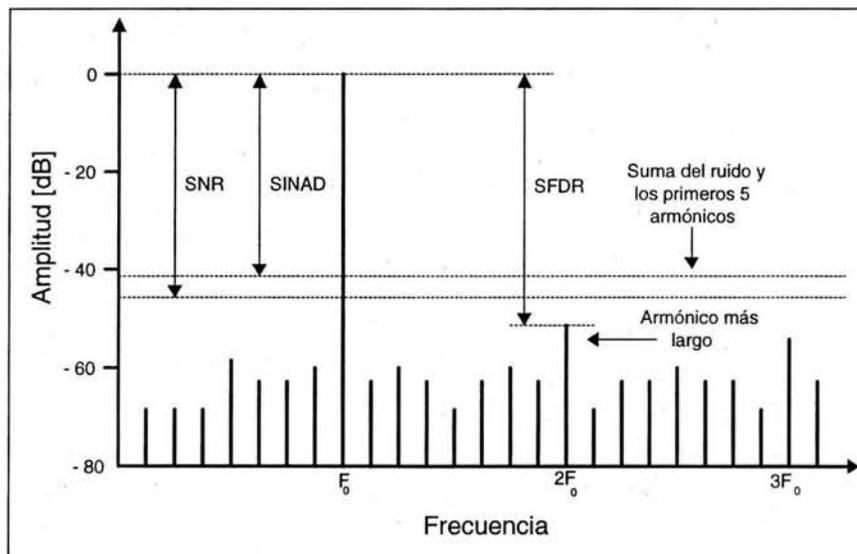


Figura B.2: SNR, SINAD y SFDR, del espectro de una señal

Rango dinámico libre de espurias (SFDR): es la razón de la amplitud rms de la componente fundamental del espectro a la amplitud rms de la espuria siguiente más

larga (Figura B.2). Esta espuria, en convertidores bien diseñados, por lo regular es un armónico de la fundamental, aunque en varios casos puede no ser de esta manera. Frecuentemente se expresa en dBc (con respecto a la portadora) o en dBFS (con respecto a la escala completa del convertidor). [16].

Número efectivo de bits (ENOB): es un indicador global de la precisión de un convertidor. La ENOB decrece conforme aumenta la frecuencia. Normalmente se encuentra uno o dos bits por debajo de la resolución nominal [17].

Ancho de banda a potencia total (*full power bandwidth*): Es un indicador de la capacidad del convertidor en altas frecuencias y se define como la frecuencia donde una señal de entrada reconstruida a escala completa, se encuentra tres decibeles por debajo del valor de la señal reconstruida pero a baja frecuencia. [16].

Frecuencia de conversión: Es la cantidad de conversiones por segundo que es capaz de efectuar un convertidor A/D. No necesariamente coincide con el recíproco del tiempo de conversión, ya que podría haber algunas operaciones complementarias, que ocupan tiempo después de terminada la conversión propiamente dicha.

Frecuencia de reloj: Frecuencia del oscilador que envía pulsos para la operación del convertidor (por ejemplo, para hacer funcionar el contador o el registro de aproximaciones sucesivas).

Códigos faltantes: Es la existencia de uno o más valores digitales de la salida entre 0 y $2^n - 1$ que no es alcanzado para ningún valor de la entrada analógica. En general se especifica que no hay códigos faltantes (*missing codes*) o bien se da la resolución en bits para la cual puede garantizarse que no hay códigos faltantes. Por ejemplo, un convertidor podría tener una resolución de 12 bits pero sólo 11 bits sin códigos faltantes [15].

Error de cuantización: Es la máxima desviación existente entre la amplitud analógica de entrada y su representación digital, entregada por el convertidor A/D. En algunos casos se procede por truncamiento y en otros por redondeo. La desviación máxima se alcanza apenas antes de conmutar al nivel siguiente.

Error de offset: Es el valor de tensión que debe aplicarse a la entrada para tener una salida digital nula. Se debe al offset del comparador y se expresa en mV.

Error de histéresis (E_h): Es el ancho de la ventana de histéresis que se establece alrededor de cada conmutación, expresado en LSB (Figura B.3). Se debe en general a la histéresis del o los comparadores, y es razonable esperar que sea mucho menor que un LSB. No es común encontrar esta especificación. La histéresis se utiliza con ventaja para evitar conmutaciones debidas a pequeños niveles de ruido.

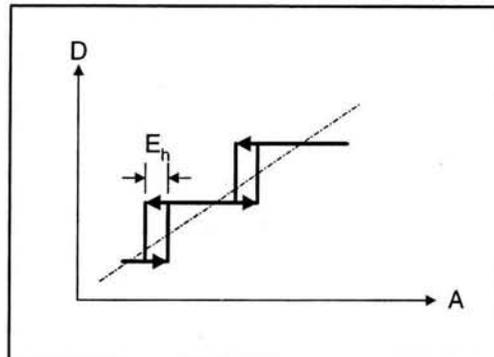


Figura B.3: Error de histéresis.

Error de escala (E_{esc}): Es la diferencia en LSB entre los valores de fondo de escala (Figura B.4) correspondientes al conversor ideal y la recta que mejor se aproxima al conversor ensayado. Otra forma alternativa de definir el error de escala es como la diferencia entre los valores de la entrada analógica requerida para producir la máxima salida digital (2^n-1) en los casos real e ideal, referidos al bit menos significativo ideal.

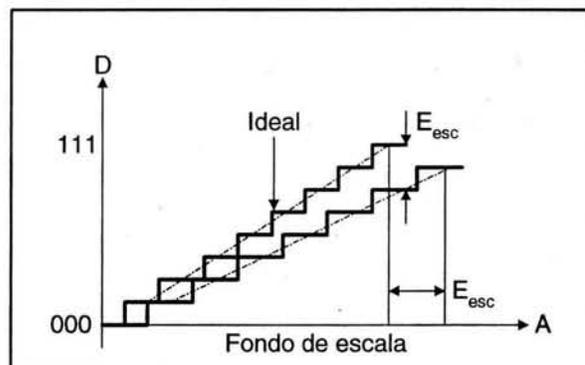


Figura B.4: Error de escala.

ANEXO C: Especificaciones de un circuito de muestreo y retención

Tiempo de establecimiento: Es el tiempo requerido, durante el muestreo, para que la salida alcance su valor final con una tolerancia especificada (que dependerá de la aplicación). Se debe a dos factores: la resistencia del interruptor (que junto con el capacitor C forma una constante de tiempo) y la propia respuesta temporal del amplificador que podría inclusive tener oscilaciones transitorias.

Error de ganancia: Durante el muestreo (interruptor cerrado) la salida debería seguir exactamente a la entrada. Sin embargo podría haber pequeños errores, lo que genera una ganancia, algo menor que uno.

Error de offset: Podría haber un desplazamiento de la salida respecto a la entrada, en general debido al offset del amplificador.

Pérdidas durante la retención: Aunque idealmente el capacitor C no tiene manera de descargarse cuando el interruptor se abre, en la práctica nos encontramos con diversas fugas: las pérdidas debidas al C, la corriente de polarización del amplificador operacional, las fugas a través del interruptor no ideal, y las fugas a través de imperfecciones en el circuito impreso. Todo esto da origen a una pérdida denominada en inglés *droop* o pérdida debida a falta de estabilidad y que se expresa en [mV/s].

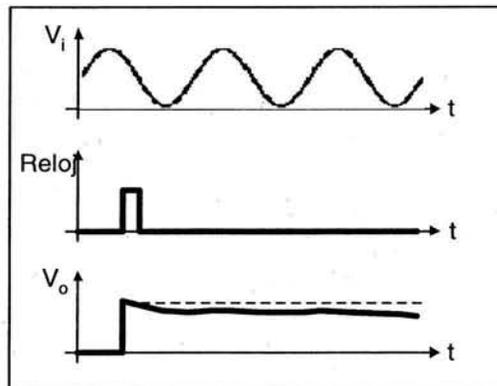


Figura C.1: Efectos de *droop* y *feedthrough*.

Feedthrough: Durante la retención, además de la pérdida ya descrita, suele haber una filtración de señal a través de la capacitancia parásita del interruptor que hace que aparezca superpuesta con la salida una versión atenuada de la entrada (Figura C.1). Se determina aplicando una senoide de máxima amplitud y midiendo la amplitud del rizo a

la salida. Se expresa como fracción de la entrada y depende de la frecuencia. También se expresa como atenuación en dB.

Tiempo de apertura (*aperture time*): Es el tiempo entre la señal de retención y el instante en que la retención tiene lugar realmente.

Tiempo de adquisición (*acquisition time*): Intervalo de tiempo necesario, con la señal presente después de habilitar el muestreo, para que la salida alcance el valor de la entrada con un error especificado (típicamente 0.1%). (Figura C.2) [15].

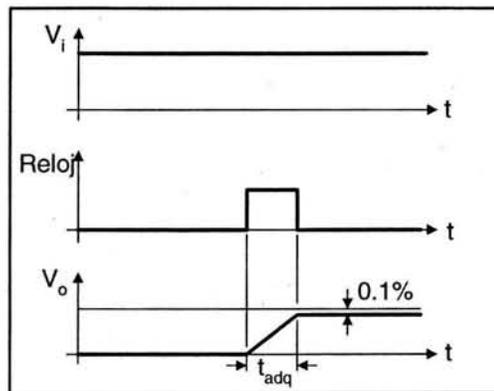


Figura C.2: Tiempo de adquisición.

BIBLIOGRAFÍA

1. Vaughan, Rodney G.; Scott, Neil L.; White, D. Rod.
Theory of Bandpass Sampling
Transactions on Signal Processing, IEEE. Vol. 39. No. 9.
1991
2. Analog Devices Inc.
Software Radios.
Microwave Journal. Cover Feature. Pp 128 - 136.
Febrero, 1996, E.U.A. [http://www.mwjournal.com/](http://www.mwjjournal.com/)
3. Phillips Company.
Resonancia Magnética Nuclear. Pp. 69
Paises Bajos, 1992
4. Pérez, Pablo R.
Tesis doctoral: *Adquisición de imágenes de Resonancia Magnética mediante técnicas de submuestreo*.
Universidad Politécnica de Madrid. Pp.147
Madrid, España. 1999.
5. Kester, Walt.
Practical Analog Design Techniques
Section 5: Undersampling Applications
Data Converters, Seminal Materials. Pp. 50
Analog Devices. <http://www.analog.com>
6. Kester, Walt.
High Speed Design Techniques
Section 4: High speed sampling and high speed ADCs
Data Converters, Seminar Materials. Pp.50
Analog Devices. <http://www.analog.com>

7. Adrian de Pérez, Trina.
Curso de Comunicaciones II, Cap.2 Muestreo
Universidad Simón Bolívar.
Caracas, Venezuela. 2000. <http://prof.usb.ve/tperez>

8. Bertran, Eduard
Señales y Sistemas en Tiempo Discreto
Edit.: Edicions UPC. 1ª. ed. Pp. 601.
Barcelona, España. 2003.

9. Haykin, Simon
Sistemas de Comunicación
Edit.: Limusa Wiley. 1ª. ed. Pp. 816
México, 2002

10. Rubio, Antonio J.
Tratamiento y transmisión de señales: Procesado Digital de Señales
Depto. De Electrónica, Universidad de Granada.
Granada, España. 1998. <http://voltio.ujaen.es/jaguilar/tts/index.htm>

11. Smith, Steven W.
The Scientist and Engineer's guide to Digital Signal Processing
Edit.: California Technical Publishing. 2nd. ed. Pp. 33 - 66
California, E.U.A. 1999. <http://www.dspguide.com/pdfbook.htm>

12. Wepman, Jeffery A.
Analog to Digital Converters and Their Applications in Radio Receivers
IEEE Communications Magazine. Vol.: 33, issue 5. Pp.39 – 45
Mayo 1995. <http://ieeexplore.ieee.org/xpl/periodicals.jsp>

13. Tocci, Ronald J.
Sistemas Digitales, Principios y Aplicaciones.
Edit.: Prentice-Hall Hispanoamericana. 4ª. ed. Pp. 833
México, 1996

14. Onodera, Keith
Low Power Techniques for High Speed Wireless Systems
Chap. 2: Fundamental Power Relations of ADCs.
Research in Analog IC Design, University of California at Berkeley. Pp. 61
California, E.U.A. 2002. <http://kabuki.eecs.berkeley.edu/~keitho>

15. Departamento de electrónica.
Electrónica III: Cap. 2 Conversores D/A y A/D.
Universidad Nacional de Rosario, FCEIA. Pp. 43.
Argentina, 2002. <http://www.fceia.unr.ar/enica3/>

16. Louzon, Phillip.
Decipher High – Sampler Rate ADC Specs.
Electronic Design. Vol.: 43. No. 6. Pp. 91 – 100.
Marzo, 1995.

17. Schweber, Bill.
Converters restructure communications architectures.
EDN. Pp. 51 - 64.
Agosto, 1995.

18. Candelas F., Luis
Fundamentos matemáticos de análisis espectral
México, 1998.

19. Lyons, Richard.
Quadrature Signals: Complex but not Complicated.
Edit: Digital Signal Processing Central .DSP Tutorials. Pp 1 - 18.
Noviembre, 2000. <http://www.dspguru.com/>

20. National Instruments Corporation
DAQ. NI PCI-6110/6111 User Manual
April 2002 Edition. <http://www.ni.com/manuals>

21. Analog Devices Inc.

125 MSPS Monolithic Sampling Amplifier: AD9101

Analog Devices Data Sheets; Pp.12

E. U. A. <http://www.analog.com>

22. Analog Devices Inc.

Ultrafast Comparators: AD96685/AD96687

Analog Devices Data Sheets; Pp.7

E. U. A., 2001. <http://www.analog.com>

23. Analog Devices Inc.

14 bit, 40 MSPS / 65 MSPS, A/D Converter: AD6644

Analog Devices Data Sheets; Pp.19

E. U. A., 2000. <http://www.analog.com>

24. Analog Devices Inc.

67 MSPS Digital Receive Signal Processor: AD6620

Analog Devices Data Sheets; Pp.44

E. U. A., 2001. <http://www.analog.com>

25. Analog Devices Inc.

AD6620 Evaluation Board Manual

Analog Devices Manuals; Pp.25

E. U. A., 2000. <http://www.analog.com>

JURADO ASIGNADO

PRESIDENTE: Dr. Esaú Vicente Vivas
VOCAL: Dr. Pablo Roberto Pérez Alcázar
SECRETARIO: Ing. Francisco Rodríguez Ramírez
1^{er}. Suplente: Dr. Rogelio Alcántara Silva
2^o. Suplente: Ing. Noe Cruz Marín

Sitio donde se desarrolló el TEMA:

Instituto de Ingeniería, U. N. A. M.
Coordinación de Automatización

DIRECTOR DE TESIS: Dr. Pablo Roberto Pérez Alcázar



SUSTENTANTES:

José Alberto Llavot López

Remigio Antonio Rivera Chávez

