



**UNIVERSIDAD NACIONAL  
AUTONOMA DE MEXICO**

**FACULTAD DE ESTUDIOS  
SUPERIORES CUAUTITLAN**

**TARJETA DE CUATRO CANALES PARA  
TRATAMIENTO DE SEÑALES  
ELECTROENCEFALOGRAFICAS.**

**T E S I S**

QUE PARA OBTENER EL TITULO DE:

**INGENIERO MECANICO ELECTRICISTA**

P R E S E N T A:

**LEONARDO FONSECA RUIZ**

ASESOR:

ING. BLANCA GISELA DE LA PEÑA VALENCIA





Universidad Nacional  
Autónoma de México



**UNAM – Dirección General de Bibliotecas**  
**Tesis Digitales**  
**Restricciones de uso**

**DERECHOS RESERVADOS ©**  
**PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.



**FACULTAD DE ESTUDIOS SUPERIORES CUAUTITLAN**  
**UNIDAD DE LA ADMINISTRACION ESCOLAR**  
**DEPARTAMENTO DE EXAMENES PROFESIONALES**

ASUNTO: VOTOS APROBATORIOS

U. N. A. M.  
 FACULTAD DE ESTUDIOS  
 SUPERIORES - CUAUTITLAN



**DR. JUAN ANTONIO MONTARAZ CRESPO**  
 DIRECTOR DE LA FES CUAUTITLAN  
 P R E S E N T E

ATN: Q. Ma. del Carmen García Mijares  
 Jefe del Departamento de Exámenes  
 Profesionales de la FES Cuautitlán

Con base en el art. 28 del Reglamento General de Exámenes, nos permitimos comunicar a usted que revisamos la TESIS:

Tarjeta de cuatro canales para tratamiento de señales electroencefalográficas.

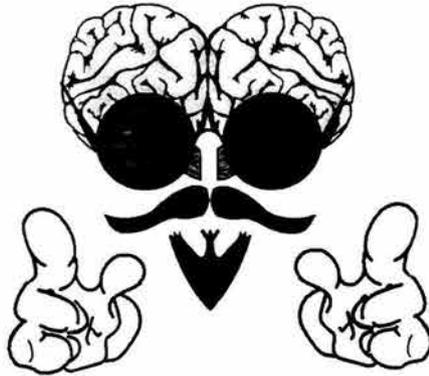
que presenta el pasante: Leonardo Fonseca Ruiz  
 con número de cuenta: 9036888-8 para obtener el título de :  
Ingeniero Mecánico Electricista

Considerando que dicho trabajo reúne los requisitos necesarios para ser discutido en el EXAMEN PROFESIONAL correspondiente, otorgamos nuestro VOTO APROBATORIO.

**A T E N T A M E N T E**  
**"POR MI RAZA HABLARA EL ESPIRITU"**

Cuautitlán Izcalli, Méx. a 22 de enero de 2004.

PRESIDENTE	Ing. <u>Blanca Gisela De la Peña Valencia</u>	<u>De la Peña Valencia Blanca</u>
VOCAL	Lic. <u>José Luis Cuicas Valdez</u>	<u>[Firma]</u>
SECRETARIO	M.C. <u>Ramón Fuentes Villaseñor</u>	<u>[Firma]</u>
PRIMER SUPLENTE	Ing. <u>Sergio Martín Durán Guerrero</u>	<u>[Firma]</u>
SEGUNDO SUPLENTE	Ing. <u>Erika de la Luz Téllez Mejía</u>	<u>[Firma]</u>



## **AGRADECIMIENTOS**

### **A mi familia.**

A mis padres Walter, Clara y mis hermanos Fede y Beny

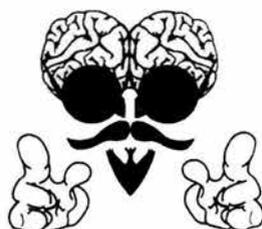
### A la Universidad Nacional Autónoma de México.

A mis amigos y compañeros de la FES-C y muy en especial a los profesores de IME.

### A la Republica de los Estado Unidos Mexicanos.

A esta tierra que me vio nacer y me ha dado amigas, amigos, esperanzas y también muchas decepciones pero sigue siendo mi patria

# CONTENIDO



## CAPITULO 1

### BREVE INTRODUCCION AL ESTUDIO DE LA ELECTROENCEFALOGRAFIA

1.1	INTRODUCCION	1
1.2	HISTORIA	4
1.3	ANATOMIA DEL ENCEFALO	6
1.4	ELECTROGENESIS CEREBRAL	12
1.4.1	SICRONIZACION DE LA ACTIVIDAD CELULAR	13
1.6	FISIOLOGIA DE LA NEURONA	14
1.7	ONDAS CEREBRALES	18
1.8	SISTEMA INTERNACIONAL 10 – 20	20
1.9	TIPOS DE ELECTRODOS	26
1.10	TIPOS DE REGISTROS Y DE MONTAJES	28
1.11	BIBLIOGRAFIA	32

## CAPITULO 2

### PLANTEAMIENTO Y POSIBLES SOLUCIONES TEORICAS

2.1	INTRODUCCION	34
2.2	CIRCUITO DE TERCER ELECTRODO	37
2.3	EL AMPLIFICADOR OPERACIONAL	40
2.3.1	Amplificador Diferencial	41
2.3.2	Relación de rechazo común	42
2.3.3	Voltaje de desbalance de entrada	43
2.3.4	Voltaje de balance de entrada con corrimiento por temperatura	44
2.3.5	Corriente de polarización de entrada	44
2.3.6	Impedancia de entrada	45
2.3.7	Corriente de balance de entrada	45
2.3.8	Impedancia de salida	47
2.3.9	Intervalo de voltajes de entrada en modo común	47
2.3.10	Ganancia de voltaje en lazo abierto	47
2.4	AMPLIFICADOR DE INSTRUMENTACION	48
2.4.1	Descripción del funcionamiento del amplificador de instrumentación	48
2.5	EL AMPLIFICADOR DE AISLAMIENTO	52
2.6	FILTROS	56
2.7	RUIDO	57
2.8	LA ELECTRICIDAD Y SUS EFECTOS FISIOLOGICOS	60

2.8.1	RUTURA DE PERCEPCION	60
2.8.2	CORRIENTE DE ESTORBO	61
2.8.3	PARALISIS RESPIRATORIA, DOLOR Y FATIGA	61
2.8.4	FIBRILACION VENTRICULAR	61
2.8.5	CONTRACCION SOSTENIDA DEL MIOCARDIO	61
2.8.6	QUEMADURAS Y DAÑO FISICO	61
2.8.7	RESISTENCIA DEL CUERPO	62
2.9	BIBLIOGRAFIA	63

### **CAPITULO 3**

#### **DESARROLLO DE LA TARJETA DE CUATRO CANALES PARA TRATAMIENTO DE SEÑALES ENCEFALOGRAFICAS**

3.1	LA SEÑAL DE PRUEBA	66
3.1.1	Desarrollo del atenuador balanceado	67
3.2	PRE-AMPLIFICACION CON TERCER ELECTRODO	72
3.3	FILTRO PASA ALTAS	74
3.4	AMPLIFICADOR DE GANANCIA VARIABLE	76
3.5	MULTIPLEXAJE Y ETAPA DE AISLAMIENTO	78
3.6	FILTRO SUPRESOR DE BANDA	81
3.7	SEÑAL DE RELOJ	84
3.8	CONTADOR ASINCRONO	85
3.9	AMPLIFICADORES DE CORRIENTE PARA LOS OPTOACOPLADORES	86
3.10	DEMULTIPLEXOR	86
3.11	FILTROS PASA BAJAS DE CUARTO ORDEN	87
3.12	ULTIMA ETAPA DE AMPLIFICACION	89
3.13	FUENTE DE ALIMENTACION	91
3.14	CONCLUSIONES	93
3.15	BIBLOGRAFIA	95

#### **APENDICES**

<b>A</b>	ELABORACION DEL CIRCUITO IMPRESO	97
<b>B</b>	HOJAS DE DATOS	
	AD620 Amplificador de instrumentación	107
	OP77 Amplificador operacional	111
	74HC4052 Multiplexor analógico	116
	LMF40 Filtros de cuarto orden	118
	ISO122 Amplificador de aislamiento	123
	NTE3092 Opto aislador	126
<b>C</b>	GLOSARIO	127

<b>INDICE</b>	131
---------------	-----

#### **CONTENIDO DE DIAGRAMAS Y FIGURAS**

Figura 1.1	Etapas del Electroencefalógrafo	3
Figura 1.2	El encéfalo	6
Figura 1.3	Vista lateral de la sección media del encéfalo y tronco del encéfalo	7
Figura 1.4	La corteza cerebral	9
Figura 1.5	Homúnculos humanos sensitivo y motor	10
Figura 1.6	lóbulos cerebrales	11
Figura 1.7	Sección de la corteza parietal mostrando las seis capas histológicas	13
Figura 1.8	Partes principales de la Neurona	15
Figura 1.9	Campos eléctricos que se captan en los electrodos	17
Figura 1.10	Ritmos electroencefalográficos	19
Figura 1.11	Puntos craneales	20
Figura 1. 12	Planos para la división de la cabeza	21
Figura 1.13	Sistema internacional 10 – 20	22
Figura 1.14	Designación y localización de los electrodos	23
Figura 1.15	Designación de electrodos vista frontal	24
Figura 1.16	Designación de electrodos vista lateral	25
Figura 1.17	Algunos tipos de formas de los electrodos empleados en el EEG	27
Figura 1.18	Registro Referencial (RR)	28
Figura 1.19	Registro Bipolar (RB)	29
Figura 1.19	Esquemas generales de los montajes	31
Figura 2	Diagrama de bloques que conforman el Electroencefalógrafo	34
Figura 2.1	Circuito de la pierna derecha	38
Figura 2.2	simbología del amplificador operacional	40
Figura 2.3	Amplificador diferencial	41
Figura 2.4	Entrada diferencial	43
Figura 2.5	Circuito simplificado del Amp Op	45
Figura 2.6	Impedancia de entrada	46
Figura 2.7	Impedancia de salida	47
Figura 2.8	Amplificador de Instrumentación básico	49
Figura 2.9	Simbolo del amplificador y modelo general del amplificador de aislamiento	52
Figura 2.10	Amplificador de aislamiento por transformador	54
Figura 2.11	Amplificador de aislamiento óptico	54
Figura 2.12	Amplificador de aislamiento por capacitares	55
Figura 2.13	Repuesta de filtro supresor de banda, pasa altas y pasa bajas	56
Figura 2.13	Fuentes de ruido del Amp Op	57
Figura 3.1	Atenuador balanceado	66
Figura 3.2	Atenuador de prueba	68
Figura 3.3	Tipos de atenuadores	69
Figura 3.4	Transformador cargado a 600 $\Omega$	70
Figura 3.5	Atenuador de 10 dB	70

Figura 3.6	Atenuador de 20 dB	71
Figura 3.7	Atenuador de 30 dB	71
Figura 3.8	Atenuador de 40 dB	71
Figura 3.9	Preamplificadores con tercer electrodo	73
Figura 3.10	Filtro RC pasa altas	74
Figura 3.11	Circuito de amplificación de ganancia variable	77
Figura 3.12	Multiplexor y etapa de aislamiento	79
Figura 3.13	Circuito completo de la etapa aislada	80
Figura 3.14	Filtro doble T rechaza-banda de 60Hz	82
Figura 3.15	Configuración estable del 555	84
Figura 3.16	Contador asíncrono de 2 bits	85
Figura 3.17	Buffers para la señal del contador asíncrona	86
Figura 3.18	Sistema de demultiplexacion con filtros RC para reconstrucción de la señal	87
Figura 3.19	Configuración de los filtros pasa bajas	88
Figura 3.20	Ultima etapa de amplificación	89
Figura 3.21	Circuito de la etapa no aislada	90
Figura 3.22	Fuente de voltaje	91
Figura 3.23	Fuente regulada de voltaje	91
Figura 3.24	Circuito completo	92
Figura A.0	Pantalla de inicio de EAGLE	97
Figura A.1	Pantalla de inicio de EAGLE	98
Figura A.3	Pantalla circuito de la tarjeta aislada en EAGLE	99
Figura A.4	Pantalla para la creación de la tablilla en EAGLE	100
Figura A.5	Pantalla con la tablilla creada vista superior	101
Figura A.6	Pantalla con la tablilla creada vista inferior	101
Figura A.7	Pantalla con la tablilla creada ubicación de los componentes	102
Figura A.8	Marco de serigrafía	103
Figura A.9	Circuito físico tarjeta aislada	103
Figura A.10	Circuito físico tarjeta no aislada	104
Figura A.11	Circuito físico fuente de voltaje	104
Figura A.12	Ensamble de las tarjetas vista superior	105
Figura A.13	Ensamble de las tarjetas vista lateral	105
Figura A.14	Aparato de EEG vista frontal	106
Figura A.15	Aparato de EEG vista lateral	106
Diagramas de Bode para el filtro pasa bajas		75
Curva de ruido del filtro pasa bajas		75
Diagrama de bode para el filtro rechaza-banda de 60Hz		83
Diagrama de ruido del filtro rechaza – banda		83
Tabla3.1		77

# CAPITULO 1

## **BREVE INTRODUCCION AL ESTUDIO DE LA ELECTROENCEFALOGRAFIA**

### **1.1 INTRODUCCIÓN.**

La Electroencefalografía es el registro y evaluación de los potenciales eléctricos generados por el cerebro y obtenidos por medio de electrodos situados sobre la superficie del cuero cabelludo.

El electroencefalograma (EEG) es un medio auxiliar en la neurología, la psiquiatría, en medicina interna y otras especialidades médicas, consiste en un registro de la actividad bioeléctrica del cerebro

El procesamiento que se le da a estos potenciales eléctricos generados por el cerebro consiste en llevar la señal registrada en el cuero cabelludo, filtrarla, amplificarla y presentarla.

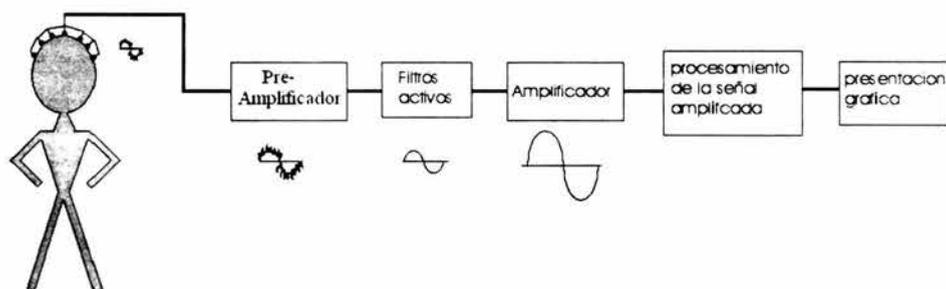
Comparado con el electrocardiograma ECG, el cual tiene un proceso similar, la diferencia radica en que éste último registra las ondas bioeléctricas originadas en el corazón y que son de mayor magnitud, es decir, en el ECG la magnitud de los biopotenciales es del orden de los milivolts (mV) y en el EEG son del orden de los microvolts ( $\mu\text{V}$ ).

Las señales del EEG son el producto de la suma de los potenciales originados por las dendritas subcorticales y de la influencia que ellos tienen en los sistemas de proyección subcortical. En todo momento las células encefálicas (Neuronas) están generando millones de impulsos nerviosos (potenciales de acción nerviosos) y potenciales graduados (potenciales postsinápticos de excitación o de inhibición). Estos potenciales eléctricos, sumados en conjunto, reciben el nombre de ondas cerebrales e indican la actividad eléctrica de la corteza cerebral.

Estos impulsos registrados en el EEG tienen que recorrer una serie de capas, como son las meninges, el periostio, tejido conectivo, tejido adiposo y por último la piel, para poder ser recolectados por los electrodos que se colocan en el cuero cabelludo.

Después se transmite la señal por cables conductores (electrodos) a los pre-amplificadores, filtros que reducirán interferencias y también del ruido originado por la actividad muscular del mismo paciente (artefactos).

Posteriormente pasa por una etapa de amplificación, un tratamiento de la señal y por último se muestran los datos en un dispositivo de presentación gráfica, como se muestra en la Figura 1.1



**Figura 1.1 Etapas del Electroencefalógrafo**

La aplicación clínica del electroencefalograma es para el diagnóstico de la epilepsia y otros trastornos convulsivos, enfermedades infecciosas, tumores, traumatismos, hematomas, anomalías metabólicas, enfermedades degenerativas y periodos de inconciencia y confusión.

En algunos casos el EEG también puede ser un criterio de muerte cerebral (ausencia completa de ondas cerebrales en dos EEG tomados con 24 horas de diferencia).

## 1.2 Historia

La Historia nos remonta a 1870 cuando *Luis Galvani* descubrió la electro actividad en los tejidos animales a la cual le dio el nombre de “electricidad Animal”, dado que observó la contracción muscular cuando se le aplica un potencial a un nervio.

En 1875 el Ingles *Richard Caton* publicó un documento donde se registra la actividad eléctrica cerebral espontánea con una amplitud de baja intensidad. En forma independiente el fisiólogo ruso *Deniteusky* llegó a la misma conclusión realizando experimentos con perros.

En 1929 *Hans Berger* (1873-1941) psiquiatra alemán de la Universidad de *Jena*, llevo a cabo el primer registro de EEG en un ser humano usando cables conductores colocados por un extremo en el cuero cabelludo y al otro un galvanómetro de cuerda para estudiar la actividad eléctrica en el cerebro . *Berger* aparte de ser psiquiatra, fue electro fisiólogo e investigador ingenioso, quien en su época desarrollo un amplificador con sensibilidad de 1 mV / cm, con lo que pudo registrar la actividad cerebral en el ser humano con mayor claridad en enfermos que a consecuencia de la primera guerra mundial tenían defectos óseos craneales. *Berger* estudió las fluctuaciones cerebrales de manera sistemática e introdujo el término electroencefalografía (EEG) para designar a las fluctuaciones de los bio-potenciales provenientes del encéfalo.

Las posibilidades de la electroencefalografía clínica se discutieron por primera vez en una reunión en el Laboratorio central de Patología del Hospital *Maudsley* de Londres, en 1929.

Fue en 1934 cuando a raíz de una demostración pública ante una auditorio británico en una reunión de la Sociedad de Fisiología, en *Cambridge*, *Adrian* y *Matthews* verificaron por primera vez el «Ritmo de *Berger*».

*Berger* observó efectos que alteraban el «ritmo de *Berger*», cuando por ejemplo el sujeto abría los ojos o resolvía algún problema mentalmente, se alteraba el ritmo amplio y regular. Esto fue verificado posteriormente por *Adrian* y *Matthews* demostrando que el ritmo regular y amplio de diez ciclos por segundo surgía de las áreas visuales de asociación y no de todo el cerebro.

### 1.3 ANATOMIA DEL ENCÉFALO.

El encéfalo, que se encuentra contenido en el cráneo, es la parte más voluminosa del sistema nervioso central (SNC). El encéfalo se divide en las siguientes partes: tallo cerebral, cerebelo y cerebro (figura 1.2).

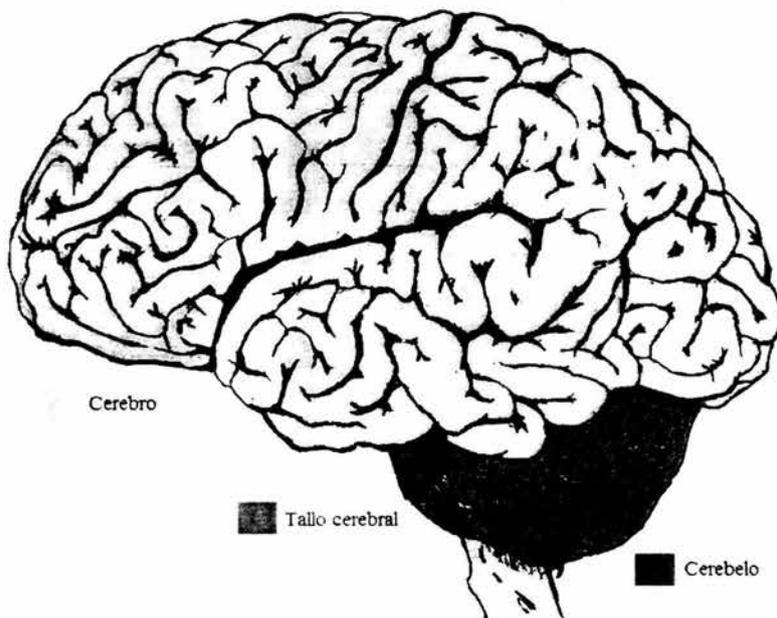


Figura 1.2 El encéfalo

El tallo cerebral es la parte evolutivamente más antigua del encéfalo. El tamaño y las funciones han tenido cambios muy pequeños en la evolución de los vertebrados. Conecta entre sí la corteza cerebral, la médula espinal y el cerebelo. Es el centro de integración de diversas funciones viscerales como son los ritmos cardíaco y la frecuencia respiratoria, y además es el centro de diversos reflejos motores.

El diencefalo es la porción superior del tallo cerebral y su estructura mas grande es el tálamo (ver figura 1.3), el cual sirve como un centro de integración y distribución para el sistema sensorial especial y general, enviando la información a sus respectivas áreas corticales de recepción. El tallo cerebral es “la compuerta del cerebro”

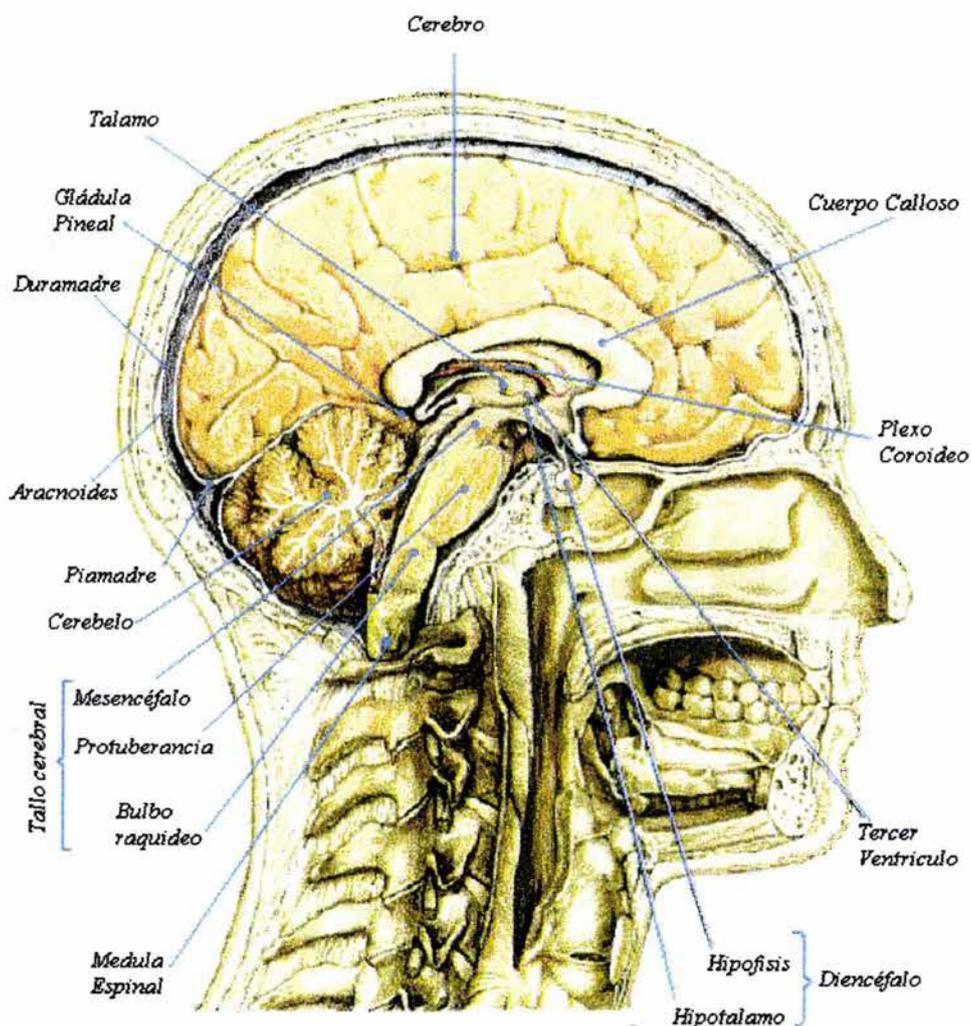


Figura 1.3 Vista lateral de la sección media del encéfalo y tronco del encéfalo.

El cerebelo es el coordinador del sistema muscular (somático) y actúa en conjunto con el tallo cerebral, el diencefalo y la corteza cerebral para mantener el equilibrio y proveer los movimientos musculares armoniosos. El cerebelo ocupa una posición importante en el sistema nervioso central y maneja parte de las funciones concientes del sistema nervioso.

El cerebro es la parte más evolucionada del encéfalo y en él están localizadas la mayoría de las funciones concientes del sistema nervioso. Posee dos partes llamadas hemisferios que se relacionan con las partes opuestas del cuerpo. La superficie externa de cada hemisferio se conoce por corteza y en ella se recibe la información sensorial.

La parte más importante del *encéfalo* es la *corteza cerebral* que contiene unos 9 de los 12 billones de neuronas que hay en el cerebro humano. La corteza es en realidad una capa más bien fina de neuronas, que contiene muchos surcos o pliegues entrantes para dar un mayor volumen a esta. Algunos de los surcos más profundos, también llamadas *fisuras* se utilizan como límites para dividir la corteza en ciertos lóbulos.

Todas las entradas sensoriales alcanzan la corteza cerebral donde ciertas regiones almacenan algún tipo específico de información. Otras regiones de la corteza parecen estar relacionadas específicamente con las funciones motoras.

Por ejemplo, todas las entradas sensoriales somáticas (calor, frío, presión, tacto, etc.) llegan a una región de la superficie cortical justo por detrás del surco central, abarcando la parte delantera del lóbulo parietal. Las entradas sensoriales somáticas de cada punto del organismo se procesan en una parte específica de esta región donde se tienen las entradas sensoriales procedentes de las piernas y los pies más hacia la parte superior de esta región, seguido consecutivamente por el torso, brazos, manos, dedos, cara, lengua, faringe y finalmente las regiones intraabdominales en la parte inferior como se muestra en la figura 1.4.

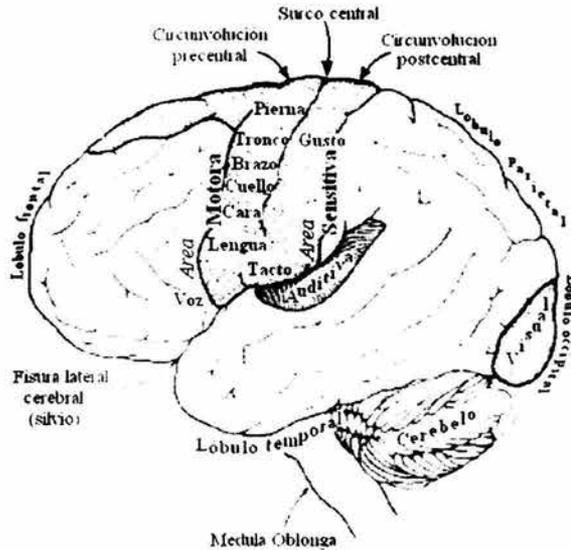


Figura 1.4 La corteza cerebral.

Se ha establecido un mapa de las áreas de la corteza somatosensitiva (circunvolución poscentral) que reciben la información sensitiva de las distintas partes del cuerpo.

En la figura 1.5 se ilustra la localización y las áreas de representación de la corteza somatosensitiva del hemisferio derecho. El hemisferio izquierdo tiene una corteza somatosensitiva similar. Algunas partes del cuerpo que están representadas por grandes zonas de la corteza somatosensitiva como son los labios, la cara, la lengua y el pulgar. Otras partes del cuerpo, como el tronco y las extremidades inferiores, tienen áreas de representación mucho menores. Los tamaños relativos de las áreas de la corteza somatosensitiva son directamente proporcionales al número de receptores sensitivos especializados que posee la zona correspondiente del cuerpo. El tamaño del área cortical de una determinada parte del cuerpo es directamente proporcional a la sensibilidad de dicha parte del cuerpo.



El olfato y el gusto no tienen zonas específicas sobre la corteza cerebral, aunque en la percepción del olor interviene un bulbo cercano al centro del cerebro. En la figura 1.6 se muestra la distribución de los lóbulos y sus diferentes surcos principales.

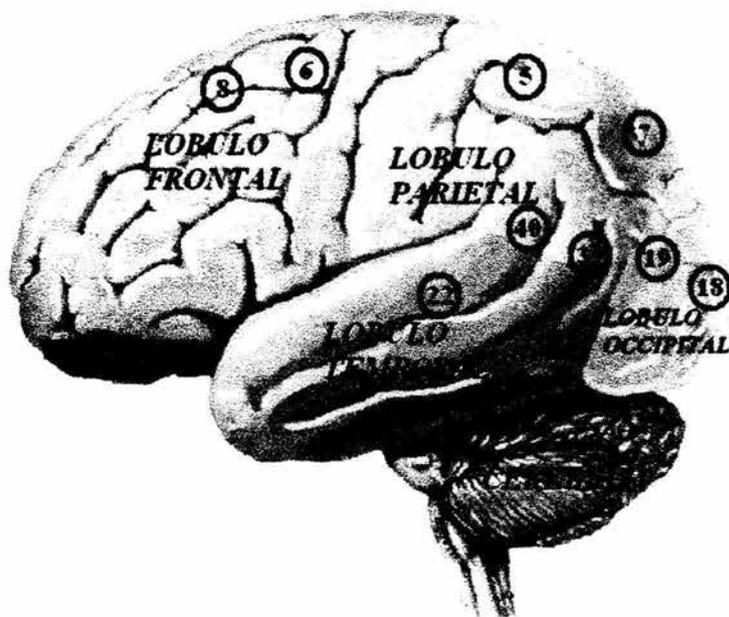


Figura 1.6 Lóbulos cerebrales y algunas áreas de asociación de importancia

La corteza cerebral tiene muchas áreas que no son ni sensitivas ni motoras, como sucede en la mayor parte de la corteza, estas áreas se denominan *áreas de asociación*. Las áreas de asociación del cerebro están formadas por haces de asociación que conectan áreas sensitivas y motoras por grandes zonas de la corteza, en las superficies laterales de los lóbulos occipital, parietal y temporal y las zonas de los lóbulos frontales situadas por delante de las áreas motoras. Las áreas de asociación son: **a)** Área de asociación somatosensorial (en la figura 1.6 áreas 5 y 7). **b)** Área de asociación visual (en la figura 1.6 áreas 18 y 19). **c)** Área de asociación auditiva (de *Wernicke*) (en la figura 1.6 área 22). **d)** Área gnóstica (en la figura 1.6 áreas 5, 7, 39 y 40) **e)** Área premotora (en la figura 1.6 área 6). **f)** Área del campo visual (en la figura 1.6 área 8).

## 1.4 ELECTROGÉNESIS CEREBRAL

Toda célula tiene la capacidad de generar potenciales eléctricos, que son la base de la excitabilidad del organismo. Las neuronas al ser células también generan potenciales eléctricos, Así entonces “todo el sistema nervioso posee una capacidad electrogénica”. Para los propósitos de esta tesis bastará con considerar la corteza cerebral y las regiones directamente relacionadas con ella.

En la corteza cerebral existen muchos tipos de neuronas corticales y estas no están distribuidas aleatoriamente, al contrario, muestran un orden y están estratificadas. Cada estrato es llamado capa cortical.

La corteza está generalmente en arreglos de 6 capas que contienen neuronas de dos tipos: de tipo piramidal y de tipo no piramidal o granulares de las cuales se han identificado muchos subtipos de estas células (Fig. 1.7).

Estas seis capas son:

- I:** Capa superficial plexiforme de pequeñas células.
- II:** Capa de células granulares
- III:** Capa de células piramidales.
- IV:** Capa de células granulares.
- V:** Capa de células piramidales.
- VI:** Capa profunda polimorfa.

Las células de las capas III y V son efectoras.

Las células de las capas II y IV son receptoras.

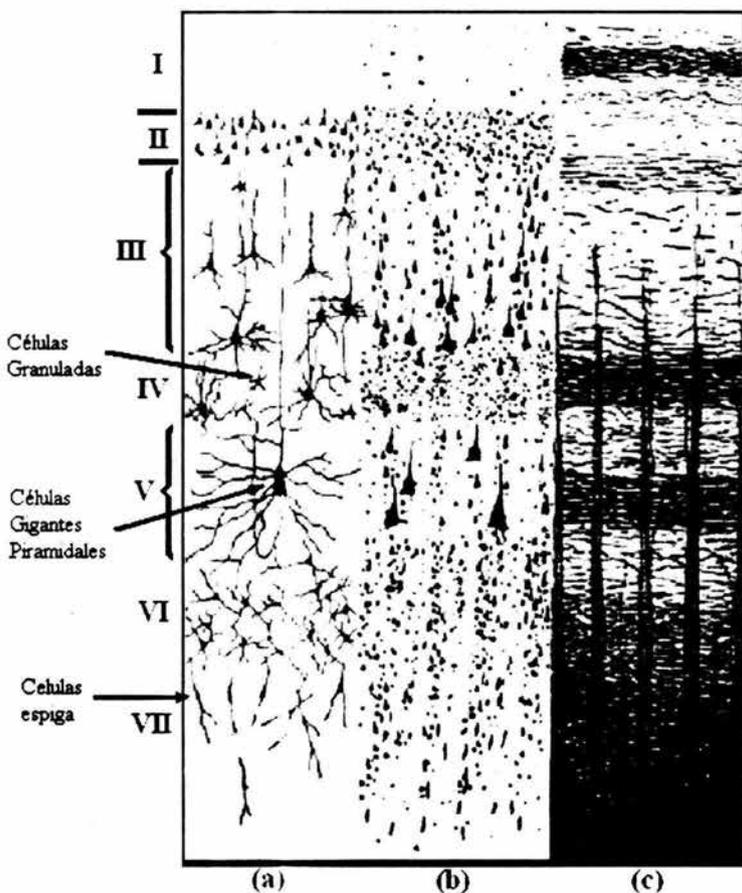


Figura 1.7 Sección de la corteza parietal mostrando las seis capas histológicas

#### 1.4.1 Sincronización de la actividad celular

Las señales corticales son consecuencia de la actividad neuronal. Sin embargo, dado que en un registro normal se recoge la actividad de muchos miles de neuronas, para poder conseguir una actividad global mínima es preciso que las neuronas vecinas se encuentren sincronizadas. Cuando ocurre esto se puede observar ondas mayores y más lentas, cuanto mayor sea la sincronía de los generadores.

## 1.5 FISILOGIA DE LA NEURONA

Como se ha planteado, las ondas que se registran en el electroencefalograma se encuentran a nivel de las neuronas que forman la corteza cerebral en diferentes capas y a través de los electrodos se captan la variación de los biopotenciales.

Estas variaciones se deben al intercambio de los iones ( $\text{Na}^+$ ,  $\text{Cl}^-$ ,  $\text{K}^+$ ) que ocurren en la membrana de las células. Este gradiente iónico causa un potencial eléctrico a través de la membrana que estando en reposo es de  $-70$  mV en el interior de la célula. Estos cambios ocurren por el proceso de excitación o inhibición que causan los neurotransmisores de otras neuronas, pasando de una neurona a otra a través de sus botones terminales (sinapsis) de cientos de neuronas a la vez.

Para darnos una idea de cómo funciona este complejo sistema de interconexiones que producen los campos de potencial mencionaremos el elemento básico con el que se forma esta red que es la neurona.

La neurona esta compuesta por cuerpo celular, dendritas y axón (Fig.1.8) y se calcula que el cerebro tiene entre 40 y 100 millones de éstas, y es la neurona la que genera los impulsos eléctricos que en su conjunto generan los biopotenciales que nos interesa amplificar

El cuerpo celular (soma o pericarion) contiene un núcleo rodeado de citoplasma en que existen organelos típicos como lisosomas, mitocondrias y aparato de Golgi.

Las dendritas (dendro = árbol) suelen ser de tamaño corto con un grosor que disminuye gradualmente hacia sus extremos y muy ramificada. A menudo las dendritas adoptan forma de árbol que salen del cuerpo de una neurona. Por lo general no contienen mielina

El axón o cilindroeje es una larga proyección fina y cilíndrica que puede estar mielinizada. Se une al cuerpo celular por una elevación en forma de cono llamado montículo axonal.

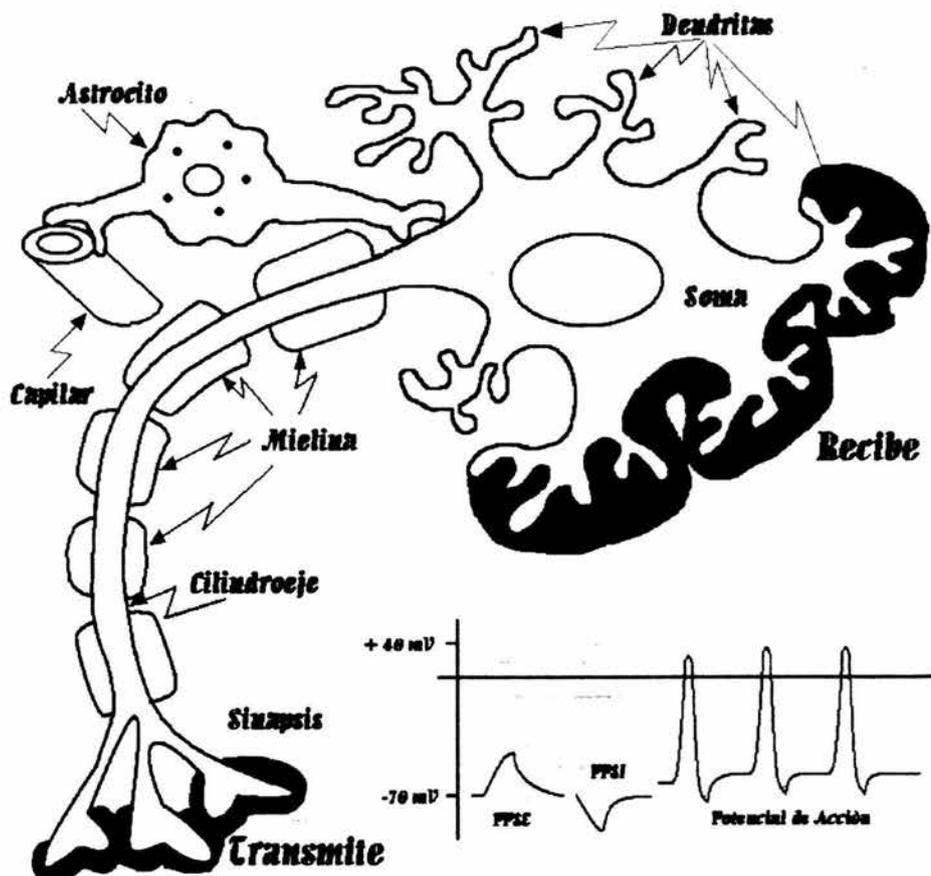
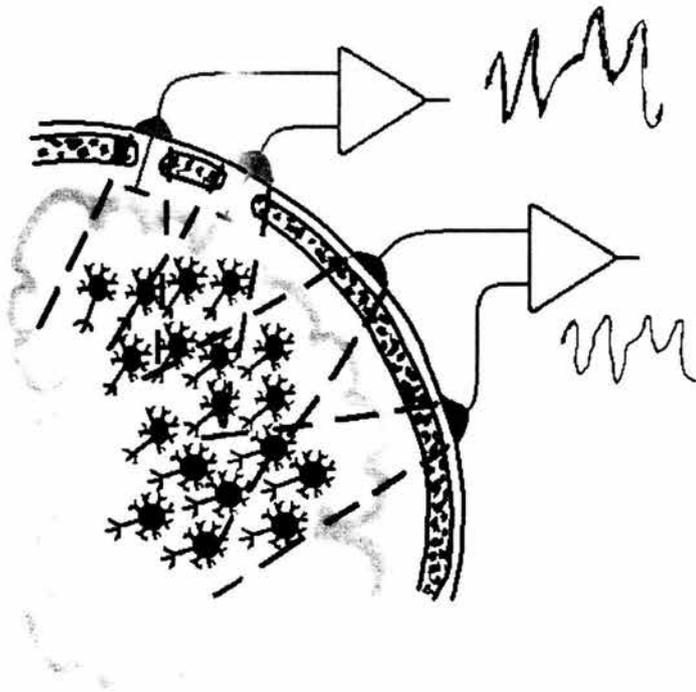


Figura 1.8. Partes principales de la Neurona.

Cada parte de la neurona tiene una tarea específica. Por ejemplo, los astrositos son los que se encargan de llevar la glucosa y oxígeno a la neurona desde los capilares. Las dendritas y el soma reciben e integran los impulsos que les llegan de otras neuronas.

Después por medio del axón (que está recubierto de anillos de mielina que sirven para conducir los impulsos eléctricos en forma de saltos entre las fibras amielínicas), llevan esa información hasta la sinapsis siguiente, para transmitir la información a otra neurona y así hasta los efectores (músculos o glándulas). A nivel del cuerpo celular y de las dendritas estos cambios de potencial pueden representar órdenes que exciten o inhiban a las neuronas. Estos se describen por sus acrónimos PPSE (potencial postsináptico excitatorio) y PPSI (potencial postsináptico inhibitorio) y a nivel del cilindrojeje el cambio de potencial de la membrana que produce un impulso nervioso, una señal que se propaga se le llama potencial de acción. Las neuronas de la corteza cerebral se encuentran dispuestas en columnas perpendiculares a la superficie, de tal manera que los biopotenciales postsinápticos de cada neurona suman sus pequeñas corrientes y así este conjunto de corrientes es el que se capta en los electrodos (Fig.1.9).



**Figura 1.9** Campos eléctricos que se captan en los electrodos

Los electrodos registran los cambios eléctricos de la corteza cerebral subyacente, aunque también pueden recibir otros biopotenciales que se originan en porciones alejadas del cerebro, así como también, en algunas ocasiones, los electrodo pueden detectar biopotenciales del corazón y otros músculos.

Este ruido es conocido con el nombre de artefactos. La amplitud de los biopotenciales depende de diferentes factores como la intensidad de la fuente, la distancia, la orientación y la resistencia entre las células y los electrodos.

## 1.6 ONDAS CEREBRALES

Las personas normales producen cuatro tipos de ondas que son:

**Ondas Alfa ( $\alpha$ ).** Estas ondas son de una frecuencia de 8 a 13 Hz. Las ondas alfa se encuentran en los EEG de prácticamente toda la totalidad de las personas normales cuando están despiertas en reposo y con los ojos cerrados, Estas ondas desaparecen durante el sueño.

**Ondas Beta ( $\beta$ ).** La frecuencia de estas ondas es de 14 a 30 Hz. Aparecen generalmente cuando el sistema nervioso esta activo es decir, durante los periodos de impulsos sensitivos y de actividad mental. En otras referencias consideran a los ritmos  $\beta$  dentro del intervalo de 13 a 22 Hz. y puede ser inducida por drogas como los barbitúricos y benzodiazepinas. La actividad  $\beta$  puede parecer un ritmo  $\alpha$  en su distribución y sensibilidad y se considera como una variante de ese ritmo.

**Ondas Theta ( $\theta$ ).** Estas ondas tiene frecuencias de 4 a 7 Hz. Son normales en los niños y adultos que experimentan un estrés emocional. También aparecen en muchos trastornos del encéfalo. El ritmo  $\theta$  se encuentra en ciertas etapas de sueño o durante la hiperventilación, en pacientes con desordenes metabólicos, encefalopatías de materia gris o lesiones en la parte alta del tallo cerebral y pueden aparecer temporalmente después de un fenómeno focal o ataque de migraña.

**Ondas Delta ( $\delta$ ).** La frecuencia de las ondas Delta es de 1 a 5 Hz. y aparecen durante el sueño profundo. Son normales en los lactantes despiertos. Cuando se encuentran en un adulto despierto indican un lesión encefálica. En otras referencias se indica que estas ondas están dentro del intervalo de 0.25 y 3.99 Hz. La actividad  $\delta$  con énfasis frontal se asocia a lesiones destructivas o compresivas que involucran al diencefalo y a la parte rostral del mesencefalo, con lesiones frontales profundas y con trastornos metabólicos o electrolíticos.

Esta actividad es afectada por el estado de excitación y es mas sobresaliente en las regiones occipitales de los niños. Es normal en las etapas 3 y 4 del sueño.

En la figura 1.10 se pueden ver cada uno de los tipos de ritmos que se captan en un electroencefalógrafo.

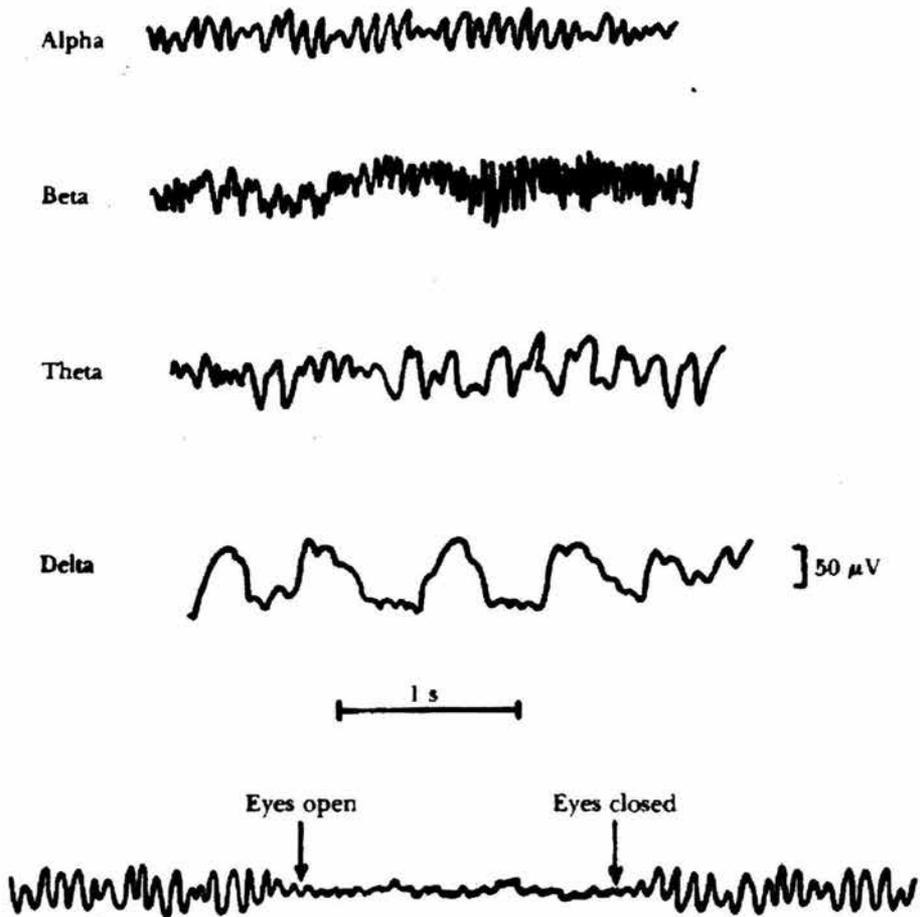


Figura 1.10 Ritmos electroencefalográficos.

## 1.7 SISTEMA INTERNACIONAL 10 – 20

En 1944 *Kornmuller* y posteriormente *Jasper* dividieron la línea meridional o fronto occipital (Sagital) en cuatro partes. En 1957 en el IV Congreso Internacional de Neurología, estableció el comité para determinar los métodos de examen clínico en electroencefalografía. Un año después se publicó el sistema de colocación de electrodos denominado “Sistema de Electrodos 10 – 20”. Se trata de un sistema para la colocación de electrodos en puntos específicos, que sea simétrica, que tenga una terminología común para cada punto y que para todos los casos de estudio sean los mismos puntos.

En medicina la cabeza se divide en planos, y se emplean puntos para su identificación correcta. Los puntos de referencia o craneométricos que son empleados en este sistema son; el nasión que se encuentra en la raíz de la nariz, el inión corresponde a la protuberancia occipital externa, el punto preauricular que se encuentra adelante del conducto auricular y el vértex que está situado en la parte mas alta de la cabeza como se muestra en la figura 1.11. Con estos puntos se establecen las bases del sistema 10 – 20.

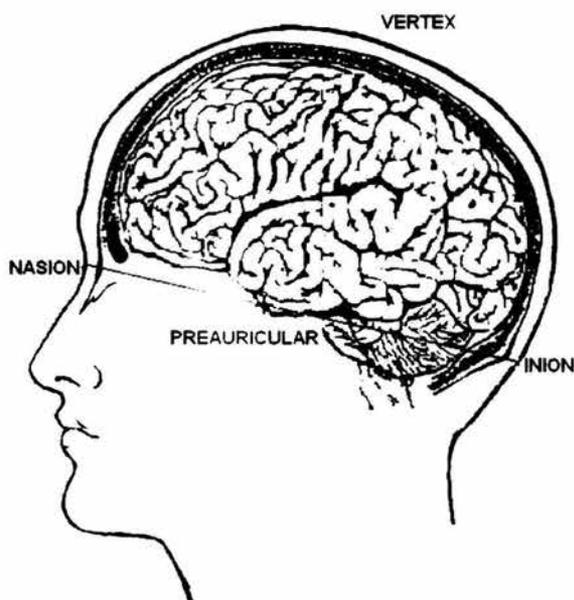


Figura 1.11 Puntos craneales

El plano que divide en dos partes la cabeza, una inferior y otra superior se le conoce como coronal. El plano coronal se hace mediante una línea que parte del nasión cruzando el punto preauricular izquierdo hasta llegar al inión continuando al punto preauricular derecho y llegando nuevamente al inión, esta línea crea una circunferencia a través del cráneo cerca de su base.

El plano que divide a la cabeza en una parte anterior y una posterior es el transverso. El plano transverso se crea con la unión de los puntos partiendo del preauricular subiendo al vertex y llegando al otro punto del preauricular del lado contrario, formándose dos partes, una anterior y otra posterior, este plano pasa aproximadamente por la cisura central (de Rolando), la que separa en lóbulo frontal y el lóbulo parietal

El plano que divide a la cabeza en un lado izquierdo y un derecho es el sagital y a su vez cada lado se subdivide mediante los planos parasagitales. El plano sagital se forma partiendo del nasión hacia el inión, pasando por el vertex, y así se divide en el hemicráneo derecho e izquierdo que contendrán cada uno hemisferio cerebral respectivo



**Figura 1. 12 Planos para la división de la cabeza.**

La línea del nasión al inión es el 100% , de esta se le restan el 10 % por arriba del nasión y del inión respectivamente , quedando un 80% que a su vez se divide en cuatro partes del 20% cada una. De forma similar se hace para el plano horizontal solo que el 100% es para un lado solamente ya sea izquierdo o derecho o el 200% con ambos lados.

Así también se origina una línea en el plano transverso que va desde el punto preauricular derecho hasta alcanzar el otro punto preauricular de lado contrario pasando por el vertex

En el vertex pasa la línea del plano sagital. De esta línea sagital hacia un lado ya sea el derecho o el izquierdo se divide en 50% quedando de la línea sagital hacia el punto preauricular 20%, 20%, 10% . De igual manera para el lado contrario.

En los puntos trazados en la línea sagital se trazan líneas paralelas al plano transverso. Del mismo modo se hace en la línea del plano transversal con líneas paralelas al sagital como se muestra en la figura 1.13.

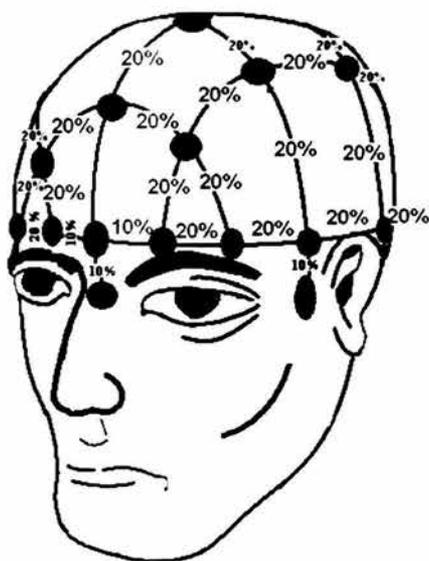


Figura 1.13 Sistema internacional 10 - 20

En este sistema a cada punto se le designa una letra y un numero dependiendo de la parte del cerebro donde esta colocado; así la letra **F** se refiere a *frontal*, la **C** a *central* (es decir a la cisura central), la **P** a *parietal*, la **O** a *occipital*, la **T** a *temporal*, **A** para *auricular* y la **Z** al *punto cero* o *línea media*, que es la línea del plano sagital. Sobre esta línea quedarían los puntos **F<sub>PZ</sub>** (Polo Frontal medio), **F<sub>Z</sub>** (Frontal medio), **C<sub>Z</sub>** (Vertex), **P<sub>Z</sub>** (Parietal medio) **O<sub>Z</sub>** (occipital medio). Los nuécero que se agregan están en relación a los hemisferios, los puntos que se encuentran en el hemisferio derecho son los pares y los puntos que se encuentran en el hemisferio izquierdo son nones. La numeración va en orden creciente a partir de la línea media hacia a fuera como se muestra en la figura 1.14

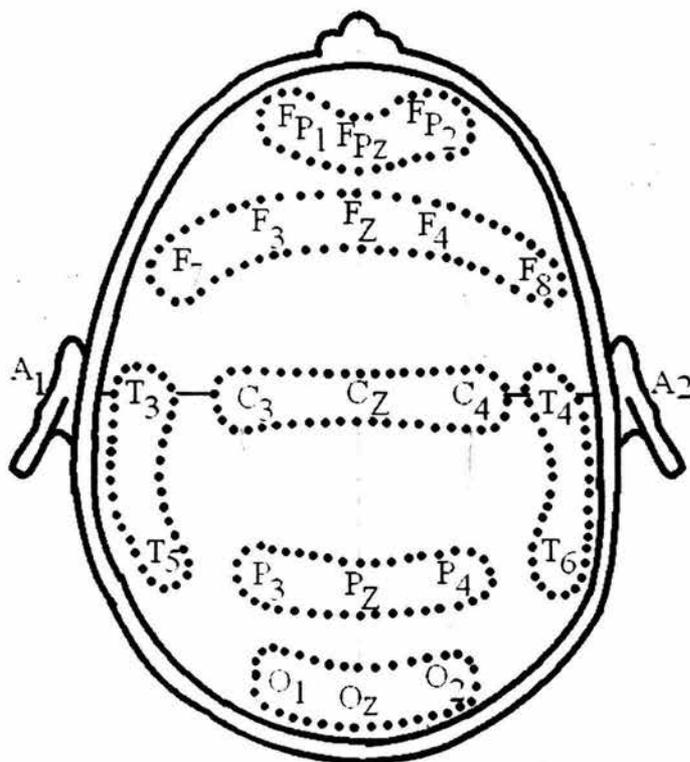


Figura 1.14 Designación y localización de los electrodos

Sistema Internacional de electrodos 10 - 20			
Área cerebral	Hemisferio Izquierdo	Línea Media	Hemisferio Derecho
Polo Frontal	$F_{P1}$	$F_{PZ}$	$F_{P2}$
Frontal	$F_3, F_7$	$F_Z$	$F_4, F_8$
Temporal	$T_1, T_3, T_5$		$T_2, T_4, T_6$
Central	$C_3$		$C_4$
Vertex		$C_Z$	
Parietal	$P_3$	$P_Z$	$P_4$
Occipital	$O_1$	$O_Z$	$O_2$
Fuera de la convexidad			
Auriculares	$A_1$		$A_2$
Nasofaríngeos	$Pg_1$		$Pg_2$

En las figuras 1.15 y 1.16 se muestra la colocación de los electrodos de acuerdo al Sistema Internacional 10 - 20

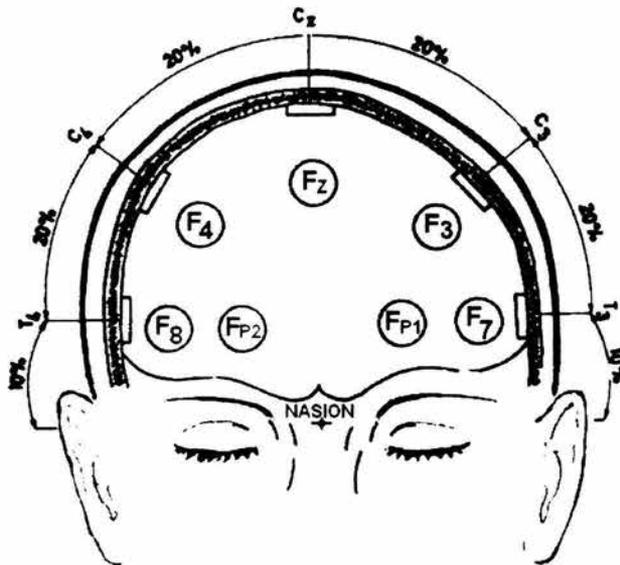


Figura 1.15 Designación de electrodos vista frontal

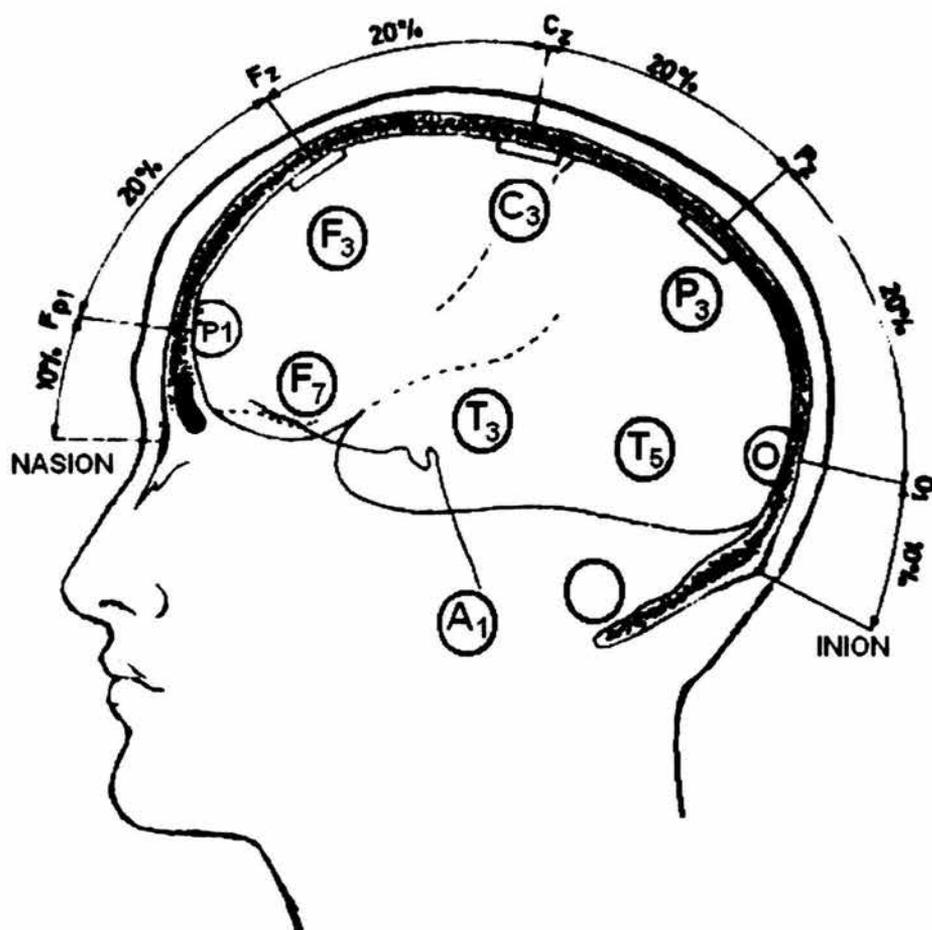


Figura 1.16 Designación de electrodos vista lateral

Existe otra nomenclatura modificada del sistema 10 - 20 denominada sistema de electrodos del 10 %.

En éste se colocan los electrodos en los puntos intermedios del Sistema 10 - 20. Esta disposición de electrodos permite colocar 81 electrodos sobre el cráneo.

## 1.8 TIPOS DE ELECTRODOS

Los electrodos convencionalmente son de tres tipos:

- 1) Cuero Cabelludo (SCALP)
- 2) Cortical
- 3) Invasivo

Cuando los electrodos se colocan directamente sobre la superficie de la corteza cerebral se le conoce como electrocorticograma (ECoG).

Para registrar el EEG se colocan de 16 a 20 electrodos sobre el cuero cabelludo y se conectan a un amplificador.

Para el caso particular de la tesis sólo se hará el diseño para 4 canales y no para los 16 canales de un EEG comercial, ya que para obtener los 16 canales se pueden tener diferentes alternativas que pueden ser: cuadruplicar la tarjeta de cuatro canales y tenemos los 16 canales o hacer el mismo diseño en 16 preamplificadores y emplear multiplexores de 16 canales.

La aplicación clínica del electroencefalograma es para diagnosticar la epilepsia y otros trastornos convulsivos, enfermedades infecciosas, tumores, traumatismos, hematomas, anomalías metabólicas, enfermedades degenerativas, periodos de inconciencia y confusión, y muerte cerebral.

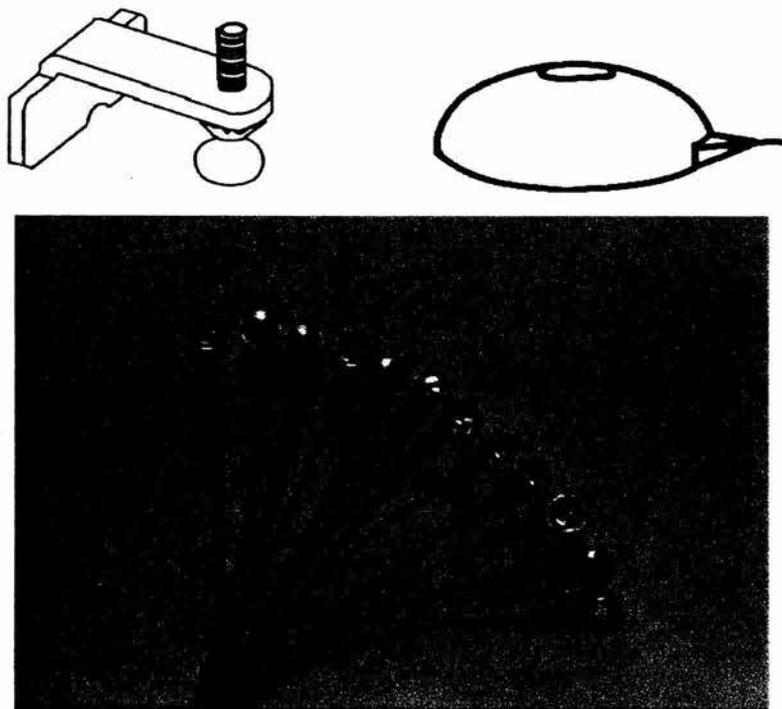
Los electrodos además de registrar los cambios eléctricos de la corteza cerebral también pueden recibir algunos cambios de potenciales que se originan en porciones distantes así como extracerebrales tal y como son los del corazón y otros músculos. A estos potenciales se les conoce con el nombre de artefactos.

La amplitud de los potenciales eléctricos que se reciben en los electrodos depende de algunos factores como son:

- La intensidad.
- La distancia en que se originan al electrodo.
- La resistencia.
- La unión entre el electrodo y la piel

Las diferencias de señales que ocurren entre un par de electrodos se amplifican por medio de un amplificador diferencial y la señal que se obtiene pasa a ser una parte de un sistema de registro.

En la figura 1.17 se muestran dos diferentes tipos de electrodos que se encuentran en el mercado.



**Figura 1.17** Algunos tipos de electrodos empleados en el EEG

**Falta página**

**N° 28**

**Registro Bipolar.** Este registro mide la diferencia de potencial entre dos puntos. Generalmente los canales de este tipo de registro son dispuestos en línea recta para que así los canales adyacentes tengan un electrodo en común como se muestra en la figura 1.19, en la cual empleamos el mismo ejemplo del registro referencial donde la señal que se genera es en C<sub>3</sub>. Dado que este tipo de registro es bipolar o diferencial, la salida se muestra en los amplificadores que tienen en común a C<sub>3</sub> con la misma amplitud pero invertidas la señales.

Es decir, si la señal tiene una amplitud X, en el primer amplificador la salida sería la diferencia de  $0 - X = -X$  y el siguiente amplificador sería  $X - 0 = X$ . De esta forma se sabe que el punto donde se generó la señal fue C<sub>3</sub> y como los canales P<sub>3</sub> y O<sub>1</sub>, al ser una señal focal, no registran ninguna señal

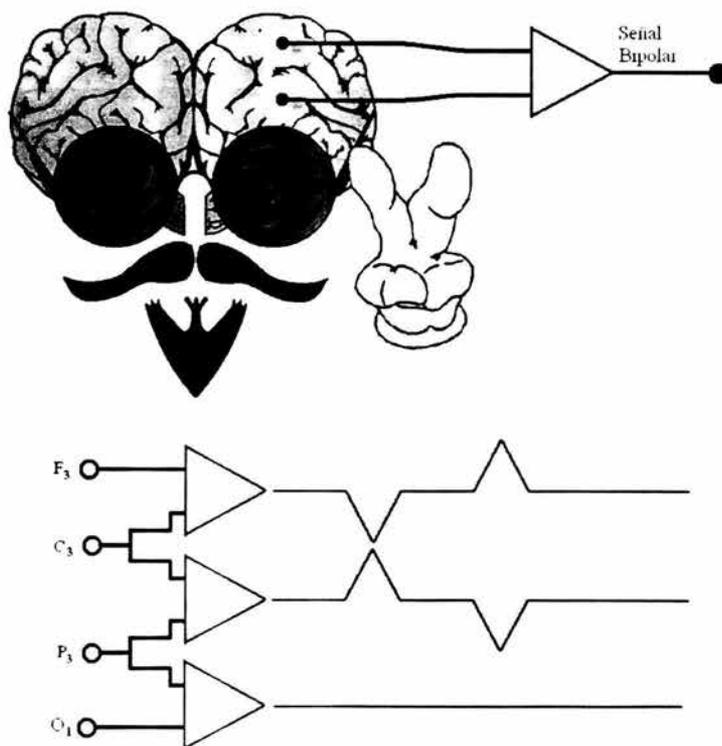


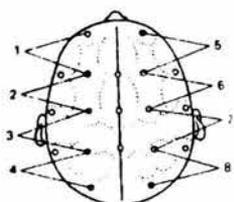
Figura 1.19 Registro Bipolar (RB)

Empleando cualquiera de los registros se llega a la misma conclusión, pero se recomienda que todo trazado o muestra de EEG contenga ambos tipos de registro, para tener la seguridad en la descripción de alguna anomalía focal en el EEG.

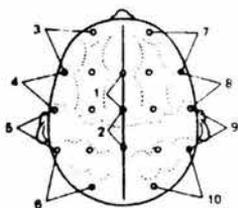
Se conoce con el nombre de *Derivación* al proceso de registro que se obtiene de la señal de dos electrodos a un amplificador, lo que forma un canal de EEG.

Se denomina Montaje al conjunto de derivaciones que se registren simultáneamente en un electroencefalograma. Los montajes han sido clasificados, por la Federación Internacional de EEG y Neurofisiología, como longitudinales y transversales. En la Figura 1.19 se muestran algunos tipos de montajes.

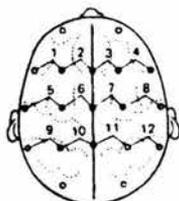
a).- Bipolares



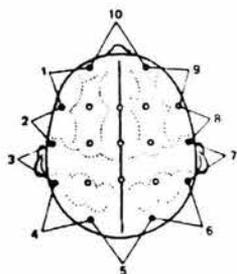
Parasagital



Lateral

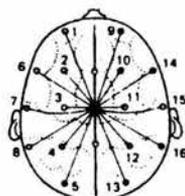


Transverso

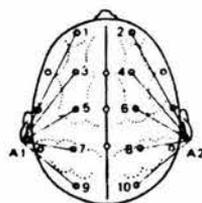


Circular

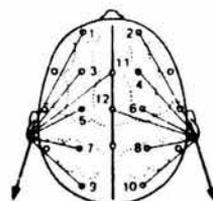
b).- Referenciales:



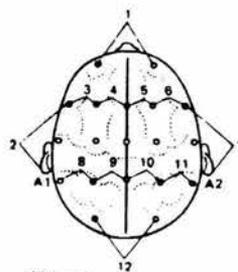
Al vértex



A auriculares



No cefálica



Mixto

Figura 1.19 Esquemas generales de los montajes

## **BIBLIOGRAFIA**

- [1] Carlos Martínez Villar, Beatriz Rojas García  
1998  
Técnicas de Electroencefalografía  
Segunda edición  
Comunicaciones Científicas Mexicana SA de CV  
México
- [2] John G. Webster, Editor  
1998  
Medical Instrumentation Application and design  
Third Edition  
John Wiley and Sons Inc.  
USA.
- [3] Gerard J. Tortora, Sandra Reynolds Graboswski  
Principios de Anatomía y Fisiología  
1999  
Séptima edición, tercera reimpresión  
Harcourt Brace  
USA
- [4] William F. Ganong  
Fisiología Medica  
1998  
16 edición  
Manual moderno  
USA
- [5] Universidad de Alcalá  
Ingeniería en Electrónica, departamento de electrónica  
Apuntes de Electroencefalografía PDF  
España
- [6] Ida Dox, Biagio John Mellioni, Gilbert M. Eisner  
Diccionario medico ilustrado de Melloni  
1983  
1 edición  
Editorial Reverte, S.A.  
España.

# CAPITULO 2

## 2.1 INTRODUCCIÓN

En el diagrama de bloques se muestra el diagrama de bloques de la posible solución para el diseño y elaboración del EEG y se analizará la teoría de funcionamiento de los puntos más importantes para la comprensión cabal del sistema a desarrollar en este proyecto de tesis.

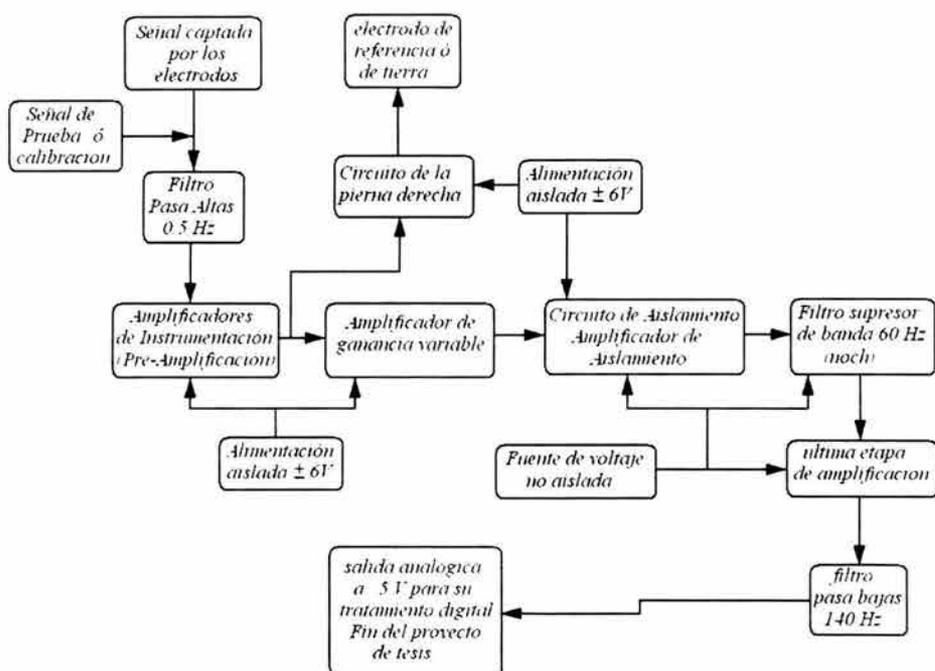


Figura 2.0 Diagrama de bloques que conforman el Electroencefalógrafo

En este capítulo se analizarán puntos esenciales, tales como la configuración del circuito de la pierna derecha, el amplificador operacional y los parámetros que se deben conocer para el diseño de los circuitos del amplificador de instrumentación, el amplificador de aislamiento, filtros, la señal de prueba, así como el ruido electrónico y los efectos fisiológicos que produce la electricidad.

Este trabajo comprende únicamente la parte de amplificación analógica de las señales de EEG, es decir, el sistema de tratamiento de señales electroencefalográficas de cuatro canales. La señal analógica amplificada obtenida en la etapa final puede ser utilizada a través de telemetría, para el desarrollo de un sistema ambulatorio de EEG o el desarrollo de una interfase a la computadora y su presentación gráfica, ó incluso, para obtener registros de EEG para una base de datos, como algunos ejemplos de las diferentes posibilidades de proyectos de tesis a desarrollar posteriormente.

Las señales deseadas (que requieren ser amplificadas) se les denominan también biopotenciales (voltajes, campos eléctricos fuertes, etc.), Estos son generados por nervios, músculos o, para el caso particular, el conjunto de neuronas.

Como se ha descrito anteriormente estos voltajes son de amplitudes muy reducidas que van desde un  $1\mu\text{V}$  a  $100\text{ mV}$  con un ancho de banda de  $0.5$  a  $100\text{ Hz}$  aproximadamente. Como es común en estas mediciones también se presenta una gran impedancia de entrada, un alto nivel de interferencia y ruido.

Los requerimientos básicos de cualquier amplificador de biopotenciales son:

- El amplificador debe proveer seguridad al paciente de cualquier peligro de descarga eléctrica
- La señal medida no debe de ser distorsionada
- El monitoreo de los procesos fisiológicos no debe de ser influenciado por el amplificador.
- El amplificador debe separar la señal y la interferencia.
- El amplificador debe ser protegido de cualquier daño, resultado de altos voltajes de entrada durante la aplicación de desfibriladores y/o instrumentos de electrocirugía.

La configuración típica de los amplificadores de biopotenciales es la del amplificador de tercer electrodo, dos de ellos van directamente a la señal biológica y el tercero provee un potencial de referencia.

La señal de entrada se compone principalmente de:

- Los Biopotenciales deseados.
- Los Biopotenciales no deseados (artefactos).
- Interferencia de 60 Hz de la línea eléctrica y sus armónicos.
- Las señales de interferencia generada por la interfase entre el tejido y el electrodo.
- Ruido

Entre mayor sea el rechazo a modo común de la señal, será la medida de calidad en los amplificadores de biopotenciales.

El amplificador de biopotenciales deberá proveer una ganancia de 1000 a 50 000

Se requiere mantener lo mejor posible la relación señal a ruido, de lo contrario en presencia de un alto nivel de ruido la calidad de la señal se vera gravemente afectada.

La interferencia producida por la línea eléctrica, se muestra como una pequeña señal y se le conoce como señal a modo común, tiene la misma amplitud, frecuencia y fase, en ambos electrodos de medición al mismo tiempo, y solo aparece entre las entradas y tierra.

## 2.2 CIRCUITO DE TERCER ELECTRODO

La configuración de la pierna derecha se empezó a emplear en los circuitos de electrocardiografía (EGC) para hacerlos más estables, y dado que este circuito empleaba la pierna derecha como referencia, se le quedó el nombre de circuito de la pierna derecha (Driven-Right-Leg Circuit) ó de tercer electrodo.

Cuando se detectan los biopotenciales, el voltaje que proporciona el paciente con respecto al común se le llama voltaje a modo común o  $V_c$ . Este voltaje es detectado en las dos entradas del amplificador diferencial, sin que en ambas entradas el voltaje cambie de fase o de amplitud.

Como  $V_c$  es considerado interferencia, es deseable reducirlo al máximo, esto se logra por medio de un electrodo conectado directamente a el común de los amplificadores, este electrodo proveería un camino de baja impedancia entre el paciente y el común del amplificador lo que haría que  $V_c$  sea muy pequeño. Pero hacer esto tiene dos inconvenientes:

1) Si el circuito no es aislado, pueden fluir corrientes peligrosas del común del amplificador al paciente a través del tercer electrodo.

2) Un contacto pobre del electrodo podría producir resistencias mayores a los 100  $K\Omega$  entre el paciente y el común.

La manera más efectiva es conectar el tercer electrodo por medio de la configuración de la pierna derecha. Este circuito soluciona los problemas planteados anteriormente, reduciendo el efecto de la resistencia del electrodo en gran medida y dejando pasar solo corrientes seguras a través del tercer electrodo.

La figura 2.1 muestra los componentes del circuito de la pierna derecha. Las resistencias  $R_{a1}$  y  $R_{a2}$  promedian el voltaje diferencial del par de electrodos, en el cual está presente  $V_c$ .

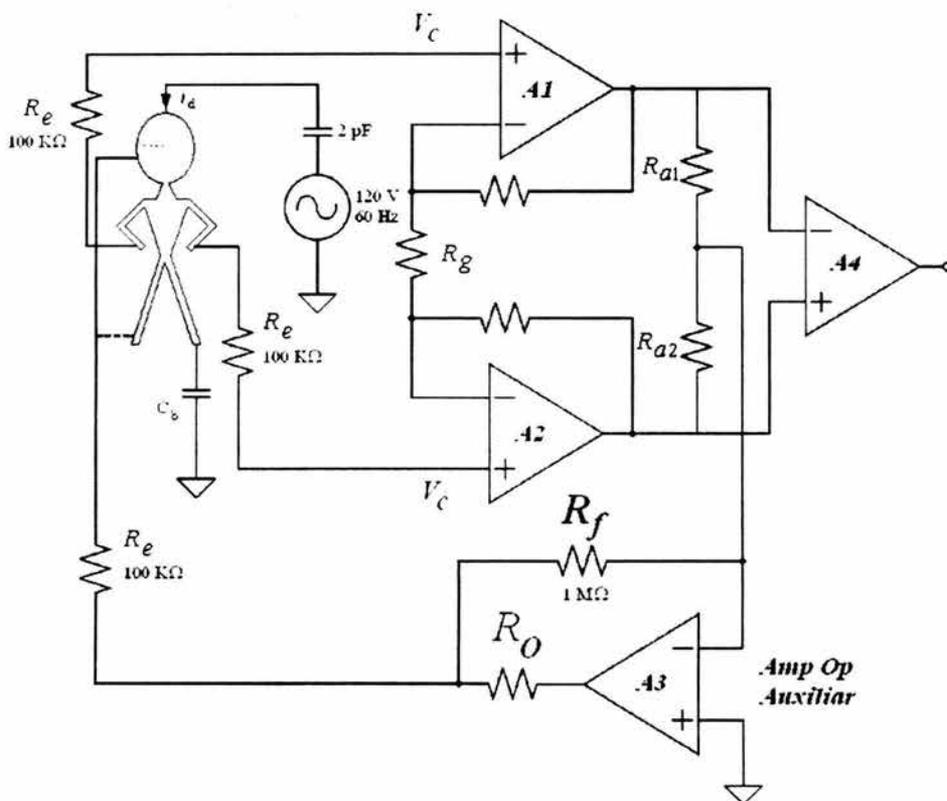


Figura 2.1 Circuito de la pierna derecha

El Amp Op auxiliar ( $A_3$ ) invierte el voltaje común y lo retroalimenta al lóbulo de la oreja, el nasión o el mastoides vía el tercer electrodo.

El circuito provee seguridad eléctrica. Si un voltaje alto anormal pudiera aparecer entre el paciente y la tierra como resultado de una falla eléctrica ú otras causas,  $A_3$  se saturaría.

- Las resistencias  $R_f$  y  $R_O$  pueden tener valores de mega ohms, para limitar la corriente.
- $R_O$  es la resistencia que limita la corriente
- El valor típico de  $R_O$  es de 25 K $\Omega$
- $i_d$  es la corriente de desplazamiento que fluye al cuerpo, vía las capacitancias parásitas cerca de las líneas de alimentación divididas entre las corrientes que fluyen directamente a tierra.
- $C_b$  es la capacitancia dispersa entre el cuerpo y la tierra física.
- $R_e$  es la resistencia propia del electrodo y su valor típico es de 100K $\Omega$ .
- El voltaje a la salida de A3 es:

$$v_o = -\frac{2R_f}{R_a} v_{cm}$$

## 2.3 EL AMPLIFICADOR OPERACIONAL

El amplificador operacional es un circuito integrado (CI) que esta formado por una etapa diferencial a la entrada y una etapa de amplificación por transistores, todos en un mismo encapsulado, cuya simbología es:

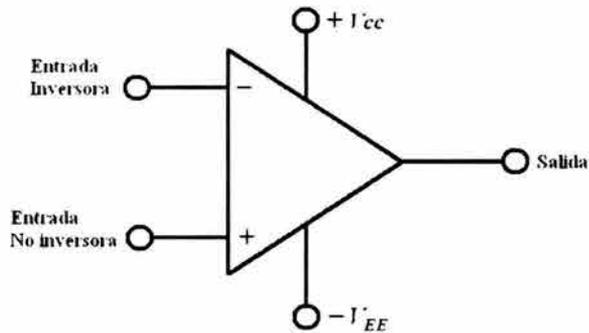


Figura 2.2 Simbología del amplificador operacional

Tiene dos terminales de entrada, una inversora y una no inversora, y una terminal de salida. Por lo general el Amp Op opera con dos fuentes de voltaje, positiva y negativa.

Para un fácil entendimiento el Amp Op se analiza como un amplificador ideal con características ideales que son:

- Ganancia infinita de voltaje
- Ancho de banda infinito
- Impedancia de entrada infinita
- Impedancia de salida cero

El amplificador operacional real tiene características similares al ideal como son:

- Muy alta ganancia de voltaje
- Una Impedancia de entrada muy alta
- Una Impedancia de salida muy baja
- Un ancho de banda amplio

### 2.3.1 Amplificador Diferencial.

El Amp Op tiene a su entrada un amplificador diferencial, este provee una alta ganancia de voltaje y un rechazo a modo común.

Cuando se aplican dos señales de polaridades opuestas o desfasadas en el las entradas del Amp Op, a la salida se obtiene una señal en diferencia o diferencial en otras palabras se resta algebraicamente la señal y este modo se le conoce como modo diferencial

Si el Amp Op opera en forma diferencial idealmente cualquier voltaje en modo común quedaría cancelada, pero no sucede así y una pequeña parte de el voltaje a modo común aparecerá a la salida .

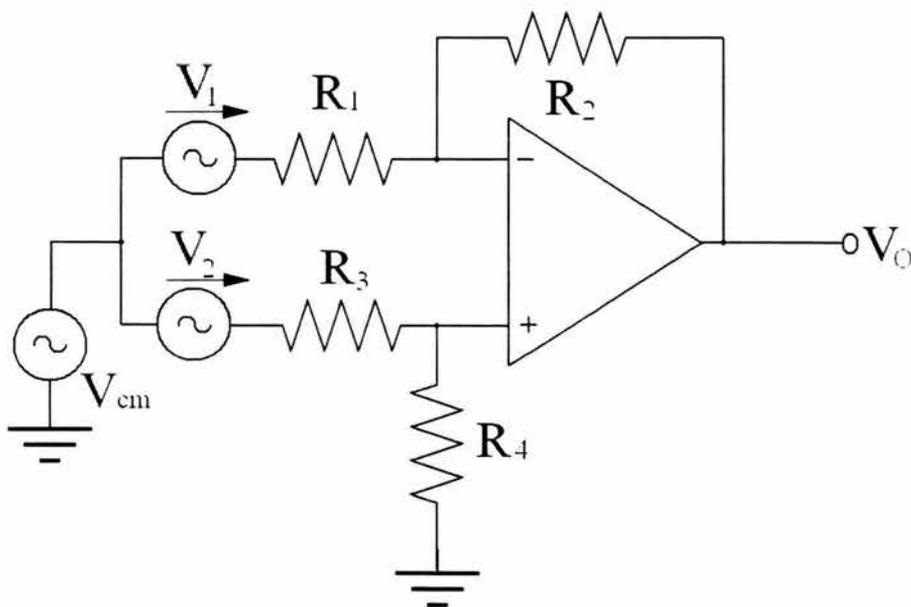


Figura 2.3 Amplificador diferencial

### 2.3.2 Relación de rechazo a modo común

La relación de rechazo en modo común (CMRR *Common Mode Rejection Ratio*) es una medida del rechazo de una señal común, aplicada simultáneamente a ambas entradas del amplificador, en comparación con la señal diferencial de entrada.

Es decir cancela las señales a modo común de las entradas (señales no deseadas), que generalmente son el resultado de una radiación de energía en las líneas de entrada del Amp Op de líneas adyacentes, o de 60Hz de las líneas eléctrica, o de otras fuentes.

Idealmente un amplificador diferencial provee una alta ganancia para la señal deseada (simple o diferencial) y cero de ganancia para las señales en modo común. En la realidad los Amp Op siempre muestran una pequeña ganancia a modo común, usualmente menor a 1, así como también proveen una alta ganancia para modo diferencial, usualmente mayor a 100.

La alta ganancia diferencial con respecto a la ganancia a modo común es la mejor forma de medir el desempeño del Amp Op en términos del CMRR y esta se expresa como:

$$CMRR = \frac{A_{vd}}{A_{cm}}$$

Entre más alto sea el CMRR es mejor la calidad del Amp Op. Un alto nivel de CMRR significa una ganancia diferencial alta y una ganancia a modo común muy baja. El CMRR puede expresarse en forma de decibels:

$$CMRR = 20 \log \left( \frac{A_v(d)}{A_{cm}} \right)$$

### 2.3.3 Voltaje de balance de entrada

El Amp Op ideal produce cero volts a la salida con cero volts de entrada. En la práctica siempre aparece un pequeño voltaje de DC a la salida  $V_{salida (error)}$ , cuando a la entrada se tenga un voltaje igual a cero.

Esto es causado principalmente a una disparidad en los voltajes base-emisor de la etapa de entrada diferencial como se muestra en la figura 2.4a. En general la etapa de entrada diferencial proporcionara una salida de voltaje que se expresa como:

$$V_{salida} = I_{C2}R_C - I_{C1}R_C$$

Los voltajes base emisor de Q1 ( $V_{BE1}$ ) y Q2 ( $V_{BE2}$ ) causan una pequeña diferencia en las corrientes de colector. Esto resulta en un valor de  $V_{salida}$  diferente a cero siempre que  $R_{C1} = R_{C2}$ . En la hoja de datos (ver apéndice B) se indica con  $V_{OS}$  que es el voltaje requerido o añadido en la entrada para obtener una salida cero volts (vea figura 2.4b).

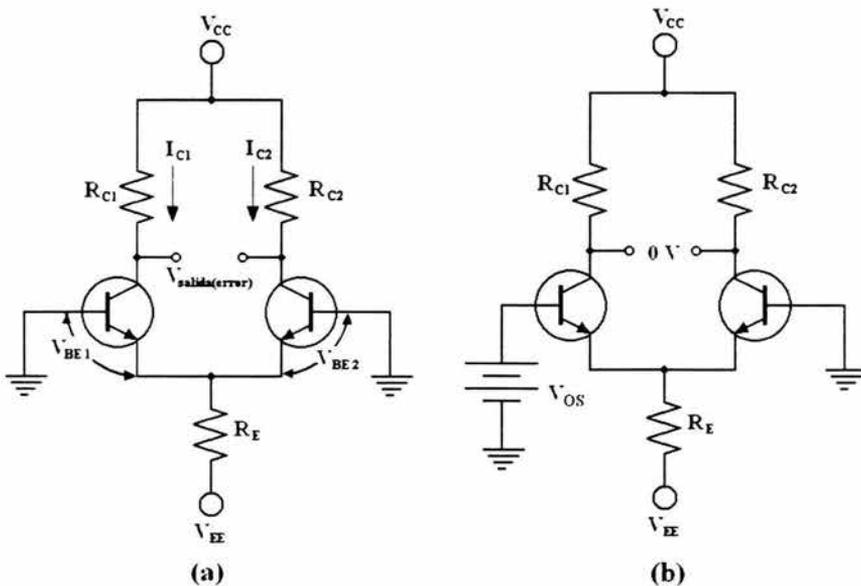


Figura 2.4 Entrada diferencial

### 2.3.4 Voltaje de balance de entrada con corrimiento por temperatura

El voltaje de balance de entrada con corrimiento por temperatura es un parámetro relacionado a  $V_{OS}$ . Las especificaciones varían el voltaje de balance de entrada con respecto a cada grado que cambie la temperatura.

Los valores típicos son alrededor de  $5 \mu\text{V}$  hasta  $50\mu\text{V}$  por grado centígrado. Un Amp Op con alto valor nominal de voltaje de balance presentara un alto corrimiento por temperatura.

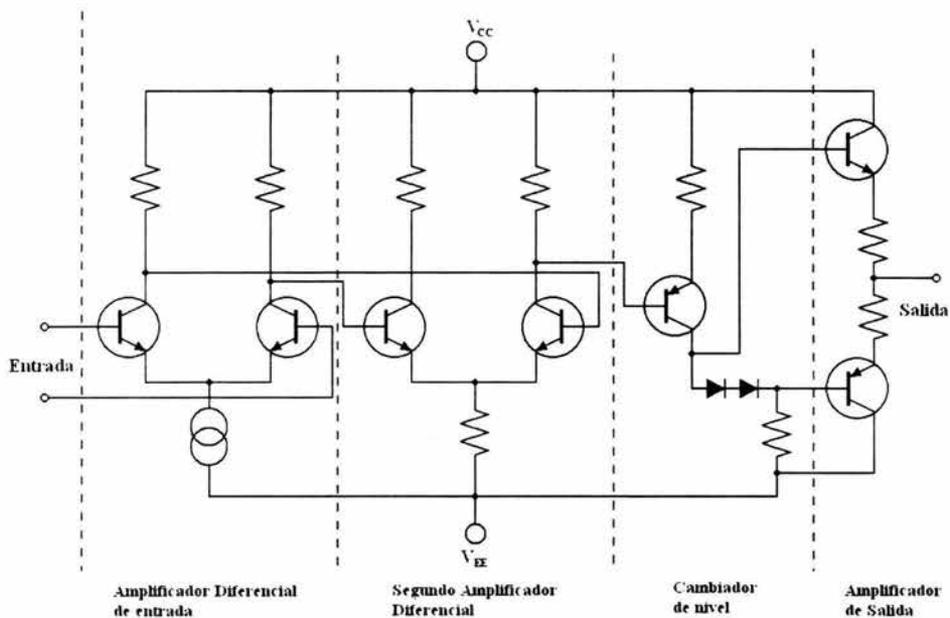
### 2.3.5 Corriente de polarización de entrada

Como se puede observar en la figura 2.5 las corrientes de entrada van directamente a la base de los transistores de la etapa de entrada (TBJ o IGFET dependiendo el caso) y por lo tanto estas corrientes son las  $I_B$  de los transistores.

La corriente de polarización de entrada, es la corriente de CD mínima requerida para que opere el Amp OP apropiadamente.

Por definición la corriente de polarización es el promedio entre ambas corrientes de entrada con la salida en cero volts y se calcula mediante la formula:

$$I_{BIAS} = \frac{I_1 + I_2}{2}$$



**Figura 2.5** Circuito simplificado del Amp. Op.

### 2.3.6 Impedancia de entrada

Existen dos formas para especificar la impedancia de entrada de un Amp Op de forma diferencial y a modo común.

La impedancia de entrada diferencial es la resistencia total entre la entrada inversora y la entrada no inversora. Esta se mide mediante la corriente de polarización con un voltaje diferencial de entrada (Fig. 2.6a) o también poniendo una terminal a tierra y medir la resistencia en ambas terminales.

La impedancia a modo común de entrada es la resistencia entre cada entrada y la tierra y se determina midiendo el valor de la corriente de la polarización y el valor del voltaje de entrada a modo común (Fig.2.6b).

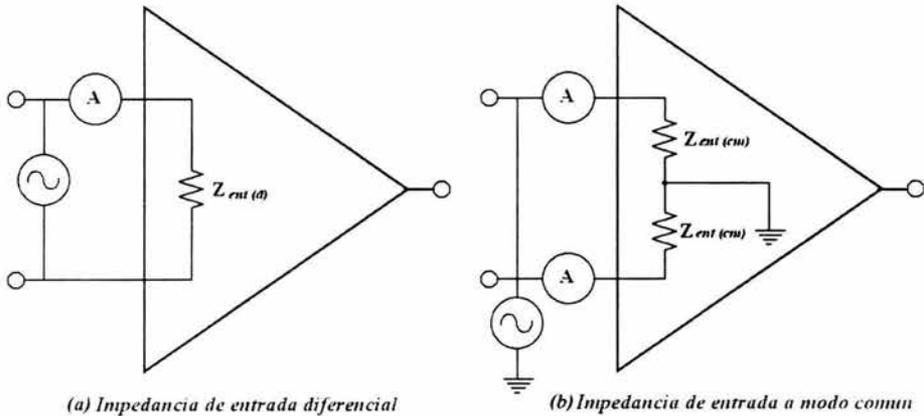


Figura 2.6 Impedancia de entrada

### 2.3.7 Corriente de balance de entrada

Idealmente las corrientes de polarización de entrada son iguales y la diferencia de esto seria cero, pero en la práctica en los Amp Op las corrientes de polarización de entrada no son iguales. La corriente de balance de entrada  $I_{OS}$  es la diferencia de las corrientes de polarización de entrada cuando la salida es cero volts y se expresa en valor absoluto.

$$I_{OS} = I_1 - I_2$$

Actualmente la magnitud de  $I_{OS}$  es menor en magnitud a diez veces la corriente de polarización. En muchas aplicaciones la corriente de balance no puede ser desatendida dado que la diferencia en corrientes que pasa a través de la resistencia de entrada provoca cambios sustanciales en el voltaje de desplazamiento. El error creado por  $I_{OS}$  es amplificado por la ganancia  $A_V$  del Amp Op y aparece en la salida.

$$V_{salida(error)} = A_V I_{OS} R_{eni}$$

### 2.3.8 Impedancia de salida

Es la resistencia que tiene la terminal de salida de un Amp Op con respecto a tierra.

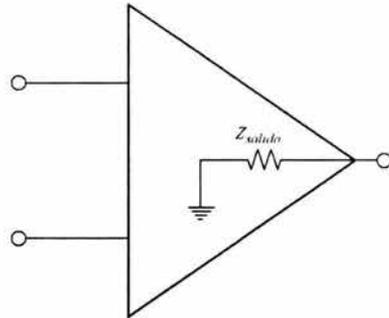


Fig. 2.~ Impedancia de salida

### 2.3.9 Intervalo de valores de voltajes de entrada en modo común

Todo amplificador operacional real tiene limitaciones en el intervalo de valores que puede tomar el voltaje de entrada para su operación normal. El voltaje máximo que puede ser aplicado a ambas entradas para que no causen recortes por saturación o alguna otra distorsión, es el intervalo de voltajes de entrada en modo común que en muchos amplificadores es de  $\pm 10$  V con una alimentación de  $\pm 15$  V.

### 2.3.10 Ganancia de voltaje en lazo abierto

La ganancia de voltaje en lazo abierto en un Amp Op se conoce como la ganancia interna y representa la relación entre el voltaje de salida y el voltaje de entrada, cuando no existen componentes externos. Esta ganancia la produce el propio amplificador debido a su diseño interno. La ganancia de lazo abierto puede ser superior a 200 000 y no es un parámetro perfectamente bien controlado ya que varía con la frecuencia.

En las hojas de datos se refiere a la ganancia de voltaje de lazo abierto como ganancia de voltaje de señal grande (*large signal voltage gain*  $A_{V0}$ )

## 2.4 AMPLIFICADOR DE INSTRUMENTACION

Un amplificador de instrumentación es un dispositivo diferencial de ganancia de voltaje, que amplifica la diferencia entre las dos señales de entrada. El principal propósito del amplificador de instrumentación es amplificar señales pequeñas que son susceptibles a voltajes en modo común o ruido.

Sus principales características son:

- Alta impedancia de entrada.
- Alto rechazo a modo común.
- Bajo offset de salida.
- Baja impedancia de salida.

El amplificador de instrumentación básico se diseña con tres Amp Op y algunas resistencias. La ganancia de voltaje se ajusta con una resistencia externa y se usan generalmente en sistemas de adquisición de datos en ambientes con alto ruido, donde las variables de entrada son detectadas remotamente.

### 2.4.1 Descripción del funcionamiento del amplificador de instrumentación

El esquema de un amplificador de instrumentación se muestra en la figura 2.8. Los amplificadores operacionales  $A_1$  y  $A_2$  tienen configuración de no inversor, con alta impedancia de entrada y una ganancia de voltaje  $X A_1$  y  $A_2$ . El Amp Op  $A_3$  esta en configuración de modo diferencial con ganancia unitaria. La ganancia esta definida por la resistencia  $R_G$  que se conecta externamente

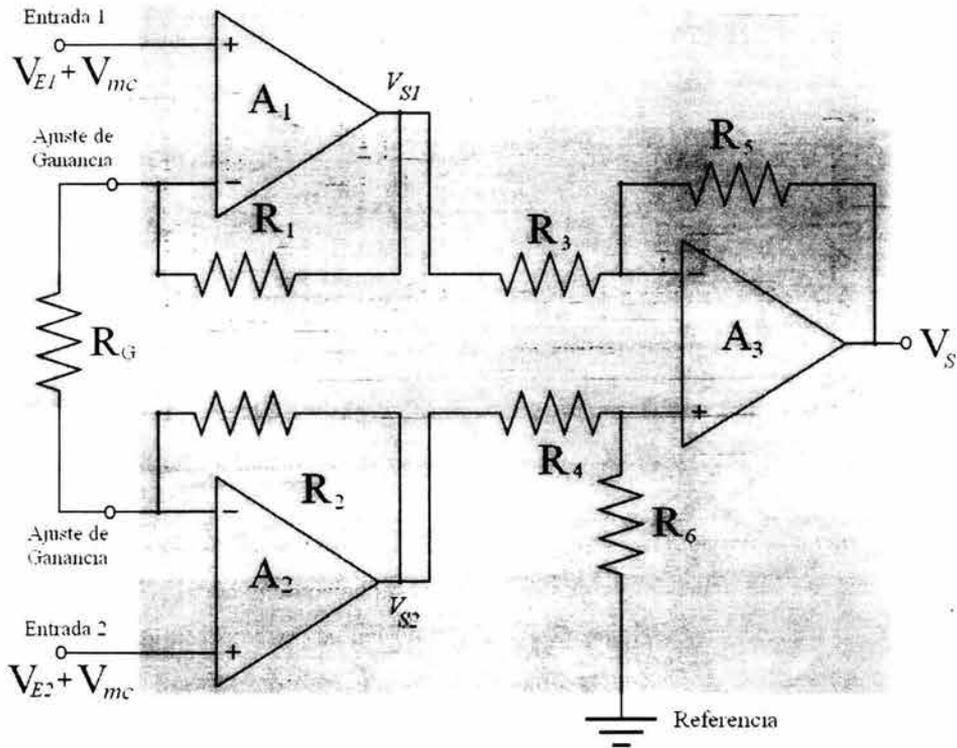


Figura 2.8 Amplificador de Instrumentación básico

El Amp Op  $A_1$  recibe la señal  $V_{E1}$  en su entrada no inversora (+) y amplifica esta señal, con una ganancia de voltaje:

$$A_v = 1 + \frac{R_1}{R_G} \quad (2.1)$$

El Amp Op  $A_1$  también tiene la señal  $V_{E2}$  en la entrada inversora (-) debido a el Amp Op  $A_2$ , por el lazo formado por  $R_2$  y  $R_G$ . La señal de entrada  $V_{E2}$  es amplificada por el Amp Op  $A_1$  con una ganancia de voltaje de:

$$A_v = \frac{R_1}{R_G} \quad (2.2)$$

También el voltaje a modo común  $V_{mc}$  es amplificado en la entrada no inversora del Amp Op A1 por la pequeña ganancia a modo común de este (como se menciono la  $A_{mc}$  es menor a uno). Así pues el voltaje total de salida del Amp Op A1 es:

$$V_{S1} = \left(1 + \frac{R_1}{R_G}\right)V_{E1} - \left(\frac{R_1}{R_G}\right)V_{E2} + V_{mc} \quad (2.3)$$

Se puede hacer un análisis similar para el Amp Op 2 y resultaría en la siguiente expresión.

$$V_{S2} = \left(1 + \frac{R_2}{R_G}\right)V_{E2} - \left(\frac{R_2}{R_G}\right)V_{E1} + V_{mc} \quad (2.4)$$

Para el Amp Op A3 se tienen a  $V_{S1}$  y a  $V_{S2}$  en sus entradas, por lo que la salida del Amp Op A3 considerando que proporciona ganancia unitaria es  $V_{S2} - V_{S1}$ :

$$V_{S2} - V_{S1} = \left[ \left(1 + \frac{R_2}{R_G}\right)V_{E2} - \left(\frac{R_2}{R_G}\right)V_{E1} + V_{cm} \right] - \left[ \left(1 + \frac{R_1}{R_G}\right)V_{E1} - \left(\frac{R_1}{R_G}\right)V_{E2} + V_{cm} \right] \quad (2.5)$$

$$= \left(1 + \frac{R_2}{R_G} + \frac{R_1}{R_G}\right)V_{E2} - \left(1 + \frac{R_2}{R_G} + \frac{R_1}{R_G}\right)V_{E1} + V_{cm} - V_{cm} \quad (2.6)$$

Para  $R_1 = R_2 = R$

$$V_{S2} - V_{S1} = \left(1 + \frac{2R}{R_G}\right)V_{E2} - \left(1 + \frac{2R}{R_G}\right)V_{E1} + V_{cm} - V_{cm} \quad (2.7)$$

Como los voltajes en modo común son iguales se cancelan y factorizando la ganancia de salida está dada por la expresión:

$$V_S = V_{S2} - V_{S1} = \left(1 + \frac{2R}{R_G}\right)(V_{E2} - V_{E1}) \quad (2.8)$$

Como la ganancia del Amp Op 3 es unitaria debido a que  $R_3 = R_5 = R_4 = R_6$ , el voltaje de salida del Amplificador de instrumentación es:

$$V_S = 1(V_{S2} - V_{S1}) = \left(1 + \frac{2R}{R_G}\right)(V_{E2} - V_{E1}) \quad (2.9)$$

La ganancia de lazo cerrado es:

$$A = \frac{V_S}{(V_{E2} - V_{E1})} \quad (2.10)$$

Entonces:

$$V_S = \left(1 + \frac{2R}{R_G}\right)(V_{E2} - V_{E1}) \quad (2.11)$$

$$\frac{V_S}{(V_{E2} - V_{E1})} = \left(1 + \frac{2R}{R_G}\right) \quad (2.12)$$

$$A = \left(1 + \frac{2R}{R_G}\right) \quad (2.13)$$

En la ecuación 2.13 se observa que si  $R_G$  es una resistencia externa y  $R = R_1 = R_2$  es un valor que se conoce, entonces la  $R_G$  es la que controla la ganancia del Amplificador de instrumentación y puede ser calculada para la ganancia de voltaje que se desee mediante la ecuación siguiente:

$$R_G = \frac{2R}{A - 1} \quad (2.14)$$

## 2.5 EL AMPLIFICADOR DE AISLAMIENTO

Los amplificadores de aislamiento son dispositivos que rompen con la continuidad óhmica de las señales eléctricas entre la entrada y la salida del amplificador. Este aislamiento incluye diferentes fuentes de voltajes y diferentes tierras en cada uno de los lados de la barrera de aislamiento, lo que rompe el lazo eléctrico entre la entrada y la salida.

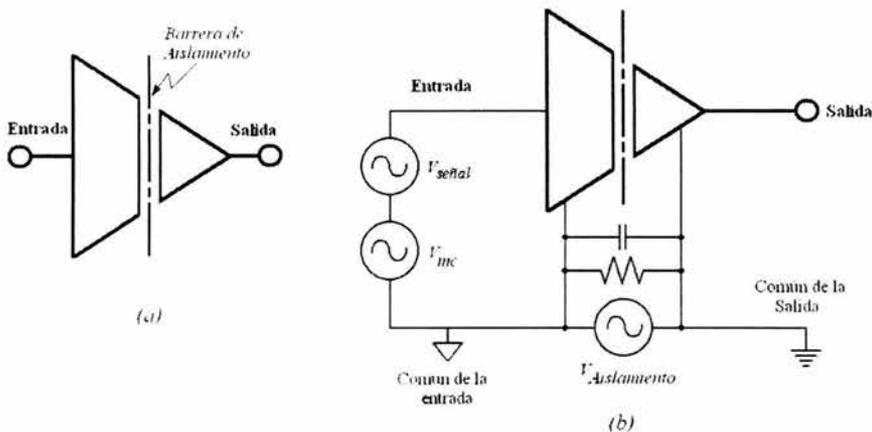


Figura 2.9 (a) Símbolo (b) Modelo general del amplificador de aislamiento.

Los amplificadores de aislamiento usualmente consisten en su entrada de un amplificador operacional de ganancia unitaria seguido por una etapa de aislamiento.

El símbolo con el que se designa al amplificador de aislamiento es mediante un triángulo como el del amplificador, sólo que dividido y separado en dos partes como se muestra en la figura 2.9(a).

El modelo general del amplificador de aislamiento se crea con una alta impedancia, dos fuentes de voltaje (el de la señal y en modo común) a la entrada, la barrera de aislamiento (la parte aislada y la no aislada) que se simula por medio de un capacitor, una resistencia y un diferencial de potencial  $V_{Aislamiento}$  que existe entre el común de la entrada y el común de la salida, lo que diferencian los símbolos de tierra. Ver figura 2.9(b).

El voltaje de aislamiento es considerado de 1 a 10KV sin que haya un rompimiento de la barrera de aislamiento.

Las tres principales características de los amplificadores de aislamiento son:

- el alto aislamiento óhmico entre la entrada y la salida ( $>10M\Omega$ ).
- el alto voltaje de aislamiento ( $<1000\text{ V}$ ).
- el alto rechazo a modo común ( $<100\text{ dB}$ ).

Existen tres métodos principales para el diseño de los amplificadores de aislamiento:

- aislamiento por transformador
- aislamiento óptico
- aislamiento capacitivo

El amplificador de aislamiento por transformador se muestra en la figura 2.10. Este tipo utiliza frecuencia modulada o modulación por ancho de pulso para la señal portadora, con un pequeño ancho de banda de 30 KHz.

Este tipo de amplificadores de aislamiento usan internamente convertidores de CD a CA con un oscilador de 25 KHz, transformador de pulsos, rectificador, filtros y una fuente aislada de voltaje. Ver figura 2.10.

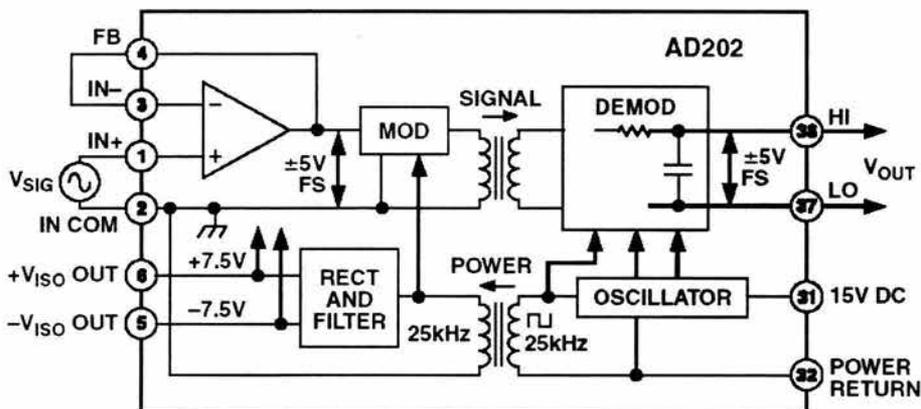


Figura 2.10 Amplificador de aislamiento por transformador (AD202, Analog Devices)

Los amplificadores de aislamiento ópticos usan un Led como fuente luminosa en la entrada y en la salida un fotodiodo ó fototransistor según sea el caso. El problema de este tipo de amplificadores es la linealidad de los dispositivos, no obstante se emplean ampliamente en sistemas digitales. En la fig. 2.11 se puede ver el diagrama en forma general.

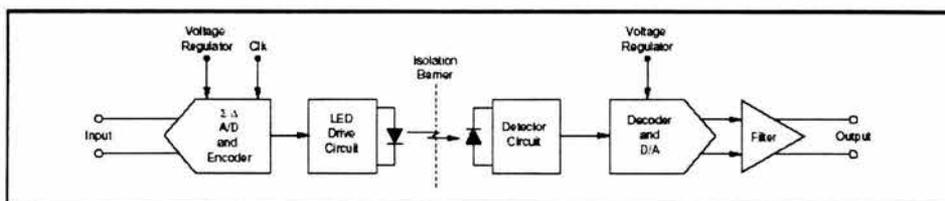


Figura 2.11 Amplificador de aislamiento óptico, (ISO130, Burr-Brown Corporation)

El amplificador de aislamiento por capacitores se muestra en la figura 2.11. Emplea un codificador para el voltaje de entrada y un modulador para la frecuencia y transmisión a través de la barrera capacitiva, en forma diferencial.

Para estos amplificadores de aislamiento se requiere una fuente de voltaje en ambos lados. El pico de voltaje que pueden soportar puede ser hasta 8 KV y su ancho de banda por encima de los 70 KHz y debido al ancho de banda al cual trabajan no tiene problema con la linealidad. Este se ilustra en la figura 2.12.

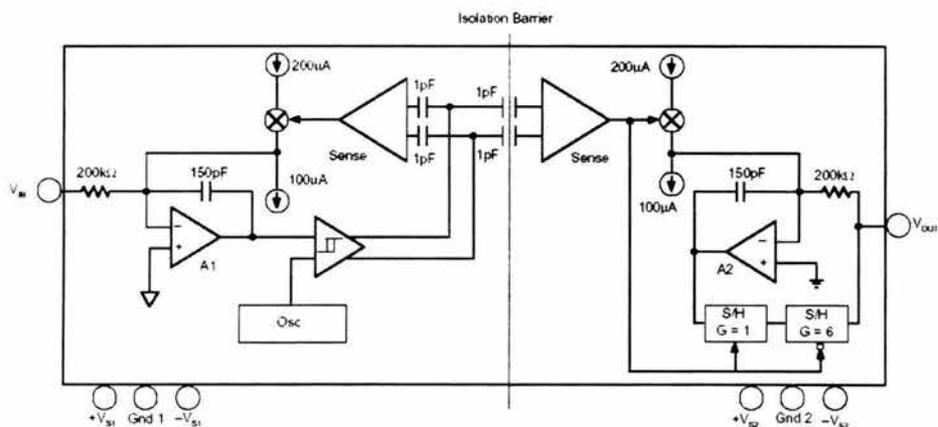


Fig. 2.12 Amplificador de aislamiento por capacitores (ISO122, Burr-Brown Corporation)

## 2.6 FILTROS

Los filtros son dispositivos que modifican el espectro de frecuencia de la onda de entrada para producir la onda de salida. Se clasifican de varias maneras:

- por el tipo de construcción utilizada
- pasivos (LC, RL, RC o RLC) con un intervalo de frecuencia central de CD a 300 MHz
- por el tipo de función de transferencia realizada *Chebyshev*, *Bessel* y los *Butterworth* con un intervalo de frecuencia central de CD a 500KHz,
- filtros con elementos de cristal de cuarzo con intervalo de frecuencia central de 1 a 100 KHz,
- cerámicos con un intervalo de frecuencia central de 10 a 10.7 KHz,
- SAW o de ondas acústicas superficiales con un intervalo de frecuencia central de 10- 800 MHz

El objetivo del diseño de filtros en el EEG es disminuir ruidos, como son los de la línea eléctrica a 60 Hz utilizando la configuración supresor de banda, para acotar el ancho de banda de 0.5 Hz se emplea una configuración de pasa altas y configuración pasa bajas a 140 Hz para evitar ruidos de alta frecuencia. Las graficas de estas configuraciones utilizadas se muestran en la figura 2.13

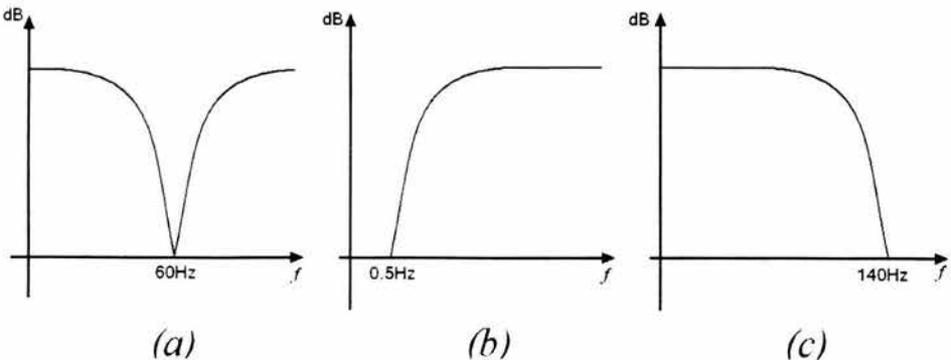


Figura 2.13 (a) Supresor de Banda, (b) pasa altas, (c) pasa bajas

## 2.7 RUIDO

Todos los semiconductores en sus uniones generan ruido, lo que limita la detección de señales pequeñas. El ruido eléctrico en los circuitos integrados es causado por pequeñas fluctuaciones de corriente y de voltaje generadas en el interior de los mismos dispositivos.

Los Amp Op contienen dos transistores a la entrada, y en sus uniones se generan voltajes de ruido así como corrientes de ruido en ambos transistores, esto puede ser modelado como se muestra en la figura 2.14. Para una baja impedancia de la fuente, solo el voltaje de ruido es importante; este voltaje es grande comparado con el voltaje  $i_n R$  causado por la corriente de ruido  $i_n$ .

El ruido es aleatorio y la densidad de potencia del ruido varía en  $1/f$  (ruido centelleo ó flicker noise) con esto una gran cantidad de ruido de este tipo se presenta en bajas frecuencia. Se encuentra en todos los dispositivos activos así como elementos discretos pasivos. A frecuencias medias el ruido es más pequeño y puede ser especificado en unidades rms de  $V / \sqrt{Hz}$ .

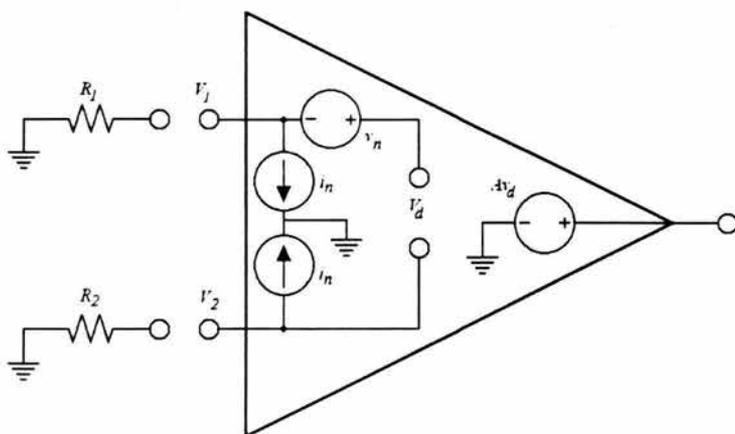


Figura 2.14 Fuentes de ruido del Amp. Op.

Los orígenes del ruido centelleo son diversos, pero en los transistores bipolares se debe de manera principal a “trampas” asociadas a contaminación y defectos en el cristal en

la capa de agotamiento emisor-base. Estas “trampas” capturan y liberan portadores de manera aleatoria y las constantes de tiempo asociadas con el proceso dan lugar a una señal de ruido con energía concentrada en bajas frecuencias.

Otro tipo de ruido de baja frecuencia que se encuentra en algunos circuitos integrados y transistores discretos se le conoce como ruido ráfaga. La fuente de este ruido no esta totalmente entendida, aunque se ha demostrado que esta relacionado con la presencia de contaminaciones de iones de metales pesados. Los dispositivos dopados con oro muestran muy altos niveles de ruido ráfaga.

El ruido ráfaga se llama así por que en un trazo de osciloscopio este tipo de ruido muestra explosiones en varios niveles discretos. La velocidad de repetición de los pulsos de ruido está por lo regular en el rango de las audiodfrecuencias y produce un ruido como el de las palomitas de maíz cuando pasa a través de un altavoz, es por lo que a este fenómeno se le nombra “Ruido palomitas de maíz”.

Los amplificadores operacionales diseñados para la operación en bajo ruido generalmente utilizan una etapa sencilla de emisor-común o un par diferencial de fuente común con cargas resistivas. Dado que la etapa de entrada tiene tanto ganancia de voltaje como de corriente, el ruido de las etapas siguientes por lo general no es significativo, y las cargas resistivas solo tienen una pequeña contribución de ruido.

En la figura 2.14 se muestra como las variaciones en las corrientes de polarización contribuyen para crear ruido. La corriente de ruido fluye a través de una resistencia equivalente externa, por lo que el voltaje de ruido se calcula con la siguiente ecuación:

$$v_i \cong \left\{ v_n^2 + (i_n R_1)^2 + (i_n R_2)^2 + 4kTR_1 + 4kTR_2 \right\} BW$$

donde:

$R_1$  y  $R_2$  = resistencia equivalente de fuente

$V_n$  = valor rms del voltaje de ruido en  $V \times \text{Hz}^{-1/2}$ , en el rango de frecuencia que nos interesa

$i_n$  = Valor rms de la corriente de ruido en  $V \times \text{Hz}^{-1/2}$ , en el rango de frecuencia que nos interesa

$k$  = constante de Boltzmann

$T$  = temperatura en Kelvin [ $^{\circ}\text{K}$ ]

$BW$  = ancho de banda de ruido [Hz]

En las hojas de datos se especifican los valores de  $V_n$  y de  $i_n$  cuando la resistencia es menor de  $10\text{K}\Omega$ . Los transistores bipolares y los Amp Op tienen el rendimiento más bajo de ruido. Para grandes resistencias de la fuente se recomienda amplificadores con FET debido a la baja corriente de ruido en la entrada.

## **2.8 LA ELECTRICIDAD Y SUS EFECTOS FISIOLÓGICOS**

Para que ocurra algún efecto fisiológico debido a la electricidad, el cuerpo debe formar parte de un circuito eléctrico. La corriente entra por un punto del cuerpo y ésta tiene su salida por algún otro punto. La magnitud de la corriente será igual al voltaje aplicado entre la suma de las impedancias en serie de los tejidos del cuerpo y las zonas de los puntos de entrada y salida.

Tres fenómenos pueden ocurrir cuando la corriente eléctrica fluye a través de los tejidos del cuerpo humano:

- 1) estimulación eléctrica en tejidos altamente excitables (nervios y músculos)
- 2) calentamiento resistivo de los tejidos
- 3) quemaduras electroquímicas y daño de los tejidos por la corriente directa y altos voltajes

Existen diferentes intervalos en los cuales los efectos fisiológicos , así como su grado de daño al ser humano, a continuación se verán algunos de estos así como sus condiciones.

### **2.8.1 Ruptura de la percepción (threshold of perception)**

Cuando una densidad de corriente es bastante grande para excitar las terminales nerviosas de la piel, el sujeto siente una sensación de tintineo. Esta corriente es mínima y el individuo puede detectarla. La ruptura de la percepción tiene un intervalos de 2 a 10 mA

### **2.8.2 Corriente de estorbo (Let-Go current)**

Para altos niveles de corriente los músculos y los nervios tienen una estimulación vigorosa y como resultado eventual se tiene dolor y fatiga. La contracción involuntaria así como el reflejo de apartarse al experimentar cualquier corriente mayor a la de la ruptura pueden ocasionar daños al individuo. La corriente de estorbo es la máxima corriente de la cual el individuo puede apartarse voluntariamente de la fuente. La mínima corriente de estorbo es de 6 mA .

### **2.8.3 Parálisis respiratoria, dolor y fatiga**

Grandes niveles de corriente causan contracciones involuntarias de los músculos respiratorios al grado de crear asfixia si la corriente no se interrumpe. Esta disfunción respiratoria se observa de 18 a 22 mA. Fuertes contracciones involuntarias y estimulación nerviosa pueden causar dolor y fatiga si se permanece por un tiempo relativamente largo conectado al flujo de la corriente.

### **2.8.4 Fibrilación ventricular.**

Algunas corrientes resultan especialmente peligrosas para el corazón. Parte de la corriente que pasa por el pecho pasara por el corazón. Si la magnitud de la corriente es suficiente para excitar solo parte del músculo del corazón, entonces la propagación normal de la actividad eléctrica del corazón se interrumpe. La fibrilación se considera por un latido rápido (hasta 300 latidos por segundo) y un desorganizado ritmo cardiaco, si esto no se detiene puede ocasionar la muerte. La corriente que ocasiona esta fibrilación esta en el intervalo de los 75 a 400 mA. Para regresar al corazón a su ritmo normal se necesita un gran voltaje para despolarizar las células musculares del corazón simultáneamente.

### **2.8.5 Contracción sostenida del miocardio.**

Cuando una corriente es lo bastante grande para que el músculo entero del corazón se contraiga, esto ocasionara que el corazón deje de latir cuando la corriente se aplica y vuelve a la normalidad cuando la corriente se interrumpe. El intervalo de esta corriente varia de 1 a 6 A

### **2.8.6 Quemaduras y daño fisico.**

Poco se sabe acerca de los efectos de corrientes por encima de los 10 A, particularmente con corrientes de corta duración. El calentamiento resistivo produce quemaduras. Los voltajes mayores a los 240 volts pueden perforar la piel. El cerebro y otros tejidos nerviosos pueden perder todas sus funciones cuando grandes corrientes pasan a través de ellos y una excesiva corriente puede estimular contracciones musculares tan fuertemente que pueden desgarrar al músculo adyacente al hueso

### **2.8.7 Resistencia del cuerpo.**

La resistencia del cuerpo puede ir de los  $15\text{K}\Omega$  hasta  $1\text{M}\Omega$  dependiendo de la parte del cuerpo, la humedad y sales que exista en los tejidos. La resistencia interna del cuerpo es de aproximadamente de  $500\ \Omega$  y este valor probablemente se incrementa si el paciente es obeso.

## BIBLIOGRAFIA

[1] Arthur B. Williams.

1988

Amplificadores Operacionales Teoría y sus aplicaciones.

Primera edición

Serie de circuitos integrados Mc Graw Hill.

México.

[2] Floyd.

1996

Electronic Devices

5 edition

Prentice Hall

USA

[3] John G Webster Editor.

1998

Medical Instrumentation Application and design

Third edition

John Wiley & sons, Inc.

USA.

[4] Leon W Couch II.

1997

Sistemas de comunicación digitales y analógicos,

5 edición

Pearson Educación.

México

[5] Charles A. Vergers.

1979

Handbook of electrical noise: Measurement and technology.

First edition.

Tab Books

USA.

[6] Paule R. Gray, Robert G Meyer.

1995

Análisis y diseño de circuitos integrados analógicos,

Tercera edición.

Prentice Hall

México

[7] C. D. Motchenbacher J. A. Connelly

1993

Low Noise electronic System Design.

First edition

Wiley Interscience publication John Wiley & sons, Inc.

USA

# CAPITULO 3

### 3.1 LA SEÑAL DE PRUEBA

Para tener un patrón de señal confiable y así poder saber que la amplificación es correcta y no ruido, se construyó dispositivo que diera una señal de prueba.

La señal fue a modo diferencial, así que por esta razón la señal de prueba tenía que ser diferencial (desfasadas  $180^\circ$  una con respecto a la otra).

La señal de prueba debe ser de frecuencia variable entre 0.5 Hz a 140 Hz, la cual se alimenta mediante un generador funciones. De esta señal se obtiene una señal diferencial y se atenúa lo suficiente para simular una señal en magnitud parecida a la señal encefalográfica.

Para que la señal del generador se comporte como una señal diferencial se empleó un transformador con derivación central.

Para atenuar la señal diferencial se diseñó un atenuador balanceado, como se muestra en la figura 3.1 y así obtener la señal de prueba.

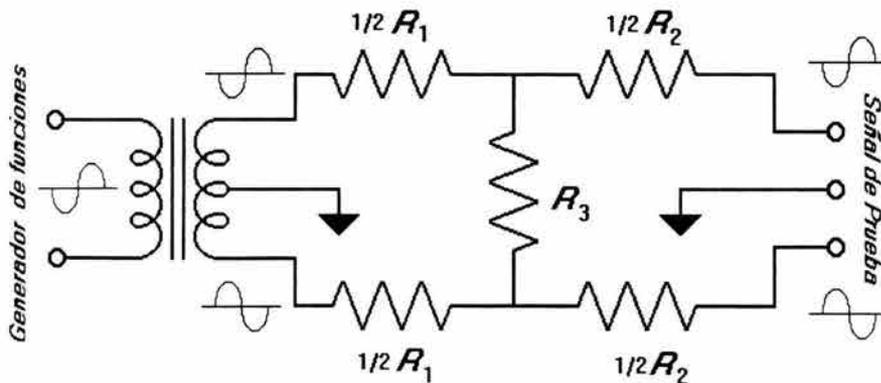


Figura 3.1 Atenuador balanceado

### 3.1.1 Desarrollo del atenuador balanceado

Un transformador con salida de 12 v proporciona una atenuación de 20 dB donde la relación de transformación es:

$$n = \frac{V_1}{V_2} = \frac{120V}{12V} = 10 \quad (3.1)$$

$$\text{Atenuación (dB)} = 20 \log \frac{V_1}{V_2} \quad (3.2)$$

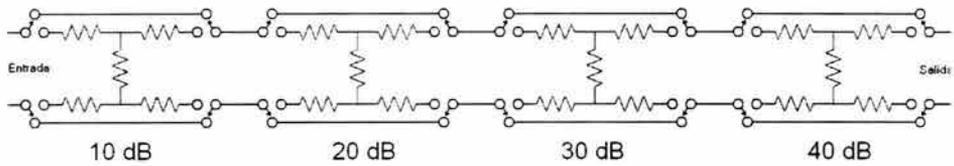
$$\text{Atenuación} = 20 \text{ dB}$$

El atenuador de prueba desarrollado requería una atenuación de 100 dB independientemente de la atenuación propia del transformador dando una atenuación total de 120 dB.

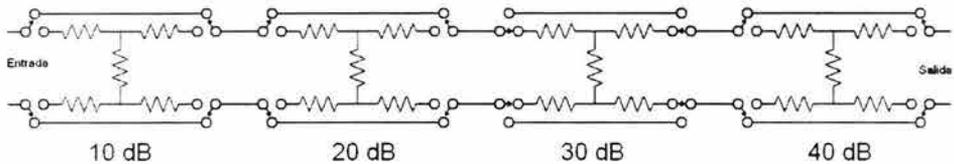
Los atenuadores de tipo resistivo no pueden atenuar más de 50 dB en una sola etapa, ya que esto provocaría problemas en la resistencia  $R_3$  de la figura 3, dado que, entre mayor sea la atenuación, esta resistencia tiende a cero ohms lo que hace inestable al atenuador. Por lo que se requiere una atenuación mayor a 50 dB se emplean atenuadores en cascada.

El atenuador de prueba se diseñó con cuatro atenuadores. El primero de 10 dB, el segundo de 20 dB, el tercero de 30 dB y el último de 40 dB, y los subsecuentes valores de 50, 60, 70, 80, 90 y 100 dB se obtienen con la combinación adecuada de los atenuadores, que se muestran en la figura 3.2.

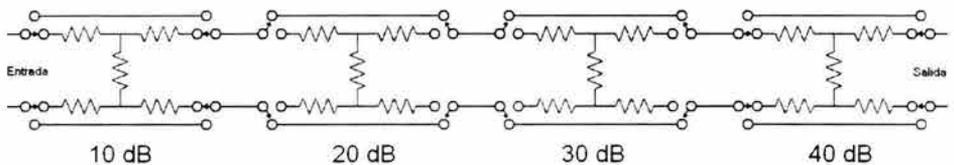
En el inciso (a) de la figura 3.2 se tiene una atenuación de 0 dB por que todas las etapas de atenuación se encuentran deshabilitadas, en (b) se tiene una atenuación de 30 dB y solo entra la señal en la etapa de 30 dB y todas las otras etapas de atenuación se encuentran deshabilitadas, en (c) la atenuación obtenida es de 50 dB ya que la señal pasa solamente por la etapas de atenuación de 10 dB y 40 dB y por último en (d) tenemos una atenuación de 100 dB al hacer pasar la señal por los cuatro etapas a la vez.



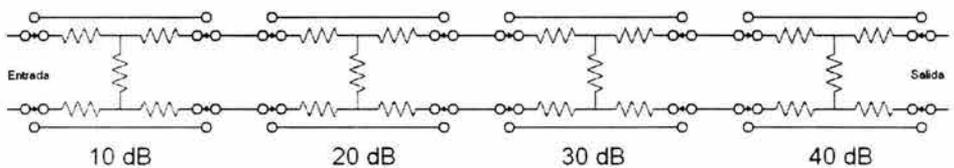
(a) Atenuación 0 dB



(b) Atenuación 30 dB



(c) Atenuación 50 dB



(d) Atenuación 100 dB

**Figura 3.2 Atenuador de prueba**

Existen dos tipos de atenuadores con dos variantes. Cada una de estas son:

Tipo T:

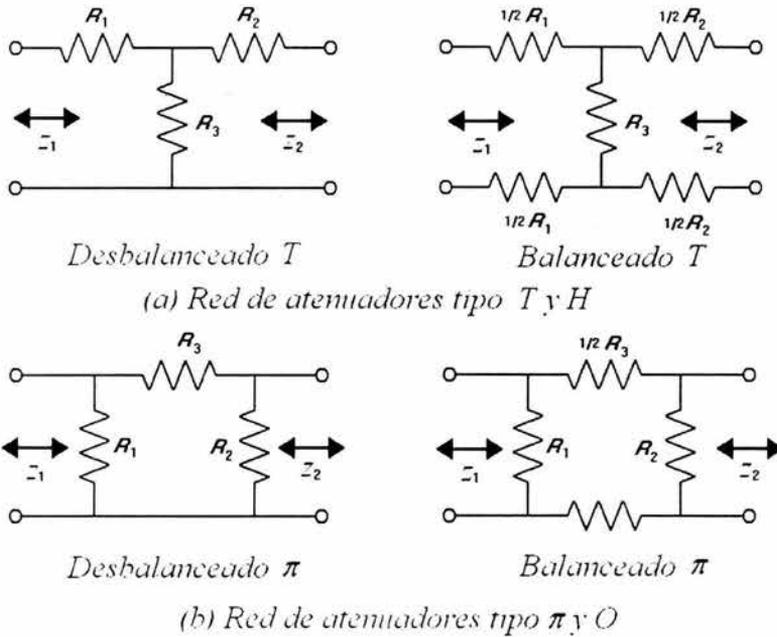
Desbalanceado ( $T$ )

Balanceado ( $H$ )

Tipo  $\pi$ :

Desbalanceado ( $\pi$ )

Balanceado ( $O$ )



**Figura 3.3**      **Tipos de atenuadores**

El diseño se realizó utilizando una red de atenuadores del tipo T balanceado. Tanto para la red balanceada como para la desbalanceada que se muestran en la Fig. 3.3 (a) donde  $Z_1 \geq Z_2$ , los valores de  $R_1$ ,  $R_2$  y  $R_3$  pueden ser determinados mediante las ecuaciones (3.3) y (3.4):

$$R_1 = R_2 = Z_1 \frac{K - 1}{K + 1} \tag{3.3}$$

$$R_3 = \frac{2Z_1 K}{K - 1} \tag{3.4}$$

Donde:

$Z_1$  = Impedancia de entrada

$Z_2$  = Impedancia de Salida

$K = \frac{\text{Potencia dentro de la red}}{\text{Potencia fuera de la red}}$

K se define también por:

$$\text{Atenuación} = 10 \log K$$

∴

$$K = \text{ant-log Atenuación [dB]} / 10 \quad (3.5)$$

Estas fórmulas tienen validez siempre y cuando las impedancias de entrada como de salida sean iguales. Como por norma general los aparatos se cargan a dos impedancias estándar que son a 600 Ω y a 50 Ω, el diseño del atenuador fue a 600 Ω de ambos lados.

El transformador presentó una impedancia en el secundario muy pequeña del orden de 14 Ω, por lo que se cargó con un arreglo resistivo de 293 Ω con la finalidad de tener una impedancia de 600 Ω como se muestra en la figura 3.4

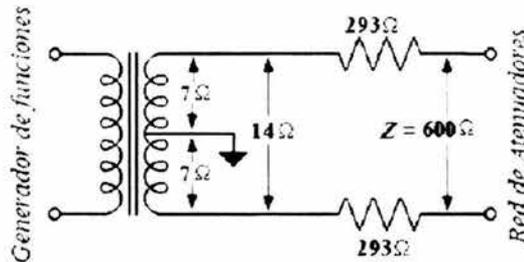


Figura 3.4 Transformador cargado a 600 Ω

La salida de la red de atenuadores se hizo también para 600 Ω así pues de las ecuaciones 3.3, 3.4 y 3.5 se tiene:

$$K = \text{ant-log } 10/10 = 10$$

$$R_1 = R_2 = 600 \frac{2.162}{4.162}$$

$$R_1 = R_2 = 311 \Omega$$

$$R_3 = \frac{2 \times 600 \cdot 10}{10 - 1}$$

$$R_3 = \frac{3794}{9}$$

$$R_3 = 421 \Omega$$

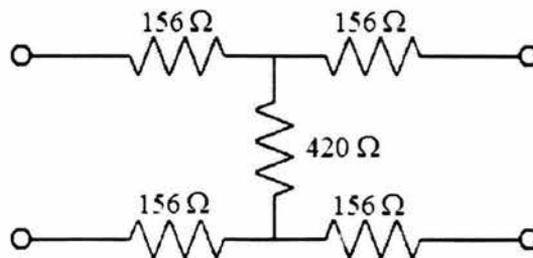


Figura 3.5 Atenuador de 10 dB

Atenuador de 20 dB

$$K = \text{ant-log } 20/10 = 100$$

$$R_1 = R_2 = 600 \frac{9}{11}$$

$$R_1 = R_2 = 490 \Omega$$

$$R_3 = \frac{2 \times 600}{100 - 1} \cdot 100$$

$$R_3 = \frac{12000}{99}$$

$$R_3 = 121 \Omega$$

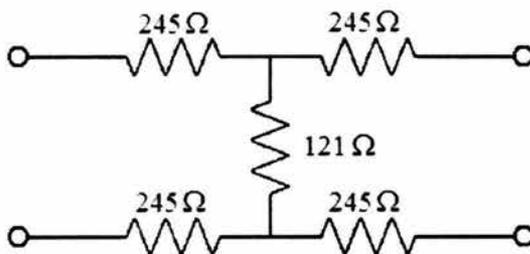


Figura 3.6 Atenuador de 20 dB

Atenuador de 30 dB

$$K = \text{ant-log } 30/10 = 1000$$

$$R_1 = R_2 = 600 \frac{30.622}{32.622}$$

$$R_1 = R_2 = 562 \Omega$$

$$R_3 = \frac{2 \times 600}{1000 - 1} \cdot 1000$$

$$R_3 = \frac{12000}{99} \quad R_3 = 38 \Omega$$

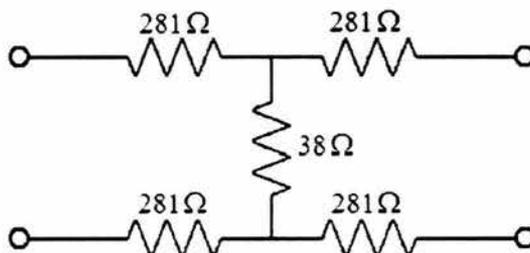


Figura 3.7 Atenuador de 30 dB

Atenuador de 40 dB

$$K = \text{ant-log } 40/10 = 10000$$

$$R_1 = R_2 = 600 \frac{101}{99}$$

$$R_1 = R_2 = 612 \Omega$$

$$R_3 = \frac{2 \times 600}{10000 - 1} \cdot 10000$$

$$R_3 = \frac{120000}{9999}$$

$$R_3 = 12 \Omega$$

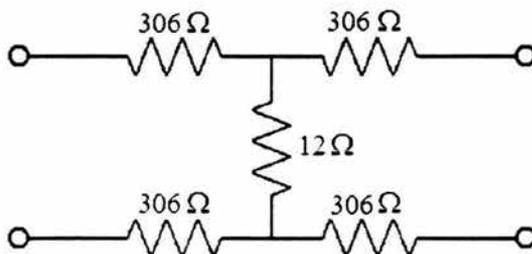


Figura 3.8 Atenuador de 40 dB

### 3.2 PRE-AMPLIFICACION CON TERCER ELECTRODO

Como se mencionó en el capítulo anterior, el tercer electrodo se utiliza para reducir el voltaje a modo común y dar mayor estabilidad al circuito.

Este se implementó con un amplificador de instrumentación AD620 de *Analog Devices* que proporciona muy bajo ruido, bajo consumo y que ofrece características de amplificación excelentes para su aplicación en el instrumental biomédico.

Este amplificador de instrumentación da voltajes de ruido del orden de 100 nV/√Hz a 1KHz y en la banda de 0.1 a 10Hz, 0.28 μV<sub>p-p</sub>, así como corrientes de ruido del orden de 10pA, esto debido a que este amplificador está fabricado en una sola oblea y se reduce el voltaje de desplazamiento por temperatura. Las resistencias internas son de valores casi iguales, disminuyendo el ruido y la corriente de desplazamiento.

Para el cálculo de la ganancia se emplea la ecuación 3.6, donde R tiene un valor de 49.4KΩ. Así se tiene que :

$$R_G = \frac{49.4K\Omega}{G - 1} \quad (3.6)$$

De la ecuación se obtiene un valor de resistencia comercial de 6.41KΩ al 1 % para obtener una ganancia de 1000, ya que siempre la mayor ganancia en la amplificación debe darse en la primera etapa e ir bajando en las etapas subsecuentes. Las resistencias Ra (R2 y R3) se calcularon dando un valor de 24.9 KΩ al 1%.

Para el amplificador operacional auxiliar que opera para el tercer electrodo mostrado en la figura 3.9, se empleó un Amp Op de *Analog Devices* el Op77 que proporciona bajo consumo y bajo ruido. El valor del capacitor C1 se selecciona con el fin de mantener la estabilidad del lazo del circuito de la pierna derecha. En el diseño C1= 0.01μF y las resistencias de 10KΩ y de 1MΩ. El objetivo del potenciómetro de 20KΩ, es eliminar el voltaje de desplazamiento del Amp Op.

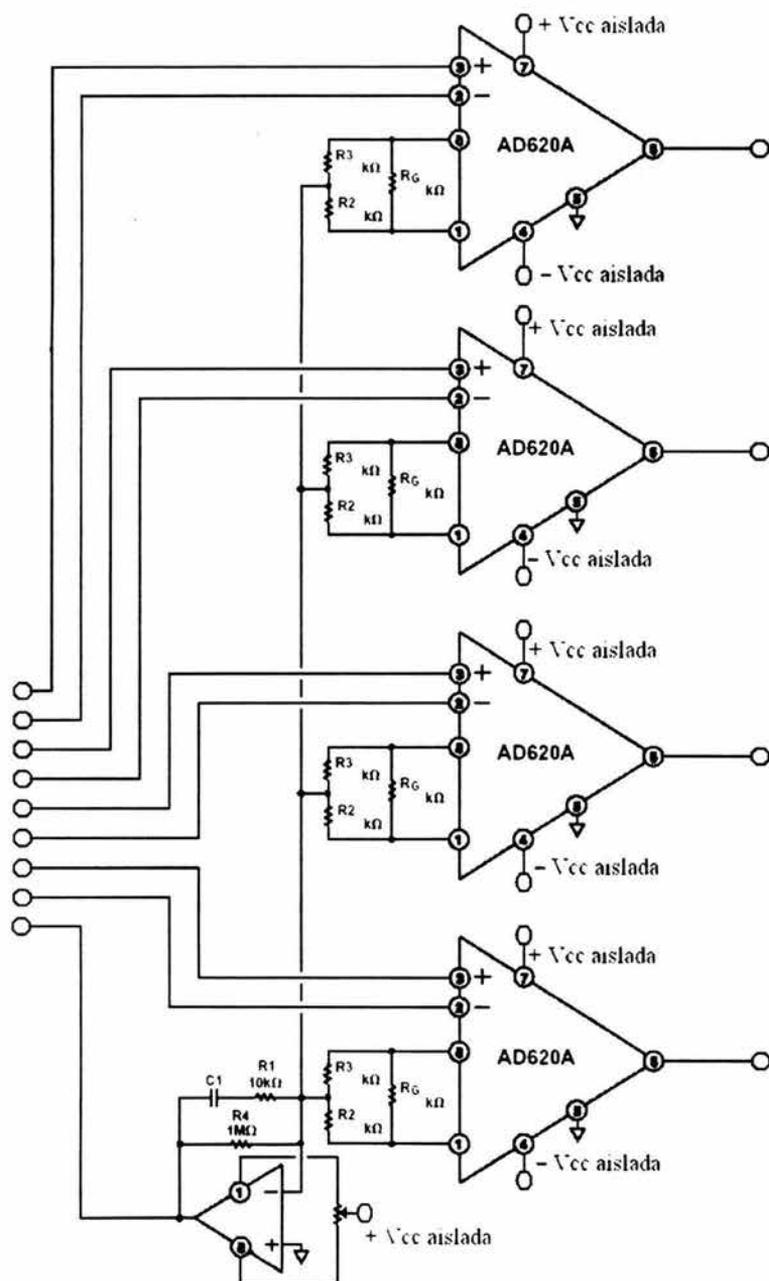


Figura 3.9 Preamplificadores con tercer electrodo

### 3.3 FILTRO PASA ALTAS

Para el diseño del filtro se optó por un filtro RC para eliminar el voltaje de desbalance de los amplificadores de instrumentacion, eliminar algunos artefactos y limitar el ancho de banda, además de que este tipo de filtros generan muy poco ruido, del orden de 8 nV, contra cualquier filtro activo que produciría voltaje de ruido con valores hasta de 150 nV. Para tener una mejor relación señal a ruido se diseñó el filtro RC de primer orden utilizando la ecuación 3.2:

$$f_c = \frac{1}{2\pi RC} \quad (3.2)$$

Fijando el valor del capacitor a un valor comercial se obtiene el valor de R. El valor del capacitor que se seleccionó fue de 47  $\mu F$  y se obtuvo un valor comercial de 6.41K $\Omega$  al 1%, que se muestra en la figura 3.10

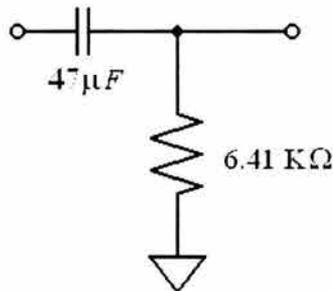
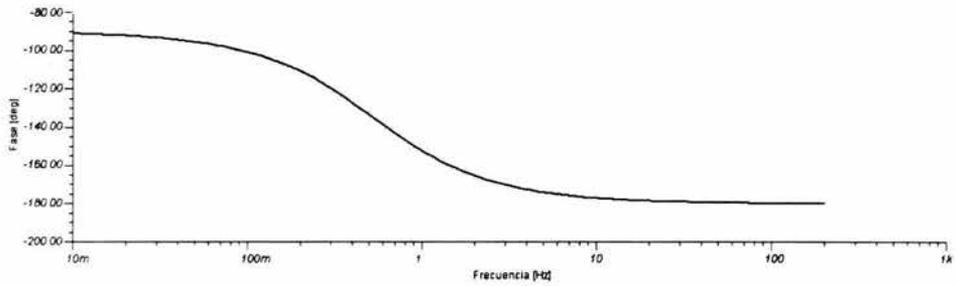
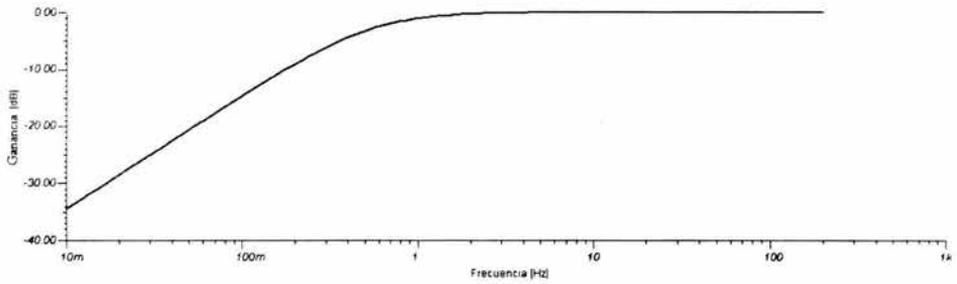
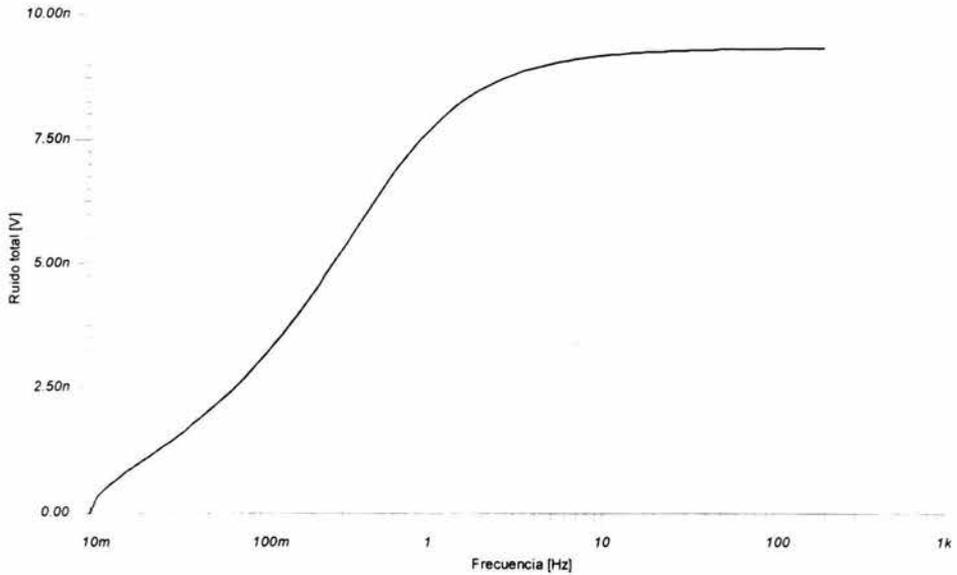


Figura 3.10 Filtro RC pasa altas

Por medio de una simulación por computadora se obtuvieron las gráficas de Bode y de ruido que presenta el filtro.



**Diagramas de Bode para el filtro pasa bajas**



**Curva de ruido del filtro pasa bajas**

### 3.4 AMPLIFICADOR DE GANANCIA VARIABLE

Se sabe que hay pacientes que pueden presentar potenciales evocados (ver glosario) en el EEG mas grandes que la generalidad. Este sobrevoltaje puede saturar los amplificadores, por eso se diseñó una etapa de amplificación en la cual la ganancia se puede variar. Este control de sensibilidad lo debe llevar cualquier equipo de EEG.

El propósito del amplificador es poder controlar la ganancia y evitar en casos extremos que se saturen los amplificadores.

El amplificador se diseñó en configuración no inversor pudiendo variar la ganancia del Amp Op al variar  $R_f$ . Para variar la ganancia en los cuatro canales simultáneamente se emplearon dos circuitos integrados demultiplexores analógicos 1x4 74HC4052, con dos activadores dobles, para así poder variar  $R_f$  al mover los selectores de los demultiplexores, y la amplificación se hizo con un circuito integrado cuádruple de muy bajo ruido TL084 como se muestra en la figura 3.11.

Para variar los selectores del demultiplexor se empleo un interruptor de cuatro tiros, dos polos y se hizo el arreglo de las terminales de tal forma, que en una primera posición, en los polos del interruptor dé una salida cero lógico de dos bits. Esta salida está conectada directamente a los selectores  $S_0$  y  $S_1$  del demultiplexor, quedando la retroalimentación de los Amp Op no inversores a través de las resistencia que está conectada a la salida  $Y_0$  del los demultiplexor. A cada cambio en los polos del interruptor se cambiaría la salida en el demultiplexor y por lo tanto el valor de la resistencia. La formula para el cálculo de la ganancia del amplificador no inversor es:

$$A_{ic} = 1 + \frac{R_f}{R_i} \quad (3.3)$$

El valor de  $R_i = 11.5 \Omega$  y los valores de las resistencias  $R_f$  que se calcularon se muestran en la tabla 3.1:

Salida del Multiplexor	$R_f$	Ganancia	Selector $S_1$	Selector $S_0$
$1Y_0 / 2 Y_0$	$576\Omega$	51	0	0
$1Y_1 / 2 Y_1$	$237\Omega$	21.6	0	1
$1Y_2 / 2 Y_2$	$137\Omega$	12.9	1	0
$1Y_3 / 2 Y_3$	$57.6\Omega$	6	1	1

Tabla 3.1

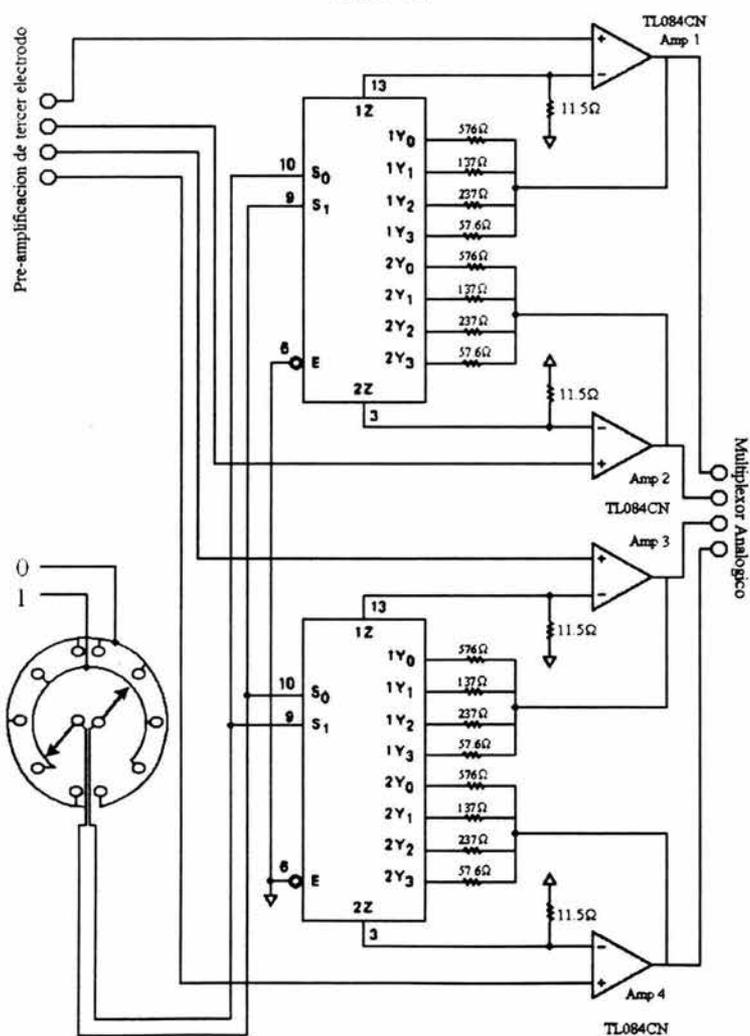


Figura 3.11 Circuito de amplificación de ganancia variable

### 3.5 MULTIPLEXAJE Y ETAPA DE AISLAMIENTO

Por los costos del amplificador de aislamiento de transformador se selecciono un amplificador de aislamiento capacitivo ISO122 de bajo costo, pero aun así se considera prohibitivo emplear un amplificador de aislamiento para cada canal. Por esta razón la señal se multiplexó en tiempo para colocar sólo un amplificador de aislamiento en lugar de cuatro. Este amplificador debe ser alimentado con una fuente de voltaje aislada y una no aislada y cada fuente maneja tierras distintas. En los diagramas, se empleo, para hacer la diferencia de tierras, en la parte aislada el símbolo de tierra electrónica y en la parte no aislada el símbolo de común. En la figura 3. 12 se muestra esta disposición de las tierras.

Los selectores del multiplexor están conectados a un contador asíncrono del cual se hablara en el punto 3.8 de este capítulo. Este contador se encuentra en la parte no aislada y conectado tanto al demultiplexor en la parte no aislada y al multiplexor en la parte aislada, por lo que la señal debe aislarse para que no se cree un lazo eléctrico por el cual pueda pasar una corriente peligrosa para el paciente.

La señal se aislo por medio del circuito integrado NTE3092. Este consta de un led infrarrojo y un diodo PIN como detector (ver apéndice B). Se empleo la configuración que se muestra en la figura 3.12 para amplificar la señal de salida del diodo PIN a niveles lógicos y se conecta esta señal a los selectores del multiplexor.

Cabe destacar que el diodo PIN es polarizado en inversa en este tipo de aplicacion óptica. También algunos diodos PIN polarizados en inversa se comportan como una capacitancia constante y polarizados normalmente se comportan como resistencias variables controlando la corriente.

El multiplexor 74HC4050, es un multiplexor analógico de alta velocidad con tecnología CMOS lo que lo hace de bajo consumo de energía. Estas características lo hacen ideal para el diseño. Dado que este modelo de multiplexor es doble de  $4 \times 1$  solo se empleo uno.

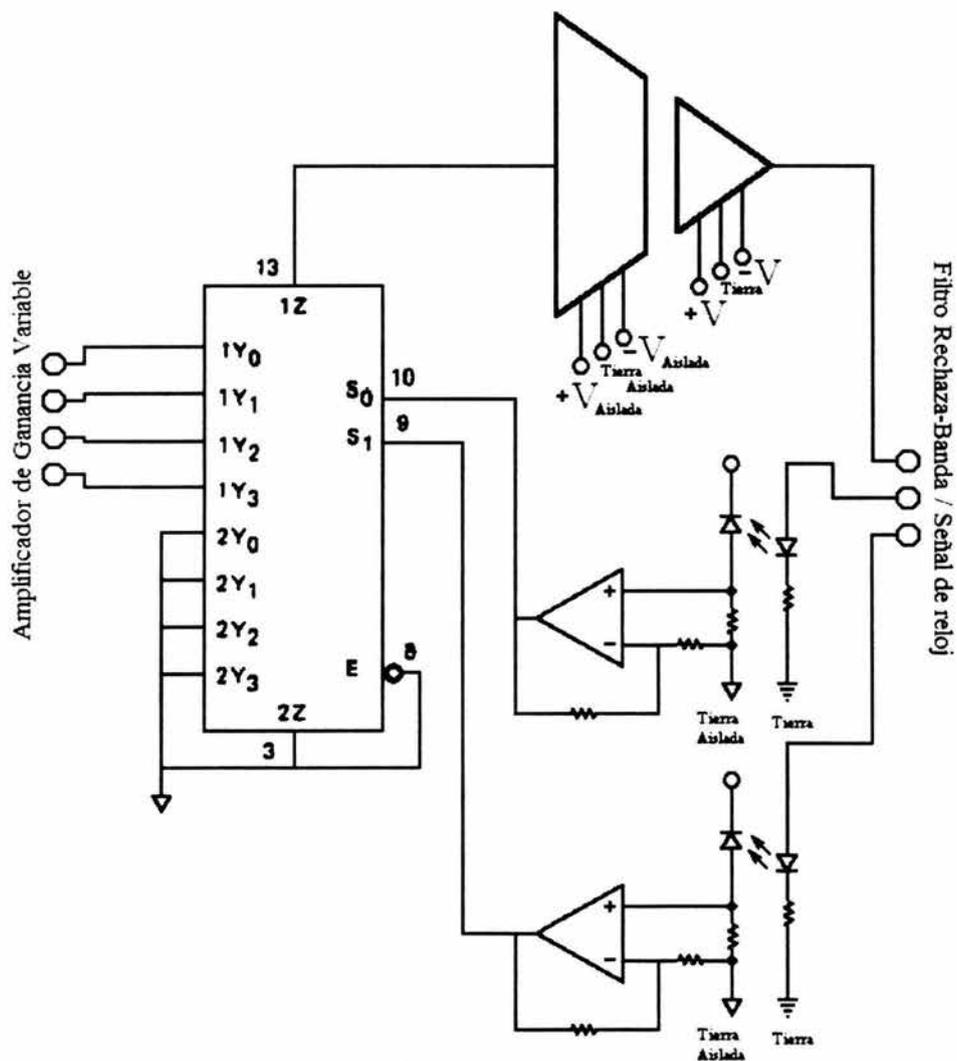


Figura 3.12 Multiplexor y etapa de aislamiento.

La parte aislada del circuito se alimenta con pilas AA, en un arreglo de 8 pilas en serie para obtener  $\pm 6$  volts y evitar cualquier corriente peligrosa al paciente.

En la figura 3.13 se puede observar el circuito completo de la parte aislada de la tarjeta.

## ETAPA AISLADA

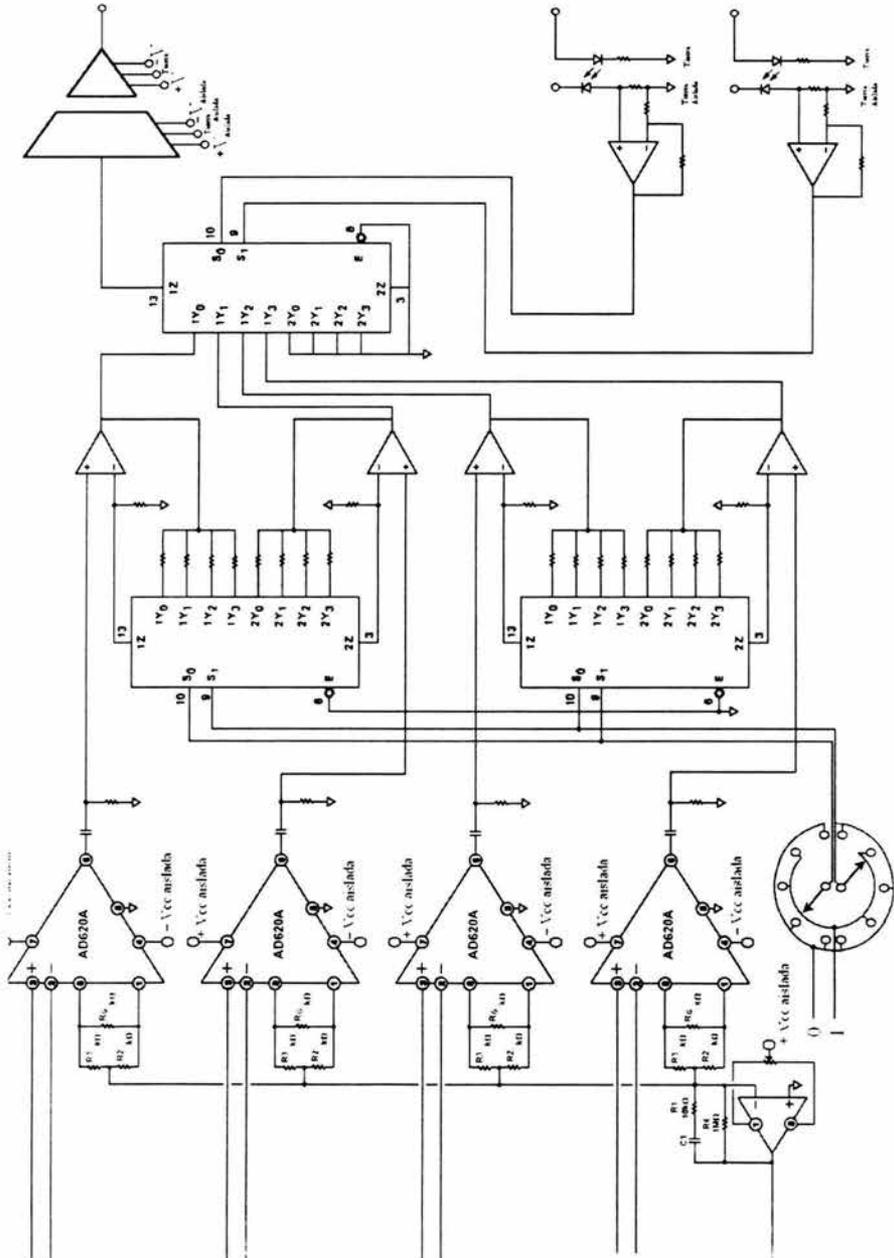


Figura 3.13 Circuito completo de la etapa aislada.

### 3.6 FILTRO SUPRESOR DE BANDA.

El propósito del filtro supresor de banda es el de reducir el ruido producido por la línea eléctrica de 60Hz. Este se conecta a la salida del amplificador de aislamiento para filtrar una sola señal en lugar de filtrar cada canal por separado.

Se emplea un filtro tipo doble T con Q variable. El amplificador seguidor de voltaje provee baja impedancia a la salida y alta impedancia a la entrada. Esto hace posible emplear grandes valores de resistencias y bajos valores en los capacitores. La unión de  $R_3$  y  $C_3$  normalmente va conectado a tierra o se coloca una retroalimentación con la salida del seguidor, dando en la salida del seguidor una baja impedancia lo que no provoca cambio alguno en el filtro supresor de banda.

La figura 3.14 muestra el circuito diseñado para el filtro supresor de banda. El potenciómetro de entrada de  $5\text{ K}\Omega$  sirve para fijar a 60 Hz el filtro, ya que nunca son exactos los valores de los capacitores y de las resistencias. Por eso también se emplearon resistencias en paralelo así como capacitores en paralelo para aproximar los valores a los valores teóricos obtenidos.

La Q puede variar de 0.3 a 50 dado que una fracción de la salida es retroalimentada de nuevo al nodo de  $R_3$  y  $C_3$  por el segundo seguidor de voltaje y la Q del filtro depende del crecimiento de la señal retroalimentada. Dependiendo del valor del potenciómetro, la Q variará así como su respuesta.

La ecuación para encontrar la frecuencia de corte es [Ref.4]:

$$f_c = \frac{1}{2\pi R_1 C_1} = 60\text{ Hz} \quad (3.4)$$

Los valores de resistencia son:

$$R_1 = R_2 = 2R_3 \quad \therefore \quad R_3 = \frac{R_1}{2}$$

Los valores de los capacitores son:

$$C_1 = C_2 = \frac{C_3}{2} \quad \therefore \quad C_3 = 2C_1$$

Los valores obtenidos fueron:

$$R_1 = R_2 = 12\text{K}\Omega$$

$$R_3 = 6\text{K}\Omega$$

$$C_1 = C_2 = 224\text{nF}$$

$$C_3 = 550\text{nF}$$

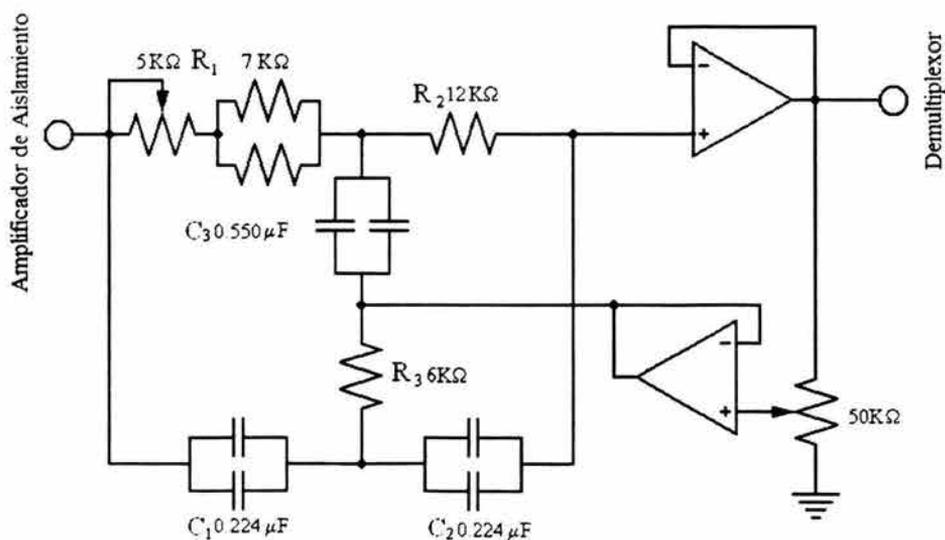
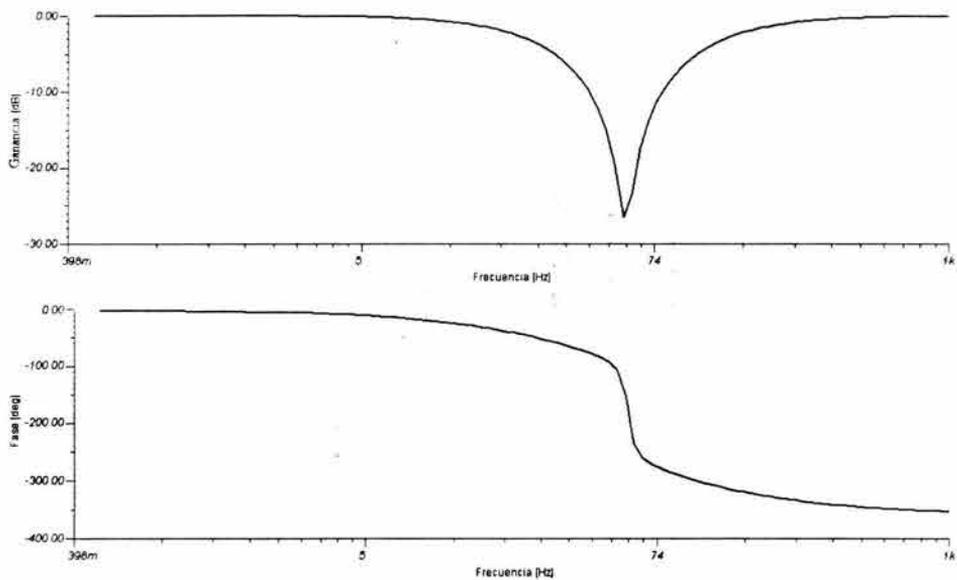
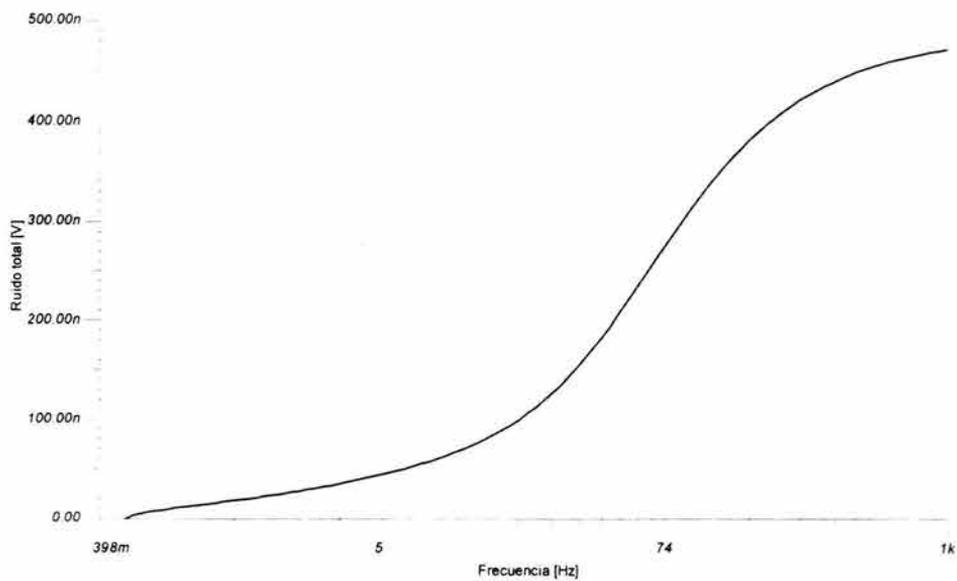


Figura 3.14 Filtro doble T rechaza-banda de 60Hz



**Diagrama de bode para el filtro rechaza-banda de 60Hz**



**Diagrama de ruido del filtro rechaza - banda**

### 3.7 SEÑAL DE RELOJ

Para el diseño se requieren dos señales de reloj a distinta frecuencia, uno para el contador asíncrono del multiplexor/demultiplexor y otro para los filtros pasa-bajas de cuarto orden que se emplearon, con una frecuencia de 15 kHz y 8.5 kHz respectivamente. Se empleó el Timer 555 en su conexión de astable como se muestra en la figura 3.15.

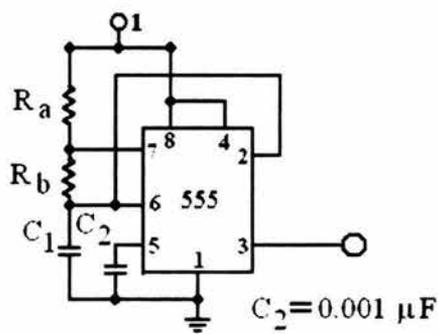


Figura 3.15 Configuración Astable del 555

El capacitor  $C_1$  se carga a través de  $R_a + R_b$  y descarga por  $R_b$ , el tiempo de carga (salida alta) está dado por:

$$t_1 = 0.693(R_a + R_b)C \quad (3.5)$$

El tiempo de descarga (salida baja)

$$t_2 = 0.639(R_b)C \quad (3.6)$$

El periodo es:

$$T = t_1 + t_2 = 0.639(R_a + 2R_b)C \quad (3.7)$$

La frecuencia de oscilación está dada por:

$$f = \frac{1}{T} = \frac{1.44}{(R_a + 2R_b)C} \quad (3.8)$$

De las ecuaciones 3.5 a 3.9 obtuvimos los siguientes valores de resistencias para el reloj del contador asíncrono:

$$R_a = 3.9 \text{ K}\Omega$$

$$R_b = 2.7 \text{ K}\Omega$$

$$C = 0.01 \mu\text{F}$$

Los valores para el reloj de los filtros fueron:

$$R_a = 560 \Omega$$

$$R_b = 560 \Omega$$

$$C = 0.1 \mu\text{F}$$

### 3.8 CONTADOR ASINCRONO

El propósito del contador asíncrono en el diseño, es para obtener los cambios en los selectores S1 y S0 en forma ordenada y a una frecuencia constante, para que estos cambios en los selectores den un cambio en forma descendente en las entradas del multiplexor y demultiplexor y trabajen ambos en forma sincronizada. El contador es de 2 bits y se construyó con el circuito integrado 74LS73AN que es un FF JK doble. El diseño se muestra en la fig. 3.16..

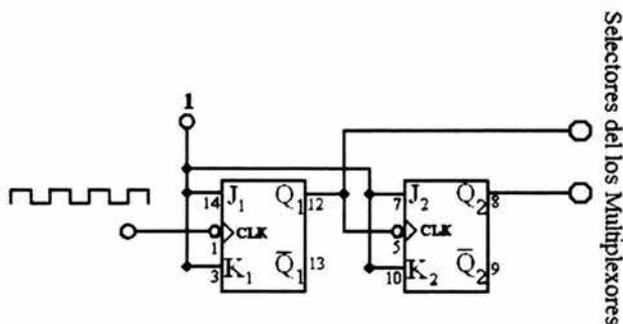


Figura 3.16 Contador asíncrono de 2 bits

La frecuencia de muestreo requerida es de 15 kHz, lo que implica que estará muestreando cada canal con una frecuencia de 3.5 kHz. Dado que nuestras señales son de 0.5 Hz a 140Hz y aplicando el teorema del muestreo, la frecuencia de muestreo debe ser el doble de la frecuencia a muestrear

### 3.9 AMPLIFICADORES DE CORRIENTE PARA LOS OPTOACOPLADORES

El propósito de estos *buffers* es el de mantener los niveles lógicos del contador asíncrono ya que el opto acoplador los reduce, dado que el led consume mucha corriente disminuyendo la señal por debajo de los niveles lógicos permitidos. Se emplea el circuito integrado DM74LS14N, seis inversores con entrada *Schmitt Trigger*, conectados como se muestra en la figura 3.17.

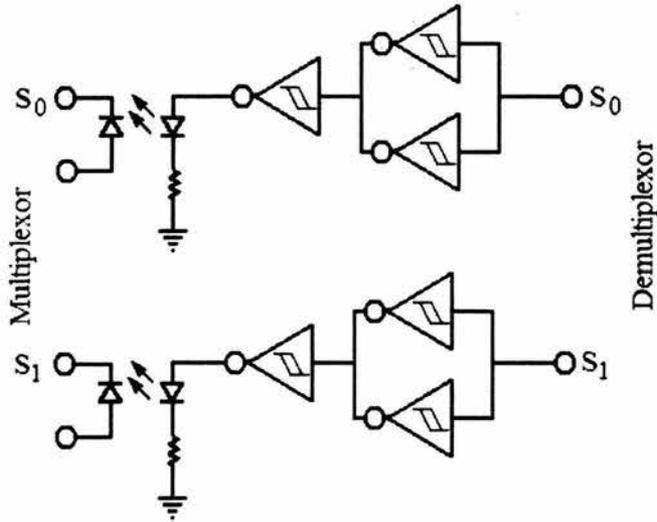


Figura 3.17 Buffers para la señal del contador asíncrono.

### 3.10 DEMULTIPLEXOR

Su función es demultiplexar la señal que viene desde la tarjeta no aislada. Está sincronizado por medio del contador asíncrono y a la salida del multiplexor se emplean filtros pasa-bajas para reconstruir la señal. Los filtros son RC (fig.3,10), se emplea el circuito integrado 74HC4052 que como se menciona anteriormente es un CI doble y en este caso también se emplea uno. El arreglo se muestra en la figura 3.18.

El valor de los componentes del filtro pasa-bajas se obtiene mediante la formula 3.2 quedando:

$$C = 33 \text{ nF}$$

$$R = 27.3 \text{ k}\Omega$$

$$f_c = 170 \text{ Hz}$$

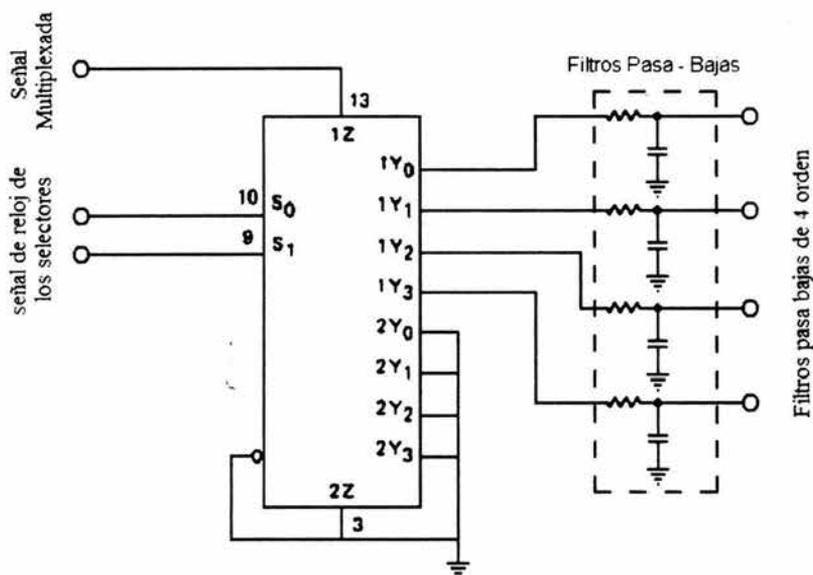


Figura 3.18 Sistema de Demultiplexacion con filtros RC.

### 3.11 FILTROS PASA BAJAS DE CUARTO ORDEN

Se emplearon filtros pasa-bajas de cuarto orden armados con el circuito integrado LMF40-50, que permite tener un filtro de 4° orden de tipo *Butterworth* en un solo chip.

Para obtener la frecuencia de corte se requiere un reloj de relajación o un reloj TTL. Para el diseño se empleó un 555 a una frecuencia de 7000 Hz, ya que en este tipo de filtro la frecuencia de corte debe multiplicarse por 50, es decir, la frecuencia de 140 Hz se debe multiplicar por 50. Así los cuatro filtros tendrán una frecuencia de corte a 140 Hz.

Los filtros sirven para limitar el ancho de banda del EEG hasta 140 Hz. En la figura 3.19 se muestra la configuración de los filtros.

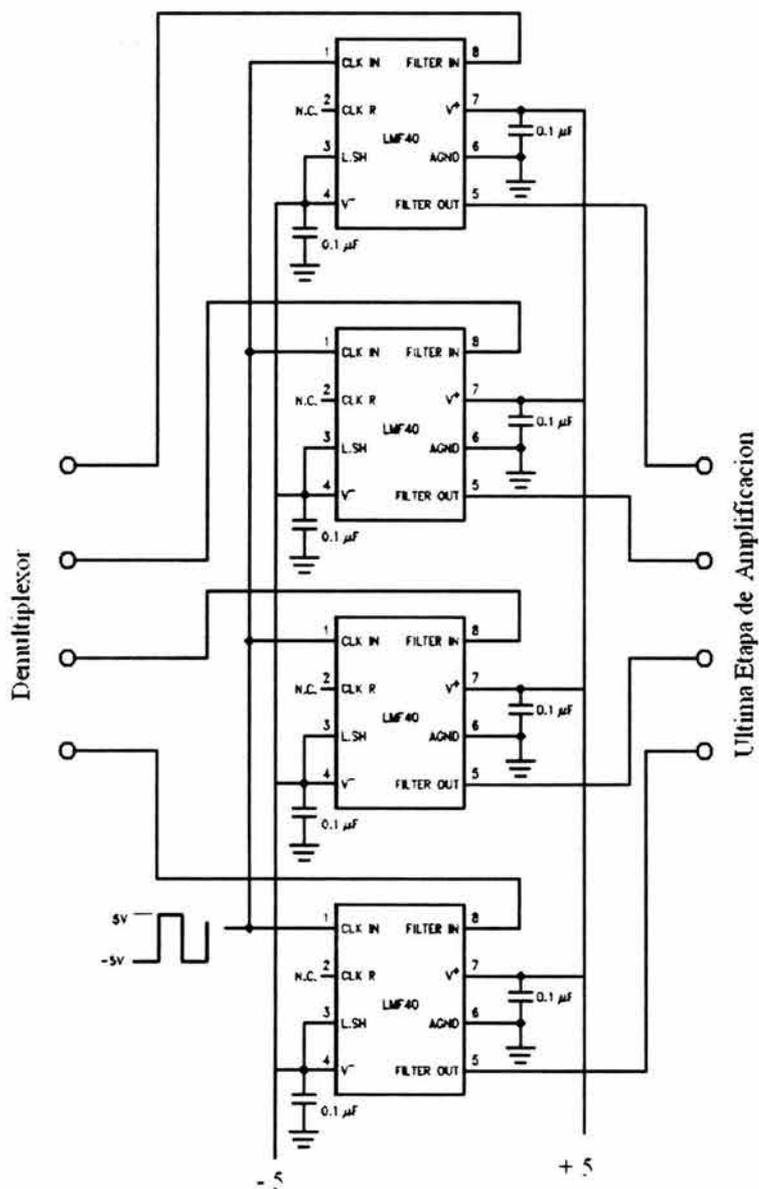


Figura 3.19 Configuración de los filtros pasa bajas

### 3.12 ULTIMA ETAPA DE AMPLIFICACION

En esta última etapa de amplificación se empleó el CI TL084 como en la etapa anterior, con la configuración de no inversor. Esta última etapa tiene una ganancia de 3 y de acuerdo con la ecuación 3.3 los valores de resistencias son:

$$R_f = 549 \Omega$$

$$R_i = 261 \Omega$$

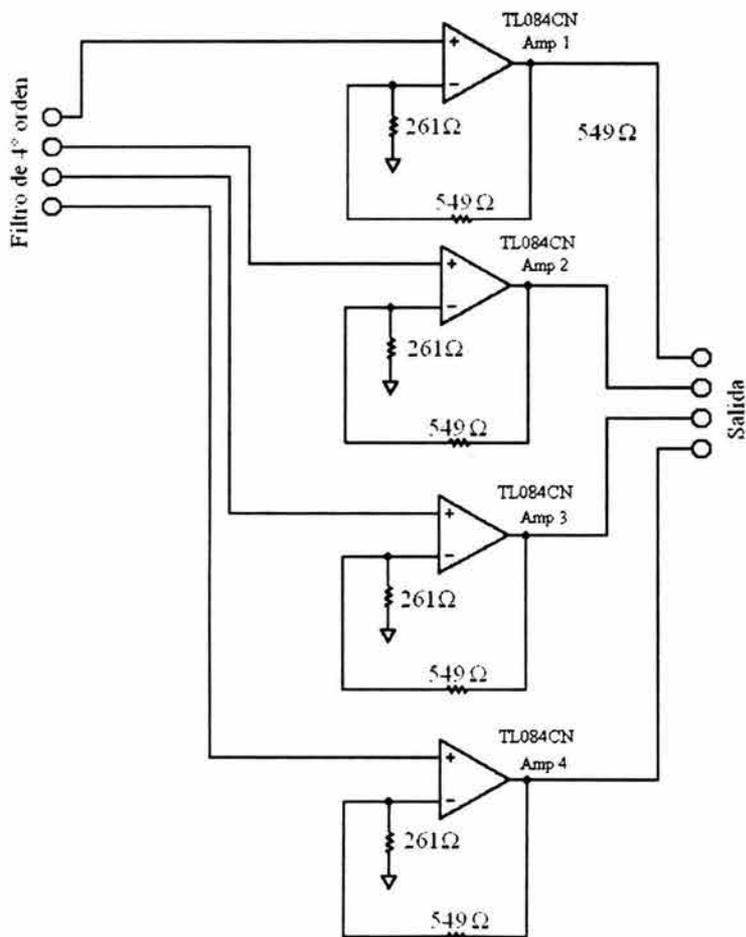


Figura 3.20 Última etapa de amplificación.

### ETAPA NO AISLADA

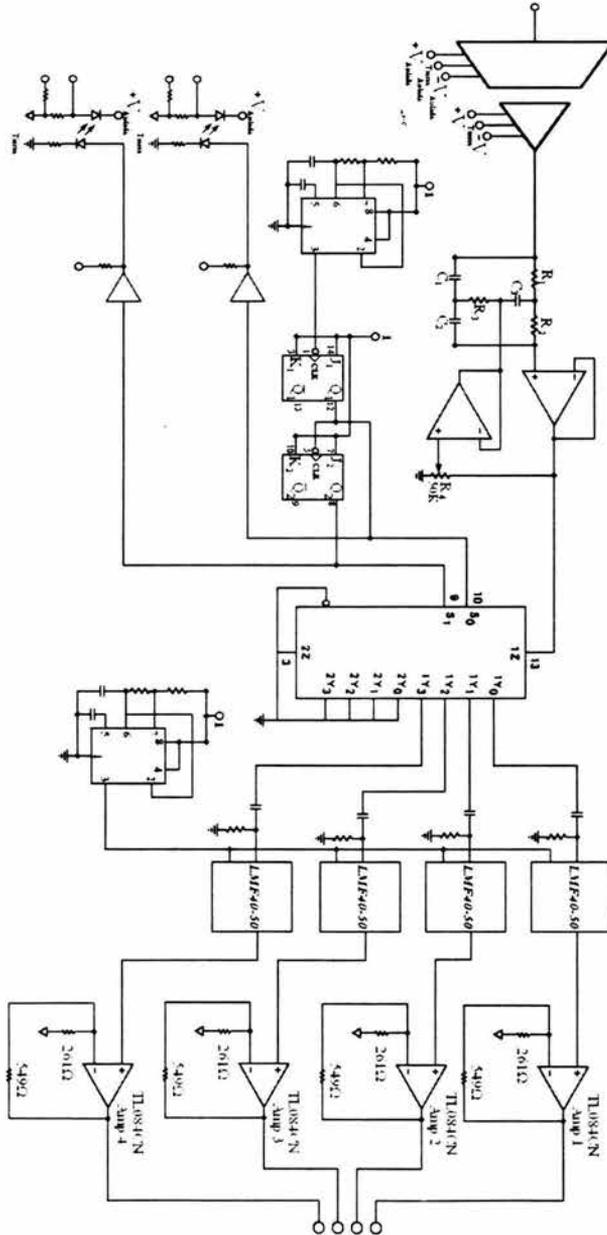


Figura 3.21 Circuito de la etapa no aislada

### 3.12 FUENTE DE ALIMENTACION

Para la fuente de alimentación se empleó un filtro de línea, fusible para protección al transformador, un interruptor con foco neón integrado y un transformador de 120 / 36 v de 3 Amp como se muestra en la figura 3.22

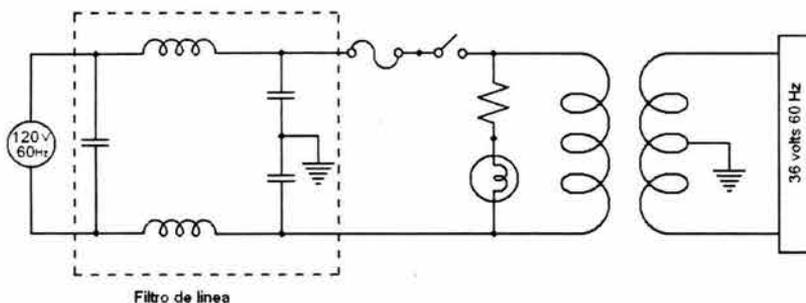


Figura 3.22 Fuente de voltaje

A la salida del transformador se empleó una rectificación a TAP central para tener voltaje positivo y negativo como se muestra en la figura 3.23.

Se emplearon reguladores de voltaje CI 7815 y 7805 para tener +15 y +5 volts, y los CI 7015 y 7905 para tener -15 y -5 volts a la salida. Los diodos a la salida son para protección. Cabe señalar que para que regulen debe estar el voltaje de entrada por lo menos 3 volts por encima del voltaje a regular.

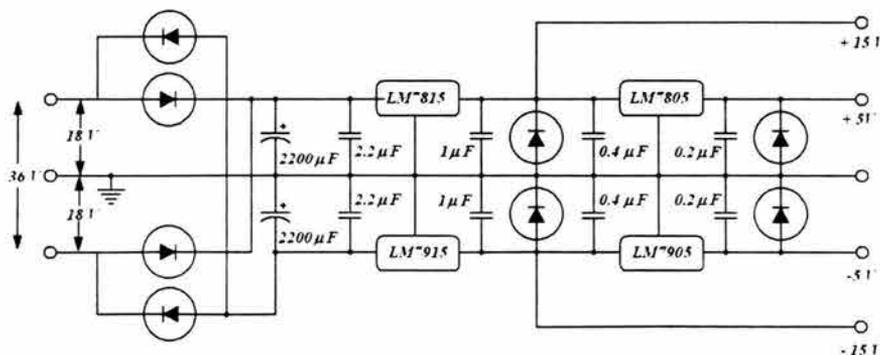


Figura 3.23 Fuente regulada de voltaje

## TARJETA DE CUATRO CANALES PARA EL TRATAMIENTO DE SEÑALES ENCEFALOGRAFICAS.

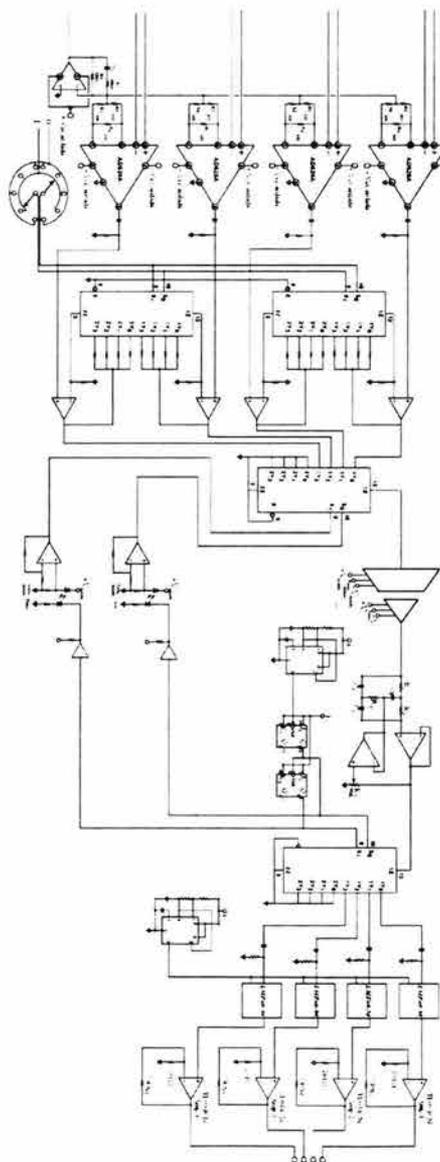


Figura 3.24 Circuito completo

Nota. En el apéndice A1 se muestra el circuito impreso así como una breve descripción acerca de su fabricación.

### 3.14 CONCLUSIONES

En el trabajo realizado, se emplearon numerosas técnicas de diseño de ingeniería electrónica analógica y digital, además del empleo de los conocimientos adquiridos en las materias que son parte de la currícula de la carrera de Ingeniería Mecánica Eléctrica que imparte la Facultad de Estudios Superiores Cuautitlán (FES C), así mismo como poner en evidencia que la rama de la ingeniería tiene un sin fin de aplicaciones, que solo se tiene que imaginar y analizar cuidadosamente el problema para poderlo realizar.

Un primer problema se tuvo en el diseño teórico y los resultados teóricos pueden no estar en completa concordancia con los obtenidos en el diseño real, esto se debe principalmente a los dispositivos pasivos, los cuales se deben escoger y medir sus parámetros uno por uno hasta encontrar los valores más próximos a los teóricos.

Una vez hecho el prototipo en la tableta experimental surge otro segundo problema la realización del circuito impreso. Con respecto a este aspecto en la FES C los alumnos no cuentan con una formación fuerte, ya que no se imparte cursos de simulación y dibujo de circuitos asistido por computadora a comparación con las universidades norteamericanas, por lo que se investigó y se realizó por los métodos que se describieron en el apéndice A.

Al crear los circuitos impresos se debe de tener especial cuidado de dejar los espacios necesarios para poder asir los circuitos impresos al chasis por medio de tornillos o lo que se quiera emplear, también tener especial cuidado en saber que tipo de chasis se va emplear y de ahí crear el circuito impreso con las dimensiones precisas.

Otro punto importante para el diseño de prototipos es saber las normas y que tipo de accesorios estándar se encuentran disponibles en el mercado nacional y su costo.

Teniendo una sólida formación en ingeniería se puede aprender y entender cualquier tema de ingeniería, se imparta o no en la carrera, solo se requiere una curiosidad extrema e ingenio.

Para el tema desarrollado en esta tesis se requiere una formación en el área médica, la cual se obtiene mediante la lectura de ciertos textos especializado en el área médica y en el área de ingeniería biomédica.

Espero que esta tesis ayude a los estudiantes de Ingeniería Mecánica Eléctrica de la FES-C a ver otras posibilidades en las que pueden poner su ingenio y empeño, ver a la ingeniería como un sin fin de posibilidades y explorar esta rama de la ingeniería que es la ingeniería bio-medica ó ingeniería bio-electrónica, las cuales no se imparten en la UNAM.

También espero que el que se interese, pueda seguir este trabajo y desarrollar la interfase a computadora ó el software de adquisición o un sin fin de ideas y nuevas posibilidades que se dan día a día con el avance de la tecnología solo basta imaginar y trabajar en el tema.

Universidad Nacional Autónoma de México.

Por mi raza hablara el espíritu.

Leonardo Fonseca Ruiz

Carpe diem, plus Ultra.

## **BIBLIOGRAFIA**

[1] L.J. Giacoletto

1977

ELECTRONICS DESIGNERS HANDBOOK

Second edition

McGrawHill

USA.

[2] Analog Devices

Manual de hoja de datos

[3] Leon W Couch II.

1997

Sistemas de comunicación digitales y analógicos,

5 edición

Pearson Educación.

México

[4] Electronic Devices

1996

5 edition

Prentice Hall

USA

[5]Amplificadores Operacionales Teoría y sus aplicaciones.

1988

Primera edición

Serie de circuitos integrados Mc Graw Hill.

México.

[6] Charles A. Vergers.

1979

Handbook of electrical noise: Measurement and technology.

First edition.

Tab Books

USA.

[7] Paule R. Gray, Robert G Meyer.

1995

Análisis y diseño de circuitos integrados analógicos,

Tercera edición.

Prentice Hall

México

[8] C. D. Motchenbacher J. A. Connelly

1993

Low Noise electronic System Design.

First edition

Wiley Interscience publication John Wiley & sons, Inc.

USA

[9] John G Webster Editor.

1998

Medical Instrumentation Application and design

Third edition

John Wiley & sons, Inc.

USA.

# APENDICES

## APENDICE A

### ELABORACION DEL CIRCUITO IMPRESO

Para la creación del circuito, que tiene cierto grado de complejidad, se empleó el sistema de diseño de circuitos impresos asistidos por computadora (*PCB's*). Se utilizó el software EAGLE de *Cadsoft* ya que es una herramienta práctica y fácil de usar para la elaboración de circuitos impresos. El nombre EAGLE es un acrónimo de *Easily Applicable Graphical Layout Editor*.

El programa consta de tres módulos principales:

Editor de circuitos impresos (Layout Editor)

Editor de diagramas esquemáticos (Schematic Editor)

Autorouter

La versión de evaluación se puede descargar de manera gratuita de <http://www.cadsoftusa.com>. Esta versión permite crear un circuito impreso de dos caras con una área máxima de 1m × 0.80 m. Los pasos a seguir para la creación del circuito son los siguientes.

**Crear un nuevo proyecto.** Iniciando el panel de control (control Panel) se hace click con el botón derecho en *File* y luego click en *New, Project*, escribiendo el nombre del proyecto.

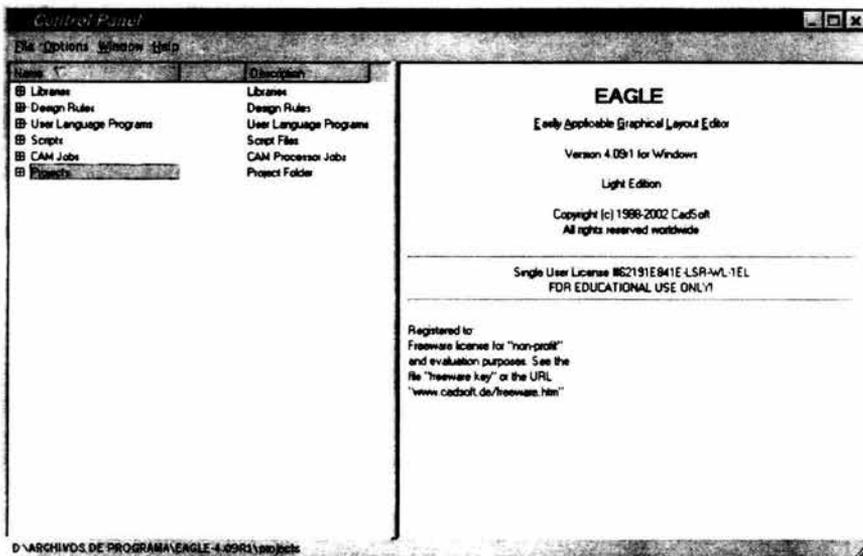
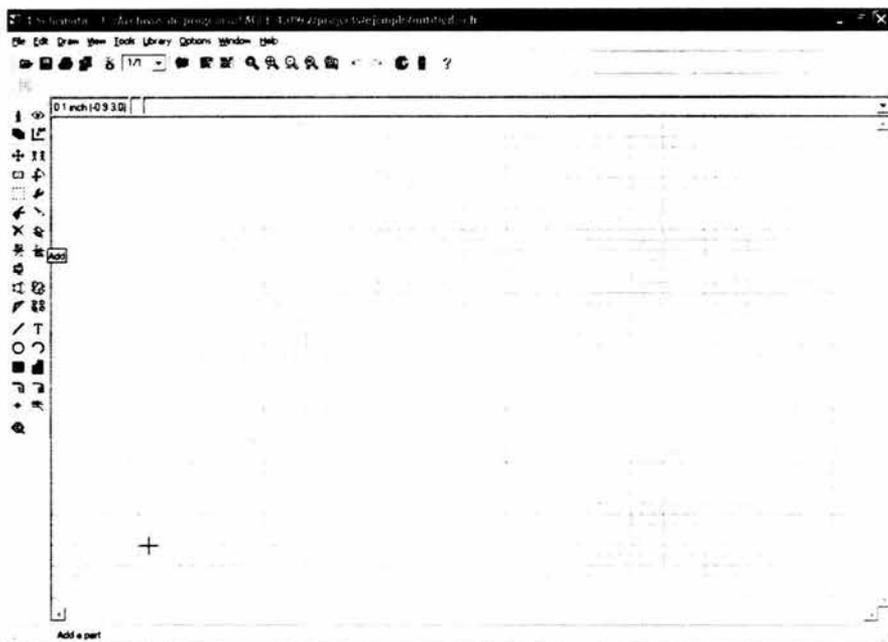


Figura A.1 Pantalla de inicio de EAGLE

**Creación del diagrama esquemático del circuito.** Haga click con el botón derecho sobre el nuevo proyecto creado. Posteriormente click en *New* la cual desplegará una cortina en la cual seleccionará *Schematics*, entonces *EAGLE* abrirá la ventana del editor de diagramas esquemáticos, en la barra de herramientas del lado izquierdo de la pantalla se encuentra el icono de *ADD*, al hacer click en él, se abrirá la ventana de dialogo de *ADD* donde se tiene acceso a todas las bibliotecas existentes en el programa.



**Figura A.2 Pantalla de inicio de EAGLE**

Se buscan los diferentes componentes que se emplearon en el diseño, tomándose en cuenta el tipo de resistencia que se va a emplear ya que se emplearon dos tipos de resistencias de  $\frac{1}{2}$  watt y de  $\frac{1}{4}$  watt. La diferencia es el espacio entre las terminales y el ancho de las resistencias.

Para el caso de los filtros de 4 orden, que es el único que no aparece en ninguna biblioteca del programa, se empleó un dipswitch de 8 terminales y se le conectaron a sus respectivas líneas (buses) simulando el circuito integrado.

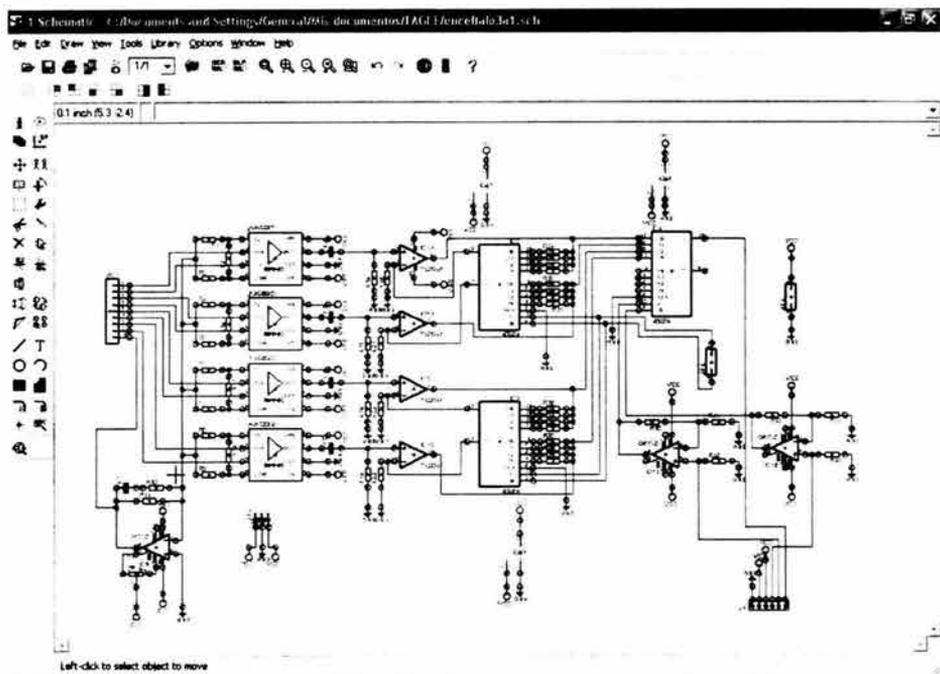


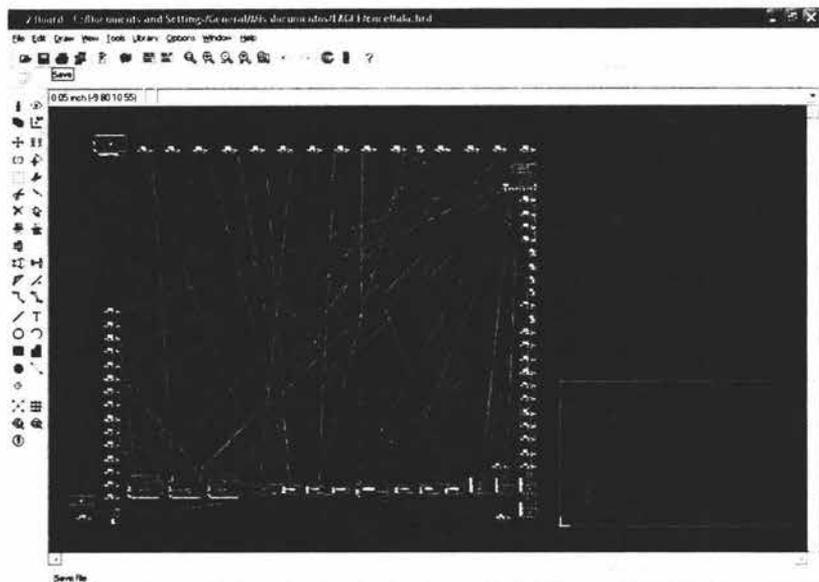
Figura A.3 Pantalla circuito de la tarjeta aislada en EAGLE

Una vez reunidos los componentes requeridos se unen las terminales de acuerdo al diseño. Para esto se emplea el botón Net y no el Wire.

Para unir dos o mas conexiones use Juntion y después de haber realizado todas las conexiones de las terminales, así como a  $V_{CC}$ ,  $V_{EE}$  y tierra.

Se verifican los errores con el botón de la barra de herramientas ERC (*Electrical Rule Check*), que sirve para verificar el buen funcionamiento del circuito y emite un reporte con todos los errores y posibles peligros detectados

**Creación del circuito impreso.** Una vez terminado el circuito esquemático se presiona el icono Board ubicado en los íconos de la parte superior o se escribe el mismo comando en la línea de comandos (parte superior de la zona de esquemáticos) y se abrirá una ventana del editor de circuitos impresos con todos los componentes afuera del área de la tablilla, mostrando estos componentes las conexiones del esquemático como líneas aéreas (Airwires).



**Figura A.4 Pantalla para la creación de la tablilla en EAGLE**

Se emplea el *Mouse* para mover los componentes dentro de la tablilla en la posición en la que se desee cada uno. Una vez hecho esto se puede routear manualmente las *Airwires* o dejar que el programa haga este trabajo con el comando de autorouter desde la barra de herramientas con el icono de *Auto*.

Este comando creará en forma automática el routeo hasta que se acomoden las pistas al 100% y de la forma más óptima.

Se pueden escoger los parámetros de las pistas de la tablilla con el comando *DRC* de la barra de herramientas.

Cuando el circuito tenga las pistas completas se tendrán dos caras del circuito la superior (*Top*) y la inferior (*Bottom*), en color rojo y azul respectivamente.

Se puede rellenar los espacios activando *Polygon* de la barra de herramientas con el cual se selecciona la zona a rellenar y por ultimo con el comando *Ratsnest* de la barra de herramientas se rellena la zona seleccionada.



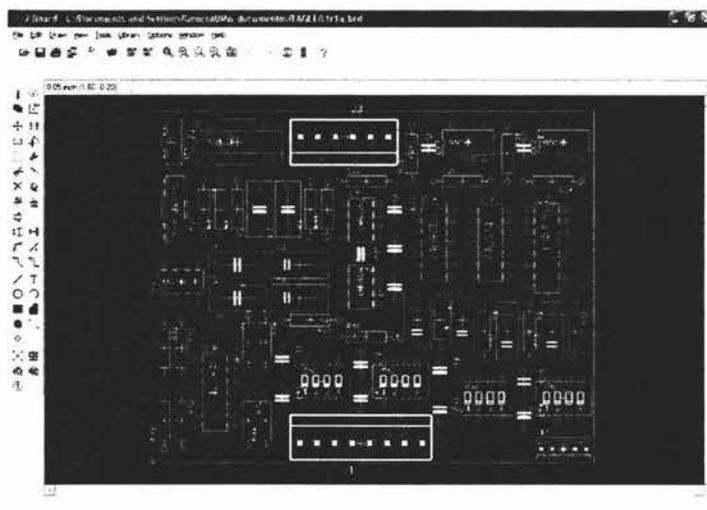


Figura A.7 Circuito con la tablilla creada ubicación de los componentes

### Fabricación del circuito impreso.

Una vez que se tienen las vistas de la tablilla se pueden emplear diversos métodos para fabricar la tablilla en cobre como son:

- KPR (Kodak Photoresist) que es un método muy empleado de gran calidad, pero de muy alto costo.

- el serigráfico. Este método ofrece una buena calidad hasta ciertos tamaños de pistas y la complejidad del trazado, ya que en pistas sumamente delgadas o demasiado juntas se tiene problemas con la impresión, esto se puede compensar con el tipo de malla que se emplee, es recomendable emplear mallas de 120 a 140 hilos por pulgada cuadrada, que son las más finas en el mercado.

- Transferencia térmica. Este método se realiza imprimiendo el circuito un acetato o papel couche en una impresora láser o bien sacando una fotocopia en acetato, se traslada el circuito a la tablilla de cobre por medio de calor, por lo general se emplea una plancha, por esta razón también se le conoce como "método del planchado". Resulta ser muy barato y rápida su elaboración, solo que funciona bien para pistas de mediano tamaño y poco complicadas, ya quedan algunas partes sin toner en la tablilla y se debe retocar, esto complica la fabricación mucho en líneas muy delgadas.

En la fabricación de las tablillas tanto la parte no aislada como la parte aislada, se empleó el método serigráfico, y para la fuente el método de transferencia térmica. En el método serigráfico se empleó un bastidor con tela 140 para ambas tarjetas y tinta para metales. En la figura A.8 se muestra el bastidor terminado para la impresión.



Figura A.8 Marco de serigrafía

Una vez impresa la tarjeta por ambos lados se atacó con cloruro férrico, se estañaron las pistas y se soldaron los componentes.

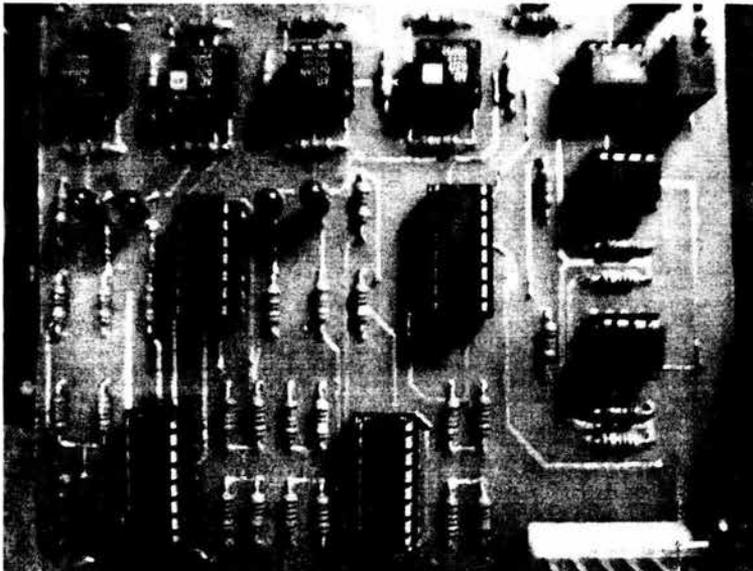


Figura A.9 Circuito físico tarjeta aislada

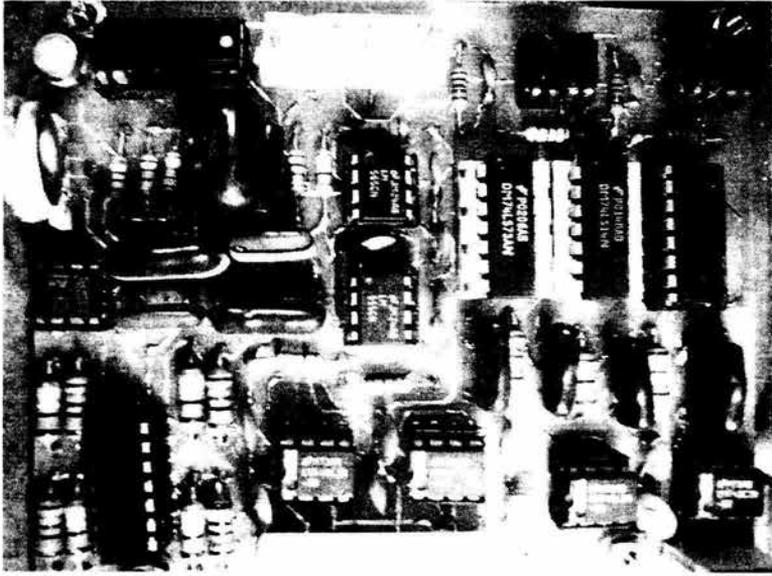


Figura A.10 Circuito físico tarjeta no aislada

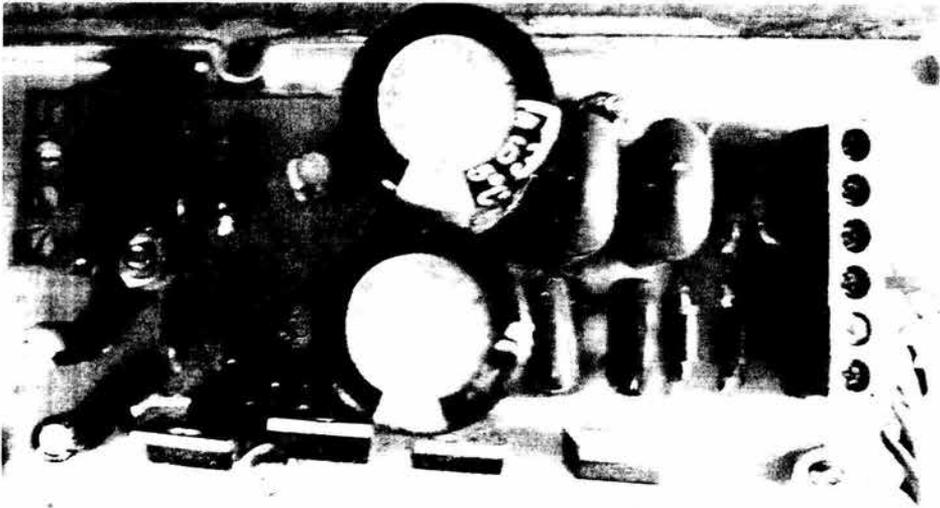


Figura A.11 Circuito físico fuente de voltaje

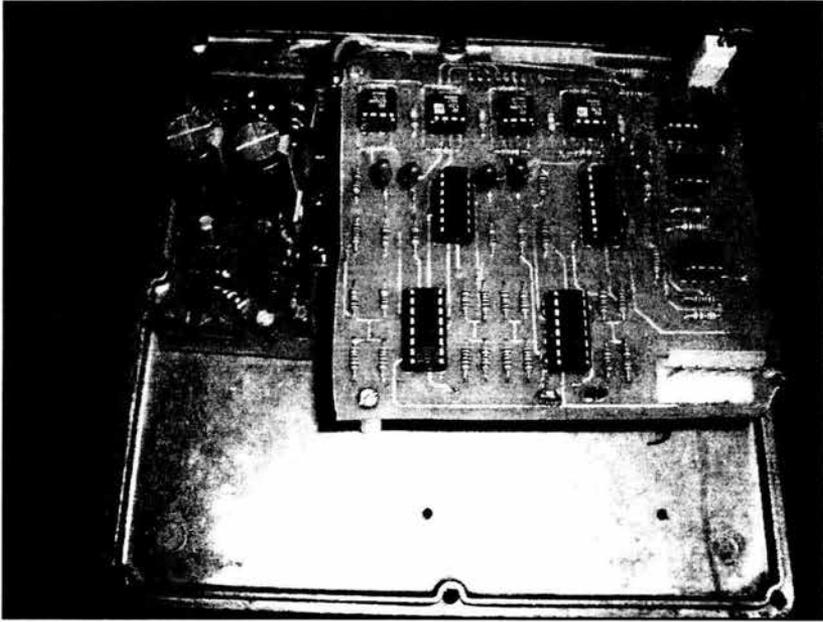


Figura A.12    Ensamble de las tarjetas vista superior



Figura A.13    Ensamble de las tarjetas vista lateral



Figura A.14 Aparato de EEG vista frontal

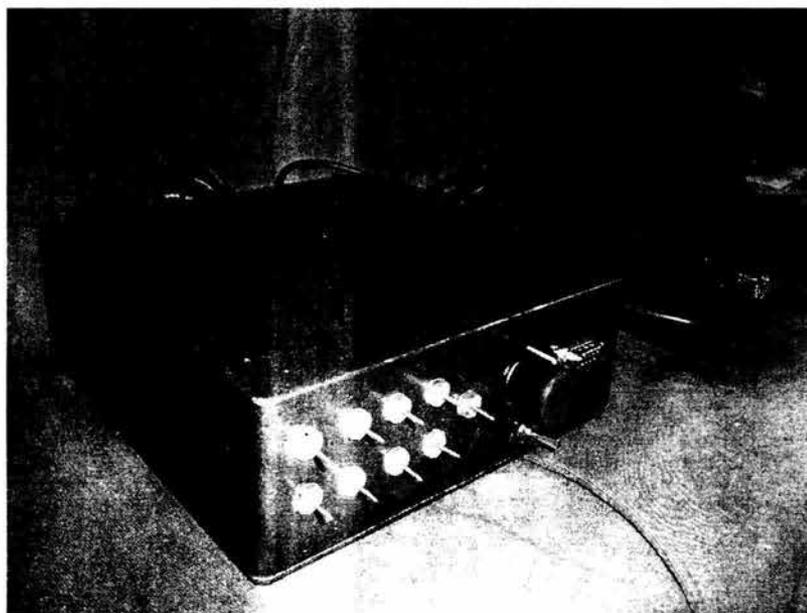


Figura A.15 Aparato de EEG vista lateral



# Low Cost, Low Power Instrumentation Amplifier

## AD620

### FEATURES

#### EASY TO USE

Gain Set with One External Resistor  
(Gain Range 1 to 1000)

Wide Power Supply Range ( $\pm 2.3$  V to  $\pm 18$  V)  
Higher Performance than Three Op Amp IA Designs  
Available in 8-Lead DIP and SOIC Packaging  
Low Power, 1.3 mA max Supply Current

#### EXCELLENT DC PERFORMANCE ("B GRADE")

50  $\mu$ V max, Input Offset Voltage  
0.6  $\mu$ V/ $^{\circ}$ C max, Input Offset Drift  
1.0 nA max, Input Bias Current  
100 dB min Common-Mode Rejection Ratio ( $G = 10$ )

#### LOW NOISE

9 nV/ $\sqrt{\text{Hz}}$ , @ 1 kHz, Input Voltage Noise  
0.28  $\mu$ V p-p Noise (0.1 Hz to 10 Hz)

#### EXCELLENT AC SPECIFICATIONS

120 kHz Bandwidth ( $G = 100$ )  
15  $\mu$ s Settling Time to 0.01%

#### APPLICATIONS

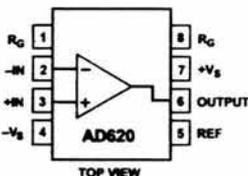
Weigh Scales  
ECG and Medical Instrumentation  
Transducer Interface  
Data Acquisition Systems  
Industrial Process Controls  
Battery Powered and Portable Equipment

### PRODUCT DESCRIPTION

The AD620 is a low cost, high accuracy instrumentation amplifier that requires only one external resistor to set gains of 1 to

### CONNECTION DIAGRAM

8-Lead Plastic Mini-DIP (N), Cerdip (Q)  
and SOIC (R) Packages



1000. Furthermore, the AD620 features 8-lead SOIC and DIP packaging that is smaller than discrete designs, and offers lower power (only 1.3 mA max supply current), making it a good fit for battery powered, portable (or remote) applications.

The AD620, with its high accuracy of 40 ppm maximum nonlinearity, low offset voltage of 50  $\mu$ V max and offset drift of 0.6  $\mu$ V/ $^{\circ}$ C max, is ideal for use in precision data acquisition systems, such as weigh scales and transducer interfaces. Furthermore, the low noise, low input bias current, and low power of the AD620 make it well suited for medical applications such as ECG and noninvasive blood pressure monitors.

The low input bias current of 1.0 nA max is made possible with the use of Superbeta processing in the input stage. The AD620 works well as a preamplifier due to its low input voltage noise of 9 nV/ $\sqrt{\text{Hz}}$  at 1 kHz, 0.28  $\mu$ V p-p in the 0.1 Hz to 10 Hz band, 0.1 pA/ $\sqrt{\text{Hz}}$  input current noise. Also, the AD620 is well suited for multiplexed applications with its settling time of 15  $\mu$ s to 0.01% and its cost is low enough to enable designs with one in-amp per channel.

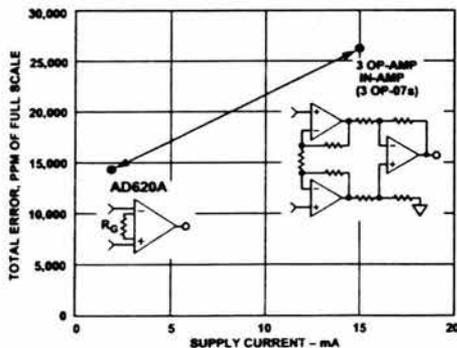


Figure 1. Three Op Amp IA Designs vs. AD620

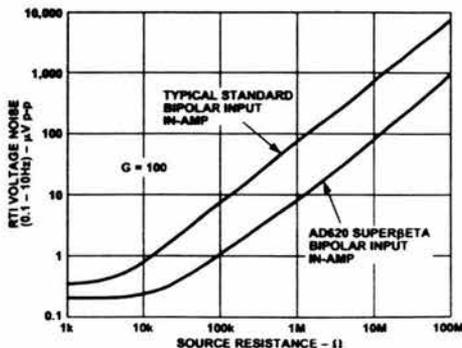


Figure 2. Total Voltage Noise vs. Source Resistance

### REV. E

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781/329-4700 World Wide Web Site: <http://www.analog.com>  
Fax: 781/326-8703 © Analog Devices, Inc., 1999

# AD620—SPECIFICATIONS

(Typical @ +25°C,  $V_S = \pm 15$  V, and  $R_L = 2$  k $\Omega$ , unless otherwise noted)

Model	Conditions	AD620A			AD620B			AD620S <sup>1</sup>			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
<b>GAIN</b>	$G = 1 + (49.4 \text{ k}/R_G)$	1		10,000	1		10,000	1		10,000	
Gain Range											
Gain Error <sup>2</sup>	$V_{OUT} = \pm 10$ V										
G = 1			0.03	0.10		0.01	0.02		0.03	0.10	%
G = 10			0.15	0.30		0.10	0.15		0.15	0.30	%
G = 100			0.15	0.30		0.10	0.15		0.15	0.30	%
G = 1000			0.40	0.70		0.35	0.50		0.40	0.70	%
Nonlinearity, G = 1-1000	$V_{OUT} = -10$ V to +10 V, $R_L = 10$ k $\Omega$		10	40		10	40		10	40	ppm
G = 1-100	$R_L = 2$ k $\Omega$		10	95		10	95		10	95	ppm
Gain vs. Temperature	G = 1 Gain > 1 <sup>2</sup>			10 -50			10 -50			10 -50	ppm/°C ppm/°C
<b>VOLTAGE OFFSET</b>	(Total RTI Error = $V_{OSI} + V_{OSO}/G$ )										
Input Offset, $V_{OSI}$	$V_S = \pm 5$ V to $\pm 15$ V		30	125		15	50		30	125	$\mu$ V
Over Temperature	$V_S = \pm 5$ V to $\pm 15$ V			185			85			225	$\mu$ V
Average TC	$V_S = \pm 5$ V to $\pm 15$ V		0.3	1.0		0.1	0.6		0.3	1.0	$\mu$ V/°C
Output Offset, $V_{OSO}$	$V_S = \pm 15$ V		400	1000		200	500		400	1000	$\mu$ V
Over Temperature	$V_S = \pm 5$ V			1500			750			1500	$\mu$ V
Average TC	$V_S = \pm 5$ V to $\pm 15$ V			2000			1000			2000	$\mu$ V
Offset Referred to the Input vs. Supply (PSR)	$V_S = \pm 2.3$ V to $\pm 18$ V										
G = 1		80	100		80	100		80	100		dB
G = 10		95	120		100	120		95	120		dB
G = 100		110	140		120	140		110	140		dB
G = 1000		110	140		120	140		110	140		dB
<b>INPUT CURRENT</b>											
Input Bias Current			0.5	2.0		0.5	1.0		0.5	2	nA
Over Temperature				2.5			1.5			4	nA
Average TC			3.0			3.0			8.0		$\mu$ A/°C
Input Offset Current			0.3	1.0		0.3	0.5		0.3	1.0	nA
Over Temperature				1.5			0.75			2.0	nA
Average TC			1.5			1.5			2.0		$\mu$ A/°C
<b>INPUT</b>											
Input Impedance											
Differential			10 $\Omega$			10 $\Omega$			10 $\Omega$		G $\Omega$ /pF
Common-Mode			10 $\Omega$			10 $\Omega$			10 $\Omega$		G $\Omega$ /pF
Input Voltage Range <sup>1</sup>	$V_S = \pm 2.3$ V to $\pm 5$ V	- $V_S + 1.9$		+ $V_S - 1.2$	- $V_S + 1.9$		+ $V_S - 1.2$	- $V_S + 1.9$		+ $V_S - 1.2$	V
Over Temperature	$V_S = \pm 5$ V to $\pm 18$ V	- $V_S + 2.1$		+ $V_S - 1.3$	- $V_S + 2.1$		+ $V_S - 1.3$	- $V_S + 2.1$		+ $V_S - 1.3$	V
Over Temperature		- $V_S + 1.9$		+ $V_S - 1.4$	- $V_S + 1.9$		+ $V_S - 1.4$	- $V_S + 1.9$		+ $V_S - 1.4$	V
Over Temperature		- $V_S + 2.1$		+ $V_S - 1.4$	- $V_S + 2.1$		+ $V_S - 1.4$	- $V_S + 2.3$		+ $V_S - 1.4$	V
Common-Mode Rejection Ratio DC to 60 Hz with 1 k $\Omega$ Source Imbalance	$V_{CM} = 0$ V to $\pm 10$ V										
G = 1		73	90		80	90		73	90		dB
G = 10		93	110		100	110		93	110		dB
G = 100		110	130		120	130		110	130		dB
G = 1000		110	130		120	130		110	130		dB
<b>OUTPUT</b>											
Output Swing	$R_L = 10$ k $\Omega$ , $V_S = \pm 2.3$ V to $\pm 5$ V	- $V_S + 1.1$		+ $V_S - 1.2$	- $V_S + 1.1$		+ $V_S - 1.2$	- $V_S + 1.1$		+ $V_S - 1.2$	V
Over Temperature		- $V_S + 1.4$		+ $V_S - 1.3$	- $V_S + 1.4$		+ $V_S - 1.3$	- $V_S + 1.6$		+ $V_S - 1.3$	V
Over Temperature	$V_S = \pm 5$ V to $\pm 18$ V	- $V_S + 1.2$		+ $V_S - 1.4$	- $V_S + 1.2$		+ $V_S - 1.4$	- $V_S + 1.2$		+ $V_S - 1.4$	V
Over Temperature		- $V_S + 1.6$		+ $V_S - 1.5$	- $V_S + 1.6$		+ $V_S - 1.5$	- $V_S + 2.3$		+ $V_S - 1.5$	V
Short Current Circuit			$\pm 18$			$\pm 18$			$\pm 18$		mA

Model	Conditions	AD620A			AD620B			AD620S <sup>1</sup>			Units	
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
<b>DYNAMIC RESPONSE</b>												
Small Signal -3 dB Bandwidth												
G = 1			1000			1000			1000		kHz	
G = 10			800			800			800		kHz	
G = 100			120			120			120		kHz	
G = 1000			12			12			12		kHz	
Slew Rate		0.75	1.2		0.75	1.2		0.75	1.2		V/μs	
Settling Time to 0.01%	10 V Step											
G = 1-100			15			15			15		μs	
G = 1000			150			150			150		μs	
<b>NOISE</b>												
Voltage Noise, 1 kHz		$Total\ RTI\ Noise = \sqrt{(\epsilon_{mi}^2) + (\epsilon_{no}/G)^2}$										
Input, Voltage Noise, $\epsilon_{mi}$			9	13		9	13		9	13	nV/√Hz	
Output, Voltage Noise, $\epsilon_{no}$			72	100		72	100		72	100	nV/√Hz	
RTI, 0.1 Hz to 10 Hz												
G = 1			3.0			3.0	6.0		3.0	6.0	μV p-p	
G = 10			0.55			0.55	0.8		0.55	0.8	μV p-p	
G = 100-1000			0.28			0.28	0.4		0.28	0.4	μV p-p	
Current Noise	f = 1 kHz		100			100			100		fA/√Hz	
0.1 Hz to 10 Hz			10			10			10		pA p-p	
<b>REFERENCE INPUT</b>												
$R_{IN}$	$V_{IN+}, V_{REF} = 0$		20			20			20		kΩ	
$I_{IN}$			+50	+60		+50	+60		+50	+60	μA	
Voltage Range		-V <sub>S</sub> + 1.6		+V <sub>S</sub> - 1.6	-V <sub>S</sub> + 1.6		+V <sub>S</sub> - 1.6	-V <sub>S</sub> + 1.6		+V <sub>S</sub> - 1.6	V	
Gain to Output			1 ± 0.0001			1 ± 0.0001			1 ± 0.0001			
<b>POWER SUPPLY</b>												
Operating Range <sup>4</sup>	V <sub>S</sub> = ±2.3 V to ±18 V	±2.3		±18	±2.3		±18	±2.3		±18	V	
Quiescent Current			0.9	1.3		0.9	1.3		0.9	1.3	mA	
Over Temperature			1.1	1.6		1.1	1.6		1.1	1.6	mA	
<b>TEMPERATURE RANGE</b>												
For Specified Performance			-40 to +85			-40 to +85			-55 to +125			°C

## NOTES

<sup>1</sup>See Analog Devices military data sheet for 883B tested specifications.<sup>2</sup>Does not include effects of external resistor  $R_G$ .<sup>3</sup>One input grounded. G = 1.<sup>4</sup>This is defined as the same supply range which is used to specify PSR.

Specifications subject to change without notice.



# Next Generation OP07 Ultra-low Offset Voltage Operational Amplifier

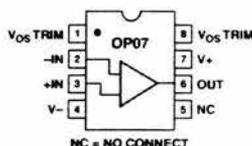
## OP77

### FEATURES

- Outstanding Gain Linearity
- Ultrahigh Gain 5000 V/mV Min
- Low  $V_{OS}$  Over Temperature 60  $\mu$ V Max
- Excellent TC $V_{OS}$  0.3  $\mu$ V/ $^{\circ}$ C Max
- High PSRR 3  $\mu$ V/V Max
- Low Power Consumption 60 mW Max
- Fits OP07, 725, 108A/308A, 741 Sockets
- Available in Die Form

### PIN CONNECTIONS

Epoxy Mini-Dip (P-Suffix)  
8-Pin Hermetic DIP

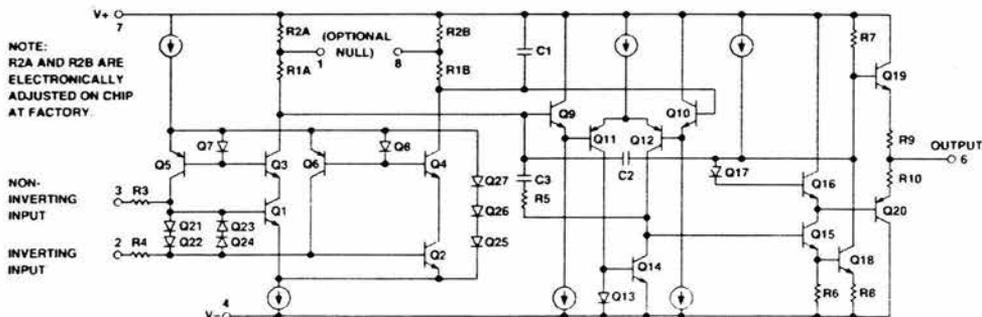
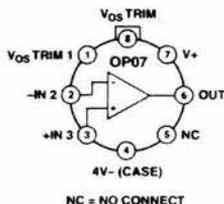


### GENERAL DESCRIPTION

The OP77 significantly advances the state-of-the-art in precision op amps. The OP77's outstanding gain of 10,000,000 or more is maintained over the full 10 V output range. This exceptional gain-linearity eliminates incorrectable system nonlinearities common in previous monolithic op amps, and provides superior performance in high closed-loop gain applications. Low initial  $V_{OS}$  drift and rapid stabilization time, combined with only 50 mW power consumption, are significant improvements over previous designs. These characteristics, plus the exceptional TC $V_{OS}$  of 0.3  $\mu$ V/ $^{\circ}$ C maximum and the low  $V_{OS}$  of 25  $\mu$ V maximum, eliminates the need for  $V_{OS}$  adjustment and increases system accuracy over temperature.

PSRR of 3  $\mu$ V/V (110 dB) and CMRR of 1.0  $\mu$ V/V maximum virtually eliminate errors caused by power supply drifts and common-mode signals. This combination of outstanding characteristics makes the OP77 ideally suited for high-resolution instrumentation and other tight error budget systems.

### TO-99 (J-Suffix)



NOTE:  
R2A AND R2B ARE  
ELECTRONICALLY  
ADJUSTED ON CHIP  
AT FACTORY.

NON-  
INVERTING  
INPUT  
3 R3  
2 R4  
INVERTING  
INPUT

REV. B

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781/329-4700  
Fax: 781/326-8703  
www.analog.com  
© Analog Devices, Inc., 2002

# OP77—SPECIFICATIONS

## ELECTRICAL SPECIFICATIONS (@ $V_s = \pm 15\text{ V}$ , $T_A = 25^\circ\text{C}$ , unless otherwise noted.)

Parameter	Symbol	Conditions	OP77A			Unit
			Min	Typ	Max	
INPUT OFFSET VOLTAGE	$V_{OS}$			10	25	$\mu\text{V}$
LONG-TERM INPUT OFFSET						
VOLTAGE STABILITY <sup>1</sup>	$DV_{OS}/\text{Time}$			0.2		$\mu\text{V}/\text{Mo}$
INPUT OFFSET CURRENT	$I_{OS}$			0.3		nA
INPUT BIAS CURRENT	$I_B$		-0.2	1.2	2.0	nA
INPUT NOISE VOLTAGE <sup>2</sup>	$e_{n\text{-p-p}}$	0.1 Hz to 10 Hz		0.35	0.6	$\mu\text{V p-p}$
INPUT NOISE VOLTAGE DENSITY <sup>2</sup>	$e_n$	$f_0 = 10\text{ Hz}$ $f_0 = 100\text{ Hz}$ $f_0 = 1000\text{ Hz}$		10.3 10.0 9.6	18.0 13.0 11.0	V
INPUT NOISE CURRENT <sup>2</sup>	$i_{n\text{-p-p}}$	0.1 Hz to 10 Hz		14	30	$\text{pA p-p}$
INPUT NOISE CURRENT DENSITY <sup>2</sup>	$i_n$	$f_0 = 10\text{ Hz}$ $f_0 = 100\text{ Hz}$ $f_0 = 1000\text{ Hz}$		0.32 0.14 0.12	0.80 0.23 0.17	$\text{pA}/\sqrt{\text{Hz}}$
INPUT RESISTANCE Differential Mode <sup>3</sup> Common Mode	$R_{IN}$ $R_{INCM}$		26	45 200		MV GV
INPUT VOLTAGE RANGE	IVR		$\pm 13$	$\pm 14$		V
COMMON-MODE REJECTION RATIO	CMRR	$V_{CM} = \pm 13\text{ V}$		0.1	1.0	$\mu\text{V}/\text{V}$
POWER SUPPLY REJECTION RATIO	PSRR	$V_S = \pm 3\text{ V to } \pm 18\text{ V}$		0.7	3	$\mu\text{V}/\text{V}$
LARGE-SIGNAL VOLTAGE GAIN	$A_{VO}$	$R_L \geq 2\text{ k}\Omega \geq V_O = \pm 10\text{V}$	5000	12000		V/mV
OUTPUT VOLTAGE SWING	$V_O$	$R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$ $R_L \geq 1\text{ k}\Omega$	$\pm 13.5$ $\pm 12.5$ $\pm 12.0$	$\pm 14.0$ $\pm 13.0$ $\pm 12.5$		V
SLEW RATE <sup>2</sup>	SR	$R_L \geq 2\text{ k}\Omega$	0.1	0.3		$\text{V}/\mu\text{s}$
CLOSED-LOOP BANDWIDTH <sup>2</sup>	BW	$A_{VCL} = +1$	0.4	0.6		MHz
OPEN-LOOP OUTPUT RESISTANCE	$R_{OL}$			60		$\Omega$
POWER CONSUMPTION	$P_D$	$V_S = \pm 15\text{ V}$ , No Load $V_S = \pm 3\text{ V}$ , No Load		50 3.5	60 4.5	mW
OFFSET ADJUSTMENT RANGE		$R_P = 20\text{ k}\Omega$		$\pm 3$		mV

### NOTES

<sup>1</sup>Long-Term Input Offset Voltage Stability refers to the averaged trend line of  $V_{OS}$  vs. Time over extended periods after the first 30 days of operation. Excluding the initial hour of operation, changes in  $V_{OS}$  during the first 30 operating days are typically  $2.5\ \mu\text{V}$ .

<sup>2</sup>Sample tested

<sup>3</sup>Guaranteed by design.

# SPECIFICATIONS

## ELECTRICAL SPECIFICATIONS (@ $V_s = \pm 15$ V, $-55^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$ , unless otherwise noted.)

Parameter	Symbol	Conditions	OP77A			Unit
			Min	Typ	Max	
INPUT OFFSET VOLTAGE	$V_{OS}$			25	60	$\mu\text{V}$
AVERAGE INPUT OFFSET VOLTAGE DRIFT <sup>1</sup>	$\text{TCV}_{OS}$			0.1	0.3	$\mu\text{V}/^\circ\text{C}$
INPUT OFFSET CURRENT	$I_{OS}$			0.5	2.2	nA
AVERAGE INPUT OFFSET CURRENT DRIFT <sup>2</sup>	$\text{TCI}_{OS}$			1.5	25	$\text{pA}/^\circ\text{C}$
INPUT BIAS CURRENT	$I_B$		-0.2	2.4	4	nA
AVERAGE INPUT BIAS CURRENT DRIFT <sup>2</sup>	$\text{TCI}_B$			8	25	$\text{pA}/^\circ\text{C}$
INPUT VOLTAGE RANGE	IVR		$\pm 13$	$\pm 13.5$	0.6	V
COMMON-MODE REJECTION RATIO	CMRR	$V_{CM} = \pm 13$ V		0.1	1.0	$\mu\text{V}/\text{V}$
POWER SUPPLY REJECTION RATIO	PSRR	$V_S = \pm 3$ V to $\pm 18$ V		1	3	$\mu\text{V}/\text{V}$
LARGE-SIGNAL VOLTAGE GAIN	$A_{VO}$	$R_L \geq 2$ k $\Omega \geq V_O = \pm 10$ V	2000	6000		V/mV
OUTPUT VOLTAGE SWING	$V_O$	$R_L \geq 10$ k $\Omega$	$\pm 12$	$\pm 13.0$		V
POWER CONSUMPTION	$P_d$	$V_S = \pm 15$ V, No Load		60	75	mW

## NOTES

<sup>1</sup>OP77A:  $\text{TCV}_{OS}$  is 100% tested.<sup>2</sup>Guaranteed by design.

# OP77—SPECIFICATIONS

## ELECTRICAL CHARACTERISTICS (@ $V_S = \pm 15$ V, $T_A = 125^\circ\text{C}$ , unless otherwise noted.)

Parameter	Symbol	Conditions	OP77E			OP77F			Unit
			Min	Typ	Max	Min	Typ	Max	
INPUT OFFSET VOLTAGE	V <sub>OS</sub>		10	25		20	60		$\mu\text{V}$
LONG-TERM STABILITY <sup>1</sup>	V <sub>OS</sub> /Time		0.3			0.4			$\mu\text{V}/\text{Mo}$
INPUT OFFSET CURRENT	I <sub>OS</sub>		0.3	1.5		0.3	2.8		nA
INPUT BIAS CURRENT	I <sub>B</sub>		-0.2	1.2	2.0	-0.2	1.2	2.8	nA
INPUT NOISE VOLTAGE <sup>2</sup>	e <sub>inp-p</sub>	0.1 Hz to 10 Hz	0.35	0.6		0.38	0.65		$\mu\text{V}_{p-p}$
INPUT NOISE VOLTAGE DENSITY	e <sub>n</sub>	f <sub>0</sub> = 10 Hz f <sub>0</sub> = 100 Hz <sup>2</sup> f <sub>0</sub> = 1000 Hz	10.3	18.0		10.5	20.0		nV/√Hz
INPUT NOISE CURRENT <sup>2</sup>	i <sub>inp-p</sub>	0.1 Hz to 10 Hz	14	30		15	35		pA <sub>p-p</sub>
INPUT NOISE CURRENT DENSITY	i <sub>n</sub>	f <sub>0</sub> = 10 Hz f <sub>0</sub> = 100 Hz <sup>2</sup> f <sub>0</sub> = 1000 Hz	0.32	0.80		0.35	0.90		pA/√Hz
INPUT RESISTANCE Differential Mode <sup>3</sup> Common Mode	R <sub>IN</sub> R <sub>INCM</sub>		26	45		18.5	45		MΩ GΩ
INPUT RESISTANCE Common Mode	R <sub>INCM</sub>			200			200		GΩ
INPUT VOLTAGE RANGE	IVR		±13	±14		±13	±14		V
COMMON-MODE REJECTION RATIO	CMRR	V <sub>CM</sub> = ±13 V	0.1	1.0		0.1	1.6		$\mu\text{V}/\text{V}$
POWER SUPPLY REJECTION RATIO	PSRR	V <sub>S</sub> = 3 V to 18 V	0.7	3.0		0.7	3.0		$\mu\text{V}/\text{V}$
LARGE-SIGNAL VOLTAGE GAIN	A <sub>VO</sub>	R <sub>L</sub> ≥ 2 kΩ	5000	12000		2000	6000		V/mV
OUTPUT VOLTAGE SWING	V <sub>O</sub>	R <sub>L</sub> ≥ 10 kΩ R <sub>L</sub> ≥ 2 kΩ R <sub>L</sub> ≥ 1 kΩ	±13.5	±14.0		±13.5	±14.0		V
SLEW RATE <sup>2</sup>	SR	R <sub>L</sub> ≥ 2 kΩ	0.1	0.3		0.1	0.3		V/μs
CLOSED-LOOP BANDWIDTH <sup>2</sup>	BW	A <sub>VCL</sub> = 1	0.4	0.6		0.4	0.6		MHz
OPEN-LOOP OUTPUT RESISTANCE	R <sub>O</sub>		60			60			Ω
POWER CONSUMPTION	P <sub>d</sub>	V <sub>S</sub> = ±15 V, No Load V <sub>S</sub> = ±3 V, No Load	50	60		50	60		mW
OFFSET ADJUSTMENT RANGE		R <sub>p</sub> = 20 kΩ	±3			±3			mV

### NOTES

<sup>1</sup>Long-Term Input Offset Voltage Stability refers to the averaged trend line of V<sub>OS</sub> vs. Time over extended periods after the first 30 days of operation. Excluding the initial hour of operation, changes in V<sub>OS</sub> during the first 30 operating days are typically 2.5  $\mu\text{V}$ .

<sup>2</sup>Sample tested.

<sup>3</sup>Guaranteed by design.

# SPECIFICATIONS

## ELECTRICAL CHARACTERISTICS (@ $V_s = \pm 15\text{ V}$ , $-25^\circ\text{C} \leq T_a \leq +85^\circ\text{C}$ for OP77E/F) and OP77E/FZ, unless otherwise noted.)

Parameter	Symbol	Conditions	OP77E			OP77F			Unit	
			Min	Typ	Max	Min	Typ	Max		
INPUT OFFSET VOLTAGE	V	J, Z Packages	10	45	10	20	100	20	100	$\mu\text{V}$
AVERAGE INPUT OFFSET VOLTAGE DRIFT <sup>1</sup>	TVC <sub>OS</sub>	J, Z Packages	0.1	0.3	0.3	0.6	0.4	0.6	1.0	$\mu\text{V}/^\circ\text{C}$
INPUT OFFSET CURRENT	I <sub>OS</sub>		0.5	2.2		0.5	4.5			nA
AVERAGE INPUT OFFSET CURRENT DRIFT <sup>2</sup>	TCl <sub>OS</sub>		1.5	4.0		1.5	85			$\text{pA}/^\circ\text{C}$
INPUT BIAS CURRENT	I <sub>B</sub>	E, F	-0.2	2.4	4.0	-0.2	2.4	6.0		nA
AVERAGE INPUT BIAS CURRENT DRIFT <sup>2</sup>	TCl <sub>B</sub>		8	40		15	60			$\text{pA}/^\circ\text{C}$
INPUT VOLTAGE RANGE	IVR		$\pm 13.0$	$\pm 13.5$		$\pm 13.0$	$\pm 13.5$			V
COMMON-MODE REJECTION RATIO	CMRR	$V_{CM} = \pm 13\text{ V}$	0.1	1.0		0.1	3.0			$\text{pV/V}$
POWER SUPPLY REJECTION RATIO	PSRR	$V_S = \pm 3\text{ V to } \pm 18\text{ V}$	1.0	3.0		1.0	5.0			$\mu\text{V/V}$
LARGE-SIGNAL VOLTAGE GAIN	A <sub>VO</sub>	$R_L \geq 2\text{ k}\Omega$ $V_O = \pm 10\text{ V}$	2000	6000		1000	4000			$\text{V/mV}$
OUTPUT VOLTAGE SWING	V <sub>O</sub>	$R_L \geq 2\text{ k}\Omega$	$\pm 12$	$\pm 13.0$		$\pm 12$	$\pm 13.0$			V
POWER CONSUMPTION	P <sub>d</sub>	$V_S = \pm 15\text{ V}$ , No Load	60	75		60	75			mW

## NOTES

<sup>1</sup>OP77E: TC<sub>V,OS</sub> is 100% tested on J and Z packages.<sup>2</sup>Guaranteed by end-point limits.

# OP77-SPECIFICATIONS

## WAFER TEST LIMITS (@ $V_s = \pm 15$ V, $T_A = 25^\circ\text{C}$ , for OP77N devices, unless otherwise noted.)

Parameter	Symbol	Conditions	OP77N Limit	Unit
INPUT OFFSET VOLTAGE	$V_{OS}$		40	$\mu\text{V Max}$
INPUT OFFSET CURRENT	$I_{OS}$		2.0	nA Max
INPUT BIAS CURRENT	$I_B$		$\pm 2$	nA Max
INPUT RESISTANCE Differential Mode	$R_{IN}$		26	$\text{M}\Omega$ Min
INPUT VOLTAGE RANGE	IVR		$\pm 13$	V Min
COMMON-MODE REJECTION RATIO	CMRR	$V_{CM} = \pm 13$ V	1	$\mu\text{V/V Max}$
POWER SUPPLY REJECTION RATIO	PSRR	$V_S = \pm 3$ V to $\pm 18$ V	3	$\mu\text{V/V Max}$
OUTPUT VOLTAGE SWING	$V_O$	$R_L = 10$ k $\Omega$ $R_L = 2$ k $\Omega$ $R_L = 1$ k $\Omega$	$\pm 13.5$ $\pm 12.5$ $\pm 12.0$	V Min
LARGE-SIGNAL VOLTAGE GAIN	$A_{VO}$	$R_L = 2$ k $\Omega$ $V_O = \pm 10$ V	2000	V/mV Min
DIFFERENTIAL INPUT VOLTAGE			$\pm 30$	V Max
POWER CONSUMPTION	$P_d$	$V_{OUT} = 0$ V	60	mW Max

### NOTES

<sup>1</sup>Guaranteed by design.

<sup>2</sup>Electrical tests are performed at wafer probe to the limits shown. Due to variations in assembly methods and normal yield loss, yield after packaging is not guaranteed for standard product dice. Consult factory to negotiate specifications based on dice lot qualification through sample lot assembly and testing.

## TYPICAL ELECTRICAL CHARACTERISTICS (@ $V_s = \pm 15$ V, $T_A = 25^\circ\text{C}$ , unless otherwise noted.)

Parameter	Symbol	Conditions	OP77N Limit	Unit
AVERAGE INPUT OFFSET VOLTAGE DRIFT	$\text{TCV}_{OS}$	$R_S = 50$ $\Omega$	0.1	$\mu\text{V}/^\circ\text{C}$
NULLED INPUT OFFSET VOLTAGE DRIFT	$\text{TCV}_{OSn}$	$R_S = 50$ $\Omega$ , $R_P = 20$ k $\Omega$	0.1	$\mu\text{V}/^\circ\text{C}$
AVERAGE INPUT OFFSET CURRENT DRIFT	$\text{TCI}_{OS}$		0.5	$\text{pA}/^\circ\text{C}$
SLEW RATE	SR	$R_L \geq 2$ k $\Omega$	0.3	$\text{V}/\mu\text{s}$
BANDWIDTH	BW	$A_{vCL} + 1$	0.6	MHz

## Dual 4-channel analog multiplexer/demultiplexer

### 74HC/HCT4052

#### FEATURES

- Wide analog input voltage range:  $\pm 5$  V.
- Low "ON" resistance:
  - 80  $\Omega$  (typ.) at  $V_{CC} - V_{EE} = 4.5$  V
  - 70  $\Omega$  (typ.) at  $V_{CC} - V_{EE} = 6.0$  V
  - 60  $\Omega$  (typ.) at  $V_{CC} - V_{EE} = 9.0$  V
- Logic level translation: to enable 5 V logic to communicate with  $\pm 5$  V analog signals
- Typical "break before make" built in
- Output capability: non-standard
- I<sub>CC</sub> category: MSI

#### GENERAL DESCRIPTION

The 74HC/HCT4052 are high-speed Si-gate CMOS devices and are pin compatible with the "4052" of the "4000B" series. They are specified in compliance with JEDEC standard no. 7A.

#### QUICK REFERENCE DATA

$V_{EE} = \text{GND} = 0$  V;  $T_{\text{amb}} = 25$  °C;  $t_r = t_f = 6$  ns

SYMBOL	PARAMETER	CONDITIONS	TYPICAL		UNIT
			HC	HCT	
$t_{PZH}/t_{PZL}$	turn "ON" time $\bar{E}$ or $S_n$ to $V_{OS}$	$C_L = 15$ pF; $R_L = 1$ k $\Omega$ ; $V_{CC} = 5$ V	28	18	ns
$t_{PHZ}/t_{PLZ}$	turn "OFF" time $\bar{E}$ or $S_n$ to $V_{OS}$		21	13	ns
$C_I$	input capacitance		3.5	3.5	pF
$C_{PD}$	power dissipation capacitance per switch	notes 1 and 2	57	57	pF
$C_S$	max. switch capacitance independent (Y)		5	5	pF
	common (Z)		12	12	pF

#### Notes

1.  $C_{PD}$  is used to determine the dynamic power dissipation ( $P_D$  in  $\mu$ W):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum \{(C_L + C_S) \times V_{CC}^2 \times f_o\} \text{ where:}$$

$f_i$  = input frequency in MHz

$f_o$  = output frequency in MHz

$\sum \{(C_L + C_S) \times V_{CC}^2 \times f_o\}$  = sum of outputs

$C_L$  = output load capacitance in pF

$C_S$  = max. switch capacitance in pF

$V_{CC}$  = supply voltage in V

2. For HC the condition is  $V_I = \text{GND}$  to  $V_{CC}$   
For HCT the condition is  $V_I = \text{GND}$  to  $V_{CC} - 1.5$  V

The 74HC/HCT4052 are dual 4-channel analog multiplexers/demultiplexers with common select logic. Each multiplexer has four independent inputs/outputs ( $nY_0$  to  $nY_3$ ) and a common input/output ( $nZ$ ). The common channel select logics include two digital select inputs ( $S_0$  and  $S_1$ ) and an active LOW enable input ( $\bar{E}$ ).

With  $\bar{E}$  LOW, one of the four switches is selected (low impedance ON-state) by  $S_0$  and  $S_1$ . With  $\bar{E}$  HIGH, all switches are in the high impedance OFF-state, independent of  $S_0$  and  $S_1$ .

$V_{CC}$  and GND are the supply voltage pins for the digital control inputs ( $S_0$  and  $S_1$ , and  $\bar{E}$ ). The  $V_{CC}$  to GND ranges are 2.0 to 10.0 V for HC and 4.5 to 5.5 V for HCT. The analog inputs/outputs ( $nY_0$  to  $nY_3$ , and  $nZ$ ) can swing between  $V_{CC}$  as a positive limit and  $V_{EE}$  as a negative limit.  $V_{CC} - V_{EE}$  may not exceed 10.0 V.

For operation as a digital multiplexer/demultiplexer,  $V_{EE}$  is connected to GND (typically ground).

# Dual 4-channel analog multiplexer/demultiplexer

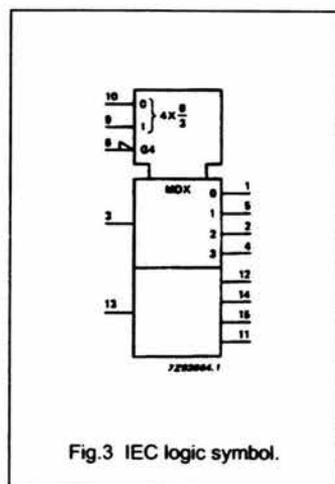
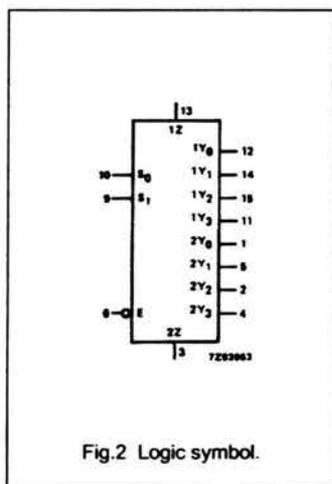
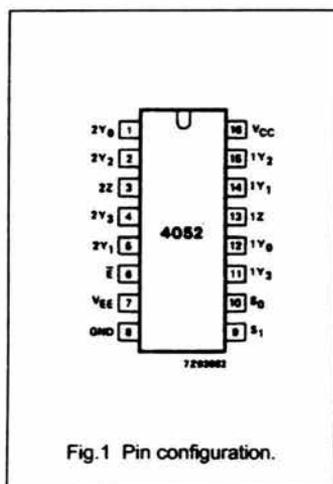
74HC/HCT4052

## ORDERING INFORMATION

See 74HC/HCT/HCU/HCMOS Logic Package Information.

## PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1, 5, 2, 4	2Y <sub>0</sub> to 2Y <sub>3</sub>	independent inputs/outputs
6	$\bar{E}$	enable input (active LOW)
7	V <sub>EE</sub>	negative supply voltage
8	GND	ground (0 V)
10, 9	S <sub>0</sub> , S <sub>1</sub>	select inputs
12, 14, 15, 11	1Y <sub>0</sub> to 1Y <sub>3</sub>	independent inputs/outputs
13, 3	1Z, 2Z	common inputs/outputs
16	V <sub>CC</sub>	positive supply voltage



Dual 4-channel analog  
multiplexer/demultiplexer

74HC/HCT4052

## RATINGS

Limiting values in accordance with the Absolute Maximum System (IEC 134)

Voltages are referenced to  $V_{EE} = \text{GND}$  (ground = 0 V)

SYMBOL	PARAMETER	MIN.	MAX.	UNIT	CONDITIONS
$V_{CC}$	DC supply voltage	-0.5	+11.0	V	
$\pm I_{IK}$	DC digital input diode current		20	mA	for $V_I < -0.5 \text{ V}$ or $V_I > V_{CC} + 0.5 \text{ V}$
$\pm I_{SK}$	DC switch diode current		20	mA	for $V_S < -0.5 \text{ V}$ or $V_S > V_{CC} + 0.5 \text{ V}$
$\pm I_S$	DC switch current		25	mA	for $-0.5 \text{ V} < V_S < V_{CC} + 0.5 \text{ V}$
$\pm I_{EE}$	DC $V_{EE}$ current		20	mA	
$\pm I_{CC}; \pm I_{GND}$	DC $V_{CC}$ or GND current		50	mA	
$T_{stg}$	storage temperature range	-65	+150	°C	
$P_{tot}$	power dissipation per package				for temperature range: -40 to +125 °C 74HC/HCT
	plastic DIL		750	mW	above +70 °C: derate linearly with 12 mW/K
	plastic mini-pack (SO)		500	mW	above +70 °C: derate linearly with 8 mW/K
$P_S$	power dissipation per switch		100	mW	

## Note to ratings

- To avoid drawing  $V_{CC}$  current out of terminals nZ, when switch current flows in terminals nY<sub>n</sub>, the voltage drop across the bidirectional switch must not exceed 0.4 V. If the switch current flows into terminals nZ, no  $V_{CC}$  current will flow out of terminals nY<sub>n</sub>. In this case there is no limit for the voltage drop across the switch, but the voltages at nY<sub>n</sub> and nZ may not exceed  $V_{CC}$  or  $V_{EE}$ .

## RECOMMENDED OPERATING CONDITIONS

SYMBOL	PARAMETER	74HC			74HCT			UNIT	CONDITIONS
		min.	typ.	max.	min.	typ.	max.		
$V_{CC}$	DC supply voltage $V_{CC}-\text{GND}$	2.0	5.0	10.0	4.5	5.0	5.5	V	see Fig.6 and Fig.7
$V_{CC}$	DC supply voltage $V_{CC}-V_{EE}$	2.0	5.0	10.0	2.0	5.0	10.0	V	see Fig.6 and Fig.7
$V_I$	DC input voltage range	GND		$V_{CC}$	GND		$V_{CC}$	V	
$V_S$	DC switch voltage range	$V_{EE}$		$V_{CC}$	$V_{EE}$		$V_{CC}$	V	
$T_{amb}$	operating ambient temperature range	-40		+85	-40		+85	°C	see DC and AC CHARACTERISTICS
$T_{amb}$	operating ambient temperature range	-40		+125	-40		+125	°C	
$t_r, t_f$	input rise and fall times		6.0	1000 500 400 250		6.0	500	ns	$V_{CC} = 2.0 \text{ V}$ $V_{CC} = 4.5 \text{ V}$ $V_{CC} = 6.0 \text{ V}$ $V_{CC} = 10.0 \text{ V}$

## LMF40 High Performance 4th-Order Switched-Capacitor Butterworth Low-Pass Filter

### General Description

The LMF40 is a versatile, easy to use, precision 4th-order Butterworth low-pass filter fabricated using National's high performance LMCOS process. Switched-capacitor techniques eliminate external component requirements and allow a clock-tunable cutoff frequency. The ratio of the clock frequency to the low-pass cutoff frequency is internally set to 50-to-1 (LMF40-50) or 100-to-1 (LMF40-100). A Schmitt trigger clock input stage allows two clocking options, either self-clocking (via an external resistor and capacitor) for stand-alone applications, or for tighter cutoff frequency control, an external TTL or CMOS logic compatible clock can be applied. The maximally flat passband frequency response together with a DC gain of 1 V/V allows cascading LMF40 sections together for higher-order filtering.

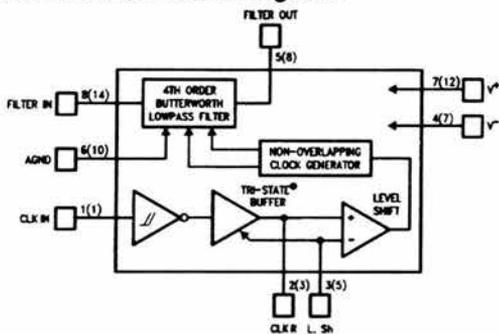
### Features

- Cutoff frequency range of 0.1 Hz to 40 kHz
- Cutoff frequency accuracy of  $\pm 1.0\%$ , maximum
- Low offset voltage,  $\pm 100$  mV, maximum,  $\pm 5$ V supply
- Low clock feedthrough of 5 mV<sub>p-p</sub>, typical
- Dynamic range of 88 dB, typical
- No external components required
- 8-pin mini-DIP or 14-pin wide-body small-outline packages
- 4V to 14V single/dual supply operation
- Cutoff frequency set by external or internal clock
- Pin-compatible with MF4

### Applications

- Communication systems
- Instrumentation
- Automated control systems

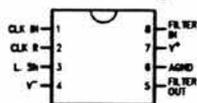
### Block and Connection Diagrams



\*Pin numbers in parentheses are for the 14-pin package

TL/H/10557-1

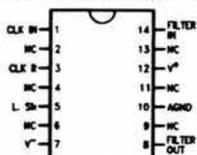
#### Dual-In-Line Package



TL/H/10557-2

#### Top View

#### Small-Outline-Wide-Body Package



TL/H/10557-3

#### Top View

### Ordering Information

Industrial ( $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ )	Package
LMF40CIN-50, LMF40CIN-100	N08E
LMF40CIWM-50	M14B
LMF40CIWM-100	M14B
Military ( $-55^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ )	
LMF40CMJ-50, LMF40CMJ-100	J06A

TRI-STATE® is a registered trademark of National Semiconductor Corporation.

## Absolute Maximum Ratings

(Notes 1 & 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ( $V^+ - V^-$ )	15V
Voltage at Any Pin	$V^- - 0.2V$ to $V^+ + 0.2V$
Input Current at Any Pin (Note 13)	5 mA
Package Input Current (Note 13)	20 mA
Power Dissipation (Note 14)	500 mW
Storage Temperature	-65°C to +150°C

Lead Temperature	
N Package, Soldering (10 sec.)	+ 260°C
J Package, Soldering (10 sec.)	+ 300°C
WM Package, Vapor Phase (60 sec.) (Note 16)	+ 215°C
WM Package, Infrared (15 sec.)	+ 220°C
ESD Susceptibility (Note 12)	2000V
Pin 1 CLK IN	1700V

## Operating Ratings (Notes 1 & 2)

Temperature Range	$T_{MIN} \leq T_A \leq T_{MAX}$
LMF40CIN-50, LMF40CIN-100	
LMF40CIWM-50,	
LMF40CIWM-100	-40°C $\leq T_A \leq$ +85°C
LMF40CMJ-50, LMF40CMJ-100	-55°C $\leq T_A \leq$ +125°C
Supply Voltage Range ( $V^+ - V^-$ )	4V to 14V

## Filter Electrical Characteristics

The following specifications apply for  $f_{CLK} = 500$  kHz. Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$ . All other limits  $T_A = T_J = 25^\circ\text{C}$ .

Symbol	Parameter	Conditions	Typical (Note 10)	Limits (Note 11)	Units (Limit)
$V^+ = +5V, V^- = -5V$					
$f_{CLK}$	Clock Frequency Range (Note 17)		5	<b>2</b>	Hz (min) MHz (max)
$I_S$	Supply Current	CMJ CIN, CIJ, CIWM		3.5 / <b>7.0</b> 3.5 / <b>8.0</b>	mA (max) mA (max)
$H_O$	DC Gain	$R_{Source} \leq 2$ k $\Omega$		+0.05 / + <b>0.05</b> -0.15 / - <b>0.20</b>	dB (max) dB (min)
$f_{CLK}/f_c$	Clock to Cutoff Frequency Ratio (Note 3)			49.80 $\pm$ 0.8% / <b>49.80 <math>\pm</math> 1.0%</b> 99.00 $\pm$ 0.8% / <b>99.00 <math>\pm</math> 1.0%</b>	(max) (max)
$\Delta f_{CLK}/f_c/\Delta T$	Clock to Cutoff Frequency Ratio Temperature Coefficient		5 5		ppm/°C ppm/°C
$A_{MIN}$	Stopband Attenuation	At $2 f_c$		<b>24.0</b>	dB (min)

**Filter Electrical Characteristics** (Continued)

 The following specifications apply for  $f_{CLK} = 500$  kHz. **Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$** ; All other limits  $T_A = T_J = 25^\circ\text{C}$ .

Symbol	Parameter	Conditions	Typical (Note 10)	Limits (Note 11)	Units (Limit)
<b><math>V^+ = +5\text{V}, V^- = -5\text{V}</math></b> (Continued)					
$V_{OS}$	Unadjusted DC Offset Voltage LMF40-50 LMF40-100			$\pm 80 / \pm \mathbf{100}$ $\pm 80 / \pm \mathbf{100}$	mV (max) mV (max)
$V_O$	Output Swing	$R_L = 5\text{ k}\Omega$		$+3.9 / +\mathbf{3.7}$ $-4.2 / -\mathbf{4.0}$	V (min) V (max)
$I_{SC}$	Output Short Circuit Current (Note 8)	Source Sink	90 2.2		mA mA
	Dynamic Range (Note 4)		88		dB
	Additional Magnitude Response Test Points (Note 6)				
	LMF40-50	$f_{IN} = 12\text{ kHz}$ $f_{IN} = 9\text{ kHz}$		$-7.50 \pm 0.26 / -\mathbf{7.50 \pm 0.30}$ $-1.46 \pm 0.12 / -\mathbf{1.46 \pm 0.16}$	dB (max) dB (max)
	LMF40-100	$f_{IN} = 6\text{ kHz}$ $f_{IN} = 4.5\text{ kHz}$		$-7.15 \pm 0.26 / -\mathbf{7.15 \pm 0.30}$ $-1.42 \pm 0.12 / -\mathbf{1.42 \pm 0.16}$	dB (max) dB (max)
	Clock Feedthrough	Filter Output $V_{IN} = 0\text{V}$	5		mV <sub>p-p</sub>

**Filter Electrical Characteristics** The following specifications apply for  $f_{CLK} = 250$  kHz. **Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$** ; All other limits  $T_A = T_J = 25^\circ\text{C}$ .

Symbol	Parameter	Conditions	Typical (Note 10)	Limits (Note 11)	Units (Limit)
<b><math>V^+ = +2.5\text{V}, V^- = -2.5\text{V}</math></b>					
$f_{CLK}$	Clock Frequency Range (Note 17)		5	<b>1.0</b>	Hz (min) MHz (max)
$I_S$	Supply Current	CMJ CIN, CJ, CIWM		2.1 / <b>4.0</b> 2.1 / <b>3.0</b>	mA (max) mA (max)
$H_O$	DC Gain	$R_S \leq 2\text{ k}\Omega$ $f_{CLK} = 250\text{ kHz}$ $f_{CLK} = 500\text{ kHz}$		$+0.05 / +\mathbf{0.05}$ $-0.15 / -\mathbf{0.20}$	dB (max) dB (min)
			-0.1		dB
$f_{CLK}/f_c$	Clock to Cutoff Frequency Ratio				
	LMF40-50	$f_{CLK} = 250\text{ kHz}$ $f_{CLK} = 500\text{ kHz}$		<b>49.80 <math>\pm</math> 0.8%</b>	(max)
	LMF40-100 (Note 3)	$f_{CLK} = 250\text{ kHz}$ $f_{CLK} = 500\text{ kHz}$	49.80 $\pm 0.6\%$ 99.00 $\pm 1.2\%$	99.00 $\pm 1.0\%$ / <b>99.00 <math>\pm 1.2\%</math></b>	(max)

### Filter Electrical Characteristics (Continued)

The following specifications apply for  $f_{CLK} = 250$  kHz. **Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$** ; All other limits  $T_A = T_J = 25^\circ\text{C}$ .

Symbol	Parameter	Conditions	Typical (Note 10)	Limits (Note 11)	Units (Limit)
<b><math>V^+ = +2.5\text{V}</math>, <math>V^- = -2.5\text{V}</math> (Continued)</b>					
$\Delta f_{CLK}/f_c/\Delta T$	Clock to Cutoff Frequency Ratio Temperature Coefficient LMF40-50 LMF40-100		5		ppm/ $^\circ\text{C}$
			5		ppm/ $^\circ\text{C}$
$A_{MIN}$	Stopband Attenuation	At $2 f_c$		<b>-24.0</b>	dB (min)
$V_{OS}$	Unadjusted DC Offset Voltage LMF40-50 LMF40-100			$\pm 80 / \pm 100$ $\pm 80 / \pm 100$	mV (max) mV (max)
				$+1.4 / +1.2$ $-2.0 / -1.8$	V (min) V (max)
$I_{SC}$	Output Short Circuit Current (Note 8)	Source Sink	42 0.9		mA mA
	Dynamic Range (Note 4)		81		dB
	Additional Magnitude Response Test Points (Note 6) LMF40-50 LMF40-100	$f_{IN} = 6$ kHz $f_{IN} = 4.5$ kHz		$-7.50 \pm 0.26 / -7.50 \pm 0.30$ $-1.46 \pm 0.12 / -1.46 \pm 0.16$	dB (max) dB (max)
				$-7.15 \pm 0.26 / -7.15 \pm 0.30$ $-1.42 \pm 0.12 / -1.42 \pm 0.16$	dB (max) dB (max)
	Clock Feedthrough	Filter Output $V_{IN} = 0\text{V}$	5		mV <sub>p-p</sub>

**Logic Input-Output Characteristics** The following specifications apply for  $V^- = 0\text{V}$  unless otherwise specified. **Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$** ; all other limits  $T_A = T_J = 25^\circ\text{C}$ .

Symbol	Parameter	Conditions	Typical (Note 10)	Limits (Note 11)	Units (Limit)
<b>TTL CLOCK INPUT, CLK R PIN (Note 9)</b>					
	TTL CLK R Pin Input Voltage Logic "1" Logic "0"	$V^+ = +5\text{V}$ $V^- = -5\text{V}$		$2.0 / 2.1$ $0.8 / 0.8$	V (min) V (max)
	CLK R Input Voltage Logic "1" Logic "0"	$V^+ = +2.5\text{V}$ $V^- = -2.5\text{V}$		$2.0 / 2.0$ $0.6 / 0.4$	V (min) V (max)
	Maximum Leakage Current at CLK R Pin		2.0		$\mu\text{A}$
<b>SCHMITT TRIGGER</b>					
$V_{T+}$	Positive Going Input Threshold Voltage CLK IN Pin	$V^+ = +10\text{V}$		$6.1 / 6.0$ $8.8 / 8.9$	V (min) V (max)
		$V^+ = +5\text{V}$		$3.0 / 2.9$ $4.3 / 4.4$	V (min) V (max)

**Logic Input-Output Characteristics** (Continued) The following specifications apply for  $V^- = 0V$  unless otherwise specified. **Boldface limits apply for  $T_A = T_J = T_{MIN}$  to  $T_{MAX}$ ; all other limits  $T_A = T_J = 25^\circ C$ .**

Symbol	Parameter	Conditions	Typical (Note 10)	Limits (Note 11)	Units (Limit)
<b>SCHMITT TRIGGER (Continued)</b>					
$V_{T-}$	Negative Going Input Threshold Voltage CLK IN Pin	$V^+ = +10V$		1.4 / <b>1.3</b> 3.8 / <b>3.9</b>	V (min) V (max)
		$V^+ = +5V$		0.7 / <b>0.8</b> 1.9 / <b>2.0</b>	V (min) V (max)
$V_{T+} - V_{T-}$	Hysteresis CLK IN Pin	$V^+ = +10V$		2.3 / <b>2.1</b> 7.4 / <b>7.6</b>	V (min) V (max)
		$V^+ = +5V$		1.1 / <b>0.9</b> 3.6 / <b>3.8</b>	V (min) V (max)
	Logical "1" Output Voltage CLK R Pin	$I_O = -10 \mu A$ $V^+ = +10V$ $V^+ = +5V$		9.1 / <b>9.0</b> 4.6 / <b>4.5</b>	V (min) V (min)
	Logical "0" Output Voltage CLK R Pin	$I_O = -10 \mu A$ $V^+ = +10V$ $V^+ = +5V$		0.9 / <b>1.0</b> 0.4 / <b>0.5</b>	V (max) V (max)
	Output Source Current CLK R Pin	CLK R to $V^-$ $V^+ = +10V$ $V^+ = +5V$		4.9 / <b>3.7</b> 1.6 / <b>1.2</b>	mA (min) mA (min)
	Output Sink Current CLK R Pin	CLK R to $V^+$ $V^+ = +10V$ $V^+ = +5V$		4.9 / <b>3.7</b> 1.6 / <b>1.2</b>	mA (min) mA (min)

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating range.

Note 2: All voltages are specified with respect to ground.

Note 3: The filter's cutoff frequency is defined as the frequency where the magnitude response is 3.01 dB less than the DC gain of the filter.

Note 4: For  $\pm 5V$  supplies the dynamic range is referenced to  $2.82 V_{rms}$  (3.7V peak) where the wideband noise over a 20 kHz bandwidth is typically  $100 \mu V_{rms}$  for the LMF40. For  $\pm 2.5V$  supplies the dynamic range is referenced to  $0.848 V_{rms}$  (1.2V peak) where the wideband noise over a 20 kHz bandwidth is typically  $75 \mu V_{rms}$  for the LMF40.

Note 5: The specifications for the LMF40 have been given for a clock frequency ( $f_{CLK}$ ) of 500 kHz at  $\pm 5V$  and 250 kHz at  $\pm 2.5V$ . Above the clock frequency the cutoff frequency begins to deviate from the specified error band of  $\pm 0.8\%$  over the temperature range, but the filter still maintains its magnitude characteristics. See Application Information, Section 1.4.

Note 6: The filter's magnitude response is tested at the cutoff frequency,  $f_c$ ,  $f_2 = 2 f_c$ , and at three other two additional frequencies.

Note 7: For simplicity all logic levels have been referenced to  $V^- = 0V$  (except for the TTL input logic levels). The logic levels will scale accordingly for  $\pm 5V$  and  $\pm 2.5V$  supplies.

Note 8: The short circuit source current is measured by forcing the output that is being tested to its maximum positive swing and then shorting that output to the negative supply. The short circuit sink current is measured by forcing the output that is being tested to its maximum negative voltage and then shorting that output to the positive supply. These are worst case conditions.

Note 9: The LMF40 is operated with symmetrical supplies and L Sh is tied to ground.

Note 10: Typicals are at  $T_J = 25^\circ C$  and represent the most likely parametric norm.

Note 11: Guaranteed to National's AOCQ (Average Outgoing Quality Level).

Note 12: Human body model; 100 pF discharged through a 1.5 k $\Omega$  resistor.

Note 13: When the input voltage ( $V_{IN}$ ) at any pin exceeds the power supply voltages ( $V_{IN} < V^-$  or  $V_{IN} > V^+$ ) the absolute value of the current at that pin should be limited to 5 mA or less. The 20 mA package input current limit the number of pins that can exceed the power supply voltages with 5 mA current limit to four.

Note 14: The maximum power dissipation must be de-rated at elevated temperatures and is dictated by  $T_{JMAX}$ ,  $\theta_{JA}$ , and the ambient temperature  $T_A$ . The maximum allowable power dissipation is  $P_D = (T_{JMAX} - T_A)/\theta_{JA}$  or the number given in the Absolute Maximum Ratings, whichever is lower. For the LMF40,  $T_{JMAX} = 125^\circ C$ , and the typical junction-to-ambient thermal resistance, when board mounted, is  $67^\circ C/W$  for the LMF40CIN,  $82^\circ C/W$  for the LMF40CJ and LMF40CML, and  $78^\circ C/W$  for the LMF40CRW.

Note 15: In popular usage the term cutoff frequency defines that frequency at which a filter's gain drops 3.01 dB below its DC value. Equations (2) and (3) and design example 2.1, however, use the term cutoff frequency ( $f_c$ ) to define that frequency at which a filter's gain drops by a variable amount as determined from the given design specifications.

Note 16: See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices or see the section titled "Surface Mount" in the Linear Data Book.

Note 17: The nominal ratio of the clock frequency to the low-pass cutoff frequency is internally set to 50-to-1 (LMF40-50) or 100-to-1 (LMF40-100).



ISO122

## Precision Lowest Cost ISOLATION AMPLIFIER

### FEATURES

- 100% TESTED FOR HIGH-VOLTAGE BREAKDOWN
- RATED 1500Vrms
- HIGH IMR: 140dB at 60Hz
- BIPOLAR OPERATION:  $V_o = \pm 10V$
- 16-PIN PLASTIC DIP AND 28-LEAD SOIC
- EASE OF USE: Fixed Unity Gain Configuration
- 0.020% max NONLINEARITY
- $\pm 4.5V$  to  $\pm 18V$  SUPPLY RANGE

### APPLICATIONS

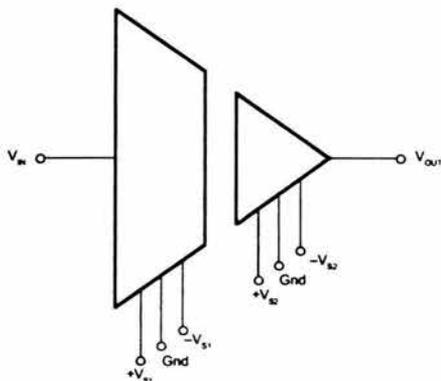
- INDUSTRIAL PROCESS CONTROL: Transducer Isolator, Isolator for Thermocouples, RTDs, Pressure Bridges, and Flow Meters, 4mA to 20mA Loop Isolation
- GROUND LOOP ELIMINATION
- MOTOR AND SCR CONTROL
- POWER MONITORING
- PC-BASED DATA ACQUISITION
- TEST EQUIPMENT

### DESCRIPTION

The ISO122 is a precision isolation amplifier incorporating a novel duty cycle modulation-demodulation technique. The signal is transmitted digitally across a 2pF differential capacitive barrier. With digital modulation the barrier characteristics do not affect signal integrity, resulting in excellent reliability and good high frequency transient immunity across the barrier. Both barrier capacitors are imbedded in the plastic body of the package.

The ISO122 is easy to use. No external components are required for operation. The key specifications are 0.020% max nonlinearity, 50kHz signal bandwidth, and  $200\mu V/^\circ C$   $V_{OS}$  drift. A power supply range of  $\pm 4.5V$  to  $\pm 18V$  and quiescent currents of  $\pm 5.0mA$  on  $V_{S1}$  and  $\pm 5.5mA$  on  $V_{S2}$  make these amplifiers ideal for a wide range of applications.

The ISO122 is available in 16-pin plastic DIP and 28-lead plastic surface mount packages.



International Airport Industrial Park • Mailing Address: PO Box 11400 • Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd. • Tucson, AZ 85706  
Tel: (520) 746-1111 • Tlx: 910-652-1111 • Cable: BURRCORP • Telex: 005-6491 • FAX: (520) 880-1510 • Immediate Product Info: (800) 548-6132

# SPECIFICATIONS

At  $T_A = +25^\circ\text{C}$ ,  $V_{S1} = V_{S2} = \pm 15\text{V}$ , and  $R_L = 2\text{k}\Omega$  unless otherwise noted.

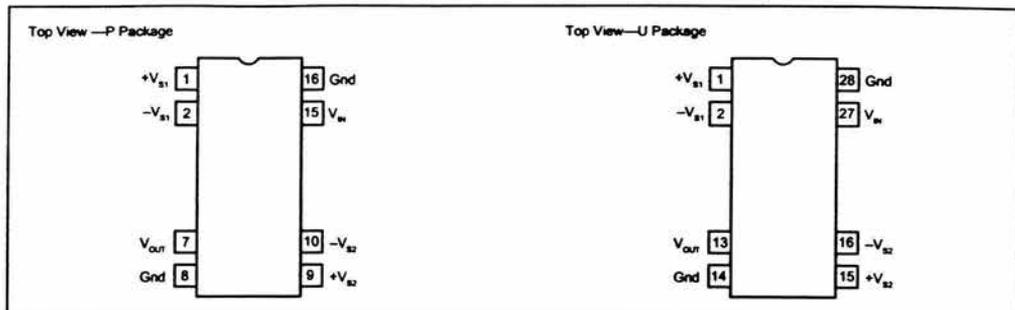
PARAMETER	CONDITIONS	ISO122P/U			ISO122JP/UJ			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
<b>ISOLATION</b> Voltage Rated Continuous AC 60Hz 100% Test (1) Isolation Mode Rejection Barrier Impedance Leakage Current at 60Hz	1s, 5pc PD 60Hz $V_{S0} = 240\text{Vrms}$	1500 2400	140 $10^{14} \parallel 2$ 0.18	0.5	*	*	*	VAC VAC dB $\Omega \parallel \text{pF}$ $\mu\text{Arms}$
<b>GAIN</b> Nominal Gain Gain Error Gain vs Temperature Nonlinearity(2)	$V_O = \pm 10\text{V}$		1 $\pm 0.05$ $\pm 10$ $\pm 0.016$	$\pm 0.50$		*	*	V/V %FSR ppm/°C %FSR
<b>INPUT OFFSET VOLTAGE</b> Initial Offset vs Temperature vs Supply Noise			$\pm 20$ $\pm 200$ $\pm 2$ 4	$\pm 50$		*	*	mV $\mu\text{V}/^\circ\text{C}$ mV/V $\mu\text{V}/\text{Hz}$
<b>INPUT</b> Voltage Range Resistance		$\pm 10$	$\pm 12.5$ 200		*	*	*	V k $\Omega$
<b>OUTPUT</b> Voltage Range Current Drive Capacitive Load Drive Ripple Voltage(3)		$\pm 10$ $\pm 5$	$\pm 12.5$ $\pm 15$ 0.1 20		*	*	*	V mA $\mu\text{F}$ mVp-p
<b>FREQUENCY RESPONSE</b> Small Signal Bandwidth Slew Rate Settling Time 0.1% 0.01% Overload Recover Time	$V_O = \pm 10\text{V}$		50 2 50 350 150		*	*	*	kHz V/ $\mu\text{s}$ $\mu\text{s}$ $\mu\text{s}$ $\mu\text{s}$
<b>POWER SUPPLIES</b> Rated Voltage Voltage Range Quiescent Current: $V_{S1}$ $V_{S2}$		$\pm 4.5$	$\pm 15$ $\pm 5.0$ $\pm 5.5$	$\pm 18$ $\pm 7.0$ $\pm 7.0$	*	*	*	V V mA mA
<b>TEMPERATURE RANGE</b> Specification Operating Storage $\theta_{JA}$ $\theta_{JC}$		-25 -25 -40	100 65	+85 +85 +85	*	*	*	°C °C °C °C/W °C/W

\* Specification same as ISO122P/U.

NOTES: (1) Tested at 1.6 X rated, fail on 5pc partial discharge. (2) Nonlinearity is the peak deviation of the output voltage from the best-fit straight line. It is expressed as the ratio of deviation to FSR. (3) Ripple frequency is at carrier frequency (500kHz).

The information provided herein is believed to be reliable; however, BURR-BROWN assumes no responsibility for inaccuracies or omissions. BURR-BROWN assumes no responsibility for the use of this information, and all use of such information shall be entirely at the user's own risk. Prices and specifications are subject to change without notice. No patent rights or licenses to any of the circuits described herein are implied or granted to any third party. BURR-BROWN does not authorize or warrant any BURR-BROWN product for use in life support devices and/or systems.

## CONNECTION DIAGRAM



### PACKAGE INFORMATION<sup>(1)</sup>

MODEL	PACKAGE	PACKAGE DRAWING NUMBER
ISO122P	16-Pin Plastic DIP	238
ISO122JP	16-Pin Plastic DIP	238
ISO122JU	28-Pin Plastic SOIC	217-1
ISO122JU	28-Pin Plastic SOIC	217-1

NOTE: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix D of Burr-Brown IC Data Book.

### ABSOLUTE MAXIMUM RATINGS

Supply Voltage .....	±18V
$V_w$ .....	±100V
Continuous Isolation Voltage .....	1500Vrms
Junction Temperature .....	+150°C
Storage Temperature .....	+85°C
Lead Temperature (soldering, 10s) .....	+300°C
Output Short to Common .....	Continuous

### ORDERING INFORMATION

MODEL	PACKAGE	NONLINEARITY MAX %FSR
ISO122P	Plastic DIP	±0.020
ISO122JP	Plastic DIP	±0.050
ISO122JU	Plastic SOIC	±0.020
ISO122JU	Plastic SOIC	±0.050



ELECTRONICS, INC.  
44 FARRAND STREET  
BLOOMFIELD, NJ 07003  
(973) 748-5089

## NTE3092 Optoisolator Open Collector, NPN Transistor Output

### Features:

- High Isolation Voltage
- High Speed:  $t_{PHL} = 0.2\mu s$ ,  $t_{PLH} = 1.0\mu s$  (Typ)
- Current Transfer Ratio: 19% Min

### Applications:

- Digital Logic Isolation
- Line Receiver Feedback Control
- Power Supply Control
- Switching Power Supply
- Transistor Inverter

### Absolute Maximum Ratings: ( $T_A = +25^\circ C$ unless otherwise specified)

#### Input LED

Forward Current, $I_F$ .....	25mA
Derate Above $70^\circ C$ .....	0.8mA/ $^\circ C$
Pulsed Forward Current (Pulse Width = 1ms, Duty Cycle = 50%), $I_{FP}$ .....	50mA
Derate Above $70^\circ C$ .....	1.6mA/ $^\circ C$
Total Pulsed Forward Current (Pulse Width = 1s, 300pps), $I_{FPT}$ .....	1A
Reverse Voltage, $V_R$ .....	5V
Diode Power Dissipation, $P_D$ .....	45mW
Derate Above $70^\circ C$ .....	0.9mW/ $^\circ C$

#### Detector

Output Current, $I_O$ .....	8mA
Peak Output Current, $I_{OP}$ .....	16mA
Emitter-Base Reverse Voltage, $V_{EB}$ .....	5V
Supply Voltage, $V_{CC}$ .....	-0.5 to 15V
Output Voltage, $V_O$ .....	-0.5 to 15V
Base Current, $I_B$ .....	5mA
Output Power Dissipation, $P_D$ .....	100mW
Derate Above $70^\circ C$ .....	2mW/ $^\circ C$

#### Coupled

Operating Temperature Range, $T_{opr}$ .....	$-55^\circ$ to $+100^\circ C$
Storage Temperature Range, $T_{stg}$ .....	$-55^\circ$ to $+125^\circ C$

**Electrical Characteristics:** ( $T_A = 0^\circ$  to  $+70^\circ\text{C}$ , Note 1 unless otherwise specified)

Parameter	Symbol	Test Conditions	Min	Typ	Max	Unit
Current Transfer Ratio	CTR	$V_{CC} = 4.5\text{V}$ , $I_F = 16\text{mA}$ , $V_O = 0.4\text{V}$ , $T_A = +25^\circ\text{C}$ , Note 2	19	24	–	%
		$V_{CC} = 4.5\text{V}$ , $I_F = 16\text{mA}$ , $V_O = 0.5\text{V}$ , Note 2	15	21	–	%
Logic Low Output Voltage	$V_{OL}$	$V_{CC} = 4.5\text{V}$ , $I_F = 16\text{mA}$ , $I_O = 2.4\text{mA}$	–	0.1	0.4	V
Logic High Output Current	$I_{OH}$	$I_F = 0\text{mA}$ , $V_O = V_{CC} = 5.5\text{V}$ , $T_A = +25^\circ\text{C}$	–	3	500	nA
		$I_F = 0\text{mA}$ , $V_O = V_{CC} = 15\text{V}$ , $T_A = +25^\circ\text{C}$	–	0.1	100	$\mu\text{A}$
		$I_F = 0\text{mA}$ , $V_O = V_{CC} = 15\text{V}$	–	–	250	$\mu\text{A}$
Logic Low Supply Current	$I_{CCL}$	$I_F = 16\text{mA}$ , $V_O = \text{Open}$ , $V_{CC} = 15\text{V}$	–	40	–	$\mu\text{A}$
Logic High Supply Current	$I_{CCH}$	$I_F = 0\text{mA}$ , $V_O = \text{Open}$ , $V_{CC} = 15\text{V}$ , $T_A = +25^\circ\text{C}$	–	0.01	1.0	$\mu\text{A}$
		$I_F = 0\text{mA}$ , $V_O = \text{Open}$ , $V_{CC} = 15\text{V}$	–	–	2.0	$\mu\text{A}$
Input Forward Voltage	$V_F$	$I_F = 16\text{mA}$ , $T_A = +25^\circ\text{C}$	–	1.65	1.7	V
Temperature Coefficient of Forward Voltage		$I_F = 16\text{mA}$	–	–1.9	–	$\text{mV}/^\circ\text{C}$
Input Reverse Breakdown Voltage	$V_{(BR)R}$	$I_R = 10\mu\text{A}$ , $T_A = +25^\circ\text{C}$	5	–	–	V
Input Capacitance	$C_{IN}$	$V_F = 0$ , $f = 1\text{MHz}$	–	60	–	pF
Input–Output Insulation Leakage Current	$I_{L-O}$	45% Relative Humidity, $t = 5\text{s}$ , $V_{L-O} = 3000\text{V}_{\text{dc}}$ , $T_A = +25^\circ\text{C}$ , Note 3	–	–	1.0	$\mu\text{A}$
Resistance (Input–Output)	$R_{L-O}$	$V_{L-O} = 500\text{V}_{\text{dc}}$ , Note 3	–	$10^{12}$	–	$\Omega$
Capacitance (Input–Output)	$C_{L-O}$	$f = 1\text{MHz}$ , Note 3	–	0.6	–	pF
Transistor DC Current Gain	$h_{FE}$	$V_O = 5\text{V}$ , $I_O = 3\text{mA}$	–	80	–	

Note 1. All typicals are at  $T_A = +25^\circ\text{C}$ .

Note 2. DC Current Transfer Ratio is defined as the ratio of output collector current,  $I_O$ , to the forward LED input current,  $I_F$ , times 100%.

Note 3. Device is considered a two-terminal device: Pin1, Pin2, Pin3, and Pin4 shorted together and Pin8 shorted together.

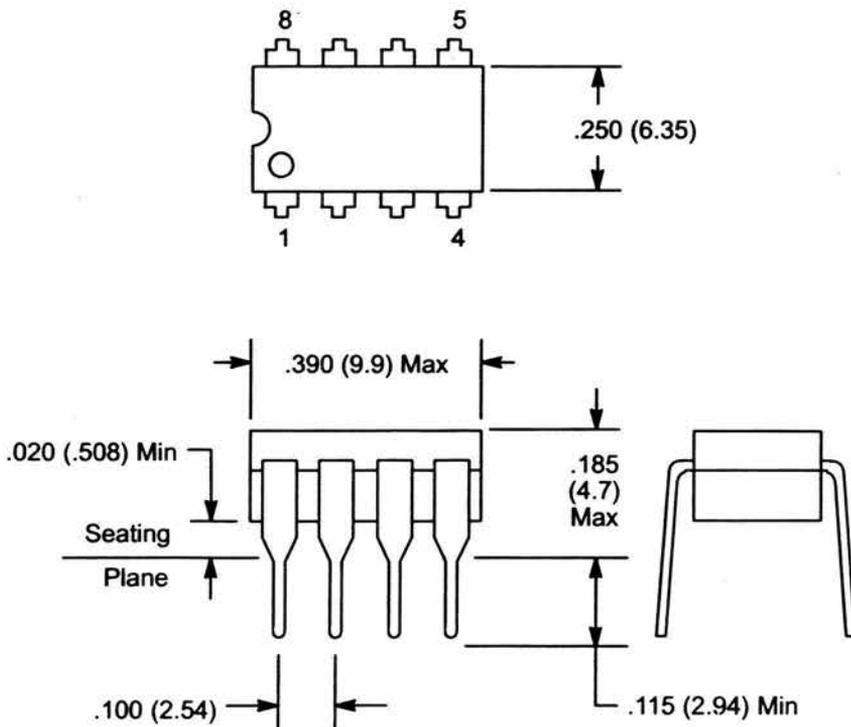
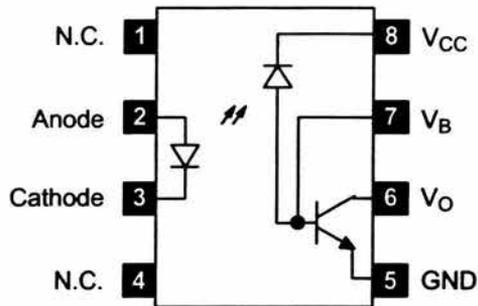
**Switching Characteristics:** ( $T_A = +25^\circ\text{C}$ ,  $V_{CC} = 5\text{V}$ ,  $I_F = 16\text{mA}$ ,  $R_L = 1.9\text{k}\Omega$  unless otherwise specified)

Parameter	Symbol	Test Conditions	Min	Typ	Max	Unit
Propagation Delay Time to Logic Low at Output	$t_{PHL}$	$R_L = 1.9\text{k}\Omega$	–	0.2	0.8	$\mu\text{s}$
Propagation Delay Time to Logic High at Output	$t_{PLH}$	$R_L = 1.9\text{k}\Omega$	–	0.5	0.8	$\mu\text{s}$
Common Mode Transient Immunity at Logic High Level Output	$CM_H$	$I_F = 0\text{mA}$ , $V_{CM} = 10\text{V}_{\text{P-P}}$ , Note 4	–	1000	–	$\text{V}/\mu\text{s}$
Common Mode Transient Immunity at Logic Low Level Output	$CM_L$	$V_{CM} = 10\text{V}_{\text{P-P}}$ , Note 4	–	–1000	–	$\text{V}/\mu\text{s}$
Bandwidth	BW	$R_L = 100\Omega$ , Note 5	–	2	–	MHz

Note 4. Common mode transient immunity in High Logic level is the maximum tolerable (positive)  $dV_{cm}/dt$  on the leading edge of the common mode pulse,  $V_{cm}$ , to assure that the output will remain in a Logic High state (i.e.,  $V_O > 2\text{V}$ ). Common mode transient immunity in the Logic Low level is the maximum tolerable (negative)  $dV_{cm}/dt$  on the trailing edge of the common mode pulse signal,  $V_{cm}$ , to assure that the output will remain in a Logic Low state (i.e.,  $V_O < 0.8\text{V}$ ).

Note 5. The frequency at which the AC output voltage is 3dB below the low frequency asymptote.

### Pin Connection Diagram



## APENDICE C

### GLOSARIO

**Apical** Relativo al Ápex o vértice de una estructura.

**Artefactos.** Son señales no deseadas debidas al sujetos o al sistema de registro.

**Astrocito** Célula neuroglial con forma de estrella que mantiene en posición a las neuronas en el cerebro y medula espinal y que une las neuronas a los vasos sanguíneos.

**Aurícula** Una de las cámaras superiores del corazón.

**Axón.** Prolongación larga, generalmente única de una célula nerviosa que propaga un impulso nervioso hacia las terminales nerviosas.

**Biopotencial.** Son voltajes iónicos producidos como resultado de la actividad electroquímica de ciertos tipos especiales e células, denominadas excitables (*ejemplo* nerviosas, musculares y algunas glándulas).

**Células Piramidales** Neuronas de la corteza cerebral cuyo cuerpo celular tiene forma de pirámide.

**Cerebelo** Porción del encéfalo situada posteriormente a la protuberancia y al bulbo raquídeo, relacionada con la coordinación de los movimientos.

**Cerebro** Los dos hemisferios del proencéfalo que constituyen la mayor parte del encéfalo.

**Cisura** Surco profundo que separa.

**Dendrita** Prolongación de una célula nerviosa que transmite un impulso nervioso hacia el cuerpo de la célula.

- Encéfalo** Masa de tejido nervioso localizado en la cavidad craneal.
- Fibrilación** Contracción breve e involuntaria de un músculo, no visible bajo la piel y que no se asocia con el movimiento del músculo afectado.
- Fisura** Surco, pliegue o corte que puede ser o normal o anormal.
- Frontal** Relativo a frente.
- Ganancia** La cantidad por la cual una señal eléctrica es incrementada o amplificada.
- Homúnculo** Representación proporcional de varias partes del cuerpo en zonas sensoriales ó motoras de la corteza cerebral.
- Inión** Punto mas prominente de la protuberancia occipital del cráneo, se usa emplea como punto cráneométrico fijo.
- Ion** Átomo, grupo de átomos ó moléculas que ha adquirido una carga eléctrica ganando (cationes) ó perdiendo (aniones).
- Lóbulos** Porción definida de un órgano ó una glándula limitada por fisuras, surcos ó tabiques.
- Mastoides** Proyección hacia abajo del hueso temporal, situada detrás del oído.
- Meninge** Membrana, en especial una de las que envuelven el cerebro y la medula espinal.
- Mielina** Sustancia grasa que es componente esencial de la vaina que la rodea y aísla al axón de algunas células nerviosas.

**Miocardio** Capa media y mas gruesa de la pared del corazón, compuesta de células musculares estriadas especializadas y tejido conjuntivo intersticial; cada célula posee un núcleo central, una membrana plasmática(sarcolema) y numerosas miofibrillas contráctiles separadas por cantidades variables de sarcoplasma.

**Nasión** Punto craneométrico; línea de la sutura nasofrontal.

**Neuronas** Célula nerviosa; unidad básica anatómica y funcional del sistema nervioso, encargada de la conducción de los impulsos; estructuralmente es la célula mas compleja del organismo; el sistema nervioso humano contiene unos 28 millones de neuronas.

**Niveles discretos** Niveles que tienen lugar por cantidades enteras, *ejemplo* niveles lógicos

**Occipital** Relativo a la parte posterior de la cabeza.

**Parietal** Perteneciente a la pared de una cavidad.

**Periostio** Membrana fibrosa y gruesa que cubre la superficie de los huesos, excepto en los puntos donde se articulan; en los adultos esta constituido por dos capas; la capa externa de tejido conjuntivo denso que transporta los vasos sanguíneos y nervios al hueso y la capa interna de tejido conjuntivo laxo.

**Plexiforme** Semejante a una red de nervios, venas, vasos linfáticos o que la forman

**Polimorfa** Que aparece a se presenta en muchos o varias formas morfológicas.

**Potenciales de acción** Corriente eléctrica desarrollada en un nervio, músculo u otro tejido excitable durante su actividad.

**Potenciales evocados.** Es la respuesta eléctrica del cerebro a un estímulo específico (ejemplo luminoso, auditivos y somatosensoriales.).

**Potenciales excitatorio postsináptico** Variación de potencial observada en la membrana postsináptica cuando llega a la sinapsis un impulso que tiene una influencia excitatoria; cambio local en el sentido de la despolarización.

**Potenciales inhibitorio postsináptico** Variación de potencial observada en la membrana postsináptica cuando llega a la sinapsis un impulso que tiene una influencia inhibitoria; cambio local en el sentido de la hiperpolarización.

**Q** (1ª definición) Cociente de la reactancia dividida por la resistencia, que expresa la aptitud de almacenar energía de un circuito oscilante; cuanto mayor es la Q de un condensador, inductor o circuito, mas grande será la energía almacenada.

(2ª definición) Se define como el factor de calidad de un filtro y se expresa por la ecuación:

$$Q = \frac{f_0}{Bw} \quad \text{donde } f_0 \text{ es la frecuencia de corte y } Bw \text{ es el ancho de banda}$$

**Sinapsis** Unión entre células nerviosas; existe una brecha sináptica de alrededor de una millonésima de pulgada, a través de la que debe pasar un impulso nervioso para poder ser transmitido de una célula nerviosa a otra; esta transmisión se efectúa mediante la liberación de unas sustancia transmisora.

**Somático** Del cuerpo o perteneciente a el.

**Subcortical** Debajo de la corteza.

**Tejido** Masa de células similares y sustancias que las rodean.

**Tejido adiposo** Tejido conjuntivo compuesto células grasas agrupadas y rodeadas por fibras reticulares.

**Tejido conectivo** Vea tejido conjuntivo.

**Tejido conjuntivo** Término general que designa cualquiera de los tejidos de sostén que conectan o unen diversas partes del cuerpo, salvo el sistema nervioso; también denominado tejido conectivo y tejido intersticial.

**Temporal** Relativo a los lados de la cabeza o sienes.

**Ventrículo** Cavidad, especialmente del corazón o del cerebro.

**Vértex** La porción más superior de la cabeza.

## INDICE

### A

Amplificador auxiliar	31
Amplificador de tercer electrodo	29
Amplificador ideal	33
Amplificadores de aislamiento	45
opticos	46
por capacitor	46
por transformador	45
Aplicación clinica	2
Artefactos	14
Astrositos	13
Atenuador balanceado	53
tipo $\pi$	56
tipo t	56
en cascada	54
parámetro K del ..	57
Axon	11, 12

### B

Barrera de aislamiento	44
Berger, Hans	2
Buffer	74

### C

Capacidad electrogénica	9
Características del amplificador de instrumentación	40
Carton, Richard	2
Cerebelo	4

Cerebro	4
Cisura de rolando	18
Contador asíncrono	72
Continuidad ohmica	44
Corriente de desplazamiento	32
Cortex	4
Corteza cerebral	5

### D

Demultiplexor analógico	74
Dendritas	11, 12
Derivación	26
Diodo Pin	66

### E

Electrocardiograma	1
Electrocorticograma	23
Electroencefalograma	1, 3
Estimulación eléctrica	50
Etapas diferencial	33

### F

Filtro Bessel	147
Filtro Butterworth	47, 75
Filtro Cheyshev	47
Filtro con cristal de cuarzo	47
Filtro de ceramica	47
Filtro de elementos pasivos	47
Filtro pasa altas	47

Filtro pasa bajas	47	<b>M</b>	
Filtro rechaza-banda	47	Medula espinal	4
Filtro SAW	47	Membrana celular	11
Fisuras	7	Mielina	12
Flip Flop JK	73	Montaje	26
Frecuencia de corte pasabajas	62	Longitudinal	26
Frecuencia de corte rechaza-banda	69	Trasversal	26
Frecuencia de oscilación	72	Multiplexor analógico	66
<b>G</b>		<b>N</b>	
Galvani, Luis	2	Nasion	18
Ganancia CMRR	35	Nervios	7
Ganancia del amplificador de instrumentación	44	<b>O</b>	
Ganancia del amplificador no inversor	64, 77	Olfato	8
Generador	10	Onda alfa	14
Gusto	8	Onda beta	14
		Onda delta	15
		Onda theta	15
<b>H</b>		Ondas cerebrales	1
Homúnculo	7		
		<b>P</b>	
<b>L</b>		Plano coronal	17
Lóbulo frontal	7	Plano sagital	17
Lóbulo occipital	8	Plano transverso	17
Lóbulo parietal	6	Punto preauricular	18
Lóbulo temporal	8		

**R**

Registro	
Bipolar	25
Monopolar	25
Referencial	25
Reguladores de voltaje positivo	79
Reguladores de voltaje negativo	79
Relación de rechazo a modo común	34
Resistencia interna del cuerpo	52
Ritmo Berger	3
Ruido centelleo	48
Ruido palomita de maíz	48

**S**

Seguridad eléctrica	32
Señal diferencial	30
Sinapsis	11
Sistema 10 -20	17
Sistema modificado	22

**T**

Tallo cerebral	4
Timer 555	72, 75

**V**

Vertex	18, 19, 20
Voltaje de ruido rms	49
Voltaje offset	35