



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

DISEÑO Y CONSTRUCCIÓN DE UN ADQUISIDOR DE
DATOS Y UN CODIFICADOR ANGULAR PARA LA
MEDICIÓN DE NIVEL DE AGUA

T E S I S

QUE PARA OBTENER EL TÍTULO DE
INGENIERO ELÉCTRICO ELECTRÓNICO
(ÁREA : ELECTRÓNICA)
P R E S E N T A :
I S R A E L N A V A B R A V O



DIRECTOR DE TESIS: M. en I. LAURO SANTIAGO CRUZ

MÉXICO, D.F.

2004



Universidad Nacional
Autónoma de México

Dirección General de Bibliotecas de la UNAM

Biblioteca Central



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

ESTA TESIS NO SALE
DE LA BIBLIOTECA

Dedicatoria

*A Dios por haberme
permitido llegar hasta aquí.*

*A mis padres Paulino Nava Becerril y
Argelia Bravo Gómez, porque gracias a
todo su apoyo, consejos, cariño y confianza
he logrado alcanzar esta meta.*

*A mis hermanos Heriberto, Marbella y
Fabiola, gracias por estar siempre conmigo.*

*A mi abuelita, a mis tíos y a mis
primos porque también me brindaron
su apoyo y su cariño.*

Autorizo a la
UNAM a publicar en
formato electrónico e impreso el
trabajo de mi trabajo recepcional.
NOMBRE: NAVA BRAVO ISABEL
FECHA: 07-ENERO-2004
FIRMA: 

Agradecimientos

*A la Universidad Nacional Autónoma de México
por todas las enseñanzas adquiridas.*

*Al Instituto de Ingeniería de la UNAM
por darme la oportunidad de llevar a cabo este proyecto,
en especial al M. en I. Lauro Santiago Cruz por
toda la ayuda y las enseñanzas brindadas, pero sobre
todo por ser siempre un buen amigo.*

*A todos los compañeros de servicio social y compañeros
becarios porque siempre me brindaron su apoyo en la
realización de este proyecto, pero sobre todo gracias
por ser grandes amigos.*

ÍNDICE

PRÓLOGO	I
INTRODUCCIÓN	III
I. ANTECEDENTES	1
I.1. Generalidades	1
I.2. Tipos de aforo	3
I.2.1. Aforos directos	3
I.2.2. Aforos indirectos	8
I.3. Planteamiento del problema y propuesta de solución	10
II. GENERALIDADES	15
II.1. Microcontroladores	15
II.1.1. Unidades básicas	16
II.1.2. Arquitectura	17
II.1.3. Familias de microcontroladores	18
II.2. Memorias	27
II.2.1. Capacidad	27
II.2.2. Volatilidad de la información	28
II.2.3. Forma de acceder la información	28
II.2.4. Estructura interna	29
II.3. Codificadores angulares	35
II.3.1. Tipos de Codificadores angulares	36

II.4.	Fuentes conmutadas	39
II.5.	Visualizadores	43
II.5.1.	Diodos emisores de luz	43
II.5.2.	Pantallas de cristal líquido	45
II.6.	Supercapacitores	47
II.7.	Baterías	49
II.7.1.	Pilas primarias o no recargables	49
II.7.2.	Baterías secundarias o recargables	51
II.8.	Estándares de comunicación	53
II.8.1.	RS-232	53
II.8.2.	IrDA	55
II.8.3.	SDI-12	60
II.8.4.	I ² C	63
III.	ANÁLISIS Y DISEÑO DEL SISTEMA	67
III.1.	Especificaciones del sistema	67
III.2.	Descripción general del sistema	69
III.3.	Consideraciones sobre el diseño en bajo consumo	73
III.4.	Hardware del sistema	83
III.4.1.	Arquitectura AVR	87
III.4.2.	Módulo transductor de la señal de entrada	112
III.4.3.	Módulo de despliegue de información	117
III.4.4.	Módulo de elevación de voltaje	120
III.4.5.	Módulo de detección de presencia	122
III.4.6.	Módulo del respaldo de información	128
III.4.7.	Módulo de almacenamiento de la información	132
III.4.8.	Módulos de comunicación	134
III.4.9.	Interfaz IrDA	139

III.5. Software del sistema	144
III.5.1. Software del microcontrolador	145
III.5.2. Software de la computadora	171
IV. CONSTRUCCIÓN Y PRUEBAS	183
IV.1. Diseño de los impresos	183
IV.1.1. Tarjeta principal	185
IV.1.2. Tarjeta de la interfaz IrDA	195
IV.1.3. Tarjeta del codificador angular	196
IV.2. Pruebas	197
V. RESULTADOS Y CONCLUSIONES	
V.1. Resultados	201
V.2. Conclusiones	203
V.3. Recomendaciones	204
BIBLIOGRAFÍA	207
APÉNDICES	
Apéndice A: Glosario	A-1
Apéndice B: Manejo de componentes de montaje superficial	B-1
Apéndice C: Fotografías del prototipo	D-1

ÍNDICE DE FIGURAS

CAPITULO I

Figura 1.1.	Estación de aforo indirecto	2
Figura 1.2.	Sección transversal	4
Figura 1.3.	Molinete tipo <i>Price</i>	4
Figura 1.4.	Molinete con contrapeso	5
Figura 1.5.	Aforo de vertido constante	6
Figura 1.6.	Aforo de vertido único o de integración	7
Figura 1.7.	Limnógrafo mecánico vertical	9

CAPITULO II

Figura 2.1.	Clasificación de las memorias de acuerdo a su estructura interna	30
Figura 2.2.	Tiempo de acceso de una memoria de acceso aleatorio	31
Figura 2.3.	Señales de una memoria de acceso aleatorio durante un ciclo de escritura	32
Figura 2.4.	Diagrama de bloques de una memoria de acceso serie	34
Figura 2.5.	Diferentes tipos de codificadores angulares	35
Figura 2.6.	Disco de un codificador angular	35
Figura 2.7.	Diagrama de tiempos de la salida de un codificador angular incremental	37
Figura 2.8.	Circuito recomendado para el codificador angular de contacto de salida absoluta.	37
Figura 2.9.	Diagrama de control típico para codificadores angulares absolutos	38
Figura 2.10.	Codificador angular óptico	39
Figura 2.11.	Principales bloques en una fuente de voltaje lineal	40
Figura 2.12.	Principales etapas de la regulación conmutada	41
Figura 2.13.	Aspecto físico de distintos tipos de LEDs	43
Figura 2.14.	Displays de 7 segmentos, de matriz de puntos y alfanumérico construidos con LEDs	44
Figura 2.15.	Fenómeno de electroluminiscencia	44

Figura 2.16.	Funcionamiento del cristal líquido	46
Figura 2.17.	Pantalla LCD de 3 dígitos y $\frac{1}{2}$	46
Figura 2.18.	Aspecto físico de algunos supercapacitores	48
Figura 2.19.	Estructura interna de un supercapacitor	48
Figura 2.20.	Estructura interna de una batería de carbón zinc	49
Figura 2.21.	Estructura interna de una batería alcalina	50
Figura 2.22.	Conectores DB-9 y DB-25 para comunicación RS-232	54
Figura 2.23.	Arquitectura IrDA	56
Figura 2.24.	Esquemas de modulación IrDA para datos SIR y FIR	57
Figura 2.25.	Interfaz eléctrica SDI-12	61
Figura 2.26.	Ejemplo de una red I ² C	64
Figura 2.27.	Transmisión de datos I ² C	65

CAPITULO III

Figura 3.1.	Módulos que componen el sistema de medición de nivel de agua	70
Figura 3.2.	Desempeño del servicio típico de una batería alcalina tamaño C	74
Figura 3.3.	Potencia dinámica consumida por un C.I	76
Figura 3.4.	Arquitectura del microcontrolador AVR	88
Figura 3.5.	Conexiones del oscilador con cristal de cuarzo o resonador	90
Figura 3.6.	Configuración de reloj externo RC	90
Figura 3.7.	Mapa de memoria de programa del microcontrolador	91
Figura 3.8.	Organización de la memoria de datos del microcontrolador	92
Figura 3.9.	Registros de trabajo de propósito general de la arquitectura AVR	94
Figura 3.10.	Paralelismo entre la lectura y ejecución de las instrucciones de la arquitectura AVR	95
Figura 3.11.	Operación de la ALU en un ciclo de reloj	96
Figura 3.12.	Ciclos de acceso a los datos en memoria SRAM interna	96
Figura 3.13.	Registro de estados del microcontrolador AVR	97
Figura 3.14.	Muestreo de la recepción de datos de la UART	107
Figura 3.15.	Configuración de bus serial de dos hilos	107
Figura 3.16.	Sistema flotador – polea – contrapeso	113

Figura 3.17.	Conexión entre el microcontrolador y el codificador angular	115
Figura 3.18.	Señal enviada a la terminal de habilitación del codificador angular	116
Figura 3.19.	Salida de segmentos y <i>backplane</i>	118
Figura 3.20.	Interfaz microcontrolador – manejador – <i>display</i>	119
Figura 3.21.	Configuración de la fuente elevadora de voltaje	121
Figura 3.22.	Sistema simplificado de transmisión recepción infrarrojo	123
Figura 3.23.	Configuraciones básicas de detección infrarroja	124
Figura 3.24.	Configuración básica de transmisión infrarroja	125
Figura 3.25.	Esquema básico de recepción de infrarrojo	126
Figura 3.26.	Filtro amplificador infrarrojo	127
Figura 3.27.	Corriente vs. Tiempo de respaldo	129
Figura 3.28.	Diagrama de bloques del módulo de respaldo de información	131
Figura 3.29.	Bus I ² C de almacenamiento de la información	133
Figura 3.30.	Componentes de la comunicación RS-232	135
Figura 3.31.	Circuito de protección SDI-12	136
Figura 3.32.	Aspecto físico y diagrama eléctrico del transreceptor infrarrojo	138
Figura 3.33.	Diagrama de bloques de la interfaz IrDA/RS-232	140
Figura 3.34.	Arquitectura del microcontrolador de la interfaz infrarroja	142
Figura 3.35.	Diagrama de bloques funcional del transmisor receptor infrarrojo	143
Figura 3.36.	Diagrama de flujo general de operación del sistema	146
Figura 3.37.	Mensaje de inicio del sistema de medición de nivel de agua	149
Figura 3.38.	Mensaje de error de lectura del codificador angular	152
Figura 3.39.	Subrutina de lectura del codificador angular	153
Figura 3.40.	Detector de presencia infrarrojo sin activación del receptor	156
Figura 3.41.	Activación del detector de presencia	157
Figura 3.42.	Subrutina del reloj de tiempo real	159
Figura 3.43.	Distribución de segmentos de la pantalla de cristal líquido	161
Figura 3.44.	Tiempos del manejador de la pantalla de cristal líquido	161
Figura 3.45.	Subrutina de desplegado de información	162
Figura 3.46.	Subrutina de comunicación serial RS-232	165
Figura 3.47.	Diagrama de flujo de la subrutina de comunicación SDI-12	167

Figura 3.48	Modulación UART – SIR IrDA	169
Figura 3.49	Señal IrDA demodulada	169
Figura 3.50	Subrutina de comunicación infrarroja	170
Figura 3.51	Inicio del programa de comunicación con la PC	172
Figura 3.52	Configuración de puertos y medio de comunicación	173
Figura 3.53	Mensaje de puerto no disponible	173
Figura 3.54	Enlace correcto e incorrecto	174
Figura 3.55	Inicialización, lectura y grabado de parámetros del sistema	174
Figura 3.56	Advertencia sobre datos no válidos introducidos	175
Figura 3.57	Selección del intervalo de almacenamiento de datos del sistema	175
Figura 3.58.	Modificación de la fecha de la PC	176
Figura 3.59	Obtención de la información almacenada en el sistema	177
Figura 3.60	Ventana de progreso en la adquisición de datos	178
Figura 3.61	Base de datos en formato de texto	179
Figura 3.62	Base de datos creada por el programa en Excel	180

CAPITULO IV

Figura 4.1	Conexión incorrecta del capacitor de desacoplo del uC	185
Figura 4.2	Desacoplamiento con inductor y capacitor	186
Figura 4.3	Conexión de la interfaz ISP	188
Figura 4.4	Circuito de protección de la terminal de reset	189
Figura 4.5	Conexiones analógicas del microcontrolador	190
Figura 4.6	Tarjeta de circuito impreso principal. (a) Pistas superiores; (b) Distribución de componentes	193
Figura 4.7	Tarjeta de circuito impreso principal. (a) Pistas inferiores; (b) Distribución de componentes	194
Figura 4.8	Tarjeta de circuito impreso para la interfaz IrDA, vista superior	195
Figura 4.9	Tarjeta de circuito impreso de la interfaz IrDA, vista inferior	196
Figura 4.10	Tarjeta de circuito impreso del codificador angular	196

APÉNDICE B

Figura B1	Adaptación del cautín para soldado de componentes de montaje superficial	B-2
Figura B2	Superficies de contacto en un una producción comercial	B-3
Figura B3	Adecuación de las superficies de contacto	B-4
Figura B4	Corto circuito no intencional producido por la soldadura	B-5

APÉNDICE C

Figura C1	Primer prototipo construido, versión de 5 Volts	C-2
Figura C2	Segundo prototipo construido, versión de 3 Volts	C-2
Figura C3	Primer prototipo de la interfaz IrDA	C-3
Figura C4	Codificador angular acoplado a la polea	C-3

ÍNDICE DE TABLAS

Tabla 2.1	Características principales de la familia AVR de ATMÉL	20
Tabla 2.2	Identificación de terminales para conectores RS-232	55
Tabla 2.3	Niveles de voltaje y lógica para los datos seriales SDI-12	62
Tabla 2.4	Formato de los datos SDI-12	63
Tabla 3.1	Especificaciones técnicas del medidor de nivel de agua	69
Tabla 3.2	Algunos amplificadores operacionales de bajo consumo	82
Tabla 3.3	Tabla de comparación entre microcontroladores AVR y PIC	86
Tabla 3.4	Vectores de interrupción del microcontrolador AVR	99
Tabla 3.5	Consumo de corriente del microcontrolador en modo de bajo consumo	104
Tabla 3.6	Configuración del puerto A	110
Tabla 3.7	Funciones alternas del puerto B	110
Tabla 3.8	Funciones alternas del puerto C	111
Tabla 3.9	Funciones alternas del puerto D	112
Tabla 3.10	Configuración inicial del puerto A	148
Tabla 3.11	Configuración inicial del puerto C	148
Tabla 3.12	Configuración inicial del puerto D	149
Tabla 3.13	Comandos de modificación de parámetros	164
Tabla 4.1	Corriente de descarga promedio del equipo	199

PRÓLOGO

Las condiciones actuales y futuras del uso y distribución del agua, cada vez más complejas, exigen la optimización de la gestión de los servicios hidrométricos. Aumentando de esta forma la cantidad y la calidad de los datos medidos, lo que hace necesario modernizar los instrumentos y procedimientos de tratamiento de la información mediante la incorporación de técnicas de medición digitales y transmisión de datos.

Estos datos que constituyen la base para el diseño de cualquier tipo de desarrollo hidráulico y de obras fluviales, permiten, además, entregar información acerca de la disponibilidad de los recursos hidráulicos, la que se utiliza en el otorgamiento de derechos de aprovechamiento y en general en la gestión, distribución y uso del agua entre los diferentes y variados usuarios.

La importancia del agua en la vida y desarrollo de las personas y agrupaciones humanas, y las características irregulares de distribución espacial y temporal de dicho elemento, han sido factores decisivos que han motivado a las diversas sociedades a realizar intentos para evaluar su cantidad y pronosticar su comportamiento.

Conociendo estas necesidades, se desarrolló, en conjunto con una compañía que fabrica equipo mecánico de monitoreo hidrológico, un dispositivo electrónico de medición de niveles de agua, para realizar aforos en ríos. El dispositivo desarrollado posee la capacidad de almacenar la información en memoria no volátil, misma que puede ser enviada a una computadora personal mediante diferentes protocolos de comunicación para el análisis de los datos.

Además de los datos de nivel de agua, se almacenan en la memoria del dispositivo otras variables que permitirán un mejor análisis del caudal del río donde se realice el aforo. Una característica importante con la que debía cumplir el equipo es el operar completamente con baterías, por la naturaleza de las estaciones donde se llevan a cabo los aforos, pues son lugares donde generalmente no se cuenta con tomas de corriente. Esto obligaba a desarrollar un equipo con muy bajo consumo de energía, que le permitiera un tiempo de autonomía lo mayor posible, puesto que su operación es constante durante las 24 horas del día.

El diseño del equipo involucra una parte de *hardware* y otra de *software*, las cuales deben trabajar en conjunto para lograr una operación óptima del sistema. Ambas partes fueron desarrolladas completamente en la Coordinación de Instrumentación del Instituto de Ingeniería de la UNAM.

El poder desarrollar tecnología propia, para satisfacer estas necesidades de medición, se traduce en menores costos de adquisición y soporte técnico, debido al conocimiento que se alcanza sobre ella; además de contribuir al desarrollo de tecnología nacional de punta que sustituya a la de importación.

El limnógrafo electrónico está terminado, y se ha sometido a distintas pruebas de funcionamiento, superándose todas satisfactoriamente. El presente trabajo escrito describe conceptos básicos sobre los tipos de aforo que existen y su finalidad, características generales de los componentes empleados, las etapas en el diseño del *hardware* y del *software* del sistema y la construcción del equipo, hasta llegar al prototipo final.

Israel Nava Bravo

INTRODUCCIÓN

El Instituto de Ingeniería de la Universidad Nacional Autónoma de México es el centro de investigación en diversas áreas de la ingeniería más productivo del país. Es una comunidad de aproximadamente 900 personas, a saber: investigadores, estudiantes de ingeniería que realizan trabajos de tesis de licenciatura, maestría y doctorado, técnicos académicos, personal secretarial y de servicios. Sus instalaciones ocupan 12 edificios en la zona de Ciudad Universitaria, en Coyoacán, con una extensión de 63,000 metros cuadrados entre laboratorios, cubículos, áreas comunes y un auditorio.

Desde su fundación, la política del Instituto ha sido realizar investigación orientada a problemas generales de la ingeniería, así como colaborar con entidades públicas y privadas para mejorar la práctica de la ingeniería en el ámbito nacional, al aplicar los resultados de las investigaciones a problemas específicos.

Como consecuencia, algunos proyectos son financiados con recursos que la UNAM otorga, y otros, mediante contratos de investigación con empresas privadas o corporaciones solicitantes.

Las actividades que se llevan a cabo en el Instituto son: investigación técnica y aplicada, apoyo al desarrollo tecnológico y análisis de los requerimientos sociales a cuya solución puede aportar la ingeniería. Asimismo, se proporcionan servicios de ingeniería a los diversos sectores de la sociedad con el propósito de contribuir al avance de los objetivos propios de la universidad.

Ante esta situación, una empresa dedicada al desarrollo de equipo de medición hidrológica solicitó el desarrollo de un sistema de medición de nivel de agua para realizar aforos. El Instituto de Ingeniería a través de la Coordinación de Instrumentación generó una serie de propuestas encaminadas a satisfacer las necesidades del equipo solicitado por la empresa privada.

Al obtener una respuesta satisfactoria por parte de la empresa privada se procedió a trabajar en la propuesta de desarrollo. Durante la fase de desarrollo del equipo se generaron tres prototipos, los cuales presentan mejoras en el diseño y en sus capacidades respecto de la versión anterior.

Este trabajo escrito corresponde a la descripción de la tercera versión de dicho prototipo y está estructurado de la siguiente manera: en el capítulo I se hace referencia a los principales métodos de aforamiento para medición de caudales, y se hace una descripción del procedimiento de medición de cada uno de ellos; al final del capítulo se hace el planteamiento del problema y las propuestas posibles para su solución.

En el capítulo II se hace un breve recordatorio teórico en el cual está basado el desarrollo del presente proyecto; dentro de este capítulo se analizan conceptos generales sobre microcontroladores, dispositivos de almacenamiento de información, codificadores angulares, fuentes conmutadas, visualizadores, súper capacitores, baterías y los estándares de comunicación empleados en el desarrollo del prototipo.

En el capítulo III se hace una descripción detallada de los diferentes módulos que integran el sistema, de lo que debe contener, de las especificaciones que debe de cumplir, así como del diseño del *hardware* del módulo principal y de los accesorios, además del *software* del microcontrolador y del programa de comunicación con la computadora personal.

En el capítulo IV se hace una descripción del diseño de los impresos, la construcción del prototipo, así como de las pruebas a que fue sometido.

Finalmente en el capítulo V se presentan los resultados obtenidos junto con las conclusiones a la que se llegó una vez terminado el desarrollo de este trabajo y las expectativas del sistema a futuro para posibles mejoras y cambios.

En la sección de bibliografía se listan los diferentes libros consultados durante el desarrollo de este trabajo, además se proporcionan referencias sobre artículos en publicaciones periódicas a los que también se recurrió.

En la sección de apéndices se tiene un glosario de términos técnicos empleados a lo largo del trabajo, un apéndice sobre el manejo de componentes de montaje superficial y uno más que muestra fotografías del prototipo final.

CAPÍTULO I

ANTECEDENTES

El presente capítulo tiene por finalidad conocer algunos conceptos básicos relacionados con la hidrología, que permitirán conocer la necesidad de realizar aforos. Así mismo se describen los métodos más comunes para llevar a cabo dichos aforos; uno de los métodos descritos es en el que se basa el desarrollo del equipo de medición de nivel de agua aquí presentado. Finalmente se analizan las características del equipo a desarrollar, para poder definir la solución más viable al mismo.

1.1. Generalidades

El régimen de caudales de una corriente de agua durante un período determinado, es el único término del balance hidrológico de una cuenca que puede ser medido directamente con una buena precisión. Los otros elementos de ese balance, como las precipitaciones, la evaporación, etc., no pueden ser sino estimados a partir de mediciones observadas en distintos puntos de la cuenca o deducidos de fórmulas hidrológicas, los cuales son siempre estimaciones muy aproximadas.

El régimen de caudales es un dato básico, indispensable, para todos los diseños hidráulicos y para muchas obras civiles, como las carreteras, puentes, acueductos, presas, etc. Así la instalación de muchas "estaciones de aforo" que permitan observar, en una serie de años tan larga, como sea posible, los caudales escurridos en puntos característicos del río principal y, si fuere oportuno, de sus diversos afluentes, es el preámbulo de todo estudio hidráulico de una cuenca, en la figura 1 se observa una estación de aforo típica.

El objeto de toda estación de aforo es poder establecer la curva de caudales contra el tiempo. Todos los ríos de cierto tamaño en una región se deben medir cerca de sus bocas lo mismo que un cierto número de afluentes. Es alarmante la falta casi total de estaciones de medida en las áreas urbanas y semirurales de la mayoría de ciudades del país, ocasionando que se tenga un completo desconocimiento del comportamiento hidráulico de pequeñas corrientes, responsables muchas veces de tragedias e inundaciones en las épocas de lluvia.

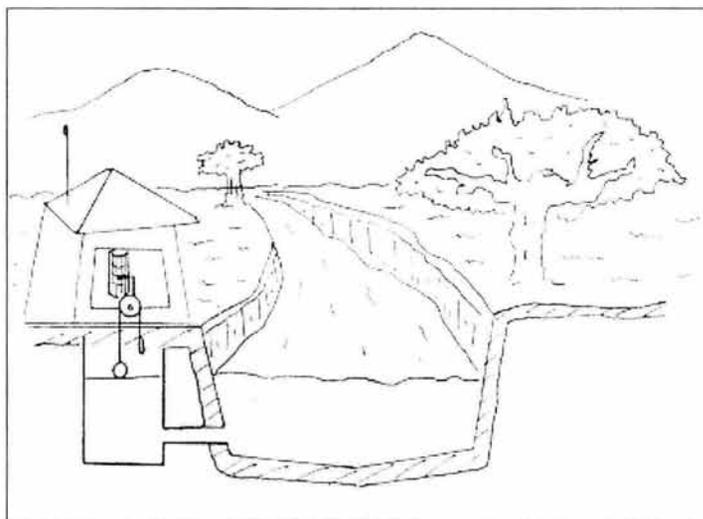


Figura 1.1. Estación de aforo indirecto.

1.2. Tipos de aforo

Aforar es medir un caudal. En hidrología superficial puede ser necesario medir desde pequeños caudales (unos pocos litros por segundo) hasta ríos de muchos m^3/s . Los tipos de aforo se pueden clasificar en:

- Aforos directos: Con algún aparato o procedimiento se mide directamente el caudal.
- Aforos indirectos o continuos. Se mide el nivel del agua en el cauce, y a partir del nivel se estima el caudal.

Para medir el caudal diariamente o de un modo continuo en diversos puntos de una cuenca se utilizan aforos indirectos, por eso también se les denomina continuos.

1.2.1. Aforos directos

Existen básicamente dos métodos para realizar aforamientos directos, el primero de ellos empleando un dispositivo mecánico conocido como molinete y el segundo mediante el vertido de sustancias químicas en el cauce.

Molinete

El procedimiento de medición con un molinete se basa en medir la velocidad del agua y aplicar la ecuación 1.1:

$$Q = A v \quad (1.1)$$

Donde: **Q**: Caudal en m^3/s

A: Área de la sección transversal en m^2

v: Velocidad en m/s

Cuando no se cuenta con un molinete, una estimación aproximada de la velocidad se puede calcular al arrojar algún objeto que flote al agua y después aplicar la ecuación 1.1. Este procedimiento da grandes errores, pero puede proporcionar un estimado de la magnitud. La medida exacta se realiza con un molinete, que mide la velocidad de la corriente en varios puntos de la misma vertical y en varias verticales de la sección del cauce. A la vez que se miden las

velocidades se mide la anchura exacta del cauce y la profundidad en cada vertical, lo que nos permite establecer la sección con bastante precisión, en la figura 1.2 se muestra la sección transversal de un cauce y la dirección de la velocidad.

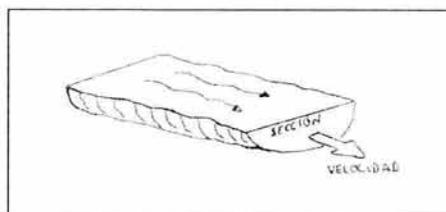


Figura 1.2. Sección transversal.

El molinete es un instrumento mecánico que consta de una rueda dotada de paletas en forma de copa, montadas sobre un eje vertical alrededor del cual puede girar por la acción de movimiento del agua, figura 1.3.

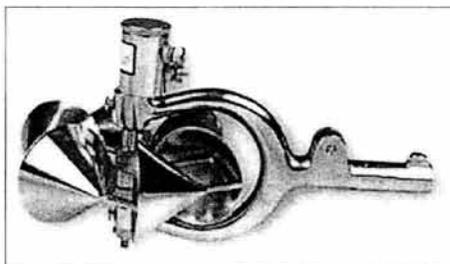


Figura 1.3. Molinete tipo Price.

Todo el instrumento está apoyado en el extremo de agua arriba en una flecha horizontal que en su otra punta lleva las aletas direccionales que equilibran el molinete y lo mantienen dirigido hacia la corriente. El molinete está diseñado para su empleo en aguas poco profundas; en la medición el aparato es apoyado en una varilla vertical que llega hasta el fondo y que en su parte superior es sostenida manualmente por el observador. Para tirantes de aguas mayores o mayores profundidades, esta varilla se quita y la flecha horizontal se inserta en un vástago corto vertical que, en su extremo superior, tiene un pequeño agujero para conectar una cuerda con la que el aparato del molinete queda suspendido desde una embarcación o un puente. El extremo

inferior del vástago se une a un peso de lastre o plomada que equilibra y asienta al medidor y lo mantiene en su posición como se muestra en la figura 1.4.

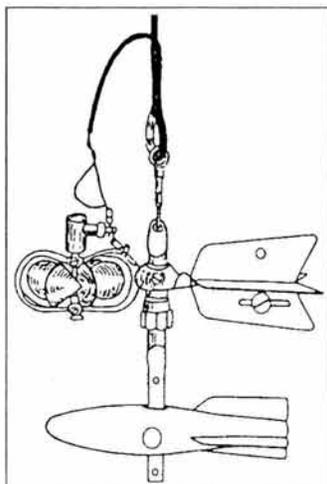


Figura 1.4. Molinete con contrapeso.

La rueda del molinete gira con un ritmo proporcional al de la corriente en que va colocado, y al “calibrar” el medidor es posible determinar la relación que hay entre las revoluciones por segundo y la velocidad del agua en metros por segundo o cualquier otra unidad de velocidad. Con el molinete sumergido, las revoluciones de la rueda se cuentan por medio de un circuito electrónico que es interrumpido cada revolución por medio de un conmutador unido a la flecha de la rueda. Los cables del circuito pasan desde el molinete hasta la superficie, en donde el contador registra cada interrupción del circuito. Generalmente los cables del circuito se utilizan como cuerda de sustentación del molinete.

Aforos químicos

Su fundamento es el siguiente: si arrojamos una sustancia de concentración conocida a un cauce, ésta se diluye en la corriente, y aguas abajo se toman muestras y se analizan, cuanto mayor sea el caudal más diluidas estarán las muestras analizadas. La aplicación concreta de este principio se plasma en dos procedimientos distintos: Aforos de vertido constante y aforos de vertido único o de integración.

Aforos de vertido constante

Con base en la figura 1.5, a un cauce de caudal Q se añade un pequeño caudal continuo q de una disolución de concentración C_1 . Supongamos que el río ya tenía una concentración C_0 de esa misma sustancia, se cumplirá que:

$$Q \cdot C_0 + q \cdot C_1 = C_2 \cdot Q_2 \quad (1.2)$$

Si consideramos que $C_0 \approx 0$, tendremos:

$$q \cdot C_1 = Q_2 \cdot C_2 \quad (1.3)$$

Y como $Q_2 = Q$ (Es decir que el caudal del río prácticamente no ha variado con el vertido de q). Finalmente se tiene:

$$Q = q \frac{C_1}{C_2} \quad (1.4)$$

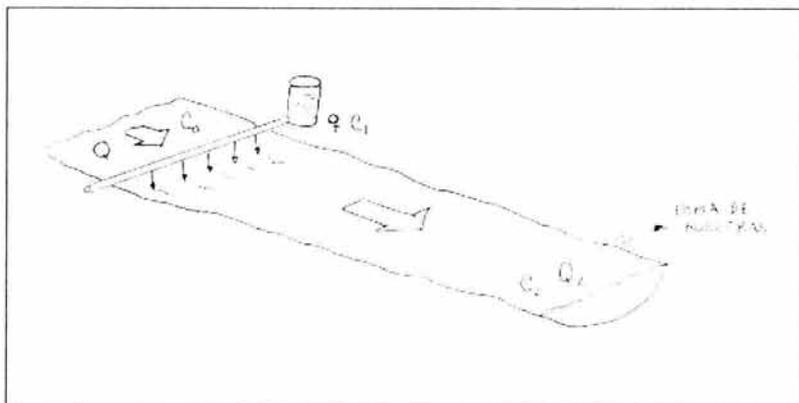


Figura 1.5. Aforo de vertido constante.

En la ecuación 1.4 se observa que es posible determinar el caudal de un río al añadir una cantidad conocida de una sustancia y tomar muestras más adelante dentro del mismo caudal.

Aforos de vertido único o de integración

Si no se dispone del equipo para el vertido continuo o no es posible por otras razones, el vertido único de una sustancia al cauce es otra alternativa, aunque requiera una corriente turbulenta que asegure la mezcla del vertido con todo el caudal circulante hasta el punto de toma de muestras.

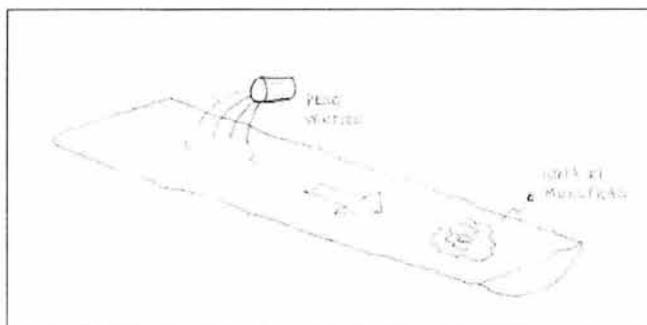


Figura 1.6. Aforo de vertido único o de integración.

Si se vierte un peso de P gramos, aguas arriba, y supuesta la homogeneización, se toman varias muestras aguas abajo, a intervalos iguales de tiempo Δt , las concentraciones en las n muestras tomadas serían C_1, C_2, \dots, C_n :

$$\begin{aligned} \text{Peso vertido} &= \text{peso que pasa en el } 1^{\text{er}} \Delta t + \text{peso en el } 2^{\text{do}} \Delta t + \dots + \text{peso en el último } \Delta t \\ \text{Peso vertido} &= C_1 \cdot \text{Vol. que pasa por el } 1^{\text{er}} \Delta t + C_2 \cdot \text{Vol. en el } 2^{\text{do}} \Delta t + \dots + C_n \cdot \text{Vol. en el último } \Delta t \\ \text{Peso vertido} &= C_1 Q \Delta t + C_2 Q \Delta t + \dots + C_n Q \Delta t \\ \text{Peso vertido} &= Q \Delta t (C_1 + C_2 + \dots + C_n) \end{aligned}$$

Por lo tanto el caudal Q que se desea medir será igual a:

$$Q = \frac{\text{Peso vertido}}{\Delta t (C_1 + C_2 + \dots + C_n)} \quad (1.5)$$

Se debe suponer que la concentración que traía el río era cero.

1.2.2. Aforos indirectos

Con muy pocas excepciones las mediciones de caudal continuo son muy costosas, por lo que se relaciona el caudal con el nivel del agua, el cual se puede medir mucho más fácilmente que una caudal. Existen dos métodos para medir el nivel en un cauce, el primero mediante escalas limnimétricas y el segundo con un equipo llamado limnógrafo. El objetivo de aforar una corriente, durante varias épocas en el año en una sección determinada, es determinar lo que se conoce como curva de calibración de la sección.

Esta permite transformar niveles de agua en caudales. Las curvas se construyen a partir de los aforos hechos durante un periodo largo de tiempo, de tal manera que se tengan niveles altos y bajos del río. A continuación se describirán dos métodos de aforamiento indirecto que se basan en la medición de nivel.

Escalas limnimétricas

Se trata de escalas graduadas en centímetros y firmemente sujetas al suelo. En causes muy abiertos suele ser necesario instalar varias de manera que sus escalas se sucedan correlativamente. Es necesario que un operario acuda cada día a tomar nota de la altura del agua, por lo cual no son muy prácticas, además de que la veracidad de la información depende en sumo grado de la correcta lectura y anotación por parte del operador.

Limnógrafos

Los limnógrafos son equipos que miden el nivel de agua guardando un registro gráfico o digital del mismo a lo largo del tiempo. El gráfico que proporciona la altura del agua en función del tiempo se denomina limnograma. No solamente evitan la presencia diaria del operador, sino que permiten apreciar la evolución del caudal dentro de un intervalo de tiempo.

El modelo clásico funciona con un flotador que, después de disminuir la amplitud de sus oscilaciones mediante unos engranajes, hace subir y bajar una plumilla sobre un tambor giratorio. Una imagen de este tipo de modelos de limnógrafo puede observarse en la figura 1.7.

Existen diversos tipos en que algún dispositivo colocado en el fondo mide la presión y la traduce en la altura de la columna de agua sobre él. Los equipos más modernos almacenan los datos digitalmente, para después ser procesados en una computadora.

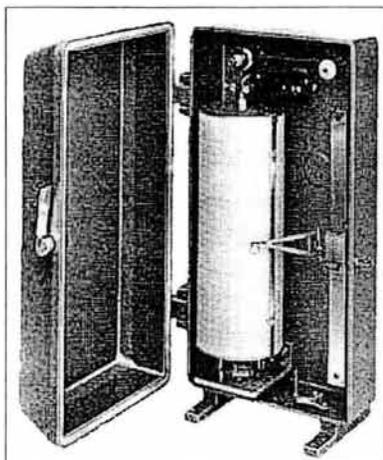


Figura 1.7. Limnógrafo mecánico vertical.

Será necesario realizar numerosos aforos indirectos para establecer la relación entre niveles y caudales, para que después sólo con la altura deducir el caudal. Esta relación habrá que actualizarla periódicamente ya que la sección del cauce puede sufrir variaciones por erosión o deposición.

No en todos los puntos de un cauce el caudal es función de la altura, puede ser función de la altura y de la pendiente del agua. A veces es necesario instalar una presa o barrera para conseguir que sea sólo función de la altura. Si se requiere de más precisión en la estimación del caudal a partir de la altura del agua, se instala, si es posible, un vertedero en forma de V.

1.3. Planteamiento del problema y propuesta de solución

Las primeras mediciones de altura de agua en los ríos se realizaron mediante lectura directa de una regla limnimétrica instalada en un lugar apropiado. Más tarde se comenzaron a utilizar los limnigrafos mecánicos, instrumentos que generan registros gráficos de las variaciones del nivel del agua del río. Los sistemas de lectura directa e inscripción gráfica se han utilizado en las mediciones meteorológicas, en toda la variedad de parámetros que se controlan en dicha especialidad. Las mediciones realizadas a lo largo del tiempo, ha permitido generar estadísticas para los diversos parámetros que se controlan. Debido a las características de los instrumentos y los sistemas de medición, los registros originales presentan imprecisiones, errores o fallas muy características, que impiden disponer de controles continuos, tal como lo requiere el desarrollo de cualquier trabajo de tipo hidrológico.

Las mediciones directas tienen el inconveniente que se realizan, en el mejor de los casos, 2 ó 3 veces al día, lo que no permite realizar análisis finos, por ejemplo a escala horaria, del comportamiento de los parámetros que se miden, y dejan un margen de incertidumbre muy alto en algunas situaciones como crecidas de los ríos. Por otra parte, la confiabilidad de las lecturas propiamente tales es deficiente, lo que obliga a extremar el análisis de los datos de terreno con el fin de detectar y eliminar los valores erróneos y en no pocos casos, los inventados. A diferencia de las observaciones directas, los registros gráficos entregan información continua, lo que permite suplir las deficiencias de los controles discretos en el tiempo.

Existen varios inconvenientes en el caso de las mediciones limnigráficas, por un lado se requiere una infraestructura costosa que se deriva de la necesidad de asegurar el movimiento libre del flotador, el que en forma directa debe transmitir el movimiento a la polea del instrumento. Por otra parte las características de pendiente y variabilidad del lecho de los ríos provocan embanques continuos en torno a las estaciones, con la consiguiente pérdida de información; la dispersión geográfica de las estaciones, y la variedad de parámetros especialmente meteorológicos, corresponden a aspectos que dificultan la obtención de datos con la calidad y continuidad que se podría esperar.

En todo caso, el instrumental convencional, de tipo mecánico - analógico, se ha continuado utilizando hasta la fecha, sin embargo, este sistema aunque se ha perfeccionado constantemente requiere de un mantenimiento constante para asegurar su correcto funcionamiento y obliga al usuario a realizar revisiones para cambiar el papel del tambor, el cual puede tener un registro de ocho días como máximo, sin mencionar que una colocación incorrecta del papel en el tambor proporcionará lecturas erróneas, sin que las personas encargadas del análisis de los datos se percaten de ello.

Debido a la creciente demanda actual de los recursos hidráulicos y la fuerte competencia entre los distintos actores, que hacen que cada vez sea más exigente la evaluación de los recursos hidráulicos, se hace necesario contar con un servicio hidrométrico que sea capaz de responder, en forma más oportuna y eficiente, a los requerimientos de los usuarios en la cantidad y calidad de la información generada.

Dadas las características del problema, se plantea el diseño y construcción de un limnógrafo digital totalmente electrónico, basado en un microcontrolador, que resuelva varios de los problemas que son inherentes a los limnógrafos mecánicos. El objetivo de emplear un microcontrolador como elemento principal de control en el limnógrafo es el de realizar las mediciones que sean necesarias de manera sencilla, rápida y sobre todo precisa. El uso del microcontrolador permitirá colocar de manera sencilla los periféricos necesarios para el desarrollo del equipo. En cuanto al funcionamiento, se plantea el desarrollo de un equipo que permita el almacenamiento electrónico de datos a intervalos de tiempo programables.

Básicamente, en cada medición, el instrumento registrará en forma automática la fecha, hora y el nivel medido. El equipo que se propone contará con una resolución de 1 mm, cubriendo un rango de ± 19.999 metros. Si se requiere cubrir una distancia mayor, el equipo permitirá cambiar la unidad de medición a centímetros con lo cual se logrará cubrir un rango de ± 199.99 metros y se tendrá con resolución 1 cm.

Los datos acumulados a lo largo del tiempo se grabarán dentro del sistema en una memoria no volátil de tecnología CMOS, los datos que el sistema almacene se ingresarán a la

computadora mediante el uso un lector infrarrojo o bien mediante protocolo RS-232 y un programa que deberá ejecutarse en la computadora. El equipo propuesto se diseñará utilizando técnicas de bajo consumo, de tal manera que pueda operar con una sola batería tamaño C, pretendiendo que brinde al equipo autonomía de hasta 12 meses, periodo en el que no será necesario que el operario realice inspecciones en la estación de aforo.

Junto con los datos de nivel, fecha y hora, el equipo registrará el nombre de la estación donde se encuentre operando, lo que permitirá conocer el lugar preciso donde son recolectados los datos, el número de sensor si es que se requiere de más de uno por estación y el intervalo de muestreo, mismo que va desde un minuto hasta 24 horas. Podrá establecerse un nivel de referencia de acuerdo a las necesidades de cada estación, el cual podrá también modificarse siempre y cuando se encuentre dentro del rango de medición del equipo.

El limnógrafo propuesto contará con dos modos de almacenamiento de información, uno lineal y otro en modo de anillo. En el modo de almacenamiento lineal, una vez llena la memoria del dispositivo se detendrán las pruebas, y el equipo esperará que estos datos sean leídos antes de realizar mediciones nuevamente. En el modo de almacenamiento de anillo, una vez que se alcanza la última localidad de memoria (se podrán registrar hasta 32,768 datos de nivel de agua), el dispositivo reinicia desde la primera localidad, lo que implica la actualización o sobrescritura de los primeros datos. De esta forma se logra una autonomía total del equipo, pues no es necesario ir a la estación a modificar algún parámetro de operación.

Pensando en las posibles fluctuaciones debidas al oleaje, el equipo permitirá filtrar valores que no se deseen medir mediante una delta de almacenamiento, de tal forma que si una variación es inferior a la delta de almacenamiento, este valor no será almacenado y de esta forma se logra economizar en el espacio de la memoria, almacenándose sólo los datos de interés.

A la par del diseño y construcción del limnógrafo electrónico, se desarrollará el *software* de la interfaz que permitirá al limnógrafo desarrollado comunicarse con una computadora personal. El *software* será diseñado bajo ambiente *Windows* y de forma tal que la interfaz sea lo más amigable posible.

Las ventajas de este tipo de instrumento son claras. Para datos limnigráficos, la infraestructura requerida en terreno es menos exigente, con el consiguiente ahorro tanto en esfuerzo de mantenimiento de las estaciones como en recursos económicos, ya que la ubicación del sensor respecto al instrumento no es rígida. La posibilidad de ingresar las mediciones directamente a la computadora, con un formato sencillo y estándar, pone los datos al alcance de programas y permiten su análisis y proceso inmediato.

Las características de los instrumentos permiten facilitar el trabajo y el hecho de que en las oficinas no sea necesaria una fase de digitación de datos, evita una fuente potencial de errores. Como dato solamente referencial, se puede señalar que digitar un año de aforos equivale a ingresar manualmente unas 500,000 cifras, y digitalizar bandas limnigráficas para ese período unos 6.5 kilómetros de gráficos significa operar sobre alrededor de 1,000,000 de pares de valores x,y .

Como se ha observado en los apartados anteriores, el objetivo es diseñar y construir un equipo de medición, para esto se requiere de conocimientos básicos sobre los componentes que integrarán el sistema, por lo cual en el siguiente capítulo se estudiarán de manera breve algunas de las bases que permitirán el desarrollo del equipo.

CAPÍTULO II

GENERALIDADES

Este capítulo se enfoca en la descripción de las bases teóricas en las que se fundamenta la operación de los elementos principales que integran el sistema de medición de nivel de agua, así como las características de los protocolos de comunicación con los que cuenta. Como el elemento principal del sistema es un microcontrolador, se comenzará con la descripción general del mismo.

II.1 Microcontroladores

Un microcontrolador es un circuito integrado de alta escala de integración, constituido por tres unidades básicas, que lo identifican como tal, las cuales son la unidad central de procesamiento (*CPU*, por sus siglas en inglés) para procesar la información, la *memoria de datos* para guardar información temporal y la *memoria de programa* para almacenar las instrucciones.

II.1.1. Unidades básicas

Las unidades básicas de un microcontrolador son aquellas que poseen todos los microcontroladores independientemente de su arquitectura, éstas son: *CPU*, memoria de programa y memoria de datos

CPU

La *CPU* es el elemento principal del microcontrolador y es aquí donde todas las operaciones aritméticas y lógicas son realizadas. Es decir, es la unidad que calcula todas las operaciones que son ordenadas por la memoria de programa.

Memoria de programa

Contiene las instrucciones organizadas en una secuencia particular para realizar una tarea. Típicamente es denominada memoria de sólo lectura (*ROM*) o también *OTP*, *EPROM*, *EEPROM* o *FLASH* que son memorias que una vez programadas almacenan la información inclusive si el sistema no está energizado. Esto permite que el microcontrolador ejecute el programa almacenado en memoria inmediatamente después de ser energizado. Algunas arquitecturas de los microcontroladores actuales permiten almacenar datos constantes (tablas) además de instrucciones en la memoria de programa.

Memoria de datos

Esta es una memoria que puede ser escrita y leída según sea requerido por el programa. Tiene las funciones de almacenamiento de datos (pila) y de variables. Este tipo de memoria es usualmente llamada Memoria de Acceso Aleatorio (*RAM*, por sus siglas en inglés). Cada localidad de memoria tiene una dirección única con la cual la *CPU* encuentra la información necesaria.

Los microcontroladores actuales contienen ambas memorias (datos y programa) incluidas dentro del circuito integrado. Por otro lado, resulta necesario contar con otras unidades que hacen posible el funcionamiento mínimo de un microcontrolador que son circuitería de temporización y terminales de entradas/salida.

Circuitería de temporización

Los microcontroladores usan señales de temporización llamadas reloj que proveen una referencia en el tiempo para la ejecución del programa. Esta señal determina en qué momento los datos deben ser escritos o leídos de la memoria. Así mismo, provee la sincronía con los dispositivos conectados al microcontrolador (Periféricos).

Entradas/Salidas

Los microcontroladores requieren de una interfaz para comunicarse con la circuitería externa. Esta interfaz es denominada comúnmente como *puerto*. Existen puertos de entrada y salida, los cuales permiten que las señales (o datos) sean leídos del exterior o mandados al exterior del microcontrolador. Los puertos están formados de terminales, las cuales, dependiendo de la aplicación, son conectadas a un sin fin de dispositivos, como son: teclados, interruptores, sensores, relevadores, motores, visualizadores, etc.

II.1.2. Arquitectura

Los microcontroladores pueden identificarse por su arquitectura, ya sea arquitectura *Von Neumann* o arquitectura *Harvard*.

Arquitectura Von Neumann

Esta arquitectura se caracteriza por tener la *CPU* y la memoria interconectada por un *bus* de direcciones y datos común. Hay aspectos positivos en esta configuración como los accesos a tablas almacenadas en *ROM* y un conjunto de instrucciones más ortogonal. El *bus* de direcciones es usado para identificar qué localidad de memoria está siendo accesada, mientras que el *bus* de datos es utilizado para trasladar información entre la *CPU* y alguna localidad de memoria o viceversa.

En las primeras computadoras el almacenamiento del programa era completamente diferente al almacenamiento de los datos. Con un solo *bus*, la arquitectura *Von Neumann* es usada secuencialmente para acceder a instrucciones de la memoria de programa y ejecutarlas regresando desde/hacia la memoria de datos. Esto significa que el ciclo de instrucción no puede traslaparse con algún acceso a la memoria de datos.

La principal ventaja de la arquitectura *Von Neumann* es que se tiene un *bus* de direcciones y de datos uniendo la memoria con la *CPU*. Una desventaja podría ser que el apuntador de programa o algún otro registro se corrompieran y apuntara a la memoria de datos y se tomara ésta momentáneamente como memoria de programa. Consecuentemente se ejecutaría una instrucción no deseada o un error en la decodificación de la instrucción.

Arquitectura Harvard

Esta arquitectura se caracteriza por tener *buses* separados para la memoria de programa y la memoria de datos. Una de las ventajas de la arquitectura *Harvard* es que la operación del microcontrolador puede ser controlada más fácilmente si se presentara una anomalía en el apuntador de programa. Existe otra arquitectura que permite accesos a tablas de datos desde la memoria de programa, esta arquitectura es llamada arquitectura *Harvard* modificada.

Esta última arquitectura es la dominante en los microcontroladores actuales, ya que la memoria de programa es usualmente *ROM*, *OTP*, *EPROM*, *EEPROM* o *FLASH* mientras que la memoria de datos es usualmente *RAM*. Consecuentemente, las tablas de datos pueden estar en la memoria de programa sin que sean perdidas cada vez que el sistema es apagado. Otra ventaja importante en la arquitectura *Harvard* modificada es que las transferencias de datos pueden ser traslapadas con los ciclos de decodificación de instrucciones. Esto quiere decir que la siguiente instrucción puede ser cargada de la memoria de programa mientras se está ejecutando una instrucción interviniendo la memoria de datos. La desventaja de la arquitectura *Harvard* modificada podría ser que se requieren instrucciones especiales para acceder a los valores en *RAM* y *ROM* haciendo la programación un poco complicada.

II.1.3. Familias de microcontroladores

En la actualidad existe una gran variedad de familias de microcontroladores de ocho *bits*, de distintos fabricantes, entre los que se puede mencionar *ATMEL*, *Dallas Semiconductor*, *Intel*, *Microchip*, *Motorola*, *National Semiconductor*, *Texas Instruments*, *Philips*, *Scenix*, entre muchos otros. En el desarrollo del sistema de medición de nivel de agua se trabajó con la familia *AVR* de *ATMEL*. A continuación se dará una descripción breve de algunas de las familias de

microcontroladores más usadas en la actualidad con la finalidad de conocer sus características y poderlas comparar entre sí.

Familia AVR de ATMEL

La familia *AVR* es una familia de microcontroladores *RISC* de ocho *bits* que cuenta hasta el momento con veintidós diferentes dispositivos, disponibles en empaques de ocho a cuarenta y cuatro terminales. La arquitectura *AVR* está optimizada para ser usada con lenguajes de alto nivel tales como el *C*, y se basa en el modelo *Harvard* modificado, lo cual le permite almacenar datos constantes en la memoria de programa además de las instrucciones.

La estructura del procesador es la misma en todos los dispositivos *AVR*. Todos estos dispositivos cuentan con memoria de programa *Flash* y ejecutan esencialmente el mismo conjunto de instrucciones. La mayoría de estos microcontroladores posee 118 instrucciones y los modelos más avanzados cuentan con un total de 130 instrucciones agrupadas en cuatro grupos: instrucciones aritméticas y lógicas, instrucciones de salto, instrucciones de transferencia de datos y las instrucciones de prueba *bit a bit*.

Algunos de los dispositivos cuentan con un solo temporizador (*timer*) de ocho *bits*, mientras que otros cuentan con temporizadores de 8 y 16 *bits*. Algunos de los dispositivos cuentan con convertidor analógico digital de 10 *bits* de resolución, y algunos otros cuentan con uno o más puertos de comunicación serial asíncrona (*UART*) y comunicación síncrona (*SPI*). La mayoría de los miembros de esta familia cuenta con dos modos de bajo consumo y algunos otros cuentan con tres. La mayoría de los microcontroladores de esta familia cuentan con la característica de poder programarlos dentro del sistema (*JSP*, por sus siglas en inglés), esto permite la actualización del software sin la necesidad de remover el circuito de la tarjeta de aplicación final. La tabla 2.1 muestra algunas de las características de algunos de los microcontroladores miembros de la familia *AVR*.

Dispositivo	Terminales del empaque, Terminales I/O	FLASH (bytes)	RAM (Bytes)	EEPROM (Bytes)	Frecuencia Máxima (MHz)	Timers 8 bits	Timers de 16 bits	Otro
ATtiny10	8,6	1024	0	64	8	1	0	
ATtiny22	8,6	1024	0	64	1.6	2	0	
ATtiny15	8,6	1024	0	64	1.6	2	0	Convertidor A/D 10 bits, de 4 canales
AT90S2323	8,3	2048	128	128	10	1	0	
AT90S2343	8,5	2048	128	10	10	1	0	
AT90S1200	20,15	1024	0	64	12	1	0	
AT90S2313	20,15	2048	128	128	10	1	1	UART
AT90S2333	28,20	2048	128	128	8	1	1	UART, Convertidor A/D 10 bits, 6 canales
AT90S4433	28,20	4096	128	256	8	1	1	UART, Convertidor A/D 10 bits, 6 canales
AT90S4414	40,32	4096	256	256	8	1	1	UART
AT90S8515	40,32	8192	512	512	8	1	1	UART
AT90S4434	40,32	4096	256	256	8	2	1	UART, Convertidor A/D 10 bits, 8 canales
AT90S8535	40,32	8192	512	512	8	2	1	UART, Convertidor A/D 10 bits, 8 canales
ATmega161	40,35	16384	1024	512	8	2	1	2 UART, SPI
ATmega603	64,32	64 k	4 k	2 k	6	2	1	UART, Convertidor A/D 10 bits, 8 canales
ATmega103	64,32	128 k	4 k	2 k	6	2	1	UART, Convertidor A/D 10 bits, 8 canales

Tabla 2.1. Características principales de la familia AVR de ATMEL.

Familia PICmicro de Microchip

Los microcontroladores PICmicro de *Microchip* son algunos de los microcontroladores más eficientes en términos de velocidad de operación / ciclos de reloj por instrucción que existen en el mercado. Están basados en la arquitectura *Harvard* modificada teniendo los buses de datos y de programa separados. Estos microcontroladores son conocidos coloquialmente como "PIC", pero el nombre que el fabricante *Microchip* les da es el de PICmicro.

Para resolver aplicaciones simples se requiere de pocos recursos, en cambio las aplicaciones grandes requieren de recursos numerosos y potentes. Siguiendo esta filosofía, *Microchip* construye diversos modelos de microcontroladores orientados a cubrir, de alguna forma, las necesidades de cada proyecto. Así hay disponibles microcontroladores sencillos y baratos para atender aplicaciones simples y otros complejos y más costosos para las de mucha envergadura. En términos de variedad de dispositivos, *Microchip* constantemente ofrece nuevas partes (cerca de 100 en el 2002) que van de dispositivos de ocho a sesenta y ocho terminales,

además de una gran variedad de empaques. En la actualidad *Microchip* maneja tres gamas de modelos del PICmicro, la gama baja, que comprende a las familias PIC12CXXX, PIC12FXXX y PIC16C5X, la gama media que comprende a las familias PIC16CXXX y PIC16FXXX, y la gama alta que comprende a las familias PIC17CXXX, PIC18CXXX y la PIC18FXXX.

Gama baja

La gama baja de los PICmicro está conformada en la actualidad por veintiún modelos, cuya memoria de programa de estos puede contener 512, 1k y 2 k de palabras de 12 *bits* y ser de tipo *ROM*, *EPROM* o *FLASH*. También hay los modelos con memoria *OTP*, que solo pueden ser grabados una vez por el usuario. La memoria de datos puede tener una capacidad comprendida entre 25 y 73 *bytes*. Solo disponen de un temporizador, un repertorio de 33 instrucciones y un número de terminales para soportar E/S comprendido entre 12 y 20. El voltaje de alimentación admite un intervalo flexible comprendido entre 2 V y 6.25 V, lo cual posibilita el empleo de baterías teniendo en cuenta su bajo consumo.

Gama media

Los componentes de la gama media añaden nuevas prestaciones a las que poseían los de gama baja, haciéndoles más adecuados para aplicaciones complejas. Admiten interrupciones, poseen comparadores analógicos, convertidores A/D, puertos serie y diversos temporizadores. Algunos modelos disponen de una memoria de instrucciones del tipo *OTP* (*One time programmable*), que sólo puede ser grabada una vez por el usuario y que resulta mucho más económica en la implementación de prototipos y pequeñas series.

Hay modelos de esta gama que cuentan con memoria de instrucciones del tipo *EEPROM*, que al poderse borrar eléctricamente, son mucho más fácil de reprogramar que las *EPROM*, que tienen que ser sometidas a rayos ultravioleta durante un tiempo determinado para realizar dicha operación. Recientemente *Microchip* ha puesto en el mercado modelos de esta gama con memoria de programa tipo *FLASH*, que al igual que la *EEPROM*, permite grabarse y borrarse eléctricamente, con la restricción de que tanto el grabado y borrado de la memoria es total, es decir, no se pueden modificar localidades de memoria independientes.

Gama alta

En la actualidad la gama alta esta conformada por 29 modelos de las familias PIC17CXXX, PIC18CXXX y PIC18FXXX. La familia PIC17CXXX incluye microcontroladores de arquitectura abierta, pudiéndose expandir al exterior al poder sacar los *buses* de datos, direcciones y control. Así se pueden configurar sistemas similares a los de los microprocesadores convencionales, siendo capaces de ampliar la configuración interna del PIC añadiendo nuevos dispositivos de memoria y de E/S externas. El número de terminales de esta familia oscila entre las 40 y 84. Admiten interrupciones de una gran variedad de fuentes, poseen puerto serie, varios temporizadores y mayores capacidades de memoria, que alcanza las 32k palabras (pudiéndose expandir de manera externa hasta 64k) y 902 bytes de *RAM*. El repertorio de instrucciones de esta gama es de 58 instrucciones.

La familia de PICmicro más reciente presentada por Microchip y también la más avanzada en cuanto a sus características es la PIC18CXXX y la PIC18FXXX, esta familia puede ejecutar hasta 10 millones de instrucciones por segundo, cuenta con 77 instrucciones, las cuales están optimizadas para trabajar en compiladores C. Cuenta también con diferentes opciones de fuente de oscilación. Cada una de las terminales puede suministrar hasta 25 mA. Estas familias cuentan con 3 temporizadores de 16 *bits* y uno más de ocho *bits*. Asimismo cuentan con puertos de comunicación serie I²C, SPI y USART, multiplicador por *hardware* de 9 *bits* 8x8, y los modelos más avanzados cuentan con protocolo CAN 2.0B.

Familia MCS-51 de Intel

La arquitectura de este procesador está basada en el modelo *Harvard* con la memoria de datos y de programa separadas. La arquitectura de esta familia está optimizada para aplicaciones industriales orientadas al control y a procesos en tiempo real de pequeña y mediana complejidad. Las variantes dentro de la familia son muchas, pero se podrían agrupar en las siguientes subfamilias:

- Grupo 8x51/52 y 8xC51/C52 (*CMOS* de bajo consumo).
- Grupos 8xC51FA/FB/FC, similares a la anterior pero incluyen un bloque PCA (*Programmable Counter Array*) de contadores programables, que permiten cosas como: Salida de

comunicaciones de alta velocidad, modulador de ancho de pulsos (PWM), circuitos comparador/captura, temporizador de guardia (*watch-dog*) para tolerancia a fallos.

- Grupo UCS51 que incluye un bloque ASIC (*Application Specific Integrated Circuit*), que permite diseñar "a medida" el periférico deseado programando una matriz de puertas de forma similar a las PAL's.

El grupo principal de esta familia de microcontroladores es la 8xC51, éste cuenta con una CPU de ocho *bits*, posee cuatro puertos de ocho *bits*, 128 bytes de RAM para el usuario y 128 bytes de RAM para el área de SFR (Registros de Funciones Especiales), 4k de ROM/EEPROM, expandible hasta 64k externos, hasta 64k de memoria externa de datos, dos temporizadores/contadores, puerto de comunicación serie, cinco interrupciones con prioridad programable.

El conjunto de instrucciones está optimizado para aplicaciones de control a 8 *bits*, proporcionando una variedad de modos de direccionamiento para tener acceso a la RAM interna para facilitar las operaciones de bytes sobre estructuras de datos pequeñas. El conjunto de instrucciones provee soporte para el manejo de variables de un *bit* como tipos de datos separados, permitiendo la manipulación directa de *bits* en control y sistemas lógicos que requieren procesamiento Booleano. Las instrucciones se agrupan en instrucciones aritméticas, operaciones lógicas, de transferencia de datos, de manipulación de variables booleanas y de salto de programa.

En la actualidad existen alrededor de diez fabricantes de la familia 8xC51, además de Intel, que han agregado otras características a la familia, pero respetando la arquitectura básica, estos dispositivos son compatibles en código, terminales y circuitos de temporización. Entre estos podemos mencionar a *Dallas Semiconductor*, *ATMEL*, y *Philips Semiconductor*.

Familia COP8 de National Semiconductor

El microcontrolador COP8 es un circuito integrado fabricado por *National Semiconductor*. Las siglas COP8 identifican a un Procesador Orientado al Control de 8 *bits*. La familia del COP8 se divide en cuatro grandes grupos que son:

- Familia Básica en Máscara
- Familia Característica en Máscara
- Familia *OTP*
- Familia S

Familia básica en máscara

Como su nombre lo indica, son microcontroladores con periféricos integrados de funciones sencillas. Estos microcontroladores tienen como principal característica la máscara, es decir, que la compañía fabricante del microcontrolador aplica en el último proceso de manufactura del integrado una máscara que hace las veces de programación y por lo tanto nos ahorra este último paso. Todo esto es posible bajo la condicionante de ordenar la manufactura en grandes volúmenes con el programa residente en *ROM*.

Familia característica en máscara

La segunda gran familia de COPs es la *Familia Característica* o en otras palabras la familia orientada a las comunicaciones. En esta familia se pueden encontrar variantes en cuanto a la temperatura, número de terminales, tamaño de memoria y por último características en periféricos. Al igual que la familia básica en máscara, estos microcontroladores son programados por el fabricante.

Familia OTP

La Familia *OTP* prácticamente involucra a todos los COP8. Ya que es la versión que se puede programar solamente una vez. Se debe tener especial cuidado con estos microcontroladores ya que una programación mal realizada o la programación de un *software* no depurado hacen que el integrado ya no sea útil para realizar la tarea de control deseada.

Familia S

La familia S contiene los microcontroladores más recientes y los de más variantes en características eléctricas y físicas (encapsulados). Aquí tenemos cuatro grupos que son:

- Familia COP8SA
- Familia COP8SG

- Familia COP8AC
- Familia COP8SB/Familia COP8CB

El COP8SA es un microcontrolador de la familia característica de 8 *bits* y un proceso *EPROM* de alta densidad, con una gran variedad en encapsulados, variedad en rangos de temperatura y voltaje, etc.

La familia COP8SA se basa en la arquitectura *Harvard* modificada, la cual permite que las tablas de datos se accesen directamente desde la memoria de programa. Consecuentemente las tablas de datos pueden estar en *ROM* o *EPROM* sin problemas que bajo alguna circunstancia los datos se puedan perder. El microcontrolador COP8SA es un controlador de 5 puertos de propósito general (D, F, C, G, L), memorias *ROM* que van desde 1k hasta los 4k, memorias *RAM* desde los 64 *Bytes* hasta los 128 *Bytes*, funciones alternativas en algunas terminales como “*MultiInput Wakeup*”, orientados a “despertar” al COP8SA de los estados de bajo consumo de potencia. Por otro lado encontramos dos temporizadores T0 y T1. El temporizador de 16 *bits* T1 es capaz de funcionar en varios modos.

La Familia COP8SG es muy similar al COP8SA, a diferencia que en esta familia se pueden encontrar memorias *ROM* de hasta 32k y encapsulados de hasta 44 terminales en PQFP. La Familia COP8SG es otro miembro de la familia característica de alta integración. Incluye cinco puertos de propósito general en el que algunas terminales tienen funciones alternativas. Podemos encontrar un par de comparadores analógicos, una unidad de comunicación serial USART, tres temporizadores de 16 *bits* totalmente programables con capacidad de operación en tres modos, soporta cristales de hasta 15MHz ($t_c=0.67\mu s$), 14 interrupciones, modos de ahorro de energía y puerto *MultiInput Wakeup* y encapsulados de 28, 40 y 44 terminales.

La familia del COP8AC identifica a los microcontroladores más recientes con una unidad de conversión analógica-digital integrada en el microcontrolador. Esta unidad es de gran versatilidad ya que se puede ajustar en resolución y velocidad. La familia COP8AC pertenece a la familia característica de alta densidad, la cual cuenta con una memoria de 16k en *ROM*, trabaja con cristales externos de 4MHz ($t_c=2.5\mu s$), seis canales de conversión analógica-digital de hasta

12 *bits* de resolución, un temporizador de 16 *bits* multifunciones así como demás unidades comunes como *Microwire*, modos de ahorro de energía, *MultiInput Wakeup*, etc. Se tienen versiones de 20 y de 28 terminales, así como la capacidad de operar en voltajes desde 2.7 V hasta 5.5 V.

El microcontrolador COP8SB o COP8CB es el único con memoria tipo *FLASH*. Esta familia, al momento, presenta versiones únicamente de 32K en *FLASH* y hasta tres versiones en voltaje de *Brown out*. Los encapsulados son de 44 y 68 en PLCC. Esta familia, al igual que las familias anteriores, pertenece al núcleo de la familia característica de alta escala de integración. La característica particular del COP8CB es el comportamiento de la memoria *FLASH*, ya que puede actuar como memoria virtual *EEPROM* (es decir, desde el programa de usuario puede grabar datos en la misma memoria). Aunado a esta característica se tiene una unidad de conversión analógica-digital (COP8CB), temporizadores de alta velocidad, ocho puertos, unidad de comunicación serial USART y *Reset* por *Brown out*. Se temporiza con cristales de hasta 20MHz y es ISP (Se puede programar en circuito).

Familia MC68HC11 de Motorola

Los microcontroladores de *Motorola* tienen la reputación de ser muy confiables, fáciles de programar y ante todo, de ser uno de los más utilizados a nivel mundial. Las familias de microcontroladores de *Motorola* más conocidas son la MC68HC05, MC68HC08, MC68HC11, MC68HC12, 6833x, MPC500/800 y la familia de núcleo M. Cada una de ellas posee muchas referencias distintas, las cuales pueden variar por el tamaño de la memoria que poseen, el número de terminales de entrada/salida, aplicaciones, características especiales como convertidor A/D, temporizadores, interrupciones, etc. A continuación se describirá más a detalle la familia MC68HC11 que es una de las más empleadas.

El MC68HC11 es un microcontrolador avanzado de ocho *bits* con potentes capacidades periféricas incorporadas. El diseño de la arquitectura está basado en el modelo *Von Newmann* con el *bus* de datos y de direcciones común. La frecuencia interna de trabajo es la cuarta parte de la velocidad del cristal externo, de este modo con un cristal de 8 MHz se logra una velocidad de *bus* de 2 MHz, además puede trabajar en modo totalmente estático, reduciendo adicionalmente el

consumo de energía. La tecnología *HCMOS* usada en el MC68HC11 combina su pequeño tamaño y alta velocidad con el bajo consumo y la alta inmunidad al ruido de *CMOS*. El sistema de memoria incorporado cuenta con 8k *Bytes* de *ROM*, 512 *bytes* de *EEPROM* y 256 de *RAM*.

Esta familia de microcontroladores incorpora un gran número de funciones periféricas que incluyen un convertidor analógico digital de ocho canales con resolución de ocho *bits*, interfaz de comunicación serie asíncrona (*SCI*) y por separado interfaz de comunicación síncrona serie *SPI*. El contador principal de dieciséis *bits* tiene tres señales de entrada, cinco líneas de comparación y una función de comparación en tiempo real. Un subsistema formado por un acumulador de pulsos de ocho *bits* puede contar eventos o medir periodos externos.

Para protección contra errores del sistema lleva un circuito automonitor. Un *watchdog* interno protege al sistema frente a fallos de *software*. Un sistema monitor del reloj genera un reset general en el caso de que el reloj se pierda o funcione demasiado despacio. Hay dos modos de consumo diferentes controlados mediante *software*, *WAIT* y *STOP*, que permiten al microcontrolador reducir el consumo. Esta característica lo hace ideal para aplicaciones que estén alimentadas mediante baterías.

II.2. Memorias

Las memorias son dispositivos o sistemas que almacenan información digital en grandes cantidades. Las características que ha de poseer una unidad de memoria dependen de la forma en que se va a presentar la información a su entrada, la forma en que se obtiene la información a su salida y la cantidad de información a memorizar. El equipo diseñado requiere de almacenar una cantidad importante de información, por lo cual se analizaran algunos conceptos básicos sobre las memorias, seguido de una descripción general de los diferentes tipos arreglos.

II.2.1. Capacidad

Es la cantidad de información que puede almacenar. Dado que la información se almacena en sistema binario, la capacidad se mide en la unidad de medida de información en dicho sistema, que es el *bit*. La capacidad se puede considerar por lo tanto, igual al número total de *N bits*. Pero, en general, la información se almacena en grupos de *bits* denominados posiciones o palabras

formadas por un cierto número n_l de *bits* accesibles simultáneamente. El número de palabras o posiciones viene dado, por lo tanto, por el cociente $N/n_l = m$.

A la selección de una determinada posición de memoria para introducir información en ella o leer la que contiene se le llama direccionamiento de dicha posición. La unidad de capacidad en lo que se refiere al número de posiciones de memoria es considerada 1024 (por ser la potencia de 2 más próxima a 1000) y se le denomina k . Para seleccionar 1024 posiciones se necesitan 10 *bits*, ya que $2^{10} = 1024$.

El número total de posiciones de una memoria de nk es $n \times 1024$. Por ejemplo una memoria de 32k posee $32 \times 1024 = 32,798$ posiciones. La capacidad total de la memoria se suele indicar mediante el número de posiciones y el número de *bits* de cada posición. Por ejemplo una memoria de 32k 16 posee 32,798 posiciones de 16 *bits* cada una y su capacidad total es de $N = 32,798 * 16 = 524,768$ *bits*. Es también usual que la capacidad total de una memoria se mida en grupos de ocho *bits* (*bytes*).

II.2.2. Volatilidad de la información

La volatilidad de la información es la propiedad que tiene una memoria de perder la información al desaparecer la tensión de alimentación. Se dice que son volátiles las memorias en las que se produce dicha desaparición y que no son volátiles en caso contrario. Ejemplos de memorias volátiles son las memorias *SRAM* y *DRAM*, ejemplos de memorias no volátiles son las *EPROM*, *EEPROM* y *FLASH*.

II.2.3. Forma de acceder la información

Este es un parámetro de gran importancia. La acción de introducir información (escribir) en una posición de la memoria o leer la que contiene se denomina acceder a la misma. Nunca es necesario escribir o leer simultáneamente todas las posiciones de una memoria. Por ello existen varias formas de acceder a una posición de una memoria, lo que da lugar a la división de las memorias en grandes clases, indicadas en la figura 2.1.

Memorias de acceso directo

Son aquéllas en las que es posible especificar una posición o un conjunto de posiciones para leer su información o escribir en ella.

Memorias de acceso secuencial

Son aquéllas en las que no se especifica la dirección de la información, sino que en cada instante se introduce en la memoria la información situada en las terminales de entrada o bien se lee la situada en la posición unida a las terminales de salida. El ejemplo más claro de este tipo de memorias lo constituyen las cintas magnéticas o de papel, en donde para acceder a una determinada posición de la memoria hay que recorrer las localidades adyacentes.

Las memorias de acceso directo y de acceso secuencial se pueden realizar empleando diferentes tecnologías y diferentes topologías. El desarrollo de la microelectrónica, que ha permitido la realización de estructuras complejas con un costo reducido, ha hecho que las unidades de memoria hayan tenido una evolución muy rápida y que algunas estructuras hayan perdido su interés práctico (las cintas, por ejemplo).

Para una mejor comprensión del funcionamiento de las memorias se deben conocer las estructuras internas más importantes de éstas.

II.2.4. Estructura interna

La estructura interna de una memoria se define como la forma en que se conectan entre sí las diferentes posiciones. En la figura 2.1 se representa la clasificación de las unidades de memoria de acuerdo a con su estructura interna. En letra minúscula sin recuadro se indican las características o parámetros importantes, y en letra mayúscula en el interior de un recuadro los diversos tipos de memorias a que da lugar cada una de ellas.

En esta clasificación se incluyen solamente las memorias que no poseen partes móviles y que en general se encuentran en el mismo recinto físico de la unidad de control y la unidad aritmética.

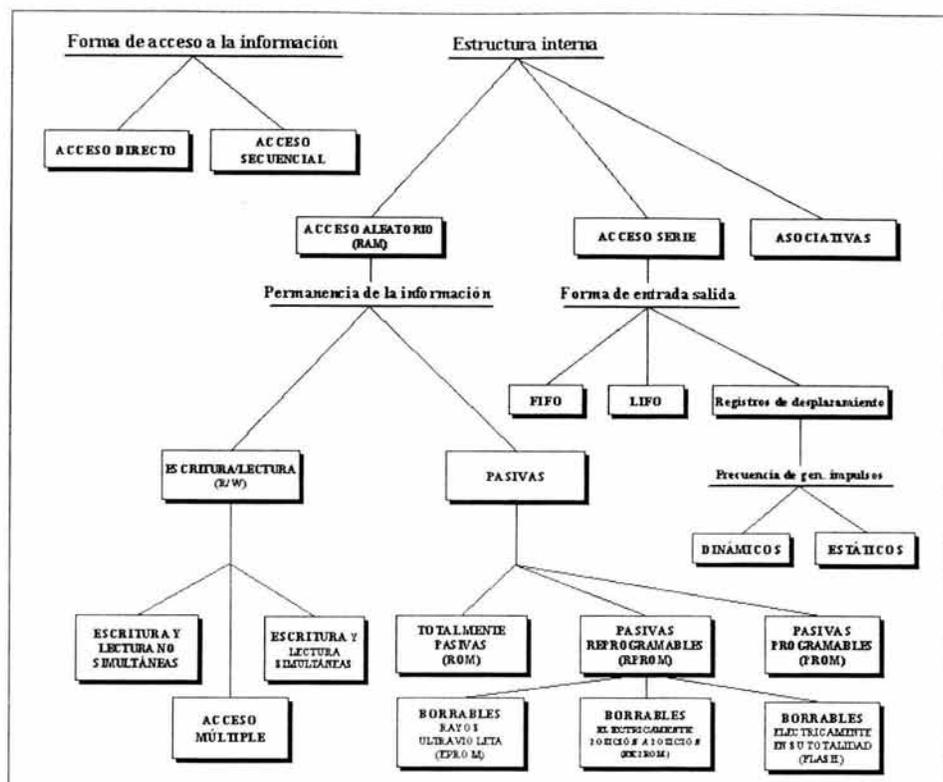


Figura 2.1. Clasificación de las memorias de acuerdo a su estructura interna.

Memorias de acceso aleatorio (RAM)

Son memorias que poseen un conjunto de variables de dirección que permiten seleccionar cualquier posición de la misma. Se caracterizan por el tiempo en que puede ser leída o grabada una posición, a partir del instante en que se presenta la dirección, es el mismo en todas las posiciones de memoria. Por lo tanto la memoria de acceso aleatorio es por sí misma una memoria de acceso directo en la que el tiempo de acceso a cualquier posición es el mismo independientemente de la situación.

Además de las terminales de entrada y salida de información y de dirección, una memoria de acceso aleatorio posee un conjunto n de señales de control que tienen como finalidad gobernar la realización de acciones de escritura y lectura.

El tiempo de acceso es el que transcurre desde que se da la orden de lectura hasta que la información contenida en la posición seleccionada aparece en la salida. A partir del instante en que las variables de dirección permanecen estables se inicia la lectura de la posición correspondiente colocando las señales de control en los niveles adecuados. Al cabo de un tiempo denominado t_{acceso} , aparece en las terminales de salida la información contenida en la posición seleccionada, si se produce la situación que se acaba de describir.

El tiempo de ciclo es el que ha de transcurrir como mínimo entre dos órdenes de escritura o lectura. En general la operación de escritura necesita más tiempo que la de lectura y es la que condiciona el tiempo de ciclo. En la figura 2.2 se representa el tiempo de ciclo de forma gráfica indicando que durante él, la dirección ha de permanecer estable.

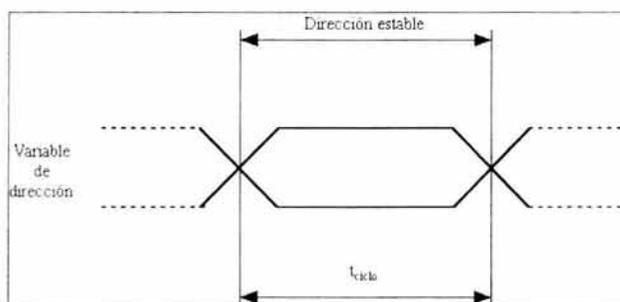


Figura 2.2. Tiempo de acceso de una memoria de acceso aleatorio.

En la figura 2.3 se representa la relación temporal entre las señales que hay que aplicar a una memoria de acceso aleatorio para que realice una operación de escritura. Durante un cierto intervalo de tiempo denominado $t_{\text{escritura}}$ se ha de colocar en las terminales de dirección la combinación binaria correspondiente a la posición de memoria en la que se va a introducir la información presente en las terminales de entrada. Para ello las señales de control han de permanecer en los niveles de escritura, y en general, una de ellas ha de ser un impulso de escritura activo con un uno o un cero lógicos y que ha de alcanzar ese nivel en un cierto tiempo llamado tiempo de establecimiento t_e después de que la dirección está estable y abandonarlo a cierto tiempo, llamado de mantenimiento t_m , antes de que la dirección vuelva a cambiar.

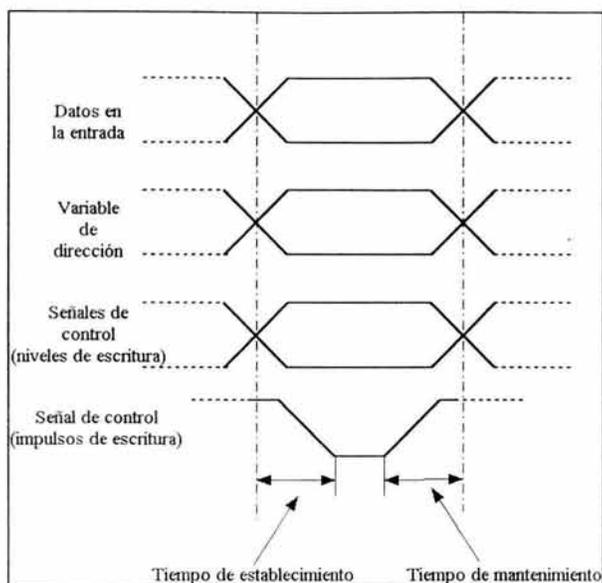


Figura 2.3. Señales de una memoria de acceso aleatorio durante un ciclo de escritura.

Memorias RAM estáticas (SRAM)

Se denominan estáticas (*SRAM*) las memorias que mantienen indefinidamente la información mientras se le aplica la tensión de alimentación. Las memorias estáticas de semiconductores están formadas por *flip-flops* en general tipo R-S; activados por niveles. En su realización se pueden utilizar transistores bipolares o transistores *MOS*.

Memorias RAM dinámicas (DRAM)

Se denominan dinámicas (*DRAM*) las memorias que mantienen almacenada la información solamente durante algunos milisegundos. Estas memorias sólo se realizan con transistores *MOS*, y en lugar de *flip-flops*, utilizan como elemento de memoria la capacitancia parásita existente entre la compuerta y la fuente de estos. Para que la información se memorice de forma continua es necesario realizar una lectura y escritura periódicas que reciben el nombre de *regrabado (refreshing)*.

Memorias pasivas

Se denominan memorias pasivas a aquellas memorias en las que existe una gran diferencia entre el tiempo de lectura y el de escritura. Una característica común a todas las memorias pasivas es que no son volátiles, es decir mantienen la información aunque deje de aplicarse la tensión de alimentación. Las memorias pasivas pueden clasificarse en tres grandes tipos: totalmente pasivas (*ROM*), pasivas programables (*PROM*) y pasivas reprogramables (*EPROM*, *EEPROM* y *FLASH*).

Memorias totalmente pasivas (ROM)

Son aquellas memorias pasivas que nunca pueden ser escritas por el usuario. Al colocarlas en un sistema digital sólo pueden ser leídas. La grabación o escritura la realiza el fabricante. En general las localidades de memoria están formadas por un transistor bipolar o *MOS* y la grabación consiste en colocarlo o no al fabricar el circuito integrado.

Memorias pasivas programables (PROM)

Son aquellas cuyo contenido puede ser escrito por el usuario una sola vez. En las de uso más extendido, realizadas en tecnología TTL, la celda de memoria está constituida por un diodo y la programación consiste en hacer pasar por él una corriente excesiva que lo funde.

Memorias pasivas reprogramables (EPROM, EEPROM y FLASH)

Son aquellas memorias cuyo contenido puede ser escrito por el usuario varias veces. Estas memorias han tenido una gran evolución y en la actualidad se dividen en tres grandes clases: memorias *EPROM*, memorias *EEPROM* y memorias *FLASH*.

Las memorias *EPROM* (*Electrically Programmable Read Only Memories*) se graban mediante impulsos eléctricos cuyo nivel de tensión es, en general, mayor que el de los normales de operación del circuito. Utilizan en su realización transistores *MOS* de compuerta flotante. La grabación consiste en inyectar portadores de carga en dicha compuerta mediante impulsos eléctricos. El borrado se realiza mediante rayos ultravioleta y ha de preceder a la grabación; para ellos el circuito se coloca bajo una zona transparente que permite el paso de los citados rayos.

Las memorias *EEPROM* (*Electrically Erasable Programmable Read Only Memories*) permiten el grabado y borrado de información eléctricamente. Para realizar la grabación y el borrado de las memorias *EEPROM* es necesario aplicar a los transistores de compuerta de salida impulsos de tensión superior a los que se aplican para leerlas. Por ellos las memorias *EEPROM* se pueden realizar de dos maneras: memorias *EEPROM* que poseen una terminal para aplicar los impulsos de voltaje de grabado V_{pp} , y las memorias *EEPROM* con una única tensión de alimentación y que generan de manera interna las tensiones de programación. Las memorias *EEPROM* permiten el grabado y borrado de células individuales sin la necesidad de afectar a las restantes.

Las memorias *EEPROM* poseen una densidad mucho menor que la *EPROM*, esto impidió su utilización generalizada como memoria de programa, limitando su campo de aplicación. Esto motivo el interés de los fabricantes por crear memorias con la misma densidad de una memoria *EPROM*, pero con los beneficios de ofrecidos por la memoria *EEPROM*. El resultado son las memorias borrables eléctricamente en su totalidad, mejor conocidas como memorias *FLASH*, las cuales igualan en densidad a las memorias *EPROM* y tienen la ventaja de ser borrables eléctricamente, aunque sólo en su totalidad, a diferencia de las memorias *EEPROM* que permitían el borrado de celdas individuales.

Memorias de acceso serie

Son aquellas en las que el tiempo que tarda en leerse o grabarse depende de su situación física en el interior de la memoria. Para introducir la información en una posición hay que hacerla pasar por todas las que la preceden a partir de las terminales de entrada. De forma similar, para leer el contenido de una posición hay que hacer pasar su información por todas las que les siguen hasta alcanzar las terminales de salida. De todo lo anterior se deduce la denominación de acceso serie dada a estas memorias cuyo diagrama de bloques se representa en la figura 2.4.

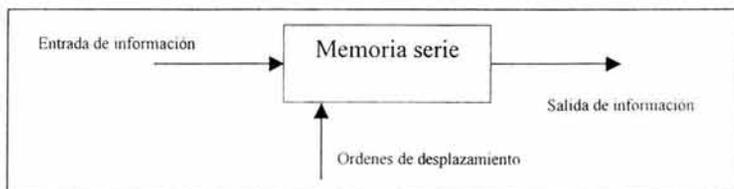


Figura 2.4. Diagrama de bloques de una memoria de acceso serie.

II.3. Codificadores angulares

En términos simples, un codificador angular (*encoder*) es cualquier dispositivo que convierte señales analógicas, posición de ejes u otros parámetros analógicos a forma digital. En la siguiente figura se muestra el aspecto físico de diferentes tipos de codificadores angulares.

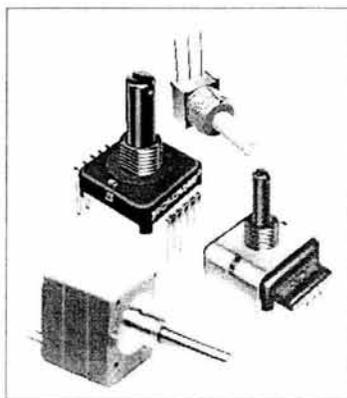


Figura 2.5. Diferentes tipos de codificadores angulares.

Algunos codificadores angulares emplean discos, como el que se muestra en la figura 2.6. para convertir una posición de un eje a su correspondiente valor digital representando grados angulares.



Figura 2.6. Disco de un codificador angular.

Un codificador angular funciona de manera diferente en un sistema a como lo hace un potenciómetro de precisión, aunque de forma externa sean muy similares.

Algunas de las ventajas que se obtienen al trabajar con un codificador angular son:

- Dirección de rotación.
- Posición angular precisa.
- Conteo arriba/abajo (*up/down*).
- Velocidad de rotación.

Hoy en día los nuevos diseños de ingeniería están emigrando de los dispositivos analógicos hacia codificadores angulares de bajo costo, los cuales proveen una señal digital muy precisa y pueden ser interpretadas en cientos de maneras, dependiendo de la aplicación. Se aplican principalmente en la instrumentación, robótica, equipos de audio, equipo médico y de cómputo.

II.3.1. Tipos de codificadores angulares

En la actualidad existen una gran variedad de codificadores angulares con diferentes principios de operación y diferentes tecnologías de construcción, el empleo de una u otra dependerá de los requerimientos del diseño. Entre los principales codificadores angulares existentes en el mercado se encuentran los de contacto y los ópticos, los cuales pueden encontrarse con salida incremental o absoluta.

Codificadores angulares de contacto incremental

Este tipo de codificadores cuenta con dos canales de salida que entregan señales en código *Gray*, permitiendo mediante un circuito de decodificación, obtener la dirección analógica de rotación. Una gran ventaja del codificador angular de contacto incremental es que permite la entrada directa de datos analógicos digitalizados en el circuito de aplicación sin la necesidad de realizar una conversión analógica digital. Se encuentran en el mercado con vástagos en tamaños pequeños desde 6 milímetros hasta 22 milímetros. El diagrama de tiempos así como el circuito de control incremental típico para este tipo de codificadores angulares se muestra en las figuras 2.7 y 2.8.

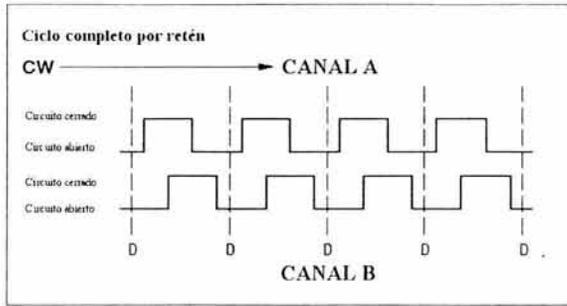


Figura 2.7. Diagrama de tiempos de la salida de un codificador angular incremental.

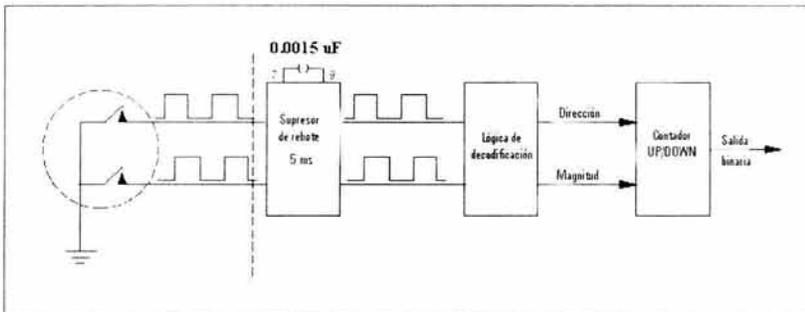


Figura 2.8. Circuito recomendado para el codificador angular de contacto de salida absoluta.

Codificadores angulares de contacto absoluto

Los codificadores angulares de contacto absoluto poseen un código *Gray* propio, el cual es colocado sobre una pista sencilla para lograr un producto muy económico, eficiente en energía y pequeño. Este tipo de codificadores proveen a la salida una palabra digital que puede ser retenida en su última posición aún en el caso de una falla de la alimentación. Poseen terminales de acceso que entregan hasta 128 estados absolutos de posición dependiendo del tamaño del empaque y de la construcción del mismo. Algunos modelos de codificadores angulares absolutos cuentan con una terminal de habilitación, lo cual permite desconectar el codificador reduciendo por lo tanto el consumo de energía. El diagrama de control típico para codificadores angulares de contacto absoluto se muestra en la figura 2.9.

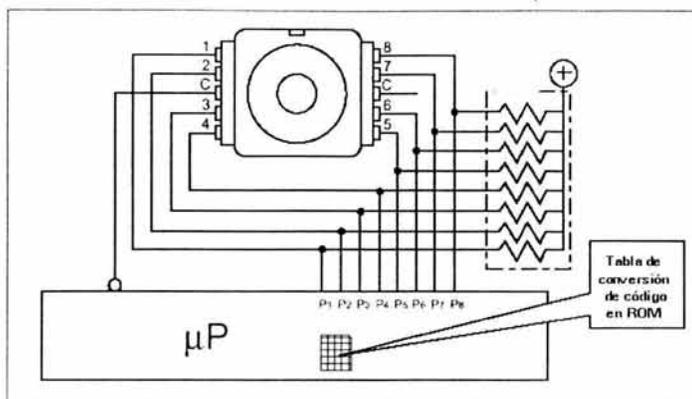


Figura 2.9. Diagrama de control típico para codificadores angulares absolutos.

Codificadores angulares incrementales ópticos (sin contacto)

Este tipo de codificadores cuenta con dos canales que entregan señales de código Gray permitiendo mediante un circuito de decodificación obtener la dirección analógica de rotación. El codificador angular sin contacto realiza las mismas funciones que la versión con contacto, pero cuenta con algunas ventajas con respecto a éste.

- Una vida útil de rotación muy alta.
- Precisión a altas velocidades.
- Resoluciones de hasta 256 conteos por 360° de rotación mecánica.
- Utiliza un LED y un circuito sensor en lugar del rotor.
- Los tamaños de los empaques van desde los 5/8 de pulgada hacia arriba.

La figura 2.10 muestra los elementos principales en la construcción interna de este tipo de codificadores angulares.

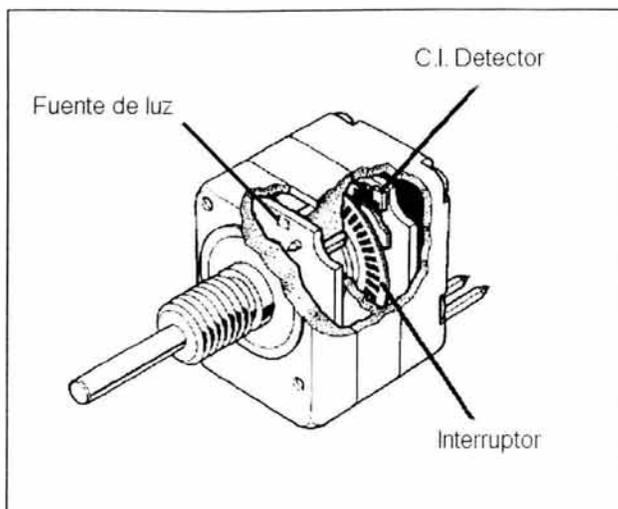


Figura 2.10. Codificador angular óptico.

Sin embargo poseen la desventaja de requerir una mucha mayor corriente de polarización, lo cual lo limita en cuanto a las aplicaciones de circuitos alimentados con baterías.

II.4. Fuentes conmutadas

Conceptualmente existen tres configuraciones básicas para obtener voltaje de DC regulado de una fuente de AC. Éstas son:

- Regulación *Shunt* (en derivación).
- Regulación lineal en serie.
- Regulación conmutada en serie.

Los reguladores serie y *shunt* operan bajo el mismo principio de sensado del voltaje de salida de DC, comparándolo con un nivel de referencia interno, y variando una resistencia (dispositivo activo) para mantener los niveles de salida entre los límites especificados.

Los reguladores lineales se caracterizan por utilizar como elemento de control un transistor en serie con la carga que disipa una potencia igual al producto de la diferencia entre la

tensión de entrada y la de salida, multiplicado por la corriente de carga máxima. Esto significa que la regulación se consigue con un bajo rendimiento, ya que el transistor debe disipar la energía que no consume la carga, provocando pérdidas elevadas que hacen que el rendimiento sea bajo.

Para minimizar las pérdidas y así tener un rendimiento mayor, se coloca en la entrada de la fuente lineal un transformador reductor de la tensión de red, para que la tensión aplicada al transistor regulador se acerque a la de la salida. En la figura 2.11 se muestra un diagrama a bloques de una fuente de voltaje lineal.

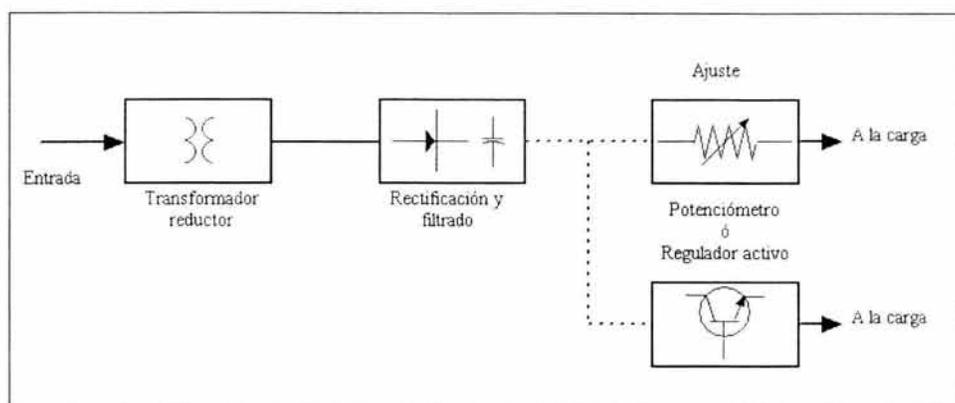


Figura 2.11. Principales bloques en una fuente de voltaje lineal.

Otra forma de aumentar el rendimiento, y así no tener que usar transformadores grandes y pesados, es mediante el empleo de fuentes conmutadas que utilizan un transistor de potencia en conmutación. De esta forma la potencia disipada en el transistor es muy inferior a la disipada en las fuentes lineales.

En estas fuentes, cuando el transistor se encuentra en corte, la corriente a través de él es prácticamente nula; y en estado de saturación, la caída de tensión en sus terminales es pequeña, con lo que en todo momento la potencia disipada en el transistor conmutador es muy baja. En estas fuentes la tensión en la red se rectifica y se filtra directamente (sin uso de transformador), posteriormente se muestrea o conmuta mediante el transistor conmutador y por medio de un filtro

LC se obtiene el nivel medio de la onda pulsada. En la figura 2.12 se muestra un diagrama a bloques con las principales etapas de una regulación conmutada.

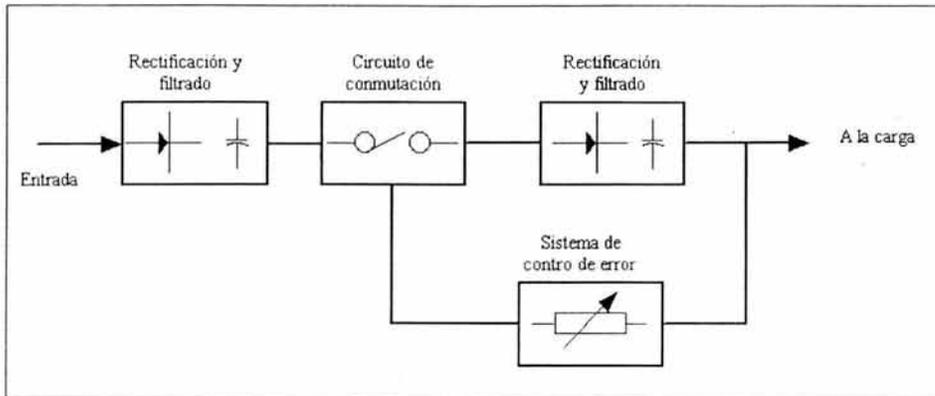


Figura 2.12. Principales etapas de la regulación conmutada.

Algunas fuentes conmutadas poseen un transformador que adapta la tensión pulsada a un nivel más adecuado, aunque su uso no es siempre necesario.

Existen muchas formas de clasificar a las fuentes conmutadas, pero en principio se pueden clasificar en forzadas y resonantes. A su vez, las forzadas pueden o no tener transformador y las resonantes aprovechan el paso por cero de la tensión o la corriente para conmutar y disminuir aún más las pérdidas en conmutación. Las fuentes forzadas sin transformador a su vez pueden ser directas, donde la energía se transmite directamente a la carga, o indirectas, que se caracterizan porque en un principio la energía se almacena en un componente magnético y/o capacitivo y posteriormente se transmite a la carga.

Las fuentes conmutadas generalmente pueden operar de dos maneras, dependiendo de la forma que tenga la corriente por la bobina. Si durante cada periodo la corriente cae a cero la fuente trabaja en modo de funcionamiento discontinuo. Si por el contrario la corriente no cae a cero lo hace en modo de funcionamiento continuo.

Sea cual fuere el modo de funcionamiento de una fuente conmutada, siempre existe una dependencia entre la tensión de salida y la carga, lo cual hace que no tengamos una regulación perfecta.

Para minimizar esta dependencia se emplean recursos en el camino de la realimentación (trabajando en lazo cerrado). Para ello se deben comparar la tensión deseada en la salida con la que hay en la entrada, y actuar en consecuencia. Además, con este sistema también se corrigen problemas que se pueden dar en la salida como consecuencia de las variaciones en la entrada.

Para cerrar el lazo de realimentación se emplea un controlador, que puede actuar de varias maneras: control en modo tensión y control en modo corriente. En el modo de tensión se obtiene la señal de control por medio de una señal de error que depende de la diferencia entre la tensión y la referencia. En el modo de corriente la señal de error controla el máximo valor de corriente que se empleará para controlar la tensión en la carga mediante un circuito de gestión, que es generalmente un *flip-flop*. En este caso se emplea un resistor de bajo valor en el camino de la salida para sensar el valor de la corriente.

Las principales ventajas que ofrece una fuente de voltaje conmutada es su bajo peso, su pequeño tamaño, alta eficiencia, amplio rango de voltaje de entrada y bajo costo. El bajo peso y su pequeño tamaño es posible debido a que la operación ocurre a frecuencias por arriba del rango audible, y los elementos inductivos son pequeños. La alta eficiencia se debe a que en la regulación de salida el transistor es conmutado rápidamente entre las regiones de corte y saturación y por lo tanto hay muy poca disipación. Esto facilita los requerimientos de disipadores, lo cual contribuye a la reducción de peso y volumen. El amplio rango en el voltaje de entrada se debe a la flexibilidad de variación de la frecuencia de entrada, en adición los cambios en el ciclo de trabajo del transistor hacen la adaptación del voltaje innecesaria. Finalmente el bajo costo es gracias a lo reducido del volumen y la disipación. Requiriéndose mucho menos materiales y dispositivos semiconductores pequeños.

II.5. Visualizadores

Cuando se diseña un equipo electrónico, es muy probable que este tenga alguna interacción con el usuario, mostrando información, o bien, recibíendola. Los visualizadores son empleados para mostrar al usuario del equipo parámetros de operación, mensajes de error, variables que se están midiendo o monitoreando, etc. Entre las principales tecnologías empleadas se encuentran los diodos emisores de luz y las pantallas de cristal líquido. A continuación se hace un breve análisis de la forma de operar de cada una de estas tecnologías.

II.5.1. Diodos emisores de luz

Los diodos emisores de luz (*LEDs*) han sido usados por un cuarto de siglo. En este periodo de tiempo, los *LEDs* han sido elogiados por su uso simple, su seguridad sobre las luces incandescentes y su capacidad para conectarse directamente con transistores de película delgada y circuitos semiconductores de metal – óxido, sin la necesidad de un costoso circuito de interfaz.

Hoy en día, los *LEDs* se encuentran disponibles en tamaños y formas diferentes, son usados principalmente en indicadores y en *displays* alfanuméricos, proveyendo una manera segura de desplegar indicadores de estado e información digital, diferentes modelos se muestran en la figura 2.13 y en la figura 2.14 se muestran algunos arreglos donde es común el empleo de *LEDs*. Los primeros *LEDs* desarrollados tenían una pobre salida de luz, los diseños recientes permite obtener *LEDs* ultra brillantes eliminando esta deficiencia. Los avances realizados en la tecnología en los últimos años permiten fabricar *LEDs* los cuales son hasta 100 veces mayor salida de luz.

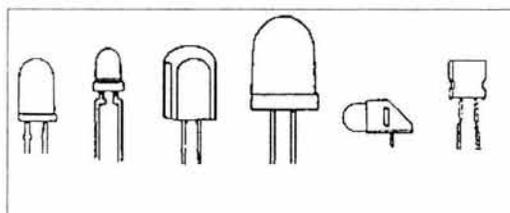


Figura 2.13. Aspecto físico de distintos tipos de LEDs.

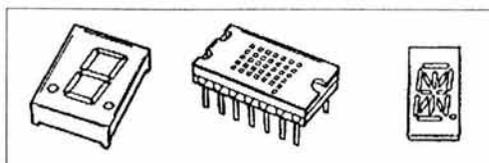


Figura 2.14. Displays de 7 segmentos, de matriz de puntos y alfanumérico construídos con LEDs.

La emisión de luz ocurre en un *LED* cuando la unión P-N del dispositivo semiconductor es polarizada en directa. Un fenómeno conocido como inyección electroluminiscente resulta en la emisión de luz (fotones) desde la unión P-N a través de la sección de un *LED*. La siguiente figura muestra el fenómeno de emisión de luz.

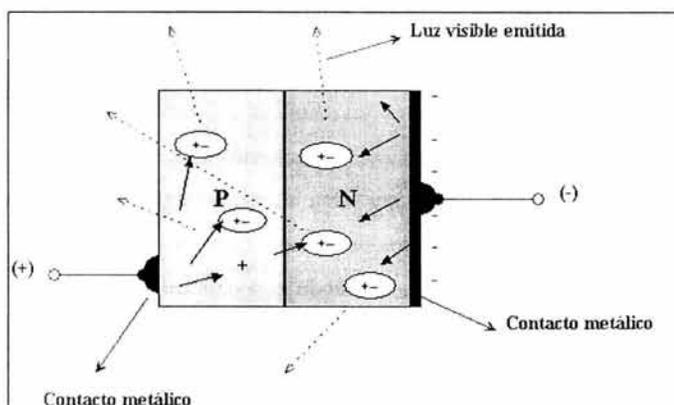


Figura 2.15. Fenómeno de electroluminiscencia.

La energía del fotón es aproximadamente igual a la energía de separación del semiconductor y puede ser convertida a longitud de onda mediante la ecuación 2.1:

$$E_g = h c / \lambda \quad (2.1)$$

Donde: E_g = Energía de la banda de separación en electrón-volt.

h = La constante de Plack (6.63×10^{-34} J-seg).

c = Velocidad de la luz.

λ = Longitud de onda en nm.

La unión P-N es formada ya sea por crecimiento epitaxial, difusión de la unión, o por un proceso de deposición de vapor. Los materiales usados para la construcción del *LED* y la estructura del mismo determinan el color (longitud de onda) de la emisión de luz. Un *LED* requiere una corriente directa promedio de 20 mA como máximo para ofrecer una buena eficiencia lumínica

II.5.2. Pantallas de cristal líquido

Las pantallas de cristal líquido (*LCD's*, por sus siglas en inglés) poseen la ventaja de tener un requerimiento de potencia más bajo que los *LEDs*. Es típicamente del orden de los microwatts para la pantalla, en comparación al orden de miliwatts para los *LEDs*. Sin embargo las pantallas de cristal líquido requieren de una fuente de iluminación externa o interna y están limitadas a un rango de temperatura que va de cerca de 0°C a 60°C. El tiempo de vida es otra área de preocupación, debido a que las pantallas *LCD* pueden degradarse químicamente. En la actualidad, los tipos de pantallas que reciben el mayor interés son las unidades de efecto de campo y dispersión dinámica.

Un cristal líquido es un material (normalmente orgánico) que fluye como un líquido, pero cuya estructura molecular tiene algunas propiedades asociadas normalmente con los sólidos. Para las unidades de dispersión de luz el mayor interés está en el cristal líquido nemático. Las moléculas individuales tienen apariencia de varillas, tal como se muestra en la región clara indicada en la figura 2.16. La superficie conductora de óxido de indio es transparente y, bajo las condiciones mostradas en la figura, la luz incidente simplemente atraviesa y la estructura del cristal líquido aparecerá de forma clara.

Si se aplica un voltaje a través de las superficies conductoras, el acomodo molecular queda perturbado, con el resultado de que se establecerán regiones con diferentes índices de

refracción. La luz incidente es, por tanto, reflejada en diferentes direcciones en la interfaz entre diferentes regiones de diferentes índices de refracción, de lo cual resulta que la luz dispersada tiene una apariencia de vidrio congelado, región opaca indicada en la figura 2.15.

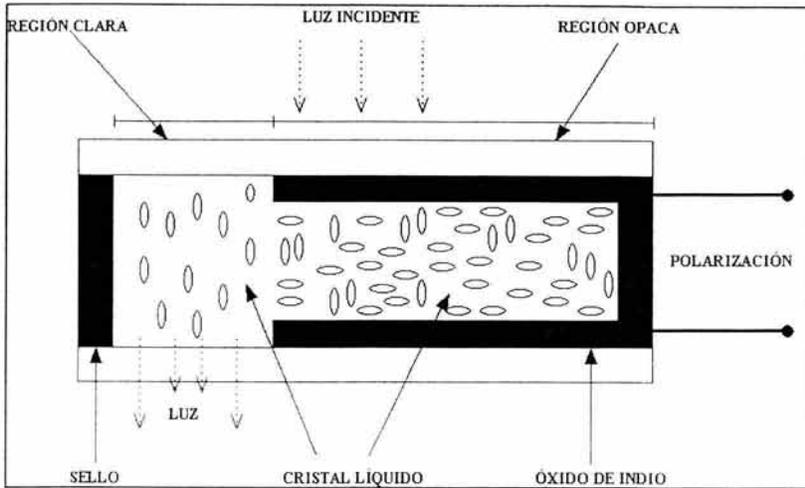


Figura 2.16. Funcionamiento del cristal líquido.

Un dígito en una pantalla LCD puede tener la apariencia de segmentos como se muestra en la figura 2.17. Si se requiriera el número 2, las terminales A3, B3, D3, E3 y G3, serían energizadas y sólo esas regiones serían congeladas mientras las otras permanecerían claras.

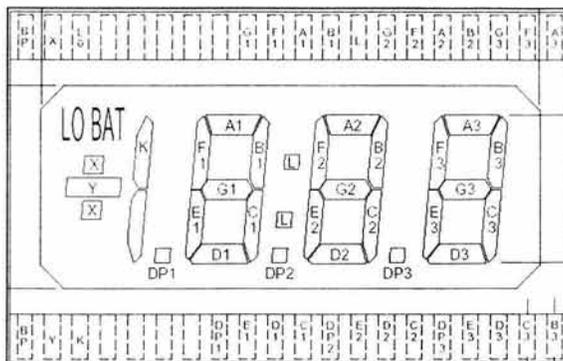


Figura 2.17. Pantalla LCD de 3 dígitos y 1/2.

Un *LCD* no genera su propia luz, sino que depende de una fuente externa o interna. Bajo condiciones oscuras será necesario que la unidad tenga su propia fuente externa o interna, ya sea por detrás o a un lado del *LCD*. Durante el día, o en áreas iluminadas se puede poner un reflector atrás del *LCD* para reflejar la luz a través de la pantalla para una intensidad máxima. Para una operación óptima, los actuales fabricantes están usando una combinación de modos transmisivo (su propia fuente de luz) y reflectivos llamada transreflectiva.

II.6. Supercapacitores

En años recientes la palabra supercapacitor ha tomado un nuevo significado. Originalmente era usada para describir una resistencia negativa dependiente de la frecuencia, del tipo usado en filtros activos de alto desempeño. Más recientemente el término ha sido empleado para definir un componente que se comporta como un capacitor ordinario, pero que exhibe una capacitancia extraordinariamente alta para su tamaño.

Un capacitor ordinario usa un medio no conductor llamado dieléctrico para separar dos placas conductoras. El gran tamaño de las placas comparado con la pequeña separación entre ellas aumenta la capacitancia. El dieléctrico sirve para dos propósitos: primero, soporta y separa las placas; segundo, incrementa la capacitancia del valor más pequeño que tendría si las dos placas estuvieran separadas y soportadas por aire, en la misma configuración.

Un supercapacitor es básicamente el punto medio entre un capacitor convencional y una batería secundaria. El supercapacitor también es conocido como un capacitor de doble capa.

Diferentes tipos de supercapacitores están disponibles, en varios estilos, diseñados para varias aplicaciones. Varios valores se encuentran disponibles desde 0.01 F (10000 μ F) hasta algunos Faradios, e incluso hasta 100 F dependiendo del fabricante. La figura 2.18 muestra el aspecto físico de varios tipos de supercapacitores comerciales.



Figura 2.18. Aspecto físico de algunos supercapacitores.

El principio de operación de un supercapacitor se basa en la aparición de una capa eléctrica doble que aparece en la interfaz entre partículas de carbón activado y una solución de ácido sulfúrico como electrolito. Los dos electrodos están separados por una membrana porosa que es conductora de manera iónica pero eléctricamente aislada. Membranas de goma conductiva contienen el electrodo y el material electrolito formando una celda. Algunas celdas están apiladas en serie para alcanzar voltajes de 5.5 V y 11 V como se muestra en la figura 2.19.

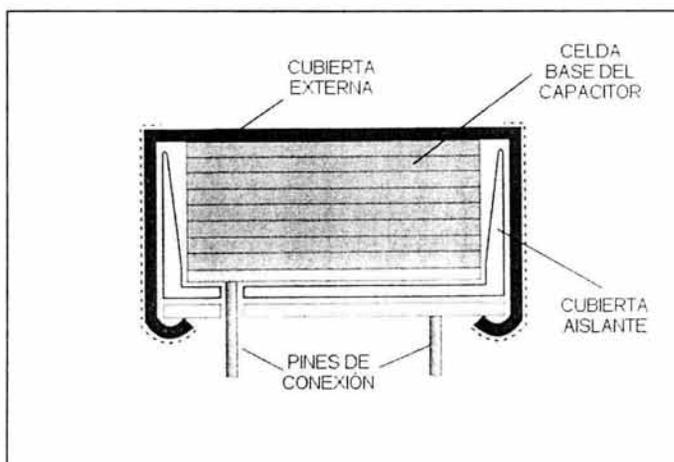


Figura 2.19. Estructura interna de un supercapacitor.

II.7. Baterías

Las baterías se clasifican de acuerdo a diferentes parámetros. Por un lado se llaman primarias si no se pueden recargar, o secundarias, si pueden recargar; y por otro lado, se clasifican según los materiales con los cuales están fabricados sus electrodos, lo que les otorga sus principales características de voltaje, potencia, duración, tamaño, etc.

II.7.1. Pilas primarias o no recargables

La tecnología de baterías primarias más utilizadas son las de carbón - zinc, las alcalinas y las de litio. A continuación se hará una breve descripción de cada una de ellas.

Pilas de carbón - zinc

Este tipo de pila, llamada también celda de carbón zinc o pila seca, es la más económica, pero al mismo tiempo la que menos dura ya que se descarga rápidamente y de ahí que no es muy recomendable para su utilización en equipos que operarán por largos periodos de tiempo o con un consumo de corriente elevado. En la figura 2.20 se muestra su estructura. Estas pilas, también conocidas como baterías secas o de LeClanche, proporcionan típicamente un voltaje nominal de 1.5 V/celda. El ánodo es de dióxido de manganeso, el cátodo es de zinc y el electrolito una solución de cloruro de amonio o de cloruro de zinc embebida en el material del cátodo.

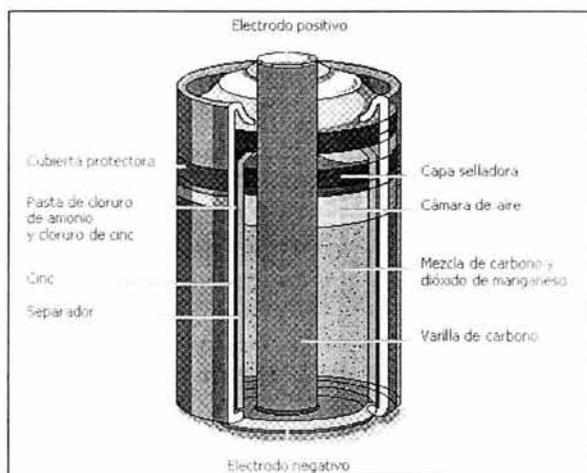


Figura 2.20. Estructura interna de una batería de carbón zinc.

Una variante de las pilas y baterías secas son las de trabajo pesado (*Heavy – duty*), caracterizadas por tener una alta concentración de cloruro de zinc en el electrolito y proporcionar corrientes más altas que las baterías secas normales. Las baterías secas se identifican por el voltaje nominal y el tamaño.

Pilas y baterías alcalinas

Las pilas y baterías alcalinas (*alkaline*), figura 2.21, utilizan como materiales para el ánodo y el cátodo, respectivamente, zinc pulverizado y dióxido de manganeso, pero el electrolito es una solución fuertemente alcalina de hidróxido de potasio, la cual brinda una mayor duración. Las pilas o celdas tiene un voltaje nominal de 1.5 V y con ellas se forman baterías, siendo la más común la de 9 V.

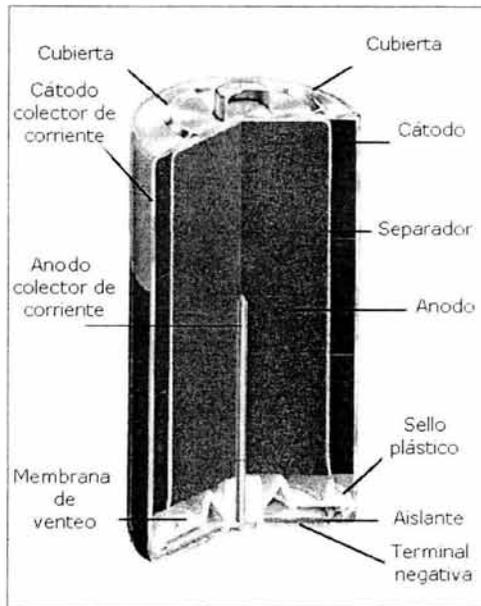


Figura 2.21. Estructura interna de una batería alcalina.

Las baterías alcalinas tienen una mayor capacidad de corriente que las baterías secas, trabajan eficientemente a bajas temperaturas y en forma continua, no se descargan fácilmente cuando están guardadas y poseen una larga vida útil. Sin embargo, son más costosas, su voltaje disminuye a medida que se descargan y, bajo condiciones muy adversas, pueden llegar a liberar

gases tóxicos. Son muy utilizadas en radios portátiles, equipos fotográficos, juguetes y otras aplicaciones similares siendo muy recomendables para alimentar equipos de control electrónico de bajo consumo de corriente.

Baterías y pilas de Litio

Las pilas y baterías de litio tienen un voltaje nominal de 3V/celda y proporcionan corrientes más altas que las baterías secas y las alcalinas. Utilizan dióxido de manganeso (MnO_2) en el cátodo y litio metálico en el ánodo. El electrolito es una solución de dióxido de azufre (SO_2). Se consiguen principalmente con voltajes de 3 V y 6 V. También se disponen de baterías de litio de 3.6 V/celda, las cuales emplean cloruro de tionilo ($SOCl_2$) como electrolito. Son muy empleadas como baterías de respaldo (*backup*) en computadoras y otros sistemas digitales. Las baterías de litio se identifican por el voltaje nominal y la capacidad, por ejemplo: batería de litio de 3V/200mAh. Tienen generalmente forma de botón, aunque también se consiguen en otras presentaciones.

Las baterías de litio proporcionan una alta capacidad de corriente (varias veces superior a la de una batería de tamaño comparable), son compactas y livianas, tienen una larga vida útil (de 5 a 20 años), trabajan eficientemente a cualquier temperatura. Además al contrario de lo que sucede en las baterías secas y alcalinas, las baterías de litio tienen una curva de descarga plana, es decir, su voltaje permanece constante durante todo el ciclo de descarga. Sin embargo, deben ser usadas con cuidado ya que pueden explotar bajo condiciones severas.

II.7.2. Baterías secundarias o recargables

En este tipo de baterías, los materiales activos, una vez descargados total o parcialmente, pueden ser restablecidos a su estado químico original invirtiendo el flujo de corriente, es decir, proporcionándoles energía eléctrica controlada desde una fuente externa. La mayoría admite entre 200 y 1000 ciclos de descarga antes de ser inservibles.

La tecnología de baterías recargables más utilizada en la actualidad son las de plomo – ácido, las de níquel – cadmio (NiCd), las de níquel – metal híbridas (NiMH) y las de litio iónico

(Li – Ion). También se dispone de baterías recargables de plomo – calcio (Pb - Ca), plata – zinc (Ag - Zn), plata cadmio (Ag - Cd), litio – metal – sulfuro (LiMS), aire – zinc, etc.

Baterías de plomo ácido

Las baterías de plomo ácido, proporcionan un voltaje nominal de 2V/celda. Utilizan plomo en el ánodo (+) y óxido de plomo en el cátodo (-). El electrolito es una solución acuosa de ácido sulfúrico. Se fabrican típicamente con voltajes de 2V, 4V, 6V y 12 V. Su capacidad puede llegar a ser muy alta, en algunos casos superiores a los 500 Ah. Las baterías de plomo ácido modernas son generalmente selladas y se identifican por su voltaje y su capacidad nominales. Estos parámetros determinan sus dimensiones físicas

Las baterías de plomo ácido vienen en una gran variedad de formas y tamaños con el fin de satisfacer una gama muy amplia de necesidades de potencia. Son de bajo costo, se consiguen muy fácilmente, tienen una curva de descarga plana, trabajan bien a altas temperaturas, tienen larga vida útil (de 5 a 10 años) y se pueden cargar y descargar repetidamente. Sin embargo, requieren mantenimiento frecuente, su capacidad de voltaje y corriente tiende a reducirse a bajas temperaturas y, debajo determinadas circunstancias, puede liberar hidrógeno.

Baterías de Níquel – Cadmio

Las baterías de níquel cadmio, proporcionan un voltaje nominal de 1.2 V/Celda. Utilizan generalmente cadmio (Cd) metálico como ánodo y hidróxido de níquel (NiOOH) como cátodo. El electrolito es una solución acuosa de hidróxido de potasio (KOH). Se utilizan exclusivamente en teléfonos celulares, computadoras personales, cámaras de video, etc.

Las baterías de níquel cadmio se identifican por el tamaño, el voltaje y la capacidad, por ejemplo: batería NiCd AA de 1.2V/600mAh. Vienen en una gran cantidad de tamaños, siendo las más comunes las celdas tipo botón, AAA, AA, C y D de 1.2 V, las baterías cuadradas de 7.2 V y los pequeños paquetes o *packs*, contruidos por varias pilas interiores interconectadas. Las baterías de níquel cadmio pueden proporcionar muy altas corrientes en forma continua, no requieren mantenimiento, trabajan bien a bajas y altas temperaturas y tienen una larga vida útil (de 2 a 4 años).

Las baterías de níquel cadmio son relativamente más costosas que las de plomo ácido y presentan con frecuencia un fenómeno llamado “efecto memoria”, el cual les impide desarrollar su plena capacidad cuando se descargan cíclicamente hasta un mismo valor y luego se recargan.

II.8. Estándares de comunicación

Una de las características más importantes de un equipo electrónico es su capacidad de comunicarse con el mundo exterior, ya sea para enviar información o para recibirla. En la actualidad las comunicaciones de los equipos están normalizadas con estándares de comunicación, los cuales son muchos y muy variados. El empleo de uno u otro dependerá del tipo de comunicación que se requiera. Ejemplos de estándares de comunicación son el RS-232C, RS-485, IrDA, SDI-12, I²C, SPI y *Microwire*, entre otros. Existen también los de uso específico, como los protocolos de uso industrial *HART*, *MODBUS*, *FIELD BUS Foundation*, *PROFIBUS*, entre otros. A continuación se hará una descripción general de los protocolos de comunicación que serán empleados en el diseño del equipo de medición de nivel de agua.

II.8.1. RS-232C

Muchas de las comunicaciones entre sistemas son hechas de forma serial. De esta manera un *byte* o dato son enviados sobre un solo cable, un *bit* a la vez con el tiempo coordinado entre el transmisor y el receptor. La ventaja obvia de transmitir datos de forma serial es que se requieren mucho menos conexiones.

Existen muchos protocolos de comunicación serial que son usados por microcontroladores. En algunos dispositivos, los protocolos se encuentran incluidos en el microcontrolador, para simplificar el desarrollo de *software* para la aplicación. El protocolo de comunicación más viejo y el más usado es el estándar RS-232C. Además de especificar los niveles de voltaje y la distancia máxima de transmisión de señales digitales de datos, el estándar define muchas otras características requeridas para conformar una interfaz de datos, que deberán ser usadas cuando una comunicación serial está siendo enviada entre un equipo terminal de datos (DTE), como un computadora, instrumentos digitales o una terminal y un equipo de comunicación de datos (DCE), como un modem por ejemplo. Los niveles de voltaje considerados en el protocolo RS-232C están definidos de la siguiente manera:

1 lógico = nivel más negativo que -3 V

0 lógico = nivel más positivo que $+3$ V

Cualquier voltaje entre -3 V y $+3$ V tiene un nivel lógico no definido. Típicamente, un sistema RS-232C usa voltajes nominales de -12 V para el uno lógico y $+12$ V para el cero lógico. Hay que notar que el voltaje más negativo corresponde al uno lógico. Esto es conocido como *lógica negativa*.

Hay tres conductores que se usan para transmitir datos: dos son conductores portadores de datos (TxD y RxD) y el tercero es un conductor de tierra de señal que sirve como camino de retorno de la corriente de la señal. También hay otros 22 conductores que sirven como terminales de control entre el DTE y el DCE. Las terminales normalizadas de las conexiones especificadas por el estándar RS-232C se muestran en la figura 2.22, y el nombre y dirección de la información de las terminales se muestra en la tabla 2.2.

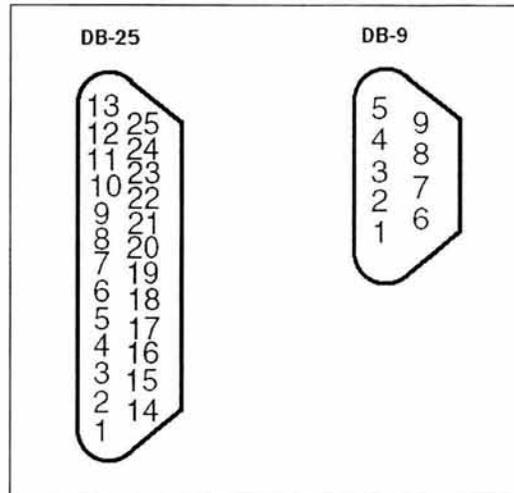


Figura 2.22. Conectores DB-9 y DB-25 para comunicación RS-232.

Nombre de la terminal	DB-25	DB-9	Dirección E/S
TxD	2	3	S
RxD	3	2	E
Gnd	7	5	
RTS	4	7	S
CTS	5	8	E
DTR	20	4	S
DSR	6	6	E
RI	22	9	E
DCD	8	1	E

Tabla 2.2. Identificación de terminales para conectores RS-232.

En sistemas convencionales, los niveles de voltaje lógicos estándar están de acuerdo a los voltajes TTL estándar de 0 V y 5 V para el cero y el uno respectivamente. Esos voltajes son empleados también por los dispositivos *MOS* y *CMOS* del sistema. Estos niveles TTL no son compatibles con equipo periférico que use RS-232C, y consecuentemente algún tipo de circuito de interfaz es necesario para convertir entre voltajes TTL y RS-232C.

Aunque el estándar RS-232C fue desarrollado para su uso en comunicaciones modem - computadora, éste también es usado para otras situaciones como comunicaciones de computadora a una terminal.

II.8.2. IrDA

En 1994, la Asociación de Datos Infrarrojos IrDA (*Infrared Data Association*) fue formada por un grupo de compañías, incluidas HP, IBM y Sharp. El objetivo de la asociación era promover la ubicua distribución de aplicaciones infrarrojas para que pudiesen operar unas con otras. Para que esto sucediera, ambos, la interfaz física y los protocolos para la comunicación necesitaban ser establecidos.

Para 1995, *laptops* con puerto IrDA y adaptadores IrDA a PC comenzaron a aparecer en el mercado, al mismo tiempo *Microsoft* presentaba su soporte IrDA para *Windows 95*. Desde

entonces la interfaz IrDA ha sido adoptada en la mayoría de las *laptops* y está siendo usada en dispositivos de consumo público (cámaras digitales, teléfono celulares, PDA's, etc.).

Para que el objetivo de la asociación IrDA fuera alcanzado, un número de obstáculos técnicos necesitaban ser resueltos. Lo primero de todo era la especificación de la interfaz física, esta especificación incluía la longitud de onda, potencia de transmisión, velocidad de comunicación y esquemas de modulación de datos a emplearse.

Lo siguiente, se necesitaba establecer un protocolo de comunicación robusto y realizable. El protocolo debía tomar en cuenta la naturaleza *ad hoc* de la conexión sin cable, así como soportar la comunicación punto a punto para dispositivos que negociaran capacidades, como tamaño de la estructura de datos y la máxima velocidad de transferencia de datos.

Finalmente, se necesitaba establecer un nivel de aplicaciones para comunicación entre teléfonos celulares, cámaras digitales, y PDA's. El resultado final de al menos tres años de discusiones y varios niveles de ejecución es la arquitectura IrDA, la cual se muestra en la figura 2.23. Cada uno de los niveles de los cuales se compone esta arquitectura se describe a continuación.

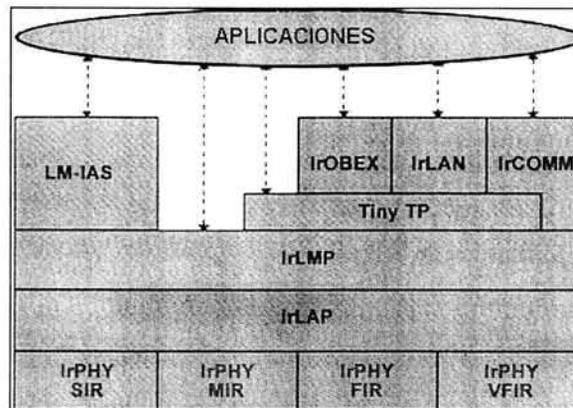


Figura 2.23. Arquitectura IrDA.

Nivel físico

Es el nivel más bajo, el cual especifica las características físicas del medio infrarrojo, el esquema usado en la modulación de los datos y la forma de una estructura IrDA. Generalmente el nivel físico comprende una UART, un modulador-demodulador ASIC, y un transmisor receptor IrDA compatible.

Para velocidades de hasta 1.152 Mbps, el esquema de modulación de retorno a cero invertida (RZI) es usado y un pulso de luz representa un cero. Para velocidades de hasta 115.5 kbps, la duración del pulso óptico es $\frac{3}{16}$ de la duración del *bit*. Para 0.567 y 1.152 Mbps, la duración del pulso óptico es de $\frac{1}{4}$ la duración del *bit*. De manera no formal, las velocidades de comunicación de hasta 115 kbps son referidas como *SIR (Slow infrared)*. A velocidades de 1.152 Mbps son llamadas *MIR (Medium infrared)*, y a velocidades de 4 Mbps *FIR (Fast infrared)*.

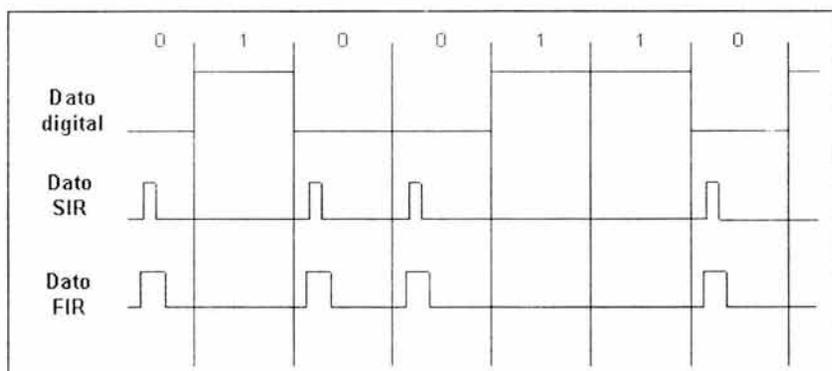


Figura 2.24. Esquemas de modulación IrDA para datos SIR y FIR.

El esquema de codificación RZI mostrado en la figura 2.24 se basa en un reloj para manejar la modulación. Este reloj ($16XCLK$) es puesto a 16 veces la velocidad de transferencia de la comunicación. Por ejemplo, si una comunicación a 15.2 kbps es requerida, el reloj $16XCLK$ debe ser establecido a:

$$16 \times 115200 = 1.8432 \text{ MHz}$$

Teniendo el *bit* una duración:

$$\frac{1}{115200} \times \frac{3}{16} = 1.63 \mu\text{s}$$

Para comunicación a 4.0 Mbps, el esquema de modulación es conocido como 4PPM. La modulación 4PPM es llevada a cabo definiendo una duración simbólica del dato (Dt), generalmente 500 ns, y dividiendo esto en cuatro secciones, llamadas *chips*. Cada *chip* tendrá una duración de 125 ns.

Debido a que la velocidad de la comunicación es 4 Mbps, cada periodo Dt asciende a dos bits de datos ($Dt = 500 \text{ ns} = 2 \times \frac{1}{4} \text{ Mbps}$). Durante un Dt específico solo un *chip* puede ser un uno lógico.

No obstante la simplicidad relativa del esquema de modulación 4PPM, construir un sistema práctico 4PPM, no es un asunto trivial. Simplemente la cadena de datos 4PPM es muy rápida. En adición se requiere de un controlador de comunicación serial que maneje DMA.

Nivel de protocolo

Una vez que la interfaz física ha sido implementada, el siguiente paso es construir el nivel de protocolo. El primer paso de procesamiento de las estructuras infrarrojas es el que maneja la interfaz IrLAP (*Infrared Link Accses Protocol*). La interfaz IrLAP es una variación del protocolo HDCL desarrollado por IBM, modificado de tal forma que toma en cuenta la naturaleza *ad hoc* de las comunicación sin cables.

Los controles de la interfaz IrLAP descubren los dispositivos que se encuentran dentro del rango, únicamente identificando aquellos dispositivos, y estableciendo un canal de comunicación libre de errores.

Los comandos de la interfaz IrLAP son pasados al protocolo infrarrojo de unión IrLMP (*Link Management Protocol*) el cual permite que un solo canal IrLAP pueda ser sobrepuesto a través de canales lógicos múltiples. De esta manera, un dispositivo IrDA puede soportar múltiples funciones (por ejemplo faxes, impresoras y acceso LAN) a través de canales lógicos diferentes mientras se usa la misma interfaz física (una conexión sencilla IrLAP). La interfaz IrLPM es como una caja de interruptores que dirige los datos hacia y desde la interfaz IrLAP.

Debido a que el protocolo IrDA es un intento para ser usado con una variedad de aplicaciones, se necesita una manera de identificar las características soportadas por un dispositivo. El servicio de acceso de información IAS (*information acces service*) está diseñado para este efecto. Se puede pensar en la interfaz IAS como los servicios de un directorio telefónico y las características soportadas por el dispositivo.

Por ejemplo, si un dispositivo es una cámara, este advierte por sí mismo ante una entrada en la base de datos IAS, indicando que es una cámara e incluye información acerca de los dispositivos externos a los que puede conectarse.

Finalmente, en el nivel de protocolo, se tiene el protocolo de transportación pequeño (Tiny TP). Debido a que al interfaz IrLMP soporta múltiples canales lógicos, el protocolo Tiny TP es necesario para prevenir una situación de falta de reloj en el cual un canal acapara el canal IrLAP/IrLMP.

Nivel de aplicaciones

Después de que la interfaz física y de protocolo ha sido establecida, el siguiente paso es construir una aplicación de soporte para los dispositivos con los que se requiera comunicar. Los principales métodos de intercambio de datos a través de una conexión infrarroja son IrCOMM, IrOBEX y IrTRANP.

IrCOMM es un protocolo para comunicaciones del puerto serie y del puerto paralelo que serán convertidos para soportar comunicación IrDA. Por ejemplo, si se desea reemplazar una comunicación RS-232 entre un modem y una PC, se necesita conectar un adaptador IrDA a la PC y construir un adaptador IrDA para el modem.

Si el adaptador de la PC y del modem contiene las extensiones IrCOMM, tanto la PC como el modem continuarán operando como si el cable RS-232 estuviera conectado. Se puede seguir usando la aplicación PC-Modem, como si se estuviera usando un puerto virtual. Si se tiene instalado los *drivers* IrDA para *Windows 95*, el protocolo IrDA es expuesto como puertos virtuales COM y LPT en el sistema.

El estándar de intercambio de objetos infrarrojo IrOBEX (*Infrared Object Exchange*) tiene la intención de ser un método independiente de transferencia de objetos. Si se desea enviar un archivo de un dispositivo a otro, IrOBEX establece las formas de identificar y convertir el archivo en un objeto universal que ambos dispositivos puedan entender e interpretar. Este también especifica un protocolo simplificado de puesta y obtención de objetos en dispositivos.

Sony, Sharp, Casio y algunos otros fabricantes de cámaras digitales establecieron el protocolo infrarrojo de transferencia de imágenes (IrTRANP). El protocolo IrTRANP permite al usuario emitir imágenes entre cámaras, PDA's, PC's, y aún directamente desde Internet.

II.8.3. SDI-12

El protocolo de comunicación SDI-12 es un estándar para interconectar adquirentes de datos con sensores basados en microprocesadores. La interfaz serial/digital SDI-12 se realiza a una velocidad de 1200 baud. El protocolo se desarrolló para aplicaciones con los siguientes requerimientos:

- Equipos que operen con baterías con un mínimo de consumo de corriente.
- Sistemas de bajo costo.
- Uso de un solo adquirente de datos con múltiples sensores sobre un solo cable.
- Hasta 200 pies de cable entre un sensor y un adquirente de datos.

Entre las ventajas de este protocolo se puede mencionar:

- Los sensores pueden ser intercambiados sin la reprogramación del adquirente de datos con datos de calibración u otra información.
- La alimentación es proporcionada a los sensores a través de la interfaz.
- Las tecnologías de montaje superficial de la actualidad permiten incluir un regulador de voltaje, un microprocesador y otra circuitería necesaria en pequeños empaques haciendo versátil la arquitectura SDI-12.
- Los sensores pueden usar *EEPROM* de bajo costo para almacenar los coeficientes de calibración y otra información en lugar de realizar las operaciones de forma interna.
- El uso de un estándar en la interfaz serial elimina significativamente la complejidad en el diseño de los adquirentes de datos.

- Los adquirentes de datos pueden ser diseñados y producidos independientemente del desarrollo de los sensores.
- Los adquirentes SDI-12 se pueden interconectar con una gran variedad de sensores.
- Los sensores SDI-12 se pueden interconectar con una gran variedad de adquirentes de datos SDI-12.

Interfaz eléctrica SDI-12

La interfaz eléctrica SDI-12 usa el *bus* SDI-12 para transmitir datos de forma serial entre adquirentes de datos y sensores SDI-12. EL *bus* SDI-12 es el cable que conecta múltiples dispositivos SDI-12. Este cable cuenta con tres conductores:

1. Línea de datos serial
2. Línea de tierra
3. Una línea de 12 volts

La figura 2.25 muestra el *bus* SDI-12 conectando un adquirent de datos con dos sensores. El *bus* SDI-12 es capaz de tener hasta 10 sensores conectados a él.

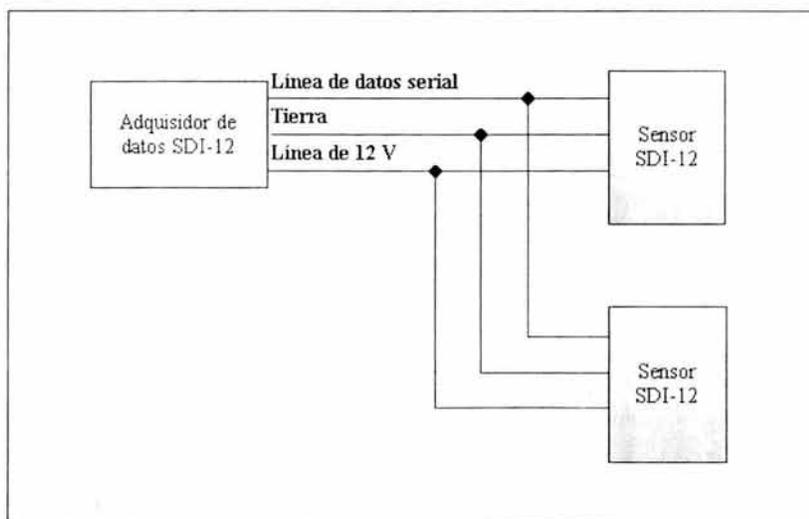


Figura 2.25. Interfaz eléctrica SDI-12.

Línea de datos serial

La línea de transferencia de datos es bidireccional, tres estados. La tabla 2.3 muestra los niveles de voltaje para la transmisión de datos serial en el estándar SDI-12. La línea de datos usa lógica negativa.

Condición	Estado binario	Rango de voltaje
Marca	1	-0.5 a 1.0 Volts
Espacio	0	3.5 a 5.5 Volts
Transición	No definido	1.0 a 3.5 Volts

Tabla 2.3. Niveles de voltaje y lógica para los datos seriales SDI-12.

Línea de 12 Volts

El adquisidor de datos (o una fuente de voltaje externa) provee entre 9.6 y 16 volts hacia la línea de 12 volts del *bus* SDI-12, con respecto a tierra, con una carga máxima de corriente por parte de los sensores de 0.5 A. El estándar no requiere que el adquisidor de datos sea la fuente de voltaje de la línea de 12 volts.

Protocolo de comunicación SDI-12

Los sensores y adquirentes de datos SDI-12 se comunican por intercambio de caracteres ASCII sobre la línea de datos. El adquisidor de datos envía un comando (*break*) para despertar los sensores sobre la línea de datos. Un *break* es un espacio continuo sobre la línea de datos de por lo menos 12 milisegundos. El adquisidor de datos envía entonces un comando. EL sensor, en turno, regresa la respuesta apropiada. Cada comando es para un sensor específico. El primer carácter de cada comando es la dirección única de un sensor que especifica con cual de los sensores quiere comunicarse. Otros sensores sobre el *bus* SDI-12 ignoran el comando y regresan al modo de espera (*standby*) en bajo consumo. Cuando un adquisidor de datos le dice a un sensor que inicie su procedimiento de medición, el adquisidor no deberá comunicarse con ningún otro sensor hasta que el conjunto de datos del primer sensor esté completo.

Estructura de los datos y velocidad de transmisión

La velocidad de transmisión para el estándar SDI-12 es 1200 baud. La tabla 2.4 muestra la estructura de los datos.

1 <i>bit</i> de inicio
7 <i>bits</i> de datos, el <i>bit</i> menos significativo es el que se transmite primero
1 <i>bit</i> de paridad, paridad par
1 <i>bit</i> de parada

Tabla 2.4. Formato de los datos SDI-12.

Todos los caracteres transmitidos sobre el *bus* SDI-12 son caracteres ASCII imprimibles.

Direcciones de los dispositivo

El primer carácter de cada comando deberá ser la dirección de un sensor. De la misma forma, el primer carácter de la respuesta es también la dirección. Esto le permite al adquisidor de datos SDI-12 verificar que la respuesta procede del sensor correcto.

II.8.4. I²C

La forma más popular de conectar un microcontrolador en red es mediante en protocolo I²C. Este estándar fue originalmente desarrollado por *Philips* a finales de la década de los 70's como un método de proveer una interfaz entre microprocesadores y dispositivos periféricos sin tener que conectar completamente los cables de dirección, datos y control entre los dispositivos. El estándar también permitía compartir recursos de la red entre procesadores.

Un *bus* I²C consiste de dos líneas: una línea de reloj (SCL, por sus siglas en inglés), la cual es usada para sincronizar datos, y una línea de datos (SDA, por sus siglas en inglés) por donde es enviada y recibida la información. Ambas líneas del *bus* son puestas a un nivel alto mediante resistencias de *pull-up* (para permitir que múltiples dispositivos lo manejen). En la figura 2.26 se muestra un ejemplo de una red I²C.

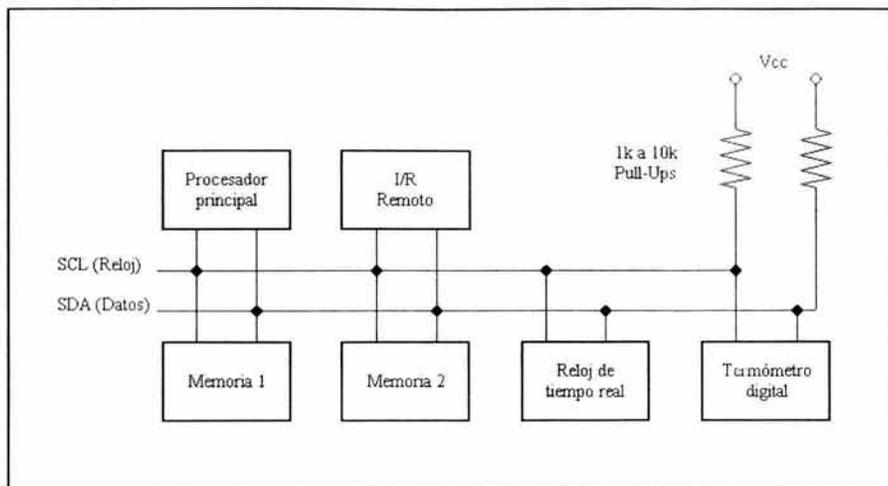


Figura 2.26. Ejemplo de una red I²C.

Para iniciar la transferencia de datos una “condición de inicio” es puesta sobre el *bus*. Normalmente, cuando el *bus* está en el estado de espera, tanto la línea del reloj como la de datos no están siendo manejadas y están en un nivel alto. Para iniciar la transferencia de datos, el maestro coloca en un nivel lógico bajo la línea de datos SDA, seguida de la línea de reloj SCL, ésta es la condición de inicio sobre el *bus*. Durante la transmisión de datos esto es una condición no válida (debido a que la línea de datos está cambiando mientras la línea de reloj se encuentra activa/alta), de tal forma que no existe la posibilidad de confusión entre información y condición de inicio.

El final de la transmisión es ejecutado de forma inversa: se permite que la línea de reloj vaya a nivel alto, la cual es seguida por la línea de datos.

Los datos son transmitidos de manera síncrona, con el *bit* más significativo enviado primero, y después de que 8 *bits* son enviados, el dispositivo maestro libera la línea de datos mientras envía el reloj para permitir que el dispositivo receptor lleve la línea a nivel bajo como un flanco de reconocimiento (*acknowledge*) de que el dato fue recibido. Después de que el *bit* de reconocimiento fue recibido, la línea de reloj y la de datos son puestas en nivel bajo en

preparación para que el siguiente *byte* sea transmitido, o una condición de inicio o de alto sea colocada en el *bus*.

Hay dos velocidades máximas para el estándar I²C (dado que el reloj es generado por el maestro, realmente no tiene una velocidad mínima); el “modo estándar” que puede alcanzar una velocidad de 100 kbps y el “modo rápido” que puede alcanzar una velocidad de transferencia de datos de hasta 400 kbps.

Un comando es enviado desde el maestro hacia el esclavo en el formato que se indica en la figura 2.27. La dirección del receptor tiene siete *bits* de largo, los cuatro *bits* más significativos son usados para identificar el tipo de dispositivo, mientras los siguientes tres *bits* son usados para especificar uno de los ocho dispositivos de este tipo.

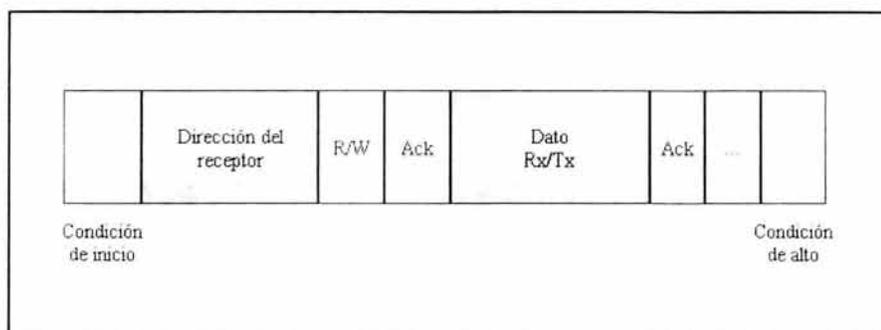


Figura 2.27. Transmisión de datos I²C.

Una vez que se ha descrito de manera general algunos conceptos básicos sobre los elementos y protocolos de comunicación empleados en el sistema, se procederá al análisis de cada uno de los módulos que integran el sistema de medición de nivel de agua y a la descripción del *software* del sistema.

CAPÍTULO III

ANÁLISIS Y DISEÑO DEL SISTEMA

En este capítulo se hará una descripción detallada del sistema de medición de nivel de agua, donde se definirán todas las funciones que serán llevadas a cabo por el equipo. La descripción del sistema se subdividirá en los diferentes módulos que lo componen. Además de la descripción del *hardware*, se describirá el *software* almacenado en el microcontrolador en lenguaje ensamblador y el *software* de comunicación con la PC.

Como se mencionó en la introducción de este trabajo, el desarrollo del equipo fue encargado al Instituto de Ingeniería por una empresa privada, la cual dio especificaciones con las que debía cumplir el equipo solicitado. En el siguiente apartado se hace mención de estos requerimientos, además de algunas consideraciones necesarias para el cumplimiento de los mismos.

III.1. Especificaciones del sistema

El objetivo principal del equipo a desarrollar es la medición del nivel de agua. Para ello deberá contar con dos rangos de medición: el primero de ellos de ± 19.999 metros, teniendo una resolución de 1 milímetro; el segundo de ± 199.99 metros, con una resolución de 1 centímetro.

Para desplegar esta información se requiere de una pantalla de 4 ½ dígitos, la cual asegura el desplegado completo de la información en cualquiera de los rangos de medición. La tecnología de la pantalla deberá ser cristal líquido, ya que esta tecnología asegura un bajo consumo de potencia, lo cual será una consideración fundamental en cada uno de los componentes que se emplearán en el desarrollo del equipo.

Otra especificación muy importante es la del almacenamiento de la información, ya que se requiere de una base de datos lo suficientemente grande para poder realizar un buen análisis del aforo en periodos de tiempo prolongado. La capacidad máxima de almacenamiento de datos que se especificaron fue de 30,000, aproximadamente.

Además de los datos de nivel registrados, el equipo deberá almacenar la fecha y la hora, así como los datos correspondientes a la estación donde se encuentre operando. Estos datos corresponden al nombre de la estación, número de sensor, unidad de medición actual, intervalo de almacenamiento (que corresponde al periodo en que se tomarán las lecturas, y que irá de 1 minuto a 24 horas), y la cantidad de datos almacenados.

En cuanto a las comunicaciones, se especificaron tres protocolos de comunicación, dos de ellos mediante un cable de conexión y uno más inalámbrico. Los dos primeros se refieren a los estándares RS-232C y SDI-12. El estándar RS-232C con una velocidad de transmisión de 19200 *bauds* y el estándar SDI-12 de 1200 *bauds*, la versión de éste último debe ser la 1.2. En cuanto a la comunicación inalámbrica, ésta debe ser infrarroja y cumplir con el protocolo de comunicación especificado por la IrDA.

La alimentación del equipo deberá ser con base en baterías, ya que en los lugares de operación de éste no es posible contar con tomas de corriente. Finalmente, dadas las características de los lugares de operación del equipo, éste deberá soportar temperaturas extremas, para las cuales se deberá asegurar su funcionamiento correcto, en este caso se especificó una temperatura de operación de -20° C a 70° C. A partir de estas especificaciones se procederá al diseño del equipo. La tabla 3.1 muestra un resumen de las especificaciones del sistema.

Especificación	Características	
Rango de medición	±19.999 m	±199.99 m
Resolución	0.001 m	0.01 m
Memoria	30,000 datos aproximadamente tecnología EEPROM	
Intervalos de muestreo	1,2,3,4,5,6,10,12,15,20,30 minutos 1,2,3,6,8,12,24 horas	
Interfaces	RS-232C IrDA SDI-12 versión 1.2	
Voltaje de operación	1 x 1.5 V, batería tamaño C alcalina	
Temperatura de operación	-20° C a 70° C	
<i>Display</i>	1 línea 4 ½ posiciones	

Tabla 3.1. Especificaciones técnicas del medidor de nivel de agua.

En el siguiente apartado se hará una descripción general de cada uno de los módulos que integrarán el sistema de medición de nivel de agua, así como su función dentro del sistema.

III.2. Descripción general del sistema

El sistema se integrará alrededor de un microcontrolador, el cual será el encargado de controlar las funciones de los periféricos que lo componen. Como elementos de entrada principales se tienen la señal proveniente del codificador angular y la señal proveniente del módulo de detección de presencia. Como elemento de salida principal se tiene el módulo de despliegue de información, el cual estará formado por un display de cristal líquido de 4 ½ dígitos. Como elementos de entrada/salida adicionales se pueden considerar los módulos de comunicación. El equipo a diseñar contará con tres protocolos los cuales podrán intercambiar información con otros dispositivos. Además, se tendrán un módulo de almacenamiento de información y un módulo de elevación de voltaje. Un diagrama de bloques general del sistema puede observarse en la figura 3.1.

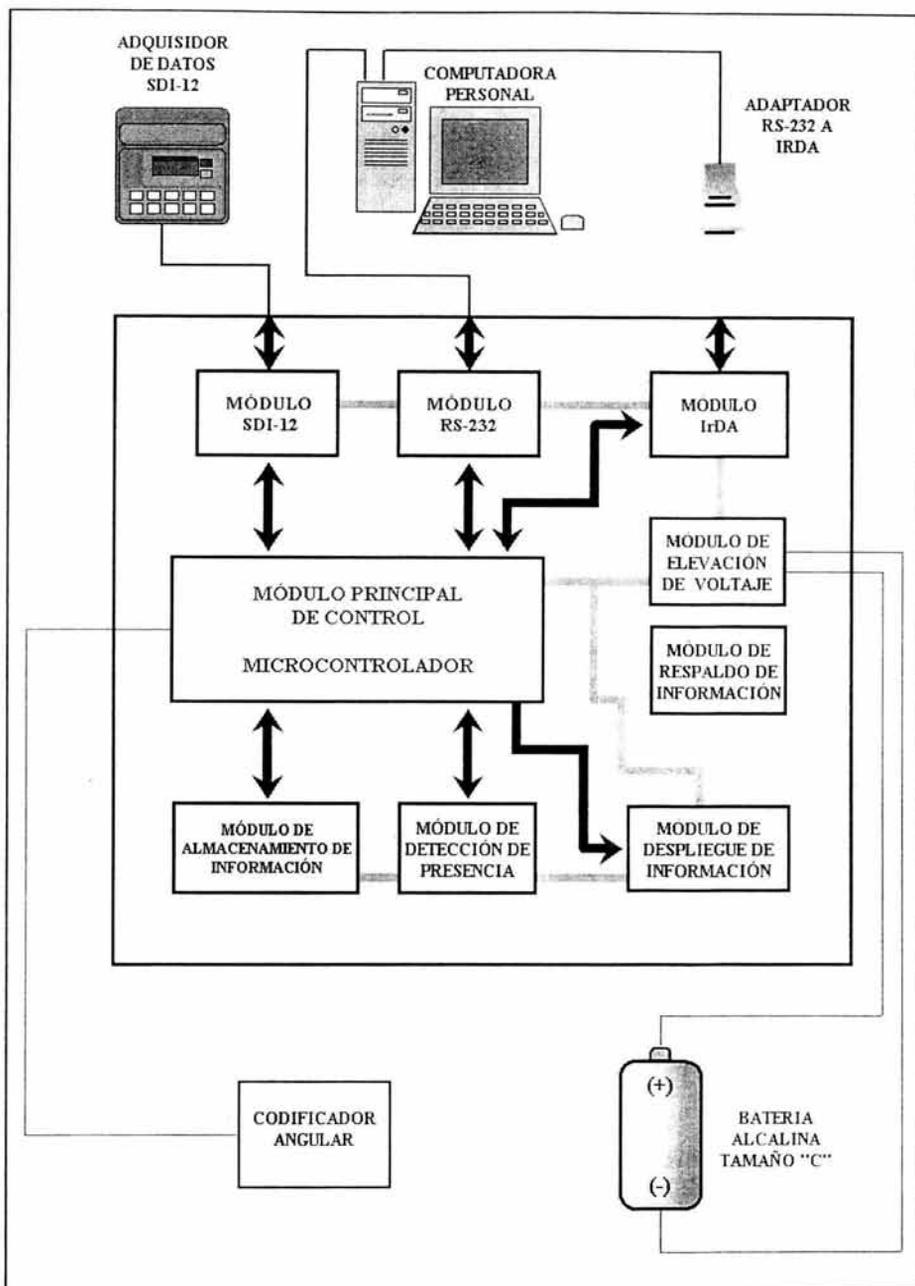


Figura 3.1. Módulos que componen el sistema de medición de nivel de agua.

Como ya se mencionó, el microcontrolador es el encargado de coordinar las tareas que se desarrollan a través de los diferentes dispositivos; entre las funciones que realizará se encuentran la lectura de la señal entregada por el codificador angular, el almacenamiento de la información en las memorias, el despliegue de la información en la pantalla y la generación de las señales convenientes para establecer la comunicación con dispositivos externos en cualquiera de los protocolos manejados por el sistema. Otra tarea importante es la de colocar a los dispositivos en modo de bajo consumo, en tanto que estos no sean utilizados, lo cual se refleja en un menor consumo de energía. Lo anterior es de suma importancia ya que el equipo operará con una sola batería como fuente de alimentación, de tal forma que el bajo consumo de los componentes se verá reflejado en un aumento de la vida útil de la batería.

El codificador angular tiene por efecto convertir su posición angular actual en una palabra digital y enviarla al microcontrolador, el cual interpreta las señales y realiza las adecuaciones para relacionar dicha señal con el nivel de agua.

El módulo detector de presencia tiene por objeto “despertar” al equipo de su modo de bajo consumo, preparándolo para poder establecer comunicación vía IrDA ó RS-232C; además de mostrar en la pantalla de cristal líquido los datos correspondientes al nivel de agua, hora, fecha y voltaje actual de la batería con la que opera el equipo.

El medidor digital de nivel de agua a desarrollar contará con tres protocolos de comunicación, los cuales son RS-232C, IrDA y SDI-12. Para cada uno de estos protocolos se desarrollará un módulo que acondicione las señales correspondientes y establezca las condiciones adecuadas para la transmisión y la recepción de datos.

Para establecer comunicación mediante los protocolos SDI-12 y RS-232 sólo será necesario conectar los cables de comunicación a las terminales con las que contará el equipo, las cuales deberán encontrarse debidamente identificadas. La comunicación RS-232C se podrá lograr a través de cualquiera de los puertos seriales que se encuentren libres en la computadora, para esto se deberá contar con el programa de comunicación del limnógrafo. En la comunicación SDI-12 el equipo podrá conectarse a cualquier adquisidor de datos SDI-12 con la versión 1.2 o

superior. En el caso de la comunicación IrDA, dado que es una comunicación a través del aire inalámbrica, se diseñará y se construirá un adaptador IrDA-RS232 para conectarse al puerto serie de cualquier computadora personal o una *laptop*, mediante el cual será posible comunicarse con el equipo.

El módulo de almacenamiento de información tiene por objeto almacenar los datos registrados por el microcontrolador, se emplearán para este efecto dos memorias seriales de tecnología EEPROM, con las cuales se tendrá la capacidad de almacenar hasta 32,768 valores o datos de nivel. El que las memorias sean de tipo serial obedece a la necesidad de reducir lo más posible el número de las terminales de entrada/salida que se requieren por parte del microcontrolador, ya que se manejarán varios periféricos y cada uno de ellos requiere de terminales de entrada/salida por parte del microcontrolador.

La alimentación de todo el equipo se llevará a cabo mediante una sola batería de tipo alcalina, la cual proporciona 1.5 volts. Todos los componentes se seleccionarán de tal forma que puedan operar con un voltaje mínimo de 3 volts. Además se deberá proporcionar al microcontrolador una señal que le indique en que momento la energía almacenada en la batería no asegura una buena regulación.

Dado que el equipo operará con una batería y que será necesario su reemplazo una vez que el voltaje esté por debajo de 1 V, se debe asegurar que la información almacenada no se pierda al momento de intercambiar la batería. Como se dijo anteriormente, los datos de nivel serán almacenados en memoria no volátil, por lo cual no habría problema al intercambiar la batería; pero el microcontrolador, que es el elemento principal encargado del control, vería afectados muchos de sus registros y datos que se almacenan en memoria RAM, además de que es el encargado de llevar la hora y fecha de operación del equipo. El módulo de respaldo de información tiene por objeto proporcionar la energía suficiente para que el equipo continúe operando aún sin la batería por un lapso aproximado de diez minutos, tiempo durante el cual una batería nueva deberá ser colocada en el equipo, de lo contrario será necesaria una reprogramación de los parámetros de operación del equipo. En el siguiente apartado se comenzará a discutir las

técnicas de diseño empleadas en el desarrollo del equipo, selección de los componentes y consideraciones generales a fin de cumplir con las especificaciones antes mencionadas.

III.3 Consideraciones sobre el diseño en bajo consumo

Como se mencionó anteriormente, el equipo debe operar con una sola batería, por lo cual el consumo de corriente de cada uno de los elementos que conforman el medidor debe reducirse al mínimo, la selección de los componentes en este caso debe hacerse de una forma muy minuciosa, ya que cualquier reducción del porcentaje, aunque sea mínimo en el consumo de la energía se ve reflejado en un tiempo de duración mayor de la batería.

Consideraciones sobre las baterías

Es difícil predecir el tiempo de operación que un dispositivo puede alcanzar con la carga de una sola batería. Lo primero es estimar el consumo de potencia del sistema. Usualmente, el máximo consumo de potencia estimado que se puede encontrar en las hojas de especificación de los fabricantes es mucho mayor que el que se puede medir en la práctica, ya que muchas ocasiones, las hojas de especificaciones basan sus datos en aplicaciones del rango completo de temperatura sobre los dispositivos, desde la temperatura mínima hasta la máxima que puede ser soportada por el circuito, y los diseños en la práctica suelen trabajar a temperatura ambiente.

Otra consideración es la cantidad de potencia disponible en las baterías. Pero, la capacidad de los sistemas de baterías puede variar mucho, incluso en baterías del mismo lote. La mejor manera de predecir el tiempo de operación es medir la duración de la operación bajo diferentes condiciones de operación con diferentes baterías.

La capacidad de las baterías se incrementa cuando disminuye el drenaje de corriente. Entre menos corriente se requiera de la batería se tendrá más potencia disponible en la misma. Por lo tanto, si se diseña con la menor cantidad de drenaje de corriente posible, la aplicación operará por mayor tiempo.

La batería que se empleará en el sistema es de tipo alcalina, estas baterías poseen una curva de descarga exponencial, por lo cual una reducción en la corriente de descarga representa muchas horas más de servicio de la batería. Una curva típica de descarga a corriente constante para una batería se muestra en la figura 3.2.

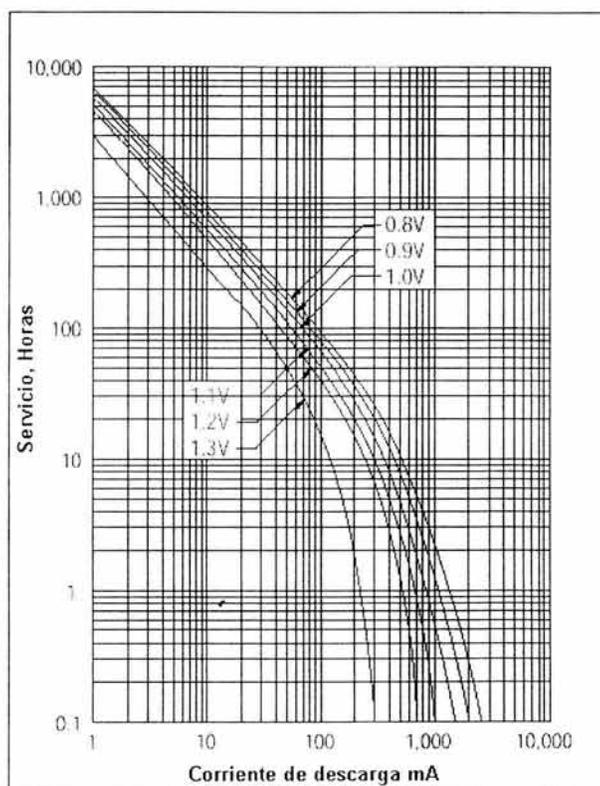


Figura 3.2. Desempeño del servicio típico de una batería alcalina.

En la figura anterior puede observarse que la curva de descarga no es lineal; por ejemplo, si un equipo tiene una corriente de descarga constante de 200 mA, y la batería opera a un voltaje de 1.3 V, se tiene un servicio aproximado de 2 horas; si la corriente de descarga del equipo se lograra reducir a la mitad, es decir 100 mA, el tiempo de servicio se incrementa hasta unas 16 horas aproximadamente, esto es ocho veces más que la duración anterior con una corriente de

descarga del doble. El consumo de corriente que se espera alcanzar en el diseño del equipo es de 800 μA como máximo, la fuente conmutada empleada puede ofrecer una buena regulación con hasta 0.7V entregados por la batería, con lo cual se alcanza un servicio aproximado de 8000 horas, lo cual se traduce en 300 días de operación continua (aproximadamente 12 meses) sin la necesidad de un reemplazo de la batería.

Con lo anterior se advierte que se debe poner especial cuidado en diseñar con técnicas de bajo consumo. Además de la selección de componentes que consuman la menor cantidad de potencia posible, las tecnologías de fabricación de semiconductores de hoy en día hacen posible la construcción de dispositivos que requieren sólo unos cuantos microamperes para operar, principalmente de tecnología CMOS. Entre los principales factores que se deben tomar en cuenta para lograr un diseño eficiente en consumo de potencia se encuentran la reducción del voltaje de operación, la reducción de la frecuencia de operación, la reducción de la capacitancia, y la selección cuidadosa de los componentes. A continuación se describirá más a detalle cada uno de estos factores.

Reducción del voltaje de operación

La potencia consumida en un circuito está determinada principalmente por el voltaje de alimentación y la frecuencia de operación. Sin embargo, existen otras consideraciones para realizar un diseño en bajo consumo exitoso. Una aproximación de la potencia consumida en un circuito integrado (C.I.) es:

$$P = V^2 \times f \times C + P_{\text{estática}} \quad (3.1)$$

Donde,

- V : Voltaje de operación del circuito
- f : Frecuencia de operación del circuito
- C : Carga capacitiva

El producto de los términos $V^2 \times f \times C$ es el consumo de potencia dinámica y está en gran parte bajo el control del diseñador. $P_{\text{estática}}$ está asociada con la corriente de reposo (*quiescent current*) y depende de las características de temperatura y voltaje de operación de cada circuito

integrado, el valor correspondiente viene indicado en las hojas de especificaciones de los fabricantes.

Dado que el consumo de potencia dinámica sigue un comportamiento cuadrático con respecto al voltaje de operación, se nota claramente que al reducir un poco el voltaje se logra un gran ahorro en la potencia consumida por el circuito. Si comparamos un sistema operando a 5 V contra otro que opera a 3.3 V, reduciendo el voltaje de alimentación de 5 a 3.3 V se reduce la potencia dinámica a:

$$\frac{3.3^2}{5^2} = 43\%$$

de la potencia original, lo cual representa un ahorro del 57%. La figura 3.3 muestra gráficamente la relación cuadrática existente entre la potencia dinámica consumida por un C.I. y su voltaje de alimentación.

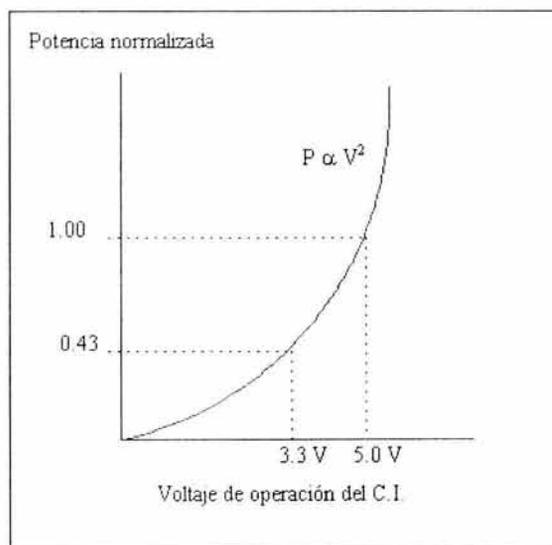


Figura 3.3. Potencia dinámica consumida por un C.I.

Para poder realizar un sistema con un reducido nivel de voltaje de alimentación, se deberá contar con circuitos integrados especificados para trabajar con el nivel de voltaje en cuestión.

Hace algunos años, la selección de componentes era restringida muchas veces, dado que las partes requeridas no eran ofrecidas en versiones de bajo voltaje. Hoy en día, muchas partes se encuentran disponibles para voltajes de operación de $3.3\text{ V} \pm 10\%$. Pueden encontrarse también partes que se ofrecen con voltajes de operación de $3.0 \pm 10\%$ (también referidas como partes de 2.7 V), pero son mucho menos comunes, lo cual hace los diseños de sistemas a 2.7 V difíciles de realizar.

Reducción de la frecuencia de operación

El consumo de la potencia es proporcional a la frecuencia de operación. A medida que la frecuencia de operación se acerca a cero, la porción dinámica del consumo de potencia se aproxima también a cero. Esta situación deja solamente el consumo de la potencia estática, la cual típicamente es del orden de microwatts para circuitos integrados de tecnología CMOS.

Dado que el consumo de potencia depende en gran parte de la velocidad del reloj, se debe escoger un procesador con una velocidad tan rápida como la aplicación lo requiera, y no más rápida. Poner el reloj a operar a una frecuencia mayor de la necesaria desperdicia invaluable potencia de la batería.

También, ahorros sustanciales de potencia pueden ser realizados con un manejo inteligente de la velocidad del reloj del CPU. Por ejemplo, si la velocidad del reloj del CPU está fija a una velocidad muy alta para acomodarla a una tarea intensiva de cómputo (por ejemplo el procesamiento de datos), entonces una considerable potencia de la batería está siendo perdida cuando el sistema realiza una tarea menos intensiva (por ejemplo en la adquisición de datos).

Una posible solución al problema planteado anteriormente es escalar el reloj. El microprocesador puede programar la frecuencia de su propio reloj para alcanzar la velocidad de procesamiento de la tarea que está siendo desempeñada. De esta manera, con una cantidad mínima de hardware y software necesario se puede mejorar la vida de la batería por un escalamiento dinámico del reloj empleado. Relojes escalables simples, como los que se encuentran en el procesador Z-180 de Zilog, dividen la frecuencia del cristal que se deriva hacia

el reloj del CPU. Aunque este escalamiento del reloj es simple, el oscilador sigue operando a la frecuencia nominal, consumiendo corriente constante.

Algunos procesadores más grandes, como el MC68328 de Motorola y el Elan 386 de AMD, poseen un PLL interno que puede subir la frecuencia de un cristal de 32,768 kHz a velocidades de Mega Hertz. El PLL permite un mejor control sobre la frecuencia de operación, habilitando esquemas complejos de administración de la potencia.

El cristal de 32,768 también maneja el reloj de tiempo real eliminando la necesidad de colocar un cristal adicional al sistema. Además, un reloj de referencia de frecuencia baja tiene también mucho menores emisiones electromagnéticas que uno de alta velocidad.

En algunas aplicaciones es deseable que el oscilador o reloj del sistema se detenga por completo, y muchos procesadores poseen esta característica. Diferentes modos para detener el reloj (referidos como modos de bajo consumo: *sleep*, *shutdown*, *halt* y *doze*) son usualmente invocados escribiendo a un registro interno o ejecutando una instrucción especial. La operación normal es reanudada por algún estímulo o evento, tal como puede ser la ejecución de una interrupción externa o interna si es que los periféricos de la interrupción interna correspondiente se han habilitado, o bien mediante un *reset*.

Existen tres posibilidades para los modos de bajo consumo (frecuencia cero), estos modos serán mencionados de manera genérica, ya que no existe una terminología consistente en las hojas de datos de los procesadores de los diferentes fabricantes. En el modo 1 el oscilador continúa operando, pero la CPU está detenida. En el modo 2 el oscilador está apagado, pero el microprocesador sigue alimentado. Y en el modo 3, la potencia es completamente removida del procesador.

La ventaja del modo 1 es que puede responder rápidamente a un evento externo o interno, sin embargo, el consumo de corriente es alto (≈ 1 mA dependiendo de la frecuencia). En el modo 2, el consumo de corriente es reducido a la corriente de reposo del procesador y los otros componentes, pero le toma más tiempo reiniciar al procesador. Esto es usualmente controlado por

un generador de *reset*, el cual tiene un pulso de 50 a 200 ms. Esto es una cantidad de tiempo generosa para que el procesador vuelva a iniciar pero es un tiempo largo para atender un evento en tiempo real.

En el modo 3, la corriente de reposo de los componentes no alimentados es eliminada completamente, desconectando la potencia de alimentación al sistema. Sin embargo, alguna circuitería adicional es requerida para alimentar el interruptor.

Los modos 1 y 2 dependen de las características del microprocesador, pero el modo 3 puede ser implementado usando cualquier microprocesador y esto influye en el sistema entero. En los modo 1 y 2 el reinicio depende del microprocesador. En el modo 3, el reinicio es implementado en hardware controlando el interruptor.

Reducción de la capacitancia

La disipación de potencia es también proporcional a la capacitancia. El término C de la ecuación 3.1 es la suma de C_{PD} y C_{IO} . C_{PD} es la capacitancia interna concentrada del C.I. que está asociada con la potencia disipada internamente por el circuito integrado. C_{IO} es la capacitancia asociada con la potencia disipada fuera del circuito integrado.

C_{PD} depende completamente de las características del circuito integrado y se encuentra más allá del control del diseñador. En el caso C_{IO} se puede tener control sobre ésta, sin embargo, esto es usualmente una función de la carga capacitiva de los trazos de la tarjeta del circuito impreso PCB (*Printed Circuit Board*) y de la carga capacitiva de los otros circuitos integrados. Es decir, en ocasiones el aspecto mecánico en la colocación física de los componentes sobre la tarjeta de circuito impreso limita la posibilidad de reducir la carga capacitiva. Sin embargo se deberá de tratar de mantener una carga capacitiva lo más pequeña posible, seleccionando circuitos integrados con una capacitancia reducida.

Selección de componentes

Usando una alimentación de 3.3 V y reduciendo la velocidad del reloj al mínimo proporciona una gran reducción de la potencia consumida. Si embargo, una selección cuidadosa de los componentes tanto de las secciones digitales como de las analógicas, el uso de modos de bajo consumo y el buen diseño de la fuente de alimentación también ayuda a obtener un poco más de tiempo de servicio de la batería.

En el diseño en bajo consumo se deberá estar preocupado por la disponibilidad de las componentes con voltaje de polarización a 3.3 V y el consumo de potencia especificado. Esas dos consideraciones hacen que la selección del circuito integrado se haga con más cuidado que para el caso de los sistemas convencionales de 5 V.

No todos los circuitos integrados especificados para operar a 3.3 V son apropiados para sistemas alimentados a base de baterías. Se debe de comparar el consumo de corriente especificado para las componentes que se estén considerando en el diseño. Algunos fabricantes de circuitos integrados son inconsistentes acerca de las condiciones en el consumo de potencia que especifican.

Cuando se comparan las curvas o datos de consumo de potencia de los diferentes circuitos integrados, se debe estar seguro de que la frecuencia de operación, el voltaje de alimentación y la temperatura son similares y de esta forma realizar una selección correcta del circuito. Algunos fabricantes de PLD's especifican el consumo de corriente a 0° C, pero esto no es trascendente para muchos sistemas dado que el consumo de potencia para dispositivos CMOS se incrementa a medida que la temperatura lo hace.

Diseño de la fuente de alimentación

El escoger una fuente de alimentación en sistemas de bajo consumo es crítico. Aunque se pudiera pensar que los reguladores lineales son poco eficientes, pueden ser una buena opción para sistemas operados con baterías, particularmente debido a la diferencia entre el voltaje de entrada (la batería) y el voltaje de salida típicamente bajo.

Algunos fabricantes recientemente ofrecen partes de baja caída de tensión (*LDO Low DropOut*) y baja corriente de reposo. Los reguladores lineales con baja caída de tensión pueden mantener la regulación cuando la diferencia entre el voltaje de entrada y el de salida es de 100 mV o menor, dependiendo de la corriente. Si el voltaje de alimentación del sistema es de 3.3 V y el voltaje de las baterías baja hasta 3.4 V el sistema continuará operando de manera normal.

La aparente eficiencia de los reguladores lineales puede ser comparable con la de un regulador conmutado. Por ejemplo, si la fuente de voltaje son tres baterías alcalinas el voltaje será de 4.5 V, y el voltaje de alimentación nominal de 3.3 V, entonces la eficiencia inicial es:

$$\frac{3.3\text{V}}{4.5\text{V}} = 73\%$$

Cabe aclarar que la eficiencia nunca será del 100 % puesto que el regulador siempre necesitará un nivel de voltaje superior en la entrada. La eficiencia calculada se incrementa a medida que las baterías se descargan y el voltaje disminuye.

Una fuente de voltaje conmutada ofrece eficiencias entre el 60 y 90 % y requiere de más componentes que un regulador lineal. Si el diseño requiere de una batería con un voltaje que es menor al voltaje de alimentación (por ejemplo dos baterías alcalinas en serie proveen 3.0 V cuando están nuevas, más bajo que el voltaje típico de 3.3 V) la única opción es una topología de elevación de voltaje como lo son las fuentes de voltaje conmutadas.

Muchos circuitos integrados que proveen funciones de entrada salida (por ejemplo, convertidores analógico-digitales, convertidores de nivel de voltaje RS-232) tienen modos de reducción del consumo de la potencia a micro amperes. Algunos circuitos integrados tienen una terminal dedicada a esta función. En otros, el modo de bajo consumo es ocupado cuando se escribe a un registro específico. Estos modos de bajo consumo se pueden controlar mediante el uso inteligente del microprocesador, ya que en él se lleva a modo de reposo o bajo consumo a los subsistemas que no están en uso.

Diseño de secciones analógicas

El diseño de las secciones analógicas puede ser complicado al utilizar un voltaje de alimentación reducido y, por lo tanto la selección de los componentes juega un papel significativo en el diseño. Entre los componentes más comunes en una sección analógica se encuentran los amplificadores operacionales. En la actualidad existe una gran variedad de amplificadores operacionales especificados para trabajar a 3.3 V, por lo que se debe poner atención a la corriente de que hacen uso. Generalmente, los amplificadores operacionales mejoran el consumo de potencia si la respuesta en frecuencia disminuye.

Para minimizar el consumo de potencia de los amplificadores operacionales, se debe seleccionar uno con la respuesta en frecuencia que pueda satisfacer las necesidades del diseño, y no extenderse muy por arriba de ésta, ya que al incrementar la respuesta en frecuencia del amplificador operacional también se incrementa el consumo de corriente de polarización. La tabla 3.2 muestra algunos amplificadores operacionales de bajo consumo de corriente y baja respuesta en frecuencia.

Fabricante	Amplificador operacional	Consumo de corriente típica por Op-Amp a 25° C (μ A)	Ancho de banda (MHz)
Analog Devices	OP193	15	0.035
Burr-Brown	OP336	20	0.01
National Semiconductor	LMC6462	20	0.05
Analog Devices	OP191	220	3
Burr-Brown	OPA340	750	5.5

Tabla 3.2. Algunos amplificadores operacionales de bajo consumo.

Otra parte importante en los subsistemas analógicos son las referencias de voltaje. Para un diseño de bajo voltaje, se deberá seleccionar una referencia de 2.5 V. Cuando se está operando con una fuente de voltaje de 3.3 V \pm 10%, la referencia deberá tolerar un V_{cc} tan bajo como 3.0 V, una diferencia de más de 0.5 V es inaceptable. *Analog Devices* ofrece referencias de precisión de 2.5 V, con una salida de 5 mA y una corriente de reposo máxima de 15 μ A a 25° C.

Diseño de secciones digitales

Casi cualquier diseño requiere algo de lógica para unir el procesador de señales y los demás subsistemas. Las modernas familias CMOS de lógica discreta tienen un bajo consumo de potencia dinámica y un casi inmedible consumo de potencia estática. Varias familias lógicas se encuentran disponibles, pero generalmente hay que sacrificar la velocidad por el consumo de corriente.

La familia 74VHC, fabricada por *Motorola* y *National Semiconductor*, es una buena elección. Ésta posee un bajo consumo de potencia, y es lo suficientemente rápida para muchas aplicaciones con microprocesadores (≈ 15 ns para *buffers* y *latches*; ≈ 10 ns para compuertas), y tolera hasta 7 V en sus entradas, aún si la fuente de alimentación es de 3.3 V, lo cual es de ayuda cuando se tiene una interfaz con lógica a 5 V.

En el caso de las unidades de almacenamiento de información, utilizados en sistemas basados en procesadores digitales, generalmente son del tipo *RAM* o *ROM*. Las memorias *RAM* estáticas (*SRAM*) se encuentran disponibles en una amplia gama especificada para operación a 3.3 V hasta velocidades de acceso de 70 ns, esto no es igual para las memorias *ROM*. Las memorias de bajo voltaje *EPROM* y *FLASH* son fáciles de encontrar, pero las velocidades de acceso no se encuentran a la par de las partes a 5V. Por lo tanto se deberá hacer uso de velocidades de reloj menores en el microprocesador o insertar retardos para alcanzar los requerimientos de tiempo para las memorias no volátiles de bajo voltaje.

Con base en la información presentada, se hará una descripción del hardware de cada uno de los módulos que integran el sistema de medición de nivel de agua. En la descripción de cada uno de ellos se mencionarán los criterios de bajo consumo empleados para lograr en el diseño un consumo de potencia mínimo, lo cual redundará en un tiempo de operación del sistema lo más largo posible, que es una característica muy importante del sistema.

III.4. Hardware del sistema

Como se mencionó anteriormente el sistema de medición de nivel de agua está integrado por varios módulos. Para el desarrollo de cada uno de estos se seleccionarán del mercado los

componentes que puedan satisfacer las necesidades del diseño. Cabe aclarar que muchos de los componentes no se encuentran a la venta directamente en el país, por lo cual es necesario importarlos, principalmente de los Estados Unidos, lo cual representa un obstáculo en el desarrollo del sistema, ya que muchas veces hay que esperar a tener disponibles los componentes por periodos de tiempo de dos meses incluso.

El elemento principal del sistema es el microcontrolador, por lo cual lo primero es seleccionar un microcontrolador que cumpla con ciertas características que satisfagan las necesidades del diseño.

En la Coordinación de Instrumentación del Instituto de Ingeniería se cuenta con herramientas para poder trabajar con microcontroladores AVR de *Atmel*, COP's de *National Semiconductor*, MC68HC11 de *Motorola*, PICmicro de *Microchip* y 80C51 de *Intel*, por lo cual se dispone de una amplia variedad de selección amplia de dispositivos de diferentes fabricantes. En cuanto a la disponibilidad de las partes prácticamente todas las familias mencionadas se pueden conseguir en el país, salvo en piezas muy especiales donde es necesaria la importación de la parte.

Entre las características principales requeridas del microcontrolador se tienen: un bajo consumo de potencia y con modos de bajo consumo adicionales que permitan "dormir" al microcontrolador para lograr un ahorro mucho mayor. De las familias antes mencionadas todas cuentan con esta característica, lo cual sigue dando un amplio margen de elección. Un parámetro adicional es que el microcontrolador cuente con arquitectura *Harvard* modificada, ya que se requiere utilizar varias tablas, las cuales al ser constantes bien pueden almacenarse en memoria ROM; además de que al usar esta arquitectura se elimina la necesidad de colocar memorias de programa y de datos externas, lo cual trae consigo dos beneficios: primero, al no tener que colocar la lógica de unión entre el microcontrolador y las memorias se reduce el número de circuitos integrados en el diseño, lo cual como se vio antes es importante para mantener un bajo consumo de potencia; y segundo, al no tener que dedicar terminales de entrada/salida del microcontrolador a los buses de datos y de direcciones de las memorias externas se ahorran las terminales necesarias para controlar otros periféricos.

Las consideraciones mencionadas excluyen a la familia HC11 de Motorola, ya que aunque puede operar en modo *single chip* sin la necesidad de memoria externa, su memoria interna es reducida y no permite el desarrollo de grandes rutinas dentro de ella.

Otro parámetro importante en la selección es la temperatura de operación de los microcontroladores, ya que en la especificación del equipo este debe operar sin problemas desde -20°C a 70°C . Revisando las hojas de datos de los microcontroladores de los fabricantes arriba mencionados, prácticamente todos ofrecen partes en temperaturas industriales, así que de nueva cuenta esto no es una restricción en la elección. El siguiente parámetro a considerar es que el microcontrolador cuente con el suficiente número de terminales de entrada/salida; para poder controlar los periféricos, el sistema demanda un total de 32 líneas de entrada/salida, en este aspecto también se cuenta con partes ofrecidas por cada fabricante que cumplen con este requerimiento.

Otra característica que se requiere del microcontrolador es que posea memoria de datos tipo *FLASH* o *EEPROM*, ya que esto ahorra tiempo en el diseño, al no tener que estar borrando los dispositivos mediante luz ultravioleta, como se hace en el caso de los dispositivos con memoria *EPROM*. Con base en esto al momento de seleccionar el microcontrolador la familia *COP* de *National Semiconductor* no disponía de partes con memoria de programa de tipo *FLASH* del número de terminales requeridas, por lo cual nos quedan las familias *AVR*, *PICmicro* y *80C51* para seleccionar el microcontrolador.

Adicional a las características mencionadas, el microcontrolador deberá contar con temporizadores que permitan trabajar con una frecuencia de operación de 32,768 kHz, además de la frecuencia de operación principal, la cual es del orden de los Mega Hertz. Lo anterior se debió a que cuando el microcontrolador no realiza tareas de cálculo exhaustivo se bajará la frecuencia de operación del mismo para ahorrar energía. Este mismo reloj servirá como reloj de tiempo real del sistema ya que es necesario conocer la fecha y la hora de cada evento registrado. Tomando en cuenta estas últimas dos características la elección se reduce a microcontroladores de las familias *AVR* y *PICmicro*.

Por parte de la familia AVR se seleccionó el microcontrolador ATmega163L y de la familia PICmicro al microcontrolador PIC18F452. A continuación se muestra una tabla de comparación entre las características de estos dos dispositivos.

Característica	ATmega163	PIC18F452
Memoria de programa <i>FLASH</i>	16 kBytes	16384 x 16
Memoria de datos <i>RAM</i>	1024 Bytes	1536 Bytes
Memoria de datos <i>EEPROM</i>	512 Bytes	No
Puertos de entrada/salida	32	33
Convertidor analógico	8 canales 10 bits	8 canales 10 bits
Comparadores	1	No
Temporizadores/WDT	1 de 8 bits 1 RTC de 8 bits 1 de 16 bits 1 WDT	1 de 8 bits 3 de 16 bits 1 WDT
Entradas salidas seriales	UART I ² C SPI	USART MI ² C SPI
Velocidad máxima	8 MHz	40 MHz
Multiplicador	9 bits, 8x8	9 bits 8x8
Modos de bajo consumo	4	2
Consumo de corriente @ 3 V 25° C	@ 4 MHz Activo 5mA Modo de espera 1.9 mA Bajo consumo < 1 µA	@ 16 MHz Activo 3.5 mA Bajo consumo < 1 µA
Voltaje de operación	2.7 V a 5.5 V	2.5 V a 5.5 V
Número de instrucciones	130	77

Tabla 3.3. Tabla de comparación entre microcontroladores AVR y PIC.

Como puede observarse en la tabla anterior ambos microcontroladores poseen características muy similares. Sin embargo hay ciertas características que hacen del microcontrolador ATmega163L de Atmel más propicio para el desarrollo del sistema de medición de nivel de agua. En primer lugar, y sin duda la más importante, el microcontrolador ofrecido por Atmel permite deshabilitar todos los periféricos y la CPU, permitiendo que el temporizador 2 funcione como un reloj asíncrono, es decir que no depende de la frecuencia de operación del oscilador del sistema y puede seguir operando aún cuando los demás subsistemas del microcontrolador se encuentren deshabilitados, esta característica permite desarrollar un sistema con un muy bajo consumo de potencia.

La arquitectura de los microcontroladores PIC divide la frecuencia de operación entre cuatro, por lo cual se compara con un cristal de 4 MHz para el microcontrolador AVR y de 16 MHz para el PICmicro, esto implica el utilizar un cristal de cuatro veces la frecuencia de operación requerida en el sistema para alcanzar los tiempos requeridos. Como se mencionó anteriormente, el bajo consumo de potencia es uno de los parámetros más importantes en el diseño del sistema, y éste depende en gran forma de la frecuencia de operación del mismo, así que esto nos lleva nuevamente a emplear el microcontrolador AVR.

Otra característica que hace más atractivo el empleo del microcontrolador AVR es que posee memoria interna de datos no volátil de tipo *EEPROM*. Además de almacenar los datos referentes al nivel del agua, el sistema deberá registrar el nombre de la estación de operación y algunos otros parámetros propios de la operación del equipo. El espacio de memoria no volátil para datos del microcontrolador permite el almacenamiento de esta información en ella, reservando para las memorias de datos externas solamente el almacenamiento de los datos de nivel, esto facilitará el desarrollo de las rutinas de programación.

En el segundo capítulo de este trabajo se dio una breve introducción sobre las características principales de la arquitectura de los microcontroladores AVR, sin embargo en los siguientes apartados se abundará en el tema, ya que es la familia con la que se trabajará en el diseño del sistema, enfocándose la descripción en el microcontrolador a usar que es el ATmega163L.

III.4.1. Arquitectura AVR

El microcontrolador utilizado es del tipo CMOS de ocho bits, de bajo consumo de corriente, y basado en la arquitectura AVR. Ejecuta un poderoso conjunto de instrucciones donde la mayoría de ellas se ejecuta en un sólo ciclo de reloj. El microcontrolador es capaz de ejecutar 1 millón de instrucciones por MHz, permitiendo al diseñador del sistema optimizar el consumo de corriente contra la velocidad de procesamiento.

El microcontrolador cuenta con las siguientes características: 16k bytes de memoria *FLASH*, que puede ser programada dentro del sistema (*In-System Self-programable Flash*), 512

bytes de memoria de datos *EEPROM*, 1024 bytes de memoria de datos *SRAM*, 32 líneas de entrada/salida de propósito general, tres temporizadores/contadores con modos de comparación, interrupciones internas y externas, interfaz serial de dos hilos, un convertidor analógico digital de 8 canales con 10 bits de resolución, un temporizador de guardia (*watchdog*) con oscilador interno independiente, una unidad de comunicación serial asíncrona *UART*, puerto serie *SPI*, cuatro modos de bajo consumo, los cuales se pueden seleccionar mediante *software* entre algunas otras características. A continuación se describirán los módulos más importantes de los cuales se compone la arquitectura de los microcontroladores *AVR*.

La arquitectura de los microcontroladores *AVR* está basada en el concepto de arquitectura *Harvard* modificada, con los buses para memoria de programa y de datos separados. La memoria de programa es ejecutada con dos estaciones de *pipeline*, esto es, mientras una instrucción es ejecutada, la siguiente es precargada de la memoria de programa. Este concepto permite a las instrucciones ser ejecutadas en cada ciclo de reloj. La figura 3.4 muestra la arquitectura del microcontrolador *AVR* empleado.

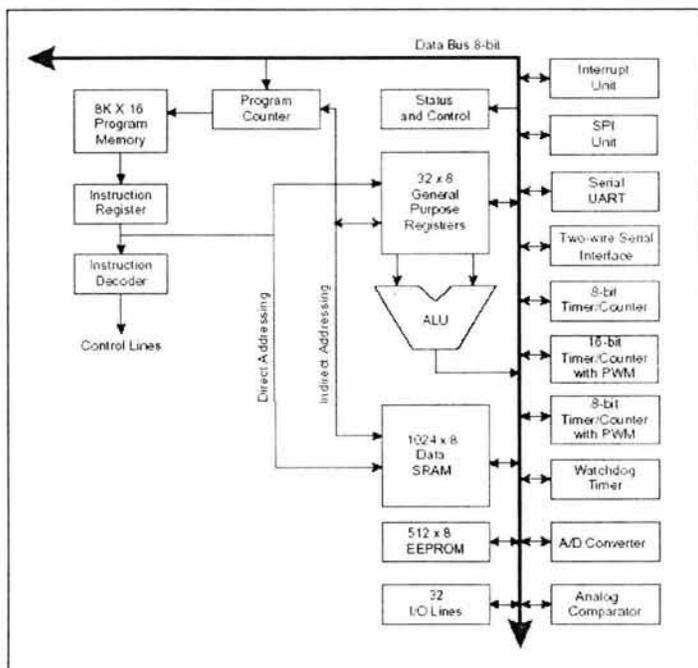


Figura 3.4. Arquitectura del microcontrolador *AVR*.

Puertos de entrada/salida

El microcontrolador cuenta con cuatro puertos bi-direccionales de entrada/salida (A,B,C y D) de 8 bits cada uno, lo cual da un total de 32 líneas de entrada/salida. El puerto A funciona como las entradas analógicas del convertidor A/D, o puede funcionar también como un puerto de entrada salida bi-direccional si el convertidor analógico digital no se está usando. Cada una de las terminales del puerto posee una resistencia de *pull-up* (pudiéndose seleccionar individualmente para cada bit mediante *software*). Cada terminal del puerto A puede drenar hasta 20 mA y puede manejar *displays* de LED's directamente. Cuando las terminales PA0 a PA7 están configuradas como entradas, pueden proveer corriente si las resistencias de *pull-up* internas se encuentran activadas. Las terminales del puerto A pasan al estado de alta impedancia cuando se da una condición de *reset*, aún si el reloj no se encuentra activo.

Los puertos B, C y D son puertos bi-direccionales de entrada/salida con resistencias de *pull-up* internas (pudiéndose seleccionar para cada *bit*). Los *buffers* de salida de estos puertos pueden drenar hasta 20 mA. Al igual que el puerto A, ante una condición de *reset*, estos puertos pasan al estado de alta impedancia. Además de las funciones de entrada/salida, las terminales de estos tres puertos pueden emplearse como terminales de los algunos de los periféricos del microcontrolador.

Oscilador

Este microcontrolador posee 5 opciones como fuente del reloj, las cuales se seleccionan mediante fusibles al momento de realizar la programación, y son: cristal externo/resonador cerámico, cristal externo de baja frecuencia, oscilador externo RC, oscilador interno RC, y reloj externo.

La opción de oscilador interno RC posee un oscilador a una frecuencia fija nominal de 1 MHz. Si es seleccionada, el dispositivo puede operar sin componentes externos. La frecuencia de oscilación puede ser ajustada mediante *software*. Esta es la opción con la que el dispositivo es programado en la fábrica para su venta, es decir, al momento de adquirir el microcontrolador los fusibles se encuentran configurados para que el microcontrolador opere con un oscilador RC.

Las terminales del microcontrolador marcadas con XTAL1 y XTAL2 son la entrada y la salida, respectivamente, de un amplificador inversor, el cual puede ser configurado para su uso como oscilador dentro del circuito integrado. La conexión empleando un cristal de cuarzo o bien un resonador cerámico se muestra en la figura 3.5.

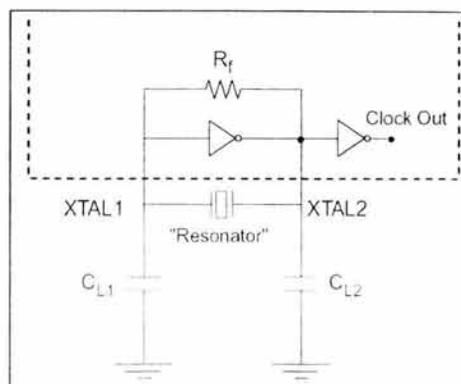


Figura 3.5. Conexiones del oscilador con cristal de cuarzo o resonador.

Si se selecciona la opción de una fuente de reloj externa, la terminal XTAL2 no deberá conectarse, y la fuente de reloj se deberá aplicar en la terminal XTAL1. Para aplicaciones que no son sensibles al tiempo, es decir, que no requieren de gran precisión en la frecuencia de operación, se puede usar la configuración de oscilador externo RC que se muestra en la figura 3.6.

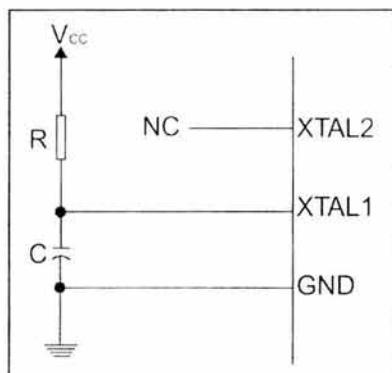


Figura 3.6. Configuración de reloj externo RC.

Unidad aritmética y lógica

La unidad aritmética y lógica (*ALU* por sus siglas en inglés) de la arquitectura AVR es de alto desempeño y opera en conexión directa con los 32 registros de trabajo. Las operaciones realizadas en la *ALU* entre registros son ejecutadas en un ciclo de reloj. Las operaciones en la *ALU* se encuentran divididas en tres grandes categorías: aritméticas, lógicas y funciones de *bit*. El microcontrolador también está provisto de un multiplicador que soporta multiplicación con y sin signo, además de manejar un formato de números fraccionarios.

Memoria de programa

El microcontrolador contiene 16k *bytes* de memoria Flash para almacenamiento del programa (instrucciones) y datos constantes. Dado que las instrucciones son palabras de 16 ó 32 *bits*, la memoria Flash está organizada como 8k x 16. El espacio de la memoria de programa está dividido en dos secciones: la sección de programa de servicio que puede seleccionarse mediante fusibles de programación de 256 a 2,048 *bytes*, y la sección de programa de aplicación que ocupará el resto de la memoria de programa. Ambas secciones poseen *bits* de seguridad para la protección de escritura y escritura/lectura.

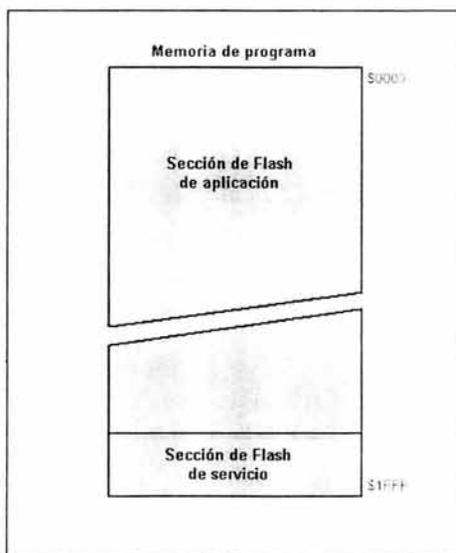


Figura 3.7. Mapa de memoria de programa del microcontrolador.

La memoria de programa tiene una duración de cuando menos 1000 ciclos de lectura / escritura. El contador de programa tiene una longitud de 13 bits, por lo cual puede direccionar 8,192 localidades de memoria. En la memoria de programa también se pueden almacenar tablas de datos constantes y ser leídos mediante la instrucción LPM (*Load Program Memory*).

Memoria de datos SRAM

La figura 3.8 muestra como se encuentra organizada la memoria de datos dentro del microcontrolador. Este tipo de memoria se encuentra subdividida en tres áreas: registros de trabajo, memoria de registros de entrada/salida y memoria SRAM.

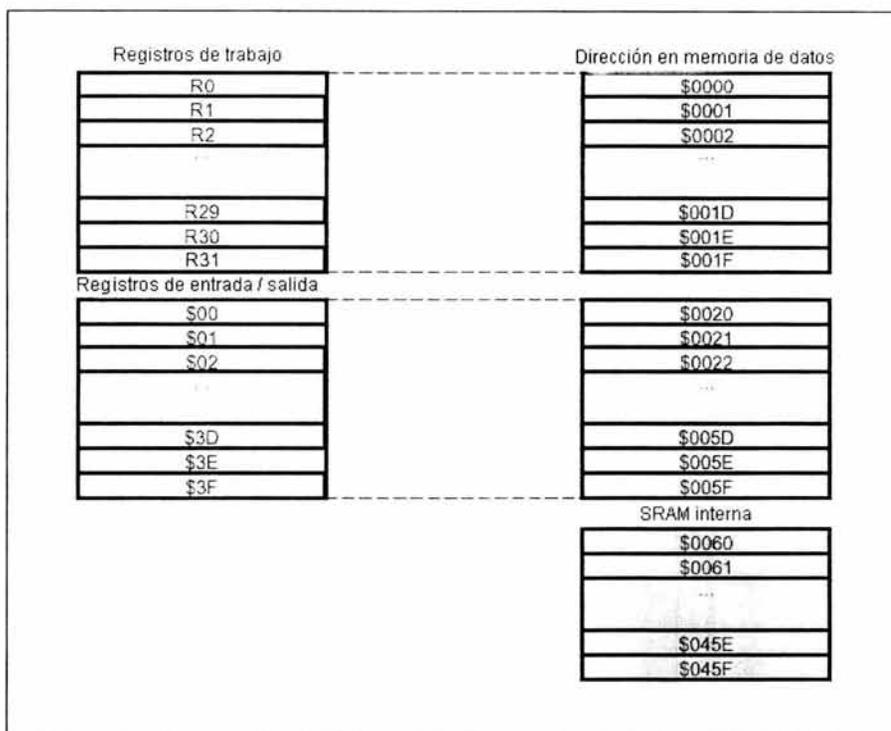


Figura 3.8. Organización de la memoria de datos del microcontrolador.

Las primeras 1,120 localidades de memoria direccionan los registros de trabajo, los registros de la memoria de entrada/salida y la memoria de datos SRAM interna. Las primeras 96 localidades de memoria corresponden a los registros de trabajo más la memoria de entrada/salida y las siguientes 1,024 localidades a la memoria de datos SRAM interna. Esta última puede ser empleada para mantener datos temporales, contener el área reservada para la pila (*stack*) o también pueden servir como registros de paso.

Hay 5 modos de direccionamiento para acceder a la memoria de datos, estos son: directo, indirecto con desplazamiento, indirecto, indirecto con pre-decremento e indirecto con pos-incremento. El direccionamiento directo cubre el espacio de datos por completo. El modo de direccionamiento indirecto con desplazamiento puede alcanzar 63 direcciones desde la dirección base, dada por los registros de índice Y ó Z.

Cuando se usan los modos de direccionamiento indirecto de los registros con pre-decremento y pos-incremento automáticos, las direcciones de los registros X, Y, y Z son decrementados o incrementados. Los 32 registros de trabajo de propósito general, los 64 registros de entrada/salida y los 1,024 *bytes* de memoria SRAM interna son accesibles a través de cualquiera de los modos de direccionamiento mencionados.

Registros de trabajo de propósito general

La figura 3.9 muestra la estructura de los registros de trabajo de propósito general en la CPU. Todas las instrucciones que contienen como operandos registros de trabajo tienen acceso directo en un solo ciclo a cualquiera de estos registros. La única excepción son las instrucciones aritméticas y lógicas SBCI, SUBI, CPI, ANDI y ORI entre un registro y una constante, y la instrucción LDI para la carga inmediata de un dato constante. Estas instrucciones son sólo aplicables a la segunda mitad de registros del área de registro de trabajo R16 a R31.

En adición a las operaciones en los registros, los modos de direccionamiento de memoria convencionales también pueden ser empleados sobre los registros de propósito general. Esto es posible debido a que el banco de registros está asignado a las 32 direcciones de datos más bajas (\$00 a \$1F), permitiendo que sean accedidas como localidades de memoria ordinarias.

Como muestra la figura 3.9 cada registro de trabajo tiene asignada una dirección de memoria de datos, los cuales se encuentran mapeados directamente dentro de las 32 primeras localidades del espacio de datos de usuario. Los registros R26 a R31 tienen asociadas otras funciones además de las de su empleo de propósito general. Estos registros son apuntadores para el direccionamiento indirecto de la memoria de datos. En los diferentes modos de direccionamiento estos registros tienen funciones como desplazamiento fijo, incremento y decremento automático, entre otras.

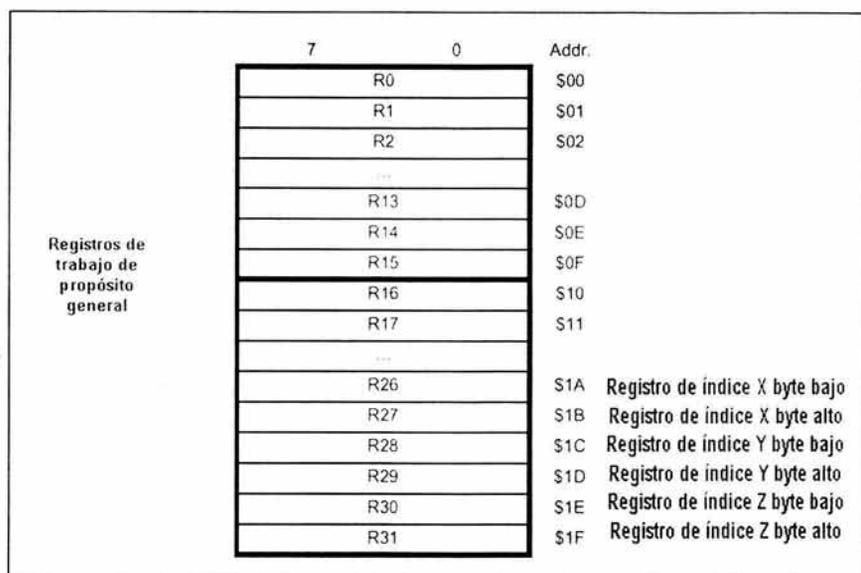


Figura 3.9. Registros de trabajo de propósito general de la arquitectura AVR.

Memoria de datos de entrada/salida

El espacio de memoria de entrada salida (I/O) contiene 64 localidades para funciones periféricas del CPU como registros de control, temporizadores/contadores, convertidores analógico digital y otras funciones de entrada salida. El espacio de registros de entrada salida puede ser accedido directamente, o como localidades de espacio de datos siguiendo al banco de registros de propósito general, direcciones \$20 a \$5F.

Memoria de datos EEPROM

La mayoría de los microcontroladores de la familia AVR contiene memoria de datos EEPROM interna, en el caso del ATmega163, contiene 512 bytes de esta memoria. La memoria EEPROM está organizada como un espacio de datos separado, cada uno de los bytes puede ser leído y escrito. Esta zona es accedida como si fuera un dispositivo periférico empleándose para su control y acceso los registros de entrada/salida (I/O). La memoria de datos EEPROM tiene una duración de cuando menos 100,000 ciclos de lectura/escritura.

Tiempos de acceso a memoria y tiempos de ejecución de instrucciones

La CPU de la arquitectura AVR trabaja a la frecuencia del oscilador principal del sistema. No se usan divisiones internas del reloj. La figura 3.10 muestra el paralelismo entre la lectura de las instrucciones y su ejecución, lo cual es posible gracias a la arquitectura *Harvard* y el concepto de rápido acceso a los registros. Este es el concepto básico para obtener hasta un millón de instrucciones por segundo por Mega Hertz.

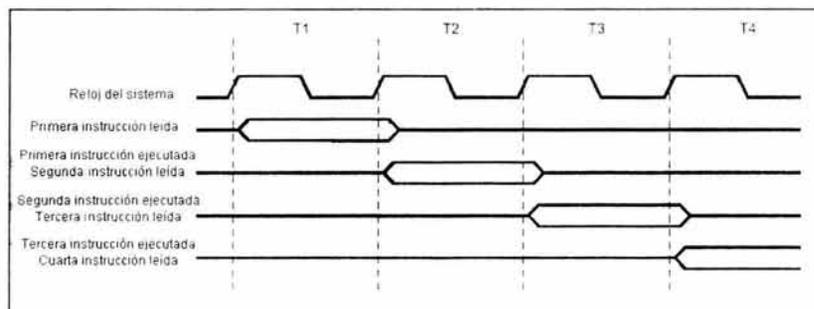


Figura 3.10. Paralelismo entre la lectura y ejecución de las instrucciones de la arquitectura AVR.

La figura 3.11 muestra el diagrama de tiempos para los registros de trabajo. En un ciclo de reloj, una operación en la ALU que use dos registros de trabajo es ejecutada, y el resultado es almacenado de nuevo en el registro de destino.

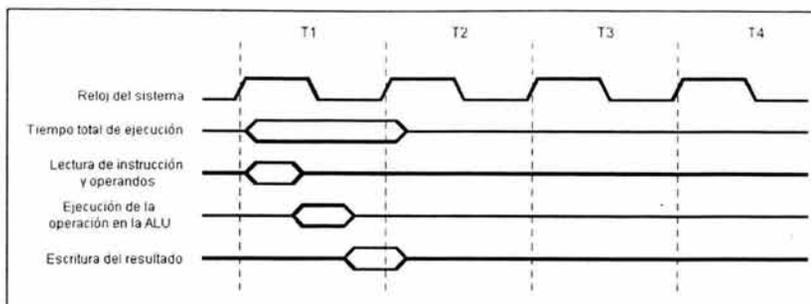


Figura 3.11. Operación de la ALU en un ciclo de reloj.

El acceso a datos en la memoria *SRAM* interna es llevado a cabo en dos ciclos de reloj del sistema, en el primero se obtiene la dirección y en el segundo se lee o se escribe el dato según la operación que se ejecute, esto es descrito en el diagrama de tiempos de la figura 3.12.

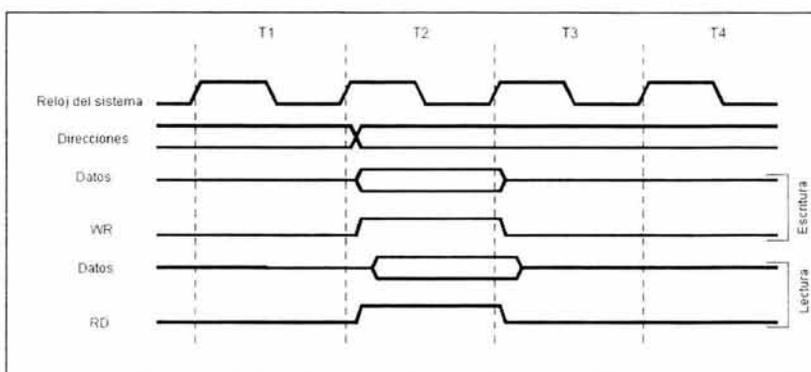


Figura 3.12. Ciclos de acceso a los datos en memoria *SRAM* interna.

Registro de estados

Uno de los registros más importantes de la arquitectura es el registro de estados, pues en el se lleva el estado actual de ejecución de las instrucciones del microcontrolador. Este registro se encuentra localizado dentro del espacio de entrada/salida de la memoria de datos en la dirección S3F. La figura 3.13 muestra los *bits* de que se compone este registro.

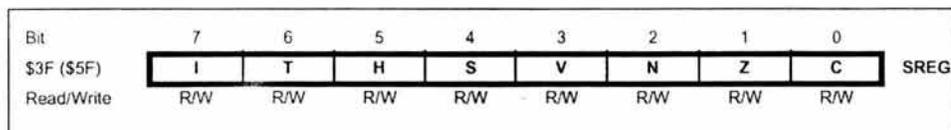


Figura 3.13. Registro de estados del microcontrolador AVR.

La descripción del funcionamiento de cada uno de estos *bits* es la siguiente:

- **Bit 7 – I:** Habilitación global de interrupciones

El *bit* de habilitación global de interrupciones deberá ser puesto en uno para poder habilitar las interrupciones. Si el *bit* de habilitación de interrupciones tiene un valor de cero ninguna de las interrupciones son habilitadas, independientemente de los valores de los registros de la máscara de interrupción. Este *bit* es limpiado por el *hardware* después de que una interrupción ha ocurrido, y es puesto en uno cuando se ejecuta la instrucción RETI permitiendo la ejecución de futuras interrupciones.

- **Bit 6 – T:** *Bit* temporal de almacenamiento

Las instrucciones de copiado de *bit* BLD (Cargar *bit*) y BST (almacenado de *bit*), usan el *bit* T como fuente y destino de la operación. Un *bit* de los registros de trabajo puede ser copiado al *bit* T mediante la ejecución de la instrucción BST, y el valor del *bit* T puede ser copiado a cualquiera de los *bits* de los registros de trabajo mediante la instrucción BLD.

- **Bit 5 – H:** Medio acarreo

La bandera de medio acarreo H indica que algún acarreo medio (acarreo del *bit* 3 al *bit* 4) ha ocurrido en alguna de las operaciones aritméticas. Es empleado principalmente en el manejo de aritmética en BCD.

- **Bit 4 – S:** *Bit* de signo, $S = N \oplus V$

EL *bit* S es siempre una operación OR exclusiva entre la bandera de negativo N y la bandera V de sobre flujo de complemento a dos.

- *Bit 3 – V*: Bandera de sobre flujo de complemento a dos
La bandera de sobre flujo de complemento a dos *V* soporta aritmética de complemento a dos.
- *Bit 2 – N*: Bandera de negativo
Esta bandera indica que el resultado de una operación aritmética o lógica es negativo.
- *Bit 1 – Z*: Bandera de cero
La bandera de cero *Z* indica que el resultado de alguna operación aritmética o lógica es igual a cero.
- *Bit 0 – C*: Bandera de acarreo
La bandera de acarreo *C* indica que un acarreo ha ocurrido en alguna operación aritmética o lógica.

El registro de estados no se almacena de forma automática al entrar a alguna rutina de interrupción ni es restaurado cuando regresa de ésta. Esto se lleva a cabo mediante *software*, si esto no se hiciera, la rutina de interrupción pudiera modificar los *bits* del registro y al momento de regresar de la interrupción la ejecución del programa se vería alterada ya que las decisiones de las instrucciones de salto, comparación, entre otras, se basan en los *bits* de este registro.

Apuntador de la pila

El apuntador de la pila (*Stack pointer*) del microcontrolador ATmega163 está implementado como dos registros de ocho *bits* en la memoria de datos de entrada/salida, localidades \$3E y \$3D. Como el ATmega163 cuenta con una memoria de datos de 1120 localidades, son necesarios 11 *bits* para direccionar el espacio completo de datos. El apuntador de la pila, como su nombre lo indica, apunta hacia el área de datos *SRAM*, donde la pila de las subrutinas y las interrupciones se encuentra localizada.

Este espacio de la pila deberá ser definido por el programa antes de que cualquier llamada a subrutina sea ejecutada o cualquier interrupción sea habilitada. El valor deberá ser ajustado en un punto por arriba de la localidad \$60.

Interrupciones y fuentes de RESET

El microcontrolador ATmega163 cuenta con 17 diferentes fuentes de interrupción además del *reset*. Estas interrupciones tienen cada una un vector de interrupción en la memoria de programa. Todas las interrupciones tienen asignados *bits* de programación individuales, los cuales deberán ser habilitados (colocar un uno lógico en el registro correspondiente), además de habilitar el *bit* I del registro de estados para poder habilitar la interrupción requerida. Las direcciones más bajas del espacio de memoria están definidas como los vectores de *reset* y de interrupción. La lista completa de vectores de interrupción se muestra en la tabla 3.4.

Número de vector	Dirección en memoria de programa	Fuente	Definición de la interrupción
1	\$000	RESET	Reset por terminal externa, reset por inicio (<i>power up</i>), reset por bajo voltaje (<i>brown-out</i>) y reset de temporizador de guardia (<i>watchdog</i>)
2	\$002	INT 0	Interrupción externa cero
3	\$004	INT 1	Interrupción externa uno
4	\$006	TIMER 2 COMP	Comparación del temporizador/ contador 2
5	\$008	TIMER 2 OVF	Desbordamiento del temporizador 2
6	\$00A	TIMER 1 CAPT	Captura del temporizador 1
7	\$00C	TIMER 1 COMPA	Comparación A del temporizador/contador 1
8	\$00E	TIMER 1 COMPB	Comparación B del temporizador/contador 2
9	\$010	TIMER 1 OVF	Desbordamiento del temporizador 1
10	\$012	TIMER 0 OVF	Desbordamiento del temporizador 0
11	\$014	SPI, STC	Transferencia serial completa
12	\$016	UART, RXC	Recepción de la UART completa
13	\$018	UART, UDRE	Registro de datos de la UART vacío
14	\$01A	UART, TXC	Transmisión de datos por la UART completa
15	\$01C	ADC	Conversión ADC completa
16	\$01E	EE_RDY	EEPROM lista
17	\$020	ANA_COMP	Comparador analógico
18	\$022	TWI	Interfaz serial de dos hilos

Tabla 3.4. Vectores de interrupción del microcontrolador ATmega163.

La lista proporciona también los niveles de prioridad de las diferentes interrupciones, siendo la dirección más baja la que posee la mayor prioridad. EL vector de *RESET* tiene la mayor prioridad, seguido después del vector de interrupción externa cero INT0 y así sucesivamente.

El microcontrolador ATmega163 cuenta con cuatro fuentes de *RESET*:

- *Reset* de encendido (*power on*). El microcontrolador entra en la condición de *reset* cuando el voltaje de alimentación está por debajo del nivel de *voltaje de encendido de reset* establecido (V_{POT}).
- *Reset* externo. El microcontrolador entra en la condición de *reset* cuando un nivel de voltaje bajo está presente en la terminal de *reset* del microcontrolador por más de 500 nanosegundos.
- *Reset* de temporizador de guardia (*watchdog*). El microcontrolador entra en la condición de *reset* cuando el periodo del temporizador de guardia expira, si es que éste se encontraba habilitado.
- *Reset* por bajo voltaje (*Brown-out*). El microcontrolador entra en la condición de *reset* cuando en voltaje de alimentación V_{cc} cae por debajo del voltaje de *brown-out* establecido (V_{BOT}), a diferencia del *reset* de encendido este *reset* se da en el flanco de bajada del voltaje de alimentación.

Durante el *reset*, todos los registros de entrada/salida son puestos a su valor inicial, el cual varía dependiendo de cada registro, y el programa inicia la ejecución desde la dirección \$000. En caso de manejar rutinas de atención a interrupción, la instrucción colocada en esta dirección deberá ser un salto absoluto (JMP) a la rutina que atiende el *reset*. Si el programa nunca habilita una fuente de interrupción, los vectores de interrupción no son usados, y código de programa regular puede ser colocado en estas localidades.

Registros de control y de estados

En la arquitectura AVR cada uno de los periféricos cuenta con un registro de control, el cual permite configurar cada uno de estos dispositivos periféricos, así mismo cada una de las interrupciones poseen un registro de control. Además de los registros de control, los periféricos e interrupciones cuentan con registros de estados, los cuales mediante banderas indican el estado

actual de los periféricos y de las interrupciones. A continuación se hará una descripción breve de los principales registros de estados del microcontrolador.

El registro de estados del microcontrolador MCUSR (*MCU general Status Register*) proporciona información sobre cual de las fuentes de *reset* provocó que el microcontrolador entrara en *reset*. El registro general de máscaras de interrupción GIMSK (*General Interrupt maSK register*) permite habilitar y deshabilitar las interrupciones externas. El registro general de banderas de interrupción GIFR (*General Interrupt Flag Register*) indica cual de las interrupciones generó una llamada a interrupción. Las banderas de este registro son limpiadas por hardware cuando la interrupción correspondiente es atendida y opcionalmente, cada bandera puede ser limpiada escribiendo un uno lógico en ella.

El registro de máscaras de interrupción de los temporizadores/contadores permite habilitar las interrupciones de comparación y desbordamiento de los temporizadores. Cuando se desea habilitar una de estas interrupciones se escribe un uno lógico en el *bit* correspondiente a la interrupción deseada. Asociado a los temporizadores/contadores está el registro de banderas de interrupción de los temporizadores/contadores, este registro nos indica cual de las interrupciones de los temporizadores/contadores ocurrió. Las banderas contenidas en este registro son las de desbordamiento de cada uno de los temporizadores, así como las de comparación de los temporizadores uno y dos.

El registro de control MCUCR (*MCU Control Register*) contiene los bits de control de las funciones generales del microcontrolador. En este registro de control se tiene el bit de habilitación de bajo consumo de potencia, así como los bits de selección del modo de bajo consumo a emplear. Es en este registro, también, donde se especifica el nivel y los flancos en la terminales INT1 e INT0 que generarán una interrupción, cada interrupción posee *bits* de configuración independientes. Los *bits* de control de las interrupciones externas permiten configurar cada una de las interrupciones externas de tal forma que respondan a cualquiera de los cuatro eventos siguientes:

- Nivel bajo en la terminal externa
- Cualquier cambio lógico de nivel en la terminal externa
- Flanco de bajada en la terminal externa
- Flanco de subida en la terminal externa

Modos de bajo consumo

Como se mencionó anteriormente, el microcontrolador ATmega163 cuenta con cuatro modos de bajo consumo. Para poder entrar a cualquiera de los cuatro modos de bajo consumo, el bit SE (*Sleep Enable*) del registro de control MCUCR deberá ser puesto en uno y la instrucción SLEEP ejecutada. Los bits SM1 Y SM0 del registro de control MCUCR seleccionan cual de los modos de bajo consumo (Espera, Reducción de ruido, reducción de potencia, o ahorro de potencia) será activado por la instrucción SLEEP.

Si una interrupción que ha sido habilitada ocurre mientras el microcontrolador está en modo de bajo consumo, el microcontrolador “despierta”. El microcontrolador es detenido durante cuatro ciclos de reloj, ejecuta la rutina de interrupción, regresa de la rutina de interrupción mediante la instrucción RETI y reanuda la ejecución del programa después de la instrucción SLEEP. El contenido de los registros de trabajo, la SRAM, y la memoria de entrada/salida (I/O), no son alterados cuando el dispositivo “despierta” después de estar en modo de bajo consumo. Si un *reset* ocurre durante el modo de bajo consumo, el microcontrolador reanuda la ejecución del programa desde el vector de *reset*, que es el mismo para cualquiera de las fuentes de *reset*.

Modo de espera

En este modo se detiene la CPU, pero se permite que la interfaz SPI, la UART, el comparador analógico, el convertidor analógico/digital, la interfaz serial de dos hilos, los temporizadores/contadores, y el sistema de interrupciones continúe operando (si se encuentran habilitadas). Esto permite al microcontrolador despertar del modo de bajo consumo mediante interrupciones externas, así como con interrupciones internas, como el desbordamiento de un temporizador, o la recepción completa de datos de la UART.

Modo de reducción de ruido

En este modo de bajo consumo se detiene la CPU, pero se permite que el convertidor analógico digital, las interrupciones externas, la interfaz serial de dos hilos, el temporizador/contador 2 y el temporizador de guardia (*watchdog*) continúen operando (si están habilitados). Esto mejora la reducción del ruido del ambiente para el convertidor analógico digital, permitiendo mediciones con una alta resolución. Aparte de la interrupción de conversión completa del convertidor analógico digital, solamente un *reset* externo, un *reset* del temporizador de guardia (si está habilitado), un *reset* por bajo voltaje de alimentación, una interrupción de la interfaz serial o una interrupción externa por cambio de nivel pueden despertar al microcontrolador de este modo de bajo consumo.

Modo de disminución de potencia

En este modo el oscilador externo es detenido, mientras que las interrupciones externas, la interfaz serial de dos hilos, y el temporizador de guardia (si está habilitado) continúan operando. Solamente un *reset* externo, un *reset* del temporizador de guardia, un *reset* por bajo voltaje de alimentación, una interrupción de la interfaz serial de dos hilos, o una interrupción externa por cambio de nivel pueden despertar al microcontrolador del modo de bajo consumo.

Modo de ahorro de potencia

Este modo de bajo consumo es idéntico al modo de disminución de potencia, con una excepción: si el temporizador/contador 2 está trabajando de modo asíncrono (por ejemplo, con el *bit* AS2 del registro ASSR en alto), éste podrá continuar operando durante el modo de bajo consumo. El dispositivo puede despertar por desbordamiento del temporizador o por un evento de comparación si la interrupción correspondiente se encuentra habilitada, y el *bit* global de interrupción se encuentra habilitado. La tabla 3.5 muestra el consumo de corriente promedio para cada uno de los modos de bajo consumo.

Modo de bajo consumo	Consumo máximo de corriente @ 3 V
Modo de espera	2.5 mA
Modo de reducción de ruido ADC	4 uA
Modo de reducción de potencia	4 uA
Modo de ahorro de potencia	4 uA

Tabla 3.5. Consumo de corriente del microcontrolador en modo de bajo consumo.

Temporizadores/Contadores

El microcontrolador está provisto de tres temporizadores/contadores (*Timers/Counters*) de propósito general, dos de ocho *bits* y uno más de 16 *bits*. El temporizador/contador 2 puede operar opcionalmente de manera asíncrona con un oscilador externo. Este temporizador/contador está optimizado para su uso con un cristal de 32.768 kHz, permitiendo con ello realizar la función de reloj de tiempo real (*RTC, Real Time Clock*).

Los tres temporizadores/contadores se pueden preescalar mediante *bits* de control de los registros correspondientes a cada temporizador/contador, los cuales se encuentran localizados en el área de memoria de datos de entrada/salida, para poder dividir la frecuencia de operación de cada uno de éstos. Para el caso de los temporizadores/contadores 1 y 2 estas divisiones corresponden a la frecuencia del oscilador dividida entre 8, 64, 256 y 1024.

Cualquiera de estos temporizadores/contadores puede ser usado como temporizador con la base de tiempo del reloj interno, o como un contador con una conexión a una terminal externa que incremente el conteo. Si es que se emplean como contadores, se puede seleccionar el flanco que incremente el conteo.

El temporizador/contador 1 soporta también dos funciones de comparación, usando el registro de comparación de salida 1A y 1B (OCR1A y OCR1B) como las fuentes contra las que se comparará el contenido del temporizador/contador 1. El temporizador/contador 1 también puede ser empleado como un modulador de ancho de pulso de 8, 9 o 10 bits (PWM). Otra función alternativa de este temporizador/contador es la de captura de entrada, la cual captura los

contenidos del temporizador/contador ante un evento en la terminal de captura de entrada (ICP, *Input Capture Pin*).

El temporizador/contador 2 también puede ser empleado como un modulador de ancho de pulso, pero en este caso de solamente 8 bits. De igual forma soporta funciones de comparación. Este temporizador contador posee más alternativas de preescalación de la frecuencia, pudiéndose la misma dividir entre 2, 8, 32, 64, 128, 256 y 1024 veces la frecuencia de operación del oscilador del sistema.

Temporizador de guardia

El temporizador de guardia (*Watchdog*) tiene una fuente de reloj separada del oscilador principal, el cual tiene una frecuencia de operación de 1 MHz, éste es un valor típico a 5 V. Este valor de la frecuencia varía dependiendo del voltaje de alimentación. Mediante el control del preescalador del temporizador de guardia, el intervalo de *reset* del mismo se puede ajustar desde 15 milisegundos a 1.9 segundos para 5 V y desde 47 milisegundos a 6.0 segundos para 3 V. Si el periodo de *reset* expira sin que se de un *reset* del temporizador (mediante la instrucción WDR, *Watch Dog Reset*), el microcontrolador entra en la condición de *reset* y el programa reinicia desde a dirección \$000.

Transmisor receptor asíncrono universal

La mayoría de los microcontroladores AVR poseen un puerto de comunicación serial asíncrono (*UART*), entre las principales características con que cuenta este periférico son:

- Contiene un generador de velocidad de transmisión
- Se pueden lograr velocidades de transmisión altas con una frecuencia de cristal baja
- Se pueden seleccionar 8 ó 9 *bits* de transmisión
- Cuenta con un filtro contra ruido
- Puede detectar errores de desbordamiento o de formato
- Cuenta con tres fuentes de interrupción separadas, éstas son: transmisión de datos completa, registro de datos vacío y recepción de datos completa.

La transmisión de datos es iniciada escribiendo el dato que será transmitido en el registro de datos de entrada/salida UDR (*UART I/O Data Register*). El dato es transferido desde el registro de datos UDR cuando:

- Un nuevo carácter ha sido escrito hacia el registro de datos UDR, después de que el *bit* de parada del carácter previo ha sido transmitido. El registro de desplazamiento es cargado inmediatamente.
- Un nuevo carácter ha sido escrito al registro de datos UDR antes de que el *bit* de parada del dato previo haya sido transmitido. El registro de desplazamiento es cargado cuando el *bit* de parada del carácter que está siendo actualmente transmitido es enviado.

Cuando un dato es transmitido desde el registro de datos UDR hacia el registro de desplazamiento, el *bit* UDRE (*UART Data Register Empty*) que indica que el registro de datos se encuentra vacío es puesto en un nivel lógico de uno. Cuando este bit se encuentra en nivel lógico uno, la UART se encuentra lista para recibir el siguiente carácter.

En la recepción de datos, el receptor muestrea la señal en la terminal de recepción del microcontrolador a una frecuencia 16 veces mayor a la frecuencia de transmisión. Mientras que la línea se encuentra en estado de espera, si uno de los muestreos lee un cero lógico, éste será interpretado como el flanco de bajada del *bit* de inicio, y la secuencia de detección del *bit* de inicio es iniciada. El receptor vuelve a tomar tres muestras a la mitad del ancho de pulso del *bit*, si dos o más de estas tres muestras leen un estado lógico de uno, la condición de *bit* de inicio es asumida como ruido y el receptor espera nuevamente una transición de nivel uno a cero. Sin embargo, si se detecta un *bit* de inicio válido, el muestreo de los siguientes *bits* de datos es llevado a cabo. Estos *bits* son muestreados nuevamente tres veces a la mitad del ancho del pulso. El valor lógico encontrado en cuando menos dos de las tres muestras es tomado como el valor del *bit*. El esquema de muestreo del receptor es ilustrado en la figura 3.14.

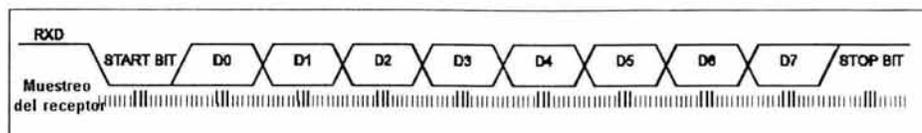


Figura 3.14. Muestreo de la recepción de datos de la UART.

Interfaz serial de 2 hilos

La interfaz serial de dos hilos soporta comunicación serial bi-direccional. El sistema se compone de dos líneas, SCL (reloj serial) y SDA (datos seriales) que acarrean la información entre los circuitos integrados conectados al sistema. Varias configuraciones de comunicación pueden ser implementadas usando este *bus*. La figura 3.15 muestra una configuración de *bus* de dos hilos típica. Cualquier dispositivo conectado al *bus* puede ser maestro o esclavo.

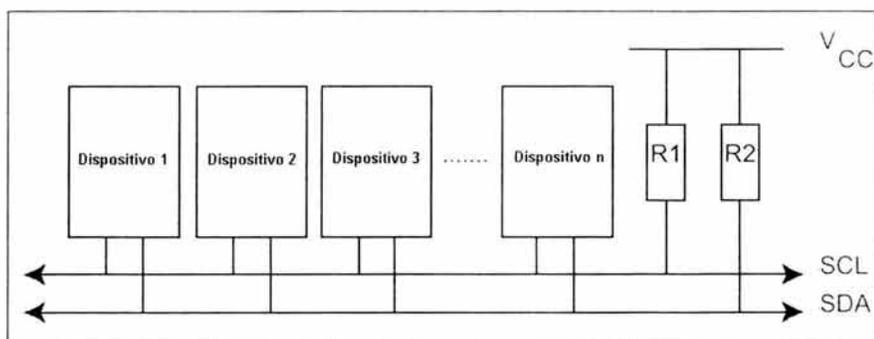


Figura 3.15. Configuración de bus serial de dos hilos.

La interfaz serial de dos hilos soporta la operación maestro/esclavo y transmisión/recepción a una frecuencia de reloj del bus de hasta 400 kHz. El hardware soporta un direccionamiento de 7 bits, pero puede ser fácilmente extendido hasta un formato de 10 *bits* en *software*. La interfaz serial de dos hilos está orientada al manejo de *bytes*. Al igual que el resto de los periféricos en el microcontrolador, cuenta con registros de control y de estados, el primero para configurar el modo en el cual operará la interfaz, y el segundo como su nombre lo indica el estado de operación de la interfaz. La interfaz serial de dos hilos puede operar en cuatro modos diferentes:

- Transmisor maestro
- Transmisor esclavo
- Receptor maestro
- Receptor esclavo

Convertidor analógico digital

El microcontrolador ATmega163 posee un convertidor analógico digital de aproximaciones sucesivas con 10 *bits* de resolución. El convertidor se encuentra conectado a un multiplexor analógico de 8 canales, el cual permite a cada terminal del puerto A ser usada como entrada del convertidor analógico digital. El convertidor posee un amplificador de muestreo y retención, el cual asegura que el voltaje de entrada al convertidor sea mantenido en un nivel constante durante la conversión.

El convertidor analógico digital tiene dos terminales de voltaje analógico de alimentación, AVcc y AGND. AGND deberá conectarse a GND (tierra general del sistema), y el voltaje aplicado a la terminal AVcc no debe diferir en más de ± 0.3 V del nivel de voltaje principal de alimentación Vcc. Existen técnicas en cuanto a la conexión de esas terminales para reducir el ruido en la conversión. Una referencia de voltaje interna de 2.56 V nominales o AVcc pueden ser usados como referencia del voltaje del convertidor, o bien un voltaje aplicado a la terminal AREF del microcontrolador. La referencia de voltaje interna deberá ser desacoplada mediante un capacitor externo en la terminal AREF para mejorar la inmunidad al ruido.

Puertos de entrada/salida

Todos los puertos en la arquitectura AVR tienen una funcionalidad lectura – modificación – escritura cuando son usados como puertos digitales. Esto permite que la dirección del flujo de datos en la terminal de un puerto pueda ser cambiada sin el cambio no intencional de la dirección de cualquier otra de las terminales. A continuación se describirán cada uno de estos puertos, así como las funciones alternas con que cuentan.

Puerto A

Este es un puerto bi-direccional de 8 *bits* con resistencias de *pull-up* internas. Existen tres localidades de memoria de entrada/salida asociadas al puerto A, éstas son el registro de datos PORTA, registro de dirección de datos DDRA, y el registro de entrada en las terminales PINA. El registro de entrada en las terminales es de sólo lectura, mientras que los registros de datos y de dirección de datos son registros de lectura/escritura.

Todas las terminales del puerto poseen resistencias de *pull-up*, las cuales se pueden seleccionar de forma individual mediante *software*. Los *buffers* de salida del puerto A pueden drenar hasta 20 mA y manejar *display's* de LED directamente. El puerto A tiene la función alterna de servir como entradas analógicas del convertidor analógico digital. Si algunas de las terminales del puerto A están configuradas como salidas, es esencial que no cambien su estado lógico mientras una conversión está en progreso, ya que esto puede corromper el resultado de la conversión.

Cada una de las terminales del puerto A tienen un funcionamiento similar cuando son usadas como terminales de entrada salida digitales. Los *bits* DDAn del registro DDRA seleccionan la dirección de esta terminal. Si DDAn es puesta en un nivel lógico igual a uno, PAN es configurada como una terminal de salida. Si DDAn es puesto en un nivel lógico de cero, PAN es configurado como una terminal de entrada. Si PORTAn es puesto en uno cuando la terminal está configurada como entrada, la resistencia MOS de *pull-up* es activada. Para desactivar la resistencia de *pull-up*, la terminal PORTAn deberá ser puesta en nivel cero. En la condición de *reset* las terminales del puerto A se configuran automáticamente como entradas con alta impedancia. En la tabla 3.6 se resume los efectos de los registros DDAn en las terminales del puerto A, la "n" indica que puede tratarse de cualquiera de las terminales del puerto 7,6,...0.

DDAn	PORTAn	E/S	Pull-up	Comentario
0	0	Entrada	No	Alta impedancia
0	1	Entrada	No	Alta impedancia
0	1	Entrada	Si	PAn puede suministrar corriente
1	0	Salida	No	Salida cero (push-pull)
1	1	Salida	No	Salida uno (push pull)

Tabla 3.6 Configuración del puerto A.

Puerto B

Este es un puerto bi-direccional de 8 bits con resistencias de *pull-up* internas. Existen tres localidades de memoria de entrada/salida asociadas al puerto B, las cuales son el registro de datos PORTB, registro de dirección de datos DDRB, y el registro de entrada en las terminales PINB. El registro de entrada en las terminales es de sólo lectura, mientras que los registros de datos y de dirección de datos son registros de lectura/escritura.

Todas las terminales del puerto B poseen resistencias de *pull-up*, las cuales se pueden seleccionar de forma individual mediante *software*. Los *buffers* de salida del puerto B pueden drenar hasta 20 mA y manejar *display's* de LED directamente. Cuando funciona como puerto digital de entrada/salida, el puerto B funciona de forma similar al puerto A, y la configuración de cada terminal del puerto se hace de forma análoga a como se hace en el puerto A, sólo que esta vez se emplean los registros del puerto B, PORTB, DDRB y PINB. El puerto B cuenta con funciones alternas, las cuales se muestran en la siguiente tabla.

Terminal	Función Alternas
PB0	T0 (Entrada externa del contador 0)
PB1	T1 (Entrada externa del contador 1)
PB2	AIN0 (Entrada positiva del comparador analógico)
PB3	AIN1 (Entrada negativa del comparador analógico)
PB4	SS (Entrada de selección de esclavo del SPI)
PB5	MOSI (Salida del maestro/entrada del esclavo del bus SPI)
PB6	MISO (Entrada del maestro/salida del esclavo del bus SPI)
PB7	SCK (Reloj del bus serial SPI)

Tabla 3.7. Funciones alternas del puerto B.

Puerto C

Este es un puerto bi-direccional de 8 *bits* con resistencias de *pull-up* internas. Existen tres localidades de memoria del espacio de entrada/salida asociadas al puerto C, las cuales son el registro de datos PORTC, registro de dirección de datos DDRC, y el registro de entrada en las terminales PINC. El registro de entrada en las terminales es de sólo lectura, mientras que los registros de datos y de dirección de datos son registros de lectura/escritura.

Todas las terminales del puerto C poseen resistencias de *pull-up*, las cuales se pueden seleccionar de forma individual mediante *software*. Los *buffers* de salida del puerto C pueden drenar hasta 20 mA y manejar *display's* de LED directamente. Cuando funciona como puerto digital de entrada/salida, el puerto C funciona de forma similar a los puertos A y B, y la configuración de cada terminal del puerto se hace de forma análoga a como se hace en estos puertos, sólo que esta vez se emplean los registros del puerto C, PORTC, DDRC y PINC. El puerto C cuenta con funciones alternas, las cuales se muestran en la siguiente tabla.

Terminal	Función Alternas
PC0	SCL (Línea de reloj del bus serial de 2 hilos)
PC1	SDA (Línea de datos de entrada/salida del bus serial de 2 hilos)
PC6	TOSC1 (Oscilador del temporizador terminal 1)
PC7	TOSC2 (Oscilador del temporizador terminal 2)

Tabla 3.8. Funciones alternas del puerto C.

Puerto D

Este es un puerto bi-direccional de 8 *bits* con resistencias de *pull-up* internas. Existen tres localidades de memoria de entrada/salida asociadas al puerto D, las cuales son el registro de datos PORTD, registro de dirección de datos DDRD, y el registro de entrada en las terminales PIND. El registro de entrada en las terminales PIND es de sólo lectura, mientras que los registros de datos y de dirección de datos son registros de lectura/escritura.

Todas las terminales del puerto D poseen resistencias de *pull-up*, las cuales se pueden seleccionar de forma individual mediante *software*. Los *buffers* de salida del puerto D pueden drenar hasta 20 mA y manejar *display's* de LED directamente. Cuando funciona como puerto

digital de entrada/salida, el puerto D funciona de forma similar a los puertos A, B, y C, y la configuración de cada terminal del puerto se hace de forma análoga a como se hace en estos puertos, sólo que esta vez se emplean los registros del puerto D, PORTD, DDRD y PIND. El puerto D cuenta con funciones alternas, las cuales se muestran en la siguiente tabla.

Terminal	Función Alterna
PB0	RXD (Terminal de entrada de la UART)
PB1	TXD (Terminal de salida de la UART)
PB2	INT0 (Entrada de la interrupción externa 0)
PB3	INT1 (Entrada de la interrupción externa 1)
PB4	OC1B (Salida de comparación B del temp/cont 1)
PB5	OC1A (Salida de comparación A del temp/cont 1)
PB6	ICP (Terminal de captura del temporizador/contador 1)
PB7	OC2 (Salida de comparación del temporizador/contador 2)

Tabla 3.9. Funciones alternas del puerto D.

Cuando cualquiera de las funciones alternas es habilitada, el periférico toma el control de la terminal y no importa si ésta se encuentra configurada como entrada o como salida, ya que esta función se inhibe una vez que el periférico toma el control de la terminal. Una vez que se ha descrito de forma general la arquitectura del microcontrolador AVR y en especial del empleado en el desarrollo del sistema, se procederá al análisis de cada uno de los módulos que lo componen. En este análisis se describirá la estructura y funcionamiento de cada uno de los módulos, además se señalarán los beneficios obtenidos en el diseño con el empleo de este microcontrolador en particular.

III.4.2. Módulo transductor de la señal de entrada

Para detectar el cambio de nivel en el agua se empleó un codificador angular, que como se mencionó en el capítulo II, es un dispositivo que convierte su posición angular en una palabra digital. El codificador angular se montará en paralelo a una polea, la cual está unida en uno de sus extremos a un flotador mediante un cable, el otro extremo del cable se encuentra unido a un contrapeso. El cambio de nivel en el agua se ve reflejado en un movimiento en la polea, la cual transmite por lo tanto su movimiento al codificador angular. En la figura 3.16 se observa un esquema del arreglo.

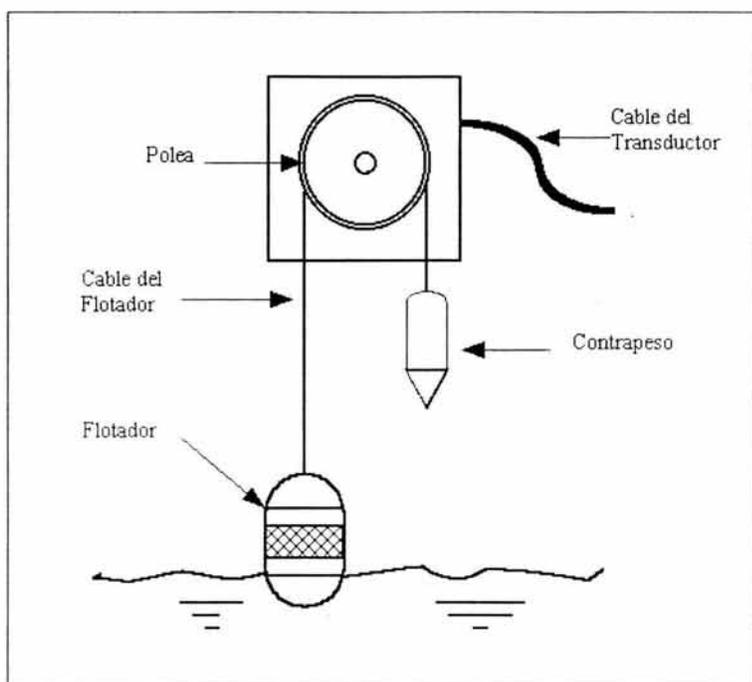


Figura 3.16. Sistema flotador – polea – contrapeso.

En una primera versión del sistema de medición de nivel de agua se empleó como transductor un disco ranurado y un arreglo de dos sensores ópticos colocados en un extremo del disco, los cuales generaban señales eléctricas que servían como referencia para detectar el cambio de nivel del agua. Este sistema se implementó y se obtuvieron resultados satisfactorios, pero se tenía el inconveniente de un consumo de corriente de cerca de 15 mA tan solo en el transductor. Este consumo de corriente se debía principalmente a que era necesario mantener polarizados los transmisores infrarrojos del sensor óptico en todo momento para poder detectar un giro por parte del disco.

Ante esta situación hubo que buscar otra alternativa para emplear como transductor de la señal de entrada, ya que como se ha mencionado antes, el equipo requiere de un bajo consumo de potencia, y el método empleado no lo proporcionaba. Se buscaron alternativas entre los distintos

fabricantes de codificadores angulares, pero la gran mayoría empleaban sensores ópticos en la construcción de los codificadores, lo cual aseguraba un consumo de corriente elevado por parte del codificador angular.

De los fabricantes consultados solamente una compañía cuenta con una serie de codificadores angulares absolutos de bajo costo y de bajo consumo de corriente. Los codificadores angulares absolutos ofrecidos por esta compañía basan su funcionamiento en un disco fabricado con polímeros, el cual entrega una palabra digital absoluta dependiendo de la posición del vástago del codificador angular. Se ofrece este codificador angular con 30, 36 y 128 posiciones absolutas por revolución. Este codificador consume cerca de 5 mA a 5 V y 3 mA a 3 V, lo cual todavía es una corriente considerable teniendo en cuenta que el equipo debe operar con una sola batería y se pretende una corriente de descarga total del sistema menor a 1 mA.

Sin embargo, el codificador angular posee una terminal que permite habilitar y deshabilitar el codificador reduciendo el consumo del mismo unos cuantos μA . De tal forma, se programó una rutina en la cual el codificador angular no está operando todo el tiempo, solamente por periodos cortos, que permiten una lectura del mismo y así poder detectar el movimiento de la polea y por lo tanto del nivel de agua. El diagrama empleado para trabajar con el codificador angular se muestra en la figura 3.17. En ésta puede observarse el empleo de la terminal de habilitación para poder llevar a modo de bajo consumo el codificador angular.

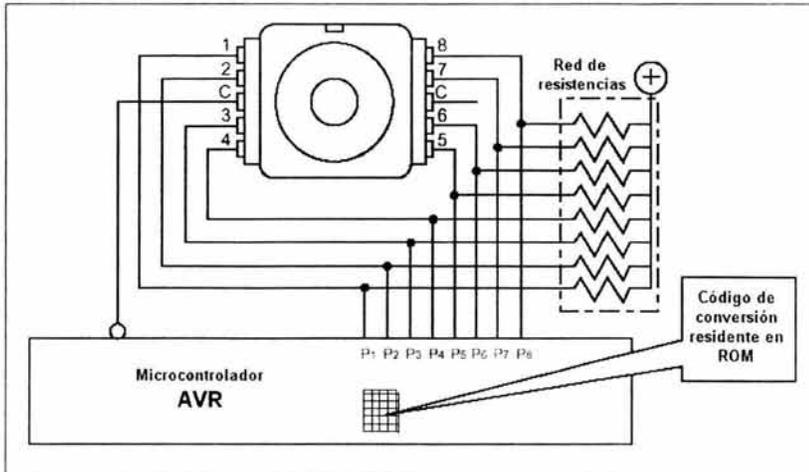


Figura 3.17. Conexión entre el microcontrolador y el codificador angular.

Las salidas del codificador angular están conectadas de forma directa al puerto B del microcontrolador, podía optarse por habilitar las resistencias de *pull-up* internas del microcontrolador, pero el valor de éstas difiere en buen grado del valor recomendado por el fabricante del codificador angular, así que se optó por colocar resistencias de *pull-up* externas, siendo éstas del valor recomendado por el fabricante. La terminal de habilitación del codificador fue conectada a una de las terminales del puerto D del microcontrolador.

La rutina programada para reducir el consumo de corriente por parte del codificador consiste en el envío de pulsos en nivel lógico cero con una duración 5000 veces más pequeña que la duración del nivel lógico uno, de tal forma que cuando el nivel lógico del pulso es cero el codificador queda habilitado permitiendo realizar la lectura de la salida del mismo a través del puerto B del microcontrolador. Una vez realizada la lectura del codificador el microcontrolador realiza un procesamiento del dato para verificar si es que existió o no desplazamiento del codificador y en que sentido se dio. Una descripción más detallada del algoritmo se dará más adelante en la parte correspondiente al software del microcontrolador. Una vez realizada la lectura del codificador el microcontrolador es deshabilitado colocando un nivel lógico igual a uno en el puerto correspondiente del microcontrolador. De tal forma que en un segundo se realizan

aproximadamente 100 lecturas de la salida del codificador. Con este periodo de muestreo, se obtuvo una corriente promedio de consumo del codificador angular de 30 microamperes con el dispositivo polarizado a 3 V. Más adelante en la depuración de la rutina se observó que se podía incrementar el periodo de muestreo al doble sin la pérdida de información al momento del giro del codificador, con esto se logró reducir el consumo de corriente promedio hasta los 20 microamperes. El diagrama de la figura 3.18 muestra la situación descrita.

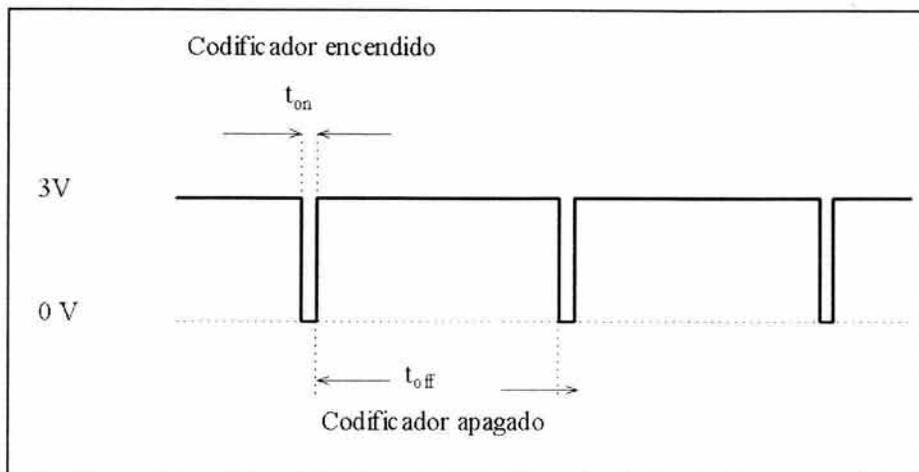


Figura 3.18. Señal enviada a la terminal de habilitación del codificador angular.

Para conectar el codificador angular al microcontrolador se requiere de un cable con 10 hilos, 8 para conducir la señal del codificador, uno más para la habilitación y el restante para la polarización del mismo. Esta es quizás una desventaja ya que son demasiados los conductores que se requieren. Sin embargo la longitud que se requiere de este cable no es muy grande, ya que el sistema de adquisición de datos se encuentra cerca del transductor, y bien puede emplearse un cable plano de diez hilos para realizar la conexión con una longitud no mayor a un metro. El reducir la longitud de este cable también colabora en las pequeñas pérdidas de potencia que se dan por el paso de corriente e través de los conductores por la resistencia eléctrica que poseen y la cual se ve obviamente reducida al disminuir la longitud del cable.

III.4.3. Módulo de despliegue de información

Para poder desplegar los datos registrados por el sistema se requiere de un visualizador capaz de mostrar estos datos y que además sea de bajo consumo de potencia. Se cuentan con tres opciones para poder llevar a cabo este módulo, la primera opción la constituyen los display alfanuméricos inteligentes, con los cuales se puede generar cualquier símbolo pero solamente existen modelos que operan a cinco volts y dado que estos dispositivos cuentan con un circuito integrado que genera los caracteres en la pantalla, el consumo de potencia de los mismos es elevado. La segunda opción es emplear *display's* de siete segmentos de LED's, pero al igual que la pantalla alfanumérica tienen una demanda de potencia considerable para poder entregar una luz lo suficientemente visible, y si bien se puede multiplexar la salida de cada uno de estos *display's* no se consiguen consumos de corriente lo suficientemente bajos para poder emplearlos. La tercera opción corresponde a las pantallas de cristal líquido (LCD), estas pantallas ofrecen buena visibilidad y su consumo de corriente es del orden de los microamperes. De tal forma que esta fue la elección para poder visualizar los datos en la pantalla.

En la pantalla del LCD se podrán visualizar los datos de nivel, la hora, la fecha y el voltaje de la batería del sistema. Para poder visualizar estos datos se seleccionó una pantalla de 4 dígitos y medio. Una característica importante de este tipo de *display* es que cuenta con una terminal llamada "plano posterior" (*backplane*) a la cual se deberá proporcionar una onda cuadrada de una frecuencia comprendida entre 30 kHz y 1.5 MHz dependiendo del fabricante y del modelo.

Si se desea encender uno de los segmentos (SEG On) del LCD se debe aplicar una señal de la misma frecuencia que la señal aplicada a la terminal de *backplane* pero desfasada 180°. Por el contrario, si lo que se desea que el segmento permanezca apagado (SEG Off) se deberá colocar la señal en fase con la señal aplicada en la terminal de *backplane*. La figura 3.19 ilustra de manera gráfica la situación descrita.

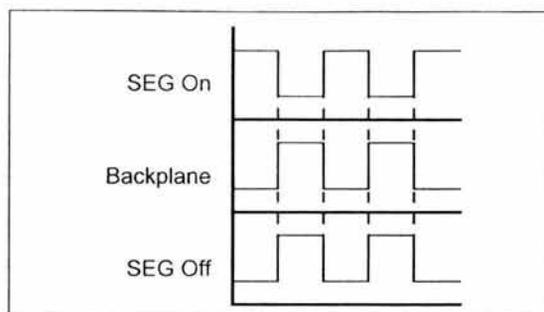


Figura 3.19. Salida de segmentos y backplane.

Se requiere el despliegue de 32 segmentos en el *display*, al utilizar directamente las líneas de entrada/salida del microcontrolador para manejar cada uno de los segmentos del *display* se requiere de un total de 33 líneas de salida (32 señales para cada segmento mas la señal de *backplane*), y tomando en cuenta que el microcontrolador empleado posee en total 32 líneas de entrada/salida, ni siquiera el número total de éstas puede cubrir por completo las necesidades del manejo directo de los segmentos del LCD. Teniendo en cuenta esta situación se opto por transmitir los datos hacia el LCD de manera serial, esto utilizando un manejador de *display* (*display driver*) del número de segmentos requerido.

Se encontraron dos opciones de dispositivos a emplear en cuanto a los manejadores de *display*. El primero de ellos cubría las necesidades en cuanto al número de segmentos, voltaje de alimentación (4 a 10 V) y bajo consumo de corriente (40 μ A máximo), pero tenia la restricción de operar solamente a temperaturas por arriba de cero grados centígrados. Como se mencionó al inicio de este capítulo, el equipo debe tener un rango de temperatura de operación de -20° a 70° C.

El manejador que finalmente se seleccionó cumple de igual forma con el voltaje de operación (3 a 8.5 V), número de segmentos (32), bajo consumo de corriente (30 μ A máximo) y cubre un rango de temperatura de operación de -40° a 85° C, por lo cual éste es el dispositivo empleado en el diseño del sistema. Este es un dispositivo fabricado con tecnología CMOS que puede manejar hasta 32 segmentos de un *display* de cristal líquido, bajo el control de un

microprocesador o un microcontrolador. Se requieren de solamente tres líneas de control debido a que los datos se transmiten de forma serial. Este dispositivo posee *latches* para cargar los datos, liberando de esta forma al microcontrolador de la tarea de generar las formas de onda necesarias que se explicaron antes.

Para su operación el LCD requiere que se le proporcionen señales de AC a una frecuencia definida, las cuales pueden ser suministradas por el microcontrolador, o bien mediante el uso de un capacitor externo, el cual controla la frecuencia de un oscilador interno. Esta última es la opción elegida, ya que libera una terminal del microcontrolador, la cual puede ser empleada para alguna otra tarea.

El manejador del LCD cuenta con tres líneas de control: una es para los datos (*DATA IN*), otra para el reloj (*CLOCK*) y la última para la orden de carga (*LOAD*). El registro de desplazamiento se recorre con cada flanco de bajada del reloj. Cuando se tienen los 32 datos correspondientes a cada segmento cargados en los registros, un uno lógico en la línea de carga (*LOAD*) causa que los datos contenidos en el registro de desplazamiento pasen a *latches* que controlan de forma paralela los segmentos del LCD. En la figura 3.20 se muestra la interfaz utilizada para conectar el microcontrolador al manejador, y este último al *display*. Por parte del microcontrolador para la línea de carga se utilizó el puerto C3, para la línea de datos se empleó el puerto C4 y para la línea de reloj el puerto C5.

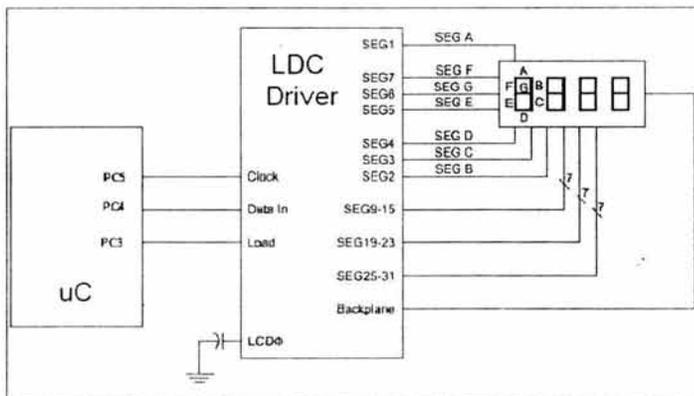


Figura 3.20. Interfaz microcontrolador – manejador – display.

III.4.4. Módulo de elevación de voltaje

Como se mencionó al inicio de este capítulo, una de las formas más eficientes de reducir el consumo de potencia en un sistema es reducir el voltaje de alimentación al valor mínimo posible. En este caso el voltaje de alimentación empleado que se seleccionó fue el de 3 V, todos los circuitos integrados empleados funcionan con este nivel de voltaje. Como el sistema opera con una sola batería se tiene un voltaje de 1.5 V, por lo cual es necesario emplear una topología de elevación de voltaje mediante una fuente conmutada, ya que esta configuración es la única que permite elevar el voltaje, además de que cuenta con una buena eficiencia.

En la actualidad existen diferentes dispositivos elevadores de tensión en un solo circuito integrado, ofrecidos por varios fabricantes. Una de estas compañías ofrece una gran variedad de configuraciones tanto de elevación de voltaje como de reducción. En la selección del circuito integrado adecuado para el diseño del sistema se buscó uno con una eficiencia lo más alta posible, ya que era necesario que se utilizara la mínima cantidad de energía en la regulación del voltaje. También se buscó que el dispositivo pudiese regular una tensión de 3.3 V con un voltaje de por lo menos 1.2 V, y por último que la temperatura de operación estuviera dentro del rango de -20° a 70° C.

Se seleccionaron dos dispositivos elevadores de voltaje DC-DC ofrecidos por una de estas compañías. La diferencia entre uno y otro de estos dispositivos solamente radica en la cantidad de corriente que pueden suministrar. Para nuestra aplicación se eligió el circuito integrado que puede suministrar hasta 100 mA de corriente, voltaje de 1.2 V y el de salida 3.3 V. Este tipo de circuito ofrece una eficiencia del orden del 95%, la potencia consumida en la regulación del voltaje es de apenas 150 μ W. El rango del voltaje de entrada es de 0.7 a 5.5 V, lo cual lo hace ideal para su uso en sistemas operados con baterías. Entre otras características adicionales cuenta con una referencia de voltaje interna de precisión de 1.25 V, un indicador de potencia suficiente para la regulación y un monitor del voltaje de la batería.

El voltaje nominal a la salida del regulador está preajustado a 3.3 V, pero se puede ajustar a un valor comprendido entre 2.7 V y 5.5 V, añadiendo un arreglo externo de resistencias. El dispositivo puede seguir regulando el voltaje en la salida cuando el voltaje en la entrada sea

mayor a 0.7 V; cuenta además con un control de encendido y apagado que permite colocarlo en modo de bajo consumo cuando no sea utilizado. El circuito cuenta con dos modos de operación: uno de baja potencia y otro de bajo ruido. En el modo de baja potencia, como su nombre lo indica, el consumo de potencia por parte del dispositivo es mínimo, pero debido a la operación discontinua del dispositivo se tiene el inconveniente del ruido, esta configuración se recomienda cuando se requiere el empleo del regulador para alimentar luces. En el modo de bajo ruido el regulador opera en modo continuo reduciendo el ruido generado por el rectificador interno. Se puede conmutar entre uno y otro modo de operación simplemente al colocar un nivel lógico diferente en la terminal CLK/SEL del dispositivo. En el diseño del sistema se optó por el empleo del modo de bajo ruido.

Este dispositivo cuenta además con un convertidor analógico digital serial interno de dos canales, el canal 1 puede leer voltajes desde 0.625 hasta 1.875 V y el canal 2 acepta voltajes en el rango de 0 a 2.5 V. La configuración empleada en el diseño del sistema es la mostrada en la figura 3.21; en cuanto a la selección de los componentes externos, en la hoja de especificaciones del fabricante se indica el tipo de cada uno de los elementos externos, e incluso se recomiendan fabricantes.

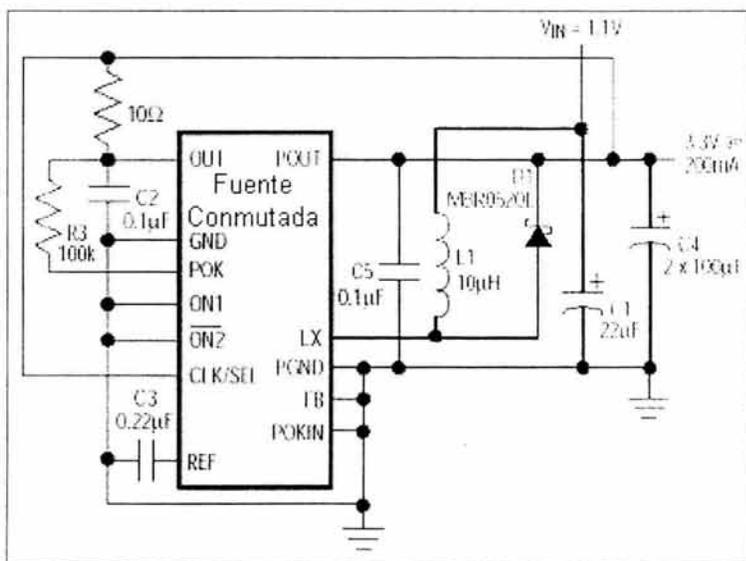


Figura 3.21. Configuración de la fuente elevadora de voltaje.

III.4.5. Módulo de detección de presencia

En su modo de operación normal, el sistema permanece generalmente en modo de bajo consumo, para reducir el consumo de potencia de la batería. Cuando se encuentra en este estado, el sistema lleva el conteo del tiempo del reloj del tiempo real, verifica el estado del codificador angular para comprobar si existió desplazamiento y almacena los datos en la memoria EEPROM en el periodo de almacenamiento preestablecido; en cuanto a los protocolos de comunicación solamente se encuentran disponibles las comunicaciones RS-232 y SDI-12. Algunas otras de las funciones periféricas restantes se encuentran inhabilitadas, por ejemplo se apaga la pantalla de cristal líquido, no puede establecerse comunicación vía IrDA, y algunos de los circuitos periféricos se ponen en modo de bajo consumo.

Para poder restablecer todas las funciones del sistema se debía colocar un interruptor, de tal forma que cuando el usuario lo activara se lograra restablecer todas las funciones; además de visualizar los datos en la pantalla de cristal líquido, los cuales cada que se activara el interruptor conmutarían entre nivel de agua, hora del sistema, fecha del sistema y voltaje de la batería. Debido a que el ambiente de operación del equipo es en condiciones de humedad elevadas, éste se colocará dentro de un contenedor hermético para evitar que la humedad afecte la operación de los circuitos contenidos en el sistema, además de que su acumulación puede corroer las terminales metálicas de los mismos. De tal forma que la implementación de un interruptor de tipo mecánico queda descartada, ya que a través de este tipo de interruptores era fácil que la humedad penetrara al contenedor.

Para lograr el restablecimiento mencionado en el párrafo anterior, se requiere de una configuración capaz de detectar la presencia del operador a través del contenedor del circuito electrónico, el cual se pretende que sea de un acrílico transparente. Muchas aplicaciones hoy en día se benefician enormemente del aislamiento eléctrico, cuando se requiere tener un control remoto o la necesidad de sensar una posición o presencia. La luz infrarroja es una solución excelente para estas situaciones, debido a su bajo costo, uso sencillo, gran disponibilidad de componentes de distintos fabricantes y la libertad en cuanto a los requerimientos de licencias de transmisión o interferencia que son necesarios en las comunicaciones de radio frecuencia.

La figura 3.22 representa en bloques un sistema infrarrojo generalizado. La sección más sencilla de diseñar del sistema es el transmisor. Todo lo que se requiere para realizarlo es manejar la fuente de luz de tal manera que la potencia suficiente sea suministrada a la frecuencia requerida para producir una recepción adecuada.

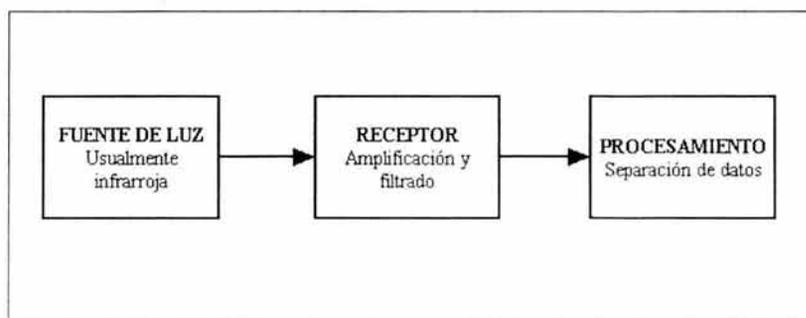


Figura 3.22. Sistema simplificado de transmisión recepción infrarrojo.

La mayor parte del reto en el diseño de este tipo de sistemas radica en la parte del receptor, con algunos factores que se deben de considerar. La luz del ambiente es la preocupación primaria. Junto con la señal infrarroja transmitida hay otras fuentes de luz de relativamente alta potencia, tales como las fuentes de luz incandescente, las lámparas fluorescentes y la luz del sol. Esto contribuye al problema en dos formas. Primero, produce un elevado nivel de estímulo para el detector, que aparece como una fuente de polarización en directa, la cual puede causar un decremento en la sensibilidad del receptor y en el peor de los casos una saturación del mismo. Segundo, provee un nivel de ruido cercano a los 60 dB, el cual es tan grande como la señal deseada, especialmente en la forma de una frecuencia de 50 o 60 Hz. También hay que recalcar que la sensibilidad de los foto detectores de silicio se extiende también dentro del rango de luz visible.

Algunas de las aplicaciones de sistemas infrarrojos no tiene el problema de la excitación en DC, pero en el caso del sistema que se diseñó para el detector de presencia, sí hay que considerar este factor al momento de diseñar el sistema. La figura 3.23 muestra tres esquemas básicos de detección infrarroja: un fototransistor, un fotodetector Darlington, y un fotodiodo. Los

tres producen pares hueco electrón en respuesta a los fotones que inciden en los receptores. Esto puede verse como una corriente cuando son arrastrados a través de la unión por el voltaje de polarización.

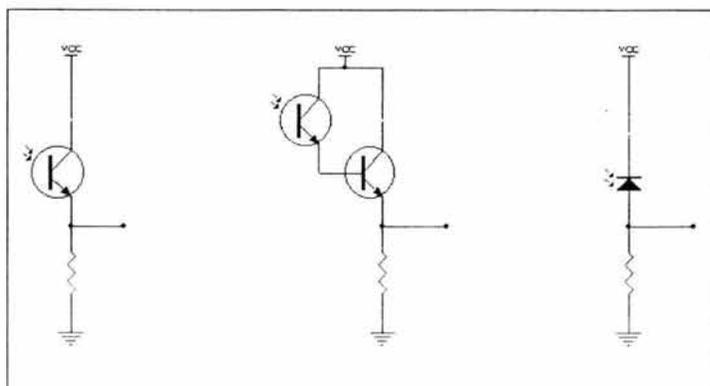


Figura 3.23. Configuraciones básicas de detección infrarroja.

De estos detectores el más sensible es el arreglo Darlington. Las desventajas que tiene el arreglo Darlington son su sensibilidad a los cambios de temperatura, su baja tolerancia a la saturación y una frecuencia de operación máxima de 5 kHz (usualmente mucho menos).

La siguiente configuración, el fototransistor, tiene desventajas similares (pero en menor grado), con frecuencias de operación máximas de 10 kHz. Ambos detectores encuentran su aplicación principalmente en ambientes cerrados, donde fuentes con una intensidad amplia están disponibles para proveer una salida de voltaje amplia, sin la necesidad de mucha circuitería adicional (esta es su principal ventaja). Su área de detección generalmente nunca es expuesta a la luz del ambiente.

En virtualmente todas las aplicaciones de control remoto (que impliquen distancia), el diodo es la elección como detector. Esto es debido a que se encuentra libre de saturación, aun en ambientes en los que se encuentre expuesto a la luz del sol. Su principal desventaja es la sensibilidad, la cual se encuentra entre los nanoamperes y los microamperes, pero con velocidad de respuesta del orden de los nanosegundos. Esto permite la transmisión de frecuencias en el área

de 50 a 100 kHz, proveyendo una amplia taza de transmisión de datos, una amplificación económica y un fácil filtrado del ruido.

En el diseño del detector de presencia del sistema se requiere sensar una distancia entre 10 y 20 centímetros. Como fuente de luz se utiliza un diodo infrarrojo, al cual se maneja mediante un transistor MOSFET para encender y apagar el diodo. La configuración empleada se muestra en la figura 3.24. Las principales áreas de interés de esta configuración son el diodo y el dispositivo de conmutación. Los diodos infrarrojos pueden soportar corrientes pico de hasta un Ampere, pero aplicaciones típicas limitan este valor a la mitad. Lo más conveniente es reducir el ciclo de trabajo de la señal de conmutación para reducir la corriente manejada por el diodo. En el caso del diseño del sistema se envió a la compuerta del transistor una señal con un ciclo de trabajo del mínimo. La señal de conmutación alimentada a la compuerta es obtenida del microcontrolador.

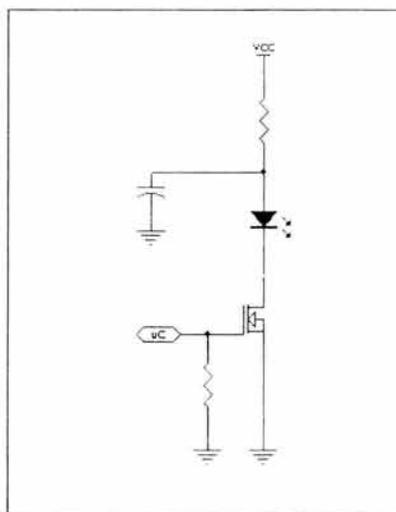


Figura 3.24. Configuración básica de transmisión infrarroja.

El dispositivo para manejar el diodo puede ser un transistor bipolar o bien un FET. El transistor bipolar trabaja bien, pero requiere de una corriente de base elevada para poder saturarlo, esto no es deseable tomando en cuenta que se desea reducir el consumo de todo el diseño al mínimo. Un *Darlington* podría resolver el problema, pero generalmente son lentos. Otra

solución es colocar un transistor de efecto de campo de nivel lógico (MOSFET). Esto resuelve el problema de la velocidad que se presenta en el *Darlington*, además de que puede ser manejado directamente desde cualquier dispositivo *CMOS*. Una resistencia es colocada en serie con el diodo para moderar la velocidad de conmutación, la cual es alta, y el ruido de las oscilaciones de alta frecuencia.

En el proceso de recepción, lo primero que se debe utilizar es un filtro infrarrojo, como se muestra en la figura 3.25. Esto tiene el único propósito de atenuar la porción visible del espectro, mientras permite que la luz infrarroja pase intacta. Este puede ser un material diseñado específicamente para este efecto, pero generalmente se emplea un plástico de acrílico, el cual es además muy económico. Este filtro deberá ser colocado en el sistema como la única pieza de material frente al detector.

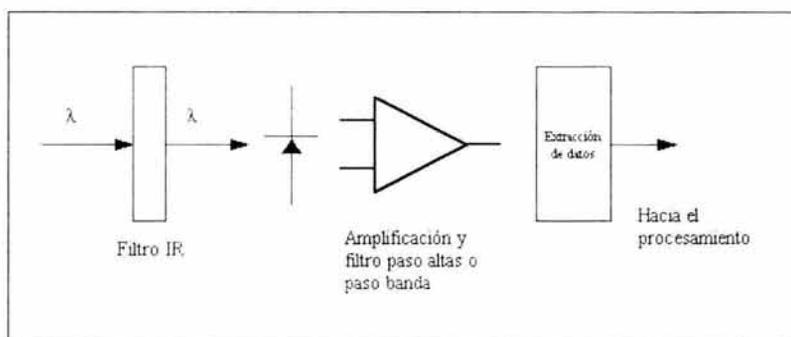


Figura 3.25. Esquema básico de recepción de infrarrojo.

En adición al filtro de luz visible mencionado arriba, un filtro eléctrico debe ser aplicado para atenuar la interferencia de baja frecuencia, presente tanto en el espectro visible como en el infrarrojo. Después de que la señal se lleva a un nivel suficiente para su detección, algún método para extraer la información es necesario. Lo más simple es colocar un detector de picos. Este detecta la presencia de pulsos de alta frecuencia cargando un capacitor hasta que supera un voltaje de comparación en algunos ciclos, en el nivel alto de comparación la señal cambia a un nuevo nivel lógico. En ausencia de pulsos el capacitor se descarga hasta que el nivel bajo de comparación de voltaje es alcanzado y por lo tanto se da el cambio de nivel lógico en la salida.

En el circuito empleado en el diseño del receptor se utiliza una resistencia en serie con el fotodiodo, para desarrollar una caída de tensión a través de ella. La corriente que se logra hacer pasar por el diodo es de unos cuantos microamperes, por lo cual el valor de la resistencia es elevado, de tal forma que las variaciones de los pulsos recibidos del emisor produzcan una caída de tensión lo suficientemente alta para poderla detectar, este nivel de voltaje es después acoplado capacitivamente al amplificador, el cual compara este nivel de tensión como se mencionó arriba para poder cambiar el nivel lógico de la salida y detectar así cuando se están recibiendo pulsos por parte del transmisor. La configuración empleada se muestra en la figura 3.26.

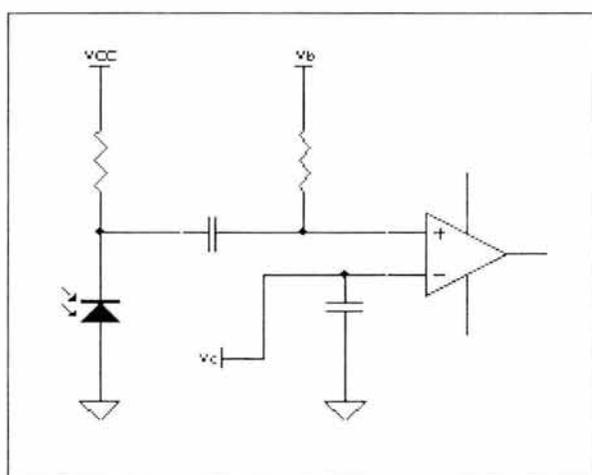


Figura 3.26. Filtro amplificador infrarrojo.

Como voltaje de referencia se utiliza el que se encuentra en el mismo encapsulado del comparador empleado. El voltaje V_c es un nivel de tensión que puede variar entre ocho niveles diferentes. Debido a que las condiciones de iluminación pueden variar de un lugar a otro y variar en el mismo lugar dependiendo de la hora del día, el voltaje de directa generado por la luz del ambiente puede variar, si el voltaje V_c se mantuviera fijo el equipo solamente operaría de forma correcta bajo ciertas condiciones de iluminación, lo cual no es deseable. Por lo tanto el nivel de tensión aplicado en V_c provendrá de la salida de un multiplexor analógico, la selección de la salida será llevada a cabo por el microcontrolador, en la sección correspondiente al *software* del microcontrolador se detallará el algoritmo empleado.

En cuanto al comparador empleado se buscó de igual forma uno que consumiera la menor cantidad de potencia y que pudiese ser polarizado con una sola fuente con un voltaje de 3 volts. Como se observa en el circuito de la figura 3.26, se requiere de un nivel de voltaje diferente al de polarización (V_b) para que el capacitor se cargue y descargue al existir dos tensiones diferentes, este voltaje se obtuvo del comparador empleado ya que posee una referencia de voltaje interna de $1.182\text{ V} \pm 2\%$ con un muy bajo consumo de potencia. El consumo de corriente del circuito es de $6.2\ \mu\text{A}$ máximo. La referencia tiene un consumo de corriente de $15\ \mu\text{A}$.

III.4.6. Módulo del respaldo de información

Este módulo tiene por objetivo respaldar los datos almacenados en la memoria volátil del microcontrolador, cuando la batería tenga que ser reemplazada, una vez que el voltaje de la misma se encuentre por debajo de un Volt. Como se ha mencionado, el microcontrolador es el dispositivo que controla a los demás periféricos, lo que implica que una pérdida en la información almacenada en él causaría un funcionamiento inestable del sistema. El mantener el equipo funcionando, por un periodo de tiempo en lo que la batería es reemplazada, evita tener que reprogramar los parámetros de operación del sistema, además de mantener los datos de nivel, fecha y hora.

Para mantener al sistema operando implica colocar una fuente de voltaje adicional o bien un dispositivo que almacene la energía suficiente para permitir que el sistema continúe en operación. La primera opción bien se puede realizar al colocar una batería adicional al sistema, pero se tiene el inconveniente de que una vez descargada no cumple con su objetivo, la segunda opción se puede llevar a cabo empleando un capacitor con un valor elevado de capacitancia. En los últimos años se han desarrollado capacitores de un tamaño físico bajo pero que exhiben una capacitancia elevada, comúnmente este tipo de capacitores son llamados capacitores de doble capa o bien supercapacitores. En el capítulo II del presente trabajo se hizo una descripción del principio de funcionamiento de este tipo de dispositivos.

Además del dispositivo de almacenamiento de energía se requiere de un regulador que mantenga a un nivel fijo el voltaje entregado por el supercapacitor, ya que una regulación mala puede causar de igual forma que el microcontrolador falle. Dado que el voltaje máximo al que se

puede cargar el supercapacitor es de 5.5 Volts, es necesario un regulador que pueda entregar 3 volts con un voltaje de entrada apenas por arriba de este voltaje, ya que si bien el supercapacitor puede cargarse hasta 5.5 volts, este nivel baja conforme transcurriera el tiempo sin que la batería del equipo sea reemplazada.

Y como última etapa de este módulo, se requiere de un arreglo que permita monitorear el voltaje de la batería y poder conmutar a la fuente de respaldo, cuando el nivel en ésta descienda por debajo de 1 volt o bien cuando se retire la batería del sistema.

Como se mencionó antes, el dispositivo encargado de almacenar la energía es un supercapacitor, la elección del supercapacitor correcto depende de las características de la aplicación. El tiempo de respaldo necesario depende de la capacitancia del supercapacitor y la corriente de respaldo depende de la resistencia serie equivalente de la aplicación. Con estos dos parámetros es posible seleccionar el tamaño y tipo de supercapacitor adecuado. La figura 3.27 muestra una gráfica donde se puede seleccionar el supercapacitor adecuado de acuerdo a las características arriba mencionadas.

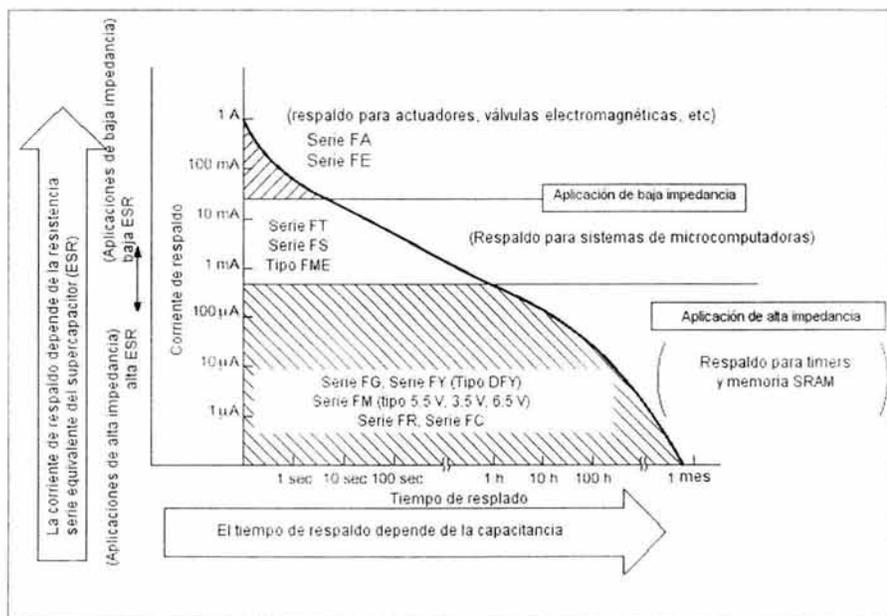


Figura 3.27. Corriente vs. Tiempo de respaldo.

Para el sistema se requiere una corriente de respaldo de unos 5 mA aproximadamente y un respaldo de 600 segundos cuando menos; de acuerdo a la gráfica de la figura 3.27 un capacitor de la serie FT ó FS puede proporcionar estos dos parámetros sin problemas.

El siguiente paso es diseñar un circuito que permita la carga del supercapacitor y que además regule la salida de voltaje del mismo. Como se mencionó en la descripción del módulo de elevación de voltaje, el circuito empleado posee una terminal que indica que la potencia entregada por la batería es la adecuada para continuar regulando el voltaje. Cuando el voltaje en la batería cae por debajo de 0.7 V, esta salida, que normalmente tiene un nivel lógico de uno en la terminal, cambia su estado a un nivel lógico de cero. Este nivel lógico es pasado a través de un inversor construido con un transistor MOSFET, después pasa a través de un *buffer* para obtener una señal cuadrada y finalmente es llevado a un regulador lineal de baja caída de tensión, que es el que finalmente se encarga de la regulación cuando el regulador conmutado ya no puede entregar una buena regulación de voltaje.

El regulador lineal posee una terminal de encendido y apagado, pero el nivel lógico para encenderlo es diferente al nivel lógico entregado en la terminal de baja potencia del regulador conmutado, de tal forma que es necesario colocar un inversor entre estos. Cuando el regulador conmutado indica mediante la terminal de baja potencia que no es posible continuar con la regulación, el regulador lineal se enciende y continúa entregando el voltaje. Como voltaje de entrada del regulador lineal se tiene al supercapacitor, el cual se ha cargado con un voltaje tomado de una de las terminales del circuito integrado encargado de la conversión de los niveles de voltaje lógicos usados por el sistema y los niveles de voltaje empleados en la comunicación RS-232C.

Este voltaje es de normalmente de 4.35 volts cuando no existe comunicación entre el sistema y otro dispositivo a través del protocolo RS-232C, y se eleva hasta 6 volts cuando el equipo se está comunicando vía protocolo RS-232C. De tal forma que el capacitor se carga hasta el voltaje pico alcanzado en esta terminal; y al estar el regulador lineal apagado, a su entrada se tiene una alta impedancia, lo que impide que el capacitor encuentre una trayectoria de descarga, manteniéndose cargado hasta que el regulador sea encendido y comience la descarga del mismo.

la cual según la corriente de descarga y la capacitancia seleccionada debe durar alrededor de 10 minutos, manteniendo un voltaje por arriba de los 3 V. El regulador empleado es de baja caída de tensión, es decir, con un voltaje en la entrada de 3.1 Volts puede seguir regulando el voltaje en la salida. De igual forma cuando se encuentra deshabilitado el regulador consume menos de 1 μA , ésta es, como se ha mencionado, una característica que deben poseer todos los dispositivos empleados para lograr el mínimo consumo de potencia del sistema y de esta forma extender al máximo la vida útil de la batería. Un diagrama a bloques que representa los dispositivos involucrados en el sistema de respaldo de información se muestra a continuación.

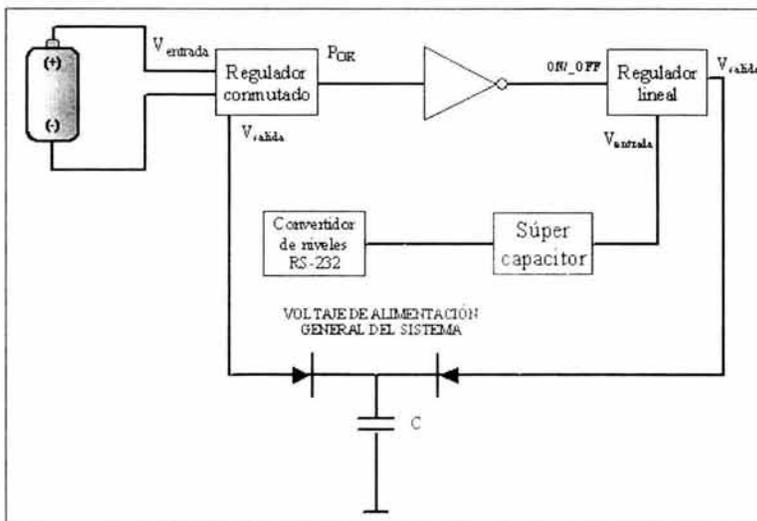


Figura 3.28. Diagrama de bloques del módulo de respaldo de información.

Para evitar que los niveles de voltaje de ambos reguladores entren en conflicto cuando cualquiera de ellos se encuentre apagado, se colocaron dos diodos en serie con la salida de cada uno de los reguladores, unidos en sus cátodos y es en este punto donde se obtiene el voltaje de polarización del sistema. Estos diodos son de tipo Schottky, este tipo de diodos también son conocidos como diodos de barrera de superficie; el voltaje de encendido de los diodos que se emplearon es de 0.2 V, esto permite reducir un poco más el voltaje de polarización del sistema. Considerando que la fuente conmutada entrega 3.3 V después de pasar a través del diodo

Schottky con la caída de tensión del voltaje de encendido, el voltaje el cátodo es de 3.1 V aproximadamente.

Como se mencionó en el apartado de diseño en bajo consumo, la reducción del voltaje de operación en los circuitos integrados reduce de forma significativa el consumo de potencia de los mismos.

III.4.7. Módulo de almacenamiento de la información

Además de registrar los niveles de agua, otra característica importante del sistema es el almacenamiento de dicha información. Para poder realizar un buen análisis de datos, entre más datos se tengan mejores resultados arrojará el estudio, y como se mencionó al inicio de este capítulo se debe cumplir con una determinada capacidad de información. Para almacenar esta información se emplean dos memorias seriales de tecnología *EEPROM* de 32k *bytes* cada una. Dado que las memorias son seriales, requieren de solamente dos terminales por parte del microcontrolador para poder grabar y leer información de ellas.

Estas dos memorias trabajan con protocolo I^2C , son de bajo consumo, bajo este arreglo se pueden integrar arreglos de hasta 8 memorias sobre el mismo bus y el tiempo de escritura es de 5 ms máximo. Poseen una vida útil de 100,000 ciclos de lectura/escritura, y ofrecen una retención de la información de hasta 200 años. Como se mencionó en la sección correspondiente a la descripción de la arquitectura del microcontrolador, este cuenta con una interfaz serial de dos líneas incluida en su *hardware*.

Otra característica importante de las memorias es su voltaje de operación, el cual va desde los 2.5 V hasta 5.5. V para el modelo seleccionado. En cuanto a la temperatura de operación existen modelos para trabajar en temperaturas comerciales (0° a 70°C), industrial (-40° a 85°C) y automotriz (-40° a 125°C). La temperatura seleccionada es la industrial ya que cubre por completo el rango de temperatura de operación del sistema.

La lectura de estas memorias puede llevarse a cabo de forma secuencial o aleatoria en el rango completo de almacenamiento, para almacenar un dato de nivel de agua se requieren de dos

bytes, por lo cual con estas dos memorias se pueden almacenar hasta un total de 32,768 datos de nivel de agua, pero como se mencionó antes, es posible agregar hasta 8 memorias sobre el bus de comunicación pudiéndose de esta forma obtener una capacidad de almacenamiento de 130,000 valores aproximadamente.

Este tipo de memorias cuentan con ocho terminales, dos son para la polarización del circuito, tres de estas (A0, A1 y A2) son empleadas para la dirección de cada uno de los dispositivos colocados sobre el bus. Los niveles colocados en estas terminales son comparados con los *bits* correspondientes de la dirección del esclavo. La memoria es seleccionada si la comparación es verdadera. Otra terminal es la línea de datos seriales (SDA) la cual es una terminal bi-direccional para la transferencia de direcciones y datos hacia la memoria y la obtención de datos de la misma.

Además tenemos la terminal correspondiente al reloj serial (SCK), la cual es una entrada utilizada para sincronizar la transferencia de datos desde y hacia la memoria. La última terminal corresponde a la de protección contra escritura (WP); si el voltaje en esta terminal es llevado a un nivel lógico igual a uno, las operaciones de escritura quedan inhibidas; si el nivel colocado es un cero lógico, o bien se deja flotando la terminal, la operación normal de la memoria es habilitada (lectura y escritura de la memoria entera \$0000-\$7FFF). Un diagrama del bus de comunicación I²C empleado en el sistema se muestra en la figura 3.29.

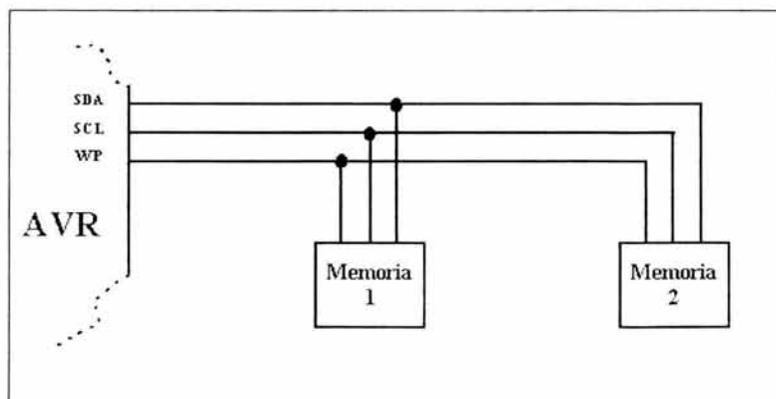


Figura 3.29. Bus I²C de almacenamiento de la información.

III.4.8. Módulos de comunicación

Para poder transmitir los datos almacenados en el sistema, así como para modificar los parámetros de operación del mismo, el sistema debe contar con sistemas de comunicación que permitan realizar esta importante tarea. En la especificación del equipo se solicitaron 3 protocolos de comunicación, estos son RS232C, IrDA y SDI-12. En el capítulo II de este trabajo se mencionan las características de cada uno de ellos, en esta sección se describirá el *hardware* empleado en cada uno de ellos.

Módulo RS-232C

El protocolo de comunicación RS-232C maneja niveles de voltaje de -15 a -3 V para representar un uno lógico y de $+3$ a $+15$ V para representar el cero. Los niveles lógicos del sistema son de 3 volts para el uno lógico y cero volts para el cero lógico, es fácil observar que no hay una compatibilidad entre los niveles de voltaje del protocolo RS-232C y los niveles que maneja toda la lógica del sistema. Por este motivo es necesario colocar un circuito que se encargue de la conversión de los niveles lógicos y adecuarlos para poder llevar a cabo la comunicación.

Este tipo de circuitos es conocido comúnmente como transreceptores RS-232 y hoy en día existe una gran variedad de éstos con diferentes características y fabricados por diferentes compañías. El circuito seleccionado para el sistema debe satisfacer tres características: la primera de ellas es que se pueda polarizar con 3 V, la segunda que tenga un bajo consumo de potencia y contar con una terminal que permita deshabilitar el circuito cuando este no esté en uso, y la tercera, que maneje un rango de temperatura de operación de entre -20° y 70° C.

De entre los diferentes fabricantes de circuitos integrados en el mercado hay uno que ofrece una mayor variedad de este tipo de circuitos, de este fabricante se seleccionó un dispositivo que satisface todas las características arriba mencionadas. Este circuito permite realizar comunicaciones RS-232C con una polarización de entre 3 y 5 volts, requiere de solamente cuatro capacitores externos para poder ser completamente funcional. Puede transmitir a velocidades de hasta 120 kbps, manteniendo los niveles de salida RS-232C. El transceptor cuenta con un modo de bajo consumo de potencia que reduce la corriente a $1 \mu\text{A}$, extendiendo

por lo tanto la vida útil de la batería. En el modo de bajo consumo el receptor continúa activo de tal forma que no es necesario activarlo para recibir datos desde un sistema remoto, esto permite que dispositivos externos sean monitoreados con tan sólo una corriente de $1 \mu\text{A}$. Cuando se realiza la transmisión de datos hacia dispositivos externos es necesario que el transceptor salga de su modo de bajo consumo, al hacer esto la corriente de polarización demandada por el circuito es de $300 \mu\text{A}$ aproximadamente. Este nivel de corriente puede ser considerado como elevado para un sistema en bajo consumo, pero el envío de datos hacia dispositivos externos es eventual y no está activo en todo momento, así que no representa un gran problema en el desempeño del sistema.

El microcontrolador cuenta con una unidad de comunicación serial asincrónica, la cual se puede conectar directamente al transceptor para realizar la transmisión RS-232C. El que el microcontrolador cuente con este periférico simplificó el desarrollo del sistema en buen grado, ya que no es necesario programar los tiempos de las señales de transmisión y recepción, simplemente hay que configurarlos de la forma correcta, es decir, seleccionar la velocidad de transmisión/recepción, la cantidad de *bits* por dato, el número de *bits* de parada y si es que se empleará la paridad para detectar errores. Para nuestra aplicación la velocidad empleada para el envío y recepción de información es de $19,200 \text{ bauds}$, se emplearán ocho *bits* de datos, un *bit* de parada y no se empleará la paridad. La figura 3.30 muestra un esquema de la comunicación RS-232 del sistema.

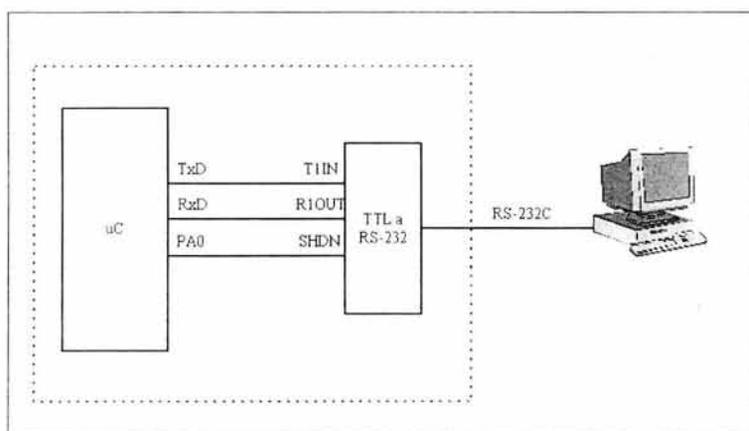


Figura 3.30. Componentes de la comunicación RS-232.

Módulo SDI-12

El protocolo de comunicación SDI-12 fue desarrollado para intercambiar datos ASCII entre adquirentes de datos y sensores. En este caso el sistema debe funcionar como un sensor SDI-12. En el capítulo II de este trabajo se mencionaron las características de este protocolo. En esta sección se discutirá su implementación en *hardware*. El *software* se discutirá en la sección de *software* del microcontrolador. La comunicación mediante este protocolo es a través de una sola línea de datos, así que solamente se emplea una línea del microcontrolador para intercambiar información, pero hay otras que se emplean para habilitar *buffers* de tres estados que son importantes en el circuito de comunicación.

Dada la característica del protocolo de enviar y recibir información a través de solamente una línea, es necesario establecer una configuración que proteja al microcontrolador ante una eventual contención en la línea de datos. El circuito de protección empleado se muestra en la figura 3.31.

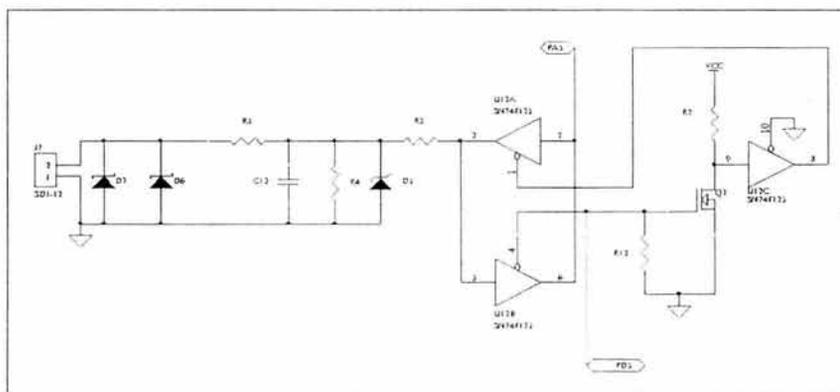


Figura 3.31. Circuito de protección SDI-12.

El puerto del microcontrolador empleado para la transmisión y recepción de datos SDI-12 es el puerto A3, además de este puerto se emplea el puerto D2 para habilitar los *buffers* de recepción y transmisión de datos, este puerto se conecta directamente a la línea de habilitación del buffer de recepción de datos, que es el *buffer* que se encuentra normalmente activo en espera de un comando por parte de algún adquirentes de datos SDI-12. La línea de habilitación del *buffer* de transmisión de datos viene de un circuito inversor, cuya entrada procede de la línea de

habilitación del *buffer* de recepción. Esto hace que el *buffer* de recepción siempre esté inactivo cuando el *buffer* de transmisión se encuentra activo y viceversa.

Además de los *buffers* de transmisión y recepción de datos, se tiene colocado un par de diodos en bus SDI-12, los cuales evitan sobretensiones cuando éstas se dan con una polarización contraria a la del circuito. Si la sobre tensión entra en el circuito con la polaridad similar a la del circuito, se tiene una red RC para atenuarla y también un diodo zener que normalmente se encuentra apagado, a menos que un voltaje elevado aparezca entre sus terminales. Si se da esta situación el diodo limitará el voltaje de entrada a 7 volts, este nivel de voltaje es aceptado por los *buffers* sin que sufran daño alguno.

Módulo IrDA

El último protocolo de comunicación con el que cuenta el sistema es inalámbrico y de tecnología infrarroja. Este protocolo se diseño de acuerdo a la especificación recomendada por la organización IrDA para comunicaciones infrarrojas SIR. Para poder desarrollar este protocolo se requiere además de la lógica de control de un dispositivo de transmisión infrarroja. En la actualidad existen diversos modelos de transmisores - receptores infrarrojos, capaces de soportar las características de la comunicación IrDA. De igual forma a como se hizo con los circuitos integrados, se requiere de un transmisor/receptor de bajo consumo de potencia cuando se encuentre deshabilitado, que trabaje con una amplio rango de temperatura y que pueda ser polarizado con solamente tres volts.

Existen varios dispositivos que cumplen con las características arriba mencionadas, pero el seleccionado es un modelo fabricado por *Agilent Technologies*, la cual es una compañía dependiente de HP, que es fundadora de la organización IrDA junto a otros importantes fabricantes. Este dispositivo provee la interfaz entre la lógica y las señales infrarrojas para poder establecer el envío y recepción de datos en un sistema *half duplex* (no se puede estar transmitiendo y recibiendo datos de forma simultánea). El circuito está diseñado para satisfacer la especificación de las comunicaciones SIR IrDA. En el capítulo II de este trabajo se da una descripción detallada de este protocolo de comunicación.

En cuanto a sus características eléctricas, este dispositivo puede trabajar dentro de un rango de voltaje comprendido entre 2.5 y 5.5 V, el consumo de corriente cuando se encuentra deshabilitado es de aproximadamente 3 μ A, permite la transmisión y recepción de información a una velocidad máxima de 115 kb/s. El circuito contiene un LED de alta velocidad y alta eficiencia de arseniuro de galio, un fotodiodo y un circuito integrado de silicio. Este circuito integrado contiene el manejador del LED, un amplificador y un cuantizador. La siguiente figura muestra el aspecto físico, así como la configuración típica del dispositivo cuando se inserta dentro de un sistema embebido.

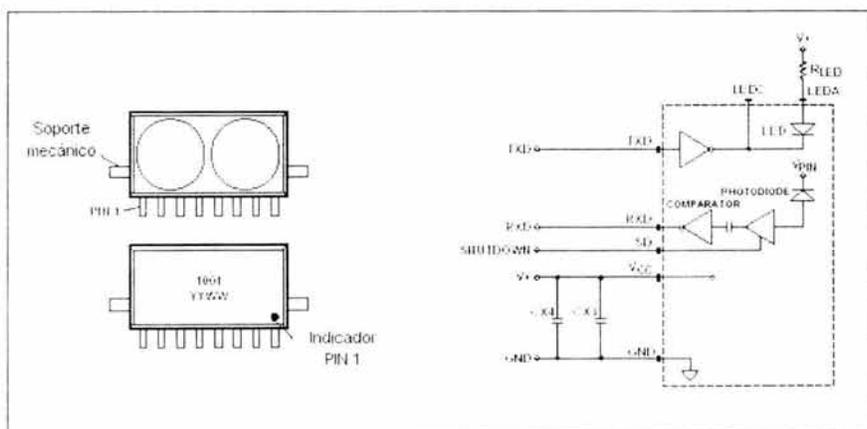


Figura 3.32. Aspecto físico y diagrama eléctrico del transreceptor infrarrojo.

El circuito requiere solamente de dos capacitores y una resistencia como componentes externos. Del microcontrolador se requiere tres terminales, una para la recepción de datos (RXD), otra para la transmisión (TXD), y una más para la habilitación del dispositivo (SHUTDOWN), ya que no se encontrará operando en todo momento. Estas tres terminales se conectan directamente al microcontrolador, el cual es el encargado de generar las señales para su transmisión y leer las señales de entrada para decodificar la información. Las rutinas implementadas para la comunicación IrDA se verán más adelante en la sección correspondiente al *software* del microcontrolador.

III.4.9. Interfaz IrDA

Para que el sistema se pueda comunicar mediante el protocolo IrDA es necesario contar con otro equipo capaz de manejar este protocolo, hoy en día muchos equipos como las *laptops* y las *palmtops* cuentan ya con este protocolo integrado como uno más de sus periféricos, pero no así las computadoras personales. En virtud de que los datos serán descargados a una computadora personal la mayoría de las veces, es necesario diseñar y construir una interfaz entre alguno de los periféricos de uso común de las computadoras personales y otro dispositivo que convierta las señales de este periférico en señales IrDA.

Ante esta situación se plantea el diseño de una interfaz de conversión de señales RS-232C a IrDA. El objetivo de esta interfaz es la de poder adquirir la información del sistema de medición de nivel de agua con cualquier computadora personal, ya que prácticamente todas las computadoras personales manejan el protocolo RS-232 en sus puertos de comunicación serial. Esta interfaz se diseñará de tal forma que pueda conectarse a un cable de comunicación serial con conectores DB-9 y que sea de un manejo simple.

Los elementos principales de esta interfaz son un microcontrolador y un transmisor - receptor infrarrojo. El microcontrolador es el encargado de la conversión de las señales TTL a formato IrDA y viceversa. El transmisor receptor - infrarrojo recibe las señales del microcontrolador y las envía a través del aire en formato IrDA. De igual forma las señales que recibe el receptor infrarrojo las convierte al formato digital IrDA para enviarlas al microcontrolador, el cual las convierte en formato digital TTL. Además de estos elementos se cuenta con un convertidor de niveles TTL a RS-232 implementado de forma discreta mediante transistores, y una referencia ajustable de voltaje, la cual se ajusta para trabajar a un voltaje de 4.6 Volts y que sirve como regulador del voltaje de alimentación del sistema.

La alimentación de toda la electrónica de la interfaz IrDA procede del mismo puerto serie de la PC, por lo cual también es importante un diseño con un consumo de potencia lo más bajo posible, ya que el puerto serie de la PC no puede proporcionar una corriente elevada. El diagrama de la figura 3.33 muestra los bloques de los cuales se compone la interfaz IrDA.

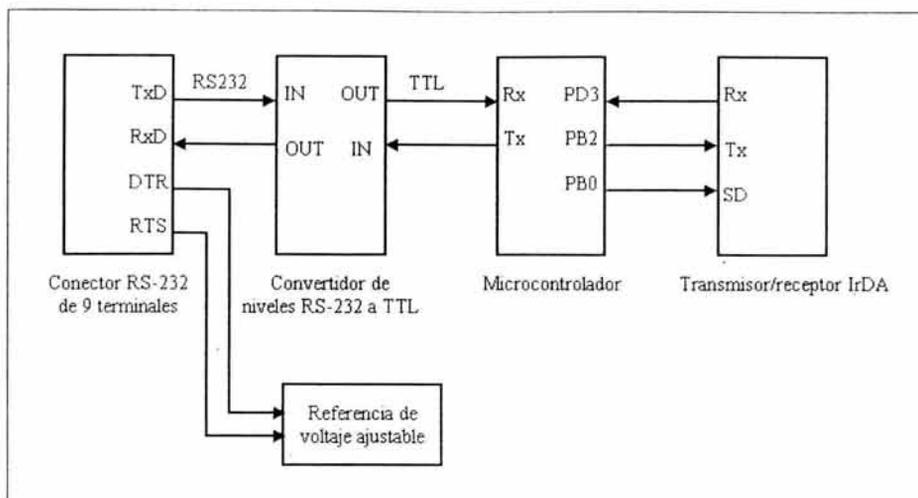


Figura 3.33. Diagrama de bloques de la interfaz IrDA/RS-232.

Del conector DB-9 procedente del puerto serie de la computadora se emplean cinco líneas, éstas son: la línea de transmisión de datos TxD, la línea de recepción de datos RxD, la línea de indicación de datos listos para transmitirse DTR, la línea de solicitud de envío de información RTS, y la línea de tierra de referencia GND. Las líneas de transmisión y recepción de información funcionan como tales, recibiendo y transmitiendo información, pero las líneas DTR y RTS se emplean para obtener el voltaje de alimentación del circuito. Estas líneas se conectan a un arreglo de resistencias, capacitores y diodos para obtener el voltaje de polarización, el cual será regulado por una referencia de voltaje ajustable.

Como convertidor de niveles RS-232C a TTL se emplea un arreglo discreto constituido por transistores, resistencias, capacitores y diodos. Se prefirió al arreglo discreto sobre un circuito integrado debido a dos factores, el primero es que se tiene una limitación en cuanto al espacio de la tarjeta de circuito impreso donde se colocarán los componentes y el segundo es su reducido costo comparado con el empleo de un circuito integrado.

El microcontrolador empleado para realizar la codificación entre señales IrDA y TTL es de 8 bits, cuenta con 2k bytes de memoria de programa de tipo FLASH, 128 bytes de memoria de

datos *SRAM* y 128 bytes de memoria *EEPROM*. Cuenta con un total de 128 instrucciones la mayoría de las cuales se ejecuta en un solo ciclo de reloj.

Entre los periféricos con los que cuenta este microcontrolador se pueden mencionar 2 temporizadores/contadores de 8 y 16 *bits*, con preescalador separado cada uno de ellos, además de que el temporizador/contador de 16 *bits* cuenta con funciones de comparación, captura y un modulador por ancho de pulso PWM de 8, 9 o 10 *bits*. Cuenta también con un comparador analógico, un temporizador de guardia, una interfaz serial SPI y una unidad de comunicación serial asíncrona UART.

Entre las características especiales con que cuenta se encuentran las fuentes de interrupción internas y externas (12 en total), dos modos de bajo consumo; el primero de ellos es el modo de espera, donde se tiene un consumo de corriente de 0.8 mA; y el segundo, que es el modo de reducción de potencia donde el microcontrolador requiere de menos de 1 μ A para seguir funcionando. Al igual que en el diseño del módulo principal del medidor de nivel de agua el bajo consumo de potencia es una característica importante con la cual debe contar el microcontrolador y por lo cual fue elegido para el diseño.

Cuenta además con 15 líneas de entrada/salida y puede operar en un rango de voltaje comprendido entre 2.7 y 6.0 V. La arquitectura del microcontrolador se muestra en la figura 3.34, en ésta puede observarse la similitud que existe con la arquitectura del microcontrolador empleado como dispositivo de control en el sistema de medición de nivel de agua, aunque claro con mucho más periféricos, pero la filosofía de la arquitectura es prácticamente la misma.

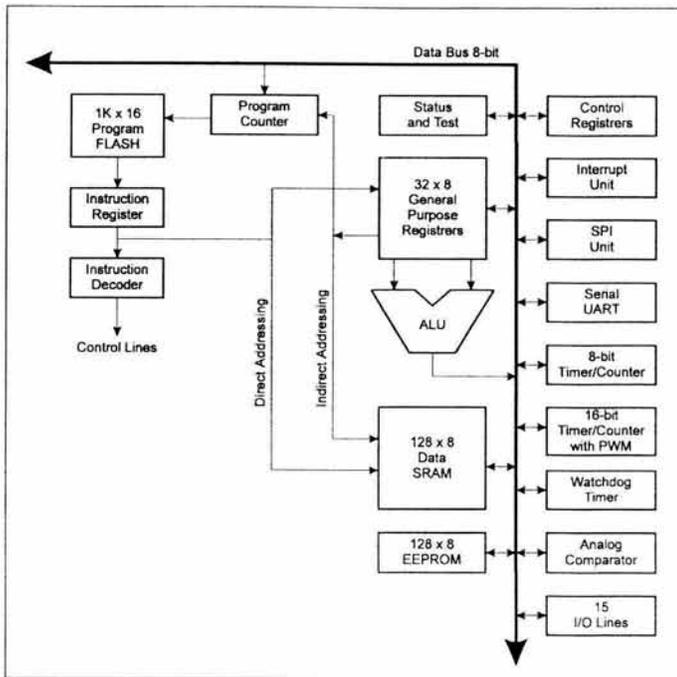


Figura 3.34. Arquitectura del microcontrolador de la interfaz infrarroja.

El transmisor/receptor infrarrojo empleado para la comunicación este pertenece a una familia de transmisores/receptores infrarrojos de bajo consumo de potencia, capaces de cumplir con el estándar para la comunicación serial infrarroja en formato SIR, soportando velocidades IrDA de hasta 115.2 kbit/s. Este dispositivo se encuentra formado por un fotodiodo, un emisor infrarrojo, y un circuito integrado de bajo consumo de potencia. Los únicos componentes externos que requiere el dispositivo son una resistencia para limitar la corriente en serie con el emisor infrarrojo y un capacitor de desacoplo en la terminal de alimentación. El diagrama de bloques funcional de este dispositivo se muestra en la figura 3.35.

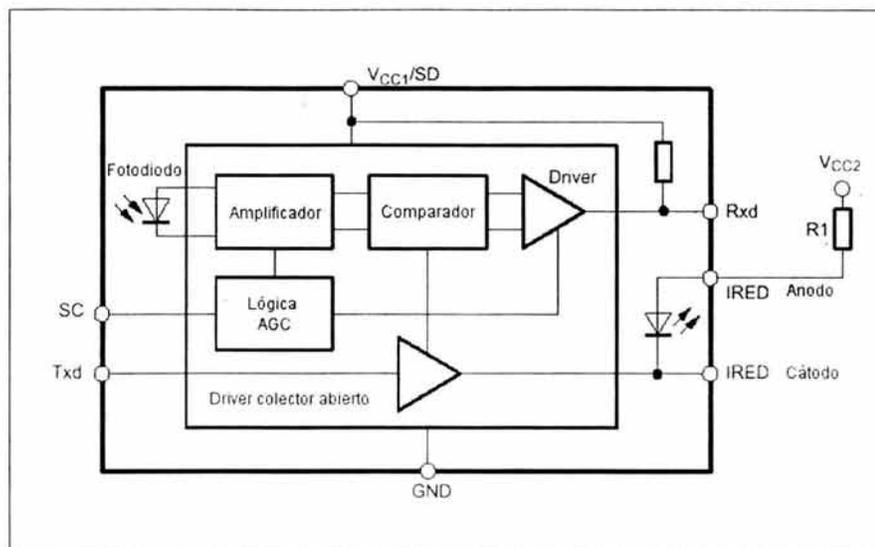


Figura 3.35. Diagrama de bloques funcional del transmisor receptor infrarrojo.

El circuito transceptor cuenta con una terminal de control de la sensibilidad SC, la cual permite que la detección mínima de irradiancia sea detectada cuando el nivel lógico colocado en esta terminal sea igual a uno. Cuando el nivel lógico en la terminal es uno se incrementa la sensibilidad de las señales infrarrojas y se incrementa el rango de transmisión hasta 3 metros. Sin embargo, poner esta terminal en nivel lógico uno también hace que en transmisor/receptor sea más susceptible de presentar errores en la transmisión, debido al incremento de la sensibilidad hacia fuentes de luz fluorescente.

El interruptor interno para el diodo infrarrojo (IRED) está diseñado para ser operado como un dispositivo con colector abierto. Por lo tanto la fuente de voltaje V_{cc2} puede ser una fuente que no necesita de regulación, requiriéndose solamente una fuente de voltaje regulada, capaz de entregar 1.3 mA para la terminal $V_{cc1/SD}$ cuando se está en el modo de recepción. En el modo de transmisión la corriente es más elevada, siendo ésta de 4 mA cuando se polariza el circuito a 3V, y no se requiere que el voltaje se mantenga estable como en el modo de recepción.

La separación de estas dos fuentes de voltaje permite que los picos de corriente provenientes del diodo infrarrojo de transmisión no afecten la circuitería analógica de control. Esta característica es aprovechada en el diseño colocando el voltaje regulado entregado por la referencia de voltaje en los circuitos que así lo requieran. En el diseño el voltaje no regulado V_{cc2} necesario se obtiene del puerto serie de la PC, éste es atenuado con un arreglo resistencias y enviado al ánodo del diodo de transmisión infrarrojo.

El voltaje V_{cc1} es proporcionado directamente por una terminal del microcontrolador, esto debido a que, para poder llevar a modo de bajo consumo de potencia al transmisor/receptor infrarrojo, es necesario retirar el voltaje de la terminal V_{cc1} ; cualquier puerto del microcontrolador puede proveer la corriente necesaria para la terminal V_{cc1} . El voltaje de polarización del diodo infrarrojo V_{cc2} puede seguir siendo aplicado en el modo de bajo consumo sin que esto implique un aumento en el consumo de potencia.

Habiendo terminado de describir el *hardware* de cada uno de los módulos que integran el sistema de medición de nivel de agua, se procederá a la descripción del *software* almacenado en el microcontrolador principal del sistema, el del microcontrolador de la interfaz IrDA y el *software* de comunicación con la PC. Los dos primeros desarrollados en lenguaje ensamblador y el último desarrollado en Visual Basic 5. Este último se utiliza en la comunicación entre la PC y el medido de nivel de agua.

III.5. Software del sistema

El programa desarrollado para controlar la operación del sistema de medición de agua se maneja de forma modular, por lo que se definirán principalmente las funciones a realizar, para posteriormente realizar el diagrama de flujo general del sistema y segmentar este programa por módulos. De manera análoga se tratarán los programas de la interfaz IrDA y el de comunicación con la PC.

III.5.1. Software del microcontrolador

A lo largo de la descripción del *hardware* del sistema de medición de nivel de agua se obtuvieron como resultado un conjunto de circuitos que pueden ser gobernados por el microcontrolador, esta misma situación ocurre en el caso de la interfaz IrDA. Tanto el microcontrolador del sistema de medición de nivel de agua, así como el microcontrolador de la interfaz IrDA, no pueden controlar por sí solos a los periféricos, es necesario que trabajen en conjunto con un programa que sea grabado en la memoria de programa de cada uno de los microcontroladores, para que se pueda controlar y coordinar a los diferentes periféricos.

En primer lugar se comentará el programa correspondiente al microcontrolador del sistema de medición de nivel de agua, para después analizar el de la interfaz IrDA. Estos dos programas fueron desarrollados en lenguaje ensamblador, empleando para ello el entorno integral de desarrollo para estos microcontroladores, el cual permite programar y simular código en lenguaje ensamblador y en lenguaje C. De igual forma este entorno permite grabar y emular programas, cuando se cuenta con los módulos correspondientes de grabación y emulación de los cuales existen diferentes modelos.

Se prefirió en empleo del lenguaje ensamblador sobre el lenguaje C debido a que este último requiere de un espacio mayor de memoria de programa para poder ejecutar las rutinas, dado que deben incluirse librerías que no son empleadas por completo por el programa, pero que de igual forma emplean espacio de memoria, además de que el lenguaje ensamblador permite un control más preciso del los tiempos de ejecución de las rutinas. La desventaja que se tiene es que al crecer demasiado el código del programa, lo hace poco portable y difícil de analizar por otra persona que no haya realizado la programación. No es este el caso del lenguaje C, cuyas estructuras permiten que el código sea fácil de analizar.

Diagrama de flujo general

Dado que el programa debe contar con una secuencia en la realización de sus funciones, se debe generar un diagrama de flujo correspondiente a la operación normal del sistema y las diferentes acciones que debe ejecutar cuando se presente una entrada específica. El diagrama de flujo presentado en la figura 3.36 representa de manera muy general el funcionamiento del sistema, sin detallar cada uno de los procesos, más adelante se presentará el análisis de las subrutinas que se consideran más importantes o trascendentes en la operación del sistema.

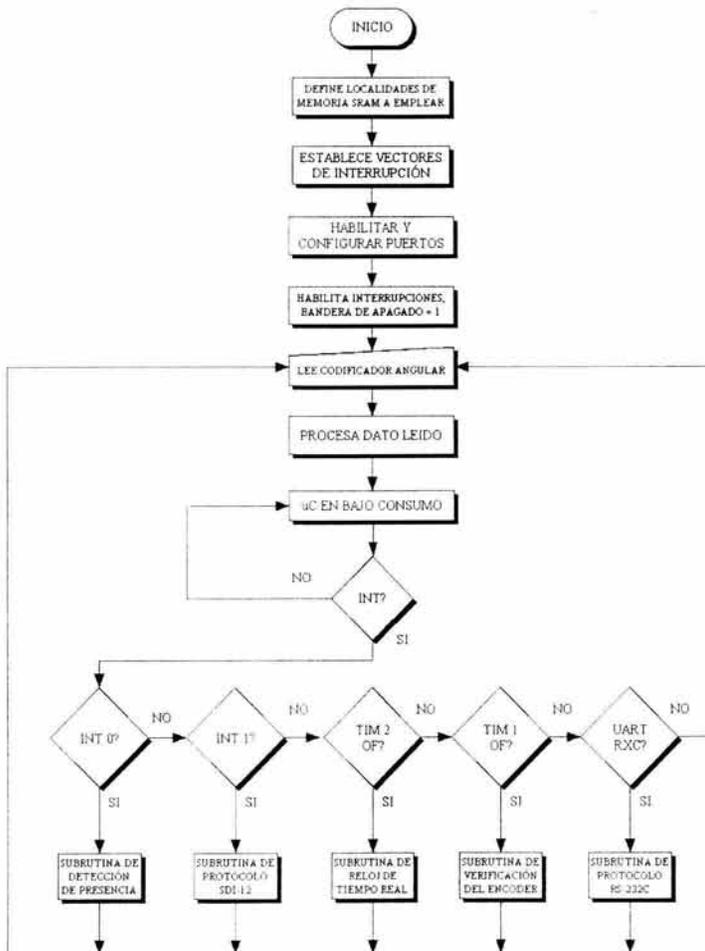


Figura 3.36. Diagrama de flujo general de operación del sistema.

El programa del microcontrolador del sistema de medición de nivel de agua inicia con la definición de las localidades de memoria *SRAM*, asignadas para el almacenamiento de los datos temporales. Entre estos datos se encuentran: las localidades empleadas para las rutinas de conversión de datos de hexadecimal a decimal BCD, para poder representar los datos numéricos en la pantalla del LCD; las localidades destinadas al almacenamiento temporal de los datos que se están desplegando en el LCD (nivel, hora, fecha y voltaje de la batería); las localidades donde se almacenan las referencias de nivel de comparación, para determinar cuando se debe incrementarse el nivel; así como, sus direcciones en memoria de programa, para el reajuste de las referencias cuando exista un desplazamiento, entre otras.

Después de haber definido las localidades de memoria *SRAM* a emplear, se definen los vectores de interrupción con los que trabaja el programa. Como se mencionó en la descripción de la arquitectura de los microcontroladores, los vectores de interrupción se encuentran localizados en el inicio de la memoria de programa, direcciones \$000 a \$022. En el programa se emplean las interrupciones externa 1 y 0, las interrupciones de desbordamiento de los temporizadores 1 y 2, la interrupción de recepción de datos de la UART, además del vector de *reset*.

Definidos los vectores de interrupción, se especifica la dirección donde debe de apuntar la pila para el almacenamiento de las direcciones de regreso de las subrutinas y las interrupciones, eligiéndose la dirección más alta de memoria de datos *SRAM* \$045F. Esto es de suma importancia, ya que al ser el apuntador de la pila un registro de memoria volátil, puede tomar cualquier valor al energizar el microcontrolador; si este valor aleatorio se encuentra cerca del inicio de la memoria *SRAM*, al ejecutar subrutinas o interrupciones, o bien al almacenar datos temporales mediante la instrucción *PUSH*, podría ocasionar un desbordamiento de la misma, lo cual se reflejaría en un funcionamiento inestable del microcontrolador, afectando por lo tanto las funciones de los periféricos.

El siguiente punto a definir son las funciones de cada uno de los puertos del microcontrolador, como entradas o salidas. En el caso de las entradas, se especifica mediante registros de control si la terminal se configurará como entrada de alta impedancia o como una entrada con una resistencia *MOS* de *pull-up*. Para las salidas hay que definir el estado de la

misma, es decir, si su nivel lógico al iniciarse la ejecución del programa es alto o bajo. La configuración del puerto A del microcontrolador se muestra en la tabla 3.10.

Terminal	Función	Valor inicial
PA0	Habilitación del transceptor RS-232C	Salida 0
PA1	Terminal A de selección del multiplexor	Salida 0
PA2	Terminal B de selección del multiplexor	Salida 1
PA3	Terminal C de selección del multiplexor	Salida 0
PA4	Habilitación del transceptor IrDA	Salida 1
PA5	Recepción de datos del transceptor IrDA	Entrada alta Z
PA6	Transmisión de datos del transceptor IrDA	Entrada alta Z
PA7	Lectura del voltaje de la batería	Entrada alta Z

Tabla 3.10. Configuración inicial del puerto A.

El puerto B del microcontrolador es usado en su totalidad para leer los datos entregados por el codificador angular, por lo cual están configurados todos como entradas con alta impedancia. La configuración de las terminales del puerto C al inicio del programa se muestra en la tabla 3.11.

Terminal	Función	Valor inicial
PC0	Línea de reloj I ² C	Salida 1
PC1	Línea de datos I ² C	Salida 1
PC2	Línea de habilitación de las memorias I ² C	Salida 0
PC3	Línea de carga <i>LOAD</i> del LCD <i>driver</i>	Salida 0
PC4	Línea de datos del LCD <i>driver</i>	Salida 0
PC5	Línea de reloj del LCD <i>driver</i>	Salida 0
PC6	Terminal de entrada cristal del RTR	Entrada alta Z
PC7	Terminal de salida cristal del RTR	Entrada alta Z

Tabla 3.11. Configuración inicial del puerto C.

El puerto D de igual forma es empleado por completo, y las funciones y estados iniciales son mostrados en la tabla 3.12.

Terminal	Función	Valor inicial
PD0	Recepción de datos transceptor RS-232	Entrada alta Z
PD1	Transmisión de datos transceptor RS-232	Entrada alta Z
PD2	Interrupción externa 0	Entrada alta Z
PD3	Interrupción externa 1	Entrada alta Z
PD4	Salida de pulsos hacia MOSFET Q1	Salida 0
PD5	Habilitación buffer de recepción SDI-12	Salida 0
PD6	Habilitación del codificador angular	Salida 0.
PD7	Protección de escritura memorias	Salida 0

Tabla 3.12. Configuración inicial del puerto D.

Una vez configurados los puertos de acuerdo a su función, lo siguiente es establecer el formato de la comunicación serial asíncrona, es decir, la velocidad de transmisión, número de *bits* por dato, número de *bits* de parada y si es que se empleará la paridad para detectar errores. En el caso del sistema se establece como velocidad de transmisión 19,200 *bauds*, 8 *bits* por dato, 1 *bit* de parada y no se emplea la paridad. También se inician los valores de los parámetros con los que inicia el limnógrafo, en caso de darse una condición de *reset* por cualquiera de las fuentes que pueden generarlo, a excepción del temporizador de guardia el cual no se encuentra habilitado.

Una vez que se tienen todas las variables inicializadas, se procede a enviar un mensaje a la pantalla de cristal líquido del sistema con el mensaje mostrado en la figura 3.37. El mensaje indica al usuario que el equipo se encuentra operando, este mensaje aparecerá únicamente cuando la batería sea colocada por primera vez en el equipo. La transmisión del mensaje desde el microcontrolador hacia el LCD se lleva a cabo empleando una subrutina de envío de información. Este mensaje es mostrado por aproximadamente 2 segundos, después de este periodo de tiempo la pantalla se limpia.

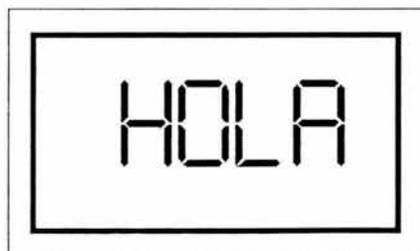


Figura 3.37. Mensaje de inicio del sistema de medición de nivel de agua.

La siguiente acción dentro del programa es establecer las condiciones de los temporizadores, además de habilitar sus respectivas interrupciones de desbordamiento, para poder establecer el reloj de tiempo real por un lado, y por otro poder establecer el periodo de muestreo del codificador angular.

El temporizador 2 se configura para obtener interrupciones cada segundo y de esta forma incrementar los registros de almacenamiento de los segundos, minutos, horas, días, mes y año. Este temporizador permite llevar el reloj de tiempo real del sistema y funciona con una frecuencia de oscilación base. El temporizador 0 se emplea para obtener una interrupción por desbordamiento en un periodo de tiempo muy pequeño y verificar el estado del disco.

Después de configurar los temporizadores se procede a la habilitar las interrupciones restantes que se emplean en el programa, estas son las interrupciones externas 0 y 1, y la interrupción recepción de datos de la UART. A lo largo de la ejecución del programa se utilizan muchas banderas para indicar diferentes estados de los periféricos externos al microcontrolador, estos registros son puestos a sus valores de inicio en esta sección del programa, antes de que cualquiera de las banderas sea empleada.

El sistema entra en modo de bajo consumo automáticamente al no detectar actividad, ya sea de algún tipo de comunicación o del detector de presencia. Un registro es el encargado de llevar este tiempo de “apagado” del sistema, al iniciar, este registro es puesto en ceros.

Como siguiente paso en el programa se capturan las condiciones iniciales del codificador angular. como se había mencionado antes, se emplea un codificador angular absoluto como transductor, el cual entrega una palabra digital absoluta de ocho *bits*, dependiendo de la posición del vástago del codificador angular. El tipo de codificador angular empleado permite detectar hasta 128 posiciones por revolución, para poder detectar un movimiento en cualquiera de los sentidos de giro es necesario conocer antes la posición inicial y tomar ésta como referencia.

Subrutina de decodificación del codificador angular

El codificador angular entrega a su salida un código propio parecido al código Gray, cumple con el cambio de un solo *bit* de una posición a otra, pero no es reflejado, por lo cual no es propiamente un código Gray. En las hojas de especificaciones del fabricante se indica una tabla donde a cada posición se le asigna un número perteneciente a este pseudo código Gray.

Para detectar el valor de referencia el microcontrolador lee el puerto que se encuentra conectado directamente a la salida del codificador angular. Una vez que se obtiene el dato, se localiza este valor dentro de una tabla que se encuentra en la memoria de programa del microcontrolador. En esta parte se obtienen ventajas de la arquitectura del microcontrolador empleado, ya que cuenta con una arquitectura *Harvard* modificada, que permite almacenar tablas de datos constantes en la memoria de programa. Además de que cuenta con modos de direccionamiento de la memoria, que permiten llevar a cabo la localización del dato de una manera rápida y eficiente.

Además de localizar al dato en la tabla, se obtiene la dirección de la memoria de programa donde éste se encuentra localizado, para así poder saber cuales son los datos que se encuentran antes y después de este valor dentro de la misma tabla, simplemente al leer una dirección de memoria de programa antes y después de la referencia. El microcontrolador posee registros de índice que facilitan el direccionamiento de estos datos. Estos valores se almacenan en registros con el nombre de "referencia alta" y "referencia baja".

Si el barrido de la tabla se concluye sin localizar el dato que se leyó del codificador angular, se vuelve a realizar un barrido completo de la tabla. Si el dato leído en el puerto no es localizado nuevamente, se asume que el cable del codificador angular se encuentra desconectado del sistema de medición de nivel de agua. Esto se detecta fácilmente, ya que al no encontrarse conectado el codificador angular al sistema, en el puerto se leen sólo niveles altos en cada una de sus terminales, gracias a las resistencias de *pull-up* que se encuentran en cada una de las líneas del codificador angular. El valor que el puerto lee cuando no se encuentra conectado el codificador angular es de \$FF. Este valor no corresponde a ninguna de las posiciones entregadas por el codificador angular, así que no existe el riesgo de confundir un valor real entregado por el

codificador con el valor que el microcontrolador lee cuando el codificador angular se encuentra desconectado.

Al detectar esta situación el microcontrolador envía un mensaje como el que se observa en la figura 3.38, para alertar al usuario de esta situación. El error Err1 nos indica que el codificador angular está desconectado.

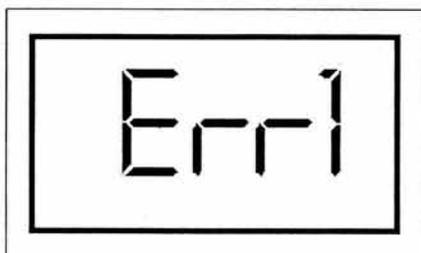


Figura 3.38. Mensaje de error de lectura del codificador angular.

El barrido de la tabla se hace de forma ascendente y descendente, mediante dos apuntadores. Si se da el caso de llegar al extremo de la tabla, es decir, al inicio o al final de la misma, en cualquiera de los dos barridos, se vuelve a asignar la dirección a los punteros para que continúen haciendo su recorrido como si se tratara de una tabla circular de datos. Si no se tomara en cuenta esta consideración, se leería código de programa una vez que alcanza el inicio o el final de la tabla, lo cual es incorrecto.

Una vez que se tienen localizado dentro de la tabla el dato entregado por el codificador angular, se habilita el modo de bajo consumo del microcontrolador para poder ahorrar potencia. El microcontrolador continuará en modo de bajo consumo hasta que se dé una interrupción de desbordamiento de cualquiera de los temporizadores, o bien se de una interrupción externa, más adelante se verá en que momento y que puede generar una interrupción externa. La interrupción que ocurre con más frecuencia es la del temporizador cero. Esta interrupción es la encargada de verificar si existió un cambio en la posición del disco, además de enviar pulsos al transistor del detector de presencia. El diagrama de flujo correspondiente a la subrutina de lectura del codificador angular se muestra en las figuras 3.39a, 3.39b y 3.39c.

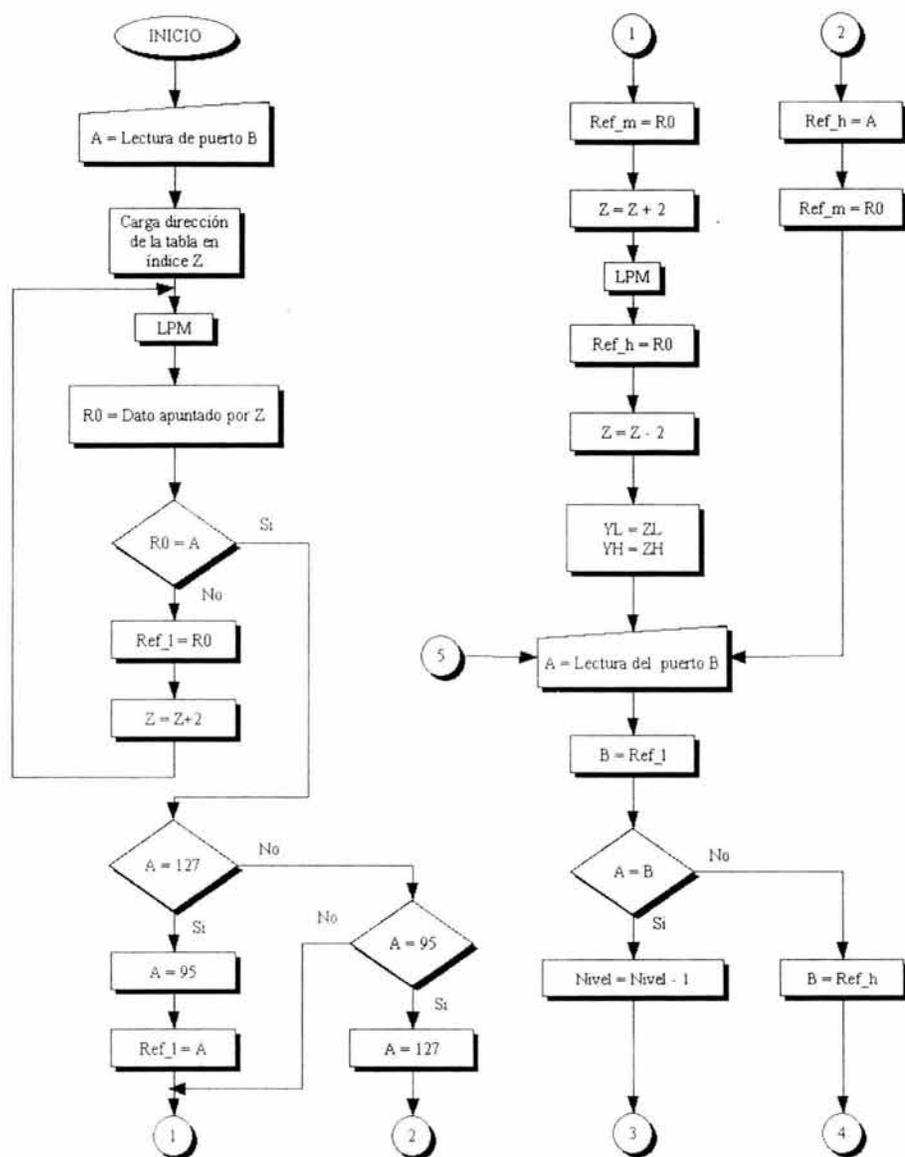


Figura 3.39a. Subrutina de lectura del codificador angular. (Continúa)

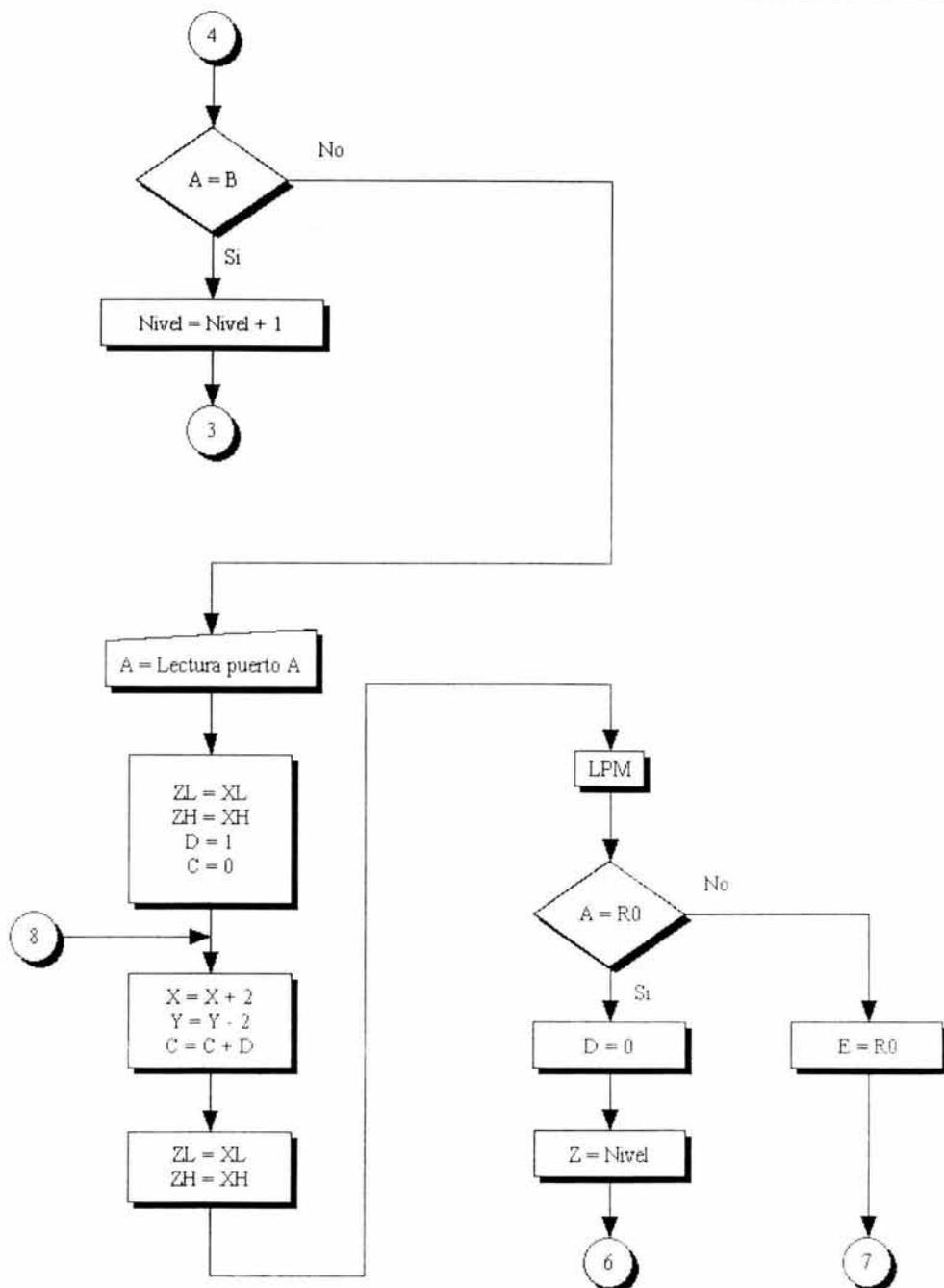


Figura 3.39b. Subrutina de lectura del codificador angular. (Continúa)

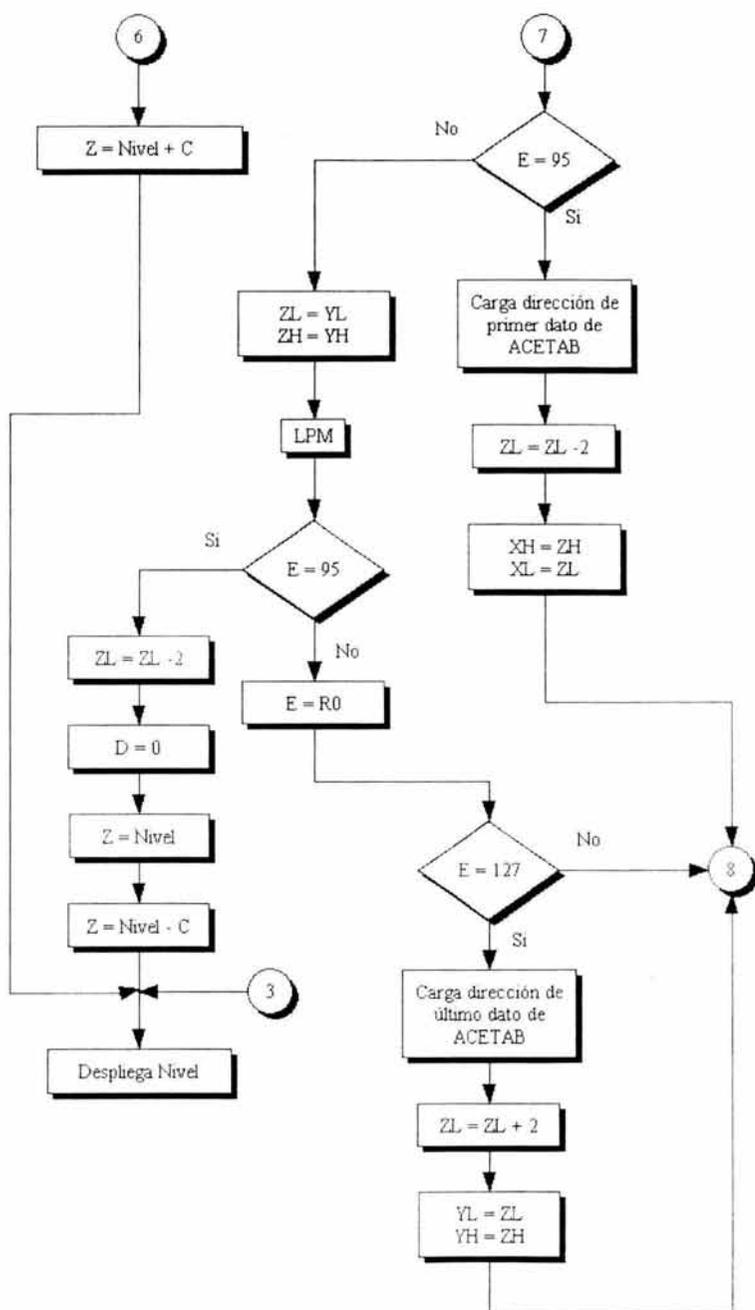


Figura 3.39c. Subrutina de lectura del codificador angular.

Subrutina de detección de presencia

Como se comentó en la sección correspondiente al *hardware* del sistema, el detector de presencia está constituido por un transmisor y un receptor infrarrojo. Este detector de presencia funciona como un interruptor, es decir, habilita las funciones que se encuentran deshabilitadas en el sistema, como la transmisión y recepción de datos vía IrDA, el despliegado de la información en la pantalla de cristal líquido, entre algunas otras. Esta rutina trabaja en conjunto con tres interrupciones del microcontrolador, la primera de ellas es la interrupción de desbordamiento del temporizador 0, que además de verificar el estado del codificador angular, envía el pulso al transistor que maneja el diodo infrarrojo. La segunda interrupción es la interrupción externa cero, cuando se reciben pulsos del transmisor la interrupción externa cero es activada. Y la tercera interrupción es la del temporizador 2, que es donde se cuenta el número de pulsos recibidos dentro de un periodo de tiempo de un segundo.

Para cada pulso enviado, el diodo infrarrojo emite una señal infrarroja, la cual se envía de manera perpendicular a la tarjeta de circuito impreso, como se ilustra en la figura 3.40. Si ningún objeto refleja esta señal, el diodo receptor no recibe esta luz infrarroja, recibiendo únicamente la luz infrarroja del ambiente.

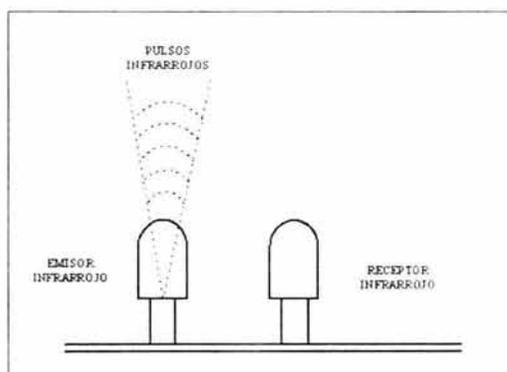


Figura 3.40. Detector de presencia infrarrojo sin activación del receptor.

Cuando algún objeto obstruye y refleja la señal infrarroja, por ejemplo al colocar la mano frente al transmisor infrarrojo, algunos de los pulsos enviados por este son reflejados al receptor infrarrojo como se observa en la figura 3.41. Estos pulsos son filtrados para poder discriminarlos

de la luz infrarroja del ambiente. A la salida del filtro se tiene un comparador el cual entregará un nivel lógico alto cuando se reciba un pulso, y un nivel lógico bajo en caso de no recibirlo.

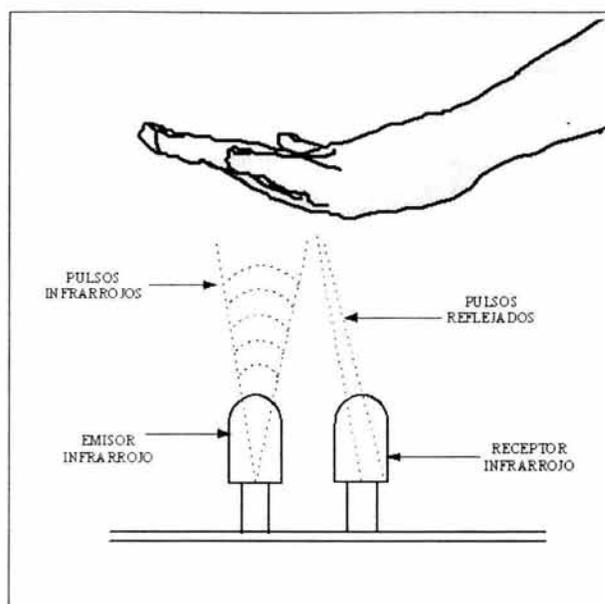


Figura 3.41. Activación del detector de presencia.

Los pulsos enviados son de duración muy corta, con esto se obtienen dos beneficios; el primero de ellos es un reducido consumo de potencia por parte del emisor infrarrojo, porque bien se puede polarizar de manera directa el diodo infrarrojo, y la señal al tener más potencia que la señal infrarroja del ambiente es detectada fácilmente, pero como se ha mencionado a lo largo de este trabajo, el bajo consumo de potencia es un factor sumamente importante en el diseño de cada uno de los módulos que integran el sistema de medición de nivel de agua. El segundo beneficio obtenido es la facilidad del filtrado de estos pulsos generados por el diodo emisor infrarrojo, permitiendo de esta forma diferenciarlos de la luz del ambiente que asemeja a una señal de polarización en DC.

La interrupción externa cero, que es la que se encuentra a la salida del comparador, simplemente incrementa un contador, donde se lleva el conteo del número de pulsos que se

reciben. En la interrupción de desbordamiento del temporizador 2 se verifica cuantos pulsos han sido recibidos en un intervalo de un segundo, si el número de estos supera un número x de pulsos por segundo, se asume que se desea activar el detector de presencia, y se activa la pantalla de cristal líquido del sistema para mostrar la información en la pantalla. Asimismo se habilitan los periféricos que se encontraban en modo de bajo consumo.

Cuando se activa el sistema, una bandera dentro de un registro del microcontrolador indica que se recibieron en el espacio de un segundo cuando menos x pulsos, y el contador de pulsos se coloca en ceros. Si en la siguiente interrupción de desbordamiento del temporizador 2 (que es después de un segundo), se vuelve a tener un conteo de pulsos mayor o igual a x se asume que el objeto continúa activando el sistema, la información sobre la pantalla de cristal líquido no cambiará, es necesario detectar que la mano ha sido retirada del detector de presencia. De esta forma si se desea desplegar otro dato (por ejemplo la hora), es necesario retirar la mano y volverla a colocar sobre el detector de presencia. Al reaccionar el detector de presencia solamente ante los cambios, permite al detector eliminar activaciones accidentales por parte de objetos que pudieran encontrarse permanentemente en la parte frontal del equipo, y de esta forma ahorrar más energía.

Si por un intervalo de tiempo de x minutos no se tiene ningún cambio en el detector de presencia, el sistema apaga la pantalla de cristal líquido, desactiva la comunicación IrDA, y demás periféricos del sistema que no se encuentren operando. Para reactivar el sistema por completo es necesario que exista un cambio en la situación del detector de presencia.

Subrutina del reloj de tiempo real

Esta subrutina está vinculada a la interrupción del temporizador 2, la cual está configurada para darse cada segundo. La base de tiempo de este temporizador es independiente a la del sistema, ya que se emplea un oscilador externo al mismo. Este oscilador cuenta con un cristal cuya frecuencia de operación es de 32.768 kHz, lo que permite una interrupción en exactamente 1 segundo, no hay redondeo en el tiempo de desbordamiento del temporizador.

Cuando se realiza la interrupción, simplemente se incrementa un registro que almacena los segundos. Al llegar a 59 segundos se hace el incremento del registro que almacena los minutos y el contador de segundos es colocado nuevamente en ceros. De igual forma, al llegar el contador de minutos a 59, se lleva a cabo el incremento del registro que almacena las horas, el cual a su vez incrementará el conteo del registro de días, una vez que llegue a 23 horas con 59 minutos. El registro de días incrementará el mes de acuerdo al número de días que corresponda para cada mes del año, y finalmente se hará el incremento en el registro de almacenamiento de los años. La figura 3.42 ilustra este algoritmo.

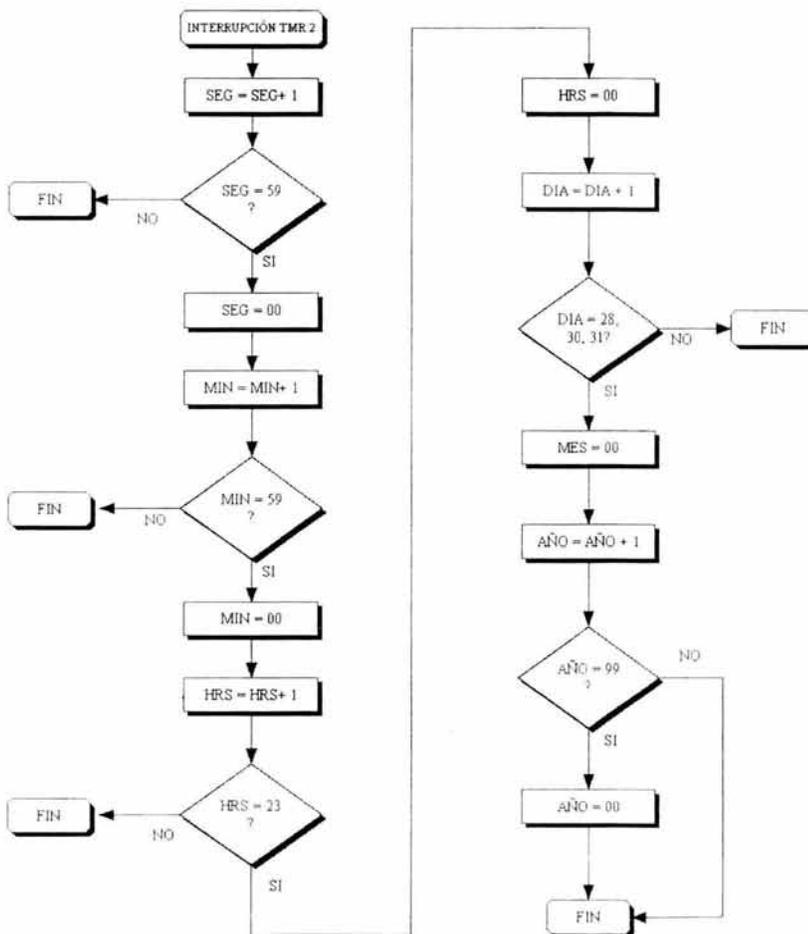


Figura 3.42. Subrutina del reloj de tiempo real.

Subrutina de despliegado de información

Como se mencionó en el apartado de *hardware* del sistema, para desplegar la información se emplea una pantalla de cristal líquido. Cada uno de los segmentos de la pantalla se conecta en paralelo a los segmentos de un manejador de *display* serial, el cual es controlado por el microcontrolador. Para poder enviar información a la pantalla de cristal líquido es necesario generar una rutina que envíe la información de forma serial al manejador del *display*, el cual a su vez la enviará en forma paralela a la pantalla de cristal líquido.

Para la interfaz entre el microcontrolador y el manejador de la pantalla de cristal líquido se requiere de tres líneas: una línea de transmisión de los datos seriales, una línea de reloj para sincronizar la información que es enviada en la línea de datos y una línea que indica a los registros de corrimiento de 32 *bits* en que momento se debe pasar la información a los circuitos *latch*, que a su vez envían la información a cada uno de los manejadores de segmentos.

El algoritmo consiste en generar 32 pulsos y transmitirlos a la línea de datos junto con el reloj, que es generado por el microcontrolador. A cada flanco de bajada del reloj, los datos en el registro de corrimiento son desplazados hacia la derecha. La asignación de los segmentos correspondientes para cada uno de los 32 bits del registro de corrimiento, dependerá de la conexión entre los segmentos de la pantalla de cristal líquido y las salidas del manejador del *display*.

La conexión empleada es la siguiente: para el dígito menos significativo de la pantalla y el signo menos se emplearon las salidas de segmento 25 a 32; para el segundo dígito y el punto decimal 3 se emplearon las salidas de segmentos 17 a 24; para el tercer dígito más el punto decimal 2 se emplearon las salidas de segmentos 9 a 16 y finalmente para el dígito más significativo junto con el segmento "1" se emplearon las salidas de segmentos 1 a 8. La figura 3.43 ilustra la asignación de cada uno de los segmentos en los dígitos de la pantalla de cristal líquido.

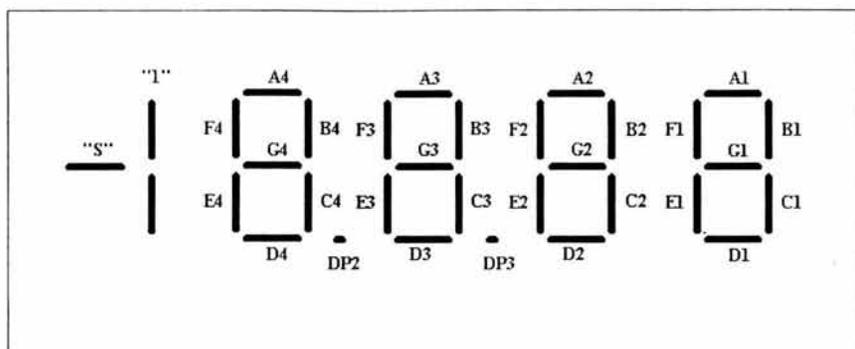


Figura 3.43. Distribución de segmentos de la pantalla de cristal líquido.

El orden de transmisión de la señal correspondiente a cada segmento es el siguiente: G, F, E, D, C, B, A. Con el primer dígito (el menos significativo, D1) se transmite además el signo; con el segundo dígito (D2) el punto decimal 3, con el tercer dígito (D3) el punto decimal 2 y con el cuarto dígito el segmento "1". Si se desea que un determinado segmento de la pantalla de cristal líquido se encienda, es necesario enviar un pulso en nivel lógico alto durante la transición de nivel alto a nivel bajo del reloj; en caso contrario, si se desea que un determinado segmento permanezca apagado, el nivel en la línea de datos deberá ser un nivel lógico bajo, durante la transición de nivel alto a nivel bajo de la línea de reloj. Una vez que se terminan de enviar los 32 segmentos se manda un pulso a la línea de carga (*Load*) para que el registro de corrimiento transfiera su información a los circuitos *latch* que se encuentran conectados a los manejadores de cada segmento. La figura 3.44 ilustra esta situación en un diagrama de tiempos.

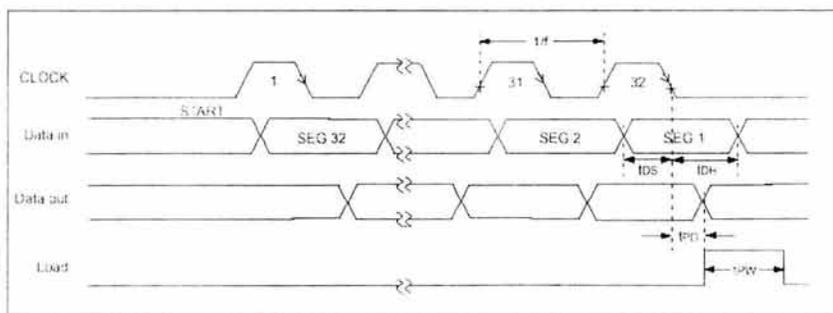


Figura 3.44. Tiempos del manejador de la pantalla de cristal líquido.

Los datos son enviados al manejador del *display* en paquetes de ocho bits, de tal forma que se envían cuatro paquetes para completar la información a desplegar en la pantalla. Los datos, el reloj y la línea de carga se envían a través del puerto C. Cada dato a enviar se carga en el registro R0 del microcontrolador, este registro sufre una rotación a través del *bit* de acarreo del registro de estados del microcontrolador, dependiendo del valor de este *bit* la línea de datos se coloca en un nivel lógico de cero o uno el puerto C. El diagrama de flujo de esta subrutina se muestra en la figura 3.45.

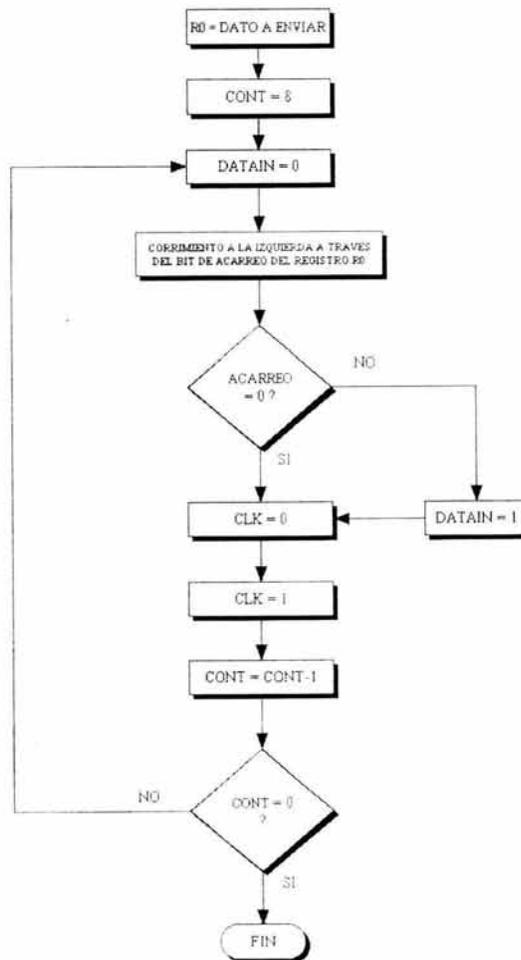


Figura 3.45. Subrutina de desplgado de información.

Subrutina de comunicación serial RS-232

El microcontrolador empleado cuenta con una unidad de recepción y transmisión asincrónica UART, mediante la cual es posible implementar la comunicación RS-232 de forma muy sencilla. El microcontrolador se encarga de generar los tiempos necesarios en el ancho de los bits de transmisión de acuerdo a la velocidad deseada, por lo cual no es necesario hacer una rutina que proporcione los retardos de tiempo correspondientes a la velocidad de transmisión. Simplemente para enviar información se escribe en un registro, y para verificar la información que llega del algún dispositivo externo se lee otro registro de llegada. La velocidad de transmisión se configura en un registro del microcontrolador. De igual forma, la unidad de comunicación serial asincrónica del microcontrolador cuenta con un sistema de detección de errores de formato y de desbordamiento.

La subrutina de transmisión y recepción serial implementada lo que hace básicamente es identificar el comando enviado por algún dispositivo externo, y verificar que este comando cumpla con un pequeño protocolo de comunicación desarrollado, el cual tiene como propósito identificar posibles errores en la transmisión o recepción de datos. Para iniciar la comunicación, la PC debe enviar un carácter "K", para indicar al microcontrolador que desea establecer comunicación. Al llegar un carácter por el puerto serie del microcontrolador el contador de programa brinca a la rutina de interrupción de recepción de datos; lo primero que se hace dentro de esta interrupción es verificar que al carácter recibido sea efectivamente una "K". Si éste no es el caso, el contador de programa regresa de la interrupción, asumiendo que se trató de ruido, y continúa la ejecución normal del programa desde el lugar donde se dio la interrupción. Cuando se verifica que el carácter recibido es una "K", el microcontrolador habilita el circuito RS-232. El receptor de este dispositivo siempre se encuentra habilitado, no así el transmisor.

Al recibir la confirmación de la petición de comunicación de algún dispositivo externo, el microcontrolador habilita el circuito de transmisión y se alista para la transmisión y recepción de datos. Al darse esta situación se envía como respuesta al dispositivo de comunicación externo la cadena "OK", y éste envía a la pantalla de cristal líquido el mensaje "PC", para indicar al usuario que se ha establecido comunicación con el dispositivo de comunicación externo. Después de esta acción, el microcontrolador espera el comando a ejecutar. Se tienen tres comandos básicos: el

primero de ellos responde al carácter “M”, para modificar los parámetros de operación del sistema; el segundo comando es el de “bajar” la información almacenada en el sistema, este comando responde al carácter “B”; y el tercer y último comando es el de bajar los parámetros de operación del sistema, este comando responde al carácter “P”. Si no se da cualquiera de estos tres parámetros, se envía un mensaje de error a la PC para indicar al equipo remoto que es necesario repetir el procedimiento.

Cuando la comunicación se realiza con éxito, se envía el mensaje “OK” para indicarle al equipo remoto que el comando se ha interpretado correctamente. La subrutina de modificación de parámetros de operación del sistema cuenta a su vez con 10 subcomandos, los cuales se muestran en la tabla 3.13.

Comando	Acción
N	Modifica el nivel de referencia del sistema
F	Modifica la fecha del sistema
H	Modifica la hora del sistema
E	Modifica el nombre de la estación de operación
S	Modifica el número de sensor en la estación
U	Modifica la unidad de medición
I	Modifica el intervalo de almacenamiento
M	Modifica el modo de almacenamiento
D	Modifica la delta de almacenamiento
G	Modifica el sentido de giro del codificador angular

Tabla 3.13. Comandos de modificación de parámetros.

Una vez que finaliza con éxito la ejecución de cualquiera de los comandos, el mensaje “PC” se borra de la pantalla de cristal líquido, y el dispositivo de comunicación RS-232 es puesto en bajo consumo nuevamente, quedando solamente habilitado el receptor en espera de una nueva solicitud de comunicación. La figura 3.46 muestra en diagrama de flujo de esta subrutina.

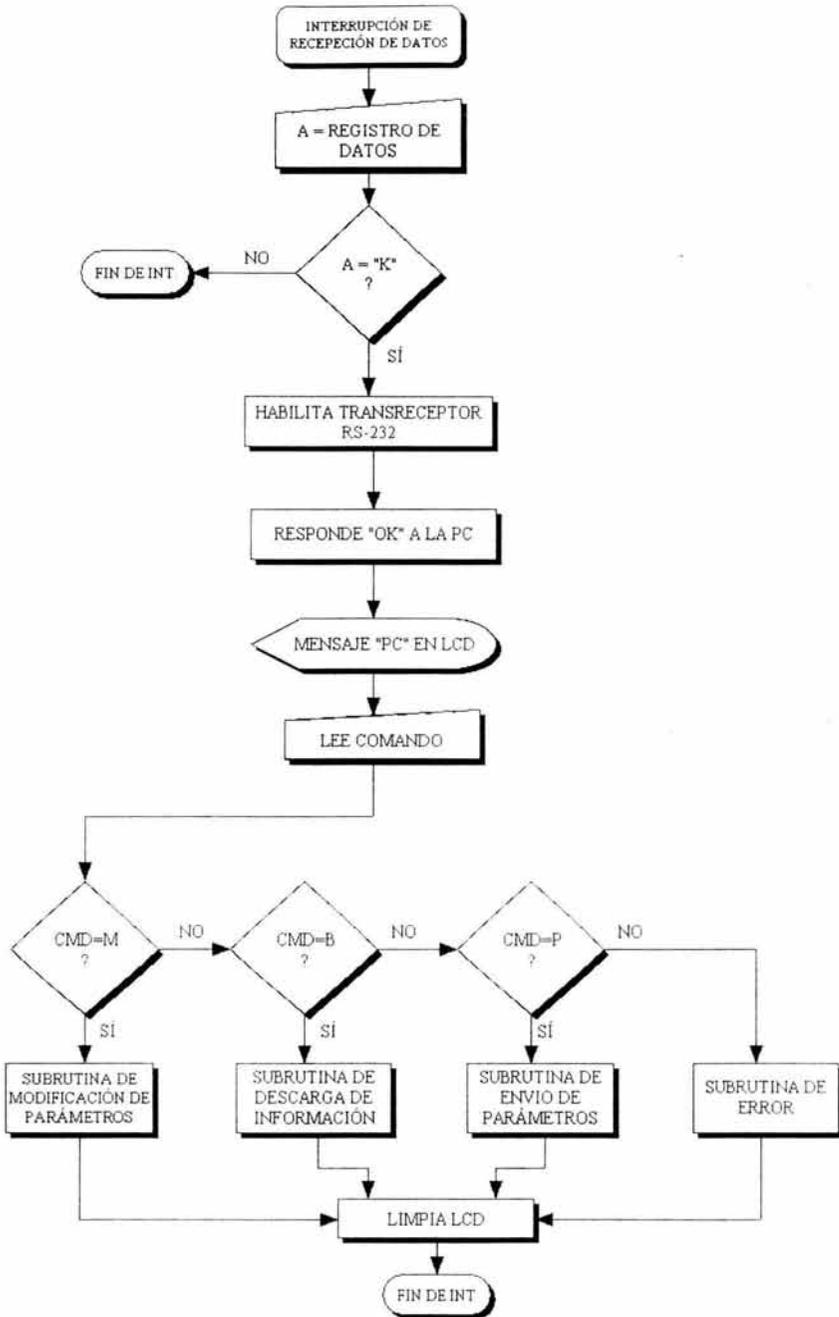


Figura 3.46. Subrutina de comunicación RS-232.

Subrutina de comunicación SDI-12

Los adquirentes de datos y los sensores SDI-12 se comunican mediante el intercambio de caracteres ASCII sobre la línea de datos. La forma de establecer la comunicación es la siguiente: el adquirente de datos envía un *break* para despertar a los sensores que se encuentran conectados en la línea de datos. Un *break* es un espacio continuo sobre la línea de datos de por lo menos 12 milisegundos. Una vez enviado el *break* el adquirente de datos envía entonces un comando a un sensor específico. El sensor en turno regresa entonces la respuesta apropiada, cada comando es para un sensor específico.

El primer carácter de cada comando es la dirección única del sensor con el cual se desea establecer la comunicación. Si existen otros sensores SDI-12 conectados sobre la línea de datos y su dirección no corresponde con la enviada, ignoran el comando y regresan a su modo de bajo consumo. Cuando un adquirente de datos le dice a un sensor que inicie el procedimiento de medición, el adquirente de datos no se comunica con ningún otro sensor hasta que los datos del primer sensor sean completados. La velocidad de comunicación es de 1200 *bauds* para este protocolo, y el formato es como sigue:

- 1 *bit* de inicio
- 7 *bits* de datos
- 1 *bit* de paridad
- 1 *bit* de parada

Los caracteres que pueden ser usados en la transmisión SDI-12 deben ser caracteres ASCII comprendidos entre 32 a 126 en decimal. La línea de datos SDI-12 del sistema de medición de nivel de agua se encuentra conectada directamente a la interrupción externa 1 del microcontrolador, de esta forma puede responder de inmediato ante la petición de comunicación de un adquirente de datos SDI-12. La subrutina de comunicación SDI-12 genera los tiempos necesarios y el formato de los datos mencionado arriba. El sistema funciona como un sensor SDI-12, la rutina de programación se presenta en el diagrama de flujo de la figura 3.47.

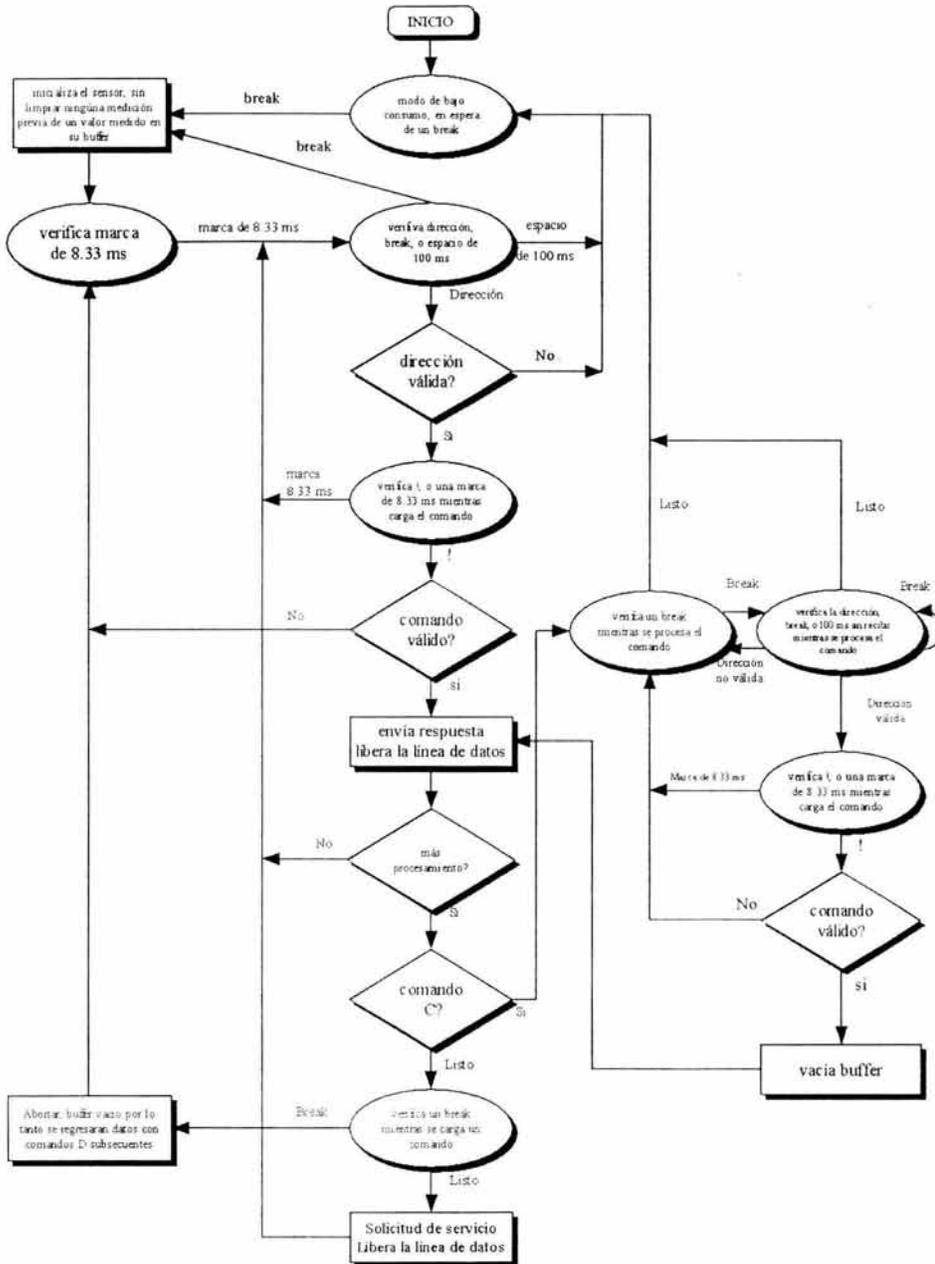


Figura 3.47. Subrutina de comunicación SDI-12.

Subrutina de comunicación infrarroja

La subrutina de comunicación infrarroja tipo SIR es implementada en el microcontrolador del sistema de medición de nivel de agua y en el microcontrolador de la interfaz IrDA. En el caso del microcontrolador del sistema se realiza una modulación de los datos contenidos en su memoria a formato SIR IrDA y una demodulación de los datos recibidos para poder interpretarlos y trabajar con ellos de forma interna. En el caso del microcontrolador de la interfaz IrDA, éste realiza una modulación y demodulación entre señales RS-232C y SIR IrDA.

Ambos esquemas de modulación y demodulación de las subrutinas son muy similares, ya que la única etapa con la que no cuenta el transmisor/receptor infrarrojo de la tarjeta principal del sistema, es la de conversión de niveles de voltajes RS-232C, ya que el transmisor/receptor infrarrojo cambia la señal infrarroja a una señal eléctrica digital, con los mismos niveles de voltaje manejados por toda la lógica del sistema. En el caso de la interfaz IrDA es necesario convertir los niveles de tensión RS-232C a niveles digitales manejados por el circuito, esto es realizado por un arreglo discreto de transistores, resistencias y capacitores, como se mencionó ya en el apartado de *hardware* del sistema.

Para establecer la comunicación se requiere de dos terminales del microcontrolador, una para la recepción de datos y otra para la transmisión. Adicionalmente se agrega otra línea del microcontrolador para poner en modo de bajo consumo circuitos de transmisión/recepción infrarrojos. En ambos casos solamente se encuentra habilitada la recepción de datos, en espera de que algún dispositivo externo desee comunicarse; en este modo el consumo de corriente es mínimo. Una vez que se confirma la petición de comunicación entre ambos dispositivos, se habilita la transmisión de datos, cuando se habilita la transmisión el consumo de corriente se eleva.

La distancia máxima que puede existir entre transmisor y receptor es de 1m y con un ángulo medio de 15° a 30°. El esquema de modulación de señales infrarrojas SIR-IrDA se muestra en la figura 3.48, en este puede apreciarse que se emplea un esquema de modulación con retorno a cero.

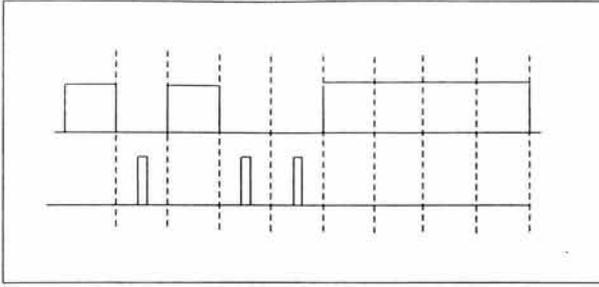


Figura 3.48. Modulación UART – SIR IrDA.

Cuando se desea transmitir un uno lógico, la señal que se envía es un nivel lógico de cero a lo largo del ancho del bit. Si por el contrario se desea transmitir un cero lógico, se debe enviar un pulso justo en el centro de *bit*, con una duración de $3/16$ del ancho del pulso.

Para la demodulación de la señal SIR IrDA, cuando los receptores infrarrojos detectan un cero, envían un pulso infrarrojo en nivel lógico bajo de una duración de $3/16$ del ancho del pulso, después de enviar este pulso la línea regresa a su estado normalmente alto. Si se detecta un uno, los receptores infrarrojos no envían ningún pulso lógico y se mantienen en un nivel alto. La señal demodulada se muestra en la figura 3.49.

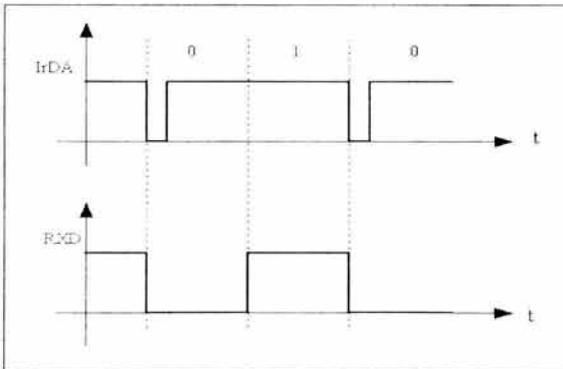


Figura 3.49. Señal IrDA demodulada.

El diagrama de flujo correspondiente a la subrutina de comunicación infrarroja se muestra en la figura 3.50. En el diagrama los nombres de los puertos corresponden al microcontrolador del circuito de la interfaz IrDA.

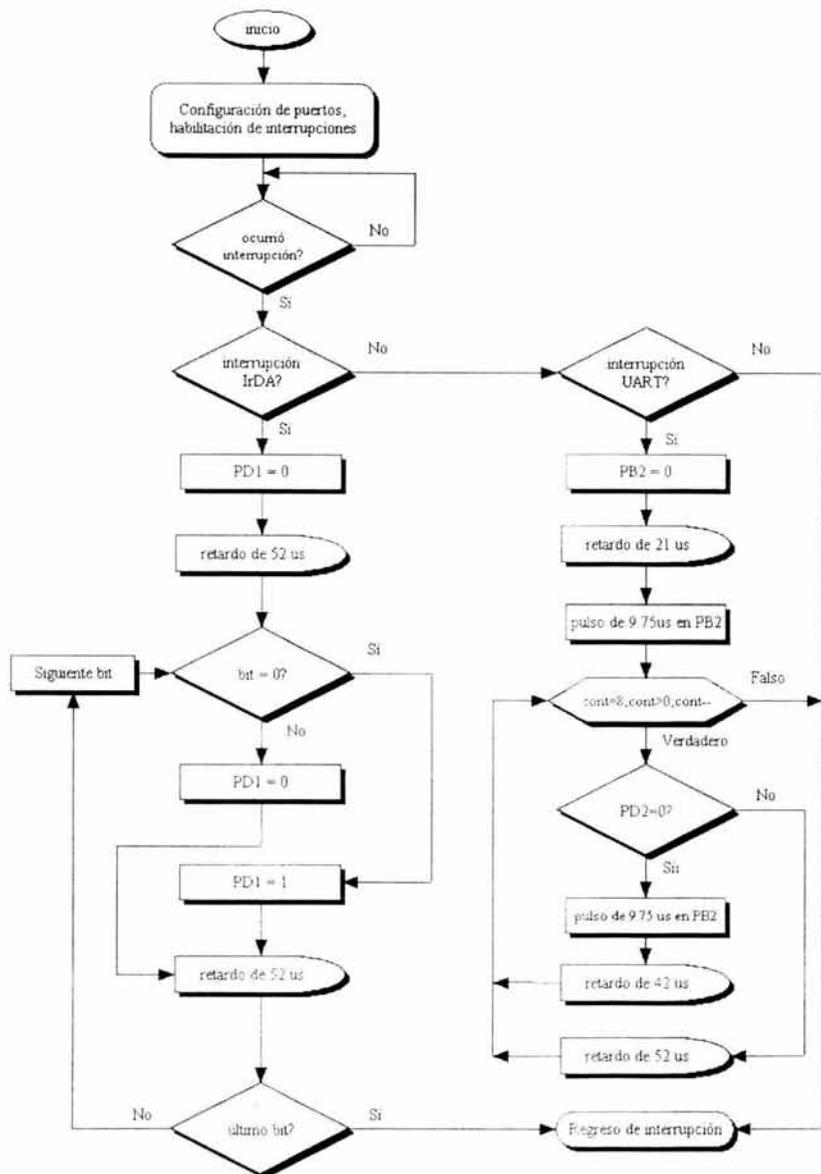


Figura 3.50. Subrutina de comunicación infrarroja.

III.5.2. Software de la computadora

Windows es el entorno más popular de interfaz gráfica de usuario (GIU, *Graphic Interface User*). *Microsoft Visual Basic* es un sistema de desarrollo diseñado específicamente para crear aplicaciones con interfaz gráfica de forma rápida y sencilla. Para poder soportar este tipo de desarrollos *Visual Basic* utiliza fundamentalmente dos herramientas, una que permite desarrollar los diseños gráficos y un lenguaje de alto nivel.

Visual Basic está centrado en dos tipos de objetos, ventanas y controles, que permiten diseñar sin programar una interfaz gráfica (mecanismo de comunicación entre el usuario y la aplicación) para una aplicación dada. Para realizar una aplicación se crean ventanas, llamadas formularios, y sobre ellas se dibujan otros objetos llamados controles, tales como cajas de texto, botones de órdenes, listas desplegables, etc. Una vez realizado lo anterior se escribe el código fuente relacionado con cada objeto (ventanas y controles).

Quiere decir esto que cada objeto (ventanas y controles) está ligado a un código que permanece inactivo hasta que se dé el suceso que lo activa. Por ejemplo, se puede programar un botón de órdenes (objeto que se puede pulsar) para que responda al *click* del ratón.

Las principales ventajas que ofrece *Visual Basic* son:

- Controles visuales preconstruidos por terceros (controles *Visual Basic eXtention VBX*).
- Permite ensamblar fácil y rápidamente una interfaz de usuario con componentes prefabricadas.
- Ofrece una gran capacidad y velocidad.
- La interfaz de programación es muy amigable.
- El tiempo de aprendizaje es corto.
- Programación orientada a eventos.
- Soportes para establecer enlaces con *Windows* y rutinas escritas en otros lenguajes (*DLL*, *Dynamic Link Libraries*).
- Visualización y manipulación de datos de otras aplicaciones *Windows*, utilizando controles OLE (*Objet Linking And Embedding*).

La elaboración del programa de la computadora consiste en crear ventanas donde se incluyen elementos de control y despliegue, como menús, botones, gráficas, tablas, etc. Una vez construidas las ventanas se establecen las relaciones entre los distintos controles y los demás objetos, cuyos parámetros se verán afectados por las acciones del usuario.

La primera ventana es la de acceso al sistema y se muestra en la figura 3.51. Dicha ventana posee cinco botones, de los cuales solamente se encuentran habilitados al inicio tres de ellos, que permiten elegir entre establecer comunicación con el sistema, terminar la ejecución del programa o bien obtener ayuda acerca de algún tema.

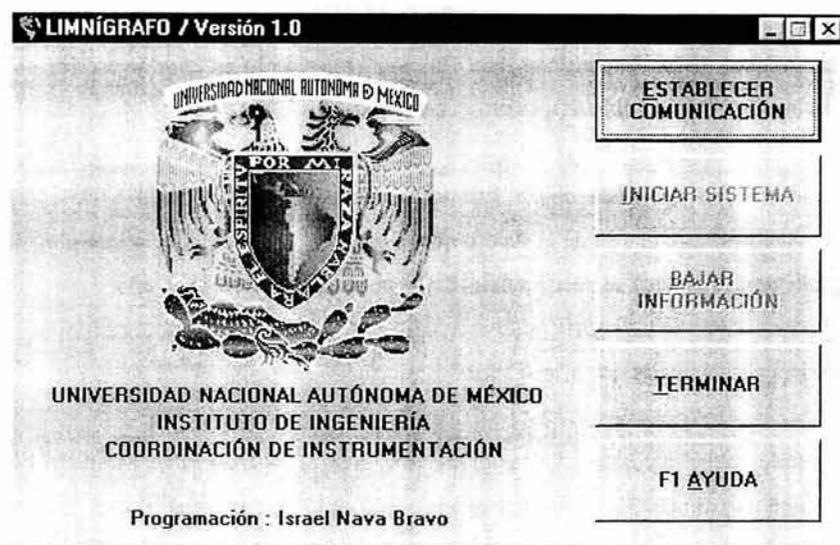


Figura 3.51. Inicio del programa de comunicación con la PC.

Al presionar el botón “Establecer comunicación” se mostrará al usuario una pantalla como la de la figura 3.52, que permite seleccionar el puerto de comunicación, de entre los diferentes puertos con que cuente la computadora personal; donde se esté ejecutando el programa de comunicación. Como se observa en la figura 3.52, además de poder seleccionar el puerto, también se selecciona mediante un botón que tipo de comunicación se realizará, si esta es por protocolo RS-232 o bien vía IrDA. La opción cancelar regresa el control a la pantalla de la figura 3.51.

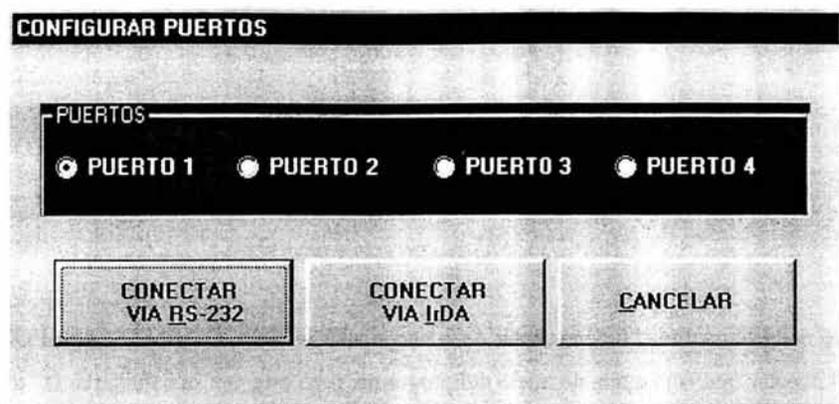


Figura 3.52. Configuración de puertos y medio de comunicación.

Si el puerto seleccionado se encuentra disponible en la computadora personal, y si éste no está siendo ocupado por algún otro dispositivo, el programa intentará establecer comunicación con el sistema de medición de nivel de agua al presionar la opción de protocolo RS-232 o bien IrDA a través del medio correspondiente a cada protocolo. Si por otro lado la computadora no cuenta con el puerto seleccionado, o bien se encuentra ocupado se mostrará un mensaje como el mostrado en la figura 3.53.



Figura 3.53. Mensaje de puerto no disponible.

Si la comunicación se logra establecer con éxito, el programa mostrará una ventana indicando al usuario que se ha logrado establecer comunicación con el sistema; en caso contrario mostrará una ventana indicando que no se ha podido establecer la comunicación, y el puerto por el que no ha sido posible comunicarse. Estas ventanas se muestran en la figura 3.54.

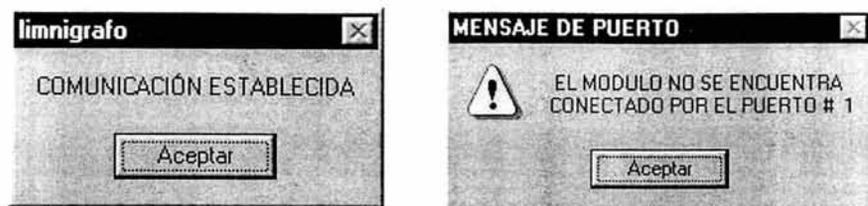


Figura 3.54. Enlace correcto e incorrecto.

Al presionar sobre el botón aceptar de la pantalla COMUNICACIÓN ESTABLECIDA, se mostrará nuevamente la pantalla de inicio del programa, pero esta vez se habilitarán las opciones de “iniciar sistema” y “bajar información”; deshabilitándose la opción de establecer comunicación, puesto que ésta ya ha sido establecida. Al presionar la opción “iniciar sistema” se mostrará una de las principales ventanas del programa, donde se permite al usuario verificar los parámetros de operación del equipo, y si es necesario modificarlos. La ventana mostrada por el programa es similar a la que se muestra en la figura 3.55.

INICIALIZAR SISTEMA DE ADQUISICIÓN DE DATOS

UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO
INSTITUTO DE INGENIERÍA
COORDINACIÓN DE INSTRUMENTACIÓN

Nombre de la estación:

Unidad de medición actual:

Número de sensor:

Intervalo de almacenamiento:

Delta de almacenamiento:

Nivel de referencia:

Modo de almacenamiento:

Datos almacenados:

Reemplace la batería

Fecha limnigrafo:

Hora limnigrafo:

Fecha PC:

Hora PC:

Cambiar sentido de giro Borrar datos almacenados en memoria

Figura 3.55. Inicialización, lectura y grabado de parámetros del sistema.

En la ventana de inicialización se pueden visualizar cada uno de los parámetros de operación actuales del sistema. Al lado derecho del cuadro de texto que muestra cada uno de estos parámetros se observa un botón con la leyenda “Modificar”, al presionar cualquiera de estos botones se procederá a la modificación del parámetro de operación. Las rutinas del programa se encuentran protegidas contra la introducción de posibles datos erróneos por parte del operador, el cual será informado mediante ventanas similares a la que se muestra en la figura 3.56.

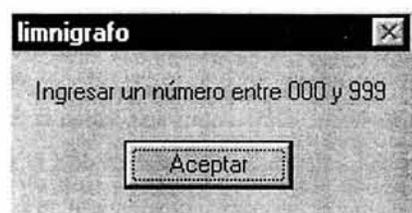


Figura 3.56. Advertencia sobre datos no válidos introducidos.

Las restricciones en cuanto a los parámetros de operación son las siguientes: para el nombre de la estación, éste no deberá contener más de 10 caracteres, pueden incluirse números dentro del nombre de la estación de operación. En la unidad de medición se puede elegir entre centímetros o milímetros, el número de sensor no deberá ser mayor a 255, los intervalos de almacenamiento ya se encuentran prefijados y se puede elegir en una ventana como la que se muestra en la figura 3.57.



Figura 3.57. Selección del intervalo de almacenamiento de datos del sistema.

El nivel de referencia puede estar entre ± 199.99 metros, para cuando se selecciona como unidad de medición los centímetros y entre ± 19.999 metros cuando se selecciona como unidad de medición los milímetros. El modo de almacenamiento de la información puede seleccionarse entre el modo lineal y el modo de anillo; en el modo lineal el sistema almacenará información hasta que la memoria de datos se encuentre llena; en el modo de anillo, una vez que se llene la memoria de datos, se continuará el almacenado de información desde la primera localidad, sobrescribiendo la información sobre la que ya se tenía almacenada.

Hay dos cuadros de texto presentados en la ventana de inicialización del sistema que indican el número de datos que se encuentran almacenados en la memoria y el nivel de voltaje actual de la batería. Si este voltaje se encuentra por debajo de 1 V se indica al usuario mediante mensaje sobre la propia ventana que es necesario un reemplazo de la batería.

En la parte derecha de la ventana se encuentra otra área que muestra, en cuadros de texto, la hora y fecha de la PC y la fecha y la hora actual del sistema de medición de nivel de agua. En la parte inferior a estos cuadros de texto se tienen dos botones que permiten la modificación de la fecha y la hora de la PC. La figura 3.58 muestra la ventana de modificación de la fecha.



Figura 3.58. Modificación de la fecha de la PC.

Debajo de la zona donde se muestran los parámetros de operación se tiene un área con casillas de verificación, las cuales al ser seleccionadas permiten cambiar el sentido de giro del la polea del limnógrafo. Lo anterior es con el fin de evitar una instalación nueva; si es que el incremento del nivel es en sentido inverso al deseado, simplemente se selecciona esta casilla y el programa indicará al sistema que invierta el sentido de giro. La segunda casilla de verificación permite borrar completamente los datos almacenados en la memoria de programa del sistema, y la tercera casilla permite sincronizar la fecha y hora de la PC con la del sistema de medición de nivel de agua.

La última zona se encuentra en la parte inferior de la ventana y corresponde a tres botones que permiten: leer nuevamente los parámetros de operación del sistema, grabar la información actualizada en el sistema y cancelar esta ventana y regresar el control a la ventana de inicio del programa. En esta ventana de inicio una vez que se establece la comunicación se habilitarán las opciones de inicialización del sistema y la de bajar la información del sistema. Si se selecciona esta última mediante un *click*, el programa mostrará una ventana como la que se muestra en la figura 3.59.

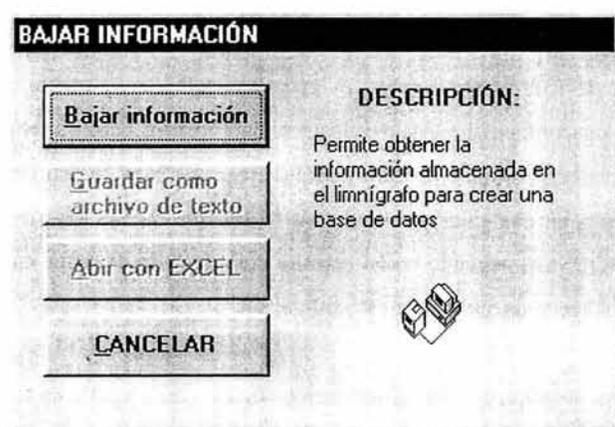


Figura 3.59. Obtención de la información almacenada en el sistema.

Esta ventana permite únicamente “bajar” la información almacenada en la memoria del sistema, ya que solamente se encuentran habilitadas ésta opción y la de cancelar, la cual regresa

el control a la pantalla de inicio del programa. Al dar un *click* sobre el botón de bajar información el programa indica al sistema que envíe la información adquirida, la cual será almacenada temporalmente en la memoria *RAM* de la PC. El avance en la transmisión de los datos es mostrado en una ventana, la cual contiene una barra de progreso. Esta ventana se muestra en la figura 3.60.

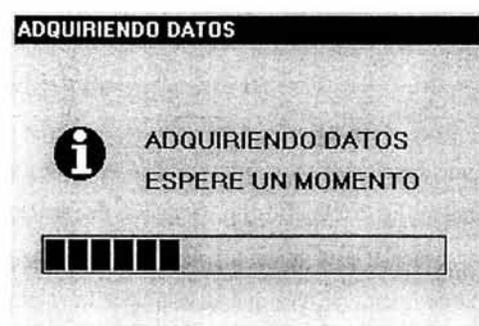


Figura 3.60. Ventana de progreso en la adquisición de datos.

Si por alguna razón se interrumpe el flujo de datos del sistema hacia la PC, ya sea por medio del protocolo RS-232 ó IrDA, el sistema advertirá al usuario de esta situación y abortará la transmisión de datos, regresando el control a la pantalla de la figura 3.57. Si la transmisión de datos se completa de forma satisfactoria, el programa también advertirá al usuario de esta situación mediante una ventana. En este momento se habilitan los botones restantes de la ventana de adquisición de datos: el primero de ellos permite crear una base de datos en formato texto, la cual puede ser abierta en cualquier procesador de textos que trabaje bajo ambiente *Windows* o bien en modo MS-DOS. El segundo botón permite crear la base de datos en *Microsoft Excel* y aprovechar todos los recursos que ofrece esta aplicación.

En la ventana de adquisición de información (figura 3.59), al seleccionar un botón aparece a la derecha un mensaje de texto indicando de manera breve cual es la función del botón seleccionado, aun si no se da *click* sobre éste. Si se cambia la selección del botón, el mensaje cambiará indicando cual es la función del botón que se encuentre resaltado en ese momento. Estos mensajes hacen aún más amigable el entorno del programa al usuario.

tiene la posibilidad de graficar los datos. La figura 3.62 muestra un ejemplo de una base de datos creada en Excel.

The screenshot shows a Microsoft Excel spreadsheet with the following data:

	A	B	C	D	E	F	G
1	U.N.A.M.	HORA	DIA 1	DIA 2	DIA 3	DIA 4	DIA 5
2	Instituto de Ingeniería	12:21:07	22	102	122	150	150
3	Coordinación de Instrumentación	12:22:07	35	102	122	150	150
4		12:23:07	35	102	122	150	150
5	DATOS DEL LIMNIGRAFO	12:24:07	71	102	122	150	150
6	ESTACIÓN: SAN FCO	12:25:07	71	102	122	150	150
7	SENSOR: 001	12:26:07	72	102	122	150	150
8	FECHA DE INICIO: 16/12/02	12:27:07	78	102	122	150	150
9	HORA DE INICIO: 12:21:07	12:28:07	78	102	122	150	150
10	PERIODO DE MUESTREO: 1 minuto	12:29:07	78	102	122	150	150
11	DATOS ALMACENADOS: 22929	12:30:07	78	102	122	150	150
12	NIVEL EN MILIMETROS	12:31:07	81	102	122	150	150
13		12:32:07	81	102	122	150	150
14	Cada dia se cede de 24 horas a parte de la hora de inicio:	12:33:07	81	102	122	150	150
15		12:34:07	88	102	122	150	150
16		12:35:07	88	102	122	150	150
17	Desarrollo: Israel Nava Eravo	12:36:07	88	102	122	150	150
18		12:37:07	88	102	122	150	150
19		12:38:07	88	102	122	150	150
20		12:39:07	88	102	122	150	150
21		12:40:07	88	102	122	150	150
22		12:41:07	88	102	122	150	150
23		12:42:07	88	102	122	150	150
24		12:43:07	88	102	122	150	150

Figura 3.62. Base de datos creada por el programa en Excel.

Para poder ejecutar sin problemas el programa, se requieren de algunas características mínimas de la computadora personal, estas características son:

- Procesador 486 o superior.
- Windows 9x, XP.
- 16 Mega bytes en memoria RAM.
- 10 Mega bytes de espacio disponible en disco duro.
- 1 puerto serial disponible.

Se creó además un programa de *setup* que guía al usuario en la instalación del programa en cualquier computadora con los requerimientos antes mencionados, todo esto de una forma sencilla.

Al haber realizado el diseño y programación del sistema, se procederá con el capítulo donde se describe el diseño de los impresos, la construcción e integración del sistema y las pruebas a las que se sometió el equipo desarrollado.

CAPÍTULO IV

CONSTRUCCIÓN Y PRUEBAS

Otra parte importante en el desarrollo del equipo es el diseño de las tarjetas de circuito impreso (PCB's), para las cuales se deben tener en cuenta las características eléctricas de cada uno de los módulos que integran el sistema, además de las características mecánicas del chasis en el que se colocará la tarjeta de circuito impreso. En este capítulo se presentan el diseño de las tarjetas electrónicas que integran el sistema. Además de ello se hablará de la construcción e integración del sistema y finalmente se comentará las pruebas a las que fue sometido el prototipo.

IV.1. Diseño de las tarjetas de circuito impreso

En el diseño de los impresos se empleó la versión de evaluación (*Trial version*) del paquete de desarrollo electrónico *PROTEL 99*. Esta versión es completamente funcional por un periodo de 30 días. *PROTEL 99* permite la creación de tarjetas de circuito impreso a partir del desarrollo de los circuitos esquemáticos, además de estas características permite la simulación de los circuitos. El paquete cuenta con una amplia gama de librerías de componentes esquemáticos y de componentes para circuito impreso donde se pueden localizar una gran cantidad de partes. Cuando no se localiza el componente requerido, el programa permite la edición de componentes por parte del usuario de una forma fácil y rápida.

El programa trabaja bajo el concepto de creación de bases de datos por proyecto, donde se generan los archivos esquemáticos, los archivos *PCB*, los archivos de impresión, las librerías creadas por el usuario, entre otros. Para crear una tarjeta de circuito impreso se puede optar por crear el documento esquemático y después trasladarlo a un documento *PCB*, donde se realizarán las modificaciones pertinentes al diseño, o bien se puede trabajar directamente desde el documento *PCB* creando en este entorno los nodos del circuito.

El entorno de desarrollo es completamente gráfico y permite el alambrado de los componentes dentro de un documento esquemático o un documento *PCB* de manera sencilla. Ambos entornos incluyen barras de herramientas, menús que incluyen diferentes comandos, teclas de acceso rápido a estos comandos, entre algunas otras características. De igual forma se pueden crear dentro de los documentos elementos gráficos como rectángulos, cuadrados, círculos, líneas, elipses, etc.

Para la creación de una tarjeta de circuito impreso empleando *PROTEL 99* se puede seguir la siguiente secuencia:

1. Creación del documento esquemático.
2. Asignación de identificador y huella (*footprint*) de cada uno de los elementos del documentos.
3. Establecer las dimensiones físicas y las características de la tarjeta de circuito impreso (número de capas, número de planos de tierra, topología del ruteo, ancho de las pistas, preferencias en el ruteo, etc.).
4. Vertido de la información del documento esquemático al documento *PCB*.
5. Distribución de los componentes dentro de la tarjeta de circuito impreso.
6. Autorruteo.
7. Corrección (si fuera necesario) del ruteo generado por el programa.
8. Impresión de los documentos para la generación física de la tarjeta de circuito impreso.

Una vez descrito de manera muy breve el entorno de desarrollo empleado en el diseño de las tarjetas de circuito impreso, se describirá el desarrollo de cada una de ellas. El sistema en cuestión requiere de tres tarjetas de circuito impreso: principal, IrDA y del codificador angular.

IV.1.1. Tarjeta principal

Esta es la tarjeta donde se localizan la mayoría de los módulos que integran el sistema de medición de nivel de agua. Al realizar el circuito impreso se ubicaron los componentes de cada uno de los módulos lo más cercano posible para facilitar el ruteo, de igual forma existen partes dentro de cada uno de los módulos que requieren de un ruteo específico, el cual es recomendado por el fabricante, a continuación se mencionarán algunas consideraciones tomadas en los módulos que componen esta tarjeta.

En el módulo de control, que incluye al microcontrolador, se deben tomar en cuenta varias consideraciones, la primera de ellas corresponde al capacitor de desacoplamiento, colocado entre las terminales de alimentación y la tierra de referencia. Este capacitor se debe encontrar lo más cerca posible de las terminales antes mencionadas, ya que si no se hiciera de esta forma se formaría un lazo de corriente demasiado grande entre las terminales de alimentación y tierra, lo cual permitiría que el ruido generado por otros elementos de la tarjeta se induzca de manera más sencilla al microcontrolador, pudiéndolo desestabilizar. En la figura 4.1 se muestra la conexión incorrecta de este capacitor.

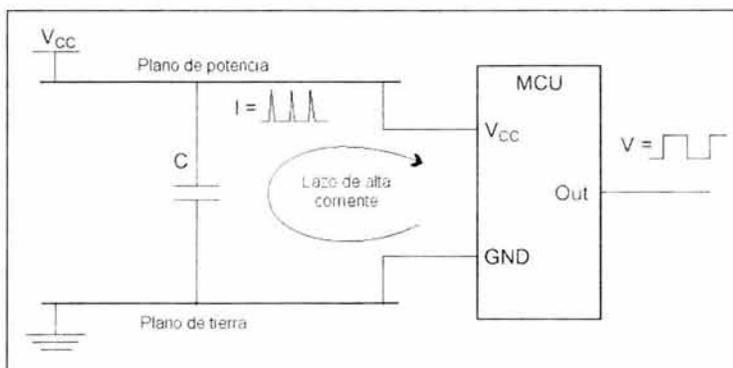


Figura 4.1. Conexión incorrecta del capacitor de desacoplo del uC.

La figura 4.2 muestra una mejor colocación del capacitor. Las líneas que forman parte del lazo de corriente alta no son parte de los planos de potencia y de tierra. Esta misma figura muestra otra solución de desacoplamiento, colocando un inductor en serie con el plano de potencia se reduce el ruido de conmutación inducido sobre el mismo. Obviamente la resistencia serie de este inductor es lo más baja posible, para permitir que la caída de tensión a través del inductor sea lo menor posible.

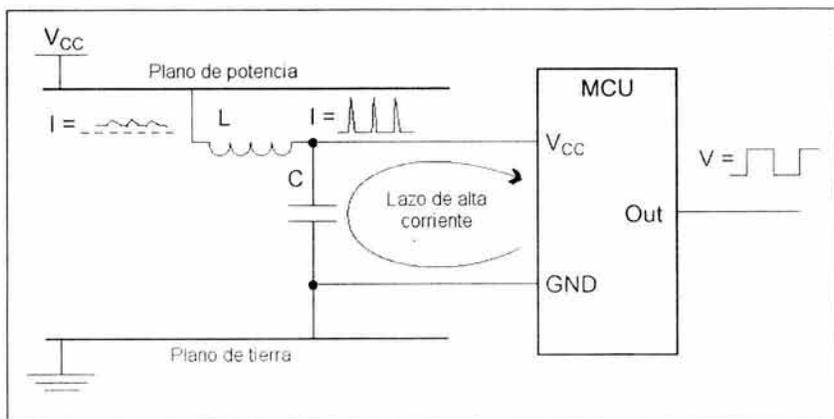


Figura 4.2. Desacoplamiento con inductor y capacitor.

El microcontrolador empleado es de montaje superficial, y el encapsulado es tipo TQFP de 44 terminales. Se tienen en este encapsulado tres terminales de V_{CC} y tres de tierra digital, para cada par se agregó un capacitor de desacoplo, siguiendo la consideración antes mencionada. La tarjeta diseñada posee dos caras, sobre una misma cara fueron colocados el microcontrolador, los capacitores de desacoplo y los cristales de alta y baja frecuencia empleados, esto con el fin de que se generen lazos lo más cortos posibles entre estos componentes al generar el circuito impreso.

En la tarjeta de circuito impreso se debe considerar un conector para grabar el programa en el microcontrolador, una vez que se encuentre ya soldado, ya que como se mencionó anteriormente, el microcontrolador empleado es de montaje superficial, lo cual no permite grabarlo en el sistema de desarrollo empleado, dado que no cuenta con un zócalo específico para ello. En el sistema de desarrollo empleado únicamente se puede trabajar con dispositivos en

encapsulado DIP. Sin embargo muchos de los microcontroladores de la familia empleada cuentan con líneas que permiten grabar al dispositivo dentro del sistema donde finalmente trabajará. Esta característica es conocida como “Programación dentro del sistema” (*ISP, In-System Programming*). De esta forma pueden emplearse algunas terminales del microcontrolador para programar la memoria *FLASH*, *EEPROM*, los *bits* de seguridad y algunos *bits* fusibles en todos los microcontroladores de la familia empleada. Para poder programar el microcontrolador se requiere de tres líneas más la terminal de reset y con el mismo sistema de desarrollo se puede programar el microcontrolador de montaje superficial empleado.

Con base en lo expuesto, la tarjeta se diseñará con un conector que permita unir las líneas necesarias del microcontrolador con la tarjeta de desarrollo. Para el caso del microcontrolador empleado se requieren de las terminales SPI del microcontrolador, la línea de reset, la tierra y alimentación de la tarjeta. De tal manera que es necesario colocar un conector con seis terminales para poder llevar a cabo la programación del microcontrolador. El colocar este conector permite además actualizar el *software* del microcontrolador sin la necesidad de removerlo de la tarjeta de circuito impreso.

Adicional a lo mencionado, es necesario tomar en cuenta algunas consideraciones más en el diseño de la tarjeta, puesto que las terminales empleadas por el microcontrolador para la reprogramación ISP pueden ser empleadas como líneas de entrada salida en la aplicación para otros propósitos, y existe la posibilidad de que haya conflictos sobre las líneas durante la programación ISP. En el caso de que otro dispositivo, además del microcontrolador, intente manejar las líneas ISP, el programador debe ser protegido de éste. Una forma simple de llevar a cabo la protección es colocando resistencias en serie sobre las líneas SPI, como se muestra en la figura 4.3. Sin embargo, en el diseño de la tarjeta las líneas de programación se comparten con las de lectura del codificador angular, así que si se desconecta el codificador angular de la tarjeta cuando se esté programando el microcontrolador, no es necesario la inclusión de estas resistencias de protección. Esta fue la opción elegida, ya que reduce la cantidad de componentes y por lo tanto su costo.

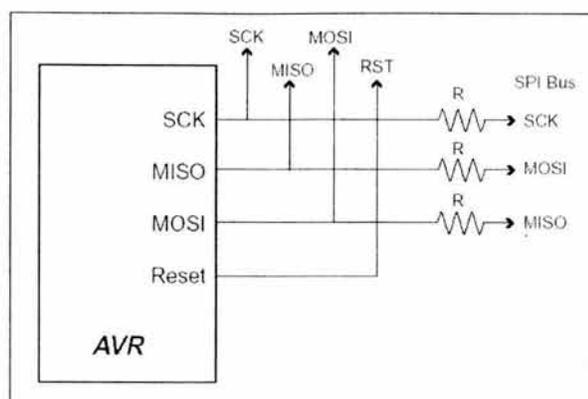


Figura 4.3. Conexión de la interfaz ISP.

Otra consideración importante en el diseño del PCB es la conexión de la terminal del *reset* del microcontrolador. Esta terminal es activa baja y está conectada de manera interna con una resistencia de *pull-up* al voltaje de alimentación V_{cc} , el valor de este resistor se encuentra en el intervalo de 100 a 500 k Ω . Teóricamente esto asegura que la línea de *reset* no se encuentre flotando. En la práctica, esta resistencia puede resultar insuficiente dentro de ambientes de mucho ruido, ya que el microcontrolador puede entrar en la condición de *reset* si la terminal no se coloca en un nivel de voltaje alto.

Diferentes configuraciones pueden implementarse para conectar la terminal de *reset* de tal forma que el ruido no provoque una condición de *reset* no deseada en el microcontrolador. Una opción corresponde a un circuito de detección de bajo voltaje (*brown-out*), el cual funciona muy bien pero tiene el inconveniente de requerir varios componentes para su elaboración. La solución implementada en el sistema corresponde al empleo de una resistencia de *pull-up* externa conectada a la línea de *reset*. Como protección adicional en contra del ruido se coloca un capacitor entre la terminal de *reset* y la línea de tierra. También se colocó un diodo para protección electrostática de la terminal de *reset* a la línea de V_{cc} , esto debido a que el microcontrolador no lo posee de manera interna y puesto que requiere manejar un voltaje de 12 V en esta terminal cuando el microcontrolador es programado en paralelo. La figura 4.4 muestra el circuito completo de protección implementado.

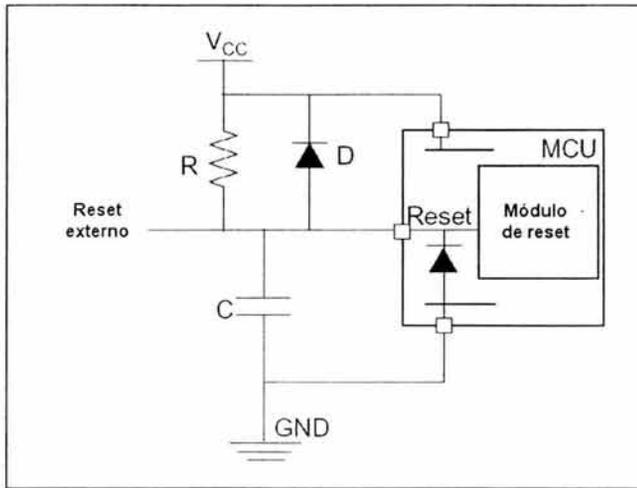


Figura 4.4. Circuito de protección de la terminal de reset.

En el diseño del *PCB* del módulo de control se deben considerar también las tierras manejadas por el microcontrolador. Dado que se emplea el convertidor analógico digital del microcontrolador, para efectuar la lectura del voltaje de la batería, se maneja un plano de tierra digital y otro plano de tierra analógica.

Ambos planos se unen a través de una sola línea, evitando con esto que la lectura obtenida por el convertidor analógico digital sea inestable, debido a los cambios de estado en las terminales digitales del microcontrolador. Adicionalmente se desacopla la línea de alimentación de todos los circuitos digitales de la línea de voltaje analógico del microcontrolador, esto se realiza mediante un filtro LC como muestra la figura 4.5.

Finalmente, en cuanto al *PCB* del módulo de control, es muy importante la ubicación del cristal, lo cual se hace lo más cercano posible a las terminales que el microcontrolador posee para este efecto, y rodeando al cristal con un plano de tierra para que de esta forma se proteja de posibles perturbaciones externas.

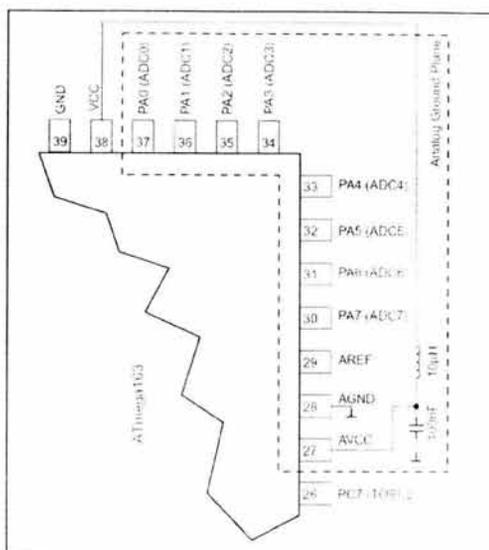


Figura 4.5. Conexiones analógicas del microcontrolador.

En el módulo de despliegue de información se emplea un manejador serial de la pantalla de cristal líquido en encapsulado *DIP*, el cual, para aprovechar mejor el espacio dentro de la tarjeta de circuito impreso, se coloca justo debajo de la pantalla de cristal líquido, dado que las terminales de la pantalla de cristal líquido son lo suficientemente altas para poder llevar a cabo ésto. En el módulo de detección de presencia la consideración principal es la separación entre el diodo emisor y el diodo receptor, la cual no debe ser mayor a 1 centímetro, para asegurar el rebote de la señal desde el emisor hacia el receptor al momento de colocar la mano por encima del arreglo.

Debido a que la corriente manejada es mayor que la del resto de los circuitos, y a las formas de onda conmutadas que maneja el inductor del módulo de elevación de voltaje, éste genera ruido, por lo cual también se deben tomar en cuenta varias consideraciones al realizar el impreso. Para resolver esta problemática lo principal es conectar la terminal PGND del circuito integrado, la terminal de tierra del capacitor de *bypass* de entrada y la terminal del capacitor del

filtro de salida a un punto común, y procurar que las pistas entre estos elementos sean lo más cortas posibles.

En cuanto al módulo de respaldo de información, el capacitor de salida del regulador lineal de baja caída de tensión debe localizarse a menos de 1 centímetro de la terminal de salida del regulador y la terminal de tierra del capacitor llevarla a un plano de tierra analógica, que en este caso es el mismo plano analógico empleado en el microcontrolador. El valor de este capacitor debe ser de por lo menos 2.2 μF y puede incrementarse hasta poder emplearse un supercapacitor.

En el módulo de comunicación RS-232C, el tipo de capacitores empleados para el circuito de conversión de niveles de voltaje no es crítico y pueden emplearse capacitores cerámicos, de poliéster, de tantalio o electrolíticos de aluminio. En el diseño se seleccionaron capacitores de tantalio debido a que poseen una mayor estabilidad térmica, y como se ha mencionado ya, el equipo operará dentro de un amplio rango de temperatura. En cuanto a la colocación de los componentes del módulo RS-232C dentro de la tarjeta de circuito impreso, simplemente se colocaron lo más cercano entre sí para facilitar su ruteo.

En el módulo de comunicación SDI-12 ninguno de los componentes de este módulo requiere de una colocación crítica dentro de la tarjeta de circuito impreso, por esta razón, la colocación de los componentes de este módulo se concentrarán dentro de un área de circuito impreso, facilitando de esta forma su ruteo.

En el módulo de comunicación IrDA la colocación y la selección de los capacitores de desacoplo del transmisor/receptor infrarrojo sí es crítica. Estos dos capacitores deben colocarse en paralelo con la terminal de alimentación del transmisor/receptor, el primero de ellos debe ser cerámico y su separación al transmisor/receptor no debe ser mayor a 5 mm, el valor de este capacitor es de 0.1 μF . El segundo capacitor de desacoplo debe ser de tantalio y con un valor mínimo de 4.7 μF . Ambos capacitores deben colocarse a no más de 1 centímetro de separación de la terminal de alimentación del transmisor/receptor infrarrojo.

Otra parte muy importante en el diseño de una tarjeta de circuito impreso son las consideraciones mecánicas, es decir, la forma y tamaño de la tarjeta y la colocación de los componentes, teniendo en cuenta que se acople de manera perfecta al chasis donde será colocada la tarjeta. Es por ello que en su diseño se tomaron en cuenta los aspectos mecánicos.

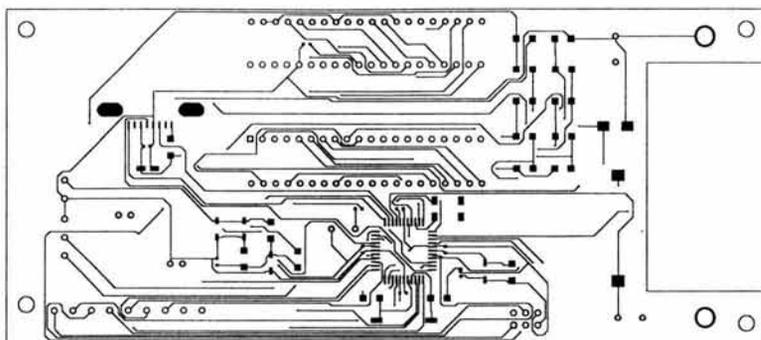
Consideraciones mecánicas

La compañía que solicitó el desarrollo del sistema de medición de nivel de agua proporcionó un gabinete dentro del cual se debía colocar la tarjeta de circuito impreso junto con la batería. Este gabinete cuenta con una ranura en la parte delantera donde se deberá colocar la pantalla de cristal líquido, el diodo emisor y el diodo receptor del circuito de detección de presencia, y finalmente deberá ser colocado el transmisor receptor infrarrojo IrDA.

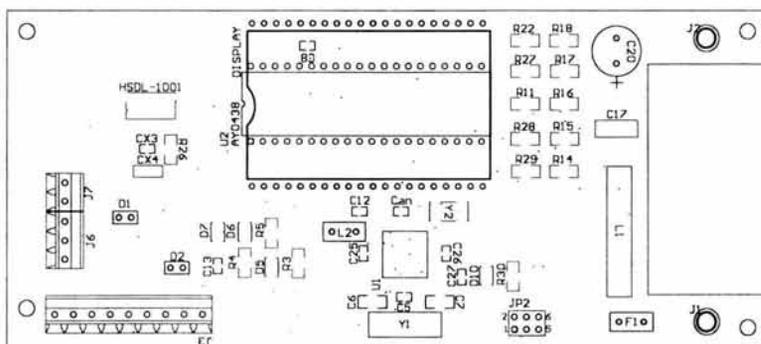
Además se debe poner especial atención en los conectores a ser empleados, ya que se requiere de terminales para conectar el codificador angular, las señales RS-232C y SDI-12. Estos puertos de comunicación fueron colocadas a la orilla de la tarjeta de circuito impreso, en un área que permite una fácil conexión de los cables.

Importante en el diseño del PCB es la colocación de las perforaciones que permitirán sujetar la tarjeta de circuito impreso dentro del gabinete. ésta distribución se hizo de acuerdo a las dimensiones del gabinete. Además de estas perforaciones es necesario dejar espacio suficiente para colocar la batería dentro del gabinete. Para lograr esto, se recortó la tarjeta de circuito impreso de tal manera que permitiera la inserción de la batería.

En las figuras 4.6 y 4.7 se muestra la tarjeta principal de circuito impreso, por la cara superior e inferior respectivamente, así como la distribución de los componentes sobre cada cara.



(a)



(b)

Figura 4.6. Tarjeta de circuito impreso principal. (a) Pistas superiores; (b) Distribución de componentes.

IV.1.2. Tarjeta de la interfaz IrDA

Como se mencionó anteriormente, la interfaz IrDA es el módulo que se emplea para la comunicación vía IrDA entre la PC y el sistema de medición de nivel de agua. Esta interfaz se conecta al puerto de comunicación serial de la PC mediante un cable *full-modem*. Lo que se buscó en el diseño del *PCB* de esta interfaz es que fuera de una manipulación sencilla, ya que para establecer comunicación con la tarjeta principal debe ser orientada hacia el transmisor/receptor infrarrojo por el usuario. Esto obligó a realizar una tarjeta lo más pequeña posible, para poder colocarla dentro del chasis de un conector tipo DB25.

En cuanto a la colocación de los componentes críticos, el capacitor de desacoplamiento y el cristal del microcontrolador, además de los capacitares de desacoplamiento del transmisor receptor infrarrojo, se siguieron las mismas directivas descritas anteriormente para la tarjeta principal. Cabe mencionar que tanto para la tarjeta principal como para la de la interfaz se procuró fabricarlos en un *PCB* de dos caras y con *through hole*.

La figura 4.8 muestra las pistas en la cara superior junto con la distribución de los componentes. La figura 4.9 muestra las pistas inferiores y la distribución de los componentes en esta cara de la tarjeta.

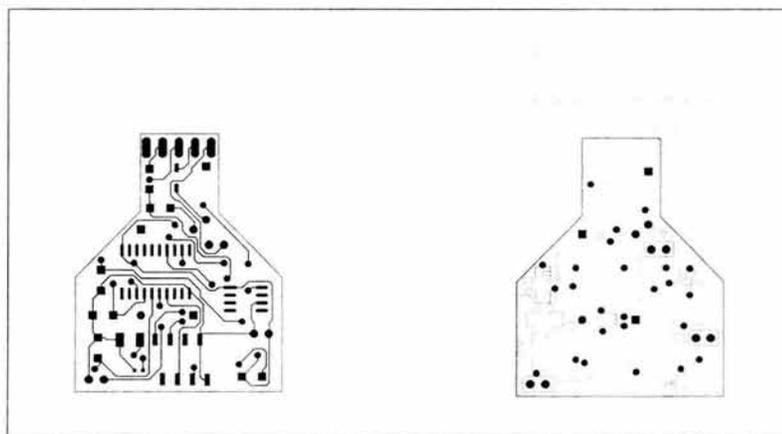


Figura 4.8. Tarjeta de circuito impreso para la interfaz IrDA, vista superior.

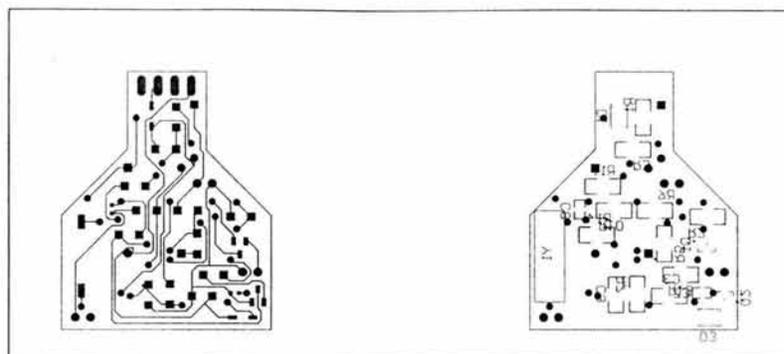


Figura 4.9. Tarjeta de circuito impreso de la interfaz IrDA, vista inferior.

IV.1.3. Tarjeta del codificador angular

En esta tarjeta se encuentra el codificador angular, las resistencias de *pull-up* correspondientes a cada una de las líneas del codificador y el conector que permite unir la tarjeta principal con el codificador angular. En esta tarjeta no existen restricciones en el PCB, en cuanto a la colocación de componentes, que sean críticas, la única consideración es la mecánica, ya que debe estar diseñada de tal manera que se pueda fijar en un contenedor que unirá al codificador angular con la polea del sistema flotador - contrapeso. La figura 4.10 muestra la tarjeta de circuito impreso del codificador angular.

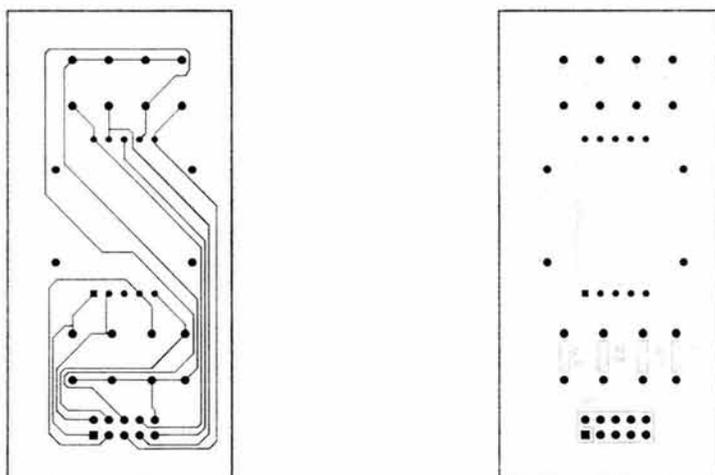


Figura 4.10. Tarjeta de circuito impreso del codificador angular.

IV.2. Pruebas

Una vez que fue terminado el prototipo del sistema de medición de nivel de agua se procedió a efectuar una fase de pruebas de laboratorio. En dichas pruebas se comprobó el correcto funcionamiento de cada uno de los módulos que integran el sistema. Entre las pruebas efectuadas una de las de mayor relevancia es el consumo de corriente del equipo, dado que de este parámetro dependerá la duración de la vida útil de la batería.

En el campo, el equipo operará de manera continua, durante las 24 horas del día los 365 días del año, registrando el valor medido de nivel de agua y almacenándolo en la memoria no volátil del sistema. El almacenamiento de datos se lleva a cabo en el periodo de muestreo establecido en los parámetros de operación del sistema. El almacenamiento de datos se hará en modo lineal o en anillo, dependiendo también de la selección en los parámetros de operación.

Debido a que no fue posible trasladar el sistema a una estación de aforo, las pruebas realizadas consistieron en mantener el equipo operando y variando manualmente la polea para simular una variación de nivel de agua, durante el desarrollo de estas pruebas se verificó que la información almacenada correspondiera con el periodo seleccionado, al igual que los datos registrados. Paralelamente a la operación del equipo se tomaron varios valores de nivel de manera manual y se anotó también la hora a la que se debía registrar este evento. Los datos adquiridos fueron transferidos vía comunicación serial a la PC, y una vez procesada y presentados en ésta, se cotejaban con los registros manuales.

Los datos fueron transferidos a través de la interfaz IrDA y la interfaz RS-232, lo que permitió verificar el correcto funcionamiento de las interfaces de comunicación del equipo. Se verificó que el intercambio de información entre el sistema de medición de nivel de agua y la PC fuera el correcto. De igual modo, se verificó que el sistema detectara los posibles errores en la comunicación, como: desconectar el cable de comunicación o retirar a una distancia mayor de un metro la interfaz IrDA, y que éste fuese capaz de avisar al usuario de la falla en la comunicación y tomar las acciones pertinentes para permitir que tanto el programa de comunicación de la PC como el sistema de medición de nivel de agua continúen operando sin desestabilizarse ante una situación como la descrita.

En el detector de presencia se comprobó que respondiera adecuadamente ante diferentes niveles de luminosidad del ambiente, verificando que al colocar la mano o cualquier objeto frente al sensor, éste conmutara entre el valor de nivel de agua, la hora, la fecha y el voltaje de la batería. De igual forma se verificó que al mantener un objeto frente al sensor éste se desactivara al no detectar un cambio en el sensor por más de 3 minutos, lo anterior es con el objeto de no desperdiciar energía si es que un objeto permanece de manera permanente frente al sistema.

El reloj de tiempo real también fue verificado día con día, para comprobar que no sufriera retrasos y que las actualizaciones de la fecha fueran las correctas. Al trabajar con una frecuencia base de 32.768 kHz se logró que el reloj no sufriera prácticamente retrasos cuantificables, ya que en todo el periodo en el cual el equipo se ha mantenido operando, prácticamente no ha sufrido un retraso, lo anterior al compararlo con el reloj de la computadora personal.

Otra de las pruebas consistió en verificar que los datos se almacenaran de forma correcta, en los modos de almacenamiento lineal y de anillo. En el modo lineal se verificó además que se detuviera el almacenamiento de datos una vez que se llenara la memoria, y que el llenado de la misma se diera dentro del intervalo de tiempo calculado (22 días con muestreos cada minuto). En el modo de anillo se verificó también que el almacenamiento de la información no se detuviera incluso alcanzando la última dirección de memoria de programa, y que éste reinicio fuese desde la primera localidad de memoria.

Otra de las pruebas realizadas en el equipo fue la del módulo de respaldo de información, el cual es el encargado de mantener activo el sistema al reemplazar la batería. La prueba consistió en el retiro de la batería del equipo y se verificó que este módulo respaldara la información por un intervalo de 10 minutos, momento en el cual se colocó nuevamente la batería y se leyó la información de todos los parámetros de operación del equipo para verificar que no se había perdido información y que además el reloj de tiempo real se encontraba operando normalmente.

Una parte muy importante de las pruebas desarrolladas consistió en la verificación de la corriente de descarga en los diferentes modos de operación del equipo, ya que la vida útil de la

batería, y por lo tanto el tiempo de autonomía del sistema, depende directamente de estos valores de corriente de descarga. Las lecturas adquiridas se muestran en la tabla 4.1.

Estado	Corriente de descarga
Activo sin transmisión de datos	3.6 mA
Activo transmisión RS-232C	15.1 mA
Activo transmisión IrDA	13.1 mA
Bajo consumo	600 μ A

Tabla 4.1. Corriente de descarga promedio del equipo.

En el estado activo sin transmisión de datos, se habilitan todos los periféricos del sistema incluyendo la pantalla de cristal líquido. En este instante el equipo se encuentra listo para transmitir o recibir datos mediante cualquiera de los protocolos con los que cuenta. Si después de tres minutos no se detecta ningún tipo de actividad, ya sea del detector de presencia o de algún protocolo de comunicación, el sistema regresará a modo de bajo consumo, deshabilitando los periféricos que no se encuentran en uso (comunicación IrDA, pantalla LCD, etc.).

Cuando se transmiten datos utilizando cualquiera de los protocolos RS-232C o IrDA, el consumo de corriente aumenta considerablemente, pero este consumo se dará únicamente cuando sea necesario obtener la información almacenada en el sistema, por lo cual no es una corriente de descarga constante.

La mayor parte del tiempo el sistema trabajará en modo de bajo consumo, donde la corriente de descarga del sistema es inferior a 1 mA, permitiendo que el equipo opere por un espacio de tiempo de 12 meses aproximadamente, según las hojas de especificación del fabricante de las baterías empleadas durante las pruebas.

En el laboratorio el equipo se ha tenido funcionando por espacio de 6 meses y se han adquirido datos en los protocolos de comunicación IrDA y RS-232, se verificó la caída de tensión en la batería en este periodo de tiempo, el cual fue de 0.3 V. Todos los días el sistema era sacado de su estado de bajo consumo para verificar la hora, la fecha y verificar retrasos de tiempo, por

otro lado se verificaba con un multímetro el voltaje de la batería y se comparaba con el leído por el sistema y que también es desplegado en la pantalla de cristal líquido.

Habiendo descrito la forma en que se trabajó en la construcción e integración del equipo, así como las pruebas a las que fue sometido, se presentarán en el siguiente capítulo los resultados y conclusiones obtenidas a lo largo del desarrollo de este sistema.

CAPÍTULO V

RESULTADOS Y CONCLUSIONES

En el presente y último capítulo se muestran los resultados y conclusiones obtenidos del sistema de medición de nivel de agua. Al final se hacen sugerencias para futuras versiones del sistema que pudieran llegarse a realizar por parte de la compañía que solicitó el prototipo, o bien dentro del mismo Instituto de Ingeniería.

V.1. Resultados

Para alcanzar lo objetivos que se plantearon al inicio del presente trabajo, se desarrollaron diferentes etapas: la primera de ellas consistió en la investigación de la operación de un limnógrafo, y de los diferentes tipos que se encuentran disponibles hoy en día en el mercado. Si bien la información ofrecida por los diferentes fabricantes solamente mostraba los datos técnicos de sus equipos, esto permitió analizar diferentes posibilidades de atacar el problema y de esta forma satisfacer las especificaciones requeridas por la compañía que solicitó el equipo.

La segunda etapa correspondió al diseño del *hardware* del sistema y la selección de los diferentes dispositivos que lo integrarían. Este fue un punto fino del desarrollo del prototipo, pues

como se ha mencionado a lo largo del trabajo se requirió del empleo de componentes con un muy reducido consumo de potencia y un amplio rango de temperatura de operación. Aunado al diseño del *hardware* del sistema, se desarrolló el *software* del mismo, tanto del microcontrolador como de la computadora personal. Un buen diseño en este tipo de sistemas requiere un buen conocimiento de los componentes que integran el *hardware* y conocer perfectamente la forma de operar de cada uno de ellos, para de esta forma hacer más eficiente el desarrollo del *software*.

Una tercera etapa correspondió a la construcción de un prototipo de pruebas. Una vez terminado este prototipo se procedió a realizar una fase de pruebas de laboratorio, donde se evaluó el desempeño del sistema ante condiciones normales y ante condiciones anormales de operación. Terminada la etapa de pruebas, se obtuvo el prototipo de un sistema de medición de nivel de agua que cumple con las especificaciones dadas por la compañía que encargó el desarrollo del mismo. Entre las características del equipo desarrollado se pueden mencionar las siguientes:

- Tiene un sistema de medición de nivel de agua con una resolución de 1 milímetro y un rango de medición de ± 199.99 metros.
- La corriente de descarga del sistema es inferior a 1 mA cuando se encuentra en modo de bajo consumo, que le permite una autonomía al equipo de aproximadamente 12 meses.
- Contiene tres protocolos de comunicación, los cuales son: RS-232C; IrDA y SDI-12 .
- Cuenta con memoria de datos no volátil que le permite almacenar hasta 32,768 datos de nivel de agua, conociendo la fecha y hora exactas de cada evento registrado. Además de estos datos se puede registrar el nombre de la estación donde opera el equipo, el número de sensor, si es que se ubican varios sensores en una misma estación. Se puede seleccionar entre milímetros y centímetros como unidad de medición, cambiar el intervalo de almacenamiento de los datos y el nivel de referencia de agua.
- Cuenta con un reloj de tiempo real, que permite conocer la fecha y la hora exacta de cada uno de los eventos registrados.
- Opera con solamente una batería alcalina tamaño C.
- La temperatura de operación del sistema se encuentra entre los -20°C y 70°C .

- Dispone de una interfaz gráfica de 4 dígitos y medio, donde se visualizan el nivel de agua medido, la hora y la fecha del sistema, además del voltaje de operación de la batería.
- Contiene un sistema de detección de presencia infrarrojo, que permite sacarlo de su modo de bajo consumo.
- Cuenta con un programa de comunicación que se ejecuta bajo ambiente Windows 95/98/XP de fácil manejo, que permite la adquisición de la información almacenada y la creación de bases de datos en formato de texto o empleando Microsoft EXCEL.

V.2. Conclusiones

La compañía que solicitó el desarrollo del sistema de medición de nivel de agua presentará el equipo en un concurso convocado por la Comisión Nacional del Agua, con el objetivo de modernizar la red de monitoreo hidrológico de sus estaciones, por tal motivo se debía cumplir con especificaciones que ésta establece para estos equipos. En esta convocatoria participarán compañías nacionales e internacionales, lo que obliga al desarrollo de un producto competitivo y eficiente, y que además debe mantener el menor costo de producción posible por unidad.

El cumplir con especificaciones como la temperatura de operación, el bajo consumo de corriente, además de las especificaciones de funcionamiento requirió de considerar muchos aspectos de los componentes y de la tecnología que se deben de emplear para satisfacer estas necesidades. Además se emplearon otras técnicas de programación, que antes eran poco convencionales y que actualmente se emplean en prácticamente todos los equipos que son alimentados con baterías y los cuales, hoy en día, son muchos y muy variados.

Se ha cumplido con el 100% de las especificaciones del equipo que se solicitaron y el costo final de los componentes empleados en el producto oscila entre los 250 dólares, incluyendo los impuestos de importación de los dispositivos ya puestos en México. Si se adquiriesen los componentes directamente en Estados Unidos el costo se reduciría a la tercera parte. Además el sistema se desarrolló dentro de los tiempos establecidos con anterioridad con la compañía solicitante del sistema.

El tiempo de vida que se planteó para el proyecto es de 10 años, todos los componentes que se emplearon en la construcción cuentan con vidas útiles superiores a los 30 años, al transcurrir este tiempo quizás la tecnología empleada sea ya obsoleta, o bien los protocolos empleados lo sean o sufran de modificaciones, sin embargo, el tiempo inicial que se plantea para la vida útil del proyecto puede alcanzarse sin problemas.

Por otro lado el sistema es completamente seguro para el usuario, ya que el mismo no representa ningún peligro, puesto que maneja como máximo 3 Volts y corrientes del orden de los micro amperes, llegando a un máximo de 15 mili amperes al momento de transmitir información en el protocolo IrDA; además de que su construcción no permite que el usuario acceda a los circuitos que componen el sistema.

Los resultados que se han obtenido del sistema nos permiten afirmar que se trata de un sistema confiable, y de uso simple. El haber desarrollado un producto para una empresa permite conocer la vinculación que debe haber con la empresa y darse cuenta que se puede diseñar y construir productos competitivos con tecnología propia.

V.3. Recomendaciones

Cuando se termina el desarrollo de cualquier prototipo siempre se encuentra uno con la sensación de que pueden mejorarse o bien optimizarse tanto el *hardware* como el *software* y lograr un mejor desempeño del sistema. En el caso del sistema de medición de nivel de agua no es la excepción, y pueden realizarse mejoras para optimizar el desempeño. A continuación se muestran algunas sugerencias que podrían llevarse a cabo tanto en el *hardware* como el *software* del equipo.

En cuanto al *hardware*, la comunicación IrDA se hace como ya se mencionó a través de un adaptador RS232C-IrDA, el cual se conecta a cualquier puerto serie libre de una computadora personal. Si bien este puerto prácticamente no ha cambiado desde que IBM lo presentó con la primera computadora personal en 1981, tiende a aparecer menos en las computadoras personales de hoy en día, e incluso algunas computadoras portátiles ya ni siquiera lo incluyen dentro de sus periféricos. Por otro lado los puertos de comunicación USB se hacen más comunes en cualquier

equipo de cómputo reciente. Las computadoras de hoy en día cuentan con por lo menos cuatro puertos USB que permiten conectar dispositivos periféricos a ella. Por esta razón una recomendación sería el adaptar la comunicación IrDA a un puerto USB y diseñar un adaptador USB-IrDA con el objetivo de hacer más flexible el empleo del adaptador de comunicación IrDA, y de esta forma extender la versatilidad del sistema.

Otra recomendación sería el establecer el protocolo de comunicación completo IrDA. El sistema se comunica con el nivel más básico del protocolo, que corresponde al nivel físico, lo cual le permite una comunicación perfecta con la interfaz IrDA desarrollada, sin embargo, no le es posible comunicarse directamente a un equipo que posea un puerto infrarrojo con protocolo IrDA (Como podría ser una *laptop* o un PDA). Para lograr que el equipo logre esta comunicación es necesario programar las rutinas que corresponden los niveles de protocolo y de aplicaciones. Si lleva a cabo esta acción el equipo será aun más versátil.

En cuanto al *software* de comunicación con la computadora personal, el programa se comunica y adquiere los datos de forma eficiente, pero para generar la gráfica de los datos es necesario que el usuario la genere en Excel, es decir no se genera de forma automática. Sería una buena práctica que el mismo programa generase la gráfica con los datos adquiridos, ya que de esta manera se evitarían errores en la manipulación de los datos al tratar de obtener la gráfica de los mismos. Esta gráfica puede llevarse a cabo en Excel, o bien en una pantalla del programa sin la necesidad de abrir Excel, y si este último es el caso deberá contar con una opción de impresión de la misma.

BIBLIOGRAFÍA

LIBROS

- Balcells, J., et al. *Interferencias electromagnéticas en circuitos electrónicos*, México, Alfaomega, 1992.
- Boylestad, Robert L. *Electrónica: Teoría de circuitos*, Sexta edición, México, Prentice Hall, 1997.
- Ceballos, Francisco J. *Enciclopedia de Microsoft® Visual Basic 4*, Alfaomega, 1997.
- Collazo, Javier. *Diccionario enciclopédico de términos técnicos*, McGraw-Hill, 1981.
- González, Alfonso. *Programación de bases de datos con Visual Basic*, Alfaomega, 1997.
- Mandado, Enrique. *Sistemas electrónico digitales* 7ª edición, México, ALfaomega, 1991.
- Predko, Michael. *Handbook of microcontrollers*, USA, McGraw-Hill, 1999.
- Predko, Michael. *Programming and customizing PICmicro microcontrollers*, Second edition, USA, McGraw-Hill, 2002
- Rojas, A. *Ensamblador básico*, Colombia, Alfaomega, 1995.
- Sánchez San Román, Fco. Javier. *Hidrología Superficial*.
- Tocci, Ronald J. *Microprocessors and microcomputers / Hardware and software*, Fifth edition, USA, Prentice Hall, 2000.

-
- Wiatrowski, Claude. *Circuitos lógicos y sistemas de microcomputadoras*, México, LIMUSA, 1994.
 - Wolf, Stanley. *Guía para mediciones electrónicas y prácticas de laboratorio*, Segunda edición, Prentice Hall, México, 1992.

MANUALES

- AVR Risc Microcontroller, ATMEL Corporation, August 1999.
- Liquid Crystal Display catalog 1996, AND, Purdy Electronics Corporation.
- Microcontroller Data Book, AT89 Series, ATMEL Corporation, December 1997.
- National Analog and Interface Products Data Book, National Semiconductor, 2002.
- Nonvolatile data memory, ATMEL Corporation, December 1998.

ARTICULOS EN REVISTAS

- Anderson, Tom. *Selecting position transducers*, CIRCUIT CELLAR #94, May 1998, p. 34-38.
- Bachiochi, Jeff. *Sacrifice for the good of the circuit*, CIRCUIT CELLAR #60, July 1995, p. 82-85.
- Castaño Huelgos, J. Andrés. *Microcontroladores PIC18XXX*, Electrónica y computadores # 61, p. 29-33.
- Duque, Edison. *Microcontroladores Motorola*, Electrónica y computadores # 44, p. 29-31.
- *Infrared data transmission*, ELEKTOR ELECTRONICS, April 1996, p. 22-25.
- Krempelsauer, E. *Battery technology today and tomorrow*. ELEKTOR ELECTRONICS, May 2000, p 32-37.
- Kurkoski, Brian. *Design embedded systems for low power*, CIRCUIT CELLAR #95, June 1998, p 26-32.
- Miller, Brian. *My favorite family of micros*, CIRCUIT CELLAR # 34, August 2001, p 34-40.

- Ramachandran, Hari. *IrDA Technology, Part 1: An overview*, CIRCUIT CELLAR #111 October 1999. p. 60-64.
- Ramachandran, Hari. *IrDA Technology, Part 2: Protocol Layers*, CIRCUIT CELLAR #112 November 1999. p. 60-65.
- Ramirez, Daniel. *Optimize your PIC*, CIRCUIT CELLAR # 133, August 2001, p. 46-51.
- *Super Capacitors*. ELECTRONICS WORLD, November 2000, p. 842-845.
- Walraven, K. *Working with surface mount devices*. ELEKTOR ELECTRONICS, May 2000, p 76-78.

APÉNDICE A

GLOSARIO

Aforo: Medición del caudal de un río o corriente.

Break: En comunicaciones SDI-12, un *break* es un espacio continuo sobre la línea de datos de por lo menos 12 milisegundos.

Bus: Grupo de cables usados como una conexión común conectando todas las entradas y salidas de algunos registros de tal modo que los datos pueden ser fácilmente transferidos de cualquier registro a otro usando varias señales de control.

Byte: Término especial empleado para referirse a una palabra de 8 bits.

Cauce: El cauce natural de una corriente continua o discontinua es el terreno que cubren las aguas cuando se producen las crecidas máximas ordinarias.

Caudal: Volumen de agua que pasa a través de una sección transversal del río por unidad de tiempo.

Estación limnigráfica o fluviográfica: Estación para la determinación de caudales por medio de registro gráfico continuo de los niveles de agua.

Estación limnimétrica o fluviométrica: Estación para la determinación de caudales por medio de lecturas periódicas sobre una regla graduada llevadas a cabo por un observador. La frecuencia de las lecturas es de dos veces por día.

Estación hidrométrica: Estación en la cual se obtienen datos del agua, en los ríos, lagos y embalses, de uno o varios de los elementos siguientes: niveles, flujo de las corrientes, transporte y depósito de sedimentos y propiedades físicas, químicas y bacteriológicas del agua.

Estación hidrométrica electrónica: Estación en la cual se obtienen mediciones de niveles del agua, en los ríos, lagos y embalses, de manera continua, utilizando equipo electrónico.

FIR: Velocidad de transmisión de 4 Mbps empleada en comunicaciones IrDA.

Hidrograma: Gráfica que muestra la variación del nivel, caudal, velocidad o de otras características de las corrientes de agua, con respecto al tiempo.

I²C: Protocolo de comunicación serial síncrono que permite a los microcontroladores comunicarse con dispositivos periféricos.

Limnógrafo: Aparato que registra gráficamente las fluctuaciones de los niveles de agua en forma continua.

Limnómetro: Regla graduada que se instala en el río para leer las fluctuaciones de los niveles de agua.

MIPS: Millones de instrucciones por segundo.

MIR: Velocidad de transmisión de 1,152 Mbps empleada en comunicaciones IrDA.

Resonador cerámico: Dispositivo electrónico usado para proveer señales de tiempo a un microcontrolador. Es más robusto que un cristal pero con una precisión de frecuencia más pobre.

RISC: Computadora con conjunto de instrucciones reducido (por sus siglas en inglés).

SIR: Infrarrojo serial (por sus siglas en inglés). En comunicaciones IrDA las transmisiones SIR son aquellas en que la velocidad de comunicación es inferior a 115.2 kbps.

APÉNDICE B

MANEJO DE COMPONENTES DE MONTAJE SUPERFICIAL

Manejo de componentes de montaje superficial

Los componentes que conforman el sistema de medición de nivel de agua son en un 90% componentes de montaje superficial. Esta característica exige un tratamiento especial de cada una de las partes al momento de soldarlas en la tarjeta de circuito impreso. Por ello es importante hacer mención del manejo de los componentes de montaje superficial.

Para poder soldar componentes de montaje superficial existen en el mercado módulos con herramientas específicas para hacerlo, desafortunadamente la mayoría de estos módulos son de un precio muy elevado.

Una solución más viable para aquellos que desarrollan prototipos, es el empleo de un cautín con una punta delgada, o en su defecto adaptar uno con un tramo de cable de cobre en la punta como se muestra en la figura B1. Adicionalmente se requiere de unas pinzas con una punta pequeña, soldadura de preferencia con resina integrada y algo de pasta para soldar. En el manejo de componentes de montaje superficial también es de gran ayuda una lámpara con una lente de aumento.

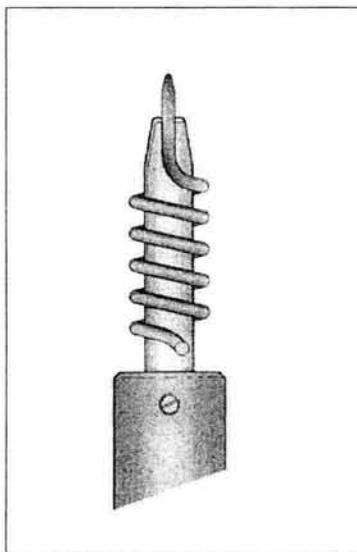


Figura B1. Adaptación del cautín para soldado de componentes de montaje superficial.

En las producciones comerciales de tarjetas de circuito impreso de montaje superficial, una pasta es aplicada en las terminales de la tarjeta, y muchas veces un poco de pegamento es colocado en el espacio entre las terminales de los componentes y las terminales del circuito impreso. Una máquina coloca entonces los componentes de montaje superficial, los cuales son sujetados en su lugar por la pasta y el pegamento. La tarjeta de circuito impreso es entonces completamente precalentada y se hace pasar entonces a través de un horno por algunos segundos para el soldado. Las partículas de soldadura en la pasta se derriten y unen las superficies de contacto de los componentes con las terminales de cobre de la tarjeta de circuito impreso. La acción capilar causa que la soldadura rellene los pequeños huecos. Las terminales de conexión de la tarjeta de circuito impreso son generalmente tan grandes como las superficies de contacto de los componentes, como muestra la figura B2. Esto ayuda a que los componentes se coloquen correctamente en su lugar, aún cuando no se usa pegamento.

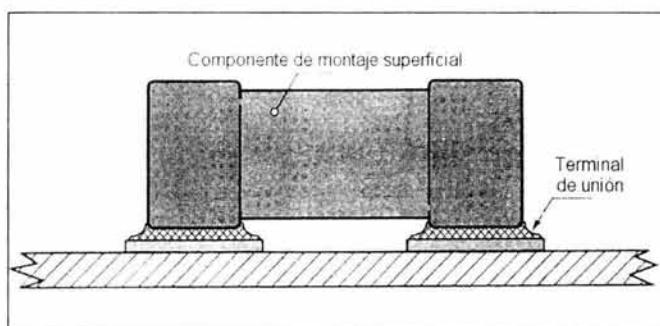


Figura B2. Superficies de contacto en una producción comercial.

Sin embargo, para realizar el soldado de los componentes manualmente es mejor que las terminales de conexión de la tarjeta sean un poco más grandes que las superficies de contacto de los componentes, de tal forma que la punta del cautín pueda hacer contacto en ambos, como se muestra en la figura B3. Esta consideración se tomó en cuenta en el diseño de las tarjetas de circuito impreso del sistema.

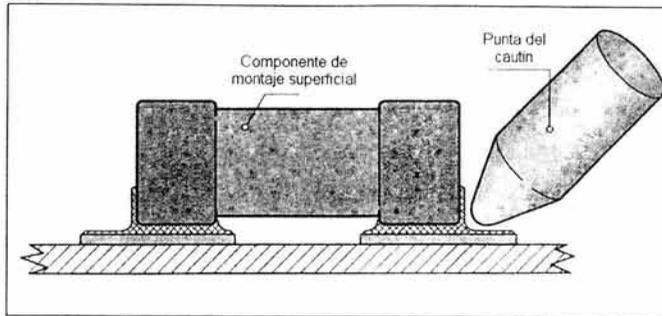


Figura B3. Adecuación de las superficies de contacto.

Los componentes con sólo unos cuantos contactos, como resistencias, capacitores, y transistores, son los más fáciles de soldar. El procedimiento que se usa para soldar este tipo de componentes es el siguiente:

- Primero se coloca un poco de soldadura en las terminales de la tarjeta de circuito impreso.
- Después se toma el componente con las pinzas y se coloca en la posición correcta sobre la tarjeta de circuito impreso.
- Se calienta una de las conexiones con la punta del cautín hasta que la soldadura se derrita y fluya. En este momento no importa si la unión no queda muy bien hecha ya que posteriormente puede ser corregida. Este paso es para sujetar el componente.
- Verificar que el componente se encuentre correctamente colocado.
- Con la punta del cautín en una mano, y con un poco de soldadura en la otra, se procede al soldado de las otras terminales del componente.
- Si la primera conexión no fue buena, se deberá remover tanta soldadura como sea posible con una cinta para desoldar, y entonces volver a soldar la unión.

Soldar circuitos integrados requiere de un poco más de destreza, por la simple razón de que poseen varias terminales. Estas terminales se encuentran por lo general a $1/20$ o $1/30$ de pulgada de separación una de otra, lo cual desde luego implica que están muy cercanas. Sin embargo, en principio soldar circuitos integrados se realiza de la misma forma en que se soldan componentes con sólo dos o tres terminales.

El procedimiento es el siguiente:

- Cuidadosamente se coloca un poco de soldadura sobre todas las terminales de conexión del integrado en el impreso, asegurándose de que no existan cortos entre las terminales por posibles puentes creados por la soldadura.
- Colocar el componente en la posición correcta sobre la tarjeta de circuito impreso.
- Soldar dos terminales en lados opuestos del circuito integrado.
- Verificar que el circuito integrado se encuentre correctamente posicionado.
- Ahora se soldan las demás terminales. Con terminales muy cercanas es inevitable que algunas se conecten accidentalmente con puentes creados por la soldadura, como se observa en la figura B4. (en el siguiente paso se verá como remover estos puentes no deseados). Se debe detener el soldado ocasionalmente para evitar un sobre calentamiento del circuito integrado.
- El exceso de soldadura entra las terminales se debe remover usando una malla desoldadora de cobre. Aquí nuevamente, hay que detenerse ocasionalmente para evitar un sobre calentamiento del circuito integrado.
- Se debe inspeccionar cuidadosamente el trabajo. Si es necesario usar un multímetro para verificar cortos no intencionales entre las terminales.

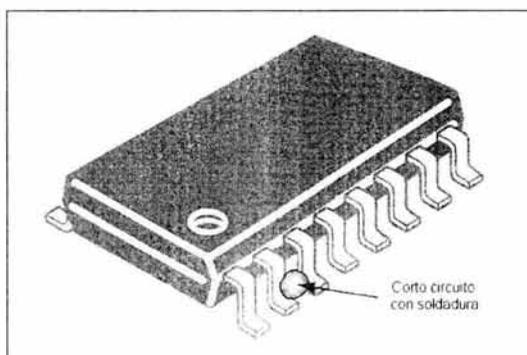


Figura B4. Corto circuito no intencional producido por la soldadura.

Siendo cuidadoso en el manejo y soldado de los componentes de montaje superficial, permite trabajar con ellos de una manera simple y aprovechar los beneficios de trabajar con ellos, como lo es la reducción en el tamaño físico de la tarjeta de circuito impreso y en algunos componentes la reducción en el consumo de la potencia.

APÉNDICE C

FOTOGRAFIAS DEL PROTOTIPO

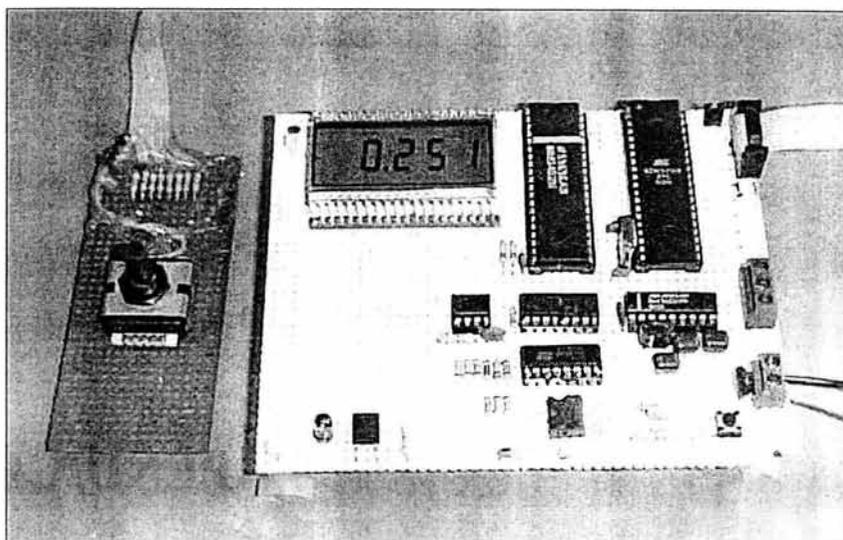


Figura C1. Primer prototipo construido, versión de 5 Volts.

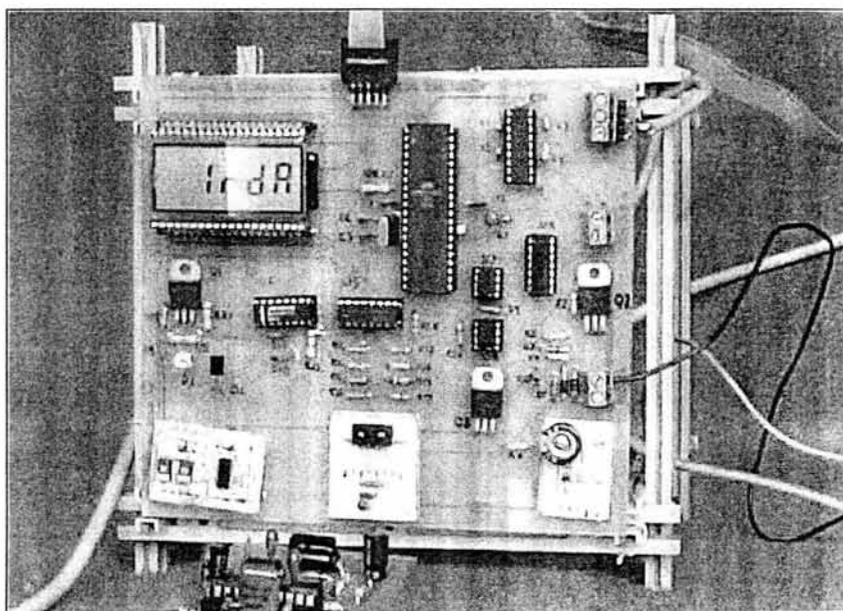


Figura C2. Segundo prototipo construido, versión de 3 Volts.

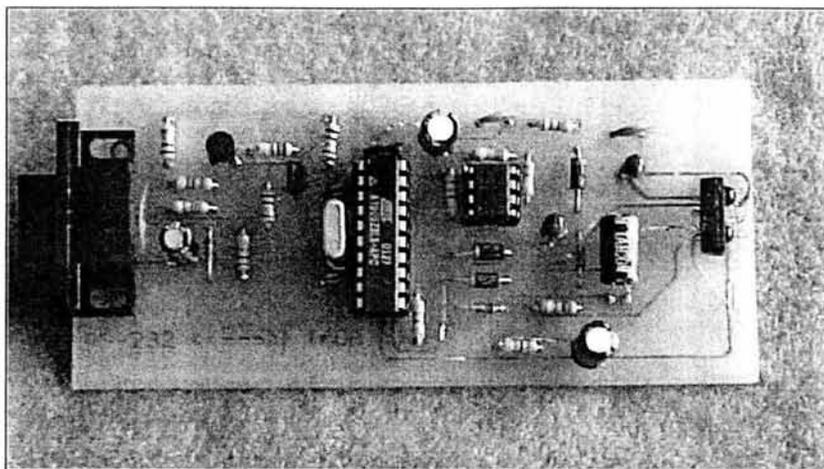


Figura C3. Primer prototipo de la interfaz IrDA.

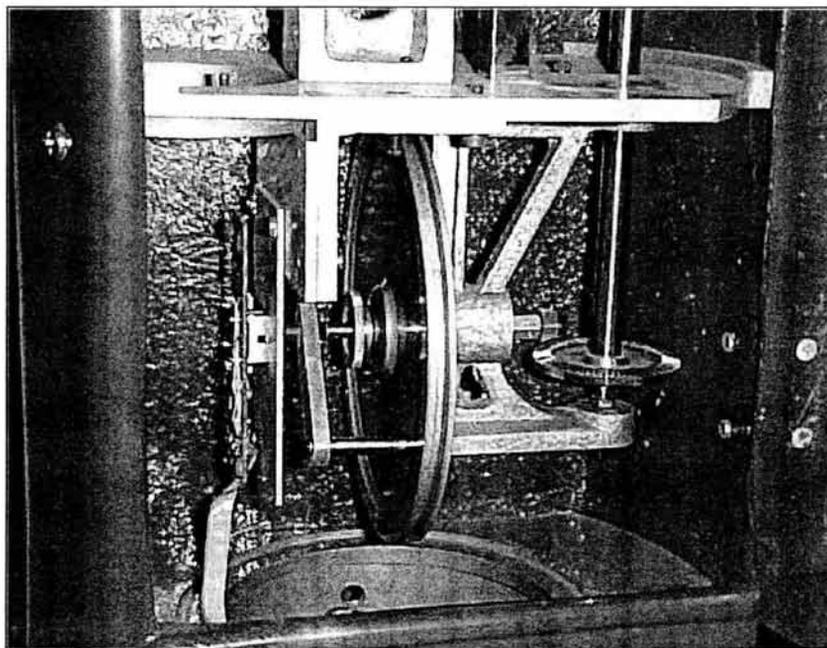


Figura C4. Codificador angular acoplado a la polea.