



UNIVERSIDAD NACIONAL AUTÓNOMA  
DE MÉXICO

FACULTAD DE INGENIERÍA

EL CONVERTIDOR DE CUK, UN ESQUEMA ÓPTIMO DE  
CONVERSIÓN DE ENERGÍA DE C.D. A C.D.

TESIS PROFESIONAL

QUE PARA OBTENER EL TÍTULO DE  
INGENIERO MECÁNICO ELECTRICISTA  
(ÁREA ELÉCTRICA Y ELECTRÓNICA)

P R E S E N T A  
JOSÉ LUIS QUINTANA LUGO

DIRECTORES DE TESIS:

DR. JOSÉ S. COHEN SAK  
† M.C. LUIS MARCIAL HERNÁNDEZ ORTEGA



CIUDAD UNIVERSITARIA

MÉXICO, D.F., 2000

281507

71



Universidad Nacional  
Autónoma de México



**UNAM – Dirección General de Bibliotecas**  
**Tesis Digitales**  
**Restricciones de uso**

**DERECHOS RESERVADOS ©**  
**PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

**Agradecimientos:**

A la *Universidad Nacional Autónoma de México*, por haberme brindado la oportunidad de educarme y de adquirir una formación profesional.

A todos y cada uno de los profesores de la *Facultad de Ingeniería*, por sus conocimientos y experiencias compartidas.

A la empresa *Magnetics @ A division of Spang and Company*, por el material y la información proporcionada para el desarrollo de este trabajo.

Al *M.C. Luis Marcial Hernández Ortega*, por haberme dado la oportunidad de desarrollar este tema de tesis. Así mismo, por su valiosa dirección y asesoría, pero sobre todo, por lo mucho aprendido de su persona.

Al *Dr. José S. Cohen Sak*, por haber retomado este trabajo y por haberle dado el enfoque adecuado para que éste pudiese ser concluido.

A mis *Padres*, porque gracias a su esfuerzo y dedicación en su trabajo, hoy estoy donde me encuentro. Por su apoyo incondicional, cuidado, consejo y comprensión en todo momento.

A mis hermanos *Francisco, Jesús, Noé y Marcelo*; a *Toña, Christian, Karen e Itzel*, por hacerme sentir su apoyo y compañía siempre.

A todos mis amigos y familiares, por hacerme sentir su apoyo en todo momento.

A ti *Amor*, por estar siempre conmigo en el momento preciso, para aconsejarme, alentarme o consolarme. Gracias *Mar* por ser mi soporte y mi más grande motivo.

Finalmente, agradezco a *Dios* por permitirme ir logrando, poco a poco, cada uno de mis sueños.

## INDICE

INTRODUCCIÓN .....	1
<b>CAPÍTULO I ANTECEDENTES TEÓRICOS</b>	
1.1 Convertidores de Corriente Directa a Corriente Directa (CD-CD) .....	6
1.1.1 Clasificación de los convertidores CD-CD .....	6
-Convertidor de un solo cuadrante .....	6
-Convertidor de dos cuadrantes .....	7
-Convertidor de cuatro cuadrantes .....	7
1.1.2 Conversión de energía en modo lineal .....	8
1.1.3 Conversión de energía en modo conmutado .....	9
1.1.4 Principio de reducción de tensión en un convertidor conmutado... ..	11
1.1.5 Principio de elevación de tensión en un convertidor conmutado ... ..	12
1.2 Esquemas de conversión de CD-CD en modo conmutado .....	14
1.2.1 Esquema "reductor de tensión" ("Buck Converter") .....	15
1.2.2 Esquema "elevador de tensión" ("Boost Converter") .....	21
1.2.3 Esquema "reductor-elevador" ("Buck-Boost Converter") .....	26
1.2.4 El convertidor de Cuk .....	30
1.2.5 Modo de conducción discontinua en convertidores CD-CD en modo conmutado .....	37
1.2.6 Efectos no ideales en el desempeño de los convertidores CD-CD.....	39
-Efecto de no idealidades en la eficiencia del convertidor.....	39
-Pérdidas por conmutación .....	41
-Resistencia e Inductancia equivalente serie (ESR y ESL) en un capacitor .....	42
-Pérdidas por cobre en transformadores de aislamiento .....	43
1.3 El convertidor de Cuk y el concepto de Magnetismo Integrado .....	45
1.3.1 Transformador de aislamiento en el convertidor de Cuk .....	46
1.3.2 Acoplamiento de Inductores en el convertidor de Cuk .....	47
-Bobinas magnéticamente acopladas .....	48
-Reducción balanceada del rizo de corriente .....	52
-Reducción desbalanceada del rizo de corriente .....	53
1.3.3 Convertidor de Cuk con supresión de rizo tanto a la entrada como a la salida del convertidor .....	55
1.3.4 Evolución esquemática del convertidor de Cuk .....	61
1.4 Control de fuentes de alimentación en modo conmutado .....	62
1.4.1 Estabilización del lazo de control en reguladores conmutados ....	64
-Mecanismo de oscilación en reguladores conmutados .....	64

---

-Criterio de estabilidad de un regulador conmutado .....	65
-Características de Ganancia en Amplitud y fase contra frecuencia de la etapa de filtrado .....	67
-Características de Ganancia en Amplitud y fase contra frecuencia del Amplificador de Error .....	69
-Estabilidad condicional en reguladores conmutados .....	74
<b>CAPÍTULO II PROPUESTA DE SOLUCIÓN .....</b>	<b>77</b>
<b>CAPÍTULO III DISEÑO DE LA SOLUCIÓN PROPUESTA</b>	
<b>3.1 Convertidor de Cuk y convertidor “reductor-elevador” .....</b>	<b>85</b>
<b>3.2 Convertidor de Cuk en su versión más simple .....</b>	<b>90</b>
<b>3.3 Convertidor de Cuk con acoplamiento de inductores .....</b>	<b>96</b>
<b>3.4 Convertidor de Cuk con transformador de aislamiento .....</b>	<b>97</b>
<b>3.5 Convertidor de Cuk bidireccional con transformador de aislamiento ...</b>	<b>106</b>
<b>3.6 Regulador conmutado basado en la topología de Cuk .....</b>	<b>111</b>
<b>3.7 Convertidor de Cuk con supresión de rizo de corriente, tanto a la entrada como a la salida del convertidor .....</b>	<b>118</b>
<b>CAPÍTULO IV RESULTADOS Y CONCLUSIONES</b>	
<b>4.1 Resultados .....</b>	<b>120</b>
<b>4.2 Conclusiones .....</b>	<b>139</b>
<b>APÉNDICE A: Equipo de pruebas de laboratorio</b>	
<b>APÉNDICE B: Factores de conversión y tablas de conductores eléctricos</b>	
<b>APÉNDICE C: Hojas de especificaciones de datos de los componentes electrónicos empleados</b>	
<b>APÉNDICE D: Referencias bibliográficas</b>	

# Introducción

Existen dos formas de entregar potencia eléctrica controlable a una carga a partir de una fuente de corriente directa (C.D.): la conversión de energía *en modo lineal* y la conversión de energía *en modo conmutado*. El rendimiento que se obtiene al operar convertidores *en modo lineal* es muy bajo (de 30 a 60% de eficiencia), esto se debe a que éstos emplean un elemento lineal, o "disipativo", para conseguir dicha conversión. Por el contrario, los convertidores *en modo conmutado* son más eficientes (80 a 90 %), es por esta razón que éstos son preferidos para aplicaciones de conversión de energía. En este sentido, es común pensar que los convertidores "buck" ("reductor"), "boost" ("elevador") y "buck-boost" ("reductor- elevador") son las topologías o esquemas de conversión en modo conmutado más simples que se pueden emplear para la obtención de conversión de corriente directa a corriente directa. Sin embargo, no obstante presentar una estructura muy sencilla, éstos presentan también características "no deseables", tal como la presencia de corrientes "pulsantes" (no continuas), ya sea a la entrada del convertidor, a la salida, o bien, en ambos puertos. Esta característica en específico puede conducir a problemas muy severos de generación de *interferencia electromagnética (EMI)*, la cual es producida por dichos cambios tan abruptos en la corriente.

Por otra parte, una de las labores de la Investigación en el campo de la *Electrónica de Potencia* está orientada hacia el descubrimiento, análisis, desarrollo y aplicación de nuevos esquemas de conversión de energía, encaminados siempre a mejorar el desempeño de los esquemas tradicionales o existentes. Esta labor es de vital importancia para el nacimiento y desarrollo de nuevas tecnologías. Tomando lo anterior en consideración, el presente trabajo toma como base parte de las teorías desarrolladas por los investigadores *Slobodan Cuk* y *R.D. Middlebrook*, acerca de un esquema óptimo de conversión de corriente directa a corriente directa (C.D.-C.D.), conocido con el nombre de "*Convertidor de Cuk*" [7].

El *convertidor de Cuk*, al igual que el convertidor "reductor-elevador" ("buck-boost"), es capaz de elevar o reducir la tensión de salida del convertidor. De igual manera, éste invierte la polaridad de la tensión de alimentación. Sin embargo, no obstante cumplir exactamente la misma función de conversión que el convertidor "reductor-elevador", el *convertidor de Cuk* no presenta las características no deseables de éste.

Un convertidor "reductor-elevador" ("buck-boost") se puede concebir como la conexión en cascada de un convertidor "reductor", seguido por un convertidor "elevador", en este orden. De aquí que se le haya nombrado convertidor "reductor-elevador" [7]. Y es debido a este orden también, que dicho convertidor arrastra las características no deseables que presentan los convertidores que lo componen. Por una parte, a la entrada, la presencia de corriente pulsante (característica proporcionada por el convertidor "reductor"), y por la otra, a la salida, también nos encontramos con corriente no continua (característica proporcionada por el convertidor "elevador"); esto, por supuesto, genera problemas severos de *interferencia electromagnética (EMI)*, como ya sabemos. Además de esto, el convertidor "reductor-elevador" presenta otra característica no deseable: la necesidad de una electrónica especial para la excitación del interruptor. Dado que dicho interruptor no se encuentra referido a tierra, este requiere de una señal de excitación "flotante". A este respecto, el *convertidor de Cuk* no presenta ninguna de las características no deseables, antes citadas, por el contrario, éste reúne únicamente las

características deseables de los esquemas básicos (“reductor” y “elevador”), esto es, corrientes no pulsantes ni a la entrada ni a la salida, y lo más importante, éste sigue manteniendo una estructura muy simple. Es importante decir que en un *convertidor de Cuk*, su interruptor sí se encuentra referido a tierra, por lo que no requiere de ningún tipo de electrónica especial para excitarlo.

Una de las características más importantes del *convertidor de Cuk* es el hecho de que éste es un esquema de conversión que se basa en un principio de transferencia de energía capacitiva, a diferencia de los esquemas convencionales (“reductor”, “elevador” y “reductor-elevador”), los cuales toman como base un principio de transferencia de energía puramente inductivo. Esto es, el encargado de administrar el flujo de energía entre la fuente de alimentación y la carga en el *convertidor de Cuk* es un *capacitor*, mientras que los esquemas convencionales destinan esta tarea a un *inductor*. Esta característica innovadora le ofrece una ventaja importante al *convertidor de Cuk* sobre los esquemas convencionales, ya que bajo las condiciones de tecnología existentes en materia de componentes eléctricos, el almacenamiento de energía (en forma de campo eléctrico) que presenta un *capacitor*, tiene mayor capacidad de almacenamiento de energía por unidad de área y peso, que la capacidad de almacenamiento de energía (en forma de campo magnético) que presenta un *inductor* [7]. Esta sola característica hace que el tamaño y el peso de los componentes que almacenan energía (*capacitores* e *inductores*) en un *convertidor de Cuk* sea menor que el correspondiente a un convertidor “reductor-elevador”. Sobra decir que esta característica se puede volver de primordial importancia en ciertas aplicaciones (aplicaciones aeroespaciales, por ejemplo).

Además de lo anterior, el *convertidor de Cuk* presenta otras características que lo hacen superior en rendimiento a su contraparte (convertidor “reductor-elevador”), como lo son: una mejor eficiencia ( $\eta$ ) y un rizo de tensión menor en la salida del convertidor [7] [8].

En otro orden de ideas, el *convertidor de Cuk* se puede considerar como una aproximación de lo que sería un transformador de corriente directa a corriente directa, ya que éste provee de transformación de tensión y manejo de corrientes continuas, tanto a la entrada como a la salida, esto es, se trata básicamente de rizados de corriente montados sobre un nivel de C.D.. No obstante, es precisamente este rizado en la corriente, lo que hace de este convertidor solamente una aproximación del transformador de C.D.-C.D. ideal, mostrado en la figura 1.

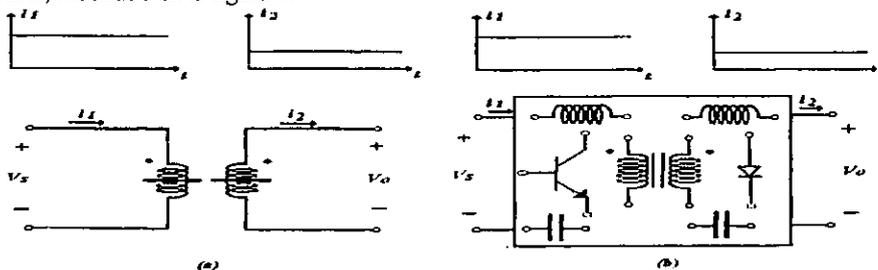


Figura 1. El transformador de corriente C.D. a C.D. ideal (a) ha motivado la búsqueda de nuevos esquemas de conversión que agrupen el menor número de componentes en una topología óptima que realice la misma función (b).

Esta búsqueda por encontrar nuevos esquemas de conversión más eficientes que sintetizaran la función que realiza un transformador de C.D.-C.D. ideal, con formas de onda de corriente constante, como se observa en la figura, empleando el menor número de interruptores electrónicos, así como de elementos capaces de almacenar energía, para aumentar la eficiencia, fue lo que motivó a los investigadores *Cuk* y *Middlebrook* a continuar sus investigaciones en torno al *convertidor de Cuk* [8].

Después de analizar el convertidor en forma más minuciosa, dichos autores encontraron cierta proporcionalidad en las formas de onda de tensión de los inductores de que consta éste. Dicho descubrimiento hizo pensar en la aplicación de la técnica de acoplamiento de inductores, a fin de reducir el rizo de corriente en los mismos. Apoyados en un modelo eléctrico equivalente de C.A. de dicho acoplamiento, encontraron que es posible disminuir e inclusive eliminar el rizo de corriente en su totalidad. Es entonces que crean el concepto de *Magnetismo Integrado*, el cual consiste en integrar, siempre que sea posible, en una sola estructura, a todos los elementos magnéticos de que conste el esquema de conversión, ya sean inductores y/o transformadores. Es de esta manera como el *convertidor de Cuk* evolucionó en un convertidor capaz de emular el funcionamiento del transformador de corriente directa a corriente directa mostrado en la figura 1, ya que éste provee de transformación de tensión al circuito, y además maneja corrientes constantes, tal como se observa en la figura. No obstante esta evolución, es importante decir que el convertidor resultante sigue manteniendo las características “benévolas” que ofrece el *convertidor de Cuk* en su versión original.

De esta forma, el propósito de este tema de tesis consiste en integrar la investigación desarrollada por los autores antes citados, en el campo de los convertidores de corriente directa a corriente directa (C.D.-C.D.), así como el de corroborar experimentalmente las características “benévolas” (antes expuestas) del *convertidor de Cuk*. En este sentido, se realiza un análisis comparativo del desempeño de ambos convertidores, en donde se evalúen las características representativas de cada uno de ellos, como lo son: eficiencia, formas de onda, rizos de tensión y corriente, tamaño y peso de los componentes, etc.; para determinar si efectivamente, el *convertidor de Cuk* representa una alternativa más viable que la que representa el convertidor “reductor-elevador”, el cual, por mucho tiempo, ha sido elegido como la manera más simple y efectiva de conseguir elevación y/o reducción de tensión de corriente directa.

Adicionalmente a lo anterior, el presente trabajo ahonda experimentalmente en los convertidores en los que fue evolucionando el *convertidor de Cuk*, como lo son el *convertidor de Cuk* de dos cuadrantes (bidireccional) y el *convertidor de Cuk* con transformador de aislamiento, hasta la realización física del convertidor de C.D.-C.D. con ausencia de rizo que emula al transformador C.D.-C.D. ideal de la figura 1.

Considerando lo anterior, a continuación se definen los objetivos y alcances que se persiguen con el desarrollo del presente tema de tesis:

- a) Verificar experimentalmente las características del *convertidor de Cuk*, así como las del convertidor "reductor-elevador" ("buck-boost"), a fin realizar un análisis comparativo de ambos, en donde se evalúen parámetros importantes como lo son: eficiencia, generación de interferencia electromagnética (EMI), rizo de tensión de salida, tamaño y peso de los componentes empleados, entre otros.
- b) Observar experimentalmente la evolución del *convertidor de Cuk*, hasta llegar a la realización física del convertidor de C.D. a C.D con ausencia de rizo de corriente que emula al transformador C.D.-C.D. ideal antes referido.
- c) Aportar nuevos elementos para el desarrollo de futuros trabajos en el campo de la *Electrónica de Potencia*, específicamente en el área de los convertidores de corriente directa a corriente directa (C.D.-C.D.).

En cuanto a la organización de la tesis, a continuación se presenta un bosquejo de su estructura. La tesis está dividida en cuatro capítulos. El primero de ellos, titulado "Antecedentes teóricos", tiene como finalidad presentar todo el conocimiento teórico, en el cual se sustenta este trabajo. En este capítulo se aborda el tema de los convertidores CD-CD en modo conmutado convencionales más simples ("Buck", "Boost" y "Buck-Boost"), así como del *convertidor de Cuk* y su relación con el concepto de "Magnetismo Integrado", propuesto por los autores antes citados.

El capítulo segundo se ha titulado "propuesta de solución", y como su nombre lo sugiere, está destinado a explicar detalladamente la propuesta mediante la cual se pretende conseguir el objetivo planteado. En este capítulo se detalla también la secuencia que se pretende llevar a cabo hasta conseguir dicho objetivo.

El capítulo tercero se denomina "diseño de la solución propuesta", y tiene como finalidad mostrar el diseño de los circuitos electrónicos propuestos en el capítulo anterior. Asimismo, se muestra la memoria de cálculo de los diseños presentados.

En el capítulo cuarto se muestran los resultados generados de la etapa de experimentación, derivados de la prueba de los circuitos electrónicos diseñados en el capítulo anterior. De igual manera, se presentan las conclusiones derivadas de todo el trabajo desarrollado.

Por último, se muestran los apéndices, los cuales contemplan aspectos importantes como lo son: factores de conversión, tablas de conductores eléctricos, hojas de especificaciones de datos de los componentes electrónicos empleados, así como las referencias bibliográficas en las que se basa este tema de tesis.

# Capítulo I

## Antecedentes Teóricos

### 1.1 Convertidores de corriente directa a corriente directa (C.D.-C.D.)

Los convertidores de corriente directa a corriente directa (C.D.-C.D.) son circuitos electrónicos de potencia que convierten una tensión de C.D. a otra tensión de C.D. de diferente magnitud. Esta tensión puede ser mayor o menor, e incluso de polaridad opuesta a la polaridad de la tensión a convertir.

Los convertidores C.D.-C.D. encuentran una gran cantidad de aplicaciones en la industria, tales como: fuentes reguladas de tensión de C.D., control de motores de tracción de vehículos eléctricos, control de grúas marinas, en montacargas, así como también en sistemas con freno regenerativo de motores de corriente directa (C.D.), lo que representa un ahorro importante de energía en aquellos sistemas de transporte que presentan paradas continuas.

#### 1.1.1 Clasificación de los convertidores de C.D. a C.D.

Existen dos formas de clasificar a los convertidores de C.D.-C.D.. La primera, clasifica a los convertidores de acuerdo a la capacidad que presentan para conducir y manejar ciertas polaridades de corriente y de tensión en la carga. Con base en esto, los convertidores C.D.-C.D. pueden ser de tres tipos:

- a) *Convertidores de un solo cuadrante.*
- b) *Convertidores de dos cuadrantes.*
- c) *Convertidores de cuatro cuadrantes.*

##### *Convertidor de un solo cuadrante*

Este tipo de convertidores solamente es capaz de conducir corriente y de manejar tensiones de una sola polaridad, esto quiere decir que en el circuito, no hay manera de que éste sea capaz de conducir más de una polaridad de corriente, ni manejar más de una polaridad de tensión. Esto se observa en la siguiente figura:

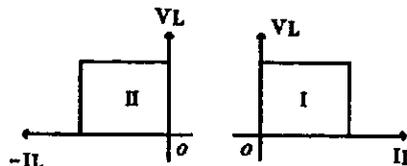


Figura 1.1.1 Convertidor de un solo cuadrante

Como puede verse, la corriente y la tensión en la carga se encuentran operando en un solo cuadrante, ya sea en el primero, o bien en el segundo cuadrante.

*Convertidor de dos cuadrantes*

Un *convertidor de dos cuadrantes* es aquel capaz de conducir corriente eléctrica de ambas polaridades, esto es, positiva y negativa, pero la tensión que maneja es de una sola polaridad, ya sea positiva, o bien negativa, pero no ambas. También, puede ser que maneje las dos polaridades de tensión, pero solamente conducir una polaridad de corriente, tal como se muestra en la siguiente figura:

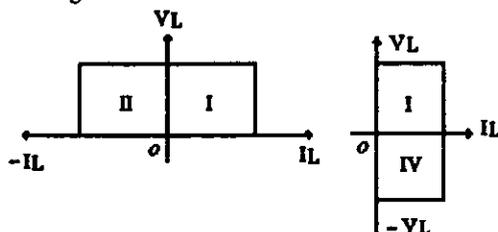


Figura 1.1.2 Convertidor de dos cuadrantes

*Convertidor de cuatro cuadrantes*

Un *convertidor de cuatro cuadrantes* es aquel capaz de conducir y manejar corrientes y tensiones de cualquier polaridad en la carga. Como puede verse (figura 1.1.3), un *convertidor de cuatro cuadrantes* es capaz de trabajar en cualquier cuadrante, es decir, puede manejar cualquier combinación de corriente y tensión en la carga, de aquí que éste pueda ser utilizado para operarlo como un inversor (convertidor de C.D. a C.A., o bien, como un rectificador controlado (Convertidor de C.A. a C.D.).

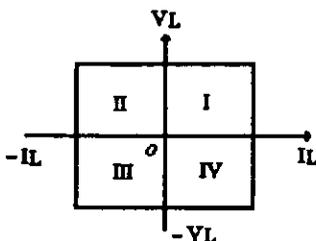


Figura 1.1.3 Convertidor de cuatro cuadrantes

Es importante señalar que un *convertidor de un solo cuadrante* puede convertirse en un *convertidor de dos cuadrantes*, simplemente empleando un *interruptor electrónico* de dos cuadrantes, esto es, un *interruptor electrónico* capaz de conducir corriente tanto positiva como negativa. Una forma sencilla de conseguirlo es conectando un *transistor* y un *diodo*, de la siguiente manera:

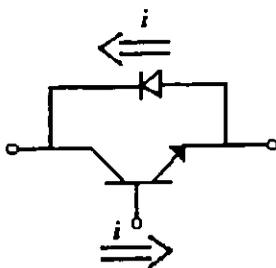


Figura 1.1.4 Interruptor de dos cuadrantes

En caso de que el flujo de corriente sea de izquierda a derecha, el *transistor* es susceptible de permitir el paso de la corriente; por el contrario, si el flujo de corriente es en dirección opuesta, entonces el *diodo* proveerá de una trayectoria para que esta corriente pueda fluir, independientemente de la condición del *transistor*. De igual manera, un *convertidor de cuatro cuadrantes* puede obtenerse a partir de la conexión de dos *convertidores de dos cuadrantes*. Así, un convertidor manejará una polaridad en corriente y tensión, mientras que el otro manejará la otra polaridad.

La segunda forma de clasificar a los convertidores de C.D.-C.D. es tomando en cuenta la forma en cómo éstos operan. Existen dos formas de entregar potencia eléctrica controlable a una carga, de aquí que los convertidores C.D.-C.D. se clasifiquen en:

- (a) *Convertidores de energía en modo lineal*
- (b) *Convertidores de energía en modo conmutado*

Debido al bajo rendimiento que se obtiene al operar *convertidores en modo lineal*, los *convertidores en modo conmutado* son los que se emplean en circuitos de conversión de energía, por lo que se dará mayor énfasis a su funcionamiento.

### 1.1.2 Conversión de energía en modo lineal

La conversión de energía en *modo lineal*, requiere de un *elemento lineal* conectado en serie con el circuito de potencia; éste puede ser un *resistor*, o bien, un *transistor* trabajado en la zona lineal; de tal forma que la corriente de carga total pase a través del *elemento lineal* conectado en serie. En la figura 1.1.5 se observa un circuito convertidor en *modo lineal*. La tensión de salida está dada por:  $V_o = I_L * R_L$

Manipulando la corriente de *base* del transistor, es posible controlar la corriente de carga del circuito, por lo que la tensión de salida puede ser controlada en un intervalo que va desde 0 Volts, hasta la tensión de entrada  $V_s$ . Por medio de un ajuste en la corriente de *base*, con el propósito de compensar posibles variaciones en la tensión de alimentación o en la carga, es posible regular la tensión de salida. A este circuito se le llama *convertidor C.D.-C.D. lineal*, debido a que el *transistor* opera en la *zona lineal*. Trabajando en esta región, el *transistor* opera como una resistencia variable.

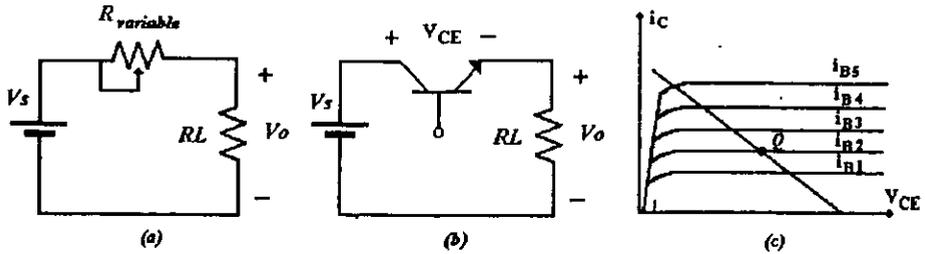


Figura 1.1.5 Convertidor C.D.-C.D. en modo lineal. Convertidor con resistencia variable (a), convertidor con transistor TBJ (b), punto de operación en zona lineal del transistor (c)

A pesar de representar una forma sencilla de convertir una tensión de C.D. a otra tensión menor de C.D., y ser capaz de regular la salida, la baja eficiencia que presenta este tipo de convertidores representa una limitante considerable en aplicaciones de potencia. En el circuito de la figura anterior, la potencia que consume la carga es  $V_o \cdot I_L$ , mientras que la potencia que absorbe el transistor es  $V_{CE} \cdot I_L$ . Así, una buena parte de la energía que proporciona la fuente se pierde en el transistor, y a medida que la diferencia de tensiones entre la entrada y la salida se hace mayor, esta situación se vuelve más crítica. De esta manera, los convertidores en modo lineal, aún considerándolos en forma ideal, son poco eficientes. Los valores típicos de eficiencia de este tipo de convertidores están por debajo del 40 %.

### 1.1.3 Conversión de energía en modo conmutado

Los convertidores C.D.-C.D. en modo conmutado emplean como dispositivo de control un interruptor electrónico, el cual se encuentra, idealmente, ya sea completamente abierto, o bien, completamente cerrado. En la figura 1.1.6 se observa un circuito convertidor en modo conmutado. Como puede observarse, la realización física de este convertidor es idéntica al convertidor lineal visto anteriormente; en ambos casos, el dispositivo de control es un transistor, sólo que para convertidores conmutados el transistor no opera en su región lineal, sino en las zonas de corte y saturación, lo cual le permite al circuito operar en forma más eficiente.

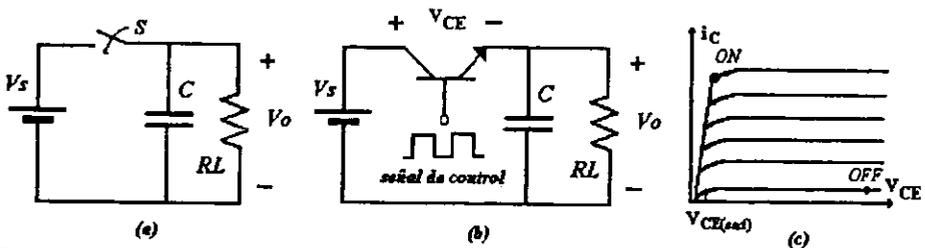


Figura 1.1.6 Convertidor C.D.-C.D. en modo conmutado. Convertidor con interruptor ideal (a), convertidor con transistor TBJ (b), punto de operación en zona de corte (OFF) y saturación (ON) (c)

En el circuito de la figura anterior, asumiendo que el interruptor presenta características ideales, la tensión de salida es igual a la tensión de entrada cuando el interruptor está cerrado, mientras que cuando éste se encuentra abierto, la tensión de salida es igual a cero.

La operación repetitiva de abrir y cerrar el interruptor resulta en una tensión pulsante en la salida del convertidor, cuyo *valor promedio* depende de que tanto tiempo el interruptor permanece cerrado y de que tanto tiempo permanece abierto. De esta forma, al controlar adecuadamente estos tiempos, es posible controlar el *flujo de potencia* de la fuente a la carga en una forma muy eficiente.

Considerando elementos ideales, la eficiencia que presentan los convertidores en *modo conmutado* es del 100%, ya que la potencia absorbida por los interruptores ideales es cero.

Cuando el interruptor está abierto, no existe flujo de corriente a través de éste; cuando el interruptor está cerrado, no existe caída de tensión en el interruptor, por lo que toda la potencia es absorbida por la carga. Además, esta eficiencia se conserva, no importando la cantidad de potencia que se esté manejando.

No obstante, la eficiencia que presentan los convertidores de tipo *conmutado* en la práctica, es algo menor que el 100%, debido principalmente al comportamiento no ideal de los *interruptores electrónicos*. Sin embargo, el uso de los dispositivos semiconductores de potencia, permiten obtener una buena aproximación del caso ideal. Por mostrar un ejemplo, para un *transistor TBJ*, cuando éste está totalmente "*saturado*" (encendido), la caída de tensión a través del dispositivo es baja, del orden de 0.3 a 1.5 Volts. Cuando el *transistor* está en la región de corte (apagado), la corriente de fuga en inversa es tan pequeña que puede ser despreciable, de tal forma que las pérdidas pueden ser también despreciables, a pesar de que la tensión que está bloqueando el *transistor* sea una tensión muy alta. Así, las pérdidas en el interruptor se producen por que la tensión a través del *transistor* cuando éste se encuentra saturado (interruptor cerrado) no es cero, y por que para poder hacer la transición a la zona de corte (interruptor abierto), el *transistor* debe pasar a través de su *zona lineal*. Ver figura 1.1.6(c).

A diferencia de los convertidores en *modo lineal*, la tensión que se observa a la salida de un convertidor en *modo conmutado* se encuentra lejos de ser una tensión de corriente directa (C.D.), de tal forma que en la carga se observan *rizos* de corriente y de tensión. Esta característica puede ser de menor importancia para algunas aplicaciones, sin embargo, para otras podrá resultar crítico. Por tal motivo, con objeto de "suavizar" las formas de onda que se generan a la salida de los *convertidores en modo conmutado*, éstos generalmente emplean filtros paso-bajas formados por *inductores* y *capacitores* (filtros *LC*). De esta forma, se llega a una importante conclusión: *para poder lograr una conversión de energía eficiente se hace necesario la presencia de interruptores electrónicos como sus elementos básicos, así como también se hace necesario el empleo de elementos capaces de almacenar energía, como lo son el inductor y el capacitor, cuya función es la de suavizar las formas de onda, de tal forma que la tensión a la salida del convertidor sea lo más cercano a una tensión de corriente directa (C.D.)*.

1.1.4 Principio de la reducción de tensión en un convertidor conmutado

El circuito de la figura 1.1.7 consta de una fuente de tensión de C.D., un interruptor ideal y una resistencia de carga  $R$ . La realización física del interruptor puede hacerse mediante el uso de alguno de los interruptores electrónicos existentes en el mercado (TBJ, MOSFET, GTO, etc.)

El principio de operación del circuito es el siguiente: cuando el interruptor se encuentra cerrado, la tensión a través de la carga es igual a la tensión de entrada; cuando el interruptor está abierto, la tensión en la carga es igual a cero. La operación repetitiva, a una tasa constante, de este procedimiento da lugar a las formas de onda mostradas en la figura 1.1.7(b).

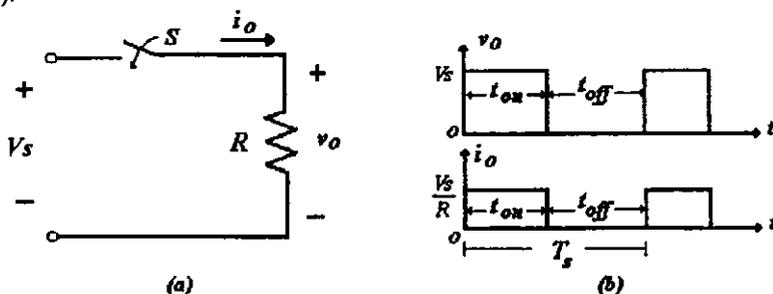


Figura 1.1.7 Principio de reducción de tensión en un convertidor conmutado. Circuito eléctrico (a), formas de onda de tensión y corriente en la salida (b)

Como puede verse, la tensión a través de la carga es una tensión pulsante, cuyo valor promedio está dado por:

$$V_o = \frac{1}{T_s} \int_0^{T_s} v_o(t) dt = \frac{1}{T_s} \left[ \int_0^{t_{on}} V_s dt + \int_{t_{on}}^{T_s} 0 dt \right] = \frac{t_{on}}{T_s} V_s = D V_s$$

$$V_o = D V_s \tag{1.1.1}$$

Donde "ton" es el tiempo de encendido o tiempo en alto de la señal de control,  $T_s$  es el periodo de conmutación del interruptor y  $D$  es el ciclo de trabajo del convertidor, y se define como:

$$D = \frac{t_{on}}{T_s} \tag{1.1.2}$$

Asumiendo componentes ideales, de la ecuación (1.1.1) se observa claramente que la tensión promedio a la salida del convertidor puede ser menor o igual a la tensión de entrada, lográndose así la propiedad reductora de este circuito.

La corriente promedio en la carga está dada por:

$$I_o = \frac{V_o}{R}$$

El valor eficaz (RMS) de tensión en la carga es:

$$V_o(rms) = \sqrt{\frac{1}{T_s} \int_0^{T_s} v_o^2(t) dt} = \sqrt{\frac{1}{T_s} \left[ \int_0^{t_{on}} v_s^2 dt + \int_{t_{on}}^{T_s} 0^2 dt \right]}$$

$$V_o(rms) = \sqrt{v_s^2 \frac{t_{on}}{T_s}} = v_s \sqrt{D} \quad \dots\dots\dots (1.1.3)$$

Dado que los componentes son ideales, la potencia de entrada es igual a la potencia de salida. De la figura 1.1.7(b):

$$P = \frac{1}{T_s} \int_0^{T_s} v_o(t) i_o(t) dt = \frac{1}{T_s} \int_0^{t_{on}} \frac{v_s^2}{R} dt = D \frac{v_s^2}{R} \quad \dots\dots\dots (1.1.4)$$

El flujo de potencia en el circuito 1.1.7 puede controlarse mediante el control del ciclo de trabajo (D), cuyo valor puede variar desde cero hasta la unidad (0 < D < 1).

Existen dos métodos mediante los cuales es posible modificar el ciclo de trabajo del convertidor. El primero se consigue al modificar el tiempo de encendido "ton" del interruptor y manteniendo constante la frecuencia de conmutación "fs"; mientras que otro método consiste en mantener constante, ya sea el tiempo de encendido "ton", o bien el tiempo de apagado "toff", y modificar la frecuencia de conmutación del convertidor "fs".

El primer método (frecuencia constante) se consigue al modificar el ancho del pulso de encendido, por lo que se le conoce con el nombre de control por modulación de ancho de pulso PWM (Pulse Width Modulation).

El segundo método opera a frecuencia variable, por lo que se le conoce con el nombre de control por modulación en frecuencia. Para poder cubrir todo el intervalo de tensión en la salida, la frecuencia de conmutación debe variarse en un amplio intervalo de frecuencias, lo que presenta el inconveniente de que el circuito generará armónicas en forma aleatoria, por lo que el diseño de un filtro que las suprima resultará difícil. La aplicación de este método se restringe a convertidores C.D.-C.D. que emplean tiristores de conmutación forzada.

### 1.1.5 Principio de elevación de tensión en un convertidor conmutado

En la figura 1.1.8 se observa un circuito mediante el cual es posible entender el principio de elevación de tensión de un convertidor de C.D.-C.D. Durante el tiempo de encendido "ton" (interruptor cerrado), la corriente fluye de la fuente de tensión hacia el inductor L, por lo que este último almacena una determinada cantidad de energía. Durante el tiempo de apagado "toff", el interruptor se abre y la energía que había sido almacenada en el inductor es liberada hacia la carga, a través del diodo D. Al mismo tiempo, la corriente en el inductor decae.

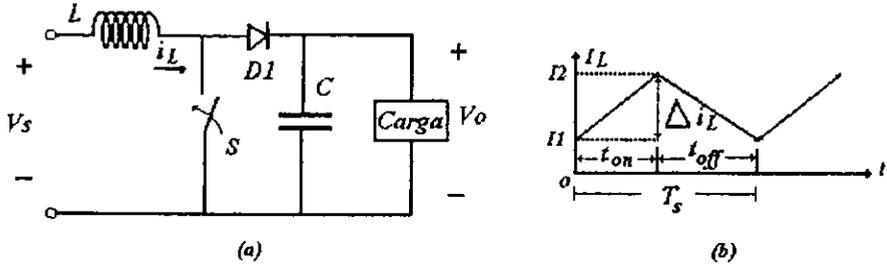


Figura 1.1.8 Principio de elevación de tensión en un convertidor conmutado. Circuito electrónico (a). forma de onda de corriente en el inductor  $L$ . (b)

Análiticamente, cuando el interruptor está cerrado, ocurre que la tensión en el inductor es igual a la tensión de la fuente:

$$V_L = V_S$$

pero, la tensión en el inductor se define como:

$$V_L = L \frac{di_L}{dt} = L \frac{\Delta i_L}{\Delta t_{on}} = L \frac{\Delta i_L}{DT_s}$$

así, durante el intervalo de tiempo "ton":

$$L \frac{\Delta i_L}{DT_s} = V_S$$

resolviendo para  $\Delta i_L$ :

$$\Delta i_L = \frac{V_S DT_s}{L} \dots \dots \dots (1.1.5)$$

durante el tiempo "toff" (interruptor abierto), ocurre que:

$$V_o = V_S + V_L$$

$$V_o = V_S + L \frac{\Delta i_L}{t_{off}} = V_S + L \frac{\Delta i_L}{(1-D) T_s} \dots \dots \dots (1.1.6)$$

finalmente, sustituyendo (1.1.5) en (1.1.6) obtenemos la *tensión instantánea* en la carga:

$$V_o = V_S \left( 1 + \frac{D}{1-D} \right) = V_S \left( \frac{1}{1-D} \right) \dots \dots \dots (1.1.7)$$

Como puede observarse, la *tensión instantánea* en la carga puede variar en un intervalo que va desde  $V_S$  hasta una tensión tendiente a infinito, dependiendo del ciclo de trabajo  $D$  del convertidor. Por otra parte, es posible obtener una tensión casi continua al agregar un filtro paso-bajas, simplemente conectando un capacitor muy grande a la salida del convertidor.

Referencias: [3], [4]

## 1.2 Esquemas de conversión de C.D.-C.D en modo conmutado

Las topologías o esquemas de conversión de energía de C.D.-C.D. en *modo conmutado* más sencillos que se pueden obtener son tres:

- 1) Esquema *reductor* de tensión ("Buck converter")
- 2) Esquema *elevador* de tensión ("Boost converter")
- 3) Esquema *reductor-elevador* de tensión ("Buck-Boost converter")

Cada uno de estos esquemas se puede obtener a partir del debido acomodo de tres sencillos componentes: un interruptor de un polo (dos tiros), un *capacitor* y un *inductor*. Esto es, de acuerdo a la figura 1.2.1, interconectando en forma adecuada estos tres elementos, es posible obtener los tres esquemas de conversión de C.D.-C.D. antes mencionados.

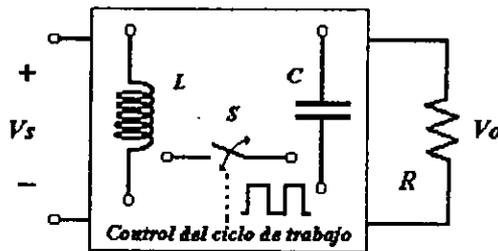


Figura 1.2.1 Los tres esquemas más simples de conversión CD-CD en *modo conmutado* se pueden obtener simplemente acomodando en forma adecuada los tres componentes: interruptor, *inductor* y *capacitor*.

Antes de continuar con el análisis de estos esquemas de conversión, a fin de conseguir un mejor entendimiento del funcionamiento de los convertidores, operando en estado estable, es necesario tomar en cuenta las siguientes consideraciones:

- 1.- La forma de onda de la corriente que circula por el *inductor* es periódica, por lo que el *valor promedio* de tensión a través del *inductor* es cero.
- 2.- La forma de onda de la tensión en el *capacitor* es periódica, por lo que el *valor promedio* de corriente a través del *capacitor* es cero.
- 3.- Los elementos considerados son ideales, por lo que la energía proporcionada por la fuente es la misma energía consumida en la carga:  $P_o = P_s$

Una vez considerado lo anterior, se hace más sencillo el análisis y comprensión de los esquemas de conversión de C.D.-C.D. en *modo conmutado*.

1.2.1 Esquema reductor de tensión ("Buck converter")

En ocasiones, la tensión pulsante que se obtiene a la salida del circuito y que se observa en la figura 1.1.7(b), puede ser suficiente para una determinada aplicación, sin embargo, existen otras en las que la tensión a la salida del convertidor requerirá ser lo más cercano a una tensión de C.D.. Una forma de conseguirlo, es añadiendo un filtro paso-bajas LC al circuito de la figura 1.1.7(a), tal y como se observa en la figura 1.2.2. Si este filtro es ideal, entonces la tensión a la salida del convertidor es la *tensión promedio* a la entrada del filtro, sólo que ésta ya no es pulsante. A este circuito se le conoce como *convertidor reductor* ("Buck converter"). En la figura 1.2.3 se pueden observar las formas de onda de este convertidor, así como una posible realización física del interruptor de la figura 1.2.2, mediante un *transistor TBJ* y un *diodo*.

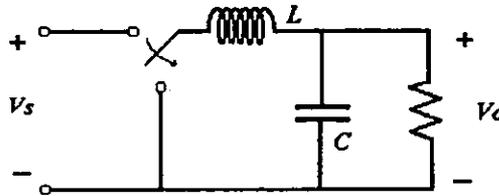


Figura 1.2.2 Convertidor reductor (Buck converter)

Para poder entender el funcionamiento del convertidor es necesario dividir el análisis en dos partes; la primera que consiste en considerar al interruptor "cerrado", y la segunda, considerar al interruptor "abierto". Recordemos que el interruptor permanecerá "abierto" o "cerrado" de acuerdo al ciclo de trabajo *D* de la señal de control del convertidor.

Definiendo nuevamente:

$$D = \frac{t_{on}}{T_s} \implies t_{on} = D T_s \dots\dots\dots (1.2.1)$$

por otra parte,

$$t_{on} + t_{off} = T_s \implies t_{off} = T_s - t_{on} \dots\dots\dots (1.2.2)$$

sustituyendo (1.2.1) en (1.2.2):

$$t_{off} = T_s - D T_s = (1-D) T_s \dots\dots\dots (1.2.3)$$

De esta forma, el interruptor permanecerá cerrado por un tiempo dado por "ton", equivalente a *DTs* segundos, y permanecerá abierto por un tiempo dado por "toff", equivalente a *(1-D)Ts* segundos.

Es importante considerar también que este análisis es válido para cuando la corriente a través del *inductor* es siempre positiva<sup>1</sup> durante todo el período de conmutación *Ts*.

<sup>1</sup> Cuando en el convertidor la corriente a través del *inductor* permanece positiva durante todo el período de conmutación (*Ts*), se dice que éste opera en el modo de operación continua. Más adelante se definirá este concepto en detalle.

También, se debe considerar que el capacitor es bastante grande, de tal forma que la tensión de salida  $V_o$  se pueda considerar constante.

La forma más sencilla de entender el funcionamiento del convertidor es analizando la corriente y la tensión a través del inductor; primero para cuando el interruptor se encuentra "cerrado" y después para cuando el interruptor se encuentra "abierto".

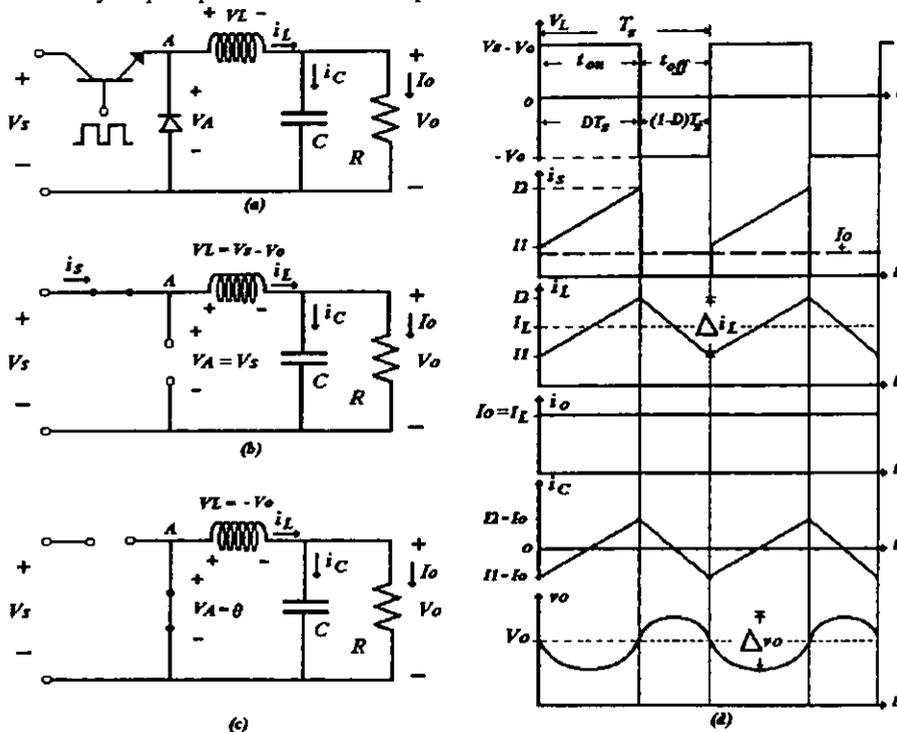


Figura 1.2.3 Convertidor reductor. Circuito electrónico (a), circuito equivalente con interruptor cerrado (b), circuito equivalente con interruptor abierto (c), formas de onda (d)

**Interruptor cerrado**

Quando el interruptor está cerrado, el diodo se encuentra polarizado en inversa, resultando el circuito de la figura 1.2.3(b). Aplicando la ley de tensión de Kirchoff, resulta que:

$$V_L = V_s - V_o$$

pero:

$$V_L = L \frac{di_L}{dt}$$

por lo que:

$$\frac{di_L}{dt} = \frac{V_s - V_o}{L}$$

Dado que la *derivada* de la corriente es un valor constante y positivo, la corriente se incrementa linealmente, como se observa en las formas de onda de la figura 1.2.3(d). El cambio en corriente durante este instante está dado por :

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t_{on}} = \frac{\Delta i_L}{DT_s} = \frac{V_s - V_o}{L}$$

finalmente,

$$\Delta i_L(\text{cerrado}) = \left( \frac{V_s - V_o}{L} \right) DT_s \dots\dots\dots (1.2.4)$$

*Interruptor abierto*

Quando el interruptor se encuentra abierto, el *diodo* es polarizado en directa, permitiendo así el flujo de corriente a través del *inductor*, como se observa en el circuito equivalente mostrado en la figura 1.2.3(c). Nuevamente, al aplicar la *ley de tensión de Kirchoff*, tenemos:

$$0 = V_L + V_o \Rightarrow V_L = -V_o = L \frac{di_L}{dt} \Rightarrow \frac{di_L}{dt} = -\frac{V_o}{L}$$

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t_{off}} = \frac{\Delta i_L}{(1 - D) T_s} = -\frac{V_o}{L}$$

Dado que la *derivada* de la corriente es un valor constante y negativo, la corriente a través del *inductor* se abate linealmente. El cambio de corriente en el *inductor* durante el tiempo de apagado del interruptor "*toff*" es:

$$\Delta i_L(\text{abierto}) = -\left( \frac{V_o}{L} \right) (1 - D) T_s \dots\dots\dots (1.2.5)$$

En estado estable, la corriente al final del período de conmutación  $T_s$  debe ser igual a la corriente al principio del mismo, lo que da como resultado un cambio neto en corriente igual a cero. Esto es:

$$\Delta i_L(\text{cerrado}) + \Delta i_L(\text{abierto}) = 0 \dots\dots\dots (1.2.6)$$

sustituyendo (1.2.4) y (1.2.5) en (1.2.6):

$$\left( \frac{V_s - V_o}{L} \right) DT_s - \left( \frac{V_o}{L} \right) (1 - D) T_s = 0$$

lo que da como resultado:

$$V_o = D V_s \dots\dots\dots (1.2.7)$$

Así, el valor de  $V_o$  quedará restringido a un valor menor o igual a la tensión de entrada  $V_s$ , ya que  $0 \leq D \leq 1$ ; de aquí el nombre de *convertidor reductor*.

Otra forma de llegar al mismo resultado, se obtiene al analizar la tensión a través del *inductor* (figura 1.2.4(a)). La *tensión promedio* a través de un *inductor* es igual a cero para

corrientes y tensiones periódicas, por tanto, al promediar la tensión en el inductor (ver forma de onda) tenemos:

$$(V_s - V_o) D T_s + (-V_o) (1 - D) T_s = 0$$

resolviendo para  $V_o$ :

$$V_o = D V_s$$

De lo anterior se observa que para un *convertidor reductor*, la tensión de salida depende solamente de la tensión de entrada y del ciclo de trabajo  $D$  del convertidor, por lo que, de existir fluctuaciones en la tensión de entrada, *la tensión de salida puede ser regulada mediante el ajuste adecuado del ciclo de trabajo  $D$ .*

En un *convertidor reductor*, el valor promedio de corriente del inductor  $I_L$  es igual a la corriente promedio de salida  $I_o$ , debido a que, en estado estable, la corriente promedio a través del capacitor es cero:

$$I_L = I_o = \frac{V_o}{R}$$

*Rizo de corriente en el inductor y rizo de tensión en la salida*

El rizo de corriente en el inductor está dado por las ecuaciones (1.2.4) y (1.2.5), mientras que el rizo de tensión se puede obtener a partir de las relaciones de corriente y tensión del capacitor. De la ley de corrientes de Kirchoff, la corriente en el capacitor está dada por:

$$i_c = i_L - i_o$$

Si consideramos que la corriente promedio en la salida es solamente C.D., entonces la corriente en el capacitor es el rizo de corriente en el inductor, como se observa en la figura 1.2.4(b).

El capacitor se carga cuando la corriente es positiva. De la definición de capacitancia:

$$c = \frac{q}{V_o} \Rightarrow q = c V_o$$

$$\Delta q = c \Delta V_o$$

$$\Delta V_o = \frac{\Delta q}{c}$$

..... (1.2.8)

donde  $\Delta Q$  se puede calcular como el área del triángulo que se forma en la corriente de rizo  $i_c$ , durante un período  $T_s$ . Ver figura 1.2.4(b)

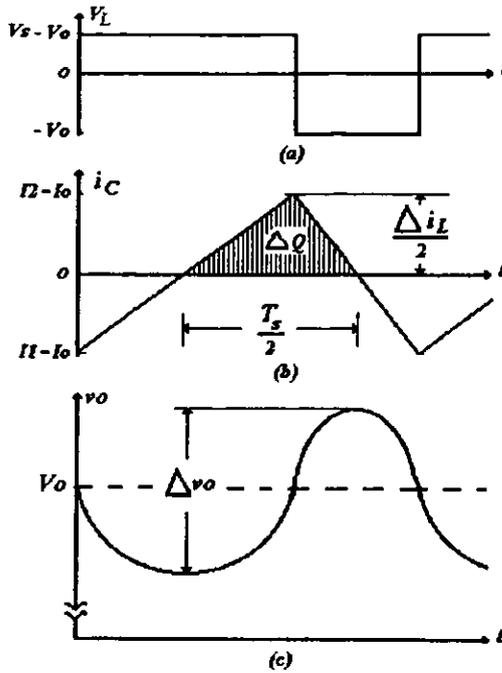


Figura 1.2.4 Formas de onda del convertidor reductor. Tensión en el inductor (a), corriente en el capacitor (b), tensión de salida (c)

De la figura:

$$\Delta Q = \frac{1}{2} (\text{base} \times \text{altura})$$

$$\Delta Q = \frac{1}{2} \left( \frac{T_s}{2} \right) \left( \frac{\Delta i_L}{2} \right) \dots\dots\dots (1.2.9)$$

sustituyendo (1.2.9) en (1.2.8):

$$\Delta V_o = \frac{T_s \Delta i_L}{8C} \dots\dots\dots (1.2.10)$$

sustituyendo (1.2.5) en (1.2.10):

$$|\Delta V_o| = \left( \frac{T_s V_o}{8C L} \right) (1 - D) T_s$$

$$|\Delta V_o| = \left( \frac{1 - D}{8C L f_s^2} \right) V_o \dots\dots\dots (1.2.11)$$

Debido a que la tensión a través de un *capacitor* es la integral de su corriente, y dado que la corriente a través del *capacitor* tiene forma triangular, el rizo de tensión, básicamente, está formado por segmentos de parábolas, como puede verse en la figura 1.2.4(c).

El análisis anterior es válido para un rizo de tensión pequeño en comparación con la tensión de C.D. de salida  $V_o$ .

Dado que se suponen componentes ideales, la potencia entregada a la carga es igual a la potencia suministrada por la fuente, esto es:

$$\begin{aligned}
 P_o &= P_s \\
 V_o I_o &= V_s I_s \\
 \frac{V_o}{V_s} &= \frac{I_s}{I_o} \\
 \frac{I_o}{I_s} &= \frac{1}{D} \dots\dots\dots (1.2.12)
 \end{aligned}$$

Nótese que un *convertidor reductor* puede ser considerado, en forma análoga a un transformador de C.A., como un transformador de C.D. cuya relación de vueltas  $a$  está dada por  $D$ . No obstante, nótese también que el cociente de corrientes dado en (1.2.12) se refiere a los *valores promedio* y no a los valores instantáneos de corriente, ya que éstas están muy lejos de ser corrientes de C.D.(figura 1.2.5). Particularmente, la corriente de entrada es pulsante, lo cual es un inconveniente en ciertas aplicaciones, ya que se genera *Interferencia Electromagnética (EMI)* en la línea de alimentación. Debido a lo anterior, por lo general se conecta un filtro suavizante a la entrada del convertidor.

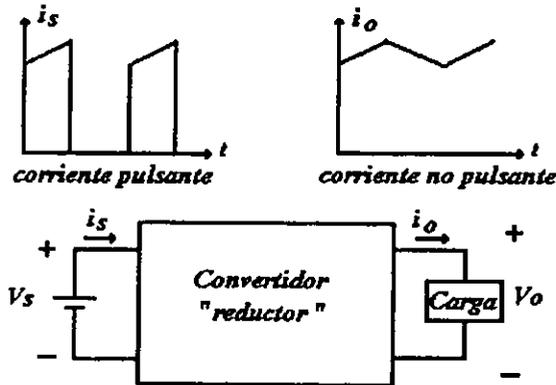


Figura 1.2.5 Corrientes de entrada y salida en un convertidor reductor

### 1.2.2 Esquema elevador de tensión ("Boost Converter")

La principal aplicación de estos convertidores se encuentra en las fuentes conmutadas de C.D. y en los frenos regenerativos de motores de corriente directa.

En la siguiente figura se observa la topología en la que se basa el *convertidor elevador*:

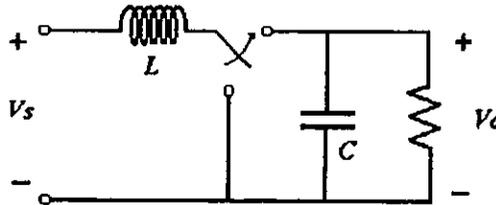


Figura 1.2.6 Convertidor elevador

Al igual que con el *convertidor reductor*, el procedimiento de análisis de este convertidor requiere de identificar los circuitos equivalentes resultantes de considerar al interruptor electrónico, ya sea *abierto*, o bien *cerrado*, así como de observar las relaciones de corriente-tensión que se dan en ambos modos de operación. En la figura 1.2.7(a) se observa la realización física del interruptor por medio de un *transistor TBJ* y un *diodo*, así como las formas de onda correspondientes a este convertidor (figura 1.2.7(d)).

Nuevamente, a fin de que el análisis sea válido, es necesario asumir algunas características en el circuito:

- 1) El circuito se encuentra en estado estable.
- 2) El periodo de conmutación está dado por  $T_s$ . Así, el interruptor permanecerá cerrado durante un tiempo equivalente a  $DT_s$  segundos, mientras que estará abierto por un tiempo de  $(1-D)T_s$  segundos.
- 3) La corriente en el *inductor* es siempre positiva para todo tiempo.
- 4) El *capacitor* es muy grande, de tal forma que la tensión en la salida  $V_o$  pueda ser considerada constante.

#### Interruptor Cerrado

Cuando el interruptor se encuentra cerrado (figura 1.2.7(b)), el *diodo* se encuentra polarizado en inversa y la salida queda aislada de la entrada. Durante este intervalo de tiempo, la fuente suministra energía al *inductor*. Aplicando la *ley de tensión de Kirchoff* al circuito equivalente:

$$V_s = V_L = L \frac{di_L}{dt}$$

$$\frac{di_L}{dt} = \frac{V_s}{L}$$

De lo anterior se observa que la *derivada* de la corriente es una constante, por lo que la corriente en el *inductor* se incrementa linealmente desde  $I_1$  hasta  $I_2$ . Ver forma de onda de corriente  $i_L$ . El cambio en la corriente del *inductor* se calcula como:

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{\Delta t_{on}} = \frac{\Delta i_L}{DT_s} = \frac{V_s}{L}$$

despejando  $\Delta i_L$ :

$$\Delta i_L(\text{cerrado}) = \frac{V_s DT_s}{L} \dots\dots\dots (1.2.13)$$

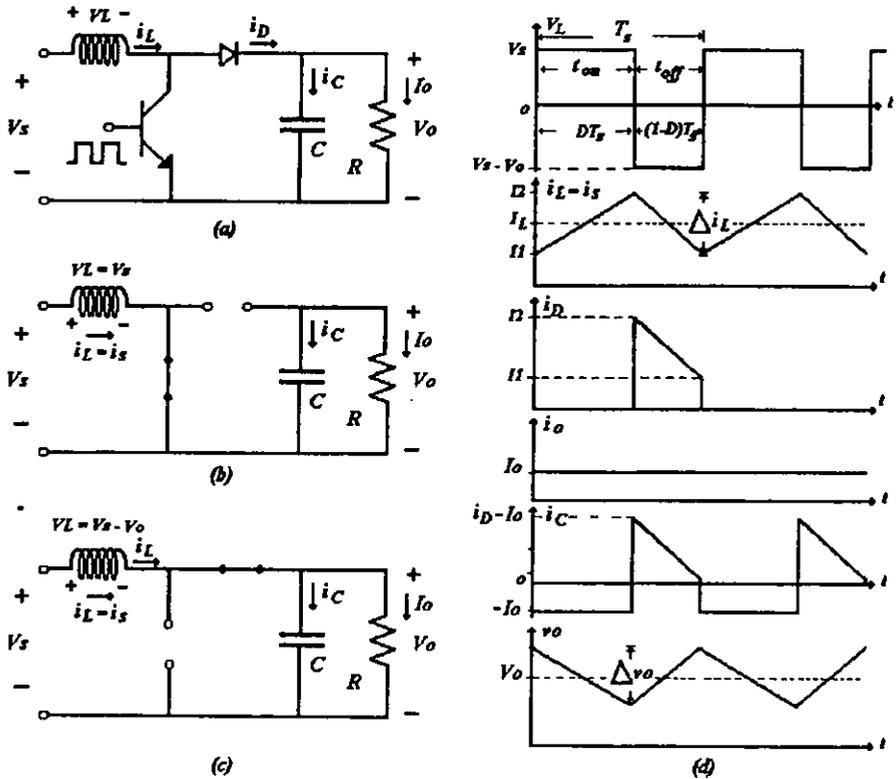


Figura 1.2.7 Convertidor elevador. Circuito electrónico (a), circuito equivalente con interruptor cerrado (b), circuito equivalente con interruptor abierto (c), formas de onda (d)

**Interruptor abierto**

Cuando el interruptor se abre, el *diodo* se polariza en directa para así proveer una trayectoria para la corriente del *inductor*, ya que ésta no puede cambiar instantáneamente. Durante este tiempo, la salida recibe la energía almacenada por el *inductor*, así como

también recibe energía de la fuente. Aplicando la ley de tensión de Kirchoff al circuito equivalente (figura 1.2.7(c)):

$$V_s = V_L + V_o \Rightarrow V_L = V_s - V_o$$

pero:

$$V_L = L \frac{di_L}{dt}$$

por lo que:

$$\begin{aligned} V_s - V_o &= L \frac{di_L}{dt} \\ \frac{di_L}{dt} &= \frac{V_s - V_o}{L} \end{aligned} \dots\dots\dots (1.2.14)$$

Nuevamente, la derivada de la corriente es una constante, por lo que la corriente en el inductor debe cambiar linealmente. Cuando el interruptor se encuentra abierto, el cambio en la corriente está dado por:

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{\Delta t_{off}} = \frac{\Delta i_L}{(1-D)T_s} \dots\dots\dots (1.2.15)$$

sustituyendo (1.2.14) en (1.2.15):

$$\frac{\Delta i_L}{(1-D)T_s} = \frac{V_s - V_o}{L}$$

resolviendo para  $\Delta i_L$ :

$$\Delta i_L \text{ (abierto)} = \frac{(V_s - V_o)(1-D)T_s}{L} \dots\dots\dots (1.2.16)$$

Recordando que, en estado estable, para corrientes periódicas, el cambio neto en la corriente del inductor es igual a cero:

$$\Delta i_L \text{ (cerrado)} + \Delta i_L \text{ (abierto)} = 0 \dots\dots\dots (1.2.17)$$

sustituyendo (1.2.13) y (1.2.16) en (1.2.17):

$$\frac{V_s D T_s}{L} + \frac{(V_s - V_o)(1-D)T_s}{L} = 0$$

resolviendo para  $V_o$ :

$$\begin{aligned} V_s(D + 1 - D) - V_o(1 - D) &= 0 \\ V_o &= \frac{V_s}{(1 - D)} \end{aligned} \dots\dots\dots (1.2.18)$$

Otra forma de encontrar el resultado anterior resulta de recordar que, en estado estable, y para tensiones periódicas, la tensión promedio en un inductor es igual a cero, por tanto:

$$V_L = V_s D T_s + (V_s - V_o)(1 - D) T_s = 0$$

despejando  $V_o$ :

$$V_o = \frac{V_s}{(1 - D)}$$

Como puede verse, la *función de transferencia*, en estado estable, de un *convertidor elevador* nos indica que puede generar una tensión mayor ( $D > 0$ ) o igual ( $D = 0$ ) a la tensión de entrada, pero no menor, como en el caso de un *convertidor reductor*. A medida que el ciclo de trabajo  $D$  se aproxima a la unidad, la ecuación (1.2.18) nos indica que la tensión en la salida tiende a un valor infinito, no obstante, en la práctica, empleando componentes reales que arrojan pérdidas al circuito, esto último no es posible.

La potencia de salida de este convertidor está dada por:

$$P_o = \frac{V_o^2}{R} \dots\dots\dots (1.2.19)$$

mientras que la potencia de entrada está dada por  $I_s V_s$ . Sin embargo, para este convertidor, la corriente de entrada y la corriente en el *inductor* es una misma, por lo que :

$$V_s I_s = V_s I_L \dots\dots\dots (1.2.20)$$

pero  $P_s = P_o$ , por lo que:

$$V_s I_L = \frac{V_o^2}{R} \dots\dots\dots (1.2.21)$$

sustituyendo (1.2.18) en (1.2.21):

$$V_s I_L = \frac{\left(\frac{V_s}{1-D}\right)^2}{R} = \frac{V_s^2}{(1-D)^2 R}$$

resolviendo para  $I_L$ :

$$I_L = \frac{V_s}{(1-D)^2 R} \dots\dots\dots (1.2.22)$$

lo cual nos da la *corriente promedio* en el *inductor*.

Las ecuaciones anteriores asumen que la tensión en la salida  $V_o$  es constante, implicando un *capacitor* de valor infinito, sin embargo, en la práctica, un *capacitor* de valor finito generará un "rizo" o fluctuación en la tensión de salida.

Apoyándonos en la gráfica de corriente en el *capacitor* (figura 1.2.8), es posible obtener la tensión de rizo en la tensión de salida  $V_o$ . El cambio de carga en el *capacitor* puede calcularse como:

$$\Delta V_o = \frac{\Delta q}{C} \dots\dots\dots (1.2.23)$$

de la gráfica de la figura, el área bajo la curva de corriente representa la carga almacenada por el *capacitor*, así:

$$|\Delta q| = \left(\frac{V_o}{R}\right) D T_s \dots\dots\dots (1.2.24)$$

sustituyendo (1.2.24) en (1.2.23):

$$\Delta V_o = \frac{V_o}{RC} D T_s = \frac{V_o}{RC f_s} D \dots\dots\dots (1.2.25)$$

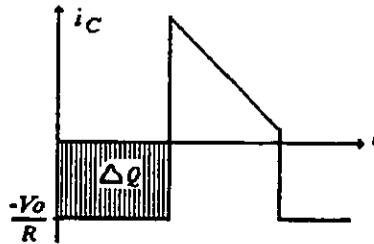


Figura 1.2.8 Corriente en el capacitor de un convertidor elevador

El rizo de corriente para un *convertidor elevador* está dado por las ecuaciones (1.2.13) y (1.2.16).

De esta forma, un *convertidor elevador* puede aumentar la tensión de entrada empleando, al igual que un *convertidor reductor*, el menor número de componentes: un simple interruptor, un *inductor* y un *capacitor*, pero interconectados en una diferente topología. Es importante observar cómo en este esquema, la acción del filtro paso-bajas *LC* se pierde de vista durante la acción de conmutación, lo cual era evidente en el *convertidor reductor*. Es interesante también observar cómo es posible obtener un *convertidor elevador* a partir de un *convertidor reductor* y viceversa, tal y como se observa en la figura 1.2.9.

Como ya se había mencionado, un *convertidor reductor* a menudo requiere de un filtro de entrada para suavizar la corriente pulsante que entra al convertidor. Así, el convertidor reductor de la figura 1.2.9(a) presenta un *capacitor* de entrada para reducir el rizo de corriente. Un simple intercambio de la carga por la fuente y viceversa da lugar a un *convertidor elevador*.

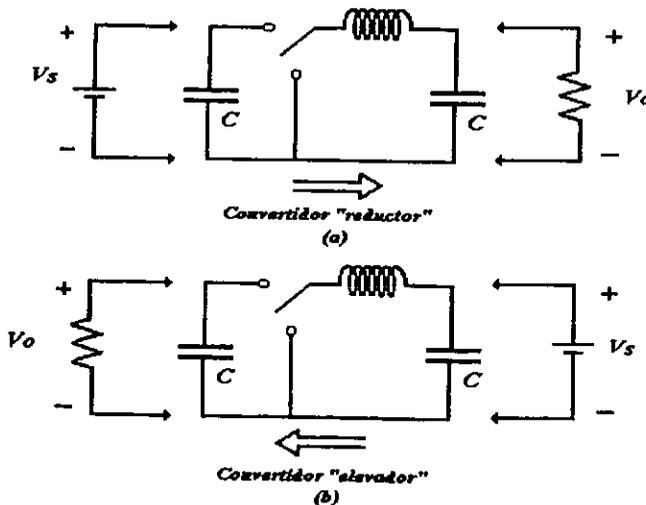


Figura 1.2.9 Obtención de un convertidor "elevador" a partir de un convertidor "reductor" y viceversa

Nótese, sin embargo, algunas de las características negativas de este convertidor:

- a) Corriente discontinua en la salida del convertidor, lo cual genera interferencia electromagnética (EMI) en la carga.
- b) La tensión de salida  $V_o$  es muy sensible a los cambios en el ciclo de trabajo  $D$  del convertidor.
- c) Requiere de mayor robustez en el inductor y el capacitor, en comparación con un convertidor reductor, debido a las corrientes presentes en el circuito.

### 1.2.3 Esquema reductor-elevador de tensión ("Buck-Boost converter")

Un convertidor reductor-elevador provee una tensión de salida que puede ser mayor o menor que la tensión de entrada, de aquí que se le nombre reductor-elevador. Además de lo anterior, la polaridad de la tensión de salida es opuesta a la tensión de entrada.

La principal aplicación de este tipo de convertidores es en fuentes de C.D. conmutadas, en donde se desea obtener una tensión de polaridad inversa a la tensión de entrada disponible, así como control sobre el nivel de la tensión, ya sea elevación o reducción de la tensión de entrada. En la figura 1.2.10 se puede observar el esquema de conversión reductor-elevador. Es importante conocer que un convertidor reductor-elevador puede ser considerado como un caso especial resultante de la conexión en cascada de un convertidor reductor seguido por un convertidor elevador<sup>2</sup>.

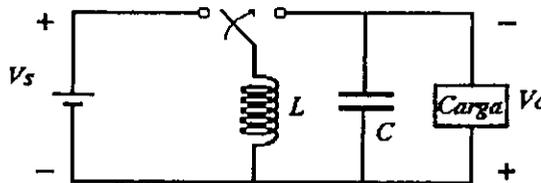


Figura 1.2.10 Esquema de conversión reductor-elevador

Nuevamente, a fin de que el análisis sea válido, es necesario asumir algunas características en el circuito:

- 1) El circuito se encuentra operando en estado estable.
- 2) El periodo de conmutación está dado por  $T_s$ . Así, el interruptor permanecerá cerrado durante un tiempo equivalente a  $DT_s$  segundos, mientras que estará abierto por un tiempo de  $(1-D)T_s$  segundos.
- 3) La corriente en el inductor es siempre positiva para todo tiempo.

<sup>2</sup> En la referencia 7 de la bibliografía (sección 3) se puede observar un análisis cualitativo de cómo es posible esto.

4) El capacitor es muy grande, de tal forma que la tensión en la salida  $V_o$  pueda ser considerada constante.

En la figura 1.2.11 se puede observar un circuito *reductor-elevador* que emplea un transistor *TBJ* y un diodo para simular la acción del interruptor ideal mostrado en la figura 1.2.10. También se aprecian los circuitos equivalentes, así como las formas de onda de este convertidor. El análisis del convertidor se puede separar en dos modos de operación: interruptor abierto e interruptor cerrado.

*Interruptor cerrado*

Cuando el interruptor permanece cerrado, la fuente suministra energía al inductor y el diodo se polariza en inversa. Aplicando la ley de tensión de Kirchoff al circuito resultante (figura 1.2.11(b)), resulta:

$$V_s = V_L = L \frac{di_L}{dt} \dots\dots\dots (1.2.26)$$

$$\frac{di_L}{dt} = \frac{V_s}{L}$$

Dado que la derivada de la corriente es constante, la corriente en el inductor crece linealmente desde  $I_1$  hasta  $I_2$ . La ecuación anterior puede representarse de la siguiente manera:

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{\Delta t_{on}} = \frac{\Delta i_L}{DT_s} \dots\dots\dots (1.2.27)$$

sustituyendo (1.2.27) en (1.2.26):

$$V_s = L \frac{\Delta i_L}{DT_s}$$

despejando  $\Delta i_L$ :

$$\Delta i_L (\text{cerrado}) = \frac{V_s D T_s}{L} \dots\dots\dots (1.2.28)$$

*Interruptor abierto*

Durante este tiempo, la fuente deja de suministrar energía al convertidor, mientras que la energía almacenada por el inductor es transferida a la carga. Del circuito equivalente, resulta al aplicar la ley de tensión de Kirchoff:

$$V_o = V_L = L \frac{di_L}{dt}$$

despejando:

$$\frac{di_L}{dt} = \frac{V_o}{L}$$

nuevamente, la corriente decrece linealmente desde  $I_2$  hasta  $I_1$ , debido a que la derivada de la corriente es constante.

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{\Delta t_{off}} = \frac{\Delta i_L}{(1 - D) T_s} = \frac{V_o}{L}$$

resolviendo para  $\Delta i_L$ :

$$\Delta i_L (\text{abierto}) = \left( \frac{V_o}{L} \right) (1 - D) T_s \quad \dots\dots\dots (1.2.29)$$

El cambio neto en corriente en el inductor debe ser cero durante un período, por lo que:

$$\Delta i_L (\text{cerrado}) + \Delta i_L (\text{abierto}) = 0 \quad \dots\dots\dots (1.2.30)$$

sustituyendo (1.2.28) y (1.2.29) en (1.2.30):

$$\frac{V_s D T_s}{L} + \frac{V_o (1 - D) T_s}{L} = 0$$

finalmente, resolviendo para  $V_o$ :

$$V_o = -V_s \left( \frac{D}{1 - D} \right) \quad \dots\dots\dots (1.2.31)$$

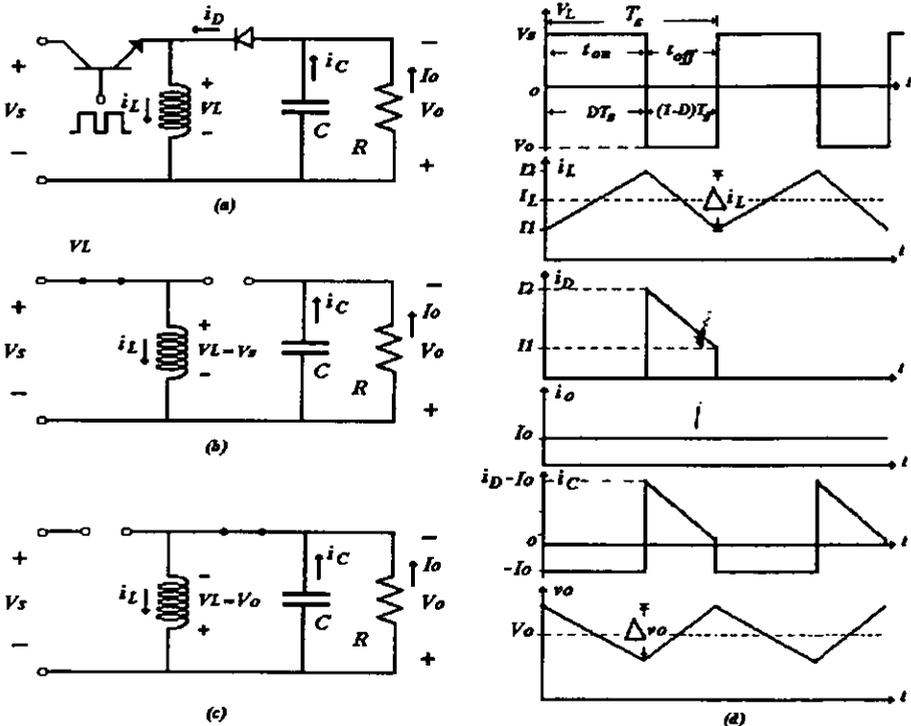


Figura 1.2.11 Convertidor reductor-elevador. Circuito electrónico (a), circuito equivalente con interruptor cerrado (b), circuito equivalente con interruptor abierto (c), formas de onda (d)

Recordando que la *tensión promedio* a través del inductor en estado estable es igual a cero, también es posible llegar al resultado anterior:

$$V_L = V_s D T_s + V_o (1 - D) T_s = 0$$

resolviendo para  $V_o$ :

$$V_o = -V_s \left( \frac{D}{1-D} \right)$$

Debido al valor finito del capacitor, aparece un pequeño rizo de tensión en la salida, el cual puede obtenerse a partir de la forma de onda de la corriente en el capacitor (figura 1.2.12):

$$|\Delta q| = \left( \frac{V_o}{R} \right) DT_s = c \Delta V_o$$

despejando  $\Delta V_o$ :

$$\Delta V_o = \frac{V_o DT_s}{RC} = \frac{V_o D}{RCf_s} \dots\dots\dots (1.2.32)$$

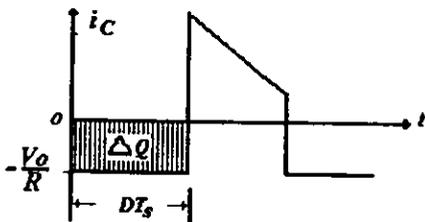


Figura 1.2.12 Forma de onda de corriente en el capacitor

El rizo de corriente en el inductor puede obtenerse a partir de (1.2.28), o bien a partir de (1.2.29).

Así, este convertidor combina las características del *convertidor reductor* y del *convertidor elevador*, es decir, es capaz de suministrar una tensión menor (*convertidor reductor*), o bien mayor (*convertidor elevador*) a la tensión de entrada. No obstante, este convertidor también mantiene las características negativas de estos dos esquemas, como lo son: corriente pulsante en la entrada y corriente pulsante en la salida, lo cual da como resultado un rizo de tensión y de corriente mayor, así como problemas severos debido a la generación de *Interferencia Electromagnética (EMI)*.

Es interesante observar como las tres topologías mínimas de conversión de C.D. a C.D. en modo conmutado revisadas hasta este momento pueden ser generadas a partir de la rotación combinada del inductor y el interruptor entre la entrada y la salida del convertidor, tal y como se observa en la figura 1.2.13.

Es importante distinguir que en los tres esquemas mínimos de conversión C.D.-C.D. en modo conmutado, el elemento "clave" es el inductor, ya que éste es quien administra el flujo de la energía entre la fuente y la carga. En el *esquema reductor*, el inductor se ubica a la entrada del convertidor; en el *esquema elevador* éste se encuentra en la salida, mientras que en el *esquema reductor-elevador*, el inductor se encuentra conectando la entrada con la

salida. Debido a esto, se dice que estos esquemas de conversión se basan en un *principio de transferencia de energía inductivo*.

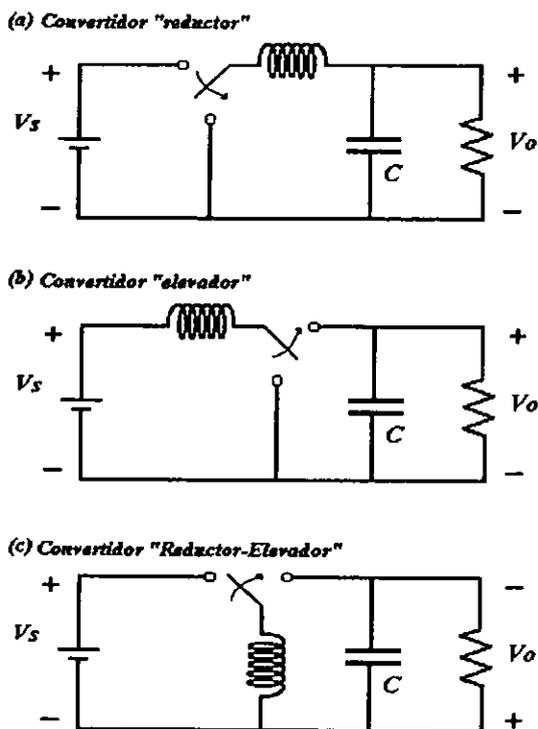


Figura 1.2.13 Generación de los tres esquemas básicos de conversión al rotar el *inductor* conectado en serie con el interruptor.

#### 1.2.4 El convertidor de Cuk

Hasta aquí, se han revisado los tres esquemas de conversión de energía de C.D. a C.D. en *modo conmutado* más simples: el *convertidor reductor*, el *convertidor elevador* y el *convertidor reductor-elevador*. No obstante, aún cuando estructuralmente son los más sencillos, estos presentan algunas características indeseables en un convertidor de C.D. a C.D., como lo es la aparición de corrientes pulsantes, ya sea a la entrada y/o a la salida del convertidor, por citar una de ellas.

Precisamente el estudio y análisis de estos tres esquemas de conversión dieron lugar a la búsqueda de nuevos esquemas, encaminados siempre a mejorar el rendimiento y desempeño de los convertidores existentes, tratando de conservar en lo posible la simplicidad de sus estructuras al emplear el menor número de componentes que, interconectados entre si dieran lugar a una topología óptima de conversión que arrojara el máximo rendimiento. Es así que

surge el esquema de conversión del investigador *Slobodan Cuk*, el cual realiza la misma operación general de conversión de tensión que la que realiza el convertidor *reductor-elevador*; esto es, elevación o reducción de tensión, así como inversión de polaridad, pero que ofrece una mayor eficiencia, menor rizo de tensión en la salida, menor tamaño y peso, así como una excelente respuesta dinámica. Además, una de sus principales características es el hecho de que no maneja corrientes pulsantes (básicamente es un rizo de corriente montado sobre un nivel de C.D.) ni a la entrada ni a la salida del convertidor, lo que lo hace generar niveles de *Interferencia Electromagnética (EMI)* mucho menores que los que presenta un convertidor *reductor-elevador* convencional.

Esta última característica hace del *convertidor de Cuk* una muy buena aproximación de lo que sería (haciendo una analogía con un transformador de corriente alterna), un transformador de corriente directa a corriente directa (C.D.-C.D.), algo, hasta hace algunos años, físicamente no realizable.

Partiendo del hecho de que el esquema *reductor-elevador* se puede obtener a partir de la sintetización de la conexión en cascada de un *convertidor reductor*, seguido por un *convertidor elevador*, *Slobodan Cuk* se dio cuenta de que el convertidor resultante conservaba las características no deseables de los convertidores que lo forman, esto es, corriente pulsante en la entrada debido al *convertidor reductor* y corriente pulsante en la salida proporcionada por el *convertidor elevador*. Tomando en cuenta esto, se le ocurrió observar el funcionamiento del convertidor al conectar en cascada los mismos convertidores, pero ahora conectando primero una etapa elevadora, seguida por una etapa reductora, combinando así las características deseables de ambos convertidores: corriente no pulsante en la entrada (*convertidor elevador*) y corriente no pulsante en la salida (*convertidor reductor*), tal y como se observa en la siguiente figura:

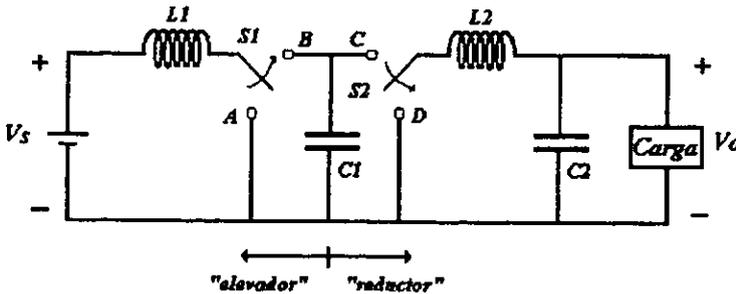


Figura 1.2.14 Conexión en cascada de un *convertidor elevador* seguido de un *convertidor reductor*

En este circuito se observa que esta conexión afecta considerablemente el mecanismo de transferencia de energía del convertidor, ya que se ve claramente que ahora el *capacitor* es el único elemento capaz de administrar la transferencia de energía, de la fuente hacia la carga. Esto es, durante el tiempo  $DT_s$ , el interruptor *S1* se coloca en la posición B, mientras que el interruptor *S2* se coloca en la posición D, creándose una trayectoria mediante la cual el *capacitor* es cargado por la fuente a través del *inductor L1*. Durante el tiempo restante del período  $T_s(1-D)$ , *S1* regresa a la posición A, mientras que *S2* regresa a la posición C,

formándose ahora una trayectoria mediante la cual el *capacitor* puede descargar su energía almacenada, en forma de carga eléctrica, hacia la carga.

Es oportuno subrayar ahora el hecho de que el nuevo convertidor (*convertidor de Cuk*) se basa en un *principio de transferencia Capacitivo*, a diferencia de los tres esquemas convencionales: *reductor*, *elevador* y *reductor-elevador*, los cuales se basan en un *principio de transferencia inductivo*.

De la misma manera en como se simplificó el circuito eléctrico que resultó de la conexión en cascada de un *convertidor reductor* seguido por un *convertidor elevador* para evolucionar en lo que hoy se conoce como esquema de conversión *reductor-elevador*, en el circuito de la figura 1.2.14 se trató de simplificar el número de elementos en lo posible. Sin embargo, no fue posible reducir el número de elementos capaces de almacenar energía (*inductores* y *capacitor*), dado que cada uno de ellos cumple con una importante misión; el *capacitor*, como ya lo hemos mencionado, funge como mecanismo de administración de la transferencia de energía entra la fuente y la carga, mientras que los *inductores* operan como filtros de naturaleza paso-bajos, dado que se encuentran conectados en serie con la línea (*L1*) y con la carga (*L2*); y es precisamente gracias a esta característica que el *convertidor de Cuk* presenta corrientes no pulsantes en la entrada y en la salida. En cuanto a la reducción de interruptores, ésta si fue posible y se observa en la figura 1.2.15.

Nótese como esta reducción de interruptores (de dos a uno), también provee al circuito de inversión de polaridad en la salida, esto gracias al control del interruptor S, el cual pone a tierra periódicamente cada una de las terminales del *capacitor*, logrando así la inversión de polaridad.

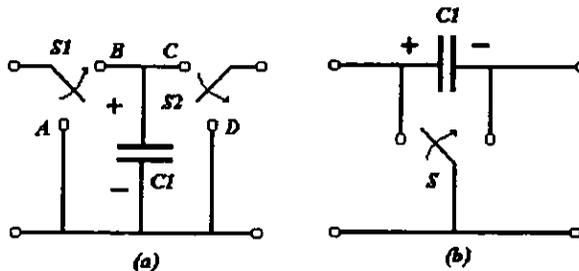


Figura 1.2.15 Reducción del número de interruptores en el convertidor de la figura 1.2.14. Dos interruptores presentando una tensión positiva a la salida (a), un solo interruptor presentando inversión de polaridad en la salida (b).

Finalmente, la simplificación anterior<sup>3</sup> da lugar al *convertidor de Cuk*, el cual emplea un solo interruptor y que además invierte la polaridad en la tensión de salida del convertidor, en forma similar a como lo hace un convertidor *reductor-elevador*. El *convertidor de Cuk* puede observarse en la siguiente figura:

<sup>3</sup> El análisis completo puede ser consultado en la referencia bibliográfica No. 7, sección 3.2.

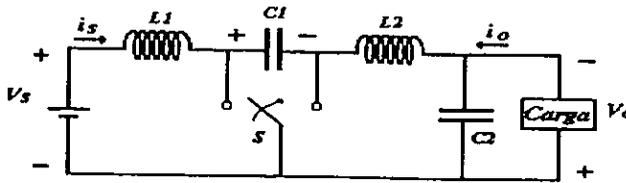


Figura 1.2.16 Convertidor de Cuk

Es importante observar que a pesar de la gran cantidad de mejoras que presenta el convertidor con respecto a los demás esquemas de conversión, éste sigue manteniendo una estructura muy simple, así como el menor número de componentes posible.

El análisis del *convertidor de Cuk* se realiza de la misma manera en cómo se analizan los anteriores esquemas de conversión, separándolo en dos modos: interruptor cerrado e interruptor abierto. En la figura 1.2.17 se observa un *convertidor de Cuk*, empleando un *transistor TBJ* y un *diodo*, los cuales fungen de forma similar al interruptor de la figura 1.2.16.

Al igual que en los tres casos anteriores, es necesario asumir algunas características en el circuito:

- 1) Los *inductores* en el circuito son lo suficientemente grandes como para suponer corrientes constantes a través de ellos.
- 2) La corriente a través de los *inductores* es continua durante todo el intervalo de conmutación  $T_s$ .
- 3) Ambos *capacitores* son grandes, de tal forma que la tensión a través de ellos se puede considerar constante.
- 4) El circuito opera en estado estable, por lo que las formas de onda de corriente y tensión son periódicas.
- 5) El interruptor permanece cerrado por un tiempo igual a  $DT_s$  segundos, mientras que permanece abierto por otro tiempo dado por  $(1-D)T_s$  segundos.

En estado estable, la *tensión promedio* a través de los *inductores* es igual a cero, por lo que, por inspección, de la figura 1.2.17(a) se observa que la tensión en el *capacitor C1* está dada por:

$$V_{C1} = V_s + V_o \quad \dots \dots \dots (1.2.33)$$

Si  $C1$  es muy grande, entonces se puede considerar que  $v_{C1}$  es aproximadamente  $V_{C1}$ , a pesar de que éste debe almacenar y transferir energía a la carga.

Cuando el interruptor está abierto, el *diodo* se polariza en directa, permitiendo que el *capacitor C1* se cargue a través de la trayectoria formada por  $V_s$ ,  $L1$  y  $C1$ . Durante este tiempo, el *diodo* conduce las corrientes  $i_{L1}$  e  $i_{L2}$ . La corriente  $i_{L1}$  decae debido a que  $V_{C1}$  es mayor a  $V_s$ , mientras tanto, la corriente almacenada en  $L2$  en el tiempo anterior alimenta a la carga, por lo que  $i_{L2}$  también decrece, tal y como se observa en la forma de onda de

corriente de  $L2$ . Cuando el interruptor se cierra, la tensión almacenada en el capacitor polariza en inversa al diodo, por lo que las corrientes  $iL1$  e  $iL2$  fluyen ahora a través del transistor. Dado que  $Vc1$  es mayor a la tensión de salida, existe flujo de energía hacia la carga a través de  $L2$ , por lo que la corriente  $iL2$  se incrementa. Mientras tanto, la tensión a través de  $L1$  es la tensión de la fuente, por lo que  $iL1$  también se incrementa desde  $I1$  hasta  $I2$ .

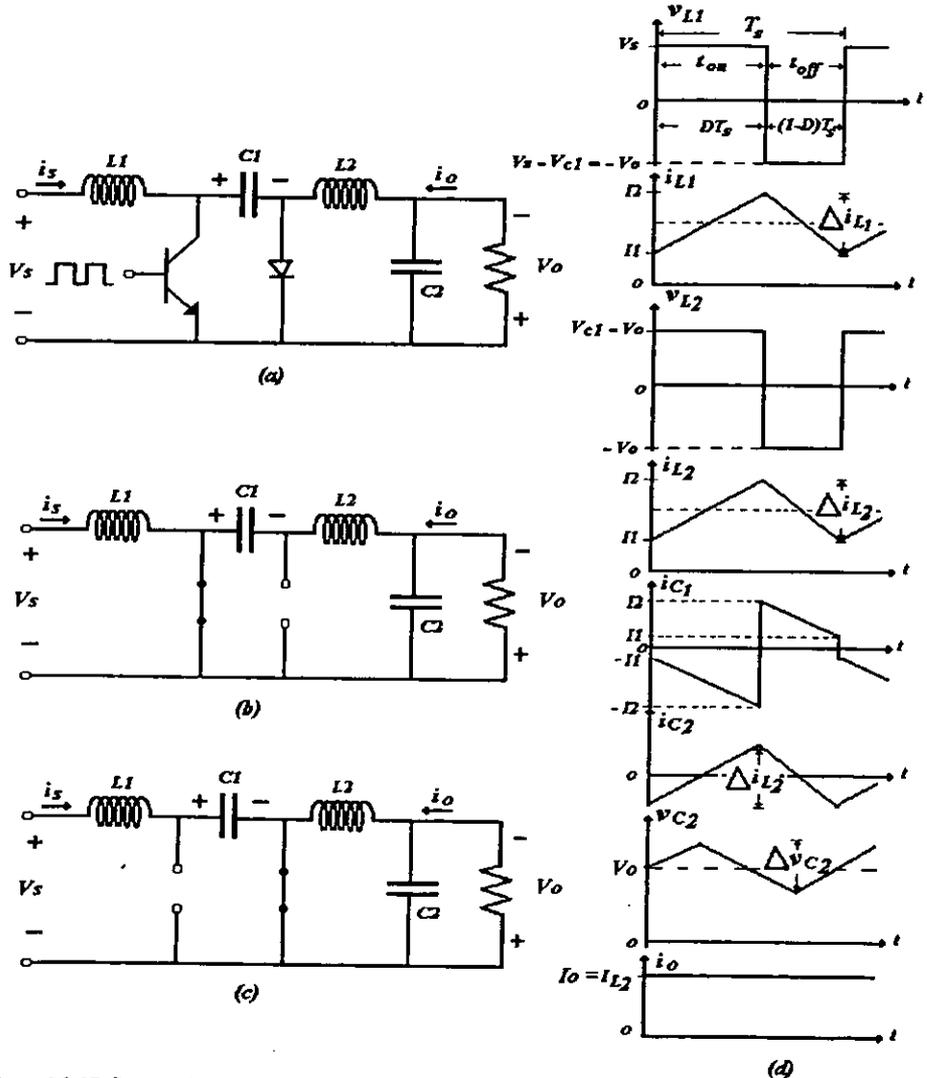


Figura 1.2.17 Convertidor de Cuk. Circuito electrónico (a), circuito equivalente con interruptor cerrado (b), circuito equivalente con interruptor abierto (c), formas de onda (d)

Tomando en cuenta lo anterior, la *función de transferencia*, en estado estable, de este circuito puede obtenerse de la siguiente manera:

Si asumimos que la tensión a través de *Cl* es prácticamente constante, entonces podemos calcular el *valor promedio* de la tensión a través de los *inductores*, el cual, como ya sabemos, en estado estable es igual a cero.

Para *L1*:

$$V_s D T_s + (V_s - V_{Cl})(1 - D) T_s = 0$$

resolviendo para *VCl*:

$$V_{Cl} = \frac{V_s}{(1 - D)} \dots\dots\dots (1.2.34)$$

para *L2*:

$$(V_{Cl} - V_o) D T_s + (-V_o)(1 - D) T_s = 0$$

resolviendo para *VCl*:

$$V_{Cl} = -\frac{1}{D} V_o \dots\dots\dots (1.2.35)$$

igualando (1.2.34) y (1.2.35):

$$\frac{V_s}{(1 - D)} = -\frac{1}{D} V_o$$

resolviendo para *Vo*:

$$V_o = -V_s \left( \frac{D}{1 - D} \right) \dots\dots\dots (1.2.36)$$

Otra forma de obtener el mismo resultado es analizando la corriente en el *capacitor Cl*. Cuando el interruptor está cerrado, la corriente en el *capacitor Cl* está dada por:

$$(i_{Cl})_{\text{cerrado}} = -I_{L2} \dots\dots\dots (1.2.37)$$

mientras que cuando el interruptor está abierto:

$$(i_{Cl})_{\text{abierto}} = I_{L1} \dots\dots\dots (1.2.38)$$

Por otra parte, la potencia proporcionada por la fuente es igual a la potencia consumida en la carga, esto es:  $P_s = P_o$ , y observando que la corriente en el *inductor L1* es igual a la corriente de entrada *Is*, mientras que la corriente a través del *inductor L2* es igual a la corriente de salida *Io*, resulta:

$$V_s I_{L1} = -V_o I_{L2}$$

resolviendo para *Vo*:

$$V_o = -\frac{I_{L1}}{I_{L2}} V_s \dots\dots\dots (1.2.39)$$

Recordando que la *corriente promedio* a través de un *capacitor* operando en estado estable, para corrientes periódicas, es igual a cero, tenemos:

$$DT_s (i_{C1})_{\text{cerrado}} + (1 - D) T_s (i_{C1})_{\text{abierto}} = 0 \quad \dots\dots\dots (1.2.40)$$

sustituyendo (1.2.37) y (1.2.38) en (1.2.40):

$$-I_{L2} DT_s + I_{L1} (1 - D) T_s = 0$$

reordenando:

$$\frac{I_s}{I_o} = \frac{I_{L1}}{I_{L2}} = \frac{D}{1 - D} \quad \dots\dots\dots (1.2.41)$$

finalmente, sustituyendo (1.2.41) en (1.2.39):

$$V_o = -\left(\frac{D}{1 - D}\right) V_s$$

Nótese que los componentes en la salida del convertidor ( $L2, C2$  y  $R$ ) están configurados en la misma forma en como lo están en un convertidor reductor; además, la forma de onda de la corriente es la misma también, por lo que el rizo de tensión en la salida es equivalente al rizo de tensión en un convertidor reductor:

$$\Delta V_o = \left(\frac{1 - D}{8L_2 C_2 f_s^2}\right) V_o \quad \dots\dots\dots (1.2.42)$$

El rizo de tensión en el capacitor  $C1$  se puede obtener calculando el cambio de tensión en  $C1$  cuando el interruptor está abierto. Durante este tiempo,  $i_{C1} = i_{L1}$ . Asumiendo que la corriente a través de  $L1$  es constante, resulta:

$$\Delta V_{C1} = \frac{1}{C1} \int_{t_{on}}^{T_s} I_{L1} dt = \frac{I_{L1}}{C1} (1 - D) T_s = \frac{I_s}{C1} (1 - D) T_s$$

finalmente:

$$\Delta V_{C1} = \frac{I_s (1 - D)}{C1 f_s} \quad \dots\dots\dots (1.2.43)$$

El rizo de corriente en los inductores puede calcularse observando las tensiones a través de los inductores mientras el interruptor permanece cerrado. Para  $L1$ :

$$V_{L1} = V_s = L1 \frac{di_{L1}}{dt}$$

Durante el tiempo en el que el interruptor permanece cerrado ( $DT_s$ ), el cambio en la corriente del inductor se puede calcular de la siguiente manera:

$$\frac{\Delta i_{L1}}{\Delta t_{on}} = \frac{\Delta i_{L1}}{DT_s} = \frac{V_s}{L1}$$

despejando  $\Delta I$ :

$$\Delta i_{L1} = \frac{V_s DT_s}{L1} = \frac{V_s D}{L1 f_s} \quad \dots\dots\dots (1.2.44)$$

para el inductor  $L2$ :

$$V_{L2} = V_o + (V_s - V_o) = V_s = L2 \frac{di_{L2}}{dt}$$

el cambio en la corriente del inductor  $L_2$  se calcula como:

$$\frac{\Delta i_{L2}}{\Delta t_{on}} = \frac{\Delta i_{L2}}{DT_s} = \frac{V_s}{L_2}$$

finalmente:

$$\Delta i_{L2} = \frac{V_s DT_s}{L_2} = \frac{V_s D}{L_2 f_s} \dots\dots\dots (1.2.45)$$

**1.2.5 Modo de conducción discontinua en convertidores de C.D.-C.D. en modo conmutado**

El hecho de que la corriente en los inductores fuera siempre positiva durante todo el intervalo de conmutación  $T_s$ , fue una condicionante imprescindible para que los análisis hasta aquí expuestos fueran válidos. Cuando un circuito convertidor C.D.-C.D. en modo conmutado opera bajo esta característica se dice que el convertidor está operando en el *Modo de conducción continua*.

En la práctica, la corriente de carga puede variar en un amplio intervalo, desde condiciones de cero carga hasta condiciones de carga completa. En este sentido, lo que se espera de un convertidor es que éste sea capaz de operar sin que esta variación le afecte de manera significativa. Sin embargo, en los convertidores hasta ahora analizados, esto no es así. Considérese la figura 1.2.18. El incremento en la resistencia de carga se traduce en un decremento de corriente, también en la carga, por lo que la corriente promedio en el inductor disminuirá desde el punto A al B (figura 1.2.18(b)). No obstante, si se sigue incrementando el valor de resistencia en la carga, para este convertidor, no es posible observar la forma de onda de corriente que se observa en el punto C, ya que ésta sugiere que la corriente en el inductor se abate hasta llegar a cero para después volverse negativa, lo cual no es posible debido a que el diodo es un dispositivo que conduce corriente en un solo sentido, por lo que la corriente no puede circular en dirección opuesta. Esta es la razón por la que los análisis hasta aquí expuestos requerían cumplir con tal condición, ya que la forma de onda B mostrada en la figura 1.2.18(b) es el inicio de un modo de operación conocido como *Modo de conducción discontinua*, nombrado así, precisamente a que la corriente en el inductor es discontinua, debido a que el diodo no es capaz de conducir en dirección opuesta.

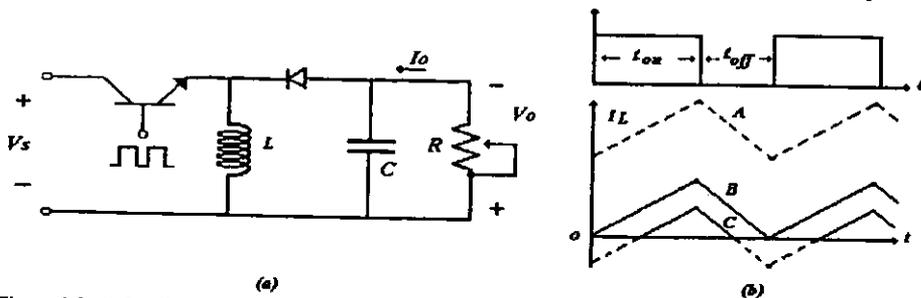


Figura 1.2.18. La disminución en corriente por debajo de la forma de onda B, da lugar a un diferente modo de operación del convertidor: el modo de conducción discontinua.

Considérese ahora la figura 1.2.19. Una vez que el circuito opera en el *modo de conducción discontinua* la corriente en el *inductor*, después de alcanzar el cero durante el intervalo  $D2T_s$ , permanece en ese nivel ( $I_L=0$ ) durante el resto del periodo de conmutación, resultando en un tercer circuito equivalente, forzando así a un análisis más complejo que contemple tres intervalos de operación del convertidor que dan como resultado los tres circuitos equivalentes que se observan.

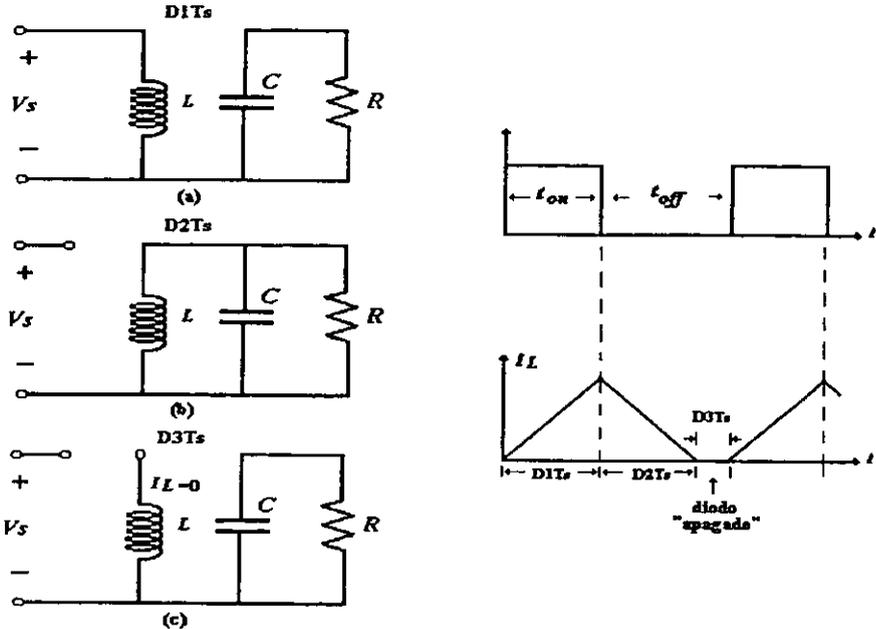


Figura 1.2.19. Modo de conducción discontinua en el convertidor *reductor-elevador*. Circuito equivalente para el intervalo  $D1T_s$  (a), circuito equivalente para el intervalo  $D2T_s$  (b), circuito equivalente para el intervalo  $D3T_s$  (c)

Así como el incremento en la resistencia de carga puede afectar el modo de operación (*continuo o discontinuo*) del convertidor, existen otros parámetros que pueden afectarlo. El incremento del período de conmutación  $T_s$ , la reducción del valor de inductancia  $L$ , así como la disminución en el ciclo de trabajo  $D$ , como se observó en su momento, son factores que influyen en la magnitud del rizo de corriente en el *inductor*, por lo que influyen directamente en el modo de operación del convertidor.

Esta incapacidad para conducir corriente en más de un solo sentido se puede superar totalmente, incluso en condiciones de cero carga ( $R=\infty$ ), esto es, en circuito abierto, simplemente haciendo que el interruptor sea un interruptor de dos cuadrantes, es decir, un interruptor que permita el flujo de corriente en ambas polaridades. Esto puede conseguirse haciendo uso del interruptor mostrado en la figura 1.1.4. De ser así, el convertidor se transformaría en un *convertidor de dos cuadrantes*.

### 1.2.6 Efectos no ideales en el desempeño de los convertidores de C.D.-C.D.

Los análisis mostrados hasta el momento contemplan únicamente elementos ideales, esto significa que no existen pérdidas de energía en los elementos que componen al convertidor, por lo que la potencia entregada por la fuente es transferida en su totalidad a la carga, resultando en un 100% de eficiencia. No obstante, en la realidad el desempeño de los convertidores de C.D.-C.D. en *modo conmutado* dista mucho de ser 100% eficiente. Esto se debe a varios factores, los más importantes se deben a caídas de tensión en los interruptores electrónicos (*transistores*, *diodos*, etc.) y las *pérdidas por conmutación* generadas en los interruptores durante la transición entre el estado de "encendido" a "apagado" y viceversa. Otros factores que repercuten en el desempeño del convertidor lo son los efectos parásitos en los elementos que almacenan energía, como lo son la inductancia y la resistencia serie equivalente que presentan los *capacitores* (*ESR* y *ESL*), o la resistencia parásita que presentan los *inductores*; así como las pérdidas generadas en los elementos magnéticos utilizados para la construcción de *inductores* y transformadores. Estos últimos se emplean para proveer al circuito de transformación de tensión así como de aislamiento entre la alimentación y la carga. La suma de todos estos efectos generan una buena cantidad de pérdidas en un circuito convertidor real, por lo que la eficiencia se ve disminuida, en algunos casos, hasta por debajo del 80 %, dependiendo de la complejidad del circuito, ya que entre mayor sea el número de componentes en el circuito, mayor serán también las pérdidas acumuladas.

#### *Efecto de no idealidades en la eficiencia ( $\eta$ ) del convertidor*

A fin de observar cuantitativamente el efecto de emplear un interruptor no ideal, considérese la realización física de éste, por medio de un *transistor* y un *diodo*, tal como se muestra en el convertidor tipo *reductor-elevador* de la figura 1.2.20.

Como puede verse en las figuras 1.2.20(a) y 1.2.20(b), el efecto que produce el interruptor electrónico real puede modelarse por medio de dos fuentes de tensión o baterías; una de ellas representa la caída de tensión generada por el *transistor* al operar en la *zona de saturación*  $V_{CEsat}$ , la otra representa la caída de tensión en directa  $V_F$  generada por el *diodo*. Las pérdidas generadas por las corrientes de fuga que se presentan, tanto en el *transistor* como en el *diodo*, cuando estos se encuentran "apagados", pueden despreciarse debido a que, como sabemos, son de magnitud despreciable para efectos prácticos.

Con objeto de simplificar el análisis, se considerarán ideales el resto de los elementos que componen al circuito, para así obtener el efecto en la eficiencia debido únicamente a no idealidades en el interruptor.

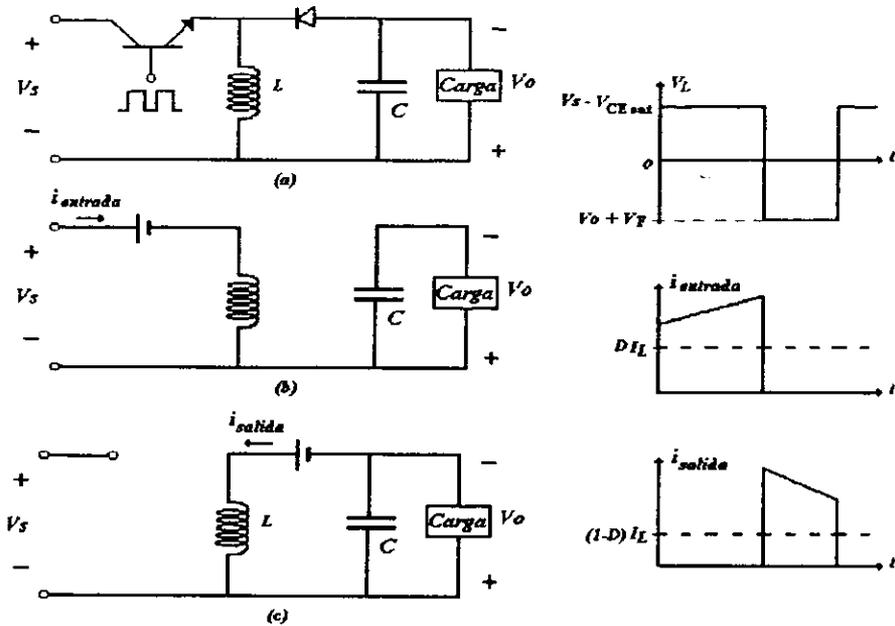


Figura 1.2.20. Efecto de las no idealidades del interruptor en la eficiencia de un convertidor *reductor-elevador*

Considerando las *corrientes promedio*, tanto a la entrada como a la salida del convertidor, la eficiencia puede calcularse como:

$$\eta = \frac{P_o}{P_s} = \frac{V_o I_o}{V_s I_s} \quad \dots \dots \dots (1.2.46)$$

Dado que la corriente del *inductor*  $I_L$  es igual a la corriente de entrada para cuando el interruptor se encuentra cerrado, e igual a la corriente de salida para cuando el interruptor se encuentra abierto, se tiene que la *corriente promedio* de salida está dada por:

$$I_o = (1 - D) I_L \quad \dots \dots \dots (1.2.47)$$

mientras que la *corriente promedio* de entrada es:

$$I_s = D I_L \quad \dots \dots \dots (1.2.48)$$

Al sustituir en (1.2.47) y (1.2.48) en (1.2.46) resulta que:

$$\eta = \frac{V_o (1 - D) I_L}{V_s D I_L} = \frac{V_o}{V_s} \left( \frac{1 - D}{D} \right) \quad \dots \dots \dots (1.2.49)$$

lo que representa el producto de la ganancia real de tensión por la ganancia ideal de tensión.

Por otra parte, recordando que en estado estable la *tensión promedio* a través del *inductor* es igual a cero, al aplicarlo en los circuitos equivalentes de la figura 1.2.20, tenemos que:

$$(V_s - V_{CEsat}) D T_s = (V_o + V_F) (1 - D) T_s$$

reordenando,

$$\left( \frac{D}{1 - D} \right) = \frac{(V_o + V_F)}{(V_s - V_{CEsat})} \dots\dots\dots (1.2.50)$$

sustituyendo (1.2.50) en (1.2.49):

$$\eta = \left( \frac{V_s - V_{CEsat}}{V_s} \right) \left( \frac{V_o}{V_o + V_F} \right) \dots\dots\dots (1.2.51)$$

De lo anterior se observa que si el interruptor es ideal,  $V_{CEsat}$  y  $V_F$  son cero, entonces la eficiencia del convertidor es del 100%, tal como ya sabemos, sin embargo, a medida que el interruptor deja de ser ideal ( $V_{CEsat}$  y  $V_F$  mayores a 0) la eficiencia comienza a disminuir. A partir de la ecuación anterior, una importante observación puede hacerse: *En un convertidor C.D.-C.D. en modo conmutado, si la tensión de entrada, o bien la tensión de salida, son pequeños en comparación con la tensión  $V_{CEsat}$  y  $V_F$  respectivamente, la eficiencia del convertidor se verá disminuida considerablemente.*

*Pérdidas por conmutación*

Además de las pérdidas de energía asociadas a los interruptores ( $V_{CEsat} * I_C$ ,  $V_F * I_F$ ) debido a las caídas de tensión generadas por éstos, existen otras pérdidas generadas en el interruptor cuando éste se *enciende* y cuando se *apaga*. A estas pérdidas se les conoce con el nombre de *pérdidas por conmutación* y se generan por que ningún *interruptor electrónico* es capaz de "encenderse" y "apagarse" en forma instantánea. Esto se debe a que, para poder pasar de un estado al otro, el interruptor debe atravesar una región altamente disipativa, tal como lo es la "región lineal" o "región activa directa" para un *transistor TBJ*, por citar un ejemplo. En la figura 1.2.21 se pueden observar las *pérdidas por conmutación* en un *transistor TBJ*.

Al ver la figura 1.2.21(b) se puede establecer una importante observación: *entre mayores sean los tiempos de transición, tanto de encendido a apagado y viceversa en un interruptor electrónico, mayores serán las pérdidas por conmutación en éste.*

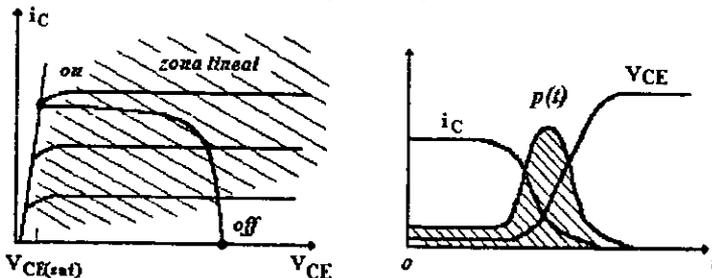


Figura 1.2.21. *Pérdidas por conmutación* durante las transiciones de encendido a apagado y viceversa.

Por otra parte, al integrar la *potencia instantánea* (producto de la corriente y la tensión en el tiempo) sobre el intervalo de transición y promediando sobre el intervalo de conmutación  $T_s$ , obtenemos como resultado las *pérdidas por conmutación*:

$$P = \frac{1}{T_s} \int_{\theta}^{T_s} v(t) i(t) dt$$

Dado que, matemáticamente, la frecuencia de conmutación se define como el inverso del período de conmutación ( $f_s = 1/T_s$ ), la ecuación anterior puede ser representada de la siguiente manera:

$$P = f_s \left( \int_{\theta}^{T_s} v(t) i(t) dt \right) \dots\dots\dots (1.2.52)$$

De la ecuación anterior se puede deducir otra importante conclusión: *entre mayor sea la frecuencia de conmutación ( $f_s$ ) con la que opera un convertidor C.D.-C.D., mayor serán las pérdidas por conmutación que se generen en el interruptor.*

Una forma de disminuir las pérdidas por conmutación es modificando el circuito, de tal forma que las transiciones de estado, de encendido a apagado y viceversa, ocurran cuando la tensión y/o la corriente sean cero. Es oportuno mencionar que este enfoque es el que utilizan los *convertidores de pulso resonante*.

*Resistencia e Inductancia equivalente serie (ESR y ESL) en un capacitor*

El *capacitor* de salida  $C_o$  de cualquiera de los esquemas de conversión C.D.-C.D. en modo conmutado hasta ahora revisados, se eligen para cumplir con ciertas especificaciones de magnitud de rizo. En la práctica, un *capacitor* puede ser modelado como la conexión de una capacitancia en serie con una *resistencia*  $R_o$  y una *inductancia*  $L_o$ , tal como se observa en la figura 1.2.22. Estos elementos parásitos presentes en todo *capacitor* son conocidos como *resistencia e inductancia equivalente serie (ESR y ESL)* respectivamente. Los efectos derivados de estos influyen en el desempeño de un convertidor de C.D.-C.D. en *modo conmutado*, principalmente en la magnitud del rizo del tensión que manejan.

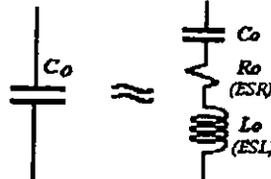


Figura 1.2.22 Capacitor equivalente de salida  $C_o$

Para efectos prácticos, arriba de los 300 o 500 Khz, la inductancia serie equivalente (*ESL*) puede ser despreciada. De esta forma, el rizo de tensión de salida, en cualquiera de los esquemas de conversión C.D.-C.D., se deben a dos componentes: una debido a  $R_o$  y la otra

a  $C_o$ . Sin embargo, la componente de rizo debida a  $C_o$  es mucho menor a la magnitud de la componente debida a  $R_o$ .<sup>4</sup>

De esta manera, la componente de rizo de la tensión en la salida del convertidor puede expresarse como:

$$\Delta V_o = R_o \Delta I_o \dots\dots\dots (1.2.53)$$

Así, la magnitud del rizo de tensión en la salida de un convertidor C.D.-C.D. en *modo conmutado* se debe principalmente a la *resistencia equivalente serie (ESR)* del capacitor de salida  $C_o$ , ya que entre mayor sea esta *resistencia* ( $R_o$ ), mayor será la componente de rizo, como puede deducirse de (1.2.53).

A fin de poder evaluar la magnitud del rizo de tensión debido a  $R_o$ , es necesario conocer los valores de  $R_o$  para los diferentes valores de  $C_o$ . Desafortunadamente, estos valores son rara vez proporcionados por los fabricantes de *capacitores*. No obstante, al analizar los catálogos de las marcas más frecuentemente utilizadas en circuitos de potencia (*capacitores* electrolíticos de aluminio) sobre un extenso surtido de valores de capacitancia, así como de tensiones máximas de operación, se ha encontrado que el producto  $R_o C_o$  tiende a ser constante y generalmente varía entre 50 E-6 y los 80E-6.

*Pérdidas por cobre en transformadores de aislamiento*

Las pérdidas por cobre en un transformador de aislamiento se calculan de acuerdo a la siguiente ecuación:

$$P_{cu} = (I_{rms})^2 R_{(C.D.)} \dots\dots\dots (1.2.54)$$

donde  $R_{(C.D.)}$  es la resistencia del conductor empleado para devanar el transformador. Esta resistencia dependerá de la longitud del alambre, así como de la resistencia por unidad de longitud correspondiente al calibre de dicho alambre. Este parámetro puede ser consultado en las tablas de conductores eléctricos que se presentan en el apéndice A. Se asume también que  $I_{rms}$  es el *valor RMS* de la corriente que fluye por el conductor.

Existen, sin embargo, dos fenómenos que pueden hacer que las pérdidas por cobre sean considerablemente mayores a las pérdidas dadas por (1.2.54): a) el *efecto piel* y b) el *efecto proximidad*. Ambos fenómenos se deben a las *corrientes de eddy*, las cuales son inducidas por campos magnéticos variables en el tiempo producidos en los devanados del transformador. El *efecto piel* es causado por las *corrientes de eddy* inducidas en un conductor debido al campo magnético producido por la corriente que éste conduce. El *efecto proximidad* es provocado por las *corrientes de eddy* inducidas en conductores debido a los campos magnéticos causados por corrientes que fluyen en conductores adyacentes, o capas de alambre adyacentes en un devanado.

<sup>4</sup> En la sección 1.3.7 de la referencia bibliográfica No. 1, se puede observar un ejemplo comparativo entre la componente de rizo debido a  $R_o$  y la correspondiente a  $C_o$ .

El *efecto piel* provoca que la corriente que fluye por un conductor tienda a fluir solamente a través de la periferia externa del conductor. La profundidad de esta periferia, o diámetro externo del conductor es inversamente proporcional a la raíz cuadrada de la frecuencia  $f$ , de esta forma, a medida que la frecuencia de operación se incrementa, el área de conductor que se desperdicia es mayor, por lo que las pérdidas de C.A. se incrementan y por tanto, también las pérdidas por cobre. A frecuencias menores a los 25 Khz el incremento en resistencia debido al *efecto piel* no es considerable, sin embargo, en aquellos convertidores en los que las corrientes que manejan presentan forma de onda rectangular, incluso a bajas frecuencias, el incremento en resistencia debido al *efecto piel* se vuelve importante. Esto se debe a que estas formas de onda (rectangulares) presentan una gran cantidad de energía en su tercer armónico.

El *efecto proximidad* se vuelve importante especialmente en devanados de varias vueltas de conductor. Esto se debe a que las *corrientes de eddy* tienden a "empujar" a la corriente neta, haciendo que esta fluya a través de una pequeña porción del conductor, incrementándose así la resistencia vista por la corriente neta.

El *efecto proximidad* provoca considerablemente más pérdidas que las que produce el *efecto piel*. Esto es debido a que la magnitud de las *corrientes de eddy* causadas por los campos magnéticos de las corrientes en conductores adyacentes se incrementa en forma exponencial a medida que el número de vueltas en el devanado se incrementa. Dicha magnitud es tal que puede ser mucho mayor que la corriente neta fluyendo a través de cada conductor o vuelta del devanado. Una forma práctica de contrarrestar tanto el *efecto piel* como el *efecto proximidad* es el siguiente. Como es bien sabido, el uso de conductores de muy bajo calibre genera mucho más pérdidas al trabajarlos a altas frecuencias. De esta manera, en lugar de emplear un conductor de bajo calibre, se recomienda emplear arreglos de conductores de calibre mayor conectados en paralelo, de tal forma que el área total de los conductores sea equivalente al área del conductor de bajo calibre. Por citar solamente un ejemplo, si se empleara un arreglo de dos conductores conectados en paralelo, en lugar de uno solo de bajo calibre, el área de conducción debido al efecto piel en el arreglo de conductores conectados en paralelo se incrementaría hasta en un 41%, en comparación al área de conducción debido al efecto piel al emplear un solo conductor de bajo calibre.<sup>5</sup>

Siguiendo la misma finalidad, se fabrica en la actualidad alambre tipo "Litz", el cual agrupa una buena cantidad de alambres aislados y trenzados en un solo conductor.

#### **Referencias: [1], [2], [3], [4]**

---

<sup>5</sup> En la sección 7.5 de la referencia bibliográfica No. 1 se observa un análisis muy completo tanto del *efecto piel* como del *efecto proximidad* en los convertidores de C.D. a C.D..

### 1.3 El convertidor de Cuk y el concepto de "Magnetismo integrado"

Casi cualquier clase de equipo eléctrico o electrónico requiere de algún tipo de suministro de corriente directa (C.D.), por lo que los convertidores de C.D.-C.D. constituyen un área importante dentro del campo de la *Electrónica de Potencia*. Por otra parte, el hecho de que no exista un *transformador magnético* capaz de convertir un nivel de corriente directa (C.D.) a otro nivel también de corriente directa (C.D.), en forma análoga a como opera un transformador de corriente alterna (C.A.), ha hecho que los desarrollos e investigaciones en este campo se orienten hacia la solución de esta problemática.

Esta búsqueda por encontrar nuevos esquemas de conversión más eficientes que sintetizaran la función que realiza un transformador de C.D.-C.D., con formas de onda de corriente constante, como se observa en la figura 1.3.1, empleando el menor número de interruptores electrónicos, así como de elementos capaces de almacenar energía para aumentar la eficiencia, fue lo que motivó a los investigadores *Slobodan Cuk* y *R.D. Middlebrook* a continuar sus investigaciones en torno al *convertidor de Cuk*, el cual, por sí mismo, incorpora beneficios que los convertidores convencionales (*Buck*, *Boost*, *Buck-Boost*), en su forma más simple, no presentan.

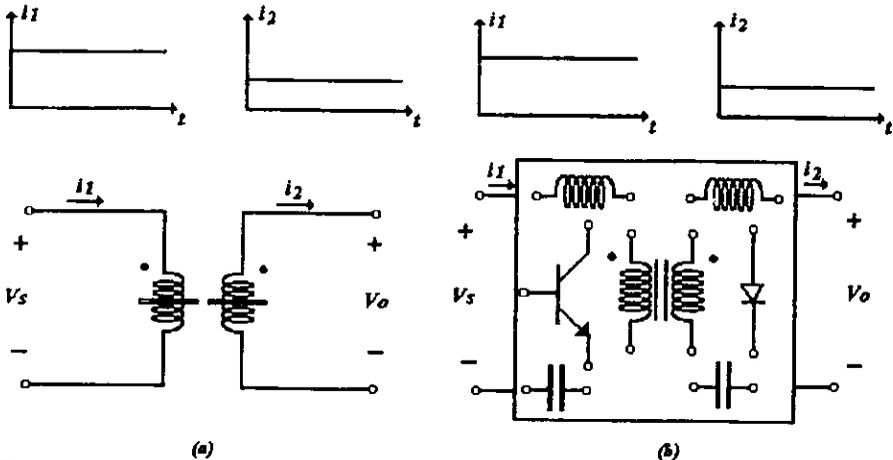


Figura 1.3.1 El *transformador magnético* de corriente directa (C.D.) ideal (a) ha motivado la búsqueda de nuevos esquemas de conversión que agrupen el menor número de componentes en una topología óptima que realice la misma función (b).

Este desarrollo muestra la evolución que sufre el *convertidor de Cuk* hasta convertirlo, ayudados por el concepto que ellos mismos definen como "*magnetismo integrado*" (en analogía al concepto de "*circuito integrado*" -C.I.-), en un convertidor que emula, en gran medida, el funcionamiento de un transformador de C.D.-C.D. ideal; esto es, transformación de tensión y manejo de corrientes de C.D. puras (ausencia de rizo), tanto a la entrada como a la salida del convertidor.

Además de todo lo anterior, el convertidor conserva las propiedades del convertidor convencional: bajos niveles de interferencia electromagnética (EMI), alta eficiencia, tamaño y peso reducidos, así como una excelente respuesta dinámica. A continuación se

presenta parte de este desarrollo.<sup>6</sup>

### 1.3.1 Transformador de aislamiento en el convertidor de Cuk

En muchas aplicaciones es preferible que la carga se encuentre eléctricamente aislada de la fuente de energía que la alimenta. Esto obedece principalmente a razones de seguridad, y debido a que en muchas ocasiones es necesario obtener múltiples salidas del convertidor a diferentes tensiones. Esto se consigue empleando transformadores de corriente alterna (C.A.), los cuales no solamente aíslan la entrada de la salida, sino que también incorporan otros beneficios al convertidor, tales como: reducción o elevación de tensión en la salida del convertidor al manipular la relación de vueltas en el transformador *a*, aliviando así los problemas que se generan al trabajar con ciclos de trabajo *D* altos; y la obtención de cualquier polaridad en la tensión de salida (positiva o negativa), simplemente intercambiando las terminales del devanado secundario.

La introducción de un transformador de aislamiento en el convertidor de Cuk se puede obtener, de la manera más óptima, siguiendo los tres pasos que se ilustran en la figura 1.3.2. El primer paso consiste en separar el capacitor *CI* de la figura 1.2.16 en dos capacitancias conectadas en serie *Ca* y *Cb*, de tal forma que el convertidor original se pueda partir a la mitad, dividiéndolo en dos partes simétricas (figura 1.3.2(a)). El segundo paso consiste en reconocer que la conexión que une estas dos capacitancias posee un potencial de C.D. indefinido. Este potencial puede ser aterrizado (cero Volts) si se coloca una inductancia entre este punto y tierra, como se muestra en la figura 1.3.2(b). Finalmente, el tercer paso consiste en separar la inductancia en los dos devanados del transformador mostrado en la figura 1.3.2(c). Esto proveerá de aislamiento de corriente directa (C.D.) entre la entrada y la salida del convertidor. Este procedimiento no sólo presenta características sobresalientes cuando se compara con otros esquemas populares que presentan aislamiento, sino que conserva las características del esquema básico. De esta forma, los beneficios que aporta el esquema básico son aplicables a su versión con transformador de aislamiento.

Nótese que esta versión esta compuesta de dos elementos más que la versión original: el transformador de aislamiento y un capacitor acoplado. En esta versión, los dos capacitores desempeñarán la misma función que el capacitor *CI* de la versión original (figura 1.2.16), administrar el flujo de energía entre la fuente y la carga, conservando el mismo balance de carga en ambos capacitores *Ca* y *Cb*. Así, la corriente promedio, tanto en el primario, como en el secundario del transformador serán cero. De esta forma, el transformador operará como un transformador de C.A. "verdadero", ya que no manejará niveles de corriente directa C.D.. Para el dimensionamiento de los capacitores *Ca* y *Cb*, considérese lo siguiente. El rizo de tensión a través del capacitor *Ca* está dado por:

$$\Delta V_{Ca} = \frac{1}{C_a} \int_{\theta}^{T_s} i_{Ca} dt \quad \dots \dots \dots (1.3.1)$$

Quando el transistor se encuentra apagado ("toff"), el capacitor *Ca* es cargado por la corriente de entrada *Is*, por lo que el rizo de tensión en *Ca* está dado por:

$$\Delta V_{Ca} = \frac{1}{C_a} \int_{toff}^{T_s} I_s dt = \frac{1}{C_a} I_s (T_s - toff)$$

<sup>6</sup> En la sección 2 de la referencia bibliográfica No. 8 se aprecia el desarrollo completo.

pero  $t_{off} = T_s(1-D)$ , por lo que:

$$\Delta V_{Ca} = \frac{1}{C_a} I_s (T_s - T_s(1-D)) = \frac{1}{C_a} I_s T_s D$$

finalmente:

$$\Delta V_{Ca} = \frac{D I_s}{f_s C_a} \dots\dots\dots (1.3.2)$$

Así, una vez estableciendo el rizo de tensión en  $C_a$ , el valor de  $C_a$  queda definido al resolver la ecuación (1.3.2) para la variable  $C_a$ . Una vez dimensionado el capacitor  $C_a$ , el siguiente paso es dimensionar  $C_b$  tomando como criterio de diseño, la capacidad de manejo de energía del capacitor  $C_a$ , esto es, dado que la función de los capacitores  $C_a$  y  $C_b$  es transferir energía del puerto de entrada hacia el puerto de salida, el capacitor  $C_b$  deberá ser capaz de manejar la misma energía que maneje el capacitor  $C_a$ .

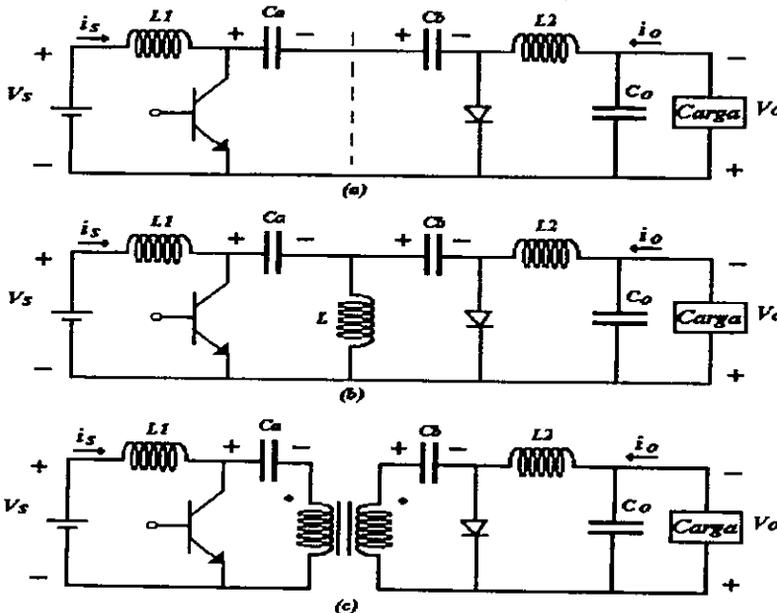


Figura 1.3.2 Tres pasos que conducen al aislamiento de C.D. en el convertidor de Cuk.

### 1.3.2 Acoplamiento de inductores en el convertidor de Cuk

El análisis hasta aquí expuesto acerca del convertidor de Cuk pareciera decirnos que el circuito de la figura 1.3.2 es el circuito más simple que se puede obtener, sin embargo, este no es el caso. El análisis de las formas de onda en los inductores  $L1$  y  $L2$  (figura 1.2.17(d)) a través de todo el intervalo de conmutación  $T_s$ , revela que para que se cumpla que la *tensión promedio* a través de cada inductor sea cero, las dos formas de onda deben ser idénticas, tal como se aprecia en la figura 1.2.17(d). Esta proporcionalidad uno a uno (1:1) en las formas de onda de los inductores fue la principal motivación para acoplar los dos inductores en un mismo núcleo ferromagnético.

*Bobinas magnéticamente acopladas*

En la figura 1.3.3 se muestran dos bobinas devanadas sobre un mismo núcleo ferromagnético. La acción única debido a la corriente  $i_1$  produce el flujo  $\phi_{11}$ , el cual está compuesto por dos componentes: una componente mutua  $\phi_{21}$  que enlaza ambos inductores y una componente de menor magnitud (flujo de dispersión)  $\phi_{11}$  que enlaza exclusivamente al devanado 1 (ver figura 1.3.3(a)). Así, los encadenamientos de flujo del devanado 1 debido exclusivamente a su acción están dados por:

$$\lambda_{11} = N_1 * \phi_{11} = L_{11} * i_1$$

mientras que los encadenamientos de flujo en el devanado 2 debido a la acción de la corriente en el devanado 1 están dados por:

$$\lambda_{21} = N_2 * \phi_{21} = L_{21} * i_1$$

donde  $N_1$  es el número de espiras (vueltas) en el devanado 1, mientras que  $L_{11}$  es llamada la inductancia propia del devanado 1. Por otra parte,  $N_2$  es el número de espiras en el devanado 2 y  $L_{21}$  es la inductancia mutua entre ambos devanados.

De manera similar, la acción única de la corriente  $i_2$  produce el flujo  $\phi_{22}$ , que también está compuesto por dos componentes: el flujo mutuo  $\phi_{12}$  que enlaza ambos devanados y el flujo de dispersión  $\phi_{22}$ , tal como se observa en la figura 1.3.3(b). De esta manera, los encadenamientos de flujo en el devanado 2 debido a la acción exclusiva de  $i_2$  son:

$$\lambda_{22} = N_2 * \phi_{22} = L_{22} * i_2$$

mientras que los encadenamientos de flujo en el devanado 1 debido a la acción de la corriente en el devanado 2 están dados por:

$$\lambda_{12} = N_1 * \phi_{12} = L_{12} * i_2$$

donde  $N_2$  es el número de espiras (vueltas) en el devanado 2, mientras que  $L_{22}$  es llamada la inductancia propia de la bobina 2. Por otra parte,  $N_1$  es el número de espiras en el devanado 1 y  $L_{12}$  es la inductancia mutua entre ambos devanados.

La acción conjunta de ambas corrientes producen los siguientes encadenamientos de flujo:

$$\lambda_1 = \lambda_{11} + \lambda_{12} = L_{11} * i_1 + L_{12} * i_2 \dots\dots\dots (1.3.3)$$

$$\lambda_2 = \lambda_{21} + \lambda_{22} = L_{21} * i_1 + L_{22} * i_2 \dots\dots\dots (1.3.4)$$

Es importante ahora mencionar que el orden de los subíndices de  $L_{12}$  y  $L_{21}$  no es importante, ya que el concepto de *inductancia mutua* es una propiedad única de las bobinas, por lo que la inductancia mutua en la bobina 1 debido a la acción de la bobina 2 ( $L_{12}$ ) es igual a la inductancia mutua en la bobina 2 debido a la acción de la bobina 1 ( $L_{21}$ ), esto es:  $L_{12} = L_{21}$ . De acuerdo con la polaridades mostradas en la figura 1.3.3(c), el signo de la inductancia mutua es positivo, ya que las corrientes  $i_1$  e  $i_2$  magnetizan en el mismo sentido.

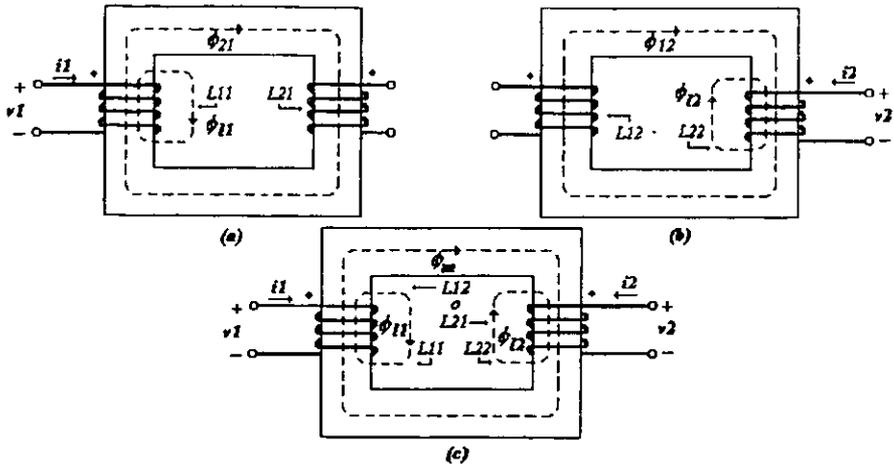


Figura 1.3.3 Bobinas magnéticamente acopladas. Flujo magnético debido a la acción de la bobina 1 (a), flujo magnético debido a la acción de la bobina 2 (b), flujos magnéticos debido a la acción simultánea de ambas bobinas.

Cuando los enclavamientos de flujo varían con respecto al tiempo, las caídas de tensión a través de las bobinas se pueden expresar de la siguiente manera:

$$v_1 = \frac{d\lambda_1}{dt} \dots\dots\dots(1.3.5)$$

$$v_2 = \frac{d\lambda_2}{dt} \dots\dots\dots(1.3.6)$$

sustituyendo (1.3.3) y (1.3.4) en (1.3.5) y (1.3.6) respectivamente, tenemos:

$$v_1 = L_{11} \frac{di_1}{dt} + L_{12} \frac{di_2}{dt} \dots\dots\dots(1.3.7)$$

$$v_2 = L_{21} \frac{di_1}{dt} + L_{22} \frac{di_2}{dt} \dots\dots\dots(1.3.8)$$

En estado permanente, las tensiones dadas por las ecuaciones anteriores toman la siguiente forma fasorial:

$$V_1 = (j\omega L_{11})I_1 + (j\omega L_{12})I_2 \dots\dots\dots(1.3.9)$$

$$V_2 = (j\omega L_{21})I_1 + (j\omega L_{22})I_2 \dots\dots\dots(1.3.10)$$

Tomando como base las ecuaciones anteriores, en la figura 1.3.4 se muestra un circuito equivalente para las bobinas acopladas mostradas en la figura 1.3.3.

Es importante ahora hacer notar que las inductancias entre paréntesis mostradas en la figura 1.3.4 son las inductancias de dispersión  $L_{11}$  y  $L_{21}$  de los devanados, tal como se aprecia a continuación:

$$L_{11} - aL_{21} = \frac{NI\phi_{11}}{I_1} - \frac{NI}{N_2} \frac{N_2\phi_{21}}{I_1} = \frac{NI}{I_1} (\phi_{11} - \phi_{21})$$

pero,  $\phi_{11} - \phi_{21} = \phi_{11}$ , por lo que:

$$L_{11} - aL_{21} = \frac{NI}{I_1} \phi_{11} = L_{11}$$

De manera similar:

$$L22 - \frac{L12}{a} = \frac{N2 \phi22}{i2} - \frac{N2}{N1} \frac{N1 \phi12}{i2} = \frac{N2}{i2} (\phi22 - \phi12)$$

pero,  $\phi22 - \phi12 = \phi21$ , por lo que finalmente:

$$L22 - \frac{L12}{a} = \frac{N2}{i2} \phi21 = L21$$

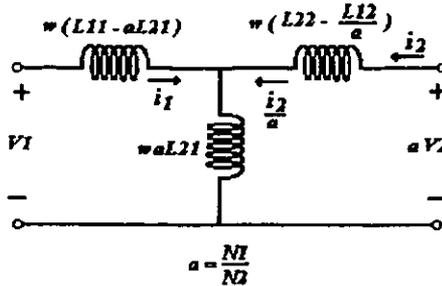


Figura 1.3.4 Circuito equivalente de C.A. de las bobinas magnéticamente acopladas de la figura 1.3.3

La inductancia conectada en paralelo dada por  $aL21$  se conoce como inductancia de magnetización  $Lm$ , asociada con el flujo mutuo  $\phi21$  que enlaza las bobinas debido a la corriente  $i1$ , esto es:

$$Lm = aL21 = \frac{N1}{N2} \frac{N2 \phi21}{i1} = \frac{N1}{i1} \phi21$$

No obstante, el circuito equivalente de la figura 1.3.4 no presenta aislamiento eléctrico entre ambos devanados, por lo que un circuito equivalente más aproximado es el mostrado en la figura 1.3.5.

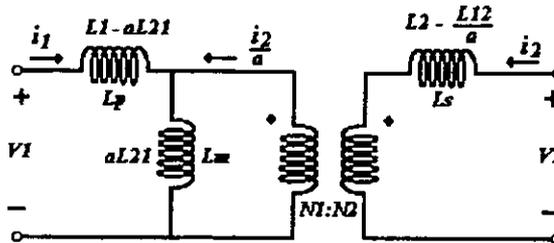


Figura 1.3.5 Circuito equivalente de C.A. de las bobinas magnéticamente acopladas mostradas en la figura 1.3.3, y que contempla el aislamiento eléctrico entre ambas.

Nótese cómo finalmente, el circuito eléctrico equivalente de las bobinas magnéticamente acopladas de la figura 1.3.3 se reduce a las inductancias de dispersión  $Lp$  (antes definida como  $L11$ ) y  $Ls$  (antes definida como  $L22$ ), la inductancia de dispersión  $Lm$  y el transformador ideal de tensión.

En la figura 1.3.6 se muestra un *convertidor Cuk* con acoplamiento de inductores. Antes de continuar, es importante hacer una observación: los dos componentes magnéticos  $L1$  y  $L2$  empleados por el *convertidor de Cuk*, por vez primera se han integrado en una simple estructura magnética que agrupa a los dos devanados. Esta estructura magnética conserva

las funciones inductivas originales, pero altera sus valores efectivos. Como ya vimos, al estar  $L1$  y  $L2$  devanados sobre un mismo núcleo ferromagnético, este dispositivo se vuelve ahora un tipo especial de transformador.

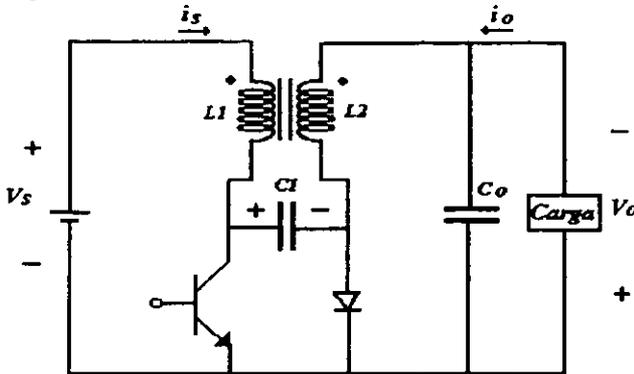


Figura 1.3.6 Acoplamiento de inductores en el convertidor de Cuk.

Considérese dicho circuito. Durante el tiempo de encendido " $t_{on}$ ", la corriente fluye de la fuente de alimentación hacia la terminal marcada con un punto del inductor  $L1$ . Esta corriente en forma de rampa con pendiente positiva se observa en la figura 1.2.17(d). Sin embargo, en el inductor  $L2$ , su terminal marcada es positiva con respecto a su otra terminal, y por acción de transformación, éste fuerza una tensión a través de  $L1$ , haciendo que su terminal marcada sea positiva con respecto a su otra terminal. Lo anterior provoca una corriente inducida que fluye de la terminal marcada de  $L1$  hacia la fuente de alimentación. La forma de onda de esta corriente también es una rampa con la misma magnitud en pendiente, pero de polaridad opuesta que la corriente que fluye de la fuente hacia  $L1$ . Debido a lo anterior, el cambio neto en corriente durante " $t_{on}$ " es cero; esto significa que la corriente de entrada al convertidor es únicamente C.D.. Si el factor de acoplamiento  $k$  entre  $L1$  y  $L2$  es del 100%, la corriente en la carga es también C.D., dada por  $V_o/R$ . En forma similar, durante el tiempo de apagado " $t_{off}$ " del transistor las pendientes en las corrientes que fluyen por  $L1$  y  $L2$  son de la misma magnitud y de polaridad opuesta, por lo que se deduce que durante este intervalo ocurre el mismo efecto que durante el tiempo de encendido " $t_{on}$ ", es decir, las corrientes de salida y de entrada son solamente un nivel de C.D.(sin rizo).

Otra forma de observar cualitativamente la reducción de rizo en este circuito es analizando el modelo del circuito equivalente de los inductores acoplados (figura 1.3.5), el cual se vuelve a mostrar en la figura 1.3.7. Nótese cómo los inductores  $L1$  y  $L2$  son excitados con formas de onda de tensión proporcionales en ambos devanados: primario y secundario. Nótese también cómo este modelo es idéntico al modelo equivalente correspondiente a un transformador de corriente alterna (C.A.), sólo que la dirección del flujo de la corriente del secundario es contraria a la dirección que presentaría un transformador de C.A., de acuerdo a las marcas de polaridad mostradas, lo que resulta en una corriente de magnetización ( $i_m$ ) dada por la suma de la corriente en el primario y el reflejo de la corriente en el secundario.

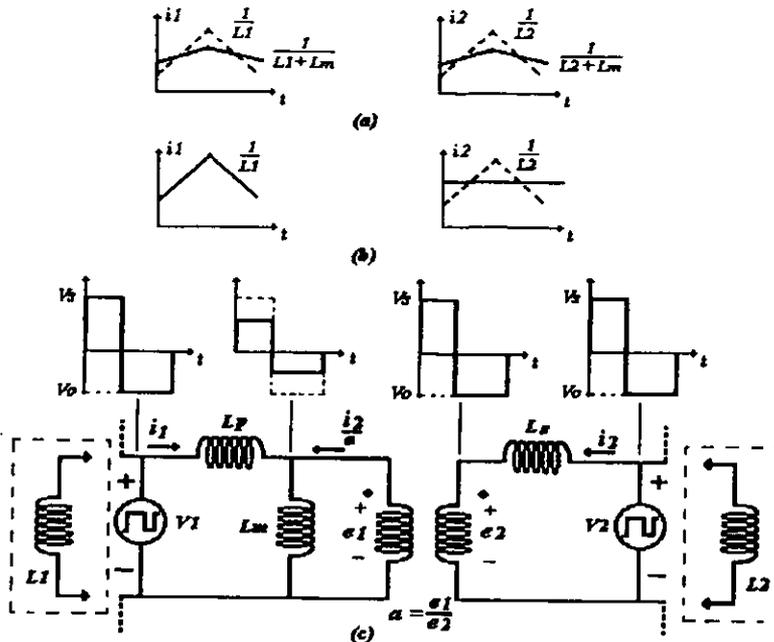


Figura 1.3.7 Reducción de rizo de corriente en el convertidor de Cuk. Reducción balanceada de rizo de corriente (a), reducción desbalanceada de rizo de corriente (b), modelo equivalente del acoplamiento de los inductores  $L1$  y  $L2$  (c).

Con ayuda de este modelo es posible distinguir dos casos que son de especial importancia: 1) reducción balanceada del rizo de corriente y 2) reducción desbalanceada del rizo de corriente (cero rizo). Ambos casos se ilustran en la figura 1.3.7(a) y 1.3.7(b) respectivamente. La línea punteada representa los rizos de corriente antes del acoplamiento de inductores, mientras que la línea continua representa el rizo de corriente después del acoplamiento.

Considérese el modelo equivalente en C.A. de los inductores acoplados de la figura 1.3.6 mostrado en la figura 1.3.7(c). Adicionalmente, en este modelo deben considerarse los siguientes parámetros: el factor de acoplamiento  $k$ , la inductancia propia del primario y secundario  $L1$  y  $L2$ , y la relación efectiva de vueltas definida como:

$$n = \sqrt{\frac{L1}{L2}} \dots\dots\dots (1.3.11)$$

1) Reducción balanceada del rizo de corriente

Aplicando la ley de tensión de Kirchoff al devanado primario:

$$V1 = VLp + VLm \dots\dots\dots (1.3.12)$$

pero,

$$VLm = e1 = Lm \frac{d(i1 + \frac{i2}{a})}{dt} \dots\dots\dots (1.3.13)$$

mientras que:

$$V_{Lp} = L_p \frac{di_1}{dt} \dots\dots\dots(1.3.14)$$

sustituyendo (1.3.13) y (1.3.14) en (1.3.12) tenemos:

$$V_1 = (L_p + L_m) \frac{di_1}{dt} + \frac{L_m}{a} \frac{di_2}{dt} \dots\dots\dots(1.3.15)$$

De igual forma, al aplicar la ley de tensión de Kirchoff al devanado secundario, tenemos:

$$V_2 = V_{Ls} + e_2$$

$$V_2 = L_s \frac{di_2}{dt} + \frac{e_1}{a}$$

$$V_2 = L_s \frac{di_2}{dt} + \frac{L_m}{a} \frac{di_1}{dt} + \frac{L_m}{a^2} \frac{di_2}{dt}$$

finalmente:

$$V_2 = \frac{L_m}{a} \frac{di_1}{dt} + \left(\frac{L_m}{a^2} + L_s\right) \frac{di_2}{dt} \dots\dots\dots(1.3.16)$$

Si el sistema de ecuaciones dado por (1.3.15) y (1.3.16), se puede obtener que, para rizados de corriente iguales y una relación efectiva de vueltas ( $n=1$ ), se tiene que:

$$\frac{di_1}{dt} = \frac{di_2}{dt} = \frac{V_s}{(1+k)L_2} \dots\dots\dots(1.3.17)$$

donde  $k$  es conocido como el factor de acoplamiento entre los devanados y está definida como:

$$k = \frac{L_m}{\sqrt{L_1 L_2}} \dots\dots\dots(1.3.18)$$

De la ecuación (1.3.17) se observa que ambos rizados de corriente se ven reducidos en un factor  $(1+k)$ . Cuando el factor de acoplamiento  $k$  es del 0% (inductores no acoplados;  $k=0$ ) el rizo de corriente conserva su valor original. Por el contrario, cuando el factor de acoplamiento es del 100% ( $k=1$ ) ambos rizados son reducidos a la mitad. No obstante, este caso puede ser considerado como el menos benéfico, dado que existe otro que presenta mayores ventajas.

## 2) Reducción desbalanceada del rizo de corriente

El cambio relativo de vueltas efectivas  $n$  con respecto al factor de acoplamiento  $k$  da como resultado la supresión del rizo de corriente en uno de los extremos. Si se cumple la condición de que  $n=k$ , entonces se consigue anular el rizo de corriente en la salida del convertidor, tal como se observa en la figura 1.3.7(b).

A fin de entender cómo es posible concebir la reducción de corriente al acoplar los inductores en el convertidor de Cuk, obsérvese nuevamente el modelo del circuito equivalente de la figura 1.3.7(c). Como puede verse, la tensión de excitación de entrada  $V_s$  se ve atenuado por el divisor de tensión inductivo formado por  $L_p$  y  $L_m$ . Sin embargo,

si la relación de vueltas dado por  $N1$  y  $N2$  del transformador ideal se ajusta de tal forma que la tensión atenuada se amplifique a su magnitud original (mostrado en el secundario del transformador ideal), la tensión neta a través de la inductancia de fuga  $L_s$  es cero durante todo el período de conmutación  $T_s$ ; esto es:

$$VL_s = 0 \quad \dots\dots\dots (1.3.19)$$

Por otra parte, la tensión a través del inductor  $L_s$  se define como:

$$VL_s = L_s \frac{diL_s}{dt} \quad \dots\dots\dots (1.3.20)$$

Si  $L_s$  presenta un valor finito de inductancia, se deduce que para que la ecuación (1.3.19) se satisfaga, el rizo de corriente ( $diL_s/dt$ ) debe ser cero.

La clave para entender este proceso radica en reconocer que los inductores acoplados están siendo operados por la misma tensión  $V_s$  en ambos devanados, y la eliminación de rizo resulta del ajuste de las tensiones que aparecen en las dos terminales de la inductancia de fuga  $L_s$  (véase figura 1.3.7(c)).

De esta forma, se puede concluir que un cambio en el número efectivo de vueltas ( $n$ ) con respecto al factor de acoplamiento ( $k$ ) reduce el rizo de corriente en ambos puertos del convertidor para cuando existe una reducción simétrica ( $n=1$ ), mientras que para una reducción asimétrica ( $n=k$ ) el rizo de corriente se remueve totalmente de un lado al otro.

Es importante puntualizar que una vez que se consigue la reducción o eliminación de rizo al acoplar los inductores, *esta característica no se pierde al cambiar el punto de operación (ciclo de trabajo  $D$ , frecuencia de conmutación  $f_s$ , o tensión de entrada  $V_s$ ) del convertidor*. Esto se debe a que las formas de onda de tensión en los inductores siguen siendo proporcionales, incluso aún cuando el convertidor se encuentre operando en el modo de conducción discontinua. Esto último se aplica únicamente al *convertidor de Cuk*.<sup>7</sup>

De acuerdo con lo anterior, se puede enunciar la siguiente regla general:

*En cualquier esquema de conversión es posible agrupar uno o más inductores en una simple estructura magnética, siempre que las formas de onda de tensión en los inductores presenten una cierta razón de proporcionalidad entre unas y otras.*

Finalmente, se puede decir que el método de acoplamiento de inductores es una herramienta importante que se puede aplicar a ciertos convertidores conmutados de C.D.. Sus beneficios son múltiples, ya que no solamente se puede lograr remover el rizo de corriente, sino que también se reducen pérdidas en el convertidor, tanto por cobre como en el núcleo, y por consiguiente se reduce también tamaño y peso en el (los) componente(s). Esto último se deduce del siguiente razonamiento: al acoplar inductores, el número de elementos magnéticos a construir se reduce de dos a uno solo, por lo que las pérdidas totales en el núcleo disminuyen (sin olvidar la reducción en peso y tamaño); por otra parte, el valor de inductancia  $L$  que requeriría un inductor para generar un rizo como el que se obtiene al aplicar el método de acoplamiento de inductores, es mayor que el valor de inductancia empleado en el acoplamiento, por lo que el número de vueltas de

<sup>7</sup> El método de acoplamiento de inductores se ha aplicado exitosamente a otros esquemas de conversión, sin embargo, en la mayoría de los casos, esto sólo se logra para cuando el convertidor opera en el modo de conducción continua.

alambre necesarios para construir dicho inductor es mayor. Así, al aplicar el método, se requiere menor cantidad de cobre para generar el rizo deseado, por lo que las pérdidas en el cobre se ven reducidas.<sup>8</sup>

### 1.3.3 Convertidor de Cuk con supresión de rizo, tanto a la entrada como a la salida

Ante la problemática de conseguir suprimir el rizo de corriente tanto a la entrada como a la salida del convertidor, y considerando en todo momento el menor número de componentes, el análisis se centra en el circuito que sirvió como eslabón para conseguir el aislamiento de C.D. en el *convertidor de Cuk* (figura 1.3.2(b)). Dicho circuito se vuelve a mostrar en la figura 1.3.8.

Nótese cómo la tensión a través de la inductancia adicional  $L$  es exactamente la misma tensión a través de los inductores  $L1$  y  $L2$ , ya que ésta ( $V_L$ ) conmuta entre la tensión de entrada ( $V_s$ ) y la tensión de salida  $V_o$ , dado que la *tensión promedio* a través de los capacitores  $C_a$  y  $C_b$  son  $V_s$  y  $V_o$  respectivamente.

De esta forma, el circuito de la figura anterior presenta características ideales para la aplicación del método de acoplamiento de inductores, ya que el inductor  $L$  puede ser acoplado con el inductor  $L1$ , removiendo el rizo de entrada; o bien acoplar  $L$  con el inductor  $L2$ , removiendo el rizo de corriente en la salida. Sin embargo, haciendo una pequeña modificación es posible remover el rizo de corriente en ambos puertos en forma simultánea. El siguiente paso consiste en reemplazar el inductor  $L$  por los inductores  $L_a$  y  $L_b$  conectados en paralelo, como se observa en la figura 1.3.9. Así, acoplando en forma adecuada el inductor  $L1$  con el devanado  $L_a$ , y el inductor  $L2$  con el devanado  $L_b$ , se logrará suprimir el rizo de entrada y el rizo de salida, removiéndolos hacia los devanados  $L_a$  y  $L_b$  respectivamente.

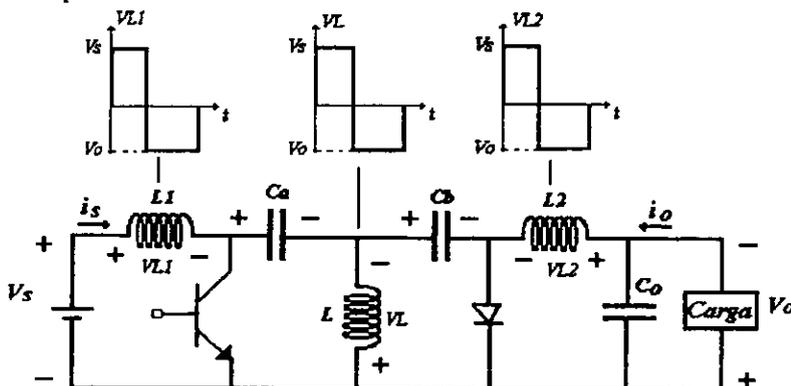


Figura 1.3.8 Las formas de onda de tensión en los inductores de este circuito permite aplicar el concepto de inductores acoplados para eliminar el rizo de corriente, tanto a la entrada como a la salida del convertidor.

Los inductores  $L_a$  y  $L_b$  están conectados eléctricamente en paralelo, sin embargo, no se encuentran acoplados magnéticamente. Por tanto, el circuito consta de dos estructuras

<sup>8</sup> En la referencia bibliográfica No.8, sección 3.1, se aprecia un análisis comparativo de las pérdidas por cobre y en el núcleo al considerar los inductores acoplados y al considerarlos en forma individual.

magnéticas (una por cada acoplamiento), como se indica en el diagrama de la figura 1.3.9(c). En la figura 1.3.9(b) se observa la realización física de este circuito. Como puede verse, al variar el factor de acoplamiento ( $k$ ) (variando el entrehierro, por ejemplo) en el primer acoplamiento, el rizo de corriente es suprimido al cumplirse que:

$$n_1 = \frac{I}{kI} \dots\dots\dots (1.3.21)$$

donde,

$$n_1 = \sqrt{\frac{LI}{La}} \dots\dots\dots (1.3.22)$$

De igual manera, cuando:

$$n_2 = kI \dots\dots\dots (1.3.23)$$

donde,

$$n_2 = \sqrt{\frac{Lb}{L2}} \dots\dots\dots (1.3.24)$$

en el segundo acoplamiento, el rizo de corriente en la salida se reduce a cero. Nótese que los ajustes de ambos acoplamientos son totalmente independientes.

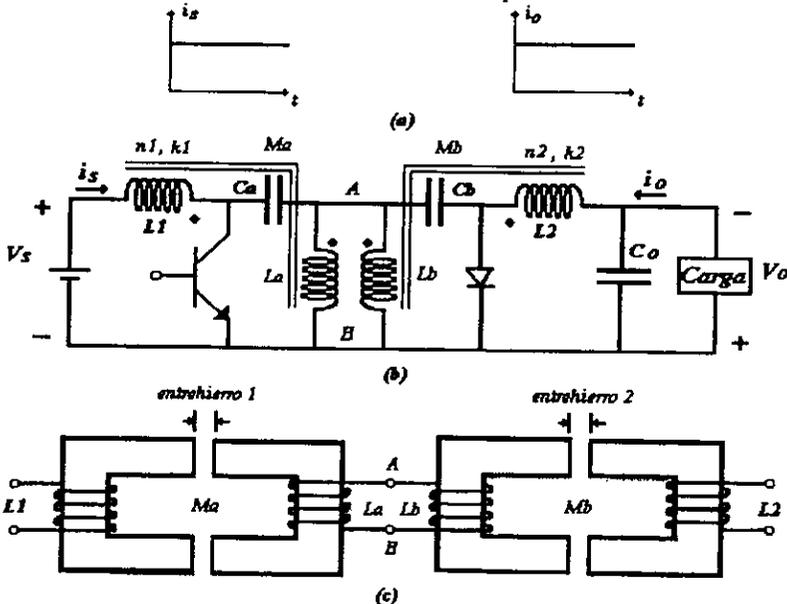


Figura 1.3.9 Cancelación de rizo en el convertidor de Cuk, al conectar dos inductores acoplados en paralelo.

El circuito anterior, no obstante suprimir el rizo de corriente en ambos puertos, no representa la solución óptima al problema antes planteado, ya que, como bien se aprecia, éste consta de dos estructuras magnéticas, mismas que presenta el convertidor de Cuk

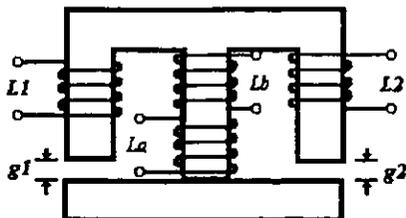


Figura 1.3.12 Realización física de la estructura magnética de la figura 1.3.11(c), con un núcleo ferromagnético tipo E-I.

Finalmente, en la figura 1.3.13 se muestra el diagrama eléctrico de un esquema de conversión que presenta el menor número de componentes así como el menor número de estructuras magnéticas y que suprime de rizo de corriente tanto a la entrada como a la salida del convertidor, por lo que el problema originalmente planteado ha sido solucionado.

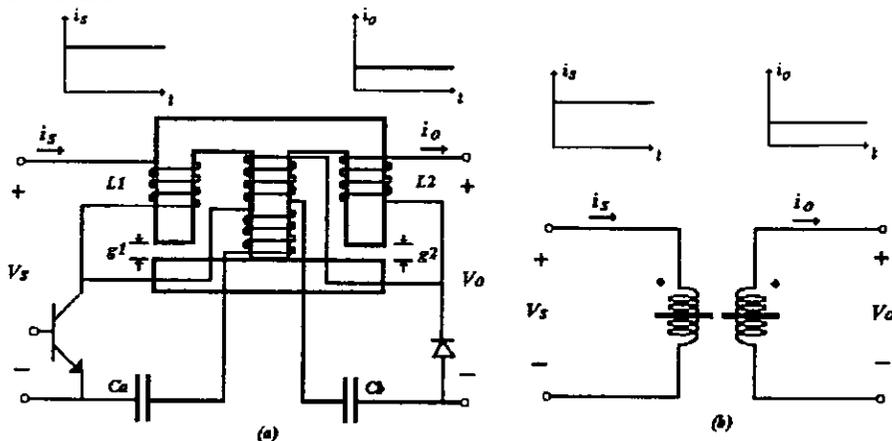


Figura 1.3.13 Realización física más simple del Convertidor de Cuk que emula al transformador de C.D. ideal (b) que consta de una sola estructura magnética que agrupa cuatro devanados, dos capacitores, un transistor y un diodo (a).

En la figura 1.3.14 se observa una extensión natural del convertidor de la figura anterior. Este convertidor es el mismo que el anterior solo que presenta salidas múltiples. Como bien se observa, su realización física implica el agrupamiento de cuatro componentes magnéticos en un solo núcleo que contempla seis devanados y que, no obstante, sigue siendo capaz de suprimir corriente tanto en la entrada como en ambas salidas. Nótese, sin embargo, la complejidad de la estructura magnética sobre la cual se construyen los elementos magnéticos (inductores y transformadores).

En este momento es importante hacer la siguiente observación: esta es la primera vez que los componentes magnéticos utilizados por el convertidor (inductores y transformador), hasta ahora visualizados como elementos magnéticamente independientes, son integrados en una simple estructura magnética común a todos, compuesta por múltiples devanados.

Lo anterior nos conduce al surgimiento de un nuevo concepto denominado como

"*Magnetismo Integrado*", el cual propone la integración de varios componentes magnéticos (inductores y transformadores), siempre que sea posible, en una simple estructura magnética común a todos, que no solamente le agrega simplicidad al circuito, sino que también mejora significativamente el desempeño del convertidor (supresión de rizados de corriente), además de disminuir tamaño y peso lo que consecuentemente incrementa la eficiencia del convertidor. Este concepto surge en forma análoga a la aparición del concepto de *Circuito Integrado (C.I.)* a finales de la década de los cincuentas, el cual integra un sin número de dispositivos semiconductores, eliminando así la interconexión de elementos discretos.

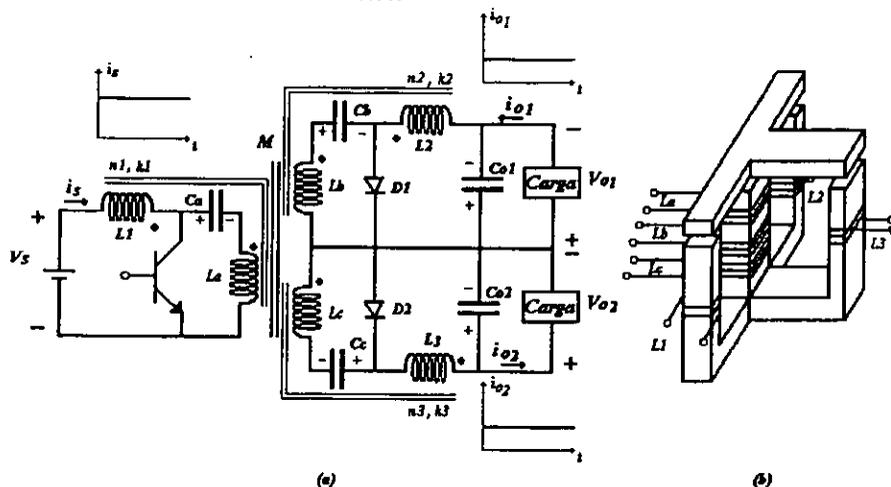


Figura 1.3.14 *Convertidor de Cuk con aislamiento de C.D., salida múltiple y supresión de rizo (a). Realización física de la estructura magnética que agrupa seis devanados (b).*

Como ya se ha observado, las aplicación del concepto de "*magnetismo integrado*" encuentra aplicación en el diseño de convertidores de C.D.-C.D. conmutados, sin embargo, su aplicación se extiende a otros campos de la *Electrónica de Potencia*, como lo son los inversores de frecuencia (convertidores de C.D.-C.A.), o bien, los amplificadores de potencia. Por ejemplo, este método puede ser aplicado directamente al amplificador conmutado de potencia push-pull, formado por dos *convertidores de Cuk* con transformador de aislamiento que se muestra en la figura 1.3.15.. Como puede verse, cada transformador de aislamiento puede ser agrupado con sus respectivos inductores de entrada y salida en una simple estructura magnética, suprimiendo así el rizo de corriente en ambos puertos.

De esta forma, el concepto de "*Magnetismo Integrado*" puede ser aplicado para agrupar elementos magnéticos (inductores y transformadores) en esquemas de conversión de energía, siempre que existan formas de onda de tensión proporcionales y en sincronía en los inductores y transformadores. Inclusive estas formas de onda pueden no ser rectangulares, siempre que sigan conservando proporcionalidad.

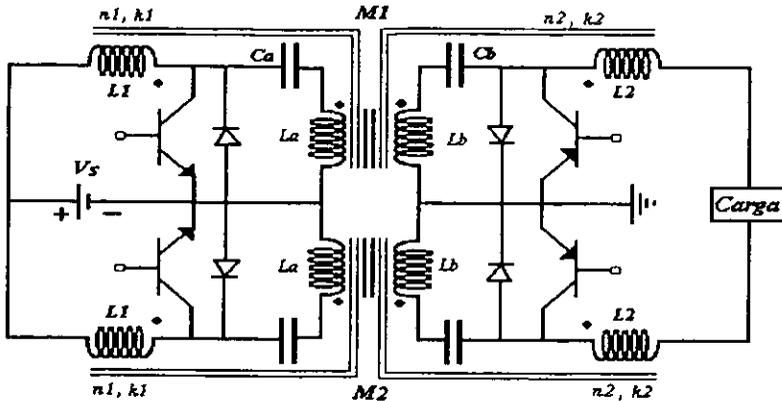


Figura 1.3.15 Aplicación del concepto de "Magnetismo Integrado" al *amplificador de potencia de Cuk* en modo conmutado.

### 1.3.4 Evolución esquemática del convertidor de Cuk

Finalmente, a continuación se presentan los circuitos eléctricos que representan la evolución del *convertidor de Cuk* hasta finalmente la obtención del esquema que emula el funcionamiento de un transformador de corriente directa a corriente directa (C.D.-C.D), esto es, conversión de tensión (reducción o aumento) y manejo de corrientes de C.D. puras (ausencia de rizo).

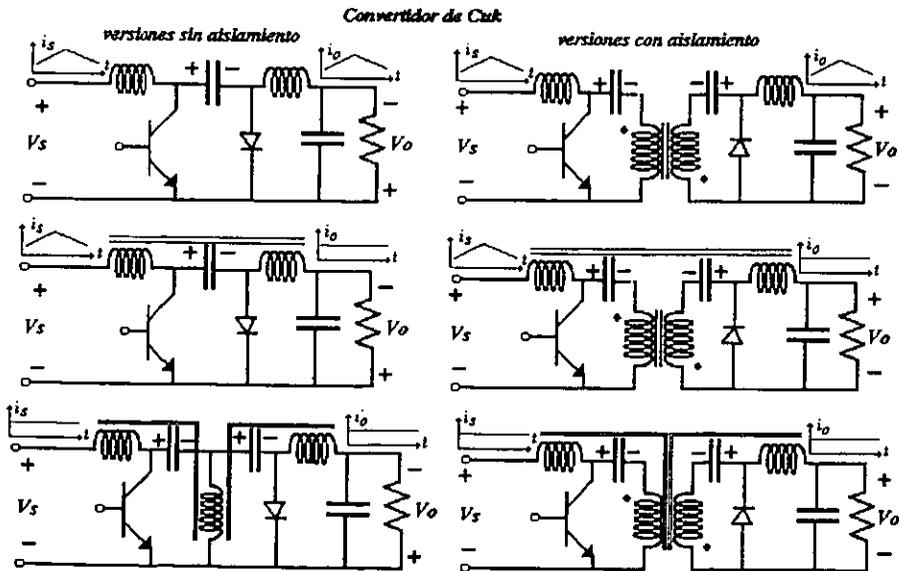


Figura 1.3.16 Evolución del *Convertidor de Cuk*, versiones con y sin aislamiento

Referencias: [5], [8]

### 1.4 Control de fuentes de alimentación en modo conmutado

Los esquemas de conversión de energía en modo conmutado hasta ahora revisados son sistemas que operan en malla abierta. Esto significa que no existe una acción de retroalimentación en el sistema tal que permita controlar o mantener constante la tensión  $V_o$  en la salida del convertidor. Esta característica de regulación de tensión es de primordial importancia, ya que ésta (la fuente) debe ser capaz de suministrar una tensión constante (con cierto margen de tolerancia) ante variaciones de corriente de carga, así como ante variaciones en el suministro de la energía a convertir. Los convertidores en modo conmutado que operan en malla cerrada, esto es, que contemplan una acción de control para mantener constante la tensión de salida  $V_o$  ante variaciones de carga y/o línea, son llamados *reguladores conmutados*.

El principio de operación de un *regulador conmutado* con control del ciclo de trabajo  $D$  es el siguiente. Considérese el diagrama de la figura 1.4.1(a).

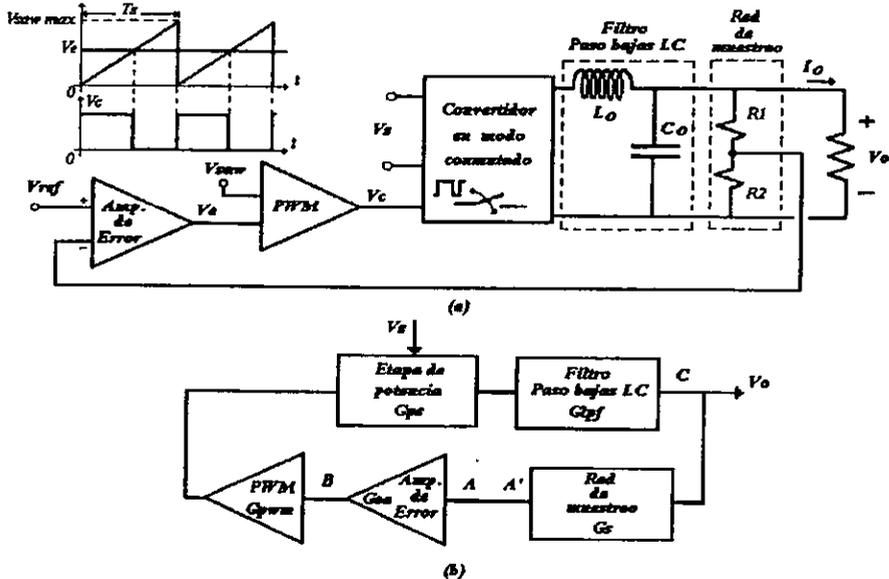


Figura 1.4.1 Regulador conmutado. Diagrama funcional (a), diagrama de bloques (b)

La tensión de salida ( $V_o$ ) es sensada a través del divisor de tensión formado por  $R_1$  y  $R_2$  y es comparado con la tensión de referencia  $V_{ref}$  aplicada a la terminal negativa del amplificador de error mostrado en la figura. La diferencia de ambas tensiones (tensión de error) se amplifica y se vuelve a comparar con una forma de onda diente de sierra ( $V_{saw}$ ) de frecuencia  $f_s$  y altura  $V_{saw\ max}$ , esto es, una forma de onda cuadrada cuyo ancho de pulso varía en proporción a la diferencia de tensiones entre ambas señales. Esta señal PWM es la señal que controla el "encendido" o "apagado" del interruptor electrónico del esquema

de conversión. De esta forma, el interruptor estará “abierto” mientras la tensión de la forma de onda diente de sierra  $V_{saw}$  sea mayor a la tensión de error  $V_e$ , y “cerrado” cuando  $V_e$  sea mayor a  $V_{saw}$ . De acuerdo a lo anterior, se requiere de una retroalimentación negativa para que las siguientes acciones correctivas puedan llevarse a cabo:

- 1) Un incremento en la tensión de salida  $V_o$  (ya sea debido a un decremento en la corriente de carga  $I_o$ , o bien debido a un incremento de la tensión de fuente  $V_s$ ) debe contrarrestarse con un ancho de pulso más pequeño de la señal de control  $V_c$  del interruptor, el cual a su vez se refleja en una disminución de la tensión de salida  $V_o$  a su valor original (antes de la perturbación).
- 2) Un decremento en la tensión de salida  $V_o$  (ya sea debido a un aumento en la corriente de carga  $I_o$ , o bien debido a un decremento en la tensión de fuente  $V_s$ ) debe contrarrestarse con un ancho de pulso más grande de la señal de control  $V_c$  del interruptor, el cual a su vez se reflejará en un aumento de la tensión de salida  $V_o$  a su valor original (antes de la perturbación).

En la figura 1.4.1(b) se puede observar un diagrama de bloques simplificado del regulador conmutado de la figura 1.4.1(a).

No obstante, como en casi cualquier sistema lineal retroalimentado, el sistema de control antes descrito es susceptible a la inestabilidad, como se explica a continuación. El diagrama de bloques de la figura 1.4.1(b) puede simplificarse en el esquema de retroalimentación básico de la figura 1.4.2, donde el bloque  $A(s)$  representa la ganancia de malla abierta que resulta del producto de la etapa de potencia y la etapa de filtrado, mientras que el bloque  $B(s)$  representa la ganancia que resulta del producto de las ganancias de los bloques de muestreo ( $G_s$ ), amplificador de error ( $G_{ea}$ ) y bloque PWM ( $G_{pwm}$ ). Al producto  $A(s)B(s)$  se le conoce como ganancia de lazo.

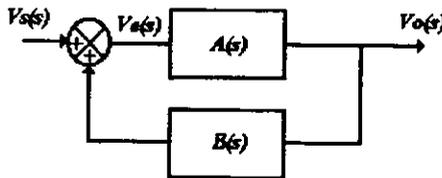


Figura 1.4.2 Sistema de retroalimentación básico de control

Nótese como el sistema de la figura 1.4.2 presenta una retroalimentación positiva. De acuerdo con la teoría de control, la ecuación básica de retroalimentación del sistema de la figura anterior puede obtenerse de la siguiente manera:

$$V_e(s) = V_s(s) + V_o(s) B(s) \dots\dots\dots(1.4.1)$$

$$V_o(s) = V_e(s) A(s) \dots\dots\dots(1.4.2)$$

sustituyendo (1.4.1) en (1.4.2) y desarrollando:

$$\frac{V_o(s)}{V_s(s)} = \frac{A(s)}{1 - A(s)B(s)} \dots\dots\dots(1.4.3)$$

La ecuación anterior muestra que todo sistema retroalimentado es susceptible a la inestabilidad, ya que si en algún momento el producto  $A(s)B(s)$  (*ganancia de lazo*) presenta una ganancia unitaria y un defasamiento de  $360^\circ$  o múltiplos de éste, la ganancia del sistema queda indefinida.

El bloque de modulación PWM mostrado en la figura 1.4.1, que traduce una tensión de entrada en un ancho de pulso variable, es un procedimiento evidentemente no lineal, sin embargo, si esta etapa, en combinación con la etapa de potencia del convertidor puede ser linealizada<sup>9</sup>, entonces es posible aplicar las herramientas de control modernas como las *gráficas de Bode* o el *criterio de estabilidad de Nyquist* (por ejemplo), para determinar la compensación en amplitud y fase adecuadas de la *ganancia de lazo* del sistema, a fin de conseguir la respuesta de estado estable y ante transitorios que se desea.

**1.4.1 Estabilización del lazo de control en reguladores conmutados**

El regulador conmutado mostrado en la figura 1.4.1 representa un sistema estable a bajas frecuencias. Sin embargo, dentro del lazo de control existen tensiones de ruido de bajo nivel presentes en todo momento (así como posibles transitorios de tensión), los cuales presentan un espectro continuo en frecuencia de *componentes de Fourier*. Todas estas componentes sufren alteraciones en ganancia y cambios de fase a través de los bloques de filtrado, amplificador de error y comparador PWM. En alguna de estas componentes, la ganancia y cambio de fase puede conducir a una retroalimentación positiva del sistema, en lugar de una retroalimentación negativa, lo que llevaría al convertidor, como ya se analizó, a presentar problemas de inestabilidad. Esta inestabilidad, en la práctica, se manifiesta en oscilaciones, tal como se explica a continuación.

*Mecanismo de oscilación en reguladores conmutados*

Considérese nuevamente el diagrama a bloques de la figura 1.4.1(b). Supóngase que por un momento el *lazo de control* se abre en el punto A a la entrada del amplificador de error. A cualquiera de las *componentes de Fourier* del ruido, existe un cambio de ganancia y fase del punto A al punto B, del punto B al punto C y del punto C al punto de inicio A'. Ahora supongamos que una señal ficticia de frecuencia  $f_l$  se introduce en el lazo en el punto A y regresa al mismo punto A' después de pasar a través de los puntos B y C. De acuerdo a lo anterior, la señal que retorna al punto A' es la misma que entro al lazo, sólo que modificada en ganancia y fase debido a los bloques de filtrado y amplificador de error. Si la señal que regresa al punto A' se encuentra exactamente en fase y con una magnitud igual a la que presentaba la señal que originalmente entro al lazo en el punto A, y si

<sup>9</sup> Existe un método de linealización de la etapa de potencia conocido como "the state space average" desarrollado precisamente por los investigadores R.D. Middlebrook y Slobodan Cuk, y que sirve para analizar el comportamiento del sistema ante pequeñas perturbaciones en la tensión de salida  $v_o$ , así como en el ciclo de trabajo  $d$  alrededor de su punto de operación en estado estable (C.D.)  $V_O$  y  $D$ .

La importancia de la impedancia de retroalimentación  $Z_f$  es tal, que además de ajustar la ganancia en amplitud de este bloque, también puede modificar su fase, y por tanto, la ganancia en amplitud y/o la fase del lazo de todo el sistema.

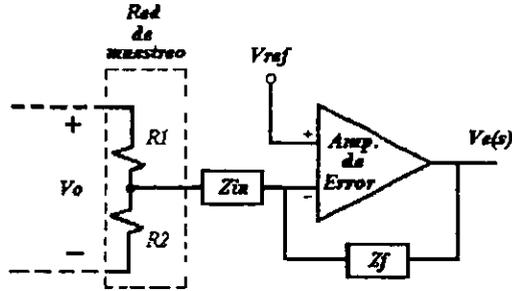


Figura 1.4.4 Amplificador de error retroalimentado con propósitos de compensación de la ganancia en amplitud y fase del lazo de control del regulador conmutado

De esta manera, la secuencia que debe seguirse para la estabilización de un *regulador conmutado* es la siguiente: primeramente establecer una *frecuencia de crossover*  $f_{co}$  (aproximadamente una quinta parte de la frecuencia de conmutación  $f_s$  del convertidor), posteriormente determinar la ganancia en amplitud del amplificador de error ( $G_{ea}$ ) tal que al sumarse con la ganancia de los bloques restantes del sistema ( $G_m$ ), se obligue a que la *ganancia de lazo*  $G_l$  (*ganancia total del lazo*) sea de 0 [dB] a la *frecuencia de crossover*  $f_{co}$  deseada. Hecho esto se procederá a compensar el amplificador de error para que la ganancia de lazo presente una pendiente de -20 dB/década a la *frecuencia de crossover*  $f_{co}$ , así como un defasamiento que satisfaga el margen de fase que se desee.

A fin de compensar tanto la ganancia en amplitud como la fase del amplificador de error de la figura 1.4.4, primeramente es necesario revisar las características de ganancia y fase del amplificador de error mismo, así como del bloque de filtrado.

#### *Características de ganancia en amplitud y fase contra frecuencia de la etapa de filtrado*

Los esquemas de conversión en modo conmutado revisados en la sección 1.2 de este trabajo contemplan una etapa de filtrado constituida por un filtro paso bajas *LC*, tal como se aprecia en la figura 1.4.5. Las características de frecuencia contra ganancia, tanto en amplitud como en fase, son de primordial importancia, ya que ésta determinará la forma en como el amplificador de error antes citado deberá compensar al sistema de control. En la figura 1.4.5(a) se observa la característica ganancia en amplitud contra frecuencia de un filtro paso bajas *LC* cuyo capacitor no presenta *resistencia equivalente serie (ESR)*, mientras que en la figura 1.4.5(b) se observa la misma respuesta pero con un capacitor que si presenta dicha resistencia. Ambas características corresponden a una carga dada por  $R_o = \sqrt{L_o C_o}$ . Esta consideración obedece a que si el convertidor es estabilizado para dicho valor de  $R_o$ , entonces el convertidor será estable para cualquier valor de carga.<sup>10</sup>

<sup>10</sup> En la referencia bibliográfica No.1 (sección 12.2) se aprecia un análisis más completo de este tema.

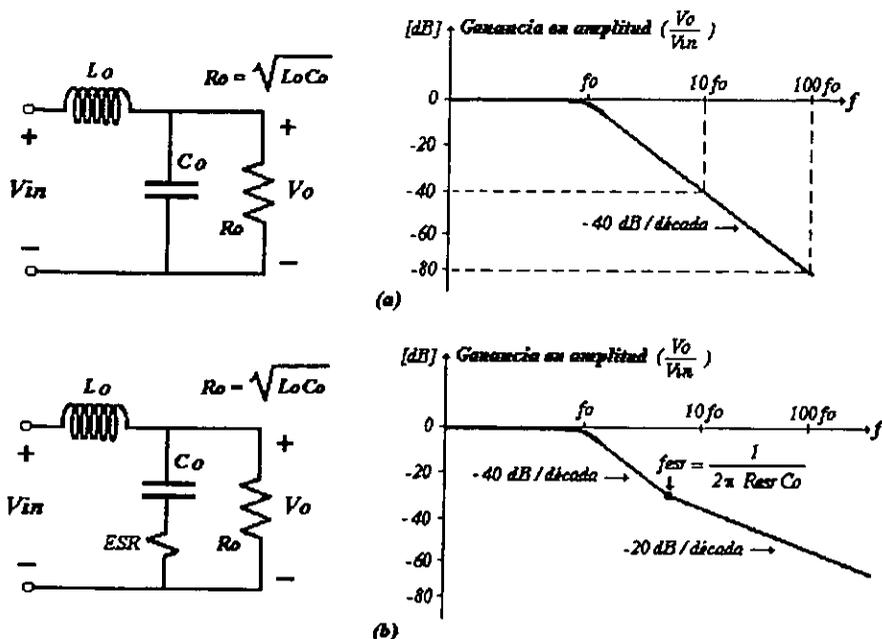


Figura 1.4.5 Característica Ganancia en amplitud contra frecuencia de un filtro paso bajas LC, con capacitor en ausencia de ESR (a) y con presencia de ESR (b).

Nótese cómo en ambas respuestas la ganancia en C.D. ( $f=0$ ) y a frecuencias muy bajas, es constante y unitaria (0 dB) hasta la frecuencia de corte del filtro  $f_o$  dada por:

$$f_o = \frac{1}{2\pi \sqrt{L_o C_o}} \dots \dots \dots (1.4.6)$$

A partir de esta frecuencia la ganancia decrece a una tasa constante de -40 dB/década. Aunque esta transición en la realidad ocurre asintóticamente, para efectos prácticos podemos considerarla tal y como se aprecia en la figura. Sin embargo, para filtros paso bajas LC en presencia de ESR, la característica ganancia en amplitud contra frecuencia se ve alterada en una variación de la pendiente. Nótese como la pendiente disminuye de -40 a sólo -20 dB/década (figura 1.4.5(b)) a la frecuencia dada por:

$$f_{ESR} = \frac{1}{2\pi Resr Co} \dots \dots \dots (1.4.7)$$

Este efecto se produce debido a que a partir de la frecuencia de corte  $f_o$  la impedancia dada por  $C_o$  es mucho mayor a la correspondiente a ESR, por lo que el circuito se comporta como el circuito LC de la figura 1.4.5(a). Sin embargo, al llegar a la frecuencia  $f_o = 1/(2\pi Resr Co)$ , la impedancia dada por  $Resr$  es igual a la impedancia dada por  $C_o$ . A partir de dicha frecuencia, la impedancia debida a  $C_o$  disminuye, por lo que la impedancia que observa la tensión  $V_o$  es prácticamente  $Resr$ , convirtiéndose éste en un circuito LR en lugar de un circuito LC como el de la figura 1.4.5(a). Cabe mencionar también que un

$R2/R1$  y permanecerá prácticamente constante (pendiente 0, ver figura) hasta la frecuencia en donde la impedancia dada por  $C2$  es igual a la resistencia  $R2$ . Después de este punto, la ganancia estará dada por  $XC2/R1$ , por lo que ésta (la ganancia) será muy baja, dado que la impedancia de  $C2$  comenzará a disminuir a una tasa constante de  $-20$  dB/década, a medida que aumente la frecuencia.

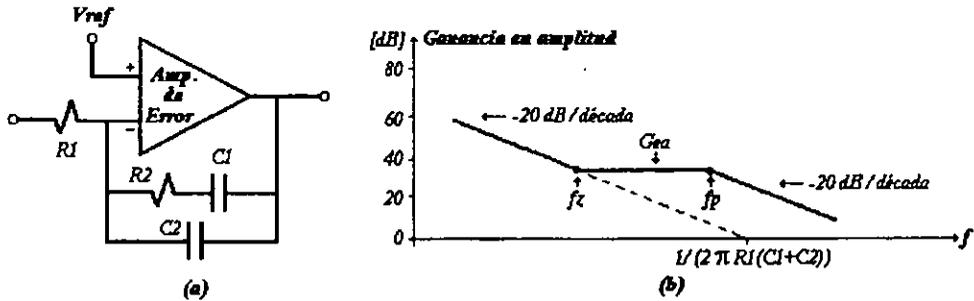


Figura 1.4.7 Amplificador de error retroalimentado (a). Característica ganancia en amplitud contra frecuencia (b).

La función de transferencia del amplificador de error de la figura 1.4.7(a) muestra que su característica ganancia contra frecuencia es la que se muestra en la figura 1.4.7(b), tal como se aprecia a continuación.

$$H_{ea}(s) = \frac{Z2}{Z1} \dots\dots\dots (1.4.10)$$

donde,

$$Z1 = R1 \dots\dots\dots (1.4.11)$$

$$Z2 = (R2 + 1/j\omega C1) // (1/j\omega C2) \dots\dots\dots (1.4.12)$$

sustituyendo (1.4.11) y (1.4.12) en (1.4.10), e introduciendo la variable  $s=j\omega$ , tenemos:

$$H_{ea}(s) = \frac{(R2 + 1/s C1) (1/s C2)}{R1 (R2 + 1/s C1 + 1/s C2)}$$

después de algunos desarrollos algebraicos, la ecuación anterior resulta en:

$$H_{ea}(s) = \frac{1 + s C1 R2}{s R1 (C1 + C2) (1 + \frac{s R2 C1 C2}{C1 + C2})} \dots\dots\dots (1.4.13)$$

Si ahora  $C2$  se toma mucho menor a  $C1$ :

$$H_{ea}(s) = \frac{1 + s C1 R2}{s R1 (C1 + C2) (1 + s R2 C1)} \dots\dots\dots (1.4.14)$$

El amplificador de error de la figura 1.4.7(a) cuya función de transferencia está dada por (1.4.13), como puede verse, presenta un polo, un cero y un polo en el origen. Este amplificador comúnmente es llamado *amplificador de error del tipo 2<sup>12</sup>* y es empleado

<sup>12</sup> De acuerdo con la referencia bibliográfica No.11

para compensar reguladores conmutados cuyo capacitor de salida  $C_o$  presenta *resistencia equivalente serie (ESR)*.

Los productos  $RC$  de la función de transferencia anterior representan frecuencias y determinan la característica ganancia contra frecuencia del amplificador de error de la figura 1.4.7(a). Estas frecuencias se obtienen igualando a cero los términos de cada polo y/o cero de la función de transferencia normalizada dada por (1.4.14). Así, para obtener la frecuencia a la que ocurre el cero, se tiene que:

$1+SR2C1 = 1+jw1R2C1=0$ , donde  $w=2\pi fz$ , por lo que resolviendo para  $fz$ :

$$fz = \frac{1}{2\pi R2 C1} \dots\dots\dots (1.4.15)$$

mientras que para el polo:

$1+SR2C2 = 1+jwR2C2=0$ , donde  $w=2\pi fp$ . Resolviendo para  $fp$ :

$$fp = \frac{1}{2\pi R2 C2} \dots\dots\dots (1.4.16)$$

finalmente, el polo en el origen:  $SR1(C1+C2) = jwR1(C1+C2)=0$ . Resolviendo para  $fpo$ :

$$fpo = 0 \dots\dots\dots (1.4.17)$$

En la figura 1.4.7(b) se observa el efecto de los polos y el cero de la *función de transferencia* dada por (1.4.14) en la característica ganancia en amplitud contra frecuencia del amplificador de error de la figura 1.4.7(a). Dado que los polos presentan una caída constante de -20 dB/década en la característica ganancia contra frecuencia a partir de la frecuencia de dicho polo  $fp$ , el polo en el origen es el que permite obtener una ganancia muy alta a bajas frecuencias, como puede verse en la figura. Por el contrario, los ceros presentan una subida constante de +20 dB/década a la frecuencia del cero  $fz$ , por lo que a partir de esta frecuencia ( $1/(2\pi R2C1)$ ) la característica ganancia-frecuencia del amplificador presenta una pendiente constante. Esto se debe a que los efectos de los polos y/o ceros en las características ganancia-frecuencia, así como fase-frecuencia, son aditivos, por lo que el efecto de un polo se ve contrarrestado por el efecto de un cero y viceversa. De esta forma, la ganancia del amplificador de error  $Gea$  permanece constante hasta la frecuencia del polo sencillo  $fp$  dada por  $1/(2\pi R2C2)$ , ya que éste nuevamente hace que la ganancia caiga una tasa de -20 dB/década, tal como se observa en la figura 1.4.7(b).

Así, la selección de los componentes involucrados ( $R1, R2, C1$  y  $C2$ ) determinan la característica ganancia-frecuencia, así como fase-frecuencia del *amplificador de error tipo 2* mostrado en la figura 1.4.7(a).

### Cambio de fase en un amplificador de error tipo 2

El cambio de fase que produce un amplificador de error como el mostrado en la figura 1.4.7(a) puede determinarse empleando el *esquema del factor  $K^{13}$* . Este esquema consiste en definir la constante  $K$  como:

$$K = \frac{fco}{fz} \dots\dots\dots (1.4.18)$$

<sup>13</sup> El *esquema del factor  $K$*  es tomado de la referencia bibliográfica No.11

Asimismo,  $K$  se define también como:

$$K = \frac{fp}{fco} \dots\dots\dots (1.4.19)$$

donde  $fco$  es la frecuencia de crossover y  $fz$  es la frecuencia del cero, mientras que  $fp$  es la frecuencia del polo sencillo de la función de transferencia del amplificador de error del tipo 2.

El esquema del factor  $K$  establece que el adelanto en fase a la frecuencia de crossover ( $fco$ ) debido al cero a la frecuencia  $fz$  está dado por:

$$\theta_{ld} = \tan^{-1} \left( \frac{fco}{fz} \right)$$

$$\theta_{ld} = \tan^{-1} K \dots\dots\dots (1.4.20)$$

mientras que el atraso de fase a la frecuencia de crossover ( $fco$ ) debida al polo sencillo a la frecuencia  $fp$ , está dado por:

$$\theta_{lag} = \tan^{-1} \left( \frac{fco}{fp} \right)$$

$$\theta_{lag} = \tan^{-1} \frac{1}{K} \dots\dots\dots (1.4.21)$$

De esta manera, el cambio de fase debido al adelanto del cero y el atraso del polo se obtiene al sumar las ecuaciones (1.4.20) y (1.4.21). No obstante, para calcular el cambio total de fase a través del amplificador de error es necesario considerar también el defasamiento producido por el polo en el origen que, a bajas frecuencias, puede ser de hasta un máximo de  $90^\circ$ ; así como también el defasamiento de  $180^\circ$  debido a la inversión de polaridad inherente a la configuración en la que se está operando el amplificador (amplificador inversor).

Finalmente, el cambio de fase total a través de un amplificador de error del tipo 2 (figura 1.4.7(a)) puede calcularse mediante la siguiente expresión:

$$\theta_{total} = 270 - \tan^{-1} K + \tan^{-1} \frac{1}{K} \dots\dots\dots (1.4.22)$$

En la tabla 1.4.1 se muestra el atraso en fase total para distintos valores de  $K$ , basados en la ecuación (1.4.22).

$K$	Atraso
2	233°
3	216°
4	208°
5	202°
6	198°
10	191°

Tabla 1.4.1 Atraso en fase total a través de un amplificador de error del tipo 2 para distintos valores de  $K$ .

*Estabilidad condicional en reguladores conmutados*

El lazo de control de un regulador conmutado puede ser estable bajo condiciones de estado estable, sin embargo, puede dejar de serlo ante condiciones de arranque ("encendido"), transitorios en la fuente de alimentación, o bien ante variaciones abruptas de corriente de carga. A esto se le conoce como *estabilidad condicional*, la cual puede entenderse mediante las características de ganancia en amplitud contra frecuencia y fase contra frecuencia mostrados en la figura 1.4.8. Un regulador conmutado presenta problemas de estabilidad condicional si existen dos o más frecuencias a las cuales el cambio de fase total del lazo alcanza los  $360^\circ$ , como se observa en la figura.

La condición para que un sistema retroalimentado oscile es que a la frecuencia a la que la *ganancia de lazo* es unitaria ( $f_{co}$ ), el cambio de fase total a través del lazo sea de  $360^\circ$ . Bajo esta consideración, la situación dada por el punto *B* (ver figura) presenta una ganancia de lazo unitaria, sin embargo, el cambio total de fase es menor a  $360^\circ$ , por lo que el lazo es estable. El punto *C* también es estable, ya que a pesar de que el cambio de fase es de  $360^\circ$ , la ganancia de lazo es menor a la unidad. Por el contrario, el punto *A* presenta también un defasamiento total de  $360^\circ$ , pero una ganancia superior a la unidad. Este punto presenta problemas de *estabilidad condicional*, ya que ante ciertas condiciones de operación el sistema se vuelve inestable, tal como se explica a continuación. Durante el "encendido" del regulador, cuando el circuito aún no se ha estabilizado, la *ganancia de lazo* ( $G_l$ ) puede ser lo suficientemente menor como para que la ganancia del punto *A* sea unitaria, con lo que las condiciones de oscilación se cumplirán, y el circuito oscilará y se mantendrá en esta condición. Por el contrario, el punto *C* no presentará este problema, ya que, durante el "encendido", no es posible que la ganancia se incremente momentáneamente.

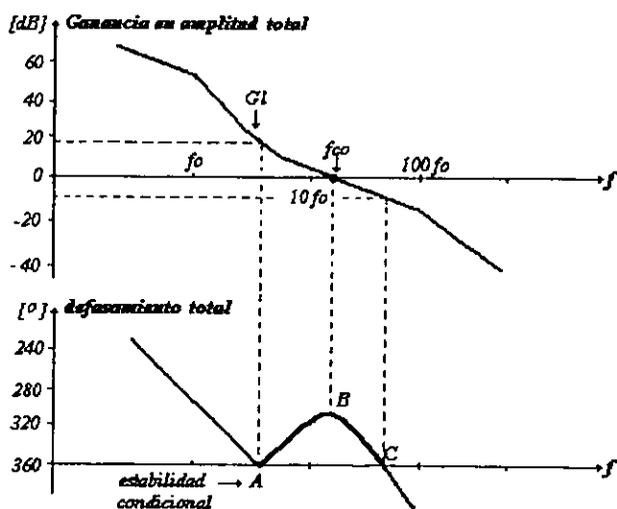


Figura 1.4.8 Características ganancia y fase totales del lazo contra frecuencia, mostrando *estabilidad condicional* en el punto A.

Asimismo, ante variaciones de carga, es posible que la ganancia y la fase del lazo se incrementen rápidamente a la frecuencia de corte del filtro  $LC$ , lo que puede resultar de cumplirse la condición de oscilación, en inestabilidad en el sistema de control.

Referencias: [1], [6], [11]

## Capítulo II

### Propuesta de solución

A fin de resolver el problema planteado en la introducción de este trabajo, a continuación se describe la forma en cómo se propone alcanzar los objetivos antes establecidos.

En el sustento teórico de este trabajo se presenta parte de la investigación desarrollada por los autores antes citados, y que son tomados como base para el desarrollo de este tema de tesis. En este sentido, los esquemas de conversión de C.D. a C.D. que se pretenden evaluar son los mostrados en las figuras 1.2.10 y 1.2.16, y que ahora se muestran en la figura 2.1.

Nótese que la realización física de los interruptores, en ambos esquemas, se propone sea con un *transistor* de potencia del tipo *MOSFET* en combinación con un *diodo*. Esta propuesta obedece a varias razones. Dada la característica de conmutación que los esquemas de conversión a trabajar exigen, esto es, se requiere de un interruptor electrónico totalmente controlable; la elección de éste queda restringido a los siguientes dispositivos: *transistor TBJ*, *transistor MOSFET*, *IGBT* y *Tiristor GTO*. El empleo de estos dos últimos dispositivos, dadas sus características de bloqueo de tensión negativa, se reserva a otro tipo de aplicaciones; además de que su costo es bastante elevado en comparación con un *transistor*, ya sea del tipo *TBJ* o del tipo *MOSFET*. De esta forma, por simplicidad, economía y disponibilidad en un amplio intervalo de corrientes y tensiones de manejo, así como de fabricantes, la elección del interruptor electrónico para esta aplicación en específico se restringe a solamente dos posibilidades: *transistor* tipo *TBJ*, o bien, *transistor* tipo *MOSFET*.

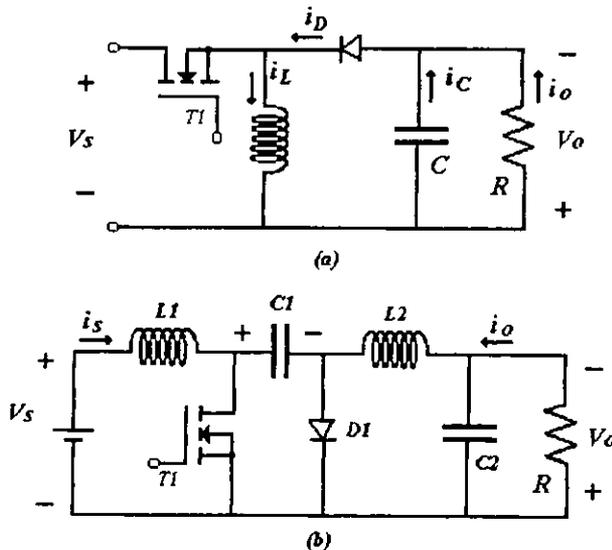


Figura 2.1 Convertidor "reductor-elevador" ("buck-boost") (a) y "convertidor de Cuk" (b)

La elección de los transistores tipo *MOSFET* sobre los transistores del tipo *TBJ* de potencia, se debe a múltiples razones. La frecuencia de conmutación de los transistores tipo *TBJ* se encuentra restringida a frecuencias por debajo de los 20 KHz, mientras que los transistores tipo *MOSFET* pueden operar hasta con frecuencias de conmutación cercanas a los 100 KHz. Además, los tiempos de transición en los transistores tipo *MOSFET* son mucho más breves (del orden de los nano-segundos) que los tiempos de transición que ofrecen los *TBJ*'s (del orden de los micro-segundos). Por otra parte, los *TBJ*'s son dispositivos controlados por corriente, mientras que los *MOSFET*'s son dispositivos controlados por tensión. Esta diferencia se traduce, en la práctica, en un circuito de disparo mucho más simple para un transistor tipo *MOSFET* que para un transistor tipo *TBJ*.

Debido a todo lo anterior, para el tipo de aplicación que aquí se pretende utilizar, esto es, convertidores en modo conmutado donde, por lo general, las frecuencias de conmutación se encuentran entre los 20 y los 100 KHz, la elección del transistor tipo *MOSFET* sobre el transistor *TBJ* es evidente.

De esta manera, el primer paso para la obtención del primer objetivo consiste en poner en funcionamiento las topologías en cuestión, mostradas en la figura 2.1. Sin embargo, es importante distinguir la naturaleza distinta de ambos esquemas, es por esta razón que es necesario, a fin de obtener un buen punto de comparación, cumplir las siguientes dos condiciones:

- 1) Establecer las mismas condiciones operativas para ambos esquemas. Esto es, dado que ambos presenta la misma función de transferencia en C.D., dada por:

$$V_o = -V_s \left( \frac{D}{1-D} \right)$$

es necesario definir arbitrariamente un punto de operación, el cual queda definido al establecer dos de las tres variables de que consta dicha función (ciclo de trabajo  $D$ , tensión de entrada  $V_s$  y tensión de salida  $V_o$ ).

- 2) Agregar un filtro paso-bajas  $LC$  para "suavizar" la forma de onda de corriente a la entrada del convertidor, tal como se muestra en la figura 2.2.

De esta forma, tendremos un buen punto para la comparación de ambas topologías, ya que ahora ambos convertidores realizarán la misma función general de conversión de C.D., además de presentar corrientes de entrada continuas, y de estar compuestos por los mismos componentes.

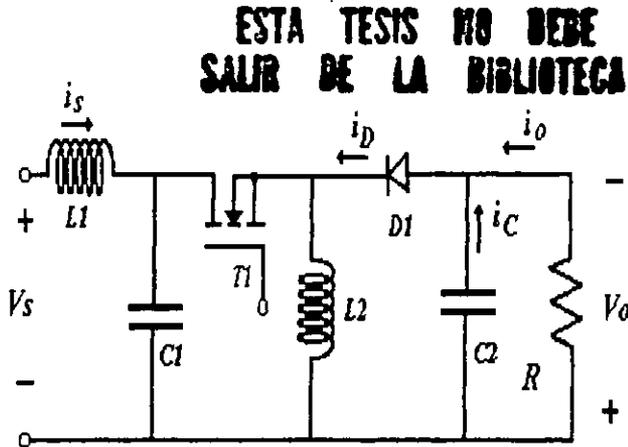


Figura 2.2 Convertidor "reductor-elevador" con filtro LC para suavizar la forma de onda de corriente de entrada.

Hecho lo anterior, se procederá a evaluar los parámetros de rendimiento que nos son de interés, a saber: eficiencia ( $\eta$ ), rizo de tensión en la salida, formas de onda en la entrada y salida del convertidor, complejidad del circuito de excitación del interruptor, así como el tamaño y peso de los componentes empleados.

Para el cumplimiento del segundo objetivo, se propone lo siguiente. En la figura 2.3 se observa una secuencia de los convertidores basados en el *convertidor de Cuk* que se pretenden construir antes de llegar a la realización del convertidor mostrado en la figura 2.4., el cual representa la versión con aislamiento y con ausencia de rizo de corriente del *convertidor de Cuk*, y que emula el funcionamiento de lo que sería un transformador de C.D.-C.D. ideal.

Con base en lo anterior, lo primero que se pretende es la realización física del *convertidor de Cuk* en su versión más simple, tal como se aprecia en la figura 2.3(a). Esta actividad pretende ahondar aún más en el *convertidor de Cuk* que se empleó en la actividad anterior, sólo que ahora se le dará mayor énfasis a las formas de onda presentadas en la sección 1.2.4. Una vez hecho lo anterior, se piensa trabajar con el acoplamiento de inductores en el *convertidor de Cuk* (sección 1.3.2) mostrado en la figura 2.3(b). Este circuito es idéntico al de la versión anterior, sólo que ahora los inductores son devanados sobre un mismo núcleo ferromagnético, a diferencia del

primero, el cual emplea dos elementos magnéticos: uno para la construcción de cada inductor. Esta reducción de componentes magnéticos (de dos a uno) reduce pérdidas en el núcleo y provee de cancelación de rizo de corriente, tanto a la entrada como a la salida del convertidor.

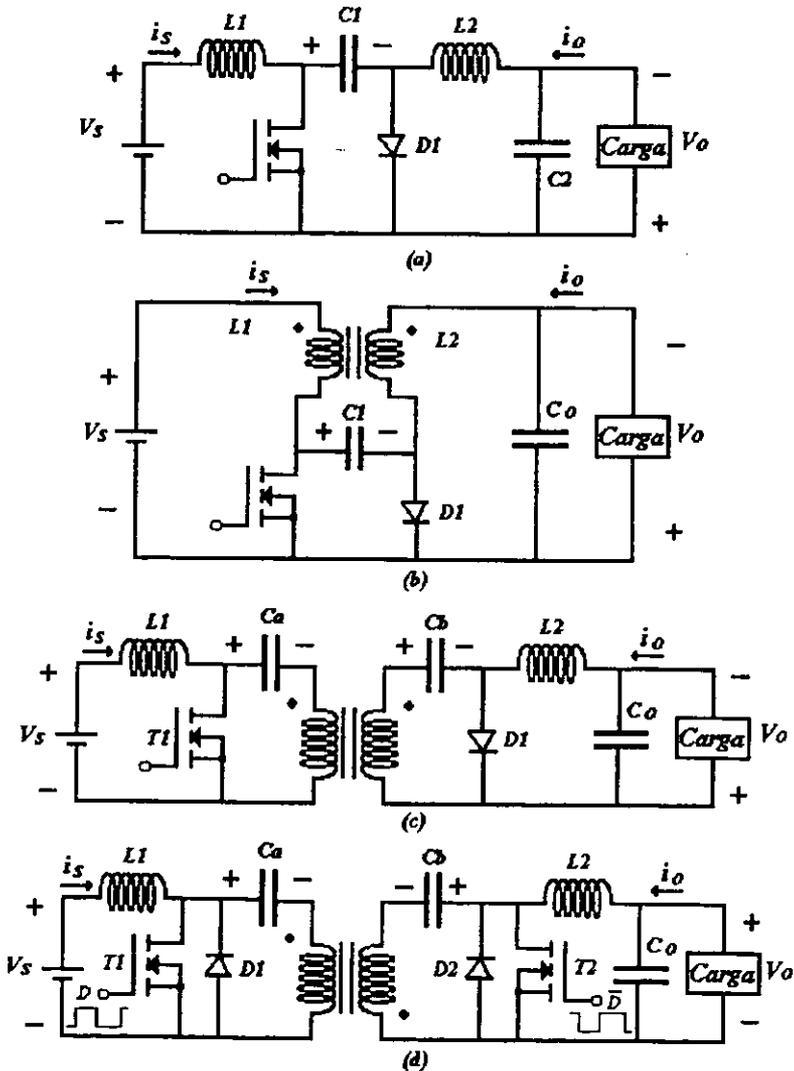


Figura 2.3 Secuencia propuesta del convertidor de Cuk antes de la realización física del convertidor de Cuk bidireccional, con transformador de aislamiento y ausencia de rizo, mostrado en la figura 2.4

Siguiendo el mismo desarrollo mostrado en la sección 1.3.1, el siguiente circuito a trabajar se propone que sea el de la figura 2.3(c), en el cual se introduce un transformador de tensión que proveerá de aislamiento entre la entrada y la salida del convertidor, así como también podrá, de ser necesario, aumentar o disminuir la tensión en la salida, ajustándola al nivel deseado. Como se observa, en este esquema de conversión los inductores no se encuentran acoplados, por lo que el número de componentes magnéticos aumenta a tres: uno para cada inductor y otro para construir el transformador. Además, se aprecia también un capacitor extra, el capacitor  $C_b$ . Otra característica de este circuito es que la adecuada conexión de los devanados del transformador permite obtener una tensión en la salida con la polaridad deseada, ya sea una tensión positiva, o bien, una tensión negativa.

Hasta este momento, se habrá trabajado con el *convertidor de Cuk* en su versión unidireccional, es decir, los tres esquemas hasta aquí revisados solamente son capaces de permitir el flujo de corriente en un solo sentido. A fin de proveer al circuito de capacidad de manejo de corriente de cualquier polaridad, se propone el circuito de la figura 2.3(d). Como puede observarse, este circuito es idéntico al circuito de la figura 2.3(c), sólo que éste emplea interruptores electrónicos bidireccionales, formados por la conexión en paralelo de un *diodo* y un *transistor*, en forma idéntica a como se puede ver en la figura 1.1.4.

De esta forma, el circuito de la figura 2.3(d) ya puede ser considerado como un convertidor de dos cuadrantes, ya que éste está capacitado para conducir corrientes, tanto positivas como negativas, con lo que evitará ser susceptible de operar en el *modo de conducción discontinua*; algo que los circuitos de las figuras 2.3(a) y 2.3(c) no podrían conseguir, ya que éstos son considerados como convertidores de un solo cuadrante. Nótese cómo al intercambiar las terminales del devanado secundario es posible obtener una tensión positiva de salida  $V_o$ . Nótese también que este cambio de polaridad en las terminales del secundario permite emplear un *transistor MOSFET de canal N* para el *transistor T2*, ya que de lo contrario, se habría necesitado emplear un *transistor MOSFET de canal P*, lo cual representa un gran inconveniente, ya que la fabricación de este tipo de *transistores* se encuentra limitada a tensiones de ruptura  $V_{DSS}$  no tan altas como las que se pueden encontrar en *transistores* de canal  $N$ .

Es importante ahora hacer la siguiente observación: los interruptores bidireccionales de la figura 2.3(d) están formados por la combinación de un *transistor MOSFET* y un *diodo*. La disposición física de los *diodos D1* y  $D2$  en dicho circuito (conectados en paralelo con los *transistores T1* y  $T2$  respectivamente) hacen pensar en utilizar el *diodo "parásito"* inherente a la estructura de estado sólido del *MOSFET* y así evitar emplear componentes discretos, reduciendo de esta forma el número de componentes semiconductoros. Como sabemos, este *diodo "parásito"* es capaz de manejar los mismos niveles de corriente y tensión de ruptura que maneja el propio *transistor*. Sin embargo, el principal inconveniente de emplear dicho *diodo* es el tiempo de recuperación en inversa " $t_{rr}$ " que éste presenta. No obstante, en la etapa de diseño de este trabajo se considerará la posibilidad de aprovechar dicha característica.

Hasta este momento, los circuitos propuestos operan en malla abierta, es decir, no existe acción de retroalimentación en el control del “disparo” de los interruptores electrónicos que permita proveer de *regulación* a la tensión de salida. Es por esto que se propone retroalimentar el convertidor que se muestra en la figura 2.4, mediante el uso de algún circuito integrado (C.I.) de control que sea capaz de conseguir dicha acción. Para esto se emplearán las técnicas de estabilización del lazo de control que se vieron en la sección 1.4.1. Una vez operando el *regulador conmutado* (también llamada *fente conmutada*), se pretende observar su rendimiento. Algunos parámetros importantes a evaluar lo serán la *eficiencia* ( $\eta$ ), la *regulación de línea* y la *regulación de carga*.

El siguiente circuito a trabajar será el que contempla el acoplamiento de inductores con los devanados del transformador en un mismo núcleo ferromagnético (ver figura 2.4), con lo cual el número de elementos magnéticos se reduce al mínimo. De conseguir hacer operar dicho circuito, se habrá conseguido la realización física de un convertidor conmutado que emula el funcionamiento de un transformador de C.D. ideal, ya que tendremos ahora un *convertidor de Cuk* de dos cuadrantes (convertidor bidireccional), con transformador de aislamiento, que carece de rizo en la corriente, tanto a la entrada, como a la salida del convertidor; pero sobre todo, que sigue conservando las características que destacan al convertidor convencional: bajos niveles de *EMI*, rizo de tensión de salida reducido, etc.

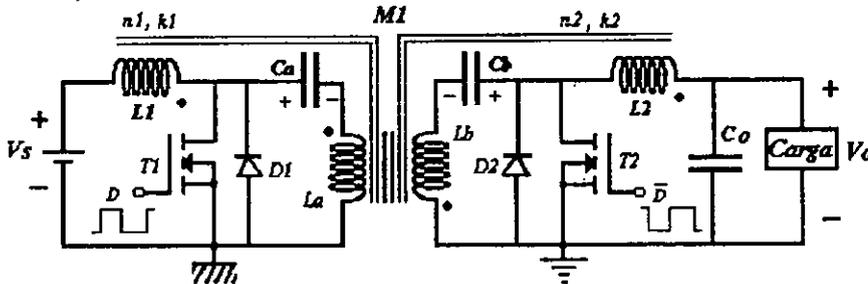


Figura 2.4 *Convertidor de Cuk* bidireccional con transformador de aislamiento y supresión de rizo de corriente tanto a la entrada como a la salida del convertidor

Con respecto a la construcción de los elementos magnéticos mostrados en los circuitos propuestos, se propone trabajar con núcleos de ferrita tipo E-E, proporcionados por uno de los cinco más grandes fabricantes Norteamericanos de núcleos ferromagnéticos: *Magnetics Inc.*<sup>14</sup>

En la figura 2.5 se muestra una combinación de núcleos E-E. Como puede observarse, el elemento eléctrico, ya sea el inductor, o bien los devanados primario y secundario de un transformador, se devanan sobre “bobinas” o carretes de Nylon (figura 2.5(b)), de tal forma que el embobinado rodea las extremidades centrales de los núcleos E.

<sup>14</sup> Magnetics © A division of Spang and Company.

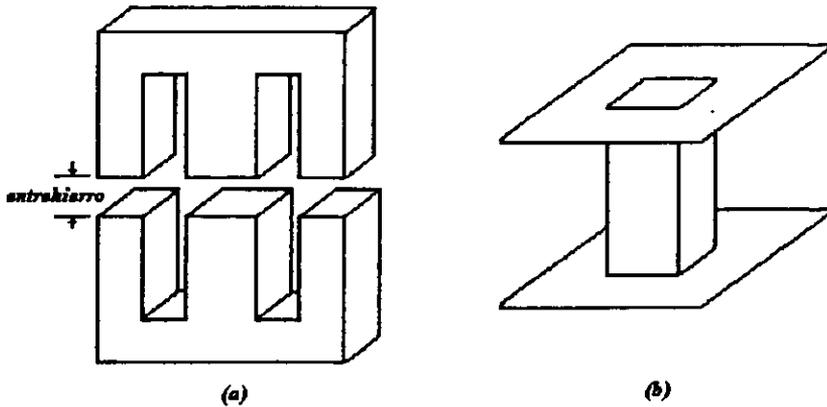


Figura 2.5 Combinación de núcleos E-E (a) y carrete de Nylon (b) sobre el que se devana el componente eléctrico a construir

Como puede apreciarse en la figura 2.5(a) la introducción de un entrehierro se consigue fácilmente al aumentar la separación entre ambos núcleos.

Por lo que respecta al acoplamiento de inductores, para el circuito de la figura 2.3(b) la realización física de este acoplamiento es bastante clara, esto es, ambos inductores se devanan sobre el mismo carrete de Nylon. Por lo que respecta al circuito de la figura 2.4, la disposición de los cuatro devanados se propone varíe un poco con respecto al caso anterior, esto es, los devanados primario y secundario del transformador de aislamiento se devanarán sobre un mismo carrete sobre las extremidades centrales, mientras que los inductores se devanarán sobre las extremidades laterales de los núcleos E, tal como se aprecia en la figura 2.6.

Esta disposición pretende facilitar el ajuste en el número de vueltas efectivas  $n1$  y  $n2$  en cada acoplamiento, para conseguir la cancelación de rizo tanto a la entrada como a la salida del convertidor.

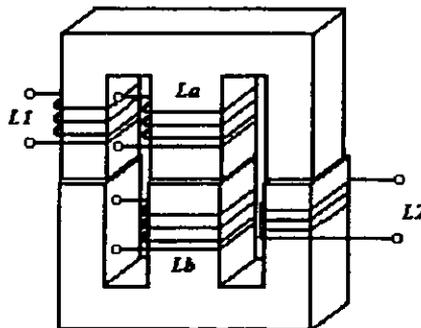


Figura 2.6 Realización física de la estructura magnética del convertidor de la figura 2.4 empleando un par de núcleos tipo E.

## Capítulo III

### Diseño de la solución propuesta

Con base en los procedimientos propuestos en el capítulo anterior, a continuación se presenta el diseño de los circuitos electrónicos mediante los cuales se pretende cumplir con los objetivos planteados.

### 3.1 El convertidor de Cuk y el convertidor "reductor-elevador"

De acuerdo con lo propuesto en el capítulo anterior, los circuitos electrónicos mediante los cuales se pretende hacer el análisis comparativo del desempeño del *convertidor de Cuk* con respecto al convertidor "reductor-elevador", son los mostrados en las figuras 2.1(b) y 2.2 respectivamente, y que ahora se vuelven a mostrar en la siguiente figura:

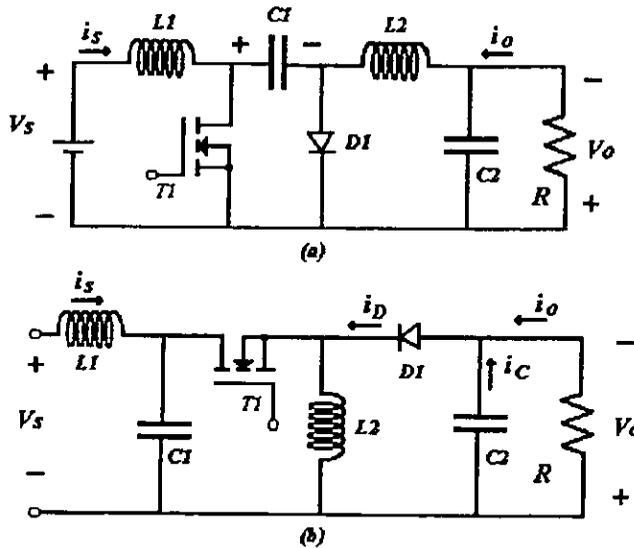


Figura 3.1.1 Convertidores de Cuk (a) y "reductor-elevador" (b) propuestos para la comparación experimental de ambas topologías

Nótese cómo ambos convertidores emplean exactamente los mismos componentes, no obstante, la única diferencia entre ambos es la forma en cómo se encuentran interconectados sus elementos.

En cuanto a los valores de los elementos, tal como se propuso anteriormente, a fin de tener un buen punto de comparación, serán exactamente los mismos para ambos esquemas. A continuación se presentan dichos valores, los cuales han sido seleccionados en forma arbitraria.

$$L1 = 6.5 \text{ [mHy]}$$

$$L2 = 6.5 \text{ [mHy]}$$

$$C1 = 100 \text{ [uF]}$$

$$C2 = 1 \text{ [uF]}$$

$$R = 17 \text{ [Ohms]}$$

En cuanto a las condiciones operativas, se proponen las siguientes:

$$\begin{aligned} V_s &= 10 \text{ [V]} \\ D &= 50 \text{ [%]} \\ f_s &= 40 \text{ [Khz]} \end{aligned}$$

En cuanto al interruptor electrónico, se proponen los siguientes dispositivos:

*MUR1620CT* para el caso del *diodo*, e *IRFZ44* para el *transistor MOSFET* de potencia.

Por otra parte, para la generación de la señal de control *PWM* del *transistor* del esquema de conversión de la figura 3.1.1(a) (*convertidor de Cuk*), se propone trabajar con *circuitos integrados (C.I.)* de tecnología *CMOS*. En la figura 3.1.2 se muestra un diagrama de bloques, así como un diagrama de tiempos, de un circuito electrónico mediante el cual se puede generar una señal de control variable *PWM*. Como puede verse, esto se logra mediante la conexión en cascada de un circuito *multivibrador astable*, seguido de un circuito *multivibrador monoestable*.

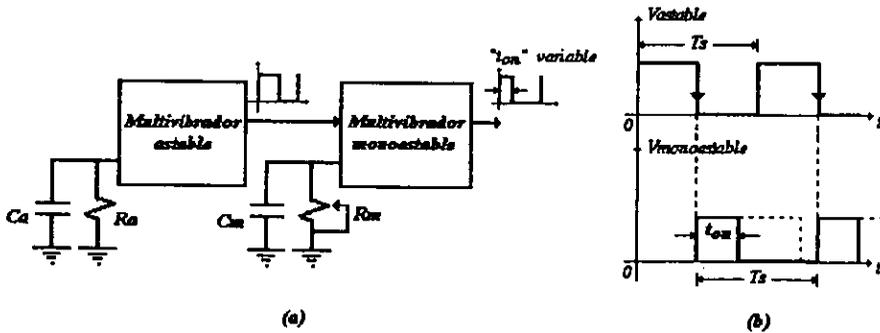


Figura 3.1.2 Circuito generador de señal *PWM* variable. Diagrama de bloques (a), diagrama de tiempos(b)

La frecuencia de oscilación ( $f_s$ ) del *multivibrador astable* queda establecida al definir el resistor  $R_a$  y el capacitor de temporización  $C_a$ . Esta señal se emplea para generar el disparo del circuito *multivibrador monoestable*, el cual, una vez disparado, genera un pulso cuya duración depende de los elementos de temporización  $R_m$  y  $C_m$ . Al término de este tiempo, el pulso desaparece; y vuelve a aparecer hasta que el *multivibrador monoestable* vuelve a ser disparado por el *multivibrador astable*. El resultado de esta operación repetitiva es la generación de una señal *PWM*, cuya frecuencia está dada por  $f_s$ , y cuyo ciclo de trabajo  $D$  puede ser controlado mediante los elementos de temporización  $R_m$  y  $C_m$ .

De esta forma, el *circuito integrado (C.I.)* que se pretende emplear es el *CD4047*, el cual es un circuito de temporización que, igual puede ser configurado para operar como *multivibrador astable* que como *multivibrador monoestable*. La programación de dicho circuito se obtiene mediante la conexión de únicamente dos componentes: un resistor y un capacitor. En el apéndice C se muestran las hojas de datos de este *circuito integrado*. Las

fórmulas mediante las cuales se programan ambos modos de operación en el CD4047 son las siguientes:

Para el modo de operación *astable*:  $T_s = 2.2 R_a \cdot C_a$  ..... (3.1.1)

Para el modo de operación *monoestable*:  $t_{on} = 2.48 R_m \cdot C_m$  ..... (3.1.2)

En la figura 3.1.3 se muestra el circuito electrónico para la generación de la señal PWM variable, empleando un par de *circuitos integrados CD4047*.

Como puede observarse, a fin de obtener una amplia variedad de frecuencias de conmutación ( $f_s$ ), se ha provisto de los potenciómetros  $R_a$  y  $R_m$ , los cuales permitirán modificar la frecuencia de conmutación ( $f_s$ ) y el ancho del pulso de la señal PWM respectivamente. Los valores de capacitancia seleccionados pueden cubrir un intervalo de frecuencias de 0 a 60 [Khz].

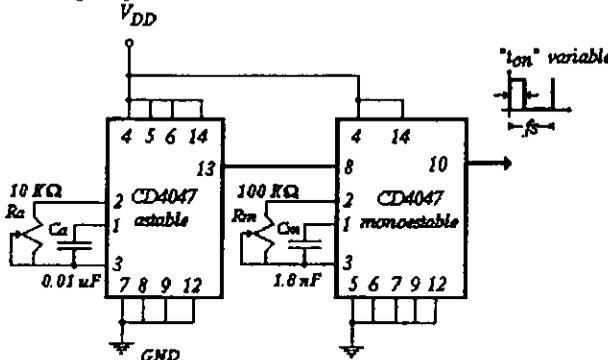


Figura 3.1.3 Circuito generador de señal PWM empleando el *circuito integrado CMOS CD4047*

Es de mencionar también, que el *circuito integrado CD4047* maneja un amplio intervalo de tensiones de alimentación ( $V_{DD}$ ), además de ofrecer una alta inmunidad al ruido.

Es importante ahora destacar que la señal PWM que se obtiene a la salida del segundo C.I. CD4047 no es enviada directamente a la compuerta del transistor MOSFET de potencia de la figura 3.1.1(a), ya que como sabemos, a pesar de ser éste un dispositivo controlado por tensión, durante las transiciones "encendido"- "apagado"- "encendido", el transistor conduce corrientes "pico" de compuerta (*gate*) elevadas, debido a su capacitancia interna ( $C_{gs}$ ). Es por esta razón que se hace necesario introducir un *circuito integrado* capaz de conducir dichas corrientes pico, ya que el *circuito CD4047* no es capaz de suministrar dichos niveles de corriente. Este tipo de *circuitos integrados* son conocidos con el nombre de "buffers". Uno de estos circuitos integrados (de la misma serie que el CD4047), es el CD4050. Este dispositivo contiene seis "buffers" por cada C.I., siendo cada uno de ellos capaces de "suministrar" (del Inglés "source"), o bien "consumir" (del Inglés "sink"), según sea el caso, una corriente de hasta 45 [mA]. De tal forma que si los seis "buffers" contenidos en cada C.I. se destinan a "disparar" un solo transistor MOSFET de potencia, el CD4050 tendría la capacidad de "suministrar" o

"consumir" hasta un máximo de:  $6 \cdot 45[\text{mA}] = 270 [\text{mA}]$ .

De esta manera, el circuito de la figura 3.1.4 ya es capaz de controlar el "encendido" y "apagado" del *transistor* del esquema de conversión de la figura 3.1.1(a).

La tensión de alimentación  $V_{DD}$  que alimenta a los circuitos integrados, es tomada de un circuito regulador lineal *LM7812*, el cual proporciona un nivel de tensión constante de 12 Volts. De esta manera, la tensión  $V_{gs}$  presentará un nivel de tensión de 12 Volts.

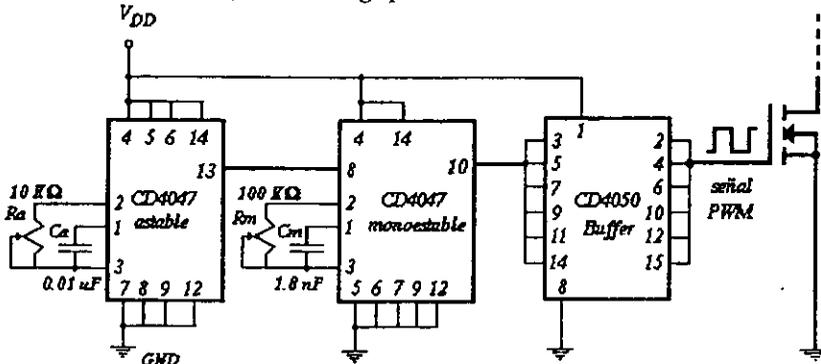


Figura 3.1.4 Circuito de disparo del esquema de conversión de la figura 3.1.1(a)

Como puede verse, para la excitación del *transistor* del convertidor "reductor-elevador" mostrado en la figura 3.1.1(b), no es posible emplear el circuito de la figura 3.1.4, ya que éste no se encuentra referido a tierra como en el *convertidor de Cuk*, es por esta razón que se hace necesario emplear una señal de excitación "flotante", es decir, se requiere de una señal de control que no se encuentre referida a tierra, sino referida a la terminal "source" del *transistor*. Para la generación de dicha señal, se propone el siguiente circuito electrónico:

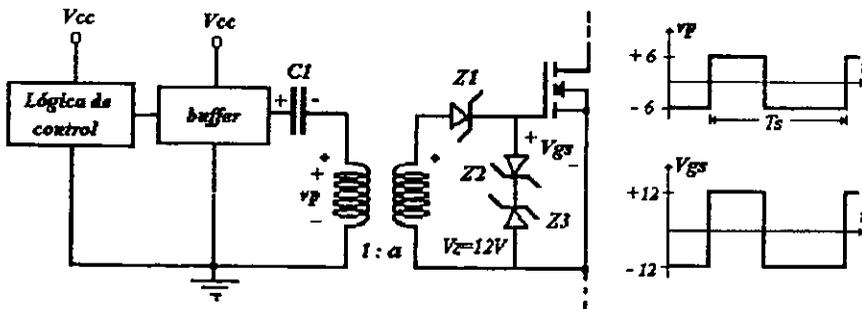


Figura 3.1.5 Circuito electrónico propuesto para la generación de la señal de control *PWM* "flotante" para el *transistor* del convertidor "reductor-elevador" mostrado en la figura 3.1.1(b)

Como puede verse, el capacitor de  $C1$  bloquea el nivel de C.D. de la señal de control proveniente del C.I. "buffer", por lo que la tensión en el devanado primario del

transformador es una señal cuadrada de C.A., como se muestra en la figura. El *diodo zenner Z1* permite obtener una señal cuadrada entre las terminales "gate" y "source" del *transistor* sobre un amplio intervalo de valores del ciclo de trabajo  $D$  ( $15\% \leq D \leq 80\%$  aproximadamente). Los *diodos Z2* y *Z3*, como puede verse, están conectados espalda con espalda, para evitar que la presencia de "picos" de tensión entre las terminales "gate" y "source" puedan dañar al *transistor*. Es importante decir que la lógica de control mostrada en la figura anterior, es generada por el mismo circuito que se observa en la figura 3.1.3.

Desafortunadamente, para la construcción del transformador de pulsos de la figura 3.1.5, no se cuenta con un núcleo ferromagnético caracterizado, por lo que la única forma de realizar dicho circuito es empleando núcleos ferromagnéticos de reciclaje, como los que se pueden encontrar en los "tiraderos" de componentes electrónicos.

En cuanto a la selección del *transistor* y del *diodo* que requieren los convertidores en cuestión, se pretende trabajar con los siguientes números de parte:

Para el caso del *transistor*, se propone trabajar con el *IRFZ44*, el cual es un *transistor MOSFET* de potencia perteneciente a la tercera generación de *HEXFET's*, fabricado por *International Rectifier*, y cuyas características más importantes se muestran a continuación. Las hojas de datos de este dispositivo pueden ser consultadas en el apéndice C.

	$V_{DSS}$ [V]	$R_{DS(on)}$ [ohms]	$I_D$ [A]	$t_d(on)$ [nseg]	$t_r$ [nseg]	$t_d(off)$ [nseg]	$t_f$ [nseg]
<i>IRFZ44</i>	60	0.028	50	14	110	45	92

Tabla 3.1 Características eléctricas del *MOSFET* de potencia *IRFZ44*

Por lo que respecta al *diodo*, se pretende emplear un *diodo* de recuperación rápida de *Motorola*, el *MUR1620CT*, cuyas características más importantes son las siguientes (las hojas de datos se muestran en el apéndice C):

	$V_{RRM}$ [V]	$I_F$ [A]	$Max\ V_F @ I_F$ [V]	$Max\ t_{rr}$ [nseg]
<i>MUR1620CT</i>	200	16	0.975 @ 8[A]	35

Tabla 3.2 Características eléctricas del *diodo* de recuperación rápida *MUR1620CT*

### 3.2 Convertidor de Cuk en su versión más simple

Siguiendo la secuencia propuesta en el capítulo anterior, el siguiente circuito a evaluar es el mostrado en la figura 2.3(a), y que se vuelve a mostrar en la siguiente figura.

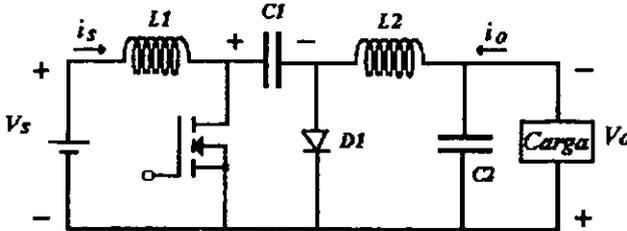


Figura 3.2.1 Convertidor de Cuk en su versión más sencilla

Tal como se mencionó en su momento, la realización física de este circuito pretende corroborar las ecuaciones de diseño que, para el *convertidor de Cuk*, pueden ser revisadas en la sección 1.2.4. Es por esta razón que los parámetros de diseño de dicho circuito se proponen sean los siguientes:

Potencia de salida ( $P_o$ ):	25 Watts
Tensión de salida ( $V_o$ ):	-25 Volts (C.D.)
Tensión de alimentación ( $V_s$ ):	25 Volts (C.D.)
Frecuencia de conmutación ( $f_s$ ):	40 KHz
Rizo de corriente $\Delta I L1$ :	5% de la corriente $I L1$ .
Rizo de corriente $\Delta I L2$ :	5% de la corriente $I L2$ .
Rizo de tensión $\Delta V C1$ :	1% de la tensión $V C1$ .
Rizo de tensión $\Delta V C2$ :	1% de la tensión $V C2$ .

De acuerdo con el esquema de conversión de *Cuk*, la corriente  $I L1$  es igual a la corriente de fuente  $I_s$ , por lo que:  $\Delta I L1 = (0.05) * (25W/25V) = 0.05 [A]$ . Asimismo, la corriente en el inductor  $L2$  está dada por la corriente de salida  $I_o$ , por tanto:  $\Delta I L2 = (0.05) * (25W/25V) = 0.05 [A]$ . Por lo que respecta a los capacitores  $C1$  y  $C2$ , la tensión  $V C1$  está dada por (1.2.33), por lo que  $V C1 = 25 + 25 = 50 [V]$  y por tanto:  $\Delta V C1 = (0.01) * (50 [V]) = 0.5 [V]$ ; mientras que la tensión  $V C2$  es la tensión dada por  $V_o$ . Finalmente:  $\Delta V C2 = (0.01) * (25 [V]) = 0.25 [V]$ .

Con base en los parámetros anteriores, y recurriendo a las ecuaciones dadas en la sección 1.2.4, se tiene lo siguiente:

De la ecuación (1.2.36), y resolviendo para el ciclo de trabajo  $D$ :

$D = (V_o/V_s) * (1/(1+(V_o/V_s))) = (25/25) * (1/(1+(25/25))) = 0.5$ , lo que muestra que para las condiciones del diseño, el ciclo de trabajo  $D$  del convertidor deberá ser del 50%.

Por otra parte, recurriendo a la ecuación (1.2.44) y resolviendo para la inductancia  $L1$ :

$$L1 = (Vs * D) / (\Delta IL1 * fs) = (25 * 0.5) / (0.05 [A] * 40,000 [Hz]) = 6.25 \text{ [mHy]} .$$

De forma similar, resolviendo la ecuación (1.2.45) para la inductancia L2:  
 $L2 = (Vs * D) / (\Delta IL2 * fs) = (25 * 0.5) / (0.05 [A] * 40,000 [Hz]) = 6.25 \text{ [mHy]} .$

Para el cálculo de los capacitores C1 y C2, recurrimos a las ecuaciones (1.2.43) y (1.2.42) respectivamente. Así, resolviendo (1.2.43) para C1 se tiene:

$$C1 = ((Is * (1-D)) / (\Delta VC1 * fs)) = ((1 [A] * (1-0.5)) / (0.5 * 40,000 [Hz])) = 25 \text{ [\mu F]}$$

Resolviendo ahora (1.2.42) para C2, tenemos:

$$C2 = ((1-D) * Vo) / (8 * L2 * \Delta VC2 * fs) = 0.625 \text{ [\mu F]}$$

Finalmente, redondeando los valores de inductancia L1 y L2, y aproximando C1 y C2 a valores comerciales, tenemos los siguientes resultados:

L1= 6.5 [mHy]	$\Delta IL1$	0.048 [A]	4.80 [%] de IL1
L2= 6.5 [mHy]	$\Delta IL2$	0.048 [A]	4.80 [%] de IL2
C1= 33 [\mu F]	$\Delta VC1$	0.378 [V]	0.75 [%] de VC1
C2= 1 [\mu F]	$\Delta VC2$	0.150 [V]	0.60 [%] de VC2

Con respecto al diseño de los elementos magnéticos (inductores) a continuación se presenta el procedimiento de diseño de inductores proporcionado por el fabricante:

Primeramente es necesario definir las características físicas y magnéticas del núcleo ferromagnético a utilizar. Como ya se mencionó, se pretende trabajar con núcleos de Ferrita de la forma E-E. El número de parte definido por *Magnetics* es el *OP-45724-EC*, donde la letra *O* indica que el núcleo se encuentra “desnudo” o bien, sin recubrimiento alguno, mientras que la letra *P* indica el tipo de material empleado para la fabricación del núcleo. La terminación *EC* indica que se trata de un núcleo del tipo *E*, y que además, éste no presenta entrehierro distribuido en su estructura. En la tabla 3.3 se muestran las características físicas (dimensiones) de un núcleo ferromagnético como el antes mencionado, mientras que en la tabla 3.4 se muestran sus características magnéticas. Considérese la siguiente figura:

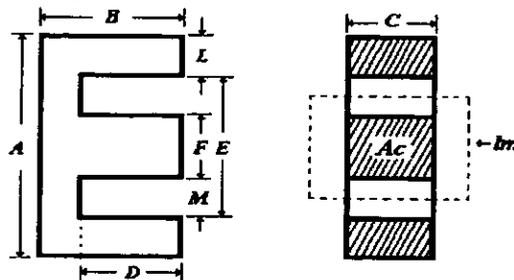


Figura 3.2.2 Características físicas de un núcleo tipo E.

Número de parte	A	B	C	D(min)	E(min)	F	L(nom)	M(min)
OP-45724-EC	56.57 [mm]	23.6 [mm]	18.8 [mm]	14.5 [mm]	38.1 [mm]	18.8 [mm]	9.02 [mm]	9.4 [mm]

Tabla 3.3 Características físicas del núcleo OP-45724-EC

Número de parte	AL (sin entrehierro) [mHy/1000 vueltas]	Trayectoria media magnética (lm) [cm]	Área del núcleo (Ac) [cm <sup>2</sup> ]	Volumen del núcleo [cm <sup>3</sup> ]	Peso [gms]	Wa [cm <sup>2</sup> ]	Wa*Ac [cm <sup>4</sup> ]
OP-454724-EC	6600	10.7	3.49	36.7	179	1.816	6.34

Tabla 3.4 Características magnéticas del núcleo OP-45724-EC

La característica *AL* representa la inductancia nominal para un núcleo *E* sin entrehierro distribuido, mientras que el producto *Wa\*Ac* representa el producto del área de ventana de bobina *Wa* y el área de la sección transversal del núcleo *Ac*.

Con base en las características anteriores, el procedimiento de diseño de un inductor es el siguiente:

El primer paso consiste en definir un entrehierro *lg*, el cual representa la separación en [mm] entre cada núcleo (ver figura 3.2.3) y que permitirá que el inductor pueda manejar un nivel de corriente directa (C.D.), sin alcanzar la saturación en el núcleo ferromagnético.

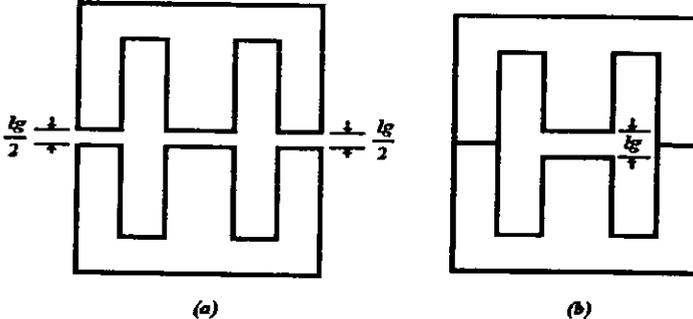


Figura 3.2.3 Disposición del entrehierro (*lg*) en núcleos del tipo *E* (a). Equivalente magnético del entrehierro de la figura 3.2.3(a).

Como puede verse, la introducción de un entrehierro (*lg*) en la estructura magnética de la figura 3.2.3(b) es equivalente a introducir una separación de *lg/2* entre los dos núcleos del tipo *E* de la figura 3.2.3(a).

La selección del entrehierro *lg* para este tipo de núcleo está determinado por la gráfica *AL vs Gap* (entrehierro) que se muestra en el apéndice C, página C1. Esto es, dado un entrehierro (*lg*), se tiene un valor de *inductancia nominal (AL)* para dicho entrehierro.

Otra forma de calcular el valor de *AL* es mediante la siguiente fórmula:

$$AL = \frac{\mu e 4 \pi A c}{lm} \dots\dots\dots (3.2.1)$$

donde  $\mu e$  es la *permeabilidad efectiva* del núcleo, definida como:

$$\mu e = \left( \frac{1}{\mu i} + \frac{lg}{lm} \right)^{-1} \dots\dots\dots (3.2.2)$$

donde  $\mu i$  es la *permeabilidad inicial* del material que, para material del tipo P, como es nuestro caso, tiene un valor de 2500 [Gauss]  $\pm 25\%$ .

Una vez definido un valor de entrehierro ( $lg$ ), y por consiguiente el valor de *inductancia nominal* ( $AL$ ), se procede al cálculo del producto  $N*I$  (Ampere-vueltas) máximo permisible sin saturación en el núcleo; donde  $N$  representa el número de vueltas de alambre en la *bobina* (carrete sobre el que se devana el inductor), mientras que  $I$  es el nivel de corriente máximo que manejará dicho inductor. Este producto  $N*I$  *máximo* se calcula mediante la siguiente fórmula:

$$NI \text{ máximo} = 0.8 H lm \dots\dots\dots (3.2.3)$$

donde el valor  $H$  (en Oersteds) se obtiene de la gráfica  $\mu e$  vs  $H$  mostrada en el apéndice C, página C2.

Hecho lo anterior se procede a calcular el número de vueltas  $N$  que se deben devanar sobre la *bobina* (carrete) para obtener el valor de inductancia  $L$  requerido. Este cálculo se efectúa mediante la siguiente fórmula:

$$N = 1000 \sqrt{\frac{L}{AL}} \dots\dots\dots (3.2.4)$$

Una vez conocido el valor de  $N$ , se calcula el producto  $N*I$ , donde  $I$  es la corriente máxima que circulará a través del inductor  $L$ . El resultado de esta operación deberá compararse con el producto  $N*I$  *máximo* permisible obtenido en (3.2.3). Si el producto  $N*I$  es menor al producto  $N*I$  *máximo* (3.2.3), entonces el inductor presentará una inductancia  $L$  prácticamente constante y será capaz de manejar la corriente  $I$ , sin tener problemas de saturación en el núcleo. Por el contrario, si  $N*I$  es mayor a  $N*I$  *máximo*, entonces el inductor presentará problemas de saturación, por lo que se deberá trabajar con un valor de entrehierro ( $lg$ ) más grande.

El último paso en el diseño del inductor consiste en elegir el calibre del conductor que se empleará para la construcción de dicho inductor. Esto se realiza empleando la tabla de conductores eléctricos mostrada en el apéndice B (página B3), y considerando una densidad de corriente de 500 [Cmil/Ampere (rms)]. Esta última consideración obedece a una regla de diseño conservadora, recomendada por el fabricante, para reducir pérdidas tanto por temperatura, como por cobre.

De esta forma, el diseño de los inductores  $L1=L2= 6.5$  [mHy] del circuito de la figura 3.2.1 es el siguiente:

Definiendo el entrehierro  $lg= 0.5$  [mm]=  $0.05$  [cm] . Convirtiendo  $lg$  de centímetros a pulgadas:

$$I_g = (0.05 \text{ [cm]}) * (1 \text{ ["]}) / 2.54 \text{ [cm]} = 0.0196 \text{ " } \approx 0.02 \text{ "}$$

De la gráfica *AL vs Gap*, para un entrehierro de 0.02 pulgadas, se tiene una *inductancia nominal* de:  $AL = 880 \text{ [mHy]}$

*Cálculo de AL mediante la fórmula (3.1.1):*

$$\text{De (3.2.2): } \mu_e = (1 / ((1/2500) + (0.05 \text{ [cm]} / 10.7 \text{ [cm]}))) = 197.12$$

$$\text{De (3.2.1) } AL = (197.12 * 4\pi * 3.49 \text{ [cm}^2]) / (10.7 \text{ [cm]}) = 808 \text{ [mHy]}$$

Nótese cómo este cálculo arroja un valor de *inductancia nominal AL* menor al valor tomado de la gráfica *AL vs Gap*. Esto se debe a que la fórmula dada en (3.2.1) no considera los flujos de dispersión generados por el entrehierro, mientras que la gráfica sí los considera.

*Calculando el producto N\*I máximo:*

De la gráfica  $\mu_e$  vs *H*, para una *permeabilidad efectiva* de 197, se tiene un valor de *H* de 15 [Oe], por lo que, de (3.2.3):

$$N * I \text{ máximo} = 0.8 * 15 \text{ [Oe]} * 10.7 \text{ [cm]} = 128.4 \text{ [Ampere-vueltas]}$$

*Calculando el número de vueltas N, empleando (3.2.4):*

$$N = 1000 * \sqrt{((6.5 \text{ [mHy]}) / (880 \text{ [mHy]}))} = 85.94 \approx 86 \text{ vueltas de alambre}$$

*Calculando y comparando el producto N\*I con N\*I máximo:*

$N * I = (86 \text{ [vueltas]}) * (1 \text{ [A]} + (0.05/2) \text{ [A]}) = 88.15 < 128.4 \text{ (} N * I \text{ máximo)}$ , por lo que se puede concluir que el elemento magnético (inductor) no presentará problemas de saturación en el núcleo.

Finalmente, seleccionamos el calibre adecuado para manejar la corriente que circulará por el inductor. Dado que la corriente máxima que circulara a través del inductor será de 1.025 [A], se selecciona el conductor de calibre *AWG #23*, el cual es capaz de conducir una corriente de 1.02 [A] a una densidad de corriente de 500 [Cmil/Ampere].

En cuanto a la selección del *transistor* y del *diodo* de la figura 3.2.1, se ha pensado en trabajar con los mismos números de parte empleados en la actividad anterior, esto es, el IRFZ44 para el caso del transistor y el MUR1620CT para el caso del *diodo*.

Nótese cómo, para el caso del *transistor*, la tensión de ruptura  $V_{DSS}$  de este dispositivo es suficiente como para manejar la tensión máxima que debe soportar el *transistor* de la figura 3.2.1, la cual está dada por la tensión  $V_{CI}$ , que para nuestro diseño es de 50 [V]. Por lo que respecta a la corriente, el IRFZ44 se encuentra "sobrado", por lo que no tendrá

problemas de falta de capacidad en el manejo de corriente.

Por lo que respecta al *diodo*, véase cómo su capacidad de manejo de corriente y tensión de ruptura en inversa son muy altos, por lo que no presentará problema alguno. Dado que el propósito de este diseño es, exclusivamente el de corroborar las ecuaciones de diseño del *convertidor de Cuk*, la elección de este dispositivo obedece a que éste será empleado en posteriores diseños.

Finalmente, el circuito electrónico a realizar es el siguiente:

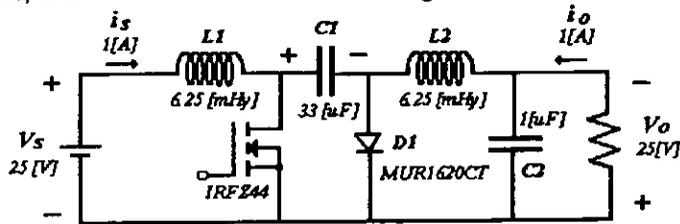


Figura 3.2.4 Circuito electrónico del *convertidor de Cuk* en su versión más simple.

Para la generación de la señal de control del esquema anterior, se propone emplear el mismo circuito de generación de señal *PWM* mostrado en la figura 3.1.4.

### 3.3 Convertidor de Cuk con acoplamiento de inductores

El siguiente circuito a realizar es el que contempla el acoplamiento de inductores en el convertidor de Cuk (figura 3.3.1). El propósito de este circuito es observar la reducción de rizo de corriente, tanto a la entrada como a la salida del convertidor. Como se vio en la sección 1.3.2, esto se consigue devanando ambos inductores ( $L1$  y  $L2$ ) sobre un mismo núcleo ferromagnético.

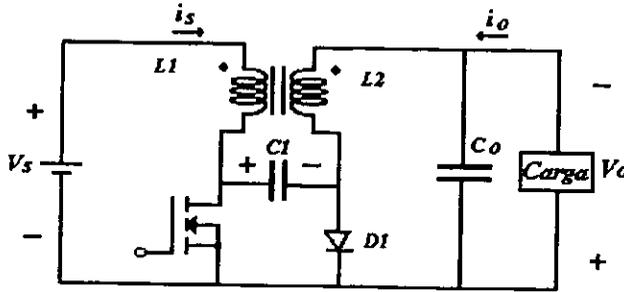


Figura 3.3.1 Convertidor de Cuk con acoplamiento de inductores

A fin de observar la reducción de rizo empleando los mismos conductores eléctricos que se emplearon en la sección anterior, el diseño de los inductores será el mismo, es decir, se devanaran las mismas 86 vueltas del inductor  $L1$ , así como las 86 vueltas del inductor  $L2$ , por lo que se tendrá una relación efectiva de vueltas unitaria ( $n=1$ ). Por otro lado, con objeto de lograr un mejor acoplamiento de inductores (factor de acoplamiento  $k$  cercano al 100%) se aplicará una técnica de embobinado que consiste en devanar los inductores vuelta a vuelta sobre el carrete (bobina), tal como se observa en la figura 3.3.2(a). En cuanto al entrehierro, éste se conservará constante ( $lg=0.5$  [mm]), y en caso de presentarse problemas de saturación en el núcleo, se manejará un entrehierro mayor.

Por lo que respecta al circuito de disparo del transistor de potencia, éste será el mismo que el empleado en la sección anterior. De esta forma, el circuito a realizar es exactamente el circuito de la figura 3.2.4, sólo que ahora, en lugar de contemplar dos elementos magnéticos ( $L1$  y  $L2$ ), éste consta de uno solo, tal como se observa en la figura 3.3.2(b).

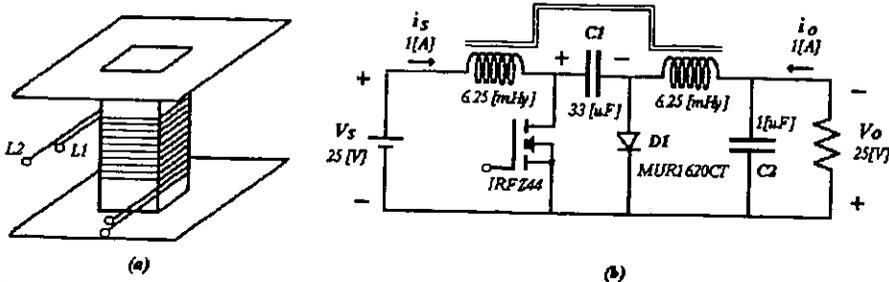


Figura 3.3.2 Embobinado vuelta a vuelta de los inductores  $L1$  y  $L2$  sobre una sola bobina (carrete) (a), convertidor de Cuk con acoplamiento de inductores (b)

### 3.4 Convertidor de Cuk con transformador de aislamiento

Las actividades desarrolladas en las secciones 3.2 y 3.3 tienen por objeto corroborar las ecuaciones de diseño, así como observar la reducción de corrientes en el *convertidor de Cuk*, respectivamente. Es tiempo ahora de ahondar en los convertidores en los que fue evolucionando el *convertidor de Cuk* convencional (figura 3.2.4), hasta la realización física del convertidor que emula el funcionamiento de un transformador de C.D.-C.D. ideal, que maneja corrientes constantes. Es por esto que el siguiente circuito a evaluar es el mostrado en la figura 2.3(c), y que se muestra ahora en la figura 3.4.1. Nótese cómo éste ya presenta una característica muy importante: el aislamiento en C.D.. A continuación se presentan los parámetros de diseño de dicho convertidor.

Tensión de fuente ( $V_s$ ) = 25 [V] (C.D.)

Tensión de salida ( $V_o$ ) = 200 [V] (C.D.)

Potencia de salida ( $P_o$ ) = 250 [W]

Considerando elementos ideales, los parámetros anteriores arrojan las siguientes corrientes:

Corriente de entrada ( $I_s$ ) = (250W/25V) = 10 [A]

Corriente de salida ( $I_o$ ) = (250W/200V) = 1.25 [A]

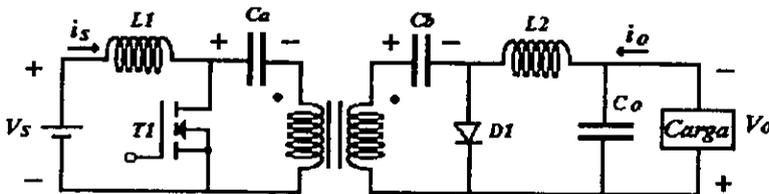


Figura 3.4.1 Convertidor de Cuk con transformador de aislamiento

En cuanto a los rizados de corriente y tensión de los elementos que almacenan energía (inductores y capacitores), se pretende manejar un rizo de corriente en  $L1$ , del 10% de la corriente de entrada ( $I_s$ ), mientras que de un 5% de la corriente de salida ( $I_o$ ) para el inductor  $L2$ . Por lo que respecta a los capacitores, se pretende manejar un rizo de tensión del 5% de la tensión en los respectivos capacitores  $C_a$  y  $C_o$ .

Considerando lo anterior, surgen las siguientes especificaciones de diseño:

$$\Delta I L1 = 10\%(I_s) = 0.1(10[A]) = 1 [A]$$

$$\Delta I L2 = 5\%(I_o) = 0.05(1.25[A]) = 0.0625 [A]$$

Nótese cómo, en este esquema (figura 3.4.1), la *tensión promedio* a través del capacitor  $C_a$  es igual a la tensión de fuente  $V_s$ , mientras que la *tensión promedio* en  $C_o$  es la tensión de salida  $V_o$ , por lo que:

$$\Delta V_{Ca} = 1\% (V_s) = 0.01 * 25[V] = 0.25 [V]$$

$$\Delta V_{Co} = 1\% (V_o) = 0.01 * 200[V] = 2 [V]$$

Tal como se mencionó en la sección 1.3.1, la presencia del transformador de aislamiento, además de bloquear C.D. entre la entrada y la salida, también permite operar con un ciclo de trabajo  $D$  reducido. Por citar un ejemplo, considérese la aplicación anterior. Para poder obtener una tensión ( $V_o$ ) de 200 Volts bajo el esquema convencional del convertidor de Cuk (figura 3.1.4), el ciclo de trabajo resultante sería:

$D = (V_o / (V_s + V_o)) = (200 / (25 + 200)) = 0.888$ , lo que representa un ciclo de trabajo demasiado elevado ( $D = 88.8\%$ ) que se traduce en mayores pérdidas por conmutación y menor eficiencia en el convertidor. Así, al introducir el transformador de aislamiento, se puede establecer un ciclo de trabajo  $D$  menor y aprovechar la relación de vueltas del transformador ( $a$ ) para ajustar la tensión de salida al nivel deseado, tal como se hace a continuación.

Si seleccionamos arbitrariamente un ciclo de trabajo del 45%, se tiene que la relación de vueltas del transformador  $a$  puede obtenerse a partir de:

$$V_o = \frac{1}{a} \left( \frac{D}{1-D} \right) V_s \dots\dots\dots (3.4.1)$$

resolviendo la ecuación anterior para la variable  $a$ , se tiene:

$$a = (D / (V_o * (1-D))) * V_s = (0.45 / (200 * (1-0.45))) * 25 = 0.1022$$

si redondeamos  $n$  a 0.1, entonces podremos operar el convertidor con un ciclo de trabajo  $D$  dado por:

$$D = V_o / ((V_s/a) + V_o) = 200 / ((25/0.1) + 200) = 0.4444, \text{ es decir, un ciclo de trabajo } D \text{ del } 44.44\%.$$

Así, para el diseño de los inductores  $L1$  y  $L2$ , resolvemos las ecuaciones (1.2.44) y (1.2.45) para las variables  $L1$  y  $L2$  respectivamente:

$$L1 = (DV_s) / (\Delta I L1 * f_s) = (0.44 * 25[V]) / (40000[Hz] * 1[A]) = 0.275 [mHy]$$

$$L2 = (DV_s) / (\Delta I L2 * f_s) = (0.44 * 25[V]) / (40000[Hz] * 0.0625[A]) = 4.4 [mHy]$$

redondeando valores:  $L1 = 0.3 [mHy]$  y  $L2 = 4.5 [mHy]$

Para el cálculo de los capacitores  $C_a$  y  $C_o$  recurriremos a las ecuaciones (1.3.2) y (1.2.42) respectivamente:

$$C_a = (D I_s / \Delta V_{Ca} * f_s) = (0.44 * 10[A]) / (40000[Hz] * 0.25[V]) = 440 [\mu F]$$

$$C_o = ((1-D) * V_o) / (8 * \Delta V_o * L2 * (f_s^2)) = \\ = ((1-0.44) * 200[V]) / (8 * 2[V] * 4.5[mHy] * (40000[Hz]^2)) = 0.965 [\mu F]$$

redondeando a valores comerciales:  $C_a = 470 \mu\text{F}$ ,  $C_o = 1 \mu\text{F}$

Finalmente, los componentes seleccionados resultaran en los siguientes valores:

$L1 = 0.3 \text{ [mHy]}$	$\Delta IL1$	0.916 [A]	9.16 [%] de $IL1$
$L2 = 4.5 \text{ [mHy]}$	$\Delta IL2$	0.061 [A]	4.88 [%] de $IL2$
$C1 = 470 \text{ [\mu F]}$	$\Delta V_{Ca}$	0.23 [V]	0.93 [%] de $V_{ca}$
$C2 = 1 \text{ [\mu F]}$	$\Delta V_{Co}$	0.19 [V]	0.095 [%] de $V_{Co}$

La selección del capacitor  $C_b$  se obtiene a partir del valor de  $C_a$ , de la siguiente manera. La capacitancia  $C_b$  debe ser capaz de almacenar y transferir la misma cantidad de energía (o más) que  $C_b$ . De esta forma, se tiene que:

$W_{Ca} = 0.5 * C_a * (V_{Ca})^2 = 0.5 * (470 \mu\text{F}) * (25 \text{ [V]})^2 = 146.87 \text{ [mJ]}$ , por tanto, se debe cumplir que:

$W_{Cb} \geq 146.87 \text{ [mJ]}$ . Así, resolviendo (1.1.21) para  $C_b$  se tiene:

$C_b \geq 146.87 \text{ [mJ]} / (0.5 * (200 \text{ [V]})^2) \geq 7.34 \text{ [\mu F]}$

Finalmente, seleccionamos un valor comercial:  $C_b = 10 \text{ [\mu F]}$

#### Diseño de los inductores $L1$ y $L2$

Si siguiendo el mismo procedimiento empleado en la sección 3.2, tenemos lo siguiente:

$L1 = 0.3 \text{ [mHy]}$ ,  $\Delta IL1 = 0.5 \text{ [A]}$ ,  $I_{max} = I(C.D.) + (\Delta IL1/2) = 10 + 0.5 = 10.5 \text{ [A]}$

Si elegimos arbitrariamente un entrehierro  $l_g$  de  $1.5 \text{ [mm]}$ :

$l_g = 1.5 \text{ [mm]} = 0.15 \text{ [cm]} * (1''/2.54 \text{ [cm]}) = 0.06''$

De la gráfica  $AL$  vs  $Gap$  del apéndice C, página C1, se obtiene una inductancia nominal  $AL = 365 \text{ [mHy]}$ . Sustituyendo este valor en la ecuación (3.2.4) tenemos:

$N = 1000 * \sqrt{(0.3 \text{ [mHy]} / 365 \text{ [mHy]})} = 28.66 \approx 29 \text{ vueltas}$

Calculando ahora la permeabilidad efectiva ( $\mu_e$ ) del elemento magnético, para determinar el número de Ampere-vueltas máximo, recurrimos a la ecuación (3.2.2):

$\mu_e = (1/2500 + 0.15 \text{ [cm]} / 10.7 \text{ [cm]})^{-1} = 69.35$

de la gráfica  $\mu_e$  vs  $H$  (página C2), tenemos que  $H = 45$ , por lo que de (3.2.3), tenemos:

$N I_{max} = 0.8 * 45 \text{ [Ampere-vueltas/cm]} * 10.7 \text{ [cm]} = 385.2 \text{ [Ampere-vueltas]}$

calculando ahora los Ampere-vueltas resultantes para nuestra aplicación:

$NI = 29[\text{vueltas}] * 10.5[\text{A}] = 304.5 [\text{Ampere-vueltas}] < 385.2$ , por lo que se concluye que el núcleo es capaz de operar, bajo las condiciones anteriores, sin saturación.

Para la selección del conductor, nos apoyamos en la tabla de conductores del apéndice B, página B3. Podemos seleccionar un conductor calibre *AWG* #13, el cual es capaz de conducir una corriente de 10.368 [A] a una densidad de corriente de 500 [C-mil/ampere(rms)]. No obstante, el calibre *AWG* #13 es un calibre muy grande, lo que representa un inconveniente, tal como se vio en la sección 1.2.6, la utilización de calibres demasiado grandes a muy altas frecuencias, resulta en mayores pérdidas en cobre debidas al efecto piel y al efecto proximidad, y una solución práctica consiste en emplear conductores paralelos de menor calibre. Así, podemos trabajar dos conductores paralelos calibre *AWG*#16, cada uno de ellos capaz de conducir 5.16 [A] a 500 [Cmil/ampere(rms)].

Para el inductor  $L_2$ :

$$L_2 = 4.5 [\text{mHy}], \Delta IL_2 = 0.0625[\text{A}], I_{\text{max}} = 1.25 + 0.0625/2 = 1.28 \text{ A}$$

Si elegimos ahora un entrehierro  $l_g$  de 0.5 [mm]:

$$l_g = 0.5 [\text{mm}] = 0.05[\text{cm}] * (1"/2.54[\text{cm}]) \approx 0.02''$$

De la gráfica  $AL$  vs  $Gap$  del apéndice C, se obtiene una inductancia nominal  $AL = 880$  [mHy]. Sustituyendo este valor en la ecuación (3.2.4) tenemos:

$$N = 1000 * \sqrt{(4.5[\text{mHy}]/880[\text{mHy}])} = 71.5 \approx 72 \text{ vueltas}$$

Calculando ahora la permeabilidad efectiva ( $u_e$ ) del elemento magnético, para determinar el número de Ampere-vueltas máximo, recurrimos a la ecuación (3.2.2):

$$u_e = (1/2500 + 0.05[\text{cm}]/10.7[\text{cm}])^{-1} = 197.12$$

de la gráfica  $u_e$  vs  $H$ , tenemos que  $H = 15$ , por lo que de (3.2.3), tenemos:

$$NI_{\text{max}} = 0.8 * 15[\text{Ampere-vueltas/cm}] * 10.7[\text{cm}] = 128.4 [\text{Ampere-vueltas}]$$

calculando ahora los Ampere-vueltas resultantes para nuestra aplicación:

$NI = 72[\text{vueltas}] * 1.28[\text{A}] = 92.23 [\text{Ampere-vueltas}] < 128.4$ , por lo que se concluye que el núcleo es capaz de operar, bajo las condiciones anteriores, sin saturación.

De la tabla de conductores del apéndice B, seleccionamos un conductor de calibre *AWG* #22, el cual es capaz de conducir una corriente de 1.28 [A] a una densidad de corriente de 500 [C-mil/ampere(rms)].

*Diseño del transformador de aislamiento*

Con respecto al diseño del transformador, se pretende emplear un núcleo de ferrita de características idénticas a los empleados para la construcción de los inductores, esto es, se trata del mismo número de parte: OP45724-EC.

El primer paso a tomar para diseñar el transformador que se necesita, es verificar que dicho núcleo de ferrita sea capaz de manejar la potencia que se pretende trabajar. La capacidad de manejo de potencia de un transformador puede determinarse por medio de su producto  $Wa \cdot Ac$ , donde  $Wa$  representa el área de ventana disponible en el núcleo, mientras que  $Ac$  representa el área de la sección transversal del núcleo (ver figura 3.2.2). La relación básica entre la potencia de salida  $Po$  y el producto  $Wa \cdot Ac$ , derivada de la ley de Faraday, se presenta a continuación:

$$WaAc = \frac{K' \cdot Po \cdot 10^8}{B \cdot fs} \dots\dots\dots (3.4.2)$$

donde  $B$  es la densidad de flujo en unidades de Gauss,  $Po$  es la potencia de salida en Watts y  $fs$  es la frecuencia de conmutación en Hertz, mientras que  $K'$  se define como:

$$K' = \frac{C}{4 \cdot e \cdot k} \dots\dots\dots (3.4.3)$$

donde  $C$  es la densidad de corriente,  $e$  representa la eficiencia del transformador y  $k$  es el factor de embobinado ("winding factor").

Así, considerando una eficiencia del 90%, un factor de embobinado del 30% y una densidad de corriente de 1000 [C-mil/Ampere(rms)], se tiene que, para formas de onda cuadradas y para núcleos del tipo  $E$ , la constante  $K'$  tiene un valor de 0.00528. De esta forma, la ecuación 3.4.2 resulta en:

$$WaAc = \frac{0.00528 \cdot Po \cdot 10^8}{B \cdot fs} \dots\dots\dots (3.4.4)$$

El valor de la densidad de flujo  $B$  en la ecuación (3.4.4) depende del esquema de conversión que se pretenda utilizar así como de la frecuencia de conmutación  $fs$  del convertidor. La operación que desempeña el transformador de aislamiento en el esquema que queremos realizar es la de un transformador de C.A. "verdadero", es decir, un transformador que no maneja niveles de corriente directa (C.D.), por lo que la característica  $B-H$  del núcleo magnético será como la que se muestra en la figura 3.4.2.

El área sombreada de la curva de *histéresis*, para el caso específico de nuestra aplicación, muestra una eficiente utilización del núcleo, ya que éste operará sobre los cuadrantes *I* y *III* de la gráfica; a diferencia de otros esquemas que emplean únicamente el primer cuadrante, lo que evidentemente representa un uso ineficiente del núcleo.

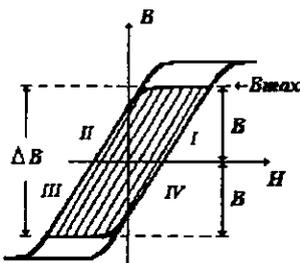


Figura 3.4.2 Lazo de *Histéresis* del núcleo magnético del transformador de aislamiento en el *convertidor de Cuk*

Así, para aplicaciones como la mostrada en la figura 3.4.2, es común seleccionar un valor de densidad de flujo  $B = \pm 2000$  [Gauss] como máximo, para el diseño de transformadores de ferrita operando a 20 KHz. Este valor obedece a que una de las limitantes para seleccionar un núcleo a esta frecuencia (20KHz), lo son las pérdidas en el núcleo. A 20 KHz, si el transformador se diseña para operar a un densidad flujo cercana a la saturación ( $B_{sat}$ ), el núcleo desarrollará un incremento de temperatura excesivo. En nuestro caso,  $B_{sat} \approx 2500$  [Gauss]. De esta manera, al limitar la densidad de flujo a 2000 [Gauss], se podrán limitar las pérdidas en el núcleo, permitiendo así un incremento de temperatura moderado.

No obstante, al operar por encima de los 20 KHz, las pérdidas en el núcleo se incrementan, por lo que para poder operar a frecuencias mayores, es necesario disminuir los niveles de flujo magnético ( $\phi$ ) en el núcleo. En el apéndice C (página C3) se pueden consultar las gráficas *B vs Pérdidas en el núcleo* y *B vs frecuencia* para un núcleo de ferrita de material del tipo "P". Esta última, muestra la reducción en densidad de flujo  $B$  necesaria para mantener las pérdidas en el núcleo en 100 [mW/cm<sup>3</sup>] a distintas frecuencias, con un incremento máximo en temperatura de 25 [°C].

De acuerdo con lo anterior, la gráfica *B vs frecuencia* nos indica que para mantener las pérdidas en el núcleo a 100 [mW/cm<sup>3</sup>], al operar a 40 KHz, es necesario operar a una densidad de flujo  $B \approx 1750$  [Gauss]. Tomando esto en consideración, y regresando a la ecuación de diseño (3.4.4) para verificar que el núcleo *OP-45724-EC* es capaz de manejar 250 W de potencia, tenemos lo siguiente:

$$W_a * A_c(\text{necesarios}) = (0.00528 * 250 \text{E}8 [\text{W}]) / (1750 [\text{Gauss}] * 40000 [\text{Hz}]) = 1.88 [\text{cm}^4]$$

El resultado anterior indica que, para las condiciones de operación dadas, el producto  $W_a * A_c$  del núcleo a operar debe ser mayor o igual a 1.88 [cm<sup>4</sup>], por lo que concluimos que el núcleo que estamos empleando *OP-45724-EC* sí es susceptible de ser empleado en esta aplicación, ya que su producto  $W_a * A_c$  es de 6.34 [cm<sup>4</sup>] (ver características magnéticas en la tabla 3.4).

Hecho lo anterior, el procedimiento de diseño del transformador se basa en la siguiente fórmula:

$$N_p = \frac{V_p \cdot 10^8}{4 B A_c f_s} \dots\dots\dots (3.4.5)$$

donde  $N_p$  es el número de vueltas en el devanado primario,  $V_p$  es la tensión en el primario,  $B$  es la densidad de flujo de trabajo,  $A_c$  el área de la sección transversal del núcleo y  $f_s$  es la frecuencia de conmutación.

Así, al sustituir valores en (3.4.5), tenemos:

$$N_p = (20E8)/(4 \cdot 1750[\text{Gauss}] \cdot 3.49[\text{cm}^2] \cdot 40000[\text{Hz}]) = 2.04 \text{ vueltas} \approx 2 \text{ vueltas}$$

El cálculo del número de vueltas en el secundario se puede estimar a partir de la ecuación que define a la relación de transformación " $\alpha$ ". De tal forma que:

$$N_s = N_p/\alpha = (2/0.1) = 20 \text{ vueltas}$$

Para seleccionar el calibre del alambre para ambos devanados, se aplica el mismo criterio que para el diseño de inductores. Por tanto, para manejar un máximo de 10.5 [A] en el primario podemos emplear alambre magneto calibre AWG #16 en paralelo, para reducir pérdidas por efecto piel y efecto proximidad, tal como lo hicimos en el caso del inductor  $L1$ . Mientras que para el devanado secundario, podemos emplear alambre de calibre AWG#22, el cual tiene una capacidad de corriente de 1.28[A] a [500 C-mil/ampere (rms)].

En cuanto a los dispositivos semiconductores, para el *transistor* de conmutación, se propone el *transistor IRF540*, el cual es pertenece a la misma serie *HEXFET de International Rectifier*. A continuación se muestra una tabla que resume sus características más importantes:

	$V_{DSS}$ [V]	$R_{DS(on)}$ [ohms]	$I_D$ [A]	$t_d(on)$ [nseg]	$t_r$ [nseg]	$t_d(off)$ [nseg]	$t_f$ [nseg]
IRF540	100	0.077	28	11	44	53	43

Tabla 3.5 Características eléctricas del MOSFET de potencia IRF540

El cambio de *transistor* obedece a que, como bien sabemos, la aparición de inductancias de fuga en el transformador de aislamiento, se ve reflejado como la aparición de "picos de tensión" en los interruptores electrónicos del orden de hasta un 30% la tensión que manejarían en ausencia de dichas inductancias. Es por esto que se selecciona un *transistor* cuya tensión de bloqueo ( $V_{DSS}$ ) es mayor al que el *transistor IRFZ44* puede soportar. Nótese cómo el aumento en la capacidad de bloqueo se traduce en un aumento en la resistencia de encendido  $R_{DS(on)}$ , lo que a su vez se refleja en una disminución en la capacidad de manejo de corriente.

Con respecto al *diodo*, y considerando el efecto de las inductancias de fuga en el transformador de aislamiento, se propone emplear el *diodo* ECG6248, el cual presenta las siguientes características:

	VRRM [V]	IF [A]	Max VF @ IF [V]	Max trr [nseg]
ECG6248	600	16	1.5 @ 16[A]	50

Tabla 3.6 Características eléctricas del *diodo* de recuperación rápida ECG6248

Nótese cómo este *diodo* presenta una amplia tensión de ruptura en inversa, lo que le permite operar en el convertidor que se pretende realizar, el cual se muestra a continuación:

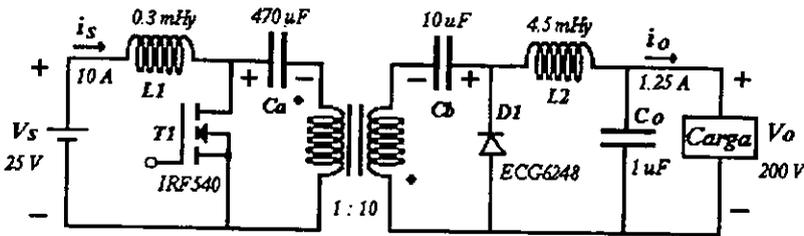


Figura 3.4.3 Convertidor de Cuk con transformador de aislamiento

Con respecto al circuito para la generación de la señal *PWM* de control del *transistor*, se propone ahora aislar dicha señal de disparo. Este procedimiento obedece a razones de seguridad. En este sentido, a continuación proponemos dos alternativas para conseguir dicho aislamiento. La primera de ellas consiste en emplear un transformador de pulsos, tal como se hizo para la generación de la señal de control del convertidor “reductor-elevador” que se evaluó en la sección 3.1, y que ahora se muestra en la siguiente figura.

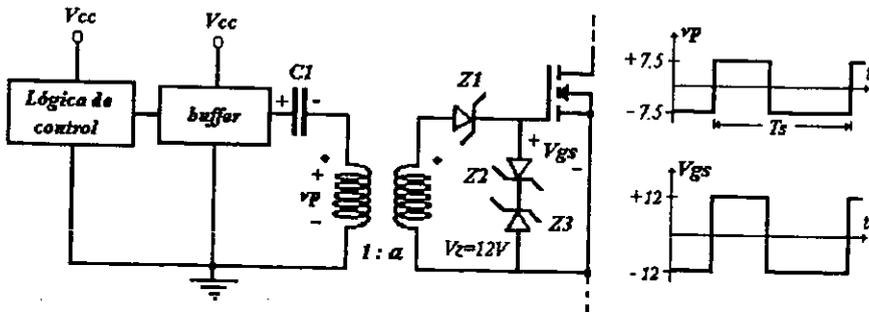


Figura 3.4.4 Circuito electrónico con transformador de pulsos que aísla la señal de control del *transistor* de potencia

La segunda alternativa consiste en un método de aislamiento óptico. En la figura 3.4.5 se muestra un esquema de la realización física de este método.

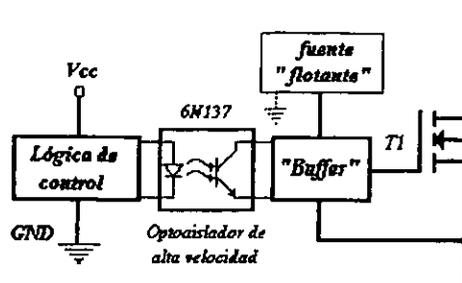


figura 3.4.5 Método óptico para el aislamiento de la señal de control PWM

Como puede verse, la realización física del método óptico para el aislamiento de la señal de control requiere de un optoaislador de alta velocidad, dado que la frecuencia de operación " $f_s$ " será de 40 KHz ( $T_s=25$  useg), además de una fuente flotante, la cual proveerá de la energía suficiente para excitar al *transistor* de potencia. Esta fuente flotante es un circuito integrado de la marca *Burr-Brown*, que es capaz de proveer una tensión eléctricamente aislada de la alimentación ( $V_{cc}$ ), y que es capaz de proporcionar una potencia de hasta un Watt. El optoaislador es un C.I. 6N137, el cual presenta un retardo de propagación máximo de 75 nano-segundos. El "buffer" es uno como el empleado en las secciones anteriores, es decir, un CD4050.

### 3.5 Convertidor de Cuk bidireccional con transformador de aislamiento

El convertidor de la figura 3.4.3 solamente es capaz de conducir corriente de salida  $i_o$  en un solo sentido, por lo que el siguiente paso a seguir será proveer a dicho circuito del flujo de corriente en la dirección contraria, es decir, de la carga hacia la fuente. Como puede verse, el circuito de la figura 2.2.3(d), mostrado ahora en la figura 3.5.1, sugiere que para conseguir tal objetivo es necesario agregar dos dispositivos semiconductores adicionales: otro *transistor* y otro *diodo*. El *transistor* adicional se pretende sea uno del mismo tipo que los anteriores, sólo que éste deberá contemplar una tensión de bloqueo alta. De esta forma, en la tabla 3.7 se presenta una lista de *transistores MOSFET* que pueden ser de utilidad para la operación del *transistor T2* de la figura 3.5.1. La elección de uno de ellos en particular dependerá del desempeño de cada uno de ellos, así como de su disponibilidad en el mercado. Por supuesto, lo ideal sería emplear el dispositivo que arroje menores pérdidas por conducción, es decir, el que presenta una menor resistencia de encendido ( $R_{DS(on)}$ ). No obstante, como ya hemos destacado, los “picos” de tensión generados por la presencia de las inductancias de fuga inherentes al transformador de aislamiento, pueden obligar a emplear un *transistor* con una tensión de bloqueo ( $V_{DSS}$ ) más elevada.

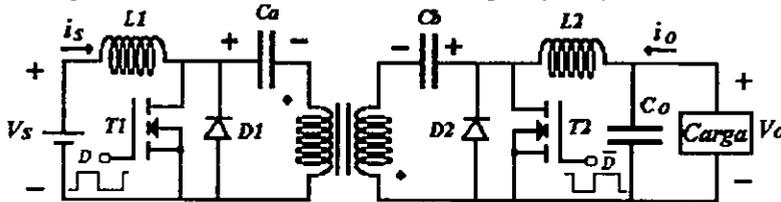


Figura 3.5.1 Convertidor de Cuk bidireccional con transformador de aislamiento

	$V_{DSS}$ [V]	$R_{DS(on)}$ [ohms]	$I_D$ [A]	$t_d(on)$ [nseg]	$t_r$ [nseg]	$t_d(off)$ [nseg]	$t_f$ [nseg]
IRF840	500	0.85	8.0	14	23	49	20
IRFBC40	600	1.2	6.2	13	18	55	20
IRFBE20	800	6.5	1.8	8.2	17	58	27
IRFBE30	800	3.0	4.1	12	33	82	30

Tabla 3.7 Posibles opciones para la selección del *transistor T2* de la figura 3.5.1

Con respecto al *diodo D1* de la figura 3.5.1, se propone emplear el *diodo* de recuperación rápida empleado en la sección 3.1: el *MUR1620CT* de *Motorola*, cuyas características eléctricas más importantes se muestran en la tabla 3.2.

La disposición física de los *transistores* y los *diodos* del circuito de la figura 3.5.1, como ya se había visualizado en el capítulo segundo de este trabajo, es susceptible de operar empleando únicamente los *transistores T1* y *T2*, haciendo uso de los *diodos* “parásitos” que cada uno de ellos posee inherentemente a su estructura física. Como puede verse en las hojas de datos de dichos *transistores* (apéndice C), los tiempos de recuperación en inversa  $t_{rr}$  de sus respectivos *diodos* “parásitos”, varían entre los 180 y los 500 nanosegundos, es decir, una fracción muy pequeña del periodo de conmutación  $T_s = 25$  [useg],

por lo que se tiene la intención de aplicar la idea anteriormente expuesta y observar el desempeño del convertidor y compararlo con el desempeño del circuito al emplear elementos discretos.

Finalmente, el circuito a realizar es el siguiente:

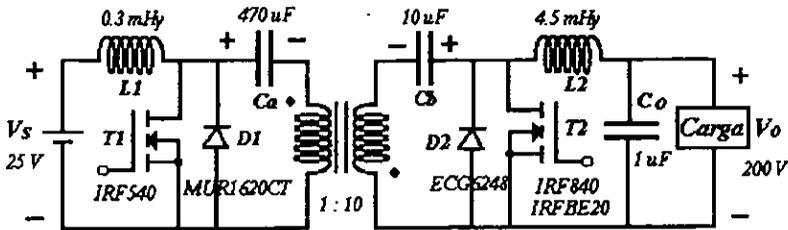


Figura 3.5.2 Convertidor de Cuk bidireccional con transformador de aislamiento

En cuanto a la señal de excitación del *transistor*  $T2$ , ésta debe ser, por supuesto, el complemento lógico de la señal que dispara al *transistor*  $T1$ , es decir, mientras que uno de los *transistores* esta “encendido”, el otro *transistor* deberá estar “apagado” y viceversa, tal como se observa en la figura 3.5.3.

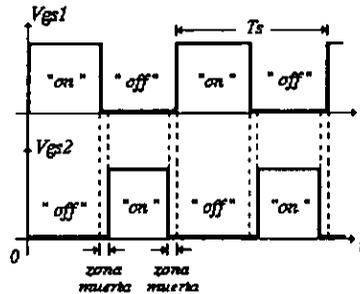


Figura 3.5.3 Señales de excitación de los *transistores*  $T1$  y  $T2$  de la figura 3.5.2

Como puede verse, debe existir sincronización entre ambas señales, de tal forma que exista una “zona muerta” tal que evite que ambos *transistores* estén encendidos al mismo tiempo, lo que evidentemente produciría un corto circuito en la malla de salida del convertidor. Esta “zona muerta” asegurará que cada *transistor* se “encienda” hasta que el otro *transistor* haya dejado de conducir corriente eléctrica por completo. La magnitud de esta zona muerta dependerá de la frecuencia de conmutación ( $f_s$ ), así como de los tiempos de encendido ( $t_{don}$ ,  $t_r$ ) y apagado ( $t_{doff}$ ,  $t_f$ ) del *transistor* que se esté empleando. El circuito electrónico que se propone para la generación de tal “zona muerta” se muestra en la figura 3.5.4.

El C.I.  $CD4047$  que aparece en la figura 3.5.4(a) es el mismo *circuito integrado* que opera como *monoestable* en el circuito de la figura 3.1.3. Este *circuito integrado* suministra el

nivel lógico ( $Q$ ) por la terminal No.10, mientras que por la terminal No.11, proporciona su negado lógico ( $\bar{Q}$ ).

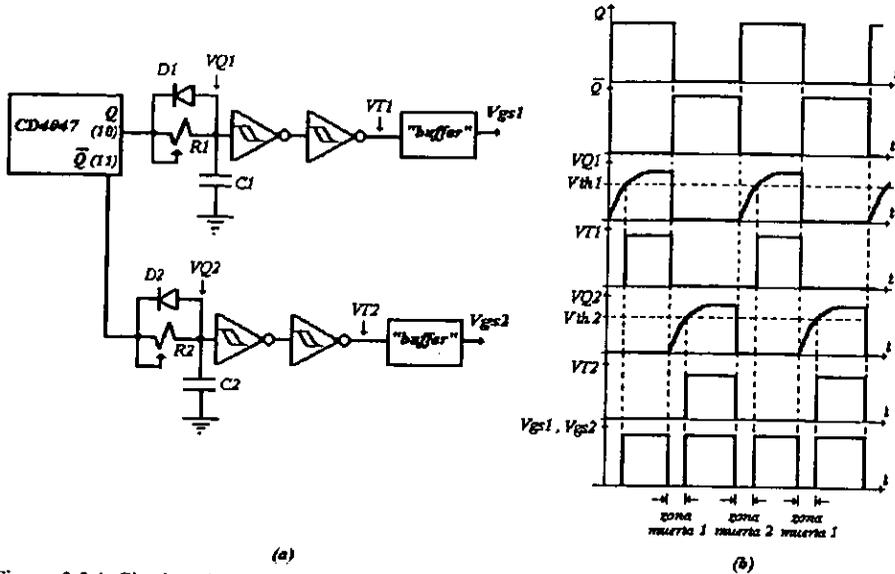


Figura 3.5.4 Circuito electrónico para la generación de la "zona muerta" (a) para evitar que los transistores del convertidor de la figura 3.5.2 se encuentren "conduciendo" en forma simultánea. Diagrama de tiempos (b).

El funcionamiento del circuito de la figura 3.5.4(a) es el siguiente. La señal de control  $Q$  proveniente del C.I. CD4047 es pasada a través de un circuito RC, el cual hará posible que la tensión  $VQ1$  presente la forma exponencial que se observa en el diagrama de tiempos de la figura 3.5.4(b), y que matemáticamente se expresa de la siguiente forma:

$$VQ1 = VQ(1 - e^{-(1/RC)t}) \dots\dots\dots (3.5.1)$$

donde  $VQ$  es el nivel de tensión proveniente del C.I. CD4047.

Esta tensión ( $VQ1$ ) es pasada a través de dos compuertas Schmitt trigger, las cuales permitirán obtener una tensión  $VT1$  como la mostrada en su respectiva gráfica. Esto se consigue gracias a que dichas compuertas invierten el nivel lógico presente en la entrada, una vez que alcanzan una tensión de umbral ( $Vth$ ) definida por el fabricante. El instante de tiempo en el que la tensión  $VQ1$  alcanza el nivel de tensión de  $Vth1$ , define la "zona muerta 1" que se observa en la figura. Es importante destacar la acción del diodo  $D1$ , el cual, durante el nivel lógico "cero" de  $Q$ , descarga inmediatamente al capacitor  $C1$ ; de aquí la transición abrupta en la tensión  $VQ1$  durante este instante. El mismo resultado se obtiene con el "negado" lógico ( $\bar{Q}$ ), por lo que, finalmente, se obtienen las señales  $Vgs1$  y  $Vgs2$  que se observan en la figura 3.5.4(b). Dichas señales son enviadas a los respectivos circuitos de disparo de los respectivos transistores  $T1$  y  $T2$ .

La tensión de umbral ( $V_{ih}$ ) típica para una tensión de alimentación ( $V_{DD}$ ) de 15 [V], es de 8.8 [V]. Tomando esto en consideración, y resolviendo la ecuación (3.5.1) para la variable  $t$ , tenemos lo siguiente:

$$t_{(zona\ muerta)} = 0.883RC \quad \dots\dots\dots (3.5.2)$$

Así, empleando un capacitor de 220 [pF] y seleccionando un potenciómetro de 100 [Kohms], tendremos la posibilidad de ampliar las zonas muertas desde 0 hasta 19 [useg]; tiempo suficiente como para asegurar que los transistores no puedan conducir en forma simultánea.

Finalmente, el circuito de excitación que se propone para el convertidor de la figura 3.5.2 es el siguiente:

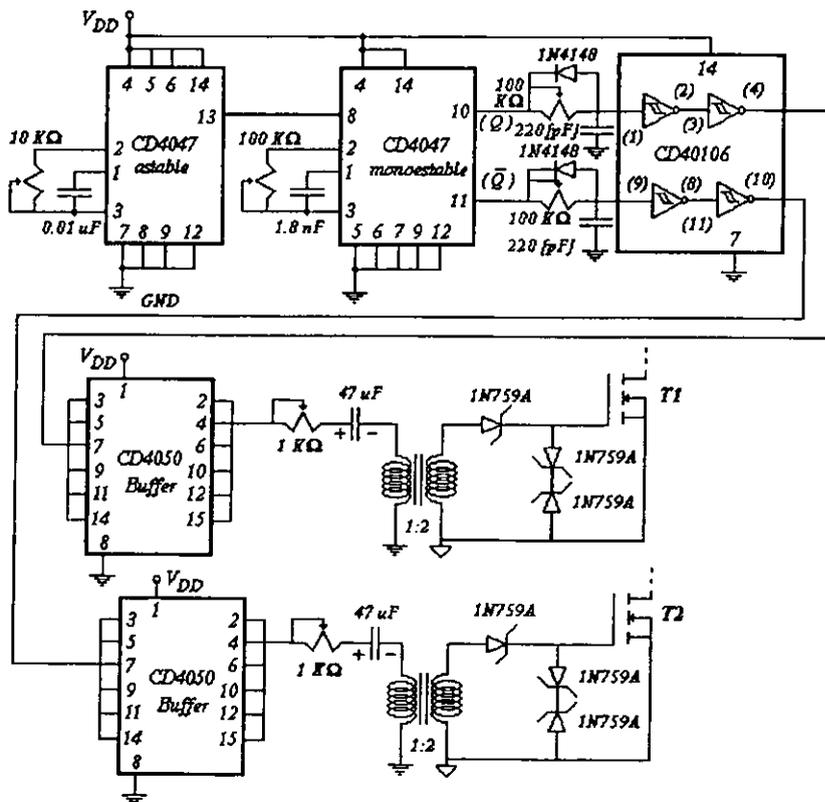


Figura 3.5.5 Circuito de excitación para el convertidor de la figura 3.5.2

Por otra parte, en la figura 3.5.6 se muestra el mismo circuito de excitación para el convertidor de la figura 3.5.2, pero empleando el método de acoplamiento óptico antes descrito. Nótese cómo lo único que difiere en ambos circuitos es el método de aislamiento empleado.

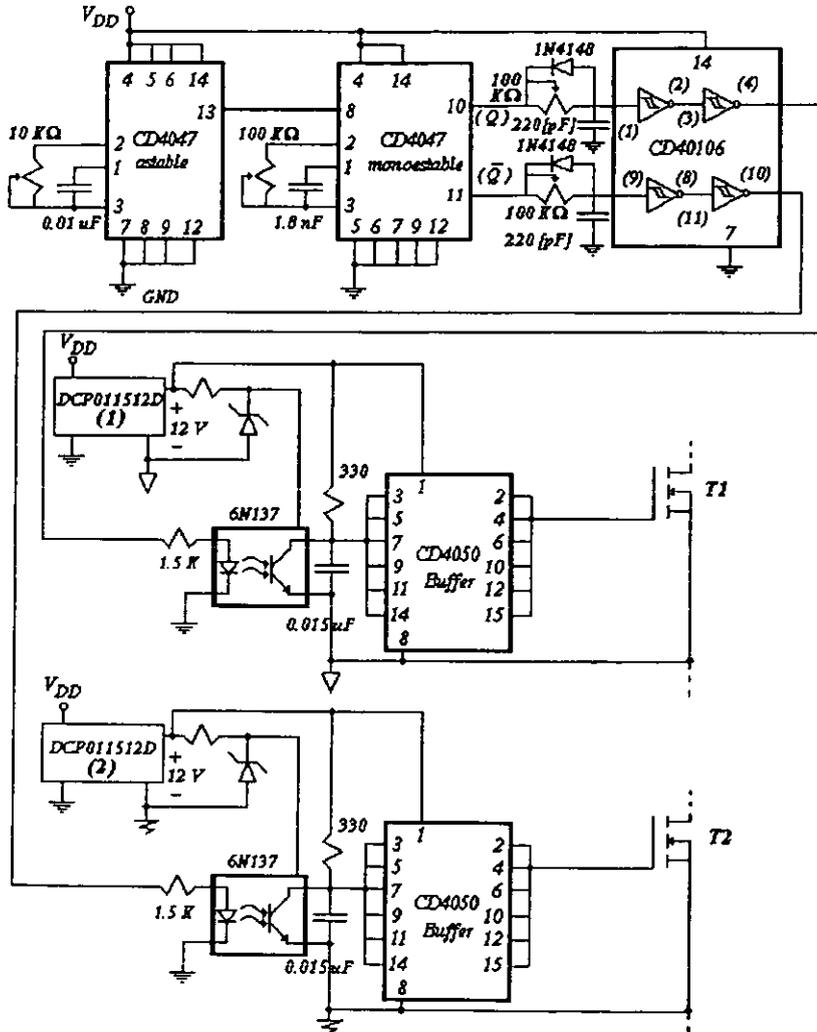


Figura 3.5.6 Aplicación del aislamiento óptico de las señales de control para los transistores T1 y T2 del convertidor de la figura 3.5.2

### 3.6 Regulador conmutado basado en la topología de Cuk

El siguiente circuito a realizar es el mismo mostrado en la figura 3.5.2, sólo que ahora lo que se pretende es proveer al circuito de una acción de control que le permita mantener un valor prácticamente constante en la tensión de salida ( $V_o$ ) del convertidor. A fin de conseguir lo anterior, se propone ahora utilizar el *circuito integrado NE5560* de Philips, el cual es empleado para el control de *reguladores conmutados*. En el apéndice C se pueden consultar las hojas de datos de este dispositivo. El *NE5560* posee los bloques básicos de control que se observan en la figura 1.4.1, esto es, modulador por ancho de pulso (*PWM*), Amplificador de error, generador diente de sierra, así como también incorpora una referencia de tensión ( $V_z$ ) compensada contra temperatura. Además de todo lo anterior, el *NE5560* incorpora también algunos circuitos de protección, como lo son la protección de limitación de corriente y la protección por sobre tensión.

De acuerdo con lo establecido en la sección 1.4.1, los pasos para la compensación del lazo de control para el circuito de la figura 3.5.2 son los siguientes. El primero de ellos consiste en calcular la frecuencia de corte ( $f_o$ ) del filtro paso bajas dado por el capacitor  $C_o$  y  $L_2$ . Recurriendo a la ecuación (1.4.6):

$$f_o = 1/(2\pi\sqrt{L_2 * C_o}) = 1/(2\pi\sqrt{4.5[\text{mHy}] * 1[\text{uF}]}) = 2.37 [\text{KHz}]$$

Calculando ahora la frecuencia  $f_{esr}$  debida a la resistencia parásita (*ESR*), y por la cual la ganancia del filtro (*Glpf*) modifica su pendiente de -40 a -20 dB/década, recurrimos a la ecuación (1.4.7):

$$f_{esr} = 1/(2\pi * C_o * Resr) = 1/(2\pi * 65E-6) = 2.44 [\text{KHz}]$$

El resultado anterior asume que el producto  $C_o * Resr$  es constante sobre un amplio intervalo de valores, así como de tensiones máximas de operación, para capacitores electrolíticos, tal como se estableció en la sección 1.2.6. Se asume un valor constante de 65E-6.

El siguiente paso consiste en calcular las ganancias en amplitud del modulador por ancho de pulso ( $G_{pwm}$ ), de la etapa de potencia ( $G_{ps}$ ), de la red de muestreo ( $G_s$ ) y del filtro de salida ( $G_{lpf}$ ).

Las ganancias en amplitud del modulador *PWM* ( $G_{pwm}$ ) y de la etapa de potencia ( $G_{ps}$ ) se pueden obtener a través del siguiente producto:

$$G_{(pwm)} G_{(ps)} = \frac{V_o}{V_{in(pwm)}} = \left( \frac{\Delta D}{V_{in(pwm)}} \right) \left( \frac{V_o}{\Delta D} \right) \dots\dots\dots (3.6.1)$$

El primer término se obtiene a partir de la gráfica de transferencia del *C.I. NE5560* (*Duty cycle vs input voltage*):

$$\Delta D / \Delta V_{in(pwm)} = (0.81 - 0) / (5 - 0.9) = 0.18$$

Convirtiendo la ganancia a decibeles:

$$\Delta D/\Delta V_{in}(pwm) = 20 \log (0.18) = -14.9 \text{ [dB]}$$

El segundo término puede obtenerse a partir de la ecuación (3.4.1), la cual describe el comportamiento de la tensión de salida  $V_o$  en función del ciclo de trabajo  $D$ , para el convertidor de la figura 3.5.2. Evidentemente, dicha ecuación es no lineal, sin embargo, si tomamos incrementos en el ciclo de trabajo  $D$  sobre el intervalo  $0.4 \leq D \leq 0.5$ , intervalo en el cual se encuentra la tensión que nos interesa ( $V_o=200$  [V]), es posible considerar dicha ecuación como una función lineal. Véase la gráfica de la figura 3.6.1.

Curva de transferencia  $V_o$  vs  $D$

$$V_o = 10 V_s \left( \frac{D}{1-D} \right)$$

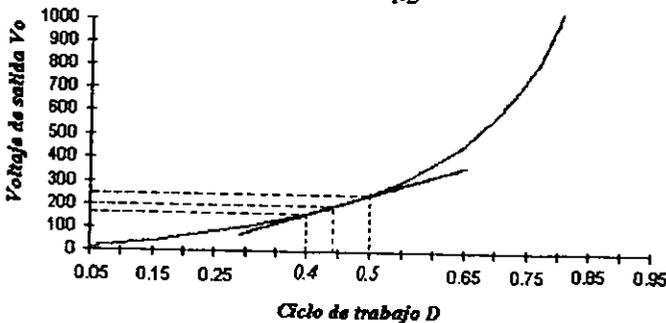


Figura 3.6.1 Curva de transferencia  $V_o$  contra  $D$  para el convertidor de la figura 3.5.2

Como puede verse, durante dicho intervalo, la curva de transferencia presenta un comportamiento prácticamente lineal. Nótese cómo a partir de un ciclo de trabajo del 50% la tensión de salida se “dispara” a medida que se incrementa el ciclo de trabajo  $D$ . A fin de evitar operar con ciclos de trabajo por encima del 50%, se empleará una de las características del C.I. NE5560, la cual consiste en limitar el ciclo de trabajo máximo con el que puede operar el convertidor.

Tomando lo anterior en consideración, tenemos:

$$\Delta V_o/\Delta D = (250-166.66)/(0.5-0.4) = 833.33$$

Convirtiendo el resultado anterior a decibeles:

$$\Delta V_o/\Delta D = 20 \log 833.33 = 58.41 \text{ [dB]}$$

Finalmente, la ganancia del modulador  $PWM$  ( $G_{pwm}$ ) y de la etapa de potencia ( $G_{ps}$ ) está dada por:

$$G_{pwm} * G_{ps} = 20 \log [\Delta V_o/\Delta V_{in}(pwm)] = 20 \log [(\Delta D/\Delta V_{in}(pwm)) * (\Delta V_o/\Delta D)]$$

$$G_{pwm} + G_{ps} = (\Delta D/\Delta V_{in}(pwm))[dB] + (\Delta V_o/\Delta D) [dB] = -14.9 + 58.41 = 43.51 [dB]$$

Para obtener la ganancia de la red de muestreo ( $G_s$ ), considérese la figura 3.6.2. La tensión de referencia ( $V_{ref}$ ) del amplificador de error del C.I. NE5560 es una referencia Zener de tensión compensada contra temperatura y cuyo valor típico es de 3.72 Volts. Así, para obtener una tensión constante de 200 V, la tensión aplicada a la terminal negativa del amplificador de error ( $V_{sample}$ ) debe igualar a la tensión de referencia del NE5560 que está dada por  $V_z$ .

De esta forma, la ganancia en amplitud de la red de muestreo está dada por:

$$G_s = (V_{sample}/V_o) = (3.72[V]/200[V]) = 0.0186 = -34.6 [dB]$$

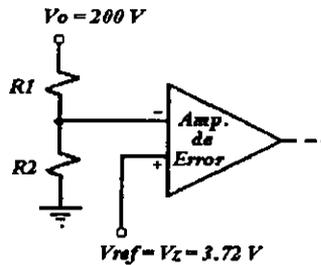


Figura 3.6.2 Red de muestreo de la tensión de salida  $V_o$

Por lo que respecta al filtro paso-bajas formado por  $L_2$  y  $C_o$ , por razones prácticas, la ganancia en amplitud ( $G_{lpf}$ ) se considera unitaria, por lo que finalmente, de la ecuación (1.4.9), la ganancia definida como  $G_m$  está dada por:

$$G_m = G_{pwm} + G_{ps} + G_s + G_{lpf} = 43.51 [dB] + (-34.6) [dB] + 0 [dB] = 8.91 [dB]$$

Con base en la información hasta ahora obtenida, el siguiente paso consiste en graficar la respuesta en frecuencia contra ganancia en amplitud (*Gráfico de Bode*) de la ganancia  $G_m$ . Este gráfico se aprecia en la figura 3.6.3.

Siguiendo las indicaciones vistas en la sección 1.4.1, establecemos ahora la *frecuencia de crossover* ( $f_{co}$ ) como una quinta parte de la frecuencia de conmutación ( $f_s$ ):

$$f_{co} = 40,000/5 = 8,000 [Hz]$$

Nótese cómo, en la grafica de la figura 3.6.3, a la frecuencia de crossover ( $f_{co}$ ), la ganancia  $G_m$  presenta un valor de -2.5 [dB], lo que significa que, para que la ganancia de lazo  $GI$  total sea unitaria a la *frecuencia de crossover* ( $f_{co}$ ) (tal como lo establece el criterio de estabilidad), se requiere que la ganancia del amplificador de error  $G_{ea}$  presente una ganancia de +2.5 [dB].

Por otra parte, si empleamos el *amplificador de error del tipo 2* mostrado en la figura 1.4.7(a), tenemos que la ganancia del amplificador, sobre el intervalo de frecuencias en el que la pendiente de la ganancia es horizontal (ver figura 1.4.7(b)), está dada por  $R2/R1$ , por lo que se deberá cumplir que:

$$(R2/R1) = +2.5 \text{ [dB]}$$

o bien,

$$(R2/R1) = 10^{(2.5 \text{ [dB]}/20)} = 1.33$$

Si seleccionamos arbitrariamente un resistor  $R1$  de 100 Kohms, entonces el valor de  $R2$  deberá ser:

$$R2 = 1.33 * R1 = 1.33 * (100 \text{ Kohms}) = 133 \text{ Kohms}$$

Asumiendo ahora un *margen de fase (Mph)* de  $60^\circ$ , el cambio de fase total alrededor del lazo a la *frecuencia de crossover (fco=8Khz)* será de  $360^\circ - 60^\circ = 300^\circ$ . Esto significa que el cambio de fase a través del amplificador de error sumado con el defasamiento provocado por el filtro paso bajas  $LC$  deberá ser de  $300^\circ$ . Sin embargo, el filtro paso bajas formado por  $L2$  y  $Co$  provocan un defasamiento por sí solo, dado por la ecuación (1.4.8):

$$\theta l = 180 - \text{angtan}(f_{\text{col}}/f_{\text{esr}}) = 180 - \text{angtan}(8 \text{ Khz} / 2.44 \text{ Khz}) \approx 107^\circ$$

De esta forma, el máximo defasamiento permitido para el amplificador de error será de  $300^\circ - 107^\circ = 193^\circ$ . De acuerdo con la tabla 1.4.1, basada en la ecuación 1.4.22, si seleccionamos un valor de  $K=10$ , el amplificador de error generará un atraso total ( $\theta_{\text{total}}$ ) de  $191^\circ$ . Finalmente, el *margen de fase (Mph)* estará dado por:

$$Mph = 360^\circ - (\theta l + \theta_{\text{total}}) = 360^\circ - (107^\circ + 191^\circ) = 62^\circ$$

Así, de acuerdo con la ecuación (1.4.18), para un valor de  $K=10$ , el cero de la función de transferencia del amplificador de error se ubicará a la siguiente frecuencia:

$$f_z = f_{\text{col}}/K = 8000 \text{ [Hz]}/10 = 800 \text{ [Hz]}$$

De acuerdo con (1.4.15) y resolviendo para  $C1$ , tenemos:

$$C1 = 1/(f_z * 2\pi * R2) = 1/(800 * 2\pi * 133,000) \approx 1.5 \text{ [nF]}$$

Por otra parte, para el mismo valor de  $K=10$ , de acuerdo con (1.4.19), el polo sencillo de la función de transferencia ocurrirá a la frecuencia:

$$f_p = K * f_{\text{co}} = 10 * 8,000 \text{ [Hz]} = 80,000 \text{ [Hz]}$$

De acuerdo con (1.4.16), y resolviendo para  $C2$ :

$$C2 = 1/(f_p * 2\pi * R2) = 1/(80,000 * 2\pi * 133,000) \approx 15 \text{ [pF]}$$

Finalmente, con base en la información anterior, la respuesta en frecuencia de la ganancia de lazo  $GI$  se puede observar en la figura 3.6.3.

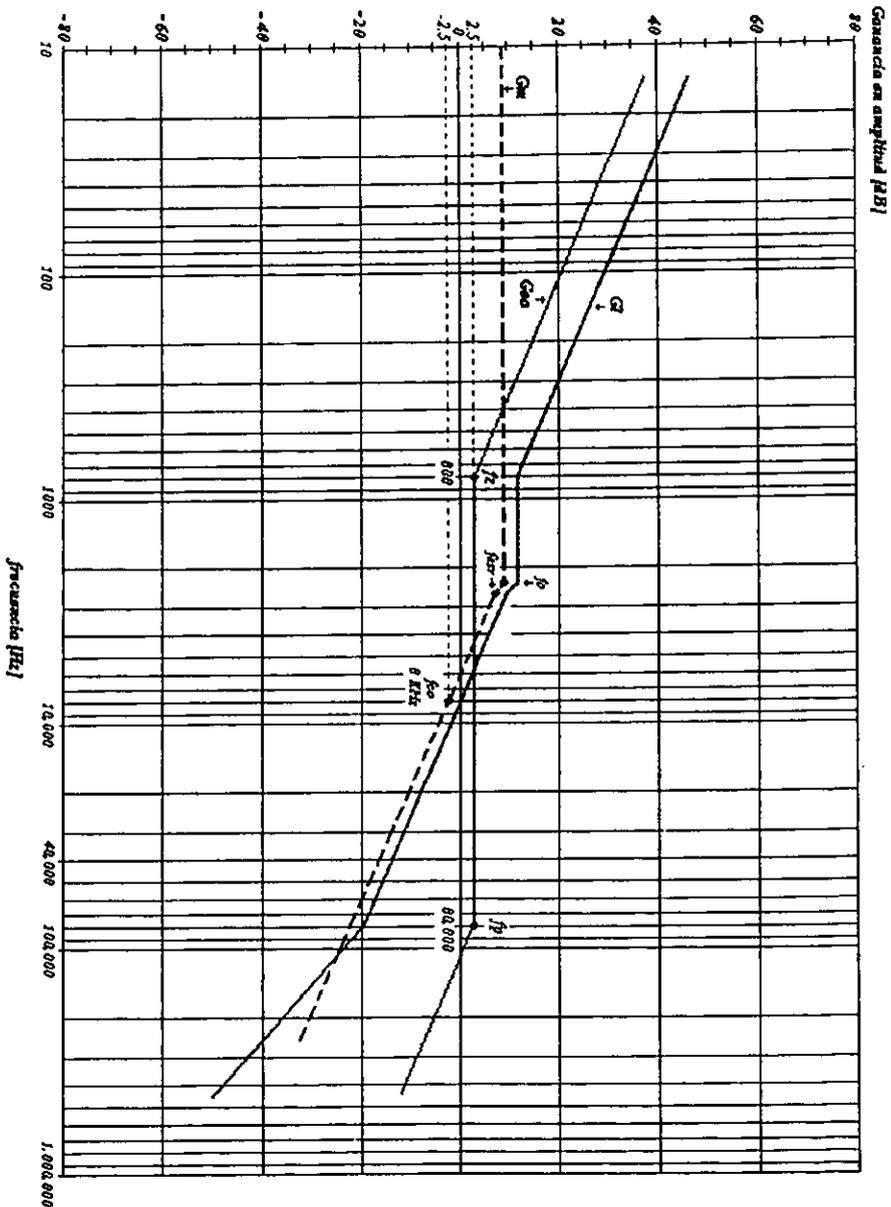


Figura 3.6.3 Respuesta en frecuencia de la ganancia de lazo ( $GI$ ) para el regulador basado en la topología de Cuk que se plantea.

Tal como se mencionó anteriormente, el circuito integrado *NE5560* será empleado para regular la tensión de salida del convertidor de la figura 3.5.2. Hasta el momento, únicamente se ha diseñado lo concerniente al amplificador de error incluido en el mismo *circuito integrado*, por tal motivo, a continuación se muestra el diseño de las características restantes de dicho dispositivo.

La frecuencia de conmutación de la forma de onda diente de sierra que genera el *NE5560* (que será la misma frecuencia de conmutación “*f<sub>s</sub>*” del convertidor), queda establecida al definir el resistor (*R<sub>t</sub>*), así como el capacitor (*C<sub>t</sub>*) de temporización, de acuerdo a la gráfica *frequency vs R<sub>t</sub>&C<sub>t</sub>* (ver hojas de datos en el apéndice C). Si arbitrariamente seleccionamos un capacitor “*C<sub>t</sub>*” de 3.3 [nF], se requiere de un resistor “*R<sub>t</sub>*” de 10 Kohms, a fin de obtener una frecuencia de aproximadamente 40 KHz.

Por otra parte, a fin de seleccionar los elementos de la red de muestreo, considérese la figura 3.6.2. Si aplicamos un divisor de tensión sobre la resistencia *R<sub>2</sub>*, tenemos que:

$$V_{sample} = \frac{V_o R_2}{R_1 + R_2} \dots\dots\dots (3.6.2)$$

Resolviendo la ecuación (3.6.2) para la variable *R<sub>1</sub>*, se tiene la siguiente expresión:

$$R_2 = \frac{V_{sample} R_1}{(V_o - V_{sample})} \dots\dots\dots (3.6.3)$$

sustituyendo valores en la ecuación anterior:

$$R_2 = (3.72 \cdot R_1) / (200 - 3.72) = 0.019 R_1$$

Si ahora proponemos un valor de 470 Kohms para *R<sub>1</sub>*, entonces el valor de *R<sub>2</sub>* estará dado por:

$$R_2 = 0.019 \cdot (470,000) = 8.9 \text{ Kohms}$$

Por otro lado, a fin de limitar el ciclo máximo de trabajo del convertidor, y apoyándonos en la gráfica *Maximum duty cycle vs R<sub>2</sub>/(R<sub>1</sub>+R<sub>2</sub>)*, para un ciclo de trabajo máximo *D* del 50%, el cociente *R<sub>2</sub>/(R<sub>1</sub>+R<sub>2</sub>)* debe ser 0.41, o bien, matemáticamente:

$$\frac{R_2}{R_1 + R_2} = 0.41 \dots\dots\dots (3.6.4)$$

Resolviendo la ecuación anterior para la variable *R<sub>1</sub>*, se tiene:

$$R_1 = 1.12 R_2 \dots\dots\dots (3.6.5)$$

Además de limitar el ciclo de trabajo máximo del convertidor, el *NE5560* presenta la característica de “inicio suave” (*soft start*), la cual permite proveer al regulador de un inicio gradual en el ciclo de trabajo *D* del convertidor durante el encendido del mismo. Este inicio, por tanto, se ve reflejado como un inicio también gradual en la tensión de salida *V<sub>o</sub>*. De la gráfica *δ<sub>min</sub> vs R<sub>1</sub> + R<sub>2</sub>*, para un ciclo de trabajo máximo del 50% y un ciclo de trabajo mínimo del 15%, se tiene lo siguiente:

$$R1+R2 = 6,500 \text{ [ohms]} \dots\dots\dots (3.6.6)$$

Así, al resolver el sistema de ecuaciones dado por (3.6.5) y (3.6.6) resulta que  $R1 \approx 3.9$  Kohms y  $R2 \approx 2.7$  Kohms.

Finalmente, el circuito electrónico de control que se propone para el convertidor de la figura 3.5.2 es el siguiente:

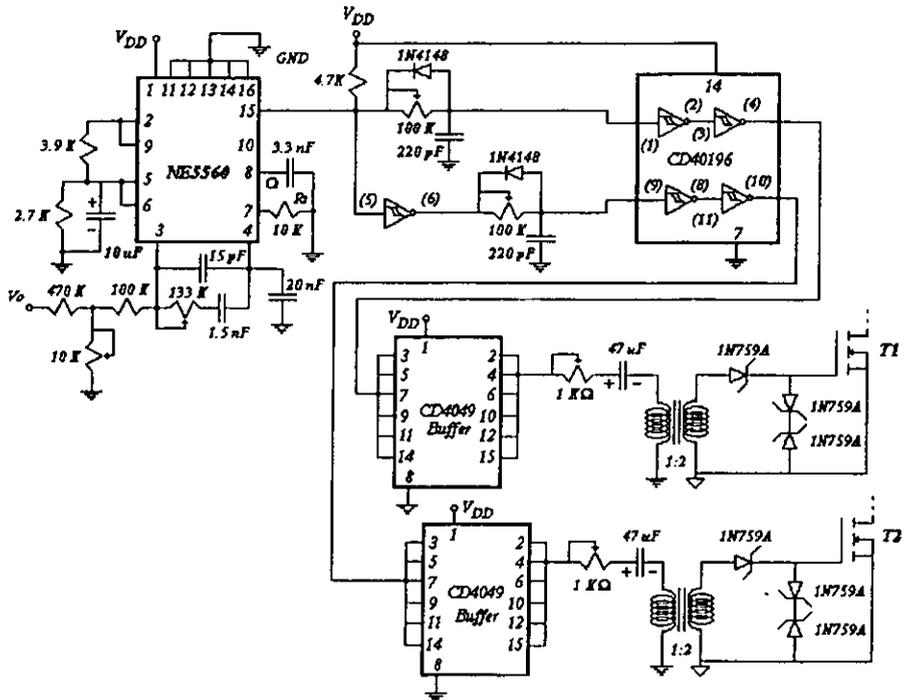


Figura 3.6.4 Circuito de control para el regulador conmutado basado en la topología de Cuk

Nótese la presencia de los "buffers" CD4049, los cuales son idénticos a los "buffers" empleados hasta este momento (CD4050), sólo que éstos invierten el nivel lógico de la señal de entrada.

### 3.7 Convertidor de Cuk con supresión de rizo de corriente, tanto a la entrada como a la salida del convertidor

Siguiendo el mismo desarrollo mostrado en la sección 1.3, con el propósito de suprimir el rizo de corriente, tanto a la entrada como a la salida del convertidor, el siguiente paso consiste en acoplar los inductores  $L1$  y  $L2$  del convertidor de la figura 3.5.2 con los devanados primario y secundario, respectivamente, del transformador de aislamiento, tal como se observa en la figura 3.7.1(a). Lo anterior se espera sea conseguido empleando la estructura magnética mostrada en la figura 2.6, cuya realización física se muestra en la figura 3.7.1(b).

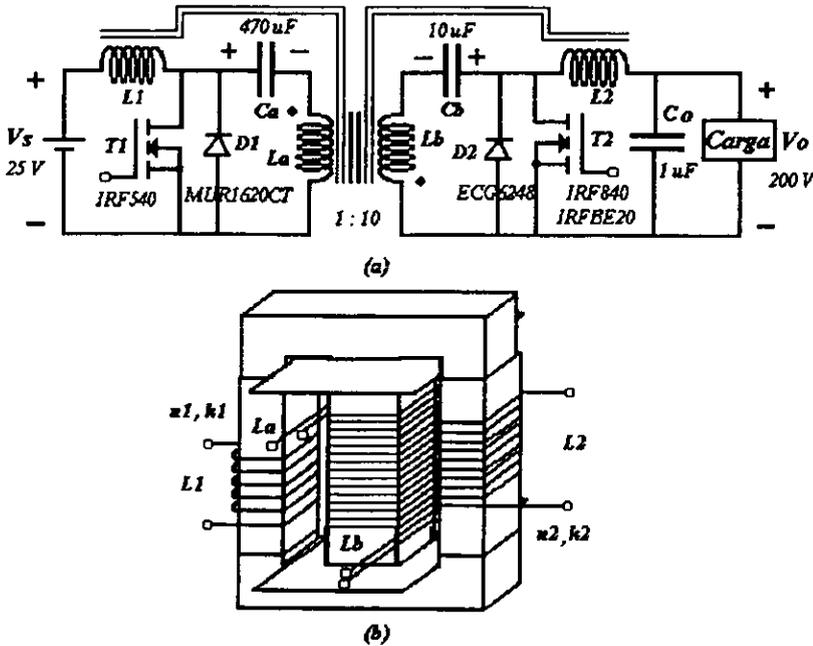


Figura 3.7.1 Convertidor de Cuk con supresión de rizo, tanto a la entrada como a la salida del convertidor (a), realización física del acoplamiento de inductores con los devanados del transformador de aislamiento (b)

Al modificar los parámetros  $n$  (relación efectiva de vueltas) y  $k$  (factor de acoplamiento), de tal manera que se cumpla con lo establecido en (1.3.21) y (1.3.23), entonces se podrá conseguir suprimir del rizo de corriente en ambos puertos del convertidor. Para conseguirlo, se recurrirá al método de prueba y error, hasta conseguir el resultado esperado.

Con respecto al circuito de excitación de los *transistores* del convertidor de la figura 3.7.1(a), se propone trabajar con el mismo circuito electrónico empleado en la sección 3.5, y que se muestra en la figura 3.5.5.

## Capítulo IV

### Resultados y Conclusiones

### 4.1 Resultados

A continuación se presentan los resultados generados de cada una de las etapas en las que fue dividida el diseño de la solución propuesta (capítulo III).

#### Convertidor de Cuk y convertidor "reductor-elevador"

La primera actividad propuesta fue la comparación de los esquemas de conversión mostrados en la figura 3.1.1, y que se vuelve a mostrar a continuación:

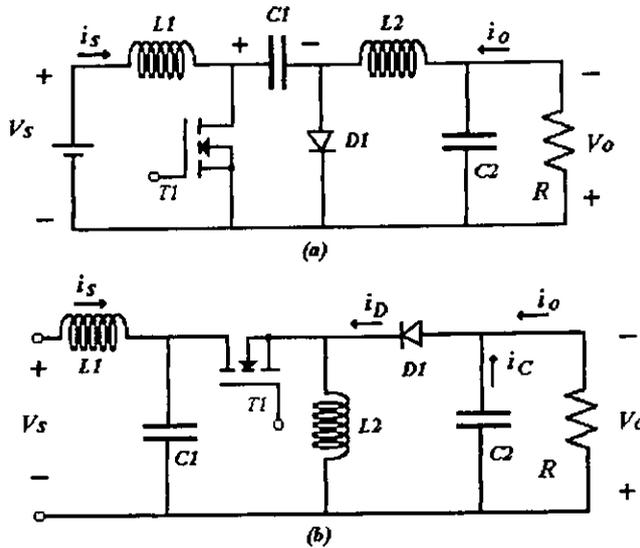


Figura 4.1 Circuitos electrónicos propuestos para la evaluación de los convertidores de Cuk (a) y "reductor-elevador" (b)

De acuerdo con lo planteado, ambas convertidores fueron evaluados, haciendo énfasis en los parámetros de interés antes citados: eficiencia ( $\eta$ ), formas de onda en el convertidor, rizo de tensión en la salida, tamaño y peso de los componentes y complejidad del circuito de disparo del *transistor*.

En cuanto a la eficiencia, y para las condiciones operativas que se establecieron en la etapa de diseño, se obtuvieron los siguientes resultados:

Convertidor de Cuk	Convertidor "reductor-elevador"
$V_s = 10$ [V]	$V_s = 10$ [V]
$I_s = 0.46$ [A]	$I_s = 0.4$ [A]
$V_o = 8.4$ [V]	$V_o = 7.5$ [V]
$I_o = 0.45$ [A]	$I_o = 0.38$ [A]
$\eta = 82.17$ [%]	$\eta = 71.25$ [%]

Como puede verse en la tabla anterior, el empleo de la topología de *Cuk* incrementó la eficiencia en más de un 10 % sobre la solución convencional que arroja el convertidor "reductor-elevador", para esta aplicación en específico. Es importante destacar que se realizaron más pruebas sobre estos mismos circuitos, a fin de observar el comportamiento de la eficiencia  $\eta$  con respecto al cambio en el ciclo de trabajo  $D$  de ambos convertidores. Bajo esta consideración, se encontró que la eficiencia que se obtiene al emplear la topología de *Cuk* es superior que la que se obtiene al emplear el esquema convencional, en la medida que el ciclo de trabajo es mayor al 45 %. Esta diferencia de eficiencia en favor del convertidor de *Cuk* se hace más evidente, en la medida que éste (ciclo de trabajo) es mayor. En tanto que, para ciclos de trabajo menores, la eficiencia que se obtiene en ambos esquemas es prácticamente la misma.

Por lo que respecta a la generación de interferencia electromagnética (*EMI*), se obtuvo el resultado esperado, es decir, efectivamente el convertidor "reductor-elevador", con filtro de entrada, mostrado en la figura 4.1(b) presenta problemas más serios de generación de interferencia electromagnética, que los que se generan al emplear la topología de *Cuk*. Esto se hizo evidente al observar las formas de onda de corriente en los puertos de entrada y de salida de ambos esquemas. Gracias al filtro formado por  $L1$  y  $C1$  que se agregó en el esquema "reductor-elevador", la corriente de entrada resultó ser una forma de onda continua, no obstante, en la corriente de salida se observa una forma de onda discontinua, la cual, durante el estado de apagado "off" del transistor, presenta un nivel de corriente dado, mientras que durante el encendido de éste, la corriente decae bruscamente a cero. Por el contrario, la topología de *Cuk*, al manejar corrientes continuas, compuestas por un rizo de corriente montado sobre un nivel de C.D., no presenta cambios abruptos en la formas de onda de corriente de entrada y de salida.

El siguiente parámetro que se evaluó fue el del rizo de tensión en la salida de ambos convertidores, resultando que, para las condiciones operativas establecidas, el rizo generado por el convertidor de *Cuk* fue de 80 [mV], lo que representa un 0.8 [%] de la tensión de salida, mientras que el rizo generado por el esquema "reductor-elevador" fue de un valor de 7 [V], lo que representa un 70 [%] de la tensión de salida, es decir, algo totalmente inaceptable para un convertidor de corriente directa. Esta diferencia en favor del convertidor de *Cuk* puede entenderse más claramente al analizar las expresiones (1.2.32) y (1.2.42), que representan el rizo de tensión en la salida de ambos convertidores, y que surgen del análisis presentado en la sección 1.2.

$$\Delta V_o = \frac{V_o D}{RCf_s} ; \text{Convertidor "reductor-elevador"}$$

$$\Delta V_o = \left( \frac{1-D}{8L_1C_2f_s^2} \right) V_o ; \text{Convertidor de Cuk}$$

Nótese cómo el rizo de tensión para el convertidor "reductor-elevador" es inversamente proporcional a la frecuencia de conmutación " $f_s$ ", mientras que para el convertidor de *Cuk* éste es también inversamente proporcional, sólo que al cuadrado de la frecuencia de conmutación. Este hecho es lo que motiva tal diferencia en los resultados obtenidos. Es importante observar también el hecho de que el rizo de tensión para el esquema "reductor-elevador" es dependiente de la corriente de carga ( $R$ ), mientras que para el convertidor de

$C_{uk}$ , el rizo de tensión en la salida es independiente de este parámetro.

Esta característica que presenta el convertidor “reductor-elevador”, de generar un rizo de tensión muy elevado, en comparación con el *convertidor de Cuk*, hace pensar en ver la manera de reducirlo a un nivel aceptable. Como puede deducirse, esto se puede conseguir, ya sea incrementando la frecuencia de conmutación  $f_s$ , o bien incrementando el valor de capacitancia de  $C_2$ . No obstante, la primera posibilidad no representa la mejor alternativa, ya que de hacerlo de esta forma, se incrementarían las pérdidas por conmutación, degradando aún más la eficiencia del convertidor. Por tanto, la solución más viable es la segunda. Sin embargo, esta opción conlleva necesariamente a un incremento en peso y tamaño de este elemento ( $C_2$ ). Por citar un ejemplo, pensemos en el valor de capacitancia de  $C_2$  que necesitaría el convertidor “reductor-elevador” de la figura 4.1(b) para conseguir un rizo de tensión igual al obtenido por el *convertidor de Cuk* en esta aplicación en específico.

$$C_2 = (D \cdot V_2) / (R \cdot \Delta V_o \cdot f_s) = (0.5 \cdot 10) / (17 \cdot 80 \text{E-}3 \cdot 40000) = 91.9 \text{ [}\mu\text{F]}$$

lo que evidentemente representa un incremento importante en tamaño y en peso del capacitor  $C_2$ .

Finalmente, en cuanto al circuito de excitación del *transistor*, la complejidad de éste en el convertidor “reductor-elevador” es evidente, ya que fue necesario emplear un transformador de pulsos para poder referir la señal de excitación a la terminal *source* del *transistor*. Por el contrario, el *convertidor de Cuk* no necesitó de ningún tipo de electrónica adicional, ya que su correspondiente señal de excitación se encuentra referida a la tierra del convertidor.

#### *Convertidor de Cuk en su versión más simple*

El siguiente circuito evaluado fue el de la figura 3.2.1, diseñado en la sección 3.2, y que ahora se muestra en la figura 4.2. Como bien se precisó en su momento, la principal finalidad de esta actividad era la de corroborar las ecuaciones de diseño revisadas en la sección 1.2.4.

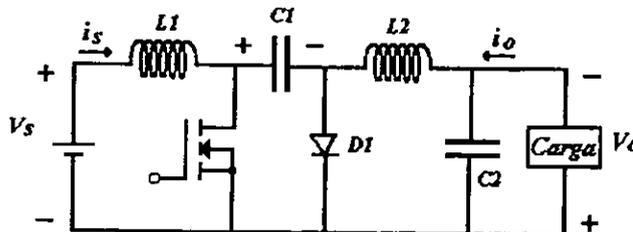


Figura 4.2 Convertidor de Cuk en su versión más sencilla

Gracias a la función de memoria del osciloscopio digital *TEKTRONIX*, nos fue posible registrar las formas de onda de tensión y corriente más importantes para el *convertidor de*

*Cuk* en su versión más sencilla. Dichas formas de onda se muestran en la figura 4.3.

Recordemos que dicho circuito se diseñó para los siguientes parámetros:

Tensión de alimentación " $V_s$ " = 25V  
 Tensión de salida " $V_o$ " = 25 V  
 Potencia de entrada " $P_s$ " = 25 Watts.

En las figuras 4.3(a) y 4.3(b) se muestran las formas de onda de tensión para la tensión de alimentación " $V_s$ " y para la tensión de salida " $V_o$ " respectivamente. Nótese en la figura 4.3(b) la propiedad de inversión de polaridad que presenta el *convertidor de Cuk*. Nótese también que el nivel de tensión de " $v_o$ " no es de 25V, sino de 24 V aproximadamente. Esto es debido, por supuesto, a que los componentes electrónicos empleados no son ideales, mientras que los que se emplearon para el análisis de los esquemas de conversión C.D.-C.D. en la sección 1.2 si lo eran, de aquí la diferencia obtenida.

En las figuras 4.3(c) y 4.3(d) se aprecian las tensiones en los inductores  $L_1$  y  $L_2$  respectivamente, mientras que sus respectivas corrientes se observan en las figuras 4.3(e) y 4.3(f). En realidad, las figuras 4.3(e) y 4.3(f) son las formas de onda de tensión medidas a través de resistores de 0.1 ohms conectadas en serie con los respectivos inductores. De esta forma es como podemos observar una forma de onda de tensión proporcional a la forma de onda de la corriente que circula por los inductores.

Nótese cómo, en las gráficas de tensión de los inductores, efectivamente, la *tensión promedio* a través de cada uno de ellos es cero, y de cómo además, la tensión en cada uno de ellos oscila entre la tensión de la fuente " $v_s$ " y la tensión de salida " $v_o$ ", tal como era de esperarse. En cuanto a las corrientes medidas en los inductores, recordemos que la corriente de entrada " $I_s$ " es la corriente que fluye por el inductor  $L_1$ , mientras que la corriente de salida " $I_o$ " es la corriente que fluye a través del inductor  $L_2$ . En dichas gráficas, podemos apreciar una de las características más importantes que presenta el *convertidor de Cuk*: corrientes continuas (no pulsantes) tanto a la entrada del convertidor, como a la salida de éste; es decir, observamos corrientes compuestas por una componente de rizo montada sobre un nivel de corriente directa (C.D.). Esta componente de rizo, presenta forma de rampa ascendente y descendente, de acuerdo con la tensión " $v_L$ ", en concordancia con las formas de onda derivadas del análisis mostrado en la sección 1.2.4 y que se muestran en la figura 1.2.17. Nótese que el nivel de corriente en C.D. de la corriente de entrada ( $I_s = IL_1$ ) es de aproximadamente 1A, mientras que la corriente de salida es aproximadamente -1 A.

En las figuras 4.3(g) y 4.3(h) se observan las formas de onda del rizo de corriente medidas en los inductores  $L_1$  y  $L_2$  respectivamente. Es importante mencionar que dichas formas de onda fueron medidas haciendo uso de una punta de corriente en C.A., a diferencia de cómo se midieron las corrientes " $i_{L1}$ " e " $i_{L2}$ ". Véase cómo el rizo de corriente obtenido coincide con las especificaciones de rizo para la cual fueron diseñados los inductores.



Figura 4.3 Formas de onda del *convertidor de Cuk* en su versión más simple. Tensión de entrada " $v_s$ " (a), tensión de salida " $v_o$ " (b), tensión en el inductor  $L1$  " $v_{L1}$ " (c), tensión en el inductor  $L2$  " $v_{L2}$ " (d), corriente en el inductor  $L1$  " $i_{L1}$ " (e), corriente en el inductor  $L2$  " $i_{L2}$ " (f)



Figura 4.3 Continuación. Rizo de corriente en  $L1$  " $\Delta i_{L1}$ " (g), rizo de corriente en  $L2$  " $\Delta i_{L2}$ " (h), corriente en  $C1$  " $i_{C1}$ " (i), corriente en  $C2$  " $i_{C2}$ " (j), rizo de tensión en  $C1$  " $\Delta v_{C1}$ " (k), rizo de tensión en  $C2$  " $\Delta v_{C2}$ " (l)

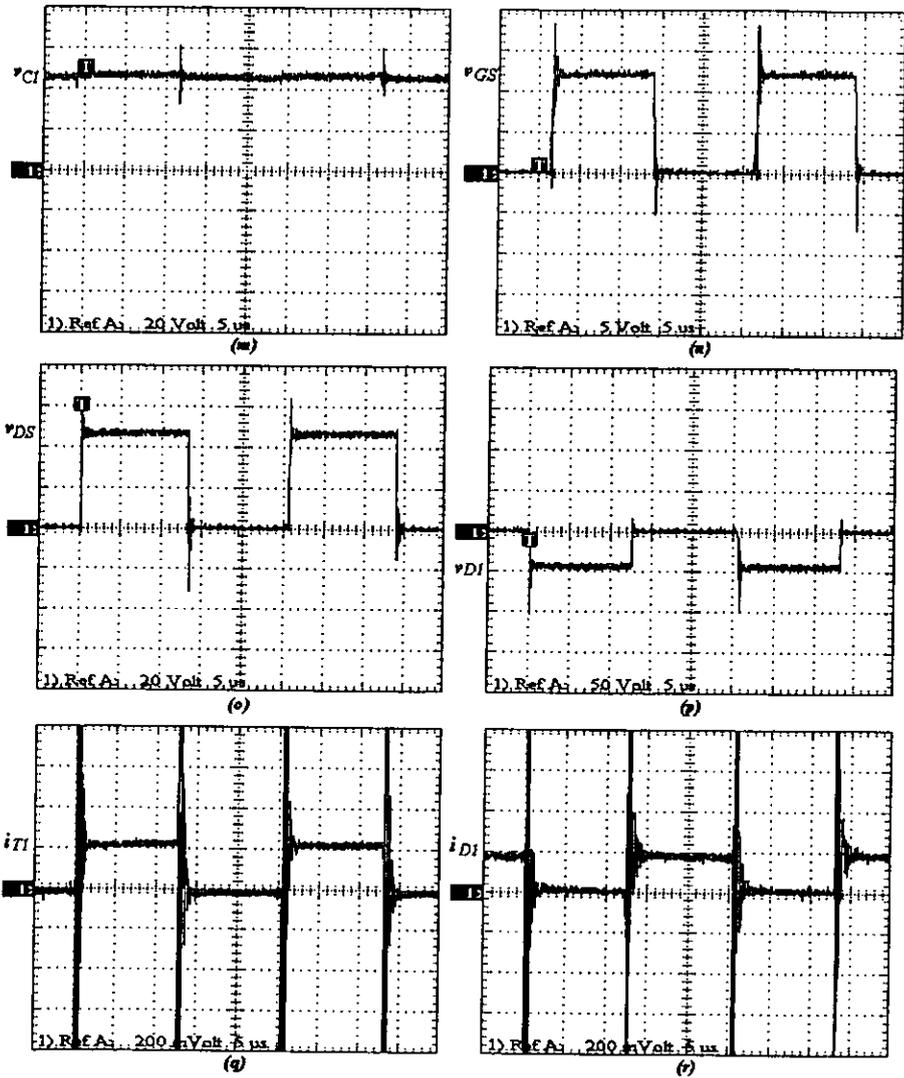


Figura 4.3 Continuación. Tensión en CI " $v_{CI}$ " (m), tensión de control " $v_{GS}$ " (n), tensión " $v_{DS}$ " (o), tensión en DI " $v_{DI}$ " (p), corriente en el transistor TI " $i_{TI}$ " (q), corriente en el diodo DI " $i_{DI}$ " (r)

En las figuras 4.3(i) y 4.3(j) se pueden ver las formas de onda de corriente en los capacitores  $C1$  y  $C2$  respectivamente. Ambas mediciones fueron hechas con la punta de corriente. Nótese cómo en la forma de onda de corriente  $iC1$ , efectivamente el capacitor  $C1$  cumple con el trabajo de administrador del flujo de energía entre la fuente y la carga, ya que durante el tiempo de encendido del *transistor*, éste “absorbe” 1 A, mientras que durante el tiempo de apagado, éste entrega a la carga esta misma cantidad de corriente, pero con la polaridad opuesta, comprobándose así el hecho de que la *potencia promedio* a través de un capacitor en estado estable es igual a cero. Nótese también que en la forma de onda de corriente de  $C2$  también se cumple que la *corriente promedio* a través de todo un período de conmutación es igual a cero.

Las figuras 4.3(k) y 4.3(l) muestran los rizados de tensión en los capacitores  $C1$  y  $C2$  respectivamente. Nótese que los rizados de tensión, en ambos casos, están por encima de los valores estimados. Este comportamiento obedece a dos razones principales: la primera es que, si recordamos, en la sección 1.2.4 se hacen ciertas consideraciones para poder hacer el cálculo de dichos niveles de rizo, tal como que la corriente a través de los inductores se considera constante (sin rizo), y que los capacitores son lo suficientemente grandes como para suponer que la tensión a través de ellos se puede considerar constante; entre otras. La segunda, es que los capacitores son componentes no ideales, es decir, estos presentan resistencia equivalente serie (*ESR*), la cual, como se mencionó en la sección 1.2.6, es la principal fuente de aportación de la componente de rizo de tensión en el capacitor.

En la figura 4.3(m) se observa la forma de onda de tensión en el capacitor  $C1$ , en la cual se aprecia cómo efectivamente la tensión en  $C1$  es prácticamente un nivel de C.D. compuesta por la suma de la tensión de entrada y la tensión en la salida.

En las gráficas 4.3(n), 4.3(o) y 4.3(p) se observan las tensiones “ $vGS$ ”, “ $vDS$ ” y “ $vDI$ ” respectivamente. En la primera de ellas se verifica el ciclo de trabajo  $D$  del 50% y la frecuencia de conmutación de 40 KHz (1/25useg). Las gráficas de “ $vDS$ ” y “ $vDI$ ” muestran que los niveles de tensión a los cuales ambos dispositivos (*transistor* y *diodo*) están sometidos, son del orden de la tensión en  $C1$ .

Finalmente, las gráficas de las figuras 4.3(p) y 4.3(q) muestran las corrientes (medidas a través de un resistor de 0.1 ohm) registradas en el *transistor* y en el *diodo*. En ellas se observa cómo, en verdad, durante el estado de encendido “*ton*”, el *transistor* conduce ambas corrientes, tanto la corriente de entrada, como la corriente de salida; mientras que el *diodo* no conduce corriente alguna. Durante el resto del ciclo, el *diodo* conduce ambas corrientes, mientras que el *transistor* permanece apagado.

Cabe señalar que la eficiencia calculada para este circuito fue la siguiente. Haciendo uso de las mediciones generadas por el osciloscopio, las lecturas de tensión y corriente eficaces en la salida fueron:

$$\begin{aligned} I_s(RMS) &= 1[A] \\ V_s(RMS) &= 25[V] \\ I_o(RMS) &= 0.98[A] \\ V_o(RMS) &= 21.5[V] \end{aligned}$$

lo que arroja una eficiencia de:

$$\eta = (0.98 * 21.5) / (1 * 25) * 100 = 84.28\%$$

En cuanto al circuito diseñado para la generación de la señal PWM variable, este respondió favorablemente, ya que se pudieron obtener anchos de pulso prácticamente en el intervalo que va de 0 al 100%, así como también se pudo obtener una frecuencia variable de la señal hasta aproximadamente los 60 Khz. Cabe destacar también que los circuitos de control que se pusieron en funcionamiento fueron construidos en tabletas de cobre perforadas.

Es importante observar cómo las formas de onda medidas con el osciloscopio presentan ruido en modo común, así como la interferencia generada por el propio circuito durante la conmutación de los *transistores* de potencia. Esta característica se aprecia en todas las formas de onda mostradas en este trabajo. Nótese también cómo las formas de onda registradas con la punta de corriente presentan un mejor rechazo al ruido de modo común.

#### Convertidor de Cuk con acoplamiento de inductores

El segundo circuito propuesto (figura 4.4), el cual contempla el acoplamiento de inductores en el *convertidor de Cuk* en su versión más simple, generó los siguientes resultados. Tal como se mencionó en la etapa de diseño, para conseguir el acoplamiento de los inductores *L1* y *L2*, éstos se devanaron sobre un mismo núcleo ferromagnético, en este caso, el *OP-45724-EC* de *Magnetics*, es decir, el mismo núcleo empleado para construir los inductores *L1* y *L2* en el circuito de la figura 4.2.

En la sección 1.3.2 de este trabajo, se hizo hincapié en el hecho de que para poder aplicar el método del acoplamiento de inductores para la cancelación de rizo, no solamente en el *convertidor de Cuk*, sino también en otros esquemas, era un requisito indispensable el hecho de que en las formas de onda de tensión presente en los inductores, existiera una constante de proporcionalidad. En la figura 4.5(a) se muestran las formas de onda de tensión en los inductores *L1* y *L2* que se registraron durante la puesta en marcha del convertidor de la figura 4.4. Nótese cómo efectivamente se aprecia esta proporcionalidad 1:1 (en este caso en particular) entre las formas de onda de  $vL1$  y  $vL2$ .

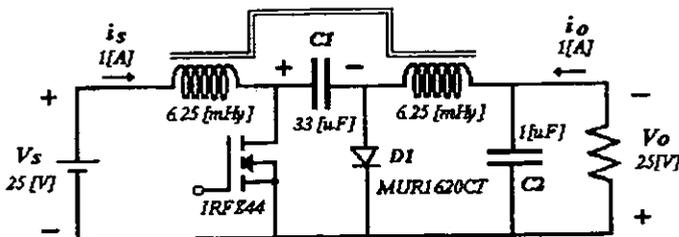


Figura 4.4 Convertidor de Cuk con acoplamiento de inductores

Como resultado del acoplamiento de inductores, en las figuras 4.5(b) y 4.5(c) se aprecian las formas de onda del rizo de corriente registradas por la punta de corriente en el puerto de entrada y en el puerto de salida respectivamente. Recordemos que en este esquema, la corriente de entrada "is" es igual a la corriente en el inductor L1, mientras que la corriente en la salida "io" es igual a la corriente en el inductor L2. Véase cómo realmente se observa una tendencia hacia la cancelación de rizo en ambos puertos. Nótese también las perturbaciones en las formas de onda de corriente, durante las transiciones de tensión en los inductores.



Figura 4.5 Formas de onda del convertidor de Cuk básico con acoplamiento de inductores. Formas de onda de tensión en los inductores L1 y L2 " $v_{L1}$ " y " $v_{L2}$ " (a), rizo de corriente en el inductor L1 " $\Delta i_{L1}$ " (b), rizo de corriente en el inductor L2 " $\Delta i_{L2}$ " (c)

#### Convertidor de Cuk unidireccional con transformador de aislamiento

El siguiente convertidor que se evaluó, es el convertidor de Cuk que contempla aislamiento entre la entrada y la salida, y que se muestra ahora en la figura 4.6. En la figura 4.7 se aprecian las formas de onda más representativas de este convertidor. Estas formas de onda fueron tomadas a un 25% de carga completa. Dichas forma de onda, a carga completa, varían únicamente en amplitud, ya que en cuanto a forma, son esencialmente las mismas.

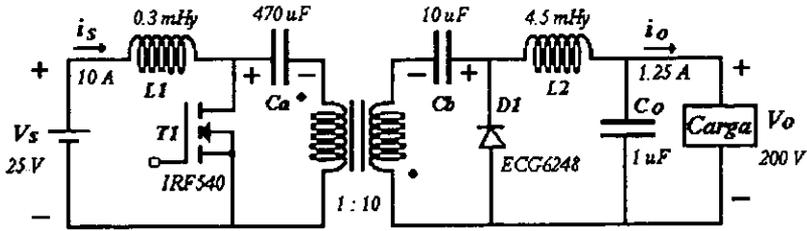


Figura 4.6 Convertidor de Cuk con transformador de aislamiento

En la figura 4.7(a) y 4.7(b) se observan las formas de onda de tensión en la entrada “ $v_s$ ” y en la salida “ $v_o$ ” respectivamente. En la primera se aprecian los 25 Volts de entrada, mientras que en la segunda se observan los 200 Volts de salida. En las figuras 4.7(c) y 4.7(d) se pueden ver las formas de onda de tensión “ $v_{GS}$ ” y “ $v_{DS}$ ” respectivamente. La tensión de excitación “ $v_{GS}$ ” mostrada en la figura 4.7(c) es la que se obtuvo del circuito de aislamiento del disparo con transformador de pulsos mostrado en la figura 3.3.4. Nótese cómo el ciclo de trabajo es mayor al ciclo de trabajo del 44% calculado en el diseño, esto se debe a que éste (el ciclo de trabajo) fue ajustado para alcanzar los 200 Volts en la salida. Sin ajuste, la tensión de salida es menor a los 200 Volts debido a la falta de regulación en el convertidor. La forma de onda de tensión “ $v_{DS}$ ” muestra cómo la tensión máxima de operación en este punto, es ligeramente superior a los 60 Volts, es por esto que en este esquema se trabajó con el MOSFET IRF540, el cual soporta hasta una tensión máxima de 100 Volts, mientras que el MOSFET IRFZ44 muestra una tensión de ruptura  $V_{DSS}$  de justamente 60 Volts.

En las figuras 4.7(e) y 4.7(f) se observan las formas de onda de tensión de los capacitores  $C_a$  y  $C_b$  respectivamente. Véase cómo dichos niveles de tensión son efectivamente el nivel de tensión en la entrada “ $v_s$ ” y el nivel de tensión de salida “ $v_o$ ” respectivamente, tal como se puede calcular, por inspección, en el circuito de la figura 4.6.

La forma de onda de tensión en el devanado secundario del transformador de aislamiento (figura 4.7(g)), muestra los llamados “picos de tensión” debido a las inductancias de fuga, producto de los flujos de dispersión presentes en todo transformador no ideal. Nótese también el efecto amortiguado, conocido como efecto de “ringing” -del Inglés-, que se presenta durante el encendido del transistor, debido al efecto de segundo orden, producto de la combinación del capacitor  $C_b$  y del inductor  $L_2$ . Véase cómo los “picos de tensión” debido a las inductancias de fuga del transformador de aislamiento, se ven reflejados también en picos de tensión en las terminales cátodo-ánodo del diodo, cuando éste permanece apagado. Fue importante tomar en cuenta estos “picos de tensión”, ya que al superarse la tensión de ruptura del diodo, como de hecho ocurrió durante la puesta en marcha de este circuito, la falla del diodo produjo un corto circuito en la malla de salida. Finalmente, en las figuras 4.7(i) y 4.7(j) se aprecian las formas de onda de tensión observadas en los inductores  $L_1$  y  $L_2$ . Aquí, también se aprecia el efecto de “ringing” durante el encendido del transistor. Nótese cómo dicho efecto se manifiesta también en los rizados de corriente de entrada y salida del convertidor. En la figura 4.7(k) se observa dicho efecto en el rizo de corriente del inductor  $L_1$ .

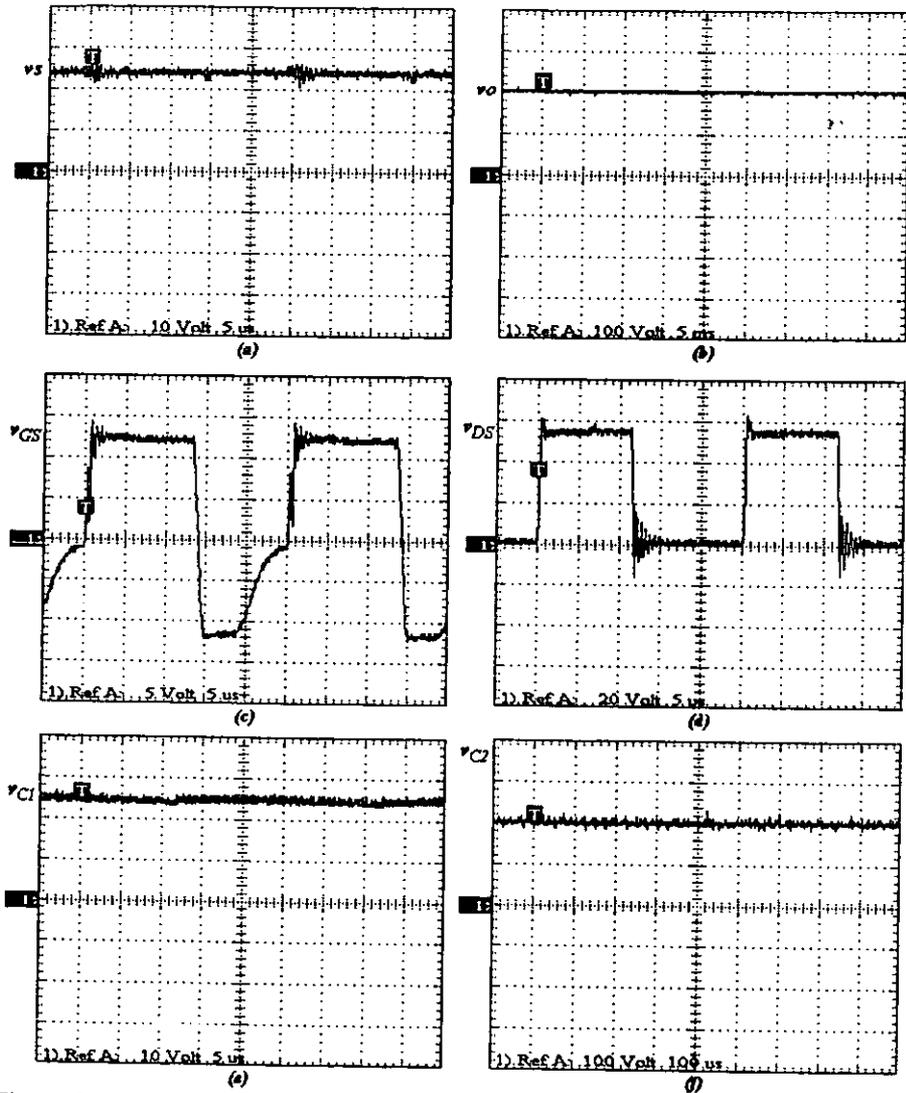


Figura 4.7 Formas de onda del convertidor de Cuk unidireccional con transformador de aislamiento. Tensión de alimentación " $v_S$ " (a), tensión de salida " $v_O$ " (b), tensión de control " $v_{GS}$ " (c), tensión " $v_{DS}$ " (d), tensión en  $C1$  " $v_{C1}$ " (e), tensión en  $C2$  " $v_{C2}$ " (f)

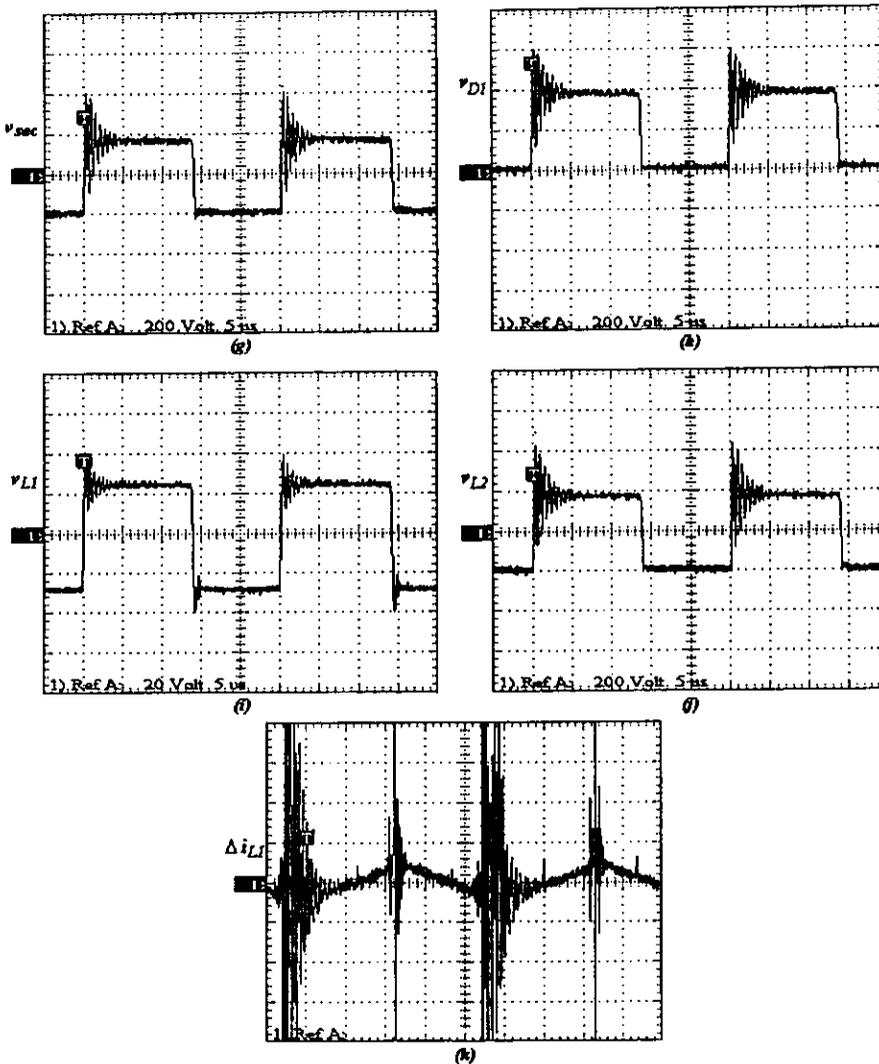


Figura 4.7 Continuación. Tensión en el devanado secundario del transformador " $v_{sec}$ " (g), tensión en el diodo  $DI$  " $v_{DI}$ " (h), tensión en el inductor  $L1$  " $v_{L1}$ " (i), tensión en el inductor  $L2$  " $v_{L2}$ " (j), rizo de corriente en el inductor  $L1$  " $\Delta i_{L1}$ " (k)

Es importante mencionar que en este convertidor fue posible observar el modo de conducción discontinua revisada en la sección 1.2.5. Este modo de operación se estableció al hacer operar al convertidor en condiciones de cero carga (circuito abierto), dando como resultado un nivel de tensión inesperado, muy por encima del valor calculado; además de observarse la incapacidad que presenta el *diodo* para conducir la parte negativa del rizo de corriente en el inductor  $L2$ .

En cuanto a la eficiencia de este convertidor, después de hacer las mediciones correspondientes, se obtuvo un valor del 79%.

#### *Convertidor de Cuk bidireccional con transformador de aislamiento*

Siguiendo la secuencia propuesta, el siguiente circuito que se puso en funcionamiento fue el mostrado en la figura 3.4.2 y que ahora se muestra en la figura 4.8. Es decir, se trata del *convertidor de Cuk* bidireccional con transformador de aislamiento, el cual difiere del circuito de la figura 4.6, en que éste consta de dos elementos adicionales: un *diodo* y un *transistor*.

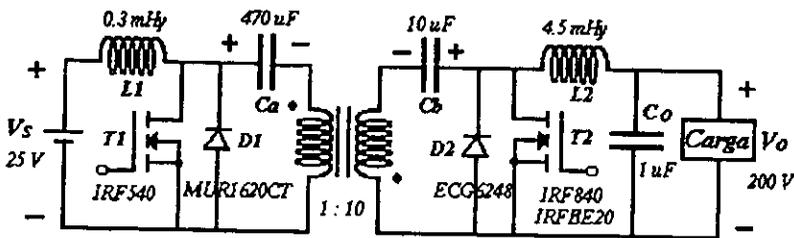


Figura 4.8 Convertidor de Cuk bidireccional con transformador de aislamiento

Tal como se señaló en la etapa de diseño, la selección de dichos dispositivos dependería del desempeño de cada uno de ellos en el circuito. En este sentido, los resultados que se obtuvieron son los siguientes. Como puede verse en la gráfica de la figura 4.7(h), la tensión a la cual está sujeto el *diodo*  $D1$  del circuito de la figura 4.6 es la tensión que deberá soportar el *transistor*  $T2$  del circuito de la figura 4.8. Esta tensión máxima es del orden de los 600 volts (sin olvidar que estos picos de tensión se incrementan a medida que aumenta la corriente de carga), por lo que para poder conectar dicho *transistor* en este punto, con el propósito de hacer de este circuito un convertidor bidireccional, es necesario que se cumpla una de las dos siguientes condiciones; ya sea que el *transistor* a introducir en el esquema de la figura 4.8 sea capaz de soportar una tensión de ruptura superior a los 600 Volts, o bien, introducir un circuito "*snubber*" para reducir los picos de tensión generados por las inductancias de fuga del transformador. Dichas alternativas fueron evaluadas en el laboratorio de pruebas, obteniendo como resultado que la opción más viable era la de contemplar un arreglo "*snubber*", ya que a pesar de generarse una reducción en la eficiencia del convertidor al emplear dicho arreglo, la eficiencia alcanzada al emplear un *transistor* con mayor tensión de bloqueo, como fue el caso del  $IRFBE20$  ( $V_{DSS} = 800$  [V]), fue aún menor que la obtenida al emplear el arreglo "*snubber*". Con

respecto al *diodo*, su elección fue más sencilla, ya que como puede verse en la figura 4.7(d), la tensión “ $v_{DS}$ ” a la cual estará expuesta el *diodo* es de aproximadamente 60 Volts, por lo que se decidió emplear el *diodo MUR1620CT*, el cual cumple con la necesidad antes descrita.

Finalmente, el circuito electrónico mediante el cual se pudo conseguir hacer funcionar el *convertidor de Cuk* bidireccional con transformador de aislamiento es el siguiente:

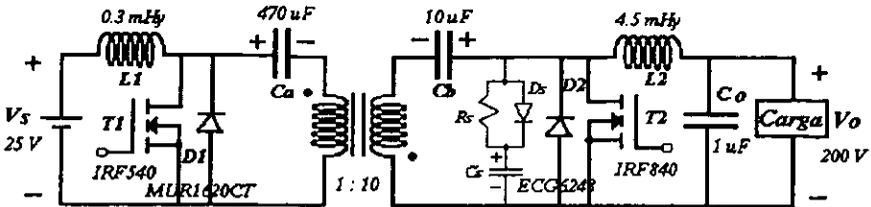


Figura 4.9 *Convertidor de Cuk* bidireccional con transformador de aislamiento y arreglo “snubber”.

Es importante mencionar también el hecho de que fue posible apreciar cómo este esquema elimina el problema del modo de conducción discontinua del convertidor, esto es, el convertidor fue evaluado en condiciones de cero carga (circuito abierto) y se encontró que este mantenía las mismas formas de onda que se aprecian en la figura 4.7. Se pudo ver cómo efectivamente el *transistor T2* provee de una trayectoria para cuando el flujo de la corriente es de la carga hacia la fuente (corriente negativa). Esto se pudo apreciar al ver cómo el rizo de tensión en la salida, a circuito abierto, adquiría valores tanto positivos como negativos, algo que no es posible observar en el esquema unidireccional de la figura 4.6.

En cuanto al circuito para la generación de la zona muerta propuesto en la etapa de diseño, éste operó de manera adecuada, ya que fue posible generar zonas muertas variables de acuerdo con las condiciones existentes.

#### *Regulador conmutado basado en el convertidor de Cuk*

El siguiente circuito que se evaluó fue el regulador conmutado basado en el *convertidor de Cuk*. Este esquema es el mismo mostrado en la figura anterior (figura 4.9) sólo que éste contempla una acción de control para obtener una tensión regulada en la salida. El circuito de control propuesto fue armado, obteniéndose los siguientes resultados. Efectivamente, fue posible observar la regulación de la tensión de salida del convertidor, sin embargo, no fue posible terminar de evaluar el rendimiento de la fuente conmutada, ya que faltó medir parámetros importantes como lo son la *regulación de línea* y la *regulación de carga*. Lo anterior se debió a la falta del equipo de pruebas de laboratorio debido al cese de actividades que prevalece en la Universidad. No obstante, sí fue posible observar otros aspectos como lo son la inestabilidad del sistema, así como condiciones de estabilidad condicional discutidas en la sección 1.5 de este trabajo. En este sentido, se presentaron problemas de inestabilidad durante el encendido y para cuando existieron cambios abruptos en la corriente de carga. Ambos problemas llevaron irremediablemente a condiciones de oscilación en el sistema de control.

*Convertidor de Cuk con supresión de rizo de corriente tanto a la entrada como a la salida*

El siguiente circuito que se puso en funcionamiento fue el *convertidor de Cuk* con supresión de rizo tanto a la entrada como a la salida, y que se vuelve a mostrar en la figura 4.10.

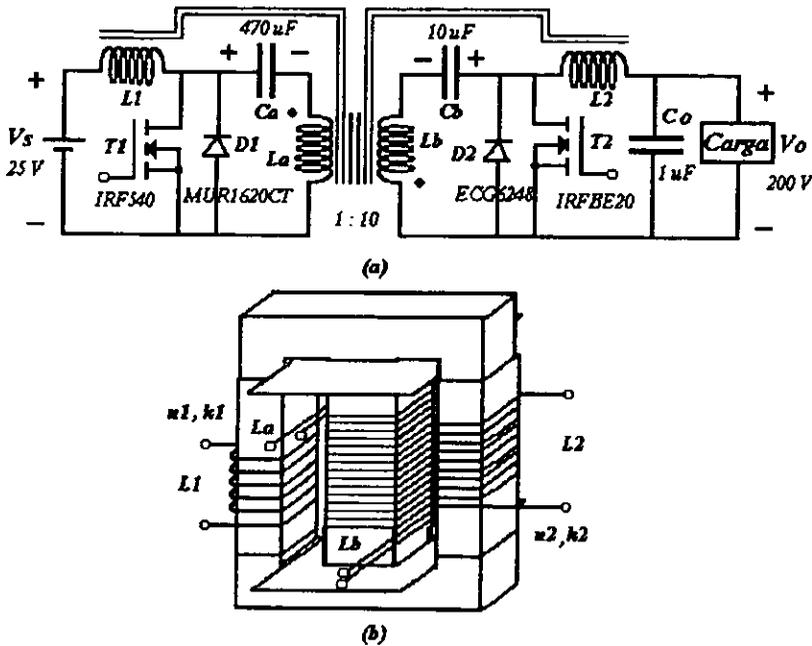


Figura 4.10 *Convertidor de Cuk* con supresión de rizo, tanto a la entrada como a la salida del convertidor (a), realización física del acoplamiento de inductores con los devanados del transformador de aislamiento (b)

Los resultados generados de este experimento son los siguientes. Como bien se estableció en la sección 1.3.3 de este trabajo, a fin de conseguir la supresión de rizo tanto a la entrada como a la salida del convertidor es necesario cumplir ciertas condiciones en las relaciones efectivas de vueltas  $n1$  y  $n2$ , y los respectivos factores de acoplamiento  $k1$  y  $k2$  en los acoplamientos mostrados en la figura 4.10(a). En este sentido, y recordando la forma en cómo se devanaron los inductores y devanados del transformador en el núcleo (figura 4.10(b)) se hizo variar el número efectivo de vueltas, así como el entrehierro, para modificar así los factores de acoplamiento, a fin de obtener la cancelación de rizo esperada. Nótese cómo en la estructura magnética de la figura 4.10(b), las variaciones en los factores de acoplamiento ( $k1$  y  $k2$ ), son interdependientes, es decir, el ajuste en uno de los acoplamientos repercute en el otro, y viceversa. Es por esto que en la práctica, con la estructura magnética propuesta, resultó un poco complicado conseguir la cancelación de

rizo en ambos puertos. No obstante, en la figura 4.11 se observan las formas de onda más importantes del convertidor de la figura 4.10(a), en donde se aprecia, después de ajustar ambos acoplamientos lo mejor que se pudo, la supresión de rizo de corriente, tanto a la entrada como a la salida del convertidor. Las mediciones fueron hechas a un 50% de carga completa.

En la gráfica de la figura 4.11(a) y 4.11(b) se observan las formas de onda de excitación de los *transistores*  $T1$  y  $T2$ . Nótese la sincronización de ambas señales de control, esto es, mientras una enciende a su correspondiente *transistor*, la otra mantiene apagado al *transistor* restante.

En las figuras 4.11(b) y (c) se aprecian la tensión de alimentación " $v_s$ " y la tensión de salida " $v_o$ ". La primera presenta una tensión de 25 volts, mientras que la segunda presenta un valor de 160 Volts aproximadamente. Esta caída de tensión se debe a que el convertidor está operando en malla abierta, es decir, no existe acción de regulación en la tensión de salida.

En las figuras 4.11(d) y 4.11(e) se observan las tensiones " $v_{DS1}$ " y " $v_{DS2}$ " respectivamente. Es importante mencionar que para este experimento fue necesaria la inclusión de arreglos "snubber", tanto en el *transistor*  $T1$ , como en el *transistor*  $T2$ . Nótese el efecto de "ringing" en el *transistor*  $T2$ , el cual se aprecia es más amortiguado que el mismo efecto presente en la gráfica " $v_{DI}$ " de la figura 4.7(h). Esto se debe a la acción del capacitor de "snubber", el cual efectivamente "suaviza" la forma de onda de tensión en este punto. En las figuras 4.11(f) y 4.11(g) se ven las formas de onda de tensión en el devanado primario y en el devanado secundario respectivamente, mientras que las formas de onda de tensión " $v_{L1}$ " y " $v_{L2}$ " se pueden apreciar en las figuras 4.11(h) y 4.11(i) respectivamente. Nótese cómo este efecto de "ringing" se ve manifestado en mayor medida en las figuras 4.11(g) y 4.11(i). Finalmente, en las figuras 4.11(j) y 4.11(k) se observan las formas de onda de corriente a la entrada y a la salida del convertidor. Dichas formas de onda fueron medidas a través de resistores de 0.1 ohm y 0.22 ohms respectivamente. Véase cómo efectivamente se aprecia la tendencia a la cancelación del rizo en ambos puertos. Nótese también la presencia de ruido de conmutación, así como del efecto "ringing" en ambas gráficas. Es interesante mencionar que al hacer el ajuste de los acoplamientos en la estructura de la figura 4.10(b), no solamente se puede observar la cancelación de rizo de corriente, sino inclusive fue posible observar un cambio de pendiente en el rizo, es decir, al modificar los parámetros del acoplamiento (" $n$ " y " $k$ ") se puede apreciar la reducción, cancelación y aparición nuevamente del rizo, pero con una pendiente contraria a la pendiente original.

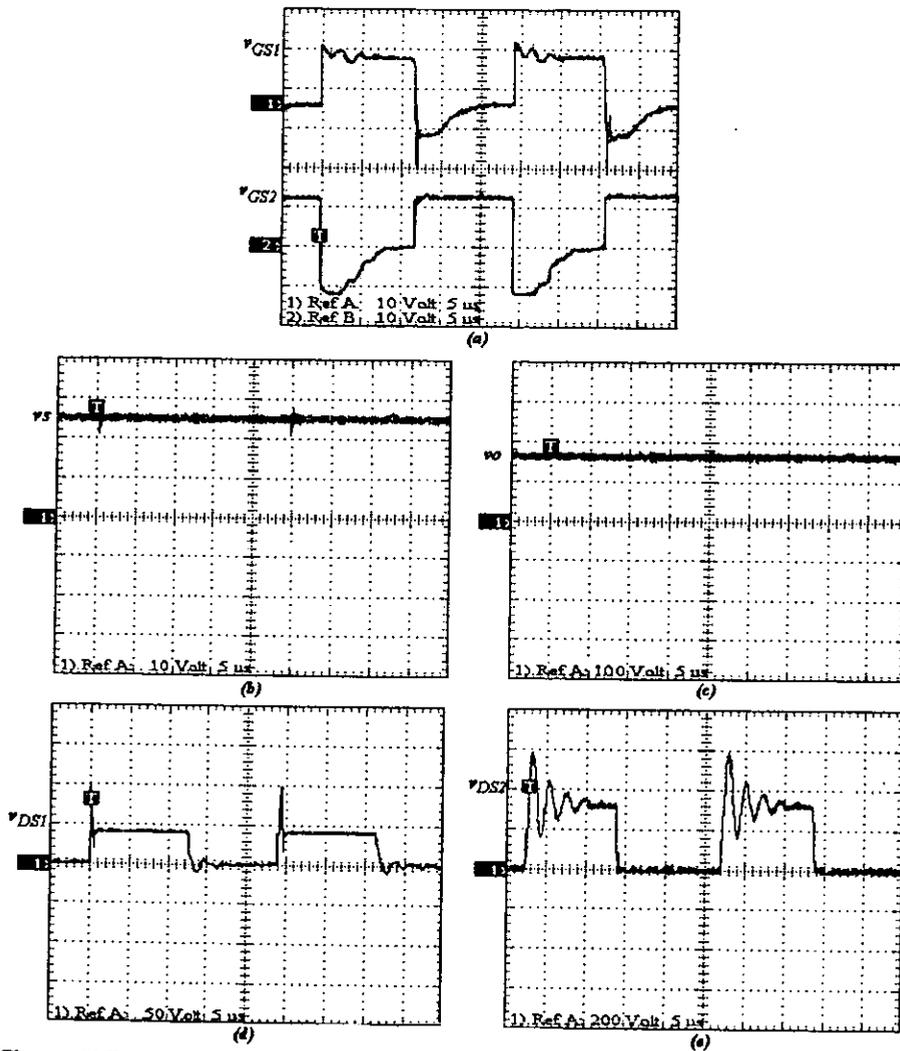


Figura 4.11 Formas de onda del convertidor de Cuk con supresión de rizo tanto a la entrada como a la salida del convertidor. Tensión de excitación " $v_{GS1}$ " y " $v_{GS2}$ " (a), tensión de entrada " $v_s$ " (b), tensión de salida " $v_o$ " (c), tensión " $v_{DS1}$ " (d), tensión " $v_{DS2}$ " (e)

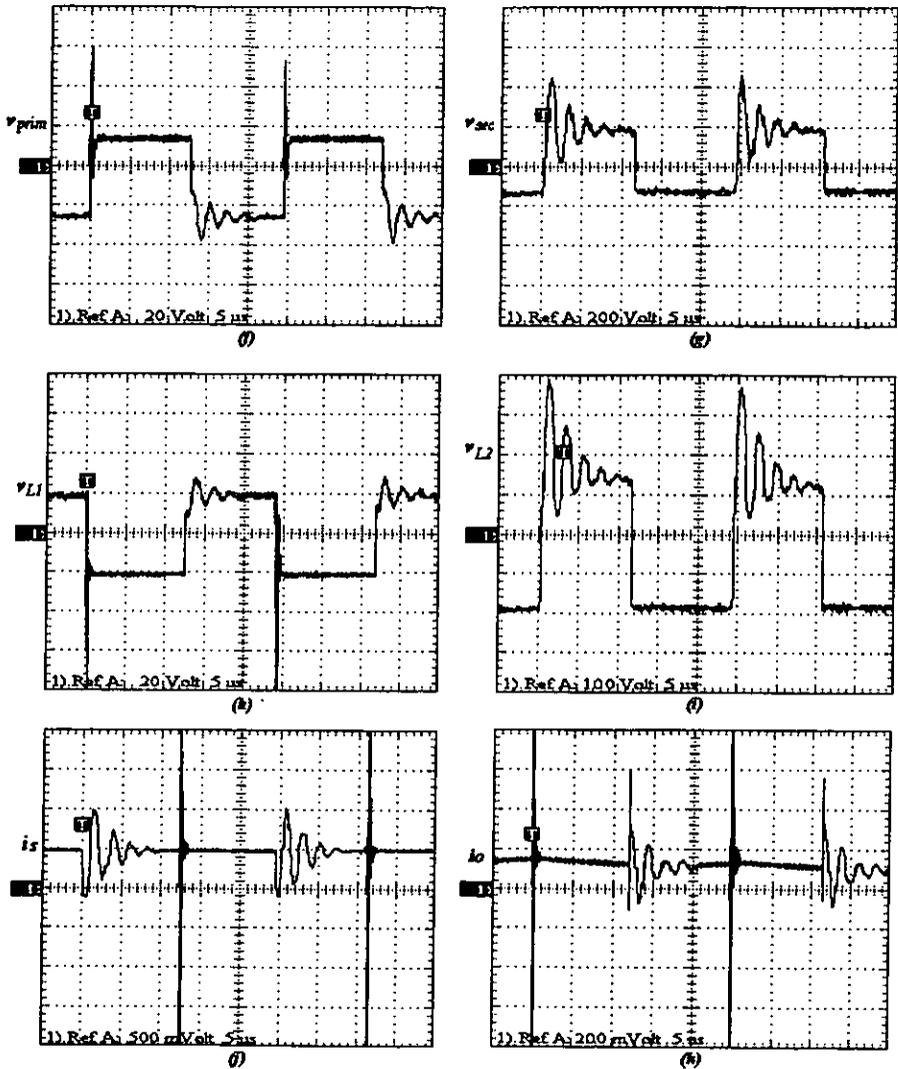


Figura 4.11 Continuación. Tensión en el devanado primario " $v_{prim}$ " (f), tensión en el devanado secundario " $v_{sec}$ " (g), tensión en el inductor  $L1$  " $v_{L1}$ " (h), tensión en el inductor  $L2$  " $v_{L2}$ " (i), forma de onda de corriente en la entrada " $i_s$ " (j), forma de onda de corriente en la salida " $i_o$ " (k)

## 4.2 Conclusiones

A continuación se presentan las conclusiones derivadas del desarrollo del presente tema de tesis.

La *topología de Cuk* ha probado ser un esquema óptimo de conversión de energía de corriente directa a corriente directa (C.D.-C.D), ya que realiza la función general de conversión de tensión de corriente directa; esto es, elevación o reducción de la tensión de entrada, empleando el menor número de componentes, manteniendo así una estructura muy simple, pero obteniendo el máximo rendimiento. Esto lo consigue gracias a la adecuada interconexión de sus elementos ( $C1$ ,  $L1$ ,  $C2$ ,  $L2$  y  $S$ ), así como al hecho de basarse en un principio de transferencia capacitivo, y no inductivo como en el caso de los convertidores convencionales “reductor”, “elevador” y “reductor-elevador”. Esta innovadora forma de administrar el flujo de la energía es la que le permite al *convertidor de Cuk* superar en rendimiento a su contraparte directa: el *convertidor “reductor-elevador”*. Esto último quedó manifestado, de forma clara, durante la etapa experimental de este trabajo, ya que se comprobó que el esquema de *Cuk* presenta las siguientes ventajas sobre los esquemas convencionales, antes citados:

- 1) Ofrece una eficiencia mucho más alta. Se apreció una mejora de hasta un 10% por encima de la eficiencia generada por el esquema “reductor-elevador”. Esta diferencia se acentúa aún más en la medida en que el ciclo de trabajo  $D$  es mayor.
- 2) Genera un rizo de tensión y de corriente, mucho más pequeño. En la práctica, obtuvimos un rizo de tensión hasta 70 veces más pequeño.
- 3) Al manejar corrientes continuas (no pulsantes), tanto a la entrada como a la salida, es evidente que la generación de *EMI* se ve disminuida (esta afirmación puede hacerse, a pesar de que este parámetro no fue evaluado durante este trabajo). Es importante decir también que esta característica, por sí misma, le evita la necesidad de adicionar filtros al convertidor.
- 4) Reducción en tamaño y peso. Al generar un rizo de tensión de salida pequeño, el tamaño y peso del capacitor de salida  $C2$ , así como del capacitor  $C1$ , se reducen en forma considerable.
- 5) Requiere de un circuito de excitación muy simple. Dado que el *transistor* de conmutación que emplea el *convertidor de Cuk* se encuentra referido a tierra, éste no requiere de una electrónica especial para adecuar la señal de excitación.

Es importante mencionar también el hecho de que, además de lo anterior, la *topología de Cuk* presenta la capacidad de evolucionar en otros importantes esquemas, tales como:

- a) El *convertidor de Cuk* con acoplamiento de inductores. Gracias a la proporcionalidad de formas de onda de tensión que presentan los inductores  $L1$  y  $L2$  de que consta el *convertidor de Cuk*, la técnica de acoplamiento de inductores propuesta por los autores

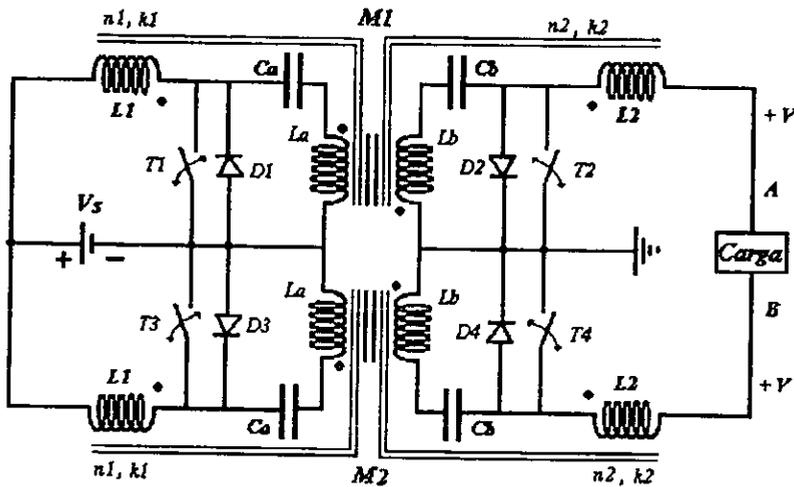
*Slobodan Cuk* y *R.D. Middlebrook* probó ser una poderosa herramienta para la cancelación de rizo de corriente en dicho convertidor. No obstante experimentar un solo caso de cancelación de rizo de corriente, fue posible apreciar en su máxima expresión la utilidad de esta herramienta: la cancelación de rizo tanto a la entrada como a la salida del convertidor.

- b) El *convertidor de Cuk* con transformador de aislamiento. La inserción del transformador de aislamiento en el *convertidor de Cuk* provee al circuito de transformación de tensión, así como de aislamiento eléctrico entre los puertos de entrada y de salida. Característica, esta última, muy recomendable en un convertidor de C.D. a C.D.. Además de brindar la posibilidad de obtener la polaridad de salida deseada, con tan sólo intercambiar los devanados del secundario del transformador de aislamiento.

Gracias a estos dos puntos, y a la aplicación del concepto de "*magnetismo integrado*", propuesto por los autores, fue posible obtener una buena aproximación de lo que sería un transformador magnético ideal de corriente directa a corriente directa (C.D.-C.D.), capaz de transformar una tensión de C.D., que maneja corrientes constantes y que provee de aislamiento entre la fuente y la carga. En este sentido, es importante mencionar que, en la medida que aparezcan nuevas y más eficientes tecnologías en el campo de los semiconductores, mejor será aún la aproximación que se pueda obtener de éste, ya que como sabemos, la mayor parte de las pérdidas que se presentan en un convertidor conmutado son generadas por los interruptores (pérdidas en C.D. + pérdidas por conmutación).

No obstante lo anterior, la *topología de Cuk* presenta una gran desventaja con respecto a sus contrapartes, desde el punto de visto costo-efectividad. Como pudimos ver, el *convertidor de Cuk* en su versión más simple, requiere de dos elementos magnéticos ( $L1$  y  $L2$ ) para su construcción, esto es, un elemento extra al que requieren los esquemas convencionales antes citados. Esta pequeña diferencia se traduce en un gran costo desde el punto de vista a nivel producción. Por otra parte, la versión con aislamiento del *convertidor de Cuk* requiere, peor aún, de tres elementos magnéticos ( $L1$ ,  $L2$  y transformador de aislamiento), mientras que sus contrapartes correspondientes ("*forward converter*", "*flyback converter*"), siguen requiriendo de una sola estructura magnética. No obstante poder aplicar el concepto de *magnetismo integrado* para reducir los elementos magnéticos al mínimo en el *convertidor de Cuk*, su aplicación práctica se puede complicar dependiendo de las estructuras magnéticas con las que se pretenda su realización física. Esto es, durante la etapa experimental de este trabajo, se vio que existe una dependencia entre la estructura magnética con la que se pretende integrar los elementos magnéticos ( $L1$ ,  $L2$  y transformador de aislamiento), y la facilidad, o el grado de dificultad, para conseguir el objetivo de reducir al mínimo el número de elementos magnéticos en una sola estructura. En este sentido, las empresas fabricantes de núcleos ferromagnéticos ofrecen el servicio de fabricación de estructuras diseñadas por el mismo cliente, sin embargo, una vez más, esto representa un incremento en el costo de la estructura.

En cuanto a las aplicaciones que se desprenden de este trabajo, evidentemente, la topología de *Cuk* encuentra su principal aplicación en el terreno de las fuentes reguladas de tensión de corriente directa (C.D.), también llamadas *fuentes conmutadas*. Lamentablemente, en este sentido, no nos fue posible profundizar en el cierre del lazo de control y en el análisis de la respuesta en frecuencia del *convertidor de Cuk*, lo cual hubiese sido interesante abordar. Otra de las aplicaciones interesantes que encuentra el la topología de *Cuk*, es sin duda el *inversor de frecuencia* que se observa en la figura 1.3.15, el cual es capaz de convertir una tensión de corriente directa (C.D.) a una tensión de corriente alterna (C.A.). Dicho convertidor se vuelve a mostrar a continuación:



Esquema de inversión empleando la topología de *Cuk*

Como bien se aprecia, se trata de un convertidor de cuatro cuadrantes que consta de dos convertidores de *Cuk* bidireccionales (convertidores de dos cuadrantes) con transformador de aislamiento e inductores acoplados en un mismo núcleo ferromagnético (uno por cada convertidor), cuyos interruptores son conmutados de tal forma que la tensión en la carga alterna entre los valores de tensión dados por cada convertidor, operando en forma similar a como lo hace un inversor tipo "push-pull". Esto es, durante un instante del período de conmutación  $T_s$  del convertidor, el *transistor*  $T_2$  se encuentra apagado (circuito abierto), ofreciendo una tensión  $+V$  entre la terminal  $A$  de la carga y tierra. Mientras tanto, el *transistor*  $T_4$  se encuentra encendido (corto circuito), cerrando de esta manera la trayectoria entre tierra y la terminal  $B$  de la carga. Por el contrario, durante el resto del período de conmutación, el *transistor*  $T_2$  se enciende (corto circuito) proveyendo una trayectoria entre tierra y la terminal  $A$  de la carga. Al mismo tiempo, el *transistor*  $T_4$  ahora se apaga (circuito abierto), de tal forma que aparece una tensión  $+V$  en la terminal  $B$  de la carga. La operación repetitiva del procedimiento anterior genera una tensión alterna ( $+V$ ,  $-V$ ) entre las terminales  $A$  y  $B$  de la carga, ya que ésta, durante un instante del tiempo de conmutación  $T_s$ , observará un flujo de corriente de la terminal  $A$  hacia la terminal  $B$ ,

mientras que durante el resto de éste, observará una corriente en la dirección opuesta, es decir, de la terminal B hacia la terminal A.

Las características representativas del *convertidor de Cuk*, evaluadas durante el desarrollo de este tema de tesis, dan pie a profundizar en este esquema novedoso de conversión de energía C.D. a C.D. En este sentido, queda en el aire, por salir fuera del alcance de este trabajo, el análisis de la respuesta dinámica que presenta este convertidor, algo que sin duda sería interesante conocer, ya que ésta (la respuesta) podría justificar los inconvenientes antes mencionados.

Finalmente, se puede concluir que este trabajo sienta ciertas bases para futuros trabajos en el área de la electrónica de potencia, específicamente en el campo de los convertidores C.D.-C.D., o bien en el de la inversión de C.D.-C.A..

## Apéndice A

### Equipo de pruebas de laboratorio

A continuación se muestra el equipo experimental de laboratorio que se empleó para el funcionamiento, medición y prueba de los diseños electrónicos propuestos.

*Equipo de pruebas de laboratorio*

- Osciloscopio digital *TEKTRONIX* con ancho de banda de 100 Mhz, modelo *Tekscope THS720P*, dos canales eléctricamente aislados, multímetro digital integrado, etc.
- Fuente de tensión de C.D. variable 0-50 Volts, 15 A, marca *Hewlett Packard*
- Generador de funciones
- Multímetro digital marca *Goldstar*
- Punta de corriente de C.A. 1000 A máximo, marca *TEKTRONIX*, con ancho de banda de 50 khz.
- Reóstato 0-225 Ohms,  $I_{max}=1.4$  Amperes.
- Banco de resistencias trifásico 300 ohms ( $I_{max}=0.1$  [A]), 600 ohms ( $I_{max}=0.2$  [A]) y 1200 ohms ( $I_{max}=0.4$  [A])

Con respecto al montaje de los circuitos electrónicos a realizar, se diseñó una tabla de pruebas, la cual se muestra en la figura A.1. Como puede verse, ésta consta de un fusible principal entre la fuente de energía (fuente de tensión de C.D.) y los circuitos de prueba, seguido por un interruptor tipo cuchilla. Además de lo anterior, se distinguen tres zonas en la tabla: la primera de ellas, es una zona exclusiva para la o las tarjetas electrónicas de control, otra zona para los componentes de potencia (capacitores, inductores, transformadores, etc.), y finalmente una zona sobre la cual está montado un disipador de calor, sobre el cual, a su vez, serán montados los *diodos* y los *transistores MOSFET* de potencia. Nótese la presencia de "*culcas*" o conectores, los cuales tienen el propósito de facilitar la interconexión de los componentes de potencia, así como también pretenden facilitar las mediciones eléctricas dentro de la tabla. La capacidad de manejo de corriente de estos conectores es de hasta 15 Amperes.

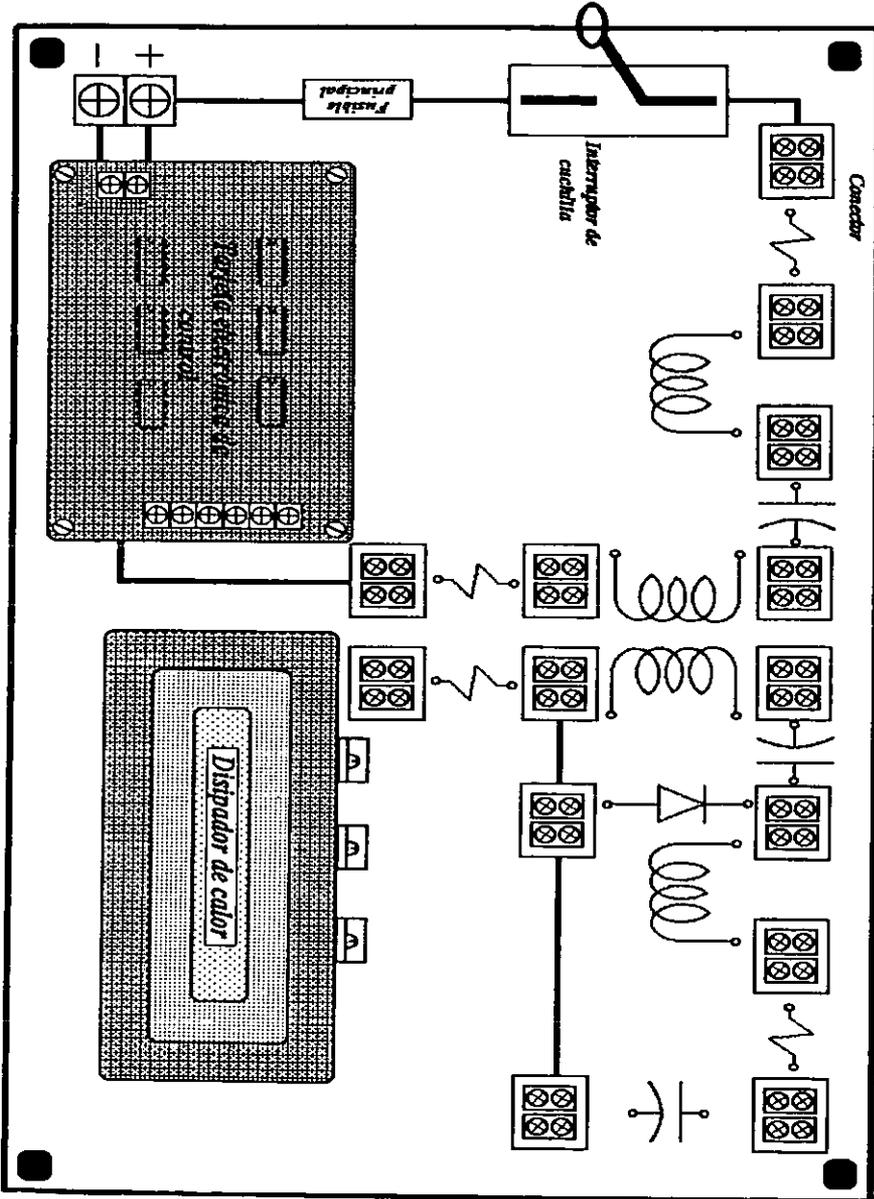


Figura A.1 Tarjeta de pruebas sobre la cual se montaron y evaluaron los circuitos electrónicos propuestos

## Apéndice B

### Factores de conversión y tablas de conductores eléctricos

### Factores de conversión

A continuación se presentan algunos factores de conversión concernientes a las unidades relacionadas con el diseño de elementos magnéticos.

<i>Unidades de Area</i>	<i>Multiplicar por:</i>
Circular Mils a pulgadas cuadradas [In <sup>2</sup> ]	7.854 xE-7
Circular Mils a Mils cuadrados [Mil <sup>2</sup> ]	7.854 xE-1
Circular Mils a milímetros cuadrados [mm <sup>2</sup> ]	5.066 xE-4
Centímetros cuadrados [cm <sup>2</sup> ] a pulgadas cuadradas [In <sup>2</sup> ]	1.55 xE-1
Pies cuadrados [ft <sup>2</sup> ] a metros cuadrados [m <sup>2</sup> ]	9.29 xE-2
Pulgadas cuadradas [In <sup>2</sup> ] a Circular Mils	1.273 xE6
Pulgadas cuadradas [In <sup>2</sup> ] a centímetros cuadrados [cm <sup>2</sup> ]	6.4516
Pulgadas cuadradas [In <sup>2</sup> ] a milímetros cuadrados [mm <sup>2</sup> ]	6.4516 xE2
Pulgadas cuadradas [In <sup>2</sup> ] a Mils cuadrados [Mil <sup>2</sup> ]	1 xE6
Metros cuadrados [m <sup>2</sup> ] a pies cuadrados [ft <sup>2</sup> ]	1.0764 xE1
Milímetros cuadrados [mm <sup>2</sup> ] a pulgadas cuadradas [In <sup>2</sup> ]	1.55 xE-3
Milímetros cuadrados [mm <sup>2</sup> ] a Circular Mils	1.973 xE3
Mils cuadrados [Mil <sup>2</sup> ] a Circular Mils	1.2732
Mils cuadrados [Mil <sup>2</sup> ] a pulgadas cuadradas [In <sup>2</sup> ]	1 xE-6

<i>Unidades de Longitud</i>	<i>Multiplicar por:</i>
Centímetros [cm] a pulgadas [In]	3.937 xE-1
Centímetros [cm] a pies [ft]	3.281 xE-2
Pies [ft] a centímetros [cm]	3.048 xE1
Pies [ft] a metros [m]	3.048 xE-1
Pulgadas [In] a centímetros [cm]	2.54
Pulgadas [In] a metros [m]	2.54 xE-2
Pulgadas [In] a milímetros [mm]	2.54 xE1
Pulgadas [In] a Mils	1 xE3
Kilómetros [km] a millas	6.214 xE-1
Metros [m] a pies [ft]	3.2808
Metros [m] a pulgadas [In]	3.937 xE1
Metros [m] a yardas	1.0936
Millas a kilómetros [km]	1.6039
Milímetros [mm] a pulgadas [In]	3.937 xE-2
Milímetros [mm] a Mils	3.937 xE1
Milímetros [mm] a pulgadas [In]	1xE-3
Mils a milímetros [mm]	2.54 xE-2
Yardas a metros [m]	9.144 xE-1

<i>Unidades de Peso</i>	<i>Multiplicar por:</i>
Onzas a libras	6.25 xE-2
Onzas a gramos	2.8349 xE1
Libras a onzas	1.6 xE1
Libras a gramos	4.5359 xE2
Gramos a onzas	3.527 xE-2
Gramos a libras	2.205 xE-3

<i>Unidades de Temperatura</i>	<i>Multiplicar por:</i>	
Fahrenheit a centígrados	°F-32	0.555
Centígrados a Fahrenheit	°C+17.78	1.8
Centígrados a Kelvin	°C+273	1

Tabla de conductores

AWG	Área (conductor desnudo)		Resistencia 10 <sup>-6</sup> /cm @20°C	Área		Diámetro		Vueltas por:		Vueltas por:		Peso [gm/cm]
	[cm <sup>2</sup> ]*10 <sup>-3</sup>	Cir-Mil		[cm <sup>2</sup> ]*10 <sup>-3</sup>	Cir-Mil	[cm]	[pulg]	[cm]	[pulg]	[cm <sup>2</sup> ]	[pulg <sup>2</sup> ]	
10	32.61	10384	32.70	55.90	11046	0.2670	0.1051	3.87	9.5	10.73	69.2	0.4680
11	41.68	8226	41.37	44.50	8798	0.2380	0.0938	4.36	10.7	13.48	89.95	0.3750
12	33.08	6529	32.09	35.64	7022	0.2130	0.0838	4.85	11.9	16.81	108.4	0.2977
13	26.26	5184	65.64	28.36	5610	0.1900	0.0749	5.47	13.4	21.15	136.4	0.2367
14	20.82	4109	82.8	22.95	4556	0.1710	0.0675	6.04	14.8	26.14	168.6	0.1879
15	16.51	3260	104.3	18.37	3624	0.1520	0.0602	6.77	16.6	32.66	210.6	0.1492
16	13.07	2581	131.8	14.73	2905	0.1370	0.0539	7.32	18.6	40.73	262.7	0.1184
17	10.39	2052	165.8	11.68	2323	0.1220	0.0482	8.18	20.8	51.36	331.2	0.0943
18	8.228	1624	209.5	9.326	1857	0.1090	0.0431	9.13	23.2	64.33	414.9	0.07472
19	6.531	1289	263.9	7.539	1490	0.0980	0.0386	10.19	25.9	79.85	515.0	0.0594
20	5.188	1024	332.3	6.065	1197	0.0879	0.0346	11.37	28.9	98.93	638.1	0.04726
21	4.116	812.3	418.9	4.837	954.8	0.0785	0.0309	12.75	32.4	124.00	799.8	0.03757
22	3.243	640.1	531.4	3.857	761.7	0.0701	0.0276	14.23	36.2	155.50	1003.0	0.02965
23	2.588	510.8	666.0	3.135	620	0.0632	0.0249	15.82	40.2	191.30	1234	0.02372
24	2.047	404.0	842.1	2.514	497.3	0.0566	0.0223	17.63	44.8	238.60	1539	0.01884
25	1.623	320.4	1062.0	2.002	396.0	0.0505	0.0199	19.80	50.3	299.70	1933	0.01498
26	1.280	252.8	1345.0	1.603	316.8	0.0452	0.0178	22.12	56.2	374.20	2914	0.01185
27	1.021	201.6	1687.6	1.313	259.2	0.0409	0.0161	24.44	62.1	456.90	2947	0.00945
28	0.8046	158.8	2142.7	1.0515	207.3	0.0366	0.0144	27.32	69.4	570.60	3680	0.00747
29	0.6470	127.7	2664.3	0.8548	169.0	0.0330	0.0130	30.27	76.9	701.90	4527	0.00602
30	0.5067	100.0	3402.2	0.6783	134.5	0.0294	0.0116	33.93	86.2	884.30	5703	0.00472
31	0.4013	79.21	4294.6	0.5596	110.2	0.0267	0.0105	37.48	95.2	1072	6914	0.00372
32	0.3242	64.00	5314.9	0.4559	90.25	0.0241	0.0095	41.45	105.3	1316	8488	0.00305
33	0.2554	50.41	6748.6	0.3662	72.25	0.0216	0.0085	46.33	117.7	1638	10565	0.00241
34	0.2011	39.69	8572.8	0.2863	56.25	0.0191	0.0075	52.48	133.3	2095	13512	0.00189
35	0.1589	31.36	10849	0.2268	44.85	0.0170	0.0067	58.77	149.3	2845	17060	0.00150
36	0.1266	25.00	13608	0.1813	36.00	0.0152	0.0060	65.62	166.7	3309	21343	0.00119
37	0.1026	20.25	16801	0.1538	30.23	0.0140	0.0055	71.57	181.8	3901	25161	0.000977
38	0.08107	16.00	21266	0.1207	24.01	0.0124	0.0049	80.35	204.1	4971	32062	0.000773
39	0.06207	12.25	27775	0.0932	18.49	0.0109	0.0043	91.57	232.6	6437	41518	0.000593
40	0.04869	9.61	35400	0.0723	14.44	0.0096	0.0038	103.60	263.2	8298	53522	0.000464
41	0.03972	7.84	43405	0.0584	11.56	0.00863	0.0034	115.70	294.1	10273	66260	0.000379
42	0.03166	6.25	54429	0.04558	9.00	0.00762	0.0030	131.20	333.3	13163	84901	0.000299
43	0.02452	4.84	70308	0.03683	7.29	0.00685	0.0027	145.80	370.4	16291	105076	0.000233
44	0.0202	4.00	85072	0.03165	6.25	0.00635	0.0025	157.40	400.0	18957	122272	0.000195

\* Información tomada de la referencia bibliográfica No. 10 (página 3)

## ALAMBRE MAGNETO

AWG	Area de conductor (máx)*		Vueltas por:		Resistencia	Capacidad de Corriente [mA]	
	Cir-Mils	[cm <sup>2</sup> ]*10 <sup>-3</sup>	[milg <sup>2</sup> ]	[cm <sup>2</sup> ]	Ohms/1000	@750 [Cir-Mil/Amp]	@500 [Cir-Mil/Amp]
10	11470	58.13	89	13.8	0.9987	13840	20768
11	9158	46.42	112	17.4	1.261	10968	16452
12	7310	37.05	140	21.7	1.588	8705	13058
13	5852	29.66	176	27.3	2.001	6912	10368
14	4679	23.72	220	34.1	2.524	5479	8220
15	3758	19.05	260	40.3	3.181	4347	6520
16	3003	15.22	330	51.2	4.020	3441	5160
17	2421	12.27	410	63.6	5.054	2736	4100
18	1936	9.812	510	79.1	6.386	2165	3250
19	1560	7.907	635	98.4	8.046	1719	2580
20	1246	6.315	800	124	10.13	1365	2050
21	1005	5.094	1000	155	12.77	1083	1630
22	807	4.090	1200	186	16.20	853	1280
23	650	3.294	1500	232	20.30	681	1020
24	524	2.656	1900	294	25.67	539	808
25	424	2.149	2400	372	32.37	427	641
26	342	1.733	3000	465	41.0	338	506
27	272	1.379	3600	558	51.4	259	403
28	219	1.110	4700	728	65.3	212	318
29	180	0.9123	5600	868	81.2	171	255
30	144	0.7298	7000	1085	104	133	200
31	117	0.5930	8500	1317	131	106	158
32	96.0	0.4866	10500	1628	162	85	128
33	77.4	0.3923	13000	2015	206	67	101
34	60.8	0.3082	16000	2480	261	53	79
35	49.0	0.2484	20000	3100	331	42	63
36	39.7	0.2012	25000	3876	415	33	50
37	32.5	0.1647	32000	4961	512	27	41
38	26.0	0.1318	37000	5736	648	21	32
39	20.2	0.1024	50000	7752	847	16	25
40	16.0	0.0811	65000	10077	1080	13	19
41	13.0	0.0659	80000	12403	1320	11	16
42	10.2	0.0517	100000	15504	1660	8.5	13
43	8.40	0.0426	125000	19380	2140	6.5	10
44	7.30	0.037	150000	23256	2590	5.5	8
45	5.30	0.0269	185000	28682	3348	4.1	6.2

\* Area de conductor considerando el aislante

Información tomada de la referencia bibliográfica No. 9 (página 5.9)

## Apéndice C

Hojas de especificaciones de datos de los  
componentes electrónicos empleados

### AL vs Gap

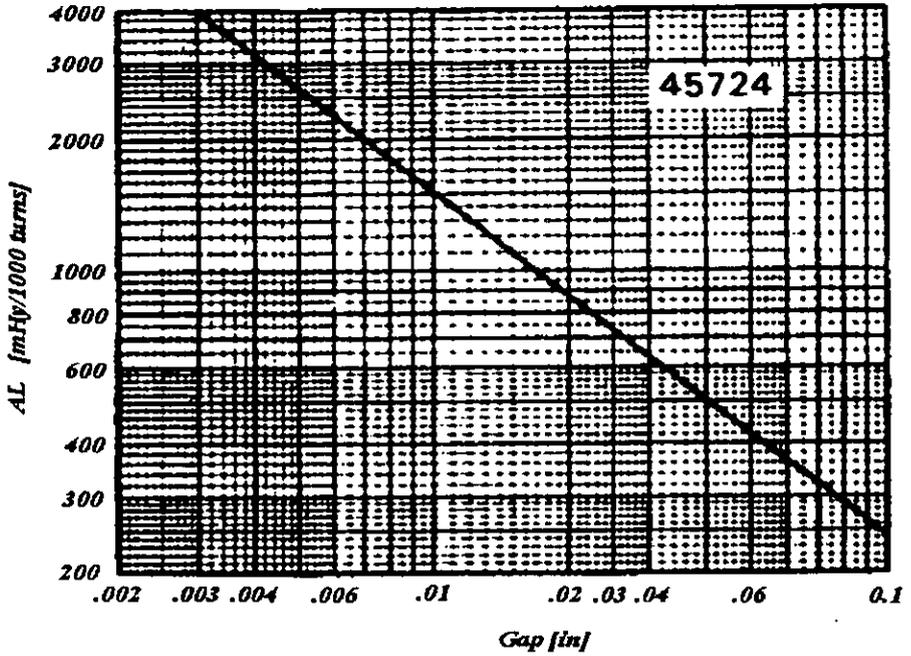


Figura C.1 Característica AL vs Gap para el núcleo de ferrita tipo E-E (OP45724-EC)

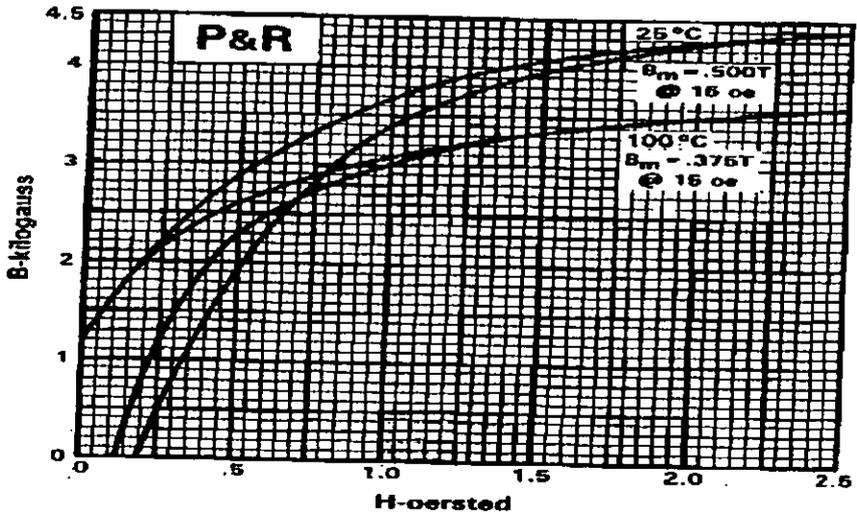


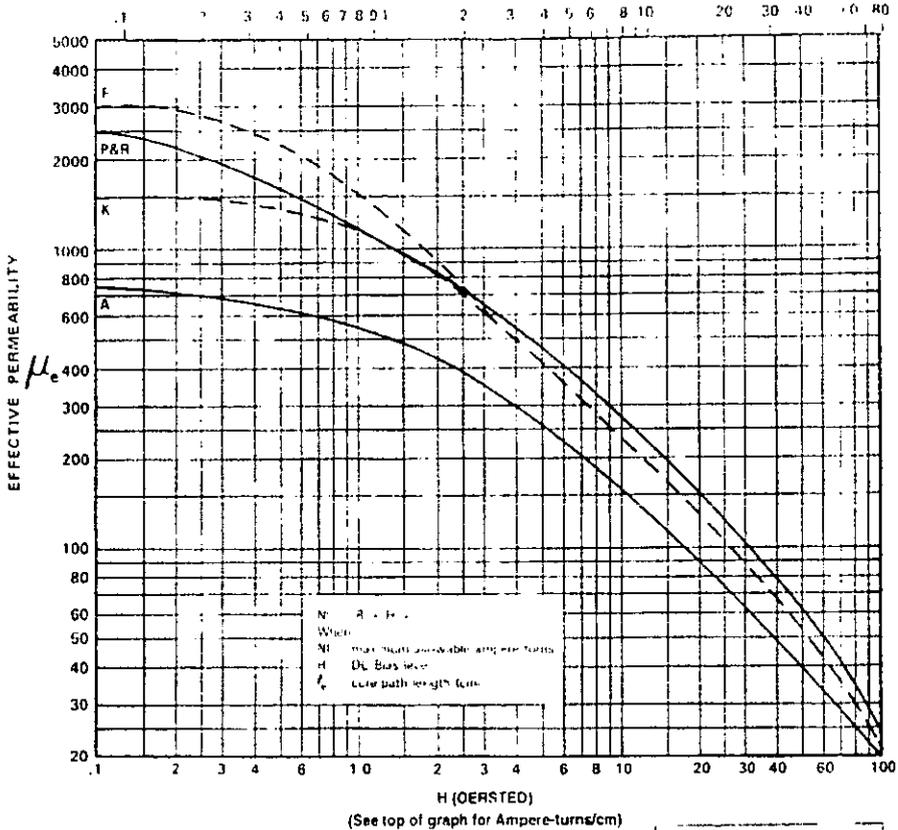
Figura C.2 Característica B vs H para un núcleo de ferrita de material tipo "P" y "R"

For Gapped Applications - DC Bias Data

$\mu_e$  vs. H

H (Ampere-turns/cm)

(See bottom of graph for Oersted)



The above curves represent the locus of points up to which effective permeability remains constant. They show the maximum allowable DC bias in ampere-turns without a reduction in inductance. Beyond this level inductance drops rapidly.

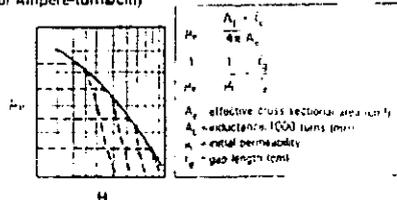


Figura C.3 Característica  $\mu_e$  vs H para núcleos de ferrita y aplicaciones con entrehierro

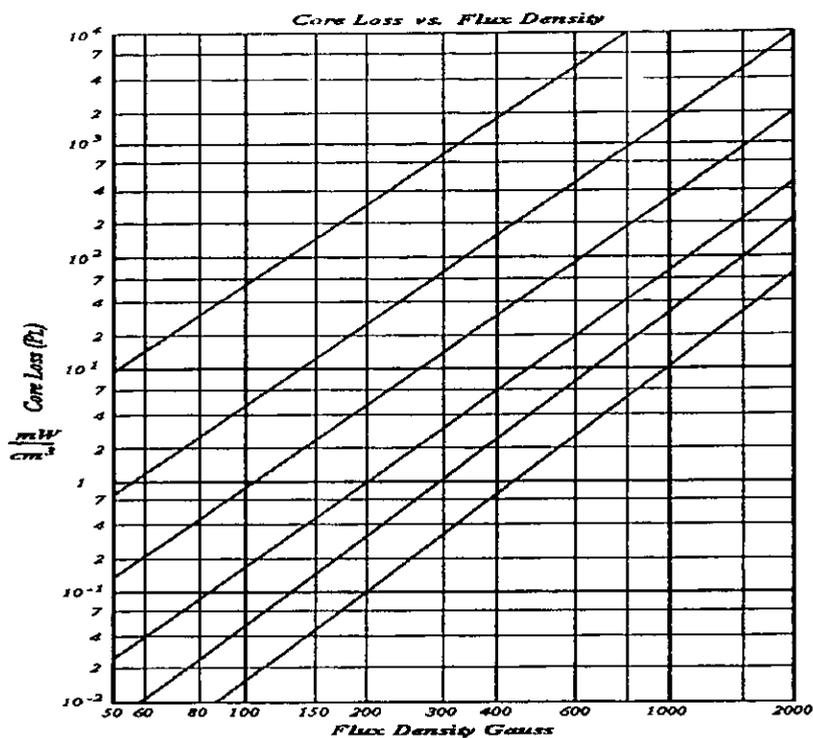


Figura C.4 Característica  $B$  vs pérdidas en el núcleo para un núcleo de material del tipo "P"

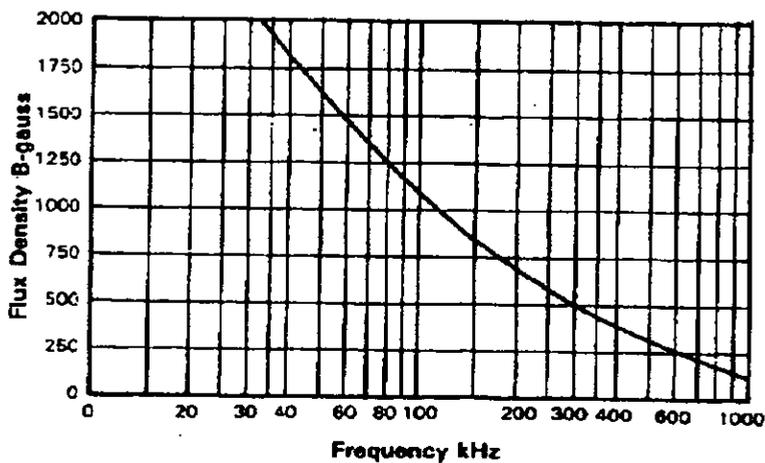


Figura C.5 Característica  $B$  vs frecuencia para un núcleo de ferrita de material tipo "P"

## CD4049UBM/CD4049UBC Hex Inverting Buffer CD4050BM/CD4050BC Hex Non-Inverting Buffer

### General Description

These hex buffers are monolithic complementary MOS (CMOS) integrated circuits constructed with N- and P-channel enhancement mode transistors. These devices feature logic level conversion using only one supply voltage ( $V_{DD}$ ). The input signal high level ( $V_{IH}$ ) can exceed the  $V_{DD}$  supply voltage when these devices are used for logic level conversions. These devices are intended for use as hex buffers, CMOS to DTL/TTL converters, or as CMOS current drivers, and at  $V_{DD} = 5.0V$ , they can drive directly two DTL/TTL loads over the full operating temperature range.

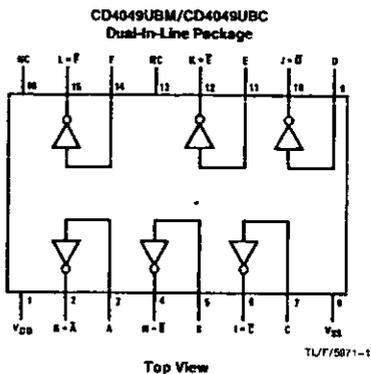
### Features

- Wide supply voltage range 3.0V to 15V
- Direct drive to 2 TTL loads at 5.0V over full temperature range
- High source and sink current capability
- Special input protection permits input voltages greater than  $V_{DD}$

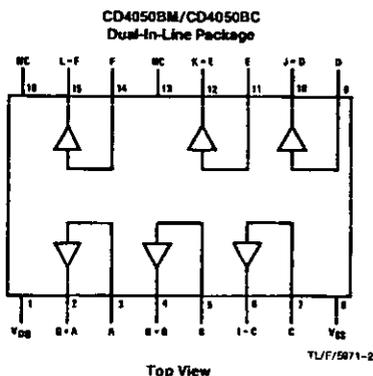
### Applications

- CMOS hex inverter/buffer
- CMOS to DTL/TTL hex converter
- CMOS current "sink" or "source" driver
- CMOS high-to-low logic level converter

### Connection Diagrams



Order Number CD4049UB or CD4049B



Order Number CD4050UB or CD4050B

CD4049UBM/CD4049UBC Hex Inverting Buffer  
CD4050BM/CD4050BC Hex Non-Inverting Buffer

### Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ( $V_{DD}$ )	-0.5V to +18V
Input Voltage ( $V_{IH}$ )	-0.5V to +18V
Voltage at Any Output Pin ( $V_{OUT}$ )	-0.5V to $V_{DD}$ + 0.5V
Storage Temperature Range ( $T_S$ )	-65°C to +150°C
Power Dissipation ( $P_D$ )	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature ( $T_L$ )	
(Soldering, 10 seconds)	260°C

### Recommended Operating Conditions (Note 2)

Supply Voltage ( $V_{DD}$ )	3V to 15V
Input Voltage ( $V_{IH}$ )	0V to 15V
Voltage at Any Output Pin ( $V_{OUT}$ )	0 to $V_{DD}$
Operating Temperature Range ( $T_A$ )	
CD4049UBM, CD4050BM	-55°C to +125°C
CD4049UBC, CD4050BC	-40°C to +85°C

### DC Electrical Characteristics CD4049M/CD4050BM (Note 2)

Symbol	Parameter	Conditions	-55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
$I_{DD}$	Quiescent Device Current	$V_{DD} = 5V$		1.0		0.01	1.0		30	$\mu A$
		$V_{DD} = 10V$		2.0		0.01	2.0		60	$\mu A$
		$V_{DD} = 15V$		4.0		0.03	4.0		120	$\mu A$
$V_{OL}$	Low Level Output Voltage	$V_{IH} = V_{DD}, V_{IL} = 0V,  I_{OL}  < 1 \mu A$								
		$V_{DD} = 5V$		0.05		0	0.05		0.05	V
		$V_{DD} = 10V$		0.05		0	0.05		0.05	V
$V_{OH}$	High Level Output Voltage	$V_{IH} = V_{DD}, V_{IL} = 0V,  I_{OL}  < 1 \mu A$								
		$V_{DD} = 5V$	4.95		4.95	5		4.95		V
		$V_{DD} = 10V$	9.95		9.95	10		9.95		V
$V_{IL}$	Low Level Input Voltage (CD4050BM Only)	$ I_{OL}  < 1 \mu A$								
		$V_{DD} = 5V, V_O = 0.5V$		1.5		2.25	1.5		1.5	V
		$V_{DD} = 10V, V_O = 1V$		3.0		4.5	3.0		3.0	V
$V_{IL}$	Low Level Input Voltage (CD4049UBM Only)	$ I_{OL}  < 1 \mu A$								
		$V_{DD} = 5V, V_O = 4.5V$		1.0		1.5	1.0		1.0	V
		$V_{DD} = 10V, V_O = 9V$		2.0		2.5	2.0		2.0	V
$V_{IH}$	High Level Input Voltage (CD4050BM Only)	$ I_{OL}  < 1 \mu A$								
		$V_{DD} = 5V, V_O = 4.5V$	3.5		3.5	2.75		3.5		V
		$V_{DD} = 10V, V_O = 9V$	7.0		7.0	5.5		7.0		V
$V_{IH}$	High Level Input Voltage (CD4049UBM Only)	$ I_{OL}  < 1 \mu A$								
		$V_{DD} = 5V, V_O = 4.5V$	3.5		3.5	2.75		3.5		V
		$V_{DD} = 10V, V_O = 9V$	7.0		7.0	5.5		7.0		V
$I_{OL}$	Low Level Output Current (Note 3)	$V_{IH} = V_{DD}, V_{IL} = 0V$								
		$V_{DD} = 5V, V_O = 0.4V$	5.6		4.8	5		3.2		mA
		$V_{DD} = 10V, V_O = 0.5V$	12		9.8	12		6.8		mA
$I_{OL}$	Low Level Output Current (Note 3)	$V_{DD} = 15V, V_O = 1.5V$	35		29	40		20		mA

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed; they are not meant to imply that the device should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2:  $V_{SS} = 0V$  unless otherwise specified.

Note 3: These are peak output current capabilities. Continuous output current is rated at 12 mA maximum. The output current should not be allowed to exceed this value for extended periods of time.  $I_{OL}$  and  $I_{OH}$  are tested one output at a time.

### DC Electrical Characteristics CD4049M/CD4050BM (Note 2) (Continued)

Symbol	Parameter	Conditions	-55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I <sub>OH</sub>	High Level Output Current (Note 3)	V <sub>IH</sub> = V <sub>DD</sub> , V <sub>IL</sub> = 0V	-1.3		-1.1	-1.6		-0.72		mA mA mA
		V <sub>DD</sub> = 5V, V <sub>O</sub> = 4.6V	-2.6		-2.2	-3.6		-1.5		
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 9.5V	-8.0		-7.2	-12				
		V <sub>DD</sub> = 15V, V <sub>O</sub> = 13.5V								
I <sub>IN</sub>	Input Current	V <sub>DD</sub> = 15V, V <sub>IH</sub> = 0V		-0.1		-10 <sup>-5</sup>	-0.1		-1.0	μA
		V <sub>DD</sub> = 15V, V <sub>IH</sub> = 15V		0.1		10 <sup>-5</sup>	0.1		1.0	μA

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed; they are not meant to imply that the device should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2: V<sub>SS</sub> = 0V unless otherwise specified.

Note 3: These are peak output current capabilities. Continuous output current is rated at 12 mA maximum. The output current should not be allowed to exceed this value for extended periods of time. I<sub>OL</sub> and I<sub>O1</sub> are tested one output at a time.

### DC Electrical Characteristics CD4049UBC/CD4050BC (Note 2)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I <sub>DD</sub>	Quiescent Device Current	V <sub>DD</sub> = 5V		4	0.03	4.0		30	μA	
		V <sub>DD</sub> = 10V		8	0.05	8.0		60	μA	
		V <sub>DD</sub> = 15V		16	0.07	16.0		120	μA	
V <sub>OL</sub>	Low Level Output Voltage	V <sub>IH</sub> = V <sub>DD</sub> , V <sub>IL</sub> = 0V,  I <sub>O1</sub>   < 1 μA		0.05	0	0.05		0.05	V	
		V <sub>DD</sub> = 5V		0.05	0	0.05		0.05	V	
		V <sub>DD</sub> = 10V		0.05	0	0.05		0.05	V	
V <sub>OH</sub>	High Level Output Voltage	V <sub>IH</sub> = V <sub>DD</sub> , V <sub>IL</sub> = 0V,  I <sub>O1</sub>   < 1 μA								
		V <sub>DD</sub> = 5V	4.95		4.95	5		4.95	V	
		V <sub>DD</sub> = 10V	9.95		9.95	10		9.95	V	
V <sub>IL</sub>	Low Level Input Voltage (CD4050BC Only)	I <sub>O1</sub>   < 1 μA		1.5	2.25	1.5		1.5	V	
		V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.5V		3.0	4.5	3.0		3.0	V	
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 1V		4.0	6.75	4.0		4.0	V	
V <sub>IL</sub>	Low Level Input Voltage (CD4049UBC Only)	I <sub>O1</sub>   < 1 μA		1.0	1.5	1.0		1.0	V	
		V <sub>DD</sub> = 5V, V <sub>O</sub> = 4.5V		2.0	2.5	2.0		2.0	V	
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 9V		3.0	3.5	3.0		3.0	V	
V <sub>IH</sub>	High Level Input Voltage (CD4050BC Only)	I <sub>O1</sub>   < 1 μA		3.5	2.75		3.5		V	
		V <sub>DD</sub> = 5V, V <sub>O</sub> = 4.5V	3.5		7.0	5.5		7.0	V	
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 9V	11.0		11.0	8.25		11.0	V	
V <sub>IH</sub>	High Level Input Voltage (CD4049UBC Only)	I <sub>O1</sub>   < 1 μA		4.0	3.5		4.0		V	
		V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.5V	4.0		8.0	7.5		8.0	V	
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 1V	8.0		12.0	11.5		12.0	V	
V <sub>IH</sub>	High Level Input Voltage (CD4049UBC Only)	I <sub>O1</sub>   < 1 μA		4.0	3.5		4.0		V	
		V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.5V	4.0		8.0	7.5		8.0	V	
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 1V	8.0		12.0	11.5		12.0	V	

Note 1: "Absolute Minimum Ratings" are those values beyond which the safety of the device cannot be guaranteed; they are not meant to imply that the device should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2: V<sub>SS</sub> = 0V unless otherwise specified.

Note 3: These are peak output current capabilities. Continuous output current is rated at 12 mA maximum. The output current should not be allowed to exceed this value for extended periods of time. I<sub>OL</sub> and I<sub>O1</sub> are tested one output at a time.

### DC Electrical Characteristics CD4049UBC/CD4050BC (Note 2) (Continued)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I <sub>OL</sub>	Low Level Output Current (Note 3)	V <sub>IH</sub> = V <sub>DD</sub> , V <sub>IL</sub> = 0V	4.6		4.0	5		3.2		mA
		V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.4V	9.8		8.5	12		6.8		
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 0.5V	29		25	40		20		
		V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V								
I <sub>OH</sub>	High Level Output Current (Note 3)	V <sub>IH</sub> = V <sub>DD</sub> , V <sub>IL</sub> = 0V	-1.0		-0.9	-1.6		-0.72		mA
		V <sub>DD</sub> = 5V, V <sub>O</sub> = 4.6V	-2.1		-1.9	-3.6		-1.5		
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 9.5V	-7.1		-6.2	-12		-5		
		V <sub>DD</sub> = 15V, V <sub>O</sub> = 13.5V								
I <sub>IN</sub>	Input Current	V <sub>DD</sub> = 15V, V <sub>IN</sub> = 0V	-0.3		-0.3	-10 <sup>-5</sup>			-1.0	μA
		V <sub>DD</sub> = 15V, V <sub>IN</sub> = 15V	0.3		0.3	10 <sup>-5</sup>			1.0	

### AC Electrical Characteristics\* CD4049UBM/CD4049UBC

T<sub>A</sub> = 25°C, C<sub>L</sub> = 50 pF, R<sub>L</sub> = 200k, t<sub>r</sub> = t<sub>f</sub> = 20 ns, unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t <sub>PHL</sub>	Propagation Delay Time High-to-Low Level	V <sub>DD</sub> = 5V		30	65	ns
		V <sub>DD</sub> = 10V		20	40	ns
		V <sub>DD</sub> = 15V		15	30	ns
t <sub>PLH</sub>	Propagation Delay Time Low-to-High Level	V <sub>DD</sub> = 5V		45	85	ns
		V <sub>DD</sub> = 10V		25	45	ns
		V <sub>DD</sub> = 15V		20	35	ns
t <sub>THL</sub>	Transition Time High-to-Low Level	V <sub>DD</sub> = 5V		30	60	ns
		V <sub>DD</sub> = 10V		20	40	ns
		V <sub>DD</sub> = 15V		15	30	ns
t <sub>TLH</sub>	Transition Time Low-to-High Level	V <sub>DD</sub> = 5V		60	120	ns
		V <sub>DD</sub> = 10V		30	55	ns
		V <sub>DD</sub> = 15V		25	45	ns
C <sub>IN</sub>	Input Capacitance	Any Input		15	22.5	pF

\*AC Parameters are guaranteed by DC correlated testing.

### AC Electrical Characteristics\* CD4050BM/CD4050BC

T<sub>A</sub> = 25°C, C<sub>L</sub> = 50 pF, R<sub>L</sub> = 200k, t<sub>r</sub> = t<sub>f</sub> = 20 ns, unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t <sub>PHL</sub>	Propagation Delay Time High-to-Low Level	V <sub>DD</sub> = 5V		60	110	ns
		V <sub>DD</sub> = 10V		25	55	ns
		V <sub>DD</sub> = 15V		20	30	ns
t <sub>PLH</sub>	Propagation Delay Time Low-to-High Level	V <sub>DD</sub> = 5V		60	120	ns
		V <sub>DD</sub> = 10V		30	55	ns
		V <sub>DD</sub> = 15V		25	45	ns
t <sub>THL</sub>	Transition Time High-to-Low Level	V <sub>DD</sub> = 5V		30	60	ns
		V <sub>DD</sub> = 10V		20	40	ns
		V <sub>DD</sub> = 15V		15	30	ns
t <sub>TLH</sub>	Transition Time Low-to-High Level	V <sub>DD</sub> = 5V		60	120	ns
		V <sub>DD</sub> = 10V		30	55	ns
		V <sub>DD</sub> = 15V		25	45	ns
C <sub>IN</sub>	Input Capacitance	Any Input		5	7.5	pF

\*AC Parameters are guaranteed by DC correlated testing.

**MC14106B**

**Hex Schmitt Trigger**

The MC14106B hex Schmitt Trigger is constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. These devices find primary use where low power dissipation and/or high noise immunity is desired. The MC14106B may be used in place of the MC14069UB hex inverter for enhanced noise immunity or to "square up" slowly changing waveforms.

- Increased Hysteresis Voltage Over the MC14584B
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Capable of Driving Two Low-power TTL Loads or One Low-power Schottky TTL Load Over the Rated Temperature Range
- Pin-for-Pin Replacement for CD40106B and MM74C14
- Can Be Used to Replace the MC14584B or MC14069UB

**MAXIMUM RATINGS\*** (Voltages Referenced to V<sub>SS</sub>)

Symbol	Parameter	Value	Unit
V <sub>DD</sub>	DC Supply Voltage	- 0.5 to + 18.0	V
V <sub>in</sub> , V <sub>out</sub>	Input or Output Voltage (DC or Transient)	- 0.5 to V <sub>DD</sub> + 0.5	V
I <sub>in</sub> , I <sub>out</sub>	Input or Output Current (DC or Transient), per Pin	± 10	mA
P <sub>D</sub>	Power Dissipation, per Package†	500	mW
T <sub>stg</sub>	Storage Temperature	- 65 to + 150	°C
T <sub>L</sub>	Lead Temperature (8-Second Soldering)	260	°C

\* Maximum Ratings are those values beyond which damage to the device may occur.

† Temperature Derating:

Plastic "P and D/DW" Packages: - 7.0 mW/°C From 65°C To 125°C

Ceramic "L" Packages: - 12 mW/°C From 100°C To 125°C

**EQUIVALENT CIRCUIT SCHEMATIC**  
(1/6 OF CIRCUIT SHOWN)



L SUFFIX  
CERAMIC  
CASE 632



P SUFFIX  
PLASTIC  
CASE 646



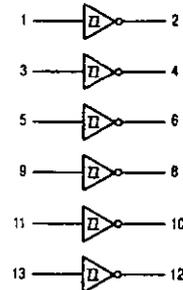
D SUFFIX  
SOIC  
CASE 751A

**ORDERING INFORMATION**

MC14XXXBCP Plastic  
MC14XXXBCL Ceramic  
MC14XXXBD SOIC

T<sub>A</sub> = - 55° to 125°C for all packages.

**LOGIC DIAGRAM**



V<sub>DD</sub> = PIN 14  
V<sub>SS</sub> = PIN 7

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V<sub>in</sub> and V<sub>out</sub> should be constrained to the range V<sub>SS</sub> ≤ (V<sub>in</sub> or V<sub>out</sub>) ≤ V<sub>DD</sub>. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V<sub>SS</sub> or V<sub>DD</sub>). Unused outputs must be left open.

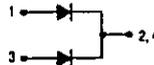
## SWITCHMODE™ Power Rectifiers

... designed for use in switching power supplies, inverters and as free wheeling diodes, these state-of-the-art devices have the following features:

- Ultrafast 35 and 60 Nanosecond Recovery Times
- 175°C Operating Junction Temperature
- Popular TO-220 Package
- Epoxy Meets UL94, V<sub>0</sub> @ 1/8"
- High Temperature Glass Passivated Junction
- High Voltage Capability to 600 Volts
- Low Leakage Specified @ 150°C Case Temperature
- Current Derating @ Both Case and Ambient Temperatures

### Mechanical Characteristics:

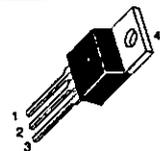
- Case: Epoxy, Molded
- Weight: 1.9 grams (approximately)
- Finish: All External Surfaces Corrosion Resistant and Terminal Leads are Readily Solderable
- Lead Temperature for Soldering Purposes: 260°C Max. for 10 Seconds
- Shipped 50 units per plastic tube
- Marking: U1620, U1640, U1660



**MUR1620CT**  
**MUR1640CT**  
**MUR1660CT**

Motorola Preferred Devices

**ULTRAFAST  
RECTIFIERS  
8 AMPERES  
200-400-600 VOLTS**



CASE 221A-06  
TO-220AB

### MAXIMUM RATINGS

Rating	Symbol	MUR			Unit
		1620CT	1640CT	1660CT	
Peak Repetitive Reverse Voltage Working Peak Reverse Voltage DC Blocking Voltage	V <sub>RRM</sub> V <sub>RWM</sub> V <sub>R</sub>	200	400	600	Volts
Average Rectified Forward Current Total Device, (Rated V <sub>R</sub> ), T <sub>C</sub> = 150°C	I <sub>F(AV)</sub> Per Leg Total Device		8.0 16		Amps
Peak Rectified Forward Current (Rated V <sub>R</sub> , Square Wave, 20 kHz), T <sub>C</sub> = 150°C	I <sub>FM</sub> Per Diode Leg		16		Amps
Nonrepetitive Peak Surge Current (Surge applied at rated load conditions halfwave, single phase, 60 Hz)	I <sub>FSM</sub>		100		Amps
Operating Junction Temperature and Storage Temperature	T <sub>J</sub> , T <sub>stg</sub>		-65 to +175		°C

### THERMAL CHARACTERISTICS, PER DIODE LEG

Maximum Thermal Resistance, Junction to Case	R <sub>θJC</sub>	3.0	2.0	°C/W
----------------------------------------------	------------------	-----	-----	------

### ELECTRICAL CHARACTERISTICS, PER DIODE LEG

Maximum Instantaneous Forward Voltage (1) (I <sub>F</sub> = 8.0 Amps, T <sub>C</sub> = 150°C) (I <sub>F</sub> = 8.0 Amps, T <sub>C</sub> = 25°C)	V <sub>F</sub>	0.895 0.975	1.00 1.30	1.20 1.50	Volts
Maximum Instantaneous Reverse Current (1) (Rated dc Voltage, T <sub>C</sub> = 150°C) (Rated dc Voltage, T <sub>C</sub> = 25°C)	I <sub>R</sub>	250 5.0	500 10		μA
Maximum Reverse Recovery Time (I <sub>F</sub> = 1.0 Amp, dV/dt = 50 Amps/μs) (I <sub>F</sub> = 0.5 Amp, I <sub>R</sub> = 1.0 Amp, I <sub>REC</sub> = 0.25 Amp)	t <sub>rr</sub>	35 25	60 50		ns

(1) Pulse Test: Pulse Width = 300 μs, Duty Cycle ≤ 2.0%

SWITCHMODE is a trademark of Motorola, Inc.

Preferred devices are Motorola recommended choices for future use and best overall value.

Rev 2

MUR1620CT MUR1640CT MUR1660CT

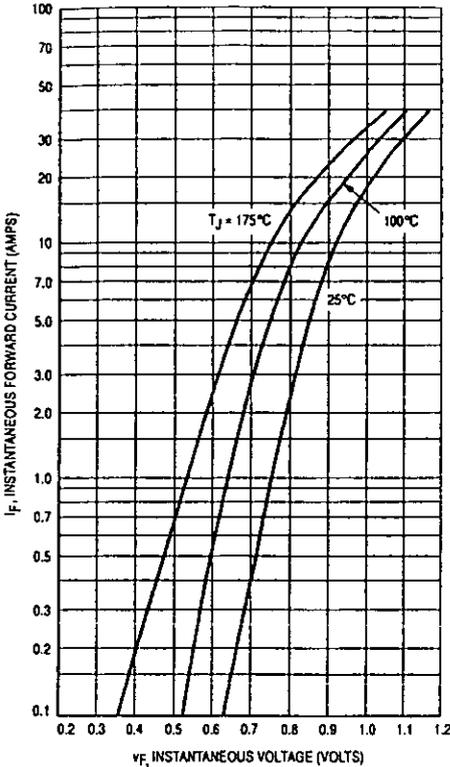


Figure 1. Typical Forward Voltage, Per Leg

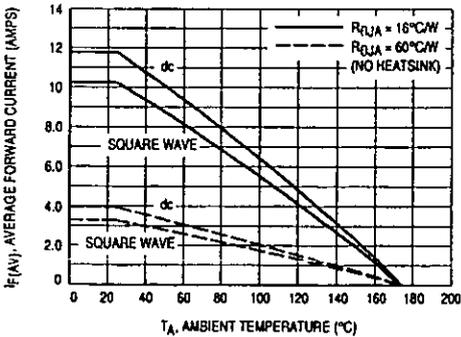


Figure 4. Current Derating, Ambient, Per Leg

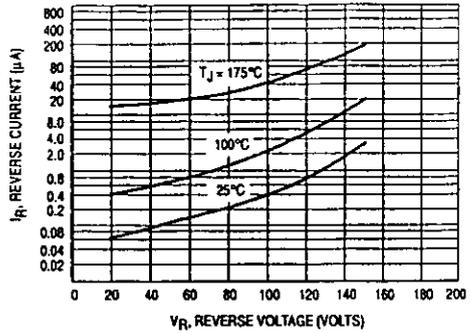


Figure 2. Typical Reverse Current, Per Leg\*

\* The curves shown are typical for the highest voltage device in the voltage grouping. Typical reverse current for lower voltage selections can be estimated from these same curves if  $V_R$  is sufficiently below rated  $V_R$ .

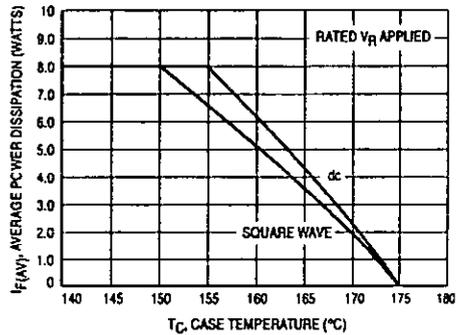


Figure 3. Current Derating, Case, Per Leg

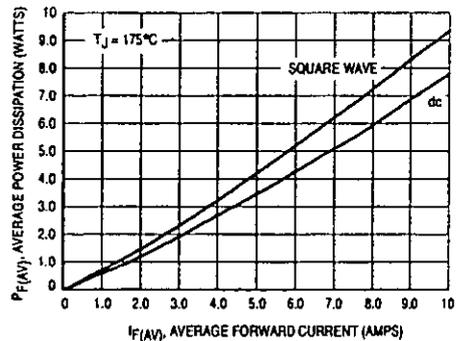


Figure 5. Power Dissipation, Per Leg

# Switched-mode power supply control circuit

NE/SE5560

## DESCRIPTION

The NE/SE5560 is a control circuit for use in switched-mode power supplies. This single monolithic chip incorporates all the control and housekeeping (protection) functions required in switched-mode power supplies, including an internal temperature-compensated reference source, internal Zener references, sawtooth generator, pulse-width modulator, output stage and various protection circuits.

## FEATURES

- Stabilized power supply
- Temperature-compensated reference source
- Sawtooth generator
- Pulse-width modulator
- Remote on/off switching
- Current limiting
- Low supply voltage protection
- Loop fault protection
- Demagnetization/overvoltage protection
- Maximum duty cycle clamp
- Feed-forward control
- External synchronization

## PIN CONFIGURATION

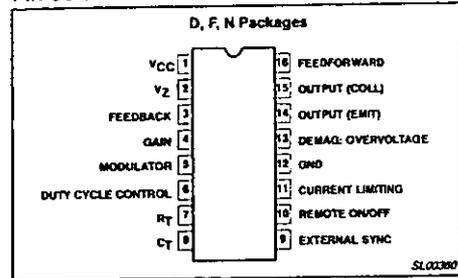


Figure 1. Pin Configuration

## ORDERING INFORMATION

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE	DWG #
16-Pin Plastic Dual In-Line Package (DIP)	0 to 70°C	NE5560N	SOT38-4
16-Pin Plastic Small Outline Large (SOL) Package	0°C to 70°C	NE5560D	SOT162-1
16-Pin Plastic Dual In-Line Package (DIP)	-55°C to 125°C	SE5560N	SOT38-4
16-Pin Cerdip Dual In-Line Package (CERDIP)	-55°C to 125°C	SE5560F	0582B

## ABSOLUTE MAXIMUM RATINGS

SYMBOL	PARAMETER	RATING	UNIT
V <sub>CC</sub>	Supply <sup>1</sup>		
	Voltage-forced mode	+18	V
I <sub>CC</sub>	Current-led mode	30	mA
I <sub>OUT</sub>	Output transistor (at 20-30V max)		
	Output current	40	mA
	Collector voltage (Pin 15)	V <sub>CC</sub> +1.4V	V
	Max. emitter voltage (Pin 14)	+5	V
T <sub>A</sub>	Operating ambient temperature range		
	SE5560	-55 to +125	°C
	NE5560	0 to 70	°C
T <sub>STG</sub>	Storage temperature range	-65 to +150	°C

### NOTES:

1. Does not include current for timing resistors or capacitors.

Switched-mode power supply control circuit

NE/SE5560

BLOCK DIAGRAM

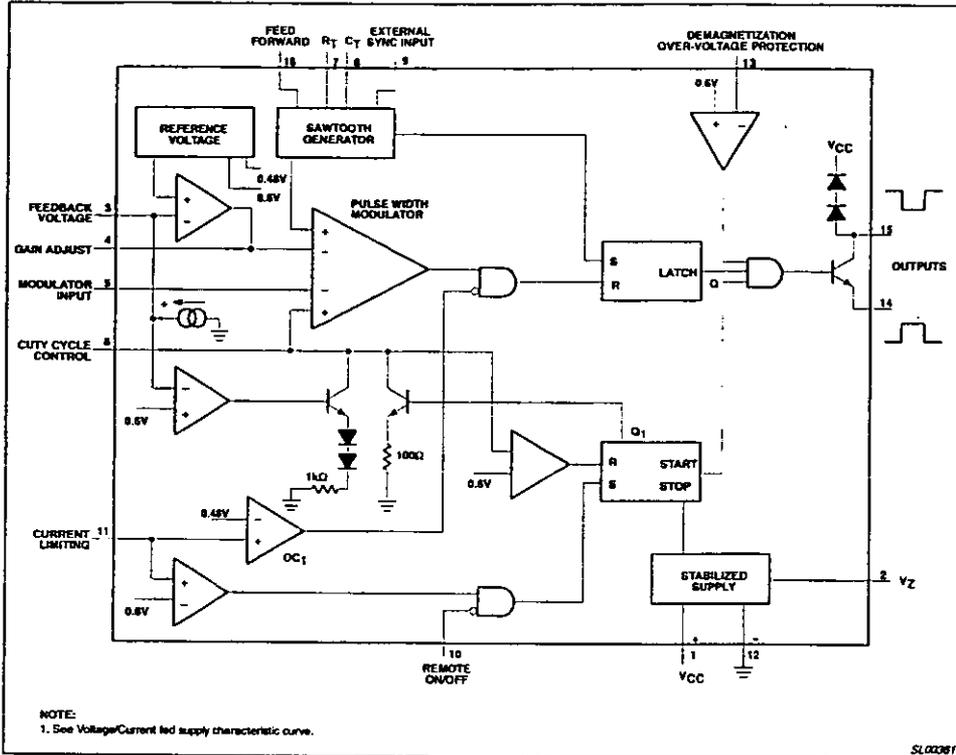


Figure 2. Block Diagram

## Switched-mode power supply control circuit

NE/SE5560

## DC ELECTRICAL CHARACTERISTICS

 $T_A=25^{\circ}\text{C}$ ,  $V_{CC}=12\text{V}$ , unless otherwise specified.

SYMBOL	PARAMETER	TEST CONDITIONS	SE5560			NE5560			UNIT
			Min	Typ	Max	Min	Typ	Max	
<b>Reference sections</b>									
$V_{REF}$	Internal reference voltage	25°C	3.69	3.72	3.81	3.57	3.72	3.95	V
		Over temperature	3.65		3.85	3.53		4.00	V
$V_Z$	Temperature coefficient of $V_{REF}$			-100			-100		ppm/°C
	Internal Zener reference	$I_L=-7\text{mA}$	7.8	8.4	8.8	7.8	8.4	8.8	V
	Temperature coefficient of $V_Z$			200			200		ppm/°C
<b>Oscillator section</b>									
	Frequency range	Over temperature	50		100k	50		100k	Hz
	Initial accuracy oscillator	$R=5\text{k}\Omega$		5			5		%
	Duty cycle range	$f_0=20\text{kHz}$	0		98	0		98	%
<b>Modulator</b>									
	Modulation input current	Voltage at Pin 5=2V Over temperature		0.2	20		0.2	20	$\mu\text{A}$
<b>Housekeeping function</b>									
$I_W$	Pin 6, input current	At 2V Over temperature		0.2	20		0.2	20	$\mu\text{A}$
	Pin 6, duty cycle limit control	For 50% max duty cycle 15kHz to 50kHz/41% of $V_Z$	40	50	60	40	50	60	% of duty cycle
	Pin 1, low supply voltage protection thresholds		8	9.0	10.5	8	9.0	10.5	V
	Pin 3, feedback loop protection trip threshold		400	600	720	400	600	720	mV
	Pin 3, pull-up current	At 2V	-7	-15	-35	-7	-15	-35	$\mu\text{A}$
	Pin 13, demagnetization/over-voltage protection trip on threshold	Over temperature	470	600	720	470	600	720	mV
$I_{IN}$	Pin 13, input current	At 0.25V 25°C Over temperature		-0.6	-10		-0.6	-10	$\mu\text{A}$
	Pin 16, feed-forward duty cycle control	Voltage at Pin 16=2 $V_Z$	30	40	50	30	40	50	% original duty cycle
	*Pin 16, feed-forward input current	At 16V, $V_{CC}=18\text{V}$ 25°C Over temperature		0.2	5		0.2	5	$\mu\text{A}$
				10			10	$\mu\text{A}$	
<b>External synchronization</b>									
	Pin 9 Off		0		0.8	0		0.8	V
	On		2		$V_Z$	2		$V_Z$	V
	Sink current	Voltage at Pin 9=0V, 25°C Over temperature		-65	-100		-65	-125	$\mu\text{A}$
				-125			-125	$\mu\text{A}$	
<b>Remote</b>									
	Pin 10 Off		0		0.8	0		0.8	V
	On		2		$V_Z$	2		$V_Z$	V
	Sink current	At 0V 25°C Over temperature		-65	-100		-65	-125	$\mu\text{A}$
				-125			-125	$\mu\text{A}$	

## Switched-mode power supply control circuit

NE/SE5560

## DC ELECTRICAL CHARACTERISTICS (Continued)

SYMBOL	PARAMETER	TEST CONDITIONS	SE5560			NE5560			UNIT
			Min	Typ	Max	Min	Typ	Max	
<b>Current limiting</b>									
$I_{IN}$	Pin 11 input current	Voltage at Pin 11=250mV 25°C		-2	-20		-2	-20	$\mu$ A
	Single pulse inhibit delay	Over temperature inhibit delay time for 20% overdrive at 40mA $I_{OUT}$		0.7	0.8		0.7	0.8	$\mu$ s
OC2	Trip Levels: Shut down, slow start, low level		0.500	0.600	0.700	0.500	0.600	0.700	V
OC1	Current limit, high level		0.400	0.480	0.560	0.400	0.560	0.500	V
$\Delta$ OC	Low Level in terms of high level, OC <sub>2</sub>		0.750	0.800	0.850	0.750	0.800	0.850	V
<b>Error amplifier</b>									
$V_{OH}$	Output voltage swing		6.2		9.5	6.2		9.5	V
$V_{OL}$	Output voltage swing				0.7			0.7	V
	Open-loop gain		54	60		54	60		dB
$R_F$	Feedback resistor		10k			10k			$\Omega$
BW	Small-signal bandwidth			3			3		MHz
<b>Output stage</b>									
	$V_{CE(SAT)}$ $I_C=40$ mA				0.5			0.5	V
	Output current (Pin 15)		40			40			mA
	Max. emitter voltage (Pin 14)		5	6		5	6		V
<b>Supply voltage/current<sup>1</sup></b>									
$I_{CC}$	Supply current	$I_Z=0$ , voltage-forced, $V_{CC}=12$ V, 25°C Over temp.			10 15			10 15	mA mA
$V_{CC}$	Supply voltage	$I_{CC}=10$ mA current-fed	20	23	19		24		V
$V_{CC}$	Supply voltage	$I_{CC}=30$ mA current-fed	20	30	20		30		V

## NOTES:

- Does not include current for timing resistors or capacitors.

Switched-mode power supply control circuit

NE/SE5560

TYPICAL PERFORMANCE CHARACTERISTICS (Continued)

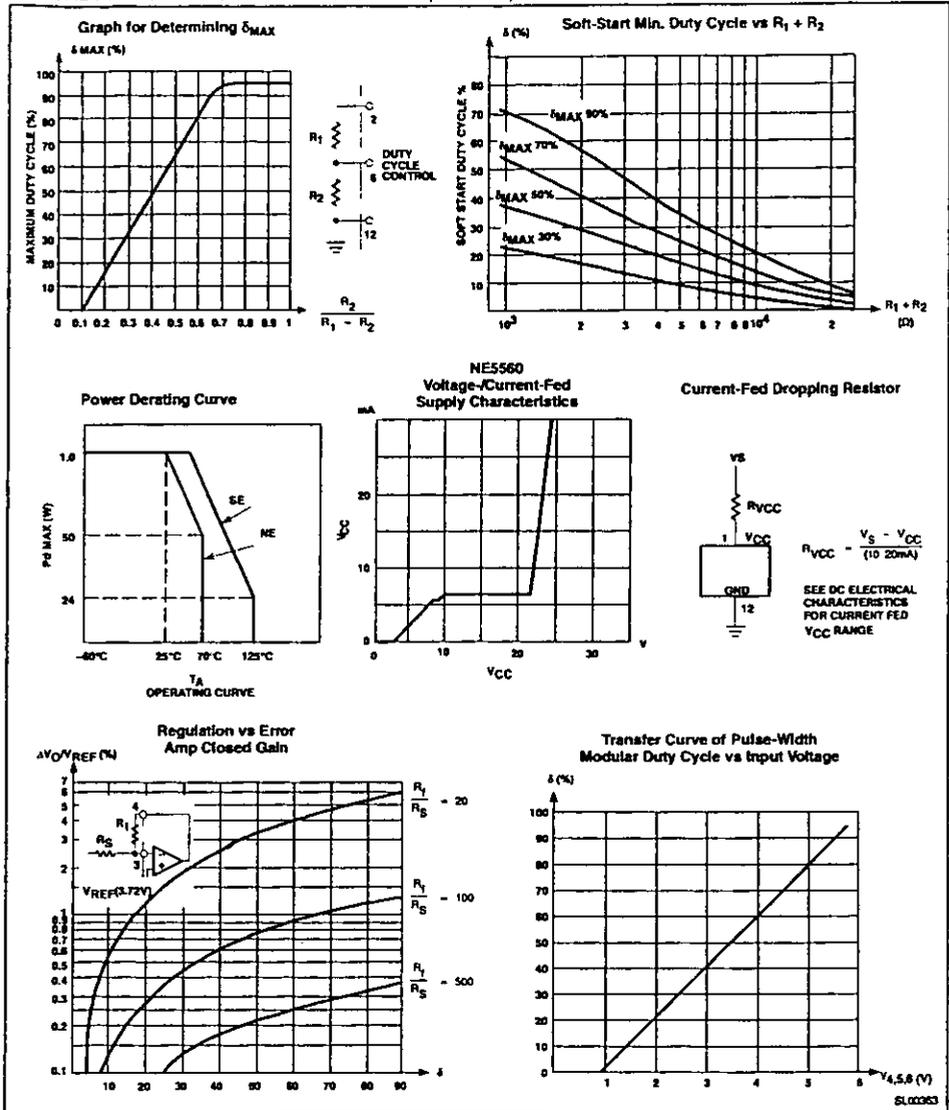


Figure 4. Typical Performance Characteristics

## Switched-mode power supply control circuit

NE/SE5560

## TYPICAL PERFORMANCE CHARACTERISTICS (Continued)

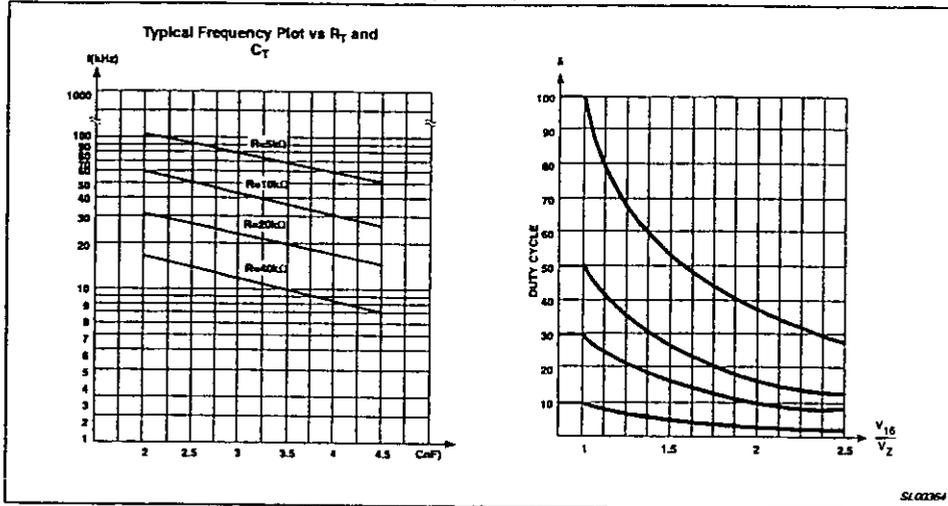


Figure 5. Typical Performance Characteristics

## THEORY OF OPERATION

The following functions are incorporated:

- A temperature-compensated reference source.
- An error amplifier with Pin 3 as input. The output is connected to Pin 4 so that the gain is adjustable with external resistors.
- A sawtooth generator with a TTL-compatible synchronization input (Pins 7, 8, 9).
- A pulse-width modulator with a duty cycle range from 0 to 95%.

The PWM has two additional inputs:

Pin 6 can be used for a precise setting of  $\delta_{MAX}$

Pin 5 gives a direct access to the modulator, allowing for real constant-current operation:

- A gate at the output of the PWM provides a simple dynamic current limit.
- A latch that is set by the flyback of the sawtooth and reset by the output pulse of the above mentioned gate prohibits double pulsing.
- Another latch functions as a start-stop circuit; it provides a fast switch-off and a slow start.
- A current protection circuit that operates via the start-stop circuit. This is a combined function with the current limit circuit, therefore Pin 11 has two trip-on levels; the lower one for cycle-by-cycle current limiting, the upper one for current protection by means of switch-off and slow-start.
- A TTL-compatible remote on/off input at Pin 10, also operating via the start-stop circuit.
- An inhibit input at Pin 13. The output pulse can be inhibited immediately.
- An output gate that is commanded by the latches and the inhibit circuit.

- An output transistor of which both the collector (Pin 15) and the emitter (Pin 14) are externally available. This allows for normal or inverse output pulses.
- A power supply that can be either voltage- or current-driven (Pins 1 and 12). The internally-generated stabilized output voltage  $V_Z$  is connected to Pin 2.
- A special function is the so-called feed-forward at Pin 16. The amplitude of the sawtooth generator is modulated in such a way that the duty cycle becomes inversely proportional to the voltage on this pin:  $\delta \sim 1/V_{16}$ .
- Loop fault protection circuits assure that the duty cycle is reduced to zero or a low value for open- or short-circuited feedback loops.

## Stabilized Power Supply (Pins 1, 2, 12)

The power supply of the NE5560 is of the well known series regulation type and provides a stabilized output voltage of typically 8.5V.

This voltage  $V_Z$  is also present at Pin 2 and can be used for precise setting of  $\delta_{MAX}$  and to supply external circuitry. Its max. current capability is 5mA.

The circuit can be fed directly from a DC voltage source between 10.5V and 18V or can be current-driven via a limiting resistor. In the latter case, internal pinch-off resistors will limit the maximum supply voltage: typical 23V for 10mA and max. 30V for 30mA.

The low supply voltage protection is active when  $V_{(1-12)}$  is below 10.5V and inhibits the output pulse (no hysteresis).

When the supply voltage surpasses the 10.5V level, the IC starts delivering output pulses via the slow-start function.

Switched-mode power supply control circuit

NE/SE5560

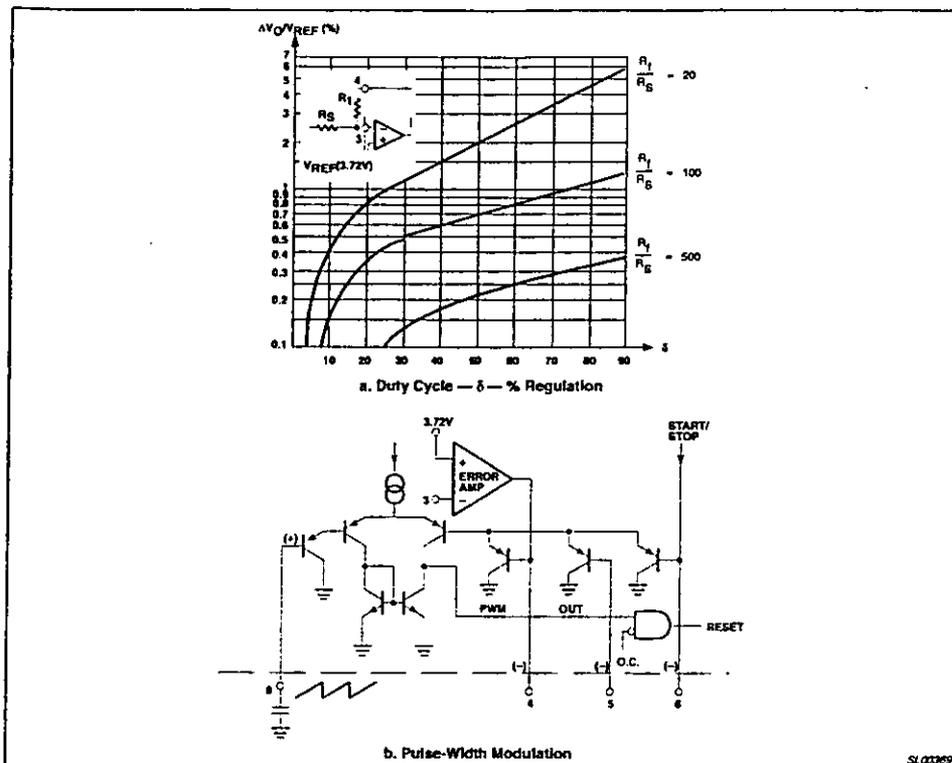


Figure 10.

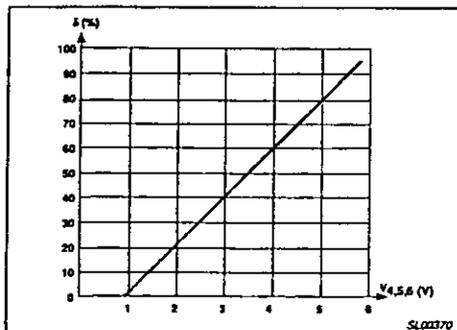


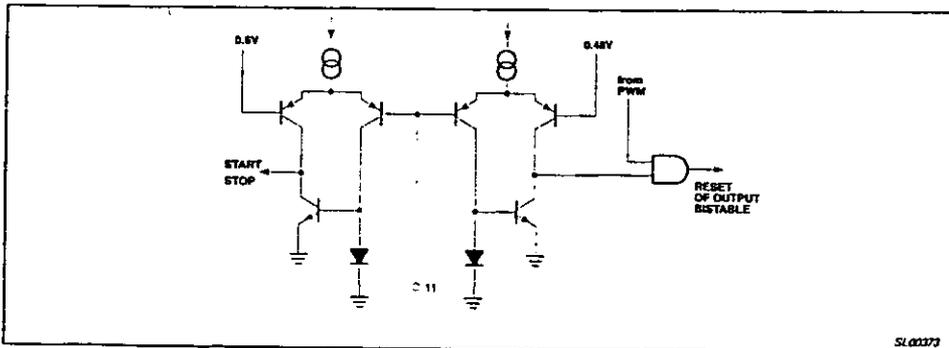
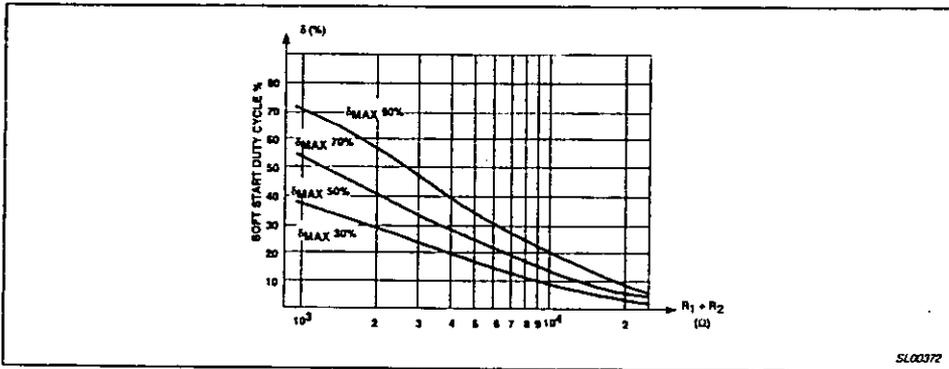
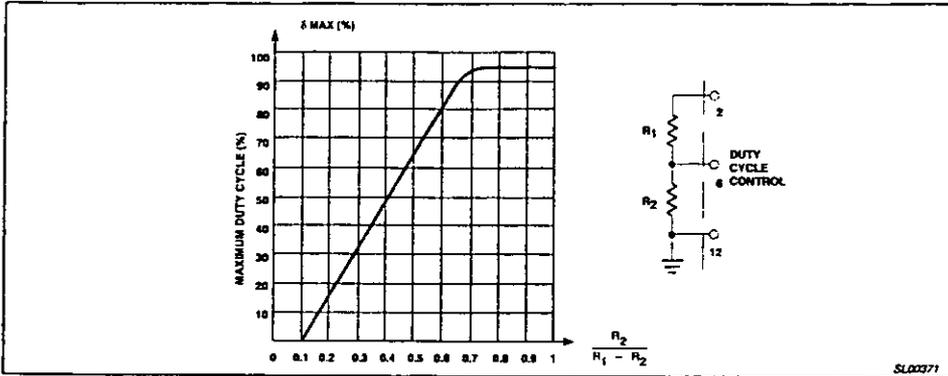
Figure 11. Transfer Curve of Pulse-Width Modulator  
Duty Cycle vs Input Voltage

**Extra PWM Input (Pin 5)**

The PWM has an additional inverting input: Pin 5. It allows for attacking the duty cycle via the PWM circuit, independently from the feedback and the  $\delta_{MAX}$  information. This is necessary when the SMPS must have a real constant-current behavior, possibly with a fold-back characteristic. However, the realization of this feature must be done with additional external components. When not used, Pin 5 should be tied to Pin 6.

Switched-mode power supply control circuit

NE/SE5560





## DCP0115 Series

# Miniature 15V Input, 1W Isolated UNREGULATED DC/DC CONVERTERS

## FEATURES

- STANDARD JEDEC PLASTIC PACKAGE
- LOW PROFILE: 0.15" (3.8mm)
- SYNCHRONIZABLE
- OUTPUT SHORT CIRCUIT PROTECTION
- THERMAL SHUTDOWN
- STARTS INTO ANY CAPACITIVE LOAD
- EFFICIENCY: 76% (at Full Load)
- 1000Vrms ISOLATION
- 400kHz SWITCHING
- 93 MILLION HOURS MTTF
- AVAILABLE IN TAPE AND REEL

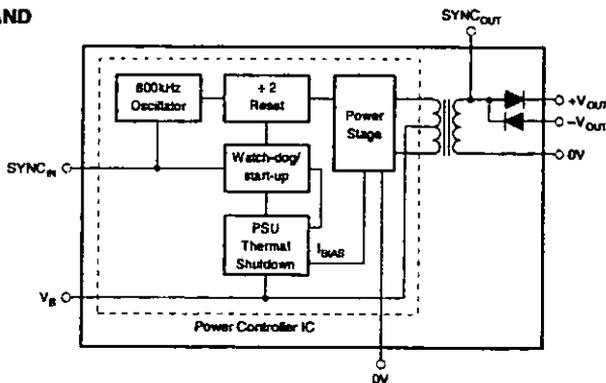
## APPLICATIONS

- POINT OF USE POWER CONVERSION
- GROUND LOOP ELIMINATION
- DATA ACQUISITION
- INDUSTRIAL CONTROL AND INSTRUMENTATION
- TEST EQUIPMENT

## DESCRIPTION

The DCP0115 family is a series of high efficiency, 15V input isolated DC/DC converters. In addition to 1W nominal galvanically isolated output power capability, the range of DC/DCs are also fully synchronizable. The devices feature thermal shutdown, and overload protection is implemented via watchdog circuitry. Advanced power-on reset techniques give superior reset performance and the devices will start into any capacitive load up to full power output.

The DCP01 family is implemented in standard-molded IC packaging, giving outlines suitable for high volume assembly.



International Airport Industrial Park • Billing Address: PO Box 11466, Tucson, AZ 85724 • Street Address: 6730 S. Tucson Blvd., Tucson, AZ 85726 • Tel: (520) 746-1111 • Telex: 910-653-1111  
Internet: <http://www.burr-brown.com/> • FAX: (520) 746-6122 (US/Canada Only) • Cable: BURRODIP • Telex: 886-0491 • FAX: (520) 690-1510 • Inmate/In Product Info: (800) 540-6122

# SPECIFICATIONS

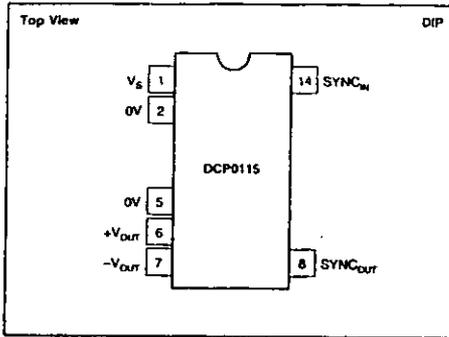
At  $T_A = +25^\circ\text{C}$ ,  $V_S = +15\text{V}$ , unless otherwise specified.

PARAMETER	CONDITIONS	DCP0115 SERIES			UNITS
		MIN	TYP	MAX	
<b>OUTPUT</b> Power	$V_S + 4\%$ 100% Full Load		1 0.92		W W
Voltage ( $V_{NO}$ ) <sup>(1)</sup> DCP011512D	75% Full Load	$\pm 10$	$\pm 12$	$\pm 12.6$	V
DCP011515D	75% Full Load	$\pm 13$	$\pm 15$	$\pm 15.75$	V
Voltage vs Temperature	$V_S \pm 10\%$	Indefinite	$\pm 0.08$		$\%^\circ\text{C}$
Short Circuit Duration	$C_L = \text{O/P Capacitor} = 10\mu\text{F}$ 100% Full Load		6		mVp-p
<b>INPUT</b> Nominal Voltage ( $V_S$ )		-10	15	10	V
Voltage Range					%
Supply Current	100% Full Load		83		mA
Reflected Ripple Current	$C_W = \text{I/P Capacitor} = 1\mu\text{F}$ 50% Full Load		8		mA rms
<b>ISOLATION</b> Voltage <sup>(2)</sup>	1s Flash Test	1			kV rms
Continuous Voltage <sup>(3)</sup>			1		kV rms
Insulation Resistance			>1		G $\Omega$
Input/Output Capacitance			2.5		pF
<b>LOAD REGULATION</b> DCP011512D	10% to 100% Load		20	39	%
	10% to 25% Load		10		%
	25% to 75% Load		5		%
	75% to 100% Load		-7		%
DCP011515D	10% to 100% Load		20	39	%
	10% to 25% Load		10		%
	25% to 75% Load		9		%
	75% to 100% Load		-4		%
<b>SWITCHING/SYNCHRONIZATION</b> Oscillator Frequency ( $f_{OSC}$ )	Switching Frequency = $f_{OSC}/2$		800	0.8	kHz
Sync Input Low		0			V
Sync Input Current	$V_{SYNC} = +2\text{V}$		48		$\mu\text{A}$
Reset Time			3.8		$\mu\text{s}$
SYNC <sub>OUT</sub> Frequency			400		kHz
<b>GENERAL</b> No Load Current DCP011512D	0% Load		14		mA
DCP011515D	0% Load		17		mA
Efficiency DCP011512D	100% Full Load		76		%
	10% Full Load		48		%
DCP011515D	100% Full Load		76		%
	10% Full Load		42		%
MTTF <sup>(3)</sup>	$T_A = +85^\circ\text{C}$	136,000			hrs
	$T_A = +55^\circ\text{C}$	2,630,000			hrs
	$T_A = +25^\circ\text{C}$	92,600,000			hrs
Weight	14-Pin PDIP		1.08		g
<b>THERMAL SHUTDOWN</b> Die Temperature		115		140	$^\circ\text{C}$
Shutdown Current			3		mA
<b>TEMPERATURE RANGE</b> Operating		-40		100	$^\circ\text{C}$

NOTES: (1) 100% load current =  $1\text{W}/V_{NO}$  typical. (2) Rated working voltage = 130V rms (IEC950 convention). (3) Life test data.

The information provided herein is believed to be reliable; however, BURR-BROWN assumes no responsibility for inaccuracies or omissions. BURR-BROWN assumes no responsibility for the use of this information, and all use of such information shall be entirely at the user's own risk. Prices and specifications are subject to change without notice. No patent rights or licenses to any of the circuits described herein are implied or granted to any third party. BURR-BROWN does not authorize or warrant any BURR-BROWN product for use in life support devices and/or systems.

## PIN CONFIGURATION (Dual Out)



## ABSOLUTE MAXIMUM RATINGS

Input Voltage	18V
Storage Temperature	-60°C to +150°C
Lead Temperature (soldering, 10s)	300°C

## ORDERING INFORMATION

Basic Model Number: 1W Product DCP01 15 15 D ( )

Voltage Input: \_\_\_\_\_  
15V In

Voltage Output: \_\_\_\_\_  
15V Out

Dual Output: \_\_\_\_\_

Package Code: \_\_\_\_\_  
P = 14-Pin Plastic DIP  
P-U = 14-Pin Plastic DIP Gull Wing

## PACKAGE/ORDERING INFORMATION

PRODUCT	PACKAGE	PACKAGE DRAWING NUMBER <sup>(1)</sup>	SPECIFIED TEMPERATURE RANGE	PACKAGE MARKING	ORDERING NUMBER <sup>(2)</sup>	TRANSPORT MEDIA
Dual						
DCP011512D	14-Pin PDIP	010-1	-40°C to +100°C	DCP011512DP	DCP011512DP	Rails
DCP011512D	14-Pin PDIP Gull Wing	010-2	-40°C to +100°C	DCP011512DP-U	DCP011512DP-U	Rails
					DCP011512DP-U/700	Tape and Reel
DCP011515D	14-Pin PDIP	010-1	-40°C to +100°C	DCP011515DP	DCP011515DP	Rails
DCP011515D	14-Pin PDIP Gull Wing	010-2	-40°C to +100°C	DCP011515DP-U	DCP011515DP-U	Rails
					DCP011515DP-U/700	Tape and Reel

NOTES: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix C of Burr-Brown IC Data Book. (2) Models with a slash (/) are available only in Tape and Reel in the quantities indicated (e.g., /700 indicates 700 devices per reel). Ordering 700 pieces of DCP011512DP-U/700 will get a single 700-piece Tape and Reel. For detailed Tape and Reel mechanical information, refer to Appendix B of Burr-Brown IC Data Book.

## PIN DEFINITION

PIN #	PIN NAME	DESCRIPTION
1	$V_S$	Voltage Input.
2	0V	Input Side Common.
5	0V	Output Side Common.
6	$+V_{OUT}$	+Voltage Out.
7	$-V_{OUT}$	-Voltage Out.
8	$SYNC_{OUT}$	Unregulated 400kHz Output from Transformer.
14	$SYNC_{IN}$	Synchronization Pin.



## ELECTROSTATIC DISCHARGE SENSITIVITY

This integrated circuit can be damaged by ESD. Burr-Brown recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

# 6N137 OPTOCOUPLER/OPTOISOLATOR

6000000 02818, JULY 1988

- Gallium Arsenide Phosphide LED Optically Coupled to Integrated Circuit Detector
- Compatible with TTL and LSTTL Inputs
- Low Input Current Required to Turn Output On . . . 5 mA Max
- High-Voltage Electrical Insulation . . . 3000 V DC Min
- High-Speed Switching . . . 75 ns Max
- Plastic Dual-In-Line Package
- UL Recognized . . . File Number 65085

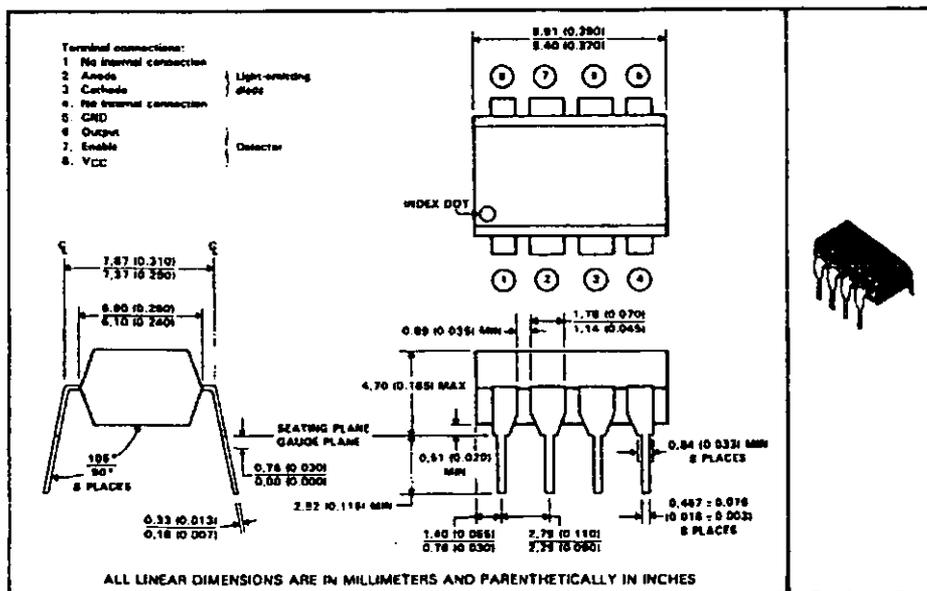
## description

The 6N137 optocoupler is designed for use in high-speed digital interfacing applications that require high-voltage isolation between the input and output. Applications include line receivers, microprocessors or computer interface, digital programming of floating power supplies, motors, and other control systems.

The 6N137 high-speed optocoupler consists of a GaAsP light-emitting diode and an integrated light detector composed of a photodiode, a high-gain amplifier, and a Schottky-clamped open-collector output transistor. An input diode forward current of 5 milliamperes will switch the output transistor low, providing an on-state drive current of 13 milliamperes (eight 1.6-milliamperes TTL loads). A TTL-compatible enable input is provided for applications that require output-transistor gating.

The 6N137 is characterized for operation over the temperature range of 0°C to 70°C.

## \*mechanical data



\*JEDEC registered data. This data sheet contains all applicable registered data in effect at the time of publication.

PRODUCTION DATA documents contain information current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

TEXAS  
INSTRUMENTS

POST OFFICE BOX 986002 • DALLAS, TEXAS 75298

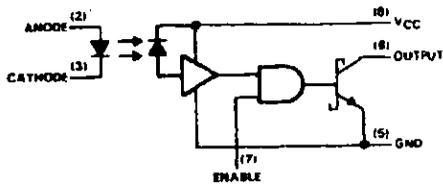
Copyright © 1988, Texas Instruments Incorporated

**6N137**  
**OPTOCOUPLER/OPTOISOLATOR**

FUNCTION TABLE

INPUT	ENABLE	OUTPUT
I <sub>F(on)</sub>	H	L
I <sub>F(off)</sub>	X	H
X	L	H

logic diagram (positive logic)



\*absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V <sub>CC</sub> .....	7 V
Reverse input voltage .....	5 V
Enable input voltage (not to exceed V <sub>CC</sub> by more than 500 mV) .....	5.5 V
Output voltage .....	7 V
Peak forward input current (≤ 1 ms duration) (TI-guaranteed value) .....	40 mA
(JEDEC-registered value) .....	20 mA
Average forward input current (TI-guaranteed value) .....	20 mA
(JEDEC-registered value) .....	10 mA
Output current .....	50 mA
Output power dissipation .....	85 mW
Storage temperature range .....	55°C to 125°C
Operating free-air temperature .....	0°C to 70°C
Lead temperature 1.6 mm (1/16 inch) from case for 10 seconds .....	260°C

\*JEDEC registered data

recommended operating conditions

	MIN	NOM	MAX	UNIT
V <sub>CC</sub> Output supply voltage (see Note 1)	4.5	5	5.5	V
V <sub>I(HIEN)</sub> High-level enable input voltage (see Note 2)	2		V <sub>CC</sub>	V
V <sub>I(LIEN)</sub> Low-level enable input voltage	0		0.8	V
I <sub>F(on)</sub> Input forward current to turn output on	8.3		15	mA
I <sub>F(off)</sub> Input forward current to turn output off	0		250	μA
I <sub>OL</sub> Low-level (on-state) output current			13	mA
T <sub>A</sub> Operating free-air temperature	0		70	°C

- NOTES: 1. All voltage values are with respect to GND (pin 5).  
 2. No external pullup is required at the enable input; an open circuit will establish the high level.

6N137  
OPTOCOUPLER/OPTOISOLATOR

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP <sup>1</sup>	MAX	UNIT	
$V_f$	Input forward voltage	$I_f = 10 \text{ mA}$	$T_A = 25^\circ\text{C}$	1.6	1.75	V
$\alpha V_f$	Temperature coefficient of forward voltage	$I_f = 10 \text{ mA}$		-1.8		mV/°C
$V_{BR}$	Input reverse breakdown voltage	$I_R = 10 \mu\text{A}$	$T_A = 25^\circ\text{C}$	5		V
$V_{OL}$	Low-level output voltage	$V_{CC} = 5.5 \text{ V}$ , $I_f = 5 \text{ mA}$	$V_{(EN)} = 2 \text{ V}$ , $I_{OL} = 13 \text{ mA}$	0.23	0.6	V
$I_{OH}$	High-level output current	$V_{CC} = 5.5 \text{ V}$ , $V_{(EM)} = 2 \text{ V}$	$V_O = 5.5 \text{ V}$ , $I_f = 250 \mu\text{A}$		250	$\mu\text{A}$
$I_{H(EN)}$	High-level enable input current	$V_{CC} = 5.5 \text{ V}$	$V_{(EN)} = 2 \text{ V}$	-0.2		mA
$I_{L(EN)}$	Low-level enable input current	$V_{CC} = 5.5 \text{ V}$	$V_{(EN)} = 0.5 \text{ V}$	-0.5	-2	mA
$I_{CC(H)}$	Supply current, high-level output	$V_{CC} = 5.5 \text{ V}$ , $I_f = 0$	$V_{(EN)} = 0.5 \text{ V}$	10	15	mA
$I_{CC(L)}$	Supply current, low-level output	$V_{CC} = 5.5 \text{ V}$ , $I_f = 10 \text{ mA}$	$V_{(EN)} = 0.5 \text{ V}$	13	18	mA
$I_{IO}$	Input-output insulation leakage current	$V_{IO} = 3000 \text{ V}$ , $T_A = 25^\circ\text{C}$ , See Note 1	$t = 5 \text{ s}$ , $RH = 45\%$		1	$\mu\text{A}$
$R_{IO}$	Input-output resistance	$V_{IO} = 500 \text{ V}$ , See Note 1	$T_A = 25^\circ\text{C}$	10	12	$\Omega$
$C_i$	Input capacitance	$V_f = 0$	$f = 1 \text{ MHz}$	60		pF
$C_{io}$	Input-output capacitance	$f = 1 \text{ MHz}$ , See Note 1	$T_A = 25^\circ\text{C}$	0.6		pF

<sup>1</sup> JEDEC registered data

<sup>2</sup> All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$ .

NOTE 1: These parameters are measured between pins 2 and 3 shorted together and pins 5, 6, 7, and 8 shorted together.

switching characteristics at  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$

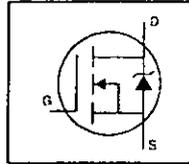
PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT	
$t_{PLH}$	Propagation delay time, low-to-high-level output, from LED input	$I_f = 7.5 \text{ mA}$ , $C_L = 15 \text{ pF}$	$R_L = 350 \Omega$ , See Figure 1	42	75	ns
$t_{PHL}$	Propagation delay time, high-to-low-level output, from LED input	$I_f = 7.5 \text{ mA}$ , $C_L = 15 \text{ pF}$	$R_L = 350 \Omega$ , See Figure 1	42	75	ns
$t_{PLH(EN)}$	Propagation delay time, low-to-high level output, from enable	$I_f = 7.5 \text{ mA}$ , $C_L = 15 \text{ pF}$	$R_L = 350 \Omega$ , See Figure 2	40		ns
$t_{PHL(EN)}$	Propagation delay time, high-to-low-level output, from enable	$I_f = 7.5 \text{ mA}$ , $C_L = 15 \text{ pF}$	$R_L = 350 \Omega$ , See Figure 2	2b		ns
$t_r$	Rise time	$I_f = 7.5 \text{ mA}$ , $C_L = 15 \text{ pF}$	$R_L = 350 \Omega$	20		ns
$t_f$	Fall time	$I_f = 7.5 \text{ mA}$ , $C_L = 15 \text{ pF}$	$R_L = 350 \Omega$	30		ns
$\frac{dV_{CM}}{dt} \text{ (H)}$	Common-mode input transient immunity, high-level output	$dV_{CM} = 10 \text{ V}$ , $R_L = 350 \Omega$ , See Note 2 and Figure 3	$I_f = 0$	50		V/μs
$\frac{dV_{CM}}{dt} \text{ (L)}$	Common-mode input transient immunity, low-level output	$dV_{CM} = -10 \text{ V}$ , $R_L = 350 \Omega$ , See Note 2 and Figure 3	$I_f = 5 \text{ mA}$	-150		V/μs

<sup>3</sup> JEDEC registered data

NOTE 2: Common-mode input transient immunity, high-level output, is the maximum rate of rise of the common-mode input voltage that does not cause the output voltage to drop below 2 V. Common-mode input transient, low-level output, is the maximum rate of fall of the common-mode input voltage that does not cause the output voltage to rise above 0.8 V.

**HEXFET® Power MOSFET**

- Dynamic dv/dt Rating
- 175°C Operating Temperature
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements

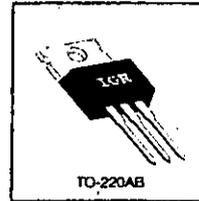


$V_{DS} = 60V$   
 $R_{DS(on)} = 0.028\Omega$   
 $I_D = 50^*A$

**Description**

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-220 package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 watts. The low thermal resistance and low package cost of the TO-220 contribute to its wide acceptance throughout the industry.



DATA SHEET

**Absolute Maximum Ratings**

Parameter	Max.	Units
$I_D$ @ $T_C = 25^\circ C$	Continuous Drain Current, $V_{GS} \leq 10V$	50
$I_C$ @ $T_C = 100^\circ C$	Continuous Drain Current, $V_{GS} \leq 10V$	36
$I_{DM}$	Pulsed Drain Current $\psi$	200
$P_D$ @ $T_C = 25^\circ C$	Power Dissipation	150
	Linear Derating Factor	1.0
$V_{GS}$	Gate-to-Source Voltage	$\pm 20$
$E_{AS}$	Single Pulse Avalanche Energy $^2)$	100
$dv/dt$	Peak Diode Recovery $dv/dt$ $^2)$	4.5
$T_J$	Operating Junction and Storage Temperature Range	-55 to +175
$T_{S10}$	Soldering Temperature, for 10 seconds	300 (1.6mm from case)
	Mounting Torque, 6-32 or M3 screw	10 lb-in (1.1 N-m)

**Thermal Resistance**

Parameter	Min.	Typ.	Max.	Units
$R_{JC}$	—	—	1.0	—
$R_{CS}$	—	0.50	—	C/W
$R_{JA}$	—	—	62	—

# IRFZ44

IRG

## Electrical Characteristics @ T<sub>J</sub> = 25°C (unless otherwise specified)

Parameter	Min	Typ.	Max	Units	Test Conditions
V <sub>DS(BR)SS</sub>	Drain-to-Source Breakdown Voltage	80	—	V	V <sub>GS</sub> =0V, I <sub>D</sub> =250μA
dV <sub>DS(BR)SS/dT<sub>J</sub></sub>	Breakdown Voltage Temp. Coefficient	—	0.050	—	V <sup>o</sup> C Reference to 25°C, I <sub>D</sub> =1mA
R <sub>DS(on)</sub>	Static Drain-to-Source On-Resistance	—	0.026	Ω	V <sub>DS</sub> =10V, I <sub>D</sub> =31A Ⓔ
V <sub>GS(th)</sub>	Gate Threshold Voltage	2.0	—	V	V <sub>DS</sub> =V <sub>GS</sub> , I <sub>D</sub> =250μA
g <sub>m</sub>	Forward Transconductance	15	—	S	V <sub>DS</sub> =25V, I <sub>D</sub> =31A Ⓔ
I <sub>DSS</sub>	Drain-to-Source Leakage Current	—	25	μA	V <sub>GS</sub> =60V, V <sub>DS</sub> =0V
		—	250	—	V <sub>GS</sub> =48V, V <sub>DS</sub> =0V, T <sub>J</sub> =150°C
I <sub>DSS</sub>	Gate-to-Source Forward Leakage	—	130	nA	V <sub>GS</sub> =20V
	Gate-to-Source Reverse Leakage	—	-130	—	V <sub>GS</sub> =-20V
Q <sub>g</sub>	Total Gate Charge	—	67	nC	I <sub>D</sub> =51A
Q <sub>gs</sub>	Gate-to-Source Charge	—	19	—	V <sub>DS</sub> =48V
Q <sub>gd</sub>	Gate-to-Drain ("Miller") Charge	—	25	—	V <sub>GS</sub> =10V See Fig. 6 and 13.3
t <sub>ON</sub>	Turn-On Delay Time	—	14	—	V <sub>GS</sub> =30V
t <sub>r</sub>	Rise Time	—	110	—	I <sub>D</sub> =51A
t <sub>OFF</sub>	Turn-Off Delay Time	—	45	—	R <sub>θ</sub> =9.1Ω
t <sub>f</sub>	Fall Time	—	92	—	R <sub>θ</sub> =0.55Ω See Figure 13.3
L <sub>D</sub>	Internal Drain Inductance	—	4.5	—	Between lead, 6 mm (0.25 in.) from package and center of die contact
L <sub>S</sub>	Internal Source Inductance	—	7.5	—	
C <sub>iss</sub>	Input Capacitance	—	1900	—	V <sub>GS</sub> =0V
C <sub>oss</sub>	Output Capacitance	—	920	—	V <sub>GS</sub> =25V
C <sub>rss</sub>	Reverse Transfer Capacitance	—	170	—	f=1.0MHz See Figure 5

## Source-Drain Ratings and Characteristics

Parameter	Min.	Typ.	Max	Units	Test Conditions
I <sub>S</sub>	Continuous Source Current (Body Diode)	—	50	A	MOSFET symbol showing the integral reverse p-n junction diode.
I <sub>SM</sub>	Pulsed Source Current (Body Diode) Ⓓ	—	200	—	
V <sub>FD</sub>	Diode Forward Voltage	—	2.5	V	T <sub>J</sub> =25°C, I <sub>S</sub> =51A, V <sub>GS</sub> =0V Ⓔ
t <sub>r</sub>	Reverse Recovery Time	—	120	ns	T <sub>J</sub> =25°C, I <sub>S</sub> =51A
Q <sub>r</sub>	Reverse Recovery Charge	—	0.53	μC	I <sub>D</sub> =100A, I <sub>S</sub> Ⓔ
t <sub>ON</sub>	Forward Turn-On Time	† Intrinsic turn-on time is negligible (turn-on is dominated by L <sub>D</sub> -L <sub>S</sub> )			

### Notes:

- Ⓓ Repetitive rating; pulse width limited by max. junction temperature. (See Figure 11)
- Ⓔ I<sub>D</sub>=51A, d<sub>t</sub><250μs, V<sub>GS</sub>=V<sub>GS(oss)</sub>, T<sub>J</sub>=175°C
- Ⓕ V<sub>GS</sub>=25V, starting T<sub>J</sub>=25°C, L<sub>D</sub>=4μH, R<sub>θ</sub>=25Ω, I<sub>AS</sub>=51A (See Figure 12)
- Ⓖ Pulse width ≤ 300 μs; duty cycle ≤ 2%.
- † Current limited by the package. (Die Current =51A)

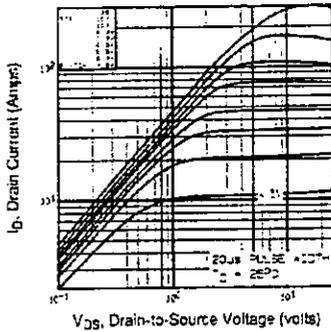


Fig 1. Typical Output Characteristics,  $T_C=25^\circ\text{C}$

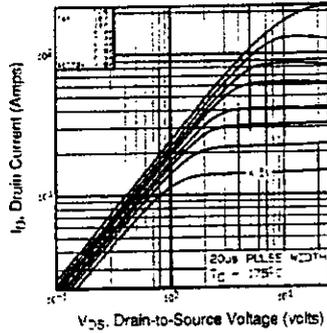


Fig 2. Typical Output Characteristics,  $T_C=175^\circ\text{C}$

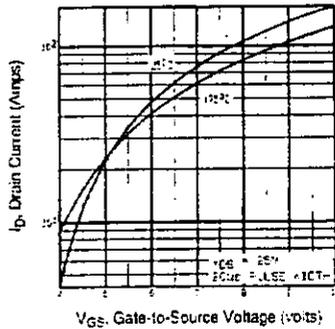


Fig 3. Typical Transfer Characteristics

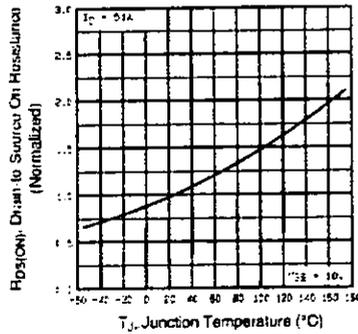
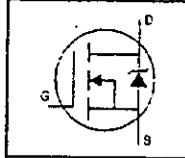


Fig 4. Normalized On-Resistance Vs. Temperature

DATA SUBJECT

**HEXFET<sup>®</sup> Power MOSFET**

- Dynamic  $dv/dt$  Rating
- Repetitive Avalanche Rated
- 175°C Operating Temperature
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements

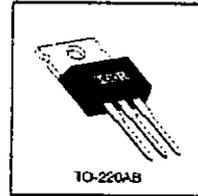


$V_{DS} = 100V$   
 $R_{DS(on)} = 0.077\Omega$   
 $I_D = 28A$

**Description**

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-220 package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 watts. The low thermal resistance and low package cost of the TO-220 contribute to its wide acceptance throughout the industry.



DATA SHEETS

**Absolute Maximum Ratings**

Parameter	Max.	Units
$I_D$ @ $T_C = 25^\circ C$	28	A
$I_D$ @ $T_C = 100^\circ C$	20	
$I_{DM}$	110	
$P_D$ @ $T_C = 25^\circ C$	150	W
	1.0	W/°C
$V_{GS}$	±20	V
$E_{AS}$	230	mJ
$I_{AR}$	28	A
$E_{AR}$	15	mJ
$dv/dt$	5.5	V/ns
$T_J$	-55 to +175	°C
$T_{STG}$		
	300 (1.6mm from case)	
	10 lb <sup>2</sup> /in (1.1 N/m)	

**Thermal Resistance**

Parameter	Min.	Typ.	Max.	Units
$R_{JC}$	—	—	1.0	°C/W
$R_{JCS}$	—	0.50	—	
$R_{JA}$	—	—	62	

# IRF540



## Electrical Characteristics @ T<sub>J</sub> = 25°C (unless otherwise specified)

Parameter	Parameter	Min.	Typ.	Max.	Units	Test Conditions
V <sub>DS(BR)</sub>	Drain-to-Source Breakdown Voltage	100	—	—	V	V <sub>GS</sub> =0V, I <sub>D</sub> =250μA
ΔV <sub>BR(BR)/ΔT</sub>	Breakdown Voltage Temp. Coefficient	—	0.13	—	V/°C	Reference to 25°C, I <sub>D</sub> =1mA
R <sub>DS(on)</sub>	Static Drain-to-Source On-Resistance	—	0.077	—	Ω	V <sub>GS</sub> =10V, I <sub>D</sub> =17A Ⓝ
V <sub>GS(th)</sub>	Gate Threshold Voltage	2.0	—	4.0	V	V <sub>DS</sub> =V <sub>GS</sub> , I <sub>D</sub> =250μA
g <sub>fs</sub>	Forward Transconductance	8.7	—	—	S	V <sub>DS</sub> =50V, I <sub>D</sub> =17A Ⓞ
I <sub>DSS</sub>	Drain-to-Source Leakage Current	—	—	25	μA	V <sub>GS</sub> =100V, V <sub>DS</sub> =0V
		—	—	250	μA	V <sub>GS</sub> =80V, V <sub>DS</sub> =0V, T <sub>J</sub> =150°C
I <sub>SS1</sub>	Gate-to-Source Forward Leakage	—	—	100	nA	V <sub>GS</sub> =20V
I <sub>SS2</sub>	Gate-to-Source Reverse Leakage	—	—	-100	nA	V <sub>GS</sub> =-20V
Q <sub>g</sub>	Total Gate Charge	—	—	72	nC	I <sub>D</sub> =17A
Q <sub>gs</sub>	Gate-to-Source Charge	—	—	11	nC	V <sub>DS</sub> =80V
Q <sub>gd</sub>	Gate-to-Drain ("Miller") Charge	—	—	32	nC	V <sub>DS</sub> =10V See Fig. 6 and 13 Ⓟ
t <sub>ON</sub>	Turn-On Delay Time	—	11	—	ns	V <sub>DS</sub> =50V
t <sub>r</sub>	Rise Time	—	44	—	ns	I <sub>D</sub> =17A
t <sub>OFF</sub>	Turn-Off Delay Time	—	53	—	ns	R <sub>θ</sub> =0.1Ω
t <sub>f</sub>	Fall Time	—	43	—	ns	R <sub>θ</sub> =2.8Ω See Figure 10 Ⓠ
L <sub>D</sub>	Internal Drain Inductance	—	4.5	—	nH	Between lead, 5 mm (0.25 in.) from package and center of die contact
L <sub>S</sub>	Internal Source Inductance	—	7.5	—	nH	
C <sub>iss</sub>	Input Capacitance	—	1700	—	pF	V <sub>DS</sub> =0V
C <sub>oss</sub>	Output Capacitance	—	560	—	pF	V <sub>GS</sub> =25V
C <sub>rs</sub>	Reverse Transfer Capacitance	—	120	—	pF	f=1.0MHz See Figures 5

## Source-Drain Ratings and Characteristics

Parameter	Parameter	Min.	Typ.	Max.	Units	Test Conditions
I <sub>S</sub>	Continuous Source Current (Body Diode)	—	—	28	A	MOSFET symbol showing the integral reverse p-n junction diode. 
I <sub>SM</sub>	Pulsed Source Current (Body Diode) Ⓡ	—	—	110	A	
V <sub>SD</sub>	Diode Forward Voltage	—	—	2.5	V	T <sub>J</sub> =25°C, I <sub>S</sub> =28A, V <sub>GS</sub> =0V Ⓡ
t <sub>r</sub>	Reverse Recovery Time	—	180	360	ns	T <sub>J</sub> =25°C, I <sub>S</sub> =17A
Q <sub>r</sub>	Reverse Recovery Charge	—	1.3	2.8	μC	dI/dt=100A/μs Ⓢ
t <sub>ON</sub>	Forward Turn-On Time	Infinite turn-on time is negligible (turn-on is dominated by L <sub>S</sub> -L <sub>D</sub> )				

### Notes:

- Ⓝ Repetitive rating; pulse width limited by max. junction temperature (See Figure 11)
- Ⓞ I<sub>DSS</sub>=28A, dI/dt≤170A/μs, V<sub>GS</sub>=V<sub>DS</sub>, T<sub>J</sub>≤175°C
- Ⓟ V<sub>DS</sub>=25V, starting T<sub>J</sub>=25°C, L=440μH, R<sub>θ</sub>=25Ω, I<sub>D</sub>=28A (See Figure 12)
- Ⓠ Pulse width ≤ 300 μs, duty cycle ≤ 2%.

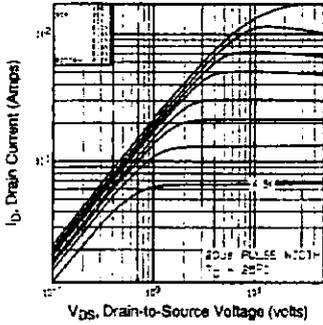


Fig 1. Typical Output Characteristics,  $T_c=25^\circ\text{C}$

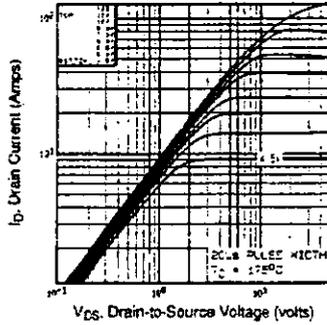


Fig 2. Typical Output Characteristics,  $T_c=175^\circ\text{C}$

DATA SHEETS

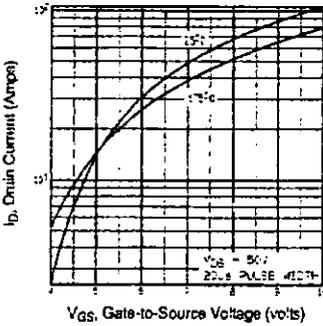


Fig 3. Typical Transfer Characteristics

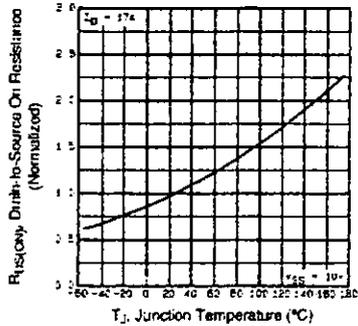
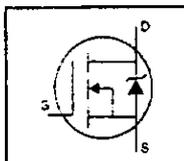


Fig 4. Normalized On-Resistance Vs. Temperature

HEXFET® Power MOSFET

- Dynamic dv/dt Rating
- Repetitive Avalanche Rated
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements



$$V_{DSS} = 500V$$

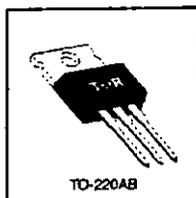
$$R_{DS(on)} = 0.85\Omega$$

$$I_D = 8.0A$$

**Description**

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-220 package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 watts. The low thermal resistance and low package cost of the TO-220 contribute to its wide acceptance throughout the industry.



DATA SHEET

**Absolute Maximum Ratings**

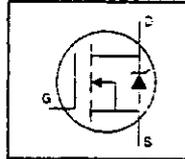
Parameter	Max.	Units
$I_D$ @ $T_C = 25^\circ C$	Continuous Drain Current, $V_{GS} = 10V$	8.0
$I_C$ @ $T_C = 100^\circ C$	Continuous Drain Current, $V_{GS} = 10V$	5.1
$I_{DM}$	Pulsed Drain Current	32
$P_D$ @ $T_C = 25^\circ C$	Power Dissipation	125
	Linear Derating Factor	1.0
$V_{GS}$	Gate-to-Source Voltage	±20
$E_{AS}$	Single Pulse Avalanche Energy	510
$I_{AP}$	Avalanche Current	8.0
$E_{AR}$	Repetitive Avalanche Energy	13
$dv/dt$	Peak Diode Recovery dv/dt	3.5
$T_J$	Operating Junction and Storage Temperature Range	-55 to +150
	Soldering Temperature, for 10 seconds	300 (1.6mm from case)
	Mounting Torque, 6-32 x M3 screw	10 lbf-in (1.1 Nm)

**Thermal Resistance**

Parameter	Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	—	1.0	$^\circ C/W$
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	—	0.50	—	$^\circ C/W$
$R_{\theta JA}$	Junction-to-Ambient	—	—	62	$^\circ C/W$

**HEXFET® Power MOSFET**

- Dynamic  $dv/dt$  Rating
- Repetitive Avalanche Rated
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements



$$V_{DSS} = 800V$$

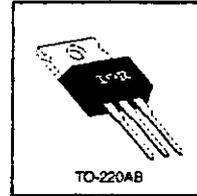
$$R_{DS(on)} = 6.5\Omega$$

$$I_D = 1.8A$$

**Description**

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-220 package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 watts. The low thermal resistance and low package cost of the TO-220 contribute to its wide acceptance throughout the industry.



DATA SHEETS

**Absolute Maximum Ratings**

Parameter	Max.	Units
$I_D @ T_C = 25^\circ C$ Continuous Drain Current, $V_{GS} @ 10V$	1.8	A
$I_D @ T_C = 100^\circ C$ Continuous Drain Current, $V_{GS} @ 10V$	1.2	
$I_{DM}$ Pulsed Drain Current $\Phi$	7.2	
$P_D @ T_C = 25^\circ C$ Power Dissipation	54	W
Linear Derating Factor	0.43	W/°C
$V_{GS}$ Gate-to-Source Voltage	$\pm 20$	V
$E_{AS}$ Single Pulse Avalanche Energy $\Phi$	180	mJ
$I_{AS}$ Avalanche Current $\Phi$	1.8	A
$E_{RS}$ Repetitive Avalanche Energy $\Phi$	5.4	mJ
$dv/dt$ Peak Diode Recovery $dv/dt$ $\Phi$	2.0	V/ns
$T_J$ Operating Junction and Storage Temperature Range	$-55$ to $+150$	°C
Soldering Temperature, for 10 seconds (300, 1.5mm from case)		
Mounting Torque, 6-32 or M3 screw		10 #ft-in (1.1 N-m)

**Thermal Resistance**

Parameter	Mn.	Typ.	Max.	Units
$R_{\theta JC}$ Junction-to-Case	—	—	2.3	°C/W
$R_{\theta CS}$ Case-to-Shik. Flat, Greased Surface	—	0.50	—	
$R_{\theta JA}$ Junction-to-Ambient	—	—	62	

## Apéndice D

### Referencias bibliográficas

- [1] Pressman, A.I. *"Switching power supply design"*. McGraw-Hill, 1991.
- [2] Hart W.. *"Introduction to Power Electronics"*. Prentice Hall, 1990.
- [3] Mohan N., Undeland T.M., Robbins W.P. *"Power Electronics: Converters, Applications and Design"*. John Wiley & Sons, 1989.
- [4] Rashid M.H. *"Electronica de Potencia: Circuitos, Dispositivos y Aplicaciones"*. Segunda edición. Prentice Hall, 1993.
- [5] Grainger J.J. & Stevenson Jr. W.D. *"Análisis de sistemas de potencia"*. McGraw-Hill, 1994.
- [6] Cuk S., Middlebrook R.D. *"Basics of switch-mode power conversion: topologies, Magnetics and Control" (paper 17)*.
- [7] Cuk S., Middlebrook R.D. *"A new optimum topology switching D.C.-D.C. converter" (paper 18)*.
- [8] Cuk S., Middlebrook R.D. *"A new zero-ripple switching D.C.-D.C. converter and Integrated Magnetics" (paper 28)*.
- [9] Ferrite Materials Selection Guide. *Magnetics* a Division of Spang and Company, 1999.
- [10] Power Transformer and Inductor design. *Magnetics* a Division of Spang and Company, 1999.
- [11] D. Venable. *"The K factor: A new mathematical tool for stability analysis and synthesis"*. Proceedings Powercon 10, 1983.