



309617
ESTADÍSTICA
UNIVERSIDAD LA SALLE
ESCUELA DE INGENIERIA
INCORPORADA A LA U.N.A.M.
1994

**"DISEÑO DE UN SISTEMA DE MULTICANALIZACION POR
DIVISION DE TIEMPO CON PROPOSITOS DIDACTICOS"**

**TESIS PROFESIONAL
QUE PARA OBTENER EL TITULO DE**

INGENIERO MECANICO ELECTRICISTA

PRESENTA

JESUS GARCIA PARADA

ASESOR: ING. MARIO ALFREDO IBARRA PEREYRA

México D.F.

1994.

**TESIS CON
FALLA DE ORIGEN**



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.



LA SALLE

Al Pasante Señor: **Jesús García Parada**

En atención a su solicitud relativa, me es grato transcribir a Ud. a continuación, el tema que aprobado por esta Dirección, propuso como Asesor de Tesis el Ing. Mario Alfredo Ibarra Pereyra, para que lo desarrolle como tesis en su Examen Profesional de Ingeniero Mecánico Electricista con área principal en Ingeniería Electrónica.

"DISEÑO DE UN SISTEMA DE MULTICANALIZACION POR DIVISION DE TIEMPO CON PROPOSITOS DIDACTICOS"

Con el siguiente índice:

	INTRODUCCION
CAPITULO I	ANTECEDENTES
CAPITULO II	CONCEPTOS EN LA COMUNICACION DE DATOS
CAPITULO III	DISEÑO DEL SISTEMA DE MULTICANALIZACION
CAPITULO IV	DESARROLLO DEL SISTEMA PCM
CAPITULO V	CONSTRUCCION DEL SISTEMA
	CONCLUSIONES
	BIBLIOGRAFIA

Puego a Ud., tomar debida nota de que en cumplimiento de lo especificado en la ley de Profesiones, deberá prestar Servicio Social como requisito indispensable para sustentar Examen Profesional, así como de la disposición de la Dirección General de Servicios Escolares, en el sentido de que se imprima un lugar visible de los ejemplares de la tesis, el título del trabajo realizado.

A T E N T A M E N T E
"INDIVISA MANENT"
ESCUELA DE INGENIERIA

México, D.F., a 8 de Noviembre de 1994

ING. MARIO ALFREDO IBARRA PEREYRA
ASESOR DE TESIS

ING. EDMUNDO BARRERA MONSIVAIS
D I R E C T O R

UNIVERSIDAD LA SALLE

BENJAMIN FRANKLIN 47, TEL. 516-99-60 MEXICO 06140 D.F.

A DIOS

A mis Padres

María Esther Parada de García
Jesús García García

A mis Hermanas

María Esther García Parada
Claudia García Parada

A mis Padrinos

Cristina Casas de Martínez
Valentín Martínez Jiménez

A mis Amigos

Daniel Marín Cano
José Miguel Aguilar Garagorri
Alfredo Belmont Acero
Alfredo Nava Garduño
Guadalupe Meza de Nava
Gabriel Villegas Rodríguez
Edgar Maldonado Maldonado
Beatriz Soriano de Pozos
Gustavo Pozos Pineda
Angélica Pérez del Valle Espino

Compañeros y profesores

por su confianza y apoyo en todo momento

A la Universidad La Salle
por su loable labor en la Formación Universitaria

Mi agradecimiento especial a:

**Ing. Mario A. Ibarra Pereyra
Lic. Jenni Gil**

por su ayuda desinteresada en la elaboración del presente trabajo.

INDICE

INTRODUCCION	i
CAPITULO I.-	
ANTECEDENTES	1
CAPITULO II.-	
CONCEPTOS EN LA COMUNICACION DE DATOS	9
TRANSMISION DIGITAL	9
TIPOS DE SEÑALES	10
ANALOGICO A DIGITAL	12
DIGITAL A ANALOGICO	14
MUESTREANDO UNA ONDA ANALOGICA	14
TECNICAS DE MODULACION	15
MODULACION DE AMPLITUD DE PULSOS	19
MODULACION DE CODIGOS DE PULSO	19
CUANTIFICACION	20
CODIFICACION	22
CODIGO NRZ	22
CODIGO RZ	23
MULTIPLEXAJE DE SEÑALES	26

CAPITULO III.-	
DISEÑO DEL SISTEMA DE MULTICANALIZACION	30
PLANTEAMIENTO DEL PROBLEMA	30
SOLUCIONES	31
DIAGRAMA GENERAL	32
CAPITULO IV.-	
DESARROLLO DEL SISTEMA PCM	36
1. TRANSMISOR	36
2. RECEPTOR	45
DISEÑO DEL SISTEMA DE ALIMENTACION	55
TARJETA DE PRUEBAS	59
CAPITULO V.-	
CONSTRUCCION DEL SISTEMA	61
CONCLUSIONES	74
BIBLIOGRAFIA	75

INTRODUCCION

La existencia de cualquier ser vivo consiste en constantes esfuerzos por satisfacer sus necesidades. Los seres microscópicos y los unicelulares sólo tienen dos: alimentarse y reproducirse, pero entre más complejo es el organismo, más diversos son sus problemas y mayores sus esfuerzos para resolverlos; y ya sabemos a donde va a parar este razonamiento: el ser humano no sólo requiere alimentarse, reproducirse y defenderse sino también intenta satisfacer necesidades que él mismo se ha inventado.

Lo anterior desemboca en esbozar la metodología que se puede usar para resolver los mencionados problemas. Pensemos en que el problema es de tal naturaleza que se puede poner por escrito en un papel. Lo primero que se puede hacer para resolverlo es trabajar de atrás para adelante; esto es, imaginar una solución y ver qué pasa si la aplicamos al problema. Si la solución propuesta no encaja entonces buscamos otra y otra, hasta que la encontramos.

Otra forma de resolver el problema es analizarlo para desglozarlo en otros más simples, cuya solución evidentemente se encuentre a nuestro alcance.

Una vez que aparentemente hemos encontrado la solución en el papel, procedemos a simular su construcción, extrapolando las posibles consecuencias de su aplicación. Si no encontramos desventajas, entonces procedemos a realizar físicamente la solución al problema.

Una de las necesidades que se reconocen es la de la comunicación en diversos grados de complejidad. De esta forma, el ser humano es el ser vivo que tiene más necesidad de comunicarse y el que tiene más problemas para lograrlo, dada la inmensa variedad de mensajes y la gran cantidad de receptores a los que se desea entregar la información.

Para resolver el gran problema de la comunicación, el ser humano se ha tardado ya varios miles de años, ya que el problema crece y se diversifica con el paso del tiempo y en vez de irse aproximando a la solución definitiva, tiene que hacer cada vez mayores esfuerzos para desarrollar técnicas nuevas que satisfagan las crecientes necesidades.

Hay detalles que complican mucho el problema de la comunicación: los mensajes deben llegar íntegros, lo más pronto posible, con el mínimo costo, deben llegar sólo a un receptor o deben difundirse, deben recorrer cortas o largas distancias, etc.

Acorde con la metodología establecida párrafos atrás, se ha fraccionado el gran problema en problemas menores; así, se han desarrollado las comunicaciones analógicas y las digitales y dentro de estas últimas, se han implementado procedimientos para digitalizar textos, sonidos e imágenes. Así mismo, se cuenta con procedimientos para enviar varios mensajes digitales

simultáneamente por la misma vía sin que se revuelvan (ésto también se hace con señales analógicas).

Esta tesis trata de uno de los problemas que se han buscado resolver para que se pueda realizar la comunicación; esto consiste en el procedimiento de juntar varios mensajes digitales en una sola línea y separarlos en el otro extremo sin que los bits se revuelvan, técnica conocida como el multiplexaje por división de tiempo.

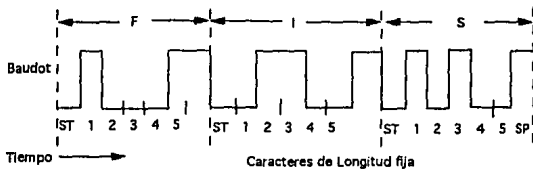
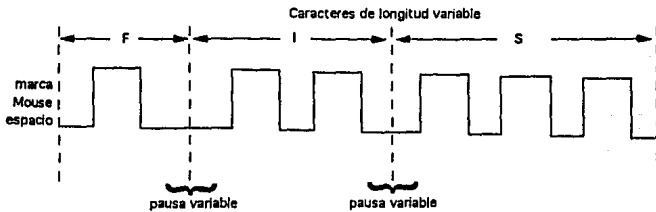
El proceso de multiplexaje por división de tiempo se inicia cuando diversos usuarios entregan sus señales (analógicas o textos) al equipo que las digitaliza y acomoda los bits en un orden adecuado para la transmisión, intercalando bits de identificación para saber a quién corresponde cada paquete de datos.

Por eso la exposición de este trabajo consiste en llevar a cabo el diseño y la construcción de un sistema de multiplexaje por división de tiempo para cuatro señales con propósitos académicos. De la siguiente forma: El primer capítulo enumera los avances a través de la historia para satisfacer las necesidades de comunicación. El segundo es una exposición de los conceptos de los principales procesos que se emplean en un sistema de comunicación. El tercero muestra el bosquejo del sistema a realizar. El cuarto y quinto capítulo describen el procedimiento de diseño y construcción del sistema. Finalmente se hace una evaluación del trabajo en las conclusiones de esta tesis.

I. ANTECEDENTES

La necesidad de la comunicación a distancia es tan antigua como la humanidad. En la antigüedad se usaban tambores y humo para transmitir información entre localidades. A medida que pasó el tiempo se crearon otras técnicas, tales como los semáforos. La era de la comunicación electrónica se inició en 1834 con el invento del telégrafo y su código asociado que se debe a Samuel Morse. El código Morse utiliza un número variable de elementos (puntos y rayas) con el objeto de definir cada carácter.

El invento del telégrafo adelantó la posibilidad de comunicación humana, a pesar de tener muchas limitaciones; uno de sus principales defectos fue la incapacidad de automatizar la transmisión. Debido a la incapacidad técnica de sincronizar unidades de envío y recepción automáticas y a la incapacidad propia del código Morse de apoyar la automatización, el uso de la telegrafía estuvo limitado a claves manuales hasta los primeros años de siglo XX. En el año de 1874 Emil Baudot en Francia ideó un código en el cual el número de elementos (bits) en una señal era el mismo para cada carácter y la duración (sincronización) de cada elemento era constante (ver figura 1). Ese código fue llamado de longitud constante.



Abreviaturas:
 ST = Start bit = bit de comienzo
 SP = Stop bit = bit de fin

Figura 1. COMPARACION DE LOS CODIGOS MORSE Y BAUDOT

Los trabajos sobre el problema de la sincronización comenzaron en 1869 con el desarrollo de la máquina de escribir de teclado (teleimpresora) en Europa. Este equipo operaba asincrónicamente; es decir, cada carácter tenía sus propios comandos star/stop, al comienzo y al final de su conjunto de bits de código.

En 1910, un americano llamado Howard Krum introdujo mejoras en este incipiente concepto de sincronización y lo aplicó al código de longitud constante de Baudot. Este desarrollo, llamado sincronización star/stop, condujo a la rápida difusión del uso de equipos automáticos de telegrafía.

En 1928 las teleimpresoras habían sido completamente mecanizadas: incorporaban un lector y un perforador de cinta de papel accionado por teclado; transmitían ya fuera directamente por medio del teclado o por medio de la cinta y el producto final era cinta perforada o bien, copia impresa.

Esta clase de equipo teleimpresor mecánico originalmente empleaba el código de 5 bits de Baudot y operaba a velocidades de 45 a 75 bits por segundo. Más tarde se introdujeron versiones del código ASCII de 8 bits que operaban a 110 bps. Pero, incluso hasta 1970 se instalaron en todo el mundo mayor cantidad de dispositivos que utilizaban el código de Baudot de 100 años de antigüedad, que dispositivos que empleaban cualquier otro código.

El primer equipo teleimpresor operaba sin ningún protocolo identificable: se alineaba el mensaje de cinta o se centraba el mensaje por medio del teclado (suponiendo que la máquina receptora en el otro extremo de la línea estuviera lista). Tan pronto como la máquina local

comenzaba a transmitir, la máquina receptora copiaba la transmisión. (Tal sistema se llama "no controlado" o de "rueda libre"). A medida que las comunicaciones se volvieron más sofisticadas, en el comienzo de los años 50 se introdujeron dispositivos electromecánicos centrales para realizar tareas como invitación (notificando en secuencia a cada estación del mismo circuito para transmitir su tráfico) y selección (notificando a una determinada estación que debe recibir un mensaje). Para adaptarse al control adicional requerido para estas funciones, se equipó a las teleimpresoras con dispositivos que decodificaban secuencias de caracteres. Esto permitió a la teleimpresora enviar, recibir, reacondicionar o realizar alguna otra función básica. Dado que la mayoría de estas teleimpresoras operaban con el código Baudot, que no permite realizar funciones de control (excepto "alimentación de línea" y "retorno del carro"), se usaban series de diferentes caracteres alfabéticos llamadas "secuencias de control" para comandos de control específico. Este fue el origen de los protocolos de comunicación de datos.

Paralelamente al desarrollo del telégrafo tuvo lugar el desarrollo del teléfono. El uso comercial del teléfono se inició por el año de 1877. Este sistema tenía un tablero manual. Permitía la comunicación de la voz y el telégrafo (ya que en un principio la telefonía empleó la base de cableado del telégrafo) a través de la misma línea, valiéndose de comunicación alternada (donde la conmutación era manual). Alrededor de 1908, los sistemas de discado se habían difundido por casi la totalidad de EE.UU. Así, alrededor de 1920 se habían establecido los principios básicos de telecomunicaciones, conmutación de mensajes y control de línea. Los sistemas se construyeron para comunicación de la voz y transmisión (ST/SP) de caracteres de datos. Luego de la

Segunda Guerra Mundial comenzó el desarrollo comercial de la computadora. Como estas primeras máquinas eran orientadas a lotes, no existía la necesidad de interconectarse con el sistema de comunicación que abarcaba toda la nación. Sin embargo, más adelante la industria tomó conciencia de la conveniencia de que máquinas y gente hablaran entre sí. Dado que el único sistema de comunicación disponible era el telefónico, naturalmente, las computadoras en evolución, habrían de desarrollarse siguiendo vías que les permitieran usar este servicio.

Entre tanto, el crecimiento del uso de la comunicación fue simultáneo al crecimiento de la tecnología de las computadoras y en parte, favorecido por él. Las redes de conmutación de mensajes, reservación y transmisiones financieras de los años 50 y 60 usaban computadoras centralizadas comparativamente sofisticadas para controlar grandes poblaciones de dispositivos y terminales primitivas. A medida que esas redes crecían en lo que se refiere a volúmenes de tráfico y poblaciones de terminales, el aspecto "no controlado" de la operación de las terminales se volvió inaceptable. Luego de muchos estudios, los arquitectos del sistema finalmente determinaron que las terminales destinadas a la operación en redes basadas en computadoras debían permitir un grado de control más depurado que el alcanzado por los primeros métodos basados en la electromecánica.

En los años 60 las aplicaciones de comunicación de datos se expandieron más allá del intercambio rutinario de tráfico de mensajes. Los patrones de tráfico, la extensión de los mensajes, los requerimientos de tiempo de respuesta y los parámetros relacionados con estas nuevas aplicaciones, fueron significativamente diferentes

de las primeras aplicaciones. Esto condujo a la necesidad de nuevas técnicas de transmisión. Con la tecnología disponible se lograron velocidades más altas, más terminales en un circuito dado, mejor control de errores y otras mejoras.

Estos adelantos tecnológicos, y los cambios en la aplicación requirieron modificaciones en los protocolos que se usaban. Mientras que, operaciones de baja velocidad (por debajo de 300 bps) podían ser eficientemente manipuladas por un protocolo simple, como por ejemplo el Teletipo ASCII, el siguiente paso hacia una velocidad más alta (a 1200 bps; asincrónica) requirió la introducción de control de interrogación/selección, detección de errores más efectiva, etc. Como resultado, los años 60 vieron a los procedimientos de datos asincrónicos reemplazar los antiguos protocolos de teleimpresoras mecánicas.

En cambio, a fines de los 60, las operaciones sincrónicas comenzaron a suplantar los métodos asincrónicos. Las técnicas de transmisión sincrónicas fueron en gran parte el resultado de las presiones provenientes de la creciente popularidad de las comunicaciones como algo anexo a la computación de uso general. Para explotar las mayores velocidades disponibles y para implementar los grados de control más sofisticados requeridos; los diseñadores desarrollaron nuevos protocolos. El más conocido fue un protocolo desarrollado por la IBM y llamado Comunicaciones Sincrónicas Binarias (Binary Synchronous Communication -BSC). Diferentes versiones de BSC fueron ampliamente usadas por la IBM y finalmente adoptadas por casi todos los fabricantes de computadoras. Así, BSC se transformó en el estándar, de hecho para las comunicaciones sincrónicas. Sin embargo, este estándar era laxo. Las implementaciones específicas

BSC variaban de una clase de dispositivo a otro y de un fabricante a otro. El resultado final fue un número de versiones de BSC ahora bastante incompatibles. La mayoría de éstas implementaciones estaba basada en el EBCDIC derivado del Sistema/360 de la IBM y así se inhibió un mayor uso del ASCII como código de comunicación estándar. Se colocó BSC en terminales de despliegue, terminales generales y terminales especializadas usadas en minoristas, finanzas y manufactura.

Con todo y los avances en las técnicas de transmisión el sistema de comunicación que más se sigue empleando es el telefónico, y debido a la demanda actual en estos servicios de comunicación (que implica un aumento en el número de llamadas) se presentan dos alternativas para la solución de este problema:

- 1) Aumentar el número de cables telefónicos, ó
- 2) Hacer que por el mismo cable se realicen varias llamadas simultáneas.

Esta última opción es una técnica que ha sido comercializada con el nombre de Multiplexaje por división de tiempo o "Pulse Code Modulation".

La tesis que se está proponiendo pretende desarrollar un equipo que realice el proceso antes mencionado con propósitos académicos; esto implica que

el dispositivo que se intenta elaborar no tendrá muchos de los elementos existentes en los aparatos comerciales, puesto que debido a su enfoque didáctico sólo pretende mostrar los principios fundamentales en que se basa el multiplexaje.

II. CONCEPTOS EN LA COMUNICACION DE DATOS

TRANSMISION DIGITAL

Se han hecho muchos avances en la electrónica de estado sólido y en los circuitos integrados que manejan señales digitales, así la alta densidad funcional de los circuitos integrados con la extendida capacidad del manejo de señal puede ponerse en un espacio pequeño, a bajo costo, operando con poca potencia y con un largo plazo de vida. Es por esto, que los diseños del sistema telefónico están cambiando a una red digital. Los nuevos sistemas convierten voz e información de señalización a señales digitales para transmisión. Cuando voz y señalización son transmitidas en forma digital se le conoce como transmisión digital.

En lugar de que la señal de voz sea procesada como una señal analógica, es convertida en una señal digital y manejada con circuitos digitales a través del proceso de transmisión. Cuando llega a la oficina central que sirve al teléfono marcado, es convertida de nuevo en una señal analógica que reproduce la transmisión original de voz. En un futuro, la señal digital viajará todo el camino de transmisión hasta el teléfono receptor.

Debemos examinar en primer lugar los tipos de señal y las diferentes técnicas de modulación usadas para adecuar las propiedades de la señal con las características del canal de transmisión.

TIPOS DE SEÑALES

Un diagrama a bloques de un sistema básico de comunicación se muestra en la figura 2. El propósito del sistema es transferir un mensaje desde un punto de origen llamado fuente o "usuario origen" a otro punto llamado "el usuario destino". Asumimos que el mensaje obtenido de la fuente es representado por algún tipo de variación de forma de onda eléctrica. La forma de onda del mensaje puede ser de un tipo continuo como el de la voz o el de las señales de TV, o puede consistir de símbolos de información discreta tales como los números de un impresión de un computadora o las letras del alfabeto generado por un máquina teletipo. Aunque las señales discretas pueden tener varios niveles diferentes , nos concentraremos en formas de ondas binarias, como se muestra en la figura 3. Una forma de onda binaria es representada por una secuencia de dos tipos de pulsos de forma conocida, que ocurre en intervalos espaciados regularmente $1/R$ segundos, donde R es la velocidad de señalización. La información contenida en la señal está dada por la secuencia particular de la presencia (un uno) y la ausencia (un cero) de estos pulsos, que son comúnmente conocidos como bits. El intervalo de tiempo T en el cual un bit ocurre es llamado el período del bit.

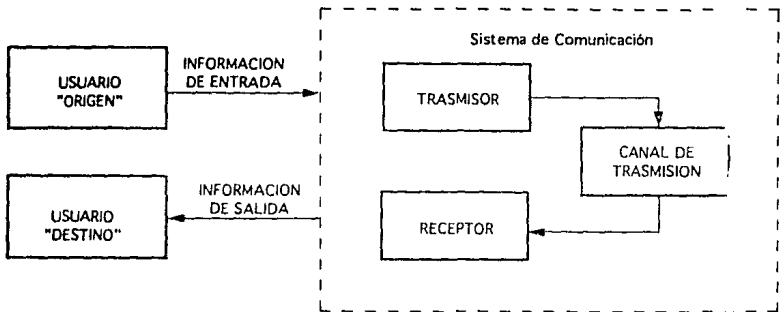


Figura 2. DIAGRAMA DE BLOQUE DE UN SISTEMA DE COMUNICACION

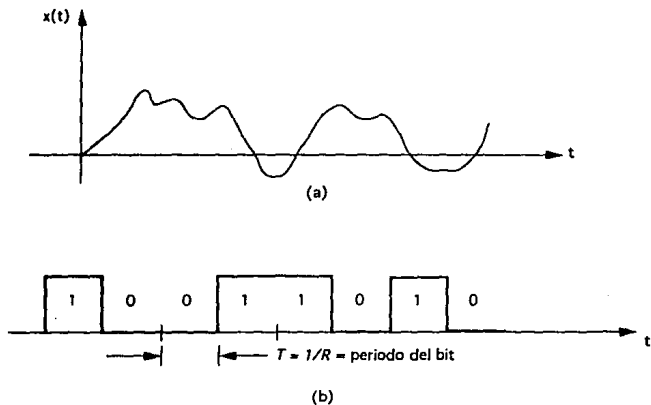


Figura 3. DOS TIPOS FUNDAMENTALES DE SEÑALES:

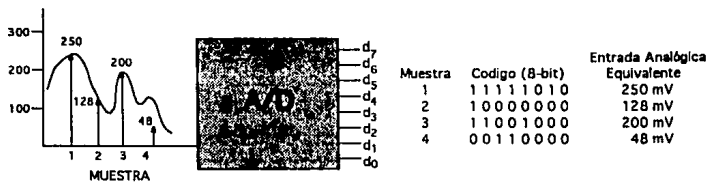
- a) ONDA ANALOGICA REPRESENTADA POR SEÑALES CONTINUAS
- a) ONDA DIGITAL REPRESENTADA POR SIMBOLOS DE INFORMACION DISCRETA

El mensaje obtenido de la fuente mostrado en la figura 2 es la señal de entrada de un transmisor. La función de un transmisor es la de acoplar el mensaje a un canal de transmisión de tal forma que la señal se ajuste a las propiedades de transferencia del canal. El canal es el medio que hay entre el transmisor y el receptor. Esto puede ser ya sea por una línea de transmisión guiada como un alambre o por una línea no guiada atmosférica o un canal espacial. Sin importar el medio que se use, conforme la señal viaja por el canal se estará atenuando y distorsionando al aumentar la distancia. La función del receptor será la de extraer del canal la débil y distorsionada señal, amplificarla y restaurarla tan parecida como sea posible a su forma original antes de hacerla llegar a su destino.

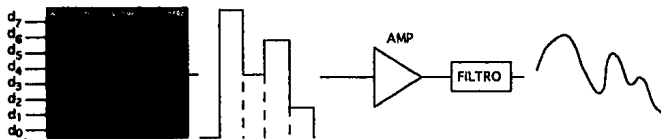
Debido a que los primeros sistemas telefónicos fueron completamente analógicos y el ser humano reconoce sólo señales analógicas existe una necesidad de convertir señales analógicas en señales digitales para poder ser transmitidas mediante técnicas digitales. Cuando la señal llega a su destino debe ser reconvertida en su forma analógica. Brevemente los dos conceptos de conversión son: Analógico a digital y Digital a analógico.

ANALOGICO A DIGITAL

La figura 4a muestra el principio básico de un convertidor analógico a digital (A/D). La entrada es una señal analógica continuamente variando como la de un transmisor telefónico. En tiempos predeterminados, la señal analógica de entrada es muestreada y el valor de voltaje es convertido en un código digital equivalente.



a) ANALOGICO A DIGITAL



b) DIGITAL A ANALOGICO

Figura 4. CONVERSIONES DE SIGNOS

En este ejemplo, un código de 8 bits es usado . El código sale del convertidor en forma paralela cada vez que la señal de entrada es muestreada y su valor representa el valor del voltaje muestreado. Los códigos paralelos son convertidos en forma serie para la transmisión. Después de llegar a su destino, son reconvertidos a forma paralela para alimentar un convertidor digital a analógico (D/A).

DIGITAL A ANALOGICO

Con el código paralelo de 8 bits de entrada, el convertidor D/A produce un nivel de voltaje para cada código como se ilustra en la figura 4b. Este nivel de voltaje permanece constante durante el período de muestreo, por lo tanto la forma de onda del voltaje de salida tiene niveles escalonados. Pasando esta salida de nivel escalonado a través de un amplificador y de un filtro se recobra la señal siendo casi una réplica de su forma original variando continuamente. Entre más muestras sean tomadas en un período por el convertidor A/D , más aproximada será la reproducción de la señal de salida del convertidor D/A.

MUESTREANDO UNA ONDA ANALOGICA

Si una persona habla por un micrófono y la señal eléctrica generada por la entrada de la onda de sonido es representada en un osciloscopio con la base de tiempo fijado lo suficientemente rápido, la forma de onda aparecerá como se muestra en la figura 5. Los tiempos de muestreo están sobrepuestos en la forma de onda. Es

aparente que la amplitud de la señal no cambia mucho en un intervalo tan corto de tiempo entre muestras. De esta manera, la muestra de una señal en cualquier instante es una representación casi exacta de la misma por un período corto. De hecho, se ha probado que si la señal es muestreada a una frecuencia que sea mayor que el doble de la componente de frecuencia más alta en la señal, las muestras tendrán toda la información contenida en la señal original. Este descubrimiento fundamental en la teoría del muestreo fue hecho por Harry Nyquist en 1933, y es propiamente conocido como el Teorema de Nyquist.

Está representado por la ecuación:

$$f_s \geq 2 BW$$

donde f_s es la frecuencia de muestreo, BW es el ancho de la banda de la señal de entrada.

En el caso de señales de voz telefónicas, el ancho de banda para el canal de voz se ha fijado en 4000 Hz. Usando el criterio de Nyquist la frecuencia de muestreo es:

$$f_s \geq 2 \times 4000$$

que da como resultado una frecuencia mínima de muestreo de 8000 muestras por segundo.

TECNICAS DE MODULACION

El proceso de adecuar las propiedades de la señal transmitida con las características del canal es

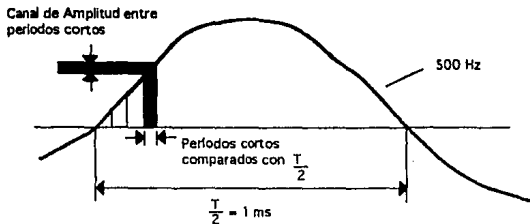


Figura 5. EJEMPLO DE UNA ONDA ANALOGICA

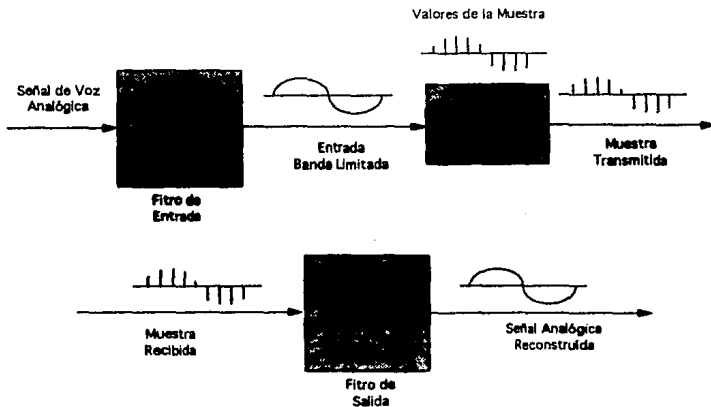


Figura 6. TRANSMISION DE PULSOS DE AMPLITUD MODULADA

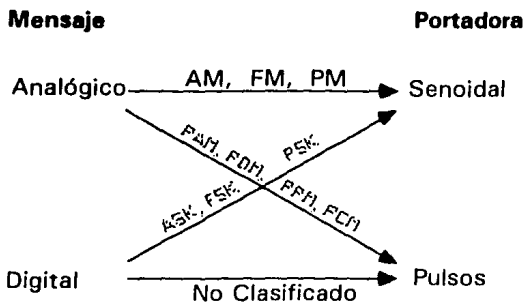
conocido como modulación. Modulación es la variación sistemática de los parámetros de onda portadora que puede ser transmitida eficientemente por el canal. Dependiendo del tipo de mensaje a ser enviado, estas variaciones pueden ser en la amplitud, en la fase, o en la frecuencia de la forma de onda de la portadora. Además de mejorar el acoplamiento de las propiedades de la señal y las características del canal, la modulación es usada para reducir el ruido y la interferencia, para transmitir simultáneamente varias señales independientes por un solo canal y/o para superar limitaciones del equipo.

Las dos técnicas fundamentales de modulación son: modulación analógica y modulación digital, cada una puede tener varias formas diferentes. En modulación analógica una portadora senoidal es transmitida, y un parámetro (como amplitud fase o frecuencia) es variado en función de la forma de onda del mensaje. La portadora en modulación digital es regularmente un tren de pulsos rectangulares, un parámetro (como altura o ancho del pulso) es cambiado de acuerdo al mensaje.

En el receptor la información debe ser extraída de la portadora modulada. El proceso de convertir una señal a su forma original es conocido como demodulación o detección. Para ondas moduladas en amplitud existen básicamente dos métodos comunes de demodulación . Una técnica llamada sincrónica o detección coherente, simplemente multiplica la señal de entrada al receptor por una señal que se genera a la misma frecuencia de la portadora. La señal multiplicada resultante es pasada por un filtro paso bajas para recobrar la señal original sin modular. El otro método es llamado detección de envoltura. Este consiste en pasar la portadora modulada a través de un dispositivo no lineal y entonces filtrar la

salida por un filtro paso bajas para obtener la señal transmitida.

Dependiendo del tipo de modulación usada y de las características del mensaje originadas en la fuente, las técnicas de modulación pueden ser esquematizadas como se ve en la siguiente figura.



Como la modulación de pulsos es un proceso discontinuo o discreto en el cual los pulsos ocurren únicamente en tiempo preciso, es justamente usado para mensajes que consisten de una secuencia de símbolos discretos o letras. Esto incluye el telégrafo, teletipo e impresiones de computadoras. Sin embargo, la modulación de pulsos puede ser también usada para transmitir datos analógicos. Para analizar esto, se emplea una técnica llamada modulación del código de pulsos (Pulse Code Modulation -PCM-). El mensaje analógico primero es muestreado a intervalos regulares y estas muestras se codifican en palabras binarias.

MODULACION DE AMPLITUD DE PULSOS

La señal producida por este muestreo consiste de pulsos a una frecuencia constante cuya amplitud es igual a la amplitud de la señal muestreada en el intervalo del muestreo; así, los pulsos son modulados en amplitud como se muestra en la figura 6 y el proceso es llamado "Pulse Amplitude Modulation" (PAM). Los pulsos muestreados pueden ser enviados por un canal y al ser pasados al final del canal a través de un filtro apropiado, se reproducirá la señal de entrada como se muestra. Sin embargo, existe un problema al emplear esta técnica. Como la información está contenida en la amplitud de los pulsos, ésta debe ser cuidadosamente mantenida. Cualquier distorsión o ruido introducido en el proceso de transmisión no puede ser eliminado en el receptor, por lo que el receptor no tiene la forma de saber si cualquier valor de una muestra en particular está alterado o no. Otro problema que se presenta utilizando esta forma de modulación es que los pulsos tienden a expandirse durante la transmisión e interfieren uno con el otro, haciendo más difícil la recuperación de la señal original. Debido a estos problemas, este tipo de modulación (PAM) no es usado normalmente para transmisiones en distancias mayores a unos metros.

MODULACION DE CODIGOS DE PULSO

Para evitar los problemas que se tienen con la técnica PAM, la información contenida en la amplitud de la señal muestreada es convertida a un número. Esto es conocido como cuantificación. El número entonces es

codificado en bits para su transmisión. Cada uno de los bits del código tienen fijos el mismo nivel uno y el mismo nivel cero. La información está contenida en los dígitos binarios del código, no en la amplitud; por lo tanto, la amplitud de los pulsos puede variar un poco sin afectar la información.

CUANTIFICACION

La forma en que un valor numérico es asignado a una muestra en particular, se puede observar en la figura 7. La cuantificación es un proceso inherente a la conversión A/D, en el cual el circuito recibe una señal analógica con un rango de voltaje (de $-V$ a $+V$), donde se presenta la limitante de que no se puede convertir a binario cualquier valor de voltaje. Por lo tanto este rango de voltaje es dividido en 2^n niveles y el valor de las muestras es recortado para que corresponda al nivel inmediato inferior, en esto consiste el proceso de cuantificación.

Este recorte crea un error que es la diferencia entre el nivel inmediato inferior y el valor de la muestra que se observa como X en la figura 7. Este error de cuantificación agrega ruido a la señal, llamado ruido de cuantificación, que es escuchado por teléfono como siseo. El ruido de cuantificación puede ser reducido haciendo los niveles de cuantificación más estrechos. Esto efectivamente provoca más valores numéricos que pueden ser asignados sobre el rango de amplitud, esto hace que la diferencia entre los números sea menor y se reduzca el error de cuantificación. Sin embargo, aumentando el número de intervalos se requieren más

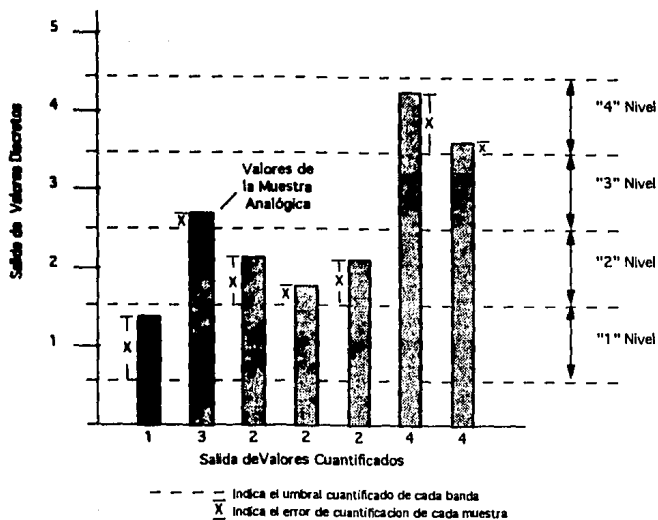


Figura 7. CUANTIFICACION

bits/muestra en el código binario; por lo tanto, se necesita una mayor velocidad de transmisión y un ancho de banda más amplio. El diseñador de un sistema de conversión A/D tiene un compromiso entre la minimización del ruido de cuantificación y la minimización del ancho de banda de la señal binaria.

CODIFICACION

Una vez que la amplitud de la muestra de una señal analógica ha sido cuantificada en un número, éste debe ser convertido a un juego de bits. El circuito que convierte o traduce la señal cuantificada es llamado un codificador. El circuito que recibe y ejecuta la operación inversa (traducir los bits en un número) es llamado decodificador. La combinación de ambos, que es necesario para un sistema completo de dos vías, es llamado CODEC (COdificador-DECodificador).

La señal binaria que entrega el codificador A/D conocida como NRZ debe transmitirse por un canal que la puede dañar haciendo que el receptor no reconozca los unos y los ceros. Para ayudar al receptor, la señal binaria se debe modificar estructuralmente convirtiéndola a otra forma tal como RZ unipolar, RZ polar o Bifásica.

CODIGO NRZ

Un número de diferentes códigos NRZ son extensamente usados. Sus anchos de banda son mínimos y sirven como referencia para los demás grupos de

códigos. El más simple código NRZ es el NRZ-level (o NRZ-L), como se muestra en la figura 8. Para un bloque de datos en serie y una señal on-off (o unipolar) se representa un 1 (uno) por un pulso de corriente que llena un período, mientras para un 0 (cero) ningún pulso es transmitido. Este código es sencillo de generar y de decodificar, pero no posee las características de un monitoreo de error inherente o capacidad de corrección y no tiene reloj propio.

Una cadena larga de unos y ceros NRZ no contiene información de reloj debido a que no hay transiciones de nivel. Así, a menos que los períodos de reloj en el sistema sean extremadamente estables, una cadena larga de N bits idénticos puede ser mal interpretada como N-1 o N+1 bits. Sin embargo, el uso de un reloj altamente estable incrementa el costo del sistema y requiere de un largo tiempo en el arranque del sistema para que se lleve a cabo la sincronización.

CODIGO RZ

Si existe un margen adecuado de ancho de banda, cada bit de dato puede ser codificado como dos bits de código de línea. Esto es la base de los códigos RZ. En estos códigos una transición en el nivel de la señal ocurre durante algunos o todos los períodos de bit para proveer información del reloj. Existe una variedad de tipos de códigos RZ, algunos de los cuales se muestran en la figura 9. Los datos de un código NRZ-L se muestran en la figura 9a. En el RZ unipolar un 1 es representado por la mitad del período de un pulso; esto puede ocurrir tanto en la primera o segunda mitad del período del bit. Un 0

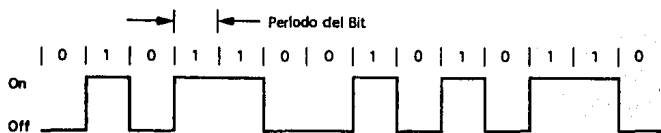


Figura 8. EJEMPLO DE UN PATRON DE DATOS NRZ-L

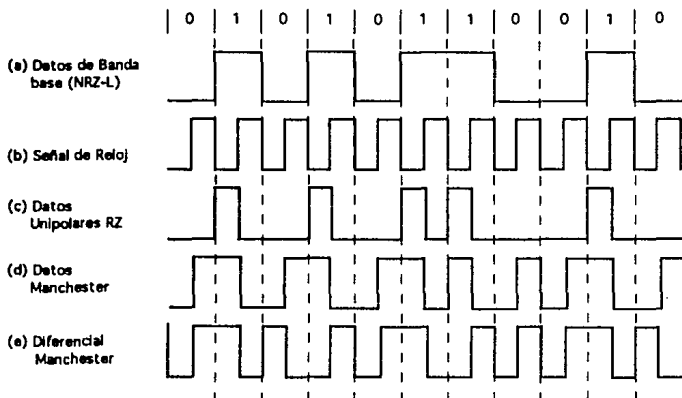


Figura 9. EJEMPLO DE FORMATOS DE DATOS RZ

(cero) es representado por ausencia de señal durante el período del bit.

Una desventaja del formato RZ unipolar es que las cadenas largas de bits 0 (cero) pueden causar pérdidas de la sincronización. Un formato de datos que no tiene esta limitante es el doble-nivel (biphase-level) o código Manchester que se muestra en la figura 9b. En este código una transición positiva (es decir, de estado bajo a estado alto) a la mitad del intervalo del bit significa un 0 (cero) lógico, mientras que una transición negativa (es decir, de estado alto a estado bajo) indica un 1 (uno). El aspecto del código Manchester es tal que cuando un 1 y un 0 están juntos, aparecen como un pulso de doble ancho. Si un 1 o un 0 se repiten, pulsos de ancho normal ocurren a la velocidad del reloj. El código Manchester es sencillo de generar y de decodificar. Como es un tipo de código RZ, requiere dos veces del ancho de banda de un código NRZ. En suma, no posee detección de error inherente o capacidad de corrección.

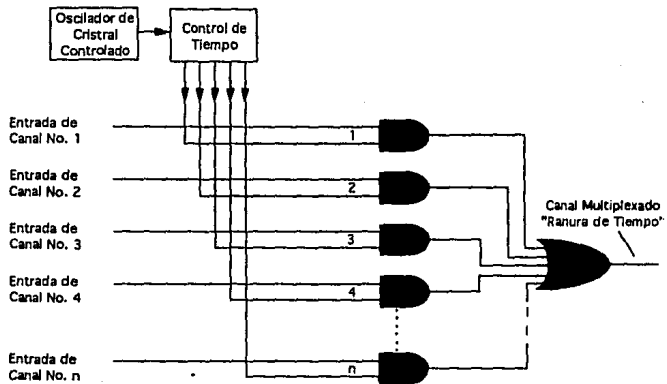
El esquema del código Manchester diferencial se muestra en la figura 9e. En este código, cuando un 1 es comparado con el período del reloj, una transición ocurrirá en el centro del bit únicamente. Si un 0 es comparado con el período del reloj, la transición ocurrirá tanto al principio como en el centro del bit. La ventaja de este código es que provee información del reloj en la cadena de datos, y el monitoreo de error en forma directa.

MULTIPLEXAJE DE SEÑALES

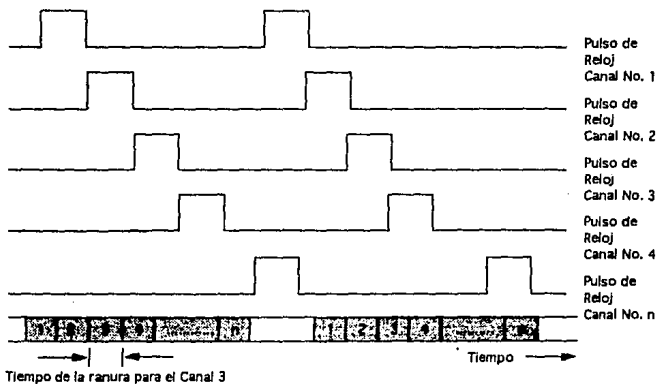
El origen del multiplexaje viene de aplicaciones con un gran número de fuentes de información que se localizan en un punto en común y que es deseado transmitir estas señales simultáneamente sobre un único canal de comunicación. Los dos esquemas de multiplexaje básicos son: el Multiplexaje por División de Frecuencia (FDM) y el Multiplexaje por División de Tiempo (TDM). En FDM el espectro de frecuencia es dividido en canales, en el cual cada usuario posee exclusivamente una banda particular de frecuencia. En TDM los usuarios toman turnos para emplear el canal entero. En comunicaciones se maneja un tercer parámetro que es el espacio; por lo que es posible tener un multiplexaje por división de espacio, en el cual los mensajes se transmiten a la misma frecuencia y al mismo tiempo por diferentes rutas.

Una vez que la señal de voz ha sido muestreada, cuantificada y codificada en forma digital, debe ser transmitida a su destino. La economía de la transmisión en la red pública telefónica determina que muchos canales de información individuales sean multiplexados sobre un solo canal de transmisión con un gran ancho de banda. Generalmente no es económico enviar únicamente una señal de voz codificada a 64,000 bits por segundo sobre un canal de transmisión. El método de multiplexaje recomendado para transmitir bits sobre un solo canal separados en el tiempo es el TDM.

La figura 10, muestra los principios básicos del TDM. En la figura 10a se observa, una serie de compuertas AND; cada una de ellas recibe un mensaje binario y un pulso de control de modo que el bloque de



(a) Circuito



(b) Diagrama de Tiempo

Figura 10. PRINCIPIOS BASICOS DE DIVISION DE TIEMPOS MULTIPLEXADOS

control de tiempo permite que los mensajes vayan pasando por turnos a la compuerta OR y de ahí a la salida del sistema.

El pulso de reloj para cada canal es producido en secuencia como se aprecia en la figura 10b, produciendo ranuras de tiempo en secuencia. Cuando el pulso de reloj número 1 está presente, una ranura de tiempo es creada y el código digital del canal 1 es transmitido, en seguida le toca el turno a la ranura de tiempo para el canal 2, creada por el pulso de reloj número 2. El canal 3 sigue después del canal 2, el canal 4 del canal 3 y así sucesivamente hasta el número máximo de canales multiplexados. El ciclo entonces se repite.

Para multiplexar señales digitales por división de tiempo, se deben tener los siguientes puntos en mente:

1. Se debe definir una unidad de tiempo llamada frame (trama), dentro de la cual todas las señales a ser multiplexadas han tomado al menos un turno.
2. El frame (trama) es dividido en un número de ranuras de tiempo, donde cada señal tiene asignada una ranura de posición única.
3. Los bits de control deben ser agregados al frame para que el receptor sea capaz de identificar el comienzo y el final del frame.

Los frames pueden ser enviados tanto asíncrona como sincrónicamente. La transmisión asíncrona es generalmente usada para bajas velocidades de transmisión (hasta 1200 b.s) enviados a irregulares intervalos, como entre un operador de terminal y una computadora. Este

tipo de dato es enviado en forma de carácter, en un rango de 5 a 8 bits de largo dependiendo del tipo de terminal y código usado (cinco bits para código Baudot, siete con un bit de paridad para código ASCII, y ocho bits para EBCDIC).

Para velocidades más altas de transmisión, se necesita usar transmisión síncrona. Esta técnica no usa bits de START-STOP para armar caracteres y por lo tanto hace más eficiente el uso del canal de comunicación que en la transmisión asíncrona. La transmisión síncrona usualmente emplea una señal de reloj que sincroniza el transmisor con el receptor.

III. DISEÑO DEL SISTEMA DE MULTICANALIZACION

PLANTEAMIENTO DEL PROBLEMA

Muchos progresos se han ido produciendo en las comunicaciones a raíz de los avances en la electrónica digital, uno de ellos es la simplificación de equipos, tanto en la reducción de su tamaño físico, como el aumento de funciones más amigables para el usuario. En el ámbito de las comunicaciones telefónicas, uno de los grandes problemas actuales es la saturación de cableado y la insuficiencia de líneas telefónicas; por lo que se ha buscado la solución a este problema mediante la técnica de multiplexaje digital. Para explicar en forma práctica esta solución, el presente trabajo describe de una manera desglosada las diferentes etapas de un codificador tipo PCM (Pulse Code Modulation), también detalla el tipo de multiplexaje TDM (Time Division Multiplexing) para la transmisión digital, ambos procesos integrados en un transmisor y un receptor forman un sistema demostrativo con propósitos principalmente académicos, no necesariamente comerciales.

El objetivo fundamental que persigue este trabajo es ser usado con fines didácticos; por lo tanto sus funciones se realizan en forma sumamente simplificada,

comparadas con las técnicas sofisticadas, principalmente de venta, que emplean los equipos comerciales.

El aparato será capaz de multiplexar digitalmente 4 señales analógicas del rango de frecuencia de la voz; a su vez en el extremo receptor podrá separar y decodificar cada una de las señales.

La calidad de la señal recuperada en el extremo receptor puede ser menor que la obtenida en un sistema comercial, lo cual permite minimizar el número de muestras/seg. Es posible conectar el transmisor y el receptor mediante 3 hilos (Señal PCM, Tierra y el Reloj)

El sistema se implementa por módulos, cada uno de ellos ejecuta una función específica.

Las características de acabado y presentación del aparato quedan a criterio del diseñador.

SOLUCIONES

Se presentan dos opciones para desarrollar el transmisor:

- a) Las señales de los 4 canales se muestrean, se multiplexan y se digitalizan.
- b) Las señales de los 4 canales se muestrean, se digitalizan y se multiplexan.

Se escoge la opción b), debido a que desde el planteamiento del problema se optó por emplear señales ya digitalizadas.

En el receptor se demultiplexa la señal binaria PCM, se hace la conversión D/A de las 4 señales binarias y se reconstruyen las 4 señales analógicas.

DIAGRAMA GENERAL

En las figuras 11 y 12 se presenta la configuración del sistema de multiplexaje PCM escogido.

A fin de lograr una visualización en osciloscopio, no se usan señales (mensajes) aleatorias, las señales se generan a partir de un reloj principal; se emplean divisores de frecuencia que generan pulsos de 500 Hz, de los que se obtienen (pasando por filtros paso-banda) 4 ondas senoidales de diferente frecuencia: 1000 Hz, 1500 Hz, 2000 Hz y 2500 Hz.

Estas señales pasan por la etapa de muestreo, la cual requiere de un reloj que cumpla con el teorema de muestreo: ($F_{muest} \geq 2F_{max}$). En seguida, cada muestra es convertida a un número binario equivalente a su altura mediante un convertidor A/D, por cada señal en la etapa de conversión.

El siguiente paso es el multiplexaje de las señales digitales, que se logra mediante la combinación de compuertas lógicas. A cada palabra de código se le agregan 2 bits de asignación, que se emplean para separar cada señal en el receptor.

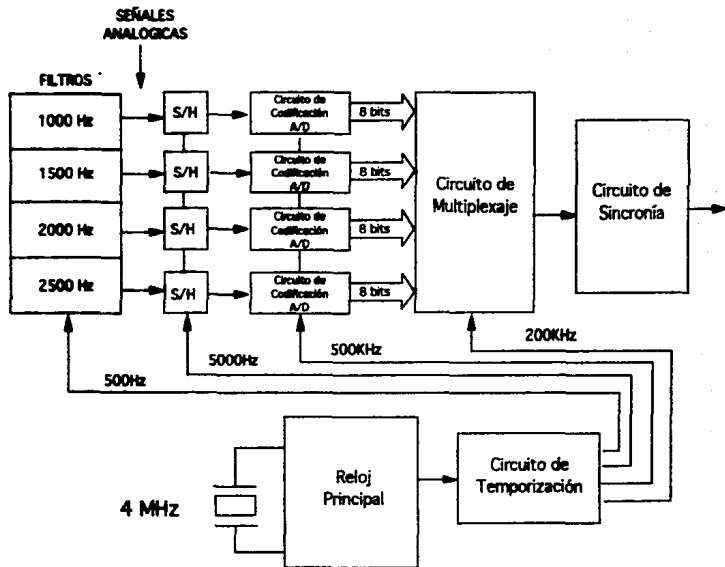


Figura 11. DIAGRAMA DEL TRANSMISOR

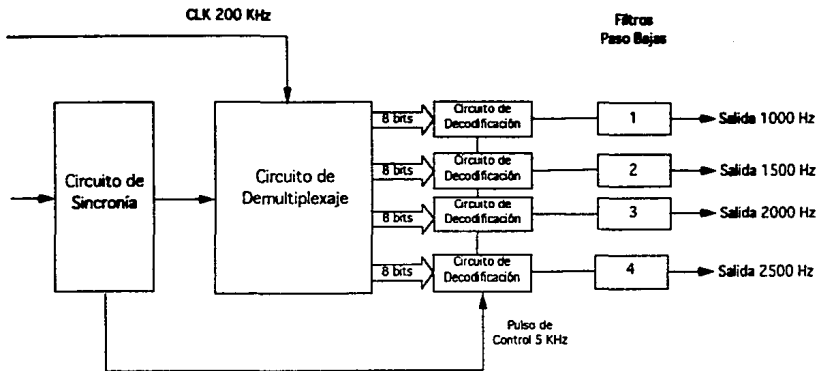


Figura 12. DIAGRAMA DEL RECEPTOR

El último paso del proceso de transmisión, es insertar un bit de sincronía, que indique en el tiempo, cada vez que se envía una trama con las 4 señales multiplexadas; a partir de esta señal es posible recuperar las 4 señales en el receptor.

En el receptor como primer paso se recupera el bit de sincronía y la señal de formato NRZ. este bit de sincronía se combina con los bits de asignación para lograr el pulso de inicio de funcionamiento en los convertidores D/A.

El siguiente paso en el receptor es demultiplexar, que consiste en identificar las tramas de 40 bits y separar de ellas los 4 paquetes de 8 bits para alimentar a los convertidores D/A.

Ya recuperada cada muestra por los convertidores D/A en la etapa de conversión digital-analógica, las muestras alimentan los filtros paso-bajas que las convierten en señales analógicas similares a las que generó el transmisor.

IV. DESARROLLO DEL SISTEMA PCM

1. TRANSMISOR

Al analizar el sistema se descubre que los circuitos de conversión A/D son los más limitantes. Examinando las diversas posibilidades de conversión, se visualiza que se pueden emplear convertidores basados en amplificadores operacionales (configuraciones complejas que requieren de varios elementos externos para su funcionamiento), y los convertidores A/D construidos en circuito integrado (como los de la familia ADC08XX), que específicamente realizan la función de conversión. De éstas dos opciones, la que presenta menos complejidad y mejor desempeño, es la que emplea convertidores basados en circuitos integrados.

Recurriendo a manuales, la selección de un convertidor A/D requiere tomar en cuenta las siguientes consideraciones.

- a) ¿Cuál es el rango de voltaje para la entrada analógica?
- b) ¿Hasta cuánto se puede minimizar el error por cambios de temperatura?

- c) ¿Cuánto tiempo puede llevarse el circuito para una completa conversión?
- d) ¿Cómo es la señal de entrada? ¿Contiene ruido eléctrico, debe tener algún tipo de pre-proceso?
- e) ¿Cuál es la resolución de salida (8, 10, 12, etc...bits) ?

Al efectuar pruebas con diferentes convertidores se observa que el ADC0804 es el más adecuado para nuestra finalidad didáctica, ya que es de manejo sencillo y de fácil acceso en el mercado.

El dato que más nos interesa para el circuito ADC es su velocidad, que para el circuito ADC0804 puede ser $100 \leq f_{ck} \leq 1460$ KHz, codificando cada muestra con 8 bits. Necesita de un pulso de inicio de conversión. El tiempo de conversión varía entre $66 \leq T_c \leq 73$ $1/f_{ck}$, con un valor típico de 110 μ s. A una velocidad de 640 KHz, según el manual, se obtiene un máximo de 9708 conv/seg; ahora bien, si consideramos 70 ciclos de reloj por conversión y utilizamos una velocidad de 500 KHz, podrá convertir más de 7000 muestras/segundo, dando como resultado que nuestra frecuencia de muestreo puede ser menor o igual a 7000 muestras por segundo.

El pulso de inicio de conversión es el mismo que el de la frecuencia de muestreo, para obtener una conversión de cada muestra por señal; solo que este pulso tiene que pasar por un monoestable para reducir su anchura, que debe estar en un rango máximo de 450 ns. y un mínimo de 100 ns.; el pulso en su ciclo de trabajo tiene una duración corta y en el resto del ciclo los datos en las salidas digitales son válidos. En este tipo de

convertidor se utiliza un reloj externo de 500 KHz, el cual se obtiene del circuito temporizador. El diagrama del convertidor se muestra en la figura 13.

El reloj controlador de todo el sistema debe de ser de gran estabilidad. Se puede optar por un generador de funciones, pero las características del proyecto exige diversos pulsos de control, por lo cual se necesita construir un reloj, y obtener de éste los diferentes pulsos. Una opción es obtener los pulsos del reloj mediante un multivibrador, pero las limitaciones de oscilación (máximo 100 KHz) desecha esta opción. Para solucionar la limitante de frecuencia se escoge un oscilador de cristal, que reúne las características de muy buena estabilidad y facilidad de operación. Utilizando un cristal de 4.00 MHz. de frecuencia, se pueden obtener los siguientes pulsos:

1. **500 Hz.** Para el generador de funciones y obtener ondas senoidales de 1000 Hz., 1500 Hz., 2000 Hz. y 2500 Hz.
2. **5000 Hz.** Para el reloj de muestreo, como pulso de inicio en los convertidores A/D, y como pulso de reset en los contadores del circuito de multiplexaje.
3. **500 KHz.** Para reloj (fck) en los convertidores A/D.
4. **200 KHz** Para las etapas de multiplexaje y demultiplexaje.

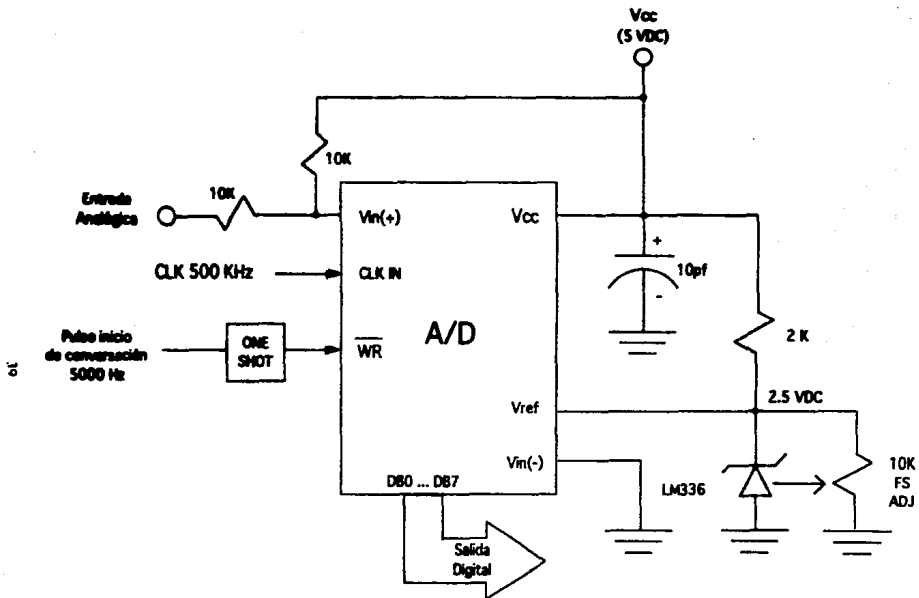


Figura 13. CIRCUITO CONVERTIDOR ANALOGICO-DIGITAL

Estas son las frecuencias que debe suministrar el reloj, cuya construcción se muestra en la figura 14.

Un convertidor A/D toma un voltaje analógico de entrada y después de cierto de tiempo produce un código digital de salida, el cual representa a la entrada analógica.

El convertidor A/D debe recibir muestras de tope plano, en estas muestras el voltaje varía durante el lapso de cada una de ellas, por lo que el muestreo se realiza en un tiempo muy pequeño y el valor de la muestra se retiene hasta el final del período del muestreo. Existe la posibilidad de realizar el muestreo y retención de cada señal, controlando el paso de una señal a través de un switch analógico con multivibrador monoestable, el cual solo deja pasar la señal en un lapso muy corto para realizar la función de muestreo y mediante el uso de una resistencia y un capacitor conectados a un amplificador operacional se realiza la función de retención, esta configuración es necesaria para cada señal. En el mercado existe un circuito que realiza estas dos funciones, utiliza un pulso que durante el estado alto del ciclo realiza la función de muestreo y durante su estado bajo realiza la función de retención. Debido a estas ventajas se elige para esta etapa el circuito LF398, que con solo conectar un capacitor externo realiza las dos funciones. Se utiliza un multivibrador monoestable, ya que la entrada lógica del circuito determina la velocidad de muestreo y debe estar controlada, para que el ciclo de trabajo se reduzca. El multivibrador se elabora con un circuito 74121. La figura 15 muestra la opción escogida para las etapas de muestreo y retención. De esta forma cada muestra es convertida a su correspondiente código binario.

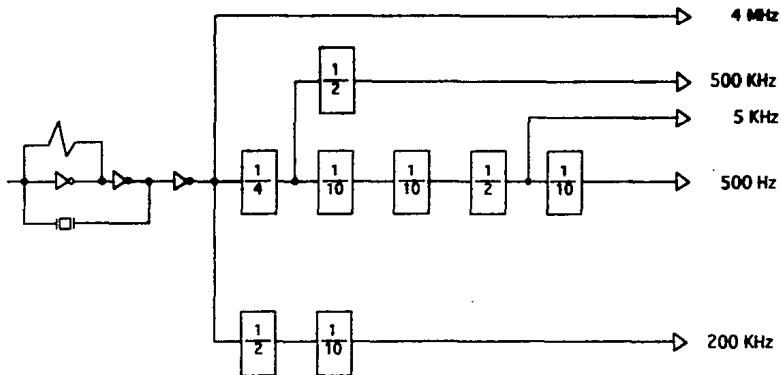


Figura 14. CIRCUITO DE TEMPORIZACION

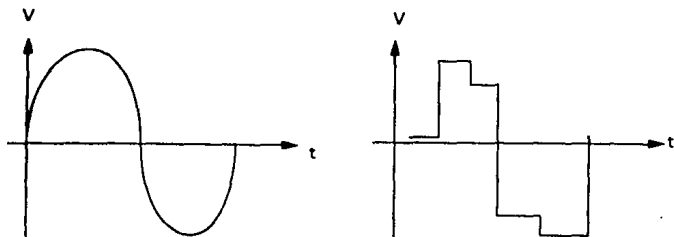
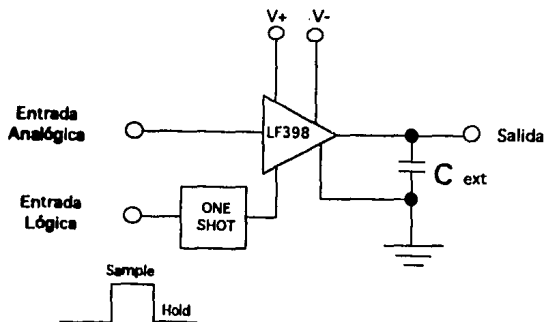


Figura 15. CIRCUITO MUESTREADOR Y RETENEDOR

La frecuencia de muestreo es de 5000 Hz., con lo que las señales a transmitir podrán alcanzar una frecuencia máxima de 2500 Hz. observando el teorema de muestreo. El diseño de los filtros paso-banda para la generación de las 4 señales se realizará al final de este capítulo.

Las salidas paralelas de los 4 convertidores entran a la etapa de multiplexaje, en la que se utilizan 4 circuitos 74244, cada uno contiene 8 drivers, que controlan la entrada de bits en paralelo al multiplexor 74150. Al introducir los 8 bits de una señal se le agregan 2 bits de asignación, para separar y reconocer cada señal. El reloj que controla al multiplexor debe ser de 200 KHz., ya que se tiene: $[(4 \text{ señales} * 8 \text{ bits}) + (2 \text{ bits de control} * 4 \text{ señales})] = 40 \text{ bits}$, 40 bits por la velocidad de 5000 Hz resulta 200 KHz. Este reloj tiene un contador de 0 a 9 que controla el paso de bit por bit en formato serie de las diez entradas en paralelo. Cada vez que el contador proporcione 1001 (binario), es decir 9 (decimal), se incrementa otro contador de 0 a 3, y se obtienen las combinaciones (binarias) 00, 01, 10 y 11, que corresponden a los bits de asignación para cada señal, que a su vez controlan cada uno de los drivers, con lo que se seleccionan los 8 bits de la señal que entrarán al multiplexor, que corresponde a una señal por cada combinación. Los dos contadores son inicializados por el mismo pulso de 5000 Hz., que da inicio a los convertidores A/D, sólo que invertido, porque trabaja con lógica negativa. La figura 16 muestra la etapa de multiplexaje. La trama de 40 bits de los códigos paralelos y de los bits de asignación convertidos a la forma serie, se observan en la figura 16a. El cronograma del circuito de multiplexaje se muestra en la figura 16b, donde se puede observar claramente, que después de

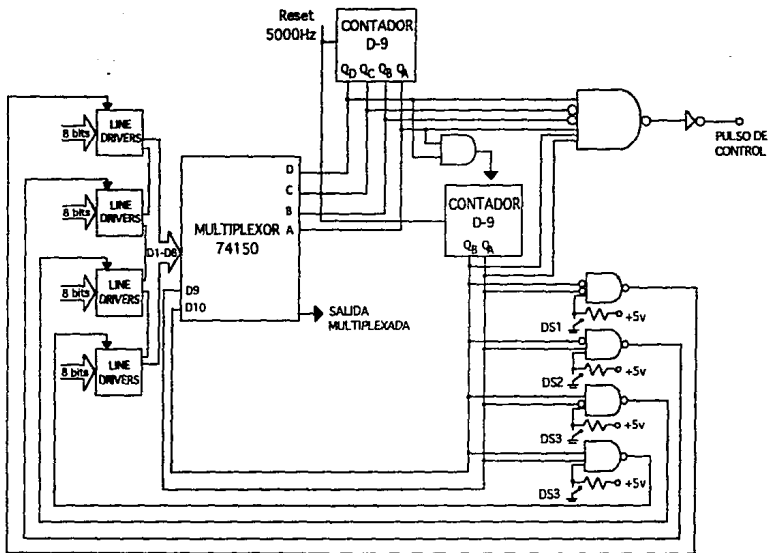


Figura 16. CIRCUITO DE MULTIPLEXAJE

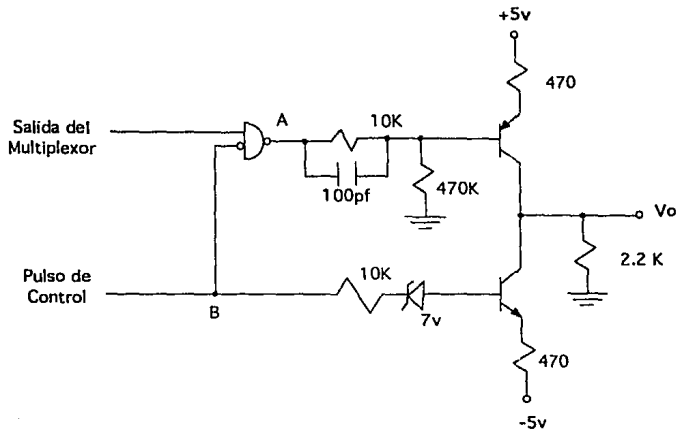
40 ciclos de reloj de 200 KHz., se obtiene el pulso de control con una frecuencia de 5000 Hz.

Para sincronizar la transmisión es necesario identificar el bit número 40 de la trama que coincide con el pulso de control, que indica cada multiplexaje de los 40 bits de datos y control, haciéndolo para este propósito un pulso negativo; la figura 17 muestra el circuito sumador del pulso de identificación. Como la señal de salida del circuito de codificación viene en formato NRZ, y después de esta última etapa en el transmisor el único que sufre una modificación es el bit 40, este formato no es el más apropiado para recuperar el reloj en el receptor; observando el diseño de tipo didáctico se optó por transmitir el reloj por un hilo en forma separada.

2. RECEPTOR

En el receptor se separan los pulsos positivos de la señal proveniente del transmisor por medio de un diodo, los pulsos alimentan a un amplificador, donde se compara con un umbral de corriente directa, con el fin de eliminar un poco de ruido y las deformaciones ocasionadas por los circuitos; Así se obtiene la señal NRZ original

Con otro diodo se atrapa el pulso negativo, es decir, el bit 40 de sincronía y se alimenta a un amplificador inversor analógico; este pulso convertido ahora en un pulso positivo se empleará para el control de los convertidores D/A, como se ilustra en la figura 18.



CONTROL	MUX	A	B	Vo
0	0	1	0	0
0	1	0	0	+V
1	0	1	1	-V
1	1	1	1	-V

* Cuando el pulso de control sea positivo, la salida será un pulso negativo

Figura 17. CIRCUITO DE SINCRONIZACION DEL TRANSMISOR

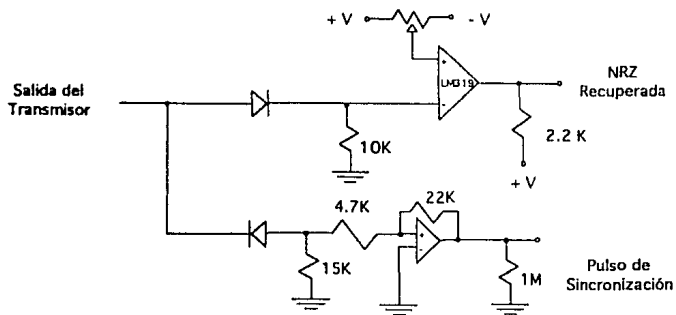


Figura 18. CIRCUITO RECUPERADOR DE SINCRONIA

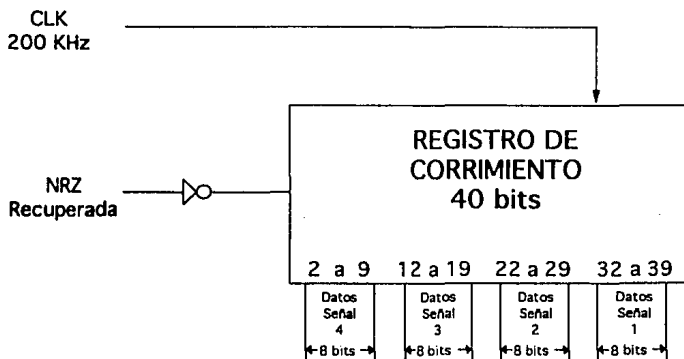


Figura 19. CIRCUITO DEMULTIPLEXOR

El paso que sigue es identificar los bits de asignación a partir de la recuperada señal NRZ y separar la información de cada canal. Este proceso se efectúa haciendo pasar la señal por un registro de corrimiento de entrada-serie/salida-paralelo (conocido en el mercado como un Shift Register SIPO "Serial-Input/Parallel-Output"), con capacidad par alojar 40 bits. Este paso es la etapa de demultiplexaje.

Como el multiplexor 74150 invierte la salida serie, es necesario colocar un circuito inversor a la entrada de la etapa de demultiplexaje.

Para recuperar los bits en paralelo se construye un registro de corrimiento de 40 bits, empleando para el desplazamiento de los bits el reloj de 200 KHz directamente del transmisor. De acuerdo al orden de la trama se identifican los bits de asignación y empleando comparadores se obtiene un pulso de control, que combinado con el bit 40, se logra un bit de sincronía para controlar la conversión de los DAC's. La etapa de demultiplexaje se muestra en la figura 19, el cronograma del registro de corrimiento lo muestra la figura 19a. La disposición de las 8 salidas de cada canal se obtiene de la concordancia del bit 40 con la alineación de los bits de asignación. Esto se logra multiplexando únicamente los bits de asignación, es decir, se introducen los 32 bits restantes en estado bajo. Una vez transmitida una trama completa de 40 bits y después de demultiplexarlos, se encuentran las combinaciones binarias 00, 10, 01 y 11, que coinciden en el momento en que el pulso de sincronía esté en su nivel alto, cada 10 salidas (ocho bits de datos y dos de asignación), son las salidas correspondientes a los bits de asignación demultiplexados. El resto de las salidas corresponden a los datos en un orden determinado como se muestra en

la figura 19a. De esta forma se obtuvo la salida correspondiente de nuestro registro de corrimiento a los bits que se introducen en el multiplexor, como se puede observar en la figura 19a, en ella se encuentra a la izquierda el bit menos significativo que corresponde a la salida 39, y conforme se corre a la derecha se encuentra el bit más significativo de cada señal. De este resultado se concluye que al introducir una señal en forma serie y después de 40 ciclos de reloj, se encuentra en la última salida del registro de corrimiento lo primero que se introdujo.

La transformación de la señal en forma serie desde el transmisor hasta esta etapa, se muestra en la figura 19b, resaltando el pequeño defasamiento originado por el funcionamiento de los circuitos, en el multiplexor cambia de estado la señal con el flanco descendente del reloj, y en el demultiplexor cambia con el flanco ascendente de éste, como se aprecia en la figura, donde además se pueden observar las inversiones. Es necesario reducir el ancho del pulso de control, para que en el momento de activar el funcionamiento de los convertidores D/A, no convierta datos erróneos. Con un multivibrador monoestable se logra la corrección y se obtiene un pulso de control rectificado.

Básicamente, la conversión D/A es el proceso de tomar un valor representado en código digital (tal como el binario ordinario o BCD) y convertirlo a un voltaje o corriente proporcional al valor digital. Este voltaje o corriente es una cantidad analógica, puesto que puede tomar muchos valores diferentes sobre un rango dado.

Con el código de entrada de 8 bits, del convertidor D/A, se obtiene un nivel de voltaje para cada código. Este nivel permanece constante para el período

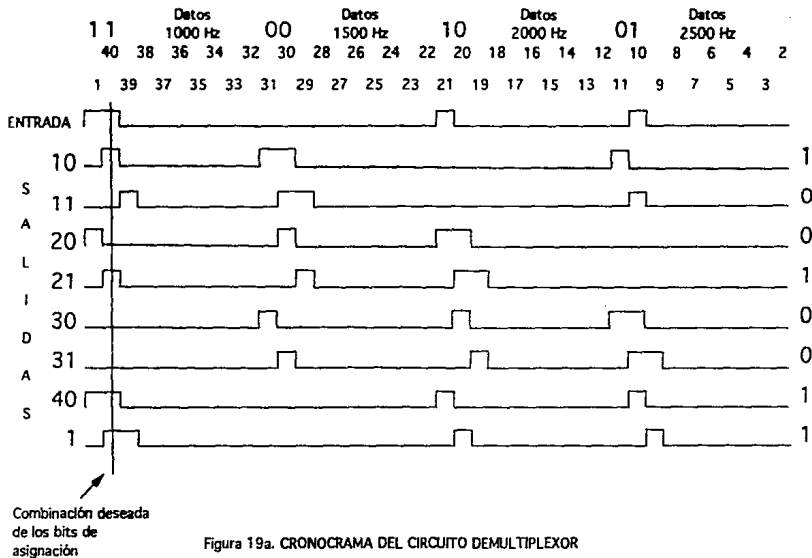


Figura 19a. CRONOCRAMA DEL CIRCUITO DEMULTIPLEXOR

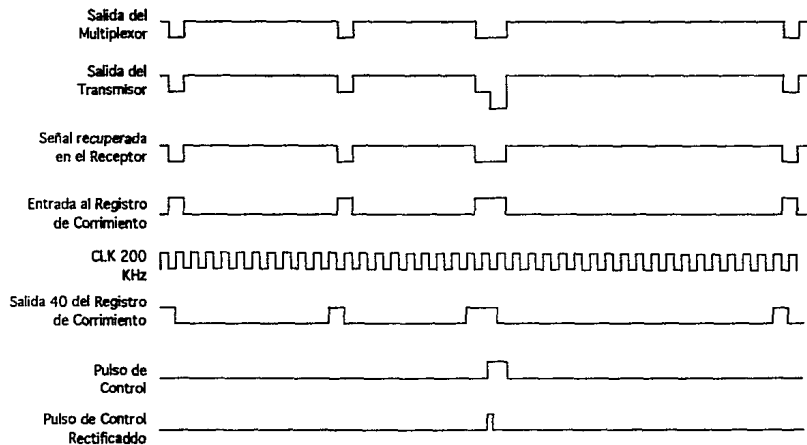


Figura 19b. CRONOCRAMA DE LA SEÑAL SERIE SIN DATOS.

muestreado y la forma de onda de la salida tiene niveles escalonados. Pasando la salida escalonada a través de un amplificador y un filtro, se restaura la señal, siendo casi una réplica de su forma original continuamente variante. Por cada muestra tomada en un período dado, por el convertidor A/D, se obtiene una reproducción de la señal a la salida del convertidor D/A.

Los circuitos integrados usados en la conversión A/D ó D/A, facilitan esta conversión, pues su tamaño es reducido, los costos no son elevados y sus características de funcionamiento son definidas y precisas. En sí, los circuitos integrados usados en cualquier tipo de conversión resultan ser muy prácticos.

Para escoger un circuito integrado que produzca una conversión D/A específica, se deben tomar en cuenta las siguientes consideraciones:

- a) ¿Qué resolución se tiene en el D/A?
¿Cuántos bits se necesitan para formar la palabra que se va a manejar (8, 10, 12 u otros)?
- b) ¿Qué clase de señal de salida del convertidor se necesita en el sistema? Una corriente o un voltaje.
- c) ¿Cuál es la asignación del rango más alto de la escala?
- d) ¿Cuál es la velocidad requerida?, ¿Cuánto tiempo puede el sistema esperar para la señal de salida del convertidor?, ¿Con qué exactitud?

- e) ¿Hasta qué temperatura puede ser operado el convertidor?, manteniendo sus características iniciales, sin tener que ser ajustado.
- f) ¿Qué tan estables deben ser los voltajes que el convertidor necesita para ser utilizado?

Durante las pruebas realizadas se empleó un convertidor D/A DAC0830. Conectándolo directamente a los 8 bits en paralelo del convertidor A/D que elegimos; al realizar pruebas de conversión y recuperación de señales analógicas con ondas senoidales y de voltajes de corriente directa, se obtuvo la señal analógica que se tenía a la entrada, sólo que esta última se encontraba invertida. La figura 20 muestra la configuración del convertidor D/A.

La configuración del convertidor D/A presenta la característica de poder retener la señal digital de entrada, mediante un pulso de control, por lo que no fue necesario colocar a la salida del demultiplexor flip-flops, para que solo en el momento de sincronización los datos sean válidos.

Los 32 bits de las cuatro señales en paralelo se pasan a las entradas de los cuatro convertidores D/A, que estarán controlados por el pulso de sincronización rectificado, para tener a la entrada datos válidos, que permanecerán durante el estado bajo de nuestro pulso de control y de esta forma obtener la conversión de las muestras de las cuatro señales analógicas transmitidas.

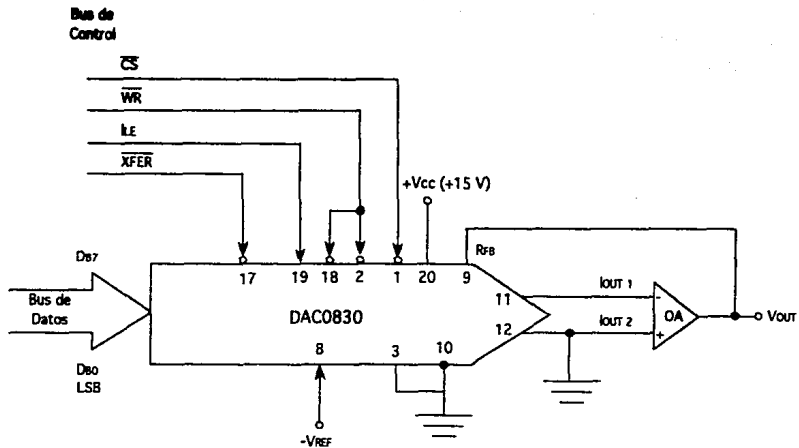


Figura 20. CIRCUITO CONVERTIDOR DIGITAL-ANALOGICO

Cada muestra es necesario pasarla por un filtro paso-bajas para recuperar la señal senoidal continua respectiva de cada canal. Junto con el filtrado se incorpora un amplificador inversor para tener la señal recuperada en la misma polaridad que la entrada, por la característica que posee este convertidor D/A de invertir la polaridad de la señal.

El diseño de los filtros es tomado de apuntes, se consideran los valores correspondientes para los elementos como capacitores y resistencias de acuerdo a las tablas y fórmulas de estos apuntes; siendo los valores finales los valores comerciales más aproximados a los de las tablas, de acuerdo a las pruebas realizadas para cada filtro. Las figuras 21 y 22 muestran los tipos de filtros empleados en el sistema.

DISEÑO DEL SISTEMA DE ALIMENTACION

Durante las pruebas de las etapas del sistema se emplearon fuentes de poder regulables para alimentar los voltajes para el funcionamiento de este; los cuales son +5v, -5v, +15v y -15v. Se elabora una fuente de poder para el receptor y otra para el transmisor de las cuales se obtienen los voltajes +18v y -18v, el diagrama de la fuente de poder se muestra en la figura 23. Para protección de los circuitos se instala en cada etapa del sistema un regulador de voltaje para obtener en cada caso los voltajes necesarios. Se observa que el voltaje que más consumo de corriente presenta por el tipo de circuitos que en su mayoría son TTL es el de 5v, por lo que se decide colocar para cada etapa un amplificador de corriente empleando un transistor comercial como el

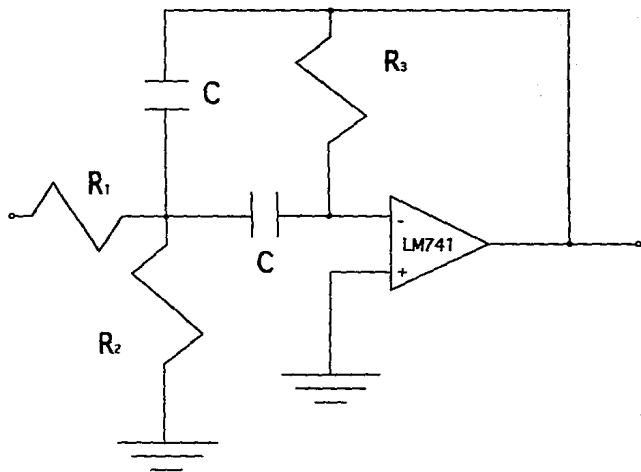


Figura 21. CIRCUITO DEL FILTRO PASO BANDA

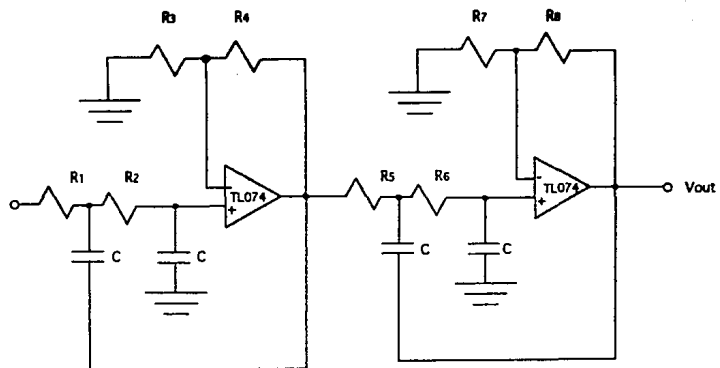


Figura 22. CIRCUITO DEL FILTRO PASO BAJAS

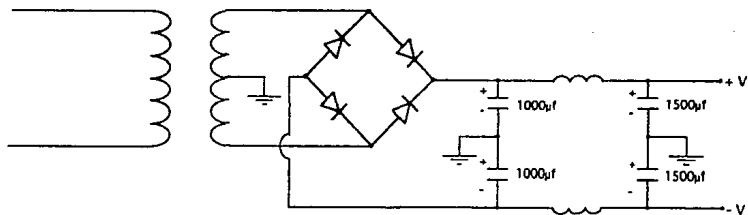


Figura 23. FUENTE DE PODER

TIP120 el diseño de este regulador se muestra en la figura 24.

TARJETA DE PRUEBAS

El último aspecto en el diseño del sistema es la elaboración de una tarjeta para efectuar diversas pruebas que se realizan durante las diversas etapas del sistema. Se considera la opción de generar un diente de sierra que puede ser introducido al sistema en lugar de una de las señales senoidales y que nos sirve para probar los convertidores D/A, así como también el funcionamiento del sistema. Por medio de un cable plano podemos conectar alguno de los convertidores A/D directamente al convertidor D/A de prueba y de esta forma corroborar la correcta conversión de los primeros ya que en esta tarjeta de prueba se instala un filtro paso bajas para obtener la señal analógica recuperada. Como en la etapa de multiplexaje se diseñó la opción de poder elegir las señales a multiplexar se coloca una base para poder conectar un cable plano de la base al convertidor de prueba y analizar el comportamiento de las señales hasta esta etapa. También es posible conectar en paralelo alguno de los convertidores D/A a esta tarjeta de prueba y ver la recuperación de la señal analógica en esta última.

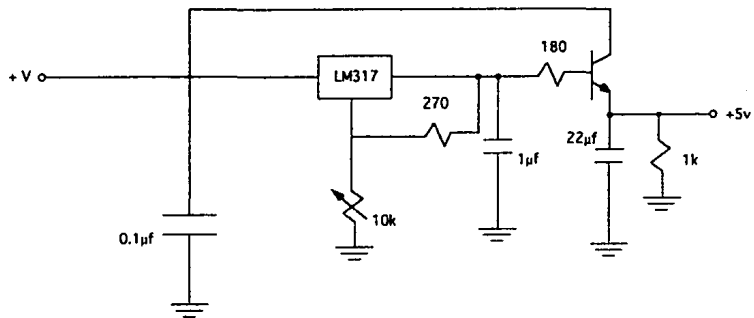


Figura 24. CIRCUITO REGULADOR DE VOLTAJE DE 5v

V. CONSTRUCCION DEL SISTEMA

Como el objetivo del presente trabajo es didáctico, se decide desarrollar cada una de las etapas del sistema por separado para un mejor análisis de cada fase. Se empezó el armado de las etapas del sistema en protoboard lo cuál era necesario para observar algunas pruebas para posteriormente ser armadas en tarjetas. Se opta por la construcción de cada etapa en tarjetas para montaje de circuitos integrados del tipo wire wrap; ya que en este tipo de tarjetas se pueden realizar correcciones al diseño aún después de haber instalado los circuitos integrados, lo que es más sencillo en comparación con las tarjetas de circuito impreso. Estas tarjetas provistas de lenguetas de contacto impresas, también se pueden insertar en conectores hembra tipo 'peine' que montados en bastidores (racks) facilitan las pruebas, medidas y observación de las señales; de forma que con la ayuda de un osciloscopio se pueda dar un seguimiento a la transformación de las señales; desde su origen, el paso por el transmisor y su recuperación en el receptor.

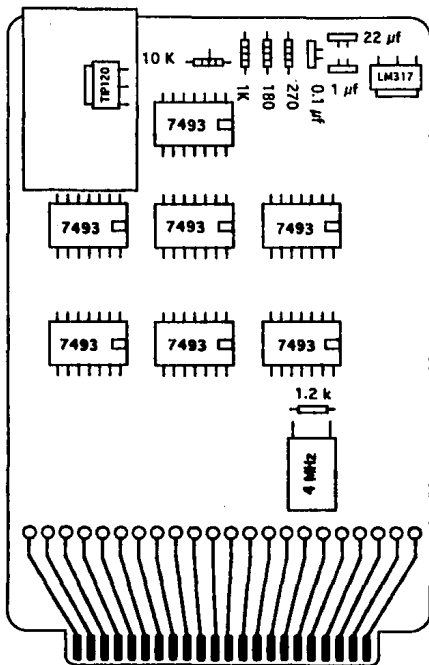
Se armaron dos estructuras (racks), una para el transmisor y otra para el receptor, cada una de las cuales cuenta con su fuente de poder. Cada tarjeta es conectada una con otra en la parte posterior de los conectores hembra por medio de cables.

Se toma como norma el alambrar las bases en las tarjetas con hilos de diferentes colores, para distinguir voltjes, tierra, datos y control. Se arman las tarjetas de acuerdo al mejor orden y distribución de los circuitos. Las tarjetas correspondientes a cada fase del sistema, se presentan en las siguientes figuras, donde se muestran los circuitos empleados en cada etapa, así como los valores de capacitores y resistencias.

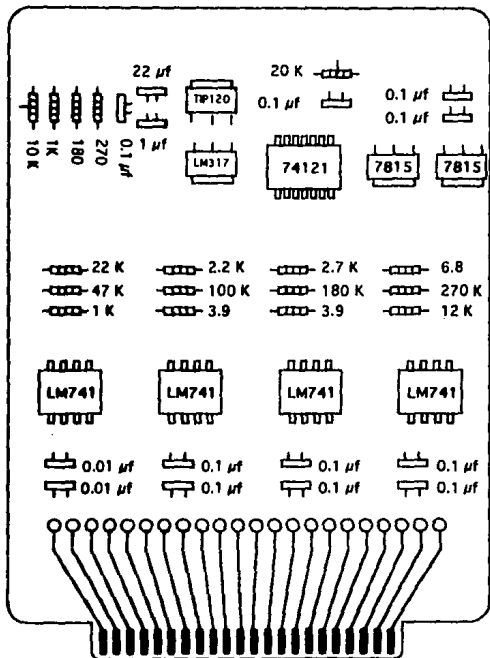
En estas figuras se muestran los conectores para la realización de las diferentes pruebas realizadas, (como la introducción de señales externas). Es necesario para la medición el empleo de tarjetas de expansión para tener más a modo las tarjetas del sistema. En la parte posterior de los conectores hembra también es posible colocar puntas de medición.

Los equipos empleados para la medición fueron un osciloscopio de cuatro canales, analizador lógico, multímetro, frecuencímetro y un analizador de espectros.

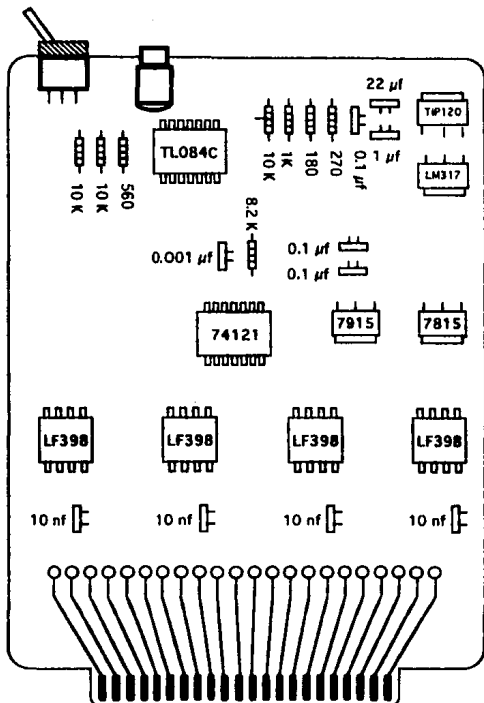
Para comprobar el funcionamiento del sistema se realizan las siguientes pruebas: el transmitir solo los bits de control y comprobar que no existe ruido que provoque a la salida del receptor la recuperación de alguna señal defectuosa. Se comprobó al transmitir canal por canal y combinaciones entre los cuatro canales que no existe interferencia entre ellos. Se da la opción de poder introducir al sistema una señal externa, ya sea la generada por la tarjeta de prueba o por una grabadora que nos ejemplifique el comportamiento de la voz en el sistema, que resulta ser bastante aceptable tomando en cuenta las limitaciones y las características didácticas del sistema.



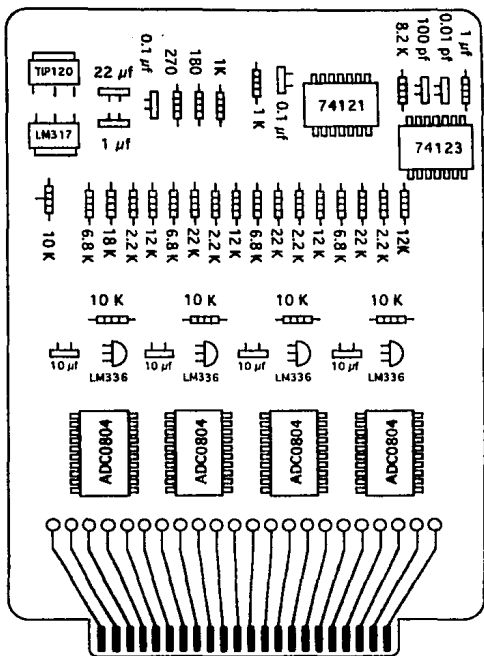
Tarjeta No. 1. TEMPORIZACION



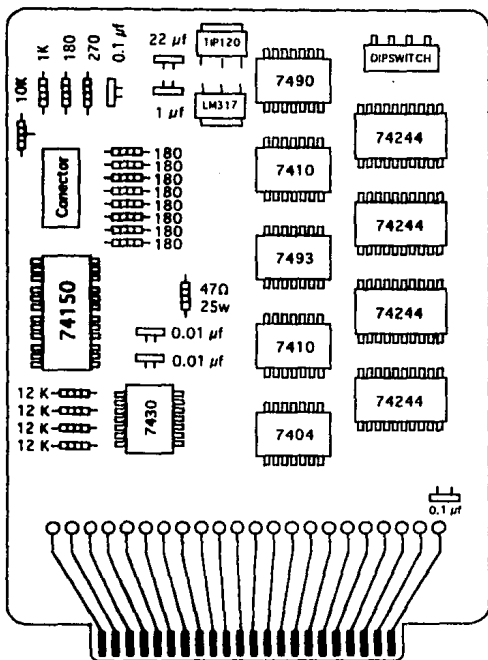
Tarjeta No. 2. FILTROS PASO BANDA



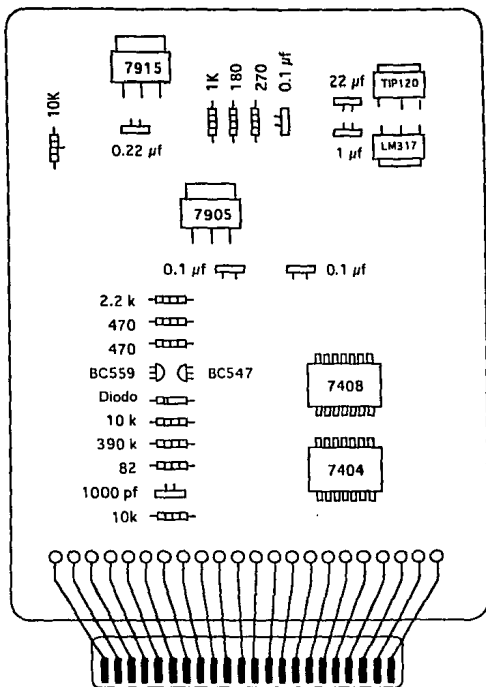
Tarjeta No. 3. MUESTREO Y RETENCION DE SEÑALES ANALOGICAS Y ENTRADA DE SEÑAL EXTERNA



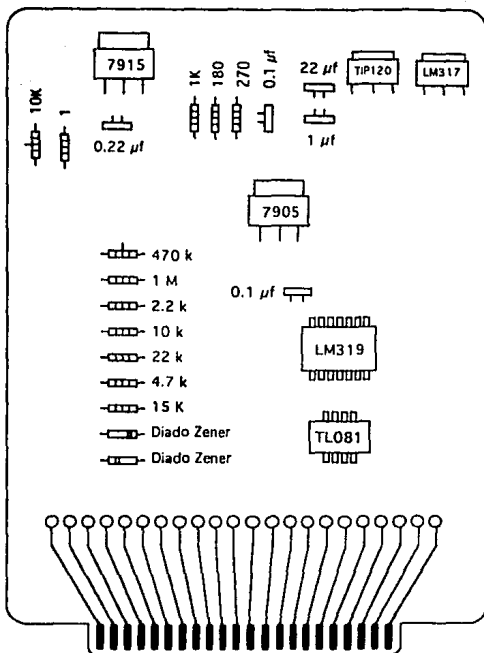
Tarjeta No. 4. CONVERSION ANALOGICA DIGITAL



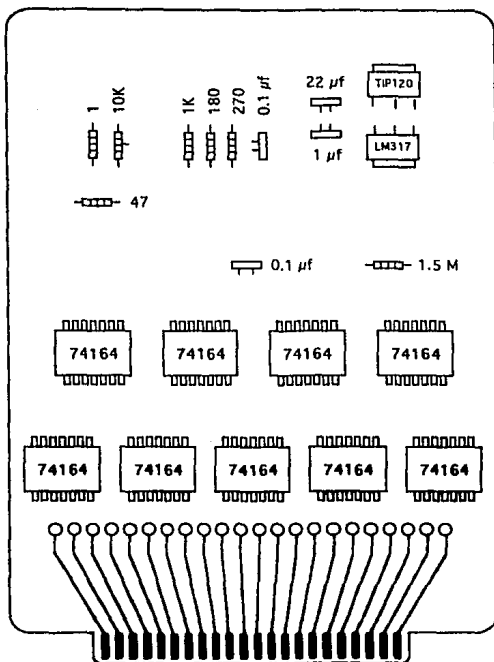
Tarjeta No. 5. MULTIPLEXAJE DE LAS SEÑALES DIGITALES



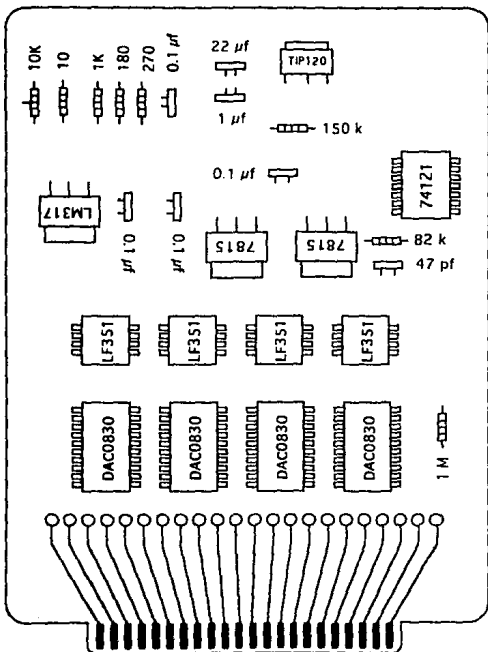
Tarjeta No. 6. ASIGNACION DEL BIT DE CONTROL



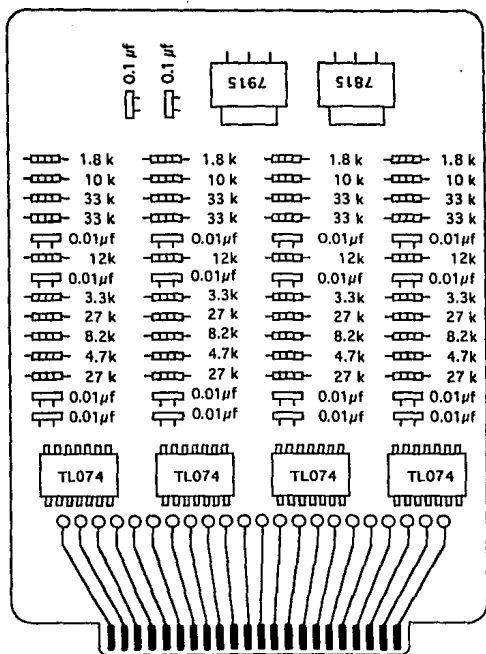
Tarjeta No. 7. RECUPERADOR DEL BIT DE CONTROL



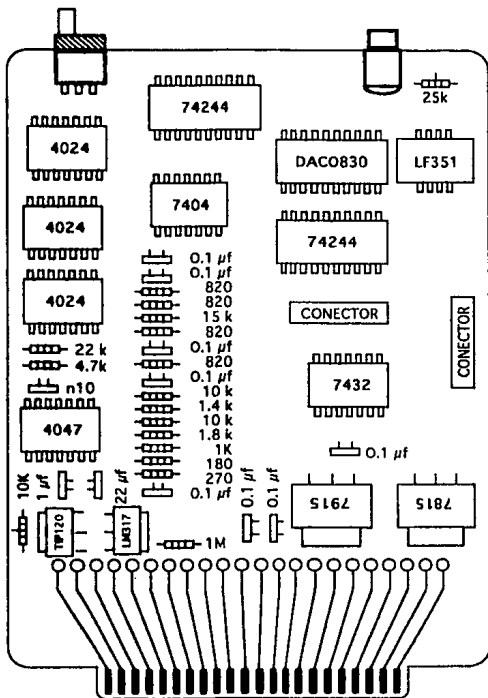
Tarjeta No. 8. DEMULTIPLEXOR



Tarjeta No. 9. CONVERSION DIGITAL-ANALOGICA



Tarjeta No. 10. FILTROS PASO BAJAS



Tarjeta No. 11. TARJETA DE PRUEBA

CONCLUSIONES

El desarrollo de este proyecto, además de demostrar los principios fundamentales del PCM, permitió obtener cierta habilidad en la resolución de problemas de carácter técnico y además, de adquirir cierta habilidad en el manejo de circuitos analógicos y digitales, de tal forma que para futuros proyectos se contará con lo aprendido, además de complementarse con los conocimientos de las clases de teoría, para lograr un mejor aprendizaje y un mejor entendimiento en particular del comportamiento de las señales analógicas y digitales; y como consecuencia, desempeñar lo mejor que se pueda el desarrollo de la profesión.

El aparato presenta algunas pequeñas deficiencias, como son: La frecuencia de 5000 muestras/segundo inferior a las 8000 que se usan en equipos comerciales; otra es que se envía el reloj del transmisor por un hilo aparte al receptor, siendo que normalmente se recupera el reloj de la misma señal binaria recibida; sin embargo, estos pequeños detalles no son graves porque no modifican el principio básico que se desea tratar, que es el de la conversión A/D y D/A y el multiplexaje digital.

Por lo anterior y con la anuencia del director de Tesis, podemos decir "misión cumplida".

BIBLIOGRAFIA

1.LATHI, B.P.

Sistemas de Comunicación
Interamericana
México
1986.

2.GONZALEZ SAINZ, NESTOR

Comunicaciones y Redes de Procesamiento de
Datos
McGraw-Hill
México
1987.

3.KEISER, GERD E.

Local Area Networks
McGraw-Hill
Singapore
1989.

4.TOCCI, RONALD J.

Sistemas Digitales
Prentice-Hall
México
1986.

5. **MORRIS MANO, M.**
Lógica Digital y Diseño de Computadores
Prentice-Hall
México
1986.

6. **BOYLESTAD, ROBERT - NASHESKY, LOUIS**
Electrónica Teoría de Circuitos
Prentice-Hall
México
1986.

7. **FIKE, JOHN L. - FRIEND, GEORGE E.**
Understanding Telephone Electronics
Texas Instruments
U.S.A.
1984.

8. **TEXAS INSTRUMENTS INC.**
The TTL Data Book
Texas Instruments
U.S.A.
1973.

9. **NATIONAL SEMICONDUCTOR CORPORATION**
Linear 1 Databook,
National Semiconductor Corporation
U.S.A.
1986.

10. **NATIONAL SEMICONDUCTOR CORPORATION**
Linear 2 Databook,
National Semiconductor Corporation
U.S.A.
1986.

11. NATIONAL SEMICONDUCTOR CORPORATION
Linear Applications Handbook,
National Semiconductor Corporation
U.S.A.
1986.

12. NATIONAL SEMICONDUCTOR CORPORATION
General Purpose Linear Devices Databook
National Semiconductor Corporation
U.S.A.
1986.