



UNIVERSIDAD NACIONAL AUTÓNOMA  
DE MÉXICO

144

FACULTAD DE INGENIERIA

DISEÑO Y CONSTRUCCION DE UN SISTEMA DE  
TELEMETRIA PARA LA MEDICION DE VARIABLES  
HIDRAULICAS

**T E S I S**

QUE PARA OBTENER EL TITULO DE:  
INGENIERO MECANICO ELECTRICISTA  
P R E S E N T A N :  
RUBEN ROMERO MARTINEZ  
RICARDO HERNANDEZ MANJARREZ

DIRECTOR: M. I. LAURO SANTIAGO CRUZ

FACULTAD DE  
INGENIERIA



MEXICO, D. F.

TESIS CON  
FALLA DE ORIGEN

1964



Universidad Nacional  
Autónoma de México



## **UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso**

### **DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

# INDICE

## INTRODUCCION

### CAPITULO 1. FUNDAMENTOS DE COMUNICACIONES

1.1 Conceptos Básicos sobre Modulación	...1
1.2 Conceptos Básicos sobre Antenas	...21
1.3 Características de un Enlace de Telemetría	...34
1.4 Análisis del Enlace de Telemetría	...41

### CAPITULO 2. DESCRIPCION GENERAL DEL SISTEMA

2.1 Telemetría	...45
2.2 Puesto Central	...47
2.3 Puesto Remoto	...50
2.4 Medio de Comunicación	...53

### CAPITULO 3. DISEÑO DEL HARDWARE DEL SISTEMA DE TELEMETRIA

3.1 Puesto Central	...55
3.2 Puesto Remoto	...65
3.3 Descripción de los Elementos que Integran el Radioenlace	..102

### CAPITULO 4. DISEÑO DEL SOFTWARE DEL SISTEMA DE TELEMETRIA

4.1 Puesto Remoto	..111
4.2 Programación del Puesto Central	..117

### RESULTADOS Y CONCLUSIONES

..121

### BIBLIOGRAFIA

..127

### APENDICES

A. Hojas de Datos Característicos
B. Listados de Programas
C. Listados de Componentes
D. Mapa y Fotografías
E. Diagramas Electrónicos

# INTRODUCCION

## Antecedentes

Desde hace varios años, el grupo de Hidromecánica del Instituto de Ingeniería de la UNAM, ha venido realizando mediciones en acueductos y redes de pozos, para ello ha utilizado la transmisión alámbrica de cada señal, desde su punto de medición (señal del transductor) hasta el punto de centralización de las señales (lugar en que la señal es acondicionada para su registro). Esta forma de trabajo es conveniente cuando la distancia entre los puntos de medición y centralización no es mayor a 100 [m], pero, en caso contrario, la instalación de cables de mayor longitud representa invertir demasiado tiempo en esta tarea, además de problemas asociados al transporte de esos cables y la necesidad de atravesar caminos y áreas de terreno extensas.

Por las razones antes mencionadas y por la necesidad de realizar transmisión de señales entre puntos de medición y de centralización, con distancias de separación de 1 [Km] o más, se requirió el desarrollo de un sistema de telemetría para la transmisión de señales.

## Organización del Trabajo

Después de esta breve introducción, en el capítulo 1 se presentan los fundamentos de comunicaciones, así como también incluye la integración de los elementos que intervienen en ella.

En el capítulo 2 se presenta la descripción de los elementos que integran el sistema de telemetría construido.

---

## Introducción

---

En el capítulo 3 se describe el diseño del Hardware.

En el capítulo 4 se muestra el diseño del Software del sistema de telemetría; posteriormente, se presentan los resultados y conclusiones. Asimismo, se presenta la bibliografía y los apéndices que incluyen hojas de datos característicos, listados de programas, listados de componentes, y fotografías del sistema construido.

---

# CAPITULO 1

## FUNDAMENTOS DE COMUNICACIONES

### 1.1 CONCEPTOS BASICOS SOBRE MODULACION

#### Definición de Modulación

La modulación es la alteración sistemática de una forma de onda conocida como la señal portadora de acuerdo a las características de otra forma de onda llamada señal moduladora o mensaje.

Antes de transmitir, a través de un canal de comunicación, una señal portadora de información, se utiliza algún tipo de modulación para producir una señal que pueda ser fácilmente adaptada por el canal.

#### Causas de la Modulación

- La modulación permite la multicanalización o multiplexaje, ésta es una técnica que permite que dos o más señales se transmitan por un solo transmisor y ser recibidas simultáneamente por un sólo receptor.

A continuación se da una breve descripción de los principales tipos de multiplexaje.

FDM (Multiplexaje por división de frecuencia)

El FDM se basa en una técnica por la cual varias señales mensaje se trasladan, por medio de la modulación, a diferentes localizaciones espectrales y se suman para formar una señal de banda base. Las portadoras que se utilizan para formar la banda base se conocen generalmente como subportadoras. Posteriormente la señal de banda base se puede transmitir por un solo canal utilizando un solo proceso de modulación. Se pueden emplear diferentes tipos de modulación para formar la banda base. En la figura 1.1 se muestra el proceso de multiplexaje por división de frecuencia.

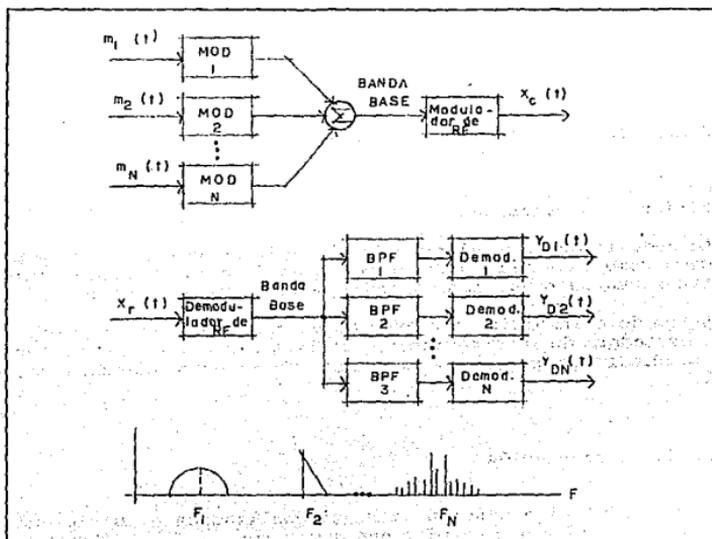


Figura 1.1. Multiplexaje por división de frecuencia (FDM)

**TDM (Multiplexaje por división de tiempo)**

En el proceso TDM es necesario que las fuentes de datos sean muestreadas a la velocidad de Nyquist o más alta.

Posteriormente un conmutador entrelaza las muestras para formar la señal de banda base. A la salida del canal, la señal de banda base se demultiplexa con el uso de un segundo conmutador, como se ilustra en la figura 1.2.

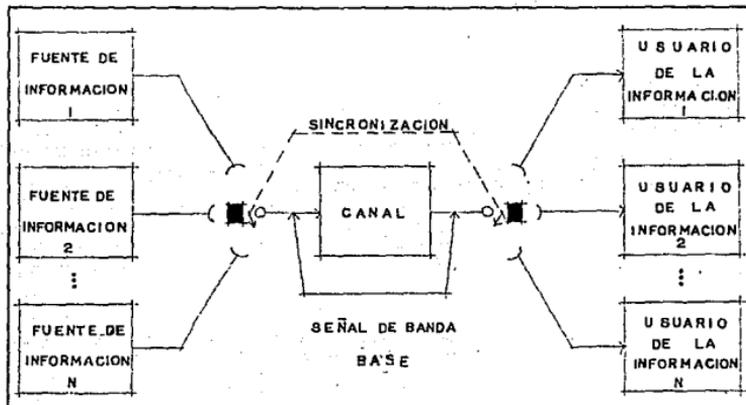


Figura 1.2. Multiplexaje por división de tiempo (TDM)

La operación apropiada de este sistema depende de la apropiada sincronización entre los dos conmutadores.

**SDM (Multiplexaje por división de espacio)**

En el proceso SDM no se afecta el comportamiento de la señal en cuanto a la frecuencia y el tiempo, únicamente se emplean diferentes canales para poder transmitirla.

- La modulación facilita la radiación de señales, ya que si la señal ha de ser transmitida a través de la atmósfera o del espacio libre, es necesario elevar el espectro de la señal (señal de banda base) hasta una frecuencia que pueda ser radiada eficientemente por medio de antenas de dimensiones razonables.

- La modulación permite la traslación de las diferentes señales a diferentes localizaciones espectrales, lo que permite al receptor, si más de una señal utiliza el canal, seleccionar la señal deseada.

- La modulación permite reducir el ruido y las interferencias.

La selección lógica de la técnica de modulación está determinada por las características de la señal mensaje, las características del canal, el funcionamiento que se desea obtener del sistema total de comunicación, el uso que se ha de hacer de los datos transmitidos y los factores económicos que siempre son importantes en las aplicaciones prácticas.

### Tipos de Modulación

A continuación se da una clasificación y posteriormente una breve descripción de los tipos básicos de modulación.

MODULACION	DE ONDA CONTINUA	POR PULSOS
ANALOGICA	LINEAL: DSB AM SSB VSB	PAM PWM PPM
	ANGULAR: FM PM	
DIGITAL	ASK FSK PSK	PCM DM

Tabla 1.1

### Modulación Analógica de Onda Continua

En la modulación por onda continua, un parámetro de una portadora de alta frecuencia se varía proporcionalmente a la señal mensaje, de manera que exista una correspondencia de uno a uno entre el parámetro y la señal mensaje. En general, se puede representar a una portadora modulada como:

$$X_c(t) = A(t) \cos[\omega_c t + \phi(t)] \quad (1.1)$$

donde:  $\omega_c$  = frecuencia portadora  
 $A(t)$  = Amplitud instantánea  
 $\phi(t)$  = Variación instantánea de fase

Como una senoide está especificada completamente por su amplitud y su argumento, por tal motivo una vez que se especifica la frecuencia, solamente dos parámetros son susceptibles de ser variados: la amplitud instantánea,  $A(t)$ , y la variación instantánea de fase  $\phi(t)$ .

Cuando la amplitud instantánea está linealmente relacionada con la señal modulante, el resultado será una modulación lineal.

Colectivamente la modulación de fase y la de frecuencia se conocen como modulación angular, ya que es el ángulo de fase de la portadora modulada la que lleva la información.

### Modulación Lineal

En general, una portadora linealmente modulada se representa haciendo igual a cero la variación instantánea de fase,  $\phi(t)$ , en la ecuación (1.1). Por lo tanto, una portadora linealmente modulada será representada por la ecuación (1.2).

$$X_c(t) = A(t) \cos \omega_c t \quad (1.2)$$

En la ecuación (1.2) la amplitud de la portadora,  $A(t)$ , varía en correspondencia de uno a uno con la señal mensaje.

## Capítulo 1

---

Tipos básicos de la modulación lineal:

### DSB (Modulación en Doble Banda Lateral)

La doble banda lateral resulta cuando  $A(t)$  es proporcional a la señal mensaje,  $m(t)$ . Por tanto, la salida de un modulador DSB se puede representar como:

$$X_c(t) = A_c m(t) \cos \omega_c t \quad (1.3)$$

lo que ilustra que la modulación DSB es sencillamente la multiplicación de una portadora  $A_c \cos \omega_c t$ , por la señal mensaje.

### SSB (Modulación de Banda Lateral Unica)

Tomando como base a la DSB, se puede observar que no es necesaria la transmisión de ambas bandas laterales, ya que cualquiera de ellas contiene suficiente información para poder reconstruir la señal mensaje  $m(t)$ .

La eliminación de una de las bandas laterales antes de transmitir da por resultado la banda lateral única que reduce el ancho de banda de la salida del modulador de  $2W$  a  $W$ , donde  $W$  es el ancho de banda de  $m(t)$ . Sin embargo, este ahorro en el ancho de banda viene acompañado por un aumento considerable en la complejidad.

La generación de una señal de SSB por el método de filtración por banda lateral de salida del modulador DSB requiere el uso de filtros que están muy cerca de lo ideal, si hay información de baja frecuencia contenida en  $m(t)$ . Estos filtros son difíciles de obtener en la práctica.

### VSB (Modulación de Banda Lateral Residual)

Este tipo de modulación vence dos de las dificultades presentes en la modulación SSB. Si se permite que un residuo de la banda lateral indeseable aparezca en la salida de un modulador SSB, el diseño del filtro de banda lateral se simplifica, ya que se elimina la necesidad de un corte agudo en la frecuencia de la portadora. Además, un sistema VSB tiene una respuesta mejorada para las bajas frecuencias y puede tener hasta respuesta de DC.

---

El ligero aumento en el ancho de banda que se requiere para la señal VSB, comparada con la SSB, queda más que compensado por las simplificaciones electrónicas resultantes. Es un hecho que, si se añade una componente de portadora a una señal VSB, es posible usar la detección por envolvente.

El sistema VSB se usa con ventaja en la difusión comercial de la televisión. En la figura 1.3 se muestran los espectros de las señales DSB, SSB y VSB.

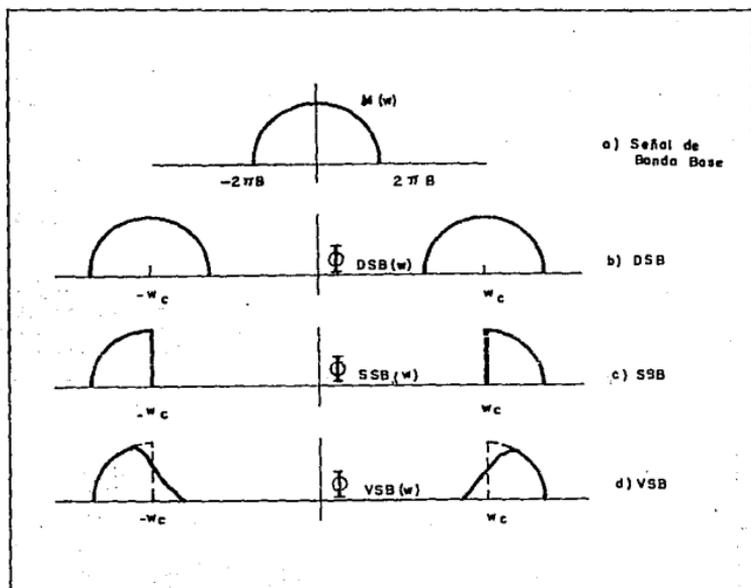


Figura 1.3.

AM (Amplitud modulada)

La amplitud modulada resulta cuando se añade una polarización de DC (Corriente Directa) A a  $m(t)$ , antes del proceso de modulación. Por lo tanto se tiene:

$$X_c(t) = [A + m(t)] A_c \cos \omega_c t \quad (1.4)$$

o

$$X_c(t) = A'_c [1 + a m_n(t)] \cos \omega_c t \quad (1.5)$$

De la ecuación (1.5) tenemos que  $m_n(t)$  es igual a  $m(t)$  normalizada, de manera que el máximo valor de  $m_n(t)$  es la unidad. El parámetro  $A'_c$  es igual a  $A(A_c)$  y el parámetro  $a$  (índice de modulación) es:

$$a = \frac{\max |m(t)|}{A} \quad (1.6)$$

La mayor ventaja de utilizar AM es que, como no se necesita una referencia coherente para la demodulación, el detector resulta simple y de poco costo. En muchas aplicaciones, como en los radios comerciales, éste hecho sólo es suficiente para que se utilice.

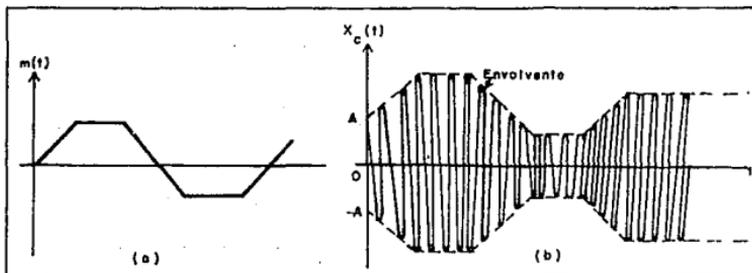


Figura 1.4. A.M.

### Modulación Angular

Para generar la modulación angular, se mantiene constante la amplitud de la portadora modulada y se varía linealmente, con la señal mensaje  $[m(t)]$ , ya sea la fase o la derivada en el tiempo de la fase de la portadora.

Por lo tanto, la señal de modulación angular viene dada por la ecuación (1.7).

$$X_c(t) = A_c \cos[\omega_c t + \phi(t)] \quad (1.7)$$

La fase instantánea de  $X_c(t)$  se define como:

$$\phi_i(t) = \omega_c t + \phi(t) \quad (1.8)$$

la frecuencia instantánea se define como:

$$\omega_i(t) = \frac{d\phi_i}{dt} = \omega_c + \frac{d\phi}{dt} \quad (1.9)$$

donde:

$\phi(t)$  = Desviación de fase  
 $d\phi/dt$  = Desviación de frecuencia

Los dos tipos básicos de la modulación angular son:

PM (Modulación de fase)

FM (Frecuencia modulada)

La desviación de fase implica que la desviación de fase de la portadora es proporcional a la señal mensaje. Por lo tanto, para la modulación de fase tenemos:

$$\phi(t) = K_p m(t) \quad (1.10)$$

## Capítulo 1

---

De la ecuación (1.10) tenemos que  $K_f$  es la constante de desviación, en radianes por unidad de  $m(t)$ . De manera similar, la frecuencia modulada implica que la desviación de frecuencia de la portadora sea proporcional a la señal que modula. Con lo cual se tiene que:

$$\frac{d\phi}{dt} = K_f m(t) \quad (1.11)$$

La desviación de fase de una portadora modulada en frecuencia viene determinada por:

$$\phi(t) = K_f \int_{t_0}^t m(\alpha) d\alpha + \phi_0 \quad (1.12)$$

en la que  $\phi_0$  es la desviación de fase para  $t = t_0$ .  $K_f$  es la desviación de frecuencia, expresada en radianes por segundo por unidad de  $m(t)$ .

Como es más conveniente medir la desviación de frecuencia en Hertz, se tiene que:

$$K_f = 2\pi f_d \quad (1.13)$$

donde  $f_d$  se conoce como la constante de desviación de frecuencia del modulador.

Con estas definiciones, la salida del modulador de fase es:

$$X_c(t) = A_c \cos[\omega_c t + K_f m(t)] \quad (1.14)$$

y la salida del modulador en frecuencia es:

$$X_c(t) = A_c \cos[\omega_c t + 2\pi f_d \int^t m(\alpha) d\alpha] \quad (1.15)$$

En la figura 1.5 se muestran los esquemas correspondientes a la modulación angular.

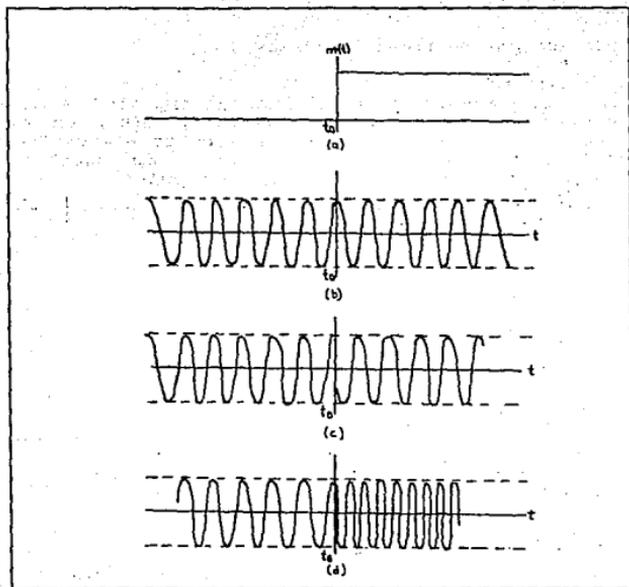


Figura 1.5.

De la figura anterior, puede distinguirse la señal mensaje (a), la señal portadora (b), la señal PM (c) y la señal FM (d).

**Modulación Analógica por Pulsos**

La modulación analógica por pulsos se origina cuando se hace variar alguna de las características del pulso en correspondencia uno a uno con la señal mensaje. Al estar caracterizado un pulso por tres cantidades (amplitud, ancho y posición), se tienen los siguientes tipos de modulación:

**PAM (Modulación por amplitud de pulsos)**

Como se muestra en la figura 1.6, la forma de onda PAM consiste de una secuencia de pulsos de tope plano. La amplitud de cada pulso corresponde al valor de la señal mensaje,  $m(t)$ , en el borde anterior del pulso. Este tipo de modulación es esencialmente una operación de muestreo, donde los valores de muestra vienen representados por el borde anterior de cada pulso.

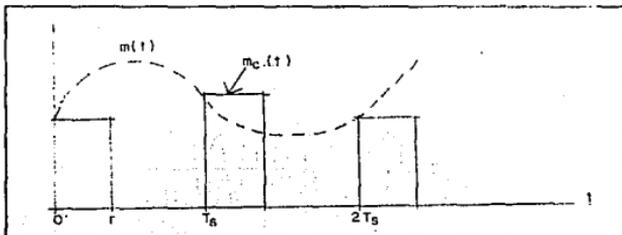


Figura 1.6. Modulación por amplitud de pulso

**PWM (Modulación por ancho de pulso)**

Una forma de onda PWM consiste en una secuencia de pulsos, donde el ancho de cada uno es proporcional a los valores de una señal mensaje en los instantes de muestreo. La generación de una onda PWM se muestra en la figura 1.7. Como el ancho del pulso no puede ser negativo es necesario añadir una polarización de DC a la señal  $m(t)$  antes de la modulación. Una forma de onda PAM,  $x_1(t)$ , se genera de la señal polarizada,  $m(t) + K$ . A  $x_1(t)$  se añade una secuencia de pulsos triangulares sincronizados. La señal  $x_1(t) + p(t)$ , se corta a nivel por un circuito que entrega una salida, A, cuando  $x_1(t) + p(t)$  esté por encima del nivel de corte. Esta señal será la forma de onda PWM que se desea.

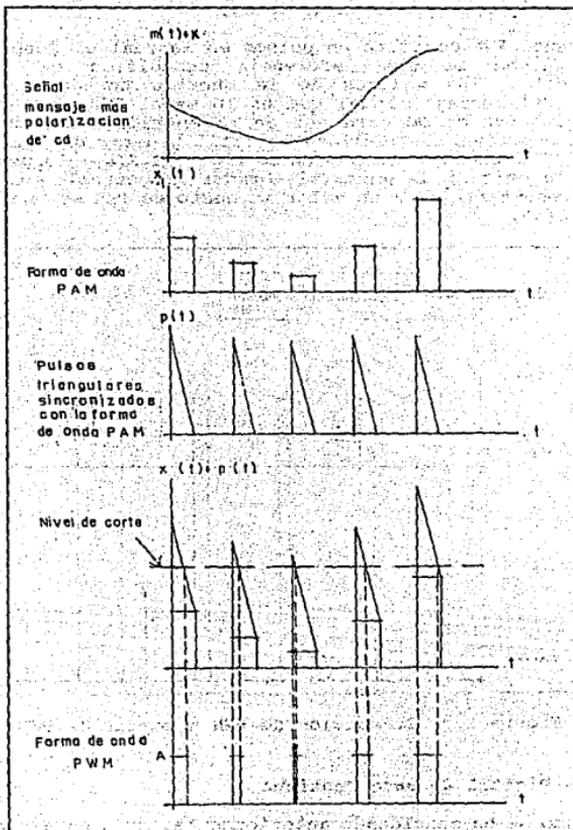


Figura 1.7. Modulación por ancho de pulso

PPM (Modulación por posición de pulso)

Una señal PPM consiste en pulsos en la cual el desplazamiento de los mismos de una referencia específica de tiempo es proporcional a los valores de la muestra tomada de la señal portadora del mensaje. Igual que en la señal PWM, hay que añadir una polarización de DC para que en la entrada del modulador PPM nunca sea negativa. En realidad es fácil generar una señal PPM de una señal PWM, como se muestra en la figura 1.8(a). La señal PWM se coloca a la entrada de un multivibrador monoestable. La forma de onda PPM resultante para un valor supuesto de PWM se muestra en la figura 1.8(b).

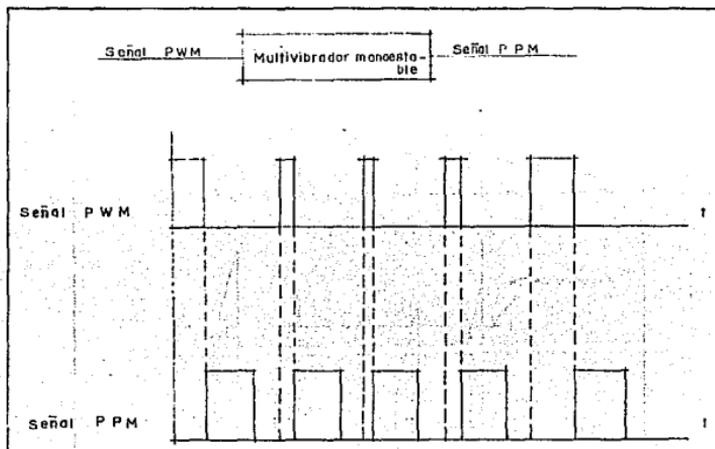


Figura 1.8. Generación de PPM a partir de PWM

Modulación Digital de Onda Continua

Tal como se ha mencionado anteriormente, existen esencialmente tres maneras de modular una portadora senoidal simple: variando su amplitud, su frecuencia y su fase, de acuerdo a la información que se va a transmitir.

En el caso binario esto corresponde a la conmutación de uno de los tres parámetros de una portadora senoidal modulada, entre dos valores posibles ("1" o "0") de la señal digital.

Por tales circunstancias, es posible representar este tipo de modulación por tres esquemas básicos:

**ASK (Manipulación por cambio de amplitud)**

Para comenzar con el análisis de este tipo de modulación es necesario el suponer una secuencia de pulsos binarios, como los que se muestran en la figura 1.9(a). El "1" enciende la amplitud de la portadora, A, y el "0" la apaga, tal como se muestra en la figura 1.9(b).

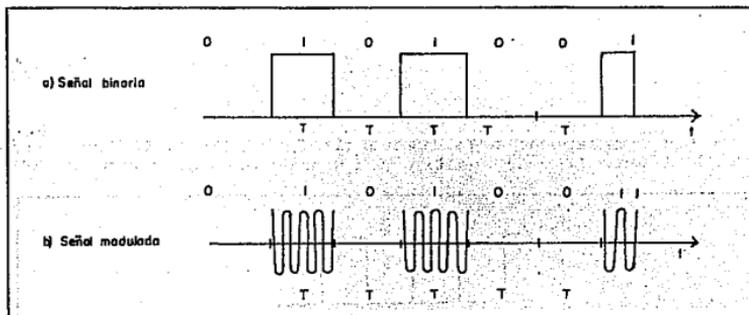


Figura 1.9. Señal ASK

Sea una secuencia particular de unos y ceros,  $f(t)$ . La señal modulada de amplitud, o señal ASK, es representada por:

$$f_c(t) = Af(t) \cos(\omega_c t) \quad (1.16)$$

donde  $f(t) = "1" \text{ o } "0"$ , sobre intervalos de T segundos de duración.

## Capítulo 1

---

### FSK (Manipulación por cambio de frecuencia)

La modulación FSK consiste en variar la frecuencia de la señal portadora con base en las variaciones de amplitud de la señal moduladora.

Para propósitos de análisis se considera primero una forma rectangular, para simplificar.

$$f_1(t) = A \cos \omega_1 t \quad (1.17)$$

$$f_2(t) = A \cos \omega_2 t \quad (1.18)$$

donde:

$$-\frac{T}{2} \leq t \leq \frac{T}{2} \quad (1.19)$$

El "1" corresponde a la frecuencia  $f_1$ , el "0" a la frecuencia  $f_2$ . En la figura 1.10 se muestra la forma de onda de una señal FSK.

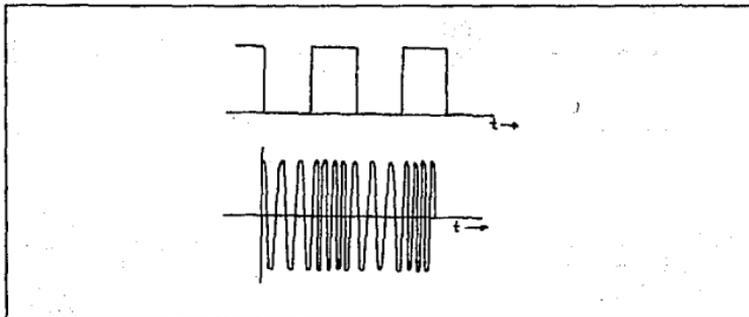


Figura 1.10. Señal FSK

**PSK (Manipulación por cambio de fase)**

La modulación PSK consiste en variar la fase de la señal portadora con base en las variaciones de amplitud de la señal moduladora.

En este tipo de modulación cuando una secuencia binaria es transmitida, la fase de la señal es conmutada entre  $0^\circ$  y  $180^\circ$ .

El "1" está representado por la expresión 1.20, mientras que el "0" está representado por la expresión 1.21.

$$A \cos \omega_c t \quad (1.20)$$

$$-A \cos \omega_c t \quad (1.21)$$

donde:

$$-\frac{T}{2} \leq t \leq \frac{T}{2} \quad (1.22)$$

En la figura 1.11 se muestra la forma de onda de una señal PSK.

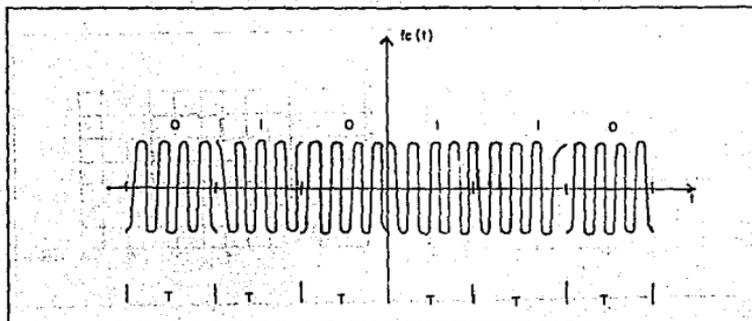


Figura 1.11. Señal PSK

### Modulación Digital por Pulsos

En los sistemas de modulación analógica por pulsos, la amplitud, el ancho o la posición de un pulso pueden variar sobre un campo continuo de acuerdo con la amplitud del mensaje en el instante del muestreo. En sistemas que utilizan la modulación digital por pulsos, las muestras transmitidas toman solamente valores discretos.

Tipos de modulación digital por pulsos:

PCM (Modulación por pulsos codificados).

Con mucha frecuencia en la tecnología de las comunicaciones se emplean sistemas que implican la transmisión de señales digitalizadas y codificadas, nomidados comúnmente sistemas PCM. Los sistemas digitales binarios constituyen la clase más común de sistemas PCM que se encuentran.

Al proceso de digitalización de las señales originalmente analógicas se conoce como proceso de cuantización, el cual consiste en la subdivisión de las amplitudes de las señales en un predeterminado número de niveles discretos de amplitud. Las señales que resultan se denominan cuantizadas. En un sistema específico, los pulsos muestreados deben cuantizarse, o bien, los procesos de cuantización y muestreo pueden realizarse en forma simultánea. Este último procedimiento se representa en la figura 1.12.

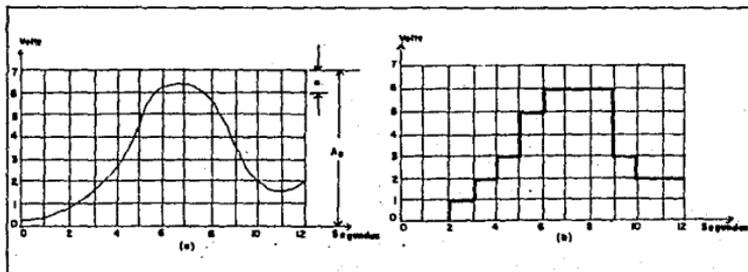


Figura 1.12. Muestreo y Cuantización.

Es muy común que la señal muestreada y cuantizada de pulsos binarios den igual amplitud. La codificación de niveles de amplitud en forma binaria puede realizarse de varias maneras: uno de los procedimientos es emplear la conversión usual entre decimales y binarios, la cual se muestra en la tabla 1.2.

Una de las dificultades que se presentan con la conversión normal de decimal a binario es que al cambiar de un código decimal a otro adyacente, el código binario se modifica en un número variable de dígitos binarios. En tal caso, es preferible emplear el código Gray, en el cual sólo se modifica un dígito a la vez cuando el código decimal correspondiente cambie de un nivel al siguiente.

DIGITO	CODIGO BINARIO	CODIGO GRAY
0	0 0 0 0	0 0 0 0
1	0 0 0 1	0 0 0 1
2	0 0 1 0	0 0 1 1
3	0 0 1 1	0 0 1 0
4	0 1 0 0	0 1 1 0
5	0 1 0 1	0 1 1 1
6	0 1 1 0	0 1 0 1
7	0 1 1 1	0 1 0 0
8	1 0 0 0	1 1 0 0
9	1 0 0 1	1 1 0 1
10	1 0 1 0	1 1 1 1
11	1 0 1 1	1 1 1 0
12	1 1 0 0	1 0 1 0
13	1 1 0 1	1 0 1 1
14	1 1 1 0	1 0 0 1
15	1 1 1 1	1 0 0 0

Tabla 1.2

DM (Modulación delta)

La modulación delta se puede considerar como un método simple de convertir señales analógicas en señales digitales. Se distingue de la PCM por su simplicidad y su eficiencia. Un modulador delta básico, como se muestra en la figura 1.13, consta de un comparador y un muestreador en trayectoria directa, y de un amplificador en configuración de integrador en la trayectoria de retroalimentación.

La salida del comparador se muestrea a un índice de  $f_s$  muestras/segundo, donde  $f_s$  es típicamente mucho mayor que el índice de Nyquist. El muestreador produce así un tren de pulsos  $d(t)$  que consta de pulsos positivos cuando  $m(t) > m'(t)$  y de pulsos negativos cuando  $m(t) < m'(t)$ . La señal modulada  $d(t)$  se amplifica y se integra en la trayectoria de retroalimentación para generar a  $m'(t)$ , que trata de seguir a  $m(t)$ .

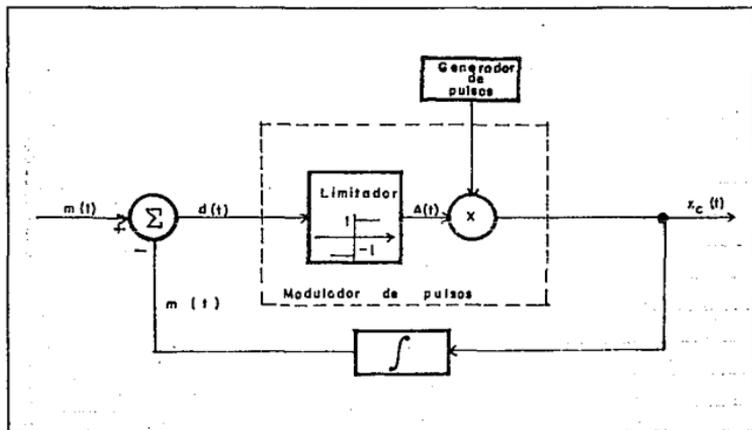


Figura 1.13. Modulación delta

## 1.2 CONCEPTOS BASICOS SOBRE ANTENAS

### Fundamentos de una Antena

La antena es un transductor que convierte la señal eléctrica en campos electromagnéticos o campos electromagnéticos en una señal eléctrica. En los sistemas de comunicación por radio, la onda portadora es propagada desde el transmisor por el empleo de una antena de transmisión; mientras que la antena receptora realiza la función inversa, ésta convierte campos electromagnéticos en señales eléctricas. Sin importar la ubicación, tamaño, forma o peso, todas las antenas tienen la misma función básica: recibir o transmitir señales electromagnéticas del o para el espacio respectivamente.

### Parámetros Importantes de las Antenas

#### Ganancia

Se dice que una antena tiene ganancia en el sentido que se radia más señal (densidad de potencia) en una dirección específica que con una antena fuente-puntual (antena isotrópica), que radia igualmente en todas direcciones (radiación omnidireccional). La medición de potencia se hace siempre con la misma potencia de entrada a las antenas, con el equipo de medición a una distancia igual desde las antenas. Este parámetro también se llama ganancia directiva o simplemente ganancia de antena.

#### Directividad

La directividad de la antena se refiere a la ganancia medida en la dirección de mayor radiación. Esta también es llamada máxima ganancia directiva.

#### Impedancia

La impedancia en un punto dado de la antena está determinado por la relación entre el voltaje y la corriente en ese punto. La máxima transferencia de energía es generada cuando se cumple la condición de un buen acoplamiento de impedancia entre los elementos del sistema.

El buen acoplamiento se presenta cuando la etapa de un sistema tiene igual impedancia que la etapa siguiente del mismo. Al efectuarse un buen acoplamiento se reducen las posibilidades de la presencia de ondas reflejadas.

### Distribución de Corriente y Voltaje

Cuando se alimenta potencia a una antena, la corriente y el voltaje varían a través de su longitud. La corriente es máxima en el centro y casi cero en los extremos, mientras con el voltaje sucede lo contrario.

La corriente y el voltaje no pueden llegar a un valor de cero por la resistencia de la antena, la cual en radiofrecuencia consiste en dos tipos de resistencia: resistencia óhmica y resistencia de radiación. La resistencia de radiación es una resistencia equivalente, un concepto para indicar las propiedades de radiación de la antena.

La resistencia de radiación es la resistencia equivalente que puede disipar la potencia que radia la antena.

La resistencia óhmica de una antena de media longitud de onda es generalmente lo suficientemente pequeña, comparada con la resistencia de radiación, por lo cual se puede despreciar para propósitos prácticos.

La resistencia de radiación está determinada con la siguiente expresión:

$$R_r = \frac{P_r}{I_e^2} \text{ (}\Omega\text{)} \quad (1.23)$$

donde:  $R_r$  = Resistencia de radiación  
 $P_r$  = Potencia radiada  
 $I_e$  = Corriente de entrada

---

### Eficiencia de la Antena

La eficiencia de una antena está relacionada con bastantes parámetros. Como un ejemplo tenemos la condición de la superficie de la antena (oxidación). En general, la eficiencia está determinada por los valores relativos a la resistencia de radiación útil y la otra resistencia indeseable de pérdida no útil. Una antena bien diseñada puede tener una eficiencia del 90%.

La frecuencia entra en la consideración de eficiencia. En bajas frecuencias la antena puede requerir una longitud imprácticamente larga. Esto necesita otros métodos elaborados para simular la longitud.

### Ancho de Banda

El ancho de banda de la antena se refiere al rango de frecuencias sobre el cual debe operar la antena para obtener buenos resultados.

### Patrón de Radiación

El patrón de radiación se refiere a la intensidad de la señal radiada en cada dirección alrededor de una antena. Un radiador fuente-puntual (idealizado) localizado en el espacio exterior tendría un patrón de radiación que sería una esfera perfecta. Esto significa que la intensidad de campo, medida en una distancia fija dada desde el radiador en cualquier dirección, tiene el mismo valor, como muestra la figura 1.14(a). Una antena con polarización vertical tiene un patrón similar al mostrado en la figura 1.14(b). Otras antenas radian en una región muy estrecha, las antenas altamente direccionales, cuyo patrón se muestra en la figura 1.14(c), son características de este tipo de antenas.

La figura 1.14(c) muestra tres puntos sobre el patrón,  $x$ ,  $y$  y  $z$ , correspondientes a los vectores de campo de longitudes  $l_1$ ,  $l_2$  y  $l_3$ . Estos se miden en ángulos  $\theta$ ,  $\phi$  y  $\psi$ , respectivamente. La misma intensidad de campo se mide en los tres puntos, pero el punto  $x$  está más lejano del elemento radiador y el  $z$  es el más cercano. La señal fuente se mide entonces a lo largo de la línea horizontal  $0 - x$ .

El patrón de radiación puede describirse como la envolvente (lugar geométrico) de todos los puntos que tengan iguales valores de intensidad de campo.

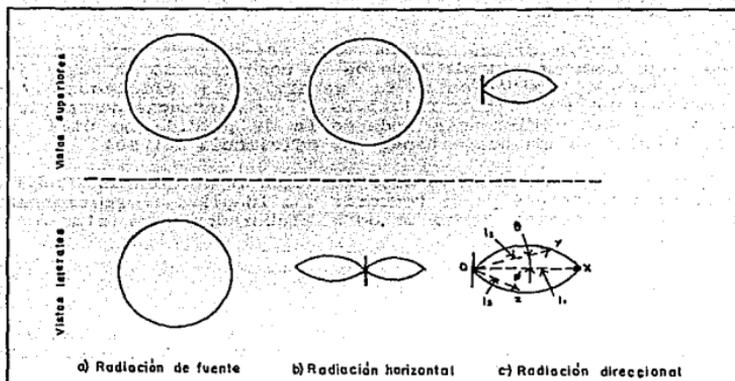


Figura 1.14. Patrones de Radiación

### Lóbulos Laterales

Los lóbulos laterales son otro aspecto del patrón de radiación. En la práctica es difícil obtener un patrón de radiación único. Más comúnmente, un lóbulo grande o mayor que representa al patrón deseado, se acompaña por uno o más lóbulos laterales de menor intensidad de campo. Esto se muestra en la figura 1.15.



Figura 1.15. Patrón de radiación con lóbulos laterales

El significado del lóbulo lateral para un sistema de antena es la disipación de energía en direcciones indeseadas. Similarmente, para una antena receptora, el receptor está sometido a señales indeseadas de interferencia.

### Ancho de Haz

El ancho de haz de una antena se define en cualquiera de dos maneras. Refiriéndose a la figura 1.16, el ángulo  $\theta$  es el punto de media potencia del ancho del haz ( $-3$  [dB]). La radiación en los puntos  $y$  y  $z$  es  $3$  [dB] menos que en el punto  $x$ . El ángulo  $\theta_0$  es el ángulo entre el ancho de haz de primeros nulos. Este es el primer ángulo menor en el cual no se mide la radiación. Esta condición de no radiación se repite entre cada lóbulo lateral.

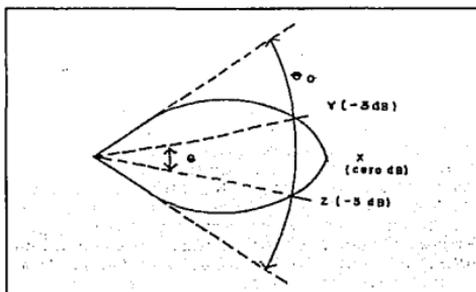


Figura 1.16. Ancho de haz

### Relación Frente-Atrás

Las antenas unidireccionales tienen máxima radiación sólo en una dirección. Para estas antenas, la relación frente-atrás es un parámetro importante. Es la relación entre la máxima potencia radiada en una dirección específica y en la opuesta ( $180^\circ$ ).

Cuando se usa como una antena receptora, es una medida de la reducción en la señal recibida cuando la señal alcanza la antena desde la dirección inversa.

## Capítulo 1

---

### Polarización

La polarización está determinada por la posición del elemento radiador con respecto a la tierra. De esta forma, un radiador que es paralelo a la tierra radia horizontalmente, mientras una antena que forma un ángulo recto con la tierra radia ondas con polarización vertical. Dentro de las comunicaciones por línea de vista, la potencia máxima de la señal se presentará cuando las antenas de los puntos finales del sistema tengan la misma polaridad.

Generalmente las antenas para bajas frecuencias se polarizan verticalmente debido a su relación con tierra. Las señales polarizadas horizontalmente se encuentran con menos interferencia de ruido. La polarización horizontal se usa para antenas de longitud corta y alta frecuencia siempre que esto sea práctico.

### Efecto de Tierra en Antenas

En los patrones de radiación mostrados anteriormente se supuso que la antena estaba ubicada muchas longitudes de onda lejos de la tierra. Estos patrones se conocen como los patrones de espacio libre de las antenas. Todos los patrones de radiación se modifican por reflexión de ondas radiadas desde tierra. La tierra actúa como un reflector gigantesco de señal RF. Esto es particularmente cierto para radiodifusión de baja frecuencia, en la cual una señal sucesivamente rebota en la ionósfera y la tierra, para ser recibida a mitad del camino alrededor del mundo. La tierra puede actuar como la imagen eléctrica o espejo de la antena real. Como resultado, la antena física se comporta como si hubiera una antena idéntica cercana.

### Antena Horizontal

El patrón de radiación de una antena horizontal también es afectado por reflexiones en tierra. Como una regla empírica, las antenas que operan hasta 14[MHz] deben elevarse al menos media longitud de onda sobre tierra. Las antenas en frecuencia arriba de 28[MHz] deben elevarse al menos una longitud de onda. En la figura 1.17 se muestra el efecto de la altura sobre tierra en el patrón de una antena horizontal.

Cabe hacer notar el cambio de ángulo de radiación desde la vertical en una altura de  $\frac{1}{4}$  de longitud de onda, hasta cerca de lo horizontal en una altura de una longitud de onda.

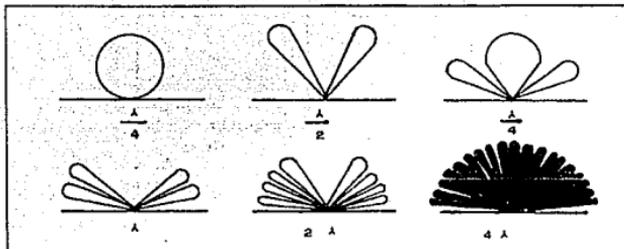


Figura 1.17.

La resistencia de radiación varía con la longitud de la antena, los valores aproximados son:

RESISTENCIA DE RADIACION	LONGITUD DE LA ANTENA
50 [Ω]	$\frac{1}{4}$ de longitud de onda
70 [Ω]	$\frac{1}{2}$ de longitud de onda
95 [Ω]	1 longitud de onda
140 [Ω]	6 longitudes de onda

Tabla 1.3

### Antena Vertical

Una antena vertical aterrizada de  $\frac{1}{4}$  de longitud de onda se llama **Antena Marconi** (figura 1.18). El patrón de radiación es idéntico al patrón que resulta del mismo segmento de una antena completa localizada lejos de tierra.

Las reflexiones en tierra dan lugar a la antena vertical que se comporta como si fuera una mitad de una antena completa, con la otra mitad representada por tierra.

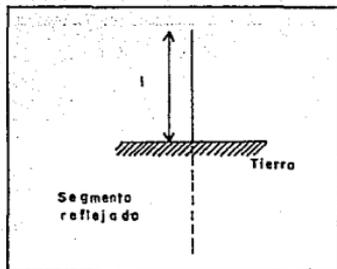


Figura 1.18. Antena Marconi

La longitud de la antena Marconi afecta al patrón de radiación, tal efecto se muestra en la figura 1.19.

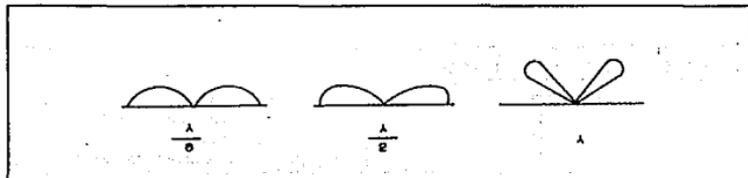


Figura 1.19. Efecto de longitud de la antena Marconi

La resistencia de radiación en antenas verticales varía entre 20 y 100  $[\Omega]$  de una manera compleja, dependiendo de la relación entre la longitud de antena y la longitud de onda.

El sistema de tierra para una antena vertical de  $\frac{1}{4}$  de longitud de onda está compuesto generalmente por cuatro elementos radiales equidistantes, los cuales forman un ángulo de  $135^\circ$  con el radiador, con lo cual se obtiene una impedancia aproximadamente de 50  $[\Omega]$ . Cuando los radiales se encuentran a  $90^\circ$  del radiador, la impedancia es aproximadamente de 30  $[\Omega]$ .

En este tipo de antenas el plano de tierra debe ser conectado a la malla externa del cable coaxial, mientras que el radiador debe ser conectado a el conductor central.

La longitud de los radiales puede ser calculada de la siguiente forma:

$$L_{\text{radiales}} = \frac{\lambda}{3.9} \quad (1.24)$$

En la figura 1.20 se muestra la posición que deben tener los radiales para una impedancia dada.

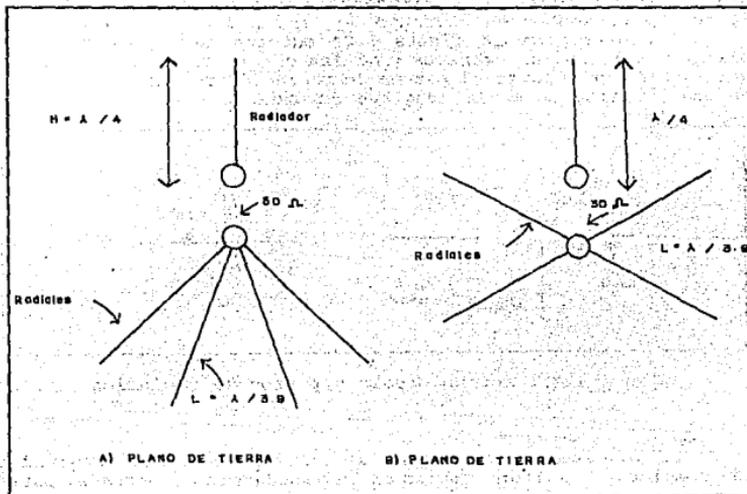


Figura 1.20. Radiales en antenas verticales

La mayor ventaja en este tipo de antenas verticales sobre un plano de tierra es el poder elevar la referencia del sistema, para así poder evitar el efecto que ocasionan objetos que se encuentren cerca de la trayectoria de comunicación (líneas de distribución de energía eléctrica, árboles, construcciones, etc.).

### Principales Arreglos de Antenas para VHF

#### Dipolo

Un dipolo está diseñado con una longitud igual a media longitud de onda en la frecuencia de la señal. La línea de transmisión que alimenta a la antena dipolo debe tener una impedancia característica igual a la impedancia medida en el centro del dipolo. Se encuentra en el rango de 75 a 300  $\Omega$ . El patrón de onda estacionaria de la figura 1.21 muestra la existencia de un voltaje máximo en los extremos y máxima corriente en el centro, así como también se muestra el patrón de radiación de una antena dipolo con una longitud de media longitud de onda.

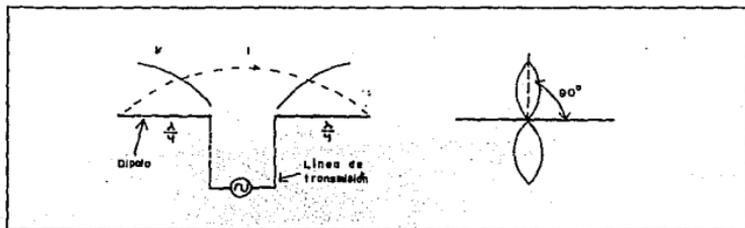


Figura 1.21. Antena dipolo y patrón de radiación

Si la longitud de la antena se incrementa a una longitud de onda completa, resultan cambios en la impedancia de entrada, patrón de onda estacionaria, patrón de radiación y directividad. Esto se muestra en la figura 1.22. Cabe hacer notar que se presentan dos lóbulos (correspondientes a dos medias longitudes de onda), y el ángulo del lóbulo ha llegado a ser más horizontal (54° en lugar de 90°).

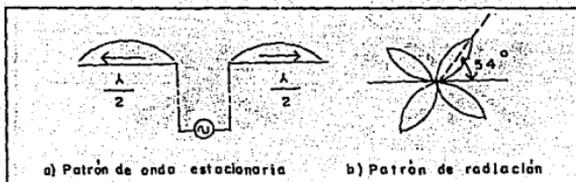


Figura 1.22. Antena de una longitud de onda

El patrón de radiación para una antena de  $3/2$  de longitud de onda se muestra en la figura 1.23.

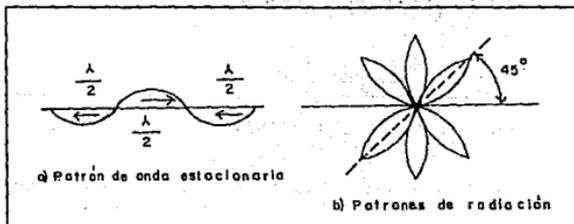


Figura 1.23. Antena de  $3/2$  de longitud de onda

En la figura anterior, los tres lóbulos corresponden a tres medias longitudes de onda. El lóbulo principal es más horizontal ( $45^\circ$ ) y el lóbulo central es un lóbulo menor.

En general, hay tantos lóbulos como el número de medias longitudes de onda.

El ángulo de salida del eje llega a ser menor con longitudes de onda añadidas. El ancho del lóbulo principal se estrecha y llega a ser más largo y más direccional. En la figura 1.24 se muestran algunos patrones de radiación adicionales.

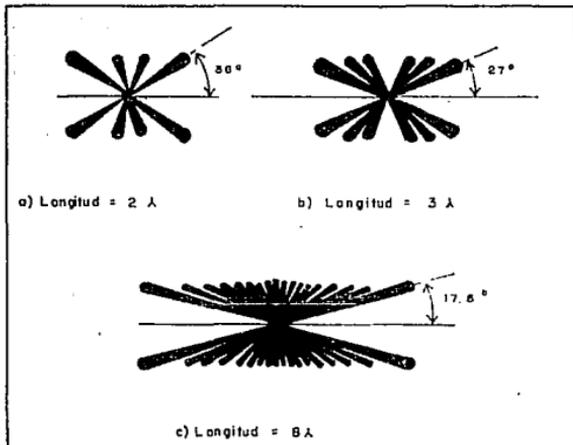


Figura 1.24. Antena multilongitud de onda

Las antenas dipolo son antenas resonantes, en el sentido que existen ambas señales, una directa y una reflejada y originan los patrones de onda estacionaria.

#### Yagi-Uda

Una antena Yagi-Uda puede ser vista como un dipolo al cual se le añadió un reflector y un director. En la figura 1.25 se muestran las longitudes y separación de de los elementos y patrones de radiación.

El lóbulo posterior es significativo en la reducción de efectos fantasmas. Los fantasmas son señales que alcanzan la antena después de haber sido reflejadas por estructuras grandes tales como montañas, edificios, etc.

La relación frente atrás y la impedancia de entrada depende de la proximidad de los elementos. La antena Yagi básica fue extendida finalmente con más elementos reflectores y directores que mejoraron la ganancia y directividad.

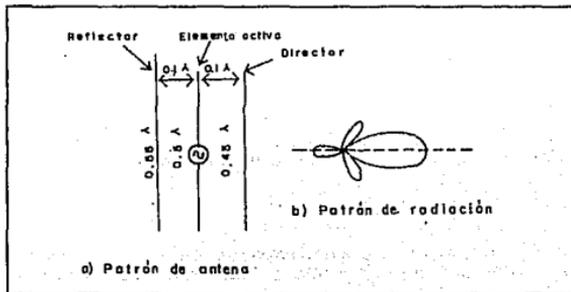


Figura 1.25. Antena Yagi-Uda

### Logoperiódica

El arreglo logoperiódico incluye un amplio grupo de antenas. Este es una estructura tipo Yagi con todos los dipolos activos y cada elemento siguiente más largo. La figura 1.26 muestra la configuración de una antena logoperiódica.

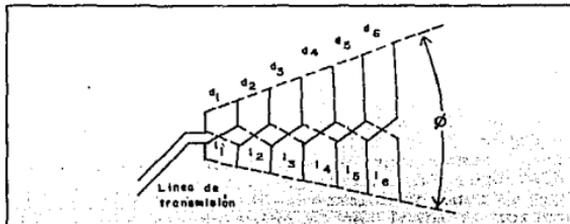


Figura 1.26. Antena Logoperiódica

La antena logoperiódica es muy direccional con la directividad relacionada a  $\lambda$ . La cobertura de frecuencias es amplia, relacionado a las frecuencias de los dipolos cortos y largos. La razón entre la separación ( $d$ ) y la longitud del dipolo ( $l$ ) debe ser igual para cada elemento.

### 1.3 CARACTERISTICAS DE UN ENLACE DE TELEMETRIA

Para empezar a describir las características de un enlace de telemetría, es necesario el hacer referencia a ciertos factores que están involucrados en él, los cuales se dan a continuación.

#### El Canal

Se nombra así al medio de propagación o a la trayectoria que conecta al transmisor y al receptor. Un canal de comunicación puede estar constituido por alambre, cable coaxial, cables de fibra óptica, y en el caso de enlaces de radio-frecuencia (RF), guías de onda, la atmósfera, o el espacio libre.

Para la mayoría de los enlaces de comunicación terrestre, el espacio del canal es ocupado por la atmósfera y parcialmente por la superficie terrestre. Para enlaces satelitales, el espacio es ocupado principalmente por el espacio libre. Aún cuando algunos efectos atmosféricos ocurren en altitudes hasta de 100 [Km], el "espesor" de la atmósfera se extiende hasta una altitud de 20 [Km].

#### Espacio libre

El concepto de espacio libre asume que es un canal libre de influencias para la propagación de RF, tales como: absorción, reflexión, refracción, o difracción. Si existe alguna atmósfera en el canal, deberá ser bajo estas condiciones, se considera despreciable el coeficiente de reflexión de la tierra debido a que está muy distante. La energía de RF que llega al receptor se considera que es función únicamente de la distancia del transmisor. Todo lo anterior es ideal, en la práctica, la propagación a través de la atmósfera y cercana a la tierra resulta influenciada por efectos de absorción, reflexión, refracción y difracción.

## Ruido

Un elemento a considerar en las comunicaciones es el ruido, el cual consiste en señales eléctricas no deseadas, que siempre están presentes en los sistemas eléctricos y que limitan la habilidad del receptor para hacer una correcta detección, al superponerse o encubrir la señal transmitida.

El ruido en equipo de comunicaciones puede ser generado ya sea internamente por el mismo sistema, o externamente, por algunas fuerzas externas. El ruido interno es normalmente generado en el receptor por el circuito empleado al amplificar las señales, algunas veces de valores del orden de los microvolts. Sin embargo, en este rango de frecuencias el ruido externo es un factor crítico en la determinación de la calidad del sistema. El ruido externo es originado por señales de interferencia que se introducen en el receptor por medio de la antena. Existen dos formas de ruido externo que son el natural y el creado por el hombre. Los problemas causados por el ruido natural son menores en sistemas que operan en frecuencias alrededor de los 30 [MHz], pero el ruido generado por el hombre sigue representando un problema.

El ruido generado por el hombre es producido por varias fuentes, tales como, motores eléctricos, automóviles, aisladores de líneas de distribución de energía eléctrica, y lámparas fluorescentes. Dependiendo de la hora del día, el ruido generado por el hombre puede provocar que se decremente la sensibilidad de los receptores, en el rango de 30 a 50 [MHz], hasta en un valor de 20 o 30 [dB].

Existen cuatro fuentes principales de ruido:

- Ruido térmico que se pueda generar dentro del enlace.
- Ruido celeste (Ruido galáctico, Ruido atmosférico).
- No linealidades dentro del sistema, lo cual puede producir señales no deseadas.
- Señales de interferencia producidas por usuarios de la misma frecuencia.

### Ruido Térmico

El ruido térmico es producido por el movimiento de los electrones en todos los componentes eléctricos que disipan energía (resistencias, alambres, etc.). Está presente en todos los sistemas

---

## Capítulo 1

---

de comunicaciones, y es la fuente más importante de ruido en la mayoría de los sistemas eléctricos, dadas sus características, se le ha considerado como ruido blanco gaussiano (AWGN).

Es gaussiano debido a que es un proceso aleatorio, que puede ser representado por una función de densidad de probabilidad gaussiana, con media cero.

Es blanco debido a que su espectro de densidad de potencia es igual para todas las frecuencias, desde DC hasta cerca de los  $10^9$  [GHz].

El término aditivo se refiere a que el ruido simplemente se suma o se superpone a la señal.

En el proceso de detección, el AWGN afecta cada símbolo en forma independiente, por lo cual se dice que el canal " no tiene memoria ".

La potencia del ruido térmico puede ser calculado mediante la siguiente expresión:

$$N = kT^{\circ} W \quad (1.25)$$

donde:

- N = Potencia del ruido térmico [Watts]
- k = Constante de Boltzmann =  $1.38 \times 10^{-23}$  [Watts/(Kelvin Hz)]
- T<sup>°</sup> = Temperatura [Kelvin]
- W = Ancho de banda [Hz]

### Propagación de Ondas de Radio

En un principio, los radios fueron frecuentemente referidos como conectores inalámbricos. Estos dispositivos revolucionarios, por decirlo así, son capaces de conectar sin la necesidad de alambres dos puntos finales de un sistema. Conforme se incrementa la distancia entre el transmisor y el receptor, se reduce el nivel de la señal recibida. La potencia de la señal recibida se decrementa proporcionalmente al cuadrado de esta distancia.

La comunicación por línea de vista ofrece una gran confiabilidad, ya que la señal transmitida viaja en la forma más directa hasta llegar a la antena receptora.

## Frecuencia y Propagación

La analogía entre una señal de radio y la luz de un foco es en muchas ocasiones una comparación aceptable. Como la luz de un foco, la señal de RF puede ser dirigida directamente a cierto punto, puede ser reflejada, y puede originar una sombra en los objetos que se encuentran en su trayectoria. Desafortunadamente, la señal de radio puede también ser afectada por otras fuerzas como el clima, manchas solares, y por objetos tales como árboles y edificios.

La mayoría del tiempo un sistema de comunicaciones opera en modo directo o línea de vista. Este modo ofrece normalmente alta confiabilidad y buen funcionamiento, pero existen factores que pueden interferir con la efectividad de dicho sistema, por tal motivo, es de gran ayuda el conocer las características básicas del rango de frecuencias a utilizar.

BANDA DE FRECUENCIA [Hz]	NOMBRE ASIGNADO
30 - 300	ELF (Extra Low Frequency)
300 - 3K	VF (Voice Frequency)
3K - 30K	VLF (Very Low Frequency)
30K - 300K	LF (Low Frequency)
300K - 3M	MF (Medium Frequency)
3M - 30M	HF (High Frequency)
30M - 300M	VHF (Very High Frequency)
300M - 3G	UHF (Ultra High Frequency)
3G - 30G	SHF (Supra High Frequency)
30G - 300G	EHF (Extra High Frequency)

A continuación se da una breve descripción de las bandas más utilizadas en los enlaces de radio.

### Banda Baja (25 a 50[MHz])

La banda baja ofrece el mayor rango disponible de frecuencias pero puede tener baja confiabilidad en la trayectoria dado por el ruido y por las ondas celestes, los cuales interfieren en el canal.

Como se había mencionado anteriormente, este rango de frecuencias se ve también afectado por la interferencia de ondas celestes o efecto de salto (skip).

La señal proporcionada por la antena de transmisión viaja en todas direcciones, una porción de esta señal viaja hacia arriba hasta la región de la ionósfera, donde ésta es reflejada y viaja de regreso en dirección de la tierra. Tal efecto se muestra en la figura 1.27.

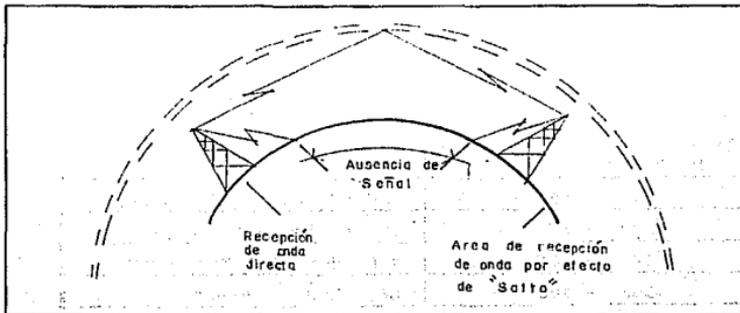


Figura 1.27. Efecto de salto

Las manchas solares provocan una capa reflectora en la atmósfera; con lo cual se cambia la densidad y altitud, de este modo se produce una variación en el rango de la señal reflejada.

#### Banda Media (66 a 88[MHz])

Este rango de frecuencias es muy similar a la propagación en la banda baja con una reducción en el ruido y en los problemas de skip, y tiene menor rango que la banda baja.

Los canales disponibles en esta banda son muy limitados y los sistemas pueden sufrir problemas de interferencias provocados por estaciones de televisión de alta potencia que se encuentran en el área de operación.

**Banda Alta (150 a 174[MHz])**

Los sistemas que operan en este rango de frecuencias experimentan en menor grado la intervención del ruido generado por el hombre y a la vez presenta pocos problemas de skip. La mayoría de los canales están sujetos a una fuerte interferencia dada la cantidad tan grande de usuarios en esta banda.

En esta frecuencia, algunas veces, se presentan algunas interferencias dadas por el clima. Con la propagación normal de la onda directa, las señales en este rango de frecuencias viaja en la forma de línea de vista.

Si el reporte de clima local indica una inversión de temperatura (aire frío atrapado entre aire caliente), se genera una condición en la cual la señal de radio viaja distancias mucho mayores.

Esta condición es llamada efecto ducto y es muy parecido al ducto de un horno o de aire acondicionado (ver figura 1.28). En este caso, la señal de radio queda atrapada en el ducto y se mueve a una región mucho más distante.

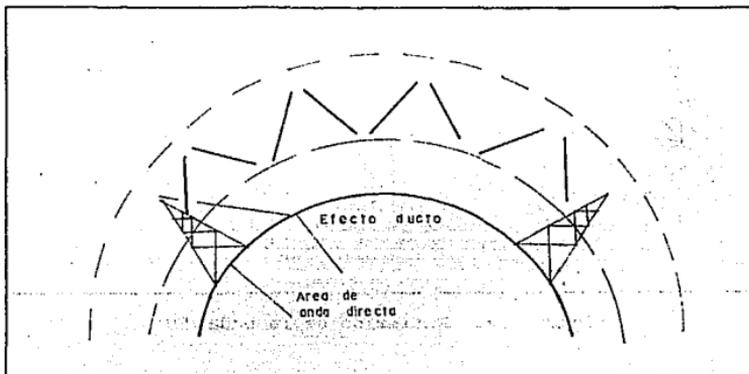


Figura 1.28. Presencia de efecto ducto

Banda UHF (450 a 512 [MHz])

Esta banda está completamente libre de la interferencia por efecto skip. Se presenta la propagación por efecto ducto pero en un grado menor que en el rango de la banda alta. El efecto del ruido generado por el hombre se reduce bastante. La excelente penetración de edificios por señales de ondas terrestres es muy típico de esta banda. Esta penetración está dada por la muy pequeña longitud de onda (microondas) en este rango de frecuencias, lo cual permite que la señal se refleje en cualquier superficie (ver figura 1.29).

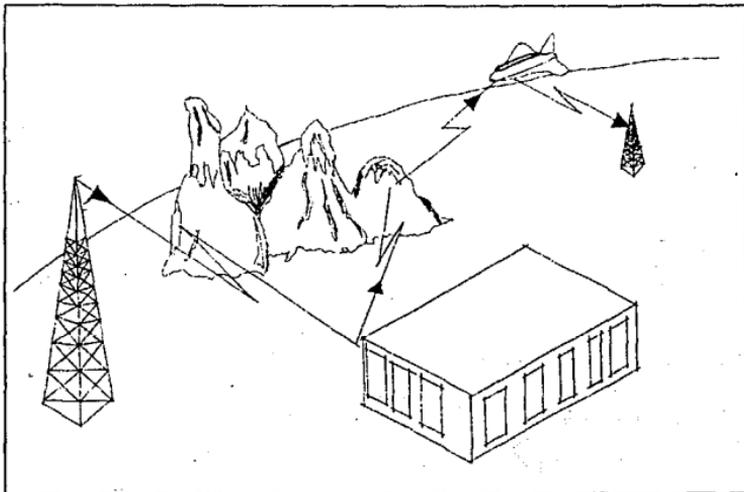


Figura 1.30. Reflexión de la onda UHF

Una de las desventajas de esta banda es la absorción por árboles y follaje que se encuentran en la trayectoria de las ondas transmitidas.

Como la frecuencia utilizada empieza a crecer, esta condición origina que los problemas también se incrementen.

Cabe hacer notar que la absorción de la señal es un factor que incrementa en el verano en el cual el follaje es más denso. El problema de la absorción debe ser considerado cuando se coloca la antena del sistema. La antena debe ser colocada en un lugar libre de follaje, o el sistema debe estar provisto con un margen de ganancia adicional. El margen de ganancia es el exceso de señal con relación a un mínimo requerido para mantener una buena comunicación en un sitio dado.

#### **Banda de 950 (920 a 960[MHz])**

La banda de 950 es totalmente libre de la interferencia por el efecto skip y tiene sólo una mínima ocurrencia de efecto ducto. El efecto del ruido generado por el hombre es menor en nivel que el presentado en la banda UHF, aunque el ruido interno del equipo es un poco mayor.

La penetración de edificios por señales de ondas terrestres es un poco mejor que en la banda UHF. La atenuación de la señal por el follaje, algunas veces, es totalmente crítica. El simple movimiento de un árbol por el viento puede causar una interrupción en la trayectoria de comunicación si no se ha considerado un margen de ganancia adecuado en el sistema.

Estos efectos se van haciendo más críticos a medida que va aumentando la frecuencia.

#### **1.4 ANALISIS DEL ENLACE DE TELEMETRIA**

En el diseño del radioenlace del presente trabajo se deberán considerar los siguientes aspectos:

- Ubicación de sitios para establecer el sistema.
- Seleccionar la banda de frecuencias en la que se pretende operar y que no produzca interferencias a otros usuarios.
- Cálculo de propagación, considerando atenuación por objetos sólidos, reflejos ocasionados por superficies conductoras planas, fenómenos de difracción, fenómenos de refracción producidos por la atmósfera y atenuación en el espacio libre.
- Determinación de márgenes de confiabilidad.
- Establecimiento de parámetros operacionales necesarios.
- Instalación.

## Capítulo 1

---

La eficiencia depende de la distancia de la trayectoria, la salida de potencia del transmisor, la sensibilidad del receptor y el margen de confiabilidad.

### Margen del Enlace

El análisis del enlace comúnmente se realiza a través de la ecuación del margen del enlace o margen de seguridad, el cual es expresado comúnmente en [dB]. A continuación se presenta la ecuación del margen del enlace:

$$M = |S_r - P_r| \quad (1.26)$$

donde:

M = Margen de seguridad

$S_r$  = Sensibilidad del receptor en [dB]

$P_r$  = Potencia de entrada en el receptor en [dB]

La potencia de entrada al receptor es expresada como:

$$P_r = P_t - L \quad (1.27)$$

donde:

$P_t$  = Potencia de salida del transmisor en [dB]

L = Pérdida neta en la trayectoria en [dB]

La pérdida neta en la trayectoria está dada por la combinación de las pérdidas en el espacio libre, pérdidas en las líneas de transmisión, pérdidas adicionales y ganancia de las antenas. Esto puede ser expresado mediante la siguiente ecuación:

$$L = L_s + L_{lc} + L_o - G_t - G_r \quad (1.28)$$

de la ecuación (1.28) tenemos que:

- $L_s$  = Pérdidas en el espacio libre o pérdidas en la trayectoria en [dB]
- $L_{lt}$  = Pérdidas en la línea de transmisión en [dB]
- $L_o$  = Pérdidas adicionales en [dB]
- $G_t$  = Ganancia de la antena transmisora en [dB]
- $G_r$  = Ganancia de la antena receptora en [dB]

Las pérdidas en el espacio libre están dadas por la siguiente expresión:

$$L_s = 32.44 + 20 \log d + 20 \log f \quad (1.29)$$

donde:

- $d$  = Distancia en [Km] entre los puntos transmisor-receptor
- $f$  = Frecuencia de operación en [MHZ]

Es posible calcular el valor de la potencia mínima de la señal requerido a la entrada del receptor (Sensibilidad del receptor) basándonos en la ecuación 1.30.

$$S_r = 10 + 10 \log N + NF \quad (1.30)$$

donde:

- $N$  = Potencia del ruido térmico [W]
- $NF$  = Figura de ruido del receptor [dB]

### Desvanecimiento

Cuando el nivel de señal recibido en el extremo receptor varía del nivel calculado para el espacio libre, se dice que se ha tenido un desvanecimiento.

El desvanecimiento debido a los mecanismos de propagación involucra a fenómenos tales como: refracción, reflexión, difracción, dispersión y atenuación por lluvia y gases (este factor sólo afecta en altas frecuencias).

## Capítulo 1

---

El desvanecimiento en multiruta es debido a la interferencia entre una onda directa y otro tipo de onda, generalmente una onda reflejada. La reflexión puede provenir de la tierra o de alguna capa atmosférica.

El desvanecimiento por absorción debido a la lluvia no representa problemas para frecuencias inferiores a los 10 [Ghz].

El desvanecimiento puede ser compensado mediante un incremento en la potencia de transmisión.

## CAPITULO 2

### DESCRIPCION GENERAL DEL SISTEMA

#### 2.1 TELEMETRIA

##### Definición de Telemetría

El término telemetría significa literalmente medición a distancia, o medición remota.

Originalmente fueron transmitidas mediciones como indicaciones de lecturas remotas, y algunos de los sistemas de telemetría originales fueron en realidad pantallas remotas de esas lecturas. Más recientemente, los sistemas se han desarrollado al grado de que los datos son transmitidos de locaciones remotas hacia estaciones de cómputo.

Los datos son censados por transductores y usualmente son transmitidas del sitio remoto en forma de señales eléctricas.

En la práctica moderna estas señales pueden ser transmitidas por línea telefónica o por radioenlace.

## Capítulo 2

Las unidades básicas del sistema de telemetría pueden identificarse como:

- Transductor para convertir la medición en una señal eléctrica
- Acondicionador de la señal proveniente del transductor
- Transmisor
- Trayectoria de transmisión (enlace por línea o aire)
- Receptor
- Acondicionador de la señal proveniente del receptor
- Convertidor, para transformar la señal eléctrica a una forma apropiada para uso final

La medición puede ser un proceso continuo o muy ocasional (por segundo, minuto, hora, día, etc).

Los sistemas de telemetría están fuertemente relacionados con los sistemas de instrumentación. El término de instrumentación ha sido empleado en varios sentidos. En un sentido éste incluye a un sistema de telemetría completo. En un sentido más estricto, éste se refiere a la medición de variables, ya sea que éstas variables se encuentren en una locación remota o no. Este último término está directamente asociado con el concepto de medición.

El sistema de telemetría a desarrollar estará formado por un puesto central y uno o varios puestos remotos, los cuales estarán comunicados por un radioenlace, como se muestra en la figura 2.1.

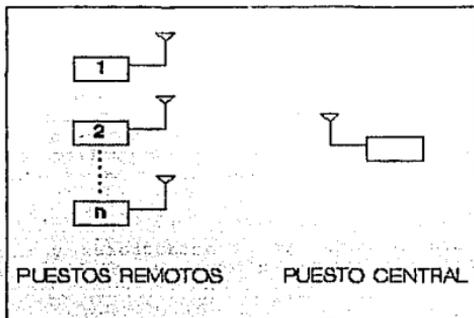


Figura 2.1. Sistema de Telemetría

## 2.2 PUESTO CENTRAL

El puesto central será el encargado de controlar las acciones realizadas por los puestos remotos, así como almacenar la información proveniente de ellos. El puesto central estará formado por los elementos mostrados en la figura 2.2.

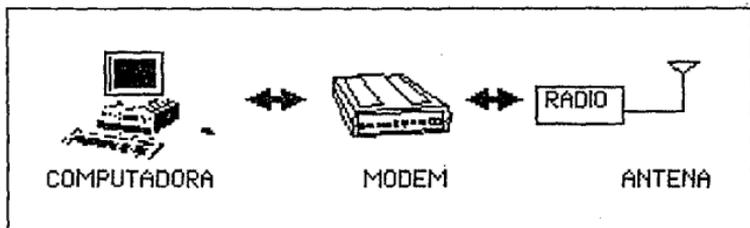


Figura 2.2. Puesto Central

### Computadora

Podrá ser una PC, PS, LAPTOP o NOTEBOOK con las siguientes características:

- 640 [kbytes] de memoria RAM
- 1 unidad de disco flexible
- 1 un puerto serie asíncrono con capacidad de transmisión de 110 a 96000 [Bauds]

### Modem (modulador-demodulador)

Los modem son dispositivos que acondicionan señales para su transmisión y recepción. En el caso del sistema, la modulación utilizada es FSK o modulación en frecuencia (FSK, Frequency Shift Keying), por su baja sensibilidad al ruido.

El modem estará formado por dos etapas fundamentalmente, la moduladora y demoduladora.

**Etapa moduladora**

La modulación de FSK es realizada esencialmente por un circuito oscilador estable, que genera a su salida una frecuencia en respuesta a una entrada digital.

Un modulador de FSK contiene 4 bloques básicos, un oscilador controlado por corriente o voltaje, un interruptor controlado por la señal de entrada para seleccionar una corriente o voltaje, un circuito formador de señales para que la señal de salida tenga un bajo contenido armónico y un buffer, como se muestra en la figura 2.3.

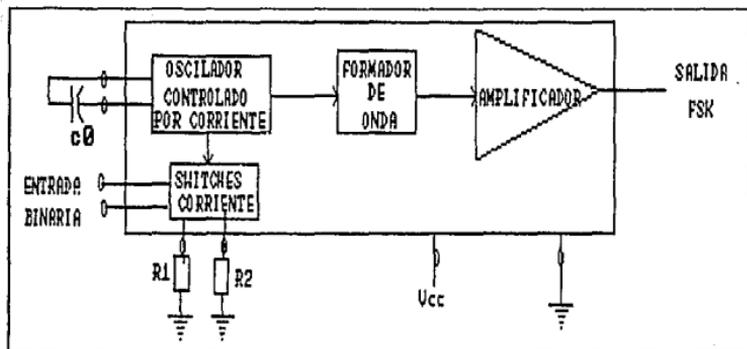


Figura 2.3. Modulador de FSK

Los moduladores de **FSK** deben presentar las siguientes características:

- Estabilidad en frecuencia con respecto a la temperatura.
- La fase de la señal de salida debe permanecer continua a los cambios de frecuencia, para simplificar el circuito del demodulador.
- Respuesta rápida a los cambios de la señal de entrada.
- La señal de salida debe tener baja distorsión armónica.

#### **Etapa demoduladora**

La etapa demoduladora de **FSK** consiste en extraer la información de las señales moduladas en **FSK**. Un circuito muy útil en la demodulación de señales **FSK** es el **PLL** (malla encadenada en fase).

En la figura 2.4 se muestra un diagrama a bloques de un demodulador de **FSK**.

Algunas de las características que deben tener un demodulador de **FSK** son:

- Estabilidad de la frecuencia central a los cambios de temperatura, normalmente éstos deben ser menores a 50 [ppm/°C].
- Ajuste de manera independiente de la frecuencia central y el ancho de banda.
- Los niveles a su salida deben ser compatibles con los de familias lógicas existentes.
- La amplitud de la señal de entrada no debe influir en el proceso de demodulación en un rango.

#### **Fuente de alimentación**

La computadora será alimentada directamente de la línea comercial, la alimentación del modem y radio se realizará por medio de una fuente lineal bipolar.

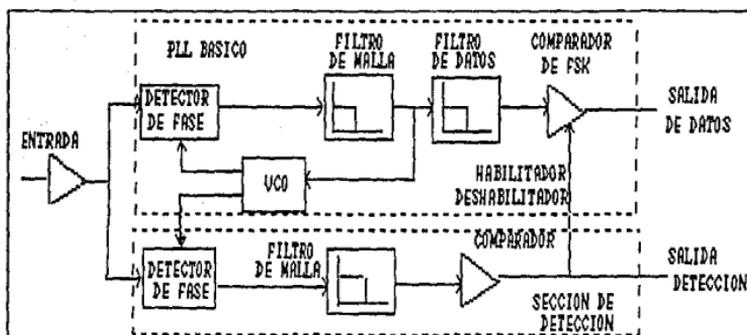


Figura 2.4. Demodulador de FSK

### 2.3 PUESTO REMOTO

El puesto remoto se encargará de adquirir las señales las provenientes de los transductores, acondicionarlas y transmitir las al puesto central.

Los módulos que conformarán al puesto remoto se muestran en la figura 2.5.

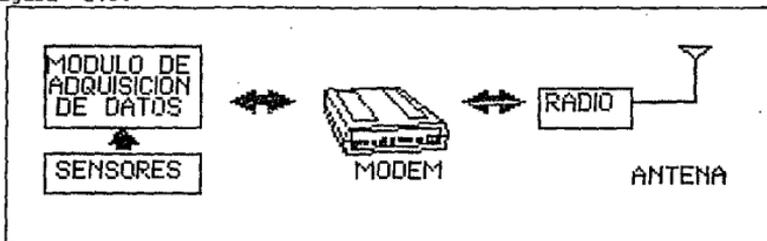


Figura 2.5. Puesto Remoto

### **Transductores**

Las señales de entrada en su mayoría no son eléctricas, para usar los métodos eléctricos para la manipulación, medida, control la cantidad no eléctrica se debe convertir en una señal eléctrica por medio de un dispositivo llamado transductor. Un transductor es un dispositivo que actuando por energía en un sistema de transmisión, suministra energía en la misma o en otra forma a un segundo sistema de transmisión. Esta transmisión de energía puede ser eléctrica, mecánica, química, óptica (radiante) o térmica.

Los transductores se pueden clasificar de acuerdo a su aplicación, método de conversión de energía, naturaleza de la señal de salida, etc.

Los transductores se pueden clasificar en pasivos y activos, los primeros son aquellos que requieren potencia externa y que producen la variación de algún parámetro eléctrico, tal como la resistencia, capacitancia, etc; la cual se puede medir como una variación de voltaje o corriente.

La segunda categoría son los de tipo autogeneración, que producen un voltaje o corriente análogo cuando se estimulan por medio de alguna forma física de energía.

### **Microcontrolador**

El microcontrolador será el encargado de controlar el puesto remoto en todas sus acciones, tales como numero de entradas a muestrear, realizar la conversión analógico/digital, almacenar las muestras y transmisión de ellas cuando el puesto central lo requiera.

El microcontrolador a utilizar está diseñado para aplicaciones en tiempo real en instrumentación, control, y contiene los siguientes elementos:

- Un área de memoria RAM interna de 256 x 8[bits].
- Capacidad para direccionar 64 [Kbits] de memoria RAM y 64 [Kbits] de memoria EPROM. Cinco puertos de 8 [bits] bidireccionales para señales digitales y un puerto unidireccional para entradas analógicas.
- Dos contadores/reloj de 16 [bits].
- Un reloj de 16 [bits] acoplado para capturar y comparar registros.

## Capítulo 2

---

- Su estructura de interrupciones está formada por quince posibles interrupciones y dos niveles de prioridad
- Un convertidor analógico digital con una resolución de 10 [bits], y ocho entradas multiplexadas.
- Dos moduladores por ancho de pulso con una resolución de 8[bits].
- Dos puertos serie, que son el UART y el I<sup>2</sup>C orientado para comunicación maestro-esclavo.
- Un circuito vigilante (watchdog).
- Un circuito oscilador.

### Lógica de Control

Este bloque será el encargado de apoyar al microcontrolador en habilitar las memorias EPROM y RAM, dependiendo de modo de operación en el que se encuentre funcionando el puesto remoto.

### Memorias

Las memorias a utilizar son del tipo EPROM y RAM, a la primera se le llama también de sólo lectura debido a que el microcontrolador no puede modificar su contenido, en ella se encuentra la secuencia de acciones a realizar por el microcontrolador.

En la memoria RAM es posible efectuar ciclos de lectura y escritura, por lo tanto la información contenida en ella puede ser modificada por el microcontrolador, siendo utilizada para almacenar información temporalmente.

### Modem

El modem del puesto remoto tendrá la misma función descrita en el del puesto central.

### Fuente de alimentación

Para abastecer de energía al puesto remoto se utilizará una batería la cual entrega un voltaje diferente al de polarización de los circuitos lógicos, por tal motivo es necesario la construcción de una fuente de tipo conmutado, debido a que este tipo de fuentes tienen una eficiencia mayor que las lineales.

### Tarjeta de Acondicionamiento

La función de esta tarjeta será filtrar y amplificar los niveles de voltaje de las señales provenientes de los sensores, además de mantener dentro de un rango los niveles de voltaje que se aplicarán al convertidor analógico-digital.

### Voltaje de Referencia

El convertidor analógico digital requiere de una referencia de voltaje que sea estable a cambios de temperatura y variaciones del voltaje de polarización, para realizar conversiones precisas y repetitivas para una misma magnitud.

## 2.4 MEDIO DE COMUNICACION

La comunicación entre el puesto central y el puesto remoto será efectuada por medio de un radioenlace, el cual estará formado por un radio y una antena en cada localidad, tal como se muestra en la figura 2.6.

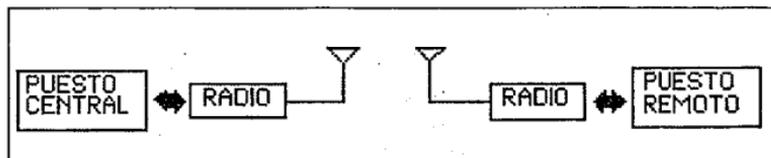


Figura 2.6. Medio de Comunicación

### Radio

Se trata de un equipo que puede operar tanto como transmisores como receptores (**Transceptores**), aunque no simultáneamente, permitiendo así establecer la llamada comunicación **Half Duplex**. La modulación empleada por estos es **FM**; como transmisores envían la señal proveniente del modem y como receptores demodulan la señal que será alimentada al modem.

### Antena

En los sistemas de comunicación por radio, la onda portadora se propaga desde el transmisor por el empleo de la antena de transmisión, siendo ésta un transductor que convierte la señal eléctrica en campos electromagnéticos. En la recepción realiza la conversión de campos electromagnéticos en una señal eléctrica.

En el caso del puesto central se empleará una antena de tipo omnidireccional con polarización vertical. Mientras que en el puesto remoto se empleará una antena de tipo direccional (**Yagi**), con polarización vertical.

## CAPITULO 3

# DISEÑO DEL HARDWARE DEL SISTEMA DE TELEMETRIA

En el presente capítulo se describe la selección de los elementos que componen los diferentes módulos del sistema de telemetría y la distribución e interconexión de tales elementos.

### 3.1 PUESTO CENTRAL

#### Computadora

Como se había mencionado anteriormente, el puesto central está formado por una computadora, la cual es la encargada de controlar el proceso de comunicaciones entre el puerto central y remoto, además de almacenar las muestras recolectadas por el puesto remoto.

Las características mínimas de la computadora deben ser:

- 640 [Kbytes] de memoria RAM
- Una unidad de disco flexible
- 1 puerto serie asíncrono con capacidad de transmisión de 110 a 9600 [Bauds]



El diagrama electrónico del modulador se muestra en la figura 3.1, donde se observa que el voltaje de polarización es de 10.8 [V], por tal motivo es necesario colocar un voltaje de corriente directa (off set) en la terminal 3, igual a la mitad del voltaje de polarización, para que el circuito integrado opere con una sola fuente de alimentación.

Obteniendo este voltaje del divisor de voltaje formado por  $R_{10}$ ,  $R_{11}$  los valores empleados son:

$$R_{10} = 5.6 \text{ [k}\Omega\text{]}$$

$$R_{11} = 5.6 \text{ [k}\Omega\text{]}$$

El valor del capacitor es:

$$C_7 = 10 \text{ [}\mu\text{F]} \text{ (tantalio)}$$

Con los valores empleados se tiene un voltaje constante en el capacitor  $C_7$  a cambios de corriente que existen en la terminal 3.

El potenciómetro  $R_C$  es utilizado para controlar la amplitud de la señal de salida, donde la amplitud tiene una relación con el valor de  $R_C$  de 60 [mV/k $\Omega$ ].

El valor asignado a la potenciómetro es de 10 [k $\Omega$ ], para tener una variación en la amplitud de 0 a 600 [mV].

Los potenciómetros  $R_A$  y  $R_B$  tienen la función de ajustar la forma de la señal senoidal, para una baja distorsión armónica los valores recomendados por el fabricante son:

$$R_A = 500 \text{ [k}\Omega\text{]}$$

$$R_B = 25 \text{ [k}\Omega\text{]}$$

El capacitor  $C_{13}$  acopla la salida del modulador al tranceptor eliminando la componente de corriente directa, sobre la cual se encuentra sobrepuesta la señal senoidal.

$$C_{13} = 0.1 \text{ [}\mu\text{F]} \text{ (tantalio)}$$

El capacitor  $C_8$  tiene la función de filtrar ruido en el voltaje de referencia interno, el valor recomendado por el fabricante es de 0.01 [ $\mu$ F].

La asignación de frecuencia a los niveles lógicos "cero" y "uno", para una velocidad de transmisión de 1200 [Baud] es la siguiente.

$$f_0 = 1200 \text{ [Hz]}$$

$$f_1 = 2200 \text{ [Hz]}$$

Las frecuencias que genera el circuito XR-2206 para los niveles lógicos "uno" y "cero" están determinadas por las ecuaciones (3.1) y (3.2) respectivamente.

$$f_1 = \frac{1}{C_6 R_{T1}} \quad (3.1)$$

$$f_0 = \frac{1}{C_6 R_{T2}} \quad (3.2)$$

Utilizando un capacitor  $C_6 = 0.022 \text{ } [\mu\text{F}]$  y las ecuaciones anteriores se obtiene los valores de las resistencias:

$$R_{T1} = 20.661 \text{ [k}\Omega\text{]}$$

$$R_{T2} = 37.878 \text{ [k}\Omega\text{]}$$

donde:

$$R_{T1} = R_D + R_8$$

$$R_{T2} = R_E + R_9$$

$$R_D = 4.7 \text{ [k}\Omega\text{]}, R_E = 5.6 \text{ [k}\Omega\text{]}, R_8 = 33 \text{ [k}\Omega\text{]}, R_9 = 15 \text{ [k}\Omega\text{]}$$

La amplitud de la señal de salida es de 200 [mV] siendo esta la óptima para los transceptores. Los ajustes a amplitud y frecuencia son realizados todos de manera independiente por elementos resistivos.

**Etapa demoduladora**

La etapa de demodulación se construyó utilizando el circuito integrado XR-2211 (PLL) como se muestra en la figura 3.2, que tiene las siguientes características:

- Rango de polarización: 4.5 [V] a 20 [V]
- Compatibilidad con las familias lógicas DTL\TTL\ECL
- Rango dinámico en la entrada: 2 [mV] a 3 [V] rms
- Estabilidad a cambios de temperatura: 20 [ppm/°C]
- Rango de frecuencias: 0.01 [Hz] a 300 [KHz]

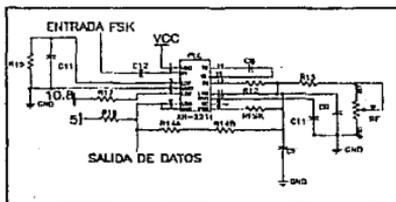


Figura 3.2 Diagrama del demodulador de FSK

El procedimiento de diseño del PLL XR-2211 para la construcción de un demodulador de FSK, con una velocidad de 1200 [Baud] es el siguiente:

Calcular la frecuencia central del VCO ( $f_c$ ), es el valor promedio de las dos frecuencias a demodular como se expresa en la ecuación (3.3)

$$f_c = \frac{f_1 + f_0}{2} \quad (3.3)$$

Obteniéndose de la ecuación (3.3)

$$f_c = 1700 \text{ [Hz]}$$

La frecuencia central está determinada por la constante de tiempo  $C_s R_p$ , como se muestra en la ecuación (3.4).

$$f_c = \frac{1}{C_s R_p} \quad (3.4)$$

El rango de valores para  $R_p$  es de 10 [k $\Omega$ ] a 100 [k $\Omega$ ], el valor recomendado por el fabricante de 20 [k $\Omega$ ], utilizando la ecuación 3.4 con el valor recomendado de  $R_p$  se obtiene el valor de  $C_s$ .

$$C_s = 0.0294 \text{ [\mu F]}$$

Como el valor del capacitor no es comercial se utiliza un valor de 0.027 [\mu F], por lo tanto  $R_p = 21.786$  [k $\Omega$ ]. La resistencia  $R_p$  es compuesta por una resistencia fija y un potenciómetro debido a que el valor de la constante de tiempo es crítico para el buen funcionamiento.

$$R_p = R_{13} + R_t$$

$$R_{13} = 18 \text{ [k}\Omega\text{]}$$

$$R_t = 5 \text{ [k}\Omega\text{]} \text{ (potenciómetro)}$$

El intervalo en el cual puede variar la frecuencia de la señal de entrada sin provocar que la frecuencia del VCO y la de la señal de entrada sean diferentes una vez que ambas sean iguales, se le llama rango de seguimiento ( $\pm \Delta f_t$ ).

El rango de seguimiento necesario para una correcta demodulación esta determinado por la ecuación (3.5).

$$\pm \Delta f_L = \frac{f_1 - f_0}{2} \quad (3.5)$$

Obteniéndose :

$$\pm \Delta f_L = 500 \text{ [Hz]}$$

$$\Delta f_L = 1000 \text{ [Hz]}$$

El rango de seguimiento en función de elementos de circuito y la frecuencia central están determinados en la ecuación (3.6).

$$\frac{\pm \Delta f_L}{f_c} = \frac{R_p}{R_{12}} \quad (3.6)$$

Despejando  $R_{12}$  de la ecuación 3.6 se obtiene:

$$R_{12} = 37.038 \text{ [k}\Omega\text{]}$$

El valor del factor de amortiguamiento del sistema que describe el funcionamiento del demodulador, es mostrado en la ecuación (3.7).

$$\xi = \frac{1}{4} \sqrt{\frac{C_1}{C_2}} \quad (3.7)$$

Si utilizamos un factor de amortiguamiento de 0.5 y la ecuación 3.7, el valor de  $C_2$  es:

$$C_2 = 6.95 \text{ [}\mu\text{F]}$$

El filtro formado por el capacitor  $C_{11}$  y la resistencia  $R_{13}$  sirve para filtrar la señal que sale del detector de cuadratura y obtener su componente de corriente directa, la cual será comparada con el voltaje de referencia y dependiendo de la relación entre ambos voltajes, se tendrá un nivel bajo en la salida de datos mientras no se detecte portadora.

### Capítulo 3

---

Si el valor de la resistencia  $R_{15}$  es de 470 [k $\Omega$ ], el valor de mínimo de  $C_{11}$  para que se filtre correctamente la señal de salida del detector de cuadratura esta dado por la ecuación (3.8).

$$C_{11}(\mu F) = \frac{16}{\Delta f_L} \quad (3.8)$$

$$C_{11} = 0.016 \text{ } [\mu F]$$

El arreglo  $R_{pk}$  y  $C_9$  forman un filtro paso bajas que filtra el voltaje que se va a comparar con el voltaje de referencia interno, dependiendo de la magnitud relativa de ambos voltajes a la salida del comparador de FSK se tendrá un nivel alto o bajo.

La resistencia  $R_{14}$  introduce realimentación positiva a través del comparador de FSK para tener una transición mas rápida a la salida de éste, los valores recomendados para las resistencias son:

$$R_{14} = 510 \text{ [k}\Omega\text{]}$$

$$R_{pk} = 100 \text{ [k}\Omega\text{]}$$

Utilizando estos valores el valor del capacitor  $C_9$  es determinado por la ecuación (3.9)

$$C_9 = \frac{3}{\text{BaudRate}} \text{ } [\mu F] \quad (3.9)$$

Para una velocidad de transmisión de 1200 [Baud]

$$C_9 = 2.5 \text{ } [\mu F]$$

La resistencia  $R_{16}$  es utilizada para polarizar la salida del demodulador que consiste en un transistor colector abierto, El voltaje de polarización al transistor es de 5 [V] para hacer compatible la salida con los niveles de TTL, el rango de valores que puede tomar  $R_{16}$  esta determinado por las ecuaciones (3.10) y (3.11).

---

$$R_{16} \geq \frac{V_{pol} - V_{ce(sat)}}{I_{max}} \quad (3.10)$$

Donde:

$V_{cc}$  = Voltaje de polarización del transistor

$V_{ce(sat)}$  = Voltaje de saturación del transistor

$I_{max}$  = Corriente máxima de colector

$$R_{16} \leq \frac{V_{CC} - V_{IH}}{I_{IH}} \quad (3.11)$$

Donde:

$V_{IH}$  = Voltaje mínimo a la entrada de una compuerta para ser considerado como un nivel alto.

$I_{IH}$  = Corriente que consume una compuerta cuando a su entrada tiene un nivel alto.

Para los siguientes valores:

$$V_{cc} = 5 \text{ [V]}$$

$$V_{ce(sat)} = 0.2 \text{ [V]}$$

$$I_{max} = 2 \text{ [mA]}$$

$$V_{IH} = 0.5 \text{ [V]}$$

$$I_{IH} = 1 \text{ [\mu A]}$$

Se tiene un rango para  $R_{16}$  de:

$$2.5 \text{ [k}\Omega\text{]} \leq R_{16} \leq 4.5 \text{ [M}\Omega\text{]}$$

El valor de la resistencia utilizado es 10 [k $\Omega$ ], con ello la salida es compatible con los niveles lógicos de TTL.

## Capítulo 3

La salida ubicada en la terminal 5 no es utilizada, pero el valor de la resistencia  $R_{17}$  se selecciona de la misma manera que  $R_{16}$ .

El capacitor  $C_{12} = 0.1 [\mu F]$  es utilizado para eliminar toda componente de corriente directa proveniente del transceptor.

### Interfaz del puerto serie

Los niveles lógicos que se manejan en las etapas de modulación y demodulación corresponden a la familia lógica TTL, ambas etapas deben interconectarse al puerto serie de la computadora que se encuentra en el puesto central, la cual maneja los niveles lógicos que corresponden a los establecidos por el estándar RS-232C.

Nivel	Voltaje [V]
Alto	- 12
Bajo	+ 12

Por lo que es necesario colocar una interfaz TTL/RS-232C, RS-232C/TTL para tener una conexión apropiada. La cual se construyó con los circuitos MC14C89 y MC14C88, en la figura 3.3 se muestra un diagrama a bloques de la conexión del modem con la computadora.

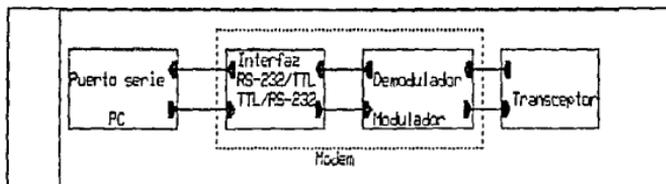


Figura 3.3 Conexión del modem con el puerto serie de la computadora.

**Fuente de alimentación**

Está formada por una fuente lineal bipolar con voltajes de salida de 12 [V] y -12 [V], la cual es polarizada por medio de un transformador reductor 127[V]/25 [V], con tap central, dichos niveles de voltaje son utilizados para polarizar la interfaz TTL/RS-232C.

El voltaje de polarización para la interfaz RS-232C/TTL, es de 5 [V], obteniendo éste mediante un divisor de voltaje colocado en la salida de 12 [V]. Para polarizar el transceptor es necesario un voltaje de 10.8 [V] el cual se obtiene al colocar dos diodos en serie con la salida de 12 [V].

**3.2 PUESTO REMOTO**

A continuación se da una descripción de los elementos que integran el puesto remoto.

**Módulo de Adquisición**

Este módulo está formado por el microcontrolador, lógica de control y memorias del tipo RAM y EPROM.

**Microcontrolador**

El microcontrolador utilizado es el 880C552, el cual es descrito brevemente a continuación.

- Un área de memoria RAM interna de 256 x 8 [bits].
- Capacidad para direccionar 64 [Kbits] de memoria RAM y 64 [Kbits] de memoria EPROM.
- Cinco puertos de 8 [bits] bidireccionales para señales digitales y un puerto unidireccional para entradas analógicas.
- Dos contadores/reloj de 16 [bits].
- Un reloj de 16 [bits] acoplado para capturar y comparar registros.
- Su estructura de interrupciones está formada por quince posibles interrupciones y dos niveles de prioridad
- Un convertidor analógico digital con una resolución de 10 [bits], y ocho entradas multiplexadas.
- Dos moduladores por ancho de pulso con una resolución de 8[bits].
- Dos puertos serie, que son el UART y el I<sup>2</sup>C orientado para comunicación maestro-esclavo.
- Un circuito vigilante (watchdog).
- Un circuito oscilador.

Memoria RAM interna

Está dividida en 3 secciones, como se muestra en la figura 3.4

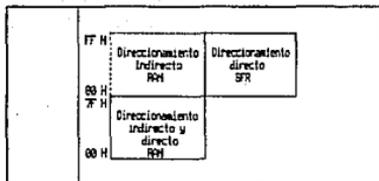


Figura 3.4 Mapa de memoria RAM interna

Como se puede observar de la figura anterior los primeros 128 [bytes] se pueden direccionar directa o indirectamente, en los cuales se encuentran los bancos de los registros, el stack para almacenar registros cuando se atiende a un llamado a subrutina o bien para almacenar datos temporales.

Los siguientes 128 direcciones dependiendo del tipo de direccionamiento se puede acceder al registro de funciones especiales, si el direccionamiento es directo o a memoria RAM la cual también puede ser utilizada para almacenar datos temporales, si el direccionamiento es indirecto.

Registro de Funciones Especiales (SFR)

El registro de funciones especiales contiene todos los registros del 80C552, excepto el contador de programa y cuatro bancos de registro. Más de 56 registros de funciones especiales son usados para controlar los periféricos del microcontrolador.

Los registros restantes son acumulador (ACC), registro B, y registros apuntadores de datos (DPL,DPH).

### Circuito de vigilancia (Watchdog)

El propósito del circuito de vigilancia es reinicializar el microcontrolador si entra en un estado erróneo, causado por voltajes inducidos, o alguna otra fuente de error.

El circuito de vigilancia está formado por un contador de 8 [bits] (Timer 3) y un preescalador de 11 [bits], éste es alimentado con una señal cuya frecuencia es la mitad de la frecuencia del oscilador que se encuentra integrado en el microcontrolador.

El timer 3 es incrementado cada 't' segundos como se muestra en la ecuación 3.12.

$$t = \frac{12 \times 2048}{f_{osc}} [s] \quad (3.12)$$

Si el timer 3 llega a su cuenta máxima se genera un pulso de reset interno. La habilitación del sistema de vigilancia es realizada externamente, proporcionando un nivel bajo en la terminal EW.

El timer 3 debe ser recargado cada determinado tiempo para evitar que éste genere la señal de reset. Para recargar el timer 3 es necesario seguir los siguientes pasos: primero, al bit PCON.4 (WLEW) debe asignársele un nivel lógico alto, ahora el timer 3 puede ser nuevamente cargado. Cuando el timer 3 es cargado el bit PCON.4 es reseteado automáticamente.

### Puerto serial

El puerto serial SIO0 es un Transmisor/Receptor Universal Asíncrono (UART). Para la transmisión y recepción por el puerto serial es necesario acceder el buffer del puerto serie (SBUF), que se encuentra localizado en el registro de funciones especiales (SBUF).

**Registro de Control del Puerto Serie (SCON)**

En él se selecciona el modo de operación, se almacena el noveno bit a transmitir o recibir (TBS o RBS), y las banderas de interrupción del puerto serie (TI o RI), SM0 y SM1 especifican el modo de operación del puerto, como se muestra en la tabla 3.1.

SCON (98H)	SM0	SM1	SM2	REN	TBS	RBS	TI	RI
	(MSB)				(LSB)			

SM0	SM1	Modo	Descripción	Baud Rate
0	0	0	Registro de cambio	fosc/12
0	1	1	8-bit UART	variable
1	0	2	9-bit UART	fosc/32 o fosc/64
1	1	3	9-bit UART	variable

\* fosc = frecuencia de oscilación

Tabla 3.1

**SM2** Habilita/Deshabilita la comunicación multiproceso en los modos 2 y 3, habilita cuando es colocado un '1' y es deshabilitado con un '0'.

**REN** Habilita/Deshabilita la recepción serie, colocando un '1' se habilita la recepción y un '0' se deshabilita, ambas asignaciones se hacen por **software**.

**TBS** Es el noveno bit que se va a transmitir en los modos 2 y 3, el valor asignado es por **software**.

**RBS** En los modos 2 y 3 es el noveno bit recibido. En modo 1 si SM2='0', RBS es el bit de alto, en el modo 0 no es usado.

**TI** Es la bandera que indica cuando un dato se transmitió por el puerto, se colocan un nivel lógico '1' en TI al final de la transmisión del octavo bit en modo 0 ó al comienzo del bit de stop en los otros modos, generando una interrupción.

La bandera TI debe ser inicializada por **software** para deshabilitar la interrupción generada por dicha bandera.

RI Es la bandera que indica cuando un dato se recibió por el puerto, se coloca un nivel lógico '1' al final de recibir el octavo bit en modo 0, o a la mitad del bit de stop en los otros modos, generando una interrupción.

La bandera RI debe ser inicializada por software para deshabilitar la interrupción generada por dicha bandera.

El puerto serial puede operar en cuatro modos:

**Modo 0.** Los datos salen y entran en serie a través de RDX y en TDX se tienen los cambios de reloj. Son transmitidos o recibidos 8 bits, el bit que se recibe/transmite en primera instancia es el menos significativo (LSB).

**Modo 1.** 10 bits son transmitidos a través de TDX y recibidos a través de RDX, llevando el siguiente orden: bit de inicio (nivel bajo), 8 bits de datos (primer bit, LSB), y el bit de stop (nivel alto).

**Modo 2.** 11 bits son transmitidos a través de TDX y recibidos a través de RDX, llevando el siguiente orden: bit de inicio (nivel bajo), 9 bits de datos (primer bit, LSB), donde el noveno bit es programable y finalmente el bit de stop (nivel alto).

En la transmisión, el noveno bit (TBS en SCON se le puede asignar el valor de '0' o '1', por ejemplo el bit de paridad (P en PSW), en la recepción, el noveno bit es almacenado en el registro de funciones especiales SCON en el bit (RBS).

**Modo 3.** El modo 3 es similar al modo 2, únicamente varía en la velocidad de transmisión.

En los cuatro modos la transmisión es iniciada al realizar una instrucción de escritura en el registro SBUF. La recepción es iniciada en modo 0, cuando se cumplen las siguientes condiciones: RI='0' y REN='1', la recepción es iniciada en los otros modos por el bit de inicio en RDX si REN='1'.

### Velocidad de Transmisión (Baud Rate)

Para el modo 0 la velocidad de transmisión es fija, siendo igual a  $fosc/12$ .

En el modo 2 depende del valor asignado al bit SMOD, contenido en el registro de control de potencia PCON, lo cual se muestra en la ecuación 3.13.

$$BaudRate = \frac{2^{SMOD}}{64} fosc \quad (3.13)$$

En los modos 1 y 3 el baud rate es determinado por el timer 1 y el valor de SMOD. Al configurar el timer 1 en el modo de operación de auto-recarga, el baud rate queda determinado por la ecuación 3.14.

$$BaudRate = \frac{2^{SMOD}}{32} \frac{fosc}{12 \times [256 - (TH1)]} \quad (3.14)$$

A continuación en la tabla 3.2 se muestran varias velocidades de transmisión utilizando el timer 1.

Baud Rate	fosc	SMOD	timer 1			
			C/T	Modo	Valor de recarga	
modo 0 1 Mhz	12 Mhz	*	*	*	*	
Modo 2 375 K	12 Mhz	1	*	*	*	
Modo 1, 3						
62.5 K	12 Mhz	1	0	2	FF H	
19.2 K	11.0592 Mhz	1	0	2	FD H	
9.6 K	11.0592 Mhz	0	0	2	FD H	
4.8 K	11.0592 Mhz	0	0	2	FA H	
2.4 K	11.0592 Mhz	0	0	2	F4 H	
1.2 K	11.0592 Mhz	0	0	2	EB H	
137.5	11.986 Mhz	0	0	2	1D H	
110	6 Mhz	0	0	2	72 H	
110	12 Mhz	0	0	1	FEEB H	

Nota : \* no importa el contenido del registro.

Tabla 3.2

### Reset

La señal de reset se utiliza para reinicializar la ejecución de un programa, esta señal puede ser generada manualmente por el usuario o automáticamente por el mismo microcontrolador.

El circuito para generar la señal de reset es el mostrado en la figura 3.5.

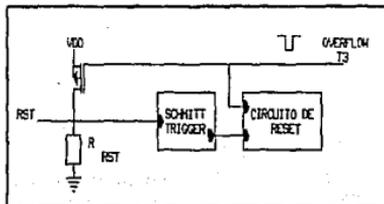


Figura 3.5 Circuito de reset.

A la entrada se usa un circuito schmitt trigger para hacerlo más inmune al ruido, la salida de éste es muestreada cada ciclo de máquina.

Si en la terminal de reset (RST) se mantiene un nivel alto, durante dos ciclos de máquina, el CPU responde ejecutando una señal de reset internamente. Durante el estado de reset las salidas ALE y PSEN tendrán un nivel alto. La terminal RST también puede ser llevada a tener un nivel alto por medio del transistor de pull-up, activado por el timer 3 del circuito de vigilancia.

### Interrupciones

Existen 15 diferentes interrupciones, a las cuales se les puede asignar dos niveles de prioridad, cinco interrupciones son semejantes a las contenidas en el circuito integrado 80C51. Estas 15 interrupciones son:

- INTO. Se genera cuando un nivel lógico o un cambio de nivel se presenta en la terminal P3.2 .

- INT1. Se genera cuando un nivel lógico o un cambio de nivel se presenta en la terminal P3.3 .

- TIMER 0. Es generada cuando el timer 0 llega a su cuenta máxima.

- TIMER 1. Es generada cuando el timer 1 llega a su cuenta máxima.

- RI. Se produce al terminar de recibir un dato de 8 bits en el puerto serie.

- TI. Se produce al terminar de transmitir un dato de 8 bits en el puerto serie.

No se pueden generar las interrupciones RI y TI a la vez, por tal motivo se considera una sola.

El Timer 2 tiene asociadas 9 interrupciones que se clasifican de la siguiente manera.

- Captura

Son 4 interrupciones que se generan cuando ocurre un cambio de nivel en la entradas (CTI0,CTI1,CTI2,CTI3); activando cada entrada su bandera respectivamente (CT0I,CT1I,CT2I,CT3I) y almacenando en un registro de 16 bit asignado a cada interrupción el contenido del timer 2.

- Comparación

Existen 3 registros de 16 bit (CM0,CM1,CM2), y el contenido de cada uno de ellos es comparado con el contenido del timer 2, en el momento que el contenido de cualquiera de ellos es igual al del timer 2 se genera su interrupción correspondiente (CMI0,CMI1,CMI2).

- Sobrecarga

T2BO se genera cuando el timer 2 llega a la cuenta máxima en sus 8 bit menos significativos.

T2VO se genera cuando el timer 2 llega a la cuenta máxima en sus 8 bit más significativos.

La interrupción del convertidor analógico-digital (ADC) es generada por la bandera ADCI contenida en el registro (ADCON). Esta bandera toma un nivel alto cuando la conversión del ADC esta lista para ser leída, la bandera ADCI no es inicializada por hardware, debe ser por software para evitar recurrir a la interrupción, a la vez en esta bandera no es posible colocar un nivel alto.

### Registros de Habilitación

Cada interrupción puede ser habilitada o deshabilitada individualmente, colocando un nivel alto o bajo en el bit de habilitación de interrupciones del registro de funciones especiales. También es posible deshabilitar de manera global todas las interrupciones colocando un nivel bajo en el bit EA del registro IENO.

En las tablas 3.3 y 3.4 se describen el significado de cada uno de los registros IENO,IEN1.

Capítulo 3

IEN0(A8 H)	EA	EAD	ES1	ESO	ET1	EX1	ETO	EXO
	MSB							LSB

Bit	Símbolo	Función
IEN0.7	EA	Control global 0=interrupciones deshabilitadas 1=interrupciones habilitadas
IEN0.6	EAD	Habilitación ADC
INE0.5	ES1	Habilitación SIO1 (I2C)
INE0.4	ESO	Habilitación SIO0 (UART)
INE0.3	ET1	Habilitación Timer 1
INE0.2	EX1	Habilitación interrupción externa 1
INE0.1	ETO	Habilitación Timer 0
INE0.0	EXO	Habilitación interrupción externa 0

Tabla 3.3

IEN1(ESH)	ET2	ECM2	ECM1	ECM0	ECT3	ECT2	ECT1	ECTO
	MSB							LSB

Bit	Símbolo	Función
IEN1.7	ET2	Habilitación T2 overflow
IEN1.6	ECM2	Habilitación T2 comparador 2
IEN1.5	ECM1	Habilitación T2 comparador 1
IEN1.4	ECM0	Habilitación T2 comparador 0
IEN1.3	ECT3	Habilitación T2 registro de captura 3
IEN1.2	ECT2	Habilitación T2 registro de captura 2
IEN1.1	ECT1	Habilitación T2 registro de captura 1
IEN1.0	ECTO	Habilitación T2 registro de captura 0

Tabla 3.4

**Niveles de Prioridad**

A cada interrupción se le pueden asignar dos niveles de prioridad. El nivel de prioridad es definido por el contenido de los registros IP0 e IP1, siendo éstos los siguientes:

- '0' - baja prioridad
- '1' - alta prioridad

La descripción de tales registros se muestra en las tablas 3.5 y 3.6.

IP0(B8 H)	---	PAD	PS1	PS0	PT1	PX1	PT0	PX0	
MSB									LSB

Bit	Símbolo	Función
IP.7	-	Sin uso
IP.6	PAD	Prioridad para interrupción del ADC
IP.5	PS1	Prioridad para interrupción del SIO1
IP.4	PS0	Prioridad para interrupción del SIO0
IP.3	PT1	Prioridad para interrupción timer1
IP.2	PX1	Prioridad para interrupción externa 1
IP.1	PT0	Prioridad para interrupción timer0
IP.0	PX0	Prioridad para interrupción externa0

Tabla 3.5

IP1(F8 H)	PT2	PCM2	PCM1	PCMO	PCT3	PCT2	PCT1	PCT0
-----------	-----	------	------	------	------	------	------	------

MSB

LSB

Bit	Símbolo	Función
IP1.7	PT2	Prioridad de overflow T2
IP1.6	PCM2	Prioridad de comparador 2 T2
IP1.5	PCM1	Prioridad de comparador 1 T2
IP1.4	PCMO	Prioridad de comparador 0 T2
IP1.3	PCT3	Prioridad de registro de captura 3 T2
IP1.2	PCT2	Prioridad de registro de captura 2 T2
IP1.1	PCT1	Prioridad de registro de captura 1 T2
IP1.0	PCT0	Prioridad de registro de captura 0 T2

Tabla 3.6

Una interrupción de prioridad baja puede ser interrumpida por una de alta prioridad, pero una interrupción de alta prioridad no puede ser interrumpida por otra interrupción. Si dos interrupciones de diferente prioridad son solicitadas simultáneamente, a la de más alta prioridad se le da servicio, si ambas son de la misma prioridad se utiliza la siguiente estructura de prioridad, mostrada en la tabla 3.7.

Interrupción	Nombre
Interrupción externa 0	X0
Puerto serie 1 SIO1 (I2C)	SI
Terminación del ADC	ADC
Overflow del timer 0	T0
Captura 0 del timer T2	CT0
Comparación 0 del timer T2	CM0
Interrupción externa 1	X1
Captura 1 del timer T2	CT1
Comparación 1 del timer T2	CM1
Overflow del timer 1	T1
Captura 2 del timer T2	CT2
Comparación 2 del timer T2	CM2
Puerto serie SIO0 (UART)	S0
Captura 3 del timer T2	CT3
Overflow del timer T2	T2

Tabla 3.7

Durante la ejecución de las interrupciones se ejecuta la instrucción LCALL, donde el contenido del contador de programa es almacenado en el stack, pero no el registro PSW, el contador de programa ( PC) es recargado con una dirección que tiene asignada cada interrupción, en algunos casos también es inicializada la bandera que genera la interrupción y en otros casos no es así.

El servicio de interrupción es terminado cuando se encuentra una instrucción RETI.

A continuación se muestra en la tabla 3.8 la dirección que corresponde a cada interrupción.

Interrupción	Nombre	Dirección
Interrupción externa 0	X0	0003 H
Puerto serie 1 SIO1 (I2C)	SI	000B H
Terminación del ADC	ADC	0013 H
Overflow del timer 0	T0	001B H
Captura 0 del timer T2	CT0	0023 H
comparación 0 del timer T2	CM0	002B H
Interrupción externa 1	X1	0033 H
Captura 1 del timer T2	CT1	003B H
Comparación 1 del timer T2	CM1	0043 H
Overflow del timer 1	T1	004B H
Captura 2 del timer T2	CT2	0053 H
Comparación 2 del timer T2	CM2	005B H
Puerto serie SIO0 (UART)	S0	0063 H
Captura 3 del timer T2	CT3	006B H
Overflow del timer T2	T2	0073 H

Tabla 3.8

### Convertidor Analógico Digital

El circuito correspondiente al convertidor analógica-digital consiste en ocho entradas analógicas multiplexadas, el método utilizado en la conversión es el de aproximaciones sucesivas con una precisión de 10 bits. El voltaje de referencia y la fuente de suministro son conectadas por vía separada. El tiempo de conversión equivale a 50 ciclos de máquina. Si la frecuencia del oscilador es de 12 [MHZ], el tiempo de conversión será 50 [µs].

En la figura 3.6 se muestra un diagrama a bloques de los elementos del convertidor analógico digital (ADC) de aproximaciones sucesivas.

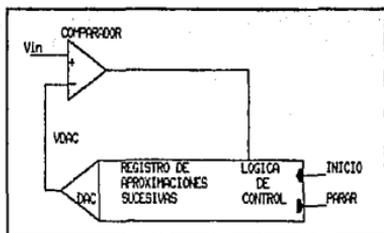


Figura 3.9 ADC de aproximaciones sucesivas

Al iniciarse el proceso de conversión el registro de aproximaciones sucesivas tiene un valor igual a un medio del valor máximo.

El contenido del registro de aproximaciones sucesivas es convertido en un voltaje por medio del convertidor digital analógico (DAC), el cual es comparado con el voltaje analógico ( $V_{in}$ ), y la salida del comparador es alimentada a la lógica de control del registro de aproximaciones sucesivas para determinar si el valor del registro de aproximaciones sucesivas aumenta ó disminuye. Este proceso se repite hasta que el valor a la salida del (DAC) y el voltaje de entrada son iguales.

Los registros ADCH y ADCON contiene el resultado de la conversión y el control del mismo. El registro ADCH contiene los bits ADC.9-ADC.2 corresponden a la palabra más significativa del resultado de la conversión analógico-digital.

ADCH(C4H)

ADC. 9	ADC. 8	ADC. 7	ADC. 6	ADC. 5	ADC. 4	ADC. 3	ADC. 2
-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------

MSB

LSB

El registro ADCON contiene los dos bit menos significativos del resultado de la conversión, así también, los bits de control para el convertidor.

ADCON(C5H)

ADC.	ADC.	ADEX	ADCI	ADCS	AADR	AADR	AADR
1	0				2	1	0

MSB

LSB

En la tabla 3.9 se describe el significado de de cada uno de los bits del registro de control del convertidor analógico-digital (ADCON).

Bit	Símbolo	Función															
ADCON.7	ADC.1	Resultado de ADC, bit número 1															
ADCON.6	ADC.0	Resultado de ADC, bit número 0															
ADCON.5	ADEX	Habilitación de inicio externo "0"=Conversión inicia sólo por software "1"=Conversión inicia por software o externamente.															
ADCON.4	ADCI	Bandera de interrupción de ADC "1"=Conversión terminada, mientras mantenga este valor no es posible iniciar otra conversión.  inicio de ADC y estado.															
ADCON.3	ADCS	<table style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 15%;">ADCI</td> <td style="width: 15%;">ADCS</td> <td style="width: 70%;">Estado</td> </tr> <tr> <td>0</td> <td>0</td> <td>nueva conversión puede iniciar.</td> </tr> <tr> <td>0</td> <td>1</td> <td>ADC ocupado.</td> </tr> <tr> <td>1</td> <td>1</td> <td>Conversión completa, pero no puede iniciar nueva conversión.</td> </tr> <tr> <td>0</td> <td>0</td> <td>No es posible.</td> </tr> </table> Selección del número de entrada a convertir A/D	ADCI	ADCS	Estado	0	0	nueva conversión puede iniciar.	0	1	ADC ocupado.	1	1	Conversión completa, pero no puede iniciar nueva conversión.	0	0	No es posible.
ADCI	ADCS	Estado															
0	0	nueva conversión puede iniciar.															
0	1	ADC ocupado.															
1	1	Conversión completa, pero no puede iniciar nueva conversión.															
0	0	No es posible.															
ADCON.2	AADR2	AADR2    AADR1    AADRO    Entrada															
ADCON.1	AADR1	0    0    0    P5.0															
ADCON.0	AADRO	0    1    0    P5.2															
		0    1    1    P5.3															
		1    0    0    P5.4															
		1    0    1    P5.5															
		1    1    0    P5.6															
		1    1    1    P5.7															

Tabla 3.9

La conversión puede ser iniciada por **software** si el bit de control ADCON.5 contiene un cero lógico (ADEX), la conversión inicia cuando al bit ADCON.3 (ADCS) le es asignado un '1' lógico (ADCS). Si el bit de control ADCON.5 (ADEX) contiene un '1' lógico, la conversión puede ser iniciada por **software** o al presentarse un flanco de subida en la entrada externa STADC, el nivel bajo debe de ser mantenido por un ciclo de máquina seguido de un nivel alto durante el siguiente ciclo de máquina.

La transición de bajo a alto en STADC es detectada al final de un ciclo de máquina, la conversión comienza durante el siguiente ciclo. Cuando la conversión es iniciada por **software** ésta comienza en el siguiente ciclo de máquina después de asignar al bit ADCS un nivel alto.

Durante los siguientes ocho ciclos de máquina, el voltaje en la entrada analógica previamente seleccionada es muestreada, el **slew rate** debe ser menor a 10 [V/ms].

El resultado de la conversión se puede calcular mediante la ecuación 3.15.

$$\text{Resultado} = 1024x \frac{V_{in} - (V_{ref-})}{(V_{ref+}) - (V_{ref-})} \quad (3.15)$$

#### Modos de reducción de potencia

Se tienen 2 modos de reducción de potencia, estos modos son seleccionados por el contenido del registro PCON.

#### Modo ocioso

Al asignar un nivel alto al bit IDL, el microprocesador se encuentra en el modo ocioso, donde.

Son desactivados las siguientes funciones.

- CPU
- Timer T2
- PWM0, PWM1
- ADC

Permanecen activos.

- Timer T1
- Timer T2
- Timer T3
- SIO0, SIO1
- Interrupciones externas

Hay dos maneras de salir del modo ocioso, una es mediante la activación de una interrupción externa, la cual se encargará de asignar un nivel lógico bajo al bit IDL . La otra alternativa es mediante un reset por hardware.

#### Modo de baja potencia

Después de asignar al bit PCON un nivel alto en modo activo, se cambia a modo de baja potencia, por tal motivo el oscilador es detenido, suspendiendo todas sus actividades, el contenido del registro de funciones especiales y la memoria RAM interna se conserva.

La manera de retornar al modo activo es realizando un reset por hardware, y éste al reiniciar define el contenido del SFR pero el contenido de la memoria RAM interna no cambia.

En la tabla 3.10 se describe el estado de los puertos para cada modo y el registro de control PCON.

Modo	ALE	PSEN\	Puer -to 0	Puer -to 1	Puer -to 2	Puer -to 3	Puer -to 4	PWM0 PWM1
Ocioso	1	1	H-Z	Dato	Dire	Dato	Dato	Alto
Baja potencia	0	0	H-Z	Dato	Dato	Dato	Dato	Alto

H-Z           Alta impedancia  
Dire           Dirección

PCON (87H)

SMOD	--	--	WLE	GF1	GF2	PD	IDL
------	----	----	-----	-----	-----	----	-----

MSB

LSB

Bit	Símbolo	Función
PCON.7	SMOD	"1" El baud rate es el doble cuando el puerto serie SIOO en los modos 1,2 ó 3
PCON.6	--	Reservado
PCON.5	--	Reservado
PCON.4	WLE	Habilitación del Watch dog
PCON.3	GF1	Bandera de propósito general
PCON.2	GFO	Bandera de propósito general
PCON.1	PD	Activación del modo baja potencia
PCON.0	IDL	Activación del modo ocioso

Tabla 3.10

Diseño de la arquitectura del microcontrolador

La arquitectura propuesta a utilizar en el módulo de adquisición, en la interconexión del microcontrolador con las memorias EPROM y RAM, es mostrada en la figura 3.7

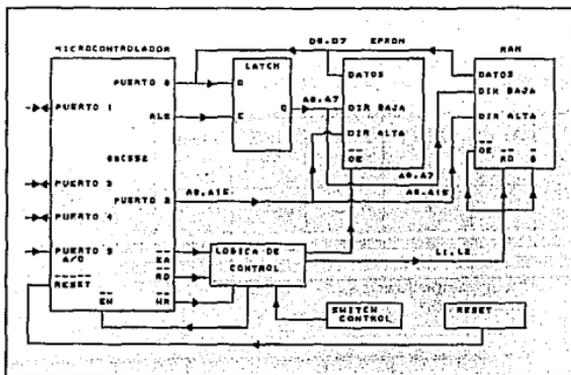


Figura 3.7 Arquitectura del módulo de adquisición

Los puertos 0 y 2 del microcontrolador son utilizados para direccionar a las memorias. El puerto 0 es utilizado como un bus de direcciones y datos, que contiene la parte baja de las líneas de dirección (A0 - A7) y los datos (D0 - D7), esto es posible debido a que se realiza un multiplexado en tiempo.

Para demultiplexar la información del puerto 0 se hace uso de un registro de 8 bits (latch) y la señal ALE (habilitación del latch de direcciones). Cuando se utiliza el puerto para direccionar la memoria, la señal ALE toma un nivel alto, para indicarle al registro que almacene el contenido del puerto 0, en seguida la señal ALE cambia a un nivel bajo y ahora el puerto 0 es utilizado para la transferencia de datos o instrucciones.

El puerto 2 es utilizado para direccionar a las memorias, contiene la parte alta de la dirección (A8 - A15).

El puerto 5 corresponde a las entradas al convertidor analógico-digital.

Del puerto 3 son utilizadas cuatro terminales, dos para el puerto serie P3.0 y P3.1, que corresponde a RXD y TXD respectivamente, para habilitar el circuito de vigilancia se hace uso de la terminal (P3.5) la cual es conectada a la terminal 6 (EW), la cual sirve para habilitar el circuito de vigilancia. Para seleccionar el modo de operación del transceptor se hace uso de la terminal (P3.4), la cual maneja a un transistor para colocarlo en saturación o corte y a la vez el transistor excita la bobina de un relevador. Por ultimo el relevador coloca a la terminal PTT del transceptor a tierra cuando se quiere transmitir, o la terminal PTT se deja flotando cuando el transceptor opera como receptor.

Los puertos 1 y 4 pueden ser utilizadas como puertos paralelos o bien para generar las interrupciones correspondientes al timer 2, el cual no es utilizado.

La frecuencia de oscilación a utilizar es de 11.0592 [Mhz], debido a que con ella es posible obtener una gran variedad de velocidades de transmisión por el puerto serie y reducir los tiempos de conversión al máximo.

En la selección de las memorias se consideraron las siguientes características:

La memoria EPROM se seleccionó con una capacidad de 2 [Kbytes], tiempo de acceso ( $t_{acc}$ ) menor que ( $t_{aviv}$ ) este último es igual a 347.1 [ns]; tiempo de retardo en la salida al ser habilitada ( $t_{oc}$ ) menor que el tiempo que la instrucción es válida después de que PSEN a cambiado a un nivel bajo ( $t_{div}$ ), el cual es 166.2 [ns], y compatibilidad total con TTL .

Para el sistema se seleccionó la memoria NMC27C16BQ200, que cumple con todas las características, teniendo un  $t_{acc} = 200$  [ns] y  $t_{oc} = 150$  [ns].

Para la memoria de datos, memoria RAM, se necesitan 8 [Kbytes], tiempo de acceso  $t_s(A)$  menor a ( $t_{aviv}$ ), este último es igual a 517 [ns], tiempo en la salida al ser habilitada  $t_s(G)$  menor a ( $t_{div}$ ) igual a 200 [ns] y compatibilidad total con TTL.

Como la memoria RAM servirá para almacenar código de programa, ésta debe cumplir con las características requeridas en la memoria EPROM, en lo que se refiere a  $t_{acc}$  y  $t_{oc}$  .

La memoria RAM seleccionada HM6264LP25 tiene las siguientes características:

- Capacidad de 8 [Kbytes]
- $t_s(A)$  25 [ns]
- $t_s(G)$  15 [ns]
- compatibilidad total con TTL
- Voltaje de polarización 5 [V]

Los tiempos de acceso y de retardo requeridos fueron calculados en base a las características eléctricas de AC del microcontrolador y diagramas de tiempo que se encuentran en el apéndice A.

El significado de los tiempos  $t_{div}$ ,  $t_{aviv}$ ,  $t_{div}$  y  $t_{aviv}$  se encuentra en la hoja de características eléctricas de AC.

### Lógica de control

Es un circuito combinacional encargado de habilitar las memorias EPROM y RAM, dependiendo de la acción del microcontrolador y del modo de funcionamiento del módulo de adquisición.

Las entradas al circuito combinacional son PSEN (habilitación de la memoria EPROM), RD (lectura de la memoria RAM externa), WR (escritura en la memoria RAM externa) todas ellas generadas por el microcontrolador, y por último la señal de control, la cual determina el modo de operación del módulo, el valor de la señal de control es determinada por el usuario mediante un interruptor.

Las salidas del circuito combinacional serán utilizadas para seleccionar la memoria a habilitar. A continuación se describe los dos modos de funcionamiento y el diseño de la lógica de control.

### Modo de operación

En el modo de operación la memoria EPROM es habilitada cuando el microcontrolador requiere leer código de programa, y la memoria RAM es habilitada al leer o escribir datos temporales.

La señal control debe mantener un nivel alto durante este modo.

Para encontrar la relación entre las terminales de control del microcontrolador y las terminales de control en las memorias, se construyó parte de la tabla mostrada en la figura 3.10, usando los diagramas de tiempo para la lectura de la memoria EPROM, lectura y escritura de la memoria RAM.

En el modo de operación se tiene el mapa de memoria externa mostrado en la figura 3.8.

Donde se observa que la memoria EPROM contiene el programa a ejecutar y el servicio a las interrupciones. En la memoria RAM se almacena solo datos temporales.

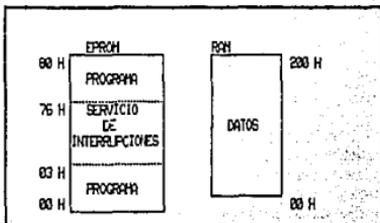


Figura 3.8 Mapa de memoria para el modo de operación

### Modo de Simulación

En el modo de simulación se puede dividir en dos fases, grabar el programa a simular y simulación del programa.

En la primera fase (grabar) se tiene un mapa de memoria idéntico al modo de operación, pero la memoria RAM tiene otra aplicación, en esta ocasión se almacena en ella el programa a simular.

La memoria EPROM contiene un programa el cual realiza las siguientes acciones, recibe una cadena de datos, los cuales serán utilizados para grabar el programa a simular en la memoria RAM.

Al comparar la primera fase del modo de simulación con el modo de operación, encontramos que son semejantes en el uso de las memorias, por lo que la señal de control debe tener un nivel lógico alto, y la relación de las señales de control de las memorias con las del microcontrolador es semejante a la del modo de operación.

En la segunda fase (simulación) se deshabilita completamente la memoria EPROM, debido a que el programa a simular se encuentra almacenado en la memoria RAM, con ello la memoria será accesada para leer código de programa, lectura ó escritura de variables temporales. Con ello ahora el mapa de memoria tendrá 8 [Kbytes] de memoria para el programa, servicio de interrupciones y almacenamiento de datos temporales, como se muestra en la figura 3.9.

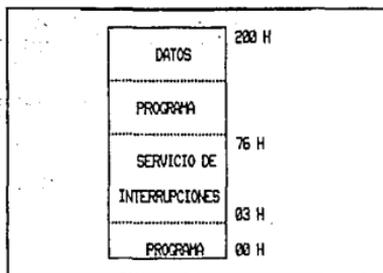


Figura 3.9 Mapa de memoria para el modo de simulación

La ubicación del programa y el área de memoria para almacenar datos temporales es determinado por el usuario, no así la ubicación del servicio de interrupciones, estas se deben mantener en la indicada por el fabricante del microcontrolador.

Para indicarle al módulo de adquisición que opere en el modo de simulación, la señal de control deberá tener un nivel bajo.

Utilizando los diagramas de tiempo para la lectura y escritura de la memoria RAM se construyó parte de la tabla mostrada en la figura 3.10

ACCION	CONTROL	MICROCONTROLADOR			RAM			EPROM			
		PSEN	WR	RD	E1	E2	WE	CE	OE		
LEER CODIGO DE PROG	1	0	1	1	0	1	1	1	0	0	1
LECTURA DE DATOS	1	1	1	0	0	1	1	0	1	0	1
ESCRITURA DE DATOS	1	1	0	1	0	1	0	1	1	0	1
LEER CODIGO DE PROG	0	0	1	1	0	1	1	0	1	1	1
LECTURA DE DATOS	0	1	1	0	0	1	1	0	1	1	1
ESCRITURA DE DATOS	0	1	0	1	0	1	0	1	1	1	1

Figura 3.10 Tabla de verdad

Utilizando la tabla anterior se llegó a las siguientes conexiones entre las terminales de control del microcontrolador y las memorias.

Para la memoria EPROM y el microcontrolador se realizan las siguientes conexiones .

μC	Memoria
PSEN	OE
CONTROL	CE

Las conexiones a realizar entre el microcontrolador y la memoria RAM son:

μC	Memoria
WR	WR
Nivel alto	E2
Nivel bajo	E1

La señal para habilitar la memoria RAM (G, RD), esta en función de las señales CONTROL, PSEN, RD utilizando la tabla 3.10 y realizando una simplificación booleana se obtiene la siguiente identidad.

$$((PSEN - RD) - (RD - CONTROL)) = G$$

Otras señales de control necesarias son:

Habilitación del circuito de vigilancia , este se habilita por programa al cambiar el nivel de la terminal 28 del microcontrolador (P3.4, ) donde esta terminal a su vez se conecta a la terminal 6 del microcontrolador (EW).

La selección del modo de operación del transceptor se realiza mediante el control del estado lógico en la terminal (P3.5) del microcontrolador , el cual sirve para excitar un transistor, y éste a su vez a un relevador que se encuentra conectado a la terminal PTT del transceptor.

El diagrama esquemático es presentado en el apéndice E.



El circuito tiene un buffer en su entrada para tener una alta impedancia de entrada, un etapa de amplificación formada por un amplificador diferencial, un diodo zener localizado a la salida del buffer para determinar los voltajes de saturación y un capacitor en la realimentación del buffer para limitar el ancho de banda en el circuito para eliminar interferencias de alta frecuencia.

La ecuaciones que determinan el funcionamiento de la etapa de acondicionamiento se obtienen de la siguiente manera:

Resolviendo el nodo A.

$$(V_{Inp} - V) + \frac{V_{out} - V}{m} = \frac{V}{n} \quad (3.16)$$

Donde:

m, n : relación del valor de las resistencias respecto a R.

$V_{Inp}$  : Voltaje de entrada

$V_{out}$  : Voltaje de salida

V : Voltaje en el nodo A

Para el nodo B.

$$I_c = \frac{V - V_{Inp}}{R} \quad (3.17)$$

El voltaje en el capacitor es igual a

$$V_c = V - V_2 \quad (3.18)$$

Utilizando las ecuaciones 3.17 y 3.18

$$V_2 = V_{Inp} \frac{1 + SCR}{K + SCR} \quad (3.19)$$

K : Posición relativa del tap del potenciómetro con respecto a la terminal conectada a tierra.

Si  $R_1 \ll R_x$

$$V_i = V_o$$

Para obtener la función de transferencia

$$V_{out} = V_{inp} \left( \frac{1+SCR}{K+SCR} \right) (K) (m) \left( 1 + \frac{1}{m} + \frac{1}{n} \right) - m$$

Para  $w=0$  y el diodo zener apagado

$$V_{out} = V_{Lnp} \left[ \frac{m}{n} + 1 \right] \quad (3.21)$$

Para  $w=0$  y el diodo zener encendido

$$V_{out} = V_z K \left[ 1 + \frac{m}{n} \right] \quad (3.22)$$

Para un valor de  $m \ll 1$  se puede aproximar la función de transferencia a la ecuación 3.23.

$$\frac{V_{out}}{V_{Lnp}} = K \left( \frac{1+SCR}{K+SCR} \right) \left( 1 + \frac{m}{n} \right) \quad (3.23)$$

de donde se obtiene la frecuencia de corte igual a

$$f_c = \frac{1}{2\pi CR} \frac{K}{\sqrt{1-2K^2}} \quad (3.24)$$

### Selección de los elementos del circuito

El rango de voltaje permisible en el convertidor A/D es de 0 a 5 [V], se desea una ganancia de voltaje de 1 y una frecuencia de corte de 100 [Hz].

El circuito utilizado será polarizado con una voltaje de 10.8 [V] y se utilizaran amplificadores operacionales LM324, debido a que es posible obtener voltajes de salida igual a 0 [V] cuando el amplificador es polarizado con una sola fuente.

El voltaje de saturación inferior a la salida es  $V = 0$  [V], debido a que el circuito es polarizado con un voltaje positivo solamente.

Si se requiere un voltaje de saturación superior de 5 [V], con una ganancia de 1, utilizando la ecuación 3.22 y un diodo zener con voltaje de ruptura de 9 [V], se obtiene un valor de K igual a 0.555.

El valor del potenciómetro debe ser mayor que el valor de  $R_1$  por lo que se utiliza un potenciómetro de 50 [k $\Omega$ ] y una resistencia  $R_1 = 330$  [ $\Omega$ ].

Utilizando la ecuación 3.21 y el valor de la frecuencia de corte se encuentra el valor de R y C, si se utiliza un capacitor de 0.1 [ $\mu$ F] se obtiene un valor de  $R = 5.6$  [k $\Omega$ ]. Para obtener una ganancia muy próxima a uno se debe cumplir  $m \ll n$ , si el valor de  $m = 0.1$  y el de  $n = 10$  se obtienen los siguientes valores.

$$mR = 560 \text{ } [\Omega]$$

$$nR = 56 \text{ } [k\Omega]$$

### Voltaje de Referencia del ADC

La precisión de un convertidor A/D es limitado por los cambios de temperatura ó por las variaciones en el voltaje de referencia.

El voltaje de referencia para mantener una salida estable requiere cumplir con ciertas condiciones. El voltaje de salida debe ser independiente de las variaciones de voltaje de polarización al circuito, además de tener una impedancia pequeña.

El circuito para obtener el voltaje de referencia propuesto se muestra en la figura 3.12

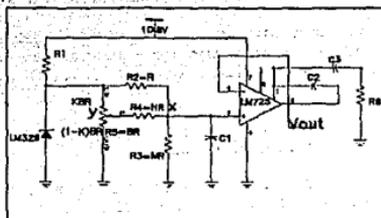


Figura 3.12 Diagrama del voltaje de referencia

El diodo zener y los componentes utilizados deben tener coeficientes térmicos pequeños.

El diodo zener utilizado como referencia es el LM329DZ, sus características más importantes son:

Corriente de polarización	0.6 [mA] a 15 [mA]
Impedancia dinámica	0.6 [ $\Omega$ ]
Coefficiente de temperatura	0.001 %/C
Tolerancia	5 %
Estabilidad térmica	0.002 %
Vz : voltaje zener	6.9 [V]
Bajo costo	

La corriente de polarización del diodo zener está determinada por la ecuación 3.25

$$I_{ref} = \frac{V_{pol} - 6.9}{R_1} \quad (3.25)$$

Donde

$$V_{pol} = 10.8 \text{ [V]}$$

### Capítulo 3

---

Para tener un coeficiente térmico bajo y baja impedancia se debe polarizar con una corriente de 1.2 [mA], utilizando la ecuación 3.25 se encuentra que el valor de  $R_1$  es igual a 3.25 [K $\Omega$ ].

El arreglo de resistencias formado por  $R_2, R_3, R_4$  y el potenciómetro  $R_5$  tienen la función de ajustar el voltaje de salida, la selección de las resistencias se basa en el siguiente análisis.

La variable  $K$  mostrada en el diagrama anterior indica la posición del tap en el potenciómetro.

Para un valor de  $K=0$ , se tiene un valor máximo de voltaje  $V_{\text{omáx}}$  a la salida expresado en la ecuación 3.26.

$$V_{\text{omáx}} = \frac{m(n+1)}{m(n+1)+n} V_x \quad (3.26)$$

Para un valor de  $K=1$ , se tiene un valor mínimo de voltaje  $V_{\text{omín}}$  a la salida expresado en la ecuación 3.27.

$$V_{\text{omín}} = \frac{mn}{m(n+1)+n} V_x \quad (3.27)$$

Las relaciones entre las resistencias expresadas en función del voltaje de salida máximo y mínimo se muestra en las ecuaciones 3.28, 3.29.

$$m = \frac{V_{\text{omín}}}{V_x - V_{\text{omáx}}} \quad (3.28)$$

$$n = \frac{V_{\text{omín}}}{V_{\text{omáx}} - V_{\text{omín}}} \quad (3.29)$$

El valor de la resistencia del potenciómetro es importante, porque determina la posición del tap en el potenciómetro, para obtener el voltaje de salida deseado.

Resolviendo el nodo y.

$$\frac{V_x - V_T}{kR} + \frac{V_{out} - V_y}{n} = \frac{V_y}{(1-k)B} \quad (3.30)$$

Despejando la variable B de la ecuación 3.30 se obtiene.

$$B = \frac{n}{n} \left( \frac{1}{V_{out} - V_y} \right) \left( \frac{V_y}{1-k} - V_x \right) \quad (3.31)$$

El valor del voltaje  $V_y$  debe ser igual a  $V_x/2$ , cuando el tap del potenciómetro se encuentre aproximadamente a la mitad, utilizando las ecuaciones obtenidas y las siguientes condiciones se llegó a los siguientes valores:

$$\begin{aligned} V_{oMAX} &= 5.4 \text{ [V]} \\ V_{oMIN} &= 4.6 \text{ [V]} \\ V_{out} &= 5.0 \text{ [V]} , \text{ para cuando } K=0.53 \\ V_x &= 6.9 \text{ [V]} \\ R &= 18 \text{ [k}\Omega\text{]} \end{aligned}$$

Utilizando la ecuación 3.28

$$m = 3.0666 \quad R_2 = 54 \text{ [k}\Omega\text{]}$$

Utilizando la ecuación 3.29

$$n = 5.75 \quad R_3 = 103 \text{ [k}\Omega\text{]}$$

Utilizando la ecuación 3.30

$$B = 3.066 \quad P_x = 54 \text{ [k}\Omega\text{]}$$

Si se utilizan los valores obtenidos el voltaje de salida podrá variar de 4.6 [V] a 5.4 [V], y se tendrá un voltaje de salida de 5 [V], cuando el tap del potenciómetro se encuentre muy próximo a la mitad.

### Capítulo 3

El capacitor  $C_1$  es utilizado para filtrar ruido de alta frecuencia.

$$C_1 = 0.0022 \text{ } [\mu\text{F}].$$

El arreglo formado por  $R_6, C_2, C_3$ , tiene la función de compensar al amplificador operacional utilizado (LM725), los valores recomendados por el fabricante son:

$$R_6 = 1.3 \text{ } [k\Omega]$$

$$C_2 = 0.01 \text{ } [\mu\text{F}]$$

$$C_3 = 0.27 \text{ } [\mu\text{F}]$$

#### Modem

El modem del puesto remoto es semejante al descrito en el apartado correspondiente al puesto central. La interconexión del modem y el puerto serie del microcontrolador es directa debido a que todos los niveles lógicos corresponden a niveles TTL.

Adicionalmente la tarjeta del módulo de adquisición cuenta con los circuitos de interfaz (1488, 1489) necesarios para que el puerto serie del microcontrolador pueda ser conectado con cualquier puerto serie de una computadora que utilice el estándar RS-232C.

Siendo necesaria esta comunicación para grabar los programas de prueba. Por tal motivo la comunicación del puerto serie puede ser realizada, cumpliendo con el estándar RS-232C, o bien mediante la modulación en FSK. La selección del tipo de salida se realiza al interconectar las terminales del conector interno MOD1, mediante un jumper, como se muestra en la figura 3.13.

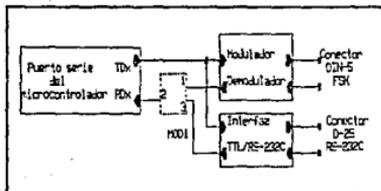


Figura 3.17 Conexión del puerto serie del módulo de adquisición

**Fuentes Conmutadas**

Para abastecer de energía al puesto remoto se utilizará una batería la cual entrega un voltaje diferente al de polarización de los circuitos lógicos, por tal motivo es necesario la construcción de una fuente de tipo conmutado, debido a que este tipo de fuentes tienen una eficiencia mayor que las lineales.

Los elementos de las fuentes conmutadas operan en corte y saturación. En la siguiente tabla se observan las principales ventajas y desventajas de utilizar fuentes conmutadas.

VANTAJAS	DESVENTAJAS
<ul style="list-style-type: none"> <li>. Alta Eficiencia (80 a 90%)</li> <li>. Ligeras</li> <li>. Pequeñas</li> <li>. Permiten cambiar polaridad y magnitud, con respecto a la entrada</li> </ul>	<ul style="list-style-type: none"> <li>. La regulación no es inmediata</li> <li>. Presentan un voltaje de rizo a la salida</li> <li>. Originan emisiones de radiofrecuencia</li> </ul>

Tabla 3.11

La fuente conmutada con configuración reductora entrega un voltaje menor que el voltaje de entrada, la configuración elevadora entrega un voltaje mayor que el voltaje de entrada y la configuración inversora cambia la polaridad del voltaje de entrada.

La configuración básica de una fuente conmutada involucra pocos elementos como son:

- . Circuito de Control
- . Transistor de conmutación (Q)
- . Diodo de conmutación (D)
- . Inductancia (L)
- . Capacitor (C)

La figura 3.14 muestra la configuración básica de las fuentes conmutadas.

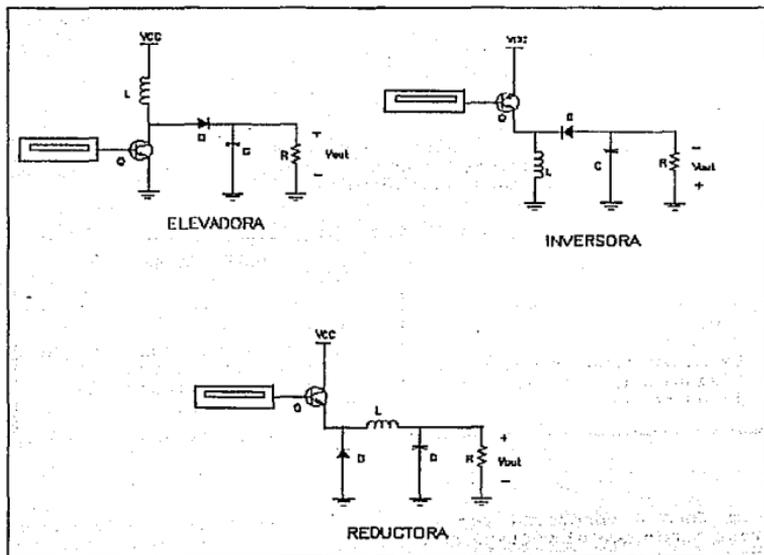


Figura 3.14. Puentes Conmutadas

Las formas más comunes para implementar el circuito de control son:

- Modulador por ancho de pulso (PWM)
- Modulador por posición de pulso (PPM)

La modulación por ancho de pulso se realiza a frecuencia constante, siendo los tiempos de encendido y apagado variables.

La modulación por posición de pulsos determina uno de los tiempos (encendido/apagado), dejando el otro libre. En este tipo de modulación la frecuencia de operación es variable.

### Diseño de la Fuente Conmutada

El circuito de control de la fuente conmutada está constituido por el circuito integrado SG-3524N. Este circuito contiene toda la circuitería necesaria para la implementación de reguladores conmutados de cualquier polaridad. Este circuito incluye un regulador de 5 [V], capaz de proporcionar arriba de 50 [mA] hacia la circuitería externa, un amplificador, un oscilador, un modulador por ancho de pulso, un flip-flop divisor de fase (T), doble salida con transistores de conmutación, un limitador de corriente y circuitería de protección.

A continuación se muestran las especificaciones del circuito integrado SG-3524N.

- . Temperatura de operación 0 [°C] - 70 [°C]
- . Voltaje de entrada 40 [V]
- . Voltaje de referencia 6[V]
- . Corriente de referencia 50 [mA]
- . Corriente de salida 100[mA]
- . Disipación de potencia 1 [W]
- . Frecuencia de operación 100 [KHz]
- . Estabilidad de frecuencia con la temperatura 2 [%]

Los requerimientos de la fuente conmutada son:

PARAMETRO	VALOR
. Voltaje de Entrada (V <sub>e</sub> )	12 [V]
. Voltaje de Salida (V <sub>s</sub> )	5 [V]
. Voltaje de Rizo ( $\Delta V_s$ )	5 [%]
. Frecuencia de Conmutación (F <sub>osc</sub> )	20 [KHz]

En la figura 3.15 se muestra el diagrama correspondiente a la fuente conmutada.

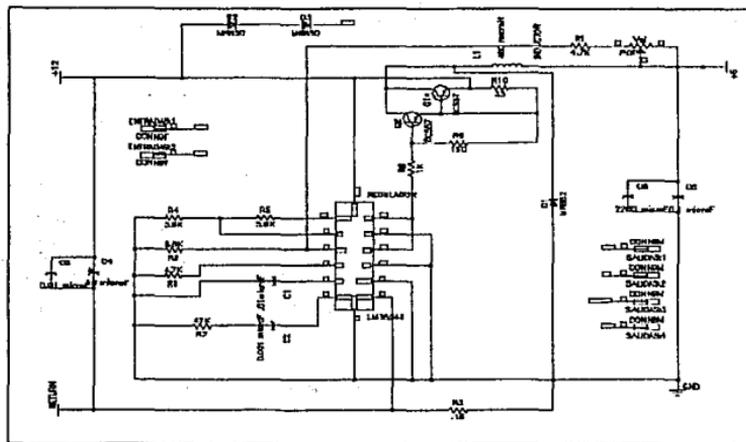


Figura 3.15. Diagrama de la Fuente Conmutada

Para la determinación de los valores de los elementos que la constituyen, se emplearon las siguientes expresiones:

Voltaje de salida ( $V_o$ ):

$$V_o = V_{NI} \left( 1 + \frac{R_F}{R_2} \right) \quad (3.32)$$

donde:

$R_F$  y  $R_2$  son las resistencias de retroalimentación que determinan el voltaje de salida.

$V_{NI}$  es el voltaje aplicado en la entrada no inversora.

Resistencia de retroalimentación ( $R_F$ ):

$$R_F = 5.6 [K\Omega] \left( \frac{V_o}{2.5} - 1 \right) \quad (3.33)$$

donde  $R_F$  está compuesta por el arreglo serial de una resistencia ( $R_1$ ) y un potenciómetro (POT).

Resistencia limitadora de corriente ( $R_3$ ):

$$R_3 = \frac{200 [mV]}{I_o (\text{máx})} \quad (3.34)$$

donde  $I_o(\text{máx})$  es la corriente consumida por la carga.

Frecuencia de oscilación ( $F_{osc}$ ):

$$F_{osc} = \frac{1}{R_c C_1} \quad (3.35)$$

Inductancia ( $L_1$ ):

$$L_1 = \frac{2.5 V_o (V_i - V_o)}{I_o V_i F_{osc}} \quad (3.36)$$

donde  $V_i$  es el voltaje de entrada.

Capacitor de salida ( $C_3$ ):

$$C_3 = \frac{(V_i - V_o) V_o T^2}{8 \Delta V_o V_i L_1} \quad (3.37)$$

Período (T):

$$T = \frac{1}{F_{osc}} \quad (3.38)$$

### Capítulo 3

---

Empleando las expresiones anteriores y ajustando a los valores comerciales correspondientes se obtuvieron los siguientes resultados:

$R_1$	= 4.7	[k $\Omega$ ]
$R_2$	= 5.6	[k $\Omega$ ]
$R_3$	= 0.15	[ $\Omega$ ]
$R_4$	= 5.6	[k $\Omega$ ]
$R_5$	= 5.6	[k $\Omega$ ]
$R_6$	= 4.7	[k $\Omega$ ]
$R_7$	= 47	[k $\Omega$ ]
$R_8$	= 1	[k $\Omega$ ]
$R_9$	= 150	[k $\Omega$ ]
$R_{10}$	= 33	[k $\Omega$ ]
$R_F$	= 5.6	[k $\Omega$ ]
$C_1$	= 0.01	[ $\mu$ F]
$C_2$	= 0.001	[ $\mu$ F]
$C_3$	= 0.01	[ $\mu$ F]
$C_4$	= 10	[ $\mu$ F]
$C_5$	= 330	[ $\mu$ F]
$C_6$	= 0.1	[ $\mu$ F]
$L_1$	= 365	[ $\mu$ H]

### 3.3 DESCRIPCION DE LOS ELEMENTOS QUE INTEGRAN EL RADIOENLACE

#### Transceptores

Un transceptor es un equipo que puede operar tanto como transmisor como receptor, aunque no simultáneamente, permitiendo así establecer la llamada comunicación Half Duplex.

La modulación empleada por éstos es FM, como transmisores envían la señal proveniente del modem y como receptores demodulan la señal que será alimentada al modem.

El transceptor empleado en el sistema es el Maxon DM-0515, el cual ha sido diseñado para emplearse con dispositivos generadores de datos, los cuales emplean el sistema de modulación FSK.

La frecuencia de operación de los radios es de 152.425 [MHz], por lo tanto están ubicados dentro de la banda VHF.

El modo de operación del transceptor es controlada por la terminal denominada PTT (Push to Talk), cuando ésta se encuentra flotando, el radio opera como receptor, si la terminal PTT es aterrizada, el radio operará como transmisor.

El cambio en la conexión de la terminal PTT es realizada por un relevador, el cual puede ser habilitado por el microcontrolador del puesto remoto o por la computadora ubicada en el puesto central, dependiendo de donde se realice el cambio.

Los transceptores utilizados tienen las siguientes características:

ESPECIFICACIONES GENERALES	
Voltaje de Alimentación	10.8 [V DC $\pm$ 5%]
Impedancia de Antena	50 [ $\Omega$ ]
Rango de Temperatura	- 30 a 60 [ $^{\circ}$ C]
Rango de Frecuencia	148 a 168 [MHz]
Modulación Empleada	FM
Capacidad de Canal	1 canal, simplex o half duplex
ESPECIFICACIONES MODO DE RECEPCION	
Sensibilidad	0.35 [ $\mu$ V] o mejor
Figura de Ruido	20 [dB]
Tiempo de Recuperación	18 [ms]
Ancho de Banda Admisible	7 [KHz]
Selectividad	- 75 [dB]
Salida de Audio	200 [mV RMS]
Consumo de corriente	20 [mA] máximo
ESPECIFICACIONES MODO DE TRANSMISION	
Potencia	2 [W $\pm$ 10%]
Nivel de Entrada	250 a 350 [mV RMS]
Consumo de Corriente	600 [mA] máximo
Tiempo de Estabilización	$\leq$ 50 [ms]
Corriente a través de terminal PTT	30 [mA]

### Antenas

En cuanto a las antenas, se recurrió a dos opciones: en la primer opción se emplearon antenas comerciales, una antena omnidireccional modelo MBX-150 en el puesto central y una antena direccional (Yagi de tres elementos) en el puesto remoto.

Para la segunda opción se construyeron dos antenas omnidireccionales con ganancia unitaria (0 [dB]). Una para el puesto central y otra para el puesto remoto.

A continuación se muestran las características más importantes de la antena MBX-150.

ESPECIFICACIONES ELECTRICAS	
Rango de Frecuencia	144 a 174 [MHZ]
Ganancia	4.5 [dB]
Impedancia	50 [ $\Omega$ ]
VSWR	1.5 : 1
Máxima Potencia de Entrada	250 [W]

ESPECIFICACIONES MECANICAS	
Longitud	9.2 [ft]
Peso	10 [lbs]

Para el ajuste de la antena fue necesario recurrir a la gráfica mostrada en la figura 3.16, la cual nos muestra que la longitud de los elementos A, B y C para la frecuencia de operación (152.425 [MHz]) debe ser de:

A	=	48.00 [in]	(1.22 [m])
B	=	52.00 [in]	(1.32 [m])
C	=	8.25 [in]	(0.21 [m])

Una vez ajustada la antena a dicha longitud, se deberá medir la potencia reflejada; por último, para poder dejar el valor de la onda reflejada en el mínimo valor posible, se deberá efectuar un último ajuste con el elemento D.

---

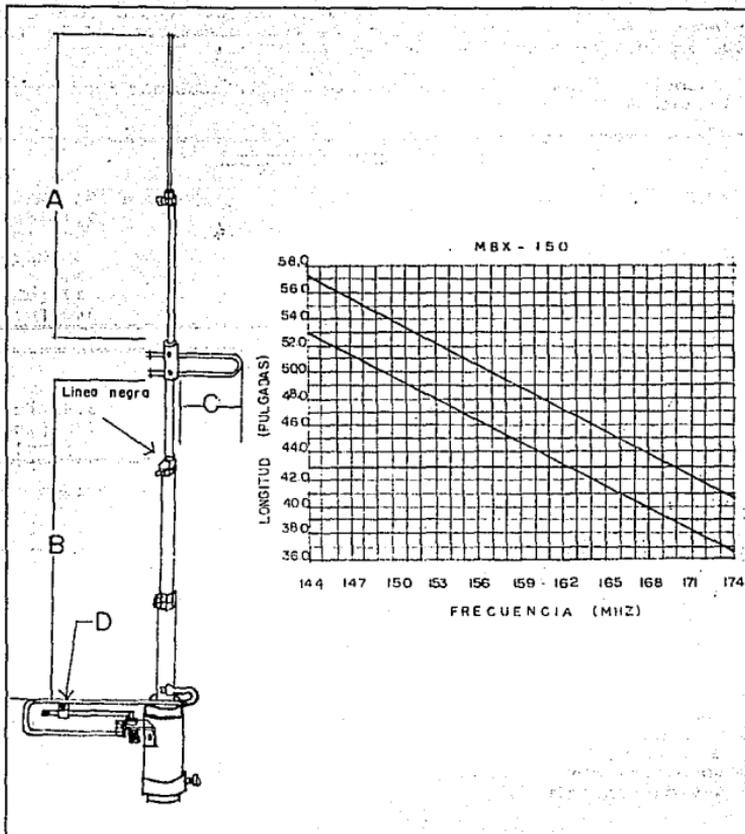


Figura 3.16. Antena Omnidireccional

Prosiguiendo con la primer opción, en el puesto remoto se empleo una antena direccional Yagi de tres elementos modelo MYA-1503, la cual se muestra en la figura 3.17.

A continuación se muestran las características más importantes de la antena.

ESPECIFICACIONES ELECTRICAS

Rango de Frecuencia	150 a 174 [MHZ]
Ganancia	7.1 [dB]
Impedancia	50 [Ω]
Ancho de Banda	4 [MHZ]
VSWR	1.5 : 1
Relación Frente-Atras	17 [dB]
Máxima Potencia de Entrada	300 [W]

ESPECIFICACIONES MECANICAS

Longitud	3.5 [ft]
Diámetro del Brazo	7/8 [in]
Peso	3 [lbs]

Para ajustar la antena a las características requeridas, de acuerdo a la frecuencia que va a operar, es necesario recurrir a la gráfica mostrada en la figura 3.17, la cual nos muestra que la longitud de los elementos R, D<sub>1</sub> y D<sub>2</sub>, para la frecuencia de operación (152.425 [MHZ]), deberá ser del orden de:

R =	37.8 [in]	(0.96 [m])
D <sub>1</sub> =	35.4 [in]	(0.90 [m])
D <sub>2</sub> =	35.0 [in]	(0.89 [m])

Una vez ajustada la antena a dichas longitudes, se procedió a medir la potencia reflejada, por último, para poder dejar el valor de la onda reflejada en el mínimo valor posible, se efectuó un último ajuste con la abrazadera que une al elemento radiador con una cavidad capacitiva.

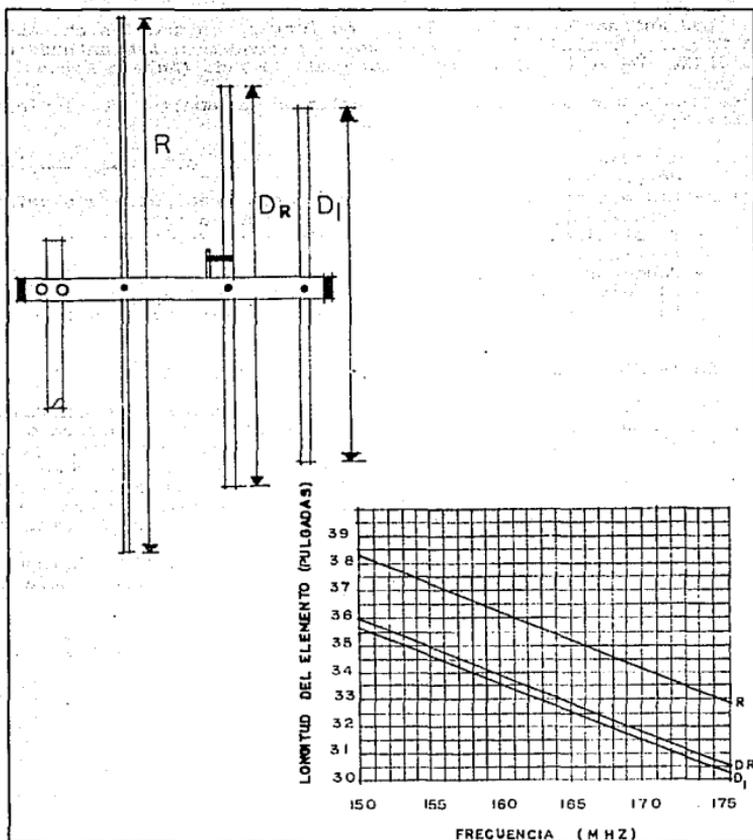


Figura 3.17. Antena direccional

Las antenas de la segunda opción fueron construidas en base a la teoría desarrollada anteriormente, referente a las antenas con polarización vertical de  $1/4$  de longitud de onda (Antena Marconi).

Para construir cada una de las antenas se empleo el siguiente material:

- 4 radiales y un radiador, cada uno con una longitud de 0.492 [m]
- Los materiales utilizados son: latón (radiador) y aluminio (radiales), de  $1/8$  " y  $5/16$  " respectivamente
- Se utiliza una placa de aluminio de 20 [cm<sup>2</sup>] como referencia
- Conectores PL (UHF) "hembra y macho"
- 20 juegos de tornillos, rondanas de presión, y tuercas , todos estos deberán ser galvanizados, de  $1/8$ ".

En la figura 3.18 se muestra la antena construida.

Para efectuar el ajuste de cada antena, primero se construyó con las características señaladas y posteriormente se procedió a conectarla a uno de los radios, colocando un wáttmetro para poder determinar la potencia transmitida y la potencia reflejada, al observar la presencia de potencia reflejada, se procedió a efectuar cortes pequeños en el elemento radiador, continuando con este procedimiento hasta verificar que la potencia reflejada fuera nula.

De esta forma podíamos estar seguros que se estaba efectuando un acoplamiento de impedancias adecuado para la frecuencia de operación.

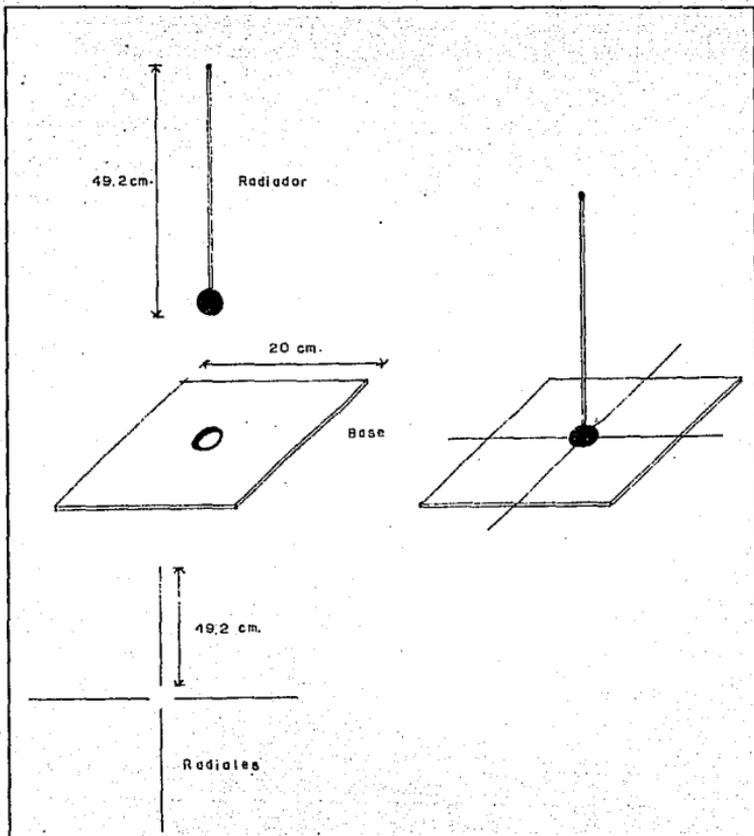


Figura 3.18. Antena construida

## CAPITULO 4

# DISEÑO DEL SOFTWARE DEL SISTEMA DE TELEMETRIA

El puesto central y remoto del sistema de telemetría están conformados por sistemas digitales, alrededor de microprocesadores o microcontroladores.

Estos sistemas requieren para su operación adecuada, además del hardware, de un software. En este capítulo se describen los programas desarrollados para controlar la operación de los puestos remoto y central.

### 4.1 Puesto Remoto

El puesto remoto puede operar en dos modos el de prueba y el de operación, el primero se utiliza para desarrollar programas prototipo, los cuales son almacenados en la memoria RAM externa.

El modo de operación es utilizado cuando se quiere que el puesto remoto realice una función específica, y la secuencia de instrucciones a ejecutar se encontrara almacenadas en la memoria EPROM. A continuación se describen ambos modos.

#### Modo de Prueba

Para desarrollar los programas de prueba es necesario una computadora que tenga un puerto serie, capacidad de memoria de 640 [Kbytes] y una unidad de disco flexible.

Las herramientas en el desarrollo de los programas de prueba son: un editor de textos que utilice código ASCII, para editar el programa de prueba en mnemónicos y declarar los registros de funciones especiales que son utilizados en el microcontrolador 80C522, pero que no están declarados en el microcontrolador 80C51.

Para revisar la sintaxis del programa de prueba se utiliza el programa **CY8051**, el cual nos indicará en el monitor de la computadora todos los errores existentes en el programa. En caso de no tener errores, genera un archivo que contiene el código hexadecimal del programa de prueba.

El archivo con el código hexadecimal, del programa de prueba almacenado en la computadora, se transfiere hacia la memoria **RAM** del puesto remoto, utilizando el puerto serie de ambos.

Para ello se hace uso del programa llamado **GRABAR**, desarrollado en el lenguaje de programación Pascal, el cual programa el puerto serie de la computadora con los siguientes parámetros:

- Velocidad de transmisión 1200 [Bauds]
- Sin bit de paridad
- Un bit de stop

Además, el programa **GRABAR** interpreta el archivo generado por el programa **CY8051**, y manda la siguiente secuencia de datos:

- Dirección de instrucción (parte alta)
- Dirección de instrucción (parte baja)
- Instrucción

El programa residente en la memoria **EPROM** del puesto remoto, programa el puerto serie del microcontrolador con las mismas características que el de la computadora, y controla la secuencia de datos que recibe por el puerto serie para grabar la memoria **RAM** externa.

Secuencia para ejecutar un programa de prueba :

Editar el programa de prueba, asignándole un nombre con el siguiente formato.

<Nombre del programa de prueba>.ASM

Revisar la sintaxis del programa, ejecutando el programa **CY8051.EXE**, y utilizar la instrucción **AVSIM51** como se indica a continuación.

AVSIM51 <Nombre del programa de prueba>

Si existen errores es necesario corregirlos, debido a que el archivo **.HEX** sólo se genera cuando no se tienen errores en el programa, el nombre del archivo será el siguiente :

<Nombre del programa de prueba>.HEX

La transferencia del archivo (**.HEX**) hacia el puesto remoto se realiza utilizando el puerto serie, la interconexión de los puertos es de la siguiente manera. En el puesto remoto se utiliza el conector DB-9 y por el extremo de la computadora el que corresponde al puerto serie.

Es necesario unir las terminales 2 y 3 del conector (**MOD**), y 1 y 2 del conector (**CONTROL**), utilizando un **jumper**, ambos conectores se encuentran en el puesto remoto.

Ejecutar el programa **GRABAR.EXE**, donde aparecerá en letrero solicitando el nombre del programa de prueba que será transferido a la memoria **RAM**, éste debe darse sin extensión, dado que por **default** es **.HEX**, al terminar la transferencia del archivo aparece en la pantalla un letrero indicando el fin.

Una vez que termina la transferencia del archivo (**.HEX**), es necesario retirar el **jumper** del conector (**CONTROL**), para que se inicie la ejecución del programa de prueba.

### Modo de operación

Para que el puesto remoto funcione en el modo de operación es necesario unir las terminales 1 y 2 del conector (**CONTROL**). El puesto remoto se encuentra en el modo de operación ejecutando un programa que realiza las siguientes funciones:

Iniciar un muestreo de señales analógicas a solicitud de un puesto central, las características del muestreo como número de señales a muestrear y frecuencia de muestreo son establecidas por el puesto central.

Las muestras obtenidas son almacenadas en la memoria **RAM** y una vez que dicha memoria se encuentra llena se detiene el muestreo, en espera de que el puesto central solicite el envío de las muestras.

El canal de comunicación entre los puestos remoto y central es a través de un enlace de radio, por lo tanto el programa residente en la memoria **EPROM** también es el encargado de activar correctamente el transceptor utilizado.

### Programación del puesto remoto

El programa en el puesto remoto se desarrolló en lenguaje ensamblador, y se puede dividir en 3 etapas que a continuación se describen:

#### Recepción de parámetros del muestreo

En esta etapa, como primer paso se inicializa el microcontrolador, es decir se dan condiciones de operación, se definen: el **baud rate**, apuntadores, condiciones iniciales, valores de comparación y se coloca en estado de espera para establecer la comunicación con el puesto central. Una vez recibida la clave que establece la comunicación, el puesto central envía los parámetros para efectuar el muestreo.

#### Muestreo

En el proceso de muestreo se habilita la interrupción del ADC, el circuito de vigilancia, y se selecciona el canal a convertir. El resultado de la conversión se obtiene del área de registros especiales y se acondiciona para ser almacenado en la RAM externa, además se verifica si ésta no se ha agotado.

#### Transmisión de muestras

El control de la transmisión de muestras entre los puestos central y remoto se efectúa desde el puesto central. Para que el puesto remoto inicie la transmisión es necesario que reciba una clave. En el puesto remoto se realiza una suma de todos los datos por transmitir para que el resultado de la suma sea transmitido al final de las muestras, y en el puesto central se suman todos los datos recibidos, para que ambas sumas sean comparadas y determinar si la transmisión de datos tuvo errores. Si ambas sumas coinciden, la transmisión fue exitosa, sino es así, se solicita se envíen las datos nuevamente.

Después intentar establecer la comunicación, el número de intentos seleccionados por el usuario, la transmisión no es exitosa, en el puesto central se indica que hay problemas con la línea de comunicación.

El diagrama de flujo correspondiente a la programación del puesto remoto se muestra en las figuras 4.1a, 4.1b y el listado del programa se encuentra en el apéndice B.

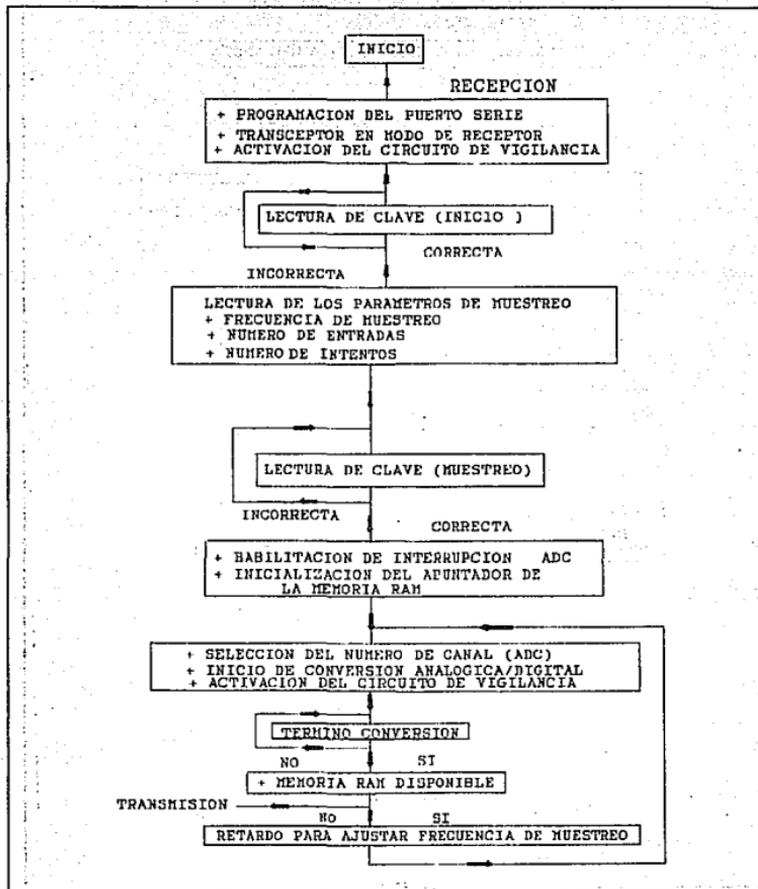


Figura 4.1a Diagrama de Flujo

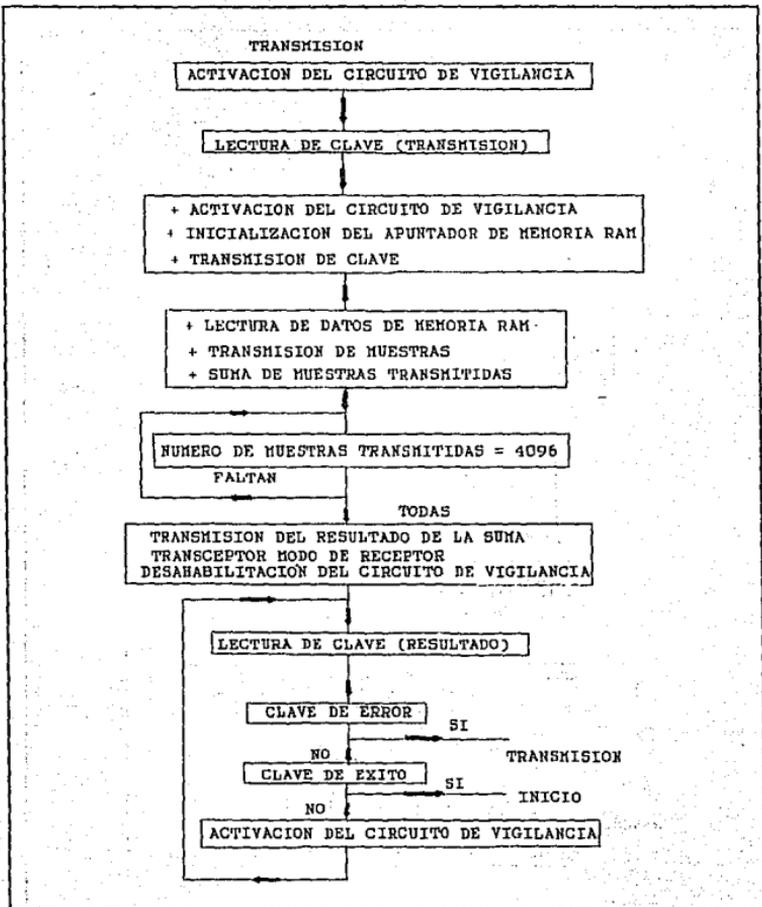


Figura 4.1b Diagrama de flujo

## **4.2 Programación del puesto central**

La programación correspondiente al puesto central fue hecha en lenguaje de programación **PASCAL**. El programa del puesto central tiene las siguientes funciones: controlar las características del muestreo en el puesto remoto, solicitar inicio de muestreo, inicio de transmisión de muestras e indicarle al puesto remoto si la transferencia de datos fue correcta o se tuvieron errores.

El programa está integrado por procedimientos que son utilizados en un programa principal. A continuación se describen los procedimientos creados:

**Inicialización:** Es el encargado de programar la velocidad de transmisión del puerto serie, a una velocidad de 1200 [Bauds], sin bit de paridad y un bit de alto.

**Rst\_out, Rst\_in:** son utilizados para seleccionar el modo de operación del **transceptor**, el primero lo habilita como receptor y el segundo como transmisor.

**Almacenar:** Tiene la función de almacenar en un disco flexible los datos recibidos.

**Ver\_trans, Ver\_recep:** Nos indica el estado del **buffer** del puerto serie, con ello se sabe si se transmitió o recibió un dato completo.

**Clave:** Transmite un código que el puesto remoto reconoce como clave para iniciar la captura de parámetros, e iniciar muestreo.

**Espera:** Deja pasar el tiempo necesario para que el microcontrolador termine el muestreo.

**Lectura:** En el se leen los parámetros de muestreo, frecuencia de muestreo, número de entradas y número de intentos.

**Recepción:** En el se leen los datos recibidos por el puerto serie y éstos son convertidos a un número decimal, para después ser almacenados en la memoria **RAM** de la computadora.

**Exito:** Transmite el código para indicar al puesto remoto que la transmisión fue correcta.

**Error:** Transmite el código para indicar al puesto remoto que la transmisión tuvo errores.

**Muestreo:** Transmite los parámetros de muestreo.

**Recibir:** Es utilizado para detectar un error al establecer el diálogo entre el puesto central y el remoto.

A continuación se describe el funcionamiento del programa del puesto central.

Al principio el programa inicializa el puerto serie y habilita el **transceptor** como receptor, para después entrar a un menú principal que tiene 4 opciones, las cuales se describen a continuación:

**Iniciar (F1).** En ella se leen de teclado los parámetros de muestreo, frecuencia de muestreo, número de entradas y reintentos de establecer comunicación con el puesto remoto.

**Muestreo (F2).** Se habilita el **transceptor** como transmisor, se transmite la clave para iniciar la comunicación con el microcontrolador, en seguida se transmiten los parámetros de muestreo para después habilitar el **transceptor** como receptor.

Finalmente, se deja pasar el tiempo necesario para que el puesto remoto termine el muestreo.

**Recibir (F3).** Esta opción es utilizada para recibir las muestras recolectadas por el puesto remoto, siguiendo los siguientes pasos:

- Mandar clave para solicitar datos
- Recibir una clave que le indicará si el puesto remoto está listo para transmitir, en caso de no estar listo, se indicará que existe un error en el enlace establecido. Si está listo, se recibirá un bloque de 4096 muestras que son almacenadas en la memoria **RAM** de la computadora. Las cuales son sumadas para que la suma sea comparada con la suma de los datos transmitidos por el puesto remoto.
- En el caso de ser idénticas ambas sumas, se cambia el modo de operación del **transceptor**, para transmitir la clave correspondiente a éxito. Después de habilitar el **transceptor** como receptor, se le pregunta al usuario si quiere almacenar en disco flexible los datos.
- Si las sumas fueran diferentes se transmite una clave correspondiente a error y se retorna al menú principal.

Salir (ESC) Terminar la ejecución del programa.

El listado del programa del puesto central se encuentra en el apéndice B.

El diagrama de flujo correspondiente a la programación del puesto central se muestra en la figura 4.2.

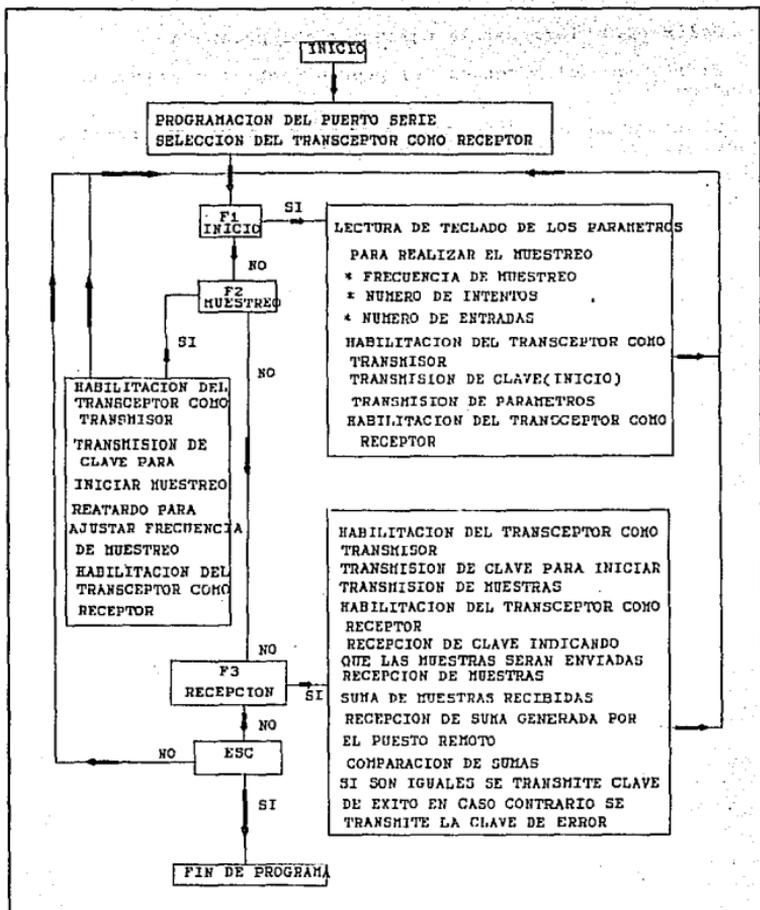


Figura 4.2 Diagrama de flujo del puesto central

# RESULTADOS Y CONCLUSIONES

## Integración del Sistema

Dentro de las actividades realizadas en el presente trabajo se encuentran:

**Adquisidor de datos.** Como parte central del punto remoto, se seleccionó el microcontrolador **880C552**, en comparación con otros microcontroladores resultó ser más económico y el que mejor se adaptaba a los requerimientos, dentro de sus características principales incluye: un convertidor A/D con 8 canales de entrada multiplexados y una resolución de 10 [bits], así como también cuenta con puertos de comunicación serial.

Inicialmente se diseñó un sistema básico que incluía el microcontrolador, las memorias externas con una capacidad de 8 [kBytes] en RAM y 2 [kBytes] en ROM y los circuitos de lógica de control, para comprobar su operación adecuada se programó la memoria **EEPROM 2816**. Posteriormente, se incrementó la arquitectura inicial, incluyendo un modem **FSK**, un circuito que proporciona el voltaje de referencia para el convertidor A/D, un circuito de control de la terminal **PTT (Push To Talk)** del radiotransmisor, y se utilizaron memorias **EPROM**.

Paralelamente al diseño y construcción del sistema, se efectuó el desarrollo del software necesario en la operación del mismo, haciendo uso del ensamblador **CYS8051**. Durante el desarrollo del proyecto se efectuaron adecuaciones a los programas de acuerdo a los requerimientos del sistema.

---

## Resultados y Conclusiones

**Modems.** En la modulación de señales digitales se seleccionó la correspondiente a **FSK**, debido a que requiere de una menor cantidad de componentes y es de menor complejidad, además de que se puede obtener una tasa de transferencia de bits de 1200, la cual satisface los requerimientos del sistema.

Haciendo uso de este tipo de modulación se premodula la señal que será alimentada al transceptor de **FM**.

Una vez diseñados los modems, se armaron un total de tres, se empleó uno por cada puesto remoto y uno para el puesto central.

Se sintonizaron y se efectuaron pruebas de enlace físico y por radioenlace.

**Fuentes de Alimentación.** Se diseñaron y construyeron fuentes de alimentación de voltajes de  $\pm 12$  [V] y 5 [V], de bajo consumo de energía.

En los puntos remotos se utilizan fuentes conmutadas, mientras que en el puesto central una fuente lineal.

**Computadora.** Se utilizó una computadora PS (IBM), con las siguientes características:

- 640 [kBytes] en RAM
- 1 unidad de disco flexible de 3.5", 720 [kBytes]
- 1 puerto serie asíncrono (110 - 9600 [Bauds])
- 1 puerto paralelo

**Transceptores.** Se emplearon dos transceptores de telemetría MAXON DM0510. Estos radios son de tamaño pequeño y ligeros, de 2 [W], permiten establecer una comunicación **half duplex** y se puede controlar externamente el modo de operación a través de la terminal PTT (transmisión - recepción), además de un bajo costo.

**Antenas.** Se utilizaron dos opciones de antenas:

Opción 1 (antenas comerciales). En el puesto central se utiliza una del tipo omnidireccional, con una ganancia de 4.5 [dB]; en el puesto remoto se emplea una antena direccional (Yagi-Uda de tres elementos) con una ganancia de 7.1 [dB].

Opción 2 (antenas construidas). Se construyeron dos antenas omnidireccionales con ganancia unitaria (0 [dB]), una para el puesto central y otra para un puesto remoto.

Tales antenas fueron construidas en base a la teoría desarrollada en el capítulo 1, referente a las antenas con polarización vertical de 1/4 de longitud de onda (Antena Marconi).

#### **Evaluación del Enlace de Comunicaciones**

Para llevar a cabo una evaluación del sistema, es necesario el contemplar las características de los elementos que lo integran.

Para evaluar este enlace se consideran dos puntos: uno denominado como puesto central y el otro puesto remoto.

El sistema de telemetría utilizará dos transceptores de 2 [W] de potencia, los cuales operan en una frecuencia de 152.425 [MHz] (Banda VHF). La distancia a cubrir es de 2 [Km] con línea de vista.

Con base en los datos anteriores y aplicando las expresiones referentes al análisis del enlace de telemetría, desarrolladas en el capítulo 1, se obtuvieron los siguientes resultados, con los cuales es posible determinar el margen de seguridad del enlace para dos condiciones.

**Opción 1. Empleando antenas comerciales.**

- Potencia de transmisión ( $P_t$ ):

$$P_t = 10 \text{ Log } (2) = 3 \text{ [dB]}$$

## Resultados y Conclusiones

- Pérdidas en la trayectoria ( $L_1$ ):

$$L_1 = 32.44 + 20 \text{ Log } (2) + 20 \text{ Log } (152.425) = 82.12 \text{ [dB]}$$

- Pérdidas en la línea de transmisión ( $L_2$ ):

Se emplearon 40 [m] de cable coaxial en el puesto central y 15 [m] en el puesto remoto. El cable utilizado es el RG-58 A/U, el cual presenta una pérdida de 6.9 [dB/100 ft] (22.64[dB/100m]). La atenuación por cada conector empleado es de 0.05 [dB].

$$L_2 = 12.45 + 0.2 = 12.65 \text{ [dB]}$$

- Pérdidas adicionales ( $L_0$ ):

Para la determinación de las pérdidas adicionales nos basamos en tablas, provenientes de un manual de radios REPCO, que se han obtenido mediante procedimientos prácticos, dichas tablas relacionan tanto el nivel de confiabilidad que se desea en la recepción de la información como el efecto causado por la frecuencia, así como también por la distancia entre los puntos a comunicarse.

Por tal motivo, para una distancia de 10 [millas] (16.09 [Km]) y para una frecuencia de operación alrededor de 160 [MHz], las pérdidas adicionales son consideradas con un valor de 20 [dB], este valor es aplicable siempre y cuando se desee una confiabilidad del 99.99 [%] en la recepción de la información.

$$L_0 = 20 \text{ [dB]}$$

- Pérdida neta en la trayectoria ( $L$ ):

$$L = 82.12 + 12.65 + 20 - 4.5 - 7.1 = 103.17 \text{ [dB]}$$

- Nivel de recepción ( $P_r$ ):

$$P_r = 3 - 103.17 = -100.17 \text{ [dB]}$$

- Sensibilidad del receptor ( $S_r$ ):

$$S_r = 10 + 10 \text{ Log } [(1.38 \times 10^{-21}) (300) (5000)] + 20 = -136.84 \text{ [dB]}$$

---

## Resultados y Conclusiones

- Margen de seguridad (M):

$$M = | -136.84 - (-100.17) | = 36.67 \text{ [dB]}$$

Opción 2. En este caso, únicamente se reemplazaron las antenas comerciales por las antenas construidas.

Al realizar esta modificación se obtuvieron los siguientes resultados:

- Potencia de transmisión	3 [dB]
- Pérdidas en la trayectoria	82.12 [dB]
- Pérdidas en línea de transmisión	12.65 [dB]
- Pérdidas adicionales	20 [dB]
- Pérdida neta en la trayectoria	114.77 [dB]
- Nivel de recepción	-111.77 [dB]
- Sensibilidad del receptor	-136.84 [dB]
- Margen de seguridad	25.07 [dB]

Del resultado del análisis de cada una de las opciones, se puede observar que el nivel de señal esperado es mayor a la sensibilidad del receptor, lo que por consecuencia nos da un margen de seguridad aceptable.

### Pruebas de Campo

A continuación se detallan las experiencias realizadas para llegar a establecer un sistema de comunicaciones adecuado.

Para efectuar las pruebas de operación del sistema de telemetría se seleccionaron los siguientes puntos:

- Puesto central: Instituto de Ingeniería (Edificio 1)
- Puestos remotos: Edificio Multifamiliar para Profesores  
Mesa Vibradora (I de I)  
Instituto de Biología

Esta selección se efectuó utilizando un mapa de Ciudad Universitaria, el cual es anexado en el apéndice D.

---

## Resultados y Conclusiones

Una vez seleccionados los puntos de prueba se procedió a instalar los equipos correspondientes, como se contaba únicamente con dos transeptores, se dejó fijo el puesto central y se fueron moviendo los puntos remotos. Las señales a adquirir se simularon mediante circuitos divisores de voltaje.

Tanto en el puesto central como en los puestos remotos se procedió al armado y ajuste de las antenas, las comerciales y las construidas. El ajuste de las antenas se efectuó haciendo uso de un wáttmetro, cuidando que la magnitud de la potencia reflejada fuera del mínimo valor posible.

Las pruebas del enlace efectuadas tuvieron muy buenos resultados en todos los puntos y para ambos tipos de antenas. Se tuvo cuidado de que en cada uno de los enlaces existiera línea de vista.

### **Conclusiones**

El equipo desarrollado cubre ampliamente con los requerimientos especificados, según las características del mismo y su respuesta en las pruebas de laboratorio y de campo. Es un equipo de bajo consumo de energía y de poco peso.

Para efectuar pruebas de tipo exhaustivo se sugiere someterlo a condiciones reales de operación, en lugares donde existan dispositivos eléctricos operando, como es el caso de bombas de agua, motores diesel, generadores, líneas de alta tensión, etc.

Para otro tipo de aplicaciones del módulo adquisidor, donde se requiera de una mayor capacidad de memoria, tanto en RAM como en ROM, y del uso de los puertos paralelos, las líneas de direcciones y de datos, etc., se recomienda incluir en la tarjeta base los conectores y el fin de tarjeta adecuados para poder cumplir con este fin. Además, para tener una tarjeta que sirva como base de un sistema de desarrollo es recomendable realizar el **hardware** y **software** adecuados.

## BIBLIOGRAFIA

American Radio Relay League  
" The Radio Amateur's Handbook "  
Arb6  
1976

Avocet System  
" Avcase 8051 Family Assembler "  
1989

Balanis, Constantine A.  
" Antenna Theory "  
John Wiley & Sons  
1982

Exar  
" Application Note "  
1990

Gibson, J. D.  
" Principles of Digital and Analog Communications "

Goldsbrough Paul  
" Analog Electronics for Microcomputer System "  
Sams  
1983

## Bibliografía

Gruenberg  
" Handbook of Telemetry and Remote Control "  
Mc Graw Hill  
1967

Lapatine, Sol  
" Electrónica en Sistemas de Comunicación "  
LIMUSA  
1986

Lathi, B. P.  
" Sistemas de Comunicación "  
Mc Graw Hill  
1991

National Semiconductor  
" Databook Memory "  
1990

National Semiconductor  
" Databook General Purpose Linear Devices "  
1990

Schwartz, Mischa  
" Transmisión de Información, Modulación y Ruido "  
Mc Graw Hill  
1990

Signetics  
" Signetics Microprocessor Products. "  
1990

Sklar, Bernard  
" Digital Communications: Fundamentals and Applications "  
Prentice Hall

Whitaker, Jerry C.  
" Radio Frequency Transmission Systems Design and Operation "

## Bibliografía

---

Yamane, Noboru  
" Fundamentos de Propagación de Microondas "  
Publicaciones Telecomex  
1981

Ziemer, R. E.  
" Principios de Comunicaciones. "  
Trillas  
1981

# APENDICE A

HOJAS DE DATOS CARACTERISTICOS



## Single-Chip 8-Bit Microcontroller

S83C552/S80C552

## ORDERING INFORMATION

S83C552-□□□ (CPxxxx)

Custom ROM Pattern No.  
Applies to masked ROM versions only. Number will be assigned by Signetics. Contact Signetics sales office for ROM pattern submission requirements.

Package and Pins  
A88 - 88-Pin Plastic PLCC

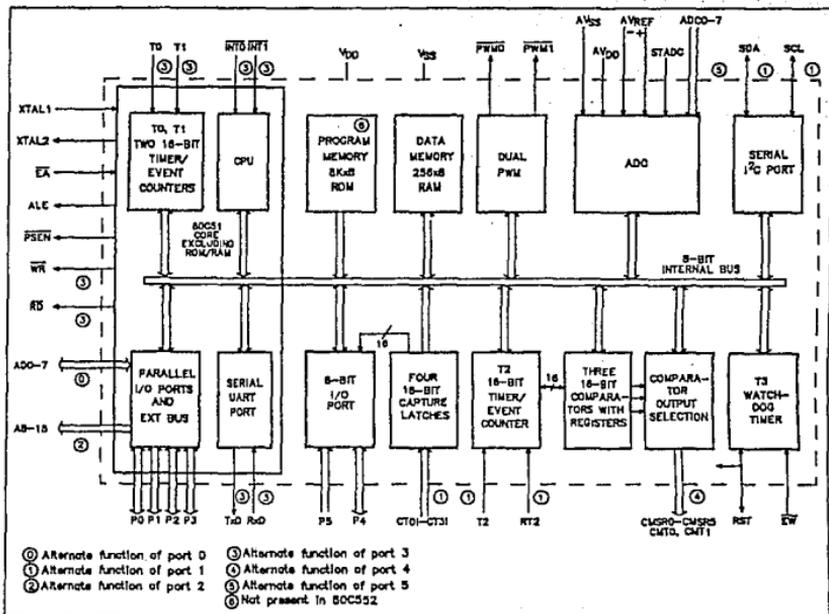
Speed and Temperature Range  
1 = 0 to +70°C, 1.2 to 12MHz

ROMless/ROM  
0 = ROMless  
3 = ROM

## PART NUMBER SELECTION

ROMless Version	ROM Version	Temperature & Package	Frequency
S80C552-1A88	S83C552-1A88	0 to +70°C plastic PLCC	1.2 to 12MHz

## BLOCK DIAGRAM



Single-Chip 8-Bit Microcontroller

S83C552/S80C552

PIN DESCRIPTION

MNEMONIC	PIN NO.	TYPE	NAME AND FUNCTION
V <sub>CC</sub>	2	I	Digital Power Supply: +5V power supply pin during normal operation, idle and power-down mode.
STADC	3	I	Start ADC Operation: Input starting analog to digital conversion (ADC operation can also be started by software).
PWM0	4	O	Pulse Width Modulation: Output 0.
PWM1	5	O	Pulse Width Modulation: Output 1.
EW	6	I	Enable Watchdog Timer: Enable for T3 watchdog timer and disable power-down mode.
PD,0-PD,7	57-50	I/O	Port 0: Port 0 is an 8-bit open-drain bidirectional I/O port. Port 0 pins that have 1s written to them float and can be used as high-impedance inputs. Port 0 is also the multiplexed low-order address and data bus during accesses to external program and data memory. In this application it uses strong internal pull-ups when emitting 1s.
P1,0-P1,7	16-23	I/O	Port 1: 8-bit I/O port. Alternate functions include:
	16-21	I/O	(P1,0-P1,5): Quasi-bidirectional port pins.
	22-23	I/O	(P1,6, P1,7): Open drain port pins
	16-19	I	CT0 - CT3 (P1,0-P1,3): Capture timer input signals for timer T2
	20	I	T2 (P1,4): T2 event input
	21	I	RT2 (P1,6): T2 timer reset signal. Rising edge triggered
	22	I/O	SCL (P1,6): Serial port clock line I2C-bus
23	I/O	SDA (P1,7): Serial port data line I2C-bus	
P2,0-P2,7	39-48	I/O	Port 2: 8-bit quasi-bidirectional I/O port. Alternate Function: High-order address byte for external memory (A09-A15).
P3,0-P3,7	24-31	I/O	Port 3: 8-bit quasi-bidirectional I/O port. Alternate functions include:
	24	I	RxD (P3,0): Serial input port
	25	O	TxD (P3,1): Serial output port
	26	I	INT0 (P3,2): External interrupt
	27	I	INT1 (P3,3): External interrupt
	28	I	TO (P3,4): Timer 0 external input
	29	I	T1 (P3,5): Timer 1 external input
	30	O	WB (P3,6): External data memory write strobe
	31	O	RD (P3,7): External data memory read strobe
	P4,0-P4,7	7-14	I/O
7-12		O	CMSR0-CMSR5 (P4,0-P4,5): Timer T2 compare and set/reset outputs on a match with timer T2.
13, 14		O	CMT0, CMT1 (P4,6, P4,7): Timer T2 compare and toggle outputs on a match with timer T2.
P5,0-P5,7	68-62,	I	Port 5: 8-bit input port.
	1	I	ADC0-ADC7 (P5,0-P5,7): Alternate Function: Eight input channels to ADC.
RST	15	I/C	Reset: input to reset the S83C552. It also provides a reset pulse as output when timer T3 overflows.
XTAL1	35	I	Crystat1 Input 1: Input to the inverting amplifier that forms the oscillator, and input to the internal clock generator. Receives the external clock signal when an external oscillator is used.
XTAL2	34	O	Crystat1 Input 2: Output of the inverting amplifier that forms the oscillator. Left open-circuit when an external clock is used.
V <sub>SS</sub>	38, 37	I	Digital Ground
PSEN	47	O	Program Store Enable: Active-low read strobe to external program memory.
ALE	46	O	Address Latch Enable: Latches the low byte of the address during accesses to external memory. It is activated every six oscillator periods. During an external data memory access, one ALE pulse is skipped. ALE can drive up to eight LS TTL inputs and handles CMOS inputs without an external pull-up.
EA	49	I	External Access: When EA is held at TTL level high, the CPU executes out of the internal program ROM provided the program counter is less than 8192. When EA is held at TTL low level, the CPU executes out of external program memory. EA is not allowed to float.
AVREF-	58	I	Analog to Digital Conversion Reference Resistor: Low-end.
AVREF+	59	I	Analog to Digital Conversion Reference Resistor: High-end.
AVSS	60	I	Analog Ground
AVCC	61	I	Analog Power Supply

NOTE:

To avoid 'latch-up' effect at power-on, the voltage on any pin at any time must not be higher or lower than V<sub>CC</sub> + 0.5V or V<sub>SS</sub> - 0.5V respectively.

## Single-Chip 8-Bit Microcontroller

S83C552/S80C552

**OSCILLATOR CHARACTERISTICS**

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier. The pins can be configured for use as an on-chip oscillator, as shown in the logic symbol, page 1.

To drive the device from an external clock source, XTAL1 should be driven while XTAL2 is left unconnected. There are no requirements on the duty cycle of the external clock signal, because the input to the internal clock circuitry is through a divide-by-two flip-flop. However, minimum and maximum high and low times specified in the data sheet must be observed.

**RESET**

A reset is accomplished by holding the RST pin high for at least two machine cycles (24 oscillator periods), while the oscillator is running. To insure a good power-on reset, the RST pin must be high long enough to allow the oscillator time to start up (normally a few milliseconds) plus two machine cycles. At power-on, the voltage on V<sub>CC</sub> and RST must come up at the same time for a proper start-up.

**IDLE MODE**

In the idle mode, the CPU puts itself to sleep while all of the on-chip peripherals stay active. The instruction to invoke the idle mode is the last instruction executed in the normal operating mode before the

idle mode is activated. The CPU contents, the on-chip RAM, and all of the special function registers remain intact during this mode. The idle mode can be terminated either by any enabled interrupt (at which time the process is picked up at the interrupt service routine and continued), or by a hardware reset which starts the processor in the same manner as a power-on reset.

**POWER-DOWN MODE**

In the power-down mode, the oscillator is stopped and the instruction to invoke power-down is the last instruction executed. Only the contents of the on-chip RAM are preserved. A hardware reset is the only way to terminate the power-down mode. The control bits for the reduced power modes are in the special function register PCON.

Table 1 shows the state of I/O ports during low current operating modes.

Table 1. External Pin Status During Idle and Power-Down Modes

Mode	Program Memory	ALE	PSEN	Port 0	Port 1	Port 2	Port 3	Port 4	PWM0/PWM1
Idle	Internal	1	1	Data	Data	Data	Data	Data	High
Idle	External	1	1	Float	Data	Address	Data	Data	High
Power-down	Internal	0	0	Data	Data	Data	Data	Data	High
Power-down	External	0	0	Float	Data	Data	Data	Data	High

## Single-Chip 8-Bit Microcontroller

S83C552/S80C552

ABSOLUTE MAXIMUM RATINGS<sup>1, 2, 3</sup>

PARAMETER	RATING	UNIT
Storage temperature range	-65 to +150	°C
Voltage on any other pin to V <sub>SS</sub>	-0.5 to +8.5	V
Power dissipation (based on package heat transfer limitations, not device power consumption)	1.0	W

## NOTES:

- Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any conditions other than those described in the AC and DC Electrical Characteristics section of this specification is not implied.
- This product includes circuitry specifically designed for the protection of its internal devices from the damaging effects of excessive static charge. Nonetheless, it is suggested that conventional precautions be taken to avoid applying voltages greater than the rated maximums.
- Parameters are valid over operating temperature range unless otherwise specified. All voltages are with respect to V<sub>SS</sub> unless otherwise noted.

DC ELECTRICAL CHARACTERISTICS T<sub>A</sub> = 0°C to +70°C, V<sub>CC</sub>, AV<sub>CC</sub> = 5V ±10%, V<sub>SS</sub>, AV<sub>SS</sub> = 0V

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			UNIT
			Min	Typical <sup>1</sup>	Max	
V <sub>CC</sub>	Supply voltage		4.5		5.5	V
I <sub>CC</sub>	Power supply current: Active mode @ 12MHz Idle mode @ 12MHz Power down mode	See note 5		11.5 1.3 3	30 7 50	mA mA µA
<b>Inputs</b>						
V <sub>IL</sub>	Input low voltage, except EA, P1.0/SCL, P1.7/SDA		-0.5		0.2V <sub>CC</sub> -0.1	V
V <sub>IL1</sub>	Input low voltage to EA		-0.5		0.2V <sub>CC</sub> -0.3	V
V <sub>IL2</sub>	Input low voltage to P1.6/SCL, P1.7/SDA <sup>2</sup>		-0.5		0.3V <sub>CC</sub>	V
V <sub>IH</sub>	Input high voltage, except XTAL1, RST, P1.6/SCL, P1.7/SDA		0.2V <sub>CC</sub> +0.0		V <sub>CC</sub> +0.5	V
V <sub>IH1</sub>	Input high voltage, XTAL1, RST		0.7V <sub>CC</sub>		V <sub>CC</sub> +0.5	V
V <sub>IH2</sub>	Input high voltage, P1.6/SCL, P1.7/SDA <sup>2</sup>		0.7V <sub>CC</sub>		8.0	V
-I <sub>IL</sub>	Logical 0 input current, ports 1, 2, 3, 4, except P1.0/SCL, P1.7/SDA	V <sub>IN</sub> = 0.45V			-50	µA
-I <sub>TL</sub>	Logical 1-to-0 transition current, ports 1, 2, 3, 4, except P1.6/SCL, P1.7/SDA	See note 4			-650	µA
±I <sub>IL1</sub>	Input leakage current, port 0, EA, STADC, EW	0.45V < V <sub>I</sub> < V <sub>CC</sub>			10	µA
±I <sub>IL2</sub>	Input leakage current, P1.6/SCL, P1.7/SDA	0V < V <sub>I</sub> < 8V 0V < V <sub>CC</sub> < 5.5V			10	µA
<b>Outputs</b>						
V <sub>OL</sub>	Output low voltage, ports 1, 2, 3, 4 except P1.6/SCL, P1.7/SDA	I <sub>OL</sub> = 1.6mA <sup>2</sup>			0.45	V
V <sub>OL1</sub>	Output low voltage, port 0, ALE, PSEN, PWM0, PWM1	I <sub>OL</sub> = 3.2mA <sup>2</sup>			0.45	V
V <sub>OL2</sub>	Output low voltage, P1.6/SCL, P1.7/SDA	I <sub>OL</sub> = 3.0mA <sup>2</sup>			0.4	V
V <sub>OH</sub>	Output high voltage, ports 1, 2, 3, 4, except P1.6/SCL, P1.7/SDA	-I <sub>OH</sub> = 60µA V <sub>CC</sub> = 5V ±10% -I <sub>OH</sub> = 25µA -I <sub>OH</sub> = 10µA	2.4 0.75V <sub>CC</sub> 0.9V <sub>CC</sub>		V V V V	
V <sub>OH1</sub>	Output high voltage (port 0 in external bus mode, ALE, PSEN, PWM0, PWM1) <sup>3</sup>	-I <sub>OH</sub> = 400µA V <sub>CC</sub> = 5V ±10% -I <sub>OH</sub> = 150µA -I <sub>OH</sub> = 40µA	2.4 0.75V <sub>CC</sub> 0.9V <sub>CC</sub>		V V V V	

## Single-Chip 8-Bit Microcontroller

S83C552/S80C552

## DC ELECTRICAL CHARACTERISTICS (Continued)

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			UNIT
			Min	Typical†	Max	
Outputs (Continued)						
V <sub>OH2</sub>	High level output voltage (RST)	-I <sub>OH</sub> = 350µA -I <sub>OH</sub> = 60µA	2.4 0.75V <sub>CC</sub>			V
R <sub>RST</sub>	Internal reset pulldown resistor		50		150	kΩ
C <sub>I/O</sub>	Pin capacitance	Test freq = 1MHz, T <sub>A</sub> = 25°C			10	pF
Analog Inputs						
AV <sub>CC</sub>	Analog supply voltage‡	AV <sub>CC</sub> = V <sub>CC</sub> ±0.2V	4.5		5.5	V
A <sub>I</sub> CC	Analog supply current	Port 5 = 1.4V				
A <sub>I</sub> ID	Operating				1.0	mA
A <sub>I</sub> PO	Idle mode				50	µA
	Power-down	AV <sub>CC</sub> = 2-5.5V			50	µA
AV <sub>IN</sub>	Analog input voltage		AV <sub>SS</sub> -0.2		AV <sub>CC</sub> +0.2	V
AV <sub>REF</sub>	Reference voltage: AV <sub>REF-</sub> AV <sub>REF+</sub>		AV <sub>SS</sub> -0.2		AV <sub>CC</sub> +0.2	V V
R <sub>REF</sub>	Resistance between AV <sub>REF+</sub> and AV <sub>REF-</sub>		10		50	kΩ
C <sub>IA</sub>	Analog input capacitance				15	pF
t <sub>ADS</sub>	Sampling time				8t <sub>CY</sub>	µs
t <sub>ADC</sub>	Conversion time (including sampling time)				50t <sub>CY</sub>	µs
DL <sub>a</sub>	Differential non-linearity§		-1		+2	LSB
IL <sub>a</sub>	Integral non-linearity§				±2	LSB
OS <sub>a</sub>	Offset error§				±10	mV
G <sub>a</sub>	Gain error§				0.4	%
M <sub>CTC</sub>	Channel to channel matching				±1	LSB
C <sub>T</sub>	Crosstalk		0-100kHz		-80	dB

## NOTES:

- Typical ratings are based on a limited number of samples taken from early manufacturing lots and are not guaranteed. The values listed are at room temperature, 5V.
- Capacitive loading on ports 0 and 2 may cause spurious noise to be superimposed on the V<sub>OL</sub>s of ALE and ports 1 and 3. The noise is due to external bus capacitance discharging into the port 0 and port 2 pins when these pins make 1-to-0 transitions during bus operations. In the worst cases (capacitive loading > 100pF), the noise pulse on the ALE pin may exceed 0.8V. In such cases, it may be desirable to qualify ALE with a Schmitt Trigger, or use an address latch with a Schmitt Trigger STROBE input.
- Capacitive loading on ports 0 and 2 may cause the V<sub>OH</sub> on ALE and PSEN to momentarily fall below the 0.9V<sub>CC</sub> specification when the address bits are stabilizing.
- Pins of ports 1 (except P1.6, P1.7), 2, 3 and 4 source a transition current when they are being externally driven from 1 to 0. The transition current reaches its maximum value when V<sub>IN</sub> is approximately 2V.
- See Figures 8 through 11 for ICC test conditions.
- The input threshold voltage of P1.6 and P1.7 (SIO1) meets the i2C specification, so an input voltage below 1.5V will be recognized as a logic 0 while an input voltage above 3.0V will be recognized as a logic 1.
- The following condition must not be exceeded: V<sub>CC</sub> - 0.2V < AV<sub>CC</sub> < V<sub>CC</sub> + 0.2V.
- Conditions: AV<sub>REF-</sub> = 0V; AV<sub>CC</sub> = 5.0V, AV<sub>REF+</sub> = 5.12V. ADC is monotonic with no missing codes.
- This should be considered when both analog and digital signals are simultaneously input to port 5.

## Single-Chip 8-Bit Microcontroller

S83C552/S80C552

AC ELECTRICAL CHARACTERISTICS  $T_A = 0^\circ\text{C}$  to  $+70^\circ\text{C}$ ,  $V_{CC}, AV_{CC} = 5V \pm 10\%$ ,  $V_{SS}, AV_{SS} = 0V$ 

SYMBOL	FIGURE	PARAMETER	12MHz CLOCK		VARIABLE CLOCK		UNIT
			Min	Max	Min	Max	
<b>Program Memory</b>							
$f_{OSC}$	1	Oscillator frequency			1.2	12	MHz
$t_{AHL}$	1	ALE pulse width	127		$2t_{CLCL} - 40$		ns
$t_{AVL}$	1	Address valid to ALE low	28		$t_{CLCL} - 55$		ns
$t_{HAX}$	1	Address hold after ALE low	48		$t_{CLCL} - 35$		ns
$t_{ALV}$	1	ALE low to valid instruction in		234		$4t_{CLCL} - 100$	ns
$t_{ALP}$	1	ALE low to PSEN low	43		$t_{CLCL} - 40$		ns
$t_{PWH}$	1	PSEN pulse width	205		$3t_{CLCL} - 45$		ns
$t_{PLV}$	1	PSEN low to valid instruction in		145		$3t_{CLCL} - 105$	ns
$t_{PIH}$	1	Input instruction hold after PSEN	0		0		ns
$t_{PIZ}$	1	Input instruction float after PSEN				$t_{CLCL} - 25$	ns
$t_{AVV}$	1	Address to valid instruction in		312		$5t_{CLCL} - 105$	ns
$t_{PAZ}$	1	PSEN low to address float		10		10	ns
<b>Data Memory</b>							
$t_{AVL}$	2, 3	Address valid to ALE low	43		$t_{CLCL} - 40$		ns
$t_{RPH}$	2, 3	RD pulse width	400		$8t_{CLCL} - 100$		ns
$t_{WLVH}$	2, 3	WR pulse width	400		$6t_{CLCL} - 180$		ns
$t_{RPLV}$	2, 3	RD low to valid data in		252		$5t_{CLCL} - 165$	ns
$t_{RSDX}$	2, 3	Data hold after RD	0		0		ns
$t_{RSDZ}$	2, 3	Data float after RD		97		$2t_{CLCL} - 70$	ns
$t_{LLOV}$	2, 3	ALE low to valid data in		517		$8t_{CLCL} - 150$	ns
$t_{AVDV}$	2, 3	Address to valid data in		565		$9t_{CLCL} - 165$	ns
$t_{LWL}$	2, 3	ALE low to RD or WR low	200	300	$3t_{CLCL} - 50$	$3t_{CLCL} + 50$	ns
$t_{AVWL}$	2, 3	Address valid to WR low or RD low	203		$4t_{CLCL} - 130$		ns
$t_{QVWX}$	2, 3	Data valid to WR transition	23		$t_{CLCL} - 60$		ns
$t_{WHDY}$	2, 3	Data hold after WR	33		$t_{CLCL} - 50$		ns
$t_{PAZ}$	2, 3	RD low to address float		12		12	ns
$t_{PHLH}$	2, 3	RD or WR high to ALE high	43	123	$t_{CLCL} - 40$	$t_{CLCL} + 40$	ns
<b>External Clock</b>							
$t_{CHCX}$	5	High time <sup>3</sup>	20		20		ns
$t_{CLCX}$	5	Low time <sup>3</sup>	20		20		ns
$t_{CLCH}$	5	Rise time <sup>3</sup>		20		20	ns
$t_{CHCL}$	5	Fall time <sup>3</sup>		20		20	ns
<b>Shift Register</b>							
$t_{XSL}$	4	Serial port clock cycle time <sup>3</sup>	1.0		$12t_{CLCL}$		$\mu\text{s}$
$t_{QVXH}$	4	Output data setup to clock rising edge <sup>3</sup>	700		$10t_{CLCL} - 133$		ns
$t_{XHX}$	4	Output data hold after clock rising edge <sup>3</sup>	50		$2t_{CLCL} - 117$		ns
$t_{XHDX}$	4	Input data hold after clock rising edge <sup>3</sup>	0		0		ns
$t_{XDV}$	4	Clock rising edge to input data valid <sup>3</sup>		700		$10t_{CLCL} - 133$	ns

## NOTES:

- Parameters are valid over operating temperature range unless otherwise specified.
- Load capacitance for port 0, ALE, and PSEN = 100pF, load capacitance for all other outputs = 80pF.
- These values are characterized but not 100% production tested.

## Single-Chip 8-Bit Microcontroller

S83C552/S80C552

## EXPLANATION OF THE AC SYMBOLS

Each timing symbol has five characters. The first character is always 't' (= time). The other characters, depending on their positions, indicate the name of a signal or the logical status of that signal. The designations are:

A - Address

C - Clock

D - Input data

H - Logic level high

I - Instruction (program memory contents)

L - Logic level low, or ALE

P - PSEN

Q - Output data

R - RD signal

t - Time

V - Valid

W - WR signal

X - No longer a valid logic level

Z - Float

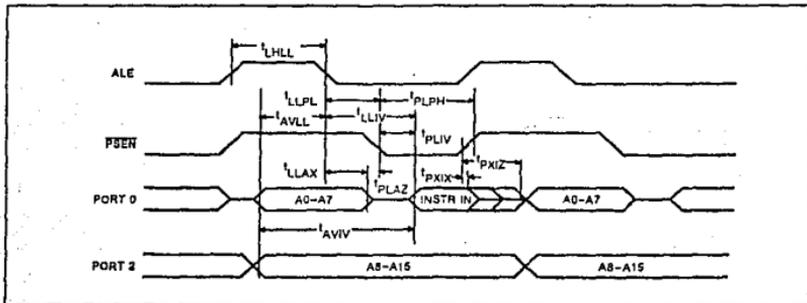
Examples: t<sub>AVLL</sub> = Time for address valid to ALE low.t<sub>LLPL</sub> = Time for ALE low to PSEN low.

Figure 1. External Program Memory Read Cycle

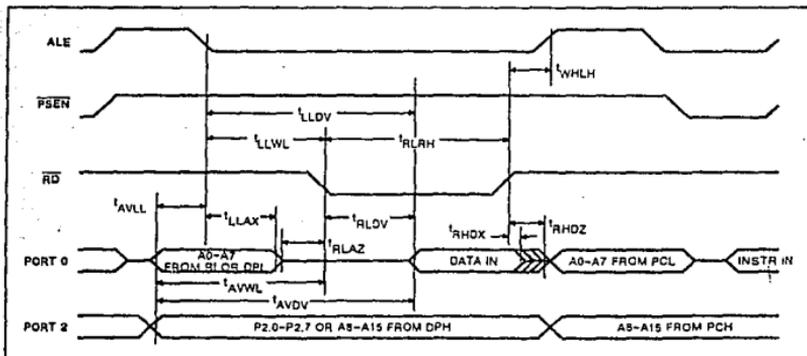


Figure 2. External Data Memory Read Cycle



## Single-Chip 8-Bit Microcontroller

S83C552/S80C552

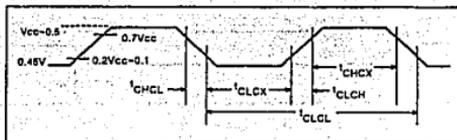


Figure 5. External Clock Drive

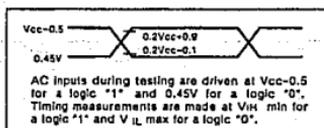


Figure 6. AC Testing Input/Output

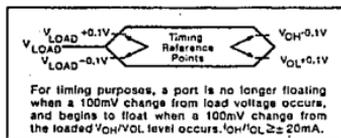
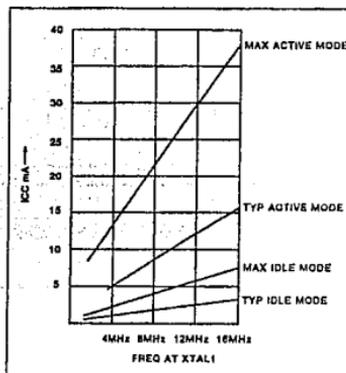


Figure 7. Float Waveform

Figure 8.  $I_{CC}$  vs. FREQ

Valid only within frequency specifications of the device under test. Maximum values taken at  $V_{CC} = 5.5$ V and worst case temperature. Typical Values taken at  $V_{CC} = 5.0$ V and 25°C.

Single-Chip 8-Bit Microcontroller

S83C552/S80C552

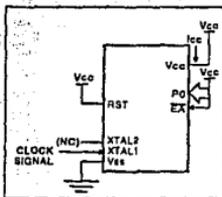


Figure 9.  $I_{CC}$  Test Condition, Active Mode  
All other pins are disconnected

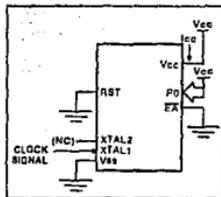


Figure 10.  $I_{CC}$  Test Condition, Idle Mode  
All other pins are disconnected

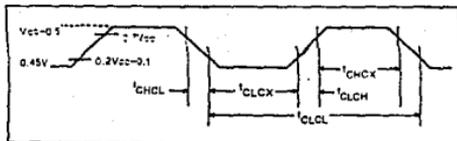


Figure 11. Clock Signal Waveform for  $I_{CC}$  Tests in Active and Idle Mode  
 $t_{CLCH} = t_{CHCL} = 5ns$

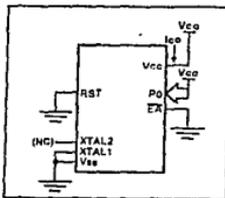


Figure 12.  $I_{CC}$  Test Conditions, Power Down Mode  
All other pins are disconnected.  $V_{CC} = 2V$  to  $5.5V$

Symbol	Description	Direct Address	Bit Address, Symbol or Alternative Port Function								Reset Value
			MSB						LSB		
ACC#	Accumulator	170H	E7	E6	E5	E4	E3	E2	E1	E0	00H
ADCON#	A/D converter high	CH0									00000000B
ADCON#	A/D converter low	CH1	AD0	AD1	AD2	AD3	AD4	AD5	AD6	AD7	00000000B
IR#	I/O register	70H	F7	F6	F5	F4	F3	F2	F1	F0	00H
CTCON	Counter control	1B0H	CTM1	CTM2	CTM3	CTM4	CTM5	CTM6	CTM7	CTM8	00H
CTH3#	Capture high 3	CFH1									00000000B
CTH2#	Capture high 2	CFH2									00000000B
CTH1#	Capture high 1	CFH3									00000000B
CTL3#	Capture low 3	CFH4									00H
CTL2#	Capture low 2	CFH5									00H
CTL1#	Capture low 1	CFH6									00H
CMH3#	Compare high 3	CAH1									00000000B
CMH2#	Compare high 2	CAH2									00H
CMH1#	Compare high 1	CAH3									00H
CTL3#	Compare low 3	ALH1									00000000B
CTL2#	Compare low 2	ALH2									00000000B
CTL1#	Compare low 1	ALH3									00000000B
CMH3#	Compare low 3	ALH4									00H
CMH2#	Compare low 2	ALH5									00H
CMH1#	Compare low 1	ALH6									00H
DPR#	Data pointer (2 bytes)	83H									00H
DPH	Data pointer high	82H									00H
DPL	Data pointer low	81H									00H
IEN0#	Interrupt enable 0	A5H	EA	EA0	EA1	EA2	EA3	EA4	EA5	EA6	00H
IEN1#	Interrupt enable 1	F7H	F7	F6	F5	F4	F3	F2	F1	F0	00H
IP0#	Interrupt priority 0	B4H	IP0	IP1	IP2	IP3	IP4	IP5	IP6	IP7	00000000B
IP1#	Interrupt priority 1	F8H	F7	F6	F5	F4	F3	F2	F1	F0	00H
PORT	Port 5	COH	CA0	CA1	CA2	CA3	CA4	CA5	CA6	CA7	00000000B
PORT	Port 4	CH1	CH0	CH1	CH2	CH3	CH4	CH5	CH6	CH7	00000000B
PORT	Port 3	D0H	D0	D1	D2	D3	D4	D5	D6	D7	00000000B
PORT	Port 2	A0H	A0	A1	A2	A3	A4	A5	A6	A7	00000000B
PORT	Port 1	90H	90	91	92	93	94	95	96	97	00000000B
PORT	Port 0	80H	80	81	82	83	84	85	86	87	00000000B
PCON	Power control	87H	SM0	SM1	SM2	SM3	SM4	SM5	SM6	SM7	00000000B
PSW#	Program status word	1D0H	CV	AC	FD	RS1	RS0	OV	F1	P	00H
PWM0#	PWM prescaler	F2H									00H
PWM1#	PWM register 1	F3H									00H
PWM2#	PWM register 2	F4H									00H
PWM3#	PWM register 3	F5H									00H
RTD#	Reset/trigger enable	EFH									00H
SP	Stack pointer	81H									00H
SORU#	Serial I/O data buffer	99H									00000000B

\* = SFRs are bit addressable.  
 # = SFRs are modified from or added to the MCS51 SFRs.

Symbol	Description	Direct Address	Bit Address, Symbol or Alternative Port Function								Reset Value
			MSB						LSB		
SOCN#	Serial 0 control	96H	CV	BE	SD	MS	SH	SA	SD	CR	00H
SIAP#	Serial 1 address	D8H	SM0	SM1	SM2	BEN	TRM	FRM	FR	MI	00H
SIDAT#	Serial 1 data	D9H	SLAVE ADDRESS								GC
SISTA#	Serial 1 status	D9H	SC0	SC1	SC2	SC3	SC0	0	0	0	00H
SICN#	Serial 1 control	D8H	IF0	IF1	IF2	IF3	IF4	DA	IF6	IF8	00000000B
STE#	Serial 1 enable	E2H	TE0	TE1	TE2	TE3	M	AA	CH1	CS0	00000000B
TH1	Timer high 1	82H									00H
TH0	Timer high 0	81H									00H
TL1	Timer low 1	92H									00H
TL0	Timer low 0	91H									00H
TH2#	Timer high 2	EDH									00H
THL2#	Timer low 2	EDH									00H
TMOD	Timer mode	86H	GATE	C/T	M1	M0	GATE	C/T	M1	M0	00H
TCN#	Timer control	85H	TF0	TF1	TF2	TF0	TF1	TF2	TF3	TF0	00H
TMCON#	Timer 2 control	E4H	TF3	TF0	TF2	TF0	TF1	TF2	TF3	TF0	00H
TRISA#	Timer 2 and Reg. reg.	CH1	CF	CE	CC	CC	CC	CA	CV	CF	00H
TRM	Timer 2	FFH	TRW	CMH2	CMH1	CMH0	CFH1	CFH2	CFH3	CFH0	00H

\* = SFRs are bit addressable.  
 # = SFRs are modified from or added to the MCS51 SFRs.

**SM88CE64, SMJ88CE64**  
**8192-WORD BY 8-BIT STATIC RAMS**

APRIL 1987 - REVISED MAY 1988

**8192 = 8 Organization**

**Common I/O**

Steady Temperature Range . . . -55°C to 125°C (M Suffix)

Full Static Operation

Memory Back-Up Operation . . . 2-Volt Data Retention

Maximum Access Time from Address or Chip Enable

88CE64-25 . . . 25 ns

88CE64-35 . . . 35 ns

88CE64-45 . . . 45 ns

Single 5-V Supply (10% Tolerance)

Complementary Silicon Gate MOS Technology with a 6-Transistor Memory Cell

16 Compatible Inputs and Outputs

8 Active Outputs

Low Power Dissipation (V<sub>CC</sub> = 5.5 V)

- Active . . . 680 mW MAX

- Standby . . . 5.5 mW MAX (TTL Inputs)

- Standby . . . 5.5 mW MAX (CMOS Inputs)

Standard and Class B Processing

- SM Prefix . . . Standard Processing

- MJ Prefix . . . Class B Processing

Chip Enable for Bus Control

Two Chip-Enable Pins for Increased Flexibility

Packaging Options:

- 28-Pin Ceramic 300-mil DIP

- 32-Pad Leadless Ceramic Chip Carrier

**pin**

The 88CE64 is a common I/O, 65,536-bit static random-access memory organized as 8192 words by 8 bits. This memory is fabricated using complementary MOS technology utilizing a full CMOS (six transistor cell) memory array. Access is from chip enable or address line available for 8, 35, or 45 ns cycle times, while maximum power dissipation is less than 680 mW. This reduces to 55 mW (TTL inputs) or 5.5 mW (CMOS inputs) during standby operation.

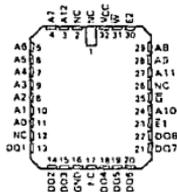
The 88CE64's static design and control signals (E1, E2,  $\bar{C}$ , and  $\bar{W}$ ) remove the need for refresh circuitry to simplify timing requirements. The two enable pins add flexibility and simplify memory expansion/design. An output-enable pin minimizes bus contention problems.

**NOT RECOMMENDED FOR NEW DESIGN**  
 This device is not recommended for new designs. The design of complementary CMOS technology and the manufacturing process are subject to change without notice.

**JO PACKAGE**  
(TOP VIEW)



**FD PACKAGE**  
(TOP VIEW)



**PIN NOMENCLATURE**

AD-A12	Address Input
D01-D08	Data In/Out
E1	Chip Enable/Power Down
E2	Chip Enable
E	Output Enable
GND	Ground
NC	No Connect
VCC	5-V Supply
W	Write Enable

ADVANCE INFORMATION

8

Military Products

TEXAS  
 INSTRUMENTS

POST OFFICE BOX 1455 • DALLAS, TEXAS 75281

Copyright © 1987, Texas Instruments Incorporated

8-217

**SM68CE64, SMJ68CE64**  
**8192-WORD BY 8-BIT STATIC RAMS**

The '68CE64 static RAM provides single 5-V operation with all inputs and outputs compatible with standard TTL and CMOS voltage levels.

**operation**

**addresses (A0-A12)**

The 13 address inputs select one of the 8192 8-bit words in the RAM. The address inputs must be valid for the duration of a read or write cycle. The address inputs can be driven directly from standard 54/74 TTL without external pull-up resistors.

**chip enable/power down ( $\bar{E}1$ )**

The chip enable/power down terminal ( $\bar{E}1$ ) can be driven directly by standard TTL circuits, and affects the powerdown/deselect function of the chip. Whenever  $\bar{E}1$  is high (disabled), the device is put into a reduced power standby mode. Data is retained during the standby mode.

**chip enable (E2)**

The chip enable terminal (E2) affects the chip deselect function. Whenever chip enable (E2) is high (enabled) and chip enable/powerdown ( $\bar{E}1$ ) is low (enabled) the device is operational, and data may be written to or read from provided input and output terminals are enabled. Whenever chip enable (E2) is low and chip enable/powerdown ( $\bar{E}1$ ) is low, the device is in the powered-up deselected state.

**write enable ( $\bar{W}$ )**

The read or write mode is selected through the write-enable terminal. A logic high selects the read mode and a logic low selects the write mode.  $\bar{W}$  or  $\bar{E}1$  must be high or E2 must be low when changing address to prevent inadvertently writing data into a memory location. The  $\bar{W}$  input can be driven directly by standard TTL circuits.

**output enable ( $\bar{G}$ )**

The output-enable terminal, which can be driven directly from standard TTL circuits, affects only the output terminals. When output enable is at a logic high level, the output terminals are disabled to the high impedance state. Output enable provides greater output control flexibility, simplifying data bus design and data in/data out (DQ1-DQ9).

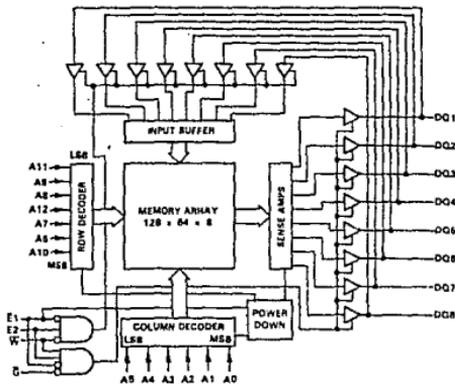
Data can be written into a selected device when the write-enable ( $\bar{W}$ ) input is low, chip enable/powerdown ( $\bar{E}1$ ) is low, and chip enable (E2) is high. Data can be read when write enable ( $\bar{W}$ ) is high, chip enable/powerdown ( $\bar{E}1$ ) is low, chip enable (E2) is high, and output enable ( $\bar{G}$ ) is low. The DQ terminals can be driven directly from standard TTL circuits. The three-state output buffers provide direct compatibility with a fanout of twenty Series 54LS or 54ALS TTL gates, sixteen Series 54AS TTL gates, or thirteen Series 54F TTL gates.

8  
Military Products



SM58CE64, SMJ68CE64  
8192-WORD BY 8-BIT STATIC RAMS

functional block diagram



8

Military Products

8-220

TEXAS  
INSTRUMENTS  
POST OFFICE BOX 51462 • HOUSTON, TEXAS 77001

**SM68CE64, SMJ68CE64**  
**8192-WORD BY 8-BIT STATIC RAMS**

**recommended operating conditions**

	MIN	NOM	MAX
V <sub>CC</sub> Supply voltage	4.5	5	5.5
V <sub>IH</sub> High-level input voltage	2.2	V <sub>CC</sub> - 1	
V <sub>IL</sub> Low-level input voltage (see Note 2)	-1	0.8	
T <sub>C</sub> Operating case temperature	125		
T <sub>A</sub> Operating free-air temperature	-65		

NOTE 2: V<sub>IL</sub> (mV) for short pulse durations of 20 ns or less. Prolonged operation at V<sub>IL</sub> levels below -1 V will result in a condition that may damage the device input.

**electrical characteristics over full ranges of recommended operating conditions (unless otherwise noted)**

PARAMETER	TEST CONDITIONS	'68CE64-25			'68CE64-25		
		MIN	TYP	MAX	MIN	TYP	MAX
V <sub>OH</sub> High-level output voltage	V <sub>CC</sub> = 4.5 V, I <sub>OH</sub> = -4 mA	2.4		2.4			
V <sub>OL</sub> Low-level output voltage	V <sub>CC</sub> = 4.5 V, I <sub>OL</sub> = 8 mA	0.4		0.4		0.4	
I <sub>I</sub> Input current (load)	0 V ≤ V <sub>I</sub> ≤ V <sub>CC</sub>	-10	10	-10	10		
I <sub>O</sub> Output current (discharge)	0 V ≤ V <sub>O</sub> ≤ V <sub>CC</sub> , Output disabled	-10	10	-10	10		
I <sub>CC</sub> V <sub>CC</sub> operating supply current	V <sub>CC</sub> = 5.5 V, I <sub>O</sub> = 0 mA	130			120		
I <sub>CC1</sub> V <sub>CC</sub> supply current (standby)	TTL-level inputs	E <sub>I</sub> ± V <sub>IH</sub> , V <sub>CC</sub> = 5.5 V			10		
	CMOS-level inputs	E <sub>I</sub> = V <sub>CC</sub> ± 0.3, V <sub>CC</sub> = 5.5 V			0.8		

PARAMETER	TEST CONDITIONS	'68CE64-45		
		MIN	TYP	MAX
V <sub>OH</sub> High-level output voltage	V <sub>CC</sub> = 4.5 V, I <sub>OH</sub> = -4 mA	2.4		
V <sub>OL</sub> Low-level output voltage	V <sub>CC</sub> = 4.5 V, I <sub>OL</sub> = 8 mA		0.4	
I <sub>I</sub> Input current (load)	0 V ≤ V <sub>I</sub> ≤ V <sub>CC</sub>	-10 10		
I <sub>O</sub> Output current (discharge)	0 V ≤ V <sub>O</sub> ≤ V <sub>CC</sub> , Output disabled	-10 10		
I <sub>CC</sub> V <sub>CC</sub> operating supply current	V <sub>CC</sub> = 5.5 V, I <sub>O</sub> = 0 mA	130		
I <sub>CC1</sub> V <sub>CC</sub> supply current (standby)	TTL-level inputs	E <sub>I</sub> ± V <sub>IH</sub> , V <sub>CC</sub> = 5.5 V		
	CMOS-level inputs	E <sub>I</sub> = V <sub>CC</sub> ± 0.3, V <sub>CC</sub> = 5.5 V		

ADVANCE INFORMATION

Military Products

SM68CE64, SMJ68CE64  
8192-WORD BY 8-BIT STATIC RAMS

TEMPERATURE TA = 25°C, f = 1 MHz!

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Read capacitance	TA = 25°C, f = 1 MHz, VCC = 5 V			8	pF
Write capacitance				7	pF

ALL MEASUREMENTS ARE MADE ON SAMPLE DEVICES ONLY.

REQUIREMENTS OVER RECOMMENDED SUPPLY VOLTAGE RANGE AND OPERATING TEMPERATURE RANGE

PARAMETER	'88CE64-26		'88CE64-35		'88CE64-45		UNIT
	MIN	TYP MAX	MIN	TYP MAX	MIN	TYP MAX	
Read cycle time	25		35		45		ns
Write cycle time	25		35		45		ns
Write enable pulse duration	15		20		25		ns
Chip-enable 1 low to end of write	20		30		40		ns
Chip-enable 2 high to end of write	15		20		25		ns
Address setup time to write start	0		0		0		ns
Data setup time to write end	10		15		20		ns
Address hold time from write end	0		0		0		ns
Data hold time from write end	0		0		10		ns
Delay time, chip-enable 1 low to power up <sup>1</sup>	0		0		0		ns
Delay time, chip-enable 1 high to power down <sup>1</sup>		20		20		25	ns
Address setup to write end	25		30		40		ns

PERFORMANCE CHARACTERISTICS OVER RECOMMENDED SUPPLY VOLTAGE RANGE AND OPERATING TEMPERATURE RANGE

PARAMETER	TEST CONDITIONS	'88CE64-26	'88CE64-35	'88CE64-45	UNIT
		MIN MAX	MIN MAX	MIN MAX	
Access time from address	R1 = 481 Ω, R2 = 255 Ω C <sub>L</sub> = 30 pF See Figure 1a	75	35	45	ns
Access time from chip enable E1 low		25	3h	45	
Access time from chip enable E2 high		20	26	30	ns
Access time from output enable low		16	20	20	ns
Output data valid after address change		3	3	3	ns
Output enable time from write enable high		0	0	3	ns
Output enable time from chip enable E1 low	R2 = 255 Ω,	0	0	3	ns
Output enable time from chip enable E2 high	R1 = 481 Ω,	0	0	3	ns
Output enable time from output enable low	C <sub>L</sub> = 5 pF,	0	0	0	
Output disable time from chip enable E1 high	See Figure 1b and Note 4	16	15	20	ns
Output disable time from chip enable E2 low		15	15	20	
Output disable time from write enable low		10	15	20	
Output enable time from output enable high		10	15	20	ns

<sup>1</sup>Parameter is guaranteed but not tested.

<sup>2</sup>Transition is measured ±500 mV from steady state voltage. This parameter is guaranteed but not tested.

ADVANCE INFORMATION

Military Products

SM68CE64, SMJ68CE64  
8192-WORD BY 8-BIT STATIC RAMS

Conditions: TA = 25°C, f = 1 MHz†

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Input capacitance	TA = 25°C, f = 1 MHz, VCC = 5 V			8	pF
Output capacitance				7	pF

† Some measurements are made on sample tests only.

requirements over recommended supply voltage range and operating temperature range

PARAMETER	'68CE64-25			'68CE64-35			'68CE64-45			LIMIT
	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Read cycle time	25			35			45			ns
Write cycle time	25			35			45			ns
Write enable pulse duration	15			20			25			ns
Chip enable 1 low to end of write	20			30			40			ns
Chip enable 2 high to end of write	15			20			25			ns
Address hold time to write start	0			0			0			ns
Data setup time to write end	10			15			20			ns
Address hold time from write end	0			0			0			ns
Data hold time from write end	0			0			0			ns
Delay time, chip enable E1 low to power up†	0			0			0			ns
Delay time, chip enable E1 high to power down†			20			20			25	ns
Address setup to write end	25			30			40			ns

ing characteristics over recommended supply voltage range and operating temperature range

PARAMETER	TEST CONDITIONS	'68CE64-25		'68CE64-35		'68CE64-45		LIMIT
		MIN	MAX	MIN	MAX	MIN	MAX	
Access time from address	R1 = 481 Ω, R2 = 255 Ω CL = 20 pF	28		35		45		ns
Access time from chip enable E1 low		25		35		45		ns
Access time from chip enable E2 high		20		25		30		ns
Access time from output enable low		15		20		20		ns
Output data valid after address change	R2 = 255 Ω, R1 = 481 Ω, CL = 5 pF, S = Figure 1b and Note 4	3		3		3		ns
Output enable time from write enable high		0		0		3		ns
Output enable time from chip enable E1 low		0		0		3		ns
Output enable time from chip enable E1 high		0		0		3		ns
Output enable time from output enable low		0		0		0		ns
Output disable time from chip enable E1 high		15		15		20		ns
Output disable time from chip enable E2 low		16		15		20		ns
Output disable time from write enable low		10		16		20		ns
Output disable time from output enable high		10		15		20		ns

† Power is guaranteed but not tested.

† Transition is measured at 500 mV from steady state voltage. This parameter is guaranteed but not tested.

ADVANCE INFORMATION

8

Military Products

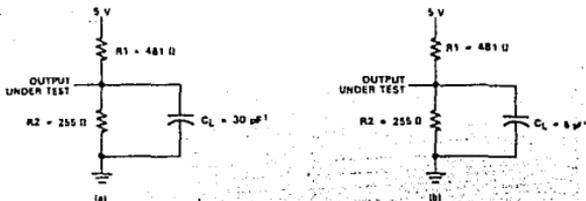
SM68CE64, SMJ68CE64  
8192-WORD BY 8-BIT STATIC RAMS

PARAMETER MEASUREMENT INFORMATION

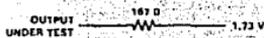
ADVANCE INFORMATION

8

Military Products

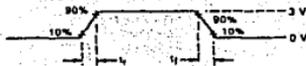


THEVENIN EQUIVALENT OF (a) OR (b)



<sup>1</sup>CL includes jig and scope capacitances.

FIGURE 1. OUTPUT LOAD CIRCUIT



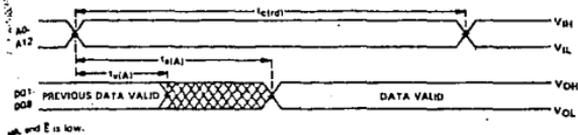
NOTE 5:  $t_r$  and  $t_f \leq 5$  ns.

FIGURE 2. TRANSITION TIMES

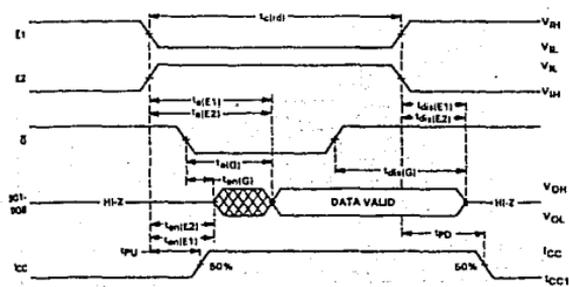
NOTE: All switching characteristics and timing requirements assume test conditions as depicted in Figures 1 and 2 with timing reference of 1.5 V (50% reference point) as shown in the subsequent timing diagrams.

SM68CE64, SMJ68CE64  
8192-WORD BY 8-BIT STATIC RAMS

cycle timing from address<sup>†</sup>



cycle timing from chip enable<sup>†</sup>



† address is valid prior to or simultaneously with the high-to-low transition of E.

ADVANCE INFORMATION

8

Military Products

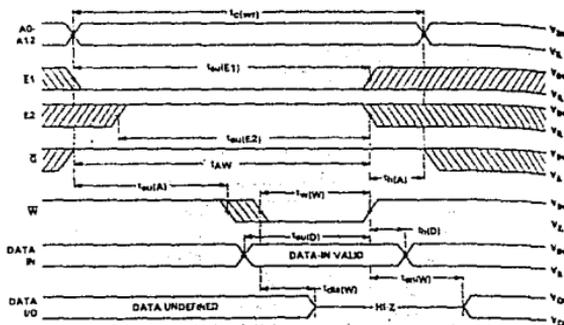
TEXAS  
INSTRUMENTS

POST OFFICE BOX 1442 • HOUSTON, TEXAS 77001

8-225

SM68CE64, SMJ68CE64  
8192-WORD BY 8-BIT STATIC RAMS

write cycle timing controlled by write enable<sup>1</sup>

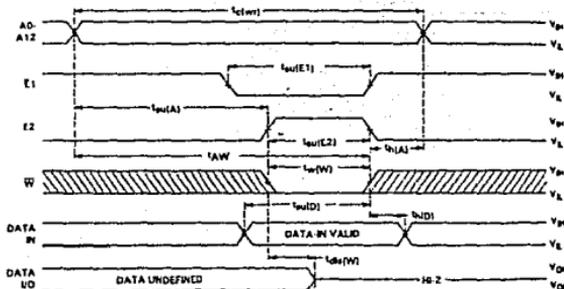


<sup>1</sup>E1 or W must be high during address transitions.

ADVANCE INFORMATION

8

write cycle timing controlled by chip enable<sup>1</sup>



<sup>1</sup>E or W must be high during address transitions.

Military Products

# APENDICE B

## LISTADOS DE PROGRAMAS

```

;
; PROGRAMA DEL SISTEMA DE ADQUISICION DE DATOS DEL PUESTO REMOTO
; Versión 1.9
; org 00h
;          ajmp inicio    ; salto a inicio de programa
;
;          org 80h
;          *          programacion del puerto serie          *
;
inicio:    mov tmod,#20h  ;seleccion del modo de
;                  ; operacion del timer 1
;                  mov th1,#0e8h ;seleccion de velocidad de
;                  ;transmision.
;                  mov scon,#50h ;seleccion modo de operaci3n
;                  ;del puerto serie
;                  mov tcon,#40h ;habilitaci3n del timer 1
;
;comienzo:    clr p3.4    ; deshabilitacion ptt
;
;          * lectura de clave para iniciar *
;
;                  mov p1,#0fh
;                  mov r2,#02h
;                  jnb ri,clave1
;                  clr ri
;                  mov a,sbuf
;                  cjne a,#49h,clave1
;                  djnz r2,clave1
;
;          * lectura de num_entradas y frec_muestreo *
;
;          num_en:    jnb ri,num_en
;                  clr ri
;                  mov r4,sbuf    ;almaceno en r4 num_entradas
;                  mov p1,r4
;          frec_m:    jnb ri,frec_m
;                  clr ri
;                  mov r5,sbuf    ;almaceno en r5 frec_muestreo
;                  mov p1,r5
;
;          * lectura de clave para empezar muestreo *
;
;                  mov r2,#02h
;          clave2:    jnb ri,clave2
;                  clr ri
;                  mov a,sbuf
;                  cjne a,#49h,clave2
;                  djnz r2,clave2

```

```

;
; *      inicia muestreo      *
;
mov ie,#c0h      ;habilitacion interrupcion a/d
mov dptr,#0400h ;inicializa apuntador de ciclo:
mov r2,#00h      ; de memoria RAM
mov r6,r4
incomp:          mov a,#08h
                add a,r2
                clr f0
                mov adcon,a      ; inicia conversion a/d
ocupado:        jnb f0,ocupado   ; espera fin de conversion
                mov a,adch
                rl a
                rl a
                mov 75,a
                anl a,#03h
                anl 75,#0fch
                movx @dptr,a      ;almacena en memoria msb
                inc dptr
                mov a,adcon
                rl a
                rl a
                anl a,#03h
                orl a,75
                movx @dptr,a      ;almacena en memoria lsb
                inc dptr
                inc r2
                mov adcon,#00h
                mov a,dpl
                cjne a,#00h,ram_in ;revisa final de memoria
                mov a,dph
                cjne a,#0ch,ram_in
ram_in:         ajmp trans
                djnz r6,incomp
;
; *      retardo para frecuencia de muestreo *
;
frec1:          mov r3,r5
frec2:          mov r7,#05h
                djnz r7,frec2
                djnz r3,frec1
                ajmp ciclo

```

```

;      * inicio de transmision *
;      * espera clave para iniciar transmision *
trans:   mov r2,#02h
clave3:  jnb r1,clave3
         clr r1
         mov a,sbuf
         cjne a,#49h,clave3
         djnz r2,clave3
         setb p3.4           ;habilitacion ptt
;      * retardo para esperar se estabilice el transmisor *
ini_est: mov r2,#30h
estable: mov r3,#0ffh
         djnz r3,estable
         djnz r2,ini_est
;      * transmision de clave de inicio *
cero:    mov sbuf,#55h
         jnb ti,cero
         clr ti
         mov r2,#0ah
vv:      mov sbuf,#0ffh
xx:      jnb ti,xx
         clr ti
         djnz r2,vv
         mov dptr,#0400h ;inicializa apuntador de
                        ; memoria ram
         mov 76h,#00h   ;limpian registros
         mov 77h,#00h   ;que almacenan sumcheck.
         mov 78h,#00h
falta:   clr c
         movx a,@dptr   ;lectura de memoria ram msb
msb:     mov sbuf,a
         jnb ti,msb    ;transmision de msb
         clr ti
         mov 79h,a
         inc dptr
         movx a,@dptr   ;lectura de memoria ram lsb
         mov sbuf,a
lsb:     jnb ti,lsb    ;transmision de lsb
         clr ti
         add a,76h     ; realizacion de sumcheck
         mov 76h,a
         mov a,77h
         addc a,79h    ;almacenando el resultado en
         mov 77h,a
         mov a,#00h
         addc a,78h    ;en las localidades 78,77,76
         mov 78h,a
         inc dptr
         mov a,dpl
         cjne a,#00h,falta ; revisa fin de memoria ram
         mov a,dph
         cjne a,#0ch,falta

```

```

;      * transmision de sumcheck *
;
sumck2:      mov sbuf,78h
              jnb ti,sumck2
              clr ti
              mov sbuf,77h
sumck1:      jnb ti,sumck1
              clr ti
              mov sbuf,76h
sumck0:      jnb ti,sumck0
              clr ti
;
;      * termina la transferencia de datos *
;
              clr p3.4                ; deshabilito pt
              mov pl,#0f0h
;
;      * lectura del resultado de la transmision *
;
correc:      jnb ri,correc
              clr ri
              mov a,sbuf
              mov pl,a
              cjne a,#0bbh,error
              ajmp comienzo           ; transmision exitosa
error:       cjne a,#0eeh,correc
              ajmp trans              ; transmision erronea
;
;
;      * interrupcion conversion A/D *
;
              org 53h
              setb f0
              reti
end

```

**PROGRAMA DEL PUESTO CENTRAL**

{Programa del puesto central para interactuar con el puesto remoto,  
en la aplicación del sistema de telemetría desarrollado en el  
Instituto de Ingeniería de la UNAM}

{Versión 2.3}

(\$S-)

uses Crt, Win;

const

line\_cont\_reg = \$3fb;  
div\_latch = \$3ff;  
mod\_cont\_reg = \$3fc;  
line\_stat\_reg = \$3fd;  
x\_hold\_reg = \$3f8;  
r\_buff\_reg = \$3f8;  
bd\_rate\_div\_l = \$3f8;  
bd\_rate\_div\_h = \$3f9;  
int\_enab\_reg = \$3f9;

type

TitleStrPtr = ^TitleStr;

WinRecPtr = ^WinRec;

WinRec = record

Next: WinRecPtr;

State: WinState;

Title: TitleStrPtr;

TitleAttr, FrameAttr: Byte;

Buffer: Pointer;

end;

itempointer=^integer;

numero= record

case integer of

1 : (cantidad : word);

2 : (low,hi :byte );

end;

```

var
  TopWindow: WinRecPtr;
  WindowCount: Integer;
  Ch: Char;
  memoria: ARRAY [1..4096] of integer;
  num_ent, frec_mues, x, num, lec, j, con : integer;
  lsb, msb, msb2, n, cont_espera, concl, con_alm : integer;
  a, intento, cont_int : integer;
  t, fmax, fmin, periodo, sum, sumr : real;
  rlsb, rmsb, rmsb2 : real;
  nombre: string[12];
  mandar, entrada, frecuencia : numero;
  apuntador : itempointer;
  ftext : text;
  buf : array [1..7168] of integer;

procedure ActiveWindow(Active: Boolean);
begin
  if TopWindow <> nil then
    begin
      UnFrameWin;
      if Active then
        FrameWin(Title^, DoubleFrame, TitleAttr, FrameAttr);
      else
        FrameWin(Title^, SingleFrame, FrameAttr, FrameAttr);
    end;
  end;
end;

procedure OpenWindow(X1, Y1, X2, Y2: Byte; T: TitleStr;
  TAttr, FAttr: Byte);
var
  W: WinRecPtr;
begin
  ActiveWindow(False);
  New(W);
  with W^ do
    begin
      Next := TopWindow;
      GetMem(Title, Length(T) + 1);
      Title^ := T;
      FrameAttr := FAttr;
      Window(X1, Y1, X2, Y2);
      GetMem(Buffer, WinSize);
      FrameWin(T, DoubleFrame, TAttr, FAttr);
    end;
  TopWindow := W;
  Inc(WindowCount);
end;

```

```

procedure CloseWindow;
var
  W: WinRecPtr;
begin
  if TopWindow <> nil then
    begin
      W := TopWindow;
      with W do
        begin
          UnFrameWin;
          WriteWin(Buffer^);
          FreeMem(Buffer, WinSize);
          FreeMem(Title, Length(Title^)+1);
          TopWindow := Next;
        end;
      Dispose(W);
      ActiveWindow(True);
      Dec(WindowCount);
    end;
end;

procedure Initialize;
begin
  CheckBreak := False;
  if (LastMode <> CO80) and (LastMode <> BW80) and
    (LastMode <> Mono) then TextMode(CO80);
  TextAttr := Black + LightGray * 16;
  Window(1, 2, 80, 24);
  Window(1, 1, 80, 25);
  TextColor(White);
  TextBackGround(Red);
  Write('
                                Instituto de Ingenieria    1992 ');
  ClrEol;
  GotoXY(1, 25);
  TextColor(White);
  TextBackGround(Red);
  Write(' F1 - Iniciar      F2 - Muestreo      F3 ' +
        '- Recibir      Esc - Salir');
  ClrEol;
  WindowCount := 0;
end;

```

```

procedure CreateWindow(X,Y,W,H: Integer; titulo: string);
var
  S: string[15];
  Color: Byte;
begin
  if LastMode <> CO80 then
    Color := Black else Color := WindowCount mod 6 + 1;
    LightGray + Color * 16, White + Color * 16);
  TextAttr := White; {LightGray;}
  ClrScr;
end;

procedure Beep;
begin
  Sound(500); Delay(25); NoSound;
end;

Procedure Presenta;
Begin
  TextColor(White);
  TextBackGround(Red);
  GotoXY(3,2); Writeln('
  ');
  GotoXY(3,3); Writeln(' | " " | CoordinaCión de
Instrumentación ');
  GotoXY(3,4); Writeln(' | ■ ■ |
  ');
  GotoXY(3,5); Writeln(' _____ Sistema de Telemetría
Hidráulica ');
  GotoXY(3,6); Writeln('
  ');
  GotoXY(3,7); Writeln(' Version 1.0 1992
  ');
  GotoXY(3,8); Writeln('
  ');
End;

PROCEDURE INICIALIZACION;
begin
  port [ line_cont_reg]:= $80;
  port [ bd_rate_div_l]:= $90;
  port [ bd_rate_div_h]:= $05;
  port [ line_cont_reg]:= $33;
  port [ mod_cont_reg] := $00;
end;

```

```

PROCEDURE RTS_OUT;
begin
  port [mod_cont_reg]:= $01;
end;

PROCEDURE RTS_IN;
begin
  port [mod_cont_reg]:= $03;
end;

PROCEDURE ALMACENAR;
begin
  clrscr; gotoXY(7,4);
  writeln ( 'Almacenar F5   salir F6 ');
  done:=false;
  repeat
    case ch of
      #0 :
        begin
          ch:=readkey;
          case ch of
            #63 :begin
              CreateWindow(20,15,40,8,' Almacenar ');
              write( 'Nombre de archivo: ');
              readln(nombre);
              if nombre='' then nombre:='archivo';
              rewrite (ftext);
              gotoXY(5,3);
              writeln('Grabando datos en el archivo...');
              gotoXY(5,5);write(' ',nombre,+'.dat');
              con_alm:=1;
              repeat
                writeln (ftext,con_alm,' ',memoria[con_alm]);
                inc(con_alm);
              until con_alm > 4096;
              close (ftext);
              done:=true;
              CloseWindow;
            end;
            #64 : done:=true;
          end;
        end;
      end;
    until done;
  end;
end;

```

```

PROCEDURE VER_TRANS;
begin
  repeat
    x:= port [line_stat_reg];
  until (x or $df) = $ff;
end;

PROCEDURE VER_RECEP;
begin
  repeat
    x:= port [line_stat_reg];
  until (x or $fe) = $ff;
end;

PROCEDURE CLAVE;
begin
  j:=0;
  repeat
    inc(j);
    ver_trans;
    port[x_hold_reg] := $49;
    delay(25);
  until j=2;
end;

PROCEDURE ESPERA;
begin
  cont_espera:=0;
  repeat
    delay(trunc(periodo*1000));
    inc(cont_espera);
  until cont_espera =4096;
end;

PROCEDURE LECTURA;
begin
  CreateWindow(15,12,40,10,' Iniciar ');
  estado1:=true;
  GotoXY(1,2);
  write ('Número de entradas: ');
  readln (num_ent);
  entrada.cantidad :=num_ent;
  fmax:=1e6/((num_ent*75+21)*1.085);
  fmin:=1e6/((num_ent*75+3323)*1.085);
  writeln;writeln('fmax= ',fmax:4:0,' fmin= ',fmin:4:0);
  write('Frecuencia de muestreo: ');
  read (frec_mues);
  t:=1e6/(frec_mues*1.085);
  n:=trunc((t-num_ent*75-8)/13);
  frec_mues:=trunc(1e6/((num_ent*75+8+13*n)*1.085));
  periodo:=1/frec_mues;
  frecuencia.cantidad:=n;

```

```

write ('Número de intentos: ');
readln (intento);
CloseWindow;
CreateWindow(2,2,21,7,' Parámetros ');
writeln;
Writeln(' Entradas : ',num_ent:4);
Writeln(' Frecuencia: ',frec_mues:4);
writeln(' Intentos : ',intento:4);
end;

```

```

PROCEDURE RESPUESTA;

```

```

begin
  concl:=0;
  repeat
    ver_recep;
    lsb:=port[r_buff_reg];
  until lsb=$55;
  repeat
    ver_recep;
    lsb:=port[r_buff_reg];
    if lsb<>255 then
      concl:=11
    else
      inc (concl);
  until concl>=10;
end;

```

```

PROCEDURE RECEPCION;

```

```

begin
  gotoXY(7,4); writeln('Recibiendo datos ...');
  gotoXY(7,6); writeln('      Espere un momento');
  repeat
    inc(con);
    ver_recep;
    msb:=port [r_buff_reg];
    ver_recep;
    lsb:=port [r_buff_reg];
    num:=lsb+256*msb;
  until (con=4096);
  ver_recep;
  msb2:=port[r_buff_reg];
  ver_recep;
  msb:=port[r_buff_reg];
  ver_recep;
  lsb:=port[r_buff_reg];
  rlsb:=lsb;
  rmsb:=msb;
  rmsb2:=msb2;
  sumr:=rlsb+(256*rmsb)+(65536*rmsb2);
end;

```

```

PROCEDURE EXITO;
begin
  con:=0;
  ver_trans;
  port[x_hold_reg]:=50;
  delay (5);
  repeat
    ver_trans;
    inc(con);
  until con=5;
end;

PROCEDURE ERROR;
begin
  con:=0;
  ver_trans;
  port[x_hold_reg]:=0;
  delay(5);
  repeat
    port[x_hold_reg]:=5ee;
    inc(con);
  until con=5;
end;

PROCEDURE MUESTREO;
begin
  CreateWindow(15,12,40,10,' Muestreo ');
  GotoXY(3,3);
  writeln('Inicia muestreo...');
  writeln('Muestreando...');
  estado2:=true;
  rts_in;
  delay(20);
  clave;
  ver_trans;
  port [x_hold_reg]:=frecuencia.low;
  delay(5);
  clave;
  rts_out;
  espera;
  CloseWindow
end;

```

```

PROCEDURE RECIBIR;
begin
  rts_in;
  delay(20);
  clave;
  rts_out;
  begin
    GotoXY(1,3);
    writeln('Error de enlace...');
    writeln('          Espere un momento...');
    espera;
    cont_int:=intento;
    clrscr
  end
  else
  begin
    inc (cont_int);
    recepcion;
    rts_in;
    delay (20);
    if sum=sumr then
      begin
        writeln ('          Exito en Recepción...');
        exito;
        rts_out;
        almacenar;
        cont_int:=intento;
      end
    else
      begin
        writeln ('Error en Recepción');
        error;
        rts out;
        if Cont_int <intento then error;
      end;
  end;
end;
CloseWindow;
end;

```

{Programa principal}

```
begin
  Inicializacion;
  Rts out;
  Initialize;
  Done := False;
  estado1:=false;
  estado2:=false;
  repeat
    Ch := ReadKey;
    case Ch of
      #0:
        begin
          Ch:=Readkey;
          case Ch of
            #59: Lectura;           {F1}
            #60: if estado1 then muestreo; {F2}
            #61: if estado2 then
              begin
                recibir; {F3}
                CloseWindow;
                Done:=TRUE;
              end;
          end;
        end;
      #27: Done:=FALSE           {Esc}
    else
      Beep;
    end;
  until Done;
  Window(1, 1, 80, 25);
  NormVideo;
  ClrScr;
end.
```

# APENDICE C

## LISTADOS DE COMPONENTES

## LISTA DE COMPONENTES

### MODEM

#### Modulador

NUMERO	ELEMENTO	DESCRIPCION
1	XR2206	OSCILADOR (C.I)
1	BASE 14 PINS	BASE PARA SOLDAR
3	5.6 k	RESISTENCIA
1	4.7 k	RESISTENCIA
1	33 k	RESISTENCIA
1	15 k	RESISTENCIA
1	25 k	TRIMPOT
1	1 k	TRIMPOT
1	10 k	TRIMPOT
1	10 $\mu$ F	CAP. (TANTALIO)
1	1 $\mu$ F	CAP. (TANTALIO)
1	0.0022 $\mu$ F	CAPACITOR
1	0.01 $\mu$ F	CAPACITOR
1	0.1 $\mu$ F	CAPACITOR

#### Demodulador

NUMERO	ELEMENTO	DESCRIPCION
1	XR2211	PLL (C.I)
1	BASE 14 PINS	BASE PARA SOLDAR
2	10 k	RESISTENCIA
2	470 k	RESISTENCIA
1	100 k	RESISTENCIA
1	30 k	RESISTENCIA

1	18 k	RESISTENCIA
1	39 k	RESISTENCIA
1	10 k	TRIMPOT
1	0.1 $\mu$ F	CAPACITOR
4	0.001 $\mu$ F	CAPACITOR
1	0.027 $\mu$ F	CAPACITOR
1	0.0022 $\mu$ F	CAPACITOR

**PUERTO SERIE RS-232C**

NUMERO	ELEMENTO	DESCRIPCION
1	MC1488	INTERFAZ TTL/ECL (C.I)
1	MC1489N	INTERFAZ ECL/TTL (C.I)
2	14 PINS	BASE PARA SOLDAR
1	10 k	RESISTENCIA

**LOGICA DE CONTROL**

NUMERO	ELEMENTO	DESCRIPCION
2	CD 4011	COMPUERTA NAND
2	B. 16 PINS	B. DIP PARA SOLDAR
2	LED	DIODO EMISOR LUZ
1	PUSH BOTON	NORMALMENTE ABIERTO
1	SWITCH	1 POLO- 2 TIROS
1	OMCRON 12V DC	RELEVADOR
2	BC 547	TRANSISTOR NPN
2	2.2 k	RESISTENCIA
1	10 k	RESISTENCIA
4	1.2 k	RESISTENCIA

2	39 k	RESISTENCIA
1	10 $\mu$ F	CAP. (TANTALIO)
1	1 $\mu$ F	CAP. (TANTALIO)
2	0.01 $\mu$ F	CAPACITOR

#### MODULO ADQUISIDOR

NUMERO	ELEMENTO	DESCRIPCION
1	80C552	MICROCONTROLADOR (C.I)
1	SN74LS373 N	LATCH (C.I)
1	NM27C16	MEMORIA EPROM (C.I)
1	MCM60L64P10	MEMORIA RAM (C.I)
1	11.0592 MHZ	CRISTAL
1	B. DE 68 PINS	BASE PLCC PARA SOLDAR
1	B. DE 20 PINS	BASE DIP PARA SOLDAR
1	B. DE 24 PINS	BASE DIP PARA SOLDAR
1	B. DE 28 PINS	BASE DIP PARA SOLDAR
2	33 pF	CAPACITOR
4	0.01 pF	CAPACITOR

#### VOLTAJE DE REFERENCIA

NUMERO	ELEMENTO	DESCRIPCION
1	LM725CN (C.I)	AMPLIFICADOR OPERACIONAL
1	LM329DZ (C.I)	VOLTAJE DE REFERENCIA
1	B. 8 PINS	BASE DIP PARA SOLDAR
1	3.2 k	RESISTENCIA (PRECISION)
1	17.8 k	RESISTENCIA (PRECISION)
1	50 k	RESISTENCIA (PRECISION)

1	100	k	RESISTENCIA (PRECISION)
1	47	OHMS	RESISTENCIA (PRECISION)
1	1.3	k	RESISTENCIA (PRECISION)
1	50	k	TRIMPOT
1	0.01	$\mu$ F	CAPACITOR
1	0.022	$\mu$ F	CAPACITOR
1	0.47	$\mu$ F	CAPACITOR

#### TARJETA DE ACONDICIONAMIENTO

NUMERO	ELEMENTO	DESCRIPCION
2	LM324	AMP. OPERACIONAL
1	5.6V	DIODO ZENER
1	0.1 $\mu$ F	CAPACITOR
1	15 k	RESISTENCIA
2	10 k	RESISTENCIA
1	20 k	POTENCIOMETRO

#### FUENTE CONMUTADA

NUMERO	ELEMENTO	DESCRIPCION
1	SG1524N	MOD. ANCHO DE PULSO
1	2N5193	TRANSISTOR
1	BC557	TRANSISTOR
3	MR856	DIODO
1	5 k	TRIMPOT
1	0.15 $\delta$ , 2W	RESISTENCIA POTENCIA
1	30 $\delta$ , $\frac{1}{2}$ W	RESISTENCIA
1	150 $\delta$ , $\frac{1}{2}$ W	RESISTENCIA

1	1	k, ½W	RESISTENCIA
3	4.7	k, ½W	RESISTENCIA
3	5.6	k, ½W	RESISTENCIA
1	47	k, ½W	RESISTENCIA
1	2200	µF, 16V	CAP. ELECTROLITICO
1	10	µF, 16V	CAP. ELECTROLITICO
2	0.1	µF	CAPACITOR
1	0.01	µF	CAPACITOR
1	0.001	µF	CAPACITOR
1	500	µH	BOBINA
1	16	PINS	BASE PARA C.I.
1	TO-202		DISIPADOR

#### ANTENAS

Tipo: YAGI-UDA-1530k	
Características:	
Ganancia:	7 dB
Impedancia:	50 ohms
VSWR:	1.5:1
Frecuencia de operación:	150-174 MHz

Tipo: OMNIDIRECCIONAL MBS-150	
Características:	
Ganancia:	3 dB
Impedancia:	50 ohms
VSWR:	1.5:1
Frecuencia de operación:	144-174 MHz

#### OTRAS COMPONENTES

- Se utilizaron 55m de cable coaxial RG58A/U, 40m en el puesto central y 15m en el puesto remoto
- 4 conectores BNC para cable RG58A/U
- 2 adaptadores de UHF a BNC

También se emplearon antenas no comerciales con las siguientes características.

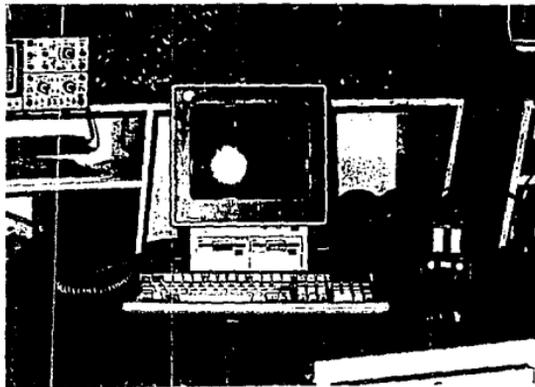
- 4 radiales y un radiador, con una longitud cada uno de 0.492m. Los materiales utilizados son: latón (radiador) y aluminio (radiales), de 1/8" y 5/16" respectivamente. Se utiliza una placa de 20 cm<sup>2</sup> como referencia.
- Juego de conectores UHF (hembra y macho).
- 20 juegos de tornillos, rondanas de presión, y tuercas, todos estos deberán ser galvanizados, de 1/8".

#### TRANSCÉPTORES

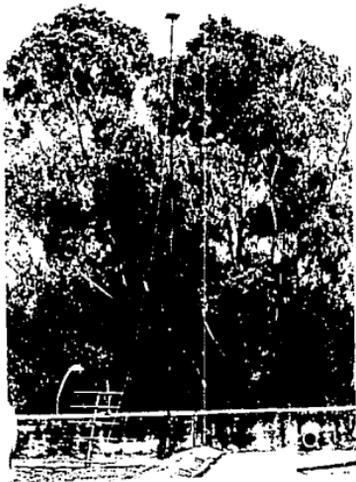
MAXON (DM-0510)	
Características:	
Voltaje de alimentación:	10.8V (10.8V±5%)
Frecuencia de operación:	148-160 MHz
Tipo de modulación:	FSK
Impedancia:	50 ohms

## APENDICE D

MAPA Y FOTOGRAFIAS



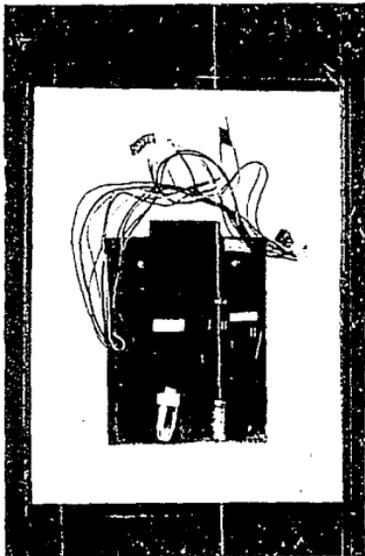
1. PUESTO CENTRAL



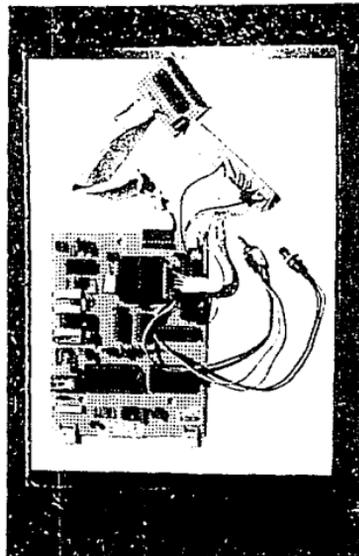
2. ANTENA NO COMERCIAL



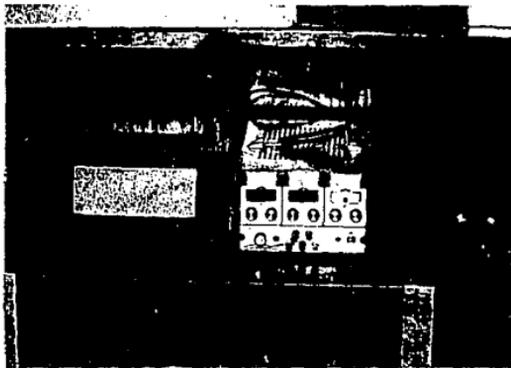
3. ANTENA COMERCIAL



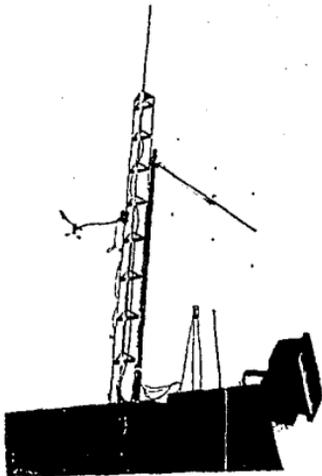
.4. T. FUENTE CONMUTADA



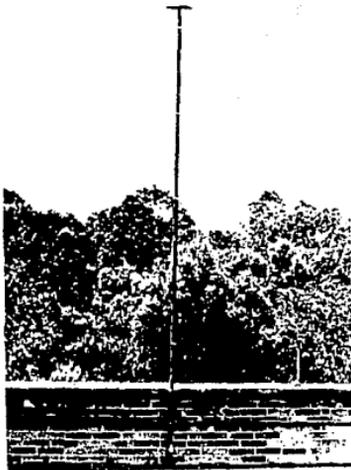
.5. T. ADQUISIDOR



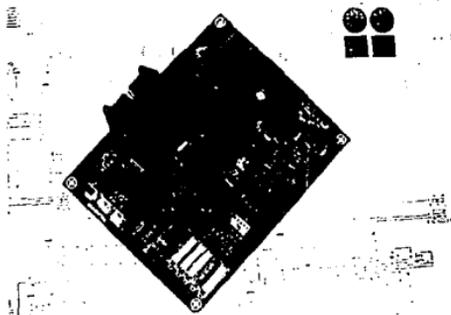
.6. PUESTO REMOTO (PR)



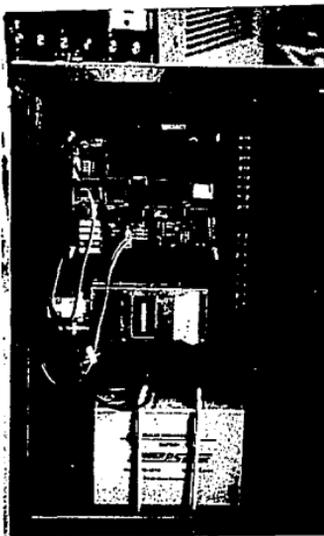
.7. ANTENA PR. MESA VIBRADORA



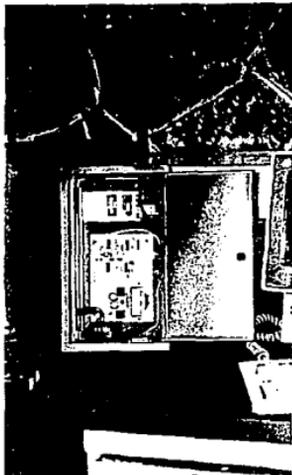
.8. ANTENA PR. I. DE BIOLOGIA



9. SISTEMA DE ADQUISICION DE DATOS



10. PUESTO REMOTO

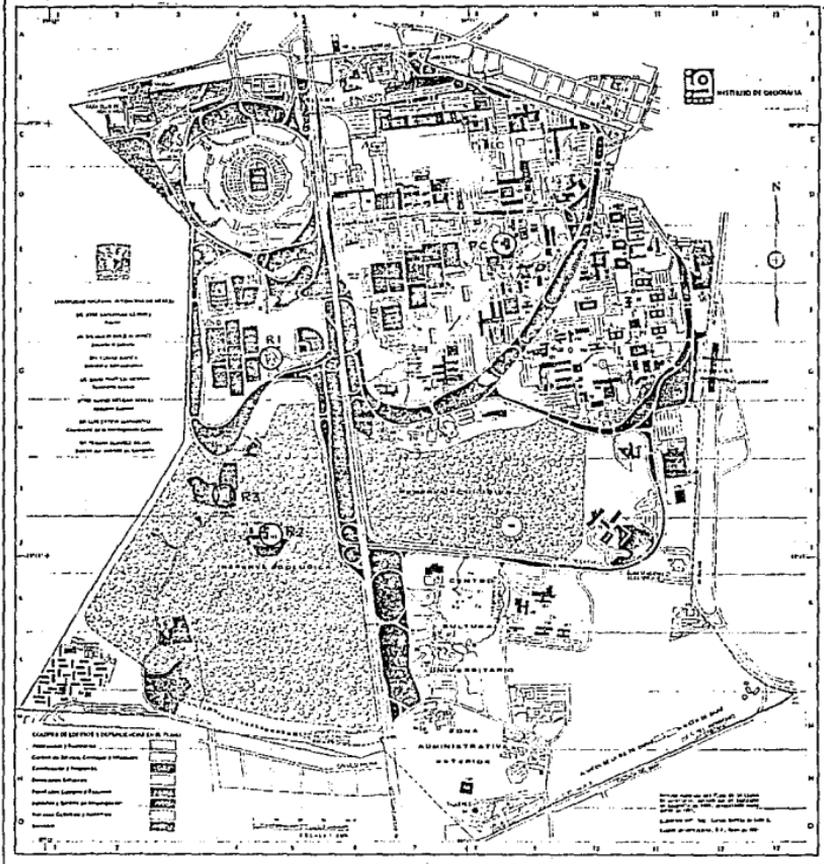


11. PUESTO CENTRAL



12. SISTEMA DE TELEMETRIA

**CIUDAD UNIVERSITARIA.**  
 Universidad Nacional Autónoma de México



# APENDICE E

## DIAGRAMAS ELECTRONICOS



