

UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE INGENIERIA

DISEÑO, CONSTRUCCION E INSTRUMENTACION DE UN NUEVO TIPO DE SILO

TESIS

QUE PARA OBTENER EL TITULO DE:
INGENIERO MECANICO ELECTRICISTA

(AREA ELECTRONICA)

PRESENTAN:

JUAN ARNALDO HERNANDEZ CORDERO MARIA GUADALUPE MENDOZA DIAZ GABRIELA DEL PILAR RANGEL GABELA

DIRECTOR:

DR. BALTASAR MENA I.



FALLA DE ORIGEN

MEXICO, D. F.

1992





UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

Contenido

RESUMEN		. i
CAPITULO I		•
ANTECEDENTES		.3
INTRODUCCION.		2
ANTECEDENTES EN EL DISEÑ	O DE SILOS	6
1. Instalación Convencional		6
2. Clasificación.		7
3. Sobre-presiones en silos		. /
PROBLEMAS COMUNES EN SU	LOS CONVENCIONALES.	٥. ۵
ALMACENAMIENTO Y CONSE	RVACIÓN DE GRANOS Y SEMILLAS.	.ሃ 1በ
THE THE PERSON NAMED IN COLUMN	ATTOO I DE GRANDO I DEMILIERO.	ıν
CAPITULO II		
	E UN SILO HEXAGONAL	12
	E UN MODELO EXPERIMENTAL	
INSTRUMENTACION DEL MOI	DELO EXPERIMENTAL	16
	EL MODELO EXPERIMENTAL.	
	ENTO DE DATOS	
MATERIALES EXPERIMENTAL	LES	18
RESULTADOS		20
COMPARACION CON UN SILO	VERTICAL	24
CONCLUSIONES		28
CAPITULO III		
	SEÑO Y CONSTRUCCION DE UN	
PROTOTIPO		36
DISEÑO ESTRUCTURAL Y CO	NSTRUCCION DE UN PROTOTIPO PARA 400	
TONELADAS		36
	то	
RESULTADOS ESPERADOS		38

C/	\PI	T	UL	0	ΙV

11111011011	
NSTRUMENTACION Y CONTROL ELECTRONICO	47
ISTEMAS DE INSTRUMENTACION.	47
NSTRUMENTACION DEL PROTOTIPO.	
TAPA DE TRANSDUCCION	49
TAPA DE ACONDICIONAMIENTO	50
mplificadores	50
Ioduladores y Demoduladores	51
TAPA DE CONVERSION A/D	51
TAPA DE PROCESAMIENTO Y CONTROL	
ardware	
oftware	
ISTADO DEL PROGRAMA	62
ENEFICIOS ESPERADOS	75
CONCLUSIONES	74
APENDICE I	
APENDICE I CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO	78
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO	78
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2	
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2	
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES	81
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES REFERENCIAS	81 82
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES	81 82
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES	81 82
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES	81 82
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES REFERENCIAS BIBLIOGRAFIA	81 82 85
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES REFERENCIAS	81 82 85
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES REFERENCIAS BIBLIOGRAFIA	81 82 85
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES REFERENCIAS BIBLIOGRAFIA	81 82 85
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES REFERENCIAS BIBLIOGRAFIA	81 82 85
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES REFERENCIAS BIBLIOGRAFIA	81 82 85
CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO APENDICE 2 IOJAS DE ESPECIFICACIONES REFERENCIAS BIBLIOGRAFIA	81 82 85

RESUMEN

En el presente trabajo se expone un estudio sobre un nuevo tipo de silo con sección transversal hexagonal, diseñado en base a consideraciones reológicas simples. Se hace un análisis sobre los problemas principales que se presentan en los silos convencionales que ocasionan, entre otras cosas, maltrato al grano almacenado durante los procesos de llenado y vaciado y fractura en las paredes del silo.

Se exponen también los resultados experimentales obtenidos en un modelo a escala del silo con la nueva geometría, en los que se observa la eliminación de los sobre-esfuerzos en las paredes que se presentan en los silos convencionales, como consecuencia del establecimiento de un flujo suave y homogéneo de material durante el proceso de vaciado. Además, se observa que el maltrato del grano se reduce gracias a la caída suave del material dentro del silo en el proceso de llenado, durante el cual el grano adopta su ángulo natural de reposo, eliminándose de esta forma la compactación y pulverización.

Considerando lo anterior, se decidió contruir un silo hexagonal prototipo con capacidad de 400 toneladas que sirva para la verificación de los resultados experimentales, o en el peor de los casos, que proporcione los factores de correción necesarios para nuevos modelos experimentales en los que se puedan conocer, de una manera más exacta, las condiciones de flujo de los materiales granulares. Una breve descripción del proceso de construcción y de las instalaciones planeadas a futuro para el nuevo tipo de silo se muestran en el Capítulo 3.

Finalmente, se presenta el diseño de un sistema de instrumentación electrónico en el que se utilizan transductores de presión y un microprocesador para monitorear la distribución de esfuerzos en las paredes del silo hexagonal. El sistema se utilizará también para controlar la compuerta de vaciado del silo, con lo que se tendrá la posibilidad de extraer el grano almacenado sin necesidad de pesarlo. Además, el sistema electrónico podrá ser utilizado para registrar lecturas de temperatura y humedad con los sensores adecuados, de tal manera que se obtendrán datos que puedan ser empleados para un estudio termodinámico posterior.

CAPITULO I ANTECEDENTES

INTRODUCCION.

En México, como en otros países, el consumo de granos alimenticios constituye una parte importante de la economía, principalmente por que estos representan una fuente alimenticia básica para la población. En la mayoría de los casos la magnitud de las cosechas de temporada es irregular, por lo que se recurre a la importación de granos para cubrir las necesidades de la nación. Esto ha llevado a la construcción de sistemas almacenadores que aseguren la conservación de los granos hasta el momento de su distribución a los lugares de consumo.

Sin embargo, la infraestructura existente, tanto de almacenamiento como de distribución de dichos granos, resulta insuficiente principalmente por el crecimiento acelerado de la población y el amplio desarrollo de la industria. Por esto se tiene la necesidad de construir un gran número de almacenadores de grano de alta capacidad, que presenten facilidad y rapidez para la distribución, y principalmente, que conserven de una manera eficiente el grano.

Las pérdidas ocasionadas por el mal almacenaje de granos representan un factor importante que debe tomarse en cuenta para desarrollar adecuadamente los almacenes que el país necesita. Además de que éstas significan un desperdicio directo de una fuente alimenticia y de materia prima para algunas industrias, se traducen también en una pérdida económica de magnitud considerable como se observará a continuación.

De acuerdo con las normas de calidad dictadas por la Secretaría de Agricultura y Recursos Hidráulicos las pérdidas por mal almacenamiento no deben exceder el 9% de las cantidades cosechadas. Según estimaciones hechas por A.N.D.S.A. (Almacenes Nacionales de Depósito) las pérdidas por ensilaje se encuentran, en el mejor de los casos, entre el 10% y el 30%.

Según datos del I.N.E.G.I. (Instituto Nacional de Estadística Geografía e Informática) [1] las cosechas producidas para los tipos principales de grano durante 1990, y sus respectivos precios fueron:

Tabla 1.

Cosechas Nacionales de 1990 (granos de mayor importancia).

Tipo de grano	Precio (\$/ton)	Producción (toneladas)
maíz	640,000	12,651,364
frijol	1,650,000	961,810
trigo	550,000	390,837
arroz	550,000	321,698

En lo que respecta a importaciones se presentan los siguientes datos:

Tabla 2.

Cosechas Importadas en 1990 (granos de mayor importancia).

l'ipo de grano	Toneladas	Precio (USD/ton)
maíz	4,102,443	106.1
frijol	330,181	766.4
trigo	338,699	136.7

Tomando como base el margen de pérdidas proporcionado por A.N.D.S.A. y considerando el mejor de los casos, esto es un 10% de pérdidas por almacenamiento, podemos hacer un cálculo estimativo simple de las cantidades desperdiciadas durante 1990, como se muestra en la Tabla 3.

Aunque el total estimado no indica realmente las pérdidas que se presentaron en el año, podríamos decir que con las consideraciones utilizadas para la obtención de estos resultados, estaríamos obteniendo las pérdidas económicas mínimas esperadas durante el año, debidas al ensilaje del grano.

Tabla 3.

Estimación Económica de las cantidades de grano desperdiciado durante 1990.

	Producció	Producción Nacional		ación"
Tipo de Grano	Toneladas	Millones de pesos	Toneladas	Millones de pesos
maíz	1,265,136	809,687.3	410,244	130,580.8
frijol	96,181	158,698.7	33,018	75,915.2
trigo	39,084	21,496.0	33,870	13,890.0
arroz	32,170	17,693.4		
Subtotal:		\$ 1,007,575.0		\$ 220,386.0
Total:				\$ 1,227,961.0

¹ USD = \$3000

Como una comparación arbitraria, pero ilustrativa, consideremos ahora el presupuesto de la Universidad Nacional Autónoma de México en 1991, proporcionado en la Agenda estadística de dicho año, editada por la Dirección General de Planeación, Evaluación y Proyectos de la UNAM [5].

Tabla 4.

Presupuesto de la UNAM (1991).

Sección	Millones de pesos	Porcentaje
Docencia	1,088,051.5	66.36%
Investigación	395,654.0	24.13%
Ext. Universitaria	101,382.6	6.18%
Ароуо	54,451.3	3.32%
Total:	\$ 1,639,539.3	

Con la comparación de las cifras anteriores podemos darnos cuenta de la magnitud del problema que representa el mal almacenaje de granos. La estimación anterior a pesar de ser en cierto modo conservadora y simple, nos indica que si pudiéramos evitar por completo las pérdidas por almacenaje podríamos "ahorrar" el suficiente dinero como para mantener un 75% de la Universidad durante un año, o bien, se podría aumentar el presupuesto destinado a investigación en 310%, sólo por citar algunos ejemplos.

Hasta ahora, no existen en México (ni en muchos otros países) estadísticas confiables que indiquen la cantidad de grano que se deseperdicia durante su almacenamiento, sin embargo, las estimaciones anteriores y la necesidad cada vez mayor de almacenar y distribuir estos productos, pueden servir como base para formar grupos de trabajo que se preocupen por el almacenamiento adecuado de los granos.

Actualmente, el país cuenta con una red nacional de silos desarrollada en su mayoría por Almacenes Nacionales de Depósito S.A. (A.N.D.S.A.). La red cuenta con 956 silos que proporcionan en total una capacidad de almacenamiento de 6'391,068 toneladas. Durante los próximos cuatro años, A.N.D.S.A. estima que se deberán construir aproximadamente 24 silos de gran capacidad para cubrir las necesidades básicas del país en lo referente a almacenamiento y distribución de granos.

ANTECEDENTES EN EL DISEÑO DE SILOS.

1. Instalación Convencional.

Los silos son usualmente construidos de acero o de concreto reforzado y están formados por celdas situadas lado a lado, de secciones transversales diversas y grandes alturas. Estas tienen en su base toberas de descarga y en su parte superior se encuentran cerradas por un "techo" que contiene dispositivos para su llenado.

La instalación general de un silo comprende:

- a) Un espacio de recepción F, en el cual los materiales se depositan a su llegada.
- b) Un elevador E, que toma los materiales desde el lugar de recepción R, y los lleva hasta el techo que cubre las celdas.
- c) Una banda sinfín T acarrea los granos después de que han sido descargados por el elevador, llevándolos al orificio de llenado de las celdas.
- d) Las celdas C del silo.
- e) Una banda sinfín inferior T' que transporta los granos después de que son descargados de las celdas.

Además, la instalación puede comprender equipo pesado, de limpieza, aireación, etc., la figura 1 muestra esquemáticamente las instalaciones convencionales.

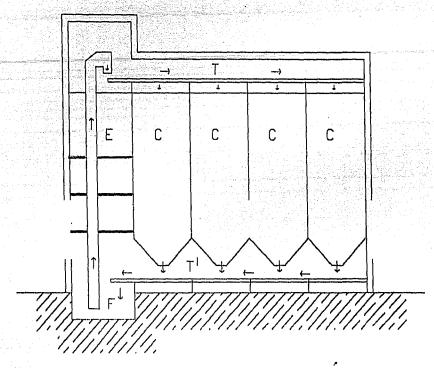


Figura 1. Instalación convencional de un silo

2. Clasificación.

Los silos pueden clasificarse por su uso en dos categorías generales:

a) Silos para la agricultura.

Muchas granjas están equipadas con uno o más silos para el almacenamiento de cereales. Estos, a su vez, pueden ser clasificados en dos tipos diferentes: silos "exteriores" o "interiores".

Un silo "exterior" consiste de una o más celdas de entre 5 y 10 toneladas, cada una con su propio techo, y usualmente en conjuntos colindando con el granero o almacén. Estos están construidos de concreto o acero. Un silo "interior" se arma en el interior de los almacenes, tienen una capacidad de 15 a 50 toneladas, y se construyen de madera o de láminas de acero.

Estos silos se construyen a base de unidades prefabricadas, por lo que su ensamblaje y desmantelamiento es fácil.

Los silos para Cooperativas se consideran también como silos para la agricultura, su capacidad varía entre 1,000 y 10,000 toneladas y en algunas ocasiones son de capacidades mucho mayores. Estos silos pueden estar construídos a base de concreto reforzado o de

láminas de acero. Las celdas de dichos silos tienen en promedio una capacidad de 80 a 1,000 toneladas, y una instalación completa comprende varias celdas de este tipo.

Otro tipo de silos que se consideran dentro de esta categoría son los Portuarios o de Distribución. Su capacidad varía desde 10,000 hasta 20,000 toneladas y en ocasiones alcanzan capacidades de 50,000 o más. Estos son de concreto reforzado y rara vez se construyen de acero debido al agresivo ambiente marino. Las celdas de estos silos tienen una capacidad de 400 a 1,000 toneladas cada una y en ellas se almacenan diferentes tipos de granos y semillas, tanto de importación como de exportación, para su posterior distribución.

b) Silos Industriales.

Estos están destinados a almacenar materiales granulares o pulverulentos tales como: coque, grava, carbón, fosfatos, arena, cemento, azúcar, etc.. La capacidad de ellos es variable dependiendo del material y de la cantidad a almacenar.

Están construidos de concreto reforzado o acero, y son particularmente de construcción muy sólida debido a que los esfuerzos producidos por estos materiales, en el llenado y en el vaciado, son muy grandes.

3. Sobre-presiones en silos.

El estudio de las presiones que se presentan en las paredes de los silos, es un tema que en el último siglo se ha desarrollado considerablemente. Durante los últimos años del siglo pasado se plasmaron las primeras teorías sobre presiones en silos y a lo largo de este siglo, principalmente durante los últimos veinte años, se han ampliado y mejorado. [6, 19]

La causa de esta investigación han sido los serios problemas surgidos en infinidad de silos y prácticamente en todos los países del mundo. La mayoría de los silos presentan problemas de deformaciones, grietas y roturas en las paredes, porque, en general, no se consideran las sobrepresiones que aparecen durante el vaciado de la masa ensilada. El rozamiento entre grano y pared produce también esfuerzos de compresión sobre las paredes, que al no ser considerados causan serios problemas en la estructura del silo.

Los estudios realizados hasta ahora por los especialistas en silos están únicamente enfocados a determinar las presiones en las paredes en el fondos de los silos, considerando siempre una geometría vertical. El grado de complejidad de estas teorías es cada vez más elevado y para ciertos casos la determinación de las sobrepresiones y su localización es ya predecible. [6,12,19,22]

Un aspecto sumamente importante, que suelen olvidar los diseñadores de silos, es que en la geometría de tipo vertical no es posible controlar el esfuerzo ejercido sobre el material granular

almacenado. En el caso de granos (semillas comestibles o no comestibles) este aspecto es determinante, ya que estos generalmente se rompen o se pulverizan durante el llenado o vaciado del silo, con lo que se vuelven inservibles.

PROBLEMAS COMUNES EN SILOS CONVENCIONALES.

En el diseño y operación de silos se presentan problemas originados por diversos factores, sin embargo, los de mayor recurrencia son debido a las sobrepresiones que ocurren durante el proceso de vaciado del material ensilado.

Cuando el silo se llena, aparecen sobre las paredes laterales presiones, que denominaremos estáticas o de llenado, que en general son muy inferiores a la correspondiente presión hidrostática que ejercería el material si éste fuera isotrópico. No es raro encontrar diseños, a lo largo del mundo, que aún basan sus diseños en cálculos de presión hidrostática. Un cálculo de este tipo genera serias averías en las paredes del silo: pueden presentarse deformaciones e incluso roturas en la instalación.

La causa de estas averías es no tomar en cuenta los fenómenos dinámicos que aparecen durante el proceso de vaciado y dan origen a las mencionadas sobrepresiones, que denominaremos dinámicas.

Otro problema de gran recurrencia en la operación de silos es que, a partir de que se inició la construcción masiva de instalaciones para almacenamiento de los más diversos tipos de productos, hasta nuestros días, se han producido miles de explosiones causando cuantiosos daños materiales y pérdida de vidas humanas.[19]

La probabilidad de una explosión en un silo es muy variable, sin embargo, puede establecerse que la causa principal de este tipo de problema es la pulverización del material almacenado, originada durante los procesos de llenado y vaciado.

El material que se almacena es también un factor importante para determinar la posibilidad de una explosión. Los casos más frecuentes muestran que este problema se presenta generalmente en silos de almacenamiento por polvos de materiales metálicos, materiales plásticos y polvos de productos agrícolas. Estos últimos productos destacan por su importancia, y por naturaleza, poseen una gran capacidad explosiva. Por ejemplo, al pulverizarse el maíz se produce nitrato de celulosa que es la base de la pólvora comercial.

Para disminuir la posibilidad de explosión, se deben tomar precauciones tanto en la operación como en el diseño del silo, tales como evitar la formación de nubes de polvo, evitar que se formen depósitos de polvo en toberas, canales, etc., eliminar y controlar las fuentes de ignición (verificar normas antideflagrantes en equipos eléctricos, evitar que los equipos mecánicos produzcan calentamientos excesivos por fricción o que produzcan chispazos). Por otra parte, el diseño de edificios almacenadores deberá contemplar ventanales y diafragmas para prevenir los daños de la explosión.

ALMACENAMIENTO Y CONSERVACIÓN DE GRANOS Y SEMILLAS.

En los últimos años se han desarrollado grandes avances en los estudios destinados a incrementar la producción de granos alimenticios. Sin embargo, estos pueden perder su valor si no se dispone de sistemas apropiados para conservarlos durante su etapa de almacenamiento.[18,23]

El almacén es el lugar que determina, en gran parte, la bucha conservación de los granos y productos allí depositados. El tipo de construcción, su localización y funcionamiento, deben ser planeados específicamente para este servicio.

La función primordial de un almacén es la de proporcionar a los granos toda la protección posible contra los factores adversos del medio ambiente para garantizar su conservación adecuada a corto o mediano plazo.

Por otro lado, la humedad constituye uno de los factores de mayor influencia en la conservación de estos materiales durante su almacenamiento; cuando el grano es almacenado con exceso de humedad se predispone a un calentamiento excesivo y espontáneo, debido a su alto rango respiratorio. Simultánea o subsecuentemente el grano se descompone y pierde por el ataque de hongos, bacterias e insectos. Entre más seco se encuentre el grano almacenado, y más baja sea la temperatura en el almacén, la conservación de éste será mucho mejor.

Los granos rotos e impurezas que se encuentren presentes en aquellos volúmenes de grano que se van a almacenar representan, aparte de la contaminación en sí, una amenaza para la buena conservación de esos productos, ya que los volúmenes de grano en estas condiciones son más favorables para el desarrollo de insectos y microorganismos que perjudican y demeritan su calidad. Así mismo está comprobado que el grano roto y dañado "respira" mucho más rápidamente que los granos completos o enteros bajo las mismas condiciones ambientales. Por otro lado, los granos dañados tienen una mayor superficie de acceso para los hongos y bacterias, y son una fuente más accesible para los insectos.

Otro aspecto que influye en la conservación adecuada de los granos almacenados son las plagas. Son cuatro los tipos de plagas que se consideran importantes y que pueden causar pérdidas considerables en las cosechas: insectos, microorganismos (hongos y bacterias), roedores y pájaros.

Los insectos causan dos tipos de daños a los granos y a las semillas en el almacén. Uno de estos consiste en la destrucción y en el consumo del grano por los insectos adultos y sus estados larvarios, con fines alimenticios y de oviposición, además de la contaminación que ocasionan sus excrementos y euerpos muertos. El otro daño es el deterioro producido por la condición anormal del grano mismo debido al metabolismo de los insectos que los infestan.

El desarrollo de los hongos contribuye al calentamiento y descomposición de los granos debido al metabolismo de los microorganismos. Las enzimas producidas por los hongos atacan a los carbohidratos, a las grasas y a las proteínas del grano, deteriorando su calidad. La acidez de los granos, en estas condiciones, se incrementa y la aptitud para germinar disminuye o desaparece.

Finalmente, las ratas y lo ratones representan un problema muy serio en el proceso de manejo y conservación de granos y productos alimenticios. El problema se agudiza en los casos en que por emergencia o por falta de las instalaciónes, los granos se almacenan en el campo abierto o en lugares no adaptados para ello, causando cuantiosas pérdidas. Las ratas y ratones destruyen cantidades diez veces mayores a las que realmente consumen. Además de esto, sus excrementos constituyen uno de los más dañinos tipos de contaminación. Esto coloca a dicha plaga en un nivel de gran importancia económica.

El manejo deficiente y el desconocimiento de los problemas involucrados en el proceso de la conservación y almacenamiento de granos, contribuyen a las pérdidas generales que se registran de una manera sistemática. Por lo general se acepta que un grano almacenado esté seguro del deterioro por diversos agentes una vez que se encuentra en la bodega, descuidando así pequeños detalles aún más importantes, como la limpieza, la selección y el muestreo de los granos. Todo esto hace necesaria la ayuda técnica planeada y la debida divulgación sobre los problemas y las soluciones que deben aplicarse al manejo y cuidado de los granos y semillas almacenados.

CAPITULO II

ANALISIS REOLOGICO DE UN SILO HEXAGONAL

ANTECEDENTES TEORICOS.

Los materiales granulares ocupan una posición intermedia entre sólidos y fluidos: en primer término, no son fluidos debido a que pueden soportar un esfuerzo cortante sin deformarse. Por otra parte, estos pueden soportar grandes deformaciones y subsecuentemente recuperar estados anteriores. Por ello, ninguna relación constitutiva para estos materiales sería capaz de describir la resistencia estática al corte y el flujo a la vez.

A pesar de que existen algunas aproximaciones teóricas y computacionales para la solución de algunos problemas relacionados con el flujo de materiales granulares, la fórmulación correcta de estos no ha sido completamente entendida, y las soluciones propuestas se han desarrollado a partir de consideraciones que eliminan aspectos importantes relacionados con estos materiales. (Para un resumen bibliográfico más detallado véase por ejemplo [8,25])

Como una explicación muy general, puede decirse que la teoría existente para flujos granulares ha sido desarrollada a partir del reconocimiento de dos tipo de esfuerzo en este tipo de materiales: esfuerzos por colisión y traslación, y esfuerzos de contacto o de fricción. Los estudios teóricos para ambos tipos de esfuerzos se han desarrollado de manera independiente, por lo que difieren en su planteamiento y naturaleza.

Cuando están en reposo, los materiales granulares presentan esfuerzos y presiones estáticas sobre las paredes del recipiente en que se encuentran contenidos, o bien sobre la superficie del propio grano. Al proporcionarle movimiento e interactuar con otros cuerpos, aparecen esfuerzos dinámicos secundarios, como la fuerza de fricción, que modifican el momentum del cuerpo.

Al estar sometido a una fuerza, el material experimenta variaciones en su momentum angular provocándose una rotación en el grano y colisiones entre ellos, que traerá consigo una pérdida de energía cinética manifestada en forma de calor, y cuando se rebasan los esfuerzos tangenciales y normales límites, el grano sufre deformación y destrucción, produciéndose pérdidas de material.

A diferencia de cuando el grano se encuentra en reposo, la predicción de la magnitud y localización de los esfuerzos dinámicos secundarios es particularmente difícil, sin embargo, el conocimiento de estos representa un factor indispensable para el diseño de silos.

En el caso del flujo granular dentro de un silo, los esfuerzos predominantes son de fricción, debido a que en general, el flujo es lento. Las colisiones que ocurren entre granos son relativamente pocas y pueden considerarse de poca importancia. De esta manera el problema teórico se reduce a la consideración de esfuerzos de fricción únicamente.

El estudio teórico de los esfuerzos de contacto o de fricción se desarrolla a partir de la mecánica de suelos y puede atribuírsele a Coulomb[3], quien fue el primero en tratar al material granular como un medio contínuo que fluye debido a corte en planos donde el esfuerzo cortante T alcanza un valor relacionado con el esfuerzo normal N dado por:

$T=c+NTan \theta$

donde θ es el ángulo natural de reposo del material y c determina las características cohesivas del material.

La relación de Coulomb es empírica, y el desarrollo subsecuente de la teoría para estos materiales se ha desarrollado de la misma manera. Las ecuaciones desarrolladas a partir de la relación de Coulomb han sido resueltas considerando paredes perfectamente lisas y cambiando la dirección de la gravedad, con lo que la solución propuesta se aleja completamente de un caso real. [8,25]

DISEÑO Y CONSTRUCCION DE UN MODELO EXPERIMENTAL

A pesar de que existe un gran número de silos con formas geométricas diversas, la mayor parte de ellos son de tipo vertical. Este tipo de geometría acarrea problemas tales como la aparición de esfuerzos dinámicos "secundarios" durante el vaciado, la distribución no uniforme de esfuerzos en las paredes, destrucción del grano debido a la fricción, compactación irregular de los materiales dentro del silo en el proceso de llenado, y la dificultad en el diseño de la tobera de descarga, sólo por nombrar algunos. Muchos de estos problemas son familiares en reología. Sin embargo, los estudios reológicos han sido enfocados al desarrollo de ecuaciones constitutivas para flujos granulares "generales", como polvos y pastas, que no serán discutidas en este trabajo. Por otro lado, algunas ideas reológicas simples pueden ser incorporadas al diseño de un silo.

El análisis reológico de un silo debe cubrir los siguientes puntos:

- a) Características principales de los materiales a almacenar, como por ejemplo, fricción interna entre granos, factor de fricción entre los granos y las paredes del silo, el ángulo natural de reposo bajo varias condiciones de humedad relativa, y la densidad aparente de los granos.
- b) Esfuerzos principales en el silo. Cuando el material está en reposo, existen presiones y

esfuerzos estáticos actuando en las paredes y en el fondo del silo. Los esfuerzos iniciales son fácilmente predecibles. Sin embargo, durante el proceso de vaciado, aparecen esfuerzos dinámicos secundarios cuya magnitud y localización son difíciles de predecir y representan un factor crucialmente importante para el diseño seguro y adecuado de un silo.

- c) Proceso de vaciado. El comportamiento reológico de los granos durante este proceso es de suma importancia en el diseño de un silo. Se debe procurar una mezcla homogénea del material, así como un flujo suave y uniforme con fricción mínima entre granos con el fin de eliminar los sobre-esfuerzos en las paredes.
- d) Diseño de la tobera. El proceso de vaciado debe de realizarse, invariablemente, a través de una tobera. Esta debe tener un diseño geométrico capaz de soportar las presiones verticales que se presentan de acuerdo a las características del material almacenado.

De acuerdo a los criterios anteriores, se sugiere la geometría de sección transversal hexagonal, que se muestra en la figura 2.

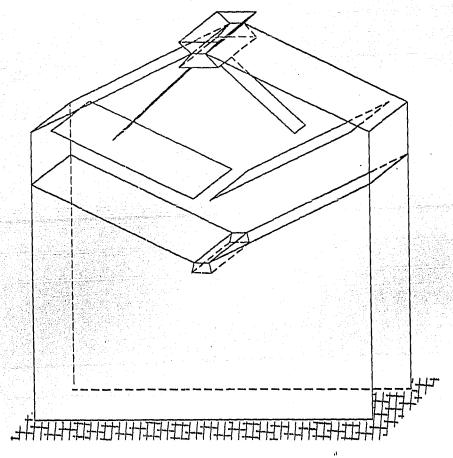


Figura 2. Silo hexagonal (Perspectiva simple)

Los granos fluyen al interior del silo a través del alimentador, el cual distribuye el flujo en dos canales simétricos, ambos a 45° con respecto a la horizontal.

La sección transversal hexagonal está dividida en dos secciones interiores, por medio de dos placas transversales. La inclinación de las paredes del fondo del silo y las placas es de 30° con respecto a la horizontal, ya que este ángulo es ligeramente superior a los ángulos de reposo de los granos más comunmente almacenados en silos. Esta inclinación tiene como propósito reducir los esfuerzos dinámicos responsables de fracturas en las paredes del silo, además de obtener un flujo homogéneo y de baja fricción, y tratar de eliminar la compactación y la formación de polvo, evitándose de esta manera daños al material.

La estructura está formada por una o muchas celdas del tipo antes descrito, y cuyo número determina la capacidad del silo, está soportada por paredes laterales, y su altura sobre el terreno debe ser tal que agilice el proceso de descarga y transportación del grano.

Con objeto de realizar pruebas sobre el diseño mencionado, se construyó un modelo a escala (1:50) en acrílico transparente. Cada celda hexagonal mide 40 cm de alto por 60 cm de largo y 10 cm de ancho, como se muestra en la figura 3.

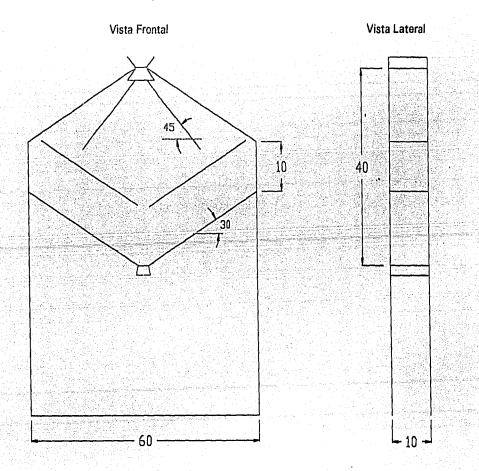


Figura 3. Dimensiones del Modelo Experimental

INSTRUMENTACION DEL MODELO EXPERIMENTAL

Para monitorear la distribución de los esfuerzos durante el llenado y vaciado se colocaron transductores de presión a lo largo de las paredes del silo. La señal proporcionada por los transductores fue conectada, a través de un sistema de adquisición de datos, a una computadora donde los datos fueron almacenados y posteriormente graficados.

Simultá neamente al monitorco de los transductores de presión el experimento fue video grabado, de tal manera que se pudiera observar la interacción de los granos durante el flujo, tanto en el proceso de llenado como en el de vaciado. El arreglo experimental anteriormente descrito se muestra en la figura 4.

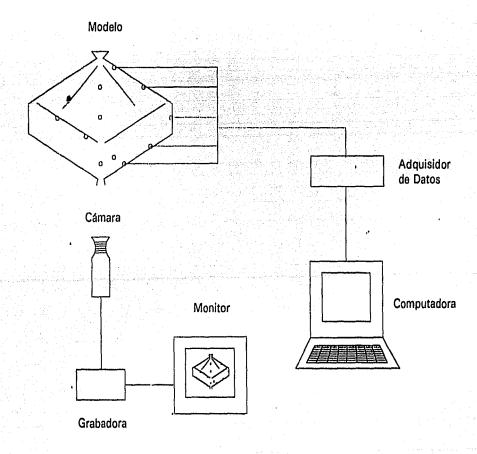


Figura 4. Arreglo Experimental

MEDICION DE PRESIONES EN EL MODELO EXPERIMENTAL.

Para medir las presiones en las paredes y en las placas interiores del modelo experimental se utilizaron transductores de presión comerciales, desarrollados a partir de tecnología semiconductora por la Compañía Druck Limited.

Estos sensores utilizan como principio la transducción por "medida de deformación" (strain gauge). Están compuestos por elementos resistivos contenidos en membranas de silicón, que cambian su valor nominal dependiendo de la deformación a la que son expuestos.

Los elementos resistivos se conectan de tal modo que forman un circuito puente de Wheatstone. Cuando se aplica presión a las membranas sensoras el valor resistivo de los elementos utilizados en el puente cambia, con lo que el circuito se desbalancea y se obtiene a la salida un voltaje proporcional a la deformación de los elementos del puente. En la figura 5 se muestra de manera esquemática la configuración básica de este tipo de transductores.

CIRCUITO PUENTE DE WHEATSTONE

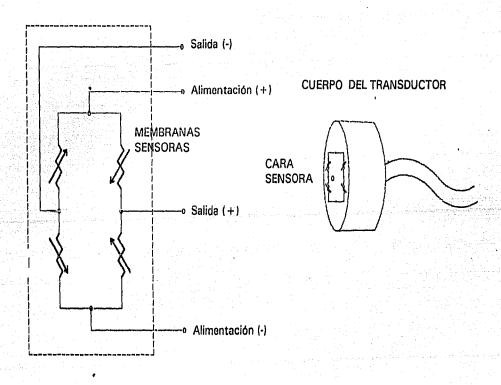


Figura 5. Transductor de Presión (Diagrama Esquemático)

La calibración de los transductores se realizó utilizando un recipiente cilíndrico con una altura de 1 metro. Cada transductor se colocó en el fondo del recipiente y se fueron registrando los voltajes proporcionados por el transductor para distintas cantidades de agua contenida en el recipiente. De este modo se obtuvieron las curvas de calibración para cada transductor, con las que es posible conocer la relación entre el voltaje de salida y la presión medida.

ADQUISICION Y PROCESAMIENTO DE DATOS.

Debido a que los transductores utilizados proporcionan señales de bajo nivel de voltaje (del orden de milivolts), se utilizó el sistema de adquisición de datos Hewlett Packard 3421A.

Este sistema tiene la capacidad de registrar 30 lecturas diferentes, ya que cuenta con un sistema de multiplexaje y almacenamiento de datos. Otra ventaja de este sistema es que la calibración se realiza automáticamente utilizando las constantes de calibración almacenadas en una RAM.

Además de registrar lecturas de voltaje de DC y AC, el HP3421A puede medir resistencia, frecuencia y temperatura. Cuenta con los elementos necesarios para la linealización de termopares y termistores, lo que elimina el empleo de circuitos adicionales para este tipo de mediciones.

El almacenamiento de datos se realiza de manera digital, ya que el adquisidor cuenta con un convertidor analógico digital con resolución programable de 3½ a 5½ dígitos. Otro aspecto importante es que las etapas de entrada del adquisidor cuentan con un alto rechazo en modo común (120dB), con lo que se eliminan problemas ocasionados por ruido. Otras características de este sistema es que tiene una resolución de 300,000 unidades y una sensibilidad de 1V.

Los datos registrados y almacenados en el adquisidor fueron procesados posteriormente en la computadora Hewlett Packard modelo 85, que cuenta con una interfaz directa (HP-IB) para ser utilizada con el adquisidor descrito anteriormente. El tipo de comunicación establecida con esta interfaz es de tipo paralelo, y pueden conectarse a este bus hasta 15 instrumentos diferentes, incluyendo el controlador, con las restricciones comunes para este tipo de comunicación.

El procesamiento de las lecturas consistió en convertir las señales de voltaje registradas por los transductores a unidades adecuadas de presión. Esto se realizó por medio de un programa en BASIC que contenía los datos correspondientes a las curvas de calibración de cada transductor. De esta forma, los datos obtenidos fueron graficados para un análisis posterior.

MATERIALES EXPERIMENTALES

Los materiales utilizados se seleccionaron tratando de seguir una relación dimensional con el tamaño del modelo experimental. Las características principales de estos materiales se muestran en la tabla 5.

Para los materiales utilizados se estudiaron diferentes grados de compactación, diferentes humedades relativas, además de tres distintos factores de rugosidad en las paredes del modelo.

Tabla 5

Características principales de los materiales experimentales.

MATERIAL	DENSIDAD (gr/cm3)	TAMAÑO (mm)	ANGULO REPOSO (grados)	FORMA
		Semillas		
MIJO	0.75	3.0-3.5 (I) 2.0-2.2 (a)	28.5-30	oval
AJONJOLI	0.66	3.0-3.5 (I) 1.8-2.1 (a)	32-34	oval aplanada
AMARANTO	0.86	1.4-1.6 (d)	29-30	esfera aplanada
NABO	0.67	1.4-1.7 (d)	30-31.5	cuasi-esférica
CHIA	0.66	1.8-2.0 (I) 1.1-1.3 (a)	26-28	elíptica
	Samuel Comment	Otros materiales	n an anna an	
ARENA	1.53	0.2-0.3 (d)	28-35	irregular
ESFERAS POLIESTIRENC	0.6	0.05-0.1 (d)	25-27	cuasi-esférica

l:largo a:ancho d:diámetro

RESULTADOS.

Para propósitos prácticos los resultados se presentan en forma adimensional. Un parámetro adimensional obvio (aunque no único) es la relación entre la presión medida en la pared Pm y la presión Pi que el material tendría, a una profundidad dada, bajo condiciones isotrópicas; esto es:

$$P = \frac{Pm}{\rho gh}$$

donde Pm es la presión experimental medida en la pared, a una profundidad específica h medida desde la parte superior del silo, g es la aceleración gravitatoria y ρ es la densidad promedio del material. Este parámetro puede ser graficado en función de un tiempo adimensional dado por:

$$t = \frac{tm}{T}$$

donde tm es el tiempo al cual la presión fue medida y T es el tiempo total de vaciado del silo. Este último dependerá del gasto de vaciado, pero un cambio en su valor se reflejará en una traslación del eje de las abcisas en la gráfica correspondiente.

El gasto es un caso particular para cada material, y dependerá del ángulo de reposo, de la forma, del tamaño y de la densidad del material. Los distintos gastos másicos para cada material son mostrados en la tabla 6.

Tabla 6

Gastos para diversos materiales.

MATERIAL (gr/s)	GASTO (promedio)	
ESFERAS DE POLIESTIRENO	18.97	
ARENA	40.88	
MIJO	15.93	
NABO	15.78	
AJONJOLI	12.67	
AMARANTO	23.58	
CHIA	15.23	

Algunos resultados selectos se muestran en las siguientes figuras (6 - 10). Los valores iniciales de P en el tiempo cero representan la distribución de presiones estáticas sobre la pared del modelo. Los valores subsecuentes representan las presiones dinámicas durante el vaciado. Estas figuras representan los valores máximos de decenas de corridas para cada material.

Se puede observar que para ciertos materiales aparecen algunos "valores pico", que en ningún caso exceden el valor estático inicial. En otras palabras, en el silo hexagonal no aparecen presiones dinámicas extras durante el proceso de vaciado que pudieran ocasionar ruptura en las paredes. Sin embargo, en un silo vertical de similares características, dichos esfuerzos pueden alcanzar valores de hasta 5 veces la presión estática ocasionando daños en las paredes.

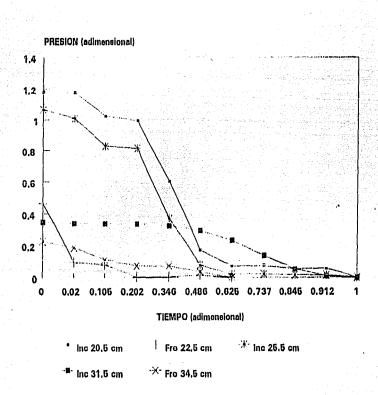


Figura 6. Material: ARENA

Figura 7. Material: AMARANTO

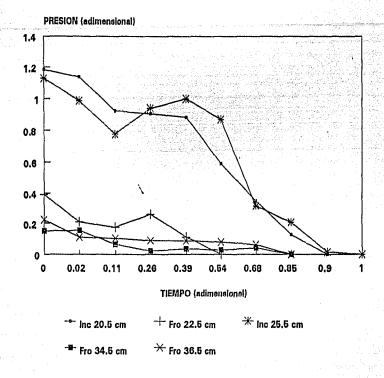


Figura 8. Material: Esferas

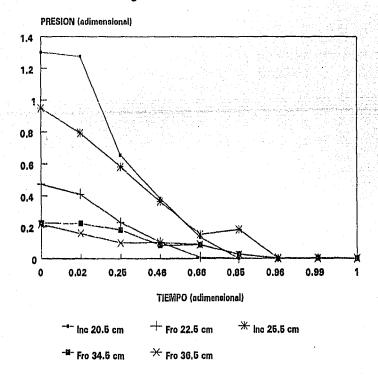


Figura 9. Material: NABO

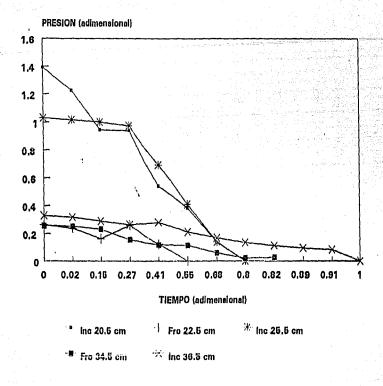
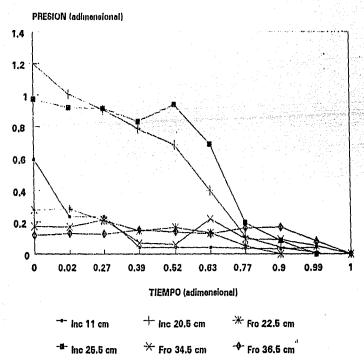


Figura 10. Material: MIJO



El proceso de llenado del silo hexagonal se muestra en la serie de fotografías I. Inicialmente los granos forman una sección transversal pseudo-cónica en el fondo del silo, con una inclinación que corresponde al ángulo natural de reposo del material granular. La segunda región de llenado es la formada entre las dos placas transversales y las paredes superiores del silo. Cuando esta sección está casi llena, el grano cae suavemente a la parte inferior de la estructura, que está formada por las placas transversales y las paredes inferiores de la geometría hexagonal. Así se obtiene un llenado suave y simétrico con un daño mínimo para el grano, que además provoca una distribución homogénea de esfuerzos, eliminando la compactación debida a los efectos gravitacionales y eliminando también la tan indeseada pulverización del material almacenado.

El proceso de vaciado del silo puede ocurrir de tres formas diferentes, dependiendo del tipo de material en cuestión. El grano, invariablemente, elige el camino de mínima resistencia o mínima energía. Este camino dependerá de las características geométricas del grano, de su ángulo natural de reposo, del factor de fricción con las paredes del silo y del acomodamiento geométrico del grano durante el proceso de llenado.

La primera forma de vaciado es mostrada en la serie de fotografías II. El material localizado en la parte superior de la estructura fluye verticalmente hasta que esta sección se vacía completamente.

El segundo tipo de vaciado se muestra en la serie de fotografías III, donde la sección superior permanece estática, mientras que la parte inferior descarga hasta que se logra un estado de equilibrio cuasi-horizontal. En ese punto la parte superior descarga completamente, seguida por el material restante en la parte inferior.

El tercer y último tipo de vaciado puede observarse en la serie de fotografías IV. La parte superior o inferior del silo descargan simétrica y simultáneamente hasta que se alcanza un equilibrio. Entonces la sección superior descarga completamente, seguida por la sección inferior.

Es importante notar, que sin importar el tipo de vaciado, no aparecen esfuerzos dinámicos extras durante este proceso. Este tipo de esfuerzos es común en silos de otras geometrías, particularmente en los silos verticales donde a menudo son responsables de daños irreparables en las paredes.

COMPARACIÓN CON UN SILO VERTICAL.

Como se explicó en la primera parte de este capítulo, la mayoría de los silos son de tipo vertical con sección transversal cuadrada, o bien, cilíndricos. Con objeto de establecer una comparación entre este tipo de silo y el de geometría hexagonal se utilizó un modelo a escala de un silo vertical y se realizó el mismo tipo de mediciones para obtener la distribución de presiones en las paredes.

El modelo a escala del silo vertical se realizó de tal modo que tuviera la misma capacidad de almacenamiento que el silo hexagonal, y se utilizó para instrumentarlo el mismo arreglo experimental.

Los resultados obtenidos, utilizando los mismos materiales experimentales que para el modelo anterior, se graficaron utilizando los mismos parámetros adimensionales descritos anteriormente, y pueden observarse en las figuras 11,12, 13, y 14.

Con las gráficas mostradas podemos darnos cuenta que los esfuerzos dinámicos pueden alcanzar varias veces el valor del esfuerzo estático (en algunos casos hasta seis veces). Esto ocurrirá de manera simultánea en dos profundidades del silo: cerca del fondo y a la mitad. Este tipo de variación indudablemente causaría fractura en las paredes.

Figura 11. Material: AMARANTO

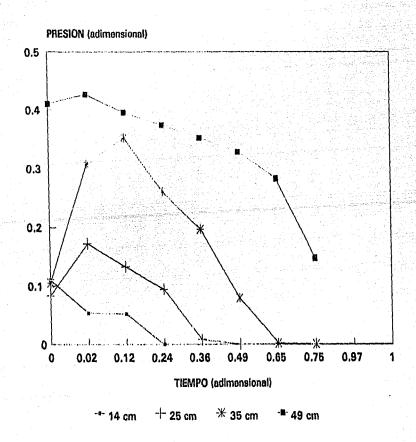


Figura 12. Material: ARENA

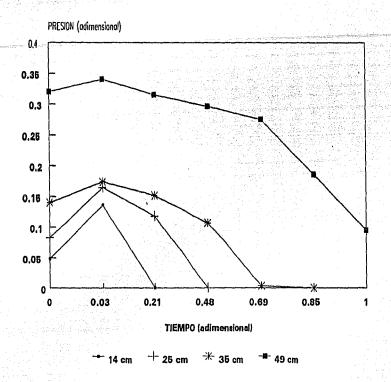
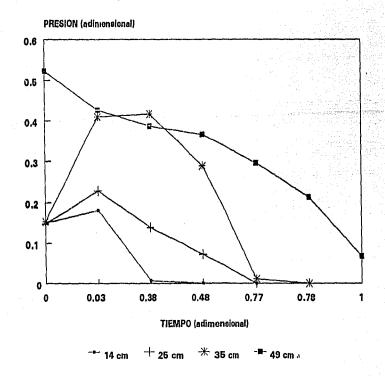
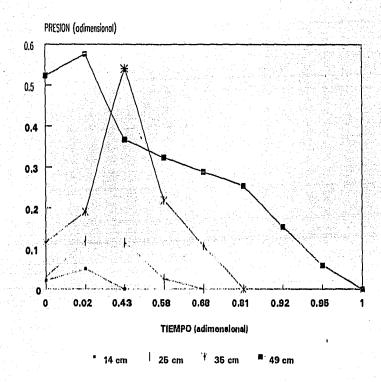


Figura 13. Material: ESFERAS







El proceso de vaciado en este tipo de silo se presenta de dos formas. En el primer caso, que se muestra en la serie de fotograffas V, el vaciado se realiza en forma de embudo hacia la tobera de descarga, con movimiento de todo el material como una sola masa. Los esfuerzos extras, en este caso, se presentan en la mitad superior del silo.

El segundo tipo de vaciado se muestra en la serie de fotografías VI, y se presenta de una manera similar al flujo de fluido a través de un orificio. El perfill de velocidades adopta una forma cuasi-parabólica con esfuerzos máximos en las paredes. Para este tipo de vaciado los esfuerzos extras se presentan en la mitad inferior del silo.

CONCLUSIONES.

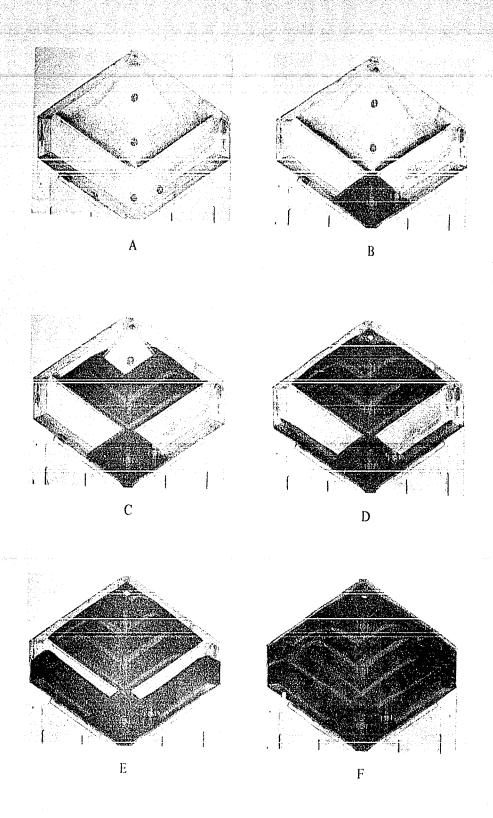
Los resultados obtenidos del estudio experimental del nuevo tipo de silo pueden resumirse de la siguiente manera:

- La geometría hexagonal elimina la aparición de esfuerzos dinámicos secundarios durante el proceso de vaciado. Estos esfuerzos son los responsables de la ruptura de las paredes en los silos convencionales de tipo vertical.
- Las características geométricas del silo hexagonal son tales que el maltrato del grano durante los procesos de llenado y vaciado es mínimo. El grano adopta su ángulo natural de reposo reduciendo esfuerzos por fricción.
- Un flujo homogéneo de baja fricción se desarrolla naturalmente, lo que provoca una distribución homogénea de esfuerzos, eliminando la compactación y la formación de polvos en el silo.
- Dependiendo de las características de cada tipo de grano, se presentan tres tipos básicos de vaciado en el silo, sin embargo, en ninguno de estos casos los esfuerzos que se presentan durante este proceso jamás sobrepasan el valor estático.
- El diseño tipo celda permite versatilidad en las capacidades de almacenamiento y la elevación por encima del suelo permite facilidades ilimitadas de transportación durante el vaciado.

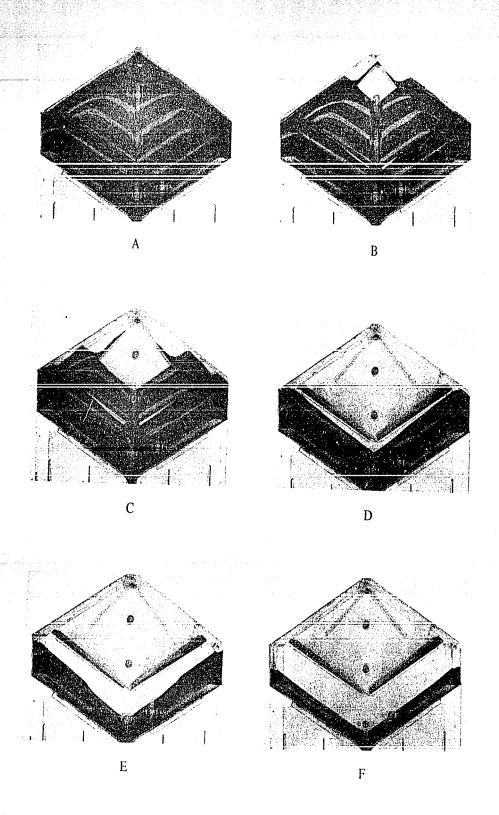
- La tobera de descarga no requiere un diseño de consideraciones especiales, debido a que los esfuerzos que actúan sobre ésta son mínimos.

Por otro lado, para el modelo experimental del silo de tipo vertical, los resultados obtenidos confirman lo expuesto en la literatura especializada. Se comprobó la aparición de sobre-presiones en el proceso de vaciado, que llegan a ser de hasta 6 veces el valor de la presión estática correspondiente. En un silo de tamaño real, esto produciría daños en las paredes de la construcción y pulverización en el grano.

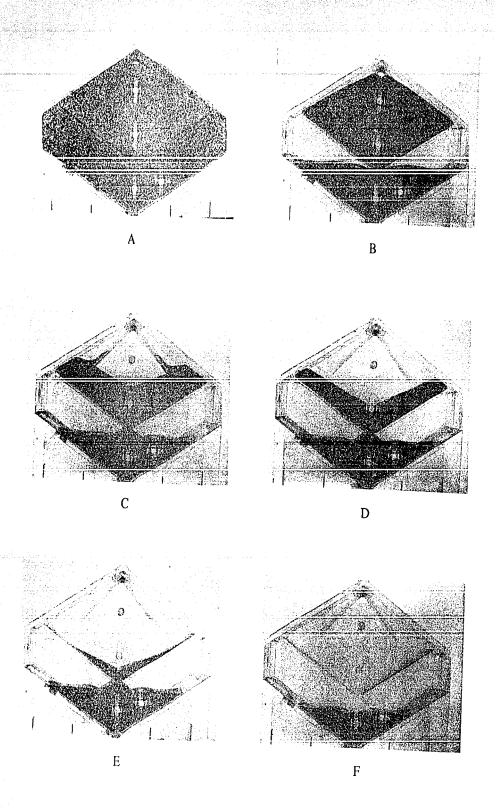
Otro aspecto importante es que en el silo vertical se desarrolla una distribución no homogénea de esfuerzos estáticos. Esta depende del proceso de llenado del silo y es de gran influencia para la aparición de los sobre-esfuerzos mencionados que pueden presentarse en diversos puntos del silo.



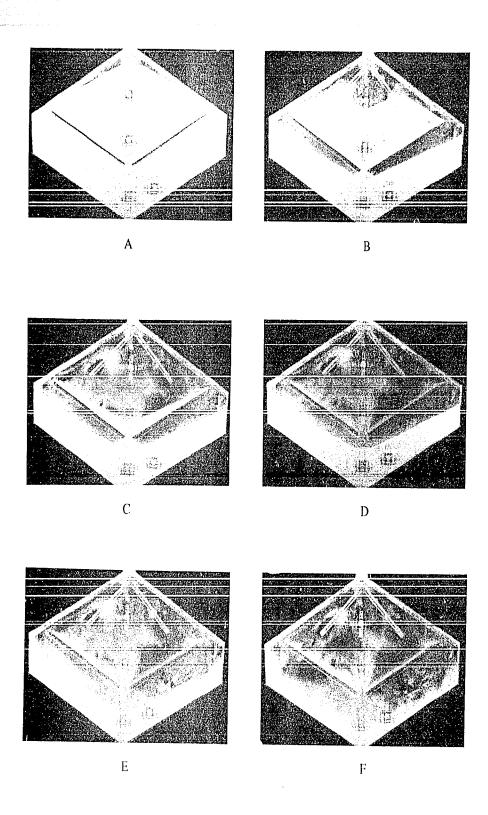
Serie I. Proceso de llenado del Silo Hexagonal. Material: Arena



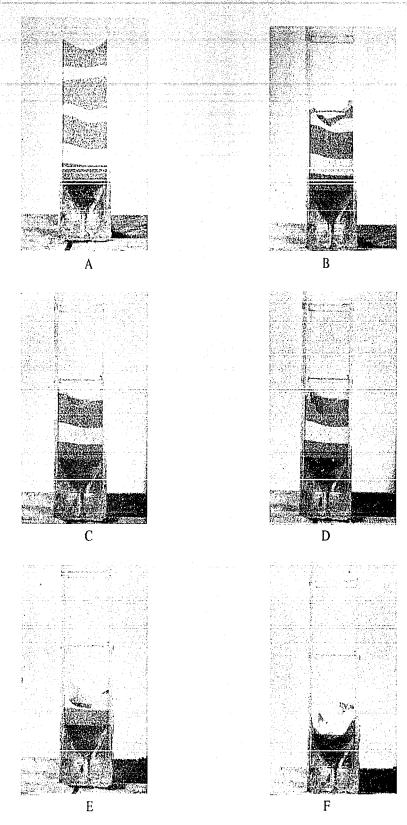
Serie II. Proceso de vaciado Silo Hexagonal (Tipo 1). Material: Arena



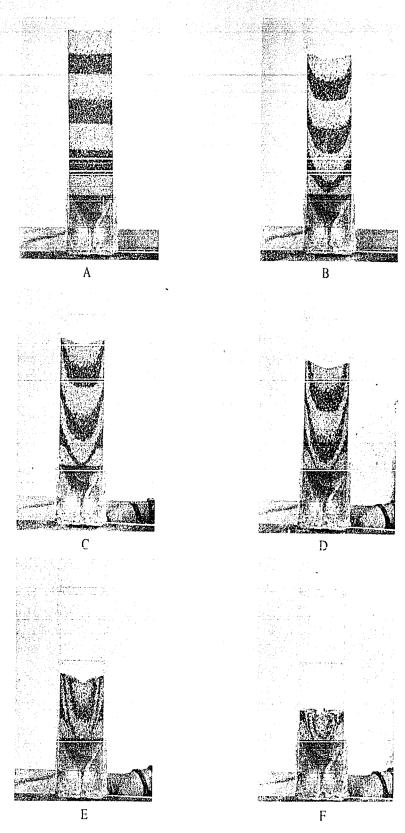
Serie III. Proceso de vaciado Silo Hexagonal (Tipo 2.). Material: Mijo



Serie IV. Proceso de vaciado del Silo Hexagonal (Tipo 3). Material: Esferas.



Serie V. Proceso de vaciado Tipo 1. (Silo Vertical) Material: Arena



Serie VI. Proceso de vaciado Tipo 2. (Silo Vertical) Material: Mijo

CAPITULO III

EL SILO HEXAGONAL: DISEÑO Y CONSTRUCCION DE UN PROTOTIPO.

DISEÑO ESTRUCTURAL Y CONSTRUCCION DE UN PROTOTIPO PARA 400 TONELADAS.

Aunque existen numerosos estudios sobre el comportamiento y construcción de silos verticales, puede considerarse que la detección de la existencia de sobre-esfuerzos durante el proceso de vaciado es una de las contribuciones más notables para el diseño de silos.

El procedimiento tradicional para el diseño y construcción de silos, contempla la consideración de un factor de seguridad en el cálculo de las paredes con objeto de prevenir deformaciones y fracturas en las mismas. Por lo general, los constructores de silos asignan a este factor de seguridad un valor de 2.5 veces el valor de los esfuerzos estáticos, y en el caso de silos cilíndricos de acero, dicho factor queda absorbido por la soldadura en la construcción.

Las consideraciones anteriores, a pesar de cubrir de cierta manera esfuerzos "extras" en las paredes, no eliminan los problemas comunes que se presentan en este tipo de construcciones. Esto se comprueba con las fracturas y deformaciones que, de manera sistemática, ocurren en un silo vertical convencional.

Es indudable que en la metodología utilizada para el diseño de silos, no se considera un factor de seguridad lo suficientemente apropiado para cubrir los sobre-esfuerzos que se presentan en el proceso de vaciado. Esto se debe seguramente al desconocimiento de las magnitudes que estos esfuerzos dinámicos pueden alcanzar.

En base a los resultados experimentales previos, mostrados en el capítulo anterior, y tomando en cuenta el caracter empírico utilizado en los cálculos desarrollados para la estructuración y construcción de los silos convencionales, se decidió diseñar y construir un silo hexagonal prototipo con una capacidad de 400 toneladas, que será utilizado específicamente para almacenamiento de maíz y sorgo. El prototipo está localizado en el rancho Santiago del Paraíso, ubicado en San Miguel Allende, Guanajuato.

DESCRIPCION DEL SILO PILOTO.

El diseño del silo piloto se llevó a cabo considerando características geométricas similares a las del modelo a escala utilizado en el estudio experimental. La sección transversal es hexagonal, con una inclinación en las losas y paredes del fondo de 35° aproximadamente, que corresponde a un valor ligeramente mayor al ángulo de reposo de la mayoría de los granos alimenticios.

El prototipo, formado por dos celdas hexagonales únicamente, representa un modelo para silos de gran capacidad; por ejemplo, silos de distribución, silos de almacenamiento, silos portuarios, etc., con capacidades de 40,000 toneladas o más. Este último tipo de silos estaría formado por diez o más celdas hexagonales similares a las del prototipo considerado.

Aunque la metodología seguida para la construcción y el desarrollo de los cálculos para la estructura del silo piloto no son objeto de este trabajo, al final del capítulo se anexan copias de los planos y algunas fotografías que muestran las diferentes etapas de la construcción.

Los cálculos estructurales del prototipo fueron realizados por el grupo de trabajo del laboratorio de Reología del Instituto de Investigaciones en Materiales de la UNAM, bajo la invaiuable supervisión del Dr. Neftalí Rodríguez Cuevas, investigador del Instituto de Ingeniería.

Considerando que en las losas colocadas en el interior del silo se registran los esfuerzos de mayor magnitud, la utilización de un sistema de fabricación convencional para esta parte de la construcción implicaría el empleo de losas de un espesor muy grande, y por consiguiente se tendrían que utilizar grandes cantidades de concreto.

La construcción de las losas se llevó a cabo utilizando el sistema prefabricado "LOZATEC", el cual representa un ahorro considerable en la cantidad de concreto utilizado, además de eliminar totalmente la obra negra durante el colado. Otro aspecto importante es que el diseño de este tipo de losas fue desarrollado de tal manera que permite soportar esfuerzos mayores.

El sistema de llenado utiliza el tradicional sistema de canjilones. Estos se encargarán de llevar el grano desde la sección de descarga, situada a un costado de la estructura del silo, hasta la parte superior para ser distribuido en las celdas por medio de un canal.

El sistema de control de vaciado utiliza transductores de presión estratégicamente colocados, los cuales envían las señales previamente moduladas a un microprocesador. Este, a su vez, registra la cantidad de material que ha sido vaciado, enviando la instrucción de cierre o apertura (según el caso) a un sistema neumático que regula la compuerta. El sistema electrónico se describe detalladamente en el siguiente capítulo.

El empleo de un sistema electrónico con microprocesador pretende sustituir el sistema tradicional de control de vaciado utilizado en los silos convencionales. De este modo el usuario "ordenará" al sistema la cantidad de grano que se debe descargar sin necesidad de pesar el material.

La altura del silo permitirá agilizar el vaciado del material ensilado, facilitando además su transportación hacia los distintos lugares de consumo. considerando que se trate de un silo de distribución. Con esto se logrará minimizar la teoría de colas, ya que se tendrá una mayor facilidad para el manejo de los granos.

El sistema de aireación y secado del grano para este prototipo sería similar al utilizado en un silo de tipo vertical, pero actualmente se está desarrollando un nuevo sistema de secado utilizando energía solar, el cual abatirá considerablemente los costos destinados para el equipo convencional utilizado.[17]

El prototipo descrito se encuentra terminado e instrumentado. En éste se están verificando todas las predicciones que los estudios teóricos y experimentales mostraron.

RESULTADOS ESPERADOS.

Con el empleo del silo hexagonal prototipo se espera corroborar los resultados obtenidos en el estudio experimental, o en su caso, obtener información complementaria que indique las modificaciones necesarias que deberán realizarse a modelos experimentales posteriores para predecir el comportamiento real de un flujo tan complejo como es el flujo granular.

Aunque en el estudio experimental se analizaron varios factores que influyen de manera directa en un flujo granular, los materiales utilizados no satisfacen totalmente las relaciones que deben

Capítulo III 38

cumplirse de acuerdo al factor de escala utilizado. Sin embargo, la elección de estos materiales fue hecha después de verificar que sus dimensiones y características eran las más adecuadas para la escala utilizada en el modelo.

El error ocasionado por el factor de escala en la etapa experimental, se consideró en el diseño y construcción del silo piloto. Para esto, los cálculos de las paredes y losas se realizaron de acuerdo a los resultados obtenidos con los materiales que cumplían de manera más satisfactoria con el factor de escala utilizado (arena y esferas de poliestireno).

Para el cálculo de los esfuerzos máximos que deben de soportar las losas y las paredes del silo, se utilizaron como base las presiones máximas obtenidas en el estudio experimental. Como puede observarse en las gráficas de resultados experimentales (Capítulo II, Figuras 6 a 10), las presiones máximas fueron registradas con arena, que resulta ser el material con mayor densidad de todos los utilizados, además de que sus dimensiones y características pueden considerarse apropiadas para el factor de escala del modelo.

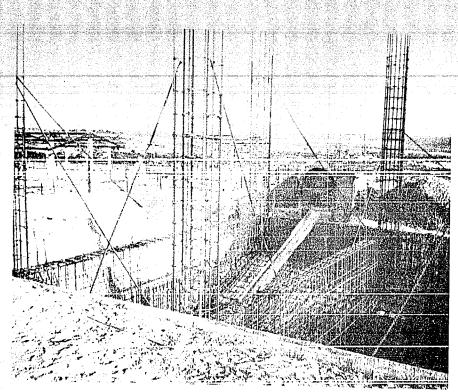
En el proceso de vaciado del prototipo se espera obtener resultados similares a los registrados en el modelo experimental con arena y esferas de poliestireno. De cualquier manera, los esfuerzos registrados durante este proceso en las paredes y losas, debido a las características geométricas del silo, no deben sobrepasar el valor estático inicial.

De acuerdo al factor de escala el material que se debería de haber empleado tendría que haber sido un polvo, pero la teoría de flujo granular no es válida para este tipo de material. Así pues, por las características propias de los materiales granulares no se puede describir el comportamiento real con la ayuda de modelos a escala.

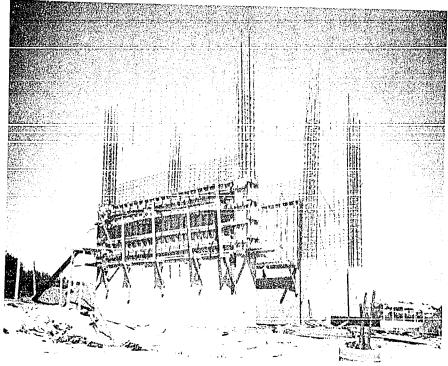
Las mediciones en el silo piloto son indispensables, ya que las soluciones y datos experimentales de laboratorio adolecen de errores en factor de escala. Es decir, que el comportamiento de flujo granular a escala, no necesariamente predice el flujo granular real.

El análisis teórico experimental desarrollado en el laboratorio, unido a los datos experimentales obtenidos en el silo real, proporcionará una serie de conocimientos hasta ahora desconocidos acerca del flujo granular en silos. Todo ello servirá para poder establecer las ecuaciones constitutivas que describan el comportamiento de materiales granulares, y en particular, el de granos alimenticios en flujos complejos.

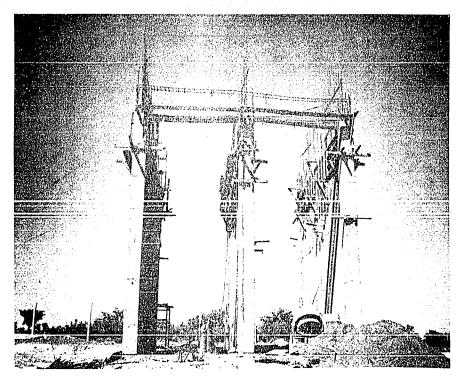
Capítulo III



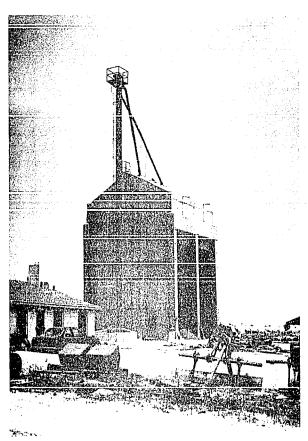
Cimentación del silo piloto.



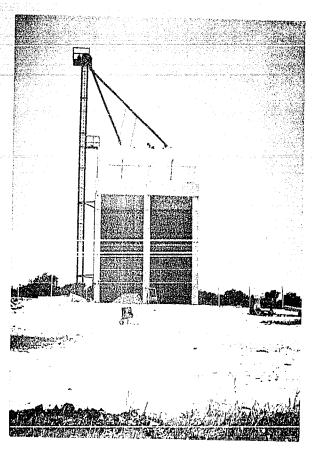
Construcción de las paredes laterales.



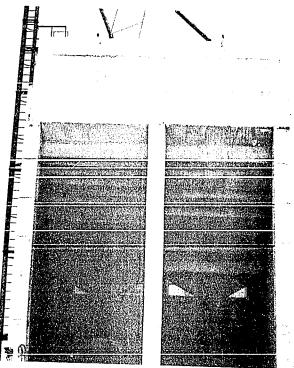
Colocación de varillas para las losas.



Perspectiva del silo piloto.



Silo piloto terminado.

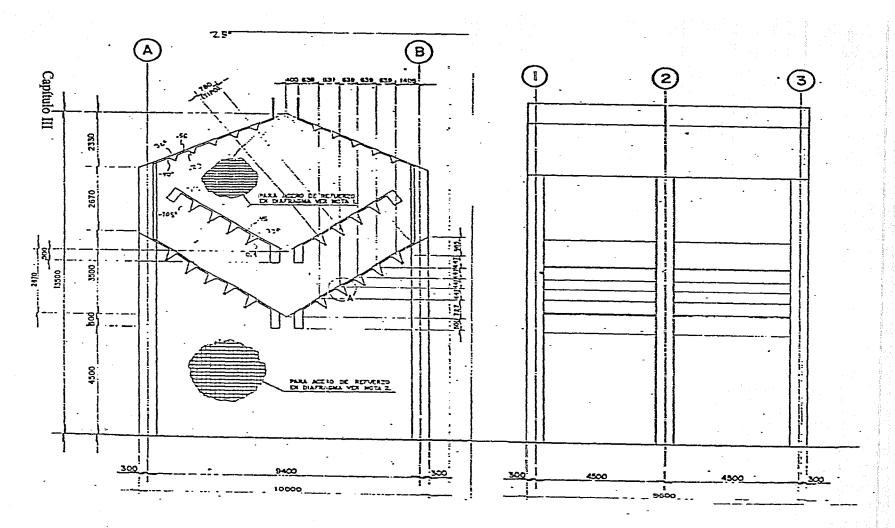


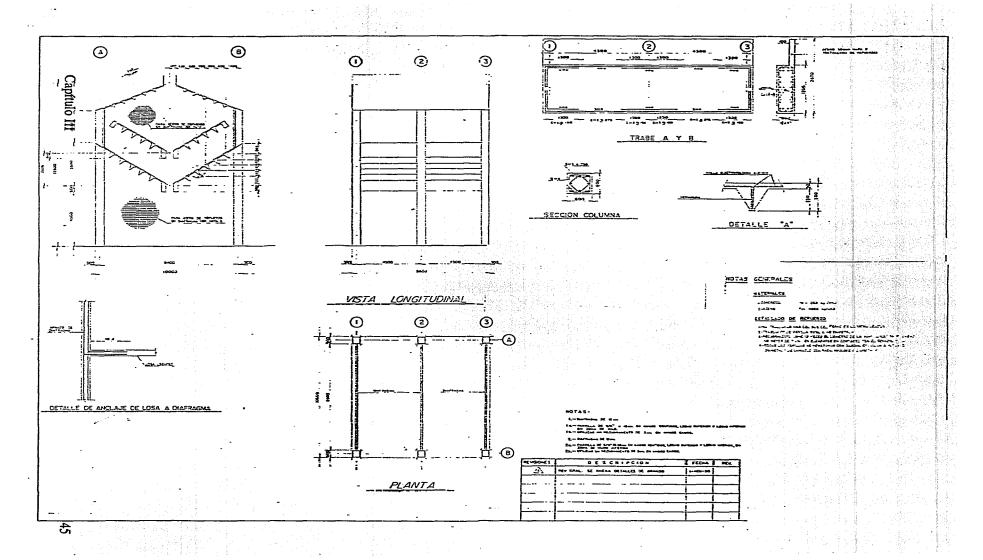
Toberas de descarga.

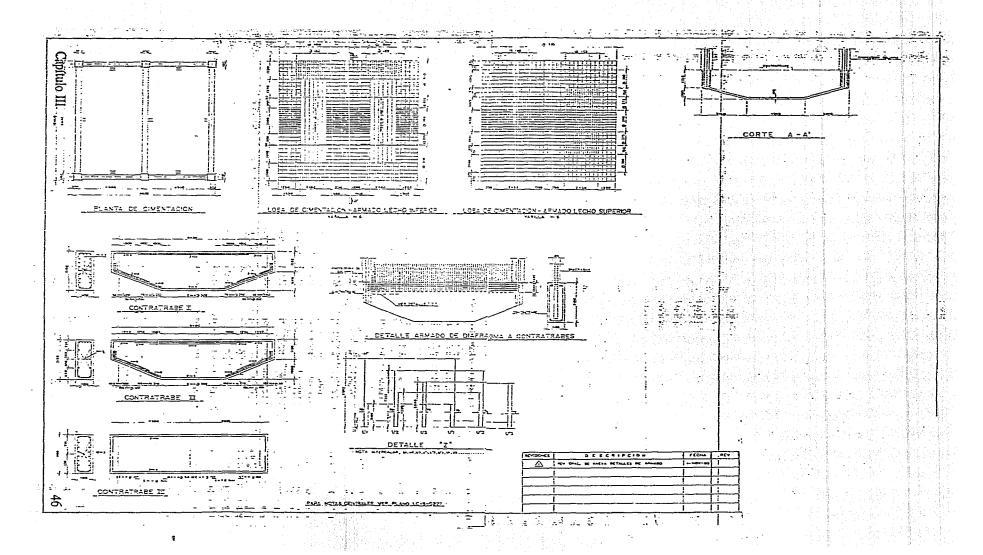


Vista interior de una celda del prototipo (colocación de transductores en las losas).

Capítulo III 43







CAPITULO IV

INSTRUMENTACION Y CONTROL ELECTRONICO.

SISTEMAS DE INSTRUMENTACION.

Los sistemas de instrumentación pueden clasificarse en sistemas de medida y en sistemas de control. En un sistema de medida, una magnitud o propiedad es cuantificada y su valor convenientemente visualizado, mientras que en un sistema de control la información obtenida se utiliza para controlar la magnitud en cuestión, de tal manera que su valor medido iguale un valor determinado.

Un sistema electrónico básico de medida está compuesto por las siguientes etapas:

- Etapa de transducción, que convierte la magnitud a medir en señal eléctrica.
- Etapa de acondicionamiento de la señal, que convierte la salida del transductor en una magnitud eléctrica adecuada a las exigencias de entrada del dispositivo visualizador.
- El dispositivo visualizador.

Los transductores constituyen una de las partes más importantes en los sistemas de medida, ya que son los elementos que se encuentran en contacto directo con la variable a medir. Los acondicionadores de señal pueden variar en complejidad desde una simple red resistiva, hasta amplificadores multietapa con demoduladores, filtros, convertidores analógico-digitales y otros circuitos sofisticados. Esta etapa de acondicionamiento es necesaria debido a que muchas veces es preciso adecuar la salida del transductor para hacerla compatible con la capacidad de un sistema determinado de visualización, además de que con ésta se logra rechazar ruido de la señal de datos o eliminar componentes indeseables.

En los últimos años, se han introducido en los sistemas de medida electrónicos una etapa de procesamiento, desarrollada en base a un microprocesador o microcontrolador, y controlada mediante un algoritmo. Con esto se obtiene el manejo de más de una variable y la posibilidad de comunicarse con dispositivos externos, de tal manera se pueden realizar tareas más complejas que lleven al desarrollo de un control de procesos automático más eficiente. El diagrama de bloques de este sistema se muestra en la figura 15.

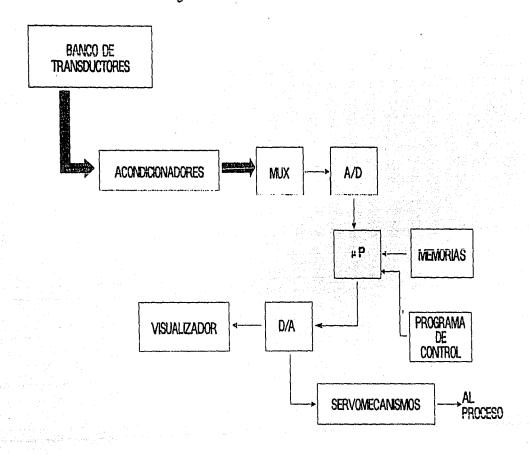


FIGURA 15. DIAGRAMA DE BLOQUES

INSTRUMENTACION DEL PROTOTIPO.

El objetivo principal, en el silo prototipo, es monitorear las variaciones de presión en las paredes y losas. Esta información, además de proporcionar la distribución de esfuerzos en dichos puntos del silo durante los procesos de vaciado y llenado, se utilizará para determinar el volumen de grano contenido dentro de él. A partir de este cálculo se pretende regular, de manera automática, la cantidad de material que se desea extraer.

De acuerdo a las necesidades mencionadas, se desarrolló un sistema basado en el diagrama de bloques mostrado en la figura 15. Este sistema nos brinda además la posibilidad de ampliarse de

acuerdo a los diferentes requerimientos que se presenten posteriormente, como por ejemplo, medición de temperatura y humedad. La descripción detallada de cada una de las etapas se desarrolla a continuación.

ETAPA DE TRANSDUCCION.

Al igual que en el modelo experimental, para la etapa de transducción del sistema se utilizaron transductores comerciales. El criterio de selección se basó en los esfuerzos máximos obtenidos en los experimentos mostrados en el capítulo 2.

La presión adimensional máxima registrada en el estudio experimental es P=1.6, y relacionando este valor con el factor de escala, se obtiene la presión máxima esperada en el prototipo. Además, se consideró un factor de seguridad de dos que cubre la posibilidad de que se presente una presión de mayor magnitud. De acuerdo a esto se obtiene que:

$$Pmax = 1.767 \frac{kg}{cm^2}$$

De acuerdo al rango de presión obtenido se encontraron tres tipos de transductores comerciales que podían utilizarse en el prototipo, dos de ellos fabricados por la compañía OMEGA Eng. Inc. (modelos PX301-050GV y PX304-050AV), y el otro fabricado por la compañía DRUCK Inc. (modelo PDCR 810). Una tabla comparativa de las características principales de cada transductor se muestra a continuación.

TABLA 7. CARACTERISTICAS DE TRANSDUCTORES

CARACTERISTICA	PX301-050GV	PX304-050AV	PDCR810		
Rango (bar)	0-3.45	0-3.45	0-10		
Sesibilidad (mV/V/PSI)	10	10	0.07		
No linealidad e histéresis (máx)	±0.5% FSO	±0.5% FSO	±0.1% FSO		
Compensación por variación de temperatura (°C)	-1 a 55	-1 a 55	O a 55		
Offset (mV)	±2 (máx)	± 2 (máx)	±3 (máx)		
Precio (USD)	300	370	340		
Disponibilidad	3 meses	3 meses	1 mes		

Como puede observarse en la tabla anterior, los tres tipos de transductores presentan características eléctricas similares, por lo que la disponibilidad comercial fue la característica que influyó de manera directa en la elección del transductor. De acuerdo a esto, se seleccionó el transductor de la compañía DRUCK INCORPORATED (PDCR 810).

El PDCR 810 utiliza como principio de operación la transducción por "medida de deformación" (strain gauge). Estos transductores utilizan un diafragma de silicón que contiene sensores de deformación desarrollados a base de materiales semiconductores que se conectan formando un puente de Wheatstone. Por otra parte, este contiene elementos adicionales que minimizan el offset y compensan las variaciones de temperatura.

Para la colocación de estos transductores en el prototipo, fue necesaria la construcción de una caja metálica, capaz de fijar y proteger al transductor, así como de soportar los esfuerzos esperados. Estos transductores fueron distribuidos sobre las losas del prototipo de la misma forma que en el modelo experimental.

ETAPA DE ACONDICIONAMIENTO.

Para el sistema utilizado en el prototipo, la etapa de acondicionamiento está conformada por amplificadores, moduladores y demoduladores de frecuencia. La señal proporcionada por los transductores es amplificada y posteriormente modulada en frecuencia, evitando con esto las alteraciónes de la información ocasionadas por la longitud del cable y fuentes de ruido. Finalmente, la señal es demodulada para ser utilizada en la siguiente etapa.

Amplificadores.

Para calcular la ganancia que se necesitaba en el bloque de amplificación se consideró la presión máxima mencionada anteriormente y el rango del voltaje de control para el modulador (9 a 12 voltios). De esta manera, la ganancia que debe proporcionar la etapa de amplificación debe ser A=171

Para obtener esta ganancia, el bloque de amplificación se dividió en dos partes, una formada por un amplificador de instrumentación que proporciona una ganancia ajustable con un valor mínimo de 3 y la parte restante está compuesta por un amplificador no inversor que proporciona una ganancia de 60.

A la salida del bloque de amplificación se utilizó un amplificador sumador con ganancia unitaria para que las variaciones de la señal estén dentro del rango del voltaje de control del modulador. El diagrama de estos circuitos se anexa al final del capítulo (Diagrama 1)."

Para obtener el voltaje que se debe sumar a la señal, se utilizó una referencia de voltaje implantada con un amplificador operacional como se muestra en el diagrama 2.

Moduladores y Demoduladores.

Para el bloque de modulación en frecuencia, se utilizó el circuito integrado LM566. La frecuencia central del circuito se fijó en 2.5 kHz, y las frecuencias mínima y máxima son de 0.166 kHz y 5 kHz respectivamente.

Para el proceso de demodulación se utilizó un PLL (XR2212). Con este circuito se tiene la posibilidad de fijar el voltaje de salida a un nivel adecuado para alimentarlo directamente al convertidor A/D utilizado en la siguiente etapa. Los valores de resistencias y capacitores utilizados en el circuito se muestran en el Diagrama 2.

El rango de encadenamiento del PLL se fijó en 4.8 kHz para asegurar que las señales de máxima frecuencia, que corresponden a presiones bajas en los transductores, fueran demoduladas sin omitir ningún valor. Con el rango de encadenamiento indicado se tiene la posibilidad de demodular señales con una frecuencia mínima de 0.6 kHz, que indicarían presiones de 20 PSI.

El rango de captura se fijó en 4 kHz para asegurar que el PLL alcance la condición de encadenamiento con señales de hasta 5KHz, que representa la frecuencia de la señal del modulador para presiones iguales a cero.

Las ecuaciones utilizadas para el cálculo de los elementos utilizados en estos circuitos se muestran en el apéndice 1, mientras que las características eléctricas pueden consultarse en el apéndice 2.

ETAPA DE CONVERSION A/D.

Para esta etapa se eligió el circuito integrado ADC0816, que es un convertidor analógico-digital de 8 bits, con 16 canales multiplexados de entrada, teniendo de esta forma la capacidad de monitorear varias señales con un solo circuito. Otro aspecto que se consideró para la selección de este dispositivo es que su lógica de control es compatible con varios tipos de microprocesadores.

Las conexiones realizadas entre este circuito y el microprocesador se muestran en el Diagrama 3. El convertidor se maneja por medio del programa de control diseñado para el sistema, por lo que el funcionamiento detallado de éste se explica más adelante.

ETAPA DE PROCESAMIENTO Y CONTROL.

El procesador en este prototipo tendrá un propósito específico, por lo cual el procesamiento será de alta velocidad. El modelo flynn del sistema será SIMD, es decir, una sola instrucción para multiples datos, convirtiendo el sistema en un sistema uniprocesador.

Hardware.

Las características del microprocesador determinan, en gran medida, la potencia y la capacidad operativa que va a tener el sistema. Estas características son:

- a) Longitud de palabra procesada.
- b) Capacidad de memoria.
- c) Velocidad de ejecución de las instrucciones.
- d) Registros especiales.
- e) Capacidad de interrupción.

En base a las características anteriores, se decidió utilizar un microcontrolador que incorporara en una sola pastilla la mayor cantidad de circuitos complementarios como puertos paralelos bidireccionales, puertos seriales, temporizadores y contadores, etc.

Siguiendo este criterio y considerando su disponibilidad comercial, se seleccionó un microcontrolador de la familia 8051 de Intel. La arquitectura de los circuitos pertenecientes a esta familia varía de acuerdo a la tabla 8.

Como se observa en la tabla 8, las características de todos los microcontroladores de la familia son similares. El 83C552 tiene además un convertidor analógico-digital de 10 bits con 8 canales de entrada multiplexados, lo que representa una ventaja considerable sobre los demás ya que incorpora en el mismo circuito una de las etapas requeridas para el sistema. Sin embargo, debido a su poca disponibilidad comercial, se decidió utilizar el 8051.

TABLA 8.

FAMILIA DE MICROCONTROLADORES 8051

Modelo	Sin ROM interna	ROM bytes	RAM bytes	Puertos I/O	Timers/ Contadore	
8051	8031	4k	128	4	. 2	
8051AH	8031AH	4k	128	4	2	
8052AH	8032AH	8k	256	4	3	
80C51BH	80C31BH	4k	128	4	2	
80C52	80C32	8k	256	4	3	
83C51FA	80C51FA	8k	256	4	3	
8351FB	80C51FA	16k	256	4	3	
83152JA	80C152JA	8k	256	5	2	
83C152JC	80C152JC	8k	256	5	2	
83C452	80C452	8k	256	5	2	
83C552	80C552	8k	256	6	2	

Considerando que el sistema tiene la posibilidad de ampliarse en un futuro, se decidió utilizar la versión sin memorias internas (8031), de tal manera que se pudiera utilizar toda la capacidad de direccionamiento disponible.

El sistema diseñado utiliza una memoria EPROM de 8 kbytes para el programa de procesamiento y una memoria RAM de 2 kbytes para manejo y almacenamiento temporal de datos. El diagrama completo puede verse al final del capítulo (Diagrama 3). Las características eléctricas de estos circuitos pueden consultarse en el apéndice 2.

Para el convertidor analógico-digital se utiliza un reloj independiente con una frecuencia de 100 kHz, implantado con un temporizador LM555. La habilitación y la selección del canal del convertidor - A/D se realiza mediante señales provenientes del microcontrolador. La señal de fin de conversión, proporcionada por el convertidor, activa una de las interrupciones del microcontrolador para indicar que el dato es válido.

Otros elementos del hardware son un teclado, que se utiliza como interfase entre el sistema y el usuario, y un display de cristal líquido de una línea por 16 carácteres (AND1671) que proporciona una visualización adecuada sobre las presiones y cantidad de material dentro del silo.

Software.

El programa desarrollado para el microcontrolador se encarga de monitorear las variables de entrada al sistema, como son las lecturas de los transductores de presión y los datos prorporcionados por el usuario acerca del tipo y cantidad de material que desea extraerse del silo. Con el procesamiento de estas variables de entrada se calcula el volumen de material que contiene el prototipo y se manda una señal para el cierre de la compuerta de vaciado cuando el volumen de material extraído es el especificado.

Por otra parte, tanto las lecturas de presión como el valor obtenido del volúmen son enviadas al display de cristal líquido en unidades adecuadas, con lo que se podrán corroborar los resultados experimentales obtenidos en la primera parte de la investigación.

El programa se desarrolló de manera estructurada, de tal manera que si requiere mantenimiento informático, sólo es necesario alterar subrutinas determinadas, o bien, bastará desarrollar un nuevo subprograma con una función específica según se requiera.

Actualmente, el programa cuenta con las siguientes subrutinas:

- lecturas iniciales.
- conversión A/D.
- almacenamiento de pendientes en RAM.
- lecturas actuales.
- lectura de teclado.
- cálculo de altura, presión y volumen.
- conversión hexadecimal a ASCII.
- visualización de resultados.

La subrutina de lecturas iniciales se encarga de monitorear las lecturas de cada transductor antes de iniciar el proceso de vaciado. En esta se utiliza también la subrutina de conversión, que habilita el convertidor A/D y las interrupciones del microprocesador, iniciándose de esta manera la conversión de la señal proveniente de los transductores. El final de conversión se interpretará como una interrupción externa, la cual indicará al microprocesador que el dato puede ser leído.

Terminada la subrutina anterior, se inicia la de almacenamiento de pendientes en RAM, que carga los valores correspondientes a la sensibilidad de cada transductor. Posteriormente, éste dato será utilizado para el cálculo de altura, presión y volumen.

La subrutina de lecturas actuales se encarga de monitorear a los transductores en el momento de llenado o vaciado del silo, y de la misma manera que para las lecturas iniciales, se utiliza la subrutina de conversión. Estas lecturas son proporcionales a la presión durante los procesos antes mencionados. Dicha presión se calcula como la diferencia de los valores actuales menos los valores iniciales, multiplicados por la sensibilidad de cada transductor. Todos los valores de presión son almacenados en RAM.

El microprocesador lee del teclado la opción del tipo de material almacenado y le designa su densidad correspondiente, dato que servirá posteriormente para el cálculo de la altura de material sobre cada transductor, que se obtiene dividiendo la presión entre la densidad del material. La unidad de presión utilizada es libra sobre pulgada cuadrada (PSI), y para obtener la altura en metros se realiza la conversión de unidades de longitud.

A partir de los datos anteriores y considerando la geometría del silo se calcula el volumen del material durante cada proceso. Cabe mencionar que para obtener el volumen citado, se desarrollaron los siguientes cálculos, desarrollados de acuerdo al dibujo mostrado en la figura 16:

- Cálculo de A_{RS}
- Cálculo de A
- Cálculo de A₁
- Cálculo de A₂
- Cálculo de A₃
- Cálculo de A_s
- Cálculo de A₁
- Cálculo del volumen.

El área A_{RS} se obtiene mediante la longitud de la losa interior correspondiente y la altura de material calculada previamente. Las áreas A_1 y A_2 son restadas del área A_{RS} para obtener de esta forma el área delimitada por el eje de simetría vertical del silo y la losa superior. De la figura se observa que estas áreas puden calcularse mediante las siguientes expresiones:

$$A_1 = \frac{h^2 \operatorname{Tan} 60^{\circ}}{2}$$
 $A_2 = \frac{h^2 \operatorname{Tan} 30^{\circ}}{2}$

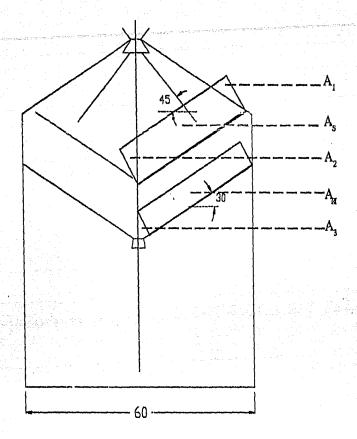


FIGURA 16. AREAS UTILIZADAS PARA EL CALCULO DEL VOLUMEN DE MATERIAL

Donde h es la altura del material. Finalmente, por simetría, el área obtenida (A_{RS}) se multiplica por dos y por el ancho de la celda del silo para obtener el volumen en la parte superior.

Para la parte inferior, se calcula el área A_3 de la misma forma que A_2 utilizando para esto la altura de material correspondiente a los transductores colocados en la losa inferior del silo. A diferencia de la parte superior, como puede verse en la figura, esta área debe sumarse al área A_{RI} para obtener el área total inferior A_I , delimitada también por el eje de simetría. Finalmente, el volumen se obtiene de la misma manera que en el caso del volumen de la parte superior, es decir, multiplicando A_I por dos y por el ancho de la celda. El volumen total se obtiene sumando los volumenes parciales de la parte superior e inferior del silo.

Por otra parte, para el display de cristal líquido se utilizan dos subrutinas, una de inicialización y otra para la visualización de datos. La rutina de inicialización se encarga de habilitar e indicar los

modos de operación del display. La información requerida por el display se manda a través de palabras de control de acuerdo a la siguiente tabla:

TABLA 9.

PALABRAS DE CONTROL (DISPLAY AND671)

	SET									
FUNCION	RS	R/W'	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
SET	0	0	0	0	1	DL	N	F	#	*
ON/OFF	0	0	0	0	0	0	1	D	C	В
CLEAR	0	0	0	0	0	0	0	0.	0	1
MODE SET	0	0	0	0	0	0	0	1	I/D	Ş
DIR RAM	0	0	1	DD						

donde:

DL=1 indica un dato de 8 bits.

DL=0 indica una dato de 4 bits.

N=1 indica 2 líneas de display.

N=0 indica 1 línea de display.

F=1 indica matriz de 5x10 puntos.

F=0 indica matriz de 5x7 puntos.

D=1 enciende el display.

D=0 apaga el display.

C=1 enciende el cursor.

C=0 apaga el cursor.

B=1 display intermitente (blink on).

B=0 display fijo (blink off).

I/D=1 incremento de la posición del cursor.

I/D=0 decremento de la posición del cursor.

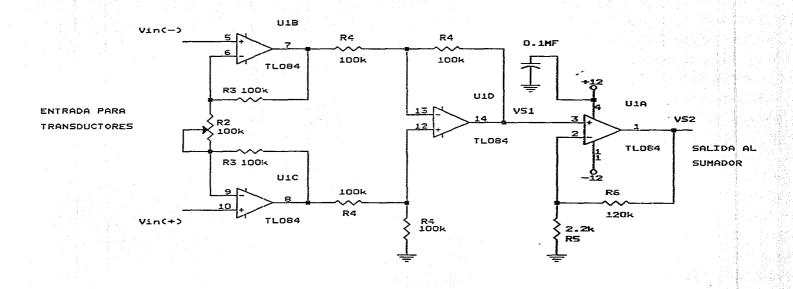
DD = dirección en RAM de display de datos.

Cuando el bit RS está en cero, se indica al display que se le está enviando una palabra de control; si RS es uno, se indicará la transferencia de un dato a desplegar. Las opciones seleccionadas pueden verse en el listado del programa que se anexa al final del capítulo.

Para la visualización de datos, los resultados obtenidos en el cálculo de volumen y las lecturas de presión se convierten a su valor equivalente en código ASCII. Esta subrutina no puede utilizarse para realizar la conversión de código de algunas letras mayúsculas, sin embargo, debe considerarse que en este caso se utiliza para la conversión de valores numéricos únicamente.

Para el control de cierre o apertura de la compuerta se lee del teclado la cantidad de material que se desea extraer. Después de esto, se manda una señal (pulso) que se alimenta a una etapa de potencia para accionar un motor, o bien, una válvula en caso de utilizar una compuerta hidráulica.

Para indicar el cierre de la compuerta, se calcula la presión que deben registrar los transductores cuando se extraiga la cantidad de material especificada por el usuario y se va comparando este valor con las lecturas continuas en los transductores, de tal manera que cuando estos coinciden, se origine la señal de cierre de compuerta.



AMP. DE INSTRUMENTACION Y NO INVERSOR

ETAPA DE AMPLIFICACION

INTRUMENTACION SILO PILOTO

REV

1 of

Title

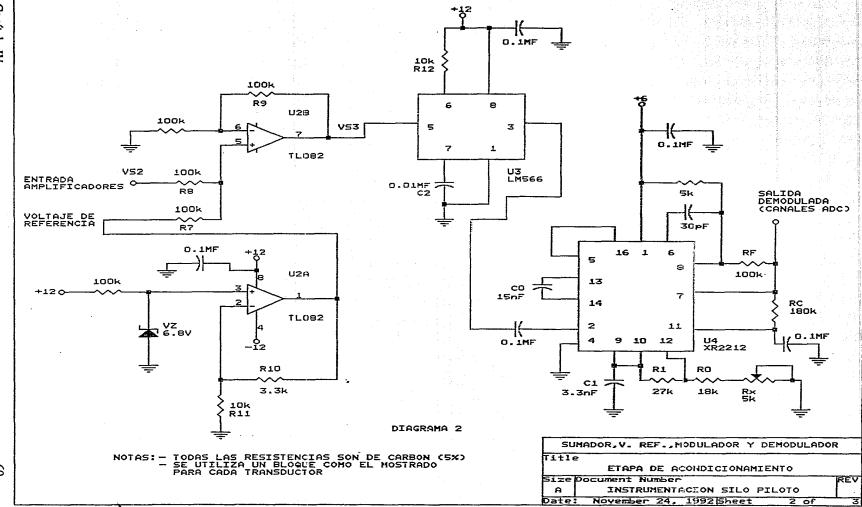
Size Document Number

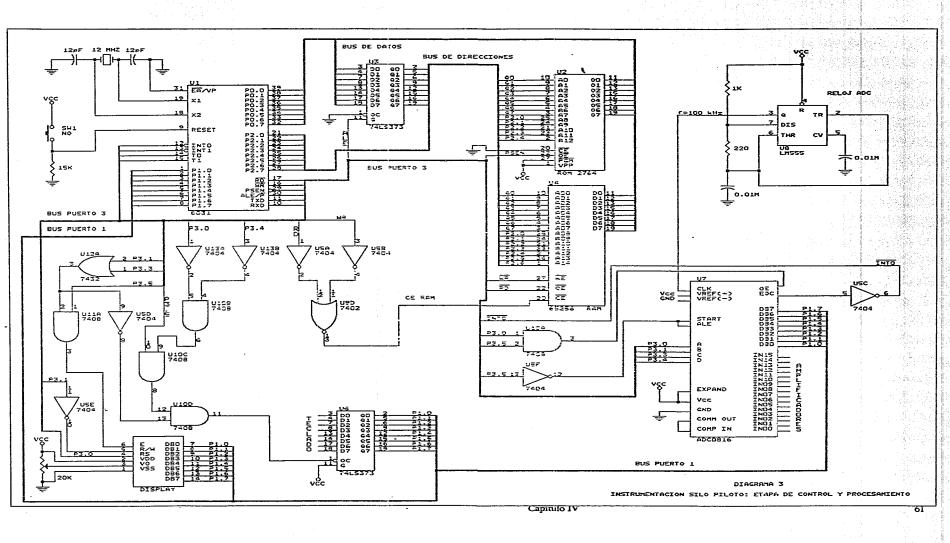
Date: November 24, 1992|Sheet

DIAGRAMA 1

NOTAS: - R2,R3,R5 Y R6 TOL.5% (CARBON) - R4 TOL.2% (PELICULA METALICA) - SE UTILIZA UN AMPLIFICADOR MULTIETAPA COMO ESTE PARA CADA TRANSDUCTOR

\$





LISTADO DEL PROGRAMA

```
cseg: ; ***** SILO.C *****
         ; Programa para calcular volumen de material
         ; en el Silo Piloto
         LJMP 100H ;PROGRAMA PRINCIPAL
         ORG 100H
         ACALL inic disp; Inicialización de Display
         ACALL carga m; Carga pendientes de transductores en RAM
         ACALL lectura;
                          Lecturas Iniciales
         ACALL opciones; Lectura de tipo de material
 etiqueta: ACALL lectura 2; Lecturas siguientes
         ACALL despliegue; Visualizacion de datos en Display
         ACALL altura: Calculo de altura de material
         ACALL volumen; Calculo de volumen de material
         LJMP etiqueta
         ENDS
         ORG 03H; INTERRUPCION Y LECTURA ADC
         CLR P3.7; se habilita RD del micro
         MOV A,P3; una lectura
         MOV R2,#01H; salida de espera
         SETB P3.7; se deshabilita RD
         RETI
         ENDS
```

```
;CONVERSION AD
       ORG 200H ;llamada de sub lectura 1 y 2
  start: MOV A,R3 :R3 = canal
       MOV P2, A ; se habilita el AD
       MOV TCON, #02H;programa TCON para interrupción IEO
                        ;y se habilita interrupciones
       CLR P3.6;se habilita el WR del microprocesador
                ;y se inicia la conversión
       SETB P3.6;se deshabilita WR
       SETB EA; habilita interrupcion
       SETB EXO; habilita int externa
espera:CJNE R2,#01H,espera;espera fin de conversion
       RET
       ENDS
       :LECTURAS INICIALES
       ORG 210H
lectura: MOV R3, #0B0H; canal ADC
       MOV DPTR,#400H ;dir lecturas iniciales
   otro: ACALL start; subrutina conversion A/D
       MOVX @DPTR, A;se guarda en RAM DIR = 400H
       INC DPTR:ultima DIR=408H
       INC<sub>R3</sub>
       CJNE R3,#0B6H,otro;6 transductores
       RET
       ENDS
```

```
:CARGA PENDIENTES
```

ORG 230H

carga_m:MOV DPTR, #041EH;primera DIR = 41EH

MOV A, #0A3H; pendiente T1

MOVX @DPTR, A ;41EH

INC DPTR

MOV A, #03H; pendiente T2

MOVX @DPTR, A ;en 41FH

INC DPTR

MOV A, #0A9H;pendiente T3

MOVX @DPTR, A ;en 420H

INC DPTR

MOV A, #0ABH; pendiente T4

MOVX @DPTR, A ;en 421H

INC DPTR

MOV A, #0DCH; pendiente T5

MOVX @DPTR, A;422H

INC DPTR

MOV A, #0B4H; pendiente T6

MOVX @DPTR, A; en 423H

INC DPTR

RET

ENDS

;LECTURAS ACTUALES

lectura_2:ORG 260H

MOV DPTR,#0400H

MOV R3,#0B0H; canal del ADC

sigue:MOVX A,@DPTR;se carga lectura inicial

MOV RO, A; se carga valor inicial en RO

ACALL START; inicio de conversion

SUBB A,RO;v actual-v inicial = dif

MOV R6, A ; dif en R6

MOV A, DPL; TR en A

MOV RO, A ; RO apuntador v inic y pend

ADD A, #01EH;incremento DPTR para pend

MOV DPL, A; A en TR

MOVX A,@DPTR;pendlente

MOV B, A; en B

MOV A, R6 ;dif en A

MUL AB; dif*pendiente = presion

MOV A, DPL

ADD A ,#21H;incremento DPTR DIR = 430H

MOV DPL, A: A en TR

MOVX @DPTR,A ;multiplicacion

INC DPTR

INC RO ;incremento de RO

MOV A,RO;RO en A

MOV DPL, A; A en TR

INC R3

CJNE R3,#0B6H,sigue

RET

ENDS

```
;OPCIONES
```

ORG 300H

opciones:MOV DPTR,#letrero;

ACALL ref_lcd; visualizacion de opciones

MOV P2,#7FH ;so habilita teclado

MOV A, P1;se lee teclado en P1

CJNE A,#01H,op2;P1 = 01H = esferas

MOV R2,# 6H;6H = densidad/100[kg/m3]

LJMP fin;

op2:CJNE A,#02H, opciones;P1 = 02H = arena

MOV R2,#0FH;0FH = densidad /100 [kg/m3]

fin:RET

letrero:DB '1Esferas 2Arena'

: INICIALIZACION LCD

ORG 150H

inic_disp:CLR P3.6; habilita WR

MOV P2, #0DEH; habilita display (LCD_C)

ACALL bandera; inicializacion de display

MOV P1, #30H; function set

ACALL bandera; espera

MOV P1, #08H; display off

ACALL bandera; espera

MOV P1, #01H; clear display

ACALL bandera; espera

MOV P1, #06H; entry mode set

ACALL bandera; espera

MOV P1, #0EH; display on

```
RET
```

ENDS

; REFRESH LCD

ORG 170H

ref_lcd:MOV P2, #0DEH;lcd control

CLR P3.6;WR=0

MOV P1, #80H

ACALL bandera; espera

MOV R3,#8H;R3 = contador

MOV P2,#0DFH;lcd datos

manda:MOV A,#0H

MOVC A,@A+DPTR;carga (DPTR) en A

MOV P1, A;salida a Icd

INC DPTR

DEC R3

CJNE R3,#0H,manda

MOV P2, #0DEH;lcd control

CLR P3.6;WR=0

MOV P1, #0C0H

ACALL bandera; espera

MOV R3,#8H;R3 = contador

manda2:MOV A,#0H

MOV P2,#0DFH;

MOVC A,@A+DPTR;carga (DPTR) en A

icd dates

MOV P1, A;salida a lcd

INC DPTR

DEC_{R3}

```
CJNE R3,#0H,manda2
       RET
       ENDS
       ; ESPERA PARA DISPLAY
       ORG 160H
bandera:SETB P3.6; desactiva WR y activa RD del display
       JB P1.7, bandera; se lee palabra de control
        CLR P3.6;activa WR
        RET
        ENDS
        ; CALCULO DE ALTURA
        ORG 330H
  altura:MOV R0,#00H
        MOV B,R2;R2 = densidad del material
        MOV DPTR,#41EH;se lee presión de RAM
   vete:MOVX A,@DPTR
        DIV AB; calculo de la altura de material
        MOV B, #64H;64H = densidad del agua
        DIV AB; altura en cm
        MOV A, DPL
        ADDC A,#06H
        MOV DPL, A
        MOVX @DPTR ,A; altura en RAM DIR = 424H
        MOV A, DPL
        SUB A,#05H
```

```
MOV DPL,A
     . INC RO
       CJNE RO,#06, vete
       RET
       ENDS
       ; CALCULO DE VOLUMEN
       ORG 360H
volumen: MOV DPTR, #424H
       MOVX A,@DPTR;altura
       MOV R3,A
       INC DPTR
       MOVX A, @DPTR;
       ADDC A,R3
       MOV B,#02H
       DIV AB; altura promedio
       MOV R1,A
       MOV B,#1EH;longitud de la placa
       MUL AB; AT
       MOV RO, A
       MOV A,R1
       MOV B,R1
        MUL AB; altura al cuadrado
        MOV B,#0CH;(tan 60-tan30)(10)
        MUL AB
        MOV B,#14H;(2)(10)
        DIV AB;
```

MOV R5,A

MOV A,RO

SUBB A,R5;AT-(A1 + A2)

MOV B,#02H;A(2)

MUL AB

MOV R2.A

INC DPTR

MOVX A,@DPTR

MOV B,#1EH

MUL AB

ADDC A,R2

MOV B.#0CH

MUL AB; VOLUMEN/42 EN A

MOV DPTR,#445H; equivalente ascii en 443H

ACALL ascii

MOV DPTR,#438H

MOV A,#20H; 20H = espacio (438)

MOVX @DPTR,A

INC DPTR

MOV A, #56H; 56H = V (439)

MOVX @DPTR.A

INC DPTR

MOV A, #4FH; 4FH = 0 (43A)

MOVX @DPTR,A

INC DPTR

MOV A, #4CH; 4CH = L (43B)

MOVX @DPTR,A

INC DPTR

MOV A, #55H; 55H = U (43C)

MOVX @DPTR,A

INC DPTR

MOV A, #4DH; 4DH = M (43D)

MOVX @DPTR,A

INC DPTR

MOV A, #45H; 45H = E (43E)

MOVX @DPTR,A

INC DPTR

MOV A, #4EH; 4EH = N (43F)

INC DPTR

MOV A, #20H; 20H = espacio (440)

MOVX @DPTR,A

INC DPTR

MOV A, #3DH; 3DH = = (441)

INC DPTR

MOV A, #20H; 20H = espacio (442)

MOVX @DPTR,A

MOV DPTR,#446H

MOV A, #20H; 20H = espacio (446)

MOVX @DPTR,A

INC DPTR

MOV A, #20H; 20H = espacio (447)

MOV DPTR,#438H

ACALL ref_lcd

RET

ENDS

Capítulo IV

; CONVIERTE HEX-BCD-ASCII Y GUARDA EN RAM

ascii:MOV RO, A; no. en HEX en RO

MOV B,#0AH

DIV AB

MOV R3,A

MOV A,B

MOVX @DPTR,A

DEC DPL

MOV A,R3

MOV B,#0AH

DIV AB

MOV R3,A

MOV A,B

MOVX @DPTR,A

DEC DPL

MOV A,R3

MOV B,#0AH

DIV AB

MOV A,B

MOVX @DPTR, A

MOV R4,#03H

sigue2:MOVX A,@DPTR

MOV R1,A

JZ FIN

MOV R2,#09H

D:DEC R1

DEC_{R2}

CJNE R1, #00H, O

LJMP FIN	
O:CJNE R2,#00H,D	
ADDC A,#37H	
LJMP ULTIMO	
FIN:ADDC A,#30H	
ULTIMO:MOVX @DPTR,A; asc	il en RAM
INC DPTR	
DEC R3	
CJNE R3,#0H,sigue2	
RET	
ENDS	
*********	***
END	

Capítulo IV 73

CONCLUSIONES

Se presentó un estudio experimental de un nuevo tipo de silo, de forma hexagonal y de gran capacidad. Los resultados obtenidos para esta nueva geometría pueden resumirse de la siguiente forma:

- La nueva geometría hexagonal elimina la aparición de esfuerzos dinámicos secundarios que aparecen durante el proceso de vaciado. Estos esfuerzos son los responsables de la fractura y ruptura de paredes en los silos convencionales. De esta manera se reducen también las inversiones destinadas al mantenimiento.
- Las características geométricas del silo hexagonal son tales que el maltrato del grano durante los procesos de llenado y vaciado es mínimo. El grano adopta su ángulo natural de reposo reduciendo esfuerzos por fricción y compactación.
- Un flujo homogéneo, únicamente de fricción, se desarolla naturalmente provecando una distribución homogénea de esfuerzos y eliminando la compactación y la formación de polvos en el silo.
- El diseño tipo celda permite versatilidad en las capacidades de almacenamiento y la elevación sobre el nivel del suelo permite facilidades de transportación durante la descarga, así como también evita la presencia de rocdores dentro del silo.
- La tobera de descarga no requiere un diseño de consideraciones especiales, debido a que los esfuerzos que actúan sobre ésta son mínimos.

- Se presentan tres tipos básicos de vaciado en el silo hexagonal dependiendo de las características particulares del grano. Independientemente del tipo de vaciado, los esfuerzos que se presentan durante este proceso jamás sobrepasan el valor estático inicial.
- El costo total de un silo hexagonal de gran capacidad, es considerablemente menor que el de un silo vertical de similar capacidad.

BENEFICIOS ESPERADOS.

De acuerdo a los resultados obtenidos, el beneficio principal que se espera obtener con el empleo de este nuevo tipo de silo es evitar el desperdicio de grano. Si se logra cuando menos reducir, se obtendrá un ahorro económico considerable, presentándose la posibilidad de canalizar estos fondos para el desarrollo de otras actividades.

Dada la insuficiencia de instalaciones de almacenaje y distribución de granos en nuestro país, se estima (información proporcionada por A.N.D.S.A.) la construcción de alrededor de 24 silos de gran capacidad durante los próximos 4 años. Además, se estima el requerimiento de por lo menos una cantidad similar, por parte de empresas privadas, cuya materia prima requiere de ensilaje (panificadoras, galleteras, azucareras, etc.). Es decir, que tan solo a nivel nacional se requiere del orden de 10 silos anuales de gran capacidad para cubrir las necesidades de almacenaje y distribución de granos.

Por otro lado, el tamaño del mercado a nivel internacional es incalculable, ya que todos los países importadores y exportadores de granos necesitan construir silos de gran capacidad. Dichos países utilizan casi exclusivamente silos del tipo vertical con las consiguientes pérdidas anteriormente mencionadas. La sustitución de estos silos por silos hexagonales representaría un ahorro global incalculable en almacenamiento y distribución de granos alimenticios a nivel mundial.

El costo total de un silo hexagonal de gran capacidad, es considerablemente menor que el de un silo vertical de capacidad similar. Esto es debido, en gran parte, al sistema de construcción a base de losas de concreto, utilizando el sistema "LOZATEC" el cual permite abatir costos de construcción considerablemente. Por ejemplo, un silo de gran capacidad, digamos 40,000 toneladas, en el caso de un SILO VERTICAL totalmente equipado, tiene un costo aproximado de \$200 (USD) por metro cúbico. Sin embargo, un SILO HEXAGONAL de igual capacidad y equipo, tendría un costo de \$130 (USD) por metro cúbico.

Conclusiones 75

A continuación se presenta un ejemplo comparativo de costos de construcción y operación de un silo vertical y uno hexagonal de 40,000 toneladas de capacidad.

Silo vertical

COSTO DE CONSTRUCCIÓN

8 MILLONES DE DÓLARES

ENSILAJE (MAÍZ):

(40,000 ton x 1000 usd/ton) 40 MILLONES DE DÓLARES

PERDIDAS(20%):

(en cada ensilaje)

8 MILLONES DE DÓLARES

Silo Hexagonal

COSTO DE CONSTRUCCIÓN

5.2 MILLONES DE DÓLARES

ENSILAJE (MAÍZ):

(40,000 ton x 1000 usd/ton)

40 MILLONES DE DÓLARES

PERDIDAS (8%):

(en cada ensilaje)

3.2 MILLONES DE DÓLARES

COMPARACIÓN:

AHORRO EN CONSTRUCCIÓN

2.8 MILLONES DE DÓLARES

AHORRO EN PERDIDAS POR

CADA ENSILAJE

4.8 MILLONES DE DÓLARES

Resumiendo, cada silo hexagonal construído representa un ahorro para el país de 2.8 millones de dólares y cada ensilaje representa un ahorro de 4.8 millones de dólares. Es decir, que pácticamente en cada ensilaje se ahorra lo suficiente para construir otro silo hexagonal adicional de gran capacidad, o bien, la sustitución sistemática de silos verticales por silos hexagonales, podría representar para México un ahorro superior al 50% de sus erogaciones en importación y almacenaje de granos alimenticios.

Conclusiones 77

APENDICE 1 CALCULOS DE LA ETAPA DE ACONDICIONAMIENTO

Siguiendo la nomenclatura de los diagramas mostrados en el Capítulo 4, los cálculos para la etapa de acondicionamiento del sistema electrónico de instrumentación se realizaron de la siguiente manera:

1. Amplificador de Instrumentación.

$$V_{sl} = (1 + \frac{2R3}{R2}) (Vin(+) - Vin(-))$$

Para obtener una ganancia ajustable (mínimo 3), se utiliza $R3=100k\Omega$ y un potenciómetro $R2=100k\Omega$. Las resistencias R4 deben ser iguales para asegurar un alto rechazo en modo común (CMRR).

2. Amplificador No-Inversor.

$$V_{s2} = (1 + \frac{R6}{R5}) V_{s1}$$

Para obtener una ganancia de 60 se utiliza $R6=120k\Omega$ y $R5=2.2k\Omega$.

SALIA DE LA BIBLIDIFE

3. Amplificador Sumador (No-Inversor).

$$V_{s3} = R9 \left(\frac{V_{DC}}{R7} + \frac{V_{s2}}{R8} \right)$$

En este caso, se requiere que la ganancia del amplificador sea unitaria, con lo que se utiliza $R7=R8=100k\Omega$.

4. Referencia de Voltaje.

$$V_{DC}^{max} V_{z} (1 + \frac{R10}{R11})$$

Para obtener el voltaje de referencia ($V_{\rm DC}$ = 9 Voltios) se fija un valor para V_z y se ajustan R10 y R11 para obtener el voltaje desaedo. Para este caso se eligió V_z = 6.8 Voltios, con lo que puede utilizarse R10=3.3k Ω y R11=10k Ω .

5. Modulador (VCO LM566).

$$f_0 = \frac{2}{R12C2} \frac{(V^+ - V_c)}{V^+}$$

La frecuencia central del circuito se fija mediante la elección de un capacitor y calculando el valor de la resistencia utilizada con la expresión anterior. Para obtener una frecuencia central de 2.5 kHz se utiliza C2 = 0.01 microFarads y R12 = 10k Ω .

Como restricciones para este circuito debe mencionarse que la frecuencia central debe ser menor a 1 MHz, R12 debe estar en un rango de $2k\Omega$ a $20k\Omega$ y el voltaje de control (VC) debe estar en un rango de tres cuartos del voltaje de polarización (V⁺) hasta un máximo del voltaje de polarización utilizado.

6. Malla de Fase Encadenada (PLL XR2212).

Los valores de resistencias y capacitores utilizados en este circuito se obtienen a partir del procedimiento de diseño proporcionado en el manual (MANUAL EXAR), este procedimiento puede observarse en el Apéndice 2. Los valores utilizados son:

 $RF=100k\Omega$

RC=180kΩ

 $R1 = 27k \Omega$

R0=18k Ω

 $Rx=5k\Omega$ pot

C1 = 3.3 nF

C0=15nF

APENDICE 2

HOJAS DE ESPECIFICACIONES



Druck Incorporated

4 Dunham Drivo, New Fairfield, Connecticut 06812 Telephone: 203 746 0400 Fax: 203 746 2494 Tolex: 643118 Druck Dury

SPECIFICATION

Date	28-OCT-91
Sales number	108123
Transducer Type	PDCR 810
Serial Number	439889
Part No.	D810-11
Pressure Range	10 bar g
Supply Voltage	10 Volts
Zero Offset	0 +/- 3 mV
Sensitivity	0.07 mV/V/PSI Nom.
Non-Linearity & Hysteresis	max +/- 0.1% BSL
Temperature Error Band	max +/- 0.5% FRO
Compensated Temperature Range	0 C to +50 C
Pressure Connection	FLUSII FITTING
Electrical Connection	
Cable Length	3 FEET
Positive Supply	Red
Negative Supply	White
Positive Output	Yellow
Negative Output	Blue
Screen	See Application Data
Mounting Torque	15 1b.ft.

Calibration Traceable To National Standards

APPLICATION DATA

- 1 Supply voltage may be up to a maximum of 12 volts. Transducer sensitivity and current consumption will be proportional to supply voltage.
- 2 Current consumption will not exceed 10 mA for stated supply voltage.
- 3 Zero offset can be nulled using a 250 Kohm potentiometer across the output terminals with the wiper connected to the negative supply via a 250 Kohm resistor.
- 4 For best temperature stability, the transducer must be operated into a load impedance of > 50 Kohm.
 - 5 A shunt calibration resistor may be connected between the negative supply and the negative terminal to produce a positive output. The output obtained may be temperature sensitive. In case of difficulty, refer to the manufacturer.
 - 6 If a power supply ground is to be used, then the positive side should be grounded.
 - 7 Following conventional practice, the cable shield is not connected to the transducer body.

CALIBRATION DATA

Span 100.39 mV at 23 C

Deviations	from	Best	Straight	Line

Pressure	(bar g)	0.00	0.00	2.00	4.00	6.00	6.00	8.00	10.00	10.00
	(PSI)	0.00	0.00	29.00	58.00	87.00	87.00	116.00	145.00	145.00
% Span		0.02	0.01	-0.01	.0.04	0.00	.0.02	0.02	0.01	0.01
		(PSI)	(PSI) 0.00	(PSI) 0.00 0.00	(PSI) 0.00 0.00 29.00	(PSI) 0.00 0.00 29.00 58.00	(PSI) 0.00 0.00 29.00 58.00 87.00	(PSI) 0.00 0.00 29.00 58.00 87.00 87.00	(PSI) 0.00 0.00 29.00 58.00 87.00 87.00 116.00	Pressure (bar g) 0.00 0.00 2.00 4.00 6.00 6.00 8.00 10.00 (PSI) 0.00 0.00 29.00 58.00 87.00 87.00 116.00 145.00 % Span 0.02 0.01 -0.01 -0.04 0.00 -0.02 0.02 0.01

Thermal Zero shift

Temperature	(C)	0	23	50
% Span			·0.15	0.00	-0.07

Thermal Span shift

Temperature	(0)	0	23	50
% Span	` ',	-0 10	0.00	0.01



Descriptions

TL081 SERIES

GENERAL PURPOSE BIFET OF AMPS.

The TL081 family of BIFET operational amplifiers provide an ideal combination of high impedance JFET inputs and low distortion bipolar output circuitry. Superior performance in the TL081 family is achieved without complex circuitry. The circuit simplicity, small chip size, and ease of manufacture result in high production yields and low cost to the user.

TL071 SERIES

LOW NOISE AUDIO BIFET OF AMPS.

The TL071 family of BIFET operational amplifiers is similar to the TL081 family, but with low noise characteristics. The combination of low noise and low output distortion is ideal for applications in preamplifiers and high gain circuits where performance is paramount.

TL061 SERIES

LOW POWER BIFET OF AMPS.

The TL061 family of BIFET operational amplifiers is similar to the TL081 family but features very low power dissipation. The TL061 features a power programmable function. These devices were designed for battery operation and other applications requiring a minimum of power dissipation and the performance characteristics of a BIFET operational amplifier.

Packages and pin assignments

NOTE: TLOG1 SERIES NOT AVAILABLE IN L PACKAGE

11012	, TLOUT SCHILS NOT NAVIL	THE WEST OFFICE	<u> </u>	
	TL080	TL081, TL071, TL061	TL082, TL072, TL062	
	L PLUG-IN PACKAGE (TOP VIEW)	L I'LUG-IH PACKAGE (TOP VIEW)	(LOB Alem) F LFAC-IN LYCKYGE	L PACKAGE.
	Carried Control of Con		Party On the party of the party	. 8-PIN
	ACKAGE (10b AIEM)	JG OR P DUAL-IN-LINE PACKAGE (TOP VIEW)	TO OU B DRVF-IN-FINE	A DIU
		PROTECTION DEPOSITES		DUAL-III-LIHE PACKAGES P PACKAGE JG PACKAGE (CERAMIC)
	TL083	TL084, TL074, TL064	TL075	14 0111
	JOH WOUAL-IN-LINE PACKAGE (TOP VIEW)	J OR N DUAL-IN-LINE PACKAGE (TOP VIEW)	J OR II DUAL-IR-LINE PACKAGE (TOP VIEW)	DUAL-III-LINE PACKAGES
				N PACKAGE (PLASTIC)
	O INTERNAL CONNECTION		·	

NC - NO INTERNAL CONNECTION

LINEAR INTEGRATED CIRCUITS

TYPES TLO80 THRU TLO84, TLO80A THRU TLO84A, TLO81B, TLO82B, TLO84B JFET-INPUT OPERATIONAL AMPLIFIERS

JULY 1977

26 DEVICES COVER COMMERCIAL, INDUSTRIAL, AND MILITARY TEMPERATURE RANGES

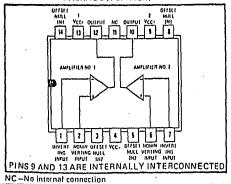
- Low Power Consumption
- Wide Common-Mode and Differential Voltage Ranges
- Low Input Bias and Offset Currents
- Output Short-Circuit Protection
- High Input Impedance . . . JFET-Input Stage
- Internal Frequency Compensation (Except TL080, TL080A)
- Latch-Up-Free Operation
- High Slow Rate . . . 13 V/μs Typ

description

The TL081 JFET-input operational amplifier family is designed to offer a wider selection than any previously developed operational amplifier family. Each of these JFET-input operational amplifiers incorporates well-matched, high-voltage JFET and bipolar transistors in a monolithic integrated circuit. The devices feature high slew rates, low input bias and offset currents, and low offset voltage temperature coefficient. Offset adjustment and external compensation options are available within the TL081 Family.

Device types with an "M" suffix are characterized for operation over the full military temperature range of -55°C to 125°C, those with an "I" suffix are characterized for operation from -25°C to 85°C, and those with a "C" suffix are characterized for operation from 0°C to 70°C.

TL083, TL083A JOR N DUAL-IN-LINE PACKAGE (TOP VIEW)



JG OR P DUAL-IN-LINE PACKAGE (TOP VIEW)

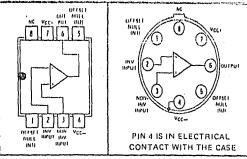
COMP VCC. TOLL 1001

BOT ST. 10

TL080, TL080A

TLOOT, TLOOTA, TLOOTA

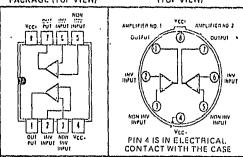
JG OR P DUAL-IN-LINE L PLUG-IN PACKAGE PACKAGE (TOP VIEW) (TOP VIEW)



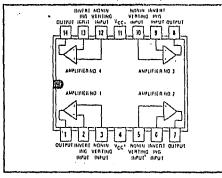
TL082, TL082A, TL082B

JG OR P DUAL-IN-LINE PACKAGE (TOP VIEW) L PLUG-IN PACKAGE

CONTACT WITH THE CASE

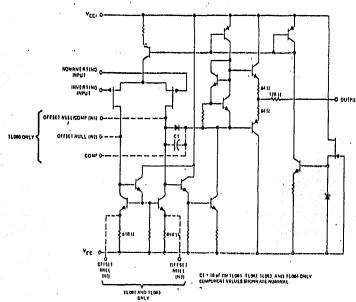


TL084, TL084A, TL084B JOR N DUAL-IN-LINE PACKAGE (TOP VIEW)



TYPES TLO80 THRU TLO84, TLO80A THRU TLO84A, TLO81B, TLO82B, TLO84B JFET-INPUT OPERATIONAL AMPLIFIERS

schematic (each amplifier)



PACKAGE	POWER	DERATING	ABOVE
- ACHAGE	RATHIG	FACTOR	TA
1	680 mW	8.2 m/Y/ C	67 C
10	680 mW	5.5 mW/C	47°C
L	B25 mY	5.0 mW/"C	75°C
'N	600 mW	9.3 mW/°C	76°C
٠,	600 mW	8.0 mW/C	65°C

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

		TLO8_M TLO0_AM	TL08_1	TLOB_C TLOB_AC TLOB_DC	UNIT
Supply voltage, VCC (see Note 1)	18	18	18	٧	
Supply voltage, VCC - (see Note 1)		-18	-18	-18	V
Differential input voltage (see Note 2)		£30	+30	+30	V
Input voltage (see Notes 1 and 3)	,	+15	(15	'+ 15	Ÿ
Duration of output short circuit (see Note 4)		Unlimited	Unlimited	Unlimited	
Continuous total dissipation at for below) 25"C free-air	J, JG, N, or P Package	G80	G80	680	
temperature (see Note 5)	L. Package	625	625	625	mW
Operating free-air temperature range	-55 to 125	-25 to 85	0 10 70	"C	
Storage temperature range		-65 to 150	-65 to 150	-65 to 150	"Ĉ
Land temperature 1/16 inch from case for 60 seconds	J, JG, or L. Packaga	300	300	300	"C
Lead temperature 1/16 inch from case for 10 seconds	N or P Package	260	260	260	"C

- NOTES: 1. All voltage values, except differential voltages, are with respect to the zero reference level (ground) of the supply voltages with zero reference level is the midpoint between V_{CC1} and V_{CC2}.
 - 2. Differential voltages are at the noninverting input terminal with respect to the inverting input terminal.
 - 3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 volts, whichever is less.
 - The output may be shorted to ground or to either supply. Temperature and/or supply voltages must be limited to ensure that or dissipation rating is not exceeded.
 - 5. For operation above 25°C free-air temperature, refer to Dissipation Denating Table.

operating characteristics, $V_{CC+} = \pm 15 \text{ V}$, $T_A = 25^{\circ} \text{ C}$

	PARAMETER	TEST COND	OITIONS	MIN	TYP	MAX	UNIT
SR	Slew rate at unity gain	V ₁ = 10 V, C _L = 100 pF,	RL = 2 kΩ, Λ _{VD} =1		13	,	V/µs
tr	Rise time	V _I = 20 mV,	RL = 2 kΩ,	,,	0,1	'	115
	Overshoot factor	CL = 100 pF,	A _{VD} =1		10%	**********	-
Vn	Equivalent input noise voltage	R _S = 100 Ω, '	f = 1 kHz		47		nV/√Hz



LM566C Voltage Controlled Oscillator

General Description

The LM566CN is a general purpose voltage controlled oscillator which may be used to generate square and triangular waves, the frequency of which is a very linear function of a control voltage. The frequency is also a function of an external resistor and capacitor.

The LM566CN is specified for operation over the 0°C to +70°C temperature range.

Features

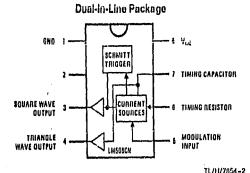
- M Wide supply voltage range: 10V to 24V
- Very linear modulation characteristics

- High temperature stability
- Excellent supply voltage rejection
- # 10 to 1 frequency range with fixed capacitor
- Frequency programmable by means of current, voltage, resistor or capacitor

Applications

- # FM modulation
- M Signal generation
- Function generation
- n Frequency shift keying
- Tone generation

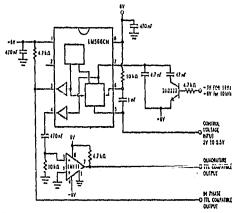
Connection Diagram



Order Number LM566CN See NS Package Number N08E

Typical Application

1 kHz and 10 kHz TTL Compatible Voltage Controlled Oscillator



TL/H/7854-:

Absolute Maximum Ratings

Millitary/Aerospace specified devices are required, passe contact the National Semiconductor Sales office/Distributors for availability and specifications,

lower Supply Voltage

26V

ower Dissipation (Note 1)

1000 mW

perating Temperature Range, LM566CN

0°C to +70°C

Lad Temperature (Soldering, 10 sec.)

+ 260°C

Electrical Characteristics VCC = 12V, TA = 25°C, AC Test Circuit

Paramoter	Conditions		Units			
r at attivior	Conditions	Min	Тур	Max	Viiita	
Maximum Operating Frequency	R0 = 2k C0 = 2.7 pF	0.5	1		MHz	
YCO Free-Running Frequency	C _O = 1.5 nF H _O = 20k I _O = 10 kHz	-30	0	+30	%	
hput Voltage Range Pin 5		3/4 V _{CC}		Vcc		
Average Temperature Coefficient of Operating Frequency			200		ppm:/°C	
Supply Voltage Rejection	10-20V		0.1	2	%/V	
Input Impodanco Pin 5 .		0.5	· 1		МΩ	
YCO Sonsitivity	For Pin 5, From 8-10V, fo == 10 kHz	6.0	6.6	7,2	kHz/V	
FM Distortion	.l: 10% Dovintion		0.2	1.5	%	
Maximum Swoop Rato			1		MHz	
Swoop Rango			10:1			
Oulput Impedance Pin 3			50	,	Ω	
Pin 4			50		Ω	
Square Wave Output Level	R _{L1} = 10k	5.0	5.4		Vp-р	
Triangle Wave Output Level	R _{L2} = 10k	2.0	2.4		Vр-р	
Square Wave Duly Cycle		40	50	60	%	
Square Wave Rise Time			20		ns	
Square Wave Fall Time			50		กร	
Iriangle Wavo Linearity	+ 1V Sogmont at ½ V _{CC}		0,5		%	

wit 1: The maximum junction temperature of the LM566CN is 150°C. For operation at elevated junction temperatures, maximum power dissipation must be wated based on a thermal resistance of 115°C/W, junction to ambient.

Applications Information

w LM566CN may be operated from either a single supply shown in this test circuit, or from a split (\pm) power sup- γ . When operating from a split supply, the square wave lput (pin 3) is TTL compatible (2 mA current sink) with the vilion of a 4.7 kΩ resistor from pin 3 to ground.

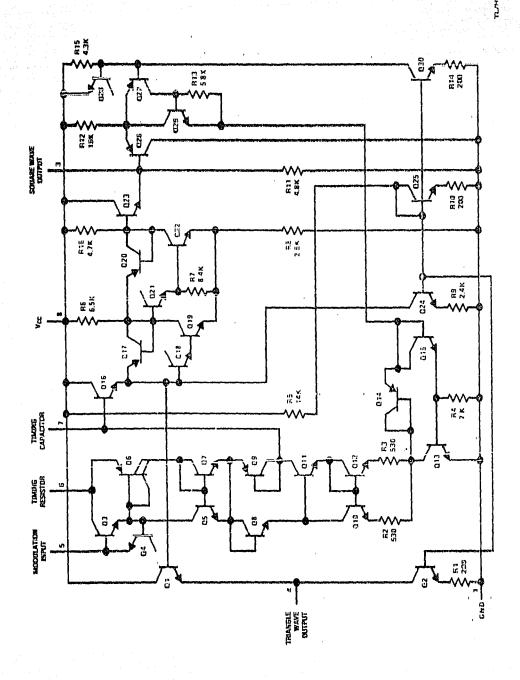
A 0.001 μF capacitor is connected between pins 5 and 6 to prevent parasitic oscillations that may occur during VCO switching.

$$I_0 = \frac{2.4(V^+ - V_5)}{R_0 C_0 V^+}$$

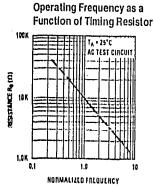
where

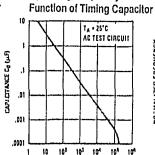
2K < RO < 20K

and V5 is voltage between pin 5 and pin 1.



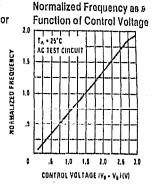
Typical Performance Characteristics

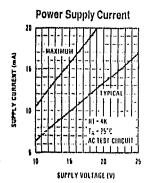


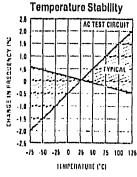


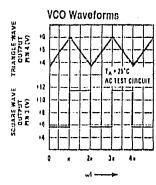
FREQUENCY (III)

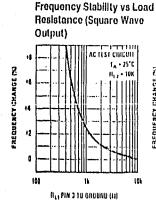
Operating Frequency as a

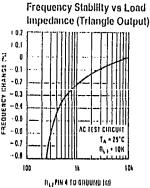


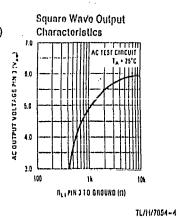




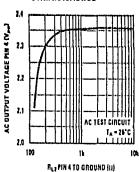






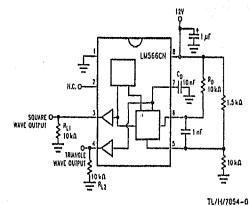


Triangle Wave Output Characteristics



TL/H/7854-6

AC Test Circuit





Precision Phase-Locked Loop

GENERAL DESCRIPTION

The XR-2212 is an ultra-stable monolithic phase-locked loop (PLL) system especially designed for data communications and control system applications. Its on board reference and uncommitted operational amplifier, together with a typical temperature stability of better than 20 ppm/°C, make it ideally suited for frequency synthesis, FM detection, and tracking filter applications. The wide input dynamic range, large operating voltage range, large frequency range, and ECL, DTL, and TTL compatibility contribute to the usefulness and wide applicability of this device.

FEATURES

Quadrature VCO Outputs
Wide Frequency Range
Wide Supply Voltage Range
DTL/TTL/ECL Logic Compatibility
Wide Dynamic Range
Adjustable Tracking Range (±1% to ±80%)
Excellent Temp. Stability

0.01 Hz to 300 kHz
4.5V to 20V
2 mV to 3 Vrms
2 mV to 3 Vrms
2 mV to 3 Vrms
2 ppm/°C, Typ.

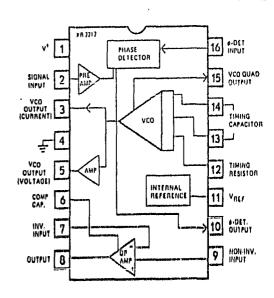
APPLICATIONS

Frequency Synthesis Data Synchronization FM Detection Tracking Filters FSK Demodulation

ABSOLUTE MAXIMUM RATINGS

Power Supply Input Signal Level	18V 3 Vrms
Power Dissipation Ceramic Package: Derate Above T _A = +25°C	750 mW 6 mW/°C
Plastic Package: Derate Above T _A = +25°C	625 mW 5 mW/°C

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Packago	Operating Temperature
XR-2212M	Ceramic	-55°C to +125°C
XR2212CN	Ceramic	0°C to +70°C
XR-2212CP	Plastic	0°C to +70°C
XR-2212N	Ceramic	–40°C to +85°C
XR-2212P	Plastlc	-40°C to +85°C

SYSTEM DESCRIPTION

The XR-2212 is a complete PLL system with buffered inputs and outputs, an internal reference, and an uncommitted op amp. Two VCO outputs are pinned out; one sources current, the other sources voltage. This enables operation as a frequency synthesizer using an external programmable divider. The op amp section can be used as an audio preamplifier for FM delection or as a high speed sense amplifier (comparator) for FSK demodulation. The center frequency, bandwidth, and tracking range of the PLL are controlled independantly by external components. The PLL output is directly compatible with MOS, DTL, ECL, and TTL logic families as well as microprocessor peripheral systems.

The precision PLL system operates over a supply voltage range of 4.5 V to 20 V, a frequency range of 0.01 Hz to 300 kHz, and accepts input signals in the range of 2 mV to 3 Vrms. Temperature stability of the VCO is typically better than 20 ppm/°C.

XR-2212

ELECTRICAL CHARACTERISTICS

Tost Conditions: $V^+ = +12V$, $T_A = +25$ °C, $R_0 = 30$ k Ω , $C_0 = 0.033$ μ F, unless otherwise specified. See Figure 2 for component designation.

DADAMETEDO	XR-2	212/22	12M	XR-2212C				
PARAMETERS	MIN	TYP	MAX	MIN	TYP	MAX	UNITS	CONDITIONS
GENERAL Supply Voltage Supply Current	4.5	6	15 10	4.5	6	15 12	V mA	R _O ≥ 10 KΩ. See Fig. 4
OSCILLATOR SECTION Frequency Accuracy Frequency Stability Temperature Power Supply		±1 ±20 0.05	±3 ±50 0.5		±1 ±20 0.05		% ppm/°C %/V %/V	Deviation from $f_0 = 1/R_0C_0$ $R_1 = \infty$ See Fig. 8. $V^+ = 12 \pm 1 \text{ V. See Fig. 7.}$ $V^+ = 5 \pm 0.5 \text{ V.}$
Upper Frequency Limit Lowest Practical Operating Frequency Timing Resistor, Ro Operating Range Recommended Range	100 5 15	300	0.01 2000 100	5 15	300 0.01	2000	kHz Hz KΩ	See Fig. 7. $R_0 = 8.2 \text{ K}\Omega$, $C_0 = 400 \text{ pF}$ $R_0 = 2 \text{ M}\Omega$, $C_0 = 50 \mu\text{F}$ See Fig. 5.
OSCILLATOR OUTPUTS Voltage Output Positive Swing, VOH Negative Swing, VOL Current Sink Capability Current Output Peak Current Swing Output Impedance Quadrature Output Output Swing DC Level Output Impedance	.8	11 .4 1 150 1 0.6 0.3 3	100	13	11 .5 1 150 1 0.6 0.3 3	100	KΩ V V mA μA MΩ V V	See Fig. 7 and 8. Measured at Pin 5. Measured at Pin 3. Measured at Pin 15. Referenced to Pin 11.
LOOP PHASE DETECTOR SECTION Peak Output Current Output Offset Current Output Impedance Maximum Swing INPUT PREAMP SECTION	± 150	±200 ±1 1 ±5	± 300	± 100	±200 ±2 1 ±5	± 300	μΛ μΑ ΜΩ V	Measured at Pin 10. Referenced to Pin 11. Measured at Pin 2.
Input Impedance Input Signal to Cause Limiting		20 2	10		20 2		KΩ mVrms	measured at Pin 2,
OP AMP SECTION Voltage Gain Input Blas Current Offset Voltage Slew Rate	55	70 0.1 ±5 2	1 ±20	55	70 0.1 ±5 2	1 ±20	dΒ μΑ mV V/μsec	RL = 5.1 KΩ, RF = ∞
INTERNAL REFERENCE Voltage Level Output Impedance	4.9	5.3 100	5.7	4.75	5.3 100	5.85	N V	Measured at Pin 11.



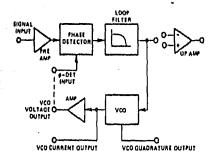


Figure 1. Functional Block Diagram of XR-2212 Precision PLL System

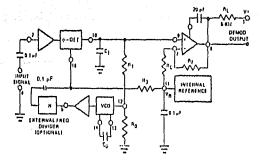


Figure 2. Generalized Circuit Connection for FM Detection, Signal Tracking or Frequency Synthesis

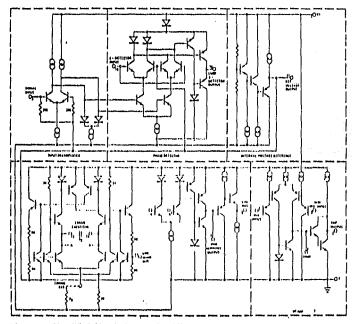


Figure 3. Simplified Circuit Schematic of XR-2212

TYPICAL CHARACTERISTICS

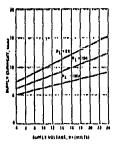


Figure 4. Typical Supply Current vs V+ (Logic Outputs Open Circuited)

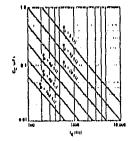


Figure 5. VCO Frequency vs Timing Resistor

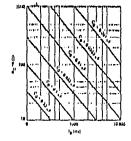


Figure 6. VCO Frequency vs Timing Capacitor

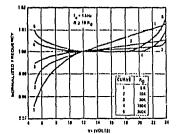


Figure 7. Typical In vs Power Supply Characteristics

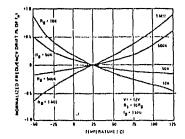


Figure 8. Typical Contor Frequency Drift vs Tomperature

XR-2212

DESCRIPTION OF CIRCUIT CONTROLS

Mgnal Input (Pin 2): Signal is ac coupled to this terminal. The internal impedance at Pin 2 is 20 K Ω . Recommended input signal level is in the range of 10 mV to 5V pak-to-peak.

 $\mbox{$\%$0}$ Current Cutput (Pin 3): This is a high impedance (M\Omega) turient output terminal which can provide $\pm\,100~\mu\text{A}$ whe capability with a voltage swing equal to V $^+$. This culput can directly interface with CMOS or NMOS logic lamilles.

YCO Voltage Output (Pin 5): This terminal provides a low-impedance (~ 500) buffered output for the VCO. It can directly interface with low-power Schottley TTL. For invaliding with standard TTL circuits, a 7500 pull-down resistor from pin 5 to ground is required. For operation of the PLL without an external divider, pin 5 can be decoupled to pin 10.

Op Amp Compensation (Pin 0): The op amp section is frequency compensated by connecting an external capacitor from pin 6 to the amplifier output (pin 8). For unitygain compensation a 20 pF capacitor is recommended.

Op Amp Inputs (Pins 7 and 9): Those are the inverting and the non-inverting inputs for the op amp section. The common-mode range of the op amp inputs is from \pm 1V to (V⁺ \pm 1.5) volts.

Op Amp Output (Pin B): The op amp output is an open-collector type gain stage and requires a pull-up resister, it is $V^{(1)}$ for proper operation. For most applications, the recommended value of R_L is in 5 k Ω to 10 k Ω range.

Phase Detector Output (Pin 10): This terminal provides a high-impedance output for the loop phase-detector. The PLL loop filter is formed by R_1 and C_1 connected to Pin 10 (see Figure 2). With no input signal, or with no phase-error within the PLL, the dc level at Pin 10 is very nearly equal to V_R . The peak voltage swing available at the phase detector output is equal to $\pm V_R$.

Reference Veltage, V_R (Pin 11): This pin is internally blased at the reference veltage level, V_R:V_R = V+/2-650 mV. The dc veltage level at this pin forms an internal reference for the veltage levels at pins 10, 12 and 16. Pin 1 *must* be bypassed to ground with a 0.1 μ F capacitor, for proper operation of the circuit.

VCO control input (Pin 12): VCO free-running frequency is determined by external timing resistor, R_0 , connected from this terminal to ground. For optimum temperature stability, R_0 must be in the range of 10 K Ω to 100 K Ω (see Figure 8).

VCO Frequency Adjustment: VCO can be fine-tuned by connecting a potentiometer, R_X , in series with R_0 at Pin 12 (see Figure 10).

This terminal is a low-impedance point, and is internally biased at a dc level equal to V_R . The maximum timing current drawn from Pin 12 must be limited to ≤ 3 mA for proper operation of the circuit.

VCO Timing Capacitor (Pins 13 and 14): VCO frequency is inversely proportional to the external timing capacitor, C₀, connected across these terminals (see Figure 5). C₀ must be nonpolar, and in the range of 200 pF to 10 μ F.

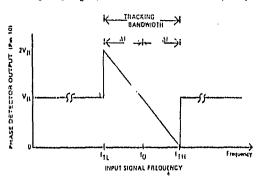
VCO Quadrature Output (Pin 15): The low-level (\approx 0.6 Vpp) output at this pin is at quadrature phase (i.e. 90° phase-offset) with the other VCO outputs at pins 3 and 5. The dc level at pin 15 is approximately 300 mV above Vp. The quadrature output can be used with an external multiplier as a "lock detect" circuit. In order not to degrade oscillator performance, the output at pin 15 must be buffered with an external high-impedance low-capacitance ampliffer. When not in use, pin 15 should be left open-circuited.

Phase Detector Input (Pin 16): Voltage output of the VCO (pin 5) or the output of an external frequency divider is connected to this pin. The de level of the sensing threshold for the phase detector is referenced to V_B . If the signal is capacitively coupled to pin 16, then this pin must be blased from pin 11, through an external resistor, R_B ($R_B = 10~K\Omega$). The peak voltage swing applied to pin 16 must not exceed ($V^+ = 1.5$) volts.

PHASE-LOCKED LOOP PARAMETERS:

Transfer Characteristics:

Figure 9 shows the basic frequency to voltage characteristics of XR-2212. With no input signal present, filtered phase detector output voltage is approximately equal to the internal reference voltage, V_R, at pin 11. The PLL can track an input signal over its tracking bandwidth, shown in the figure. The frequencies f_{TL} and f_{TH} represent the lower and the upper edge of the tracking range, f₀ represents the VCO center frequency.



Figuro 9. Phaso Dotector Output Voltago (Pin 10) as a Function of Input Signal Frequency. Note: Output Voltago is Referenced to Internal Reference Voltago V_R at Pin 11

Dosign Equations:

(See Figure 2 and Figure 9 for definition of components.)

1. VCO Center Frequency, f_0 : $f_0 = 1/R_0C_0$ Hz



2. Internal Reference Voltage, V_R (measured at Pin 11) $V_R = V + I2 - 650 \text{ mV}$

Loop Low-Pass Filter Time Constant, τ: τ = R₁C₁

4. Loop Damping,
$$\zeta$$
: $\zeta = 1/4 \sqrt{\frac{NC_0}{C_1}}$

where N is the external frequency divider modular (See 2). If no divider is used, N = 1.

- 5. Loop Tracking Bandwidth, $\pm \Delta I/I_0$: $\Delta I/I_0 = R_0/R_1$
- 6. Phase Detector Conversion Gain, K_{ϕ} : (K_{ϕ} is the differential dc voltage across Pins 10 and 11, per unit of phase error at phase-detector input) $K_{\phi} = -2V_{\rm P}/\pi$ volts/radian
- VCO Conversion Gain, K₀: (K₀ is the amount of change in VCO frequency, per unit of dc voltage change at Pin 10. It is the reciprocal of the slope of conversion characteristics shown in Figure 9). K₀ = -1/V_BC₀R₁ Hz/voll
- 8. Total Loop Gain, KT:

$$K_T = 2\pi K_{\phi} K_0 = 4/C_0 R_1 \text{ rad/sec/voll}$$

9. Peak Phase-Detector Current, IA; available at pin 10.

APPLICATION INFORMATION

FM DEMODULATION:

XR-2212 can be used as a linear FM demodulator for both narrow-band and wide-band FM signals. The generalized circuit connection for this application is shown in Figure 10, where the VCO output (pin 5) is directly connected to the phase detector input (pin 16). The demodulated signal is obtained at phase detector output (pin 10). In the circuit connection of Figure 10, the op amp section of XR-2212 is used as a buffer amplifier to provide both additional voltage amplification as well as current drive capability. Thus, the demodulated output signal available at the op amp output (pin 8) is fully buffered from the rest of the circuit.

In the circuit of Figure 10, R_0C_0 set the VCO center frequency, R_1 sets the tracking bandwidth, C_1 sets the low-pass filter time constant. Op amp feedback resistors R_F and R_C set the voltage gain of the amplifier section.

Dosign Instructions:

The circuit of Figure 10 can be tailored to any FM demodulation application by a choice of the external components R₀, R₁, R_C, R_F, C₀ and C₁. For a given FM center frequency and frequency deviation, the choice of these components can be calculated as follows, using the design equations and definitions given on page 1·34, 1·35 and 1·36.

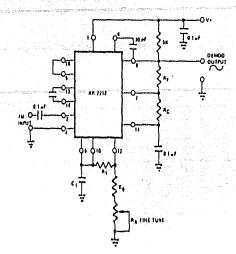


Figure 10. Circuit Connection for FM Demodulation

- a) Choose VCO center frequency fo to be the same as FM carrier frequency.
- b) Choose value of Ilming resistor R_0 , to be in the range of 10 K Ω to 100 K Ω . This choice is arbitrary. The recommended value is $R_0 \approx 20$ K Ω . The final value of R_0 is normally fine-tuned with the series potentiometer, R_X .
- c) Calculate value of C₀ from design equation (1) or from Figure 6:

d) Choose R₁ to determine the tracking bandwidth, Δf (see design equation 5). The tracking bandwidth, Δf, should be set significantly wider than the maximum input FM signal deviation, Δf_{SM}. Assuming the tracking bandwidth to be "N" times larger than Δf_{SM}, one can re-unite design equation 5 as:

$$\frac{\Delta I}{I_0} = \frac{R_0}{R_1} = N \frac{\Delta I_{SM}}{I_0}$$

Table I lists recommended values of N, for various values of the maximum deviation of the input FM signal.

% Doviation of FM Signal (\Delta fsm/fg)	Rocommondód valúo of Bandwidth Ratio, N · (N = ∆f/∆f _{SM})
1% or less	10
1 to 3%	5
1 to 5%	4
5 to 10%	3
10 to 30%	2
30 to 50%	1.5

TABLE I

Recommended values of bandwidth ratio, N, for various values of FM signal frequency deviation. (Note: N is the ratio of tracking bandwidth Δf to max. signal frequency deviation, Δf_{SM}).

XR-2212

e) Calculate C₁ to set loop damping (see design equation 4). Normally, ζ = 1/2 is recommended. Then, C₁ = C₀/4 for ζ = 1/2.

Calculate R_C and R_F to set peak output signal amplitude. Output signal amplitude, V_{out}, is given as:

$$V_{out} = \left(\frac{\Delta I_{SM}}{I_0}\right) \left(V_R\right) \left(\frac{R_1}{R_0}\right) \left[\frac{R_C + R_F}{R_C}\right]$$

In most applications, $R_F = 100 \text{ K}\Omega$ is recommended; then R_C , can be calculated from the above equation to give desired output swing. The output amplifier can also be used as a unity-gain voltage follower, by open circuiting R_C (i.e., $R_C = \infty$).

Note: All calculated component values except R₀ can be rounded-off to the nearest standard value, and R₀ can be varied to fine-tune center frequency, through a series potentiometer, R_X. (See Figure 10.)

Posign Example:

Demodulator for FM signal with 67 kHz carrier frequency with ±5 kHz frequency deviation. Supply voltage is +12V and required peak output swing is ±4 volts.

Step a) fo is chosen as 67 kHz.

Slep b) Choose $R_0 = 20 \text{ K}\Omega$ (18 K Ω fixed resistor in series with 5 K Ω potentiometer).

Step c) Calculate Co; from design Eq. (1).

$$C_0 = 746 \text{ pF}$$

Step d) Calculate R₁. For given FM deviation, $\Delta f_{SM}/f_0$ = 0.0746, and N = 3 from Table I.

Then:

 $R_0/R_1 = (3)(0.0746) = 0.224$

or:

 $R_1 = 89.3 \text{ K}\Omega.$

Step e) Calculate $C_1 = (C_0/4) = 186 \text{ pF}.$

Step f) Calculate R_C and R_F to get ± 4 volts peak output swing: Let R_F = 100 K Ω . Then,

 $R_{\rm C}=80.6~{\rm K}\Omega.$

Note: All values except ${\rm R}_{\rm O}$ can be rounded-off to nearest standard value.

FREQUENCY SYNTHESIS

Figure 11 shows the generalized circuit connection for frequency synthesis. In this application an external frequency divider is connected between the VCO output (pin 5) and the phase-detector input (pin 16). When the circuit is in lock, the two signals going into the phase-detector are at the same frequency, or $f_S = f_1/N$ where

N is the modulus of the external frequency divider. Conversely, the VCO output frequency, f₁ is equal to N_{IS}.

In the circuit configuration of Figure 11, the external timing components, R_0 and C_0 , set the VCO freerunning frequency; R_1 sets the tracking bandwidth and C1 sets the loop damping, i.e., the low-pass filter time constant (see design equations).

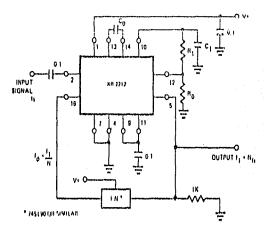


Figure 11. Circuit Connection for Frequency Synthosizor

The total tracking range of the PLL (see Figure 9), should be chosen to accommodate the lowest and the highest frequency, f_{max} and f_{min} , to be synthesized. A recommended choice for most applications is to choose a tracking half-bandwidth Δf , such that:

$$\Delta I \approx I_{max} - I_{min}$$

If a fixed output frequency is desired, i.e. N and fs are fixed, then a $\pm 10\%$ tracking bandwidth is recommended. Excessively large tracking bandwidth may cause the PLL to lock on the harmonics of the input signals; and the small tracking range increases the "lock-up" or acquisition time.

If a variable input frequency and a variable counter modulus N is used, then the maximum and the minimum values of output frequency will be:

Imax = Nmax (Is)max and Imin = Nmin (Is)min.

Dosign Instructions:

For a given performance requirement, the circuit of Figure 11 can be optimized as follows:

- a) Choose center frequency, f₀, to be equal to the output frequency to be synthesized. If a range of output frequencies is desired, set f₀ to be at mid-point of the desired range.
- b) Choose timing resistor R_0 to be in the range of 15 $K\Omega$ to 100 $K\Omega.$ This choice is arbitrary, R_0 can be fine tuned with a series potentiometer, $R_X.$
- c) Choose timing capacitor, C₀ from Figure 6 or Equation 1.



d) Calculate R₁ to set tracking bandwidth (see Figure 9, and design equation 5). If a range of output frequencies are desired, set R₁ to get:

$$\Delta f = f_{max} - f_{min}$$

If a single fixed output frequency is desired, set R₁ to get:

$$\Delta f = 0.1 f_0$$
.

e) Calculate C_1 to obtain desired loop damping. (See design equation 4). For most applications, $\zeta = 1/2$ is recommended, thus:

$$C_1 = NC_0/4$$

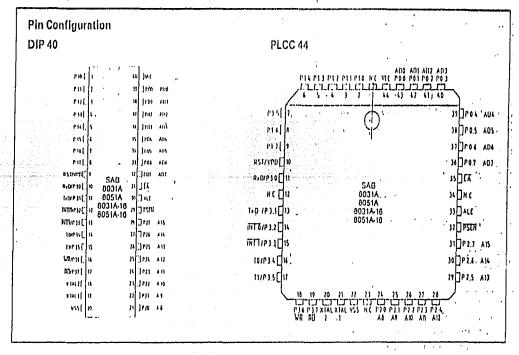
Note: All component values except R₀ can be roundedoff to nearest standard value.

SAB 8051A/8031A SAB 8051A-16/8031A-16 8-Bit Single-Chip Microcontroller

SAB 8031A/8031A-16 Microcontroller with factory-maskprogrammable ROM SAB 8031A/8031A-16 Microcontroller for external ROM

- SAB 805 1A/803 1A, 12 MHz operation SAB 805 1A-16/803 1A-16, 16 MHz operation
- 4K × 8 ROM
- 128 × 8 RAM
- Four 8-bit ports, 32 I/O lines
- Two 16-bit timor/event counters
- High-performance full-duplex
 sorial channel
- External memory expandable to 128Kbyte

- Compatible with SAB 8080/8085 peripherals
- Boolean processor
- 218 usor bit-addressable locations
- Most instructions execute in: 1 µs (SAB 8051A/8031A)
 750 ns (SAB 8051A-16/8031A-16)
- 4 µs (3 µs) multiply and divida
- DIP 40 and PLCC 44 package

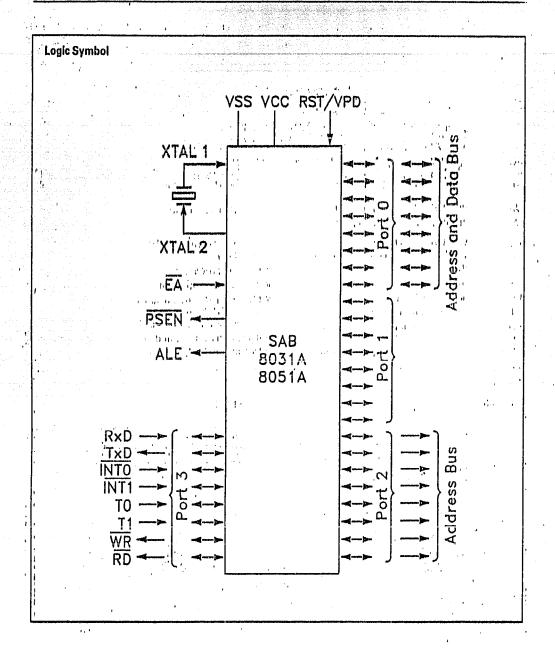


The SAB 8051A/8031A is a standalone, high-performance single-chip microcontroller fabricated in +5V advanced Siemens MYMOS technology and supplied in a 40-pin DIP or 44-pin plastic leaded chip carrier (PLCC 44) package. It provides the hardware features, architectural enhancements and new instructions that are necessary to make it a powerful and cost-effective controller for applications requiring up to 64 Kbytes of program memory and/or up to 64 Kbytes of data storage.

The SAB 8051A contains a non-volatile 4K × 8 readonly program memory; a volatile 128 × 8 read/write data memory; 32 I/O lines; two 16-bit timer/counters; a five-source, two-priority-level, nested interrupt structure; a serial I/O port for either multi-processor communications, I/O expansion, or full-duplex UART; and on-chip oscillator and clock circuits. The SAB 8031A is identical, except that it lacks the program memory.

For systems that require extra capability, the SAB 8051A can be expanded using standard TTL-compatible memories and the byte-oriented SAB 8080 and SAB 8085 peripherals.

3



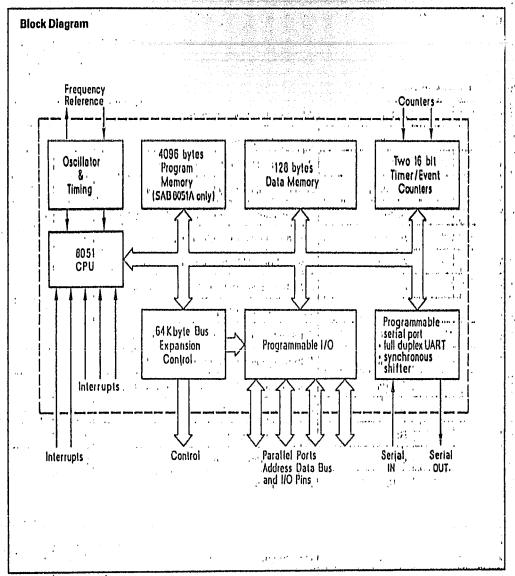
S)

Pin Definitions and Functions

Symbol	DIP 40	Pin PLCC 44	Input (I) Output (O)	Function
P1.0-P1.7	1-8	2-9	.I/O i	Port 1.is an 8-bit quasi-bidirectional I/O port. It is used for the low-order address byte during program verification. Port 1 can sink/source four LS TTL loads.
RST/VPD	9	10		A high level on this pin resets the SAB 8051A. A small internal pulldown resistor permits power-on reset using only a capacitor connected to VCC. If VPD is held within its spec while VCC drops below spec, VPD will provide standby power to the RAM. When VPD is low, the RAM's current is drawn from VCC.
P3.0-P3.7	10-17	11, 13-19	1/0	Port 3 is an 8-bit quasi-bidirectional I/O port. It also contains the interrupt, timer, sorial port and HD and WR, pins that are used by various options. The output latch corresponding to a secondary function must be programmed to a one (1) for that function to operate. Port.3 can sink/source four LS TTL loads. The secondary functions are assigned to the pins of port 3/as follows: III — RxD/data (P3.0). Serial port's receiver data input (asynchronous) or data input/output (synchronous). — TxD/clock (P3.1). Serial port's transmitter data output (asynchronous) or clock output (synchronous). — INTO (P3.2). Interrupt 0 input or gate control input for counter 0. — INTT (P3.3). Interrupt 1 input or gate control input for counter 1. — To (P3.4). Input to counter 0. — T1 (P3.5). Input to counter 1. — WR (P3.6). The write control signal latches the data byte from port 0 into the external data memory. — RD (P3.7). The road control signal anables external data memory to port 0.
XTAL1 XTAL2	19 18	21 20		XTAL 1 input to the oscillator's high gain amplifier. Required when a crystal is used. Connect to VSS when external source is used on XTAL 2. XTAL 2 output from the oscillator's amplifier, input to the internal timing circultry. A crystal or external source can be used.
P2.0-P2.7	21-28	24-31		Port 2 is an 8-bit quasi-bidirectional I/O port. It also emits the high-order address byte when accessing external amomory. It is used for the high-order address and the control signals during program verification. Port 2 can sink/source four LS TTL leads.
PSEN	29	32		The program store enable output is a control signal that enables the external program memory to the bus during external fetch operations. It is activated every six oscillator periods, except during external data memory accesses. Remains high during internal program execution.
ALE	30	33		Provides address latch enable output used for latching the address into external memory during normal operation. It is activated every six oscillator periods except during an external data memory access.

Pin Definitions and Functions (cont'd)

Symbol	DIP 40	in PLCC 44	Input (I) Output (O)	Function Description
EA (31	35	1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1	When held at a TTL high lovel, the SAB 8051A executes instructions from the internal ROM when the PC is less than 4096. When held at a TTL low level, the SAB 8051A fetches all instructions from external program memory. For the SAB 8031A this pin must be tied low.
P0.0P0.7***	1 44, 1		1/0 / 1/0 /	Port 0 is an 8-bit open drain bidirectional I/O port, it is also the multiplexed low-order address and data bus when using external memory. It is used for data output during program verification. Port 0 can sink/source eight LS TTL loads.
VCC' i i i i i i	40	44 ' ' ' ' '	Tyr Son Book	+6V power supply during operation and program verification.
VSSIGNING	2016-100	22	• • • • • • •	Ground (0V)
NG ₇₆ ,	Part to		1000 m 1000 m 1000 m 1000 m 1000 m 1	No connection



Absolute Maximum Ratings¹⁾

Ambient temperature under bias 0 to 70°C′
Storage temperature -65 to +150°C
Voltage on any pin with respect to ground (VSS) -0.5 to + 7 V
Power dissipation 2 W

DC Characteristics

TA = 0 to 70°C; $VCC = 5V \pm 10\%$; VSS = 0V

Symbol	Paramotor	Limi	t valuos	Unit:	Test condition	
• • • • • • •		min,	max.'	1		
VIL	input low voltage	-0.5	0.8	.,		
VIH ,	Input high voltage (oxcept RST/VPD and XTAL2)	2.0	1400' 0 B	}		
VIH1	Input high voltage to RST/VPD for reset, XTAL2	2.6	VCC + 0.5	i	XTAL1 to VSS	
VPD	Power down voltage to RST/VPD	4.5	5.5		VCC = 0V	
VOL	Output low voltago Ports 1, 2, 3	i	0.45	V	IOL = 1.6 mA	
VOL1	Output low voltage Port 0, ALE, PSEN		0.45		JOL = 3.2 mA	
VOH	Output high voltago Ports 1, 2, 3	2,4			IOH = -80 μA	
VOH1 ;	Output high voltage Port 0, ALE, PSEN	2.4	<u>-</u>		IOH = '-400 μA , ; ;	
IIL	Logical 0 input current Ports 1, 2, 3	n i	-500	ĮιΑ	VIL = 0.45 V	
IIL2	Logical 0 input current XTAL 2	· .'	-2.0	mA	XTAL1 = VSS	
IIH1	Input high current to RST/VPD for resot		500	pribates ray p. 1.3 gm ray p. 1.3 gm	VIN = VCC-1.5 V	
ILI	Input leakage current to port 0, EA		±10	p A Melodi Odgodni	OV < VIN < VCC	
ICC	Power supply current SAB 8031A/8051A SAB 8031A-16/8051A-16		125 140	il pavir s a appli i d mA _{(VII})	All outputs disconnected	
IPD ()	Power down current (1996 - 1996		10 ′	41.00	VCC # OV SSETTI	
CIO	Capacitance of I/O buffer		10	pF i // C	fc)≝'1 MHz ™ YAL	

¹⁾ Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.



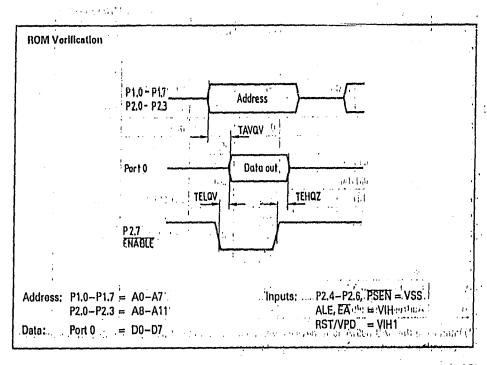
External Clock Drive XTAL2

Symbol	Parameter , ,	() () () () () () () () () ()	Variable clock: Variable Froq. ≈ 1.2 MHz to 12 MHz		
,					
		· · · min.	max.	,	
TCLCL	Oscillator period version and account	83.3	833,3		
TCHCX ,	High time	20.	TCLCL-TCLCX		
TCLCX	Low timo	20.	TCLCL-TCHCX	ns	
TCLCH .	Also timo		20	,4	
TCHCL	Fall timo	~	20		

ROM Verification Characteristics for SAB 8051A

TA = 25°C \pm 5°C; VCC = 5V \pm 10%; VSS = 0V

Symbol	Parameter	ĺ	. Llm	Unit	
		٠.	min.	max	(557)
TAVQV : 15	Address to valid data		da, esta	, <u></u>	
TELOV '	ENABLE to volid data	· ·		48 TCLCL	ne:
TEHOZ	Data float after ENABLE		0 (0.577,000)		11
1/TCLCL	Oscillator frequency		4	6	MHz



AC Characteristics for SAB 8051A/8031A

TA 0 to 70°C; VCC = 6 V ±10%; VSS = 0 V (CL for port 0, ALE and PSEN outputs = 100 pF; CL for all other outputs = 80 pF)

Program Momory Characteristics

Symbol	Parameter	Limit values				Unit
•			Hz clock	Variable clock 1/TCLCL = 1.2 MHz to 12 MHz		
	Street Control of the	min.	max.	mln.	max.	
TLHLL	ALE pulso width	127	The same of the sa	2TCLCL-40		********
TAVLL	Address setup to ALE	63]_	TCLCL-30	-	
TLLAX1	Address hold after ALE	48	}	TCLCL-35]	
TLLIV	ALE to valid instruction in		233	-	4TCLCL-100	
TLLPL	ALE to PSEN	58		TCLCL-25		ns i.
TPLPH	PSEN pulso width:	215]-	3TCLCL-35		
TPLIV	PSEN to valid instruction in '- '	-	150	_	3TCLCL-100	,
TPXIX	Input Instruction hold after PSEN	0		0	_	
TPXIZ*)	Input instruction float ofter PSEN	_	63	-	TCLCL-20	
TPXAV*)	Address valid after PSEN 😘	76 ,	_	TCLCL-8		1
TAVIV	Address to valid instruction in	-	302		5TCLCL-115	
TAZPL	Address float to PSEN	0	-	0	-	

External Data Momory Characteristics

Symbol	Paramotor				Unit	
· •••	4	12 M	lz clock	Variat 1/TCLCL = 1.2		
		min.	max. · ·	min.	max.	
TRLRH .	ND pulse width	400	[CTCLCL 100		•
TWLWH	WR pulso width	1400		6TCLCL-100	_	
TLLAX2	Address hold after ALE	132]:	2TCLCL-35		
TRLDV	RD to valid data in	-	252	-	5TCLCL-165 "	•
TRHDX	Data hold after RD	0	_	0	-1	
TRHDZ	Data float after RD		97		2TCLCL-70	
TLLDV	ALE to valid data in]-	517]_	8TCLCL-160	ns
TAVDV	Address to valid data in		585	a Atlantical	9TCLCL-165	
TLLWL	ALE to WR or RD	200	300	3TCLCL-50	3TCLCL+50	
TAVWL	Address to WR or RD	203	_	4TCLCL-130	-	
TWHLH	WR or RD high to ALE high	43	123	TCLCL-40	TCLCL+40	
TOWX	Data valid to WR transition	33		TCLCL-50		
TQVWH	Data setup before WR	433]_	7TCLCL-150		,
XDHWT	Date hold after WR	33		TCLCL-50		
TRLAZ	Address float after RD		0	-	0	

^{*)} Interfacing the SAB 8051A to devices with float times up to 75 ns is permissible. This limited bus contention will not cause any damage to port 0 drivers.

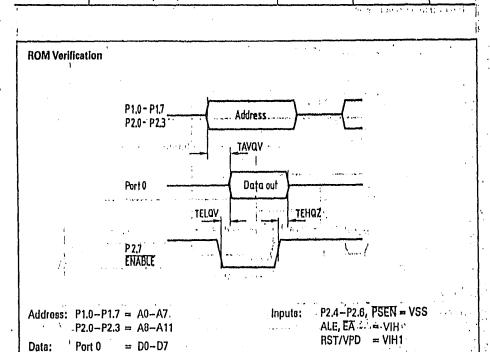
External Clock Drive XTAL2

Symbol	Parameter 1 200 200 200 200 200 200 200 200 200 2		Unit
1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	A Service Control of the Control of	Variable clock Freq. = 1,2 MHz to 16 MHz	
1		min. max.	
TCLCL	Oscillator period	62,5 833.3	
TCHCX (High timo	TCLCL-TCLCX]:
TCLCX	Low time	TCLCL-TCHCX	ns
TCLCH	Rise time	16	
TCHCL	Fall time	14	

ROM Verification Characteristics for SAB 8051A-15

TA = 25°C ±5°C; VCC = 5V ± 10%; VSS = 0V'

Symbol	Paramoter	Limi	t values	Unit	
		min.	max."a		
TAVQV ·····	Address to valid data "			4	
TELQV	ENABLE to valid data]	48 TCLCL	ns	
TEHQZ	Data float after ENABLE	0		,	
1/TCLCL	Oscillator frequency	4	800 000000000000	MHz	



AC Characteristics for SAB 8051A-16/8031A-16

TA 0 to 70°C; VCC = $5V \pm 10\%$; VSS = 0V

(CL for port 0, ALE and PSEN outputs = 100 pF; CL for all other outputs = 80 pF)

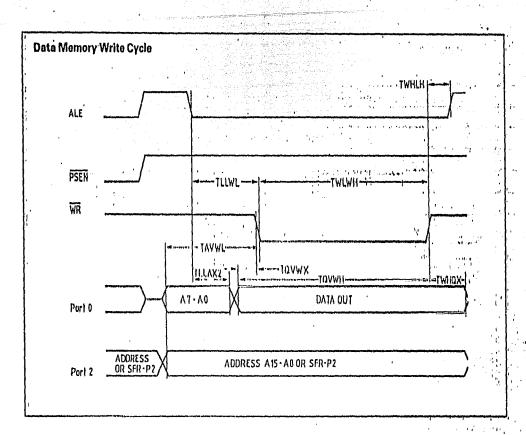
Program Memory Characteristics

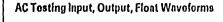
Symbol	Parameter	Limit values				Unit	
		18 MHz clock		Variable clock 1/TCLCL = 1.2 MHz to 16 MHz			
	,	min.	max.	mln.	max.	'	
TLHLL 🕛	ALE pulso width	85		2TCLCL-40		-	
TAVLL	Address setup to ALE	33		TCLCL-30]		
TLLAX1	Address hold after ALE	20	-	TCLCL-35			
TLLIV	ALE to valid instruction in	~	150	-	4TCLCL-100	,	
TLLPL ·	ALE to PSEN	38		TCLCL-25		กร	
TPLPH	PSEN pulso width	153		3TCLCL-35	1		
TPLIV .	PSEN to valid instruction in	-	88 ,	'	3TCLCL-100		
TPXIX	Input instruction hold after PSEN	0 .	_	0 .	Prog		
TPXIZ*)	Input instruction float after PSEN	-	48	_	TCLCL-15		
TPXAV*)	Address valid after PSEN	60	_	TCLCL-3			
TAVIV	Address to valid Instruction in	~	223	•••	5TCLCL-90		
TAZPL	Address float to FSEN	0	-	0	- '		

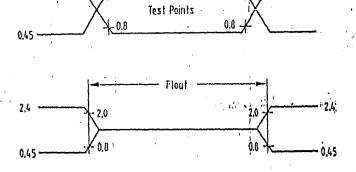
External Data Memory Characteristics

Symbol	Paramotor		Unit			
		16 MHz clock		Variable clock 1/TCLCL = 1.2 MHz to 16 MHz		
	,	min.	max.	min.	max.	, ·y
TRLRH	RD pulse width	275		CTCLCL 100		•
TWLWH	WR pulse width	275		6TCLCL-100		
TLLAX 2	Address hold after ALE i	90	١	2TCLCL-35		
TRLDV	RD to valid data in		148		5TCLCL-165	
TRHDX	Data hold after RD	0	_	0		
TRHDZ	Data float after RD		55	•	2TCLCL-70	
TLLDV	ALE to valid data in]-	350]- .	§TCLCL-150	ns
TAVDV	Address to valid data in		398		9TCLCL-165	
TLLWL	ALE to WR or RD	138	238	3TCLCL-50	3TCLCL+50	
TAVWL	Address to WR or RD	120	-	4TCLCL-130	~	
TWHLH	WR or RD high to ALE high	23	103	TCLCL-40	TCLCL+40	
TOVWX	Data valid to WR transition	13		TCLCL-50		
TOVWH	Data setup before WR	288	1-	7TCLCL-150	-	
TWHQX	Data hold after WR	13		TCLCL-50]	
TRLAZ	Address float after RD		0		0	

^{*)} Interfacing the SAB 8051A-16 to devices with float times up to 55ns is permissible. This limited bus contention will not cause any damage to port 0 drivers.







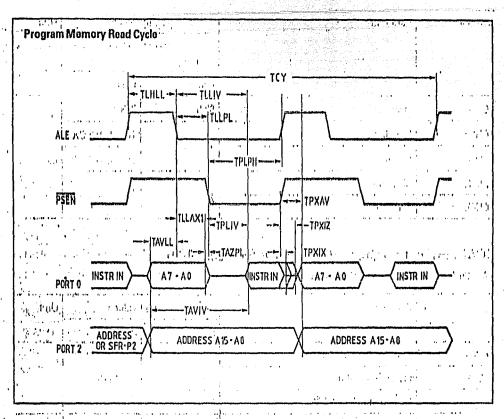
- 2.0

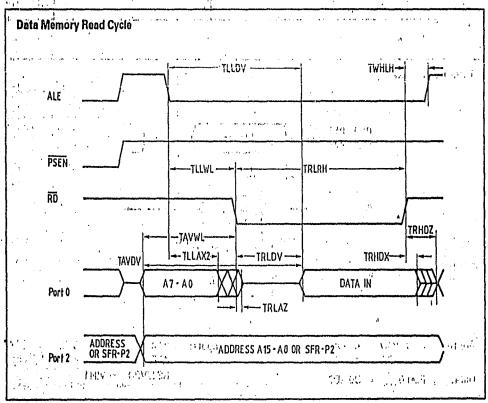
AC testing inputs are driven at 2.4V for a logic "1" and 0.45V for a logic "0".

Timing measurements are made at 2.0V for a logic "1" and 0.8V for a logic "0".

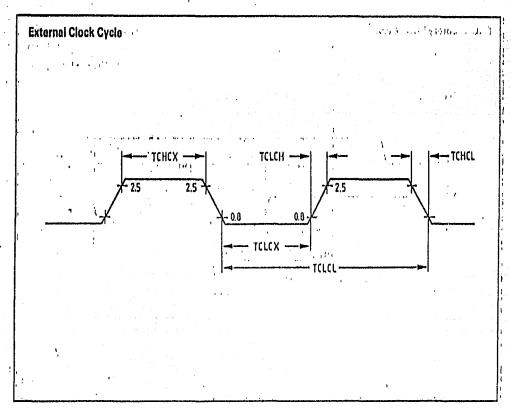
For timing purposes, the float state is defined as the point at which a P0 pin sinks 3.2mA or sources 400 µA at the voltage test levels.

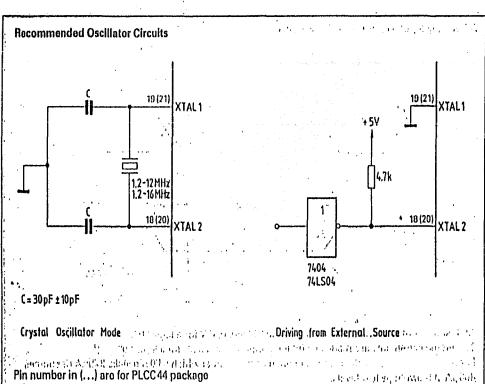
Waveforms_a





製品は対対は





adversional granemant to Partials.

Ordering Information

Туре .	Description
	8-bit single-chip microcontroller
SAB 8051A-P	with mask-programmable ROM (P-DIP 40)
SAB 8031A-P	for external memory (P-DIP 40)
SAB 8051A-16-P	with mask-programmable ROM (P-DIP 40)
SAB 8031A-16-P	for external memory (P-DIP 40)
SAB 8051A-N	with mask-programmable ROM (PLCC 44)
SAB 8031A-N	for external memory (PLCC 44)
SAB 8051A-16-N	with mask-programmable ROM (PLCC 44)
SAB 8031A-16-N	for external memory (PLCC 44)



ADC0816, ADC0817 8-Bit μ P Compatible A/D Converters with 16-Channel Multiplexer

General Description

The ADC0816, ADC0817 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 16-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 16-channel multiplexer can directly access any one of 16-single-ended analog signals, and provides the logic for additional channel expansion. Signal conditioning of any analog input signal is eased by direct access to the multiplexer output, and to the input of the 8-bit A/D converter.

The device eliminates the need for external zero and full-scale adjustments. Easy intertacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTI. TRI-STATE® outputs.

The design of the ADC0816, ADC0817 has been optimized by incorporating the most destrable aspects of several A/D conversion techniques. The ADC0816, ADC0817 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. Those features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For similar performance in an 8-channel, 28-pin, 8-bit A/D convert-

er, see the ADC0808, ADC0809 data sheet. (See AN-258 for more information.)

Features

- Easy interface to all microprocessors, or operates "stand alone"
- Operatos ratiometrically or with 5 V_{DC} or analog span adjusted voltage reference
- m 16-channel multiplexer with latched control logic
- M Outputs meet TTL voltage level specifications
- OV to 5V analog input voltage range with single 5V supply
- B No zero or full-scale adjust required
- 5 Standard hormotic or molded 40-pln DIP package
- Tomporature range -40°C to +05°C or -55°C to +125°C
- B Latched THI-STATE output
- Direct access to "comparator in" and "multiplexer out" for algnal conditioning

Key Specifications

■ Resolution

8 Bits

- Total Unadjusted Error
- ±1/2 LSB and ±1 LSB
- Single Supply

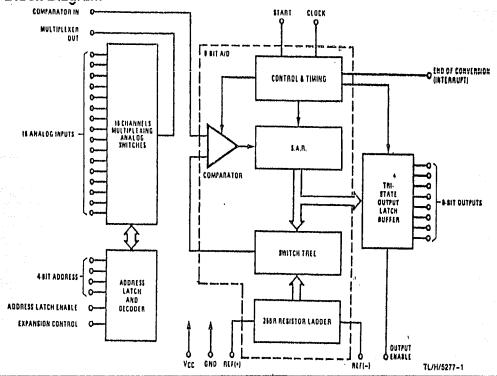
 Low Power

5 V_{DC} 15 mW

■ Conversion Time

100 μs

Block Diagram



Absolute Maximum Ratings (Notes 1 & 2)

if Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 3)

6.5V

Voltage at Any Pin

-0.3V to (V_{CC} + 0.3V)

Except Control Inputs :

Voltage at Control Inputs

-0.3V to 15V

(START, OE, CLOCK, ALE, EXPANSION CONTROL, ADD A, ADD B, ADD C, ADD D)

Storage Temperature Range

-65°C to + 150°C

Package Dissipation at TA = 25°C

875 mW

Lead Temp. (Soldering, 10 seconds)

Dual-In-Line Package (plastic) Dual-In-Line Package (coramic) 260°C

ESD Susceptibility (Note 9)

400V

Operating Conditions (Notes 1 & 2)

Temperature Range (Note 1)

TMINSTASTMAX

ADC0816CJ ADC0816CCJ, ADC0816CCN, -55°C≤TA+125°C

ADC0816CCJ, ADC0816CCN,

-40°C < TA < +85°C

ADC0817CCN

Range of Vcc (Note 1)

4.5 V_{DC} to 6.0 V_{DC}

Voltage at Any Pin

OV to V_{CC}

Except Control Inputs

Voltage at Control Inputs 0Y to 15Y

(START, DE, CLOCK, ALE, EXPANSION CONTROL,

ADD A, ADD B, ADD C, ADD D)

Electrical Characteristics

Converter Specifications: V_{CC} = 5 V_{DC} = V_{REF(+)}, V_{REF(-)} = GND, V_{IN} = V_{COMPARATOR IN,TMIN} ≤ T_{MAX} and f_{CLK} = 640 kHz unless otherwise stated.

Symbol	Paramotor	Conditions	Min	Тур	Max	Units	
	ADC0816 Total Unadjusted Error (Note 5)	25°C T _{MIN} to T _{MAX}			± ½ ± ¾	LSB LSB	
	ADC0817 Total Unadjusted Error (Noto 5)	0°C to 70°C T _{MIN} to T _{MAX}			±1 ±1½	LSB LSB	
	Input Rosistanco	From Rel(+) to Rel(-)	1.0	4.5		kΩ	
	Analog Input Voltago Rango	(Nota 4)V(+1) or V(-)	GND-0.10		V _{CC} +0.10	V _{DC}	
VRCF(+)	Vollago, Top of Laddor	Monsurod at Rol(+)		V _{CC}	V _{CC} +0.1	٧	
VREF(+)+VHEF()	Vollage, Center of Ladder		V _{CC} /2 - 0.1	V _{CC} /2	V _{CC} /2+0.1	٧	
V _{REF(-)}	Voltago, Bottom of Ladder	Monsurod at Rol(-)	-0.1	0		٧	
	Comparator Input Current	I _c = 640 kHz, (Noto 6)	-2	± 0.5	2	μΑ	

Electrical Characteristics

Digital Lavels and DC Specifications: ADC0816CJ $4.5 \text{V} \le \text{V}_{CC} \le 5.5 \text{V}$, $-55^{\circ}\text{C} \le \text{T}_{A} \le + 125^{\circ}\text{C}$ unless otherwise noted. ADC0816CCJ, ADC0816CCN, ADC0817CCN $4.75 \text{V} \le \text{V}_{CC} \le 5.25 \text{V}$, $-40^{\circ}\text{C} \le \text{T}_{A} \le + 85^{\circ}\text{C}$ unless otherwise noted.

Symbol	Parameter	Conditions	Min	Тур	Max	Unita
ANALOG N	MULTIPLEXER					
R _{ON}	Analog Multiplexer ON Resistance	(Any Selected Channel) $T_A = 25^{\circ}C, R_L = 10k$ $T_A = 85^{\circ}C$ $T_A = 125^{\circ}C$		1.5	3 6 9	kΩ kΩ kΩ
ΔR _{ON}	ΔΟΝ Resistance Bolween Any 2 Channols	(Any Selected Channel) R _L = 10k		75		Ω
loff+	OFF Channel Leakage Current	V _{CC} = 5V, V _{IN} = 5V, T _A = 25°C T _{MIN} to T _{MAX}		10	200 1.0	nA μA
l _{OFF(-)}	OFF Channel Leakage Current	V _{CC} = 5V, V _{IN} = 0, T _A = 25°C T _{MIN} to T _{Max}	-200 -1.0			nΑ μΑ
CONTROL	INPUTS					
V _{IN(1)}	Logical "1" Input Voltage		V _{CC} 1.5			٧
V _{IN(0)}	Logical "0" Input Vollage				1.5	٧

Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0816CJ--4.5V≤V_{CC}≤5.5V, ~55°C≤T_A≤ + 125°C unless otherwise noted. ... ADC0816CCJ, ADC0817CCN--4.75V≤V_{CC}≤5.25V, ~40°C≤T_A≤ + 85°C unless otherwise noted.

8ymbol	Parameter	Conditions	Min	Тур	Max	Un
CONTROL	. INPUTS (Continued)				***************************************	
ให้(1) Logical "1" Input Current (The Control Inputs)		V _{IN} 15∨			1.0	μ/
lin(0)	Logical "0" Input Current (The Control Inputs)	V _{IN} ~ 0	-1.0			μ/
loc	Supply Current	1 _{CLK} = 040 kHz		0.3	3.0	m
DATA OU	TPUTS AND EOC (INTERHUPT)					
Vout(1)	Logical "1" Output Voltage	lo-360 μΛ, ΤΛ ≈ 85°C lo=-300 μΑ, ΤΛ ≈ 125°C	V _{CC} -0.4			٧
Vout(0)	Logical "0" Output Voltage	lo ≈ 1.0 mA			0,45	٧
Vout(0)	Logical "0" Output Voltage EOC	Îo¤ 1.2 mA			0,45	٧
lout	TRI-STATE Oulput Current	Vo™Vcc Vo≖0	-3.0		3.0	μ,

Electrical Characteristics

Timing Specifications: $V_{CC} = V_{REF(+)} = 5V$, $V_{REF(-)} = 6ND$, $I_1 = I_2 = 20$ ns and $T_A = 25^{\circ}C$ unless otherwise noted.

Symbol	Parameter	Conditions	Mìn	Тур	Max	Unit
tws	Minimum Start Pulso Width	(Figure 5) (Note 7)		100	200	ns
I WALE	Minimum ALE Pulse Width	(Figure 5)		100	200	ns
1 ₆	Minimum Address Set-Up Time	(Figure 5)		25	50	ns
TH	Minimum Address Hold Time	(Figure 5)	,	25	50	ns
t _D	Analog MUX Delay Time from ALE	R _S =0Ω <i>(Figure 5)</i>		1	2.5	μS
t _{H1} , t _{H0}	OE Control to Q Logic State	C _L = 50 pF, R _L = 10k <i>(Figure 8)</i>		125	250	ns
t _{1H} , t _{0H}	OE Control to Hi-Z	Ct = 10 pF, Rt = 10k (Figuro 8)		125	250	ns
lc	Conversion Time	1 _c = 640 kHz, <i>(Figuro 5)</i> (Noto 8)	90	100	116	μs
l _c	Clock Frequency		10	640	1280	kHz
1EOC	EOC Delay Time	(Figure 5)	0		8 + 2µs	Cloc Petio
CIN	Input Capacitance	At Control Inputs		10	15	ρF
C _{OUT}	TRI-STATE Outpul Capacitance	At TRI-STATE Outputs (Note 8)		10	15	pF

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating device beyond its specified operating conditions.

Note 2; All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from VCC to GND and has a typical breakdown voltage of 7 Voc.

Note 4: Two on-chip diodes are fled to each analog input willch will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. The spaciallows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to 5 V_{DC} input voltage range will therefore require a minimum supply voltage a 4.900 V_{DC} over temperature variations, initial telerance and leading.

Note 5: Total unadjusted error includes offset, full-scale, and impairity errors. See Figure 3. None of those A/Ds requires a zero or full-scale adjust, However, if a all zero code is desired for an analog input other than 0.0V, or if a narrow full-scale span exists (for example: 0.5V to 4.5V full-scale) the reference voltages can b adjusted to achieve this. See Figure 13.

Note 6: Comparator input current is a blas current into or out of the chopper stabilized comparator. The blas current varies directly with clock frequency and he filltle temperature dependence (Figure 6). See paragraph 4.0.

Note 7; If start pulse is asynchronous with converter clock the minimum start pulse width is 8 clock periods plus 2 µS.

Note 8: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Note 9; Human body model, 100 pF discharged through a 1.5 k Ω realstor.

Functional Description

Multiplexer: The device contains a 16-channel single-ended analog signal multiplexer. A particular input channel is selected by using the address decoder. Table 1 shows the input states for the address line and the expansion control line to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE 1

Selected		ddre	Expansion				
Analog Channel	۵	С	D	A	Control		
INO	L	L	L,	L	Н		
IN1	L	L	L	Н	н		
IN2	L	L	Н	L	Н		
IN3	L	L.	Н	H	H		
IN4	L	Н	L	L	H		
IN5	L.	Н	L.	H	Н		
IN6	L.	H	Н	l.	H		
IN7	L.	Н	Н	Н	Н		
IN8	H	L	L	L,	Н		
IND	H	L	L	H	Н		
IN10	Н	L	Н	L	Н		
IN11	Н	L	Н	Н	Н		
IN12	н	Н	L	L	Н		
IN13	н	Н	L	Н	Н		
IN14	Н	Н	н	L	Н		
IN15	Н	Н	H	Н	H		
All Channels OFF	Х	X	X	Х	L		

X = don't care

Additional single-ended analog signals can be multiplexed to the A/D converter by disabling all the multiplexer inputs using the expansion control. The additional external signals are connected to the comparator input and the device ground. Additional signal conditioning (i.e., prescaling, sample and hold, instrumentation amplification, etc.) may also be added between the analog input signal and the comparator input.

CONVERTER CHARACTERISTICS

The Converter

The heart of this single chip data acquiation system is its 8-bit analog-to-digital converter. The converter is designed to give fast, accurate, and repeatable conversions over a wide range of temperatures. The converter is partitioned into 3 major sections: the 256R ladder network, the successive approximation register, and the comparator. The converter's digital outputs are positive true.

The 256R ladder network approach (Figure 1) was chosen over the conventional R/2R ladder because of its inherent monotonicity, which guarantees no missing digital codes, Monotonicity is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 256R network does not cause load variations on the reference voltage.

The bottom resister and the top resister of the ladder network in Figure 1 are not the same value as the remainder of the network. The difference in these resisters causes the output characteristic to be symmetrical with the zero and full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached $\pm \frac{1}{2}$ LSB and succeeding output transitions occur every 1 LSB later up to full-scale.

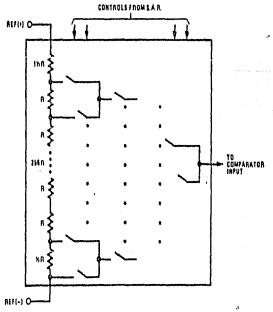


FIGURE 1, Resistor Ladder and Switch Tree

TL/H/5277-2

Functional Description (Continued)

The successive approximation register (SAR) portorms 8 lierations to approximate the input voltage. For any SAR type converter, n-iterations are required for an n-bit converter. Figure 2 shows a typical example of a 3-bit converter. In the ADC0816, ADC0817, the approximation technique is extended to 8 bits using the 250R network.

The A/D converter's successive approximation register (SAR) is reset on the positive edge of the start conversion (SC) pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be interrupted by receipt of a new start conversion pulse. Continuous conversion may be accomplished by tying the end-of-conversion (EOC) output to the SC input. If used in this mode, an external start conversion pulse should be applied after power up. End-of-conversion will go low between 0 and 8 clock pulses after the rising edge of start conversion.

The most important section of the A/D converter is the comparator. It is this section which is responsible for the ulimate accuracy of the entire converter. It is also the comparator drift which has the greatest influence on the repeatest influence on the repeatest light of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converge regular regul

The chopper-stabilized comparator converts the DC Inpusignal Into an AC signal. This signal is then fed through high gain AC ampillior and has the DC level restored. The technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the Aramplifier. This makes the entire A/D convertor extremel insensitive to temperature, long term drift and input offsi errors.

Figure 4 shows a typical error curve for the ADC0616 a measured using the procedures outlined in AN-179.

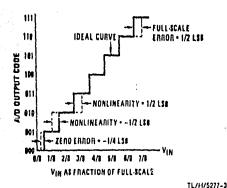


FIGURE 2. 3-Bit A/D Transfer Curve

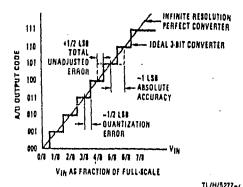


FIGURE 3. 3-Bit A/D Absolute Accuracy Curve

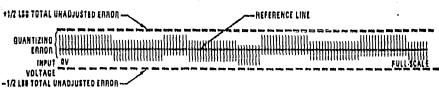
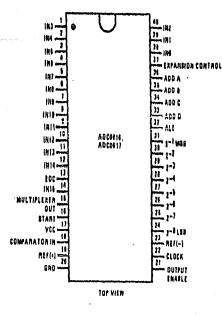


FIGURE 4. Typical Error Curve

TL/H/5277-5

Connection Diagram

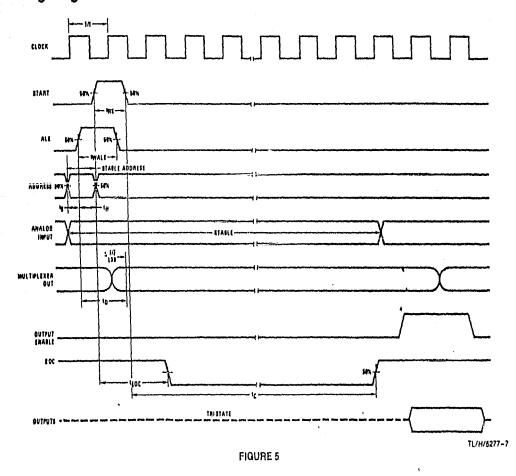




Order Number
ADC0818CCN,
ADC0817CCN,
ADC0816CGJ or
ADC0816GJ
Bee NS Package Number
J40A or N40A

TL/H/6277-8

Timing Diagram



Typical Performance Characteristics

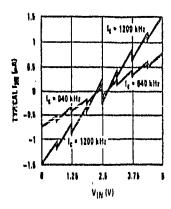


FIGURE 6. Comparator I_{IN} vs V_{IN} (V_{CC} = V_{REF} = 5V)

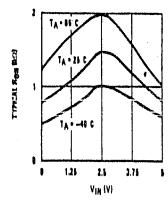
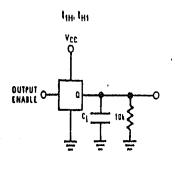
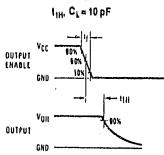


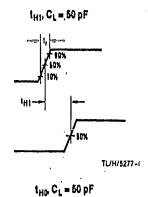
FIGURE 7. Multiplexer R_{ON} va V_{IN} (V_{CC} = V_{REF} = 5V)

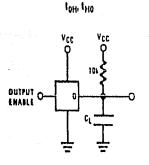
TL/H/8277-1

TRI-STATE Test Circuits and Timing Diagrams









March Land Committee Committee

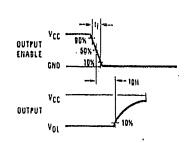
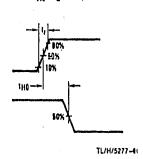


FIGURE 0

 t_{OH} , $C_L = 10 pF$



REFERENCIAS

- 1.- <u>Boletín Mensual de Información Básica de sector Agropecuario y Forestal.</u> Avance del Mes de Febrero de 1991. México, abril 1991. I.N.E.G.I.
- 2.- Bransby, P.L., Blair-Fish, P.M. & James, R.G. An investigation of flow of Granular materials.

 Powder Tech., (1973), vol. 8, pp. 197-206.
- 3.- Coulomb, C.A. Essai sur ue application des règles de maximis et minimis, à quelques problèmes de statique, relatifs à l'architecture. Memories de Mathematiques de l'Academie Royal des Sciences, (1776), Vol. 7, pp 343-382.
- 4.- Cowin S.C. & Mehrabadi M.M. On the double-sliding free rotating model for the deformation of granular materials. <u>J.Mech.Phys.Solids</u>, (1981), vol.29, pp. 269-282.
- Dirección General de Planeación, Evaluación y Proyectos. <u>Agenda Estadística U.N.A.M.</u>
 México, Publicaciones UNAM 1991.
- 6.-Gudehus, G., Kolymbas, D. & Tjchman, J. Behaviour of granular Materials in cylindrical silos. <u>Powder Tech.</u> (1986), vol.48, pp.81-90.
- 7.- Haff, P.K. Grain Flow as a fluid-mechanical phenomenon. <u>J. Fluid Mech.</u>, (1983), vol. 134, pp 401-430.

- 8.- Jackson, R. Some features of the Flow of Granular Materials and Aereated Granular Materials. <u>Journal of Rheology</u>, (1986), vol. 30(5), pp 907-930.
- Jaeger, H. M. & Nagel, S.R. Physics of the granular state. <u>Science</u>, (1992), vol.255, pp.1523-1531.
- Janssen, H.A. Experiemnts on grain pressures in silos. <u>Vereign Deutscher Ingeniere</u>, Zeitschrift. 1895.
- 11.- Jenike, A.W. Steady gravity flow of frictional-cohesive solids in converging channels.

 1. Appl. Mech., (1964), vol.31, pp. 5-11.
- 12.- Johanson, J. R. & Colijn, H. New Design Criteria for hoppers and bins. <u>Iron and Steel Engineer</u>, 1964.
- 13.- Kaza, K.R. & Jackson, R. Boundary conditions for granular materials flowing out of a hopper or bin. <u>Chem Eng. Sci.</u>, (1984), vol. 39, pp. 915-916.
- 14.- Kaza, K.R. & Jackson, R. The rate of discharge of coarse granular materials from a wedge-shaped mass flow hopper. <u>Powder Tech.</u>, (1982), vol. 33, pp. 223-237.
- 15.- McTigue, D.F. A model for stress in shear flow of a granular material. <u>Proc. U.S.-Japan Seminar on Continuum Mechanical and statistical Approaches in the Mechanics of Granular Materials.</u> (1978), pp. 266-271.
- 16.- Michalowski, R.L. Flow of Granular Material Through a plane hopper. <u>Powder Tech.</u>, (1983), vol. 39, pp. 29-40.

Referencias

- 17.- Noticiero de Desarrollo Tecnológico, marzo-abril 1987. Programa Universitario de Alimentos. Secado Solar de cereales, una solución económica. Fernández Zayas, J.L. Instituto de Ingeniería, UNAM
- 18.- Pitman, E.B. Stress and Velocity fields in two- and three-dimensional hoppers. <u>Powder Tech.</u>, (1986), vol. 47, pp. 219-231.
- 19.- Ravanet, J. Silos (Tomos I y II), Madrid, 1975. Editores Técnicos Asociados.
- 20.- Reynolds, O. On the dilatancy of composed media of rigid particles in contact. <u>Phil.Mag.</u>, (1885), vol.20, pp.469-481.
- 21.- Rowe, R.E. An investigation into the cause of cracking in a reinforced concrete silo containing cement. Concrete and cement Association London, 1958.
- 22.- Safarian, S.S. Design pressure of granular materials in silos. <u>ACi Journal</u>, Proceedings, Vol.66, Nº8, 1969.
- 23.- Savage S.B., The mass flow of granular materials from coupled velocity-stress fields.

 <u>Brit.J.Appl.Phys.</u>, (1965), vol. 16, pp. 1885-1888.
- 24.- Watson, Stephen J. El Ensilaje. México 1963. Edit. C.E.C.S.A. p.p. 22-49.
- 25.- Zenit, R. Tesis: Análisis y diseño Reológico de un silo, U.N.A.M., 1992

BIBLIOGRAFIA

- 1.- Mompin Poblet, J. <u>Transcluctores y mediciores electrónicos.</u> España, Edit. Marcombo, Barcelona.
- 2.- National Semiconductor Corp., Linear Data Book, U.S.A., 1986.
- 3.- National Semiconductor Corp., Linear Applications Handbook, U.S.A., 1986.
- 4.- Driscoll, F., Coughlin, R. <u>Operational Amplifiers and Linear Integrated circuits.</u> U.S.A., 1986, Prentice Hall.
- 5.- EXAR Corporation. Telecomunications Databook, E. U. A., 1986.
- Boylestad, R., Nashelsky, A. <u>Electrónica Teoría de Circuitos.</u> México, 1987, Edit. Prentice Hall.
- 7.- Tobey, Graeme, Huelsman. <u>Operational Amplifiers</u>, <u>Design and Applications</u>. Singapur, 1989, Edit. McGraw Hill.
- 8.-Uruñuela, M. Microprocesadores, Programación e Interconexión, México, Edit. McGraw Hill.

- 9.- Watson, Stephen J. El Ensilaje. México 1963. Edit. C.E.C.S.A. p.p. 22-49.
- 10.- Woolvet, G. Transducers in digital systems. U.S.A., Stevenage Herts.
- 11.- Signetics-Phillps Components. Microcontroler User guide. E.U.A., 1989.
- 12.- Seippel, R. Transducer interfacing: signal conditioning for process control. U.S.A., Prentice Hall.
- 13.- Reimbert, André M. Silos, Theory and Practice, Germany 1976. Trans. Tech. Publications.
- 14.- Omega Engineering, Inc., The Omega Complete Pressure Measurement Handbook and Encyclopedia, U.S.A.
- 15.- Ramírez, Genel. Almacenamiento y Conservación de granos y semillas. México 1966. Edit. C.E.C.S.A., p.p. 13-100, 275-289
- 16. Ravanet, J. Silos (Tomos I y II), Madrid, 1975. Editores Técnicos Asociados.