



UNIVERSIDAD NACIONAL  
AUTÓNOMA DE  
MÉXICO

5  
Rej

UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO  
FACULTAD DE INGENIERÍA  
DIVISIÓN DE ESTUDIOS DE POSGRADO

TESIS CON  
FALLA DE ORIGEN

SISTEMA DE CONTROL DE POSICIÓN EN COORDENADAS ESFÉRICAS  
PARA UN BRAZO MECÁNICO

REQUISITO PARA OBTENER EL GRADO DE  
MAESTRO EN INGENIERÍA (ELECTRICA OPCION: ELECTRONICA)

LORENZO JUAREZ PALAFOX

CIUDAD UNIVERSITARIA 1992



Universidad Nacional  
Autónoma de México



## **UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso**

### **DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

I N D I C E

TEMA . . . . .	PAGINA
INTRODUCCION . . . . .	1
CAPITULO I DESCRIPCION Y FUNCIONAMIENTO DEL MICROPROCESADOR 8086/8088.	
I.1 INTRODUCCION . . . . .	3
I.2 CARACTERISTICAS DEL 8086/8088 . . . . .	4
I.3 ARQUITECTURA DEL 8086/8088 . . . . .	5
I.4 DIFERENCIAS DEL 8086 Y 8088 . . . . .	9
I.5 CONFIGURACIONES BASICAS DEL 8086/8088 . . . . .	10
I.6 CONFIGURACION EN MODO MINIMO . . . . .	13
CAPITULO II DISEÑO Y FUNCIONAMIENTO DE LA TARJETA.	
II.1 INTRODUCCION . . . . .	15
II.2 SEÑALES DEL BUS PC . . . . .	15
II.3 ESPECIFICACIONES PARA LA TARJETA . . . . .	20
II.4 SEÑALES PROVISTAS POR LA TARJETA . . . . .	21
II.5 CODIFICACION DE DIRECCIONES DE PUERTOS I/O . . . . .	22
II.6 CODIFICACION DE DIRECCIONES DE MEMORIA . . . . .	27
II.7 MAPA DE DIRECCIONES DE PUERTOS DE I/O EN LA PC . . . . .	29
II.8 EJEMPLOS PARA MANEJAR LOS PUERTOS EN DIFERENTES Lenguajes . . . . .	30
CAPITULO III CONTROL EN ROBOTICA	
III.1 INTRODUCCION . . . . .	32
III.2 MODELO SIMPLE . . . . .	32
III.3 DESARROLLO DEL MODELO . . . . .	34
III.4 ANALISIS PARA EL MODELO . . . . .	35
III.5 SISTEMA NO-AMORTIGUADO . . . . .	36
III.6 SISTEMA SUBAMORTIGUADO . . . . .	36
III.7 SISTEMA CON AMORTIGUAMIENTO CRITICO . . . . .	38
III.8 SISTEMA SOBREAMORTIGUADO . . . . .	39
III.9 CONTROL ADAPTABLE . . . . .	43
III.10 VARIABLES GENERALIZADAS . . . . .	44
III.11 PROPIEDADES GENERALES . . . . .	48

CAPITULO IV DESARROLLO DEL SISTEMA  
CONTROLADOR DE POSICION.

III.1 INTRODUCCION . . . . .	53
III.2 SELECCION DE DIRECCIONES EN LA TARJETA . . . . .	54
III.3 UTILIZACION DE LAS SEÑALES (BD0-BD7) Y (IOW1-IOW2) . . . . .	54
III.4 CONVERSION DIGITAL/ANALOGICA . . . . .	55
III.5 ACONDICIONAMIENTO DE LA SEÑAL ANALOGICA . . . . .	59
III.6 OBTENCION DE LAS SEÑALES DE ERROR . . . . .	60
III.7 ETAPA DE POTENCIA . . . . .	64
III.8 DESCRIPCION DEL SOFTWARE DEL SISTEMA . . . . .	68

CAPITULO V CONCLUSIONES.

V.1 CARACTERISTICAS DEL PROTOTIPO . . . . .	71
V.2 PROYECCION DEL RESULTADO . . . . .	72
V.3 APLICABILIDAD . . . . .	72
V.4 COMENTARIOS FINALES . . . . .	73

ANEXO A.

A.1 COMENTARIO . . . . .	74
A.2 ANALISIS DE COSTOS . . . . .	74
A.3 COMPARACIONES DE COSTOS . . . . .	77
A.4 CONCLUSIONES . . . . .	78

BIBLIOGRAFIA . . . . .	79
------------------------	----

## I N T R O D U C C I O N

En la actualidad la ciencia ha avanzando a la par de los desarrollos tecnológicos, y esto ha motivado a que se empleen en los laboratorios de investigación recientes tecnologías. Una de las grandes necesidades es la de automatizar y controlar las diferentes variables que intervienen en un experimento con la ayuda de las computadoras.

Por otro lado, el gran auge que han tenido las microcomputadoras personales en la última década, y dado que en la actualidad casi todo laboratorio moderno tiene una de estas computadoras llamadas comúnmente en el medio (PC compatible). El presente trabajo se enfoca al desarrollo de una tarjeta de propósito general en cuanto a su utilización dentro de una PC. Con esto y una programación simple se puede lograr una tarjeta de fácil adaptación para los diferentes equipos de un laboratorio y con posible aplicabilidad a equipo industrial, con solo agregar algunas componentes extras para lograr la especialización de la tarjeta.

Este trabajo consta de cuatro capítulos que abarcarán los diferentes tópicos concernientes en el planteamiento y elaboración de un diseño de una interfase, así como la programación requerida para el uso de la misma, ya sea en la adquisición de datos o para el control de algún sistema. La distribución del trabajo y tópicos a tratar es la siguiente.

El capítulo I se dedica a dar una descripción del funcionamiento del procesador INTEL 8086/88, así como la

arquitectura general de la PC, la forma como trabaja el procesador en esa configuración, las distintas señales que se generan dentro de las diferentes líneas colectivas ("BUSES") de la computadora, así como su utilización en las diferentes partes de la computadora.

En el capítulo II se trata el diseño y funcionamiento de la tarjeta en su etapa general, describiéndose los mecanismos de entrada/salida, así como de la forma de realizar estas tareas en diferentes lenguajes de programación comúnmente usados en las PC's, y la forma de darle un tratamiento de puerto o memoria a la tarjeta según sea la necesidad de la interfase a realizar.

En el capítulo III se desarrolla la teoría de control básica para el brazo, así como las ideas del control adaptable.

En el capítulo IV se ejemplificará la utilización de la tarjeta con el desarrollo de un sistema controlador de posición en coordenadas esféricas para los dos ejes angulares, dejando fija la distancia radial, lo cual constituye el principio básico de la automatización de un telescopio, una antena de radar, un centro de maquinado especializado, etc. .

Y por último, en el capítulo V se detallan las conclusiones que todo trabajo formal requiere, haciendo un estudio de costo y aplicabilidad de la tarjeta, así como una lista de ideas para la realización de diferentes sistemas con la ayuda de esta tarjeta.

**CAPITULO I DESCRIPCION Y FUNCIONAMIENTO  
DEL MICROPROCESADOR 8086/8088.**

**INTRODUCCION.**

Fue INTEL quien fabricó por primer vez un microprocesador de 16 bits, en abril de 1978, cuando lanzó al mercado su microprocesador 8086 desarrollado en tecnología HMOS, con una densidad de unos 29,000 transistores. Como se sabe, las computadoras PC están diseñadas alrededor de esta familia de microprocesadores<sup>(1,2)</sup>, de la cual se dará una descripción detallada tanto de la arquitectura como de las funciones de dicho microprocesador, ya que esencialmente de esto y su funcionamiento dependerá básicamente el diseño de la tarjeta a realizar.

Para propósitos de claridad en el trabajo se definen los siguientes términos de uso frecuente:

**BUS:** Uno o más conductores usados para comunicar información entre los componentes de una computadora.

**REGISTRO:** Es una localidad de almacenamiento de longitud estándar (típicamente, una palabra de computadora). Los registros son los elementos esenciales de una unidad de control y unidad aritmética donde son usados para retener parámetros y otros datos temporales requeridos durante el procesamiento.

**UNIDAD CENTRAL DE  
PROCESAMIENTO (CPU):**

Parte de un sistema de computadora que contiene la unidad aritmética lógica, registros de propósito especial y registros de propósito general. En ella se realizan las operaciones aritméticas, se procesan instrucciones, y provee la temporización para la ejecución de ciertas actividades en los demás elementos del sistema.

## LAS CARACTERISTICAS DEL 8086/88".

- 1.- El 8086 dispone de instrucciones dedicadas a la manipulación de cadenas de caracteres.
- 2.- En el microprocesador de INTEL, no existe la posibilidad de trabajar en dos ambientes: Usuario y supervisor.
- 3.- Los registros del 8086, están dedicados a realizar tareas específicas.
- 4.- El encapsulado de 40 patillas del 8086 (figura 1) simplifica el montaje, pero obliga a multiplexar el "bus" de datos con el de direcciones.
- 5.- El 8086 dispone de un conjunto de registros llamados "cola", en el que se almacenan, de forma anticipada, los códigos de las instrucciones, esto es, antes de su ejecución. Este hecho confiere a este microprocesador una mayor velocidad de trabajo.
- 6.- Las 20 líneas del "bus" de direcciones del 8086, le permiten direccionar en forma directa 1 Megabyte de memoria, además de poseer instrucciones separadas para manejar la memoria y los puertos; estos últimos se pueden direccionar en 64K puertos de 8 bits o 32K puertos de 16 bits.
- 7.- El 8086 requiere una señal de reloj exterior, es decir no dispone de un generador interno. Esto obliga a dedicar un circuito externo, como el 8284, para generar las señales de reloj, siendo 5 y 8 MHz las frecuencias típicas de trabajo.
- 8.- INTEL dispone de una familia de circuitos especializados para trabajar junto con el 8086, como pueden ser el coprocesador matemático 8087, el procesador de entradas salidas 8089 y otros.
- 9.- El 8086 dispone de una arquitectura "pipe line", lo que significa que la CPU puede seguir leyendo instrucciones en los tiempos en que el bus no se utiliza.



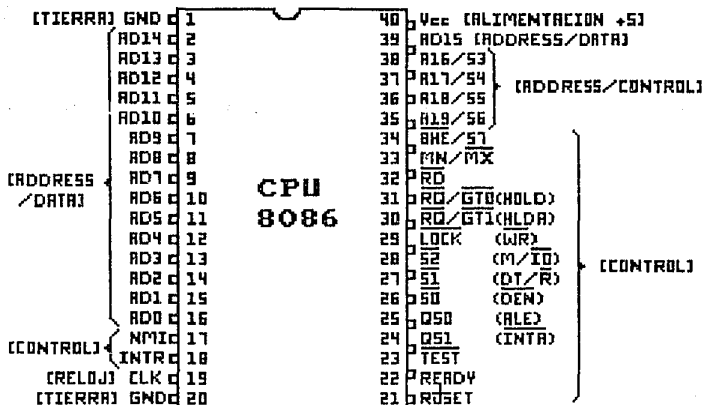


FIG. 1 ASIGNACION DE TERMINALES DEL 8086.

#### ARQUITECTURA DEL 8086/8088.

El microprocesador 8086/88, a diferencia de los microprocesadores convencionales, está dividido en dos unidades que pueden operar independientemente, realizando cada una sus funciones en paralelo con la otra. Estas unidades son la UNIDAD DE EJECUCIÓN (EU) y la UNIDAD DE INTERFASE CON EL BUS (BIU) (como se aprecia en la figura 2).

El BIU está involucrado con la búsqueda de instrucciones ("ciclos fetch"), contiene una cola de instrucciones de 6 bytes, la cual actúa como una memoria temporal de tipo FIFO ("first in first out"), la cual se llena continuamente mientras la EU no solicite un acceso a la barra colectora ("BUS"). De esta cola la EU va tomando

las instrucciones, y los registros de segmento CS, DS, SS, ES ("Code segment", "Data segment", "Stack segment", "Extra segment"). El BIU también contiene el apuntador de instrucción IP ("Instruction Pointer")<sup>(2)</sup>.

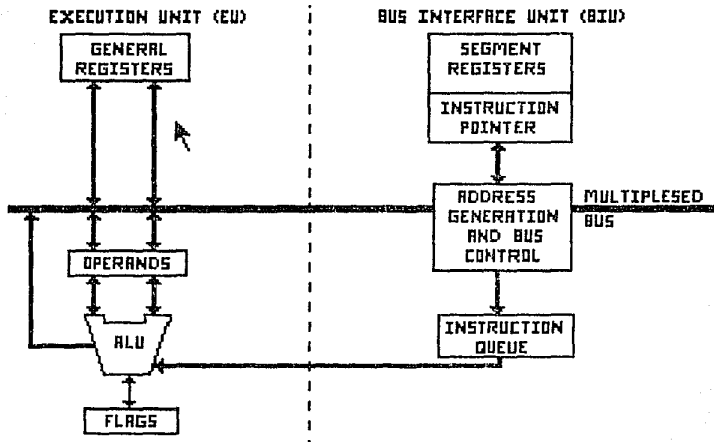


FIG. 2 CONFIGURACION INTERNA DEL CPU 8086/88.

La EU contiene los registros de propósito general (AX, BX, CX, DX, SP, BP, SI, DI), la Unidad Aritmética Lógica (ALU), y el registro de operando de banderas. La EU no tiene conexión con el "bus" del sistema, de modo que cuando una instrucción requiere acceso a memoria o E/S, debe pedirselo al BIU.

## REGISTROS

Los registros del 8086 pueden clasificarse en 4 grupos:

- 1.- Registros generales.
- 2.- Registros apuntadores.
- 3.- Registros de segmento.
- 4.- Registro de Estado y Apuntador de Instrucciones.

La figura 3 muestra el conjunto de registros del 8086, y las abreviaturas con las que se referencian, indicando sus denominaciones.

Los 4 registros generales de 16 bits pueden usarse también como 8 de 8 bits. Su forma de trabajar es análogo a la de los acumuladores, pero tienen asignadas operaciones específicas. Así, por ejemplo, el AX se emplea en multiplicaciones, divisiones, entradas/salidas, etc.; el BX, como el registro base para el direccionamiento de memoria; el CX, como contador de datos y el DX, como direccionador indirecto de los puertos de entrada y salida.

		HIGH		LOW			
		7	0	7	0		
GRUPO DE DATOS	AX:	AH		AL		ACUMULADOR	
	BX:	BH		BL		BASE	
	CX:	CH		CL		CONTADOR	
	DX:	DH		DL		DATO	

		15	0		
GRUPO DE APUNTADES E INDICES		SP		APUNTADES DE PILA	
		BP		APUNTADES BASE	
		SI		INDICE FUENTE	
		DI		INDICE DESTINO	

FIG. 3 REGISTROS GENERALES DEL 8086/88.

El grupo de registros apuntadores está formado por 4 de 16 bits. Los registros SI y DI actúan como índices asociados al registro DS. El registro BP actúa como base de la dirección de la pila, mientras que SP es su apuntador. Estos dos últimos registros trabajan combinadamente con el registro SS.

El grupo de registros de segmento está formado por 4 de 16 bits. Los 16 bits, que generan las 16 líneas más significativas de la dirección de 20 bits necesaria para direccionar la memoria de 1 megabyte. Estas 16 líneas proceden de un registro de segmento; más adelante se explica como es posible generar 20 líneas de dirección con registros de 16 bits.

El registro apuntador de instrucciones (IP) contiene un valor de 16 bits que es un desplazamiento sobre la dirección del registro CS (Segmento de Código). Para hallar la dirección efectiva de la instrucción, se aplica la siguiente fórmula:

$$\text{dirección física de la instrucción} = 16 \times (\text{CS}) + \text{IP}$$

El producto del contenido de CS por 16 supone añadir 4 ceros a la derecha (multiplicación en binario) a dicho contenido. De esta forma, se obtienen los 20 bits necesarios en el bus de direcciones, aunque, para hallar la dirección física, hay que añadir el valor de IP, al resultado de la multiplicación.

Como se ve, con los 20 bits se puede direccionar 1 Megabyte. Con la técnica de la segmentación, este espacio total se divide en partes de 64 K bytes, que reciben el nombre de "segmentos".

El registro de estado del 8086 consta de una serie de bits llamados banderas ("flags") que, generalmente, se modifican por las operaciones lógicas y aritméticas (figura 4).



FIG. 4 REGISTRO DE ESTADO DEL 8086/88.

Sus funciones generalmente se indican por el nemónico que las denomina:

- AF : auxiliar de acarreo ("AUXILIARY CARRY").
- CF : acarreo ("CARRY").
- DF : dirección ("DIRECTION").
- IF : habilitación de interrupciones ("INTERRUPT ENABLE").
- OF : sobreflujo ("OVERFLOW").
- PF : paridad ("PARITY").
- SF : signo ("SIGN").
- TF : interrupción por programa ("TRAP").
- ZF : cero ("ZERO").

#### DIFERENCIAS DEL 8086 Y 8088

Las diferencias básicas radican en la unidad de interfase con el bus (BIU), ya que la unidad de ejecución del 8086 y el 8088 son idénticas (ambas de 16 bits). El diagrama 1 muestra los esquemas

de las dos CPU's, donde se notan las siguientes diferencias:

- 1.- El bus de datos externo es de 8 bits en el 8088 y de 16 bits en el 8086.
- 2.- Las patillas asociadas a las señales de A0 a A15 son sólo de direcciones en el 8088 y sólo de multiplexado con el bus de datos en el 8086.
- 3.- La terminal BHE se cambia a línea de estado del 8088 al 8086.
- 4.- La cola de instrucciones es de sólo 4 bytes en el 8088 y de 6 en el 8086.
- 5.- El 8086 puede direccionar palabras que comiencen con dirección par o con dirección impar.
  - a) Dirección par (8086): Una sola referencia a memoria.
  - b) Dirección impar (8086): Dos referencia a memoria (byte bajo, luego byte alto).
- 6.- Para el 8088 siempre que se direcciona palabra se hacen dos referencias a memoria.

#### CONFIGURACIONES BASICAS DEL 8086/88

Estos procesadores pueden configurar sistemas en modo mínimo, en los que un sólo procesador genera todas las señales de control de bus. Por otro lado se pueden utilizar en sistemas máximos que no admiten la multitarea, y sistemas en modo máximo, capaces de soportar un bus local, conectándose los procesadores a un sistema de MULTIBUS™. Las diferencias se pueden observar en el diagrama 1.

La terminal 33 (MN/MX) del CPU determina el modo:

5 volts : Modo mínimo

tierra : Modo máximo

33	MN	ADD	16
32		AD1	15
19	READY	AD2	14
19	CLK	AD3	13
21	RESET	AD4	12
		AD5	11
18	INTR#	AD6	10
		AD7	9
		AD8	8
		AD9	7
		AD10	6
		AD11	5
		AD12	4
		AD13	3
		AD14	2
		AD15	1
		A16/S3	35
		A17/S4	37
		A18/S5	36
		A19/S6	38
		EFE/S7	34
		REN	26
		DT/F	27
		M/TO	28
30	HLD#	RQ/GT0	22
31	HLD#	RQ/GT1	23
31	NMI	NMI	25
22	TEST	TEST	24
		AL#	29
		INTA	24
		INTB	24

80S831N

33	ADD	16	
32	AD1	15	
19	READY	AD2	14
19	CLK	AD3	13
21	RESET	AD4	12
		AD5	11
18	INTR#	AD6	10
		AD7	9
		AD8	8
		AD9	7
		AD10	6
		AD11	5
		AD12	4
		AD13	3
		AD14	2
		AD15	1
		A16/S3	35
		A17/S4	37
		A18/S5	36
		A19/S6	38
		EFE/S7	34
		REN	26
		DT/F	27
		M/TO	28
30	RQ/GT0	RD	22
31	RQ/GT1	RD	23
31	NMI	LOCK	25
22	TEST	GS0	24
		GS1	24
		INTA	24
		INTB	24

80S83AR

33	MN	ADD	16
32		AD1	15
19	READY	AD2	14
19	CLK	AD3	13
21	RESET	AD4	12
		AD5	11
18	INTR	AD6	10
		AD7	9
		AS	8
		AS	7
		AD5	6
		A10	5
		A11	4
		A12	3
		A13	2
		A14	1
		A15	35
		A16/S3	35
		A17/S4	37
		A18/S5	36
		A19/S6	38
		S50	34
		REN	26
		DT/F	27
		M/TO	28
30	HLD#	RD	22
31	HOLD	RD	23
31	NMI	LOCK	25
22	TEST	TEST	24
		AL#	29
		INTA	24

80S83IN

33	ADD	16	
32	AD1	15	
19	READY	AD2	14
19	CLK	AD3	13
21	RESET	AD4	12
		AD5	11
18	INTR	AD6	10
		AD7	9
		AS	8
		AS	7
		AD5	6
		A10	5
		A11	4
		A12	3
		A13	2
		A14	1
		A15	35
		A16/S3	35
		A17/S4	37
		A18/S5	36
		A19/S6	38
		BHE	34
		REN	26
		S10	27
		S1	28
30	RQ/GT0	RD	22
30	RQ/GT1	RD	23
31	NMI	LOCK	25
22	TEST	GS0	24
		GS1	24
		INTA	24
		INTB	24

80S83AX

La función que desempeña cada terminal del circuito integrado se describe a continuación<sup>(1,2)</sup>:

- (1) y (20): Señal de tierra ó 0 volts.
- (2-16) y (39): Contienen la dirección necesaria para la transferencia durante la primera parte (T1) del ciclo de "bus" y están libres para datos durante la parte restante para la lectura o escritura de datos. Se les denomina AD15-AD0. Por lo que se dice que el "bus" de direcciones y de datos están multiplexados.
- (17) y (18)  
NMI y INTR: Estas dos señales sirven para la petición de interrupciones.
- (19) y (21)  
CLK y RESET: La primera es la señal de reloj, mientras que la segunda acepta una señal de "RESET". Esta última señal puede viajar por todo el sistema y puede generarse al encender el sistema o manualmente.
- (22) READY: acepta un reconocimiento de la memoria o de una interfase I/O de que se pondrán o aceptaran datos del "bus" de datos durante el próximo ciclo de reloj.
- (23) TEST: Se usa junto con la instrucción "WAIT", y se emplea principalmente en multiproceso.
- (24-31): Estas señales dependen del modo en el que se utilice el microprocesador.
- (32) RD: Indica que va a efectuarse una operación de lectura. En modo mínimo se usa junto con la terminal 28 (distingue entre transferencia de memoria o de puerto).
- (35-38)  
A19/S6-A16/S3: Durante la primera parte de un ciclo de "bus" (T1), contienen los 4 bits de orden alto de la dirección. Durante la parte restante, presentan información de estado.
- S3 y S4: Indican el registro de segmento que esta siendo usado para generar la dirección, esto se muestra en la siguiente tabla.



S4	S3	Abreviación	Nombre
0	0	ES	Segmento de Datos Extra
0	1	CS	segmento de Código
1	0	SS	Segmento de Pila
1	1	DS	Segmento de Datos

S5: refleja el contenido de la bandera IF.

S6: Siempre está en "0". Indica que un 8086/88 está controlando el "bus" del sistema.

(40) Vcc: Esta es la terminal de alimentación del circuito, y opera normalmente con +5 volts.

#### CONFIGURACION EN MODO MINIMO.

La forma de operar de las terminales (24-31) en el modo mínimo, se realiza como sigue:

- (24) INTA: Indica el reconocimiento de una interrupción.
- (25) ALE: Emite un pulso al principio del ciclo de "bus" (T1). Indica que una dirección está disponible en el "bus" de direcciones.
- (26) DEN: Se activa durante la segunda parte del ciclo de bus. Informa a los trancceptores que el CPU esta listo para enviar o recibir datos.
- (27) DT/R: Indica a los trancceptores si van a transmitir ("1") o recibir ("0") datos.
- (28) M/IO (8086)  
IO/M (8088): Distingue una transferencia de memoria de una de puerto.
- (29) WR: Indica que va a efectuarse una operación de escritura. Se usa junto con la terminal 28 (M/IO) para especificar el tipo de transferencia.

(30) HLDA: El microprocesador indica que "cede" el "bus" a un "maestro" que lo está solicitando. Las terminales procesador que tienen capacidad para el tercer estado, son puestos en alta impedancia mientras HLDA=1.

(31) HOLD: Recibe peticiones de "bus" de los "maestros" de "bus". El 8086/88 recupera el control del bus hasta que se "baja" ésta señal.

Como en la configuración de modo mínimo, la dirección sólo esta disponible durante la 1a. parte del ciclo del bus, debe ser "memorizada".

Para señalar que la dirección está lista para "memorizarse", la terminal 25 se pone en "1". Ésta terminal es ALE ("ADDRESS LATCH ENABLE").

CAPITULO II DISEÑO Y FUNCIONAMIENTO  
DE LA TARJETA.

INTRODUCCION.

En la discusión del presente capítulo se presenta una descripción de las señales proporcionadas por el "bus" de la PC. Con el objeto de discutir como se realiza el diseño de la interfase de la tarjeta y su relación con el "bus" de la PC, de las cuales sólo se tomaron algunas señales para diseñar la lógica con la que opera la tarjeta.

SEÑALES DEL BUS PC.

Todas las señales disponibles en el conector del "bus" de la PC, están distribuidas de la siguiente manera:

GND	B1	A1	-I/O	CH	CK
+RESET DRV	B2	A2	+D7		
+5V DC	B3	A3	+D6		
+IRQ2	B4	A4	+D5		
-5V DC	B5	A5	+D4		
+DRQ2	B6	A6	+D3		
-12V DC	B7	A7	+D2		
NOT USED	B8	A8	+D1		
+12V DC	B9	A9	+D0		
GND	B10	A10	+I/O	CH	RDY
-MEMW	B11	A11	+AEN		
-MEMR	B12	A12	+A19		
-IOW	B13	A13	+A18		
-IOR	B14	A14	+A17		
-DACK3	B15	A15	+A16		
+DRQ3	B16	A16	+A15		
-DACK1	B17	A17	+A14		
-DRQ1	B18	A18	+A13		
-DACK0	B19	A19	+A12		
CLOCK	B20	A20	+A11		
+IRQ7	B21	A21	+A10		
+IRQ6	B22	A22	+A9		
+IRQ5	B23	A23	+A8		
+IRQ4	B24	A24	+A7		
+IRQ3	B25	A25	+A6		
-DACK2	B26	A26	+A5		
+T/C	B27	A27	+A4		
+ALE	B28	A28	+A3		
+5V DC	B29	A29	+A2		
OSC	B30	A30	+A1		
GND	B31	A31	+A0		

### OSC ("OSCILLATOR")

Esta señal es una señal de salida solamente, con una frecuencia de 14.31818 MHz y un ciclo de trabajo de aproximadamente el 50% y un período de aproximadamente 70 nseg. Esta es la señal de alta frecuencia sobre el "bus" y todas las otras señales de tiempo son generadas desde esta señal.

### CKL ("CLOCK")

Esta señal es de salida solamente. Se deriva desde la señal OSC descrita antes. Esta señal se genera dividiendo la señal OSC por tres, dando una frecuencia de 4.77 MHz. Esta señal no es simétrica, pero tiene un 1/3 o 2/3 de ciclo de trabajo. Su período es de 210 nseg, con un tiempo alto de 70 nseg y un tiempo bajo de 140 nseg.

### RESET DRV ("RESET DRIVER")

Esta señal es de salida solamente. Se pone activa alta durante las secuencias de encendido de la PC. Permaneciendo activa hasta que todos los niveles han alcanzado sus especificados de operación y, entonces, es puesta inactiva. La función de esta señal es la de proveer reinicio del encendido ("reset") para las interfases conectadas al "bus" y dispositivos de E/S, brindando a ellos un estado de conocimiento antes de la operación del sistema.

### A0-A19

Las líneas de direcciones A0 hasta A19 son señales de salida solamente que son usadas por el "bus" del sistema para direccionar los dispositivos de E/S y memoria conectados al sistema.

Estas ocho líneas de datos son bidireccionales se usan para transmitir datos entre el microprocesador, memoria y dispositivos de F/S.

#### ALE ("ADDRESS LATCH ENABLE")

Esta señal es de salida solamente. Se maneja con el controlador de "bus" para indicar que el "bus" de direcciones es nuevamente válido, para el comienzo de un ciclo de "bus". Esta señal pasa a ser activa alta justamente antes de que el "bus" de direcciones empiece a ser válido y cae a inactiva baja justamente después que el "bus" de direcciones es válido.

#### I/O CHCK ("I/O CHANNEL CHECK")

Esta señal de entrada solamente es de nivel activo bajo. Se usa para reportar condiciones de error sobre el "bus" conectado a tarjetas de interfase. Esta señal, cuando es puesta baja, genera una interrupción no enmascarable (NMI) al microprocesador.

#### I/O CHRDY ("I/O CHANNEL READY")

Esta señal es de entrada solamente. Se usa para extender la longitud de ciclos del "bus", así que las memorias o puertos I/O que no son bastante rápidos para responder a un ciclo de "bus" normal (840 nseg) puedan ser conectados al "bus" del sistema.

#### IRQ2-IRQ7 ("INTERRUPT REQUEST 2-7")

Estas seis señales son de entrada solamente. Se usan para generar una solicitud de interrupción al microprocesador desde el

"bus" del sistema. IRQ2 es la señal de más alta prioridad y IRQ7 es la de más baja.

#### IOR ("I/O READ")

Esta señal es de salida solamente. El controlador del bus la usa para indicar a los puertos E/S que el presente ciclo del bus iniciado por el CPU es un ciclo de lectura de puerto E/S y que la dirección sobre el bus de direcciones es una dirección de puerto E/S.

#### IOW ("I/O WRITE")

Esta señal de salida es activa baja. Se dirige con el controlador de bus para indicar a los puertos E/S que el presente ciclo de bus iniciado por la CPU es un ciclo de escritura a un puerto E/S de escritura y que la dirección sobre el bus de direcciones es una dirección de puerto de E/S.

#### MEMR ("MEMORY READ")

Esta señal de salida es activa baja, y sirve para pedir lectura de un dato desde la memoria. Dirigida por el controlador del bus durante los ciclos iniciados por la CPU, esta señal se usa para indicar que el bus de direcciones contiene una dirección de una localidad de memoria desde la cual el dato será leído.

#### MEMW ("MEMORY WRITE")

Esta señal de salida activa baja, se usa para escribir datos desde el bus del sistema en la memoria. Dirigida por el controlador de bus durante ciclos de bus iniciados por la CPU, esta señal se

usa para indicar que el bus de direcciones contiene una dirección de una memoria a la cual el dato sobre el bus de datos será escrito.

#### DRQ1-DRQ3

Estas tres líneas son de entrada activas altas. Las interfases las usan para pedir ciclos de DMA, si un dispositivo o interfase lógica desea transferir datos entre ella y la memoria sin intervención de la CPU. La petición se indica por el levantamiento de la línea DRQ.

#### DACK0-DACK3

Estas cuatro señales de salida son de nivel activo bajo, y se usan por el controlador de DMA 8237, para indicar que la correspondiente DRQ ha sido reconocida y el controlador de DMA tomará el bus y procederá con el ciclo de petición de DMA.

#### AEN ("ADDRESS ENABLE")

Esta señal de salida activa alta, se usa por el controlador de DMA para indicar que un ciclo de bus de DMA está en proceso, cuando es activa. El controlador de DMA controla el bus de direcciones, bus de datos, memoria puertos de E/S y líneas de comando de READ/WRITE.

#### TC ("TERMINAL COUNT")

Esta señal de salida activa alta. Se usa por el controlador de DMA 8237, para indicar que uno de los canales de DMA ha alcanzado su número preprogramado de ciclos de transferencia. Esta señal se

usa típicamente para terminar una transferencia de bloque de datos DMA.

+5, -5, +12, -12 Vdc

Estos son los voltajes en corriente directa obtenibles directamente del bus del sistema.

#### GND ("GROUND")

La tierra (DC) del sistema está provista en tres terminales sobre la tarjeta de conexiones del sistema y armazón del gabinete.

Una vez concluida esta descripción de las señales del bus de la PC, se dan las siguiente especificaciones con las cuales debe de cumplir la tarjeta y a partir de las cuales se hará el diseño de la lógica de interfase.

#### ESPECIFICACIONES PARA LA TARJETA.

Bus de Datos: El bus de datos de la PC se aísla electricamente ("buffering") para prevenirlo de sobre carga.

Bus de Direcciones: El bus de direcciones de la PC se aísla electricamente ("buffering") (excepto A19 y A18) para prevenirlo de sobre carga.

#### Decodificación de las

Direcciones de los Puertos E/S: A partir de las líneas de direcciones A9 hasta A6 se obtienen 8 líneas de E/S para escritura y 8 líneas E/S para lectura.

#### Decodificación de

Direcciones de Memoria: Desde las líneas de dirección A19 hasta A12, el espacio de memoria obtenible puede ser de 4K, 8K, 16K, 32K y 64K BYTES.



Además, la tarjeta deberá de proveer las siguientes señales para su utilización en aplicaciones prácticas, la mayoría de estas señales son las mismas proporcionadas por el bus de la PC, sólo que son aisladas electricamente para la protección del bus de la PC, y otras se pasan a través de alguna lógica, para generar señales que activan puertos o localidades de memoria, de un mapa de direcciones programable en la tarjeta. A continuación se presenta una descripción de estas señales.

#### SEÑALES PROVISTAS POR LA TARJETA.

**BD0-BD7:** Las señales del bus de datos (D0-D7) son aisladas electricamente sobre la tarjeta usando el circuito SN74LS245 ("OCTAL BUS TRANSCEIVER"), llamado U13 en el diagrama 2 de la tarjeta.

**IORDY:** Es la misma señal "I/O CHRDY" del bus de la PC.

**-BMEMW:** Esta es la señal MEMW del bus de la PC, la cual se aísla electricamente bus de la PC y se invierte, donde el signo menos indica que es activa baja.

**DACK0, DACK1 y DRQ1:** Estas son las mismas señales que DACK0, DACK1 y DRQ1 originadas en el bus de la PC.

**CLOCK:** Esta es la misma señal de reloj desde el bus de la PC.

**IRQ2, IRQ3, IRQ4 y IRQ7:** Estas son las mismas que IRQ2, IRQ3, IRQ4 Y IRQ7 desde el bus de la PC.

**BA0-BA17:** Estas son las líneas A0-A17 del bus de direcciones de la PC, pero aisladas electricamente para protección del bus de la PC.

**-IOW0 hasta -IOW7:** Estas líneas se obtienen de la decodificación de las líneas de direcciones A0-A2, junto con -BIOW, y sirven la selección de 8 puertos de E/S de escritura.

**-IOS ("I/O PORT SELECT"):** Esta señal de nivel activo bajo, se origina desde el circuito SN74LS688 comparador octal, llamado U7 en el diagrama 2. Cuando el valor sobre las líneas de direcciones BA3 hasta BA9 es igual al valor programado por el conmutador SW2, la señal -IOS se activa.

**IOS:** Es la misma que la señal -IOS invertida.

**MEMS:** Esta señal de nivel activo alto, se origina en el circuito SN74LS688 comparador octal, llamado U6 en el diagrama 2. Cuando el valor sobre las líneas de direcciones BA10 hasta BA17 es igual al valor programado por el conmutador SW1, la señal MEMS se activa.

**-MEMS:** Es la misma que la señal MEMS invertida.

**-BIOW y -BIOR:** Estas son las señales IOW y IOR del bus de la PC aisladas eléctricamente e invertidas. Las cuales son obtenidas en las salidas de los circuitos U1 y U3 en el diagrama 3.

**-BMEMR:** Esta es la señal MEMR del bus de la PC, aislada eléctricamente e invertida.

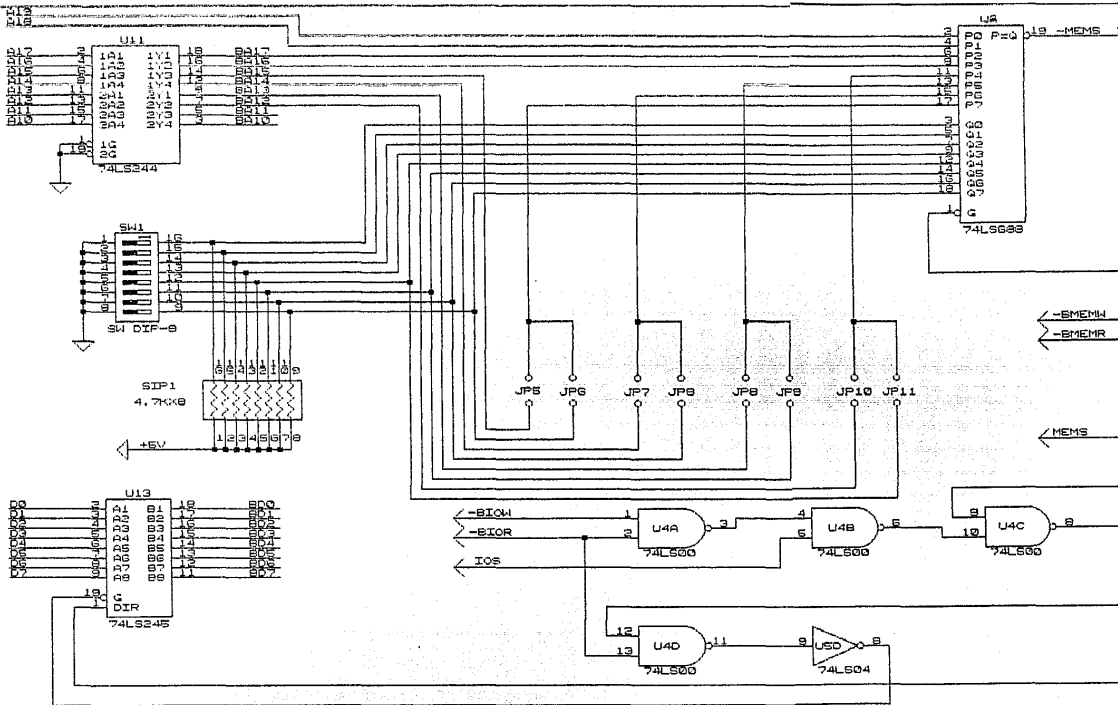
**BAEN:** Esta es la señal AEN del bus de la PC, aislada eléctricamente.

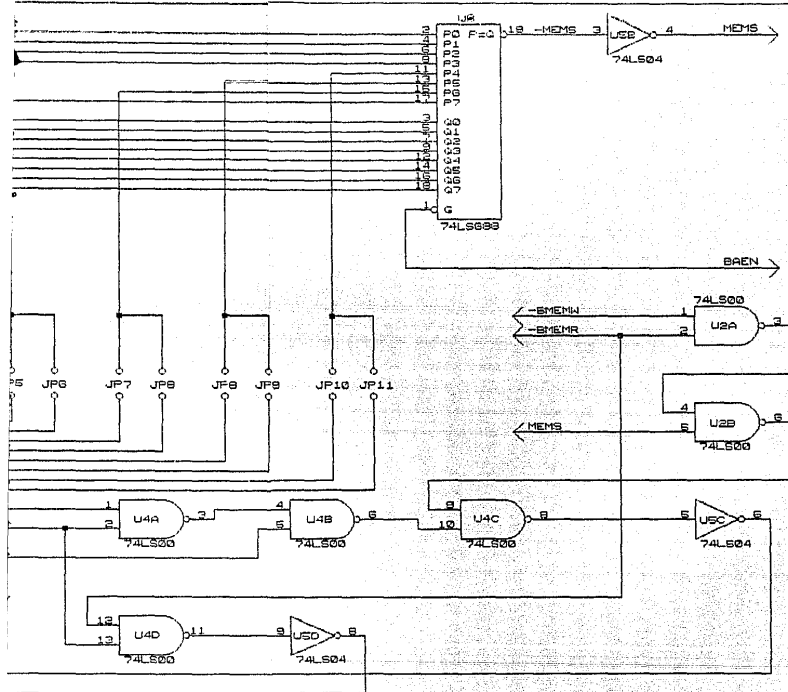
**-IOR0 hasta -IOR7:** Estas líneas se obtienen de la decodificación de las líneas de direcciones A0-A2, junto con -BIOW, y sirven para la selección de 8 puertos de E/S de lectura.

**-RESET:** La señal "RESET DRV" del bus de la PC se invierte para generar esta señal.

#### CODIFICACION DE LAS DIRECCIONES DE LOS PUERTOS DE E/S

La mayoría de los recursos periféricos y los adaptadores para tarjetas en la PC son controlados y percibidos usando los puertos de entrada/salida. Estos puertos se direccionan usando el espacio direccional del puerto de E/S del microprocesador 8086/88.





FIS. LORENZO JUAREZ PALAFOX		
SIZE	DOCUMENT NUMBER	REV
B	INTERFACE A MEMORIA	F
DATE:	MARCH 23, 1982	SHEET 2 OF 3

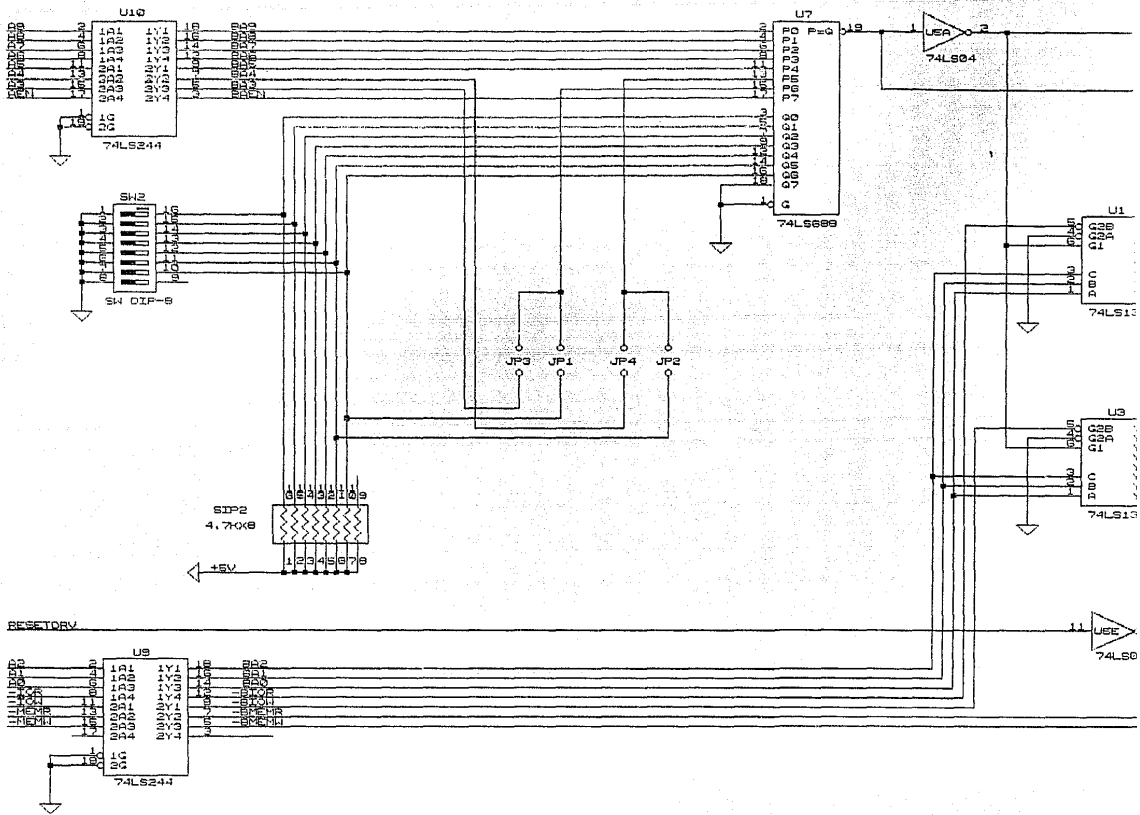
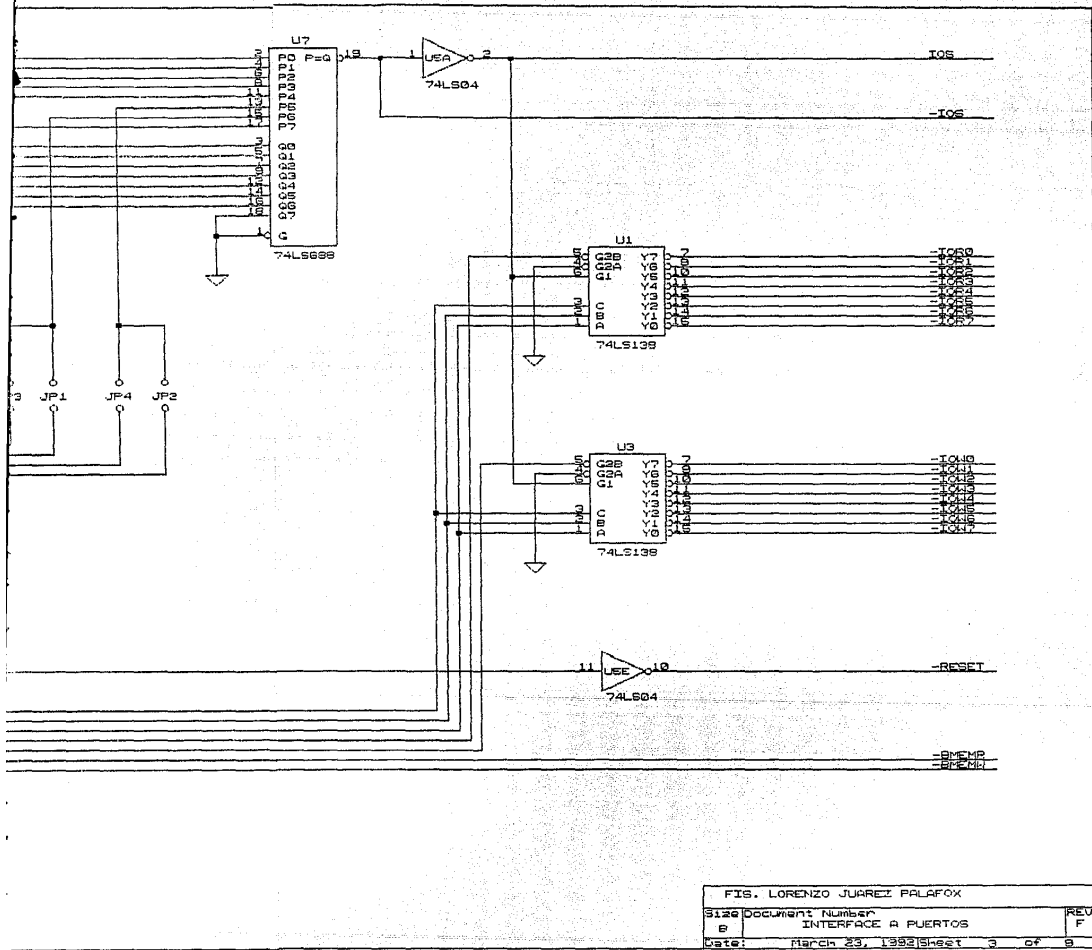


Figure 1. Schematic diagram of the digital logic circuit.



FIS. LORENZO JUAREZ PALAFOX

Size	Document Number	REV
8	INTERFACE A PUERTOS	F
Date:	March 23, 1982	Sheet 3 of 8

*Handwritten initials*

La dirección base del puerto E/S para la tarjeta es seleccionable por un mini conmutador múltiple de 8 polos, aunque solamente los primeros 7 conmutadores que corresponden de A9 hasta A3 se usan. Las líneas de direcciones A0..A2 se decodifican en 8 líneas de lectura/escritura de E/S. Las direcciones válidas son de HEX 000 hasta HEX 3F8. Recurrir a la fotografía 1, para localizar el conmutador (sw2).

Los requerimientos necesarios del conmutador para varias direcciones base, se señalan abajo:

direcciones del puerto de E/S (HEX)	posición del interruptor							
	1	2	3	4	5	6	7	8
	A9	A8	A7	A6	A5	A4	A3	
000-007	0	0	0	0	0	0	0	X
.								
.								
230-237	1	0	0	0	1	1	0	X
.								
.								
2E8-2EF	1	0	1	1	1	0	1	X
2F8-2FF	1	0	1	1	1	1	1	X
.								
.								
3E8-3EF	1	1	1	1	1	0	1	X
3F8-3FF	1	1	1	1	1	1	1	X

NOTA: - ON = 0, OFF = 1

- "X" significa "cero o uno"
- 1..8 son posiciones del interruptor
- A3..A9 corresponden a las líneas de direcciones de la PC.

fotografía 1 mostrando la colocación de los interruptores de selección.

El número de líneas de E/S para lectura/escritura puede expandirse más poniendo los puentes codificadores de E/S y agregando circuitos codificadores adicionales. Sin la ayuda de algún circuito adicional, la tarjeta codifica las líneas de direcciones A0..A2 dentro de las 8 líneas de lectura/escritura de E/S. Si se proveen circuitos adicionales, las líneas de direcciones A3 y A4 pueden codificarse para hacer 32 líneas de lectura/escritura de E/S en total.

El requerimiento de los puentes codificadores de E/S se explica abajo:

Para las 8 líneas de lectura/escritura de E/S, los puentes provisionales ("JUMPERS") deberán ser instalados en el grupo de los puentes superiores como:



X X	X X
. .	. .
A3	A4

Para 16 líneas de lectura/escritura de E/S, el puente provisional para A3 deberá instalarse en el puente inferior, mientras que el enchufe de puente para A4 deberá colocarse en el puente superior como:

. .	X X
X X	. .
A3	A4

Para 32 líneas de lectura/escritura de E/S, los puentes provisionales deberán ser instalados en el grupo de los puentes inferiores como:

. .	. .
X X	X X
A3	A4

#### CODIFICACION DE DIRECCIONES DE MEMORIA

La colocación de la dirección base del bloque de memoria en tarjeta es semejante a la utilizada para los puertos, descrita anteriormente. En la tarjeta, se usa el interruptor sw1 para seleccionar las líneas de direcciones A19 hasta A12 de acuerdo a los requerimientos del usuario.

Debido a que únicamente las señales de A19 hasta A12 se codifican para generar la dirección base, el tamaño mínimo del bloque de memoria es de 4KBytes. Los requerimientos necesarios del

interruptor para varias direcciones base de memoria son como se muestra a continuación.

dirección de memoria (HEX)	posición del interruptor							
	1 A19	2 A18	3 A17	4 A16	5 A15	6 A14	7 A13	8 A12
A0000-A0FFF	1	0	1	0	0	0	0	0
⋮								
C0000-C0FFF	1	1	0	0	0	0	0	0
C1000-C1FFF	1	1	0	0	0	0	0	1
⋮								
D0000-D0FFF	1	1	0	1	0	0	0	0
D1000-D1DDD	1	1	0	1	0	0	0	1
⋮								
EF000-EFFFF	1	1	1	0	1	1	1	0

- NOTA:
- ON = 0, OFF = 1
  - "X" significa "cero o uno"
  - 1..8 son los diferentes interruptores del conmutador
  - A12 hasta A19 corresponden a las líneas de direcciones de la PC.

Con la ayuda de puentes, el tamaño del bloque de memoria direccionable puede cambiarse. De 4Kbytes, a otros tamaños disponibles como 8KB, 16KB, 32KB y 64KB.

Los requerimientos necesarios de estos puentes se describen como sigue:

Para 4Kbytes  
 X X X X X X X X  
 ⋮ ⋮ ⋮ ⋮  
 A15 A14 A13 A12

Para 8Kbytes  
 X X X X X X . .  
 . . . . . X X  
 A15 A14 A13 A12

Para 16Kbytes  
 X X X X . . . .  
 . . . . X X X X  
 A15 A14 A13 A12

Para 32Kbytes  
 X X . . . . . . . .  
 . . X X X X X X  
 A15 A14 A13 A12

Para 64Kbytes  
 . . . . . . . .  
 X X X X X X X X  
 A15 A14 A13 A12

MAPA DE DIRECCIONES DE LOS PUERTOS DE E/S<sup>o</sup>

DIRECCION E/S (HEX)	USO
000 - 1FF	Usado por el teclado
200	Sin usar
201	Controlador de juegos
202 - 277	Sin usar
278 - 27F	Segundo puerto de impresora
280 - 2F7	Sin usar
2F8 - 2FF	COM2
300 - 377	Sin usar
378 - 37F	Puerto de impresora
380 - 3AF	Sin usar
3B0 - 3BF	Video monocromático e impresora
3C0 - 3CF	Sin usar
3D0 - 3DF	Video color y gráficos
3E0 - 3EF	Sin usar
3F0 - 3F7	Manejador de discos de 5¼ pulgadas
3F8 - 3FF	COM1

## EJEMPLOS PARA MANEJAR LOS PUERTOS EN DIFERENTES LENGUAJES.

Como se puede observar el número de direcciones de puertos sin usar es bastante amplio para que el sistema pueda soportar varias interfases desarrolladas por el usuario. En este caso se eligió como base la dirección \$300, por lo que para leer de este puerto un byte en diferentes lenguajes se hace de la siguiente manera:

```
Basic      valor = inp(&H300)
Pascal    valor := Port[$300];
C         valor = inportb(0x300);
ensamblador  MOV DX,300H
           IN AL ,DX
```

Todas estas instrucciones colocarán en la variable "valor" el byte del bus de datos cuando se direcciona el puerto con la dirección \$300. Las instrucciones inversas, o sea las de colocar un byte en el puerto se realizarían en la forma siguiente:

```
Basic      out &H300 ,valor
Pascal    Port[$300]:=valor;
C         outportb(0x300,valor);
ensamblador  MOV DX,300H
           MOV AL,VALOR
           OUT DX,AL
```

Combinando estas instrucciones en un programa que calcule los valores, para enviarlos por los puertos, o lea valores desde los puertos, se pueden obtener programas que realicen una gran cantidad de tareas específicas, dependiendo de la finalidad que se le da a la interfase, adecuándola con los circuitos necesarios, como se ejemplifica en el capítulo IV.

INTRODUCCION.

Un robot es un sistema mecánico cuyo control debe estar encaminado a efectuar una tarea útil<sup>o</sup>. Toda tarea efectuada por un robot implica el movimiento de un brazo manipulador. Por lo tanto, la primera función del sistema de control del robot es posicionar y orientar la muñeca con una velocidad y precisión especificada.

Cuando se estudia un sistema mecánico se está interesado por la respuesta del sistema para determinadas entradas. Estas entradas incluyen las órdenes de control del sistema y las magnitudes perturbadoras del entorno. Un sistema se puede dividir en cinco componentes principales:

- 1.- La entrada (o entradas) al sistema.
- 2.- El controlador y los dispositivos de actuación.
- 3.- La instalación (mecanismo o proceso que se controla).
- 4.- La salida (variable controlada).
- 5.- Elementos de realimentación.

Analizando los efectos que el controlador y la instalación tienen sobre las entradas, se pueden predecir las salidas que se obtendrán como resultado bajo determinadas condiciones. Con el objeto de poder realizar este análisis, se deberá modelar el sistema por medios matemáticos.

MODELO SIMPLE.

Aunque un manipulador de robot tiene un mecanismo diferente mucho más complicado que un sistema de amortiguación de la masa de un muelle, tiene masa y rigidez que se pueden vincular a la

constante de elasticidad del muelle y las articulaciones con amortiguación. Los movimientos resultantes del brazo del robot proceden, de modo similar, como la operación de un sistema descrito mediante una ecuación diferencial lineal de segundo orden con coeficientes constantes, modelado por un bloque de cierta masa, suspendido de un amortiguador que está fijo a la pared. La masa está enganchada al muelle y en el otro extremo se produce el desplazamiento de la posición de equilibrio, tal como se muestra en la figura 6.

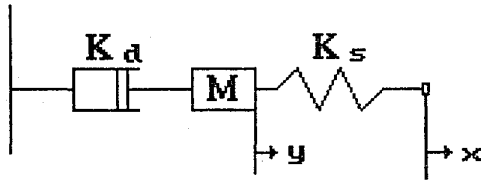


fig. #6 diagrama utilizado para simular el brazo mecánico.

donde

$y$  = desplazamiento de la masa.

$M$  = masa del brazo.

$K_s$  = constante de elasticidad.

$K_d$  = coeficiente de amortiguación.

$x$  = desplazamiento del extremo del brazo.

## DESARROLLO DEL MODELO.

La operación del sistema se puede describir como la suma de las fuerzas aplicadas a la masa. La fuerza debida a la aceleración de la masa está dada por:

$$M \frac{d^2 y}{dt^2} \quad (1)$$

La fuerza debida al amortiguador es:

$$K_d \frac{dy}{dt} \quad (2)$$

La fuerza debida a la elasticidad es:

$$K_s y - K_s x \quad (3)$$

El resultado de equilibrio total de las fuerzas es:

$$M \frac{d^2 y}{dt^2} + K_d \frac{dy}{dt} + K_s y = K_s x \quad (4)$$

Donde el diagrama a bloques que representa tal ecuación se muestra en la figura 7.

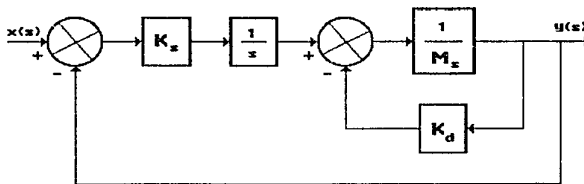


fig. #7 diagrama a bloques de la ecuación para el brazo.



Aplicando la transformada de Laplace se obtiene:

$$Ms^2Y(s) + K_d sY(s) + K_g Y(s) = K_g X(s) \quad (5)$$

Y la función de transferencia se puede escribir como:

$$\frac{Y(s)}{X(s)} = \frac{K_g}{Ms^2 + K_d s + K_g} \quad (6)$$

La ecuación característica del sistema se puede escribir como:

$$Ms^2 + K_d s + K_g = 0 \quad (7)$$

Donde las raíces características están dadas por:

$$s_{1,2} = -\frac{K_d}{2M} \pm \frac{\sqrt{K_d^2 - 4MK_g}}{2M} \quad (8)$$

#### ANÁLISIS PARA EL MODELO.

EL comportamiento del sistema depende de los valores de  $M$ ,  $K_d$  y  $K_g$ . La amortiguación del sistema es un aspecto del funcionamiento del sistema que se puede determinar mediante el análisis de las raíces de la ecuación característica. Dependiendo de los valores de los parámetros de la ecuación característica, el sistema puede responder de cuatro formas diferentes. Las cuatro respuestas clasifican al sistema dentro de uno de los siguientes grupos:

- a) Sistema no amortiguado.
- b) Sistema subamortiguado.
- c) Sistema con amortiguamiento crítico.
- d) Sistema sobreamortiguado.

1.-**Sistema no amortiguado.** Para que un sistema sea un sistema no amortiguado, el coeficiente de amortiguación,  $K_d$ , tiene que ser igual a 0. En este caso, las raíces de la ecuación característica serán:

$$s_{1,2} = \pm j \sqrt{\frac{K_s}{M}} \quad (9)$$

Estas raíces son imaginarias, y si se toma X como entrada de del sistema, la respuesta se puede reescribir como:

$$y = C_1 \sin(\omega_n t) + C_2 \cos(\omega_n t) + X \quad (10)$$

donde  $\omega_n$ , la frecuencia natural del sistema, es igual a la raíz cuadrada de  $K_s/M$ . La figura 8 muestra la representación gráfica de la respuesta dada en (10). En ella se observa que la respuesta es oscilante.

2.-**Sistema subamortiguado.** Se produce cuando el valor de la amortiguación es muy pequeño, esto es:

$$K_d^2 < 4MK_s \quad (11)$$

Las raíces se pueden escribir como:

$$s_{1,2} = -\frac{K_d}{2M} \pm j \frac{\sqrt{4MK_s - K_d^2}}{2M} \quad (12)$$

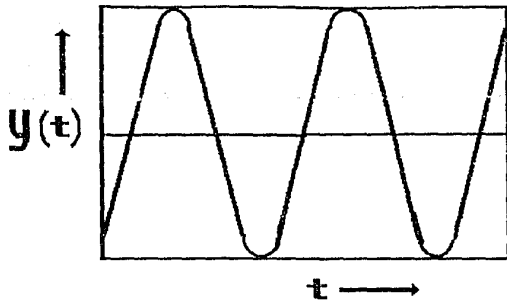


fig. #8 gráfica de la respuesta de un sistema no amortiguado.

Si se substituyen los términos correspondientes por  $a$  y  $\omega_d$ , la expresión anterior se puede escribir como:

$$a_{1,2} = -a \pm j\omega_d \quad (13)$$

donde

$$a = \frac{K_d}{2M} \quad (14)$$

y

$$\omega_d = \frac{\sqrt{4MK_s - K_d^2}}{2M} \quad (15)$$

Entonces la respuesta se puede escribir como:

$$y = e^{-at} [C_1 \sin(\omega_d t) + C_2 \cos(\omega_d t)] + X \quad (16)$$

Esta respuesta es similar a la anterior, a excepción de dos cosas:  $\omega_d$  que representa la frecuencia natural de amortiguación, y el término  $e^{-\dots}$  que da lugar a una envolvente de amplitud decreciente para las oscilaciones como se muestra en la figura 9.

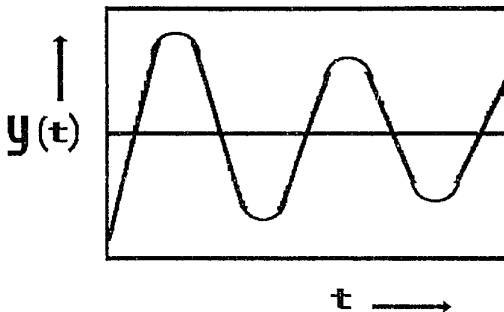


fig. #9 gráfica de la respuesta de un sistema subamortiguado.

3.-Sistema con amortiguamiento crítico. Esta situación se produce cuando:

$$K_d^2 = 4MK_s \quad (17)$$

Las raíces de la ecuación característica se pueden escribir como:

$$-\frac{K_d}{2M} \quad (18)$$

En este caso, la respuesta del sistema será:

$$y=C_1e^{-at}+C_2te^{-at}+X \quad (19)$$

La figura 10 representa este tipo de respuesta. La amortiguación crítica proporciona la respuesta más rápida de los cuatro tipos sin sobrepasar a la entrada.

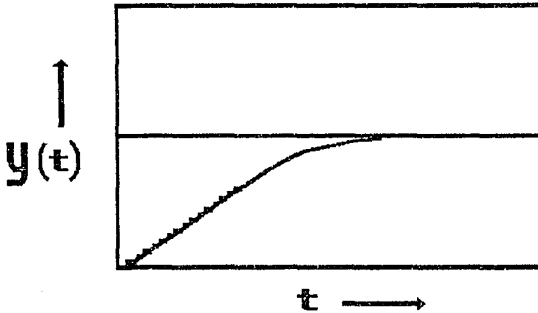


fig. #10 gráfica de la respuesta de un sistema con amortiguamiento crítico.

4.-Sistema sobreamortiguado. Esta situación se obtiene cuando:

$$K_d^2 > 4MK_s \quad (20)$$

cuyas raíces son:

$$s_{1,2} = -a \pm b \quad (21)$$

donde

$$b = \frac{\sqrt{K_d^2 - 4MK_g}}{2M} \quad (22)$$

La respuesta al sistema se puede escribir como:

$$y = C_1 e^{(-a+b)t} + C_2 e^{(-a-b)t} + X \quad (23)$$

La figura 11 ilustra esta respuesta. Como el sistema tiene un amortiguamiento crítico, esta respuesta no es oscilante. En cambio, el tiempo para alcanzar la respuesta deseada de estabilidad estática es más largo.

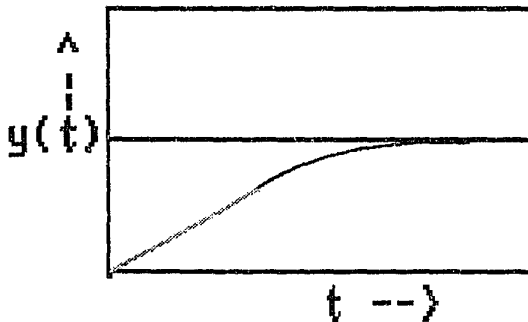


fig. #11 gráfica de la respuesta de un sistema sobreamortiguado.

La figura 12 muestra el diagrama general a bloques de los componentes del sistema de control para una articulación del brazo del robot. La orden de entrada es una posición deseada a la que a de moverse la articulación. La variable de salida es la posición actual de la articulación.

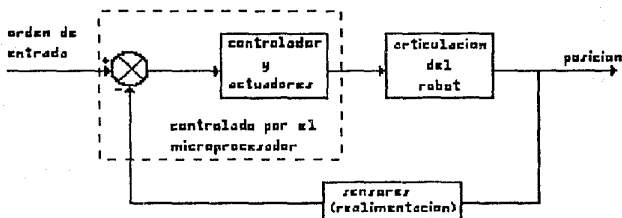


figura #12 diagrama general del sistema para una articulación.

La figura 13 muestra los componentes principales de la articulación donde se incluye un motor de corriente continua, un tren de engranes, un codificador de posición y un controlador.

El diagrama a bloques de la articulación mostrada en la figura 13, se muestra en la figura 14. La carga debida a la gravedad que actúa sobre el brazo se representa como  $T_i$  y es opuesta al par de torsión generado por el motor. El término  $J$ , representa la inercia total del sistema incluyendo la inercia de los engranajes, el inducido o armadura, el brazo y la carga. Un control P-I se utiliza

para la articulación, esta es la razón de que el amortiguamiento pueda controlarse ajustando la ganancia proporcional  $K_p$  y la ganancia integral  $K_i$ .

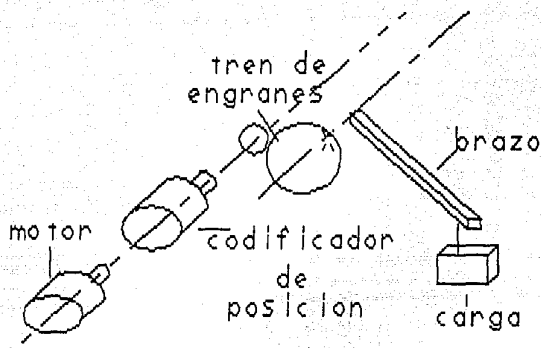


fig. #13 diagrama de una articulación en forma esquemática.

Una realización del controlador podría efectuarse con el empleo de un microprocesador. El microprocesador leería el valor correspondiente a la velocidad y la posición a partir de los dispositivos de realimentación. Luego, los multiplicaría y los compararía con la señal de posición deseada. Tomaría la señal de error que paso a través del integrador y las ganancias proporcionales para generar una señal de mando para el amplificador de potencia que proporcionaría la potencia al motor. Una ventaja de utilizar un microprocesador para realizar este tipo de control es que podría adaptarse para condiciones variables (**control adaptable**). Por ejemplo, en un sistema de segundo orden, el amortiguamiento es una función de la masa del sistema. En el brazo,



la masa de la carga cambiará probablemente durante el ciclo de trabajo. Un microprocesador podría emplearse para realizar los cálculos en soporte a la función de control para determinar el valor adecuado de la constante de amortiguamiento para el cambio en la masa.

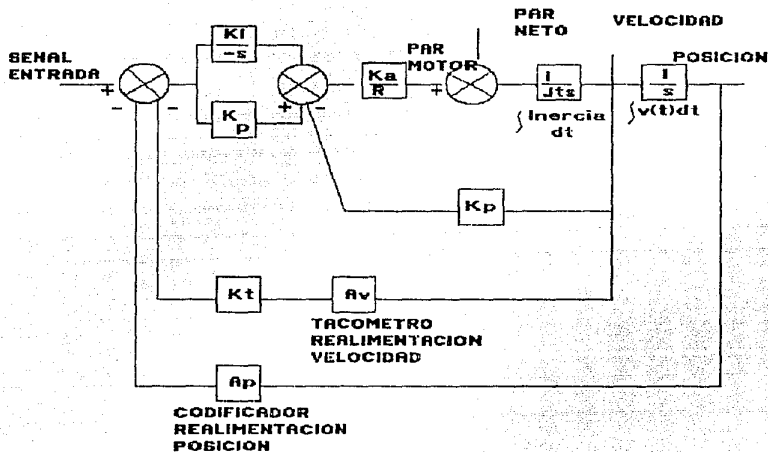


fig. #14 diagrama a bloques del sistema completo para una articulación.

#### CONTROL ADAPTABLE

Como se vió, las leyes de movimiento que gobiernan al sistema mecánico, fundamentalmente son las leyes de Newton. Sin embargo las

masas en movimiento pueden ser variables ya sea porque se vayan incorporando elementos durante el desplazamiento o porque se pierda masa como en el caso de los maquinados de piezas. Las fuerzas conocidas y los pares de fuerza en general son elementos dinámicos variables provenientes de los motores y las desconocidas son elementos constrictivos y que de alguna manera intervienen en los desplazamientos reales o virtuales. El objetivo de la mecánica para este caso es dada una trayectoria hallar la fuerza para seguir dicha trayectoria. Por medio de la segunda ley de Newton resulta imposible resolver estos dos aspectos que en robótica son complementarios al control de movimiento de los componentes.

#### Variables generalizadas<sup>(6)</sup>

Este planeamiento en forma natural permite el uso de variables generalizadas y las leyes de movimiento de Newton junto con las restricciones generadas por el principio de D'Alambert permiten el uso de las ecuaciones de Lagrange linealmente independientes y que incluyen los grados de libertad así como las fuerzas generalizadas y la función Lagrangiana en la siguiente forma:

$$\frac{d}{dt} \frac{\partial L}{\partial \dot{q}_i} - \frac{\partial L}{\partial q_i} = \tau_i \quad (24)$$

Donde  $q = (q_1, \dots, q_n)$  son las coordenadas generalizadas,  $\dot{q}$  el momento generalizado,  $L$  es la diferencia K-P entre la energía cinética  $K$  y la energía potencial  $P$ ; y  $\tau$  la fuerza generalizada actuando sobre el sistema.

El objetivo fundamental del conocimiento de la dinámica de un sistema robótico es el de lograr las leyes de control para lograr trayectorias confinadas o acotadas. El control que lleve a cabo este objetivo para toda trayectoria y todas las condiciones iniciales se dice globalmente convergente. En los manipuladores de un robot rígido un caso especial muy importante se presenta cuando la energía potencial  $P = P(q)$  es independiente de la velocidad generalizada  $q'$  y la energía cinética  $K$  es función cuadrática de  $q$  en la forma:

$$K = \frac{1}{2} \sum_{ij}^n d_{ij}(q) q'_i q'_j = \frac{1}{2} q'^T D(q) q' \quad (25)$$

Donde  $D(q)$  es la "MATRIZ DE INERCIA" y de orden  $n \times n$ , simétrica para cada  $q \in R^n$ . Las coordenadas generalizadas son el conjunto de posiciones.

Entonces el Lagrangiano  $L$  es:

$$L = K - P = \frac{1}{2} \sum_{ij} d_{ij}(q) q'_i q'_j - P(q) \quad (26)$$

Usando (26) el primer término de (24) se obtiene como:

$$\frac{\partial L}{\partial q_k} = \sum_j d_{kj}(q) q'_j \quad (27)$$

y luego derivando con respecto a t:

$$\frac{d}{dt} \frac{\partial L}{\partial \dot{q}_k} = \sum_j d_{kj}(q) \ddot{q}_j + \sum_j \frac{d}{dt} [d_{kj}(q)] \dot{q}_j \quad (28)$$

$$= \sum_j d_{kj}(q) \ddot{q}_j + \sum_{ij} \frac{\partial}{\partial q_i} d_{kj} \dot{q}_i \dot{q}_j. \quad (29)$$

Por otro lado, de (26)

$$\frac{\partial L}{\partial q_k} = \frac{1}{2} \sum_{ij} \frac{\partial d_{ij}}{\partial q_k} \dot{q}_i \dot{q}_j - \frac{\partial P}{\partial q_k} \quad (30)$$

sustituyendo (29) y (30) en (24):

$$\sum_j d_{kj}(q) \ddot{q}_j + \sum_{ij} \left[ \frac{\partial d_{kj}}{\partial q_i} - \frac{1}{2} \frac{\partial d_{ij}}{\partial q_k} \right] \dot{q}_i \dot{q}_j - \frac{\partial P}{\partial q_k} = \tau_k \quad (31)$$

con  $k = 1, 2, \dots, n$ .

Tomando en cuenta la simetría de la matriz de inercia, el segundo término de (31) se reescribe como:

$$\sum_{ij} \left[ \frac{\partial d_{kj}}{\partial q_i} - \frac{1}{2} \frac{\partial d_{ij}}{\partial q_k} \right] \dot{q}_i \dot{q}_j = \sum_{ij} \frac{1}{2} \left[ \frac{\partial d_{kj}}{\partial q_i} + \frac{\partial d_{ki}}{\partial q_j} - \frac{\partial d_{ij}}{\partial q_k} \right] \dot{q}_i \dot{q}_j \quad (32)$$

donde se definen los coeficientes  $C_{*}$  por

$$C_{ij,k} = \frac{1}{2} \left[ \frac{\partial d_{kj}}{\partial q_i} + \frac{\partial d_{ki}}{\partial q_j} - \frac{\partial d_{ij}}{\partial q_k} \right] \quad (33)$$

que son los símbolos de Christoffel de primer tipo.

Definiendo además

$$\phi_k = -\frac{\partial P}{\partial \dot{q}_k} \quad (34)$$

y tomando en cuenta (32), (33) y (34) en (31) las ecuaciones de Lagrange quedan como:

$$\sum_j a_{kj}(q) \ddot{q}_j + \sum_{j,l} c_{ljk}(q) \dot{q}_l \dot{q}_j + \phi_k = \tau_k \quad (35)$$

con  $k = 1, 2, \dots, n$ .

De los tres términos de (35), el primero involucra una segunda derivada con respecto al tiempo de las coordenadas generalizadas. El segundo es un término cuadrático de las derivadas con respecto al tiempo de  $q$ , donde los coeficientes son funciones de  $q$ . A su vez, estos términos pueden ser del tipo  $q_i^2$  (que se llaman términos centrífugos) o del tipo cruzados  $q_i q_j$  (que se llaman términos de Coriolis).

El tercer término es solamente función de  $q$  y no de su derivada. Este término, por ser derivado de un potencial, representa la fuerza generalizada conservativa. La expresión (35) conviene escribirla en forma matricial como :

$$D(q) \ddot{q} + C(q, \dot{q}) \dot{q} + g(q) = \tau \quad (36)$$

donde D y C son matrices,  $q$ ,  $\dot{q}$ ,  $\ddot{q}$ , y  $g$  son vectores. Los elementos de  $C(q, \dot{q})$  se definen como:

$$C_{kjl} = \sum_{i=1}^n C_{ikj}(q) \dot{q}_i = \sum_{i=1}^n \frac{1}{2} \left[ \frac{\partial d_{kj}}{\partial q_i} + \frac{\partial d_{ki}}{\partial q_j} - \frac{\partial d_{ij}}{\partial q_k} \right] \dot{q}_i \quad (37)$$

La ecuación (37) gobierna el movimiento de los robots más simples, los llamados rígidos. Estas ecuaciones de movimiento son ecuaciones no lineales y de carácter complejo que tienen importantes propiedades que son aplicables en el diseño del control del sistema. A continuación se mencionan algunas.

Propiedad I.- La matriz de inercia  $D(q)$  es simétrica, positiva definida.  $D(q)$  y su inversa  $D(q)^{-1}$  son uniformemente acotadas para toda  $q$  en  $R^n$ .

Propiedad II.- Para cada grado de libertad de las coordenadas generalizadas hay un control independiente de la entrada.

Propiedad III. Al definir los coeficientes constantes de (37) como parámetros separados, dicha ecuación dinámica puede escribirse como:

$$D(q) \ddot{q} + C(q, \dot{q}) \dot{q} + g(q) = Y(q, \dot{q}, \ddot{q}) \phi = \tau \quad (38)$$

donde  $Y(q, \dot{q}, \ddot{q})$  es una matriz  $n \times r$  de funciones conocidas y se le llama regresor;  $\phi$  es un vector  $r$ -dimensional de parámetros separables, que son fundamentalmente masas o momentos de inercia que aparecen como coeficientes de funciones conocidas de variables generalizadas, en la ecuación (36).

propiedad IV.- Si en términos de  $C$  y  $D$  se define se define la matriz  $N(q, \dot{q}) = D(q) - 2C(q, \dot{q})$ , entonces la matriz  $N$  es pseudo-adjunta. Es decir, que las componentes  $n_*$  satisfacen  $n_* = -n_*$ .

Demostración: Dada la matriz de inercia  $D(q)$ , la componente  $kj$  de  $D(q)$  es:

$$d_{kj} = \sum_{l=1}^n \frac{\partial d_{kl}}{\partial q_l} q_l \quad (39)$$

lo cual se sigue por regla de la cadena. Entonces las componentes de  $N$  son de acuerdo a (37) y (39):

$$n_{kj} = d_{kj} - 2C_{lkj} \quad (40)$$

$$= \sum_{l=1}^n \left[ \frac{\partial d_{kl}}{\partial q_l} - \left( \frac{\partial d_{kl}}{\partial q_l} + \frac{\partial d_{kl}}{\partial q_j} - \frac{\partial d_{lj}}{\partial q_k} \right) \right] q_l \quad (41)$$

$$= \sum_{l=1}^n \left[ \frac{\partial d_{lj}}{\partial q_k} - \frac{\partial d_{kl}}{\partial q_j} \right] q_l \quad (42)$$

Puesto que la matriz es invariante ante el intercambio de índices  $(i, j)$  de (40) se sigue que  $n_{jk} = -n_{kj}$ .

Corolario 1.- Si  $q$  es un vector columna y  $q'$  es un vector renglón se sigue que:

$$q'^T (D - 2C) q = 0 \quad (43)$$

Demostración.- Como se sabe el Hamiltoniano  $H$  esta dado como:

$$H = K + P \quad (44)$$

donde  $P$  es el momento generalizado definido como:

$$P = \frac{\partial L}{\partial \dot{q}} \quad (45)$$

Por lo que usando (25) el Hamiltoniano se puede escribir como:

$$H = \frac{1}{2} \sum_{IJ} d_{IJ}(q) \dot{q}_I \dot{q}_J + P(q) = \frac{1}{2} \dot{q}^T D(q) \dot{q} + P(q) \quad (46)$$

Y de aquí de acuerdo a Goldstein<sup>(6)</sup> se obtienen las ecuaciones de Hamilton:

$$\dot{q}_i = \frac{\partial H}{\partial p_i} \quad (47)$$

Donde las derivadas con respecto al tiempo de las componentes de la energía potencial están dadas como:

$$\dot{p}_i = -\frac{\partial H}{\partial q_i} + \tau_i \quad (48)$$

$i = 1, 2, \dots, n.$

ahora considerando que  $H(q_i, p_i)$ , es función de  $q_i$  y de  $p_i$  y usando las ecuaciones (47) y (48) se tiene que:

$$\frac{dH}{dt} = \sum_I \frac{\partial H}{\partial q_i} \dot{q}_i + \sum_I \frac{\partial H}{\partial p_i} \dot{p}_i = \tau \dot{q}^T \quad (49)$$

por otro lado, de (46) se tiene que:

$$\frac{dH}{dt} = \dot{q}^T D \dot{q} + \frac{1}{2} q^T \dot{D} \dot{q} + \frac{\partial P}{\partial q} \dot{q}. \quad (50)$$

Despejando  $D(q) \ddot{q}$  de (36), sustituyendo en (50)

$$D \ddot{q} = \tau - g(q) - C(q, \dot{q}) \quad (51)$$



entonces

$$\frac{dH}{dt} = q^T \tau - q^T g - q^T C(q, \dot{q}) \dot{q} + \frac{1}{2} q^T D \dot{q} + \frac{\partial P}{\partial q} \dot{q} \quad (52)$$

y recordando que la fuerza generalizada es

$$\frac{\partial P}{\partial \dot{q}} = g^T, \quad (53)$$

reordenando terminos, (50) queda como:

$$\frac{dH}{dt} = q^T \tau + \frac{1}{2} q^T (D - 2C) \dot{q} \quad (54)$$

Comparando (52) con (49) se concluye que:

$$q^T (D - 2C) \dot{q} = 0 \quad (55)$$

De acuerdo con (25), la ecuación (53) tiene unidades de energía, por lo que dicha ecuación se interpreta como el trabajo de las fuerzas ficticias que resulta nulo y en este sentido se tiene una generalización del principio de D'Alembert de que las fuerzas "muertas" no trabajan.

Corolario 2.- La ecuación dinámica (36) para todo robot rígido define un mapeo positivo de  $\tau \rightarrow \dot{q}$ , es decir:

$$\int_0^T q^T \tau dt \geq \beta \quad (56)$$

para algún valor de  $\beta > 0$  y todo intervalo de tiempo T.

Demostración.- De acuerdo a (49) se tiene que:

$$\dot{q}^T \tau = \frac{dH}{dt} \quad (57)$$

por lo que la integral

$$\int_0^T q^T \tau dt = \int_0^T dH = H(T) - H(0) \geq -H(0) \quad (58)$$

ya que  $H(T)$  es positiva para toda  $T$ . Esta propiedad (56) se conoce en la literatura como la estructura pasiva de los robots rígidos.

En resumen, todas las propiedades del control adaptivo se fundamentan en las propiedades presentadas en esta sección como son la simetría de la matriz de inercia, la independencia de la entrada de los grados de libertad y que el sistema es lineal en términos de los parámetros desconocidos. Las correcciones que el control realiza se siguen y se aplican de acuerdo a estas propiedades.

## CAPITULO IV APLICACION DE LA TARJETA

### INTRODUCCION.

A continuación se presenta el uso y aplicación de la tarjeta para el desarrollo de un sistema controlador de posición en donde dos de las coordenadas esféricas pueden variar para los dos ejes angulares, dejando fija la coordenada radial, lo cual constituye el principio básico de la automatización de sistemas como los telescopios, una antena de radar, un centro de maquinado especializado, etc.,. La figura 15 muestra el diagrama a bloques del sistema propuesto:

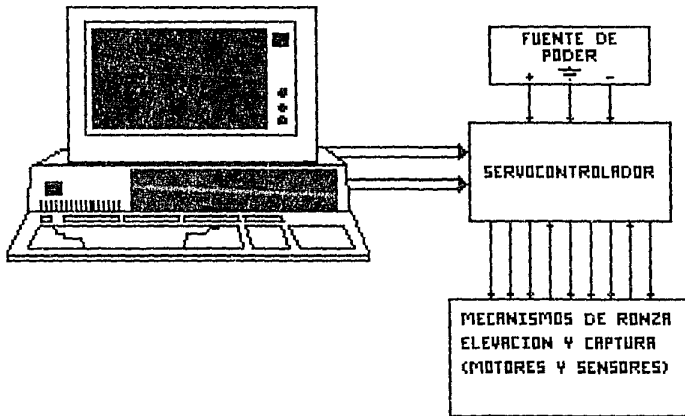


FIG. 15 DIAGRAMA A BLOQUES MOSTRANDO LAS DIFERENTES PARTES DEL SISTEMA

## SELECCION DE DIRECCIONES EN LA TARJETA.

Para desarrollar esta aplicación se seleccionó como sistema a controlar, un telescopio. Para la interfase se seleccionó la dirección base, en la tarjeta de puertos y memoria, utilizando la parte de salida de los puertos a través del interruptor SW2 dando la dirección base de Hex300 (hexadecimal), tomada esta dirección base del mapa de direcciones de puertos de E/S dado al final del capítulo II, debido a que estas direcciones de puertos están desocupadas en la configuración de las PC's, y a partir de la cual se pueden direccionar 8 puertos de lectura y 8 puertos de escritura de 8 bits cada uno; estas son las direcciones Hex300...Hex307, estos 8 puertos se seleccionan por medio de las combinaciones de A0...A2. Que son las primeras tres líneas de dirección.

La forma de seleccionar tal dirección se muestra a continuación:

Dirección de E/S del puerto (HEX)	posición de los interruptores del selector							
	1	2	3	4	5	6	7	8
000-007	A9	A8	A7	A6	A5	A4	A3	
	0	0	0	0	0	0	0	X

UTILIZACION DE LAS SEÑALES (BD0..BD7) Y (-IOW1, - IOW2).

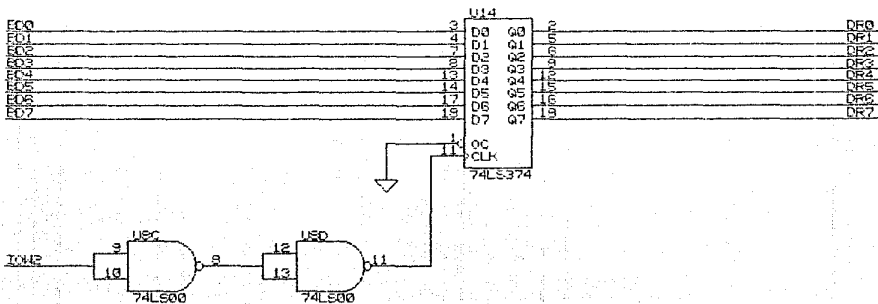
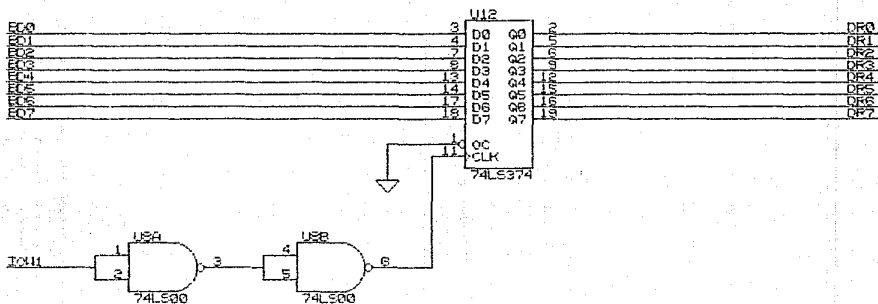
Además se utilizaron las señales (BD0 - BD7) y (-IOW1, -IOW2) entregadas por la tarjeta, cuya asignación se explica a continuación.

Las señales BD0...BD7 se conectan a un circuito TTL 74LS374 ("latch", ver el diagrama 4), que las captura cuando la señal -IOW1 cambia de estado. Estas señales capturadas (memorizadas) se llaman DR0...DR7 a la salida del circuito TTL 74LS374 cuya dirección se escogió como la dirección Hex301 (ésto se debe a que al fijar la dirección base de Hex300, esta dirección le correspondió a la señal -IOW0, la dirección Hex301 a la señal -IOW1, la dirección Hex302 a la señal -IOW2 y así sucesivamente). Estos 8 bits DR0...DR7 representan el valor en binario del posicionamiento en ronza (la ronza es el desplazamiento angular que se le da a la base del montaje del telescopio y por lo tanto es sobre el plano horizontal XY, y puede ser un valor de 0° a 360°).

Las mismas señales BD0...BD7 se conectan a otro circuito TTL 74LS374 ("latch", ver el diagrama 4), que las captura cuando la señal -IOW2 cambia de estado. Estas señales capturadas (memorizadas) se llaman DE0...DE7 a la salida del circuito TTL 74LS374 cuya dirección es la dirección Hex302 por el motivo antes mencionado, y se utilizan en el posicionamiento en elevación (la elevación es el desplazamiento angular del telescopio sobre el plano horizontal y es un desplazamiento entre 0° y 90°).

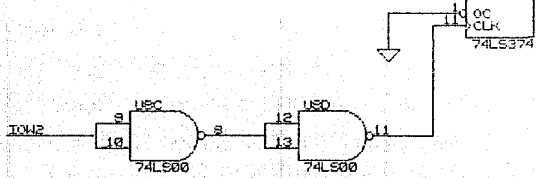
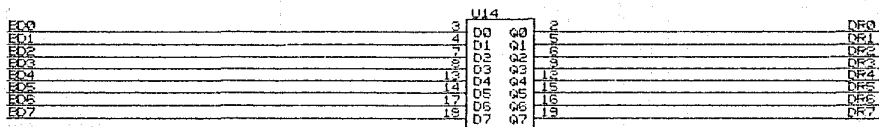
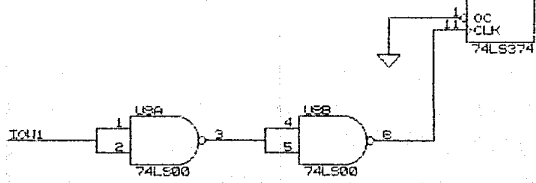
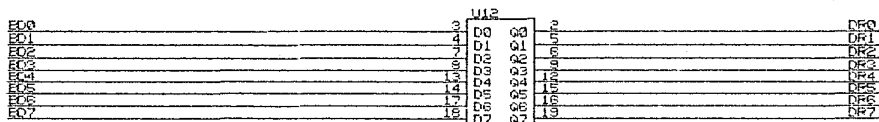
#### CONVERSION DIGITAL/ANALOGICA.

Posteriormente las señales digitales DR0...DR7 y DE0...DE7 se convierten en un voltaje analógico utilizando un convertidor digital/analógico DAC0800 para cada conjunto de señales como se observa en los diagramas 5 y 6.



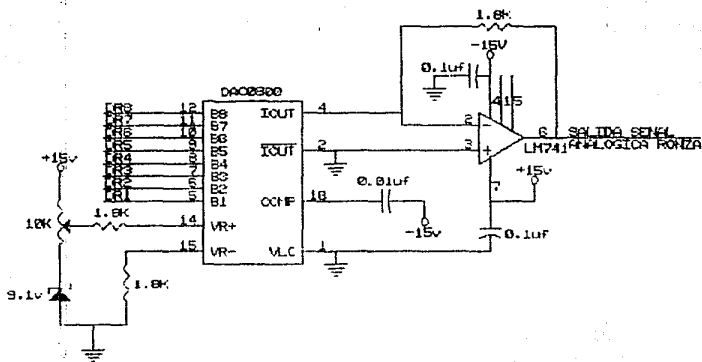
FIS. LORENZO JUAREZ PALAFOX		
Size	Document Number	REV
A	INTERFACE A LOS CONVERTIDORES D/A	F
Date:	March 23, 1982	Sheet 4 of 3

62



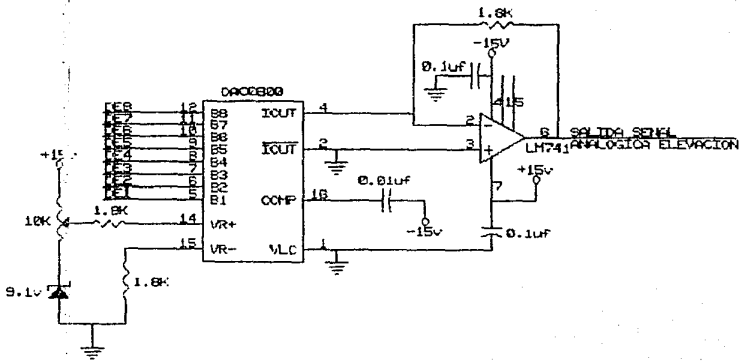
FIS. LORENZO JUAREZ PALAFOX		
Size	Document Number	REV
A	INTERFACE A LOS CONVERTIDORES D/A	F
Date:	March 23, 1992	Sheet 4 of 3

52



FIS. LORENZO JIMREZ PALAFOX		
Size	Document Number	REV
A	CONVERSION D/A PARA RONZA	F
Date:	March 29, 1995	Sheet 5 of 5





FIS. LORENZO JUAREZ PALAFOX		
Size	Document Number	REV
A	CONVERSION D/A PARA ELEVACION	F
Date:	March 23, 1982	Sheet 6 of 9

El convertidor está configurado de tal forma que puede dar una salida entre 0 y 10v para un valor digital entre 0 y 255, a través de un amplificador operacional LM741 conectado como convertidor de corriente/voltaje (diagramas 5 y 6), por lo que se tiene una resolución de 39.06mv por bit. Si se desea mover la ronza del telescopio 360° con 8 bit o sea  $2^3=256$  valores diferentes, se tiene que por cada incremento el movimiento en ronza deberá de ser de 1.4°, mientras que el movimiento en elevación es sólo de 90°, con lo que se obtiene una resolución de 0.35° por bit. La salida entregada por los convertidores digital/analógico se les denomina SALIDA DE SEÑAL ANALOGICA EN RONZA y SALIDA DE SEÑAL ANALOGICA EN ELEVACION para cada uno de los movimientos respectivos.

#### ACONDICIONAMIENTO DE LA SEÑAL ANALOGICA.

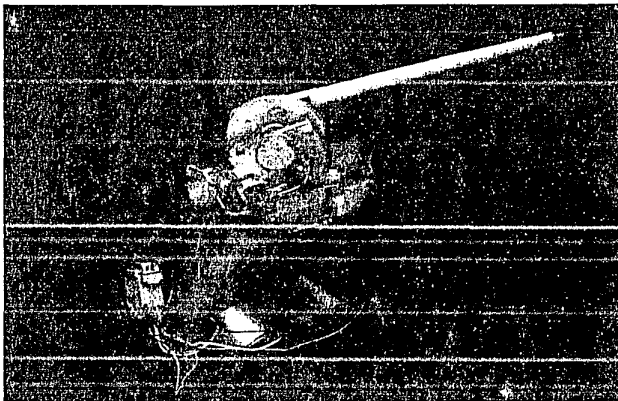
Posteriormente los voltajes entregados por los circuitos de conversión digital/analógica se aplican a dos amplificadores operacionales LM741 respectivamente, en su entrada negativa a través de una resistencia de 1K $\Omega$  que forma parte de una red sumadora con otra resistencia de un 1K $\Omega$  que está conectada al cursor de un potenciómetro de 10K $\Omega$  polarizado en forma negativa (diagramas 7 y 8).

La implantación se realizó de esta manera para generar una señal de  $\pm 5V$  en lugar de la de señal de 0...10V entregada por el circuito convertidor. La señal de  $\pm 5V$  se obtiene al sumarle una compensación ("offset") negativa a la señal del convertidor, con lo cual se pueden mover los motores en las dos direcciones negativa y positiva (con el objeto de poder posicionar el telescopio en alguna

posición y poderlo regresar a otra posición en menor ronza y/o menor elevación). En los mismos diagramas se observa la entrada de una señal de retroalimentación proveniente de los potenciómetros acoplados a los motores por medio de engranes. Esta señal se conecta a la entrada positiva del amplificador operacional por lo que la salida del amplificador operacional será una señal de error amplificada (con esto se pretende que el propio telescopio se posicione en las coordenadas que se manden de los puertos de la tarjeta y esto se logra cuando la señal de error es cero).

#### OBTENCION DE LAS SEÑALES DE ERROR.

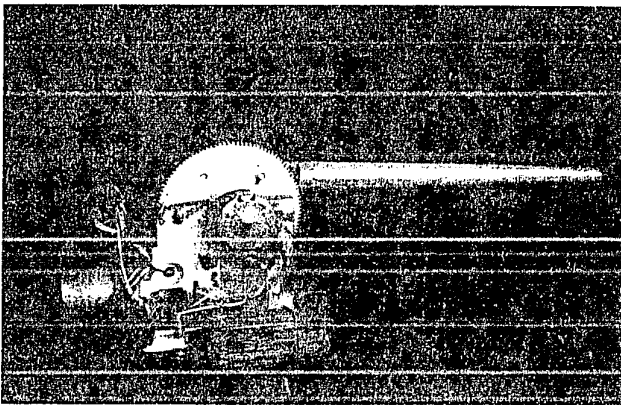
La señal de retroalimentación en ronza proveniente de un potenciómetro de 1K $\Omega$ /10vuelatas, mostrado en la fotografía 2.



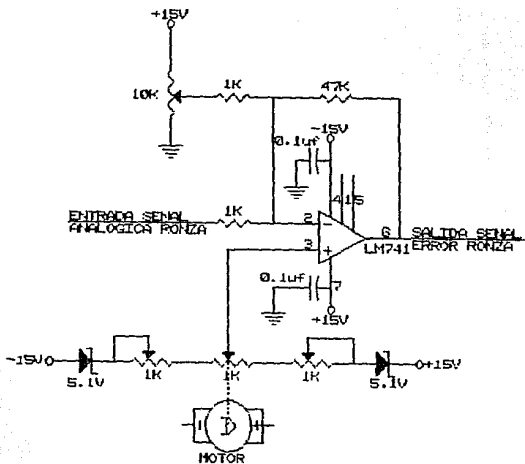
fotografía 2 mostrando el potenciómetro de retroalimentación para ronza.

El movimiento de ronza es tal que su ajuste es muy fino (debido a que cualquier variación en el voltaje de la señal de error causaba una oscilación permanente del motor de ronza, dado que los motores empleados fueron del tipo usados en una tornamesa de toca discos, por lo que no tienen la misma respuesta en las dos direcciones de giro; por esta razón se colocaron un par de potenciómetros de 1K $\Omega$ /10 vueltas y dos diodos zener para poder dar el ajuste de finesa necesaria en el amarre del motor cuando la señal de error fuera cero.

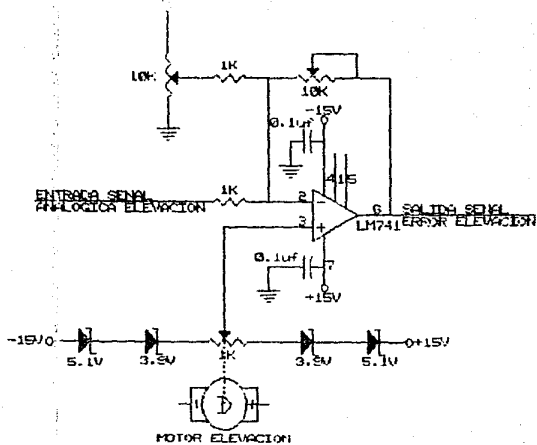
Como se observa en el diagrama 8, el funcionamiento del circuito para el movimiento de elevación es muy semejante al de ronza, sólo que en este caso el potenciómetro de retroalimentación es de una vuelta solamente y no tiene un ajuste tan crítico por lo que en lugar de los potenciómetros de ajuste del circuito anterior se usaron dos diodos zener, como se observa en el diagrama 8.



fotografía 3 mostrando el potenciómetro usado en la retroalimentación en elevación.



FIS. LORENZO JUAREZ PALAFOX		
Size	Document Number	REV
A	COMPARADOR DE ERROR PARA RONZA	F
Date:	March 23, 1992	Sheet 7 of 9



FIS. LORENZO JUAREZ PALFOX		
Size	Document Number	REV
A	COMPARADOR DE ERROR PARA ELEVACION	F
Date:	March 23, 1982	Sheet 6 of 9

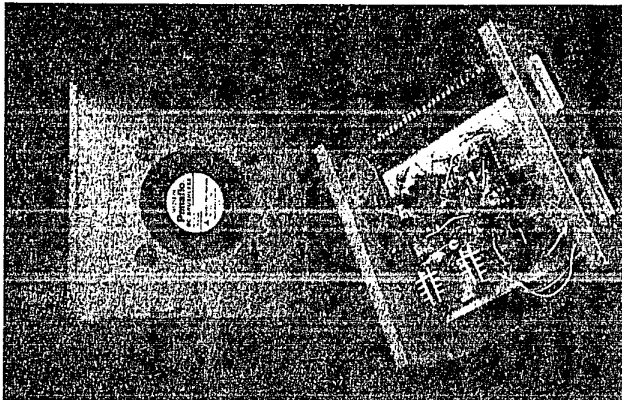
## ETAPA DE POTENCIA.

Las señales de error se aplican a un circuito amplificador de corriente **SEGUIDOR DOBLE** que contiene un par de transistores complementarios (en lugar de diodos balanceados) conectados como seguidor emisor doble, dando una impedancia de entrada incrementada y una alta ganancia en corriente. Por otro lado se elimina el problema de la distorsión del cruce por cero. Y las resistencias pequeñas conectadas en los transistores de potencia de los diagramas 9 y 10, protegen contra las sobre cargas, limitando la corriente en corto circuito, proporcionando la corriente necesaria para que operen los motores.

En los diagramas 9 y 10 se observan diferencias en los valores de las resistencias de potencia. Estas diferencias se deben a las características de los dos motores usados, dado que el motor de bronce es un motor de mayor potencia debido a que tiene que mover todo el montaje que incluye el motor de elevación y el peso del telescopio, mientras que el motor de elevación sólo debe mover el telescopio, por lo cual es de menor potencia.

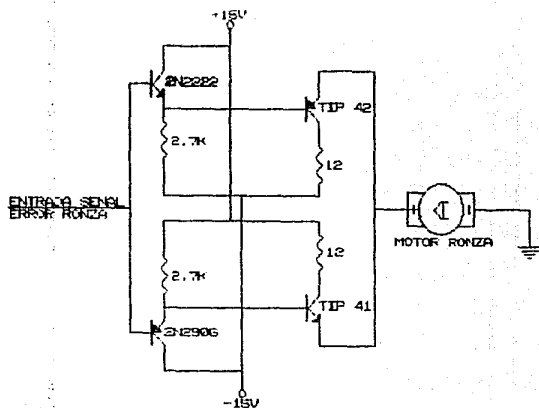
Para controlar el telescopio, además de la circuitería ("**hardware**") desarrollada (todos los circuitos convertidores D/A, comparadores y de potencia para ambos movimientos, se muestran en la foto 4 ). Se realizó un programa especial y adecuado para manipular el telescopio de varias maneras diferentes, como se muestra en el diagrama de flujo más adelante. La primera etapa consiste esencialmente en cuatro rutinas de prueba para comprobar que el sistema está operando correctamente, las cuales son

movimiento en ronzá; movimiento en elevación; captura de una imagen (esta opción se pensó para realizar una implantación de digitalización de imágenes por algún dispositivo acoplado al telescopio) y la última de estas pruebas es la de realizar los tres casos anteriores simultáneamente.

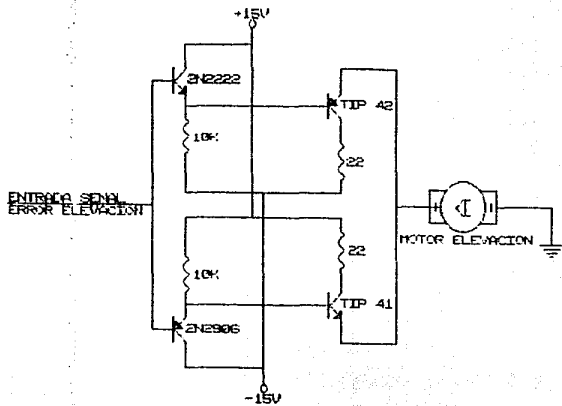


fotografía 4 mostrando la implementación de la tarjeta servocontroladora.





FIS. LORENZO JUAREZ PALAFOX		
Size	Document Number	REV
A	ETAPA DE POTENCIA PARA RONZA	F
Date:	March 23, 1982	Sheet 3 of 3

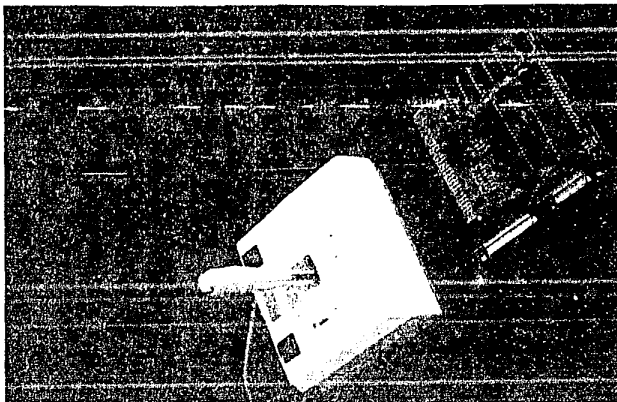


FIS. LORENZO JUAREZ FALAFIX		
Size	Document Number	REV
A	ETAPA DE POTENCIA PARA ELEVACION	F
Date:	March 23, 1992	Sheet 10 of 10

La segunda etapa consiste en dos programas, de los cuales uno realiza el posicionamiento del telescopio dándole las coordenadas respectivas a través del teclado. Aquí, hay que mencionar que el telescopio toma como referencia el norte para las coordenadas de la rona por lo que al darle un valor en la rona hay que indicarle si es hacia el oeste (OE) o hacia el este (ES), una vez indicadas las coordenadas se manda ejecutar el movimiento respectivo.

En el otro programa se simuló el movimiento de una estrella en el firmamento, por lo cual necesita dar dos valor de posiciones y distancia de la estrella en dos tiempos diferentes; con estos datos se resuelve un conjunto de ecuaciones de movimiento de la estrella y se calcula la nueva posición en el tiempo actual, este trabajo lo realiza la computadora mientras se encuentre en esta opción por lo que siempre se tiene dirigido el telescopio hacia la estrella deseada y en cualquier momento se puede capturar una imagen de la misma.

La tercera parte del desarrollo consiste en dos programas que utilizan el puerto de juegos "JOYSTICK" para controlar la posición del telescopio por medio de la palanca de mando y por medio de los botones y realizar la captura de imágenes. La tarjeta de control y la palanca de juegos son del tipo comercial como las mostradas en la foto 5.



fotografía 5 mostrando la tarjeta de control y la palanca de juego.

El primero de los programas realiza un posicionamiento llamado con retorno automático. Al mover la palanca de mando, el telescopio se moverá en la misma dirección de ésta. Deberá notarse que al momento de soltar la palanca, ésta retornará al centro de su posición, por lo que también el telescopio retornará al origen de sus coordenadas. El otro programa, llamado sin retorno automático, realiza el trabajo de tal manera que el telescopio se mueve hacia el lugar donde se mueva la palanca de mando, pero al soltar la palanca el telescopio no regresa, sino que hay que mover la palanca hacia el lado contrario para poderlo regresar.

Todos estos programas se manejan por un programa principal a base de menús. La forma de interacción entre ellos se muestra en el diagrama de flujo de la página siguiente.

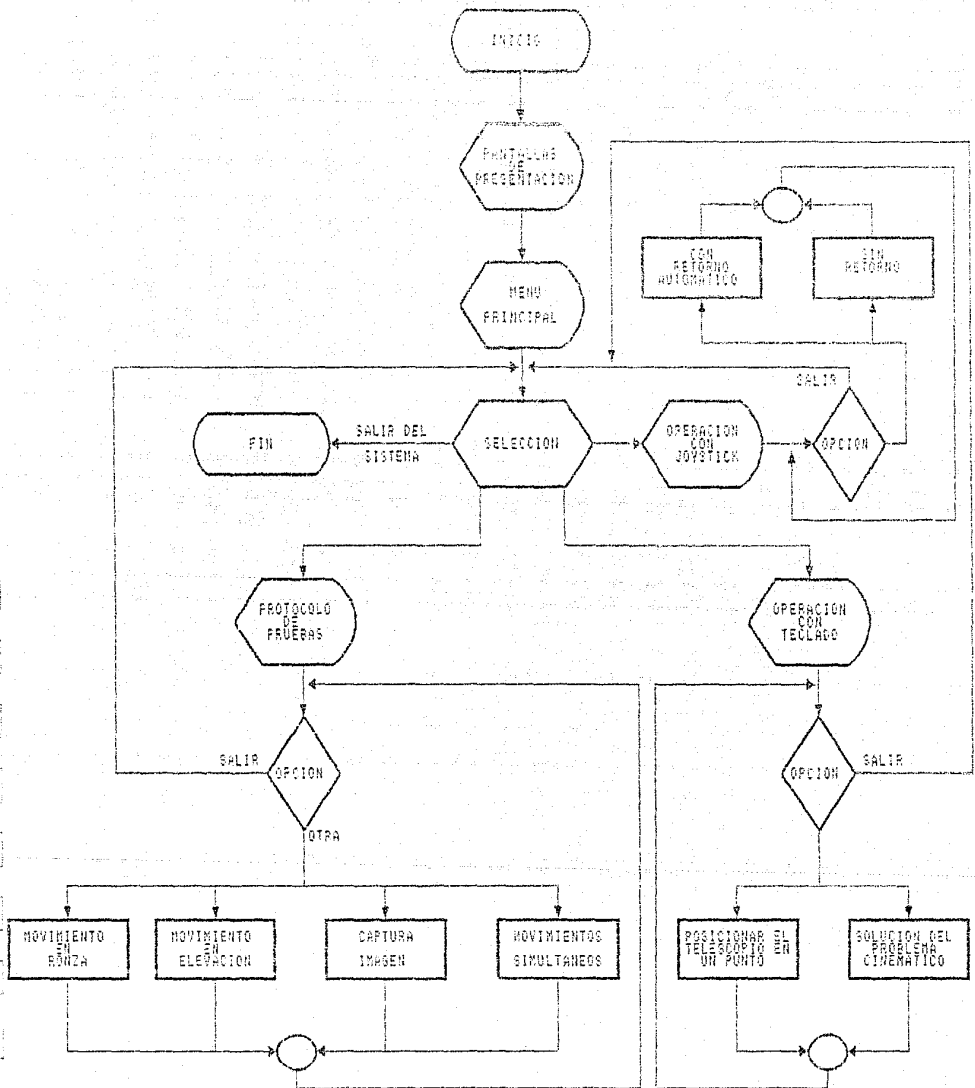


DIAGRAMA DE FLUJO DEL PROGRAMA PRINCIPAL

CARACTERISTICAS DEL PROTOTIPO.

El desarrollo fue enfocado hacia la idea de automatizar un telescopio, para lo cual se han simulado con el prototipo "todos" sus movimientos.

Las características del prototipo son:

- a) Alta precisión en los movimientos de posicionamiento con  $\pm 0.125^\circ$  de error.
- b) El posicionamiento a cualquier punto del intervalo disponible se alcanza a alta velocidad (175.6 RPM) y baja velocidad (35.8 RPM). En ambos casos el objetivo se puede observar dentro del error señalado anteriormente y su valor es inverso a la velocidad.
- c) Los grados de libertad en el prototipo desarrollado son dos; movimiento en  $\theta$  (elevación) y  $\phi$  (ronza), constreñido al rodamiento de los engranes. Sin embargo, el movimiento del telescopio puede describir geodésicas arbitrarias sobre la esfera de radio cuya dimensión es el tamaño del telescopio. Esto le da gran flexibilidad a la programación para especificar previamente la curva que debe seguir el telescopio.
- d) El modo "JOYSTICK" incorpora la posibilidad de mover el telescopio en forma "MANUAL" desde la computadora, lo cual para el control es una gran ventaja.
- e) En cuanto al problema del "SOFTWARE" escrito en lenguaje PASCAL, esencialmente se resuelven ecuaciones de movimientos acoplados con simulación de todas las fricciones posibles e inercias involucradas, como son la masa del telescopio, engranes, motores. Es de notarse que las rotaciones en  $\theta$  y  $\phi$  se describen por las matrices de Euler del pivoteo usadas en mecánica clásica.

En el problema real, el peso y dimensiones del telescopio son las variables que se deben de tomar en cuenta y la etapa de potencia como la fuente de poder del sistema tendrá que ser con las modificaciones, aparte del sistema mecánico como engranes, soportes y potencia de motores asociados. Toda la electrónica y programación

son invariantes en el desarrollo ya que las nuevas variables sólo son datos para la ejecución de los programas.

#### PROYECCION DEL RESULTADO.

Aunque el trabajo tuvo énfasis en el control de un telescopio, dicho desarrollo en sí, es un sistema básico de automatización, cuyas características y aportes tecnológicos son los siguientes:

- a) La tarjeta controladora queda integrada a la computadora y gobierna el sistema desarrollado de servocontrol.
- b) Este encadenamiento permite controlar motores estándares que sin ser servomotores, obedecen señales digitales con lo cual se tiene la gran ventaja de poder automatizar cualquier equipo tanto de investigación como de uso industrial ó doméstico etc.
- c) Motores que usualmente no hacen movimientos de giro reversibles, con el desarrollo anterior se tiene como una nueva opción en algunas aplicaciones.

#### APLICABILIDAD.

Por las características señaladas en el sistema, la aplicación es directa en equipos de posicionamiento. Tal es el caso del compás o soplete computarizado, donde el corte sobre una lámina debe seguir una trayectoria previamente programada. El desplazamiento del soplete se realiza en dos dimensiones, por lo que la aplicabilidad del resultado reportado es inmediata.

Asimismo, el movimiento computarizado de un rayo láser es otra de las aplicaciones que ya son factibles con el desarrollo presentado. El control sobre dicho haz puede llevarse a equipos como los microtomos, que en la práctica médica son de basta aplicación en la microcirugía.

En el área de la industria metal-mecánica, la trascendencia de este desarrollo también tiene incidencia ya que el movimiento automatizado de usillos de fresadoras, tornos, taladros punteadoras, etc., lleva a maquinados de alta precisión como se requiere en estos quehaceres industriales.

#### COMENTARIOS FINALES.

Industrialmente y tecnológicamente, en los países desarrollados la automatización es una aportación moderna. Sin embargo, la adquisición de estos equipos es cara y los problemas asociados a la compra de tecnología traen estancamiento en el desarrollo de estrategias industriales. El presente trabajo muestra que es posible tener a bajos costos los elementos mínimos necesarios para el desarrollo de robótica industrial. En segundo plano, la aportación consiste en sustituir servomecanismos (motores de pasos, servomotores etc.) por mecanismos estandares (motores convencionales). En tercer lugar, es de importancia señalar que el costo de las modificaciones es bastante bajo como se puede deducir de las tablas de costos de los componentes de la tarjeta, en el anexo.



## ANEXO

### COMENTARIO.

En este ANEXO se pretende dar una idea de los costos y factibilidad de las posibles aplicaciones para la interfaz desarrollada. Primeramente, se mencionará el material necesario para desarrollar la parte básica de la interfase.

### ANALISIS DE COSTOS.

Como se puede observar, de los tres primeros diagramas interfase lógica1 (intlog1), interfase lógica2 (intlog2) e interfase lógica3 (intlog3), donde los nombre entre paréntesis son los nombres dados a las cartas de los tres diagramas.

Del primer diagrama se desprenden los siguientes datos:

Como se observa en la tabla I, el costo de los circuitos involucrados en la decodificación del direccionamiento de memoria es de \$ 13.40 US.

Como se observa en la tabla II, el costo de los circuitos involucrados en la decodificación del direccionamiento de entrada/salida para los puertos es de \$ 13.15 US.

Como se observa de la tabla III, el costo de los circuitos involucrados en la decodificación del control para ronza y elevación del sistema de posicionamiento es de \$ 3.95 US.

TABLA I (INTLOG1)

CIRCUITO	NOMBRE	FUNCION	PRECIO
U2	74LS00	CUADRUPLE NAND DOS ENTRADAS	0.75 US
U4	74LS00	CUADRUPLE NAND DOS ENTRADAS	0.75 US
U5	74LS04	SEXTUPLE INVERSOR	0.60 US
U6	74LS688	COMPARADOR DE MAGNITUD DE 8 BITS	5.0 US
U11	74LS244	OCTUPLE SEPARADOR/EXCI TADOR/RECTIFI- CADOR DE LINEA	1.25 US
U13	74LS245	OCTUPLE TRANCEPTOR DE LINEA	1.30 US
SW1	DIP SWITCH-8 PIN	MICRO SWITCH 8 POLOS DOS TIROS	1.75 US
SIP1	4.7KX8	ARREGLO DE RESISTENCIAS	2.0 US

TABLA II (INTLOG2)

CIRCUITO	NOMBRE	FUNCION	PRECIO
U1	74LS138	DECODIFICADOR/ MULTIPLEXADO	0.95 US
U3	74LS138	DECODIFICADOR/ MULTIPLEXOR	0.95 US
U7	74LS688	COMPARADOR DE MAGNITUD DE 8 BITS	5.0 US
U9	74LS244	OCTUPLE SEPARADOR/EXCI TADOR/RECTIFI- CADOR DE LINEA	1.25 US
U10	74LS244	OCTUPLE SEPARADOR/EXCI TADOR/RECTIFI- CADOR DE LINEA	1.25 US
SW2	DIP SWITCH-8 PIN	MICRO SWITCH 8 POLOS DOS TIROS	1.75 US
SIP2	4.7KX8	ARREGLO DE RESISTENCIAS	2.0 US

TABLA III (INTLOG3)

CIRCUITO	NOMBRE	FUNCION	PRECIO
U8	74LS00	CUADRUPLE NAND DOS ENTRADAS	0.75 US
U14	74LS374	OCTUPLE FLIP- FLOP TIPO D	1.60 US
U15	74LS374	OCTUPLE FLIP- FLOP TIPO D	1.60 US

COMPARACION DE COSTOS.

De los datos de estas tablas se desprende que el costo en circuiteria es de aproximadamente \$ 30.50 US, más \$ 40.00 US que fué el costo de fabricación de la tarjeta. El precio es muy inferior a los precios del mercado para un producto de este tipo. Por otra parte, se hace notar que el costo de \$ 40.00 US fué por la fabricación de una sola tarjeta y que se reduciría considerablemente si se maquilaran varias tarjetas.

Por otra parte, las aplicaciones de la tarjeta se pueden generalizar a una gran variedad de casos en los que se necesiten varios puertos de entrada/salida desde un sistema a controlar, automatizar, o recibir información para ser procesada por una computadora. Por ejemplo, equipo de laboratorio, como pueden ser sistemas de vacío, cromatógrafos, espectrógrafos, etc., en máquinas y herramientas tales como taladros, fresadoras, tornos, brazos de robot, etc..

## CONCLUSIONES.

En conclusión, se observa que el desarrollo tiene un costo mucho más bajo que un producto similar en el mercado, además de tener las ventajas de poderlo adecuar y modificar a cualquiera de las necesidades de laboratorio en lo que se refiere a instrumentación, y que es posible darle un mantenimiento a cualquier nivel a los equipos controlados o automatizados por medio de este desarrollo, ya que se contará con toda la información necesaria para tal objeto.

Para poderlo aplicar a máquinas y herramientas o brazos de robot, como ya se dijo, sólo se tienen que hacer cambios en la parte de los servo-amplificadores para motores de mayor potencia, así como la utilización de los sensores adecuados a cada caso. Con lo que se logra una transformación total del sistema sin modificación sustancial de los sistemas originales.

BIBLIOGRAFIA.

ESTA TESIS NO DEBE  
SALIR DE LA BIBLIOTECA

- 1.- MICROPROCESADORES DE 16 BITS  
68000 Y 8088/8086  
JOSE M<sup>a</sup> ANGULO USATEGUI  
PARANINFO,1985.
- 2.- 8088 ASSEMBLER LANGUAGE PROGRAMMING:  
THE IBM PC  
DAVID C. WILLEN, JEFFREY I. KRANTZ  
HOWARD W. SAMS & COMPANY,1988.
- 3.- MICROCOMPUTER BASED  
DESIGN  
JOHN B. PEATMAN  
Mc. GRAW HILL,1989.
- 4.- ROBOTICA INDUSTRIAL  
TECNOLOGIA,PROGRAMACION  
Y APLICACIONES  
MIKELL P. GROOVER, MITCHELL WEISS,  
ROGER N. NAGEL Y NICHOLAS G. ODREY  
Mc. GRAW HILL,1990.
- 5.- INGENIERIA DE CONTROL MODERNA  
KATSUHIKO OGATA  
PRENTICE HALL.1986.
- 6.- CLASSICAL MECHANICS  
GOLDSTEIN H.  
ADDISON WESLEY,1970.
- 7.- INSTRUMENTATION  
DEVICES AND SYSTEMS  
C.S. RANGAN, G.R. SARMA  
AND V.S.V. MANI  
Mc. GRAW HILL,1985.
- 8.- AMPLIFICADORES OPERACIONALES  
DISEÑO Y APLICACION  
GENE E. TOBEY, JERALD G. GRAEME  
Y LAWRENCE P. HUELSMAN  
DIANA,1980.

- 9.- DISPOSITIVOS ELECTRONICOS  
Y AMPLIFICACION DE SEÑALES  
A. SEDRA Y K.C. SMITH  
Mc. GRAW HILL, 1980.
- 10.- THE TTL DATA BOOK  
FOR DESIGN ENGINEERS  
TEXAS INSTRUMENTS.
- 11.- LINEAR CIRCUITS DATA BOOK  
TEXAS INSTRUMENTS.
- 12.- MANUAL DE  
SEMICONDUCTORES DE SILICIO  
TEXAS INSTRUMENTS.
- 13.- SMALL SIGNAL  
TRANSISTOR DATA  
MOTOROLA INC.
- 14.- DOS  
GUIA PARA USUARIOS EXPERTOS  
KRIS JAMSEA  
Mc. GRAW HILL, 1990.
- 15.- TURBO PASCAL 6  
MANUAL DE REFERENCIA  
STEPHEN O'BRIEN  
Mc. GRAW HILL, 1990.
- 16.- ADAPTIVE MOTION CONTROL  
OF RIGID ROBOTS  
ROMEO ORTEGA AND MARK W. SPONG  
INTERNATIONAL FEDERATION OF  
AUTOMATIC CONTROL  
AUTOMATICA. VOL. 25, No. 6.