

94
2.ej.

UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE INGENIERIA



DISEÑO E IMPLEMENTACION DE UN EQUIPO DE MULTICANALIZACION DIGITAL

T E S I S

QUE PARA OBTENER EL TITULO DE:

INGENIERO MECANICO ELECTRICISTA

P R E S E N T A N :

IGNACIO MARTINEZ LOPEZ

RAYMUNDO REYES DAVALOS

DIRECTOR: ING. MARIO IBARRA PEREYRA



MEXICO, D. F.

1992

TESIS CON FALLA DE ORIGEN



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE

INTRODUCCION	-----	1
CAPITULO 1 TEORIA BASICA DEL PCM		
1.1 ELEMENTOS DE LA MODULACION POR		
CODIFICACION DE PULSOS	-----	4
1.2 MUESTREO	-----	6
1.3 CUANTIFICACION	-----	6
1.4 CODIFICACION	-----	8
1.5 REGENERACION	-----	14
1.6 DECODIFICACION	-----	16
1.7 FILTRACION	-----	16
1.8 MULTIPLEXAJE	-----	17
1.9 SINCRONIZACION	-----	17
CAPITULO 2 PLANTEAMIENTO Y SOLUCIONES		
2.1 PLANTEAMIENTO DEL PROBLEMA	-----	19
2.2 POSIBLES SOLUCIONES	-----	21
CAPITULO 3 DISEÑO DEL SISTEMA PCM		
3.1 BASE DE TIEMPO	-----	25
3.2 GENERADOR DE SEÑALES		
ANALOGICAS	-----	34
3.3 ETAPA DE MUESTREO Y RETENCION	-----	39
3.4 ETAPA DE CONVERSION A/D	-----	43
3.5 CIRCUITO DE MULTIPLEXAJE	-----	45
3.6 CIRCUITO DEMULTIPLEXOR	-----	47

3.7	LATCH DE DIRECCIONAMIENTO	
	SERIE/PARALELO	----- 49
3.8	ETAPA DE CONVERSION D/A	----- 52
3.9	FILTROS DE RECUPERACION	----- 55

CAPITULO 4

MONTAJE Y PRUEBAS	----- 58
CONCLUSIONES	----- 80
BIBLIOGRAFIA	----- 82

INTRODUCCION

Es muy común que en esta sociedad nuestra donde se han logrado imponer avances científicos impresionantes; donde el hablar o comentar de algunas novedades acerca de algún campo específico tales como la medicina, la química, y muy especialmente para este caso acerca de alguna innovación en el área de la electrónica y de las comunicaciones, se mencionen conceptos que por su abstracción del mundo material son difíciles de comprender y entender sin una adecuada orientación didáctica.

Como es sabido, cualquier área científica en su esencia, parte de algún concepto básico; esto no necesariamente tiene que ser de una manera precisa. Esto es válido siempre y cuando se cumpla el objetivo principal que se buscaba, que es el de mostrar al interesado alguna modalidad en el área que se está mencionando.

Es importante hacer notar que al pertenecer al género humano un individuo posee inquietudes e ideas, conocimientos y vivencias que en un momento dado pueden ser transmitidas de una generación a otra.

Este pensamiento no es ajeno a nosotros y nos permite generar ideas y proyectos que en un momento dado consideramos que servirán a personas que realicen alguna actividad dentro del área de la ingeniería.

Más específicamente nos referimos a que si otras personas que nos precedieron como profesionistas, hicieron o crearon alguna infraestructura para que nuestra preparación fuera más versátil y completa, es justo que por nuestra parte se actúe de la misma manera; esto es, pensando en legarle a futuras generaciones la opción de aprender algunos conceptos de una manera más práctica.

Esto evidencia uno de los principales problemas de la enseñanza en cualquiera de los niveles en que se desee indagar, el cual es, el hacer que el estudiante adquiera un profundo interés por lo que aprende, esto generalmente no es posible pues la educación se expone en forma teórica, y la práctica dentro de todo este proceso eleva sus costos notablemente.

Por lo tanto el objetivo de este proyecto es en si ofrecer al educando de una manera clara y ordenada, una base práctica para el entendimiento de lo que es la modulación por pulsos codificados.

El trabajo consiste en la construcción y diseño de dos unidades (Transmisor-Receptor) que nos permita mostrar todas las etapas que componen a un PCM.

Este tema fue seleccionado por la necesidad de entender y comprender la versatilidad que nos ofrece la digitalización de señales en la vida del hombre, pues como es sabido este concepto se utiliza en campos muy relacionados con la ingeniería tales como las comunicaciones, video, audio, informática, computación etc....

Pero veamos de una manera sencilla y general la composición de los capítulos que conforman a esta tesis.

Nuestro primer capítulo es a lo que le denominamos introducción y en el cual se hace alusión de nuestra inquietud a desarrollar el tema.

En el segundo capítulo se trata de dar de una manera breve y clara los conceptos básicos del trabajo a desarrollar, tales como El Muestreo, La Conversión A/D, Multiplexión, Demultiplexión, y La Conversión D/A.

Para el tercer capítulo se dará paso al planteamiento del problema, así como las posibles soluciones al mismo, y por último se da la opción que fué escogida.

Mencionar el motivo de diseño de una base tiempo es mostrado en el cuarto capítulo, aquí mismo se da en detalle el diseño y construcción de cada una de las etapas que conforman al sistema.

El montaje físico del equipo y las pruebas que le corresponden se indican en el capítulo quinto.

Y por último en el capítulo sexto se tratarán las conclusiones.

Es conveniente aclarar que el tema de la presente tesis, involucra tecnologías altamente estandarizadas lo cual implica dos cosas: 1^a Existen normas internacionales que reglamentan el funcionamiento del equipo y 2^a Existen componentes electrónicos de muy alta escala de integración para estructurar el sistema PCM.

No obstante lo anterior, en el desarrollo de este proyecto, ni nos vamos a sujetar completamente a las normas ni vamos a usar componentes VLSI ya que de hacerlo así el objetivo académico no se cumpliría completamente, ya que lo que se desea es que se puedan observar y analizar todas las transformaciones que sufren las señales.

ELEMENTOS DE LA MODULACION POR CODIFICACIONDE PULSOS (PCM)

Las operaciones esenciales, en el transmisor de un sistema PCM son muestreo, cuantificación, codificación, y multiplexaje como se muestra en la (fig.1). Las operaciones de cuantificación y codificación se realizan por lo general dentro del mismo circuito que se denomina convertidor analógico-digital. Las operaciones en el receptor, son regeneración de las señales deterioradas, desmultiplexaje, decodificación y reconstrucción de las señales analógicas. La regeneración generalmente se presenta en puntos intermedios a través de la ruta de transmisión cuantas veces sea necesario. Cuando se utiliza la multiplexión por división de tiempo, llega a ser necesario sincronizar el receptor con el transmisor del sistema para lograr una operación satisfactoria.

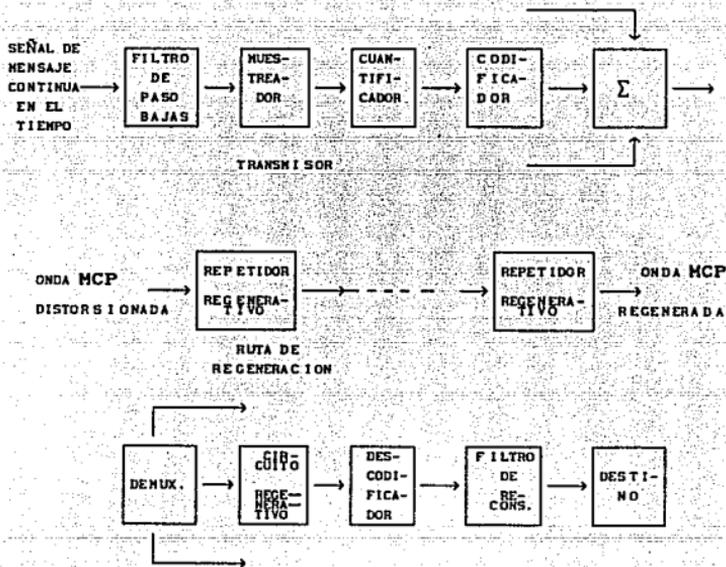


Fig.1 ELEMENTOS BASICOS DE UN SISTEMA PCM

MUESTREO

La señal de información que llega al sistema se muestrea con un tren de pulsos rectangulares angostos con el fin de conseguir una aproximación muy cercana al proceso de muestreo instantáneo, para asegurar una perfecta reconstrucción del mensaje en el receptor, el índice de muestreo debe de ser mayor del doble de la componente de frecuencia más alta (W) de la onda de mensaje conforme al teorema de muestreo.

En la práctica se usa un filtro pasobajas en el extremo frontal del muestreador con el fin de excluir las frecuencias mayores que W antes del muestreo, de esta forma la aplicación del muestreo permite la reducción de la onda de mensaje continuamente variable a un número limitado de valores equiespaciados en el tiempo.

CUANTIFICACION

Una señal como la voz tiene una variación continua dentro de su rango de amplitudes y por lo tanto sus muestras pueden tener todos los posibles valores de amplitud dentro del rango. En otras palabras, dentro del rango finito de amplitud de la señal se encuentra un número infinito de niveles de amplitud. De hecho no es necesario transmitir las amplitudes exactas de las muestras, pues cualquier sentido humano (ya sea el oído ó la vista), como último receptor puede solo percibir diferencias finitas de intensidad, esto significa que la señal continua original puede aproximarse mediante una señal que se construye de un conjunto disponible de amplitudes discretas eligidas sobre una base de error mínimo. La existencia de un número finito de niveles de amplitud discreta es una condición básica de la MCP.

Lógicamente, se asignan niveles de amplitud discretos con un espaciamiento suficientemente cercano, de manera que la señal aproximada prácticamente no se distinga de la señal continua original. La conversión de una muestra analógica a un valor digital requiere previamente de un proceso de cuantificación.

Gráficamente el proceso de cuantificación significa que una línea recta que representa la relación entre la entrada y la salida de un sistema continuo lineal, se reemplaza por una característica de escalera, como se ilustra en la fig. (2.a) la diferencia entre dos valores se conoce como cuanto o magnitud de escalón. Las señales que se aplican a un cuantificador, con la característica de entrada a salida de la fig.(2.a), son separadas en corte de amplitud (los peldaños de la escalera), y todas las señales de entrada, dentro de un corte, son reemplazadas en la salida por el valor medio en cuestión.

El error de cuantificación consta de la diferencia entre las señales de entrada y salida del cuantificador. Es evidente que el máximo valor instantáneo de este error es la mitad de un paso de cuanto, y el rango total de variación va desde menos la mitad de un escalón hasta más la mitad de un escalón. En la fig. (2.b) se muestra la gráfica del error como una función de la señal de entrada y en la parte (c) de la figura aparece una variación típica del error como una función del tiempo.

Sugún la gráfica del tipo de escalera de la fig.(2.a), la salida del cuantificador puede expresarse en la forma $H_i \delta$ en donde $H_i = 0, 1, 2, 3, \dots$ y δ es la magnitud de un cuanto. En esta figura δ esta normalizada a un valor de uno. Un cuantificador que tenga esta relación de entrada a salida se dice que es del tipo de medio escalón, ya que el origen se encuentra en la parte media

de un escalón de la gráfica de escalera.

El proceso de cuantificación que se basa en la fig. (2.a) utiliza una separación uniforme entre los valores de cuantificación. Sin embargo, en ciertas aplicaciones es preferible usar una separación variable entre los niveles de cuantificación por ejemplo: El rango de voltajes que abarcan las señales de voz desde los picos de voz alta hasta los débiles pasajes de la voz baja, es del orden de 1000 a 1. Al utilizar un cuantificador no uniforme con la característica de que la magnitud del escalón aumenta según se incrementa el voltaje de la señal de entrada, los niveles débiles que necesitan más protección son favorecidos a expensas de los niveles altos. De esta forma, se logra un porcentaje de precisión casi uniforme a través de la parte del rango de amplitud de la señal de entrada, con el resultado que se necesitan menos pasos de los que serían en caso de que se utilizara un cuantificador uniforme.

CODIFICACION

Al combinar los procesos de muestreo y de cuantificación, la especificación de una señal continua de banda base llega a estar limitada a un conjunto de valores discretos, pero no está en una forma adecuada para su transmisión a través de una línea telefónica. Para explotar las ventajas del muestreo y cuantificación, se requiere del uso de un proceso de codificación para trasladar el conjunto de valores discretos muestra a una forma más apropiada de señal. Esta forma se denomina código binario y el proceso es la conversión A/D.

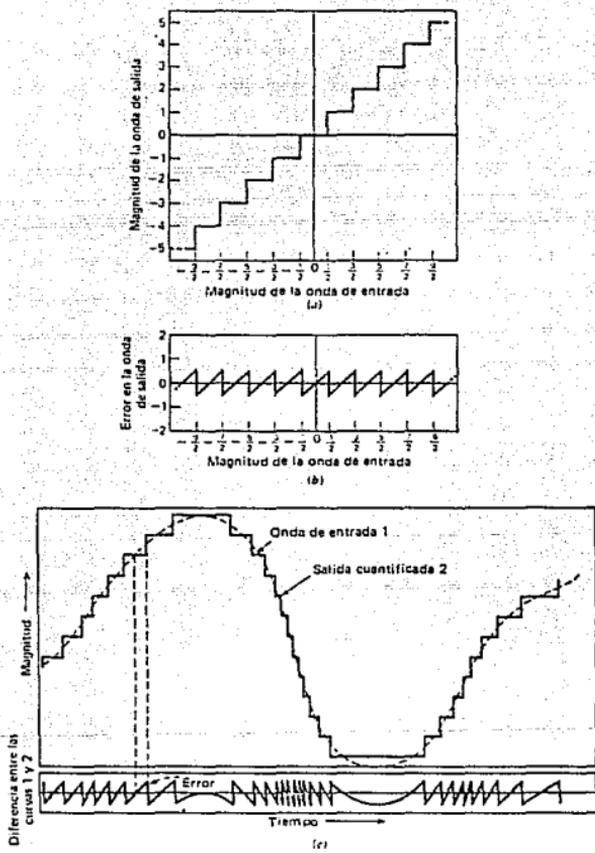


FIG. 2

ILUSTRACION DEL PRINCIPIO DE CUANTIFICACION

- (A) CARACTERISTICAS DE CUANTIFICACION
- (B) CARACTERISTICAS DE ERRORES DE LA CUANTIFICACION
- (C) UNA ONDA DE SEÑAL CUANTIFICADA Y LA CURVA DE ERROR CORRESPONDIENTE

En un código binario, cada símbolo puede ser cualquier de dos valores o tipos distintos, tales como la presencia o ausencia de un pulso. Los dos símbolos de un código binario se definen habitualmente como 0 y 1.

Supóngase que en un código binario cada palabra de código consta de N bits, (el bit es un acrónimo de dígito binario) entonces al utilizar éste código se puede representar un total de 2^n números distintos. Por ejemplo una muestra cuantificada en uno de 128 niveles puede representarse mediante una palabra de código de 7 bits. Existen varias formas de establecer una correspondencia uno a uno entre los niveles cuantificados y las palabras de código, una de ellas muy conveniente consiste en expresar el número ordinal del nivel cuantificado como un número binario. En el sistema de números binarios, cada dígito tiene un valor de posición que es una potencia de 2, como se ilustra en la tabla 1 para el caso de N=4.

NUMERO ORDINAL DE NIVEL CUANTIFICADO	NUMERO DE NIVEL EXPRESADO COMO SUMA DE POTENCIA DE 2	NUMERO BINARIO
0		0 0 0 0
1	2^0	0 0 0 1
2	2^1	0 0 1 0
3	$2^1 + 2^0$	0 0 1 1
4	2^2	0 1 0 0
5	$2^2 + 2^0$	0 1 0 1
6	$2^2 + 2^1$	0 1 1 0
7	$2^2 + 2^1 + 2^0$	0 1 1 1
8	2^3	1 0 0 0
9	2^3	1 0 0 1
10	$2^3 + 2^1$	1 0 1 0
11	$2^3 + 2^1 + 2^0$	1 0 1 1
12	$2^3 + 2^2$	1 1 0 0
13	$2^3 + 2^2 + 2^0$	1 1 0 1
14	$2^3 + 2^2 + 2^1$	1 1 1 0
15	$2^3 + 2^2 + 2^1 + 2^0$	1 1 1 1

TABLA 1

Existen varias maneras para representar los símbolos binarios 1 y 0 mediante señales eléctricas.

- 1.-El símbolo 1 se representa transmitiendo un pulso de amplitud constante en toda la duración del símbolo, y el símbolo 0 se representa por la suspensión del pulso, como lo muestra la figura(3.a). Este tipo de señal se conoce como señal de encendido y apagado.
- 2.-Los símbolos 1 y 0 se representan mediante pulsos de amplitud iguales positiva y negativamente; como se muestra en la figura(3.b). Este tipo de señal se llama señal NRZ polar.
- 3.-Se utiliza un pulso rectangular (de anchura de medio símbolo) para un 1 y ningún pulso para un cero, como se muestra en la figura (3.c). Este tipo de señal se conoce como señal de retorno a cero (RZ.)
- 4.-Se utilizarán alternativamente pulsos positivos y negativos(de igual amplitud) para el símbolo 1, y ningún pulso para el símbolo 0, como en la figura(3.d). Este tipo de señal se llama bipolar. Una propiedad útil de este método de señalización es que el espectro de potencia de la señal transmitida no tiene componente de cd y componentes relativamente insignificantes de baja frecuencia para en el caso en que los símbolos 1 y 0 se presentan con igual probabilidad.
- 5.-El símbolo 1 se representa mediante un pulso positivo seguido de un pulso negativo, siendo ambos pulsos de igual amplitud y de medio símbolo de anchura;para el símbolo 0, las polaridades de estos pulsos se invierten, como aparece en la figura (3.e), este tipo de señal se conoce como de código Manchester o de fase dividida. Suprime la componente de cd y presenta

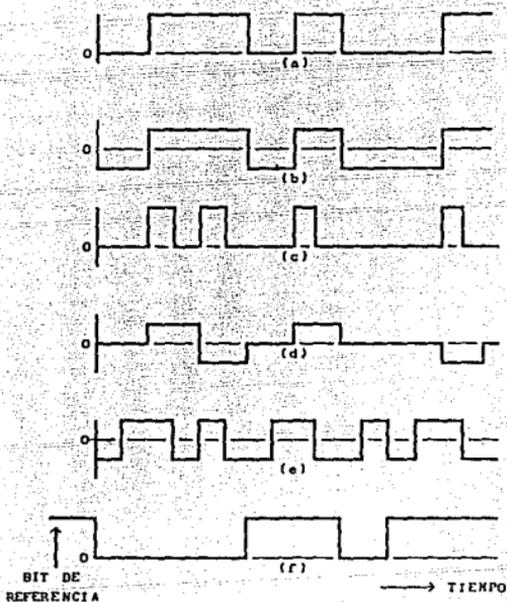
componentes de baja frecuencia relativamente insignificante sin importar la estadística de la señal, lo cual es esencial en ciertas aplicaciones.

6.-En ocasiones conviene codificar la información de una onda binaria de en términos de transiciones de la señal. Por ejemplo, una transición en una onda binaria se puede utilizar para designar al símbolo 0, mientras que no se utilizara transición para designar al símbolo 1, como se ilustra en la figura (3.f). Este método de representación se denomina codificación diferencial. Es evidente que puede invertirse una señal codificada en forma diferencial sin afectar su interpretación. La información binaria original se recupera muestreando la onda recibida y comparando la polaridad de las muestras adyacentes para establecer si ha ocurrido una transición.

Existen muchas otras formas de representar la señal binaria y todas ellas se conocen como "CODIGOS DE LINEA", teniendo diferentes ventajas y desventajas.

DATOS BINARIOS

0 1 1 0 1 0 0 1



REPRESENTACIONES ELECTRICAS DE LOS DATOS BINARIOS

- A) Señalización de apagado y encendido; B) Señalización polar
- C) Señalización de retorno a cero; D) Señalización bipolar
- E) División de fase ó código Manchester; F) Codificación diferencial

REGENERACION

La característica más importante de los sistemas PCM se encuentra en su capacidad para controlar los efectos de distorsión y de ruido producidos en la transmisión de una onda PCM a través de un canal. Esta capacidad se logra al reconstruir la onda PCM por medio de una cadena de repetidores regenerativos que se localizan en un espaciamiento suficientemente cercano a lo largo de la ruta de transmisión, como se ilustra en la figura (4) un repetidor regenerativo realiza tres funciones básicas que son Ecuilibración (Compensación), Cronización y toma de decisiones.

El ecualizador da forma a los pulsos recibidos de manera que compensen los efectos de las distorsiones de amplitud y de fase que producen las características de transmisión del canal.

El circuito de base de tiempo o cronización proporciona un tren periódico de pulsos que se derivan de los pulsos recibidos, para el muestreo de los pulsos ecualizados en los instantes de tiempo en que la relación de la señal a ruido es máxima .

El dispositivo de decisión recibe una muestra de corta duración de la señal digital adicionada con ruido y la compara con un valor que se llama umbral.

Si el umbral es menor que la muestra el dispositivo considera que se está recibiendo un uno lógico y viceversa.

Esta decisión entraña el peligro de que el ruido puede hacer que la señal rebase el umbral y se cometa un error, por eso la muestra se debe de tomar cuando la S/N es máxima.

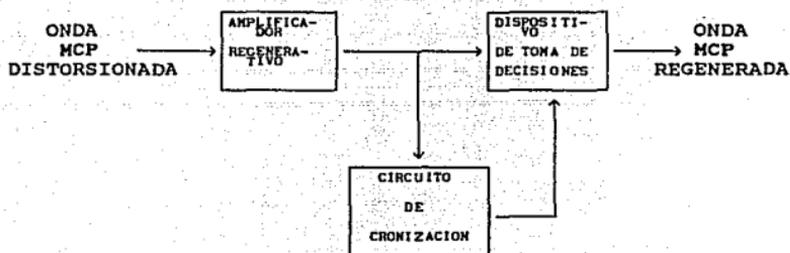


FIG. 4

DIAGRAMA A BLOQUES DE UN REPETIDOR REGENERATIVO

Si la decisión es "si" se transmite un pulso nuevo limpio al siguiente repetidor. Si por otra parte, la decisión es, "no", se transmitirá una línea de base limpia. De esta manera, la acumulación de distorsión y de ruido en un tramo del repetidor será eliminada por completo, siempre y cuando la perturbación no sea demasiado grande para que cause un error en el proceso de toma de decisión. Idealmente, excepto por retardo, la señal que se regenera es exactamente igual a la original transmitida.

DECODIFICACION

La primera operación en el receptor es la regeneración, es decir, reformar y limpiar los pulsos que se reciben. Estos pulsos ya limpios se reagrupan luego en palabras de código y se decodifican para dar lugar a una señal cuantificada. El proceso de descodificación comprende la generación de un pulso, cuya amplitud es la suma lineal de todos los pulsos ponderados por su valor de posición ($2^0, 2^1, 2^2, \dots$) dentro del código.

FILTRACION

La operación final en el receptor consiste en recuperar la señal haciendo pasar la salida del decodificador a través de un filtro de reconstrucción pasobajas cuya frecuencia de corte es igual al ancho de banda del mensaje W . Suponiendo que la trayectoria de la transmisión se encuentra libre de error, la señal recuperada no incluye ruido con excepción del introducido el proceso de cuantificación.

MULTIPLEXION

En aplicaciones donde se utiliza PCM, es natural la multiplexión de diferentes fuentes de mensaje mediante división del tiempo, con lo que cada fuente mantiene su individualidad a través de toda la jornada del transmisor al receptor, esta individualidad explica la facilidad comparativa con la que las fuentes de mensaje pueden eliminarse o reinserarse en un sistema de multiplexión por división del tiempo. A medida que aumenta el número de fuentes de mensaje independientes, el intervalo de tiempo que puede asignarse a cada fuente tiene que reducirse, ya que todas deben acomodarse dentro de un intervalo de tiempo igual a la recíproca del índice de muestreo. Esto a su vez significa que se reduce la duración permisible de una palabra de código que representa a una sola muestra. Por lo que los pulsos tienden a ser más difíciles de generar y de transmitir cuando su duración se reduce. Además, si los pulsos llegan a ser demasiados cortos. El deterioro ocasionado por el medio de transmisión comenzará a trastornar la operación apropiada del sistema. De acuerdo con esto, en la práctica es necesario restringir el número de fuentes de mensajes independientes que se pueden incluir dentro de un grupo de división del tiempo.

SINCRONIZACION

Para que un sistema con multiplexaje por división de tiempo funcione en forma satisfactoria, es necesario que las operaciones de cronización en el receptor, considerando el tiempo que se pierde en la transmisión y en la repetición regenerativa, sigan

muy de cerca a las operaciones correspondientes en el transmisor, un posible procedimiento para sincronizar los relojes del transmisor y receptor es situar un elemento de código o pulso al final de un marco y transmitir este pulso solamente cada dos marcos. En este caso, el receptor incluye un circuito de búsqueda del patrón de 1's y 0's alternado a la mitad de la rapidez de marco, estableciendo así la sincronización entre el transmisor y el receptor.

Cuando se interrumpe la transmisión, es muy poco probable que los cronizadores del transmisor y receptor continúen indicando el mismo tiempo durante un gran lapso, por lo que al efectuar un proceso de sincronización, se debe de establecer un procedimiento ordenado para la detección del pulso de sincronización.

El procedimiento consiste en observar los elementos de código uno por uno hasta que se detecta el pulso de sincronización; es decir, después de observar un elemento de código particular lo suficiente para establecer la ausencia del pulso de sincronización, el reloj del receptor es atrasado por un elemento de código y se observa el siguiente elemento de código.

Este proceso de búsqueda se repite hasta que se detecta el pulso de sincronización. Obviamente, el tiempo máximo que se requiere para la sincronización, es el tiempo de duración de una trama que a razón de 10000 muestras /seg. equivalente a $\frac{1}{10000}$ segundos que no es relevante en el caso de señales de voz.

PLANTEAMIENTO DEL PROBLEMA

Se desea transmitir en forma digital cuatro señales analógicas, que están dentro del rango de frecuencias de la voz humana.

La transmisión de estas cuatro señales debe de hacerse por un solo par de hilos y debe de ser multiplexada en el tiempo.

Ahora bien, en el extremo receptor debemos de tener a las cuatro señales separadas, para que cada una de ellas se conecte a una bocina, y se pueden escuchar sin interferencias.

Se debe de armar el sistema de tal forma que exista facilidad para el análisis y la medición de todas y cada una de las señales que se presenten en el proceso.

Otra característica que deberá cumplir nuestro sistema será que la transmisión se ha de realizar en un solo sentido.

Se permitirá el uso de hilos extra entre el transmisor y el receptor para mandar señales de control, reloj ó sincronía.

Debe ser de construcción modular y montarse en cajas separadas para distinguir las dos unidades con que constará el sistema, y que son las siguientes:

1) UNIDAD TRANSMISORA

2) UNIDAD RECEPTORA

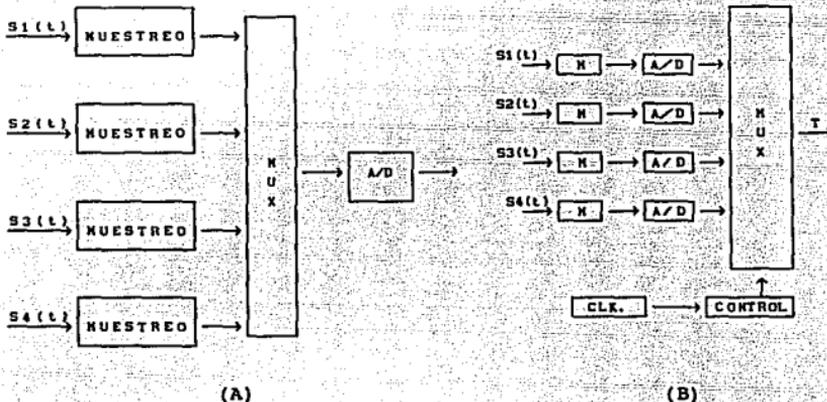
Los módulos deben de ser enchufables, para que puedan ser reemplazados fácilmente.

Las cajas deben de tener dimensiones estandar para poder ser montadas en un bastidor (rack).

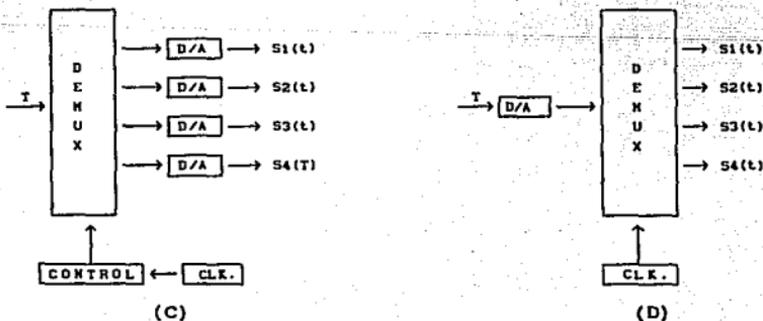
POSIBLES SOLUCIONES

Para obtener una respuesta adecuada al problema se propusieron cuatro posibles soluciones que se analizarán a continuación:

Las opciones para la transmisión de información se indican en las siguientes figuras:



Las opciones para la recepción de información se indican a continuación:



ETAPA TRANSMISORA

ESQUEMA [A].

El esquema A nos indica que al utilizar "n" señales $[S_{1(t)}, S_{2(t)}, S_{3(t)}, \dots, S_{n(t)}]$ de diferente amplitud cada una de estas pero de similar frecuencia, deben de hacerse pasar a través de un dispositivo que multiplexe las señales que previamente se muestrearon.

Estas señales muestreadas y multiplexadas son enviadas en serie a un convertidor analógico-digital. Finalizando esta etapa, las señales están preparadas para seguir manipulándose para los efectos que se consideren necesarios.

ESQUEMA [B]

El esquema B indica que al utilizar "n" señales $[S_{1(t)}, S_{2(t)}, S_{3(t)}, \dots, S_{n(t)}]$ de diferentes amplitud pero de similar frecuencia deben hacerse pasar independientemente cada una de estas a través de un muestreador y de un ADC sucesivamente para que posteriormente se envíe toda esta información a un multiplexor de $n \times 1$ que estará controlado por medio de un contador y de una base de tiempo.

Las señales digitalizadas así multiplexadas estarán en posibilidad de ser manejadas de acuerdo a las necesidades que se tengan.

ETAPA RECEPTORA

ESQUEMA [C]

La información transmitida llegará a un demultiplexor que estará controlado por medio de un contador y de una base de tiempo. En esta etapa se separarán las "n" señales que con anterioridad fueron reunidas para su transmisión.

Como se están demultiplexando estas señales, cada una de estas se envía independientemente a un DAC para su recuperación y manipulación.

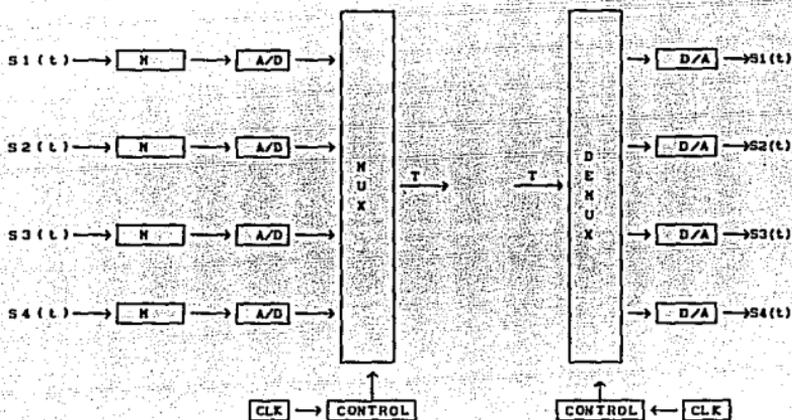
ESQUEMA [D]

Este procedimiento consiste en que las señales transmitidas son recibidas en un solo DAC y posteriormente son separadas por medio de un dispositivo demultiplexor que es controlado por una base de tiempo.

Para el proyecto que se realizó se optó por utilizar el esquema [B] para transmisión y el esquema [C] en la recepción

Esto apoyado en la versatilidad para el manejo de cada una de las señales seleccionadas.

Por lo tanto las opciones que se utilizaron fueron las siguientes:



Como muestra la figura, se tendrán cuatro señales analógicas que serán digitalizadas a través de una serie de convertidores analógico-digitales. Las señales serán multiplexadas y transmitidas en serie, para posteriormente demultiplexarlas y enviarlas a un conjunto de convertidores digital-analógicos.

DISEÑO DEL SISTEMA PCM

En la figura 4.1 se presenta el diagrama a bloques del sistema que se pretende implementar.

No se anota explicación alguna del mismo porque ya se ha tratado este aspecto en capítulos anteriores.

DISEÑO DE LA BASE DE TIEMPO

Debido a que se pretende construir un equipo con fines didácticos, se tratará de digitalizar y multiplexar señales periódicas de manera que se puedan observar estáticas en un osciloscopio.

Así mismo, se tratará de que la frecuencia de muestreo, además de cumplir con el teorema de NYQUIST, sea múltiplo de la frecuencia de las señales que se van a muestrear, siempre con objeto de que se vean estáticas en el osciloscopio, tal como aparecen en los libros .

Se sabe por investigación de mercado que los A/D existentes requieren relojes de alta velocidad (400 Khz mínimo).

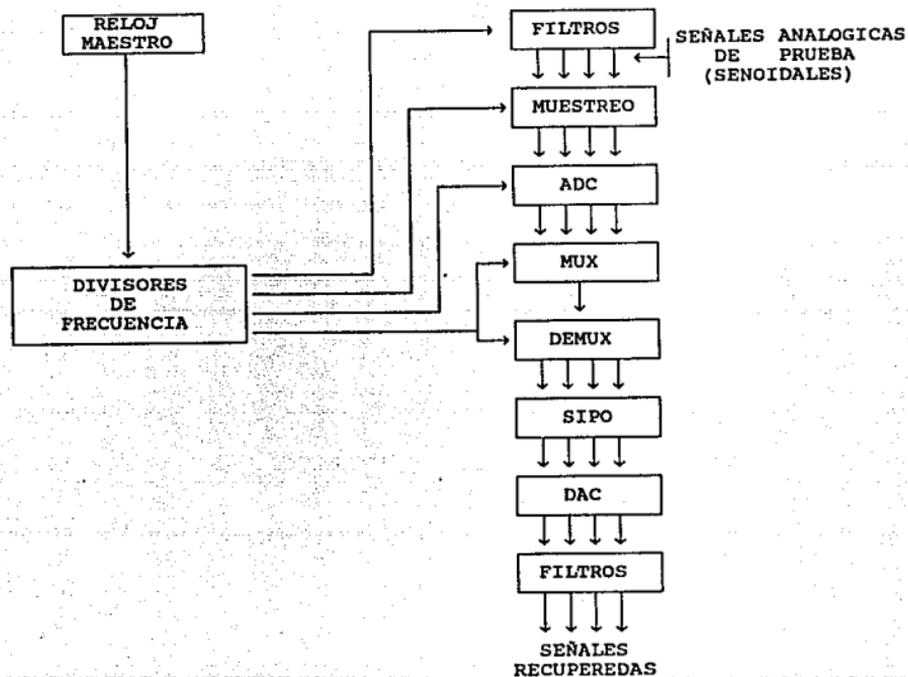


FIG. 4.1 DIAGRAMA GENERAL A BLOQUES

Por lo anterior, se decidió implementar un reloj maestro de 10 Mhz. usando un cristal de cuarzo como elemento de control, ya que este dispositivo, además de ser económico, nos proporciona una estabilidad adecuada para los propósitos de la tesis.

Se usa una frecuencia tan alta para que al dividirla para su uso en el equipo, la variación de frecuencia de los relojes secundarios sea menor.

Como ya se dijo, para que las señales muestreadas se vean "COMO EN LOS LIBROS" es necesario que la frecuencia de muestreo sea múltiplo de la frecuencia de la señal analógica.

Así mismo, la frecuencia del reloj que controla al multiplexor debe estar relacionada aritméticamente con todas las anteriores.

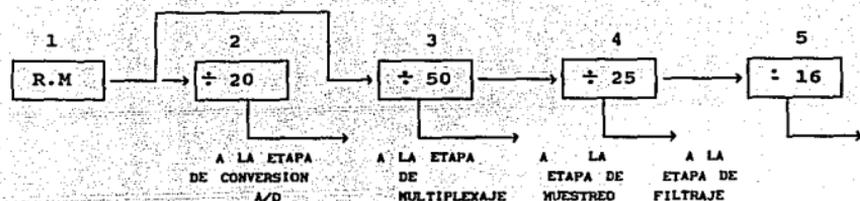
Por todo esto, haciendo algunos tanteos se llegó a la siguiente tabla de frecuencias:

Reloj Maestro	-----	10	Mhz.
Reloj para A/D	-----	500	Khz.
Reloj para el Mux.	-----	200	Khz.
Reloj para el muestreo	-----	6250	Hz.
Reloj para el generador de señales analógicas	-----	416.66	Hz.

BASE DE TIEMPO

Entrando en materia, empezaremos por dar el diagrama de bloques que nos mostrará la secuencia de nuestra señal desde que es generada, hasta que tenemos la frecuencia mínima a utilizar, a la vez que se ilustrarán las distintas frecuencias que se

utilizarán.



Refiriéndonos al diagrama de bloques de la BDT tenemos un primer bloque donde se genera nuestro reloj maestro, señal que es producida por un cristal de 10 Mhz.

En el segundo bloque tenemos a la señal que correspondera a la etapa de conversión A/D, y que es una señal de reloj de 500 K.

En el tercer bloque tenemos a la señal que nos servirá en la etapa de Multiplexaje y que sera el mismo reloj para la etapa de Demultiplexaje, esto es , para que estén en sincronía. Esta señal es de 200 Khz.

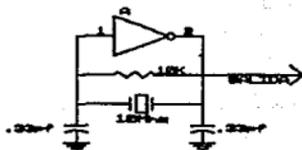
En el cuarto bloque, la señal de 200 Khz. se divide entre 32 para dar 6250 la cual nos servirá para la etapa de muestreo.

El bloque número 5 tiene un divisor entre 15 para obtener la señal de 416.16 hertz que será nuestra señal base, en este mismo bloque existe un monoestable (one shot) que nos ajustará el ciclo de trabajo a $\frac{1}{6}$ para que ésta señal tenga las armónicas de 832.32, 1248.48 y 1664.64 que después serán separadas por medio de filtros.

Hablemos de nuestro primer bloque , que le hemos denominado

generador del reloj maestro.

El oscilador fué configurado en base a un cristal, el cual fué seleccionado de acuerdo a las necesidades del proyecto, ya que nuestras principales frecuencias eran de 400 Hz. y 500 Kilohertz, y se optó por un cristal de 10 Mhz. ya que esta frecuencia es múltiplo de ámbas, ahora bien el circuito utilizado fué el siguiente:



Hablemos ahora de los bloques 2, 3 y 4, que son básicamente divisores de frecuencia de 20, 50 y 32 respectivamente, estos divisores fueron implementados con contadores TTL, son contadores por década que cuentan hacia un sentido y hacia otro, y los contadores que se utilizaron fueron los 74190 y 74193, conectados en cascada. En cada uno de los bloques utilizamos dos contadores y dos compuertas. En el bloque 2 se utilizaron dos contadores 74190 así como dos compuertas NAND, en el bloque 3 se conectaron dos contadores 74193 con dos compuertas AND y fué exactamente lo que se hizo en los bloques 4 y 5.

Sigamos hablando de este último bloque donde existe un circuito ONE-SHOT ó monostable, configuración en base al C.I LM555, en esta etapa lo que hacemos, es que a nuestra señal de 416.16 Hz. le vamos a dar un ciclo de trabajo de $\frac{1}{6}$ para que su

contenido espectral nos permita separar la 1^a, 2^a, 3^a y 4^a armónicas como se ve en la figura M₁.

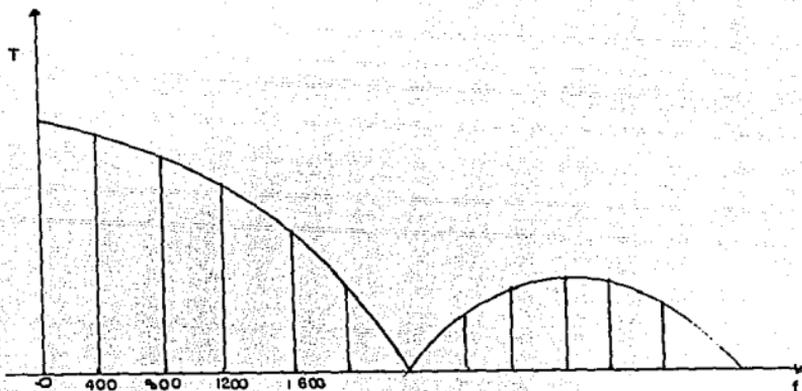


FIG. M₁

Este ciclo de trabajo pudo haber sido más pequeño pero esto ocasionaría problemas de implementación y con un $\frac{1}{6}$ se logra que las cuatro componentes tengan aproximadamente la misma amplitud.

El circuito completo de la base de tiempo se ve en las figuras B₁, B₂ y B₃.

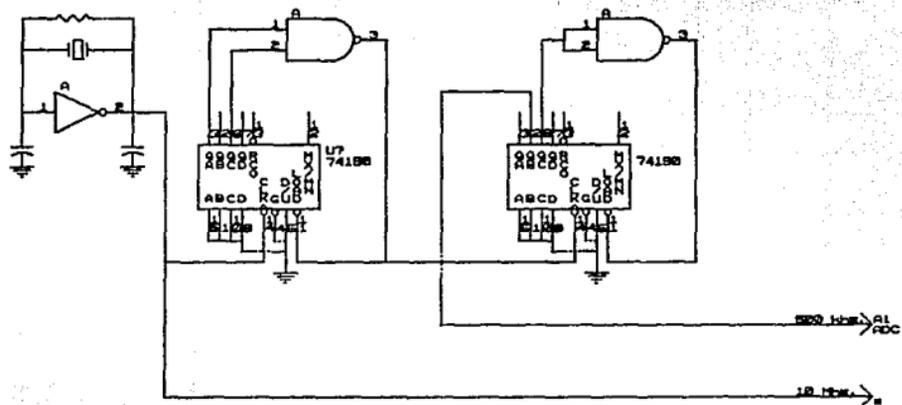
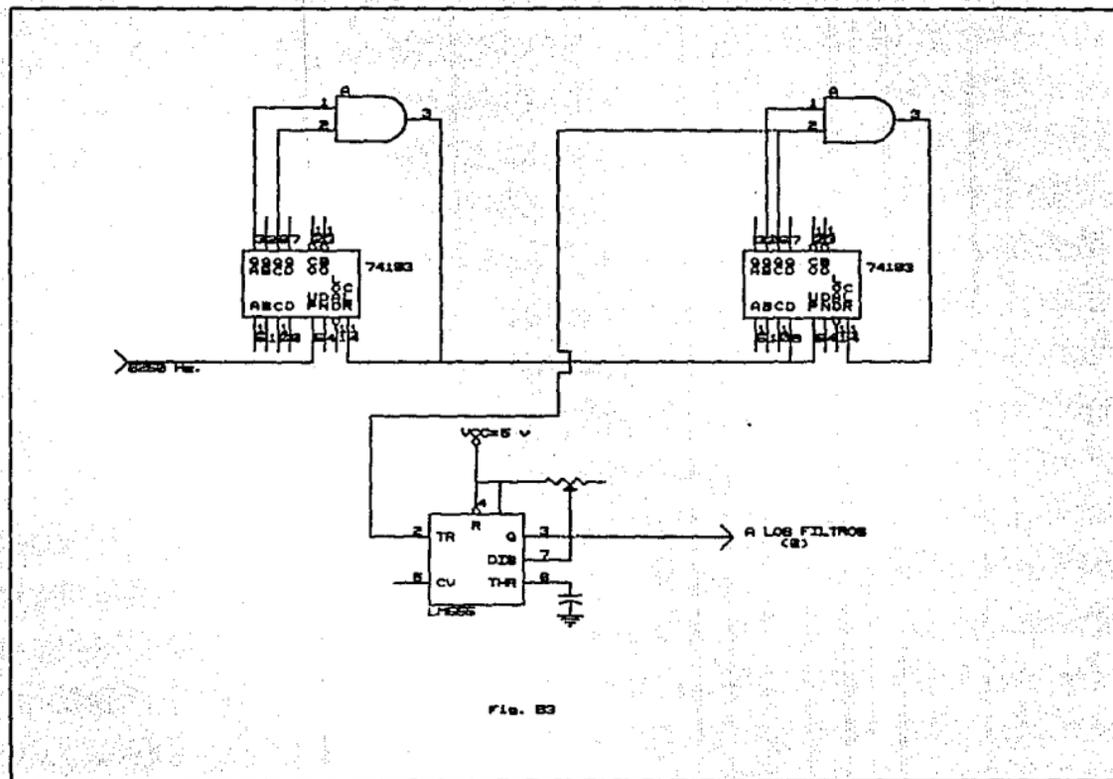


FIG. 81

Din. Documento Num.		REV
A	BASE DE TIEMPO	
Din:	Jul. 3. 1982	JP



GENERADOR DE SEÑALES ANALOGICAS

La razón de este bloque No.6 es la siguiente:

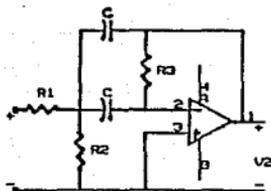
El equipo que se pretende diseñar y construir debe ser probado, alimentándole simultaneamente cuatro señales de audio.

El problema es que con cuatro señales independientes y aleatorias, en un osciloscopio se vería solo un revoltijo de muestras sin que el aparato pueda sincronizarse con alguna de ellas. Para que el oscilograma pueda ser analizado sin dificultad se requiere que las cuatro señales y sus muestras queden estáticas en la pantalla del instrumento. Esto se logra si las frecuencias de todo el conjunto de ondas guardan entre si relaciones enteras; para ello la única solución es obtenerlas de un mismo reloj básico. De esta forma la frecuencia del reloj de 10 Mhz. se divide hasta obtener 416.16 Hz. y de aquí, se obtienen las componentes de 416.16, 832.32, 1246.46 y 1664.64 Hz. que se han mencionado anteriormente.

Esto se logra usando filtros paso bandas centrados en tales valores.

El diseño de los filtros estuvo apoyado principalmente en el manual "DISEÑO DE FILTROS" (*) en donde se explica de una manera clara y sencilla el cálculo de filtros de diferente orden y configuración.

Para conformar filtros de cuarto orden se conectaron en cascada dos filtros de segundo orden con las mismas características y con la misma configuración, en este caso se utilizará la configuración de realimentación múltiple la cual se muestra a continuación:



FILTRO PASO-BANDA DE
SEGUNDO ORDEN
(REALIMENTACION MULTIPLE)

El diseño de estos filtros esta apoyado en gráficas que anteriormente fueron realizadas, y en donde al conectar en cascada estos circuitos se produce la multiplicación de sus funciones de transferencia obteniéndose un filtro con características de cuarto orden.

El procedimiento es el siguiente:

- a).-Dado $f_0(\text{Hz})$, $C(\mu\text{f})$ y Q (ó el ancho de banda en Hz), se debe de realizar lo siguiente:
 - 1.-Seleccionar y valuar el parámetro K dependiendo del valor del capacitor , observar la figura 4.11a, si f_0 esta entre 1 y $10 = 100$ (Hz) ó la figura 4.11b si f_0 esta entre 100 y 10 (Hz), y por último la figura 4.11c si f_0 esta entre 10000 y 10 (Hz) (página 108).
 - 2.-Usando el valor de K seleccionado, encontrar los valores de las resistencias más apropiadas, apoyado en las gráficas de la figura 4.15 a 4.31 dependiendo de Q (factor de calidad), de BW (ancho de banda o de la ganancia). [página 130].
 - 3.-Seleccionar resistencias estandar, las cuales se indican en las gráficas.
- A continuación se darán los valores obtenidos para cada uno de los filtros.

FILTRO PASO-BANDA DE 416.16 [HZ]. PAG.130 MANUAL(*)

TENEMOS DE DATOS:

OBTENEMOS:

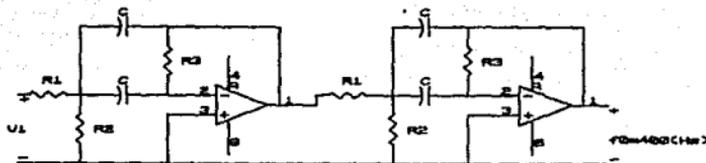
$f_0=416.16$ [Hz]
 $Q=10$
 $BW=0.1f_0$

$C=0.01\mu f$

$R_1=40$ K Ω
 $R_2=2.2$ K Ω
 $R_3=800$ K Ω

$K=25$

Nos quedaria:



FILTRO PASO-BANDA DE 832.32 [HZ] PAG. 130 MANUAL(*)

TENEMOS DE DATOS:

OBTENEMOS:

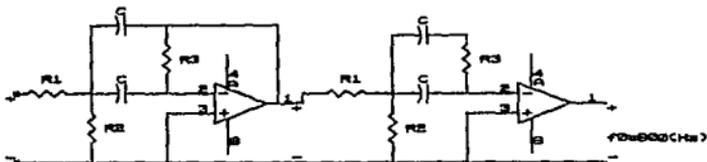
$f_0=832.32$ [Hz]
 $Q=10$
 $BW=0.01\mu f$

$C=0.01\mu f$

$R_1=19$ K Ω
 $R_2=1$ K Ω
 $R_3=380$ K Ω

$K=12$

Nos quedaria:



FILTRO PASO-BANDA DE 1248.48 [HZ] PAG. 130 MANUAL(*)

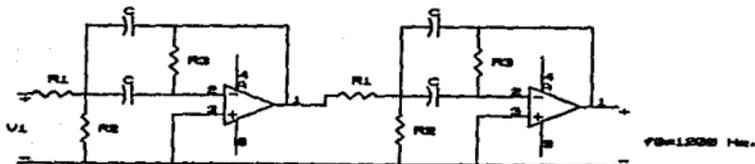
TENEMOS DE DATOS:

$f_0=1248.48$ [Hz] $C=0.01\mu$
 $Q=10$
 $BW=0.1\mu f$

OBTENEMOS:

$R_1=13.5$ K Ω $K=8.5$
 $R_2=700$ Ω $10R_2=7$ K Ω
 $R_3=270$ K Ω

Nos quedaría:



FILTRO PASO-BANDA DE 1664.64 [HZ] PAG. 130 MANUAL

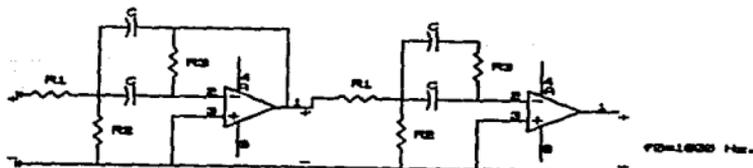
TENEMOS DE DATOS:

$f_0=1600$ [Hz] $C=0.01\mu$
 $Q=10$
 $BW=0.1f_0$

OBTENEMOS:

$R_1=10$ K Ω $K=6.5$
 $R_2=540$ Ω $10R_2=5.4$ K Ω
 $R_3=200$ K Ω

Nos quedaría:



En la figura F1 se ve el diagrama completo de los cuatro filtros pasobanda. Cabe aclarar que las señales resultantes no son senoidales limpias, y no es necesario que lo sean, basta que sean periódicas y sincrónicas con la frecuencia de muestreo.

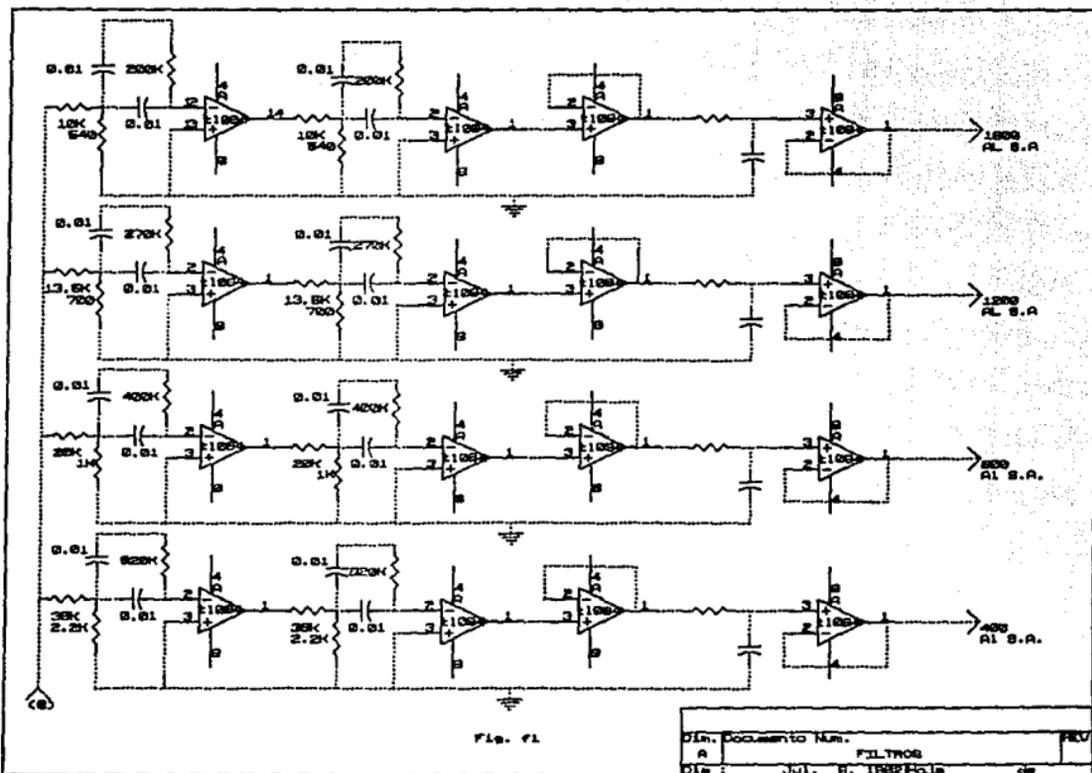


Fig. 01

Dim. Documento Num.	FLV
A	FILTROS
File:	JUL. 8, 1982 PcuJm cm

ETAPA DE MUESTREO Y RETENCION

La etapa que va antes del ADC, se le denominará "ETAPA DE MUESTREO" pero, cabe señalar que acto seguido va una etapa de retención las que configuran un "SAMPLE AND HOLD".

Dos etapas que se armarán en una sola tarjeta, y esquematicamente tenemos:



Esta etapa que esta en seguida de la etapa de filtraje, y la cual la vamos a utilizar para obtener la señal que se va a digitalizar haciendola pasar por un ADC. Ahora bien, para que esto suceda, la señal deberá entrar al ADC en muestras, ya que si se mete la señal totalmente analógica, el ADC se va a confundir y no hará la conversión adecuadamente.

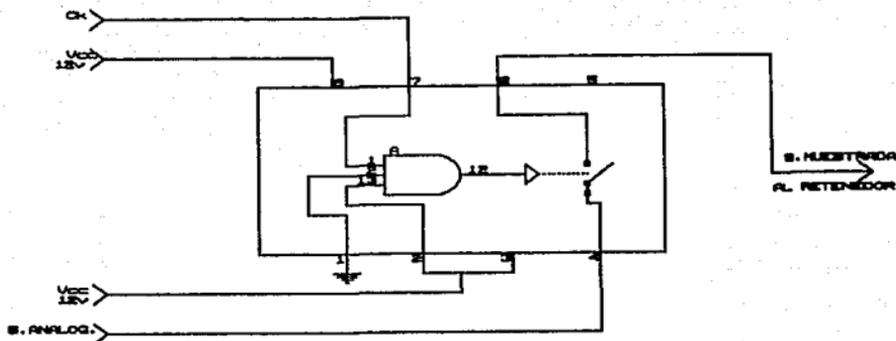
El muestreo se realizó con un C.I. TL610, que es un switch analógico, con la característica de que es de switcheo rápido y una gran ventaja que tiene, es que no da voltaje de offset a la salida. Ahora bien, para que nuestro circuito funcione adecuadamente, se le conectaron:

Una señal analógica (416.16, 832.32, 1248.48, 1664.64)

Una señal de reloj de 6250 hz.

Y sus voltajes respectivos

Y el circuito que nos quedó fué el siguiente:



Con la frecuencia de muestreo de 6250 Hz. y las frecuencias de las señales analógicas, se obtienen :

15 muestras por ciclo para la señal de 416.66 Hz.

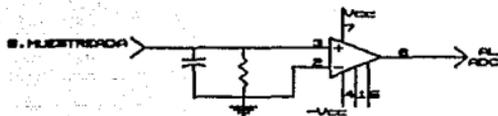
15 muestras por cada dos ciclos para la señal de 833.33 Hz.

15 muestras por cada tres ciclos para la señal de 1249.99 Hz.

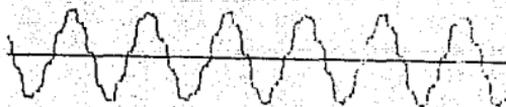
15 muestras por cada cuatro ciclos para la señal de 1666.66 Hz. con lo cual, se cumple la condición impuesta de que se pueden observar las señales estáticas en el osciloscopio y éstas presentan un aspecto como el de la siguiente figura.



Por último tenemos que nuestro circuito de retención nos quedó de la siguiente manera:

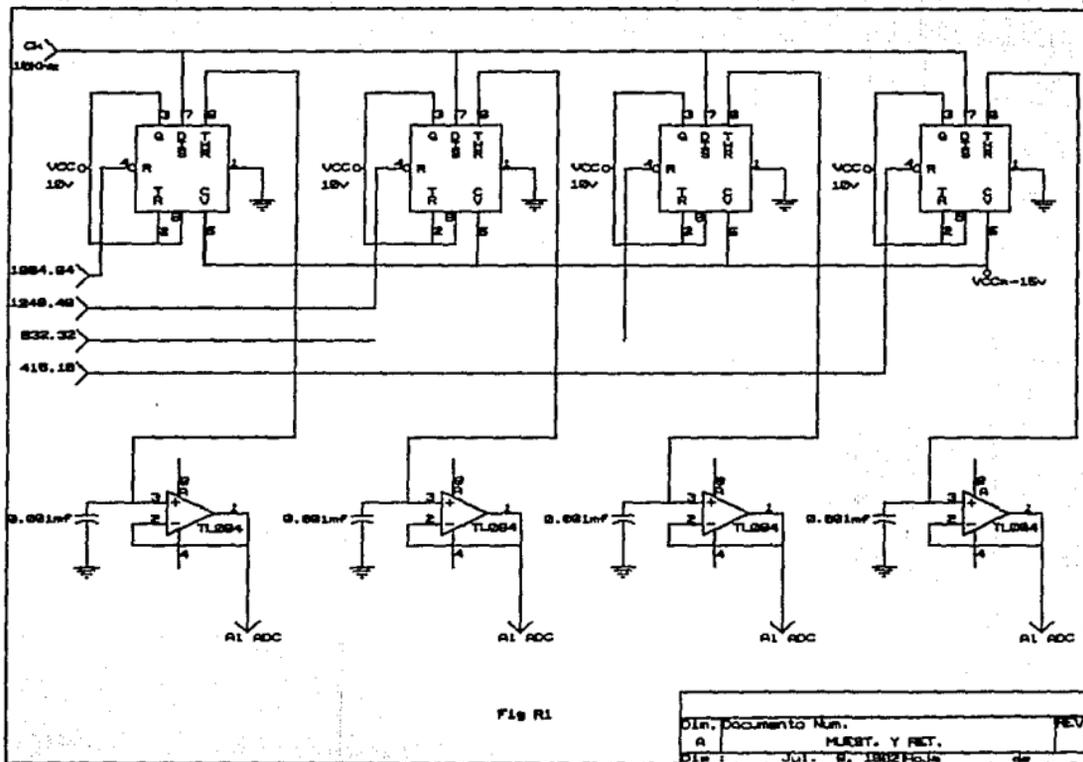


Y con el circuito de retención las muestras quedaron como en la siguiente figura:



Esto permite que durante todo el ciclo de conversión, el ADC reciba un voltaje casi constante.

El circuito completo de muestreo y retención se puede ver en la figura R1.



ETAPA DE CONVERSION A/D

En esta etapa se recibe la señal acondicionada, para realizar la transformación de ésta a su equivalente digital, mediante un proceso de muestreo y retención, como ya se mencionó anteriormente.

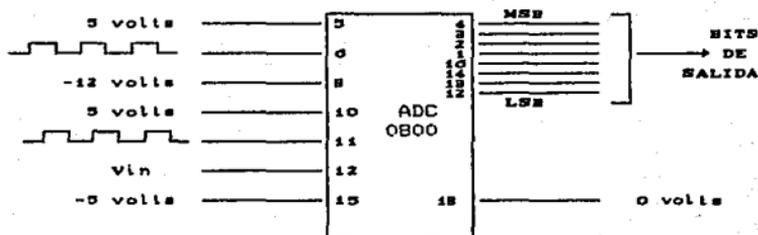
Ahora bien, para seleccionar el ADC que se utilizó recurrimos a los manuales para ver los ahí existentes y de éstos ir seleccionando el que nos pudiera servir.

Después de ver las características e investigar los que había en el mercado, se optó por el C.I. ADC0800, porque al consultar las posibles opciones se encontró que éste C.I. no necesitaba de circuitos externos para su buen funcionamiento.

Hablemos ahora del ADC0800:

Tenemos que es un ADC de 8 bits de salida; el C.I. contiene: circuitos comparadores con entrada de alta impedancia, 256 resistores en serie y switches analógicos, una lógica de control y latches de salida de tres estados.

La operación del convertidor se explica a partir de la siguiente figura (así como la función de cada una de las terminales para nuestra aplicación):



Como se muestra en la figura:

Se tienen 8 líneas de salida de datos, bits MSB-LSB, las cuales representan los 8 bits de salida; se tienen dos entradas de referencia (5 y 15) para la red de resistencias, a las cuales se les debe de aplicar una diferencia de potencial de 10 volts; se aplicarán +5 volts y -5 volts respectivamente.

Para las terminales $V_{ref}(10)$, $V_{ref}(8)$, $V_{ref}(18)$, las fuentes de voltaje son estandar y son de +5v, -12v y 0v respectivamente.

Con respecto a la terminal 6(SC) se le conectó un pulso para inicializar la conversión.

y por último tenemos a las terminales 12(V_{IN}) y 11(Ck) en donde a la terminal 12 entrará la señal que va a ser digitalizada y con respecto a la terminal 11 esta llevará una señal de reloj que será de 500 Khz.

CIRCUITO DE MULTIPLEXAJE

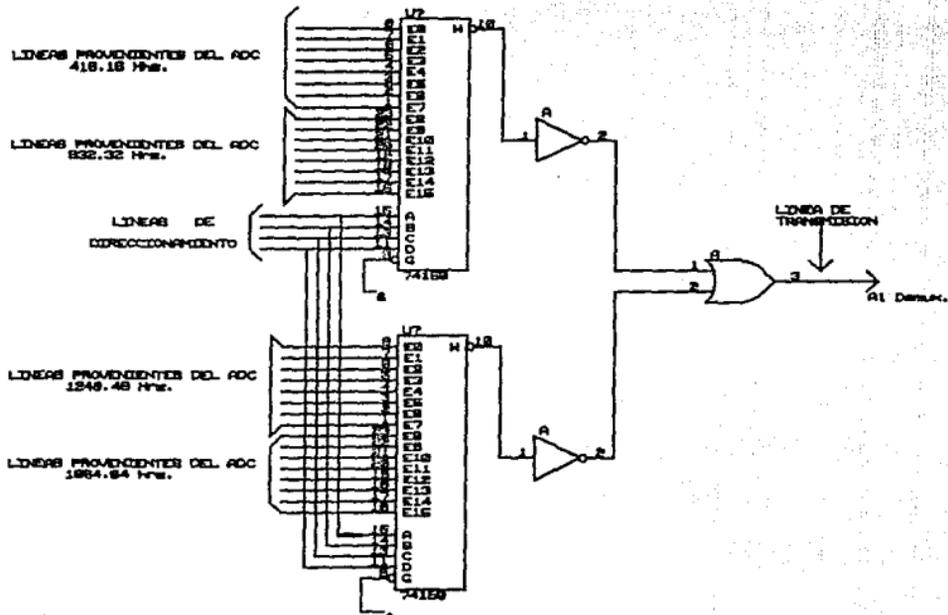
Para esta etapa se está utilizando el CI SN74LS150, que es un circuito integrado multiplexor selector de datos de 16 entradas a una salida.

Este dispositivo es de muy alta velocidad de operación y tiene la característica de tener a la entrada 16 señales diferentes y poder enviarlas sucesivamente a otra etapa dependiendo de la habilitación que tenga en el momento es multiplexor, ésta va ha estar dada por un reloj, el cual tendrá un estado inicial de cero hasta llegar su estado final que será de 15, en donde se inicializará y comenzará la cuenta nuevamente.

Cabe decir que el Mux. tiene cuatro entradas de selección y una entrada de habilitación que se da en bajo.

Nuestro circuito completo está conformado por dos circuitos multiplexores, ya que contamos con 32 bits (que son generados por los ADC), dos inversores conectados cada uno a la salida de un Mux. ya que su salida es negada y por último una compuerta OR para que se complete el Multiplexaje.

En el caso de este proyecto el arreglo final se muestra en la figura siguiente.



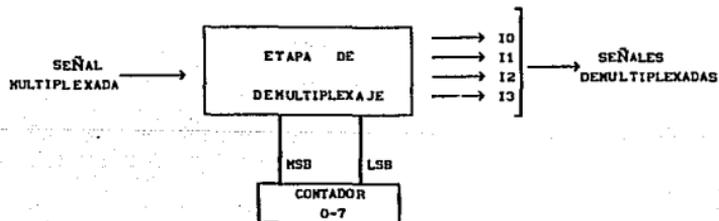
CIRCUITO DEMULTIPLEXOR

En esta seccion se utiliza el C.I.74LS155, el cual es un decodificador/demultiplexor dual de alta velocidad con relación de una salida por cuatro entradas. Este dispositivo tiene dos decodificadores controlados a través de dos bits de direccionamiento.

Estos son manipulados por medio de un contador que inicia en un estado de cero hasta un valor final de tres para resetearse automaticamente y reiniciar la operación.

El C.I.74LS155 es fabricado con diodos SCHOTTKI que son utilizados para procesamientos de alta velocidad, siendo compatibles con tecnología TTL.

En esta etapa la implementación del circuito sería de la siguiente manera:



La siguiente figura nos muestra el circuito general del demultiplexaje.

LATCH DE DIRECCIONAMIENTO SERIE/PARALELO.

Este latch direccionable (74LS259) de 8 bits de resolución, está diseñado para propósitos de almacenamiento de datos y aplicaciones en sistemas digitales.

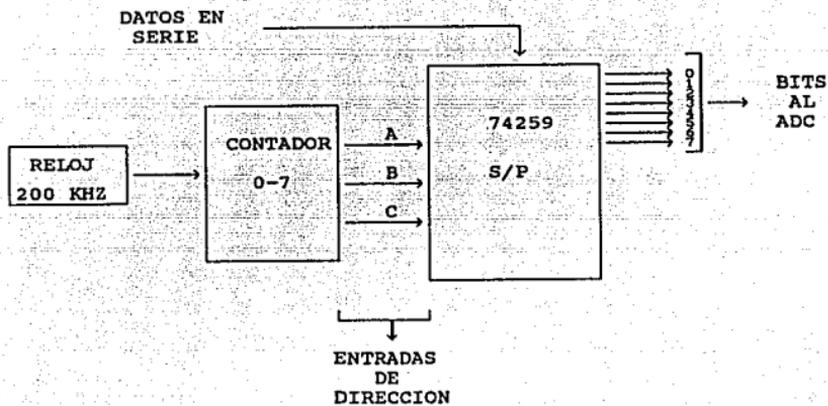
Tiene cuatro distintos modos de operación que son seleccionados y controlados al borrar y habilitar las entradas que son indicadas en su tabla de funciones.

Dentro de las características principales cabe mencionar que tiene ocho bits de salida, y ejecuta la conversión de una relación de datos en serie a las ocho direcciones en paralelo especificadas.

Se debe indicar que habilita y deshabilita entradas simplificadas de expansión, además de que su versatilidad nos permite hacerlo expandible para aplicaciones de N bits.

Es importante mencionar que dentro de las funciones más interesantes que realiza este CI, se encuentra la de ser utilizado como memoria, como latch direccionable y demultiplexor a ocho líneas.

Las entradas de selección están controladas a través de un contador que va de un estado inicial de cero hasta un estado final de siete (Contador de 0-7), el cual a su vez está sincronizado con todo el sistema a través de un reloj de 200 Khz, como muestra la gráfica siguiente:



Por último tenemos que nuestro circuito nos quedó como se muestra en la figura L1.

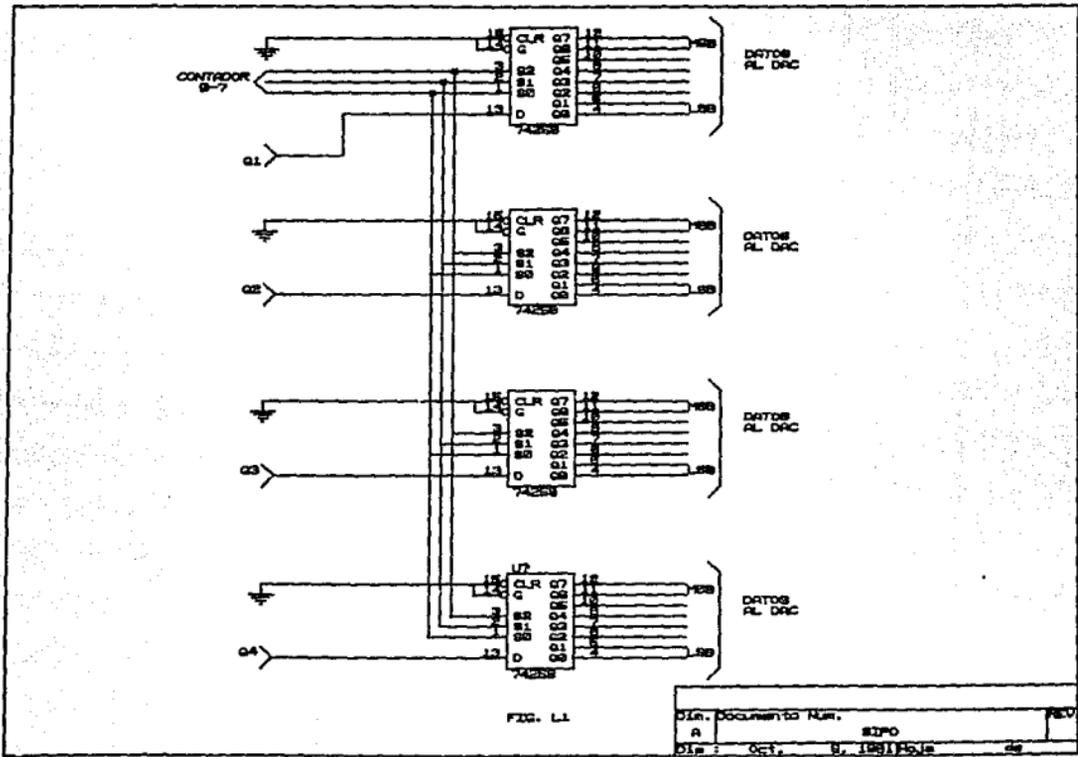


FIG. 1

Din. Documento Num.		P&O
A		8200
Dia:	Oct. 8, 1981	Hora: de

ETAPA DE CONVERSION DIGITAL-ANALOGICA (D/A)

En esta etapa se va a llevar a cabo la reconstrucción de la señal digitalizada, esto es, que aquí en esta etapa vamos nosotros a volver a ver la señal tal y como se generó en la etapa de filtraje.

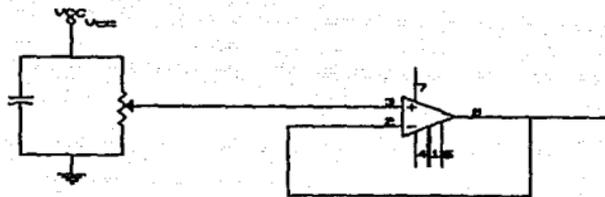
En el presente diseño se ha optado por utilizar como convertidor D/A al C.I. DAC0800 (Puesto que es un circuito ampliamente utilizado por su simplicidad en el manejo. Las características de dicho convertidor D/A se presentan al final de este trabajo).

El DAC0800 es un circuito sensible a corriente, por ello requiere de una referencia para operar adecuadamente, haciéndose necesario un circuito extra para proporcionar la referencia $V_{ref}=10v$ (lo que implica una referencia de 2ma) a través de una resistencia $R=5K$ conectada a la entrada de referencia del DAC 0800

La figura muestra el circuito diseñado para obtener el V_{ref} para el DAC0800. En la figura se ve que la referencia se implementa mediante un divisor de voltaje de la polarización de los operacionales(15v).

El divisor consiste de un trimpot P_r (potenciómetro de tornillo lineal), cuyo cursor se ajusta muy aproximadamente a 10v conectándose además el capacitor C_r en paralelo (del cursor a tierra) para absorber posibles variaciones de la fuente.

Enseguida, se conecta dicho punto a la entrada no inversora de un amplificador operacional (LM741), realimentándose la salida hacia la entrada inversora (configuración seguidora), con lo que se logra una mayor estabilidad en el voltaje de referencia.



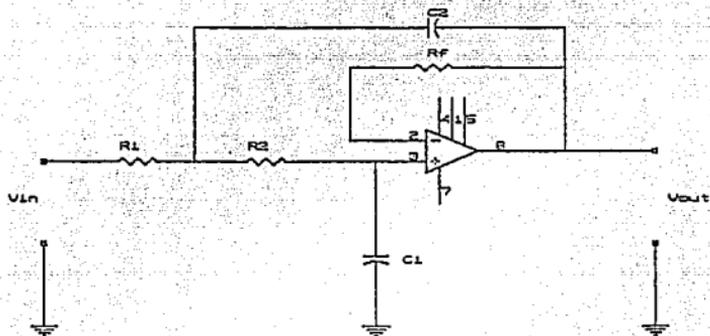
Volviendo al DAC0800, se requiere además un circuito de transductancia a la salida del DAC (para convertir la señal de corriente en voltaje) ya que la salida del convertidor está dada por un equivalente de corriente, que se obtiene con la configuración del LM741 con su resistencia de realimentación conectadas a la salida del DAC, lográndose así a la salida del operacional su equivalente de voltaje.

La figura siguiente muestra la etapa de conversión D/A completa, formada por las partes mencionadas anteriormente.

FILTROS DE RECUPERACION

En la teoría básica del PCM, en lo que se refiere a la recuperación de las señales, se nos informa que lo más adecuado para que se recupere la señal es la utilización de filtros paso bajas. En este caso utilizamos filtros paso-bajas básicos de 2° orden.

Y la configuración de estos filtros se da a continuación:



En donde para el diseño se siguen los siguientes pasos:

- 1.-Elegir la frecuencia de corte
- 2.-Hacer $R_1=R_2$ con valor conveniente entre 10 K Ω y 100 K Ω .

Elegir $R_f=2R$

- 3.-Calcúlese C_1 mediante:

$$C_1 = \frac{0.7071}{\omega_c R}$$

- 4.-Escójase $C_2=2C_1$

Filtro de 416.16 Hz.

$$R_1=R_2=10 \text{ K}\Omega \quad R_r=2R=20 \text{ K}\Omega$$

$$C = \frac{0.7071}{2\pi(416.16) 10000} = 2.7074 \times 10^{-8} \mu\text{f}$$

$$C_2=2C_1= 0.056 \mu\text{f}$$

Como el valor de los capacitores no es comercial se optó por fijar el valor de los mismos, y fué el mismo caso para el cálculo de los otros filtros, luego entonces los valores resultantes fueron:

Filtro de 416.16 Hz.

$$R_1 = R_2 = 12290 \Omega$$

$$R_r = 24580 \Omega$$

$$C_1 = 0.022 \mu\text{f}$$

$$C_2 = 0.047 \mu\text{f}$$

Filtro de 832.3 Hz.

$$R_1 = R_2 = 61450 \Omega$$

$$R_r = 122901 \Omega$$

$$C_1 = 0.0022 \mu\text{f}$$

$$C_2 = 0.0047 \mu\text{f}$$

Filtro de 1248.48 Hz.

$$R_1 = R_2 = 40967 \text{ K}\Omega.$$

$$R_r = 81934 \text{ K}\Omega.$$

$$C_1 = 0.0027 \mu\text{f}$$

$$C_2 = 0.0054 \mu\text{f}$$

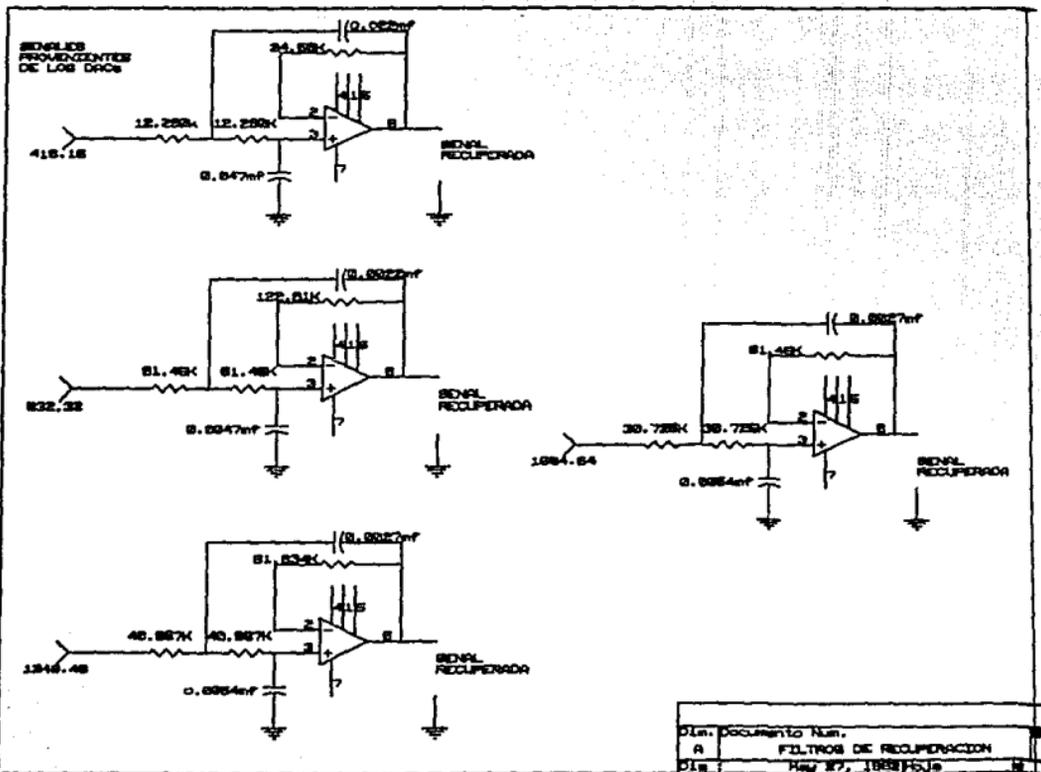
Filtro de 1664.6 Hz,

$$R_1 = R_2 = 30725 \text{ K}\Omega.$$

$$R_r = 61450 \text{ K}\Omega.$$

$$C_1 = 0.0027 \mu\text{f}$$

$$C_2 = 0.0054 \mu\text{f}$$



DESARROLLO DE LA UNIDAD BASICA(PORTAMODULOS)

Como se había indicado, se utilizarán dos módulos principales:

I) MODULO TRANSMISOR

II) MODULO RECEPTOR

MODULO TRANSMISOR

Este módulo consta de 15 tarjetas que incluye las siguientes etapas:

- a).-BASE DE TIEMPO (4 TARJETAS)
- b).-GENERADOR DE FUNCIONES ANALOGICAS (1 TARJETA)
- c).-AMPLIFICADORES (1 TARJETA)
- d).-MUESTREADOR (1 TARJETA)
- e).-CONVERSION ANALOGICA/DIGITAL (4 TARJETAS IGUALES)
- f).-MULTIPLEXAJE (3 TARJETAS)
- g).-RELOJ CONTROLADOR DEL SIPO

MODULO RECEPTOR

Este módulo consta de 11 tarjetas que incluye las siguientes etapas:

- a).-DEMULTIPLEXOR (1 TARJETA)
- b).-LATCHES DIRECCIONALES (3 TARJETAS IGUALES)
- c).-CONVERSION DIGITAL/ANALOGICA (4 TARJETAS IGUALES)
- d).-FILTROS DE RECONSTRUCCION (2 TARJETAS)
- e).-AMPLIFICADORES

MODULO TRANSMISOR

A continuación se indica la función de cada uno de los conectores que aparecen en el frente de nuestro panel:

Conector A muestra el reloj de 500 Khz.

En los conectores B,C,L y M tenemos a nuestras señales analógicas de 416.16,.....y 1664.64 Hz. respectivamente. Las mismas señales pero muestreadas son identificables en los conectores D,E,N y O.

El reloj de sincronización se muestra en los conectores F,J y P.

En los conectores G,H,I,Q,R y S tenemos a las fuentes de voltaje. Conectores G y Q +15 y -15 respectivamente, H y R +5 y -5, en el conector I tenemos +10 volts y por último en el conector S tenemos a la tierra del sistema.

Todos estos conectores se muestran en la figura T₁

EL MUEBLE TIENE LAS SIGUIENTES DIMENSIONES Y CARACTERISTICAS

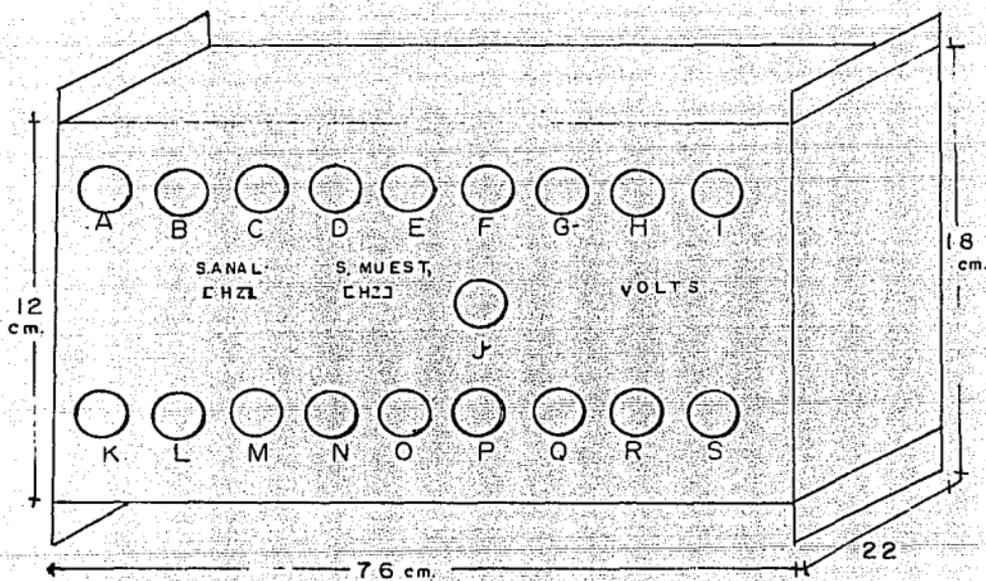
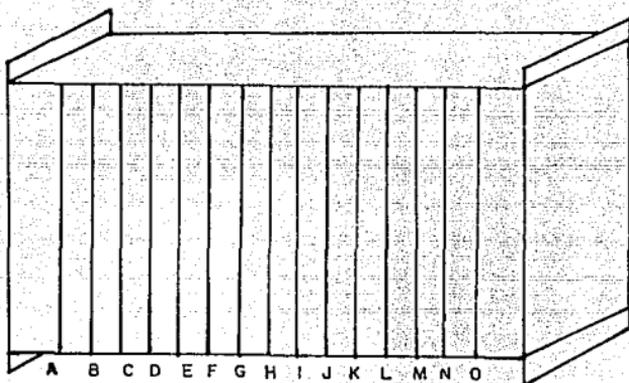


Figura T1

VISTA POSTERIOR DEL TRANSMISOR



A continuación se describirá la colocación de las tarjetas que se utilizaron así como su funcionamiento.

Tarjetas A, B, O y N son las tarjetas que se utilizaron para la configuración de la base de tiempo.

Tarjeta C es la correspondiente a los filtros..

Tarjeta D es una etapa de amplificación, la cual evitará que nuestras señales se atenúen.

Tarjeta E es la correspondiente a la etapa de muestreo.

Tarjetas F, H, J y L serán las que contengan a la etapa de conversión analógica digital.

Tarjetas G, K y M señalan al multiplexaje.

Tarjeta I será el reloj que controla al SIPO.

MODULO RECEPTOR

Las funciones de cada uno de los conectores de este módulo se dan a continuación:

Conector E que indica la entrada a este gabinete de la señal multiplexada (IN-DEM.).

La indicación de las cuatro señales analógicas que se recuperan después de la conversión D/A se muestran en los conectores A, B, C y D.

Conector F nos muestra la tierra del sistema.

Todos estos conectores se muestran en la figura R1.

EL MUEBLE TIENE LAS SIGUIENTES DIMENSIONES Y CARACTERISTICAS

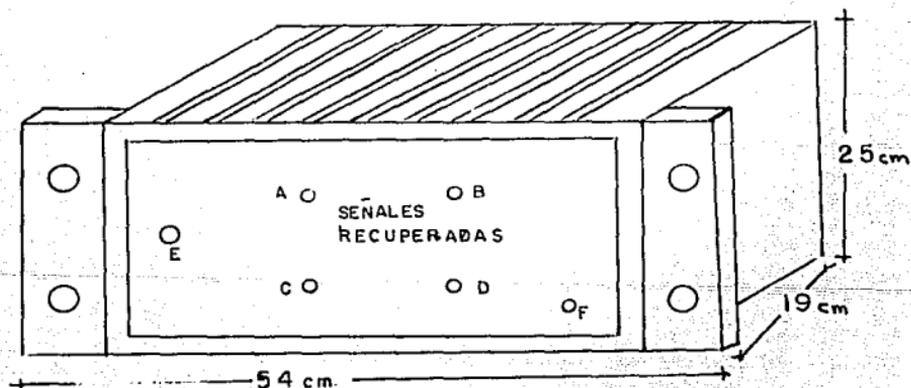
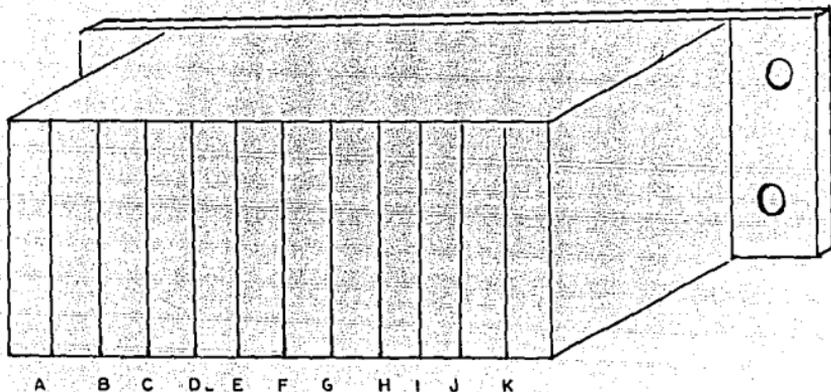


Figura R1

VISTA POSTERIOR DEL RECEPTOR



Colocación y función de las tarjetas del receptor.

Tarjetas A y C son los filtros de recuperación.

Tarjeta B es la etapa de amplificación.

Tarjetas D, F, G e I son las tarjetas que contienen a los convertidores digital analógico.

Tarjetas E, H y J representan la conversión serie paralelo.

Tarjeta K es donde tenemos al demultiplexaje.

A partir de la página 65 se observarán las gráficas correspondientes a la prueba que se le aplicó al equipo, y que se llama "ANÁLISIS TEMPORAL Y ESPECTRAL" , en donde para cada señal se muestran primero el oscilograma y el espectro correspondientes a la entrada del sistema y enseguida los correspondientes a la salida del mismo.

Hablemos primeramente de la entrada, en donde se ve que nuestras señales no son senoidales puras, pero aún así son las señales estipuladas en el planteamiento del problema, o sea que corresponden a 416, 832, 1248 y 1664 Hz. El análisis espectral de las señales de entrada revela poco contenido de armónicas, de modo que la frecuencia de muestreo estipulada (6250 muestras/segundo) puede considerarse correcta ya que no hay armónicas apreciables arriba de 3125 Hz. en las señales de prueba.

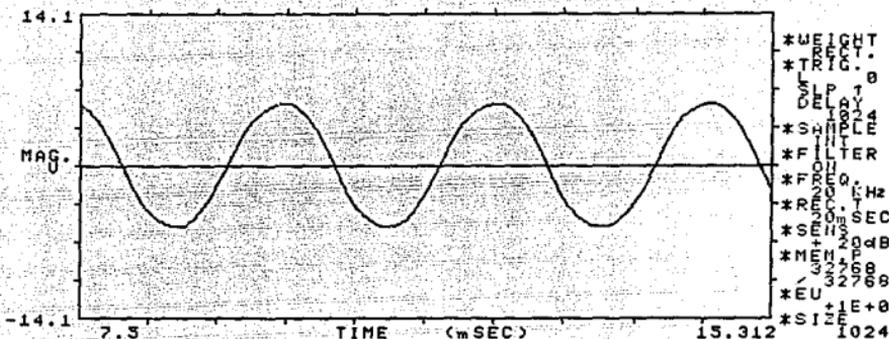
Las amplitudes de las señales de entrada no son iguales pero esto no afecta al sistema, ya que los circuitos A/D permiten ± 10 volts de pico y ninguna de las señales rebasa este rango y como no se estipuló un valor máximo o mínimo de amplitud, no se vió la necesidad de hacer ajustes finos

Con respecto a la salida, los oscilogramas nos muestran que las señales de salida son parecidas a las de entrada, lo cual nos indica que la señal transmitida sufre algunas variaciones durante su procesamiento por el sistema. Con respecto a los espectros, estos fueron graficados para varios instantes, puesto que se trataba de ver lo más fiel posible la señal recuperada, y con esta graficación, ver las armónicas constantes así como el ruido que pudiera acompañar a la señal.

I-INPUT

X: 7.5000mSEC Y: 5.60300U

*HOLD



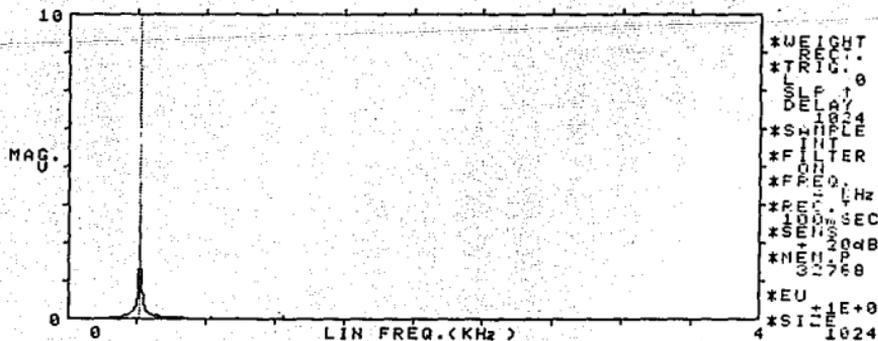
OSCILOGRAMA

ENTRADA 400 HZ

I-SPECT LIN

X: 0.42000KHz Y: 2.94300U

*RELEASE

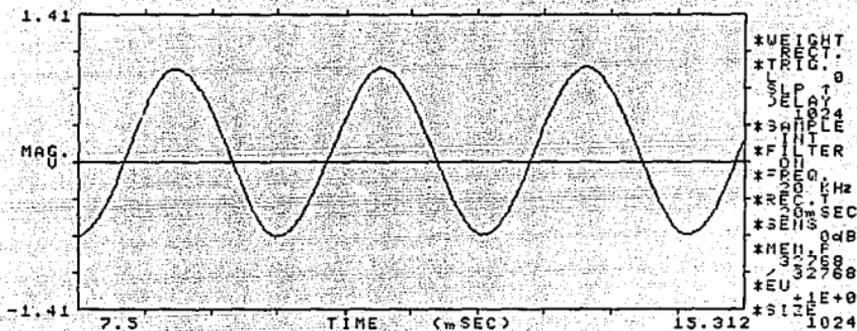


ESPECTRO

I-INPUT

X: 7.50000m SEC Y: -715.740m U

*HOLD

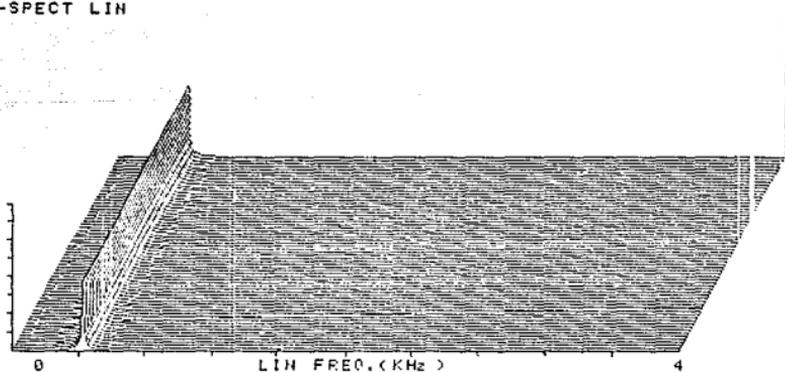


OSCILOGRAMA

SALIDA 400 HZ

I-SPECT LIN

*RELEASE

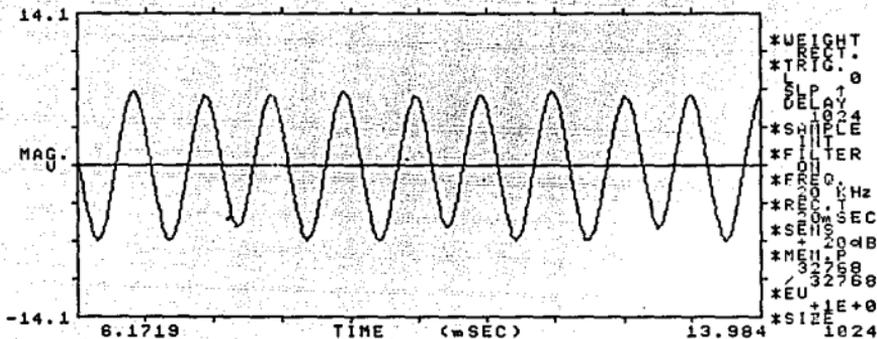


ESPECTRO

I-INPUT

X: 6.17190mSEC Y: 221.088mU

*HOLD



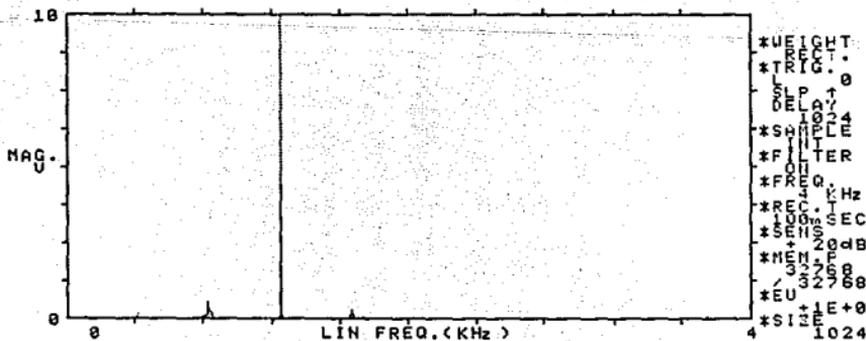
OSCILOGRAMA

ENTRADA 1200 HZ

I-SPECT LIN

X: 1.25000KHz Y: 4.36370V

*HOLD

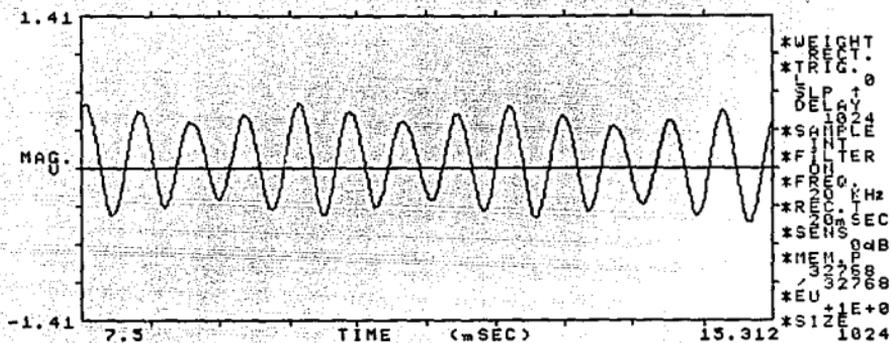


ESPECTRO

I-INPUT

X: 7.50000mSEC Y: 557.530mU

*HOLD

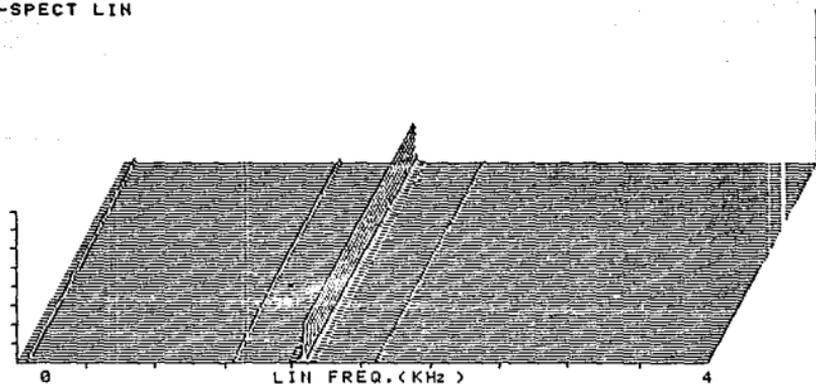


OSCILOGRAMA

SALIDA 1600 HZ

I-SPECT LIN

*RELEASE



ESPECTRO

Se había pensado en efectuar cálculos de % de distorsión armónica de las señales recuperadas pero esto no se puede hacer con las señales generadas ya que para aplicar la fórmula de % D.A se debe de manejar una señal de entrada senoidal pura, lo cual no ocurre.

Para realizar la prueba. es necesario introducir una senoide "pura" con un generador de señales.

Los resultados obtenidos se muestran en la figura D.A.1, de lo observado en ambos espectros se llego a las siguientes conclusiones:

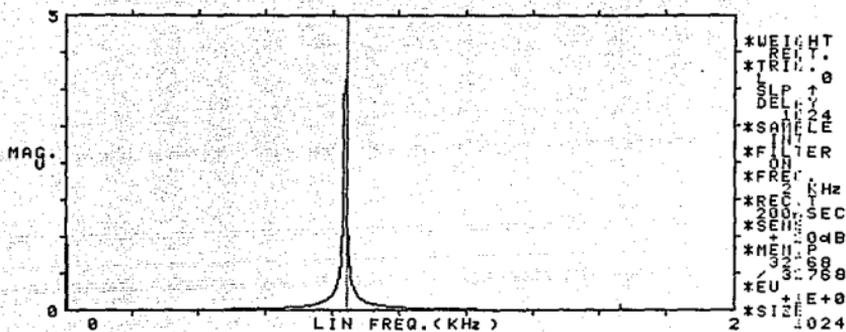
a) El contenido espectral de la señal recuperada en el receptor carece de armónicas suficientemente amplias como para poder hacer un cálculo; esto se ve en los espectros de las figuras D.A.1, que solo presentan una línea correspondiente a la frecuencia de la señal original.

b) Se hicieron mediciones espectrales en escala vertical logarítmica que no dieron resultados satisfactorios ya que las gráficas cambiaban de un trazo a otro. Estas gráficas no se consignan.

I-SPECT LIN

X: 0.84000KHz Y: 1.27180U

*HOLI

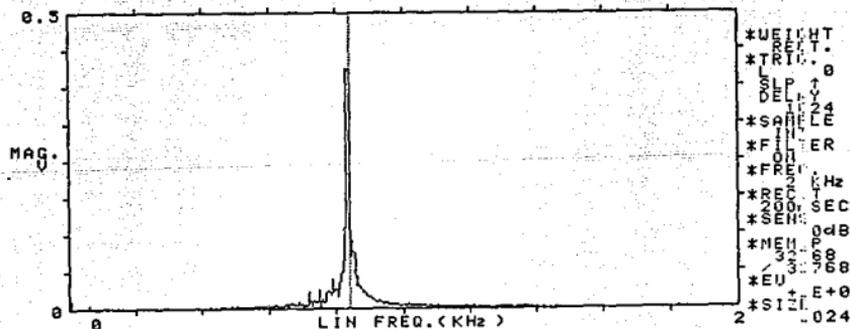


ENTRADA 800 HZ

I-SPECT LIN

X: 0.84000KHz Y: 118.310mU

*HOLI



SALIDA 800 HZ

Una tercera medición es la de " RUIDO DE CANAL VACIO".

Esto se refiere a que cuando no se está transmitiendo, el receptor debe entregar un voltaje nulo, lo cual no ocurre, como se puede ver en las gráficas de las figuras R1.

Se pudo observar que se tenía una señal de poca magnitud, del orden de los milivolts en cada una de las señales, y al tratar de detectar los espectros correspondientes en una escala lineal no se lograron ver, por lo que recurrimos a una escala logarítmica, en la cual se detectaron señales de -60 db de pico, las cuales al momento de que se lleva a cabo la recepción de un mensaje, son imperceptibles para el oído ya que las señales recibidas son del orden de 5 vpp o sea que convirtiendo este voltaje en decibeles tenemos:

$$20 \text{ Log } 2.5 = 7.9 \approx 8 \text{ dB}$$

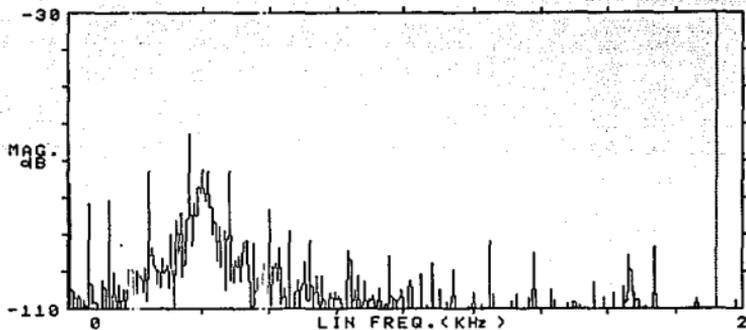
entonces -60 dB comparado con +8 dB son inaudibles.

I-SPECT LIN

X: 1.92000KHz

Y: -106.940dB

*10LL



* HT
* T . 0
* 4
* CE
* TER
* Hz
* SEC
* 0.48
* 00
* 00
* E+0
* 1024

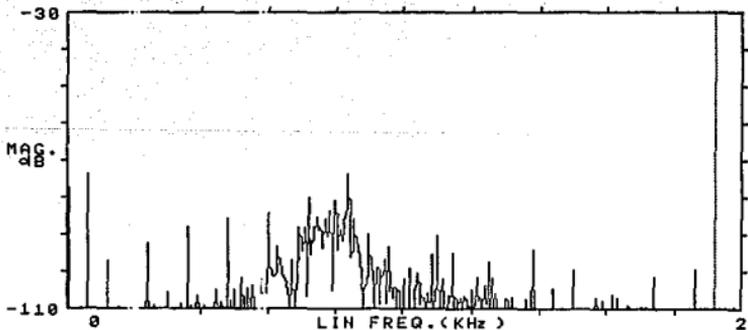
ESPECTRO 400 HZ

I-SPECT LIN

X: 1.92000KHz

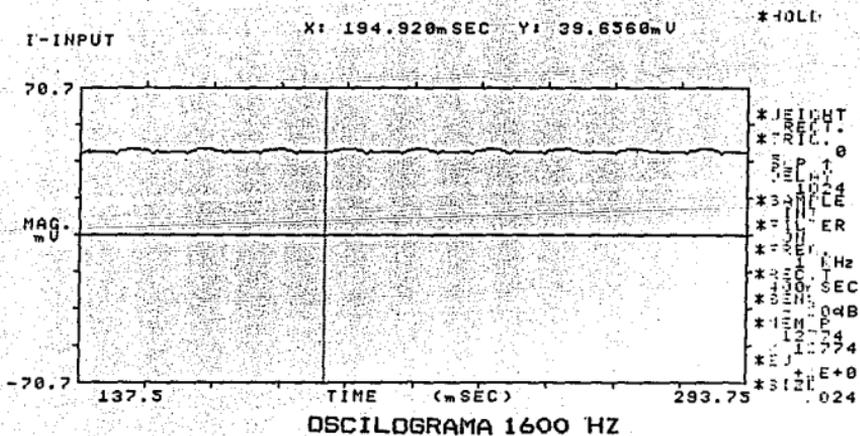
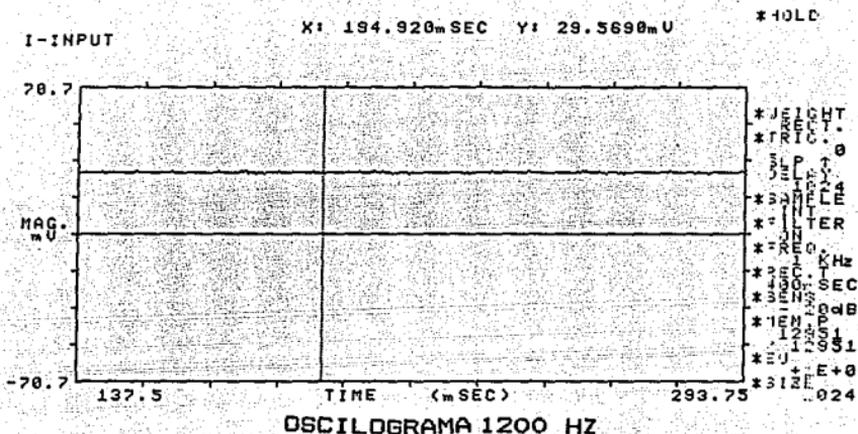
Y: -113.050dB

*10LL



* HT
* T . 0
* 4
* CE
* TER
* Hz
* SEC
* 0.48
* 00
* 00
* E+0
* 1024

ESPECTRO 800 HZ



CONCLUSIONES

Por las gráficas obtenidas y analizadas se verifica que cuando una señal analógica se convierte y se transmite como una señal digital también enfrenta problemas en su recuperación tales como el ruido aleatorio y atenuaciones en su amplitud.

La calidad en la recuperación de la señal depende de la última etapa de filtros de orden considerable o al menos así lo manifestó el diseño de este equipo, pues como se indicó anteriormente se utilizaron filtros de segundo orden.

Al analizar espectralmente la señal de entrada con respecto a la señal recuperada se detectaron armónicas provenientes del voltaje de alimentación.

La resolución con la que se llevo a cabo la conversión analógica-digital se consideró bastante aceptable, pero en la obtención de la señal recuperada sería de mayor calidad si esta misma resolución fuera de un mayor valor o sea, usar un convertidor A/D de más bits.

De acuerdo a todo lo realizado en este proyecto podemos decir que se cumplió uno de nuestros objetivos, que fué el de ofrecer a generaciones posteriores una forma más clara y práctica para el entendimiento de la modulación por pulsos codificados, puesto que se pueden analizar las principales etapas del sistema.

Así mismo se deja abierta la posibilidad de que se generen más pruebas a este equipo.

Una práctica de laboratorio puede consistir en retirar una de las tarjetas del equipo y pedirle a un alumno que construya otra que efectúe el mismo trabajo pero de diferente forma, con lo

cual se desarrolla su habilidad para el planteamiento de problemas, diseño y construcción de circuitos y para las pruebas electrónicas.

El único requisito que no se cumplió satisfactoriamente es el de que los muebles debían ser de tamaño modular.

La razón de esto es que el número de tarjetas de que está formado el transmisor resultó excesivo para quedar alojadas en un solo gabinete; de modo que para cumplir con el requerimiento, hubiera sido necesario construir dos gabinetes para el transmisor, presentándose el problema de las interconexiones.

Por lo tanto se decidió que sería más conveniente hacer un solo mueble que hacer dos, por las complicaciones que puede tener el cableado entre ambos gabinetes.

DIBLIOGRAFIA

- 1) TTL DATA BOOK, TEXAS INSTRUMENTS
- 2) LINEAR DATA BOOK, NATIONAL
- 3) CMOS DATA BOOK, MOTOROLA
- 4) CMOS DATA BOOK, FAIRCHILD
- 5) INGENIERIA ELECTRONICA

HAYKIN SIMON

EDITORIAL INTERAMERICANA

- 6) ELECTRONIC FOR THE MODERN SCIENTIST

BROWN PAUL

EDITORIAL ELSEVIER

- 7) ELECTRONICA TEORIA DE CIRCUITOS

ROYLESTAD & NASHESLKY

EDITORIAL PRENTICE HALL

- 8) DISEÑO LOGICO

MORRIS MAND

EDITORIAL PRENTICE HALL