

83  
2ej.



UNIVERSIDAD NACIONAL AUTONOMA  
DE MEXICO

FACULTAD DE INGENIERIA

DISEÑO Y CONSTRUCCION DE UNA  
TARJETA MULTIFUNCION PARA UN  
ACELEROGRAFO DSA - 1

T E S I S

QUE PARA OBTENER EL TITULO DE:

INGENIERO MECANICO ELECTRICISTA

(AREA ELECTRONICA)

P R E S E N T A N :

GERARDO JOSE LEMUS RODRIGUEZ

ANTE SALCEDO GONZALEZ

Director: M. I. Roberto Quaas Weppen

1992



TESIS CON  
FALLA DE ORIGEN



Universidad Nacional  
Autónoma de México



## **UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso**

### **DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

**I. INTRODUCCION**

**II. ANTECEDENTES Y DEFINICION DEL PROBLEMA**

**2.1 ACELEROGRAFOS DIGITALES**

2.1.1 Descripción general

2.1.2 Aplicación

2.1.3 Red Acelerográfica de Guerrero

**2.2 EL ACELEROGRAFO DIGITAL DSA-1**

2.2.1 Descripción general

2.2.2 Mecanismo de disparo

2.2.3 Lógica de control

**2.3 DEFINICION DEL PROBLEMA**

**III. TARJETA MULTIFUNCION**

**3.1 DIAGRAMA DE BLOQUES GENERAL**

**3.2 TARJETA MULTIFUNCION**

3.2.1 Unidad de control y procesamiento

3.2.2 Puertos de entrada/salida

3.2.3 Decodificación de puertos

3.2.4 Almacenamiento de datos

3.2.5 Reloj de tiempo real

3.2.6 Memoria de preevento

3.2.7 Despliegue

3.2.8 Unidad de comunicación RS-232C

3.2.9 Circuito supervisor

3.2.10 Sistema de disparo

3.2.11 Control automático de ganancia

**IV. DESARROLLO DEL PROGRAMA DE CONTROL**

**4.1 DIAGRAMA GENERAL DE FLUJO**

4.1.1 Rutina Inicializa I

4.1.2 Rutina Inicializa II

4.1.3 Rutina de Despliegue

4.1.4 Rutinas INT 1, INT 2 e INT 3

4.1.5 Algoritmo de disparo

## **4.2 FORMATOS DE ALMACENAMIENTO**

- 4.2.1 Mapa general de memoria del microcontrolador**
- 4.2.2 Formato de almacenamiento de la memoria de preevento**
- 4.2.3 Mapa de memoria de la unidad de almacenamiento de datos (UAD)**
- 4.2.4 Area de parámetros**
- 4.2.5 Area del Directorio**
- 4.2.6 Información de los eventos**
- 4.2.7 Formato de almacenamiento de la información**

## **V. CONSTRUCCION DEL PROTOTIPO Y MODO DE OPERACION**

### **5.1 CONSTRUCCION DEL CIRCUITO**

### **5.2 INTEGRACION DE MODULOS**

### **5.3 OPERACION DE LA TARJETA**

- 5.3.1 Modo NORMAL de operación**
- 5.3.2 Modo INIT de operación**

### **5.4 ESPECIFICACIONES DEL DSA-1 CON LA TARJETA MULTIFUNCION**

## **VI. CONCLUSIONES**

## **VII. RECONOCIMIENTOS**

## **VIII. REFERENCIAS**

## **APENDICE A. CONTROL AUTOMATICO DE GANANCIA**

### **A.1 DESCRIPCION**

### **A.2 INTERCONEXION DEL C.A.G. Y EL DSA-1**

### **A.3 PRUEBA DEL C.A.G.**

## **APENDICE B. ESPECIFICACIONES TECNICAS DEL DSA-1**

## I. INTRODUCCION

En los últimos años los estudios en ingeniería sísmica y geofísica, particularmente los relacionados con el comportamiento dinámico de suelos y estructuras, han cobrado gran importancia. Este hecho ha aumentado la demanda de equipo especial para el registro de las ondas sísmicas. Durante los últimos 5 años el Instituto de Ingeniería de la U.N.A.M. ha trabajado en el desarrollo de equipos para el registro de temblores fuertes, en particular un acelerógrafo digital (ref. 1 y 2). Con base en la experiencia adquirida con este instrumento, se propuso en el Instituto el desarrollo de una tarjeta multifunción para modificar las características de operación de un equipo comercial, el acelerógrafo digital DSA-1, cuyo diseño en su primer versión, es el tema del presente trabajo.

Aunque el DSA-1 es un sistema muy confiable y de gran calidad, por haber sido diseñado hace ya mucho tiempo, presenta algunas desventajas respecto a los acelerógrafos modernos. Por esto se decidió desarrollar un circuito que pudiera ser integrado con facilidad al DSA-1, y que lo actualizara tecnológicamente con nuevas funciones y características.

La tarjeta diseñada es el primer prototipo de laboratorio a partir del cual se desarrollará una versión experimental de campo. Con base en los resultados que se logren se prevé modernizar y actualizar a todos los acelerógrafos DSA-1 actualmente en operación. Por ser un sistema basado en un microcontrolador, tiene la capacidad de crecer y ajustarse a nuevas necesidades que en un futuro se puedan presentar.

En el capítulo II de este trabajo se describe de manera general un acelerógrafo digital, las características del DSA-1, y las modificaciones propuestas. En los capítulos III y IV, se describe el circuito diseñado, junto con el programa que controla su operación. Finalmente en los capítulos V y VI se describe la integración de los módulos desarrollados en el DSA-1, su modo de operación y las conclusiones obtenidas con este primer prototipo de prueba.

## II. ANTECEDENTES Y DEFINICION DEL PROBLEMA

### 2.1 ACELEROGRAFOS DIGITALES

#### 2.1.1 Descripción general

Un acelerógrafo digital es un equipo electrónico especializado de adquisición de datos que recibe señales eléctricas generadas por un transductor llamado acelerómetro, para digitalizarlas y almacenarlas en algún sistema de memoria.

Un acelerómetro es un transductor de aceleración que genera una señal eléctrica cuya amplitud es proporcional a la aceleración a la que está sujeto.

Los acelerógrafos, al igual que cualquier otro sistema de adquisición de datos, reciben simultáneamente varias señales analógicas y las procesan para almacenarlas en memoria. Para ello, cada señal es filtrada, amplificada, multiplexada, muestreada y digitalizada antes de ser almacenada. A diferencia de los sistemas de adquisición de datos comunes, los acelerógrafos, además de registrar señales y almacenarlas, desempeñan otras funciones, tales como el registro preciso de tiempo, codificación, retardo digital, procesamiento de un algoritmo de detección, etc., y tienen características especiales de filtrado y amplificación que les permiten trabajar particularmente con las señales de salida de un acelerómetro.

Un acelerógrafo digital, mostrado en la figura 2.1, está formado de nueve subsistemas básicos que se describen a continuación:

**SENSORES:** son transductores de aceleración que generan tres señales eléctricas proporcionales a la aceleración del terreno en tres direcciones ortogonales.

**SISTEMA DE ACONDICIONAMIENTO:** consiste de varios circuitos analógicos que reciben las señales generadas por los sensores, las filtran y las amplifican de tal manera que dejan pasar únicamente las señales de interés y las amplifican a la amplitud requerida para digitalizarlas.

**MULTIPLEXOR Y SAMPLE & HOLD:** son circuitos conmutadores que muestrean consecutivamente varias señales analógicas recibidas del sistema anterior.

**SISTEMA DE CONVERSION:** es un circuito que digitaliza las muestras analógicas multiplexadas, es decir las convierte a una palabra digital cuyo valor numérico es proporcional al nivel analógico al momento de muestreo.

**MEMORIA DE PREEVENTO:** es un sistema de almacenamiento temporal capaz de retardar en forma digital una determinada cantidad de información. Tiene la particularidad de que al llenarse, borra el dato con mayor tiempo de almacenamiento para guardar el dato recién muestreado. Este bloque permite registrar los datos previos de un determinado evento.

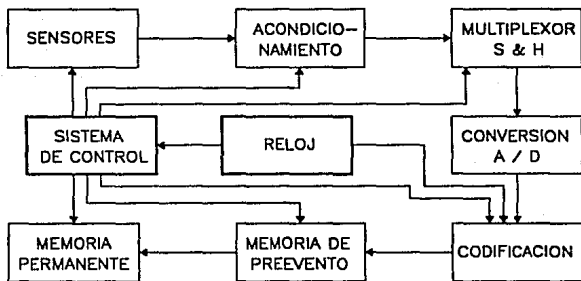


Figura 2.1 Diagrama de bloques de un acelerógrafo digital

**CODIFICACION:** con este sistema se codifican y combinan los datos provenientes del conversor con los del reloj y otros de control.

**MEMORIA PERMANENTE:** es un sistema de memoria que únicamente guarda los datos registrados de interés. Es así, que siempre que se presenta un sismo, el sistema de control activa este sistema de almacenamiento, para guardar en él todos los datos almacenados en la memoria de preevento, así como los datos que se generan durante el sismo. Posteriormente estos datos son transferidos a una computadora para su procesamiento y análisis.

**SISTEMA DE CONTROL:** es un sistema básicamente digital que se encarga de coordinar y sincronizar la operación de los demás bloques.

**RELOJ DE TIEMPO REAL:** lleva la cuenta de los segundos, minutos, horas, días, meses y años transcurridos. Estos datos son registrados junto con las señales de aceleración.

### 2.1.2 Aplicación

Los registros obtenidos por un acelerógrafo son estudiados por ingenieros y geofísicos para analizar el comportamiento dinámico de suelos y estructuras, establecer normas de construcción, formular niveles de riesgo, determinar la naturaleza de los sismos y sus características, entre otros.

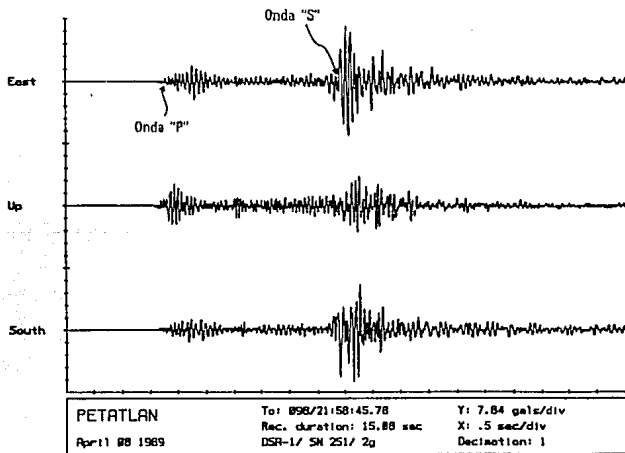


Figura 2.2 Registro Sísmico

Para el estudio de las señales sísmicas y la caracterización del temblor son importantes las dos ondas fundamentales: la onda



P (compresional, primaria) que es la primera que arriba a una estación y la onda S (de cortante, secundaria). Además es importante para el estudio de un sismo definir la hora en que ocurrió, así como establecer cuales fueron las aceleraciones máximas alcanzadas. A partir de los datos anteriores, se pueden determinar los epicentros de cada temblor. En la figura 2.2 se muestra un registro obtenido por un acelerógrafo digital, en el cual es posible observar las ondas primaria y secundaria.

Dada la importancia de los sismos debido a sus efectos destructivos, hay en la actualidad una gran cantidad de organismos e institutos de investigación (en México y en el mundo) que invierten tiempo y recursos a su estudio.

### 2.1.3. Red Acelerográfica de Guerrero

Para el estudio de la sismicidad en una cierta zona, es común instalar varios equipos de registro en forma de una red.

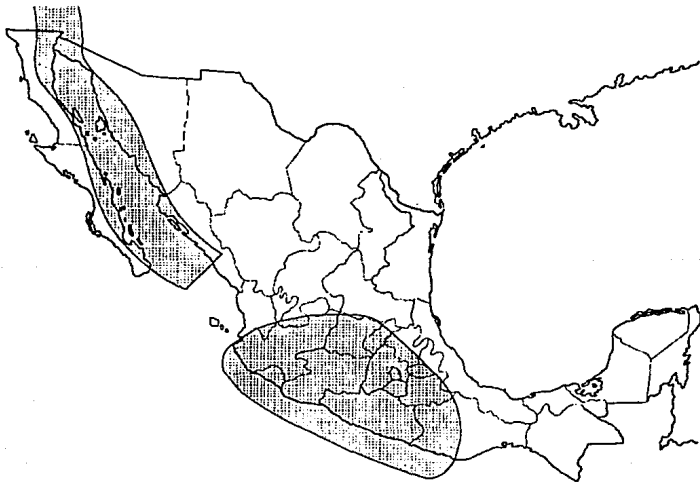


Figura 2.3 Zonas sísmicas de México



## 2.2 EL ACELEROGRAFO DIGITAL DSA-1

### 2.2.1 Descripción general

El DSA-1, marca Kinemetrics, es un acelerógrafo digital triaxial diseñado especialmente para registrar sismos fuertes y almacenarlos en una cinta magnética tipo casete. Las especificaciones técnicas detalladas del instrumento se presentan en el apéndice B.

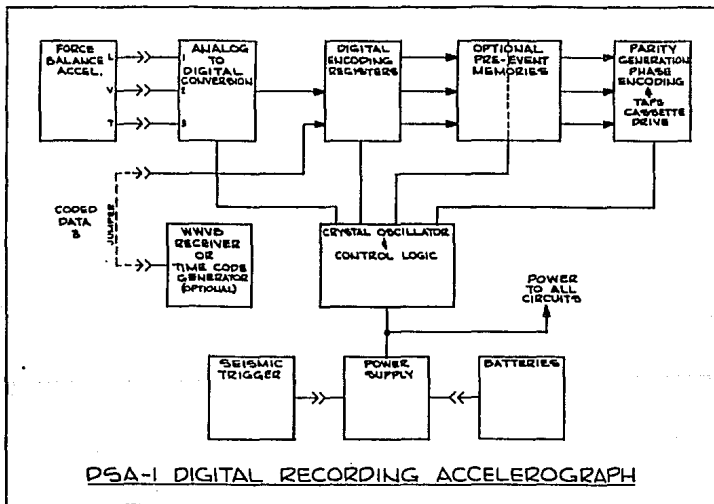


Figura 2.5 Diagrama de Bloques del DSA-1

Bajo condiciones normales, el DSA-1 convierte en forma continua las señales de aceleración en palabras digitales de doce bits, a razón de 200 muestras por segundo. Solo al ocurrir un sismo y al rebasar el movimiento el nivel de disparo seleccionado, el aparato enciende la unidad de grabación y



El formato de grabación está compuesto de bloques de información, cada uno de los cuales a su vez está formado por cuatro datos de 16 bits, que corresponden a las cuatro pistas de grabación. Un bloque representa una muestra digital de las tres señales de aceleración.

El primer bloque que se puede apreciar en la figura, es un bloque de sincronía, todos sus datos son ceros y se repite cada 64 muestras.

Los últimos dos bits de cada dato, tienen el valor 01 y se utilizan como código de separación de bloques y señal de sincronía en el proceso de reproducción de la señal.

Los primeros bits de cada renglón de un grupo de bloques consecutivos llevan codificados y multiplexados diversos datos de interés. Los primeros bits del primer renglón, definen el número de serie del aparato, los del segundo definen una señal externa de 2Hz y los del tercer nivel contienen la información de un código externo de tiempo, (en el caso de la red de Guerrero, la señal de radionavegación OMEGA).

Los doce bits de información restantes en cada bloque, corresponden a las muestras digitales de aceleración de los canales longitudinal (pista 1), vertical (pista 2) y transversal (pista 3). De estos bits, el primero representa el signo y los once restantes la amplitud.

Finalmente, todos los bits del cuarto renglón o pista de cada bloque representan el valor de paridad non vertical obtenido a partir de los tres bits superiores a él.

Todas las funciones de muestreo, conversión y codificación, son controladas por un circuito de control que se describirá en la sección 2.2.3.

El acelerógrafo DSA-1 cuenta con una fuente regulada de voltaje, que se alimenta con dos baterías de 12 V y entrega +12, -12, +5 y -5 V regulados.

El equipo de grabación utiliza un servomotor de precisión, que mediante un circuito de control permite mantener constante la velocidad con de avance de la cinta durante la grabación.

### 2.2.2 Mecanismo de disparo

El sistema de disparo del DSA-1, llamado arrancador, es un sistema mecánico que ante cualquier cambio en la componente vertical de la aceleración del suelo, "dispara" al acelerógrafo y pone en funcionamiento al sistema de grabación. El mecanismo de disparo mantiene encendido al DSA-1 durante todo el tiempo que dura el sismo, más 5.2 segundos extra, durante los cuales se graban los datos restantes, almacenados en la memoria de preevento.

El arrancador vertical, mostrado esquemáticamente en las figuras 2.7 y 2.8, consiste fundamentalmente en un sensor de aceleración sumamente sensible, un amplificador diferencial y un circuito de acoplamiento que activa al motor de la grabadora.

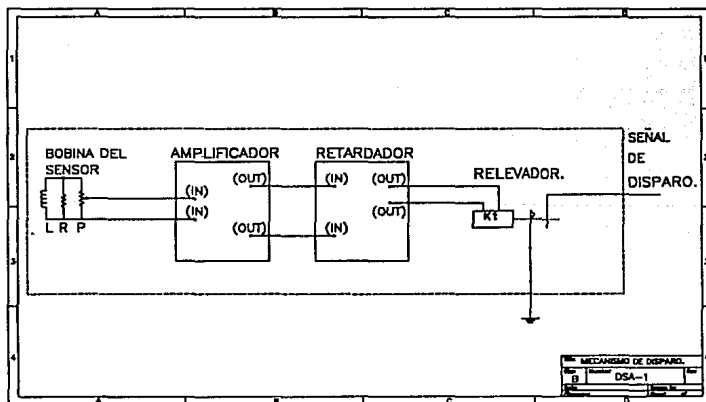


Figura 2.7 Diagrama de bloques del arrancador

El sensor es un sistema mecánico que genera un impulso de corriente cuando queda sometido a un movimiento brusco.

El sistema arrancador tiene una bobina móvil suspendida y centrada sobre un vástago hecho de material magnético. Cuando se mueve el bloque que soporta a la bobina, ésta se desplaza y en ella se induce una pequeña corriente, que a través de la resistencia R se convierte en un impulso de voltaje. Esa señal se amplifica y acciona durante un breve intervalo de tiempo al relevador que provoca la señal de disparo. Mediante el potenciómetro P, se ajusta el nivel o umbral de disparo.

El circuito amplificador consiste básicamente en un par diferencial que amplifica el pulso de voltaje producido por la bobina móvil. El retardador activa a la grabadora durante 5.2 segundos cada que se presenta un pulso de voltaje.

El mecanismo de disparo funciona adecuadamente. Sin embargo tiene dos inconvenientes: el primero, es que es muy difícil el ajuste del umbral de disparo (porque es un sistema electromecánico), y el segundo, es que únicamente dispara al acelerógrafo cuando la componente vertical de aceleración rebasa el umbral y por tanto no es sensible a los canales horizontales, los cuales pueden ser significativos durante un temblor.

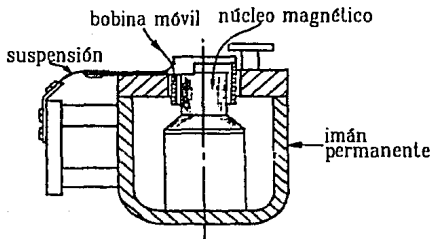


Figura 2.8 Sensor del arrancador

### 2.2.3 Lógica de control

El bloque de control genera una serie de señales con las cuales se sincroniza la operación de todos los circuitos del acelerógrafo. Su diagrama de bloques se muestra en la figura 2.9. Todas las señales de control se derivan de una señal cuadrada con ciclo de trabajo del 50% con una frecuencia de 2.6384 MHz, la cual es obtenida a partir de un oscilador.

En la figura 2.10 se presentan las principales señales del DSA-1 necesarias para la tarjeta multifunción que se describirá en el capítulo III. La señal de S&H (figura 2.10b), se utiliza para indicar al circuito "sample and hold" del DSA-1 el momento de muestreo del voltaje en la salida del multiplexor analógico. Con el flanco de subida de la señal S&H real el muestreador captura el valor de voltaje que hay en la salida del multiplexor y lo mantiene constante en su salida, hasta el siguiente flanco de subida.

Las señales MUX1, MUX2 y MUX3, definen cual de las tres señales analógicas de entrada se deja pasar al circuito "sample and hold" para ser muestreada y después convertida a un valor digital. Cuando MUX1 cambia a un nivel alto, se permite que la señal analógica generada por el acelerómetro longitudinal accese al muestreador, el cual captura un valor de voltaje de dicha señal y lo alimenta al convertor análogo-digital. Cuando MUX2 toma un nivel alto, se repite el proceso anterior, pero ahora dejando pasar únicamente la señal generada por el acelerómetro vertical y cuando MUX3 es igual a uno, pasa lo mismo pero con el acelerómetro transversal.

La señal de START (figura 2.10b), se utiliza para indicar al convertor analógico digital en qué momento debe iniciar el proceso de conversión.

Las señales LATCH1 y LATCH2 se utilizan para activar los dos registros que almacenan una muestra del canal longitudinal y una del canal vertical. Estas señales normalmente se mantienen en un estado lógico bajo. Un tiempo después de que se ha iniciado el proceso de conversión de una muestra del canal número uno, la señal LATCH1 cambia a un estado lógico alto y en ese momento activa a un registro para que capture la muestra presente en la salida del convertor A/D. Algo similar ocurre con la señal LATCH2, pero con la diferencia de que esta señal cambia de estado un tiempo después de haberse iniciado la conversión de una muestra del segundo canal (vertical), y que al cambiar activa a otro registro para que grabe el dato mostrado en la salida del convertor.

Finalmente la señal DATA STROBE se utiliza para indicar que se ha terminado la conversión del tercer canal y que es el momento de transmitir las salidas del convertor y los datos almacenados en los registros al bloque que serializa la información.



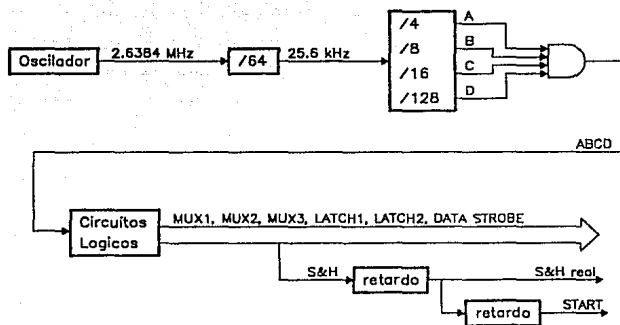


Figura. 2.9 Lógica de control

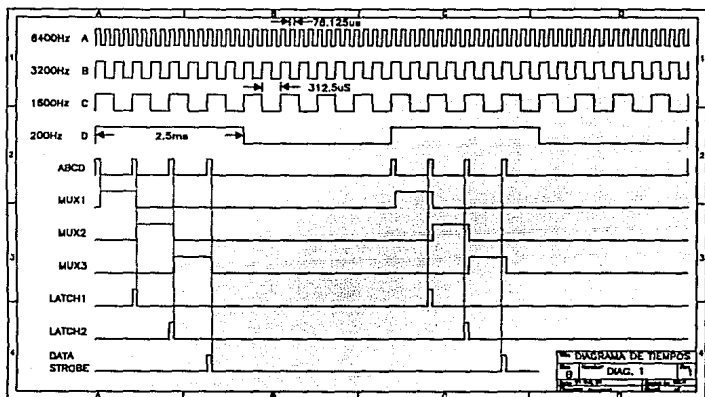


Figura 2.10a Diagrama 1

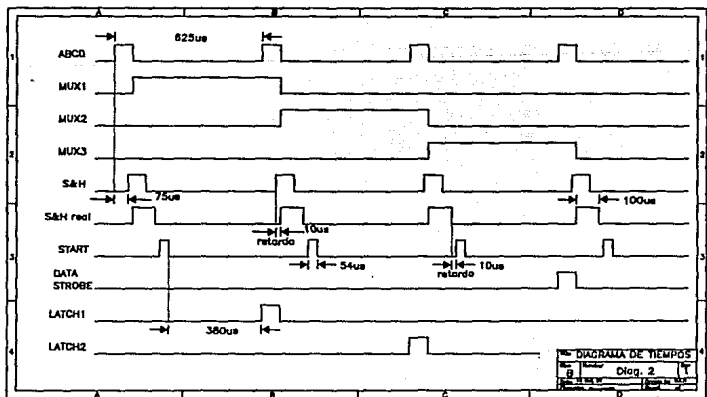


Figura 2.10b Diagrama 2

### 2.3 DEFINICION DEL PROBLEMA

Los acelerógrafos DSA-1 de la Red de Guerrero han operado desde 1985 hasta la fecha en forma satisfactoria y han producido valiosa información. Sin embargo presentan una serie de inconvenientes que limitan el estudio de la sismicidad en esa zona. Entre ellos están los siguientes:

- El mecanismo de disparo es unidireccional (sensible únicamente a la dirección vertical), por lo cual el aparato no se dispara sino hasta que la amplitud de la aceleración en esa dirección rebasa un cierto umbral de disparo. Frecuentemente esta señal vertical es pequeña comparada con las componentes horizontales y no dispara a los equipos.
- Dado que el acelerógrafo tiene ganancia fija igual a 1 y no cuenta con control automático de ganancia, su rango dinámico está limitado a la resolución del conversor análogo digital, es decir 72 dB.
- El sistema de almacenamiento de los datos es mediante cinta magnética y un transporte electromecánico. Este sistema no es demasiado confiable, es difícil de ajustar y mantener. Al estar expuesto a condiciones ambientales desfavorables provoca pérdidas esporádicas de información.
- La capacidad de la memoria de preevento es muy reducida (2.56 seg.), por lo que en sismos con epicentro lejano se pierde el registro de la onda primaria, importante para el estudio de los sismos.
- No tiene un reloj-fechador interno; requiere el empleo adicional de sistemas receptores de una señal de tiempo externa (tales como la señal WWBV, o la señal Omega).

Con base en las consideraciones anteriores, se planteó como objetivo el diseño y la construcción de un primer prototipo de una tarjeta multifunción para el acelerógrafo digital DSA-1, con las siguientes características y especificaciones iniciales.

- Debe de tener un sistema de disparo omnidireccional (sensible a los tres canales) con ajuste independiente de cada umbral.
- Aumentar el rango dinámico del equipo mediante un control automático de ganancia.
- Almacenar los datos de interés en un sistema de memoria de estado sólido, capaz de almacenar hasta quince minutos de registro continuo.
- Incrementar la memoria de preevento a 20 segundos.

- Incorporar un reloj fechador de tiempo real.
- Codificar la información almacenada en un formato más eficiente.
- Utilizar los circuitos de acondicionamiento, multiplexaje, conversión y de control existentes en el DSA-1.

Además la tarjeta multifunción debe ser de bajo consumo (100 mA máximo) y capaz de trabajar con las señales generadas por las tarjetas originales del acelerógrafo DSA-1.

Para fines del desarrollo del primer prototipo y prueba de los circuitos, la tarjeta deberá operar en paralelo con el DSA-1 (incluyendo sistemas de grabación en cinta) sin afectar su operación actual.

### III. TARJETA MULTIFUNCION

#### 3.1 DIAGRAMA DE BLOQUES GENERAL

Partiendo del diagrama de bloques del acelerógrafo DSA-1 (figura 2.1), se planteó el nuevo sistema para el DSA-1 basado en una tarjeta multifunción cuyo diagrama de bloques general se muestra en la figura 3.1. Como puede verse, la tarjeta (enmarcada con línea punteada) funciona en paralelo con el DSA-1 sin afectar su operación original.

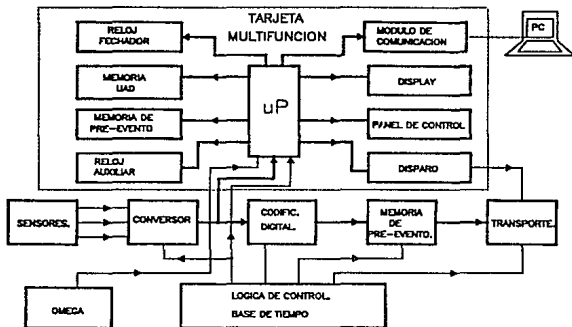


Figura 3.1 Diagrama de bloques general

Las señales que recibe la tarjeta multifunción del acelerógrafo son:

- Los datos de salida del convertor análogo-digital de 12 bits.
- Las señales de control y de tiempo, que le permiten sincronizar su operación con la del DSA-1, y saber cual de los tres canales se está muestreando.
- La señal de tiempo Omega.

El esquema de la figura 3.1 representa la primer fase del proyecto. Una vez desarrollado y probado se modificará en la manera mostrada en la figura 3.2, es decir se simplificará el

circuito original del DSA-1 y se le incorporará un circuito para el control automático de ganancia.

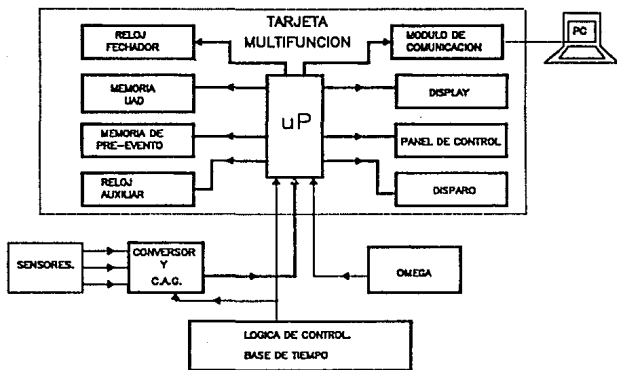


Figura 3.2 Diagrama de bloques final

### 3.2 TARJETA MULTIFUNCION

En la figura 3.3 se muestra un diagrama de bloques más detallado de la tarjeta multifunción.

La parte central de este sistema es un microcontrolador conectado a diversos puertos de entrada/salida, los cuales le permiten:

- Leer los doce bits de información del convertor analógico-digital y almacenarlos en la memoria.
- Recibir las señales de control y sincronización del DSA-1.
- Comunicarse con el usuario por medio de un panel de control y de un visualizador alfanumérico.
- Enviar la información almacenada en memoria a una computadora personal.

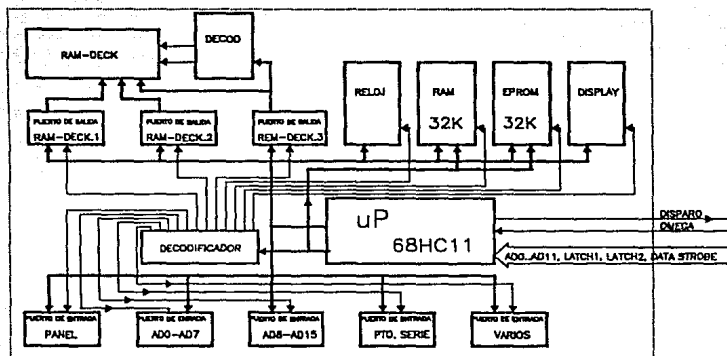
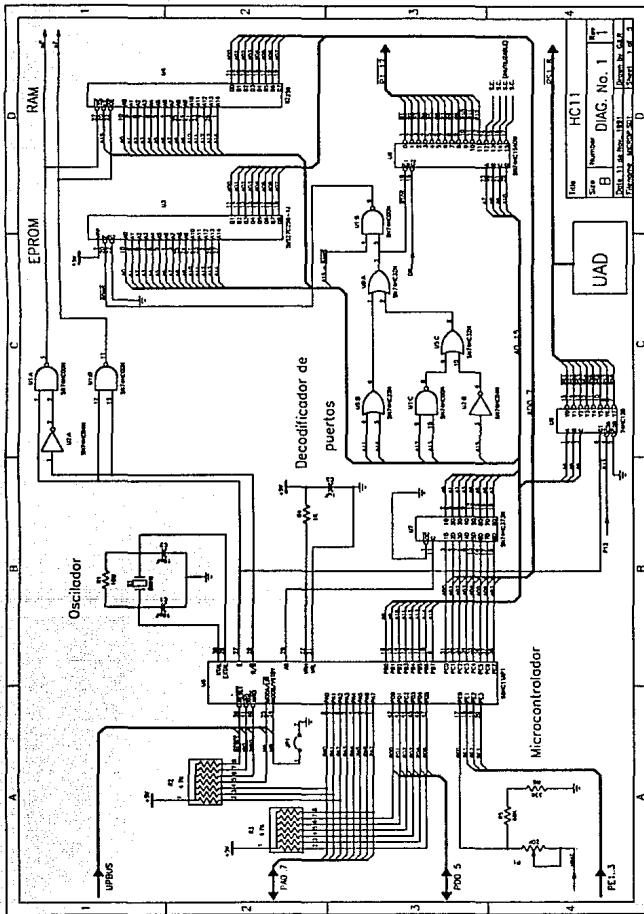


Figura 3.3 Diagrama a bloques de la Tarjeta

Además de los puertos de entrada-salida, y de un circuito decodificador para los puertos, el microcontrolador está conectado a varios circuitos auxiliares que complementan su operación. Estos dispositivos son: un reloj fechor que proporciona la hora y fecha del sistema, una memoria de estado sólido de 1 Mbyte que sirve como medio de almacenamiento los de eventos, una memoria EEPROM de 32 Kbytes que almacena al programa que controla la operación del microcontrolador, una memoria RAM de 32 Kbytes que se utiliza como memoria de preevento y como medio de almacenamiento de variables necesarias para la ejecución del programa y finalmente un circuito supervisor de voltaje.

En las figuras 3.4, 3.5 y 3.6 se muestran los diagramas electrónicos de los circuitos diseñados los cuales se describirán a continuación.



TÍTULO	Diagrama
SECCIÓN	B
NÚMERO	DIAG. No. 1
FECHA	1981.11.18
DISEÑADOR	RODRÍGUEZ
REVISOR	...

Figura 3.4 Microcontrolador y decodificación



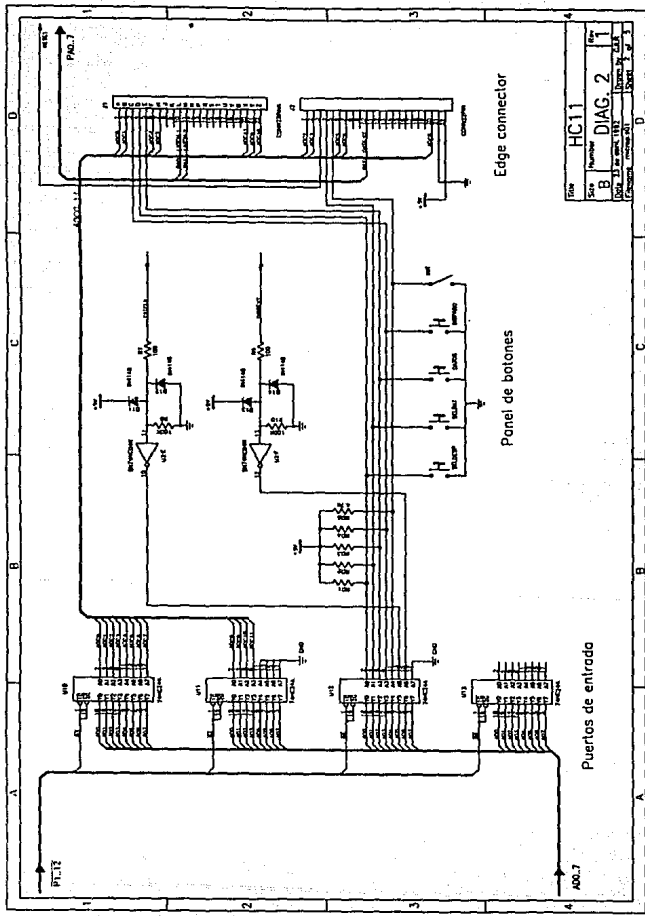


Figura 3.5 Puertos de entrada

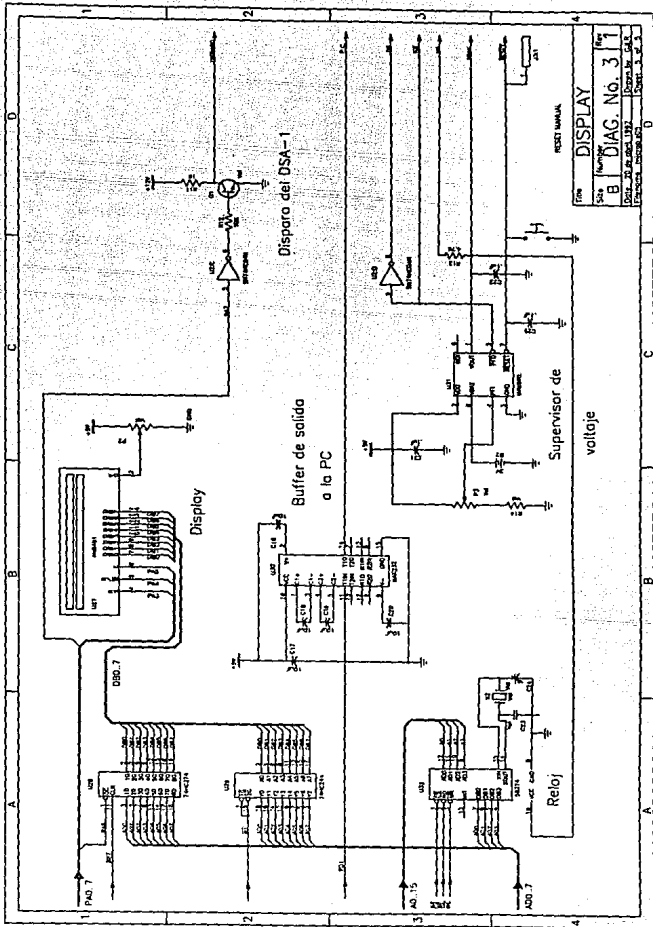


Figura 3.6 Periféricos

### 3.2.1 Unidad de control y procesamiento

Para la implementación de la tarjeta se seleccionó como unidad de control y procesamiento un microcontrolador de la familia 68HC11 de Motorola, tomando en cuenta los siguientes factores:

- velocidad de operación.
- tamaño de palabra.
- número de instrucciones disponibles.
- facilidad de adquisición.
- cantidad de información disponible.

Se consideraron varios posibles microprocesadores, tales como el 6502, 6805, 68000 y 8088, pero analizando los requerimientos del proyecto, se decidió que en lugar de un microprocesador era más eficiente la utilización de un microcontrolador ( $\mu\text{C}$ ).

Una ventaja de usar un microcontrolador respecto a un microprocesador es que incluye en el mismo chip los siguientes circuitos:

- puertos de entrada y de salida.
- unidad de transmisión asíncrona, (para comunicación con un puerto RS-232).
- circuito de generación de la señal de "watch-dog", (el cual reinicializa la ejecución del programa de operación ante cierto tipo de fallas que se pueden presentar).
- conversores analógico-digítales.

Después de analizar distintos microcontroladores (refs. 9 y 10), finalmente se seleccionó el 68HC11API de Motorola, que trabaja con un bus de 8 bits a una velocidad de 2MHz. Este  $\mu\text{C}$  se puede conseguir con relativa facilidad en el mercado, y cuenta con un amplio respaldo de manuales y fuentes de información que facilitan su uso (refs. 11, 12 y 13).

Los sistemas incluidos en el circuito del 68HC11API son:

- cinco puertos programables de entrada/salida.
- un convertor analógico-digital de 8 bits con cuatro entradas.
- una memoria interna RAM de 256 Bytes.
- una memoria interna EEPROM de 512 Bytes.
- un circuito de generación de señal de Watch-dog.
- un puerto de comunicación serie.

En la figura 3.7, se muestra el diagrama de bloques interno del microcontrolador MC68HC11 (ref. 12).

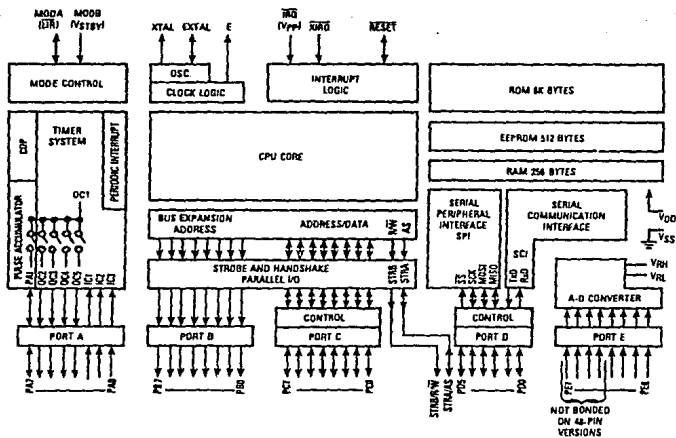


Figura 3.7 Diagrama de bloques del microcontrolador 68HC11

### 3.2.2 Puertos de entrada/salida

Además de todos los circuitos incluidos en el microcontrolador la tarjeta multifunción requirió de una serie de circuitos externos adicionales, los cuales se acoplan al microcontrolador a través de sus puertos de entrada/salida.

Los puertos de entrada se implementaron con circuitos 74HC244, que permiten el flujo de datos de algún sistema externo hacia el bus de datos del microcontrolador. Los puertos de salida, se implementaron con circuitos 74HC374, que con el flanco de subida de la señal de habilitación capturan la información del bus de datos y se la presentan al sistema externo.

En las figuras 3.8 y 3.9 se muestran los ciclos de lectura de los puertos de entrada y de escritura de los puertos de salida, respectivamente.

En total se utilizaron los cinco puertos internos del microcontrolador, seis puertos externos destinados a la entrada de datos, y cuatro puertos externos de salida. La forma como se utilizaron los cinco puertos internos (A, B, C, D y E), se muestra en la tabla 3.1.

PUERTO	FUNCION
A0	entrada; señal LATCH1 del DSA-1.
A1	entrada; señal LATCH2 del DSA-1.
A2	entrada; señal Data Strobe del DSA-1.
A3	salida; señal RS de la pantalla AND491.
A4	salida; señal R/W del AND491.
A5	salida; señal E del AND491.
A6	salida; señal OC de habilitación del puerto 74HC374.
A7	salida; señal de disparo.
B0 - B7	Direcciones A8 - A15.
C0 - C7	Direcciones/Datos A0 - A7 / D0 - D7.
D0	salida; señal TxD para la transmisión RS-232.
D1	entrada; señal RxD para recepción RS-232.
D2 - D5	reservados
E0	entrada; Voltaje de la Batería.
E1 - E3	entradas; reservados.

Tabla 3.1 Puertos internos

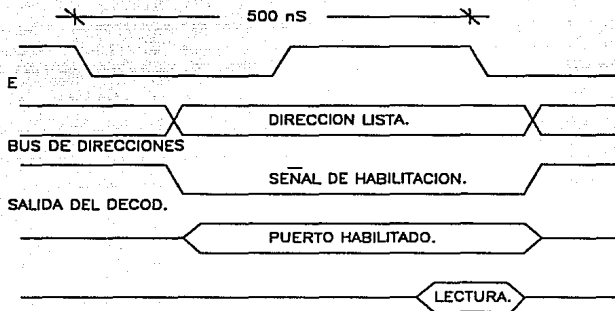


Figura 3.8 Ciclo de lectura de un puerto de entrada

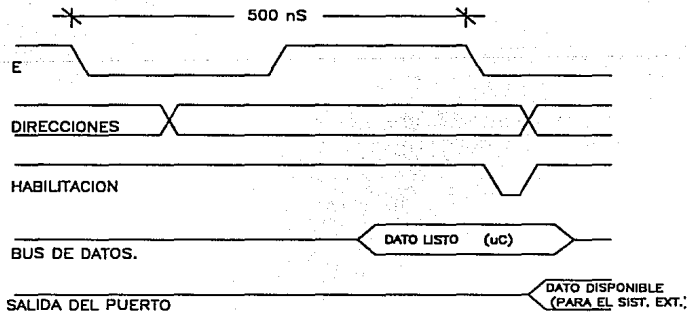


Figura 3.9 Ciclo de escritura de un puerto de salida

Los puertos externos al microcontrolador se utilizan para lograr la comunicación del DSA-1 con el display AND491, con la memoria de preevento, con el panel de control y con una computadora personal.

### 3.2.3 Decodificación de puertos

Todos los puertos de comunicación normalmente están deshabilitados y únicamente se activa un puerto cuando el  $\mu\text{C}$  requiere mandar o recibir datos del sistema comunicado mediante dicho puerto. El  $\mu\text{C}$  se encarga de activar y desactivar a sus puertos internos, pero no puede hacer lo mismo con los puertos externos, por lo que se utilizó un decodificador de puertos para esta tarea. El decodificador de puertos que se implementó, se puede apreciar en la figura 3.4. Además de los puertos externos, el decodificador también habilita a otros periféricos del microcontrolador.

Como se puede ver en el diagrama de la figura 3.3, el decodificador recibe el bus de direcciones del  $\mu\text{C}$  (A0-A15) y con base en el estado de las líneas de control, activa a uno de los puertos, dándole acceso al bus de datos.

En la tabla 3.2, se muestran las direcciones y señales de habilitación de los puertos.

La decodificación se realizó utilizando dos decodificadores (U8 y U9) y un arreglo lógico. El decodificador U8 direcciona puertos de entrada y sistemas periféricos, mientras que el decodificador U9 solo direcciona puertos de salida. El arreglo lógico sirve para habilitar al decodificador de puertos (U8) cuando se presenta una dirección entre \$B000 y \$B7FF.

Las localidades de la EEPROM interna del  $\mu\text{C}$  están direccionadas de \$B600 a \$B7FF. Cuando se direcciona una de estas localidades se generan señales de habilitación de puertos en U8, sin embargo, como los datos de la EEPROM tienen prioridad sobre datos externos, dichas direcciones no se pueden utilizar para habilitar puertos.

TABLA DE DECODIFICACION		
RANGO DE DIRECCION	SEÑAL DE SELECCION	DESCRIPCION
\$0000 - \$7FFF	RAMS	Memoria RAM 32 Kbytes
\$8000 - \$AFFF	ROMS	Primera partición de la EEPROM
\$B000 - \$B07F	P1	DISPLAY AND491
\$B080 - \$B0FF	P2	-ERAMS
\$B100 - \$B17F	P3	Conversor A/D (A8-A11)
\$B180 - \$B1FF	P4	Conversor A/D (A0-A7)
\$B200 - \$B27F	P5	Reloj de tiempo real
\$B280 - \$B2FF	P6	Botones
\$B300 - \$B37F	P7	Reservado
\$B380 - \$B3FF	P8	Reservado
\$B400 - \$B47F	P9	Reservado
\$B480 - \$B4FF	P10	Reservado
\$B500 - \$B57F	P11	Reservado
\$B580 - \$B5FF	P12	Puertos de Salida:
\$B580 - \$B58F	PS1	DISPLAY
\$B590 - \$B59F	PS2	-MEXLS
\$B5A0 - \$B5AF	PS3	-MEXMS
\$B5B0 - \$B5BF	PS4	-MEXHS
\$B5C0 - \$B5CF	PS5	Reservado
\$B5D0 - \$B5DF	PS6	Reservado
\$B5E0 - \$B5EF	PS7	Reservado
\$B5F0 - \$B5FF	PS8	Reservado
\$B600 - \$B7FF		EEPROM interna del $\mu$ C
\$B800 - \$FFFF	ROMS	Segunda Partición de la EEPROM

Tabla 3.2 Tabla de decodificación



### 3.2.4 Almacenamiento de datos

Para el almacenamiento de los datos, programa y variables del sistema se utilizaron tres distintas memorias:

- Una RAM de 32 Kbytes (U4) en la que se almacenan algunas variables del sistema y los datos de la memoria de preevento.
- Una EPROM de 32 Kbytes (U3) que se utiliza para almacenar el programa del  $\mu$ C.
- Un módulo o unidad de almacenamiento (UAD) con capacidad de 1 Mbyte, desarrollado para el acelerógrafo ADII (ref. 2). En este módulo se almacenan los datos de aceleración registrados.

El módulo UAD y sus señales se muestra esquemáticamente en la figura 3.10.

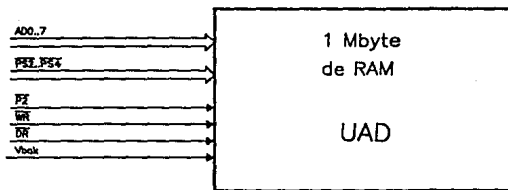


Figura 3.10 Unidad de almacenamiento de datos

La forma en que se almacenan todos los datos se mencionará en el capítulo 4. La cantidad de información sísmica en términos del tiempo que se puede almacenar en la UAD se calcula de la siguiente forma:

Como la frecuencia de muestreo es de 200 muestras/segundo/canal, se tienen 3 canales de entrada y se necesitan 2 bytes por muestra, se tiene un flujo de datos de 1200 bytes/segundo. Considerando que la memoria disponible es de 1 Mbyte menos 5 Kbytes requeridos para el área del directorio y datos internos del sistema,

$$\text{tiempo de almacenamiento disponible} = \frac{(1 \text{ Mbyte} - 5 \text{ Kbytes})}{1200 \text{ bytes/s}}$$

$$\text{tiempo de almacenamiento disponible} = 869.5 \text{ s} = 14 \text{ minutos}, 30 \text{ s}$$

En la figura 3.11 se muestran los diagramas de tiempos para un ciclo de lectura de RAM y de EEPROM, y en la figura 3.12 los diagramas para un ciclo de escritura a RAM.

### 3.2.5 Reloj en tiempo real

El reloj en tiempo real utilizado es el circuito 58274C (U32, figura 3.6). Se escogió porque es un reloj comercial, especialmente diseñado para trabajar con sistemas basados en microprocesadores. El reloj puede trabajar a una velocidad de 2 MHz (ref. 18), y se puede colocar en modo de operación de bajo consumo de potencia (stand-by).

### 3.2.6 Memoria de preevento

Los datos correspondientes al preevento, se almacenan en 28 Kbytes de la memoria RAM (U4) cuya capacidad es de 32 Kbytes. El formato con que se almacenan los datos se mencionará en el capítulo IV.

El tiempo de almacenamiento disponible para el preevento es:

$$\frac{28 \text{ Kbytes}}{1200 \text{ bytes/s}} = 23.89 \text{ s}$$

Es decir, se registrarán casi 24 segundos de información previa al instante en que se "dispara" el instrumento

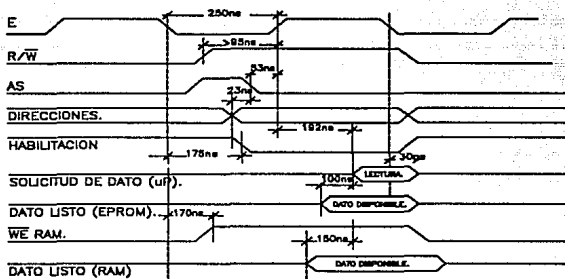


Figura 3.11 Diagramas de tiempos de lectura

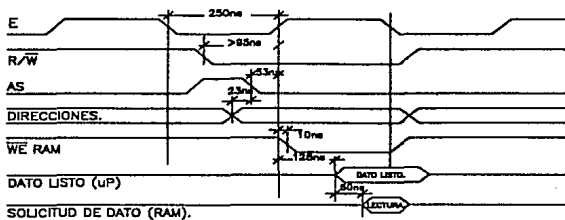


Figura 3.12 Diagramas de tiempos de escritura

### 3.2.7 Despliegue

Para el despliegue se utilizó una pantalla de cristal líquido AND491 de dos renglones y 16 caracteres. Este permite el despliegue de la información necesaria para el control del acelerógrafo.

Como los tiempos de lectura y escritura de la pantalla no son compatibles con los del  $\mu\text{C}$ , se tuvo que diseñar un circuito especial de acoplamiento. Las señales necesarias de control se simulan utilizando el puerto A del  $\mu\text{C}$ . Durante un ciclo de lectura se habilita a un puerto de entrada (U29) cuando los datos están disponibles y durante un ciclo de escritura se habilita a un puerto de salida (U28) el tiempo suficiente para que la pantalla pueda leer el dato. Los ciclos de lectura y escritura, se describen en forma gráfica en la figura 3.13. En la figura 3.6 se muestra el circuito de acoplamiento.

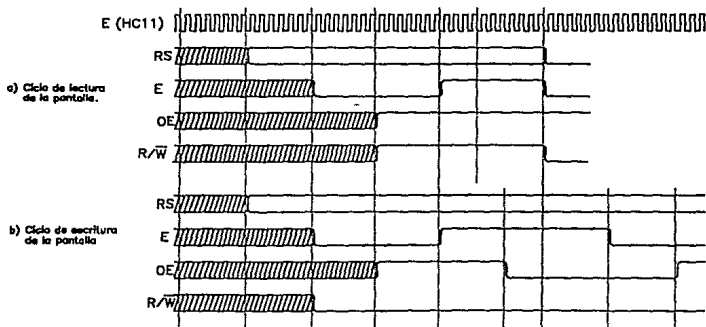


Figura 3.13 Diagrama de tiempos para los ciclos de lectura y escritura sobre la pantalla AND491

### 3.2.8 Unidad de comunicación RS-232C

La unidad de comunicación es la sección del circuito encargada de enviar datos almacenados en la UAD por la tarjeta multifunción a una computadora personal.

Se decidió que la comunicación con una computadora personal se haría en un formato serie utilizando un puerto RS-232C. Para ello se utilizó el módulo de comunicación asíncrona del microcontrolador. El módulo de comunicación o UART genera una cadena de datos en un formato serie NRZ, con un bit de inicio y otro de terminación de palabra, el cual es compatible con el puerto de comunicación serie de cualquier PC.

La cadena de datos codificados se presenta en una de las salidas del puerto interno D del  $\mu$ C y de ahí son enviados a un circuito MAX232 (U30) que convierte la señal a niveles RS-232C (figura 3.6).

### 3.2.9 Circuito supervisor

El supervisor se encarga de vigilar que el voltaje de alimentación de 5V esté en el rango adecuado de operación. Cuando este voltaje es menor a 4.7 V, genera una señal de RESET, que deshabilita la ejecución del programa. Cuando el voltaje es menor al de la batería de respaldo de la UAD (3V), conecta la UAD y el reloj a dicha batería, de forma que no se pierda la información almacenada. Este circuito también se encarga de generar el pulso de RESET inicial, después que se ha encendido el aparato.

Para implementar el circuito supervisor se utilizó un circuito Maxim 690 (U31, figura 3.6).

### 3.2.10 Sistema de disparo

El sistema de disparo diseñado para la tarjeta multifunción consiste en un circuito cuya salida abre o cierra el relevador del arrancador del DSA-1 (figura 2.7) para activar a la grabadora. La señal de disparo proviene de la salida A7 del  $\mu$ C (figura 3.6) y se genera mediante el algoritmo de disparo que se mencionará en el capítulo IV.

### 3.2.11 Control automático de ganancia

Para aumentar el rango dinámico del DSA-1 se diseñó un control automático de ganancia (C.A.G.). Este circuito se incorporará a la tarjeta multifunción una vez probados todos los circuitos básicos. Una descripción detallada del control automático de ganancia se presenta en el apéndice A.

#### IV. DESARROLLO DEL PROGRAMA DE CONTROL

##### 4.1 DIAGRAMA GENERAL DE FLUJO

Al igual que cualquier sistema que utiliza un microprocesador, la tarjeta multifunción requiere de un programa que controle su operación. Este programa se encarga de controlar el procesamiento de la información, su codificación y almacenamiento, así como de coordinar los distintos dispositivos periféricos.

En la figura 4.1, se muestra el diagrama de flujo general del sistema en la cual se pueden ver las rutinas que constituyen al programa general.

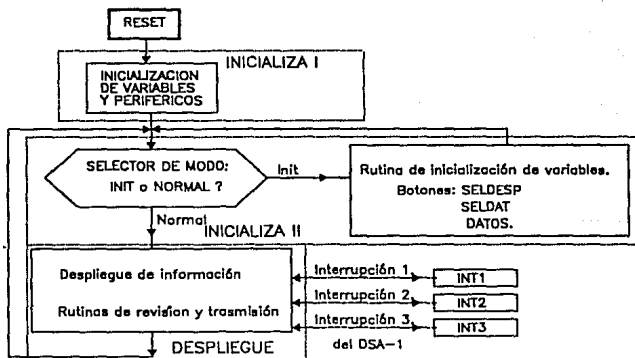


Figura 4.1 Diagrama General de Flujo

La primera versión del programa está escrita en lenguaje ensamblador y consta de aproximadamente 2500 instrucciones que ocupan 4 Kbytes de la memoria EPROM del sistema.

El programa está dividido en seis rutinas básicas, tres de las cuales (INT1, INT2 e INT3) se ejecutan mediante interrupciones provenientes del DSA-1. Las otras tres rutinas

(INICIALIZA I, INICIALIZA II y DESPLIEGUE) se ejecutan independientemente de las señales del DSA-1.

#### 4.1.1 Rutina Inicializa I

Esta rutina se ejecuta después de que el  $\mu\text{C}$  recibe una señal de RESET y tiene como función inicializar las variables del sistema y los periféricos.

La secuencia de proceso de esta rutina se muestran en la figura 4.2.

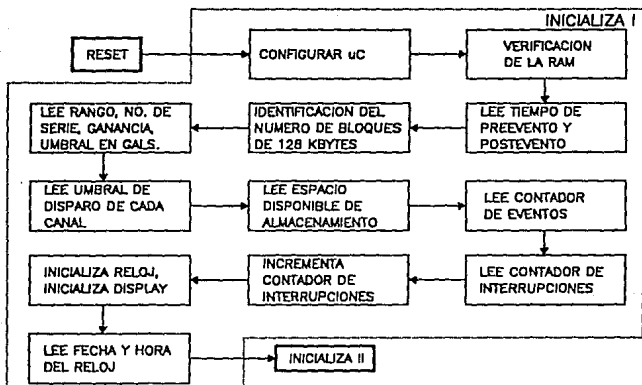


Figura 4.2 Inicializa I

La configuración del  $\mu\text{C}$ , consiste en:

- Activar el "watch-dog" a una frecuencia de 1 Hz.
- Establecer la velocidad de transmisión asíncrona a 9600 BAUD, formato NRZ.
- Colocar el Stack Pointer en la dirección \$01FF.
- Programar las interrupciones necesarias para ser activadas por flanco de subida.

Si al realizar la verificación de la RAM existe algún problema, se despliega un mensaje de error en el visualizador, y se interrumpe la ejecución del programa.

El valor de los tiempos de preevento y posevento, el rango, el número de serie, la ganancia y el umbral se leen de la memoria EEPROM interna. El espacio disponible de almacenamiento y los contadores de eventos e interrupciones se leen de la UAD. En el caso de alguna falla de alimentación o reinicialización manual, a cada variable se le asigna, el valor que tenía antes de la interrupción.

En el proceso de inicialización se identifica el número de bloques de 128 Kbytes disponibles en la UAD y se configuran el reloj y el visualizador para que operen en el modo deseado.

Antes de concluir la ejecución de esta rutina el  $\mu$ C lee la hora y fecha del reloj.

#### 4.1.2 Rutina Inicializa II

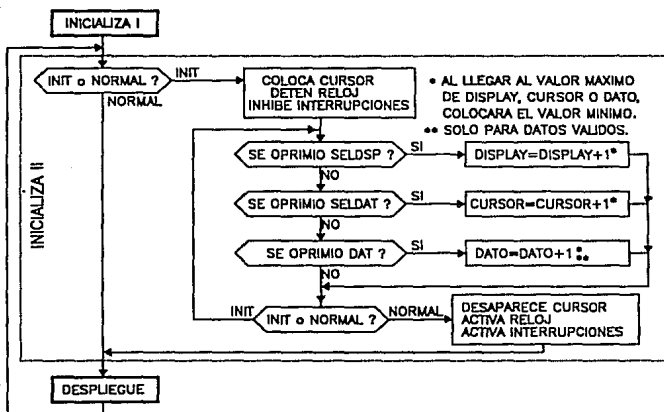


Figura 4.3 Rutina Inicializa II



Al iniciar esta segunda fase del proceso de inicialización, se pregunta si se desea modificar alguno de los datos. En caso de que se quiera cambiar algún dato, se debe colocar el interruptor INIT/NORMAL en la posición INIT. En este modo se inhibe el funcionamiento del sistema, deshabilitando el reloj y las interrupciones y se inicia un proceso en que se verifica constantemente el estado de los botones SELDSP, SELDAT y DAT en el tablero de control.

Cuando se oprime el botón SELDSP se seleccionan secuencialmente las pantallas del menú. El botón SELDAT se utiliza para desplazar el cursor en el segundo renglón del display. El botón DAT sirve para incrementar el valor del dato señalado por el cursor, siempre y cuando el dato sea modificable. En cada caso se verifica el valor máximo.

Una vez que se cambia el interruptor a modo NORMAL, se ajustan los datos del reloj, de la EEPROM y de la RAM de acuerdo con las modificaciones hechas por el usuario en la pantalla. Además se activan las interrupciones y se reinicializa el reloj. Después continua la ejecución del programa con la rutina de despliegue.

#### 4.1.3 Rutina de Despliegue

La rutina de Despliegue (figura 4.4) no lleva a cabo ninguna acción sobre el procesamiento de datos. Por ello, no tiene importancia el tiempo que emplea para su ejecución, (siempre y cuando el despliegue aparente ser instantáneo).

Así como en la rutina Inicializa II los botones SELDSP SELDAT y DAT se utilizan para ejecutar funciones, en esta rutina los botones SELDSP y SELDAT se utilizan para cambiar la pantalla de despliegue, (SELDSP incrementa y SELDAT decrementa el número de la pantalla que se despliega). El botón DAT sirve para cambiar el flujo del programa hacia la ejecución de funciones especiales, como se muestra en la figura 4.5. Una vez que el programa ha hecho todas las interrogaciones, realiza el despliegue de la pantalla correspondiente.

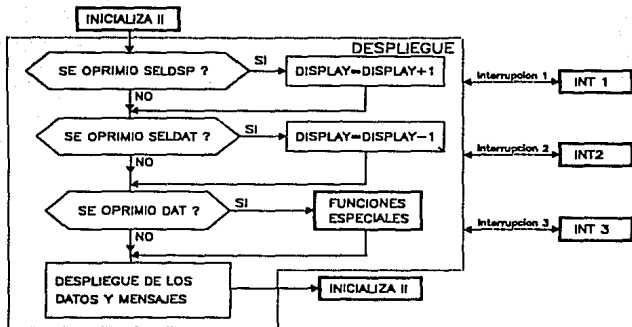


Figura 4.4 Rutina de Despliegue

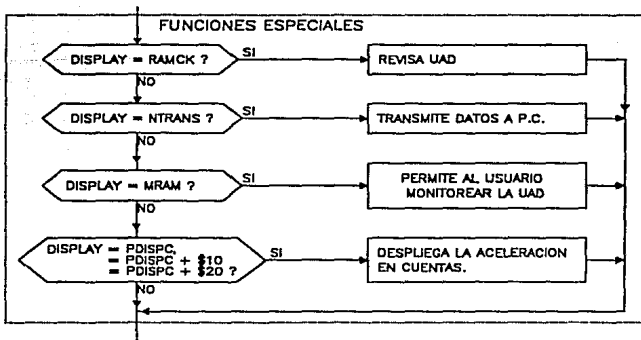


Figura 4.5 Funciones Especiales

Si la pantalla que se está observando es la de RAMCK (Revisión de UAD), al oprimir DAT se lleva a cabo una revisión completa de la UAD, desde la localidad \$00000 hasta la \$FFFFF. Cuando la pantalla seleccionada es NTRANS (Trasmisión), se transmiten todos los datos de la UAD en forma serial a un puerto RS-232C. Si la pantalla es la de Monitor RAM (MRAM), utilizando los botones se podrá localizar cualquier dirección de la UAD y observar su contenido en hexadecimal. Finalmente, si la pantalla es una de las de despliegue de la aceleración (en gals), al oprimir DAT se convierte y muestra la aceleración en cuentas. Para volver a desplegar la aceleración en gals es necesario oprimir DAT otra vez.

#### 4.1.4 Rutinas INT 1, INT 2 e INT 3

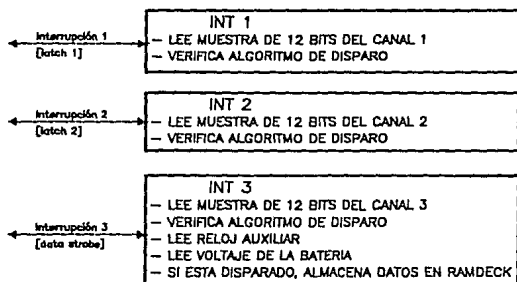


Figura 4.6 INT 1, INT 2 e INT 3

Con estas tres rutinas, mostradas en la figura 4.6, se llevan a cabo operaciones de procesamiento de datos. Como su operación depende de la interrupción correspondiente al canal (lo que indica que el dato de aceleración está disponible), en las tres rutinas se lee la muestra de 12 bits y se verifica el algoritmo de disparo. Como se puede ver en el diagrama de tiempos

de la figura 2.10, entre las señales DATA STROBE y LATCH1 es donde hay la mayor cantidad de tiempo disponible para procesar datos. Por ello en la rutina INT 3 (correspondiente a la interrupción por la señal DATA STROBE) se realiza el procesamiento de los datos y su almacenamiento en caso de que el equipo esté disparado.

#### 4.1.5 Algoritmo de Disparo

En cada una de las rutinas INT se realiza una verificación del algoritmo de disparo, mostrado en la figura 4.7, el cual es una modificación del algoritmo utilizado por el acelerógrafo ADII-2 (ref. 2). La modificación se hizo en la parte del programa que se encarga de filtrar las señales de baja frecuencia. El ADII-2, al tener una frecuencia de muestreo de 100 Hz, solo necesitaba hacer un promedio de 4 muestras, mientras que el DSA-1, por ser un equipo con una frecuencia de muestreo de 200 Hz, requiere promediar 8 muestras.

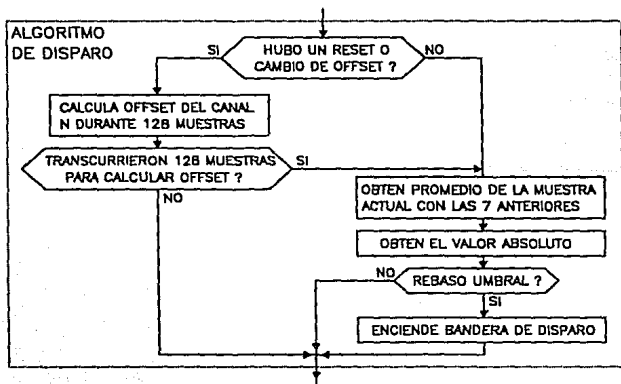


Figura 4.7 Algoritmo de Disparo

El algoritmo de disparo es una rutina que se encarga de decidir si los datos de entrada corresponden a un sismo y rebasan un umbral establecido. En el algoritmo utilizado, se obtiene el

valor absoluto de la resta del valor de aceleración estática con el promedio de las últimas ocho muestras obtenidas. Para tomar la decisión de disparo se compara esta resta con un umbral previamente definido. Cuando la resta es mayor al umbral, la bandera de disparo interno se enciende y los datos de la memoria de preevento comienzan a ser almacenados en la UAD.

El valor de la aceleración estática (offset) se calcula después de cada RESET o cuando cambia el offset calculado. Este offset se calcula promediando 128 muestras consecutivas.

El algoritmo de disparo simula un filtro paso banda que filtra las señales espúreas (de alta frecuencia) y las señales de muy baja frecuencia (deformaciones del terreno) de tal manera que se evitan los disparos en falso del equipo que agotan inútilmente el espacio disponible de almacenamiento en el UAD.

## 4.2 FORMATOS DE ALMACENAMIENTO

En esta sección se describe la forma en que los datos son almacenados en la memoria, ya sea como memoria de preevento en la RAM o como eventos en la UAD. Asimismo se presenta el mapa de memoria general utilizado por el microcontrolador 68HC11 con una pequeña tabla donde se detalla la forma como se utilizó la EEPROM.

### 4.2.1 Mapa general de memoria del microcontrolador

En las tablas 4.1a y 4.1b se presenta el mapa general de memoria. Este mapa muestra la forma como el programa direcciona a los puertos de entrada, a los de salida, al reloj, a la EEPROM, a la RAM, etc.

### 4.2.2 Formato de almacenamiento de la memoria de preevento

En la tabla 4.2, se presenta el formato con que se almacenan los datos en la memoria de preevento. Como se puede ver la memoria de preevento comienza en la localidad \$1000, y su longitud depende del tiempo de preevento que seleccione el usuario (máximo 23 segundos). En la sección 4.2.7 se detalla sobre el contenido de cada uno de los seis bytes de información.

Para señalar cual es la dirección final, el programa asigna un valor a un apuntador (APPREE), dependiendo de la cantidad de tiempo de preevento deseada.

El espacio de memoria dedicado a la memoria de preevento se configura en forma de anillo, utilizando apuntadores dinámicos. Con esto se logra retardar la información el tiempo deseado.

### 4.2.3 Mapa de memoria de la unidad de almacenamiento de datos (UAD)

En este mapa de memoria (tabla 4.3) se describe la forma como se almacenan los datos de los eventos y otras variables. La memoria se divide en tres secciones: área de parámetros, área de directorio e información de los eventos.

RANGO DE DIRECCION	SEÑAL DE SELECCION	DESCRIPCION
\$0000 - \$7FFF \$0000 - \$003F \$103D * \$0040 - \$00FF \$0040 - \$01FF \$0200 - \$1000  \$1000 - \$7FFF	RAMS	Memoria RAM 32Kbytes: Area de Registros del $\mu$ C INIT 128 bytes de RAM del $\mu$ C. Stack Variables del sistema, Datos variables del display, Tablas de conversión de cuentas a gals y viceversa. Memoria de preevento.
* Durante la inicialización del programa se escribe en esa localidad \$00, lo que tiene como función colocar el área de registros en la página cero.		
\$8000 - \$AFFF	ROMS	Primera partición de la EEPROM.
\$B000 - \$B07F	P1	DISPLAY AND491
\$B080 - \$B0FF	P2	-ERAMS
\$B100 - \$B17F	P3	Puerto de entrada #2: Convertor A/D: bits 0 a 3, (ADC8 - ADC11). bits 4 y 5, (G0 y G1). bits 6 y 7, sin usar.
\$B180 - \$B1FF	P4	Puerto de entrada #1: Convertor A/D: bits 0 a 7 (ADC0 - ADC7)
\$B200 - \$B27F \$B200 \$B201 \$B202 \$B203 \$B204 \$B205 \$B206 \$B207 \$B208 \$B209 \$B20A \$B20B \$B20C \$B20D \$B20E \$B20F	P5	RELOJ DE TIEMPO REAL Control register. Décimas de segundo. Unidades de segundos. Decenas de segundo. Unidades de minutos. Decenas de minuto. Unidades de horas. Decenas de hora. Unidades de días. Decenas de días. Unidades de meses. Decenas de meses. Unidades de año. Decenas de año. Centenas de año. Clock settings/ Interrupt registers.

Tabla 4.1a Mapa general de memoria

RANGO DE DIRECCION	SEÑAL DE SELECCION	DESCRIPCION
\$B280 - \$B2FF	P6	Botones: bits 0-4: SELDSP, SELDAT, DAT, DISPARO, INIT bits 5-7: sin usar
\$B300 - \$B37F	P7	Reservado
\$B380 - \$B3FF	P8	Reservado
\$B400 - \$B47F	P9	Reservado
\$B480 - \$B4FF	P10	Reservado
\$B500 - \$B57F	P11	Reservado
\$B580 - \$B5FF	P12	Puertos de Salida:
\$B580 - \$B58F	PS1	DISPLAY
\$B590 - \$B59F	PS2	-MEXLS
\$B5A0 - \$B5AF	PS3	-MEXMS
\$B5B0 - \$B5BF	PS4	-MEXHS
\$B5C0 - \$B5CF	PS5	Reservado
\$B5D0 - \$B5DF	PS6	Reservado
\$B5E0 - \$B5EF	PS7	Reservado
\$B5F0 - \$B5FF	PS8	Reservado
\$B600 - \$B7FF		EEPROM interna del $\mu$ C.
\$B800 - \$FFFF	ROMS	Segunda Partición de la EEPROM.
\$C013 - (variable)		Programas, subrutinas y Tablas.

Tabla 4.1b Mapa general de memoria (continuación)



FORMATO DE ALMACENAMIENTO DE LA MEMORIA DE PREEVENTO	
Byte	Descripción
\$1000	Bus SYN + Canal 1 H
\$1001	Canal 1 L
\$1002	Bus V + Canal 2 H
\$1003	Canal 2 L
\$1004	Bus TM + Canal 3 H
\$1005	Canal 3 L
.	.
.	.
APPREE	Bus SYN + Canal 1 H
APPREE+1	Canal 1 L
APPREE+2	Bus V + Canal 2 H
APPREE+3	Canal 2 L
APPREE+4	Bus TM + Canal 3 H
APPREE+5	Canal 3 L
.	.
.	.
\$7FF0	Ultima localidad

Tabla 4.2 Memoria de preevento

MAPA DE MEMORIA DE LA UNIDAD DE ALMACENAMIENTO DE DATOS (UAD)	
RANGO DE DIRECCION	DESCRIPCION
\$00000-\$0002F	Area de parámetros modificables. Memoria de respaldo para variables del sistema. (ver tabla 4.6)
\$00030-\$013FF	Area de directorio. Hay 99 encabezados (tabla 4.4), cada uno de 50 bytes.:
\$00030-\$00061	Encabezado del evento 1.
\$00062-\$00093	Encabezado del evento 2.
.	.
.	.
\$01354-\$01385	Encabezado del evento 99.
\$01386-\$013FF	Reservado.
\$014FF-\$FFFFF	Información de los eventos, cada uno en formato de la tabla 4.5.

Tabla 4.3 Mapa de memoria de la UAD

#### 4.2.4 Area de parámetros

En esta área se concentran todos los datos que es importante guardar al momento de ocurrir una interrupción en la alimentación. Con estos datos el sistema puede reanudar su operación en forma autónoma al reestablecer la alimentación, asegurando la continuidad de ejecución del programa.

El área de parámetros está dividida en dos: una de parámetros modificables y otra de parámetros fijos.

En el área de parámetros modificables (tabla 4.4) se encuentran los datos que son necesarios para la operación del sistema, pero que no es conveniente colocar en la memoria EEPROM porque frecuentemente están cambiando.

UAD: Area de parámetros modificables		
Byte	Variable	Descripción
\$00000	CE	Contador de eventos, BCD, [CE10, CE1]
\$00001	CG	Contador de interrupciones, BCD, [CG10, CG1]
\$00002	EDBH	Espacio disponible en memoria, min, hex, byte alto
\$00003	EDBL	Espacio disponible en memoria, min, hex, byte bajo
\$00004	CONEDH	Contador espacio disponible memoria, hex, byte alto
\$00005	CONEDL	Contador espacio disponible memoria, hex, byte bajo
\$00006	APRAML	Apuntador del último dato almacenado, hex, byte bajo
\$00007	APRAMM	Apuntador del último dato almacenado, hex, byte medio
\$00008	APRAMH	Apuntador del último dato almacenado, hex, byte alto
\$00009	FINRAM	Bandera de UAD llena, 1=llena, 0=espacio disp.
.	.	Otros datos del sistema
\$0002F	...	

Tabla 4.4 Area de parámetros modificables

El área de parámetros fijos presentados en la tabla 4.5, contiene aquellos datos que, aunque esenciales para la operación, son modificados esporádicamente por el usuario, lo que permite llamarlos "fijos". Se colocan en la EEPROM precisamente porque ésta requiere por lo menos 10 ms para ser grabada. Como los parámetros modificables están cambiando frecuentemente, no se pueden almacenar en la EEPROM.

EEPROM: Area de parámetros fijos		
Byte	Variable	Descripción
\$B600	UMBE1H	Umbral de disparo canal 1, millares, gals
\$B601	UMBE1C	Umbral de disparo canal 1, centenas, gals
\$B602	UMBE1D	Umbral de disparo canal 1, decenas, gals
\$B603	UMBE1U	Umbral de disparo canal 1, unidades, gals
\$B604	UMBE2H	Umbral de disparo canal 2, millares, gals
\$B605	UMBE2C	Umbral de disparo canal 2, centenas, gals
\$B606	UMBE2D	Umbral de disparo canal 2, decenas, gals
\$B607	UMBE2U	Umbral de disparo canal 2, unidades, gals
\$B608	UMBE3H	Umbral de disparo canal 3, millares, gals
\$B609	UMBE3C	Umbral de disparo canal 3, centenas, gals
\$B60A	UMBE3D	Umbral de disparo canal 3, decenas, gals
\$B60B	UMBE3U	Umbral de disparo canal 3, unidades, gals
\$B60C	PREV	Tiempo de preevento, BCD, segundos [PREV10, PREV1]
\$B60D	PSTE	Tiempo de posevento, BCD, segundos [PSTE10, PSTE1]
\$B60E	NS100	Número de serie, BCD, [0, NS100]
\$B60F	NS	Número de serie, BCD, [NS10, NS1]
\$B610	RAN1	Rango del sensor, BCD, [0, RAN1]
\$B611	RAN	Rango del sensor, BCD, [RAN0, RAN01]
\$B612	REVH	Revisión de Hardware, BCD, [REVH10, REVH1]
\$B613	REVS	Revisión de Software, BCD, [REVS10, REVS1]
\$B614		RESERVADO
.		
.		
\$B7FF		

Tabla 4.5 Area de parámetros fijos

#### 4.2.5 Area del directorio

Aquí es donde se localiza la información más relevante de cada evento, así como las direcciones de inicio y fin de cada evento. Cada encabezado tiene disponibles hasta 50 bytes de información, con una capacidad máxima de 99 encabezados, lo que limita la información a 99 eventos. En la tabla 4.6 se describe la información almacenada por cada encabezado.

UAD: Datos del encabezado		
Byte	Variable	Descripcion
1	CE	Número de eventos, BCD, [CE10, CE1]
2	CG	Número de interrupciones, BCD, [CG10, CG1]
3	D100	Días, BCD, [0, D100]
4	D	Días, BCD, [D10, D1]
5	H	Horas, BCD, [H10, H1]
6	M	Minutos, BCD, [M10, M1]
7	S	Segundos, BCD, [S10, S1]
8	C	Centésimas, BCD, [C10, C1]
9	A	Año, BCD, [A10, A1]
10	MS	Mes, BCD, [MS10, MS1]
11	VBAT10	Voltaje de la batería, BCD, [0, VBAT10]
12	VBAT	Voltaje de la batería, BCD, [VBAT1, VBAT0]
13	PREV	Tiempo de preevento, BCD, [PREV10, PREV1]
14	UMC3	Umbral de disparo canal 3, BCD, [UMC3M, UMC3C]
15	UMC3	Umbral de disparo canal 3, BCD, [UMC3D, UMC3U]
16	UMC2	Umbral de disparo canal 2, BCD, [UMC2M, UMC2C]
17	UMC2	Umbral de disparo canal 2, BCD, [UMC2D, UMC2U]
18	UMC1	Umbral de disparo canal 1, BCD, [UMC1M, UMC1C]
19	UMC1	Umbral de disparo canal 1, BCD, [UMC1D, UMC1U]
20	DRINH	Dirección inicial, hex, byte alto
21	DRINM	Dirección inicial, hex, byte medio
22	DRINL	Dirección inicial, hex, byte bajo
23	DRFINH	Dirección final, hex, byte alto
24	DRFINM	Dirección final, hex, byte medio
25	DRFINL	Dirección final, hex, byte bajo
26	MAXC3H	Aceleración máxima canal 3, hex, byte alto
27	MAXC3L	Aceleración máxima canal 3, hex, byte bajo
28	MAXC2H	Aceleración máxima canal 2, hex, byte alto
29	MAXC2L	Aceleración máxima canal 2, hex, byte bajo
30	MAXC1H	Aceleración máxima canal 1, hex, byte alto
31	MAXC1L	Aceleración máxima canal 1, hex, byte bajo
32		
.		
.		
.		
50		RESERVADO

Tabla 4.6 Area del directorio

#### 4.2.6 Información de los eventos

En la tabla 4.7 se muestra la disposición de los datos en cada evento. Para distinguir un evento de otro se colocan seis bytes con valor \$00 al inicio y seis bytes con valor \$FF al final de cada registro.

FORMATO DE ALMACENAMIENTO DE DATOS EN LA UAD
\$00
\$00
\$00
\$00
\$00
\$00
Bus SYN + Canal 1 H
Canal 1 L
Bus V + Canal 2 H
Canal 2 L
Bus TM + Canal 3 H
Canal 3 L
.
.
Bus SYN + Canal 1 H
Canal 1 L
Bus V + Canal 2 H
Canal 2 L
Bus TM + Canal 3 H
Canal 3 L
\$FF
\$FF
\$FF
\$FF
\$FF
\$FF

Tabla 4.7 Formato de almacenamiento de datos en la UAD

#### 4.2.7 Formato de almacenamiento de la información

Como se puede ver en la tabla 4.7, la información de la aceleración de los tres canales se engrupa en seis bytes. La información de cada bit se detalla en la figura 4.8.

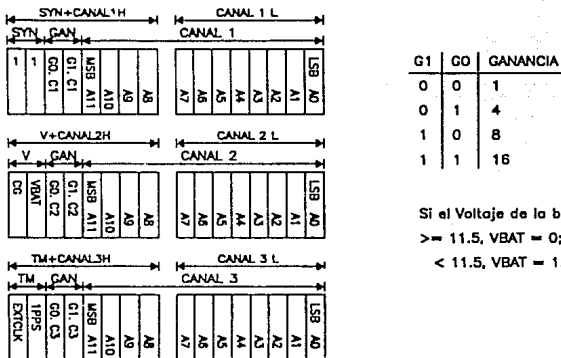


Figura 4.8 Formato de almacenamiento

A los doce bits de aceleración de cada canal, se le añaden cuatro bits que contienen información adicional. Estos están formados con un bus llamado GAN, y dependiendo del canal un bus SYN, V o TM.

**GAN:** Este bus contiene los bits G0 y G1 con los que se codifica la ganancia de cada muestra.

**SYN:** Es un bus de sincronía que siempre tiene asignado el valor "11".

**V :** En este bus se encuentra el bit VBAT que indica el estado de la batería o de la alimentación 12 V (figura 4.8).

**TM :** Este bus incluye los datos EXTCLK (código del reloj externo) y 1PPS (un pulso por segundo interno).

## V. CONSTRUCCION DEL PROTOTIPO Y MODO DE OPERACION

### 5.1 CONSTRUCCION DEL CIRCUITO

La construcción del circuito se inició poco antes de haber concluido su diseño, de tal forma que fue posible ir probando y corrigiendo cada una de las secciones de la tarjeta multifunción en forma independiente.

Considerando las características del circuito y las necesidades del proyecto, se decidió que se implementaría el circuito sobre dos tarjetas de un tamaño estándar similares a las tarjetas de los circuitos del DSA-1, utilizando la técnica de alambrado de "wire-wrap". Una de las tarjetas contiene el microcontrolador, la circuitería de decodificación, las memorias RAM y EPROM, y los puertos de entrada/salida. La otra corresponde al módulo de la UAD.

El control automático de ganancia se construyó en una tarjeta independiente. Sin embargo, en una subsecuente etapa de diseño se planea reducir el tamaño de la UAD y colocar el C.A.G. sobre la misma tarjeta.

Una vez diseñado el sistema se ensambló el microcontrolador con su circuitería asociada y se comprobó su correcto funcionamiento.

Posteriormente se conectaron las memorias RAM y EPROM y se hicieron programas sencillos que permitieran leer y escribir datos. Con esto se comprobó que las memorias seleccionadas eran compatibles con el  $\mu C$  y que operaban conforme a lo previsto. Después de haber conectado las memorias, se implementó la lógica de decodificación de puertos y los puertos de comunicación con el display y se realizaron una serie de programas para desplegar diversos mensajes en la pantalla. Finalmente se conectó el reloj de tiempo real y el circuito supervisor y se comprobó que el sistema basado en el  $\mu C$  funcionara satisfactoriamente.

Tras concluir la etapa de construcción y prueba del circuito básico con el  $\mu C$ , se comenzó a trabajar en el diseño de sistemas y programas que permitieran la comunicación del circuito con algún usuario externo. Es así como se integró a la tarjeta un panel de interruptores y una pantalla de visualización, y se desarrolló un programa que permitiese al usuario comunicarse con el  $\mu C$ .

Se desarrollaron los sistemas y programas para la adquisición y procesamiento de las señales provenientes del acelerógrafo DSA-1. Para comprobar que dichos sistemas y programas funcionaran correctamente, se construyó una interfaz que permitió interconectar al acelerógrafo con la tarjeta multifunción.

Finalmente se hicieron los ajustes necesarios para utilizar la UAD y para poder enviar señales a una computadora personal.

En operación el circuito consume un total de 60 mA, operando con 5V tomados del acelerógrafo.

La tarjeta cuenta con un circuito de disparo que trabaja en paralelo con el arrancador original del DSA-1 en una configuración OR, de tal forma que se inicia el proceso de grabación en cinta ya sea a través del mecanismo original de disparo o cuando el  $\mu$ C detecta un evento.

El panel de control y el visualizador permiten al usuario controlar y ejecutar diversas funciones que son:

- Disparar al acelerógrafo en forma manual.
- Leer y corregir la hora y fecha del reloj auxiliar.
- Leer y modificar el valor del umbral de disparo en forma independiente en cualquiera de los tres canales de entrada.
- Leer el valor de aceleración estática a la entrada de cada uno de los tres canales tanto en gals como en cuentas.
- Leer el contenido de cualquier localidad de la UAD.
- Verificar la memoria de la UAD.
- Enviar datos de la memoria del UAD al puerto serie RS-232C.

## 5.2 INTEGRACION DE MODULOS

Como el circuito quedó construido en varias tarjetas independientes, fue necesario interconectarlas. La figura 5.1 muestra los distintos módulos que conforman al circuito con sus respectivos conectores.

En las tablas 5.1 a 5.5 se describen las conexiones y señales de cada conector.

Para poder conectar el DSA-1 con la tarjeta multifunción, fue necesario construir un conector especial a manera de interfaz como se muestra en la figura 5.2. Para ello se siguieron los siguientes pasos:

- Se instaló una tarjeta de extensión en una de las ranuras del DSA-1 y de esta tarjeta se derivaron, mediante un cable-cinta, en paralelo los contactos A, B, F, H, L, M, X, Y, Z, 1, 2, 6, 7, 10, 20, 21 y 22 hacia el conector A1-H.
- Del contacto 8 de A1-H, se conectó al cátodo del diodo CRI (circuito arrancador del DSA-1). Del contacto 9 del conector A1-H se conectó a +12V del DSA-1.



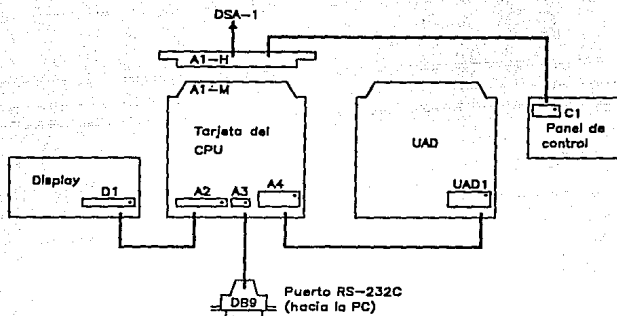
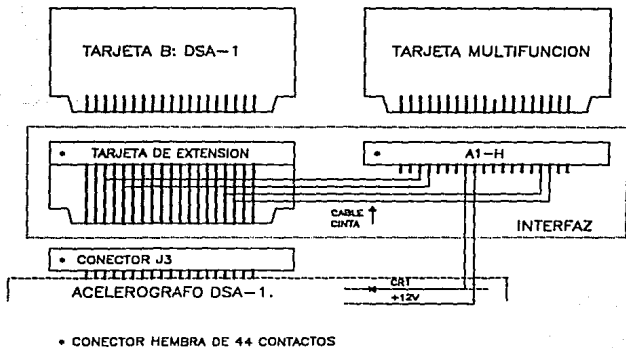


Figura 5.1 Integración de módulos



- CONECTOR HEMBRA DE 44 CONTACTOS

Figura 5.2 Dibujo de la interfaz

CONECTOR A1. (Conector de 44 contactos)			
A	ADC0	1	ADC2
B	ADC1	2	ADC3
C	DISPARO	3	RESET
D	SELDSP	4	SELDAT
E	DATOS	5	INIT
F	ADC4	6	ADC5
H	ADC7	7	ADC6
J	sin conectar	8	DISPARO
K	s.c.	9	+12 V
L	LATCH1	10	DATA STROBE
M	LATCH2	11	s.c.
N	s.c.	12	s.c.
.	.	.	.
W	s.c.	19	s.c.
X	ADC11	20	ADC8
Y	ADC9	21	GND
Z	ADC10	22	+5V

Tabla 5.1 Conector hacia el DSA-1 y el panel de interruptores

CONECTOR A2. Conector de 14 contactos			
1	GND	8	DB1
2	+5V	9	DB2
3	V <sub>o</sub>	10	DB3
4	PA3	11	DB4
5	PA4	12	DB5
6	PA5	13	DB6
7	DB0	14	DB7

Tabla 5.2 Conector hacia el visualizador alfanumérico

CONECTOR A3. Conector de 2 contactos			
1	Tx	2	GND

Tabla 5.2 Salida hacia el conector DB-9 (puerto RS-232C)

CONECTOR A4. Conector de 20 contactos			
1	-MEXMS	11	Vbak
2	-MEXLS	12	-RE
3	AD0	13	s.c.
4	AD1	14	s.c.
5	AD2	15	s.c.
6	AD3	16	GND
7	AD4	17	-ERAMS
8	AD5	18	-WE
9	AD6	19	-MECHS
10	AD7	20	Vcc

Tabla 5.4 Conector hacia el UAD

CONECTOR DB-9. Puerto RS-232C			
1	*	6	*
2	Tx	7	s.c.
3	s.c.	8	s.c.
4	*	9	*
5	GND		
* Estos contactos se conectan entre sí			

Tabla 5.5 Conector DB-9 hacia la computadora personal

### 5.3 OPERACION DE LA TARJETA

Una vez instalada la tarjeta, automáticamente entra en operación cuando se enciende el equipo DSA-1, y despliega en la pantalla el mensaje No. 1, que indica la hora de su reloj interno. A partir de este instante, el usuario puede leer información relativa al estado del acelerógrafo, y modificar algunas de las variables de operación del circuito. Para ello, el sistema cuenta con un panel de control y un visualizador alfanumérico LCD. El panel de control tiene cinco interruptores tipo botón con los cuales se puede manipular la información desplegada en el visualizador y modificar variables de operación de la tarjeta. En la figura 5.3, se muestra la forma como están distribuidos los botones en el panel de control.

La tarjeta multifunción tiene 2 modos de operación: modo NORMAL, en el que el usuario puede leer información relativa al estado del sistema (interruptor MODO en posición NORMAL), y modo INIT en el que el usuario además puede hacer modificaciones a algunas de las variables de operación del sistema (interruptor MODO en posición INIT).

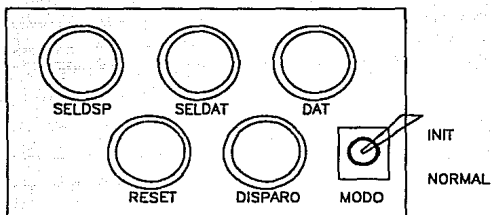


Figura 5.3 Distribución de botones del panel de control

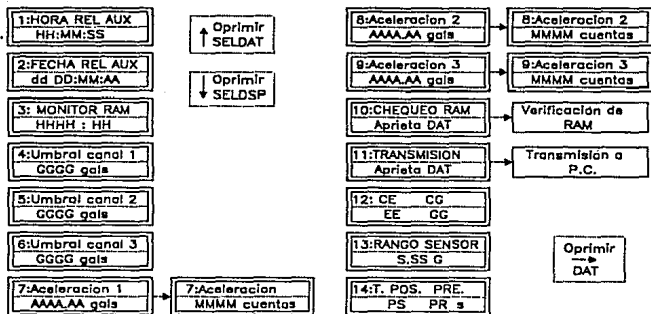


Figura 5.2 Mensajes desplegados con el visualizador alfanumérico

### 5.3.1 Modo NORMAL de operación

Cuando la tarjeta trabaja en modo NORMAL, el usuario puede leer en el visualizador información relativa al estado de la tarjeta y ejecutar algunas de las funciones.

La información se despliega en forma de mensajes, identificados cada uno con un número. Estos mensajes se pueden seleccionar con ayuda de los botones SELDSP y SELDAT del panel de control:

SELDSP: Sirve para desplegar los mensajes en forma ascendente.

SELDAT: Sirve para desplegar los mensajes en forma descendente.

Los mensajes que se despliegan se muestran en la figura 5.3 y son:

- Hora del reloj
- Fecha del reloj
- Monitor de la memoria RAM
- Umbral del canal 1 (en gals, 1 gal = 1 cm/s<sup>2</sup>)
- Umbral del canal 2 (en gals)
- Umbral del canal 3 (en gals)
- Aceleración en el canal 1 (en gals o cuentas)
- Aceleración en el canal 2 (en gals o cuentas)
- Aceleración en el canal 3 (en gals o cuentas)
- Verificación de la UAD
- Trasmisión de datos
- Contador de eventos y de interrupciones al sistema
- Rango del sensor en g's, g = aceleración de la gravedad
- Tiempo de preevento y posevento en segundos

El botón DAT sirve para la ejecución de las siguientes funciones:

"Verificación de la RAM" y "Trasmisión", no presentan ningún dato relativo al estado del sistema, sino que permiten ejecutar la función que describen. Para ejecutar la función, únicamente es necesario oprimir el botón DAT del panel de control mientras esté desplegado el mensaje.

"Aceleración 1, 2 y 3", despliegan la aceleración del canal respectivo en gals. Al oprimir DAT la aceleración se despliega en cuentas hexadecimales. Para regresar al modo normal es necesario oprimir DAT otra vez.

"Monitor RAM", muestra la dirección de una localidad de memoria y el dato que está almacenado en ella. Con el botón DAT, se ejecuta una función que permite modificar la dirección desplegada. Al oprimir DAT aparece el cursor en el visualizador y cambia la operación normal de los botones SELDAT, SELDESP y DAT. SELDAT ahora sirve para mover el

cursor una localidad a la izquierda, DAT para incrementar el valor del dato indicado por el cursor y SELDSP para decrementarlo. Al definir la dirección, el valor del dato asociado se muestra en la pantalla. Para salir de este modo, basta con colocar el cursor sobre la flecha que se encuentra en la primera localidad del segundo renglón y oprimir DAT.

### 5.3.2 Modo INIT de operación

El modo INIT de operación permite al usuario modificar los datos y variables desplegadas en los catorce mensajes.

Cuando se activa el modo INIT aparece un cursor en la primer posición del segundo renglón de la pantalla, la tarjeta interrumpe el proceso de adquisición de datos y el reloj interno deja de avanzar.

En este modo se puede cambiar el mensaje desplegado oprimiendo el botón SELDSP, con lo que se logra desplegar el mensaje en forma ascendente. El botón SELDAT se utiliza para cambiar la posición del cursor hacia la derecha y el botón DAT para incrementar el valor del dato señalado por el cursor. Cuando el valor de la variable llega a su valor máximo automáticamente reinicia en cero.

Para cambiar el valor de un dato, primero es necesario encontrar el mensaje en el cual se despliega. Una vez encontrado el mensaje, con ayuda del botón SELDAT se deberá colocar el cursor sobre el dato que se desea corregir y finalmente oprimiendo el botón DAT cambiar el valor del dato.

## 5.4 ESPECIFICACIONES DEL DSA-1 CON LA TARJETA MULTIFUNCIÓN

Al integrar la tarjeta multifunción al acelerógrafo DSA-1, se modificaron sus especificaciones quedando como se indica en la tabla 5.6. Las especificaciones con asteriscos indican mejoras respecto a las originales del DSA-1.

<b>SISTEMAS DE GRABACION:</b>	
Cinta magnética tipo casete	Tiempo de grabación: 20 minutos
* UAD	Capacidad: 1 MByte Tiempo real de almacenamiento: 14 minutos
<b>LONGITUD DE PALABRA:</b>	12 bits (11 bits + signo)
<b>VELOCIDAD DE MUESTREO:</b>	200 Muestras por segundo
<b>RANGO DINAMICO:</b>	
Actual	72dB
* Con control automático de ganancia, con ganancia máxima de 16	90dB
<b>SISTEMA DE DISPARO:</b>	
* Arrancador	Omnidireccional, umbrales programables en cada canal individual
Indicador de eventos	Indicador digital de No. de eventos
* <b>MEMORIA DE PREEVENTO:</b>	0 - 20 segundos (programable)
* <b>DESPLIEGUE DE DATOS:</b>	Visualizador alfanumérico de dos renglones, 16 caracteres por renglón
* <b>CONTROL:</b>	Panel de interruptores
<b>ALIMENTACION:</b>	
Voltaje	+12 y -12 Volts
Corriente sin el transporte de cinta magnética:	60 mA
Corriente con el transporte de cinta magnética:	300 mA
* <b>REGISTRO DE TIEMPO:</b>	Reloj 58274
<b>ELECTRONICA:</b>	Microprocesador y circuitos integrados CMOS
* <b>FORMATO DE TRANSMISION:</b>	RS-232C 1 bit de inicio 1 bit de fin 8 bits de palabra

Tabla 5.6 Especificaciones del prototipo

## VI. CONCLUSIONES

Actualmente el circuito de la tarjeta multifunción planeado para la primer etapa de diseño ya se encuentra totalmente construido, y el programa de control prácticamente terminado. El sistema opera en paralelo con el acelerógrafo DSA-1 tal como se planeó desde un principio, recibiendo las salidas de su conversor A/D y disparando al acelerógrafo cuando es necesario. El sistema descrito en este trabajo es un primer prototipo de prueba todavía en proceso de desarrollo, aun no se ha incluido la rutina que escribe los datos recibidos del DSA-1 en la UAD ya que se desea modificar el formato de almacenamiento de datos.

Basados en este prototipo se podrá, con algunas mejoras y modificaciones, desarrollar una versión definitiva la cual podrá adaptarse a todos los instrumentos DSA-1 de la red acelerográfica de Guerrero. Se prevé que con ello se podrá mejorar significativamente la calidad del registro del sistema actualmente en operación.

Entre las nuevas características del sistema destacan:

- El algoritmo de disparo es omnidireccional y fácilmente ajustable a niveles de disparo preseleccionados.
- Es capaz de almacenar hasta 14 minutos de información a 200 muestras/segundo en una memoria de estado sólido.
- Cuenta con una memoria de preevento capaz de almacenar de 0 a 20 segundos de información.
- Cuenta con un reloj interno que permite conocer la hora y fecha en que ocurrió cada evento.
- El circuito desarrollado es suficientemente pequeño y tiene un consumo de corriente mínimo, de tal forma que puede ser integrado al acelerógrafo DSA-1 actual sin mayor problema, utilizando la alimentación del propio equipo.
- Cuando se conecte el control automático de ganancia (que ya ha sido diseñado y probado), podrá aumentar significativamente el rango dinámico del aparato.

Entre los trabajos pendientes están:

- Diseñar los circuitos impresos en tarjetas cuyas dimensiones sean adecuadas para integrarlas fácilmente al aparato.
- Depurar el software y efectuar pruebas exhaustivas del instrumento.
- Desarrollar el programa de lectura en la computadora personal.



- Comparar los registros con el nuevo sistema respecto a los de cinta magnética.
- Incorporar el control automático de ganancia.

En el segundo prototipo será conveniente realizar algunas modificaciones, entre ellas:

- Aumentar la capacidad de memoria de la unidad de almacenamiento.
- Implementar un algoritmo de disparo basado en un filtro digital más simple y con mejores características de filtrado.
- Extender el menú de funciones.
- Revisar el formato de almacenamiento.
- Sustituir el microcontrolador 68HC11 por un  $\mu$ C 68HC16, para aumentar la velocidad de operación y simplificar la lógica de decodificación.

Con este prototipo se demuestra la factibilidad de mejorar la operación del DSA-1 actual a un costo mínimo comparado con un instrumento nuevo.

Esta tarjeta se diseñó y construyó como parte de un proyecto del Instituto de Ingeniería desde noviembre de 1991 hasta mayo de 1992. Fue gracias a la experiencia adquirida durante la construcción de acelerógrafos digitales ADII, que la mayor parte de los problemas fueron rápidamente resueltos, y que se redujo considerablemente el tiempo de desarrollo del circuito.

## VII. RECONOCIMIENTOS

El proyecto fue patrocinado por el Instituto de Ingeniería de la Universidad Nacional Autónoma de México. Agradecemos el apoyo brindado por el personal de la Coordinación de Sismología e Instrumentación Sísmica del Instituto de Ingeniería y del Centro Nacional de Prevención de Desastres.

Agradecemos también, en forma muy especial, la ayuda y asesoría que recibimos de los ingenieros: Roberto Quaas, Enrique Guevara, Ricardo González y Pablo Pérez, porque gracias a su experiencia y conocimientos fue posible plantear y desarrollar este proyecto.

## VIII. REFERENCIAS

1. "ACELEROGRAFO DIGITAL PARA REGISTRO DE TEMBLORES FUERTES", Quaas R., González R., Memorias del V simposio de Instrumentación, Querétaro, Gro. 1988.
2. "DESARROLLO DE CUATRO ACELEROGRAFOS DIGITALES PARA EL D.D.F., DESCRIPCION DEL ACELEROGRAFO ADII", Quaas R., Guevara E., González R., Informe de proyecto, Instituto de Ingeniería, U.N.A.M., 1991.
3. "GUERRERO, MEXICO, STRONG MOTION ARRAY", Anderson J. G., Quaas R., Proceedings and World conference on earthquake engineering, Tokyo, Japan, 1988.
4. "THE DIGITAL FILTER ANALYZER", Bladford Dick K., University of Evansville, U.S.A., 1987.
5. "DSA-1, DIGITAL STRONG MOTION ACCELEROGRAPH", Kinematics Co., U.S.A., 1984.
6. "TRAINING MANUAL, STRONG MOTION ACCELEROGRAPH SYSTEM", University of San Diego, Kinematics, 1984.
7. "DCA-333, DIGITAL CASSETTE ACCELEROGRAPH", Terra Technology Corp, U.S.A., 1982.
8. "MC68HC16Z1, TECHNICAL SUMMARY", Motorola Semiconductor Technical Data, Motorola Inc., U.S.A., 1991.
9. "H8/330 ZTAT, MICROCONTROLLER ARCHITECTURAL OVERVIEW", Hitachi America Ltd., U.S.A., 1989.
10. "H8/532 ZTAT, MICROCONTROLLER ARCHITECTURAL OVERVIEW", Hitachi America Ltd., U.S.A., 1989.
11. "MC68HC11A8, PROGRAMMING REFERENCE GUIDE", Motorola Inc., U.S.A., 1988.
12. "MC68HC11A8, HCMOS SINGLE-CHIP MICROCONTROLLER, Advance Information", Motorola Semiconductor Technical Data, Motorola Inc., 1988.
13. "HC11, M68HC11 REFERENCE MANUAL", Motorola Inc., U.S.A., 1989.
14. "CMOS LOGIC DATA", Motorola Inc., U.S.A., 1985.
15. "LOGIC DATA BOOK", Volumen II, National Semiconductor Corporation, U.S.A., 1984.

16. "LINEAR DATA BOOK", National Semiconductor Corporation, U.S.A., 1984.
17. "NEW RELEASES, DATA BOOK", Maxim, U.S.A., 1990.
18. "ADVANCED PERIPHERALS, REAL TIME CLOCK HANDBOOK", National Semiconductor Corporation, U.S.A., 1989.
19. "SRAM DATA BOOK", Hitachi America Ltd., U.S.A., 1990.
20. "LIQUID CRYSTAL DISPLAY, MODULES AND DEVICES", Hitachi America Ltd., U.S.A., 1989.
21. "LED AND LCD PRODUCTS", Display Products Catalog, W.J. Purdy Co., U.S.A.
22. "LCD CONTROLLER/DRIVER LSI, DATABOOK", Hitachi America Ltd., U.S.A., 1989.
23. "GUERRERO, MEXICO ACCELEROGRAPH ARRAY, SUMMARY OF DATA: JANUARY - DECEMBER 1989", Instituto de Ingenieria, U.N.A.M., 1990.

## APENDICE A. CONTROL AUTOMATICO DE GANANCIA

El control automático de ganancia (C.A.G.) se diseñó con el fin de aumentar el rango dinámico del equipo DSA-1 y aprovechar al máximo las características de sus sensores. Actualmente el DSA-1 tiene un rango dinámico de 72 dB, mientras que el de sus sensores se aproxima a 100 dB. Con el C.A.G. que asocia una ganancia máxima de 16, el rango dinámico del equipo será de 96 dB.

### A.1 DESCRIPCION

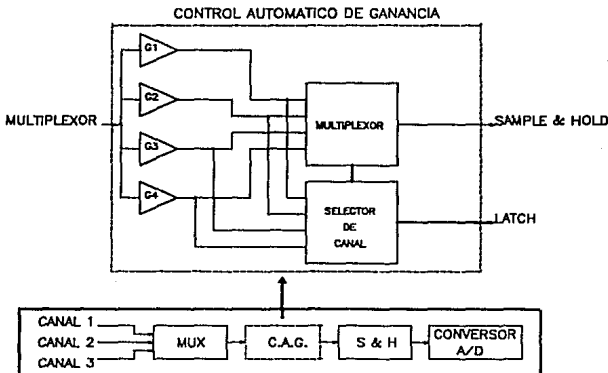


Figura A.1 Diagrama de bloques del C.A.G

En la figura A.1 se muestra el diagrama de bloques del C.A.G., y en las figuras A.2 y A.3 sus diagramas electrónicos. Como se puede notar las tres señales analógicas provenientes de los sensores son multiplexadas. La salida del multiplexor del DSA-1 se alimenta al C.A.G., donde entra a cuatro amplificadores cada uno con ganancia preseleccionada. Las cuatro señales amplificadas se envían al selector de canal, que decide cual de ellas es la mayor señal que no saturará al conversor A/D. El

selector genera a su vez un código binario que identifica la ganancia seleccionada y controla a un multiplexor analógico para que dé paso a la señal con la amplitud óptima. El número de amplificadores no está limitado a cuatro y puede extenderse.

La implementación del circuito se hizo de la siguiente manera: los cuatro amplificadores se realizaron con cuatro operacionales en configuración inversora con una impedancia de entrada de 11.75 kohms (figura A.2, U1 y U2). El selector de canal se implementó con un bloque de comparadores (figura A.3, U6, U7 y U8) y un arreglo lógico formado por los circuitos U4, U5 y U10. La etapa de comparación se realizó conectando la salida de cada amplificador a dos comparadores de nivel. Si la señal es mayor a 2V o menor a -2V (80% de escala completa igual a  $\pm 2.5$  Volts), el amplificador satura la señal y como resultado se obtiene un valor de lógica 1 para esa ganancia. Como se puede notar, no tiene caso que el amplificador con menor ganancia se conecte a los comparadores. La salida de los comparadores se conecta a un codificador binario de prioridad. El efecto de éste codificador consiste en seleccionar un número binario acorde con la ganancia adecuada: si la ganancia 3 está saturando el comparador, entonces se usa la ganancia 2 (que es la inmediata menor). Con la salida del codificador se selecciona la señal del amplificador con mayor amplitud sin llegar a saturar y se envía al  $\mu C$  el código de ganancia correspondientes (de acuerdo con la tabla A.1).

Amplificadores				Selector de prioridad		Señal Seleccionada	Ganancia
G4	G3	G2	G1	Q0	Q1		
NS	NS	NS	NS	0	0	G4	x16
S	NS	NS	NS	1	0	G3	x4
S	S	NS	NS	0	1	G2	x2
S	S	S	NS	1	1	G1	x1
S	S	S	S	1	1	G1	x1

S = satura      NS = no satura

Tabla A.1 Lógica de selección

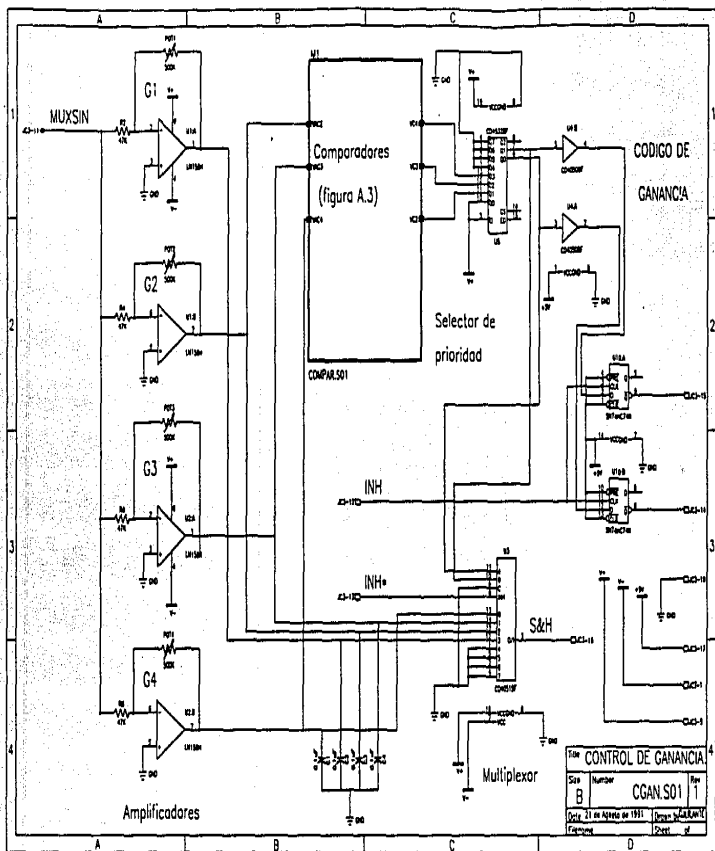


Figura A.2 Circuito del control automático de ganancia

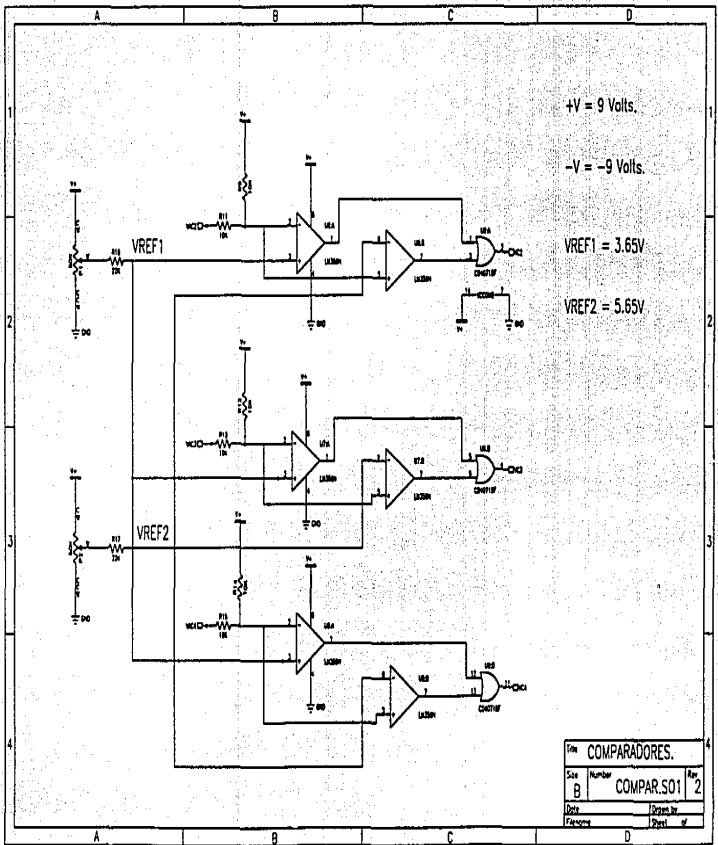


Figura A.3 Comparadores para el C.A.G.



## A.2 INTERCONEXION DEL C.A.G. Y EL DSA-1

Para instalar el C.A.G. en el DSA-1 será necesario intercalarlo entre el multiplexor y el circuito "sample & hold" (ref. 6). Para ello es necesario realizar las siguientes conexiones:

- conectar la salida del multiplexor del DSA-1 (pin 14, MC14053) a JC3-11 del C.A.G. (señal MUXSIN, figura A.2).
- conectar JC3-16 del C.A.G. (señal S&H, figura A.2) al circuito "sample & hold" del DSA-1 (pin 3).
- conectar JC3-12 del C.A.G. (señal INH, figura A.2) con el monoestable del DSA-1 (pin 7, señal -S&H real, MC14538).
- conectar JC3-13 del C.A.G. (señal INH\*, figura A.2) a tierra.
- conectar el C.A.G. con la fuente de alimentación del DSA-1.

## A.3 PRUEBA DEL C.A.G.

Como ya se mencionó en capítulos anteriores, hasta la fecha no se ha conectado el control automático de ganancia al DSA-1, por lo que todavía no ha sido posible probar su operación en conjunto con dicho equipo.

La prueba del circuito se hizo con ayuda de un acelerógrafo digital ADII-2, que utiliza el mismo convertor A/D y genera señales de control similares a las del acelerógrafo DSA-1. La prueba que se hizo al C.A.G. básicamente consistió en:

- Interconectarlo con el acelerógrafo ADII-2.
- Aplicar al acelerógrafo una señal conocida y registrarla en un casete.
- Recuperar la señal registrada con ayuda de una computadora y compararla con la señal original.

Para esta prueba se ajustaron los amplificadores para las ganancias x1, x2, x4 y x16. Asimismo las referencias VREF1 y VREF2 a 3.65 V y 5.56 V, respectivamente con el fin de ajustar el nivel de comparación al 80% de los valores máximos.

En la figura A.4 se muestran la señal triangular de prueba con la que se alimentó al acelerógrafo y la señal que generó el C.A.G. para alimentar al convertor del acelerógrafo.

En la figura A.5 se muestra la gráfica que se obtuvo con el programa utilizado para recuperar datos provenientes de los acelerógrafos ADII. Como se puede ver, la gráfica obtenida es

igual a la señal de salida del control de ganancia, (señal que recibió el conversor A/D del acelerógrafo). Esto se debió a que el programa que se utiliza para recuperar la información proveniente de los acelerógrafos ADII, considera que todos los datos de entrada se obtuvieron asignando una misma ganancia a todas las muestras de la señal.

Para poder graficar la señal que se alimentó originalmente al acelerógrafo, fue necesario modificar el programa para que ajustara cada muestra con la ganancia asociada. Se obtuvo así la gráfica mostrada en la figura A.6 la cual, como se puede ver, corresponde a la señal original con la que se alimentó al acelerógrafo.

Posteriormente se repitió la prueba con una señal senoidal, y se obtuvo la gráfica mostrada en la figura A.7.

Los resultados obtenidos fueron sumamente satisfactorios, por lo que, tomando en cuenta el tamaño y sencillez del diseño, se consideró que dicho circuito sería adecuado para integrarlo a la tarjeta multifunción para los acelerógrafos DSA-1.

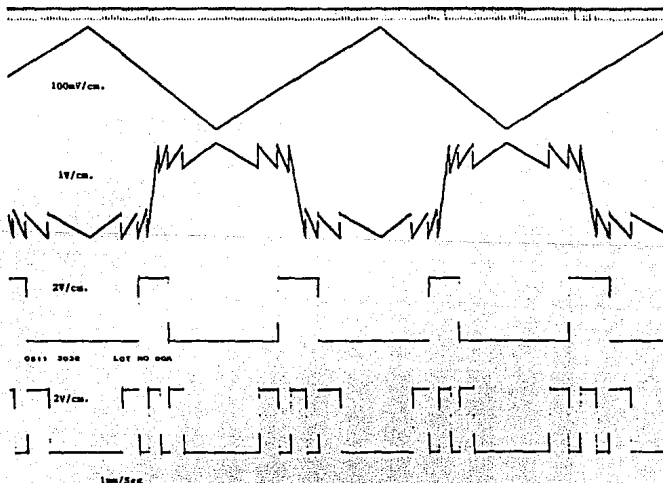


Figura A.4 Señal de prueba

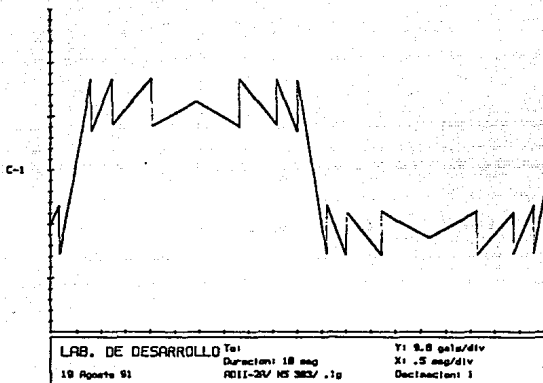


Figura A.5 Señal recuperada 1

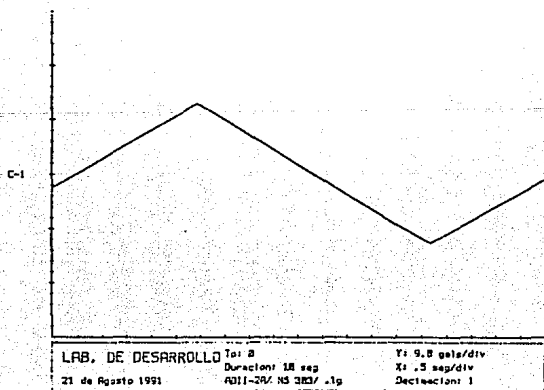


Figura A.6 Señal recuperada 2

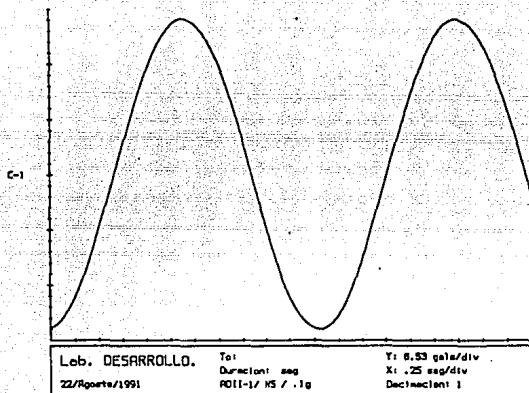


Figura A.7 Senoidal recuperada

**APENDICE B. ESPECIFICACIONES TECNICAS DEL DSA-1**

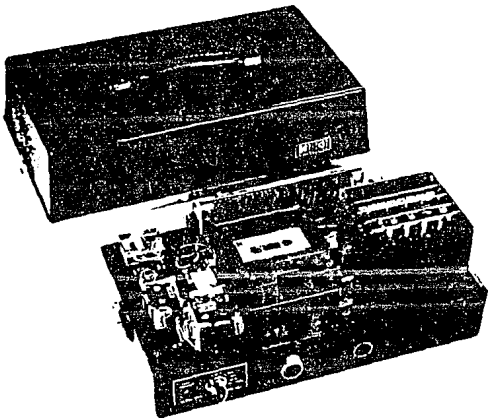


---

## DSA-1

---

### Digital Strong Motion Accelerograph



The DSA-1 Strong Motion Accelerograph is the most advanced of Kinematics' accelerograph product line. It encompasses all functions from field sensors through a tape format system to displayed data, which is then ready for interpretation. When triggered by an earthquake, the analog output is converted to digital at 200 samples per second and recorded on a certified digital cassette. By recording digitally, the dynamic range can be expanded to 2000:1, about 20 times that of analog instruments.

The optional Pre-Event Memories (PEM) hold 2.5 or 5 seconds of three-channel data at all times; as a result, pre-event information including the P-wave arrival is captured for each event. Complete playback support is available, providing computer-compatible tape and strip-chart records from the DSA-1 cassette. The DSA-1 is useful in programs where both engineering and seismological objectives are important, and in other situations where ultra low noise and wide dynamic range are critical.



## GENERAL DESCRIPTION

The DSA-1 is a self-contained triaxial strong motion accelerograph which converts the analog outputs of three force balance accelerometers into proportional digital values. It then records the digital data onto a four-track magnetic tape cassette. The basic system includes a micro-power trigger, orthogonal force balance accelerometers, rechargeable batteries, cassette recorder, key-switch controls and associated circuitry in a water-tight cast aluminum housing. Options available with the DSA-1 provide maximum flexibility for the user. They include pre-event memory, external battery power, time code receiver, and time code generator.

## TECHNICAL SPECIFICATIONS

### Recording System

#### Recording Medium

Certified magnetic tape digital cassette, 0.150 inches (3.8 mm wide) x 300 ft (92 meters).

4 track parallel tape 3 data, 1 vertical parity

#### Recording Type

Digital, phase encoded

#### Tape Speed

2.5 inch/sec

#### Recording Time

20 minutes

#### Recording Density

1280 bpi

#### Dynamic Range

$\pm 66$  dB for  $\pm 2.5$  volts

#### Sampling Rate

200 samples per second per channel

#### Starting-up Time

Less than 100 ms

#### Tape Format

Samples are recorded in 16 bit words

2 word sync bits (fixed)

1 coded data bit

12 binary A/D bits

1 LRCC bit

(During each 64th sample period all zeros are recorded on all four tracks for synchronization).

#### Coded Data

Track 1 instrument serial number and sampling rate

Track 2 2 pps time pulse

Track 3 optional WWVB or TCG-1 time code

Track 4 parity

#### Input Voltage

$\pm 2.5$  volts single ended

#### Frequency Response

dc to 50 Hz (3 dB point) -12 dB/octave rolloff above 50 Hz.

Analog Channel-to-Channel Sampling Skew

625 microsec / 200 samples/sec.

#### Analog-to-Digital Resolution

12 binary bits, 11 bits, plus sign (1 part in 4096)

#### Transducers

#### Type

Triaxial force balance

#### Natural Frequency

50 Hz

#### Range

$\pm 1$  g full scale (1/2 g, 1/4 g and 2 g optionally available)

#### Damping

70% critical

#### Temperature Effects

$\pm 2\%$  of full scale from 0° to 160°F (-10° to 71°C)

#### Bandwidth

dc to 50 Hz (3 dB point) -12 dB/octave rolloff above 50 Hz.

#### Output

$\pm 2.5$  volts full scale

#### Calibration

Provision for damping and natural frequency commands

© KINEMATICS AUGUST 1979

## Seismic Trigger and Alarm Systems

### Starter

Sensitive Direction Vertical

Acceleration Set Point 0.01 g (adjustable)

Frequency Range 1 Hz to 15 Hz ( $\pm 3$  dB)

### Event Indication

Electro-magnetic event indicator

### External Event Alarm

12 Vdc to actuate external alarm

### Interconnection

Provision for common starting of 2 or more DSA-1 units.

## Power Requirements

### Voltage

$\pm 12$  and  $\pm 12$  Vdc

### Standby Current

0.15 mA @  $\pm 12$ V

### Recording Current

300 mA from  $\pm 12$ Vdc (nominal)

300 mA from  $\pm 12$ Vdc (nominal)

### Battery Capacity

Four internal 2.6 amp-hour six-volt batteries. Provide at least 30 min recording after 6 months in standby without charging.

### Battery Charger

Float charger (operates from 110 Vac or 220 Vac) supplied.

## PHYSICAL CHARACTERISTICS

### Housing

Water-tight cast aluminum base and cover.

### Size

0.25 m wide x 0.43 m long x 0.22 m high

(10" x 17" x 8 1/2").

### Weight

43 pounds (19.5 kg)

### Operating Temperature

30°F to 130°F (0°C to 55°C)

### Humidity

100% RH

### Mounting

Single tie-down bolt (1/4"-20)

## OPTIONS

- 1/2 g, 1/4 g, or 2 g full scale sensitivities
- Internal seismic trigger can be either vertical or horizontal (or optionally both)
- Internal WWVB or DCF-77 receiver to provide day, hour, minute, and second timing for each recorded event. WWVB reception available in U.S. and parts of Canada and Mexico only. DCF-77 reception available in Central Europe and parts of Eastern Europe.
- Internal TCG-1 Time-Code Generator to provide day, hour, minute, and second timing for event identification. Pre-Event Memory (PEM) can be added. Up to two memory boards, each containing 2.5 seconds of PEM, can be added at the factory or in the field. With PEM the standby current becomes 30 mA at  $\pm$  and  $\pm 12$ Vdc and battery life becomes 30 minutes of recording after two days standby without charging.
- An external battery pack can be substituted for the internal batteries. This extends battery life with PEM to three days standby without charging and includes an event counter.
- External accelerometers (EBA-3) can be ordered, or a special housing can be ordered which allows accelerometer in DSA-1 to be removed and mounted in special housing.

## RECOMMENDED SPARE PARTS AND SUPPLIES

- Spare certified digital cassettes
- Desiccant envelope is optional, but recommended, particularly in humid locations
- Spare 6 volt rechargeable batteries, GC-626-1 (set of four).

## ORDERING INFORMATION

- Specify sensitivity 1 g, 1/2 g, 1/4 g, or 2 g