

66
2ej.



UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE INGENIERIA

DESARROLLO DE UN SISTEMA PARA
EL REGISTRO DE TEMBLORES FUERTES

T E S I S
QUE PARA OBTENER EL TITULO DE
INGENIERO MECANICO
E L E C T R I C I S T A
(AREA ELECTRONICA)
P R E S E N T A N :
ENRIQUE GUEVARA ORTIZ
RICARDO A. GONZALEZ FRAGOSO

Director de Tesis: M. en I. Roberto Quaas Weppen

MEXICO, D. F.

1992

TESIS CON
FALLA DE ORIGEN



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

I N D I C E

I. INTRODUCCION

II. INSTRUMENTACION SISMICA

- 2.1 Antecedentes históricos
- 2.2 Funcionamiento básico de un registrador sísmico
- 2.3 Sismógrafos para temblores fuertes

III. DESCRIPCION GENERAL DEL ACELEROGRAFO ADII

- 3.1 Bloques básicos de un acelerógrafo digital
- 3.2 El acelerógrafo ADII
- 3.3 Sistema de control y procesamiento
 - 3.3.1 Microcontrolador
 - 3.3.2 Periféricos
 - 3.3.3 Otros sistemas
- 3.4 Base de tiempo
- 3.5 Módulo de adquisición
 - 3.5.1 Acondicionadores de señal
 - 3.5.2 Multiplexor
 - 3.5.3 Conversor análogo-digital
- 3.6 Unidad de almacenamiento
- 3.7 Puerto serie - paralelo
- 3.8 Tablero de control y visualizador de datos
- 3.9 Registro del tiempo
- 3.10 Sistemas auxiliares
 - 3.10.1 Circuito supervisor
 - 3.10.2 Monitor de batería
 - 3.10.3 Datos alambrados
- 3.11 Sistema de alimentación
- 3.12 Señales externas
 - 3.12.1 Alimentación
 - 3.12.2 Sensores
 - 3.12.3 Referencia externa de tiempo y sincronía
 - 3.12.4 Señales de disparo
 - 3.12.5 Puerto de salida a computadora

IV. PROGRAMA DE CONTROL Y FORMATO DE DATOS

- 4.1 Estructura general
- 4.2 Rutina ADII-I
- 4.3 Rutina ADII-II
- 4.4 Rutina ADII-III
 - 4.4.1 Control de disparo e identificación del canal
 - 4.4.2 Rutina ADII-III-A
 - 4.4.3 Rutina ADII-III-B
 - 4.4.4 Rutina ADII-III-C
- 4.5 Memoria de preevento
- 4.6 Algoritmo de disparo
- 4.7 Formato de datos
 - 4.7.1 Datos multiplexados
 - 4.7.2 Datos almacenados

V. OPERACION Y MANEJO DEL INSTRUMENTO

- 5.1 Tablero frontal de control
 - 5.1.1 Interruptores
 - 5.1.2 Visualizador numérico
 - 5.1.3 Datos desplegados
 - 5.1.4 Conector de prueba
- 5.2 Inicialización y puesta en operación
- 5.3 Trasmisión de datos y rutinas de utilería
 - 5.3.1 Trasmisión de datos en forma serie (SELDAT=0)
 - 5.3.2 Trasmisión de datos en forma paralela (SELDAT=1)
 - 5.3.3 Revisión de la memoria de la UAD (SELDAT=2)
 - 5.3.4 Escritura y verificación de la memoria de la UAD (SELDAT=3)
 - 5.3.5 Calibración del reloj auxiliar (SELDAT=4)
 - 5.3.6 Inspección individual de los datos de la memoria de la UAD (SELDSP=F)
- 5.4 Sincronización de los relojes

VI. DISTRIBUCION DE MODULOS Y COMPONENTES

- 6.1 Integración de los módulos
- 6.2 Tablillas de circuito impreso
- 6.3 Configuración de los módulos
- 6.4 Conectores y baterías de respaldo

VII. PRUEBAS Y RESULTADOS

7.1 Pruebas estáticas de ruido y linealidad

7.1.1 Nivel de ruido

7.1.2 Linealidad

7.2 Pruebas dinámicas de ruido y linealidad

7.3 Pruebas de polaridad

7.3.1 Pruebas de aceleración dinámica

7.3.2 Pruebas de aceleración estática

7.4 Respuesta de los filtros

7.5 Verificación del algoritmo de disparo

7.6 Ajuste automático de offset

7.7 Pruebas de la memoria de la UAD

7.8 Alimentación y consumos

VIII. CONCLUSIONES

IX. RECONOCIMIENTOS

X. BIBLIOGRAFIA

ANEXO A. ESPECIFICACIONES TECNICAS DEL ADII

ANEXO B. SEÑALES DE LOS CONECTORES EXTERNOS

ANEXO C. ESPECIFICACIONES DEL ACELEROMETRO FBA-23

I. INTRODUCCION

México se encuentra en una zona de gran actividad sísmica. Por ello es necesario tener una adecuada infraestructura de estaciones y equipos de registro. La red acelerográfica de México en la actualidad consta aproximadamente de 250 instrumentos. Esta cifra es muy baja comparada con otros países y sobretodo considerando la extensión de las zonas sísmicas del país y las importantes concentraciones de población y edificios que en ellas se localizan. Ciudades como Tokio o Los Angeles tienen más de 300 aparatos cada una para estudiar el comportamiento de suelos y estructuras.

Prácticamente todos los equipos para registro sísmico en México son de manufactura extranjera. Además de su elevado costo, ha creado una fuerte dependencia tecnológica. El Instituto de Ingeniería de la UNAM ha trabajado en esta área de la instrumentación por más de 30 años, durante los cuales ha acumulado una importante experiencia en el diseño y construcción de sistemas para el registro y manejo de datos sísmicos. Esta experiencia le permitió ser pionero en México con el desarrollo de un acelerógrafo propio que puso en operación en 1982.

En el presente trabajo se describe un nuevo acelerógrafo digital, ADII, para el registro de temblores fuertes desarrollado en 1991 conjuntamente por el Instituto de Ingeniería en colaboración con el Centro Nacional de Prevención de Desastres, CENAPRED.

La intención de este trabajo de tesis es la presentación del acelerógrafo, no como la descripción detallada de un instrumento electrónico, sino hacer una descripción funcional del mismo, mencionando a manera de bloques las etapas que lo constituyen y su modo de operación.

A manera introductoria en el capítulo II se presentan algunos antecedentes históricos de la instrumentación sísmica y el principio básico de un registrador sísmico.

En el capítulo III se describe la arquitectura del instrumento visto como un microcontrolador dedicado al registro sísmico, su funcionamiento y características de los principales módulos y periféricos que lo integran.

El capítulo IV se refiere al programa de control mediante el cual se coordinan las tareas que realiza el microcontrolador, desde la inicialización de los distintos dispositivos, hasta el control de disparo, codificación y registro de los datos. De una manera general, se describen las rutinas y algoritmos utilizados.

La parte operativa y de manejo del acelerógrafo se cubre en el capítulo V. La integración de los módulos y componentes se presentan en el capítulo VI y finalmente en el capítulo VII se detallan algunas de las pruebas básicas de funcionamiento y calibración y se dan los resultados obtenidos.

Como referencia se presentan en tres anexos las especificaciones del instrumento y de los sensores empleados, así como las señales de los conectores externos.

II. INSTRUMENTACION SISMICA

2.1 Antecedentes históricos

Un sismógrafo es un dispositivo que permite captar y medir el movimiento del suelo provocado por un temblor u otro agente excitador. El primer instrumento con esta finalidad del cual se tiene conocimiento fue inventado en China alrededor del año 132 D.C. por el sabio Chang-Heng. Una reproducción del mismo se muestra en la figura 2.1.

Consistía de una vasija de cobre con un diámetro aproximado de 2.4 m en cuyo interior se encontraba suspendida una masa en forma de péndulo. En su parte externa la vasija tenía 8 cabezas de dragones que sostenían cada uno en su hocico una esfera. Debajo de cada cabeza de dragón estaban colocadas 8 ranas con su boca abierta en forma de recipiente para recibir las esferas liberados por los dragones. La masa del péndulo interior a su vez estaba conectada mecánicamente mediante brazos a las mandíbulas de los dragones. Cuando ocurría un temblor y la vasija era sacudida, el movimiento de la masa hacía que uno o varios de los dragones liberaran su esfera. De este modo se podían determinar, aunque en forma muy burda, no sólo la intensidad del movimiento que provocó la liberación de uno o varias esferas, sino también la dirección predominante del primer impulso originado por el temblor. Es decir este notable aparato permitía ya en aquel entonces cuantificar de alguna manera un temblor.

Pasaron más de 1700 años hasta que hacia finales del siglo pasado se comenzaron a desarrollar instrumentos más precisos y confiables con el objetivo de estudiar científicamente el fenómeno sísmico.

En México la instrumentación sísmica inicia a principios del siglo con la creación en 1910 del Servicio Sismológico Nacional y la instalación de una red sismológica constituida por el Observatorio Central de Tacubaya y estaciones ubicadas en diversos estados de la República. Se utilizaron los sismógrafos Wiechert de periodo corto como el mostrado en la figura 2.2. Este es un sismógrafo horizontal con una masa de 17,000 kg instalado en la estación de Tacubaya, D.F. y es de los pocos en el mundo que aún siguen en operación.

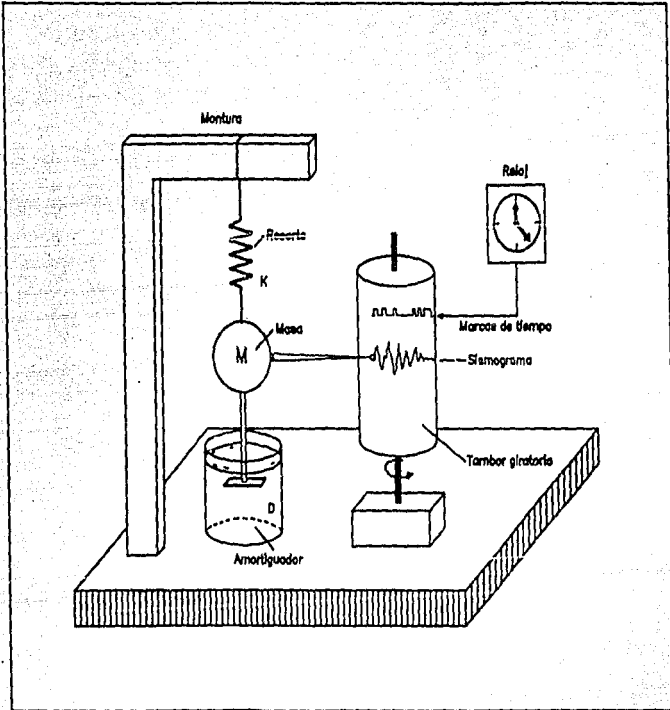


Figura 2.1 Principio básico de un registrador sísmico

2.2 Funcionamiento básico de un registrador sísmico

Aunque los instrumentos modernos han llegado a ser mucho más sofisticados que sus antecesores, en esencia el principio de funcionamiento no ha cambiado. Puede explicarse con facilidad con base en el esquema de un instrumento idealizado mostrado en la figura 2.3.

Una masa M se encuentra suspendida a través de un resorte K de una montura rígidamente fijada al suelo (sistema inercial de referencia). En el extremo inferior la masa tiene un dispositivo amortiguador (p.ej. un disco sumergido en una sustancia viscosa) que, aunque permite el libre movimiento vertical de la masa, evita que oscile descontroladamente. Las características de la masa, del resorte y del amortiguador son tales que el movimiento de la montura y de la masa son independientes entre sí en un cierto rango de amplitud y frecuencia.

Cuando la montura es sacudida por un temblor, la inercia de la masa hace que ésta se mantenga fija con respecto al movimiento de la montura. Este movimiento relativo es registrado mediante una pluma acoplada a la masa sobre un papel fijo a un tambor giratorio. Simultáneamente marcas de tiempo de un reloj de referencia son inscritas sobre el mismo tambor. El registro obtenido con este dispositivo se conoce como sismograma.

De una manera similar se puede registrar el movimiento horizontal del suelo. En este caso la masa estaría suspendida en un elemento de flexión horizontal.

La diferencia con los instrumentos modernos estriba en la técnica con que se mide y registra el movimiento relativo de la masa, es decir del elemento transductor, que puede ser mecánico, como en la vasija de Shang-Heng y el sismógrafo Wiechert, o eléctrico, empleando sofisticados dispositivos electrónicos computarizados como los que se emplean hoy en día.

2.3 Sismógrafos para temblores fuertes

Una desventaja de los sismógrafos tradicionales es el hecho de que, debido a su alta ganancia y sensibilidad, con movimientos severos rápidamente saturan sus registros imposibilitando su interpretación.



Figura 2.2 Primer dispositivo de medición de temblores.
Sismoscopio de Chang-Heng, China, 123 DC.

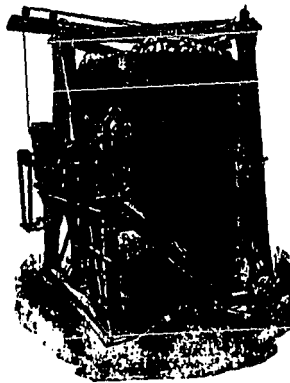


Figura 2.3 Sismógrafo Wiechert de periodo corto instalado
en la estación sismológica de Tacubaya, D.F.

Para estudiar los movimientos fuertes de suelos y estructuras provocados por temblores de gran magnitud, se utiliza actualmente un instrumento sísmico llamado acelerógrafo, que mide y registra la aceleración del movimiento en vez del desplazamiento o velocidad del sísmógrafo tradicional.

Otra diferencia respecto a los sísmógrafos, es que los acelerógrafos normalmente no registran el movimiento de manera continua, sino que son activados con el arribo de las primeras ondas sísmicas del temblor. De esta manera se optimiza la capacidad y medio de registro usualmente una cinta magnética o memoria de estado sólido. Una vez activado, el acelerógrafo continua registrando por un cierto tiempo preestablecido o hasta que el movimiento del suelo alcance nuevamente niveles bajos de aceleración. Actualmente estos instrumentos son capaces de registrar aceleraciones desde fracciones de g hasta varias veces el valor de la gravedad terrestre (g). Los registros que producen se conocen como acelerogramas.

Importante en todos los instrumentos sísmicos es el registro preciso del tiempo simultáneamente con el movimiento, ya que ello permite evaluar el arribo de las diversas ondas sísmicas y la localización del epicentro del temblor.

III. DESCRIPCION GENERAL DEL SISTEMA DE REGISTRO

3.1 Bloques básicos de un acelerógrafo digital

En su forma más elemental, un acelerógrafo digital está constituido por los bloques básicos mostrados en la figura 3.1

El movimiento del terreno es captado por uno o varios transductores que lo transforman a una señal eléctrica proporcional a la aceleración. Para el registro de temblores fuertes los sensores usualmente empleados son tres acelerómetros dispuestos en forma ortogonal, dos horizontales para las componentes transversal y longitudinal, y uno vertical.

Las señales analógicas de los sensores se acondicionan mediante amplificadores y filtros antes de pasar al proceso de digitización. Este consiste del muestreo a intervalos regulares de la señal de cada uno de los sensores y la conversión a una palabra digital, la cual se almacena en alguna memoria, ya sea magnética, o de estado sólido. Los datos allí almacenados eventualmente se transfieren hacia otros sistemas para su posterior procesamiento y evaluación.

Todas estas etapas ordenadas de procesamiento analógico y digital de las señales requieren de un elemento de control que supervisa el proceso en conjunto y garantiza la operación autónoma del instrumento. El sistema de alimentación proporciona la energía eléctrica necesaria para su correcta operación.

3.2 El acelerógrafo digital ADII

Existen diversas maneras de implementar los bloques básicos de un acelerógrafo. Dependiendo de las especificaciones y funciones deseadas para el instrumento, así como de las tecnologías disponibles, el aparato puede ser implementado utilizando desde sistemas electromecánicos con componentes discretos, hasta sofisticados dispositivos electrónicos de alta integración controlados por microcomputadora.

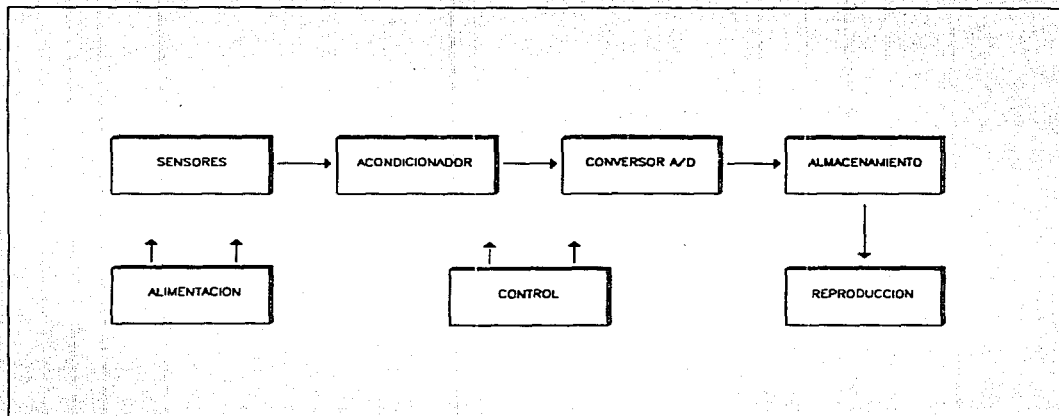


Figura 3.1 Bloques básicos de un acelerógrafo digital

Para el acelerógrafo ADII desarrollado se plantearon la siguientes características y especificaciones iniciales:

- bajo costo
- tres canales de medición
- portátil, autónomo y de fácil manejo
- muestreo de 100 m/s por canal
- empleo de tecnologías electrónicas comerciales de bajo consumo
- confiabilidad
- resolución de 12 bits
- compatible con diversos acelerómetros comerciales
- memoria de preevento mayor de 10 segundos
- almacenamiento de los datos en memoria de estado sólido con capacidad de registro mayor a 15 minutos
- alimentación unipolar de 12 VCD y bajo consumo de energía
- disparador triaxial, umbral ajustable independiente en cada canal
- formato estándar de datos almacenados
- reloj-fechador de precisión
- facilidad para transferir a una computadora la información registrada
- funciones y rutinas que faciliten el diagnóstico del sistema

Para satisfacer estos requerimientos se decidió diseñar el instrumento alrededor de un microcontrolador dedicado para el procesamiento y supervisión del sistema de registro. De esta manera se tendría la flexibilidad de controlar las distintas funciones del instrumento por programa, sustituyendo hardware por software con el fin de minimizar la electrónica asociada, aumentando su confiabilidad y reduciendo sobretodo el costo y consumo de energía del equipo.

El acelerógrafo ADII quedó estructurado de acuerdo con el diagrama de bloques presentado en la figura 3.2

A continuación se hará la descripción más detallada de los distintos bloques o módulos del instrumento.

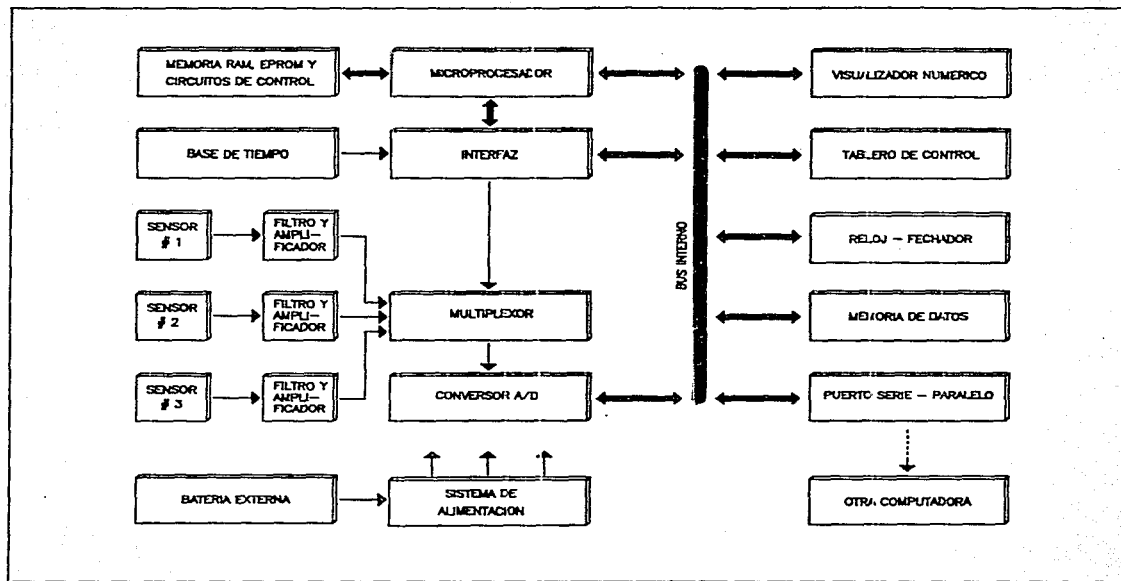


Figura 3.2 Diagrama general de bloques del acelerógrafo ADII

3.3 Sistema de control y procesamiento

3.3.1 Microcontrolador

Conforme al diagrama de la figura 3.3, el acelerógrafo ADII es esencialmente una microcomputadora dedicada diseñada para el control del registro y procesamiento de datos sísmicos. La parte principal del sistema la constituye un microprocesador que junto con sus memorias RAM y ROM, y por medio de un programa especial, maneja los dispositivos periféricos a través de diversos puertos de entrada y salida. El medio físico de comunicación entre los dispositivos son tres buses o canales, uno para datos, otro para direcciones y el último para señales especiales de control como lectura, escritura, selección, etc.

El microprocesador del ADII es de 8 bits (bus de datos interno y externo) con 16 líneas de direcciones, es decir un espacio de selección de 64 Kbytes.

Los elementos esenciales de esta arquitectura son:

Oscilador:

Genera la señal de reloj del microprocesador. Está basado en un cristal de cuarzo resonando a una frecuencia de 1 MHz y constituye su base principal de tiempo a cuyo compás se ejecutan las microinstrucciones del programa.

Decodificador:

Por medio de un decodificador de direcciones el microprocesador selecciona y habilita los distintos dispositivos periféricos conforme a los espacios de direccionamiento asignados en el mapa de memoria. En esta estructura de bus, en cada instante solo un periférico puede tener comunicación con el microprocesador. El decodificador garantiza esta condición y evita contención de los datos en el bus. Dentro del esquema de direccionamiento del ADII se asignaron 32 Kbytes a la memoria RAM, 16 Kbytes a la memoria EPROM y los 16 Kbytes restantes a los periféricos. Además del espacio de 64 Kbytes asignado al microprocesador, mediante otro decodificador similar y un artificio de programa, se tiene un espacio extendido de memoria de 1 Mbyte para la unidad de almacenamiento de datos. El mapa general de memoria se muestra en la figura 3.4.

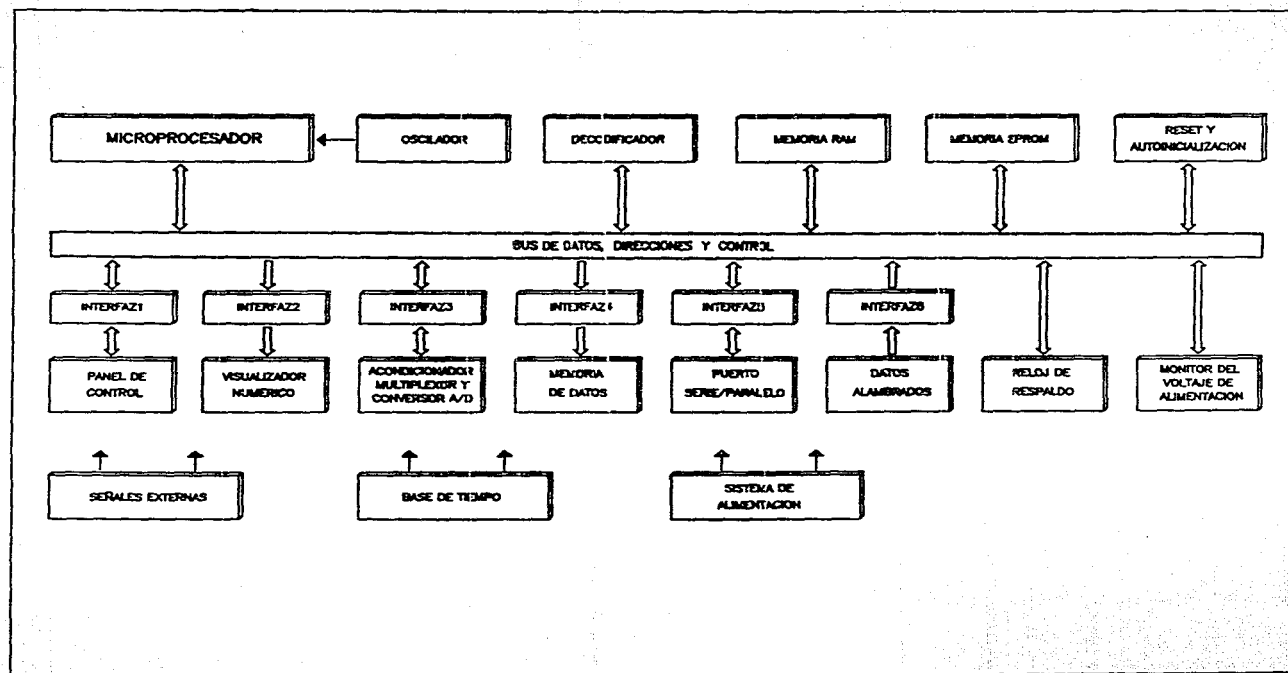


Figura 3.3 Arquitectura del ADII como microcontrolador

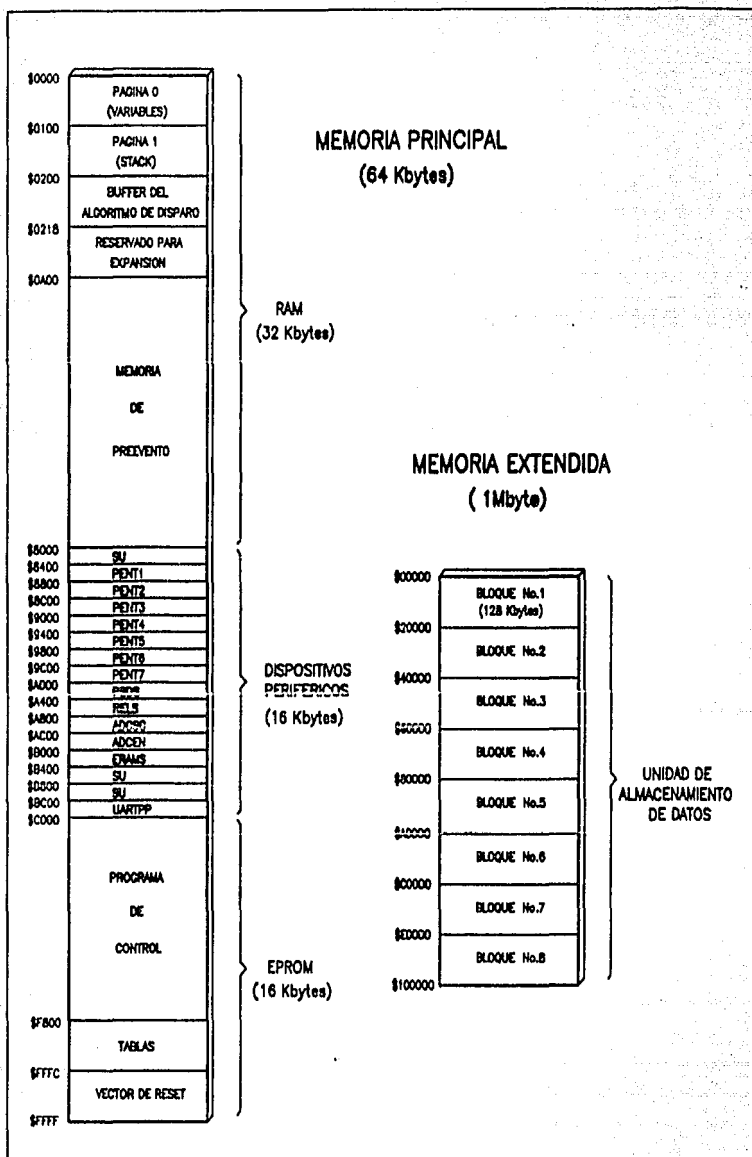


Figura 3.4 Mapa de memoria del ADII

Memoria RAM:

Este dispositivo es el medio físico para almacenar temporalmente datos, variables y parámetros del programa. El microprocesador puede escribir y leer en forma aleatoria datos a esta memoria. Otra función que tiene asignada la RAM del ADII, es como memoria de preevento, la cual se explicará con más detalle en el capítulo IV.

Como ya se mencionó, la capacidad de memoria del ADII es de 32 Kbytes, 2 Kbytes están asignadas para uso del programa del microprocesador y 30 Kbytes para la memoria de preevento.

Memoria EPROM:

Esta memoria de lectura unicamente, es no volátil y en ella reside en forma permanente el código del programa del microprocesador. Desde el punto de vista de su direccionamiento, los 16 Kbytes de esta memoria residen en la parte alta del mapa de memoria.

Reset y Autoinicialización:

Toda computadora requiere de una señal maestra de inicialización para dar comienzo en forma ordenada y controlada la ejecución de su programa y uso de los periféricos. En el ADII esta señal puede generarse manualmente, en forma automática durante el encendido del sistema, o por un dispositivo supervisor durante la ejecución misma del programa. La implementación y operación de estos circuitos se mencionarán con más detalle en el inciso 3.10.

3.3.2 Periféricos

Todos los demás elementos mostrados en la figura 3.3 y que están conectados al bus principal del microprocesador, se consideran dispositivos periféricos en la arquitectura del ADII. Cada uno en sí es un sistema independiente con funciones y tareas específicas y operan en general en forma asíncrona respecto al microprocesador. Por ello la mayoría de ellos se interconectan y comunican con el microprocesador a través de puertos de entrada y/o salida como elementos aisladores de la estructura del bus.

3.3.3 Otros sistemas

Adicional a los dispositivos descritos, el ADII cuenta con una base de tiempo de referencia autónoma e independiente del microprocesador. A través de ella se logra la operación síncrona y coordinada de los periféricos y módulos del instrumento. Por otro lado se cuenta con un sistema de alimentación especial para generar los voltajes necesarios y regular el suministro del instrumento.

3.4 Base de tiempo

Con la base de tiempo se generan las principales señales que coordinan el funcionamiento de los dispositivos del sistema de registro. El diagrama de bloques de la figura 3.5 muestra la estructura de la base de tiempo y la figura 3.6 las señales que genera.

La señal base de 249.6 KHz se genera mediante un oscilador con cristal de cuarzo compensado contra variaciones de temperatura. Su precisión es de 10^{-6} , es decir, tiene una variación máxima de una parte en un millón en el rango de temperatura de 0 a 45°C (equivalente a ± 1 segundo cada 11.6 días).

A partir de esta señal y por medio de cadenas de divisores de frecuencia, se generan las señales de 600 y 300 Hz que mediante los circuitos lógicos 1 y 2 dan origen a las 4 señales de control básicas MPXA, MPXB, START y INH.

Señales MPXA y MPXB:

Con estas señales, generadas a partir de la frecuencia base de 300 Hz, se controla la selección del canal y conversión a digital de las 3 señales analógicas de acuerdo con el diagrama de estados de la tabla 3.1

MPXB	MPXA	Canal seleccionado
0	0	3
0	1	2
1	0	1

Tabla 3.1 Tabla para la selección del canal

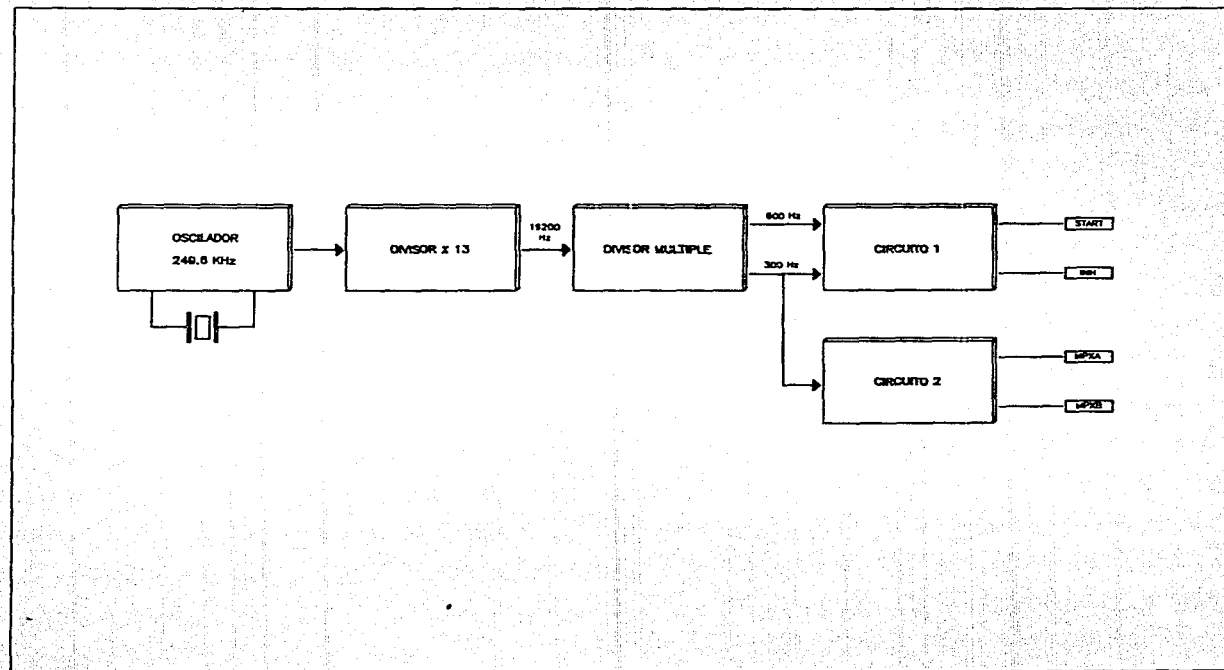


Figura 3.5 Base de tiempo

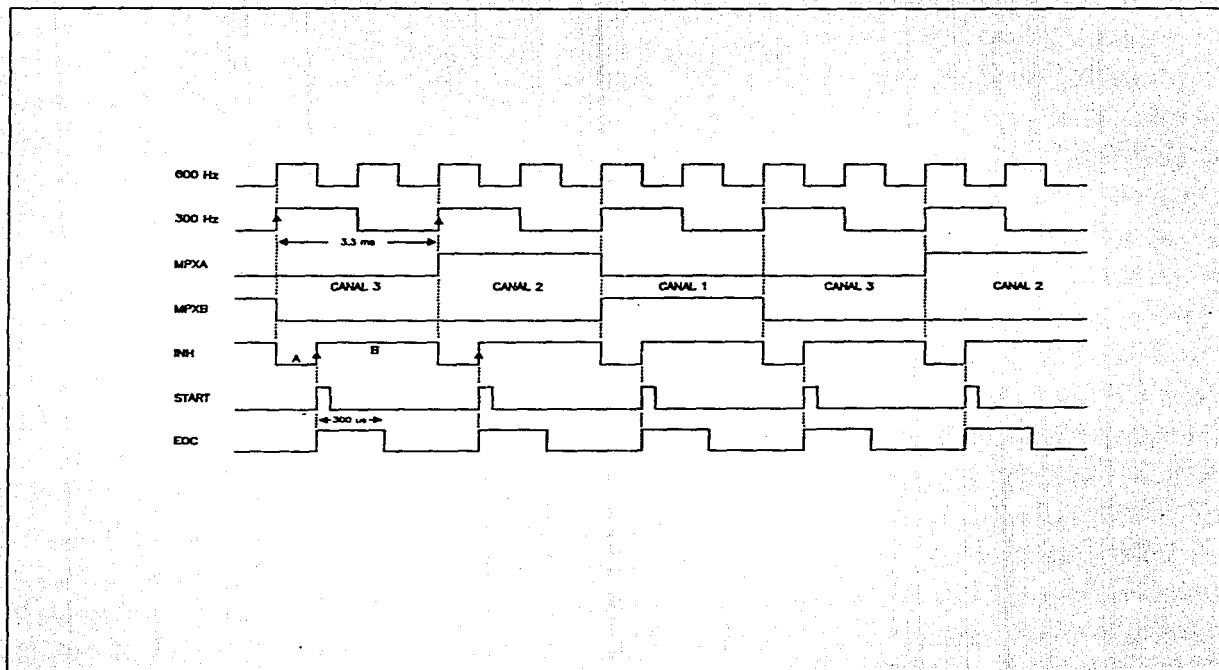


Figura 3.6 Señales principales de tiempo y control

El microprocesador utiliza también estas señales para identificar el canal y controlar el proceso.

Señal INH:

Esta señal inhibe la operación del multiplexor durante el tiempo que el convertidor A/D procesa una muestra. Con ella se controla el muestreo de la señal analógica del canal seleccionado proporcionando un nivel estable de voltaje al convertidor A/D. Durante la parte baja de INH (parte A) se muestrea la señal seleccionada por MPXA y MPXB. Durante la parte alta (parte B) se inhibe el muestreo.

Señal START:

Con esta señal de 300 Hz se habilita al convertidor A/D para iniciar la conversión de la señal analógica proveniente del multiplexor (bloque de adquisición, multiplexaje y conversión de datos). Se procesan así 100 muestras por segundo, 3 canales por muestra.

Señal EOC:

Esta señal, generada por el conversor A/D, se mantiene en alto durante la conversión de una muestra; su flanco de bajada indica la finalización del proceso. Se utiliza como señalización al microprocesador del término de una conversión y su disponibilidad para ser leído y procesado.

3.5 Módulo de adquisición

El módulo de adquisición, mostrado en la figura 3.7 consta de 3 partes: acondicionador de señal, multiplexor, muestreador y retenedor, y finalmente el conversor análogo-digital

3.5.1 Acondicionador de señal

Esta etapa es la interfaz analógica entre los sensores y el ADII. Consta de un amplificador y un filtro por canal. El primero tiene la función de acoplar las señales de entrada al filtro y en su caso de amplificarlas con el fin de modificar el rango de medición de alguno de los tres canales del instrumento. Usualmente el ADII tiene una ganancia unitaria.

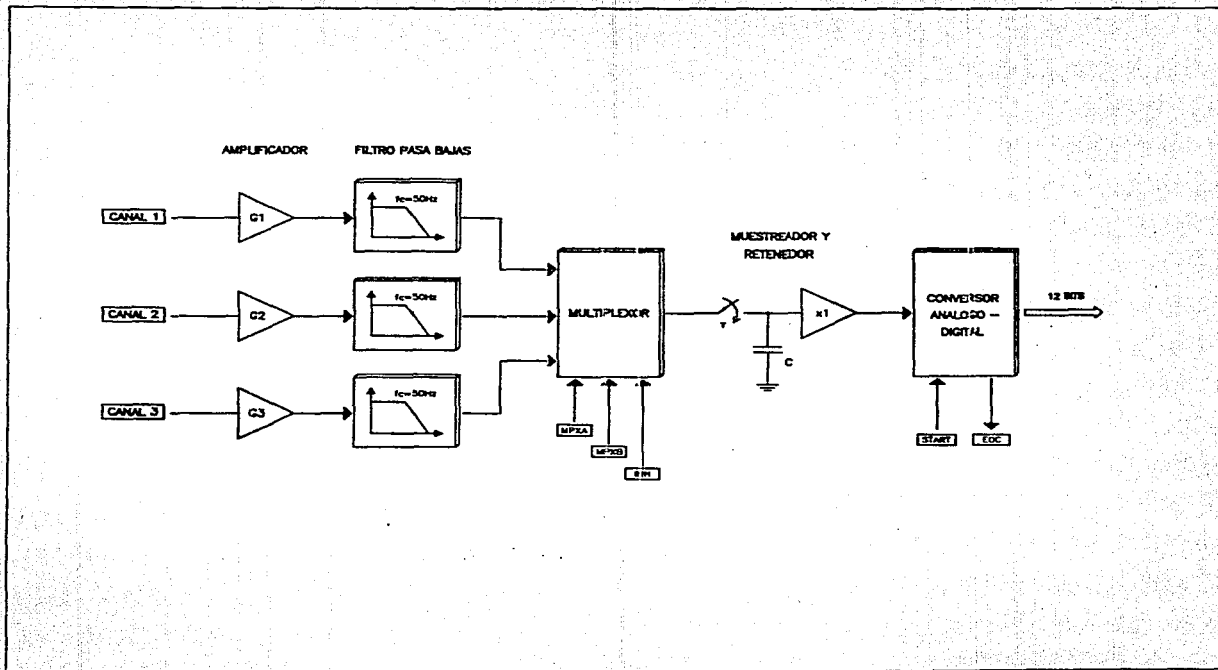


Figura 3.7 Acondicionador de señal y convertor A/D

La siguiente etapa es un filtro activo pasobajas de segundo orden con una frecuencia de corte igual a 50 Hz. Su función es la de evitar el paso de señales con frecuencias por encima de los 50 Hz que en teoría es la máxima frecuencia que se puede registrar con un muestreo de 100 Hz. Se evita con ello el "aliasing" o contaminación de la señal con bajas frecuencias resultado de un muestreo inadecuado. Las salidas de los filtros van directamente a las entradas del multiplexor.

3.5.2 Multiplexor, muestreador y retencdor

Mediante la técnica del multiplexaje se pueden procesar varias señales analógicas simultáneamente con un solo conversor análogo-digital. Esencialmente el multiplexor es un conmutador electrónico controlado digitalmete. En el caso del ADII se procesan 3 señales. Con las señales de control MPXA y MPXB se seleccionan consecutivamente uno de los tres canales (figura 3.6). El muestreo de los tres canales se efectúa a 100 Hz, es decir cada 10 ms (3.3 ms por canal).

Una vez seleccionada, la señal analógica es muestreada y su valor instantáneo almacenado momentáneamente en el capacitor C. Esta muestra analógica estable se presenta finalmente al conversor A/D para convertirla a una palabra digital.

El control del muestreo analógico se efectúa con la señal INH aplicada al multiplexor (figura 3.6), que inhibe durante ciertos intervalos la salida del multiplexor poniéndola en alta impedancia y con ello aísla al capacitor quien almacena la muestra tomada. Entre el capacitor y la entrada al conversor A/D se tiene un amplificador de aislamiento como elemento acoplador.

3.5.3 Conversor análogo - digital

Este circuito convierte la señal analógica a una palabra digital de 12 bits. Por tanto su resolución es de una parte en 4096 o sea 72 dB. El rango de voltaje a la entrada puede ser seleccionado entre 0 a +5V, 0 a $\pm 2.5V$ o 0 a $\pm 5V$, dependiendo del tipo de sensor utilizado. La tabla de conversión y codificación de datos para una entrada de $\pm 2.5V$ se muestra en la tabla 3.2. Se observa que para estas señales bipolares el bit más significativo corresponde al signo: 1 para valores positivos y 0 para valores negativos. De esta manera al cero se le asigna el valor 2048 (Hex 800).

La conversión de un dato da comienzo con el flanco de subida del pulso START y tiene una duración de 300 ms. Durante el proceso de conversión la señal EOC se mantiene en alto; su flanco de bajada indica el fin de la conversión.

RANGO DE ENTRADA [Volts]		CODIGO DE CONVERSION	
		Hex	Binario
+FS-1 LSB	+2.4988	\$ FFF	1111 1111 1111
+1/2 FS	+1.25	\$ C00	1100 0000 0000
1 LSB	+0.0012	\$ 801	1000 0000 0001
CERO	0	\$ 800	1000 0000 0000
-1 LSB	-0.0012	\$ 7FF	0111 1111 1111
-1/2 FS	-1.25	\$ 400	0100 0000 0000
-FS-1 LSB	-2.4988	\$ 001	0000 0000 0001
-FS	-2.5	\$ 000	0000 0000 0000

FS = Rango escala completa
LSB = Bit menos significativo

Tabla 3.2 Códigos de conversión para el convertor A/D
(para un rango de $\pm 2.5V$)

3.6 Unidad de almacenamiento de datos (UAD)

En un instrumento de registro autónomo como es el acelerógrafo, el flujo de datos, una vez digitizados y codificados, debe almacenarse en forma permanente en algún medio físico. El ADII cuenta para ello con una memoria de estado sólido con capacidad de hasta 1 Mbyte. La unidad de almacenamiento UAD y su interacción con el microprocesador y puertos de salida se muestra en la figura 3.8. Es una memoria tipo RAM, de lectura y escritura, de muy bajo consumo. Para garantizar la retención de los datos durante periodos prolongados de tiempo, aun cuando el instrumento no esté alimentado, cuenta con un sistema especial de respaldo de energía basado en un circuito supervisor y una batería independiente, el cual se describirá en el inciso 3.10

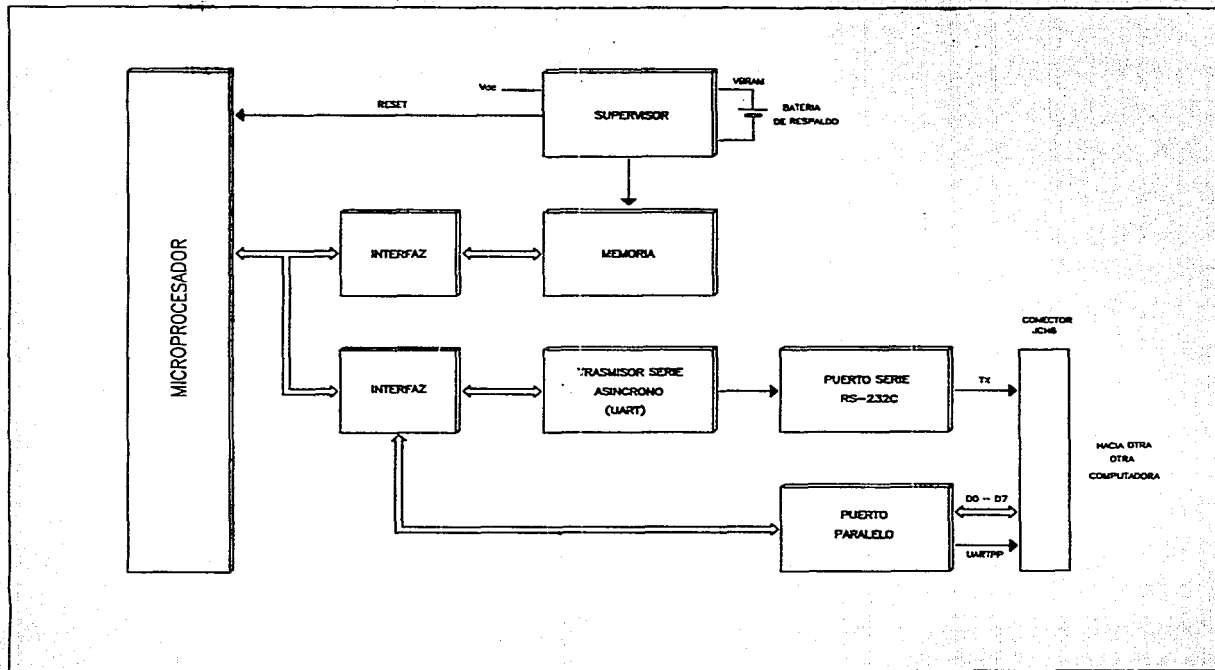


Figura 3.8 Memoria de estado sólido y puertos de salida

La memoria está organizada en 8 bloques de 128 Kbytes. Cada bloque almacena información equivalente a 3.6 min de datos (de tres canales, 100 muestras/segundo/canal, 2 bytes/muestra). Para una memoria total de 1 Mbyte, esta capacidad equivale a casi 30 min de registro continuo.

Los datos almacenados están codificados y organizados con un formato especial que se describe en el capítulo IV.

3.7 Puertos serie y paralelo

Eventualmente los datos almacenados en memoria deben transferirse a otra computadora. Para ello el ADII dispone de dos puertos, uno serie y uno paralelo (figura 3.8). Las señales de ambos puertos físicamente salen por el conector JCH6.

En el caso del primero, bajo control del microprocesador, cada byte de memoria a transmitirse es convertido a un tren de pulsos serie a través de un transmisor serie asíncrono (UART). Este agrega al paquete de 8 bits un bit de inicio y opcionalmente uno de paridad y 1 o 2 de finalización (STOP bit). Para conformarlo con el estándar de un puerto serie RS-232C, los niveles de voltaje del tren de pulsos son acondicionados mediante un acoplador de salida. La longitud de palabra de 8 bits es fija al igual que la velocidad de transmisión de 9600 bauds.

El puerto paralelo es de 8 bits. Tiene además una señal de control (UARTPP) cuyo flanco de bajada indica que el dato a la salida está estable y listo para ser leído. La velocidad de transmisión de los datos a través de este puerto, respecto al serie, es mucho mayor. El vaciado de la memoria de 1 Mbyte lleva aproximadamente 3 minutos, en comparación con los 15 minutos que se requieren para la transferencia serie.

El formato de las señales para ambos puertos se presenta en la figura 3.9. El control de la transmisión de los datos se efectúa manualmente desde el tablero frontal. Por programa se escoge el modo de transmisión y los eventos a transmitirse. La descripción del modo de operación se presenta en el capítulo V.

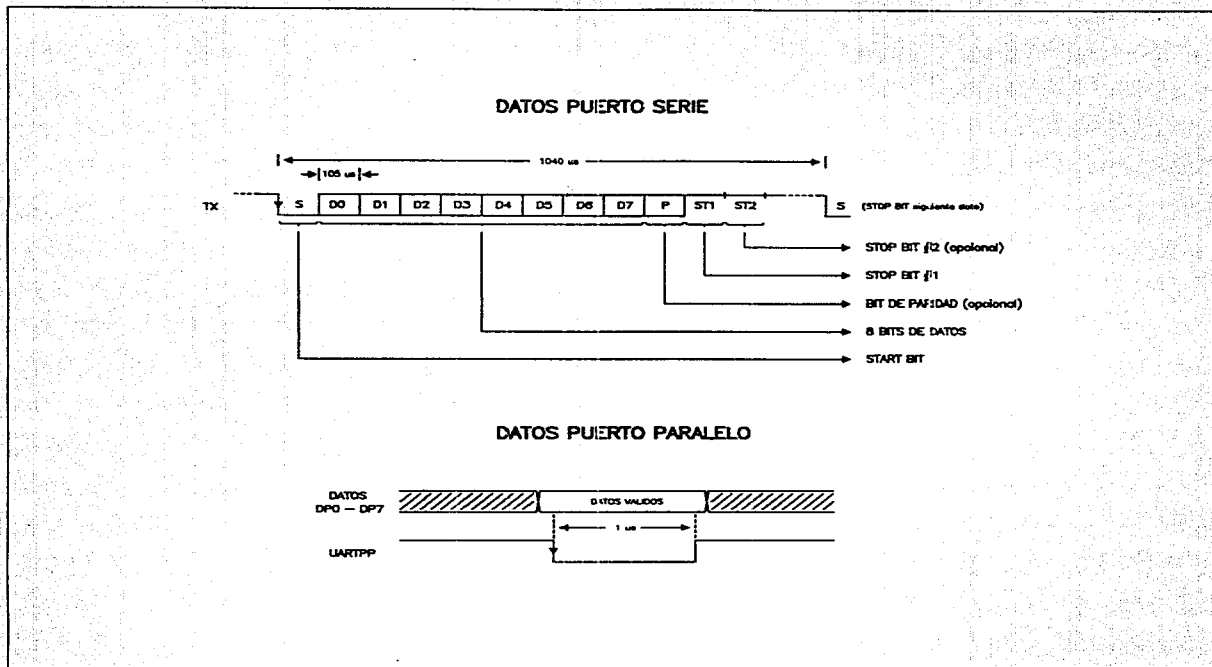


Figura 3.9 Señales y formato de datos de los puertos de salida

3.8 Tablero de control y visualizador de datos

Sobre el tablero frontal del ADII se encuentran los interruptores, botones y visualizador numérico por medio de los cuales el usuario controla y se comunica con el instrumento. Un croquis del tablero se presenta en la figura 5.1. La descripción de cada uno de ellos, así como los modos de operación se presentan con detalle en el capítulo V

Los distintos componentes del tablero son:

Visualizador numérico:

Es un visualizador de cristal líquido de 8 dígitos hexadecimales. Además de utilizarse para desplegar los datos numéricos y funciones de operación del aparato, a través de los puntos decimales se despliegan señales de control.

Interruptores:

- ENCENDIDO:** Es el interruptor general de alimentación del ADII.
- RESET:** Permite la inicialización manual.
- MODO:** Con él se seleccionan los dos modos principales de operación del ADII: modo de inicialización (INIT) y modo de operación normal (NORMAL).
- BOTONES PARA DESPLIEGUE:** La selección y modificación de los datos del visualizador se llevan a cabo a través de tres botones.
- DISPARO:** Mediante un selector y un botón se controla la operación del disparador: modo automático AUTO, INHIBIDO o MANUAL.

Conector de prueba:

Además de los controles descritos, sobre el tablero frontal también se encuentra un conector de prueba para monitorear los distintos niveles de voltaje del instrumento y las 3 señales analógicas de los sensores antes de acondicionarse.

3.9 Registro del tiempo

La generación y registro del tiempo la efectúa el microprocesador mediante un programa que emula un reloj-fechador, el cual toma las marcas del segundo generadas por la base de tiempo. Este reloj constituye la base principal del ADII para el registro del tiempo.

Dada la importancia que tiene el registro correcto y preciso del tiempo para el análisis e interpretación de los eventos sísmicos, se incorporó al ADII además un segundo reloj-fechador de respaldo. Este es un circuito independiente que opera en forma autónoma e ininterrumpida, para ello tiene una batería de respaldo propia. Cuando se interrumpe o apaga el instrumento, este reloj sigue registrando el tiempo, de manera que, al restablecerse la alimentación, el microprocesador toma la lectura de este reloj de respaldo como referencia inicial para la puesta a tiempo del reloj principal.

Una tercer fuente para el registro del tiempo es la señal de referencia externa que acepta el ADII a través del conector especial JCH3. Usualmente esta entrada se utiliza para registrar códigos de tiempo como OMEGA, WWVB, etc. Adicionalmente esta entrada también se emplea para sincronizar el reloj principal a partir de una señal externa.

Con estas tres bases independientes de tiempo, el reloj interno principal, el reloj auxiliar de respaldo y el código externo, se garantiza el registro preciso y oportuno de la fecha y hora de ocurrencia de un temblor, minimizando la posibilidad de no poder identificar plenamente un evento.

El código de las tres bases de tiempo queda multiplexado junto con los datos de aceleración y es fácilmente recobable durante el proceso de reproducción y análisis de la información. Con base en estas tres señales se puede fácilmente corregir el tiempo del registro de algun evento.

3.10 Sistemas auxiliares

3.10.1 Circuito supervisor

Este circuito, mostrado a manera de bloques en la figura 3.10, es vital para la operación autónoma del acelerógrafo. Se compone de tres elementos: un supervisor del nivel de alimentación, un restaurador y un circuito de autoinicialización conocido comúnmente como WATCH DOG o perro guardián del sistema.

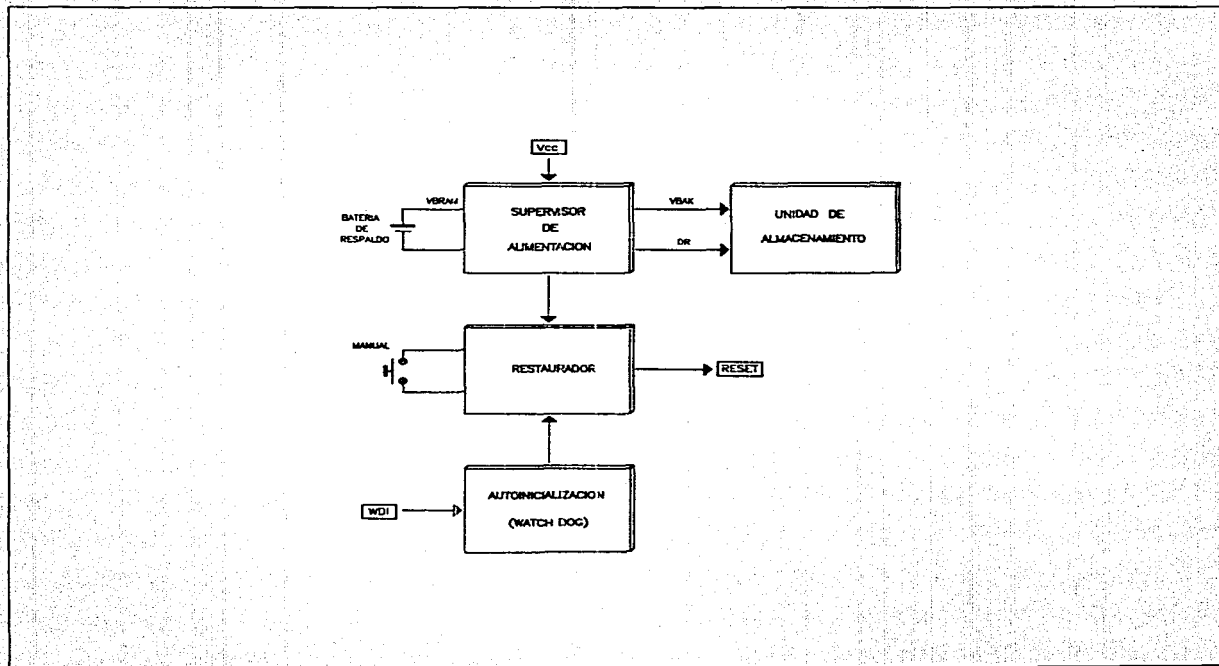


Figura 3.10 Circuito supervisor

La función del primer circuito es la de monitorear el voltaje de la fuente principal de alimentación Vcc (+5V) y alimentar a su vez al banco de memorias de la unidad de almacenamiento. Bajo condiciones normales el voltaje de respaldo VBAK a las memorias es igual a Vcc. Cuando el nivel de Vcc llega a disminuir por debajo de un umbral crítico preestablecido de 4.7V con el cual ya no se puede garantizar la operación confiable del sistema, el circuito conmuta la alimentación de las memorias hacia la batería de respaldo VBATL y se pone en estado de retención y de bajo voltaje. La señal DR bajo estas condiciones inhibe el acceso a las memorias. En este estado la memoria no pierde su información y opera con un nivel de corriente mínimo. De esta manera se garantiza la integridad de los datos por largos periodos de tiempo (más de 6 meses).

El segundo circuito del sistema supervisor es el restaurador cuya función es la de generar la señal RESET de inicialización al microprocesador para comenzar la ejecución de su programa y a otros módulos del ADII. Esta señal se genera durante el encendido del sistema, al oprimir el botón RESET del tablero frontal o por el circuito del WATCH DOG.

Finalmente el módulo supervisor tiene un circuito de autoinicialización que periódicamente recibe una señal de "presente" (WDI) por parte del microprocesador durante la ejecución de su programa. En caso de que por alguna razón el programa se vea interrumpido en su ejecución, por ejemplo por perturbación eléctrica, falta de alimentación, etc. y el microprocesador no produzca esta señal en un intervalo prefijado, el circuito automáticamente generará una señal de RESET para reinicializar todo el sistema. Con este dispositivo se garantiza una operación autónoma y continua del instrumento.

3.10.2 Monitor de alimentación

El acelerógrafo ADII se alimenta con +12V. Este suministro normalmente se obtiene de una batería en flotación con un cargador o celda solar y puede variar dentro de un determinado rango. Con el fin de llevar un registro del nivel de voltaje de la alimentación, especialmente durante un temblor, se acondicionó al ADII con un circuito que, muestra a muestra, mide este voltaje y multiplexa este dato junto con la restante información. De esta manera, al analizar los datos de un evento el usuario podrá saber bajo qué condiciones de alimentación se registró. Asimismo el valor medido se despliega en el visualizador. El circuito consiste de un conversor analógico-digital dedicado de 8 bits controlado por el microprocesador.

3.10.3 Datos alambrados

Para programar ciertos parámetros fijos como son el No. de serie del aparato, versión, rango del sensor y ganancia de los amplificadores, se dispone de un grupo de terminales con puentes que permiten "alambrar" los datos deseados. Estos son leídos por el microprocesador a través de una interfaz. La descripción y codificación de estos datos alambrados se da en el capítulo VI.

3.11 Sistema de alimentación

El acelerógrafo ADII requiere para su operación de varias fuentes de alimentación. A nivel de bloques el sistema se muestra en la figura 3.11.

La fuente principal proviene del suministro externo de +12VDC. El instrumento se activa con el interruptor de encendido. La protección primaria del sistema la proporciona un fusible de fusión rápida de 1 A seguido de un circuito supresor de picos para absorber transitorios de alta energía.

Para proteger al equipo y evitar un mal funcionamiento de sus circuitos debido a niveles del voltaje de alimentación +12V fuera del rango confiable de operación, el ADII cuenta con dos limitadores de voltaje. Estos inhiben la alimentación VBL cuando el nivel de voltaje externo es inferior a 10.3V o superior a 15.6V. Con este voltaje limitado VBL se alimenta a un regulador de +9V a partir del cual se generan los voltajes regulados de -9V, a través de un inversor, y el de +5V. La fuente de +9V esencialmente se utiliza para alimentar a los sensores externos y los circuitos analógicos del aparato. La fuente Vcc de +5V es la que alimenta a toda la parte digital del instrumento.

Adicionalmente a estas fuentes el ADII requiere dos baterías independientes: una de litio de 3V (VBRAUX) tipo botón como respaldo para el reloj auxiliar y una segunda también de 4.5V (VBRAM) pero de mayor capacidad, tipo alcalina o de litio, necesaria para preservar íntegramente los datos de las memorias de la UAD.

En la tabla 7.5 del capítulo VII se resumen los niveles de voltaje y capacidades de las distintas fuentes del ADII.

Con el fin de poder verificar los niveles de voltaje de las fuentes y baterías del sistema, el ADII dispone en el tablero frontal de un conector de prueba (JCH7). La distribución de las señales se presenta en el anexo B.

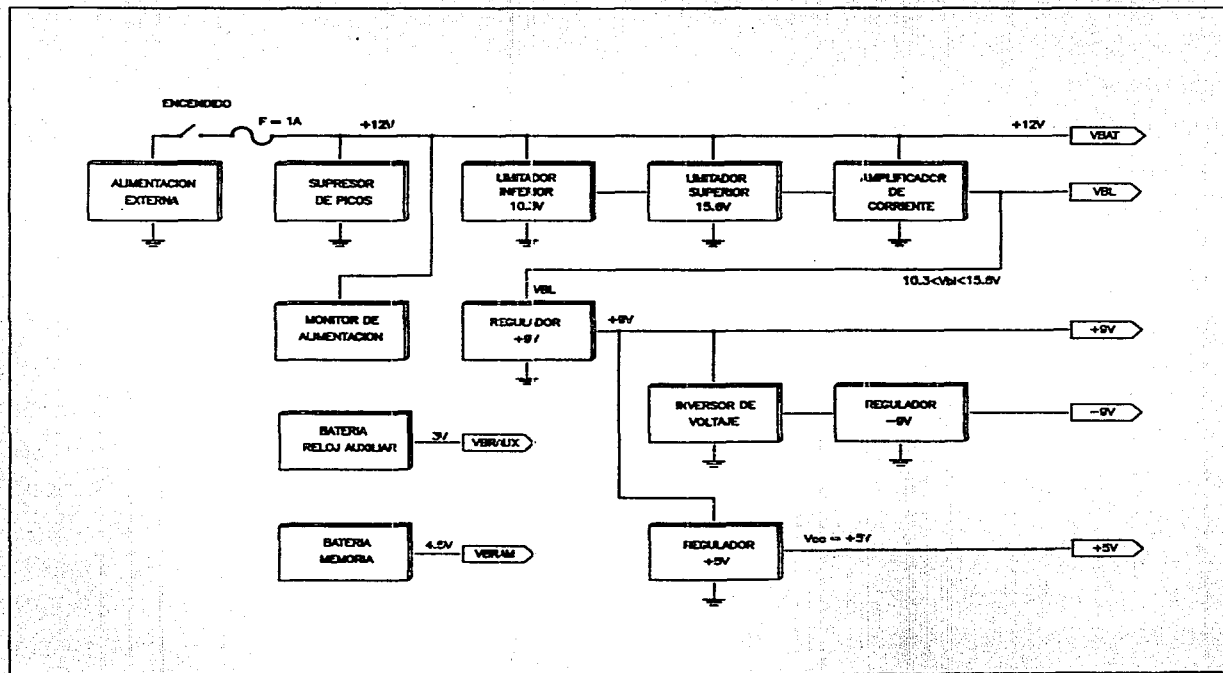


Figura 3.11 Sistema de alimentación

3.12 Señales y conectores externos

En la parte lateral del acelerógrafo se encuentran los conectores a través de los cuales se interconecta al instrumento con los dispositivos externos. La localización de todos los conectores, interno y externos, se proporciona en el capítulo VI. Las funciones de los principales conectores externos se dan en continuación.

3.12.1 Alimentación

La alimentación externa +12V se suministra al ADII a través del conector JCH2, de tipo militar. Normalmente proviene de una batería y cargador en flotación o celdas solares. El rango admisible de alimentación es de +10.3V a +15.6V con un consumo máximo de 70 mA (con sensores FBA-23).

3.12.2 Sensores

A través del conector especial JCH1 se interconectan los sensores triaxiales al acelerógrafo. Este conector lleva dos tipos de señales: de alimentación, $\pm 9.3V$, para suministro a los sensores y las tres señales propias de los transductores de aceleración. Al ADII pueden conectarse distintos tipos de acelerómetros con rangos de voltaje para escala total de $\pm 2.5V$ y $\pm 5V$. Con ligeras modificaciones también pudiesen emplearse otro tipo de rangos, inclusive unipolares. En forma estándar el ADII está configurado para operar con el servoacelerómetro triaxial FBA-23 marca Kinematics cuya descripción y especificaciones se dan como referencia en el anexo C.

3.12.3 Referencia externa de tiempo y sincronía

Además del reloj principal y del reloj de auxiliar de respaldo, el ADII dispone de una entrada a través del conector JCH4, tipo BNC, para registrar las marcas de tiempo de una referencia externa como pueden ser los códigos de las señales OMEGA o WWVB, las cuales internamente son multiplexadas junto con los datos de aceleración.

A su vez este conector también se emplea para introducir pulsos para sincronizar en forma automática al reloj principal. El procedimiento para lograr la sincronía con una señal externa se presenta en el capítulo V.

El nivel de entrada de la señal a este conector puede ser cualquier voltaje de 0 a 3-15V, incluyendo una señal TTL.

3.12.4 Señales de disparo

El ADII puede ser interconectado con otros acelerógrafos similares en una configuración "maestro-esclavo" por medio de conectores externos. A través de JCH3 puede recibir una señal para iniciar un ciclo de registro independientemente del algoritmo interno. Cuando el ADII se encuentra en estado de disparo y cada vez que se rebasa el umbral seleccionado, genera un pulso a través del conector JCH5 que puede utilizarse para activar algún dispositivo externo, como otro registrador, una alarma, etc.

La señal de disparo debe ser un pulso de 3 a 15V, con un ancho de 100 ms mínimo. El pulso de salida (señal de EVENTO) es de 5V y $\frac{1}{2}$ s de duración. Mayor detalle sobre esta señal y el algoritmo de disparo se dan en el capítulo IV.

3.12.5 Puerto de salida a computadora

Finalmente a través del conector JCH6, tipo DB25, se transfieren los datos almacenados en memoria directamente a una computadora u otro dispositivo externo como pudiese ser un modem para telemetría. Se tiene opción de transmitir los datos en forma paralela, 8 bits, o serial conforme al estándar RS-232C.

IV. PROGRAMA DE CONTROL DEL ACELEROGRAFO ADII

4.1 Estructura general

Como se mencionó en el capítulo III, la parte principal del sistema la constituye el microprocesador, el cual ejecuta un complejo programa cuyas rutinas controlan el flujo de la información, su codificación y almacenamiento, así como el manejo de los distintos dispositivos periféricos.

El programa consta de casi 5000 instrucciones escritas en lenguaje ensamblador. Como se observa en las figuras 4.1 y 4.2, está estructurado en tres rutinas básicas:

- La rutina ADII-I solo es ejecutada por el microprocesador cuando recibe una señal de RESET. Aquí se inicializan las variables del programa y los puertos que controlan al visualizador y reloj auxiliar.
- La rutina ADII-II controla los modos de operación del sistema y ejecución de distintas rutinas tales como modificación manual de datos, reproducción y transmisión de datos almacenados en memoria y otras rutinas de utilidad.
- La rutina ADII-III constituye la parte principal del programa. A través de ella se lleva a cabo el control de disparo, visualización de datos, actualización del reloj fechador, así como la codificación y almacenamiento de los datos en la memoria, entre otros. Esta rutina a su vez está dividida en tres módulos, A, B y C que se ejecutan dependiendo del canal que se procesa.

Las rutinas ADII-II y ADII-III están enlazadas y se procesan cíclicamente cada 3.3 ms.

A continuación se describen con más detalle cada una de ellas.

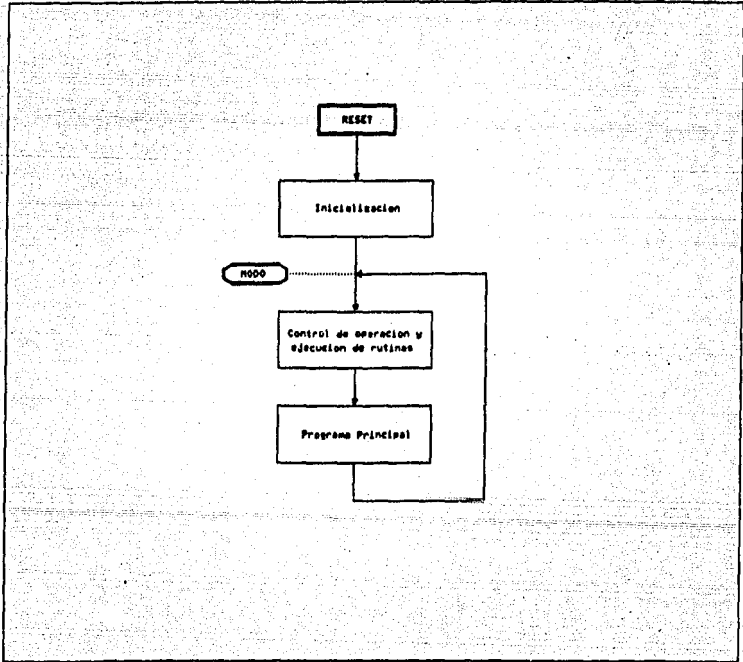


Figura 4.1 Estructura general del programa de control del ADII

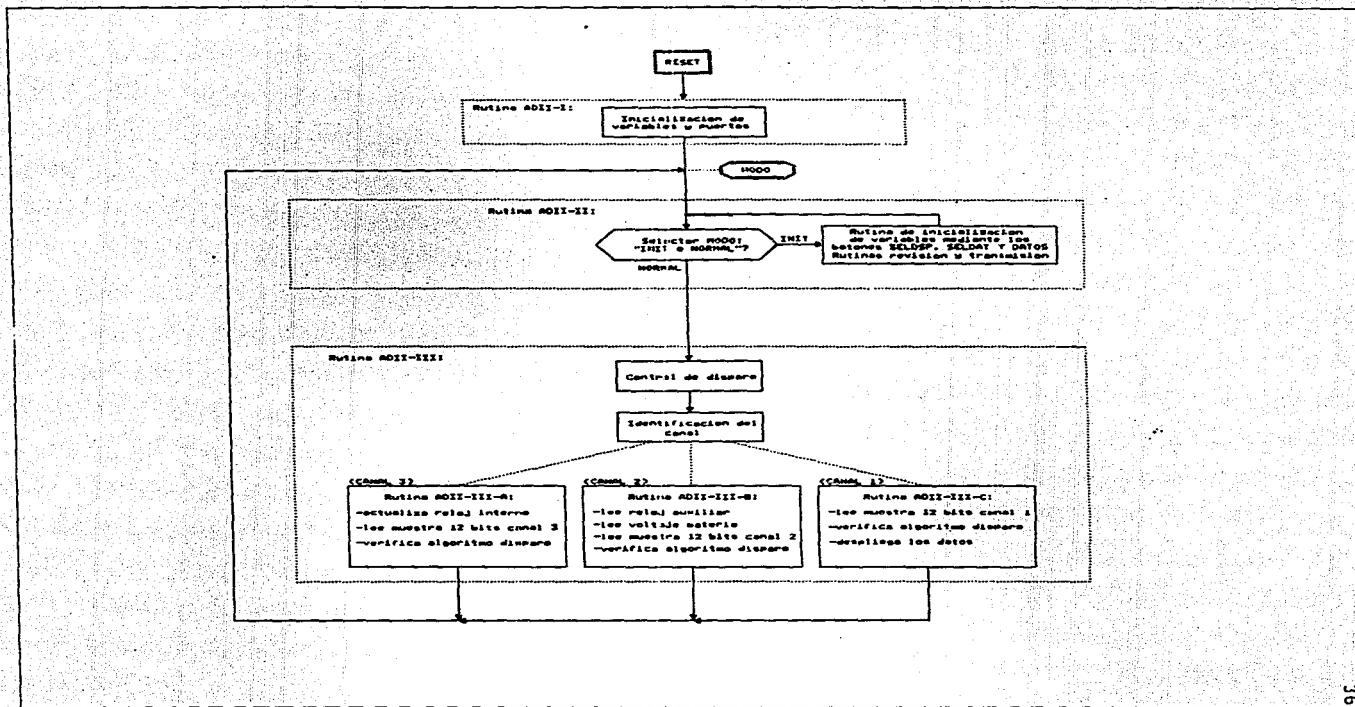


Figura 4.2 Diagrama de flujo del programa de control del ADII

4.2 Rutina ADII-I

Esta rutina es la primera que ejecuta el microprocesador al momento de encender el equipo o después de recibir una señal de RESET. Consiste en la inicialización de todas las variables y puertos utilizados en el programa. Su diagrama de flujo se muestra en la figura 4.3.

El primer paso que se ejecuta es la verificación de la memoria RAM de 32K del microprocesador consistente en escribir, leer y comparar un dato en cada una de sus localidades. Este proceso se realiza 5 veces; si no ocurre ningún error, en los 8 dígitos del visualizador se despliegan "ceros", en caso contrario se despliega la letra "E" de error y se interrumpe la ejecución del programa.

El siguiente paso consiste en identificar el número de bloques de 128 Kbytes instalados en la unidad de almacenamiento de datos para determinar su capacidad.

A continuación se leen los datos alambrados y se asignan valores iniciales a las variables de control utilizadas por el microprocesador para el proceso, despliegue y registro de la información. Se inicializan las variables de tiempo de preevento y posevento, umbrales de disparo de cada canal, espacio disponible de almacenamiento, contador de eventos y de interrupciones con los valores almacenados en la memoria de la UAD (respaldada por batería). De esta manera si el sistema se apaga o es reinicializado en forma manual o por alguna falla, estas variables adoptarán sus valores anteriores.

Finalmente el microprocesador lee la fecha y hora del reloj auxiliar y actualiza con estos datos al reloj principal.

4.3 Rutina ADII-II

En la rutina ADII-II, cuyo diagrama de flujo se muestra en la figura 4.4, se realizan los procesos de inicialización, revisión y transferencia de datos del sistema mediante los interruptores y botones del tablero de control.

Primeramente se verifica la posición del interruptor de MODO. Si se encuentra en posición NORMAL, el proceso continúa directamente hacia la rutina ADII-III.

Si está en posición INIT, el programa de control entra en un ciclo de inicialización que permite al usuario modificar algunos de los datos y parámetros del instrumento a través de los botones SELDSP (SELECTOR DE DESPLIEGUE), SELDAT (SELECTOR DE DATOS) y DAT (DATOS).

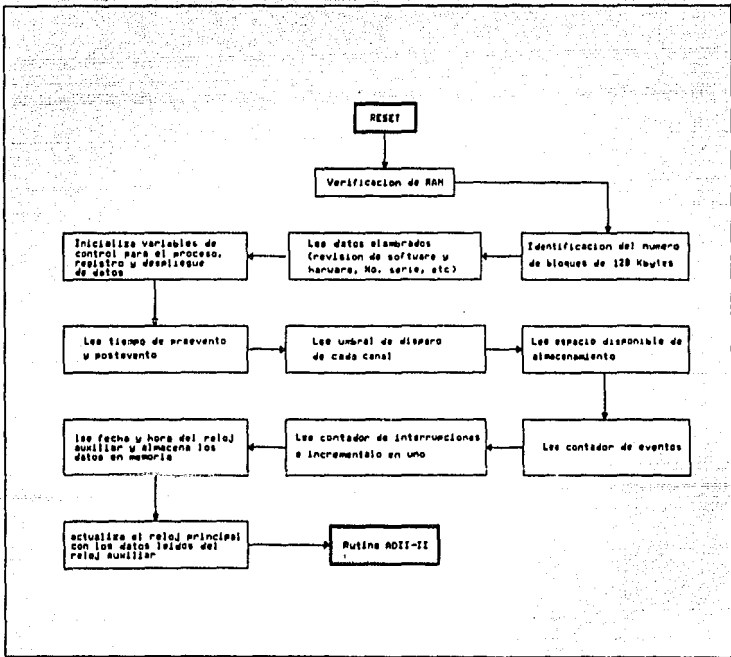


Figura 4.3 Diagrama de flujo simplificado de la rutina ADII-I

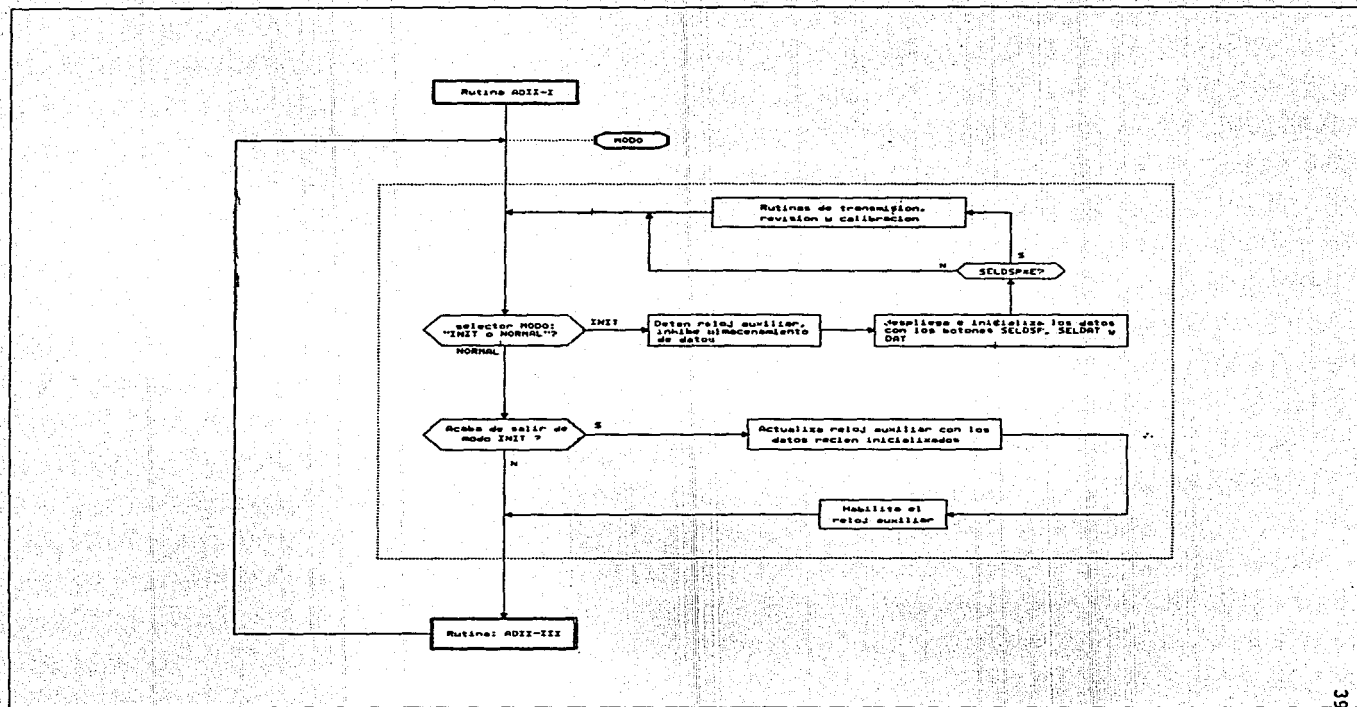


Figura 4.4 Diagrama de flujo simplificado de la rutina ADII-II

En este modo INIT y si SELDSP=E, con el botón SELDAT se pueden ejecutar distintas rutinas de utilería entre ellas la de reproducción y transmisión de datos a otra computadora y otras para la verificación y calibración del sistema. Estas rutinas al igual que el procedimiento y manejo de los controles del tablero frontal se detallan en el capítulo V.

Durante el modo INIT se interrumpe la operación de los relojes principal y auxiliar y se inhibe el registro de datos.

Al momento de cambiar el interruptor de MODO a la posición NORMAL, el reloj auxiliar toma los datos con los que fué inicializado manualmente el reloj principal y ambos relojes comienzan a operar en forma independiente cada uno con sus respectivas bases de tiempo.

4.4 Rutina ADII-III

4.4.1 Control de disparo e identificación del canal

La parte inicial de esta rutina controla el proceso de disparo del instrumento e identifica el canal seleccionado. Su diagrama de flujo se presenta en la figura 4.5.

La ejecución de la rutina ADII-III comienza con la espera del flanco positivo de la señal EOC al iniciarse el proceso de conversión A/D (diagrama de tiempos de la figura 3.5). Una vez que el microprocesador verifica este estado se reporta al circuito supervisor (WATCH DOG) para enterarlo de que el programa se ejecuta normalmente sin la necesidad de un RESET.

A continuación el programa verifica el interruptor de DISPARO. Si se encuentra en posición "AUTO", verifica si el sistema está en estado de disparo a través de la bandera TRIGF. En caso negativo checa si hubo un disparo, ya sea interno (al satisfacerse el algoritmo) o externo (manual o a través del conector de disparo). Si hubo disparo genera un pulso hacia el exterior (EVENTO), incrementa el contador de eventos y prende el caracter c2 (:) del visualizador.

Si a la entrada el programa encuentra al sistema disparado (TRIGF=1), verifica la condición de redisparo y el tiempo transcurrido de posevento. Si se presenta un redisparo, nuevamente se genera un pulso de EVENTO y se inicia en cero la contabilidad del tiempo de posevento. Ya sea cuando se haya terminado el posevento o el selector de disparo esté en posición de "INHIBIDO", se apaga el caracter c2 (:) y se borra la bandera de disparo antes de salir.

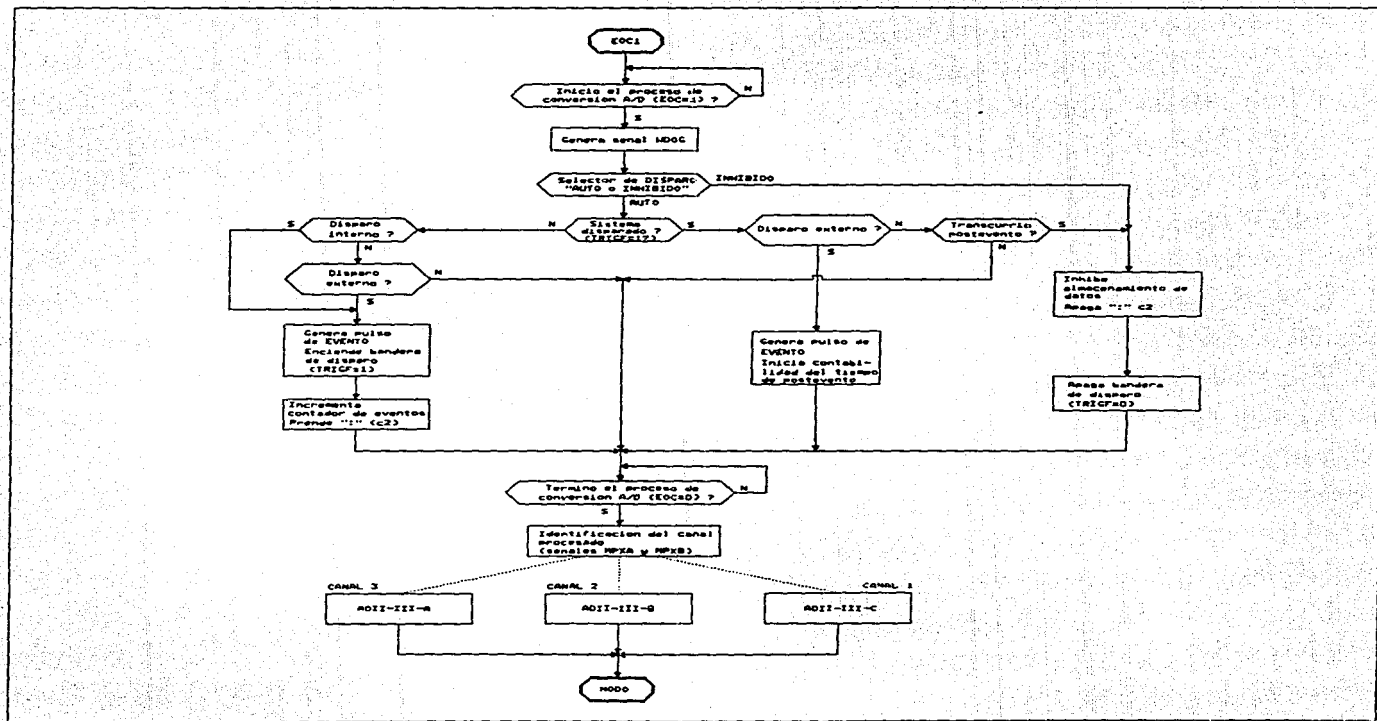


Figura 4.5 Diagrama de flujo simplificado del control de disparo e identificación del canal

La parte final de esta rutina consiste en la espera de la terminación del proceso de conversión A/D (señal EOC=0) y la identificación del canal procesado a través de las señales MPXA y MPXB, con el fin de dirigir la secuencia de ejecución hacia las rutinas ADII-III-A, B o C para los canales 3, 2 o 1, respectivamente (figura 4.2). Al término de estas rutinas el programa regresa a la rutina ADII-II etiquetada con MODO. Cabe recordar del capítulo anterior que los tres canales se procesan secuencialmente a intervalos de 3.3 ms, es decir 10 ms por muestra, dando así un muestreo de 100 muestras por segundo.

4.4.2 Rutina ADII-III-A

El diagrama de flujo para esta rutina, que se ejecuta para el canal 3, se muestra en la figura 4.6.

A su inicio se incrementa un contador CSC. Cuando su valor llega a 50, es decir, haya transcurrido 1/2 segundo (50 x 10 ms) se apaga el caracter cl (:) del visualizador.

En caso de haber transcurrido 1 segundo (CSC=100), se reinicializa a cero CSC para un nuevo ciclo, se avanza el segundero del reloj principal actualizándose las variables correspondientes de la hora y fecha, y se enciende el caracter cl (:).

A la salida de esta rutina se lee la muestra convertida de 12 bits del canal 3 a la cual se le agrega un bus SYN de cuatro bits que se describirá más adelante. Este paquete formado por 2 bytes se almacena en la memoria de preevento. Finalmente se ejecuta el algoritmo de disparo correspondiente al canal 3.

4.4.3 Rutina ADII-III-B

Esta rutina, cuyo diagrama de flujo se muestra en la figura 4.7, se ejecuta para el canal 2.

Al inicio de la rutina el microprocesador lee la fecha y hora del reloj auxiliar, lee del conversor A/D auxiliar el dato del voltaje de alimentación externa 12V y almacena esta información en memoria.

Enseguida lee la muestra del conversor correspondiente al canal 2 y la almacena en la memoria de preevento junto con un segundo bus de 4 bits (bus BCD), el cual se describirá más adelante. Finalmente ejecuta el algoritmo de disparo y termina.

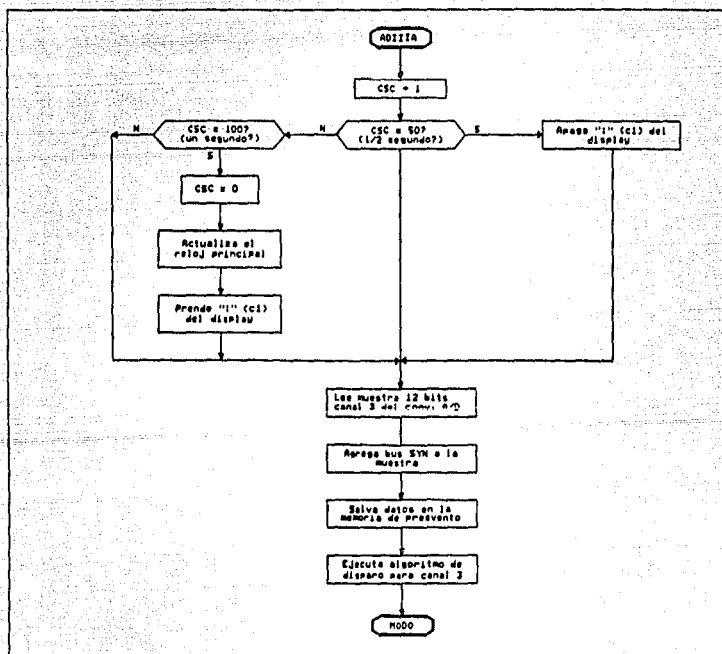


Figura 4.6 Diagrama de flujo simplificado de la rutina ADII-III-A

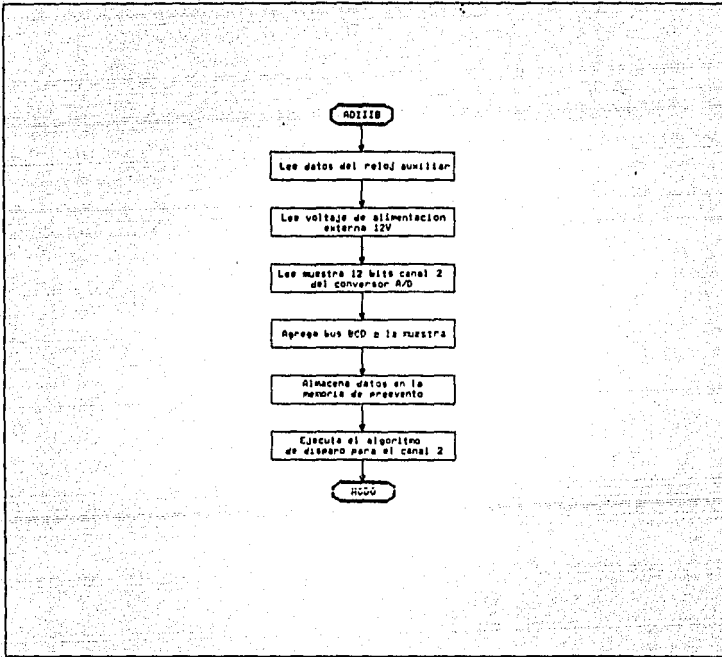


Figura 4.7 Diagrama de flujo simplificado de la rutina ADII-III-B

4.4.4 Rutina ADII-III-C

En esta rutina, mostrada en figura 4.8, se ensambla la muestra convertida de 12 bits del canal 1 con un tercer bus (bus AUX). El paquete se almacena en la memoria de preevento y se ejecuta el algoritmo de disparo para este canal.

Posteriormente se compara el voltaje leído en ADII-III-B con su valor nominal de 12V. Si el voltaje es menor que 11.5V, el punto decimal dp0 del visualizador se conmuta a intervalos de un segundo como una advertencia al usuario de una baja de voltaje.

A continuación la rutina despliega los datos seleccionados mediante el botón SELDSP en el visualizador numérico. En caso de que SELDSP=2 y se opriman simultáneamente los botones DAT y SELDSP, el contador de eventos se pone en cero y el de interrupciones en 1. Si SELDSP= F, se ejecuta la rutina para la inspección de algún dato de la memoria de la UAD.

4.5 Memoria de preevento

En el registro de señales sísmicas es de vital importancia captar la parte inicial de un temblor que contiene la onda P. Sin embargo la detección del evento, por comparación del nivel de la señal respecto a un umbral prefijado, ocurre usualmente con la onda S, posterior a la P. Con el fin de registrar esta parte inicial, previa al punto de disparo, es necesario retardar los datos antes de almacenarlos. El dispositivo que almacena estos datos transitoriamente se define como memoria de preevento.

La manera en que el ADII implementa esta memoria es a través de un espacio designado de memoria con capacidad equivalente al tiempo del preevento deseado. Esta memoria está configurada en forma de anillo a través del cual se hace circular la información muestra a muestra. Al momento de satisfacerse el criterio de disparo se extrae la información retardada del anillo. El manejo de la información en el anillo se lleva a cabo mediante apuntadores dinámicos.

Considerando que se tienen disponibles aproximadamente 30 Kbytes de la RAM para la memoria de preevento y que se utilizan 2 bytes/muestra/canal a 100 muestras/s (600 bytes/s), se pueden almacenar hasta 49 segundos.

$$T_{pre} = \frac{30 \text{ Kbytes}}{600 \text{ bytes/s}} = 49 \text{ s}$$

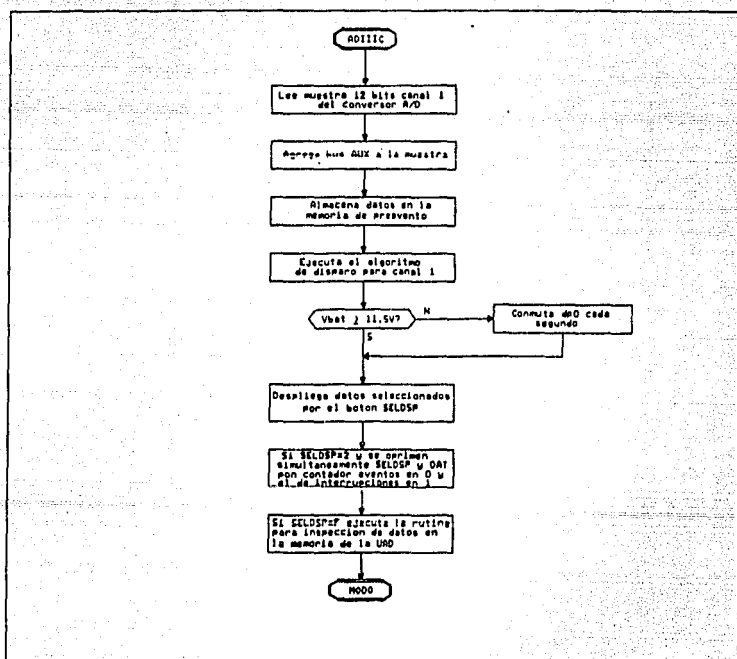


Figura 4.8 Diagrama de flujo simplificado de la rutina ADII-III-C

En la figura 4.9 se esquematiza la estructura de la memoria de preevento. Los datos son almacenados secuencialmente a partir de una dirección inicial señalada por un apuntador API, comenzando por el dato del canal 3, hasta llegar a la dirección final, señalada por el un apuntador final APF. Cuando el apuntador que lleva el control de las direcciones llega a la última localidad, se reinicializa a la posición del apuntador inicial. De esta forma al registrar una nueva muestra en la memoria la siguiente posición a la actual contiene la muestra retardada T_{pre} segundos.

Esta rutina, cuyo diagrama de flujo se muestra en la figura 4.10, es ejecutada para cada canal dentro de las rutinas ADII-III-A, B y C. El primer paso consiste en verificar si la memoria de preevento seleccionada es igual a cero. En caso afirmativo se leen los 12 bits del canal correspondiente, se agregan los cuatro bits del bus adicional y si el equipo se encuentra disparado, se almacenan estos datos en la memoria de la UAD. Si el equipo no está disparado termina la rutina.

En el caso en que la memoria de preevento seleccionada sea diferente de cero, la muestra actual se almacena en la memoria de preevento. Posteriormente el microprocesador lee la muestra retardada y en caso de que el equipo este disparado, la almacena en la UAD y termina la ejecución de la rutina.

4.6 Algoritmo de disparo

El algoritmo de disparo se ejecuta independientemente para cada canal. Consiste en comparar el promedio de las últimas cuatro muestras con el valor del umbral seleccionado. Si este promedio es mayor que el umbral, la bandera de disparo interno se enciende y los datos de la memoria de preevento comienzan a ser almacenados en la UAD.

Los acelerómetros son sensores que usualmente responden a movimientos desde frecuencia cero, es decir, responden ante aceleraciones estáticas como pueden ser deformaciones permanentes del terreno, inclinaciones respecto a la horizontal de los mismos sensores o inclusive variaciones por cambios de temperatura. Dado que el algoritmo de disparo se basa en la comparación del nivel de aceleración respecto a un umbral prefijado, es necesario compensar en el algoritmo de disparo los efectos debidos a estas aceleraciones estáticas (también llamados "offsets") ya que pueden provocar disparos en falso, especialmente cuando los umbrales son bajos.

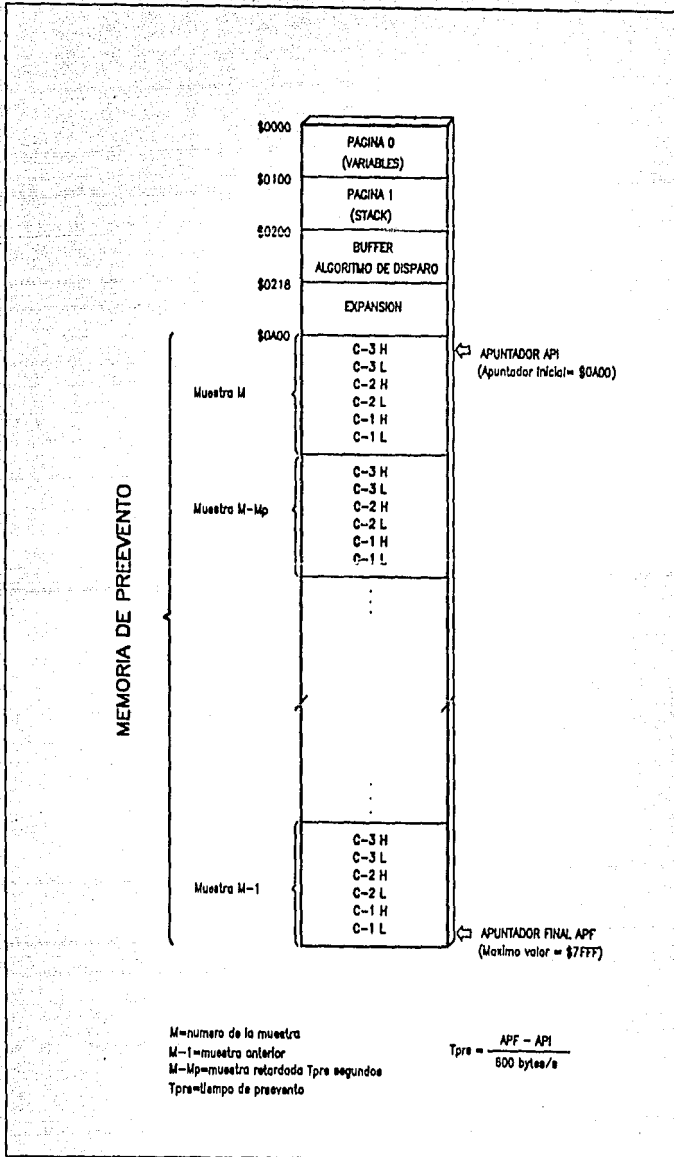


Figura 4.9 Mapa para memoria de preevento

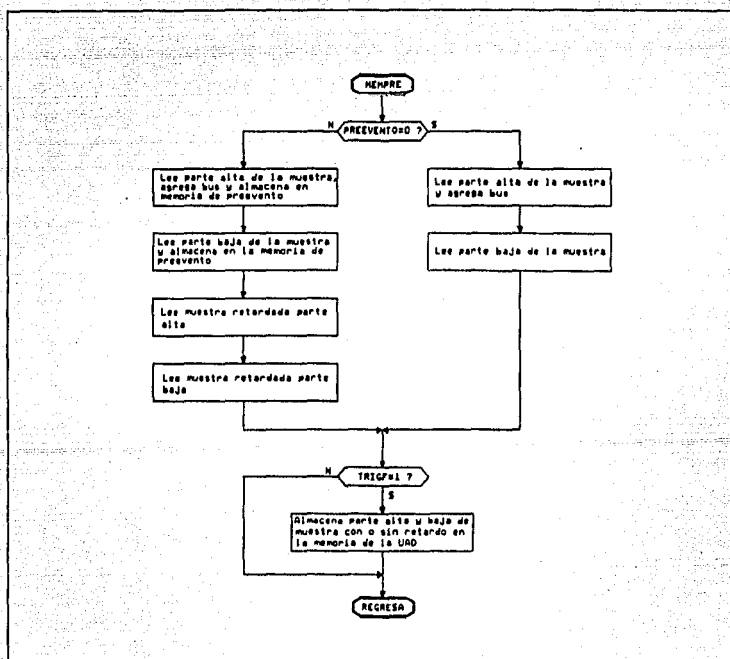


Figura 4.10 Diagrama de flujo simplificado de la rutina de la memoria de preevento

El diagrama de flujo de la rutina del algoritmo de disparo del ADII se muestra en la figura 4.11. Se comienza verificando si hubo un RESET (reinicio de las condiciones iniciales del sistema) o cambio del offset previamente calculado. Si este fuera el caso, el offset se calcula como el promedio de 64 muestras consecutivas. Una vez calculado se obtiene el promedio de cada muestra con las tres anteriores y su valor absoluto se compara con el umbral escogido. Si éste se rebasa, el sistema entra en modo de disparo.

La finalidad de calcular el promedio de cada muestra con las tres anteriores, es el evitar que señales de alta frecuencia o señales espúreas disparen en falso al equipo y agoten innecesariamente su memoria de registro. De esta manera el algoritmo actúa como un filtro paso bajas. Su respuesta en frecuencia se presenta en el capítulo VII.

Para ilustrar el funcionamiento del algoritmo de disparo y de la memoria de preevento, se presenta un ejemplo en la figura 4.12. Supóngase que se está procesando la señal analógica de aceleración mostrada y que el ADII fue inicializado con un tiempo de preevento igual a T_{pre} segundos, un tiempo de posevento igual a T_{pos} segundos y un cierto umbral U . En la figura se muestran los umbrales en forma simétrica respecto a cero para indicar que el algoritmo compara el valor absoluto de aceleración.

En el punto 1 se satisface por vez primera el algoritmo de disparo ya que la señal rebasa el umbral. En ese momento se genera la señal EVENTO y se enciende la bandera interna de disparo TRIGF. Al mismo tiempo los datos de la memoria de preevento, retrasados T_{pos} segundos, comienzan a ser almacenados en la memoria de la UAD. En los puntos 2 y 3, estando ya el aparato en estado de disparo, se satisface nuevamente el algoritmo, es decir hay redisparos (R). En cada uno de estos puntos se genera por lo tanto otra vez la señal EVENTO. También en estos puntos de redisparo se reinicializa la contabilidad del tiempo de posevento.

Después del punto 3 la señal ya no vuelve a rebasar al umbral, por lo que el contador del tiempo de posevento continúa hasta llegar al valor de T_{pos} . En este momento la bandera TRIGF se apaga y deshabilita el almacenamiento de datos en la UAD, quedando la señal registrada tal como se muestra en la figura.

Se observa que el tiempo de preevento no puede ser mayor que el tiempo de posevento. Por ello en la rutina de inicialización se comparan ambos parámetros y si $T_{pre}=0$ entonces se fija $T_{pos}=15$ segundos.

El pulso de EVENTO tiene una duración de 1/2 segundo y se manda hacia el conector externo (JCH5).

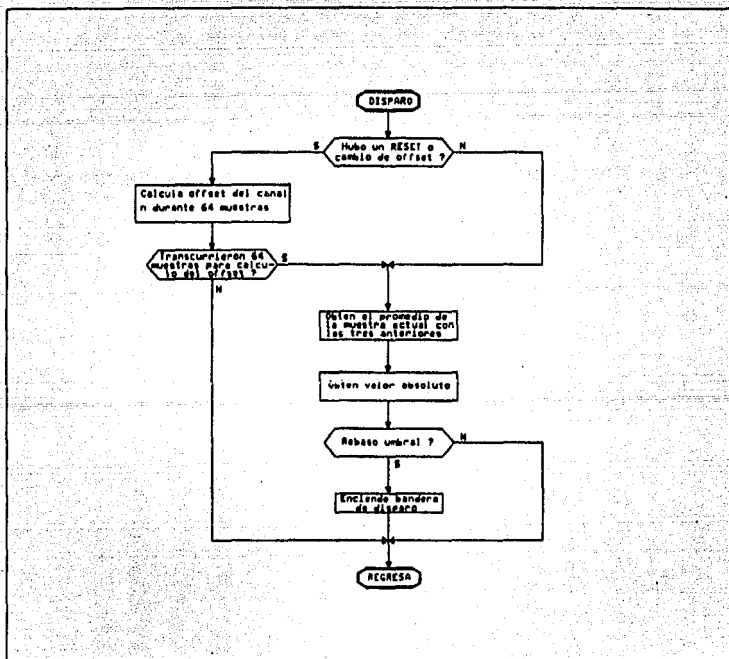


Figura 4.11 Diagrama de flujo simplificado de la rutina del algoritmo de disparo

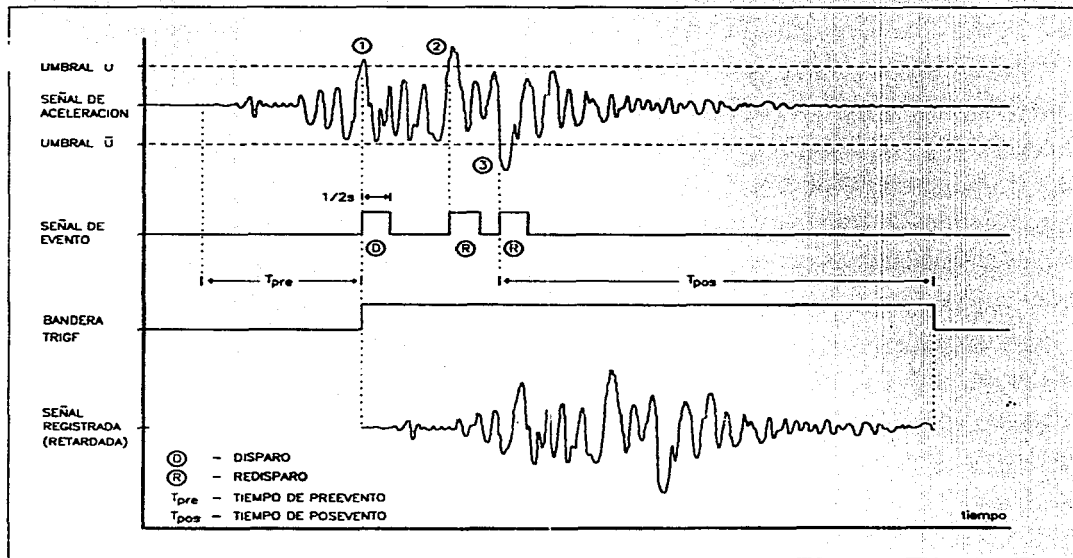


Figura 4.12 Algoritmo de disparo

4.7 Formato de datos

Como ya se ha mencionado, durante la ejecución de las rutinas ADII-A, ADII-B y ADII-C, se agrega a cada muestra de 12 bits un dato adicional de 4 bits llamado bus. Se tienen tres tipos de buses, SYN, BCD y AUX asociados a los datos de los canales 3, 2 y 1, respectivamente. El esquema general con el formato de los datos así ensamblados se muestra en la figura 4.13.

El primer byte de una muestra completa (de tres canales) contiene el bus SYN y los 4 bits altos del dato del canal 3; el segundo byte está formado por la parte baja del dato, y de una manera similar se ensamblan los datos para los canales 2 y 1. Por tanto, una muestra completa de tres canales consta de 6 bytes/s.

4.7.1 Codificación y multiplexaje

Los tres buses se utilizan para almacenar información adicional a las muestras de aceleración. A continuación se describe cada uno de ellos.

Bus SYN

Los 4 bits de este bus, asignados al canal 3, siempre tienen el estado lógico "1". Se utiliza para identificar el comienzo del paquete de 6 bytes de una muestra y facilitar durante el proceso de lectura y reproducción la sincronía del programa que decodifica los datos.

Bus BCD

En el bus BCD se almacenan en forma multiplexada los 58 datos que se detallan en la tabla 4.1.

Cada uno de estos datos está codificado en BCD y se almacena en el bus durante el número de la muestra indicado en la tabla. Las unidades de la hora del reloj interno se registran en el bus en la muestra 1, las decenas del segundo en la muestra 2, y así sucesivamente hasta las unidades del umbral de disparo del canal 3 que se almacenan en la muestra 58. El bus BCD para las muestras 59 a 100 no contiene datos y queda grabado con el carácter "E". De acuerdo con la figura 4.13, la muestra 1 se define como la primera de un grupo de 100 que se registran durante un ciclo de adquisición de un segundo. Por lo tanto, para demultiplexar nuevamente los datos del bus BCD se requiere detectar la muestra número 100 del ciclo de un segundo previo, lo cual se logra con el bit B2 del bus AUX.

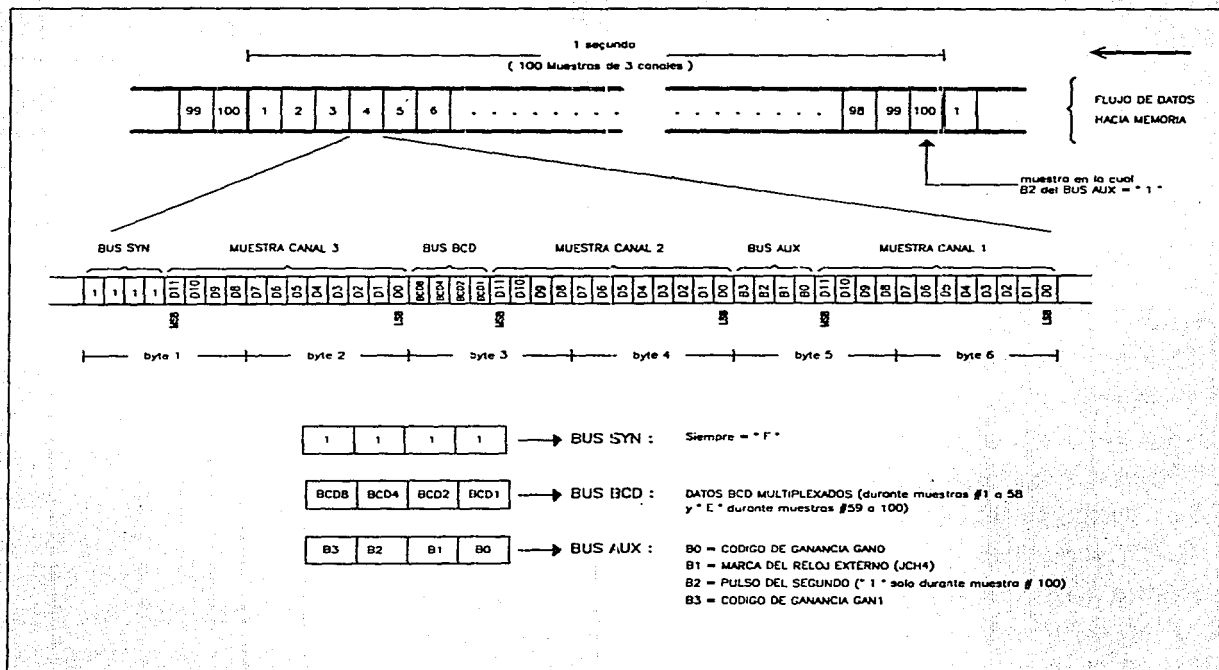


Figura 4.13 Formato de los datos almacenados

MUESTRA #	DATO	DESCRIPCION
1	H1	Unidades de hora reloj interno
2	S10	Decenas segundo reloj interno
3	M10	Decenas minuto reloj interno
4	H10	Decenas hora reloj interno
5	S1	Unidades segundo reloj interno
6	M1	Unidades minuto reloj interno
7	D100	Centenas día del año
8	D10	Decenas día del año
9	D1	Unidades día del año
10	NS1	Unidades número de serie
11	GAN10	Decenas ganancia
12	GAN1	Unidades ganancia
13	NS10	Decenas número de serie
14	NS100	Centenas número de serie
15	CE10	Decenas contador de eventos
16	CE1	Unidades contador de eventos
17	RAN1	Unidades rango del sensor
18	RAN0	Décimas rango del sensor
19	RAN01	Centésimas rango del sensor
20	VBAT10	Decenas voltaje batería externa
21	VBAT1	Unidades voltaje batería externa
22	VBAT0	Décimas voltaje batería externa
23	S1A	Unidades segundo reloj de respaldo
24	S10A	Decenas segundo reloj de respaldo
25	M1A	Unidades minuto reloj de respaldo
26	M10A	Decenas minuto reloj de respaldo
27	H1A	Unidades hora reloj de respaldo
28	H10A	Decenas hora reloj de respaldo
29	DSA	Día de la semana
30	GL1	Unidades contador de interrupciones
31	GL10	Decenas contador de interrupciones
32	DM1A	Unidades día del mes reloj respaldo
33	DM10A	Decenas día del mes reloj respaldo
34	MS1A	Unidades mes reloj de respaldo
35	MS10A	Decenas mes reloj de respaldo
36	A1A	Unidades año reloj de respaldo
37	A10A	Decenas año reloj de respaldo
38	REVH	Revisión de hardware
39	REVS1	Unidades revisión de software
40	REVS10	Decenas revisión de software
41	OFM03	Offset canal 3 nibble alto
42	OFLD3H	Offset canal 3 nibble medio
43	OFLD3L	Offset canal 3 nibble bajo
44	OFM02	Offset canal 2 nibble alto
45	OFLD2H	Offset canal 2 nibble medio
46	OFLD2L	Offset canal 2 nibble bajo
47	OFM01	Offset canal 1 nibble alto
48	OFLD1H	Offset canal 1 nibble medio
49	OFLD1L	Offset canal 1 nibble bajo
50	UMC1C	Centenas umbral de disparo canal 1
51	UMC10	Decenas umbral de disparo canal 1
52	UMC1U	Unidades umbral de disparo canal 1
53	UMC2C	Centenas umbral de disparo canal 2
54	UMC20	Decenas umbral de disparo canal 2
55	UMC2U	Unidades umbral de disparo canal 2
56	UMC3C	Centenas umbral de disparo canal 3
57	UMC30	Decenas umbral de disparo canal 3
58	UMC3U	Unidades umbral de disparo canal 3
59	-	
.		
.		Sin uso = "E"
.		
100	-	

Tabla 4.1 Datos multiplexados del bus BCD

Bus AUX

Este bus se almacena junto con el canal 1 y contiene los siguientes datos (figura 4.13):

- En los bits B3 y B0 se almacena el código de ganancia escogido en los datos alambrados.
- En el bit B1 se almacena el estado lógico que corresponde al nivel de las marcas externas de tiempo.
- El bit B2 refleja un pulso por segundo; se pone en estado lógico "1" únicamente durante la muestra No. 100 de cada segundo, y permanece en "0" durante las muestras 1 a 99. Este bit proporciona así una marca de sincronía para la lectura y decodificación de los 59 datos multiplexados del bus BCD.

4.7.2 Datos almacenados

Los datos multiplexados y codificados con el formato descrito en el inciso anterior finalmente son almacenados en la memoria de la UAD en la forma mostrada en el mapa de la figura 4.14.

De acuerdo con esta arquitectura la UAD está dividida en dos áreas:

Area de parámetros y directorio

Abarca el espacio desde la localidad \$00000 hasta la \$00800 (2048 bytes). A su vez, se divide en una zona inicial utilizada por el sistema para almacenar parámetros necesarios para su operación (\$00000 a \$0002F) y una segunda zona de directorio para guardar los encabezados de identificación de hasta 99 eventos (\$00030 a \$007FF).

Las variables y parámetros de la zona inicial de memoria se detallan en la tabla 4.2

Como se muestra en la figura 4.14, cada encabezado consta de la hora y fecha de ocurrencia de la primer muestra del evento, la dirección inicial y final de almacenamiento de sus datos y los niveles máximos de aceleración de los tres canales registrados durante el evento. Estos datos se presentan desglosados también en la tabla 4.3

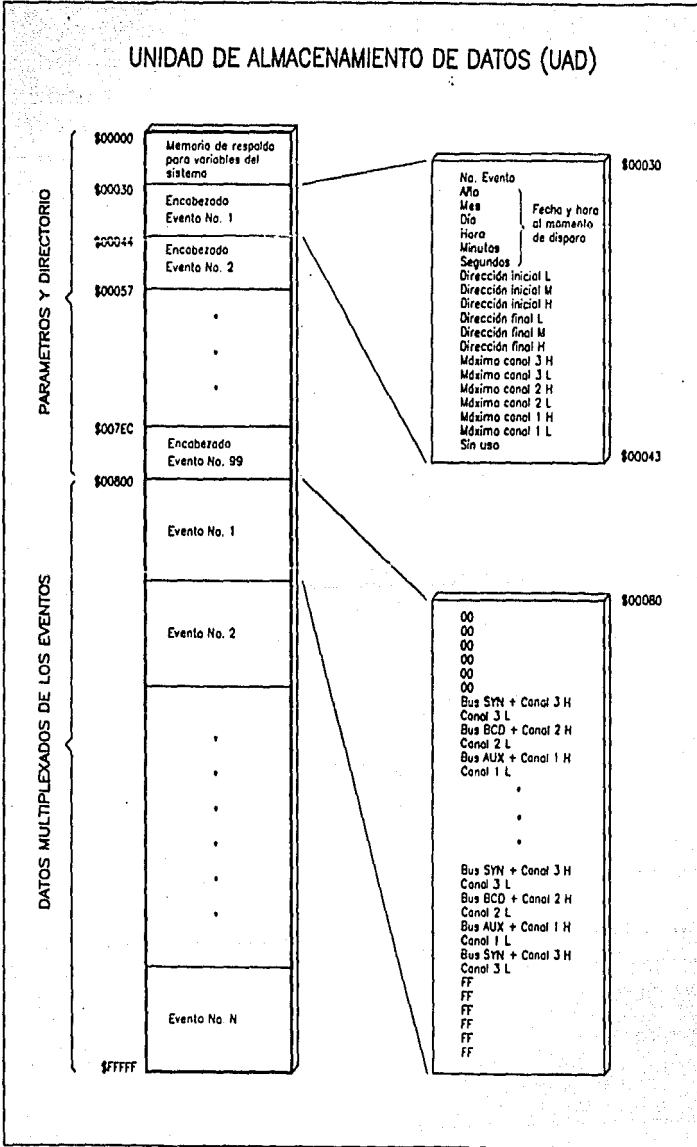


Figura 4.14 Mapa de memoria y formato de almacenamiento de la UAD

BYTE	VARIABLE	DESCRIPCION
\$00000	CE	Contador de eventos, BCD (CE10,CE1)
\$00001	CG	Contador de interrupciones, BCD, (CG10,CG1)
\$00002	UMC3C	Umbral de disparo default canal 3, centenas, gals
\$00003	UMC3D	Umbral de disparo default canal 3, decenas, gals
\$00004	UMC3U	Umbral de disparo default canal 3, unidades, gals
\$00005	UMC2C	Umbral de disparo default canal 2, centenas, gals
\$00006	UMC2D	Umbral de disparo default canal 2, decenas, gals
\$00007	UMC2U	Umbral de disparo default canal 2, unidades, gals
\$00008	UMC1C	Umbral de disparo default canal 1, centenas, gals
\$00009	UMC1D	Umbral de disparo default canal 1, decenas, gals
\$0000A	UMC1U	Umbral de disparo default canal 1, unidades, gals
\$0000B	PREV	Tiempo de preevento, BCD, segundos, (PREV10,PREV1)
\$0000C	PSTE	Tiempo de posevento, BCD, segundos, (PSTE10,PSTE1)
\$0000D	EDSH	Espacio disponible en memoria, min, hex, byte alto
\$0000E	EDBL	Espacio disponible en memoria, min, hex, byte bajo
\$0000F	CDMEDH	Contador espacio disponible memoria, hex, byte alto
\$00010	CDMEDL	Contador espacio disponible memoria, hex, byte bajo
\$00011	APRAML	Apuntador del último dato almacenado, hex, byte bajo
\$00012	APRAMM	Apuntador del último dato almacenado, hex, byte medio
\$00013	APRAMH	Apuntador del último dato almacenado, hex, byte alto
\$00014	FINRAM	Bandera de UAD llena: 1=llena, 0=espacio disponible
.	.	.
.	.	Otros datos del sistema
.	.	.
\$0002F	---	---

Tabla 4.2. Parámetros y datos de la parte inicial de la UAD

BYTE	VARIABLE	DESCRIPCION
1	CE10,CE1	No. de evento, BCD, (CE10,CE1)
2	A10A,A1A	Año, decenas y unidades, BCD, (A10A,A1A)
3	MS10A,MS1A	Mes, BCD, (MS10,MS1)
4	DM10A,DM1A	Día, BCD, (DM10A,DM1A)
5	H10,H1	Hora, BCD, (H10,H1)
6	M10,M1	Mínutos, BCD, (M10,M1)
7	S10,S1	Segundos, BCD, (S10,S1)
8	APRAML	Dirección inicial del evento, hex, byte bajo
9	APRAMM	Dirección inicial del evento, hex, byte medio
10	APRAMH	Dirección inicial del evento, hex, byte alto
11		Dirección final del evento, hex, byte bajo
12		Dirección final del evento, hex, byte medio
13		Dirección final del evento, hex, byte alto
14	MAXC3H	Aceleración máxima Canal 3, hex, cuentas, byte alto
15	MAXC3L	Aceleración máxima Canal 3, hex, cuentas, byte bajo
16	MAXC2H	Aceleración máxima Canal 2, hex, cuentas, byte alto
17	MAXC2L	Aceleración máxima Canal 2, hex, cuentas, byte bajo
18	MAXC1H	Aceleración máxima Canal 1, hex, cuentas, byte alto
19	MAXC1L	Aceleración máxima Canal 1, hex, cuentas, byte bajo
20		No utilizada

Tabla 4.3. Datos del encabezado de cada evento

Area de datos de los eventos

A partir de la localidad \$00800 se almacenan los datos multiplexados de los eventos registrados. Cada evento inicia con 6 bytes "00" y termina con 6 bytes "FF" (tabla 4.4). Estos caracteres fijos sirven como marcas de separación entre eventos y facilitan su identificación en el proceso de reproducción. Los primeros datos almacenados después del separador son los del canal 3, luego los del 2, y así sucesivamente hasta terminar siempre con los del canal 1.

BYTE	DESCRIPCION
1	00
2	00
3	00
4	00
5	00
6	00
7	[BUS SYN, 4 bits altos canal 3]
8	[8 bits bajos canal 3]
9	[BUS BCD, 4 bits altos canal 2]
10	[8 bits bajos canal 2]
11	[BUS AUX, 4 bits altos canal 1]
12	[8 bits bajos canal 1]
.	.
.	.
N-13	[BUS SYN, 4 bits altos canal 3]
N-12	[8 bits bajos canal 3]
N-11	[BUS BCD, 4 bits altos canal 2]
N-10	[8 bits bajos canal 2]
N-9	[BUS AUX, 4 bits altos canal 1]
N-8	[8 bits bajos canal 1]
N-7	[BUS SYN, 4 bits altos canal 3]
N-6	[8 bits bajos canal 3]
N-5	FF
N-4	FF
N-3	FF
N-2	FF
N-1	FF
N	FF

- Inicio de los
datos del evento

- Fin de los datos
del evento

Tabla 4.4 Datos multiplexados de un evento

V. OPERACION DEL SISTEMA

En este capítulo se presenta la parte operativa del acelerógrafo ADII: descripción de los controles del tablero frontal y del visualizador numérico junto con el formato de despliegue de datos, procedimientos de inicialización, transmisión de datos y otras funciones.

5.1 Tablero frontal de control

Por medio de este tablero, mostrado en la figura 5.1, el usuario controla y se comunica con el ADII. Para ello dispone de una serie de interruptores y un visualizador numérico que se describen a continuación.

5.1.1 Interruptores

INTERRUPTOR DE ENCENDIDO:

Este es el interruptor general de encendido del aparato. Para prevenir que el instrumento sea apagado accidentalmente, el interruptor tiene un seguro especial. Se requiere levantarlo levemente para destrabarlo.

Cabe señalar que, aunque el interruptor esté en posición de apagado, los datos almacenados en la memoria no se pierden, ya que la unidad de almacenamiento está provista de una batería independiente que garantiza la integridad de los datos.

BOTON RESET:

Con él se reinicializa manualmente al instrumento. Al oprimirlo se genera una señal de RESET que fuerza al microprocesador a iniciar nuevamente el programa.

SELECTOR DE MODO:

Por medio de este interruptor se selecciona uno de dos modos de operación:

- "INIT" (Inicialización): Las variables modificables tales como fecha, hora, umbral de disparo, etc. pueden ser inicializadas por medio de los botones "SELECTOR DESPLIEGUE", "SELECTOR DATOS" y "DATOS".

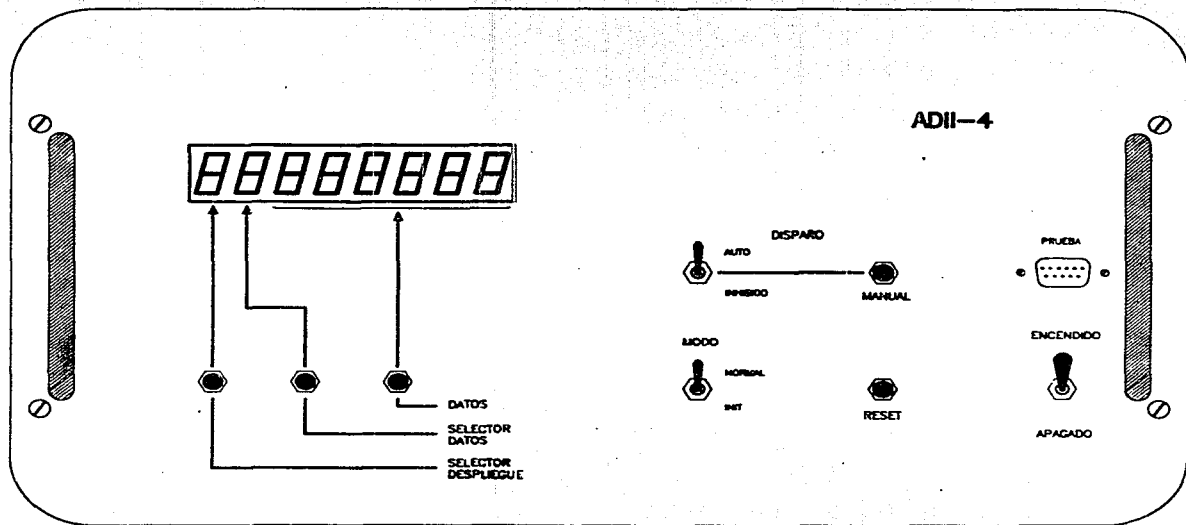


Figura 5.1 Tablero de control

Mientras se encuentre en este modo de operación el almacenamiento de datos en la UAD queda inhibido y los relojes principal y auxiliar se detienen.

Estando en "INIT" también se puede entrar a un menú para ejecutar diversas rutinas de utilería como revisión, calibración y transmisión de datos, las cuales se explicarán más adelante.

- "NORMAL" (Operación Normal): Este es el modo principal del ADII. El microprocesador ejecuta las tareas de adquisición, algoritmo de disparo, registro y despliegue de datos, entre otras. Al entrar en él, tanto el reloj principal, como el auxiliar inician su operación a partir de la hora y fecha con que fueron inicializados.

SELECTORES DE DISPARO

- Selector AUTO / INHIBIDO: En la posición AUTO se activa el algoritmo interno de disparo quien, al rebasar el movimiento del terreno los umbrales seleccionados, inicia el registro de los datos. Estando en la posición INHIBIDO se suprime todo disparo ya sea interno, manual o externo.

- Botón de disparo MANUAL: Mediante este botón se fuerza un disparo manual cuando el selector de disparo está en AUTO. Los datos se registran durante el tiempo de posevento preestablecido (de 15 a 99 segundos) contado a partir del último disparo manual.

BOTONES DEL VISUALIZADOR

Las funciones principales de estos tres botones, entre otras, son las siguientes:

- SELECTOR DESPLIEGUE: Con él se escogen los distintos grupos de datos a desplegar y algunas funciones operativas del instrumento.

- SELECTOR DATOS: Sirve para seleccionar secuencialmente, en modo de INIT, uno de los 6 dígitos de la parte derecha del visualizador que se desea inicializar.

- DATOS: Con este botón, en modo INIT se incrementa el dato seleccionado por el botón anterior.

5.1.2 Visualizador numérico

Para el despliegue de datos el ADII utiliza un visualizador numérico de cristal líquido de 8 dígitos hexadecimales.

El formato general de despliegue se muestra en la figura 5.2. Se distinguen dos tipos de datos: numéricos y de control (a través de los puntos decimales).

Los 8 dígitos del visualizador están divididos en 3 campos. De izquierda a derecha tienen las siguientes funciones:

- El primer dígito está asociado al botón SELECTOR DESPLIEGUE (SELDSP) e identifica al grupo de datos desplegados. En total se pueden seleccionar 16 distintos grupos. Al oprimir el botón SELDSP se incrementa este dígito y se despliega en el campo de datos la información del grupo seleccionado. SELDSP puede tomar valores entre 0 y F y es desplegado tanto en modo INIT como NORMAL.
- El segundo dígito solo aparece en modo de inicialización y se utiliza para señalar al dígito, de los 6 del campo de datos que se desea modificar. Por ello puede solamente tomar los valores 1 a 6. Al pulsar el botón SELECTOR DATOS (SELDAT) este dígito incrementa consecutivamente su valor. En operación NORMAL está apagado, excepto para SELDSP=F.
- Los seis dígitos restantes forman el campo de datos en cual se despliega la información del grupo seleccionado por SELDSP.

Adicionalmente a los datos numéricos se despliegan también señales de control (figura 5.2):

- El punto decimal dp0 conmuta de modo intermitente cuando el voltaje de la fuente de alimentación está por debajo del mínimo aceptable (11.5 V). Si está por arriba dp0 se mantiene apagado.
- Los dos puntos c1(:) se mantienen encendidos cuando el instrumento se encuentra en modo INIT y pulsan de acuerdo con el pulso por segundo del reloj principal en modo NORMAL.
- El punto decimal dp3 enciende cuando la aceleración desplegada de uno de los canales tiene signo negativo. En caso contrario se mantiene apagado.

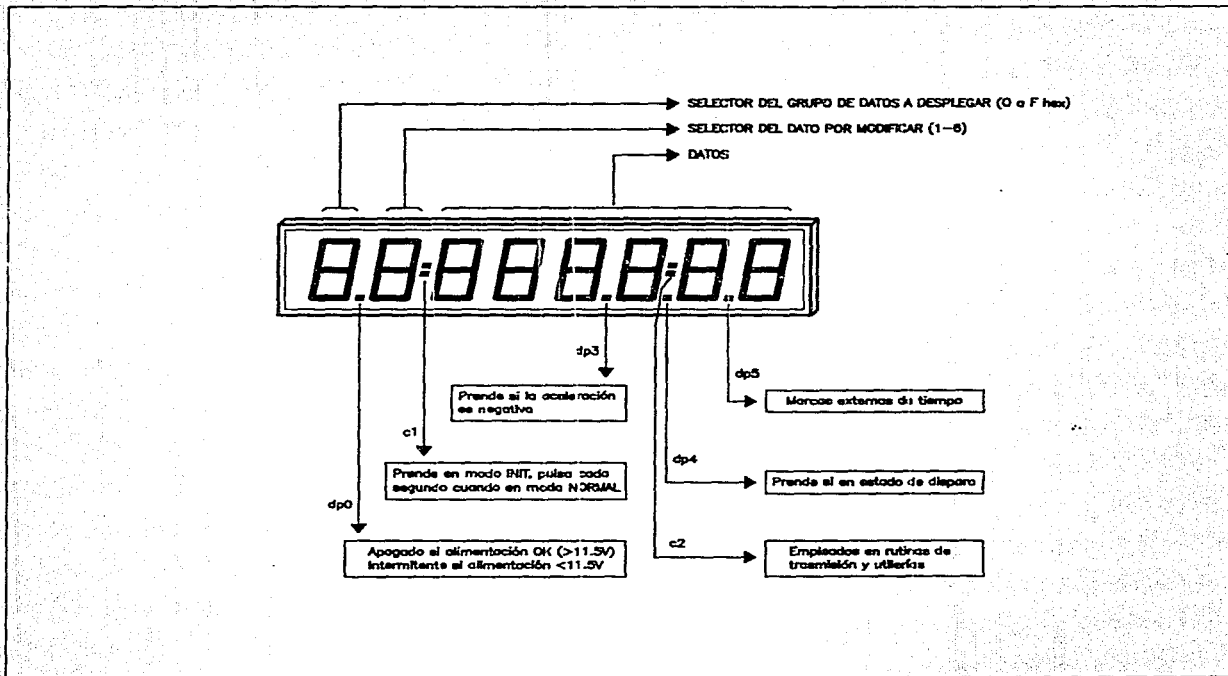


Figura 5.2 Formato de despliegue de datos

- El punto decimal dp4 prende cuando el sistema está en estado de disparo.
- El punto decimal dp5 refleja los pulsos de las marcas externas de tiempo.
- Los dos puntos c2(:) conmutan intermitentemente durante la transmisión de datos. También se usa en las rutinas de revisión de memoria.

5.1.3 Datos desplegados

La información que puede desplegarse se detalla en la figura 5.3. De acuerdo con el valor del dígito SELDSP se pueden desplegar los siguientes datos:

SELDSP= 0: Hora, minuto y segundo del reloj principal.

Mientras el reloj principal está funcionando se observa el incremento del tiempo cada segundo. En modo INIT este reloj se detiene con la posibilidad de modificar alguno de sus datos.

SELDSP= 1: No. de serie del instrumento y día del reloj principal.

En los dígitos d1, d2 y d3 se muestra el número de serie asignado al instrumento. Los tres siguientes dígitos muestran el número del día transcurrido del reloj principal (calendario Juliano que va de 001 a 365).

SELDSP= 2: No. eventos, No. de interrupciones.

Los dígitos d2 y d3 despliegan el número de eventos registrados y tiene un valor máximo de 99. El número de veces que el programa fue interrumpido debido a fallas de alimentación, ruido o pérdida de secuencia del programa de control o por causa de algún transitorio en el sistema, se muestra en los dígitos d5 y d6. El carácter "E" (Evento) desplegado en d1 y el "F" (Falla) en el dígito d4 son caracteres fijos y referencian a las variables desplegadas



SELECTOR DESPLIEGUE (SELDSP)	SELECTOR DATOS A MODIFICAR (SELDAT)	DATOS DESPLEGADOS (DAT)						DESCRIPCION
		d=1	d=2	d=3	d=4	d=5	d=6	
• 0	d	H10	H1	M10	M1	S10	S1	Hora, Min, Seg - Reloj Principal
• 1	d	NS100	NS10	NS1	D100	D10	D1	Horas, Día - Reloj Principal
• 2	d	E	CE10	CE1	F	GL10	GL1	No. Eventos, No. Interrupciones
• 3	d	H10A	H1A	M10A	M1A	S10A	S1A	Hora, Min, Seg - Reloj Auxiliar
• 4	d	DM10A	DM1A	MS10A	MS1A	A10	A1	Día, Mes, Año - Reloj Auxiliar
• 5	d	E	D	A	EDA10	EDA1	EDAO	Espacio disponible de memoria (en min)
• 6	d	B	A	0	BAT10	BAT1	BATO	Voltaje de alimentación (Volts)
• 7	d	PREV10	PREV1	0	0	PSTE10	PSTE1	Preaviso y Posaviso (seg)
• 8	d	D	C	1	UMC213	UMC12	UMC11	Umbral de disparo Canal 1 (gols)
• 9	d	D	C	2	UMC23	UMC22	UMC21	Umbral de disparo Canal 2 (gols)
• A	d	D	C	3	UMC33	UMC32	UMC31	Umbral de disparo Canal 3 (gols)
• B	d	C	A	n	ADCn3	ADCn2	ADCn1	Aceleración muestra Canal n (gols o cuentas)
• C	d	B	BM10	BM1	REVH	REV10	REV1	No. bloques memoria, Rev. Tarjeta y Programa
• D	d	RAN1	RANO	RAN01	0	GAN10	GAN1	Rango de los sensores y Ganancia
• E	d	C	O	D	F	F	F	Transmisión de datos y rutinas de utilidad
• F	A4	A3	A2	A1	JD	D1	DO	Inspección de datos memoria de la UAD

En modo NORMAL, d está apagado

n = 1, 2, 3 = No. de canal

D0 y D1 = dato de la memoria

En modo INIT, d = 1 a 6

• = datos modificables

A0 - A4 = dirección de la localidad de memoria

A,B,C,D,E,F y O son valores fijos

Figura 5.3 Detalle de la información desplegada

SELDESP= 3: Hora, minuto y segundo del reloj auxiliar.

En este grupo se despliega el tiempo del reloj auxiliar. Después de inicializar el reloj principal y al momento de pasar de modo INIT a NORMAL, automáticamente el reloj auxiliar toma los valores de la hora y fecha del reloj principal. En ese instante ambos relojes entran simultáneamente en operación con los mismos datos pero trabajan en forma independiente uno del otro con sus respectivas bases de tiempo.

SELDESP= 4: Día, mes y año del reloj auxiliar.

En este grupo de datos se despliega la fecha del reloj auxiliar: día del mes (d1 y d2), No. del mes (d3 y d4) y los dos últimos dígitos del año (d5 y d6).

SELDESP= 5: Espacio disponible en memoria de la unidad de almacenamiento de datos (UAD).

Los tres primeros dígitos despliegan "E D A" (Espacio Disponible de Almacenamiento). Enseguida se muestra el tiempo disponible de almacenamiento dado en minutos (d4 y d5) y décimas de minuto (d6).

SELDESP= 6: Voltaje de alimentación (de la batería externa).

Las constantes "B A 0" aparecen en los tres primeros dígitos. En los dígitos restantes se despliega el voltaje de alimentación con una resolución de décimas de Volt.

SELDESP= 7: Tiempos de preevento y de posevento.

El tiempo de preevento se despliega en los dígitos d1 y d2. En los dos siguientes dígitos se muestra "0 0" y en los dígitos d5 y d6 aparece el tiempo de posevento. Las unidades de ambos valores están en segundos e indican respectivamente, el tiempo de registro previo al disparo (de 0 a 49 segundos) y el tiempo de registro o duración posterior al último redisparo (de 15 a 99 segundos). El tiempo de posevento deberá ser siempre mayor o igual que el de preevento.

SELDESP= 8, 9, A: Umbrales de disparo de los canales

Los umbrales de aceleración de cada canal para el algoritmo de disparo se muestran en estos 3 grupos de datos. Como identificadores de cada uno de ellos se despliegan en los tres primeros dígitos "D C n", donde n es el número del canal al que se hace referencia. Las unidades de los umbrales son gals (cm/s²).

SELDESP= B: Valor de aceleración instantánea de cada canal.

En este grupo de datos se monitorean los valores de aceleración de cada uno de los canales que el conversor A/D está procesando. En los primeros dígitos se muestra "C A n", donde n es el No. canal desplegado (1, 2 ó 3). En los dígitos restantes aparece el valor de aceleración del canal respectivo dado en gals. Para observar sucesivamente los 3 canales se oprime el botón DATOS. Si se mantiene oprimido el botón SELECTOR DATOS, la muestra correspondiente se despliega en cuentas hexadecimales en vez de gals, en un rango de 000 a FFF (aceleración cero = \$800).

SELDESP= C: No. bloques de memoria, revisión de los circuitos y revisión del programa de control.

Seguido del carácter fijo "B", en los dígitos d2 y d3 se despliega el número de bloques de 128K bytes de memoria física instalado en la unidad de almacenamiento de datos del instrumento. Este valor puede ir de 1 a 8 (para 1 Mbyte). El número de revisión de los circuitos del instrumento aparece en el dígito d4 y la versión del programa de control utilizado en los dígitos d5 y d6.

SELDESP= D: Rango de los sensores y ganancia.

En este grupo se despliega el rango de los sensores utilizados expresado en unidades de g (g=aceleración de la gravedad terrestre) con un dígito entero y dos decimales (los rangos usuales son 0.5, 1.0 y 2.0 g). En los dos últimos dígitos se despliega el código de ganancia seleccionado, usualmente igual a 1.

SELDESP= E: Menú de transmisión de datos y utilerías.

En este grupo de datos y estando en modo INIT se pueden ejecutar diversas rutinas de un menú que se describá en el inciso 5.3. En modo NORMAL no tiene ninguna función.

SELDESP= F: Monitor de datos de la memoria de la unidad de almacenamiento.

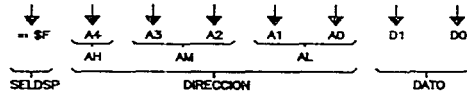
Con esta opción del programa se pueden observar los datos almacenados en cada una de las localidades de la memoria UAD. Por medio de los tres botones del visualizador se direcciona la localidad deseada, la que se muestra junto con el dato correspondiente en el visualizador. Esta función se utiliza sólo para fines de servicio del instrumento. El formato y control de esta función se presenta como referencia en la figura 5.4

5.1.4 Conector de prueba

Sobre el tablero frontal se encuentra un conector de prueba tipo DB9 para monitorear y verificar los niveles de voltaje del instrumento y las señales de los sensores. Las señales presentes en este conector y los valores aceptables de operación se presentan en la tabla 5.1.

PIN	SEÑAL	VALORES ACEPTABLES
1	Común	0 V
2	Voltaje alimentación +12V	11 a 15 VDC
3	Voltaje fuente +5V (Vcc)	4.8 a 5.2 VDC
4	Voltaje fuente +9V	8.5 a 10 VDC
5	Voltaje fuente -9V	-8.5 a -10 VDC
6	Señal sensor canal 3	0 a ± 2.5 V
7	Señal sensor canal 2	0 a ± 2.5 V
8	Señal sensor canal 1	0 a ± 2.5 V
9	Voltaje de baterías:	
	a) Si DISPARO en modo AUTO: batería reloj auxiliar (Vpin3 - Vpin9)	2.6 a 3.2 VDC
	b) Si DISPARO en INHIBIDO: batería respaldo UAD (Vpin9 - Vpin1)	2.5 a 5.0 VDC

Tabla 5.1 Señales del conector de prueba del tablero frontal



No. DE BLOQUES DE 128K	RANGO DE DIRECCIONES
B1	\$00000 - \$1FFFF
B2	\$20000 - \$3FFFF
B3	\$40000 - \$5FFFF
B4	\$60000 - \$7FFFF
B5	\$80000 - \$9FFFF
B6	\$A0000 - \$BFFFF
B7	\$C0000 - \$DFFFF
B8	\$E0000 - \$FFFFFF

CONTROL DE DESPLIEGUE DE DIRECCIONES Y DATOS:

- Si se pulsa DAT por menos de 1 seg, avanza la dirección en \$1 por \$1 (AL + \$1)
- Si se oprime DAT por más de 1 seg, avanza la dirección en \$10 por seg (AL + \$10)
- Si DAT oprimido y SELDAT oprimido, avanza la dirección en \$100 (AM + \$1)
- Si DAT oprimido y SELDSP oprimido, avanza la dirección en \$1000 (AM + \$10)
- Si sólo se pulsa SELDAT, avanza la dirección en \$10000 (AH + \$1)
- Si en todos los casos anteriores, el switch de DISPARO AUTO/INH está en posición de INH, entonces la dirección en vez de incrementarse se decrementará

Figura 5.4 Formato y control de despliegue de la unidad de almacenamiento de datos

La señal del pin 9 depende de la posición del interruptor del modo de DISPARO. En modo AUTO se lee el voltaje de la batería de litio del reloj auxiliar el cual debe medirse entre Vcc (pin 3) y el pin 9. En modo INHIBIDO se obtiene el valor del voltaje de la batería de respaldo de la memoria de la unidad de almacenamiento referido al común.

5.2 Inicialización y puesta en operación

Ciertas variables y parámetros desplegados en el visualizador (fecha, hora, No. de serie, etc.) requieren ser inicializadas por el usuario antes de que el instrumento sea puesto en operación normal. El procedimiento a seguir se resume en los siguientes pasos:

1. Colocar el selector de MODO en INIT y seleccionar el grupo de datos a inicializar pulsando el botón SELECTOR DESPLIEGUE. Los datos posibles de modificarse son los indicados mediante un asterisco en la figura 5.3
2. Pulsar el botón SELECTOR DATOS hasta que indique el número del dígito que se desea modificar. Por ejemplo, si se quieren modificar las decenas del mes del reloj auxiliar, los valores seleccionados tendrán que ser SELDSP=4 y SEDAT=3.
3. Modificar el dato seleccionado por medio del botón DATOS. Al pulsarlo, el dígito correspondiente se incrementará dentro del rango de valores permitidos para la variable escogida. Así por ejemplo, el dígito de las decenas del mes del reloj auxiliar sólo podrá tomar los valores de 0 y 1, mientras que sus unidades serán modificables entre los valores de 0 a 9.
4. Repetir el procedimiento para cada uno de los datos que se se deseen modificar.
5. Poner el selector de MODO en la posición de NORMAL. A partir de entonces, el reloj principal y el auxiliar comenzarán a operar en forma independiente pero con los mismos valores iniciales (del reloj principal).
6. En modo NORMAL y siendo SELDSP=2 se puede inicializar el contador de eventos a 00 y el número de interrupciones a 01. Para ello se deben oprimir simultáneamente los botones SELECTOR DESPLIEGUE Y SELECTOR DATOS.

5.3 Trasmisión de datos y rutinas de utilería

Estando en modo INIT y en el grupo de datos SELDSP=E, se tiene una selección de diversas rutinas entre ellas las de trasmisión de datos. Las rutinas se seleccionan mediante el botón SELDAT. Al oprimirlo, el dígito correspondiente avanza sucesivamente de 0 a 4. Al oprimir el botón DISPARO MANUAL se da inicio a la rutina elegida. A continuación se explica cada una en detalle.

5.3.1 Trasmisión de datos en forma serie (SELDAT=0)

Esta rutina permite reproducir los datos de uno o más eventos registrados en la unidad de almacenamiento y transmitirlos en forma serial asíncrona a través del puerto serie RS-232C hacia un dispositivo externo, normalmente una computadora. La trasmisión se realiza a través del conector DB25 (JCH6), localizado en la parte lateral del instrumento (figura 6.11).

El formato de trasmisión de los datos serie se detalló en el capítulo III, figura 3.9. La longitud de palabra de 8 bits es fija al igual que la velocidad de trasmisión de 9600 bauds. La paridad y el No. de STOP bits pueden opcionalmente seleccionarse a través de un conector sobre la tarjeta D. El procedimiento para ello se detalla en el capítulo VI. Normalmente el bit de paridad está deshabilitado y se trasmite un solo STOP bit.

Al seleccionar esta rutina se observará en el visualizador el mensaje "EO:CODE:nn". Al oprimir el botón DATOS los dos últimos dígitos nn toman distintos valores que indican el tipo de información que se puede transmitir. Las opciones son:

nn="DD": Trasmisión del directorio de datos almacenados (opción default al seleccionar esta rutina).

El formato y datos que se transmiten son los descritos en el capítulo IV, figura 4.14 e identificados como "Parámetros y Directorio". Primero se envían los datos de la tabla 4.2 (48 bytes) y en seguida todos los encabezados de los eventos almacenados en la UAD con el formato de la tabla 4.3 (paquete de 20 bytes cada uno). Con estos datos el usuario tiene toda la información necesaria para seleccionar el o los eventos que quisiera reproducir.

nn="00" a "99": Trasmisión de los datos de los eventos.

Los dos últimos dígitos nn indican en este caso el número del evento a transmitirse. Cada vez que se oprime el botón DATOS este número se incrementa. Si se escoge el evento 00 se transmitirán todos los eventos almacenados en la memoria UAD comenzando por el primer evento registrado (este proceso puede durar hasta 15 minutos en el caso de que la memoria esté llena).

El paquete de información que se envía para cada evento seleccionado consta del encabezado asociado (tabla 4.3) seguido de los datos multiplexados mostrados en la tabla 4.4 y descritos en detalle en el capítulo IV.

La transmisión de datos se inicia al oprimir el botón DISPARO MANUAL y puede suspenderse en cualquier momento oprimiéndolo nuevamente. Mientras se lleva a cabo la transmisión, los dos puntos c2(:) del visualizador conmutan cada medio segundo y se despliega "E0:000E:nn". Al finalizar la transmisión se despliega "E0:FFFE:nn" y los dos puntos c2 permanecen encendidos.

En caso de que no hay ningún evento almacenado en memoria o si el No. de evento seleccionado es mayor que el número de eventos registrados aparecerá al iniciar la rutina el mensaje de error "E0:CODE:EE" en el visualizador.

5.3.2 Trasmisión de datos en forma paralela (SELDAT=1)

Por medio de esta rutina también se transmiten los eventos almacenados en memoria hacia un dispositivo externo pero esta vez en forma paralela, 8 bits por dato. El procedimiento de selección del evento y el control de la transmisión es el mismo que el caso anterior para la transmisión serie. El formato de los datos y la señal de control asociada se presentan en la figura 3.8 del capítulo III.

5.3.3 Revisión de las memoria de la UAD (SELDAT=2)

Esta es una rutina de utilería que permite verificar todas las localidades de la memoria instalada en la unidad de almacenamiento sin que se alteren los datos allí guardados.

Al seleccionarse se despliega en el visualizador "E2:COd002". La rutina se inicia oprimiendo el botón de DISPARO MANUAL. Mientras se revisa la memoria, en el visualizador se despliega "E0:bd₄d₅0:00". El dígito d₄ indica el número de bloque de memoria (128 Kbytes) y tiene un valor máximo de 8. El dígito d₅ indica la fracción del bloque que se

está revisando y tiene un valor hexadecimal entre 0 y F (0-15 decimal). En caso de encontrarse un error en alguna localidad durante la revisión, se detiene la ejecución y se despliega "EEE" en los tres últimos dígitos, mostrando d_4 el bloque de memoria con error. Al finalizar sin error la revisión de todos los bloques de memoria instalados, en los tres últimos dígitos se despliega "FFF". La ejecución puede ser suspendida en cualquier momento oprimiendo nuevamente el botón de DISPARO MANUAL.

5.3.4 Escritura y verificación de la memoria de la UAD (SELDAT=3)

Esta rutina tiene dos opciones que se pueden seleccionar dependiendo de la posición del interruptor de modo de disparo:

- Posición AUTO: Escritura en la UAD

Con esta rutina se escribe, a partir de la dirección \$00030, en cada localidad de la memoria UAD el dato correspondiente a la parte baja de la dirección seleccionada. El proceso destruye la información previamente almacenada, por lo que los primeros \$30 bytes, que contienen parámetros vitales, no se incluyen en esta rutina. La duración de ejecución de la rutina es aproximadamente 2 minutos para 1 Mbyte de memoria.

- Posición INHIBIDO: Revisión de datos escritos en la UAD

Al ejecutarse esta rutina, se verifica que cada una de las localidades previamente llenadas con la rutina anterior (posición AUTO) efectivamente tenga el dato correspondiente. En caso negativo en el visualizador se despliega en los tres últimos dígitos el mensaje "EEE" terminando así su ejecución.

Al igual que en los casos anteriores se da inicio a estas rutinas oprimiendo el botón de DISPARO MANUAL. Durante su ejecución los dos puntos $c2(:)$ conmutan cada medio segundo y se despliega en el visualizador "E3:COD3:3n", en donde $n=1$ en la rutina de escritura y $n=2$ en la rutina de verificación. Al finalizar las rutinas exitosamente se despliega "FFF" en los tres últimos dígitos. Las rutinas pueden suspenderse en cualquier momento oprimiendo nuevamente el botón de DISPARO MANUAL.

5.3.5 Calibración del reloj auxiliar (SELDAT=4)

Esta rutina está reservada para ajuste y calibración del reloj auxiliar. Al iniciarla por medio del botón de DISPARO MANUAL, en el visualizador se despliega "E4:CCCCC" y el reloj auxiliar genera una señal periódica la cual permite ajustar su oscilador interno.

5.3.6 Inspección individual de datos de la memoria de la UAD

Al seleccionar el grupo de datos SELDSP=F se invoca una rutina del programa que permite inspeccionar individualmente cada una de las localidades de memoria de la unidad de almacenamiento.

Esta rutina de utilería está reservada para servicio únicamente. El formato de despliegue de los datos se muestra en la figura 5.4. Consta de dos campos, uno que indica la localidad de memoria (A0 - A4) y uno que muestra el dato almacenado en esa localidad (D0 y D1). El procedimiento para la selección de una localidad se detalla en el misma figura, en la cual también se indica el rango total de direcciones y su subdivisión en bloques de 128 Kbytes.

5.4 Sincronización de los relojes

El procedimiento para la puesta a tiempo de los relojes internos y auxiliar se describió en el inciso 5.2. Después de modificar los datos en modo INIT, al momento de pasar al modo NORMAL, ambos relojes comienzan a operar. Este procedimiento difícilmente permite ajustarlos con una precisión mejor que ± 100 ms. Sin embargo existe también una forma mucho más precisa de sincronizar los relojes utilizando una señal de referencia externa de un pulso por segundo o minuto introducida a través del conector JCH4. A continuación se describe el procedimiento de sincronización externa.

El selector de modo debe estar en NORMAL y el interruptor de disparo en posición INHIBIDO. Bajo estas condiciones, el sistema monitorea cada 10 ms la señal digital que llega al conector de JCH4. Cada vez que detecta un flanco positivo, es decir, se verifica un cambio de estado bajo a alto de la señal externa, el segundero del reloj interno se sincronizará con este pulso. Por lo tanto hay que adelantar al reloj principal entre cero y un segundo antes de sincronizarlo con la señal externa. Un procedimiento similar puede emplearse con marcas externas del minuto. En este caso habrá que ajustar el reloj interno al minuto correspondiente y adelantarle también entre 0 un segundo. La precisión que se logra con este procedimiento de sincronización externa es de 10 ms.

VI. DISTRIBUCION DE MODULOS Y COMPONENTES

6.1 Integración de los módulos

El acelerógrafo ADII es un instrumento autónomo y portátil contenido en un robusto gabinete de material plástico. En las figuras 6.1, 6.2 y 6.3 se muestran las fotografías con distintas vistas del aparato. Está integrado básicamente con los siguientes módulos y componentes:

- un gabinete plástico de 40 x 23 x 22 cm con tapa abatible.
- un tablero frontal de control con el visualizador numérico y los interruptores.
- un panel lateral con los conectores externos.
- un módulo de aluminio ranurado tipo huacal, sujeto al tablero frontal que sostiene las tablillas de circuito impreso.
- cinco tablillas de circuito impreso con componentes electrónicas.
- una tablilla nodriza de circuito impreso.

En la figura 6.4 se presenta un corte esquemático del interior del instrumento.

6.2 Tablillas de circuito impreso

Los circuitos electrónicos del ADII están integrados en 5 tablillas impresas y una tarjeta nodriza. Las funciones de cada una son:

TARJETA A: Visualizador numérico de cristal líquido

TARJETA B: CPU, base de tiempo, control y puertos E/S

TARJETA C: Acondicionador de señal, multiplexor y convertidor A/D

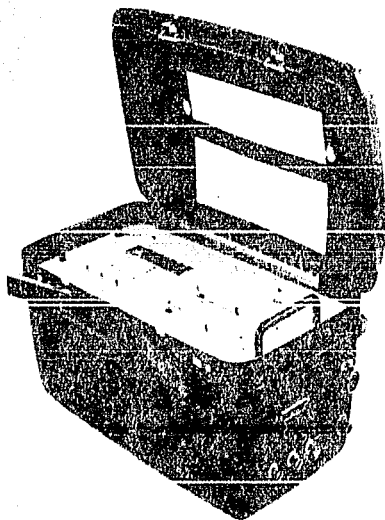


Figura 6.1

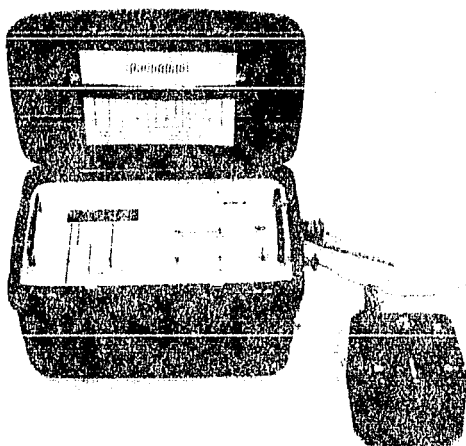


Figura 6.2

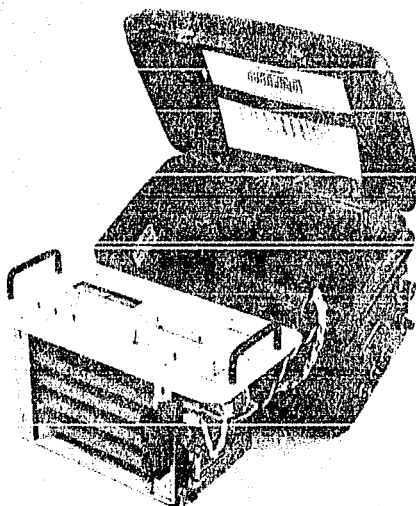


Figura 6.3

ESTA TESIS NO DEBE
SALIR DE LA BIBLIOTECA

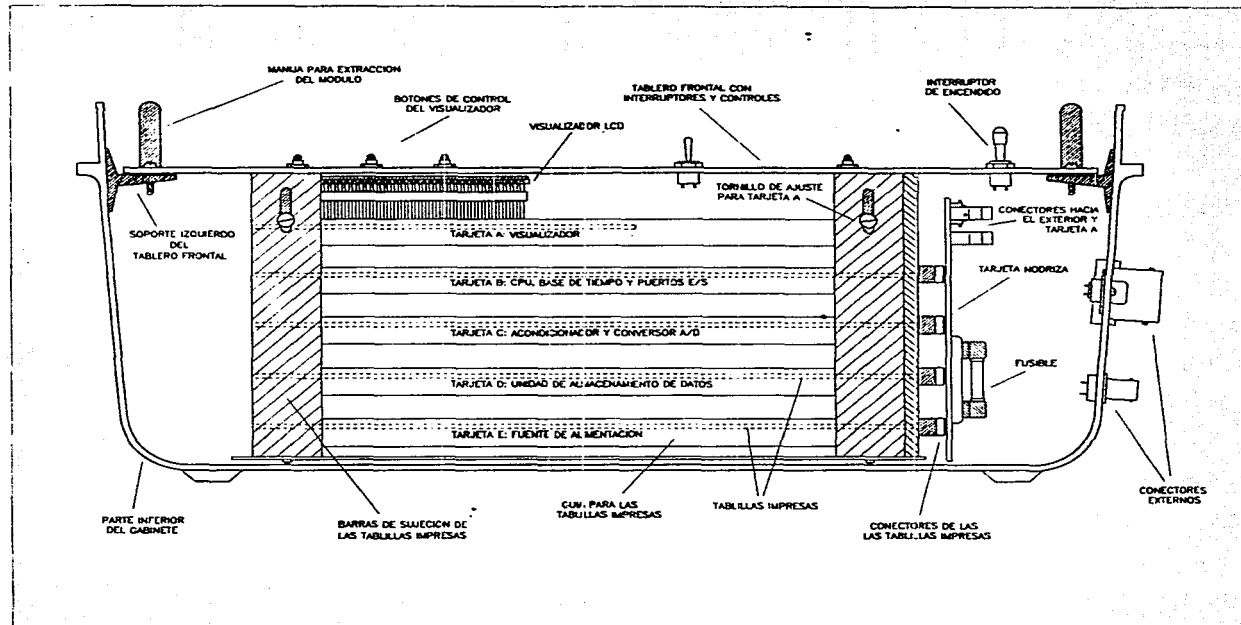


Figura 6.4 Vista interior del ADII

TARJETA D: Unidad de almacenamiento de datos, puertos serie y paralelo

TARJETA E: Fuente de alimentación

TARJETA N: Tarjeta nodriza con conectores para los distintos módulos

La distribución de componentes de cada una de las tarjetas se se muestra en las figuras 6.5 a 6.10

6.3 Configuración de los módulos

Las tarjetas B, C y D (figuras 6.6, 6.7 y 6.8) tienen algunos selectores y puentes que permiten configurar o programar los distintos módulos. Para ello se tienen que colocar una serie de puentes sobre conectores de aguja tal y como se ilustra en las figuras. En el caso de las tarjetas B y D se tienen que programar los estados lógicos cero y uno de los diferentes conectores de acuerdo con las marcas de referencia indicadas; en la tarjeta C solo se requieren puentes de interconexión.

En la tarjeta B se programan los datos correspondientes al número de serie, número de revisión de los circuitos y rango de los sensores utilizados. Todos estos datos se dan en código BCD a través de los puentes SB1 a SB24 como se señala en la tabla 6.1. Sobre la misma tarjeta se puede seleccionar también un código opcional de ganancia en la manera indicada en la tabla 6.2. Todos estos datos son leídos por el microprocesador, multiplexados junto con los datos de aceleración y también visualizados.

Los selectores de la tarjeta C permiten escoger distintos rangos de voltaje de entrada al convertor A/D de acuerdo con los rangos y especificaciones de los sensores utilizados. Las opciones se muestran en la tabla 6.3. El rango usual es de 0 a $\pm 2.5V$ para los acelerómetros FBA-23.

Finalmente en la tarjeta D se pueden seleccionar, conforme a la tabla 6.4, las opciones de los bits de paridad y de terminación (STOP bits) para la transmisión serie.

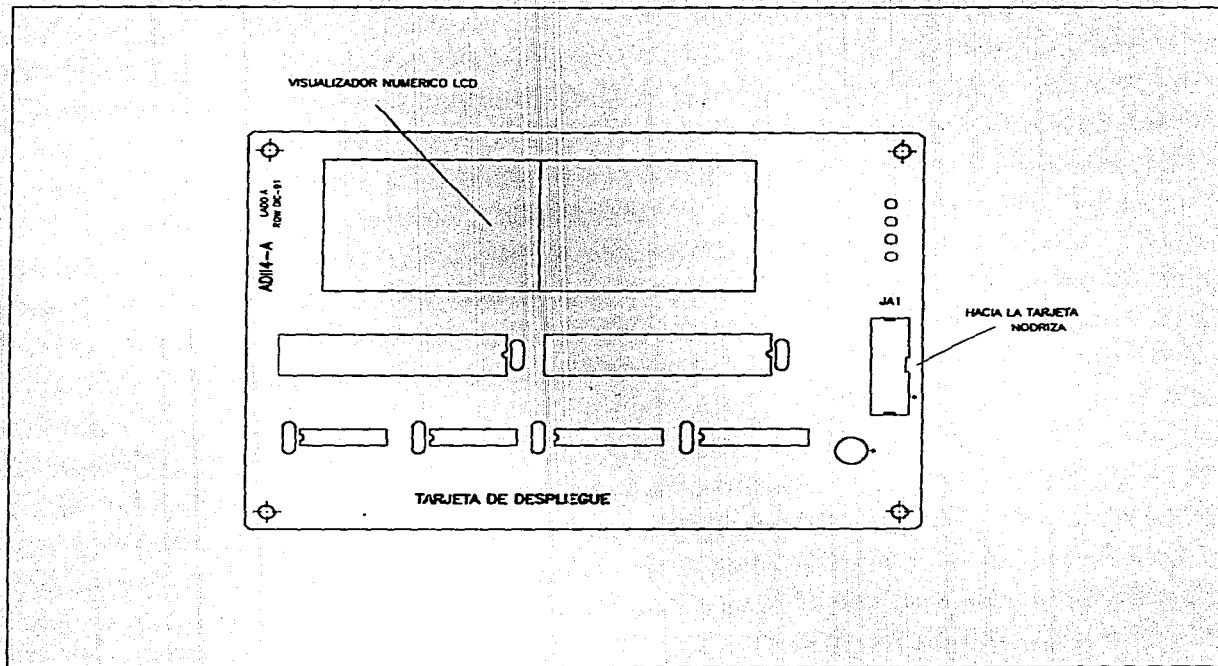


Figura 6.5 Tarjeta A: Visualizador numérico

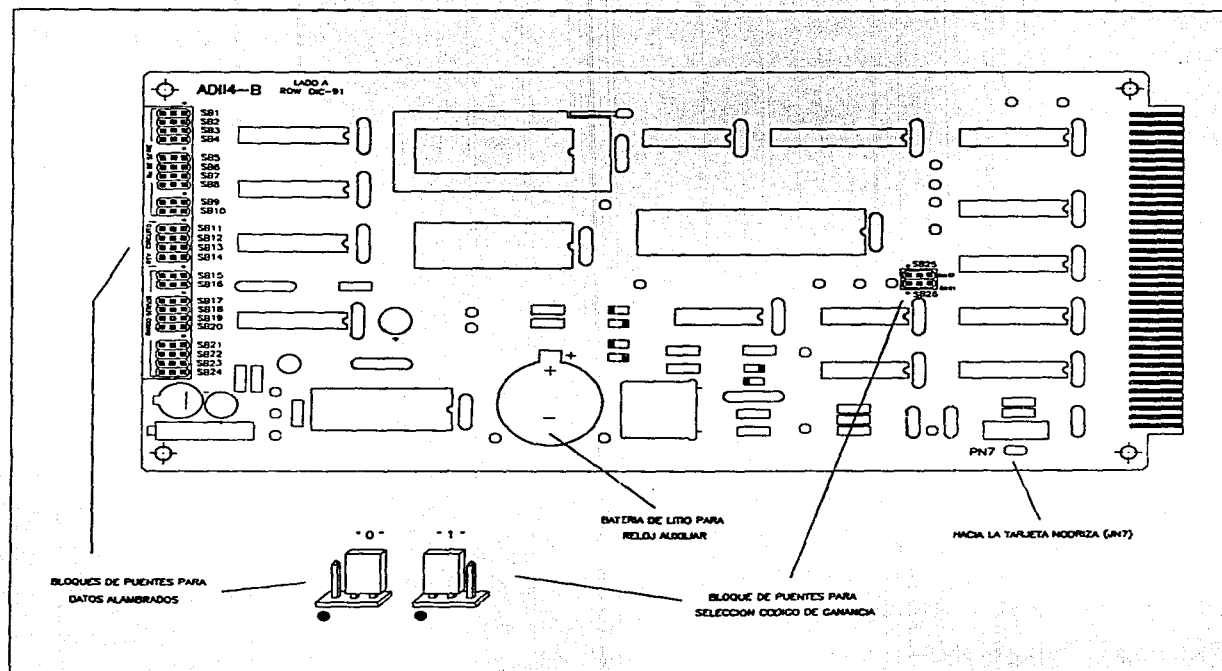


Figura 6.6 Tarjeta B: CPU, control y puertos E/S

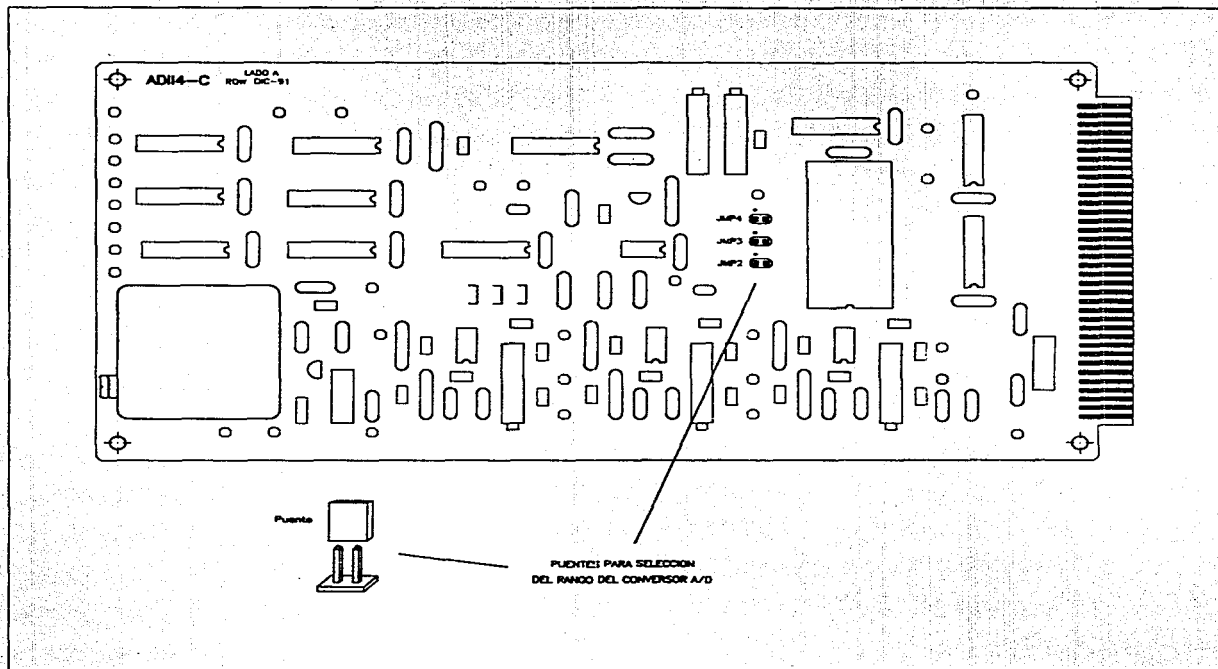


Figura 6.7 Tarjeta C: Base de tiempo, acondicionador de señal y convertidor A/D

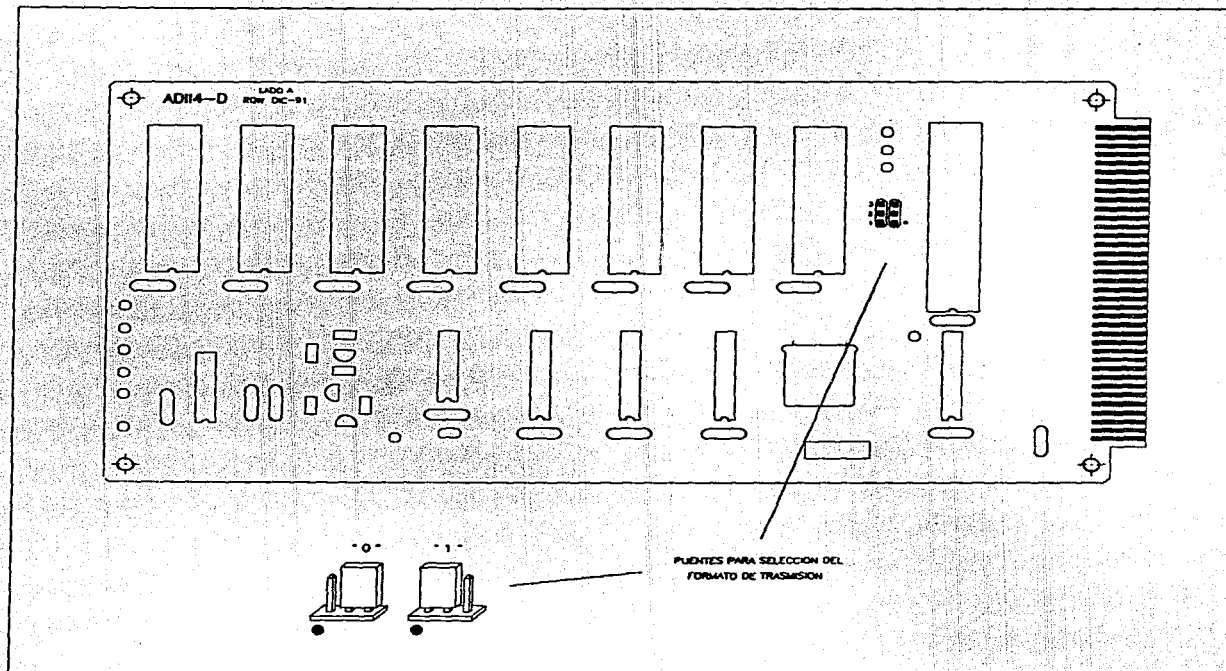


Figura 6.8 Tarjeta D: Unidad de almacenamiento de datos y puertos serie/paralelo

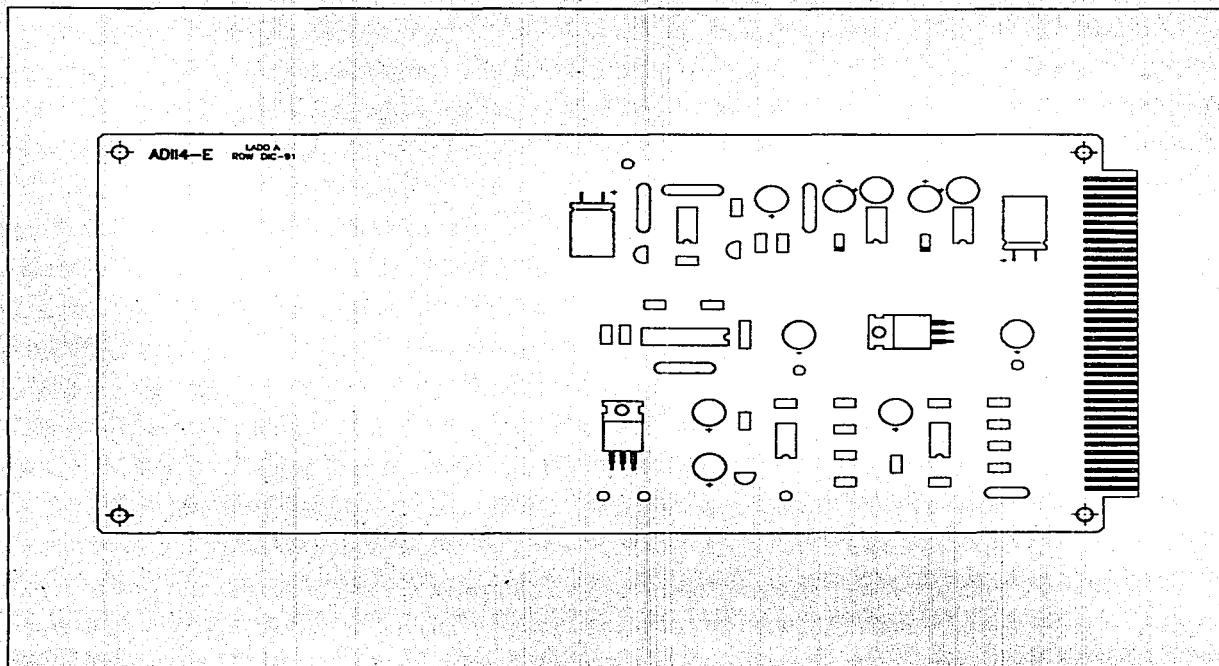


Figura 6.9 Tarjeta E: Fuente de alimentación

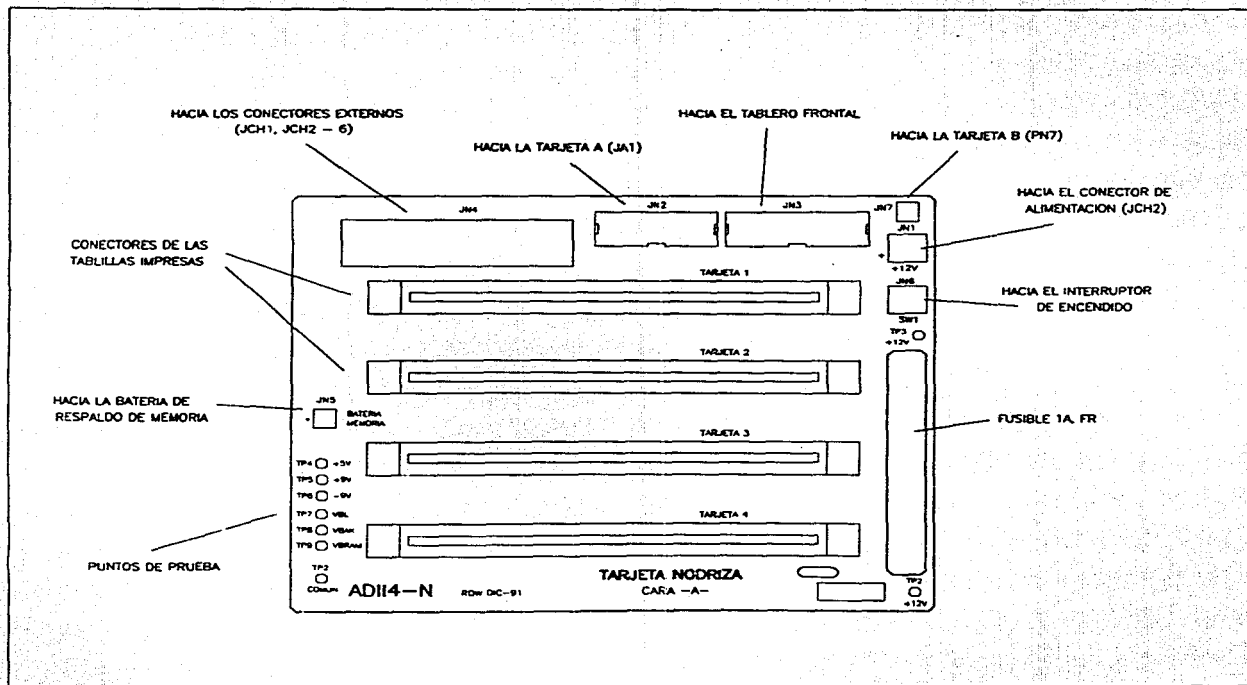


Figura 6.10 Tarjeta N: Tarjeta nodriza

SELECTOR	No. DE SERIE
SB1 (LSB) SB2 SB3 SB4 (MSB)	UNIDADES
SB5 (LSB) SB6 SB7 SB8 (MSB)	DECENAS
SB9 (LSB) SB10 (MSB)	CENTENAS

a) No. de serie del instrumento

SELECTOR	REVISION DE LOS CIRCUITOS
SB15 (LSB) SB16 SB17 SB18 (MSB)	UNIDADES

b) No. de revisión de los circuitos

SELECTOR	RANGO DEL SENSOR
SB15 (LSB) SB16 (MSB)	UNIDADES
SB17 (LSB) SB18 SB19 SB20 (MSB)	DECIMAS
SB21 (LSB) SB22 SB23 SB24 (MSB)	CENTESIMAS

c) Rango del sensor utilizado

Tabla 6.1 Programación de los datos alambrados

SELECTOR		GANANCIA
SB25 (GAN0)	SB26 (GAN1)	
0	0	x 1
1	0	x 2
0	1	x 4
1	1	x 10

Tabla 6.2 Selección del código de ganancia

RANGO DE ENTRADA	PUENTE		
	JMP2	JMP3	JMP4
0 a +5V	cerrado	abierto	cerrado
0 a ±2.5V	cerrado	cerrado	abierto
0 a ±5V	abierto	cerrado	abierto

Tabla 6.3 Selección de los rangos de voltaje de entrada del convertor A/D.

SELECTOR		BIT DE PARIDAD	No. DE STOP BITS
SD1	SD2		
0	0	NON	1
0	1	DESHABILITADO	1
1	0	NON	2
1	1	DESHABILITADO	2

Tabla 6.4 Selección de los bits de paridad y terminación para los datos del puerto serie.

6.4 Conectores y baterías de respaldo

Los principales conectores externos del ADII se presentan en la tabla 6.5. Su localización física en el costado derecho del gabinete se da en la figura 6.11. En el anexo A se presenta un listado con las señales y descripción de cada uno de los conectores.

Los conectores internos de las distintas tarjetas y su conexión destino se muestran en las figuras 6.5, 6.6 y 6.10.

Adicionalmente al suministro de la alimentación +12V, el ADII requiere de dos baterías internas que son:

1. Batería para respaldo del reloj auxiliar: es una batería de litio de 3V (RAYOVAC BR2325) la cual se encuentra localizada sobre la tarjeta B (figura 6.7).
2. Batería de respaldo de la memoria de la unidad de almacenamiento de datos. Se encuentra localizada sobre una de las barras verticales de aluminio junto a la tarjeta nodriza. De hecho está formada de tres baterías alcalinas tipo AA en serie dando un voltaje de 4.5V.

CONECTOR	TIPO	DESCRIPCION
JCH1	BENDIX PT07A-14-15S	Acelerómetros
JCH2	BENDIX PT07A-8-3S	Alimentación +12VDC
JCH3	BNC	Entrada para disparo externo
JCH4	BNC	Entrada código reloj externo y pulso para sincronización
JCH5	BNC	Salida pulso de evento
JCH6	DB25	Puerto serie RS-232C y puerto paralelo

Tabla 6.5 Conectores externos del ADII

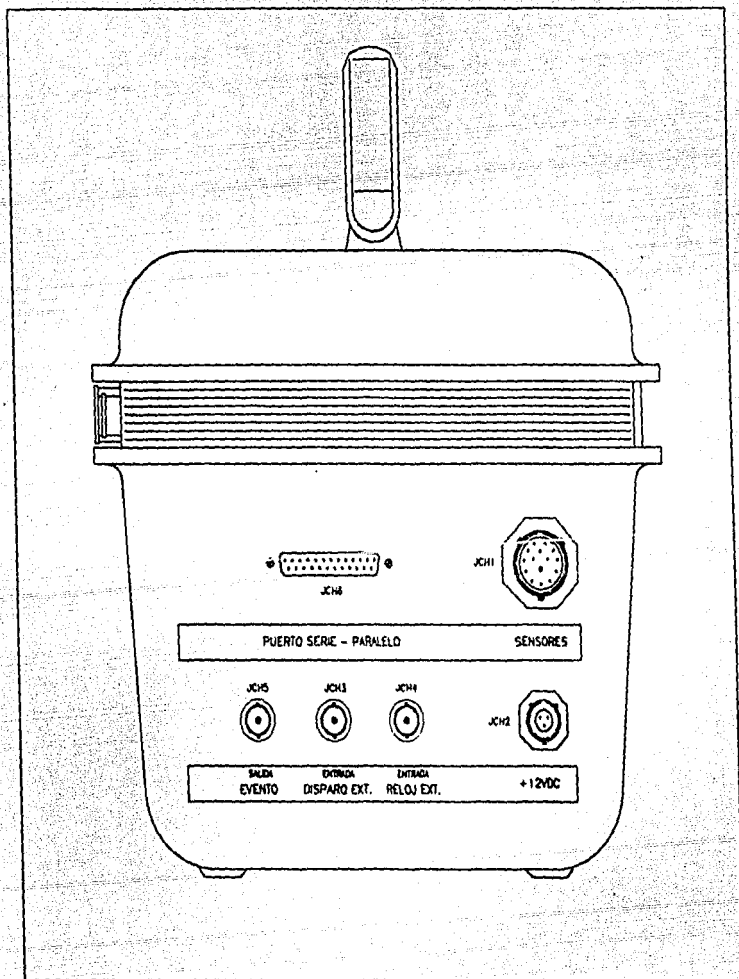


Figura 6.11 Conectores externos del ADII

VII.- PRUEBAS Y RESULTADOS

Con el fin de verificar el correcto funcionamiento del acelerógrafo ADII, se realizaron un gran número de pruebas de las distintas etapas y bloques que componen el sistema. En la mayoría de las pruebas, los registros almacenados en memoria se transfirieron a una computadora tipo PC y mediante programas especiales se analizaron y graficaron. A continuación se describen algunas de las más importantes y se presentan los resultados obtenidos.

7.1 Pruebas estáticas de ruido y linealidad

7.1.1 Nivel de ruido

El nivel de ruido permitido del instrumento no debe ser mayor que ± 1 bit. Para verificar lo anterior se conectaron al registrador señales de DC en cada una de las entradas correspondientes a los tres canales del sensor. Se obtuvieron registros con niveles de voltaje de 0 V, ± 1 V y ± 2 V.

En la figura 7.1 se muestra el registro obtenido con las entradas de los tres canales conectados a tierra. Considerando que una cuenta del convertor A/D equivale aproximadamente a 0.48 gals (981 gals/2048 cuentas) se observa que la variación del nivel de la señal no excede de ± 1 bit en ninguno de los tres canales.

7.1.2 Linealidad

La confiabilidad de los datos registrados depende en buena medida de que la relación entre el nivel de voltaje de la señal de los sensores y el valor binario registrado en memoria se mantenga constante dentro de todo el rango utilizado. Por otro lado el nivel de offset, tanto de las señales analógicas, como del convertor A/D debe ser lo más próximo a cero de modo que no altere significativamente el rango dinámico del ADII.

Después de haber ajustado los amplificadores de entrada a una ganancia unitaria y calibrado el convertor A/D, se conectaron a tierra las entradas de los sensores y se tomó lectura del valor desplegado de cada canal (offset), el cual sería considerado en los resultados de las siguientes mediciones. Para un offset nulo corresponde un valor de 7FF cuentas.

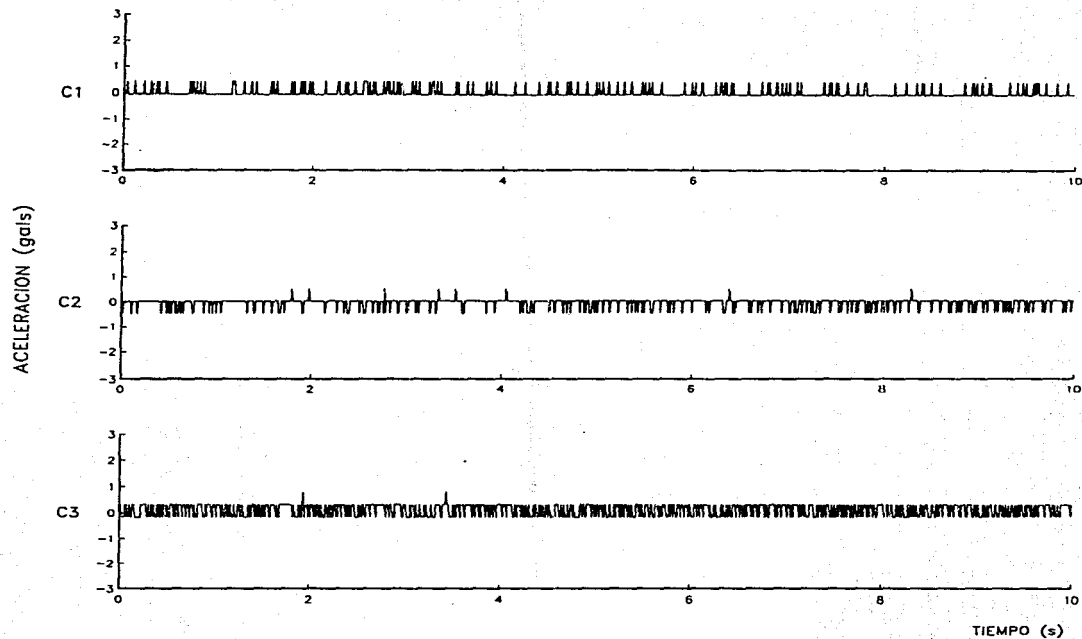


Figura 7.1 Prueba estática de ruido. Conexión a tierra de los tres canales.

Se tomaron lecturas de las aceleraciones en gals desplegadas por el ADII para distintos valores de voltaje desde -2.5 V (-FS) hasta +2.5 V (+FS). Con estos datos se obtuvo una gráfica para cada canal. En la figura 7.2 se muestran los resultados obtenidos para los tres. La ordenada al origen (b) representa el nivel de offset y la pendiente (m) indica la relación gals/mV. Los valores teóricos para una ganancia=1 y sensibilidad del instrumento de 2.5 V/g son:

$$b_t = 0$$

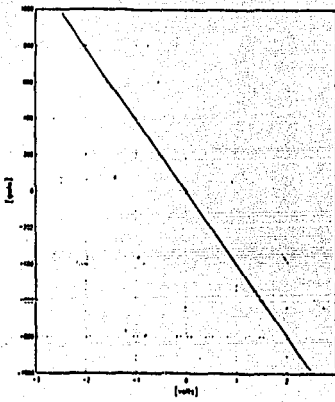
$$m_t = \frac{1g}{2.5 V} = \frac{981 \text{ gals}}{2500} = 0.3924 \text{ gals/mV} \quad \text{m V}$$

Utilizando el método de regresión lineal, se calcularon estos parámetros con los datos obtenidos experimentalmente. Los resultados fueron los siguientes:

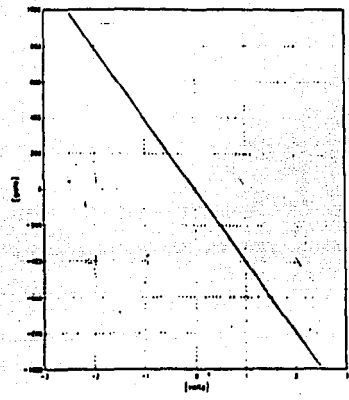
Canal	b [gals]	m [gals/mV]	r
1	-2.02	-0.3938	-1
2	-2.25	-0.3941	-1
3	-1.26	-0.3939	-1

Tabla 7.1 Estimación de la linealidad. Valores obtenidos de ordenada al origen (b), pendiente (m) y coeficiente de correlación (r) de las rectas obtenidas de cada canal

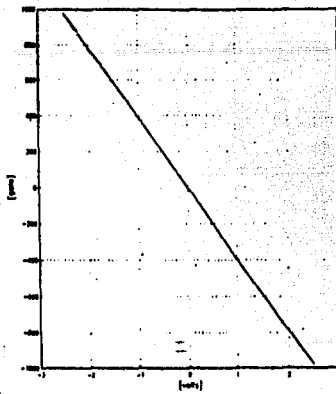
Se observa un cierto nivel de offset (b) en cada canal el cual no es significativo, ya que para el canal 2 que tiene el máximo valor representa un 0.1 % de la escala completa. El valor de la pendiente resultó ser muy similar en los tres canales y muy próximo al valor teórico. Se considera también un cierto margen de error en los cálculos debido al redondeo en las operaciones realizadas. El coeficiente de correlación indica cuánto se ajustan los datos a una línea recta y puede tomar valores entre -1 y +1. Si $r = -1$ los datos se encuentran exactamente en una línea recta con inclinación negativa, lo cual se confirma en las gráficas obtenidas.



canal 1



canal 2



canal 3

Figura 7.2 Prueba estática de linealidad V_{in} vs. gals.

7.2 Prueba dinámica de ruido y linealidad

Para verificar el nivel de ruido y la linealidad en forma dinámica se realizaron dos pruebas. Con el fin de verificar la respuesta lineal en un rango relativamente amplio se aplicó una señal triangular de $0.6 V_{pp}$ y 0.1 Hz simultáneamente a la entrada de los tres canales. En la figura 7.3 se muestra la gráfica de la señal obtenida. La linealidad se verifica al observar que la pendiente de la señal triangular se mantiene constante entre sus valores pico.

Para cuantificar el nivel de ruido, se aplicó una segunda señal de 22 mV_{pp} y 0.05 Hz , equivalente a 20 cuentas entre las amplitudes máximas. En la figura 7.4 se observa un tramo de la segunda señal registrada en el canal 3, en un intervalo de 20 segundos. Idealmente la gráfica debería tener forma escalonada regular con un número de escalones de 1 cuenta cada uno igual a:

$$\text{No. escalones} = \frac{22\text{mV} \times 0.3924 \text{ gals/mV}}{0.48 \text{ gals/escalón}} = 18$$

Efectivamente se obtienen 18 escalones en la gráfica. Debido al margen de ruido del conversor A/D cada escalón de la gráfica tiene una variación de ± 1 cuenta lo cual demuestra que el nivel de ruido también para una señal dinámica está dentro de los límites especificados.

7.3 Pruebas de polaridad

Para fines de interpretar correctamente los registros sísmicos es de vital importancia determinar la polaridad de los sensores y verificar que los datos obtenidos coincidan con esta polaridad.

Si al sensor se le aplica una fuerza en la dirección de referencia positiva resulta un movimiento en esta misma dirección y por lo tanto debe obtenerse una aceleración positiva. Por el contrario, cuando el sensor se mueve en la dirección opuesta, debe obtenerse una aceleración negativa. En ambos casos al sensor se le aplica una aceleración dinámica, por ejemplo un ligero golpe.

Si en lugar de mover al sensor se coloca sobre un plano inclinado a cierto ángulo, se le aplica con ello una aceleración estática, la respuesta del sensor debe ser contraria a la dirección de inclinación, es decir, si se inclina en la dirección positiva debe obtenerse una aceleración negativa y visceversa.

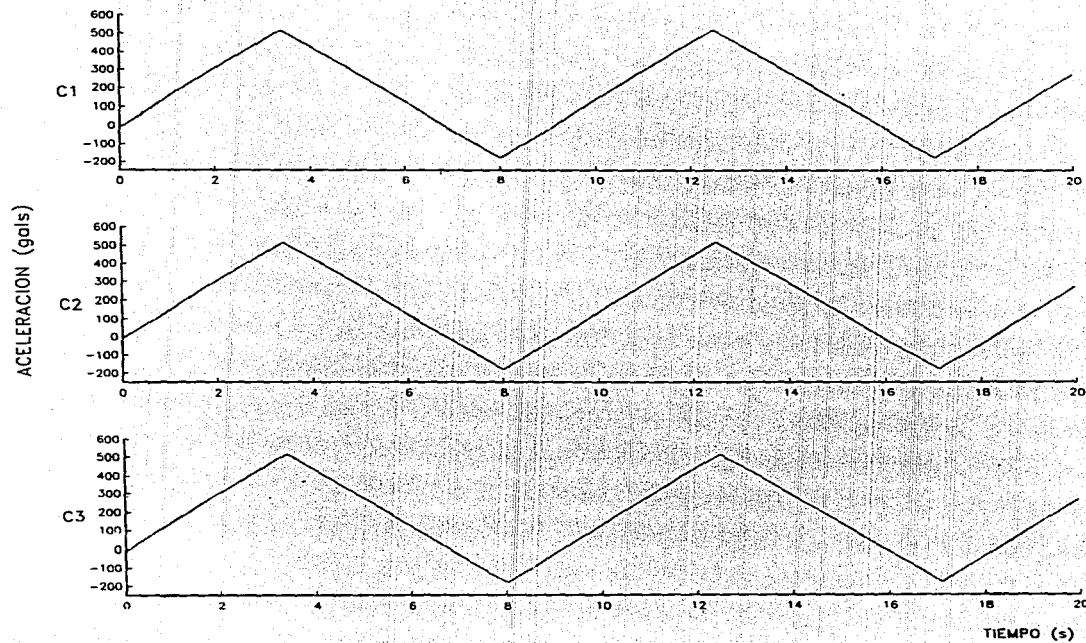


Figura 7.3 Prueba de linealidad. Señal triangular 0.6 V_{pp}

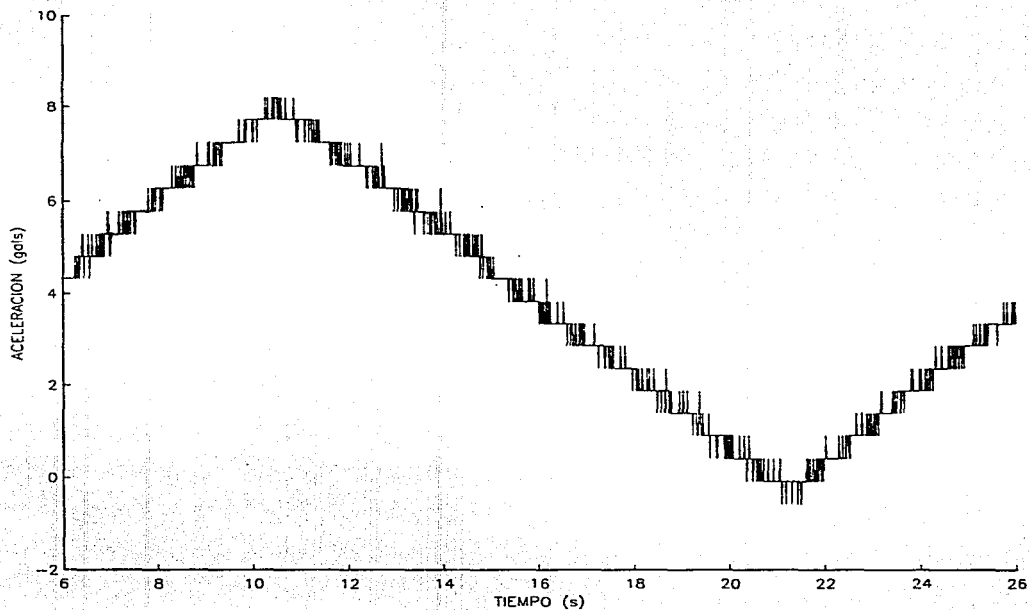


Figura 7.4 Prueba dinámica de ruido. Señal triangular de 22 mV_{pp} en canal 3.

Para verificar la polaridad y respuesta del ADII junto con los sensores se realizaron dos tipos de pruebas: 1) pruebas de aceleración estática y 2) pruebas de aceleración dinámica:

7.3.1 Prueba de aceleración estática

Esta prueba consistió en inclinar primero al sensor en una dirección durante un cierto tiempo y regresarlo a su posición inicial; posteriormente se repite para la dirección contraria. Esta prueba se realizó para los 2 canales horizontales (canal 1 y canal 3).

Los resultados obtenidos se muestran en la figura 7.5. En el punto A se observa una aceleración negativa como resultado de inclinar al sensor en la dirección positiva del canal 1 (L). Lo contrario sucede cuando al inclinarlo dirección negativa (punto B). Estos mismos resultados se observan para el canal 3 (T). Se obtiene una aceleración negativa al inclinar el sensor en la dirección positiva (punto C) y se obtiene una aceleración positiva al inclinar el sensor en la dirección contraria (punto D).

7.3.2 Prueba de aceleración dinámica

En esta prueba se dieron pequeños golpes, tanto en la dirección positiva como en la dirección negativa de los tres canales. Los resultados se observan en las figuras 7.6, 7.7 y 7.8. En todos los casos se observa una aceleración positiva al provocar una aceleración dinámica en la dirección positiva y por el contrario una aceleración negativa al provocar una aceleración dinámica en la dirección negativa.

7.4 Respuesta de los filtros

Como se mencionó en el capítulo 3.5.1 como parte del acondicionador de la señal incluye un filtro activo pasobajas con frecuencia de corte de 50 Hz necesario para evitar el "aliasing".

Para verificar la respuesta en frecuencia de los filtros se introdujo a los tres canales una señal senoidal, la cual se fue variando de 0 a 60 Hz en pasos de 1 Hz. En cada punto se midió la atenuación a la salida de los filtros. Los resultados obtenidos se muestran en la figura 7.9. Se observa una respuesta satisfactoria de los filtros con frecuencias de corte cercanas a la teórica.

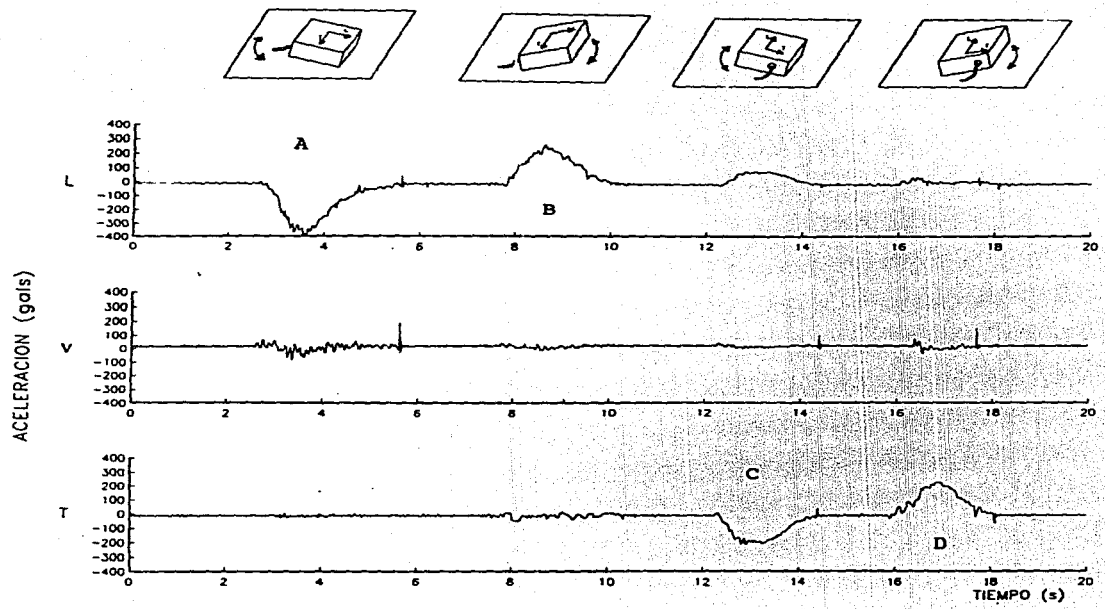


Figura 7.5 Pruebas estáticas de polaridad horizontal.
Inclinaciones canales 1 y 3

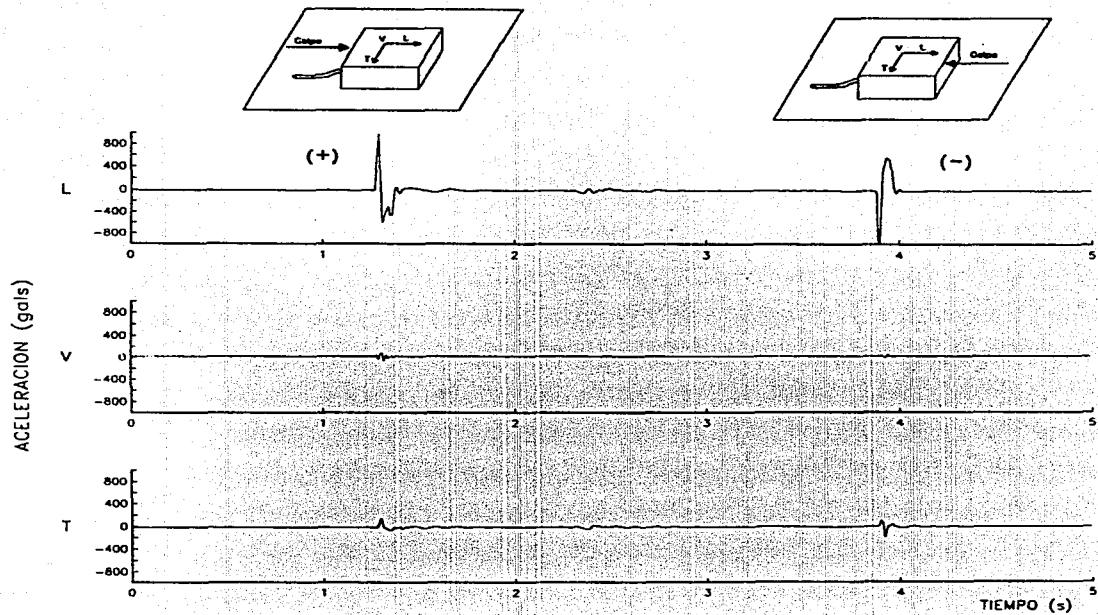


Figura 7.6 Pruebas dinámicas de polaridad horizontal (longitudinal) Impulsos canal 1

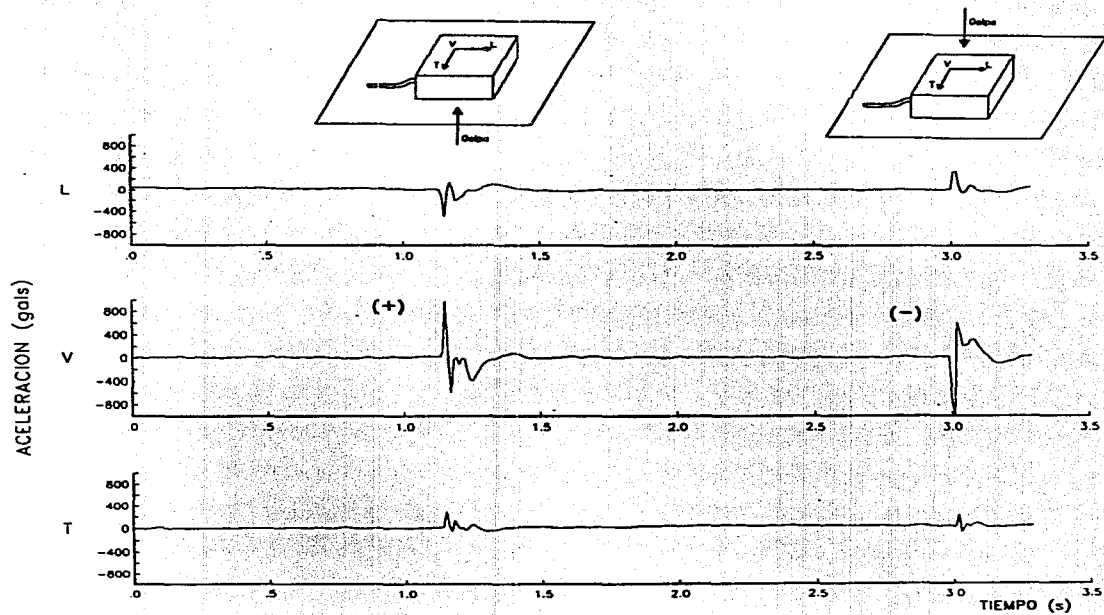


Figura 7.7 Pruebas dinámicas de polaridad vertical.
Impulsos canal 2

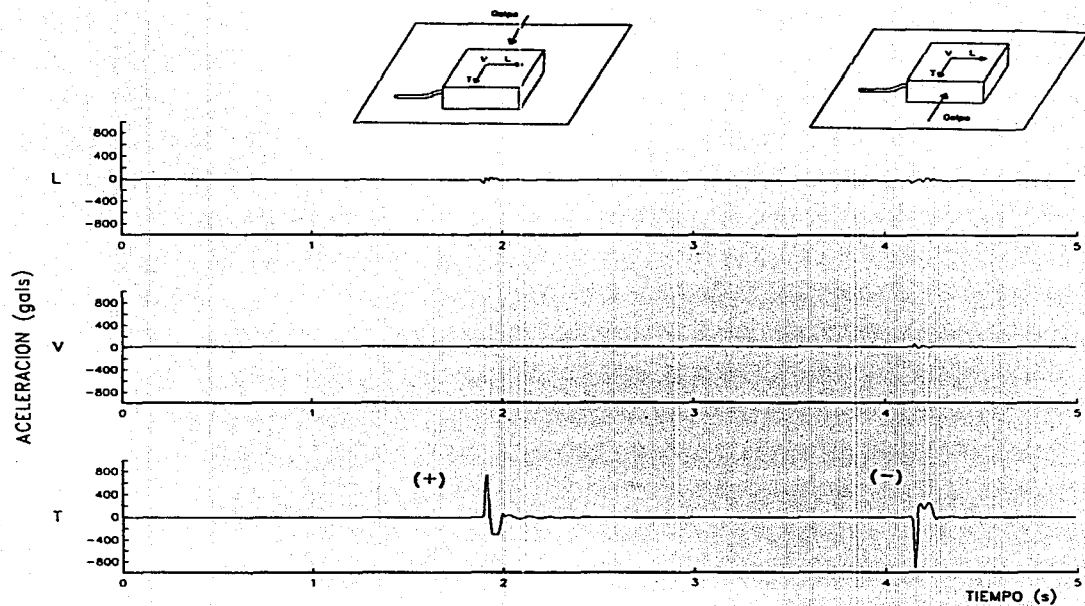


Figura 7.8 Pruebas dinámicas de polaridad horizontal (transversal). Impulsos canal 3

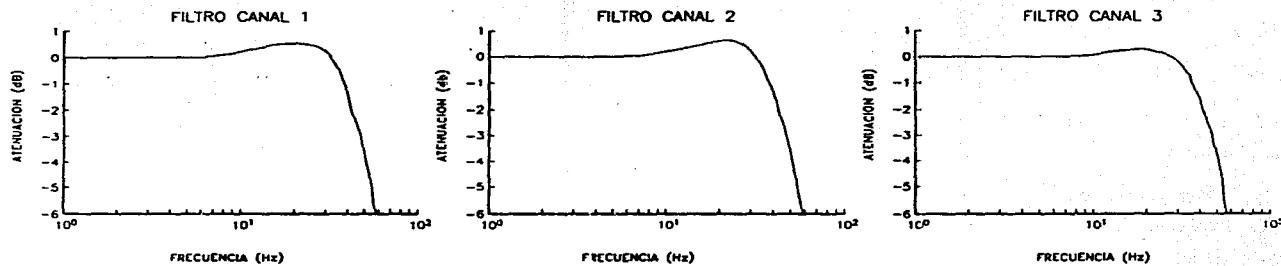


Figura 7.9 Respuesta en frecuencia de los filtros del acondicionador.

7.5 Respuesta del algoritmo de disparo

Para evitar disparar en falso y el registro de datos producidos por golpes o vehículos cercanos, los cuales generan vibraciones de frecuencias relativamente altas, el programa de control ejecuta un algoritmo que discrimina este tipo de movimientos aún sobrepasando el umbral de disparo.

Para obtener la respuesta del algoritmo se fijó el umbral de disparo a 20 gals y se introdujo una señal senoidal a la entrada de cada canal. Ajustando la señal a frecuencias desde cero hasta 60 Hz, se tomaron lecturas del nivel de la señal con el cual dispara el equipo.

La gráfica obtenida se da en la figura 7.10. La frecuencia de la señal se muestra en el eje horizontal y la relación nivel de disparo/umbral en dB, en el eje vertical. Se observa que para una frecuencia de la señal de entrada de 10 Hz se tiene una relación de -3 dB, lo que significa que se requiere una señal con una amplitud de casi 1.5 veces el umbral fijado para provocar un disparo del equipo. Entre los 20 y 30 Hz el equipo no alcanza a dispararse ni aún con el voltaje de saturación y adquiere cierta sensibilidad entre los 30 y 50 Hz. Esta prueba se realizó para distintos umbrales obteniendo esencialmente los mismos resultados.

Se concluye que para señales en un rango de frecuencias entre 0 y 10 Hz el nivel de disparo será prácticamente el que el umbral establece. Para señales de mayor frecuencia la probabilidad de disparo decrece significativamente, llegando a cero en la banda de 20 a 30 Hz.

7.6 Ajuste automático de offset

Es posible que debido a cambios ambientales, el nivel de DC (offset) varíe. Si los umbrales de disparo son pequeños y comparables con esta variación, el instrumento podría dispararse e inclusive permanecer en ese estado permanentemente.

Para evitarlo, el ADII filtra digitalmente las componentes en frecuencia menores a 0.05 Hz. Si el nivel de offset varía por lo menos en tres cuentas durante más de 20 segundos, entonces se calcula el nuevo offset y se almacena en memoria; la suma de este nuevo offset con el umbral de disparo determina los nuevos niveles de aceleración con los cuales el equipo se dispara.

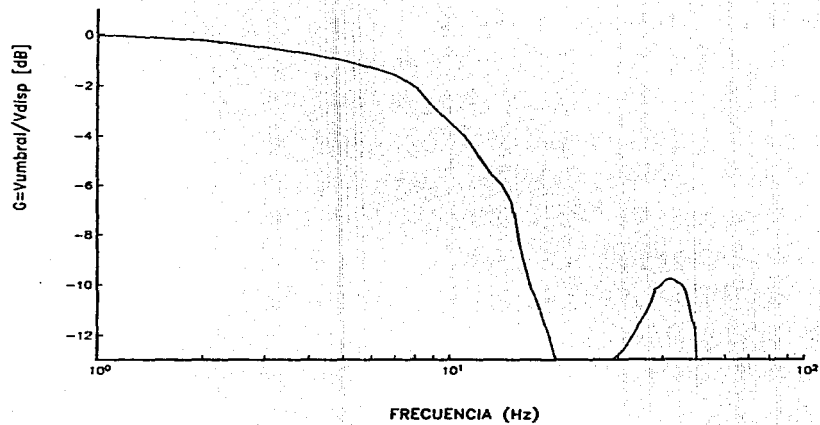


Figura 7.10 Respuesta en frecuencia del filtro digital para el algoritmo de disparo

Para verificar el algoritmo, se conectó la entrada de uno de los canales a una fuente de voltaje de DC. El umbral de disparo se ajustó a 80 gals, equivalentes a casi 200 mV de amplitud. Tanto esta señal como la de EVENTO se conectaron simultáneamente a un graficador de dos canales con el fin de verificar el nivel de voltaje con el cual se producían los disparos. En la figura 7.11 se observan los resultados.

Partiendo de un voltaje de 0 V, la amplitud de la señal se incrementó progresivamente hasta un nivel de 300 mV. Se observa que el disparo se genera en los 200 mV de amplitud, que corresponde al nivel de umbral con referencia a 0 V. 20 segundos después del inicio de esta prueba, se dejó de generar la señal de EVENTO, lo que significa que un nuevo offset había sido calculado y el umbral se comparaba con respecto a los 300 mV de amplitud. Para comprobarlo, el nivel de la señal se decrementó a su valor original. En el momento que llegó a los 100 mV de amplitud se generó un nuevo disparo activándose una vez más la señal de EVENTO, repitiéndose el mismo comportamiento. Enseguida se realizó la misma prueba para voltajes negativos obteniéndose los mismos resultados.

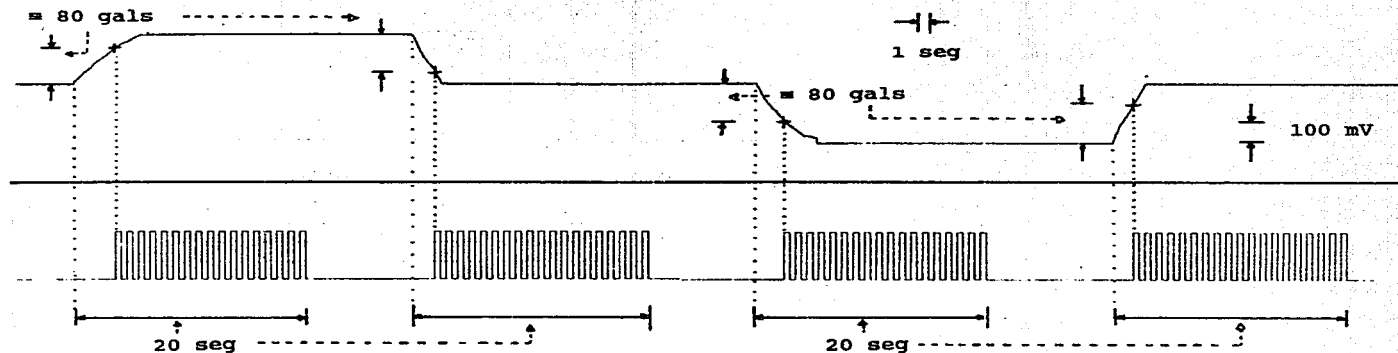
7.7 Pruebas de retención de datos

La unidad de almacenamiento cuenta con un sistema de respaldo para la retención de la información aún cuando no este alimentado el aparato. Para garantizar la integridad de los datos y verificar su funcionamiento, se realizaron las siguientes pruebas:

Utilizando las rutinas de revisión de la memoria UAD descritas en el capítulo 5.3 se escribió en todas las localidades el dato correspondiente a su dirección más baja. Posteriormente se apagó el equipo y al término de una semana se verificó que aún mantuviera todos los datos sin ninguna alteración.

La misma prueba se realizó variando el voltaje de alimentación, inclusive fuera de los límites especificados, comprobándose en todos los casos la integridad de los datos.

Entrada canal 3



Señal de Evento

Figura 7.11 Prueba de ajuste automático de offset

VIII. CONCLUSIONES

Como se mencionó al inicio de este trabajo, el acelerógrafo ADII se desarrolló para satisfacer la necesidad que se tiene en el país de contar con instrumentos de calidad, bajo costo y tecnología propia, cumpliendo con las características y especificaciones planteadas inicialmente.

Se han realizado muchas pruebas al instrumento para comprobar su buen funcionamiento y han sido satisfactorias, lo cual se confirma por los registros obtenidos. Sin embargo, el ADII requiere una segunda etapa de pruebas de operación en campo, donde las condiciones ambientales, muchas veces extremas, difieren a las que se tienen en laboratorio o en edificios cerrados.

La experiencia obtenida en la construcción del ADII permite continuar con el desarrollo de nuevas versiones en las cuales se trabaja actualmente. Entre otras características se busca ampliar el rango dinámico por medio de un control automático de ganancia, aumentar la capacidad de almacenamiento de datos y contar con un registro del tiempo aún más preciso del que se tiene actualmente. Todo esto integrado en un equipo de bajo costo y alta calidad.

Con las características actuales, este acelerógrafo tiene ciertas ventajas sobre otros equipos comerciales. Tiene una arquitectura sencilla que permite adaptarlo a necesidades particulares del usuario con tan solo reeditar el programa almacenado en la EPROM y hacer algunos cambios sencillos en sus conexiones internas.

Los resultados obtenidos hasta ahora constituyen una fuerte motivación para continuar desarrollando sistemas de instrumentación con tecnología propia. A su vez esto marca una nueva etapa en la instrumentación sísmica en México en la que se procura reducir la brecha de dependencia tecnológica que ha existido en nuestro país.

IX. RECONOCIMIENTOS

Queremos agradecer a la Coordinación de Sismología del Instituto de Ingeniería y al Centro Nacional de Prevención de Desastres por su apoyo para la realización de este trabajo de tesis, y en especial a las personas que contribuyeron con sus conocimientos y ayuda en el desarrollo del acelerógrafo: Ing. Pablo Pérez A, Ing. Bertha López N, Ing. Juan Manuel Velasco, Ing. Ricardo Vázquez L, Ing. Miguel Torres N, Ing. Enrique Mena S, y al Dr. Shri Krishna por su apoyo al desarrollo de este equipo.

Agradecemos también el apoyo brindado por: Ing. David Almora, M. en I. Leonardo Alcántara, Ing. Citlali Pérez, Ing. Salvador Medina, así como la ayuda de Gerardo Lemus, Ante Salcedo y Miguel A. Franco.

De modo muy especial agradecemos a nuestro amigo y director de tesis M. en I. Roberto Quaas la confianza que depositó en nosotros para el desarrollo de este proyecto, por su ayuda y valiosos consejos. También por el impulso y motivación que recibimos de él en todo momento, sin los cuales difícilmente se hubieran logrado los resultados obtenidos.

X. BIBLIOGRAFIA

- Espindola J.M., Jiménez Z. "Terremotos y ondas sísmicas. Una breve Introducción.", Cuadernos del Instituto de Geofísica , UNAM, 1988.
- Bolt B.A. "Earthquakes", Freeman and Company, 1978.
- Douglas V.H. "Microprocessors and Interfacing", Mc Graw-Hill, 1988
- De Jong M, "Programming and interfacing the 6502", Blacksburg, 1980.
- Leventhol L., "6502 Assembly Language Programming", Osborne, 1979.
- "Digital Cassette Accelerograph", Terra Technology Corp., 1982
- "CMOS Logic Data", Motorola Inc., 1988.
- "Component Data Book", Intersil Inc, 1986.
- "IC Memories Data Book", Hitachi America, LTD, 1986
- "Linear Data Book", National Semiconductor Corporation, 1988.
- "Data Conversion Product Data Book", Analog Devices Inc., 1990.
- "New Released Data Book", Maxim Integrated Products Inc., 1990
- "1984 Data Book", Rocwell Corporation, 1984
- "ADC-HC12B Data Sheets" Datel, 1988

ANEXO A**ESPECIFICACIONES TECNICAS DEL ACELEROGRAFO ADII-4**

ESPECIFICACIONES DEL ACELEROGRAFO ADII-4

Descripción:	Acclerógrafo digital autónomo de estado sólido para el registro de temblores fuertes
Medio de registro:	Memoria de estado sólido, respaldada con batería
Capacidad de memoria:	128 Kbytes expandible a 1 Mbyte
Tiempo de retención:	6 meses mínimo
Sensores:	Externos, configuración estándar para acelerómetros triaxiales mod. FBA-23, opcionales otros modelos.
No. de canales:	3 (longitudinal, vertical y transversal)
Rangos de entrada:	± 2.5 V, opcional ± 5V o 0-5V
Rango dinámico:	72 db
Longitud de palabra:	12 bits (11 bits mas signo)
Resolución:	1 parte en 4096
Velocidad de muestreo:	100 muestras por segundo por canal
Filtro anti-alias:	2 polos, 50 Hz, Butterworth
Ruido:	± 1 bit LSB
Tiempo de registro:	29 minutos con 1 Mbyte de memoria
Formato de datos:	Datos multiplexados no comprimidos
Registro de tiempo:	Reloj-fechador interno, precisión 10^{-6} , reloj-fechador auxiliar de respaldo, precisión 10^{-4} , entrada para marcas externas de tiempo y señales de sincronía (pulos 0 a 3-15V, ancho 100 ms min.)
Sistema de disparo:	Omnidireccional, interno, umbrales programables independientemente para cada canal (de 1 a 500 gals), entrada para señal externa de disparo (flanco positivo de un pulso, 0 a 3-15V, 100 ms duración)
Señal de disparo:	Pulso de salida 5V, duración 1/2 s, para cada disparo y redisparo.

- Memoria de preevento:** Programable 0 a 49 segundos
- Tiempo de posevento:** 15 a 99 segundos apartir del último redisparo
- Despliegue de datos:** Visualizador LCD, 8 dígitos,
 Datos desplegados:
 días, horas, min, seg, reloj interno
 días, horas, min, seg, reloj respaldo
 contador de eventos e interrupciones
 No. de serie del aparato
 No. de revisión del circuito y programa
 voltaje de la alimentación
 datos (gals y hex) de cada canal
 rango de los sensores
 umbrales de disparo (gals)
 contenido de la memoria
- Reproducción de datos:** Serial, a través de un puerto RS-232C,
 9600 bauds, 8 bits, 1 o 2 stop bits,
 paridad opcional
- Paralelo, 8 bits con señal de control
- Tiempo de reproducción:** 15 min para 1Mbyte por puerto serie
 1 min aprox. para 1 Mbyte por puerto paralelo
- Programas de utilería:** Programa básico para computadora PC para
 recepción, decodificación, almacenamiento
 y conversión a ASCII de los datos trasmitidos por el puerto serie del ADII
- Diversas rutinas internas para inspección y revisión de los datos de memoria
- Alimentación:** Externa, 11 a 15 VCD, nominal 12 VCD,
 supervisor de voltaje e inhibidor,
 protección contra transitorios,
- Batería de litio 3 V para reloj auxiliar,
 (RAYOVAC BR2325 o similar)
- 3 baterías alcalinas tipo AA, 1.5 V para la memoria de datos

Consumos: 70 mA en operación normal (incluyendo acelerómetros FBA-23), 6 uA apagado (consumo de retención de datos)

Tecnología: Microprocesador y circuitos integrados CMOS estándar

Rango de temperatura: 0 a 40°C

Dimensiones: Gabinete plástico con cerradura 40 x 23 x 22 cm, 2 kg aprox.

ANEXO B**SEÑALES DE LOS CONECTORES EXTERNOS**

CONECTOR JCH1: Entrada para los sensores

Tipo de conector: BENDIX PT07A-14-15S o equiv.

Pin No.	Señal	Descripción
B	+9V	Alimentación +
D	-9V	Alimentación -
E	GND	Común
J	Canal 1	Entrada, señal canal 1 (componente longitudinal)
K	Canal 2	Entrada, señal canal 2 (componente vertical)
H	Canal 3	Entrada, señal canal 3 (componente transversal)

CONECTOR JCH2: Alimentación

Tipo de conector: BENDIX PT07A-8-3S o equiv.

Pin No.	Señal	Descripción
A	+12V	Alimentación (+11 a +15V)
B	GND	Común
C	S.C.	Sin conexión

CONECTOR JCH3: Disparador

Tipo de conector: BNC con común y aislamiento al chasis

Pin No.	Señal	Descripción
1	DISPAR	Pin central, entrada pulso de disparo 3 a 15V, 100 ms min. activado con el flanco de subida
2	GND	Común

**CONECTOR JCH4: Referencia externa de tiempo
y pulso de sincronía**

Tipo de conector: BNC con común y aislamiento al chasis

Pin No.	Señal	Descripción
1	EXTCLK	Pin central, entrada pulsos marcas de tiempo o pulso del segundo para sincronía activado con flanco de subida, 3 a 15V max, 100 ns mín.
2	GND	Común

CONECTOR JCH5: Salida pulso de evento

Tipo de conector: BNC con común y aislamiento al chasis

Pin No.	Señal	Descripción
1	EVENT	Pin central, salida pulso de evento, 0 a 5V, 1/2 s cada vez que hay un disparo o redisparo
2	GND	Común

CONECTOR JCH6: Puertos de salida

Tipo de conector: DB25

Pin No.	Señal	Descripción
1-2	S.C.	Sin conexión
3	TX	Salida datos serie puerto RS-232C
4-6	S.C.	Sin conexión
7	GND	Común datos serie puerto RS-232C
8	FUT	Reservado para futuro
9	PPS	Salida, pulso por segundo, 5V
10	DP0	Salida puerto paralelo, bit 0 (LSB)
11	DP1	" bit 1
12	DP2	" bit 2
13	DP3	" bit 3
14	DP4	" bit 4
15	DP5	" bit 5
16	DP6	" bit 6
17	DP7	" bit 7 (MSB)
18	-UARTPP	señal de salida que indica con un estado alto un dato listo en el puerto paralelo
19-25	S.C.	Sin conexión

CONECTOR JT1: Puntos de prueba tablero frontal

Tipo de conector: DB9

Pin No.	Señal	Descripción
1	AGND	Común
2	+12V	+12V
3	+5V	+5V
4	+9V	+9V
5	-9V	-9V
6	ENTC3	Señal analógica del sensor, canal 3 (transversal)
7	ENTC2	Señal analógica del sensor, canal 2 (vertical)
8	ENTC1	Señal analógica del sensor, canal 1 (longitudinal)
9	VBATS	Monitor voltaje de las baterías internas: al interruptor DISPARO en AUTO, se mide el voltaje de la batería UAD; si en INHIBIDO, se mide el voltaje de la batería del reloj auxiliar

ANEXO C**ESPECIFICACIONES TECNICAS DEL SENSOR FBA-23**



OPERATING INSTRUCTIONS
FOR
FBA-23 TRIAXIAL FORCE BALANCE ACCELEROMETER
Part Number 105610

August 1986

KINEMATICS, INC.
222 Vista Avenue
Pasadena, California 91107
(818) 795-2220

1. GENERAL DESCRIPTION

The FBA-23 is a triaxial force balance accelerometer. It is packaged in a cast aluminum base with cover, and sealed to prevent the entrance of moisture and dirt. The three accelerometers are orthogonally mounted on an internal deck plate. Provision is made for applying electrical commands which result in outputting the damped and undamped response of the three accelerometers.

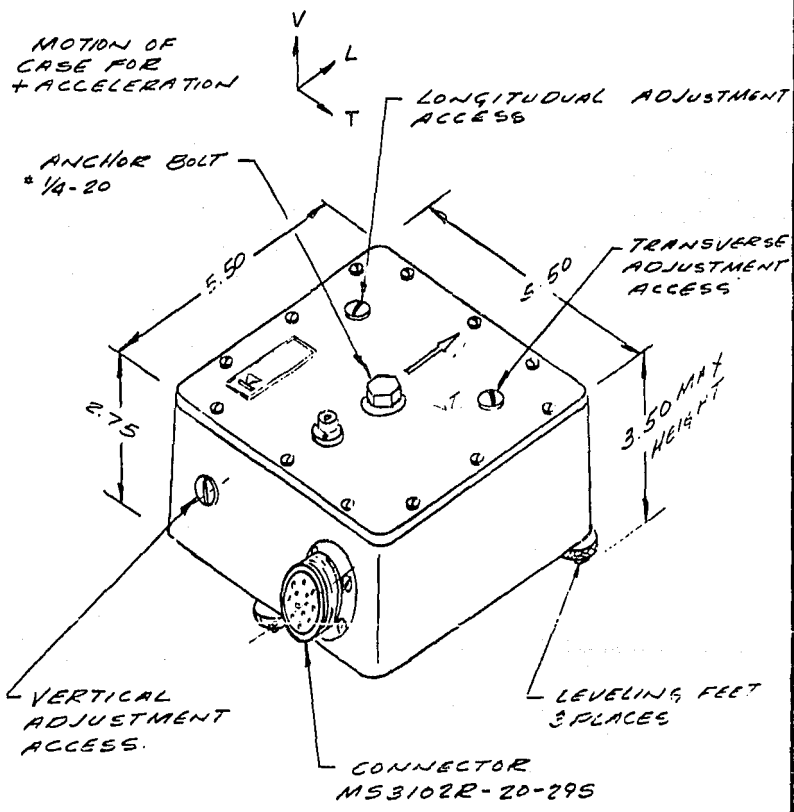
The nominal specifications are:

Full scale range	± 1 g
Output	-/+ 2.5 volts dc
Natural frequency	50 Hz
Damping	.70 critical
Supply voltages	+ & - 12 Vdc

Polarity conventions are shown in drawing 105611. For Kinometrics' accelerometers, plus motion is defined as that motion which causes the mass to move toward the permanent magnet. Plus motion causes a negative voltage output from the accelerometer.

105611

REVISIONS			
LTR	DESCRIPTION	DATE	APPROVED



DO NOT SCALE DRAWING	CONTRACT	
UNLESS OTHERWISE SPECIFIED	DRAWN BY	TH655 7/28/84
DIMENSIONS ARE IN INCHES BREAK SHARP EDGES 3/16 MAX.	CHECKER	BILL 8/21/84
TOLERANCES	DESIGNER	—
FRACT XX XXX ANGLES ± 1/64 ± .010 ± .005 ± 0° 30'	PROJ ENG	W. BR 8-21-84
MAT'L		
FINISH		

KINEMATRICS, INC.

DIMENSIONAL OUTLINE
HOUSING ASSEMBLY
FBA-23

SIZE	A	FBA-23	105611
SCALE		SHEET	OF

2. INSTALLATION

The steps for unpacking and installing the accelerometer are as follows:

1. Remove the accelerometer from its shipping container. Save the container and packing materials if further shipment is planned.
2. Open the accelerometer package by unscrewing the 12 screws around the edge of the lid. Examine the various components for obvious damage, such as loose screws, etc., since long distance shipments occasionally do cause this sort of damage. Then reattach the lid.
3. For permanent installation, the accelerometer package should be bolted to the floor or other structural member. It has a single hole through the case for a 1/4" bolt.
4. Before final tightening of the mounting bolt, level the package by means of the three leveling screws in the base. Use the bubble level on the lid to determine when the package is level. Then firmly tighten the mounting bolt to 30 to 70 inch-pounds.

3. ELECTRICAL CONNECTIONS

The electrical connections are brought out to an MS3102-20-29S connector. The connections are:

Pin	Function
S	+12 Vdc Power
R	Power Common
N	-12 Vdc Power
A	L signal output
B	L signal common
M	L signal shield
C	V signal output
D	V signal common
P	V signal shield
E	T signal output
F	T signal common
G	T signal shield
K	Command for Damped Response
L	Command for Undamped Response
J	No Connection
H	No Connection
T	For overall cable shield

A mating MS3106E-20-29P connector is furnished. A typical inter-connecting cable assembly and the recommended cable are shown in drawings 101165 and 700045.

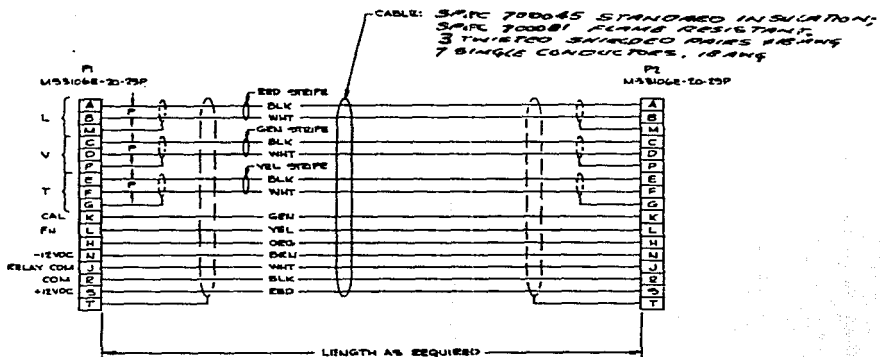
4

3

2

REDUCED MASTER 1

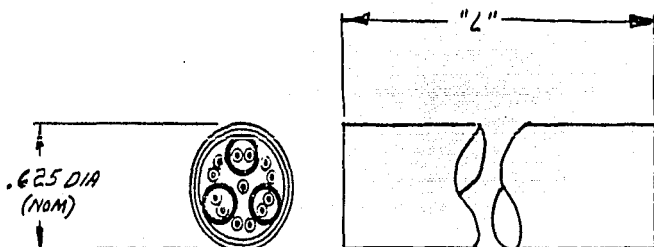
REVISIONS		DATE	APPROVED
1	REV. DRAWN		
2	REV. CABLE CHANGE		



DO NOT SCALE THIS DRAWING UNLESS OTHERWISE SPECIFIED DIMENSIONS ARE IN INCHES BREAK SHARP EDGES .015 MAX		CONTRACT	DRAWN BY	DAY	9-8-71	KINEMATRICS, INC.
TOLERANCES		CHECKER	MELSON	9-8-71		
FRCT ± 1/64	XX ± .010	XXX ± .005	ANGLES ± 0°30'	DESIGNER		
PROJECT		PROJECT	ENGINEER	W. E. HILL	9-16-71	
REV. 1		SIZE		C		101165
7/18 SH		SCALE		WEIGHT		REV. D
						SHEET 1 OF 1

ALL DIMENSIONS ARE TO CENTER UNLESS OTHERWISE SPECIFIED
ALL DIMENSIONS ARE TO CENTER UNLESS OTHERWISE SPECIFIED
ALL DIMENSIONS ARE TO CENTER UNLESS OTHERWISE SPECIFIED

REVISIONS			
LTR	DESCRIPTION	DATE	APPROVED
A	.625 DIA WAS .535	13 JAN 76	WJP
B	NOTE 5 WAS TIN-COPPER BRAIDED SHIELD	16 FEB 76	W. B. [Signature]



NOTE:

1. ALL CONDUCTORS TINNED STRANDED COPPER, 18 GA, 19/30 BU
2. QUANTITY THREE BLK AND WHT TWISTED, BRAID SHIELDED PAIRS OVER EACH PAIR WHITE VINYL INSULATION WITH STRIPE COLOR CODE: RED, GRN, YEL
3. QUANTITY SEVEN SINGLE CONDUCTORS COLOR CODED: RED, BLK WHT, BEN, ORG, YEL, GRN
4. OVERALL MYLAR TAPE
5. OVERALL FOIL OR BRAIDED SHIELD.
6. OVERALL BLACK URETHANE ROUND JACKET FREE OF PIN HOLES, 0.50 THK
7. LENGTH SHALL BE CONTINUOUS WITH NO SPLICES.

LENGTH "L" EQUALS DASH NO. X FEET

EXAMPLE: 700045-1000 = 1000 FEET

DO NOT SCALE DRAWING		CONTRACT		KINEMETRICS INC.
UNLESS OTHERWISE SPECIFIED		DRAWN BY DAY 15 NOV 76		
DIMENSIONS ARE IN INCHES BREAK SHARP EDGES .015 MAX.		CHECKER Nelson 6/14/76		SPECIFICATION CONTROL DRAWING ACCELEROMETER CABLE
TOLERANCES		DESIGNER		
FRACT	XX .XX	ANGLES	PROJ ENG W. B. [Signature] 6/14/76	
± 1/64	± .010 ± .005	± 0° 30'		
MATL NOTED		SIZE A		700045 B
FINISH NONE		SCALE NONE	SHEET OF	

4. ACCELEROMETER ADJUSTMENT

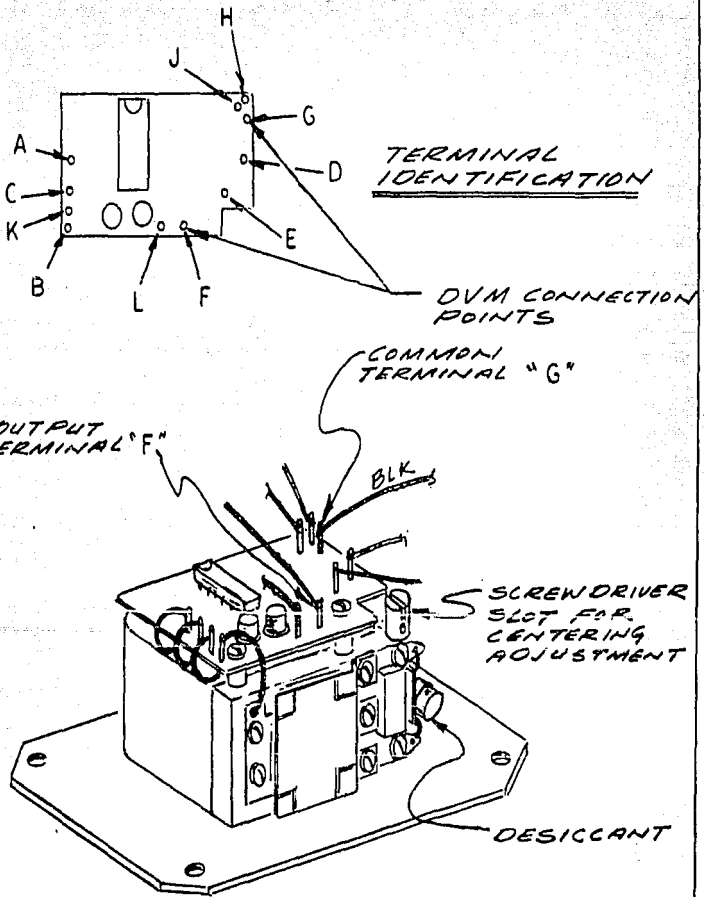
After the accelerometer package is installed and the + and - 12 Vdc power connected, it is necessary to balance the output of each accelerometer. This can be done in either of two ways.

1. Remove the lid, and measure the "zero" output voltage with a digital voltmeter. Connect the DVM as shown in Figure 1 to one of the accelerometer circuit boards (E-Z hook leads are highly recommended for connecting to the circuit board).

The voltage so measured must be less than 25 mV. If it is more than 25 mV, adjust the centering of the gold-plated capacitor plates as shown until the voltage is less than 25 mV. The adjustment should be made very carefully; a slight turn of the pivot adjustment will change the output a few tens of millivolts*. Repeat this procedure for each accelerometer.

- or 2. Without removing the lid, measure the "zero" output voltage at the electrical connector. If it is more than 25 mV, remove the appropriate adjustment access screw and adjust the centering of the capacitor plates until the voltage is less than 25 mV*. Repeat this procedure for each accelerometer.

* CAUTION: The adjustment is very small, not more than 1° ; do not turn the screwdriver more than 2° .



BALANCING THE ACCELEROMETER OUTPUT

FIGURE 1

5. COMMANDS

If it is desired to make a record of the damped response and undamped (natural frequency) response of each accelerometer, apply commands as follows:

1. Damped response - apply +12 Vdc to pin K (with respect to pin R).
2. Undamped response - disconnect +12 Vdc applied to pin K, and simultaneously apply +12 Vdc to pin L (with respect to pin R). A rotary switch is probably needed to properly achieve these operations.
3. Then remove the command voltages in reverse order.

A very nice calibration record is obtained if the commands are applied and removed at 2 second intervals.

6. DESICCANT

A small capsule of desiccant material is mounted inside each accelerometer package when it leaves the factory. If the case is left open for a long period of time, or after opening the case for inspection or adjustment several times, it may become necessary to replace the desiccant capsule. For replacement, use Part Number 700233 desiccant capsule.

7. SPARE PARTS FURNISHED

MS3106E-20-29P Connector
1/4-20 x 4 Hex Head Bolt
1/4" Flat Washer