

29
rej.



**UNIVERSIDAD NACIONAL AUTONOMA
DE MEXICO**

**FACULTAD DE ESTUDIOS SUPERIORES
CUAUTITLAN**



**DISEÑO Y CONSTRUCCION DE UN TABLERO DE
INDICACION PARA LA SECUENCIA DE ARRANQUE
DE LOS TURBOCOMPRESORES INSTALADOS EN
LA PLATAFORMA MARINA POL - A**

**TESIS CON
FALLA DE ORIGEN**

FALLA DE ORIGEN

T E S I S

**QUE PARA OBTENER EL TITULO DE
INGENIERO MECANICO ELECTRICISTA**

P R E S E N T A N :

**SERGIO RAMIREZ GARCIA
GUSTAVO MONROY SANCHEZ**

ASESOR : ING. HECTOR MIGUEL SANTOYO MORALES

CUAUTITLAN IZCALLI, EDO. DE MEX. 1992



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE

INTRODUCCION

I. ORIGEN DEL TABLERO DE SECUENCIAS.

I.1 Descripción del proceso y operación de la plataforma de compresión Pol-A.

I.1.1 Antecedentes

I.1.2 Descripción de proceso.

I.1.3 Descripción de la operación.

I.2 Descripción del sistema de control instalado en la Plataforma Pol-A para el arranque y operación de los turbocompresores Crawford Delaval.

I.3 Planteamiento del problema y posibles soluciones.

I.4 Diagrama a bloques del secuenciador.

II ANALISIS Y DISEÑO DEL SECUENCIADOR DIGITAL.

II.1 Etapa de aislamiento de las señales de campo.

II.2 Etapa de lógica digital.

II.2.1 Eventos que indican un correcto funcionamiento.

II.2.1.1 Circuito lógico para eventos que dependen de una sola señal.

II.2.1.2 Circuito lógico para eventos que dependen de dos señales.

II.2.1.3 Circuito lógico para eventos que dependen de más de dos señales.

II.2.1.4 Circuito lógico para eventos que requieren intermitencia en su desplegado.

II.2.2 Eventos que indican malfuncionamiento y reset automático.

II.2.3 Habilitadores

II.2.4 Prueba de lámparas

II.3 Etapa de potencia.

II.3.1 Análisis

II.3.2 Diseño

II.4 Sistema de alimentación.

III ENSAMBLE Y PRUEBAS DEL CIRCUITO.

III.1 Lista de material

III.2 Diseño y construcción de las tarjetas del circuito impreso.

III.3 Montaje del circuito y tablero de indicaciones.

III.4 Pruebas.

IV EVALUACION ECONOMICA.

IV.1 Evaluación Horas/Hombre consumidas en el desarrollo del proyecto.

IV.2 Costo de componentes utilizados.

CONCLUSIONES

APENDICE A ECUACIONES DEL PROGRAMA POL-A

APENDICE B PROGRAMACION DE PAL's

APENDICE C CARACTERISTICAS ELECTRONICAS

INTRODUCCION

En la plataforma marina de PEMEX Pol-A, existen módulos de compresión. dichos módulos reciben gas natural a baja presión de una plataforma de producción, la función de esta plataforma es la de comprimir este gas para su fácil transportación a tierra. El sistema de control instalado para el arranque y operación de los turbocompresores instalados en Pol-A es de la marca Bendix, este sistema presenta deficiencias en su tablero de indicación para el correcto entendimiento de los operadores de módulos, así como del ingeniero de control a cargo de la plataforma.

Estas deficiencias son notorias cuando se realiza un arranque, esto no significa que el controlador Bendix presente la indicación de una secuencia de arranque iniciado, sino que para determinar un evento dentro de la secuencia, es necesario reunir varias lecturas digitales como análogicas, y muchas veces esto provoca una gran confusión.

En ocasiones cuando ocurre una falla dentro de la secuencia de arranque, es difícil la determinación de la causa que provocó dicha anomalía y se tiene que realizar un análisis de las diferentes indicaciones que se encontraban presentes antes de suceder esta falla, esto ocasiona una pérdida de tiempo que finalmente será reflejado en el aspecto económico con la baja de producción de gas recibido en tierra.

Con la experiencia que se ha obtenido en el Instituto Mexicano del Petróleo, dentro del estudio y mantenimiento de estos sistemas de control, surge la necesidad de diseñar un dispositivo electrónico para una visualización más detallada de la secuencia de arranque y operación de los turbocompresores.

El tablero de indicaciones es diseñado en base a un diagrama de flujo funcional adecuado al proceso de los módulos de compresión tomando en cuenta los eventos y etapas más relevantes.

Cada uno de los eventos debe ser representado por indicaciones luminosas controladas por señales recibidas de campo, por medio de arreglos lógicos combinacionales de tal forma que se muestre un resumen de los estados presentes en proceso.

Este tablero de indicación debe ser diseñado con elementos electrónicos de alta integración y bajo consumo de corriente, esto se logra con dispositivos lógicos programables. Estos dispositivos tienen grandes ventajas, algunas de ellas son: la reducción del tamaño físico de las tarjetas, su alta velocidad de respuesta, etc..

El trabajo de tesis que pretendemos realizar se encuentra en un nivel de diseño electrónico a la altura de países más desarrollados, abriendo un panorama amplio para la continuación de diseños basados en circuitos lógicos de alta integración.

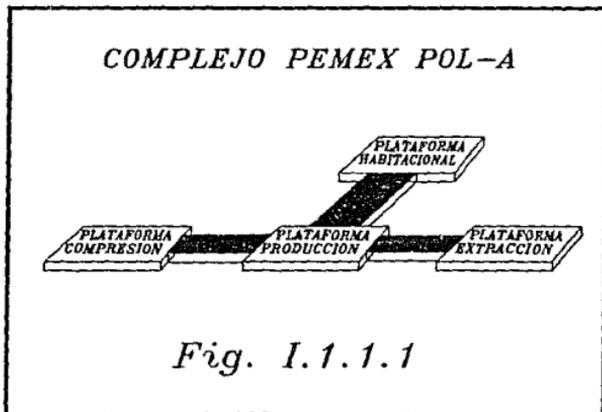
I. ORIGEN DEL TABLERO DE SECUENCIAS.

I.1 Descripción del proceso y operación de la Plataforma de compresión Pol-A.

I.1.1 Antecedentes

El complejo marino POL-A se encuentra localizado en la Sonda de Campeche aproximadamente a 90 Km. de la Isla del Carmen Camp. Consta principalmente de 4 plataformas enlazadas: habitacional, extracción, producción y compresión (Fig.

I.1.1.1).



La plataforma habitacional. Se encarga de la atención de asuntos administrativos así como de proporcionar alojamiento y comida al personal de guardia y de compañías.

La plataforma de extracción como su nombre lo indica extrae el crudo del subsuelo, para posteriormente mandarlo a la plataforma de producción. La plataforma de producción recibe el crudo de extracción, así como de algunas otras plataformas satélites de explotación y se encarga de separar los hidrocarburos líquidos de los gaseosos, de ahí se envían parte de los hidrocarburos líquidos hacia Cayo de Arcas y otra parte a Atasta Camp. mientras que los hidrocarburos gaseosos son mandados a la plataforma de compresión mediante dos líneas (alta presión y gases de recuperación).

La plataforma de compresión cuenta con cuatro módulos, mediante los cuales se eleva la presión en las líneas que reciben de producción para que el gas aumente su energía cinética y pueda ser transportado hacia tierra mediante los gaseoductos instalados en la Sonda de Camp. Estos módulos son controlados por un sistema electrónico de la marca Bendix. Dicho sistema electrónico cuenta con un controlador lógico programable, el cual contiene un programa que contempla las secuencias del arranque, operación y protección del módulo.

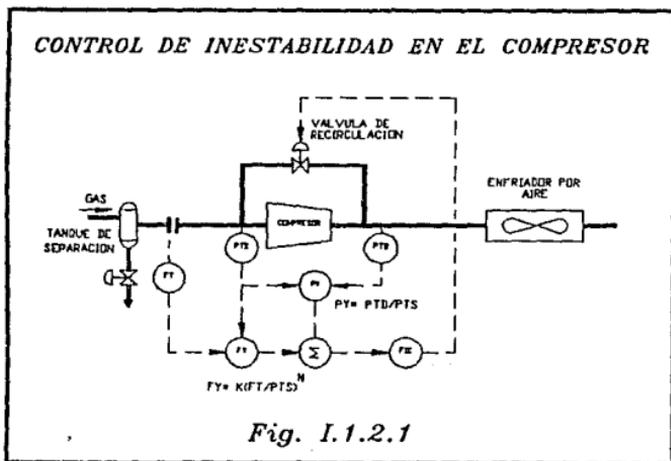
Estos módulos de compresión se encuentran en operación desde 1988. La experiencia obtenida por el personal que labora en estas instalaciones muestra que es necesario contar con un tablero de indicación de secuencias de arranque del turbocompresor como ayuda para el funcionamiento óptimo del módulo.

I.1.2 Descripción del proceso.

El proceso de compresión consiste en elevar la presión del gas en tres etapas sucesivas. Entre cada etapa existe equipo que rectifica los efectos de la compresión, como son: Elevación de temperatura, y formación de condensados de hidrocarburos. El aumento de la temperatura se reduce por medio de enfriadores por aire (ventiladores de proceso), a su vez para evitar que los compresores succionen condensados, se colocan recipientes que separan y drenan los condensados, ya que la entrada de líquidos al compresor puede dar como resultado la destrucción del equipo.

En cada etapa se encuentran instalados instrumentos para controlar y supervisar el proceso. En este proceso es muy importante el control de la inestabilidad o "surge" del compresor, ya que la inestabilidad puede dañar los compresores y equipos auxiliares hasta el punto de la destrucción total del equipo, debido a los movimientos axiales que se generan en el eje del compresor. El control de inestabilidad se realiza sensando la presión de succión y

descarga (diferencial de presión) así como también el flujo a través del compresor, relacionando dichos parámetros y dando como resultado una señal de control que será enviada a una válvula que recirculará gases para mantener en un régimen de operación segura al compresor (fig. I.1.2.1).



La potencia al compresor es suministrada por medio de una turbina de potencia acoplada mecánicamente. La turbina de potencia es equivalente a la usada por los aviones de reacción, por lo que está instrumentada con sistemas redundantes para mantener en condiciones adecuadas a este peligroso y costoso equipo.

La parte de los servicios auxiliares del proceso está formada por:

a) Sistema de aceite lubricante y de sellos.

La función de este sistema es la de mantener las partes rotatorias del compresor y de la turbina de potencia perfectamente lubricadas y enfriadas, para evitar así el desgaste y deterioro de estas piezas. El aceite de sello evita que el gas de proceso escape al exterior del equipo, lo que podría resultar peligroso.

Este sistema consiste en bombas y recipientes de almacenamiento, así como reguladores de presión para mantener un flujo constante de aceite lubricante a través de la tubería de distribución.

b) Sistema de gas combustible.

Este sistema se encarga de suministrar el combustible a la turbina de potencia en condiciones determinadas de presión, temperatura y calidad. Este sistema también suministra la presión requerida para la marcha del arrancador de la turbina que es neumática (accionada por gases de presión), así como también refuerza la presión del aceite de sellos.

I.1.3 Descripción de la operación.

La operación del proceso se realiza por medio de un controlador de secuencias programable que supervisa y controla todos los sistemas.

Las etapas de operación del proceso se pueden resumir como sigue:

a) Unidad lista para el arranque.

Consiste en poner los sistemas listos para el arranque, como son las bombas y ventiladores eléctricos en automático y desactivados; asegura la correcta posición de las válvulas de control de proceso y verifica que la turbina esté totalmente parada.

b) Secuencia auxiliar.

Esta secuencia es la que se realiza primero al arrancar el proceso. Consiste en arrancar las bombas de aceite de lubricación para el compresor y la turbina, verificando la presión del sistema, así como los niveles de los tanques de almacenamiento de aceite. Esta secuencia también realiza una prueba de la bomba lubricante auxiliar para el caso probable de falla en la bomba principal.

c) Purga y presurización.

Consiste en barrer y presurizar con gas las tuberías de proceso en cada una de sus tres etapas, con el fin de asegurar que sólo se comprima gas, por medio de la apertura y cierre de válvulas de control con intervalos de tiempo adecuados al sistema.

d) Marcha.

El generador de gases (G.G.) de la turbina de potencia (T.P.) se hace girar por medio de la marcha neumática hasta una velocidad de 1200 R.P.M., para iniciar una purga de gas combustible en el G.G. durante un minuto. Al transcurrir el tiempo de purga, se encienden ignitores, al mismo tiempo que se acelera la marcha neumática para lograr el encendido en el G.G. Este encendido se comprueba por la temperatura interetapa (mayor o igual a 350 F).

e) Velocidad de vacío.

Después de la marcha el generador de gases incrementará su velocidad hasta 4500 R.P.M. (velocidad de vacío), en la cual permanecerá durante 5 minutos para lograr el calentamiento adecuado en la turbina de potencia y en rodamientos. Es importante hacer notar que el acoplamiento entre el generador de gases y la turbina de potencia se realiza aerodinámicamente y, que en velocidad de vacío la T.P. casi no gira (Aprox. 450 R.P.M.).

f) Aceleramiento de la turbina de potencia.

Al concluir el primer calentamiento de la Turbina de Potencia (en velocidad de vacío), el secuenciador habilitará el sistema de combustibles mediante una rampa de aceleración generada por un controlador analógico para que la T.P. incremente su velocidad hasta llegar a 2720 R.P.M.

g) Transferencia de potencia eléctrica.

Desde el inicio de arranque del módulo (unidad lista), la energía eléctrica necesaria es suministrada por los turbogeneradores propios de la Plataforma Pol-A, pero al llegar a la velocidad de 2720 R.P.M. en la T.P., un generador eléctrico acoplado a la caja de engranes de la T.P. está listo para suministrar la energía eléctrica al módulo, por lo que se realiza la transferencia de potencia eléctrica. Antes de proceder a la transferencia es necesario apagar todas las cargas eléctricas rotatorias (bombas y ventiladores eléctricos) para evitar el transitorio que dañaría los contactos del interruptor de transferencia general. Este interruptor transfiere la potencia de la plataforma al generador del módulo automáticamente, con una señal del controlador de secuencias, para posteriormente encender las cargas rotatorias necesarias cada 5 seg., para evitar que los transitorios de corriente se sumen y sobrecargen al generador del módulo.

h) Lista para carga.

La turbina de potencia se mantiene a 2720 R.P.M., para calentar los engranes de transmisión al compresor e igualar las temperaturas. De esta forma, se evitan vibraciones que desgasten o destruyan a estos, este segundo calentamiento se realiza durante un período de 45 minutos. Concluido este tiempo, o por medio de un botón por el cual se puede abortar este calentamiento a criterio del operador, la unidad acelerará a máxima potencia (3000 R.P.M. en la T.P. Aprox.) al mismo tiempo que los controles de inestabilidad y flujo se habilitan para funcionar. En este momento el operador podrá manipular los controles analógicos necesarios para ajustar los puntos de operación y por lo tanto empezar la compresión de gas.

En operación, el control de secuencias se encarga de la seguridad del equipo, ya que dado el caso de una emergencia realizará un paro de una manera adecuada, para de esta forma cuidar la integridad del personal y equipo instalados en la plataforma.

I.2 Descripción del sistema de control instalado en la Plataforma Pol-A para el arranque y operación de los turbocompresores Crawford Delaval.

Los módulos de compresión de la Plataforma marina POL-A son controlados mediante un sistema electrónico de marca BENDIX. Este sistema cuenta con un controlador de secuencias programable (PSC), que almacena un programa de arranque, operación y acciones de seguridad en el módulo.

El PSC es el corazón del sistema y puede ser programado a través de una unidad denominada PIC (Program Interfase Control), una vez programado el PSC sus funciones serán el automatizar la secuencia del sistema de control para una turbina en particular.

El PSC es una microcomputadora de propósito específico que utiliza datos provenientes de otros módulos y sensores externos al sistema de control en términos de un sistema de ecuaciones. El PSC recibe estos datos a través de las unidades denominadas PIU-C (Controlador de las unidades de interfase de proceso) y PIU's (Unidades de interfase de proceso).

Basado en los datos que recibe el PSC, este comandará a su vez salidas en los PIU's de relevador y transistor (a través del PIU-C). Los PIU's Y PIU-C ejecutarán la adquisición y el control de datos.

Las señales en los PIU's de entrada de contacto provenientes de interruptores como parte de la instrumentación en campo (Limit Switchs) serán reconocidas por el PSC a través del PIU-C. De la misma forma el control de datos en la salidas de PIU's serán manejadas a través del PSC.

Generalmente las salidas en canales de relevador ejecutan el control en solenoides instaladas para la instrumentación de campo.

La figura I.2.1 muestra la organización a bloques de las unidades del sistema de control Bendix así como la comunicación e interrelación que existe entre cada uno de ellos.

SISTEMA DE CONTROL BENDIX POL-A

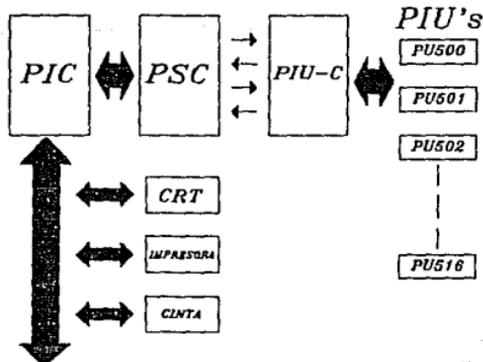


FIG. I.2.1

En el caso especial de la Plataforma marina POL-A se cuenta con el siguiente equipo de control digital:

a) 16 unidades de PIU's:

3 PIU's son de salida de transistor

9 PIU's son de entrada de contacto

4 PIU's son de salida de relevador

Cada unidad de PIU maneja 16 canales como interfase al tablero (indicaciones) ó a la instrumentación de campo. Por lo tanto, tenemos;

48 canales de salida de transistor
144 canales de entrada de contacto
64 canales de salida de relevador

b) Unidad de PIU-C. Esta se encarga de organizar todos los datos provenientes de los canales de entrada de PIU's para transmitir dicha información al PSC y ejecutar las acciones que el PSC ordene. La comunicación del PIU-C con los PIU's se realiza mediante un bus paralelo (50 conductores).

c) Un PSC .- Se comunica con el PIU-C a través de un bus serie para la correcta adquisición y control de datos en los PIU's.

d) Una unidad PIC .- Esta se comunica con el PSC mediante un Bus paralelo. El PIC es una unidad externa que facilita al operador de módulos ó bien al ingeniero de control el constante monitoreo de las ecuaciones almacenadas en el PSC mediante una terminal de video acoplada a esta unidad mediante un conector RS-232, con el fin de ir siguiendo paso a paso la ejecución de la secuencia del programa.

El PIC puede también comunicarse a una impresora ó bien a una Dataset.

I.3 Planteamiento del problema y posibles soluciones.

En los sistemas de control Bendix utilizados en los módulos de compresión de la Plataforma marina POL-A es común observar operadores de módulos con problemas por falta de un conocimiento total de la secuencia de eventos que ocurren en el arranque y operación de los turbocompresores Crawford Delaval, esto es por la compleja indicación que ofrece el tablero Bendix. Existen casos en el que para saber la secuencia en que se encuentra el arranque, es necesario reunir más de 3 indicaciones de variables ocurrentes, lo cual provoca que el operador pierda la noción del estado en que se encuentra la operación de los turbocompresores.

El tablero Bendix presenta sólo las mediciones e indicaciones más relevantes de las variables y permite en caso de una falla que esta sea borrada y reconocida (reset) inmediatamente, sin que se pueda investigar la causa que originó dicha anomalía.

Este tipo de situaciones causan pérdidas de tiempo en la determinación, localización y mantenimiento de la causa que originó dicha falla. Esto trae como consecuencia una baja de producción en gas enviado a tierra, que finalmente será reflejado en el aspecto económico.

Para eliminar estas situaciones se ha pensado en el diseño de un tablero de indicaciones para observar la secuencia de eventos que suceden desde el arranque hasta la operación de los turbocompresores. Cada evento debe contar con una indicación que muestre al operador un resumen de las variables presentes en ese instante. Además la indicación debe ser clara y de fácil entendimiento para el operador, de tal manera que sirva como complemento a su capacitación en el proceso y como auxiliar en la rápida localización de la falla que se presente durante la operación.

El tablero de indicación se diseña en base a un diagrama de flujo, el cual muestra la secuencia lógica de todos los eventos.

Para el diseño es necesario desarrollar 3 etapas, con el fin de acondicionar las señales a indicarse en el tablero:

1. Etapa de aislamiento
2. Etapa de lógica digital
3. Etapa de potencia

1. Etapa de aislamiento.

Esta etapa es necesaria para independizar el sistema electrónico del controlador Bendix con respecto al del tablero de indicación de secuencias.

2. Etapa de lógica digital

En esta se realiza un análisis lógico de las señales de control Bendix, para adecuar la indicación requerida de cada evento.

3. Etapa de potencia.

Es la etapa en donde se maneja la conmutación de encendido de la lámpara-evento y proporciona la corriente necesaria para el óptimo funcionamiento del tablero de indicaciones.

Cada una de las etapas anteriores tienen bien definido su funcionamiento y pueden desarrollarse mediante dispositivos discretos, o bien, de alta integración. Las etapas 1 y 3 son de fácil diseño por ser circuitos típicos para el objetivo que se requiere. La etapa de lógica digital puede ser diseñada en base a:

- * Lógica digital discreta
- * Arreglos lógicos programables (PAL's)
- * Microprocesador

En este caso se decidió el empleo de una tecnología inovadora en base a circuitos electrónicos de alta integración como es el caso de los arreglos lógicos programables (PAL's), por tener las siguientes características:

- a) Bajo consumo de corriente
- b) Alta velocidad de transferencia
- c) Su alta integración reduce el tamaño físico de la tarjeta de circuito impreso.
- d) Facilidad de mantenimiento.

I.4 Diagrama a bloques del secuenciador.

De todas las etapas mencionadas anteriormente se obtiene el siguiente diagrama a bloques del gráfico de secuencias (Fig. I.4.1).

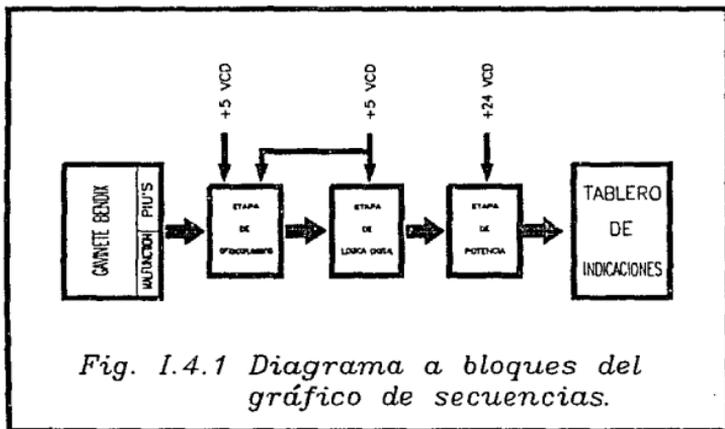


Fig. I.4.1 Diagrama a bloques del gráfico de secuencias.

Las tres etapas del dispositivo a desarrollar son alimentadas de las fuentes del sistema de control Bendix y son aisladas para protección de cada una de las etapas.

II ANALISIS Y DISEÑO DEL SECUENCIADOR DIGITAL.

Las etapas que componen el circuito electrónico del tablero de indicaciones de secuencia son las siguientes:

- * Etapa de aislamiento de las señales de campo.
- * Etapa de lógica digital.
- * Etapa de potencia.

A continuación se analizará el diseño electrónico de cada una de estas etapas.

II.1 Etapa de aislamiento de las señales de campo.

La función de esta etapa en el circuito electrónico es el acondicionar las señales provenientes del sistema de control Bendix.

Las señales del sistema de control Bendix provienen de las unidades de interfase de proceso (entradas de contacto, salidas por relevador y salidas por transistor) y sus niveles de operación son los siguientes.

Tipo de interfase de proceso (PIU) Transición lógica

ENTRADA DE CONTACTO 0 a 24 VCD

6

24 a 0 VCD

SALIDA DE RELEVADOR 0 a 24 VCD

6

24 a 0 VCD

SALIDA DE TRANSISTOR

0 a 10 VCD

6

10 a 0 VCD

Es conveniente mencionar que las unidades de interfase de proceso realizarán la adquisición y el control de la instrumentación de campo.

Las señales que llegan a las unidades de interfase de proceso operan con niveles de tensión muy altos e inestables, por lo cual esta etapa acondiciona dichas señales para que puedan ser aplicadas y reconocidas en la siguiente etapa, la cual cuenta con lógica digital TTL (0 a 5 VCD).

Esta etapa además de proporcionar salidas adaptables al circuito digital, también deberá aislar el sistema de control Bendix y el circuito electrónico del secuenciador con el fin de asegurar siempre el funcionamiento óptimo e independiente a cada uno de ellos.

Para cumplir con las condiciones mencionadas anteriormente, se eligió el uso de un circuito optoacoplador que cuenta con las siguientes características:

- * Compatible en sus salidas con lógica TTL
- * Alta velocidad de respuesta
- * Bajo consumo de corriente
- * Inmunidad al ruido
- * Salidas con Schmitt Trigger

El circuito integrado que cumple con lo anteriormente expuesto es el MOC5008 de Motorola, además de ser un dispositivo comercial y de bajo costo.

A continuación en la Fig. II.1.1 se muestra la configuración básica del MOC5008.

CONFIGURACION BASICA DEL MOC5008

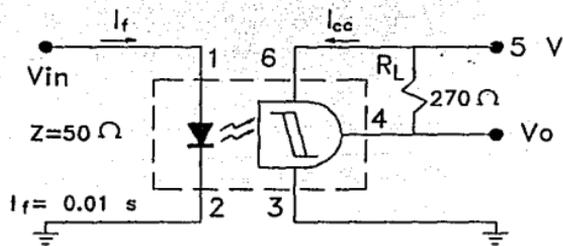


Fig. II.1.1

En la fig. II.1.2 se muestran las características de transferencia para el optoacoplador MOC5008.

CARACTERISTICAS DE TRANSFERENCIA
PARA EL MOC5008

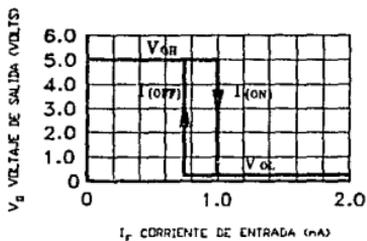


Fig. II.1.2

Las señales recibidas en el secuenciador de las unidades de interfase de proceso (PIU's) del sistema de control Bendix tendrán tensiones típicas entre +10 a +24 VCD para niveles altos y de 0 a 0.5 VCD para niveles bajos. Por seguridad en el diseño del secuenciador es necesario contemplar las tolerancias de operación del circuito, por lo cual, los cálculos de los elementos del circuito de acoplamiento deberán interpretar lo siguiente:

- * Para un nivel alto se reconocerán señales de +5 a +28 VCD
- * Para un nivel bajo se reconocerán señales de +0 a +1.0 VCD

El umbral de la corriente de encendido (Ifon) para el led infrarrojo del MOC5008 varía entre 1.0 mA (típico) y 4.0 mA (máximo).

El umbral de la corriente de apagado (Ioff) para el Led Infrarrojo del MOC5008 varía entre 0.7 mA (típico) y 0.3 mA (mínimo) . Para mayor información referirse al apéndice 3.

Para los cálculos de R_1 en la fig. 1, tenemos:

- a) Sea $I_{fon} = 4 \text{ mA}$
 $V_{in} = 5.0 \text{ VCD}$
 $Z = 50 \text{ Ohms}$
 $R_1 = ?$

De lo cual;

$$V_{in} = I_{fon} (Z + R_1)$$

Entonces;

$$R_1 = (V_{in}/I_{fon}) - Z$$

$$R_1 = (5.0/4 \times 10^{-3}) - 50 = 1200 \text{ Ohms}$$

- b) Sea $I_{foff} = 0.3 \text{ mA}$
 $V_{in} = ?$
 $Z = 50 \text{ Ohms}$
 $R_1 = 1200 \text{ Ohms}$

De lo cual;

$$V_{in} = I_{foff} (Z + R_1)$$

$$V_{in} = 0.3 \times 10^{-3} (50 + 1200) = 0.375 \text{ VCD}$$

De lo anterior observamos que con $R_1 = 1200$ Ohms, V_{in} en un nivel bajo no cumple con las tolerancias de operación, por lo cual es necesario analizar el circuito con una I_{fon} menor, para obtener otro valor en R_1 y observar las tolerancias de operación.

c) Sea $I_{fon} = 2.5$ mA
 $V_{in} = 5.0$ VCD
 $Z = 50$ Ohms
 $R_1 = ?$

De lo cual;

$$V_{in} = I_{fon} (Z + R_1)$$

Entonces;

$$R_1 = (V_{in}/I_{fon}) - Z$$

$$R_1 = (5.0/2.5 \times 10^{-3}) - 50 = 1950 \text{ Ohms}$$

El valor comercial de R_1 es 2200 Ohms.

d) Sea $I_{\text{off}} = 0.3 \text{ mA}$

$V_{\text{in}} = ?$

$Z = 50 \text{ Ohms}$

$R_1 = 2200 \text{ Ohms}$

De lo cual;

$$V_{\text{in}} = I_{\text{off}} (Z + R_1)$$

$$V_{\text{in}} = 0.3 \times 10^{-3} (50 + 2200) = 0.675 \text{ VCD}$$

e) Sea $I_{\text{on}} = 4 \text{ mA}$

$V_{\text{in}} = ?$

$Z = 50 \text{ Ohms}$

$R_1 = 2200 \text{ Ohms}$

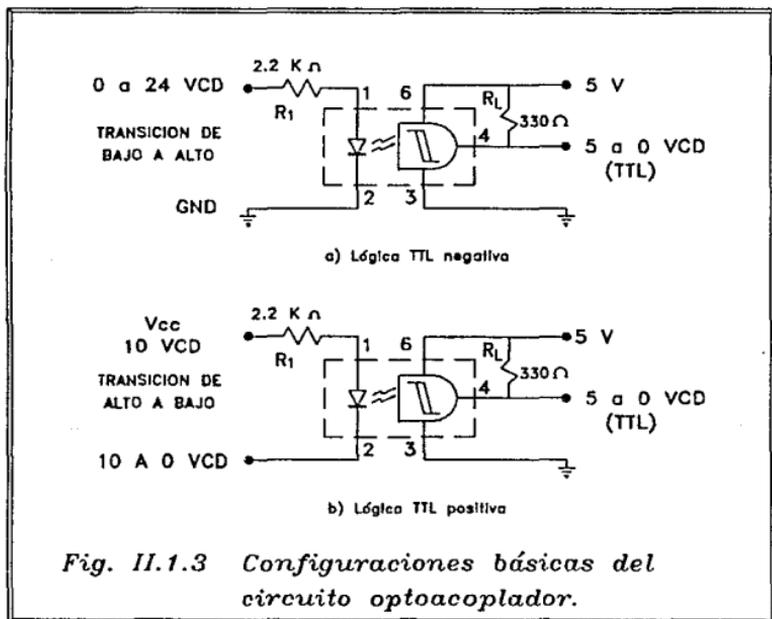
De lo cual;

$$V_{\text{in}} = I_{\text{on}} (Z + R_1)$$

$$V_{\text{in}} = 4.0 \times 10^{-3} (50 + 2200) = 9.0 \text{ VCD}$$

Con $R_1 = 2200 \text{ Ohms}$ se cumplen las tolerancias de operación para la configuración del optoacoplador en el diseño del secuenciador.

A continuación se muestran las configuraciones básicas para las entradas en el circuito acoplador de acuerdo a las señales entregadas por las unidades de interfase de proceso (Fig. II.1.3), de acuerdo a la activación (activo bajo o activo alto).



II.2 Etapa de lógica digital.

En esta etapa se realiza un análisis combinatorio de las señales provenientes de las unidades de interfase de proceso Bendix (PIU's), para proporcionar la salida deseada en el tablero de indicación de la secuencia de arranque de los turbocompresores Crawford de Laval.

Esto es, en el panel de indicaciones de la secuencia, se presentan salidas en función del curso de operación de los turbocompresores, y son las señales provenientes de las unidades de interfase de proceso las que se encargan de transmitir dicha información mediante una lógica digital con arreglos de compuertas AND y OR integradas en un dispositivo programable (PAL).

Un dispositivo lógico programable, es un microcircuito electrónico construido dentro de un empaque de silicio, integrado por un gran número de compuertas (XOR, AND, OR, NOT, etc.) distribuidas y conectadas de tal forma que definen un tipo de estructura y que puede ser programada según sea el requerimiento del usuario gracias al avance de la tecnología utilizada en la unión de sus componentes. Esta característica es la que define al dispositivo como programable.

El PAL utiliza un proceso como el usado en las memorias PROM's a la unión de sus fusibles para proporcionar una lógica programable y remplazar de esa manera las compuertas convencionales SSI/MSI y flip-flops (ver apendice B).

En el tablero de secuencias del controlador Bendix se detallan una serie de etapas en las que se visualizan el arranque y operación de los turbocompresores Crawford Delaval.

A su vez cada etapa se compone de una serie de eventos necesarios para desarrollar los puntos de operación del proceso de compresión. La terminación de cada uno de los eventos está determinada en el tablero de secuencias por el encendido o intermitencias de lámparas según sea la necesidad de indicación para el personal operativo.

La forma de indicación del evento depende del análisis combinatorio que se realiza con las señales de control del sistema Bendix.

Las etapas y eventos necesarios para la visualización detallada del arranque y operación de los turbocompresores Crawford Delaval se muestran en la Fig. II.2.1

DIAGRAMA DE FLUJO DE SECUENCIA DE ARRANQUE

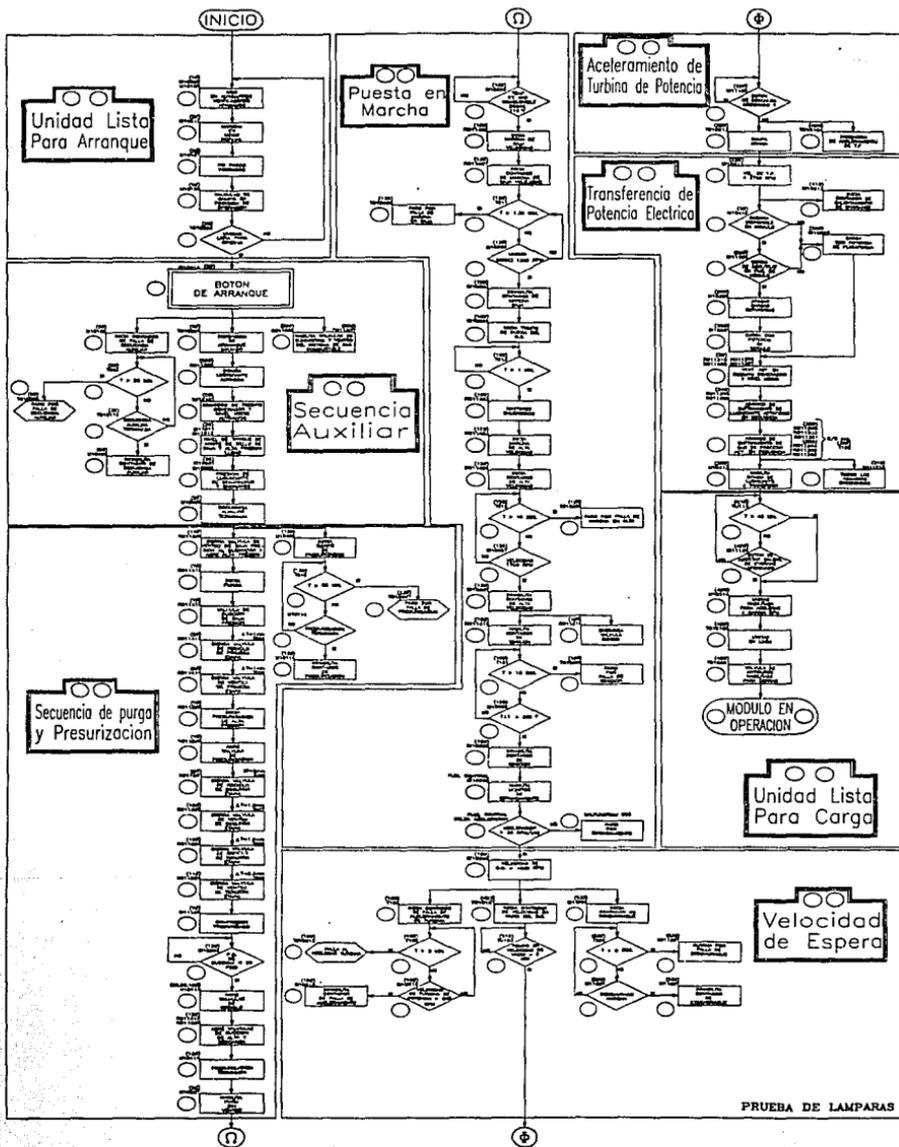


Fig. II.2.1

Para comprender un poco más del análisis de la lógica que se debe cumplir en el circuito del secuenciador del sistema de control Bendix, se ha empleado el diseño de una tabla en donde se indican las diferentes etapas con sus correspondientes eventos, así como las señales de control y sus diferentes combinaciones para obtener los comportamientos deseados en las indicaciones del tablero de secuencias (ver tabla II.2.1).

ETAPA	NOMBRE DEL EVENTO	LAMPARA EN EL TABLERO DE INDICACION	SEÑAL DEL CONTROL BENDIX			CONTROL DE ETAPAS
			NO. SEÑAL	CANAL DE ENTRADA	TRANSICION	
UNIDAD LISTA PARA ARRANQUE	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
SECUENCIA AUXILIAR	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
SECUENCIA DE PURGA Y PRESURIZACION	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
PUESTA EN MARCHA	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
VELOCIDAD DE ESPERA	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
ACELERAMIENTO DE LA TURBINA DE POTENCIA	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
TRANSFERENCIA DE POTENCIA ELECTRICA	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
UNIDAD LISTA PARA CARGA	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100
	SEÑAL DE ARRANQUE	10	1	100	100	100

Tabla II.2.1

Para cumplir con todas estas necesidades en las indicaciones del tablero de secuencias fue necesario el desarrollo del análisis combinatorio entre las señales de control que intervienen en cada uno de los eventos y etapas del proceso de arranque y operación del sistema de compresión Crawford Delaval.

Cada evento nos representa un suceso en la secuencia de arranque y cada uno de ellos son indicados de manera diferente de acuerdo a las necesidades mostradas en la tabla anterior. Las diferentes características en el comportamiento de cada uno de los eventos nos hace clasificarlos de la siguiente manera:

1. Eventos que indican un correcto funcionamiento.

2. Eventos que nos indican un malfuncionamiento (paros o alarmas).

Los eventos que indican un correcto funcionamiento deben tener características de indicación muy diferentes a las de un malfuncionamiento, definidas por la combinación lógica que se efectúa entre las señales recibidas por el sistema de control Bendix (PIU's).

II.2.1 Eventos que indican un correcto funcionamiento.

La realización de estos eventos nos indica una perfecta secuencia de arranque y operación de los turbocompresores Crawford-delaval y es indicado en el tablero de secuencias, mediante el encendido continuo o intermitencia de lámparas. Esta indicación dependerá del análisis combinatorio de una o más señales del controlador Bendix dependiendo del tipo de evento que se quiera desplegar.

La combinación de las señales se efectúa mediante un análisis lógico originando circuitos combinatorios típicos para cada uno de los eventos:

- * Circuito lógico para eventos que dependen de un solo tipo de señal.

- * Circuito lógico para eventos que dependen de dos señales

- * Circuito lógico para eventos que dependen de más de 2 señales.

- * Circuito lógico para eventos que requieren intermitencia en su desplegado.

- * Circuito lógico para eventos que requieren intermitencia en su desplegado cuando interviene una segunda señal de control.

Todos estos circuitos son diseñados mediante la programación de PAL'S (PAL20L10A NATIONAL) con lo cual se permite una combinación lógica de acuerdo a las necesidades de cada uno de los eventos.

II.2.1.1 Circuito lógico para eventos que dependen de una señal.

El circuito lógico mostrado en la figura II.2.1.1 efectúa una combinación con las señales de control del sistema Bendix (SCB), así como de las señales de prueba de lámparas (PL) y habilitador por etapa (HAB), de las cuales se origina una salida (F). El encendido de la lámpara de indicación del tablero se origina con un cambio de estado en la salida F (activo alto). Las condiciones para que exista ese cambio de estado son las siguientes:

Que se encuentre presente la señal de prueba de lámparas; o

que exista la transición adecuada en la señal de control y se encuentre habilitada la etapa correspondiente al evento referenciado.

$$F = PL + (HAB)(SCB)$$

SCB	HAB	PL	F
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

SCB \ PL	00	01	11	10
SCB	0	0	1	0
0	0	1	1	0
1	0	1	1	1

• ENCENDIDOS POR PRUEBA DE LAMPARAS $P_L = 1$

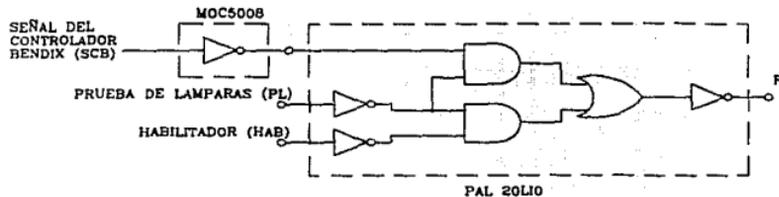


Fig. 11.2.1.1 CIRCUITO LOGICO PARA EVENTOS QUE DEPENDEN DE UNA SEÑAL.

II.2.1.2 Circuito lógico para eventos que dependen de 2 señales.

En este circuito se requiere la presencia de dos señales de control (SCB1 y SCB2), la señal de habilitación para la etapa correspondiente al evento deseado (HAB) y la señal de prueba de lámparas (PL). Con estas señales se debe efectuar el diseño de la lógica combinatoria para el encendido de la indicación correspondiente a la salida F.

Para que la lámpara del evento encienda indicando el evento ocurrente es necesario que $F=1$ y para que esto suceda sólo puede ser a través de una prueba de lámpara $PL=1$ ó bien que el circuito esté habilitado ($HAB=1$) y además que las señales de control Bendix sean $SCB1=1$ y $SCB2=1$. Las condiciones lógicas que se cumplen en el circuito son presentadas en la siguiente tabla.

La fig. II.2.1.2 muestra el circuito típico para este circuito lógico.

$$F = PL + (SCB1)(SCB2)(HAB)$$

SCB1	SCB2	HAB	PL	F
0	0	0	0	0
0	0	1	1	1
0	0	1	0	0
0	0	1	1	1
0	0	1	0	0
0	1	0	1	1
0	1	0	0	0
0	1	0	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	1	1
1	0	0	0	0
1	0	0	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

NOTA:

* Presente las señales del controlador bendix SCB1, SCB2 junto con el habilitador HAB=1

HAB, PL	00	01	11	10
SCB1, SCB2	0	1	1	0
00	0	1	1	0
01	0	1	1	0
11	0	1	1	1
10	0	1	1	0

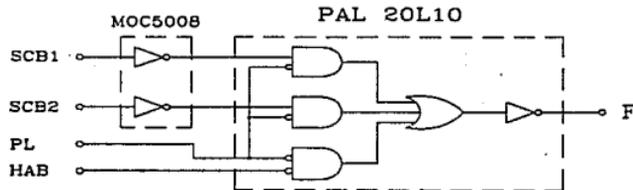


Fig. 11.2.1.2 CIRCUITO LOGICO PARA EVENTOS QUE DEPENDEN DE DOS SEÑALES

II.2.1.3 Circuito lógico para eventos que dependen de más de 2 señales.

Cuando en el controlador Bendix se encuentran presentes (SCB1, SCB2, SCB3, SCB4) junto con la señal de habilitación (HAB) y prueba de lámparas(LP). Es necesario que las cuatro señales del controlador Bendix se encuentren presentes (SCB1=1, SCB2=1, SCB3=1,SCB4=1) y habilitar (HAB=1) para que entonces ocurra el encendido de la lámpara del evento (F=1).

Para observar el buen funcionamiento de la lámpara, se enciende (F=1) por medio de la señal de prueba (LP). Esto es para encender la lámpara sin que sea necesario que ocurra el evento que representa.

La fig. II.2.1.3 muestra el circuito típico para este circuito lógico.

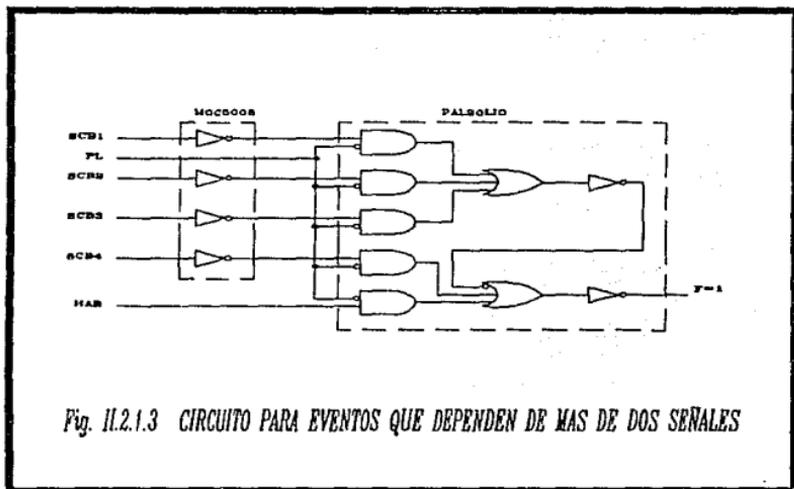


Fig. II.2.1.3 CIRCUITO PARA EVENTOS QUE DEPENDEN DE MAS DE DOS SEÑALES

La siguiente tabla (tabla II.2.1.3) muestra como es necesario la presencia de las 4 señales del controlador del Bendix para que la lámpara encienda (F=1).

SEÑALES SCB4,3,2,1	000	001	011	010	110	111	101	100
000	0	1	1	0	0	1	1	0
001	0	1	1	0	0	1	1	0
011	0	1	1	0	0	1	1	0
010	0	1	1	0	0	1	1	0
110	0	1	1	0	0	1	1	0
111	0	1	1	0	1	1	1	0
101	0	1	1	0	0	1	1	0
100	0	1	1	0	0	1	1	0

$$F = (SCB4)(SCB3)(SCB2)(SCB1)(HAB) + (PL)$$

Tabla II.2.1.3 MAPA DE KARNAUCH PARA CIRCUITOS LOGICOS QUE DEPENDEN DE MAS DE DOS SEÑALES

II.2.1.4 Circuito lógico para eventos que requieren intermitencia en su desplegado.

Existe la necesidad de indicar en el desplegado el período de tiempo en la que transcurre alguna etapa del arranque de los turbocompresores. Algunos eventos deben de ocurrir en períodos de tiempo establecidos por el programa de secuencia del controlador Bendix y al término de este tiempo si el evento aún no se cumple, el programa del controlador Bendix tomará medidas para proteger el funcionamiento del T.P> y G.G. A los eventos que indican el período de tiempo se les llama eventos temporizadores y se ha decidido que para que exista un mayor interés en el tiempo que indican estos eventos sean representados por la intermitencia de un led. Mientras que transcurre el tiempo que representa el evento.

Para cumplir con estas necesidades se diseña el siguiente circuito típico

Donde;

SCB= señal del controlador Bendix

CK= señal de reloj

FLASH1= señal que inhabilita la intermitencia (proviene del controlador Bendix)

F1= Señal que habilita la intermitencia de F2.

HABB= Habilitador de los eventos de la etapa

HABA= Habilitador de los eventos de la etapa anterior (puede ser HABB=HABA)

Para la intermitencia de la lámpara del evento temporizador es necesario un tren de pulsos de altos y bajos en F2, este tren de pulsos se proporciona por medio de la señal CK.

La señal F1 despliega la indicación para "x" evento (este evento no es intermitente) y sólo F=1 cuando SCB=1 y HABA=1 o bien cuando PLB=1 (Ver Fig. II.2.1.4).



$$F1 = PL + (HAB)(SCB)$$

$$F2 = (FLASH1 + PL)F1$$

SCB	00	01	11	10
PL	00	01	11	10
0	0	0	1	0
1	1	1	1	1

FLASH1	SCB	HAB	PL	CK	RN
0	0	0	0	5	0
0	0	0	1	5	0
0	0	1	0	5	0
0	0	1	1	5	0
0	1	0	0	5	0
0	1	0	1	5	0
0	1	1	0	5	0
0	1	1	1	5	0
1	0	0	0	5	1
1	0	0	1	5	1
1	0	1	0	5	1
1	0	1	1	5	1
1	1	0	0	5	1
1	1	0	1	5	1
1	1	1	0	5	1
1	1	1	1	5	1

PERMANECE
ENCENDIDA
CUANDO
FLASH = 1

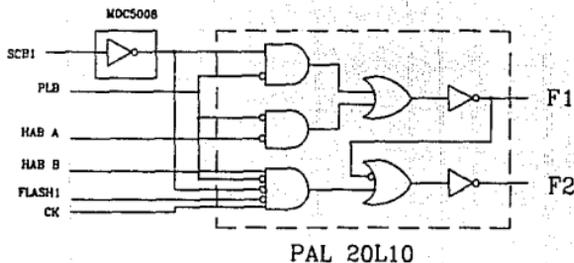


Fig. II.2.1.4 CIRCUITO LOGICO PARA EVENTOS QUE REQUIEREN INTERMITENCIA EN SU DESPLEGADO.

II.2.2 Eventos que indican malfuncionamiento.

En el transcurso del arranque de los turbocompresores se presentan una serie de eventos que nos indican un correcto funcionamiento en la secuencia del programa de control. Sin embargo algunas ocasiones algunos eventos no se completan en el tiempo especificado por el programa del controlador, estos problemas que se presentan en el proceso deben ser representados en el tablero de indicación de secuencias.

El circuito electrónico del gráfico de secuencias recibe estas indicaciones de malfuncionamiento de los monitores (malfunction) del sistema de control Bendix y en algunas ocasiones directamente de las unidades de interfase de proceso (PIU's). Estas indicaciones son muy importantes para la protección de los equipos instalados en campo (generador de gases, turbina de potencia, Compresores, etc.).

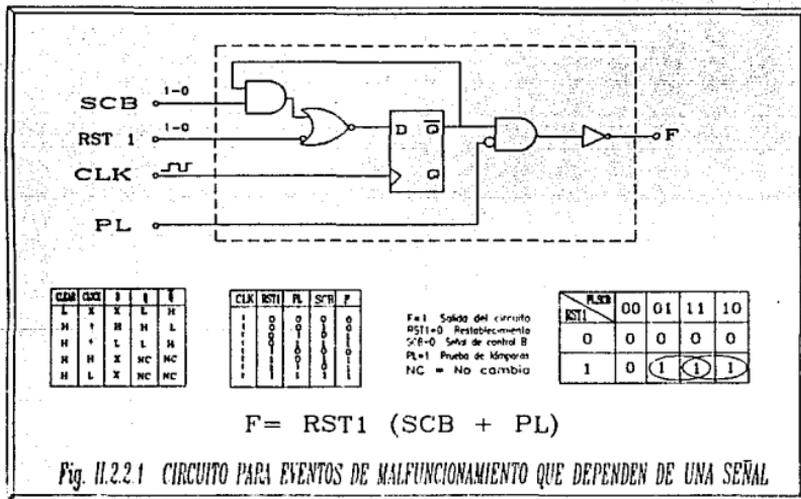
Debido a que estas indicaciones manifiestan una advertencia al personal de operación encargado del funcionamiento óptimo de la plataforma de compresión, es necesario que en el gráfico de secuencias estas indicaciones tengan características muy particulares como son: la indicación luminosa en el tablero roja y la permanencia de esta cuando ocurra, hasta que no sea restablecida automáticamente (reset automático).

Las indicaciones de malfuncionamiento en el gráfico no cuentan con habilitadores, esto se debe a que las entradas de control para estas indicaciones deben estar siempre disponibles por protección del equipo de campo. Sin embargo se cuenta todavía con la prueba de lámparas (Pl), para su verificación .

Las indicaciones de malfuncionamiento pueden ser de dos tipos:

- * Cuando dependen de una señal
- * Cuando dependen de dos señales simultáneas.

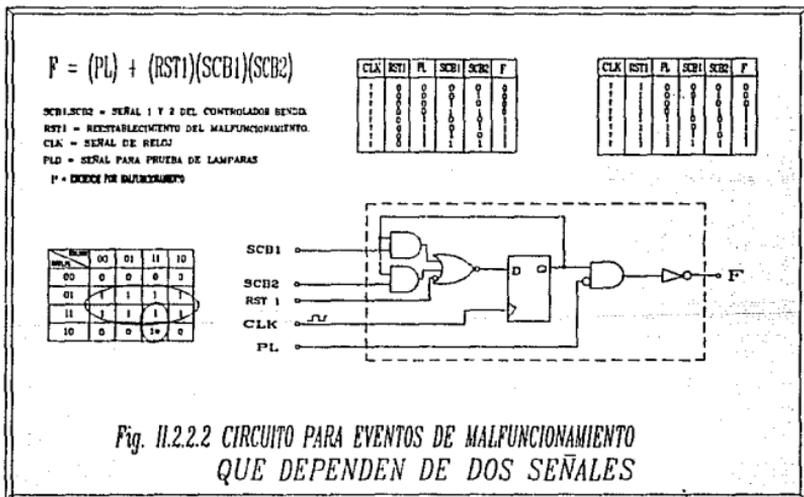
En la fig. II.2.2.1 se muestra el circuito típico para eventos de malfuncionamiento que dependen de una señal. Esto ocurre con una transición lógica de un nivel alto (correcto funcionamiento) a un nivel bajo (malfuncionamiento).



$$F = RST1 (SCB + PL)$$

Fig. II.2.2.1 CIRCUITO PARA EVENTOS DE MALFUNCIONAMIENTO QUE DEPENDEN DE UNA SEÑAL

En la fig. II.2.2.2 se muestra el circuito típico para eventos de malfuncionamiento que dependen de dos señales. Esto ocurre con transiciones lógicas en las dos señales de control de un nivel alto (correcto funcionamiento) a un nivel bajo (malfuncionamiento).



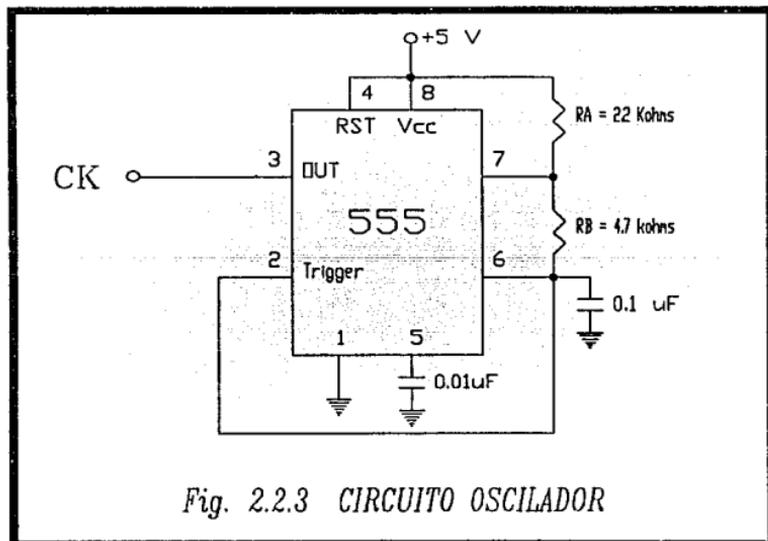
Para los dos circuitos típicos anteriores que nos representan un malfuncionamiento se tienen las siguientes características:

- * Las lámparas indicadores permanecen encendidas hasta que se presente la señal RST1 y el reloj.
- * El restablecimiento de la indicación se presenta en forma automática después del reconocimiento en el sistema de control Bendix o bien cuando se presenta la señal de listo para arranque.
- * Prueba de lámparas para la verificación de su correcto funcionamiento en el gráfico de secuencias.

El arreglo lógico utilizado en la programación de los circuitos combinacionales para los eventos de malfuncionamiento en el gráfico de secuencias fue el PAL16RC4 de National Semiconductor, ya que dicho dispositivo cuenta en su salida con flip-flops tipo D, para lograr que la indicación permanezca encendida cuando se detecte la señal de control de malfuncionamiento.

También podemos observar en los típicos de malfuncionamiento la necesidad de una señal de reloj (CK), con el objeto de actualizar la salida hacia los indicadores de malfuncionamiento cada .001 seg. (1 KHz).

El circuito mostrado en la fig. II.2.2.3 muestra el diseño utilizado para obtener la señal de reloj (CK) (ver características del timer MC555 en el apendice C).



Es necesario quitar el amarre en los indicadores de malfuncionamiento con la señal de reestablecimiento (RST1)

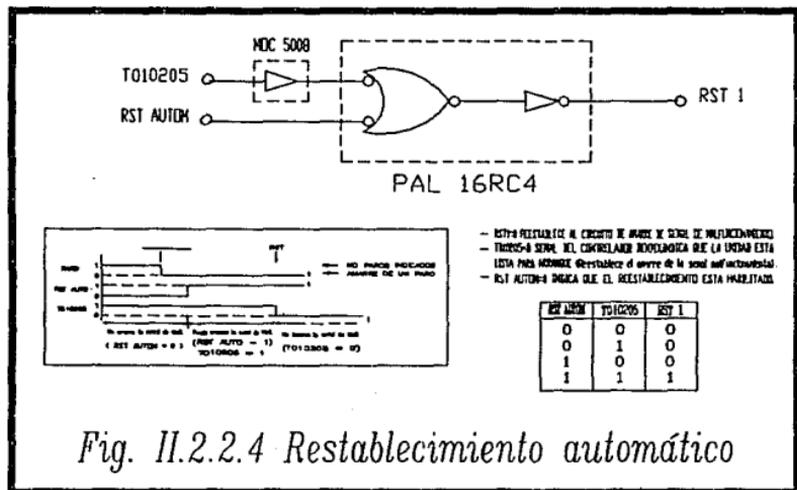
Esta señal de restablecimiento puede estar dada por:

* La salida TO10205 de la unidad de interfase de proceso PU502 del sistema de control Bendix, que nos indican que no se detectan paros y que la unidad se encuentra en listo para arranque.

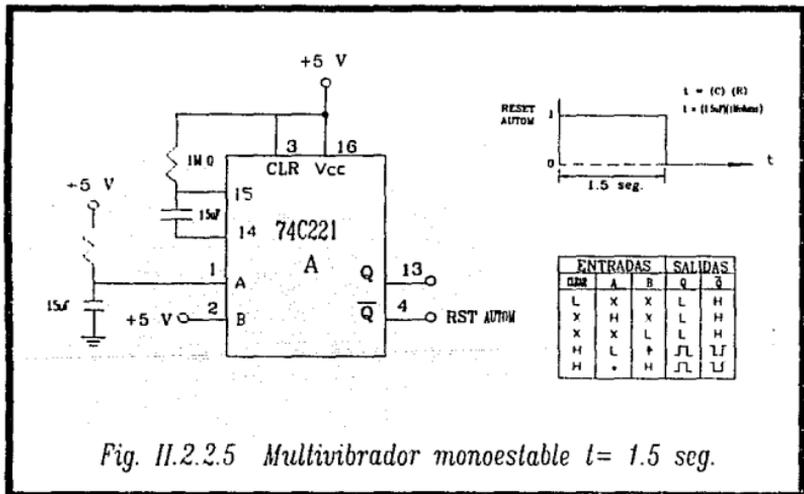
* Con un restablecimiento automático (RST AUTOM.), que se presenta durante un lapso de 0.5 Seg. al encendido del circuito del secuenciador o bien inmediatamente después de la corrección de una falla en el sistema de alimentación.

Quando se enciende el tablero de indicaciones se presentan señales de malfuncionamiento que en diversas ocasiones no son reales, esto se debe a presencia de picos o transiciones de voltaje en las entradas de nuestros arreglos lógicos, el restablecimiento se encarga de no tomar en cuenta estas señales por un lapso de 500 miliseg.

La fig. II.2.2.4 muestra el arreglo lógico para el restablecimiento de las indicaciones de malfuncionamiento en el gráfico de secuencias, además también se puede observar en esta figura el diagrama de tiempo al encendido del gráfico de secuencias.



El tiempo que se obtiene en el RST AUTOM para no tomar en cuenta señales no reales de malfuncionamiento se obtiene con un monoestable con un arreglo como el mostrado en la fig. II.2.2.5



II.2.3 Habilitadores

Todos los circuitos típicos utilizados para los eventos de correcto funcionamiento requieren de una señal de habilitación. Esto surge con el propósito de dar protección a todos los elementos utilizados en el circuito del secuenciador, además de sólo permitir que las indicaciones luminosas sean activadas de acuerdo a la etapa que se esté realizando durante el arranque y operación de los turbocompresores Crawford Delaval.

Durante la secuencia de arranque y operación solamente deben habilitarse las indicaciones correspondientes a la etapa en que este transcurriendo la secuencia del programa del controlador, además las indicaciones referidas a etapas anteriores deben deshabilitarse.

Un ejemplo del funcionamiento de este circuito sería:

En la tercera etapa correspondiente a la secuencia de purga y presurización de los compresores se encuentran una serie de eventos referidos principalmente a las válvulas de venteo, succión, descarga y reciclos.

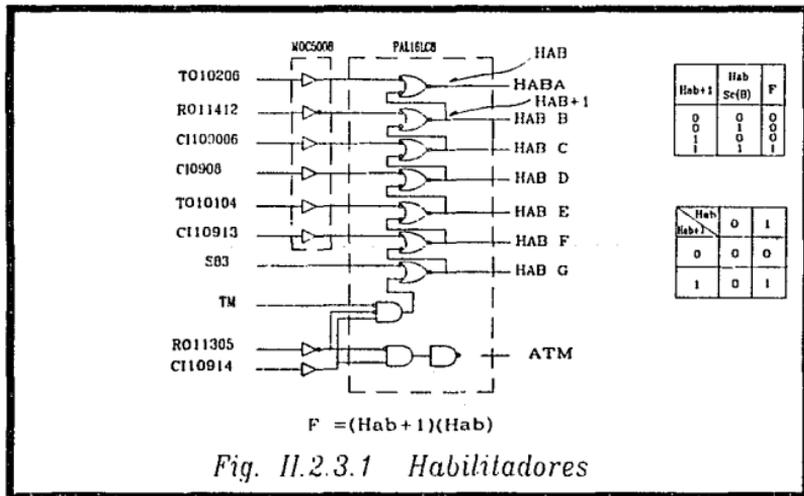
Antes de ocurrir el primer evento correspondiente a esta etapa, el tablero de indicación de secuencias está proporcionando la información de la etapa anterior (Secuencia auxiliar). Conforme ocurre el primer evento de la etapa de purga y presurización (cierra válvula de venteo de baja presión al quemador y abre alta presión), todas las indicaciones luminosas de la etapa anterior (secuencia auxiliar) son deshabilitadas. Esto no significa que las señales recibidas en el controlador Bendix sufran alguna alteración, sino que solamente en el tablero de indicaciones se podrán observar cada una de las etapas independientemente cada una conforme ocurre el arranque y operación.

La relación que existe entre las señales provenientes del sistema de control Bendix y la función de cada uno de los habilitadores se muestra en la Tab. II.2.3.1

En base a las necesidades de habilitación por etapas en el gráfico de secuencias se ha diseñado el circuito mostrado en la fig. II.2.3.1.

Donde;

- Hab=1 habilita el encendido de las lámparas
- Hab=0 inhabilita el encendido de las lámparas
- F=1 habilita la etapa correspondiente a Sc(B)



La señal de entrada TM proviene de un temporizador, y esta se activará 10 segundos después de que ocurran las señales de control RO11305 y CI10914 en forma conjunta.

Estas señales de control en compuerta AND habilitarán el temporizador para que 10 seg. después se active la señal TM en 1 lógico, este circuito se presenta en la siguiente figura (Fig. II.2.3.2), además de mostrar su diagrama de tiempos correspondiente.

El circuito anterior 74C221 es un multivibrador monoestable con características MOS, en la cual el período del pulso mostrado en la figura anterior esta dado por $R=1$ Mohm y $C=10$ microF, de acuerdo a la siguiente ecuación:

$$T = (R) (C) = (1 \times 1000000) (10 \times .000001) = 10 \text{ seg.}$$

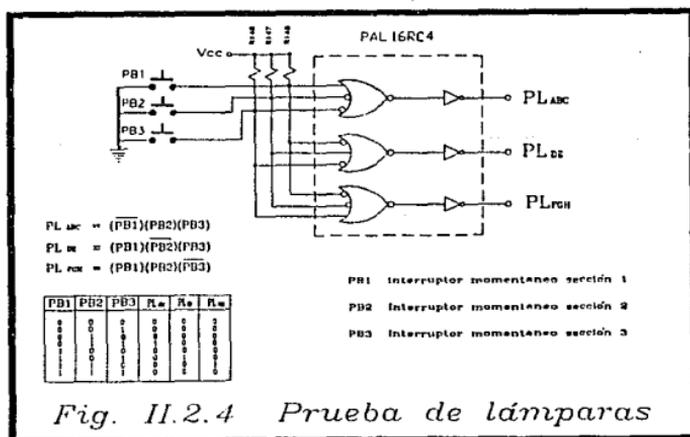
Ver apendice C, características del 74C221.

II.2.4 Prueba de lámparas

El circuito correspondiente a la prueba de lámparas sirve para el diagnóstico de las indicaciones luminosas en el gráfico de secuencias.

La prueba de lámparas es realizada en 3 secciones, con la finalidad de dar protección al circuito lógico y de alimentación en el momento que sea seleccionada dicha prueba, ya que la demanda de corriente es muy alta en el encendido total de las indicaciones luminosas.

El circuito lógico que cumple con las necesidades para la prueba de lámparas se muestra a continuación (Fig. II.2.4).



El arreglo lógico de la figura anterior realiza la prueba de lámparas de una sección en forma independiente y nunca se podrá realizar esta prueba si son presionados dos o más interruptores momentáneos al mismo tiempo.

La prueba de lámparas siempre es recomendada antes de efectuar un arranque en los turbocompresores.

II.3 Etapa de potencia.

La finalidad de esta etapa es proporcionar la corriente necesaria en las indicaciones luminosas del gráfico de secuencias. A continuación se efectúa el análisis y diseño de un circuito que cumple con estas condiciones.

II.3.1 Análisis

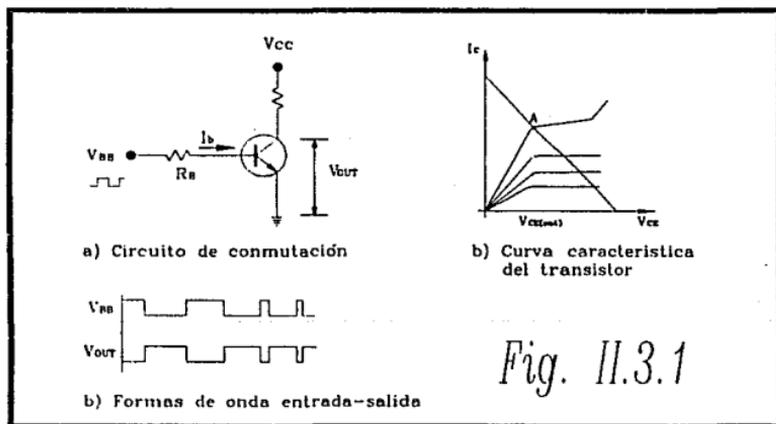
Todas las señales proporcionadas a la salida del circuito de lógica digital son compatibles con TTL, razón por la cual la corriente que nos puede proporcionar estas salidas son muy pequeñas y además no cumplen con el voltaje necesario para el encendido de las lámparas de 24 VCD.

Bajo estas condiciones es necesario el diseño de un circuito de conmutación de potencia donde la señal de control sea cada una de nuestras salidas del arreglo de lógica digital.

La característica de circuitos compatibles con TTL nos permite el uso de transistores bipolares para que actúen como interruptores al estar operando en las regiones de corte y saturación.

La conmutación del transistor nos permite encender y apagar la lámpara de indicación de evento para cada una de las señales operadas en la etapa de lógica digital.

Cuando un transistor bipolar opera en las regiones de corte y saturación, este se comporta como un interruptor. La siguiente figura nos muestra al transistor bipolar como conmutador (Fig. II.3.1)



Existen diferentes configuraciones de un transistor para operar como conmutador, teniendo las siguientes:

- a) Configuración base común
- b) Configuración colector común
- c) Configuración emisor común

La configuración emisor común es la que más se adapta para un transistor usado como conmutador, cuando la señal de entrada, corriente o voltaje, es pequeña en comparación con la utilizada a la salida sobre la que actúa.

Para que un transistor NPN opere en la región de corte, es necesario que la unión Base-Emisor y la unión Base-Colector estén polarizadas inversamente, para que esto suceda, la corriente de base debe ser menor o igual a cero ($I_b \leq 0 \text{ mA}$), lo cual origina que la corriente de Colector-Emisor sea cero ($I_{ce} = 0$) y que el voltaje Colector-Emisor se aproxime al voltaje de alimentación ($V_{ce} = V_{cc}$).

Para las condiciones de saturación en un transistor NPN, es necesario que la unión Base-Emisor y la unión Base-Colector estén polarizadas directamente.

Para cambiar de una condición de corte a saturación es necesario que I_b se incremente hasta alcanzar la saturación, esto se conoce como corriente de base mínima:

$$I_{bmin} = (I_{csat}) / (H_{femin}) \quad (1)$$

de acuerdo a la figura anterior (Fig. II.3.1), se obtiene el voltaje de base min. para la saturación:

$$V_{bb} = (R_b) (I_{bmin}) + V_{be} \quad (2)$$

V_{bb} debe ser mayor a $[(R_b) (I_{bmin}) + V_{be}]$ para saturar el transistor, de tal manera que:

$$V_{cc} = (I_{csat}) (R_c) \quad (3)$$

II.3.2 Diseño

El voltaje de alimentación de las lámparas de indicación es de 24 VCD, y actuará conmutando el transistor (Fig. II.3.2.1)

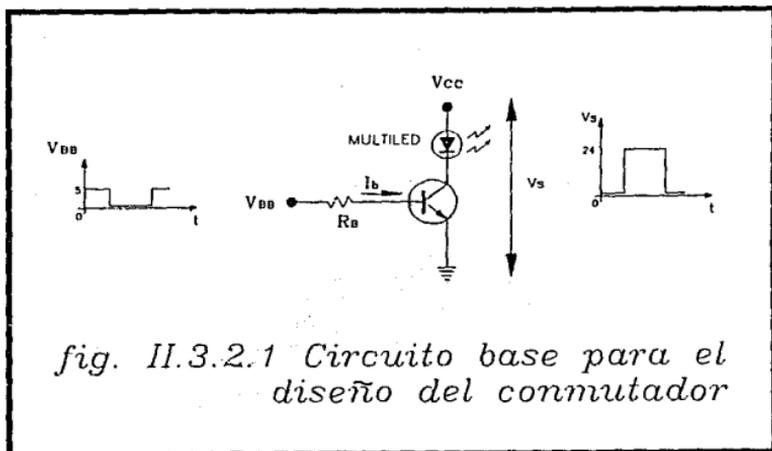


fig. II.3.2.1 Circuito base para el diseño del conmutador

Para efectuar el diseño de este circuito, primero se debe observar que el voltaje requerido a la salida sea positivo, además de que soporte la corriente que circule por la lámpara, por lo que utilizaremos un transistor NPN. En este caso hemos seleccionado el circuito integrado CA3081, el cual es un arreglo de 7 transistores NPN de propósito general y cuyas características eléctricas son:

- * Mínimo voltaje de avalancha colector-emisor, $V_{ceo} = 16 \text{ V}$
- * Mínimo voltaje de avalancha colector-base, $V_{cbo} = 20 \text{ V}$
- * Ganancia en corriente (mínima) $H_{fe} = 40$
- * Máxima corriente de colector en saturación $I_{csat} = 100 \text{ mA}$

Partiendo de la condición de saturación, aplicaremos las ecuaciones (1), (2), (3), para obtener el valor de R_b .

De acuerdo a la ec. (2).

$$V_{bb} = (R_b)(I_{bmin}) + (V_{be})$$

El valor de R_b es:

$$R_b = (V_{bb} - V_{be}) / (I_{bmin}) \quad (4)$$

de (1), tenemos;

$$\begin{aligned} I_{bmin} &= (I_{csat}) / (H_{femin}) \\ &= 100 \text{ ma} / 40 \\ &= 2.5 \text{ mA} \end{aligned}$$

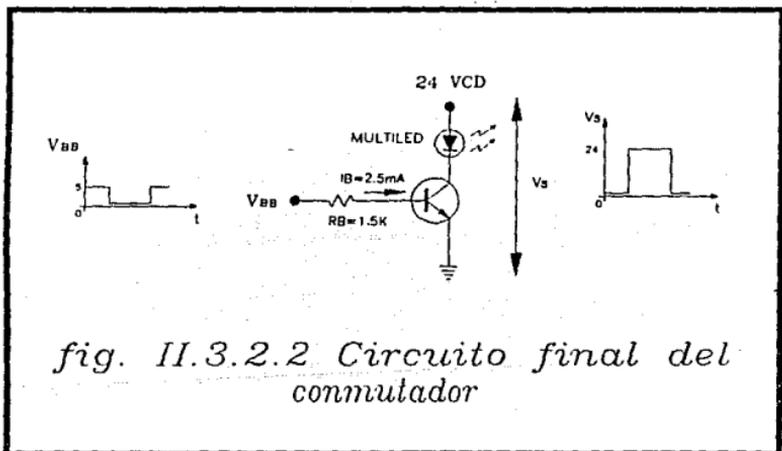
de (4), $V_{be} = 0.7 \text{ V}$ (para un transistor de Silicio)

$$\begin{aligned} R_b &= (5\text{V} - 0.7 \text{ V}) / (2.5 \text{ mA}) \\ &= 1.72 \text{ Kohms} \end{aligned}$$

Para asegurar la saturación, $V_{bb} > [(R_b)(I_{bmin}) + V_{be}]$, por lo que se selecciona un valor menor para R_b (comercial).

$$R_b = 1.5 \text{ Kohm}$$

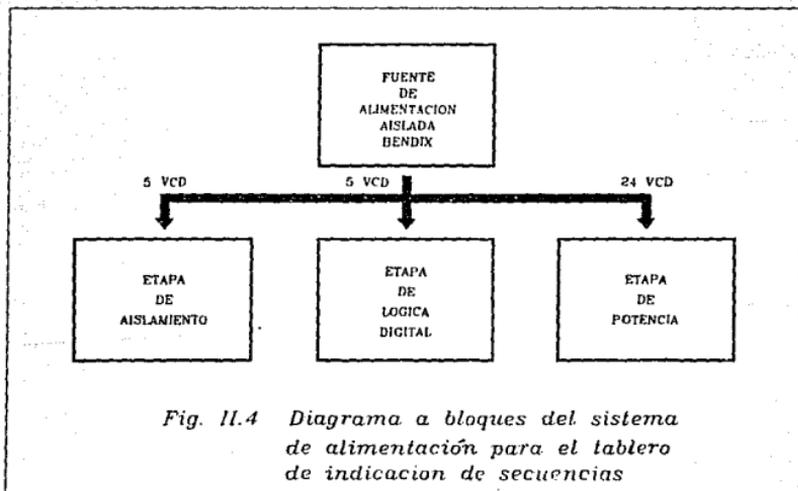
La fig. II.3.2.2. muestra el diseño final del conmutador para las lámparas de indicación en el gráfico de secuencias.



II.4 Sistema de alimentación

Las tres etapas del dispositivo desarrolladas anteriormente, son alimentadas con voltajes aislados proporcionados por las fuentes de alimentación del equipo de control Bendix.

La fig. II.4 muestra un diagrama a bloques del sistema de alimentación para el gráfico de secuencias.



III ENSAMBLE Y PRUEBAS DEL CIRCUITO.

III.1 Lista de material.

A continuación se muestra una relación de componentes que se emplearon para la fabricación del gráfico de secuencias.

RESISTORES.

=====

CANTIDAD	REFERENCIA	VALOR (KOHMS)	DESCRIPCION
69	R1,R3...R137	2.7	+ - 1 %
75	R2,R4...R138	.33	+ - 1 %
2	R144,R143	1000	+ - 1 %
1	R139	56	+ - 1 %
1	R140	470	+ - 1 %
1	R141	2.2	+ - 1 %
1	R142	4.7	+ - 1 %
4	R145-R148	10	+ - 1 %
87	R151-R237	1.5	+ - 1 %

NOTA: Todas las resistencias son a 1/4 de Watts de película metálica.

CONDENSADORES

=====

CANTIDAD	REFERENCIA	VALOR (uF)	DESCRIPCION
2	C1,C3	.01	POLYESTER
1	C4	.1/1600V	POLYESTER
1	C5	10/1700V	ELECTROLITICO
3	C2,C6,C7	1.5/1000V	TANTALIO

CIRCUITOS INTEGRADOS

=====

CANTIDAD	REFERENCIA	TIPO	DESCRIPCION
75	U1-U69	MOC5008	OPTOACOPLADOR
3	UI,UJ,UK	PAL16R4ANC	PAL 16 ENTRADAS 4 SALIDAS
9	UA - U9	PAL20L10ACNS	PAL 20 ENTRADAS 10 SALIDAS
1	U72	MM74C221N	MONOESTABLE
2	U70,U71	ICM7555	TIMER
13	U76 - U88	CA3081	ARREGLO DE 7 TRANSISTORES NPN

MISCELANEOS

ESTA TESIS NO DEBE
SALIR DE LA BIBLIOTECA

CANTIDAD	REFERENCIA	DESCRIPCION
3	PB1, PB2, PB3	INTERRUPTOR MOMENTANEO
7	P1 - P7	CONECTOR CON TORNILLO DE SUJECION 24 PATAS.
107	LP0 - LP106	MULTILED +24 VCD.
1	C.I.	TARJETAS DE CIRUITO IMPRESO

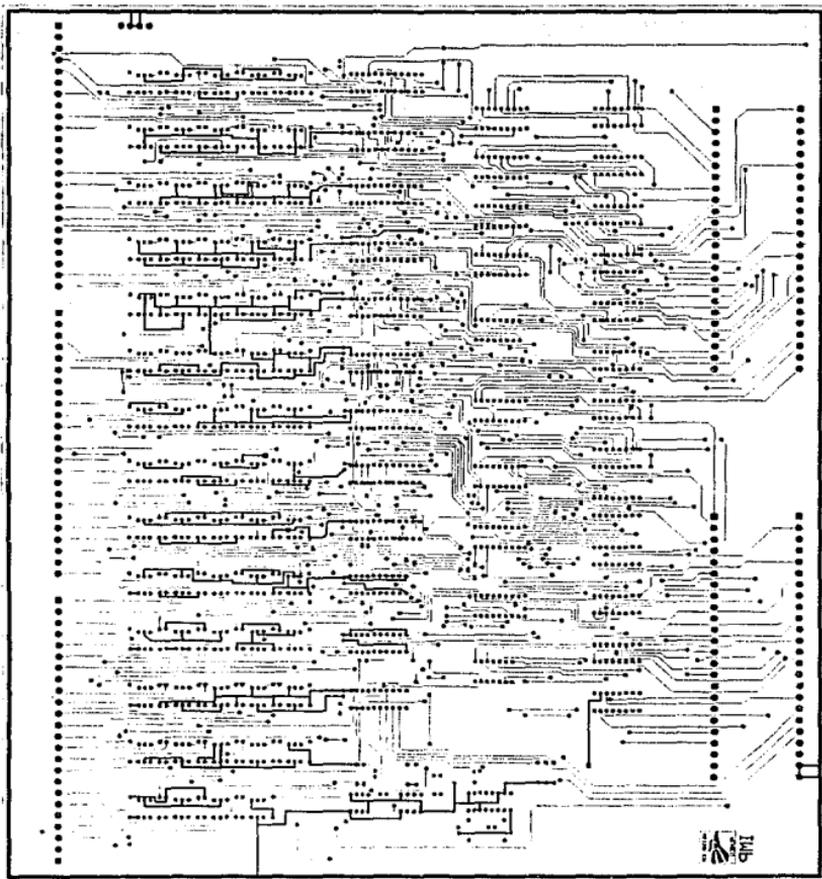
III.2 Diseño y construcción de las tarjetas de circuito impreso.

En base al análisis y diseño del gráfico de secuencias desarrollado en los capítulos anteriores, se elaboró el diagrama eléctrico (Fig. III.2.1).

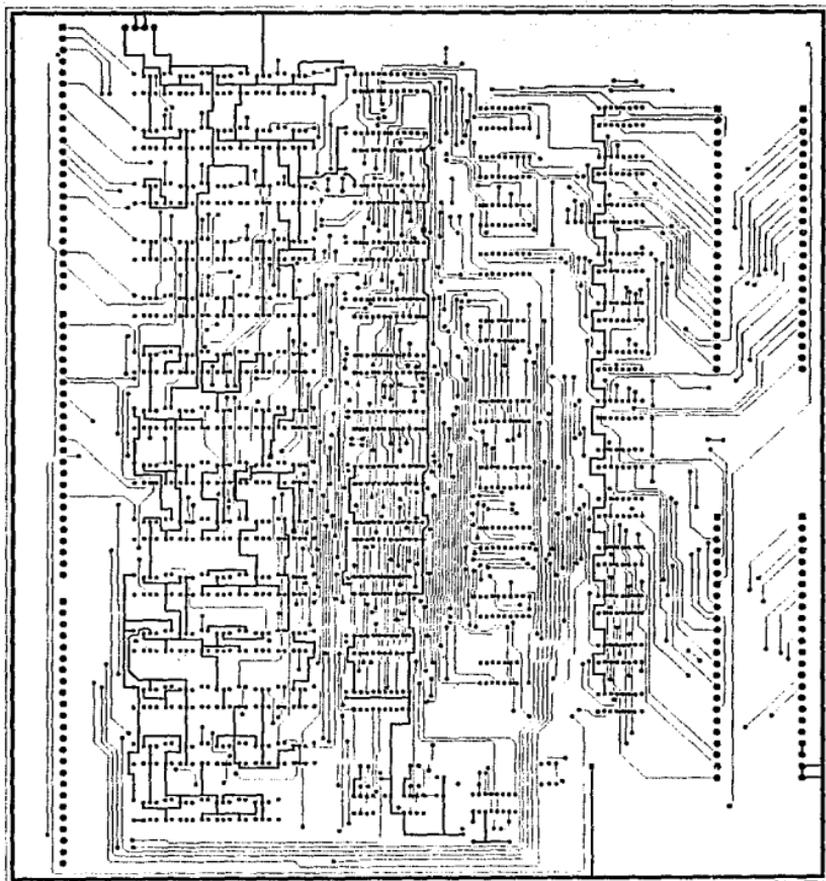
En este diagrama se representan todos los componentes electrónicos de las 3 etapas que están contenidas en el gráfico de secuencias.

La elaboración de este diagrama fué realizada con la ayuda de una computadora personal y el uso de un paquete denominado HIWIRE PLUS (versión 2.0), este software nos permite generar archivos con toda la información necesaria para la elaboración del diagrama eléctrico, así como las diferentes caras del circuito impreso.

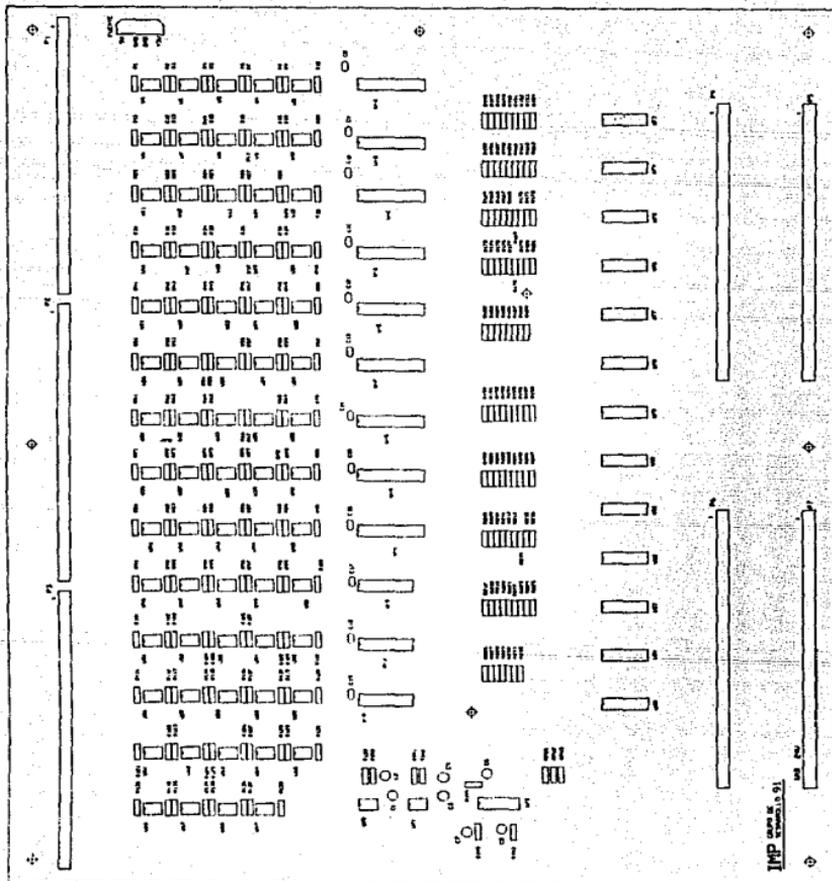
La fabricación del circuito impreso fué realizada por una compañía particular en base a los esquemas de las caras de soldadura, componentes y de serigrafía, representadas en las siguientes figuras.



CARA DE SOLDADURA DEL GRAFICO DE SECUENCIAS

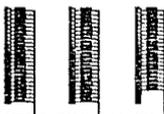


CARA DE COMPONENTES DEL GRAFICO DE SECUENCIAS

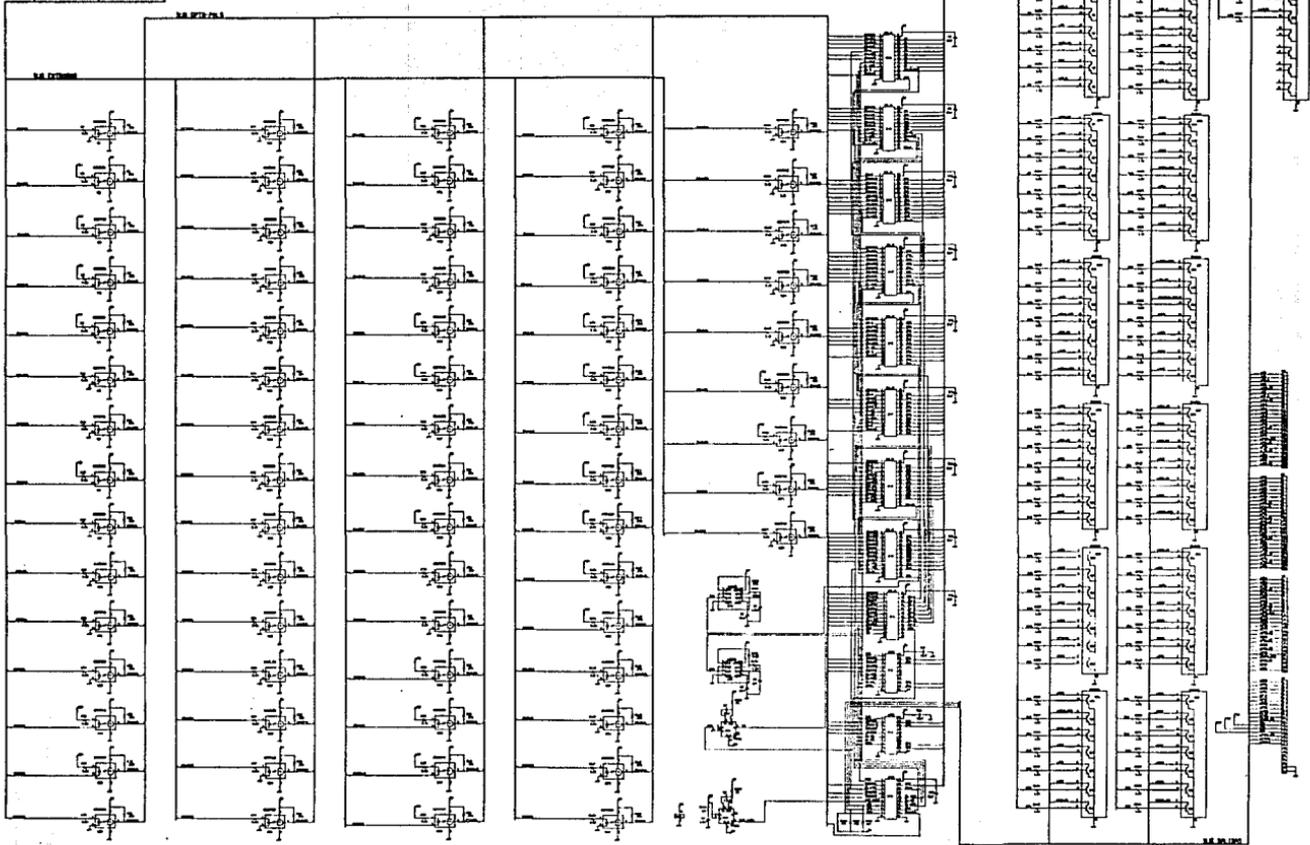


CARA DE SERIGRAFIA DEL GRAFICO DE SECUENCIAS

FIG III. 2.1



5



III.3 Montaje del circuito y tablero de indicaciones.

El dispositivo diseñado fué ensamblado en dos secciones, que son: sección de la tarjeta electrónica y sección de indicaciones luminosas.

Para la protección de la tarjeta electrónica fué necesario integrarla en un gabinete, el cual incluye la sección de indicaciones luminosas. Dicho gabinete es de acero inoxidable con serigrafía para la descripción de los eventos ocurrientes en la realización de un arranque de los turbocompresores.

En la Fig. III.3.1 se muestra el gabinete con la parte frontal del tablero de indicaciones.

Este gabinete será instalado dentro del cuarto de control para cada uno de los módulos de compresión.

Además de las características mencionadas anteriormente, el gabinete cuenta con arneses de comunicación entre la tarjeta electrónica del gráfico de secuencias y las señalizaciones provenientes del sistema de control Bendix.

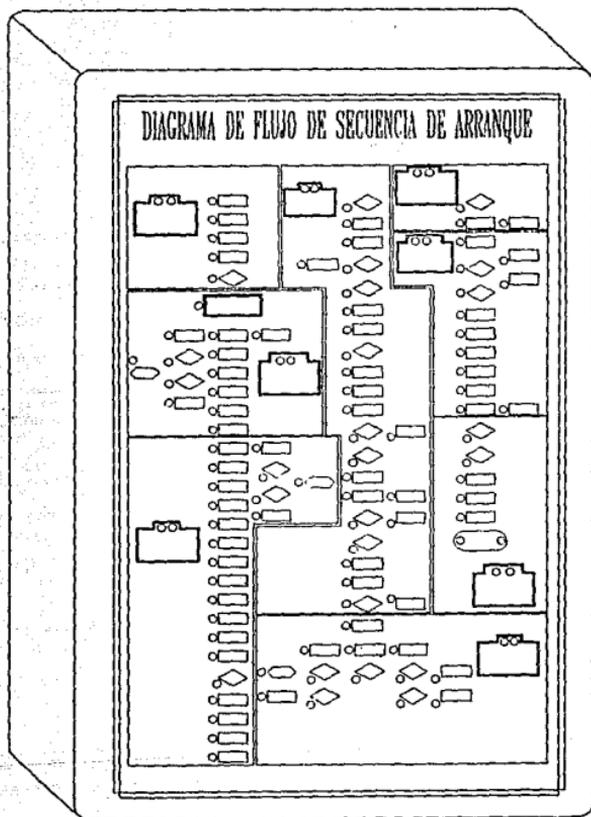


Fig. III.3.1

III.4 Pruebas.

Para el desarrollo del proyecto inicialmente se construyó un prototipo de la tarjeta electrónica en tablilla de cobre multiperforada, para facilitar los posibles cambios que surgieran durante las pruebas de laboratorio y de campo.

Las pruebas de laboratorio fueron efectuadas con la ayuda de un simulador del sistema de control digital Bendix, desarrollado en el Instituto Mexicano del Petróleo para los módulos de compresión instalados en la plataforma marina Pol-A.

Este simulador cuenta con todas las unidades de interfase de proceso, controlador de unidades de interfase de proceso, controlador de secuencias programable (PLC), unidad de interfase de comunicación y una computadora personal.

El prototipo del gráfico de secuencias se integró en el simulador con el fin de verificar los detalles para cada uno de los eventos, esto se efectúa mediante las señales proporcionadas por el simulador digital para los diagnósticos que a continuación se mencionan:

- * Habilitadores
- * Reset Automático
- * Intermitencias
- * Sostenimiento de indicaciones
- * Prueba de lámparas
- * Alarmas y Paros
- * Temporizadores

En el transcurso de las diferentes pruebas realizadas en laboratorio se tuvo el apoyo de personal calificado de Pemex.

Finalmente la tarjeta electrónica se mantuvo operando en forma continua en el simulador durante un período de 4 semanas, para posteriormente efectuar las pruebas de campo.

Las pruebas de campo se realizaron en el módulo 4 de compresión del complejo marino Pol-A de Pemex. Estas consistieron en:

- 1) Instalación de la interfase entre el sistema Bendix y prototipo del gráfico de secuencias.
- 2) Prueba de la tarjeta electrónica durante un arranque del Turbocompresor.

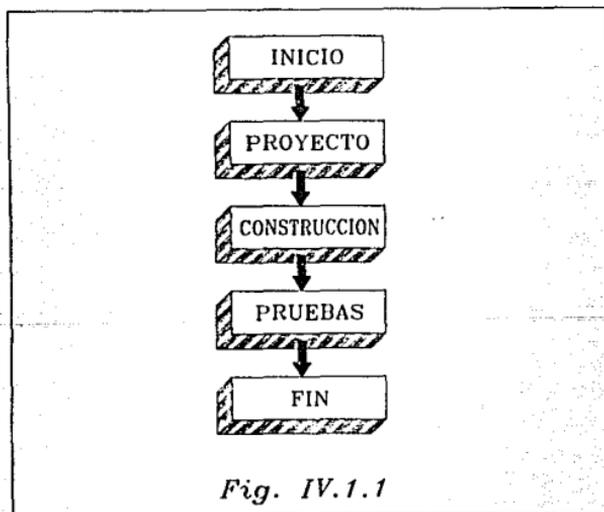
La instalación de la interfase consiste en el montaje de 2 tiras terminales, en las cuales se insertan 40 clemas en cada una para la intercomunicación del sistema de control Bendix con el circuito electrónico del gráfico de secuencias. La instalación de éstas nos permite tener una independencia de cableado entre sistemas.

La prueba de la tarjeta electrónica durante el arranque de los turbocompresores es con el objetivo de asegurar el correcto funcionamiento para el que fué diseñado, además de comprobar que no afecta en el arranque de los turbocompresores.

IV. EVALUACION ECONOMICA.

IV.1 Evaluación Horas/Hombre consumidas en el desarrollo del proyecto.

Para desarrollar el prototipo de un instrumento a diseñar es necesario seguir una determinada secuencia en el desarrollo de todas sus etapas desde el inicio hasta el final del proyecto, tal y como es mostrado en la figura IV.1.1



Para construir el gráfico de secuencias se consideraron 3 etapas fundamentales que son:

- a) Proyecto.
- b) Construcción.
- c) Pruebas.

Cada etapa tiene su importancia dentro del proyecto a desarrollar, por lo que es necesario realizar un estudio en Horas/Hombre (H/H) con el fin de obtener el precio real del dispositivo diseñado.

1) PROYECTO.

Considerando que esta etapa es desarrollada por dos ingenieros en diseño, podemos evaluar el tiempo en Horas/Hombre de los pasos que la forman.

	Horas/Hombre.
a) Planteamiento del problema	80
b) Búsqueda de información	320
c) Plantear solución	160
d) Análisis y diseño	1200
	<hr/>
Total.	1760

Tomando en cuenta que el salario promedio de un ingeniero es de \$ 750,000.00 con una jornada laboral de 55 horas semanales, tenemos:

$$[(1760 \text{ h}) / (55 \text{ h})] (\$ 750,000) = \$ 24,000,000.00$$

2) CONSTRUCCION.

Considerando que esta etapa es desarrollada por dos técnicos calificados, podemos evaluar el tiempo en Horas/Hombre de los pasos que la forman.

	Horas/Hombre.
a) Interpretación de planos	60
b) Compra de material	140
c) Diseño del circuito impreso	400
d) Troquelado y maquinado.	300
e) Armado	200
f) Acabado final	140
	<hr/>
Total	1240

Tomando en cuenta que el salario promedio de un técnico es de \$ 500,000.00 con una jornada laboral de 55 horas semanales, tenemos:

$$[(1240 \text{ h}) / (55 \text{ h})] (\$ 500,000.00) = \$ 11,272,727.27$$

3) PRUEBAS.

Para evaluar el tiempo en Horas/Hombre de esta etapa se considera que es desarrollada en forma conjunta por un ingeniero en control y un ingeniero en diseño.

	Horas/Hombre.
a) Planteamiento del tipo de prueba a realizar	32
b) Diseño y construcción del equipo de prueba	80
c) Instalación del equipo de prueba.	80
d) Realizar las pruebas.	48
	<hr/>
Total.	240

De acuerdo a la especificación mencionada en párrafos anteriores del sueldo en jornada laboral semanal de un ingeniero, tenemos:

$$[(240 \text{ h}) / (55 \text{ h})] (\$ 750,000.00) = \$ 3,272,727.27$$

El costo total referente a la evaluación Horas/Hombre del proyecto desarrollado será el equivalente a:

COSTO TOTAL DE HORAS/HOMBRE \$38,545,454.54

IV.2 Costo de componentes utilizados.

Para poder evaluar el costo total del gráfico de secuencias, no sólo es necesario evaluar las Horas/Hombre empleadas en el proyecto, sino también, el costo de cada uno de los componentes requeridos en la construcción del dispositivo.

A continuación se presenta una lista de componentes con sus respectivos precios, utilizados en el diseño del gráfico de secuencias.

RESISTORES.

CANTIDAD	REFERENCIA	VALOR (KOHMS)	DESCRIPCION	PRECIO UNITARIO (\$)
69	R1,R3...R137	2.7	RESISTENCIA	400
75	R2,R4...R138	.33	RESISTENCIA	400
2	R144,R143	1000	RESISTENCIA	400
1	R139	56	RESISTENCIA	400
1	R140	470	RESISTENCIA	400
1	R141	2.2	RESISTENCIA	400
1	R142	4.7	RESISTENCIA	400
4	R145-R148	10	RESISTENCIA	400
87	R151-R237	1.5	RESISTENCIA	400

EL COSTO TOTAL DE RESISTENCIAS, CONSIDERANDO QUE SON DE
 PELICULA METALICA DE 1/4 W, ES DE: \$96,400.00

CONDENSADORES
 =====

CANTIDAD	REFERENCIA	VALOR (uF)	DESCRIPCION	PRECIO UNITARIO (\$)
2	C1,C3	.01	POLYESTER	1000
1	C4	.1	POLYESTER	1600
1	C5	10	ELECTROL.	1700
3	C2,C6,C7	1.5	TANTALIO	1800

EL TOTAL DE GASTOS EN CONDENSADORES ES DE: \$8,300.00

CIRCUITOS INTEGRADOS
 =====

CANTIDAD	REFERENCIA	TIPO	DESCRIPCION	PRECIO UNITARIO (\$)
75	U1-U69	MOC5008	OPTOACOPLADOR	1000
3	UI,UJ,UK	PAL16R4ANC	PAL	8000
9	UA - U9	PAL20L10ACNS	PAL	8000
1	U72	MM74C221N	MONOESTABLE	1500

CIRCUITOS INTEGRADOS

CANTIDAD	REFERENCIA	TIPO	DESCRIPCION	PRECIO UNITARIO (\$)
2	U70,U71	ICM7555	TIMER	1000
13	U76 - U88	CA3081	ARREGLO DE 7 TRANSISTORES NPN	1500

EL COSTO TOTAL EN LOS CIRCUITOS INTEGRADOS ES DE: \$194,000.00

MISCELANEOS

CANTIDAD	REFERENCIA	DESCRIPCION	PRECIO UNITARIO (\$)
3	PB1,PB2,PB3	INTERRUPTOR MOMENTANEO	1000
7	P1 - P7	CONECTOR CON TORNILLO DE SUJECION 24 PATAS.	15000
107	LP0 - LP106	MULTILED +24 VCD.	16000
1	C.I.	TARJETAS DE CIRUITO IMPRESO	40000

EL COSTO TOTAL DE ESTOS DISPOSITIVOS ES DE: \$1,860,000.00

En base a los resultados obtenidos de los costos en Horas/Hombre y de los dispositivos empleados en la construcción del gráfico de secuencias, se determina que el costo total del dispositivo es de:

COSTO TOTAL HORAS/HOMBRE.....	\$ 38,545,454.54
COSTO TOTAL EN COMPONENTES.....	\$ 2,158,700.00
	<hr/>
COSTO TOTAL DEL INSTRUMENTO.....	\$ 40,704,154.54

Se concluye que es un costo relativamente muy bajo si es comparado con lo que ofrece la tecnología extranjera además de que es un instrumento muy útil para la capacitación de operadores de módulos de compresión Bendix, permitiendo una mayor optimización de la producción, de tal manera que les permitirá reducir el número de paros de los módulos y también se disminuirá el tiempo en localizar el problema que provocó el malfuncionamiento, esto se reditúa en los miles de millones de pesos que son aprovechados al evitar el venteo de gas.

CONCLUSIONES

Uno de los principales problemas que existen en México, es la dependencia tecnológica. Pemex reafirma esto al instalar equipos de procedencia extranjera para la extracción de hidrocarburos. Esta dependencia, realmente resuelve todos los problemas ?

La experiencia obtenida a lo largo del tiempo en que se ha proporcionado apoyo técnico por parte del IMP a Pemex, refleja que algunos equipos instalados se encuentran obsoletos y ahora resultan de muy baja calidad. Esto ocasiona diversos problemas al personal operativo, como son:

- * No se cuenta con toda la información y capacitación técnica por parte del fabricante.
- * El equipo adquirido no siempre cumple las condiciones y normas a las cuales debe ser adaptado.
- * La falta de conocimiento sobre los equipos conduce frecuentemente se tenga que pedir apoyo a técnicos de procedencia extranjera.

La experiencia obtenida por el IMP en las plataformas marinas de Pemex instaladas en la Sonda de Campeche, muestran algunos de estos problemas. Es precisamente en los módulos de compresión de gas donde se encuentra

instalado un sistema de control marca Bendix para el arranque de los turbocompresores, el cual causa pérdidas marcadas cuando se presenta alguna anomalía en dicho equipo. Al realizar un estudio se llegó a la conclusión de que la fabricación de un desplegado de secuencias ayudaría a reducir algunos de estos problemas de la siguiente manera:

- * Apoyo en la capacitación y manejo de este equipo.
- * Diagnóstico y resumen de las fallas más importantes.

Además de estas ventajas, la ingeniería de diseño y proyecto es realizada por técnicos mexicanos, y con la utilización de dispositivos electrónicos recientes, comerciales y de muy alta tecnología.

Este trabajo de tesis contiene toda la información referente al diseño, desarrollo y aplicación de este gráfico de secuencias.

Fue verdaderamente satisfactorio haber cumplido con uno de los objetivos de tesis, al diseñar, desarrollar y aplicar de una manera útil, un dispositivo que no quedo solo en diseño si no que se le dio una aplicación de alto nivel.

APENDICE A

ECUACIONES DEL PROGRAMA

POL-A

INSTITUTO MEXICANO DEL PETROLEO
SUBDIRECCION DE INGENIERIA DE PROYECTOS DE PLANTAS INDUSTRIALES

ECUACIONES DEL PROGRAMA DE SECUENCIAS VERSION MODIFICADA
DE LOS MODULOS DE COMPRESION EN PLATAFORMA POL-A
PROY.IMP-3713 (EPROMVMB.POL)

```

1   EQN: 1           0
1   *****
+---[ ]-----C-----*---
1   * TU001 *
1   * *
O--[/]-----O=R 00.0 *
1   T001 * *
1   CLOCK * 58.5 *
+---[ ]-----C-----*
1   M10015 *****
1   TIT350 GG4500 *****
+---[ ]-----[ ]-----C-----*-----HMETER
1   CI10902 CI10908 * TU002 *------(OFF)-
1   * *-----TO10005
O--[/]-----O=R 00.0 *
1   T002 * *
1   CLOCK * 59:58.5 *
+---[ ]-----C-----*
1   M10015 *****
1
1   EQN: 10        0
1

```

```

+---[ ]-----[/]---O
1   T202 M10105!
1   OCF1R OCF2R 12GCF1R 2GCF2R 2GCF3R 3GCF1R 3GCF2R 3GCF3R CFNSOFF
O--[/]-----[/]---O--[/]-----[/]-----[/]-----[/]-----[/]------(OFF)-
1   CI10712 CI10713 CI10706 CI10707 CI10708 CI10709 CI10710 CI10711 M10100
1

```

```

+---[ ]-----[/]---O
1   T202 M10105!
1   OCF1C OCF2C 12GCF1C 2GCF2C 2GCF3C 3GCF1C 3GCF2C 3GCF3C GFNSCOM
O--[/]-----[/]---O--[/]-----[/]-----[/]-----[/]-----[/]------(OFF)-
1   R011308 R011309 R011300 R011301 R011302 R011303 R011304 R011305 M10101
1   MCCAUTO CFNSOFF GFNSCOM RMPDNCP READY1
+---[ ]-----[ ]-----[ ]-----[ ]-----[/]------(OFF)-
1   CI10800 M10100 M10101 CI10901 T014-----M10102
1

```

```

I   EQN: 20      0
LPSVCLS HPSVCLS DVCLOSE PVCLOSE 1VVOZS 2VVOZS 3VVOZS LPPVOPN YDVRDY
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---] (OFF)-
| CI10305 CI10307 CI10303 CI10301 CI10506 CI10508 CI10510 CI10308 M10103
|                                     |
|                                     | MPSV3
|                                     |
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
|                                     | M10207

```

```

I   IRVOZS 2RVOZS 3RVOZS
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---] (OFF)-
| CI10500 CI10502 CI10504                                     M10104
| PFPWAV XSPFPW PFPWELT                                     PFPWRDY
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---] (OFF)-
| CI10603 CI10600 CI10013                                     M10106
| YDVRDY RVOSUM PFPWRDY ESD*1 ESD2M ESD*3 ESD*4         READY2
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---] (OFF)-
| M10103 M10104 M10106 CI10314 M10403 CI11113 CI10313   M10107
| READY1 READY2 CASPRES NORMMOD START RMTLCK             READY
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---] (OFF)-
| M10102 M10107 CI11100 CI10512 M10105 CI10609         TO10205
|                                     | MPSV3 !
|                                     |
+---] [---]
|                                     | M10207

```

```

I   EQN: 22      0
| PRESCSV ESD*1 ESD2M START
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---] (OFF)-
| M10208 CI10314 M10403 T109 ! M10105!
| MPSV3 !
+---] [---]
| M10207
| PRESCP PRESCMT
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---] (OFF)-
| M10114 M10203
|                                     | PRESCSV
|                                     | (OFF)-
|                                     | M10208
|                                     | PRESCMT
|                                     | (OFF)-
|                                     | M10203
|                                     | PNVENT
|                                     | (OFF)-
|                                     | M10206

```

```

NMLSTOP PNVENT
O---[---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
| CI10607 M10206!
| LCLSTRM RMPDNCP!
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
| CI10614 CI10901
| GG1200 !
O---[---] [---]
| CI10906
|

```

```

| EQN: 23      0
| START  MPSV3 *****
| 0-[/]-----] [----C
| M10105 M10207| * CU109 *
| | * *
| | +-O-R 0 *
| | * *
| | * 120 *
| | ] [-----C
| T001 *****
| MPSV3 START
+---] [-----] [-----SOSVLV
| M10207| M10105 (OFF)-
| | START M10305
| | +-[/]-----MSAPSV
| | M10105 (OFF)-
| | M10411

| EQN: 25      0
| LCLSTRT  READY  NORMMOD  ESD2M          ESD*1  BPSV  ESD*3  START
+---] [-----] [---o-] [-----] [-----] [---[/]-----[/]----- (OFF)-
| CI10614 T010205| CI10512 M10403 T201 CI10314 CI11112 CI11113 M10105
| START
+---] [-----] [---o-
| M10105
| MPWAV  XSMODPW  MBKTRP
+---] [-----] [---[/]-----MPWRDY
| CI10604 CI10601 CI10605 (OFF)-
| | M10100

| EQN: 30      0
| START  PFPWRDY          ESD2M
+---] [---o-] [---o-[/]----- (OFF)-
| M10105| M10106| T107 M10403 RO11306
| | IMPWRDY |
+---] [---o-] [---o-
| T202 M10108
| ENCLFN1 EFN1R
+---] [-----] [----- (OFF)-
| RO11306 CI10700 (OFF)-
| ENCLFN2 EFN2R RO11307
+---] [-----] [----- (OFF)-
| RO11307 CI10701 RO11310
| GENFAN GENFANC GENFAN
+---] [-----] [----- (OFF)-
| RO11310 CI10705 RO11400
| EFN1R EFN2R GENFANC MODFNON VNTFANO
+---] [-----] [----- (OFF)-
| CI10700 CI10701 CI10705 RO11400
| TO10101

```

```

1   EQN: 35           0
1 PFPWAV PFPWFLT      PFPWOK
+--] [-----] [-----] [-----] (OFF)-
1 CI10603 CI10813     M10409
1 MPWAV MBKTRP        MODPWOK
+--] [-----] [-----] [-----] (OFF)-
1 CI10604 CI10605     M10410
1 PS*U8 PS*U81 LPSO*LL HPSO*LL VMTFANO START LOWLUBE
+--] [-----] [-----] [-----] [-----] [-----] (OFF)-
1 CI10801 CI10802 CI11011 CI11013 TO10101 M10105 M10405
1 LOWLUBE
+--] [-----] [-----] [-----] [-----] [-----]
1 M10405
1
1 O-[/] [-----] [-----] [-----] [-----] [-----] (OFF)-
1 T207 R011205
1 LOWLUBE XSEQCPL
O-[/] [-----] [-----] [-----] [-----] [-----] (OFF)-
1 M10405 TO10114
1
1   EQN: 50           0
1 START LOWLUBE *****
+--] [-----] [-----] [-----] [-----] [-----] [-----] *
1 M10105 M104051 * TU003 *
1
1 O-R 00.0 *
1
1 CLOCK * 20:00.0 *
+--] [-----] [-----] [-----] [-----] [-----] [-----] *
1 M10015 *****
1
1 O-[/] [-----] [-----] [-----] [-----] [-----] [-----] (OFF)-
1 T003 TO10006
1 START GG4500 STRSEQT
+--] [-----] [-----] [-----] [-----] [-----] [-----] (OFF)-
1 M10105 CI10908 TO10206
1
1   EQN: 60           0
1 LOWLUBE DETNKT LPSO*LL HPSO*LL DGHTRON
+--] [-----] [-----] [-----] [-----] [-----] [-----] (OFF)-
1 M10405 CI10807 CI11011 CI11013 R011312
1 START LSPMP2P1
O-[/] [-----] [-----] [-----] [-----] [-----] [-----]
1 M10105 R011315
1

```

```

|   EQN: 70      0
|LOWLUBE PRCPLEN  MPSV3
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
| M10405 RO11515 M10207
| START LOWLUBE
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
| M10105 M10405
|CASPRES
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
|C11100
| START MBDVSOL LOWLUBE LPVVCLS
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
| M10105 M10502 M10405 C110309
|PRCPLEN HPSVOPN IVVCZS
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
| RO11515 C110306 C110507
LPSVOPN PVCLOSE LPSVSOL LOWLUBE START MPSV3
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
|C110304 C110301 RO11412 M10405 M10105 M10207
|PURGE1
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
| M10109
|
|   EQN: 80      0
|LPSVOPN PVCLOSE LPSVSOL PVSOLEN LOWLUBE START MPSV3
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
|C110304 C110301 RO11412 RO11500 M10405 M10105 M10207
|PURGEPM
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
| M10110
|
|   RVENABL SOSVLV
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
| TO10001 M10305
|PURGE1 ***** SVDVOPN
+---] [---] C *-----+ [---] [---]
| M10109 * TUB04 * | M10113
| * * |RVENABL
| +-O-R 00.0 * +---] [---]
| * * |TO10001
|
|   CLOCK * 01:00.0 *
+---] [---] C
| M10015 *****
|PURGE1 VVCSUM
+---] [---] [---] [---] [---] [---] [---] [---] [---] [---]
| M10109 M10112
|

```

RVMANC

--(OFF)--

TO10002

MBDVSOL

--(OFF)--

M10502

LPSVSOL

--(OFF)--

RO11412

PVSOLEN

--(OFF)--

RO11500

PURGE1

--(OFF)--

M10109

PURGEPM

--(OFF)--

M10110

IRVSOL

--(OFF)--

RO11413

PURGING

--(OFF)--

TO10100


```

I   EQN: 135      0
I SV*1 GG1200 *****
+--} [---[/]---C-----O-----CRANKF
I RO11407 CI10906 * TU011 * |------(OFF)-
I RSTFC * * |-----TO10000
+--} [---O=R 00.0 * |-----O
I M10501 * * |-----|
I CLOCK * 01:30.0 * |-----|
+--} [---C-----O-----|
I M10015 ***** |
I SV*3 GG1200 GG1700 ***** |
+--} [---[/]---C-----*--O
I RO11409 CI10906 CI10907 * TU012 *
I RSTFC * *
+--} [---O=R 00.0 *
I M10501 * *
I CLOCK * 15.0 *
+--} [---C-----
I M10015 *****
I
I   EQN: 140      0
I LOSPCRK ESD*1 ESD*3
+--} [---[/]---[/]---CRANKSW
I CI10514 CI10314 CI11113 |------(OFF)-
I HISPDCK1 |-----M10200
+--} [---O
I CI10513
I CRANKSW ESD2M RDYCNK CRANKPB
+--} [---[/]---[/]---[/]---CNKSEQ
I M10200 M10403 TO10210 CI10615 T210 |------(OFF)-
I |-----TO10200
I |-----CNKSEQ I
I |-----O
I |-----TO10200
I |-----TS*221
I |-----EMFVOPN
+--} [---[/]---[/]---[/]---RDYCNK
I CI10606 T014 T210 CI10610 |------(OFF)-
I |-----TO10210
I
I CNKSEQ CRANKSW CRANKPB CRANKF
+--} [---[/]---[/]---[/]---CRANKMEM
I TO10200 M10200 CI10615 TO10000 |------(OFF)-
I |-----M10115
I

```

```

|   EQN: 145      0
|CRNKMHEM *****
+---] [---]C
| M10115! * TU210 *
|
|   +-O=R 00.0 *
|
|   CLOCK * 01:30.0 *
+---] [---]C
| M10015 *****
|MBDVSOL BYPTBDV
+---] [---]C [---]O
| M10502!CI11110
|VVCSUM! ***** BYPTBDV!
+---] [---]O *---[/]O-----BDVSOLE
| M10112! * TD211 * CI11110 (OFF)-
|                                     RO11509
|
|   +-C=P 00.0 *
|
|   CLOCK * 59.5 *
+---] [---]C
| M10015 *****
|
|   EQN: 150      0
| START PRESSCP EMFVCLS CRANKF TS*221
+---] [---]C [---]O [---]O [---]O [---]O [---]O [---]O [---]O [---]O [---]O
| M10105 M10114!CI10611 TO10000!CI10606!
|CRNKMHEM | SV*1 |
+---] [---]O |---] [---]O |---] [---]O |---] [---]O |---] [---]O |---] [---]O
| M10115 | RO11407 |
| START SV*1 GG4500
+---] [---]O [---]O [---]O [---]O [---]O [---]O [---]O [---]O [---]O
| M10105!RO11407 CI10900
|CRNKMHEM!
+---] [---]O
| M10115
| START SV*2 GG4500
+---] [---]C [---]O [---]O [---]O [---]O [---]O [---]O [---]O [---]O
| M10105 T013 !RO11400 CI10900
|CRNKMHEM HISPDC!
+---] [---]C [---]O
| M10115 CI10513
|
|   EQN: 160      0
| SV*2 GG1200 START
+---] [---]C [---]O [---]O [---]O [---]O [---]O [---]O [---]O [---]O
|RO11400 CI10906! M10105 T013
| *****
|
|   +-C
| * TU013 *
| * * *
|
|   +-O=R 00.0 *
|
|   CLOCK * 01:00.0 *
+---] [---]C
| M10015 *****

```

```

EQN: 170      0
PT600
+--} [---O
|CI|09101
|GG1200
+--} [---O
|CI|09061
|SV*2
+--} [---O
|RO114001
|SV*4
+--} [---O
|RO114101 * TD014
|CRNKMEM *
+--} [---O-C=P 00.0
| M10115 *
|CLOCK * 03:00.0
+--} [---C
| M10015
EQN: 180      0
START SV*1 GG4500
+--} [---] [---] [---] [---] [---]
| M10105 RO11407 T013 |CI|09008
| FMVLV
| RO11514
| SV*4 TIT350 SV*3
+--} [---] [---] [---] [---]
|RO11410 CI|0902 RO11409
|IGNFAIL
+--} [---]
|TO10009
|GG1700
+--} [---]
|CI|09071
START SV*1 GG1200
+--} [---] [---] [---]
| M10105 RO11407 CI|09061
|CRNKMEM |CRANKF
+--} [---] [---] [---]
| M10115 TO10008
STARTER
(OFF)-
TO10115
IGNCTR
(OFF)-
RO11403
STRCNTR
(OFF)-
TO10004
FMVLV
(OFF)-
RO11514
FMVONEN
(OFF)-
TO10000
SV*4
(OFF)-
RO11410
SV*5
(OFF)-
RO11411

```

```

|   EQN: 190      0
| SV*4 TIT350 *****
+--| [---[/]---C-----IGNFAL
|RO11410 CI10902 * TU101 *------(OFF)-
| START * * * * * TO10009
+--| [---O=R 00.0 *
| M10105 * * * * *
| CLOCK * * * * * 15.0 *
+--| [---C-----
| M10015 *****
|GG4500 PT600 ***** PTACCLF
+--| [---[/]---C------(OFF)-
|CI10908 |CI10910 * TU102 *-----TO10015
| | * * * * *
| O-----O=R 00.0 *
| * * * * *
| CLOCK * * * * * 02:00.0 *
+--| [---C-----
| M10015 *****
| SV*4 * * * * *
+--| [---(OFF)-
|RO11410 * * * * * SV*4IN
| * * * * * RO11206
|
|   EQN: 200      0
| START GG4500
+--| [---[/]---(OFF)-
| M10105|CI10908|-----TO10208
| |RUNNING|GG4500|-----GGUNSPD
+--| [---[/]---(OFF)-
|TO10208 CI10908|-----TO10013
|TIT350 SV*3|-----MENTIT
+--| [---[/]---(OFF)-
|CI10902 RO11409|-----M10201
|MENTIT |TIT350|-----FLAMOUT
+--| [---[/]---(OFF)-
| M10201 |CI10902|-----TO10011
| PT600 * * * * * PTUSP
+--| [---(OFF)-
|CI10910|-----M10202
| PTUSP |
+--| [---
| M10202

```

```

I   EQN: 210      0
I   PTUSP PT600
-----
I M10202 CI10910
I RUNNING
I T102001 * TU103 *
I         +---O=R 00.0 *
I         *
I   CLOCK * 05:00.0 *
I         +---C-----
I M10015
I         +---O-----
I T103 * TD104 *
I         +---C=P 00.0 *
I         *
I   CLOCK * 30:00.0 *
I         +---C-----
I M10015

```

```

I   EQN: 220      0
I RUNNING PT2720 RAMPDN NSTOPE UNLOADD
-----
I T102001 T103 CI10913 T10212 T10204 CI1103
I         I RMPONLN1
I         +---C-----
I T104 * M10314
I         I PT2720
I         +---C-----
I         I CI10913
I         I PT2720P RAMPDN
I         +---C-----
I         M10204 T10212

```

```

I   EQN: 230      0
I UNLOADD PT2720
-----
I CI11103 CI10913
I INSTOPE I XSPFPW GCOFFSM LOOFFSM
I T10204 CI10600 M10214 M10215
I START
I M10105
I LPLFMOD PT2720P GENENER START
-----
I CI11106 M10204 RO11510 M10105
I FLSHGEN PT2720
I RO11406 CI10913
I MBKTRP START XFPFM
I CI10605 M10105 M10212

```



```

I   EQN: 360      0
I   START L*LPERM XSMODPW          LPMP2PP          LSPMP2M
+--} [---[/]---] [---[/]---] {-----[/]-----} (OFF)-
I M10105 M10413 CI10601 T110 CI10704          RO11314
I
I   EQN: 370      0
I   START
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I M10105          I
I MPSV3          I
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I M10207          I
I CASPRES! ESD2M I
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I CI11100! M10403! I
I          I
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I T202          I
I          I
I          I L*LPERM
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I T014          I M10413! T110 I
I CRNKMEM          I XSPFPW I
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I M10115          I CI10600!
I AUXPMPO ESD2M          I LPMP2MP          LSPMP2P
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I T010113 M10403          CI10703          (OFF)-
I          I          I          RO11315
I
I   EQN: 380      0
I LPMPIEN STDBYCM
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I M10406 M10310          I
I AUXPMPO          I
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I T010113          I
I          I
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I T014          I
I CASPRES! LSPUMP1 LCLRSET PT2720 ESD2M I
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I CI11100! RO11313 CI10815 CI10913! M10403! I
I          I STDBYSM          I
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I T202          I M10313          I
I CRANKSW LPMP2PP          I
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I M10200 CI10704          T107          (OFF)-
I          I          I          RO11313
I
I   EQN: 390      0
I PS*U8 PS*U81 LPSO*LL HPSO*LL LSPMPIC LPMPO7          STDBYSM
+--} [---[/]---] [---[/]---] [---[/]---] [---[/]---] [---[/]---]
I CI10801 CI10802 CI11011 CI11013 CI10702 CI10914!          (OFF)-
I          I          I          I          I          M10313
I          I          I          I          I          LPMP2PP LPMPO8!
I          I          I          I          I          +--} [---[/]---] [---[/]---]
I          I          I          I          I          CI10704! CI10915
I          I          I          I          I          LPMP2MP!
I          I          I          I          I          +--} [---[/]---] [---[/]---]
I          I          I          I          I          CI10703

```

```

|   EQN: 395      0
|LOWLUBE STDBYSM
+--} [---{ / }--o----- AUXPMPO
| M10405 M103113 |----- (OFF)-
|AUXPMPO LCLRSET| TO10113
+--} [---{ / }--o
|TO10113 CI10015
|
|   EQN: 410      0
|PT2720 ABTGWUP
+--} [---{ / }--o----- GRWRMUP
|CI10913|CI11105 T113 T114 |----- (OFF)-
|
| *****
| +-C
| | * TU113 *
| | *
| +-O=R 00.0 *
| *
|CLOCK * 45:00.0 *
+--} [---C
| M10015 *****
|RDYLOAD *****
+--} [---O
|TO10106| * TD114 *
|
| +-C=P 00.0 *
| *
|CLOCK * 30:00.0 *
+--} [---C
| M10015 *****
|
|   EQN: 420      0
+--} [---o
| T113 |
|
+--} [---o
| T114 |
|ABTGWUP|
+--} [---o----- RDYLOAD
|CI11105| T110 |----- (OFF)-
|RDYLOAD| TO10106
+--} [---o
|TO10106
|RDYLOAD UNLOADD
+--} [---{ / }--o----- RMPONLN
|TO10106 CI11103|----- (OFF)-
|
| PT2720P
| M10204 |----- RVENABL
|
+--} [---o----- (OFF)-
| PRSCOOL PRESSCP |----- TO10001
+--} [---{ / }--o
|RO11210 M10114
|

```

```

|   EQN: 438      0
|   ESD*4  RMLSTOP RTDHISD RNRMSUP NSTOPTE                      NSTOPTE
o--[/]---[/]---[/]---[/]---[/]---[/]---[/]---[/]---[/]---(OFF)-
|CI10313 CI10687 CI10312 CI10714 TO10204!                      TO10204
|   READY  RMPDNCP STRSEQT
+---[/]---[/]---[/]---[/]---[/]---[/]---[/]---[/]---[/]---o
|TO10205|CI10901 TO10206
|LCLSTRT!
+---[/]---o
|CI10614
|NSTOPTE
o--[/]---(OFF)-
|TO10204                      TO10207
|   START  NSTOPTE                      NSSEQTE
+---[/]---[/]---[/]---(OFF)-
|   M10105|TO10204!                      TO10208
|
|           |RMPDNCP
|           +---[/]---[/]---[/]---o
|           |CI10901 T201 |
|IRUNNING  CI10901 T201 |
+---[/]---[/]---[/]---[/]---o
|           |TO10208 T103                      GGIDLCD
|           |                                (OFF)-
|           |                                TO10107

```

```

|   EQN: 440      0
|INSSEQTE *****
o--[/]---o--o--o---*--
|TO10200! * TD201 *
|RMPDNCP! *
o--[/]---o--C=P15:00.0 *
|CI10901 *
|   CLOCK * 15:00.0 *
+---[/]---C *
|   M10015 *****
|   START  PT600 *****
+---[/]---[/]---[/]---[/]---o---*--
|   M10105 CI10910! * TD202 *
|           | *
|           +---C=P 00.0 *
|           *
|           *
|   CLOCK * 59:58.5 *
+---[/]---C *
|   M10015 *****

```

```

|   EQN: 450      0
|   START  PT600                      STRTMEM
+---[/]---[/]---[/]---o---(OFF)-
|   M10105|CI10910!                      M10401
|           |STRTMEM!
|           +---[/]---o---
|           |M10401
|           |STRTMEM *****
+---[/]---C *
|           |M10401! * TU204 *
|           | *
|           | *
|           +---O=R 00.0 *
|           | *
|           *
|   CLOCK * 45:00.0 *
+---[/]---C *
|   M10015 *****
|

```

```

| EQN: 468 0
| START
| M10105 T014
| MPSV3
| M10207
| START
| M10105 * TD203 *
| CASPRES * PWRHOLD (OFF)-
| * R011200
| C=C-P 00.0 *
| CI11100 *
| CLOCK * 03:00.0 *
| M10015 *
|
| EQN: 480 0
| LPSVOPN HPSVOPN PVCLOSE DVOPEN
| * VLVRUNP (OFF)-
| CI10304 CI10306 CI10301 CI10302 * M10402
| GG1700 GG4500 * GGACCL
| * (OFF)-
| CI10907 CI10900 * TO10103
| IRAMPUP * PTACCL
| * (OFF)-
| TO10213 * TO10104
| * PTSTOP
| PT600 * (OFF)-
| T014 * CI10910 * TO10108
| * GG1200 * GGSTOP
| * (OFF)-
| * CI10906 * TO10109
| * CASPRES * UNITDN
| * (OFF)-
| * T202 CI111001 * TO10110
| MSAPSV UNITDN
| M10411 TO10110
|
| EQN: 500 0
| RVENABL * RVOPNAL (OFF)-
| * M10111 * TO10003
| *
| * O=R 00.0 *
| *
| CLOCK * 02:00.0 *
| *
| M10015 *
| START *
| *
| M101051 * TD200 *
| *
| * C=P 00.0 *
| *
| CLOCK * 02:00.0 *
| *
| M10015 *
|

```



```

I   EQN: 550      0
!PSL*10
o--[/]-----o-----TURBLOP
!CI10804          !          (OFF)-
!PSL*11 GG8000 !          RO11208
o--[/]-----}{--o
!CI10805 CI10909
!LSPUMP1 LSPMPIC
+--}{-----}{--o
!RO11313 CI10702!
!LSPMP2M LPMP2MP!          LOPMPON
+--}{-----}{--o----- (OFF)-
!RO11314 CI10703!          RO11209
!LSPMP2P LPMP2PP!
+--}{-----}{--o
!RO11315 CI10704
!
I   EQN: 560      0
!OFFMODE COMPOLL RSVRTMP          RESVHTR
o--[/]-----}{--o----- (OFF)-
!CI10515 CI11015 CI10806          RO11311
!LCLRSET          GENRSET
+--}{-----}{--o----- (OFF)-
!CI10815!          RO11402
!          FNVIBRS
!          (OFF)-
!          RO11508
+-----

I   EQN: 580      0
!MODPWOK XFMODFM
+--}{-----[/]--o
! M10410 M10205!
!PPFPWOK XPPFM !
+--}{-----[/]--o
! M10409 M10212!
!4800BYPSS          !
+--}{-----o-----4800VPR
! M10412          (OFF)-
!ENERGEN LPLFMOD          RO11214
+--}{-----o----- (OFF)-
!CI11102!CI11106          GENENER
!GENENER!          RO11510
+--}{-----o
!RO11510
!

```

```

|   EQN: 590      0
|ICRANKSW
+---} {-----} O
| M10200         |
| START         |
+---} {-----} O
| M10105         |
| MPSV3         |
+---} {-----} O
| M10207         |
| CASPRES       |
+---} {-----} O
| CI11100        |
| LPMPON7| ESD2M
+---} {-----} O
| T202 | CI10914| M10403
| LPMPON8|
+---} {-----} O
| CI10915
|
| EMFVSOL
| (OFF)
| RO11506

```

```

|   EQN: 595      0
|EMFVSOL EMFVCLS *****
+---} {-----} (/)---+ C *--
|RO11506 CI106111 * TU207 *
|
| +--O=R 00.0 *
| *
| CLOCK * 01:00.0 *
+---} {-----} C *
| M10015 *****
|

```

```

|   EQN: 600      0
| START TS+104 RDYLOAD
+---} {--o--} {-----} PHTRCTL
| M10105|CI11100 TO10106 | (OFF)-
| ICRANKSW|RUNNING TS+221 | RO11512
+---} {---+} {(/)---+ (/)---+ | FBDVCTL
| M10200|TO10200 CI10606 | (OFF)-
| EMFVSOL PHTRCTL | RO11513
+---} {-----} (/)---+ | EHTRCTL
| RO11506 RO11512 | (OFF)-
| START | | RO11511
+---} {--o--} {-----} | FGHTRON
| M10105| | | (OFF)-
| ICRANKSW| | | RO11401
+---} {--o--}
| M10200|
| EMFVSOL| ESD2M
+---} {--o--} {-----} BDVSOL
|RO11506 M10403 | (OFF)-
| RO11507

```


INSTITUTO MEXICANO DEL PETROLEO
GRUPO DE DESARROLLO EN INSTRUMENTACION Y CONTROL

TO10000	ARRANFC	PERMISIVO DE ARRANQUE AL FUEL CONTROL
TO10001	ACTSCTR	ACTIVAR SURGE CONTROL
TO10002	CMVLVR	ACTIVAR CIERRE VALVULAS DE RECICLO
TO10003	ALAVRA	ALARMA VALVULA DE RECICLO ABIERTA
TO10004	CNTARR	CONTADOR DE ARRANQUES
TO10005	CNTHRS	CONTADOR DE HORAS EN OPERACION
TO10006	FSECAUX	FALLA DE SECUENCIA AUXILIAR
TO10007	FPRESUR	FALLA DE PRESURIZACION
TO10008	FMARCHA	FALLA DE MARCHA
TO10009	FIGNION	FALLA DE IGNICION
TO10010	FARRANQ	FALLA AL ARRANCAR
TO10011	SINFLGG	SIN FLAMA EN EL GENERADOR DE GASES (G.G.)
TO10012	VLVFFOS	VALVULAS DE PROCESO FUERA DE POSICION
TO10013	BAVELGG	BAJA VELOCIDAD DEL G.G.
TO10014	BAVELTP	BAJA VELOCIDAD DE LA TURBINA DE POTENCIA(T.P)
TO10015	FACELTP	FALLA AL ACELERAR LA T.P.

TO10100	PURGA	PURGA
TO10101	VNTVACT	VENTILADORES DE VENTEO ACTIVADOS
TO10102	MARBAVE	MARCHA DE BAJA VELOCIDAD
TO10103	ACELGG	ACELERAMIENTO DEL G.G.
TO10104	ACELTP	ACELERAMIENTO DE LA T.P.
TO10105	CALENGR	CALENTAMIENTO DE ENGRANES
TO10106	LISTCAR	LISTO PARA CARGA
TO10107	GGENVAC	G.G. EN VACIO
TO10108	TPENREP	P.T. EN REPOSO
TO10109	GGENREP	G.G. EN REPOSO
TO10110	UNIDES	UNIDAD DESACTIVADA
TO10111	DESCARG	DESCARGAR
TO10112	GENODIS	GENERADOR ELECTRICO DEL MODULO NO DISPONIBLE
TO10113	BAUXACT	BOMBA AUXILIAR ACTIVADA
TO10114	SAUXCMP	SECUENCIA AUXILIAR COMPLETA
TO10115	PINVBEX	VERIFICAR POSICION INICIAL VALVULA BENDIX

TO10200	PNORTEL	TELEMETRIA DE SECUENCIA DE PARO NORMAL
TO10201	LOCAL	MODO LOCAL
TO10202	FUERA	MODO APAGADO
TO10203	ESDTEL	TELEMETRIA DE PAROS DE EMERGENCIA
TO10204	PNORMAL	SECUENCIA DE PARO NORMAL
TO10205	LISTO	LISTO PARA ARRANQUE
TO10206	SARRTEL	TELEMETRIA DE SECUENCIA DE ARRANQUE
TO10207	PNORLUZ	INDICACION (LUZ) DE PARO NORMAL ACTIVADO
TO10208	ENOPER	EN OPERACION
TO10209	SMARCHA	SECUENCIA DE MARCHA
TO10210	LMARCHA	LISTO PARA MARCHA
TO10212	RAMPABA	RAMPA ABAJO (COMANDO)
TO10213	RAMPARR	RAMPA ARRIBA (COMANDO)
TO10214	APAGADA	SELECTOR DE SECUENCIA DE DATOS SENAL APAGADA
TO10215	ACTIVA	SELECTOR DE SECUENCIA DE DATOS SENAL ACTIVA

CI10300	VLVPRA	VALVULA DE PRESURIZACION ABIERTA
CI10301	VLVPRC	VALVULA DE PRESURIZACION CERRADA
CI10302	VLVDESA	VALVULA DE DESCARGA ABIERTA
CI10303	VLVDESC	VALVULA DE DESCARGA CERRADA
CI10304	VLVSBA	VALVULA DE SUCCION DE BAJA PRESION ABIERTA
CI10305	VLVSBC	VALVULA DE SUCCION DE BAJA PRESION CERRADA
CI10306	VLVSAA	VALVULA DE SUCCION DE ALTA PRESION ABIERTA
CI10307	VLVSAC	VALVULA DE SUCCION DE ALTA PRESION CERRADA
CI10308	VLVVAA	VALVULA DE VENTEO ATMOSFERICO ABIERTA
CI10309	VLVVQA	VALVULA DE VENTEO AL QUEMADOR ABIERTA
CI10312	PATRTDS	PARO POR ALTA TEMPERATURA (RTD'S)
CI10313	ESD*4	PARO POR EMERGENCIA TIPO 4
CI10314	ESD*1	PARO POR EMERGENCIA TIPO 1
CI10315	ESD*2	PARO POR EMERGENCIA TIPO 2

CI10500	VLVR1A	VALVULA DE RECICLO DE 1 ETAPA ABIERTA
CI10501	VLVR1C	VALVULA DE RECICLO DE 1 ETAPA CERRADA
CI10502	VLVR2A	VALVULA DE RECICLO DE 2 ETAPA ABIERTA
CI10503	VLVR2C	VALVULA DE RECICLO DE 2 ETAPA CERRADA
CI10504	VLVR3A	VALVULA DE RECICLO DE 3 ETAPA ABIERTA
CI10505	VLVR3C	VALVULA DE RECICLO DE 3 ETAPA CERRADA
CI10506	VLVV1A	VALVULA DE VENTEO DE 1 ETAPA ABIERTA
CI10507	VLVV1C	VALVULA DE VENTEO DE 1 ETAPA ACERRADA
CI10508	VLVV2A	VALVULA DE VENTEO DE 2 ETAPA ABIERTA
CI10509	VLVV2C	VALVULA DE VENTEO DE 2 ETAPA CERRADA
CI10510	VLVV3A	VALVULA DE VENTEO DE 3 ETAPA ABIERTA
CI10511	VLVV3C	VALVULA DE VENTEO DE 3 ETAPA CERRADA
CI10512	NORMAL	MODO NORMAL
CI10513	MALVEL	MARCHA DE ALTA VELOCIDAD
CI10514	MBAVEL	MARCHA DE BAJA VELOCIDAD
CI10515	MFUERA	MODO FUERA

CI10600	SWTPLAT	TRANSFER EN POSICION POTENCIA DE PLATAFORMA
CI10601	SWTMOD	TRANSFER EN POSICION POTENCIA DE MODULO
CI10603	PDISPLA	POTENCIA ELECTRICA DISPONIBLE EN PLATAFORMA
CI10604	PDISMOD	POTENCIA ELECTRICA DISPONIBLE EN MODULO
CI10605	INTMDIS	INTERRUPTOR DEL MODULO DISPARADO
CI10606	DTGCOM	DIFERENCIAL DE TEMPERATURA GAS COMBUSTIBLE
CI10607	BPNORM	BOTON DE PARO NORMAL
CI10609	BLOQREM	BLOQUEO REMOTO
CI10610	VLVECCA	VALVULA DE BLOQUEO DE GAS COMBUSTIBLE ABIERTA
CI10611	VLVECS	VALVULA DE BLOQUEO DE GAS COMBUSTIBLE CERRADA
CI10614	BARRAN	BOTON DE ARRANQUE
CI10615	BMARCHA	BOTON DE MARCHA

CI10700	VENRE1	VENTILADOR DE RECINTO 1 ACTIVADO
CI10701	VENRE2	VENTILADOR DE RECINTO 2 ACTIVADO
CI10702	BOMLP	BOMBA DE ACEITE LUB. PRINCIPAL ENERGIZADA
CI10703	BOMLAM	BOMBA DE A.L. AUXILIAR ENERGIZADA POR MODULO
CI10704	BOMLAP	BOMBA DE A.L. AUXILIAR ENERGIZADA POR PLAT.
CI10705	VENGEN	VENTILADOR DEL GENERADOR ENERGIZADO
CI10706	1VENG2E	VENTILADOR ENFRIADOR 1 DE GAS COMB. 2 ETAPA
CI10707	2VENG2E	VENTILADOR ENFRIADOR 2 DE GAS COMB. 2 ETAPA
CI10708	3VENG2E	VENTILADOR ENFRIADOR 3 DE GAS COMB. 2 ETAPA
CI10709	1VENG3E	VENTILADOR ENFRIADOR 1 DE GAS COMB. 3 ETAPA
CI10710	2VENG3E	VENTILADOR ENFRIADOR 2 DE GAS COMB. 3 ETAPA
CI10711	3VENG3E	VENTILADOR ENFRIADOR 3 DE GAS COMB. 3 ETAPA
CI10712	VENAL1	VENTILADOR ENFRIADOR 1 DE ACEITE LUBRICANTE
CI10713	VENAL2	VENTILADOR ENFRIADOR 2 DE ACEITE LUBRICANTE
CI10714	PNORRTO	FARO NORMAL REMOTO

CI10800	MCCAUTO	ARRANCADORES DEL MCC EN AUTOMATICO
CI10801	PS*U8	PRESION A.L. DEL COMPRESOR Y CAJA DE ENGR.AUX
CI10902	PS*U81	PRESION A.L. DE LA CAJA DE ENGRANES PRINCIPAL
CI10803	SAPDIF	PRESION DIF. VALVULA DE SUCCION ALTA PRESION
CI10804	PSL*10	PRESION DE A.L. DEL G.G. A 4500 RPM
CI10805	PSL*11	PRESION DE A.L. DEL G.G. A 8000 RPM
CI10806	TDEPAL	TEMPERATURA DEL DEPOSITO DE A.L. (CARTER)
CI10807	TTDEGAS	TEMPERATURA DE TANQUE DEGASIFICADOR
CI10813	FPPLAT	FALLA DE POTENCIA ELECTRICA DE PLATAFORMA
CI10815	RESTLOC	RESTABLECIMIENTO LOCAL

CI10901	RAMABAC	RAMPA ABAJO COMPLETA
CI10902	TIT350	TEMPERATURA DE INTERETAPA 350 F
CI10906	GG1200	G.G. EN 1200 RPM
CI10907	GG1700	G.G. EN 1700 RPM
CI10908	GG4500	G.G. EN 4500 RPM
CI10909	GG8000	G.G. EN 8000 RPM
CI10910	PT600	T.P. EN 600 RPM
CI10911	PT1000	T.P. EN 1000 RPM
CI10912	PT1800	T.P. EN 1800 RPM
CI10913	PT2720	T.P. EN 2720 RPM
CI10914	SPBPAC	INT. DE PRESION DE BOMBA DE A.L. PRINCIPAL
CI10915	SPBAAC	INT. DE PRESION DE BOMBA DE A.L. AUXILIAR

CI11002	ESD2PLA	PARO DE EMERGENCIA DE PLATAFORMA 2
CI11003	ESD2MOD	PARO DE EMERGENCIA DE MODULO 2
CI11004	FUEGO	DETECCION DE FUEGO
CI11005	GAS	DETECCION DE ALTA CONCENTRACION DE GAS
CI11007	FDESMAR	FALLA AL DESEMBRAGAR MARCHA
CI11011	BNASBP	BAJO NIVEL DEL TANQUE DE A.S. BAJA PRESION
CI11013	BNASAP	BAJO NIVEL DEL TANQUE DE A.S. ALTA PRESION
CI11015	BNALCAR	BAJO NIVEL DEL DEPOSITO DE A.L. (CARTER)

CI11100	COMPRES	PRESION DE LA CARCAZA DEL COMPRESOR
CI11102	ENERGEN	ENERGIZAR GENERADOR ELECTRICO
CI11103	BDESC	BOTON DE DESCARGO
CI11104	BAD/ATB	BOTON DE ADELANTO/ATRAZO BOMBA L. AUXILIAR
CI11105	BABOCEN	ABORTAR CALENTAMIENTO DE ENGRANES
CI11106	BCPP/M	BOTON CARGAR CON POTENCIA PLATAFORMA/MODULO
CI11108	TS*104	CALENTADOR DE GAS COMBUSTIBLE CON PROCESO
CI11110	BYPTBDV	BYPASS RETARDADOR APERTURA VALVULA DE VENTEO
CI11112	BPSV	BOTON DE PARO SIN VENTEO
CI11113	ESD*3	PARO DE EMERGENCIA 3

RO11200	MANENER	MANTENER ENERGIA ELECTRICA EN EL TABLERO
RO11201	INAPLC	INHAB. ALARMA PRESION A.L. AL COMPRESOR
RO11202	INAPLE	INHAB. ALARMA PRESION A.L. ENGRANES
RO11203	INANABP	INHAB. ALARMA B.NIVEL TANQUE A.S. BAJA PRES
RO11204	INANAAP	INHAB. ALARMA B.NIVEL TANQUE A.S. ALTA PRES
RO11205	INAGE	INHAB. ALARMA PRESION GAS DE SELLO
RO11206	INABPGC	INHAB. ALARMA B.NIVEL TANQUE A.S. BAJA PRES.
RO11207	INFDMAR	INHAB. ALARMA FALLA AL DESEMBREGAR MARCHA
RO11208	BPALTP	BAJA PRESION DE A.L. A TURBINA DE POTENCIA
RO11209	BLUBA/D	BOMBA LUBRICANTE ACTIVADA/DESACTIVADA
RO11210	VENEGAD	VENT. DE ENFR. DE GAS DE PROCESO ACT/DES
RO11211	ABOCEN	ABORTAR CALENTAMIENTO DE ENGRANES
RO11212	AD/ATB	INDICACION BOMBA LUBRICANTE ADELANTAR/ATRAZAR
RO11213	CPP/M	CARGAR CON POTENCIA DE PLATAFORMA/MODULO
RO11214	F480	FALLA DE POTENCIA DE 480 V.
RO11215	GENEX	GENERADOR EXCITADO

RO11300	A1VEN2E	SENAL DE ARR. VENT. 1 ENF. GAS COMB. 2 ETAPA
RO11301	A2VEN2E	SENAL DE ARR. VENT. 2 ENF. GAS COMB. 2 ETAPA
RO11302	A3VEN2E	SENAL DE ARR. VENT. 3 ENF. GAS COMB. 2 ETAPA
RO11303	A1VEN3E	SENAL DE ARR. VENT. 1 ENF. GAS COMB. 3 ETAPA
RO11304	A2VEN3E	SENAL DE ARR. VENT. 2 ENF. GAS COMB. 3 ETAPA
RO11305	A3VEN3E	SENAL DE ARR. VENT. 3 ENF. GAS COMB. 3 ETAPA
RO11306	A1VENR	SENAL DE ARR. VENT. 1 ENFRIADOR DEL RECINTO
RO11307	A2VENR	SENAL DE ARR. VENT. 2 ENFRIADOR DEL RECINTO
RO11308	A1VENAL	SENAL DE ARR. VENT. 1 ENFRIADOR DE A.L.
RO11309	A2VENAL	SENAL DE ARR. VENT. 2 ENFRIADOR DE A.L.
RO11310	AVENGEN	SENAL DE ARR. VENTILADOR DEL GENERADOR
RO11311	CDEP	CALENTADOR DEL DEPOSITO DE ACEITE LUBRICANTE
RO11312	CTDEGAS	CALENTADOR DEL TANQUE DEGASIFICADOR
RO11313	ABLP	BOMBA LUBRICANTE PRINCIPAL
RO11314	ABLAMOD	BOMBA LUBRICANTE AUXILIAR ACT. POR MODULO
RO11315	ABLAPLT	BOMBA LUBRICANTE AUXILIAR ACT. POR PLATAFORMA

RO11400	VENVMOD	VENTILADOR DE VENTEO DE MODULO
RO11401	CGASC	CALENTADOR DE GAS COMBUSTIBLE
RO11402	RESGEN	RESTABLECIMIENTO DEL GENERADOR
RO11403	CIGNITR	CONTROL DEL IGNITOR
RO11404	TRAPPLA	TRANSFERENCIA A POTENCIA DE PLATAFORMA
RO11405	TRAPMOD	TRANSFERENCIA A POTENCIA DE MODULO
RO11406	EXCGEN	EXCITAR GENERADOR
RO11407	SV*1	SOLENOIDE PRINCIPAL DE SUMINISTRO DE GAS
RO11408	SV*2	SOLENOIDE DE MARCHA DE BAJA VELOCIDAD
RO11409	SV*3	SOLENOIDE DE MARCHA DE ALTA VELOCIDAD
RO11410	SV*4	SOLENOIDE DE CIERRE DE GAS COMBUSTIBLE
RO11411	SV*5	SOLENOIDE DE VENTEO DE GAS COMBUSTIBLE
RO11412	VLVSBP	SOLENOIDE DE VALVULA DE SUCCION BAJA PRESION
RO11413	VLVRIE	SOLENOIDE DE VALVULA DE RECICLO 1 ETAPA
RO11414	VLVV1E	SOLENOIDE DE VALVULA DE VENTEO 1 ETAPA
RO11415	VLVSAP	SOLENOIDE DE VALVULA DE SUCCION ALTA PRESION

RO11500	VLVPR	SOLENOIDE DE VALVULA DE PRESURIZACION
RO11501	VLVR2E	SOLENOIDE DE VALVULA DE RECICLO 2 ETAPA
RO11502	VLVV2E	SOLENOIDE DE VALVULA DE VENTEO 2 ETAPA
RO11503	3RVSOL	SOLENOIDE DE VALVULA DE RECICLO 3 ETAPA
RO11504	VLVV3E	SOLENOIDE DE VALVULA DE VENTEO 3 ETAPA
RO11505	VLVD	SOLENOIDE DE VALVULA DE DESCARGA
RO11506	VLVCSO	VALVULA DE CORTE DE EMERGENCIA GAS COMB.
RO11507	VLVVGC	VALVULA DE VENTEO DE GAS COMBUSTIBLE
RO11508	RVVEN	RESTABLECIMIENTO
RO11509	VLVBDV	SOLENOIDE DE VALVULA DE VENTEO GAS DE PROCESO
RO11510	GENENER	GENERADOR ENERGIZADO
RO11511	CCALEL	CONTROL DEL CALENTADOR ELECTRICO
RO11512	CGASP	CONTROL DEL CALENTADOR CON GAS DE PROCESO
RO11513	CVVGC	CONTROL DE LA VALVULA DE VENTEO DE GAS COMB.
RO11514	BENDIX	ENERGIZAR VALVULA BENDIX
RO11515	HABSPRE	HAB. SECUENCIA DE PRESURIZACION TERMINADA

M10015	RELOJ	RELOJ GENERADO POR EL SISTEMA
M10100	SVENDES	SUMARIO DE VENTILADORES DE ENFR. DESACTIVADOS
M10101	SAVEN	SUMARIO DE ARRANCADORES DE VENTILADORES
M10102	LISTO1	PERMISIVO DE ARRANQUE RESUMEN 1
M10103	VLVOKA	VALVULAS DE CAMPO EN POSICION DE ARRANQUE
M10104	SVLVRA	SUMARIO DE VALVULAS DE RECICLO ABIERTAS
M10105	ARRANQE	PERMISIVO DE ARRANQUE
M10106	PPLATOK	POTENCIA DE PLATAFORMA OK
M10107	LISTO2	PERMISIVO DE ARRANQUE RESUMEN 2
M10108	PMODOK	POTENCIA DE MODULO OK
M10109	PURGA1	PURGA 1
M10110	PERPGA	PERMISIVO DE PURGA
M10111	SVLVRC	SUMARIO DE VALVULAS DE RECICLO CERRADAS
M10112	SVLVVC	SUMARIO DE VALVULAS DE VENTEO CERRADAS
M10113	PVLVSDA	ABRIR VALVULAS DE SUCCION Y DESCARGA
M10114	PRESTER	PRESURIZACION TERMINADA
M10115	PMARCHA	MARCHA MANUAL

M10200	SWMAR	SELECCION DE MARCHA
M10201	FLAMA	FLAMA COMPROBADA EN GENERADOR DE GASES
M10202	BVELTP	BAJA VELOCIDAD DE LA TURBINA DE POTENCIA
M10203	PRESGMT	PRESURIZACION COMPLETA (SEÑAL MOMENTANEA)
M10204	TP2720M	VELOCIDAD DE CARGA ELECTRICA ALCANZADA
M10205	TFMOD	FALLA AL TRANSFERIR A ENERGIA DE MODULO
M10206	PNVENT	PARO NORMAL VENTEO
M10207	MPSV3	MEMORIA DE PARO SIN VENTEO
M10208	PRESGSV	PRESURIZACION COMPLETA HAB. PARO SIN VENTEO
M10210	TRAMOD	TRANSFERENCIA A MODULO
M10211	TRAPLAT	TRANSFERENCIA A PLATAFRMA
M10212	TFPLAT	FALLA AL TRANSFERIR A ENERGIA DE PLATAFORMA
M10213	SVENLD	SUMARIO DE VENTILADORES DE A.L. DESACTIVADOS
M10214	SVENGD	SUMARIO DE VENT. GAS DE PROCESO DESACTIVADOS
M10215	SBALD	SUMARIO DE BOMBAS DE A.L. DESACTIVADAS

M10301	SVENVD	SUMARIO DE VENT. DE VENTEO DESACTIVADOS
M10302	SCARD	SUMARIO DE CARGAS ELECTRICAS DESACTIVADAS
M10304	TRANST	TRASFERENCIA TERMINADA
M10305	SOSVLV	SOSTENER VALVULAS
M10308	MVLVR2E	MEMORIA VALVULA DE RECICLO 2 ETAPA
M10309	MVLVR3E	MEMORIA VALVULA DE RECICLO 3 ETAPA
M10310	BALASEL	BOMBA DE A.L. AUXILIAR SELECCIONADA
M10313	SESAL	SUMARIO DEL ESTADO DEL SISTEMA DE A.L.
M10314	RAMPFIN	RAMPA FINAL

M10401	ARRINI	ARRANQUE INICIADO (INH. FALLA DE ARRANQUE)
M10402	VLVOPOK	VALVULAS DE CAMPO EN POSICION DE OPERACION
M10403	ESD2M	MEMORIA DE PARO DE EMERGENCIA 2
M10405	SAUXOK	SECUENCIA AUXILIAR TERMINADA
M10406	LPMP1EN	ACTIVAR BOMBA DE A.L. PRINCIPAL
M10407	SVLVVA	SUMARIO DE VALVULAS DE VENTEO ABIERTAS
M10408	BLAPLAT	BOMBA DE A.L. AUXILIAR EN POTENCIA DE PLAT.
M10409	PPOK	POTENCIA DE PLATAFORMA AL TRANSFER OK
M10410	PMOK	POTENCIA DE MODULO AL TRASFER OK
M10411	MSAPSV	MEMORIA DE SALIDA PARO SIN VENTEO
M10412	BYPF480	BYPASS DE FALLA 480 V.
M10413	AD/ATRA	ADELANTAR/ATRAZAR

M10500	MPSV2	MEMORIA DE PARO SIN VENTEO 2
M10501	RSTFC	RESTABLECER CONTADOR FALLA DE MARCHA
M10502	MBDVSOL	MEMORIA DE VALVULA DE VENTEO GAS DE PROCESO

T001	MINUTOS	CONTADOR DE MINUTOS
T002	HENOP	CONTADOR DE HORAS EN OPERACION
T003	SAUX	SECUENCIA DE ARRANQUE AUXILIAR
T004	PURR1E	PURGA DE RECICLO 1 ETAPA
T005	PURV1E	PURGA DE VENTEO 1 ETAPA
T006	PURR2E	PURGA DE RECICLO 2 ETAPA
T007	PURV2E	PURGA DE VENTEO 2 ETAPA
T008	PURR3E	PURGA DE RECICLO 3 ETAPA
T009	PURV3E	PURGA DE VENTEO 3 ETAPA
T010	PRESF	FALLA DE PRESURIZACION
T011	FMBVEL	FALLA DE MARCHA DE BAJA VELOCIDAD
T012	FMAVEL	FALLA DE MARCHA DE ALTA VELOCIDAD
T013	PURGG	PURGA DEL GENERADOR DE GAS
T014	GGSGIRO	GENERADOR DE GASES EN REPOSO

T101	FIGNI	FALLA DE IGNICION
T102	FTP	FALLA AL ACELERAR LA TURBINA DE POTENCIA
T103	CALGG	CALENTAMIENTO DE ENGRANES
T104	REACAL	REARRANQUE EN CALIENTE
T105	TRPMOD	TRANSFERENCIA A POTENCIA DE MODULO
T106	TRPPLA	TRANSFERENCIA A POTENCIA DE PLATAFORMA
T107	TRANSFE	TRANSFERENCIA EN PROGRESO
T108	CVEN	CARGA DE VENTILADORES
T109	PSV	PARO SIN VENTEO
T110	RAD/AT	RETARDO AL ADELANTO/ATRAZO
T113	CALENG	CALENTAMIENTO DE ENGRANES
T114	ENGCAL	ENGRANE CALIENTE ESTABLECIDO

T201	ENFRIA	ENFRIAMIENTO
T202	LUBPOST	LUBRICACION POSTERIOR
T203	RMANENE	SOSTENER ENERGIA DE TABLERO
T204	FSARR	FALLA DE SECUENCIA DE ARRANQUE
T205	RVLVRA	RETRAZO ALARMA VALVULAS DE RECICLO ABIERTAS
T206	DMARCHA	FALLA AL DESEBRAGAR MARCHA
T207	PURCOMB	PURGA DE GAS COMBUSTIBLE (RETRAZO ALA FALLA)
T208	RVLVFP	RETRAZO VALVULAS FUERA DE POSICION
T209	RF480	BYPASS FALLA DE 480 V.
T210	MARCHAM	MARCHA EN MANUAL
T211	RVLVDAA	RETRAZO A LA APERTURA VALVULA DESFOGUE ATMS.

REFERENCIAS EN ESPAÑOL

TO10000	ARRANFC	180 *						
TO10001	ACTSCTR	80	80	90	95	95	100	420
	500							
TO10002	CMVLVR	70 *						
TO10003	ALAVRA	500 *						
TO10004	CNTARR	180 *						
TO10005	CNTHRS	1 *						
TO10006	FSECAUX	50 *						
TO10007	FPRESUR	130 *						
TO10008	FMARCHA	135 *	140	150	180			
TO10009	FIGNION	180	190 *					
TO10010	FARRANQ	450 *						
TO10011	SINFLGG	200 *						
TO10012	VLVFPPOS	510 *						
TO10013	BAVELGG	200 *						
TO10014	BAVELTP	210 *						
TO10015	FACELTP	190 *						
TO10100	PURGA	80 *						
TO10101	VNTVACT	30 *	35					
TO10102	MARBAVE	160 *						
TO10103	ACELGG	480 *						
TO10104	ACELTP	480 *						
TO10105	CALENGR	410 *						
TO10106	LISTCAR	410	420	420	420 *	600		
TO10107	GGENVAC	430 *						
TO10108	TPENREP	480 *						
TO10109	GGENREP	480 *						
TO10110	UNIDES	480	480 *					
TO10111	DESCARG	610 *						
TO10112	GENODIS	250 *						
TO10113	BAUXACT	370	380	395	395 *			
TO10114	SAUXCMP	35 *						
TO10115	PINVBEX	180 *						
TO10200	PNORTEL	430 *	440					
TO10201	LOCAL	610 *						
TO10202	FUERA	610 *						
TO10203	ESDTEL	530 *						
TO10204	PNORMAL	220	230	240	300	430	430	430
	430 *							
TO10205	LISTO	20 *	25	430				
TO10206	SARRTEL	50 *	430					
TO10207	PNORLUZ	430 *						
TO10208	ENOPER	200	200 *	210	220	430	600	
TO10209	SMARCHA	130	140	140	140 *			
TO10210	LMARCHA	140	140 *					
TO10212	RAMPABA	220	220	230 *	350			
TO10213	RAMPARR	220 *	480					
TO10214	APAGADA							
TO10215	ACTIVA							

CI10300	VLVPRA	90				
CI10301	VLVPRC	20	70	80	120	480
CI10302	VLVDESA	120	480			
CI10303	VLVDESC	20				
CI10304	VLVSBA	70	80	120	480	
CI10305	VLVSBC	20				
CI10306	VLVSAA	70	120	480		
CI10307	VLVSAC	20				
CI10308	VLVVAA	20				
CI10309	VLVVQA	70				
CI10312	PATRTDS	430				
CI10313	ESD*4	20	430			
CI10314	ESD*1	20	22	25	140	530
CI10315	ESD*2	510				
CI10500	VLVR1A	20				
CI10501	VLVR1C	90	110			
CI10502	VLVR2A	20				
CI10503	VLVR2C	100	110			
CI10504	VLVR3A	20				
CI10505	VLVR3C	110	110			
CI10506	VLVV1A	20	510			
CI10507	VLVV1C	70	110			
CI10508	VLVV2A	20	510			
CI10509	VLVV2C	100	110			
CI10510	VLVV3A	20	510			
CI10511	VLVV3C	110				
CI10512	NORMAL	20	25			
CI10513	MALVEL	140	150			
CI10514	MBAVEL	140				
CI10515	MFUERA	560	610			
CI10600	SWTPLAT	20	230	240	260	280
CI10601	SWTMOD	25	240	250	280	360
CI10603	PDISPLA	20	35			
CI10604	PDISMOD	25	35	240		
CI10605	INTMDIS	25	35	230		
CI10606	DTGCOM	140	150	600		
CI10607	BPNORM	22	430			
CI10609	BLOQREM	20				
CI10610	VLVECCA	140				
CI10611	VLVECS	150	595			
CI10614	BARRAN	22	25	430		
CI10615	BMARCHA	140	140			

CI10700	VENRE1	30	30	290					
CI10701	VENRE2	30	30	290					
CI10702	BOMLP	240	390	550					
CI10703	BOMLAM	290	350	370	390	550			
CI10704	BOMLAP	240	360	380	390	550			
CI10705	VENGEN	30	30	290					
CI10706	1VENG2E	10	290	310					
CI10707	2VENG2E	10	290	310					
CI10708	3VENG2E	10	290	310					
CI10709	1VENG3E	10	290	310					
CI10710	2VENG3E	10	290	310					
CI10711	3VENG3E	10	290	310					
CI10712	VENAL1	10	290	310					
CI10713	VENAL2	10	290	310					
CI10714	RNRMSUP	430							
CI10809									
CI10813	FPPLAT	20	35						
CI10815	RESTLOC	380	395	560					
CI10900									
CI10901	RAMABAC	10	22	430	430	440			
CI10902	TIT350	1	180	190	200	200			
CI10906	GG1200	22	135	135	160	170	180	480	
CI10907	GG1700	135	180	480					
CI10908	GG4500	1	50	150	150	180	190	200	
	200	340	480	530					
CI10909	GG8000	550							
CI10910	PT600	170	190	200	210	440	450	480	
CI10911	PT1000	610							
CI10912	PT1800	610							
CI10913	PT2720	220	220	230	230	240	240	240	
	280	280	300	300	350	380	410		
CI10914	SPBPAC	350	390	590					
CI10915	SPBAAC	240	350	390	590				
CI11000									
CI11002	ESD2PLA	510							
CI11003	ESD2MOD	510							
CI11004	FUEGO	510							
CI11005	GAS	510							
CI11007	FDESMAR	530							
CI11009									
CI11010									
CI11011	BNASBP	35	60	390					
CI11012									
CI11013	BNASAP	35	60	390					
CI11015	BNALCAR	560							

CI11100	COMPRES	20	70	120	370	380	460	480
	520	590						
CI11102	ENERGEN	580						
CI11103	BDESC	220	230	420	610			
CI11104	BAD/ATB	350	350	610				
CI11105	BABOCEN	410	420	610				
CI11106	BCPP/M	230	240	240	300	300	580	610
CI11108	TS*104	600						
CI11110	BYPTBDV	145	145					
CI11112	BPSV	25						
CI11113	ESD*3	20	25	140	530			
CI11115								
RO11200	MANENER	460	*					
RO11201	INAPLC	520	*					
RO11202	INAPLE	520	*					
RO11203	INANABP	520	*					
RO11204	INANAAP	520	*					
RO11205	INAGB	35	*					
RO11206	INABPGC	190	*					
RO11207	INFDMAR	530	*					
RO11208	BPALTP	550	*					
RO11209	BLUBA/D	550	*					
RO11210	VENEGAD	310	*	420				
RO11211	ABOCEN	610	*					
RO11212	AD/ATB	610	*					
RO11213	CPP/M	610	*					
RO11214	F480	510		580	*			
RO11215	GENEX	240	*					
RO11300	A1VEN2E	10		330	330	330	*	
RO11301	A2VEN2E	10		320	330	330	*	
RO11302	A3VEN2E	10		320	320	320	*	
RO11303	A1VEN3E	10		330	330	330	*	
RO11304	A2VEN3E	10		320	320	320	*	
RO11305	A3VEN3E	10		310	320	320	*	
RO11306	A1VENR	30		30	*			
RO11307	A2VENR	30		30	*			
RO11308	A1VENAL	10		340	340	340	*	
RO11309	A2VENAL	10		330	340	340	*	
RO11310	AVENGEN	30		30	*			
RO11311	CDEP	560	*					
RO11312	CTDEGAS	60	*					
RO11313	ABLP	380		380	*	550		
RO11314	ABLAMOD	360	*	550				
RO11315	ABLAPLT	60		370	*	550		

RO11400	VENVMOD	30	30	*	290			
RO11401	CGASC	600	*					
RO11402	REGEN	560	*					
RO11403	CIGNITR	180	*					
RO11404	TRAPFLA	240	260		290	*		
RO11405	TRAPMOD	240	250		290	*		
RO11406	EXCGEN	230	230	*	240			
RO11407	SV*1	135	150		150		150	* 180 180
RO11408	SV*2	150	150	*	160		170	
RO11409	SV*3	135	150	*	180		200	
RO11410	SV*4	170	180		180	*	190	190
RO11411	SV*5	180	*					
RO11412	VLVSBP	70	70	*	80			
RO11413	VLVR1E	80	*		90			
RO11414	VLVV1E	90		*				
RO11415	VLVSAP	120	*					
RO11500	VLVPR	70	*		80			
RO11501	VLVR2E	95	*		100			
RO11502	VLVV2E	100			100	*		
RO11503	3RV SOL	95	*		110			
RO11504	VLVV3E	110		*	110	*		
RO11505	VLVD	120	*					
RO11506	VLVCSD	590	*	595	600		600	
RO11507	VLVVC	600	*					
RO11508	RVVEN	560	*					
RO11509	VLVBDV	145	*					
RO11510	GENENER	230		580	580	*		
RO11511	CCALEL	600	*					
RO11512	CGASP	600		600	*			
RO11513	CVVGC	600	*					
RO11514	BENDIX	180		180	*			
RO11515	HABSPRE	70		70		120	*	

M10000		1	10	20	22	23	25	30
	35	50	60	70	80	90	95	100
	110	120	130	135	140	145	150	160
	170	180	190	200	210	220	230	240
	250	260	280	290	300	310	315	320
	330	340	350	360	370	380	390	395
	410	420	430	440	450	460	480	500
	510	520	530	550	560	580	590	595
	600	610						
M10015	RELOJ	1	1	50	80	90	90	100
	100	110	130	135	135	145	145	160
	170	190	190	210	210	250	260	280
	280	300	350	410	410	440	440	450
	460	500	500	530	595			
M10100	SVENDES	10	10 *					
M10101	SAVEN	10	10 *					
M10102	LISTO1	10 *	20					
M10103	VLVOKA	20	20 *	510				
M10104	SVLVRA	20	20 *	120				
M10105	ARRANQE	10	10	20	22	23	23	23
	25	25 *	30	35	50	50	60	70
	70	70	80	90	100	110	120	130
	150	150	150	160	180	180	190	200
	230	230	230	240	240	240	300	340
	360	370	430	440	450	460	460	500
	520	520	530	590	600	600		
M10106	PPLATOK	20	20 *	30	300			
M10107	LISTO2	20	20 *					
M10108	PMODOK	25 *	30	300				
M10109	PURGAI	70	70 *	80	80	90		
M10110	PERPGA	80	80 *	90	100	100	110	
M10111	SVLVRC	110 *	120	500				
M10112	SVLVVC	80	110 *	120	120	145		
M10113	PVLVSDA	80	90	90	100	120	120	120 *
M10114	PRESTER	22	120	120 *	130	150	420	510
M10115	PMARCHA	140 *	145	150	150	150	170	180
	370							

M10200	SWMAR	140	140	140	*	380	590	600	600
M10201	FLAMA	200	200	*					
M10202	BVELTP	200	200	*	210				
M10203	PRESCMT	22	22	*					
M10204	TP2720M	220	220	*	230	340	420		
M10205	TFMOD	240	250	*	580				
M10206	PNVENT	22	22		22	*			
M10207	MPSV3	20	20		22	*	23	23	70
	70	80	90		100	110	120	370	460
	520	590							
M10208	PRESCSV	22	22	*					
M10209									
M10210	TRAMOD	240	*	280	290				
M10211	TRAPLAT	240	*	280	290				
M10212	TFPLAT	230		240	260	*	580		
M10213	SVENLD	290		290	*				
M10214	SVENGD	230		290	290	*			
M10215	SBALD	230		290	290	*			
M10301	SVENV D	290		290	*				
M10302	SCARD	290		290	*				
M10304	TRANST	300		300	*	310	320	330	340
M10305	SOSVLV	23	*	80	95	95			
M10308	MVLVR2E	90	*	95					
M10309	MVLVR3E	95		100	*				
M10310	BALASEL	350	*	380					
M10313	SESAL	380		390	*	395			
M10314	RAMPFIN	220		420	*				
M10401	ARRINI	450		450	*	450			
M10402	VLVOPOK	480	*	510					
M10403	ESD2M	20		22	25	30	140	370	370
	380	510	*	520	530	590	600		
M10405	SAUXOK	35		35	35	*	50	70	70
	70	70		80	120	120	130	395	520
M10406	LPMPLEN	310		310	*	350	380		
M10407	SVLVVA	510	*						
M10408	BLAPLAT	240		240	*				
M10409	PPOK	35	*	240	580				
M10410	PMOK	35	*	240	240	250	300	580	
M10411	MSAPSV	23	*	480					
M10412	BYPF480	280	*	580					
M10413	AD/ATRA	350	*	360	370				
M10500	MPSV2								
M10501	RSTFC	130	*	135	135				
M10502	MBDVSOL	70		70	*	145			

T001	MINUTOS	1	1 *	23					
T002	HENOP	1	1 *						
T003	SAUX	50	50 *						
T004	PURRIE	80 *							
T005	PURVIE	90 *							
T006	PURR2E	90 *							
T007	PURV2E	100 *							
T008	PURR3E	100 *							
T009	PURV3E	110 *	120						
T010	PRESF	130 *							
T011	FMBVEL	135 *							
T012	FMAVEL	135 *							
T013	PURGG	150	160 *	160	180				
T014	GGSGIRO	10	140	170 *	370	380	460	480	
T101	FIGNI	190 *							
T102	FTP	190 *							
T103	CALGG	210	210 *	220	430				
T104	REACAL	210 *	220						
T105	TRPMOD	250	250 *						
T106	TRPPLA	260	260 *						
T107	TRANSFE	30	280 *	300	340	380			
T108	CVEN	300	300 *	310	320	320	320	330	
	330	330	340	340					
T109	PSV	22	23 *						
T110	RAD/AT	350	350	350 *	360	370	420		
T113	CALENG	410 *	410	420					
T114	ENGCAL	410 *	410	420					
T201	ENFRIA	25	430	440 *					
T202	LUBPOST	10	10	30	340	370	380	440 *	
	480	520	590						
T203	RMANENE	460 *							
T204	FSARR	450 *							
T205	RVLVRA	500 *							
T206	DMARCHA	530 *							
T207	PURCOMB	35	595 *						
T208	RVLVFP	500 *	510						
T209	RF480	280 *							
T210	MARCHAM	140	140	145 *					
T211	RVLVDAA	145 *							

APENDICE B

PROGRAMACION DE PAL's

PROGRAMACION DE PAL'S

RESUMEN

Este apéndice tiene como objetivo principal dar un panorama general sobre la programación y aplicación de los PAL's y EPLD's. En el contenido se ven en forma muy resumida los conceptos más comunes utilizados en este contexto. Además, se da una clasificación de los PLD's de acuerdo con su arquitectura, en la cual se hace un análisis más profundo sobre los dispositivos PAL's. En este análisis se presentan en forma breve: historia, características, tipos y ventajas de los PAL's, así como un ejemplo de programación de un PAL para una aplicación específica. Aquí se hace resaltar el papel que desempeñan los PAL'S en el diseño del semigráfico de secuencias.

INTRODUCCION

Un Dispositivo Lógico Programable es un microcircuito electrónico construido dentro de un empaque de silicio, integrado por un gran número de compuertas lógicas (AND, OR, XOR, NOT, etc.) distribuidas y conectadas de tal forma que definen un cierto tipo de estructura. Además se tiene la gran ventaja de que la estructura del microcircuito puede ser programada según sean los requerimientos del usuario, gracias al tipo de tecnología utilizada en la unión de sus componentes. Esta característica es la que define el dispositivo como programable. De aquí en adelante nos referiremos a este dispositivo como PLD, siglas tomadas del mismo concepto pero en inglés "Programmable Logic Device". Dada la estructura de los PLD's, se pueden clasificar en dos tipos de dispositivos: los PLA's y los PAL's.

PLA's

El PLA conceptualmente se deriva del inglés "Programmable Logic Array", que en español significa "Arreglo Lógico Programable". Los PLA's están constituidos por dos secciones programables:

- La primera sección es un arreglo o matriz de conexiones que unen todas las líneas de entrada (o variables de entrada, ya que lo que se programa en estos dispositivos son ecuaciones booleanas) a un conjunto de compuertas AND conocido como matriz o arreglo programable de compuertas AND.
- La segunda sección es un arreglo de compuertas OR que se unen con las compuertas del arreglo AND para formar las funciones de salida. Esta sección es llamada matriz o arreglo programable de compuertas OR.

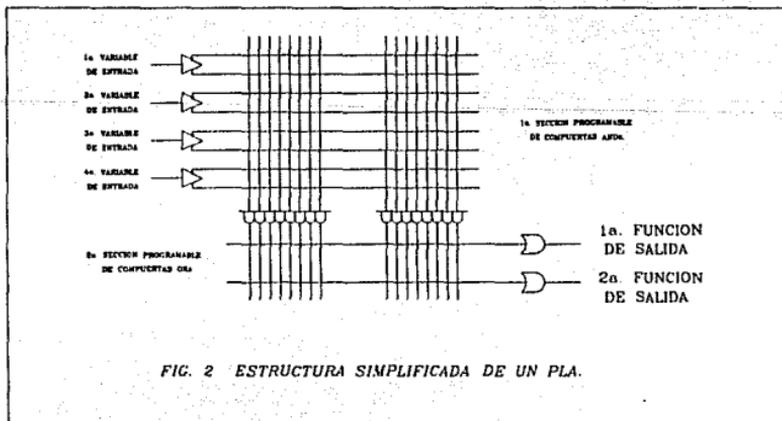
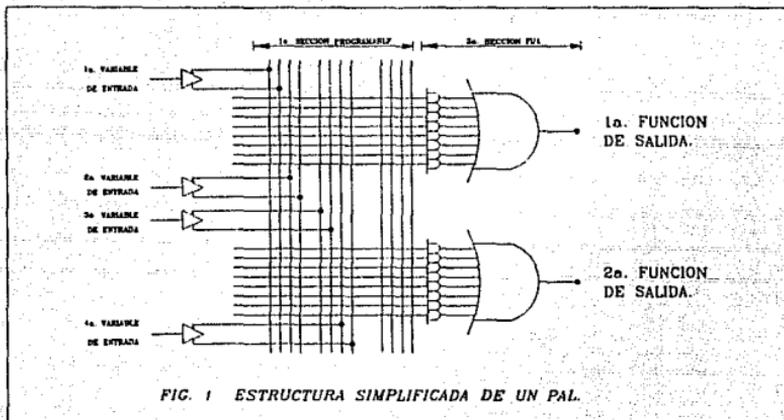
PAL's

El concepto de PAL (Programmable Array Logic) se derivó del concepto de PLA, utilizado para definir los dispositivos con arreglos lógico programables. La diferencia entre los conceptos de PLA y PAL no existe, solo se puede hablar de un concepto artificial que fué utilizado por la compañía Monolithic Memories Inc. (MMI), para nombrar a uno de sus productos que marcó ciertas diferencias en la arquitectura de estos dos dispositivos. El PAL tiene como antecesores a las primeras memorias PROM's de 1 Kbits, 2 Kbits, 4 Kbits y 8 Kbits que fueron introducidas al mercado internacional en los años 1971, 1972, 1975 y 1976

respectivamente. Así como también el PLA "PLS100" de la compañía Signetics en 1974, entre otros. Se puede decir que el uso general de los PAL's se inició en 1978 aproximadamente.

La diferencia de los PAL's con respecto a los PLA's no es muy grande, ya que la principal característica es la de orientar un número determinado de compuertas AND hacia una compuerta OR. Es decir, la función de cada salida en un PAL está dada por la agrupación de 7 u 8 AND's, que constituyen la primera sección programable de AND's, con una OR que no es programable. Esto significa que la arquitectura del PAL ya no cuenta con un arreglo de OR's que son programables, como sucede en los PLA's.

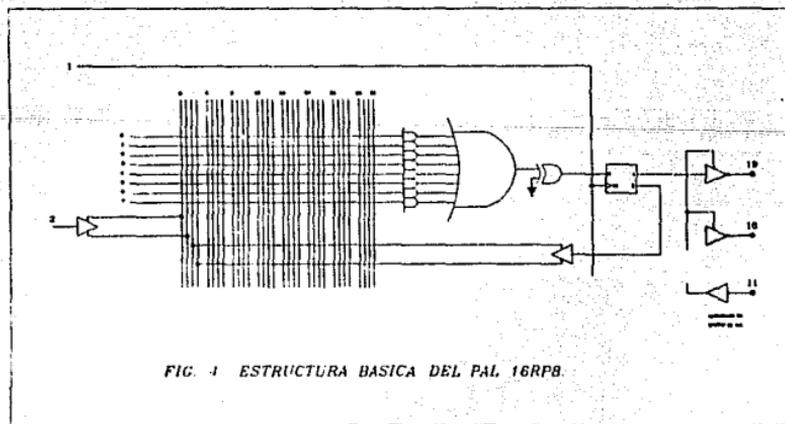
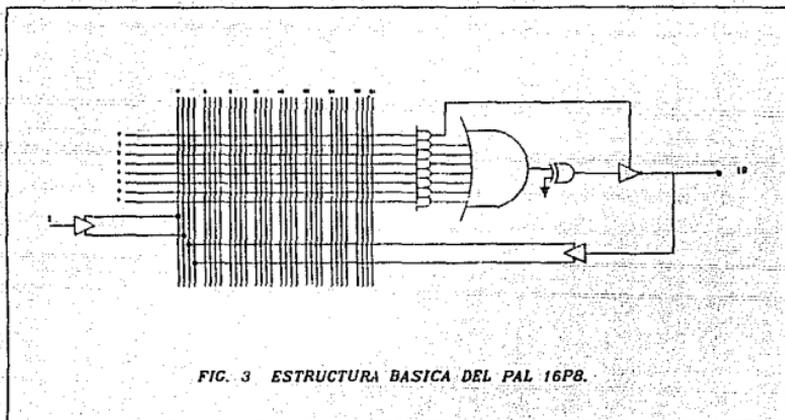
La operación de la segunda sección fija de OR's, que es la segunda sección del PAL, depende de la programación del arreglo de AND's de la primera sección. En las figuras 1 y 2 se puede observar la diferencia entre las arquitecturas del PLA y un PAL. El dispositivo PAL utiliza un proceso Schottky TTL y la tecnología bipolar, como la usada en las memorias PROM's, en que la unión de sus fusibles es usada para proporcionar una lógica programable y remplazar de esa manera las compuertas convencionales SSI/MSI y flip-flops. Estos dispositivos permiten a los ingenieros de Sistemas "diseñar su propio chip" quemando la unión de los fusibles



para configurar compuertas AND y OR y realizar la función deseada. La función de salida del PAL es la familiar suma de productos, en donde el número de productos o minitérminos está limitado por el tipo de PAL que se esté manejando.

En resumen, el PAL ofrece las siguientes opciones:

- * Reemplaza la lógica TTL por dispositivos de lógica programable.
- * Reduce sustancialmente el inventario de circuitos integrados y simplifica su control.
- * Reduce el número de chips en una relación de 4 a 1.
- * Reduce el tamaño físico de las tarjetas desarrolladas con lógica TTL.
- * Ahorra espacio con encapsulados de 20 y 24 terminales.
- * Alta velocidad con 15 nanosegundos de retardo máximo de propagación en la serie A.
- * Programación en programadores estandares de PROM's.
- * Salidas de tres estados programables. Esto es, las salidas pueden ser activo bajas o activo altas; además, pueden o no ser habilitadas. La programación de esta polaridad esta representada en el diagrama lógico por las compuertas OR exclusivas (Fig. 3). Cuando la polaridad de salida es quemada, la entrada en bajo para compuerta OR exclusiva es alta; por lo que la salida de la función



despues del inversor es activo alto. Similarmente cuando el fusible de polaridad de la salida está intacto, la salida es activo baja.

- * La programación de la polaridad de salida es una característica que permite al usuario un alto grado de flexibilidad cuando escribe sus ecuaciones.
- * Salidas registradas en flip-flops tipo "D" con retroalimentación (Fig. 4)

La retroalimentación permite "recordar" el estado previo al PAL. Esto permite al diseñador poder configurar los dispositivos PAL's como un secuenciador de estados, el cual pueda ser programado para ejecutar funciones elementales tales como: contador ascendente o descendente, brincos, corrimientos y ramificaciones.

- * Reloj programable para PAL's con salidas registradas, ejemplos el PAL16R8 y el PAL16RP8. En este tipo de PAL's, una de las líneas producto en cada grupo es conectada al reloj. Esto permite al usuario tener un reloj programable para que cada una de las salidas pueda ser sincronizada independientemente de todas las otras.

- * Señales programable de "SET" y "RESET". Dos líneas producto son dedicadas para señales asíncronas "SET" y "RESET". Si la línea producto de "SET" es alta, la salida de registro llega a ser "1" lógico. Si el "RESET" es "1" lógico, la salida de registro es "0" lógico.
- * La característica principal, es que reduce las posibilidades de copiado por parte de otros competidores. Ya que el PAL cuenta con un fusible de seguridad el cual protege la información grabada. Si este fusible no es quemado, sí se puede leer la información contenida en él.

La forma de identificar un PAL se hace mediante su número de parte, el cual se constituye de la siguiente manera:

PAL	16	L	8	A-4	C	J	
	1	2	3	4	5	6	7

En donde:

- 1.- PAL es el nombre de la familia programable.
- 2.- Número de entradas del arreglo.
- 3.- Polaridad de las salidas:

H = Activo alto
L = Activo bajo
C = Complementario
P = Programable
R = Registrado
RA = Registrado Asíncrono
S = Compartido
X = OR exclusivo
A = Aritmética registrada

4.- Número de salidas

5.- Velocidad/Potencia

A = Alta velocidad
B = Muy alta velocidad
-2 = 1/2 Potencia
-4 = 1/4 Potencia
A-2 = Alta velocidad y 1/2 potencia
A-4 = Alta velocidad y 1/4 de potencia

6.- Código de temperatura:

C = Comercial
M = Militar

7.- Empaque:

N = Plástico DIP

J = Cerámico DIP

F = Plano

NS = Plástico "SKINNY DIP"

JS = Cerámico

Con el número de parte se pueden identificar las diferentes familias de PAL's que existen en el mercado y básicamente son las siguientes:

* PAL estandar series 20 y 24, en donde la serie se refiere a el número de terminales que tiene el circuito integrado, ejemplos:

DISPOSITIVO	SERIE	CONSTITUCION
PAL16L8	20	16 ENTRADAS POR 8 SALIDAS
PAL20L8	24	20 ENTRADAS POR 8 SALIDAS
PAL16R8	20	16 ENTRADAS POR 8 SALIDAS REGISTRADAS CON FLIP-FLOP TIPO "D"
PAL20R8	24	20 ENTRADAS POR 8 SALIDAS REGISTRADAS CON FLIP-FLOP TIPO "D"

- * PAL con salidas registradas y con polaridad de salidas programables. Series 20P y 24P, ejemplos:

DISPOSITIVO	SERIE	CONSTITUCION
PAL16P8	20P	16 ENTRADAS POR 8 SALIDAS
PAL16RP8	20P	16 ENTRADAS POR 8 SALIDAS REGISTRADAS CON FLIP-FLOP TIPO "D"

- * PAL rápido series 20A de media y un cuarto de potencia, ejemplos:

DISPOSITIVO	SERIE	CONSTITUCION
16R6A	20A	PAL RAPIDO 16 POR 6 SALIDAS REGISTRADAS CON FLIP-FLOPS TIPO "D".
16R8A-2	20A-2	PAL RAPIDO 16 POR 8 SALIDAS REGISTRADAS CON FLIP-FLOPS TIPO "D" CON MEDIA POTENCIA DE CONSUMO.
PAL16L8A-4	20A-4	PAL RAPIDO 16 POR 8 CON UN CUARTO DE POTENCIA DE CONSUMO.

* PAL de muy alta velocidad, series 20B de media y un cuarto de potencia de consumo.

DISPOSITIVO	SERIE	CONSTITUCION
PAL16R6B	20B	PAL DE MUY ALTA VELOCIDAD DE 16 POR 6 SALIDAS REGISTRADAS CON FLIP-FLOPS TIPO "D"
PAL16R8B-2	20B-2	PAL DE MUY ALTA VELOCIDAD DE 16 POR 8 SALIDAS REGISTRADAS CON FLIP-FLOPS TIPO "D" CON MEDIA POTENCIA DE CONSUMO.
PAL16L8B-4	20B-4	PAL DE MUY ALTA VELOCIDAD DE 16 POR 8 SALIDAS CON UN CUARTO DE POTENCIA DE CONSUMO

* PAL rápido con polaridad de salida programable, series 20PA, ejemplos:

PAL16RP8A, PAL16P8A, ETC.

La diferencia entre estas familias de dispositivos se puede observar en la siguiente tabla:

TABLA DE COMPARACION GENERAL DE LAS FAMILIAS DE PALS.

FAMILIA	ESTANDAR	SERIE A	SERIE B	SERIE PA
F max	25 Mhz	40 Mhz	con retroalimentación = 45 Mhz sin retroalimentación = 55 Mhz	Polaridad intacta = 40 Mhz Polaridad quemada = 33 Mhz
tsu	25 ns	15 ns	10 ns (nanosegundos)	Polaridad intacta = 15 ns Polaridad quemada = 20 ns
tpd =	25 ns	15 ns	12 ns	Polaridad intacta = 15 ns Polaridad quemada = 20 ns
tco =	25 ns	10 ns	8 ns	10 ns

Dada la importancia del PAL 16L8, en este artículo, se da a continuación una descripción más detallada de sus características.

En el diagrama lógico de la figura 5 se observa que el PAL 16L8 es un arreglo de compuertas AND y OR. Esto significa que en este PAL sólo podremos programar sumas de productos con un máximo de 7 minitérminos de 32 (enumeradas del 0 al 31) variables de entrada cada uno.

Las líneas verticales del diagrama lógico nos especifican las líneas o variables de entrada de todo arreglo. Cada línea horizontal nos representa una línea de productos o un minitérmino de una ecuación booleana y se cuenta en este caso con 64 líneas de productos (0-63). También se observa en la figura 5, que para cada una de las 8 salidas sus valores son invertidos por una compuerta NOT de tres estados. Esta compuerta NOT juega un papel importante en la programación del PAL, ya que si el renglón (la línea de producto) correspondiente al habilitador no es programada, no se tendrá absolutamente nada a la salida del PAL. Para que existan las salidas en el PAL, el habilitador de cada una de éstas debe estar puesto en "1" lógico. De esta forma, las salidas sencillas (terminales 12 y 19) y las salidas con retroalimentación (terminales 13, 14, 15, 16, 17 y 18 inclusive) son habilitadas. En caso contrario (habilitador = 0) la salida sencilla es bloqueada y las salidas con

retroalimentación dejan de funcionar como salidas y actúan ahora como entradas exclusivamente. Si toda la línea producto correspondiente al habilitador es quemada, habilitaremos nuestra función de salida como una salida permanente sin ningún control adicional a sus valores de entrada.

De acuerdo con el diagrama lógico (ver figura 5) la interconexión entre una línea de entrada una línea de productos, indica la existencia de un fusible que puede estar intacto ("0" lógico) o quemado ("1" lógico), esto depende si en el renglón (o línea de producto) existe o no un minitérmino. Finalmente, para terminar de describir las características principales del PAL 16L8, daremos la asignación y distribución de sus terminales:

Terminal No.	Función
1	Entrada
2	"
3	"
4	"
5	"
6	"
7	"
8	"
9	"
10	Tierra (GND)
11	Entrada
12	Salida
13	Entrada/Salida
14	"
15	"
16	"
17	"
18	"
19	Salida
20	Vcc (5 Volts)

En la actualidad existen varias formas de programar PLDs, cada una de ellas sigue determinados procesos dependiendo de su tecnología. Para el caso de la programación de PLDs con tecnologías muy avanzadas, su proceso consiste en colocar el dispositivo en la base del programador y a través de compiladores de ecuaciones booleanas, sólo se especifican las funciones de cada terminal del dispositivo, las ecuaciones del diseño y el número de parte del PLD a programar y automáticamente se genera el archivo JDC. Este archivo queda listo para que con otro mandato del software del programador se vacíe el contenido de ese archivo al PLD. A medida que la complejidad de la arquitectura del PLD aumente, las herramientas de software se hacen más sofisticadas. Este es el caso de los sistemas iPLDSII (The intel Programmable Logic Development System version II) y el PLDS-ENCORE de ALTERA, que son paquetes completos de software y hardware, constituidos por compiladores de ecuaciones booleanas, compiladores para la minimización de tablas de verdad, editores gráficos de circuitos eléctricos, simuladores de ecuaciones booleanas, adaptadores, tarjetas y módulos para la programación física de los PLDs. Estos paquetes poseen tecnologías muy avanzadas para programar los nuevos PALs, que son borrables con luz ultravioleta y a la vez reprogramables.

Estos nuevos dispositivos lógicos programables-borrables son conocidos como EPLDs (Erasable Programmable Logic Devices) y son el resultado de la combinación de las tecnologías CHMOS EPROM con las arquitecturas de los Dispositivos Lógico Programable (PLDs). Los EPLDs son los dispositivos que vienen a sustituir a los típicos PALs, con tecnologías bipolares de sólo escritura. Por ejemplo: los sustitutos del PAL 16L8, 16R6, 10H8, 12L6 Y OTROS 21 PALs de 20 terminales, son los EPLD 5C031 ó 5C032 de intel y el EP310 ó EP320 de ALTERA.

El análisis anteriormente expuesto, nos proporciona un conocimiento básico para poder programar los dispositivos PALs.

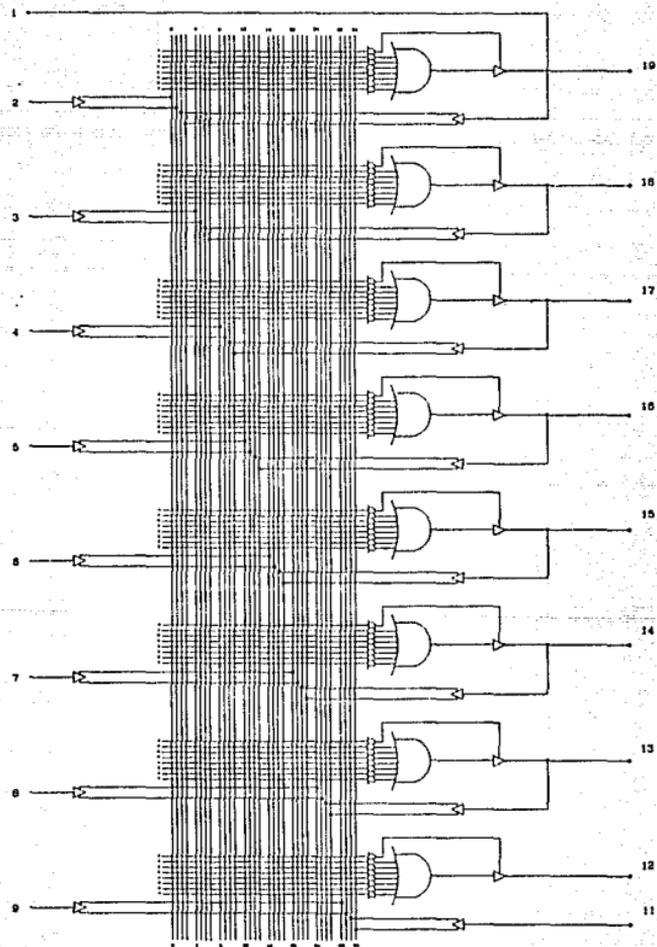
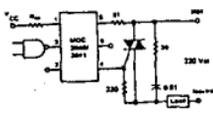


Fig. 5 Diagrama lógico del PAL 16L8

APENDICE C

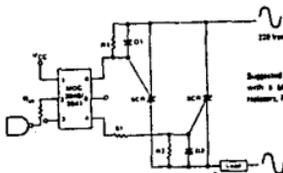
CARACTERISTICAS ELECTRONICAS

FIGURE 3 - NOT-LEAD SWITCHING APPLICATION CIRCUIT



Typical circuit for use when hot lead switching is required in the circuit. The "hot" side of the line to be switched and the load connected to the cold or neutral side. The load may be connected to either the neutral or "hot" side. R_1 is calculated as that it is equal to the right leg of the part. 30 ohm for the MOC3041 or 30 ohm for the MOC3040. The 30 ohm resistor and 0.01 μ F capacitor are for snubbing of the trace and may or may not be necessary depending upon the particular style and lead used.

FIGURE 4 - WYE RES PARALLEL SCR DRIVER CIRCUIT



Suggested method of firing two, both to back SCR's with a triacable load driver. Double turn is 10k/20k resistors, R1 and R2, are optional 30 ohms.



MOTOROLA

MOC5007
MOC5008
MOC5009

DIGITAL LOGIC COUPLERS

... gallium arsenide FET optically coupled to high speed integrated structures with Schmitt trigger outputs. Designed for applications requiring electrical isolation, fast response time, noise immunity and digital logic compatibility such as interfacing computer terminals to peripheral equipment, digital control of power supplies, motors and other servo machine applications.

- High Isolation Voltage — $V_{ISO} = 7500$ Vac (Min)
- Guaranteed Switching Times
- Fast Turn-On/Off
- Built-in ON/OFF Threshold Hysteresis
- Economical Standard Dual-In-Line Plastic Package
- UL Recognized, File No. E54918

MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$, unless otherwise noted)

Rating	Symbol	Value	Unit
--------	--------	-------	------

IMPROVED SWITCHING DIODE MAXIMUM RATINGS

Reverse Voltage	V_R	4.0	Volts
Forward Current — Continuous	I_F	80	mA
Peak	I_{FM}	1.2	Amp
Power dissipation — 300 μ s, 3.0% Duty Cycle	P_D		
Device Dissipation	P_D	100	mW
Temperature Rise in C	θ_{JA}	1.23	$^\circ\text{C}/\text{mW}$
Storage above 25°C			

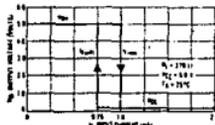
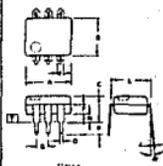
DETECTOR MAXIMUM RATINGS

Input Voltage Range	V_{IN}	18	Volts
Supply Voltage Range	V_{CC}	18	Volts
Output Current	I_O	80	mA
Device Dissipation	P_D	140	mW
Temperature Rise in C	θ_{JA}	2.0	$^\circ\text{C}/\text{mW}$
Storage above 25°C			

TOTAL DEVICE RATINGS

Total Device Dissipation	P_D	240	mW
Maximum Operating Temperature	T_A	85 to >100	$^\circ\text{C}$
Storage Temperature Range	T_{STG}	-55 to $+150$	$^\circ\text{C}$
Working Temperature Range	T_{OP}	-20 to $+75$	$^\circ\text{C}$
Maximum Surge Voltage (V _{max})	V_{SD}	7500	Vac

FIGURE 1 - TRANSFER CHARACTERISTICS FOR MOC5007


OPTO
COUPLER/ISOLATOR
SCHMITT TRIGGER
OUTPUT


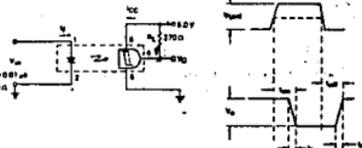
METAL
 1. DIMENSIONS IN MILLIMETERS
 2. DIMENSIONS IN INCHES
 3. DIMENSIONS IN INCHES
 4. DIMENSIONS IN INCHES
 5. DIMENSIONS IN INCHES
 6. DIMENSIONS IN INCHES
 7. DIMENSIONS IN INCHES
 8. DIMENSIONS IN INCHES
 9. DIMENSIONS IN INCHES
 10. DIMENSIONS IN INCHES
 11. DIMENSIONS IN INCHES
 12. DIMENSIONS IN INCHES
 13. DIMENSIONS IN INCHES
 14. DIMENSIONS IN INCHES
 15. DIMENSIONS IN INCHES
 16. DIMENSIONS IN INCHES
 17. DIMENSIONS IN INCHES
 18. DIMENSIONS IN INCHES
 19. DIMENSIONS IN INCHES
 20. DIMENSIONS IN INCHES
 21. DIMENSIONS IN INCHES
 22. DIMENSIONS IN INCHES
 23. DIMENSIONS IN INCHES
 24. DIMENSIONS IN INCHES
 25. DIMENSIONS IN INCHES
 26. DIMENSIONS IN INCHES
 27. DIMENSIONS IN INCHES
 28. DIMENSIONS IN INCHES
 29. DIMENSIONS IN INCHES
 30. DIMENSIONS IN INCHES
 31. DIMENSIONS IN INCHES
 32. DIMENSIONS IN INCHES
 33. DIMENSIONS IN INCHES
 34. DIMENSIONS IN INCHES
 35. DIMENSIONS IN INCHES
 36. DIMENSIONS IN INCHES
 37. DIMENSIONS IN INCHES
 38. DIMENSIONS IN INCHES
 39. DIMENSIONS IN INCHES
 40. DIMENSIONS IN INCHES
 41. DIMENSIONS IN INCHES
 42. DIMENSIONS IN INCHES
 43. DIMENSIONS IN INCHES
 44. DIMENSIONS IN INCHES
 45. DIMENSIONS IN INCHES
 46. DIMENSIONS IN INCHES
 47. DIMENSIONS IN INCHES
 48. DIMENSIONS IN INCHES
 49. DIMENSIONS IN INCHES
 50. DIMENSIONS IN INCHES
 51. DIMENSIONS IN INCHES
 52. DIMENSIONS IN INCHES
 53. DIMENSIONS IN INCHES
 54. DIMENSIONS IN INCHES
 55. DIMENSIONS IN INCHES
 56. DIMENSIONS IN INCHES
 57. DIMENSIONS IN INCHES
 58. DIMENSIONS IN INCHES
 59. DIMENSIONS IN INCHES
 60. DIMENSIONS IN INCHES
 61. DIMENSIONS IN INCHES
 62. DIMENSIONS IN INCHES
 63. DIMENSIONS IN INCHES
 64. DIMENSIONS IN INCHES
 65. DIMENSIONS IN INCHES
 66. DIMENSIONS IN INCHES
 67. DIMENSIONS IN INCHES
 68. DIMENSIONS IN INCHES
 69. DIMENSIONS IN INCHES
 70. DIMENSIONS IN INCHES
 71. DIMENSIONS IN INCHES
 72. DIMENSIONS IN INCHES
 73. DIMENSIONS IN INCHES
 74. DIMENSIONS IN INCHES
 75. DIMENSIONS IN INCHES
 76. DIMENSIONS IN INCHES
 77. DIMENSIONS IN INCHES
 78. DIMENSIONS IN INCHES
 79. DIMENSIONS IN INCHES
 80. DIMENSIONS IN INCHES
 81. DIMENSIONS IN INCHES
 82. DIMENSIONS IN INCHES
 83. DIMENSIONS IN INCHES
 84. DIMENSIONS IN INCHES
 85. DIMENSIONS IN INCHES
 86. DIMENSIONS IN INCHES
 87. DIMENSIONS IN INCHES
 88. DIMENSIONS IN INCHES
 89. DIMENSIONS IN INCHES
 90. DIMENSIONS IN INCHES
 91. DIMENSIONS IN INCHES
 92. DIMENSIONS IN INCHES
 93. DIMENSIONS IN INCHES
 94. DIMENSIONS IN INCHES
 95. DIMENSIONS IN INCHES
 96. DIMENSIONS IN INCHES
 97. DIMENSIONS IN INCHES
 98. DIMENSIONS IN INCHES
 99. DIMENSIONS IN INCHES
 100. DIMENSIONS IN INCHES

CASE 736A-01

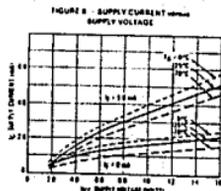
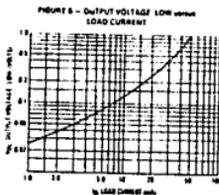
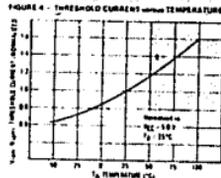
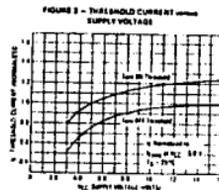
Characteristic	Symbol	Min.	Typ.	Max.	Unit
DC CHARACTERISTICS (V_{CE} = 0, I_C = 10 mA)					
Forward Voltage (V _{CE} = 1.0 V)	V _{CE}	—	0.68	1.0	V
Forward Current (I _C = 10 mA)	I _C	—	1.0	1.0	mA
Forward Voltage Drop (V _{CE} = 1.0 V, I _C = 10 mA)	V _{CE}	0.75	0.95	—	V
Forward Current (I _C = 10 mA, V _{CE} = 1.0 V)	I _C	—	0.9	—	mA
ISOLATION CHARACTERISTICS (V_{CE} = 0, I_C = 10 mA)					
Isolation Voltage (V _{CE} = 0, I _C = 10 mA)	V _{CE}	1000	—	—	Volt
DETECTOR CHARACTERISTICS (V_{CE} = 0, I_C = 10 mA)					
Operating Voltage	V _{CE}	10	—	25	Volt
Supply Current	I _{CC}	—	1.0	5.0	μA
Output Current (High)	I _{OH}	—	—	1.0	mA
Output Current (Low)	I _{OL}	—	—	1.0	mA
COUPLED CHARACTERISTICS (V_{CE} = 0, I_C = 10 mA)					
Supply Current	I _{CC}	—	1.0	5.0	μA
Output Voltage (Low)	V _{OL}	—	0.2	0.6	V
Forward Current (High)	I _{OH}	—	1.0	1.0	mA
Forward Current (Low)	I _{OL}	—	—	1.0	mA
Forward Current (High)	I _{OH}	0.3	0.75	1.0	mA
Forward Current (Low)	I _{OL}	0.3	0.75	1.0	mA
SWITCHING CHARACTERISTICS (V_{CE} = 10 V)					
Turn On Time	t _{ON}	—	1.2	4.0	μs
Fall Time	t _F	—	0.1	—	μs
Turn Off Time	t _{OFF}	—	1.2	4.0	μs
Rise Time	t _R	—	0.1	—	μs

† For the MOC5008, MOC5009 and MOC5007, see Figure 2 and Figure 3.

FIGURE 2 - SWITCHING TEST CIRCUIT



TYPICAL CHARACTERISTICS



Definition of Terms

Operating Output Voltage: The voltage appearing across the positive and negative terminals of the device at specified conditions of operating temperature and current.

Unregulated Temperature Error: The error between the operating output voltage at 10 mA/°C and case temperature at specified conditions of current and case temperature.

Calibrated Temperature Error: The error between operating output voltage and case temperature at 10 mA/°C over a temperature range at a specified operating current with the 25°C error adjusted to zero.

Connection Diagrams

TO-92
Plastic Package



Order Number LM336Z
or LM336Z
See NS Package Z33A

TO-46
Metal Can Package*



* Case is connected to negative supply.
Order Number LM135H,
LM235H, LM335H, LM155H,
LM255H or LM355H
See NS Package H33H

**National
Semiconductor**

Industrial Blocks

LM555/LM555C Timer

General Description

The LM555 is a highly stable device for generating accurate time delays or oscillation. Additional terminals are provided for triggering or resetting if desired. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For oscillator operation as an oscillator, the free running frequency and duty cycle are accurately controlled with two external resistors and one capacitor. The output may be triggered and reset on falling waveforms, and the output current can source or sink up to 200 mA or drive TTL circuits.

- Adjustable duty cycle
- Output can source or sink 200 mA
- Output and supply TTL compatible
- Temperature stability better than 0.005% per °C
- Normally on and normally off output

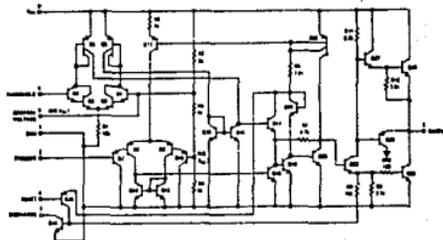
Applications

- Precision timing
- Pulse generation
- Sequential timing
- Time delay generation
- Pulse width modulation
- Pulse position modulation
- Linear ramp generator

Features

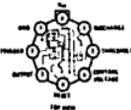
- Direct replacement for SE555/NE555
- Timing from microseconds through hours
- Operates in both static and monostable modes

Schematic Diagram



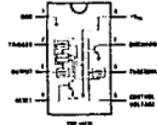
Connection Diagrams

Metal Can Package



Order Number LM555H, LM555C
See NS Package H33C

Dual In-Line Package



Order Number LM555D
See NS Package H33D
Order Number LM555J or LM555CJ
See NS Package J33A

Absolute Maximum Ratings

Supply Voltage	+15V
Power Dissipation (Note 1)	800 mW
Operating Temperature Range	0°C to +70°C
LM555C	-55°C to +125°C
LM555	+5°C to +150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 30 seconds)	300°C

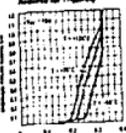
Electrical Characteristics (T_a = 25°C, V_{CC} = +15V unless otherwise specified)

PARAMETER	CONDITIONS	LM555		LM555C		Units
		MIN	TYP	MIN	TYP	
Supply Voltage		4.5		4.5		V
Supply Current	V _{CC} = 15V, R _L = ∞ I _{OUT} = 10mA, f = 100 Hz (with 50kΩ load (Note 2))	3	5	3	5	mA
Timing Error - Monostable		0.5		0.5		%
Timing Error - Astable		0.5		0.5		%
Quiescent Temperature	T _a , R _θ = 10 to 100°C	15		15		°C
Accuracy over Temperature	Drift with Supply	0.15		0.15		%/V
Timing Error - Astable	Initial Accuracy	1.0		1.0		%/°C
Drift with Temperature		2.0		2.0		%/°C
Accuracy over Temperature	Drift with Supply	0.15		0.15		%/V
Threshold Voltage		0.98V		0.98V		V
Tripple Voltage	V _{CC} = 15V	4.2	5.2	3		V
	V _{CC} = 5V	1.43	1.8	1.67		V
Tripple Current		0.01	0.1	0.03	0.1	mA
Reset Voltage		0.1	0.1	0.1	0.1	V
Reset Current		0.1	0.1	0.1	0.1	mA
Threshold Current		0.1	0.25	0.1	0.25	mA
Control Voltage Limit	V _{CC} = 15V	2.0	15	10	15	V
	V _{CC} = 5V	0.6	3.5	2.0	2.5	V
Pin 1 Leakage Current High		1	100	1	100	nA
Pin 2 Leakage Current Low	V _{CC} = 15V, I _B = 10 mA	100		100		nA
Output Load	V _{CC} = 5V, I _B = 0.5 mA	70	100	70	200	nA
Output Voltage Drop (R _{OL})	V _{CC} = 15V	0.1	0.15	0.1	0.25	V
	V _{CC} = 10V	0.1	0.1	0.1	0.25	V
	V _{CC} = 5V	0.1	0.1	0.1	0.25	V
	V _{CC} = 200mA	0.1	0.1	0.1	0.25	V
	V _{CC} = 10V	0.1	0.15	0.1	0.25	V
	V _{CC} = 5V	0.1	0.15	0.1	0.25	V
Output Voltage Drop (Pin 1)	V _{CC} = 15V, I _B = 10 mA	13	13	13	13	V
	V _{CC} = 10V, I _B = 10 mA	3	3	3	3	V
Pin 1 Current		100		100		mA
Pin 2 Current		100		100		mA

- Note 1: For operation at elevated temperatures, the device must be derated based on a +150°C maximum junction temperature and a thermal resistance of 145°C/W junction to case for FO-8 and 170°C/W junction to board for lead packages.
- Note 2: Supply current when loaded high (typically 1 mA) less at V_{CC} = 5V.
- Note 3: Tested at V_{CC} = 5V and V_{CC} = 15V.
- Note 4: The test determines the maximum value of I_B + I_Q for 10V operation. The maximum load (I_B + I_Q) is 20 mA.
- Note 5: The device has a typical 100 nA current in its output pin. It is not necessary to provide the discharge transistor (which may not be provided).

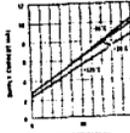
Typical Performance Characteristics

Maximum Pulse Width



LM555: 100 μs/div, 100% Duty Cycle

Supply Current vs. Supply Voltage

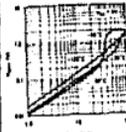


LM555: 100 μs/div, 100% Duty Cycle

High Output Voltage vs. Output Source Current

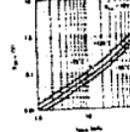


Low Output Voltage vs. Output Load Current



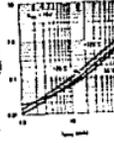
LM555: 100 μs/div, 100% Duty Cycle

Low Output Voltage vs. Output Sink Current



LM555: 100 μs/div, 100% Duty Cycle

Low Output Voltage vs. Output Sink Current



Output Propagation Delay vs. Voltage Load of Output Pulse



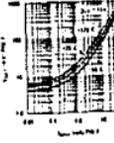
LM555: 100 μs/div, 100% Duty Cycle

Output Propagation Delay vs. Voltage Load of Output Pulse

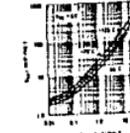


LM555: 100 μs/div, 100% Duty Cycle

Discharge Transistor (Pin 1) Voltage in Sink Current



Discharge Transistor (Pin 1) Voltage in Sink Current



LM555: 100 μs/div, 100% Duty Cycle

Applications Information

MONOSTABLE OPERATION

In the mode of operation the time function is a single shot (Figure 1). The external capacitor is initially charged by a negative voltage until the timer leaves the condition of a negative trigger input of less than $-1/3 V_{CC}$, to pin 2. The flip flop is set which both releases the output circuit and charges the capacitor and shows the output high.

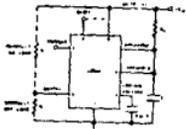


FIGURE 1. Monostable

The voltage across the capacitor increases asymptotically for a period of $t = 1.1 R_C C$, at the end of which time the voltage equals $2/3 V_{CC}$. The comparator then resets the flip flop which in turn discharges the capacitor and drives the output to its low state. Figure 2 shows the waveforms generated in the mode of operation. Since the charge and the threshold level of the comparator are both sensitive to variations in supply voltage, the timing interval is independent of supply.

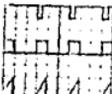


FIGURE 2. Monostable Waveforms

During the timing cycle when the output is high, the further operation of a trigger pulse will reset the circuit. However, the circuit can be reset during this time when the association of a negative pulse to the reset terminal (pin 4). The output will then remain in the low state until a trigger pulse is again applied.

When the reset function is not in use, it is recommended that it be connected to V_{CC} to prevent any possibility of false triggering.

Figure 3 is a nomograph for easy determination of $R_C C$ values for various time delays.

NOTE: In monostable operation, the trigger should be driven high before the end of timing cycle.

ASTABLE OPERATION

If the output is configured as shown in Figure 4 (pins 2 and 6 connected) to the trigger reset and time run as a

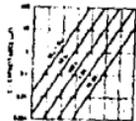


FIGURE 3. Time Delay

multivibrator. The external capacitor charges through $R_A + R_B$ and discharges through R_B . Thus the duty cycle may be precisely set by the ratio of these two resistors.

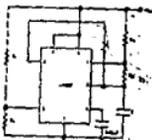


FIGURE 4. Astable

In the mode of operation, the capacitor charges and discharges between $1/3 V_{CC}$ and $2/3 V_{CC}$. As in the triggered mode, the charge and discharge times, and therefore the frequency, are independent of the supply voltage.

Figure 5 shows the waveforms generated in this mode of operation.

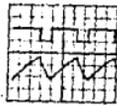


FIGURE 5. Astable Waveforms

The charge time (output high) is given by:

$$t_1 = 0.693 (R_A + R_B) C$$

And the discharge time (output low) by:

$$t_2 = 0.693 (R_B) C$$

Thus the total period T is:

$$T = t_1 + t_2 = 0.693 (R_A + 2R_B) C$$

Applications Information (Continued)

The frequency of oscillation is

$$f = \frac{1.44}{T (R_A + 2R_B) C}$$

Figure 6 may be used for quick determination of these AC values.

The duty cycle is

$$D = \frac{R_B}{R_A + 2R_B}$$

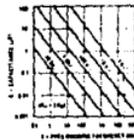


FIGURE 6. Pulse Width Frequency

FREQUENCY DIVIDER

The monostable circuit of Figure 7 can be used as a frequency divider by adjusting the length of the timing cycle. Figure 7 shows the waveforms generated in a divide by three circuit.

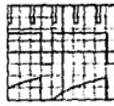


FIGURE 7. Frequency Divider

PULSE WIDTH MODULATOR

When the timer is connected in the monostable mode and triggered with a continuous pulse train, the output pulse width can be modulated by a signal applied to pin 5. Figure 8 shows the circuit, and in Figure 9 are some waveform examples.

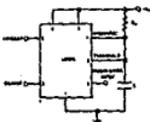


FIGURE 8. Pulse Width Modulator

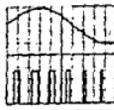


FIGURE 9. Pulse Width Modulator

PULSE POSITION MODULATOR

This application uses the timer configured for another waveform, as in Figure 10, with a modulating signal again applied to the control voltage terminal. The pulse position varies with the modulating signal, since the charging voltage and hence the time delay is varied. Figure 11 shows the waveforms generated for a triangle wave modulation signal.

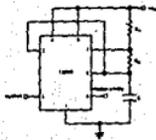


FIGURE 10. Pulse Position Modulator



FIGURE 11. Pulse Position Modulator

LINEAR RAMP

When the pulsed ramp, R_{CP} , in the monostable circuit is replaced by a constant current source, a linear ramp is

Applications Information (Continued)

generated. Figure 12 shows a circuit configuration that will perform this function.

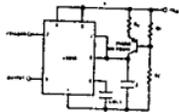


FIGURE 12

Figure 12 shows waveforms generated by the linear ramp.

The time interval is given by

$$T = \frac{2.3 V_{CC} R_1 (R_2 + R_3) C_1}{R_1 V_{CC} V_{AS} (R_2 + R_3)}$$

$$V_{AS} = 0.6V$$

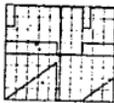


FIGURE 13. Linear Ramp

60% DUTY CYCLE OSCILLATOR

For a 50% duty cycle, the resistors R_2 and R_3 may be connected as in Figure 14. The time period for the out-

put high at the time as provided, $t_1 = 0.693 R_2 C$. For the output low it is $t_2 =$

$$t_2 = R_3 \ln \left(\frac{R_2 + 2R_3}{2R_3 - R_2} \right)$$

Thus the frequency of oscillation is $f = \frac{1}{t_1 + t_2}$

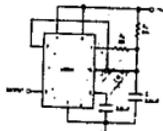


FIGURE 14. 60% Duty Cycle Oscillator

Note that the circuit will not oscillate if R_2 is greater than $1/2 R_3$ because the function of R_2 and R_3 causes bring pin 2 down to $1/3 V_{CC}$ and trigger the timer comparator.

ADDITIONAL INFORMATION

Adequate power supply by ensuring it necessary to protect sensitive or duty. Maximum recommended is 0.5µF in parallel with full electrolytic.

Lower capacitor storage time can be as long as 10µs when pin 2 is driven fully to ground for triggering. The device is recommended pulse width 10-100µs minimum.

Delay time reset to output is 0.1µs. Minimum reset pulse width must be 20µs, typical.

Pin 7 current switches, capacitor 30 pF at the output (pin 3) voltage.

LM556/LM556C Dual Timer

General Description

The LM556 Dual timing circuit is a highly stable monolithic counterpart of producing accurate time delay or oscillation. The 556 is a dual 555. Timing is provided by an external resistor and capacitor for each timing function. The two timers operate independently of each other sharing only V_{CC} and ground. The circuit may be triggered and reset on falling waveforms. The output structures may sink or source 200 mA.

- Adjustable duty cycle
- Output can source or sink 200 mA
- Output and input TTL compatible
- Squawking timing
- Temperature stability factor: max. 0.005% per °C
- Normally on and normally off output

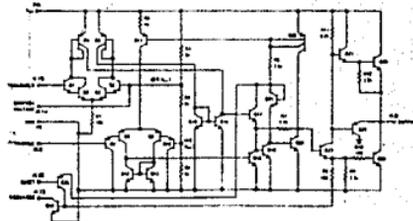
Applications

- Precision timing
- Pulse generation
- Sequential timing
- Time delay generation
- Pulse width modulation
- Pulse position modulation
- Linear ramp generator

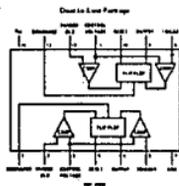
Features

- Direct replacement for SE556/NE556
- Timing from microsecond through hours
- Operates in both astable and monostable modes
- Replaces two 555 timers

Schematic Diagram



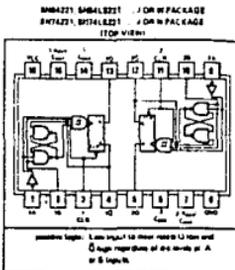
Connection Diagram



Order Number LM556CZ
See 90 Package 9145
Order Number LM556J or LM556CJ
See 90 Package 9145

WITH SCHMITT-TRIGGER INPUTS

- SN54221, SN54LS221, SN74221 and SN74LS221 Are Dual Versions of Highly Stable SN54521, SN74121 One Shot on a Monolithic Chip
- SN54221 and SN74221 Demonstrate Electrical and Switching Characteristics That Are Virtually Identical to the SN54121, SN74121 One Shots
- Pin Out Is Identical to the SN54123 SN74123, SN54LS123, SN74LS123
- Overriding Clear Terminates Output Pulse



TYPE	TYPICAL POWER DISSIPATION	MAXIMUM OUTPUT PULSE LENGTH
SN54221	130 mW	21 μ s
SN74221	120 mW	28 μ s
SN54LS221	23 mW	48 μ s
SN74LS221	21 mW	50 μ s

description

The 221 and LS221 are monolithic dual monostable multivibrators with performance characteristics virtually identical to those of the 121. Each monostable features a negative transition-triggered input and a positive transition-triggered input either of which can be used as an inhibit input.

Pulse triggering occurs at a particular voltage level and is not directly related to the transition time of the input pulse. Schmitt-trigger input sensitivity (TTL) hysteresis for B input allows triggering from inputs with transition rate as slow as 3 volts/second, providing the circuit with excellent noise immunity of typically 1.2 volts. A high immunity to VCC noise of typically 1.8 volts is also provided by internal latching circuitry.

Once fired, the outputs are independent of further transitions of the A and B inputs and are a function of the timing components. The output pulses can be terminated by the overriding clear. Input pulses may be of any duration relative to the output pulse. Output pulse length may be varied from 25 nanoseconds to the maximum shown in the above table by choosing appropriate timing components. With $R_{TH} = 2 \text{ k}\Omega$ and $C_{TH} = 0$, an output pulse of typically 30 nanoseconds is achieved which may be used as a clear trigger next signal. Output rise and fall times are TTL compatible and independent of pulse width. Typical triggering and timing waveforms are illustrated as a part of the switching characteristic waveforms.

Pulse width stability is achieved through internal compensation and is virtually independent of VCC and temperature. In most applications, pulse stability will only be limited by the accuracy of external timing components.

jitter-free operation is maintained over the full temperature and VCC ranges for more than six decades of timing capacitance (10 pF to 10 μ F) and more than one decade of timing resistance (2 k Ω to 30 k Ω) for the SN54221, 2 k Ω to 40 k Ω for the SN74221, 2 k Ω to 70 k Ω for the SN54LS221, and 2 k Ω to 100 k Ω for the SN74LS221. Throughout these ranges, pulse width is defined by the relationship $t_{width} = C_{TH} R_{TH} \ln 2 + t_{D} + C_{L} R_{TH}$. In circuits where pulse dropout is not critical, timing capacitance up to 1000 pF and timing resistance as low as 1.4 k Ω may be used. Also, the range of jitter-free output pulse width is extended if VCC is

FUNCTION TABLE
(EACH MONOSTABLE)

CLEAR	INPUTS		OUTPUTS	
	A	B	Q	\bar{Q}
L	H	L	L	H
L	L	H	L	H
L	H	H	L	H
H	L	L	H	L
H	L	H	H	L
H	H	L	H	L
H	H	H	H	L

Also see Output Enable and overriding clear waveforms.

See explanation of function table on page 34.

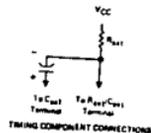
WITH SCHMITT-TRIGGER INPUTS

description (continued)

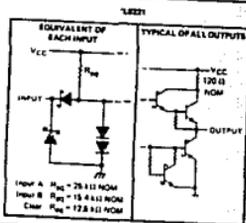
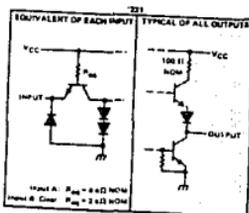
held to 5 volts and fixed at temperature of 25°C. Duty cycles as high as 90% are achieved when using maximum recommended R_{TH}. Higher duty cycles are possible if a certain amount of pulse width jitter is allowed.

The variance in output pulse width from device to device is typically less than 10.5% for given external timing components. An example of the distribution for the 221 is shown in Figure 2. Variations in output pulse width versus supply voltage and temperature for the 221 are shown in Figure 3 and 4, respectively.

Pin assignments for these devices are identical to those of the SN54123/SN74123 or SN54LS123/SN74LS123 as that the 221 or LS221 can be substituted for those products in systems not using the retrigger by merely changing the value of R_{TH} and/or C_{TH}.



schematics of inputs and outputs



LM122, LM122M, LM122P, LM122N, LM122M, LM122P, LM122N
WITH SCHMITT-TRIGGER INPUTS

recommended operating conditions

	SM4221		SM7221		UNIT
	MIN	MAX	MIN	MAX	
Supply voltage, V_{CC}	4.5	15	4.75	15	V
High-level output current, I_{OH}	-800		-800		μ A
Low-level output current, I_{OL}	16		16		μ A
Rate of rise or fall of input pulse, dV/dt	Schmitt input B Logic input A	1	1	1	V/ μ s
Input pulse width	A or B, t_{p1} Clear, t_{p2}	50	80	30	μ s
Clear enable setup time, t_{su}	16	16	16	16	μ s
External timing capacitance, C_{EXT}	1.4	30	1.4	30	nF
External timing capacitance, C_{INT}	0	1000	0	1000	μ F
Output duty cycle	$R_1 = 2k\Omega$ $R_2 = MAX \mu$	67	87	87	%
Operating free-air temperature, T_A	-55	175	0	70	$^{\circ}$ C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS ¹	SM4221			SM7221			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
V_{T1} Positive-going threshold voltage at A input	$V_{CC} = MIN$	1.4	2				V	
V_{T2} Negative-going threshold voltage at A input	$V_{CC} = MIN$	0.8	1.4				V	
V_{T3} Positive-going threshold voltage at B input	$V_{CC} = MIN$	1.58	2				V	
V_{T4} Negative-going threshold voltage at B input	$V_{CC} = MIN$	0.8	1.38				V	
V_{IH} Input voltage	$V_{CC} = MIN$, $I_1 = -13 \mu$ A		-1.8				V	
V_{OL1} High-level output voltage	$V_{CC} = MIN$, $I_{OH} = -800 \mu$ A	2.4	2.4				V	
V_{OL2} Low-level output voltage	$V_{CC} = MIN$, $I_{OL} = 16 \mu$ A	0.7	0.4				V	
I_1 Input current at maximum output voltage	$V_{CC} = MAX$, $V_1 = 8.5$ V		80				μ A	
I_{IH} High-level input current	$V_{CC} = MAX$, $V_1 = 2.4$ V Input B Clear		40				μ A	
I_{IL} Low-level input current	$V_{CC} = MAX$, $V_1 = 0.4$ V Input B Clear		-1.8				μ A	
I_{OH} Short-circuit output current ²	$V_{CC} = MAX$ SM4221 SM7221	-70	-18				μ A	
I_{CC} Supply current	$V_{CC} = MAX$ Overdrive	70	90				μ A	
	Triangular	68	80				μ A	

¹ For conditions shown as Min or Max, use the appropriate test condition under recommended operating conditions.

² I_{OH} is measured with pin 6 at $V_{CC} = 8$ V, $T_A = 25^{\circ}$ C.

³ Test inputs that are not tested should be connected as shown.

Switching characteristics, $V_{CC} = 5$ V, $T_A = 25^{\circ}$ C

PARAMETER ¹	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	SM4221			UNIT
				MIN	TYP	MAX	
t_{PLH}	A	C	$C_L = 18$ pF, $R_1 = 400 \Omega$, See Figure 1 and Note 3	60	70		μ s
	B	C		38	58		μ s
	A	G		80	80		μ s
t_{PHL}	A	C	$C_L = 18$ pF, $R_1 = 400 \Omega$, See Figure 1 and Note 3	40	58		μ s
	B	C		27	40		μ s
	A	G		60	60		μ s
t_{PLZ}	A or B	\bar{O}	$C_L = 18$ pF, $R_1 = 400 \Omega$, See Figure 1 and Note 3	70	100	130	μ s
	A or B	\bar{O}		30	30	63	μ s
	A or B	\bar{O}		100	100	100	μ s
t_{RZ}	A or B	\bar{O}	$C_L = 18$ pF, $R_1 = 400 \Omega$, See Figure 1 and Note 3	88	7	7.8	μ s
	A or B	\bar{O}		88	7	7.8	μ s
	A or B	\bar{O}		88	7	7.8	μ s

¹ t_{PLH} is propagation delay time, t_{PHL} is high-level output delay, t_{RZ} is propagation delay time, t_{PLZ} is low-level output delay.

² t_{PLH} is propagation delay time, t_{PHL} is high-level output delay, t_{RZ} is propagation delay time, t_{PLZ} is low-level output delay.

³ t_{PLH} is propagation delay time, t_{PHL} is high-level output delay, t_{RZ} is propagation delay time, t_{PLZ} is low-level output delay.

NOTE 3: Load current is shown on trace 3.16.

LM122, LM122M, LM122P, LM122N, LM122M, LM122P, LM122N
WITH SCHMITT-TRIGGER INPUTS

recommended operating conditions

	SM4221		SM7221		UNIT
	MIN	MAX	MIN	MAX	
Supply voltage, V_{CC}	4.5	15	4.75	15	V
High-level output current, I_{OH}	-800		-800		μ A
Low-level output current, I_{OL}	16		16		μ A
Rate of rise or fall of input pulse, dV/dt	Schmitt B Logic input A	1	1	1	V/ μ s
Input pulse width	A or B, t_{p1} Clear, t_{p2}	40	40	40	μ s
Clear enable setup time, t_{su}	16	16	16	16	μ s
External timing capacitance, C_{EXT}	1.4	30	1.4	30	nF
External timing capacitance, C_{INT}	0	1000	0	1000	μ F
Output duty cycle	$R_1 = 2k\Omega$ $R_2 = MAX \mu$	67	80	80	%
Operating free-air temperature, T_A	-55	175	0	70	$^{\circ}$ C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS ¹	SM4221			SM7221			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
V_{T1} Positive-going threshold voltage at A input	$V_{CC} = MIN$	1.0	2				V	
V_{T2} Negative-going threshold voltage at A input	$V_{CC} = MIN$	0.7	1.0				V	
V_{T3} Positive-going threshold voltage at B input	$V_{CC} = MIN$	1.0	2				V	
V_{T4} Negative-going threshold voltage at B input	$V_{CC} = MIN$	0.7	0.9				V	
V_{IH} Input voltage	$V_{CC} = MIN$, $I_1 = -18 \mu$ A		-1.8				V	
V_{OL1} High-level output voltage	$V_{CC} = MIN$, $I_{OH} = -400 \mu$ A	2.5	2.4	2.7	2.4		V	
V_{OL2} Low-level output voltage	$V_{CC} = MIN$, $I_{OL} = 16 \mu$ A	0.25	0.4	0.25	0.4		V	
I_1 Input current at maximum output voltage	$V_{CC} = MAX$, $V_1 = 8.5$ V		80				μ A	
I_{IH} High-level input current	$V_{CC} = MAX$, $V_1 = 2.4$ V Input B Clear		20				μ A	
I_{IL} Low-level input current	$V_{CC} = MAX$, $V_1 = 0.4$ V Input B Clear		-0.8				μ A	
I_{OH} Short-circuit output current ²	$V_{CC} = MAX$ Overdrive	-70	-18				μ A	
I_{CC} Supply current	$V_{CC} = MAX$ Triangular	67	77				μ A	

¹ For conditions shown as Min or Max, use the appropriate test condition under recommended operating conditions.

² I_{OH} is measured with pin 6 at $V_{CC} = 8$ V, $T_A = 25^{\circ}$ C.

³ Test inputs that are not tested should be connected as shown.

NOTE 3: Load current is shown on trace 3.16.

WITH SCHMITT-TRIGGER INPUTS

Switching characteristics, $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$

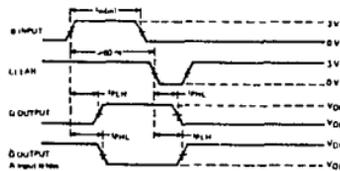
PARAMETER ¹	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	A	Q	$C_{in1} = 80\text{ pF}$, $R_{in1} = 2\text{ k}\Omega$ $C_L = 18\text{ pF}$, $R_L = 2\text{ k}\Omega$, See Figure 1	45	70		ns
	B	Q		30	86		ns
t_{PHL}	A	Q		40	80		ns
	B	Q		30	86		ns
t_{PLZ}	Clear	Q		66	86		ns
	Clear	Q		66	86		ns
t_{PHZ}	A or B	Q or \bar{Q}	$C_{in1} = 80\text{ pF}$, $R_{in1} = 2\text{ k}\Omega$	70	120	180	ns
			$C_{in1} = 0$, $R_{in1} = 2\text{ k}\Omega$	20	47	73	ns
			$C_{in1} = 100\text{ pF}$, $R_{in1} = 10\text{ k}\Omega$	800	670	750	ns
			$C_{in1} = 1\text{ nF}$, $R_{in1} = 10\text{ k}\Omega$	0	6.9	7.8	ns

¹ t_{PLZ} & t_{PHZ} are measured from the time that a low input signal is applied to the input until the output signal is no longer in the high state.

²NOTE 2: Load connected to output on page 2-11

WITH SCHMITT-TRIGGER INPUTS

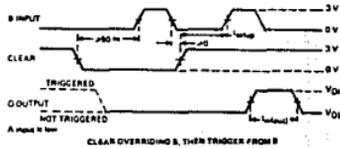
PARAMETER MEASUREMENT INFORMATION



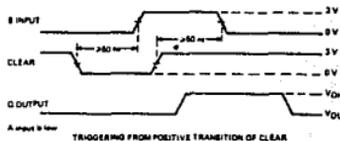
TRIGGER FROM B, THEN CLEAR-CONDITION 1



TRIGGER FROM B, THEN CLEAR-CONDITION 2



CLEAR OVERRIDING B, THEN TRIGGER FROM B

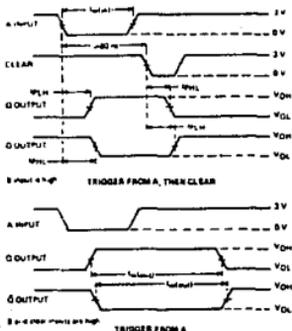


TRIGGERING FROM POSITIVE TRANSITION OF CLEAR

FIGURE 1—SWITCHING CHARACTERISTICS

MULTI-FUNCTIONAL MULTIFUNCTIONS
WITH SCHMITT-TRIGGER INPUTS

PARAMETER MEASUREMENT INFORMATION



NOTES: A Input pulses are supplied by generator having the following characteristics: PRR = 1 kHz, $E_{pp} = 80$ V, for T21, 4, 4.1 M, W = 3 ns for S221, 4, 4.18 ns, 1.4 to 8 ns.
B All resistor values are made for tests that 1.5 V points of the industrial transistors for the 221 or minimum the 1.2 V points for 6P14321.

FIGURE 3—SWITCHING CHARACTERISTICS (CONTINUED)

MULTI-FUNCTIONAL MULTIFUNCTIONS
WITH SCHMITT-TRIGGER INPUTS

TYPICAL CHARACTERISTICS (221 ONLY)

DISTRIBUTION OF UNITS
for
OUTPUT PULSE WIDTH

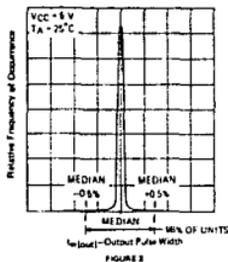


FIGURE 2

VARIATION IN OUTPUT PULSE WIDTH
vs
SUPPLY VOLTAGE

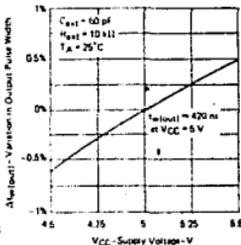


FIGURE 3

VARIATION IN OUTPUT PULSE WIDTH
vs
FREE-AIR TEMPERATURE

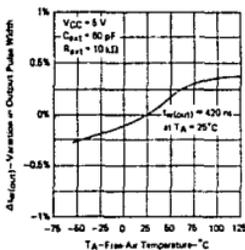


FIGURE 4

OUTPUT PULSE WIDTH
vs
TIMING RESISTOR VALUE

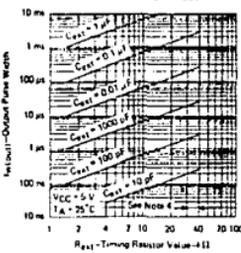


FIGURE 5

NOTE 4: These values of resistance exceed the maximum recommended for use over the full temperature range of the 2N4221. Type for temperatures above 0°C and above 75°C, and for supply voltage below 4.5 V and above 5.5 V are applicable for the 2N4221.

HPL-16LC8

CMOS HPL™ Harris
Programmable Logic

Features

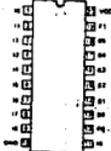
- Pin & Function Compatible with the Bipolar 16LS and 16SP
- Scaled BA111V CMOS Process
- Fast Access (Input to Output) 125ns Max.
- Ultra-Low Standby Power ICCSB = 150µA
- Low Operating Power ICCOP = 6mA/16ns
- Wide Operating Temperature Ranges.
 - HPL-16LC8-B 0°C to +75°C
 - HPL-16LC8-F -55°C to +85°C
 - HPL-16LC8-D -55°C to +125°C
- Programmable Output Polarity
- 20-pin Stomach DIP
- Security Fuse for Pattern Protection
- TTL/CMOS Compatible Inputs/Outputs for Mixed System Compatibility
- Logic Paths Tested to Insure Functionality

Applications

- Random Logic Replacement
- Code Converters
- Address Decoding
- Fault Detectors
- Repeat Function Generators
- Digital Multiplexers
- Parity Generators
- Pattern Recognition
- ROM Patching

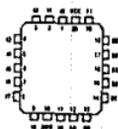
Pinouts

ICP VIEW



LCC

TOP VIEW



Description

The HPL-16LC8 is a CMOS Programmable Logic Device designed to provide a high performance, low power alternative to the industry standard 16LS and 16SP programmable logic device.

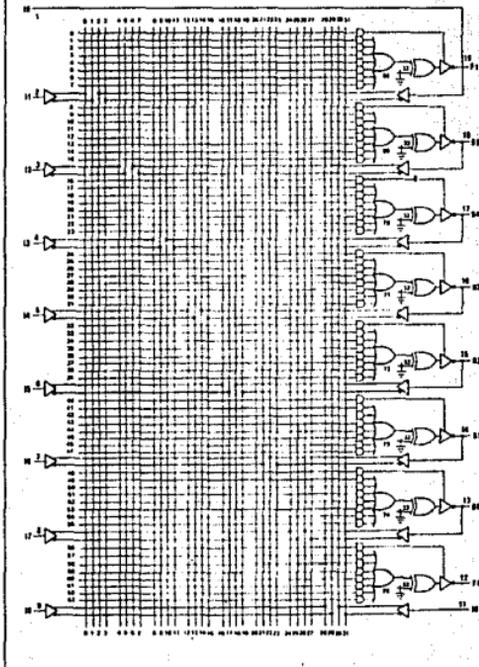
In addition to the low power advantage of the device over its bipolar counterparts the HPL-16LC8 contains Programmable Output polarity, allowing the user to independently select each output as either active-high or active-low. When all output polarity fuses are left intact, all active outputs are active-low.

The Harris fuse-link technology provides a permanent fuse with stable storage characteristics over the full temperature range of 0°C to +75°C, -55°C to +85°C and -55°C to +125°C. Like all Harris Programmable Logic (HPL), this device contains unique test circuitry developed by Harris which allows AC, DC and functional testing before programming.

On-chip automatic power-down circuitry places internal circuitry into an ultra-low ICCSB power mode after output data becomes valid.

HPL-16LC8

Functional Diagram



Specifications HPL-16LCB

Absolute Maximum Ratings

V _{CC} Supply Voltage	-1 to 5 Volts
Input Voltage (at 100 pF capacitance)	LOW: 0.2V to V _{CC} + 0.3V
Storage Temperature Range	-55°C to +125°C
Maximum Package Power Dissipation	1 Watt
T _{amb} Ambient Temperature	10°C to 70°C (DIP Package) 10°C to 85°C (DIP Package)
T _{case} Case Temperature	10°C to 70°C (DIP Package) 10°C to 85°C (DIP Package)
Lead Solder	180°C (max)
Lead Reflow Temperature	150°C (max)
Lead Temperature (Soldering) Turn-on Time	100°C (max)
1.64 Feature: 1.64 pins are not to be used. The electrical characteristics may vary from those specified in this document. This is a 1.64 pin only option and is not available on all packages. Please check your order for the appropriate pin count and specifications for your package.	

Operating Conditions

Operating Voltage Range	-1 to 5 V _{CC}
Operating Temperature Range	-55°C to +125°C
V _{CC} 16LCB-B	0V to +5V _{CC}
V _{CC} 16LCB-D	0V to +5V _{CC}
V _{CC} 16LCB-E	0V to +5V _{CC}

D.C. Electrical Specifications

V _{CC} = 5V									
V _{CC} = 5V									

PARAMETER	SYMBOL	UNIT	MIN.	MAX.	TEST CONDITIONS (1)
Input Current	I _{in}	μA	-1	1	V _{CC} = 5V, I _{in} = 0
Input Capacitance	C _{in}	pF	4	5	V _{CC} = 5V, I _{in} = 0
Output Current	I _{out}	mA	-10	10	V _{CC} = 5V, I _{out} = 0
Output Capacitance	C _{out}	pF	4	5	V _{CC} = 5V, I _{out} = 0
Propagation Delay	t _{pd}	ns	10	15	V _{CC} = 5V, I _{in} = 0, I _{out} = 0
Setup Time	t _{su}	ns	10	15	V _{CC} = 5V, I _{in} = 0, I _{out} = 0
Hold Time	t _h	ns	10	15	V _{CC} = 5V, I _{in} = 0, I _{out} = 0
Power Dissipation	P _d	mW	100	100	V _{CC} = 5V, I _{in} = 0, I _{out} = 0
Supply Current	I _{CC}	mA	10	10	V _{CC} = 5V, I _{in} = 0, I _{out} = 0

A.C. Switching Specifications

V _{CC} = 5V									
V _{CC} = 5V									

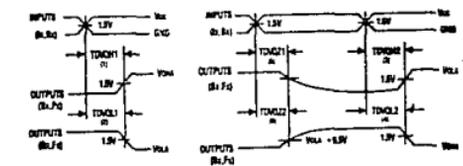
PARAMETER	SYMBOL	UNIT	MIN.	MAX.	TEST CONDITIONS (1)
Propagation Delay	t _{pd}	ns	10	15	V _{CC} = 5V, I _{in} = 0, I _{out} = 0
Setup Time	t _{su}	ns	10	15	V _{CC} = 5V, I _{in} = 0, I _{out} = 0
Hold Time	t _h	ns	10	15	V _{CC} = 5V, I _{in} = 0, I _{out} = 0
Transition Time	t _t	ns	10	15	V _{CC} = 5V, I _{in} = 0, I _{out} = 0
Output Delay Time	t _{od}	ns	10	15	V _{CC} = 5V, I _{in} = 0, I _{out} = 0
Input Delay Time	t _{id}	ns	10	15	V _{CC} = 5V, I _{in} = 0, I _{out} = 0
Output Rise Time	t _{or}	ns	10	15	V _{CC} = 5V, I _{in} = 0, I _{out} = 0
Output Fall Time	t _{of}	ns	10	15	V _{CC} = 5V, I _{in} = 0, I _{out} = 0

Specifications HPL-16LCB

Capacitance: T_A = +25°C, unless otherwise specified. Measured and guaranteed: 5.1 to 100% (10/10/10)

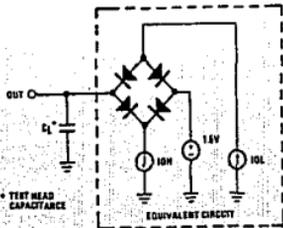
PARAMETER	SYMBOL	MAX.	UNITS	TEST CONDITIONS
Input Capacitance	C _{in}	5	pF	V _{CC} = 5V or GND f = 1 MHz
Output Capacitance	C _{out}	10	pF	V _{CC} = 5V or GND f = 1 MHz
Input/Output Capacitance	C _{io}	10	pF	V _{CC} = 5V or GND f = 1 MHz

Switching Time Definitions



TEST CONDITIONS: 1. I_{in} = 5mA (10% to 50%)
 2. V_{CC} = 5V
 3. Load capacitance is 10 pF
 4. Input rise and fall times are 10 ns
 5. Output rise and fall times are 10 ns
 6. Input and output are measured at 50% of V_{CC} or 50% of V_{OL} as appropriate.

A.C. Test Load



HPL-16LCB

Programming

Following is the programming procedure which is used to load the HPL-16LC8 programmer logic device. This device is manufactured with all fuses intact. Any desired fuse can be programmed by following the simple procedure shown on the following page. One

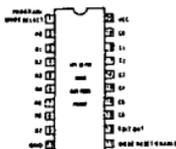
may build a programmer to satisfy the specifications described in the text, or use any of the commercially available programmers which provide these specifications. Please contact Harris for a list of approved programmers.

TABLE I

PROGRAMMING SPECIFICATIONS

SYMBOL	PARAMETER	TEST CONDITIONS	LIMIT		UNITS	
			MIN	MAX		
VCCP	VCC Voltage During Programming		1.50	12.00	12.00	V
VCCV	VCC Voltage During Verify		4.75	1.00	5.25	V
ECVP	EC Voltage During Programming		0.0	1.00	-	mA
VNEG	EC Voltage 3 Mode Select Voltage		-5.00	-5.00	-7.00	V
NEG	EC Voltage 3 Mode Select Current				-4.00	mA
VE	Input Voltage Low		5.00	0.00	5.00	V
VNH	Input Voltage High		5.00	12.00	12.00	V
VEHP	Input Voltage High		5.00	12.00	12.00	V
ICVP	Input Current Low	VE = 5V	0	1	1	μA
INH	Input Current High	Programming	0	1	1	μA
IEHP	Input Current High	Programming	0	1	1	μA
VS	Verify Voltage	Programmed Fuse	3.00	3.50	3.50	V
VCP	Verify Voltage	Programmed Fuse	3.00	3.50	3.50	V
TV	Verify Pulse Width		500	750	500	μsec
PHWP	Program Step Pulse Width		4.8	5.1	5.2	μsec
CP	Program Step Delay		1	1	—	μsec
T	Signal Rise Time	10% to 90%	0.20	0.1	—	μsec
BT	VCC Rise Time	10% to 90%	0.20	0.1	—	μsec
ET	Signal Fall Time	90% to 10%	0.20	0.1	1	μsec
ET	VCC Fall Time	90% to 10%	0.20	0.1	1	μsec
MEG	Mode Select Switch		1	1	2	μsec
TPP	Programming Period		1	1	2	μsec
FL	Fuse Retention		1	1	2	μsec

Inputs defined as high "1" (TV or VHP) must track the EC power supply when the supply is raised or lowered. The input must also meet the load on the VCC P.

FIGURE 1
EDI MODE PINOUT
HPL-16LC8

VCCP: While programming the HPL-16LC8 device, no current should be left flowing. EDI output is an open-drain device during programming. It must be tied to VCC through a diode network.

VCCV: VCCV should be 10V and use a high impedance state suitable for open-drain devices operating with the device. It must not sink any current. The rise and fall times should be approximately 100 ns. The device is not designed for the use of a 50-ohm terminated bus.

It is suggested that a 50-ohm resistor be put between VCC and GND to minimize VCC voltage spikes. Also, particular care must be exercised in the design of the VCC pull-up network. The pull-up resistor should be sized to provide a 100 ns rise time for the VCC signal.

Programming Procedure

① Set Up

NOTE Refer to the Figure 1 for the pin definitions. Table I for the timing and level definitions. Tables 2 & 3 to be read consecutively.

a. During programming, no pins should be left floating.
b. EDI (EXT Pin 2) should be terminated with a 100-ohm resistor. This resistor is GND and may vary independent on the pin should be a 50-ohm resistor.

c. GND to GND should be a high impedance state and suitable for programming of non-mode fuses and control when in EDI MODE 1 thru 4. Do not apply high to these pins until a valid EDI Mode is received.

d. All mode and information pins should be tied with normal with a maximum of 0.1 usec delay.

1. Apply VCCV in the past, the input should now see the load on the VCC PIN.

② Mode Reset/Ext. Enable

a. Hold 10 and reset the bus control logic by pulling the VCCP RESET Pin to VNEG for 10 nsec.

b. Put 10 and enable 0 mode by applying VNEG to the EDI ENABLE Pin.

③ Mode Select

a. Hold 10 and send EDI MODE 1 by pulling the MODE SELECT Pin to VNEG for 10 nsec. Subsequent pulses and waveform are as in Table 2, 3 and 4 sequentially assuming the device is in mode 1.

b. Verify entry into the proper mode by addressing 0 mode and the new mode as in Table 2, reading T₁ and comparing the EDI EXT Pin for the proper data.

c. Address 0 mode and the new mode as in Table 2, read TV and compare the EXT EXT PIN for the proper data. If both Steps 2c & 3c are correct, then the proper mode has been selected.

d. To re-enter a mode lower than the current mode, return to Step 2. Mode 1 can only be re-selected from Step 2.

④ Fuse Select

NOTE The setup for a logical "1" (VHP) must not exceed VCCP and must track VCCP as it rises from VCCV in Step 5.

a. Hold 10 and select 0 mode by applying the appropriate address from Table 3.

b. Select a fuse by applying the appropriate address from Table 4.

⑤ Verify Fuse

NOTE Step 5 is done for each programming word.
a. If EDI OUT has indicated one than VCC, the fuse is not intact. Repeat the device for a run state state.

⑥ Program the Fuse

NOTE The PUNCTURE and POLARITY fuses can be increased from their normal 10 nsec to 30 nsec by applying the information mode pin in Table 3 & 4.

⑦ PUNCTURE FUSE SHOULD NOT BE PROGRAMMED UNLESS ALL OTHER FUSES HAVE BEEN PROGRAMMED AND VERIFIED AS PROGRAMMED. THIS FUSE DEFEATS ALL FURTHER VERIFICATION.

a. Hold 10 and raise the VCC PIN to VCCP (allow VHP to track the rise).

b. Hold 10 and pulse the PROGRAM PIN for 10 nsec for a duration of PHWP.

c. Hold 10 and lower the VCC PIN to VCCV (allow VHP to track the fall).

⑧ Verify Fuse

a. Hold TV and monitor EDI OUT for VSP per VCC of verify pin read fuse.

b. EDI OUT has indicated greater than VSP for an attempt but programmed fuse, repeat Step 6 to that the fuse receives a measure of FL during attempt.

⑨ Repeat Steps 4 through 8 for all modes.

Programming Waveforms

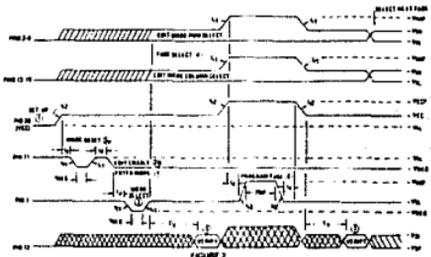


FIGURE 2

NOTE: The diagram shows the signals that should be applied to the device. The signals are shown as pulses. The pulse widths and delays are as shown in the diagram. The signals are shown as pulses. The pulse widths and delays are as shown in the diagram.

Programming Procedure

Device Identification
Table 1

ICCD	COLUMNS NUMBER	ROW NUMBER	DATA (V/F) PWR (H)	LOGICAL LEVEL
1	00	0	0	0
2	00	1	0	0
3	00	2	0	0
4	00	3	0	0
5	00	4	0	0
6	00	5	0	0
7	00	6	0	0
8	00	7	0	0
9	00	8	0	0
10	00	9	0	0

NOTE: 1. Each bit combination that is entered within the device and the device programming data is stored in non-volatile memory and is not affected by the device being in the initial or final state of "Power OFF".

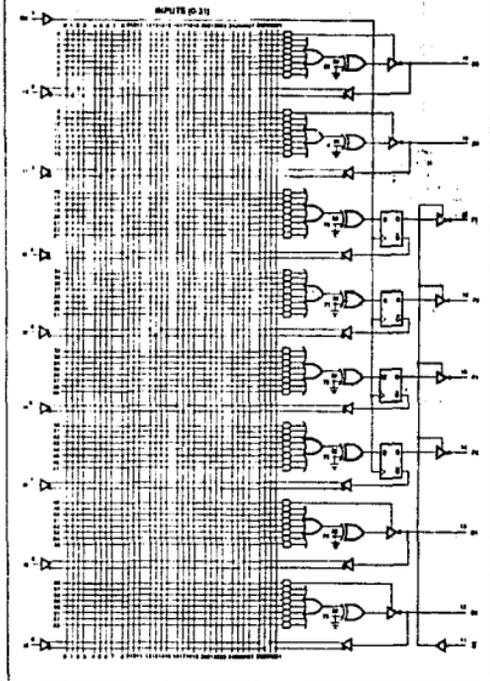
SR Data Output Format
Table 2

ICCD	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
00	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
01	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
02	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
03	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
04	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
05	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
06	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
07	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
08	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
09	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
0A	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
0B	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
0C	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
0D	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
0E	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
10	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
11	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
12	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
13	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
14	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
15	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
16	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
17	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
18	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
19	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
1A	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
1B	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
1C	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
1D	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
1E	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
1F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F

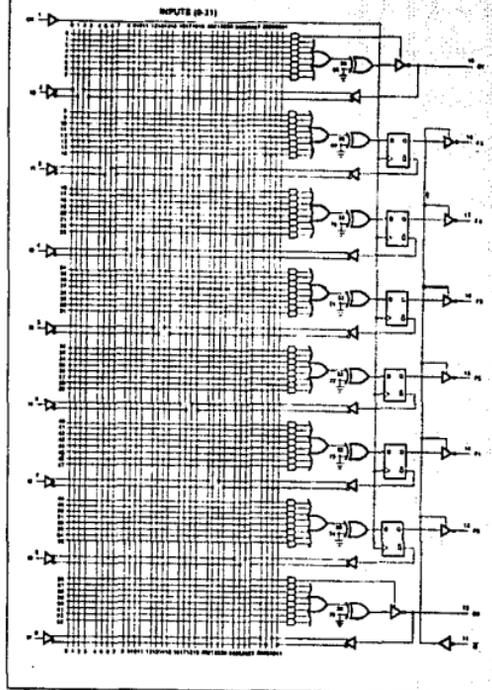
SR Data Row System
Table 3

ICCD	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
00	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
01	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
02	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
03	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
04	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
05	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
06	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
07	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
08	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	00	01	02													

Functional Diagram

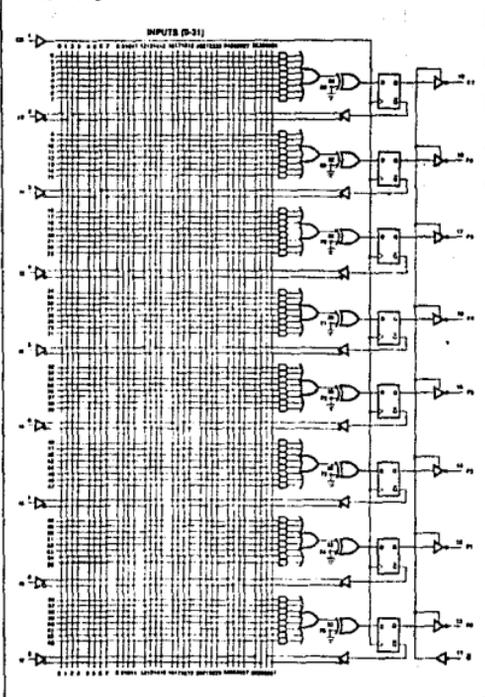


Functional Diagram



HPL-16RC8

Functional Diagram



7-12

Specifications HPL-16RC8, 6, 4

Absolute Maximum Ratings

Supply Voltage	±18 Volts
Input, Output or I/O Voltage Applied	GND -0.3V to VCC +0.3V
Storage Temperature Range	-65°C to +150°C
Maximum Package Power Dissipation	1.0 Watt
A _v	1000 (JEDEC Package), 1000 (JLCC Package)
A _v	1000 (JEDEC Package), 1000 (JLCC Package)
Gate Count	~100 Gates
Ambient Temperature	+125°C
Lead Temperature (Soldering, Tin Solder)	+230°C

CAUTION: Exposure above these levels to the "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated on the operation sections of this specification is not implied.

Operating Conditions

Operating Voltage Range	+5 V to +15 V
Operating Temperature Range	-65°C to +125°C
HPL-16RC8 6 & 8	-65°C to +125°C
HPL-16RC8 4 & 4	-55°C to +125°C

D.C. Electrical Specifications

(Operating)

HPL-16RC8 6 & 8	VCC = 5.0V ± 10%, TA = 0°C to +125°C
HPL-16RC8 6 & 8	VCC = 5.0V ± 10%, TA = +60°C to +95°C
HPL-16RC8 6 & 8	VCC = 5.0V ± 10%, TA = -55°C to +125°C

SYMBOL	PARAMETER	MIN.	MAX.	UNITS	TEST CONDITIONS (1)
BI	Busload	1	1	μA	V _{IN} = VCC MAX
PI	Input Current	1	1	μA	V _{IN} = 0V
PO	Output Current	1	1	μA	V _{IN} = VCC MAX
PIZ	I _{OL} State	0	10	μA	V _{IN} = 0V
POZ	I _{OH} State	0	10	μA	V _{IN} = VCC MAX
IOZ	I _{OL} Current	0	10	μA	V _{IN} = 0V
IOZ	I _{OH} Current	0	10	μA	V _{IN} = VCC MAX
V _{IN}	Input Voltage	1	20	V	VCC = VCC MAX
V _{IN}	Input Voltage	0	0.9	V	VCC = VCC MIN
V _{OUT}	Output Voltage	1	22	V	V _{IN} = 0V
V _{OUT}	Output Voltage	0	1	V	V _{IN} = VCC MAX
V _{OL}	Output Voltage	0	0.1	V	V _{IN} = 0V
V _{OH}	Output Voltage	0	0.1	V	V _{IN} = VCC MAX
CCCS	Standby Power	150	150	μA	V _{IN} = VCC or GND
CCCS	Standby Power	150	150	μA	V _{IN} = GND, V _{CC} = VCC MAX
CCCS	Operating Power	150	150	μA	V _{IN} = VCC or GND
CCCS	Operating Power	150	150	μA	V _{IN} = GND, V _{CC} = VCC MAX

- (1) These specifications apply to both Input (I) and Bidirectional (BI) Pin.
 (2) These specifications apply to both Output (O) and Bidirectional (BI) Pin.
 (3) All DC parameters tested under worst case conditions.

Capacitance TA = 25°C

SYMBOL	PARAMETER	MAX.	UNITS	TEST CONDITIONS
C _I	Input Capacitance	5	PF	V _{IN} = VCC or GND, f = 1 MHz
C _O	Output Capacitance	10	PF	V _{IN} = VCC or GND, f = 1 MHz
C _B	Bidirectional Capacitance	12	PF	V _{IN} = VCC or GND, f = 1 MHz

NOTE: Sumpage and pin-16 are not used in this device.

7-13

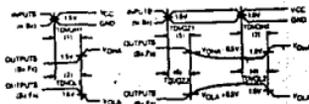
Specifications HPL-16RCB, 6, 4

A.C. Switching Specifications		HPL-16RCB 6, 4		HPL-16RCB 6, 4		HPL-16RCB 6, 4	
		V _{CC} = 5.0V ± 10%, T _A = 0°C to 70°C		V _{CC} = 5.0V ± 10%, T _A = 0°C to 70°C		V _{CC} = 5.0V ± 10%, T _A = 55°C to 125°C	
SYMBOL	OLD STANDARD SYMBOL	PARAMETER	MIN	MAX	MIN	MAX	UNIT
TDMH1	TPD	Propagation delay input to V _{CC} to Active High Output	125	125	125	125	ns
TDMH2	TPD	Propagation delay input to V _{CC} to Active Low Output	125	125	125	125	ns
TDMH3	TPZ4	Enable to Inhibit Time to Active High Output	125	125	125	125	ns
TDMH4	TPZ4	Enable to Inhibit Time to Active Low Output	125	125	125	125	ns
TDMH5	TPZ2	Disable Access Time from Active High Output	125	125	125	125	ns
TDMH6	TPZ2	Disable Access Time from Active Low Output	125	125	125	125	ns
TDMH7	TPZ4	Propagation delay	85	85	85	85	ns
TDMH8	TPZ4	Enable to Active High	85	85	85	85	ns
TDMH9	TPZ4	Enable to Active Low	85	85	85	85	ns
TDMH10	TPZ2	Disable Access Time to Active High Output	85	85	85	85	ns
TDMH11	TPZ2	Disable Access Time to Active Low Output	85	85	85	85	ns
TDMH12	TPZ2	Disable Access Time from Active Low Output	85	85	85	85	ns
TDMH13	TPZ2	Disable Access Time from Active High Output	85	85	85	85	ns
TDMH14	T _{PLH}	Load Delay Time	175	175	175	175	ns
TDMH15	T _{PLL}	Load Delay Time	0	0	0	0	ns
TDMH16	T _{PHL}	Check Pulse Width (High)	25	25	25	25	ns
TDMH17	T _{PLH}	Check Pulse Width (Low)	25	25	25	25	ns
TDMH18	MAXF	Maximum Frequency	3	3	3	3	MHz

① Values include setup in accordance to the generic Data Sheet defined used to build similar equipment

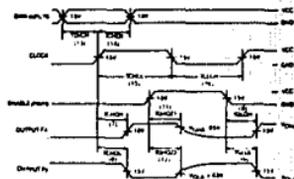
Switching Time Definitions

Asynchronous Outputs



HPL-16RCB, 6, 4

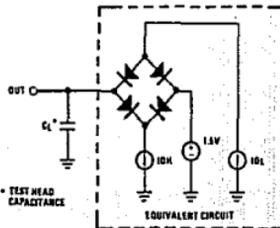
Synchronous Outputs



INPUT CONDITIONS: S₁ = 5ns (10% to 90%)

NOTE: Output transition time is the time from 50% to 90% of high impedance state after the transition signal from the input enables per device pin output current. The high impedance state is defined as a point on the output waveform where $I_{OL} < 2.7 \mu A$ and $I_{OH} < 2.7 \mu A$ in V_{CC} and active output state.

A.C. Test Load



* TEST HEAD CAPACITANCE

IC Arrays

RCA Transistor Arrays

Electrical Characteristics at $T_a = 25^\circ\text{C}$

Type	Description	$V_{ce(sat)}$ (Min.) V	$V_{ce(sat)}$ (Min.) V	I_{ce} (Min.) mA	I_c (Max.) mA	Pkg. No. of Pins
CA3018	Two Isolated	15	20	30	50	12T
CA3018A	Transistors plus a Darlington Pair	15	30	60	50	
		I_{ce} matched $\pm 10\%$. V_{ce} matched $\pm 2\text{ mV}$ and $\pm 5\text{ mV}$ max. Operation from dc to 120 MHz.				
CA3045	Three Transistors plus a	15	20	40	50	14D, F
CA3046	Differential Pair	15	20	40	50	14E
		$f_t > 300\text{ MHz}$ 2 matched pairs. $\pm 5\text{ mV}$				
CA3050	Dual Differential Amplifiers plus	15	20	$f_t = 600$ MHz (typ.)	50	14D
CA3051	Diode Bias String	15	20	(typ.)	50	14E
		$I_{ce} = 70\text{ mA max. } I_b = 500\text{ nA max. } V_{ce} = 5\text{ mV max.}$				
CA3081	General-Purpose n-p-n	15	20	40	100	16E, F
CA3082	High-Current Transistors	15	20	40	100	16E, F
		Seven Common-Emitter				
		Seven Common-Collector				
		Five independent transistors Q_1 and Q_2 matched (I_{ce} at 1 mA.) $2.5\text{ }\mu\text{A max.}$				16E 16F
CA3086	Three Isolated Transistors plus a Differential Pair	15	20	40	50	14E, 14F
		$f_t > 550\text{ MHz typ.}$ Operation from dc to 120 MHz.				
CA3127	Five Independent Transistors	15	20	40	20 trans	16E, 16F
		$f_t > 1\text{ GHz}$ Operation from dc to 500 MHz.				
CA3146	Three Transistors plus a	30	40	30	50	16E
CA3146A	Differential Pair	40	50	30	50	
		$f_t > 500\text{ MHz typ.}$ Operation from dc to 120 MHz.				
CA3163	Five High-Current Transistors	30	40	40	75	16E
CA3163A		40	50	40	75	
		High-voltage versions of CA3083 Trans Q_1 & Q_2 matched at 1 mA.				
CA3227	Five Independent Transistors	8	12	40	20 trans	16E
		$f_t = 3\text{ GHz typ.}$ Operation from dc to 1.5 GHz.				
CA3246	Three Independent Transistors plus a Differential Pair	8	12	40	20	14E
		$f_t = 3\text{ GHz typ.}$ Operation from dc to 1.5 GHz.				
CA3250	General-Purpose n-p-n	20	20	40	100	16E
CA3251	High-Current Transistors	20	20	40	100	16F
		Eight Common-Collector				
		Eight Common-Emitter				

A For single transistor

Electrical Characteristics at $T_a = 25^\circ\text{C}$

Type	Description	$V_{ce(sat)}$ (Min.) V	$V_{ce(sat)}$ (Min.) V	I_{ce} (Min.) mA	I_c (Max.) mA	Pkg. No. of Pins
		n-p-n/ p-n-p	n-p-n/ p-n-p	n-p-n/ p-n-p	n-p-n/ p-n-p	
CA3096	Five Independent Transistors	35/-40	45/-40	150/20	50/-10	16E
CA3096A	3 n-p-n, 2 p-n-p	35/-40	45/-40	150/20	50/-40	
CA3096C		24/-24	30/-24	100/15	50/-10	
		n-p-n	p-n-p			
		$ V_{ce} = 5\text{ mV max.}$		5 mV max.		
		$ I_{ce} = 0.8\text{ }\mu\text{A max.}$		0.25 $\mu\text{A max.}$		
CA3097	Thyristor/ Transistor Array	30/-40	50/-50	n-p-n/ p-n-p pair 8000 typ.	100/-10	16E
		1 n-p-n, 1 n-p-n/p-n-p trans. pair, 1 zener, 1 PUT, 1 SCR				
		PUT: $I_b = 15\text{ mA. } V_{ce} = \pm 30\text{ V}$ $Z_{ener} V_z = 8\text{ V} \pm 10\%$ $Z_s = 15\text{ }\Omega$ typ. at 10 mA				

RCA Amplifier Arrays

Electrical Characteristics at $T_a = 25^\circ\text{C}$

Type	Description	f_t MHz	A_{ol} (Typ.) dB	NF (Typ.) dB	Push- Pull Input & Output	Pkg. No. of Pins
CA3026	Dual Independent Differential Amplifiers	550 ^a	32	3.25 ^b	x	12T
CA3054		Maximum input offset voltage $\pm 5\text{ mV}$. Useful from dc to 120 MHz. Types are identical except for package and substrate connection.				14E
CA3048	Four Independent AC Amplifiers	12	58	2 @ 1 kHz	—	16E
		Operates from single-ended supply				
CA3049	Dual High-Frequency Differential Amplifiers	1350	231	4.61	x	12T
CA3102		Independently accessible inputs and outputs. Useful from dc to 500 MHz. CA3102 like the CA3049 except that it has a separate substrate connection.				14E
CA3052	Four Independent AC Amplifiers	12	58 ^c	$V_o = 2\text{ V}$ rms min	—	16E
		Operates from single-ended supply				
CA3060	Three Independent OTA Arrays	Includes unique zener diode regulator system. For data, see OP Amp Section.			x	16E

^a At 200 MHz

^b At 1 kHz

^c For single transistor

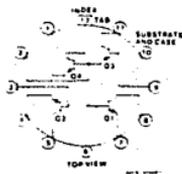
^d At 120 MHz

^e Each amplifier

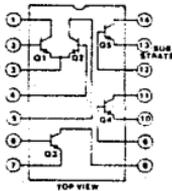
IC Arrays

Transistor Arrays

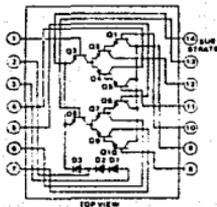
CA3018
CA3018A



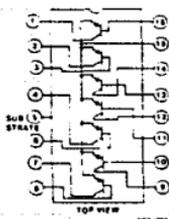
CA3045, CA3146
CA3046, CA3146A
CA3086, CA3246



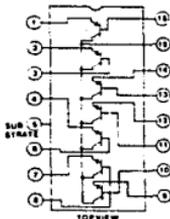
CA3050, CA3051



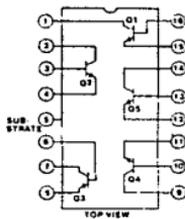
CA3081



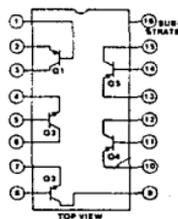
CA3082



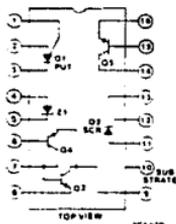
CA3083
CA3183
CA3183A



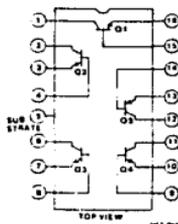
CA3096
CA3096A
CA3096C



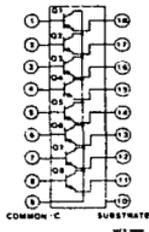
CA3097



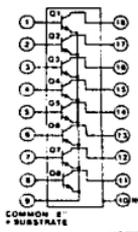
CA3127, CA3227



CA3250



CA3251



BIBLIOGRAFIA:

1. PRINCIPIOS DE ELECTRONICA.
ALBERT PAUL MALVINO
MC GRAW HILL 3a. EDICION 1986
2. PROGRAMACION DE PALS.
ABEL GUERRA JIMENEZ
POLIBITS AÑO 1 VOL. 1 NUM. 4 1989
3. LSI DATABOOK, PAL AND PROM DEVICES.
MONOLITHIC MEMORIES, INC.
7a. EDICION, U.S.A. 1988
4. PAL DEVICE DATABOOK, AMD AND MMI
ADVANCED MICRO DEVICES, INC.
U.S.A. 1988
5. MICROCOMPUTER PROGRAMMABLE LOGIC HANDBOOK.
INTEL CORPORATION
U.S.A 1989
6. LINEAR APPLICATIONS DATABOOK.
NATIONAL SEMICONDUCTOR CORPORATION
1986.

7. ELECTRONICA TEORIA DE CIRCUITOS.
BOYLESTAD AND NASHELSKY
PRENTICE HALL HISPANOAMERICANA, 1982.

8. ALTERA DATABOOK
ALTERA CORPORATION
U.S.A. 1988

9. ENCYCLOPEDIA OF INSTRUMENTATION AND CONTROL.
MC GRAW HILL
1971.

10. APUNTES DE MODULOS DE COMPRESION.
ING. CELESTINO MORAN
PEMEX 1985.