

38 25



UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE INGENIERIA

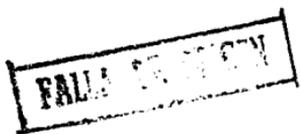
"CONSTRUCCION DE UNA SONDA CTD"

TESIS PROFESIONAL
QUE PARA OBTENER EL TITULO DE:
INGENIERO MECANICO - ELECTRICISTA
P R E S E N T A :
ELISEO DIAZ NACAR

Director de Tesis: M. en I. Luis Arturo Haro Ruiz



MEXICO, D. F.



1990



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE

ANTECEDENTES.....	1
JUSTIFICACION.....	3
OBJETIVO.....	4
INTRODUCCION.....	5

CAPITULO I

ANALISIS UNIDAD SUMERGIBLE.....	21
1.1 MODULO 1) FUENTE OSCILADOR Y MODULADOR (FMO).....	22
1.2 MODULO 2) CONTROL E IDENTIFICADOR DE TRANSMISION (CIT).....	39
1.3 MODULO 3) LECTURA Y TRANSMISION (LT).....	41
1.4 MODULO 4) OSCILADOR DE TEMPERATURA (OT).....	45
1.5 MODULO 5) OSCILADOR DE PRESION (OP).....	64

CAPITULO II

ANALISIS UNIDAD DE ABORDO.....	74
2.1 MODULO 1) FUENTE (FU).....	75
2.2 MODULO 2) FUENTE U.S. DEMODULADOR NIV. DE REF (FUSDR).....	77
2.3 MODULO 3) OSCILADOR DIVISOR DE FREC. Y CONTROL (ODC).....	94
2.4 MODULO 4) SINCRONIZACION (SINC).....	98
2.5 MODULO 5) REGISTRO CONVERTIDOR.....	113
2.6 MODULO 6) ESPLIEGUE (DES).....	117
2.7 MODULO 7) MODULO DE PRUEBA.....	123

CAPITULO III

DESARROLLO

3.1 UNIDAD SUMERGIBLE.....	132
3.2 UNIDAD DE ABORDO.....	135

CAPITULO IV

PRUEBAS DE LABORATORIO

4.1 UNIDAD SUMERGIBLE.....	139
4.2 UNIDAD DE ABORDO.....	146
4.3 CARACTERISTICAS.....	156

CONCLUSIONES.....	158
-------------------	-----

APENDICE A

DISTRIBUCION DE COMPONENTES Y CIRCUITOS IMPRESOS

UNIDAD DE ABORDO.....	163
-----------------------	-----

APENDICE B

DISTRIBUCION DE COMPONENTES Y CIRCUITOS IMPRESOS

UNIDAD SUMERGIBLE.....	162
------------------------	-----

APENDICE C

GUIA DE INTERCONEXION ENTRE MODULOS.....	169
--	-----

APENDICE D

TABLA DE OPERACION DEL MODULO DE PRUEBA.....	162
--	-----

REFERENCIAS.....	164
------------------	-----

BIBLIOGRAFIA.....	166
-------------------	-----

ANTECEDENTES

Uno de los instrumentos más utilizados en el desempeño de las investigaciones en las ciencias del mar es el perfilador de conductividad, temperatura y presión, comúnmente denominado CTD. Estos instrumentos son de vital importancia en tanto que permiten la obtención de las distribuciones de salinidad y temperatura a partir de las que se pueden inferir, por ejemplo, los campos de velocidad geostrofica, las distribuciones de las diferentes masas de agua, la intensidad de la estratificación, etc. La utilización de estos instrumentos en los últimos años ha permitido un gran avance en la investigación en oceanografía física, al grado que hoy en día el desarrollo de los aspectos observacional y teórico en esta ciencia dependen fuertemente de la capacidad de poder hacer mediciones con el CTD. Estas mediciones son también de gran interés para los oceanógrafos que laboran en las áreas de química y biología, ya que una parte importante de la interpretación de las mediciones referentes a sus respectivos campos de interés se hacen en función de los perfiles observados de salinidad y temperatura .

Hoy en día los buques de investigación oceanográfica "El Puma" y el "Justo Sierra" cuentan cada uno con un instrumento CTD marca "Niel Brown" de alta precisión y con los sistemas adicionales necesarios para la eficiente captura, almacenamiento y procesamiento de los datos que ellos registran. Las altas precisiones obtenidas por estos instrumentos se requieren principalmente en la descripción de los campos termohalinos que se encuentran alejados de la costa donde los cambios de salinidad y temperatura son muy pequeños y cuando los valores absolutos de estos parámetros son de mucha importancia. El costo de estos instrumentos es, sin embargo, muy elevado (aproximadamente 35,000 dólares) y se hacen cada día más inaccesibles en vista de la presente situación económica de nuestro país ya que son de fabricación extranjera. Así mismo, el mantenimiento y calibración de estos instrumentos, que por el momento debe llevarse a cabo fuera del país, implica también una fuerte erogación

(aproximadamente 6000 dólares por año).

El uso de cualquier instrumento oceanográfico lleva consigo un riesgo relativamente alto de daños o pérdida por causas muy diversas. El historial de la mayoría de los institutos de investigación oceanográfica tiene registros de instrumentos perdidos o dañados a pesar de los esfuerzos que en algunos casos se hacen para minimizar el error humano. En particular los CTD del "Justo Sierra" y de "El Puma" en varias ocasiones han resultado con daños sustanciales y costosos durante las operaciones necesarias para su utilización. Además del alto costo de las reparaciones, mantenimiento y calibración de estos instrumentos en el extranjero, el envío, trámites aduanales y otros contratiempos, reduciendo así significativamente los periodos de servicio activo de los instrumentos.

Por otro lado un número considerable de los usuarios de CTD no requieren de la alta precisión que se logra con los CTD "Niel Brown", de tal manera que el riesgo de pérdida o daño a estos instrumentos en muchos casos no se justifica ya que la mayoría de los usuarios que laboran en aguas someras cercanas al litoral o en lagunas costeras o los que solo requieren una descripción cualitativa de los campos de salinidad y temperatura no requieren datos de alta precisión.

El uso de los CTD "Niel Brown" requiere también de la infraestructura muy costosa que repercuten los buques oceanográficos como los antes mencionados, y no es fácil utilizarlos en embarcaciones más pequeñas y dotadas de equipo más rudimentario.

Las razones arriba expuestas ponen de manifiesto la importancia que tendría el contar en México con la capacidad de construir, mejorar y dar mantenimiento a un sistema alternativo de CTD; objetivo principal de este trabajo.

JUSTIFICACION

El sistema que se propone construir tiene un costo relativamente bajo (aproximadamente 8000 dólares por unidad) y es suficientemente preciso para satisfacer las necesidades de gran parte de los usuarios. Está diseñado para uso en aguas someras de la plataforma continental y, siendo de fabricación ligera, puede utilizarse desde embarcaciones pequeñas. Además este sistema tiene la opción de funcionar con baterías o con fuente de corriente externa lo que permite su operación en gran variedad de situaciones. Este diseño de CTD incluye también la capacidad de incorporar, aparte de los sensores de conductividad, temperatura y presión, otros sensores tales como el de oxígeno, turbidez, velocidad, dirección de corriente, etc.

Los beneficios que se tienen con este proyecto son múltiples. El contar con un sistema de CTD de bajo costo en México reduciría la dependencia tecnológica en esta área que se tiene hoy en día, aparte de disminuir notablemente los gastos de compra, mantenimiento y calibración, se aumentaría el periodo de servicio activo de los instrumentos al llevarse a cabo estas operaciones en nuestro país, se liberaría a los CTD "Niel Brown" de alto costo y precisión de los riesgos injustificados a los que se le somete continuamente. Los costos de obtención de datos de CTD se abatirían notablemente al no ser indispensable la infraestructura que representa el uso de buques oceanográficos especialmente acondicionados para esta tarea.

OBJETIVO

El objetivo principal de este proyecto es construir un prototipo de perfilador de conductividad, temperatura y presión CTD para aguas someras, de bajo costo y alta versatilidad que resuelva los problemas planteados anteriormente. Preparar los manuales de construcción, uso y mantenimiento para respaldar la puesta en operación y calibración del prototipo.

Por otro lado, se deben de cumplir con las cláusulas del convenio que respaldan a este proyecto.

El convenio lo celebran el Consejo Nacional de Ciencia y Tecnología (CONACYT), el Instituto de Ciencias del Mar y Limnología (ICMYL) y el Instituto de Investigaciones en Matemáticas Aplicadas y de Sistemas (IIMAS), el cual establece ; la construcción de un prototipo de perfilador de conductividad, temperatura y presión CTD para aguas someras, cuyo diseño se realizó en el Instituto de Investigaciones Polares en la República Federal Alemana por el Dr. Klaus Ohm. Los cambios de Ingeniería que se realizan sobre el diseño original, no deben alterar la filosofía original de diseño, ya que este, debe ser compatible con un sistema similar que se desarrolla en Colombia.

El proyecto fue aprobado y financiado por el Consejo Nacional de Ciencia y Tecnología (CONACYT) con clave PCCNCA-031673.

INTRODUCCION

Como ya se mencionó, este sistema es de diseño Alemán, y sobre el se realizaron cambios de ingeniería que no alteraron la filosofía original de diseño, por esta razón los cambios efectuados fueron a nivel de bloques, y cumplir con las cláusulas del convenio. Por lo tanto el presente trabajo consiste básicamente, en el análisis del sistema y su construcción.

Para el análisis, se deba mencionar, que inicialmente la información con que se contaba, era única y exclusivamente los diagramas eléctricos, los lay-outs de los circuitos impresos y una guía de ensamblado. En base a esta información se efectuó el análisis del sistema, el cual comprende la teoría y secuencia de operación. Una vez efectuado esto, se procedió a rediseñar algunos bloques, por razones que en el mismo análisis se marcan, el rediseño completo de las tarjetas de circuito impreso y su construcción.

El sistema de CTD (temperatura, conductividad y profundidad) que se desarrolla consta de dos unidades básicas: Unidad de Abordo y Unidad Sumergible, las cuales se interconectan entre si a través de un cable, en la figura "A" se muestra la configuración del sistema en una forma esquemática así como su forma de operación. Posee la capacidad de poder aumentar el número de canales de acuerdo con el número de sensores que se emplee, hasta un límite de 12

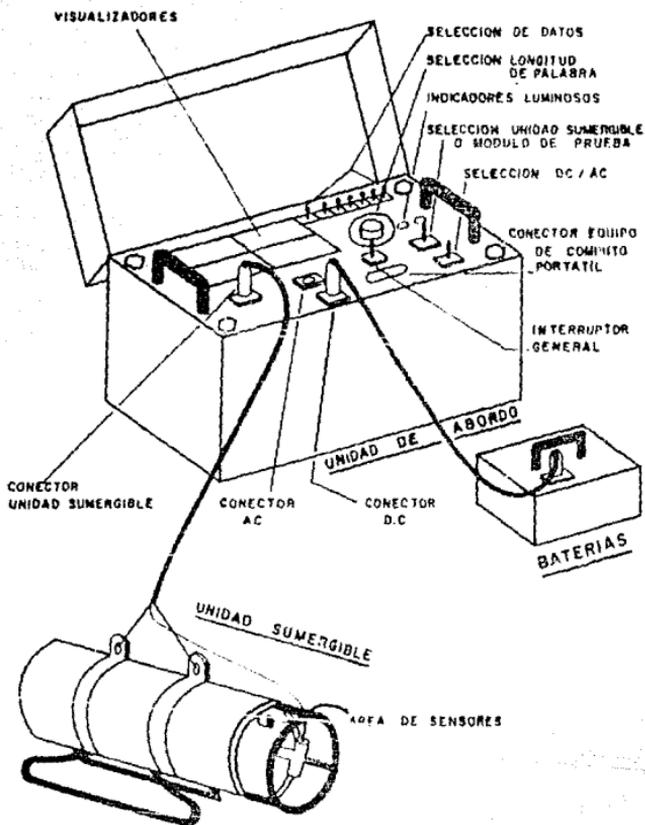


Fig A Configuración del sistema

UNIDAD SUMERGIBLE

La unidad sumergible es la encargada de adquirir la información, modularla y transmitirla a la Unidad de Abordo. La figura 1 muestra la descripción general de la Unidad Sumergible así como el flujo de información.

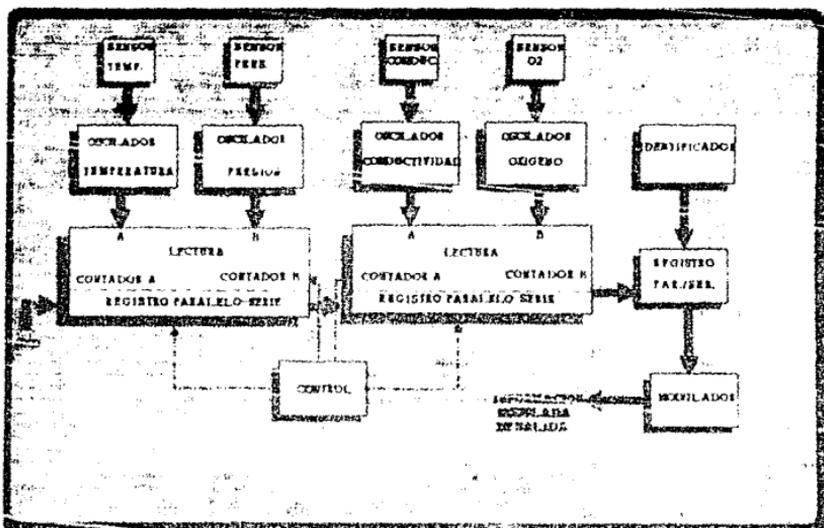


Fig 1 Diagrama a bloques de la Unidad Sumergible

Los módulos que constituyen la Unidad Sumergible son:

- Módulo 1) Fuente, Modulador y Oscilador (FMO)
- Módulo 2) Control e Identificador de Transmisión (CIT)
- Módulo 3) Contador y Registro de Corrimiento (CRC)
- Módulo 4) Oscilador de Presión (OP)
- Módulo 5) Oscilador de Temperatura (OT)
- Módulo 6) Oscilador de Conductividad (OC)

Módulo 1

Las funciones principales del módulo "FMO" son proporcionar el voltaje de polarización a la Unidad Sumergible, modular la información de salida y generar la base de tiempo.

El voltaje de polarización que suministra es de 12v de corriente directa. La frecuencia del oscilador es de 1048576 Hz. El modulador es FSK, a la salida de este último tenemos un modulador de corriente que envía la información modulada a través del cable de alimentación. En la figura 2 se muestran los bloques que constituyen este módulo.

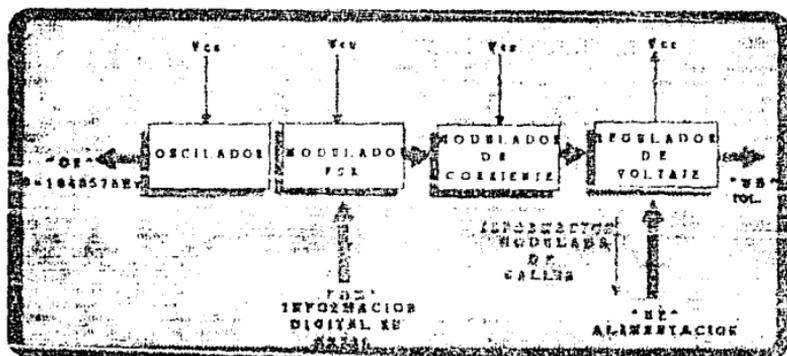


Fig. 2 Módulo 1) Fuente Modulador y Oscilador (FMO)

Modulo 2

El módulo "CIT" es el más importante, ya que éste, controla la lectura y transmisión de los datos. Los bloques que constituyen este modulo son el divisor de frecuencias, el registro del identificador de datos, y el circuito lógico secuencial de control.

El divisor de frecuencias genera la señal de reloj y la frecuencia de muestreo, de 120Hz y 1Hz respectivamente. El registro del identificador, esta colocado a la cabeza de los datos y proporciona los bits del identificador; estos son 0101, los cuales se emplean para indicar el inicio de los paquetes de información y para sincronizar la Unidad de Abordo con la Unidad Sumergible. El circuito lógico secuencial de control, genera las señales para realizar la lectura y transmisión de los datos. Además proporciona la señal de "reset" para la unidad sumergible. La figura 3 muestra el diagrama de bloques correspondiente.

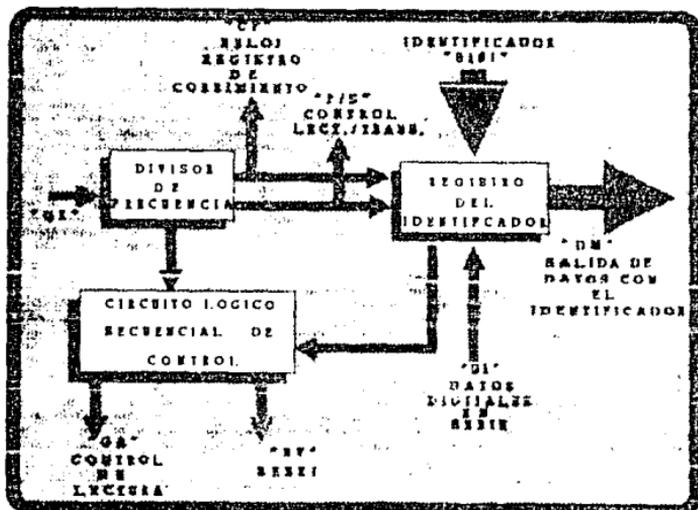


Fig. 3 Módulo 2) Control e Identificador de Transmisión

Módulo 3

El módulo "CRC" recibe la información en frecuencia proveniente de los osciladores de los sensores. Este módulo tiene contadores y registros de corrimiento, los contadores actúan como frecuencímetros y son los encargados de tomar la lectura. Los contadores tienen una frecuencia de muestreo de 1hz; es decir, los contadores reciben la señal de frecuencia de los osciladores por un segundo, tiempo en el cual llegan a determinada cuenta que representa la frecuencia enviada por los osciladores. Estas cuentas son transferidas a los registros de corrimiento los cuales efectúan la conversión de paralelo a serie para realizar la transmisión en serie de los datos.

En este módulo tenemos dos contadores y dos registros de corrimiento para cada canal, este módulo maneja dos canales de información. En la figura 4 se muestran las partes que constituyen este módulo.

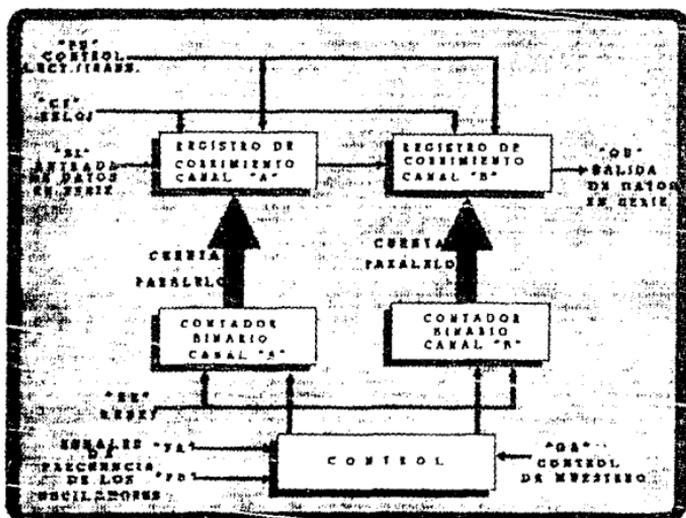


Fig. 4 Módulo 3) Control y Registro de Corrimiento (CRC)

Módulo 4

El oscilador de presión "OP", es el encargado de realizar la conversión de la variable eléctrica (resistencia en este caso) que entrega el sensor, a una frecuencia. Está compuesto por un convertidor de voltaje a frecuencia, un regulador de voltaje, una etapa de amplificación y un regulador para polarizar el sensor.

El sensor varía su resistencia en función de los cambios de presión a la que se le someta; este contiene un arreglo tipo puente. Con esto, el sensor entrega una diferencia de potencial que representa la presión sensada, la polarización del sensor se realiza mediante un regulador de voltaje y la diferencia de voltaje que proporciona como salida se amplifica y pasa a un convertidor de voltaje a frecuencia, el cual entrega la señal de salida correspondiente. (Fa para el canal "A" y Fb para el canal "B"). La figura 5 muestra el diagrama de bloques de este módulo.

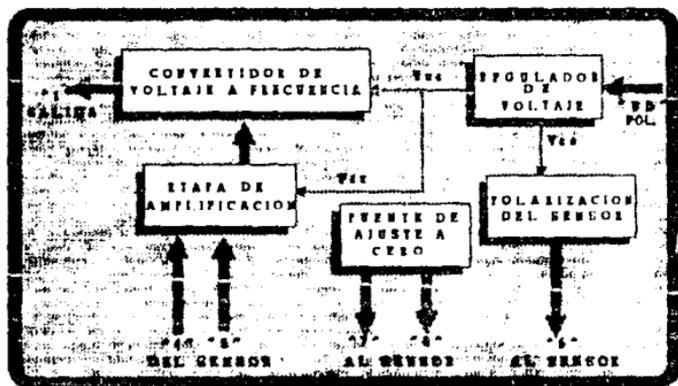


FIG. 5 Diagrama de bloques del Módulo Oscilador de Presión

Módulo 5

Oscilador de Temperatura "OT". La función de este módulo es convertir la señal que recibe del sensor en una señal de frecuencia. El sensor que se está empleando es de efecto resistivo con coeficiente positivo; es decir, al aumentar su temperatura aumenta su resistencia.

Este módulo está constituido por un regulador de voltaje, un amplificador integrador, un amplificador diferencial, un comparador y un buffer de salida.

La resistencia que representa el sensor, se coloca en la malla de realimentación del amplificador diferencial, y la entrada de éste, es precisamente la señal de salida montada sobre una señal de DC. La salida del amplificador diferencial se integra y su pendiente varía directamente con la ganancia. El comparador tiene dos niveles de comparación de acuerdo a la salida; uno alto y uno bajo. La rampa de salida del integrador se pasa al comparador, y dependiendo de su pendiente tardará más o menos tiempo en alcanzar el nivel de comparación, con esto el comparador recorre la frecuencia, al tardar menos tiempo en saturarse, ya sea a V_{cc} o $-V_{cc}$.

En la figura 6 se muestra el diagrama de bloque correspondiente.

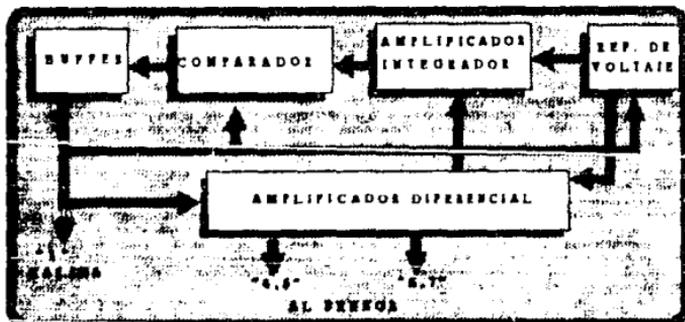


FIG 6 Diagrama de bloques del módulo Oscilador de Temperatura

UNIDAD DE ABORDO

La Unidad de Abordo recibe la información de la Unidad Sumergible, se encarga de demodularla, escalarla y acomodarla para su correcto despliegue, utilizando el identificador de los datos como sincronizador e indicador del inicio de cada paquete de información. En la figura 7 se muestra la descripción general de la unidad y el flujo de información.

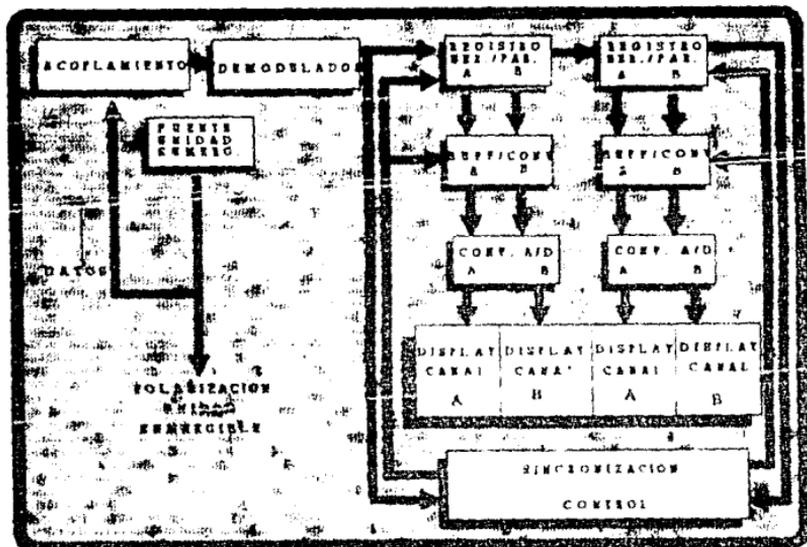


FIG. 7 Diagrama de bloques de la Unidad de Abordo

Los módulos que constituyen la Unidad de Abordo son los siguientes:

- Módulo 1) Fuente Unidad de Abordo "FUA"
- Módulo 2) Fuente U.S. Demodulador y Niveles de referencia "FUSDR"
- Módulo 3) Oscilador Divisor de frecuencias y Control "ODC"
- Módulo 4) Sincronización "SIN"
- Módulo 5) Registro convertidor "RC"
- Módulo 6) Despliegue "DES"
- Módulo 7) Módulo de Prueba

Módulo 1

El módulo "FUA" es una fuente lineal regulada a 24V, y consta de un transformador de 120V \pm a 24V \pm , un puente de rectificación, filtro y un regulador integrado.

La Unidad de Abordo cuenta con un interruptor para conmutar la fuente de AC y obtener su alimentación de un banco de baterías.

Módulo 2

El módulo "FUSDR" proporciona el voltaje regulado de alimentación para las unidades de Abordo y Sumergible, los voltajes de referencia para los convertidores y la demodulación de la información que recibe de la Unidad Sumergible. Los bloques que constituyen este módulo son: regulador Unidad de Abordo, regulador Unidad Sumergible, referencias, polarización negativa y demodulador. El diagrama de bloques de la figura 8 muestra la configuración de este módulo.

Módulo 3

El módulo "ODC" genera la señal de reloj para el sistema, así como la velocidad de recepción, para lo cual emplea un oscilador y un divisor de frecuencia. Además genera las señales de control para la lectura y despliegue, la sincronía y la señal de "reset", mediante un circuito lógico secuencial de control. En la figura 9 se muestra el diagrama de bloques de este módulo.

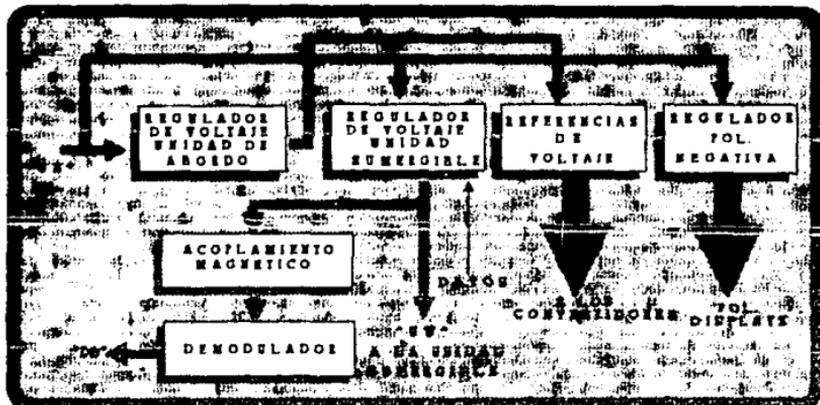


FIG. 8 Diagrama de bloques del Módulo FUSD

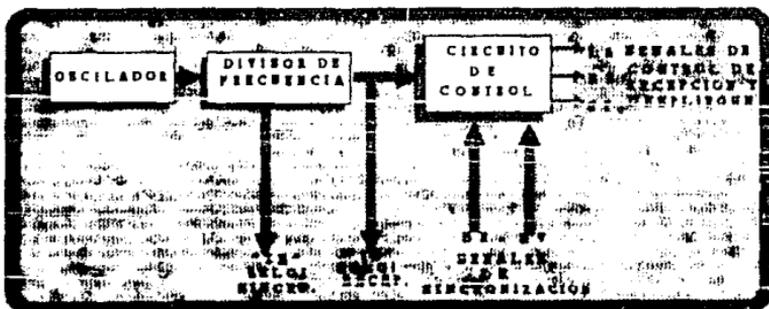


FIG. 9 Diagrama de bloques del Módulo ODC

Módulo 4

El módulo SINC se encarga de efectuar la sincronización de los relojes de la Unidad de Abordo y de la Unidad Sumergible, además suprime el identificador de cada paquete de datos antes de ser escalados. Esto lo realiza empleando registros de corrimiento y un decodificador. La figura 10 muestra el diagrama a bloques de este módulo.

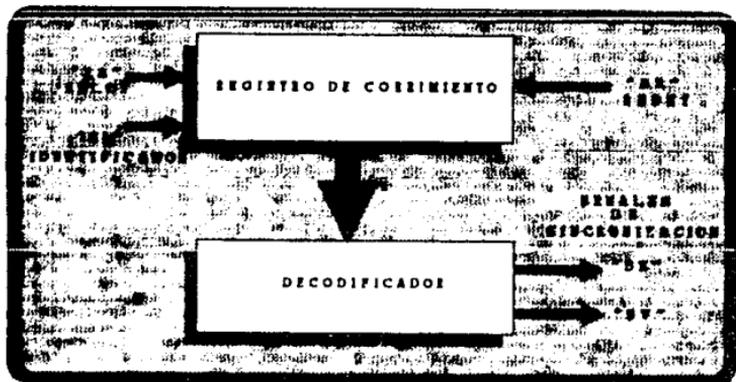


FIG. 10 Diagrama de bloques del Módulo SINC

Módulo 5

El módulo RC recibe los datos en serie provenientes del demodulador pero sin el identificador. Los datos pasan al registro y posteriormente pasan a un convertidor digital analógico donde se realiza una primera escalación que es igual para todos los canales. El diagrama a bloques de este módulo se muestra en la figura 11.

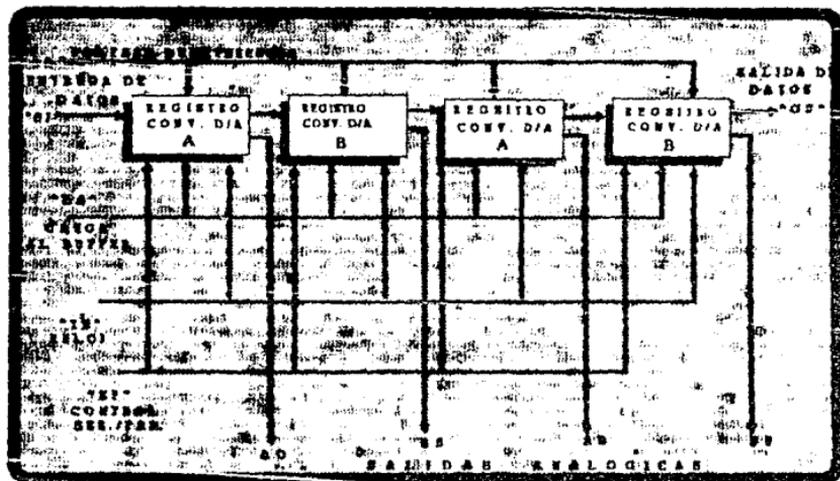


FIG. 11 Diagrama a bloques del Módulo RC

Módulo 6

Este módulo contiene un convertidor analógico digital, un decodificador y un visualizador de cristal líquido. Las señales analógicas que recibe el convertidor las pasa a valores digitales nuevamente, pero, estos nuevos valores están ya escalados de acuerdo al rango de lectura de cada sensor. El escalamiento lo efectúa mediante los voltajes de referencia. El decodificador se encarga de manejar al visualizador.

En la figura 12 se muestra el diagrama a bloques correspondiente a este módulo

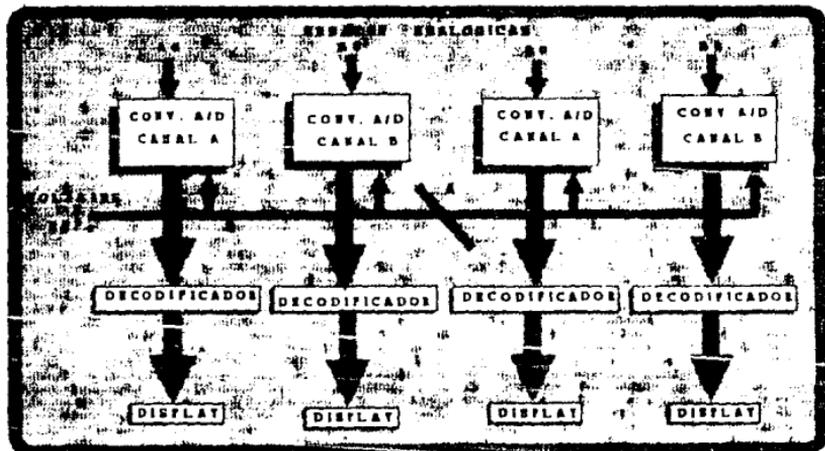


FIG. 12 Diagrama a bloques del Módulo DRS

Módulo 7

Para la puesta en operación del sistema es necesario efectuar una serie de ajustes de calibración de la Unidad de Abordo, para lo cual empleamos el Módulo de Prueba.

El Módulo de Prueba genera datos estables y bien definidos así como longitud en número de bits. Con los datos que genera este módulo se pueden realizar ajustes de escala máxima y mínima, salida de voltaje analógico de los convertidores, etc. Esto se logra ya que al conocer los datos que proporciona podemos calcular las lecturas y voltajes resultantes.

La figura 13 muestra el diagrama a bloques del módulo de prueba.

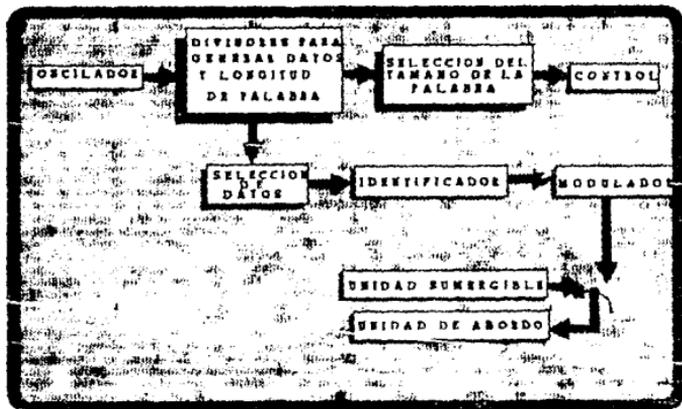


FIG. 13 Diagrama a bloques del Módulo de Prueba

CAPITULO I
ANALISIS UNIDAD SUMERGIBLE

1 UNIDAD SUMERGIBLE

Como ya se mencionó la unidad sumergible es la encargada de adquirir la información, modularla y transmitirla a la Unidad de Abordo. El número de canales empleados es de 4 y corresponden a los sensores de presión, temperatura, conductividad y oxígeno. En la figura 14 se muestra el diagrama modular de la Unidad Sumergible de acuerdo a los cuatro canales empleados.

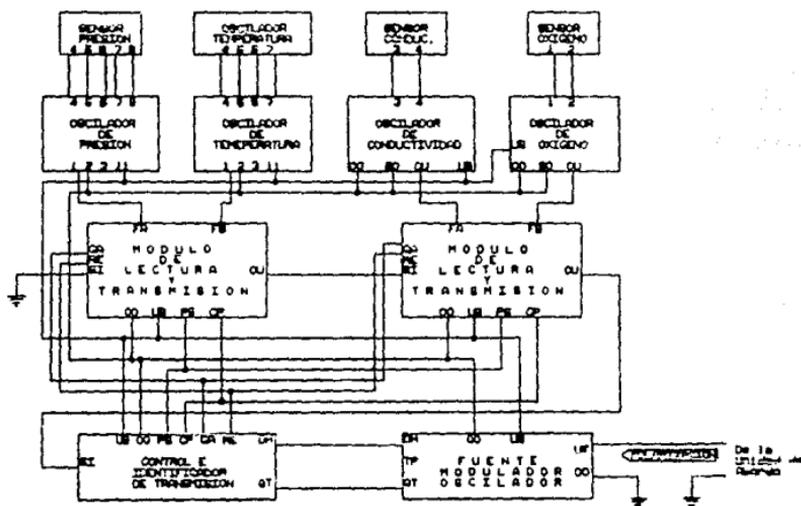


FIG. 14 Diagrama modular de la Unidad Sumergible.

1.1 Módulo 1) FUENTE MODULADOR Y OSCILADOR (FMOD)

Este módulo está constituido por tres bloques: La Fuente, El Oscilador para la señal de reloj y El Modulador de los datos

Oscilador.

El circuito oscilador que originalmente se plantea es un oscilador del tipo Clap ⁽¹⁾, controlado por un cristal de cuarzo cuya configuración se muestra en la figura 15.

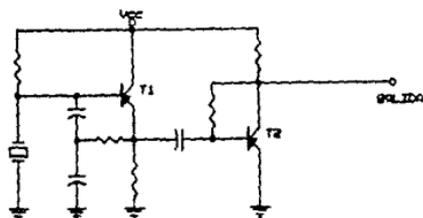


FIG.15 Circuito oscilador clap controlado por cristal

La configuración de un oscilador tipo Clap se caracteriza por el circuito resonante que lo controla, el cual se muestra en la figura 16

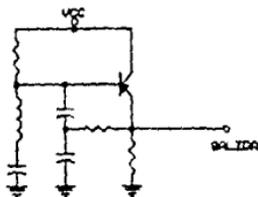


FIG. 16 Circuito resonante tipo clap

De la figura 16 la frecuencia de oscilación está determinada por (2):

$$\omega_0^2 = \frac{1}{LC_0} \quad (1.1)$$

donde
$$C_0 = \frac{(C_1)(C_2)}{C_1 + C_2} + C_3 \quad (1.2)$$

despejando ω_0
$$\omega_0 = \sqrt{\frac{1}{LC_0}} \quad (1.3)$$

por otro lado tenemos que $\omega_0 = 2\pi f_0$
$$f_0 = \frac{\sqrt{\frac{1}{LC_0}}}{2\pi} \quad (1.4)$$

En nuestro caso el circuito resonante ha sido reemplazado por un cristal de cuarzo, el cual opera de la siguiente forma, fig. 17

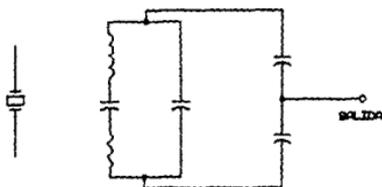


FIG.17 Circuito equivalente de un cristal de cuarzo

La frecuencia de resonancia está determinada por el cristal y

es (3):
$$f_0 = \frac{\sqrt{\frac{1}{L(1/C + 1/C')}}}{2\pi} \quad (1.5)$$

La estabilidad en frecuencia de un circuito oscilador, controlado por un cristal de cuarzo es muy alta ya que los cristales tienen una desviación en frecuencia alrededor de 0.002%

Podemos decir que el circuito que se emplea originalmente es un circuito estable en frecuencia sólo que la señal de salida, tal como se muestra en la figura 15, no es totalmente cuadrada, como se espera en forma ideal sea el reloj de un sistema digital. El consumo de corriente de este circuito es de aproximadamente 1.753mA. El número de elementos discretos que lo forman es 11, debiéndose notar que cada uno de éstos tiene una determinada tolerancia.

Por las razones mencionadas se decidió cambiar la configuración del circuito oscilador, con el fin de tener menor número de componentes discretos y menor consumo de corriente. Ya que la estabilidad en frecuencia, podemos decir que aproximadamente es la misma, pues estamos empleando el mismo cristal.

La configuración empleada es un oscilador basado en compuertas CMOS, el cual utiliza sólo tres componentes discretos; los capacitores propios de un oscilador Clap y una resistencia. El consumo de corriente de este oscilador sin carga es de aproximadamente 5µA. De acuerdo con lo anterior este oscilador supera las características del que se estaba empleando originalmente. La frecuencia de este oscilador también está determinada por la frecuencia del mismo cristal. La frecuencia de resonancia del cristal que se utiliza es de 1048576 Hz. En la figura 18 se muestra la configuración del oscilador propuesto (a)

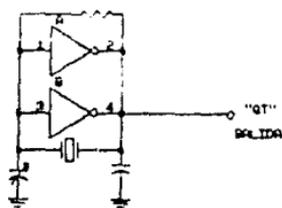


FIG. 18 Oscilador a cristal con compuertas CMOS

Fuente.

La fuente de la Unidad Sumergible estaba constituida originalmente por un regulador de voltaje discreto, cuya configuración se muestra en la figura 19.

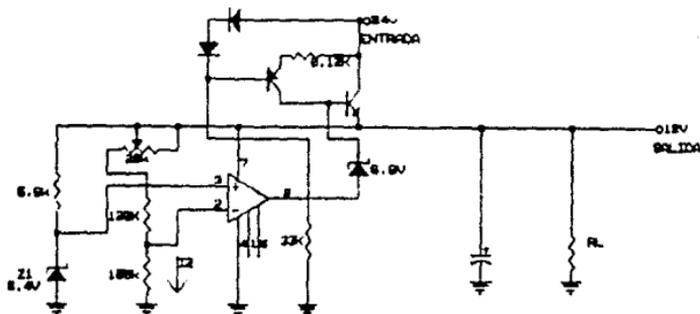


FIG. 19 Regulador de voltaje discreto

El circuito anterior cuenta con una fuente de corriente con T_1 para la polarización de Z_1 y Z_2 , el valor de la corriente está determinado por:

De la malla de emisor de T_1

$$i_0 (R_{e1}) + V_{BE} - V_{d1} - V_{d2} = 0 \quad (1.6)$$

como los voltajes de diodos son iguales al voltaje base-emisor tenemos

$$i_0 (R_{e1}) = V_{d2} \quad (1.7)$$

sustituyendo

$$i_0 (120\Omega) = 0.7\text{v}$$

despejando

$$i_0 = \frac{0.7}{120} = 5.8\text{mA} \quad (1.8)$$

El voltaje de salida está determinado por la malla negativa de la entrada del amplificador operacional

$$I_z = \frac{V_{Z1}}{R_1} = \frac{6.4 \text{ V}}{150 \text{ K}\Omega} = 42.66 \text{ }\mu\text{A} \quad (1.9)$$

Podemos calcular un voltaje V_i máximo y mínimo de acuerdo con la posición del potenciómetro:

Con el potenciómetro

$$V_i = (R_F)(I_z) = (140 \text{ K}\Omega)(42.66 \text{ }\mu\text{A}) = 5.9733\text{V} \quad (1.10a)$$

por lo tanto $V_{i\text{max}}$ es de 5.9733V. Ahora sin el potenciómetro

$$V_i = (120 \text{ K}\Omega)(42.66 \text{ }\mu\text{A}) = 5.12\text{V} \quad (1.10b)$$

de lo anterior $V_{i\text{min}}$ es de 5.12V. El voltaje de salida está determinado por $V_o = V_i + V_{Z1}$ lo que implica que también habrá un voltaje de salida máximo y otro mínimo

$$V_{o\text{min}} = V_{i\text{min}} + V_{Z1} = 5.12 + 6.4 = 11.52 \quad (1.11)$$

$$V_{o\text{max}} = V_{i\text{max}} + V_{Z1} = 5.973 + 6.4 = 12.373 \quad (1.12)$$

De acuerdo a la posición del potenciómetro se puede ajustar el voltaje de salida a 12V.

El diodo zener Z_1 , que es el diodo de referencia, es un diodo compensado por temperatura para evitar corrimientos en el voltaje de salida.

Como podemos ver, el regulador anterior es estable por temperatura, por el diodo zener de referencia que se utiliza, pero el número de componentes discretos que emplea (14) puede generar corrimientos en el voltaje de salida, ya que cada uno de ellos tiene una cierta tolerancia.

El circuito que se propone es un regulador integrado de 12V (LM7812) de tres terminales con las siguientes características:

-Voltaje de entrada máximo	35V						
-Temperatura de operación	0°C a 75°C						
-Voltaje de salida con una corriente de salida de $5mA \leq I_o \leq 1A$	<table> <tr> <td>min</td> <td>11.5 V</td> </tr> <tr> <td>typ</td> <td>12.0 V</td> </tr> <tr> <td>max</td> <td>12.5 V</td> </tr> </table>	min	11.5 V	typ	12.0 V	max	12.5 V
min	11.5 V						
typ	12.0 V						
max	12.5 V						
-Voltaje mínimo de entrada para mantener la regulación	14.6 V						
-Variación de la salida con respecto a la temperatura	1.5mV/°C						

Las características de este regulador son adecuadas para nuestro sistema, y aun cuando no tenemos la posibilidad de ajustar el voltaje de salida exactamente a 12V, por el número de componentes discretos empleados, que en este caso se reduce considerablemente (2), supera al regulador anterior. En la figura 20 se muestra la configuración empleada para este circuito.

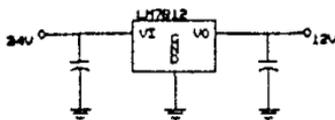


FIG. 20 Regulador integrado de 12V LM7812

Modulador

El circuito modulador, está construido en base a un generador de funciones integrado, configurado como modulador en frecuencia, con lo que conseguimos la modulación FSK. El circuito empleado es el ICL8038, el modulador en frecuencia se muestra en la figura 21

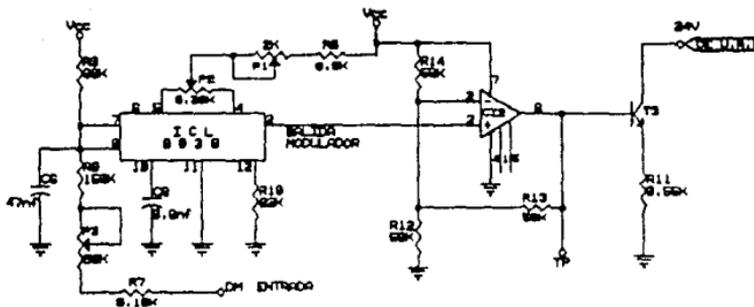


FIG. 21 Modulador en Frecuencia ICL8038

El generador de funciones en la configuración empleada, el voltaje modulador se debe aplicar en la terminal 8, el cual debe excursionar entre el rango de $2/3V_{cc}$ y V_{cc} para su correcta operación según lo establece el manual. (5)

De acuerdo a lo anterior analizamos el filtro de entrada a la terminal 8 (Fig 22).

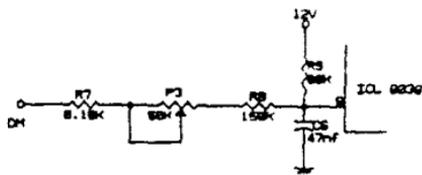


FIG. 22 Filtro de entrada al modulador

Para asegurar lo anterior analizamos el filtro RC de entrada a la terminal 8 como se muestra en la figura 22, haciendo referencia a la ecuación de carga para un circuito RC (6) (ecuación 1.13)

$$V_c(t) = V(1 - e^{-t/RC}) \quad (1.13)$$

El tiempo de duración de un bit es función de la velocidad de transmisión (128 bits/seg), y es de 7.8125 μ s. El análisis se realizó considerando que tenemos un uno lógico o un cero lógico, y la posición del potenciómetro P_2 .

Por lo tanto el voltaje que se le aplica a la terminal 8 cuando tenemos una alternancia de datos, varía como sigue:

"0"	11.65V	a	11.547	} De acuerdo a la Posición del Potenciómetro
"1"	8.95V	a	8.25V	

Como podemos ver el rango de voltaje para el pin 8 está dentro de lo establecido por el manual; $2/3V_{cc} \leq V_{pin8} \leq V_{cc}$ (5)

Para el modo de modulador en frecuencia del generador de funciones, el manual establece que la frecuencia es una función directa del voltaje aplicado a la terminal 8 medido desde V_{cc} . Además establece que para un voltaje de 0V hay una frecuencia de 0Hz, razón por la cual al aumentar el voltaje aumenta la frecuencia (5). Por lo tanto tenemos que especificar que voltajes corresponden a un uno lógico y cuáles al cero lógico medidos desde V_{cc} a la terminal 8. Para esto tenemos que considerar que internamente el generador en la terminal 7 posee un divisor de voltaje (Fig. 23).

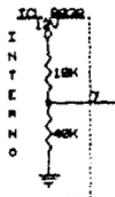


FIG. 23 Divisor de voltaje interno en la terminal 7 del circuito IC1 8038

Tomando en cuenta este divisor y considerando que aplicamos un uno lógico a la entrada y la posición del potenciómetro P_2 , tenemos que el voltaje aplicado a la terminal 8 medido desde V_{cc} cuando tenemos un uno lógico es:

$$V_{pin8} = 2.07320V \text{ o } 2.049V$$

de acuerdo a la posición del potenciómetro.

Como podemos observar la variación del potenciómetro cuando aplicamos un uno lógico, no es determinante para el voltaje que se genera para la terminal 8. Por lo tanto el ajuste de la frecuencia para el 1 lógico se realiza por los propios ajustes de la frecuencia de oscilación.

Ahora considerando que aplicamos un cero lógico y tomando en cuenta las consideraciones anteriores, tenemos que el voltaje aplicado a la terminal 8 es de:

$$V_{pin8} = 2.5V \text{ a } 2.6V$$

de acuerdo a la posición del potenciómetro

Cuando aplicamos un cero lógico, la variación del voltaje en la terminal 8 varía en una centésima de acuerdo con el potenciómetro, esta variación ya es significativa y se emplea para el ajuste de la frecuencia del cero lógico.

El menor voltaje aplicado a la terminal 8 corresponde al "1" lógico lo que implica que lo representa la frecuencia menor. Consecuentemente el voltaje mayor, es el que corresponde al "0" lógico, y la frecuencia mayor representa al cero lógico.

La frecuencia seleccionada para el uno lógico es de 2.5 KHz. Esta frecuencia la calculamos según las expresiones del manual. La configuración que estamos empleando (modulador), contempla la posibilidad de manejar el 50% del ciclo de trabajo en la señal de salida, específicamente esta posibilidad está determinada por la configuración de las terminales 4 y 5 (Fig 24)

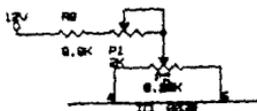


FIG. 24 Circuito entre las terminales 4 y 5

Para seleccionar las resistencias debemos de tener en cuenta, que estas resistencias son las que limitan la corriente de operación de las dos fuentes de corriente internas. Estas fuentes cargan y descargan al capacitor externo de acuerdo con el estado de los comparadores y del flip-flop internos.

El manual establece que las corrientes de carga óptimas, para no incurrir en errores por temperatura, si la corriente es muy pequeña, o por saturación si la corriente es muy grande deben de estar en el rango de 10µA a 1mA.

Para la configuración empleada la frecuencia está dada por (7)

$$f = \frac{0.15}{RC} \quad (1.14)$$

donde "C" es el capacitor externo en la terminal 10 y "R" es la resistencia formada por el arreglo en las terminales 4 y 5.

Calculando la frecuencia considerando la posición del potenciómetro tenemos

$$f = 2206.53 \text{ Hz} \text{ a } 2738.22 \text{ Hz}$$

Variando el potenciómetro se puede ajustar la frecuencia a 2.5KHz para un uno lógico.

Con las resistencias calculadas en base a la frecuencia, debemos determinar si la corriente generada esta dentro del rango de 10µA a 1mA. La corriente para cada fuente interna esta determinada por (8)

$$I = \frac{V_{cc}}{5R_A} \quad (1.15)$$

$$I = \frac{V_{cc}}{5R_B} \quad (1.16)$$

en este caso $R_A=R_B$ por lo tanto sólo tenemos una expresión para la corriente, y el valor de R está determinado por $R_A=R_B=100\Omega$ más la resistencia formada por $8.2K\Omega + Pot$. Ahora calculando la corriente considerando el potenciómetro tenemos:

$$I=0.23mA \approx 0.28mA$$

de acuerdo a la posición del potenciómetro

Como se puede ver, la corriente generada por cualquier fuente está dentro del rango de $10\mu A$ a $1mA$, para su correcta operación.

La frecuencia que corresponde al cero lógico, se genera por el incremento del voltaje aplicado en la terminal 8, y la frecuencia que alcanza esta determinada por el voltaje al cual llega la terminal 8, que es función directa de la posición del potenciómetro 3 ($50K\Omega$). La frecuencia a la que se ajusta el cero lógico corresponde a 3 KHz.

La salida del generador de funciones, proporciona típicamente 0.22 de V_{cc} de pico a pico, según lo especifica el manual. De acuerdo con esto se tiene una señal de $(0.22)(12V)=2.64V_{pp}$ como salida. Esta señal se amplifica 3 veces mediante un amplificador diferencial en configuración no inversora (Fig. 25).

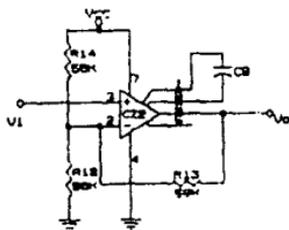


FIG.25 Amplificador de salida

La función de transferencia del amplificador anterior es:

$$V_o = V_i \left[1 + \frac{56k\Omega}{56k\Omega \cdot 56k\Omega} \right] = V_i (3) \quad (1.17)$$

por lo tanto la señal que obtenemos a la salida del amplificador operacional es

$$V_o = (2.64V)(3) = 7.92V \sim 8V. \quad (1.18)$$

La salida del amplificador operacional se alimenta a un modulador de corriente tal como se muestra en la figura 26, el cual genera una corriente cuya amplitud es de $8V/560\Omega = 14mA$, y se suma a la señal de DC de alimentación a la Unidad Sumergible.

En la figura 26 se muestra el diagrama general de este modulo, donde se especifican las señales de entrada y salida así como su interconexión interna de los diferentes bloques que lo constituyen.

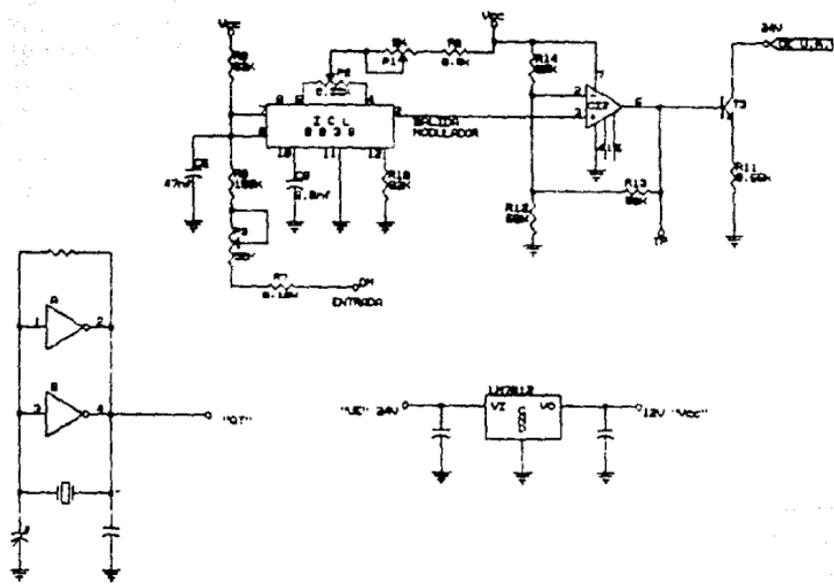


FIG 26 Circuito del Módulo (FMO)

1.2 M6dulo 2) CONTROL E IDENTIFICADOR DE TRANSMISION (CIT)

Este m6dulo esta constituido por tres bloques importantes, un divisor de frecuencias, el registro de corriente para el identificador y el circuito l6gico secuencial de control. En la figura 27 se muestra el diagrama de este m6dulo, asi como sus se1ales de entrada y salida.

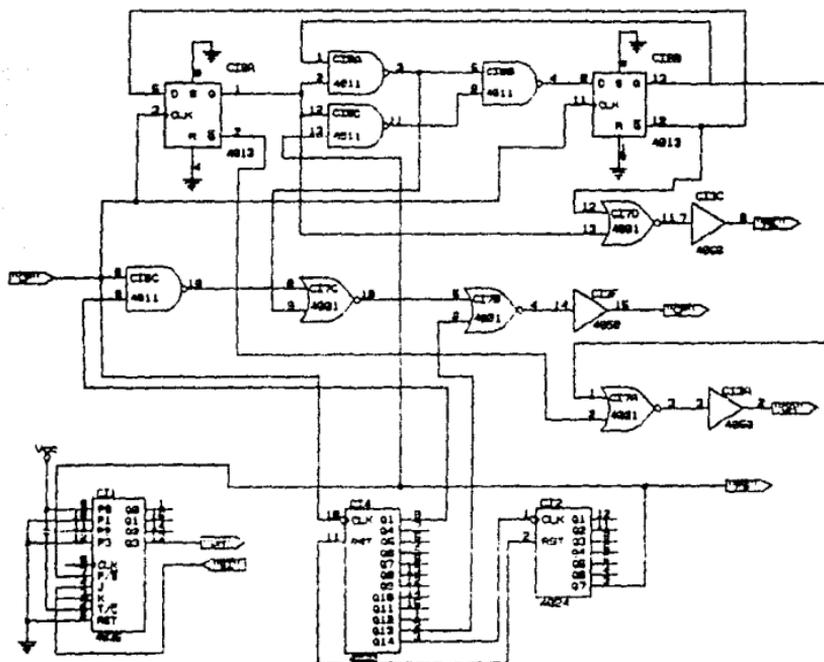


FIG 27 Circuito M6dulo CIT

Divisor de frecuencias

El divisor de frecuencias está formado por dos contadores, uno de 14 bits y otro de 7 bits tal como se muestra en la figura 28. La señal que reciben, es la salida del oscilador del módulo anterior (señal QT), de este divisor obtenemos la frecuencia para la velocidad de transmisión y la frecuencia para la señal de muestreo (señal CP), además de las señales de control para el reset (RE) y para el control de lectura y transmisión (señales GA y PS).

El sistema está diseñado para manejar 12 canales de 10 bits cada uno, además de 4 bits para el identificador. En total el sistema puede enviar en forma serial 124 bits en un periodo de transmisión (la lectura se realiza en forma paralela), lo que implica que en un periodo de transmisión requerimos de 124 ciclos de reloj para poder enviar todo un paquete completo de información (12 canales y el identificador). La transmisión en forma serie se realiza a través de registros de corrimiento.

La frecuencia de muestreo es de una muestra cada segundo (1 Hz), con esto, la velocidad de transmisión debe ser tal que en un segundo pueda transmitir los 12 canales más los 4 bits del identificador (124 bits). La señal de muestreo la obtenemos del último bit del divisor de frecuencias, y su frecuencia está determinada por:

$$PS = \frac{QT}{2^{21}} = \frac{1048576 \text{ Hz}}{2097152} = 0.5 \text{ Hz} \quad (1.19)$$

Como se puede ver, esta señal realmente tiene una frecuencia de 0.5 Hz, pero sólo se emplea medio ciclo (1 Hz), ya que el circuito lógico secuencial espera el cambio de 0 a 1 de esta señal (PS), para determinar fin de lectura fin de transmisión y reset del módulo de lectura, e iniciar un nuevo ciclo.

De acuerdo con lo anterior, se requiere que la frecuencia para la señal de transmisión tenga por lo menos 124 ciclos de reloj.

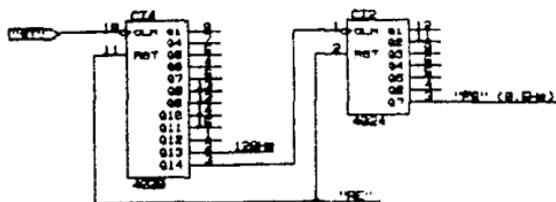


FIG. 28 Divisor de Frecuencias

La señal para la transmisión (CP) tiene una frecuencia de 128 Hz, con lo que logramos que en un periodo de transmisión (1 segundo) se puedan enviar 128 bits, lo que se ajusta correctamente a la capacidad del sistema. La señal CP se obtiene del bit 13 del divisor, como sigue:

$$CP = \frac{QT}{2^{13}} = \frac{1048576\text{Hz}}{8192} = 128 \text{ Hz.} \quad (1.20)$$

La razón por la cual la frecuencia de muestreo es de 1Hz, es porque las interfaces de los sensores, generan una señal cuadrada con una determinada frecuencia, que es proporcional a la variable que están sensando. Con esto se logra que en un periodo de lectura, el valor que registra el sistema sea exactamente el valor de la frecuencia que estén entregando las interfaces en ese momento.

Registro del identificador

El registro del identificador está constituido por un registro de corrimiento de 4 bits, éste, tiene carga en paralelo y salida serie. En la entrada paralelo tiene alambrado el identificador de los datos cuyo valor es "0101". En cada periodo de lectura y transmisión este registro carga el identificador de sus entradas en paralelo para transmitirlo en serie. El identificador lo

emplea la Unidad de Abordo para sincronizar su reloj con el reloj de la Unidad Sumergible. En la figura 29 se muestra el arreglo de este registro.

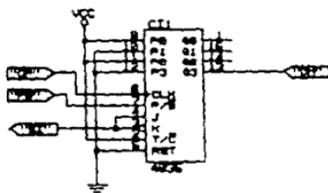


FIG 29 Registro del Identificador

Circuito logico secuencial de control

El circuito lógico secuencial está formado por un arreglo de flip-flop's "D" tal como se muestra en la figura 27. Este circuito genera las señales de control (GA y RE) para los ciclos de lectura y transmisión del módulo de lectura.

Las condiciones y la secuencia de operación de este circuito se muestran en la tabla de verdad de la figura 30

Refiriendonos a la tabla de la figura 30, del estado inicial hasta el punto "z", el circuito proporciona las condiciones adecuadas para efectuar la lectura y transmisión de los datos; es decir, para realizar la lectura, se requiere que la señal GA tenga un nivel alto, y para la transmisión se requiere que CP entregue la señal de reloj (128 Hz).

Después del punto "z" y hasta el punto "x" el circuito presenta tres de sus estados importantes. Inmediatamente después del punto "x" la señal PS cambia a uno lógico, lo que implica que la señal GA adquiera un nivel bajo con lo que el circuito detiene

la lectura de datos; es decir, detiene la frecuencia proveniente de los osciladores de los sensores, y los contadores del módulo de lectura y transmisión, retienen la cuenta a la que hayan llegado.

El último estado del circuito, tal como se muestra en la tabla, se encuentra dividido en tiempos, ya que el borde de subida de la señal de reloj (CP) que requieren los registros de corrimiento del módulo de lectura y el registro del identificador para cargar los datos en paralelo, no se genera con las cuentas del propio divisor sino que se genera mediante la señal K, la cual proporciona un uno para que CP adquiera un nivel bajo. Después del punto "x" y hasta el punto "y" el tiempo que transcurre son 130ns en los cuales se generan las condiciones adecuadas, por retardos, para la señal K y consecuentemente para la señal CP. Después del punto "y" la señal CP regresa a uno, y este es el cambio que esperan los registros de corrimiento del módulo de lectura y transmisión y el registro del identificador para cargar sus datos en paralelo. Es en este momento exactamente cuando se realiza la lectura.

Entre el punto "x" y el punto "y", se encuentra el punto "R", en el cual la señal de reset adquiere un uno, en este momento los contadores y los registros requieren de 180ns para poner sus salidas en cero. Del punto "R" hasta el punto "y", donde se realiza la lectura, transcurren 80ns, lo que implica que tienen que pasar 100ns después de la lectura para que los contadores y registros de corrimiento se limpien. Después de esto el circuito adquiere las condiciones iniciales para repetir un nuevo ciclo de lectura y transmisión.

1.3 Módulo 3) LECTURA Y TRANSMISION (L1)

En este módulo se realiza la conversión de la frecuencia de la señal que entregan los osciladores de los sensores, a valores digitales y los transmite en forma serial. En la figura 31 se muestra el diagrama de este módulo.

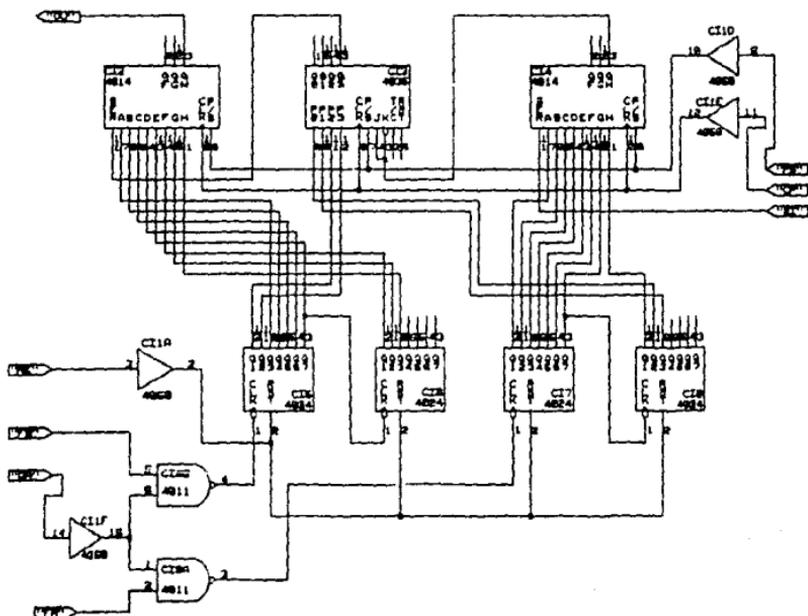


FIG. 31 Circuito del Módulo de Lectura y Transmisión

Este módulo está constituido por dos bloques principales: los contadores y los registros de corrimiento para cada canal. En este módulo se manejan 2 canales; es decir, que por cada dos canales que se tienen debe de existir un módulo de lectura y transmisión. En nuestro caso, manejamos 4 canales, lo que implica que empleamos dos módulos de lectura y transmisión.

Contadores

Los contadores están formados, cada uno, por dos contadores de 7 bits conectados en cascada, como se muestra en la figura 31. En total se tienen 14 bits de los cuales sólo se utilizan 10, los restantes quedan sin conexión.

Los contadores se están empleando como frecuencímetros para determinar el valor de la frecuencia que entregan los osciladores de los sensores. Las señales de control para los contadores son GA y RE, que provienen del módulo anterior (CIT). La señal GA se encarga de controlar el paso de la frecuencia de los osciladores y se activa (adquiere nivel alto), cuando el módulo CIT se encuentra en el estado de lectura y transmisión (tabla de veracidad de la figura 30). La señal RE, es de reset para limpiar los contadores y así queden listos para otro período de lectura y transmisión.

Registros de Corrimiento

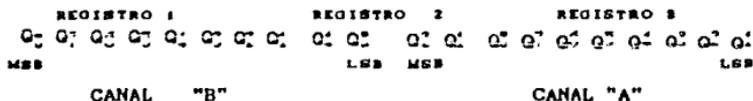
Los registros de corrimiento para los dos canales de este módulo, están formados por tres registros de corrimiento separados, dos de 8 bits y uno de 4 bits, de tal forma que en total tenemos 20 bits. Por lo tanto, cada canal emplea un registro y medio. Estos registros de corrimiento tienen carga en paralelo y salida serie, ó, entrada serie salida serie.

Las señales de control que requieren son reloj (CP), control modo serie/paralelo (SP) y reset (RE). La señal de reloj se genera en el módulo CIT con una frecuencia de 128 Hz, esta señal esta presente sólo en el estado de transmisión del módulo CIT. Las condiciones de la señal de control modo paralelo/serie son: con un nivel bajo, los registros se encuentran en modo serie; es decir, se encuentran en el estado de transmisión y con un nivel alto, se encuentran en modo paralelo, y solo esperan el cambio de 0 a 1 en su señal de reloj (CP), para cargar los datos de sus entradas en paralelo, lo cual ocurre en los últimos 4 estados de un ciclo de lectura y transmisión del módulo CIT.

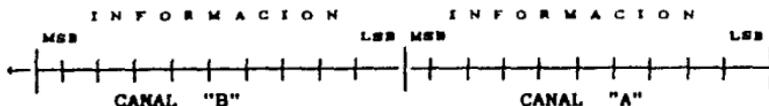
La señal de reset (RE), es común para los registros y los contadores. Esta señal se verifica en el último estado de un ciclo de lectura y transmisión del módulo CIT, antes de iniciar un nuevo ciclo.

El arreglo de los tres registros y los contadores para los dos canales se muestran en la figura 31

El primer canal que envía en forma serie es el canal "B" seguido del canal "A" de la siguiente forma:

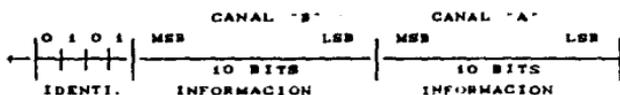


El formato que envía este módulo esta, por lo tanto, establecido de la siguiente manera:



El sentido de la flecha indica la dirección de la transmisión serie de un paquete de información, y como se puede ver cada canal lo transmite empezando por el bit más significativo.

El formato general de transmisión, que pasa al modulador antes de ser enviado a la Unidad de Abordo, está compuesto del formato anterior más el identificador, el cual se encuentra al inicio del paquete de información de la siguiente forma:



1.4 Módulo 4) OSCILADOR DE TEMPERATURA (OT)

Este módulo entrega a la salida una señal cuadrada con una determinada frecuencia, la cual es proporcional a la temperatura que está registrando el sensor correspondiente; es decir, realiza la conversión de la temperatura a un valor de frecuencia. La señal de salida, se pasa directamente a la entrada de la señal de reloj (FA o FB) de los contadores del módulo LT.

Este módulo está constituido por los siguientes bloques:

- Regulador de voltaje
- Referencia de voltaje
- Amplificador integrador
- Amplificador diferencial
- Comparador
- Inversor bufer

El circuito correspondiente se muestra en la figura 32

Amplificador Diferencial

El análisis de este bloque es de mucha importancia, porque se relaciona en forma directa con el sensor de temperatura. El sensor que se está empleando es de efecto resistivo con un coeficiente de temperatura positivo; es decir, al incrementar la temperatura a la que se le someta incrementa su resistencia. El material con el que está construido es de platino, ya que este material se utiliza en la escala internacional de temperaturas para el rango definido por los puntos del oxígeno y el antimonio 101. El sensor tiene 4 puntos de conexión (2 en cada extremo). En la figura 33 se muestra un esquema del sensor.

En el circuito de la figura 32 están especificados los puntos de conexión de los cuatro hilos. Entre el 6 y el 7 tenemos una

resistencia para compensar los efectos resistivos del mismo cable. Para efectos de análisis sólo consideramos un cable por cada extremo del sensor.

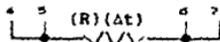


FIG. 33 Diagrama esquemático del sensor de temperatura

La configuración del amplificador diferencial se muestra en la figura 34. La señal de entrada al amplificador es la realimentación de la señal de salida, sólo que invertida (SeI). En la malla de realimentación del amplificador, se coloca la resistencia que representa al sensor, de tal manera que al aumentar la temperatura aumenta el valor de su resistencia y consecuentemente aumenta la ganancia, de esta manera tenemos un aumento en el nivel de voltaje de la señal de salida del amplificador.

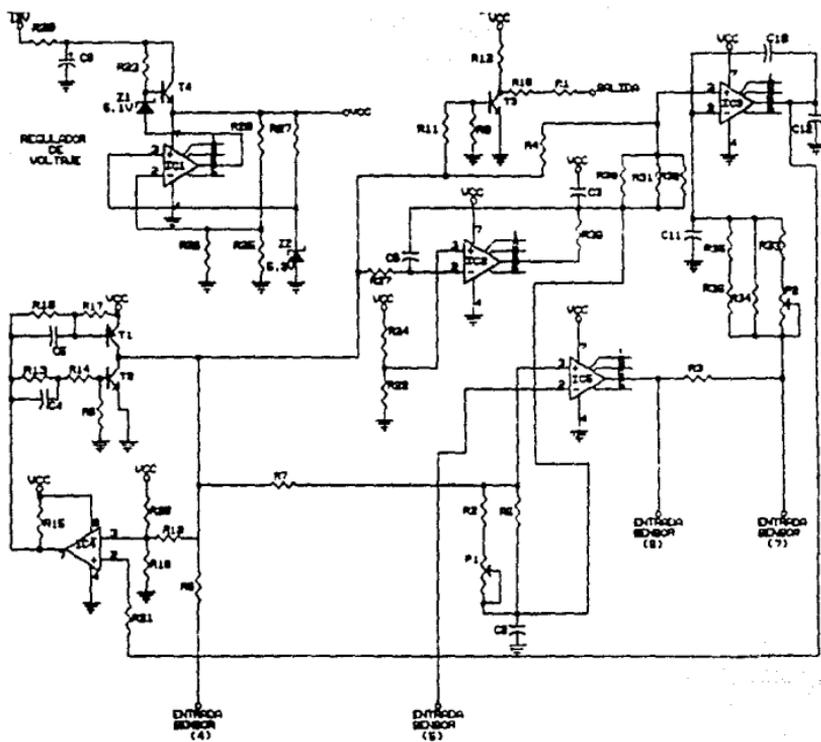


FIG 32 Modulo 4) Oscilador de Temperatura (OT)

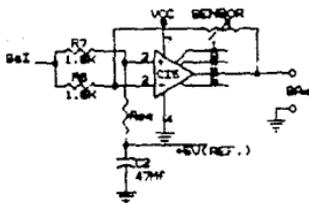


FIG 34 Configuración del Amplificador diferencial

Analizando el amplificador diferencial, para determinar el valor de la señal de salida (S_{AD}), primero calculamos el voltaje en el punto "x", con este voltaje podemos relacionar la salida con la entrada a través de la malla negativa de entrada.

En la malla de entrada positiva podemos calcular una resistencia equivalente 1 (R_{eq1}) originada por R_2 , R_3 y R_4 tal como se muestra en la figura 34, el valor de R_{eq1} es de 99.82Ω .

Para calcular el voltaje en el punto "x" de la figura 39, debemos de calcular la corriente que circula a través de la resistencia equivalente R_{eq1} cuyo valor es de 1599.82Ω .

El valor de la corriente en R_{eq1} esta determinada por la siguiente ecuación:

$$I_{eq} = \frac{S_{s1} - V_{REF}}{R_{eq2}} \quad (1.21)$$

Cuando tenemos un "uno" lógico en S_{s1} el voltaje en el punto "x" esta determinado por:

$$V_x = (R_{eq1})(I_{eq}) + V_{REF} \quad (1.22)$$

sustituyendo valores y calculando tenemos:

$$I_{eq} = 0.003125 \text{ A} \quad V_x = 5.312 \text{ V} \quad \text{para } S_{s1} \text{ igual a "1" lógico}$$

Ahora considerando que en la señal S_{s1} tenemos un "cero" lógico el voltaje en el punto "x" esta determinado por:

$$V_x = (R_7)(I_{e2}) \quad (1.23)$$

sustituyendo valores y calculando tenemos:

$$I_{e2} = 0.0031125 \text{ A} \quad V_x = 4.68 \text{ V} \quad \text{para } S_{e1} \text{ igual a cero lógico.}$$

Ahora para determinar el valor de la señal de salida (S_{AD}), calculamos la corriente que circula a través de R_6 (I_x) y la que circula a través de la resistencia que representa el sensor (I_s). Considerando que el sensor se encuentra a temperatura ambiente tenemos una resistencia de 110Ω aproximadamente. Las corrientes están determinadas por:

$$I_x = \frac{S_{e1} - V_x}{R_6} \quad (1.24)$$

$$I_s = \frac{V_{out} - V_x}{R_{sensor}} \quad (1.25)$$

De la ecuación de corrientes en el nodo "y" igualamos las corrientes anteriores y despejando V_{out} tenemos:

$$V_{out} = \left[\frac{S_{e1} - V_x}{R_6} \right] R_{sensor} + V_x \quad (1.26)$$

considerando que en S_{e1} tenemos un uno lógico el voltaje es:

$$V_{out} = V_{SAD} = 4.9682 \text{ V}$$

y considerando que se tiene un cero lógico el voltaje es:

$$V_{out} = V_{SAD} = 5.013 \text{ V}$$

Del análisis anterior la salida del amplificador diferencial entrega una señal cuadrada de 60 mV_{pp} aproximadamente (S_{AD}) montada sobre un nivel de DC de 5V. Se debe hacer notar que esta señal tiene la fase invertida con respecto a la señal S_{e1} . En la figura 35 se muestra la forma de onda de la señal S_{AD} .

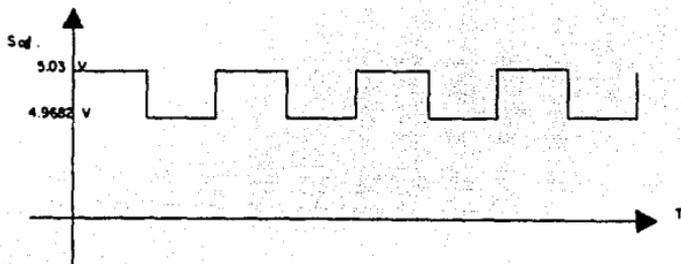


FIG. 35 Señal de salida del Amplificador diferencial

Amplificador Integrador

La configuración de este amplificador se muestra en la figura 36. Las entradas al amplificador son la salida del amplificador diferencial (SAd) y la señal de salida invertida (SaI), éste integra la diferencia entre estas dos señales de entrada, debiéndose notar que éstas son de fases invertidas, tal como se demostró en el análisis del amplificador diferencial.

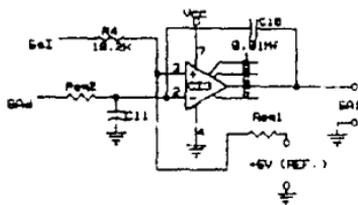


FIG 36 Configuración Amplificador integrador

De la figura 32 se puede ver que podemos calcular dos resistencias equivalentes para facilitar el análisis, una en la

malla positiva de entrada R_{eq1} y otra en la malla negativa de entrada R_{eq2} donde $R_{eq1}=93.85\Omega$ y $R_{eq2}=484\Omega$

Para calcular el valor de la señal de salida (S_{s1}), calculamos primero el voltaje en el punto "x" y con este valor podemos relacionar la entrada con la salida a través de la malla negativa de entrada.

Considerando que la señal S_{s1} tiene un nivel alto, la corriente en la resistencia R_{eq1} está determinada por:

$$I_{s1} = \frac{S_{s1} - V_{xRF}}{R_e + R_{eq1}} \quad (1.27)$$

El voltaje en el punto "x" está determinado por:

$$V_x = V_{xRF} + I_{s1}(R_{eq1}) \quad (1.28)$$

sustituyendo valores y calculando tenemos:

$$V_x = 5.0253 \text{ V} \quad I_{s1} = 0.273 \text{ mA} \quad \text{para } S_{s1} \text{ igual a } 10\text{V}$$

Cuando en S_{s1} tenemos un nivel bajo (0V) el voltaje en el punto "x" está determinado por:

$$V_x = I_{s1}(R_e) \quad (1.29)$$

sustituyendo valores y calculando tenemos:

$$V_x = 4.9743 \quad I_{s1} = 0.273 \text{ mA} \quad \text{para } S_{s1} \text{ igual a } 0\text{V}$$

Cuando en la señal S_{Ad} tenemos 5.031V, implica que en la señal S_{s1} haya 0V y consecuentemente en el punto "x" habrá 4.9743V.

De la ecuación del nodo "y" del circuito de la figura 36 tenemos: $I_2 = I_1 - I_4$ determinando las expresiones de las corrientes:

$$I_1 = \frac{S_{Ad} - V_x}{R_{eq2}} \quad (1.30)$$

$$I_2 = C_{11} \frac{d(V_x)}{dt} \quad (1.31)$$

$$I_4 = C_{10} \frac{d(V_x - V_{out})}{dt} \quad (1.32)$$

sustituyendo las expresiones de las corrientes 1, 2 y 4 en la ecuación del nodo "y" integrando y despejando V_{out} tenemos:

$$SAI = V_{out} = \frac{(C_{10} + C_{11})}{C_{10}} (V_x) - \frac{(SAD - V_x) t}{(R_{eq2})(C_{10})} \quad (1.33)$$

La expresión anterior determina el valor del voltaje de salida del integrador en función del tiempo, cuando en la señal de salida inversa (SAI) tenemos 0V

Ahora considerando que en la señal SAD hay 4.96V, implica que en la señal SAI haya 10V y consecuentemente en el punto "x" de la figura 36 hay 5.0256V

El sentido de la corriente I_1 es en sentido contrario y esta determinada por la ecuación 1.58 de la siguiente forma:

$$I_1 = \frac{V_x - SAD}{R_{eq2}} \quad (1.34)$$

las expresiones restantes no sufren modificaciones. Por lo tanto la expresión del voltaje de salida esta determinada por:

$$SAI = V_{out} = \frac{(V_x - SAD) t}{(R_{eq2})(C_{10})} + \frac{(C_{10} - C_{11})}{C_{10}} (V_x) \quad (1.35)$$

Comparador

En la figura 37 se muestra la configuración de este circuito. La entrada es la salida del amplificador integrador (SAI) y la referencia para la comparación, es un divisor de voltaje cuya entrada es la señal de salida inversa (SAI), de tal forma que la señal de comparación es una onda cuadrada cuya amplitud se determina como sigue: Cuando SAI tiene un nivel de 10V el divisor equivalente se muestra en la figura 38.

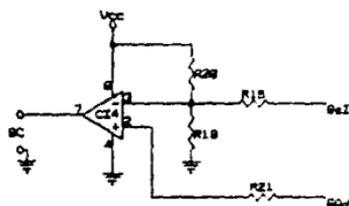


FIG.37 Configuración del Comparador



FIG.38 Divisor de voltaje

Calculando el voltaje del divisor tenemos:

$$V_R=6V$$

El divisor equivalente para cuando SaI tiene 0V, se muestra en la figura 39. Ahora el voltaje en el nodo es: $V_R=3.25V$

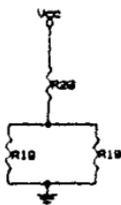


FIG 39 Divisor de voltaje equivalente

De lo anterior el comparador tiene dos niveles de referencia, uno a 6V y otro a 3.25V, dependiendo de las condiciones de la señal de salida inversa (SaI).

El tiempo de duración del nivel de 0V de la señal Sai, depende en forma directa de la rampa de salida del amplificador integrador, refiriendonos a la expresión de la señal Sai (1.33) cuando Sai tiene un nivel bajo

$$Sai = \frac{(C_{10} + C_{11})}{C_{10}} (V_x) - \frac{(SAd - V_x)t}{(R_{eq2})(C_{10})}$$

En esta expresión se puede ver que el nivel de voltaje de la señal Sai disminuye conforme pasa el tiempo, solo que disminuye hasta el nivel bajo de referencia del comparador, ya que cuando el voltaje de la rampa alcanza los 3.25V (referencia baja del comparador), el comparador se satura a -Vcc, que en este caso es tierra. La salida del comparador se pasa por un inversor (FIG.32), y este entrega 10V, que es precisamente la señal de salida inversa Sai. De esta manera, si despejamos el tiempo de la expresión anterior podemos saber el tiempo de duración del nivel bajo de la señal Sai. El término del voltaje Vx lo podemos calcular previamente. Tomando en cuenta el valor de los capacitores, tenemos:

$$\frac{C_{10} + C_{11}}{C_{10}} = \frac{0.01\mu f + 0.022\mu f}{0.01\mu f} = 3.2 \quad (1.36)$$

$$t_{10} = \frac{(3.2V_x - Sai)(R_{eq2})(C_{10})}{SAd - V_x} \quad (1.37)$$

ahora, considerando que tenemos temperatura ambiente, la resistencia que presenta el sensor es de 110Ω aproximadamente. Para determinar el tiempo del cero en Sai, la señal SAd tiene 5.031V y el voltaje en el punto "x" es de 4.97. El voltaje al cual debe de llegar la rampa es el punto de comparación inferior que es de 3.2 V

$$t_{10} = \frac{[(3.2)(4.97) - 3](485)(0.01\mu f)}{5.031 - 4.97} = 1.06ms \quad (1.37a)$$

Este tiempo de 1.06ms, corresponde al tiempo que tarda en alcanzar los 3V del punto de referencia inferior, pero partiendo sin condiciones iniciales. En la operación continua del integrador, la rampa variara desde 6V hasta 3V según lo establece el comparador, por lo que el tiempo real de duración del cero, es el tiempo que tarda para llegar a los 3V menos el tiempo que tarda para llegar a los 6V. El tiempo que tarda en llegar a 6V es

$$t_{1b} = \frac{[(3.2)(4.97) - 6](485)(0.01\mu f)}{5.031 - 4.97} = 0.72ms \quad (1.37b)$$

Por lo tanto el tiempo de duración del cero es $t_1 = t_{1a} - t_{1b} = 0.34ms$

Ahora el tiempo de duración de la señal SsI con 10 V (uno lógico), también depende en forma directa de la rampa de salida del amplificador integrador. Refiriendonos a la ecuación de salida del integrador (1.35) cuando en SsI tenemos 10 V

$$SAI = \frac{(V_x - SAd)t}{(R_{\text{eq}})(C_{10})} + \frac{C_{10} - C_{11}}{C_{10}} (V_x)$$

En la expresión anterior, se puede ver que al aumentar el tiempo, la salida se incrementa, y cuando llega al punto alto de referencia el comparador se satura a +Vcc y entrega un uno lógico, y este al pasar por el inversor nos entrega un cero que es precisamente la señal SsI. El factor del voltaje V_x lo podemos calcular previamente. De la expresión 1.35 tenemos:

$$\frac{C_{10} - C_{11}}{C_{10}} = \frac{.01\mu f - .022\mu f}{.01\mu f} = -1.2\mu f$$

Despejando el tiempo tenemos:

$$t_2 = \frac{[SAI - (-1.2)(V_x)](R_{\text{eq}})(C_{10})}{V_x - SAd} \quad (1.38)$$

tomando en cuenta que estamos analizando para temperatura ambiente, la resistencia del sensor es de 1100, el voltaje en el punto x para SsI igual a 10 V es de 5.0256V y la salida

del amplificador diferencial es de 4.96V. El voltaje al que debe de llegar la rampa es el punto alto de referencia 6V

$$t_{ra} = \frac{[6 + (1.2)(5.0256)](485)(0.01\mu f)}{5.0256 - 4.96} = 1.02ms$$

Este valor corresponde al tiempo que se tarda la rampa en alcanzar los 6V, pero partiendo de cero volts, el tiempo real de duracion del uno lógico de SSI es partiendo de 3V ya que el comparador establece este punto mínimo por lo que:

$$t_{rb} = \frac{[3 + (1.2)(5.0256)](485)(0.01\mu f)}{5.0256 - 4.96} = 0.68ms$$

Por lo tanto el tiempo de un uno lógico en SSI es $t_x = t_{ra} - t_{rb} = 3.4ms$

La frecuencia para temperatura ambiente es entonces $1/t$ donde t está determinado por $t = t_1 + t_2 = 0.34 + 0.34 = 0.68ms$ y la frecuencia es de 1470.6 Hz.

Del análisis anterior, podemos concluir que cuando se incrementa la temperatura, el valor de la resistencia que representa al sensor también se incrementa, con esto la salida del amplificador diferencial aumentará la amplitud de la señal de salida, y consecuentemente el integrador cambiará las pendientes de las rampas de salida. lo que implica que las rampas alcancen en menor tiempo los niveles de comparación que marcan los comparadores, y así se efectúa el corrimiento de la señal teniendo una frecuencia diferente.

En la figura 40 se muestra un diagrama de tiempos del comparador conjuntamente con el diferencial y el integrador.

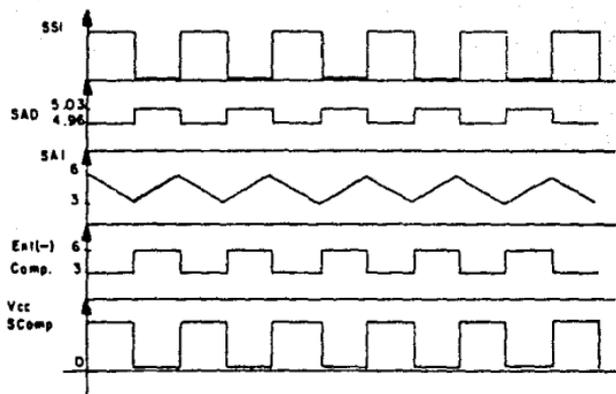


FIG 40 Diagrama de tiempos del Amplificador diferencial

Referencia de voltaje

La configuración del circuito se muestra en la figura 41. Esta referencia de voltaje tiene la particularidad de poder suministrar o recibir corriente, de acuerdo a las necesidades de los elementos que se conecten a ella. El circuito está constituido por un amplificador operacional en su configuración de un integrador.

Las entradas son un divisor de voltaje de V_{cc} y la señal S_{eI} , con el objeto de sincronizar cuando se requiera entregar corriente o recibir corriente.

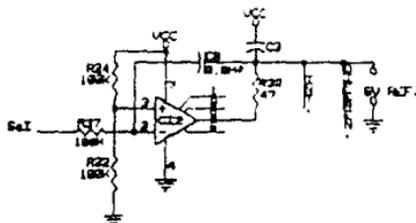


FIG 41 Configuración Referencia de voltaje

Refiriéndonos a la figura anterior el voltaje en el punto "X" está determinado por:

$$V_x = \frac{(V_{cc})(R_{z4})}{R_{z4} + R_{z2}} = \frac{(10V)(100K\Omega)}{100K\Omega + 100K\Omega} = 5V \quad (1.39)$$

Para determinar el voltaje de referencia, primero consideramos cuando la señal Ss1 tiene un uno lógico (10V). La corriente I_D que corresponde a la corriente en el amplificador diferencial es de 0.003125A, y la corriente I_{INT} , que corresponde a la corriente en el integrador, es de 0.000273A, de acuerdo con los análisis correspondientes cuando en Ss1 tenemos 10V. Los sentidos de estas dos corrientes, en este caso, son hacia la referencia; es decir, la referencia suma corriente.

De acuerdo con lo anterior tenemos: la ecuación del nodo "y" establece: $I_1 = -I_2$ y en el nodo "z" $I_3 = I_4 + I_5$ despejando I_3 $I_3 = I_4 + I_5$ estableciendo las corrientes

$$I_4 = \frac{Ss1 - V_x}{R_{s7}} \quad (1.40)$$

$$I_3 = (C_d) \frac{d(V_x - V_{ref})}{dt} \quad (1.41)$$

$$I_5 = \frac{V_{ref}}{R_{s8}} \quad (1.42)$$

igualando las ecuaciones de los nodos "y" y "z"

$$\frac{Ss1 - V_x}{R_{s7}} = - \frac{V_{ref}}{R_{s8}} + I_4 + I_5 \quad (1.43)$$

sustituyendo valores

$$\frac{10V - 5V}{100K\Omega} = - \frac{V_{ref}}{47K\Omega} + 0.003125A + 0.000273$$

despejando V_{ref}

$$V_{ref} = 0.1573V$$

por otro lado, de la ecuación del nodo "y" $I_1 = -I_2$, la corriente I_2 también la podemos expresar como:

$$I_z = (C_0) \frac{d[V_x - (V_{BSS} + V_{out})]}{dt} \quad (1.44)$$

igualando las ecuaciones 1.40 y 1.44

$$\frac{S_{sI} - V_x}{R_{sI}} = - \frac{(C_0)d[V_x - (V_{BSS} + V_{out})]}{dt} \quad (1.45)$$

sustituyendo valores

$$\frac{10-5}{100k\Omega} = - \frac{(6.8\mu f)d[5 - (0.1573 + V_{out})]}{dt}$$

$$0.00005 = - \frac{(6.8\mu f)d(5 - 0.1573 - V_{out})}{dt}$$

integrando en los dos extremos y despejando V_{out}

$$-V_{out} = \frac{0.00005}{6.8\mu f} (t) - 4.83785V$$

el tiempo que consideramos, para calcular el voltaje, es el rango de operación del sensor; es decir, tomamos en cuenta los rangos de frecuencia que entrega el sensor, y considerando que el oscilador entrega una onda cuadrada. Los rangos de frecuencia son de 1036 Hz a 2036 Hz lo que implica que la duración de un uno lógico en S_{sI} es de 0.48ms a 0.24ms, por lo tanto:

$$\text{para } t=0.48ms \quad -V_{out} = 7.353(0.48ms) - 4.83785 \rightarrow V_{out} = 4.834V$$

$$\text{para } t=0.24ms \quad -V_{out} = 7.353(0.24ms) - 4.83785 \rightarrow V_{out} = 4.836V$$

el voltaje de referencia está determinado por $V_{ref} = V_{BSS} + V_{out}$

$$\text{para } t=0.48ms \quad V_{ref} = 0.1573 + 4.834 = 4.99V \approx 5V$$

$$\text{para } t=0.24ms \quad V_{ref} = 0.1573 + 4.836 = 4.99V \approx 5V$$

por lo tanto el voltaje de referencia es de 5V para todo el rango de operación del sensor, cuando S_{sI} tiene 10V.

Considerando que la señal S_{sI} ahora tiene 0V, las corrientes I_o e I_{INT} , son del mismo valor sólo que son en sentido contrario, esto es, la referencia de voltaje entrega corriente.

Las ecuaciones de nodo son exactamente las mismas, que se emplearon para el nodo y sólo que las expresiones que determinan las corrientes, cambian

$$I_1 = \frac{V_x - S_1 I}{R_{s7}} \quad (1.46)$$

$$I_2 = (C_1) \frac{d(V_{ref} - V_x)}{dt} \quad (1.47)$$

$$I_3 = \frac{V_{Rss}}{R_{ss}} \quad (1.48)$$

igualando las ecuaciones de nodo ("x", "y")

$$\frac{V_x - S_1 I}{R_{s7}} = - \frac{V_{Rss}}{R_{ss}} + 0.003125 + 0.0002733$$

$$\frac{5 - 0}{100k\Omega} = - \frac{V_{Rss}}{47\Omega} + 0.003125 + 0.0002733$$

$$-V_{Rss} = (0.00005 - 0.0034)(47\Omega) = -.1574$$

$$\therefore V_{Rss} = 0.1574V$$

la ecuación de la corriente dos también la podemos expresar como

$$I_2 = (C_1) \frac{d[(V_{out} + V_{Rss}) - V_x]}{dt} \quad (1.49)$$

empleando la ecuación del nodo "y"

$$\frac{V_x - S_1 I}{R_{s7}} = (C_1) \frac{d[(V_{out} + V_{Rss}) - V_x]}{dt} \quad (1.50)$$

$$V_{out} = V_x - V_{Rss} = \frac{(V_x - S_1 I)t}{(R_{s7})(C_1)} = 5 - 0.1574 - \frac{(5 - 0)t}{(100k\Omega)(6.8\mu f)}$$

$$V_{out} = 4.8426 - 7.35294(t)$$

considerando los tiempos para el rango de operación del sensor
 para $t=0.48\text{ms}$ $V_{out}=4.8426 - 7.35294(0.48\text{ms})=4.84\text{V}$
 para $t=0.24\text{ms}$ $V_{out}=4.8426 - 7.35294(0.24\text{ms})=4.84\text{V}$
 prácticamente el valor de V_{out} es el mismo para los extremos del
 rango $\therefore V_{ref}=V_{z3}+V_{out}=0.1574+4.84=4.99\text{V}\approx 5\text{V}$

El valor del voltaje de referencia en todo el rango de tiempo de operación del sensor es de 5V constantes.

Regulador de Voltaje

La configuración de este regulador se muestra en la figura 42. El voltaje de salida esta determinado por el diodo zener 2 de referencia.

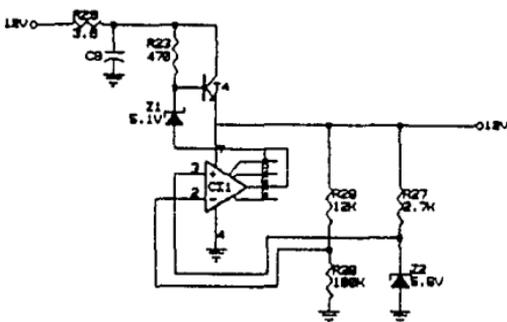


FIG 42 Regulador de voltaje

Del circuito anterior, el valor de la corriente I_1 está determinado por

$$I_1 = \frac{V_{z1}}{R_{e q 1}} \quad (1.51)$$

$$\text{donde } R_{eq1} = \frac{(R_{2d})(R_{2s})}{R_{2d} + R_{2s}} = \frac{(18K\Omega)(180K\Omega)}{18K\Omega + 180K\Omega} = 16.36K\Omega \quad (1.52)$$

$$I_1 = \frac{5.6V}{16.36K\Omega} = 0.0003422A$$

el voltaje de salida esta dado por:

$$V_{cc} = (I_1)(R_{2s}) + V_{z1} = (0.0003422)(12K\Omega) + 5.6V = 9.9V \approx 10V \quad (1.53)$$

por lo tanto el voltaje V_{cc} es de 10V.

Las demandas de corriente las soporta el amplificador operacional mediante Z_1 y el transistor 4

Inversor Buffer

Este bloque está compuesto por dos circuitos un inversor y un buffer. En la figura 43 se muestra la configuración de estos dos circuitos.

El inversor está compuesto por dos transistores T_1 (PNP) y T_2 (NPN). Los capacitores C_3 y C_4 son para cargar y descargar rápidamente la capacitancia de base-emisor. La señal de entrada es la salida del comparador. Cuando en la entrada tenemos un uno lógico (10V), el transistor T_2 se enciende y el transistor T_1 entra en corte, proporcionando a la salida un cero lógico (0V) y cuando en la entrada tenemos un cero lógico (0V), el transistor T_1 se enciende y el transistor T_2 entra en corte, proporcionando a la salida un uno lógico (10V). Por lo tanto la salida es el inverso de la salida del comparador. Esta señal es precisamente S_{a1} .

La salida del inversor se pasa a través del buffer, tal como se muestra en la figura 43. El buffer provee las condiciones necesarias a la señal, para poder alimentar los contadores del módulo LT. Cuando a la entrada del buffer tenemos un cero lógico (0V) el transistor T_3 entra en corte proporcionando a la salida un uno lógico (10V) y cuando tenemos un uno lógico a la entrada, el transistor T_3 se enciende, proporcionando a la salida un cero

lógico (0V). De esto podemos concluir que el bufer además de proveer corriente a la señal de salida también la invierte.

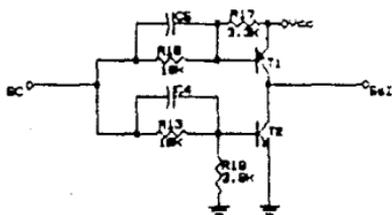


FIG. 43 Configuración del Inversor y el Buffer

Este módulo entrega una señal cuadrada de salida con determinada frecuencia. La frecuencia es proporcional a la presión que se someta el sensor correspondiente; es decir, este módulo realiza la conversión de presión a frecuencia. La salida pasa a las entradas de reloj de los contadores del módulo de lectura y transmisión (LT). En la figura 44 se muestra el diagrama correspondiente a este módulo.

El módulo consta de los siguientes bloques:

- Regulador de voltaje
- Polarización del sensor
- Referencia de voltaje
- Amplificación
- Puente de ajuste a cero
- Convertidor de voltaje a frecuencia

Amplificación

La etapa de amplificación está constituida por dos amplificadores operacionales en su configuración no inversora, que en conjunto forman un amplificador de instrumentación. En la figura 45 se muestra el circuito de este amplificador.

El amplificador recibe la señal que entrega el sensor, ésta es una diferencia de voltaje. El sensor que estamos empleando es de efecto piezoresistivo; es decir, al someterlo a un esfuerzo mecánico, en este caso presión, varía su resistencia. El sensor está constituido internamente por un arreglo puente, tal como se muestra en la figura 46.

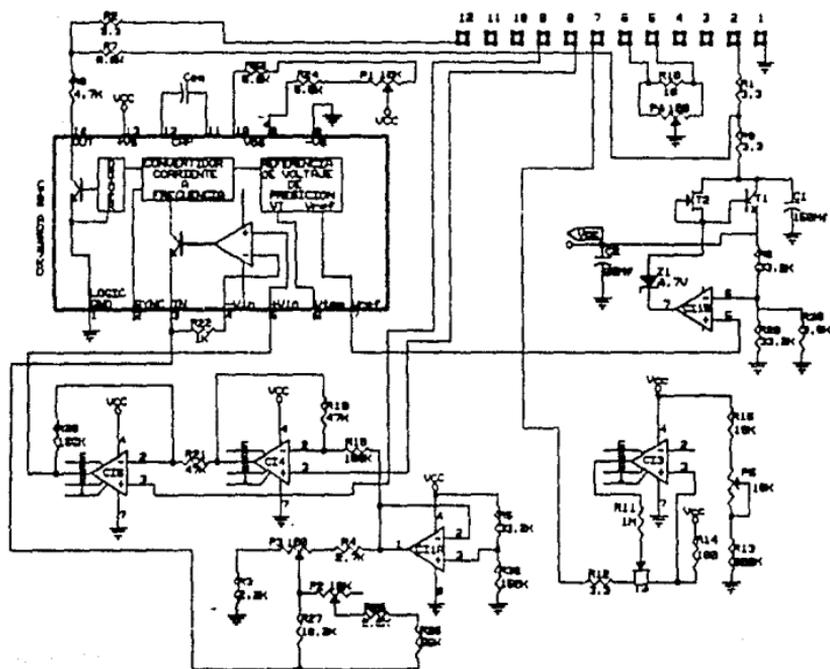


FIG. 44 Diagrama Módulo Oscilador de Presión

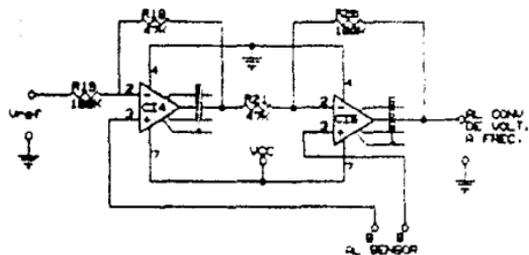


FIG.45 Configuración bloque de amplificación

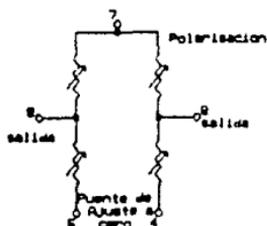


FIG. 46 Configuración del sensor de presión

Refiriéndonos a la figura 45 y analizando el primer amplificador y luego el segundo, tenemos que la función de transferencia esta determinada por:

$$V_{out} = 1.12766(V_{IN3} - V_{IN4}) + V_{REF} \quad (1.54)$$

De la ecuación anterior podemos ver que la salida del bloque de amplificación, proporciona la diferencia de voltaje que entrega el sensor, más un voltaje de referencia. Esto significa que el voltaje que entrega el sensor se va a amplificar y a montar sobre un nivel de voltaje de DC, con el objeto de inmunizar contra ruido, ya que las variaciones de voltaje son muy pequeñas

Referencia de Voltaje

La referencia de voltaje esta constituida por un divisor resistivo y un amplificador seguidor. La configuración se muestra en la figura 47.

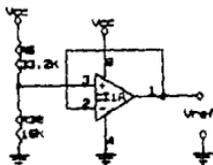


FIG. 47 Configuración de la referencia de voltaje

El voltaje de salida esta determinado por el propio divisor, el amplificador sólo mantiene este nivel de voltaje, ya que las demandas de corriente él las soporta.

Refiriendonos a la figura 47

$$V_{out} = \frac{(V_{cc})(R_{s0})}{R_{s0} + R_s} = \frac{(10V)(15K\Omega)}{15K\Omega + 33.2K\Omega} = 3.112V \quad (1.55)$$

Polarización del Sensor y Puente de Ajuste a Cero

La polarización del sensor se realiza a través de un regulador de voltaje con un amplificador operacional. La configuración de este regulador se muestra en la figura 48.

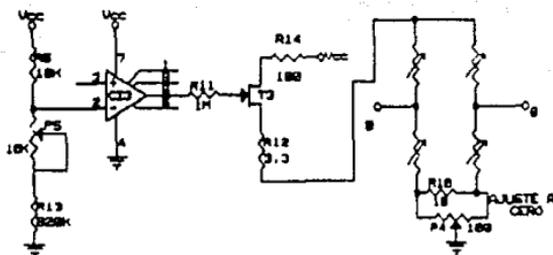


FIG. 48 Polarización y ajuste de cero del sensor de presión

El divisor de voltaje genera el voltaje de referencia, con el cual se polariza el transistor FET T3

$$V_{ref} = \frac{V_{cc}(R_1 + P_5)}{R_1 + R_2 + P_5} = \frac{(10V)(820K\Omega + 5K\Omega)}{18K\Omega + 820K\Omega + 5K\Omega} = 10.32V \quad (1.56)$$

consecuentemente el voltaje de sumidero (drain) es $V_D = V_{ref} = 10.32V$, la corriente de sumidero está definida por

$$i_D = \frac{V_{cc} - V_D}{R_{14}} = \frac{10V - 10.32V}{100\Omega} = 2.3mA \quad (1.57)$$

Las características del transistor T3 que estamos empleando son: $I_{DSS} = 20mA$ y $V_P = -8V$. La ecuación de la corriente de sumidero para un FET está establecida por:

$$i_D = I_{DSS} \left[1 - \frac{V_{GS}}{V_P} \right]^2 \quad (1.58)$$

despejando V_{GS} y sustituyendo valores el voltaje V_{GS} es igual a $-5.3V$ que es adecuado para polarizar al FET. La corriente que entrega este transistores de $2.3mA$, constantes y es con la que se alimenta el sensor.

El puente de ajuste a cero es sólo para compensar la posible diferencia, en los valores de resistencias, de las ramas del puente interno del sensor. También para ajustar la salida del sensor a cero volts a una presión determinada; es decir, para proporcionar un offset a la salida del sensor.

Regulador de Voltaje

El regulador de voltaje, está constituido por un amplificador operacional, una fuente de corriente y un buffer de salida. En la figura 49 se muestra el circuito correspondiente.

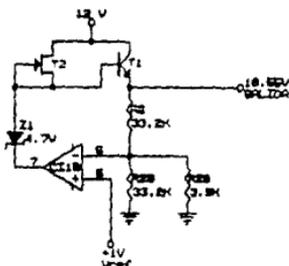


FIG. 49 Configuración del regulador de voltaje del módulo OP

El voltaje de referencia que requiere el regulador, lo proporciona el convertidor de voltaje a frecuencia, el cual es de 1V. Calculando la corriente a través del paralelo de R_{24} y R_{25} tenemos que $I_1=0.00028653$ A, ahora el voltaje de salida esta determinado por:

$$V_{out}=I_1(R_{24})+V_{ref}=(0.000286532)(33.2K\Omega)+1V=10.55V \quad (1.59)$$

Por lo tanto el voltaje que entregará el regulador es de 10.55V, que es el voltaje V_{cc} para el oscilador.

El transistor FET T_2 (FET) está operando como una fuente de corriente, para polarizar el transistor T_1 y el diodo zener Z_1 . El valor de la corriente que entrega la fuente es la corriente de

saturación del transistor FET T₂, por lo tanto $I_s(I_{out})=20mA$.

Convertidor de Voltaje a Frecuencia

Este bloque está constituido por un convertidor de voltaje a frecuencia, el cual se encuentra en el circuito integrado AD537KD. En la figura 50 se muestra la configuración de este circuito así como sus elementos externos.

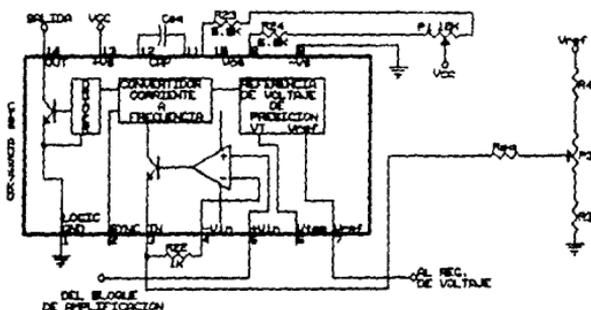


FIG. 50 Configuración del convertidor de voltaje a frecuencia

Las características de este circuito son:

- Variación con respecto a la temperatura $\pm 30ppm/^{\circ}C$
- Polarización 5V a 36V
- Consumo de corriente 1.2mA
- Bajo corrimiento en el amplificador de entrada $1\mu V/^{\circ}C$
- Carga 12 TTL*
- Corriente máxima de entrada 1mA
- Frecuencia máxima de salida 150 KHz
- Salida referencia de voltaje 1V

Las características son adecuadas para las necesidades de nuestro sistema. Una de las ventajas más importantes para emplear este circuito, es que nos proporciona una señal cuadrada a la

salida con un número mínimo de componentes externos, además de proporcionar una referencia de voltaje, la cual se emplea para controlar el regulador de voltaje.

La frecuencia de salida esta determinada, según lo establece el manual, (12) por:

$$F_{out} = \frac{V_{IN}}{10(R)(C)} \quad (1.60)$$

$$F_{out} = \frac{I_{IN}}{10(C)} \quad (1.61)$$

Para determinar la frecuencia de salida analizamos el circuito equivalente en la terminal 4 del circuito que se muestra en la figura 51.

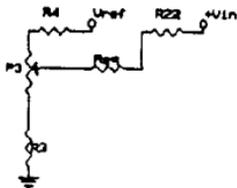


FIG.51 Circuito equivalente en la terminal 4 del convertidor

La resistencia equivalente que se marca en el circuito de la figura 51 está determinada por:

$$R_{eq} = \frac{(R_2 \sigma + R_{25} + P_2)(R_{27})}{R_2 \sigma + R_{25} + P_2 + R_{27}} \quad (1.62)$$

Se pueden establecer dos ecuaciones de malla. De la malla I

$$V_{REF} = I_2(R_4 + P_2) + I_1(R_2 + P_2) \quad (1.63)$$

de la malla II

$$V_{IN} = I_1(R_{22} + R_{eq}) + I_2(R_2 + P_2) \quad (1.64)$$

despejando I_2 de la ecuación 1.107 de la malla I

$$I_1 = \frac{V_{REF} - I_1(R_3 + P_3)}{R_3 + R_4 + P_3} \quad (1.65)$$

sustituyendo I_2 en la ecuación de 1.64 en la II y despejando I_1

$$I_1 = \frac{V_{REF}(R_3 + P_3)}{R_3 + R_4 + P_3} \cdot \frac{1}{R_3 + P_3} \cdot \frac{R_3 + P_3}{R_3 + R_4 + P_3} \quad (1.66)$$

$$R_3 + R_4 + P_3 = \frac{(R_3 + P_3)^2}{R_3 + R_4 + P_3}$$

La corriente I_1 es la corriente de entrada al convertidor. De acuerdo a la posición de los dos potenciómetros P_2 y P_3 el valor de la corriente I_1 varía, y consecuentemente la frecuencia de salida.

Cuando el sensor entrega una diferencia de potencial igual a cero el rango de frecuencias de salida es de 1015.18Hz a 1040.6Hz y cuando el sensor entrega la máxima salida el rango es 2014.8Hz a 2040.7Hz.

El rango dinámico del convertidor se ajusta de 1036Hz a 2036Hz con una sensibilidad de 50Hz/Bar.

CAPITULO II
ANALISIS UNIDAD DE ABORDO

2 UNIDAD DE ABORDO

La Unidad de Abordo se encarga de recibir la información que envía la unidad sumergible, decodificarla y escalarla para su correcto despliegue. En la figura 52 se muestra un diagrama modular de la Unidad de Abordo, así como sus señales de entrada y salida. Los módulos que constituyen la Unidad de Abordo también se muestran en la figura 52.

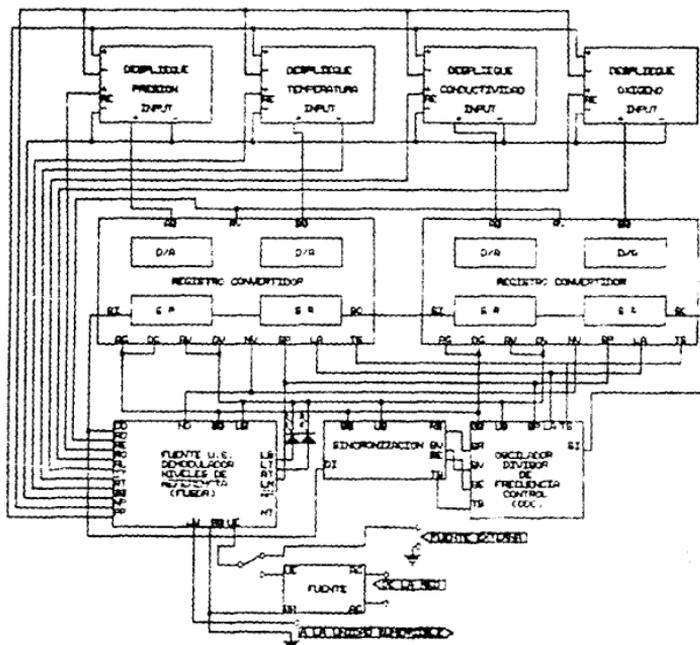


FIG. 52 Diagrama modular de la Unidad de Abordo

2.1 Módulo 1) FUENTE UNIDAD DE ABORDO (FUUA)

La fuente original de la Unidad de Abordo, estaba constituida tal como se muestra en la figura 53.

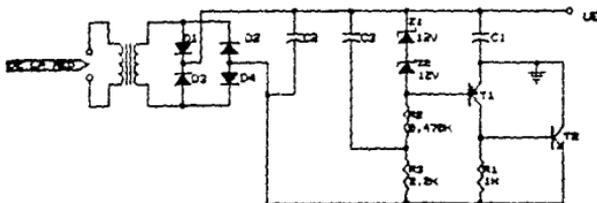


FIG.53 Configuración original de la fuente de la Unidad de Abordo

El voltaje de salida de 24V lo fijan los diodos zener Z_1 y Z_2 . La estabilidad del voltaje de salida depende principalmente de los diodos zener, y por el número de componentes discretos que emplea, el valor del voltaje puede variar por las tolerancias mismas de los componentes y por la variación con respecto a la temperatura de los mismos.

El circuito propuesto para reemplazar esta configuración, utiliza el mismo transformador y el mismo puente rectificador, sólo que la parte que corresponde a la etapa reguladora, se sustituyó por un regulador integrado variable LM317T el cual cuenta con las siguientes características:

- Salida ajustable de 1.2V a 37V
- Voltaje máximo de entrada 40V
- Temperatura de operación de 0°C a 125°C
- Corriente máxima de salida 1.5A

Las características del regulador tanto de corriente, voltaje y temperatura son adecuadas para las necesidades de

nuestro sistema. El número de componentes externos que emplea es de sólo 4, además se tiene la posibilidad de ajustar con precisión los 24V que se requieren en la salida. La configuración de este regulador se muestra en la figura 54.

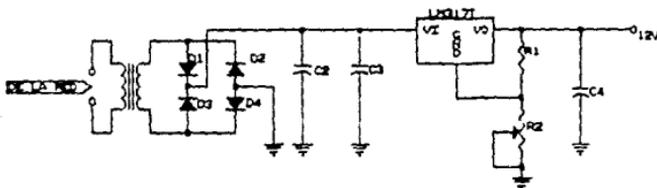


FIG. 54 Regulador de la fuente de la Unidad de Abordo

El voltaje de salida esta determinado por (1.1)

$$V_{OUT} = 1.25 \left(1 + \frac{R_2}{R_1} \right) \quad (2.1)$$

suponiendo $R_1 = 2.7K\Omega$ tenemos que R_2 esta determinado por

$$R_2 = \left(\frac{V_{OUT}}{1.25} - 1 \right) R_1 \quad (2.2)$$

$$R_2 = \left(\frac{24V}{1.25} - 1 \right) 2.7K\Omega = 49.140K\Omega$$

empleando un potenciómetro de 50K Ω podemos ajustar el voltaje de salida a 24V.

2.2) Módulo 2) FUENTE DE LA UNIDAD SUMERGIBLE, DEMODULADOR Y NIVELE DE REFERENCIA (FUSDR)

Este módulo está constituido por tres bloques importantes; la fuente para la Unidad Sumergible, el demodulador, los niveles de referencia y el regulador de D.C. de la Unidad de Abordo, utilizado como referencia para los convertidores.

Fuente Unidad Sumergible

La configuración de la fuente de la Unidad Sumergible se muestra en la figura 55.

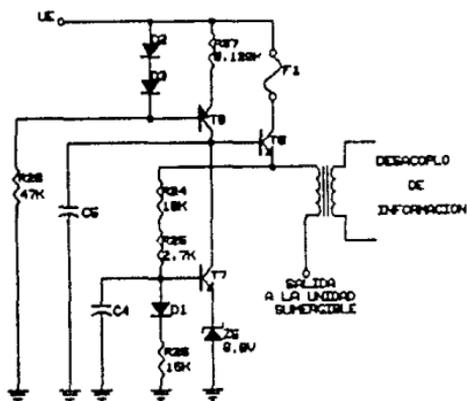


FIG.55 Fuente Unidad Sumergible

De la figura anterior I_0 , D_2 y D_3 forman una fuente de corriente. Analizando tenemos:

$$I_{c2} = \frac{V_{a27}}{R_{z7}} \quad (2.3)$$

donde

$$V_{z7} = V_{D3} + V_{D2} - V_{K8} \quad (2.4)$$

$$V_{z7} = 0.7V + 0.7V - 0.7V = 0.7V \quad (2.5)$$

$$I_c = \frac{0.7V}{120\Omega} = 5.88mA$$

por lo tanto el valor de la fuente de corriente es de 5.88mA

Para seleccionar el fusible F_1 consideramos el peor de los casos; cuando la corriente entregada por la fuente anterior, pasa totalmente a la base de T_6 , por la demanda de corriente que pudiera existir en el emisor de T_6 que conjuntamente con M_1 forman la salida. Considerando que T_6 tiene una $\beta=50$ de acuerdo al manual tenemos:

$$I_{B6} = 5.88mA \quad I_c = (\beta) (I_{B6}) \quad (2.6)$$

$$I_c = (50)(5.88mA) = 290mA$$

por lo tanto el fusible se selecciona de 0.3A

Para determinar el voltaje de salida analizamos el circuito formado por T_7 Z_5 y D_1 el cual se muestra en la figura 56

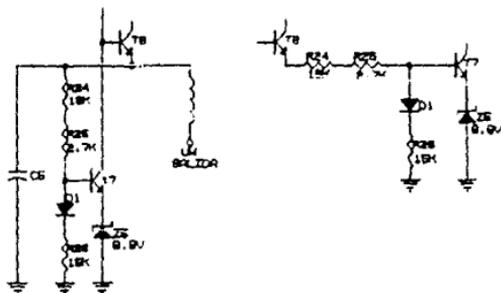


FIG. 56 Circuito de salida formado por T_6 Z_5 y D_1

Del circuito anterior

$$V_{z20} = V_{D1} - V_{BE} + V_{Z5} \quad (2.7)$$

$$V_{z20} = 0.7V - 0.7V + 6.8V = 6.8V$$

ahora determinando la corriente que pasa a través de R_{z2} tenemos

$$I_{z20} = \frac{V_{z20}}{R_{z2}} = \frac{6.8V}{15K\Omega} = 0.4533mA \quad (2.8)$$

la corriente en la base de T_7 la podemos despreciar ya que la corriente en el emisor es la que demanda el diodo zener Z_5 , que es muy pequeña y dividida entre la β de T_7 es más pequeña aun.

Por lo tanto tenemos:

$$UW = (R_{z1} + R_{z2}) (I_{z20}) + V_{D1} + V_{Z5} \quad (2.9)$$

$$UW = (18K\Omega + 2.7K\Omega) (0.4533mA) + 0.7V + 6.8V = 16.88V$$

de esta manera el voltaje de salida de la fuente de la Unidad Sumergible es de 17V aproximadamente.

Regulador de Voltaje para la Unidad de Abordo

El regulador para la Unidad de Abordo se muestra en la figura 57. Como se puede ver, el transistor T_3 y el diodo zener Z_4 proporcionan un voltaje sobre el nivel de DC para la polarización de los leds indicadores. Este voltaje está determinado por:

$$V_{LEDS} = V_{Z4} + V_{BE3} = 3.9V + 0.7V = 4.6V \quad (2.10)$$

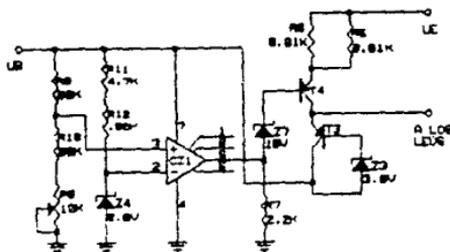


FIG 57 Regulador de la Unidad de Abordo

El transistor T₂ y T₄ funcionan como un amplificador de corriente para soportar las demandas de la carga.

El diodo zener Z₇ provee a la salida del amplificador operacional un nivel de voltaje ligeramente menor al punto medio del voltaje de salida, con el objeto de poder trabajar el amplificador en su región lineal. Este voltaje esta dado por:

$$V_x = U_E - V_{Z7} - V_{BE T4} = 24V - 18V - 0.7V = 5.3V \quad (2.11)$$

El voltaje en el diodo zener Z₄ lo podemos ajustar con el potenciómetro P₆ al voltaje zener exacto al cual opere. Con este ajuste también logramos los 12V de salida del regulador.

Esta configuración discreta se decidió emplear, por su estabilidad con respecto a la temperatura, ya que el zener de referencia Z₄, es un zener de precisión compensado por temperatura. Además el voltaje de este zener, lo empleamos directamente para generar todos los voltajes de referencia que requieren los convertidores.

Niveles de Referencia

Los niveles de referencia son los que emplean los convertidores del módulo de despliegue para escalar los datos de acuerdo al canal que se trate. Estos niveles se obtiene del diodo zener Z_4 del bloque anterior, mediante un amplificador operacional y un arreglo resistivo, tal como se muestra en la figura 58. En esta figura se establecen las señales de salida así como los niveles de referencia. Con el potenciómetro P_5 ajustamos la ganancia del amplificador de tal forma que a la salida tengamos 6V. Con P_0 a P_4 ajustamos las respectivas salidas como sigue:

- $R_0=4V$
- $R_T=3.125V$
- $R_L=1.953V$
- $R_x=1.00V$
- $I_r=62.4mV$.

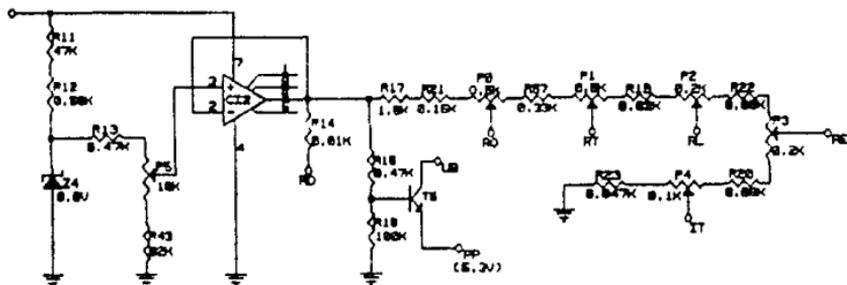


FIG.58 Circuito para generar los niveles de referencia

Del circuito anterior podemos ver que además del arreglo resistivo, a la salida del operacional tenemos un transistor del que obtenemos la señal PP y que corresponde a 5.35V, que polarizan al módulo de despliegue.

Referencias Negativas

Los niveles negativos se requieren para la polarización de los visualizadores de cristal liquido y los convertidores D/A del módulo Registro Convertidor. La configuración original se muestra en la figura 59

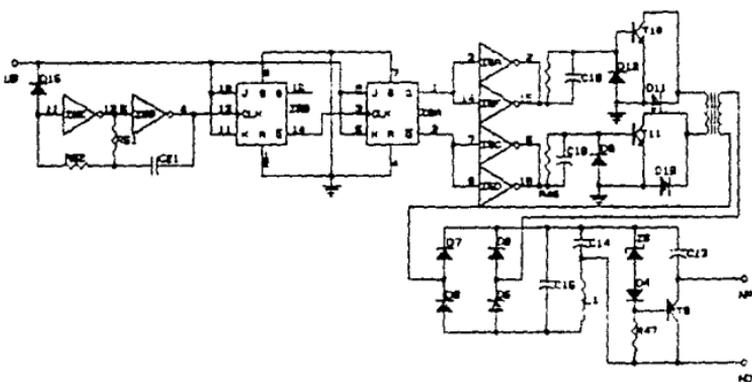


FIG. 59 Circuito original para las referencias negativas

El oscilador de los inversores, necesita mucha corriente, porque tiene puntos de trabajo fuera de los límites, además el inconveniente de esa configuración, es que no siempre oscila y depende del valor del capacitor (44). Además el número de componentes discretos que se emplea es considerable.

Por las razones mencionadas se decidió rediseñar totalmente este bloque. El nuevo diseño se basa en el principio de reguladores conmutados, para esto empleamos un circuito integrado el cual contiene un subsistema universal de regulador conmutado. Este circuito es el μ A78S40, que contiene los elementos básicos para construir un regulador conmutado.

El dispositivo contiene una referencia de voltaje, un oscilador de ciclo controlado, un comparador capaz de manejar alta corriente y alto voltaje, así como un diodo de potencia. En la figura 60 se muestra la configuración interna de este circuito.

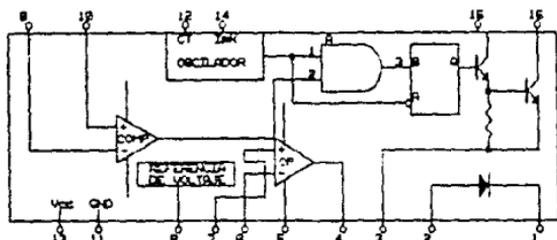


FIG. 60 Configuración del $\mu A78S40$

Las características de este circuito son:

- Temperatura de operación de 0°C a 70°C
- Voltaje de polarización máximo de 40V
- Salida de la referencia de voltaje 1V
- Salida ajustable de 1.25V a 40V (de acuerdo a la configuración)
- Corriente a través del diodo 1.5A
- Corriente a través del darlington 1.5A
- Voltaje de inversa en el diodo 40V
- Corriente de salida en la referencia de voltaje 10mA
- Alimentación del amplificador diferencial 40V

Estas características son bastante adecuadas para las necesidades de nuestro sistema.

Como los voltajes que requerimos son negativos, la configuración empleada es la de un convertidor inversor. La configuración de este tipo de inversor se muestra en la figura 61

El dispositivo contiene una referencia de voltaje, un oscilador de ciclo controlado, un comparador capaz de manejar alta corriente y alto voltaje, así como un diodo de potencia. En la figura 60 se muestra la configuración interna de este circuito.

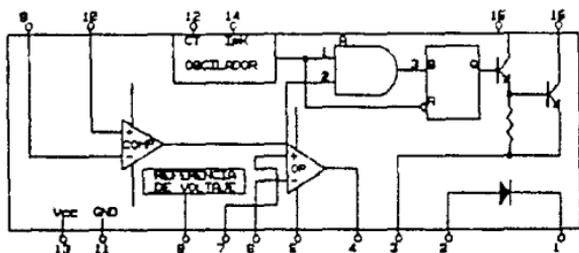


FIG. 60 Configuración del $\mu A78S40$

Las características de este circuito son:

- Temperatura de operación de 0°C a 70°C
- Voltaje de polarización máximo de 40V
- Salida de la referencia de voltaje 1V
- Salida ajustable de 1.25V a 40V (de acuerdo a la configuración)
- Corriente a través del diodo 1.5A
- Corriente a través del darlington 1.5A
- Voltaje de inversa en el diodo 40V
- Corriente de salida en la referencia de voltaje 10mA
- Alimentación del amplificador diferencial 40V

Estas características son bastante adecuadas para las necesidades de nuestro sistema.

Como los voltajes que requerimos son negativos, la configuración empleada es la de un convertidor inversor. La configuración de este tipo de inversor se muestra en la figura 61

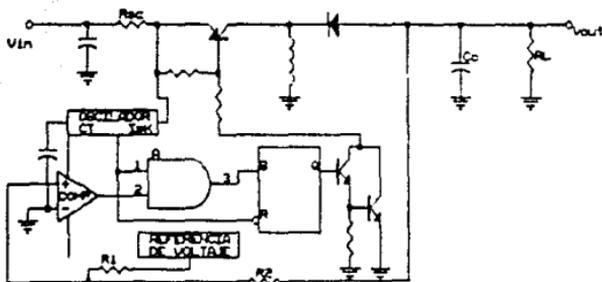


Fig 61 Configuración inversora para el $\mu A78S40$

Para calcular los valores de los elementos externos al circuito integrado, debemos de tomar en cuenta el valor del voltaje de salida que requerimos, que en este caso es de $-9.18V$. Ahora de acuerdo con las expresiones del manual tenemos (2.12):

$$\frac{t_{on}}{t_{off}} = \frac{|V_{out}| + V_r}{V_{in(min)} - V_{sat}} \quad (2.12)$$

donde el voltaje V_r es el voltaje en el diodo interno del circuito y el voltaje V_{sat} corresponde al voltaje de saturación del transistor. Considerando V_r igual a $1V$ y V_{sat} igual a $1.2V$ tenemos:

$$\frac{t_{on}}{t_{off}} = \frac{9.18+1}{24+1.2} = 0.4465$$

$$(t_{on} + t_{off})_{max} = \frac{1}{f_{min}} \quad (2.13)$$

considerando una frecuencia mínima de $15KHz$ tenemos:

$$(t_{on} + t_{off})_{max} = \frac{1}{15KHz} = 66.7\mu s$$

despejando de 2.12 t_{off}

$$t_{off} = \frac{t_{on}}{0.4465} \quad (2.14)$$

sustituyendo 2.14 en 2.13

$$\begin{aligned}t_{on} + \frac{t_{on}}{0.4465} &= 66.7\mu\text{s} \\ 0.4465(t_{on}) + t_{on} &= (66.7\mu\text{s})(0.4465) \\ t_{on}(1.4465) &= (66.7\mu\text{s})(0.4465) \\ t_{on} &= \frac{(66.7\mu\text{s})(0.4465)}{1.4465} = 20.6\mu\text{s}\end{aligned}$$

por otro lado tenemos para el capacitor del oscilador la siguiente expresión

$$C_T = (4 \times 10^{-5})(t_{on}) \quad (2.15)$$

sustituyendo valores

$$C_T = (4 \times 10^{-5})(20.6\mu\text{s}) = 0.823\text{nf}$$

La corriente de pico en la salida, la podemos calcular mediante la siguiente expresión:

$$I_{pk} = 2I_{out_{max}} \left(\frac{t_{on} + t_{off}}{t_{off}} \right) \quad (2.16)$$

sustituyendo valores y considerando una corriente máxima de salida igual a 30mA

$$I_{pk} = (2)(30 \times 10^{-3}) \left(\frac{66.7\mu\text{s}}{20.6\mu\text{s}/.4465} \right) = 90\text{mA}$$

Para la resistencia de corto circuito empleamos la siguiente expresión

$$R_{sc} = \frac{0.33}{I_{pk}} = \frac{0.33}{90\text{mA}} = 3.6\text{k}\Omega \quad (2.17)$$

Calculando el valor de la inductancia tenemos:

$$L_{(min)} = \left(\frac{V_{(in: min)} - V_{sat}}{I_{pk}} \right) (t_{on}) \quad (2.18)$$

sustituyendo valores

$$L_{(min)} = \left(\frac{24 - 1.2}{90\text{mA}} \right) (20.6 \times 10^{-6}) = 5\text{mH}$$

La inductancia también la podemos calcular de la siguiente forma:

$$V_L = \frac{L(di)}{dt} \quad (2.19)$$

Podemos asumir que las diferenciales las podemos considerar como incrementos. V_L es el voltaje en la inductancia, el cual es el voltaje de entrada menos el voltaje de saturación del transistor. El tiempo es el que corresponde a t_{on} , porque, es en este tiempo cuando se esta cargando la inductancia y descargando el capacitor C_o .

De acuerdo con lo anterior la expresión 2.19 se establece de la siguiente forma:

$$V_L = \frac{L(I_{pk})}{t_{on}} \quad (2.20)$$

despejando la inductancia de la ecuación 2.20

$$L = \frac{(V_L)(t_{on})}{I_{pk}} \quad (2.21)$$

sustituyendo valores

$$L = \frac{(24 - 1.2)(20.6 \times 10^{-6})}{90 \text{mA}} = 5.21 \text{mH}$$

Como podemos ver el valor de la inductancia, por los dos metodos es de 5mH aproximadamente.

Ahora, para calcular el capacitor de la salida tenemos

$$C_o = \frac{(I_{out})(t_{on})}{V_{rizo}} \quad (2.22)$$

considerando un voltaje de rizo de 0.01v y sustituyendo los valores tenemos:

$$C_o = \frac{(30 \times 10^{-3})(20.6 \times 10^{-6})}{0.01 \text{V}} = 60 \mu\text{F}$$

para asegurar un buen nivel de DC a la salida empleamos un capacitor de 100 μf . Por lo tanto C_o es igual a 100 μf .

Para el cálculo de R_1 y R_2 debemos considerar que a la entrada del comparador haya voltaje cero, tal como se muestra en la figura 62. Primeramente damos un valor inicial a R_1 para poder calcular R_2 .

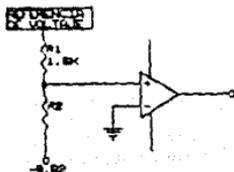


FIG 62 Configuración de entrada al comparador

Asignando un valor de $1.5K\Omega$, la corriente a través de R_1 esta determinada por:

$$I_{R1} = \frac{V_{MAX}}{R_1} = \frac{1.25V}{1.5K\Omega} = 0.833mA \quad (2.23)$$

como la corriente a través del operacional es cero, la corriente en R_1 es igual que en R_2 , por lo tanto podemos calcular R_2 como sigue:

$$R_2 = \frac{-V_{OUT}}{I_{R1}} = \frac{-(-9.82V)}{0.8333mA} = 11784\Omega \quad (2.24)$$

el valor de R_2 es así aproximadamente $11.6K\Omega$.

Para la construcción del inductor empleamos un núcleo ferromagnético del tipo Pot-core ya que este tipo de núcleo presenta pérdidas mucho menores por radiación del campo magnético, ya que éste concatena mejor el flujo magnético por la forma que tiene, además la densidad de flujo magnético por centímetro cuadrado es mayor que la de los núcleos convencionales. En este caso tenemos una densidad de flujo (B_{MAX}) igual a 1800 Gauss.

En la figura 63, se muestra un esquema de este tipo de núcleo, el cual muestra también, las áreas correspondientes, para poder calcular el área efectiva.

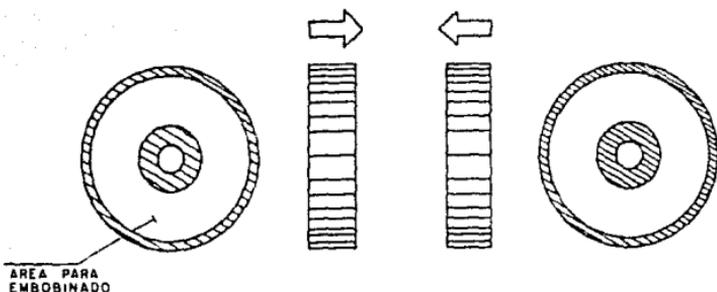


FIG 63 Estructura básica del Pot-core

El Área efectiva del núcleo esta determinada por:

$$A_e = \pi \left[\left(\frac{D_1}{2} \right)^2 - \pi \left(\frac{D_2}{2} \right)^2 \right] \quad (2.25)$$

Sustituyendo valores en la ecuación 2.25

$$A_e = \pi \left[\left(\frac{0.72}{2} \right)^2 - \pi \left(\frac{0.30}{2} \right)^2 \right] = 0.336 \text{ cm}^2$$

El número de vueltas en un inductor está determinado por la siguiente ecuación:

$$\# \text{ de vueltas} = N_p = \frac{(L_p)(I_p)(10^8)}{(A_e)(B_{max})} = \frac{(6.5 \times 10^{-3})(108 \times 10^5)}{(0.333)(1800)} = 116 \quad (2.26)$$

Demodulador FSK

Para construir el demodulador FSK se empleo un circuito PLL (PHASE - LOCKED - LOOP), empleando el circuito integrado MC14046B, que es precisamente un circuito PLL en tecnología CMOS. En la figura 64 se muestra la configuración interna de este circuito.

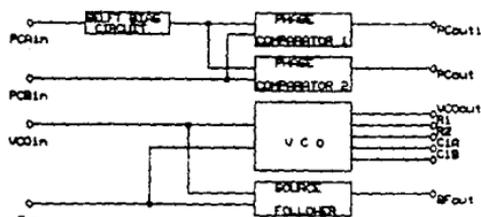


FIG. 64 Configuración interna del MC14046B

De acuerdo con las aplicaciones indicadas en el manual del fabricante, el circuito anterior lo podemos trabajar como demodulador, la configuración para esta aplicación se muestra en la figura 65.

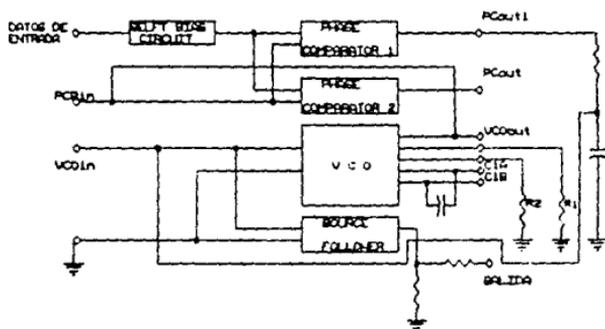


FIG. 65 Configuración del demodulador para el MC14046B

La entrada del circuito anterior, tal como se muestra en la figura 65, esta constituida por el secundario del transformador de desacople de información, el cual genera una onda senoidal modulada en frecuencia cuyos valores corresponden a los niveles lógicos de la información proveniente de la Unidad Sumergible. La información viaja a través del cable de polarización de la Unidad Sumergible sobre una onda senoidal de corriente, la cual genera una onda senoidal en voltaje en el secundario del transformador de desacople.

El circuito demodulador opera de la siguiente forma:

La señal de entrada tiene una determinada fase ϕ_1 y una determinada frecuencia F_1 , la cual entra directamente al comparador de fase 1, y genera una señal de error, resultado de la comparación de la señal de entrada y la señal que genera el oscilador controlado por voltaje (VCO), este último genera su señal de salida a partir del nivel de DC que entrega el filtro pasobajas que se encuentra a la salida del comparador de fase 1. La señal de salida del comparador de fase es el resultado del encadenamiento de la fase de entrada y de la fase del VCO. El nivel de voltaje que entrega el filtro paso bajas depende de los valores de frecuencia que entregue el comparador, ya que cuando se trate de un "uno" lógico (2.5KHz) el nivel de DC será mayor, y cuando se trate de un "cero" lógico (3.0KHz), el nivel será menor que el anterior.

De acuerdo a lo anterior el VCO cambiará su frecuencia hasta encadenarse con la de entrada mediante la variación del nivel entregado por el filtro. Por lo tanto el demodulador entregará dos niveles de DC correspondientes a los valores lógicos.

Para determinar los valores de las resistencias del VCO empleamos las expresiones correspondientes a la frecuencia máxima y mínima proporcionadas por el manual.

$$f_{\min} = \frac{1}{R_z(C_s + 32pf)} \quad (2.27)$$

$$f_{\max} = \frac{1}{R_s(C_s + 32pf)} \quad (2.28)$$

despejando R_s y R_z de las ecuaciones anteriores tenemos:

$$R_z = \frac{1}{f_{\min}(C_s + 32pf)} \quad (2.29)$$

$$R_s = \frac{1}{(f_{\max} - f_{\min})(C_s + 32pf)} \quad (2.30)$$

El manual establece que las ecuaciones anteriores son sólo una guía de diseño, para dar idea de los rangos de valores de las resistencias y frecuencias, ya que se pueden cometer errores del 400%, lo que se recomienda es que partiendo de los valores proporcionados por las ecuaciones anteriores, se determinen experimentalmente los valores exactos.

Ahora, de acuerdo con los valores de frecuencia medidos a la entrada del demodulador tenemos que $f_{min}=2160\text{Hz}$ y $f_{max}=3260\text{Hz}$, por lo tanto las resistencias son:

$$R_2 = \frac{1}{2160\text{Hz}(10n\text{f} + 32\text{p}\text{f})} = 46\text{K}\Omega$$

$$R_1 = \frac{1}{(3260 - 2160)(10n\text{f} + 32\text{p}\text{f})} = 90.62\text{K}\Omega$$

Los valores que realmente se emplean, son aproximadamente del doble.

Comparador

A la salida del demodulador se tiene un comparador como el mostrado en la figura 66.

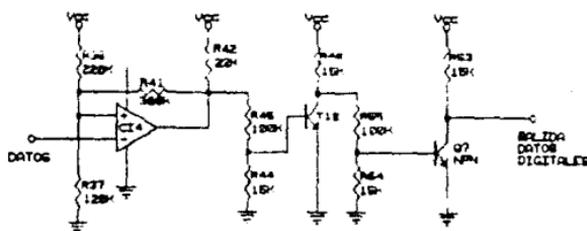


FIG. 66 Comparador a la salida del demodulador

Ahora, calculando la histéresis del comparador anterior tenemos:

$$V_{K(+)} = \frac{(R_2 \gamma)(UB)}{(R_2 \gamma + (R_2 \sigma)(R_{+1} + R_{+2}))} \quad (2.31)$$

$$V_{K(-)} = \frac{(R_2 \gamma)(R_{+1})(UB)}{(R_2 \sigma + (R_2 \gamma)(R_{+1}))} \quad (2.32)$$

sustituyendo valores en las ecuaciones 2.31 y 2.32

$$V_{K(+)} = \frac{(120K\Omega)(12)}{(120K\Omega + (220K\Omega)(390K\Omega + 22K\Omega))} = 5.467V$$

$$V_{K(-)} = \frac{(120K\Omega)(390K\Omega)(12V)}{(220K\Omega + (120K\Omega)(390K\Omega))} = 3.532V$$

Como podemos ver, los niveles de comparación son adecuados para los valores de voltaje correspondientes para cada frecuencia. Los valores de voltaje a la salida del demodulador son:

"1" lógico	2.5KHz	2.55V
"0" lógico	3.0KHz	6.28V

Los transistores de salida proporcionan a la señal los niveles adecuados para el "1" lógico y "0" lógico.

En la figura 67 se muestra el diagrama correspondiente al módulo FUSDR

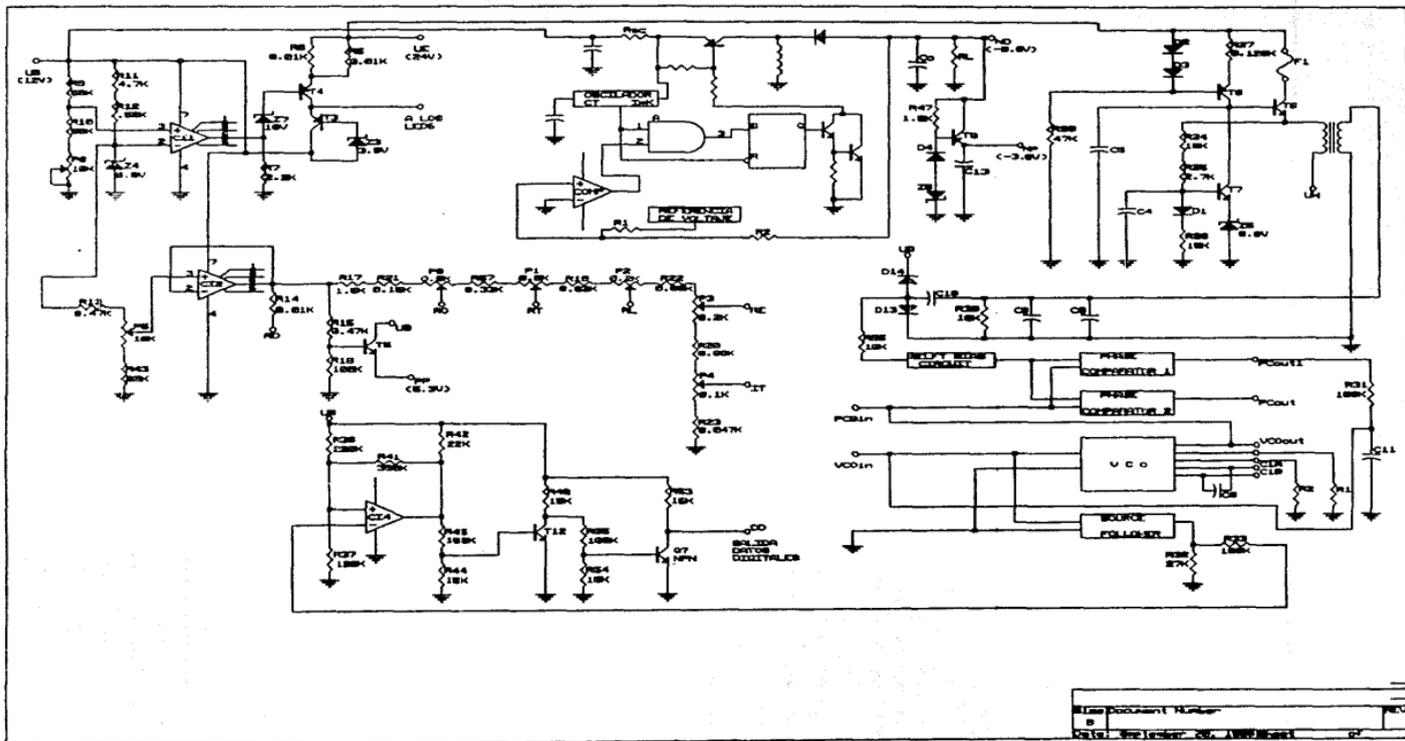


FIG. 67 Circuito módulo Fuente U.S., Demodulador y Referencias (FUSDR)

Oscilador

El circuito que corresponde al oscilador, estaba diseñado igual, que el oscilador del módulo Fuente, Modulador y Oscilador (FMO) de la Unidad Sumergible, el cual ya se analizó en la sección 1.1 y se muestra en la fig 18.

La configuración del oscilador de la Unidad de Abordo que se emplea, es exactamente la misma que la de la Unidad Sumergible, ya que es muy importante que ambos osciladores sean lo más compatibles posible en cuanto a sus características, por ejemplo que tengan el mismo tipo de oscilación paralelo o serie, ya que si hay diferencia entre uno y otro puede ocasionar una pequeña diferencia de frecuencia entre uno y otro. En esto estriba la sincronización de las dos unidades.

Divisor de frecuencia

El divisor de frecuencia está constituido básicamente, por un contador de binario de 14 bits (MC14020), el cual recibe la frecuencia del oscilador de 1048576 Hz. En la figura 69 se muestra la configuración de este divisor.

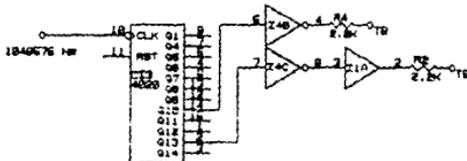


FIG. 69 Circuito correspondiente al divisor de frecuencia

Del divisor de frecuencia obtenemos las señales de reloj para la Unidad de Abordo (TS) y para el módulo de sincronización (TB). La primera de ellas se obtiene de la salida Q13 del divisor cuyo valor está determinado por:

$$F_{TS} = \frac{F_{CK}}{2^{13}} \quad (2.33)$$

$$F_{TS} = \frac{1048576 \text{ Hz}}{2^{13}} = 128 \text{ Hz.}$$

Por lo tanto la frecuencia de la señal TS es de 128 Hz, que recordando, es la frecuencia de transmisión de la Unidad Sumergible.

Ahora, la señal Tb, la obtenemos de la salida Q10 del contador, cuya frecuencia esta determinada por:

$$F_{CK} = \frac{F_{CK}}{2^{10}} \quad (2.34)$$

$$F_{CK} = \frac{1048576 \text{ Hz}}{2^{10}} = 1024 \text{ Hz}$$

La frecuencia de operación para el módulo de sincronización es por lo tanto de 1024 Hz.

El contador tiene un circuito de reset, el cual esta controlado por las líneas E y F, tal como se muestra en la figura 70.

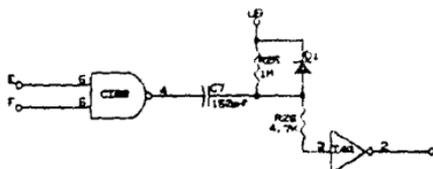


FIG. 70 Circuito de reset para el divisor de frecuencia

Del circuito anterior, cuando las entradas son tales que en el punto "I" hay un "uno" lógico, en la salida del circuito hay un "cero" lógico, condición bajo la cual el divisor de frecuencias opera. Ahora cuando en el punto "I" hay un "cero" lógico, a la salida del circuito habrá un "uno" lógico, con esto el divisor se "limpia", esto sucede sólo el tiempo en que el capacitor llega a $V_{cc}/2$. Después de esto el diodo D_1 descarga al capacitor y tenemos las condiciones iniciales para repetir el ciclo.

Circuito Secuencial de Control.

Tal como se muestra en la figura 68, las señales que controlan este circuito son BE, BV y SI, las dos primeras provienen del módulo de sincronización y la señal SI del módulo Registro Convertidor. Esta última corresponde al último uno del identificador de los datos.

Las señales de salida de este circuito son: BR, LA y SP. La señal BR constituye la señal de reset para los registros de corrimiento del módulo de sincronización, el cual se activa con un nivel alto y se da cuando el identificador ha sido decodificado. La línea LA es una señal de control para los convertidores de los módulos Registro Convertidor, y se encarga de cargar los datos del buffer de entrada a los registros del convertidor D/A, para esto la señal debe tener un nivel alto y en estas condiciones dicho convertidor puede iniciar la conversión. La señal SP habilita dos líneas de control de los convertidores en los módulos Registro Convertidor, estas líneas son: \overline{SCB} y SPC. La primera está condicionada al estado de la segunda y en conjunto controlan la función serie o paralelo del registro de corrimiento del módulo Registro Convertidor además del número de bits a manejar.

La secuencia de operación de este módulo está estrechamente relacionada con el funcionamiento del módulo de sincronización, razón por la cual dicha secuencia de operación se analizará en el siguiente módulo (Sincronización), haciendo referencia a las señales que se han marcado con las literales de la "A" a la "J", además de sus estados lógicos

2.4) Módulo 4) SINCRONIZACION (SIND)

Este módulo tiene la función de sincronizar el reloj de la Unidad Subergible (el cual opera sin interrupciones) con el reloj de la Unidad de Abordo, el cual tiene un reset cada segundo. En la figura 71 se muestra el diagrama de este módulo.

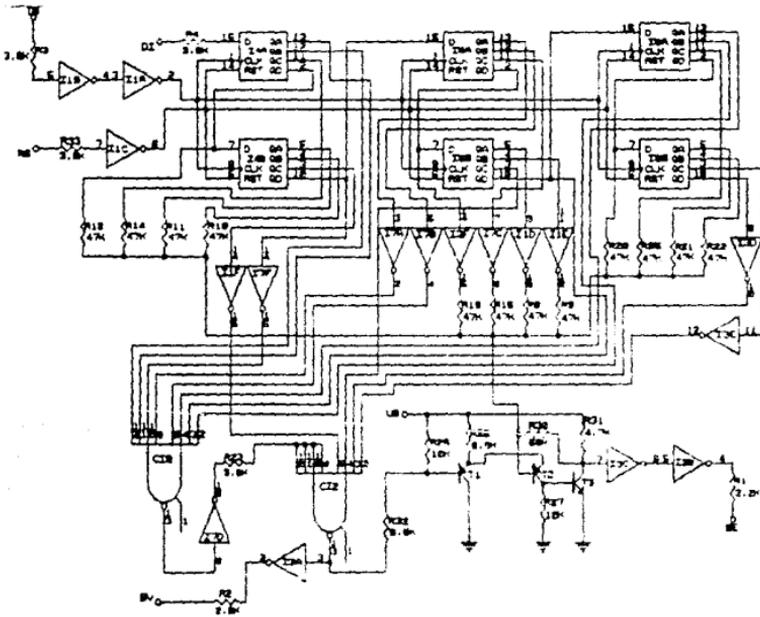


FIG. 71 Circuito correspondiente al módulo de Sincronización

La función de sincronización se realiza mediante el análisis del identificador de los datos que está a la cabeza de los mismos. Esto es muy importante ya que debemos enfatizar que la información que proviene de la Unidad Sumergible a través del demodulador FSK (Módulo FUSDR) está en serie y formada por paquetes de 10 bits, que corresponden a la información de cada canal, por lo tanto, si no se sincronizan correctamente los relojes se puede ocasionar que los paquetes se defasen y se generen errores de lectura.

Primera mente para procesar la información en serie, debemos de separar el identificador de los datos, y luego seleccionar un tiempo para leer los datos. Para la lectura se seleccionó el tiempo de tal forma que al momento de leer se tome el valor a la mitad del bit donde el valor es más fiable.

La información en serie se alimenta tanto a los registros del módulo Registro convertidor, como a los registros de este módulo, que se emplean para el identificador.

Este módulo como se muestra en la figura 71 está constituido básicamente por tres circuitos integrados (MC14015) que son registros de corrimiento duales de 4 bits, por lo tanto se cuenta con 6 registros de 4 bits, los cuales se conectan en serie para formar uno sólo de 24 bits, y se emplea sólo para el identificador.

La información que se recibe primero es precisamente la del identificador de los datos (0101), y entra 8 veces más rápido al registro de este módulo que a los registros de los módulos Registro Convertidor. El hecho de que el identificador entre 8 veces más rápido en este módulo, es por la frecuencia del reloj; que para este módulo es de 1024Hz (TB=1024Hz) y para el módulo Registro Convertidor es de 128 Hz (TS=128Hz), con esto logramos que en el registro de este módulo la información se acomode como sigue:

00000000	11111111	00000000	11111111	>32 Bits
0	1	0	1	>4 Bits

De lo anterior podemos ver que el identificador se encuentra en 8 campos dentro del registro de 24 bits esto, con el fin de tener un número suficiente de bits para decodificar; al propio identificador y el tiempo adecuado para efectuar la lectura de los datos.

Como ya se menciona el registro de este módulo es de 24 Bits, y el identificador, por entrar 8 veces mas rapido, requiere un campo de 32 bits, esto no afecta ya que los 4 bits de los extremos no se emplean, porque sólo interesan los cambios que en el identificador se presentan y que son 3.

En la figura 72 se muestra una tabla que esquematiza la forma de como el identificador avanza a treves de este registro de 24 bits y como se decodifica. Tambien en dicha tabla se presentan todos los estados que se suceden durante el paso del identificador a traves del registro de 24 bits.

B4		B5				B4							
0	1					0	1						
											0	1	
												0	2
												0	3
												0	4
												0	5
												0	6
												0	7
												0	8
												0	9
												0	10
												0	11
												0	12
												0	13
												0	14
												0	15
												0	16
												0	17
												0	18
												0	19
												0	20
												0	21
												0	22
												0	23
												0	24
												0	25
												0	26
												0	27
												0	28
												0	29
												0	30
												0	31
												0	32
												0	33

FIG.72 Tabla del identificador en el registro de este modulo

En la tabla anterior las casillas que estan vacias representan los ceros que hay despues de que se ha dado el reset de los registros, y los ceros que si estan marcados son los ceros del identificador que estan llegando.

Tal como se muestra en la figura 71 algunas salidas del registro de corrimiento, se encuentran interconectadas en un nodo común a través de resistencias. El voltaje en este nodo se comporta de la siguiente forma:

Desde el estado 1 hasta el estado 14 las resistencias $R_1, R_2, R_3, R_4, R_5, R_6, R_7, R_8, R_9, R_{10}, R_{11}$ y R_{12} se encuentran conectadas a un nivel bajo que practicamente es de cero volts, las resistencias R_3, R_6, R_7 y R_8 por los inversores se encuentran a un nivel alto que aproximadamente es V_{cc} , que en este caso es de 12V. El circuito equivalente se muestra en la figura 73. El voltaje esta determinado por:

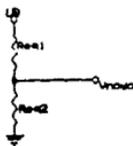


FIG 73 Circuito equivalente estados 1 - 14

$$V_{NODO} = \frac{(R_{eq2})(V_{cc})}{R_{eq2} + R_{eq1}} \quad (2.35)$$

$$R_{eq2} = R_3 \parallel R_6 \parallel R_7 \parallel R_8 \parallel R_9 \parallel R_{10} \parallel R_{11} \parallel R_{12} = 5.87K\Omega \quad (2.36)$$

$$R_{eq1} = R_1 \parallel R_2 \parallel R_4 \parallel R_5 \parallel R_{10} = 11.75K\Omega \quad (2.37)$$

sustituyendo valores en 2.35

$$V_{NODO} = \frac{(5.875K\Omega)(12V)}{5.875K\Omega + 11.75K\Omega} = 4V$$

el voltaje en el nodo en los estados 1 al 14 es de 4V

En la tabla de la figura 74 se muestran los valores de voltaje para el nodo y las resistencias equivalentes para cada estado. Los resultados fueron calculados de igual forma en los estados 1 al 14.

ESTADOS	RESISTENCIAS A Vcc	RESISTENCIAS A GND	VOLTAJE DE NODO
1 A 14	R5, R6, R7, R8	R1, R2, R3, R4, R9, R10, R11, R12	4V
15	R5, R6, R7, R8, R12	R1, R2, R3, R4, R9, R10, R11	5V
16	R1, R2, R3, R4, R9, R10	R5, R6, R7, R8, R11, R12	6V
17	R5, R6, R7, R8, R10, R11, R12	R1, R2, R3, R4, R9	7V
18 A 24	R5, R6, R7, R8, R9, R10, R11, R12	R1, R2, R3, R4	8V
25	R5, R6, R7, R9, R10, R11	R1, R2, R3, R4, R8, R12	9V
26	R5, R6, R9, R10	R1, R2, R3, R4, R7, R8, R11, R12	4V
27	R5, R9	R1, R2, R3, R4, R6, R7, R8, R10, R11, R12	2V
28 AL 30	-----	TODAS	0V
31	R4, R8, R12	R1, R2, R3, R5, R6, R7, R9, R10, R11	3V
32	R3, R4, R7, R8, R11, R12	R1, R2, R5, R6, R9, R10	6V
33	R2, R3, R4, R6, R7, R8, R10, R11, R12	R1, R5, R9	9V

FIG 74 Tabla del voltaje de nodo en el registro del identificador

Tal como se muestra en la figura 71, algunas salidas de los registros de corrimiento están conectadas a una compuerta NAND de 12 entradas, la salida de ésta controla un comparador analógico el cual compara el voltaje en el nodo, que como ya se analizó, es un voltaje que aumenta o disminuye su valor en forma escalonada dependiendo del avance del identificador a través del registro de corrimiento. En la figura 75 se muestra la configuración de este comparador.

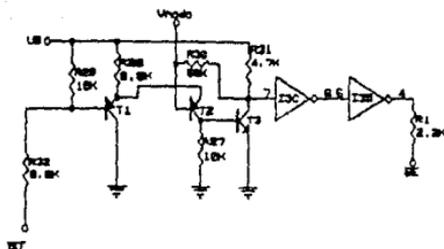


FIG. 75 Comparador analógico a la salida del registro.

Analizando el comparador y haciendo referencia a la tabla de la figura 72 tenemos lo siguiente:

Del estado 1 al estado 29 la salida BV esta en un "cero" lógico, por lo que la salida de la compuerta tendremos un "uno". En estas condiciones el transistor Q₁ se comporta tal como se muestra en la figura 76.



FIG. 76 Q₁ en los estados 1 al 29

Analizando el circuito anterior se determina que Q₁ en los estados 1- 29 se encuentra en corte, ya que en su base se esta aplicando el mismo voltaje que al emisor

Para Q_2 en estos estados se comporta como se muestra en la figura 77

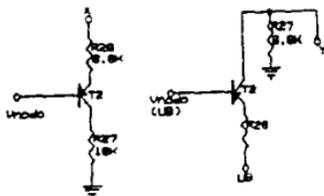


FIG. 77 Q_2 en los estados 1 al 29

En estos estados el voltaje en el nodo, que para Q_2 corresponde a la polarización de su base, varía de 0 a 8 volts de acuerdo con los cálculos realizados anteriormente; pero el valor de cero volts, no implica que corresponda al estado 1 ya que la variación del voltaje no mantiene ninguna relación acendente con respecto al estado.

Analizando el circuito de la figura 77, obtenemos el voltaje en el colector de Q_2 para cada valor de voltaje en el nodo, ya que el voltaje de colector de Q_2 es el voltaje de entrada a Q_2 . En la tabla de la figura 78 se muestran los voltajes de colector de Q_2 de acuerdo al voltaje en el nodo.

VOLTAJE DE NODO	VOLTAJE EN EL COLECTOR Q_2
4V	10.7832V
5V	9.2640V
6V	7.6471V
7V	6.9235V
8V	4.8580V
2V	12.0764V (SATURADO)
0V	16.6176V (SATURADO)

FIG.78 Voltaje de colector en Q_2 en relación al voltaje de nodo

En los dos últimos casos donde el voltaje en el nodo es menor o igual a 2V el transistor está completamente saturado, ya que no puede haber más de 12V cuando el transistor está saturado, si despreciamos el voltaje de saturación del transistor.

Para el transistor Q_3 las condiciones, en los estados del 1 al 29, se muestran en la figura 79.

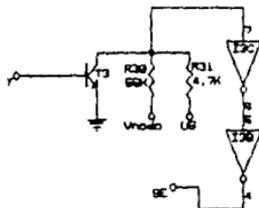


FIG 79 Condiciones de Q_3 en los estado 1 al 29

Como se puede observar la configuración de la base de Q_3 , no posee resistencias que limiten la corriente, razón por la cual basta con sobrepasar el voltaje de encendido de la juntura Base-Emissor y el transistor se satura, en este caso el voltaje de la base es el voltaje de colector de Q_2 y este varía de 4 a 10 volts tal como se muestra en la tabla de la figura 78, lo que implica que el transistor Q_3 esta siempre saturado, con esto el voltaje de colector-emisor de Q_3 , que en la salida (BE), esta aproximadamente en cero volts, despreciando el voltaje de saturación de Q_3 .

En el estado 30 las condiciones del comparador cambian totalmente, ya que en este punto, tal como se puede apreciar en la figura 72, la salida BV adquiere un nivel alto, lo que implica que en la base de Q_1 haya un nivel bajo, que aproximadamente es cero volts. En la figura 80 se muestran las condiciones del comparador para el estado 30.

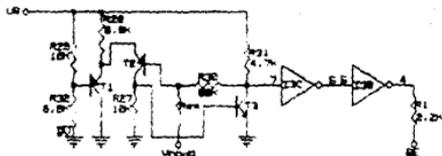


FIG.80 Condiciones del comparador en el estado 30

En este estado la condición de la señal BE debe ser de un nivel bajo, ya que si estuviera en un nivel alto, se daría el "reset" al registro de corriente del identificador y el "reset" al divisor de frecuencias del módulo anterior, y en este estado aun no ha transcurrido el tiempo para leer los datos a la mitad del bit, lo que implica que el transistor Q_2 del comparador siga aun saturado. La condición para que Q_2 este saturado es que en su base se le este aplicando un voltaje mayor al de la juntura Base-Emissor (0.7V), por las características de la malla en su base, este voltaje está determinado por la caída en la resistencia R_{27} (10K Ω). Para esto calculamos la corriente de emisor en Q_2 , suponiendo primero que Q_2 no esta saturado obtenemos una corriente $I_{E2}=63.7 \mu A$ que produciría una caída de 637V en R_{27} , lo cual no puede ser posible, lo que indica que Q_2 tambien este saturado. Ahora tomando en cuenta que Q_2 esta saturado y despreciando su voltaje de saturación la corriente en E_2 es igual $I_{E2}=0.559 \mu A$ la cual produce una caída de 5.6V en R_{27} , con lo que aseguramos que Q_2 este aun saturado.

En el estado 31 de la tabla de la figura 75 y de acuerdo con los cálculos para el nodo, el comparador adquiere las condiciones que se muestran en la figura 81

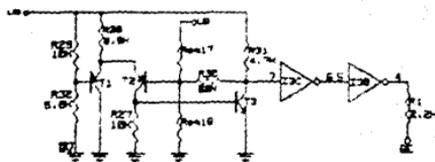


FIG. 81 Condiciones del comparador en el estado 31

En este estado la condición de la señal BE debe de ser baja, ya que aun no ha transcurrido el tiempo que estamos buscando para leer los datos a la mitad del bit, lo que implica que el transistor Q₂ aun esté en saturación. La condición para que Q₂ aun siga saturado es que a su base se le aplique un voltaje mayor al de encendido de la juntura Base-Emisor (0.7V), de acuerdo a las características de la malla en su base. Como en el estado anterior, este voltaje está determinado por la caída en la resistencia R₂₇. Calculando la corriente en el emisor 2, considerando la configuración del comparador en el estado 31, es igual a 27.47mA que produciría una caída de 274.7 V en R₂₇ lo cual no puede ser posible lo que implica que Q₂ aun este saturado. Tomando en cuenta esto y despreciando el voltaje de saturación de Q₂, las condiciones para el calculo de I_{B2} son las mismas que las anteriores por lo que el voltaje que se aplica a la base de Q₂ es igual a 5.6V, con lo que aseguramos que Q₂ aun siga saturado.

Ahora, para el estado 32 de acuerdo con la tabla de la figura 72, las condiciones del comparador son como se muestran en la figura 82.

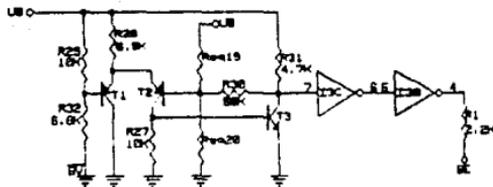


FIG 82 Condiciones del comparador en el estado 32

Este estado es precisamente en el cual la señal BE adquiere un nivel alto, lo que implica que se genere la señal de "reset" para el divisor de frecuencias en el módulo Oscilador Divisor de frecuencias y Control, y todas las salidas del divisor pasan a un nivel bajo, el se invierte antes de salir del módulo a través de un inversor. La señal de reloj de los registros del módulo Registro Convertidor, requieren de un "borde" de subida para pasar los datos, esto implica que cuando BE se va a un nivel alto, el registro del módulo Registro Convertidor carga los datos, a la mitad del bit.

De lo anterior el transistor Q_2 en este estado debera estar en corte para que a la salida haya un nivel alto. Para que Q_2 ahora este en corte implica que en la resistencia R_{27} no haya caída de voltaje y para que esto suceda, es necesario que Q_2 este en corte y no circule corriente en el Emisor 2. Para corroborar esta afirmación, calculamos la corriente en el Emisor2 suponiendo que no esta en corte y obtenemos $I_{E2} = -28 \mu A$. El signo negativo indica que la corriente saldría del emisor de Q_2 lo cual no puede ser posible, y lo que indica es que Q_2 ahora está en corte.

Como el transistor Q_2 esta en corte, tal como se demostro, implica que por la resistencia R_2 no circule corriente y por lo tanto no habra una caida de voltaje en dicha resistencia, con esto el voltaje que se aplica a la base de Q_2 es cero con lo que consigue estar en corte tal como lo supusimos en un principio.

En este estado (32) las condiciones de las dos señales de decodificación de este módulo, BV y BE están en un nivel alto, que implica haber llegado al tiempo que requerimos para leer los datos.

Cuando la señal BV está en un "uno" la señal SP del circuito de control del módulo anterior, adquiere un nivel alto, esto implica que los registros del módulo Registro Convertidor acepten datos en serie, pero en este tiempo el último "uno" del identificador aun esta presente, lo que implica que en los datos que entren a los registros llevaran el último "uno" del identificador, el cual se emplea para determinar cuando se hallan todos los datos en sus respectivos registros. Después de que la señal BV adquiere un "uno", pasan exactamente 4 ciclos de reloj para que la señal BE adquiera un nivel alto. Estos 4 ciclos de reloj corresponden exactamente a la mitad del tiempo de un bit en los registros de los datos, por esta razon cuando BE está en uno lógico se da el "reset" del divisor de frecuencias y como la salida de este hay inversores, el "reset" cambia a un "uno" y como los registros de los datos requieren de un borde de subida para pasar los datos, es entonces cuando se realiza la lectura.

Del análisis anterior podemos generar la tabla de verdad que se muestra en la figura 83, en la cual están especificadas las señales del módulo anterior y de este, además las literales de la "A" a la "J" que se encuentran especificadas en el circuito de la figura 68 que sirven como apoyo para determinar la respuesta de las señales que nos interesan.

OK	TS	TS	BV	BE	A	B	C	D	E	F	O	M	I	J	BR	LA	SP	BI
0	0	0	0	0	1	0	0	1	0	1	1	0	1	0	1	0	0	0
1	0	0	0	0	1	0	0	1	0	1	1	0	1	0	1	0	0	0
0	0	0	0	0	1	0	0	1	0	1	1	0	1	0	1	0	0	0
1	0	0	0	0	1	0	0	1	0	1	1	0	1	0	1	0	0	0
ESTAS CONDICIONES PERMANECEN CONSTANTES HASTA QUE BV CAMBIE SU ESTADO. MIENTRAS TANTO LOS REGISTROS DEL MOD. RC CARGAN DATOS EN PARALELO QUE SON CEROS																		
0	1	0	1	0	1	0	1	0	1	1	0	1	0	1	0	0	0	0
1	1	0	1	0	0	1	1	0	0	1	0	0	1	0	1	0	1	0
EN EL ESTADO INMEDIATO ANTERIOR LOS REGISTROS DEL MOD. RC ESTAN EN CONDICIONES DE ACEPTAR DATOS EN SERIE																		
0	1	0	1	0	0	1	1	0	0	1	0	0	1	0	1	0	1	0
1	1	0	1	0	0	1	1	0	0	1	0	0	1	0	1	0	1	0
ESTAS CONDICIONES PERMANECEN CONSTANTES HASTA QUE BE CAMBIE SU ESTADO A UNO LOGICO																		
0	1	0	1	1	0	1	1	0	1	0	0	1	0	0	1	0	1	0
1	1	0	1	1	0	1	1	0	1	0	0	0	0	1	0	0	1	0
EN EL ESTADO INMEDIATO ANTERIOR SE DA EL RESET DEL DIV. DE FRECUENCIA Y DEL REGISTRO DEL IDENTIFICADOR, EN ESTE TIEMPO LOGRAMOS DEFASAR EL RELOJ DE LA UNIDAD DE ABORDO EXACTAMENTE MEDIO CICLO CON RESPECTO AL DE LA UNIDAD SUMERGIBLE. Y LOS DATOS EN SERIE ENTRAN DEFASADOS 1/2BIT																		
0	0	0	0	0	1	0	1	0	1	0	0	0	0	1	0	0	1	0
1	0	0	0	0	1	0	0	1	1	0	0	0	0	1	0	0	0	1
ESTAS CONDICIONES PERMANECEN CONSTANTES HASTA QUE EL ULTIMO BIT DEL IDENTIFICADOR LLEGA (SI=1)																		
0	0	1	0	0	1	0	0	1	1	0	0	0	1	0	0	0	1	1
1	0	0	0	0	1	0	0	1	0	1	1	1	1	1	0	1	1	0
EN EL ESTADO ANTERIOR LOS DATOS PAGAN AL CONVERTIDOR DE EL MODULO RC PARA INICIAR CONVERSION Y DESPLIEGUE																		
0	0	0	0	0	1	0	0	1	0	1	1	0	1	0	1	0	0	0
EN ESTE ULTIMO ESTADO EL SISTEMA ADQUIERE LAS COND. INICIALES PARA INICIAR UN NUEVO CICLO																		

FIG. 83 Tabla de verdad del circuito de control del modulo anterior.

De acuerdo a la tabla anterior podemos generar un diagrama de tiempos que ilustre la secuencia de operación, el cual se muestra en la figura 84.

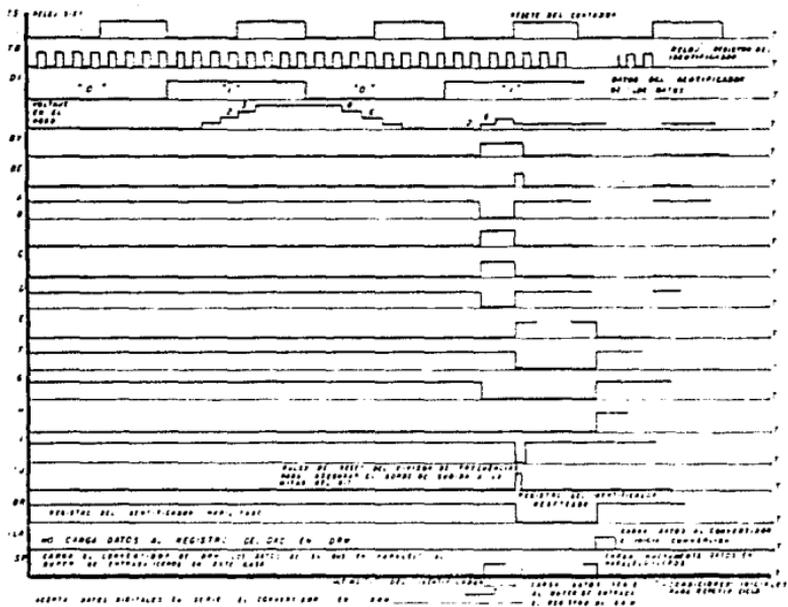


FIG. B4 Diagrama de tiempos de los módulos Sincronización (SIN) y Oscilador, Divisor de frecuencias y Control (ODC)

2.5) Módulo 5) REGISTRO CONVERTIDOR (RC)

Este módulo se encuentra dividido en dos partes exactamente iguales, en cada una de ellas se maneja un canal de 10 bits. Este módulo recibe la información que entrega el demodulador y la recibe sin el identificador. También se encarga de convertir cada paquete de datos (10 bits), en un valor analógico que posteriormente pasara a la sección de despliegue, que es un voltmetro digital donde cada paquete se escalara para su correcta lectura.

Este módulo está constituido básicamente por un circuito integrado AD7522, el cual se emplea como registro de corriente, latch y convertidor digital analógico. El circuito correspondiente a este módulo se muestra en la figura 85.

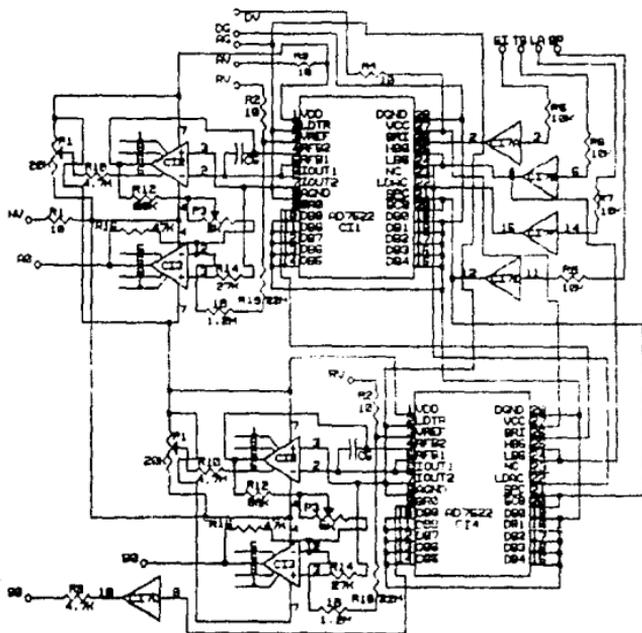


FIG. 85 Circuito del módulo Registro Convertidor (RC)

El circuito anterior recibe sus señales de control del módulo Oscilador Divisor de Frecuencias y Control (ODC), las cuales son: TS, LA y SP.

La señal "TS" es la que corresponde a la señal de reloj para el registro de corrimiento el cual se encuentra en modo serie, los datos que estén presentes en la entrada serie SRI pasaran al bufer de entrada con cada borde de subida de la señal "TS", ya que las señales LBS y HBS se encuentran conectadas juntas.

La señal SP es la encargada de controlar las líneas CSS y SPC conjuntamente. Cuando tenemos un nivel alto en SP el registro trabaja en serie aceptando palabras de 10 bits y cuando tenemos cero trabaja en paralelo aceptando palabras de 8 bits.

La señal SP pasa de "0" a "1" cuando se ha decodificado el identificador y esto sucede cuando aun esta presente el ultimo "uno" del identificador.

La señal LA se encarga de pasar los datos del bufer de entrada al registro del convertidor para iniciar la conversión. Esto ultimo se efectua cuando en LA hay un nivel alto, y esto sucede cuando el ultimo "uno" del identificador llega al módulo anterior (ODC) a traves de la señal "SI", el uno pasa directamente a la señal LA con lo que se inicia la conversión y despliegue de los datos mientras el sistema inicia un nuevo ciclo de lectura.

El convertidor Digital Analógico que contiene el circuito AD7522 es del tipo red R-2R, la configuración de este convertidor se muestra en la figura 86.

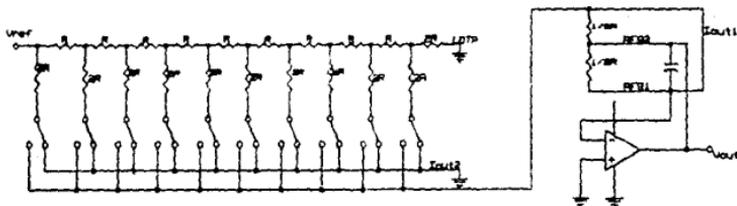


FIG. 86 Configuración del convertidor A/D del AD7522

De la figura anterior podemos ver que la resistencia de realimentación para el operacional es de $1/4R$ ya que al interconectar las terminales RFB1 e Iout1, $R/2$ y $R/2$ quedan en paralelo. El peso de cada bit está determinado por la ecuación 2.38, donde "n" representa el orden del bit del MSB al LSB; es decir, que para el MSB "n" es igual a 1.

$$-V_{out} = \frac{V_{REF}}{(4)(2^n)} \quad (2.38)$$

para cualquier entrada digital solo sumamos el voltaje correspondiente a los bits que se encuentren en uno lógico.

La señal que nos entrega el convertidor, como podemos ver es negativa, razón por la que a la salida de este, tenemos un amplificador inversor tal como se muestra en la figura 87.

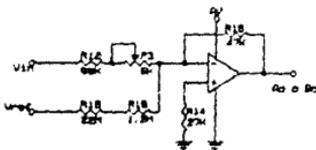


FIG. 87 Configuración del Amplificador Inversor

Analizando el circuito anterior obtenemos las siguientes expresiones:

a) Considerando el pot. $V_{out} = -0.01215 - \{(0.644)(V_{in})\}$ (2.39)

b) Sin considerar el pot. $V_{out} = -0.01215 - \{(0.69)(V_{in})\}$ (2.40)

Para escala mínima ($V_{in}=0$), la salida es independiente a la posición del potenciómetro y es igual a $-0.01215V$. Por lo tanto para A_0 o B_0 cuando V_{in} es igual a cero, tenemos una salida igual a $-12mV$. Para máxima escala el voltaje de salida es:

a) $V_{out} = -0.01215V - (-1.5)(0.643835616) = 0.9537V$

b) $V_{out} = -0.01215V - (-1.5)(0.69117647) = 1.024766405V$

El voltaje al cual se ajusta la salida con escala completa es a $1.012V$ por los rangos de los sensores empleados. Este ajuste se realiza mediante el potenciómetro $P_2(P_4)$.

El offset que tiene la salida de $-0.012V$, cuando tenemos un dato digital igual a cero, es porque algunos sensores pueden trabajar con rangos negativos.

Si se emplea un sensor que no tenga la característica de operar con valores negativos, el offset de $-0.012V$ se debe anular, ya que la recta del sensor no se podrá asemejar a la recta del sistema por tener orígenes diferentes.

2.6) Módulo 6) DESPLIEGUE (DES)

Este módulo es básicamente un voltmetro digital el cual está constituido por un sólo circuito integrado. Este voltmetro recibe la señal analógica correspondiente a un dato digital, proveniente del módulo anterior (Registro Convertidor) y se encarga de escalarlo mediante el voltaje de referencia.

Este módulo maneja un sólo canal, y dependiendo del canal que se trate (presión, temperatura, etc.), será el voltaje de referencia que se le aplique para que la lectura corresponda al parámetro que registre dicho canal.

En la figura 88 se muestra la configuración de este módulo.

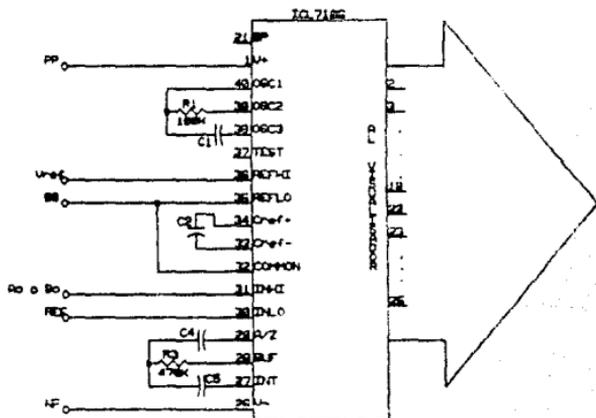


FIG. 88 Configuración del módulo de Despliegue

El circuito que constituye el módulo es el ICL7106, que es un convertidor Analógico/Digital de doble pendiente, además contiene manejadores de segmentos, decodificadores, voltaje de referencia y un reloj para manejar directamente un visualizador de cristal líquido de 3 dígitos y medio no multiplexado.

Las características principales de este circuito son:

- No requiere circuitería externa para el manejo del visualizador
- Con entrada cero entrega una lectura igual a cero
- Indicación de polaridad
- Diseñado con tecnología CMOS
- Temperatura de operación de 0°C a 70°C
- Alta impedancia de entrada
- Reloj y referencia en el mismo chip.
- Coeficiente de temperatura 80ppm/°C

El convertidor consta de dos partes principales, una sección analógica y una sección digital, la sección analógica corresponde al convertidor Analógico/Digital de doble pendiente y la digital a los decodificadores, manejadores, latch, y reloj para el manejo de los visualizadores de cristal líquido.

Las lecturas digitales que entrega están determinadas por la siguiente ecuación (2.41)

$$\text{LECTURA DIGITAL} = (1000) \left\{ \frac{V_{IN}}{V_{REF}} \right\} \quad (2.41)$$

Cada ciclo de conversión está dividido en 3 fases de operación:

- a) Auto Zero
- b) Integración de Señal
- c) Integración de referencia

Fase Autozero

En esta fase, el capacitor de referencia se carga al voltaje de referencia. Por último una malla se cierra al rededor del sistema para cargar el capacitor de auto-zero (CAZ) para compensar por offset en el comparador, en el buffer y el integrador.

Integración de Señal

El convertidor integra el voltaje diferencial entre IN-HI e IN-LO por un tiempo fijo. Este voltaje puede estar dentro de un amplio rango de modo común. La polaridad de la señal integrada es determinada al final de esta fase.

Integración de Referencia

La entrada IN-HI es conectada al capacitor de referencia, previamente cargado, IN-LO es conectado a la tierra analógica. La señal de entrada determina el tiempo requerido para que la señal regrese a cero. La lectura digital es entonces determinada por la ecuación 2.80.

Después de la fase anterior se tienen las condiciones necesarias para iniciar un nuevo ciclo de lectura.

Los valores de los componentes externos son los recomendados por el fabricante, los cuales se establecen bajo una serie de criterios que a continuación se describen.

Para el capacitor de auto-zero (terminal 29) el fabricante recomienda que para una escala de 2V el valor adecuado es de $0.046\mu\text{F}$. El valor del capacitor de referencia recomendado es de $0.1\mu\text{F}$ para muchas aplicaciones.

Para seleccionar el capacitor del integrador debemos considerar que el capacitor no se satura. Una escala nominal de

$\pm 2V$ de rango para el integrador es aceptable cuando la tierra analógica es usada como referencia. Una escala de ± 3.5 a $4V$ de rango es aceptable si la fuente es de $\pm 5V$ y la tierra analógica tiene las mismas condiciones que en la escala anterior. Los valores nominales son $0.22\mu F$ y $0.10\mu F$, para tener 3 lecturas por segundo (dependiendo de la frecuencia del reloj).

Por lo que respecta a la resistencia del integrador se establece que si tenemos una escala completa de $2V$ el valor debe ser de $470K\Omega$ y si tenemos una escala de $200mV$ la resistencia debe ser de $47K\Omega$.

Para los componentes del oscilador se establece que una resistencia de $100K\Omega$ es adecuada para todos los rangos de frecuencia. El capacitor puede ser calculado por:

$$f = \frac{0.45}{(R)(C)} \quad (2.42)$$

seleccionando un capacitor de $12pF$ tenemos una frecuencia de $375KHz$ con lo que tendremos aproximadamente 23.5 lecturas por segundo ya que cada ciclo requiere de 16000 ciclos de reloj.

Los voltajes de referencia seleccionados, como ya se menciono dependen del parametro que este manejando el canal.

Todos los valores de los componentes externos que se seleccionaron corresponden al caso de esplar una escala de $2V$.

En el módulo anterior (Registro Convertidor), seleccionamos un sólo valor de voltaje de referencia para abarcar todo el rango de los sensores.

Todos los osciladores de los sensores están dentro del rango de 1036 Hz y 2036 Hz, los contadores del módulo Lectura y Transmisión de la Unidad Sumergible son de 10 bits que equivale a un rango de 0 a 1024 cuentas. La frecuencia de muestreo es cada segundo, esto implica que los contadores desahen las

primeras 1024 cuentas, por lo que a la cuenta que lleguen será la resta de la frecuencia entregada por el oscilador menos 1024 del contador. Esto se hace con el fin de tener una compatibilidad de las cuantas con el valor del parametro físico. Por ejemplo, en el caso del sensor de presión, si su oscilador entrega 1036Hz significa que tendremos 0 decibares de presión, si los contadores fuesen de 11 bits significa que si podrían llegar a 1036 cuentas pero al pasar al módulo Registro Convertidor de la Unidad de Abordo entregara un valor analógico muy diferente de cero, por esta razón, si al contador de 10 bits le llega una frecuencia de 1036 Hz sus cuentas habrán llegado al número 12, y esta cantidad es más fácil escalarla para que la lectura sea cero.

Los rangos de voltaje entregados por el módulo Registro Convertidor (RC) son:

FRECUENCIA	VOLTAJE DE SALIDA
1024 Hz	-0.01215V
2048 Hz	1.01215V

Ahora con estos rangos de voltaje que son la entrada para el módulo de despliegue y empleando la ecuación 2.110 determinamos el voltaje de referencia para cada canal de acuerdo con los rangos de lectura de cada sensor.

De acuerdo con lo anterior generamos la siguiente tabla donde se representan los valores máximos y mínimos para cada canal, en frecuencia, voltaje y lectura digital. Dicha tabla se muestra en la figura 89

CANAL	VREF	FRECUENCIA	VALOR DIGITAL	VOUT(MOD RC)	LEC. DIGITAL
PRESION	1V	1024 Hz	0000000000	-0.012V	-12
		2048 Hz	1111111111	1.012V	1012
CONDUC.	1.9V	1024 Hz	0000000000	-0.012V	-6
		2048 Hz	1111111111	1.012V	518
OXIGENO	4V	1024 Hz	0000000000	-0.012V	-3
		2048 Hz	1111111111	1.012V	253

FIG. 89 Tabla de escalas máximas para el despliegue

Como podemos ver los valores de la tabla anterior corresponden a los puntos máximos y mínimos de acuerdo a los rangos de operación de cada sensor.

2.7) Módulo 7) MODULO DE PRUEBA (MP)

La función de este módulo es la de tener un patron de ajuste para la unidad de abordó con el mismo formato con que trabaja la Unidad Sumergible, además de proporcionar datos bien definidos. En otras palabras, este módulo simula a la Unidad Sumergible para realizar ajustes de calibración de la Unidad de Abordo.

Con este módulo se pueden realizar ajustes de escalas máximas y mínimas tanto de los voltajes analógicos que entrega el módulo Registro Convertidor, como de las lecturas digitales del módulo de Despliegue, como se muestra en la tabla de la figura 89. Además de esto nos auxilia para determinar el correcto funcionamiento de la Unidad de Abordo ya que al proporcionar datos bien definidos y estables podremos seguir el flujo de dichos datos a treves de la Unidad y así determinar en que punto hay un mal funcionamiento.

El módulo de Prueba esta constituido por los siguientes bloques:

- 1) Reloj y divisor de Frecuencias.
- 2) Circuito lógico secuencial.
- 3) Circuito modulador y transmisión.
- 4) Fuente de voltaje.

En la figura 90 se muestra el diagrama correspondiente a este módulo.

- 1) Reloj y Divisor de Frecuencias

El circuito de reloj empleado originalmente, es el mismo que emplea el módulo Fuente Modulador y Oscilador de la Unidad Sumergible el cual se muestra en la figura 15 y que se analizo en el capítulo I. De ese analisis se decidio cambiar la configuración del oscilador, empleando para el módulo de Prueba el mismo circuito que el mostrado en la figura 18.

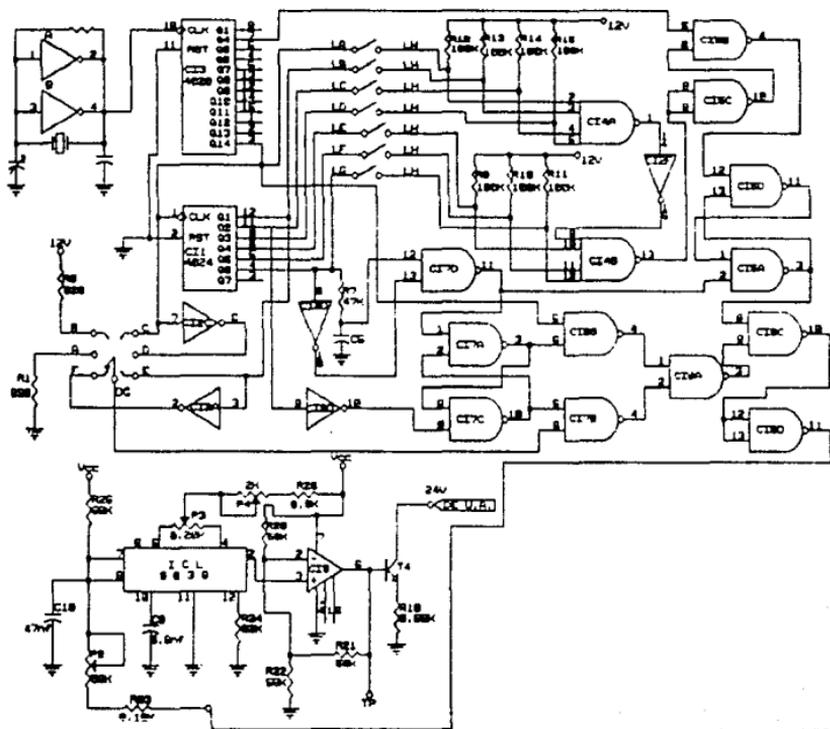


FIG.90 Circuito correspondiente al módulo de prueba

Divisor de Frecuencias

El circuito divisor de frecuencias está constituido por dos contadores binarios conectados en cascada, uno de 14 bits (4020) y otro de 7 bits (4024). La configuración del divisor se muestra en la figura 91.

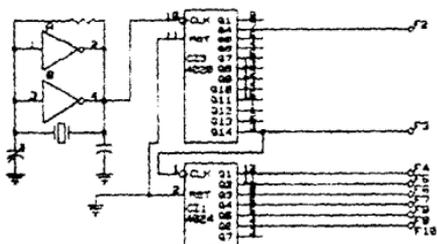


FIG.91 Configuración del Divisor de Frecuencias

Tal como se muestra en la figura anterior, del divisor obtenemos 8 señales de diferente frecuencia, que se utilizan en el circuito Lógico Secuencial para determinar la longitud de la palabra a enviar, así como para generar los datos y el identificador que se enviara. Las frecuencias que obtenemos del divisor son las siguientes:

$$F_2=65,536 \text{ Hz}$$

$$F_3=64 \text{ Hz}$$

$$F_4=32 \text{ Hz}$$

$$F_5=16 \text{ Hz}$$

$$F_6=8 \text{ Hz}$$

$$F_7=4 \text{ Hz}$$

$$F_8=2 \text{ Hz}$$

$$F_{18}=1 \text{ Hz}$$

2) Circuito Logico Secuencial

Este circuito se encarga de fijar el tamaño de la palabra a enviar de acuerdo a la frecuencia mediante una compuerta AND de 7 entradas. También controla el inicio y el fin de transmisión de acuerdo con el tamaño de la palabra seleccionada, por último se encarga también de seleccionar los datos que se enviarán, y agregar el identificador correspondiente a la cabeza de los datos.

El tamaño de la palabra está en función de cuantos canales se desea simular; es decir, si seleccionamos una longitud de 10 bits sólo estaremos simulando un canal e incrementando de 10 en 10 bits incrementamos el número de canales que se simulan.

Los datos seleccionados que se envían son los mismos para cada canal que se simule.

3) Circuito Modulador y Transmisión

El circuito modulador que se emplea es exactamente el mismo, que el circuito empleado en el módulo Fuente Modulador y Oscilador de la Unidad Sumergible que se muestra en la figura 21. Por lo tanto, el análisis que se efectúa para dicho circuito es el mismo para este módulo.

4) Fuente de voltaje

El circuito regulador que se emplea para la fuente de este módulo tiene la misma configuración que el empleado en la fuente de la Unidad Sumergible y que se muestra en la figura 19. El análisis efectuado para dicho circuito, es por tanto el mismo. Del análisis realizado se decide cambiar la configuración del regulador, sólo que la empleada en este módulo corresponde a la de la fuente de la Unidad de Abordo que se muestra en la figura 54 de este mismo capítulo.

SECUENCIA DE OPERACION

Para poder entender la secuencia de operación es necesario establecer la relación que existe entre los valores de frecuencia y el tamaño de un bit, ya que dependiendo de esto podremos decidir que longitudes de datos son los que podemos manipular con el simulador.

El tamaño de un bit está establecido de acuerdo a la frecuencia base, y es la que alimenta al segundo contador del divisor de frecuencias cuyo valor es de 64 Hz. El tamaño del bit, es igual a la mitad del ciclo de la frecuencia anterior. Ahora, con esto, tenemos las siguientes longitudes de palabra con respecto al valor de la frecuencia seleccionada que se muestran en la figura 92.

SEÑAL	FRECUENCIA	DIVISION	TAMARO EN BITS
LA	64 Hz	NO HAY	1 BIT
LB	32 Hz	+2	2 BITS
LC	16 Hz	+4	4 BITS
LD	8 Hz	+8	8 BITS
LE	4 Hz	+16	16 BITS
LF	2 Hz	+32	32 BITS
LO	1 Hz	+64	64 BITS

FIG. 92 Tamaño de la palabra con respecto a la frecuencia

El número de bits, de acuerdo con la frecuencia, está determinado por la condición de la compuerta AND de 7 entradas, que se muestra en la figura 90, cuando no tenemos seleccionada una palabra, la salida de dicha compuerta es uno lógico. Cuando seleccionamos algún tamaño de palabra la salida de la compuerta está en cero, ya que al iniciar la cuenta el divisor, todas sus salidas están en nivel bajo. El tamaño de la palabra se establece cuando la línea o las líneas de las frecuencias seleccionadas regresa a "uno" lógico.

En la figura 93 se representa lo anterior en forma gráfica.

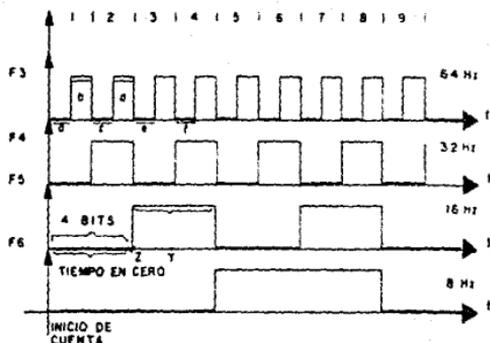


FIG. 93 Representación grafica de la selección de un tamaño de palabra

Refiriendonos a la grafica de la figura 93, suponiendo que seleccionamos una longitud de 1 bit, implica que la frecuencia seleccionada sea de 64 Hz, ahora refiriendonos al punto x de la grafica anterior tenemos que la señal regresa a "uno" lógico exactamente en la mitad de su periodo, y como ya lo habiamos establecido, el tamaño de un bit es la mitad del periodo de la frecuencia F₂ (señal LA). Seleccionando una longitud de 4 bits; es decir seleccionando la frecuencia F₅ (16Hz señal LB), tenemos que desde el punto x, que esta en "cero", hasta que regresa a "uno", han pasado 4 bits, ya que han pasado dos ciclos de la frecuencia base

Las longitudes de la palabra, no solo pueden ser las correspondientes a las señales LA a LG, establecidas en la tabla de la figura 92, sino también se pueden generar combinaciones para obtener otras longitudes diferentes, desde 1 hasta 12/ bits. Por ejemplo si queremos una longitud de palabra de 6 bits (no especificado en la tabla de la figura 92), seleccionamos las

señales LB y LC; es decir las frecuencias F_4 y F_5 . Refiriendonos a la grafica de la figura 93 en el punto z la señal de LC (F_5) regreso a "uno" y solo llevamos 4 bits, pero la señal LB (F_4) está en "cero" y regresa a "uno" en el punto "y" donde también la señal LC esta en "uno", en este tiempo han pasado dos bits, mas los cuatro que ya teniamos suman los 6 bits seleccionados. Por lo tanto la longitud de la palabra se establece cuando las señales seleccionadas (LA, LB, ... LG) regresan a "uno" lógico.

Tal como se muestra en la figura 92 el circuito secuencial está compuesto por dos flip-flops asincronos, al primero de ellos, formado por el integrado 5 (CD 4011) se encarga de controlar el paso de los datos al modulador de acuerdo a la longitud seleccionada. El segundo flip-flop, formado por el integrado 7 (CD 4011) se encarga de controlar el paso del identificador y de los datos seleccionados. Los datos que podemos seleccionar, también están en función de los valores de frecuencia que se seleccionen, en la figura 94 se muestra una tabla donde se representan los datos posibles a seleccionar.

SEÑAL	FRECUENCIA	DATOS
A	-----	000000000
B	-----	111111111
C	64 Hz	010101010
D	64 Hz	101010101
E	32 Hz	1100110011
F	32 Hz	0011001100

FIG.94 Tabla de posibles datos a enviar

De acuerdo con lo anterior generamos el siguiente diagrama de tiempos correspondiente a este módulo, el cual se muestra en la figura 95.

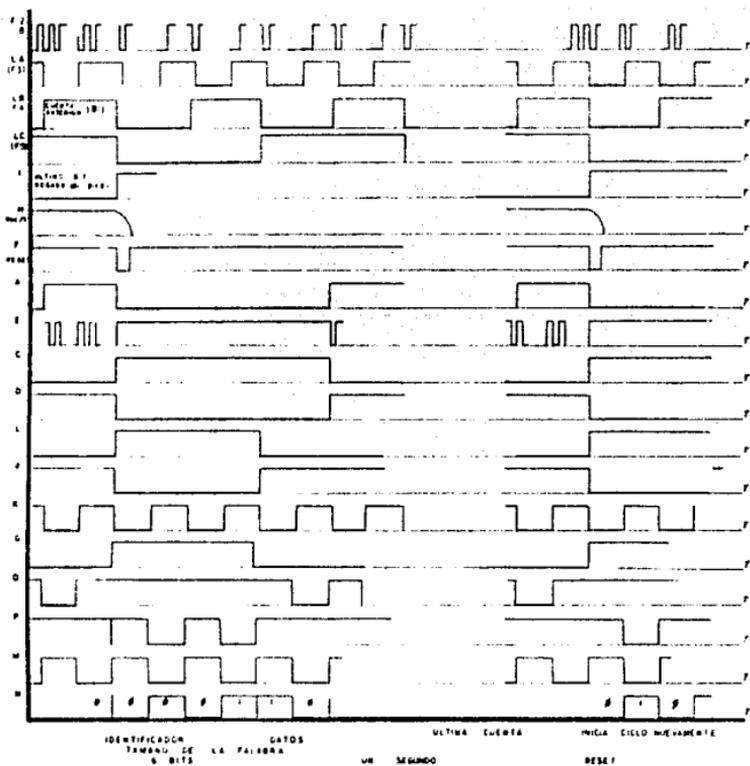


FIG. 95 Diagrama de tiempos correspondiente al módulo de prueba

CAPITULO III
DESARROLLO

3.1 UNIDAD SUMERGIBLE

El desarrollo de la Unidad Sumergible básicamente consiste de la elaboración de circuitos impresos de los módulos correspondientes, y la fabricación de las estructuras metálicas adecuadas para montarlas.

En la realización de las tarjetas de circuito impreso se tomaron en cuenta varios aspectos tales como; dimensiones máximas, forma de la tarjeta y tipo de conector a emplear. Todo lo anterior en función de las características físicas del contenedor de esta unidad.

El diseño original de los circuitos impresos no fue posible utilizarlos debido a los cambios que se realizaron sobre los módulos, los lay-outs de los circuitos impresos se rediseñaron totalmente, los conectores que se emplearon son del tipo más comercial en México.

La forma de las tarjetas es circular, ya que el contenedor en el que se alojaron es de forma cilíndrica. En la figura 96 se muestra la forma y dimensiones exactas de las tarjetas.

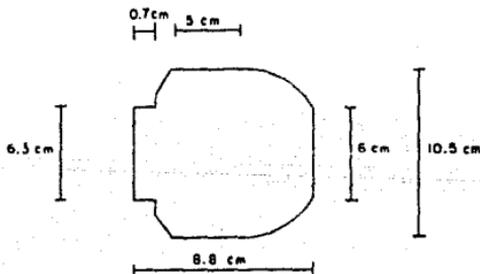


Fig 96 Características de las tarjetas de circuito impreso de la Unidad Sumergible

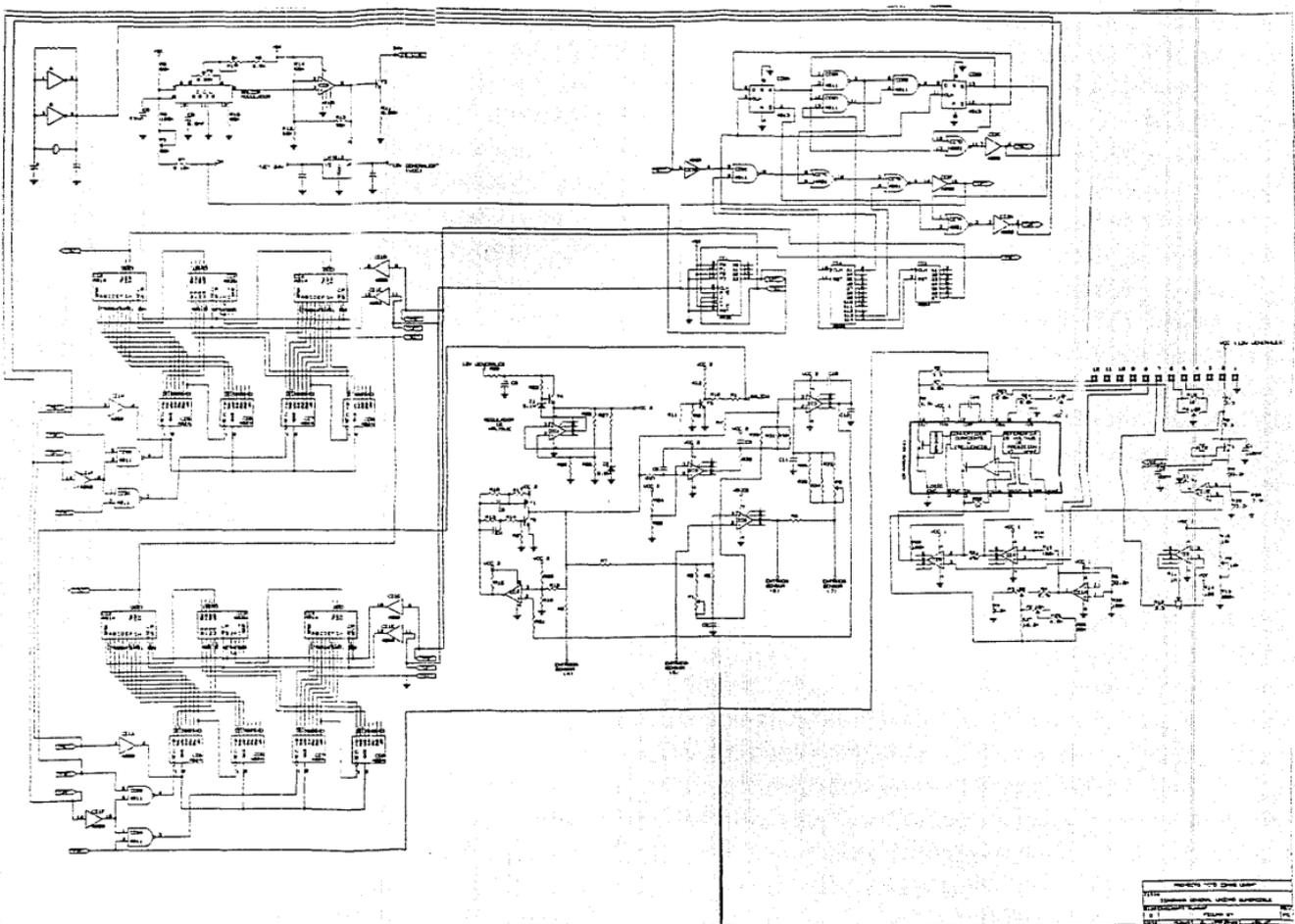
Las características de las tarjetas en cuanto a dimensiones, dependen del diámetro del contenedor cuyas dimensiones proporcionan facilidad de operación manual.

Todas las tarjetas de circuito impreso se diseñaron en una sola cara para reducir costo y facilidad de elaboración.

En el apéndice "B" se muestran todas las tarjetas de circuito impreso correspondientes a esta Unidad, así como la distribución de componentes en las mismas.

La estructura sobre la cual se montan las tarjetas es cilíndrica con un diámetro de 12.3cm, adecuada para alojarla en el contenedor. La estructura tiene capacidad para albergar hasta 9 tarjetas, se tienen 8 tarjetas, quedando disponibilidad de un lugar más, para futuras modificaciones. La longitud de la estructura está determinada por el espacio libre interno del contenedor que es de 28 cm. Esta fabricada en aluminio para soportar mejor la corrosión. El objetivo principal por el cual se diseñó esta estructura es para facilitar la manipulación del equipo durante los periodos de ajuste o mantenimiento.

Para tener un visión general de la Unidad Sumergible antes de iniciar las pruebas, en la figura 97 se muestra el diagrama general.



3.2 UNIDAD DE ABORDO

En la Unidad de Abordo las tarjetas de circuito impreso igualmente se rediseñaron y ajustaron a las nuevas dimensiones. En la figura 98 se muestran las características físicas de las tarjetas de circuito impreso.

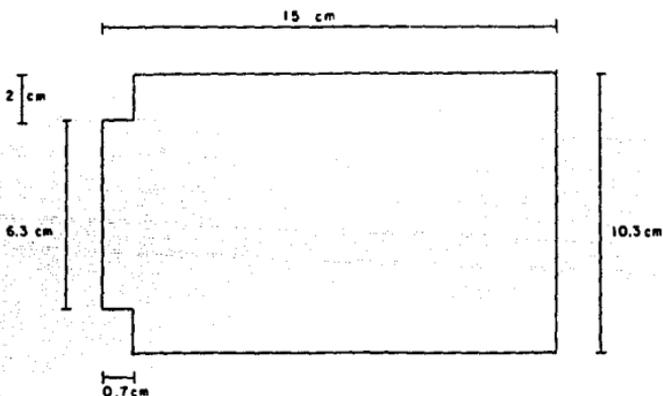


FIG 98 Características de las tarjetas de circuito impreso de la Unidad de Abordo

Las dimensiones de las tarjetas se determinaron por el espacio mínimo requerido por la tarjeta con mayor densidad de componentes, la cual corresponde al módulo 2 (FUSDR), y es la única que está diseñada en dos caras.

Los conectores empleados son iguales a los utilizados en la Unidad Sumergible (tipo peine de 15 pines), a excepción del conector del módulo dos que es de 15 pines por lado.

En el apéndice A se muestran todas las tarjetas correspondientes a esta Unidad así como la distribución de componentes en las mismas.

La estructura metálica en la cual se montan las tarjetas , es rectangular, y permite sacar el sistema del contenedor para tener fácil acceso a los circuitos en los casos de ajuste, calibración y mantenimiento. Esta estructura presenta en la parte superior los controles , así como los visualizadores de cristal líquido.

Para tener una mejor visión de la Unidad de Abordo en la figura 99 se presenta el diagrama general correspondiente.

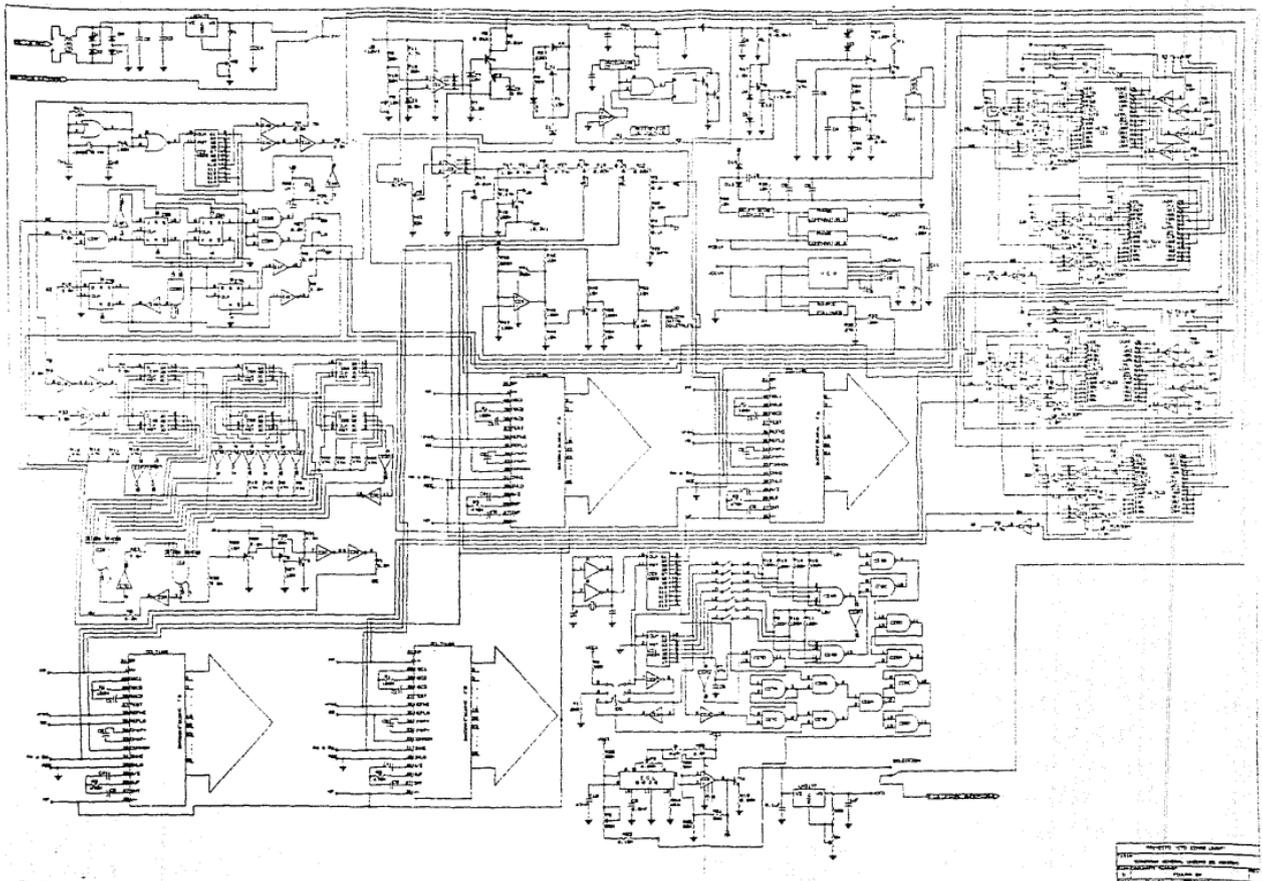


FIGURE 1. The system architecture of the computer system. The diagram shows the interconnections between the various modules and the central bus system.

CAPITULO IV
PRUEBAS DE LABORATORIO

4.1 UNIDAD SUMERGIBLE

La secuencia para realizar las pruebas, obedece a un orden lógico del sistema. Primeramente se prueban los módulos cuyo funcionamiento es independiente, y posteriormente los módulos que tengan una relación entre sí.

Modulo 1) Fuente, Modulador y Oscilador (FMO)

Fuente

Para probar la fuente variamos el voltaje de entrada que proviene de la Unidad de Abordo a través de la señal "UE". La salida "UB" de la fuente la sometemos a una carga de 100Ω, a 120mA, el cual es el consumo en condiciones extremas de la Unidad Sumergible. En la figura 100 se muestra la tabla de valores correspondiente.

VOLTAJE DE ENTRADA	VOLTAJE DE SALIDA	VOLTAJE DE RIZO
UE	UB	
13.7V	12.025V	5mV
14.0V	12.030V	5mV
15.0V	12.031V	5mV
16.0V	12.032V	5mV
17.0V	12.034V	5mV
18.0V	12.035V	5mV
19.0V	12.037V	5mV
20.0V	12.038V	5mV
21.0V	12.041V	5mV
22.0V	12.042	5mV

FIG. 100 Tabla de regulación de la fuente de Unidad Sumergible

De la tabla de la figura anterior podemos concluir que el rango de voltaje de entrada está entre 13.7 V y 22V para asegurar la regulación a 12V.

Oscilador

Para probar el oscilador empleamos un osciloscopio y un frecuencímetro conectados a la salida "QT" (Tarjeta Mod. "FMO"). Probando con diferentes valores de capacitores de ajuste en la configuración del oscilador. En la figura 101 se muestra la tabla de valores de frecuencia para los diferentes valores de capacitores.

CAPACITOR	FRECUENCIA (QT)
4.7pf	1048.017Hz
8.2pf	1048.282Hz
10.0pf	1048.270Hz
12.0pf	1048.750Hz
15.0pf	1048.590Hz

FIG 101 Valores de salida del Oscilador

Seleccionando un capacitor de 15pf tenemos una frecuencia de salida aproximadamente igual a la del cristal cuyo valor es de 1048.576Hz.

Modulador

Para probar el demodulador dejamos abierta la entrada "DM" y observamos la señal en el punto "TP" (mediante un osciloscopio), esta debe ser una señal senoidal de 8Vpp simétrica. Si tenemos una amplitud que no corresponda a los 8Vpp debemos revisar el valor de las resistencias R_{22} , R_{23} y R_{14} , que deben ser de 56K Ω cada una, de no ser así habría que ajustarlas a este valor. Si la senoide obtenida no es simétrica, podemos ajustarla mediante el potenciómetro P_2 . Realizado lo anterior obtenemos una señal senoidal simétrica de 8Vpp y frecuencia de 2.59Hz con la entrada "DM" abierta, siendo este un ajuste preliminar.

Para ajustar los valores de frecuencia correspondientes a los niveles lógicos "1" y "0" efectuamos lo siguiente:

Conectando la entrada "DM" (Tarjeta Mod. "FMO") a tierra, que es un nivel cero, ajustamos la frecuencia de salida en el punto "JP" con el potenciómetro P₁ a 3KHz; conectando la entrada "DM" a UB que es un nivel alto, ajustamos la frecuencia en el mismo punto con el potenciómetro P₁ a 2.5 KHz. En la tabla de la figura 102 se muestran los valores obtenidos.

DM	Frecuencia en JP
Abierto	1.500 KHz
0V	3.000 KHz
12V	2.500 KHz

FIG 102 Respuesta del modulador

Modulo 2) Control e Identificador de transmisión (CIT)

Modulo 3) Lectura y Transmisión (LT)

La prueba de estos dos módulos se realiza de una manera conjunta ya que los dos comparten gran parte de sus líneas de entrada y salida. La prueba tiene 3 objetivos principales que son: comprobar la transmisión serie, la frecuencia de muestreo y los valores del identificador.

Para efectuar esta prueba interconectamos los módulos 1, 2 y 3 tal como se indica en la guía de interconexión del apéndice B. Espeleando un osciloscopio de memoria conectamos la salida "DM" del módulo 2, las entradas "FA" y "FB" del módulo 3 las conectamos a tierra. En estas condiciones lo que debemos observar en el osciloscopio es exclusivamente el identificador. En la figura 103 se muestra el oscilograma correspondiente.

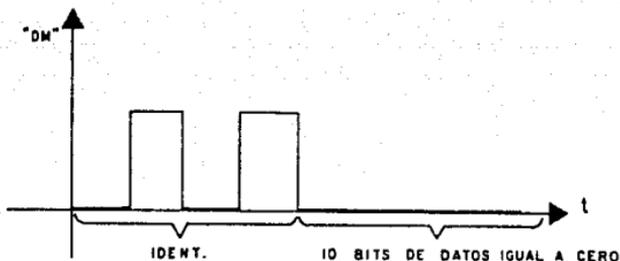


FIG 103 Transmisión del identificador con datos igual a cero

De la figura anterior podemos ver que la frecuencia de transmisión y los valores del identificador son los correctos.

Para probar la transmisión serie, en las entradas "FA" y "FB" del módulo 3, alimentamos diferentes valores de frecuencia. Si los valores suministrados son menores que 1024Hz, en la salida "DM" observaremos el valor de la frecuencia codificado en binario, y si son mayores de 1024Hz, el valor observado será la resta de la frecuencia suministrada menos 1024Hz. Para lo anterior empleamos un generador de funciones, un frecuencímetro y el osciloscopio. En la figura 104 se muestra la tabla de valores correspondiente.

FRECUENCIA EN FA y FB	VALOR DIGITAL ESPERADO	SEÑAL EN "DM"
100 Hz	0001000100	-----
500 Hz	011110100	-----
1000 Hz	111101000	-----
841 Hz	0101010101	-----
1024 Hz	0000000000	-----
1036 Hz	0000001100	-----
1965 Hz	0101010101	-----
2048 Hz	1111111111	-----

FIG 104 Respuesta de los módulos 2 y 3

La señal obtenida en la salida "DM" efectivamente corresponde a los valores digitales esperados.

Modulo 4 Oscilador de Presión

El oscilador de presión así como el sensor, fueron adquiridos en Alemania ya que en nuestro país es difícil adquirir los sensores con las especificaciones requeridas. El sensor viene acompañado de su interface, que es un convertidor de voltaje a frecuencia. En la figura 105 se muestra la tabla de calibración.

PRESSION	FRECUENCIA
0 db	1036 Hz
100 db	1534 - 1530 Hz
200 db	2032 - 2030 Hz

FIG 105 Tabla de calibración del sensor de presión

La tabla anterior solo muestra algunos de los valores de respuesta del sensor y corresponden a la zona lineal de trabajo, cuyo rango esta dentro del rango de operación del sistema, que es de 1024 Hz a 2048 Hz.

El sensor esta calibrado solo para presiones mayores que la atmosférica, razón por la cual cuando entrega 1036 Hz tendremos la presión atmosférica o un poco menos.

Dado que no se contaba con el equipo adecuado para probar el sensor, solo nos limitamos a polarizar la tarjeta del oscilador y medir la frecuencia cuyo valor debe corresponder a 1036Hz. En la figura 106 se muestran los resultados de esta prueba.

SEÑAL	POLARIZACIÓN	TIERRA	SALIDA
TERMINAL	11	2	1
	12V	0v	1036Hz

FIG 106 Polarización del sensor de Presión

Modulo 5) Oscilador de Temperatura.

Al igual que el sensor de presión el sensor de temperatura fue adquirido en Alemania el junto con su tabla de calibración que se muestra en la figura 107

TEMPERATURA	FRECUENCIA
10 C	1036 Hz
10.10 C	1040.5-1041.0 Hz
10.10 C	1041.5-1041.9 Hz
10.40 C	1032.0-1032.5 Hz
20.00 C	1350.5-1350.4 Hz
20.15 C	1353.5-1353.2 Hz
25.00 C	1505.2-1504.7 Hz
30.00 C	1650.8-1650.7 Hz
34.00 C	1810.8-1810.6 Hz
42.00 C	2036 Hz

FIG 107 Tabla de calibración del sensor de Temperatura

La respuesta del oscilador tal como se muestra en la tabla de la figura anterior esta dentro del rango de operación del sistema (1024 a 2048 Hz). Los valores presentados en la tabla anterior, corresponden a la region lineal de operación del sensor. El sensor esta calibrado para operar en un rango de 10°C a 42°C lo que implica que no podremos efectuar lecturas menores de 10°C ni mayores a 42°C.

Para probar el sensor y la respuesta del oscilador empleamos un termometro de mercurio, un termometro digital FLUKE, agua caliente, hielo y un frecuencimetro. Primeramente bajamos la temperatura del sensor a 10°C sumergiendolo en agua, e incrementamos su temperatura gradualmente agregando agua caliente, corroborando el valor leído en frecuencia con el valor de la temperatura leída en los dos termómetros adicionales. En la figura 108 se muestra la tabla correspondiente de esta prueba.

LECTURA FLUKE	LECTURA TERM. N ₉	FRECUENCIA ESPERADA	FRECUENCIA LEIDA
10 C	10.2 C	1086 Hz	1085.80 Hz
15 C	15.4 C	1193 Hz	1192.78 Hz
20 C	20.8 C	1300 Hz	1300.45 Hz
25 C	25.2 C	1405 Hz	1405.40 Hz
30 C	30.8 C	1509 Hz	1509.00 Hz
35 C	35.2 C	1616 Hz	1615.80 Hz

FIG 10B Pruebas del sensor de Temperatura

4.2 UNIDAD DE ABORDO

La secuencia de prueba en esta unidad también obedece a un orden lógico bajo el cual primero probamos los módulos independientes y posteriormente los que se relacionan entre sí.

Tal como se describió en el capítulo II la Unidad de Abordo cuenta con un módulo de Auto prueba, que se emplea para realizar ajustes y pruebas de la Unidad de Abordo. Por esta razón este es el primer módulo a probar.

Modulo 7) Módulo de Prueba

Fuente

Colocando a la salida "UB" de la fuente una carga de 300Ω a 40 mA y variamos el voltaje de entrada "UE", que originalmente suministra la Unidad de Abordo, con el potenciómetro P1 ajustamos exactamente los 12V de salida. En la figura 116 se muestra la tabla de valores resultado de esta prueba.

VOLTAJE DE ENTRADA	VOLTAJE DE SALIDA	VOLTAJE DE RIZO
UE	UB	
13 V	11.996V	5 mV
14 V	11.997V	5 mV
15 V	11.999V	5 mV
16 V	11.999V	5 mV
17 V	12.000V	5 mV
18 V	12.000V	5 mV
19 V	12.000V	5 mV
20 V	12.001V	5 mV
21 V	12.002V	5 mV
22 V	12.014V	5 mV

FIG 109 Tabla de regulación de la fuente del Modulo de Prueba

El voltaje de salida es exactamente 12V cuando en la entrada UE tenemos entre 17 y 19 V, el voltaje que entrega la Unidad de Abordo es de 18V por lo que tendremos exactamente los 12V. Esto lo logramos mediante el ajuste de P₁.

Oscilador

La configuración del oscilador es la misma que empleamos en la Unidad Sumergible por lo que se realizaron las mismas pruebas. La frecuencia obtenida en este caso fue de 1048579 Hz.

Modulador

La configuración del modulador es igual a la empleada en la Unidad Sumergible y consecuentemente se aplicaron las mismas pruebas:

Desconectando la resistencia R₂₃ de la terminal 11 del integrado B₁, (equivale a tener la entrada del modulador abierta), en el punto TP debemos observar una onda senoidal simétrica de 8Vpp, de no ser así se ajustan las resistencias R₂₄, R₂₇ y R₂₂ a 56KΩ cada una, con el potenciómetro P₂ ajustamos la simetría de la señal en TP, la frecuencia correspondiente es de 2.59KHz. Para determinar el valor de frecuencia para el nivel lógico uno, conectamos la entrada a UB y ajustamos el valor con el potenciómetro P₂. Para el nivel cero lógico es exactamente lo mismo solo que la entrada esta ahora a tierra y el potenciómetro es P₁. Los valores obtenidos se muestran en la tabla de la figura 110

ENTRADA	FRECUENCIA
ABIERTA	2.59 KHz
A TIERRA	3.00 KHz
A UB	2.50 KHz

FIG 110 Respuesta del modulador

El resto de los bloques de este módulo los probamos conjuntamente ya que están estrechamente relacionados entre sí. Primeramente probamos si el identificador se está enviando correctamente, esto lo logramos seleccionando un tamaño de palabra de 4 bits (interruptor LC) y observamos la señal en la terminal 11 del integrado B₀. En la figura 111 se muestra la forma de onda correspondiente.

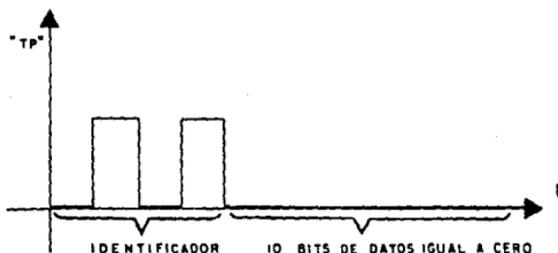


FIG 111 Transmisión del Identificador en el módulo de Prueba.

Para probar los datos y las longitudes de palabra, seleccionamos diferentes longitudes y palabras y observamos la señal en la terminal 11 del integrado B₀. En la figura 112 se muestran los resultados de esta prueba.

LONGITUD SELECCIONADA	No DE BITS SELECCIONADO	DATOS SELECCIONADOS	SEÑAL EN LA TERMINAL 11 DE B ₀
LC	4	No Importan	-----
LC y LB	8	01010101	-----
LD	8	01010101	-----
LD y LC	12	1111111111	-----
LD	8	0011001100	-----
LD y LC	12	0011001100	-----

FIG 112 Respuesta del módulo de Prueba

La longitud de la palabra que se seleccione incluye los 4 bits del identificador, por esta razón cuando seleccionamos una longitud de 4 bits, solo pasa el identificador, no importando que dato se haya seleccionado.

De acuerdo con la longitud seleccionada serán los canales que se estén simulando, por ejemplo, si se selecciona una longitud de 24 bits serán 4 bits del identificador y 20 bits de datos; es decir serán 2 canales de 10 bits cada uno.

Modulo 1) Fuente de la Unidad de Abordo

Para esta prueba aplicamos a la salida de la fuente diferentes cargas y observamos la regulación en este punto. En la figura 113 se muestra la tabla de regulación correspondiente.

CARGA	VOLTAJE DE SALIDA	VOLTAJE DE RIZO
600 Ω	24 V	5mV
100 Ω	24 V	5mV
47 Ω	24 V	5mV
22 Ω	24 V	5mV
27 Ω	24.000V	5mV

FIG 113 Tabla de regulación de la Fuente de la Unidad de Abordo

Modulo 2) Fuente Unidad Sumergible, Demodulador y Niveles de Referencia (FUSDR)

Regulador Unidad de Abordo.

El procedimiento de prueba es el siguiente: colocamos a la salida UB una carga de 100 Ω y variamos el voltaje de entrada UE. En la figura 114, se muestra la tabla de valores correspondiente.

ENTRADA UE	CARGA	SALIDA UB	RIZO
18 V	100Ω	12.00 V	5mV
20 V	100Ω	12.00 V	5mV
22 V	100Ω	12.00 V	5mV
24 V	100Ω	12.00 V	5mV
28 V	100Ω	12.00 V	5mV

FIG 114 Respuesta del regulador de la Unidad de Abordo

Referencias Negativas

Aplicamos a las salidas de las referencias negativas "ND" y "NP" una carga de 470Ω y variamos el voltaje de entrada UE. En la figura 115 se muestran los resultados de esta prueba.

ENTRADA UE	CARGA	SALIDA ND	RIZO ND	SALIDA NP	RIZO NP
18 V	470Ω	-0.222V	24 mV	-3.4 V	3mV
20 V	470Ω	-0.220V	24 mV	-3.30V	3mV
22 V	470Ω	-0.220V	24 mV	-3.30V	3mV
24 V	470Ω	-0.220V	24 mV	-3.30V	3mV
28 V	470Ω	-0.220V	24 mV	-3.30V	3mV

FIG 115 Respuesta de las referencias negativas

Fuente Unidad Sumergible

Para prueba éste bloque aplicamos a la salida UW una carga de 100Ω y variamos el voltaje de entrada UE. En la figura 116 se muestra la tabla de valores correspondiente.

ENTRADA UE	CARGA	SALIDA UW	RIZO
24 V	100Ω	18.10 V	5mV
24 V	100Ω	18.20 V	5mV
28 V	100Ω	18.20 V	5mV
24 V	MOD. 7	18.00 V	5mV
24 V	MOD. 7	18.10 V	5mV
28 V	MOD. 7	18.10 V	5mV

FIG 116 Respuesta de la Fuente de la Unidad Sumergible

Niveles de referencia

Los niveles de referencia se probaron sin carga ya que alimentan a los convertidores ICL 7106 e internamente a circuitos comparadores, por lo que la corriente demandada es muy pequeña. Para efectuar la prueba, variamos el voltaje de entrada. Simultáneamente se probaron también las líneas RD y PP que corresponden a la polarización de los módulos Registro Convertidor y Despliegue respectivamente. También se incluye la línea IT que corresponde a la polarización negativa del módulo de despliegue para el canal de temperatura, con el objeto de referenciarlo a un nivel por arriba del de tierra. En la figura 117 se muestra la tabla de valores correspondientes.

ENTRADA	REF PRES	REF TEMP	REF CONDUCC	REF OXI	RD	PP	IT
UE	RE	RT	RL	RO			
21V	1V	2.00V	1.04V	3.07V	5.04V	5.07V	.062V
24V	0.00V	2.08V	1.08V	3.00V	5.08V	5.00V	.062V
28V	0.00V	3.08V	1.08V	3.00V	5.08V	5.07V	.062V

FIG 117 Respuesta de los niveles de referencia

Demodulador

Para la prueba del demodulador empleamos la salida del modulador del Módulo de Prueba, primeramente dejamos la entrada del demodulador abierta, terminal 14 del integrado B₁, enseguida, con el simulador seleccionamos una palabra de 24 bits y datos iguales a "uno" y observamos los niveles de voltaje y el valor lógico correspondiente, luego seleccionamos datos igual a "cero" y repetimos el procedimiento. Para obtener los rangos de transición de un estado a otro, empleamos un generador de funciones en su salida senoidal y una amplitud de 8Vpp, variando la frecuencia entre los rangos correspondientes al uno y cero lógicos. Los resultados de la prueba con el simulador se muestran en la figura 118 y con el generador en la figura 119.

VALOR DEL MOD. PRUEBA	FRECUENCIA MOD. PRUEBA	VOLTAJE TER. 3 DE B4	VOLTAJE SALIDA TERMINAL 7 DE B4	VALOR LOGICO
ABIERTO	2.02KHz	3.2V	10V	1
TODOS CERO	2.58KHz	0.0V	0V	0
TODOS UNO	2.04KHz	2.4V	10V	1

FIG 118 Respuesta del demodulador con el Módulo de Prueba

FRECUENCIA DE ENTRADA	VOLTAJE EN TERM 3 DE B4	VALOR LOGICO DE SALIDA
2270 Hz	3.18V	1
2000 HZ	0.00V	1
2247 Hz	3.13V	1
2000 Hz	3.73V	RESONANCIA
2028 Hz	3.51V	0
2500 Hz	2.55V	0
2100 Hz	0.10V	0

FIG 119 Rangos de transición del demodulador

Módulo 3) Oscilador Divisor de Frecuencias y Control

En este módulo tenemos dos bloques que su funcionamiento esta relacionado; el oscilador y el divisor de frecuencias, estos se probaron conjuntamente, para lo cual se polarizo el módulo y se observo la salida del oscilador y las salidas del divisor de frecuencias. En la figura 120 se muestran los resultados obtenidos.

FRECUENCIA	SEÑAL TB	SEÑAL TS	SEÑAL VM
1048580 Hz	1024 Hz	128 Hz	2048 Hz

FIG 120 Respuesta del oscilador y el divisor de frecuencias

El bloque de control de este módulo se prueba simultáneamente con los módulos 4 y 5.

Módulo 4) Sincronización

Módulo 5) Registro Convertidor

En el sistema tenemos dos módulos 5, ya que cada uno maneja dos canales. Estos están calibrados para un mismo rango, lo que implica que para un valor de frecuencia entregan el mismo valor analógico. En el módulo 6 (Despliegue), es donde se realiza el escalamiento de esos valores analógicos correspondiente a cada canal.

Para efectuar la prueba de estos dos módulos empleamos el módulo de Prueba, un osciloscopio y un voltmetro. Seleccionamos, en el módulo de Prueba una longitud de palabra de 24 bits (interruptores LD y LE) y variamos los datos. Con los datos en ceros (Interruptor A) el voltaje de salida debe ser la escala mínima de -12 mV y con los datos en unos (Interruptor B), el voltaje de salida debe ser la escala máxima 1.012 V

El osciloscopio lo colocamos en la salida del demodulador "DD" y se deben observar los valores que entrega el módulo de Prueba. El led "LT" proporciona un rápido diagnóstico para saber si el sistema está trabajando correctamente, ya que éste está controlado por la señal "SP" cuya frecuencia es la de muestreo (1 Hz), por lo que el led debe parpadear a esta frecuencia. En la tabla de la figura 121 se presentan los resultados de esta prueba.

DATOS DIGITALES SELECCIONADOS	FRECUENCIA	VOLT. DE SALIDA SEÑAL AC O DC	SEÑAL DE SALIDA EN DD
000000000	1024 Hz	-0.012 V
0101010101	1365 Hz	0.2293V
1010101010	1706 Hz	0.6769V
1111111111	2048 Hz	1.0120V

FIG 121 Respuesta de los módulos 4 y 5.

Módulo 6) Despliegue

Para realizar las pruebas de este módulo tenemos que particularizar para cada canal ya que cada uno tiene diferentes voltajes de referencia de acuerdo con el rango del sensor correspondiente.

Esta prueba la podemos considerar la mas importante porque podemos comprobar el funcionamiento de la transmisión y recepción de los datos, ya que empleamos la Unidad Sumergible y no el módulo de prueba. La secuencia a seguir es la siguiente:

Las entradas FA y FB de los módulos de Lectura y Transmisión de la Unidad Sumergible las alimentamos con una señal cuadrada de 10V de amplitud y una frecuencia inicial de 1024, Hz variando ésta hasta llegar a 2048 Hz. Con el osciloscopio comprobamos que la información enviada sea igual a la recibida, colocando un canal en la entrada del modulador (DM) de la Unidad Sumergible y el otro en la salida del demodulador (DD) de la Unidad de Abordo. Al variar la frecuencia observaremos su correspondiente valor digital escalado en los vizualizadores de cristal liquido. En la tabla de la figura 122 se muestran los resultados de esta prueba.

FRECUENCIA MOD. 1 EN FA Y FB U.S.	Voulput MOD. 5 EN Ao o Bo U.A.	LECTURA DIGITAL			
		PRESION dB	TEMP C	CONDUCC.	OXIGENO
1024 Hz	-0.012 V	-24	9.6	-6	-8
1032 Hz	-0.0088 V	-6	9.8	-3	-1
1040 Hz	0.0047 V	9	10.1	2	1
1050 Hz	0.0137 V	27	10.4	7	3
1100 Hz	0.0646 V	179	12.5	37	10
1150 Hz	0.1146 V	229	13.6	50	29
1200 Hz	0.1649 V	329	15.2	64	41
1250 Hz	0.2150 V	430	16.8	110	54
1300 Hz	0.2650 V	530	18.46	126	66
1350 Hz	0.3150 V	630	20.00	161	79
1400 Hz	0.3650 V	730	21.60	187	91
1450 Hz	0.4150 V	830	23.20	212	104
1510 Hz	0.4740 V	950	25.10	243	119
1540 Hz	0.5040 V	1008	26.10	258	126
1620 Hz	0.5890 V	1080	28.60	299	146
1650 Hz	0.6810 V	1226	29.60	314	153
1710 Hz	0.6730 V	1346	31.50	345	168
1740 Hz	0.7030 V	1416	32.40	360	176
1800 Hz	0.7630 V	1526	34.40	391	191
1850 Hz	0.8130 V	1626	36.00	416	203
1900 Hz	0.8630 V	1726	37.60	442	216
1950 Hz	0.9130 V	1826	39.20	467	228
2000 Hz	0.9630 V	1926	40.80	493	241
2048 Hz	1.0120 V	2024	42.30	518	253

FIG 122 Respuesta del Módulo de Despliegue

En el caso de que los sensores operen en un rango diferente al de nuestro sistema tendremos que realizar ajustes en los voltajes de referencia para adecuar el rango del sistema al sensor. Para esto se realizan dos ajustes importantes; primero tendremos que ajustar los orígenes de las rectas, esto se logra moviendo los -12mV de offset que entrega el amplificador de intrumentación (Ba, Bz o B4, B5) del módulo Registro Convertidor (RC) de la Unidad de Abordo, mediante las resistencias R1a, yR1o ó R2o, yR2i respectivamente, en segundo lugar modificamos la pendiente de la recta variando el voltaje de referencia del módulo de Despliegue de la Unidad de Abordo. En algunos casos también es necesario mover la referencia de la señal de entrada al módulo de Despliegue; es decir, en lugar de referenciarla a tierra (entrada 5) la podemos referenciar a un voltaje positivo o negativo para ajustar la lectura de salida.

4.3 CARACTERISTICAS

GENERALES

Voltaje de alimentación general	24V DC ó 127V AC
Consumo de corriente total	170 mA DC
Consumo de corriente de la Unidad de Abordo	110 mA DC
Consumo de corriente de la Unidad Sumergible	60 mA DC
Profundidad máxima de operación	200 m
Voltaje de alimentación de la Unidad Sumergible	18V DC

UNIDAD SUMERGIBLE

Voltaje de Polarización interna	12V DC
Rango de frecuencias de entrada	0 a 1024 Hz 1024 a 1048Hz
Frecuencia de transmisión	128bits/seg
Frecuencia de muestreo	1muestra/seg
Frecuencia de modulación	3KHz±50Hz "0" 2.5KHz±50Hz"1"
Sensibilidad oscilador de temperatura	0.03°C/Hz
Sensibilidad oscilador de presión	0.20 dB/Hz
Rango del sensor de temperatura	10°C a 42°C
Rango del sensor de presión	0 dB a 200 dB
Numero de bits por canal	10
Numero de bits del identificador	4
Numero máximo de canales	12
Tipo de transmisión	serie
Tipo de Modulación	FSK
Frecuencia del oscilador principal	1048576Hz

UNIDAD DE ABORDO

Frecuencia del oscilador principal	1048576 Hz
Frecuencia de recepción	128bits/seg
Numero de bits en al conversión	10
Digitos en el visualizador	3 1/2
Rango de lectura canal de temperatura	9.6°C a 42.3°C
Rango de lectura canal de presión	24mB a 2024mB
Rango de lectura canal de conductividad	-6mmhos a 253mmhos
Rango de lectura canal de oxígeno	-3 a 253
Resolución Registro convertidiro	0.001001124V
(Incluyendo el amplificador de salida)	

CONCLUSIONES

El desarrollo de este sistema ha proporcionado la experiencia necesaria para incursionar en el diseño de nuevos sistemas "CTD". Los objetivos planteados al inicio del proyecto se cumplieron en su totalidad, ya que al finalizar el trabajo, se cuenta con un prototipo de "CTD" portátil, capaz de ser operado con baterías; de fabricación nacional (en un 80%) y un documento que respalda la teoría de operación y con el que se pueda reproducir este equipo con facilidad. Además de tener la posibilidad de proporcionar mantenimiento preventivo y/o correctivo.

El convenio que respalda este proyecto fue un factor muy determinante en el desarrollo, sobre todo la cláusula en la que se especifica que los cambios de ingeniería que se realicen no deben alterar la filosofía original de diseño. Lo anterior nos limitó demasiado para poder realizar cambios radicales. Los cambios que se efectuaron, necesariamente tuvieron que ser a nivel de bloques, para poder conservar la mismas entradas y salidas de los módulos que constituyen el sistema.

Los problemas que se presentaron en el desarrollo de este sistema fueron muy diversos. Como se mencionó al inicio, el sistema es de diseño alemán, lo que implica que la primera información con que se contaba, estuviese redactada en alemán. Dicha información en un inicio era muy simple; los diagramas eléctricos, los lay-outs, y una guía de ensamblado. El principal problema fue analizar el sistema para poder tener bases y poder determinar si el sistema funcionaba correctamente, ya que en algunos casos la información original contenía errores en cuanto a valores de componentes. De este análisis también obtuvimos las consideraciones que debíamos tomar en cuenta si proponíamos algún cambio. En base a este análisis se desarrolló la teoría general de operación del sistema.

Otro de los problemas importantes que se presento, es lo concerniente a los sensores. Los sensores que empleamos son de fabricacion extranjera, ya que en nuestro pais no contamos con una tecnologia propia.

Los sensores adquiridos fueron los de presion y temperatura, acompañados con su interface correspondiente. Estas interfaces tambien se analizaron con el fin de tener la teoria de operacion y en base a esto la posibilidad de dar mantenimiento a dichas interfaces. Este analisis tambien se incluye como parte de la teoria general del sistema.

Los sensores que corresponden a los parametros de conductividad y oxigeno aun no se han adquirido, sin embargo el sistema se calibro en base a los sensores que se emplearon originalmente (prototipo aleman).

Atendiendo al problema de los sensores, se plantea la posibilidad de iniciar una linea de investigacion en este campo con el fin de reducir la dependencia que se tiene.

Los sensores adquiridos (presion y temperatura), no corresponden a los empleados originalmente; es decir, los valores de los voltajes de referencia y algunos voltajes de offset fueron calculados para otro sensor del mismo tipo, pero con rango de operacion diferente, por esta razon se rediseño totalmente el escalamiento para estos dos canales. El beneficio que representa el hecho anterior, es contar con un procedimiento bien determinado para poder realizar dichos cambios en el caso de tener que emplear sensores con rango de operacion diferente.

Analizando el sistema, se pudo observar que las interfaces de los sensores se consideraron con un rango de operacion de 1024Hz a 2048Hz, solo que tambien podemos emplear sensores cuya interface

opere de 0Hz a 1024 Hz, ya que en el primer rango, el módulo de Lectura y Transmisión de la Unidad Sumergible desprecia los primeros 1024 Hz, con lo que podemos afirmar que las interfaces de los sensores deben de operar entre 0Hz y 1024Hz o entre 1024Hz y 2048Hz.

La fabricación del prototipo se realizó en base a las posibilidades del mercado nacional, a excepción de los sensores, con el fin de poder reducir en lo posible los periodos de mantenimiento, ya que al disponer del 80% de los componentes en el mercado nacional el servicio de mantenimiento se realiza en corto tiempo.

El diseño de este sistema, no es el 100% óptimo, ya que emplea demasiados circuitos, la tecnología empleada es un tanto obsoleta porque emplea osciladores, reguladores, y comparadores a base de transistores, sobre todo porque el diseño original es un redundante, ya que en la Unidad de Abordo tenemos una doble conversión que nos puede representar pérdidas en la resolución de los parámetros. La justificación que podría existir del porque esta doble conversión, es porque el módulo de Despliegue se puede considerar como un voltmetro digital, el cual maneja directamente un display de cristal líquido de 3 dígitos y medio, además de que la lectura la podemos escalar de acuerdo al canal que se trate.

De acuerdo con lo anterior el diseño original es muy factible de mejorar. El primer punto sería eliminar la doble conversión de la Unidad de Abordo, ya que podríamos aprovechar la conversión a frecuencia que entregan las interfaces de los sensores y poder hacer un manejo totalmente digital de los datos. En segundo lugar el control y proceso de los datos, se pueden efectuar en base a un microcontrolador integrado.

El sistema que se propone contempla varios cambios importantes; reducción en el número de componentes, tecnología actual y mayor versatilidad, por el manejo de software.

La Unidad Sumergible incluiría los mismos sensores, interfaces, contadores y registros sólo que el circuito de control, estaría constituido por un microcontrolador integrado. En la ROM del mismo se tendría el programa de control, el cual proporsionaría los niveles adecuados de las líneas de control de los módulos restantes, además podría proporsionar un formato estandar de transmisión serie. El modulador y el circuito de reloj básicamente serian los mismos.

En la Unidad de Abordo, la configuración cambiaría totalmente, ya que podemos elegir entre dos opciones:

- a) Emplar una computadora personal portátil
- b) Rediseñar la Unidad de Abordo en base a un microcontrolador.

La primera opción ofrece muchas ventajas en cuanto al manejo de los datos, almacenamiento, presentación, etc. La unica desventaja que presentaría es el manejo mecánico de la misma, ya que las condiciones de operación son muy adversas.

La segunda opción ofrece la ventaja de poderla diseñar de tal forma que las condiciones de operación no le fueran perjudiciales. En este caso se emplearía el mismo demodulador y oscilador, el circuito de control, la doble conversión y el despliegue de los datos cambiarían totalmente al ser sustituidos por el microcontrolador. Los datos los recibiría a través de los puertos y los almacenaría en RAM durante el ciclo de transmisión, y durante el ciclo de lectura los escalaría para desplegarlos mediante un display y/o los transmitiría a una computadora o a algun medio de almacenamiento como podría ser una cinta magnética.

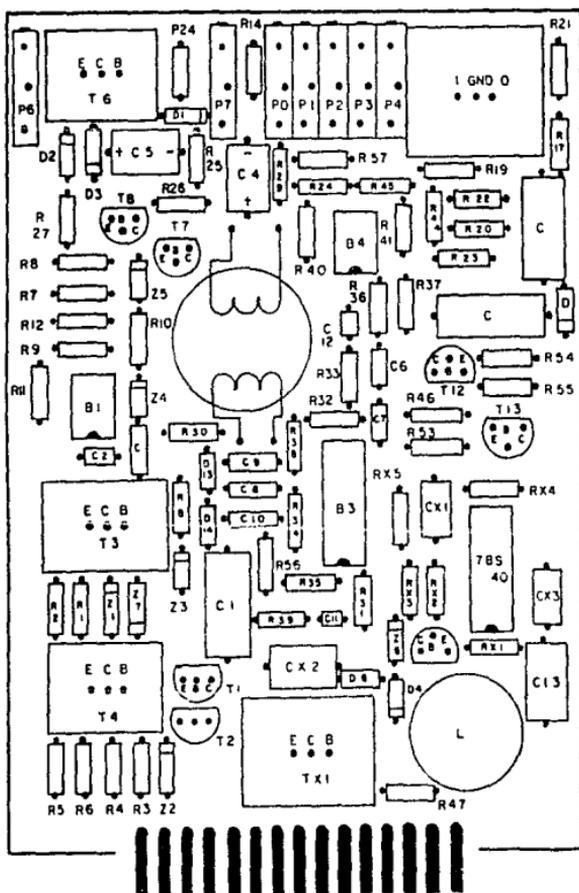
Este sistema tiene un campo de utilidad muy amplio para diversos sectores, tales como; Institutos de Investigación Oceanográfica, la Secretaría de Pesca, Pemex, La Universidad de

Insenada Baja California etc. El principal usuario en estos momentos es el Instituto de Ciencias del Mar y Limnología de la UNAM, que es el solicitante de este proyecto.

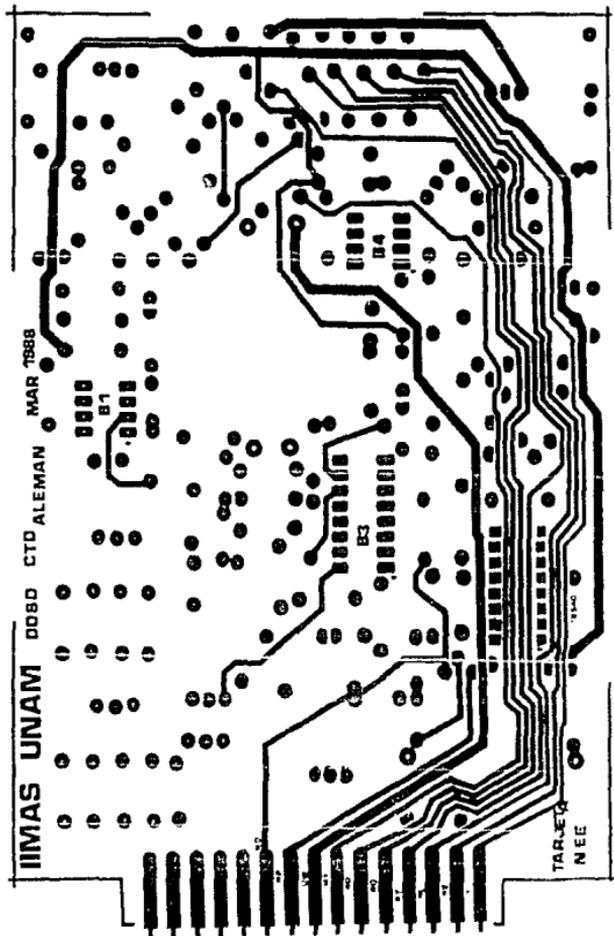
APENDICE A
DISTRIBUCION DE COMPONENTES
Y CIRCUITOS IMPRESOS
DE LA UNIDAD DE ABORDO

MODULO 2) FUENTE U.S. DEMODULADOR Y NIVELES DE REFERENCIA (FUSDOR)

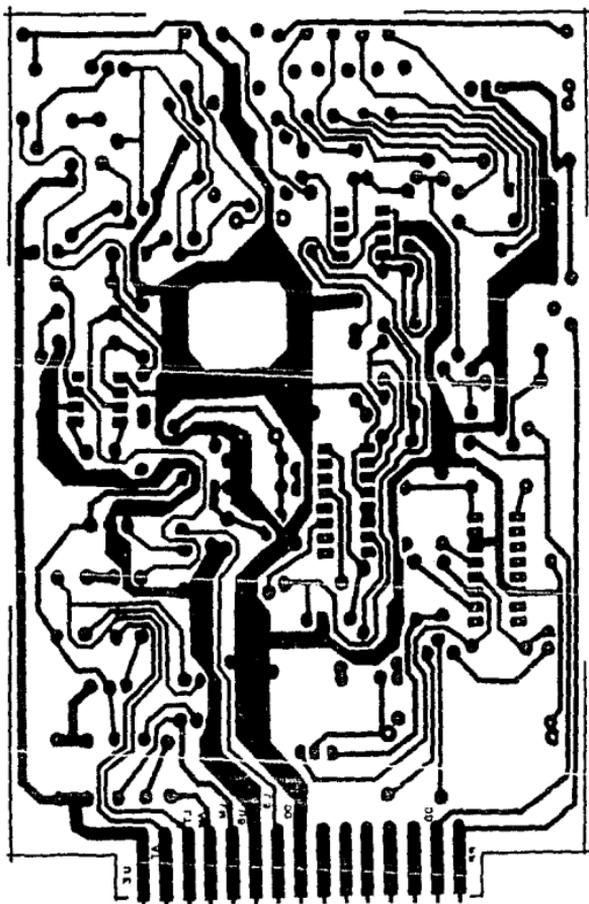
DISTRIBUCION DE COMPONENTES



CIRCUITO IMPRESO LADO COMPONENTES

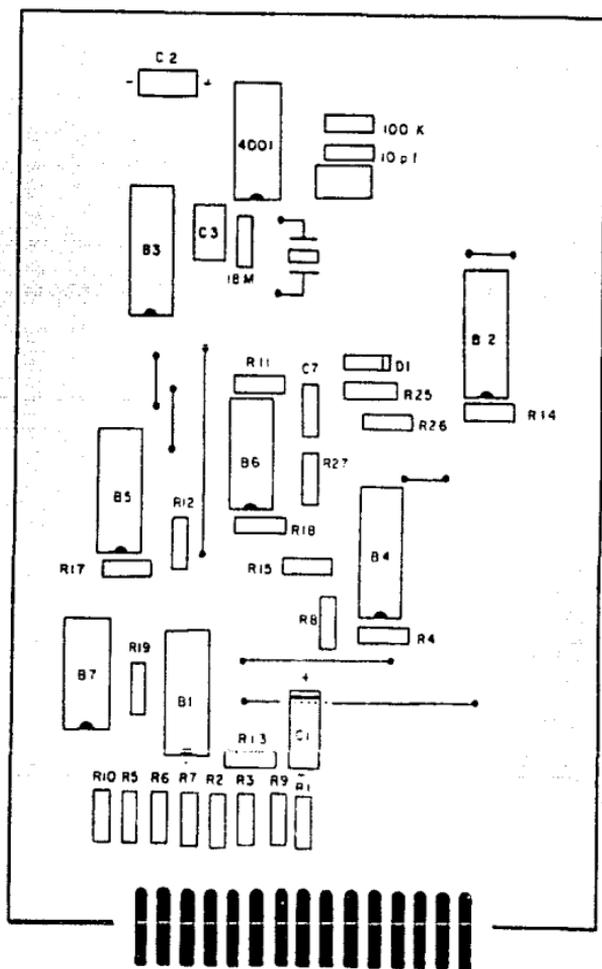


LADO PISTAS

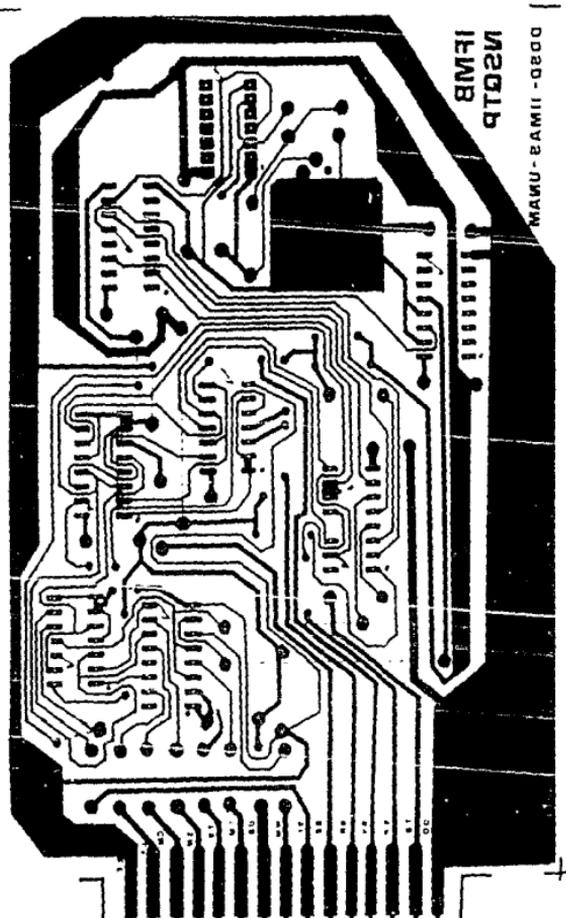


MODULO 3) OSCILADOR, DIVISOR DE FRECUENCIAS Y CONTROL (ODC)

DISTRIBUCION DE COMPONENTES

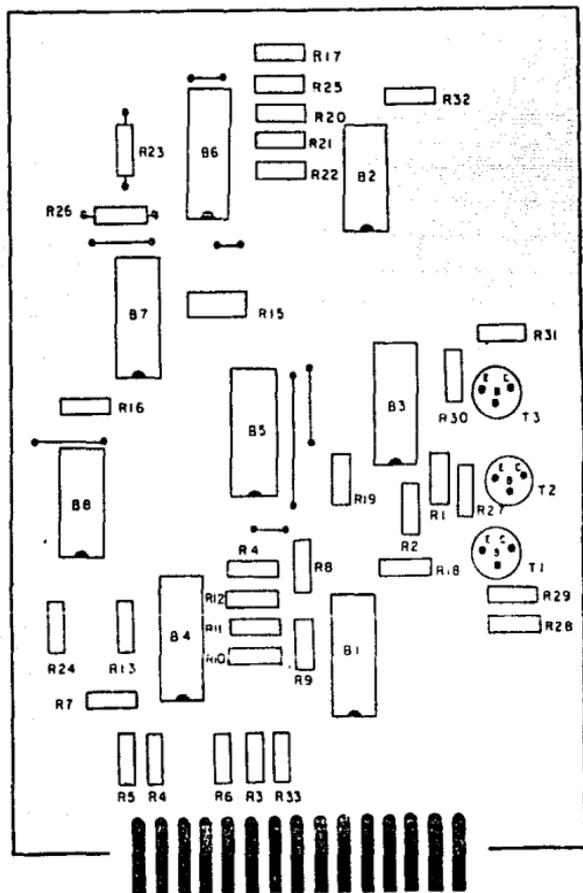


CIRCUITO IMPRESO

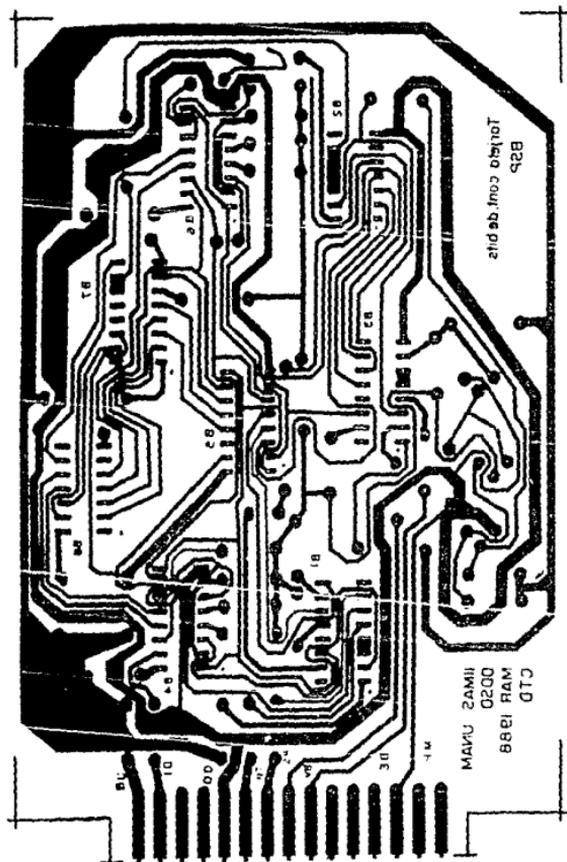


MODULO 4) SINCRONIZACION (SINC)

DISTRIBUCION DE COMPONENTES

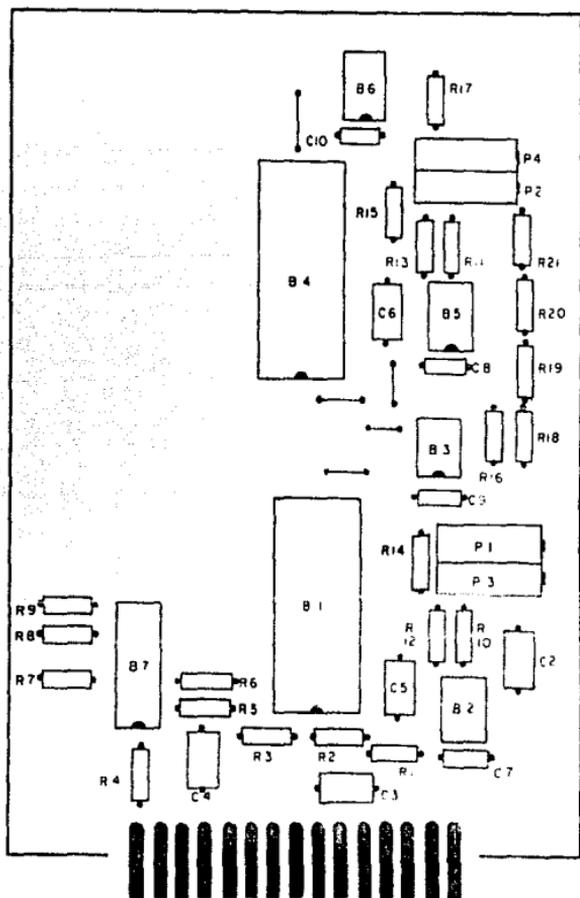


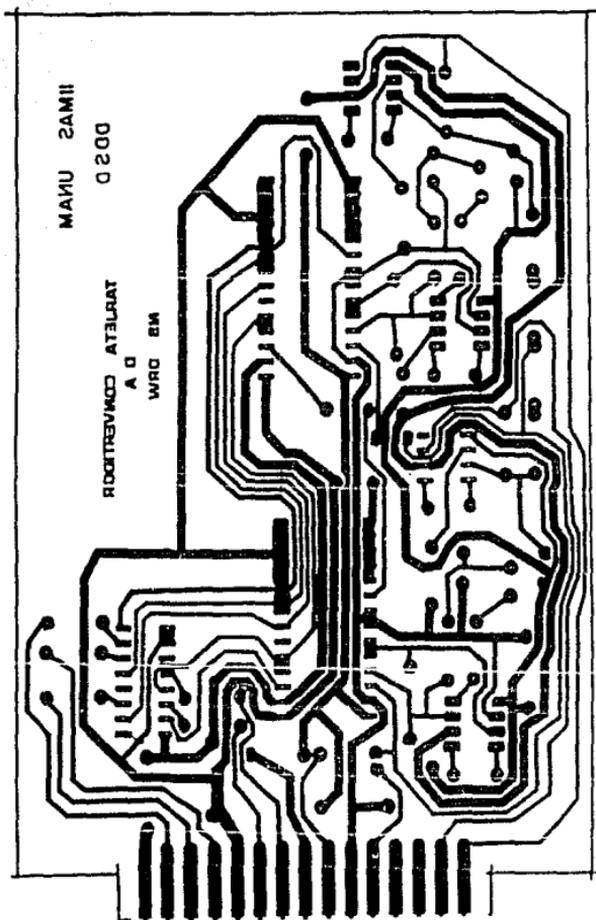
CIRCUITO IMPRESO



MODULO 5) REGISTRO CONVERTIDOR (RC)

DISTRIBUCION DE COMPONENTES

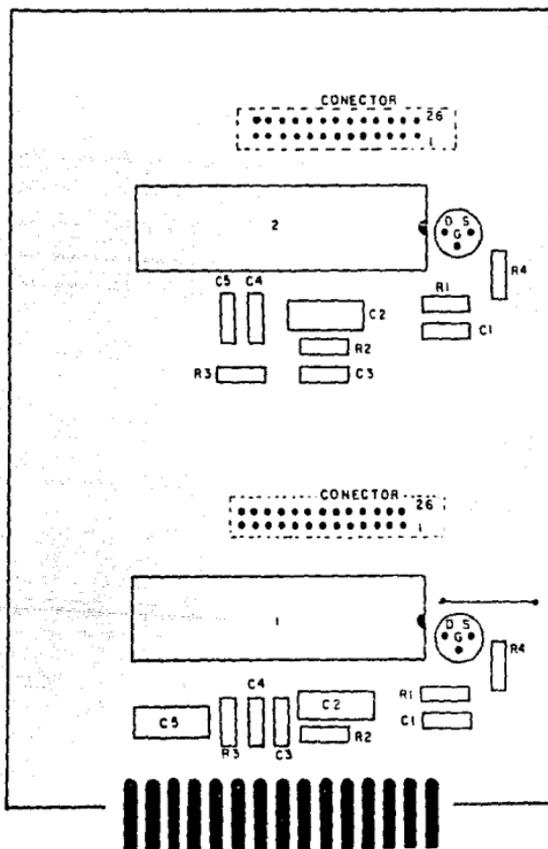




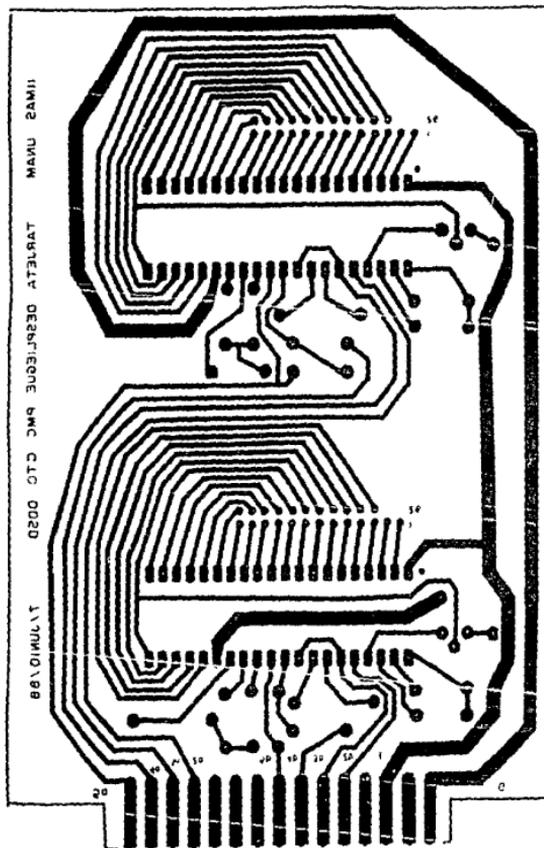
MODULO 6) DESPLIEGUE (DES)

A) CONVERTIDOR

DISTRIBUCION DE COMPONENTES

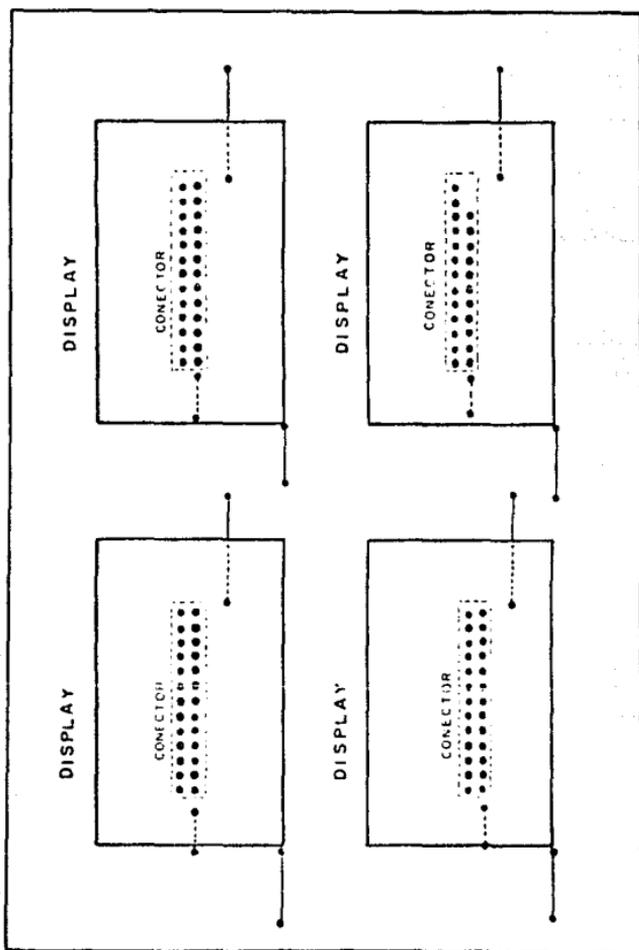


CIRCUITO IMPRESO

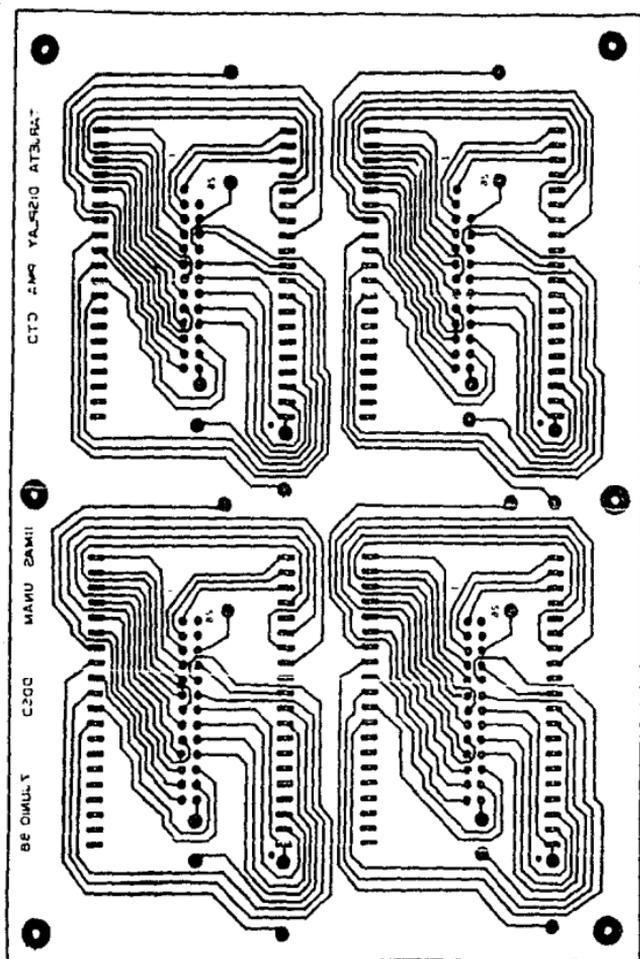


B) DISPLAY

DISTRIBUCION DE COMPONENTES

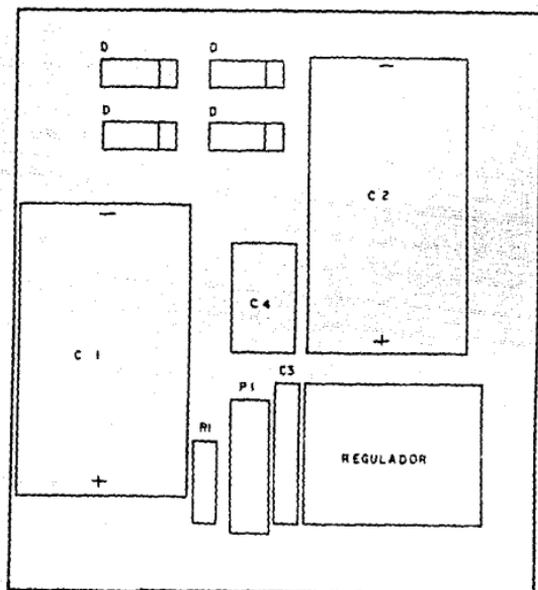


CIRCUITO IMPRESO

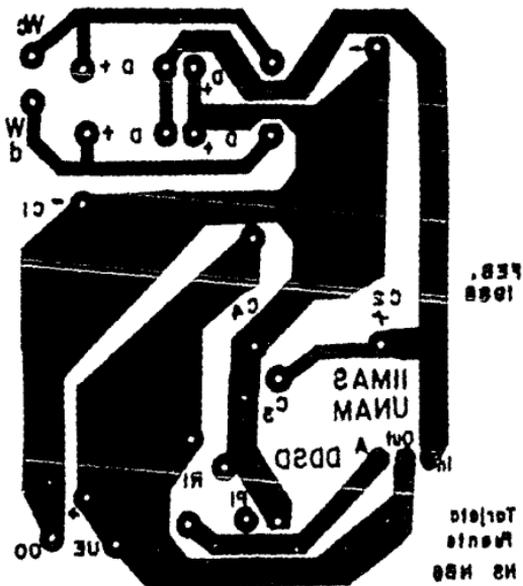


MODULO D FUENTE UNIDAD DE ABORDO (FUA)

DISTRIBUCION DE COMPONENTES

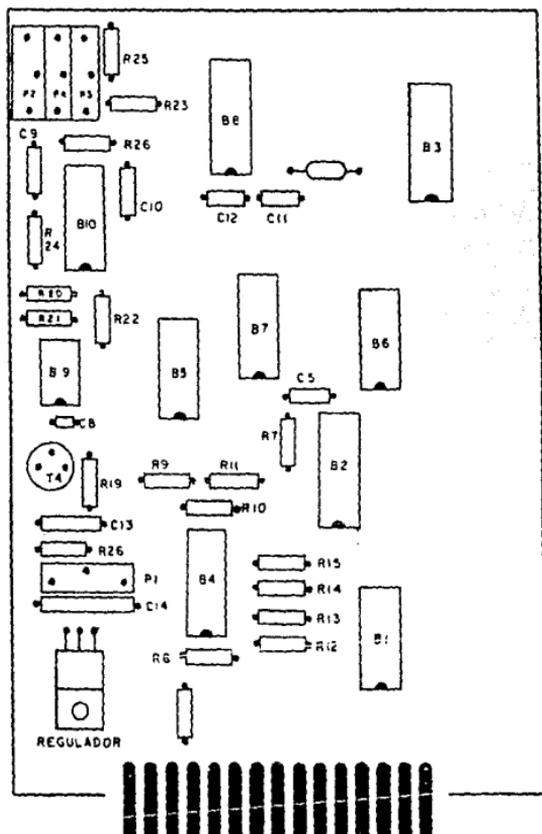


CIRCUITO IMPRESO

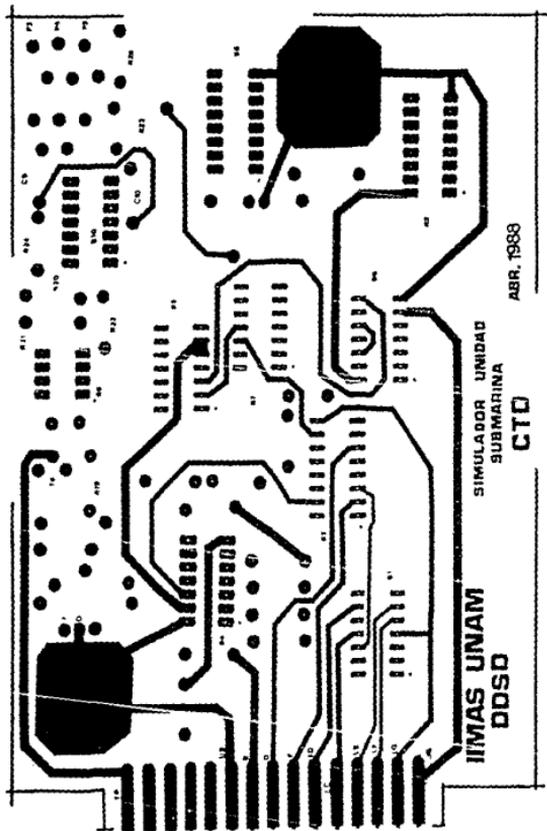


MODULO 7) MODULO DE PRUEBA

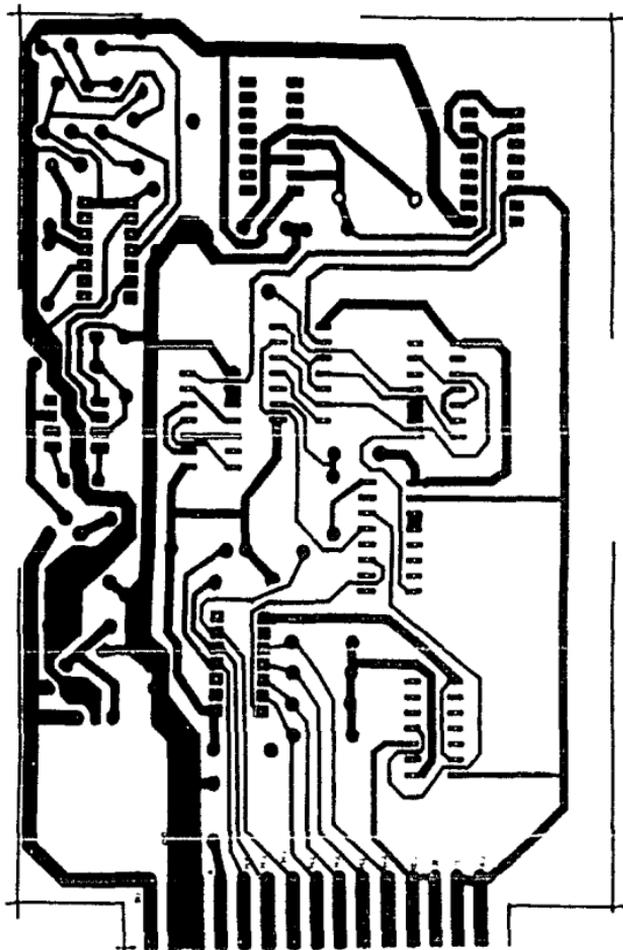
DISTRIBUCION DE COMPONENTES



CIRCUITO IMPRESO LADO COMPONENTES



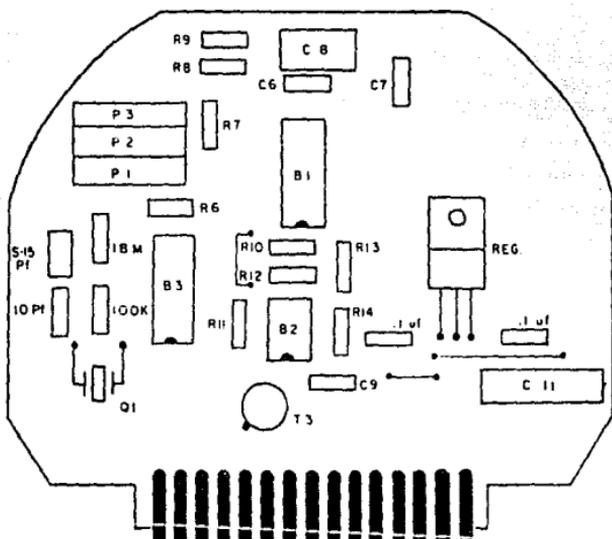
LADO PISTAS



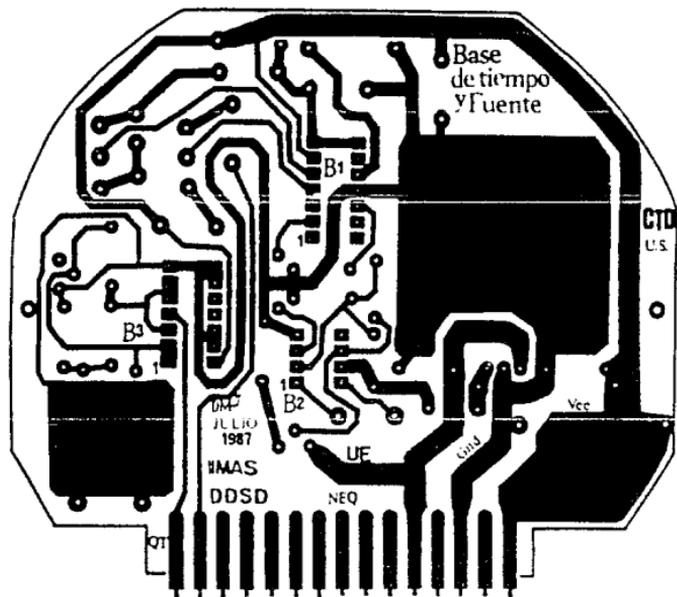
APENDICE B
DISTRIBUCION DE COMPONENTES
Y CIRCUITOS IMPRESOS
DE LA UNIDAD SUMERGIBLE

MODULO 1) FUENTE, MODULADOR Y OSCILADOR (FMO)

DISTRIBUCION DE COMPONENTES

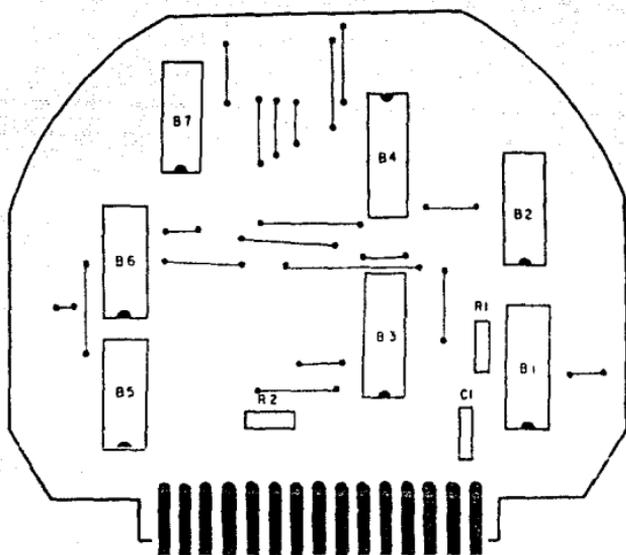


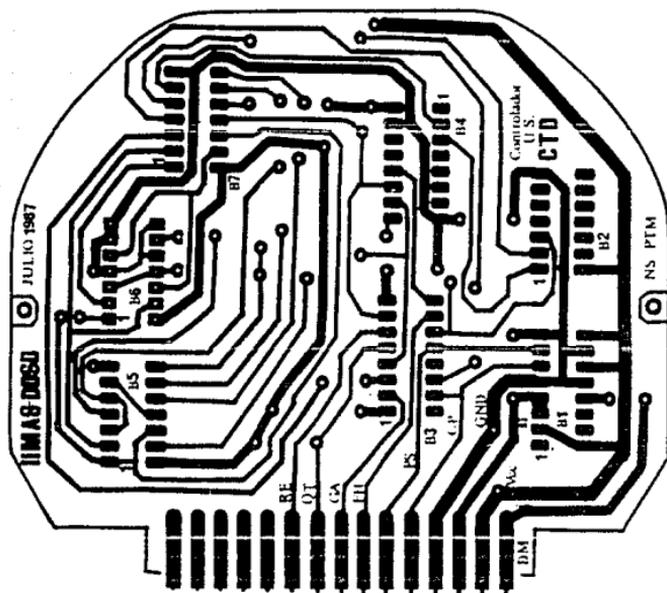
CIRCUITO IMPRESO



MODULO 2) CONTROL E IDENTIFICADOR DE TRANSMISION (CIT)

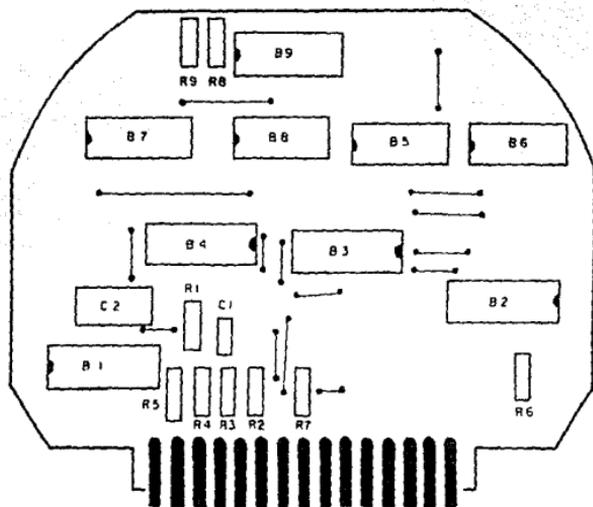
DISTRIBUCION DE COMPONENTES

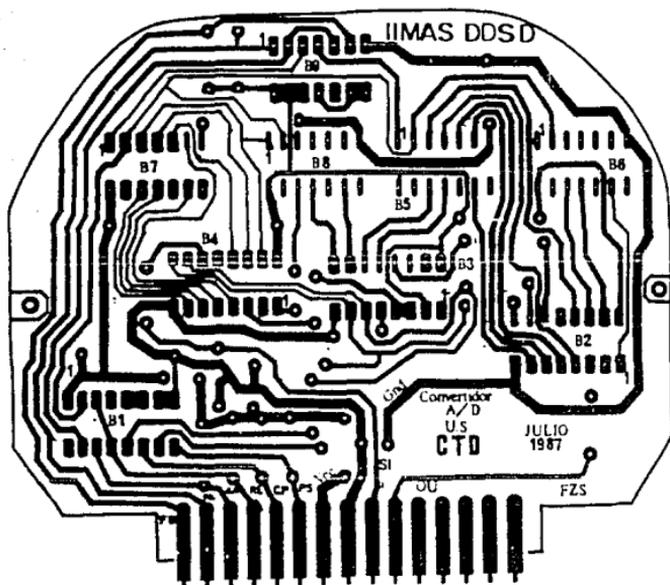




MODULO 3) LECTURA Y TRANSMISION

DISTRIBUCION DE COMPONENTES





APENDICE C
GUIA DE INTERCONEXION
ENTRE MODULOS

UNIDAD DE ABORDO

TERMINAL	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
SEÑAL	PP	DO						OO	LI	UB			LT	AT	UE
TERMINAL	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34
SEÑAL	LT	NE	AL	RT	RO	RC	LI	NP	IC						

CONECTOR MODULO FUSOR

TERMINAL	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
SEÑAL	OO	TS	BP	EV	BR	BE	SI	UB	TS					LA	EE

CONECTOR MODULO OOC

TERMINAL	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
SEÑAL			NP				BE	BP	RS	TE	OO			SI	UB

CONECTOR MODULO EIDC

TERMINAL	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
SEÑAL	AO	BO				NA	AG	RV	AV	TS	EE	DG	SP	LA	BO

CONECTOR MODULO RC 1

TERMINAL	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
SEÑAL	AO	BO				NA	AG	RV	AV	TS	EE	DG	SP	LA	BO

CONECTOR MODULO RC 2

TERMINAL	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
SEÑAL	5-	1+	2+	3+	4+	6+						2+	3+	4+	5+

CONECTOR MODULO DE DESPLIEQUE 1,2

TERMINAL	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
SEÑAL	5-	1+	2+	3+	4+	6+						2+	3+	4+	5+

CONECTOR MODULO DE DESPLIEQUE 2,4

APENDICE D
TABLA DE OPERACION
DEL MODULO DE PRUEBA

SELECCION DE LA LONGITUD
DEL PAQUETE A ENVIAR

NUMERO DE BITS	INTERRUPTORES EN UNO							
	1	2	4	8	16	32	64	
1	1	0	0	0	0	0	0	
2	0	1	0	0	0	0	0	
4	0	0	1	0	0	0	0	
8	0	0	0	1	0	0	0	
16	0	0	0	0	1	0	0	
32	0	0	0	0	0	1	0	
64	0	0	0	0	0	0	1	
14	0	1	1	1	0	0	0	
24	0	0	0	1	1	0	0	
24	0	1	0	0	0	1	0	
44	0	0	1	1	0	1	0	
74	0	1	0	1	0	0	1	
124	0	0	1	1	1	1	1	

SELECCION DE DATOS
A ENVIAR

POSICION DEL SELECTOR	DATOS SELECCIONADOS
A	0 0 0 0 0 0 0 0
B	1 1 1 1 1 1 1 1
C	0 1 0 1 0 1 0 1
D	1 0 1 0 1 0 1 0
E	0 0 1 1 0 0 1 0
F	1 1 0 0 1 0 0 1

REFERENCIAS

- [1] HARDY JAMES K. AND PATRICIA HARDY
HIG FREQUENCY CIRCUIT DESIGN
RESTON PUBLISHING COMPANY INC. U.S.A. 1979 pag 259
- [2] J.H. SIMPSON AND R.S. RICHARD
JUNCTION TRANSISTOR
UNIVERSIDAD DE OXFORD GRAN BRETAÑA 1962 pag 440
- [3] JAMES J. BROPHY
BASIC ELECTRONICS FOR SCIENTISTS
Mc GRAW-HILL INTERNATIONAL U.S.A. 1983 pag 268
- [4] NATIONAL SEMICONDUCTOR
CMOS LOGIC DATA BOOK
NATIONAL SEMICONDUCTOR INCORPORATED U.S.A pag 2-153
- [5] INTERSIL CORPORATED
DATA BOOK 1981
INTERISL CORPORATED U.S.A. 1981 pag 5-193
- [6] JOHN P. Mc KELVY AND HOWAR GROTCHE
FISICA PARA CIENCIAS E INGENIERIA TOMO II
HARLA S.A. MEXICO 1981 pag.
- [7] INTERISL CORPORATED
DATA BOOK 1981
INTERISL CORPORATED U.S.A. 1981 pag. 5-194
- [8] " pag. 5-195
- [9] " pag. 5-191
- [10] HOLMAN J.P.
METODOS EXPERIMENTALES PARA INGENIEROS
Mc GRAW-HILL DE MEXICO MEXICO 1981 pag. 31

- [11] E. JAMES ANGELO JR.
ELECTRONICS: BJTs FETs AND MICROCIRCUITS
Mc GRAW-HILL BOOK INTERNATIONAL U.S.A. 1969 pag. 111
- [12] ANALOG DEVICES
DATA BOOK 1984
ANALOG DEVICES INCORPORATED U.S.A. 1984 pag 11-7
- [13] NATIONAL SEMICONDUCTOR
LINEAR DATA BOOK 1982
NATIONAL SEMICONDUCTOR INCORPORATED U.S.A. 1982 pag 1-23
- [14] NATIONAL SEMICONDUCTOR
CMOS INTEGRATED CIRCUITS
NATIONAL SEMICONDUCTOR INCORPORATED U.S.A. 1978 pag 228
- [15] TECHNICAL INFORMATION CENTER
MOTOROLA LINEAR DATA BOOK
MOTOROLA INCORPORATED U.S.A. 1982 pag 4-341
- [16] INTERSIL INCORPORATED
DATA BOOK 1981
INTERISL INCORPORATED U.S.A. 1981 pag. 4-19

BIBLIOGRAFIA

- TOBEY GENE E., GRAME JERALD G. Y HUELSMAN LAWRENCE P.
OPERATIONAL AMPLIFIERS DESIGN AND APPLICATION
Mc GRAW-HILL BOOK CORPORATION TOKYO JAPAN 1983
- TECHNICAL INFORMATION CENTER
MOTOROLA CMOS INTEGRATED CIRCUITS
MOTOROLA INCORPORATED U.S.A 1978
- HOLMAN J.P.
METODOS EXPERIMENTALES PARA INGENIEROS
Mc GRAW-HILL DE MEXICO MEXICO 1981
- HARDY JAMES K. AND PATRICIA HARDY
HIGH FREQUENCY CIRCUITS DESIGN
RESTON PUBLISHING COMPANY U.S.A. 1979
- HARRY N. NORTON
HANDBOOK OF TRANSDUCERS FOR ELECTRONICS MEASURING SYSTEMS
PRENTICE-HALL INC. ENGLEWOOD CLIFFS. 1969
- JAMES J. BROPHY
BASIC ELECTRONICS FOR SCIENTISTS
Mc GRAW-HILL INTERNATIONAL U.S.A 1983
- J.H. SIMPSON Y R.S. RICHARD
JUNCTION TRANSISTOR
UNIVERSIDAD DE OXFORD GRAN BRETAÑA 1962
- ANALOG DEVICES INCORPORATED
DATA BOOK 1984
ANALOG DEVICES INCORPORATED U.S.A. 1984

- INTERSIL INCORPORATED
DATA BOOK 1981
INTERFIL INCORPORATED U.S.A 1981

- NATIONAL SEMICONDUCTOR
LINEAR DATA BOOK 1982
NATIONAL SEMICONDUCTOR INCORPORATED U.S.A. 1982

- SIGNETICS CORPORATION
DIGITAL , LINEAR, MOS APPLICATIONS
SIGNETICS CORPORATION U.S.A. 1980

- JOHN P. Mc KELVY HOWAR GROTCHE
FISICA PARA CIENCIA E INGENIERIA TOMO II
HARLA S.A. MEXICO 1981

- E. JAMES ANGELO JR.
ELECTRONICS: BJTs FETs AND MICROCIRCUITS
Mc GRAW-HILL INCORPORATED U.S.A. 1969.