



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

**Implementación de un sistema
inalámbrico de detección de vibración
ambiental, basado en un sensor de
acelerómetro.**

TESIS

Que para obtener el título de
Ingeniero Eléctrico Electrónico

P R E S E N T A

Miguel Ángel González Ramírez

DIRECTOR(A) DE TESIS

Enrique Ramón Gómez Rosas



Ciudad Universitaria, Cd. Mx., 2019



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

Índice general

1. Resumen	8
2. Introducción	9
2.1. Objetivo general.	10
3. Técnicas de vibración ambiental.	12
3.1. Introducción al SHM	12
3.1.1. Pruebas dinámicas en estructuras.	13
3.1.2. Pruebas de vibración ambiental	14
3.1.3. Pruebas de vibración forzada.	15
4. Sistema de monitoreo de vibración ambiental.	16
4.1. Acelerómetro.	17
4.2. Acondicionamiento de la señal	18
4.3. Convertidor analógico digital.	19
4.4. Transmisión inalámbrica.	23
4.5. Almacenamiento de datos	25
4.6. Unidad de control.	27
5. Implementación	28
5.1. Sensor	29
5.1.1. Caracterización del sensor.	30
5.2. Convertidor analógico digital.	33

5.2.1.	Caracterización del convertidor analógico digital.	35
5.3.	Acondicionamiento de la señal.	36
5.4.	Análisis de error.	38
5.5.	Microcontrolador	39
5.5.1.	Modelo de memoria	42
5.5.2.	Buses de comunicación entre subsistemas	43
5.6.	Diseño electrónico.	44
5.6.1.	Circuito impreso	49
5.7.	Software	51
5.7.1.	Herramientas de desarrollo	52
5.7.2.	MPLABX	52
5.7.3.	Uso de bibliotecas	53
5.7.4.	Diseño del software	54
5.7.5.	Rutina principal.	55
5.7.6.	Adquisición de datos	55
5.7.7.	FFT en tiempo real.	56
5.7.8.	Sistema de archivos.	58
5.7.9.	Estándar SD	58
5.7.10.	Stack tcpip	63
5.7.11.	Interfaz web	64
5.7.12.	Página de inicio.	66
5.7.13.	Estado.	67
5.7.14.	Configuración.	68
5.7.15.	Configuración de red.	69
5.7.16.	Registros del sistema.	70
5.7.17.	Despliegue de la FFT en tiempo real.	71
5.7.18.	Sincronización.	72

6. Pruebas	74
7. Resultados	80
8. Conclusiones	85
8.1. Recomendaciones	86
A. Glosario	87
Bibliografía	88

Índice de figuras

3.1. Metodologías para la adquisición de la información.	13
3.2. Tipos de pruebas dinámicas.	14
4.1. Diagrama a bloques del sistema.	16
4.2. Función de transferencia de un ADC	20
4.3. Error de cuantización de un ADC	21
4.4. Error de apertura	23
4.5. Relación entre los miembros de la familia 802.	24
4.6. Capa física y capa de enlace.	25
4.7. Capa física.	25
4.8. Diagrama comparativo entre memorias Flash NAND y NOR.	27
5.1. Diagrama a bloques del acelerómetro.	29
5.2. Densidad espectral	31
5.3. Ancho de banda equivalente. [16]	32
5.4. Valor pico-pico equivalente para una señal de ruido.	33
5.5. Diagrama a bloques del convertidor.	34
5.6. Seguidor de voltaje.	37
5.7. Diagrama a bloques del microcontrolador. <i>PIC32MX5XX/6XX/7XX</i> <i>Family Data Sheet.</i> 2009	41
5.8. Comunicación de los subsistemas.	45
5.9. Diagrama esquemático 1 (Conexiones del microcontrolador).	47

5.10. Diagrama esquemático 2 (Sensor, Acondicionador, Adquisidor, Conector SD).	48
5.11. Circuito impreso A (Vista superior).	50
5.12. Circuito impreso B (vista inferior).	50
5.13. Diagrama a bloques de la arquitectura del software.	51
5.14. Proceso de compilación del entorno MPLABX. <i>MPLABX IDE User's Guide</i> . 2011.	53
5.15. Diagrama general de la arquitectura de software.	55
5.16. Rutina de inicialización en modo SPI.	59
5.17. Esquema del sistema de archivos FAT.	60
5.18. Segmentación de un archivo.	61
5.19. Rutina de recuperación de archivos.	62
5.20. Modelos de referencia para redes de computadoras.	63
5.21. Stack de Microchip. <i>The microchip TCP/IP Stack</i> 2002.	64
5.22. Diagrama de flujo del servidor HTTP.	65
5.23. Página de inicio del servidor HTTP.	66
5.24. Página de estado.	67
5.25. Página de configuración.	68
5.26. Página de configuración de red.	69
5.27. Página de registros.	70
5.28. Página de despliegue de la FFT en tiempo real	71
5.29. Diagrama de un viaje circular.	72
6.1. Pruebas realizadas con el sensor	74
6.2. Corrección de la línea base para la señal de aceleración en el eje Z	76
6.3. Espectro de frecuencias para un convertidor de 12 bits, $f_i = 2.11 [MHz]$, $f_s = 82 [MSPS]$, $N = 8192$	77
6.4. Espectro bilateral de amplitud para señal de 8192 puntos, $f_s = 1000 \left[\frac{S}{s} \right]$	78

6.5.	Espectro unilateral de amplitud para señal de 8192 puntos, $f_s = 1000 \left[\frac{S}{s} \right]$.	79
7.1.	Mesa vibradora APS.	80
7.2.	Señal a $1Hz$ $f_s = 200 [SPS]$, $N = 8192$.	81
7.3.	Espectro unilateral de amplitud, $f_i = 1 [Hz]$, $f_s = 200 [SPS]$, $N = 8192$.	81
7.4.	Señal a $5Hz$ $f_s = 200 [SPS]$, $N = 8192$.	82
7.5.	Espectro unilateral de amplitud, $f_i = 1 [Hz]$, $f_s = 200 [SPS]$, $N = 8192$.	82
7.6.	Señal de ruido $f_s = 1000 \left[\frac{S}{s} \right]$ $N = 65536$.	83
7.7.	Espectro de amplitud de señal de ruido $f_s = 1000 \left[\frac{S}{s} \right]$.	84
7.8.	Espectro de potencia de señal de ruido $f_s = 1000 \left[\frac{S}{s} \right]$.	84

Capítulo 1

Resumen

Diferentes instituciones como es el caso del Instituto de Ingeniería de la UNAM han dedicado esfuerzos en desarrollar equipos de instrumentación que puedan ser utilizados en aplicaciones reales. En los años recientes se ha observado un incremento en el desarrollo de tecnología propietaria, debido al alcance comercial y los bajos precios de los componentes electrónicos de última generación. Los instrumentos desarrollados a partir de estas tecnologías han probado ser competitivos contra sus contrapartes comerciales, llegando a ser mucho más económicos y eficientes.

La aplicación de estas nuevas tecnologías para el desarrollo de instrumentos de medición, no sólo permite optimizar costos y tiempos, sino que además se tiene la capacidad de cambiar paradigmas en los esquemas de medición, como por ejemplo el despliegue de arreglos de sensores sincronizados, lo cual era prácticamente imposible utilizando tecnología convencional.

Con todo lo mencionado, se plantea la posibilidad de desarrollar un sistema de monitoreo, que integre todos los elementos que lo componen en una sola tarjeta. En el presente trabajo se busca la integración de un sensor, tarjeta de acondicionador, adquisidor y medio de almacenamiento en un solo dispositivo. Además de que la tecnología utilizada sea compatible con computadores de propósito general para la recuperación de los datos y la interacción con el usuario.

La aplicación de este dispositivo será en el área de ingeniería civil y más específicamente para la realización de pruebas de vibración ambiental, donde se busca que el hecho de integrar un medio de comunicación inalámbrica nos proporcione ventajas para la realización de este tipo de pruebas.

Capítulo 2

Introducción

Todas las estructuras como puentes y edificios se deterioran al paso de los años debido a diversos factores, tales como las condiciones del ambiente donde se encuentran o los defectos propios de los materiales con los que están constituidas. Si el daño o deterioro no es detectado, la estructura aumenta sus probabilidades de colapsar, lo que resulta en pérdidas humanas y materiales. Por esta razón, todas las estructuras deberían ser sometidas a actividades de inspección del daño y, derivado de estas, a labores de mantenimiento o en caso extremo determinar si la estructura ha llegado al límite de su vida útil.

La detección del daño que sufren las estructuras involucra medios de monitoreo continuo, en muchas ocasiones las actividades de inspección sólo se realizan posterior a un fenómeno telúrico, sin embargo, someter constantemente a la estructura a actividades de monitoreo es la práctica más recomendable pues se puede llegar a emitir alertas en caso de condiciones inseguras o realizar mantenimiento a la estructura y evitar graves catástrofes antes de la ocurrencia de algún fenómeno sísmico.

En la actualidad se utilizan diferentes métodos para la inspección del estado de las estructuras, estos van desde los meramente empíricos hasta los que hacen uso de modelos matemáticos con los cuales se ha probado que es posible la detección del daño. A los procesos que se siguen para detectar el daño en las estructuras se las ha denominado monitoreo de la salud estructural, SHM *Structural Health Monitoring* por sus siglas en inglés y ha sido un tema de investigación para la ingeniería civil en los últimos años.

Entre los diversos métodos que se han desarrollado para la determinación del estado de daño de las estructuras, destacan los que hacen uso de análisis modal [1], los cuales consisten en determinar algunos parámetros de las estructuras, como frecuencias naturales y coeficientes de amortiguamiento, mediante el análisis de las señales de excitación y respuesta de una estructura. Las pruebas de vibración ambiental entra dentro de esta categoría y son uno de los métodos más utilizados en la actualidad. La adopción de esta técnica en los años recientes se debe principalmente al desarrollo de sensores de alta sensibilidad en conjunto con otras herramientas que han mejorado su desempeño en gran medida. Cabe destacar que los avances en los sistemas de adquisición de datos va de la mano con el desarrollo de modelos

matemáticos con los cuales se pueda extraer información sobre el estado de daño de estructura.

Los métodos aplicados a las pruebas de vibración ambiental no se limitan a conocer el estado de daño de la estructura, sino además se pueden utilizar para la validación de conceptos estructurales que permiten predecir el comportamiento de una estructura sometida a excitaciones o en condiciones de servicio[1]. Con estos estudios se busca, entre otras cosas, evitar que la frecuencia de oscilación natural de la estructura sea similar a las frecuencias presentes en el terreno donde reside y detectar los cambios que sufre en sus propiedades modales a lo largo del tiempo y con ello determinar la existencia de daño.

Los sistemas tradicionales que se ocupan en las pruebas de vibración ambiental están compuestos por arreglos de sensores colocados en puntos de interés dentro de la estructura, todos estos sensores se encuentran conectados a un sistema central de adquisición de datos.

El despliegue de este tipo de arreglos en una estructura presenta una gran dificultad lo cual puede poner en riesgo la correcta ejecución de una prueba de vibración ambiental, ante esta situación, en los años recientes y con la disponibilidad de tecnologías de transmisión inalámbrica de grado comercial, es que se ha planteado el uso de redes de sensores inalámbricos como una alternativa del esquema tradicional.

2.1. Objetivo general.

Acorde con lo mencionado anteriormente, surge la necesidad del desarrollo de un sistema de monitoreo que sea capaz de llevar a cabo pruebas de vibración ambiental, cuente con un medio para la transmisión de datos de manera inalámbrica, lo cual permitirá mejoras en la eficiencia de las pruebas realizadas día con día por diferentes instituciones, como es el caso del Instituto de Ingeniería.

En los siguientes capítulos abordaremos las metodologías que existen para obtener información a partir de las pruebas de vibración ambiental. Con base en éstas metodologías plantearemos algunas necesidades básicas con las que debe contar nuestro sistema de monitoreo, posteriormente se profundizará en la metodología para implementar e integrar cada uno de los subsistemas.

Posterior a la correcta fabricación de nuestro sistema, será necesaria una etapa de pruebas de validación donde verificaremos la concordancia entre nuestros cálculos teóricos con respecto a los datos obtenidos del ensayo experimental de nuestro sistema bajo condiciones de operación de diseño.

Con los resultados obtenidos dentro de nuestras pruebas, haremos un comparación y análisis, de ser el caso justificaremos la discrepancia y el error que pueda llegar a presentarse dentro de los datos obtenidos de la prueba experimental.

Finalmente concluiremos con un resumen de todo el trabajo realizado, el impacto

que tiene y las áreas de investigación que pueden surgir a partir de este trabajo.

Capítulo 3

Técnicas de vibración ambiental.

3.1. Introducción al SHM

Se conoce como *Structural Health Monitoring* al proceso de inspección, detección y caracterización del estado de daño de las estructuras. La importancia que tiene esta área de investigación es que a medida que hemos evolucionado, la infraestructura en la que nos desenvolvemos y desarrollamos las actividades económicas y socio-políticas se ha vuelto cada vez más extensa y compleja, sin embargo, no se le da la atención preventiva suficiente. Como ejemplo de esto, observamos numerosas estructuras civiles críticas como puentes, carreteras y edificios que han excedido la capacidad de servicio para las que fueron originalmente diseñadas, lo que ha provocado un daño apreciable, manifestándose en diversos factores tales como deformación, agrietamiento y corrosión.

Además de los propios mecanismos de deterioro que experimenta la estructura, las adecuaciones que se realizan debidas a necesidades nacientes, provocan cambios significativos en el comportamiento general de las estructura, provocando que caiga en el incumplimiento de la normatividad de los reglamentos de construcción, los cuales se mantienen en continua renovación con la incorporación de criterios de diseño más rigurosos, que van encaminados a salvaguardar la seguridad de la estructura y los usuarios.

Ante esta situación, es que surge la necesidad del desarrollo de técnicas que aceleren el proceso de evaluación y toma de decisiones. Los métodos convencionales se basan en técnicas meramente empíricas y cualitativas, una muy conocida y muy utilizada es inspección visual, que hace uso de conocimientos empíricos y el sentido común para predecir si existe o no daño significativo en una estructura, sin embargo este método no provee mucha confiabilidad debido a que no se puede saber con certeza si los defectos observados son superficiales o defectos de los elementos estructurales, ya que como sabemos, generalmente la estructura se encuentra cubierta por diferentes elementos no estructurales tales como plafones, techos y paredes falsas, muros divisorios, etc. Además de esto, las técnicas de inspección visual requieren una gran cantidad de tiempo y personal capacitado para poder ser consideradas

exitosas o por lo menos poder emitir una buena conclusión.

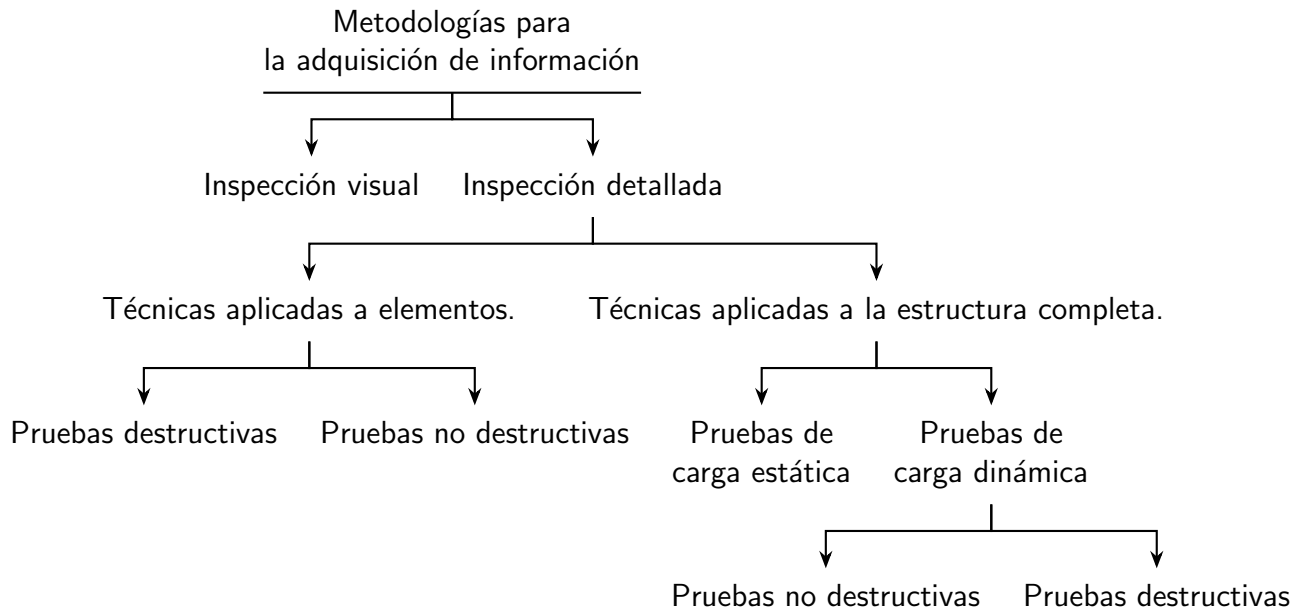


Figura 3.1: Metodologías para la adquisición de la información.

En los años recientes se han incorporado al área de ingeniería civil, diferentes metodologías más complejas que buscan la extracción de la información de una manera más objetiva que el análisis empírico puede ofrecer, este tipo de técnicas habían sido probadas con éxito para evaluar estructuras diseñadas para sistemas de transporte, aeronáutica e industria militar y se fundamentan en la hipótesis de que cualquier daño estructural modifica las propiedades dinámicas de las estructuras. Bajo este enfoque, usualmente se utilizan los cambios medidos en los parámetros modales (por ejemplo: frecuencias naturales, amortiguamientos modales, formas modales, derivadas de las formas modales, etc.), para evaluar los cambios en las propiedades físicas de la estructura que pudieran indicar daño o degradación estructural. Estos métodos son denominados como métodos de respuesta ante vibración y es uno de los paradigmas predominantes dentro del SHM.

3.1.1. Pruebas dinámicas en estructuras.

Las pruebas dinámicas son útiles para la validación de conceptos estructurales y la detección y caracterización del estado de daño de las estructuras. Los parámetros que se determinan a través de las pruebas dinámicas nos permiten estimar el comportamiento general de la estructura y con ello tener un punto de referencia para la toma de decisiones. El principal motivo que impulsa el desarrollo de estas técnicas sobre otros tipos de análisis es que haciendo simplificaciones podemos aproximarnos al modelo real de la estructura, otras técnicas requerirían más tiempo para su realización tomando en cuenta que las estructuras son sistemas muy complejos con una infinidad de posibilidades de movimiento o grados de libertad.

Existen diferentes tipos de pruebas dinámicas que se basan en la medición de

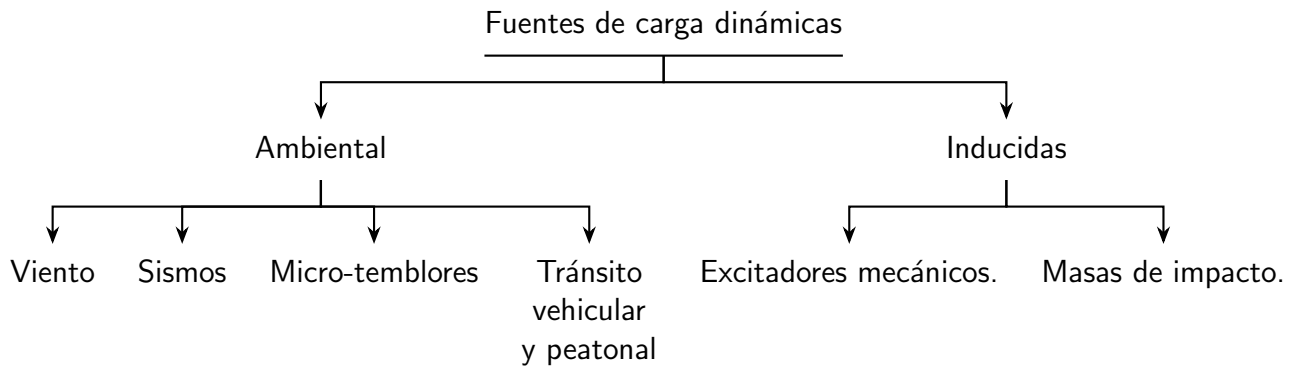


Figura 3.2: Tipos de pruebas dinámicas.

la respuesta ante vibración de la estructura, se clasifican de acuerdo a las fuentes de carga dinámica que funge como señal de excitación para el sistema. De manera general se pueden agrupar en dos grandes categorías, las pruebas destructivas y las pruebas no destructivas. Como su nombre lo indica, las pruebas no destructivas se realizan con el fin de evitar cambios en las características físicas del objeto de estudio, de tal manera que el daño sea imperceptible o nulo.

Dentro de las pruebas no destructivas encontramos una gran variedad de técnicas utilizadas para medir excitación y respuesta de una estructuras, la diferencia entre cada una reside en el tipo de excitación a la que será sometida la estructura y derivado de ésta, el equipo necesario para realizar la medición.

3.1.2. Pruebas de vibración ambiental

Se conoce como pruebas de vibración ambiental a las pruebas dinámicas que se realizan con señales que no cuentan con ningún tipo de control y son de baja magnitud. La popularidad que ha ganado este método se debe a la factibilidad de medir la respuesta de la estructura mientras se encuentra sometida a cargas de servicio. Los mecanismos que generan este tipo de excitaciones se manifiestan mediante diferentes fenómenos como puede ser el viento, el tránsito vehicular o peatonal y el ruido sísmico o micro temblores presentes en el suelo, entre otros. Debido a que no se conoce las características de las señales de excitación presentes en este tipo de pruebas, se busca medir tanto la respuesta de una estructura como las señales de excitación de la misma.

El arreglo de instrumentación más elemental para éstas pruebas consiste en dos sensores con los cuales se realiza la medición tanto de la señal de excitación, la cual se obtiene directamente del terreno donde se encuentra inmersa la estructura, y la señal de respuesta, tomada directamente en algún punto de la estructura sin embargo se pueden introducir tantos sensores como se deseen.

El procedimiento típico que se sigue para desarrollar la prueba de la vibración ambiental es similar al requerido para las pruebas de vibración dinámica, con la singularidad de no requerir maquinaria especial para excitar la estructura ya que

esta se da por agentes presentes en la misma y su vecindad.

Es de gran utilidad realizar un análisis de la estructura, previo a la realización de la prueba, que nos permita conocer los puntos más convenientes para realizar la medición (los puntos donde se colocarán los acelerómetros). De no contar con estos datos, se debe procurar tomar las mediciones en los puntos centrales en planta y zonas donde se registren los mayores desplazamientos.

Una desventaja de las pruebas de vibración ambiental es que sólo una pequeña franja de la dinámica de la estructura puede ser identificada. Además, el procedimiento de análisis necesario para extraer los parámetros modales hace que se dificulte o sea escasa la identificación de algunos modos.

Los resultados que obtenemos derivados de estas pruebas no pueden ser extrapolados para identificar la dinámica de la estructura sometida a señales de alta energía, como las señales presentes en un sismo, para tales casos se hace necesario la realización de una prueba de vibración forzada.

3.1.3. Pruebas de vibración forzada.

Las pruebas de vibración forzada consisten en aplicar señales de vibración controladas en amplitud y frecuencia. Se utilizan diferentes mecanismos de excitación tales como excitadores mecánicos de masas excéntricas, gatos y martillos hidráulicos, o vibradores mecánicos entre otros. Es una práctica común la realización de modelos a escala y la simulación de distintas condiciones, con el uso de mesas vibratorias, este tipo de experimentos se realizan en laboratorios bajo condiciones controladas donde las mesas ofrecen diferentes formas de movimiento.

Conocida la señal de excitación, se realiza la medición de la respuesta y a partir de estas dos señales es posible determinar las características dinámicas de la estructura tales como frecuencias naturales, amortiguamientos modales y formas modales entre otros. Conociendo la señal de entrada y tomando los datos de salida, se calcula una función de transferencia con el fin de identificar las propiedades dinámicas.

Una de las principales ventajas que presentan las pruebas de vibración ambiental en comparación con las pruebas de vibración forzada es que no necesitan maquinaria especial para inducir las señales de excitación, y además pueden ser realizadas sobre estructuras en operación, además de que auxiliarse de pruebas de impacto existe un alto potencial de inducir daño en la estructura durante la prueba. Debido a esto las pruebas por vibración forzada son menos realizadas en comparación con las pruebas de vibración ambiental. Asimismo considerando el costo por mano de obra adicional para adecuar la instalación en la estructura puede resultar poco rentable.

Capítulo 4

Sistema de monitoreo de vibración ambiental.

El desarrollo de un sistema que sea capaz de cumplir con los requerimientos de las pruebas de vibración ambiental requiere la correcta selección de los componentes que conforman el sistema, tomando en cuenta en primera instancia, las características de las señales que se desean capturar, y en segunda instancia en la funcionalidad del dispositivo final.

La figura 4.1 muestra los principales bloques que pueden ser identificados a partir de las necesidades planteadas, con los que contará el sistema de monitoreo de vibración ambiental.

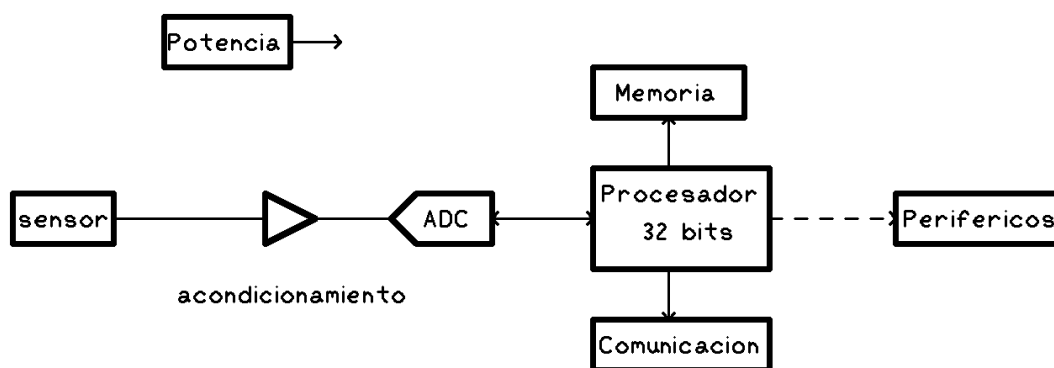


Figura 4.1: Diagrama a bloques del sistema.

En general un sistema de adquisición de datos se compone principalmente de un sensor y un convertidor analógico digital, debe contar además con un medio para el almacenamiento de la información. En adición a lo anterior, se cuenta con el modulo de comunicación inalámbrica que conforma una de las principales características para este desarrollo, la ventaja que presenta la integración de un módulo de comunicación inalámbrica, es en primera instancia disminuir las labores de instalación del dispositivo, sincronización de una red densa de sensores, y medio de recuperación

de los datos que se han generado.

4.1. Acelerómetro.

El objetivo de las pruebas de vibración ambiental es obtener datos de las señales de vibración tanto la de excitación como la de respuesta. Definimos como vibración a la oscilación mecánica de algún cuerpo. La vibración mecánica se puede medir en función de la aceleración, velocidad o desplazamiento, es una práctica común encontrar esta señal expresada en términos de la aceleración y en unidades métricas [$\frac{m}{s^2}$] o en términos de la constante de gravitación universal [g].

Para ser utilizada en sistemas electrónicos, la señal de aceleración debe ser convertida a una señal eléctrica proporcional, esta conversión es llevada a cabo por un dispositivo que lleva el nombre de transductor. Un transductor es un dispositivo que convierte una señal en una forma de energía a otra forma de energía. Al transductor que realiza la conversión entre una señal de aceleración y una eléctrica lleva el nombre de acelerómetro.

Existen diferentes familias de acelerómetros. La selección del acelerómetro adecuado se lleva a cabo tomando en cuenta los parámetros de la señal que se desea estudiar. Entre las características que definen a un acelerómetro, podemos destacar, Sensibilidad, Máxima amplitud, respuesta en frecuencia y nivel de ruido.

En la actualidad existen tres tecnologías utilizadas para la fabricación de acelerómetros que predominan en el mercado [9], cada una está diseñada para cubrir un área específica, medición de vibración, medición de impacto, medición de desplazamiento o mediciones sísmicas.

Acelerómetros piezoeléctricos: Son los más utilizados en la actualidad para pruebas de medición, cubren diferentes anchos de banda, comúnmente de algunos cuantos hertz y hasta 30 [kHz], su utilización está orientada a pruebas de impacto y pruebas de vibración, la principal desventaja que presentan este tipo de acelerómetros para nuestra aplicación es su limitado ancho de banda que no nos permitiría realizar mediciones de carga estática y transitorios de larga duración, por lo cual descartamos su utilización.

Acelerómetros piezoresistivos: Ofrecen sensibilidades mucho más bajas, por lo cual su principal aplicación es en pruebas de impacto, este tipo de acelerómetros ofrecen respuesta a señales de estado permanente o señales de DC como se les ha denominado, lo que les brinda la capacidad de medir respuestas transitorias de larga duración.

Acelerómetros de capacitancia variable: Esta categoría entra dentro de las familias más modernas, al igual que los acelerómetros piezoresistivos, ofrece respuesta de DC, por lo general la sensibilidad que ofrecen es mucho mayor a otras tecnologías, la estabilidad ante cambios de temperatura que presenta esta familia de dispositivos es superior y son ideales para la medición de vibraciones de muy baja frecuencia,

además de que por lo general se encuentran implementados en dispositivos tipo MEM, por lo cual su tamaño es muy reducido.

Las pruebas de vibración ambiental son pruebas donde se miden respuestas en frecuencia de muy baja amplitud por lo cual los acelerómetros más adecuados para realizar este desarrollo son los de capacitancia variable.

4.2. Acondicionamiento de la señal

Como se ha explicado, la señal de salida de un sensor pasa a la entrada de otra etapa a la que se conoce como conversión digital analógica, las características que debe tener la señal de salida deben coincidir con las condiciones a la entrada del convertidor analógico digital, se conoce como acondicionador de señal al dispositivo encargado de modificar las características de la señal de salida de un transductor, el ajuste impedancia de salida, ganancia y respuesta en frecuencia son algunos de los parámetros de más relevancia.

Impedancia de salida: De acuerdo con el nivel de la impedancia de salida, se determina el uso de acopladores de impedancia, en algunos casos los transductores presentan niveles de impedancia muy altos y en otros casos la impedancia que presentan es despreciable pero en general la señal de salida de un transductor es incompatible con los requerimientos a la entrada de un convertidor analógico digital, sin embargo hay algunos casos en los que su uso no es necesario, en los casos donde sólo se requiere modificar el valor de la impedancia de salida, se hace uso de acopladores de impedancia los cuales logran cambiar la impedancia de salida sin modificar la señal. El acoplador de impedancia más básico consiste en un amplificador operacional en configuración de seguidor, con el cual se logra cambiar la impedancia de salida del transductor prácticamente a cero sin distorsionar la señal y con una ganancia unitaria.

Ganancia: Uno de los principales objetivos de un acondicionador de una señal es mejorar su constante de proporción, que a su vez mejora la sensibilidad del sistema, definiendo como sensibilidad la relación entre la característica de entrada con la de salida, esto se logra mediante el uso de amplificadores. Para la selección de la máxima ganancia del sistema debemos tomar en cuenta el suelo del ruido (potencia de la señal de ruido) que presenta nuestro transductor, en donde las señales espurias son del mismo orden que las señales de interés y no existe ningún criterio para la discriminación entre una señal y otra. Además de éste criterio podemos elegir otros para la máxima selección de la ganancia, como la máxima excursión de la señal de salida deseada.

Filtrado: Las señales de salida de un transductor siempre vienen acompañadas de señales de ruido, se busca eliminar la presencia de éstas mediante el uso de filtros. En teoría de circuitos, un filtro es una red eléctrica que altera la amplitud y/o fase de una señal con respecto a su frecuencia. Idealmente los filtros no añaden nuevas frecuencias a la señal original, sino que cambian las amplitudes relativas de las diferentes componentes de frecuencia y su relación de fase. Además de disminuir

los efectos de ruido, también son utilizados para enfatizar señales en un determinado rango de frecuencias. El comportamiento de un filtro es descrito matemáticamente en términos de su función de transferencia, la cual es una relación entre las señales de entrada y salida en el dominio de Laplace.

$$H(S) = \frac{V_O(S)}{V_I(S)} \quad (4.1)$$

4.3. Convertidor analógico digital.

Una de las piezas fundamentales dentro de los sistemas de adquisición de datos es el convertidor analógico digital o ADC por sus siglas en inglés. Un ADC es un dispositivo capaz de realizar la conversión de una señal analógica en una representación digital de la magnitud de la misma. La señal analógica es generada por diferentes tipos de transductores, que convierten variables del mundo real en señales eléctricas equivalentes. La finalidad de un ADC es proveer datos para diferentes dispositivos digitales, los cuales a su vez utilizarán estos datos para procesarlos y obtener información. La calidad de éstos sistemas se ve reflejada en su capacidad de preservar la exactitud e integridad de la señal original.

Idealmente los convertidores codifican valores de entrada analógicos en una serie de palabras digitales de N dígitos que por lo general son palabras con dígitos binarios, debido a que las arquitecturas de computadoras binarias son las más utilizadas, sin embargo existen convertidores que usan dígitos decimales. Cualquiera de los dos debe satisfacer la siguiente relación.

$$V_{IN} = V_{FS} \sum_{k=0}^{N-1} \frac{b_k}{2^{k+1}} + \epsilon \quad (4.2)$$

Donde V_{FS} es un valor de referencia y b_k es un dígito individual, en otras palabras, la conversión refleja la relación de voltaje entre la señal de entrada, o la que se busca digitalizar, con respecto a un valor de voltaje de referencia. En la ecuación también podemos encontrar la variable ϵ la cual indica el error de cuantización de la conversión.

Podemos escribir la relación anterior en términos del dígito menos significativo, LSB (*Least Significant Bit*), o el voltaje discreto que representa.

$$V_Q = \frac{V_{FS}}{2^N} = 1 \text{ LSB} \quad (4.3)$$

Debemos notar que esta ecuación cumple para códigos binarios, sin embargo para otras codificaciones, el divisor se debe ajustar a la base que se esté ocupando, es así que para un convertidor decimal, el valor debe ser 10.

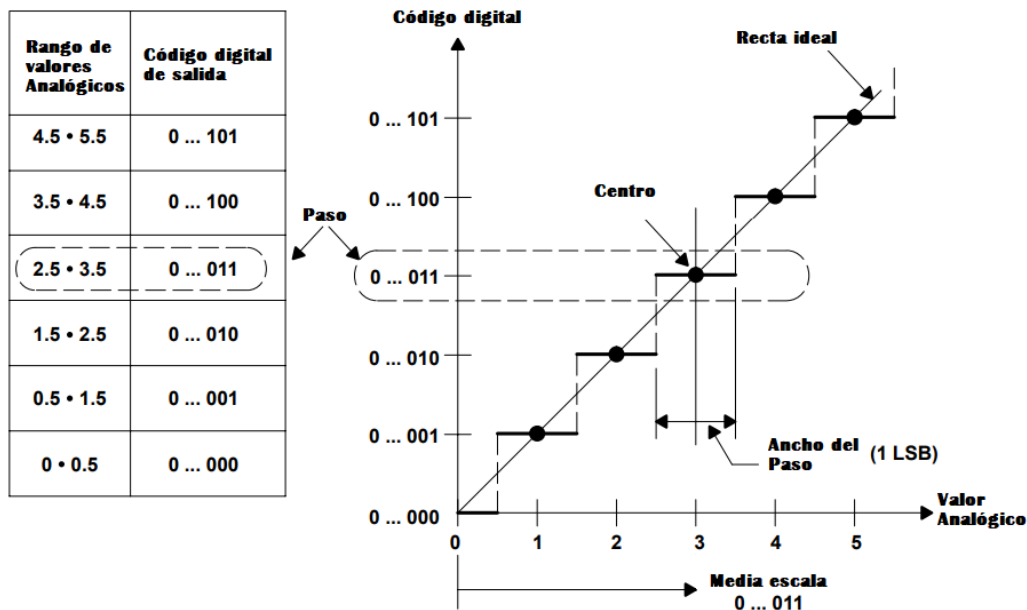


Figura 4.2: Función de transferencia de un ADC

De la función de transferencia, se hace evidente entonces que cada código digital corresponde con un pequeño rango de valores, el cual tiene un ancho de 1 LSB con centro en el código ideal de la conversión.

Entre los principales parámetros que debemos tomar de un convertidor analógico digital es la velocidad de muestreo y de conversión, los cuales vienen determinados por el máximo ancho de banda de la señal, el número de canales analógicos que tenemos y el mínimo número de muestras por ciclo requerido.

La frecuencia de muestreo mínima que debe tener un convertidor ADC fue establecida en el teorema de Nyquist, que indica que la frecuencia mínima debe ser el doble de la máxima frecuencia vista en la entrada de la conversión, de esta manera es posible reproducir la señal original sin pérdida de información, es así que la primera consideración para determinar la tasa de muestreo es la máxima frecuencia de la señal analógica.

Además de éstas consideraciones, debemos tomar en cuenta las fuentes de error estático que presenta nuestro convertidor éstas se pueden agrupar en cuatro categorías, el error de offset, el error de ganancia, el error de no linealidad integral y el error de linealidad diferencial. Pueden representarse en términos de un LSB, unidad de resolución del convertidor, o en términos del porcentaje con respecto a la escala completa o FSR (*Full Scale Range*).

En primera instancia debemos tomar en cuenta que todos los convertidores presentan un error inherente de conversión llamado error de cuantización el cual existe como resultado del hecho que existe un rango en el que el valor real puede estar sin lograr un cambio de transición debido a que es menor resolución que la resolución

máxima del sistema, idealmente este error debe ser de 1/2 de LSB, por lo cual un convertidor ADC nunca puede ser más exacto que el error inherente de 1/2 de LSB.

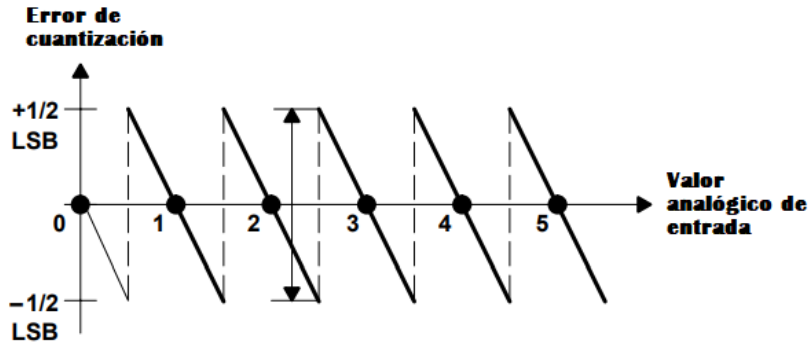


Figura 4.3: Error de cuantización de un ADC

Tomando en cuenta la existencia de este error, debemos asociar el respectivo nivel de ruido que induce. Para realizar este cálculo es necesario asumir que el error se comporta como una distribución uniforme a lo largo de todo el espectro de tal manera que el valor esperado se puede calcular con la siguiente expresión.

$$E \{ \epsilon^2 \} = \frac{1}{V_Q} \int_{-\frac{1}{2}V_Q}^{+\frac{1}{2}V_Q} \epsilon^2 d\epsilon = \frac{V_Q^2}{12} \quad (4.4)$$

La ecuación anterior nos muestra el valor esperado del error considerando una distribución normal. Comparando esta ecuación con la definición de voltaje efectivo para una señal de voltaje obtenemos que este valor representa físicamente el valor efectivo de la señal de ruido y puede ser utilizado para calcular la relación señal a ruido que se obtiene después de un proceso de digitalización [16].

$$RMS = \sqrt{\frac{1}{n} \sum_{i=1}^n x_i^2} = \sqrt{E \{ \epsilon \}} \quad (4.5)$$

Un ejemplo de esto, es considerando únicamente una señal con la máxima amplitud de entrada con el ruido por cuantización, con lo cual obtendríamos una relación señal a ruido dada por la siguiente expresión.

$$SNR = 20 \cdot \log \left(\frac{V_{RMS}}{\sqrt{E \{ \epsilon \}}} \right) \quad (4.6)$$

Ahora despejando el voltaje efectivo de la señal de interés en términos del voltaje de cuantización.

$$V_{RMS} = \frac{V_{FS}}{2\sqrt{2}} = \frac{2^N V_Q}{2\sqrt{2}} \quad (4.7)$$

Dónde N es el número de bits de nuestro convertidor, obtenemos la siguiente expresión .

$$SNR = 20 \cdot \left(2^N \sqrt{1.5}\right) = 6.02N + 1.76 [dB] \quad (4.8)$$

Dónde, el piso del ruido estará en función del número de bits de nuestro convertidor analógico digital.

El error de no linealidad diferencial es la diferencia entre el escalón real que presenta nuestro dispositivo y el valor ideal que debería tener de 1 LSB, Entonces si el ancho del escalón es exactamente 1 LSB el error es cero. si este error excede en 1 LSB hay una gran posibilidad de que el convertidor sea no monotónico, es decir que la salida se vuelve más pequeña por cada incremento de la entrada. Además también se tiene la posibilidad de que existan códigos faltantes en la escala digital.

El error de no linealidad integral también llamado error de linealidad es la desviación de los valores en la curva real de la función de transferencia con respecto a una línea recta, que puede ser la mejor línea trazada entre dos puntos límites, o una línea trazada entre los puntos finales una vez que se ha ajustado el error offset y de ganancia a cero. Las desviaciones son medidas en la transición entre un escalón y otro, el nombre de este error deriva del hecho que la suma de todas las no linealidades diferenciales desde el origen hasta un escalón en particular, determina el valor del error en ese escalón.

El error de apertura es definido como el error en amplitud y tiempo de los puntos muestreados, debido a la incertidumbre que existe en el cambio de la señal durante el periodo de muestreo, la figura 4.4 ilustra este fenómeno para una señal sinusoidal, podemos observar que este error tendrá la mayor magnitud en los puntos de mayor cambio de la señal. Puede ser reducido en gran medida con el uso de una unidad conocida con *sample-and-hold*, o mediante el uso de convertidores de conversión rápida.

Este error se encuentra más presente en los puntos de máxima tasa de cambio, en una sinusoidal este punto se encuentra cuando la señal cruza por cero.

El error de apertura puede ser expresado como:

$$Errordeapertura = \frac{dV}{dt} \cdot T_a \quad (4.9)$$

dónde T_a es el tiempo de apertura del sistema.

En los sistemas digitales, las representaciones son de tipo discretas y la resolución de estos datos viene acotada en primera instancia por el número de bits con los que cuenta nuestro sistema de conversión digital. Dentro de la etapa de diseño se debe tomar en cuenta que la máxima resolución del convertidor se relaciona estrechamente con el nivel de ruido que exista dentro del sistema, por lo cual la elección del número de bits del convertidor deberá ser pensada tomando en cuenta la resolución del

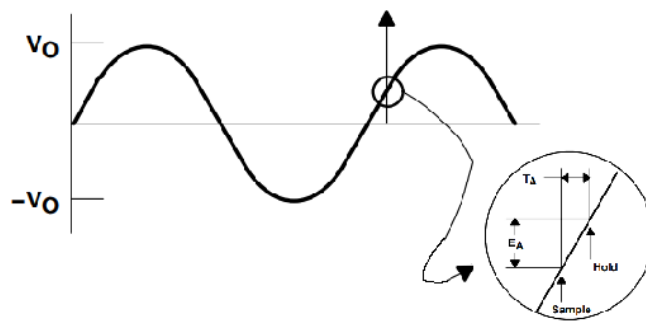


Figura 4.4: Error de apertura

sistema analógico ya que como sabemos la complementación con un convertidor de una gran resolución implica mayores costos en el desarrollo del proyecto. Para cumplir con este objetivo la primera condición es que el nivel de ruido de la señal no sea mayor a 1 LSB del convertidor analógico digital.

Existen diferentes familias de convertidores, sin embargo el estado de arte de la electrónica nos permite despreciar los mecanismos con que están implementados y tomar de las especificaciones del fabricante los valores clave para la aplicación dentro de nuestro proyecto. Por lo cual debemos resaltar las principales características del convertidor para posteriormente realizar el debido ajuste a nuestras necesidades [5].

4.4. Transmisión inalámbrica.

La principal motivación para el desarrollo de un sistema inalámbrico como el que se plantea, es que permita el despliegue de un arreglo denso de sensores en una estructura, lo cual difiere con el enfoque alámbrico en que la intensa labor de instalación desaparece en gran parte. Por su parte para lo que concierne al desarrollo del monitoreo de la salud estructural, el cual es un área emergente, se podrá extraer información más relevante de las estructuras utilizando arreglos densos de sensores distribuidos de manera estratégica y además disminuirá el tiempo de realización de este tipo de estudios.

La comunicación inalámbrica puede llevarse a cabo utilizando diferentes tecnologías, entre las más notables, podemos hablar de las que se basan en el uso de ondas de radio, el canal de comunicación que se utiliza para las comunicaciones por medio de ondas de radio está altamente regulado por diferentes organismos gubernamentales, por lo cual no se puede usar arbitrariamente cualquier ancho de banda para la realización de transmisiones.

En el caso de México el espectro radio-eléctrico está regulado por el Instituto Federal de Telecomunicaciones, el cual dictamina una lista de bandas de frecuencia de uso libre, para la selección de la frecuencia a la que trabaja nuestro sistema debemos apearnos con esta normatividad.

El espectro de bandas de 2.4 [GHz] es un espectro libre dedicado a la investiga-

ción científica, sobre este ancho de banda se han desarrollado numerosos protocolos de comunicación para la creación y despliegue de redes inalámbricas de área local, uno de las que ha cobrado gran importancia en los últimos años es el estándar IEEE 802.11. Este estándar ha sido adoptado en gran medida para el desarrollo de redes inalámbricas para dispositivos móviles, define una interfaz física para la transición de datos de una manera eficiente.

El estándar 802.11 pertenece a la familia de IEEE 802 (4.5), que corresponde a una serie de tecnologías para la creación de redes de área local. De acuerdo con el modelo OSI (*Open System Interconnection*), desarrollado por la organización internacional de normalización ISO por sus siglas en inglés, la familia IEEE 802 define las dos primeras capas del modelo las cuales corresponden a la capa física y a la capa de enlace.

Por un lado la capa de enlace, o MAC (*Media Access Control*) por sus siglas en inglés determina las reglas de acceso al medio y envío de datos, Sin embargo los detalles de la transmisión y recepción se dejan en la capa física.

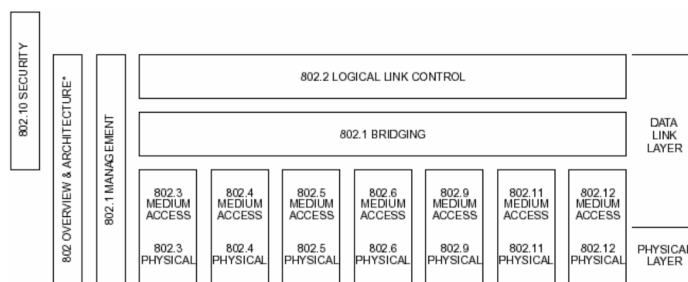


Figura 4.5: Relación entre los miembros de la familia 802.

La primera versión del estándar 802.11 vio la luz en 1997. Esta versión trata de ofrecer varias formas para interconectar computadoras y otros dispositivos, sin la necesidad de cables. Esta primera versión de 1997, ha quedado obsoleta, pero marcó un punto de partida para diferentes variantes que fueron desarrolladas en los años posteriores y que hoy en día son tecnologías de mucho auge en el mercado de computadores personales y dispositivos móviles. El estándar fue diseñado para redes locales inalámbricas WLAN (*Wireless Local Area Network*) de corto alcance.

El estándar IEEE 802.11 se divide en dos capas principales: la capa MAC (*Media Access Control*) y la capa física o PHY (*Physical layer*) (Ver figura 4.6). Esta separación permite entre otras cosas que un determinado protocolo de datos pueda usarse con distintos métodos de transmisión.

Dentro de la capa física se cuentan con dos sub-capas, la PLCP (Physical Layer Convergence Procedure) que mapea las tramas MAC en el medio y la PMD (Physical Medium Dependent) que es donde se establecen las características físicas de la señal. La PLCP establece los límites de la capa MAC y física.

El estándar cuenta con dos capas físicas, una es por medio de FHSS (*Frequency Hopping Spread Spectrum*) y otra por DSSS (*Direct Sequence Spread Spectrum*), posteriormente, con la creación de las variantes 802.11b, 802.11a y 802.11g se añadió

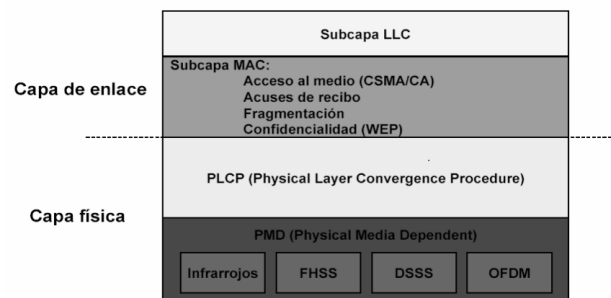


Figura 4.6: Capa física y capa de enlace.

otra capa física por medio de OFMD (*Orthogonal Frequency-Division Multiplexing*).

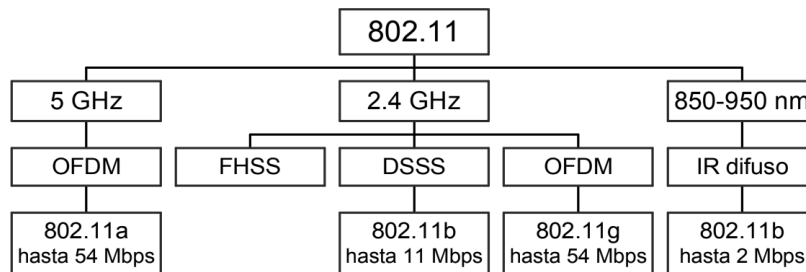


Figura 4.7: Capa física.

La figura 4.7 muestra las diferentes variantes dentro de la capa física para el estándar IEEE 802.11, como podemos observar, paralelamente a las variantes que hacen uso del espectro en 2.4 GHz, existen las variantes que hacen uso del espectro infrarrojo, y el espectro a 5 [GHz], esto pone a nuestra disponibilidad un gran conjunto de tecnologías para nuestra elección. Sin embargo debemos seleccionar de entre todas las variantes la que ofrezca mayor compatibilidad con múltiples arquitecturas de redes.

La variante que abarca más compatibilidad es el estándar 802.11b, a pesar de que ha empezado a caer en la obsolescencia, aún mantiene gran compatibilidad con las variantes 802.11g y 802.11n que son las más avanzadas, pero además ofrece retrocompatibilidad con variantes previas a la 802.11b, por lo cual es la mejor alternativa.

4.5. Almacenamiento de datos

La finalidad de todo sistema de adquisición de datos, es el almacenamiento de los datos en algún medio físico donde posteriormente pueden ser consultados, y procesados, por algún otro recurso computacional. Las primeras implementaciones de dichos sistemas utilizaban medios analógicos para el almacenamiento, sin embargo, la utilización de estos medios requiere etapas adicionales, que consisten básicamente en acondicionadores de señal para la extracción de las señales. Sin embargo, en los

años posteriores se desarrollaron medios de almacenamiento digitales que consisten básicamente en celdas de memoria fabricadas con transistores, las cuales pueden almacenar un bit de memoria, y un conjunto de estos arreglos conforma una unidad de almacenamiento, esta tecnología es conocida por el nombre de memoria flash y fue introducida en la industria por Toshiba en 1989.

Existen dos divergentes en la implementación de memorias tipo flash que son utilizadas por muchos fabricantes de unidades de almacenamiento, estas son las memorias tipo NAND (*Not AND*) y las tipo NOR (*Not OR*), el nombre proviene del tipo de compuerta lógica que conforma una celda de memoria.

Las memorias flash tipo NOR, son arreglos de celdas de transistores en los cuales cada celda puede almacenar 8 bits de memoria, la manera en que se encuentran conectados los transistores que conforman una celda le dan el nombre a esta tecnología, pues su comportamiento lógico se asemeja a una compuerta NOR, cada una de estas celdas tiene asignada una dirección en un bus de direccionamiento lo cual permite el acceso aleatorio a alta velocidad a una celda en particular de tal manera que las transacciones de datos que se realizan pueden ser tan pequeñas como un byte. Su uso principal en aplicaciones donde se requiere ejecución directa.

En contra parte, las memorias flash tipo NAND, fueron diseñadas pensando en aumentar la densidad de almacenamiento de datos, en esta tecnología también se cuenta con un arreglo de celdas de 8 bits de memoria, sin embargo, la manera en que se encuentran conectadas las celdas permite que su tamaño sea mucho menor en comparación con una celda tipo NOR, en este caso, la lógica que conforma una celda de memoria se comporta como una compuerta tipo NAND, y a diferencia de las memorias tipo NOR, en las memorias tipo NAND las direcciones se asignan por bloques de celdas, por lo cual para leer el dato contenido en una celda es necesario leer todo un bloque de memoria de tal manera que sólo pueden manejar datos en bloques a los que se les denomina páginas, puede leer y escribir datos por bloques pero no puede acceder a bytes individuales, en resumen, las memorias tipo NAND tienen la ventaja de una mayor densidad de datos a menor precio y una velocidad de escritura superior pero con una velocidad de lectura mucho menor, además de que tiene la desventaja de que no se asegura que el 100 % de las celdas se encuentren funcionales, por lo general se asegura hasta un 98 %.

En la figura 4.8 se muestra un comparativo de distintos aspectos para ambas tecnologías [29].

Para esta aplicación que requiere almacenamiento de datos de alta densidad es recomendable utilizar memorias tipo NAND, por motivos de costo, pues las memorias Flash tipo NOR no presentan ninguna ventaja.

El módulo base, que está conformado por el microcontrolador, provee por sí mismo una unidad de almacenamiento flash, sin embargo es muy limitada para la aplicación que se desea desarrollar, por lo cual será necesario recurrir a medios de almacenamiento externo.

Las tecnologías flash NAND y NOR pueden ser encontradas en diferentes in-

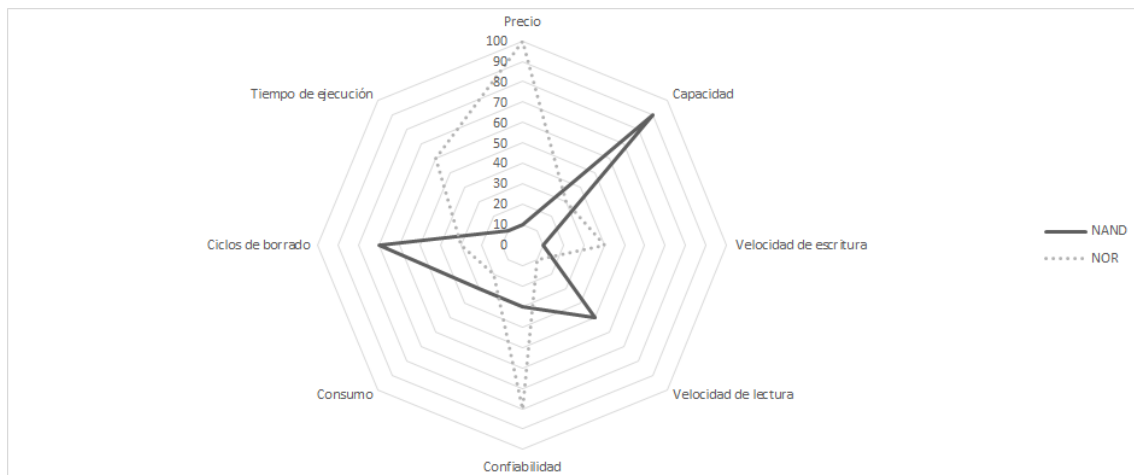


Figura 4.8: Diagrama comparativo entre memorias Flash NAND y NOR.

terfaces de comunicación, por lo general cuentan por sí mismas, con un módulo de comunicación serial con otros dispositivos digitales.

Pensando en la portabilidad y movilidad del sistema, es que se pensó en recurrir al estándar SD que provee un ecosistema, en el cual se incrementa la portabilidad de los medios de almacenamiento, los cuales tienen gran compatibilidad con un gran número de dispositivos digitales, tales como computadoras personales y dispositivos móviles entre otros, de esta manera podemos asegurar la recuperación de los datos sin recurrir a nuestra arquitectura.

4.6. Unidad de control.

Además de los principales módulos que conforman la estructura del sistema, debemos añadir una unidad de control que se encarga de organizar cada uno de los subsistemas, debe contar con los recursos necesarios para llevar a cabo cada una de las siguientes tareas:

- Comunicación con cada uno de los periféricos
- Dar atención a los servicios
- Medio de interacción con el usuario

Para este desarrollo se optó por utilizar un microcontrolador con arquitectura de 32-bits, la razón fue que ya se contaba con bastante experiencia trabajando con esta familia de microcontroladores, provee los recursos de procesamiento necesarios para llevar a cabo cada una de las diferentes tareas asignadas, es un microcontrolador de propósito general lo cual permite compatibilidad con diferentes tecnologías de comunicación serial, trabaja con niveles de voltaje estandarizados.

Capítulo 5

Implementación

Para realizar la implementación del dispositivo final se realizó una búsqueda exhaustiva de los diferentes componentes que conforman cada uno de los diferentes módulos del sistema, se lograron encontrar todos los componentes dentro de la familia CMOS (*Complementary Metal-Oxide-Semiconductor*), la cual es una tecnología para la fabricación de circuitos integrados. Las principales características con que cuenta la tecnología CMOS es una alta inmunidad al ruido y bajos niveles de consumo. Los circuitos integrados que utilizan tecnología CMOS son de tamaño muy reducido y el rango de la alimentación de los dispositivos que se encontraron es de 2.5 [V] y hasta 5 [V] lo cual implica que podemos mantener todo el sistema confinado a un voltaje de alimentación de 3.3 [V] reduciendo el número de reguladores y referencias de voltaje.

El sistema final está compuesto por el acelerómetro de capacitancia variable tipo MEM modelo LIS344 que realizará la conversión de una señal de aceleración mecánica a una señal eléctrica. Esta señal analógica será acondicionada utilizando una red de acoplamiento de impedancia y posteriormente digitalizada con la ayuda del convertidor analógico digital de tipo aproximaciones sucesivas modelo ADS8331. Los datos obtenidos serán almacenados en memoria flash por medio de un sistema de archivos y procesados utilizando el microcontrolador de la serie PIC32MX. El microcontrolador será el encargado de manejar todos los subsistemas. Se cuenta con medios de transmisión inalámbrica por Wi-fi que servirán para múltiples propósitos como la interacción con el usuario, y como mecanismo de sincronización entre redes de sensores. Se utilizan dos referencias de reloj, una de ellas provista por un módulo de calendario y tiempo real, propio del microcontrolador, la segunda referencia está implementada utilizando un temporizador interno del microcontrolador que ofrece una resolución superior. Las referencias de reloj servirán primeramente para programar la hora de las capturas, pero además juegan un papel importante para el arreglo de sensores, pues mediante un protocolo de sincronización se podrá sincronizar toda una red de sensores, permitiendo capturas simultáneas, ésta es una característica que le da un valor agregado a nuestro desarrollo.

5.1. Sensor

El sensor realiza la conversión entre energía mecánica y energía eléctrica. Está constituido por un sistema electro mecánico para la medición de cada uno de los ejes ortogonales. Su ancho de banda se extiende hasta los $1.8 [kHz]$ de acuerdo con las hojas de datos del fabricante, como nuestro espectro de estudio se encuentra restringido en frecuencias del orden de los $100 [Hz]$ se utilizará un filtro externo para reducir el ancho de banda. A la salida cuenta con un amplificador tipo JFET y tienen una impedancia de salida de $100 k\Omega$. La sensibilidad de este acelerómetro es de $\frac{V_{dd}}{5}$ dónde V_{dd} es el voltaje de polarización del acelerómetro.

De las hojas de especificaciones se plantean diferentes mecanismos de error presente en el diseño del dispositivo MEM, por lo cual será necesario justificarlos y compensarlos. La selección de esta pieza como parte de nuestro sistema se debe a que se acopla con nuestros requerimientos además de ser un sensor de bajo costo, bajo consumo y tamaño muy reducido.

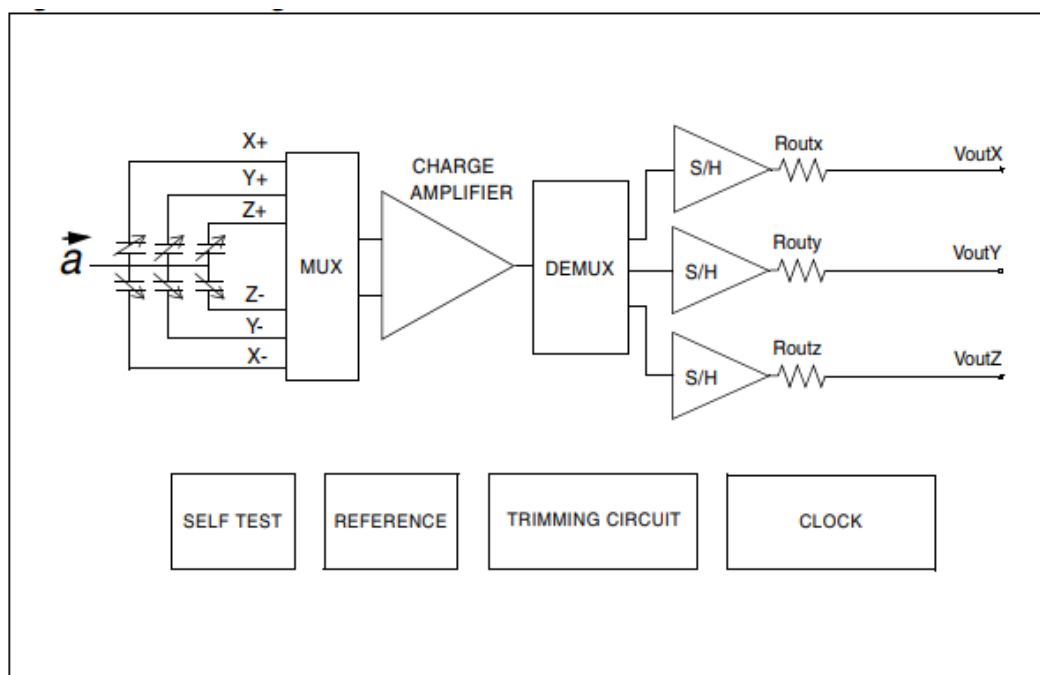


Figura 5.1: Diagrama a bloques del acelerómetro.

Dado que no conocemos las características certeras del sistema electro mecánico que componen nuestro sensor nos apegaremos a las especificaciones de las hojas de datos del fabricante. En las hojas de datos se especifica un ancho de banda de hasta $1.8 [kHz]$ sin más detalles sobre el espectro, por lo cual asumiremos el ancho de banda es uniforme. El ruido de éste componente viene especificado en términos de la densidad espectral, sin embargo no conocemos las características, por lo cual asumiremos que es una fuente de ruido blanco uniforme en todo el ancho de banda.

Este acelerómetro es de tipo capacitancia variable [9], el principio de operación consiste en estructuras de silicio suspendidas, adheridas a un sustrato mediante puntos denominados anclas, la estructura es libre de moverse en una dirección, el

movimiento relativo de estas estructuras modifica su capacitancia, la carga eléctrica que se observa en las estructuras en conjunto con la capacitancia variable, generan la señal eléctrica que se observa a la salida del acelerómetro.

5.1.1. Caracterización del sensor.

El sensor seleccionado cumple con las características deseadas, que son: bajo costo, y alta resolución, a continuación calcularemos el rango de señales que podemos obtener, de acuerdo con la sensibilidad del transductor y realizaremos la debida conversión en las unidades utilizadas para la realización de estas pruebas.

De acuerdo con la información de la hoja de datos, la sensibilidad, la cual se define como la constante de proporcionalidad entre la amplitud de una señal con relación a la señal de salida del transductor. se puede calcular a partir del voltaje de alimentación.

$$\frac{V_{DD}}{5} = 0.6 \left[\frac{V}{g} \right]$$

Transformando a unidades de $\left[\frac{V}{gal} \right]$ Utilizamos el siguiente factor de conversión, sabiendo que $1 [g] = 9.80665 \left[\frac{m}{s^2} \right]$:

$$0.6 \left[\frac{V}{g} \right] \cdot \frac{1}{980.665} \left[\frac{g}{gal} \right] = 611.82 \frac{\mu V}{gal}$$

Y basados en este resultado lo comparamos con el nivel de ruido (Potencia de la señal de ruido) que proporciona el sensor. De acuerdo con las hojas de datos, el sensor tiene una densidad espectral de ruido:

$$A_n = 50 \frac{\mu g}{\sqrt{Hz}}$$

La densidad espectral de una señal representa la distribución de potencia que se tiene en el dominio de la frecuencia.

Dónde A_n representa la señal de ruido de la aceleración.

Ahora bien, este valor especifica el ruido espectral del sistema mecánico, sin embargo nuevamente debemos convertirlo en su equivalente en voltaje mediante el factor de conversión calculado anteriormente y posteriormente convertir este valor a voltaje efectivo o voltaje RMS que utilizaremos posteriormente en nuestro análisis.

$$v_n = 50 \frac{g}{\sqrt{Hz}} \cdot \frac{980.665}{1} \cdot \frac{611.82}{1} \cdot 1 \cdot 10^{-6} = 30 \frac{\mu V}{\sqrt{Hz}}$$

Este valor representa la densidad espectral que presenta el sensor, para convertirlo en su equivalente en voltaje efectivo RMS debemos identificar esta señal como una señal de ruido blanco, esto es que su densidad espectral es uniforme a lo largo de todo el espectro de frecuencias en el que estaremos trabajando.

Ahora bien, debemos transformar la densidad espectral en potencia espectral e integrar a lo largo de nuestro espectro de frecuencias, el cual definimos basados en las señales presentes en este tipo de aplicaciones como se muestra a continuación.

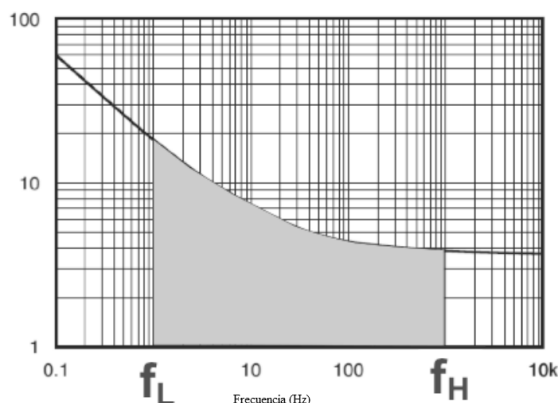


Figura 5.2: Densidad espectral

La figura 5.2 muestra la relación que existe entre la densidad espectral del ruido y la potencia del mismo en valor efectivo, debemos notar que para obtener la potencia total de la señal es necesario integrar todas las componentes de frecuencia a lo largo del espectro donde estemos trabajando, y así obtendremos la potencia y valor efectivo de la señal en ese ancho de banda.

Para realizar este cálculo debemos tomar en cuenta primeramente el ancho de banda soportado por nuestra aplicación el cual está dado por el filtro que conforma la salida del sensor en conjunto con un capacitor situado a la entrada del amplificador, el cual constituye un filtro de primer orden, por lo tanto para obtener el ancho de banda equivalente debemos aplicar un factor de corrección, para filtros paso bajas este valor es de 1.57 y se calcula de acuerdo con la tasa de atenuación que provee el filtro a lo largo del espectro, como consideramos una fuente de ruido blanco, el ancho de banda del espectro es de 0 hasta infinito, en la figura 5.3, se muestra gráficamente en qué consiste este ajuste, el filtro proporciona un espectro que puede ser descompuesto en dos áreas, la primera cubre hasta la frecuencia de corte, y la segunda cubre el área donde existe una atenuación de la señal en una tasa de $20 \left[\frac{dB}{dec} \right]$, el área equivalente de este segmento equivale al 57% del área cubierta hasta la frecuencia de corte.

Para obtener el ancho de banda equivalente que se obtiene con nuestro filtro de primer orden, debemos calcular la frecuencia de corte mediante la siguiente ecuación:

$$f_{-3dB} = \frac{1}{2 \cdot \pi \cdot R \cdot C} \quad (5.1)$$

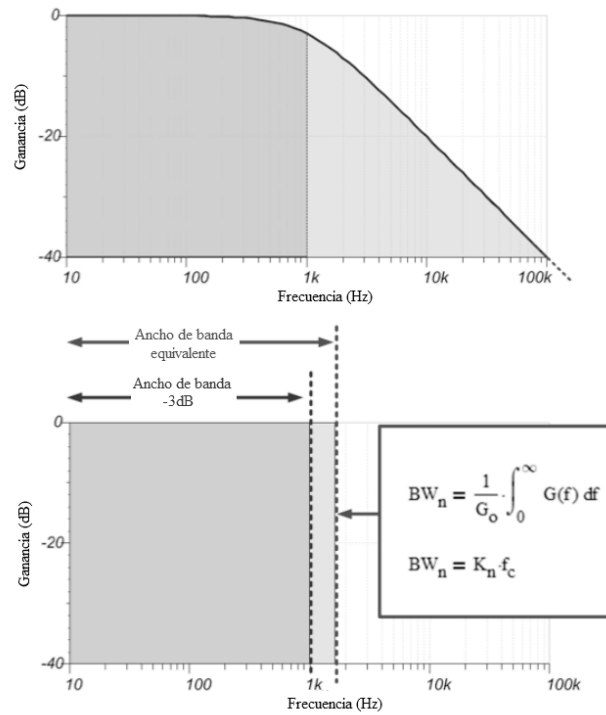


Figura 5.3: Ancho de banda equivalente. [16]

Dónde

$$R = 100k\Omega \quad (5.2)$$

$$C = 12nF \quad (5.3)$$

Sustituyendo estos valores es que encontramos la frecuencia de corte

$$f_{-3dB} = 132 [Hz] \quad (5.4)$$

finalmente aplicando el factor de corrección, obtenemos el ancho de banda equivalente de ruido blanco

$$BW = 132.62 \cdot 1.57 = 208.2277 Hz$$

Recordando la ley de ohm tenemos que, $P = \frac{V^2}{R}$ [16]:

$$V_{RMS} = \sqrt{\int_{f_L}^{f_H} v_n^2 df} \quad (5.5)$$

Tomando como ancho de banda, de acuerdo con la frecuencia de corte establecida por nuestros filtros analógicos, a 132 [Hz]

$$V_{RMS} = \sqrt{\int_{0Hz}^{208Hz} 30\mu V^2 df} = 432.9092\mu V \quad (5.6)$$

Este valor puede ser convertido en su equivalente de voltaje pico pico, tomando en cuenta el tipo de función que represente una variable Gaussiana como lo es el ruido blanco, en donde encontraremos que el 99 % de la señal cae dentro de 3 desviaciones estándar a la derecha y a la izquierda, como se muestra en la figura 5.4, por lo cual es posible transformar el voltaje efectivo en su equivalente voltaje pico pico.

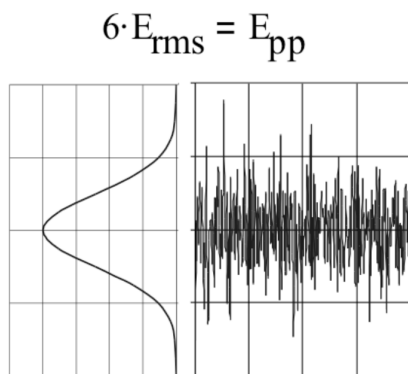


Figura 5.4: Valor pico-pico equivalente para una señal de ruido.

$$V_{pp} = 6 \cdot 432.9092 = 2.5974 \text{ [mV]}$$

5.2. Convertidor analógico digital.

El ADC que utilizaremos provee una conversión de la señal analógica a datos digitales, los cuales pueden ser procesados por un sistema digital. El ADS833 es un convertidor analógico digital CMOS, de bajo consumo que además cuenta con un oscilador interno para realizar la conversión. Para la transmisión de datos utiliza una interfaz SPI (*Serial Peripheral Interface*) compatible con la familia de microcontroladores que utilizaremos en esta aplicación, en la figura 5.5 podemos observar el diagrama a bloques de la arquitectura general, el convertidor es de tipo aproximaciones sucesivas, además de que se cuenta con una interface de control por medio de la interface digital.

Se cuenta con dos fuentes de polarización, la polarización analógica y la digital de acuerdo con las hojas del fabricante. La polarización analógica se encarga de suministrar energía a la etapa de conversión de la señal, mientras que la polarización digital suministra corriente a la interfaz de entrada y salida de datos.

El voltaje de referencia que utilizaremos para realizar la conversión será dado por una referencia a 3.0 [V].

Este convertidor está implementado a partir de un convertidor de aproximaciones sucesivas, sólo se cuenta con un único convertidor, por lo cual, para lograr la conversión de múltiples canales, las entradas analógicas son multiplexadas. Entre la salida del multiplexor y la entrada del convertidor, se puede implementar un acondicionador de señal, tomando las debidas precauciones para que los transitorios que

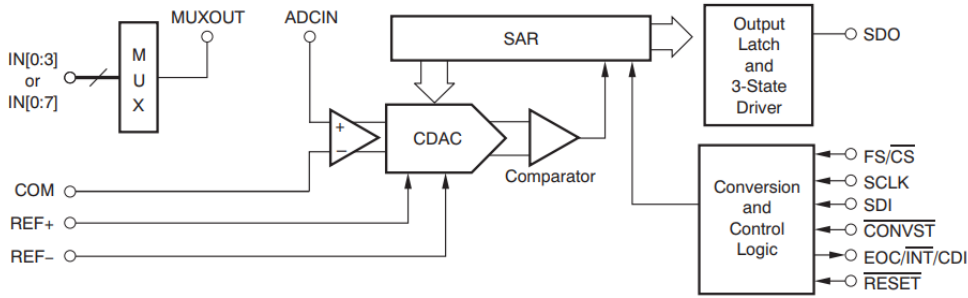


Figura 5.5: Diagrama a bloques del convertidor.

pueda llegar a generar este circuito, no afecten con el tiempo de adquisición de la señal, en esta aplicación esta funcionalidad no será implementada, cortocircuitando la salida del multiplexor con la entrada del convertidor.

Se cuenta con una unidad *sample-and-hold* que utiliza un capacitor de baja capacitancia, cuando el convertidor entra en modo de retención, el voltaje presente entre la terminal INx y tierra es capturado en el capacitor y la impedancia en las entradas incrementa a valores mayores a 1 [GΩ].

Como sabemos la resolución de un convertidor está dada por el número de bits, el número de bits determina la cantidad de códigos disponibles para representar una magnitud, en general los códigos conforman una cuenta binaria, lo que significa que es una cantidad representada en código binario, donde a cada incremento le corresponde la suma de una unidad por lo cual la resolución es sencillamente el valor que tiene el bit menos significativo LSB por sus siglas en ingles, la relación es la siguiente.

$$LSB = \frac{V_{REF}}{2^N} \quad (5.7)$$

Donde N es el total de bits con que cuenta el convertidor.

Con base en estas ecuaciones es posible calcular la resolución en unidades de voltaje y mediante la relación de transformación es posible obtener la resolución en función de las unidades de interés, en este caso en gals.

$$1 \text{ LSB} = \frac{3.0}{2^{16}} = 45.776 [\mu V]$$

Aplicando la relación de transformación

$$1 \text{ LSB} = 45.776 \cdot 10^{-6} [V] \cdot 1634.442 \left[\frac{gal}{V} \right] = 74.8188 [mgal]$$

Sin embargo, este resultado no representa la resolución neta del sistema, la cual es en esencia el menor valor entre la resolución entregada por nuestro sensor y

la resolución entregada por el convertidor. De acuerdo con los cálculos realizados previamente, tenemos que para el sensor el voltaje efectivo de ruido V_{RMS} es mayor que la resolución mínima del sistema, por lo tanto la resolución máxima de nuestro sistema es el suelo de ruido presente en el sensor.

$$A_{RMS} = 432.9092\mu V \cdot 1634.442 \left[\frac{gal}{V} \right] = 0.70755 [gal]$$

Ruido [RMS]	Densidad espectral	Resolución del ADC [gal]	Resolución final [gal]
0.70755 [gal]	50 $\left[\frac{\mu g}{\sqrt{Hz}} \right]$	74.8188 [$mgal$]	0.70755 [gal]

Si bien no se alcanza a explotar la capacidad de conversión del ADC, los valores comerciales que existen de convertidores, son en rangos muy bien definidos, por lo cual es fácil encontrar convertidores de 12 bits y convertidores de 16 bits, los convertidores de 14 bits no son tan comunes en el mercado, el convertidor que hubiera cubierto los requerimientos sería uno de hasta 13 bits, sin embargo, en la actualidad, no existe gran diferencia en el precio de uno y otro, por lo cual es mucho más recomendable el uso del convertidor a 16 bits, a un precio un poco más elevado.

5.2.1. Caracterización del convertidor analógico digital.

El nivel de ruido del convertidor puede ser calculado utilizando la fórmula planteada anteriormente.

$$SNR = 6.02 \cdot 16 + 1.76 = 98.08 [dB]$$

El valor anterior representa la relación de señal después del proceso de digitalización, para una señal a escala completa, pero para fines de análisis debemos referir la relación de señal a ruido a otro valor de referencia, para este análisis realizaremos el cálculo para un valor de $1V_{PP}$ y los posteriores cálculos los realizaremos igualmente referidos a este nivel de voltaje.

$$SNR = 20 \cdot \log \left(\frac{V_{RMS}}{\sqrt{E \{ \epsilon \}}} \right) \tag{5.8}$$

$$V_{RMS} = \frac{0.5}{\sqrt{2}} = 353.553 [mV]$$

$$SNR = 88.5479 [dB]$$

5.3. Acondicionamiento de la señal.

El objetivo es poder trabajar dentro de un rango de $-1 [g]$ a $1 [g]$, es necesario el diseño correcto de la red de acoplamiento entre el sensor y el ADC. En esta misma etapa de acoplamiento añadiremos un filtro para mitigar los efectos del ruido electrónico que pueda ser inducido a nuestro sistema y eliminar el desacoplo en impedancia entre la salida del sensor y la entrada del ADC.

Para el cálculo de la ganancia debemos tomar dos consideraciones, la primera es la máxima excursión que podemos tener a la salida para alguno de los lóbulos de la señal, en este caso como la señal es simétrica, ambos lóbulos tienen una máxima excursión de $\frac{3.0}{2} [V]$, ahora debemos tomar en cuenta la sensibilidad del sensor y la máxima señal de excitación a la entrada con la siguiente ecuación.

$$G = \frac{V_{PP}}{S \cdot A_{PP}} \quad (5.9)$$

Dónde V_{PP} representa la máxima excursión de la señal de salida o voltaje pico pico, S representa la sensibilidad del transductor y A_{PP} el rango de aceleración en el que se trabaja. Con este cálculo aseguramos la máxima excursión a la salida y en consecuencia la máxima resolución del sistema, asumiendo que el suelo de ruido es menor a $1 LSB$ del convertidor analógico digital.

La máxima ganancia que podemos obtener en la red de acoplamiento es de:

$$G = 2.5 \left[\frac{V}{V} \right]$$

La etapa de salida de la señal analógica cuenta con un resistor diseñado para formar, en conjunto con un capacitor externo conectado en las terminales de cada canal, un filtro paso bajas, dada la alta impedancia que presenta el resistor, los capacitores pueden ser elegidos con valores de capacitancia bajos, debemos calcular el valor del capacitor para asegurar que se cumpla con el ancho de banda requerido para esta aplicación, es así que el valor del capacitor debe ser:

$$C = \frac{1}{2 \cdot \pi \cdot f} \quad (5.10)$$

Se utilizará como acondicionador de señal una red de acoplamiento, implementada utilizando el amplificador operacional opa344, un amplificador tipo riel a riel tanto en la entrada como en la salida, por lo cual podemos alcanzar fácilmente valores cercanos al voltaje de alimentación sin la presencia de distorsión de la señal ni saturación de la misma, además de que está diseñado como un amplificador unipolar por lo cual no requiere de una fuente simétrica para su funcionamiento, el ancho de banda resulta bastante sobrado para esta aplicación ya que la máxima frecuencia presente en nuestro sistema será restringida por el filtro a la salida del sensor.

La importancia de utilizar una etapa de filtrado antes del convertidor analógico es que se logra acotar el ancho de banda de la señal de ruido conformado señales que no son de relevancia presentes en el terreno donde se realizan las pruebas y el propio ruido intrínsecos del sensor, y de esta manera disminuir el nivel de ruido de todo el sistema, además de prevenir algunos otros fenómenos característicos de la conversión analógica digital tales como el aliasing.

Debido a que nuestro amplificador es de tipo riel a riel, el diseño se realizará procurando la mayor excursión a la salida de la etapa de acondicionamiento con el fin de aumentar la sensibilidad del sistema en la mayor medida de lo posible, como ya hemos expuesto, la resolución en esta etapa está relacionada con la resolución del sistema digital, por lo cual el nivel de ruido presente a la salida de la etapa de acondicionamiento será la máxima resolución de nuestro sistema.

Evitaremos la adición de varias etapas de acondicionamiento con el fin de disminuir el ruido que los dispositivos de silicio inducen y el error intrínseco que presentan simplificando además el análisis de ruido y error.

Debemos tener presente que los efectos del error, pueden ser compensados si se conocen las fuentes del mismo, mientras que los efectos del ruido no pueden ser mitigados, sino que se deben de tomar en cuenta para determinar si los datos que se obtienen representan valores relevantes o no.

Como sabemos nuestro sistema estará confinado a un voltaje de polarización de 3.3 [V] y una referencia de 3.0 [V], sin embargo teniendo en cuenta que el transductor ha alcanzado la mayor resolución, no tiene sentido que la red de acoplamiento tenga una ganancia mayor a 1 $\left[\frac{V}{V}\right]$, sin embargo si es necesario un ajuste de la impedancia de salida del convertidor.

De acuerdo con las necesidades que se plantean, la red de acoplamiento más adecuada en este caso es un seguidor de voltaje, como lo muestra la figura 5.6.

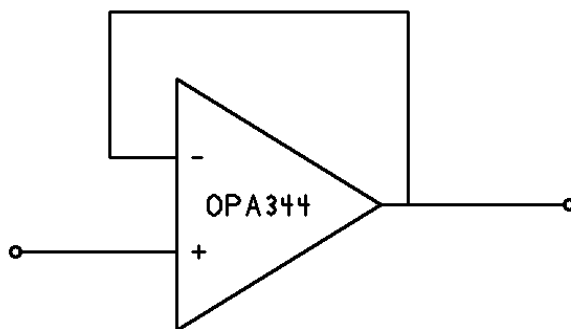


Figura 5.6: Seguidor de voltaje.

5.4. Análisis de error.

Realizado el diseño de la red de acoplamiento es necesario caracterizar cada uno de los mecanismos de error presentes en el sistema, las fuentes de error identificadas en nuestro análisis fueron las siguientes:

- Error de offset del acelerómetro
- Error de offset del amplificador
- Error de offset del convertidor
- Error de ganancia del convertidor
- Error de ganancia del acelerómetro
- Error de ganancia del amplificador

El error estático puede ser compensado mediante pruebas de calibración, y su calculo nos da una idea del desempeño real que tendrá el sistema.

El error puede ser calculado utilizando un análisis del peor caso, el cual considera que cada uno de los errores se suman considerando que se puedan presentar las peores condiciones de operación, por su parte el análisis de suma de cuadrados toma en cuenta que algunos de los errores tienden a cancelarse entre sí y de esta manera nos brinda una idea más realista del desempeño real *calcsref*.

El análisis por suma de cuadrados utiliza la siguiente fórmula:

$$Error\ total = \sqrt{\sum_{n=1}^k E_n^2} \quad (5.11)$$

Donde k es el número total de componentes de error y el subíndice n representa un error en particular.

Error de ganancia del sensor: La hoja de datos del sensor nos da información de la sensibilidad de salida del acelerómetro, a partir de aquí podemos calcular el respectivo error de ganancia que presenta el acelerómetro:

Característica	MIN	TIP	MAX	Unidades
Sensibilidad del eje X	$\frac{V_{DD}}{5} - 5\%$	$\frac{V_{DD}}{5}$	$\frac{V_{DD}}{5} + 5\%$	$\frac{V}{g}$
Sensibilidad del eje Y	$\frac{V_{DD}}{5} - 5\%$	$\frac{V_{DD}}{5}$	$\frac{V_{DD}}{5} + 5\%$	$\frac{V}{g}$
Sensibilidad del eje Z	$\frac{V_{DD}}{5} - 5\%$	$\frac{V_{DD}}{5}$	$\frac{V_{DD}}{5} + 5\%$	$\frac{V}{g}$

De acuerdo con esta información, el error de ganancia que presenta el sensor es de $\pm 5\%$ por lo tanto, para esta componente de error se asigna un valor de 5%.

Error del amplificador: Dado que trabajaremos en el rango de bajas frecuencias, el análisis del error de ganancia se limita a su análisis en la banda de paso del amplificador, utilizando la siguiente expresión:

$$A = \frac{a}{1 + a} \quad (5.12)$$

Donde a es la ganancia de lazo abierto del amplificador, para el caso del amplificador OPA344 especifica una ganancia de lazo abierto de 104 [dB] lo cual corresponde con $158489 \left[\frac{V}{V} \right]$. Sustituyendo estos valores en la ecuación obtenemos un error de 0.00007 % para esta componente.

Error de ganancia del ADC: Para el caso del error de ganancia del convertidor el fabricante especifica un máximo de 0.25 %.

Error de ganancia total: Para este punto la señal es digital y se asume que se han considerado todas las fuentes de error presentes en el sistema, las cuales pueden ser compensadas. Utilizando el criterio de suma de cuadrados, obtenemos el error total del sistema, que resulta en un valor de:

$$\sqrt{5 \%^2 + 0.25 \%^2 + 0.0007 \%^2} = 5.006 \%$$

5.5. Microcontrolador

El Microcontrolador PIC32MX795F512L pertenece a una familia de microcontroladores que integra un CPU tipo RISC de 32 bits, el MIPS32 M4K, que cuenta con un ciclo de instrucción de 5 etapas [26]. La máxima frecuencia de operación es de 80 [MHz]. Podemos destacar las siguientes características que identifican los aspectos relevantes de la arquitectura:

- Unidad de multiplicación de un ciclo y unidad de división de alto rendimiento.
- Modo MIPS16e que permite implementaciones en 40 % menos código.
- módulo de cache prefetch, que aumenta la velocidad de ejecución desde flash, carga las instrucciones desde memoria a este módulo de mayor velocidad antes de ser utilizadas por el procesador.
- Cuenta con múltiples modos de administración de consumo
- múltiples vectores de interrupción con prioridad programable
- Modo de monitoreo de reloj, que permite continuidad operación en caso de fallo de alguna señal de reloj.
- Temporizador watchdog con oscilador RC integrado en el chip.

Éste integrado puede trabajar con una polarización de 2.7 [V] y hasta 3.6 [V], cuenta con un regulador interno a 1.8 [V] destinado para polarizar el núcleo del MCU soporta una temperatura en el rango de -40 a 85 [C]. Integra una memoria flash de 512 [KB] adicionada con 12 [KB] de memoria para programas de arranque, memoria RAM de 128 [KB], la memoria flash es de tipo no volátil borrable y programable, además de 128 [KB] de memoria SRAM (RAM estática, no volátil).

A continuación se mencionan algunos de los periféricos que podemos encontrar implementados en el microcontrolador:

- 8 canales de DMA por hardware.
- USB 2.0.
- Ethernet MAC.
- módulo CAN.
- módulo de reloj de tiempo real y calendario.
- seis módulos UART.
- cuatro módulos SPI.
- Cinco módulos I2C.

Como se observa en el diagrama de la figura 5.7, el módulo de generación de tiempo tiene como entrada la señal de reloj y esta integrado con osciladores FRC y LPRC internos, un módulo PLL, divisores y módulo PLL dedicado a USB, a la salida contamos con tres señales de reloj.

- USBCLK
- SYSCLK
- PBCLK

El módulo de generación de tiempo es controlado por el módulo de energía, el cual cuenta con un temporizador de encendido, temporizador de inicio de osciladores, módulo de reset, temporizador *watchdog* y *reset* por apagón. Tiene como entrada la alimentación de un regulador interno conectado a la alimentación principal, además de una referencia por *band-gap*.

El CPU interno MIPS32 M4K cuenta con las siguientes características:

El ciclo de instrucción se lleva a cabo en 5 etapas, este tipo de arquitecturas es muy común para microprocesadores tipo RISC:

- Instrucción

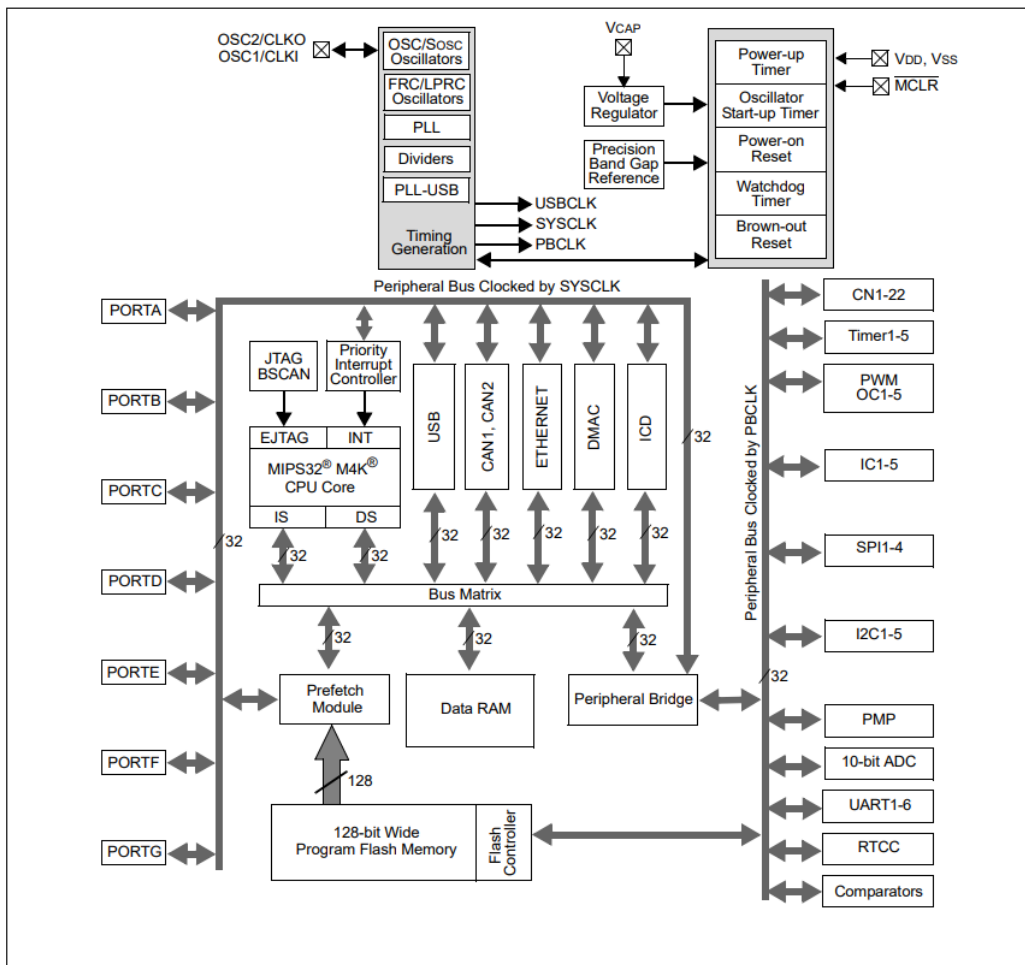


Figura 5.7: Diagrama a bloques del microcontrolador. *PIC32MX5XX/6XX/7XX Family Data Sheet.. 2009*

- Se obtiene una instrucción desde SRAM
- Ejecución:
 - Carga los operadores desde el archivo de registro
 - La unidad ALU comienza la operación para instrucciones de direccionamiento directo
 - la unidad ALU calcula las direcciones de carga y almacenamiento y el módulo MMU realiza el cálculo de las direcciones físicas
 - La ALU determina si existen saltos del flujo de instrucciones
 - Todas las operaciones de multiplicación y división comienzan en esta etapa
- Memoria:
 - Las operaciones en el módulo ALU se completan en un ciclo de reloj
 - El acceso a SRAM se completa en esta etapa

- Las operaciones de multiplicación y división pueden permanecer guardadas en un registro temporal de no completarse antes de un ciclo de reloj
- Alíneamiento:
 - Se realiza la alíneación de 32 bits, para las operaciones de escritura
 - Los resultados de multiplicación y división están disponibles
- Escritura:
 - Se escribe en los registros los resultados de las operaciones entre registros

Cuenta con una serie de *Shadow Register* el cual una copia de los registros de uso general que esta disponible para las interrupciones de alta prioridad, es un mecanismo de restauración del contexto, sin embargo no permite el uso del *stack*.

5.5.1. Modelo de memoria

El PIC32 utiliza direcciones virtuales de memoria las cuales son traducidas a direcciones físicas utilizando el MMU (*Memory Management Unit*) La cual precede el envío de datos al bus de direcciones, La conversión o mapeo de memoria es fijo al realizar la conversión.

El PIC32 utiliza el ordenamiento de datos de memoria en formato little endian, esto quiere decir que almacena datos conformados por múltiples *bytes*, de tal manera que el byte menos significativo del dato corresponde con la dirección mas baja de memoria, esta es una característica de gran importancia para las arquitecturas digitales, pues normalmente los intercambios de datos se realizan en segmentos de 8 bits, por lo cual, se debe tomar en cuenta la concordancia entre arquitecturas big endian y little endian para obtener el valor correcto el final de una transmisión.

El microcontrolador puede ser programado por dos vías, la primera es utilizando el protocolo JTAG(*Joint Test Action Group*) que provee acceso directo al controlador TAP(*Test Access Port*) dentro del microprocesador interno, de tal manera que es posible descargar y almacenar código ejecutable dentro de la memoria flash de nuestro dispositivo.

Además del protocolo JTAG se provee una segunda interface con el dispositivo mediante el protocolo ICSP(*in circuit serial programming*) el cual tiene distintos modos de operación, pero se basa en el uso del controlador TAP y el protocolo JTAG, se puede hacer uso de dos modos de operación, 4-phase ICSP nos da la facilidad de traducir la señal del ICSP a una señal análoga con el protocolo JTAG haciendo de un módulo llamado 2-wire to 4-wire, en este modo de operación las transacciones que son llevadas a cabo pueden ser tanto de lectura como de escritura En el modo de operación 2-phase ICSP, solo se permiten transacciones de escritura y es mas útil para acelerar el proceso de escritura en el dispositivo.

Para este desarrollo utilizaremos el protocolo ICSP para la programación debido a que mediante su uso se disminuye el uso de pines en el integrado, y nos brinda la posibilidad de realizar la programación del microcontrolador integrado al sistema final.

5.5.2. Buses de comunicación entre subsistemas .

Cada uno de los subsistemas que constituye a nuestro dispositivo cuenta con su propio bus de comunicación, utilizamos dos protocolos de comunicación serial, el bus SPI y el bus PMP, cada uno está diseñado para un conjunto de aplicaciones en específico. El bus spi tiene la peculiaridad de ser una comunicación síncrona por lo cual existe menos probabilidad de errores. En cambio, en el bus pmp la tasa de transmisión de datos es superior al bus spi pues cuenta con 8 líneas de datos, y es compatible con una enorme cantidad de dispositivos periféricos como teclados, display y memorias EEPROM.

El bus spi

El bus SPI será el principal medio de comunicación interno. La interfaz SPI es un tipo de comunicación síncrona entre periféricos, tales como memorias EEPROM, displays, ADC's entre otros. Las comunicaciones que se establecen siguen el modelo de Maestro-Esclavo dónde el dispositivo maestro es el encargado de iniciar las transmisiones y proveer la señal de reloj. Tiene la gran ventaja que dentro de un mismo canal se puede conectar varios dispositivos esclavos, y se utilizan con líneas de selección individuales para evitar colisiones entre esclavos, esto es, que varios esclavos intenten entablar una comunicación con el dispositivo maestro.

Dentro del estándar se especifican cuatro señales principales:

- SCLK: Señal de reloj para el canal de comunicación.
- MOSI: Salida del maestro entrada al esclavo.
- MISO: Entrada del maestro salida del esclavo.
- SS: Selector de canal.

La comunicación comienza cuando el dispositivo maestro activa el selector de canal para un esclavo tomando en cuenta que se especifica un nivel bajo o cero lógico como estado activo. Una vez seleccionado el dispositivo esclavo la señal de reloj es generada por el dispositivo maestro, y los datos son enviados y recibidos por cada pulso de reloj, esto quiere decir que durante cada ciclo de reloj, una comunicación duplex es establecida en el canal. Es necesario ajustar la polaridad y fase de la señal de reloj con respecto a la señal de datos, para que los dispositivos puedan establecer una comunicación exitosa.

La transición puede durar los ciclos de reloj que sean necesarios y cuando no hay más datos por enviar, el maestro termina la transmisión desactivando la línea de selector.

Entre las principales configuraciones de un canal SPI encontramos las siguientes:

- Generador de baudaje: Controla la frecuencia de la señal de reloj en relación con el reloj interno del dispositivo maestro.
- Fase
- Polaridad

El bus PMP.

Es un módulo de entrada y salida digital con un bus de 8 bits. A diferencia del bus spi, las tramas de transmisión de datos no cuentan con un formato específico, por lo cual se pueden realizar una gran variedad de configuraciones:

- líneas de direcciones programables.
- Hasta dos líneas de selección CS.
- Decremento o incremento en las direcciones.
- Programación de la polaridad de las líneas de selección.
- Buffers disparados por Schmitt trigger o TTL.
- Tiempos de espera programados.

Se puede jugar con las diferentes configuraciones de este puerto para poder ser compatible con una gran cantidad de dispositivos.

5.6. Diseño electrónico.

La disposición final se muestra en la figura 5.8, el microcontrolador será el encargado de manejar cada uno de los subsistemas, además de que internamente realizará diferentes tareas y procesamiento de datos.

El diseño queda abierto mediante una serie de peinetas de expansión con las que se le podrán añadir características adicionales conforme se encuentren nuevas necesidades de diseño.

El diseño final de la tarjeta de adquisición de datos cuenta con la siguiente configuración de hardware:

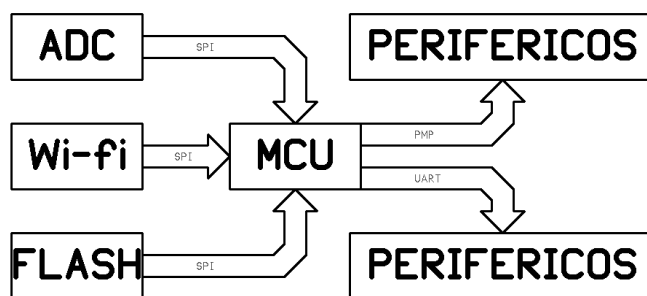


Figura 5.8: Comunicación de los subsistemas.

- Reloj principal a 80 [MHz]
- Reloj secundario a 32 [kHz]
- puerto de SPI 3 conectado al transceptor
- Puerto SPI 2 conectado el convertidor analógico digital
- Puerto SPI 1 conectado a la memoria microSD
- Reloj del módulo de reloj de tiempo real a 32 [kHz]
- Dos peinetas de expansión para añadir periféricos de acuerdo a las necesidades que se requieran.
- Tres indicadores LED
- Botón de reset

Parte de la funcionalidad del sistema está compuesta por el diseño de la arquitectura final, se utilizaron principalmente tres indicadores LED's. El primero de ellos es una muestra de la conexión activa de la comunicación inalámbrica, se enciende cuando se logra establecer un enlace de red, el segundo LED indica el estado del medio de almacenamiento, el cual puede ser desmontado aún cuando la unidad se encuentre en ejecución y de esta manera intercambiar diferentes memorias, el ultimo indicador LED muestra el estado de una captura en proceso, cuando está encendido una captura se encuentra en proceso y los recursos del microcontrolador son disminuidos.

Además de esto el sistema cuenta con un botón de *reset* el cual nos proporciona un reinicio del dispositivo, sin embargo este reinicio funciona como un evento por apagón por lo cual se observará un atraso en la cuenta del reloj de tiempo real.

El microcontrolador cuenta con dos señales de reloj una de ellas provista por un oscilador a 8 [MHz] la cual nos sirve para alimentar el microcontrolador principal, la segunda señal del reloj es utilizada por el sistema de tiempo real, es una frecuencia mucho menor pero nos ofrece la posibilidad de mantener la cuenta activa aun con el procesador en bajo consumo.

Además de esto se cuenta con una serie de pines de expansión para la añadidura de módulos periféricos que mejoren la funcionalidad para el usuario final, como la adición de una pantalla y un teclado para la interacción con el usuario sin la necesidad de una conexión inalámbrica y de manera directa.

Las principales consideraciones de diseño que se utilizaron fue, diseño a bajo ruido utilizando redes de capacitores en las líneas de alimentación de los circuitos integrados, y diseño a prueba de descarga electro-estática, el cual se logra colocando resistencias en serie con los pines "flotantes" de la tarjeta, como en los pines del programador y el pin *MCLR*.

CAPÍTULO 5. IMPLEMENTACIÓN

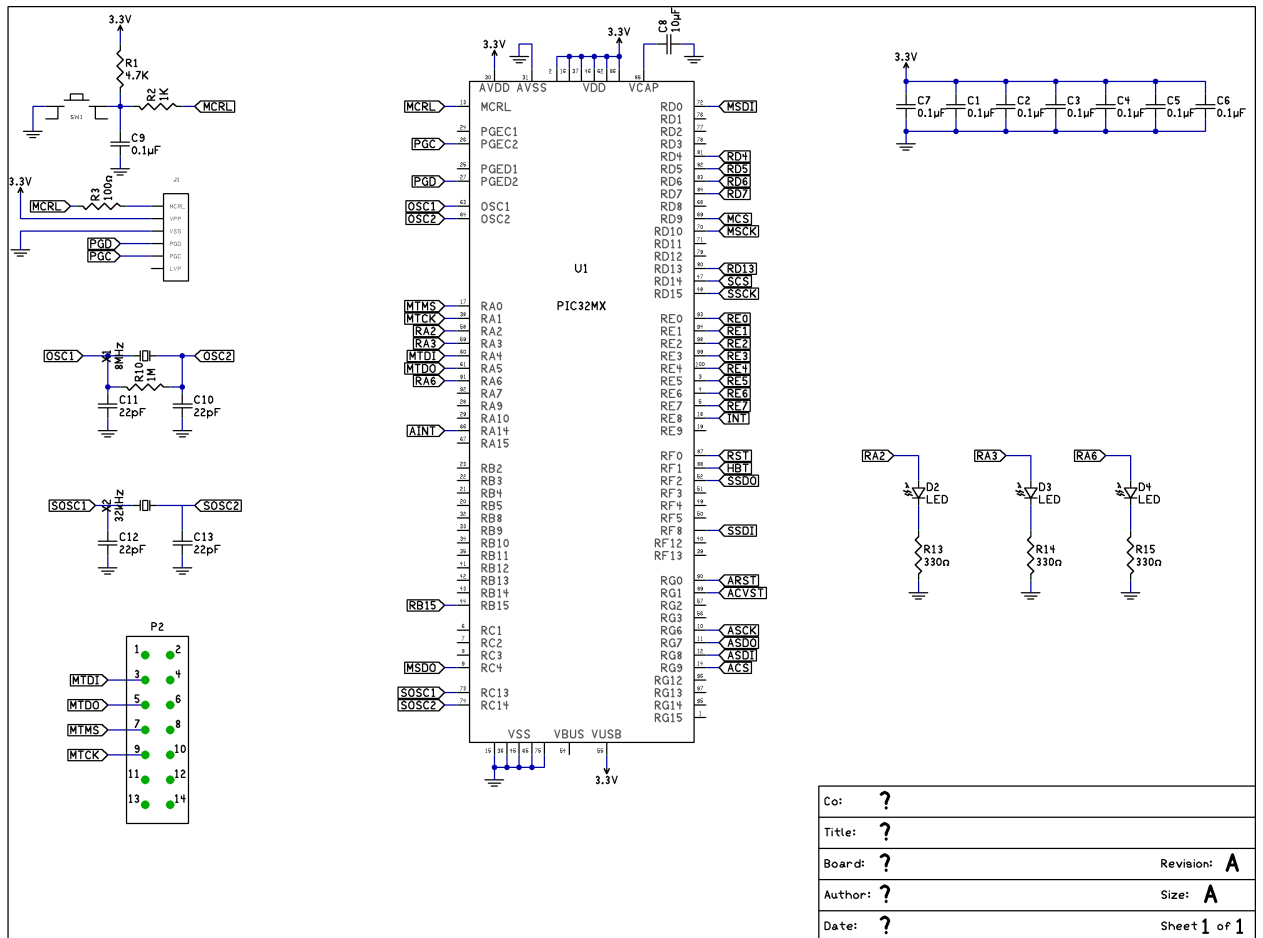


Figura 5.9: Diagrama esquemático 1 (Conexiones del microcontrolador).

CAPÍTULO 5. IMPLEMENTACIÓN

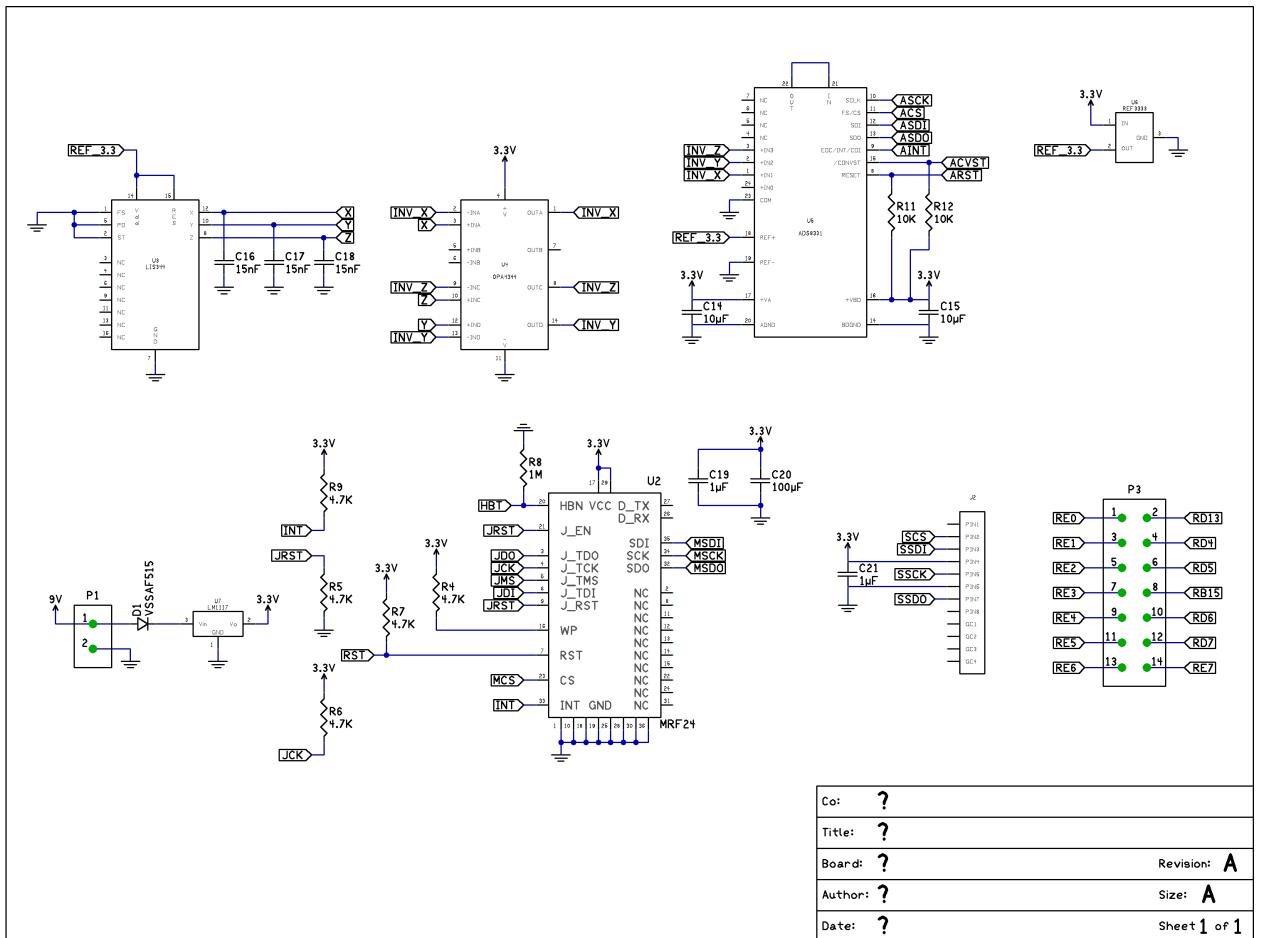


Figura 5.10: Diagrama esquemático 2 (Sensor, Acondicionador, Adquisidor, Conector SD).

5.6.1. Circuito impreso

Además de las consideraciones que se deben tener para la elaboración del circuito electrónico, precauciones adicionales deben ser tomadas para la elaboración del circuito impreso.

Se deben tomar en cuenta algunos fenómenos físicos que puedan representar un impacto a nuestras señales. Principalmente la geometría de las pistas y el comportamiento de los campos electromagnéticos pueden tener gran impacto en las señales y buses de comunicación.

Para el caso de los buses de datos, se debe evitar que sean líneas demasiado largas ya que pueden presentar el comportamiento de una línea de transmisión, modificando la fase y forma de onda de las señales, esta distorsión puede provocar que la señal no sea recibida adecuadamente y exista pérdida de la integridad de los datos que se transmiten.

En el caso de los buses de comunicación por debajo de 1 [MHz], la geometría no es crítica, sin embargo en nuestro caso, se utilizarán frecuencias a partir de 10 [MHz] y hasta 40 [MHz].

Para este tipo de buses de alta frecuencia debe evitarse en la mayor medida de lo posible cambios de dirección abruptos, mayores a 90 grados [17].

Para el caso de las fuentes de alimentación, dado que todo el sistema será alimentado por la misma fuente, cada uno de los circuitos debe ser aislado mediante el uso de capacitores de desacoplo, los cuales disminuyen el efecto de rizo, manteniendo un nivel casi constante de voltaje, lo cual garantiza el correcto funcionamiento de los circuitos y además disminuye el nivel de ruido que puede ser inducido.

Los capacitores de desacoplo deben ser colocados lo más cerca posible de los pines de alimentación para cada uno de los circuitos integrados. Se debe seleccionar capacitores de alta frecuencia, para eliminar ruido de alta frecuencia el cual generalmente es provocado por fuentes conmutadas y osciladores presentes en el circuito, y capacitores de baja frecuencia para eliminar ruido de baja frecuencia que puede ser provocado por señales de AM presentes en el medio y rectificadores en la etapa de potencia.

La selección de cada capacitor se realiza tomando en cuenta su frecuencia de resonancia por reactancias parásitas intrínsecas del capacitor. Algunas familias de capacitores cerámicos suelen ser ideales como capacitores de alta frecuencia pues la manera en que están constituidos permite un bajo nivel de disipación o valor ESR muy bajo, mientras que para bajas frecuencias es común el uso de capacitores electrolíticos y de tantalio.

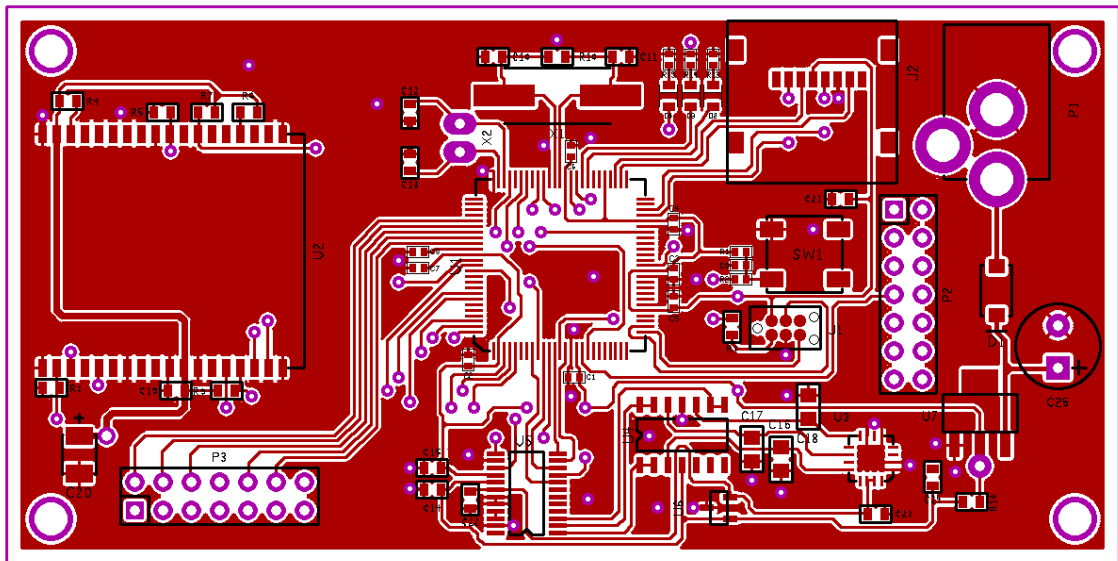


Figura 5.11: Circuito impreso A (Vista superior).

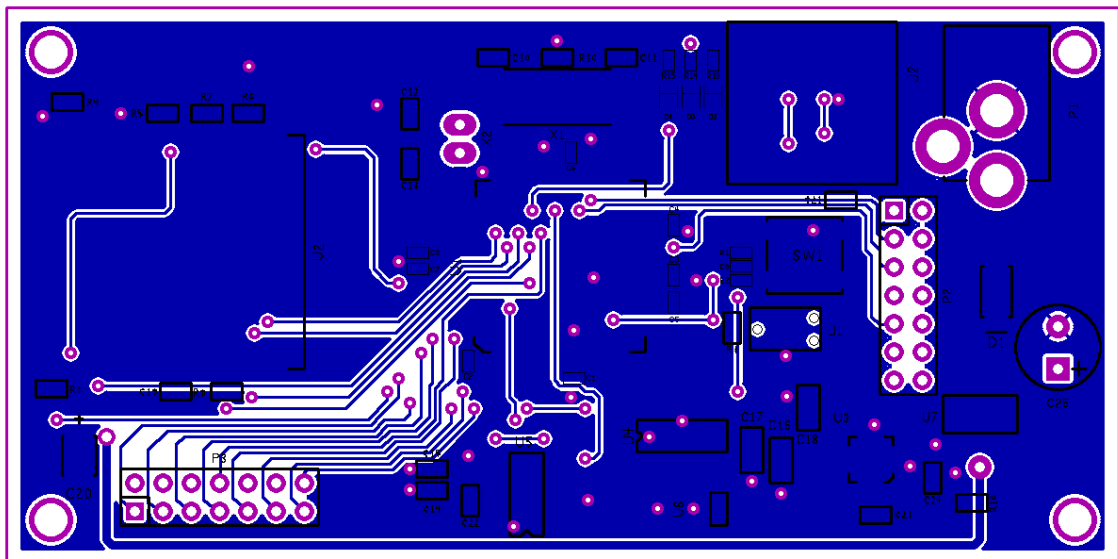


Figura 5.12: Circuito impreso B (vista inferior).

5.7. Software

La figura 5.13 muestra las características con las que debe contar el software del microcontrolador. La rutina main es la rutina principal del programa, la cual se encarga de manejar los demás subprocesos. Tenemos la parte encargada de la adquisición de datos, la cual está compuesta por un servicio de temporizador y un servicio de manejo de buffer, el servicio de temporizador, es el encargado de generar la señal de disparo de conversión, mientras que en el servicio de buffer, se lleva a cabo el manejo de la memoria RAM del dispositivo. Contamos con una serie de rutinas auxiliares, el servicio de Ticks, el cual nos permite llevar un registro de los eventos que suceden internamente en el procesador, la rutina de Delay, la cual nos proporciona un retraso de tiempo, y el servicio de reloj de tiempo real RTC, mediante el cual podemos conocer el tiempo. Para la parte que corresponde a la comunicación inalámbrica, se realizará por medio del stack TCPIP. Para el almacenamiento de datos utilizaremos un sistema de archivos. Adicional a todo lo anterior, para la parte de procesamiento de datos contamos con una rutina de FFT en tiempo real.

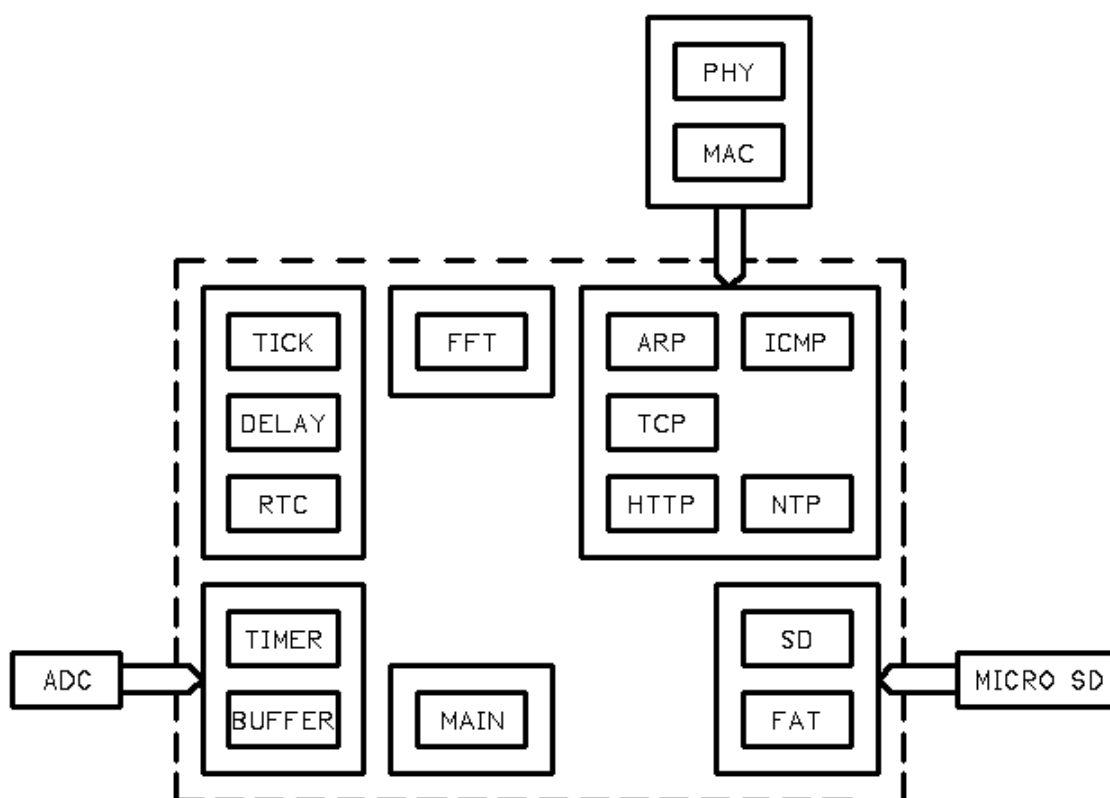


Figura 5.13: Diagrama a bloques de la arquitectura del software.

Dado el alto nivel de integración que requiere este proyecto, será necesario el uso de algunas herramientas adicionales, se explicará a detalle qué papel juegan dentro del desarrollo del software del microcontrolador.

5.7.1. Herramientas de desarrollo

La programación del microcontrolador puede llevarse a cabo utilizando directamente las instrucciones de la familia de microprocesadores con el que cuenta la unidad, pero como consecuencia, el código que se desarrolla es totalmente dependiente a una determinada arquitectura. Para proyectos que involucran un alto nivel de integración en software se hace necesario la utilización de herramientas de desarrollo y de lenguajes de programación, que disminuyan la cantidad de código, con lo cual disminuye el tiempo de desarrollo.

El fabricante pone a disposición diferentes herramientas de desarrollo tanto en hardware como en software para la programación de sus dispositivos, haremos uso del entorno de desarrollo para la creación del programa a la par del dispositivo IC3 que es un debugger para la programación de nuestro dispositivo [30].

5.7.2. MPLABX

MPLABX es un ambiente de desarrollo integrado diseñado para trabajar con microcontroladores microchip, cuenta con todas la herramientas para llevar a cabo las tareas que permiten la programación de los dispositivos, entre las mas importantes encontramos, el editor de código, compilador, ensamblador y enlazador entre las mas importantes sin embargo provee algunas otras de gran utilidad como son el project manager, y un simulador para fines de depuración.

MPLABX está basado en la plataforma NetBeans de Oracle, lo que nos brinda la facilidad de añadir nuevas características de manera muy rápida y sencilla.

MPLABX ayuda con el proceso de compilación, administrando cada una de las etapas que lo conforman, como lo muestra la figura 5.14.

El proceso de compilación comienza con los archivos de código, los cuales son archivos de texto escritos conforme a las reglas del ensamblador o compilador. El ensamblador y compilador convierten los archivos de código en módulos intermedios de código máquina, con sus debidas referencias a las funciones y almacenamiento de datos, en conjunto conforman el proceso de pre-procesamiento, compilación y ensamblado.

Finalmente el enlazador, resuelve todas las referencias a funciones y direcciones de memoria, combinando cada uno de los módulos generados en un sólo archivo de código máquina ejecutable, al mismo tiempo, a la salida del enlazador es generado un archivo de depuración que permite al depurador relacionar cada una de las instrucciones presentes en el ejecutable con sus respectivas líneas del código original.

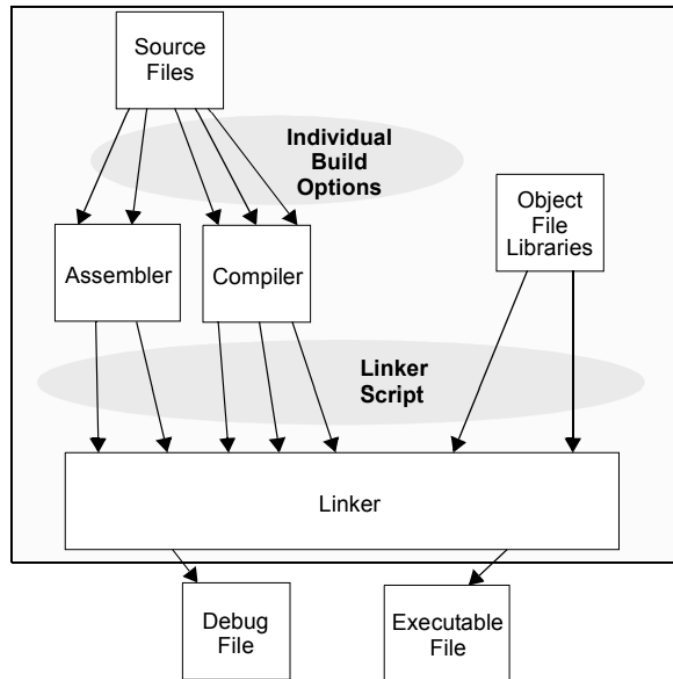


Figura 5.14: Proceso de compilación del entorno MPLABX. *MPLABX IDE User's Guide*. 2011.

5.7.3. Uso de bibliotecas

Una biblioteca es una colección de piezas de código destinadas a la realización de una tarea en específico, están escritas en un lenguaje de programación altamente portable, lo cual permite el uso del código bajo diferentes arquitecturas, es así que se puede reutilizar, sin hacer cambios muy significativos de acuerdo con el procesador que estemos utilizando.

La principal razón para el uso de las bibliotecas, es que proporcionan un punto de partida para la elaboración de proyectos de alto nivel de integración, proveen medios que facilitan la elaboración de proyectos, y en algunas ocasiones son la única interfaz de programación que se tiene para componentes muy específicos.

Para este desarrollo utilizaremos gran parte del stack TCP-IP implementado por Microchip. Esta biblioteca incluye una suite de protocolos para realizar las labores de transmisión de datos y cuenta con una API para la programación del módulo Wi-Fi integrado. Utilizaremos además, el sistema de archivos implementado bajo el esquema FAT, el cual es un esquema pensado para dispositivos móviles que tiene compatibilidad con un gran número de sistemas operativos [28].

5.7.4. Diseño del software

Se conoce como firmware, al programa que le da la funcionalidad a nuestro microcontrolador, reside en la memoria flash, y son las primeras instrucciones que se realizan cuando arranca el microcontrolador.

Cuando se realiza la integración de diversas piezas de software en un programa es necesario establecer un paradigma que sea congruente con cada una de las piezas de código, esto permite un desarrollo sistemático, disciplinado y cuantificable de proyectos, que además mejoran los tiempo de desarrollo y mantenimiento.

Para este proyecto se requirió la integración de un sistema de archivos, y una biblioteca que implementara la suite de protocolos para la conectividad con Internet, éste tipo de bibliotecas llevan el nombre de Stack TCP/IP, su nombre deriva del hecho de que está estructurado en forma de capas y cada capa sólo puede comunicarse con capas contiguas, tanto el sistema de archivos como el stack TCP/IP, fueron integrados a través de librerías, las cuales son provistas por el mismo fabricante de microcontroladores, ambas piezas de código son desarrolladas bajo un paradigma de programación conocido como "Multitarea cooperativa" [32]. En un sistema que implementa el paradigma de programación por multitarea cooperativa, existirá más de una tarea por realizar por el microcontrolador, cada tarea realiza su trabajo y regresa el control a la rutina principal, de tal manera que otra tarea pueda llevarse a cabo.

Para lograr desarrollar una aplicación que sea congruente con el paradigma de multitarea cooperativa, se puede utilizar un sistema operativo que implemente su propio sistema multitarea, pero no es una alternativa viable para sistemas que cuentan con poca capacidad de procesamiento, además de que se vuelve más complicado cumplir con los requerimientos de tiempo. Otra alternativa para lograr desarrollar una aplicación que cumpla con el paradigma de multitarea cooperativa es mediante el uso de máquinas de estado finitas.

Bajo la técnica de máquinas de estado, una tarea muy compleja puede ser dividida en un número de distintos pasos o estados, por ejemplo, una tarea cualquiera puede ser dividida en por lo menos tres estados: pre-procesamiento, procesamiento, y pos-procesamiento, cada transición entre un estado y otro ocurre acorde a un evento.

Una máquina de estados tiene dos componentes, una variable de estado que define el estado en que nos encontramos en un determinado momento, y una rutina, que de acuerdo al estado que tenga nuestra máquina, realizará una transición a otro estado diferente, la máquina de estados está siempre a la espera de realizar una transición de estado, Una transición de estado es un conjunto de acciones a llevar a cabo cuando se cumple con una condición o con la ocurrencia de un evento.

La arquitectura general del sistema descompone todos los servicios en una serie de estados o procesos, todo ocurre dentro de un ciclo que se repite infinitamente, cuando llega el momento de atender algún servicio, como la captura de un dato o la atención al servidor web, el procesador destina una determinada ventana de tiempo

a la atención de dicho proceso y después procede a la atención de otro.

5.7.5. Rutina principal.

La figura 5.15 nos muestra el diseño de la rutina principal, la primera tarea que debe realizar el microcontrolador es la configuración de los puertos de entrada y salida, posterior a eso, debe configurar cada uno de los módulos periféricos que se utilizarán. Una vez configurado el dispositivo, el microcontrolador entra en un ciclo infinito en el cual se atiende a todos los servicios.

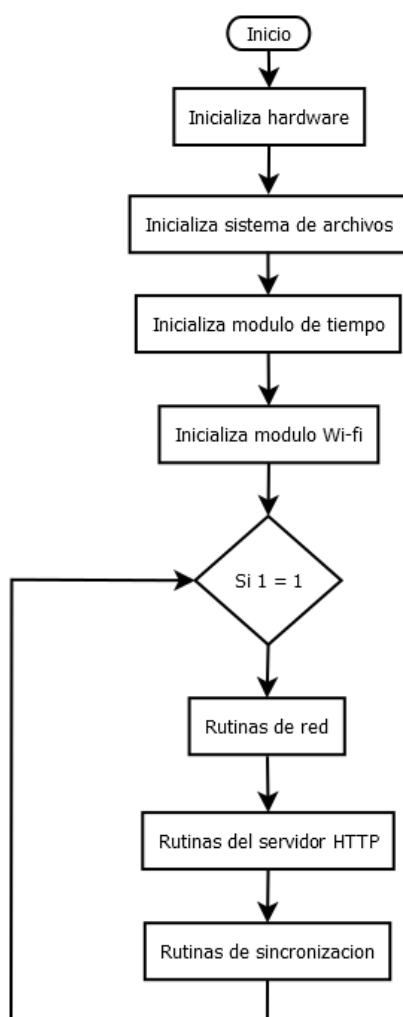


Figura 5.15: Diagrama general de la arquitectura de software.

5.7.6. Adquisición de datos

Las capturas se pueden programar desde la interfaz web, en donde se debe indicar la hora de inicio. Cuando se programa una captura, se calcula la diferencia de tiempo entre la hora actual del dispositivo y la hora de la captura y este valor se carga en un temporizador interno, programado con una rutina de interrupción de alta prioridad

para atender el inicio de las capturas en el momento que se presente, la prioridad de ejecución será la más alta para esta rutina. Los parámetros que pueden ser ajustados para cada captura son la frecuencia de muestreo, el número total de puntos de la captura y el número de canales.

El disparo de cada captura se realiza calculando el número de ciclos de reloj entre cada punto, de acuerdo con la frecuencia de muestreo programada, el valor calculado se carga en el comparador de un temporizador del microcontrolador, una vez llegado a este valor, el temporizador activa una señal de interrupción de alta prioridad, y se activa la línea de disparo de captura, la cuenta del temporizador vuelve a 0 de tal manera que se realizará el disparo de manera periódica.

Posterior a esto, el convertidor analógico digital, activa una señal de término de captura, y en este momento se puede leer la conversión desde el puerto SPI, el valor se almacena en un buffer, de 512 bytes (tamaño máximo de una transferencia en el estándar SD) de longitud, cuando el buffer queda completamente lleno, se guarda la información en la memoria flash, cabe mencionar que no se puede hacer uso de un mismo buffer por diferentes servicios, pues esto ocasionaría que los datos fueran inconsistentes, por lo cual cuando un buffer queda lleno, se hace uso de otro buffer para seguir atendiendo las conversiones, mientras que el buffer que debe ser almacenado en flash, es reservado hasta que se completa la transferencia de los datos. Idealmente la escritura se llevará a cabo en un bus a $1 [MHz]$ por lo cual cada transacción de 512 bytes llevará alrededor de $0.5 [ms]$, si tomamos en cuenta que cada dato ocupa 4 bytes, significa que la máxima velocidad de adquisición que podemos obtener es de $128 [kS]$ y es establecida por la velocidad de transferencia de datos a la memoria flash.

Los datos son almacenados en formato binario, cada dato sigue la siguiente relación:

$$V_n = \sum_{k=1}^{16} b_k \cdot 2^{(k-1)} \quad (5.13)$$

Cada bit b_k representa un dígito de la conversión. El valor V_n representa el valor de la conversión de una muestra.

Para el procesamiento de los archivos se puede recurrir a diferentes programas de procesamiento de datos.

5.7.7. FFT en tiempo real.

La transformada de Fourier es una herramienta que nos permite analizar el contenido espectral de una función. La transformada de Fourier de una secuencia en tiempo discreto, conocida como DTFT(Discrete Time Fourier Transform), no es adecuada para una implementación en tiempo real, y mucho menos si se habla de un sistema digital. La DTFT toma una secuencia como entrada pero produce a la salida un función continua [31]. Una transformada relacionada con la

DTFT es la DFT, la cual toma una secuencia finita a la entrada y a la salida produce una secuencia del mismo tamaño. Cuando se utiliza un algoritmo eficiente para la implementación de la DFT se le llama FFT (Fast Fourier Transform). La FFT es el algoritmo que deseamos implementar para nuestro sistema pues nos permite realizar una implementación en tiempo real. Los algoritmos más populares para el cálculo de la FFT son el Radix 2 y el Radix 4 [31].

Los procesadores actuales tienen capacidad suficiente para realizar el cálculo de la FFT en tiempo real, entendiéndose como tiempo real a un sistema capaz de poner a disposición los datos inmediatamente después de que han sido generados para su manipulación. Al añadir esta característica a nuestro proyecto, proveemos herramientas potencialmente útiles para los usuarios finales, teniendo en mente que las técnicas de análisis son mediante el análisis espectral.

Con el algoritmo de la FFT se eliminan las operaciones redundantes que existen al calcular la DFT en el caso del algoritmo Radix-2, una DFT de N puntos se descompone en dos DFT's de $N/2$ puntos, este proceso se aplica recursivamente obteniendo DFT's de tamaño $\log_2(N)$. Si la descomposición de la DFT es llevada a cabo a la entrada de la FFT se conoce como decimación en tiempo. Por otro lado, si la descomposición es aplicada a la salida, se conoce como decimación en frecuencia.

Desarrollando la definición de la DFT, para el caso de la decimación en tiempo, obtenemos que:

$$X[k] = \sum_{r=0}^{N/2-1} x[2r]W_{N/2}^{rk} + W_N^k \sum_{r=0}^{N/2-1} x[2r+1]W_{N/2}^{rk} \quad (5.14)$$

Desarrollando la definición de la DFT, para el caso de la decimación en frecuencia obtenemos que:

$$X[2m] = \sum_{n=0}^{N/2-1} (x(n) + x(n + N/2)) W_N^{2mn} \quad (5.15)$$

$$X[2m+1] = \sum_{n=0}^{N/2-1} (x(n) - x(n + N/2)) W_N^n W_N^{2mn} \quad (5.16)$$

Los valores de W_N pueden ser calculados previo a la realización del algoritmo, y de esta manera haciendo aún más eficiente la implementación en tiempo real, cabe destacar que el periodo de actualización de la FFT es inversamente proporcional a la resolución deseada, de esta manera si queremos una resolución de $0.5Hz$, se realizará el algoritmo de la FFT cada 2 segundos.

Asignación de pines		
No.	Modo SD	Modo SPI
1	DAT2	No conectado
2	Detector de tarjeta	CS
4	CMD	DI
5	Vdd	VDD
6	CLK	CLK
7	Vss	Vss
8	DAT0	DO
9	DAT1	Reservado

Cuadro 5.1: Comparación entre las asignaciones de los pines en modo SD y modo SPI

5.7.8. Sistema de archivos.

5.7.9. Estándar SD

SD es un estándar de comunicación con unidades de almacenamiento para dispositivos móviles. Las unidades de almacenamiento que integran este estándar se componen en esencia de un arreglo de memoria flash, y un controlador interno. El control sobre el arreglo interno de memoria (borrado, escritura, lectura, etc) es llevado a cabo internamente. La transferencia de datos se realiza en bloques de 512 de *bytes*, de tal manera que para las capas superiores de software, los dispositivos se presentan como unidades genéricas de almacenamiento. El estándar marca el uso de sistemas de archivos FAT16 y FAT32, con reglas de particionamiento FDISK.

Los dispositivos MicroSD cuentan con 8 contactos, dos de ellos asignados para la alimentación del dispositivo dejándonos con un total 4 señales efectivas, se puede elegir entre comunicación SD nativa, y SPI. Al alimentar una tarjeta, esta entra en modo nativo de comunicación SD, por lo cual debe efectuarse un protocolo de inicialización para trabajar con comunicación SPI, el cual se puede observar en la figura 5.16.

El número de pines con los que se cuenta al entrar en modo SPI es mucho menor, lo cual trae como desventaja una disminución en la capacidad de transferencia, a pesar de esto, el modo SPI se usa frecuentemente debido a que proporciona mayor compatibilidad, pues no es común encontrar microcontroladores que integren en su arquitectura un módulo dedicado al protocolo SD, sin embargo es muy común encontrar microcontroladores con módulos SPI dedicados, si se quisiera establecer comunicación SD nativa se debería implementar el protocolo por técnicas de bit-banging lo cual aumenta el uso de tiempo de procesamiento.

Como lo muestra la tabla 5.1, la interfaz SD cuenta con hasta 5 líneas de datos, mientras que la interfaz SPI solo cuenta con 2, por lo cual la tasa de transmisión es mucho menor, además de que no ofrece un pin para la detección del medio, por lo cual para detectar la presencia o no del dispositivo de almacenamiento se deben

SDC/MMC initialization flow (SPI mode)

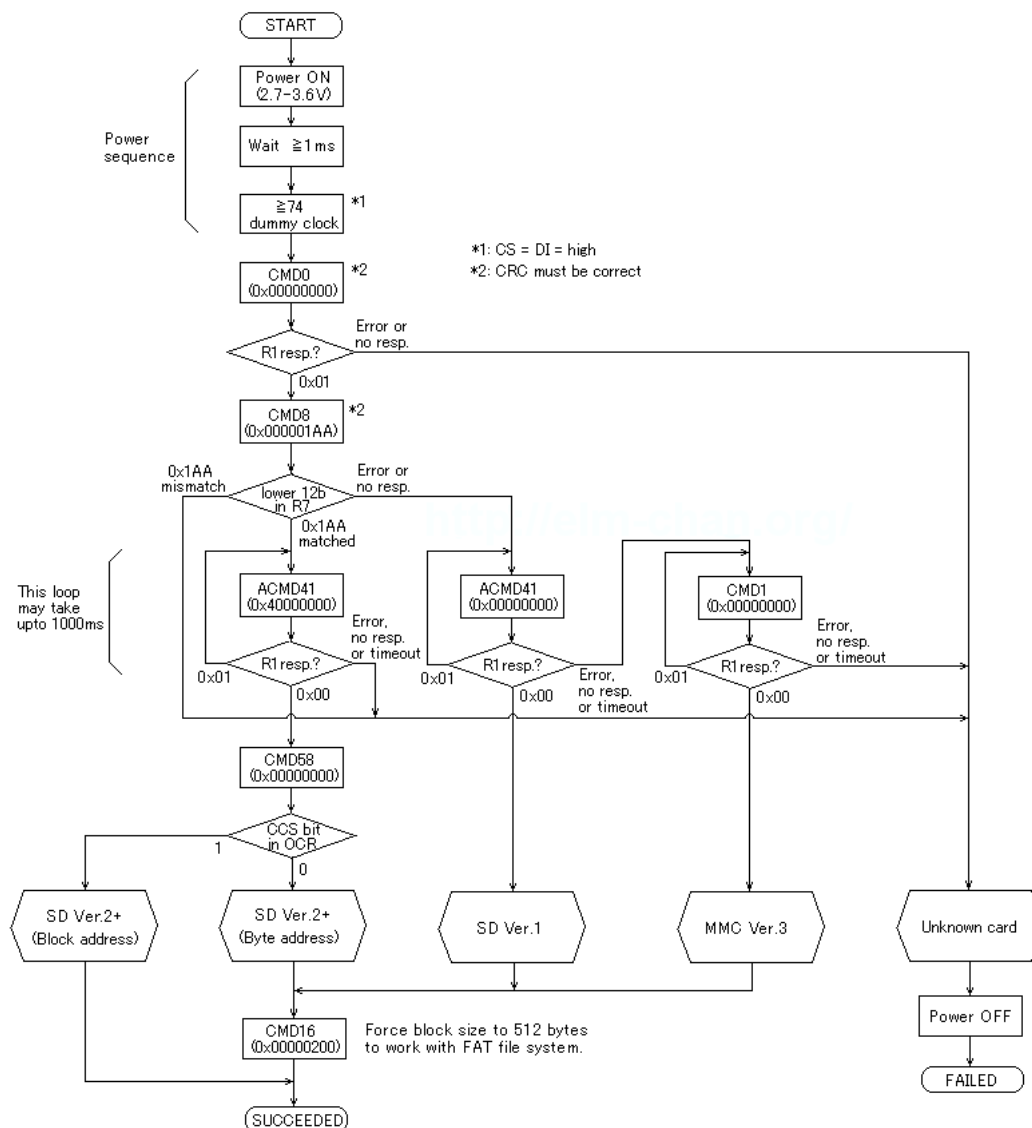


Figura 5.16: Rutina de inicialización en modo SPI.

recurrir a otro tipo de técnicas, a pesar de esto es mucho más recomendable utilizar el protocolo SPI en vez del SD porque requiere menos recursos y es más compatible con un mayor número de microcontroladores de propósito general.

En lo que refiere a la programación del software, el protocolo de comunicación en conjunto con el sistema de archivos conforman los medios de recuperación de los archivos, las diferentes rutinas son implementadas mediante capas de abstracción, de tal manera que el sistema de archivos no necesita conocer las características del medio, únicamente necesita acceso a los datos que se recuperan. La comunicación representa la capa más baja o primera capa de abstracción, se cuenta con un archivo de código fuente donde se implementan todas las funciones necesarias y su interfaz con otras piezas de código se da mediante el uso de un archivo de cabecera donde se declaran las funciones prototipo.

Los medios de almacenamiento se apegan al estándar SD utilizan bloques de memoria de 512 bytes, los datos almacenados en un medio de almacenamiento sin ningún tipo de sistema de archivos son de difícil recuperación, además de que se pierde la portabilidad del medio de almacenamiento pensado para los dispositivos SD, pues cada computadora tendría que tener acceso al algoritmo de recuperación de datos.

Para resolver este problema se recurre al uso de un sistema de archivos. Un sistema de archivos es un algoritmo que nos permite recuperar bloques de datos de una manera sistematizada, cada bloque de datos es denominado archivo, un conjunto de archivos se encuentran organizados bajo una estructura denominada directorio, y todos los directorios son organizados de forma jerárquica, siendo el directorio raíz el de mayor jerarquía.

En la actualidad existe una gran variedad de familias de sistemas de archivos, una de las más reconocidas es la familia de sistemas de archivos FAT, esta familia fue desarrollada para sistemas operativos Windows, sin embargo, ganaron popularidad rápidamente, situando a esta familia como una de las más utilizadas en la actualidad. Podemos encontrar diferentes dispositivos, desde los más portátiles como celulares y tabletas, hasta servidores de gran capacidad que utilizan el sistema FAT [28].

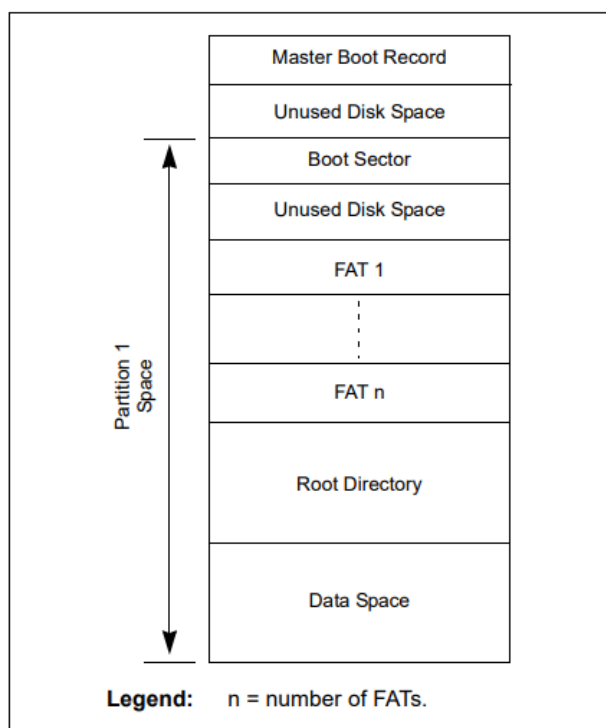


Figura 5.17: Esquema del sistema de archivos FAT.

La figura 5.17, nos muestra un diagrama general de la arquitectura FAT. De acuerdo con el estándar FAT, se tiene que el primer sector de todo medio de almacenamiento, siempre corresponde con una estructura conocida como MBR, en dicha estructura encontramos información de las diferentes divisiones lógicas o particiones del dispositivo de almacenamiento. Cada partición puede integrar su propio sistema de archivos, normalmente los dispositivos SD sólo admiten una única partición.

Cada partición del dispositivo está conformada por las siguientes estructuras:

- Sector de arranque.
- Región FAT
- Región del directorio raíz.
- Región del directorio datos.

El sector de arranque es el primer sector de la partición, y contiene los parámetros del sistema de archivos.

La región FAT es el mapa de memoria, contiene estructuras que nos permiten identificar cada uno de los clusters que conforman la partición.

La región del directorio raíz, es una tabla compuesta por múltiples entradas que corresponden con todos los archivos que le han sido asignados al directorio raíz.

La región de datos es todo el espacio restante del medio de almacenamiento, en donde encontramos los archivos y sub directorios.

El algoritmo de recuperación de datos consiste en encontrar cada una de los bloques que conforman uno de los archivos como lo muestra la figura 5.18, cada archivo se puede encontrar disperso a lo largo de todo el medio de almacenamiento y cada cluster contiene información del siguiente bloque del archivo.

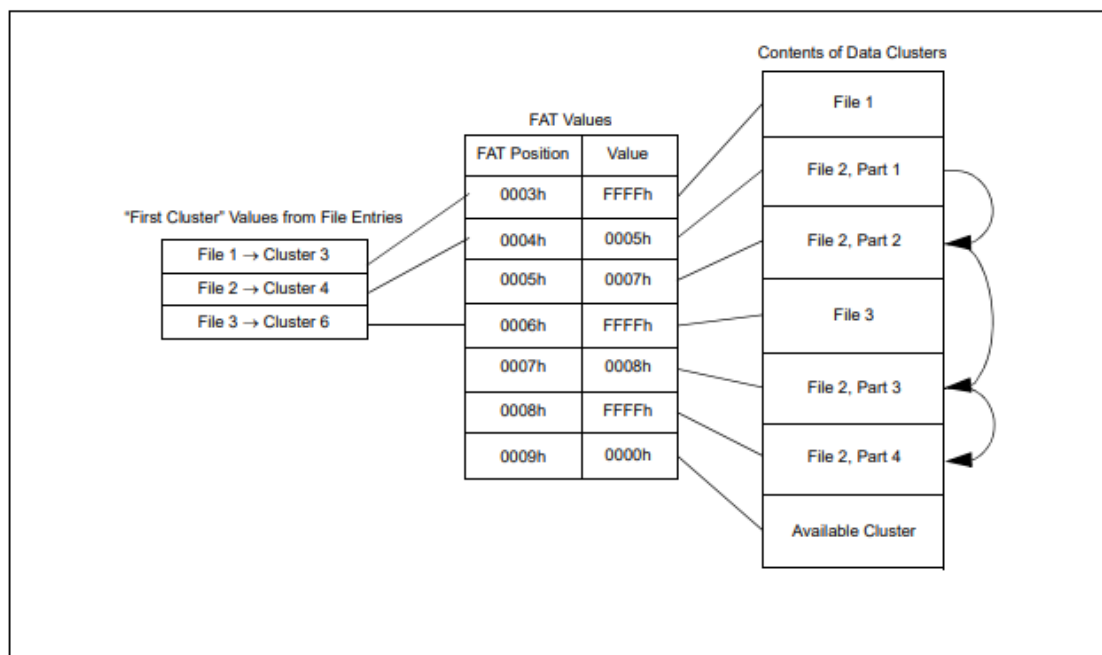


Figura 5.18: Segmentación de un archivo.

De acuerdo con el diseño del sistema de archivos FAT, se propone una rutina de recuperación de segmentos de datos, o archivos, únicamente se considera el uso de los

datos para la localización de los segmentos de datos, sin considerar el protocolo de comunicación con el medio, lo cual nos ofrece una primera capa de abstracción. Esta es una de las principales ventajas del uso de un sistema de archivos estandarizado, pues cada capa de abstracción puede realizarse en un archivo de código por separado, lo cual aumenta la organización y segmentación del código.

Uno de los problemas a los que se enfrenta el rendimiento de la búsqueda de archivos es la demora que existe en la recuperación de los datos, ante este problema se propone el uso de tablas hash, con las cuales se almacene de forma temporal una lista de archivos con sus respectivos clusters en memoria, se debe ajustar el tamaño de la tabla intentando mantener el mayor rendimiento posible y minimizar el uso de recursos.

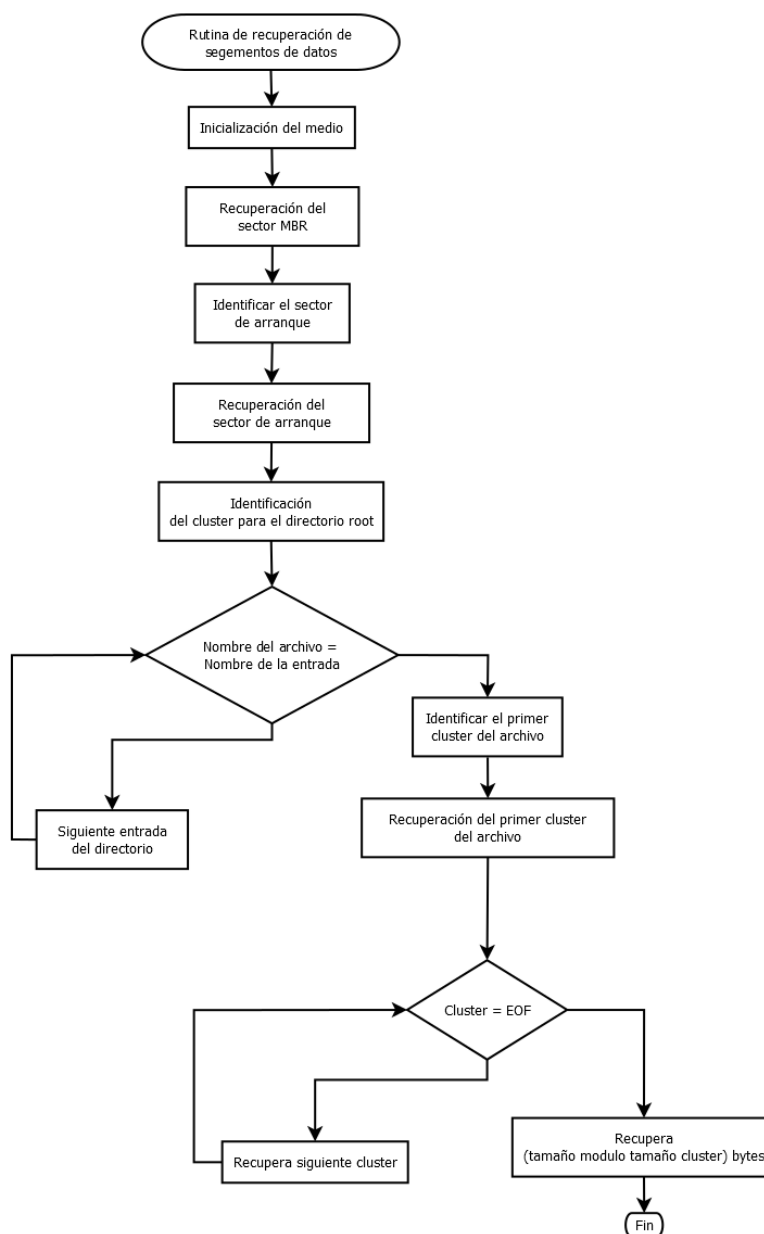


Figura 5.19: Rutina de recuperación de archivos.

5.7.10. Stack tcpip

Como se ha expuesto, se requiere que el instrumento final sea compatible con otras tecnologías de uso común, de las cuales podemos destacar, la conectividad con Internet, y la portabilidad de los datos generados por el ADC, para realizar esto es necesario apegarse a los estándares que se han desarrollado para el uso de estas tecnologías.

En lo que respecta a los protocolos de comunicación, Internet es un sistema global de redes de computadoras que se define bajo un modelo estandarizado para la transmisión de datos. Se compone de un conjunto de protocolos ordenados de tal manera que asemeja a una pila, donde cada uno de los protocolos tiene comunicación directa únicamente con capas contiguas, por tal motivo se le ha llamado stack TCP/IP.

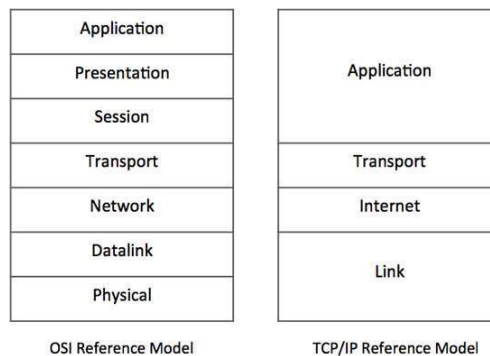


Figura 5.20: Modelos de referencia para redes de computadoras.

El comportamiento de una red de computadoras bajo los protocolos de Internet puede ser representado mediante el modelo OSI, el cual fue desarrollado por la organización internacional de normalización ISO, o mediante el modelo TCP/IP (ver figura 5.20), ambos modelos se presentan como un conjunto de capas, donde cada capa es apilada sobre una capa subyacente, y sólo existe interacción con las capas contiguas.

El trancceptor seleccionado se encarga de realizar las tareas que comprenden tanto a la capa de acceso al medio como la capa física, los datos que se obtienen son paquetes MAC, por lo cual el encargado de realizar las tareas de los estratos superiores del modelo, será realizados por el microcontrolador, estos comprenden la capa de datos y aplicación.

Existe una cantidad muy grande de bibliotecas que implementan el funcionamiento de una red de Internet, para nuestro proyecto se utilizó el *stack* desarrollado por el propio fabricante de microcontroladores, la figura 5.21 muestra la arquitectura general. Está escrito en el lenguaje de programación C. Conforme al modelo TCP/IP, el stack se divide en múltiples capas, cada una de las cuales reside en un archivo de código fuente por separado, mientras que las interfaces de programación son definidas bajo archivos de cabecera.

A pesar de no implementar toda la suite de servicios normalmente presentes

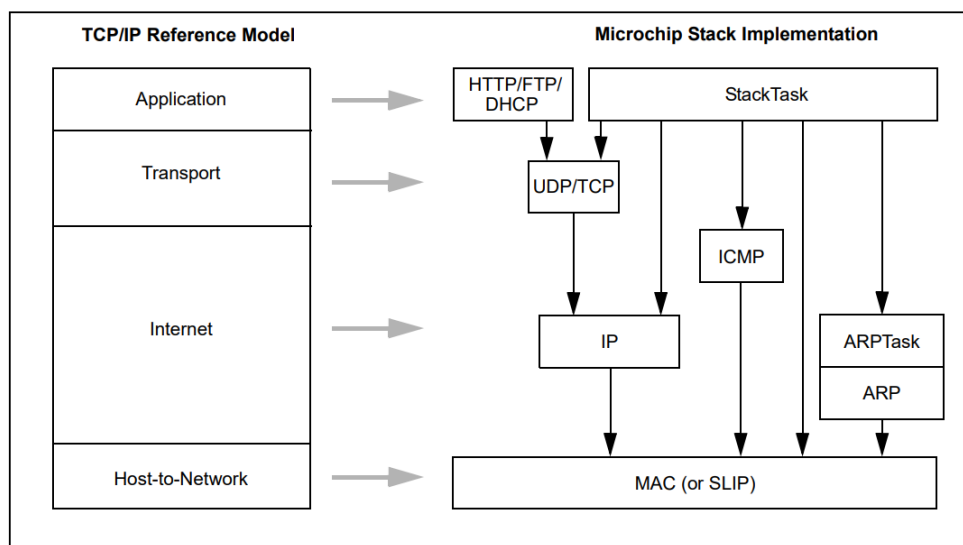


Figura 5.21: Stack de Microchip. *The microchip TCP/IP Stack 2002.*

en un Stack TCP/IP, el stack que se utiliza es un gran punto de partida, pues la programación de una aplicación muy básica que implementara la funcionalidad del protocolo de Internet, requeriría una buena cantidad de tiempo incluso si fuese desarrollada por un grupo de trabajo.

5.7.11. Interfaz web

La interfaz web, es el principal medio de interacción que el usuario final puede tener con el sistema de adquisición de datos, está diseñada para poder obtener los archivos de captura de manera remota utilizando navegadores de Internet convencionales.

Se realiza por medio del protocolo HTTP implementado en la pila TCP/IP. Las páginas Web se desarrollaron acorde a las últimas tecnologías Web existentes, las cuales hacen uso del lenguaje de marcado HTML, junto con los lenguajes CSS para dar estilo y JavaScript que permite la generación de contenido dinámico, ejecutado desde el propio navegador.

Desde la interfaz Web, es posible configurar algunas características del sistema, además de que nos permite realizar la programación de las capturas.

En la figura 5.22 se observa el diagrama de flujo del servidor HTTP el cual se basa en una máquina de estados.

Como se observa, cada una de las conexiones activas, es representada por una variable interna en el microcontrolador.

Contamos con una rutina que se encarga de realizar las acciones apropiadas dependiendo del estado de la conexión.

Cuando no hay más datos por enviar, se cierra el *Socket* de conexión.

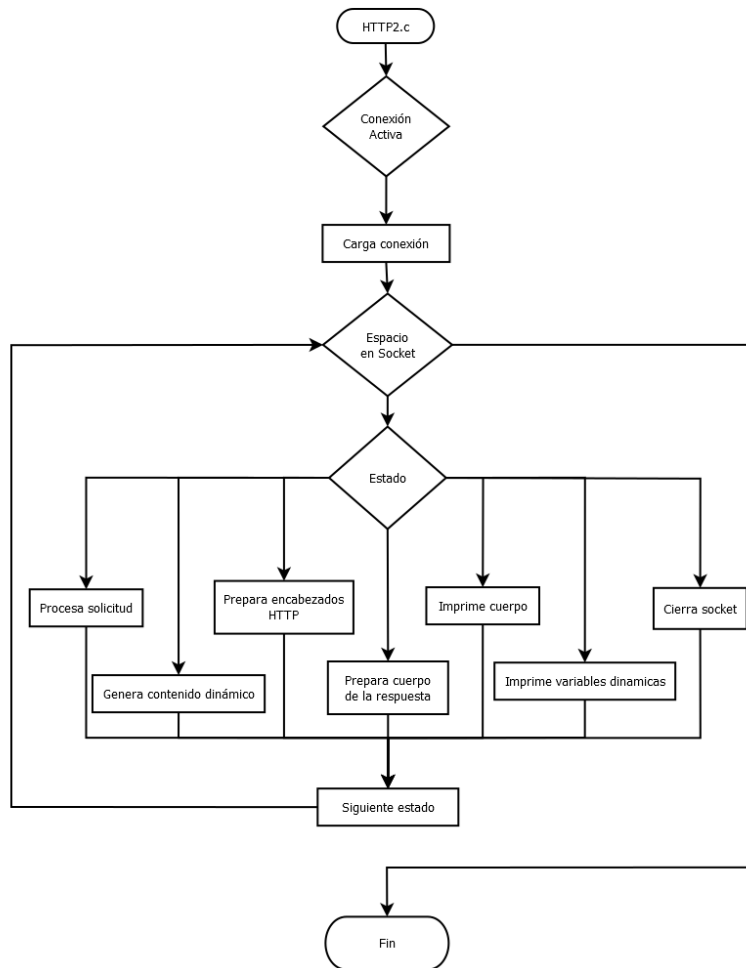


Figura 5.22: Diagrama de flujo del servidor HTTP.

5.7.12. Página de inicio.

La primera página que se muestra al acceder al dispositivo por su interfaz web (Figura 5.23) es la página de inicio, en ella podemos encontrar una lista de los archivos contenidos en la memoria MicroSD, además de que nos permite navegar entre los directorios y sub directorios de la unidad de almacenamiento, al hacer click en un enlace de subdirectorio, el subdirectorio actual se actualiza y cada vez que se ingrese de nuevo a la página, será a partir del subdirectorio actual, al hacer click en un archivo se podrá realizar la descarga del mismo.

Se integran algunos datos relevantes, como la fecha de creación del archivo, el nombre del mismo y una descripción.

La plantilla de la página web presenta una barra de navegación, que nos permite navegar por todo el contenido.

The screenshot shows a web interface with a navigation menu at the top: Capturas, Configuración, Especificaciones, Configuración de red, Registros, Imágenes, Archivos. The main content area is titled "Capturas recientes." and contains a table with the following data:

Name	Last modified	Size	Description
.	2018-10-26 12:12	4096	
..	2018-10-26 12:12	4096	
1	2018-10-26 12:12	1024	
2	2018-10-26 12:12	1024	
3	2018-10-26 13:24	1024	
5	2018-10-26 13:24	1024	
6	2018-10-26 13:34	1024	
7	2018-10-26 13:37	1024	
8	2018-10-26 13:48	1024	
9	2018-10-26 14:56	1024	
10	2018-10-26 15:03	1024	
11	2018-10-26 15:07	1024	
12	2018-10-26 15:09	1024	
13	2018-10-26 15:11	1024	
14	2018-10-26 15:56	1024	
15	2018-10-26 16:00	1024	
16	2018-10-26 16:07	1024	

Figura 5.23: Página de inicio del servidor HTTP.

5.7.13. Estado.

En este apartado (5.24) podremos encontrar lo relativo al estado del dispositivo, se despliega información de la próxima captura programada, así como la fecha y hora del sistema, la dirección IP del dispositivo, y las direcciones IP de otros dispositivos que se encuentren dentro de la misma red.

El dato del tiempo del servidor es provisto en formato POSIX, lo que significa que se manda únicamente una referencia en segundos, la conversión del dato enviado a un formato legible se realiza por medio un script embebido en la propia página.

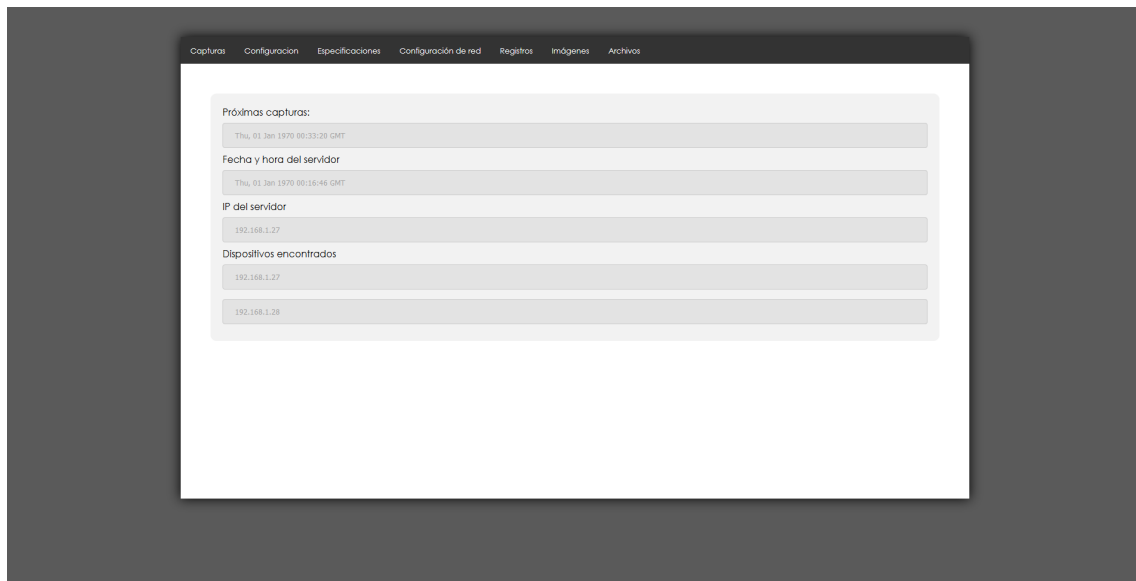


Figura 5.24: Página de estado.

5.7.14. Configuración.

En el apartado de configuración (Figura 5.25) se pueden programar las capturas, se deben ajustar los parámetros de acuerdo al tipo de captura que se desee realizar.

Se cuenta con un formulario compuesto por seis campos cada uno nos permite configurar un parámetro diferente de la captura, se pueden configurar la frecuencia de muestreo, el número de canales, la hora de inicio de la captura, el número de canales, y el canal.

Se cuenta con una variable dinámica que nos presenta la hora del servidor en formato GMT (*Greenwich Mean Time*).

Una vez enviado el formulario, se programa una alarma interna del microcontrolador para iniciar la captura a la hora señalada.

Cabe mencionar que la velocidad de muestreo es por canal, lo que significa que utilizando 3 canales y una velocidad de muestreo de $1000 [Hz]$ el número de muestras por segundo totales es de $3000 \left[\frac{s}{s} \right]$.

Al enviar el formulario, será programada la siguiente captura, y se mostrará en la página de estado la hora de inicio, cuando una captura se encuentre en curso.

Si existen más de un nodo en la red, el nodo donde se programó la captura fungirá como referencia de tiempo para los otros nodos, además de que los otros nodos quedarán automáticamente programados a la misma hora.

The image shows a web-based configuration interface. At the top, there is a navigation menu with the following items: Capturas, Configuración, Especificaciones, Configuración de red, Registros, Imágenes, and Archivos. The main content area contains a form titled 'Nombre del archivo' with the following fields:

- Nombre:** A text input field.
- Fecha:** A date and time selector showing 'Thu, 01 Jan 1970 00:17:53 GMT'.
- Hora de inicio:** A time input field in HH:MM:SS format.
- Número de muestras:** A text input field with the value 'N'.
- Frecuencia de muestreo:** A dropdown menu with the value '200'.
- Canales:** A dropdown menu with the value '1'.
- Canal:** A dropdown menu with the value 'x'.

At the bottom of the form is a dark 'Enviar' button.

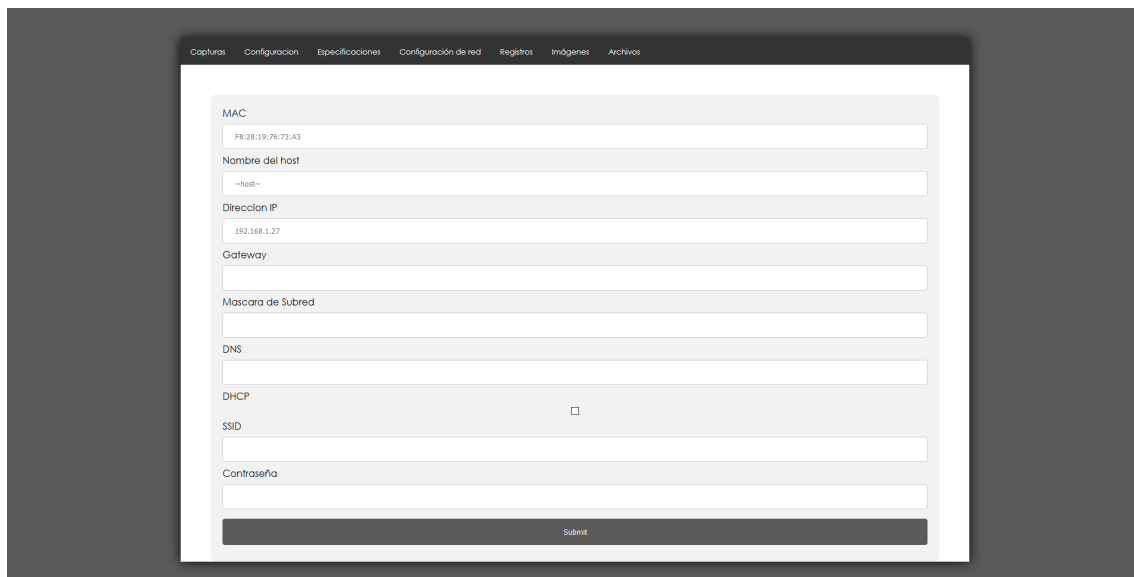
Figura 5.25: Página de configuración.

5.7.15. Configuración de red.

El dispositivo, permite además la configuración de algunos parámetros de la red local. Se puede configurar mediante la interfaz web, la IP, máscara de subred, servidor DNS dirección MAC y el uso de DHCP. Para la conexión inalámbrica, se puede modificar el SSID y la contraseña, permitiendo vincularse con otras redes de Wi-Fi.

Es posible además realizar un escaneo de las redes Wi-fi disponibles, por defecto, cualquiera de los dispositivos está configurado para establecer una infraestructura Ad-Hoc, con seguridad abierta, una vez vinculado se puede configurar para vincularse con una red tipo infraestructura, los parámetros de la nueva conexión serán almacenados en la memoria interna.

La estructura de la página se puede observar en la figura 5.26.



The image shows a screenshot of a web-based configuration interface. At the top, there is a navigation menu with the following items: Capturas, Configuración, Especificaciones, Configuración de red, Registros, Imágenes, and Archivos. The main content area is titled 'Configuración de red' and contains several input fields and a checkbox. The fields are: MAC (with the value F8:28:19:76:73:A3), Nombre del host (with the value --host--), Dirección IP (with the value 192.168.1.27), Gateway, Mascara de Subred, DNS, DHCP (with an unchecked checkbox), SSID, and Contraseña. A 'Submit' button is located at the bottom of the form.

Figura 5.26: Página de configuración de red.

5.7.16. Registros del sistema.

En el apartado de registros que se observa en la figura 5.27, se presentan los registros de todos los accesos a la interfaz web. Cada una de las entradas contiene la dirección IP desde donde se accedió al recurso, la hora, el tipo de petición que se realizó, la dirección del recurso y la respuesta del servidor.

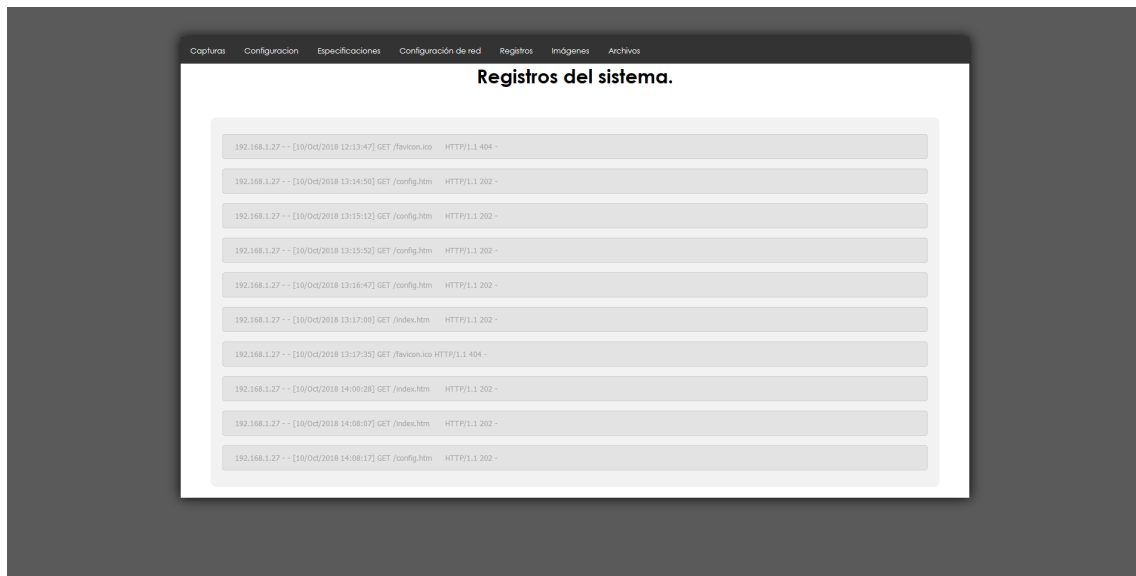


Figura 5.27: Página de registros.

5.7.17. Despliegue de la FFT en tiempo real.

Al acceder a este apartado, se observa una página similar a la observada en la figura 5.28. Además de la barra de navegación, contamos con un marco *Canvas*, en el cual se despliega el espectro de amplitud de las señales observadas por el sistema. Internamente, el microcontrolador, iniciará una rutina de captura continua a una frecuencia de muestreo constante de $F_s = 200[Hz]$, se puede configurar el eje donde se realizará la captura de los datos, siendo la configuración por defecto, el eje Z. De acuerdo con la resolución de la FFT el tiempo de actualización es de 8 segundos para una resolución de $0.125[Hz]$

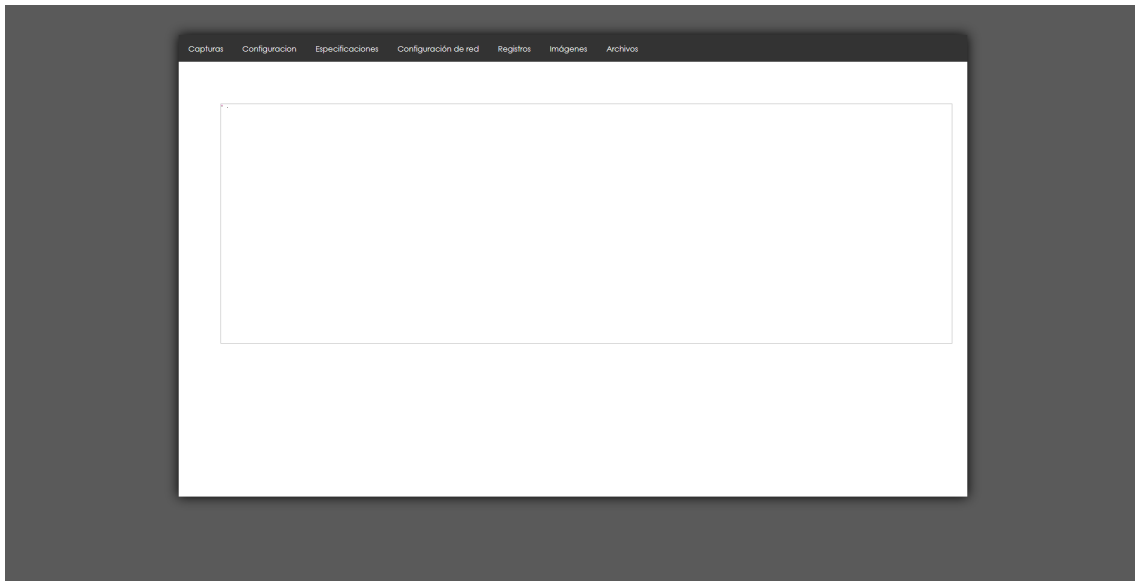


Figura 5.28: Página de despliegue de la FFT en tiempo real .

0-7				8-15				16-23				24-31			
bb	bb	bb	bb	bb	bb	bb	bb	bb	bb	bb	bb	bb	bb	bb	bb
Mode	Mode	Mode		Stratum				Poll				Prec			
Root delay.															
Root dispersion.															
Reference ID.															
Seconds.															
Fraction.															

Cuadro 5.2: Estructura de un paquete NTP

5.7.18. Sincronización.

Las pruebas utilizando redes de sensores requieren que los sensores se encuentren sincronizados entre sí, para lograr esto es necesario desarrollar una rutina mediante la cual la hora del microcontrolador pueda ser enviada ajustada, se utilizará el protocolo NTP para la realización de esta tarea.

El protocolo NTP consisten en el envío del tiempo en forma de una estampa de tiempo que consta de dos partes, 32 bits destinados a los segundos y 32 bits para la fracción de un segundo.

El estándar utiliza como referencia el primero de enero de 1900, por lo cual para ser congruente con otras referencias se debe aplicar el debido ajuste, por lo tanto para ajustarse con una referencia POSIX, se debe restar 70 años en segundos.

El ajuste entre cada nodo se realiza calculando el retraso de un viaje circular, a partir de este retraso, el offset se puede calcular mediante la siguiente expresión.

$$\theta = \frac{(t_i - t_0) + (t_2 - t_3)}{2} \tag{5.17}$$

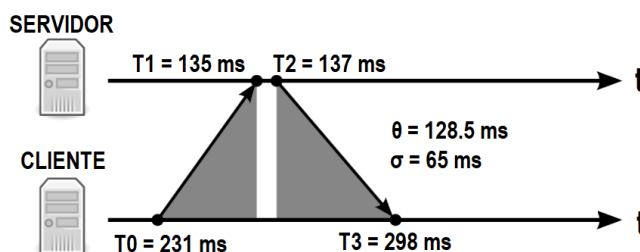


Figura 5.29: Diagrama de un viaje circular.

Como se observa en la figura 5.2, que corresponde a la estructura de un paquete NTP, debemos utilizar los 32 bits que corresponden con la estampa de tiempo cuando el paquete sale del servidor, sin embargo se debe de tomar en cuenta que se debe de ordenar el contenido de este segmento del paquete para que el valor sea el correcto.

El reordenamiento consiste en intercambiar de lugar el octeto 1 con el 4 y el 2 con el 3 y posteriormente guardar el valor en nuestra referencia de tiempo local.

Una vez que se ha conseguido una referencia de tiempo, es necesario también conocer el offset del contador de nuestro servidor local, el cual tiene una resolución en segundos de $\frac{256}{80000000}$, y finalmente podemos obtener el tiempo real del servidor mediante la ecuación 5.18.

$$t = t_{sr} + \frac{t_l}{\frac{80000000}{256}} + \frac{t_{fr} + \frac{t_{fl}}{s}}{r} \quad (5.18)$$

donde t_{sr} es la referencia de tiempo, t_l es la referencia de tiempo local ajustada a 48 bits con una resolución de $\frac{256}{80000000}$ segundos, t_{fr} es la fracción de segundo de la referencia y t_{fl} es la fracción de segundo local, s es la relación de proporción de nuestro sistema con respecto a la referencia y r es la resolución de un segundo en 32 bits.

El valor obtenido al final de este proceso puede ser ajustado para ser congruente con una referencia de tiempo POSIX, la cual es muy popular en diferentes arquitecturas, para realizar esta conversión, utilizamos la ecuación 5.19, donde t_{NTP} es la referencia de tiempo obtenida por medio del protocolo NTP, la cual indica los segundos transcurridos desde el primero de enero de 1900, mientras que t_{POSIX} es la referencia de tiempo POSIX, que empieza el primero de enero de 1970 [27].

$$t_{POSIX} = t_{NTP} - 86400 \cdot (365 \cdot 70 + 17) \quad (5.19)$$

De no contarse con un servidor en la red, se tomará la última referencia conocida, la cual es almacenada en el módulo de reloj de tiempo real, sin embargo es necesario realizar un ajuste debido a que el módulo se basa en una referencia que comienza el primero de enero de 2000.

Capítulo 6

Pruebas

Se realizaron dos pruebas, una para determinar la calidad del proceso de digitalización y otra para determinar el nivel de ruido presente en el sistema. Las figuras 6.1b y 6.1a muestran la disposición utilizada para cada una de éstas. Para determinar la calidad del proceso de digitalización se utilizó una mesa vibradora y a partir de la señal de aceleración presente en la mesa, se determinó la relación de señal a ruido de la misma. Para determinar el nivel de ruido en el sistema, no se contaba con una mesa vibradora que pudiera generar ruido, por lo cual simplemente se realizó una captura dentro de una estructura en la cual no se conocía las propiedades de la señal pero se asume que el nivel de ruido es mucho menor que el de la resolución de nuestro sistema.

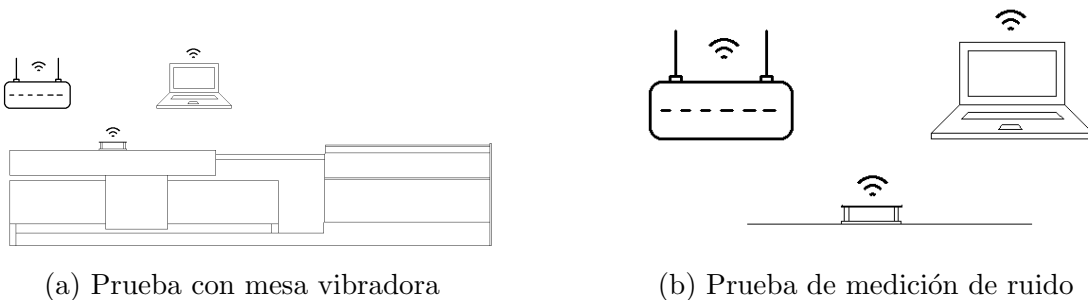


Figura 6.1: Pruebas realizadas con el sensor

Para comunicarse con el dispositivo es necesario establecer una red local, compuesta por uno o varios sensores, un punto de acceso Wi-fi y una computadora personal que cuente con navegador web. El punto de acceso será el encargado de configurar las direcciones IP de los sensores y la PC, por medio de un servidor DHCP, una vez establecidas las direcciones IP, los dispositivos pueden reconocerse entre si, y desde el navegador Web de la PC, será posible acceder a la interfaz Web de algún sensor, para programar una captura.

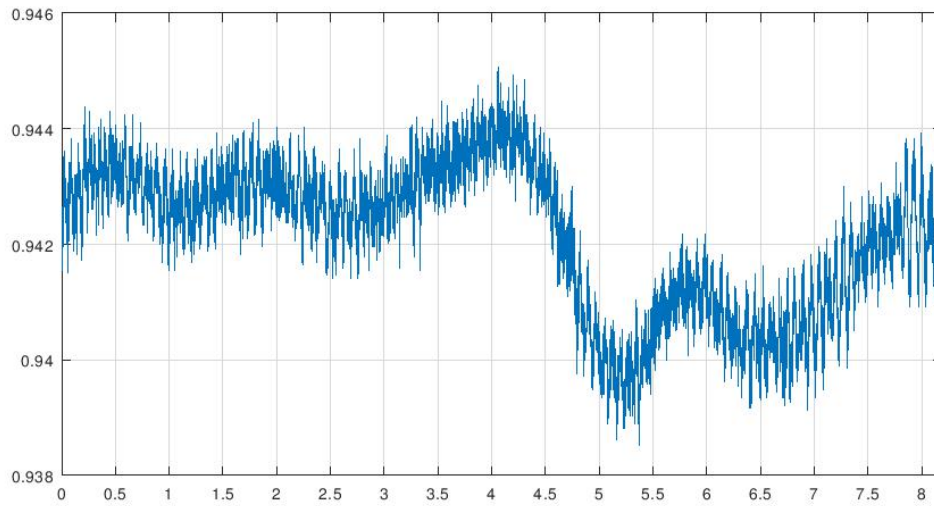
Posterior a la adquisición de datos, el archivo podrá ser recuperado por medio de la interfaz Web, y procesado en la computadora personal. El procesamiento de las capturas fue realizado utilizando Octave, que es una herramienta de procesamiento de señales digitales que cuenta con diferentes módulos para el tratamiento y análisis de señales digitales, entre otras cosas, implementa un algoritmo de FFT.

Como sabemos, la captura de datos se lleva a cabo tomando en cuenta el nivel de offset de la señal de aceleración en cualquiera de los ejes, esta señal idealmente no afecta para los ejes X y Y, sin embargo para el eje Z que se encuentra en exposición constante a la aceleración de la gravedad, es necesario realizar un ajuste cuando se intentan medir las características dinámicas del sistema, este ajuste es conocido como corrección de línea base.

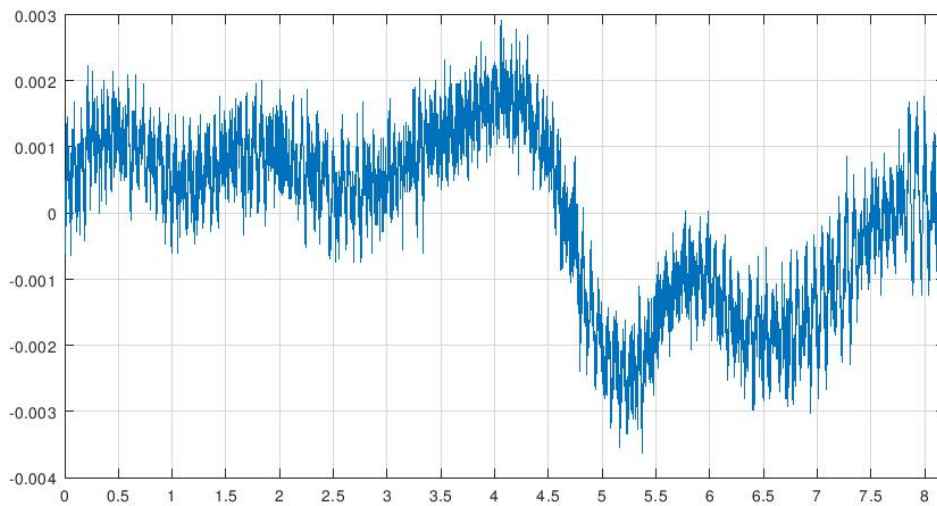
La corrección de la línea base se realiza determinando una línea de tendencia por el método de mínimos cuadrados. Consiste en encontrar la recta de mejor ajuste para una serie de datos.

Como nuestro análisis se concentra en la determinación de las características dinámicas, la componente estática o componente de DC no es de relevancia para el análisis, tampoco lo es el error del offset de la señal por lo cual es necesario realizar el ajuste de la línea base y a partir de los datos obtenidos realizar cada uno de los posteriores análisis.

En las figuras 6.2b y 6.2a se muestra la corrección de la línea base para un conjunto de 8192 datos, con una frecuencia de muestreo de $1000 \left[\frac{s}{s} \right]$, como se puede observar, el offset que se muestra corresponde con la señal de aceleración que la gravedad ejerce sobre el eje Z de nuestro acelerómetro.



(a) Señal de aceleración para el eje Z.



(b) Señal de aceleración para el eje Z después de la corrección de la línea base.

Figura 6.2: Corrección de la línea base para la señal de aceleración en el eje Z

Para cuantificar el desempeño dinámico del convertidor es necesario calcular experimentalmente el SNR (*Signal to Noise Ratio*), que es la relación de señal a ruido y el THD (*Total Harmonic Distorsion*), de nuestra captura. Existen diferentes maneras para realizar el cálculo de estos parámetros, todas ellas se apoyan los análisis de la FFT.

La FFT entrega el contenido espectral de una señal[21], en una serie de $\frac{M}{2}$ puntos en el dominio de la frecuencia, donde M es igual al número de muestras de la señal digital. El espacio que existe entre los puntos de la FFT es igual a $\frac{f_s}{M}$ y el rango de frecuencias cubierto va desde frecuencia a $0Hz$ o componente de DC hasta $\frac{f_s}{2}$, siendo f_s la frecuencia de muestreo. El ancho entre cada punto de la FFT es la resolución de la FFT. El piso del ruido (Potencia de la señal de ruido) para un ADC ideal, es en primera instancia generado por el error de cuantización, sin embargo, al realizar el cálculo de FFT obtendremos una ganancia de $10 \cdot \log\left(\frac{M}{2}\right)$, dicha ganancia modificará el nivel de ruido, por lo cual para obtener el verdadero nivel de ruido se debe restar este valor (ver figura 6.3).

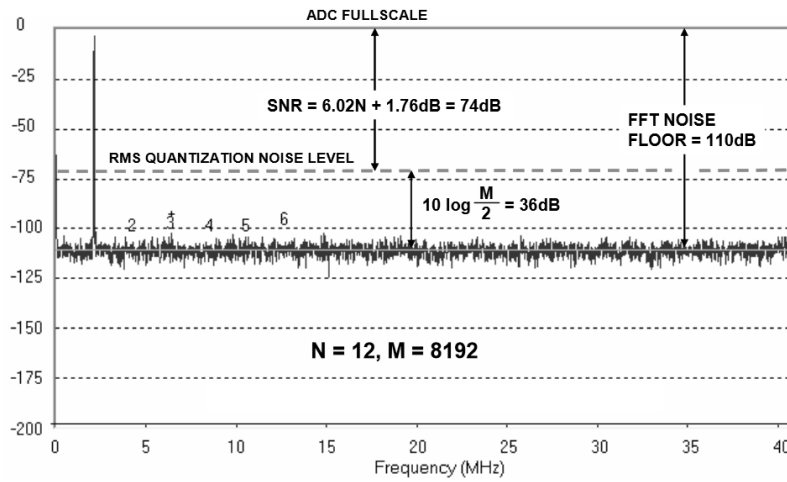


Figura 6.3: Espectro de frecuencias para un convertidor de 12 bits, $f_i = 2.11 [MHz]$, $f_s = 82 [MSPS]$, $N = 8192$.

De acuerdo con los cálculos realizados para la caracterización de nuestro sensor, el sensor de acelerómetro presenta un valor efectivo de ruido de:

$$V_{RMS} = \sqrt{\int_{0Hz}^{208Hz} 30\mu V^2 df} = 432.9092\mu V$$

De acuerdo con este valor y utilizando una referencia de $1V_{PP}$, calculamos la relación señal a ruido (SNR) que observaremos después del proceso de digitalización de acuerdo con la siguiente expresión:

$$SNR = 20 \cdot \log\left(\frac{353.5533 \cdot 10^{-3}}{432.9092 \cdot 10^{-6}}\right) = 58.2411 [dB]$$

El cálculo de la DFT que se realiza sigue la siguiente expresión:

$$Y(k) = \sum_{j=1}^n X(j) W_n^{(j-1)(k-1)} \quad (6.1)$$

Donde

$$W_n = e^{\frac{-2\pi i}{n}} \quad (6.2)$$

De lo que se puede observar de esta ecuación es que la transformación induce una ganancia de $\left(\frac{M}{2}\right)$ debido a que la definición que se utiliza es una transformación no normalizada, como lo muestra la siguiente figura 6.4.

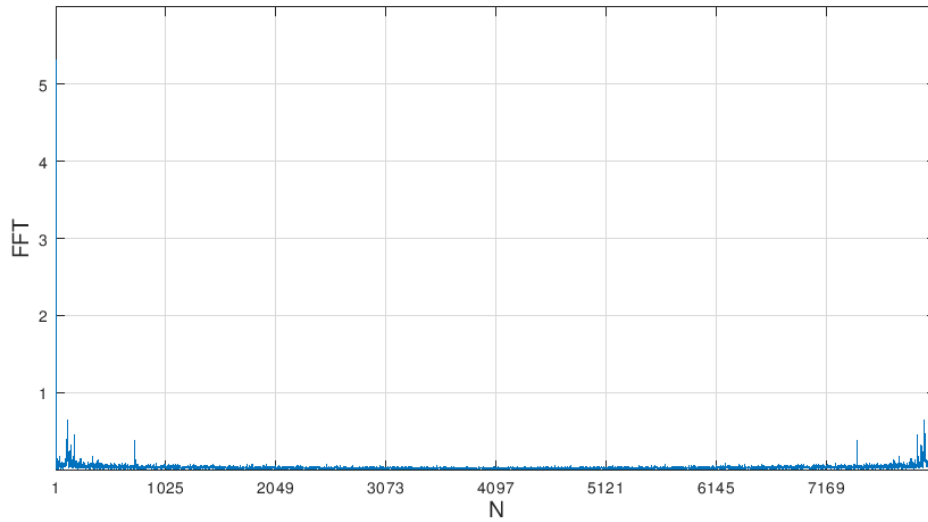


Figura 6.4: Espectro bilateral de amplitud para señal de 8192 puntos, $f_s = 1000 \left[\frac{S}{s}\right]$.

Como podemos observar, de acuerdo con las amplitudes que presentaba la señal original, obtenemos un ganancia de alrededor de 4096, además de que el algoritmo de la FFT calcula el espectro negativo y positivo de la función. Para obtener el espectro en las unidades de interés es necesario realizar el ajuste con la siguiente expresión[21]:

$$2 \cdot \left| \frac{FFT(X)}{M} \right| \quad (6.3)$$

Finalmente con el resultado de este ajuste, obtenemos la figura 6.5

A partir de este resultado podemos obtener los parámetros de interés de la conversión, para determinar si se cumple con los rangos que hemos calculado tanto para el sensor como para el convertidor analógico digital.

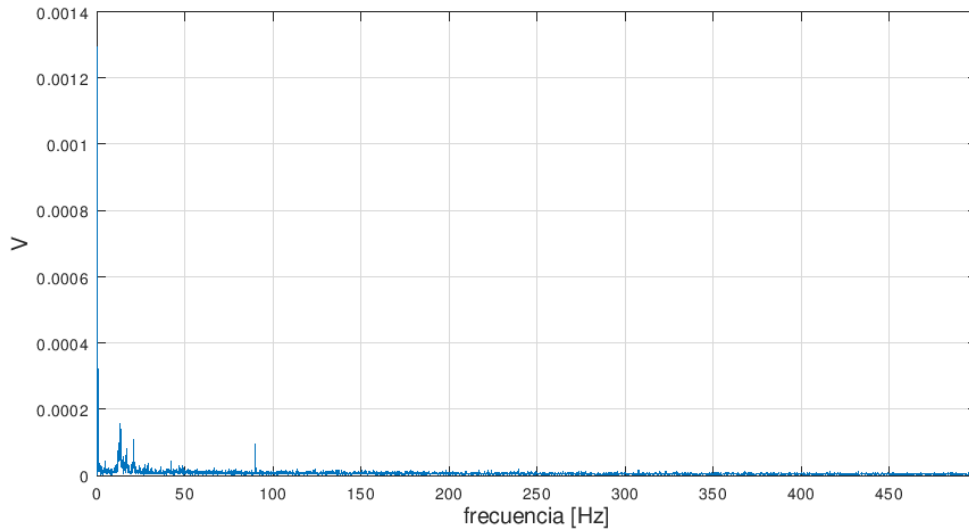


Figura 6.5: Espectro unilateral de amplitud para señal de 8192 puntos, $f_s = 1000 \left[\frac{S}{s} \right]$.

Capítulo 7

Resultados

Se realizaron una serie de pruebas utilizando la mesa vibradora APS electro-seis (Figura 7.1), con la finalidad de determinar la calidad de la respuesta del sistema. La mesa vibradora consiste un una plataforma de carga agitada por un mecanismo hidráulico, el cual imparte una excitación transversal uniaxial sobre la plataforma de carga.

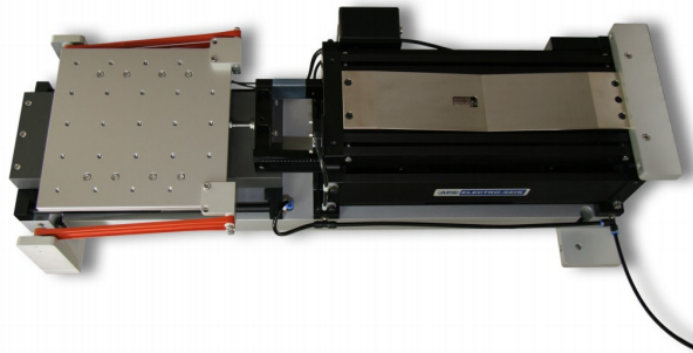


Figura 7.1: Mesa vibradora APS.

La mesa ofrece una aceleración transversal de hasta $133 [N]$ con un desplazamiento máximo de $158 [mm]$, el rango de frecuencias que abarca va desde DC y hasta $200 [Hz]$, puede operar vertical u horizontalmente y aguanta una carga de hasta $23 [kg]$.

Se realizaron pruebas a $1 [Hz]$ y a $5 [Hz]$ para evaluar la calidad de la señal digitalizada, cada prueba tuvo una duración de $40 [s]$ a una frecuencia de muestreo de $200 [\frac{s}{s}]$ para un total de 8192 puntos, con lo cual se obtiene una buena resolución de las frecuencias de interés.

La figura 7.2 muestra la señal a $1 [Hz]$.

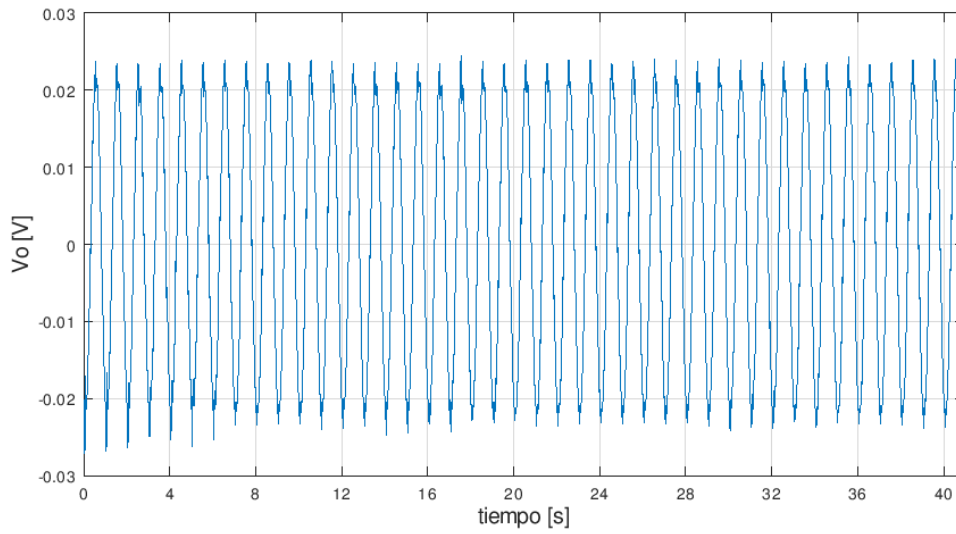


Figura 7.2: Señal a $1Hz$ $f_s = 200 [SPS]$, $N = 8192$.

La máxima aceleración observada por el sistema fue de $38.22 [gal]$.

A partir de los datos obtenidos, calculamos el espectro de amplitud de la señal como se muestra en la figura 7.3 y observamos que el nivel de ruido que es bajo, al igual que la distorsión armónica.

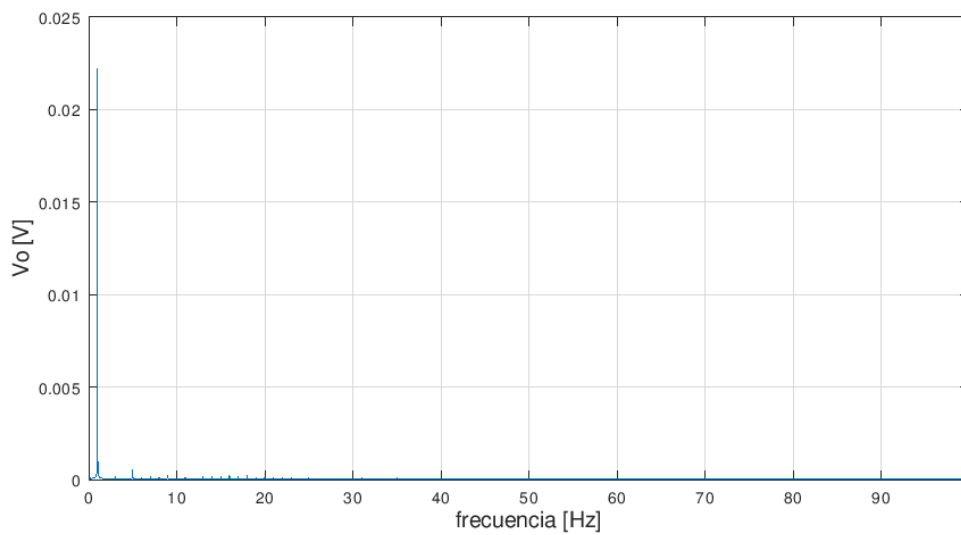


Figura 7.3: Espectro unilateral de amplitud, $f_i = 1 [Hz]$, $f_s = 200 [SPS]$, $N = 8192$.

Las figuras 7.5 y 7.4 muestran los resultados para las capturas, con una señal de $5 [Hz]$ a $200 [Hz]$, para este caso la máxima aceleración observada fue de $106.22 [gal]$.

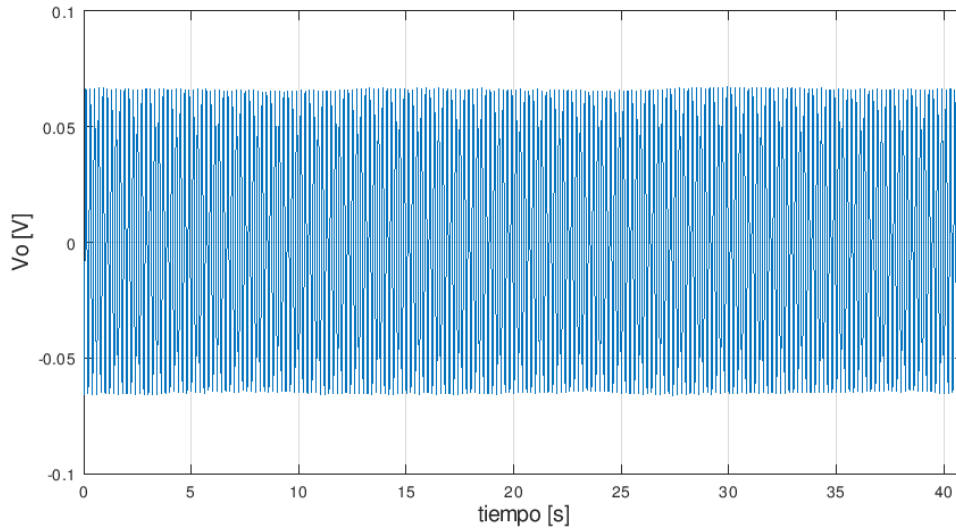


Figura 7.4: Señal a $5Hz$ $f_s = 200 [SPS]$, $N = 8192$.

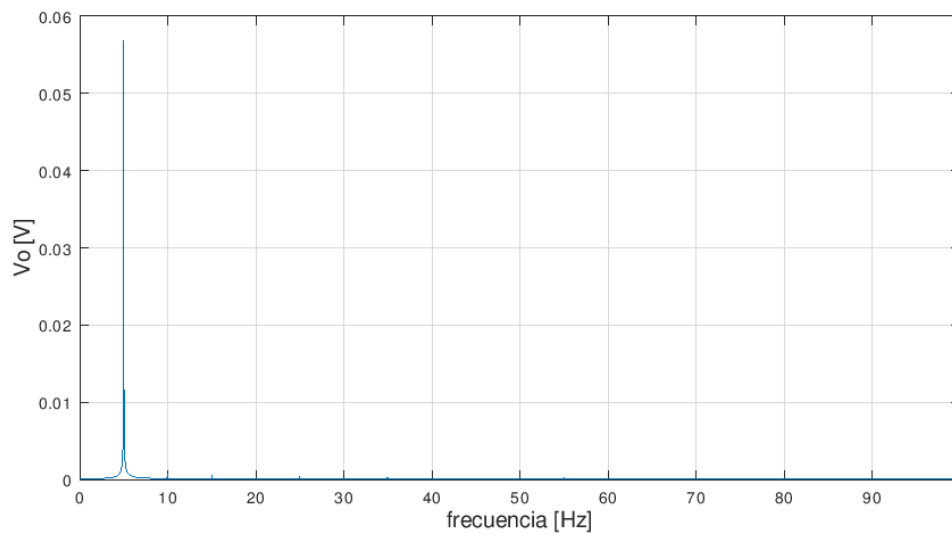


Figura 7.5: Espectro unilateral de amplitud, $f_i = 1 [Hz]$, $f_s = 200 [SPS]$, $N = 8192$.

Finalmente para obtener los parámetros dinámicos, realizamos una captura sin ninguna señal de excitación, de tal manera que sólo se observa la señal de ruido propia del acelerómetro y algunas señales que se encontraban presentes al momento de realizar la captura, a partir del espectro obtenemos el SNR y lo comparamos el calculado previamente para verificar la concordancia.

Para esta captura se utilizó una frecuencia de muestreo de $1000 \left[\frac{s}{s} \right]$ y un total de 65536 puntos.

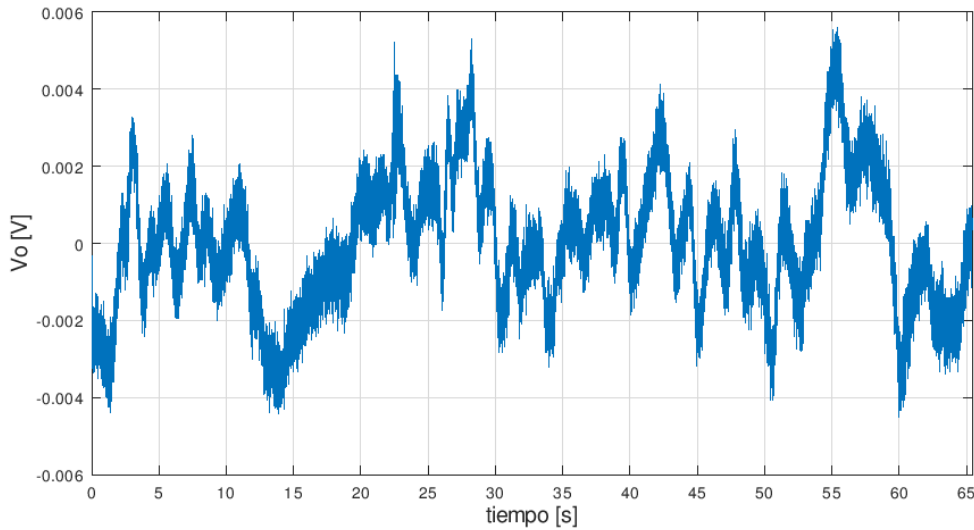


Figura 7.6: Señal de ruido $f_s = 1000 \left[\frac{s}{s} \right]$ $N = 65536$.

El espectro muestra algunas señales, las cuales podrían corresponder a frecuencias características del terreno donde se realizó la captura, sin embargo para obtener el SNR de la señal es necesario obtener el espectro de potencia a partir del espectro de magnitud de la FFT, con esa gráfica será posible la estimación del suelo de ruido de una forma visual como lo muestra la figura 7.8.

Tomando en cuenta que el SNR del sensor es de $58.2411 [Hz]$ y un total de 65536 puntos, calculamos el suelo de ruido para una señal de $1 [V_{pp}]$, recordando sumar la ganancia debida al proceso de la FFT.

$$SNR_{FFT} = 58.2411 + \log \left(\frac{65536}{2} \right) = 103.3956 [dB]$$

Podemos observar que el valor concuerda con nuestros cálculos realizados en la etapa de implementación, además de que a partir de $100 [Hz]$ se observa una atenuación de la señal, que para $500 [Hz]$ es de $10 [dB]$, esta atenuación es debida al filtro de primer orden que ofrece una pendiente de $20 [dB]$ por década.

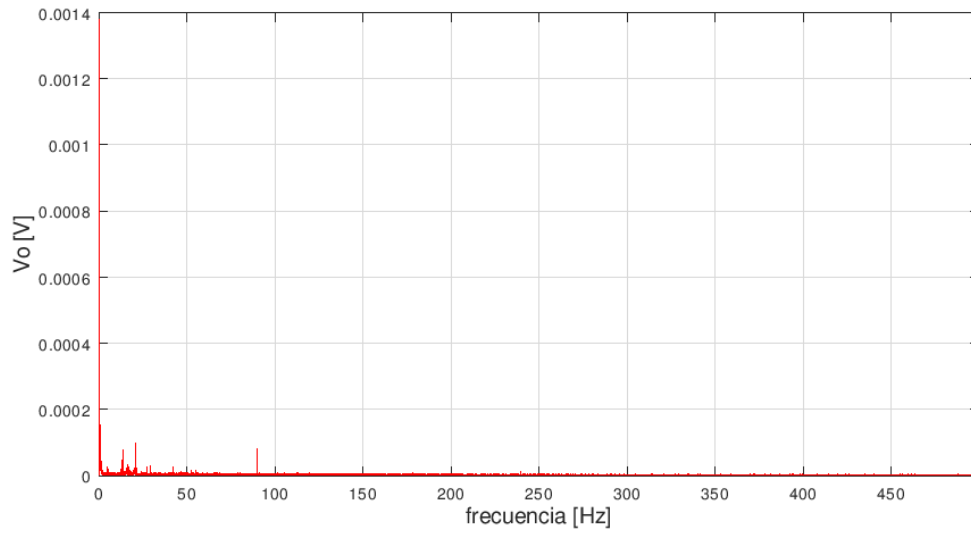


Figura 7.7: Espectro de amplitud de señal de ruido $f_s = 1000 \left[\frac{S}{s} \right]$.

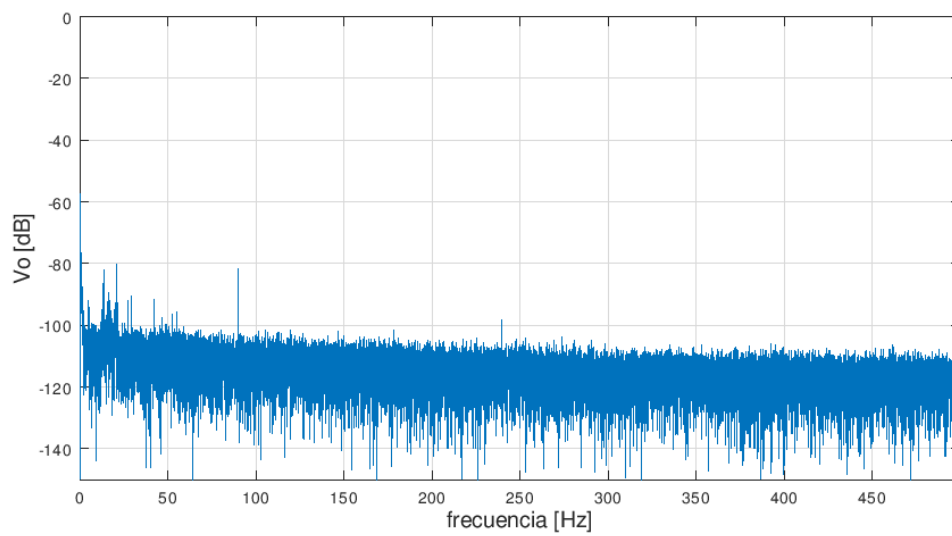


Figura 7.8: Espectro de potencia de señal de ruido $f_s = 1000 \left[\frac{S}{s} \right]$.

Capítulo 8

Conclusiones

El principal obstáculo que enfrentamos en el desarrollo de este trabajo fue conseguir un transductor que tuviera el menor nivel de ruido y a la vez que fuera un sensor en un encapsulado de tamaño reducido. El transductor que se pudo encontrar aún mantiene niveles elevados de ruido para las magnitudes de señal que se tienen en algunas estructuras, para estos casos las técnicas de amplificación de señal no ofrecen una mejora a la calidad de la señal, sin embargo el uso de filtros de orden superior si nos pueden ayudar a acotar la densidad espectral de nuestro sensor, en este caso el nivel de nuestro filtro era de primer orden por lo cual el factor de ajuste era de 1.57 sin embargo un filtro de 4 orden o superior pudo haber reducido significativamente el nivel de ruido de todo el sistema, permitiendo una mejor resolución.

A pesar del elevado nivel de ruido presente en nuestro sistema, se pudo obtener una resolución razonable. Si bien no se podrá utilizar para estudios en estructuras de bajo ruido, su desempeño es suficiente para el estudio de estructuras como puentes y edificios altos donde los niveles de ruido son superiores.

En cuanto al convertidor, se logra explotar parcialmente la capacidad del mismo, sin embargo es más recomendable el uso de un convertidor que cuente con conversión simultánea en todos los canales, lo cual nos permitirá obtener de manera más eficiente la aceleración en los tres ejes sin la necesidad de realizar un ajuste de tiempos.

Por otra parte, a lo largo del desarrollo del proyecto, se pensaba en la utilización del protocolo 802.11b, el cual ha empezado a caer en obsolescencia, entre las principales dificultades que se presentaron fue conseguir equipo que logrará establecer una conexión. Este es uno de los principales problemas a los que se enfrenta el uso de tecnologías que traten de ser compatibles con los diferentes dispositivos que existen en el mercado, los cuales están en continua evolución, por lo cual se debe buscar mantenerse actualizado con las últimas tecnologías.

A pesar de encontrarse en desarrollo temprano, las técnicas de vibración ambiental nos pueden ofrecer buenos resultados para determinar los diferentes parámetros de importancia de las estructuras, los desarrollos como el que se presentan en este trabajo, son un esfuerzo para lograr evitar eventos que pueden resultar catastróficos

para la población y a medida que los edificios integren este tipo de sistemas de manera permanente damos un paso que nos acerca al desarrollo de edificios inteligentes, con los cuales se logre asegurar la seguridad de sus usuarios, pero además que sean más eficientes en términos de costos de mantenimiento.

8.1. Recomendaciones

En etapas posteriores de desarrollo de este tipo de instrumentos se puede recurrir a otro tipo de acelerómetros de mayor precisión aunque se vea sacrificada parte de la portabilidad que se desea para un dispositivo con estas características, además de esto se recomienda el uso de filtros de orden superior implementados con técnicas avanzadas de filtrado tales como filtrado por capacitor conmutado y el uso de amplificadores de instrumentación.

Además de esto es recomendable el uso de componentes de grado industrial para implementar equipos de monitoreo permanente.

Se recomienda el uso de sensores de temperatura para capturas de varios minutos de duración puesto que pueden ser utilizados para compensar los cambios de las propiedades de los componentes que son susceptibles a los cambios de temperatura, logrando respuestas más lineales, reducción del ruido y de distorsión.

Apéndice A

Glosario

ADC: Analog to digital converter

Aliasing: Fenómeno que se genera cuando se pierde información de una señal

Byte: Unidad de memoria conformada por 8 bits.

Buffer: Espacio de memoria donde se almacenan datos de forma temporal.

CMOS: complementary metal-oxide-semiconductor

CAN: Controller Area Network.

Cluster: Conjunto conglomerado de computadores

DMA: Direct Memory Access

DNS: Domain Name System

DHCP: Dynamic Host Configuration Protocol

EEPROM: Electrically Erasable Programmable Read-Only

FSR: Full scale range

FAT: File allocation table

GMT: Greenwich Mean Time

Hash: Función criptográfica no reversible

JFET: Junction Field-Effect Transistor

JTAG: Joint Test Action Group

LED: light-emitting diode

LSB: Least Significant Bit.

MMU: Memory management unit

MBR: Master boot record

MEM: Microelectromechanical system

MCU: Microcontroller Unit

NAND: Not AND

NOR: Not OR

NTP: Network time protocol.

POSIX: Familia de estándares dedicados a mantener compatibilidad entre sistemas computacionales

PLL: Phase Lock

RAM: Random Access Memory

RMS: Root Mean Square.

SD: Secure digital

SHM : Structural Health Monitoring

SPI: Serial Peripheral Interface

TAP: Test Access port

TCP: Transmission control protocol.

UART: Universal Asynchronous Receiver Transmitter

USB: Universal Serial Bus

Watchdog: Mecanismo de seguridad que genera una señal de reset en el sistema

WLAN: Wireless Local Area Network.

Bibliografía

- [1] Mohamed A. A. *Structural Health Monitoring, History, Applications and Future. A Review Book*. Assiut University, EG, 2014.
- [2] Lundberg K. H. *Analog to digital converter testing*. EU, 2002.
- [3] Craig L. King. *Differential ADC Biasing Techniques, Tips and Tricks*. Microchip Technology Inc, EU, 2002.
- [4] Texas instruments Inc. *ADC Performance Parameters*. Texas instruments Inc, EU, 2001.
- [5] Texas Instruments *Selecting an A/D Converter* 1995
- [6] Cater B. *How (Not) to Decouple High-Speed Operational Amplifiers*. Texas instruments Inc, EU, 2001.
- [7] Arch M. *Decoupling basics*. AVX Corporation, EU.
- [8] Matej A. *MEMS ACCELEROMETERS*. University of Ljubljana, SI, 2008.
- [9] Lent B. *Steps to selecting the right accelerometer*. Endevco, UK, 2009.
- [10] Microchip Technology Inc. *PIC32MX Family data sheet*. Microchip Technology Inc, EU, 2009.
- [11] Microchip Technology Inc. *MRF24WB0MA/MRF24WB0MB Data Sheet*. Microchip Technology Inc, EU, 2010.
- [12] ST Microelectronics. *LIS344ALH MEMS Inertial Sensor*. Geneva, Switzerland, 2008.
- [13] Texas Instruments Inc. *OP-amp4344*. Dallas, TX.
- [14] Texas Instruments Inc. *ref33xx Drift voltage reference*. Dallas, TX.
- [15] Texas Instruments Inc. *LM1117 800-mA Low-Dropout Linear Regulator*. Dallas, TX.
- [16] Chan, K. *Understanding Signal to Noise Ratio and Noise Spectral Density in high speed data converters*
- [17] Beeker D. *Effective Printed circuit board design*. Freescale, EU, 2013.

- [18] Kester W. *Analog-Digital Conversion*. Analog devices Inc, EU, 2005.
- [19] Zumbahlen H. *Basic Linear Design, Analog Devices*. Analog devices Inc, EU, 2006
- [20] Huang W. *Fast Fourier Transform and MATLAB Implementation*. University of Texas, EU, 2011.
- [21] A. H. Michael Cerna. *The Fundamentals of FFT-Based Signal Analysis and Measurement*. National Instruments, Application Note 041, 2000.
- [22] IEEE 802.11 Working Group. *IEEE 802.11-1997: Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) Specifications*. IEEE, EU, 1997.
- [23] Gast M. *ess Networks: The Definitive Guide*. O'Reilly, EU, 2002.
- [24] Fielding R., Irvine U., Gtttys J. *Hypertext Transfer Protocol*. RFC, EU, 1997.
- [25] Mills D. *Network Time Protocol (Version 3)*. RFC, EU, 1992. —
- [26] Microchip. *PIC32MX5XX/6XX/7XX Family Data Sheet* 2009.
- [27] The Open Group. *The Open Group Base Specifications Issue 7, section 4.16 Seconds Since the Epoch*.
- [28] Chen, Raymond. *Microsoft TechNet: A Brief and Incomplete History of FAT32*
- [29] Micron *NOR NAND Flash Guide*
- [30] Microchip. *Getting Started with PIC32 User's Guide* 2008.
- [31] *ECE 5655/4655 Real-Time DSP*
- [32] Bartel, J. *Non-Preemptive Multitasking* 2011.
- [33] T. H. Lee. *The Design of CMOS Radio-Frequency Integrated Circuits*. Cambridge University Press, NY, 1998.
- [34] Knuth: Computers and Typesetting,
<http://www-cs-faculty.stanford.edu/~uno/abcde.html>