



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO
PROGRAMA DE MAESTRÍA Y DOCTORADO EN INGENIERÍA
INGENIERÍA ELÉCTRICA – SISTEMAS ELECTRÓNICOS

SUPERFICIES SELECTIVAS DE FRECUENCIA RECONFIGURABLES PARA
SISTEMAS DE ANTENAS

TESIS
QUE PARA OPTAR POR EL GRADO DE:
MAESTRO EN INGENIERÍA

PRESENTA:
ROLANDO SIBAJA PALAFOX

DR. JOSÉ ISMAEL LÓPEZ MARTÍNEZ, FACULTAD DE INGENIERÍA

MÉXICO, D.F. ENERO 2016



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

JURADO ASIGNADO:

Presidente: Dr. Jorge Rodríguez Cuevas

Secretario: Dra. Fátima Mounyadi

1er. Vocal Dr. José Ismael . Martínez López

2do. Vocal Dra. Margarita Navarrete Montesinos

3er. Vocal Dra. Laura Oropeza Ramos

Ciudad Universitaria, México D.F.

TUTOR DE TESIS:

Dr. José Ismael Martínez López

FIRMA

AGRADECIMIENTOS

Agradezco:

A mi familia por animarme a continuar en los momentos de incertidumbre.

A todo el equipo de trabajo, profesores y alumnos de Electrónica para RF y Microondas, por compartirme una nueva visión en el diseño electrónico, y de despejarme ciertos paradigmas que no pueden aplicarse a esta fascinante área de retos desafiantes.

A mi alma máter la UNAM, la Facultad de Ingeniería y la División de Estudios de Posgrado, por darme nuevamente la oportunidad de formar parte de su comunidad y de actualizar mis conocimientos.

Al Consejo Nacional para la Ciencia y la tecnología (CONACYT) por otorgarme una beca para la realización de mi maestría.

A la Dirección General de Asuntos del Personal Académico (DGAPA) por los recursos otorgados al proyecto PAPIIT IN114213

“No conozco tus órganos interiores, solo tu armadura más sencilla de 300 femtofarads. Dios me pide que al insertarte en una celda el conjunto resuene muy cerca de 20GHz. Las ondas ni siquiera acarician el otro lado, solo se tuercen en la superficie de la celda. No puedo conseguirlo, me queda una celda tan minúscula que me es imposible soldarte a ella... Al menos que seas tan pequeño como la misma celda, pero entonces ya no se trata de soldarte. Si tu armadura fuera más frágil tan solo de 15 femtofarads, otro ingeniero tendría que fabricarte al mismo tiempo que la celda, y necesariamente la celda tendría que aumentar en dimensiones. Dios ha leído mis pensamientos, se asoma entre las ondas de colores no visibles y ríe, juega conmigo. Él ya sabía la respuesta desde el principio de los tiempos, cuando deslizó un bosón a través de una abertura “.

Rolando Sibaja Palafox.

ÍNDICE

Resumen	7
Capítulo 1. Superficies Selectivas de Frecuencia Reconfigurables (SSFR) con dispositivos activos.	
1.1 Antecedentes y revisión del estado del arte.....	8
1.2 Justificaciones.....	21
1.3 Objetivos.....	24
1.4 Infraestructura.....	24
Capítulo 2. Elementos de análisis y diseño de la configuración básica de la celda para la SSFR.	
2.1 Consideraciones preliminares de análisis de la SSFR.....	25
2.2 Selección de la geometría de la celda.....	26
2.3 Dimensiones externas de la celda y sus materiales.....	26
2.4 Software disponible para el proyecto.....	26
2.5 Modelo eléctrico básico equivalente de la celda.....	27
2.6 Alta del proyecto para las simulaciones, identificación de los parámetros de dispersión y utilización de elementos concentrados en las simulaciones.....	32
2.7 Estrategias de análisis y diseño para obtener el corrimiento máximo en la frecuencia de resonancia adentro de la banda X, utilizando el intervalo de capacitancia comercial del varactor.....	
-----	34
2.8 Problemática en el criterio de convergencia en las simulaciones.....	41
2.9 Alternativas para remediar la problemática.....	42
2.10 Conclusiones del capítulo 2.....	43

Capítulo 3. Ejemplo de análisis y diseño de una celda reconfigurable con capacitores interdigitales.

3.1 Comportamiento de los capacitores interdigitales de tres placas.-----	44
3.2 Método para definir la geometría de los capacitores interdigitales de tres placas, conocidas la distancia de separación entre las placas, y la longitud de la placa central.-----	48
3.3 Par de celdas cargadas con capacitores interdigitales en la guía de onda.--	53
3.4 Modelo eléctrico equivalente preliminar de la SSFR pasiva.-----	58
3.5 Conclusiones del capítulo 3.-----	73

Capítulo 4. Análisis y diseño de la celda con diodo varactor para obtener la reconfigurabilidad en la frecuencia de resonancia y su optimización.

4.1 Celda con muescas y cortocircuitos radiales en forma de arco.-----	74
4.2 Celda agregando una apertura anular interna.-----	90
4.3 Celda ajustando los cortocircuitos radiales rectos.-----	98
4.4 Identificación de la fuente de pérdidas y estrategia de análisis y diseño para reducir las.-----	108
4.5 Nuevo diodo varactor abre las posibilidades a la reducción de las pérdidas. -----	111
4.6 Adaptación de la celda a la guía de onda WR-90.-----	113
4.6.1 Celda con muescas para el diodo MA46120, si se utilizara al mismo MA46120.-----	117
4.6.2 Celda con muescas para el diodo SMV2019, si se utilizara al MA46120.-----	120
4.7 Selección del par celda - diodo varactor y preparación de la SSFR activa final.-----	122
4.8 Intervalo del voltaje aplicado a los diodos varactores de la SSFR activa.-----	132
4.9 Circuito de control para la SSFR activa.-----	133
4.10 Conclusiones del capítulo 4.-----	134

Capítulo 5. Mediciones y conclusiones.

5.1 Análisis de resultados y conclusiones para la SSFR pasiva.-----	135
5.2 Análisis de resultados y conclusiones para la SSFR activa.-----	146
5.3 Conclusiones generales.-----	148

Bibliografía. -----	151
----------------------------	------------

Apéndice A.

Máscaras para fabricar las SSFR.-----	153
---------------------------------------	-----

Resumen

En el ámbito de las telecomunicaciones existen diversas razones por las que hay necesidad de controlar remotamente el comportamiento de una superficie selectiva de frecuencia como la saturación del espectro radioeléctrico y la prolongación de la vida útil de la batería. En este trabajo se utiliza al diodo varactor como elemento de control simple, pues requiere para operar de solo un voltaje de polarización. Es de mucho interés conocer su comportamiento en alta frecuencia incorporado en una superficie, porque los fabricantes solo reportan sus modelos a baja frecuencia. En general los diodos varactores tienen asociadas pérdidas altas, pero no se sabe qué tan altas pueden llegar a ser en alta frecuencia, ni tampoco si es posible reconfigurar sobre la frecuencia de resonancia. Este trabajo responde a estas preguntas y puede utilizarse como una referencia para futuros trabajos de investigación.

El presente trabajo trata del diseño, simulación, fabricación y medición de una superficie selectiva reconfigurable del tipo pasobanda transmitiva operando en la banda X, que emplea elementos reconfiguradores pasivos y activos, los cuales introducen cambios de capacitancia para desplazar a la frecuencia resonante. Para la superficie pasiva se emplean capacitores interdigitales, y para la superficie activa se emplean diodos varactores. Aunque la superficie pasiva no admite un control remoto, sirve para identificar ciertos problemas de diseño relacionados con la gran diferencia en el valor de la capacitancia entre un capacitor interdigital pasivo, y la que puede ofrecer un diodo varactor típico, y así poder abordar con éxito el diseño de la superficie activa. Si bien existen desarrollos con diodos varactores en la banda X como en [10], la reconfigurabilidad se logra empleando varios componentes que dificultan la adición de más celdas sobre la superficie (su miniaturización) y además la vuelven más costosa. Otros desarrollos se limitan a más bajas frecuencias como en [11] y [12], y hasta el momento no existe un desarrollo en banda X con diodo varactor que utilice celdas con geometría circular, la cual es utilizada en el presente trabajo por las bondades bien reconocidas [4-7], como su estabilidad en el ángulo de la onda incidente en un intervalo amplio.

La reconfigurabilidad sobre f_{res} queda demostrada con un grupo de cinco superficies pasivas, con dos celdas cada una, variando solo la longitud de la placa central de los capacitores interdigitales de 0.1 mm a 0.9 mm, obteniéndose en las mediciones un cambio en frecuencia desde 10.7 GHz con una profundidad o valor mínimo en la magnitud del coeficiente de reflexión de 45 dB, hasta 9.55 GHz con una profundidad de 31.25 dB, respectivamente, con pérdidas en la banda prácticamente despreciables. En cuanto a la SSFR activa con diodos varactores se comprueba con las mediciones que hay una reconfigurabilidad en f_{res} en la banda X más amplia de 8GHz a 10.77GHz, cambiando al voltaje de polarización de 8V a 22V. Aportando los diodos varactores en la banda un intervalo de pérdidas comprendido entre $\cong 7dB$ y $\cong 20$.

Este trabajo es una referencia sobre cómo capacitancias grandes en los dispositivos de control influyen intensamente en las pérdidas al reducir el cociente L/C de la SSFR completa. Futuros trabajos con diodos varactores pueden orientarse hacia más bajas frecuencias, donde en general las pérdidas son más bajas.

Capítulo 1

Superficies Selectivas de Frecuencia Reconfigurables (SSFR) con dispositivos activos.

1.1 Antecedentes y revisión del estado del arte.

El número creciente de servicios para las telecomunicaciones ha provocado un incremento en la transmisión de datos, saturando al espectro radioeléctrico, lo cual conduce a que en los sistemas de comunicaciones se implementen técnicas de compatibilidad electromagnética para garantizar su adecuada operación. La compatibilidad electromagnética es la habilidad de un sistema para no causar interferencia a otros equipos e incluso ser insensible a las emisiones que produce el propio sistema.

Un ambiente congestionado de señales electromagnéticas provoca interferencias indeseables y degradación en las características de propagación, por lo que es imperativo que en el lado del receptor los sistemas de antenas cuenten con la habilidad de filtrar espacialmente las señales recibidas. En altas frecuencias dicha habilidad debe de compensar a la dificultad de obtener elementos pasivos de bajas pérdidas, y también permitir el desarrollo de circuitos selectivos con altos factores de calidad.

En el ámbito de las comunicaciones móviles es fundamental prolongar la vida útil de la batería, por lo que el diseño de las antenas está orientado a minimizar las pérdidas por inserción en el modo transmitivo para volver más eficiente la conversión DC – RF, incrementando la eficiencia del sistema [1,2].

Una superficie selectiva de frecuencia (SSF) es un arreglo bidimensional y periódico. Generalmente formado por elementos tipo parche (zonas de metal) sobre un sustrato dieléctrico, o de aperturas (zonas de dieléctrico) sobre una pantalla metálica [3]. La topología, periodicidad y características de los materiales determinan su comportamiento resonante, lo cual permite la función de selectividad y de discriminación de frecuencias de la señal electromagnética.

La fig. 1.1 muestra un ejemplo de SSF junto con las ondas electromagnéticas (OEM) que puede procesar, dependiendo del diseño puede acentuarse la presencia de una OEM sobre las otras, y modificar sus características como sus ángulos de reflexión o de incidencia y su desplazamiento de fase.

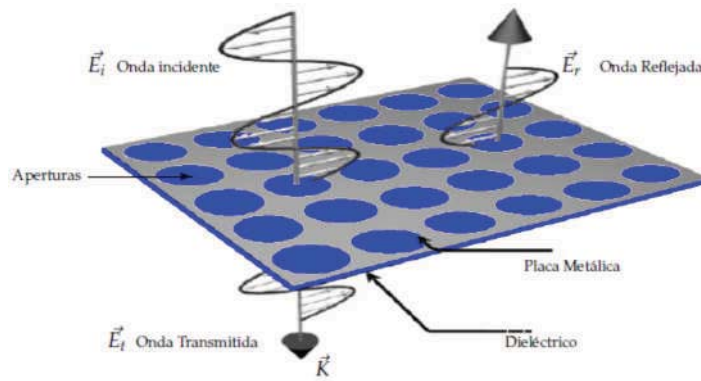


Fig. 1.1 Una SSF tipo parche.

En el caso de una SSF transmitiva, es de interés su coeficiente de transmisión. La estructura es transparente para ondas incidentes con frecuencias en su banda de paso, esto es la SSF responde con valores altos, próximos a uno, en la magnitud de su coeficiente de transmisión $|S_{21}|$, y valores muy bajos en la magnitud de su coeficiente de reflexión $|S_{22}|$, mientras que si las ondas incidentes se encuentran en la banda de rechazo, éstas son reflejadas, es decir la SSF responde con valores próximos a uno en el coeficiente de reflexión, y valores muy bajos en el coeficiente transmisión. Un razonamiento inverso se aplica a una SSF del tipo reflectivo. Las figs. 1.3 y 1.4 aclaran esta clasificación para las SSF.

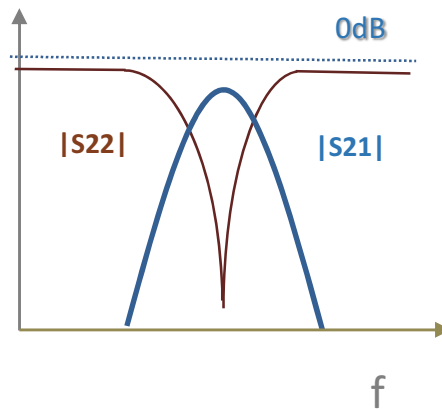


Fig. 1.3 Comportamiento de una SSF transmitiva paso banda o reflectiva rechaza banda.

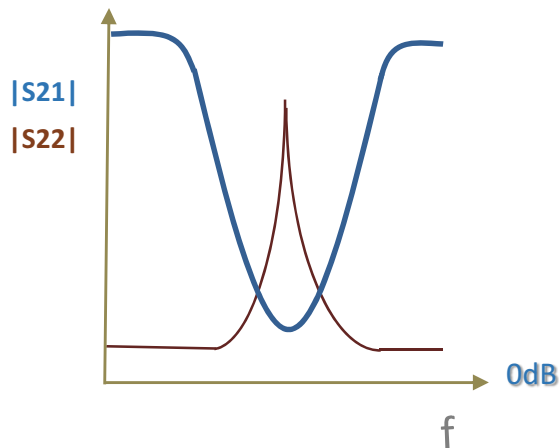


Fig. 1.4 Comportamiento de una SSF transmitiva rechaza banda o reflectiva paso banda.

Algunas aplicaciones de las SSF comprenden la interfaz con la antena en radomos [3], estructuras en forma de cúpula que envuelven a radares y antenas para protegerlas de los factores ambientales, y que idealmente son transparentes a las radiaciones que emiten o reciben los elementos que encierran. Se encuentran en aviones, helicópteros, buques, submarinos y en instalaciones terrestres, como en la fig. 1.5. En subreflectores dicróicos [3] que son estructuras empleadas en las antenas para filtrar señales, de acuerdo a su plano de polarización, con frecuencias adentro de la banda de paso de la antena, para después desviarlas hacia una zona de interés. En la fig. 1.6 la SSF ubicada en el subreflector filtra a las señales incidentes para después orientarlas hacia una guía de ondas. Las SSF también se aplican en cuestiones ópticas como en lentes de arreglos transmitivos y reflectivos [3].

Otros desarrollos comprenden circuitos de etiquetas para la identificación por radiofrecuencia (RFID) ver la fig. 1.7, de uso intensivo en la salvaguarda e identificación de productos en tiendas departamentales, la SSF se encuentra en la etiqueta (*tag*) colocada en el producto. Las SSF también las encontramos en arquitecturas electromagnéticas para aumentar la seguridad en los edificios [18], donde las instalaciones se encuentran forradas con varias SSF. Un ejemplo de esto se ilustra en la fig. 1.8, donde se permite un flujo bidireccional de las señales de la red de área local, entre habitaciones adyacentes, pero se bloquean en ambos sentidos las señales de telefonía celular. Quizá su aplicación común, pero menos conocida, sea en los hornos de microondas [16], ver la fig. 1.9. En esta aplicación las microondas producidas por el magnetrón son reflejadas en todas direcciones por las paredes del horno y absorbidas por los alimentos. Por seguridad del usuario no se permite que atraviesen el vidrio de la puerta, el vidrio contiene empotrada una SSF con una abertura mucho menor que 12 cm , que es la longitud de onda de las microondas a 2.5 GHz , para que de esa manera la SSF bloquee dichas señales y proporcione un blindaje seguro.



Fig. 1.5 Radomo de una instalación terrestre.

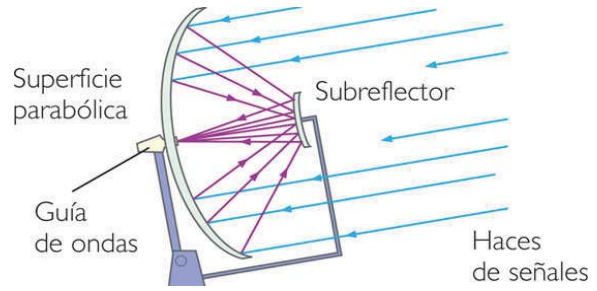


Fig. 1.6 Una función de un subreflector.

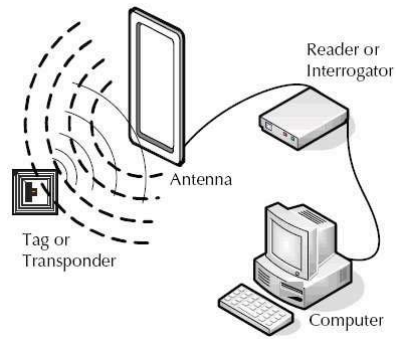
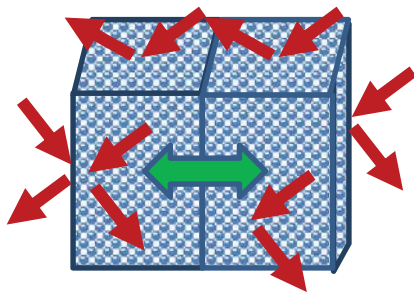


Fig. 1.7 Sistema de Identificación RFID.



WLAN 2.4 / 2.5GHz
Telefonía Celular 925 – 960MHz

Fig. 1.8 Ejemplo de edificio seguro.



Ancho de malla << 12cm

Fig. 1.9 Blindaje frontal en horno de microondas.

Recientemente [9], las ondas polarizadas circularmente por sus siglas en inglés *CPW*, tienen un vasto campo de aplicación en las comunicaciones satelitales y móviles, en sistemas de navegación global satelitales *GNSS*, sistemas de identificación por radio frecuencia *RFID*, redes inalámbricas de área local y personal *WLAN* y *WPAN*, acceso por microondas a Internet *WiMAX*, servicios directos de radio difusión *DBS*, y en sistemas de recepción de televisión. Es por eso que se han propuesto varios métodos para poder convertir ondas polarizadas linealmente *LPW* a *CPW* en sistemas de antenas de múltiples haces o de apertura compartida. En dichos sistemas de alta ganancia, se requieren polarizadores de banda amplia, y por otra parte las guías de onda circulares son de banda angosta, por lo que se requieren varias estructuras planas para extender el ancho de banda de dichas guías de onda. Estas estructuras pueden construirse a partir de una *SSF*, que pueda convertir una *LPW* incidente, en una *CPW* transmitida [4]. Por lo tanto, es muy importante la necesidad de obtener *SSF* activas de alta versatilidad.

A continuación se comentan algunos desarrollos de las *SSF*. En la fig. 1.10 se muestra una *SSF* multicapa capaz de convertir una onda incidente con polarización lineal a un ángulo de inclinación de 45° , en una onda transmitiva polarizada circularmente [4]. En vista de que comercialmente no se dispone de capacitores con valores suficientemente bajos de capacitancia, en el orden de varias decenas de femtofarads para realizar corrimientos en la frecuencia resonante, problema que se agudiza en alta frecuencia, en [5] se construyen con la técnica de microfotolitografía capacitores de ese orden para integrarlos a la *SSF*, y estudiar su comportamiento reflectivo, ver la fig. 1.11. En [6] se utilizan combinaciones de *stubs* tipo ranura con diodos PIN en una *SSF*, para lograr cambios en la fase de una onda incidente con polarización circular, ver la fig. 1.12. En [7] se experimenta con *stubs* del tipo ranurado cargados con diodos PIN, para lograr un mayor número de cambios en la fase en ondas polarizadas circularmente, en este caso ocho combinaciones posibles en el cambio de la fase, dependiendo de cuál diodo PIN se encuentre cerrado, ver la fig. 1.13. Otra propuesta [8] de corrimiento en la frecuencia resonante durante la reflexión, que emplea *stubs* de longitud variable etiquetados con las letras “u” y “t” y *RF MEMS* etiquetados con las letras “s” se muestra en la fig. 1.14. El control en la fase obtenido con las geometrías de la *SSF* en anillo se logra gracias al Principio de Fox, aunque son posibles otras geometrías como las cuadradas en [13], donde se alcanza un comportamiento transmitivo en las celdas, ver la fig. 1.15. Si bien el comportamiento reflectivo de los desarrollos de la fig. 11 y 14 son muy parecidos, los elementos que provocan dicho comportamiento (elementos reconfiguradores), y el principio de reconfiguración son diferentes.

Desarrollos con diodos varactores también son posibles. Por ejemplo en [10] se utiliza un solo diodo varactor operando en conjunto con una estructura electromagnética para cambiar las características de una celda de *SSF* transmitiva, aunque el número de elementos que componen a la *SSF* no es adecuado para abaratar el costo en su construcción, ver la fig. 1.16. Los cuadrados verticales rellenos en color naranja son las estructuras tipo parche empleadas para la transmisión y recepción de las señales, la estructura ubicada en posición horizontal, contiene al desplazador de fase para corregir el error en la fase introducida por el cambio de 90° del plano de referencia, y al diodo varactor responsable del desplazamiento en la frecuencia. Los valores más altos en el voltaje de polarización del diodo reducen a la magnitud del coeficiente de transmisión, y reducen el desplazamiento en su fase. En [11] se aborda las posibilidades de obtener una celda reconfigurable de *SSF* tipo pasobanda, se considera uno o dos diodos varactores, y como

se observa en la fig. 1.17 un valor más alto en el voltaje de polarización, reduce la capacitancia de los dispositivos, y esto disminuye la capacitancia resultante en la celda, por lo que la frecuencia resonante aumenta. El coeficiente de transmisión excursiona a través de valores negativos, debido a las pérdidas asociadas a la resistencia en serie en el modelo de los dispositivos, dichas pérdidas se acentúan al utilizar bajos voltajes de polarización en inversa. En [12] se estudia una SSF reconfigurable para escanear el haz, cada celda emplea dos dispositivos digitales diodos PIN y uno analógico un diodo varactor, ver la fig. 1.18. Las cuatro combinaciones posibles de acuerdo a sus estados abierto o cerrado, que brindan los diodos PIN, conectan o desconectan secciones de la celda, permitiendo mover a la frecuencia resonante en cuatro bandas distintas. El efecto de variar el voltaje de polarización en inversa del diodo varactor permite un ajuste más fino en el ángulo del coeficiente de reflexión del haz, en cada banda de frecuencias. Las secciones de la celda se optimizan para mejorar el factor de calidad.

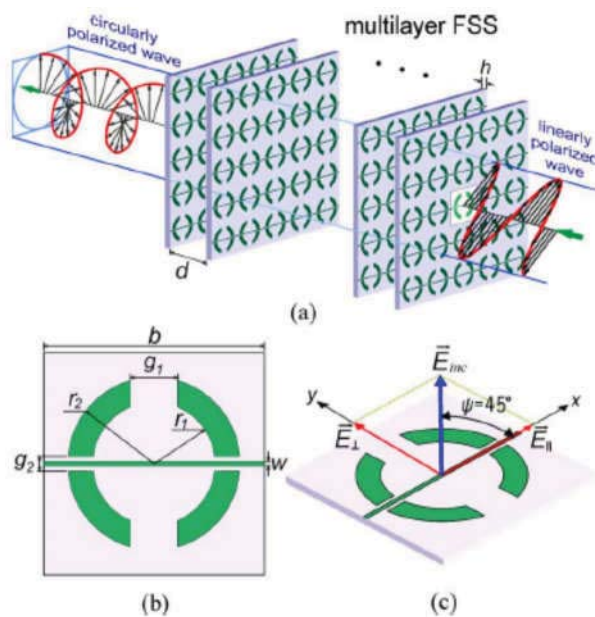


Fig. 1.10 Polarizador circular multicapa de una SSF de anillo partido bisectado [4].

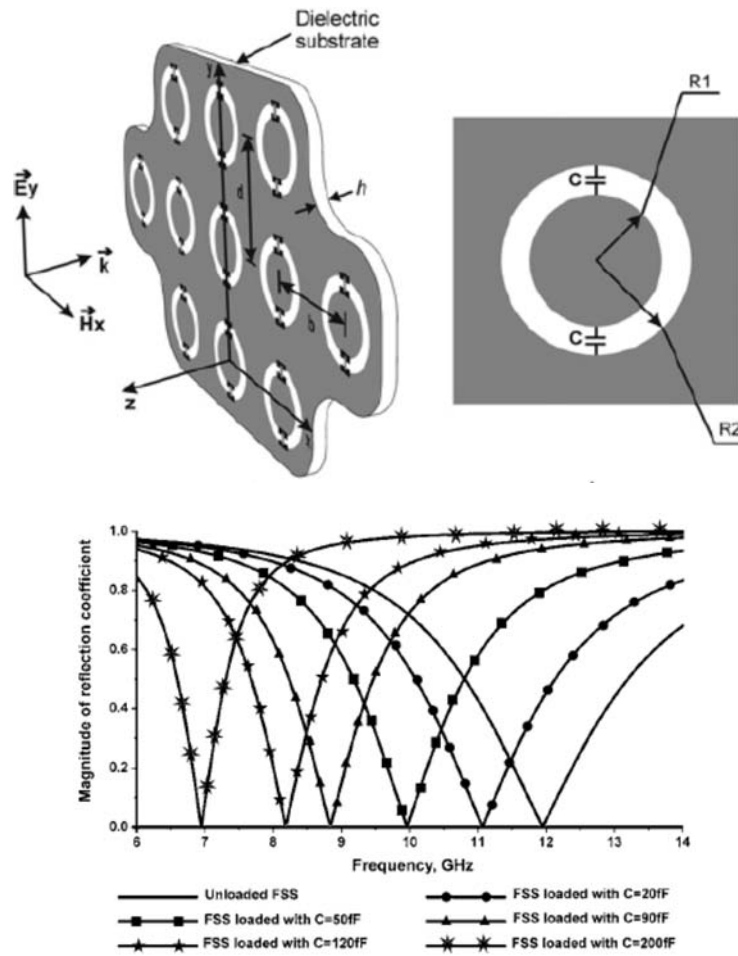


Fig. 1.11 Una SSF de anillo ranurado cargado con capacitores monolíticamente integrados [5].

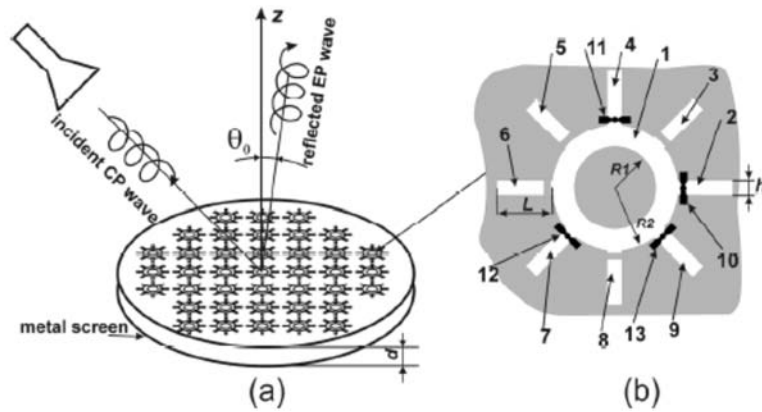


Fig. 1.12 Una SSF de anillo ranurado cargado con stubs y diodos PIN que se comporta como arreglo reflectivo del tipo espirafase [6].

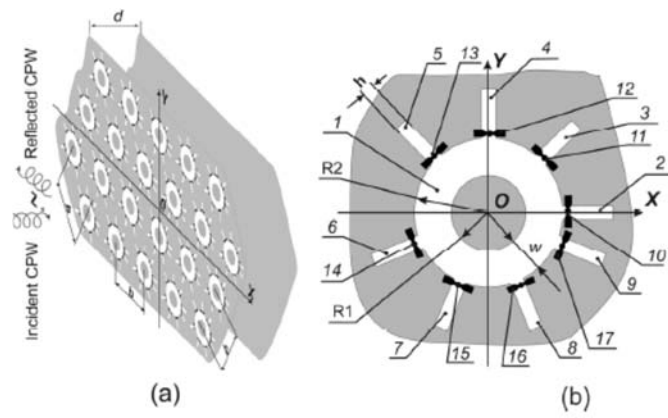


Fig. 1.13 Una SSF reflectiva con desplazadores de fase de 3 bits basada en stubs radiales y diodos PIN [7].

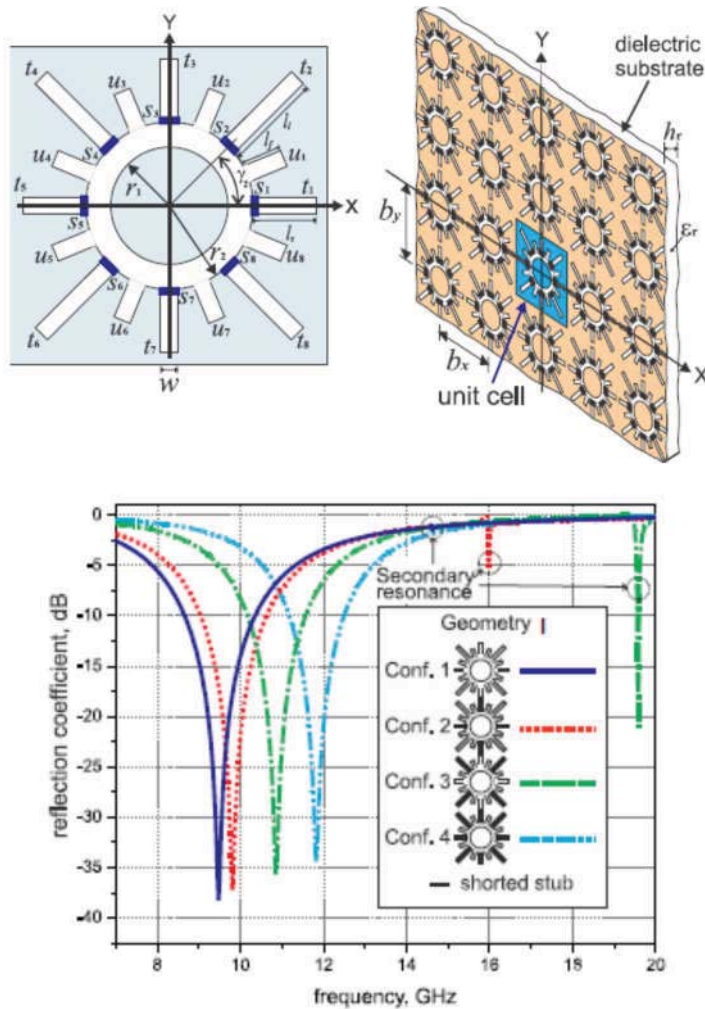


Fig. 1.14 Una celda activa de SSF reconfigurable basada en stubs radiales y RF MEMS [8].

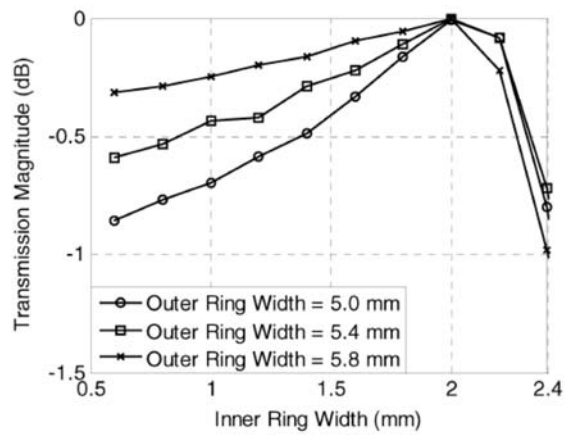
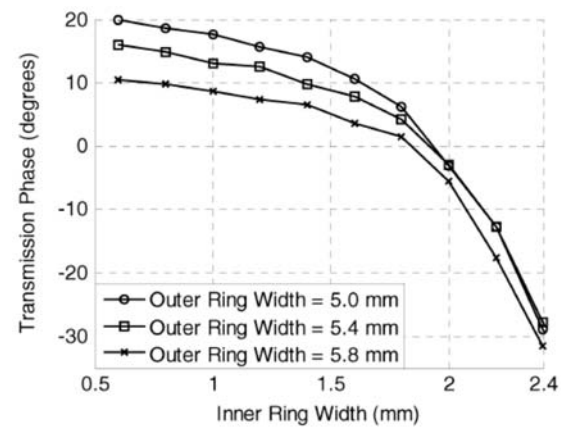
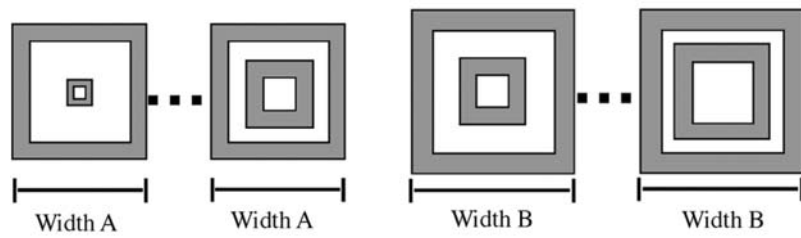
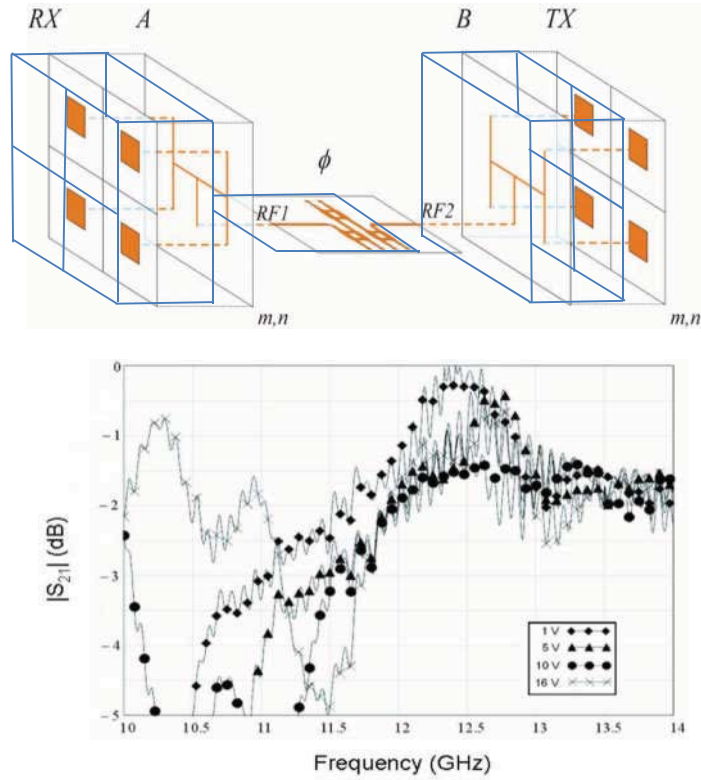
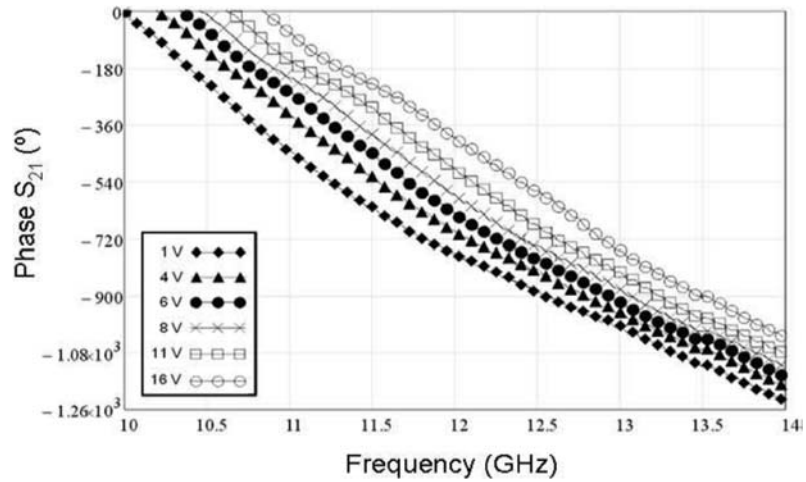


Fig. 1.15 Una celda pasiva de SSF transmitiva basada en doble anillo cuadrado [13].



Magnitud del coeficiente de transmisión de acuerdo al valor del voltaje de polarización del diodo varactor.



Ángulo del coeficiente de transmisión de acuerdo al valor del voltaje de polarización del diodo varactor.

Fig. 1.16 Una celda activa de SSF reconfigurable transmitiva basada en puerto bidireccional pasivo y en un diodo varactor [10].

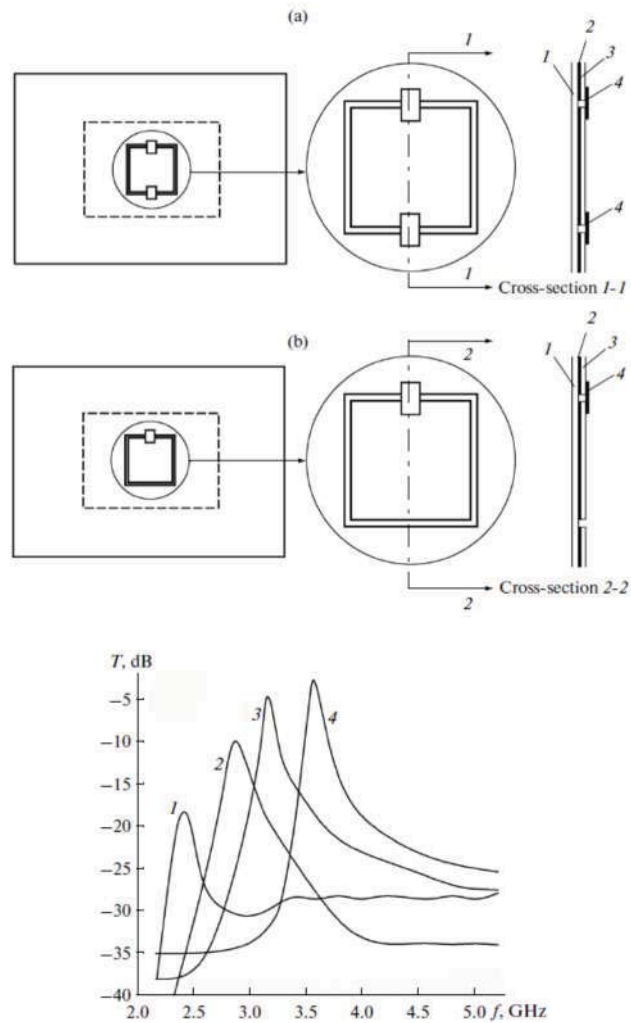
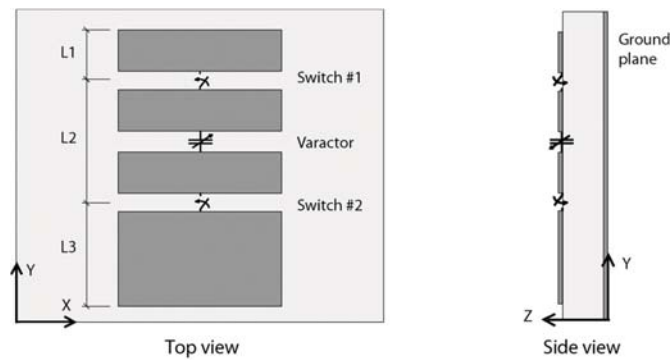
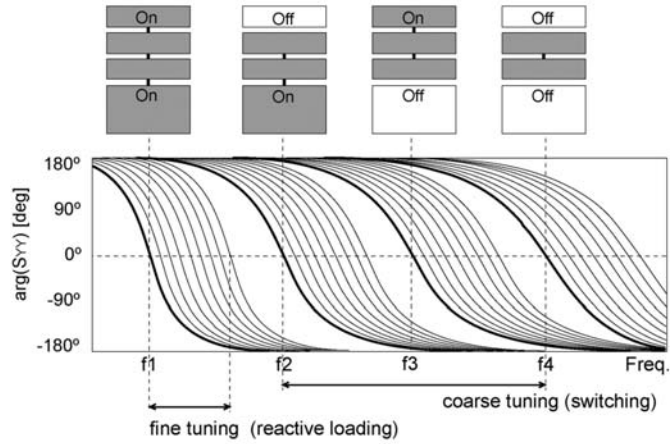


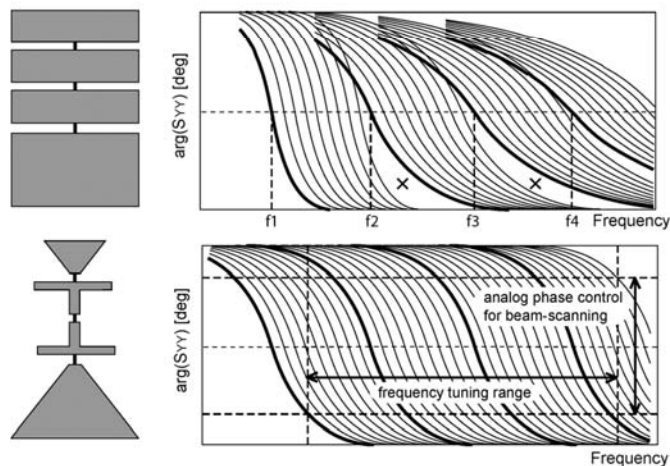
Fig. 1.17 Una celda activa de SSF reconfigurable pasobanda basada en una celda cuadrada ranurada y en uno o dos diodos varactores [11]. Ejemplo de respuestas en el coeficiente de transmisión: las curvas 1, 2, 3 y 4 corresponden a voltajes de control en los varactores de 10, 15, 20 y 29 V, respectivamente.



(a)



(b)



(c)

Fig. 1.18 Una celda activa de SSF reconfigurable para la exploración del haz basada en dos diodos PIN y un diodo varactor por celda [12]. Las formas en “T” y en triángulo se optimizan para mejorar el factor de calidad de la celda completa.

La investigación de las SSF ya mencionada de manera somera ahora se muestra en una tabla, revelando con cierto detalle más sobre las características de los desarrollos tecnológicos. Esta tabla sin ser exhaustiva es una muestra de los avances que han ocurrido en el estado del arte.

Artículo/año	Función objetivo en el desarrollo:	Banda de operación [GHz]	Componentes de control en la celda de la SSF:	Número de Capas en el arreglo:	Resultados medidos obtenidos:
[4]/2014	Conversión de polarización lineal a circular.	25.5-36.5	Exclusivamente con la geometría de la celda y sus materiales.	4	Con un ángulo de incidencia de hasta 25° se obtienen en la transmisión razones axiales menores que 3dB.
[5]/2012	Pasobanda.	8.14-11.74	Capacitores monolíticamente integrados.	1	Ángulos de incidencia: 33.98° – 53.72° Factor de calidad: 52 – 147 Pérdidas de inserción: -0.85 a -0.15dB.
[6]/2011	Supresión de polarización cruzada circular.	30	8 stubs ranurados cargados con 3 diodos PIN.	1	-8dB con un ángulo de reflexión de -31.5° .
[7]/2009	Reflexión de onda polarizada circularmente.	18.3-20.5	8 stubs ranurados cargados con 8 diodos PIN.	1	Pérdidas de conversión menores que 1.5dB con un ángulo de reflexión hasta 38° .
[8]/2012	Pasobanda.	9.84-11.80	16 stubs radiales cargados con 8 RF MEMS.	1	Para un coeficiente de reflexión fijo de -10dB se obtuvieron anchos de banda entre 0.9 y 1.44GHz.
[13]/2010	Pasobanda.	30	Exclusivamente con la geometría de la celda y sus materiales.	4	Ancho de banda de 2.25GHz y eficiencia pico de radiación del 47%.
[10]/2010	Desplazador de fase transmitivo.	12	Un diodo varactor, celdas y circuito pasivo adicional.	4 parches.	Cambio en la fase hasta 392° con una capacitancia del diodo varactor de 152fF.
[11]/2014	Pasobanda.	3-4.75	Uno o dos diodos varactores.	1	Intervalo de sintonización de la frecuencia resonante de 1.4 y 1.5. Magnitud del coeficiente de transmisión entre -30 y -5dB.
[12]/2013	Ángulo de reflexión.	1.88-3.07	Dos diodos PIN y un diodo varactor.	1	Intervalo de sintonización de la frecuencia resonante de 1 a 2. Profundidad entre -14 y -4 dB. Intervalo de fase análogo mayor que 270°.

Tabla 1.1. Muestra del estado del arte de las SSF.

1.2 Justificaciones.

Este proyecto de tesis está orientado al desarrollo de una SSF a la que pueda cambiarse su comportamiento para obtener una SSF reconfigurable o SSFR. El interés nace debido a que existe la necesidad de modificar dinámicamente la respuesta de la SSF, lo cual ha llevado a grupos de investigación a nivel mundial a investigar mecanismos de desvío de frecuencia que permitan ajustar los parámetros de la superficie para aplicaciones en tiempo real, dicha capacidad de las SSF con elementos totalmente pasivos [4-5], ha sido ampliada al integrarles dispositivos activos a las celdas del arreglo, para permitir funciones avanzadas de amplificación, multiplicación, corrimiento de fase y escaneo del haz [6-8]. Además el uso de las SSF con capacidades de reconfiguración o SSFR, permite obtener antenas de arreglos de tipo transmitivo para desarrollar funciones avanzadas de alto nivel tecnológico [10-13]. Sin embargo, la principal razón por la cual dicha tecnología no se ha utilizado ampliamente es por su elevado costo de fabricación.

Un análisis minucioso de la tabla 1.1 revela que existen diversos métodos para convertir a una SSF en otra del tipo SSFR, la fig. 1.19 describe gráficamente a dichos métodos. Se asume que las figuras encerradas en los rectángulos son de metal, y que el área que las rodea representa al sustrato dieléctrico. En la columna izquierda se presenta a una celda de la SSF de origen o de referencia, en el centro el cambio impuesto sobre la celda, y en la columna de la derecha la celda resultante de la SSFR. Cada método cambia el valor de algún componente en el circuito resonante de la celda de la SSF, cambiando por completo su comportamiento. Una característica notable que vuelve desafiante al diseño de la SSFR, es que sin importar el método que se elija se afectan los valores de todos los componentes del circuito resonante, lo cual conduce a resultados indeseables cuya eliminación o reducción requiere de múltiples simulaciones. Las pérdidas totales de la celda se representan con el resistor en paralelo, y aunque ahora no sea evidente su valor, está fuertemente ligado a la proporción que guarda su inductancia en relación con su capacitancia. El uso de dispositivos de control como lo sugiere la fig. 1.19, imaginando que se trata de interruptores aunque no está limitado a solo ese tipo, conectan o desconectan secciones de la estructura base, distribuyendo de manera distinta los valores de capacitancia y de inductancia en la celda, incluso los mismos dispositivos contribuyen con sus respectivos valores cambiando al modelo equivalente original de la celda.

En este proyecto de tesis se provocan cambios de capacitancia para obtener una SSFR:

Se obtiene una SSFR pasiva introduciendo en una SSF de referencia un cambio de geometría, y otra SSFR activa mediante el uso de dispositivos de control sobre la superficie de una estructura base.

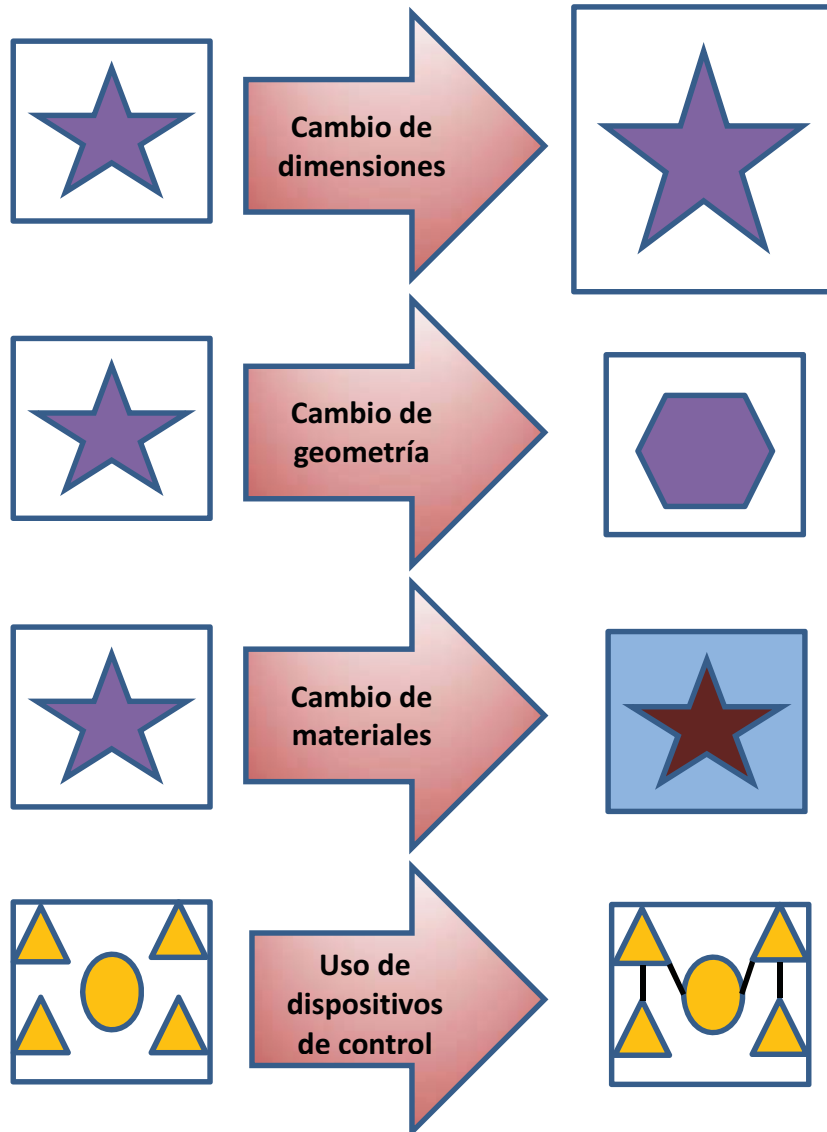
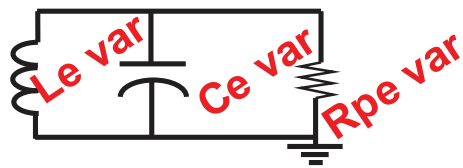


Fig. 1.19 Métodos de conversión de una SSF a otra SSFR.

Un cambio de geometría puede introducirse cambiando radicalmente la zona de metal, como en la fig. 1.19. Pero el cambio puede ser más sutil, practicando por ejemplo una fisura o corte a dicha zona de metal para descubrir parcialmente al sustrato. Otra forma es insertando una estructura a la ya existente, que contribuya a un mayor cambio de capacitancia sobre la inductancia, o al revés. Identificamos a esta estructura adicional como un elemento reconfigurador pasivo. Un ejemplo de este elemento de construcción simple tanto virtualmente en el simulador como en la estructura base es el capacitor interdigital.

En este proyecto de tesis la SSFR pasiva se basa en el uso de capacitores interdigitales como elementos reconfiguradores.

Los dispositivos de control del tipo interruptor son los más utilizados para obtener una SSFR. Entre estos se utilizan a los diodos PIN y los interruptores *RF MEMS*. No obstante los dispositivos analógicos, brindan una variedad más amplia de posibilidades para cambiar las características de la SSFR, comparadas con un conjunto discreto de posibilidades obtenidas con un dispositivo digital. Dentro de los dispositivos de control analógicos tenemos nuevamente a los *RF MEMS*, transistores y a los diodos varactores.

En general los *RF MEMS* presentan pérdidas muy bajas, bajo consumo de potencia de CD, y su costo de fabricación mediante técnicas fotolitográficas disminuye mucho al considerar un número de celdas alto en la SSF. Los *RF MEMS* ya sea en su versión digital o analógica, como inductor variable o capacitor variable, debido a su naturaleza mecánica son muy dependientes de factores ambientales, tales como la humedad y la temperatura, que pueden alterar su funcionamiento en campo, afectando al acoplamiento con la antena. Un componente de estado sólido tiene una mejor inmunidad a estos factores, que son difíciles de considerar en el desempeño de una SSFR basada en *RF MEMS*. En este sentido la selección de un componente de estado sólido representa una ventaja.

Ahora bien, un transistor dispone de tres capacitancias en su modelo eléctrico equivalente, por lo que es más complejo de predecir el comportamiento de la SSF con el transistor incorporado en su superficie. Un diodo varactor que cambia su capacitancia de acuerdo al valor de un voltaje aplicado, es un dispositivo de dos terminales con una sola capacitancia en su modelo, relativamente fácil de controlar, que puede servir como carga reactiva variable insertada en la estructura de la SSF. Pero un transistor ofrece una versatilidad más amplia, porque aparte de los cambios de fase y en la frecuencia resonante producidos por sus capacitancias, agrega la posibilidad de amplificación. Los diodos varactores o varicap no son tan adecuados como dispositivos de control en SSF reconfigurables, porque requieren para su operación altas corrientes de polarización que introducen altas pérdidas, debidas a la presencia de su resistencia en serie en su modelo eléctrico equivalente. El estado del arte [14] reporta pérdidas para diodos varactores de Arseniuro de Galio (GaAs) de 2.5 ± 1 dB en la banda X, de 4.3 ± 1.2 dB a 17 GHz y de 8.7 ± 2.5 dB a 94 GHz. Aunque esto tampoco es inconveniente ya que dichas pérdidas pueden compensarse con una amplificación en una etapa posterior a la SSF. Así la mancuerna un solo voltaje de polarización – solo dos terminales del diodo varactor resulta en un dispositivo fácil de controlar, a pesar de sus pérdidas.

En este proyecto de tesis la SSFR activa se basa en diodos varactores comerciales ya que su relativa facilidad de control para lograr una variedad de comportamientos en la SSF reconfigurable representa una ventaja.

1.3 Objetivos.

Obtener una SSFR pasiva con capacitores interdigitales y otra SSFR activa con diodos varactores. Ambas del tipo transmitivas pasobanda y sometidas a ondas incidentes normales a la superficie funcionando en la banda X (8GHz – 12GHz). Los diseños están orientados a maximizar el intervalo de reconfigurabilidad en la frecuencia de resonancia, y en minimizar las pérdidas globales de la SSFR.

1.4 Infraestructura.

- Analizador vectorial de redes Agilent a 67 GHz.
- Fuente digital de voltaje de 0 – 30 Vcd y de 0 – 3A.
- Microsoldadora ultrasónica Hybond.
- Software comercial de electromagnetismo computacional.
- Sustratos de microondas, componentes activos y pasivos.
- Guías de onda rectangulares, conectores y adaptadores.
- Equipo de fotolitografía.

Capítulo 2

Elementos de análisis y diseño de la configuración básica de la celda para la SSFR.

2.1 Consideraciones preliminares de análisis de la SSFR.

El inicio del análisis de la SSFR completa se reduce a estudiar el comportamiento de una celda unitaria, con la idea de que este comportamiento sea el mismo o muy parecido al que presentará el arreglo completo. Esto es válido debido a que se considera que la superficie selectiva de frecuencia es un arreglo de dimensiones infinitas, es decir que la influencia en el comportamiento electromagnético de una celda particular, debido al resto de las celdas, es el mismo sin importar la posición de dicha celda particular dentro del arreglo. Si la superficie fuera de dimensiones finitas, celdas ubicadas cerca de su borde, con menos celdas vecinas se comportarían de manera muy diferente que las celdas ubicadas más al centro de la superficie, donde el acoplamiento electromagnético con las celdas vecinas es más intenso.

Si bien el elemento de control es un diodo varactor, para investigar el comportamiento de la celda unitaria en cuanto al corrimiento en su frecuencia resonante f_{res} , en una primera aproximación, se considera emplear elementos capacitivos de * parámetros concentrados ubicados en una polarización en particular de la onda incidente, la cual se asume que su ángulo de inclinación es normal al plano que contiene a la celda unitaria.

En las simulaciones se ubican capacitores de valores fijos, dentro del intervalo comercial típico de la capacitancia del diodo varactor, en posiciones estratégicas en la superficie de la celda correspondientes a una polarización en particular de la onda incidente, para investigar el comportamiento del corrimiento en el valor de f_{res} en el modo de operación transmitivo.

*Elemento discreto que sustituye a un sistema real espacialmente distribuido para aproximarse a su comportamiento con el fin de simplificar su análisis, esto es sustituyendo un conjunto de ecuaciones diferenciales parciales de dimensión infinita por un conjunto de ecuaciones ordinarias de dimensión finita.

Un diodo varactor de unión hiperabrupta para aplicaciones de microondas es el SMV2019 del fabricante Skyworks, que tiene un intervalo de operación de 2.22pF a $0\text{V} \rightarrow 0.3\text{pF}$ a 20V . Otros diodos varactores tienen un intervalo muy semejante, por lo que los capacitores empleados en la investigación del corrimiento en f_{res} , bien pueden ser de un valor entre 0.3pF y 2.22pF .

2.2 Selección de la geometría de la celda.

Varios trabajos de investigación como [4-7] han demostrado las bondades de emplear una geometría basada en anillos circulares para las celdas que componen una SSFR, porque debido a su forma circular se acoplan muy bien a ondas polarizadas circularmente. Además dicha geometría ha demostrado su buen funcionamiento al tolerar un intervalo amplio en el ángulo de inclinación de la onda incidente, y tiene un bajo nivel de polarización cruzada. Así que para el diseño de la celda se selecciona una geometría basada en la geometría circular.

2.3 Dimensiones externas de la celda y sus materiales.

En la banda X, la longitud de onda va de 37.5 mm en 8GHz a 25 mm en 12 GHz . Las dimensiones externas de la celda deben ser tales que sea lo más sensible a las variaciones temporales de la onda electromagnética incidente y también a la posición, lo cual se logra reduciendo el área rectangular que contendrá a la celda, con dimensiones que sean una fracción de la longitud mínima de la onda incidente esperada. Si el ancho de la celda w_{cel} y su longitud l_{cel} se seleccionan en menos del 50% de 25 mm se logra una buena sensibilidad a la onda incidente. Es decir la celda como un circuito resonante de parámetros distribuidos, reacciona bien ante las variaciones temporales y posicionales de las ondas incidentes ya que sus dimensiones son menores que la longitud mínima de onda esperada. Este es un conocimiento práctico adquirido en el área de RF y microondas. Así que en las primeras simulaciones bajo este criterio se elige $w_{cel} = l_{cel} = 10\text{ mm}$. Para el soporte de la lámina de cobre se selecciona al sustrato dieléctrico cerámico RO4003C del fabricante Rogers, por sus bajas pérdidas en un intervalo amplio de microondas, sus parámetros son permitividad relativa $\epsilon_r = 3.55$, tangente de pérdidas $\delta = 0.0027$ y conductividad térmica de $0.64\text{ W/m/}^\circ\text{K}$, con un espesor de $T_{sust} = 127\mu\text{m}$. La lámina de cobre depositada en el sustrato tiene un espesor de $T_{cobre} = 17\mu\text{m}$. Las dimensiones T_{sust} y T_{cobre} se consideran constantes durante las simulaciones, debido a que el sustrato RO4003C es el que está disponible para este proyecto.

2.4 Software disponible para el proyecto.

Las simulaciones de las estructuras electromagnéticas se realizan con el software de Tecnología de Simulación en Computadora, sección de microondas (*CST MWS*). Las características empleadas para este proyecto son:

- Resolvedor numérico de frecuencia basado en el método de cálculo de Diferencias Finitas en el Dominio del Tiempo (*FDTD*).
- Mallado basado en tetraedros recomendado para alta frecuencia.
- Las condiciones de frontera y los puertos de la estructura son definidas por el usuario.
- Contiene el algoritmo Delta – S para analizar la convergencia de las simulaciones.
- Capacidad de simular estructuras con elementos concentrados adicionales.

En las simulaciones de los modelos eléctricos equivalentes se utiliza el software Advanced Design System (ADS), y en programas de apoyo para la construcción en CST y comprensión del comportamiento de las estructuras se utiliza código de otras fuentes.

2.5 Modelo eléctrico básico equivalente de la celda.

Varios trabajos de investigación [4] – [7] están basados en el modelo básico electrodinámico que permite predecir en forma aproximada el comportamiento para una celda con apertura anular, que es la configuración más simple en la geometría basada en anillos, por lo que será la primera configuración abordada en las simulaciones. Estrictamente, el análisis de la celda involucra elementos de parámetros distribuidos, que requieren métodos numéricos computacionales electromagnéticos de onda completa de elevada complejidad de cálculo. Sin embargo, un modelo eléctrico equivalente de parámetros concentrados, aunque sea aproximado, es muy útil para que el ingeniero pueda explicar en términos físicos, los cambios en los resultados entre simulaciones. Para el desarrollo del circuito eléctrico equivalente resonante se utilizan las figs. 2.1 y 2.2. Se define al plano de polarización de una onda electromagnética (OEM) como el plano que contiene a las direcciones del vector campo eléctrico, y no al vector campo magnético, porque instrumentos comerciales para medir a las OEM reaccionan a las fuerzas eléctricas que ejercen las ondas sobre los electrones de los materiales.

En la fig. 2.1 se muestra a una celda excitada con una OEM incidente con polarización horizontal, tanto la OEM como la línea que identifica al tipo de polarización aparecen en color rojo, dicha línea coincide con el eje de simetría horizontal de la estructura. La zona de metal se muestra en color amarillo, y la zona del dieléctrico en color gris. Nótese que el dieléctrico se encuentra distribuido en un anillo, a dicha distribución del dieléctrico se le conoce como apertura anular porque es por esa zona por donde la OEM puede atravesar con menos dificultad a la celda. Puesto que la apertura anular está rodeada por metal, eléctricamente se comporta como un capacitor de valor $C_{AperturaAnular}$. En la celda se identifican a tres zonas de metal: La que se encuentra arriba de la línea de la polarización, la que está debajo de la misma, y la que está en la zona central circular. Como la energía magnética almacenada se debe a la circulación de las corrientes inducidas por la OEM en la superficie del metal, cada zona está relacionada con un valor de inductancia. El metal arriba del eje de simetría horizontal de la estructura tiene una inductancia L_{arriba} , similarmente hay otra debajo de dicho eje L_{abajo} , y la zona central de metal contribuye con una $L_{central}$. La inductancia total de la estructura L_{est} es la combinación en paralelo de las tres inductancias anteriores. Es decir $1/L_{est} = 1/L_{arriba} + 1/L_{abajo} + 1/L_{central}$. Como la apertura anular consiste de un dieléctrico separada por zonas de metal el campo eléctrico se intensifica en la apertura, introduciendo una capacitancia $C_{AperturaAnular}$ en paralelo con L_{est} en el modelo.

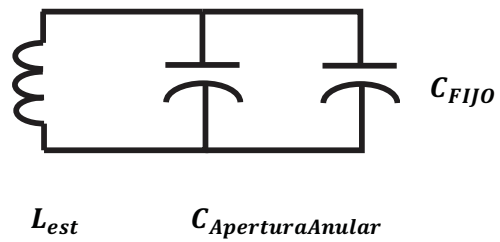
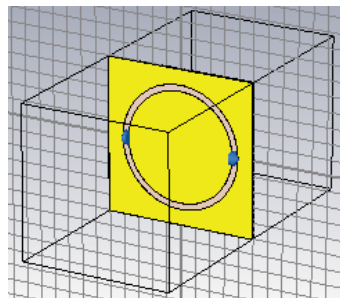
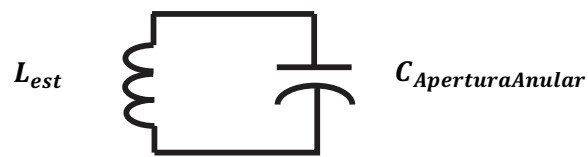
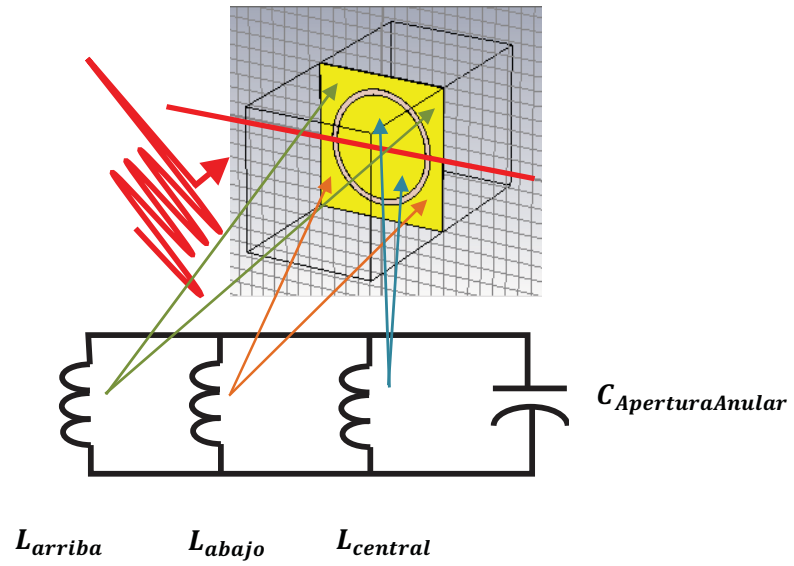


Fig. 2.1 Desarrollo del modelo eléctrico equivalente en parámetros concentrados aproximado de la celda unitaria en la polarización horizontal.

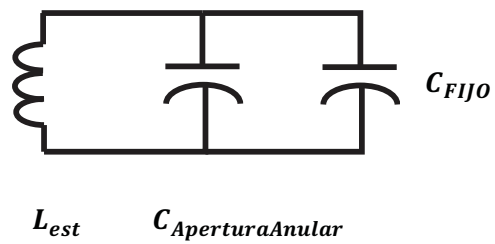
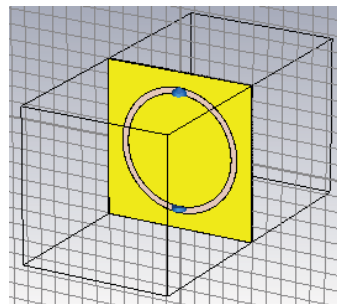
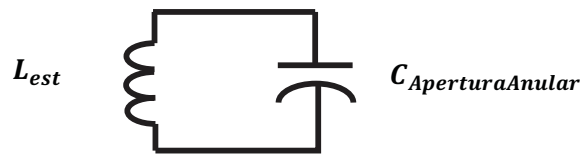
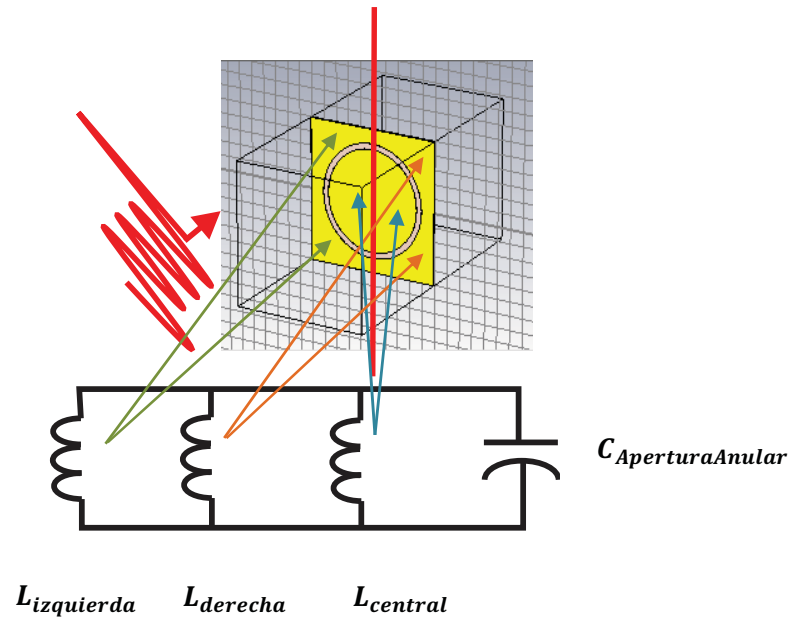


Fig. 2.2 Desarrollo del modelo eléctrico equivalente en parámetros concentrados aproximado de la celda unitaria en la polarización vertical.

En general, la ecuación básica de la frecuencia resonante para el circuito en paralelo $L - C$ es:

$$f_{res} = \frac{1}{2\pi\sqrt{LC}} \quad \text{--- (2.1)}$$

Es posible evaluar de manera aproximada $C_{AperturaAnular}$ y después a L_{est} , para ello se insertan pares de capacitores de valores iguales conocidos en las posiciones horizontales, identificados en la fig. 2.1 por pequeñas estructuras en color azul. La inserción de estas capacitancias externas que tiene asociado un valor combinado denotado como C_{FIJO} , es para investigar el efecto de la polarización de la onda incidente horizontal en el comportamiento resonante de la estructura completa. Ahora se encuentran los valores de la frecuencia resonante empleando el software CST. Como ejemplo numérico de este método, supongamos que para ciertas dimensiones de la celda con una sola apertura anular el software CST produce:

$$\text{Para } C_{FIJO1} = 0.015pF \text{ (ambos capacitores con } 30fF \text{ en serie) hay una } f_{res1} = 11.571GHz \quad \text{--- (2.2)}$$

$$\text{Para } C_{FIJO2} = 0.22pF \text{ (ambos capacitores con } 440fF \text{ en serie) hay una } f_{res2} = 11.397GHz \quad \text{--- (2.3)}$$

Para comprobar los valores que se calcularán de L_{est} y de $C_{AperturaAnular}$, se inserta un tercer par de capacitancias, y CST en este caso produce:

$$\text{Para } C_{FIJO3} = 62.5fF \text{ (ambos capacitores con } 125fF \text{ en serie) hay una } f_{res3} = 11.429GHz \quad \text{--- (2.4)}$$

La ecuación (2.1) adaptada a la celda incluyendo al capacitor equivalente propuesto externo en paralelo con la apertura anular resulta en:

$$f_{res} = \frac{1}{2\pi\sqrt{L_{est}(C_{AperturaAnular}+C_{FIJO})}} \quad \text{--- (2.5)}$$

Sustituyendo los datos de *capacitancia – frecuencia* de (2.2) y (2.3) en la ecuación (2.4), y resolviendo las dos ecuaciones resultantes se obtiene:

$$C_{AperturaAnular} = 6.6479pF ; L_{est} = 28.395pH \quad \text{--- (2.6)}$$

Se comprueban los valores obtenidos (2.6) sustituyéndolos en (2.5), así como el de $C_{FIJO3} = 62.5fF$ y debe producirse admitiendo cierto error, el valor calculado por el software que es de $f_{res3} = 11.429GHz$ según la prueba de simulación (2.4).

$f_{res3} = 11.530GHz$ según (2.5) con un error de $(11.429 - 11.530)/11.429 \times 100 = -0.8837\%$ inferior al 1% lo cual es aceptable.

Es común que en esta geometría con una sola apertura de dieléctrico que como el área del metal en la zona central es mayor que el área del metal circundante, $L_{central} \ll (L_{arriba} \text{ en paralelo con } L_{abajo})$ y como en la conexión en paralelo la inductancia resultante es menor que la inductancia individual más

pequeña, entonces $L_{est} < L_{central}$, es decir la OEM percibe de manera aproximada un valor menor que la inductancia existente en la zona de metal central.

Un análisis similar puede aplicarse para obtener el modelo eléctrico equivalente para la polarización vertical empleando la fig. 2.2 $L_{central} \ll (L_{izquierda} \text{ en paralelo con } L_{derecha})$, y en este caso la OEM percibe de manera aproximada a una inductancia $L_{est} < L_{central}$. Entonces si el área central de metal es más grande que el área externa circundante, la inductancia del área central influye más en el valor de f_{res} . De hecho debido a la simetría circular, las aportaciones a la inductancia y capacitancia en el circuito eléctrico equivalente son las mismas en las figs. 2.1 y 2.2, por lo tanto sin importar cuál polarización se utilice para la onda incidente en el software CST, el método anterior debe producir los mismos valores para $C_{AperturaAnular}$ y L_{est} . Si se agrega más de una apertura anular de dieléctrico a la celda, lo cual necesariamente agrega más anillos de metal concéntricos, crece la complejidad del modelo eléctrico equivalente presentado en las figs. 2.1 y 2.2, ya que los pares adicionales $C_{AperturaAnular} - L_{MetalCircundante}$ agregan más puntos de resonancia.

En los modelos de las figs. 2.1 y 2.2 se han despreciado las pérdidas en el metal por efecto Joule debido a la circulación de las corrientes inducidas en el metal, aunque la resistencia del metal asociada a dichas pérdidas debe considerarse en el factor de calidad Q del circuito.

En general, el factor de calidad Q de la celda está dado por:

$$Q = 2\pi f_{res} RC \quad (2.7)$$

Donde C representa a la capacitancia de la apertura, una o varias que contenga la celda, y R es la resistencia en la placa y representa a sus pérdidas. El factor Q controla qué tan rápido cambia la impedancia de la celda en torno a f_{res} . También Q tiene una interpretación en términos de la energía, es 2π veces la energía almacenada en los elementos reactivos en la resonancia dividida entre la energía disipada en un ciclo [18].

La geometría y las propiedades electromagnéticas de los materiales como son la permitividad y la conductividad influyen sobre los valores de R , L y C involucrados en las ecs. (2.1) y (2.7).

En el modelo básico electrodinámico para una celda con apertura anular, la relación aproximada que existe entre la longitud de onda resonante λ_r y el radio medio de la apertura anular r_m está dada por:

$$\lambda_r = 2\pi r_m \quad (2.8)$$

Donde:

$$r_m = \frac{r_{ext} + r_{int}}{2} \quad (2.9)$$

Siendo r_{ext} el radio exterior de la apertura y r_{int} su radio interior, r_m es la distancia radial desde el centro de la celda hasta justo la mitad del ancho de la apertura anular. Además λ_r y su frecuencia respectiva f_{res} están conectadas con la velocidad de la luz $3 \times 10^8 \text{ m/s}$ como sigue:

$$\lambda_r = \frac{3 \times 10^8}{f_{res}} \text{ --- (2.10)}$$

Sustituyendo (3.8) en (3.10) y despejando la frecuencia resonante aproximada en Hz :

$$f_{res} = \frac{3 \times 10^8}{2\pi r_m} \text{ --- (2.11)}$$

Asumiendo constantes a las dimensiones externas de la celda en todas las simulaciones, un cambio en las dimensiones de la apertura anular, producido por variar el radio interior de la apertura r_{int} y/o por variar su radio exterior r_{ext} , cambia no solo a la zona del dieléctrico en la apertura, afectando a la capacitancia, la cual a su vez cambia al factor de calidad dado por (2.7), sino también estos cambios dimensionales cambian a la zona de metal alrededor de la apertura, y en consecuencia la inductancia también cambia. Como puede concluirse, cambios en los parámetros dimensionales provocan cambios en los parámetros eléctricos, y para poder predecir la dirección del cambio durante las simulaciones, son útiles tener siempre en mente las siguientes observaciones:



Cualquier cambio dimensional en la celda que provoque un aumento en la zona de metal reduce a la inductancia. Si la zona de metal se reduce la inductancia aumenta.

Concepto físico: En una mayor área de metal la onda incidente induce un mayor número de cargas eléctricas, por lo que éstas se oponen menos a cualquier cambio en la corriente inducida, esto es la inductancia se reduce, y a la inversa.



Cualquier cambio dimensional en la celda que provoque un aumento en la zona del dieléctrico reduce a la capacitancia. Si la zona del dieléctrico se reduce la capacitancia aumenta.

Concepto físico: En una mayor separación entre las zonas de metal la onda incidente induce una menor cantidad de carga en el dieléctrico, por lo que se reduce el campo eléctrico que producen y también se reduce la capacitancia, y a la inversa.

2.6 Alta del proyecto para las simulaciones, identificación de los parámetros de dispersión y utilización de elementos concentrados en las simulaciones.

Al dar de alta el proyecto por primera vez en el software *CST* se debe definir como una plantilla tipo *FSS – Unit Cell (FD)*, para habilitar todas las características de la superficie periódica infinita, aunque las simulaciones del usuario corresponden a las de una celda unitaria. El puerto de microondas para la simulación se define desde la opción *Solve >> Background Material* dando para Z_{min} y Z_{max} el valor de 10 mm, el cual es suficiente para contener a una celda de dimensiones externas de $w_{cel} = l_{cel} = 10 \text{ mm}$ (tal como se definió en la sección 2.3). El material del medio en el que está inmersa la celda debe ser aire.

En la opción *Solver* >> *Boundary Conditions* (condiciones de frontera) el software podría asumir por defecto un componente tangencial del campo eléctrico igual a cero en todas las direcciones, esto es que la frontera se establece con un medio metálico, donde el campo eléctrico solo puede ser normal a la estructura. Puesto que la estructura se encuentra inmersa en un dieléctrico, en este caso aire, las condiciones de frontera deben cambiarse al estado de abierto (open). Con esta misma opción se comprueba que las condiciones de frontera no invadan a la región de celdas adyacentes en la superficie completa.

En *Ports* >> Z_{min} y Z_{max} se aprecian los planos del puerto delantero y trasero de la celda, respectivamente. La propiedad para cada plano es la asignación por defecto de dos modos Floquet. El teorema de modos Floquet es una extensión del teorema de series de Fourier en el espacio, y describe matemáticamente al campo electromagnético. Al ordeñar los resultados de la simulación de una corrida con *1D Results* >> *S – Parameters* aparecen ocho curvas de los parámetros de dispersión correspondientes para cada modo Floquet, etiquetadas como:

$SZ_{min}(1), Z_{max}(1)$
 $SZ_{min}(2), Z_{max}(1)$
 $SZ_{max}(1), Z_{max}(1)$
 $SZ_{max}(2), Z_{max}(1)$
 $SZ_{min}(1), Z_{max}(2)$
 $SZ_{min}(2), Z_{max}(2)$
 $SZ_{max}(1), Z_{max}(2)$
 $SZ_{max}(2), Z_{max}(2)$

Los números 1 y 2 repetidos entre paréntesis que se presentan en la notación de los parámetros de dispersión, se refieren a uno de los dos modos Floquet posibles asociados a un parámetro de dispersión específico, y los números 1 y 2 diferentes entre paréntesis corresponden a la interacción entre los dos modos Floquet, en un parámetro de dispersión. Las etiquetas de *min* y *max* en dichos parámetros se refieren a los coeficientes de transmisión en directa o en inversa S_{21} ó S_{12} que aparecen en la literatura de Radio Frecuencia y Microondas, las etiquetas *max* y *max* corresponden a los coeficientes de reflexión en la entrada o en la salida, conocidos como S_{11} ó S_{22} . Excluyendo a los parámetros S que involucran el cruzamiento en los modos Floquet, los parámetros de interés en las simulaciones se reducen a:

$SZ_{min}(1), Z_{max}(1)$
 $SZ_{max}(1), Z_{max}(1)$
 $SZ_{min}(2), Z_{max}(2)$
 $SZ_{max}(2), Z_{max}(2)$

Dada la polarización de la onda incidente, aún falta determinar cuál de las gráficas de $SZ_{min}(1), Z_{max}(1)$ ó $SZ_{min}(2), Z_{max}(2)$ corresponden al parámetro de transmisión correcto, y cuál de las gráficas de $SZ_{max}(1), Z_{max}(1)$ ó $SZ_{max}(2), Z_{max}(2)$ corresponden al parámetro de reflexión correcto. Ambos parámetros válidos para la polarización dada. El método detallado de la identificación correcta de dichos parámetros se abordará en el ejemplo de simulación en CST de la siguiente sección 2.7.

Puesto que el dispositivo de control que se insertará en la celda de la SSF es un diodo varactor, se introduce un cambio en la capacitancia en el modelo electrodinámico de la celda, de acuerdo al valor de su voltaje de polarización en inversa. Aunque también puede introducir un cambio en la inductancia, lo cual enriquece aún más el comportamiento a estudiar de la celda, pues se tiene la opción de conectar secciones de metal por una reactancia capacitiva o inductiva. Veamos por qué es posible cargar a la celda con una u otra reactancia en las simulaciones. Al definir en el software *CST* al dispositivo de control como un elemento de parámetros concentrados (*Lumped Elements*) lo cual es válido ya que las dimensiones del diodo varactor son mucho menores que la longitud de onda de una señal en la banda X que pase por este, *CST* puede tratarlo en general como un elemento tipo *RLCParallel*, o como diodo normal con la opción *Diode*, entonces es posible simular al diodo varactor no solo como una capacitancia variable C_{var} , también como si en un circuito físico el diodo varactor se polarizara en directa, sustituyéndose por un cortocircuito en cierta posición sobre la apertura anular. Estrictamente, este cortocircuito tiene cierta respuesta en frecuencia como una inductancia L_{var} . Como se mencionó en la sección 2.1 al diodo varactor se simulará como una capacitancia concentrada variable, que se define en *CST* como del tipo *RLCParallel* con valores de cero en los campos R y L , y un valor distinto de cero en *Farads* en el campo C . Un valor de R igual a cero se interpreta en *CST* como un valor infinitamente grande de resistencia en paralelo.

2.7 Estrategias de análisis y diseño para obtener el corrimiento máximo en la frecuencia de resonancia adentro de la banda X, utilizando el intervalo de capacitancia comercial del varactor.

En principio se obtiene una geometría de la celda con una solo apertura circular de dieléctrico, cuyo comportamiento resonante debido solo a su naturaleza intrínseca esto es sin capacitores externos, se ubique en la banda X, como se muestra en la fig. 2.3. Como se observa la celda opera en modo transmitivo, ya que en la frecuencia resonante, $|S_{21}|$ en dB que en la notación de *CST* es $SZmin, Zmax$ es lo menos negativa posible (lo más alta posible), por debajo de la línea de 0 dB, y que en la misma frecuencia resonante, $|S_{11}|$ en dB que en la notación de *CST* es $SZmax, Zmax$ sea lo más negativa posible (lo más baja posible), por debajo de la línea de 0 dB. Es decir en f_{res} el carácter transmitivo de la celda es mucho más intenso que su carácter reflectivo. En ambos modos Floquet de los parámetros S el valor obtenido de f_{res} , es prácticamente el mismo 11.587 vs 11.651 GHz. Es decir las gráficas de $SZmin(1), Zmax(1)$ y $SZmin(2), Zmax(2)$ son coincidentes entre sí en todos sus puntos, no solo en el punto en que ocurre f_{res} , lo mismo que las gráficas de $SZmax(1), Zmax(1)$ y $SZmax(2), Zmax(2)$, esto es así porque debido a la simetría circular de la celda, la OEM que incide con polarización horizontal, sobre el eje de simetría horizontal de la celda, encuentra la misma cantidad y la misma forma de zonas de metal y dieléctrico, que la OEM que incide con polarización vertical, sobre el eje de simetría vertical de la celda, por lo tanto en ambas polarizaciones el comportamiento electromagnético es prácticamente el mismo. Si este comportamiento afuera diferente, esto es que al comparar entre sí los pares de curvas anteriores, se encuentran separadas al variar la frecuencia, no sigue la naturaleza física descrita, por lo que *CST* debe de calibrarse para esa geometría en particular, esto es aumentar su resolución de 1×10^{-4} , valor por default en la caja de diálogo *Frequency Domain Solver Parameters*, a digamos 1×10^{-5} , aunque están disponibles otros valores como 1×10^{-9} ó 1×10^{-12} , pero las simulaciones correrían mucho más lentas en los primeros análisis, antes de observar una tendencia de corrimiento interesante. Adicionalmente a este cambio, debe de refinarse el mallado con elementos tetrahedros, forma recomendable para alta

frecuencia, ya que permite aproximar detalles circulares en la geometría, o detalles de dimensiones muy pequeñas. El refinamiento de la malla se logra variando el número de pasos por longitud de onda, *Steps per wavelength*, y el número mínimo de pasos, *Min. number steps* ambos se encuentran en la ruta *Global mesh properties* >> *Mesh density control*, cuidando que el valor del primero sea menor al del segundo. Valores comunes pero no exclusivos para estructuras electromagnéticas circulares son 4, 10 y 7, 13. Un refinamiento adicional consiste en cambiar las dimensiones de las aristas de los tetraedros, para que se amolden mejor en distancias cortas en los detalles de la estructura completa en *Local Mesh Properties*, cambiando el valor de *Maximum mesh step width*. Algunos valores comunes son 1, 0.8, 0.5 y 0.3. En la práctica se logra un mallado adecuado cuando cambios adicionales en los parámetros de los valores anteriores, no mueven sustancialmente a las curvas de dispersión, en particular en el punto en que ocurre la frecuencia resonante.

Surge la duda ¿Cuáles gráficas de la magnitud de los parámetros S en la fig. 2.3 corresponden a la polarización horizontal, y cuáles a la polarización vertical?. La respuesta es el método de identificación de parámetros prometido en la sección 2.6 anterior, y que aquí se presenta: Se rompe la simetría en el funcionamiento de la celda, agregando elementos que afecten a una polarización, pero no a la otra. Al par de curvas SZ_{min} , Z_{max} y SZ_{max} , Z_{max} que sí cambien corresponden a la polarización que fue afectada. Los elementos de ruptura de simetría pueden ser un par de capacitores colocados sobre la apertura anular, aunque se prefiere elementos más simples todavía como un par de corto circuitos, como en la fig. 2.4 donde se agregaron en la celda de la fig. 2.3, secciones de metal que afectan a la polarización horizontal con las dimensiones *longitud de $r_{int} - 0.1mm$ a $r_{ext} + 0.1mm$ en el eje x y ancho de $-0.5mm$ a $0.5mm$ en el eje y*. Comparando las gráficas de la figs. 2.3 y 2.4, la f_{res} de $Z_{min}(1)$, $Z_{max}(1)$ y $SZ_{max}(1)$, $Z_{max}(1)$ cambia un poco en cerca de 0.6 GHz, mientras que la f_{res} de $Z_{min}(2)$, $Z_{max}(2)$ y $SZ_{max}(2)$, $Z_{max}(2)$ prácticamente se duplica, entonces se concluye que para la configuración de la fig. 3.3, las curvas de $Z_{min}(2)$, $Z_{max}(2)$ y $SZ_{max}(2)$, $Z_{max}(2)$ corresponden a la polarización horizontal, y las curvas de $Z_{min}(1)$, $Z_{max}(1)$ y $SZ_{max}(1)$, $Z_{max}(1)$ son las asociadas para la polarización vertical.

Esta conclusión es de vital importancia para identificar los gráficos resultantes en las simulaciones, y se explica como sigue:



Al no haber corto circuitos en el eje de simetría vertical, la OEM incidente con la polarización vertical experimenta muy poco cambio porque casi ve los mismos valores de inductancia y capacitancia. Los corto circuitos en el eje de simetría horizontal, parten casi por igual a la apertura anular de dieléctrico, por lo que la

OEM incidente con la polarización horizontal, cuya frecuencia es casi el doble que en la polarización horizontal sin los corto circuitos, solo es la que puede pasar por la mitad de la apertura seccionada. Entonces es de esperarse que el valor de f_{res} para la polarización horizontal actual cambie a un valor cercano al doble del que presenta la polarización horizontal sin la afectación anterior.

Mientras más angostos sean los corto circuitos agregados, habrá menos metal agregado en la polarización vertical, y por consiguiente será menor la reducción del dieléctrico, entonces el valor de f_{res} en la polarización vertical prácticamente no cambiará, y su valor en la polarización horizontal fuertemente afectada prácticamente se duplicará.

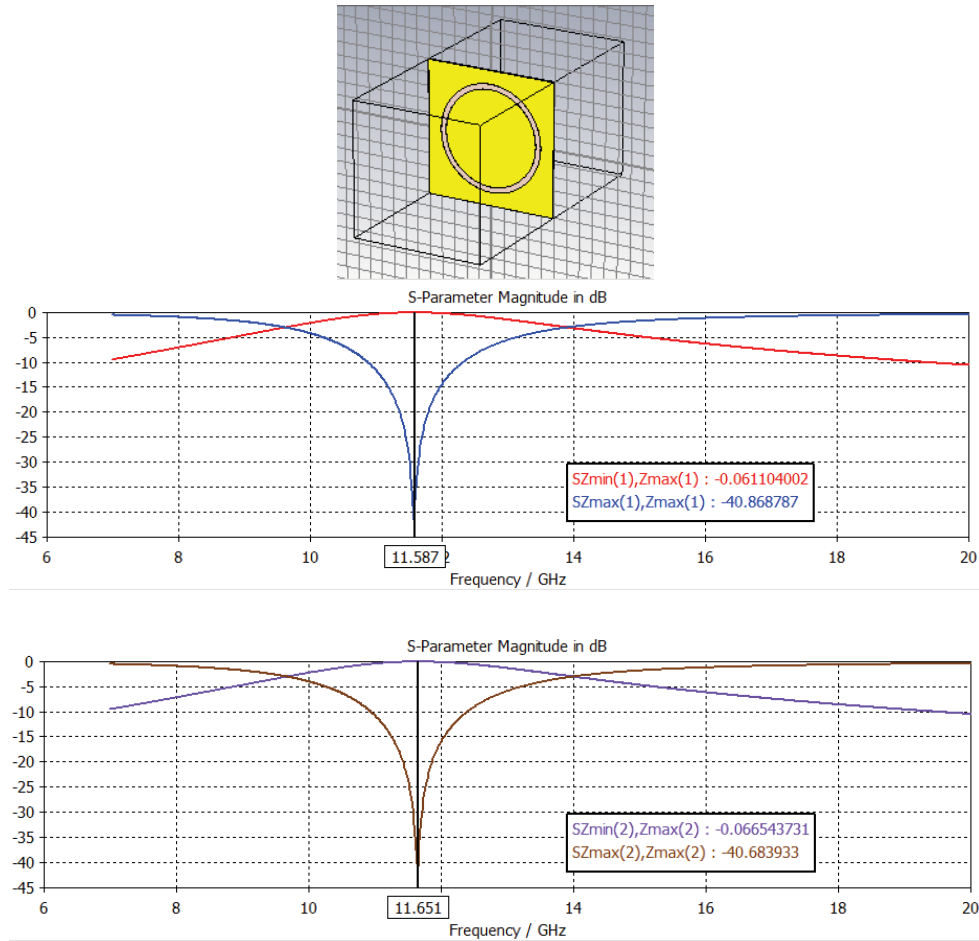


Fig. 2.3 Configuración A para lograr tener comportamiento resonante adentro de la banda X (8 – 12 GHz)
 $w_{cel} = 10\text{ mm}$, $l_{cel} = 10\text{ mm}$, $r_{ext} = 4\text{ mm}$, $r_{int} = 3.6\text{ mm}$.

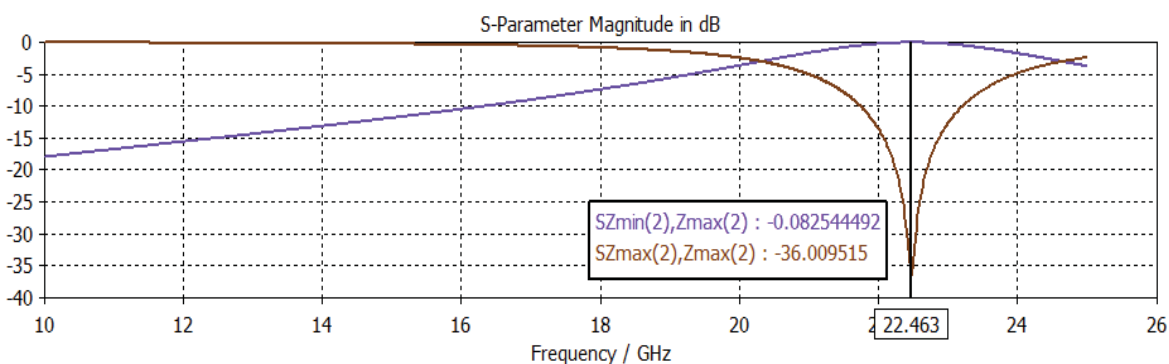
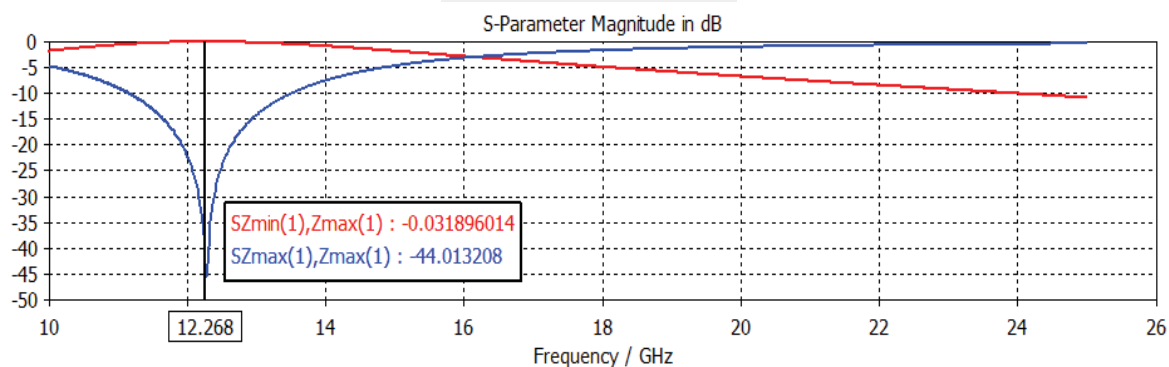
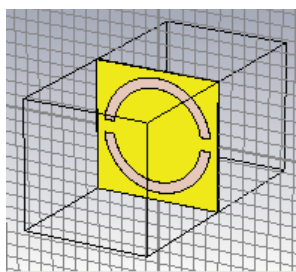


Fig. 2.4 Modificación a la configuración A de la fig. 2.3 necesaria para la identificación de las curvas de los parámetros S de una polarización en particular de la onda incidente en dicha configuración.

Para lograr la mayor variación posible en f_{res} al agregar un par de capacitores, que afecten a una polarización en particular, digamos solo a la polarización horizontal en la celda con la configuración de la fig. 2.3, ambos con el mismo valor adentro del intervalo comercial típico de $0.3pF$ a $2.22pF$, y colocados en el eje de simetría horizontal de la celda (aunque puede ser el eje vertical), se proponen las siguientes estrategias:

Estrategia 1:

Dimensionar la celda para que su f_{res} sin capacitores se ubique cerca del centro de la banda X, y al agregar un par de capacitores con $0.3pF \leq f_{res} \leq 2.22pF$, o en un intervalo menor, se desplacen los valores de f_{res} dentro de la banda X.



Estrategia 2:

Dimensionar la celda para que su f_{res} sin capacitores se ubique arriba de la banda X, y al agregar un par de capacitores con $0.3pF \leq f_{res} \leq 2.22pF$, o en un intervalo menor, se desplacen los valores de f_{res} adentro de la banda X.



Como se menciona en estas estrategias, probablemente se logre la reconfigurabilidad en el corrimiento de la frecuencia resonante dentro de la banda X, no necesariamente en todo el intervalo comercial de capacitancia del diodo varactor, sino más bien en un sub intervalo, esto sería deseable, ya que como lo demuestran diversos trabajos de investigación con diodos varactores empleados en SSFR como en [11], bajos voltajes de polarización tienen asociados pérdidas más altas en los varactores, lo cual impacta en las pérdidas globales de la SSFR, y por el contrario altos voltajes de polarización producen menores pérdidas. Puesto que la capacitancia del varactor varía en forma inversa al voltaje de polarización (no en forma proporcional, más bien en forma no lineal), entonces conviene que el intervalo de capacitancia para lograr la reconfigurabilidad, se encuentre más recargado hacia el valor de $0.3pF$ que al de $2.22pF$. Aunque en general, el diodo varactor tiene pérdidas de 2.5dB o más como se menciona en [11], [12] y [14].

Aplicando la estrategia 1 de análisis y diseño a la configuración A de la fig. 2.3. Se desea acercar más a $f_{res} = 11.651GHz$ de la misma fig. 2.3 al centro de la banda X que es $10GHz$. Para lograrlo se mantiene la misma zona de metal alrededor de la apertura anular de dieléctrico, es decir se considera a $r_{ext} = 4.0mm = constante$, y se aumenta a r_{int} partiendo del valor de la configuración A de $3.6mm$, con lo cual se reduce el ancho de la apertura anular $W_{AA} = r_{ext} - r_{int}$, aumentando la capacitancia de la celda, lo que favorece la disminución en f_{res} . Sin embargo, dicho cambio también aumenta a la zona de metal en el centro de la celda, lo cual reduce la inductancia lo que favorece al efecto opuesto, un aumento en f_{res} . Recordando de la sección 2.5:

$$L_{est} < L_{central}$$

Esperamos que solo el cambio en la capacitancia sea el más importante para lograr reducir a f_{res} . Los resultados se condensan en la tabla 2.1 y revelan que el cambio en la capacitancia fue el importante, por lo que se confirma la disminución en f_{res} .

Tener una f_{res} sin $Cvar$ lo más centrada en banda X no es útil como podría pensarse, para asegurar que f_{res} a $0.3pF$ caiga adentro de la banda X, lo cual motivó la formulación de la estrategia 1 de análisis, en esta sección 2.7. Se ha encontrado que el valor de $Cvar_{min} = 0.3pF$ es demasiado grande para conseguir la reconfigurabilidad. Es más ubicar a f_{res} sin $Cvar$ en el tope de la banda que es $12GHz$ no es suficiente, como lo sugiere la misma tabla 2.1, f_{res} sin $Cvar$ debe estar aún más arriba del tope. Este hecho motiva la formulación de la estrategia 2 de análisis.

Celda:	r_{ext} [m m]	r_{int} [mm]	W_{AA} [mm]	f_{res} sin $Cvar$ [GHz]	f_{res} a $0.3pF$ [GHz]	Modo de Operación:
A.1	4.0	3.60	0.40	11.6510	5.9456	Transmitivo
A.2	4.0	3.70	0.30	10.8830	6.0907	Transmitivo
A.3	4.0	3.80	0.20	10.3280	6.3084	Transmitivo
A.4	4.0	3.85	0.15	9.9422	6.4444	Transmitivo
A.5	4.0	3.90	0.10	9.6644	6.6259	Transmitivo
A.6	4.0	3.95	0.05	9.1995	6.9887	Transmitivo

Tabla 2.1 Resumen del comportamiento de la configuración A de la fig. 2.3, buscando la variación de f_{res} adentro de la banda X aplicando la estrategia 1 de análisis.

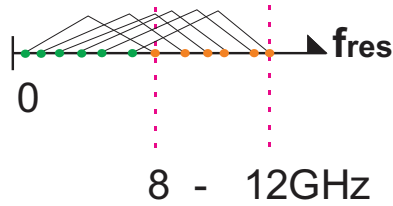
La estrategia 1 de análisis y diseño no resultó útil porque la celda transmitiva sin capacitores resonando en la banda X es muy sensible a varias centenas de femtofarads, valor de capacitancia mínima en el que se encuentra un diodo varactor típico, pues al colocar el capacitor resuena a una frecuencia por abajo del límite inferior de la banda X.

Aplicando la estrategia 2 de análisis y diseño en la configuración A. Se desea ahora modificar las dimensiones de la celda, para obtener inicialmente sin capacitores, una frecuencia resonante por encima de la banda X, esto es $f_{res} > 10GHz$. En la tabla 2.2 se muestran las iteraciones realizadas cambiando el radio interno y el radio externo de la apertura anular, pero conservando su ancho en todas las iteraciones. Valores cada vez más bajos de r_{int} y r_{ext} reducen el perímetro de la apertura anular, dichos valores se seleccionan para mantener el mismo ancho $W_{AA} = r_{ext} - r_{int} = 0.1mm$, el resultado es que la capacitancia de la apertura se conserva relativamente constante. El radio medio va reduciéndose en cada iteración de arriba a abajo de la tabla 3.2, y en consecuencia según (2.11) f_{res} sin $Cvar$ debe de aumentar, por lo que f_{res} sin $Cvar$ inexorablemente abandonará la banda X. Nótese que al colocar ahora $Cvar_{min} = 0.3pF$ la nueva f_{res} comienza a entrar en la banda X.

Celda:	r_{ext} [mm]	r_{int} [mm]	W_{AA} [mm]	f_{res} sin $Cvar$ [GHz]	f_{res} a $0.3pF$ [GHz]	Modo de Operación:
A.7	3.1	3.0	0.1	12.959	7.8776	Transmitivo
A.8	3.0	2.9	0.1	13.367	7.9365	Transmitivo
A.9	2.9	2.8	0.1	13.895	8.0703	Transmitivo
A.10	2.8	2.7	0.1	14.376	8.2993	Transmitivo
A.11	2.6	2.5	0.1	15.628	8.5283	Transmitivo
A.12	2.4	2.3	0.1	17.000	8.8730	Transmitivo
A.13	2.3	2.2	0.1	17.587	9.0930	Transmitivo
A.14	2.0	1.9	0.1	20.111	9.8360	Transmitivo
A.15	1.9	1.8	0.1	21.230	9.8397	Transmitivo

Tabla 2.2 Resumen del comportamiento de la configuración A de la fig. 2.3, buscando la variación de f_{res} adentro de la banda X aplicando la estrategia 2 de análisis.

La fig. 2.5 resume las conclusiones de aplicar las anteriores estrategias de análisis y diseño, la estrategia 2 es la que finalmente se aplicará en los capítulos 3 y 4 que tratan del análisis y diseño de la SSFR pasiva y de la SSFR activa, respectivamente. Como se demostrará, para la SSFR pasiva las capacitancias agregadas son más pequeñas que las del diodo varactor en la SSFR activa, por lo que la necesidad de ubicar desde el principio a la f_{res} de la SSFR sin capacitores adicionales muy encima de la banda X es mayor en la SSFR activa que en la pasiva.



A) Estrategia 1. Se descartará.



B) Estrategia 2. Se aplicará.

- estado de la SSF sin capacitores.
- estado de la SSF con $C_{min}=300fF$.

Fig. 2.5 Conclusiones de las estrategias propuestas de análisis y diseño.

2.8 Problemática en el criterio de convergencia en las simulaciones.

Durante las simulaciones se observa que existen ciertos conjuntos de dimensiones reducidas, en las que es imposible con un $C_{var} \geq 0.3 pF$ externo, lograr que f_{res} varíe adentro de la banda X. Dicho comportamiento se resume discutiendo los siguientes resultados de las simulaciones:

Con las dimensiones $r_{int} = 1.825$ $r_{ext} = 1.875$ $W_{AA} = 0.050$ $r_{med} = 1.850$ todas en mm .

$$f_{res}|_{sin Cvar} = 20.461 GHz \text{ y } f_{res}|_{Cvar=0.3pF} = 11.168 GHz$$

Con dichas dimensiones se logró colocar a f_{res} lo suficientemente fuera de la banda X, para que al insertar el capacitor, resulte una f_{res} próxima al límite superior de la banda X de $12 GHz$. Para lograr una aproximación más cercana a $12 GHz$ debe reducirse ligeramente a la capacitancia de la estructura sin incorporar el capacitor, lo cual aumentará ligeramente a f_{res} en un valor por encima de $20.461 GHz$. La reducción en la capacitancia se logra aumentando ligeramente al ancho de la apertura anular W_{AA} , lo cual se consigue aumentando levemente a r_{ext} en la misma cantidad en la que se reduce a r_{int} , con tal de mantener el valor de $r_m = (r_{int} + r_{ext})/2$ para no afectar en exceso al valor de f_{res} , ya que se relacionan según (2.11) como $f_{res} = 2\pi/r_m$. Una vez aumentado a f_{res} se inserta el capacitor y entonces se esperaría que f_{res} se coloque en un valor mayor que $11.168 GHz$ más próximo a $12 GHz$.

Con las dimensiones $r_{int} = 1.775$ $r_{ext} = 1.925$ $W_{AA} = 0.150$ $r_{med} = 1.850$ todas en mm .

$$f_{res}|_{sin Cvar} = 21.009 GHz \text{ y } f_{res}|_{Cvar=0.3pF} = 9.696 GHz$$

El valor obtenido de 9.696 GHz desafía a la lógica anteriormente planteada, f_{res} tiende a abandonar la banda X, en vez de pegarse a 12 GHz .

La guía tutorial de CST en lo que se refiere al manejo de elementos concentrados, no menciona alguna explicación para este comportamiento extraño. Revisando otro software de simulación electromagnético como EMPro del fabricante Agilent Technologies, se menciona en la ruta *Managing Projects* >> *Ports and Sensor Setup* >> *Adding Circuit Components*, que si bien un elemento concentrado pasivo no irradia energía, puede introducir puntos de baja impedancia en la estructura, desplazando a la corriente de los elementos finitos próximos. La corriente que pasa por dichos elementos es igual a la permitividad eléctrica multiplicada por el volumen del elemento. Al exigir una resolución mayor a la malla, los volúmenes respectivos se reducen, la corriente por los elementos es menor, el elemento concentrado actúa como un sumidero de corriente, desviando la corriente de los elementos finitos vecinos, al resolver las ecuaciones de Maxwell asociadas, los resultados son matemáticamente correctos, pero sin significado físico. Así pues EMPro reconoce el problema que puede ocurrir en las simulaciones, pero no brinda alguna función que avise de dicha anomalía, la responsabilidad de admitir o no la validez del resultado, es responsabilidad del usuario.

2.9 Alternativas para remediar la problemática.

Revisar las condiciones de frontera (boundary conditions). Si están definidas con un componente tangencial del campo eléctrico igual a cero en todas las direcciones, significa que el software asume que la frontera se establece con un medio metálico, donde el campo eléctrico solo puede ser normal a la estructura. Puesto que la estructura se encuentra inmersa en un dieléctrico, en este caso aire, las condiciones de frontera deben cambiarse al estado de abierto (open).

Para obtener resultados numéricos más confiables en las simulaciones, se debe ajustar el mallado en las diferentes formas geométricas de la estructura electromagnética, lo cual se logra estableciendo diferentes grados de mallado, tanto globalmente como localmente. De manera global se aumenta el mallado aumentando el ancho del paso y el número mínimo de pasos, pero siempre manteniendo *número mínimo de pasos > ancho del paso*. De manera local cambiando el valor del parámetro ancho de paso, un valor de cero en ese parámetro significa que el mallado seguirá controlado por las propiedades globales del mallado, esto es por los pasos de longitud de onda y por el número mínimo de pasos, y un valor diferente de cero significa que el generador de mallas empleará localmente elementos cuyas dimensiones no excedan a dicho valor, lo cual ajusta mejor el mallado a la forma de la estructura. La variación en el grado del mallado busca mantener los mismos volúmenes en elementos adyacentes, para que su impedancia sea similar, y no ocurra el desplazamiento de corrientes mencionada por EMPro, mejorando así la exactitud numérica y la convergencia.

2.10 Conclusiones del capítulo 2.

En las secciones 2.1 – 2.5 se identifica la base de conocimiento suficiente para abordar el problema de la reconfigurabilidad sobre f_{res} empleando capacitancias externas introducidas en la SSF base. En la sección 2.6 se explicó el tratamiento operativo adecuado para realizar las simulaciones en CST. En la sección 2.7 se presentaron estrategias de análisis y diseño para lograr la reconfigurabilidad sobre f_{res} en la banda X, y se identificó la que se adecúa más a los intervalos de frecuencia y capacitancias de este proyecto. En la sección 2.8 se expuso la problemática en la convergencia de las simulaciones al emplear el dúo dimensiones reducidas – capacitancias relativamente grandes, y en la sección 2.9 el remedio para superarla.

Capítulo 3.

Ejemplo de análisis y diseño de una celda reconfigurable con capacitores interdigitales.

Un capacitor interdigital C_{IDC} es una estructura en forma de peine que consiste en placas separadas por un dieléctrico, que se construyen en el mismo sustrato de un circuito de microondas, y se comporta como un capacitor con dimensiones reducidas, lo cual permite obtener valores de capacitancia muy pequeños. Son fáciles de fabricar pues emplean la misma tecnología planar del resto del circuito donde son incorporados.

Variando las dimensiones físicas del C_{IDC} se cambia su comportamiento electromagnético, y si se inserta en zonas de dieléctrico o aperturas de una celda de la SSF, afecta en mayor medida al campo eléctrico en dicha zona, alterando completamente el comportamiento electromagnético de la SSF. Así uno o varios C_{IDC} colocados en cada celda son capaces de reconfigurar a una SSF. El ejemplo que se presentará se enfoca al corrimiento en la frecuencia resonante f_{res} .

3.1 Comportamiento de los capacitores interdigitales de tres placas.

En [15] se presenta el estudio de la estimación analítica de las dimensiones de los capacitores interdigitales de tres placas o dedos, dispuestos en peine, que proporcionen un valor particular de capacitancia. En las figs. 3.1 y 3.2 se muestran los elementos geométricos y eléctricos de dichos capacitores, las alturas y permitividades son los datos de entrada para las fórmulas de capacitancia presentadas en el artículo. Deben tomarse precauciones para aplicar las fórmulas de [15] al proponer a un C_{IDC} para una SSFR, como son que la longitud de onda de la OEM a procesar sea mucho mayor que cualquier dimensión del C_{IDC} , y que el ancho de la placa central sea mucho menor que la longitud de traslape entre la placa central y las placas laterales, $S \ll L$. Si ocurre que S no es despreciable frente a L la dispersión que sufre el campo eléctrico en el espacio del entrehierro g_A y g_B no son despreciables, y la fórmula de capacitancia total debe agregarse un término más. La vista lateral en la fig. 2.1a muestra que hay dos dieléctricos diferentes debajo de la película de metal, y otro más de la cubierta arriba de dicha película. En nuestro caso la cubierta y el subsustrato son aire, y el sobresustrato es el Rogers 4003 con pérdidas, con una permitividad relativa de 3.55, entonces los términos $\epsilon_3 - 1$, $\epsilon_2 - \epsilon_1$ y $\epsilon_1 - 1$ que aparecen en las fórmulas de [15] se reducen a:

$$\epsilon_3 - 1 = 0 \text{ --- (3.1)}$$

$$\epsilon_2 - \epsilon_1 = \epsilon_2 - 1 = 3.55 - 1 = 2.55 \text{ --- (3.2)}$$

$$\epsilon_1 - 1 = 0 \text{ --- (3.3)}$$

Los materiales que componen al C_{IDC} son los mismos que para la SSF base debido a que son construidos en el mismo proceso de fabricación de la SSF base, como lo sugiere la fig. 2.3.

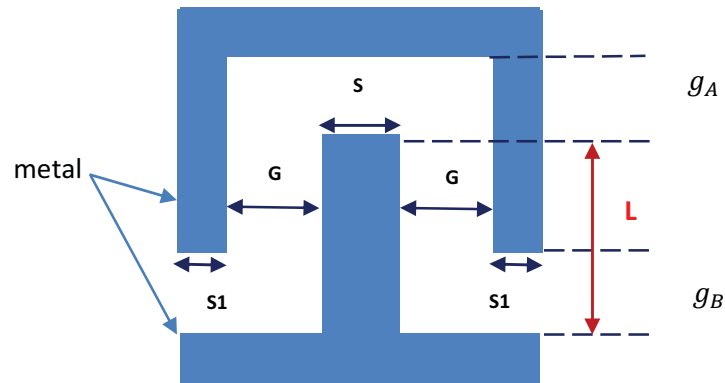


Fig. 2.1 Vista frontal del capacitor interdigital de tres dedos.

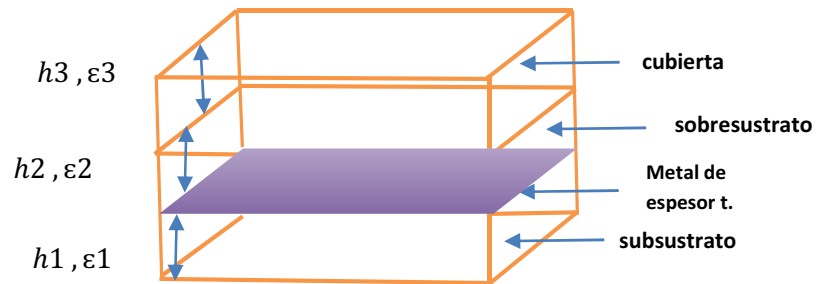


Fig. 2.2 Vista de perfil de los materiales que componen al capacitor interdigital según [15].

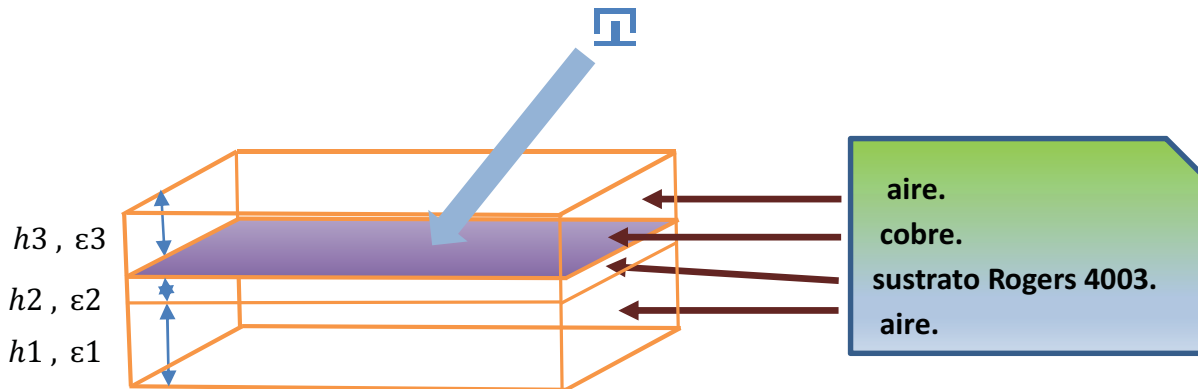
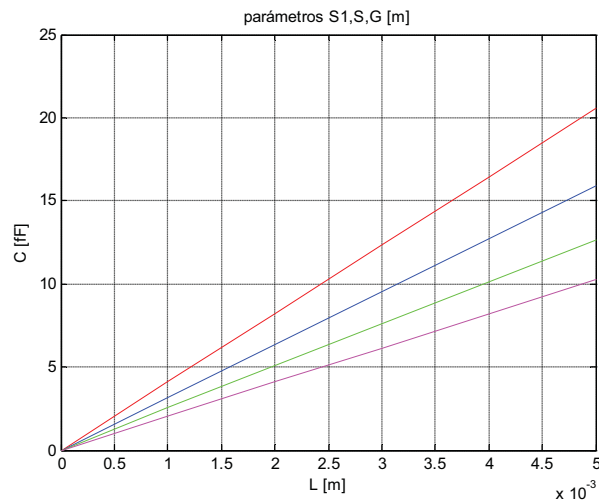


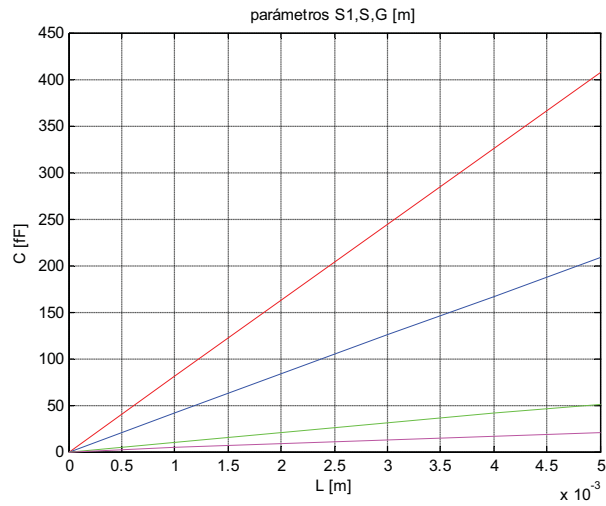
Fig. 2.3 Vista de perfil de los materiales que componen al capacitor interdigital para este proyecto.

Se desarrolla un código que toma en cuenta las reducciones (3.1) – (3.3) en las fórmulas basadas en [15] para investigar el comportamiento de un C_{IDC} de 3 dedos. Se asumen espesores de aire de $h_1 = h_3 = 1mm$, valor suficiente para indicar que existe aire tanto encima como debajo de la estructura que contendrá al capacitor. El espesor comercial del sustrato Rogers 4003 impone un valor de $h_3 = 0.203mm$, y el espesor t del metal se considera despreciable. En la fig. 3.4 se muestran algunas salidas gráficas parametrizadas del programa, la variable libre en todas las salidas es L . En un conjunto fijo de valores ($S, S1, G$) al aumentar L hay mayor área de traslape entre las placas, y mayor área de traslape entre la placa central y el sustrato, por lo que hay un mayor número de cargas eléctricas inducidas entre ellas, crece el campo eléctrico y en consecuencia la capacitancia aumenta, con una variación muy lineal. La fig. 3.4(a) presenta la variación de la capacitancia a diferentes valores de la dimensión G , una reducción en G aproxima más a las placas intensificando aún más el campo eléctrico, aumentando la capacitancia. La fig. 3.4(b) muestra la variación de la capacitancia con respecto al ancho de la placa central, si bien un aumento en S no aumenta el área de la sección transversal entre las placas, acerca más a las placas como al aumentar a G , pero ahora es posible obtener valores más altos de capacitancia, debido a que aumenta el área de la sección transversal compartida entre la placa central y el sustrato. En la fig. 3.4(c) un aumento en $S1$, aumenta el ancho de las placas laterales, sin aumentar el área de la sección transversal entre las placas, como al aumentar a S pero sí aumenta el área de la sección transversal compartida entre la placa central y el sustrato, aumentando las cargas inducidas, al campo eléctrico y a la capacitancia.



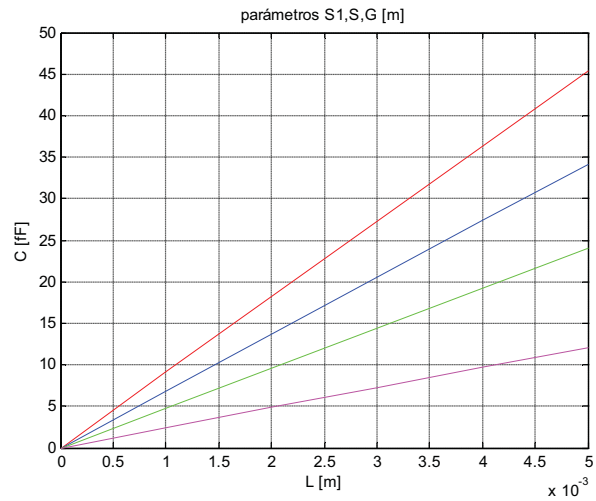
G[μm]	Cmax[fF]
70	20.56
80	15.92
90	12.65
100	10.25

Fig. 3.4a $S1 = S = 50\mu m$.



S [μm]	Cmax [fF]
160	407.3
150	208.4
100	51.08
50	20.56

Fig. 3.4b $S_1 = 50\mu m$; $G = 70\mu m$



S1 [μm]	Cmax [fF]
200	45.42
100	34.18
60	24.07
30	12.08

Fig. 3.4c $S = 50\mu m$; $G = 70\mu m$

3.2 Método para definir la geometría de los capacitores interdigitales de tres placas, conocidas la distancia de separación entre las placas, y la longitud de la placa central.

Para estudiar el comportamiento electromagnético de la celda circular pasiva con una sola apertura anular, se propone insertar a cada 45° un capacitor interdigital (C_{IDC}) de tres placas en el espacio disponible en la apertura anular, como se muestra en la fig. 3.4(a). Dicho ángulo es de interés porque se tiene la posibilidad de probar el comportamiento transmitivo con ondas incidentes normales con polarización circular. La capacitancia del C_{IDC} puede variarse de diversas maneras, como lo sugieren las curvas de la fig. 3.4, lo que se busca en las simulaciones es que una vez halladas las dimensiones en C_{IDC} que puedan aproximar a la f_{res} de la celda cerca del límite superior de la banda X de $12GHz$, se propone que la variación en la longitud de la placa central D_c en la fig. 3.4(a), proporcione un desplazamiento y ajuste fino de f_{res} adentro de la banda X.

El espesor del C_{IDC} es el mismo que del resto de la celda, esto es el espesor del depósito de cobre de $10\mu m$ sobre el sustrato, menor que $17\mu m$ pues en el proceso de fabricación siempre existe un sobre ataque, al eliminar por completo la película de cobre abajo del sustrato que no se utilizará. El ancho de cada placa se identifica con W_p , las dimensiones suficientes para determinar la celda circular son su radio medio Rm y el ancho de su apertura anular w . Los datos de entrada suficientes para construir a los capacitores son la distancia entre las placas D_p , la longitud de la placa central D_c , y el ancho de las placas W_p , ver la fig. 3.4(a). Dichas dimensiones definen a la longitud y posición de las placas laterales en la apertura anular, y a la posición de la placa central.

Las figs. 3.4(b) y (c) describen la geometría relacionada con la construcción del C_{IDC} de tres placas paralelas, las líneas L1, L2 y L3 son curvas que definen con el espesor y ancho adecuados, a las placas del C_{IDC} . El método de construcción del C_{IDC} está enfocado básicamente a calcular las coordenadas de los extremos de cada línea $A1, B1, A2, B2, A3$ y $B3$, información base requerida por CST para dibujar a la estructura, después en CST a cada línea se le proporciona el espesor de $10\mu m$ y el ancho W_p deseado por el diseñador, para finalmente formar el C_{IDC} . Dicho método de construcción que se describirá en breve, está basado en la geometría descrita en las figs. 3.4.

Debido a las limitaciones en el proceso de fabricación, las zonas de metal separadas por el dieléctrico en menos de $80\mu m$, después del ataque del cobre sufren una severa dispersión en sus bordes, invadiendo al dieléctrico y cambiando drásticamente el comportamiento de la celda, como por ejemplo cuando la apertura anular w es muy angosta. Este fenómeno también se presenta cuando en la estructura hay salientes de metal muy reducidos. Entonces en el método siguiente de construcción del capacitor de tres placas, se debe considerar separar lo suficiente a las placas de metal, y restringir su ancho en al menos $80\mu m$.

El radio interno R_{int} y el radio externo R_{ext} de la celda circular se calculan como:

$$R_{int} = Rm - 0.5w \quad \text{--- (3.1)}$$

$$R_{ext} = Rm + 0.5w \quad \text{--- (3.2)}$$

Con el ancho del dieléctrico restringido a:

$$w \leq 80\mu m \quad \text{--- (3.3)}$$

Se asumen conocidos Rm, w, Wp, D_p y D_c

1. Dada D_p la distancia de separación entre las placas, la distancia perpendicular entre cada par de líneas adyacentes se calcula como:

$$d = D_p + W_p \quad \text{--- (3.4)}$$

Pero por la restricción en el ancho de las salientes de metal y en la separación entre las zonas de metal:

$$W_p \leq 80\mu m \quad \text{--- (3.5)}$$

$$D_p \leq 80\mu m \quad \text{--- (3.6)}$$

2. El radio de la circunferencia auxiliar que define a los extremos A1 y A3, de las líneas L1 y L3 respectivamente, se calcula como:

$$R_{A13} = \sqrt{R_{int}^2 + d^2}$$

$$R_{A13} = \sqrt{(Rm - 0.5w)^2 + d^2}$$

Pruebas preliminares en CST con diferentes celdas (pares de valores distintos de Rm y w), con una f_{res} superiores a 12GHz, demuestran que R_{A13} calculada del modo anterior, es muy propensa a violar fácilmente la restricción en la separación entre las zonas de metal, por lo que es necesario aumentar justo en el valor de dicha restricción a R_{A13} , es decir:

$$R_{A13} = \sqrt{(Rm - 0.5w)^2 + d^2} + 80\mu m \quad \text{--- (3.7)}$$

Aún con el ajuste anterior, se debe comprobar que no se viole la restricción en la separación entre las zonas de metal:

$$R_{A13} \geq R_{int} + 80\mu m$$

$$R_{A13} \geq Rm - 0.5w + 80\mu m \quad \text{--- (3.8)}$$

Adicionalmente (4.8) asegura también que no se forme un cortocircuito entre las zonas de metal de la celda.

3. El radio de la circunferencia auxiliar que define al extremo A2 de la línea L2 se calcula como:

$$R_{A2} = R_{int}$$

$$R_{A2} = Rm - 0.5w$$

Debido a que L2 toca a la zona circular central de metal de la celda, en solo el punto A2, al darle espesor a L2 en CST para convertirla en la placa central del capacitor, dependiendo de qué tan pequeño sea R_{int} , podría ocurrir que se forme una zona indeseable de dieléctrico a los lados de A2, por lo que es conveniente afectar a R_{A2} por un factor menor que uno, para asegurar que la placa se incorpore completamente con el metal de la zona central de la celda.

$$R_{A2} = 0.9(Rm - 0.5w) \quad \text{--- (3.9)}$$

4. El radio de la circunferencia auxiliar que define a los extremos B1 y B3, de las líneas L1 y L3 respectivamente, se calcula como:

$$R_{B13} = \sqrt{R_{ext}^2 + d^2}$$

$$R_{B13} = \sqrt{(Rm + 0.5w)^2 + d^2} \quad \text{--- (3.10)}$$

5. Dada D_c la longitud de la placa central, el radio de la circunferencia auxiliar que define al extremo B2 de la línea L2 se calcula como:

$$R_{B2} = R_{int} + D_c$$

$$R_{B2} = Rm - 0.5w + D_c \quad \text{--- (3.11)}$$

Pero por la restricción en el ancho de las salientes de metal:

$$0 < D_c \leq 80\mu m \quad \text{--- (3.12)}$$

Un valor admisible para D_c es cero, lo que significa que no existe la placa central, y el capacitor consiste de solo dos placas.

Y por la restricción en la separación entre las zonas de metal:

$$R_{B2} \leq R_{ext} - 80\mu m \quad \text{--- (3.13)}$$

$$R_{B2} \leq Rm + 0.5w - 80\mu m \quad \text{--- (3.14)}$$

Adicionalmente (3.14) asegura también que no se forme un cortocircuito entre las zonas de metal de la celda.

6. El ángulo α que ubica a la posición de los puntos A1 y A3 sobre la circunferencia auxiliar de radio R_{A13} se calcula como:

$$\alpha = \text{ang} \tan\left(\frac{D_p}{R_{A13}}\right) \quad \text{--- (3.15)}$$

7. El ángulo β que ubica a la posición de los puntos B1 y B3 sobre la circunferencia auxiliar de radio R_{B13} se calcula como:

$$\beta = \text{ang} \tan(D_p/R_{B13}) \quad \text{--- (3.16)}$$

8. Ahora pueden calcularse las coordenadas de los extremos de las líneas L1, L2 y L3.

Para L1: A1 \rightarrow B1

$$A1 = \left(R_{A13} \cos \left[\frac{\pi(45+\alpha)}{180} \right], R_{A13} \sin \left[\frac{\pi(45+\alpha)}{180} \right] \right) \quad \text{--- (3.17)}$$

$$B1 = \left(R_{B13} \cos \left[\frac{\pi(45+\beta)}{180} \right], R_{B13} \sin \left[\frac{\pi(45+\beta)}{180} \right] \right) \quad \text{--- (3.18)}$$

Para L2: A2 \rightarrow B2

$$A2 = \left(R_{A2} \cos \left[\frac{45\pi}{180} \right], R_{A2} \sin \left[\frac{45\pi}{180} \right] \right) \quad \text{--- (3.19)}$$

$$B2 = \left(R_{B2} \cos \left[\frac{45\pi}{180} \right], R_{B2} \sin \left[\frac{45\pi}{180} \right] \right) \quad \text{--- (3.20)}$$

Para L3: A3 \rightarrow B3

$$A3 = (R_{A13} \cos \left[\frac{\pi(45-\alpha)}{180} \right], R_{A13} \sin \left[\frac{\pi(45-\alpha)}{180} \right]) \quad \text{--- (3.21)}$$

$$B3 = (R_{B13} \cos \left[\frac{\pi(45-\beta)}{180} \right], R_{B13} \sin \left[\frac{\pi(45-\beta)}{180} \right]) \quad \text{--- (3.22)}$$

La longitud del traslape entre la placa central y las placas laterales se calcula como:

$$D_t = R_{B2} - R_{A13} \quad \text{--- (3.23)}$$

La longitud del entrehierro entre la placa central y la zona de metal exterior a la apertura anular se calcula como:

$$D_e = R_{ext} - R_{B2} \quad \text{--- (3.24)}$$

Con la confianza de que una vez satisfecha la condición (3.14), D_e calculado por (3.24), no viola la restricción en la separación entre las zonas de metal.

9. Construcción de las placas. Una vez definidas las líneas mediante las coordenadas de sus extremos, se aplica a cada una la función *Curve* \gg *Trace From Curve*, desde la cual se define el espesor de $10\mu\text{m}$ y el ancho W_p de cobre requeridos para cada una de las tres placas. Esta operación produce un solo capacitor, faltan tres. A cada placa del C_{IDC} obtenido orientado a 45° del eje de simetría horizontal, se le aplica una operación repetida de rotación, mediante la función *Transform* \gg *Rotate* a 90° en torno al centro de la estructura, para producir tres copias del C_{IDC} a 135° , 225° y 315° con respecto al eje de simetría horizontal.

Este método tal como se presenta puede codificarse, y puede extenderse para determinar los puntos extremos de capacitores interdigitales con más de tres placas, y también ubicarlos sobre la apertura anular a ángulos distintos a 45° . Las coordenadas de salidas del programa son útiles para la investigación en las tendencias de comportamiento, en las primeras simulaciones en CST de las celdas. Una vez reconocida una tendencia interesante, la estructura completa puede actualizarse más fácilmente con cambios dimensionales en los C_{IDC} , parametrizando el proyecto en CST. Esto es agregando en la lista de parámetros a D_p, W_p, D_c, R_m y w como variables libres, y las fórmulas dadas por (3.4), (3.7), (3.9), (3.10), (3.15) y (3.16), e incluyendo para las coordenadas de las líneas base las fórmulas dadas por (3.17) – (3.22). Aunque el programa auxiliar sigue siendo adecuado para el manejo de las restricciones en la fabricación, y también porque proporciona las salidas adicionales la longitud del traslape entre la placa central y las placas laterales D_t , y D_e la longitud del entrehierro entre el extremo de la placa central y el metal exterior de la apertura anular.

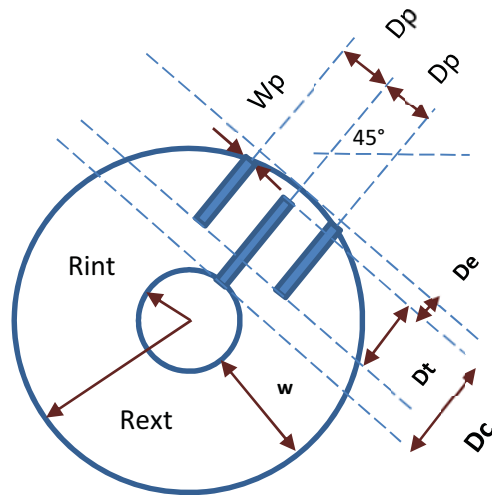


Fig. 3.4a Distancias del capacitor interdigital base a 45°.

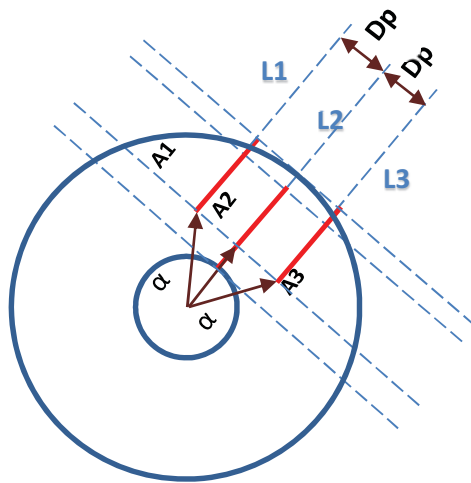


Fig. 3.4b Cálculo del ángulo que define las posiciones de los extremos A1 y A3.

$$\alpha = \text{ang} \tan\left(\frac{D_p}{R_{A13}}\right)$$

Donde R_{A13} es la distancia del centro de la celda a cada extremo.

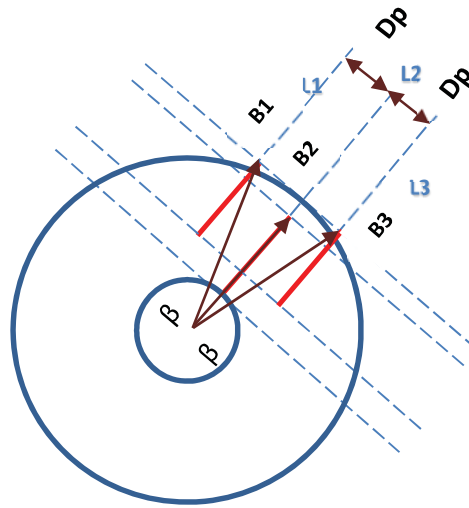


Fig. 3.4c Cálculo del ángulo que define las posiciones de los extremos B1 y B3.

$$\beta = \text{ang tan}\left(\frac{D_p}{R_{B13}}\right)$$

Donde R_{B13} es la distancia del centro de la celda a cada extremo.

3.3 Par de celdas cargadas con capacitores interdigitales en la guía de onda.

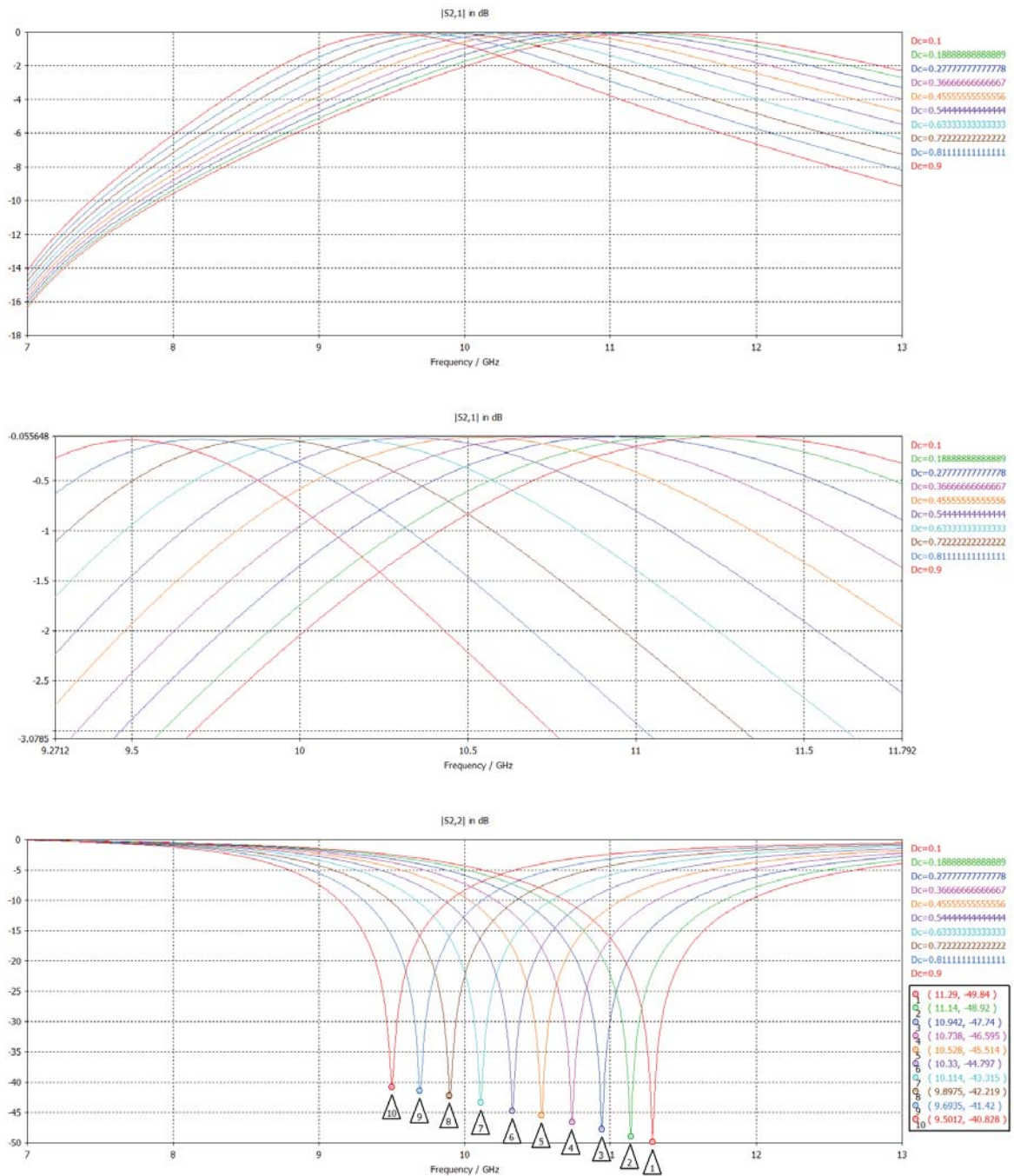
La fig. 3.5 muestra el resultado de las simulaciones obtenidas al colocar un par de celdas adentro de la guía de onda, asumiendo que se ha resuelto el problema de escalar el comportamiento de una celda individual a las dimensiones más grandes de la guía de onda WR-90 para la banda X. Dicho problema y sus alternativas de solución se explican en detalle en la sección 4.6.

Sin colocarle a cada celda los cuatro C_{IDC} a su apertura anular, la estructura completa de la fig. 3.5 presenta una $f_{res} = 12.565GHz$. Al ser cargada dicha estructura con los C_{IDC} la capacitancia global aumenta resultando $f_{res} < 12.565GHz$ con un valor aproximado dado por la ecuación 2.1. Seleccionando como variable a la longitud de la placa central D_c de cada C_{IDC} y manteniendo constantes el ancho de las placas W_p y la distancia de separación entre ellas D_p , la capacitancia aumenta al aumentar el valor de D_c . Como se observa en la fig. 3.5 las pérdidas registradas son extremadamente bajas, porque la capacitancia agregada es pequeña, esto se demuestra más adelante a través de los modelos eléctricos equivalentes de la SSFR. La influencia de la capacitancia en las pérdidas se explica en detalle en la sección 4.4.

Para lograr centrar más el intervalo reconfigurable en torno a $10GHz$, se aumenta ligeramente al radio medio para reducir a la f_{res} de la celda sin capacitores, como de manera aproximada rinde cuenta de ello la ecuación 2.11. La fig. 3.6 muestra a un intervalo más centrado, pues f_{res} sin capacitores ahora es de

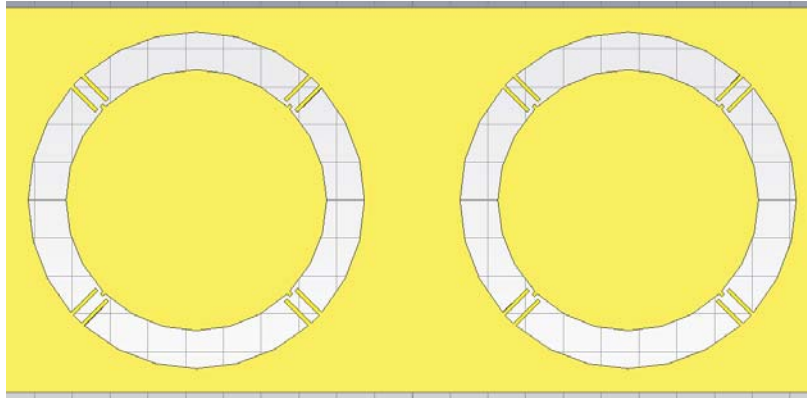
$f_{res} = 11.968GHz$, lo cual permite reducir en la estructura con capacitores a f_{resmax} de $11.290GHz$ a $10.832GHz$, centrado más el intervalo. Puesto que esta estructura prueba con simulaciones la reconfigurabilidad en f_{res} , conviene construirla y medirla para comprobar su funcionamiento. La tabla 3.1 muestra a cinco celdas producto de las simulaciones de la fig. 3.6 con diferente valor de D_c , y son las que se construirán y medirán.

El hecho de que se requiera acercarse mucho a la f_{res} sin capacitores en el límite superior de la banda X de $12GHz$, para poder ingresar con relativa facilidad a dicha banda al colocar los capacitores, significa que la capacitancia mínima requerida de los C_{IDC} es baja, aunque aún no se pueda dar un valor numérico. Si el dispositivo reconfigurador es un diodo varactor, su capacitancia mínima es muy alta de varios cientos de femtofarads, entonces la f_{res} sin capacitores requerida para ingresar a la banda X, debe estar muy por encima de $12GHz$. Este comportamiento se aborda más en detalle en el Cap. 4. Además la aportación baja de la capacitancia por los C_{IDC} es responsable de que la razón L/C sea mayor que la correspondiente con el diodo varactor, siendo L la inductancia de la estructura completa, y C la capacitancia de la apertura anular más la de los C_{IDC} . Con una L/C mayor como se explica en la sección 4.4 las pérdidas obtenidas y registradas en las figs. 3.5 y 3.6, son extremadamente bajas.

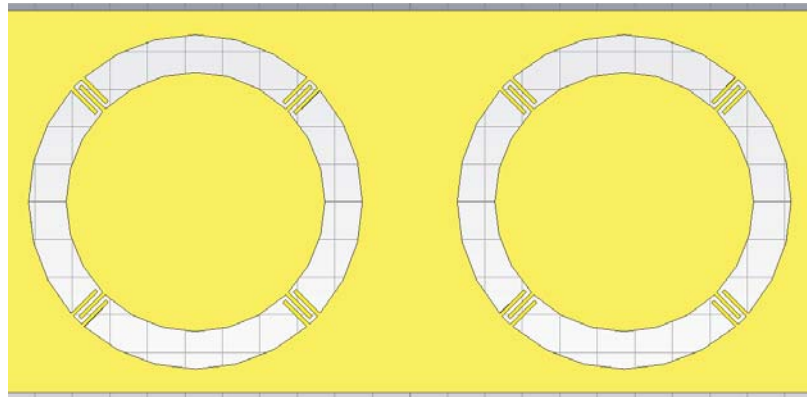


$$9.5012\text{GHz} \leq f_{res} \leq 11.29\text{GHz}$$

Fig. 3.5 Dos celdas cargadas con C_{IDC} en la guía de onda. Cada celda tiene Radio medio $R_m = 3.8\text{mm}$, Ancho de la Apertura anular $w = 1\text{mm}$, Ancho de placas $W_p = 0.1\text{mm}$, Distancia de separación entre las placas $D_p = 0.2\text{mm}$. La distancia de separación entre ellas y el centro de la guía de onda es de $d = 5.715\text{mm}$. Parametrización sobre la longitud de la placa central $D_c = 0.1\text{mm} \rightarrow 0.9\text{mm}$.

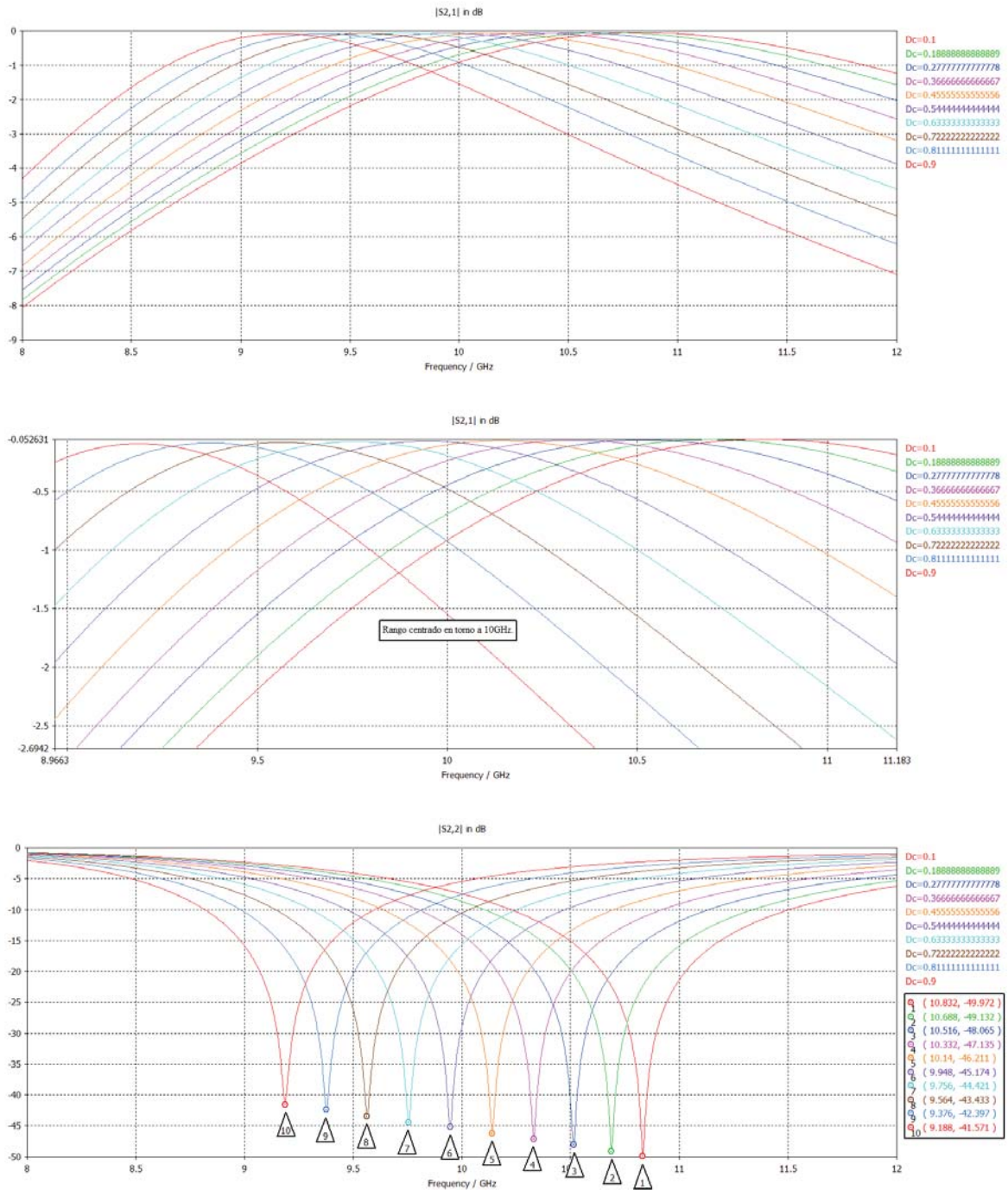


Aspecto en el primer paso de la simulación.



Aspecto en el último paso de la simulación.

Continuación de la fig. 3.5.



$$9.188\text{GHz} \leq f_{\text{res}} \leq 10.832\text{GHz}$$

Fig. 3.6 Dos celdas cargadas con C_{IDC} en la guía de onda. Cada celda tiene Radio medio $R_m = 3.95\text{mm}$, Ancho de la Apertura anular $w = 1\text{mm}$, Ancho de placas $W_p = 0.1\text{mm}$, Distancia de separación entre las placas $D_p = 0.2\text{mm}$. La distancia de separación entre ellas y el centro de la guía de onda es de $d = 5.715\text{mm}$. Parametrización sobre la longitud de la placa central $D_c = 0.1\text{mm} \rightarrow 0.9\text{mm}$.

La tabla siguiente muestra a cinco celdas con esta configuración para construir y medir en este proyecto de tesis.

Celda	1	2	3	4	5
$D_c [mm]$	0.900	0.675	0.570	0.305	0.100
$f_{res} [GHz]$	9.196	9.664	9.892	10.464	10.832
$BW [GHz]$	0.90323	1.0791	1.1551	1.3900	1.5229
$pérdidas [dB]$	-0.089159	-0.075414	-0.069944	-0.05864	-0.052631
Profundidad [dB]	-41.662	-43.896	-45.068	-47.723	-49.973
Archivo en CST	D22	F22	C22	G22	E22

Tabla 3.1 SSFR derivadas en cinco puntos de iteración diferentes de las simulaciones de la fig. 3.6.

Las máscaras requeridas para la fabricación de estas cinco SSFR pasivas finales se encuentran en el Apéndice A.

3.4 Modelo eléctrico equivalente preliminar de la SSFR pasiva.

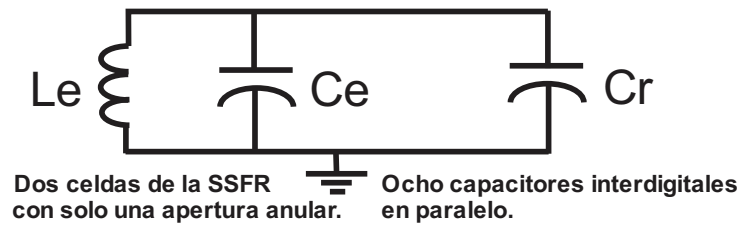
Un modelo eléctrico equivalente consiste de elementos de parámetros concentrados que describe el comportamiento de un modelo en parámetros distribuidos, en este caso el comportamiento de la SSFR pasiva. Aquí se presenta un método para plantear inicialmente dichos modelos y después depurarlos de acuerdo a cómo se aproximan o se alejan del comportamiento esperado considerando como ejemplo a dos miembros de la SSFR pasiva con $D_c = 0.1mm$ y $D_c = 0.9mm$.

1. Proponer un modelo muy básico acorde a la física involucrada en la SSFR.

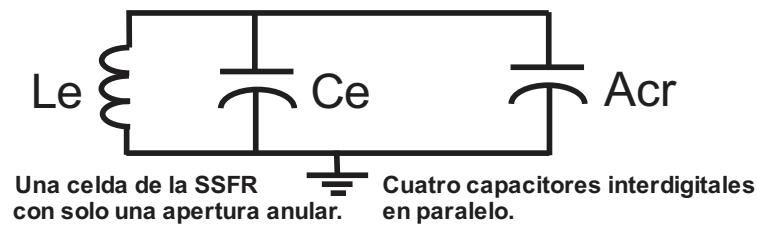
Se trata de modelar la SSF con geometría circular junto con los capacitores interdigitales. Cada miembro de la SSFR de la tabla 3.1 se modela con un circuito eléctrico con componentes de valores fijos, la configuración del circuito es la misma para todos los miembros de la SSFR. El elemento reconfigurador es el conjunto de capacitores interdigitales y se asume que su comportamiento es puramente capacitivo, su valor cambia de un elemento a otro de la SSFR, en virtud de que es diferente la longitud de la placa central del conjunto de capacitores. La fig. 3.7a es el circuito que a primera vista puede resultar conveniente para modelar a la SSFR completa, pero como se justifica en la sección 2.1 Consideraciones preliminares de análisis de la SSFR, basta con modelar una sola celda para obtener el comportamiento de la SSFR completa, entonces el circuito resonante equivalente correcto es el de la fig. 3.7b. El factor A que multiplica al valor individual de capacitancia C_r de cada C_{IDC} considera de manera cuantitativa la influencia de la polarización vertical de la onda incidente sobre la excitación de cada C_{IDC} . Tal como se explica en [8], donde se tratan inductancias de stubs espaciadas angularmente en celdas de geometría circular en vez de capacitancias como este es el caso, dicha influencia se incluye con un factor $\sin^2(\gamma k)$ donde ahora el argumento es la posición angular del C_{IDC} con respecto al eje x , entonces aplicando [8] en el circuito de la fig. 3.7b resulta que:

$$A = \cos^2 45^\circ + \cos^2 135^\circ + \cos^2 225^\circ + \cos^2 315^\circ = 2 \quad (3.25)$$

La interpretación de (3.25) es que solo dos de los cuatro C_{IDC} son sensibles a la polarización vertical de la onda incidente.



a. Modelo propuesto considerando a la SSFR completa.



b. Modelo de una sola celda de la SSFR.

Fig. 3.7 Modelo básico preliminar sin pérdidas de la SSFR.

2. Estimación del intervalo de la capacitancia reconfiguradora.

Se trata de estimar la capacitancia total Acr involucrada en el circuito de la fig. 3.7b que hizo posible el corrimiento en la frecuencia resonante de la tabla 2.1. Para tener alguna idea de dicho intervalo se estima la capacitancia de cada capacitor interdigital pasivo con longitud diferente en la placa central D_c responsable de dicho corrimiento. Para ello se modifica el programa implementado basado en [15], para que en vez de dar salidas gráficas resulten valores puntuales de capacitancia. Los valores calculados son 0.816, 2.488, 4.652, 5.508 y 7.344 fF correspondientes a 0.9, 0.675, 0.57, 0.305 y 0.1 mm para D_c respectivamente, y deben considerarse con cautela pues en [15] no se reportan mediciones en alta frecuencia que sean evidencia de la validez de sus fórmulas de capacitancia y que por lo tanto inspiren confianza en su uso. Como se demostrará en esta sección los valores correctos de capacitancia son muy diferentes que los obtenidos con la información de [15].

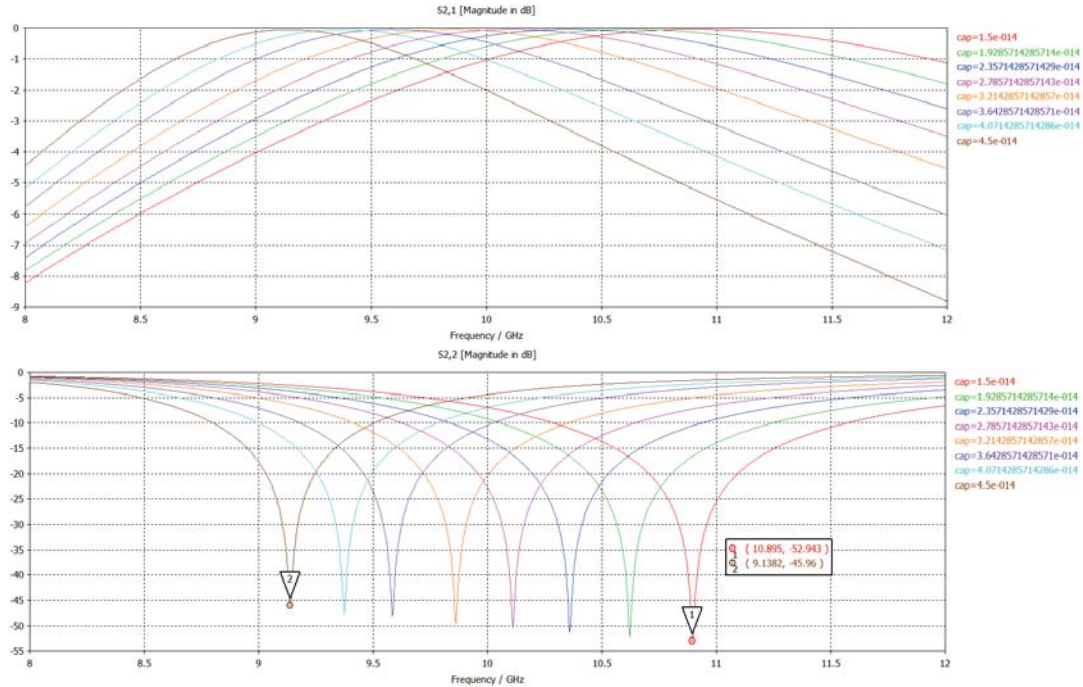
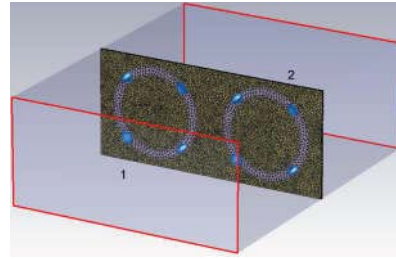
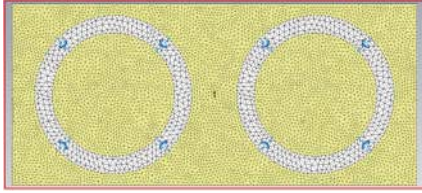
Asumiendo que el aporte de inductancia de cada capacitor interdigital es despreciable comparado con la inductancia del metal alrededor de la apertura anular, el intervalo de la capacitancia reconfiguradora reducida a Cr (sin el factor A) se estima sustituyendo a cada capacitor de tres dedos de la estructura de la fig. 3.5 por un elemento concentrado* capacitor, y se simula a la estructura resultante en CST con el valor del capacitor como parámetro, buscando el mismo comportamiento en frecuencia resumido en la tabla 3.1, el resultado final de estas iteraciones se muestra en la fig. 3.8. El intervalo obtenido de $15fF \leq cap \leq 45fF$ es mayor que los valores obtenidos al aplicar la teoría de [15] (

0.816, 2.488, 4.652, 5.508 y 7.344 fF), dicho intervalo es consistente con los cambios en el comportamiento de la estructura. Considerando el factor A definido en (3.25) se concluye de inmediato que el ACr en el modelo de la celda 1 con $D_c = 0.9mm$ tiene un valor aproximado de capacitancia de $30fF$, y que el ACr en el modelo de la celda 5 con $D_c = 0.1mm$ tiene un valor aproximado de $90fF$, los valores individuales aproximados para los demás ACr del resto de las celdas pueden extraerse con simulaciones más puntuales en CST adentro del intervalo obtenido de $15fF \leq cap \leq 45fF$.

En el modelo propuesto de la fig. 3.7b el valor del componente reconfigurador es:

$$30fF \leq ACr \leq 90fF$$

Este intervalo es importante porque sirve como guía durante las iteraciones intensivas en el paso 4.



$$9.138\text{GHz} (\text{con } \text{cap} = 45\text{fF}) \leq f_{\text{res}} \leq 10.895\text{GHz} (\text{con } \text{cap} = 15\text{fF})$$

$$-52\text{dB} (\text{con } \text{cap} = 15\text{fF}) \leq \text{Profundidad} \leq -45\text{dB} (\text{con } \text{cap} = 45\text{fF})$$

Fig. 3.8 Intervalo aproximado de la capacitancia reconfiguradora que se acerca al comportamiento visto en la tabla 2.1.

3. Determinación del circuito resonante de la SSFR sin elementos reconfiguradores.

Encontrar los valores de L_e y C_e propios de la estructura base en el circuito de la fig. 3.7b no es una tarea sencilla, pues la ecuación básica de la sección 2.4 que aquí se repite:

$$f_{\text{res}} = \frac{1}{2\pi\sqrt{L_e C_e}} \quad \dots (2.1)$$

Se satisface con una infinidad de pares de valores L_e y C_e . Es imperativo encontrar otras condiciones que los valores de L_e y C_e deban satisfacer: los valores correctos no solo deben producir el valor puntual de f_{res} también deben producir la forma de la curva resonante alrededor de f_{res} , la cual está determinada en parte por las pérdidas de la estructura y por su factor de calidad.

En situaciones de anchos de banda amplios como este es el caso, conviene emplear a la curva resonante de $|S_{22}|$ como curva de referencia en vez de $|S_{21}|$ porque los valores de magnitud en f_{res} en $|S_{22}|$ son más fáciles de identificar, debido a que la tasa de cambio es más alta en $|S_{22}|$ que en $|S_{21}|$ alrededor de f_{res} .

Se utiliza al software Advanced Design System (ADS) del fabricante Agilent para encontrar al circuito resonante cuyo comportamiento se ajuste más a los puntos de la curva de $|S_{22}|$ obtenida por la simulación de CST. Los tres puntos de referencia en CST empleados como puntos objetivo a alcanzar en ADS, con la idea de igualar ambos comportamientos se muestran en la fig. 3.9. Estos tres puntos son las tres condiciones que deben cumplir lo más cerca posible los valores L_e y C_e .

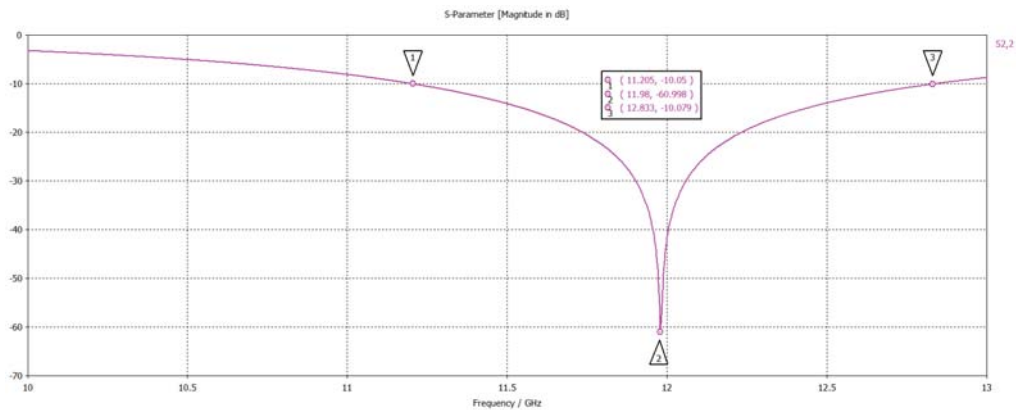


Fig. 3.9 Curva en CST de la SSFR sin elementos reconfiguradores a aproximar en ADS.

Archivo en CST: A11

En la fig. 3.10 se muestra el circuito de simulación empleado en ADS para hallar los valores de los componentes circuitales correspondientes a la SSF pasiva sin los elementos reconfiguradores. Las pérdidas en el aire en el lado en que incide la OEM se incluyen con la línea de transmisión TLIN1, las pérdidas en el sustrato debidas al dieléctrico Rogers 4003 con la línea de transmisión TLIN2, las pérdidas en el aire en el lado en que se transmite la OEM se incluyen con la línea de transmisión TLIN3, y las pérdidas introducidas por el metal de la SSF por el resistor en paralelo R_{pe} . La inductancia asociada al metal de la estructura está representada por L_e y la capacitancia de su apertura anular por C_e .

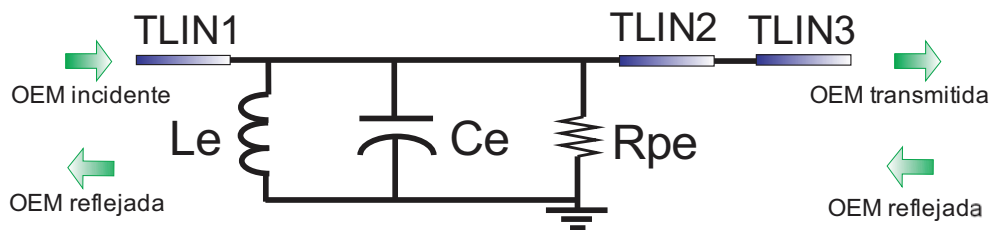


Fig. 3.10 Circuito con pérdidas para iterar en ADS.

La evolución de las iteraciones en ADS empleando el circuito de la fig. 3.10 se muestran en la fig. 3.11. Nótese cómo las curvas desde la fig. 3.11a hasta la fig. 3.11f se van aproximando a la curva objetivo de la fig. 3.9. El requerimiento más rápido de conseguir es el punto de resonancia y posteriormente es su forma, esto último requiere más iteraciones.

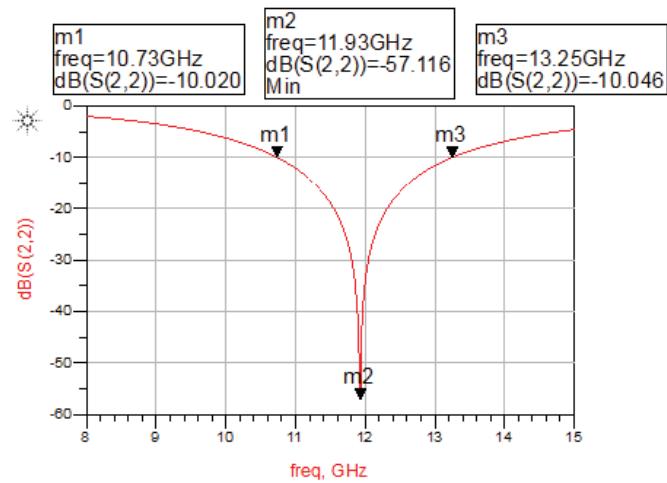


Fig. 3.11a $L_e = 1600pH$, $C_e = 109fF$, $R_{pe} = 1M\Omega$

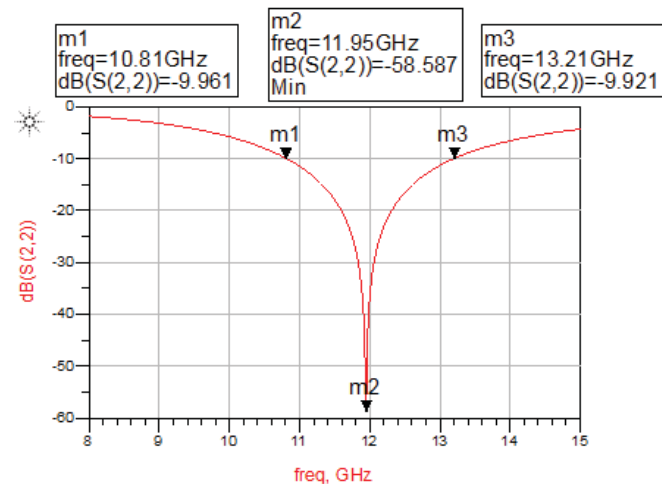


Fig. 3.11b $L_e = 1500pH$, $C_e = 116fF$, $R_{pe} = 1M\Omega$

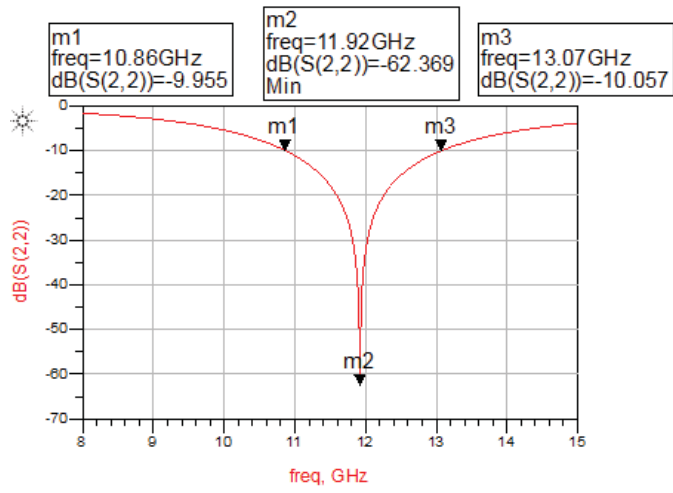


Fig. 3.11c $L_e = 1400pH, C_e = 125fF, R_{pe} = 1M\Omega$

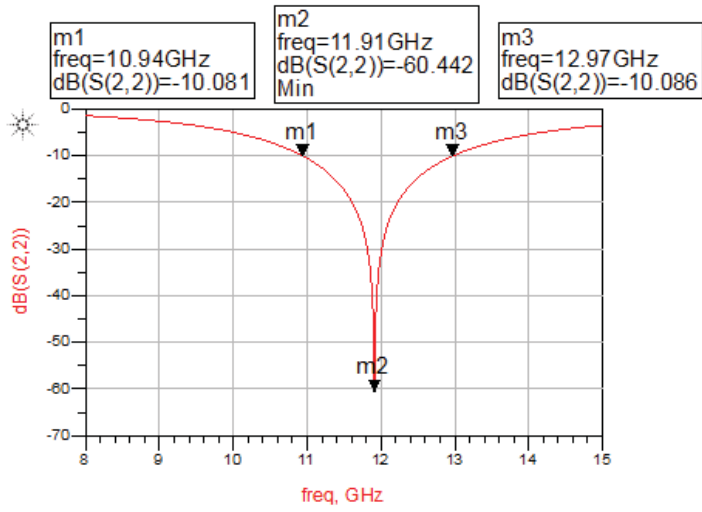


Fig. 3.11d $L_e = 1300pH, C_e = 135fF, R_{pe} = 1M\Omega$

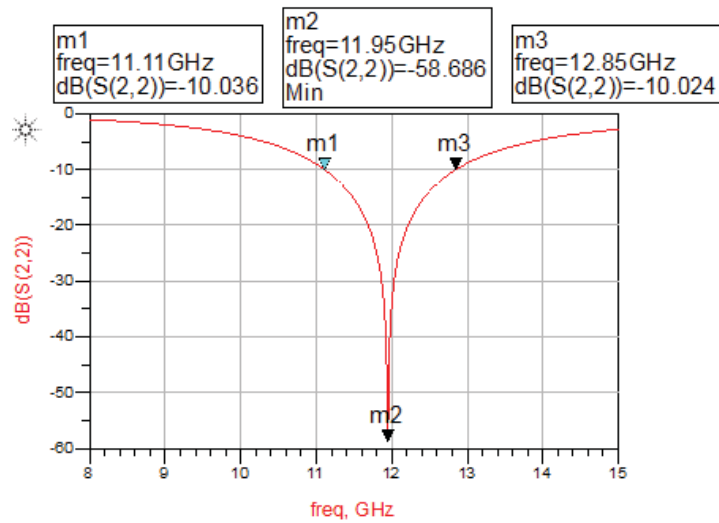


Fig. 3.11e $L_e = 1100pH$, $C_e = 159fF$, $R_{pe} = 1M\Omega$

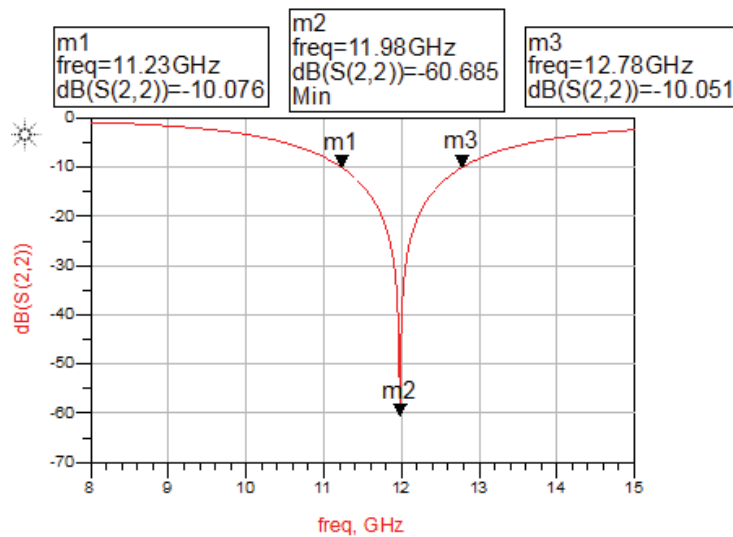


Fig. 3.11f $L_e = 979pH$, $C_e = 178fF$, $R_{pe} = 1M\Omega$

Un ajuste fino en las pérdidas en el punto m2 de la fig. 3.11f para aproximarse más al valor correspondiente en la fig. 3.9, se obtiene reduciendo el valor de R_{pe} lo cual introduce más pérdidas en la respuesta, el resultado final del modelado en ADS de la SSFR sin los C_{DC} se muestra en la fig. 3.12.

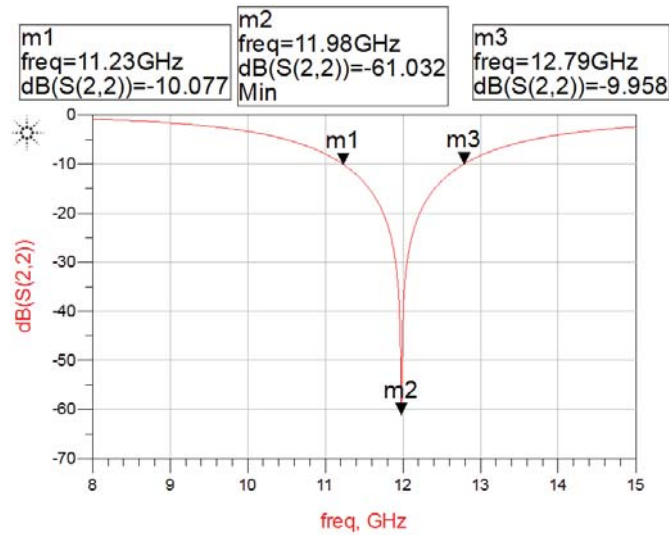


Fig. 3.12a Respuesta final aproximación de la curva de la fig. 3.9.

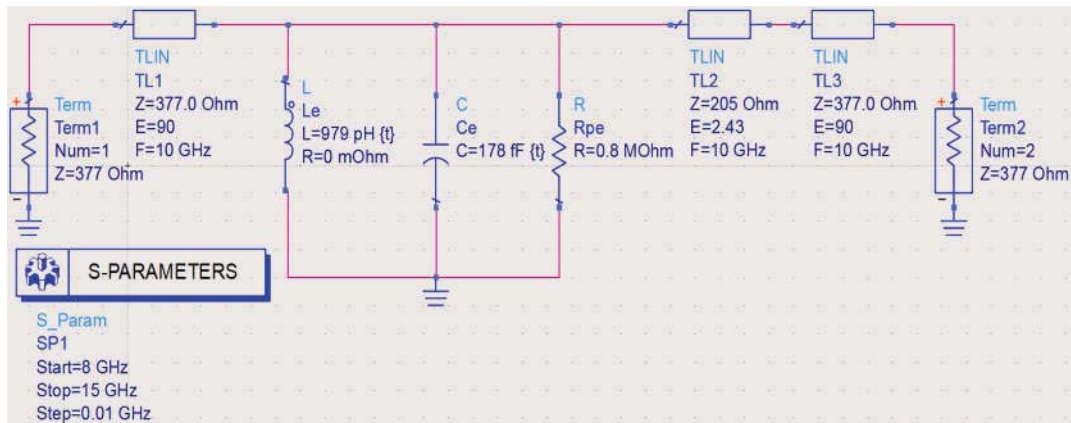


Fig. 3.12b Modelo final de la SSFR sin los C_{DC} .

- Determinación del modelo de la SSFR con los C_{DC} ajustados con $Dc = 0.1mm$ y con $Dc = 0.9mm$.

La tarea es encontrar los modelos de dos elementos de la SSFR en los extremos de la banda obtenida reconfigurable de frecuencia. Ahora la curva a aproximar con el ADS empleando el circuito de la fig. 3.12b con el componente capacitor extra en paralelo ACr se muestra en la fig. 3.13. La fig. 3.14 muestra los resultados de la penúltima iteración en ADS. Si bien las frecuencias a $-10dB$ se acercan mucho a las de la curva objetivo en CST de la fig. 3.13, falta un ajuste fino sobre la profundidad en f_{res} la cual se logra introduciendo al resistor global de pérdidas en los C_{DC} en paralelo Rpr . Los resultados de ese ajuste final se muestran en las figs. 3.15.

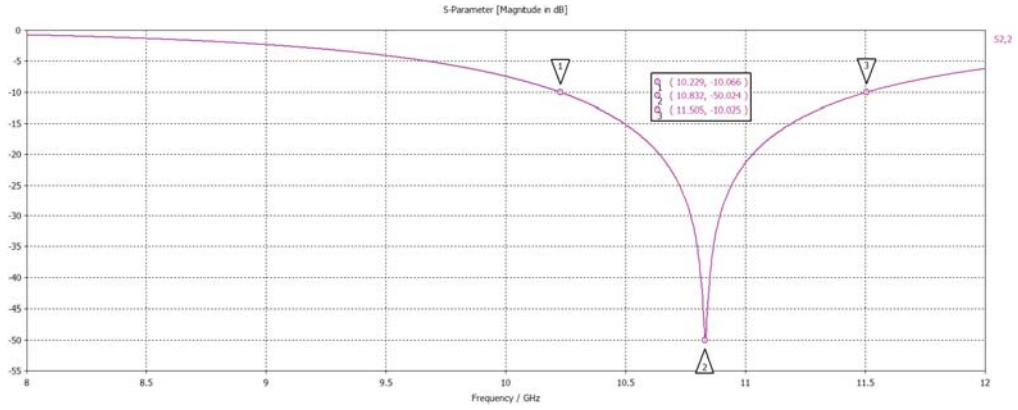


Fig. 3.13 Curva objetivo en CST de la SSFR con los C_{DC} ajustados con $D_c = 0.1mm$ a aproximar en ADS.

Archivo en CST: E22

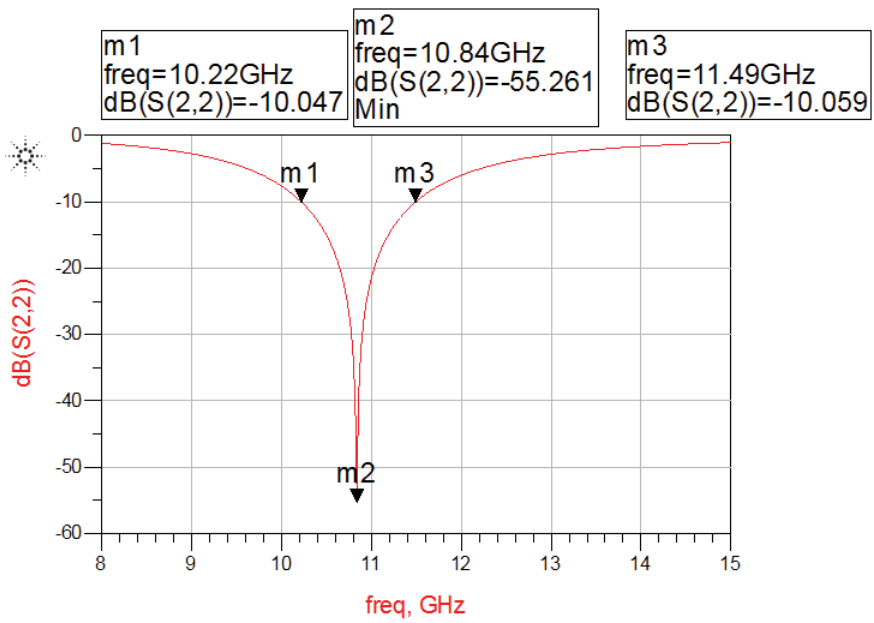


Fig. 3.14a Respuesta penúltima aproximación de la curva de la fig. 2.13.

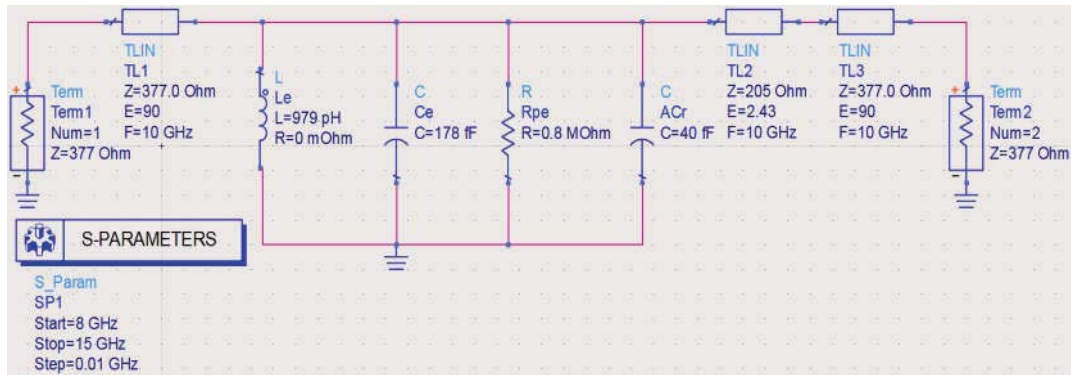


Fig. 3.14b Modelo penúltimo de la SSFR con los C_{IDC} ajustados con $Dc = 0.1mm$.

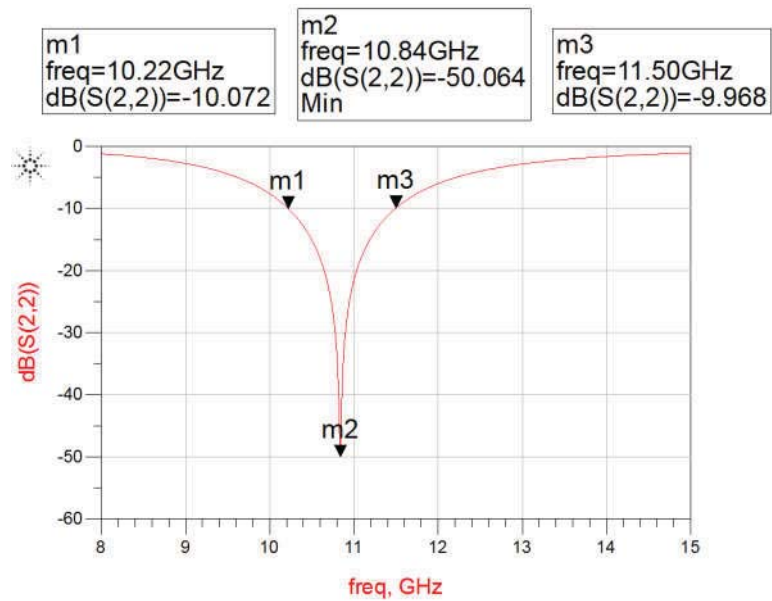


Fig. 3.15a Respuesta final aproximación de la curva de la fig. 2.13.

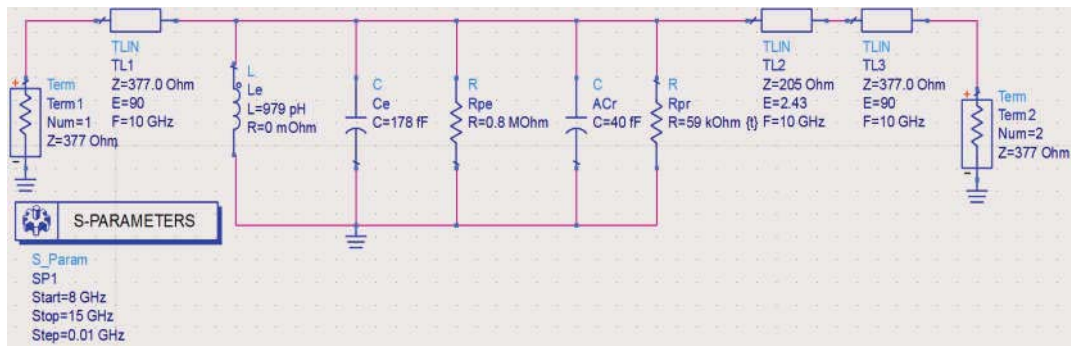


Fig. 3.15b Modelo final de la SSFR con los C_{DC} ajustados con $D_c = 0.1mm$.

Para hallar el modelo de la SSFR con $D_c = 0.9mm$ se toman como datos de entrada para las iteraciones en ADS los puntos de la curva de la fig. 3.16. Como antes, una vez aproximado los puntos a $-10dB$ con los resultados de la fig. 3.17, es imperativo corregir la profundidad en f_{res} introduciendo pérdidas adicionales en los C_{DC} , agregando al resistor en paralelo R_{pr} . Los resultados finales corregidos se muestran en la fig. 3.18.

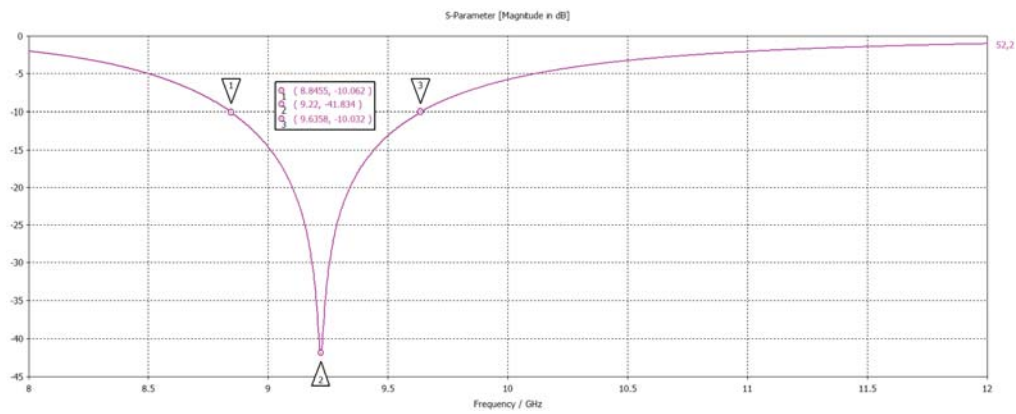


Fig. 3.16 Curva objetivo en CST de la SSFR con los C_{DC} ajustados con $D_c = 0.9mm$ a aproximar en ADS.

Archivo en CST: D22

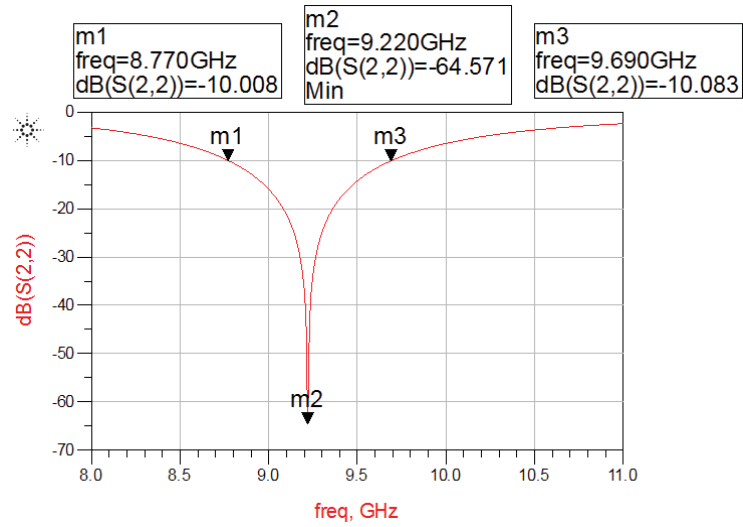


Fig. 3.17a Respuesta penúltima aproximación de la curva de la fig. 2.16.

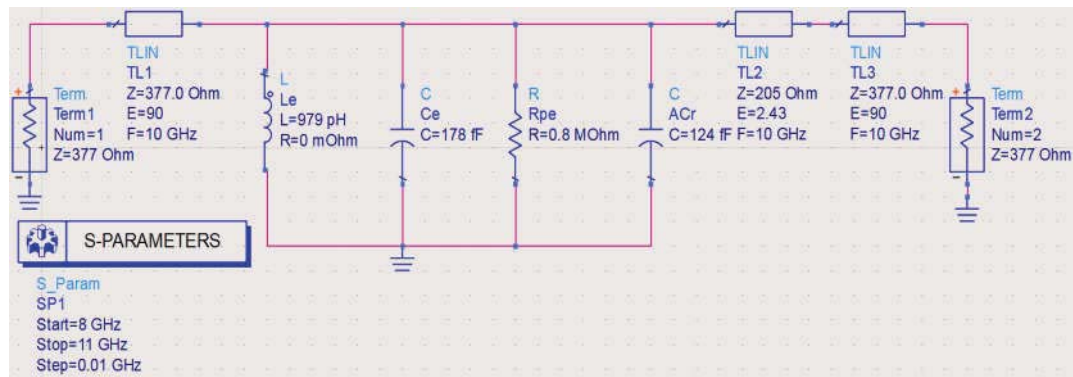


Fig. 3.17b Modelo penúltimo de la SSFR con los C_{IDC} ajustados con $D_c = 0.9mm$.

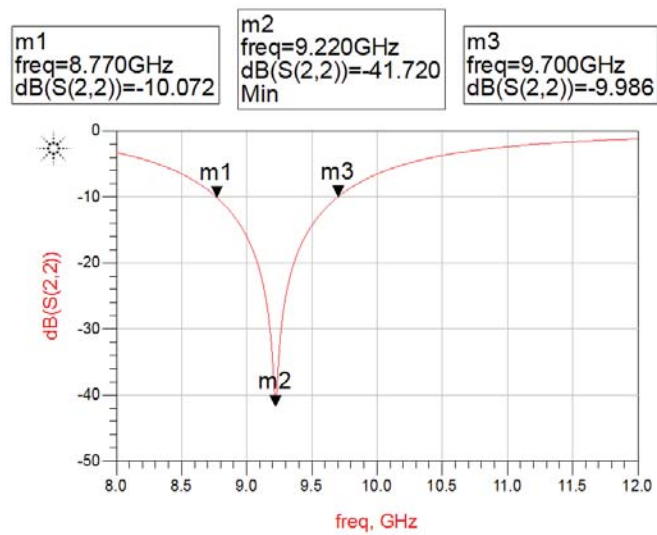


Fig. 3.18a Respuesta final aproximación de la curva de la fig. 2.16.

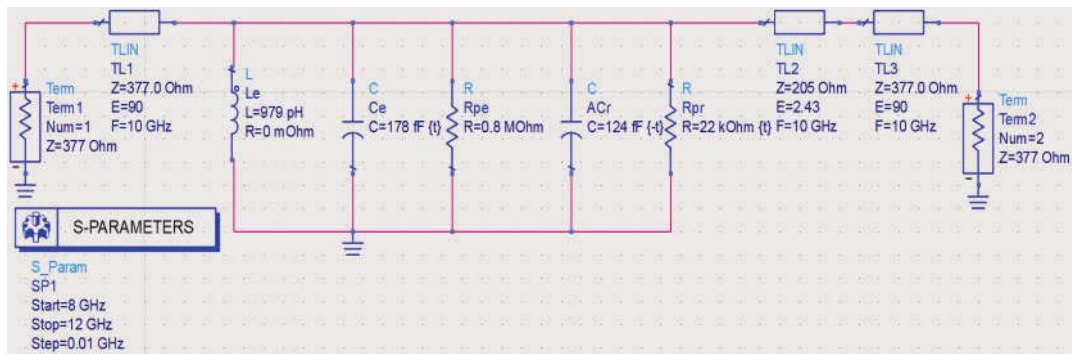


Fig. 3.18b Modelo final de la SSFR con los C_{DC} ajustados con $D_c = 0.9mm$.

Los valores obtenidos en ADS de $ACr = 40fF$ con $D_c = 0.1mm$ y $ACr = 124fF$ con $D_c = 0.9mm$, solo el segundo se halla adentro del intervalo $30fF \leq ACr, aproximado \leq 124fF$ obtenido en el paso 2 del método anterior de modelado. Esto se debe a que dicho intervalo se obtuvo en CST con elementos concentrados capacitores considerados sin pérdidas, es decir sin un resistor en paralelo. La fig. 3.19 compara en un mismo sistema de ejes a las curvas del modelo con el comportamiento de la estructura. El método de modelado ya presentado puede aplicarse para obtener los modelos equivalentes del resto de los miembros de la SSFR mostrados en la tabla resumen 3.1.

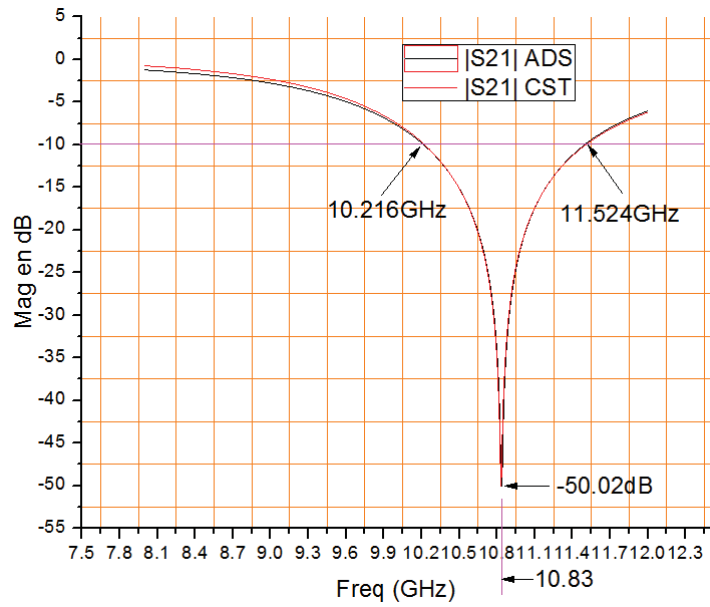


Fig. 3.19a Modelo de la SSFR con $D_c = 0.1mm$.

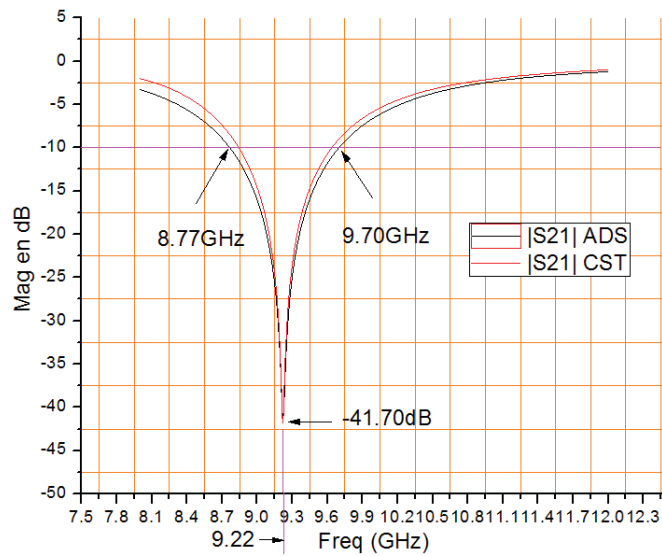


Fig. 3.19b Modelo de la SSFR con $D_c = 0.9mm$.

En la aplicación del método de modelado anterior se concluye que la manera correcta de modelar al grupo de cuatro capacitores en la celda de la SSFR es empleando un circuito R-C en paralelo, y que dichos valores en cualquier punto de $9.22GHz \leq f_{res} \leq 10.83GHz$ se encuentran en los intervalos:

$$40fF \leq ACr \leq 124fF$$

$$59K\Omega \geq Rpr \geq 22K\Omega$$

3.5 Conclusiones del capítulo 3.

Se estudió la potencialidad de los capacitores interdigitales para actuar como elementos reconfiguradores sobre celdas resonantes de geometría circular, se propone un método que permite colocar este tipo de capacitores con tres placas o dedos en las aperturas anulares cada 45° . Todo este conocimiento se aplica para obtener un arreglo operativo reconfigurable con capacitores interdigitales en la banda de $9.22GHz \leq f_{res} \leq 10.83GHz$, del que se derivan cinco miembros que pueden construirse y medirse para comprobar su funcionamiento, los cuales se presentan en la tabla 3.1. También se presentó un método para determinar el modelo eléctrico equivalente de la SSFR, y se aplicó a los miembros 1 y 5 de la tabla 3.1 correspondientes a los extremos de la banda reconfigurable de frecuencia, dichos modelos se presentan en las figs. 3.15b y 3.17b. La consistencia de los modelos encontrados se pone de manifiesto al comparar las respuestas de ambos simuladores CST y ADS en la fig. 3.19, una pérdida registrada más alta en la SSFR con $D_c = 0.9mm$ se explica por un resistor R_{pr} de valor más bajo en su modelo eléctrico.

Capítulo 4

Análisis y diseño de la celda con diodo varactor para obtener la reconfigurabilidad en la frecuencia de resonancia y su optimización.

4.1 Celda con muescas y cortocircuitos radiales en forma de arco.

En el estudio realizado en el cap. 2 se identificaron dimensiones de celdas con la configuración básica de una sola apertura anular mostrada en la fig. 4.1, que con el valor mínimo de capacitancia que presenta el diodo varactor de 0.3pF, se logra un comportamiento transmitivo adentro de la banda X. Específicamente las celdas A.9 – A.15 de la tabla 2.2 obtenidas en el cap. 2, que se muestran repetidas en la tabla 4.1 cumplen con dicha característica.

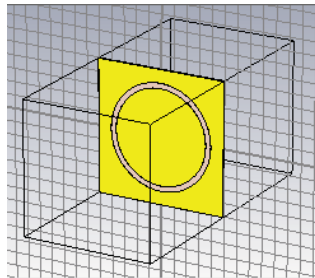


Fig. 4.1 Configuración básica A.

Celda:	r_{ext} [mm]	r_{int} [mm]	W_{AA} [mm]	f_{res} sin $Cvar$ [GHz]	f_{res} a 0.3pF [GHz]	Modo de Operación:
A.7	3.1	3.0	0.1	12.959	7.8776	Transmitivo
A.8	3.0	2.9	0.1	13.367	7.9365	Transmitivo
A.9	2.9	2.8	0.1	13.895	8.0703	Transmitivo
A.10	2.8	2.7	0.1	14.376	8.2993	Transmitivo
A.11	2.6	2.5	0.1	15.628	8.5283	Transmitivo
A.12	2.4	2.3	0.1	17.000	8.8730	Transmitivo
A.13	2.3	2.2	0.1	17.587	9.0930	Transmitivo
A.14	2.0	1.9	0.1	20.111	9.8360	Transmitivo
A.15	1.9	1.8	0.1	21.230	9.8397	Transmitivo

Tabla 4.1 Resumen del comportamiento de la configuración básica A, buscando la variación de f_{res} adentro de la banda X aplicando la estrategia 2 de análisis de la sección 2.7.

La forma de la celda debe cambiar para poder soldar al diodo varactor SMV2019-040LF correspondiente a un dispositivo con encapsulado SOD-882 de montaje superficial. En el caso de la superficie pasiva esto no fue necesario porque los capacitores interdigitales se construyeron al mismo tiempo que la superficie, son parte de ella. Agregar un par de muescas también es útil porque sirven de marcas durante la colocación manual del dispositivo para su posterior soldado. La fig. 4.2 sirve para estimar el tamaño de las muescas los rectángulos representan las terminales soldables del diodo (*pads*).

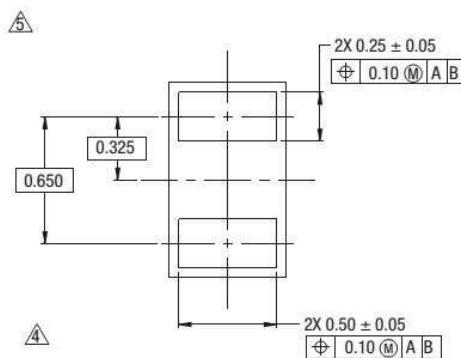


Fig. 4.2 Vista inferior del diodo. Dimensiones en mm.

Agregando un par de muescas tanto en el eje de simetría horizontal como el vertical, se afectan a ambas polarizaciones lineales de la OEM la horizontal y vertical, y así poder colocar como máximo a cuatro diodos varactores. Con estos cambios la configuración básica de la fig. 4.1 evoluciona hacia la nueva configuración B de la fig. 4.2.

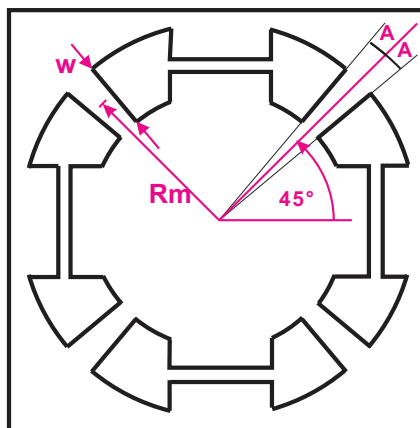


Fig. 4.3 Configuración B de la celda.

En la fig. 4.3 además del radio medio R_m y del ancho de la apertura anular w característicos de la configuración básica, se agregan cortocircuitos basados en arcos de metal, que unen la zona central de la celda con sus alrededores. Los arcos se distribuyen a 45° con la idea de que en el futuro la celda pueda procesar también OEMs con polarización circular, y tienen asociado en su construcción un valor angular igual a $2A^\circ$. La inclusión de dichos arcos de metal no es fortuita, la inductancia de cada uno puede visualizarse como dos contribuciones perpendiculares de inductancia que se agregan sobre cada dirección

de polarización. Al aumentar la inductancia global de la celda, se espera que las pérdidas se reduzcan, como se explica más en detalle en la sección 4.4. Como se verá en breve, la presencia de dichos arcos de metal también ayuda para lograr la reconfigurabilidad de f_{res} adentro de la banda X.

Hay otros cambios en las entradas que serán considerados en las simulaciones a partir de ahora. Si bien el espesor de cobre del sustrato RO4003C es nominalmente de $T_{cobre} = 17\mu m$, y es el que se utilizó en el Cap. 3, se ha observado que el proceso de fabricación planar requiere una degradación completa del cobre que ya viene depositado en el sustrato en la cara inferior que no se utilizará para grabar la superficie, quedará solo el dieléctrico, y una degradación parcial de la cara superior para reducir el relieve sinuoso de origen y tener una superficie más pareja en la estructura final electromagnética. Estas operaciones reducen hasta $7\mu m$ al espesor originalmente considerado. Así que con el fin de obtener simulaciones más realistas se debe considerar ahora a $T_{cobre} = 10\mu m$. Por otra parte para medir el comportamiento electromagnético de la celda se requiere una guía de onda WR-90 para la banda X con dimensiones comerciales de $10.16mm \times 22.86mm$, y en el Cap. 2 se consideró como dimensiones para la celda un ancho de $w_{cel} = 10 mm$ y una longitud de $l_{cel} = 10 mm$. Si se asume como una primera aproximación que se tiene libertad en el diseño para aplicar a la estrategia 2 de análisis vista en el Cap. 2 podemos establecer como objetivo una celda con un área que sea la octava parte de la sección transversal de la guía, por lo que las dimensiones de la celda en las simulaciones ahora deben ser de $w_{cel} \times l_{cel} = 5.08 mm \times 5.715 mm$. Otros lineamientos en el diseño deben de seguirse de ahora en adelante, en las simulaciones de las estructuras de las celdas sin capacitores, es conveniente evitar configuraciones que produzcan respuestas en frecuencia que contengan lóbulos laterales demasiado cercanos a la frecuencia de resonancia de interés, como se muestran en la fig. 4.4, ya que al colocar los capacitores para jalar a las frecuencias hacia la banda X, podrían ocurrir más de una frecuencia resonante en la banda X, con el mismo valor de capacitancia para el diodo varactor. La idea básica de la reconfigurabilidad en la frecuencia resonante, al menos como una primera aproximación en este proyecto de tesis, es asociar un valor de frecuencia configurada con solo un valor de capacitancia, es decir obtener una relación biunívoca.

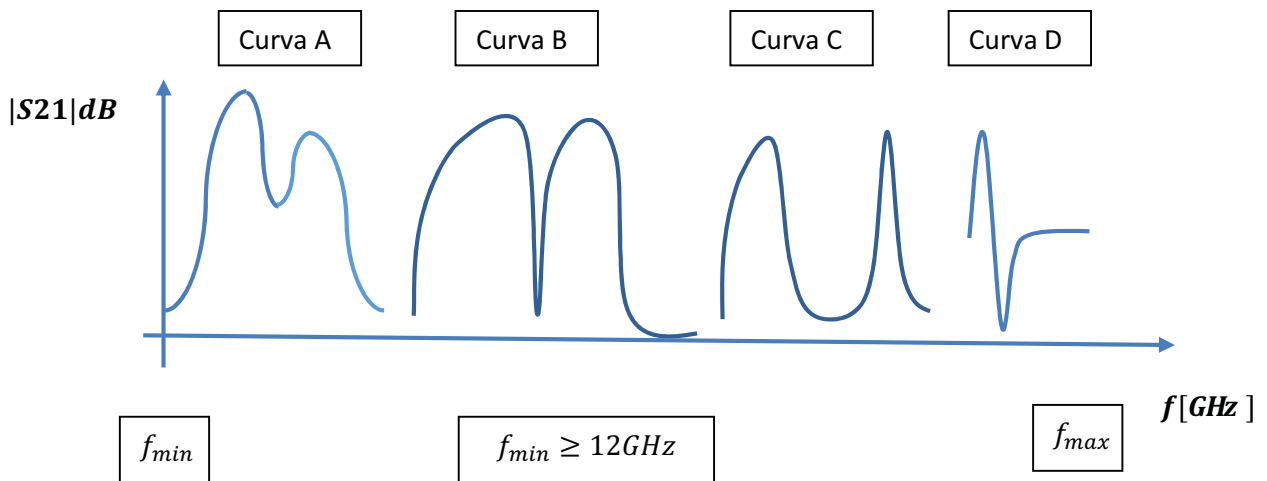


Fig. 4.4 Respuestas en frecuencia que deben evitarse en las simulaciones de las celdas sin capacitores, para garantizar en principio una reconfigurabilidad biunívoca entre f_{res} vs $Cvar$ adentro de la banda X.

Considerando la nueva configuración B de la fig. 4.3 sin capacitores, los cambios mencionados en las entradas, la medida precautoria del párrafo anterior, aplicando la estrategia 2 de análisis explicada en el Cap. 2, y seleccionando como parámetro la longitud angular de los arcos $2A^\circ$, con los valores de 30° y 20° , el cálculo numérico en CST produce los resultados de las figs. 4.5. Es necesario repetir las simulaciones con un intervalo extendido de frecuencia a partir de 10 GHz, como se realiza en las figs. 4.5 (b) y (e), para verificar que no ocurran comportamientos no permitidos como los descritos en la fig. 4.4. Los valores obtenidos para f_{res} sin capacitores para las estructuras de las figs. 4.5(c) y (f) correspondientes a arcos de 30° y 20° , son de $\approx 41.5GHz$ y $\approx 37.2GHz$ respectivamente.

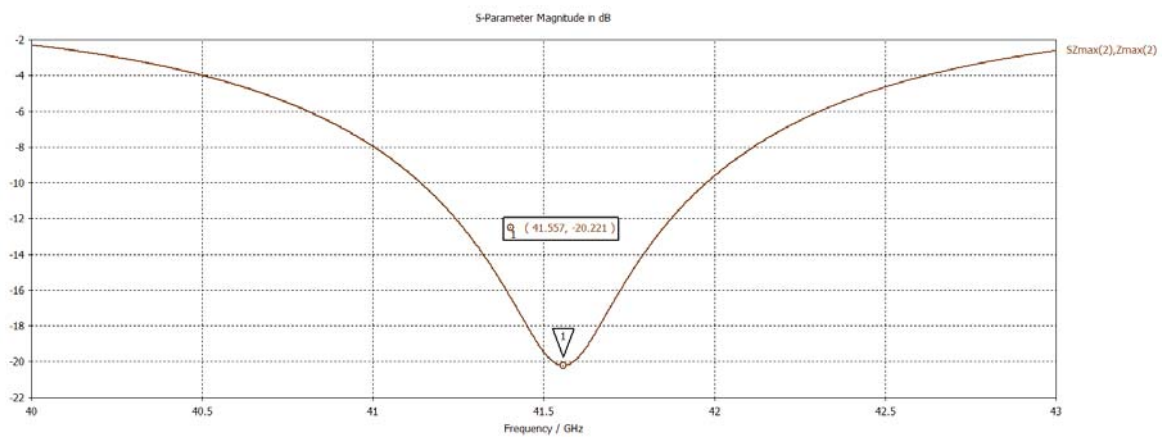
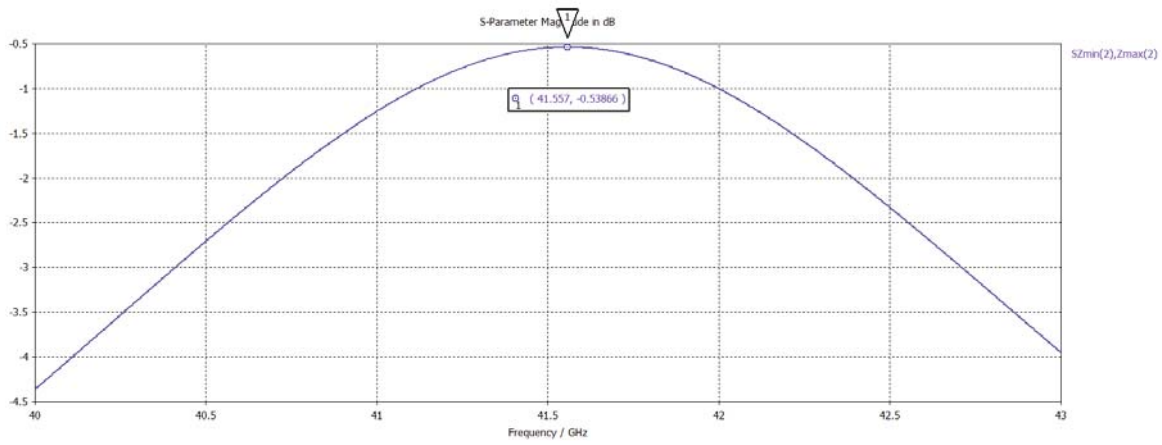


Fig. 4.5 (a) Respuestas de la celda de la fig. 4.4(c) usando un intervalo de $40\text{GHz} \leq f \leq 43\text{GHz}$.

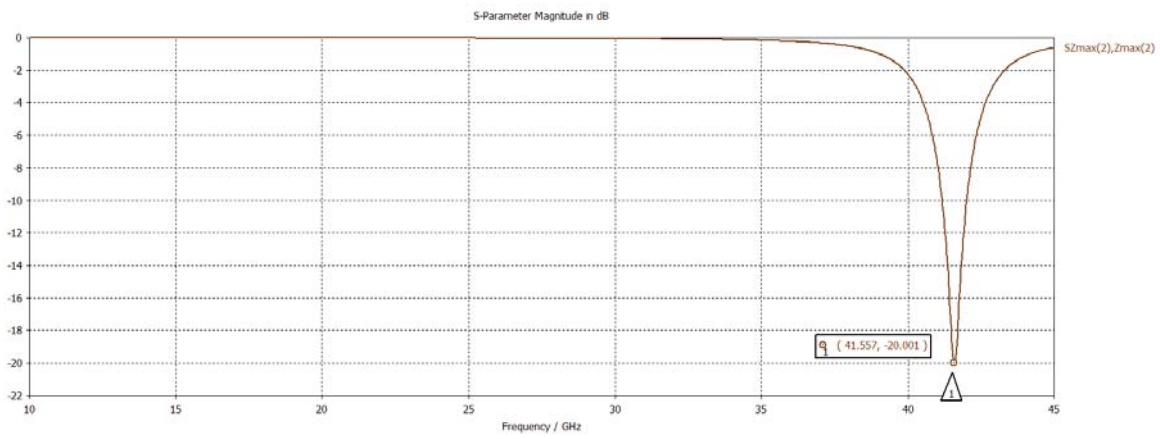
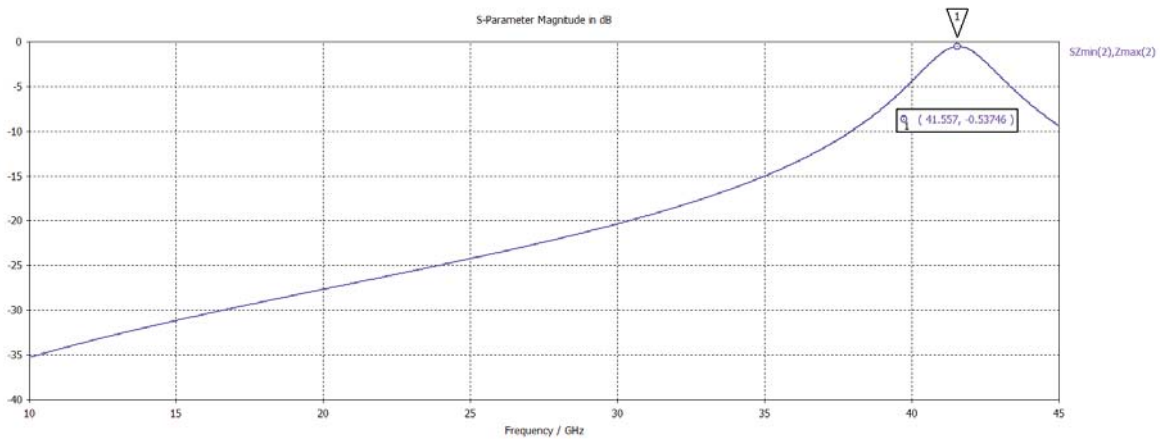


Fig. 4.5 (b) Respuestas de la celda de la fig. 4.4 (c) usando un intervalo de $10\text{GHz} \leq f \leq 45\text{GHz}$.

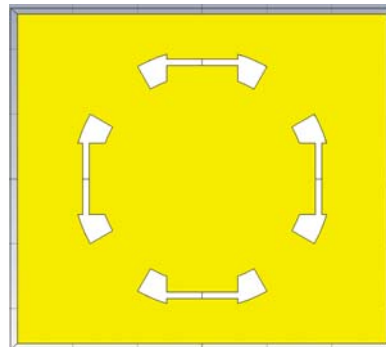


Fig. 4.5 (c) Configuración B de la celda con $2A = 30^\circ$.

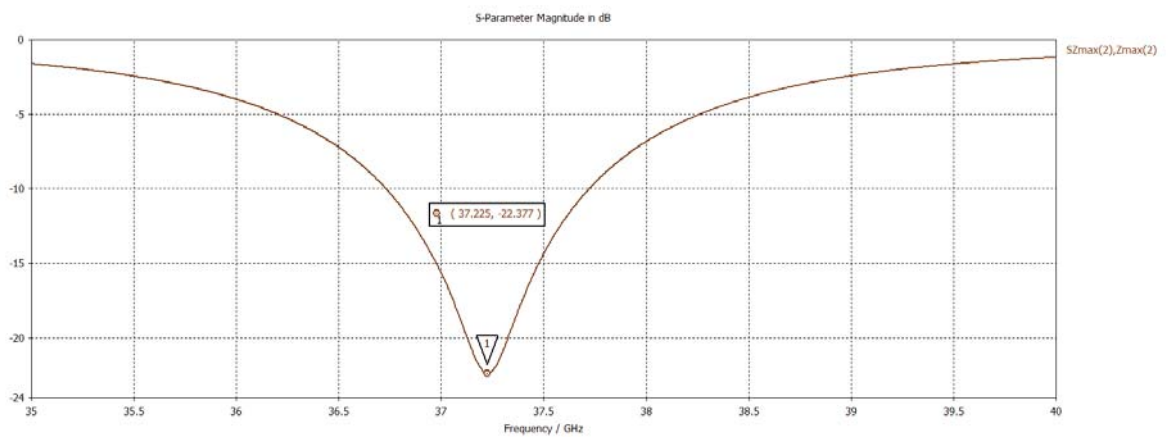
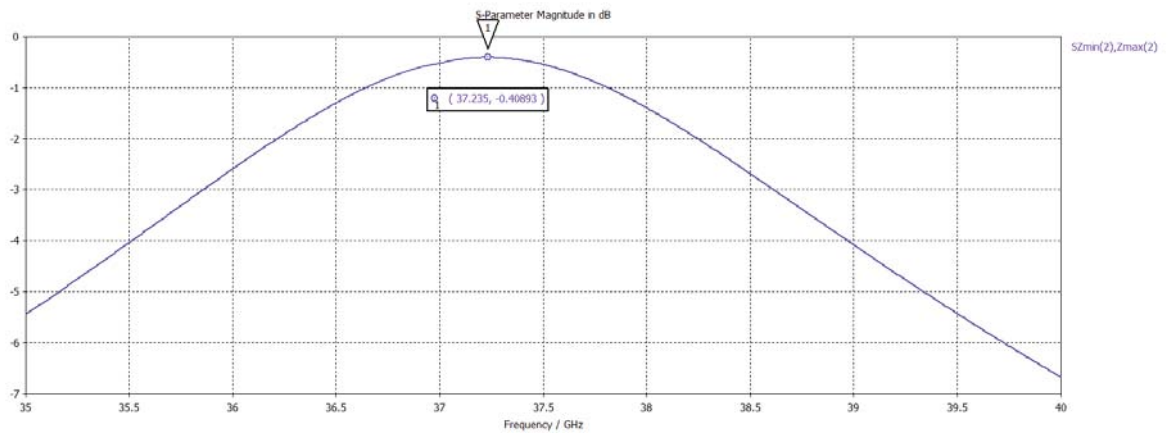


Fig. 4.5 (d) Respuestas de la celda de la fig. 4.4 (f) usando un intervalo de $35GHz \leq f \leq 40GHz$.

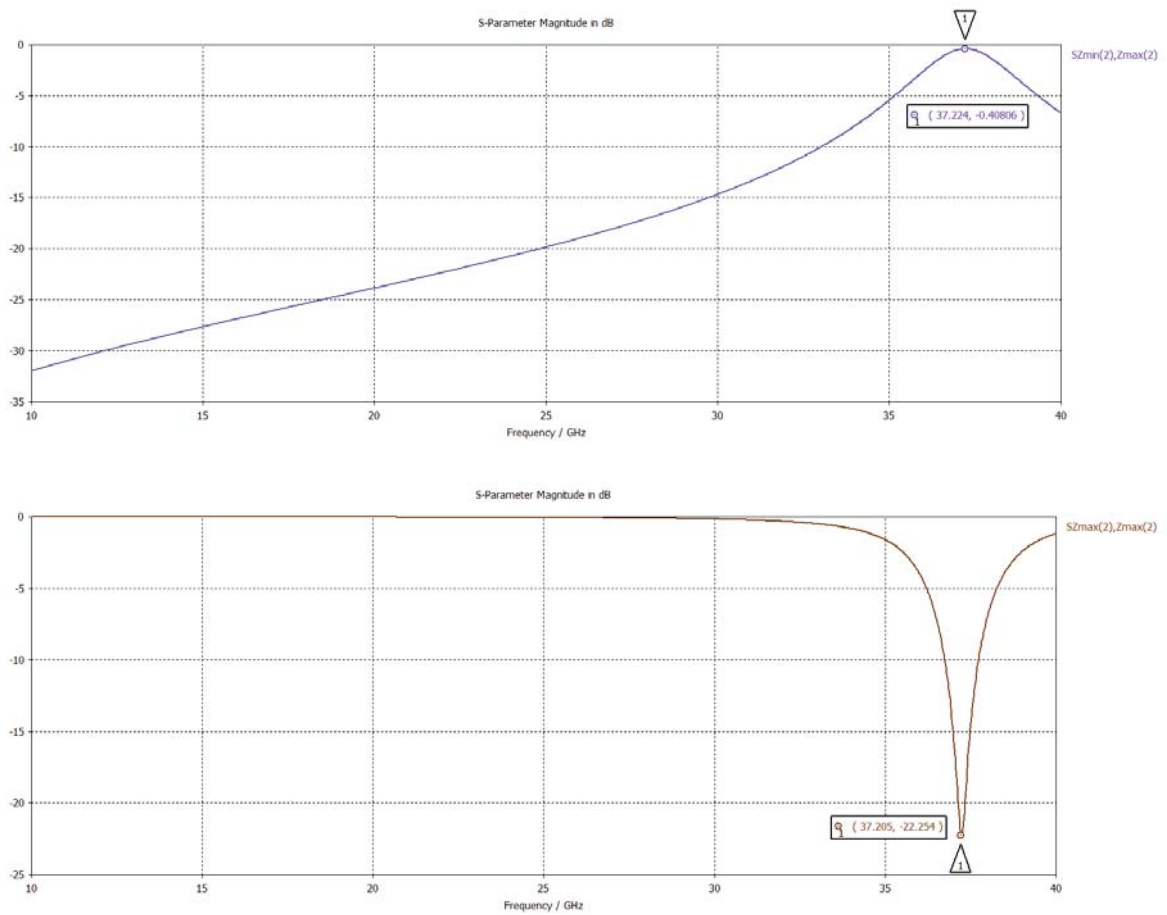


Fig. 4.5 (e) Respuestas de la celda de la fig. 3.4 (f) usando un intervalo de $10\text{GHz} \leq f \leq 40\text{GHz}$.

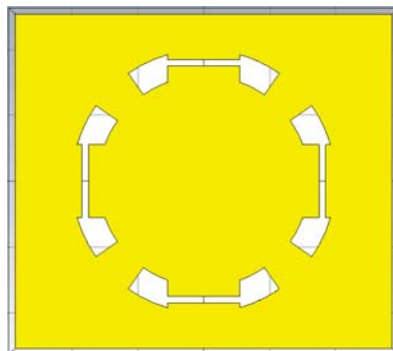


Fig. 4.5 (f) Configuración B de la celda con $2A = 20^\circ$.

Fig. 4.5 Configuración B sin capacitores. Anillo con dieléctrico, cortes radiales en forma de arco y con muescas: $R_m = 1.8\text{mm}$, $w = 0.4\text{mm}$, celda de $m \times n = 5.715\text{mm} \times 5.08\text{mm}$. Se consideran solo dos valores de longitudes angulares para los arcos.

Las curvas de la magnitud del coeficiente de transmisión de las figs. 4.5 (a) y (b), y de las figs. 4.5 (d) y (e), indican bajas pérdidas en la frecuencia de resonancia $\approx -0.53dB$ y $\approx -0.40dB$ respectivamente. Acorde con estos resultados las curvas de la magnitud del coeficiente de reflexión presentan en la frecuencia de resonancia, profundidades muy aceptables en más de $20dB$ en ambos casos, indicando que hay una señal reflejada muy despreciable. La sola estructura sin capacitores externos y sin diodos varactores, presenta bajas pérdidas. Es altamente deseable y muy recomendable que las pérdidas en las estructuras sin y con elementos de control presenten las pérdidas más bajas posibles. Como se ilustra en la fig. 4.6 durante el diseño cambios dimensionales en las estructuras deben orientarse hacia tener a la curva de $|S_{21}|$ lo más cercana posible a $0dB$, y a la curva de $|S_{11}|$ lo más distante posible de $0dB$ a través de valores negativos, en el punto de f_{res} de ambas curvas.

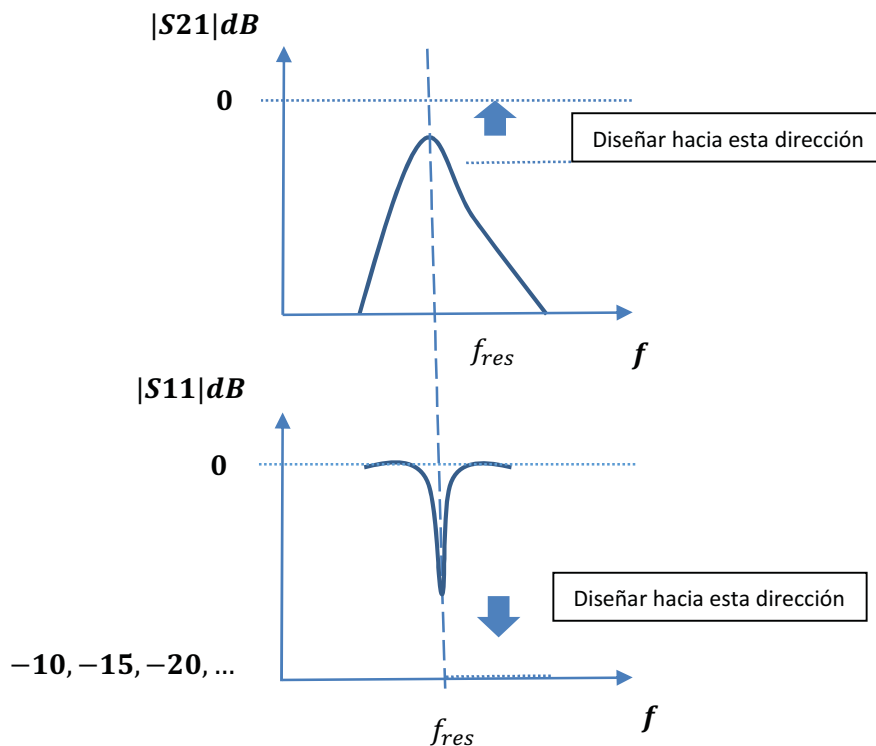


Fig. 4.6 Recursos para reducir las pérdidas en las simulaciones de las celdas.

Ahora se considera a la configuración B con capacitores afectando a la polarización horizontal de la OEM, y se aplica el resolvidor numérico en frecuencia del CST con un barrido paramétrico sobre los valores de los capacitores, $cap = 300fF \rightarrow 760fF$ a diferentes valores de la longitud angular de los arcos $2A^\circ$, los resultados de las simulaciones se muestran en las figs. 4.7. El comportamiento observado es el siguiente:

1. Con $30^\circ, 20^\circ$ y 10° en el valor mínimo esperado de capacitancia del diodo varactor $300fF$ se obtiene $f_{res} > 12GHz$. Es decir la celda opera afuera de la banda X. En la práctica esto no representa un problema, $300fF$ se obtiene aplicando $20V$ al diodo varactor, se limita al voltaje a que sea menor que $20V$. En cuanto a pérdidas introducidas por el dispositivo sí es de importancia,

valores menores de voltaje tienen asociados pérdidas más altas para el dispositivo, que aumentan las pérdidas globales de la celda.

2. Con $10^\circ, 5^\circ, 2^\circ$ y 1° la celda opera en la banda X en un subconjunto del intervalo comercial de capacitancia del varactor.
3. Sin cortos de metal la celda abandona a la banda X en una parte importante del intervalo de capacitancia considerado. Así la presencia de los cortocircuitos es vital para mantener a la celda operando en la banda X, como se prometió explicar en el segundo párrafo de esta sección 4.1.
4. Si bien los cortos mantienen la operación en banda X, introducen más pérdidas mientras más metal contengan con longitudes angulares de arco mayores. En la mayoría de los valores considerados de capacitancia, las pérdidas visualizadas en la magnitud del coeficiente de transmisión, son menores que -1dB (mientras dichas magnitudes sean más negativas hay más pérdidas), y en ciertos casos rebasan los -4dB . En general, las pérdidas son mayores mientras más grande sea la capacitancia en cada una de las longitudes angulares consideradas.
5. Sin cortos de metal la celda presenta las pérdidas más pequeñas, tan solo ligeramente superior que -0.6dB en el valor más alto de capacitancia considerado de 760fF .
6. Las curvas de la magnitud del coeficiente de reflexión no son tan profundas, esto es consecuencia de las altas pérdidas registradas. En algunos casos pueden tener más de -10dB de profundidad. En general, son menos profundas mientras más grande sea la capacitancia en cada una de las longitudes angulares consideradas.

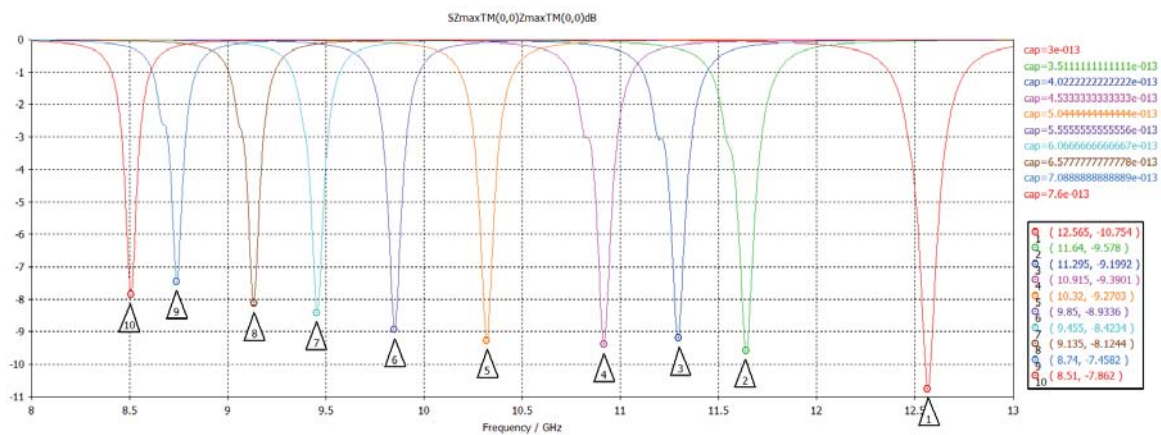
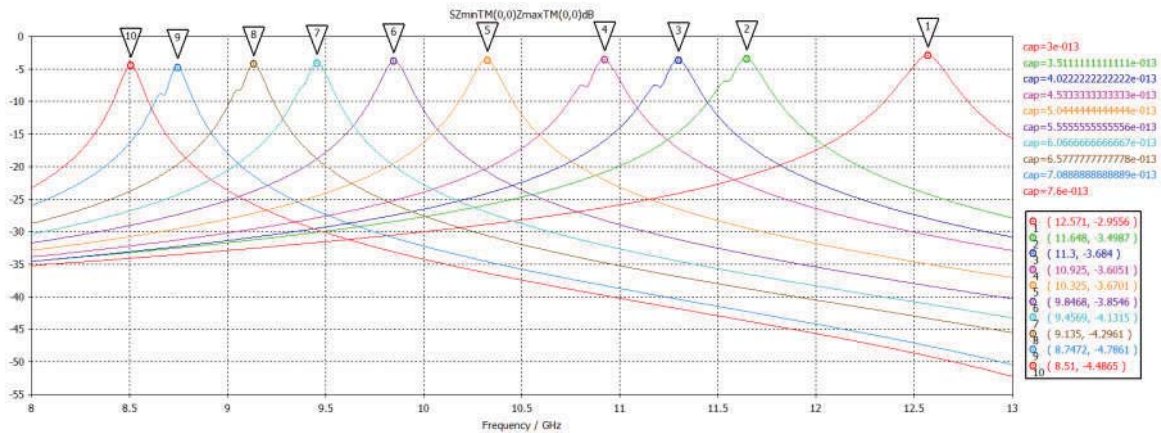


Fig. 4.7 (a) Con $2A = 30^\circ$.

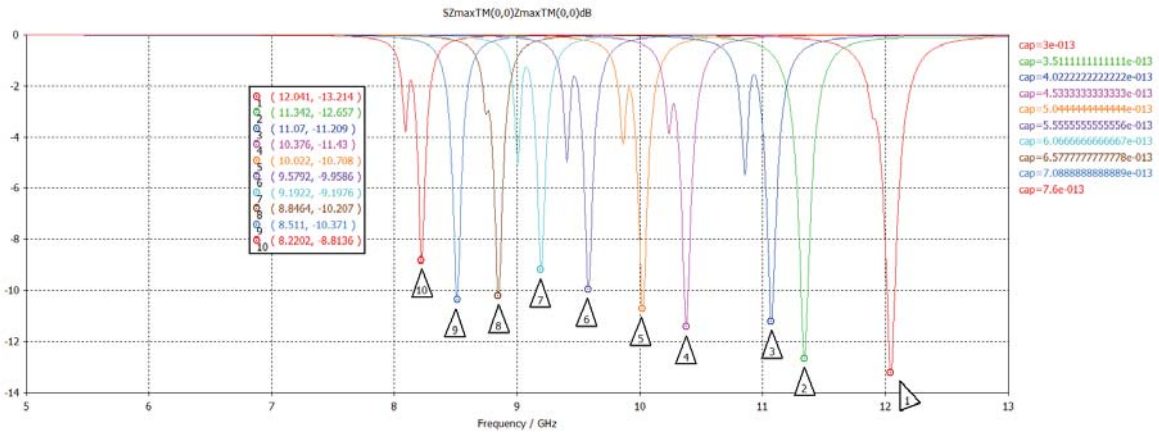
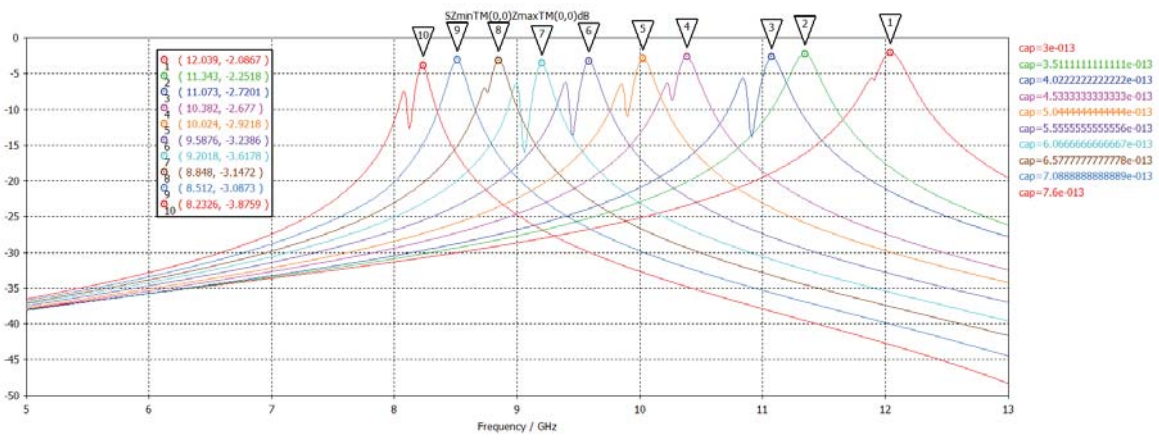


Fig. 4.7 (b) Con $2A = 20^\circ$.

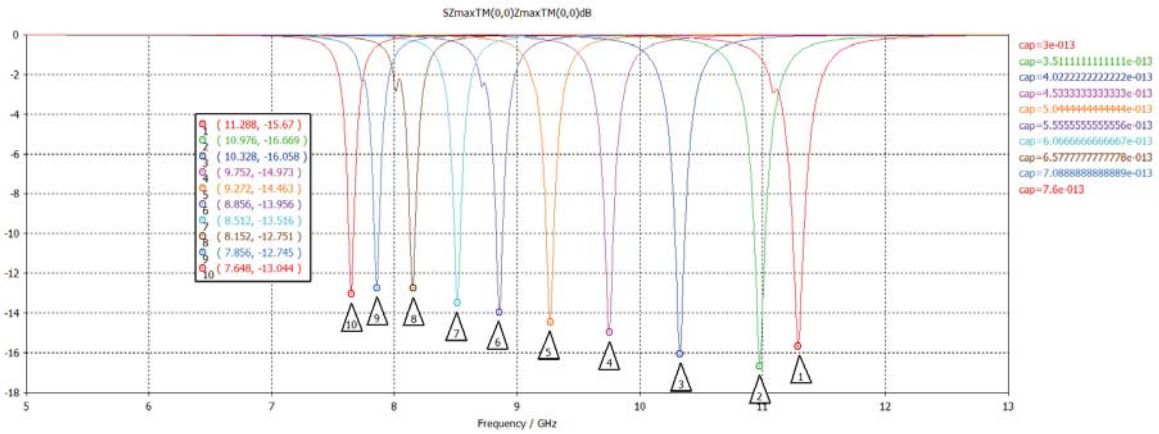
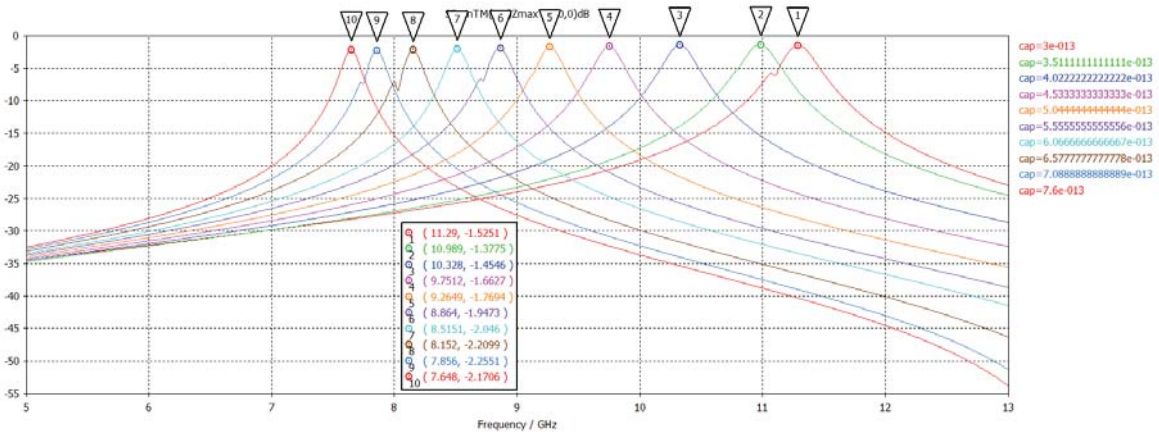


Fig. 4.7 (c) Con $2A = 10^\circ$.

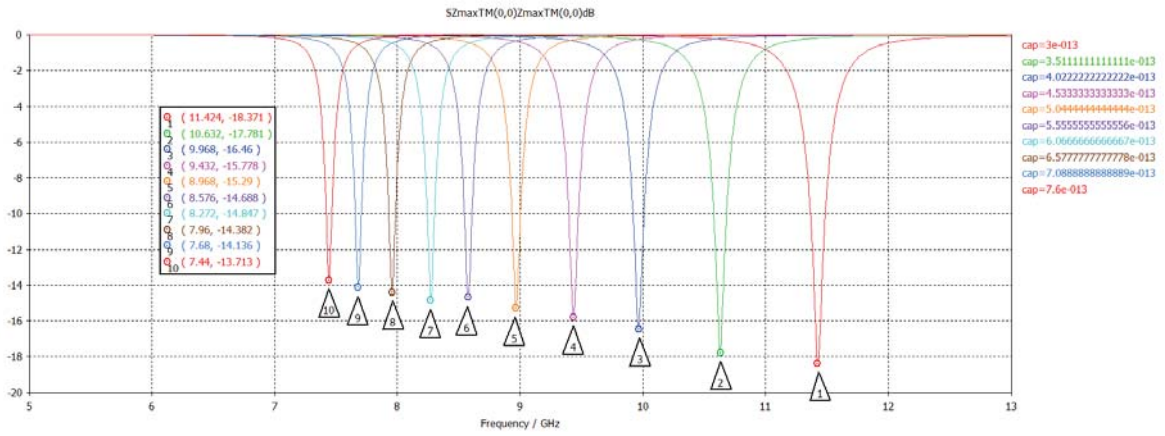
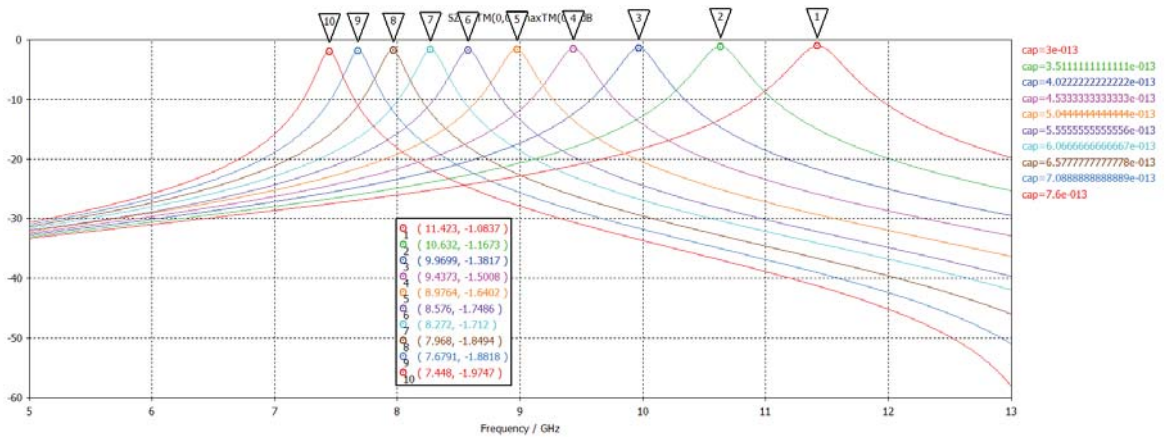


Fig. 4.7 (d) Con $2A = 5^\circ$.

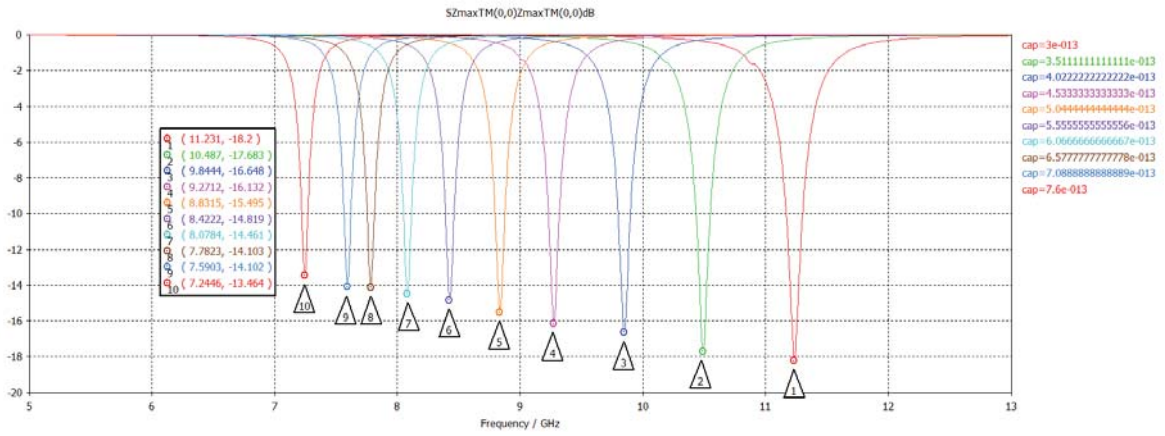
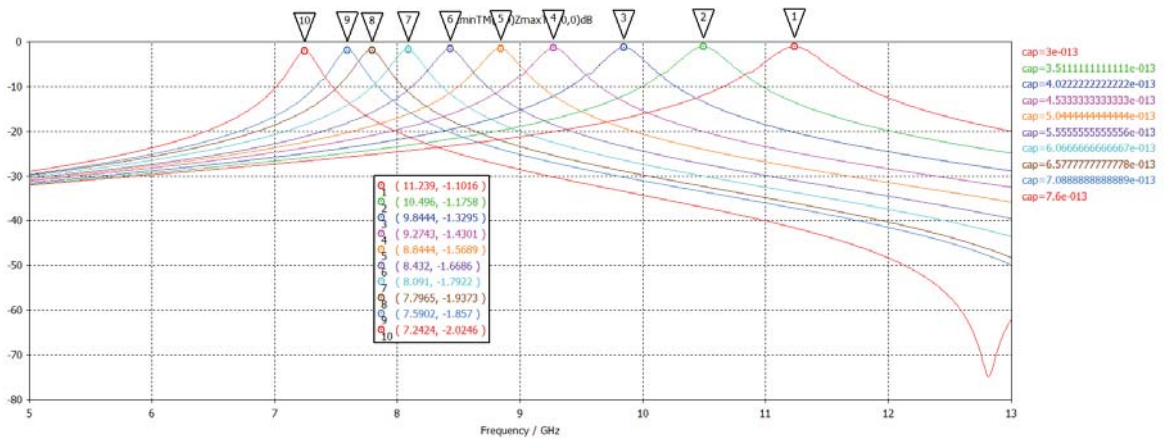


Fig. 4.7 (e) Con $2A = 2^\circ$.

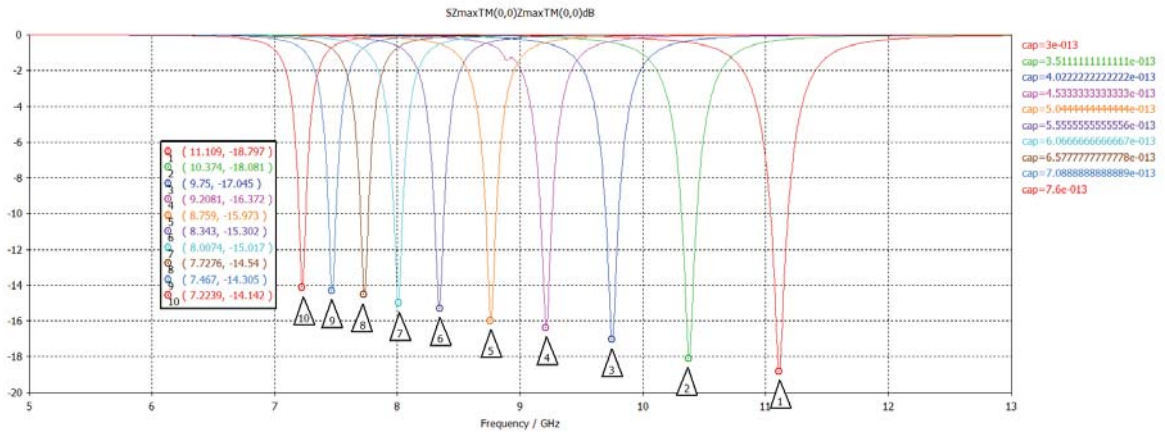
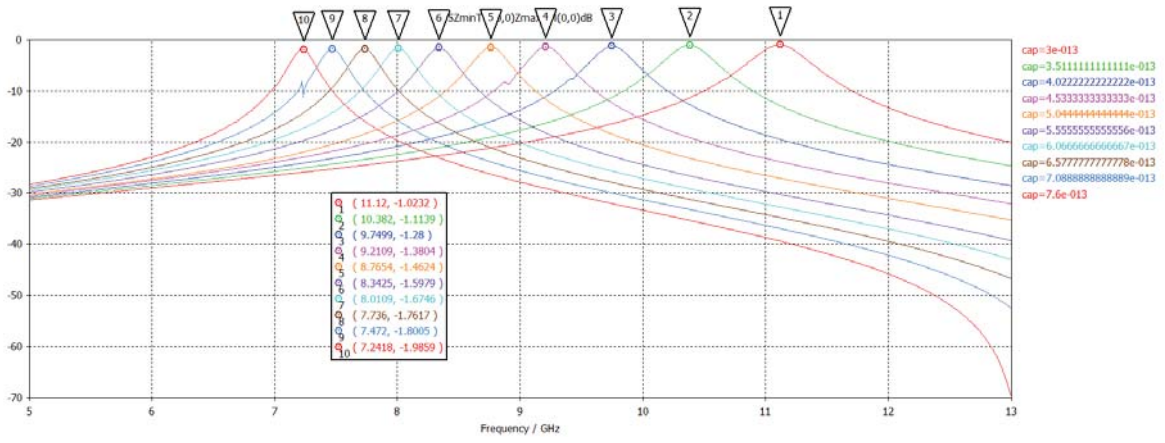


Fig. 4.7 (f) Con $2A = 1^\circ$.

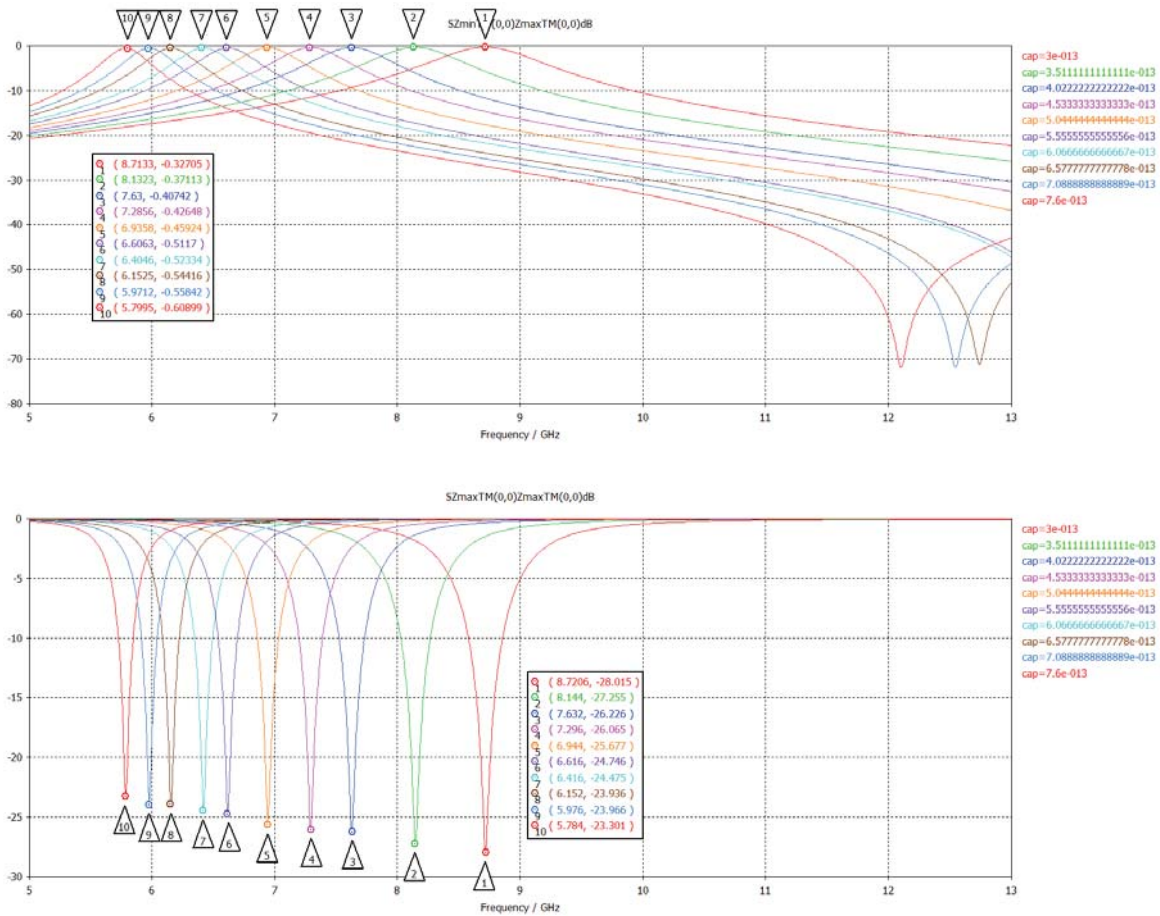
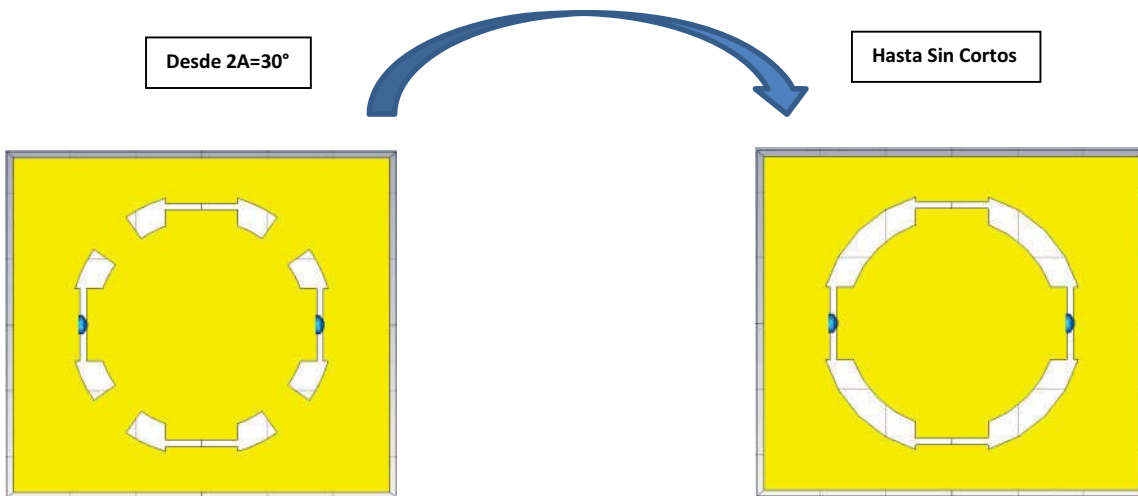


Fig. 4.7 (f) Sin cortocircuitos.



Figs. 4.7 Configuración B con capacitores. Anillo con dieléctrico, cortes radiales en forma de arco y muescas: $R_m = 1.8\text{mm}$, $w = 0.4\text{mm}$, celda de $m \times n = 5.715\text{mm} \times 5.08\text{mm}$. Parametrización con valores de capacitores $cap = 300\text{fF} \rightarrow 760\text{fF}$. A diferentes valores del ángulo $2A^\circ$.

La configuración B está preparada para alojar hasta cuatro diodos varactores, y demuestra la reconfigurabilidad sobre f_{res} pero adolece de presentar pérdidas mayores que $-1dB$. Las pérdidas más bajas se registran con una longitud angular del arco del cortocircuito de 1° , $\approx -1dB$ y una profundidad de $\approx -18dB$ al valor más pequeño de capacitancia considerado (300fF, mejor caso), pérdidas de $\approx -2dB$ y una profundidad de $\approx -15dB$ al valor más grande de capacitancia considerado (606fF, mejor peor caso), respectivamente. Manteniendo aún la operación en la banda X, dentro un subconjunto del intervalo comercial de capacitancia del diodo varactor *de 300fF a 606fF*.

4.2 Celda agregando una apertura anular interna.

Esfuerzos deben realizarse para reducir las pérdidas de la configuración B de la celda, con la que se ha logrado la reconfigurabilidad sobre f_{res} . Una forma práctica de conseguirlo es proporcionar una ruta alterna en la celda por donde la OEM pueda pasar con menos dificultad, mediante una apertura anular interna auxiliar, cuyo ancho sea igual a la distancia de separación entre un par muescas, a saber $0.1mm$ dimensión estimada de la fig. 4.2. La solución parece simple pero la apertura debe ser tal que no se pierda la reconfigurabilidad. Para encontrar el radio medio de la apertura que pueda ser adecuada, quitamos temporalmente los arcos de metal radiales en la celda característicos de la configuración B, con el fin de determinar las dimensiones de la apertura anular interna auxiliar, que brinde las menores pérdidas. A la configuración B con la doble apertura anular, la designamos como configuración C auxiliar. Puesto que gracias a los arcos de metal se tiene la reconfigurabilidad, la siguiente operación es agregarlos manteniendo el radio medio anteriormente identificado de la apertura auxiliar. A esta configuración con la doble apertura anular, y con arcos de metal, la designamos como la configuración D, y es donde finalmente se presentará el progreso o no en la reducción de pérdidas.

Las figs. 4.8 muestran el resultado de las simulaciones para la configuración C auxiliar con capacitores, obtenida de la configuración B de la fig. 4.7 eliminando los arcos de metal, y agregando una apertura anular interna de dieléctrico con ancho de $w_{aux} = 0.1mm$, y se aplica en las simulaciones un barrido paramétrico sobre los capacitores, a diferentes valores del radio medio R_{max} .

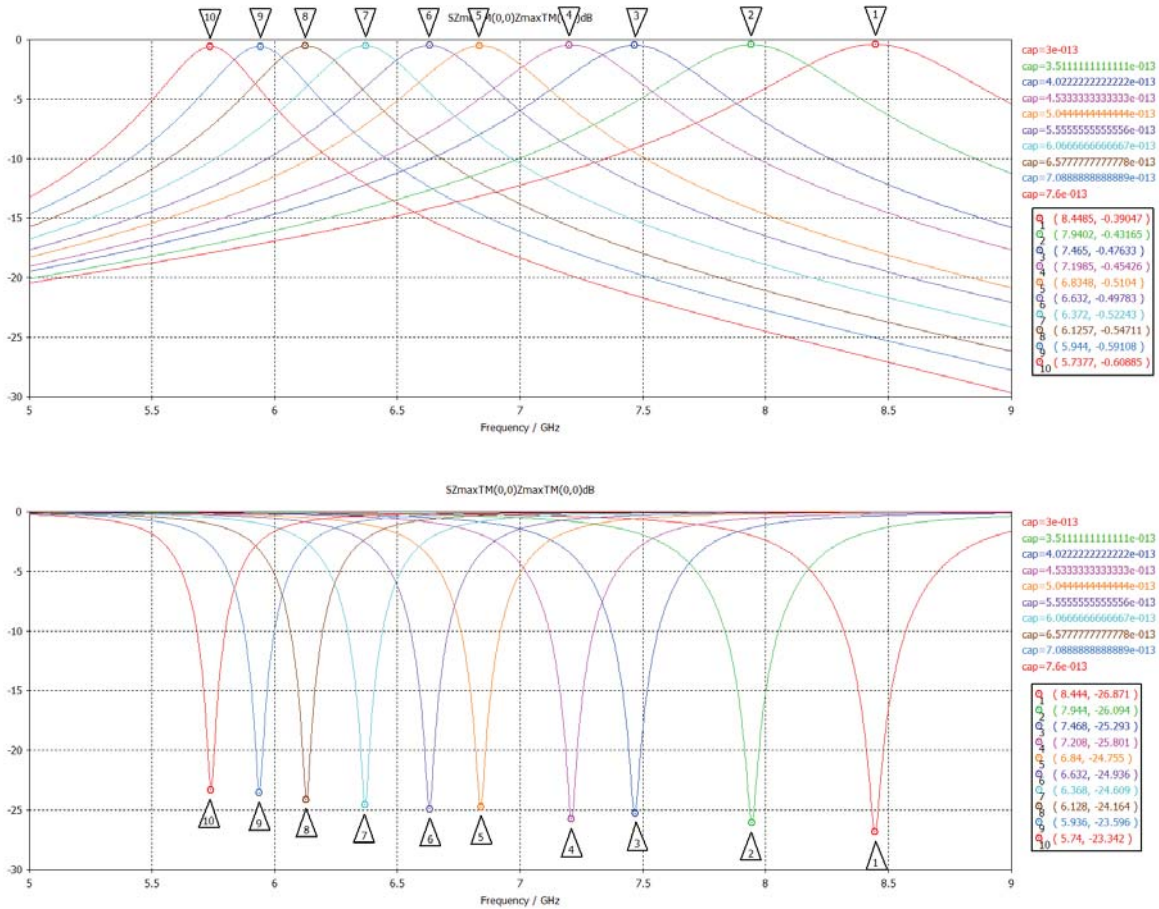


Fig. 4.8 (a) Con $R_{max} = 0.4mm$.

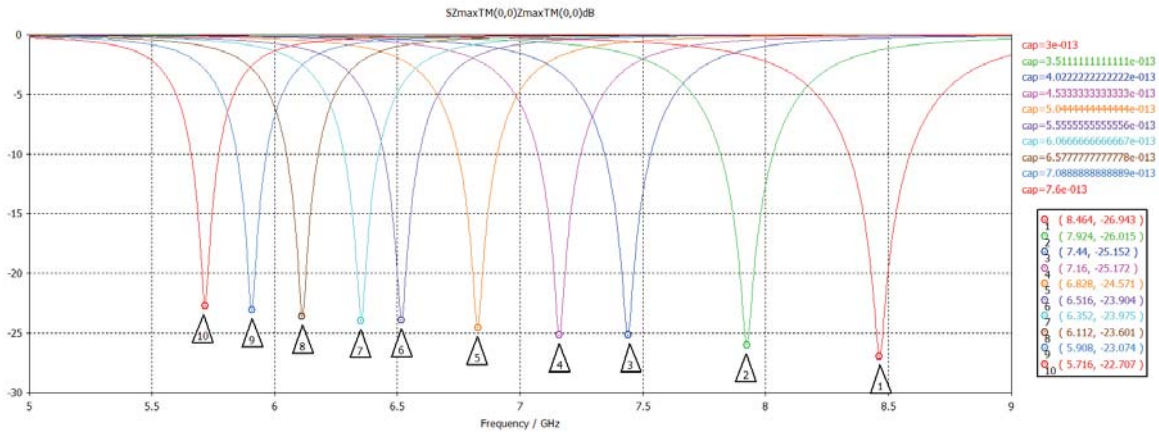
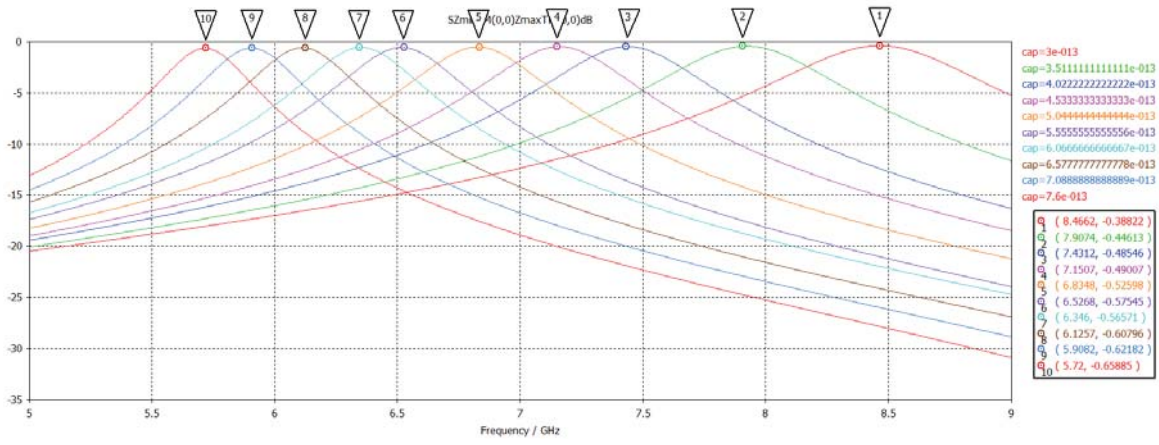


Fig. 4.8 (b) Con $R_{max} = 0.6mm$.

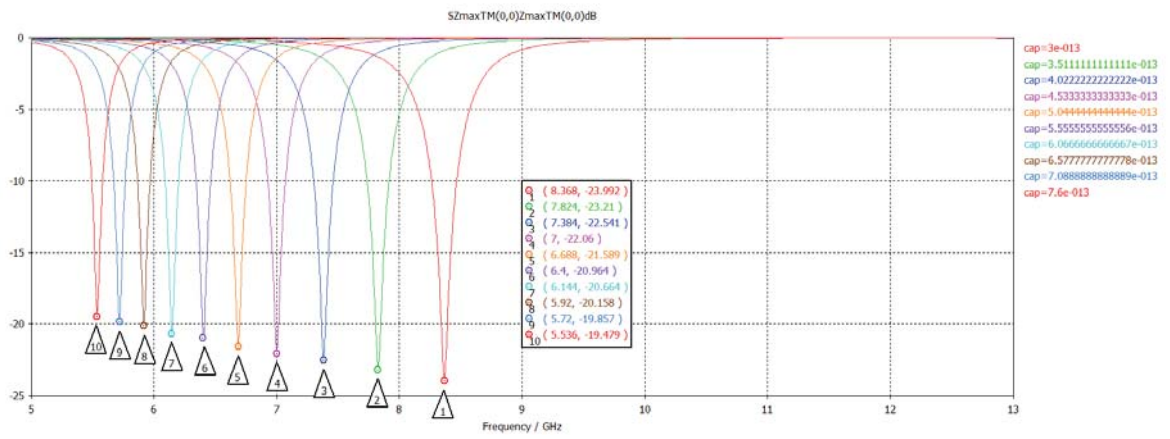
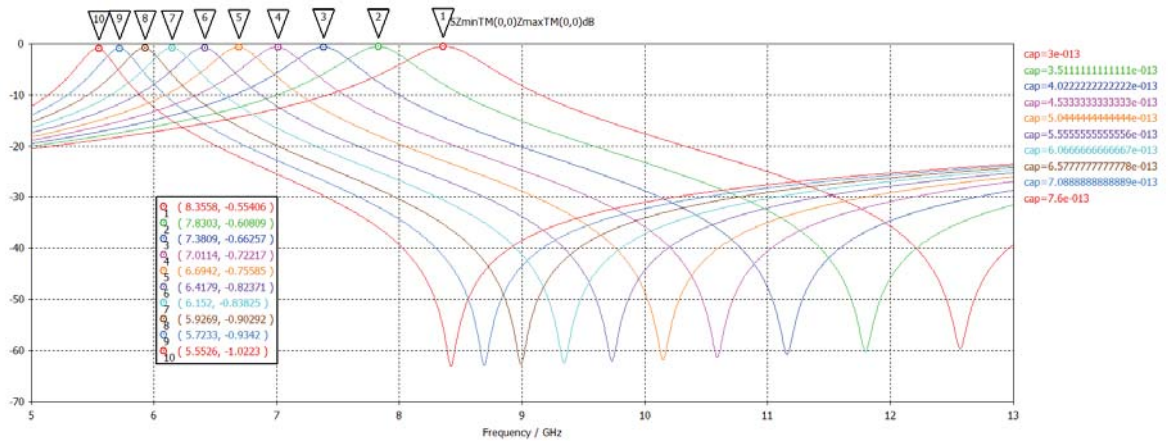


Fig. 4.8 (c) Con $R_{max} = 1.3mm$.

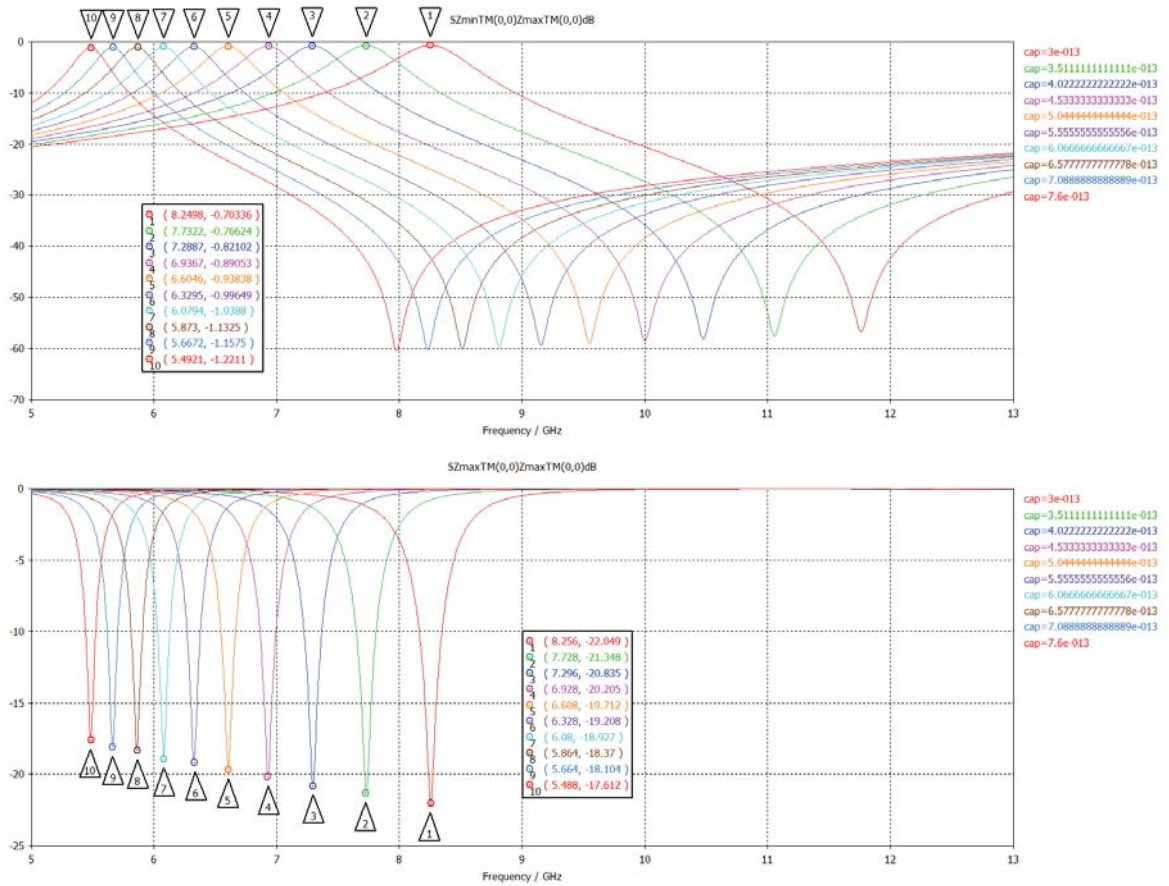
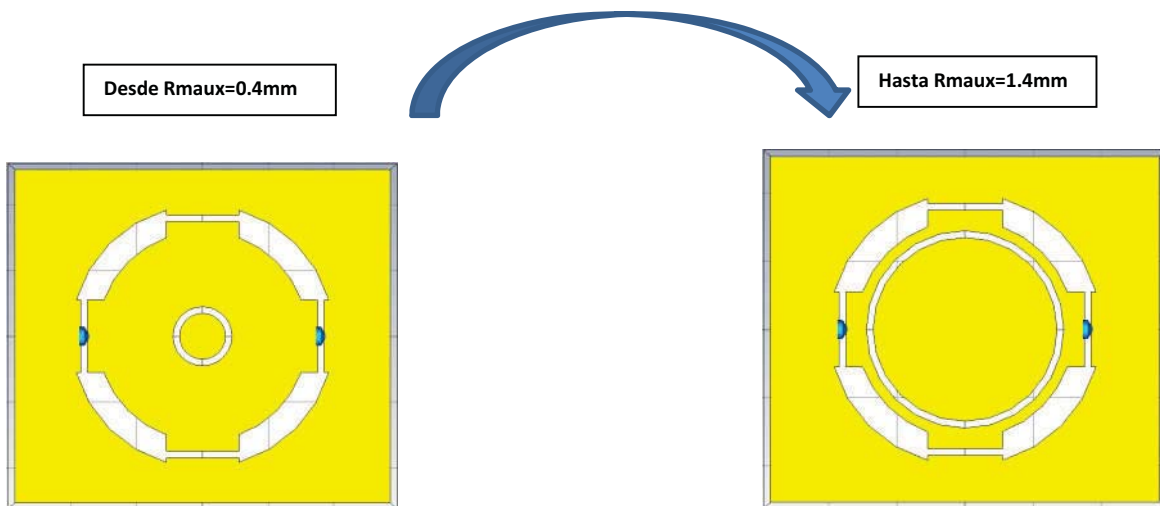


Fig. 4.8 (d) Con $R_{maux} = 1.4mm$.



Figs. 4.8 Configuración C auxiliar con capacitores. Anillo con dieléctrico, sin cortes y con muescas: $R_m = 1.8mm$, $w = 0.4mm$, celda de $m \times n = 5.715mm \times 5.08mm$. La apertura anular del anillo auxiliar interno es $w_{aux} = 0.1mm$. Parametrización con valores de capacitores $cap = 300fF \rightarrow 760fF$. A diferentes valores del radio medio del anillo auxiliar R_{maux} .

El primer objetivo es identificar los mejores valores de R_{maux} que reducen las pérdidas de la celda. En todos los valores considerados de R_{maux} se pierde la reconfigurabilidad en la banda X. A valores menores de R_{maux} las pérdidas vistas en la magnitud del coeficiente de transmisión son más bajas, y la profundidad de la magnitud del coeficiente de reflexión es más alta, es decir la selectividad en torno a f_{res} es mejor. Con $R_{maux} = 0.4mm$ las pérdidas son más altas y la profundidad más baja, en el valor más alto considerado de capacitancia (valores del peor caso) son de $\approx -0.60dB$ y $\approx 23dB$, mientras que con $R_{maux} = 1.4mm$ son de $\approx -1dB$ y $\approx 18dB$, respectivamente. Con $R_{maux} = 0.4mm$ las pérdidas son más bajas y la profundidad más alta, en el valor más bajo considerado de capacitancia (valores del mejor caso) son de $\approx -0.40dB$ y $\approx 27dB$, mientras que con $R_{maux} = 1.4mm$ son de $\approx -0.7dB$ y $\approx 22dB$, respectivamente. Mientras más capacitancia tenga el elemento concentrado, manteniendo la forma y dimensiones de la celda, son mayores las pérdidas registradas. Además no hay una diferencia cuantitativa notable entre las curvas para $R_{maux} = 0.4mm$, de la fig. 4.8(a), y las curvas correspondientes para $R_{maux} = 0.6mm$ de la fig. 4.8(b). Así una apertura anular interna auxiliar adecuada para bajar pérdidas tiene un ancho de $w_{aux} = 0.1mm$ y un radio medio de $R_{maux} = 0.4mm$ ó $0.6mm$.

La configuración C auxiliar permite identificar a la mejor apertura anular interna que brinda las menores pérdidas y profundidad de $\approx -0.60dB$ y $\approx -23dB$ respectivamente, en la capacitancia más alta (peor caso). Sus dimensiones son ancho de $w_{aux} = 0.1mm$, y un radio medio de $R_{maux} = 0.4mm$ ó $0.6mm$.

Ahora se arma la nueva configuración D a partir de la configuración B agregando la apertura anular auxiliar, con dimensiones $w_{aux} = 0.1mm$ y $R_{maux} = 0.4mm$ y $w_{aux} = 0.1mm$ y $R_{maux} = 0.6mm$, y agregando los arcos de metal. Como la longitud angular que más reduce pérdidas en la configuración B fue de $2A = 1^\circ$, solo se considera ésta en la configuración D. Los resultados de las simulaciones considerando al valor del capacitor como parámetro se muestran en las figs. 4.9. Comparando los dos pares de respuestas de las figs. 4.9 (a) y 4.9 (b), no hay una diferencia notable en la reducción de pérdidas, por lo que se selecciona cualquier valor de los dos para R_{maux} .

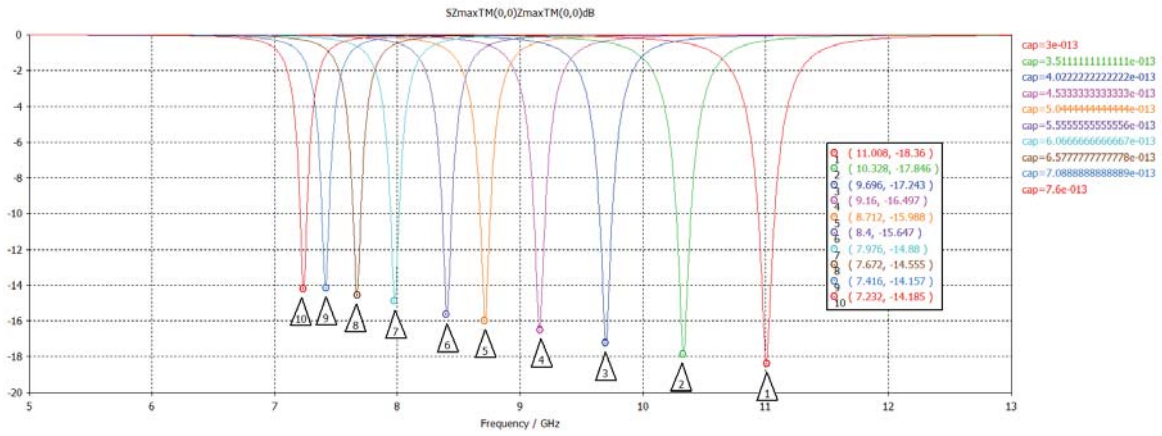
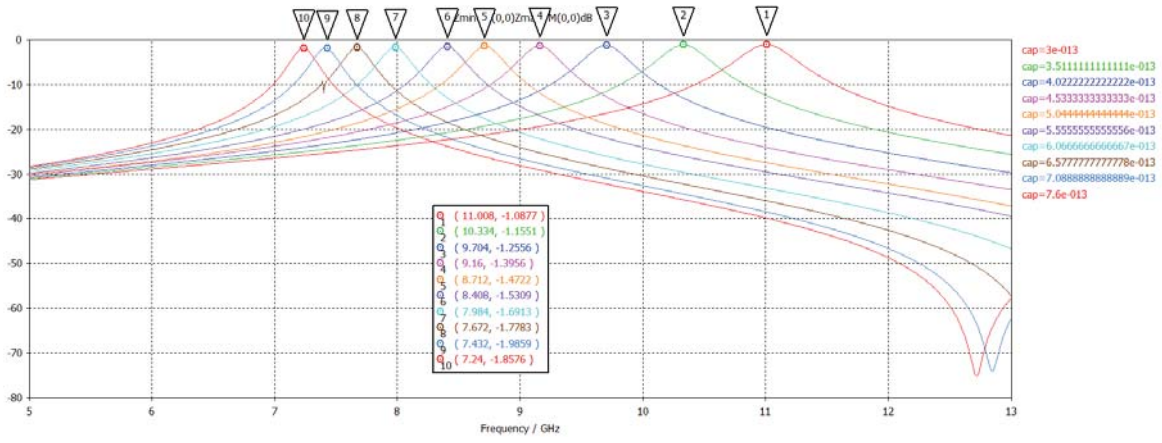


Fig. 4.9 (a) $R_{max} = 0.4mm$

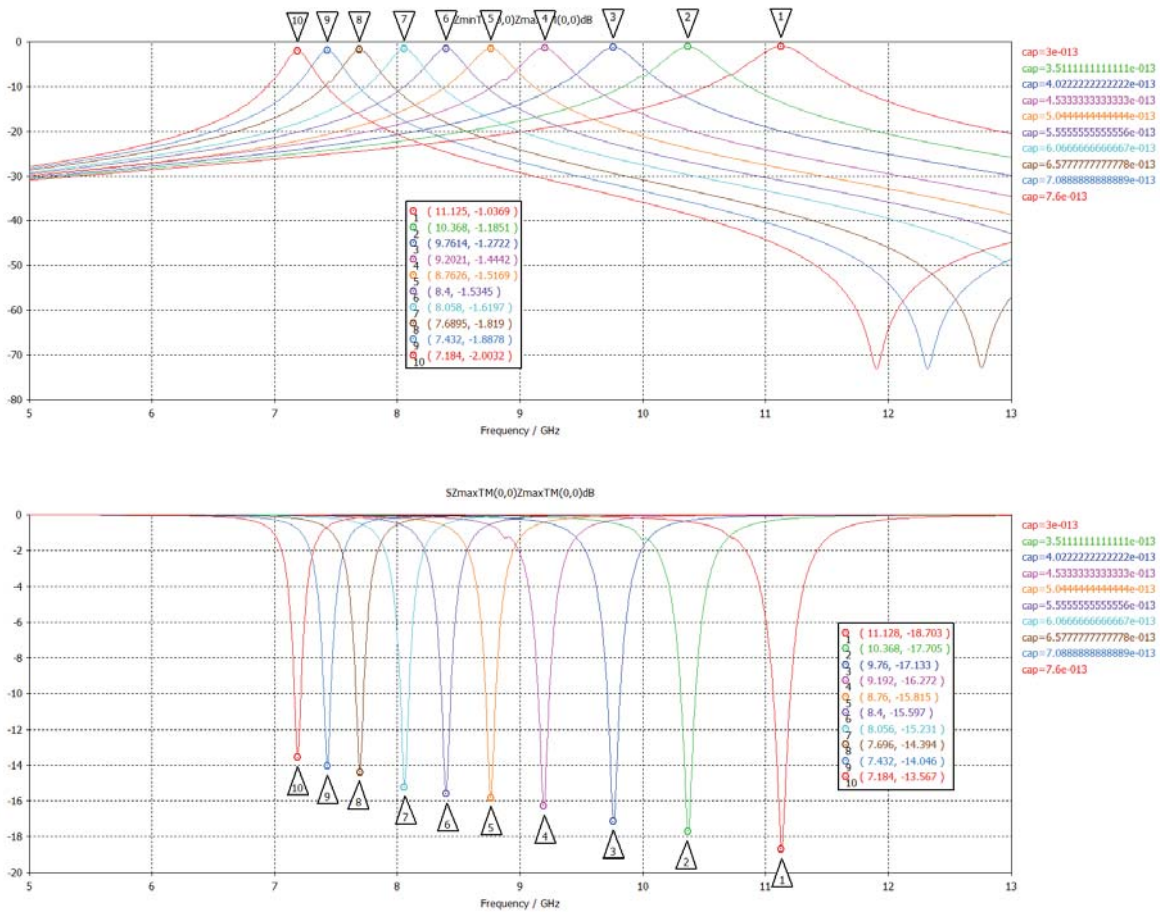


Fig. 4.9 (b) $R_{max} = 0.6mm$



Figs. 4.9 Configuración D con capacitores. Anillo con dieléctrico, con cortes en forma de arco y con muescas: $R_m = 1.8mm$, $w = 0.4mm$, celda de $m \times n = 5.715mm \times 5.08mm$, $2A = 1^\circ$. Las dimensiones de la apertura anular del anillo auxiliar interno es $w_{aux} = 0.1mm$, y con los mejores valores de radio medio identificados en las simulaciones anteriores $R_{max} = 0.4mm$ y $0.6mm$. Parametrización con valores de capacitores $cap = 300fF \rightarrow 760fF$.

La configuración D está preparada para alojar hasta cuatro diodos varactores, y demuestra la reconfigurabilidad sobre f_{res} pero adolece también de presentar pérdidas mayores que $-1dB$. Las pérdidas más bajas se registran con una longitud angular del arco del cortocircuito de 1° , y con un radio medio de la apertura interna anular de 0.4 mm y un ancho de $w_{aux} = 0.1\text{ mm}$, pérdidas de $\approx -1dB$ y una profundidad de $\approx -18dB$ al valor más pequeño de capacitancia considerado (300fF , mejor caso), y pérdidas de $\approx -2dB$ y una profundidad de $\approx -15dB$ al valor más grande de capacitancia considerado (606fF , mejor peor caso), respectivamente. Manteniendo aún la operación en la banda X, dentro de un subconjunto del intervalo comercial de capacitancia del diodo varactor de 300fF a 606fF .

4.3 Celda ajustando los cortocircuitos radiales rectos.

Se realizan esfuerzos adicionales para reducir aún más las pérdidas, sustituyendo los cortocircuitos radiales en forma de arco a 45° con una longitud angular de 1° , (que tiene asociadas las menores pérdidas en la configuración B) por cortocircuitos rectos radiales. La hipótesis es que al sustituir cortocircuitos en forma de arco por rectos, sus contribuciones de inductancia en las direcciones de polarización horizontal y vertical sean de un valor más uniforme lo cual podría beneficiar a la reducción de las pérdidas. Para estimar el intervalo en el ancho de los cortos rectos, se miden empleando CST al ancho de los extremos de los cortocircuitos en forma de arco como se muestra en la fig. 4.10.

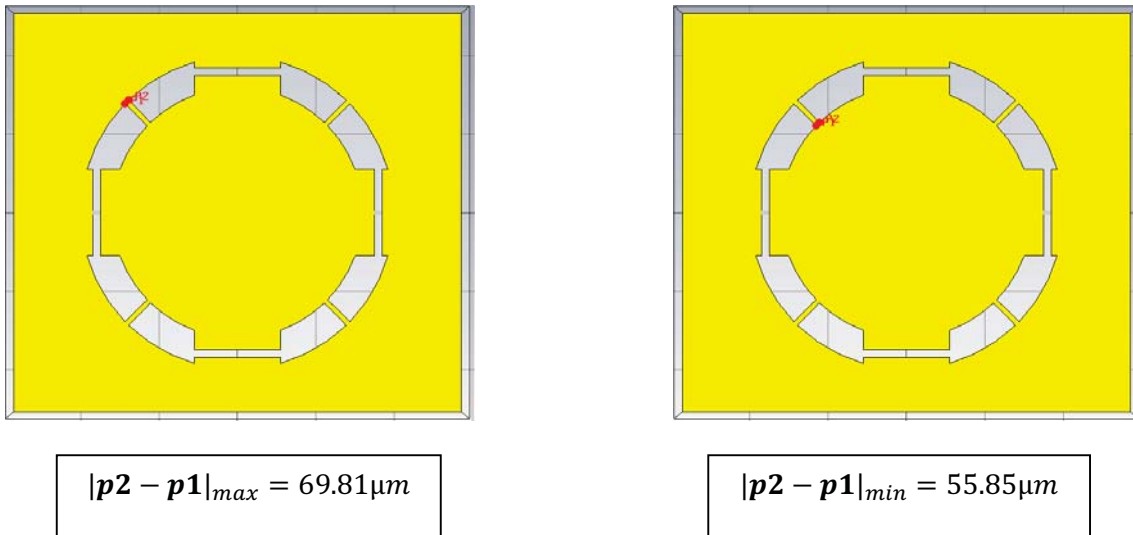


Fig. 4.10 Celda a optimizar con la configuración B. Anillo con dieléctrico, cortos y muescas: $R_m = 1.8\text{ mm}$, $w = 0.4\text{ mm}$, $m \times n = 5.715\text{ mm} \times 5.08\text{ mm}$. Adecuando los arcos radiales a 45° en cortos rectos.

Como se aprecia en la fig. 4.10, el intervalo útil para minimizar pérdidas para el ancho de los cortos rectos es de $55.85\mu\text{m} \leq w_{\text{corto}} \leq 69.81\mu\text{m}$ aunque para tener un panorama más amplio en el comportamiento, seleccionamos un intervalo de trabajo más amplio $30\mu\text{m} \leq w_{\text{corto}} \leq 100\mu\text{m}$ para las simulaciones de la configuración B con capacitores los resultados se muestran en las figs. 4.11. Sin importar el valor de w_{corto} las pérdidas se mantienen entre -1dB y -2dB y son más altas mientras más alta sea la capacitancia del elemento concentrado, no existe una diferencia marcada entre un valor de w_{corto} y otro.

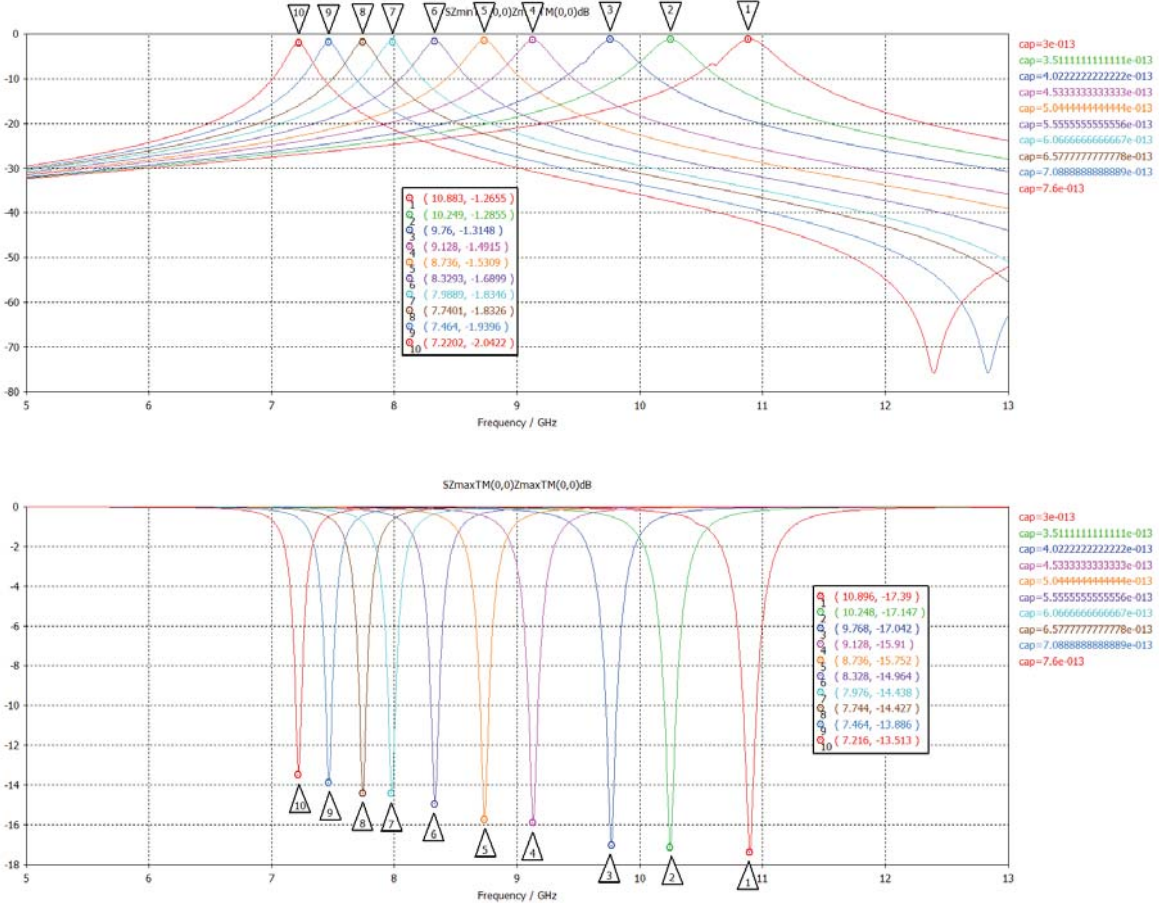


Fig. 4.11 (a) $w_{\text{corto}} = 100\mu\text{m}$.

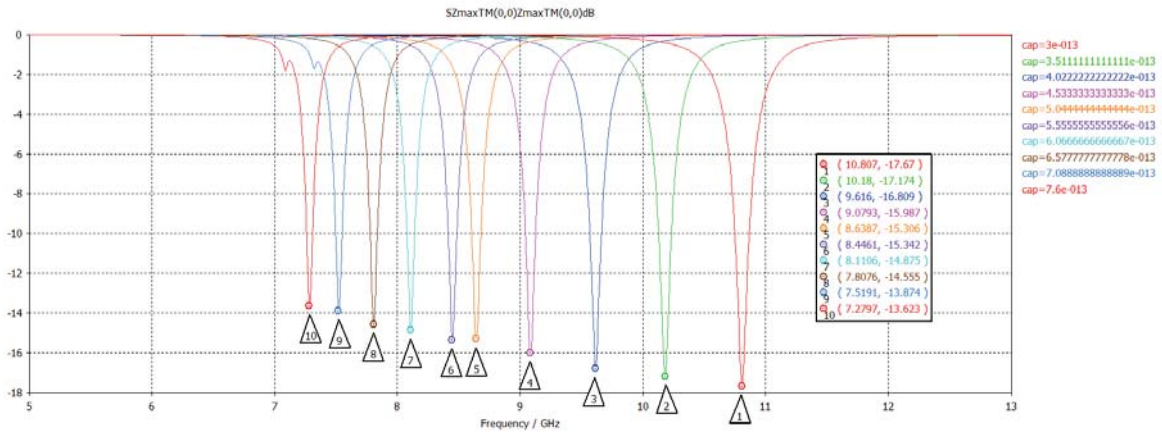
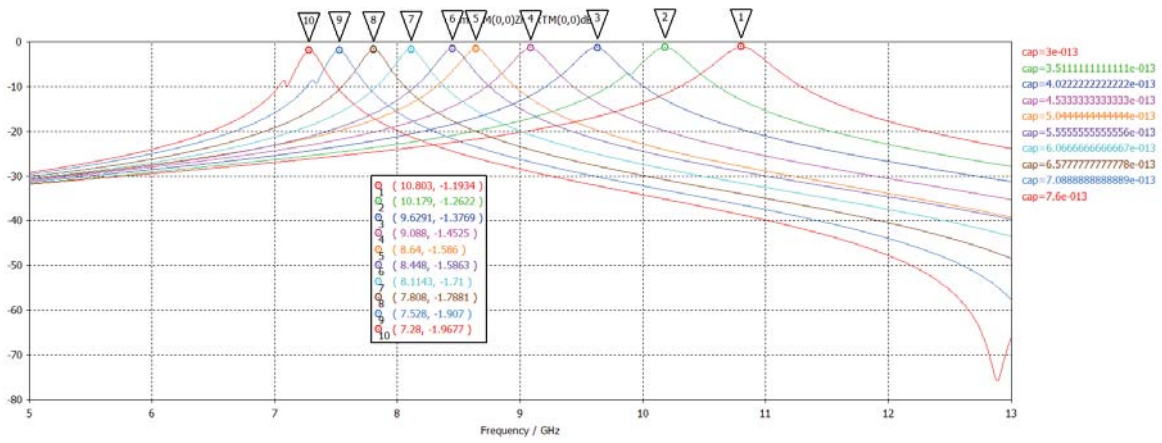


Fig. 4.11 (b) $w_{corto} = 70\mu\text{m}$. Archivo: Aprox6

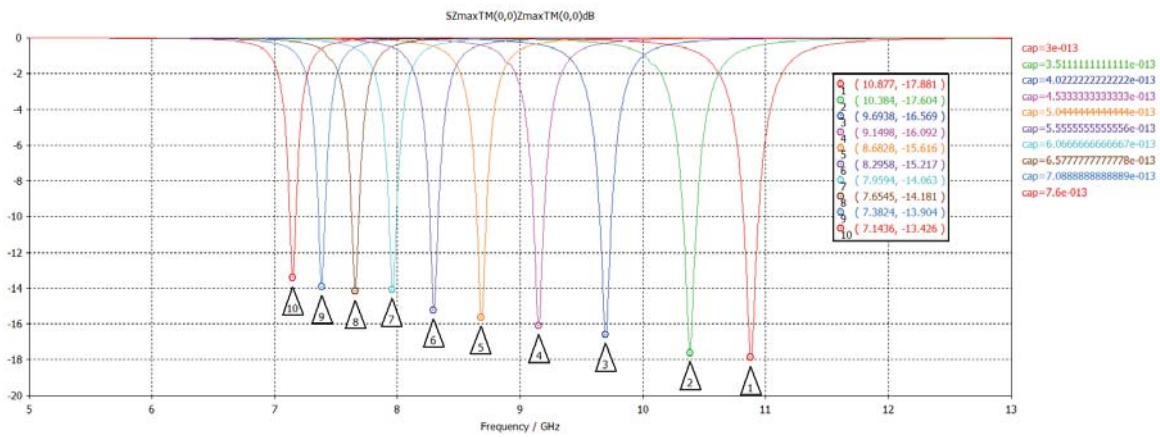
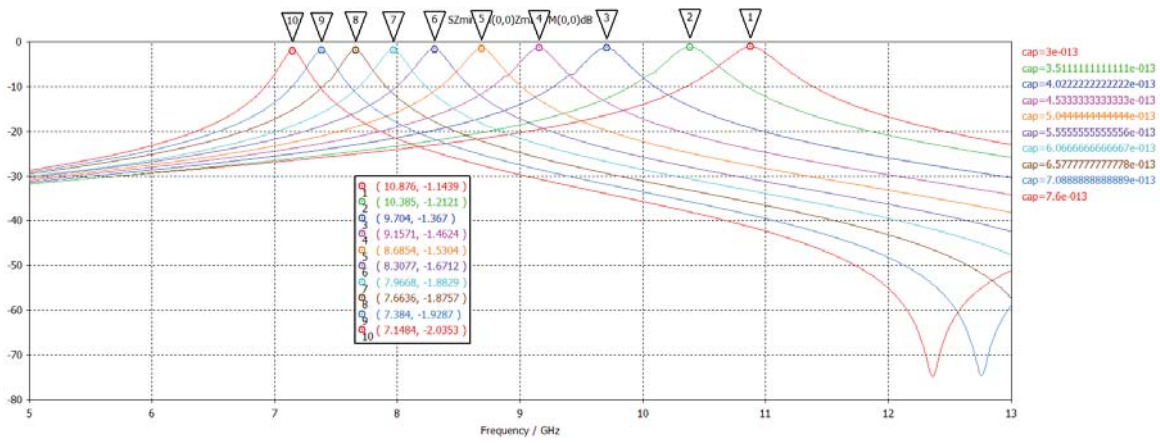


Fig. 4.11 (c) $w_{corto} = 60\mu\text{m}$.

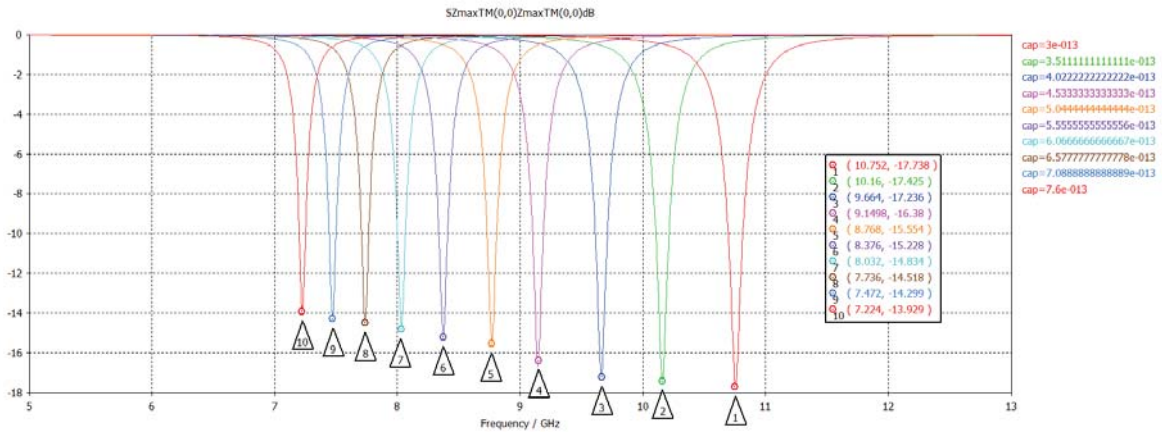
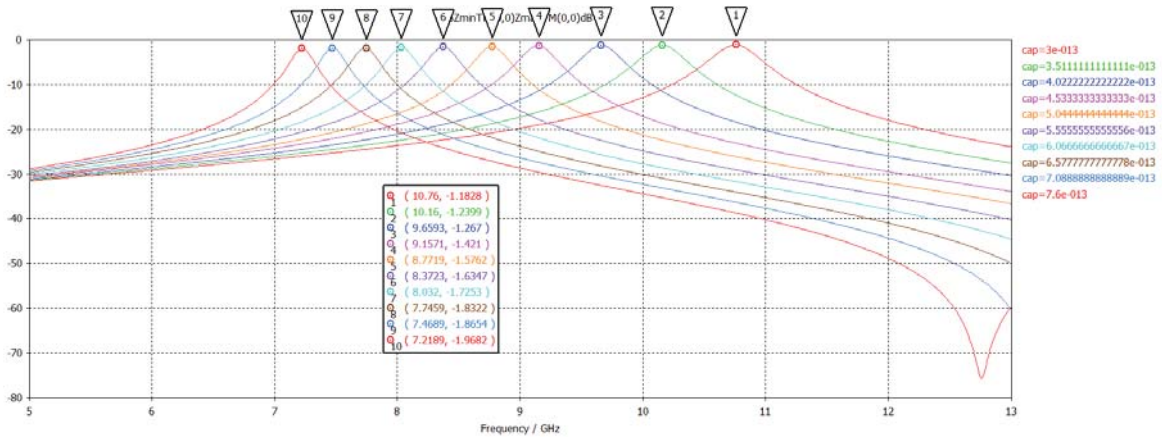


Fig. 4.11 (d) $w_{corto} = 50\mu\text{m}$.

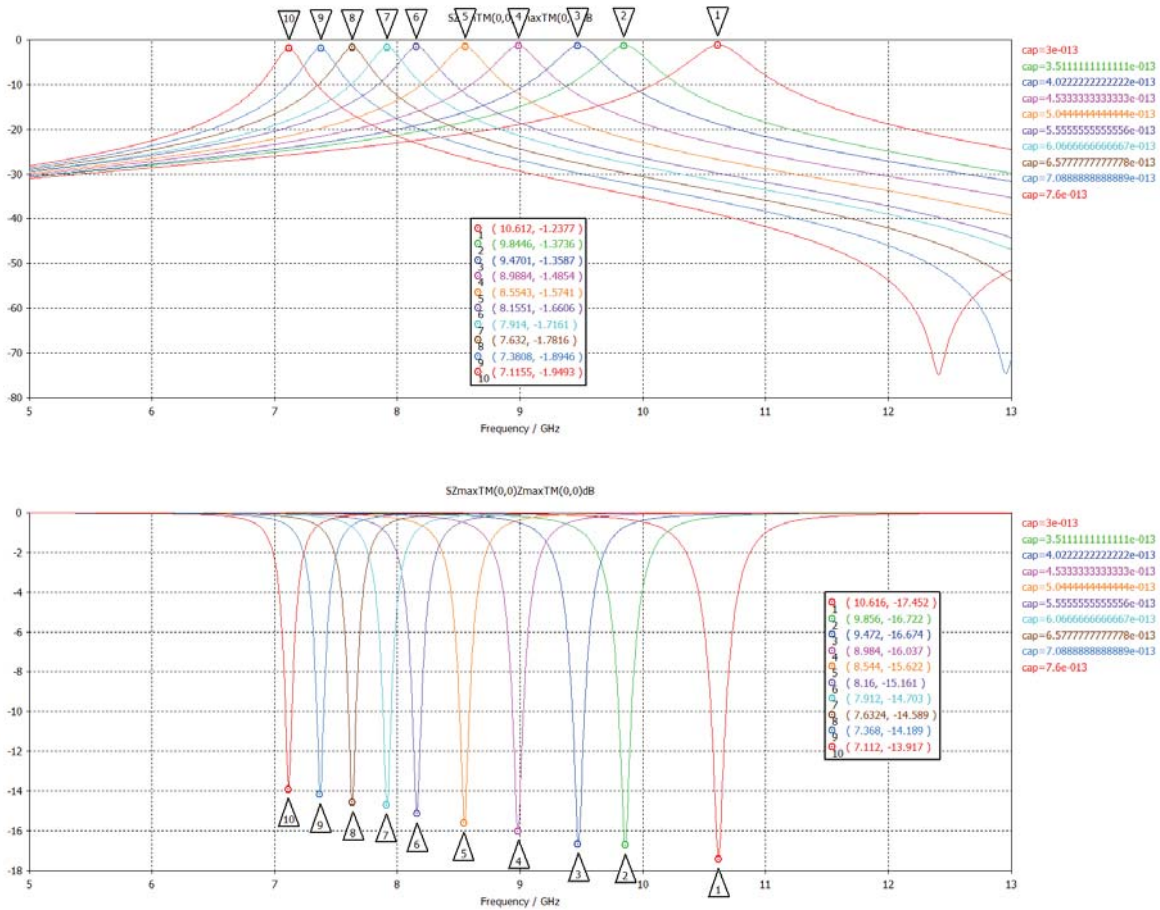


Fig. 4.11 (e) $w_{corto} = 30\mu m$.

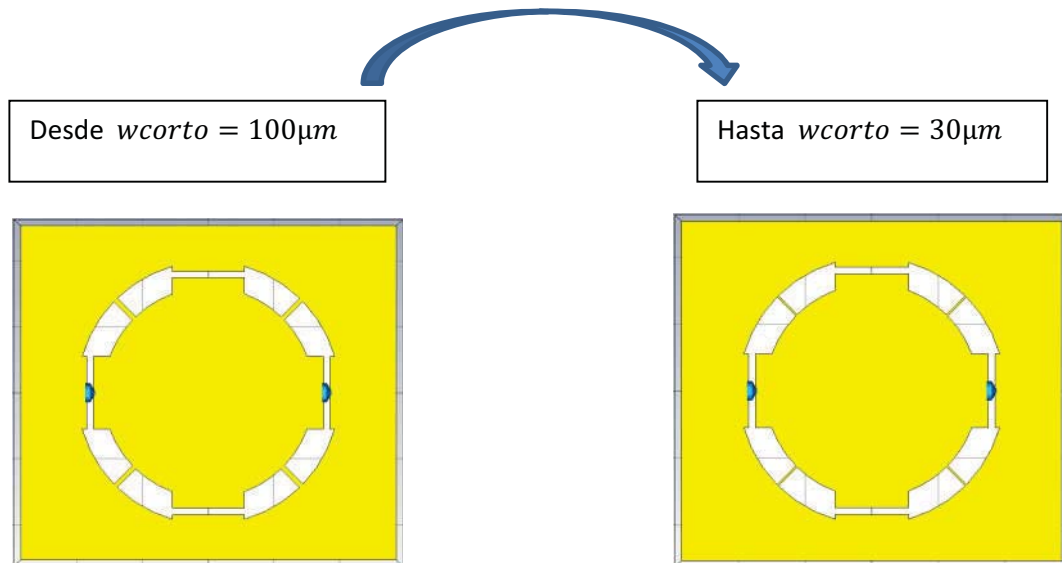


Fig. 4.11 Configuración B con cortocircuitos rectos con capacitores. Anillo con dieléctrico, cortos y muescas: $R_m = 1.8mm, w = 0.4mm, mxn = 5.715mm \times 5.08mm$. Parametrización con valores de capacitores $cap = 300fF \rightarrow 760fF$. A diferentes valores del ancho de los cortos rectos radiales a 45° .

La fig. 4.12 muestra el comportamiento de la misma configuración B ahora sin capacitores en el mismo intervalo de $30\mu\text{m} \leq w_{\text{corto}} \leq 100\mu\text{m}$ ahora la f_{res} se mueve en valores más altos entre 30GHz y 32.5GHz , un ancho de los cortos más delgado, aumenta la inductancia de la celda reduciendo la f_{res} , manteniendo las pérdidas bajas en $\approx -0.3\text{dB}$ y la profundidad en $\approx -25\text{dB}$. Comparando los resultados de las figs. 4.11 con la fig. 4.12 otra vez pareciera que son los elementos concentrados responsables de aumentar las pérdidas, al triple en esta configuración, pero más bien es una combinación de L y C es la que realmente define la cantidad de pérdidas como se explica en la sección 4.4.

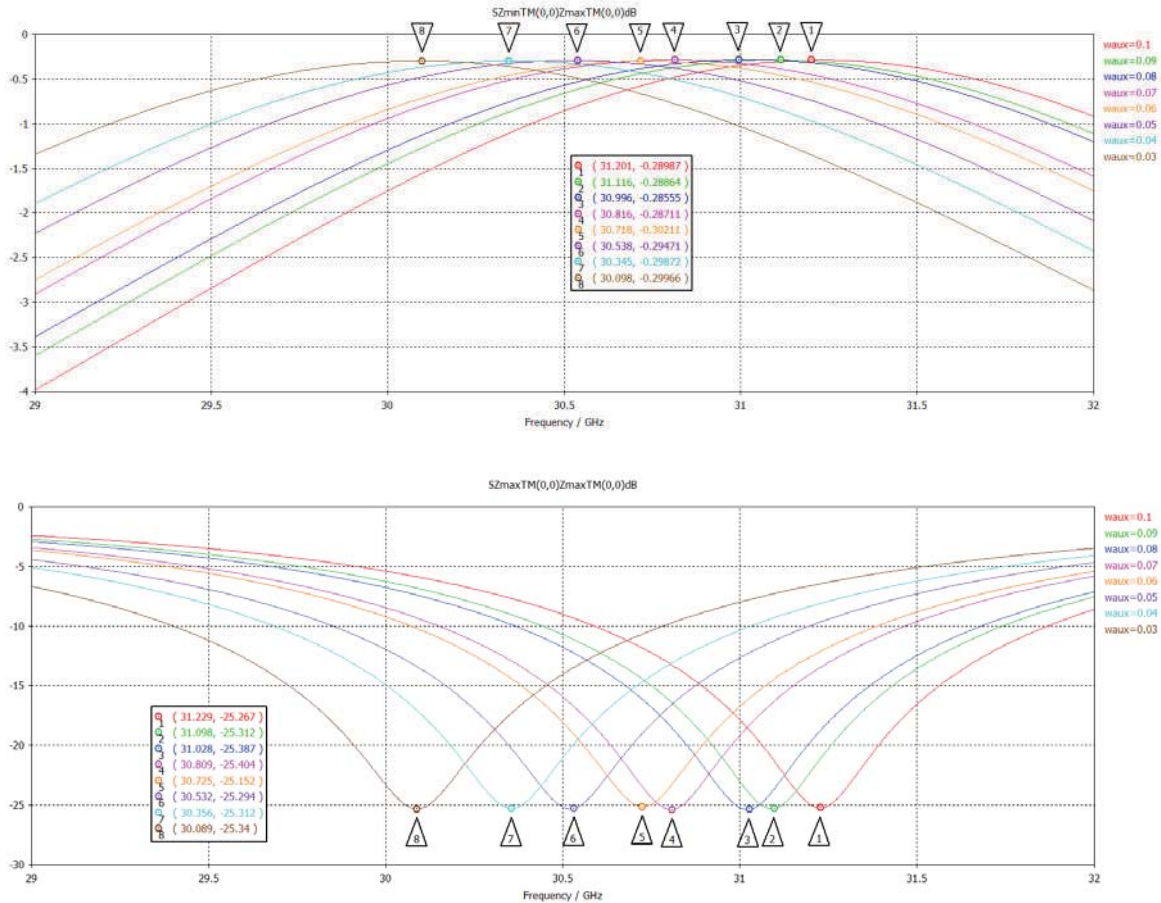


Fig. 4.12 Configuración B con cortocircuitos rectos sin capacitores. Anillo con dieléctrico, cortos y muescas: $R_m = 1.8\text{mm}$, $w = 0.4\text{mm}$, $m \times n = 5.715\text{mm} \times 5.08\text{mm}$. Parametrización con valores de capacitores $cap = 300\text{fF} \rightarrow 760\text{fF}$. A diferentes valores del ancho de los cortos rectos radiales a 45° , $30\mu\text{m} \leq w_{\text{corto}} \leq 100\mu\text{m}$.

Las figs. 4.13 muestra el comportamiento con capacitores de la configuración D con cortos rectos radiales, solo se reportan los valores extremos del intervalo $30\mu\text{m} \leq w_{\text{corto}} \leq 100\mu\text{m}$, ya que su información es suficiente para las conclusiones de esta sección.

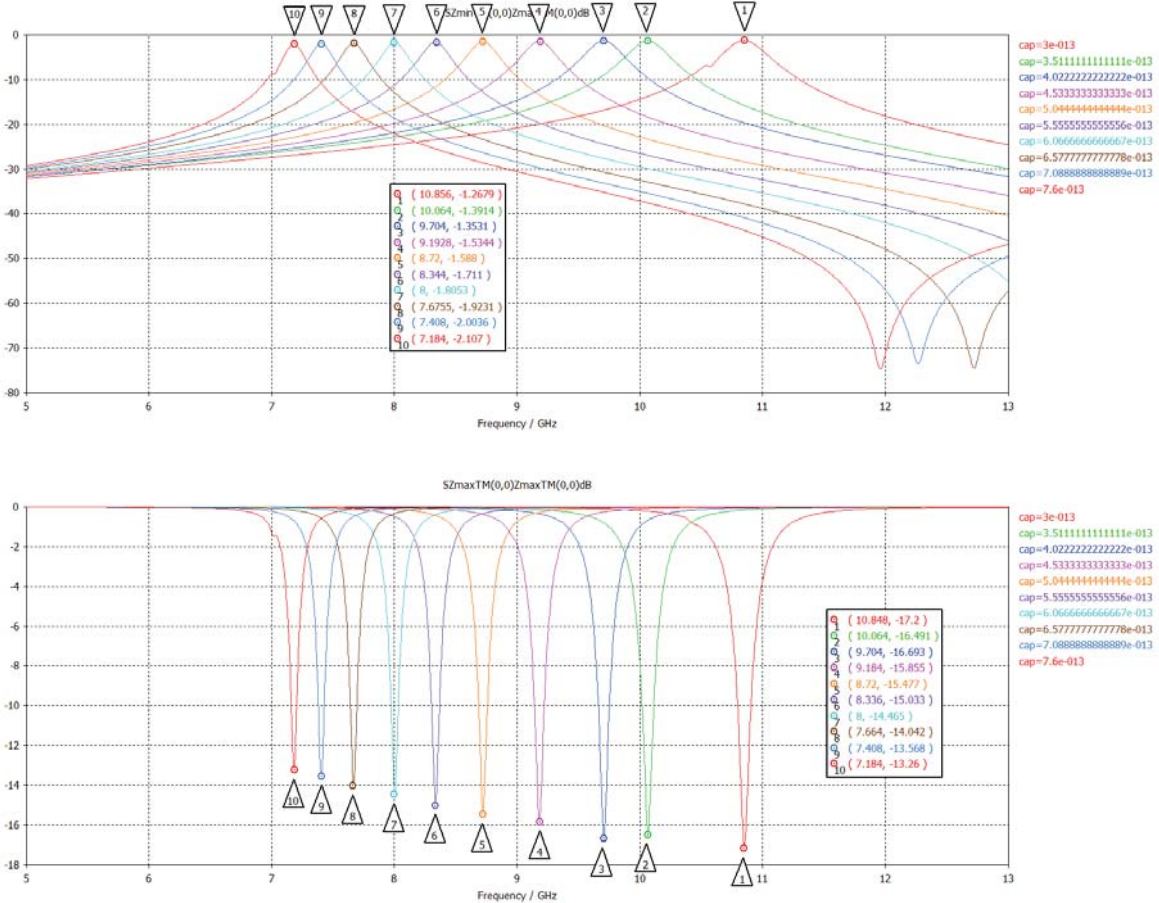


Fig. 4.13 (a) $w_{\text{corto}} = 100\mu\text{m}$

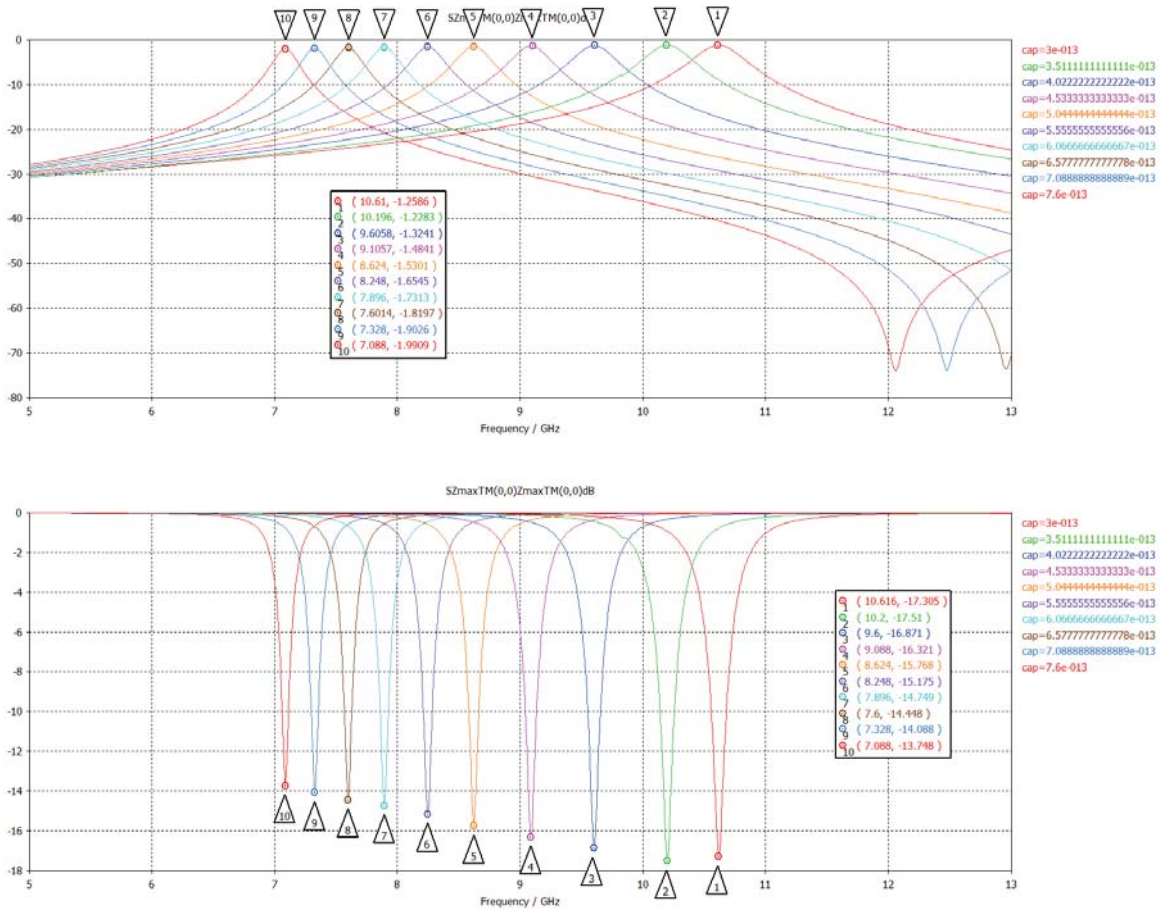


Fig. 4.13 (b) $w_{corto} = 30\mu m$

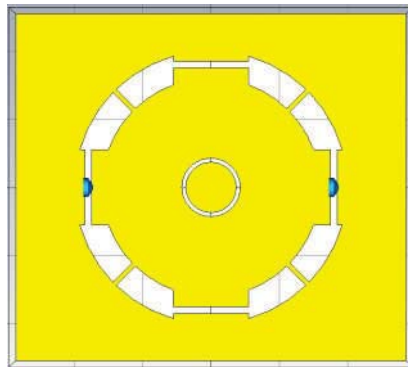


Fig. 4.13 Configuración D con cortocircuitos rectos con capacitores. Anillo con dieléctrico, cortos y muescas: $R_m = 1.8mm$, $w = 0.4mm$, $m \times n = 5.715mm \times 5.08mm$. Las dimensiones de la apertura anular auxiliar interna son $w_{aux} = 0.1mm$, y radio medio $R_{maux} = 0.4mm$. A diferentes valores del ancho de los cortos rectos radiales a 45° .

La fig. 4.14 muestra el comportamiento sin capacitores de la configuración D con cortos rectos radiales, teniendo como parámetro a w_{corto} mientras más delgados sean los cortos se reduce f_{res} , la cual se ubica entre 30GHz y 31.5GHz.

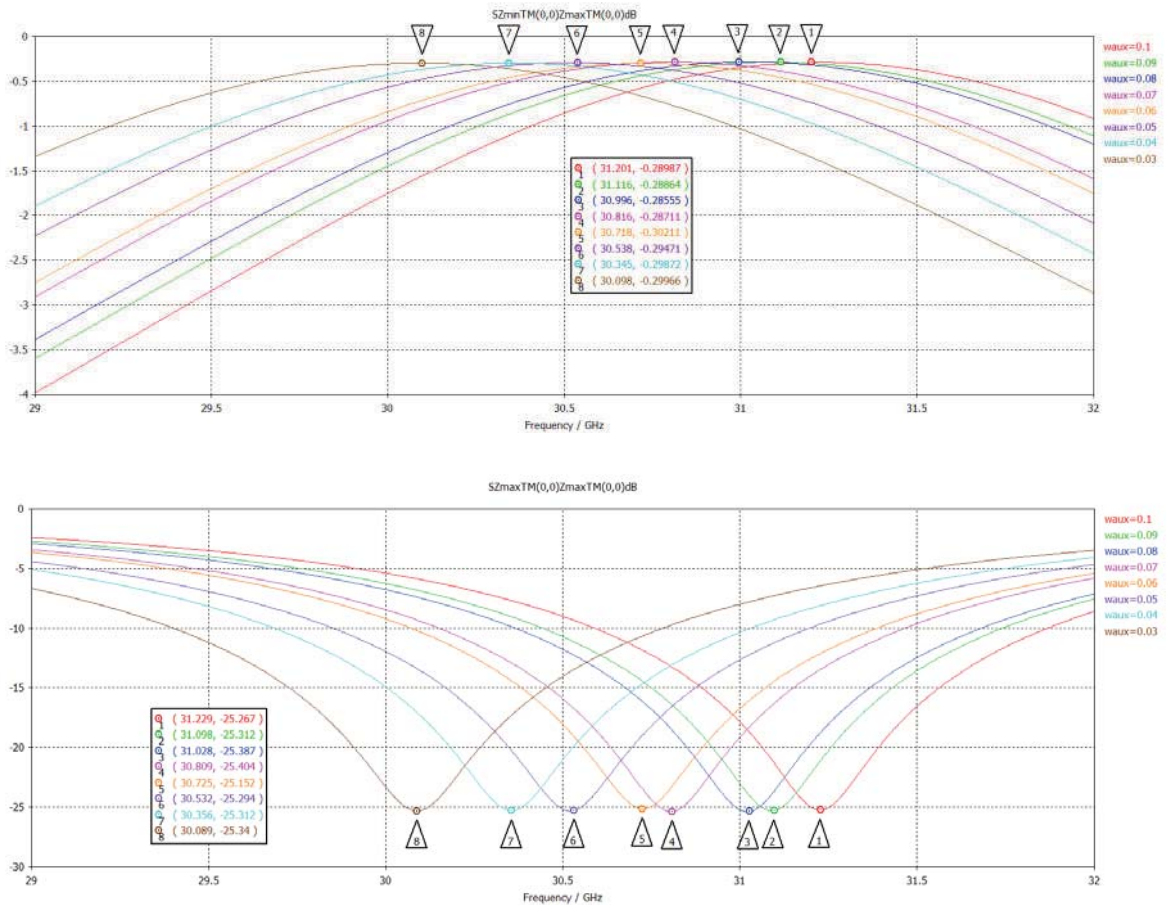


Fig. 4.14 Configuración D con cortocircuitos rectos sin capacitores. Anillo con dieléctrico, cortos y muescas: $R_m = 1.8mm$, $w = 0.4mm$, $m \times n = 5.715mm \times 5.08mm$. Las dimensiones de la apertura anular auxiliar interna son $w_{aux} = 0.1mm$, y radio medio $R_{aux} = 0.4mm$. A diferentes valores del ancho de los cortos rectos radiales a 45° .

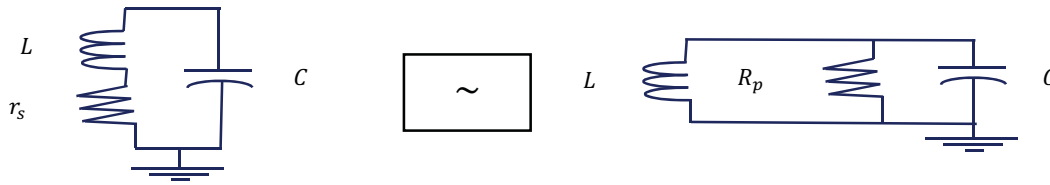
Las configuraciones B y D ambas con cortos rectos radiales también presentan pérdidas mayores que $-1dB$. No se identifica una mejor respuesta de manera evidente y contundente en el intervalo considerado para los anchos de los cortos $30\mu m \leq w_{corto} \leq 100\mu m$. Las pérdidas son de $\approx -1dB$ y una profundidad de $\approx -18dB$ al valor más pequeño de capacitancia considerado ($300fF$, mejor caso), y pérdidas de $\approx -2dB$ y una profundidad de $\approx -15dB$ al valor más grande de capacitancia considerado ($504fF$, mejor peor caso), respectivamente. Manteniendo aún la operación en la banda X, dentro de un subconjunto del intervalo comercial de capacitancia del diodo varactor de $300fF$ a $500fF$.

4.4 Identificación de la fuente de pérdidas y estrategia de análisis y diseño para reducirlas.

Para involucrar las pérdidas en cualquiera de las configuraciones de las celdas cargadas con elementos concentrados capacitores estudiadas en las secciones anteriores 4.1 – 4.3, al modelo básico de circuito resonante en paralelo visto en la sección 3.4, debe de agregarse una resistencia r_s que considere las pérdidas. Puesto que dichas pérdidas están relacionadas con el metal de la estructura r_s debe colocarse en serie con la inductancia L , como se muestra en la fig. 4.14(a). La capacitancia C en dicho circuito serie – paralelo, involucra el efecto tanto del dieléctrico presente en las aperturas, como de los elementos concentrados capacitores agregados en paralelo.

Los circuitos resonantes típicos son el circuito RLC serie puro, donde en f_{res} ocurre la magnitud máxima en la impedancia total, y a través de la resistencia ocurre el voltaje máximo, y el circuito RLC paralelo puro, donde en f_{res} ocurre la magnitud mínima en la impedancia total, y a través de la resistencia ocurre la corriente máxima.

El circuito de la fig. 4.14(a) no es un circuito típico, y aunque r_s está relacionada directamente con las pérdidas, no muestra en forma clara la influencia que L y C pudieran tener también sobre las pérdidas. Es por eso que el circuito debe visualizarse como un circuito RLC paralelo puro como el de la fig. 4.14(b), donde la nueva resistencia R_p está asociada con las pérdidas. Como en cualquier circuito RLC paralelo puro, en f_{res} las admitancias de las partes reactivas se cancelan mutuamente, y es solo el valor de R_p que influye en la corriente, y por consiguiente en las pérdidas. Un valor bajo de R_p aumenta a la corriente, aumentando las pérdidas $I^2 R_p$. ¿Cómo se relaciona a R_p con los valores de r_s , L y C del circuito original?.



(a) Aquí r_s representa pérdidas.

(b) Aquí R_p representa pérdidas.

Fig. 4.15 Redes equivalentes para explicar que el resistor R_p asociado con las pérdidas de las celdas resonantes es función de r_s, L y C .

Para que la red de la fig. 4.15(b) sea equivalente a la red de la fig. 4.15(a) debe cumplirse que tengan la misma impedancia, y en consecuencia el mismo factor de calidad Q , ya que las potencias reactiva y promedio deben ser iguales.

Para la red original de la fig. 4.15(a) su impedancia es:

$$Z(s) = \frac{\frac{1}{sC}(sL + r_s)}{\frac{1}{sC} + sL + r_s} = \frac{sL + r_s}{s^2LC + sCr_s + 1}$$

Como r_s de por sí es pequeño, a altas frecuencias como por ejemplo en banda X es seguro que $sL \gg r_s$, por lo que se simplifica a:

$$Z(s) = \frac{sL}{s^2LC + sCr_s + 1} \quad \dots (4.1)$$

Para la red candidata a equivalente de la fig. 4.15(b) su impedancia es el inverso de la admitancia y está dada por:

$$Z(s) = \frac{1}{Y(s)} = \frac{1}{\frac{1}{sL} + sC + \frac{1}{R_p}}$$

$$Z(s) = \frac{sL}{s^2LC + s\left(\frac{L}{R_p}\right) + 1} \quad \dots (4.2)$$

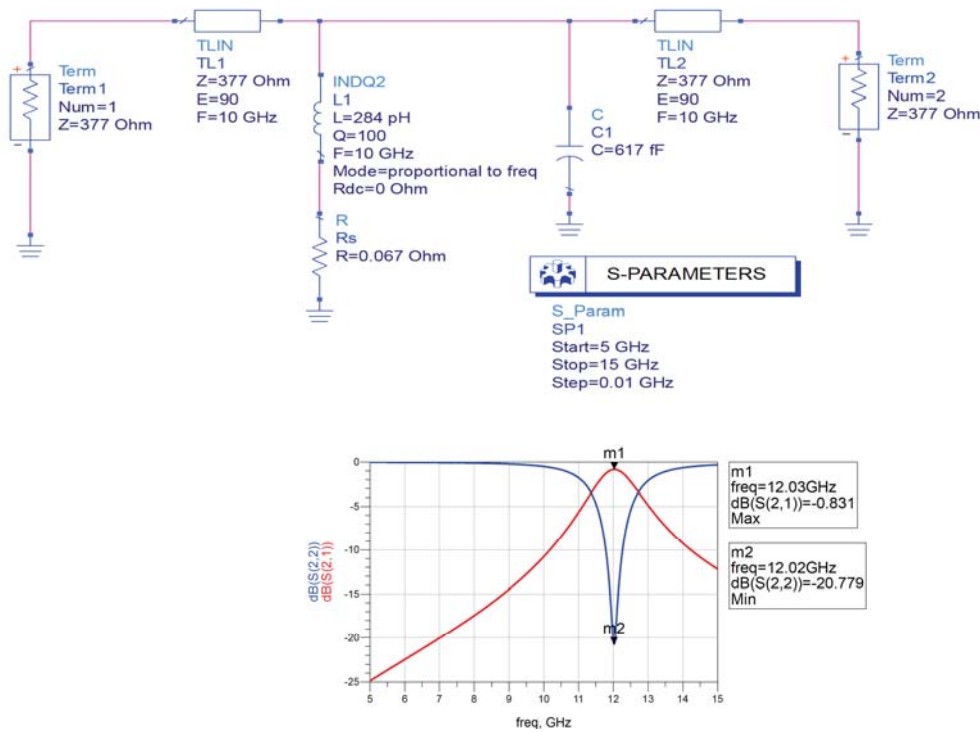
Para lograr la equivalencia las expresiones (4.1) y (4.2) deben ser iguales, en particular los coeficientes del término en s en el denominador de ambas ecuaciones:

$$\frac{L}{R_p} = Cr_s \quad \dots (4.3)$$

De (4.3) se despeja al elemento responsable de las pérdidas en el circuito equivalente:

$$R_p = \frac{L}{Cr_s} = \frac{L/C}{r_s} \quad \text{--- (4.4)}$$

Para valores fijos de L y C y un valor muy pequeño de r_s en el circuito original lo cual se interpreta de que el circuito tenga bajas pérdidas, provoca una R_p muy alta según (4.4) en el circuito equivalente en paralelo, lo cual es consistente con una corriente muy pequeña en dicho circuito. La comprobación del comportamiento de las pérdidas dada por (4.4) se realiza mediante las simulaciones del circuito de la fig. 4.15(a) en el software Advanced Design System (ADS), asumiendo un valor constante de $r_s = 0.067\Omega$. Los resultados se ven en la fig. 4.16 valores cada vez más altos de L/C reducen las pérdidas y aumentan la profundidad.



L[pH]	C[fF]	L/C [pH/fF]	Pérdidas [dB]	Profundidad [dB]
50	617	0.0810	-1.790	-14.594
80	617	0.1296	-1.367	-16.731
120	617	0.1945	-1.123	-18.318
284	617	0.4603	-0.831	-20.779
1000	617	1.6207	-0.674	-22.510
1000	300	3.3333	-0.334	-28.441
2500	200	12.5000	-0.211	-32.350


Fig. 4.16 Resultados de simulaciones en ADS que comprueban la fuente de pérdidas en la relación entre la inductancia y capacitancia, no solo en la resistencia en serie con el inductor en los circuitos resonantes.

El control en el comportamiento de una celda resonante es un problema multivariable, como se ha visto en las simulaciones, donde cada cambio dimensional afecta simultáneamente a L , C y r_s , y para reducir las pérdidas manteniendo aún la reconfigurabilidad, es necesario mantener lo más alta posible a R_p dada por (4.4). Esto significa que r_s debe ser muy pequeña lo cual generalmente es el caso, los ajustes en el diseño prácticamente no aportarían más reducción en esa variable, pero sí harían diferencia en la relación de la inductancia a la capacitancia L/C la cual debe ser lo más alta posible.

Como los elementos concentrados capacitores colocados en las celdas de las secciones anteriores 4.1 – 4.3 son de valores muy altos de centenas de femtofarads tal como lo dicta el intervalo comercial del diodo varactor, C es muy grande en (4.4) por lo que R_p es pequeña, la corriente por ella es más grande, aumentando las pérdidas globales de las celdas. Esta identificación de la fuente de pérdidas en las celdas motiva a enunciar la siguiente estrategia de análisis y diseño para reducir a las pérdidas:

Estrategia 3:

Asumiendo que la reconfigurabilidad de f_{res} adentro de la banda X no se aprecia comprometida las simulaciones deben orientarse a aumentar la inductancia conscientes de que la capacitancia es de por sí muy grande, para mantener a L/C lo más alta posible.



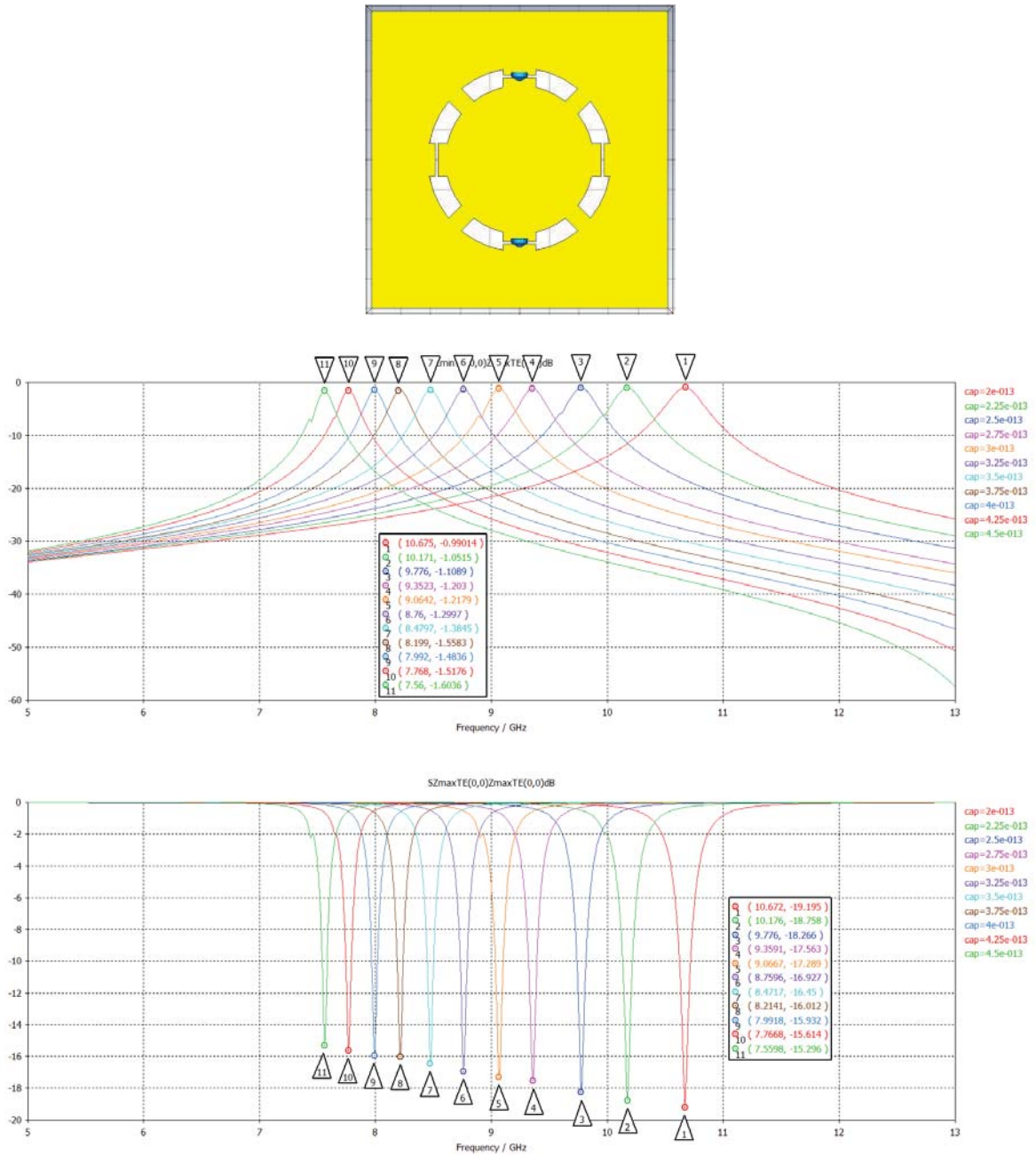
Esta estrategia de reducción de pérdidas se pone en práctica en las siguientes secciones 4.5 y 4.6.

4.5 Nuevo diodo varactor abre las posibilidades a la reducción de las pérdidas.

Durante el desarrollo de este proyecto de tesis surgió en el mercado un nuevo diodo varactor para microondas con una menor capacitancia mínima que el estándar hasta el momento de $0.3pF$ donde el SMV2019 es un ejemplo. Se trata del diodo varactor MA46H120 con una capacitancia mínima nominal de $0.2pF$. Este nuevo dispositivo permite aplicar más eficientemente la estrategia 3 vista en la sección anterior 4.4 aumentando a la razón L/C en dos frentes: aumentando L y ahora reduciendo a C con el nuevo dispositivo.

En la fig. 4.17 se muestra una celda que servirá como celda de referencia para visualizar la aplicación de la estrategia 3 de reducción de pérdidas, su f_{res} sin cargas está en cerca de $11GHz$ por encima de la banda X. Ahora con $200fF$ del MA46H120, f_{res} ingresa a banda X. Nótese que podemos anticipar que con $300fF$ del SMV2019 se perdería una parte importante del intervalo de reconfigurabilidad. La mejora en el diseño

es una reducción desde $2dB$ registrada con las configuraciones B y D de la sección 4.2 hasta $1.5dB$, medidos en el valor más alto de capacitancia obtenido en la banda X. Es decir la reducción es de $0.5dB$.



pérdidas entre $\approx -1dB$ y $-1.5dB$, profundidad entre $\approx -19dB$ y $-16dB$.

$$cap: 200fF \rightarrow 400fF$$

$$f_{resmax} = 10.672GHz$$

Fig. 4.17 Ejemplo de reducción de pérdidas. Celda de referencia de dimensiones externas $m \times n = 10mm \times 10mm$, $R_m = 2.8mm$, $w = 0.6mm$, $w_{corto} = 0.6mm$, $A = 45^\circ$. Ingresa a la banda X con un valor menor de $C_{varmin} = 200fF$ (en vez de $300fF$).

4.6 Adaptación de la celda a la guía de onda WR-90.

El desempeño de la celda solo puede medirse si puede colocarse adentro de la guía de onda entonces las simulaciones que siguen deben considerar este hecho antes de construir y medir dicha celda. Las simulaciones realizadas hasta el momento solo han considerado dimensiones externas para la celda que son una fracción de las dimensiones reales de la guía de onda WR-90, que son de $10.16\text{mm} \times 22.86\text{mm}$. Escalar el comportamiento de la celda no es una tarea trivial, pues como se explicó en detalle en la sección 2.4 el metal alrededor de la celda tiene una fuerte influencia en su comportamiento.

Sabiendo que las dimensiones circulares de las celdas deben ser reducidas, debido a la alta capacitancia de los capacitores concentrados como lo establecen los diodos varactores comerciales, bien pueden caber más de una celda en el volumen de la guía de onda lo cual no afectaría el desempeño medido de la SSFR completa como se explicó al comienzo de la sección 3.1. Sin embargo, alojar más de una celda en la guía sin alterar el comportamiento tan finamente alcanzado como se deseaba es ahora el gran reto.

En la fig. 4.18 se ilustra el problema del escalamiento cuando se intenta colocar a dos celdas en el volumen de la guía. Asumiendo que simulaciones anteriores ya han validado a una celda, el modelo eléctrico equivalente de cada una, descrito por un circuito serie – paralelo es el mismo, y como se explicó en la sección 4.4, a su vez cada uno tiene a su circuito equivalente RLC en paralelo puro. Al “pegar” ambas celdas adentro de la guía los componentes de sus circuitos quedan conectados en paralelo, tanto la inductancia como la capacitancia aumentan, reduciendo a f_{res} dada en forma aproximada por (3.1), afectando seriamente la capacidad de reconfigurabilidad del conjunto, en comparación con la reconfigurabilidad ya probada de una celda individual. Adicionalmente el par de resistores R_p se combinan en paralelo, reduciéndose la resistencia global en el interior de la guía, drenando más corriente inducida por la OEM, y por consiguiente aumentando las pérdidas, en comparación con la presentada por una celda individual, lo cual es congruente con el aumento de la zona de metal en la guía de onda.

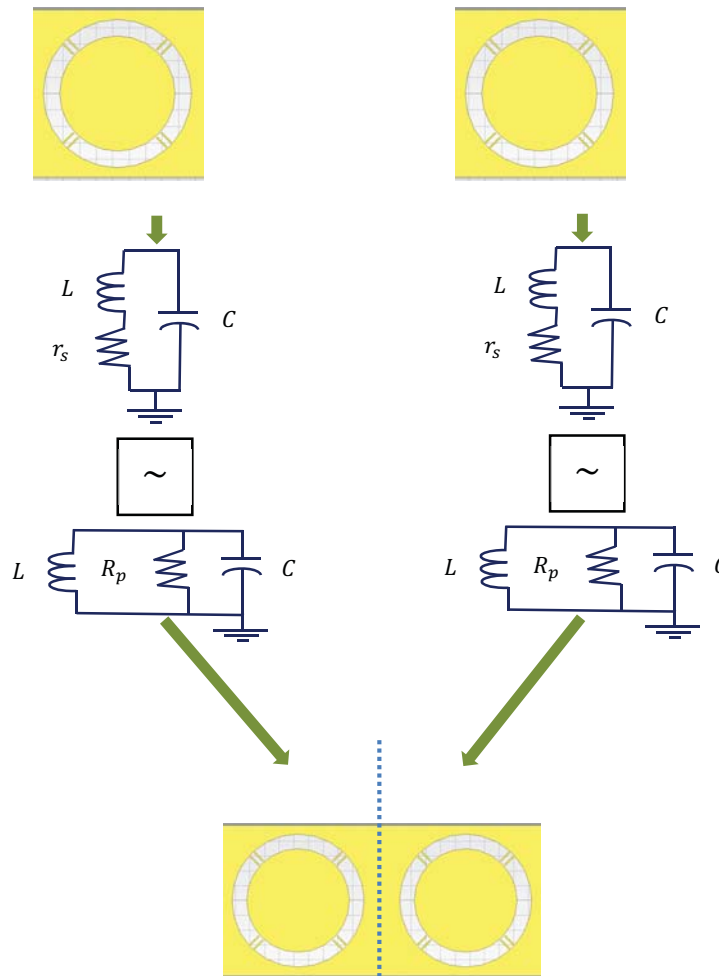


Fig. 4.18 Auxiliar para explicar el cambio de características de una celda individual al pasar a formar parte de una estructura mayor con sección transversal igual a la de la guía de onda.

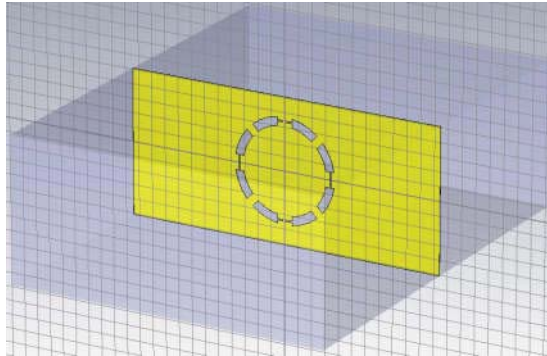
Incluso si adentro de la guía de onda solo se coloca una sola celda, su f_{res} que tenía ella sola se reduce ya que su inductancia individual se conecta en paralelo con la inductancia del metal extra alrededor de la apertura, y además con más metal hay más cargas inducidas aumentando las pérdidas.

Pasando de una celda individual a varias celdas adentro de la guía de onda la f_{res} se reduce perdiendo su reconfigurabilidad, la cual es muy sensible en este problema de ajustar capacitancias muy grandes. Además las pérdidas aumentan. La misma conclusión es válida al colocar una sola celda previamente simulada adentro de la guía de onda.

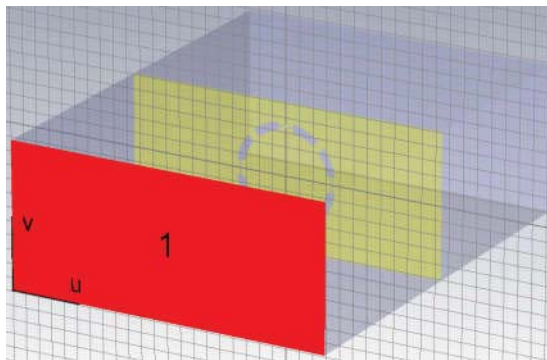
Para la adaptación de la celda a la guía de onda debe de definirse la plantilla del proyecto en CST que sea del tipo de guía de onda. Hay varias de ese tipo en CST, una adecuada es *Waveguide Filter*. En esencia la guía es un volumen de aire encerrado por un medio metálico. Una vez dibujadas las celdas que se deseen en el sustrato que tiene exactamente la misma sección transversal de la guía se define un volumen cúbico

de aire con la misma sección transversal, que contenga al conjunto celdas – sustrato. La profundidad de dicho volumen debe ser lo suficiente para asegurar que los modos evanescentes (espurios) de la OEM se atenúen en la dirección z de la guía, y que solo el modo dominante alcance la cara opuesta, $15mm$ adelante y atrás del conjunto celdas – sustrato son suficientes. Para definir el medio metálico, las condiciones de frontera deben ser del tipo Conductor Metálico Perfecto (PEC), revisando que en todos los puntos de la frontera, esto es en todas las caras exteriores que definen el volumen de la guía, el campo eléctrico tangencial sea cero. Finalmente en la nueva estructura construida se definen los puertos como del tipo guía de onda, puerto 1 de entrada en la cara frontal del volumen de aire y como puerto 2 de salida en su cara posterior. La fig. 4.19 es una visualización del nuevo proyecto en la guía de onda.

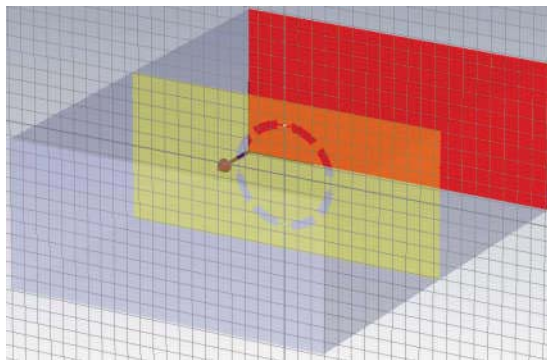
Paso 0. Proyecto definido como plantilla *Waveguide Filter*.



Paso 1. Medio PEC que envuelve un volumen cúbico de aire que a su vez contiene a la estructura de la celda.



Paso 2. Puerto de entrada en la cara frontal de la estructura completa.



Paso 3. Puerto de salida en la cara posterior de la estructura completa.

Fig. 4.19 Proceso resumido de la definición del proyecto de adaptación de una celda (o de varias) en el interior de la guía de onda utilizando CST.

4.6.1 Celda con muescas para el diodo MA46120, si se utilizara al mismo MA46120.

La fig. 4.21 muestran simulaciones de una celda con muescas dimensionadas para el diodo MA46120, de acuerdo con las dimensiones mostradas en la fig. 4.20. El MA46120 tiene una capacitancia mínima nominal de $200fF$ aunque podría ser aún más baja, lo cual favorece la reconfiguración en la parte alta de la banda X. El fabricante reporta $C_{varmin} = 140fF \rightarrow 200fF$ a $10V$ y $1MHz$, de hecho el voltaje aplicado puede ser un poco más alto $12V$, lo cual reduciría C_{varmin} abajo de $140fF$ aumentando el intervalo de la reconfigurabilidad hacia $12GHz$. Es por esta razón que el valor mínimo considerado en las simulaciones es de $140fF$. Si bien las pérdidas ya se encuentran debajo de $1dB$, se pierde una parte importante en el intervalo de la reconfigurabilidad arriba de $10GHz$.

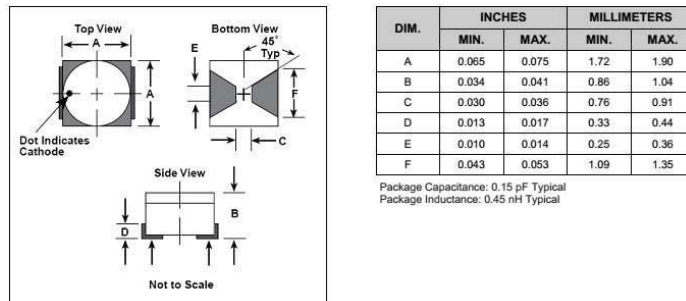
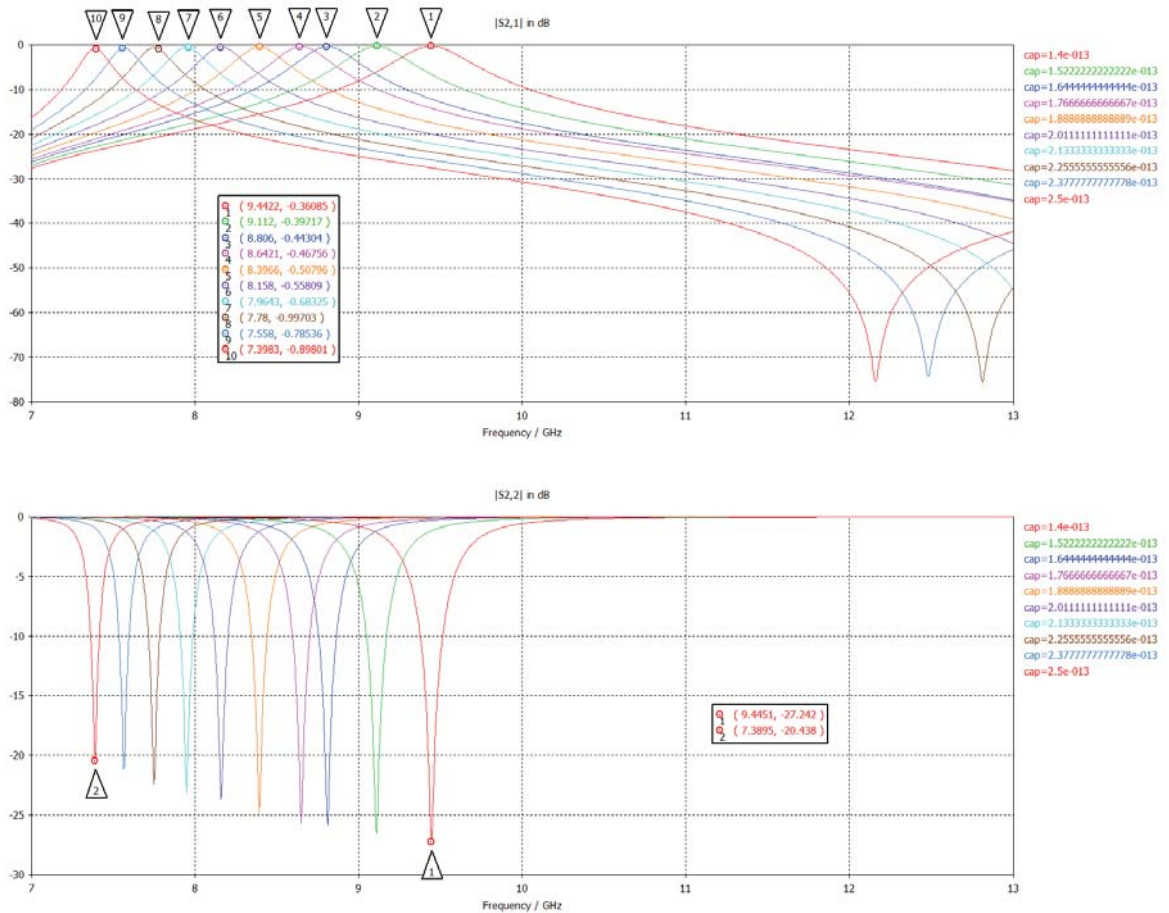
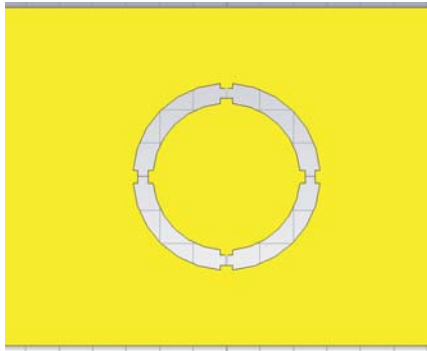


Fig. 4.20 Dimensiones del diodo MA46120.



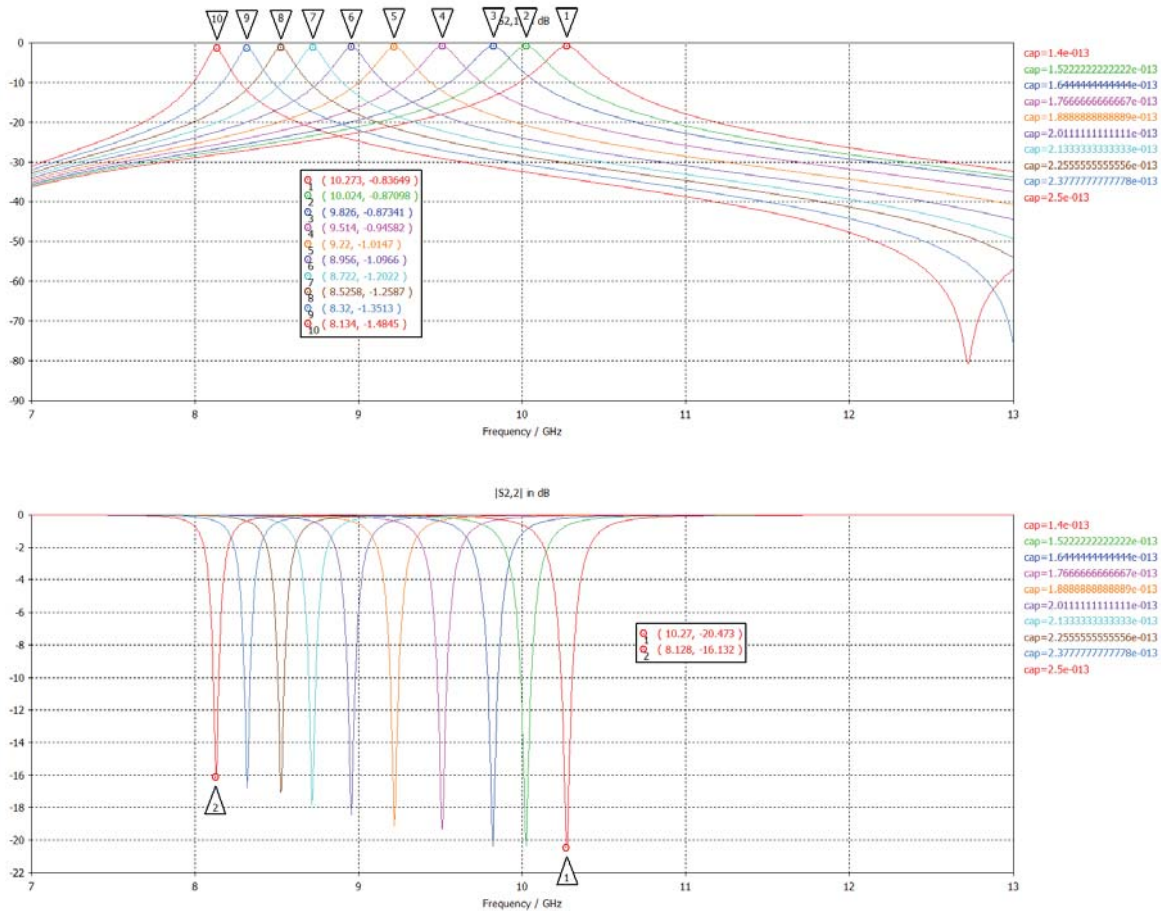
pérdidas entre - 0.36dB y - 0.68dB y profundidad entre - 27.2dB y - 20.4dB

cap: 140fF → 250fF

f_{resmax} = 9.4422GHz

Fig. 4.21 Una celda en la guía de onda para recibir al MA46120. $R_m = 2.5mm$ y $w = 0.6mm$. Pérdidas menores a 1dB pero intervalo reducido en la reconfigurabilidad.

Para restaurar el intervalo perdido en la reconfigurabilidad se reduce el radio medio $R_m = 2.5mm \rightarrow 2mm$. Los resultados de la fig. 4.22 revelan que el precio es un aumento general en las pérdidas rebasan a $1dB$ en el valor más alto de la capacitancia necesario para alcanzar el extremo inferior de la banda X.



pérdidas entre $-0.84dB$ y $-1.48dB$ y profundidad entre $-20.5dB$ y $-16.1dB$

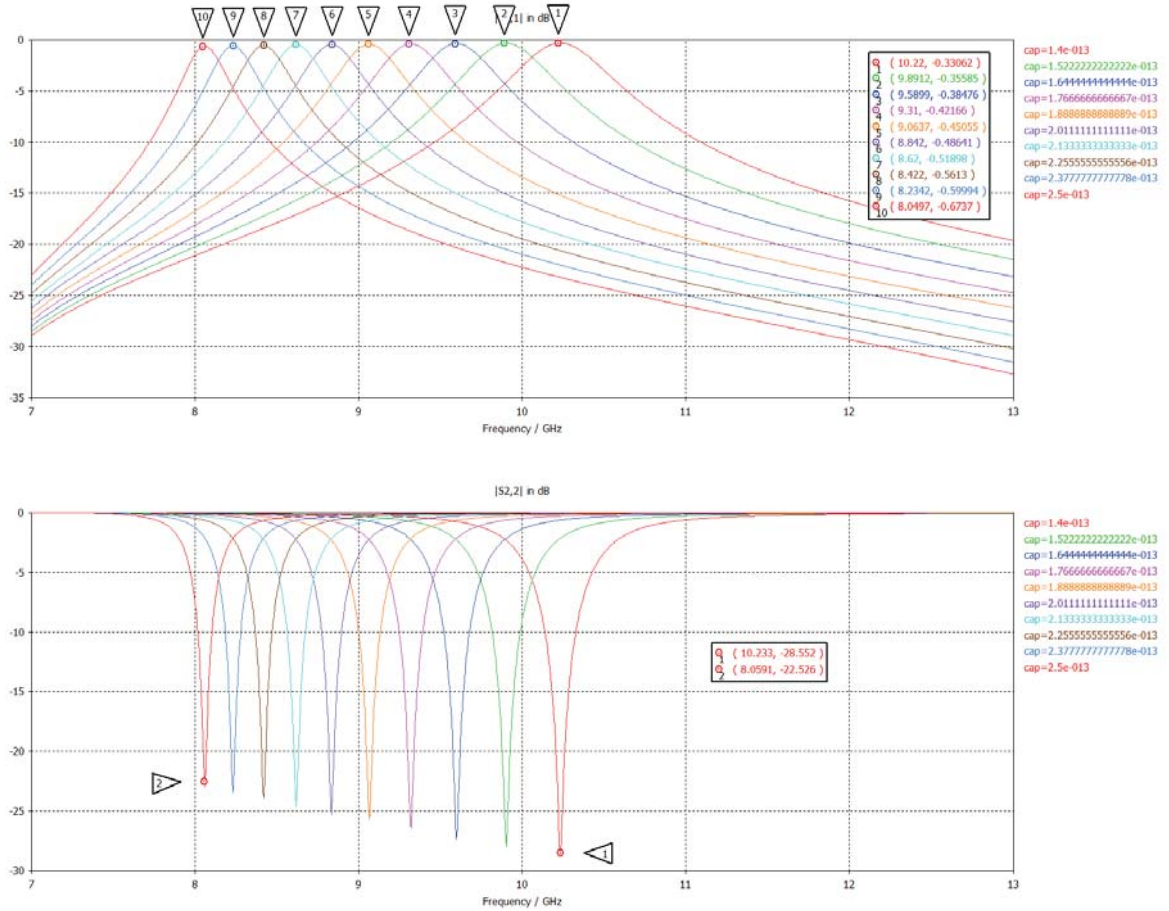
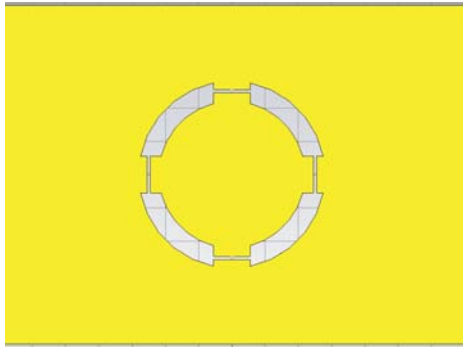
cap: $140fF \rightarrow 250fF$

$f_{resmax} = 10.273GHz$ (en vez de $9.4422GHz$ de la celda de la fig. 4.18)

Fig. 4.22 Una celda en la guía de onda para recibir al MA46120. $R_m = 2mm$ y $w = 0.6mm$. Aumenta el intervalo en la reconfigurabilidad en comparación con la celda de la fig. 4.21 pero las pérdidas aumentan.

4.6.2 Celda con muescas para el diodo SMV2019, si se utilizara al MA46120.

La fig. 4.23 muestra otra celda que tiene muescas más grandes que la de la fig. 4.21, el resto de sus dimensiones radio medio y apertura anular son las mismas. Las muescas más amplias aumentan la zona de metal alrededor de la apertura, reduciendo ligeramente a la inductancia, disminuyendo a la razón L/C , sin empeorar mucho el nivel de pérdidas dadas por la relación (4.4), y sin sacrificar el intervalo en la reconfigurabilidad, como ocurre en la celda de la fig. 4.21. En realidad las muescas están preparadas para recibir al SMV2019, pero con este dispositivo se pierde la reconfigurabilidad y la razón L/C es tan baja que las pérdidas dadas por la relación (4.4) son excesivamente altas, entonces la celda de la fig. 4.23 debe utilizarse con el dispositivo MA46120, lo cual físicamente es posible ya que la distancia entre las terminales soldables del SMV2019 es de $0.1mm$, y la correspondiente para el MA46120 es mayor de $0.3mm$. Una mayor optimización partiendo de la celda de la fig. 4.23, requiere aumentar el valor de L en relación al de C , lo cual necesariamente se consigue reduciendo la zona de metal exterior a la apertura anular, pero la guía de onda impone más metal exterior a la apertura que por razones obvias no puede ser eliminado, y el valor alto de C del diodo varactor impone dimensiones reducidas en la celda, entonces es imposible reducir el metal exterior a la apertura, buscando reducir el valor de L por ese medio. Otra alternativa para reducir el valor de L , es introducir un mayor número de celdas en la guía de onda como se llevó a la práctica en la sección 4.1, lo cual necesariamente reduce el metal circundante en cada celda individualmente, y asumiendo que el problema de escalamiento explicado en la sección 4.6 sea resuelto, el resultado es demasiado costoso de implementar, pues se soldarían una gran cantidad de diodos así que la celda de la fig. 4.23 es el mejor comportamiento obtenido. Esta celda en la guía de onda es la mejor optimización obtenida para emplearse con diodos varactores, en este proyecto de tesis.



pérdidas entre -0.33dB y -0.67dB y profundidad entre -28.5dB y -22.5dB

cap: $140\text{fF} \rightarrow 250\text{fF}$

$f_{resmax} = 10.220\text{GHz}$ (en vez de 9.4422GHz de la celda de la fig. 4.18)

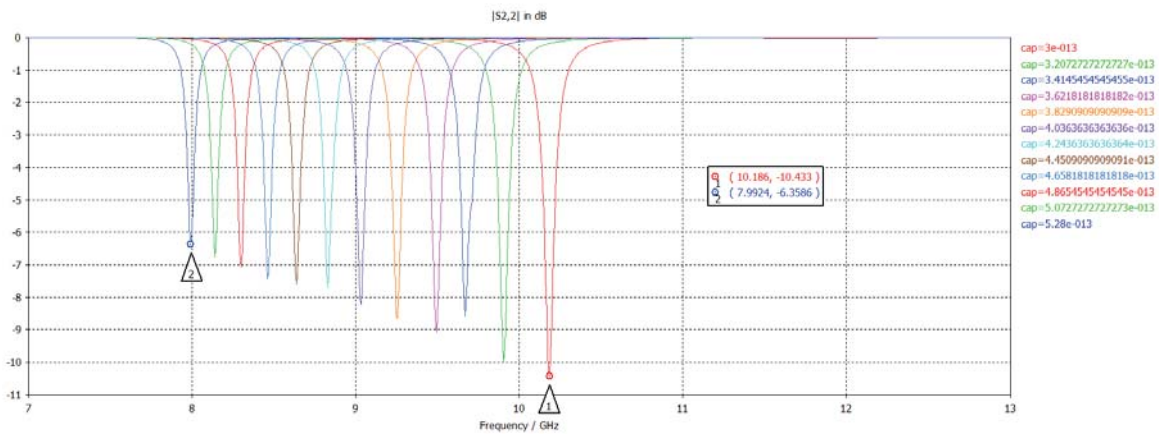
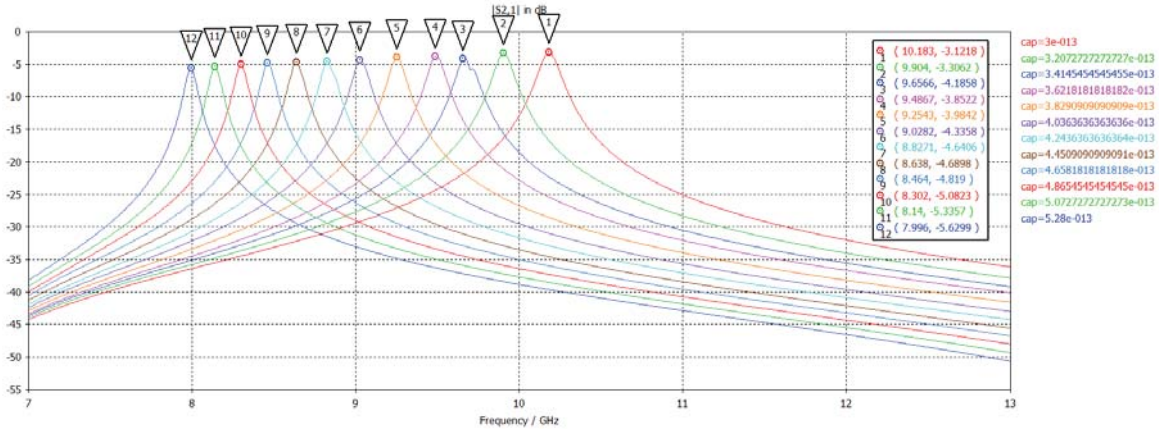
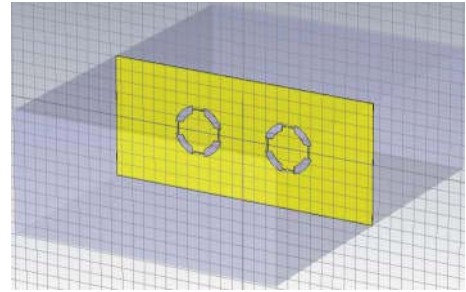
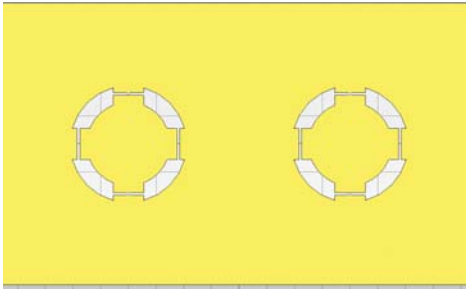
Fig. 4.23 Una celda optimizada en la guía de onda para recibir al MA46120. $R_m = 2.5\text{mm}$ y $w = 0.6\text{mm}$. Esta es la mejor optimización obtenida para emplearse con un par de diodos varactores, en este proyecto de tesis.

Archivo en CST: WR – 90_88

4.7 Selección del par celda - diodo varactor y preparación de la SSFR activa final.

La celda optimizada anterior de la fig. 4.23, pilar fundamental de este trabajo no puede ser construida y medida porque el diodo MA46120 con $C_{varmin} = 200fF$ no se encuentra disponible. Como el diodo SMV2019 con $C_{varmin} = 300fF$ sí está disponible, debe proponerse una configuración de celdas en la guía de onda aunque no pueda optimizarse en intervalo de reconfigurabilidad y pérdidas. Hay razones que justifican esta selección: Las capacitancias en las hojas de datos están reportadas a una muy baja frecuencia $1MHz$, no se sabe cómo cambiarán en alta frecuencia, no se reporta el comportamiento de las pérdidas con la frecuencia, tampoco la degradación del factor de calidad con la frecuencia. Como se ignora mucho del comportamiento del diodo, se requiere medir un circuito que al menos pruebe la reconfigurabilidad y que permita extraer conclusiones valiosas para trabajos de investigación futuros.

Las figs. 4.24 y 4.25 son resultados de simulaciones colocando un par de celdas en la guía de onda. La fig. 4.24 corresponde al arreglo que se va a construir y medir, y el de la fig. 4.25 a un arreglo que es la versión en dos celdas de la celda optimizada anterior de la fig. 4.23 y que sirve para fines de comparación.



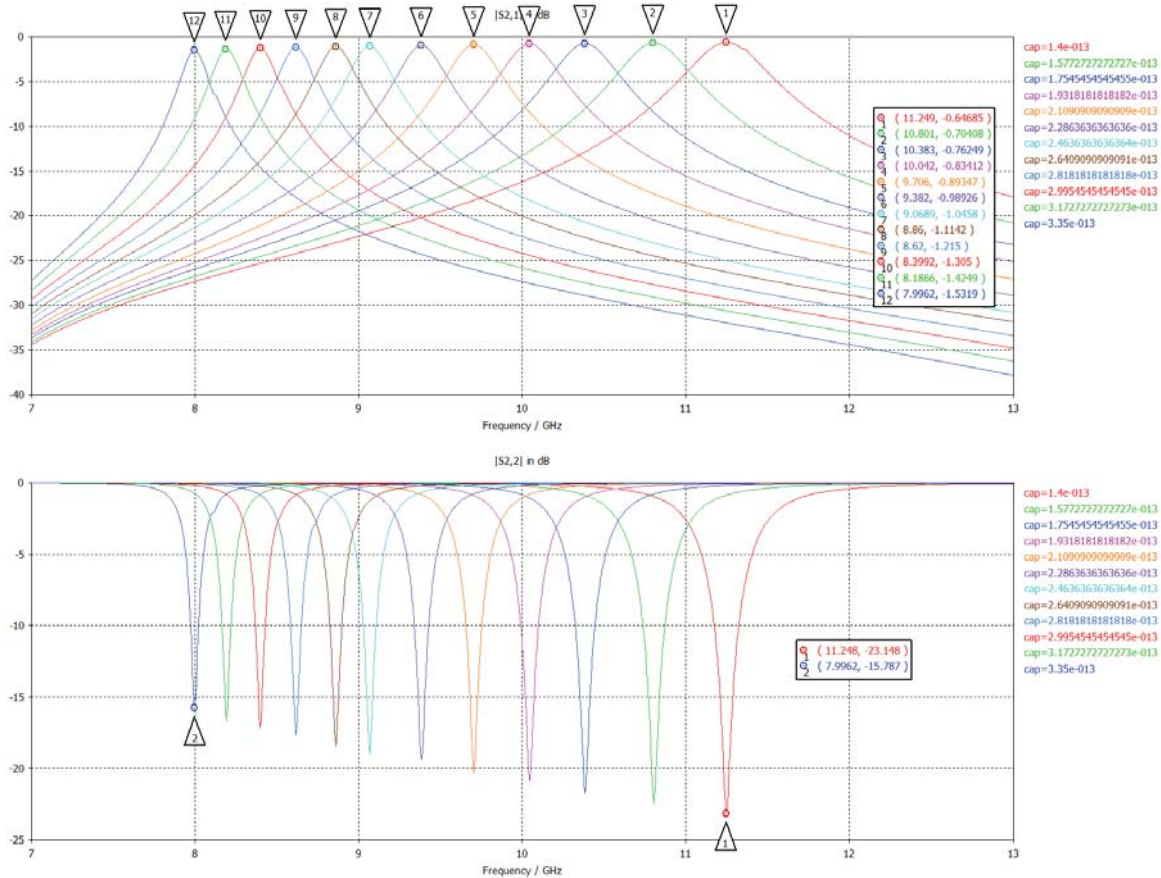
pérdidas entre - 3.12dB y - 5.63dB y profundidad entre - 10.4dB y - 6.3dB

$$cap: 300fF \rightarrow 528fF$$

$$f_{resmax} = 10.183GHz$$

Fig. 4.24 Dos celdas en la guía de onda con muescas para recibir al SMV2019. Diodo a probar SMV2019. Dimensiones de cada celda $R_m = 1.2mm$ y $w = 0.6mm$. Separación entre cada celda y el centro de la guía $d = 4.5mm$. Este es el arreglo a construir y medir en este proyecto de tesis.

Archivo en CST:WR - 90_8



pérdidas entre -0.65dB y -1.5dB y profundidad entre -23.1dB y -15.8dB

$$\text{cap: } 140\text{fF} \rightarrow 335\text{fF}$$

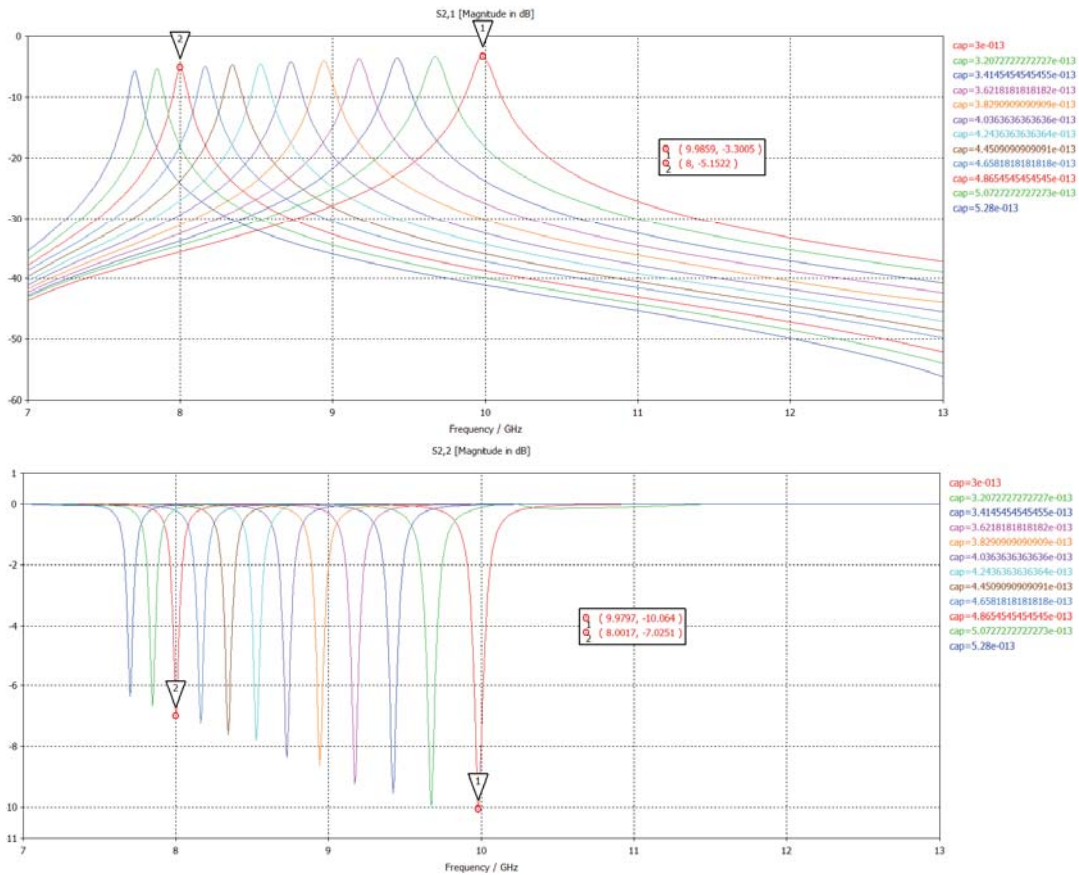
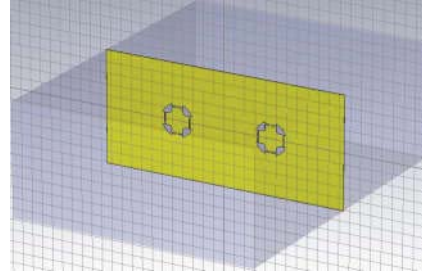
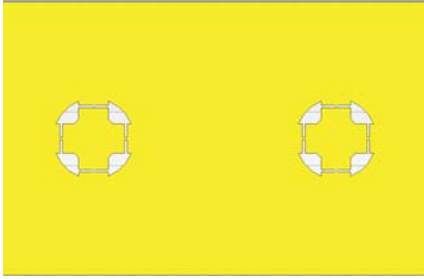
$$f_{resmax} = 11.249\text{GHz}$$

Fig. 4.25 Dos celdas en la guía de onda con muescas para recibir al SMV2019. Diodo a probar MA46H120. Dimensiones de cada celda $R_m = 1.8\text{mm}$ y $w = 0.6\text{mm}$. Separación entre cada celda y el centro de la guía $d = 4.5\text{mm}$. Arreglo para fines comparativos.

En ambas figs. 4.24 y 4.25 se presentan radios medios reducidos que compensan la reducción de f_{res} , que se explicó en la sección 4.6, para tratar de mantener operativa la función de reconfigurabilidad. Por ejemplo, el radio medio de las celdas de la fig. 4.25 es casi la mitad del radio medio de la celda optimizada anterior de la fig. 4.23. Si se intentara introducir más de dos celdas en la guía el radio medio se reduciría tanto que sería imposible soldar los diodos. Nótese que el radio medio de las celdas de la fig. 2.24, es menor que el de las celdas de la fig. 4.25, porque el requerimiento de capacitancia mínima en más de 100fF del diodo de la fig. 4.24 impone una f_{res} en las celdas sin cargas más alta, para poder conseguir el ingreso a la banda X. También debido a este más alto requerimiento de capacitancia el intervalo de reconfigurabilidad en la fig. 4.24 es menor que en la fig. 4.25. En general en ambas figs. 4.24 y 4.25 las pérdidas son elevadas, pero son varias veces más altas en todo el intervalo reconfigurable en la fig. 4.24, debido a que la razón L/C es mucho más baja en la fig. 4.24 que en la fig. 4.25, comportamiento que se explicó en la sección 4.4.

En lo que se refiere a la preparación final de los arreglos a medir, los arreglos que contienen un par de celdas pasivas reconfigurables presentados en la tabla 3.1, no requieren ningún tratamiento adicional para comprobar su funcionamiento, debido a que no necesitan de una fuente externa de energía para funcionar. En contraste el arreglo con un par de celdas activas reconfigurables de esta sección 4.7 (ver la fig. 4.24), requiere de una fuente externa de voltaje que polarice en inversa a los cuatro diodos varactores (un par de diodos por cada celda afectando a la polarización vertical de la onda incidente), los cuales ahora sustituirán a los capacitores variables empleados en las simulaciones, por lo que sí se requiere del tratamiento adicional que se describe a continuación.

Es una costumbre adoptada en los artículos de investigación que se reporten en guías de onda rectangulares mediciones que involucren a los parámetros de dispersión de la polarización vertical, por lo que las aperturas de las muescas correspondientes a la polarización horizontal de la fig. 4.24 deben de cortocircuitarse. Así la OEM es sensible solo a los cambios de capacitancia producidos por el par de diodos verticales ubicados en cada celda. El ancho de los cortocircuitos agregados podrían afectar al comportamiento del arreglo ya que agregan inductancia en la polarización vertical, entonces conviene que sean lo más delgados posibles. Un límite impuesto por el proceso de fabricación es $80\mu m$, un valor mayor razonable es $100\mu m$. Aún así es mejor simular para ver cuánto se desvía el comportamiento de los resultados de la fig. 4.24. Los nuevos resultados obtenidos se muestran en la fig. 4.26. Comparando los resultados con los de la fig. 4.24 se concluye que el comportamiento en cuanto a pérdidas es esencialmente el mismo, en cuanto a frecuencia el valor de f_{resmax} se redujo en $0.3 GHz$, y el intervalo de la capacitancia reconfiguradora de cada diodo varactor, se reduce de $300fF \rightarrow 528fF$ en la fig. 4.24 a $300fF \rightarrow 486fF$ en la fig. 4.26. Las máscaras requeridas para la fabricación de la SSFR activa final de la fig. 4.26 se encuentran en el Apéndice A.



pérdidas entre -3.30dB y -5.15dB y profundidad entre -10dB y -7dB

$$\text{cap: } 300\text{fF} \rightarrow 486\text{fF}$$

$$8\text{GHz} \leq f_{\text{res}} \leq 9.979\text{GHz}$$

Fig. 4.26 Efecto de agregar cortocircuitos de ancho de $100\mu\text{m}$ en la polarización horizontal. Dos celdas en la guía de onda con muescas para recibir al SMV2019. Diodo a probar SMV2019. Dimensiones de cada celda $R_m = 1.2\text{mm}$ y $w = 0.6\text{mm}$. Separación entre cada celda y el centro de la guía $d = 4.5\text{mm}$. Este es el arreglo a construir y medir en este proyecto de tesis.

Archivo en CST: WR - 90_8A

La fig. 4.27 es la misma SSFR de la fig. 4.26 con la inclusión de bordes redondeados para acoplarse a la guía de onda, y contiene marcadores clave adicionales para comprender los siguientes preparativos finales de la SSFR:

- **Cambiar las impedancias.** Los puntos en color verde deben presentar una muy baja impedancia para la OEM y al mismo tiempo una muy alta impedancia para la CD, lo cual se logra con una capa de dieléctrico denominado comercialmente como *cyclotene* basado en el polímero *benzocyclobuteno (BCB)* que cubra a dichos puntos, y luego colocando tramos de líneas de transmisión (*stubs*) triangulares de cobre sobre dichos puntos, encima de la capa de *BCB*. En realidad el *BCB* se agrega para evitar un corto circuito entre los *stubs* (y todo lo que va conectado a ellos: las líneas de polarización y los electrodos, todo el conjunto conectado a la terminal positiva de la fuente) y propiamente la superficie completa debajo de la capa de *BCB* que va conectada a la tierra. La función de doble acoplamiento la realiza solo los *stubs*.
- **Aislar las zonas de la SSFR que son comunes a las terminales de la fuente externa.** La zona encerrada en líneas rojas está reservada para los cátodos de los diodos varactores y van conectados a la terminal positiva de la fuente externa de CD. Dicha zona debe aislarse de la zona encerrada en líneas azules donde van los ánodos que van conectados a la tierra de la fuente externa de CD. Esto se logra agregando una capa de *BCB* en la zona reservada para los cátodos.
- **Asegurar conexión eléctrica a tierra de los ánodos de los diodos.** Se logra con la adición de los cortocircuitos horizontales pues éstos conectan a la zona central de metal donde se soldarán los ánodos, con la zona de metal externa a la apertura anular. Esta última zona a su vez se conecta con los bordes de la guía de onda, es decir la misma guía completa se encuentra conectada también a tierra.
- **Agregar líneas de polarización y electrodos.** Los cuales conectan a los cátodos de los diodos con la terminal positiva de la fuente externa de CD, lo cual se logra con pistas y zonas rectangulares para los electrodos depositados con cobre encima de la capa de dieléctrico *BCB*, dichos elementos se omitieron a propósito en la fig. 4.26 para simplificar la explicación. No es necesario agregar una pista para la tierra, un cable conectado externamente en cualquier punto de la zona externa a las aperturas anulares asegura dicha conexión eléctrica.

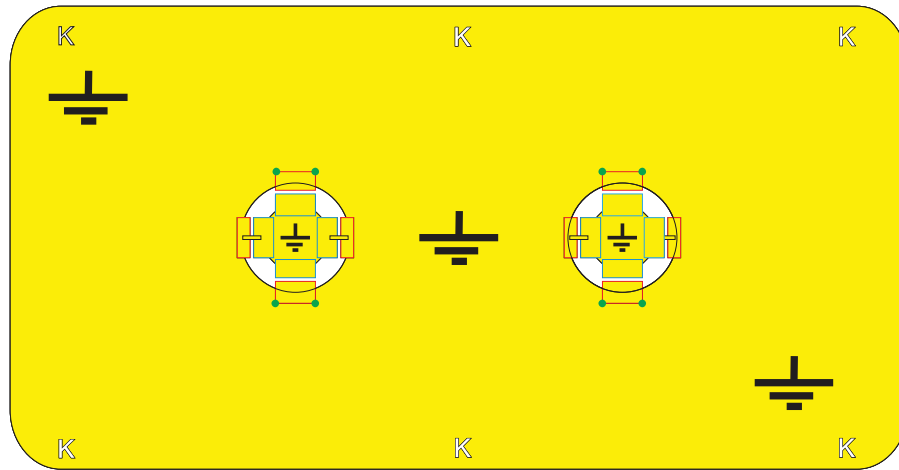


Fig. 4.27 Auxiliar para explicar la preparación final de la SSFR presente en la fig. 4.26 antes de realizar mediciones.

La fig. 4.28 muestran las máscaras empleadas durante el proceso de fabricación de la SSFR, y sirven para aclarar el asunto de la preparación final. Cada máscara involucra la construcción de un par de SSFR.

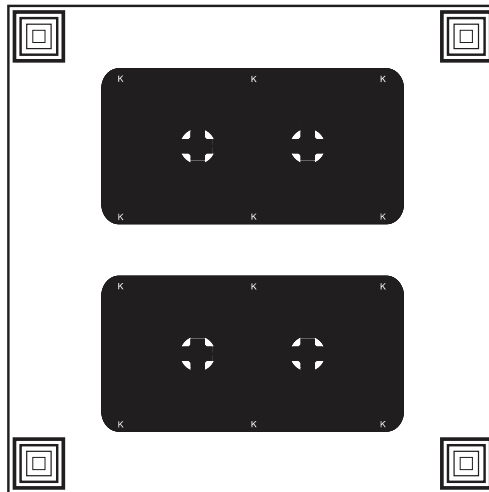


Fig. 4.28a Máscara para construir las celdas sobre el sustrato *Rogers 4003*.

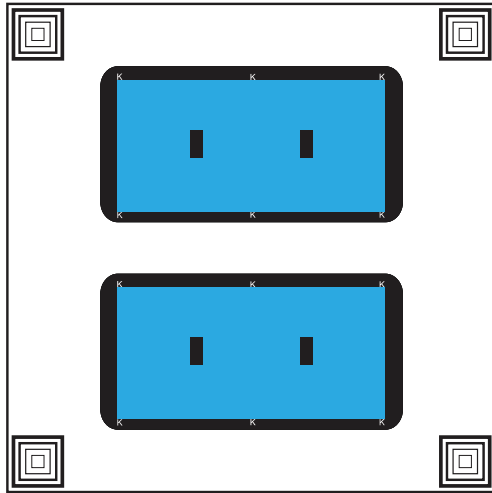


Fig. 4.28b Máscara para construir la capa de *BCB* sobre las celdas.

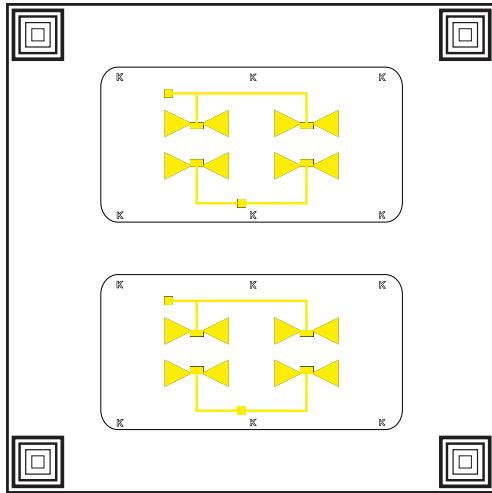


Fig. 4.28c Máscara para construir las líneas de polarización, electrodos y *stubs* sobre la capa de *BCB*.

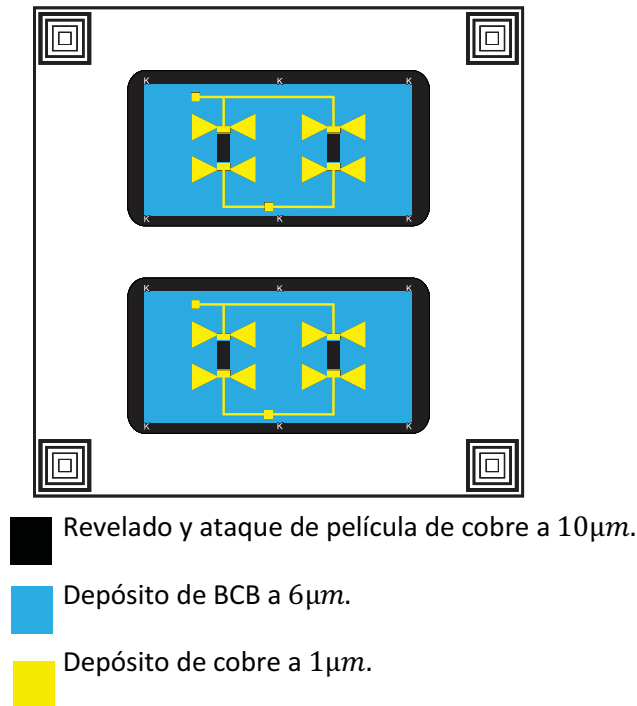


Fig. 4.28d Máscaras sobrepuestas que conceptualiza la preparación final de la SSFR.

Los tramos de líneas de transmisión o *stubs* en forma triangular han demostrado su efectividad para separar a las señales de CA de las señales de CD y al mismo tiempo acoplar intensamente señales de CA en la banda de frecuencia de interés del diseñador, en zonas de la estructura muy próximas a la alimentación en CD de los dispositivos de control, prueba de esto puede revisarse en [8].

El funcionamiento de los *stubs* es como sigue: Si por un momento ignoramos la presencia de los *stubs* en forma triangular en la fig. 4.24, la OEM incidente sin filtrar de manera adecuada ingresaría al equipo de la fuente por su salida, afectando su funcionamiento, es decir la OEM no estaría desacoplada de la alimentación de CD. Además la OEM conectaría de manera ineficiente al cátodo de los diodos conectados a las muescas de cobre sobre el BCB, con las muescas de cobre de la celda abajo del BCB, por lo que la OEM no se enteraría del cambio de capacitancia en la celda. Los *stubs* triangulares desacoplan de manera efectiva a la OEM que es una señal de CA de la alimentación de CD, y además conectan de manera efectiva al cátodo de los diodos con la celda. Esto es posible porque las dimensiones de los *stubs* son tales que el puerto discreto definido entre un punto interior del *stub* muy cerca de su vértice que está en contacto con el depósito de cobre adicional sobre el BCB, y un punto interior de la muesca de cobre de la celda abajo del BCB, se comporta como una trayectoria de impedancia muy próxima a cero, a la frecuencia central de la banda X de 10 GHz . Así con los *stubs* la OEM incide desacoplada de la alimentación de CD, y se vuelve sensible al cambio de capacitancia provocado por los diodos sobre la celda.

Los *stubs* triangulares desacoplan a la OEM de la alimentación de CD, y simultáneamente acoplan a la OEM con la celda justo en los puntos en verde de la fig. 4.27. La capa de dieléctrico de BCB solo aísla al voltaje de la fuente de su tierra vía la estructura completa de la SSFR.

Si bien el área de *BCB* cubre zonas de metal de la celda, no afecta de manera significativa el comportamiento de la celda, ya que el *BCB* tiene una baja constante dieléctrica por lo que se dice que es transparente al paso de la OEM. La película del *BCB* se deposita sobre la celda con un espesor de $6\mu m$, y sus bordes se encuentran alejados de las líneas de polarización como en la fig. 4.28d, para evitar que cualquier dispersión en el depósito de cobre durante el proceso de fabricación al formar las líneas haga contacto con el cobre de la celda, evitando un posible cortocircuito. Las líneas de polarización no deben ser muy delgadas para que no contribuyan tanto a las pérdidas globales y puedan sostener a la corriente suficiente para polarizar convenientemente al diodo varactor, un ancho de $150\mu m$ es adecuado.

El espesor de cobre para los *stubs* no es un valor arbitrario, muy grueso podría consumir más recursos en la fabricación, y muy delgado podría extinguir a la OEM en su viaje en el interior del metal, debido a que podría ser menor que la profundidad de penetración o de piel de la señal de microondas. A continuación se justifica el valor del espesor de cobre para los *stubs*, revisando [16] y [17].

Las amplitudes tanto del campo eléctrico como del campo magnético en cuadratura se reducen en una dirección z en el interior del metal, por un factor de $e^{-\alpha z}$, siendo α la constante de atenuación. La profundidad de piel δ se define como la distancia que recorre la OEM hasta que se atenúe en una cantidad $1/e \approx 36.8\%$ de su amplitud o valor máximo, es decir:

$$\delta = 1/\alpha \text{ --- (4.1)}$$

Y la constante de atenuación para un buen conductor, esto es un material que cumple con la desigualdad $\alpha/\omega\epsilon \gg 1$ está dada por:

$$\alpha = \sqrt{\pi \cdot f \cdot \mu \cdot \sigma} \text{ --- (4.2)}$$

Siendo f la frecuencia de la señal en Hz , μ la permeabilidad magnética del material en H/m , σ la conductividad eléctrica en S/m , y la constante de fase α en N_p/m . Al aumentar la frecuencia α dada por (4.2) es cada vez mayor, y la profundidad de penetración δ dada por (4.1) es cada vez menor.

Para el cobre $\sigma = 5.8 \times 10^7 S/m$ y por ser un material no magnético su permeabilidad magnética es prácticamente igual a la del aire $\mu = \mu_0 = 4\pi \times 10^{-7} H/m$. Así δ a $10GHz = 0.66\mu m$. El espesor de cobre para el *stub* debe ser mayor que ese valor para superar un sobre ataque indeseable durante el proceso de fabricación, obteniendo un espesor final muy cercano a $0.66\mu m$. Se ha encontrado que un valor de $1\mu m$ es adecuado. Este mismo espesor sirve para las líneas de polarización y los electrodos, pues se ha encontrado que las pérdidas por corrientes de CD introducidas por el metal son despreciables, y también soporta sin perforarse el proceso de soldadura de los cables externos y de los dispositivos de control, proceso realizado por un diseñador bien entrenado.

Como el diseño de los *stubs* triangulares es un problema multivariable y multisolución, no existe una solución analítica que pueda abordarse inmediatamente, así es mejor que su diseño se realice mediante simulaciones empleando CST. La idea básica es encontrar las dimensiones requeridas para que con el

puerto discreto definido se tenga una impedancia muy próxima a cero a 10 GHz . Por supuesto hay un ancho de banda asociado que establece impedancias diferentes de cero en los extremos de la banda X, pero se busca que el intervalo de impedancia sea el más bajo posible. Los valores de impedancia dentro de la banda entre 0.5Ω y 2Ω , podrían ser aceptables en cuanto a pérdidas, mientras más bajos sean estos valores de impedancia las pérdidas serán cada vez menores. Las dimensiones de los *stubs* fueron las mismas que las empleadas en [18] pues en ese trabajo se ha probado su efectividad, con respuestas transmitivas que se mueven en la misma banda X empleando dispositivos de control diferentes a los diodos varactores.

4.8 Intervalo del voltaje aplicado a los diodos varactores de la SSFR activa.

Es importante conocer anticipadamente a las mediciones el intervalo necesario del voltaje aplicado a los cuatro diodos de la SSFR para conseguir mover a la f_{res} adentro de la banda X. Tomando como base los datos de C vs V tabulados por el fabricante del diodo SMV2019 se realiza una interpolación entre estos para obtener la curva de la fig. 4.29, y considerando el intervalo de capacitancia necesario de la fig. 4.26 a saber de $300\text{fF} \rightarrow 486\text{fF}$, se estima utilizando la curva de la fig. 4.29 que debe aplicarse sobre los cátodos de los diodos un voltaje de $19\text{V} \rightarrow 6.9\text{V}$.

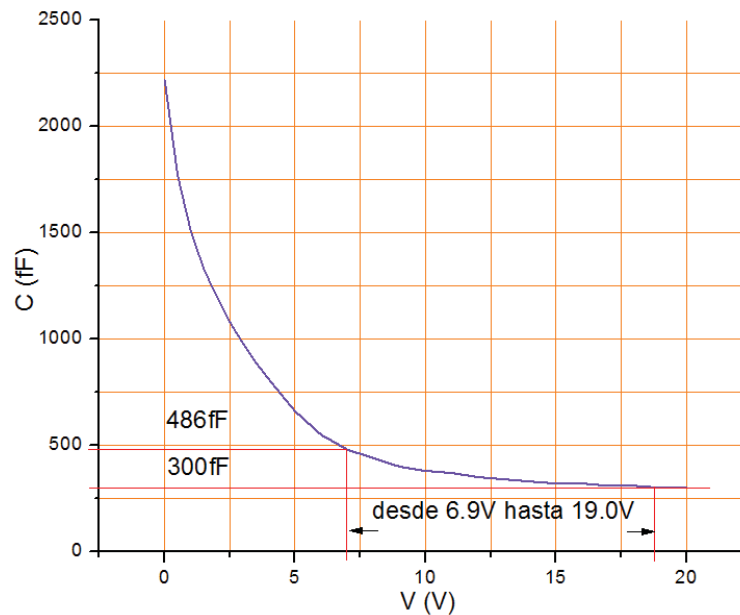


Fig. 4.29 Identificación del voltaje aplicado a los diodos en la SSFR activa final.

Aplicar un voltaje en inversa a los cuatro diodos varactores de:

$$6.9\text{V} \leq V_{INV} \leq 19\text{V}$$

Para que su capacitancia individual sea de:

$$486\text{fF} \leq C_{var} \leq 300\text{fF}$$

Y así obtener para la SSFR:

$$8\text{GHz} \leq f_{res} \leq 9.979\text{GHz}$$

4.9 Circuito de control para la SSFR activa.

Este circuito debe proporcionar un voltaje en polarización inversa al par de diodos de cada par de celdas que componen a la SSFR de una manera confiable. Es decir que ellos se encuentren todo el tiempo protegidos durante las mediciones, por sobre voltajes no intencionados introducidos por el usuario desde la fuente variable de voltaje, por interferencia de fuentes electromagnéticas cercanas que puedan introducirse en el lado de la fuente de alimentación, y por cargas electrostáticas al exponer de modo flotante las terminales de dichos diodos soldados en la superficie de la SSFR.

El circuito empleado para tal fin se muestra en la fig. 4.30, la tierra es común con la zona de metal de la SSFR que se encuentra debajo de las líneas de polarización y de los *stubs*. El diodo zener protege a los diodos varactores SMV2019 contra un voltaje inverso que exceda los 22 V. El voltaje hacia los cátodos se toma desde dicho diodo zener y no directamente de la fuente. El resistor de 330 Ω asegura la conducción plena del diodo zener, y por consiguiente el recorte del voltaje peligroso cuando el voltaje de alimentación sea de $V_{cc} \cong 24V$. El efecto en la limitación de la corriente hacia los diodos varactores por el resistor común de 330 Ω es nulo, debido a que cada diodo demanda una corriente en inversa muy pequeña de $I_S = 10fA$. Es decir los diodos exhiben una resistencia muy alta en serie con 330 Ω , que no alcanzan a percibir la presencia de los 330 Ω . Los resistores de 47K Ω envían hacia tierra cualquier interferencia que pueda existir en el cableado hacia la fuente de alimentación, y también aseguran que todos los cátodos se encuentren convenientemente aterrizados para evitar daño por cargas electrostáticas, incluso cuando la SSFR no se encuentre conectada a la fuente de alimentación, siempre que el circuito de control permanezca conectado a la SSFR.

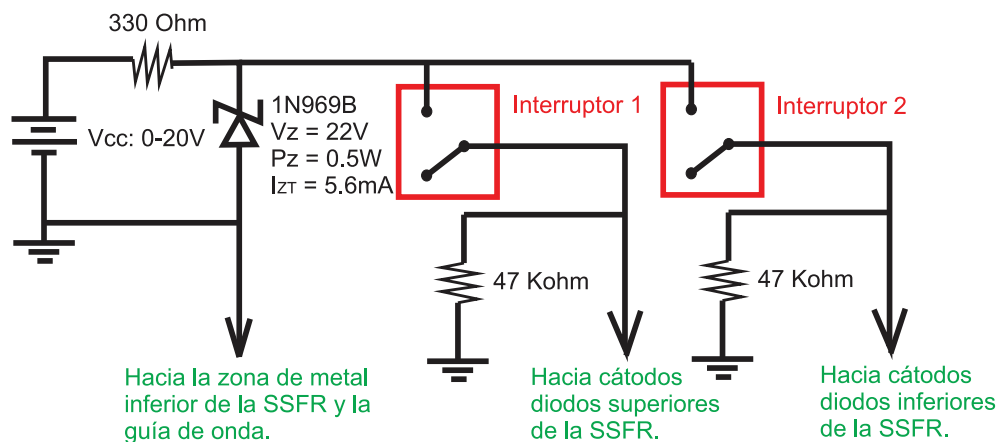


Fig. 4.30 Circuito de control para la SSFR activa.

4.10 Conclusiones del capítulo 4.

En las secciones 4.1 – 4.3 se simularon diversas configuraciones de celdas con geometrías circulares, tratando de minimizar las pérdidas sin comprometer en exceso el intervalo de reconfigurabilidad en f_{res} .

En la sección 4.4 se identificó a la fuente de pérdidas en las celdas resonantes empleando un enfoque circuital, encontrándose que la razón de la inductancia a la capacitancia de las celdas fija el valor del resistor relacionado directamente con las pérdidas. Una vez identificada dicha fuente, se formuló una estrategia para la reducción de las pérdidas. En la sección 4.5 se aprecia la ventaja en la aplicación de dicha estrategia en una celda con cortocircuitos radiales, utilizando un nuevo diodo de más baja capacitancia que la estándar hasta el momento.

En la sección 4.6 se describe un método básico para formular un proyecto en CST, para iniciar la investigación de una o más celdas resonantes incorporadas a la guía, considerando las dimensiones y los materiales de la guía de onda. Además se discute las razones por las que ocurre una degradación en las características electromagnéticas de las celdas resonantes individuales, cuando se insertan en las dimensiones reales de la guía de onda. La aplicación de la estrategia de reducción de pérdidas, permite identificar al par celda – nuevo diodo varactor adentro de la guía de onda, con pérdidas en todo el intervalo reconfigurable de $8GHz - 10.22GHz$ menores que $1dB$, ver la fig. 4.21.

En vista de que el nuevo diodo no está disponible en la sección 4.7 se propone un arreglo de dos celdas adentro de la guía de onda no optimizado con el modelo de diodo disponible, que pueda construirse y medirse, con pérdidas entre $-0.65dB$ y $-1.5dB$ en el intervalo de $8GHz - 11.249GHz$, con una capacitancia individual por diodo de $300fF \rightarrow 528fF$ ver la fig. 4.22. Este arreglo permite conocer más sobre el desempeño en alta frecuencia del diodo, del cual el fabricante no rinde cuenta de ello, y así delinear futuros trabajos de investigación. Como última preparación al circuito para que pueda ser medido en la polarización vertical de la onda incidente, se agregan cortos horizontales de $100\mu m$ de ancho en la apertura anular, para asegurar que la OEM incidente no excite a la apertura en la dirección horizontal. Las simulaciones con los cortos concluyen que las pérdidas son las mismas, y que los intervalos de frecuencia y de capacitancia individual del diodo varactor son más estrechos de $8GHz - 9.979GHz$ y $300fF \rightarrow 486fF$, respectivamente. En la sección 4.8 se muestra que para alcanzar el intervalo de capacitancia anterior, el intervalo estimado del voltaje aplicado a los diodos debe ser de $19V \rightarrow 6.9V$, y en la sección 4.9 se presenta el circuito de control adecuado para realizar las mediciones de manera confiable evitando daño a los diodos varactores de la SSFR.

Capítulo 5

Mediciones y conclusiones.

5.1 Análisis de resultados y conclusiones para la SSFR pasiva.

En la fig. 5.1 se define una convención para identificar las posiciones de los capacitores interdigitales y la zona de alrededor correspondiente de la SSFR en las fotografías de las figs. 5.2 – 5.6. En estas figuras se muestran los detalles de construcción en la vecindad de cada capacitor interdigital de los miembros de la SSFR con el comportamiento de la tabla 3.1, así como la comparación gráfica entre los resultados simulados y los resultados obtenidos experimentales. Hubo necesidad de resimular en CST para mejorar la exactitud numérica de los resultados, por lo que estos difieren ligeramente de los presentados en la tabla 3.1. Las zonas brillantes en las fotografías son debidas a la pasta de plata que se empleó para sellar manualmente el espacio entre el circuito de la SSFR y el borde del hueco de la guía de onda que rodea al circuito. A excepción de los resultados correspondientes a $Dc = 0.1mm$ ocurre un corrimiento de la f_{res} hacia un valor superior del valor medido respecto al simulado. Las diferencias presentadas entre los valores medidos y simulados se explicarán considerando de nuevo como en el Cap. 3, a los miembros de la SSFR en los extremos de la banda de frecuencias, a saber con $Dc = 0.1mm$ y $Dc = 0.9mm$. Nótese que el mismo razonamiento para explicar el comportamiento con $Dc = 0.9mm$ es posible aplicarlo para $Dc = 0.305, 0.57$ y $0.675mm$.

Análisis para SSFR con $Dc = 0.9mm$.

La hipótesis es que un sobre ataque en el cobre durante el proceso de fabricación produjo que la curva de $|S_{22}|$ se desplazara hacia valores superiores de frecuencia. Para demostrarlo se sobreponen las fotos de la estructura de la fig. 5.6 con las máscaras correspondientes del Apéndice A, con el fin de estimar cambios dimensionales provocados por el sobre ataque obteniéndose:

- 1) La apertura anular aumentó $20\mu m$ en relación a su valor simulado, es decir $w = 1 \rightarrow 1.020mm$.
- 2) La distancia entre las placas adyacentes de cada C_{IDC} aumentó $20\mu m$ en relación a su valor simulado, es decir $Dp = 0.2 \rightarrow 0.220\mu m$.
- 3) El ancho de cada placa disminuyó $20\mu m$ en relación a su valor simulado, es decir $Wp = 0.1 \rightarrow 0.080\mu m$.

Si bien los cambios (2) y (3) no fueron los mismos individualmente para los cuatro C_{IDC} los valores presentados son un promedio de los estimados.

Para cada cambio se realizan simulaciones adicionales en CST, encontrándose que el cambio (1) no tiene ningún efecto en la curva original simulada de $|S_{22}|$ en color rojo presente en la fig. 5.6. Otra simulación que considera ambos cambios dimensionales (2) y (3) justifica muy bien los resultados medidos como se ve en la fig. 5.7 demostrando el efecto del sobre ataque en la SSFR con $D_c = 0.9mm$.

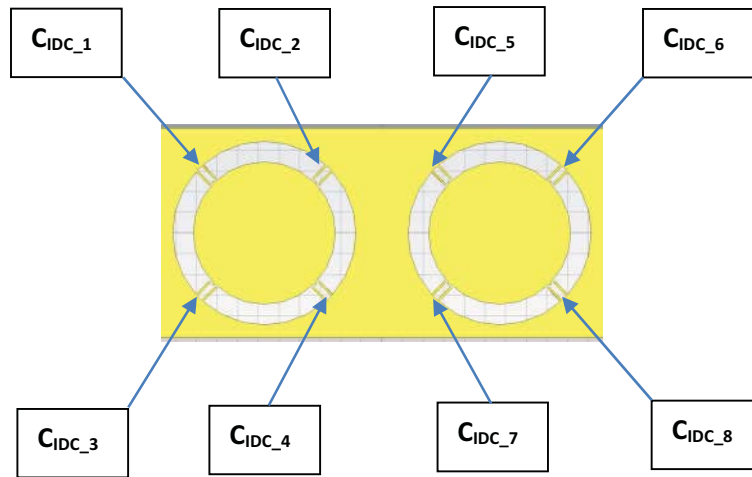
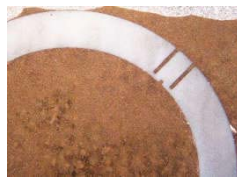


Fig. 5.1 Notación para poder comprender las fotografías de las figs. 5.2 – 5.6.

Escala $\cong 4.5 : 1$



C_{IDC_1}



C_{IDC_2}



C_{IDC_3}



C_{IDC_4}

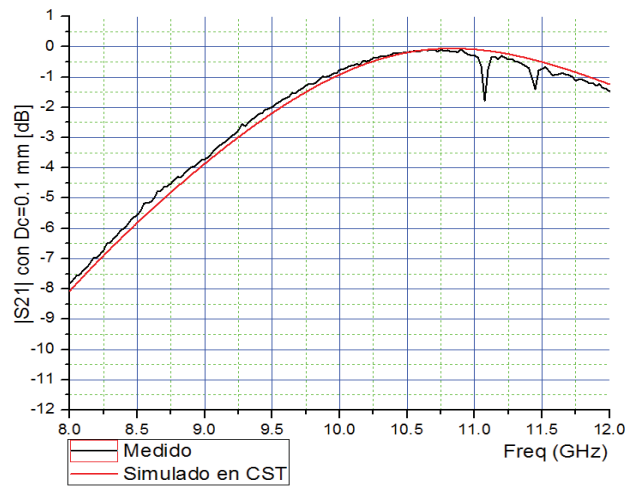
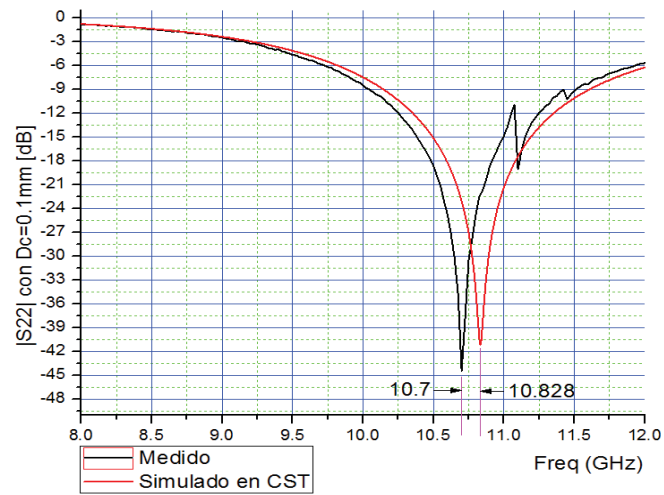


Fig. 5.2 Resultados de la SSFR con $D_c = 0.1$ mm.

Escala $\cong 4.5 : 1$

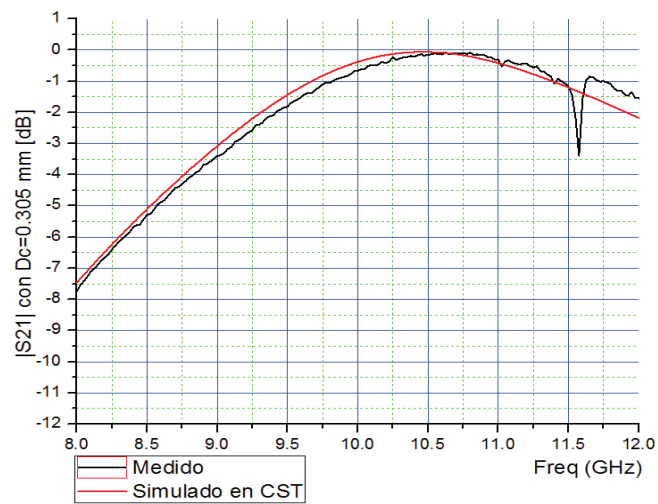
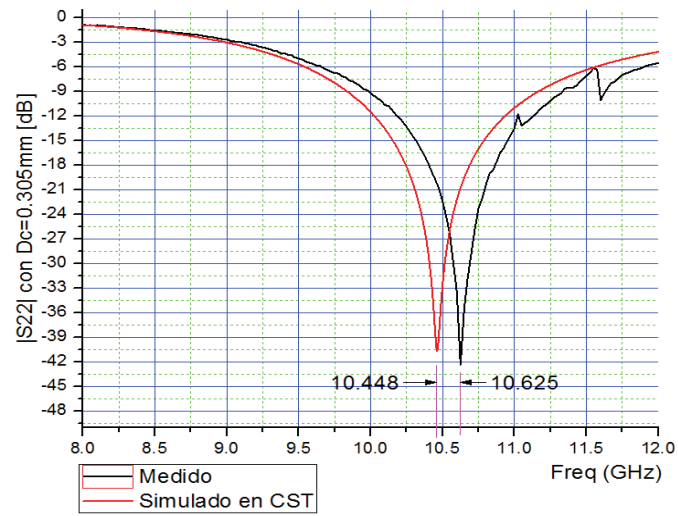
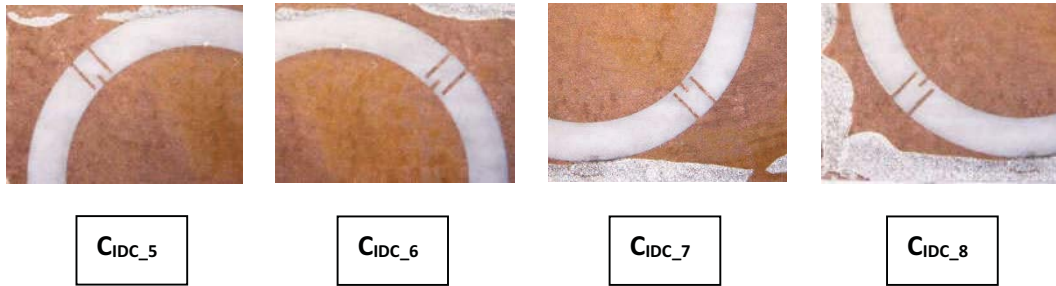


Fig. 5.3 Resultados de la SSFR con $D_c = 0.305\text{mm}$.

Escala $\cong 4.5 : 1$



C_IDC_1



C_IDC_2



C_IDC_3



C_IDC_4

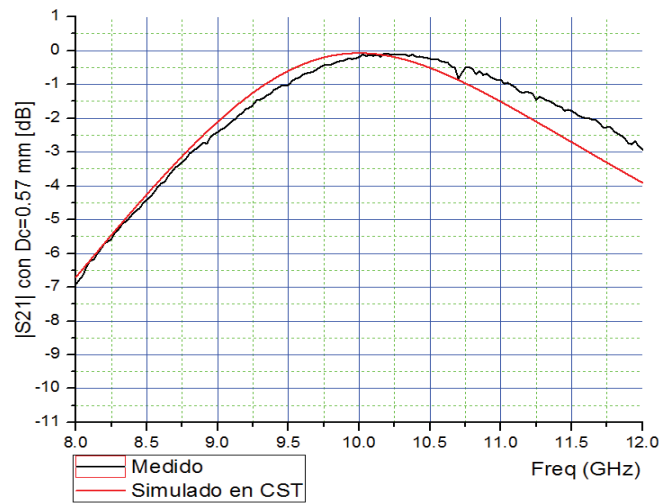
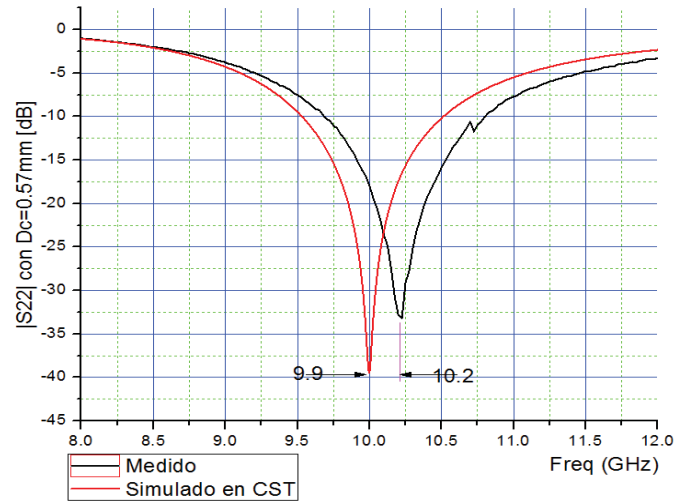


Fig. 5.4 Resultados de la SSFR con $D_c = 0.570\text{mm}$.

Escala $\cong 4.5 : 1$



C_IDC_5



C_IDC_6



C_IDC_7



C_IDC_8

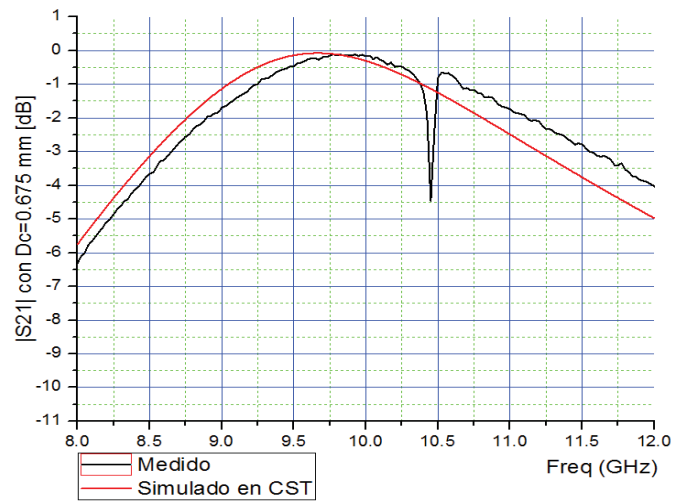
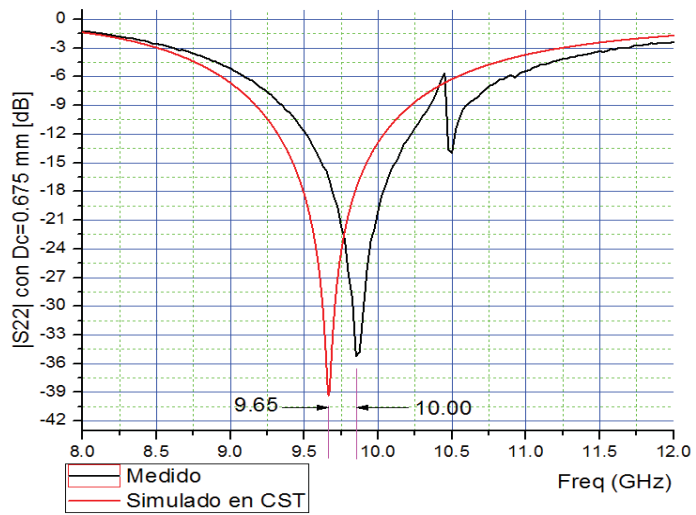


Fig. 5.5 Resultados de la SSFR con $D_c = 0.675$ mm.

Escala $\cong 4.5 : 1$

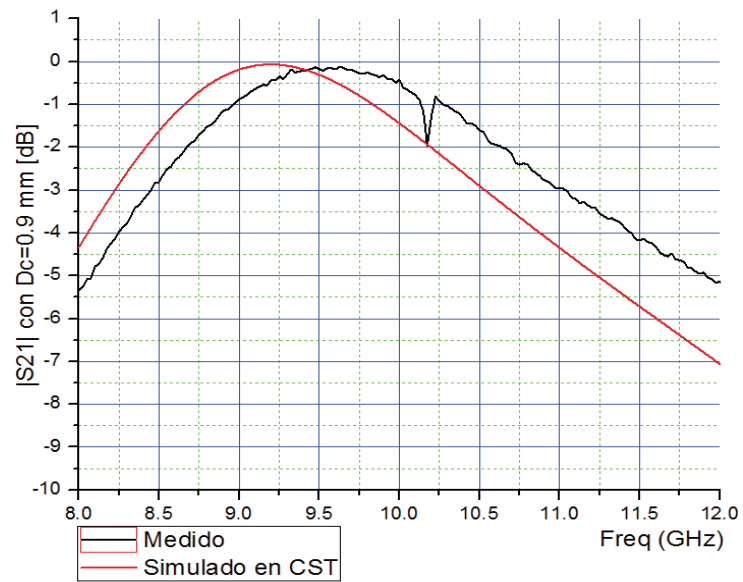
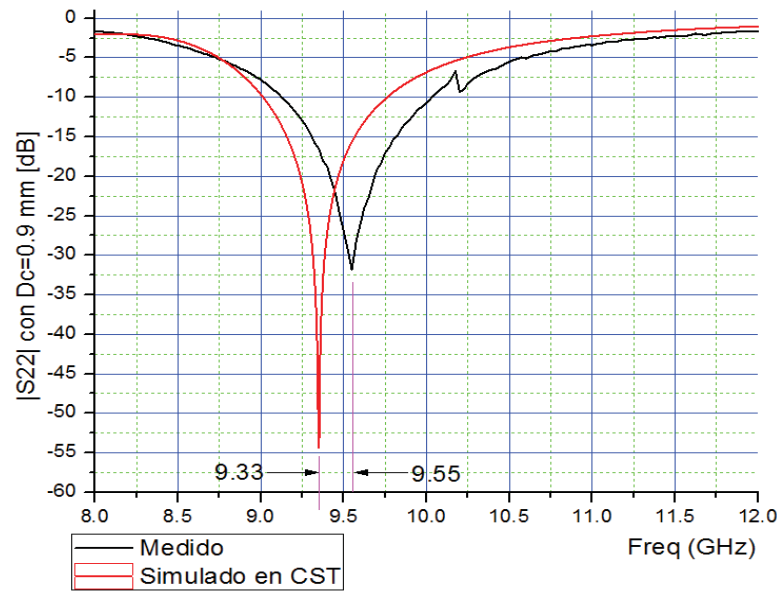
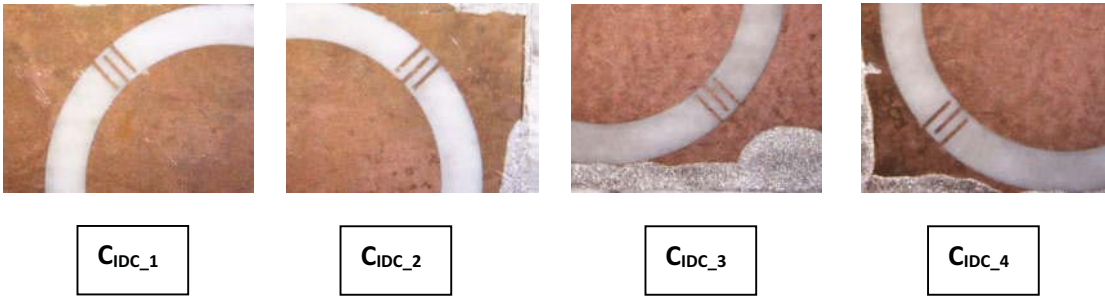


Fig. 5.6 Resultados de la SSFR con $D_c = 0.9$ mm.

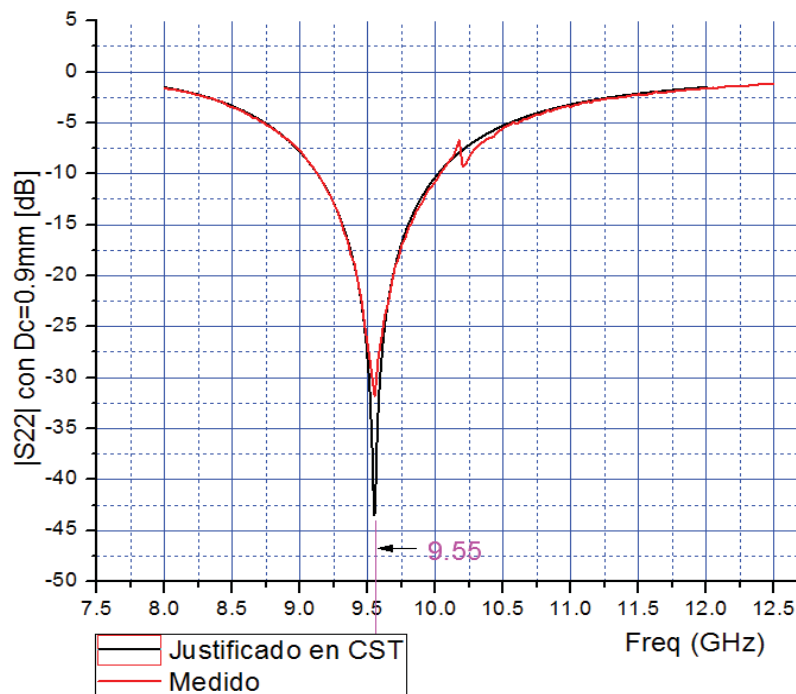


Fig. 5.7 Efecto del sobre ataque de cobre en los resultados medidos de la SSFR con $D_c = 0.9mm$.

En términos físicos el aumento que hubo en la distancia de separación de las placas en los C_{DC} redujo al campo eléctrico por lo cual se redujo la capacitancia, y la disminución en el ancho de las placas reduce el número de cargas superficiales inducidas reduciendo también a la capacitancia. Un valor menor de esta hizo que la f_{res} fuera más grande que lo esperado en la fig. 5.6.

Análisis para SSFR con $D_c = 0.1mm$.

En este caso no es posible explicar las desviaciones entre las curvas simulada y medida de la fig. 5.2, mediante un sobre ataque porque hubo una reducción en f_{res} . Cambios dimensionales en la dirección contraria en el análisis anterior explicarían la reducción en f_{res} , pero físicamente no pueden ser producidos por un sobre ataque. El proceso de fabricación no es perfecto, la SSFR en cuestión estaba doblada y requirió de una calza adicional en la alineadora de máscaras, esto deformó también a la misma máscara que se colocó sobre ella, entonces la luz ultravioleta no incidió uniformemente en la máscara, provocando sombras que finalmente se grabaron en la SSFR. El efecto neto fueron cambios dimensionales en la dirección contraria del análisis anterior, lo que condujo a una reducción en f_{res} . Esta justificación difícil de evaluar en forma cuantitativa se ilustra en la fig. 5.8.

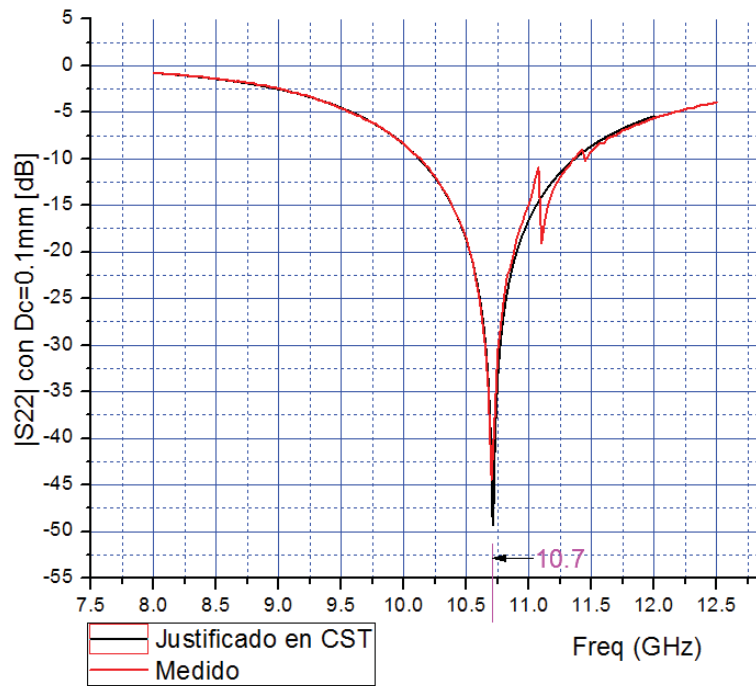


Fig. 5.8 Efecto del desalineamiento introducido en las máscaras en los resultados medidos de la SSFR con $D_c = 0.1\text{mm}$.

Modelos eléctricos equivalentes corregidos.

Los modelos eléctricos equivalentes preliminares vistos en la sección 3.4 para la SSFR con $D_c = 0.1\text{mm}$, ver las figs. 3.15b y 3.19a, y para la SSFR con $D_c = 0.9\text{mm}$, ver las figs. 3.18b y 3.19b deben corregirse a la luz de las mediciones realizadas, curvas en color negro de las figs. 5.1 y 5.5. Empleando el mismo método de modelado visto en la sección 3.4 se obtienen los modelos siguientes finales corregidos de las figs. 5.8 y 5.9. Los valores de los componentes circuitales para la SSF sin los capacitores son los mismos que los obtenidos en la sección 3.4, mientras que los valores de los componentes asociados al elemento reconfigurador fueron ajustados en ADS.

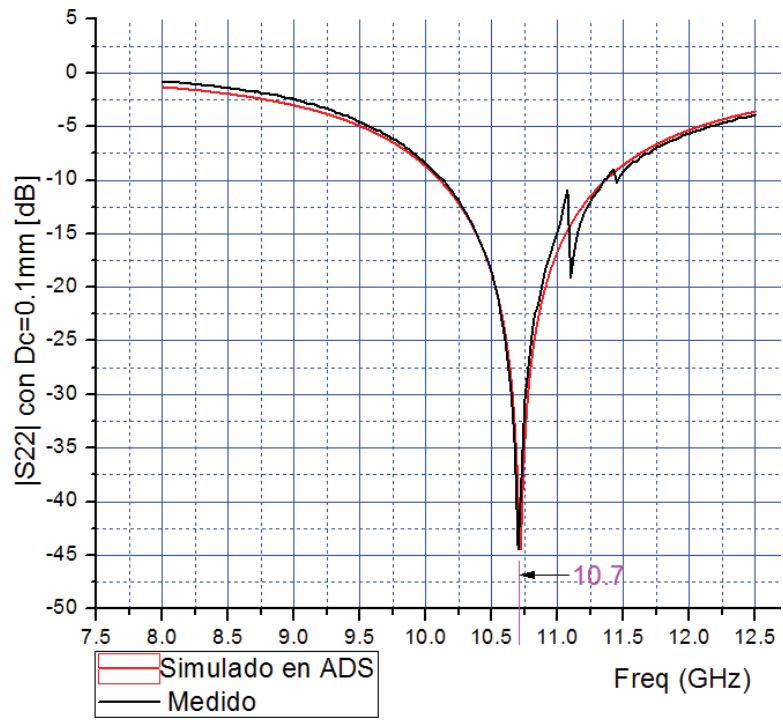
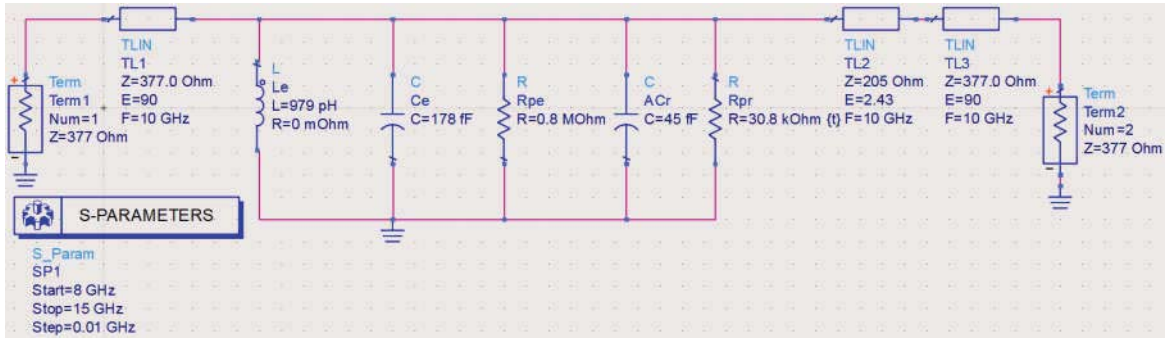


Fig. 5.8 Modelo final acorde con el experimento para la SSFR con $D_c = 0.1mm$.

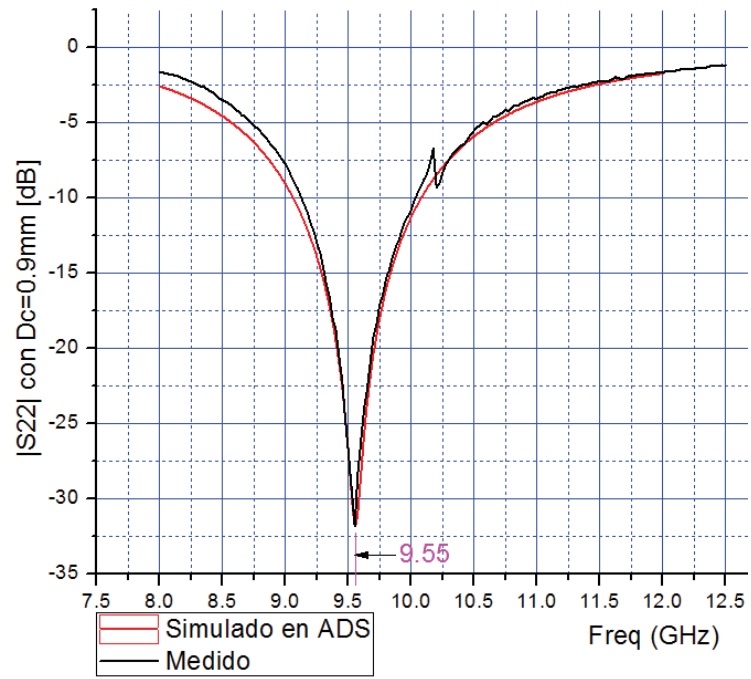
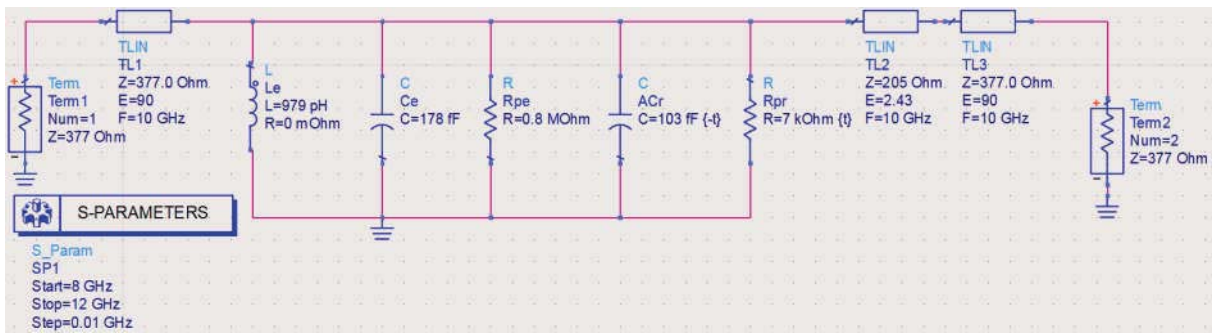
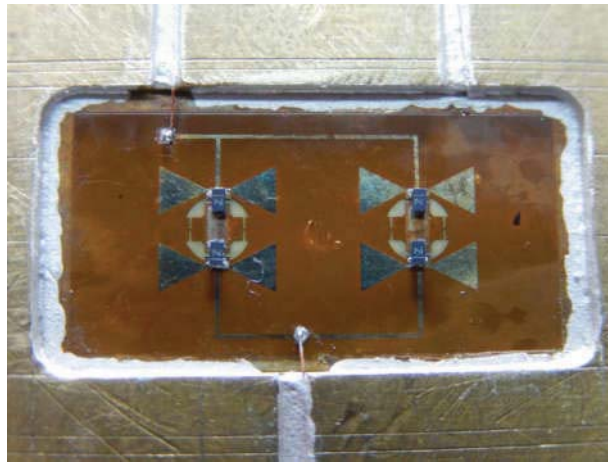


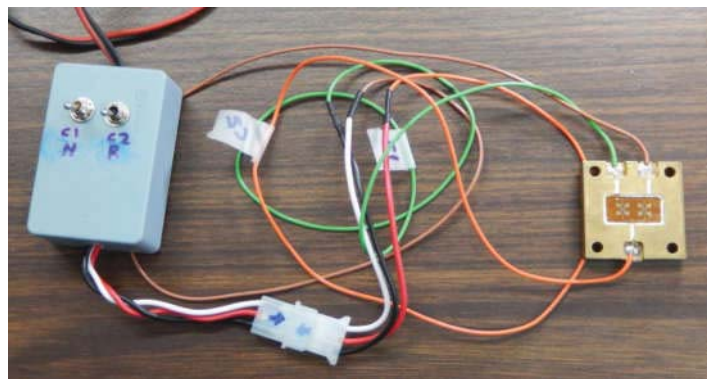
Fig. 5.9 Modelo final acorde con el experimento para la SSFR con $D_c = 0.9\text{mm}$.

5.2 Análisis de resultados y conclusiones para la SSFR activa.

En la fig. 5.10 se presenta a la SSFR con diodos varactores montada en la guía de onda WR-90, y en la fig. 5.11 se muestran sus resultados experimentales al variar el voltaje de alimentación inverso en los diodos. Si bien el límite máximo teórico establecido para dicho voltaje en la sección 4.8 es de 19V, en la práctica se elevó hasta el máximo permisible de los dispositivos de 22V, con la idea de obtener el valor más alto posible de la frecuencia reconfigurable. Las pérdidas obtenidas entre 10.66 y 25 dB (ver la fig. 5.11a) son mayores comparadas con las obtenidas en el simulador CST entre 3.30 y 5.15 dB (ver la fig. 4.26), por lo consiguiente las profundidades son menos pronunciadas, entre 0.58 y 3.85 dB (ver la fig. 5.11b) versus entre 10 y 7 dB (ver la fig. 4.26).

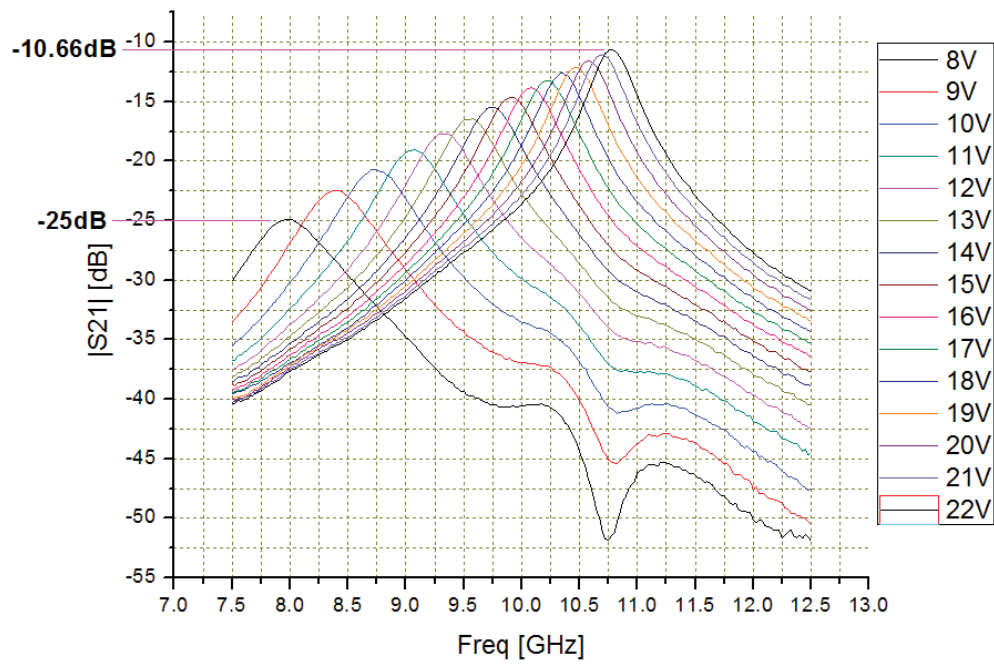


a) Montada en la guía de onda.

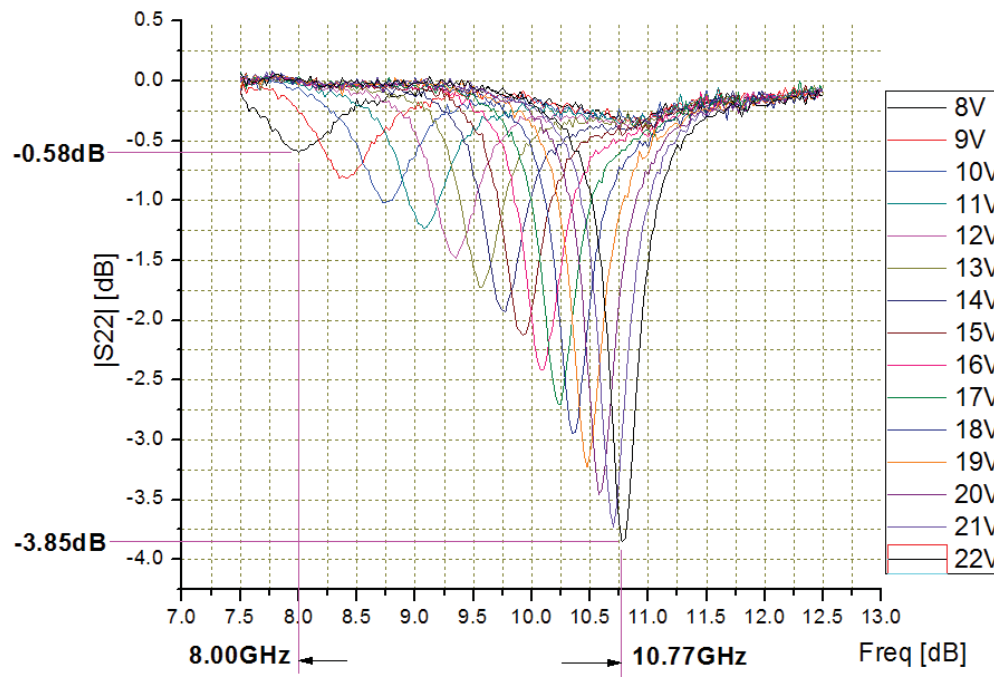


b) Conectada al circuito de control.

Fig. 5.10 La SSFR fabricada con diodos varactores.



a) Respuesta del coeficiente de transmisión.



b) Respuesta del coeficiente de reflexión.

Fig. 5.11 Resultados medidos de la SSFR con diodos varactores.

La gran discrepancia entre las pérdidas se debe a que en el simulador se consideró al diodo varactor como solo un elemento concentrado capacitor, y no su modelo real de pérdidas en alta frecuencia que nos es desconocido a priori (el fabricante no lo reporta). Así CST produjo resultados que consideran la r_s del metal de la SSFR, su inductancia y la capacitancia de su apertura y de la agregada, excluyendo algún resistor de pérdidas en paralelo de muy bajo valor del propio diodo varactor.

Otro factor que introduce más pérdidas en valores altos de frecuencia adentro de la banda X es la elevada capacitancia del diodo varactor, en particular su valor mínimo. Esto se debe a que el valor del cociente L/C donde L es la inductancia de la estructura electromagnética completa, y C es su capacitancia más la del diodo varactor, tiene un valor muy bajo. Como se explicó en la sección 4.4 un bajo valor en L/C reduce el valor del resistor R_p en el modelo eléctrico aumentando las pérdidas.

El intervalo esperado en f_{res} según CST es de 8 – 9.979 GHz (ver la fig. 4.26), y el obtenido al medir es de 8 – 10.77 GHz (ver la fig. 5.11), el diseño fue beneficiado en $\approx 0.7 GHz$. Esta discrepancia en el intervalo de f_{res} se debe a la imperfección en el proceso de fabricación como se explicó en la sección 5.1 (Análisis para la SSFR pasiva con $D_c = 0.9mm$).

Nótese en la fig. 5.11 que comenzando en 8V los primeros aumentos consecutivos de 1 V producen cambios más grandes en f_{res} , que los últimos aumentos cercanos a 22 V. Esto se debe al comportamiento no lineal de la capacitancia del diodo varactor con el voltaje aplicado, ver la fig. 4.29. A valores pequeños de voltaje la capacitancia cambia con mayor rapidez que con valores grandes de voltaje. De hecho en valores cercanos a 22 V la capacitancia cambia muy poco, por lo que se espera que f_{res} también casi no cambie.

Se comprueba con las mediciones que hay una reconfigurabilidad en f_{res} en una fracción importante de la banda X de 8GHz a 10.77GHz, y que los diodos varactores aportan un intervalo de pérdidas estimado entre $10.66 - 3.30 = 7.36dB$ y $25 - 5.15 = 19.85dB$. Las cantidades que se restan son las obtenidas en las simulaciones.

Conclusiones generales.

En el capítulo 1 se revisó el estado del arte de las SSF, la conveniencia de convertirlas en reconfigurables en una operación en particular, como puede ser un desplazamiento de fase, un corrimiento en la frecuencia resonante o un cambio en el ancho de banda, y los métodos para lograr dicha conversión, entre los cuales destaca el uso de dispositivos de control. Tras una revisión de las ventajas y desventajas en los dispositivos de control que se emplean en la actualidad, se encuentra que el diodo varactor es un elemento de control fácil de controlar debido a que depende de un solo voltaje de polarización, aunque sus pérdidas asociadas son altas, lo cual impacta en las pérdidas totales de la SSFR, desarrollos reportan pérdidas de $-1.5dB$ a $-5dB$ en la banda X. Aún así debido a su fácil manejo como dispositivo activo, se seleccionó al diodo varactor para producir corrimientos de frecuencia en celdas resonantes operando en modo transmitivo pasobanda en la banda X.

En el capítulo 2 se revisó el conocimiento que es la base para abordar el análisis y diseño de una superficie selectiva reconfigurable con diodo varactor. Se identificó el método de análisis y diseño más adecuado para abordar la reconfigurabilidad en la frecuencia resonante, con valores altos de capacitancia: como primera etapa es mejor obtener desde el comienzo una celda que por sí misma resuene muy por encima de la banda X. También se ilustran los problemas y las alternativas de solución que se presentan en las simulaciones, al sustituir al diodo varactor como un elemento concentrado capacitor de valor muy alto, en celdas minúsculas que resuenan por sí solas a una frecuencia por encima de la banda X, para lograr el corrimiento deseado en frecuencia adentro de la banda X.

En el capítulo 3 se revisaron los métodos para variar la capacitancia en capacitores interdigitales de tres placas, con el fin de emplearlos como elementos de control en superficies selectivas de frecuencia para obtener una SSFR pasiva reconfigurable. Se seleccionaron este tipo de elementos reconfiguradores, por su facilidad de construcción. Considerando que la geometría de la celda es circular, se planteó un método para la construcción de dichos capacitores sobre las celdas, que toma en cuenta las limitaciones en el proceso de fabricación, dicho método resultó muy útil durante las simulaciones parametrizadas. Se demostró la reconfigurabilidad sobre la frecuencia resonante en celdas pasivas operando en modo transmitivo pasobanda en la banda X, insertando cuatro capacitores de este tipo cada 45° , en paralelo con la apertura anular de una celda con geometría circular. La acción que provoca el corrimiento en la frecuencia resonante es el cambio de capacitancia producido en cada capacitor, al variar únicamente la longitud de su dedo central respectivo. A través de simulaciones considerando las dimensiones y materiales de la guía de onda, cinco longitudes fueron identificadas para llevar a la práctica la reconfigurabilidad con cinco arreglos diferentes, derivados todos ellos de la misma celda con geometría circular.

En el capítulo 4 se realizaron intensivas simulaciones sobre diversas configuraciones de celdas con geometría circular, para lograr reducir las pérdidas en la magnitud del coeficiente de transmisión, evitando reducir en exceso el intervalo reconfigurable en la frecuencia, sustituyendo a los diodos varactores por capacitores concentrados. Se explicó la problemática existente al introducir celdas individuales, previamente identificadas con el comportamiento deseado, adentro de la guía de onda. También se identificaron las fuentes de pérdidas en las celdas, lo cual motivó a enunciar y aplicar una estrategia de

análisis y diseño para reducir las pérdidas: es mejor aumentar la inductancia global de la SSF con respecto a su capacitancia global, para reducir las pérdidas. Esto es complicado de conseguir con capacitancias externas altas aportadas por el dispositivo como este es el caso. El conocimiento de un nuevo diodo con una capacitancia mínima, menor que el valor estándar manejado hasta el momento, y que se adecúa muy bien con la estrategia anterior permitió obtener las dimensiones del mejor par de celdas cargadas con este diodo adentro de la guía de onda, que producen pérdidas menores que 1 dB sobre todo el intervalo reconfigurable de $8\text{GHz} - 10.22\text{GHz}$. Debido a que el nuevo diodo no está disponible, también en el capítulo 4 se propone un arreglo no optimizado de dos celdas adentro de la guía de onda, con el modelo de diodo disponible, que pueda construirse y medirse con pérdidas entre -0.65dB y -1.5dB en el intervalo de $8\text{GHz} - 11.249\text{GHz}$, y que permita conocer más sobre el desempeño en alta frecuencia del diodo, ya que el fabricante no brinda los suficientes datos técnicos. El conocimiento adquirido es de suma importancia para delinear futuros trabajos de investigación en alta frecuencia con diodos varactores en superficies selectivas reconfigurables.

En el capítulo 5 se comparan los resultados medidos de las SSFR pasivas diseñadas en el capítulo 3 contra los resultados simulados. Aunque el análisis se focaliza a dos SSFR en los extremos de la banda reconfigurable, las discrepancias encontradas se explican por el sobre ataque del cobre y el desalineamiento de máscaras durante el proceso de fabricación, dichos efectos pueden extenderse para explicar los resultados experimentales en el resto de las SSFR pasivas. Los modelos desarrollados en el capítulo 3 de estas dos SSFR son corregidos para que estén acordes con los resultados experimentales. Los cambios de capacitancia introducidos por el mismo proceso de fabricación, sobre ataque del metal y desalineamiento indeseado en las máscaras explican cabalmente los resultados experimentales obtenidos. La reconfigurabilidad sobre f_{res} queda demostrada en el grupo de cinco superficies pasivas, al variar solo la longitud de la placa central de los capacitores interdigitales de 0.1 mm a 0.9 mm , obteniéndose un cambio en frecuencia desde 10.7 GHz con una magnitud del coeficiente de reflexión de 45 dB hasta 9.55 GHz con 31.25 dB , respectivamente, las pérdidas son prácticamente despreciables en toda la banda. En cuanto a la SSFR activa con diodos varactores se comprueba con las mediciones que hay una reconfigurabilidad en f_{res} en la banda X de 8 GHz a 10.77 GHz , cambiando al voltaje de polarización de 8V a 22V y el intervalo obtenido en las simulaciones fue más reducido de 8GHz a 9.979 GHz . El intervalo más amplio obtenido se explica otra vez por desalineamiento en las máscaras, debidas a deformaciones en el sustrato. Además los diodos varactores aportan un intervalo de pérdidas comprendido entre $\cong 7\text{dB}$ y $\cong 20\text{dB}$. Si bien se alcanza la reconfigurabilidad ésta se logra con pérdidas muy altas, este trabajo es una referencia sobre cómo capacitancias grandes en los dispositivos de control influyen intensamente en las pérdidas al reducir el cociente L/C de la SSFR completa. Futuros trabajos con diodos varactores pueden orientarse hacia más bajas frecuencias, donde en general las pérdidas son más bajas.

Bibliografía.

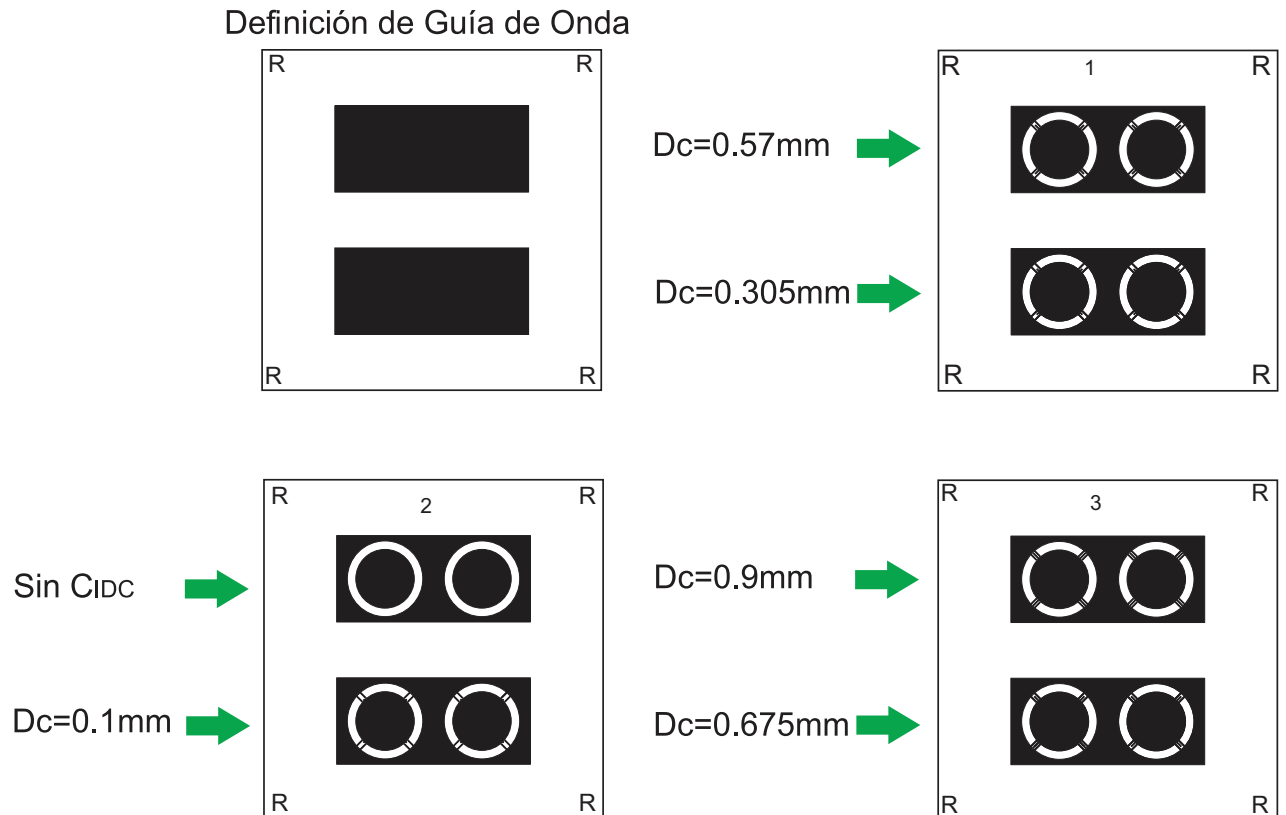
- [1] P.G.M. Baltus, R. Dekker, "Optimizing RF front ends for low power", Proceedings IEEE Vol. 88, Oct 2000, pp. 1546-1559
- [2] M. Hook, and K. Ward, "A project to demonstrate the ability of frequency selective surfaces and structures to enhance the spectral efficiency of radio systems when used within buildings", (2004) Ofcom ref. AY4462A.
- [3] B. A. Munk, Frequency Selective Surfaces: Theory and Design. New York: Wiley, 2000.
- [4] L. Martinez-Lopez, J. Rodriguez-Cuevas, J.I. Martinez-Lopez, and A. E. Martynyuk, "A Multilayer Circular Polarizer Based on Bisected Split-Ring Frequency Selective Surfaces", (2014) Antennas and Wireless Propagation Letters, IEEE.
- [5] D. T. Mendoza - Rosales, A. E. Martynyuk, J. I. Martinez-Lopez, and J. Rodriguez - Cuevas , "Frequency Selective surfaces Based on Ring – Slots loaded with Monolithically Integrated Capacitors", (2012). IET Microwaves, Antennas & Propagation.
- [6] A.E. Martynyuk, J. Rodríguez - Zamudio, and D. Fuentes - Zúñiga, "On Cross – Polarization in Spiraphase – Type Reflectarrays with Elements Based on Ring Slot with Loaded Stubs", (2011). Proceedings of the 5 th European Conference on Antennas and Propagation (EUCAP).
- [7] A.E. Martynyuk, J. Rodríguez - Zamudio, and N.A. Martynyuk, "Reflectarray Based on Three – Bit Spatial Phase Shifters: Mathematical Model and Technology of Fabrication", (2009). Antennas and Propagation 3rd European Conference On.
- [8] R. Martinez-Lopez, J. Rodriguez-Cuevas, A. E. Martynyuk, and J. I. Martinez Lopez. "An active ring slot with RF MEMS switchable radial stubs for reconfigurable frequency selective surface applications", (2012). Progress In Electromagnetics Research, 128: 419-440.
- [9] S. Mener, R. Gillard, R. Sauleau, C. Cheymol, and P. Potier, "Design and Characterization of a CPSS-Based Unit-Cell for Circularly Polarized Reflectarray Applications", (2013) IEEE Transactions on Antennas and Propagation.
- [10] P. Padilla, A. Muñoz-Acevedo, M. Sierra-Castañer, and M. Sierra-Pérez. "Electronically reconfigurable transmitarray at Ku band for microwave applications", (2010) Antennas and Propagation, IEEE Transactions on 58, no. 8: 2571-2579.
- [11] Yu. N. Kazantsev, G. A. Kraftmaher, and V. P. Mal'tsev. "Controlled Bandpass Frequency – Selective Surfaces", (2014) Journal of Communications Technology and Electronics, Electrodynamics and Wave Propagation, Vol. 59.
- [12] D. Rodrigo, L. Jofre, and J. Perruisseau – Carrier. "Unit Cell for Frequency – Tunable Beamscanning Reflectarrays", (2013). IEEE Transactions on Antennas and Propagation, Vol. 61

- [13] Ryan, G.M. Colan, M. R. Chaharmir, J. Shaker, J. R. Bray, Y. M. M. Antar, and A. Ittipiboon. "A wideband transmitarray using dual-resonant double square rings", (2010) *Antennas and Propagation, IEEE Transactions on* 58, no. 5: 1486-1493.
- [14] G.M. Rebeiz, *RF MEMS Theory, Design and Technology*, John Wiley & Sons, New Jersey, 2003.
- [15] S.S. Gevorgian, T. Martinsson, P.L.J. Linner, E. L. Kollberg, "CAD models for multilayered substrate interdigital capacitors." (1996) *Microwave Theory and Techniques, IEEE Transactions on*.
- [16] F. T. Ulaby, *Fundamentos de aplicaciones en electromagnetismo*, Pearson – Prentice Hall, 2007.
- [17] D. K. Cheng, *Fundamentos de electromagnetismo para ingeniería*, Addison Wesley Longman / Pearson, 2010.
- [18] T. E. Esparza – Aguilar, "Superficies Selectivas de Frecuencia Conmutables para Aplicaciones de Arquitecturas Electromagnéticas de Edificios", (2014). Tesis de Maestría UNAM.

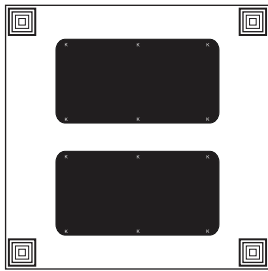
Apéndice A.

Máscaras para fabricar las SSFR.

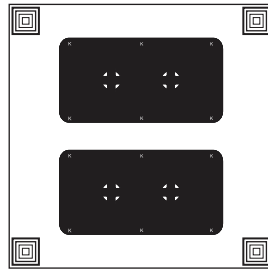
SSFR pasiva. Están escaladas para poder ver detalles.



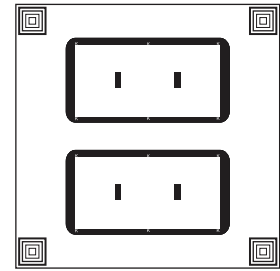
SSFR activa. Están escaladas para poder ver detalles.



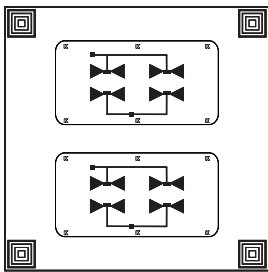
GUIAS



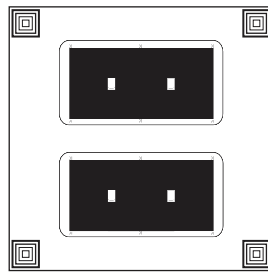
CELDAS



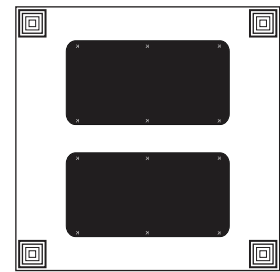
BCB1



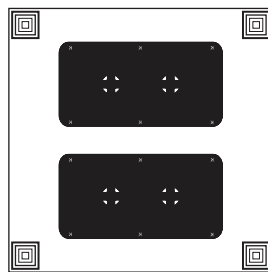
POL_STUBS



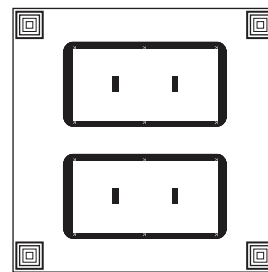
BCB2



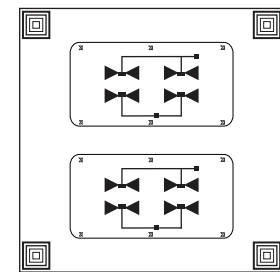
GUIAS



CELDAS



BCB1



POL_STUBS