



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

POSGRADO EN CIENCIA E INGENIERÍA EN MATERIALES
INSTITUTO DE INVESTIGACIONES EN MATERIALES

“ESTUDIO DE ZnTe TIPO p DEPOSITADO POR LÁSER PULSADO CON
APLICACIÓN EN TRANSISTORES DE PELÍCULAS DELGADAS”

TESIS

QUE PARA OPTAR POR EL GRADO DE:

DOCTOR EN CIENCIA E INGENIERÍA DE MATERIALES

PRESENTA:

M. EN C. GONZALO LASTRA MEDINA

TUTOR:

DRA. AMELIA OLIVAS SARABIA

CENTRO DE NANOCIENCIAS Y NANOTECNOLOGÍA



Universidad Nacional
Autónoma de México

Dirección General de Bibliotecas de la UNAM

Biblioteca Central



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

Tesis avalada por el comité tutor:

COMITÉ TUTOR:

FIRMA:

Dra. Amelia Olivas Sarabia



Centro de Nanociencias y Nanotecnología

Dr. Sergio Fuentes Moyado



Centro de Nanociencias y Nanotecnología

Dr. Manuel Quevedo López



Universidad de Texas en Dallas

RESUMEN

En este trabajo, se depositaron películas de 35 (± 5 nm), 83 (± 7 nm) y 155 (± 5 nm) de ZnTe tipo *p* sobre substratos de SiO₂/Si por láser pulsado (PLD) a temperatura ambiente. Las películas fueron dopadas con cobre, al sumergir las muestras por 1 minuto en soluciones con diferentes concentraciones de Cu(NO₃)₂·3H₂O y posteriormente tratadas térmicamente a 200 y 300 °C, ambas temperaturas por 10 y 30 minutos en ambiente de N₂. La temperatura de las soluciones se mantuvo a 60 °C. Las propiedades eléctricas fueron medidas por los métodos de CTLM y efecto Hall. Los patrones de rayos X mostraron que el Cu se difunde en la estructura cristalina del ZnTe. Las gráficas de resistencia vs distancia del gap obtenidos por Lift-off indicaron que las muestras de ZnTe:Cu calentadas a 300 °C presentan mejor homogeneidad en el dopado que las calentadas a 200 °C. La resistencia de hoja y resistividad de las muestras de ZnTe de (83 ± 7 nm) sin dopar fueron de $1.77 \times 10^{10} \Omega/\square$ y $3.50 \times 10^8 \Omega\text{cm}$, respectivamente. El primero disminuyó 6 órdenes de magnitud y el segundo 8 al ser dopados con 15 mg de Cu(NO₃)₂·3H₂O. Además, los valores de las propiedades físicas obtenidos a 15 y 60 mg de Cu(NO₃)₂·3H₂O son similares. Estos valores fueron de resistencia de hoja, $10^4 \Omega/\square$, resistividad, 0.35 Ωcm , resistencia de contacto, $10^1 \Omega$, resistencia específica de contacto, $10^{-4} \Omega\text{cm}^2$ y movilidad de 5 cm^2/Vs . Finalmente, se construyeron transistores de películas delgadas (TFTs) de ZnTe por fotolitografía. Los transistores que funcionaron fueron los de (83 ± 7 nm) de ZnTe con las vías (fuente-drenador) dopados con 15 mg Cu(NO₃)₂·3H₂O.

ABSTRACT

In this work, thin films of 35 (± 5 nm), 83 (± 7 nm) y 155 (± 5 nm) of *p*-type ZnTe were deposited on SiO₂/Si substrates by pulsed-laser deposition (PLD) at room temperature. The films were doped with copper when they were immersed at different concentrations of Cu(NO₃)₂-3H₂O for 1 minute and then heated at 200 and 300 °C, both temperatures for 10 and 30 minutes in N₂ atmosphere. The temperature of the solutions was kept at 60 °C. The electrical properties were measured by Circular Transmission Line Method and Hall effect. The X-ray patterns showed that the Cu diffuses into the crystalline structure of the ZnTe. The graphs of resistance vs gap distance obtained by Lift-off indicated that the ZnTe:Cu samples heated at 300 °C showed a better homogeneity than the samples heated at 200 °C. The sheet resistance and resistivity of the ZnTe samples (83 \pm 7 nm) without doping were of $1.77 \times 10^{10} \Omega/\square$ y $3.50 \times 10^8 \Omega\text{cm}$, respectively. The first one decreased 6 order of magnitude and the second one 8 order of magnitude when the samples were doped with 15 mg de Cu(NO₃)₂-3H₂O. Also, the value of the physical properties obtained to 15 y 60 mg of Cu(NO₃)₂-3H₂O are similar. These values were the sheet resistance, $10^4 \Omega/\square$, resistivity, 0.35 Ωcm , contact resistance, $10^1 \Omega$, specific contact resistance, $10^{-4} \Omega\text{cm}^2$ and mobility, 5 cm^2/Vs . Finally, ZnTe thin film transistors (TFTs) were made by photolithography. The transistors of (83 \pm 7 nm) of ZnTe worked when the open bias (source-drain) were doped with 15 mg Cu(NO₃)₂-3H₂O.

Tesis dedicada a:

Mis padres

Martha y Gonzalo

Mi hermano

Jesús Adrián

Mis tías

Kiki y Lupita

AGRADECIMIENTOS

Al Consejo Nacional de Ciencia y Tecnología por su apoyo económico durante la realización del Doctorado. A la Dra. Amelia Olivas Sarabia por su dirección y apoyo durante mis estudios. Al Dr. Manuel Quevedo López por la oportunidad brindada para realizar una estancia en la Universidad de Texas en Dallas. A los doctores Israel Mejía y Norberto Como por sus valiosos comentarios sobre los resultados obtenidos en esta investigación. Al Centro de Nanociencias y Nanotecnología de la UNAM por haberme permitido ser parte de su equipo de trabajo. Al Laboratorio de Investigación en Ciencias Naturales (NRSL) de la Universidad de Texas en Dallas por facilitar recursos para desarrollar el presente trabajo. Al Dr. Sergio Fuentes Moyado por ser parte de mi comité tutor. A los miembros del Staff del cuarto limpio de UTD, Mr. Gordon, Mr. Goodnight, Mr. Maynard, Mr. Robbins y Mr. Scott por sus entrenamientos, asesoría en el uso de equipo especializado y sobre todo por su amabilidad. A mis compañeros que hicieron mi estancia de estudio más agradable, a los cuales les deseo éxito en lo profesional y personal. Quiero agradecer a la familia López Hernández por su apoyo y amistad hacia mi persona durante muchos años de conocernos. Agradezco principalmente a mis padres por darme la vida y apoyo incondicional.

CONTENIDO

	Página
CONTENIDO.....	vii
LISTA DE FIGURAS.....	ix
LISTA DE TABLAS.....	xi
LISTA DE ACRÓNIMOS	xii
CAPÍTULO 1: INTRODUCCIÓN	1
1.1. Hipótesis del trabajo.....	4
1.2. Objetivo general.....	4
1.3. Objetivo particular.....	4
1.4. Objetivos específicos.....	4
1.5. Metas.....	5
CAPÍTULO 2: ANTECEDENTES.....	6
2. 1. Breve historia de los TFTs.....	6
2. 2. El semiconductor ZnTe.....	8
2. 3. Generalidades (funcionamiento de los TFTs).....	9
CAPÍTULO 3: EXPERIMENTAL	15
3.1. Equipos y químicos utilizados.....	15
3.2. Depósito de capas delgadas de ZnTe por PLD.....	17
3.2.1. Condiciones de depósito de las capas de ZnTe.....	17
3.2.2. Condiciones de dopado de las muestras de ZnTe con Cu	18
3.2.3. Contactos Au y Ni	18
3.2.4. Preparación de muestras de ZnTe para medirlas por CTLM.....	20
3.2.5. Preparación de muestras de ZnTe para medirlas por efecto Hall.....	21
3.3. Transistores de películas delgadas de ZnTe tipo <i>p</i> por fotolitografía.....	24
CAPÍTULO 4: RESULTADO Y DISCUSIÓN	25
4.1. Caracterización del ZnTe.....	25
4.2. Transistores de películas delgadas de ZnTe (TFTs).....	42

CONTENIDO (continuación...)

	Página
CAPÍTULO 5: CONCLUSIONES	50
5.1. Conclusiones.....	50
5.2. Logros alcanzados.....	50
5.3. Recomendaciones y trabajos a futuro.....	52
BIBLIOGRAFÍA	53
APÉNDICE	56

LISTA DE FIGURAS

Figuras	Página
Figura 1. Estructuras básicas de los TFTs. (a) Apilada, (b) Apilada invertida, (c) Coplanar y (d) Coplanar invertida	12
Figura 2. Transistor de película delgada de canal tipo. (a) n y (b) p	13
Figura 3. Familia de curvas (I_D - V_D)de un TFT tipo p	14
Figura 4. Círculos de Au/Ni revelados por el proceso de Lift-off.....	22
Figura 5. Mediciones de voltaje-corriente de los 10 círculos obtenidos por el proceso de Lift-off.....	22
Figura 6. Muestra de ZnTe de 1 cm^2 con geometría Van der Pauw	22
Figura 7. Diagrama de flujo para preparar muestras de ZnTe:Cu para CTLM y efecto Hall	23
Figura 8. Depósito del ZnTe a presiones de. (a) 10 mTorr, (b) 20 mTor y (c) 50 mTorr	26
Figura 9. Fotos con microscopio óptico del efecto de las capas de ZnTe sumergidas en soluciones acuosas a diferentes temperaturas y tiempo de inmersión. (a) Sin dopar, (b) $60\text{ }^\circ\text{C}$ por 1 min, (c) $60\text{ }^\circ\text{C}$ por 2 min, (d) $60\text{ }^\circ\text{C}$ por 4 min, (e) $70\text{ }^\circ\text{C}$ por 1 min y (f) $80\text{ }^\circ\text{C}$ por 1 min	28
Figura 10. Fotos con SEM de las superficies de las capas de ZnTe sin dopar y ZnTe:Cu de muestras tratadas térmicamente. (a) Sin tratamiento térmico, (b) $200\text{ }^\circ\text{C}$ por 30 min, (c) $300\text{ }^\circ\text{C}$ por 30 min y (d) $400\text{ }^\circ\text{C}$ por 30 min	30
Figura 11. Efecto del tratamiento térmico en la homogeneidad del dopado con Cu sobre las capas de ZnTe. (a) ZnTe sin dopar y sin tratamiento térmico, (b) $200\text{ }^\circ\text{C}$ por 10 min, (c) $200\text{ }^\circ\text{C}$ por 30 min, (d) $300\text{ }^\circ\text{C}$ por 10 min y (e) $300\text{ }^\circ\text{C}$ por 30 min.....	35
Figura 12. Efecto sobre la resistencia de hoja y resistividad de las muestras de ZnTe dopadas a diferentes concentraciones de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ calentadas a $300\text{ }^\circ\text{C}$ por 10 min	39

LISTA DE FIGURAS (continuación)

Figuras	Página
<p>Figura 13. Difractogramas de rayos X de muestras de ZnTe sin dopar y dopadas con 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ y calentadas a. (a) ZnTe sin dopar y sin calentar, (b) ZnTe:Cu y calentadas a 200 °C por 10 min y (c) ZnTe:Cu y calentadas a 300 °C por 10 min.....</p>	41
<p>Figura 14. Familia de curvas (I_D-V_D) de los TFTs de ZnTe (75 nm) con vías dopadas con. (a) Sin dopar, (b) 11 mg, (c) 13 mg y (d) 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$.....</p>	46
<p>Figura 15. Familia de curvas (I_D-V_D) de los TFTs de ZnTe (75 nm) con longitud de canal, $L = 20 \mu\text{m}$, con ancho de canal, W de. (a) 40 μm, (b) 80 μm y (c) 160 μm.....</p>	47
<p>Figura 16. Familia de curvas (I_D-V_D) (reproducibilidad) de los TFTs de ZnTe (75 nm) con longitud de canal, $L = 20 \mu\text{m}$, con ancho de canal, W de. (a) 40 μm, (b) 80 μm y (c) 160 μm.....</p>	48
<p>Figura 17. Familia de curvas (I_D-V_D) de los TFTs de ZnTe (40 nm) con vías dopadas con. (a) Sin dopar y (b) 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$</p>	49
<p>Figura A1. Vista superior por un microscopio óptico de un TFT de ZnTe tipo p por fotolitografía.</p>	60

LISTA DE TABLAS

Tablas	Página
Tabla 1. Condiciones de depósito para diferentes espesores de ZnTe por PLD.....	17
Tabla 2. Experimentos de dopado con Cu de capas de ZnTe para ser medidas por los métodos de CTLM y efecto Hall	19
Tabla 3. Capas de ZnTe inmersas en soluciones acuosas a diferentes temperaturas y tiempo de inmersión.....	27
Tabla 4. CTLM para capas de 155 (± 5 nm), 83 (± 7 nm) y 35 (± 5 nm) ZnTe dopadas con cobre en una solución con 60 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$	34
Tabla 5. Mediciones por efecto Hall con geometría de Van der Pauw para capas de 35 (± 5 nm), 83 (± 7 nm) y 155 (± 5 nm) de ZnTe dopadas con 60 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$	36
Tabla 6. Parámetros eléctricos de capas de 83 (± 7 nm) de ZnTe:Cu a diferentes concentraciones de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ y calentadas a 300 °C por 10 minutos.....	38

LISTA DE ACRÓNIMOS

Magnitud	Simbolo de la magnitud	Unidad	Simbolo de la unidad
capacitancia	C_i	faradio sobre centimetro cuadrado	F/cm ²
cantidad de solución	-	mililitro	ml
concentración de Cu(NO ₃) ₂ ·3H ₂ O	-	miligramo	mg
concentración de portadores	n	átomo por centímetro cúbico	1/cm ³
comente	I	Ampere	A
densidad de energía	E_d	joul por centimetro cuadrado	J/cm ²
distancia de "gap"	gap	micrómetro	µm
energía prohibida	E_g	electronvolt	eV
espesor de las películas	t	nanómetro	nm
frecuencia del laser	f	hertz	Hz
movilidad	µ	centimetro cuadrado por volt segundo	cm ² /Vs
minuto	min	minuto	min
presión de depósito	-	mili Torr	mTorr
resistencia	Ω	ohm	Ω
resistencia de contacto	R_c	ohm	Ω
resistencia de hoja	Rsh	ohm por cuadro	Ω/□
resistencia específica de contacto	pc	ohm centimetro cuadrado	Ω-cm ²
resistividad	p	ohm centimetro	Ω-cm
segundo	seg	segundo	seg
temperatura	-	grado centigrado	°C
voltaje	V	volt	V
voltaje de drenador	V_{DS}	volt	V
voltaje de fuente	V_s	volt	V
voltaje de Hall	V_H	volt	V
voltaje de puerta	V_{GS}	volt	V
voltaje de saturación	V_{DSSAT}	volt	V
voltaje de umbral	V_U	volt	V

CAPÍTULO 1

INTRODUCCIÓN

El avance de la electrónica es muy importante en la vida cotidiana y económica de un país como es ya sabido. Se encuentra presente en una gran variedad de artículos que se han hecho imprescindibles en el desarrollo de nuestro trabajo, vida doméstica y demás actividades. A través de los años, hemos sido testigos de la evolución de estos artículos electrónicos, tales como televisiones, computadoras personales, teléfonos celulares, reproductores de música, entre los más utilizados en todo el mundo. Estos enseres electrónicos son cada vez más pequeños, más económicos, más delgados, tienen mejor resolución de imagen, funcionan con menos voltaje, tienen una gran variedad de funciones debido a la lógica digital y últimamente se han diseñado y construido con pantallas flexibles. La gran mayoría de estos dispositivos cuentan con pantallas de cristal líquido (LC) y circuitos integrados (CI), estos últimos son la memoria (minicomputadora) que contienen los comandos para los funcionamientos de dichos aparato electrónicos. La evolución de estos aparatos electrónicos, se debe al avance en el diseño de los transistores, específicamente del transistor de película delgada (TFT, por sus siglas en inglés) y el transistor de efecto de campo de metal-óxido-semiconductor (MOSFET, por sus siglas en inglés). En donde a cada pixel de las pantallas de LC le corresponde un TFT, reduciendo de esta manera la interferencia entre pixeles y mejorando la estabilidad de la imagen. Para los circuitos integrados o microchips tienen incrustados desde miles a miles de millones de MOSFETs los cuales permiten procesar y almacenar información en celulares, computadoras, automóviles, por mencionar algunos [1] En la actualidad, el semiconductor activo de los TFTs para pantallas LC es el silicio amorfo [2, 3] y el semiconductor de los MOSFETs para CI es el silicio cristalino [4, 5].

El grupo de la Dra. Amelia Olivas (CNyN) tiene un área de investigación de síntesis, caracterización y evaluación de aplicaciones de calcogenuros de metales de transición depositados por baño químico (proyecto IN108613-2). Donde la principal aplicación de las investigaciones había sido en catálisis. Sin embargo, debido a la gran importancia y

potencial de estos materiales calcogenuros en aplicación de dispositivos semiconductores tales como transistores de películas delgadas, se decidió incursionar en dicha área. De esta última parte ya han emanado varios artículos y una tesis doctoral. El trabajo de investigación de la construcción de transistores se debía realizar en un cuarto limpio que cumpliera con los niveles de pureza necesarios para el buen funcionamiento de los transistores y los equipos necesarios para construir los TFTs por fotolitografía. Por ello, se hizo una estancia doctoral en el Departamento de Ciencia e Ingeniería de Materiales de la Universidad de Texas en Dallas, con la asesoría del Dr. Manuel Quevedo López. El grupo del Dr. Quevedo trabaja fuertemente en el área de semiconductores compuestos del grupo II-VI, como una alternativa al silicio, para construir transistores de películas delgadas por varias técnicas incluyendo depósito por láser pulsado. En UT Dallas, han estudiado una gran variedad de TFTs con semiconductores tales como, ZnO, In-Ga-Zn-O, ZnSe, ZnS, CdS, CdTe, PbS, etc. Además, de diversos dispositivos para celdas solares, OLEDs, sensores, etc. Este trabajo de investigación es un esfuerzo para introducir al Centro de Nanociencia y Nanotecnología de la UNAM en el desarrollo de dispositivos electrónicos de calcogenuros del grupo II-VI.

Para obtener el grado de Doctor en Ciencia e Ingeniería de Materiales del Centro de Nanociencia y Nanotecnología de la Universidad Nacional Autónoma de México (CNyN-UNAM) se presenta esta tesis. Está compuesta por 5 capítulos: en el capítulo 1 se plantea el objetivo general, el objetivo particular, así como los específicos. Además, se plantean las metas y la hipótesis del trabajo de investigación. Los antecedentes son mostrados en el capítulo 2, en donde se presenta una breve historia de los transistores de películas delgadas y su aplicación principal en las pantallas planas, así como su funcionamiento el cual es similar al transistor MOSFET. Además, de los diferentes tipos de TFTs que investigadores están desarrollando actualmente como lo son: orgánicos (OTFTs), los inorgánicos, los basados en oxígenos, así como, sus ventajas y limitaciones. En este capítulo también presentamos las propiedades físicas y químicas del telurio de zinc (ZnTe), así como los métodos de depósitos, dopado, y contactos usados para el mismo. Por último, se describe la motivación del presente trabajo. El

capítulo 3 es la parte experimental, en donde se describe primeramente, el depósito y caracterización del semiconductor ZnTe tipo p , y la segunda; tiene que ver con la construcción de los transistores de películas delgadas. La primera parte se refiere a encontrar las condiciones de depósito de las películas de ZnTe por láser pulsado (presión de depósito, temperatura de depósito, frecuencia de depósito, velocidad del blanco, número de pulsos, etc.). Así como, las condiciones del dopado de las capas semiconductoras con Cu (temperatura de las soluciones, tiempo de inmersión de las muestras, concentraciones de Cu, temperatura del tratamiento térmico, tiempo del tratamiento térmico, etc). Además, de las caracterizaciones eléctricas tales como el método de transmisión circular de línea (CTLM, por sus siglas en inglés) y efecto Hall con estructura de Van der Pauw. Así como varias técnicas de depósito y caracterización que serán mencionados en capítulo 3. Una vez, caracterizado el semiconductor, se dispuso a la segunda parte de la investigación que es encontrar las condiciones adecuadas para construir los transistores, esto es: aprender a utilizar los equipos para el proceso de fotolitografía, los químicos, el tipo de dieléctrico, etc. En el capítulo 4 expongo el análisis de los resultados y discusiones, a través de gráficas, tablas y comentarios sustentados en bibliografía. En el capítulo 5 se muestran las conclusiones y recomendaciones, donde hago un breve resumen de lo que se hizo y comentarios al respecto, así como enfatizar mi aportación con este trabajo de investigación. Además, menciono los logros alcanzados, tales como artículos publicados en revistas internacionales, congresos, entrenamiento recibido, etc. Así, como recomendaciones y trabajo a futuro.

1.1. Hipótesis

- Construir transistores de películas delgadas (TFTs) de ZnTe tipo p por el método de fotolitografía y dopar las vías de la fuente-drenador con Cu para tener contacto óhmico entre los metales y el semiconductor. De esta manera, la corriente de drenador (I_{DS}) podrá fluir por el canal.

1.2. Objetivo general

- Estudio de películas de ZnTe tipo p depositadas por láser pulsado para su aplicación en transistores de películas delgadas (TFTs).

1.3. Objetivo particular

- Estudio de películas de ZnTe tipo p depositadas por láser pulsado para su aplicación en transistores de películas delgadas (TFTs) por fotolitografía.

1.4. Objetivos específicos

- Encontrar las condiciones de depósito de las películas de ZnTe por láser pulsado (temperatura, presión, frecuencia del láser, velocidad del sustrato, velocidad del raster, velocidad del target y número de pulsos).
- Encontrar las condiciones de dopado con Cu (tipo de compuesto con Cu, temperatura de la solución, tiempo de inmersión de las muestras en la solución, tratamiento térmico post dopado).
- Estudiar si el Cu está dopando el ZnTe.
- Estudiar el efecto de la temperatura en la homogeneidad de las películas de ZnTe:Cu.

- Estudiar el efecto de las propiedades eléctricas de películas de ZnTe al doparlas a diferentes concentraciones de Cu.
- Caracterizar eléctricamente las películas delgadas de ZnTe:Cu tipo p por los métodos de CTLM y efecto Hall.
- Encontrar las condiciones adecuadas de dopado de películas de ZnTe para su posible aplicación en transistores TFTs.
- Estudio de películas de ZnTe tipo p depositados por láser pulsado para su aplicación en transistores de películas delgadas construidos por fotolitografía.

1.5. Metas

- Caracterizar eléctricamente las capas de ZnTe tipo p sin y con dopado con Cu por los métodos de Transmisión Circular Lineal (CTLM) y efecto Hall con estructura Van der Pauw.
- Construir y estudiar transistores de películas delgadas (TFTs) de ZnTe tipo p por fotolitografía.
- Aprender a trabajar en cuarto limpio.
- Obtener el grado de Doctor en Ciencia e Ingeniería de los Materiales por el Centro de Nanociencia y Nanotecnología de la Universidad Nacional Autónoma de México.

CAPÍTULO 2

ANTECEDENTES

2. 1. Breve historia de los TFTs

Los transistores de película delgada (TFTs) son la columna vertebral en el funcionamiento de las pantallas de cristal líquido (Liquid Crystal Display, LCD), en donde a cada TFT le corresponde un pixel de la pantalla, reduciendo de esta manera la interferencia entre pixeles y mejorando la estabilidad de la imagen. Antes de la aparición de estos transistores, las pantallas de LCD de matriz pasiva tenían problemas con imágenes en movimiento rápido. Por ejemplo, al arrastrar el cursor del ratón de las pantallas de las computadoras, este desaparecía, pero al utilizar un monitor de pantalla LCD con TFTs el cursor no presenta estos problemas. Hoy en día estos monitores pueden ser utilizados para video, video juegos y todo tipo de multimedia. El primer TFT funcional apareció en 1979 y fue de silicio amorfo hidrogenado (a-Si:H) depositado por Plasma-Enhanced Chemical Vapor Deposition (PECVD). Este transistor presenta una movilidad menor a $1 \text{ cm}^2/\text{Vs}$, corriente de apagado $I_{\text{OFF}} < 10^{-12} \text{ A}$, $I_{\text{ON}}/I_{\text{OFF}} > 10^6$ y un $V_U < 3 \text{ V}$, estas características son suficientes para hacer funcionar un pixel en una pantalla de LC. La movilidad de estos transistores es uno de los principales problemas para ampliar el área de aplicación en dispositivos electrónicos, tales como circuitos integrados, ya que estos, requieren de movilidades mayores para realizar una conmutación rápida. El objetivo de muchas compañías era la producción en masa de pantallas planas de LC cada vez más grandes. Este tamaño pasó de mediados de los 80 hasta el 2007 de 12.7 cm a 274 cm [6-8]. También hay reportes en otras áreas de aplicación de los TFTs de a-Si:H, tales como dispositivos de memoria no volátil, sensores químicos, eléctricos, ópticos, biológicos y magnéticos, pero su aplicación en pantallas de LC sigue siendo la función principal.

Hay constantes esfuerzos en investigación para nuevos tipos de TFTs para mejorar su funcionamiento o bajar el costo de producción de estos transistores basados en silicio.

Los transistores de película delgadas orgánicas (OTFTs, por sus siglas en inglés), los cuales tienen un canal tipo p , han sido estudiados como una alternativa al TFT a -Si:H porque se pueden fabricar capas semiconductoras poliméricas a temperatura ambiente y sin vacío. Algunos de estos semiconductores tienen movilidades más altas que los de a -Si:H. Sin embargo, para un buen funcionamiento las moléculas orgánicas de los OTFTs necesitan ser alineadas en la interfaz y formar pocos defectos de grano, lo cual no es fácil. Actualmente, se han hecho OTFTs con pequeñas moléculas, tales como el pentaceno que tienen mejores características que los polímeros de moléculas grandes. La estabilidad de los OTFTs en aire es otra gran preocupación y estos problemas se incrementan al fabricar los OTFTs en sustratos de área grande [9]. Hoy en día, hay un gran interés en TFTs basados en semiconductores de óxidos tales como el ZnO y el In-Ga-Zn-O (IGZO) depositados por pulverización catódica (Sputtering), este último tiene una movilidad de orden superior que el TFT de a -Si:H, la cual es suficiente para aplicaciones en circuitos integrados (CI) [10]. El problema con los TFTs basados en óxido es que son sensibles a la humedad, ambiente atmosférico, luz y al tiempo de almacenamiento. Sin embargo, estos transistores pueden ser usados para aplicaciones que no sean para pantallas. La posibilidad de aplicar los TFTs en productos diferentes a los LCDs tendrán gran impacto en el futuro. Algunas de estas áreas son aplicaciones en aparatos electrónicos flexibles, en sensores, detectores, LED, circuitos integrados, etc. Lo anterior se puede lograr, ya que los TFTs tienen una gran ventaja con respecto a otros transistores y es que pueden ser fabricados sobre sustratos rígidos o flexibles sin necesidad de usar obleas de silicio monocristalino que son caros. También, no hay límites en el tamaño del sustrato, por si fuera poco, los TFTs pueden ser fabricados de una gama enorme de materiales semiconductores y dieléctricos. Además, la estructura y forma del TFTs pueden ser ajustables y pueden tener movilidades bajas o altas desde 1 a $600 \text{ cm}^2/\text{Vs}$ dependiendo del material, estructura y proceso. En este trabajo se utilizó una alternativa diferente a los TFTs de silicio, a los basados en oxígeno y a los orgánicos (OTFTs). Se utilizará el ZnTe tipo p que es un semiconductor calcogenuro compatible con semiconductores tipo n , tales como ZnO, IGZO, CdS, ZnSe, etc., con los cuales se podrían construir dispositivos complementarios de Metal-Óxido-Semiconductor, CMOS.

Solamente se tiene conocimiento de un artículo donde se utilizó el ZnTe tipo *p* como capa semiconductor activa para construir un transistor TFT por fotolitografía [11]. La diferencia entre el TFT de estos autores y el de nuestro trabajo de investigación, es que ellos depositaron el ZnTe por láser pulsado a una temperatura de 200 °C y sin intención de dopar. Además, como puerta del transistor utilizaron el substrato de silicio altamente dopado (p^+) y el SiO₂ como dieléctrico. En nuestro trabajo, el ZnTe se depositó por láser pulsado a temperatura ambiente y las vías (fuente-drenador) de los TFTs fueron dopados con Cu. El contacto de puerta es de Au y el dieléctrico de HfO₂. Entre otras diferencias en el depósito del semiconductor y de los contactos.

2. 2. El semiconductor ZnTe

El telurio de zinc (ZnTe) es un semiconductor compuesto del grupo II-VI con una banda de energía prohibida directa de 2.26 eV a temperatura ambiente, el cual muestra un gran potencial en dispositivos optoelectrónicos, tales como diodos emisores de luz (LEDs, por sus siglas en inglés) de color verde [12-14], como contacto posterior en celdas solares sobre CdTe en CdTe/CdS [15-19], dispositivos emisores de Terahertz [20, 21] y detectores [22]. Presenta principalmente la estructura cristalina cúbica (blenda de zinc) con los picos principales en (111), (220) y (311) [23, 24]. El ZnTe es normalmente tipo *p* debido a las vacancias del zinc y a la incorporación de impurezas aceptoras dentro del cristal [25]. Existen varios métodos de crecimiento del ZnTe tales como evaporación térmica del ZnTe y Cu [16, 17], sputtering [26-29], depósito electroquímico [30], evaporación térmica [30-35], haz molecular epitaxial (MBE) [36-40], depósito de vapor químico metal orgánico (MOCVD) [37, 38 por 41, 42], crecimiento epitaxial en fase vapor metal orgánico (MOVPE) [43-47] y depósito de laser pulsado (PLD) [48-51]. El ZnTe tiene una función de trabajo de 5.75 eV. Este último parámetro es importante para obtener un contacto óhmico entre el semiconductor y el metal. Sin embargo, para semiconductores tipo *p* se requiere de un metal con una función de trabajo igual o mayor que la del ZnTe, y metales con esta condición son difíciles de encontrar [25]. Autores han estudiado combinaciones de metales para usarlos como contactos óhmicos con el ZnTe tipo *p* dopado con N, siendo el Au el más utilizado como electrodo, y tales

contactos son Au/Pt/Pd, Pd/Au [52], Au/Pt/Ti/Ni [53], Au [54]. Otra manera de obtener un contacto óhmico es dopar la superficie del ZnTe. De esta manera se reduce el ancho de la barrera de potencial entre el metal y el semiconductor los cuales permiten un tunelaje fuerte de los electrones en el nivel de Fermi [55, 56]. El principal parámetro para obtener un contacto óhmico es reducir la resistencia específica de contacto, y para alcanzarlo, el ZnTe tipo *p* ha sido dopado con Au [57], Ag [58], N [59, 60], Sb [61] y Cu [62, 63].

En este trabajo de investigación, las películas de ZnTe tipo *p* fueron dopadas con Cu por el método de inmersión en una solución acuosa. Esta técnica de dopado es sencilla y barata, y consiste básicamente, en sumergir el semiconductor en una solución acuosa mantenida a una temperatura (entre 60 - 80 °C) y posteriormente dar un tratamiento térmico para difundir el Cu. Akram KS *et al* [62] utilizaron esta técnica, donde primeramente depositaron el ZnTe por el método de evaporación térmica, utilizando los blancos de zinc y telurio. Luego, sumergieron las películas por diferentes periodos de tiempo en soluciones con 0.1 g de $\text{Cu}(\text{NO}_3)_2$ / 1000 ml para analizar como varia la resistencia de hoja y resistividad. Posteriormente, calentaron las muestras a 400 °C por 1 hora al vacío ($\sim 10^{-6}$ mbar). La caracterización eléctrica fueron llevado a cabo por efecto Hall con geometría de Van der Pauw. En nuestro proceso, utilizamos la misma técnica de inmersión. Sin embargo, nosotros estudiamos las propiedades eléctricas variando la concentración de Cu y no el tiempo de inmersión. Además, fueron utilizados una menor cantidad de Cu y agua en las soluciones. El tratamiento térmico y el tiempo de este fue menor que los utilizados por Akram KS *et al*. Otros autores han dopado el ZnTe con Cu utilizando una solución acuosa durante el proceso de crecimiento del semiconductor. La técnica que utilizaron fue de electrodeposición utilizando un baño acuoso de ZnSO_4 , TeO_2 y CuSO_4 [63].

2. 3. Generalidades (funcionamiento de los TFTs)

Los transistores de películas delgadas (TFTs) pertenecen a la familia de los transistores de efecto de campo y su funcionamiento es similar al transistor MOSFET (Metal-Oxide-

Semiconductor Field Effect Transistor, por sus siglas en inglés). Los TFTs y MOSFETs controlan el paso de corriente eléctrica entre una terminal llamada fuente (source) y otro drenador (drain) mediante la aplicación de una tensión eléctrica en una tercera terminal llamada puerta (gate). Modificando la tensión eléctrica aplicada a la puerta, aparece o desaparece un canal conductor que conecta o desconecta la fuente y el drenador, permitiendo el cierre y la apertura del canal del semiconductor. Como ya se ha mencionado, los TFTs son la columna vertebral de las pantallas de LCD y además se busca darle una aplicación en circuitos integrados. Para realizar lo anterior los TFTs son utilizados para procesar y almacenar información al ser usados como interruptores eléctricos, los cuales utilizan el sistema binario que requiere solamente el uso de dos estados; el 1 (circuito cerrado), que permite el flujo de corriente eléctrica y el 0 (circuito abierto), que interrumpe el paso de corriente eléctrica. [64].

Existen 4 estructuras básicas de los TFTs, apilada, apilada invertida, coplanar y coplanar invertida, figura 1 (a), (b), (c) y (d), respectivamente. El TFT al igual que el MOSFET se dividen en dos tipos fundamentales: canal n (n MOS) o canal p (p MOS), figura 2 (a) y (b), respectivamente. Al unir un transistor tipo p y con uno tipo n , se forma la estructura básica la cual se comporta como una pareja de interruptores que actúan complementariamente. Este es el origen del nombre del MOS complementario o CMOS. Combinando en miles de millones de estructuras similares se fabrican los procesadores actuales y se fabrican en el mismo chip.

Analicemos el TFT tipo p de la figura 2 (b) para entender su funcionamiento. Existen tres posibles situaciones en el semiconductor tipo p al polarizar dicha estructura con tensiones de puerta positivas o negativas. (1) Si el voltaje de puerta (V_{GS}) es positivo, los electrones libres del metal son atraídos por el potencial provocando una acumulación de carga positiva en la interface metal-dieléctrico, esto genera una acumulación de cargas negativas en la unión semiconductor-dieléctrico. Por lo tanto, a un V_{GS} positivo el TFT tipo p no funciona debido a que no se forma un canal de carga positiva por donde puedan fluir libremente los huecos del semiconductor. (2) Si el V_{GS} es negativo y es aumentado hasta un voltaje de umbral (V_U) (voltaje mínimo necesario para que se genere un canal en el semiconductor-dieléctrico), los electrones libres del metal son

empujados hacia la interface metal-dieléctrico, estos a su vez jalan a las cargas positivas del semiconductor hacia la unión semiconductor-dieléctrico provocando una acumulación de huecos en esa región hasta formar un canal cuando $-V_{GS} = -V_U$. (3) Cuando $-V_{GS}$ es mayor que $-V_U$, se producirá un aumento en la concentración de huecos y el ancho del canal tipo p aumentara a medida que aumentemos $-V_{GS}$.

En este último caso, analicemos lo que ocurre al aplicar un voltaje negativo en el drenador ($-V_{DS}$). Si $V_{DS} = 0$, la corriente del drenador será casi cero, $I_D \sim 0$ A, y decimos que el dispositivo está en *corte*, punto O de la figura 3. A medida que aumenta $-V_{DS}$, habrá un flujo de carga positiva en el canal p , y la I_D incrementará linealmente. En este caso, el dispositivo se encuentra en la región *lineal*, punto A de la figura 3. Ahora bien, si $V_{DS} \ll 0$ V, la I_{DS} incrementará. En esta condición, existe una caída de tensión a lo largo del canal, y debido a que el mayor voltaje aplicado es en la región cercana al drenador, provoca que el canal se contraiga en esa zona hasta aplicar un $-V_{DS}$ igual a $-V_{DS}$ de saturación ($-V_{DS} = -V_{DS,SAT}$) en donde el canal en la región del drenador queda completamente estrangulado, punto B de la figura 3. El TFT tipo n se analiza de la misma forma que el tipo p , solo que los V_{GS} y V_{DS} son positivos.

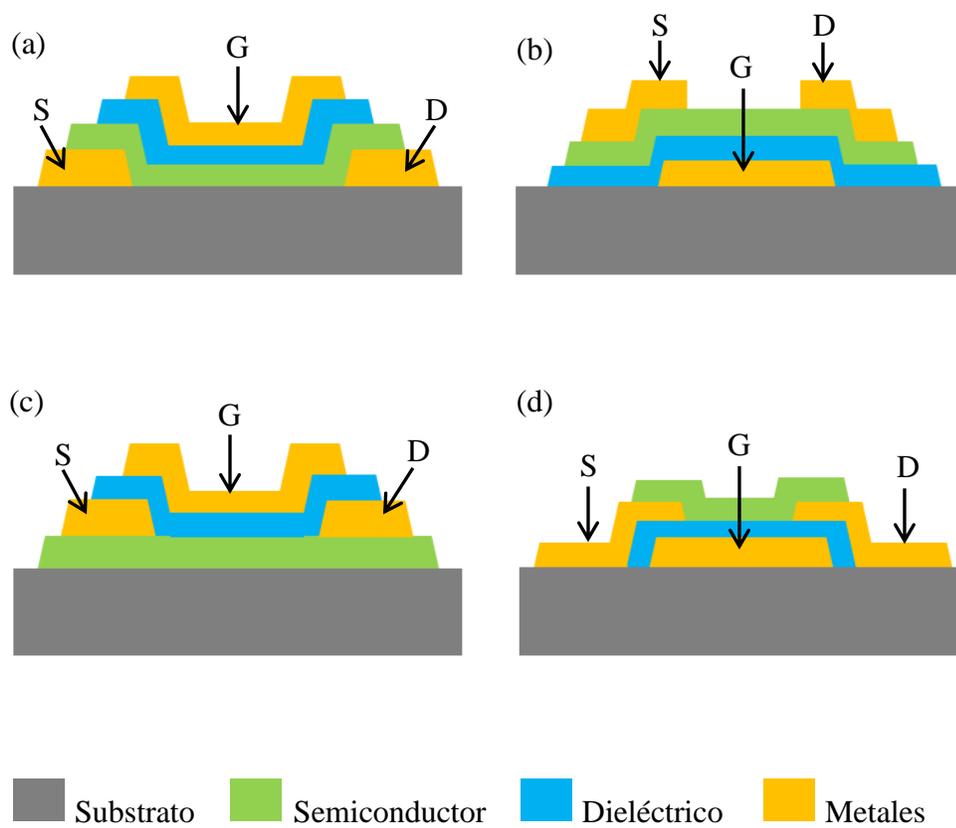


Figura 1. Estructuras básicas de los TFTs. (a) Apilada, (b) Apilada invertida, (c) Coplanar y (d) Coplanar invertida.

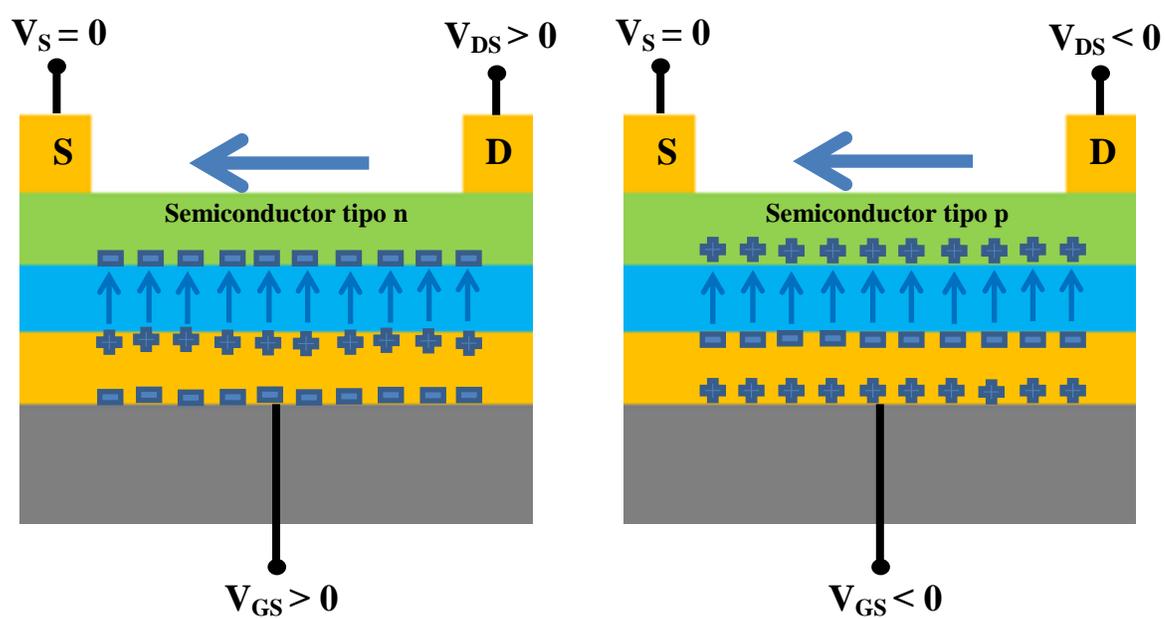


Figura 2. Transistor de película delgada de canal tipo. (a) *n* y (b) *p*.

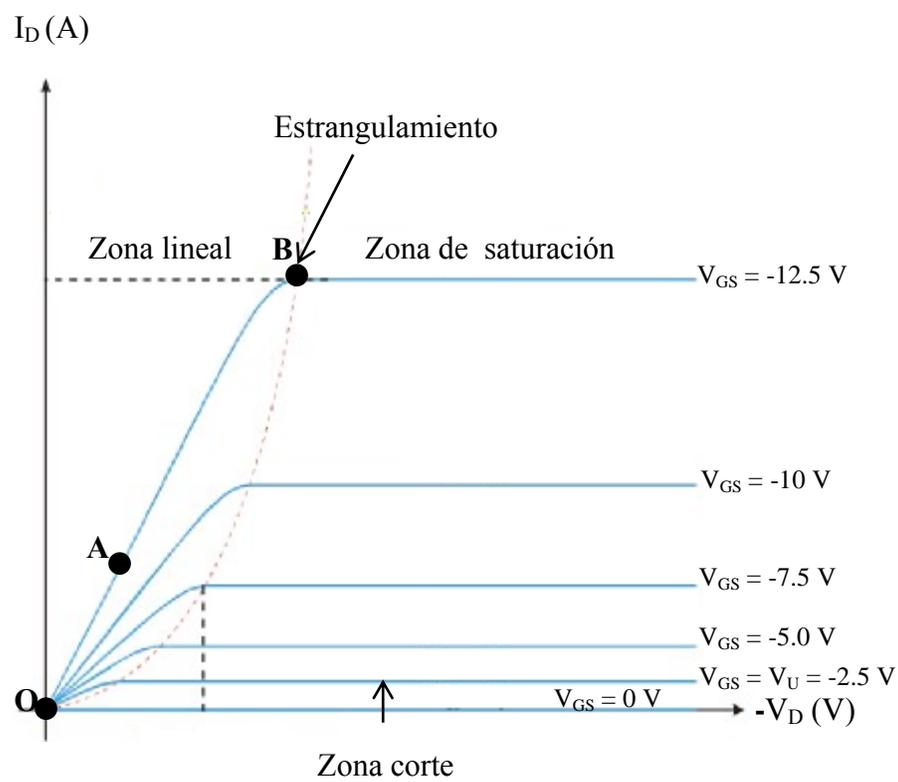


Figura 3. Familia de curvas ($I_D - V_D$) de un TFT tipo p .

CAPÍTULO 3

EXPERIMENTAL

3.1. Equipos y químicos utilizados

En el presente trabajo fueron utilizados los siguientes equipos, químicos y utensilios [65]

- Equipos y químicos utilizados en el cuarto limpio

Caracterización y metrología

- Microscopio óptico, *LEICA INM 200 Optical Microscope*
- SEM, *Zeiss Supra 40 Scanning Electron Microscopy*
- Cuatro puntas, *Alessi 4-Point Probe*
- Perfilómetro, *Veeco Dektak VIII Profilometer*
- Elipsómetro, *Sentech 800 Ellipsometer*

Depósitos

- ALD, *Cambridge Atomic Layer Deposition*
- Perileno, *SCS Parylene Deposition*

Grabado con plasma

- RIE, *The Technics Series 85 Reactive Ion Etcher*
- RIE, [*March Asher PX250*](#)

Litografía

- Alineadora, *Karl Suss MA6 BA6 Contact Aligner/Printer*
- Spinner para limpiar máscaras, *CPK Solvent Develop*
- Spinner y hotplate para resina, *CEE Spin Coater/Hotplate Operation*
- HMDS, *YES 310 vacuum oven*

Proceso térmico

- Horno con ambiente N₂, *Thermco MiniBrute*

Depósito de película delgada

- Evaporador de haz de electrones, *Temescal 1800 e-beam Evaporator*
- Evaporador de haz de electrones, *Cryo-evaporator e-gun Deposition*

Química de superficie (proceso húmedo)

- Cámara para ácidos (HCl, BOE 7:1, H₃PO₄, H₂O₂, atacante de Au, atacante de Ni).
 - Cámara para bases (Revelador MF319)
 - Cámara general de solventes (IPA, acetona, etanol, metanol y agua DI)
- Equipos para depósito de ZnTe y caracterización
- PLD, *Neocera con láser excimer (KrF = 248 nm)*
 - Probe station, *CASCADE microtech*
 - Efecto Hall, *8400 Series AC/DC hall effect measurement system*
 - XRD, *Rigaku Geigerflex D-MAX*

3.2. Depósito de capas delgadas de ZnTe por PLD

3.2.1. Condiciones de depósito de las capas de ZnTe

Películas de ZnTe con espesores de 35 (± 5 nm), 83 (± 7 nm) y 155 (± 5 nm) fueron depositadas sobre sustratos de SiO₂/Si por láser pulsado (PLD), a temperatura ambiente. Las películas fueron sinterizadas usando un láser excimer (KrF, $\lambda = 248$ nm), densidad de energía ($E_d = 0.78$ J/cm²), 99.99% de pureza del blanco de ZnTe con ablación, con una presión parcial de depósito de 20 mTorr con gas de Ar a una razón de crecimiento de 0.1 nm/s y frecuencia del láser ($f = 10$ Hz). Para depositar el ZnTe tipo *p*, primeramente, se crecen por oxidación térmica aproximadamente 500 nm de SiO₂ sobre Si de (1-100 Ω) en un horno con atmósfera de O₂ (Tystar Low-Pressure-Chemical-Vapor-Deposition, LPCVD). El espesor de la capas de SiO₂ es corroborado por elipsometría. Posteriormente, la oblea es limpiada con acetona, alcohol isopropílico (IPA) y agua desionizada en baño ultrasónico por 4 minutos y secadas con N₂ para eliminar partículas y contaminantes. Después de lo anterior, la oblea y el blanco sólido “target” de ZnTe se colocan dentro de la cámara del PLD y se mide la densidad de energía del láser (~ 0.78 J/cm²). Este último se usará en todos los depósitos para obtener espesores similares. Una vez dentro la oblea y el blanco, se hace alcanzar un vacío de 1×10^{-6} Torr para eliminar la humedad e impurezas dentro de la cámara. A continuación, se depositan los espesores de películas de ZnTe con las condiciones presentadas en la Tabla 1.

Tabla 1. Condiciones de depósito para diferentes espesores de ZnTe por PLD.

Espesor de películas (nm)	Núm. de pulsos del láser	Frec. del láser (Hz)	Presión de depósito (mT)	Vel. del target (grado/seg)	Vel. del sustrato (grado/seg)	Vel. del raster (grado/seg)
155 \pm 5nm	20 000	10	20	60	60	30
83 \pm 7nm	10 000	10	20	60	60	30
35 \pm 5nm	5 000	10	20	60	60	30

3.2.2. Condiciones de dopado de las muestras de ZnTe con Cu

Una vez que los espesores de ZnTe fueron depositados usando las condiciones de la Tabla 1, las muestras se doparon a diferentes concentraciones de Cu para ver el efecto que provoca en algunas propiedades físicas del semiconductor. Primeramente, se prepararon soluciones de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ disueltos en 150 ml de agua desionizada y posteriormente agitadas en baño ultrasónico por 4 minutos para disolver el $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ en el agua. La temperatura de las soluciones se mantuvo a 60 °C. Después de alcanzar esta temperatura, las películas fueron inmersas verticalmente en las soluciones por 1 minuto, luego limpiadas con agua desionizada y secadas con N_2 . Una vez realizado el dopado, las muestras fueron calentadas a 200 y 300 °C, ambas temperaturas por 10 y 30 minutos en un horno con atmósfera de N_2 (Thermco MiniBrute). Luego, se depositaron capas de 10 nm de Ni y 100 nm de Au en el evaporador de haz de electrones que formarían los contactos en forma circular por lift-off (CTLTM) y con geometría Van der Pauw (efecto Hall). El uso del Ni y el Au como contactos se explica de forma detallada en la sección 1.1.2.3. La tabla 2 muestra los experimentos que se llevaron a cabo para las películas de ZnTe dopadas a diferentes concentraciones de Cu.

3.2.3. Contactos Au y Ni

Para obtener dispositivos funcionales, se requiere que haya contacto óhmico entre los metales y el semiconductor. El ZnTe es tipo *p*, y requiere como contacto, un metal que tenga una función de trabajo igual o mayor a la del semiconductor (5.75 eV). El Pt tiene una función de trabajo de 5.84 eV, sin embargo, no se utilizó en este trabajo de investigación debido a que puede reaccionar con el silicio y con algunos óxidos en aire y sobre todo es muy resistente al ataque químico. Este último sería un problema en el grabado de los contactos fuente-drenador de los TFTs por fotolitografía. En esta investigación se utilizaron los metales Au y Ni como contactos para CTLTM, efecto Hall y fuente-drenador de los TFTs. El Ni y el Au tienen funciones de trabajo de 5.31 y 5.35 eV, respectivamente, los cuales son cercanos a la del ZnTe. Además, autores han demostrado que el Ni reacciona con la superficie del ZnTe dopado con N y Cu a tempe-

Tabla 2. Experimentos de dopado con Cu de capas de ZnTe para ser medidas por los métodos de CTLM y efecto Hall.

Espesor de las películas de ZnTe (nm)	Concentraciones de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ (mg)	Tratamiento Térmico ($^{\circ}\text{C}$)	Tiempo de Tratamiento Térmico (min)	Método de CTLM (Si o No)	Método de efecto Hall (Si o No)
160	-	-	-	Si	No
160	60	200	10	Si	Si
160	60	200	30	Si	Si
160	60	300	10	Si	Si
160	60	300	30	Si	Si
90	60	200	10	Si	Si
90	60	200	30	Si	Si
90	60	300	10	Si	Si
90	60	300	30	Si	Si
90	15	300	10	Si	Si
90	13	300	10	No	Si
90	11	300	10	No	Si
90	9	300	10	No	Si
90	7	300	10	No	Si
90	6	300	10	No	Si
40	60	300	10	Si	Si

raturas cercanas a 120 °C, disminuyendo la resistencia de hoja, resistividad y resistencia específica de contacto del ZnTe.

3.2.4. Preparación de muestras de ZnTe para medirlas por CTLM

El método de CTLM nos permite calcular algunos parámetros eléctricos del ZnTe tipo *p*, tales como resistencia de hoja, resistividad, resistencia de contacto y resistencia específica de contacto. Para ello se deberán formar patrones circulares metálicos por el proceso de Lift-off, figura 4. Para obtener la geometría antes mencionada, a nuestras películas de ZnTe:Cu tratadas a 200 y 300 °C se les depositó fotoresina positiva (S1813) en la superficie, posteriormente, se hicieron girar a condiciones de 2000 rpm, 3000 acc por 60 segundos para esparcir homogéneamente la resina en un (Spin Coater). Luego, las muestras fueron calentadas a 115 °C por 90 segundos para endurecer un poco la resina. Después, las las películas fueron expuestas con luz UV en la alineadora Karl Suss con una dosis de 130 mJ por 7 segundos aproximadamente, utilizando la máscara con patrones de CTLM. A continuación, la resina expuesta por la luz UV fue removida usando el revelador MF319 durante 55 segundos y posteriormente secadas en una placa caliente a 115 °C por 60 segundos. Luego, se depositaron como contactos capas de 10 nm de Ni y 100 nm de Au por haz de electrones y finalmente los círculos metálicos se revelaron por el proceso de Lift-off, utilizando acetona, IPA y agua DI por 2.5, 2 y 1 minutos en agitación en baño ultrasónico, figura 4. En donde la parte amarilla son los contactos de Ni y Au y la región verde es el ZnTe:Cu o “gap”. El radio interno de los círculos van de 100, 150, 200, 250, 300 μm y el gap de 5, 10, 15, 20, 25, 30, 35, 40, 45, 50 μm . Se midieron los 10 círculos usando dos puntas de contacto en la estación de prueba, con un voltaje de -0.5 a 0.5 V para las películas de ZnTe:Cu con pasos de 0.1 V, obteniendo 10 mediciones de V-I, figura 5. De la pendiente de cada gráfica se extrae la resistencia (Ω).

Posteriormente, ajustamos las líneas para obtener la pendiente y la intersección de la recta ($y = mx + b$).

De la pendiente (*m*), obtenemos la resistencia de hoja (*R_{sh}*).

$$R_{sh} = m * 2 * \pi * \mathbf{Radio} \quad , (\Omega/\square)$$

la resistividad puede ser calculada si conocemos el espesor de la película (t) en nanómetros con:

$$\rho = R_{sh} * t * 10^{-7} \quad , (\Omega\text{-cm})$$

de la intersección, (b), y la pendiente (m) podemos extraer la resistencia de contacto (R_c) y la resistencia específica de contacto (ρ_c).

$$R_c = \frac{b}{2} \quad , (\Omega)$$

$$\rho_c = \left(\frac{-b}{2 * m} * 10^{-4} \right)^2 * R_{sh} \quad , (\Omega\text{-cm}^2)$$

3.2.5. Preparación de muestras de ZnTe para medirlas por efecto Hall

Los valores de resistencia de hoja y resistividad obtenidos por CTLM, fueron corroborados por efecto Hall. Además, esta técnica proporciona el tipo, concentración y movilidad de portadores en el ZnTe:Cu. Solamente las películas dopadas con Cu fueron medidas por esta técnica, ya que la resistividad del ZnTe sin dopar es muy alta. Para ser medidas por este método, las películas de ZnTe:Cu calentadas a 200 y 300 °C son cortadas con un área de 1 cm². Posteriormente, se depositaron los contactos metálicos de Ni (10 nm) y Au (100 nm) en las 4 esquinas de la muestra utilizando máscaras con geometría Van der Pauw, figura 6. En la figura 7 se muestra el diagrama de flujo del proceso de Lift-off y Van der Pauw.

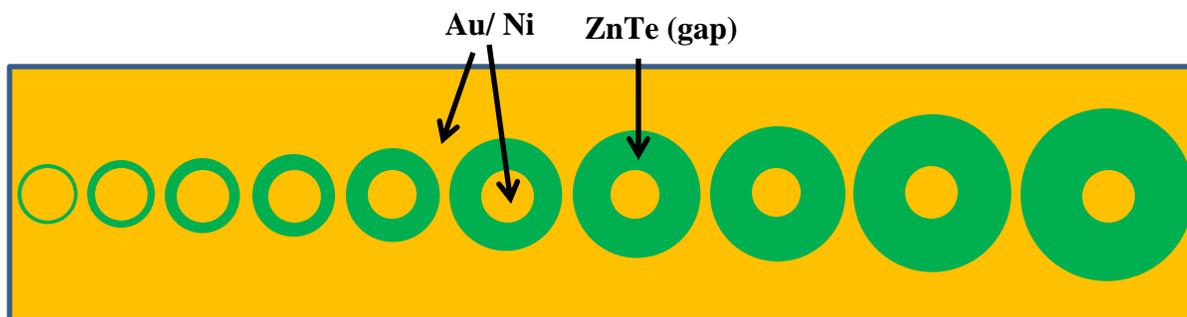


Figura 4. Círculos de Au/Ni revelado por el proceso de Lift-off.

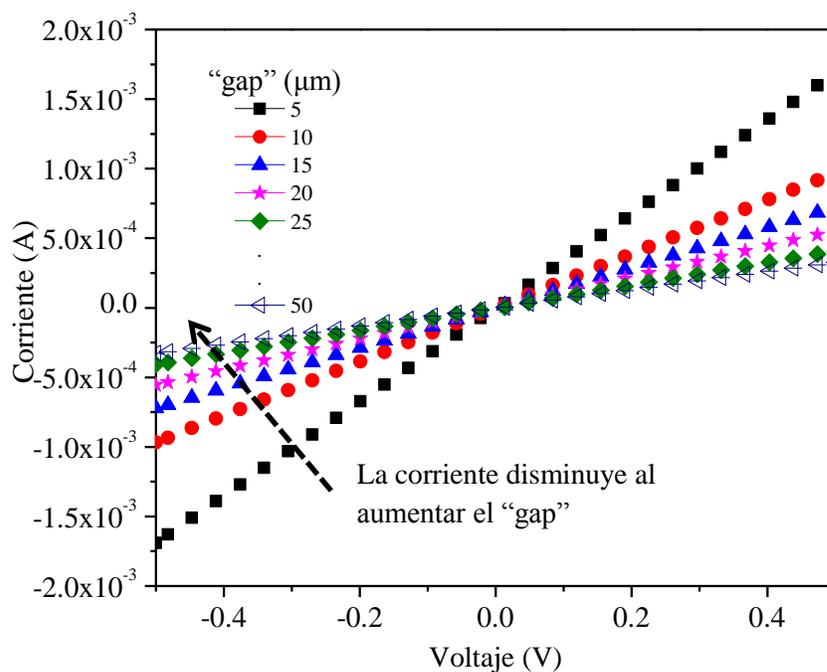


Figura 5. Mediciones de voltaje-corriente de los 10 círculos obtenidos por Lift-off.

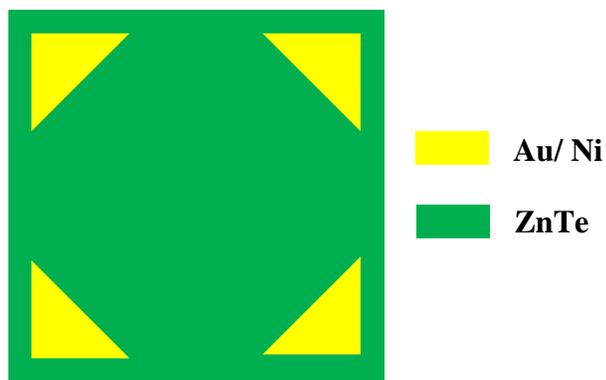


Figura 6. Muestra de ZnTe de 1 cm^2 con geometría Van der Pauw.

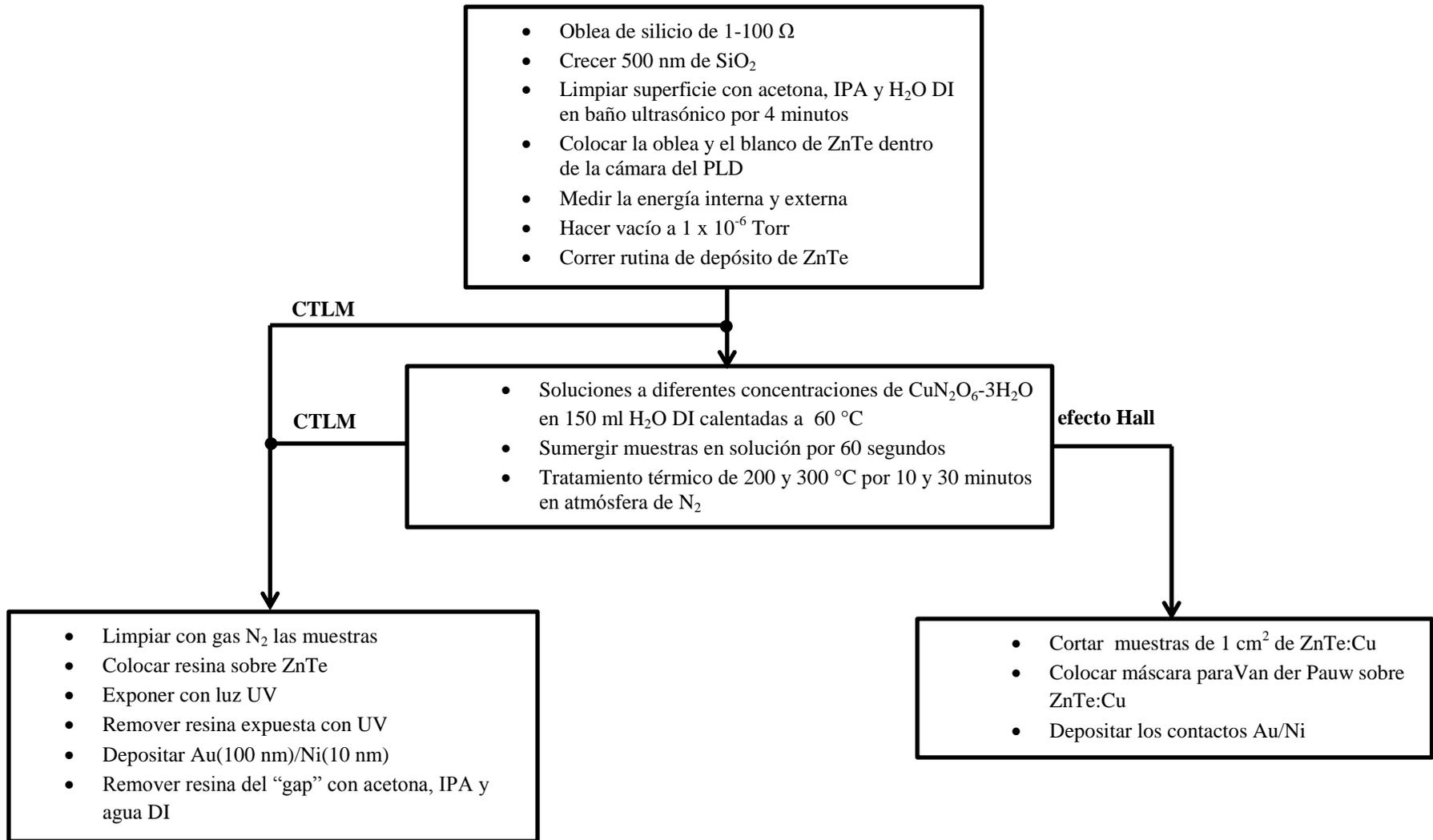


Figura 7. Diagrama de flujo para preparar muestras de ZnTe:Cu para CTLM y efecto Hall.

3. 3. Transistores de películas delgadas de ZnTe tipo p por fotolitografía

El proceso de fabricación de los transistores de películas delgadas fueron llevados a cabo dentro de un cuarto limpio nivel 10 000 en UTDallas. Para lograr ese nivel de control de partículas es preciso que el trabajador utilice *trajes* especiales, ya que los humanos se consideran generadores muy potentes de partículas finas procedentes del aire que exhalan, de la piel, cabello, ropa y calzado. Asimismo, en la zona fotolitográfica, el proceso comprende la exposición de la oblea a una solución fotoactiva, seguida de la formación de un patrón de imagen sobre la superficie de la oblea mediante luz ultravioleta. Para atenuar la luz ultravioleta (UV) no deseada en esta zona de procesamiento, se utilizan luces amarillas especiales (que no emiten el componente de la longitud de onda UV presente normalmente en la iluminación interior).

Para construir los TFTs por fotolitografía se utilizaron películas delgadas de ZnTe tipo p con espesores de 35 (± 5 nm), 83 (± 7 nm) usando siete pasos principales y cinco mascarar ya establecidas por el grupo del Dr. Quevedo (excepto el paso 6) para construir TFTs con la estructura “apilada invertida”, ver figura 1 (b). El procedimiento consta de los siguientes pasos (en el anexo se muestra el proceso de construcción de lo TFTs más detallado):

Paso 1 (máscara 1: Patrón de compuerta): Depósito y patrón de la compuerta del TFT.

Paso 2: Dieléctrico, semiconductor y capa protectora (perileno).

Paso 3 (máscara 2): Patrón del semiconductor y capa protectora (perileno).

Paso 4 (máscara 3: Patrón para puerta dieléctrica): Patrón para la puerta dieléctrica de HfO_2 .

Paso 5 (máscara 4: Para abrir vías): Abrir vías para contactos metálicos

Paso 6: Dopar las vías del ZnTe con Cu que formaran la fuente y drenador del TFT

Paso 7 (máscara 5: Patrón de fuente y drenador): Formación de la fuente y drenador.

CAPÍTULO 4

RESULTADO Y DISCUSIÓN

4.1. Caracterización del ZnTe

La presión de depósito en la cámara del PLD es uno de los parámetros más importantes. A diferentes presiones, la morfología de las películas es diferente. La figura 8 muestra las micrografías tomadas por SEM a la superficie de capas de ZnTe depositadas a diferentes presiones. En la figura 8 (a) se puede observar “grumos” en la superficie del semiconductor depositado a 10 mTorr. En la figura 8 (b) se puede ver que el depósito de la película es homogéneo a 20 mTorr de presión. No se visualizan “grumos” y los granos están juntos. El ZnTe depositado a 50 mTorr presenta grietas en la superficie del semiconductor, esto puede presentar un problema como fuga de corriente en los dispositivos electrónicos, figura 8 (c). La frecuencia del láser fue de 10 Hz para todas las presiones. Por lo tanto, se utilizó 20 mTorr para los depósitos de todas las muestras de ZnTe de esta investigación.

Se realizaron experimentos para establecer la temperatura de la solución a 60 °C y el tiempo de inmersión de 1 minuto. Para obtener las condiciones anteriores, se sumergieron películas de ZnTe (155 ± 5 nm) en soluciones con 60 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ disueltas en 150 ml de H_2O DI. Las temperaturas de las soluciones fueron de 60, 70 y 80 °C por periodos de 1, 2 y 4 minutos. La tabla 3 muestra las condiciones de los experimentos tales como temperatura de la solución, tiempo de inmersión de la muestra y la condición de la capa de ZnTe después de la inmersión en la solución, esta última visualizada por microscopio óptico, figura 9. La figura 9 (a) presenta como referencia la película de ZnTe sin dopar. Las figuras 9 (b), (c) y (d) son las muestras que fueron inmersas en una solución de 60 °C por 1, 2 y 4 minutos, respectivamente. La película sumergida por 1 minuto muestra algunos puntos en la superficie del semiconductor, pero no se desprende del sustrato. Al sumergir las muestras por 2 minutos, aparecen un mayor número de puntos en la capa del ZnTe, figura 9 (c). Sin embargo, la película se desprendió del sustrato al exponerla por 4 minutos en la solución, figura 9 (d).



Figura 8. Depósito del ZnTe a presiones de. (a) 10 mTorr, (b) 20 mTorr y (c) 50 mTorr.

Tabla 3. Capas de ZnTe inmersas en soluciones acuosas de diferentes temperaturas y tiempo de inmersión.

Muestras	Temperatura de la solución (°C)	Tiempo de Inmersión (min)	Condición de la muestra
1	-	-	buena
2	60	1	buena, puntos
3	60	2	buena, puntos
4	60	4	se levanto
5	70	1	dos colores y puntos
6	70	2	dos colores y puntos
7	80	1	puntos

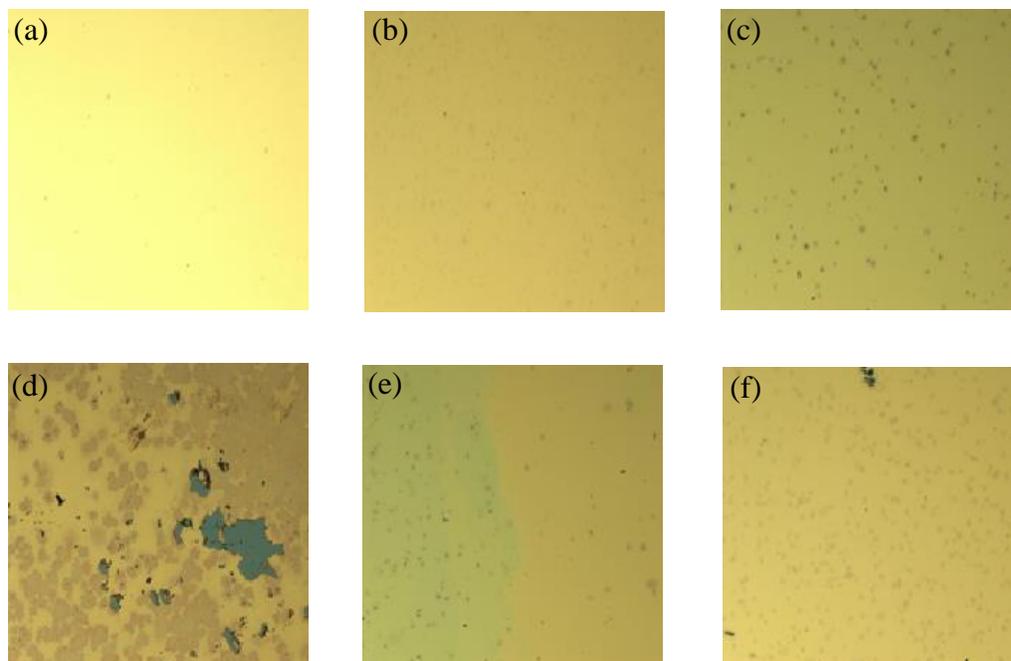


Figura 9. Fotos con microscopio óptico del efecto de las capas de ZnTe sumergidas en soluciones acuosas a diferentes temperaturas y tiempo de inmersión. (a) Sin dopar, (b) 60 °C por 1 min, (c) 60 °C por 2 min, (d) 60 °C por 4 min, (e) 70 °C por 1 min y (f) 80 °C por 1 min.

La figura 9 (e) muestra la fotografía del semiconductor sumergido en una solución a 70 °C por 1 minuto. Uno puede visualizar que la superficie presenta dos tonos diferentes de color verde, algo similar sucede con la muestra expuesta por 2 minutos. Las muestras expuestas a 80 °C por 1 minuto presentaron una mayor cantidad de puntos en su superficie, figura 9 (f). Las películas de ZnTe inmersas en soluciones a 60, 70 y 80 °C por 1 minutos no se levantan y no parece provocar daños a las muestras. Sin embargo, a temperaturas de 70 y 80 °C el agua de la solución empieza a evaporarse rápidamente. Por ello, se determinó sumergir por 1 minuto las películas de ZnTe en soluciones acuosas mantenidas a 60 °C.

La literatura reporta películas de ZnTe:Cu calentadas en un rango de 100 a 400 °C por hasta 1 hora, para difundir los átomos de Cu en la capa del semiconductor [58]. En este trabajo las películas de ZnTe:Cu se calentaron a 200 y 300 °C, ambas por 10 y 30 min en atmosfera de N₂. Para obtener estas condiciones de tratamiento térmico, películas de ZnTe fueron calentadas a 200, 300 y 400 °C por 30 minutos para ver si las películas presentaban algún cambio en su superficie a estas temperaturas, tales como desprendimiento del semiconductor, grietas, crecimiento de grano, etc y para ello se tomaron micrografías de su superficie por SEM, figura 10. La figura 10 (a) muestra la película de ZnTe sin dopar y sin tratamiento térmico como referencia. Se puede constatar que la superficie es homogénea y sin efectos visibles. Las figuras 10 (b), (c) y (d) son las muestras tratadas térmicamente a 200, 300 y 400 °C por 30 minutos, respectivamente. No se observa cambio significativo en la superficie del semiconductor calentado a 200 y 300 °C. Sin embargo, trozos de ZnTe se desprendieron del sustrato a 400 °C. Por lo tanto, las películas fueron tratadas a 200 y 300 °C, ambas temperaturas por 10 y 30 minutos.

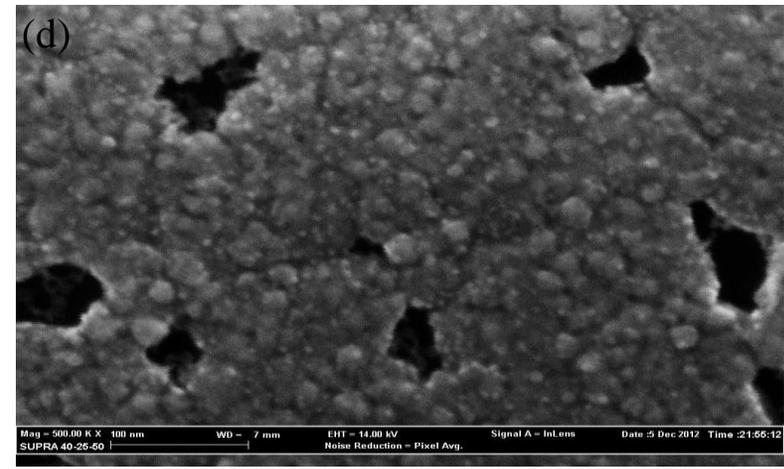
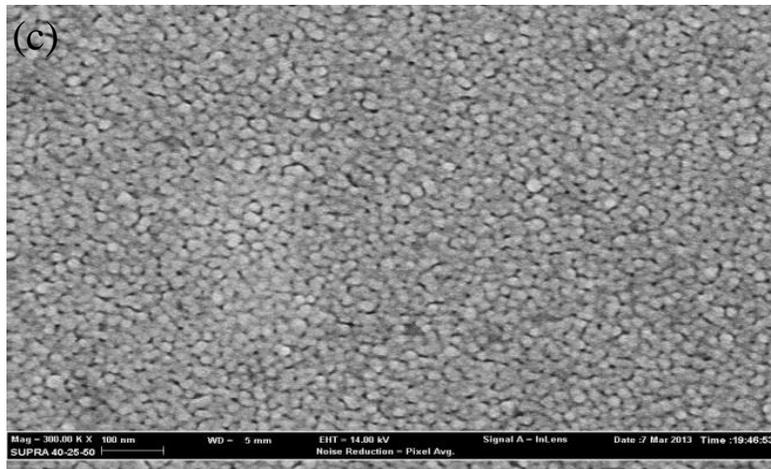
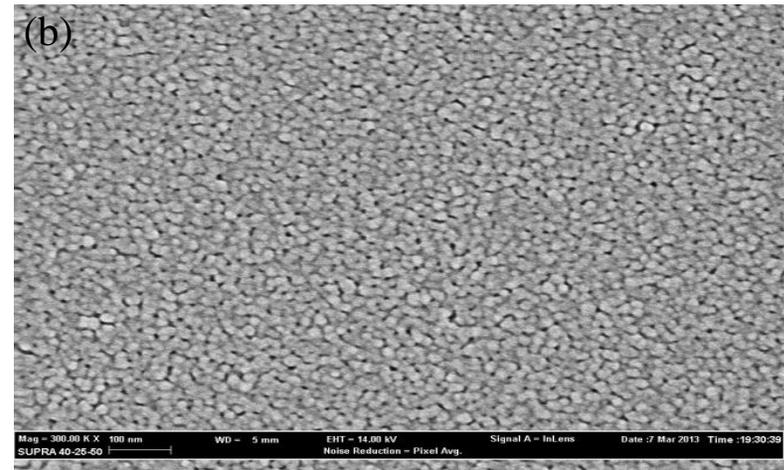
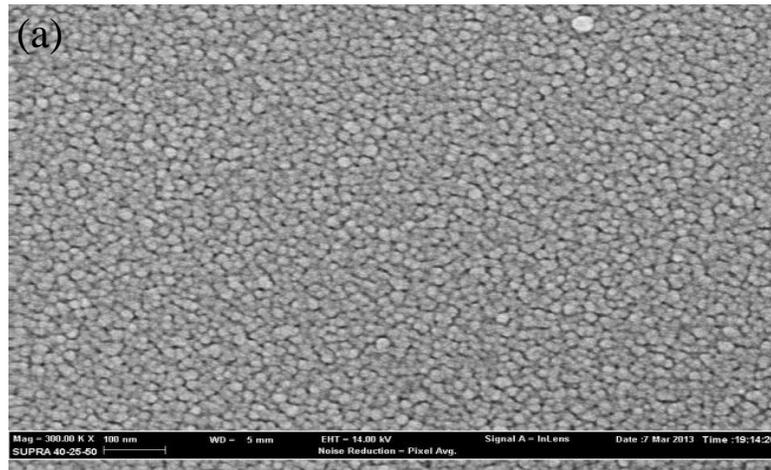


Figura 10. Fotos con SEM de las superficies de las capas de ZnTe sin dopar y ZnTe:Cu de muestras tratadas térmicamente. (a) Sin tratamiento térmico, (b) 200 °C por 30 minutos, (c) 300 °C por 30 minutos y (d) 400 °C por 30 minutos.

La tabla 4 muestra los parámetros eléctricos de las capas de ZnTe sin dopar y ZnTe:Cu con espesores de 35 (± 5 nm), 83 (± 7 nm) y 155 (± 5 nm) medidos por el método de CTLM. Para las capas de 155 (± 5 nm) de ZnTe sin dopar muestran una resistencia de hoja de ($1.77 \times 10^{10} \Omega/\square$), resistividad de ($2.66 \times 10^5 \Omega\text{cm}$), resistencia de contacto de ($3.70 \times 10^6 \Omega$) y resistencia específica de contacto de ($7 \Omega\text{cm}^2$). Estos valores son altos para aplicaciones en dispositivos electrónicos funcionales. Las muestras con espesores de 35 (± 5 nm), 83 (± 7 nm) de ZnTe sin dopar muestran una resistencia de hoja mayor que la obtenida a 155 (± 5 nm) según la siguiente expresión:

$$R_{sh} = \frac{\rho}{t}$$

donde (ρ) es la resistividad, el cual es un valor intrínseco y que no cambia con el espesor del semiconductor y (t) es el espesor del ZnTe.

Sin embargo, estos parámetros eléctricos decrecieron drásticamente al dopar con Cu las películas de ZnTe. Para ello, las capas de ZnTe fueron inmersas por 1 minuto en soluciones con 60 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ disuelto en 150 ml de agua des-ionizada mantenida a 60 °C. Después de la inmersión, las muestras fueron limpiadas con H_2O DI y secadas con gas N_2 . Posteriormente, fueron calentadas a 200 y 300 °C, ambas temperaturas por 10 y 30 minutos en atmosfera de N_2 . Para todas los espesores de ZnTe:Cu calentadas a ambas temperaturas las resistencias de hoja disminuyeron drásticamente de 10^{10} a $10^4 \Omega/\square$, la resistividad de 10^5 a $10^{-1} \Omega\text{cm}$, la resistencia de contacto de 10^6 a $10^1 \Omega$ y la resistencia específica de contacto de 8 a $10^{-4} \Omega\text{cm}^2$. Este último valor indica que existe contacto óhmico entre el Ni y el ZnTe:Cu. Estos datos fueron calculados al obtener la pendiente e intersección de cada una de las rectas ajustadas de la figura 8 usando el programa originPro 8.5.

Sin embargo, un problema importante que se presenta al dopar las capas de ZnTe en soluciones acuosas es que el dopado no es homogéneo en toda la película, es decir, la resistencia varía en cada región de la capa del ZnTe:Cu. Por ello, no solamente se debe considerar el valor obtenido en las mediciones de CTLM, sino también, a que tratamiento térmico (200 y 300 °C) y tiempo del tratamiento térmico (10 y 30 minutos) el dopado con Cu es más homogéneo. La figura 8 muestra cómo el tratamiento térmico y

el tiempo de exposición del mismo afecta en la dispersión del Cu en toda la muestra del semiconductor teniendo unas películas más homogéneas que otras. En la figura 11 (a) se observa como la resistencia aumenta linealmente a medida que se aumenta el ancho del gap (región de ZnTe que aumenta a 5, 10, 15, 20, 25, 30, 35, 40, 45 y 50 μm) de la muestra de ZnTe sin dopar. Podemos notar que los valores de resistencias están en el rango de 10^8 y $10^9 \Omega$. Las capas de ZnTe:Cu calentadas a 200 °C por 10 y 30 minutos se observan en las figuras 11 (b) y (c), respectivamente. Se aprecia como la resistencia de la capa de ZnTe disminuyó debido al dopado, aunque también es fácilmente apreciable como la muestra tratada térmicamente a 200 °C por 10 minutos no presenta un dopado con Cu homogéneo al no crecer linealmente el valor de las resistencias como en la figura 11 (a). Esto es un problema si lo que queremos es dopar el canal tipo p de los transistores de película delgada (TFTs) ya que el flujo de los portadores a través de este no sería continuo. Al aumentar el tiempo de tratamiento térmico por 30 minutos se ve una mejoría en las rectas de las resistencias, figura 11 (c). Para las muestras calentadas a 300 °C por 10 minutos se puede observar como el Cu se expande homogéneamente en la muestra, figura 11 (d), pero si aumentamos el tiempo de calentamiento a 30 minutos, figura 11 (e) se observa como la resistencia aumenta linealmente al aumentar el gap, lo que demuestra que a esta condición el dopado es completamente homogéneo como en la figura 11 (a) pero con resistencia en el rango de $10^3 \Omega$. Por lo tanto, los parámetros eléctricos obtenidos de las muestras de ZnTe:Cu tratadas térmicamente a 300 °C son más confiables que las obtenidas de las muestras calentadas a 200 °C.

Además, se prepararon muestras de ZnTe dopadas con Cu, usando las mismas condiciones de dopado y tratamiento térmico que en la Tabla 4, para ser medidas por efecto Hall con geometría de Van der Pauw, Tabla 5. Por efecto Hall se corroboraron los parámetros eléctricos de resistencia de hoja y resistividad de los 3 espesores de ZnTe:Cu obtenidos por el método de CTLM. Se aplicó un campo magnético DC con 1.76 T de magnitud para obtener las mediciones de movilidad, tipo de portadores, concentración de portadores y voltaje Hall. Todas las películas fueron tipo p al 100 %. Debido a la alta resistividad de la película de ZnTe sin dopar, no fue posible medirla por efecto Hall. Sin embargo, este semiconductor es tipo p , debido a las vacancias de Zn en la red cristalina y presenta una concentración de portadores de $\sim 10^{15} \text{ cm}^{-3}$. Las capas de 155(± 5 nm) de

ZnTe:Cu calentadas a 300 °C presentaron movilidades de $\sim 5 \text{ cm}^2/\text{Vs}$. Estas movilidades son más altas que los obtenidos con los espesores de 155($\pm 5\text{nm}$) y 35($\pm 5\text{nm}$). Movilidades altas son necesarias para tener TFTs que conmuten a mayor velocidad. También, muestran concentraciones de portadores de $\sim 10^{18} \text{ cm}^{-3}$ y con voltajes de Hall de $\sim 10^{-3} \text{ V}$. Además que para este espesor las propiedades eléctricas antes mencionadas presentaron valores similares en sus geometrías.

Tabla 4. CTLM para capas de 155(± 5 nm), 83(± 7 nm) y 35(± 5 nm) de ZnTe dopadas con cobre en una solución con 60 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$.

Espesor ZnTe (nm)	Tratamiento térmico ($^{\circ}\text{C}$)	Tiempo de trat. term. (min)	Rsh (Ω/\square)		ρ (Ωcm)		Rc (Ω)		ρ_c (Ωcm^2)	
			Promedio	Desv. Etd.	Promedio	Desv. Etd.	Promedio	Desv. Etd.	Promedio	Desv. Etd.
155 ± 5 nm *	-	-	1.77×10^{10}	3.50×10^8	2.66×10^5	5.20×10^3	3.70×10^6	3.80×10^6	8	7
155 ± 5 nm	200	10	4.92×10^4	7.00×10^3	0.74	0.10	39	25	7.00×10^{-4}	5.00×10^{-4}
155 ± 5 nm	200	30	3.84×10^4	5.20×10^3	0.50	0.08	31	13	1.00×10^{-4}	2.50×10^{-4}
155 ± 5 nm	300	10	3.51×10^4	7.70×10^3	0.40	0.17	72	43	1.00×10^{-3}	9.00×10^{-4}
155 ± 5 nm	300	30	4.83×10^4	1.80×10^3	0.72	0.03	20	11	2.00×10^{-4}	2.50×10^{-4}
83 ± 7 nm *	-	-	3.55×10^{10}	-	2.66×10^5	-	-	-	-	-
83 ± 7 nm	200	10	1.40×10^4	2.55×10^3	0.51	0.071	27	21	2.35×10^{-4}	4.05×10^{-4}
83 ± 7 nm	200	30	6.54×10^4	6.20×10^3	0.59	0.060	19	18	6.30×10^{-5}	1.00×10^{-4}
83 ± 7 nm	300	10	3.70×10^4	1.34×10^3	0.33	0.012	20	7	1.00×10^{-4}	3.00×10^{-5}
83 ± 7 nm	300	30	4.34×10^4	2.06×10^3	0.39	0.018	21	13	1.20×10^{-4}	6.80×10^{-5}
35 ± 5 nm *	-	-	6.65×10^{10}	-	2.66×10^5	-	-	-	-	-
35 ± 5 nm	300	10	2.10×10^4	4.40×10^3	0.085	0.017	28	20	4.00×10^{-4}	2.00×10^{-4}

*Películas de ZnTe no dopadas.

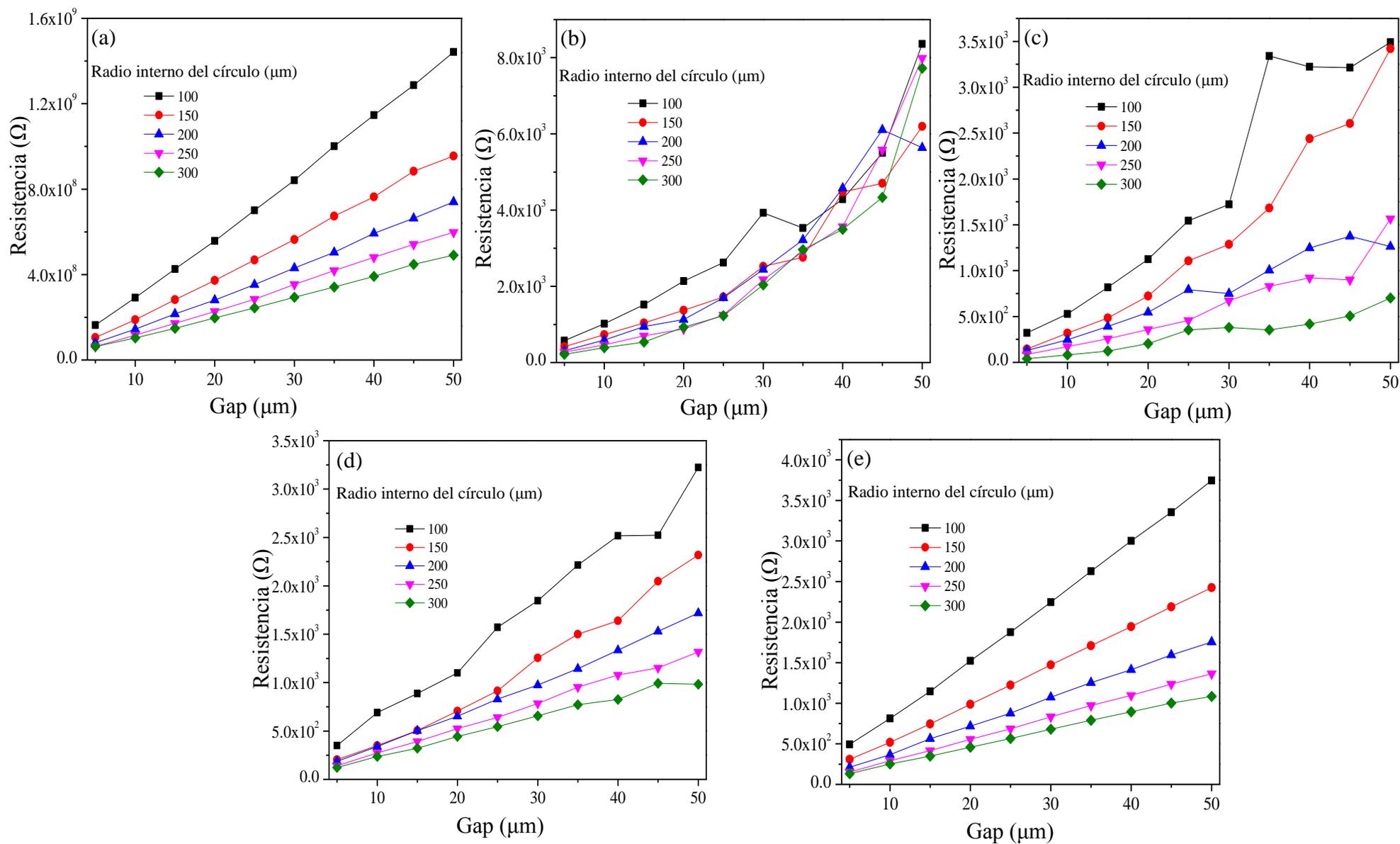


Figura 11. Efecto del tratamiento térmico en la homogeneidad del dopado con Cu sobre las capas de ZnTe. (a) ZnTe sin dopar y sin tratamiento térmico, (b) 200 °C por 10 min, (c) 200 °C por 30 min, (d) 300 °C por 10 min y (e) 300 °C por 30 min.

Tabla 5. Mediciones por el efecto Hall con geometría de Van der Pauw para capas de 35 (± 5 nm), 83 (± 7 nm) y 155 (± 5 nm) de ZnTe dopadas con 60 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$.

Espesor ZnTe (nm)	Tratamiento térmico ($^{\circ}\text{C}$)	Tiempo de trat. térm. (min)	Rsh (Ω/\square)	ρ (Ωcm)	μ (cm^2/Vs)	Tipo de portadores	Concentración de portadores ($1/\text{cm}^3$)	Voltaje de Hall (V)
155 (± 5)	200	10	5.30×10^4	0.79	0.15	<i>p</i>	5.14×10^{19}	3.50×10^{-5}
155 (± 5)	200	30	2.65×10^4	0.46	1.55	<i>p</i>	2.50×10^{19}	2.80×10^{-4}
155 (± 5)	300	10	1.90×10^4	0.30	1.87	<i>p</i>	1.20×10^{19}	3.00×10^{-4}
155 (± 5)	300	30	1.60×10^4	0.24	2.45	<i>p</i>	1.06×10^{19}	1.00×10^{-4}
83 (± 7)	200	10	1.15×10^4	0.10	2.82	<i>p</i>	2.16×10^{19}	1.43×10^{-4}
83 (± 7)	200	30	5.50×10^4	0.49	0.28	<i>p</i>	4.52×10^{19}	6.82×10^{-5}
83 (± 7)	300	10	3.90×10^4	0.35	4.25	<i>p</i>	4.20×10^{18}	1.50×10^{-3}
83 (± 7)	300	30	4.00×10^3	0.36	5.61	<i>p</i>	3.14×10^{18}	2.00×10^{-3}
35 (± 5)	300	10	7.83×10^3	0.03	2.29	<i>p</i>	8.70×10^{19}	1.50×10^{-4}

Capas de 83 (± 7 nm) de ZnTe fueron dopadas a diferentes concentraciones de Cu para ver su efecto en las propiedades eléctricas. Las muestras fueron sumergidas en soluciones con 6, 7, 9, 11, 13 y 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ utilizando las mismas condiciones de temperatura de solución y tiempo de inmersión de las muestras. Posteriormente, las muestras fueron calentadas a 300 °C por 10 minutos en atmósfera de N_2 , tabla 6. A pesar de que el dopado con Cu fue completamente homogéneo a 300 °C por 30 minutos, las muestras se calentarán por 10 minutos, ya que se usara el perileno como (hard mask) en el proceso de fabricación de los TFTs por fotolitografía, y exponer el perileno a por 30 min a esta temperatura podría agrietarlo y afectar el funcionamiento del transistor. Algunas muestras fueron medidas por efecto Hall y otras por CTLM.

Los portadores mayoritarios de las películas son tipo *p*. Uno puede notar que los valores de resistencia de hoja y resistividad decrecen linealmente a medida que aumentamos las concentraciones de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$, tabla 6 y figura 12. La movilidad de portadores es de $\sim 5 \text{ cm}^2/\text{Vs}$ para las capas de ZnTe inmersas en soluciones con 7-15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$. La concentración de portadores de las películas de ZnTe sin dopar es de $\sim 10^{15} \text{ cm}^{-3}$ y aumenta a $\sim 10^{17} \text{ cm}^{-3}$ manteniéndose constante en el rango de dopado de 7-15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ y $\sim 10^{18} \text{ cm}^{-3}$ al dopar con 60 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$. Podemos observar, que las películas de ZnTe dopadas con 15 and 60 mg of $\text{Cu}(\text{NO}_3)_2 \cdot \text{H}_2\text{O}$ muestran valores similares de resistencia de hoja ($10^4 \Omega/\square$), resistividad ($10^{-1} \Omega\text{-cm}$), resistencia específica de contacto ($10^{-4} \Omega\text{-cm}^2$) y movilidad ($5 \text{ cm}^2/\text{Vs}$). Por lo tanto, para dopar el ZnTe de los TFTs, se utilizaron las condiciones siguientes: depositar 83 (± 7 nm) de ZnTe por PLD, con 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ disuelta en 150 ml de H_2O DI mantenido a 60 °C. Con tratamiento térmico de 300 °C por 10 minutos.

Tabla 6. Parámetros eléctricos de capas 83 (± 7 nm) de ZnTe:Cu a diferentes concentraciones de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ y calentadas a 300 °C por 10 minutos.

Películas de ZnTe 90 nm	$\text{CuN}_2\text{O}_6 \cdot 3\text{H}_2\text{O}$ (mg)	Método de medición	Rsh (Ω/\square)	ρ (Ωcm)	μ (cm^2/Vs)	Tipo de portadores	Concentración de portadores ($1/\text{cm}^3$)
1	-	CTLM	1.77×10^{10}	2.26×10^5	-	-	-
2	6	CTLM	1.60×10^7	145	-	-	-
3	7	HALL	5.80×10^6	50	0.58	<i>p</i>	2.00×10^{17}
4	9	HALL	1.38×10^6	12.45	3.98	<i>p</i>	6.27×10^{17}
5	11	HALL	2.70×10^5	2.44	5.98	<i>p</i>	4.27×10^{17}
6	13	HALL	4.88×10^5	4.39	5.80	<i>p</i>	2.45×10^{17}
7	15	CTLM	3.90×10^4	0.35	-	-	-
8	60	HALL	3.90×10^4	0.35	4.25	<i>p</i>	4.20×10^{18}

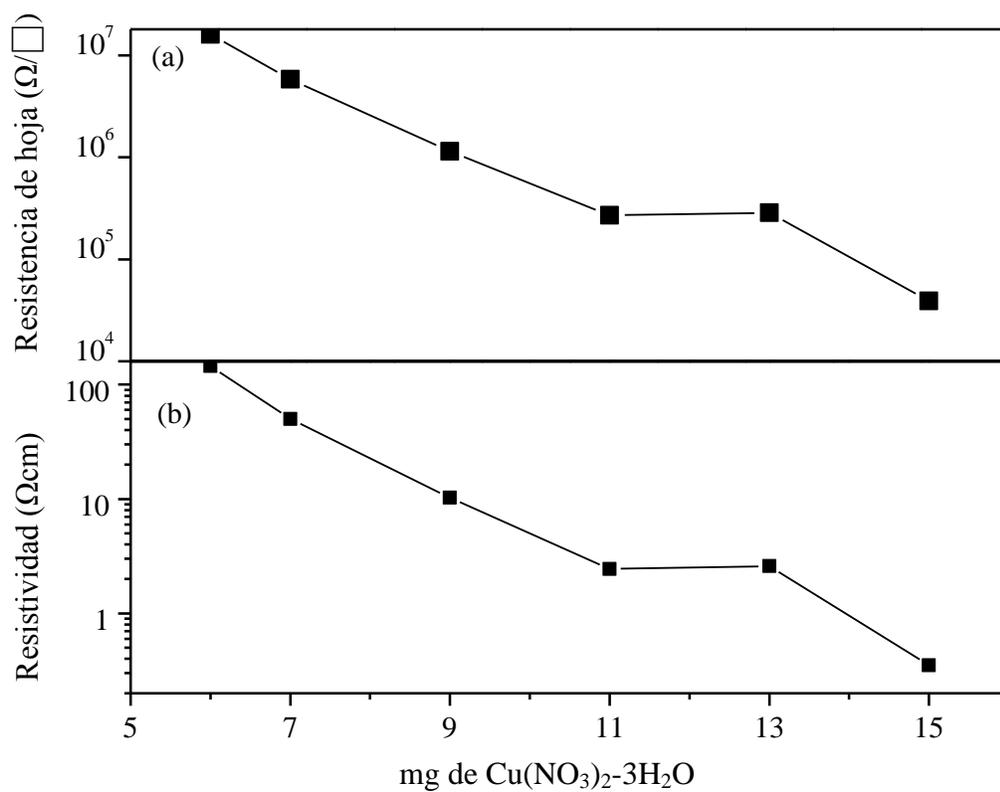


Figura 12. Efecto sobre la resistencia de hoja y resistividad de las muestras de ZnTe dopadas a diferentes concentraciones de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ y calentadas a 300°C por 10 min.

La figura 13 muestra los patrones de difracción de rayos-X (DRX) de las capas de ZnTe sin dopar y dopadas con Cu. En la Fig. 13 (a) se observa que, los picos de rayos X de las películas sin dopar corresponden a la fase cúbica con orientación al plano (111), y con un pico secundario en el plano (220). Las intensidades relativas de los picos para las muestras de ZnTe son comparadas con la carta JCPDS (015-0746). Al calentar las películas de ZnTe:Cu a 200 °C por 10 minutos aparece un pico en la posición 44.55° que corresponde a la fase hexagonal en el plano (101), Fig. 13 (b). Al calentar la muestra de ZnTe:Cu a 300 °C por 10 minutos la fase ZnTe hexagonal cambia a la fase Cu_xTe ortorrómbica con un pico visible en la posición 27.45° con plano (052), Fig. 13 (c). El cambio a la fase ortorrómbica se da ya que su estructura es cercana a la hexagonal. Estas fases concuerdan con las reportadas por los autores Jing-quan Zhang, *et al.* [66]. Los autores piensan que la mayoría de los átomos de Cu^0 se encuentran en las fronteras de grano del ZnTe:Cu sin calentar. Sin embargo, cuando la capa de ZnTe:Cu se calienta hasta 200 °C los átomos de Cu^0 se pueden difundir dentro de los granos y así ocupar los sitios del Zn en la celda ZnTe. A esta temperatura los átomos de cobre pueden ser ionizados de Cu^0 a Cu^+ con radio iónico de (0.96 Å) el cual es mayor que el radio iónico del Zn^{++} (0.74 Å). Los átomos de Cu^+ situados en la posición del Zn en la celda de ZnTe resultan en la transición de la fase cúbica a la hexagonal. Al aumentar la temperatura a 300 °C algunos átomos Cu^+ son ionizados a Cu^{++} con radio iónico (0.72 Å) el cual es cercano al radio iónico del Zn^{++} . De esta manera, iones de Cu^{++} y Cu^+ están unidos con átomos de Te en la red de ZnTe formando la fase ortorrómbica Cu_xTe .

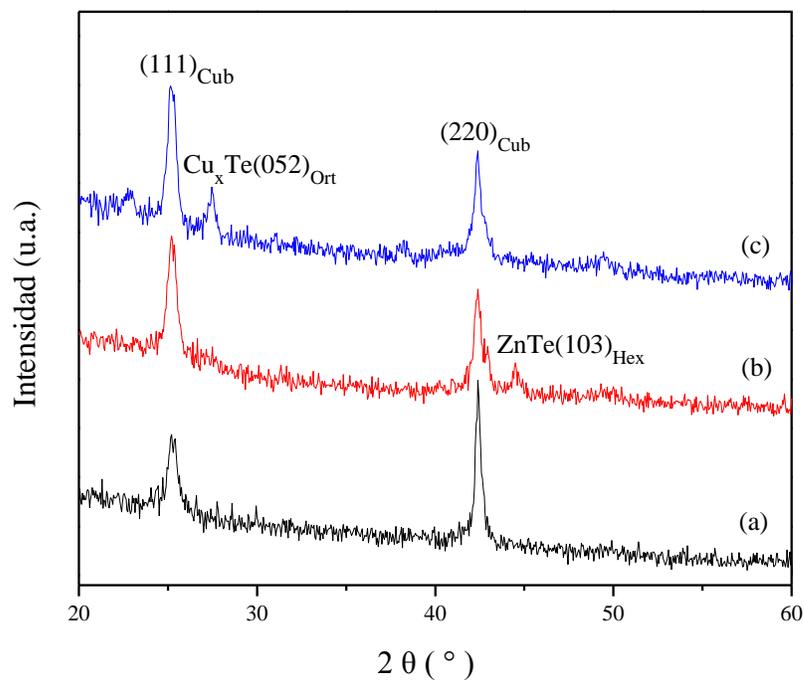


Figura 13. Difractogramas de rayos-X de muestras de ZnTe sin dopar y dopadas con 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ y calentadas a. (a) ZnTe sin dopar y sin calentar, (b) ZnTe:Cu y calentadas a 200 °C por 10 min, (c) ZnTe:Cu y calentadas a 300 °C por 10 min.

4.2. Transistores de películas delgadas de ZnTe (TFTs)

Primeramente, para medir los transistores, se aplicaron V_{GS} de 0 a -10 V con salto de -2.5 V e incremento de V_{DS} desde 0 a -10 V. En la figura 14 se muestran las familias de curvas (I_D - V_D) de los TFTs de ZnTe con 75 nm de espesor con las vías sin dopar y dopadas a diferentes concentraciones de Cu. Las dimensiones de los TFTs presentados en esta figura son de $W/L = 40/20 \mu\text{m}$. En la figura 14 (a) se observa que el transistor sin las vías dopadas no conmuta a ningún voltaje de puerta aplicados, y la corriente de drenador incrementa linealmente al aumentar el voltaje del drenador de 0 a -10V. La corriente I_{DS} medida está en el rango de 5×10^{-10} a 4×10^{-9} A. Lo anterior, se debe a la barrera de potencial formada en la interface metal-semiconductor que impide el flujo de los huecos desde el canal p del ZnTe hacia el contacto drenador. Para eliminar esta barrera, las regiones de los contactos fueron dopados con Cu al sumergir la muestra con TFTs por 1 minuto en soluciones con 11, 13 y 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ disueltas en 150 ml de H_2O desionizadas. La temperatura de las soluciones se mantuvo a 60 °C. La intención de dopar con Cu las vías de los TFTs se debe a que las muestras de ZnTe:Cu medidas por CTLM mostraron una resistencia específica de contacto de aproximadamente $10^{-4} \Omega\text{cm}^2$. Este valor, nos indica que existe contacto óhmico entre el metal y el semiconductor. Las figuras 14 (b), (c) y (d) presentan las curvas (I_D - V_D) de los TFTs con vías dopadas con 11, 13 y 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$, respectivamente. Uno puede observar en las figuras 14 (b) y (c) que a estas condiciones de dopado los TFTs no funcionan, pero, las corrientes de I_{DS} aumentaron un orden de magnitud comparado con el TFT sin dopar. Sin embargo, cuando las regiones fuente-drenador fueron dopadas con 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ los transistores funcionaron, figura 14 (d). Estos TFTs trabajan en modo de acumulación, en donde la I_{DS} incrementa con el voltaje de drenador V_{DS} de manera lineal, comportándose como una resistencia, según el modelo del FET [67]

$$I_{DS} = \frac{W\mu C_i}{L} \left[V_{GS} - V_U - \frac{V_{DS}}{2} \right] V_{DS}$$

donde W y L son el ancho y la longitud del canal, μ es la movilidad de portadores, C_i es la capacitancia de la compuerta dieléctrica cuando el canal está en modo de inversión, V_{GS} es el voltaje de puerta y V_U el voltaje de umbral. Simplificando la ecuación cuando $V_{DS} \ll (V_{GS} - V_U)$ para $0 \leq V_{DS} \leq V_{DSsat}$

$$I_D = \frac{W\mu C_i}{L} (V_{GS} - V_U) V_{DS}$$

A medida que el V_{DS} se va acercando al voltaje de drenador en saturación V_{DSsat} , el canal del transistor empieza a estrangularse y la I_{DS} se mantiene constante cuando $V_{DSsat} = V_{GS} - V_U$

$$I_{DS} = \frac{W\mu C_i}{2L} (V_{GS} - V_U)^2$$

Se observa que las curvas (I_{DS} - V_{DS}) en la figura 15 van saturando, sin embargo, no saturan por completo debido a que todavía al V_{DS} que se trabaja sigue fluyendo I_D en el canal.

La movilidad μ y el voltaje de umbral V_U son extraída de la curvas de transferencia ($\sqrt{I_{DS}}$ vs V_{GS}).

para la movilidad

$$\mu_{sat} = \frac{2L}{WC_i} \left(\frac{d\sqrt{I_{DS}}}{dV_{GS}} \right)^2$$

donde

$$C_i = \frac{\epsilon \kappa}{\tau}$$

La derivada de la $\sqrt{I_{DS}}$ es la pendiente m obtenida al ajustar las curvas de transferencia, la κ es la constante dieléctrica del HfO_2 con valor a 14, ϵ es la permitividad del espacio libre y τ es el espesor de 30 nm del dieléctrico.

Para el voltaje de umbral

$$V_U = \frac{-b}{m}$$

donde b es la intersección de la recta formada por ($\sqrt{I_{DS}}$ vs V_{GS}).

Cuando el V_{GS} es cero, la corriente en el drenador deberá ser aproximadamente cero, es decir el TFT debe estar apagado. Sin embargo, en la figura 14 (d) a $V_{GS} = 0$ V hay un flujo de corriente $I_{DS} \sim 2 \times 10^{-8}$ A que cruza el canal (TFT encendido). Esto es dependiente de la conductividad del ZnTe que forma la capa de canal activo. Al TFT de la figura 14 (d) se le aplicaron voltajes de puerta positivos, desde +5 a -10 V para ver el comportamiento de las curvas (I_D - V_D). En esta figura, podemos observar que a V_{GS} positivos (2.5 y 5 V), la corriente de drenador empieza a disminuir, es decir, el canal se comienza a cerrar. Un V_{GS} mayor de +5 V destruye los 30 nm de HfO_2 , por ello, no se pudo obtener el voltaje de puerta positivo en la cual el canal se cierra completamente. En las figuras 15 (b) y (c) se muestran las familias de curvas (I_D - V_D) de los TFTs con una longitud de canal de 20 μm con un ancho de canal de 80 y 160 μm , respectivamente. A estos TFTs se le aplicaron V_{GS} de +5 hasta -10 V. La corriente de fuga I_{GS} para todos los TFTs fue de $\sim 10^{-11}$ A, en donde este valor es pequeño comparado con la $I_{DS} \sim 10^{-7}$ A. La movilidad fue obtenida de la expresión

$$\mu_{\text{sat}} = \frac{2L}{WC_i} \left(\frac{d\sqrt{I_{DS}}}{dV_{GS}} \right)^2 \quad \text{En donde } C = 4.13 \times 10^{-7} \frac{F}{\text{cm}^2}$$

Las movilidades aproximadas para los TFTs de 40 μm de ancho de canal fueron de $10^{-2} \frac{\text{cm}^2}{\text{Vs}}$, para los de 80 μm de $10^{-3} \frac{\text{cm}^2}{\text{Vs}}$ y la de 160 μm $10^{-4} \frac{\text{cm}^2}{\text{Vs}}$. Estos valores son bajos comparados con la movilidad $1 \frac{\text{cm}^2}{\text{Vs}}$ del TFT de silicio amorfo. El voltaje de umbral para estos TFTs fueron de ~ 11 V. Estos TFTs se volvieron a construir para ver reproducibilidad, figura 16. Los valores de las curvas (I_D - V_D) son del mismo orden de magnitud, sin embargo, no son reproducibles. En la figura 17 se presentan la familia de curvas de los TFTs con 40 nm de ZnTe sin dopar y dopadas con 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$, figura 17 (a) y (b), respectivamente. Este TFT dopado con Cu no funciona.

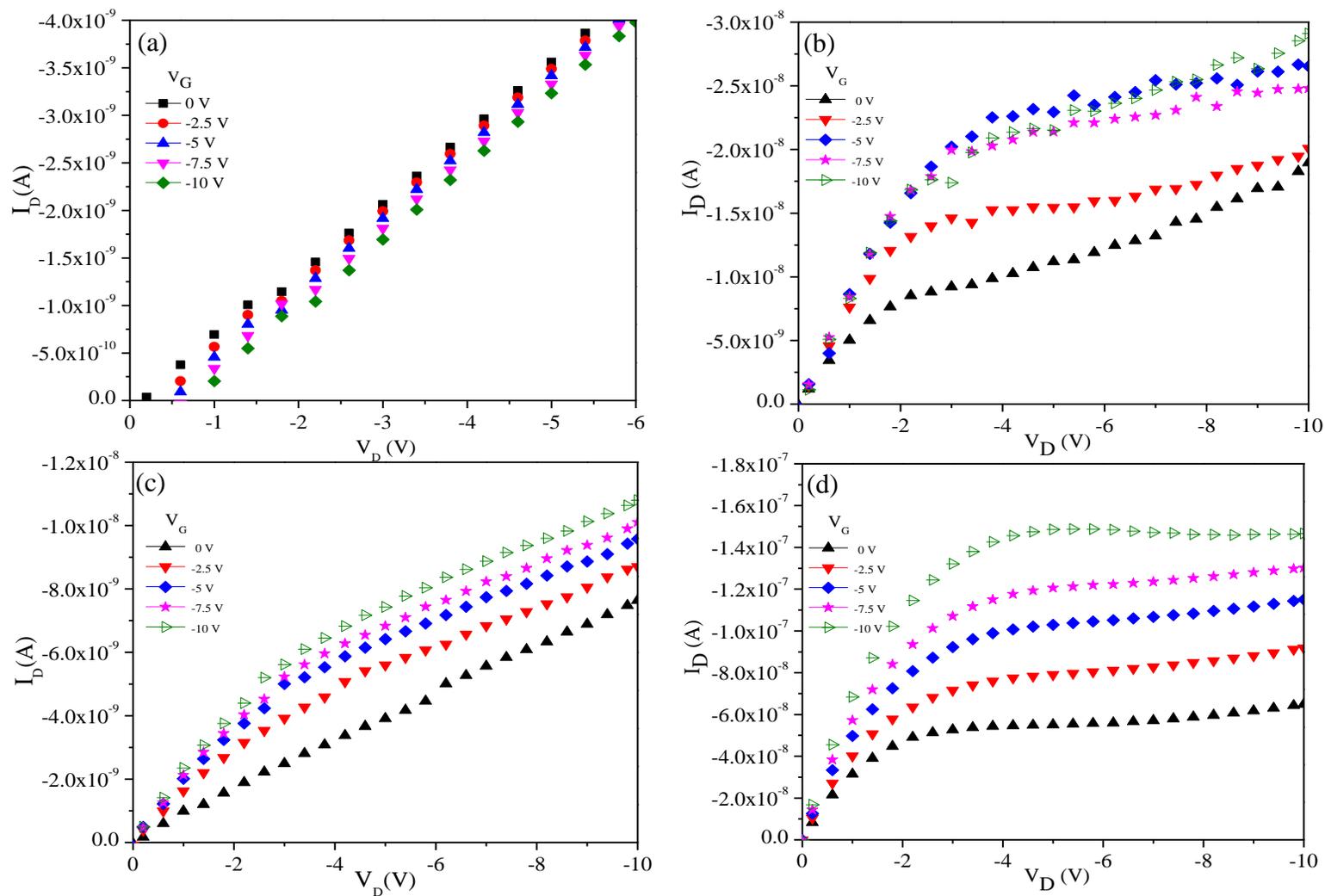


Figura 14. Familia de curvas (I_D - V_D) de los TFTs de ZnTe (75 nm) con vías dopadas con. (a) Sin dopar, (b) 11 mg, (c) 13 mg y (d) 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$. El ancho y la longitud del canal es $W/L = 40/20 \mu\text{m}$.

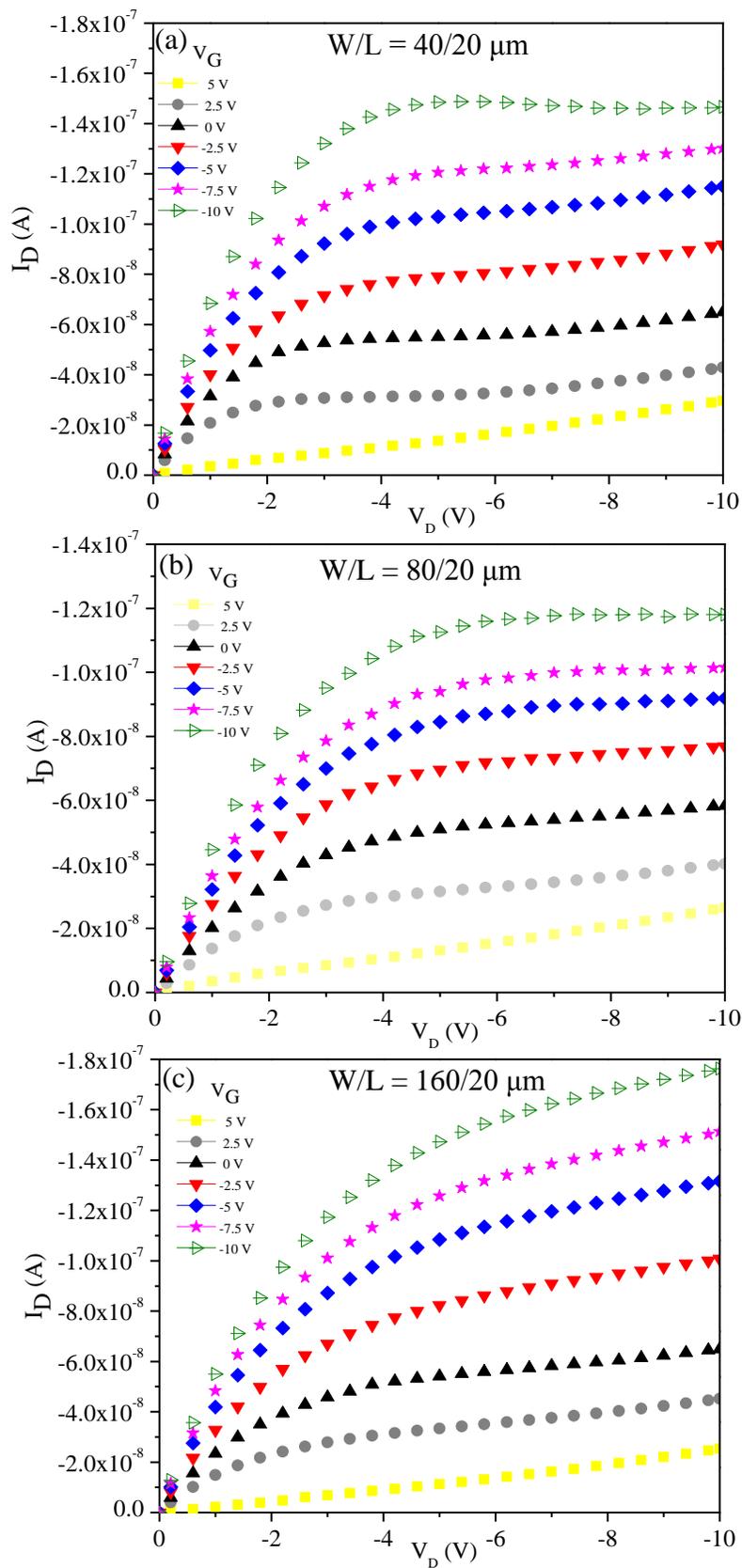


Figura 15. Familia de curvas (I_D - V_D) de los TFTs de ZnTe (75 nm) con longitud de canal, $L = 20 \mu\text{m}$ con ancho de canal, W de. (a) $40 \mu\text{m}$, (b) $80 \mu\text{m}$ y (c) $160 \mu\text{m}$.

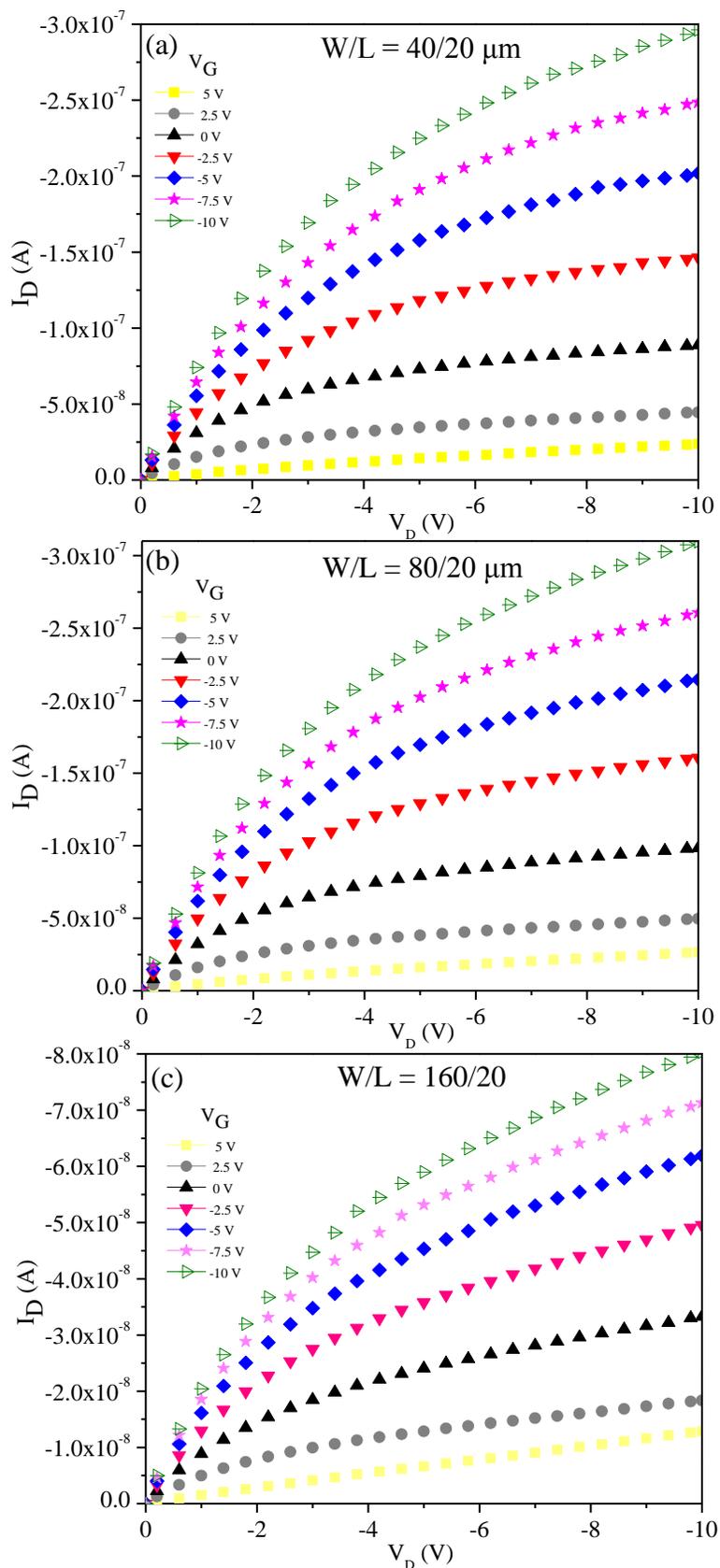


Figura 16. Familia de curvas (I_D - V_D) (reproducibilidad) de los TFTs de ZnTe (75 nm) con longitud de canal, $L = 20 \mu\text{m}$ con ancho de canal, W de. (a) $40 \mu\text{m}$, (b) $80 \mu\text{m}$ y (c) $160 \mu\text{m}$.

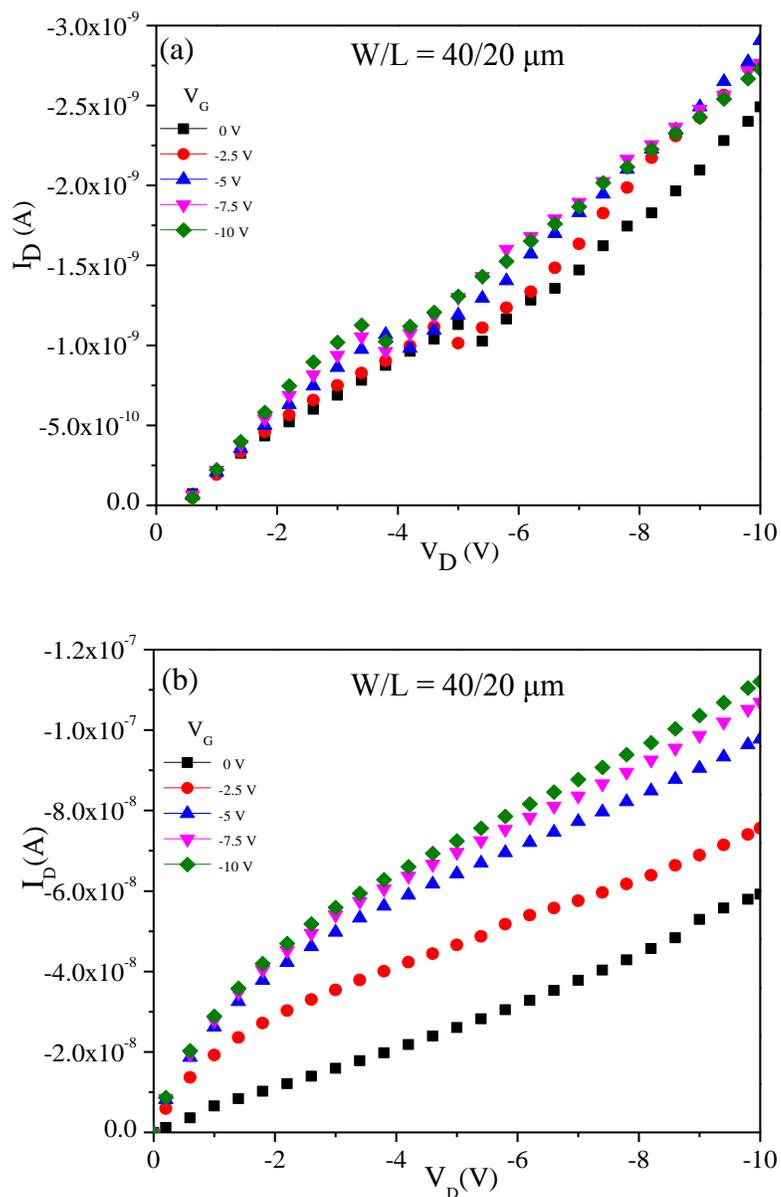


Figura 17. Familia de curvas (I_D - V_D) de los TFTs de ZnTe (40 nm) dopado con. (a) Sin dopar y (b) Dopadas con 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$.

CAPÍTULO 5

CONCLUSIONES

5.1. Conclusiones

Las películas de ZnTe:Cu calentadas a 300 °C presentaron mejor homogeneidad que las calentadas a 200 °C. Los difractogramas de rayos X mostraron que el Cu se difunde en la estructura cristalina del ZnTe. La resistividad de la muestra de ZnTe sin dopar disminuyó 6 órdenes de magnitud y la resistencia específica de contacto fue de $\sim 10^{-4} \Omega\text{cm}^2$ al sumergirla en una solución con 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$, posteriormente calentada a 300 °C por 10 minutos. Las películas de ZnTe 83 (± 7 nm) dopadas con 15 and 60 mg of $\text{Cu}(\text{NO}_3)_2 \cdot \text{H}_2\text{O}$ muestran valores similares de resistencia de hoja, resistividad, resistencia específica de contacto y movilidad. Los transistores TFTs funcionan a condiciones cuando el espesor de ZnTe es de 75 nm y con las vías dopadas con Cu en una solución con 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$, tratadas térmicamente a 300 °C por 10 minutos en atmósfera de N_2 . Las movilidades más altas obtenidas fueron de $10^{-2} \frac{\text{cm}^2}{\text{Vs}}$ para TFTs con W de 40 μm . Este valor es bajo comparado con la movilidad del TFT de silicio amorfo ($\sim 1 \frac{\text{cm}^2}{\text{Vs}}$). Al reproducir los TFTs, se obtuvieron valores en el mismo orden de magnitud de las curvas (I_D - V_D), sin embargo, los valores no fueron los mismos. Que los valores de los TFTs no sean iguales puede deberse a que el proceso de fabricación del TFT es muy largo y pudo haber algún fallo en algunos de los pasos.

5.2. Logros alcanzados

Los logros alcanzados durante mis estudios de Doctorado son los siguientes:

- Dos artículos de primer autor y otro como colaborador con arbitraje internacional
 1. **G. Lastra**, M.A. Quevedo-López, A. Olivas. “*Thin-Film p-type ZnTe transistors by photolithography*”. Chalcogenide Letters, Vol. 11, No. 2(2014), p. 67-70.

2. **G. Lastra**, P.A Luque, M.A. Quevedo-López, A. Olivas. “*Electrical properties of p-type ZnTe thin films by immersion in Cu solution*”. Materials Letters. 126C (2014), p. 271-273.

3. P.A. Luque, C.M. Gómez-Gutiérrez, **G. Lastra**, A. Carrillo-Castillo, M.A. Quevedo-López, A. Olivas. “*Role of Zinc source in chemical bath deposition zinc sulphide thin films grown on Si₃N₄*”. Journal of Electronic Materials: ISSN: 0361-5235. ACEPTADO.

- **Estancia doctoral**, en el departamento de ciencia e ingeniería de materiales de la Universidad de Texas en Dallas (USA). De octubre de 2012 – agosto de 2013.
- Aprender a trabajar en cuarto limpio (manejo de equipo, seguridad e higiene).
- Certificado del curso de entrenamiento por la UTDallas “Chemical Hygiene Course”
- Certificado del curso de entrenamiento por la UTDallas “Electrical Safety Course”.
- Certificado del curso de entrenamiento por la UTDallas “Laboratory Safety Orientation Course”.
- **Un simposium internacional**, “*Properties of copper-doped ZnTe thin films with application on TFT*”. (**G. Lastra**, M.A. Quevedo-López y A. Olivas), presentada en el 3rd. International Symposium on Nanoscience and Nanomaterials, realizada del 10 al 13 de marzo de 2014 en Ensenada, Baja California, México.
- Es el primer transistor de película delgada ZnTe tipo *p* donde se dopa las vías de la fuente y el drenador.
- Es un trabajo novedoso ya que solo se tiene conocimiento de un artículo reciente de un TFT de ZnTe tipo *p* [11].
- Las condiciones de depósito, de dopado con Cu y construcción de los TFTs de ZnTe por fotolitografía fueron utilizados posteriormente para una investigación de maestría de la UNISON-UTDallas.
- Contribuir con el grupo de la Dra. Olivas en el estudio y construcción de transistores de películas delgadas por fotolitografía utilizando semiconductores calcogenuros.

5.3. Recomendaciones y trabajos a futuro

- La movilidad del TFT de ZnTe tipo p más grande obtenida en este trabajo fue en el orden de $10^{-2} \text{ cm}^2/\text{Vs}$, por lo tanto se recomienda encontrar las condiciones adecuadas de depósito o dopado con Cu para acercar la movilidad a $\sim 1 \text{ cm}^2/\text{Vs}$, que es la movilidad de TFT de a-Si.
- El TFT de ZnTe tipo p se encuentra encendido a $V_G = 0 \text{ V}$ cuando debería estar apagado. Esto se debe a que el semiconductor es algo conductivo. Por lo tanto, se recomienda encontrar las condiciones de depósito por PLD para obtener un canal de ZnTe más resistivo que $2.66 \times 10^5 \Omega\text{cm}$.
- Construir y caracterizar eléctricamente un circuito integrado al conectar con cable de Au (wire bonding) el TFT de ZnTe tipo p con el TFT de CdS tipo n . Este último está bien estudiado y caracterizado en UTDallas.

BIBLIOGRAFÍA

- [1]Singh, Jasprit. Dispositivos semiconductores. Primera edición. México. 1999. p.386.
- [2]A. J. Snell, K. D. Mackenzie, W. E. Spear and P.G. LeComber, *Appl. Phys.* Vol. 24, 357, (1981).
- [3]H. Miki, S. Kawamoto, T.Horikawa, H. Maejima, H. Sakamoto, M. Hayama and Y.Onishi, *Mat. Res. Soc. Symp. Proc.* Vol. 95, 431, (1987).
- [4]B.S. Doyle, et al. *IEEE Electron device letters*, Vol. 24, No. 4. Abril 2003.
- [5]Yang-Kyu, et al. *Jpn. J. Appl. Phys.* Vol. 42 (2003), pp. 2073-2076.
- [6]M. Matsumara and H. Hayama, *Proc. IEEE*, 68, 1349, (1980).
- [7]A. J. Snell, W. E. Spear, P. G. LeComber and K. Mackenzie, *Appl. Phys.*, A26, 83, (1981).
- [8]Y. Nara and M. Matsumara, *IEEE Trans. Electron Devices*, ED- 29, 1646, (1982).
- [9]F. Okumura, S. Kaneko, and H. Uchida: Extended Abstract of 15 th CSSDM, B-4-6, (1983).
- [10]C.R. Newman *et al.*, *Chem. Mater.* **16**, 4436-4451, (2004).
- [11]Willie E. Bowen, Weiming Wang, and Jamie D. Phillips, Senior Member, IEEE. *IEEE Electron Device Letters*, Vol. 30 No. 12, 2009.
- [12]K.R. Murali, P.R. Rajkumar. *J. Mater Sci: Mater Electron*, (2006), 393-396.
- [13]Erlacher, *et al.*, *Surface Science*, **600**, (2006), 3762-3765.
- [14]S. Bhumia, P.Bhattacharya, D.N. Bose. *Materials Letters*, **27**, (1996), 307-311.
- [15]T.A. Gessert, et al., *J. Electron. Mater.*, 24, (1995) 1443.
- [16]J. Tang, et al., in: *Proceeding of the 25th PVSC*, 13-17 May 1996, Washington, DC, p. 952.
- [17]L. Feng, et al., *J. Electron. Mater.*, 25 (1996), 1442.
- [18]De Merchant J, Cocievera M. J., *Electrochem. Soc.*, 1996; 143:4045.
- [19]Spáth B., et al., *Thin Solid Films* 2005;480:204-7.
- [20]C. Winnewisser, P., et al., *Appl. Phys. Lett.*, 70 (1997) 3069.
- [21]K. Liu, et al., *Appl. Phy. Lett.* 81(2002)4115.
- [22]Q. Guo, et al., *Solid State Commun* 2007; 141:188-91.
- [23]K.R. Murali, M. Ziaudeen, N. Jayaprakash. *Solid-State Electronics*, **50**, (2006), 1692-1695.
- [24]K. R. Murali, P. R. Rajkumar. *J. Mater. Sci; Mater Electron*, (2006), 393-396.
- [25]H.S. Hajghassem, W.D. Brown. *Microelectron. Reliab.*, **27**(4), (1987), 677-684.
- [26]Kisiel, A., et al. *Thin Solid Films*, **34**, 399 (1976).
- [27]Billakher H, Debbagh F, Outzourbit A, et al., *Sol Energy Mater Sol Cells* 1997; 45: 361.
- [28]Gulino DA. *J Vac Sci Technol A* 1986; 4: 509.
- [29]Gessert TA, Sheiden P, Lix, Dulavy D, Niles D. In: *Proceeding of 26th IEEE photovoltaics specialists conference*, 1997. P. 293.

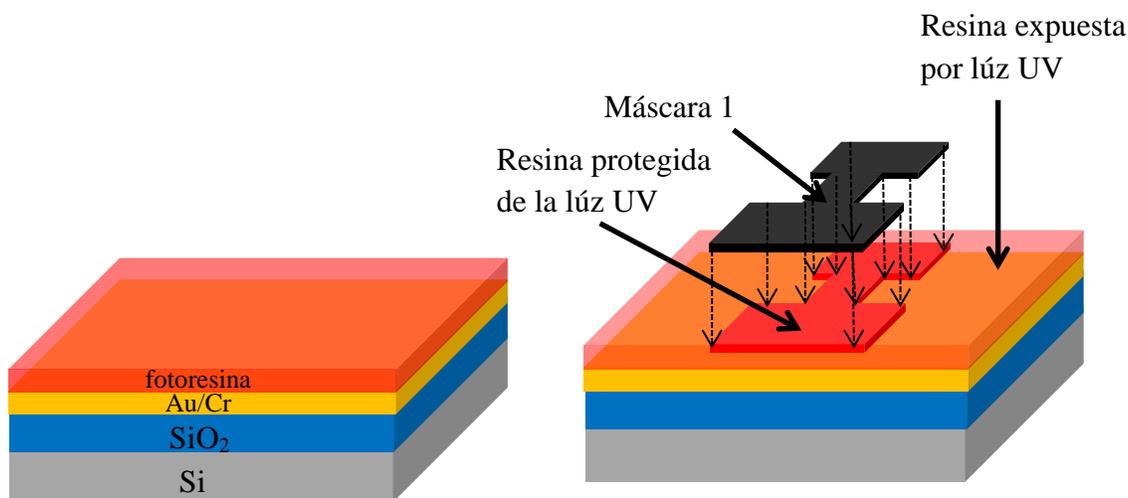
- [30]T. Ishizaki, T. Ohtomo, A. Fuwa, J. Phys. D. 37 (2004) 255.
- [31]S. I. Kobayashi, N. Saito, Jpn. J. Appl. Phys. 19 (1980)1199.
- [32]Chu, T. L., Chu, S. S., Firzt, F., J. Appl. Phys. 59, 1259 (1986).
- [33]Kisiel, A., Pukowska, B., Tomkowicz, W., Thin Solid Films 34, 399 (1976).
- [34]Mondal, A., Chaudhuri, S., Pal, A. K., Appl. Phys. A34, 81 (1987).
- [35]N. G. Patel, J. Mater. Sci. 21 (1986) 2099.
- [36]Tao WI, Jurkovice M and Wang I W 1994 Appl. Phys. Lett. 64 1848.
- [37]Bicknell-Tassius RN, Kuhn TA, Ossau W. Appl. Surf. Sci 1989; 36: 95.
- [38]Gunshor RL, Koladziejski LA, Otsuka N, Datta S. Surf Sci 1986; 174: 522.
- [39]J. H. Chang, T. Takai, B. H. Koo, J. S. Song, T. Handa, T. Yao, Appl. Phys. Lett. 79 (2001) 785.
- [40]D. Franta et al., Phys. Stat. Sol. (b) 229, 995 (2002).
- [41]C.X. Shan, X.W. Fan, J.Y. Zhang, et al., J. Vac. Sci. Technol. A-Vac. Surf. Films 20(6) (2002) 1886.
- [42]A. Naumov, K. Wolf, T. Reisinger, H. Stanzl, W. Gebhardt, J. Appl. Phys. 73 (1993) 2581.
- [43]T. Tanak, K. Hayashida, S. Wang, Q. Guo, M. Nishio, H. Ogawa, J. Cryst. Growth 248 (2003) 43.
- [44]M. Traversa et al., Cryst. Res. Technol. 40, 1003(2005).
- [45]K. Wolf et al., J. Cryst. Growth 138, 412(1994).
- [46]W. Kuhn, et al., Semicond. Sci. Technol. 6 (1991) A105.
- [47]H. Ogawa, S.I. Gheyas, H. Nakayama, M. Nishio and A. Yoshida, Jpn. J. Appl. Phys. 33 (1994)2980.
- [48]C. M. Rouleau, D. H. Lowdnes, Appl. Surf. Sci. 127-129 (1998) 418.
- [49]S. Bhunia, D. N. Bose, Solid State Phenom. 55 (1997) 43.
- [50]Y. Rajakarunanake, Y. Luo, A. Aydinli, N. Lavalley, Compaan, Mater. Res. Soc. Symb. Proc. 268 (1992) 229.
- [51]J. T. Cheung, H. Sankur, CRC Critical Rev. Solid State Mater. Sci. 15 (1988) 63.
- [52]M. Ozawa, F. Hiei, M. Takasu, A. Ishibashi, and K. Akimoto, Appl. Phys. Lett. 64, 1120 (1994).
- [53]K. Mochizuki, A. Terano, M. Momose, A. Taike, M. Kawata, J. Gotoh and S. Nakatsuka, Electronics Letters, 1994, vol. 30 No 23 (1984-1985).
- [54]Takeo Ohtsuka, Masashi Yoshimura, Katsuhiko Morita, Masataka Koyama, and Takafumi Yao, Appl. Phys. Lett. 67 1277 (1995).
- [55]Kupka RK, Anderson WA. J. Appl. Phys. 1991; 69: 3623-3632.
- [56]Biswajit Ghosh. Microelectron. Eng. 2009; 86: 2187-2206.
- [57]Das VD, Bhat KS. J Phys D: Appl Phys 1989; 22: 162.
- [58]Akram K. S. Aqili, Asghari Maqsood, Zulfiqar Ali, Applied Surface Science 191 (2002) 280-285.
- [59]S. Tatarenko, T. Baron, A. Arnoult, J. Cibert, M. Grum, A. Haury, J. Crystal Growth 190/176 (1997) 682.
- [60]J. T. Trexler, J. J. Fijol, L. C. Calhoun, R. M. Park, P. H. Holloway, J. Crystal Growth 159 (1996) 723.

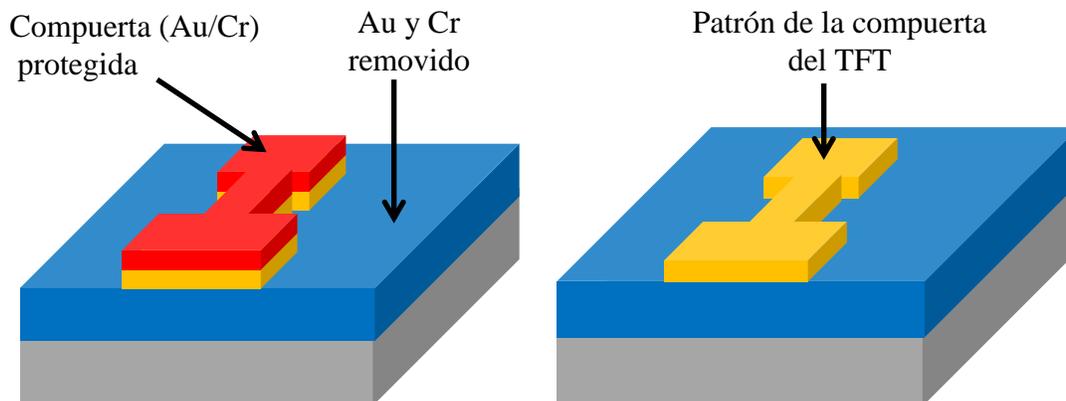
- [61]N. Romeo, G. Sberveglieri, L. Tarriconc, J. Vidal, A. Wojtowicz, Phys. Stat. Sol. (a) 47 (1978) 371.
- [62]Akram K. S. Aqili, Asghari Maqsood, Zulfiqar Ali, Applied Surface Scien, 180 (2001) 73-80.
- [63]V.S. John, T. Mahalingam, Jinn P. Chu, Solid-State Electronics 49 (2005) 3-7.
- [64] Nathanael, R. Electron Device Letters (IEEE).2008. **29**. p. 916-919.
- [65] <http://www.utdallas.edu/research/cleanroom/tools/index.html>
- [66]Jing-quan Zhang. et al. Thin Solid Films, 414 (2002) 113-118.
- [67] Hori, T., *Gate dielectrics and MOS ULSIs: principles, technologies, and applications*. 1997: Springer.

APÉNDICE

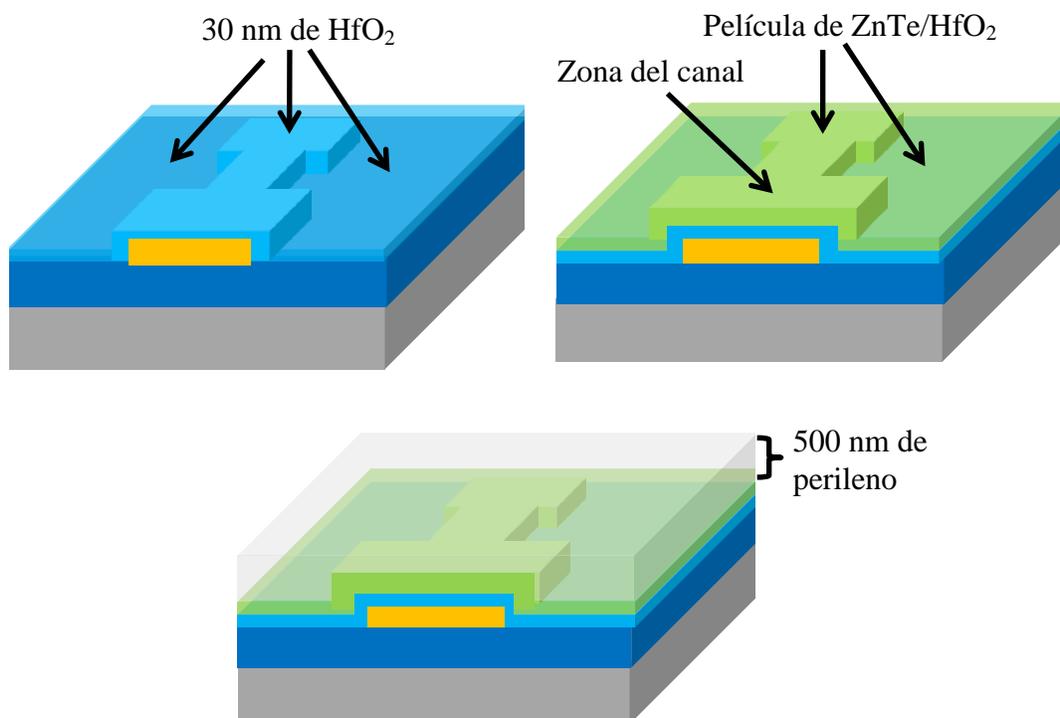
Construcción paso a paso de los transistores de películas delgadas TFTs de ZnTe tipo *p* por fotolitografía con espesores de 75 nm y 40 nm. En el proceso se utilizaron siete pasos y cinco máscaras ya establecidas (excepto paso 6).

Paso 1 (máscara 1: Patrón de compuerta): Primeramente, capas de Cr (10 nm) y Au (100 nm) fueron depositados sobre 500 nm de SiO₂ utilizando el evaporador por haz de electrones. Para hacer el grabado de la compuerta del TFT, se cubrió la oblea con fotoresina positiva, girándola a 2000 rpm, 3000 acc por 60 segundos y se calentó a 115 °C por 90 segundos en una placa caliente. Posteriormente, la muestra se expuso a luz ultravioleta en la alineadora Karl Suss con una dosis de 130 mJ usando la máscara 1. Luego, la fotoresina expuesta por la luz UV fue removida con el revelador MF-319. Las capas de Au y Cr sin resina fueron removidas con (atacante de oro: H₂O = 1 : 10, por 3 minutos) y con atacante de Cr puro por 30 segundos. La muestra fue limpiada con acetona, IPA y H₂O DI.

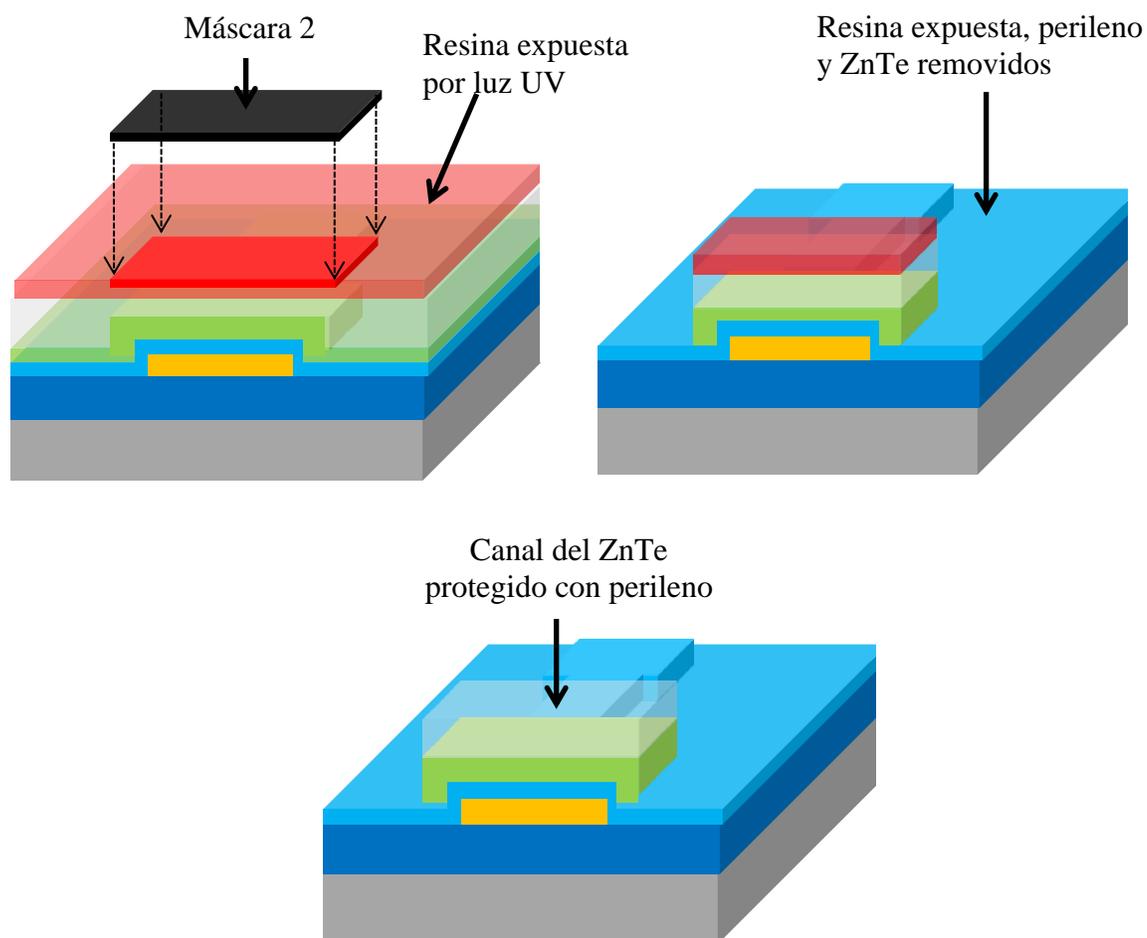




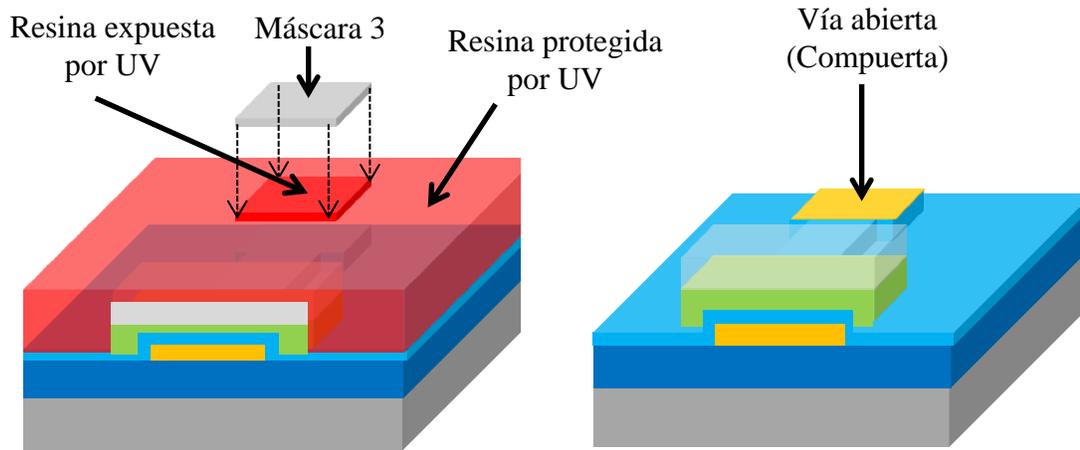
Paso 2: (Dieléctrico, semiconductor y Hard-mask). Después de lo anterior, se depositó como dieléctrico, 30 nm de HfO_2 por ALD. A continuación, películas de ZnTe 35 (± 5 nm) y 83 (± 7 nm) fueron depositadas por láser pulsado utilizando las mismas condiciones de depósito. Una vez hecho lo anterior, se utilizó como hard-mask 500 nm de perileno, el cual protege las partes del TFT de los ataques químicos en el proceso de fotolitografía.



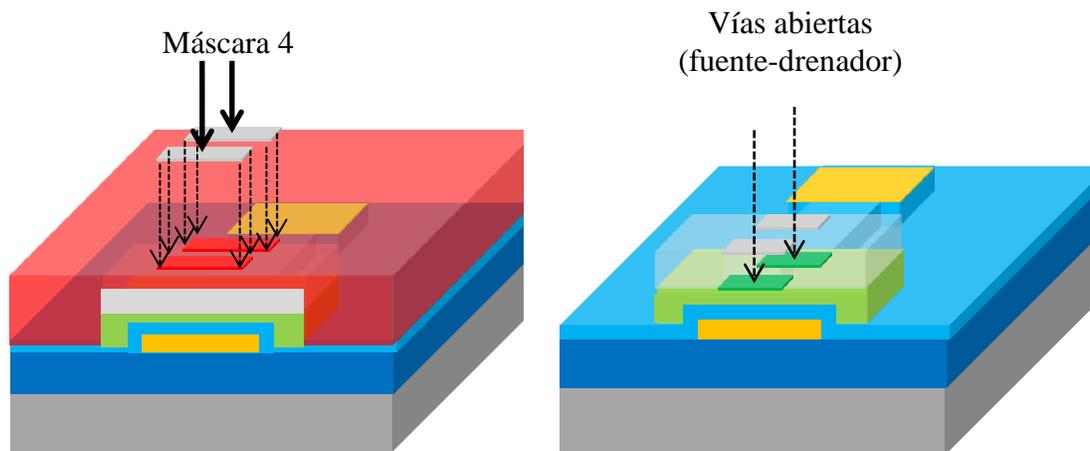
Paso 3 (máscara 2: Proteger el canal del ZnTe): Como en el primer paso, se cubrió la muestra con fotorresina y se expuso con luz UV utilizando la máscara 2. La resina expuesta por la luz UV fue removida. Posteriormente, el perileno y el ZnTe sin fotorresina fueron removidos. Para el primero se expuso a plasma de oxígeno, y para el semiconductor se utilizó $\text{H}_3\text{PO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1 : 1 : 20$ por 40 segundos.



Paso 4 (máscara 3: Abrir vía “compuerta”): Se reveló la región de la compuerta expuesta por la luz UV y posteriormente, el HfO_2 fue atacado con BOE, 7:1 (Buffered Oxide Etch, ácido hidrofluorídrico : fluoruro de amonio) por 8 minutos.



Paso 5 (máscara 4: Abrir vías “fuente-drenador”): Una vez descubierta la compuerta (Au/Cr), se coloca resina en toda la muestra. Luego, se expone con luz UV utilizando la máscara 4 para abrir las vías de los contactos que formaran la fuente-drenador de los TFTs. La resina y el perileno expuesto es removida con MF-319 y con plasma de oxígeno, respectivamente.



Paso 6: (Dopar las vías con Cu y formar el patrón de los contactos con máscara 5). Una vez abiertas las vías, estas se doparon con Cu al sumergir la muestra por 1 minuto en una solución con 11, 13, 15 mg de $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$. La solución se mantuvo a 60°C . Después del dopado, las muestras fueron calentadas a 300°C por 10 minutos. Posteriormente, se formaron los contactos (fuente-drenador) sobre las vías dopadas con Cu utilizando la máscara 5 para obtener un contacto óhmico entre el metal y el ZnTe.

Paso 7 (mascara 5: Patrón de fuente y drenador): Formación de la fuente y drenador. Depositamos 10 nm de Ni y 100 nm de Au en toda la oblea. Luego, alineamos y exponemos la muestra con luz UV usando la máscara 5 con una dosis de 130 mJ. Atacamos el Au sin fotoresina (atacante de Au : H_2O = 1 : 10 por 3 minutos); para atacar el Ni (atacante de Ni puro por 5 min).

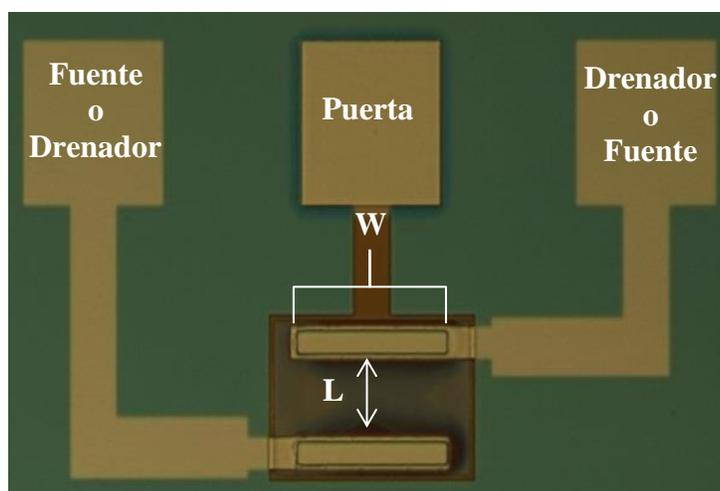
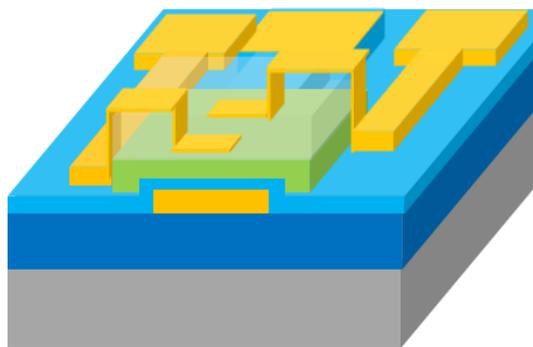


Figura A1. Vista superior por un microscopio óptico de un TFT de ZnTe tipo *p* por fotolitografía.