



UNIVERSIDAD NACIONAL
AUTÓNOMA DE
MÉXICO

**UNIVERSIDAD NACIONAL
AUTÓNOMA DE MÉXICO**

FACULTAD DE INGENIERÍA

**SUBSISTEMA DE COMUNICACIÓN INALÁMBRICA
PARA UN SIMULADOR SATELITAL**

T E S I S

QUE PARA OBTENER EL TÍTULO DE:

INGENIERO ELÉCTRICO - ELECTRÓNICO

PRESENTA:

Rodríguez López Roy Roberto

DIRECTOR DE TESIS:

DR. ESAÚ VICENTE VIVAS



México D.F.

Diciembre del 2012



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

AGRADECIMIENTOS

*A **Dios** por darme la oportunidad de estar en esta vida y haber disfrutado de esta experiencia. Nuevamente a Dios por la segunda oportunidad de vida.*

*A mis Padres **Roy Roberto Rodríguez Peredo y Julita Carmen López Santiago** por la vida y el apoyo que me permitió vivir uno de los ciclos más importantes de mi vida.*

*A mis hermanos **Erika y Carlos**; por su inmenso apoyo y comprensión.*

*A la **Universidad Nacional Autónoma de México** por tan enriquecido periodo, por las experiencias vividas y demostrarme la importancia y la grandeza del conocimiento. Por ayudarme a descubrir que no hay límites. Así también agradezco a la propia **Facultad de Ingeniería**.*

A mis profesores que con su experiencia y sabiduría compartieron su conocimiento, y fomentaron, y despertaron en mí la inquietud por esta y otras áreas del conocimiento.

A mis compañeros con quienes compartí horas de clase.

*A mis amigos **Emanuel, José (Pepe), Claudia, Lisandro, Rosario, Carlos Rafael, Carlos Raúl, Mario Alberto, Diego, Jonathan** y varios más con quienes compartí horas en la Universidad, en la Facultad de Ingeniería.*

A los compañeros con quienes compartí horas de clase.

*A mis compañeros de proyecto, **Zaira, Rodrigo Alba** y todos aquellos más que participaron en dicho proyecto y durante todo el desarrollo de éste. A **Emilio Jiménez**, por el gran apoyo y haber compartido su conocimiento sin reservas y ser una gran persona, y al cual considero un gran ejemplo, y admiro por su gran desarrollo profesional, y su dedicación al arte de la Ingeniería.*

*A mi asesor **Esau Vicente Viva**; por el gran apoyo y haberme abierto las puertas a su proyecto.*

A todos aquellos que quizás me falten mencionar pero están en mi memoria.

SUBSISTEMA DE COMUNICACIÓN INALÁMBRICA PARA UN SATÉLITE EDUCATIVO

Índice

Agradecimientos	I	
Contenido	II	
Introducción	IV	
Objetivos de la Tesis	V	
Capítulo 1. Orígenes del Satélite Educativo (SATEDU) como Sistema de Entrenamiento de Recursos Humanos en Tecnología Satelital (SERHTS)		
1.1	Introducción	1
1.2	Las conveniencias de desarrollar un SERHTS	2
1.3	Similitudes entre un sistema satelital real y el Simulador Satelital (SIMSAT)	3
1.4	Arquitectura propuesta para el Satélite Educativo (SATEDU)	3
1.4.1	Subsistema Estructural (SM)	3
1.4.2	Computadora de Vuelo (CV)	4
1.4.3	Subsistema de Potencia (SP)	5
1.4.4	Subsistema de Comunicaciones (SC)	5
1.4.5	Subsistema de Estabilización (SE)	5
1.4.6	Subsistema de Sensores de Estabilización (SSE)	5
1.4.7	Subsistemas de nuevos desarrollos (carga útil)	6
1.4.8	Segmento Terrestre para supervisión y mando de SATEDU	6
1.4.9	La necesidad de incluir medios de estabilización activa para SATEDU	6
1.5	La reducción de costos como base de diseño global	6
Capítulo 2. Subsistema de comunicaciones		
2.1	Introducción	7
2.2	Diseño del Subsistema de comunicaciones	8
2.3	Bandas de comunicación y la comunicación de los satélites	8
2.3.1	Bandas de comunicación	8
2.3.2	Regulaciones de operación	9
2.3.3	Comunicación	10
2.3.3.1	Sistema de comunicación de los satélites: Estación Terrena	10
2.3.3.2	Sistema de comunicación de los satélites: Antenas	14
2.3.3.3	Sistema de comunicación de los satélites: Satélite	14
2.4	Modulaciones y bandas de comunicación disponibles para la aplicación	17
2.5	Posibilidad de usos múltiples de la aplicación actual	27
2.6	Otras tecnologías de comunicaciones inalámbricas disponibles	28
2.6.1	Bluetooth (IEEE 802.15.1)	28
2.6.2	Wi-Fi (802.11)	29
2.6.3	ZIGBEE (IEEE 802.15.4)	30
2.6.4	Infrarrojo (IrDA)	32

Capítulo 3. Desarrollo del *hardware* del Subsistema de Comunicaciones

3.1	Introducción	33
3.2	Arquitectura de la electrónica de las tarjetas de comunicaciones para el SATEDU y para PC y su diseño electrónico asociado	33
3.2.1	Tarjeta electrónica de comunicaciones para el SATEDU: SATEDU-COMS (SAT)	33
3.2.2	Tarjeta electrónica interface de comunicaciones: SATEDU-COMS (PC)	42
3.3	Desarrollo del circuito impreso de las tarjetas de comunicaciones	47
3.3.1	Protel DXP, plataforma de diseño de los circuitos impresos	47
3.3.2	Desarrollo de los circuitos impresos de las tarjetas de comunicaciones	50
3.3.2.1	Creación y validación del esquemático	50
3.3.2.2	Generación del PCB	50
3.4	Manufactura y ensamble de las tarjetas de comunicaciones	51

Capítulo 4. Software de operación elaborado para las tarjetas de comunicaciones

4.1	Introducción	53
4.2	Plataformas de desarrollo de software	53
4.2.1	MPLAB IDE (Integrated Development Environment)	53
4.2.2	Compilador C18	54
4.2.3	Eltima Software: Serial Port Monitor	54
4.2.4	SMART RF	55
4.3	Comandos creados para la interacción entre la computadora de vuelo y la tarjeta de comunicaciones	56
4.4	Estructura de la trama para los comandos de comunicaciones	57
4.5	Interfaces de comunicación entre la CV y las tarjetas de comunicaciones	57
4.6	Diagrama de flujo	64

Capítulo 5. Pruebas de validación realizadas a las tarjetas de comunicaciones

5.1	Introducción	66
5.2	Pruebas de validación realizadas y resultados obtenidos con las tarjetas de comunicaciones	66

Capítulo 6. Conclusiones y Recomendaciones

6.1	Conclusiones del trabajo desarrollado	73
6.2	Recomendaciones	73

Apéndice A	75
Apéndice B	82
Apéndice C	84
Apéndice D	85
Apéndice E	95

Bibliografía	97
---------------------------	----

Glosario	98
-----------------------	----

Introducción

En vistas de impulsar el desarrollo tecnológico relacionado con las tecnologías satelitales y las tecnologías de la información, resulta imprescindible crear mecanismos que generen interés en dichas áreas, y que formen recursos humanos con las habilidades y capacidades que se requieren; aunado así, a la propia satisfacción de participar en colaboración con un equipo de trabajo en la realización de un propósito como es éste.

La UNAM, a través del Instituto de Ingeniería, proporciona la oportunidad de generar como proyecto, un prototipo de satélite, como respuesta a fomentar el acercamiento en estas áreas; a fin de colocarlos en centros educativos, tales como: universidades, tecnológicos, preparatorias, entre otros; y den pie a nuevos desarrollos, nuevas tecnológicas, proyectos alternos, y en la generación de nuevo conocimiento, principalmente.

Es claro que el objetivo propuesto es alcanzable, según el financiamiento, los recursos humanos, y los objetivos científicos y tecnológicos; pues a medida que estos sean cada vez más, los beneficios serán abundantes y altamente redituables.

Así, el propósito de este desarrollo es crear un simulador de satélite; y tiene como finalidad ser una herramienta de docencia, de experimentación, de desarrollo e investigación. Como modelo, parte de una proyección básica, que bien puede ser alterada, rediseñada y es ampliamente versátil, expandible hasta donde lo permita al margen de su concepto.

La comprensión de los subsistemas de un satélite y los temas intrínsecamente relacionados con la planeación, fabricación, investigación, desarrollo, y puesta a punto de este modelo, sin olvidar la producción, finalmente, permite poner en práctica una gran cantidad de conocimientos, constituyendo así, una base generalizada y bien estructurada útil en la formación del recurso humano.

En esta presente tesis se muestra en esencia el proceso de desarrollo, que llevó a la realización de uno de los subsistemas de este simulador satelital, que mediante un proceso analítico en todas sus fases de desarrollo, culmina proyectándose en la síntesis dispuesta en ésta documentación.

“Ningún grupo puede actuar con eficacia si falta el concierto; ningún grupo puede actuar en concierto si falta la confianza; ningún grupo puede actuar con confianza si no se halla ligado por opiniones comunes, afectos comunes, intereses comunes”

*Edmund Burke;
escritor y político (1729-1797)*

Objetivo de la tesis

Objetivo general

El objetivo de este trabajo es el desarrollo del Subsistema de Comunicaciones (SC) del simulador satelital; de manera que éste sea compatible con los demás subsistemas del satélite; y cuente con las características definidas para el estándar en tamaño y forma, y comparta el bus de conexiones usado en el simulador correspondiendo al diseño como satélite educativo (SATEDU).

Objetivos específicos

En esta tesis se desarrollan los siguientes temas:

- Diseño del sistema de comunicación bidireccional inalámbrico para el Subsistema de comunicaciones de SATEDU.
- Construcción de las correspondientes tarjetas electrónicas destinadas a cumplir con el propósito.
- Validación del correcto funcionamiento del *hardware* del sistema; esto implica la detección y corrección de posibles fallas en los circuitos impresos.
- Diseño y programación necesaria (*firmware*) que ejecutará el *hardware*.
- Probar el sistema para la depuración del software desarrollado para los microcontroladores con que cuenta el subsistema.

Organización

En el primer capítulo se expone la importancia de la creación de un sistema que permita el acercamiento a las tecnológicas satelitales, con el fin de crear los recursos humanos para la investigación y desarrollo en vista de una autonomía tecnológica.

En el capítulo 2 se exhibe la información respecto a los sistemas de comunicación satelital, y la teoría mínima necesaria que nos permita la comprensión de la comunicación satelital, y sus puntos comunes con el desarrollo del subsistema de comunicación del simulador satelital (SIMSAT) aquí planteado.

La descripción del *hardware*, la arquitectura y las herramientas de diseño se muestran en el Capítulo 3. Se describen los esquemáticos, así como el proceso de desarrollo para la elaboración de las tarjetas que permitirán la comunicación bilateral.

En el Capítulo 4 se expone a detalle la elaboración del *firmware* que corresponde al subsistema de comunicaciones, las herramientas para producirlo y el soporte de los protocolos de comunicación de los subsistemas.

En el Capítulo 5 se tratan los temas respecto a las pruebas y la validación del *firmware* y *hardware*. Las recomendaciones y conclusiones finales son plasmadas en el Capítulo 6.

Se espera, próximamente, el lanzamiento de uno de tres satélites del nuevo Sistema Satelital Mexicano (MEXSAT) y todos son construidos por la empresa *Space Systems Loral*.

Durante todo el proceso de concepción, desarrollo y validación de un satélite, se requiere de personal altamente capacitado en cada una de las fases y áreas con las que este va a contar antes de poner en vuelo un sistema de este tipo. Así pues, un Simulador Satelital (SIMSAT) permite en gran medida lograr esa capacitación, pues se sabe que para lograr un objetivo de este tipo se requiere de un desarrollo por varios años y una planilla de personal extensa.

En su momento, SATEX requirió por años la participación de muchas dependencias organizadas en cada una de sus áreas y/o subsistemas. El proyecto inicio en el año de 1995 y el Instituto de Ingeniería de la Universidad Nacional Autónoma de México participó desarrollando los sistemas de la computadora de vuelo, el subsistema de sensores, protocolos de comunicaciones, el software de vuelo y el software de estación terrena encargado de monitorear el satélite. Para el año 2005, el Instituto de Ingeniería finaliza los trabajos con los cuales participa, pero es de lamentar que el microsátélite nunca fue lanzado, pues no fue completamente terminado.

Tras esta experiencia surge el Sistema de Entrenamiento de Recursos Humanos en Tecnología Satelital (SERHTS) el cual tiene como objetivo brindar los recursos humanos mediante un SIMSAT, que cuenta con las partes de un satélite convencional pero permitiendo mayor versatilidad, ideal para la experimentación.

1.2 Las conveniencias de desarrollar un SERHTS

Las necesidades que requiere el país en tecnología satelital son diversas, y la dependencia de tecnología obliga a plantearnos el reto de reducir la brecha que nos separa de los desarrollos que se dan en otros países.

La generación de conocimiento en la Ciencia y la Tecnología tiene un factor clave, el hacedor de todo esto es el Recurso Humano. Dicho de otra manera, si queremos dar el salto de usuario final a desarrollador debemos crear éste, que es el principal motor y el que hace la diferencia.

Si bien, no siempre se cuenta con los recursos y los apoyos necesarios para generar un satélite de grandes capacidades, sí es posible hacerle frente. La creación de Recursos Humanos es posible usando simuladores satelitales que suelen ser un acercamiento muy directo a las experiencias en el desarrollo de satélites por las similitudes que ésta proporciona. El SERHTS o Sistema de Entrenamiento de Recursos Humanos en Tecnología Satelital, permite a los estudiantes diseñar, utilizando las consideraciones que se usarían en un sistema real.

El SERHTS permite al estudiante desarrollar *hardware*, *software* y la experiencia para encontrarse más familiarizado, sin necesitar de grandes experiencias previas o una especialización en el área. Un sistema de este tipo brinda la versatilidad ideal para realizar investigación. Este sistema, permite realizar acciones de investigación y desarrollo en temas como: la depuración de programas de manera general emulando a un sistema real; pruebas de estabilización a partir de un modelo de cuerpo rígido en ambientes sin fricción; y en éste proyecto en particular, ha sido posible desarrollar en paralelo un sistema real, usando las mismas tarjetas electrónicas en varios de los subsistemas de un satélite, tan solo faltando los componentes electrónicos adecuados.

Ejemplos como los desarrollados por la Fuerza Aérea y Marina de los Estados Unidos y los HUMSAT (Constelación Satelital Humanitaria), proyecto en desarrollo por más de veinte universidades, ayudan a incentivar el interés por este tema, que incluso algunos de estos se han llegado a comercializar. (Figura 1.2)



Figura 1.2 Laboratorio de la Fuerza Aérea de EE.UU. Desarrollo de un satélite educativo.

1.3 Similitudes entre un sistema satelital real y el Simulador Satelital (SIMSAT)

El Simulador Satelital (SIMSAT) permite, exceptuando los efectos de vuelo, todo lo que un satélite convencional posee, pero con mayores capacidades de experimentación en varios de sus subsistemas.

Un satélite real y este sistema de simulación en particular, como ya se mencionó, fueron desarrollados a la vez, generándose algunos subsistemas idénticos en sus respectivas arquitecturas, pero sólo variando la clasificación de fabricación de los componentes electrónicos o suprimiendo algunos circuitos que no son útiles, debido a las diferencias de los ambientes en que éstos operan.

La Computadora de Vuelo (CV) y el Subsistema de Potencia (SP) son muestra de claros ejemplos en las similitudes entre un satélite real y el sistema de simulación. La computadora y el subsistema de potencia del simulador tienen componentes que no son precisamente de clasificación militar o espacial, pero son una versión comercial; además de esto, puede prescindir de componentes orientados a la protección debido a efecto “*latch up*”, que consiste en la creación de corrientes parásitas a través del semiconductor haciendo que éste consuma mucha corriente hasta destruirse. Este efecto no se presenta en el simulador y por ello puede omitirse.

1.4 Arquitectura propuesta para el Satélite Educativo (SATEDU)

El Satélite Educativo o SATEDU es el nombre que recibe el simulador satelital de propósito educativo. SATEDU está basado en las características de un satélite real; así también, tomando en cuenta los objetivos y la portabilidad, se adopta un perfil de un picosatélite. El tamaño correspondiente a este tipo de satélites no debe rebasar un tamaño de 10x10x10 cm por lo que los circuitos impresos y la electrónica deben ser de menor tamaño. La computadora de vuelo por ser el subsistema de mayor importancia define el tamaño de placa. La placa se realiza en un tamaño de 8.9 x 8.9 cm definiendo, a su vez, el tamaño para los circuitos impresos de los otros subsistemas. Las placas se interconectan entre sí por medio de conectores de terminales largas de manera que las tarjetas de los subsistemas quedan apiladas.

Si bien, varios de los subsistemas que conforman a SATEDU pueden dar forma a un sistema real en las proporciones de un picosatélite, no precisa que guarde el volumen en esas dimensiones por lo que se puede optar por un contenedor que proporcione mayor libertad, dejando los espacios para albergar futuros desarrollos. Entonces se buscó un contenedor de un material común como lo es el plástico y que permite que el modelo físico pueda girar en 3 ejes ortogonales. La necesidad del grado de libertad de giro en tres ejes, obedece a que se consideró que el modelo pueda estar montado en una estructura capaz de permitirle dichos movimientos.

Entonces, SATEDU queda constituido por una estructura de montaje o Subsistema Estructural (SM), Computadora de Vuelo (CV), Subsistema de Potencia (SP), Subsistema de Comunicaciones (SC), Subsistema de Estabilización (SE), Subsistema de Sensores de Estabilización (SSE) y espacio para próximos desarrollos (Figura 1.3). (Para mayor información ver: . <http://proyectos.iingen.unam.mx/satedu/Default.htm>)

1.4.1 Subsistema estructural (SM)

Para permitir el acercamiento entre las experiencias del modelo simulador y el real, es necesario reducir las diferencias y así, permitir emular una situación real de suspensión en órbita. La meta es lograr una estructura capaz de brindar necesidades de rotación.

El subsistema estructural o Subsistema de montaje (SM) se constituye de dos partes; aquella que en su interior almacena los circuitos impresos que conforman los subsistemas del SATEDU y la otra, que sustenta a la anterior para permitir que esta logre realizar maniobras en sus ejes.

La estructura tipo giroscopio que sostendría al modelo finalmente fue desechada, debido a que esta presentaba dificultades en su construcción y balanceo. Indudablemente existen otras alternativas a ésta, donde no solo es permitido el uso de rotación en tres ejes, sino también, crear condiciones de cero fricción como ocurre en plataformas basadas en equipos con balero de aire. A manera de reducir la complejidad, se determina que el equipo quede suspendido por medio de una cuerda unida a su estructura, limitando sus movimientos sobre un eje.

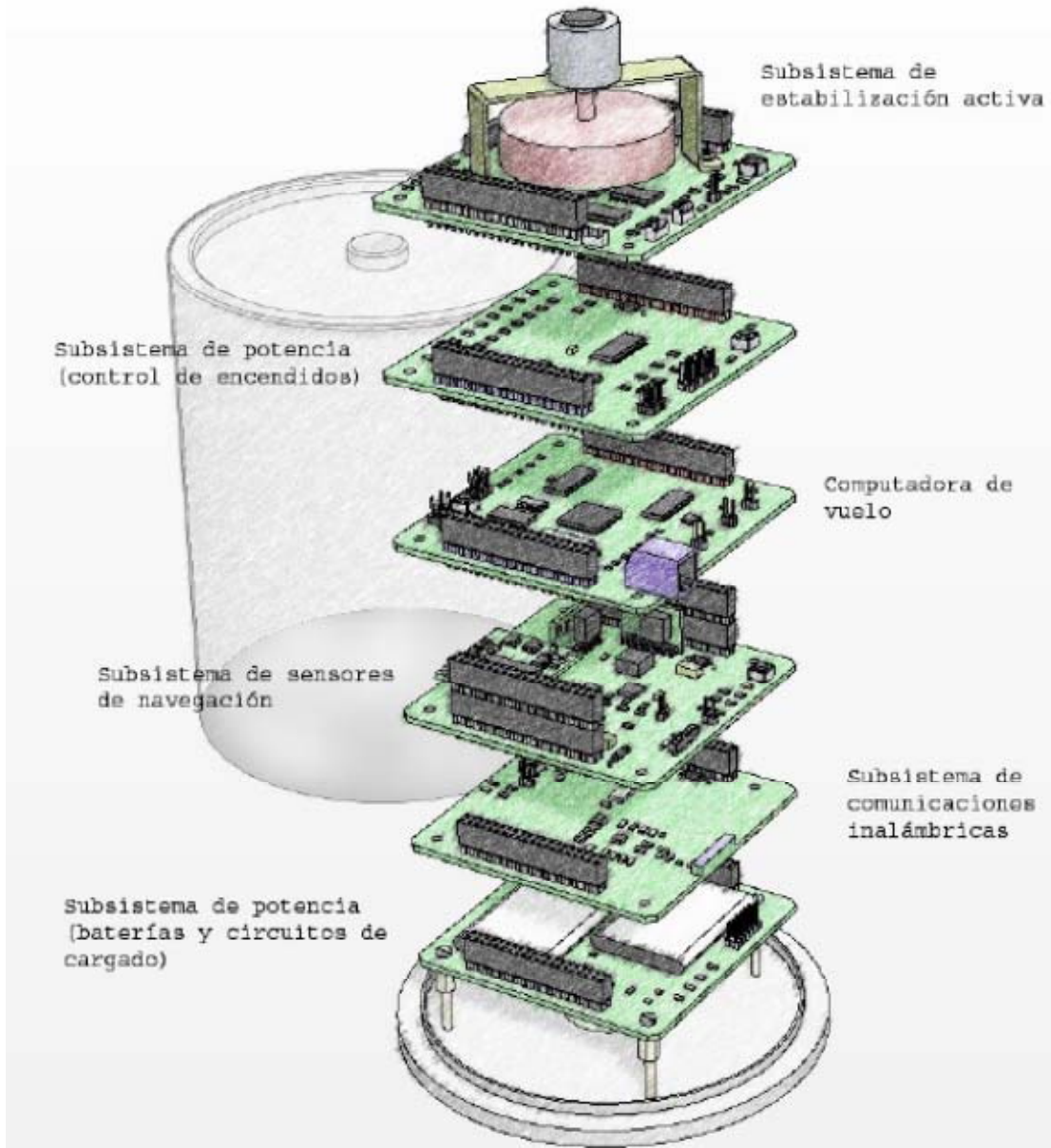


Figura 1.3 Pre-diseño de SATEDU hecho en Solid Edge V18

1.4.2 Computadora de Vuelo (CV)

La Computadora de Vuelo (CV) es el subsistema medular de operación del satélite, en él se realizará todo el procesamiento de control del sistema, y se llevará a cabo el control operacional de instrucciones mediante recepción de comandos desde el software de PC, el envío de telemetría al software de PC, la comunicación por medio de comandos con los demás subsistemas, la ejecución de algoritmos de estabilización, el encendido o apagado de cualquiera de las tarjetas, el manejo de la memoria flash, la lectura de los sensores de temperatura, y la lectura de la corriente eléctrica consumida por el sistema.

La electrónica para este subsistema se constituye por un procesador RISC (Reduced Instruction Set Computer, computadora con conjunto de instrucciones reducido) SAB80C166 de Siemens, con un oscilador de 40 MHz y 256 kb de memoria RAM donde se cargan los programas de operación del SATEDU; un microcontrolador PIC16F876A de Microchip, que es un co-procesador que sirve para cargar un nuevo programa al SAB80C166; 32 MB de memoria flash; 3 sensores de temperatura y 3 arreglos de latch-up.

En la versión de la tarjeta para el simulador satelital se suprimen los 3 arreglos de *latch-up* y la manufactura de la electrónica es de tipo comercial. Una situación similar ocurre para el subsistema de potencia descrito posteriormente.

El circuito impreso de la CV así como de los demás subsistemas tienen medidas de 8.9x8.9 cm con impresiones de doble capa (anverso y reverso). Se colocaron en cada tarjeta dos conectores en lados opuestos para que así compartan el mismo bus cuando estas se apilan. En sus cuatro esquinas hay un orificio para permitir y compartir tornillos de sujeción y que también pueden fijarse a la estructura.

1.4.3 Subsistema de Potencia (SP)

El SP principalmente está constituido por un microcontrolador PIC18F2321 de Microchip, que se comunica con la CV para controlar los apagados y encendidos de las fuentes de energía de los demás subsistemas; una serie de reguladores y un convertidor de DC-DC que suministra a los subsistemas con energía; un sistema de recargado para las baterías y las fuentes de energía primaria y secundaria del SATEDU que son: cuatro baterías Li-On recargables y celdas solares auto adheribles.

La electrónica es montada en dos tarjetas. La electrónica que contiene la primera tarjeta está constituida por un microcontrolador PIC18F2321, los reguladores, el convertidor de DC-DC, sensores de temperatura y corriente. En la versión para el simulador satelital SATEDU, ésta se monta en la segunda posición debido a que si es necesario una configuración de *jumpers* en el *hardware*, simplemente se levante el chasis y se realice el cambio correspondiente, permitiendo un mejor acceso y sin desensamblar más de lo requerido.

La segunda tarjeta contiene únicamente las baterías y circuitos complementarios como el circuito de recarga y los sensores de temperatura.

En un sistema real, éste tiene que contener circuitos de protección del efecto “*latch-up*” y son ubicados en la tarjeta de electrónica. La segunda tarjeta contiene los interruptores, como el interruptor “*remove antes del vuelo*”, que asegura el encendido al momento de liberación del satélite; el interruptor “*kill switch*”, que mantiene totalmente apagado al satélite antes de su liberación.

1.4.4 Subsistema de Comunicaciones (SC)

El SC consiste de dos tarjetas. Una tarjeta se conecta a la PC donde se encuentra el software para manipular al SATEDU y la otra, está conectada al SATEDU y cumple con las especificaciones de diseño de los demás subsistemas. En esencia, las dos tarjetas poseen la misma base de construcción: un transceptor de RF que trabaja en la banda de los 2.4 GHz y un microcontrolador PIC18F2321 de Microchip. La diferencia está en que el módulo para la PC usa un transceptor adicional que es utilizado para comunicarse con la PC vía USB; y la tarjeta del subsistema, contiene un reloj para los propósitos de registro de eventos de las comunicaciones (por desarrollar).

La arquitectura de este subsistema es exclusiva para el laboratorio porque para un sistema real se necesita de otra clase de sistema de comunicaciones.

1.4.5 Subsistema de Estabilización (SE)

El SE consiste de una tarjeta que maneja dos métodos de estabilización activa que son: una rueda inercial (momentum y reacción) y bobinas de torque magnético (BTM). La rueda inercial es una pequeña masa circular sujeta a un pequeño motor; mientras que las BTM son embobinados puestos uno en cada eje para que, en conjunto con la rueda inercial, sea posible mover el SATEDU, y poder llevar a cabo varios experimentos sobre estabilización.

1.4.6 Subsistema de Sensores de Estabilización (SSE)

El Subsistema de Sensores de Estabilización tiene como objetivo monitorear el movimiento del SATEDU en base a sensores y, algunos de ellos, servirán para visualizar su posición en tiempo real. Los sensores que la componen son una brújula electrónica con una precisión de 0.1°, un acelerómetro, y 3 giróscopos electrónicos puestos de manera ortogonal para monitorear los 3 ejes del satélite.

1.4.7 Subsistemas de nuevos desarrollos (carga útil)

La construcción del SATEDU ha sido diseñada para que albergue otros subsistemas como parte de la carga útil, ya que se ha considerado los espacios para las tarjetas, y las líneas dentro de los conectores para que estos puedan comunicarse con la computadora de vuelo.

Dentro de los desarrollos que a futuro se puedan implementar, se ha pensado en una cámara que sea capaz de almacenar fotografías en la memoria flash de la computadora de vuelo, y enviar éstas imágenes a una computadora que simula ser la estación terrena.

1.4.8 Segmento Terrestre para supervisión y mando de SATEDU

Este segmento de supervisión comprende a una computadora personal (PC) donde se encuentra el software de comunicación entre el SATEDU y la computadora de vuelo, y en la cual, es posible desplegar la telemetría del SATEDU, envío de programas de cargado en la CV y visualización de telemetría en tiempo real sobre su posición.

SATEDU, al igual que es parte del adiestramiento, también es un medio de depuración y validación de gran parte del desarrollo contemplado para el picosatélite; por ello, es posible y valido recuperar o tomar como base parcial el software generado para el microsátélite SATEX.

1.4.9 La necesidad de incluir medios de estabilización activa para SATEDU

En el microsátélite experimental SATEX, los medios de estabilización eran bobinas de torque magnético y un gradiente gravitacional, que son medios de estabilización muy lentos y limitados por lo que llevaría un considerable tiempo, quizás hasta semanas, antes de poder usar las cargas útiles una vez el satélite se haya lanzado. De esta experiencia surge la necesidad de buscar soluciones de estabilización más rápidos y eficientes.

Las ruedas inerciales de momentum/reacción y que llegan a dar 0.1° de precisión en la posición deseada, permite que se logre el movimiento en minutos u horas si éste es mayor. Sin duda, los medios de estabilización son de gran importancia, pues permitirá que las comunicaciones directivas puedan establecerse o bien, el satélite logre orientarse de manera que las celdas solares queden expuestas en la mejor posición, y tomen la energía proveniente del sol para que se lleve a cabo los experimentos así como la propia operación.

Otro medio de estabilización más rápido es la llamada tobera de propulsión (thruster), que es un propulsor a base de gas; este sistema de estabilización, por su costo y complejidad, no ha sido incluido en el SATEDU.

1.5 La reducción de costos como base de diseño global

SATEDU es un sistema con capacidad de expansión que permite emular diferentes subsistemas de un satélite. Cada circuito impreso es de dos capas y todas las tarjetas están contenidas en un armazón económico y reemplazable. Cuenta con un subsistema de comunicaciones diseñado propiamente para la aplicación. Además de los desarrollos existentes y de las futuras expansiones, el SATEDU cuenta con algunos subsistemas que pueden ser utilizados en un satélite real. El SATEDU en su configuración básica y el valor agregado, fue desarrollado con un costo aproximado de dos mil dólares sin considerar horas hombre de desarrollo.

Satélites educativos como el desarrollado por la empresa Colorado Satellite Services tiene un precio comercial de ocho mil dólares, debido a que los circuitos impresos son de multicapa, alojados dentro de un recipiente de acrílico con espaciadores de tarjeta concebidos a la medida, y con un subsistema de comunicaciones comercial.

Con lo anterior y tomando en cuenta las observaciones pertinentes, el SATEDU es altamente competitivo y una opción sumamente económica cuyo desarrollo trae consigo un amplio valor agregado que supera el costo de otros sistemas similares.

2.1 Introducción

El subsistema de comunicaciones es fundamental en todo satélite. Las señales que se intercambian a través de él como lo son: los servicios de telefonía, la televisión e información digital, son, sin duda, el tema principal que demandan las necesidades del satélite. Pero tan importante son los servicios, como lo es también la propia operación del satélite. La parte de telemetría y comandos proporcionan la información vital requerida de cómo funciona, dónde opera y qué ocurre en su interior; a fin de realizar las correcciones necesarias, programar su operación y conservar el estado funcional del mismo.

Una gran variedad de dispositivos son los que se encargan de constituir la electrónica de comunicaciones en un satélite de comunicaciones tales como: receptor, transmisor, filtro, amplificadores, conmutadores, convertidores de frecuencia, multiplexores, etcétera; y que se presentan redundantes a fin de conservar el buen funcionamiento. Como en todo satélite, los recursos no son muy abundantes; por lo que los tiempos, el ancho de banda, la potencia y en general la vida útil del satélite, deben ser aprovechados al máximo.

Para nuestro fin, el subsistema de comunicaciones proporcionará el camino para la transferencia de datos que consisten en datos de telemetría y datos de comando, dejando a un lado los transpondedores que corresponden a los satélites de comunicaciones, pues nos es suficiente con un módulo de radiofrecuencia. Nuestra aplicación, no es exigente al grado en que demande gran potencia o requiera de una repetidora.

2.2 Diseño del Subsistema de Comunicación

Desde el principio, cuando se definen los subsistemas que forman el simulador satelital SATEDU, no solo se definen las operaciones que realiza cada uno de estos, sino también, que se hará con la información o datos que se llegase a producir u obtener de ello; como serán compartidas entre los subsistemas; como podremos acceder a esos datos y, además, tener el control sobre el propio simulador. En consecuencia, se definen comandos que por medio de los cuales se le ordena la ejecución de tareas que realizará cada uno de los subsistemas o se le solicita envío de datos como puede ser Telemetría; de esa manera, resulta de una manera fácil y simple y, por supuesto, homogénea entre los subsistemas. Como beneficio se logra economía en el tiempo y trabajo destinado al desarrollo.

Entonces, se puede apreciar, que para la transferencia de cualquier tipo de datos que sean transmitidos de SATEDU a la computadora personal del operador y a la inversa, se necesita un sistema “*ad-hoc*” y lo suficiente robusto proclive al desarrollo. Además, se decide implementar una comunicación inalámbrica, pues esto da como resultado una mayor libertad al simulador sin limitar el Subsistema de Estructura, ya que no hay un cable de por medio que impida o reduzca la movilidad de éste. Se tiene contemplado crear una serie de equipos de simulador satelital que puedan ser utilizadas dentro de una misma área sin que entre ellos la comunicación pueda verse afectada.

Para lograr la comunicación inalámbrica se elige el transceptor CC2500 por las siguientes razones:

- Rango de frecuencias de operación: 2400-2483.5 MHz. La banda de de frecuencias de 2.4 GHz es destinada a usos médicos, científicos e industriales (ISM: Industrial Scientific and Medical). No se requiere de permisos para hacer uso de esta banda.
- Dispositivo de corto alcance (SRD: Short Range Device). Se requiere de un alcance de 1 a 10 metros.

- Se requiere de un transmisor y un receptor para cada tarjeta. Con el CC2500 se tiene ambos en un mismo encapsulado. Entonces, se reduce la electrónica asociada a implementar; se realizan menos trazados de pistas; se obtiene mayor espacio disponible en las tarjetas; resulta más económico y se obtiene mayor facilidad en el diagnóstico de una falla.
- Uso de diferente canal de comunicación . El dispositivo permite poder elegir el canal de comunicación facilitando que pueda ser posible la comunicación de varios simuladores en una misma área.
- Menor consumo de energía . El CC2500 tiene como consumo máximo de 21.5 mA , en transmisión , a potencia de salida máxima (+1dBm)
- Tamaño de trama de datos a transmitir adecuado. El C.I permite realizar transmisiones con un tamaño de trama definido como indefinido; útil para el caso de recepción de telemetría. Soporta comunicación asíncrona.

Se requiere además de un circuito maestro que pueda realizar acciones de control y configuración del circuito integrado CC2500 y esto se logra por medio del microcontrolador. El microcontrolador es lo suficientemente robusto para poder soportar incluso otros desarrollos.

Es necesario contemplar un circuito integrado que permita poder conectar una PC a la tarjeta interfaz para la comunicación con el SATEDU. Se elige uno que permita usar el puerto USB ya que éste es común en todas las PC que son portátiles así como las de tipo escritorio. Se implementan algunos circuitos adicionales como el caso de reloj para propósitos de registro y de conectores que permitirán la comunicación con la computadora de vuelo como ocurre en la tarjeta transmisora/receptora que se encuentra en la estructura del SATEDU. Se requiere de un medio de selección para poder elegir el canal de operación; esto se logra por medio de un *dip switch*. Adicionalmente se implementan los medios visuales que muestren la existencia de comunicación, así como la presencia de energía: esto estará a cargo de los *leds*.

2.3 Bandas de comunicación y la comunicación de los satélites

2.3.1 Bandas de comunicación

Existen dos diferentes métodos de designación de común uso para definir las bandas de radio frecuencia. La designación de letras de banda que surge en 1940 derivado de las aplicaciones del radar, divide el espectro de 1 a 300GHz en 8 bandas con frecuencias de rango nominales (Figura 2.1).

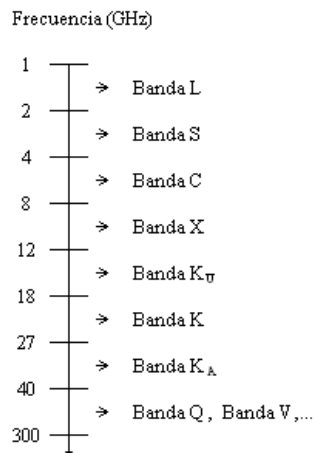


Figura 2.1 Designación de letras bandas de frecuencia

Una segunda designación divide el espectro de 3 a 300 GHz dentro de bandas en múltiplos de diez de longitud de onda. Ésta designación es menos ambigua que la anterior. Los satélites de comunicación operan dentro de tres a cuatro bandas, de VHF hasta EHF siendo en su mayoría la banda SHF. (Figura 2.2)

Frecuencia		Longitud de onda		
3 Hz	—	10^8 m	—	
30 kHz	—	10^4 m	→	VLF Frecuencia muy baja
300 kHz	—	10^3 m	→	LF Frecuencia baja
3 MHz	—	10^2 m	→	MF Frecuencia media
30 MHz	—	10 m	→	HF Frecuencia alta
300 MHz	—	1 m	→	VHF Frecuencia muy alta
3 GHz	—	10 cm	→	UHF Frecuencia ultra alta
30 GHz	—	1 cm	→	SHF Frecuencia super alta
300 GHz	—	1 mm	→	EHF Frecuencia extremadamente alta

Figura 2.2 Designación por bandas de frecuencia por longitud de onda.

2.3.2 Regulaciones de operación

Los satélites y los operadores deben de trabajar bajo rigurosas regulaciones relacionadas a los parámetros fundamentales y características de los sistemas satelitales. Los parámetros de las regulaciones incluyen:

- escoger la frecuencia de radiación;
- máxima potencia de radiación disponible;
- orbitas de localización.

Hay dos niveles de regularización y distribución involucradas en el proceso: el internacional y el nacional. La primera organización responsable de la regulación y distribución de los sistemas internacionales de comunicaciones de satélites es la Unión de Comunicaciones Internacionales (ITU; *International Telecommunications Union*). Dentro de las principales funciones primarias de la ITU son:

- distribución y uso del espectro de radio frecuencia;
- estandarización de las telecomunicaciones;
- desarrollo y expansión de las telecomunicaciones a nivel mundial.

Los países tienen sus propios mecanismos y organizaciones responsables de las funciones respecto al manejo del espectro, normalmente agencias gubernamentales y oficinas trabajan con estrecha colaboración con sistemas satelitales y proveedores de servicio.

Dos atributos determinan la banda o bandas de frecuencia específicas y otros factores de regularización para un sistema en particular:

- el servicio o servicios a proveer por un satélite o red;
- localización o localizaciones de terminales terrestres del sistema satelital o red.

Juntos, ambos atributos determinan la banda o bandas de frecuencia y dónde el sistema satelital puede operar.

Algunas áreas de servicio están divididas en diversas sub-áreas, por ejemplo: Servicio móvil satelital puede ser dividido en Servicio móvil satelital de aeronáutica (*aeronautical mobile satellite service*; AMSS), Servicio móvil

satelital terrestre (*land mobile satellite service*; LMSS), y el Servicio móvil satelital marítimo (*maritime mobile satellite service*; MMSS), dependiendo de la localización física de la base terminal.

El segundo atributo, la localización de las terminales terrestres, son determinadas por la apropiada región de servicio. La ITU divide el globo dentro de tres regiones de servicio de telecomunicaciones.

Cada región de servicio es tratada como independiente en términos de distribución de radiofrecuencia. La distribución internacional de frecuencias es provista por sistemas operando en una base global.

2.3.3 Comunicación

2.3.3.1 Sistema de comunicación de los satélites: Estación Terrena

Se utiliza indistintamente para indicar a todo equipo terminal que se comunica desde la tierra con un satélite.

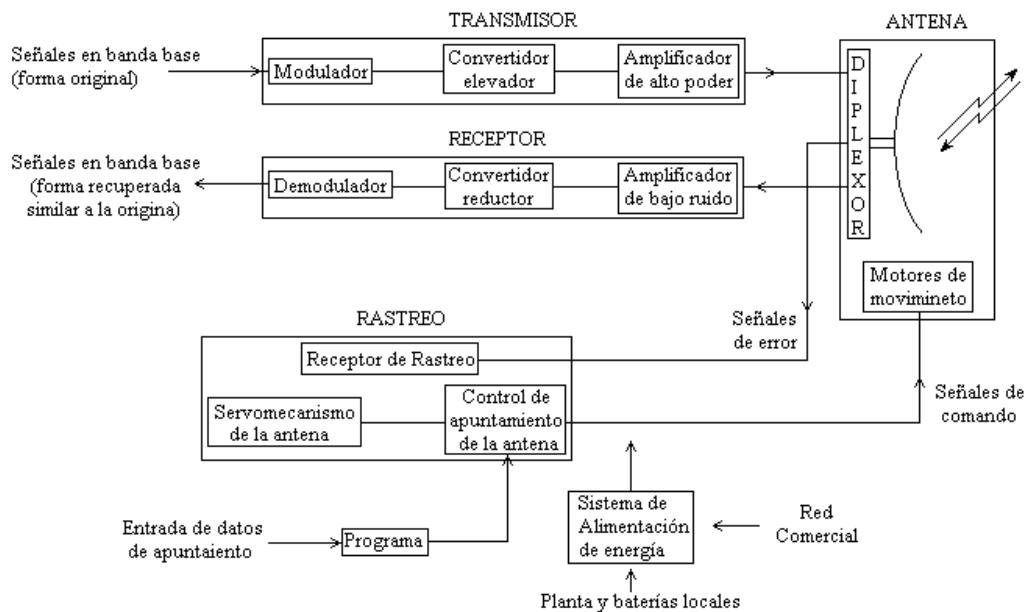


Figura 2.3 Diagrama de bloques generalizado de una estación terrena.

En la figura 2.3, se ilustra el diagrama de bloques, pero dependiendo de su aplicación particular de algunas estaciones, son mucho más sencillas y carecen de uno o varios de los bloques indicados. En la misma figura, no se indican redundancia o repetición de bloques, pero en la práctica, sí se acostumbra tener redundancia dependiendo nuevamente de la aplicación de la estación terrena.

La misma antena se usa para transmitir y recibir si así se requiere; para esto se interconecta simultáneamente con los bloques de transmisión y recepción por medio de un dispositivo de microondas llamado diplexor.

La antena: su configuración geométrica y funcionamiento

Las características más importantes de una antena son: su ganancia y su patrón de radiación. La ganancia es la capacidad de la antena para amplificar las señales que transmite o recibe en cierta dirección y se mide en decibeles, en relación con la potencia radiada o recibida por una antena isotrópica (dBi).

Cuanto mayor es el diámetro de una antena parabólica, mayor es su ganancia; su haz o lóbulo principal de radiación es más angosto y los lóbulos secundarios se reducen; así mismo, el mismo efecto anterior se obtiene mientras mayor sea la frecuencia de operación conservando el diámetro.

En el foco geométrico del paraboloide se coloca el alimentador que por lo general es una antena de corneta o bocina. Hay varios tipos de alimentación de una antena parabólica, pero los tres más utilizados son: los de alimentación frontal, descentrada y Cassegrain.

Orientación en elevación y azimut

El ángulo de elevación es aquel formado entre el piso y dicho eje de simetría dirigido hacia el satélite; el ángulo de azimut es la cantidad en grados que hay que girar la antena en el sentido de las manecillas del reloj con relación al norte geográfico de la Tierra.

Montajes

Existen diversas estructuras para orientar las antenas, todas tienen dos ejes para realizar los movimientos de orientación; uno es fijo con relación al piso y se denomina primario, y el otro, el secundario, es móvil con referencia al primer eje. Existen montajes de elevación de azimut, X-Y o ecuatorial. Los desplazamientos del satélite, las aplicaciones, la posición geográfica así como el tipo de estación, determinan el tipo de estructura del montaje a implementar.

Rastreo del satélite

Hay dos tipos de sistemas de rastreo fundamentales: el pre-programado y el automático. El rastreo pre-programado consiste en determinar con anticipación los movimientos del satélite, y programar el mecanismo de orientación para que la antena de la estación terrena lo siga. Mediante el conocimiento de las fuerzas perturbadoras, se puede predecir los movimientos. El segundo método de seguimiento automático de rastreo por pasos y conocido también como de Ascenso y, que a intervalos regulares, la antena detecta una señal guía emitida por el satélite. Después, gira o da un paso y compara la intensidad de la señal recibida con la anterior; si el nivel de señal disminuye, entonces se mueve en la dirección opuesta; y si aumenta, continúa dando pasos hasta detectar el nivel máximo. Los pasos se dan tanto para los movimientos de elevación, así como en azimut.

El rastreo monoimpulso del tipo automático es más preciso y confiable. Los sistemas utilizan un acoplador espacial de microondas que va insertado en el mismo alimentador primario de la antena, cuando hay una desviación en la orientación de la antena en relación con la señal guía del satélite, el acoplador extrae del alimentador señales de propagación que permiten determinar el error en el apuntamiento y efectuar las correcciones.

Transmisor

El equipo transmisor se compone básicamente de: modulador, convertidor elevador y amplificador de alta potencia. (Figura 2.4).

Existen varias modulaciones, pero las más comunes son: el analógico de modulación en frecuencia o FM, el digital de desplazamiento de fase o PSK (BPSK, QPSK, 8PSK) y la modulación en amplitud (16QAM).

El modulador de la estación combina la forma de la señal original con la señal portadora, modificando el ancho de banda de frecuencias y la posición de la información dentro del espectro radioeléctrico; la cual es transferida a frecuencias más altas. Este paso de la señal modulada a “frecuencia intermedia” es el primero en su ascenso en la conversión a microondas. La frecuencia intermedia (FI) no es adecuada todavía para radiarla a través de la atmósfera, por lo que es necesario subir más la frecuencia empleando para ello un equipo convertidor elevador de frecuencia.

El convertidor elevador transfiere la señal de la frecuencia intermedia que puede tener una frecuencia central de 70 MHz, 140MHz, 1GHz, o más a una posición en donde nuevas frecuencias pueden estar centradas a 6GHz o 14 GHz. Aunque la señal tiene las frecuencias apropiadas para poder ser radiada, su nivel de potencia es bajo, y por lo que es preciso amplificarla antes de entregarla a la antena. Aquí se utiliza un amplificador de alta potencia (HPA) los cuales pueden ser tubo de ondas progresivas TOP o TWT y el *Klystron*.

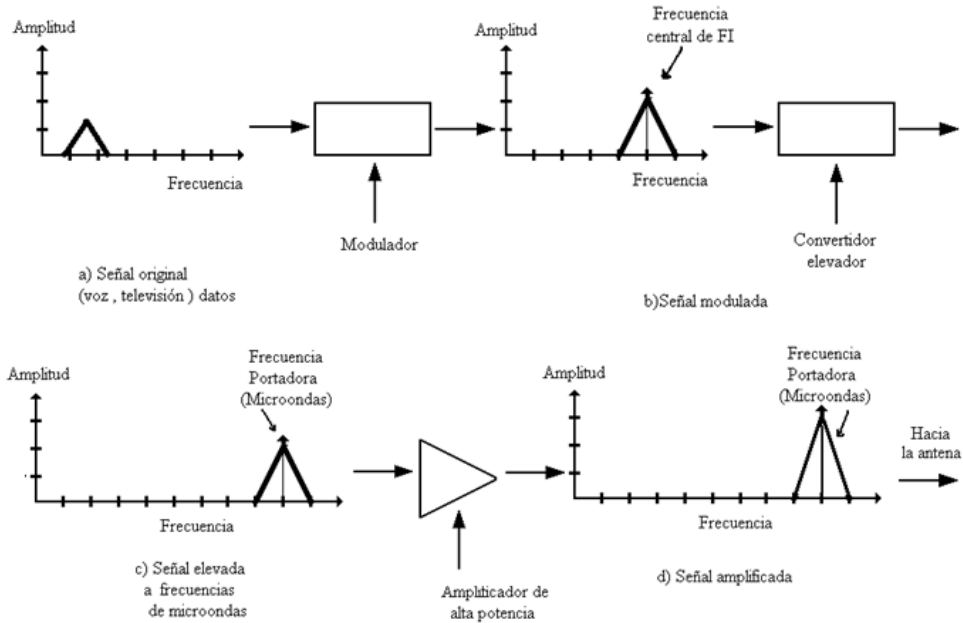


Figura 2.4 Etapas del tratado de una señal en un transmisor de estación terrena.

El tubo de ondas progresivas es un amplificador de microondas de ancho de banda muy grande. Sus características de operación son satisfactoriamente uniformes o constantes a cualquier frecuencia, pero cuando se amplifican muchas señales distintas simultáneamente, aumenta el ruido de intermodulación y es necesario operar el amplificador en un nivel de potencia inferior.

Un *Klystron* es un amplificador de banda estrecha suficiente para manejar uno o dos canales de televisión, varios cientos de canales telefónicos o algunos canales de datos de muy alta velocidad de transmisión. Si varios klistrones desean transmitir a través de la misma antena, se necesita usar un mezclador de señales, que introducen pérdidas de potencia similares en magnitud a las producidas por los otros amplificadores. El mezclador se convierte en un punto de interacción entre las salidas que puede conducir a interferencia entre ellos.

Se usan amplificadores de baja potencia (LPA) hechos con tecnología de estado sólido. Su salida es de unos cuantos watts y la mayor parte funciona con transistores de efecto de campo (FET). Estos amplificadores pueden sustituir a los amplificadores de alta potencia cuando la aplicación requiere unos cuantos watts.

Al igual que ocurre en los satélites, la estación terrena puede tener una de varias configuraciones posibles de redundancia.

Es común añadir un amplificador excitador – *driver* – entre el convertidor de frecuencias y el amplificador de potencia, como una etapa de amplificación a niveles de potencia intermedia; éste amplificador suele ser identificado como preamplificador.

El receptor

El satélite de comunicaciones funciona como un gran espejo directivo en el espacio; la señal retransmitida por él, es idéntica a la que recibe desde la estación terrena transmisora, con la diferencia de que es colocada en una región de frecuencias más bajas en el espectro radioeléctrico y, por supuesto, es amplificada.

Es común que la información dirigida a una estación en particular provenga de diferentes estaciones terrenas transmisoras que funcionen con transpondedores distintos en el satélite; por lo tanto, esas señales ocupan posiciones diferentes dentro de las frecuencias del ancho de banda del paquete de información que el satélite retransmite y, en consecuencia, la estación receptora debe extraer únicamente las porciones que le interesan.

El amplificador de bajo ruido

La antena recibe las señales provenientes del satélite, y a través del diplexor, se las entrega a un amplificador de bajo ruido de manera similar a como ocurre en el amplificador de bajo ruido del satélite. La antena y el amplificador de bajo ruido son los elementos más importantes de una estación terrena receptora y juntos definen la calidad de su operación. La antena tiene una capacidad de amplificación o ganancia; para fines de recepción, éste es su parámetro más importante y se designa como G .

El amplificador de bajo ruido tiene una “temperatura de ruido” como su principal parámetro indicativo y mientras ésta sea más baja, mejor; porque el ruido que se añade a la señal es menor y la calidad de recepción aumenta. Sin embargo, no solamente se introduce ruido en la señal a través del amplificador de bajo ruido, sino también por la antena, y su magnitud se calcula en función de una “temperatura de ruido de la antena”. La suma de la temperatura de ruido de la antena y la propia del amplificador de bajo ruido determinan, casi completamente, la temperatura total T de ruido del sistema de recepción, siempre y cuando las pérdidas por los conectores sean bajas. El cociente G/T define las cualidades de recepción de una estación terrena y según con el satélite que se comunique, debe tener un valor mínimo para funcionar aceptablemente.

La temperatura física del amplificador se puede controlar por diversos medios: refrigeración criogénica, termoelectrónica o por compensación de temperatura.

Las estaciones grandes o de tamaño medio usan amplificadores paramétricos – o incluso FET – con refrigeración termoelectrónica, mientras que en el caso de las pequeñas es más común el empleo de los FET con refrigeración por compensación de temperatura.

En muchos casos, la contribución de ruido de un amplificador se expresa en función de un Factor de ruido F , en lugar de su temperatura de ruido equivalente T expresada en Kelvin. Es común que en la banda C, se defina a T y en la banda K_U, se prefiera emplear el factor de ruido. Ambos parámetros están relacionados entre sí por:

$$T=290(F-1).$$

Conversión de frecuencia, demodulación y calidad de recepción

Después del amplificador de bajo ruido van conectados en cadena un convertidor reductor de frecuencias y un demodulador; sin contar con algunos filtros intermedios.

La conversión de reducción de frecuencia bajando la frecuencia de llegada a la antena hasta la frecuencia intermedia (FI) que se le debe entregar al demodulador, se puede hacer en un solo paso.

La señal de frecuencia intermedia que sale del convertidor reductor aún está modulada – ya sea en FM, PSK o en alguna otra – y el paso siguiente para recuperar la señal en banda base es precisamente demodularla.

La relación señal a ruido S/N es la medida de la calidad de la señal recibida y se especifica precisamente a la salida del demodulador. La S/N es la medida de calidad para enlaces analógicos; en una transmisión digital, dicha relación no se utiliza, sino que se emplea la probabilidad de error. Cuantos más errores cometa el aparato por efecto de la superposición del ruido, más difícil es reconstruir la señal en su forma original y, en consecuencia, la calidad del servicio se degrada.

Ahora bien, la proporción de *bits* (unos o ceros) que sean interpretados erróneamente por el demodulador digital, en relación con la secuencia correcta que tenía la señal original, es la medida de la calidad del enlace y se conoce como Probabilidad de error, P_e .

El demodulador es un bloque muy importante de toda la cadena de recepción ya que determina la calidad final del enlace, entregando a su salida la señal “original” con cierta relación S/N o una probabilidad de error P_e , según el caso.

Para que el demodulador funcione bien, necesita que la señal modulada que entre a él, lo haga cuando menos con un nivel mínimo de potencia en relación con el ruido que lleva consigo. La relación señal-ruido en la entrada es C/N y se denomina como la relación portadora a ruido; C , es la potencia de la señal todavía modulada y N , es la potencia del ruido distribuido en todo el ancho de banda de la señal modulada. La S/N o P_e será entonces la relación de la señal y el ruido a la salida según corresponda.

2.3.3.2 Sistema de comunicación de los satélites: Antenas del satélite

Las antenas constituyen el frente de entrada y salida donde inicia el proceso de transformación de una señal, ya sea que esto ocurra en la estación terrena o bien en el satélite. Las antenas tienen distintos tamaños, configuraciones y acabados, según a las frecuencias a las que tengan que trabajar y la cobertura que se quiera lograr.

En el satélite las antenas reciben las señales provenientes de las estaciones terrenas y, después de que son procesadas en el satélite, son transmitidas hacia la Tierra mediante un haz de potencia. En algunas ocasiones, las antenas que reciben son distintas a las que transmiten, pero también pueden ser las mismas quienes las reciban y transmitan al mismo tiempo utilizando frecuencias y elementos de alimentación diferentes.

Cuanto más grande sea la antena, mayor es la capacidad de concentrar la energía en un haz electromagnético muy angosto, pero con niveles de potencia alto. Si la antena de dimensiones constantes trabaja a frecuencias más altas, mayor es su capacidad de concentración de energía; ésta característica está presente en las antenas parabólicas y en general las denominadas “de apertura”, donde el haz de radiación se vuelve muy angosto en función directa de sus dimensiones eléctricas. La dimensión eléctrica es igual a la dimensión física entre lo que mide la longitud de onda a la frecuencia de operación.

Las extensiones de cobertura son de tipo: globales, hemisféricas, de zona y puntuales. Las coberturas denominadas huellas de iluminación, tienen ciertos contornos y no siempre son regulares como pueden ser un círculo o elipse, esto es para un mejor aprovechamiento de la potencia. Las antenas que dan origen a huellas que presentan contornos son más complicadas de diseñar y el haz que irradian independientemente de la extensión territorial que abarquen, se le llama haz de contorno. En el caso de coberturas puntuales el haz de iluminación reciben el nombre de haz pincel o puntual.

Hay una antena muy importante y es la antena de Telemetría y comando, y es quien recibe las señales que contienen las ordenes emitidas por el centro de control en la tierra, para efectuar alguna corrección o tarea abordó; así también, envía la información vital sobre el estado de operación general del satélite, en particular el interior del satélite así como dónde se encuentra éste. La antena de telemetría y comando no es parabólica ni de corneta. Aún cuando el satélite cambie bruscamente de orientación, no se debe de interrumpir la comunicación con el centro de control por lo que se requiere una antena casi omnidireccional.

2.3.3.3 Sistema de comunicación de los satélites: Satélite

Servicios de los satélites

Los servicios que prestan, por ejemplo, los satélites geoestacionarios son: fijo y móvil. El primero, consiste en uno o varios satélites y las estaciones terrenas que se intercomunican a través de ellos. En este grupo se incluyen las unidades móviles que son un caso particular, pues son unidades que son utilizadas para proporcionar el servicio de transmisión y recepción de manera temporal. El servicio móvil se atribuye a los equipos portátiles que cambian de lugar de manera constante ya sea lo porten individuos o las comunicaciones dentro de transportes, etcétera. La comunicación debe mantenerse establecida independientemente del movimiento de la terminal móvil. Cómo se vio anteriormente, las bandas destinadas a los servicios de comunicaciones son la C y Ku.

Existen otros satélites con otros propósitos como son: observaciones meteorológicas, vigilancia y experimentación.

Muchos satélites operan simultáneamente con diferentes tipos de información, ya sea en transpondedores diferentes, o a veces, en el mismo transpondedor. Sus configuraciones geométricas también son muy variadas: los hay de estabilización triaxial y por giro; de potencia media o alta; de menor o mayor vida de diseño y de coberturas geográficas muy diversas.

Comunicación

Las señales de comunicación recibidas por el satélite a través de las antenas son retransmitidas usando las mismas antenas después de procesarlas debidamente. En el proceso de la señal hay diversas trayectorias debido a que existen equipos repetidos o redundantes; en caso de falla de alguno de ellos, existirá una trayectoria ininterrumpida entre las antenas de recepción y de transmisión. Los conmutadores se encargan de las conexiones entre un elemento y otro.

Un transpondedor consiste en una trayectoria completa de cada repetidor, que comprende todos sus equipos desde la salida de la antena receptora hasta la entrada a la antena trasmisora. El número de estos depende del diseño del satélite. (Figura 2.5)

Las señales provenientes de la Tierra pueden tener diversos canales y todos en frecuencias diferentes; el ancho de banda es el rango de frecuencias entre la más baja y la más alta de las que se transmiten, por ejemplo, el ancho de banda para las bandas *C* y *Ku* es de 500 MHz para transmisión y 500 MHz para recepción para cada una. Los satélites híbridos pueden transmitir y recibir en las dos bandas simultáneamente duplicando la capacidad en el número de canales. Los equipos de cada banda están separados en secciones diferentes ya que están diseñados para trabajar en una banda.

Los transpondedores cambian las frecuencias contenidas en un rango, bajándolas a otro ancho de banda igual pero con frecuencias inferiores, para ser entregadas a la antena transmisora y enviarlas de regreso a la Tierra; de esta manera, no hay interferencia con las señales que están llegando simultáneamente. Un enlace se representa con nomenclatura *X/Y*, donde *X* y *Y* son las partes enteras de las frecuencias centrales de Tierra-satélite y satélite-Tierra respectivamente.

Un satélite de comunicaciones tiene usualmente un ancho de banda de 500 MHz en total. El ancho de banda se divide en espacios o ranuras cuyo número depende de la aplicación del satélite. Cada ranura corresponde a las frecuencias de trabajo de un transpondedor y las frecuencias centrales son las usadas para transmitir de la tierra al satélite. Los espacios libres entre ranuras adyacentes se dejan para disminuir la posibilidad de interferencia entre las señales de cada una y se les llama Banda de guarda.

El primer dispositivo electrónico importante que se encuentra después de la antena receptora es el amplificador de bajo Ruido. Éste genera muy poco ruido que se suma a las señales originales que entran a él para su amplificación. Todos los dispositivos generan un ruido originado por su calentamiento, y éste consiste en las señales nuevas de diversas frecuencias que son generadas de manera interna e indeseablemente por el aparato. Si estas nuevas señales ajenas a la información original son muy grandes o intensas, entonces al sumarse con las segundas pueden alterar su contenido.

El amplificador de bajo ruido amplifica todas las señales de la banda recibidas por la antena receptora antes de que estas sean separadas por medio de filtros. Las siguientes etapas seguirán introduciendo ruido, pero ya no tendrán los efectos problemáticos como hubiese podido serlo en la primera etapa de aplicación, porque ahora se encuentran con un nivel de potencia mayor que las hace menos vulnerables. El ruido generado por éste primer dispositivo debe ser lo más bajo posible; y de ninguna manera comparable en magnitud a ningún de las señales débiles que están entrando en él.

Después de esta primera etapa, el siguiente paso es el convertidor de frecuencias. El convertidor de frecuencias no es más que un oscilador local que multiplica las señales que entran por otra generada internamente; las señales de salida son las mismas en su contenido pero son desplazadas a frecuencias menores. Después de esto ahora pueden ser separadas. La separación es realizada por el demultiplexor mediante filtros. Una vez separados en bloques, cada uno de ellos pasa por una etapa muy fuerte de amplificación proporcionada por el bloque de potencia y después, todos los bloques son reunidos a través de un multiplexor conservando el mismo ancho de banda inicial.

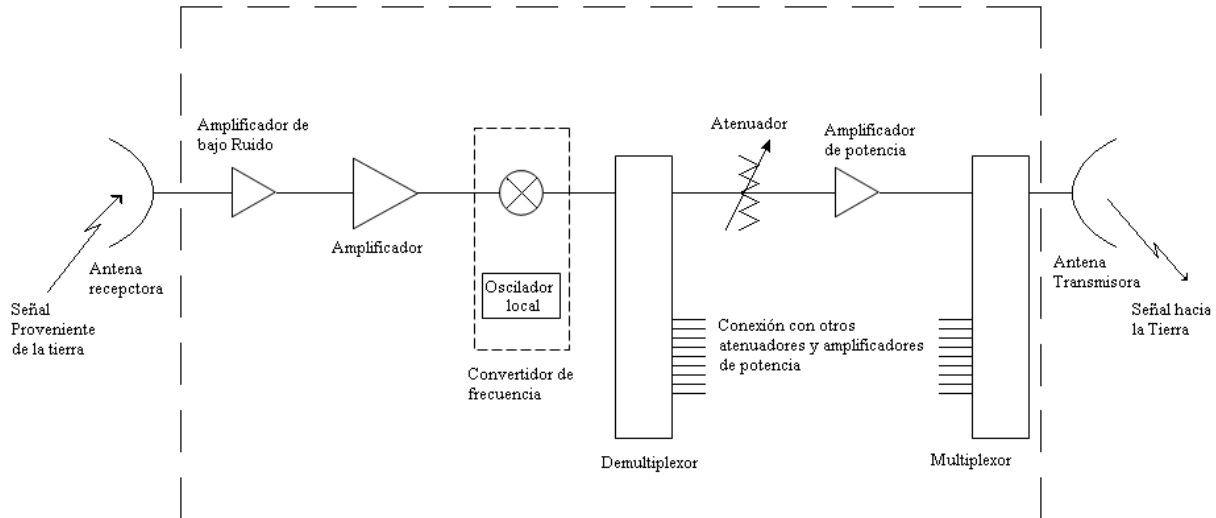


Figura 2.5 Transpondedor satelital.

Al final del demultiplexor hay un atenuador o resistencia variable con el fin de disminuir, a control remoto y en distinto grado, la intensidad del bloque de señales que entra a cada amplificador de potencia o en la primera etapa de amplificación si es que hay varias.

Cuando la ganancia de un amplificador no es suficiente para obtener toda la amplificación necesaria en cualquier situación, antes de él hay un amplificador excitador; esto suele ocurrir en las frecuencias superiores. Cuando los amplificadores de potencia entregan a su salida el máximo de potencia posible, entonces estos están operando en su máximo punto de saturación y las señales que entran a ellos deben tener un valor determinado. No siempre es deseable tener la potencia máxima posible de un amplificador, es decir, operarlo en saturación dependerá de la clase de información. Así también, cuanto mayor sea la intensidad de las señales que llegan al satélite, se obtienen mejores resultados en la primera etapa ya que la relación entre la potencia de la señal amplificada y la potencia de ruido es mayor; y como la calidad con la que se recupera en la Tierra depende de ésta relación, se obtiene una mejor fidelidad.

La distorsión por intermodulación es debido a que la característica entrada-salida del amplificador es alineal; y por lo que se producirán internamente muchas señales adicionales e indeseables, que a la salida se sumarían a la señal original distorsionándola; y su intensidad es mayor y más dañina conforme se quiera obtener cada vez más potencia a la salida del amplificador. Trabajando bajo el punto de saturación se reduce la y su efecto sobre la información de maneja considerable. Los atenuadores o resistencias a la entrada de un amplificador regularán de manera que se pueda amplificar con un nivel de intermodulación aceptable.

Toda la información que se transmite al satélite tiene una frecuencia asignada denominada frecuencia de portadora. Cuando hay más de una portadora en un amplificador de potencia se produce ruido de intermodulación y los efectos sobre la información original son mayores cuando éstas sean más, por lo que se tendrá que operar con un punto cada vez más bajo al de saturación y, en consecuencia, será cada vez menor la cantidad de potencia que se pueda aprovechar. La potencia total de entrada al amplificador es la suma de las potencias de las portadoras.

En la siguiente Figura 2.6, las ranuras impares (1, 3, 5,...) pasan por el demultiplexor 1 por medio de filtros mientras que por el demultiplexor 2 pasan las pares (2, 4, 6,...). La ventaja obtenida de esta configuración es que reduce la posibilidad de interferencia durante la etapa de alta amplificación.

Por el lado de los enlaces, los tres tipos de enlaces son: punto-punto, punto-multipunto y multipunto-punto. El primero solo une a dos puntos geográficos. El segundo, corresponde a un sistema de difusión o distribución de información en donde la señal es generada en un solo punto. El tercer, concentra o recolecta la información de diversos sitios en un punto específico.

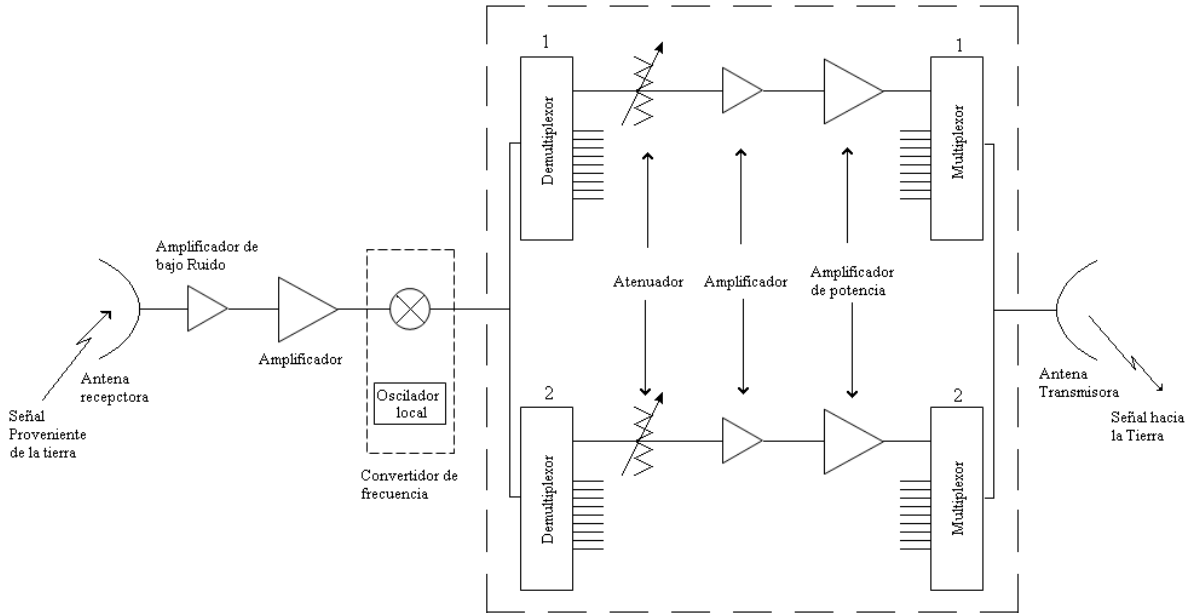


Figura 2.6 Transpondedor satelital. Configuración ampliada

Para que no ocurra ningún tipo de conflicto entre las señales que llegan simultáneamente al satélite, se establece un orden mediante la técnica de acceso múltiple, de la cual, hay tres tipos: por división en frecuencia, por división en tiempo y por diferenciación de código.

2.4 Modulaciones y bandas de comunicación disponibles para la aplicación

La propiedad que distingue un sistema de radio digital (o sistema digital de radio) de un sistema convencional de radio AM, FM o PM es la naturaleza de la señal moduladora. En la modulación analógica la señal moduladora es analógica y en la modulación digital la señal moduladora es digital. No olvidemos que tanto en la modulación analógica como en la digital la fuente de información original podría haber sido analógica o digital, es decir, antes de ser modulada, la información original pudo ser transformada por un convertidor de analógico a digital o digital a analógico, según corresponda. En un sistema digital de radio, la señal moduladora de entrada y la señal desmodulada de salida son pulsos digitales.

Modulación digital de amplitud: OOK

La modulación digital de amplitud es la modulación de amplitud con portadora completa y doble banda lateral. La modulación digital de amplitud mediante una señal binaria es

$$v_{am}(t) = [1 + v_m(t)] \cdot \left[\frac{A}{2} \cos(\omega_c t) \right]$$

en donde :

$v_{am}(t)$ = voltaje de la onda de amplitud modulada

$A/2$ = amplitud de la portadora no modulada (volts)

$v_m(t)$ = señal binaria moduladora (volts)

ω_c = frecuencia de la portadora en radianes (radianes por segundo)

A esta modulación se le suele llamar modulación por cambio encendido–apagado (*OOK, on –off keying*). A veces, a esta modulación se le llama de onda continua (*CW, continuous wave*) porque cuando se transmite la portadora (es decir, está encendida) tiene amplitud constante, frecuencia constante y fase constante. (Figura 2.7)

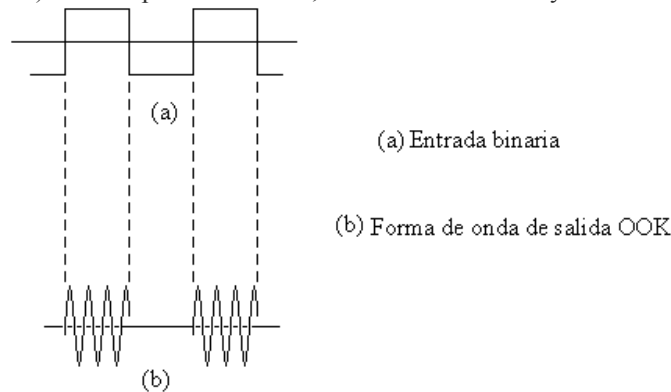


Figura 2.7 Modulación digital de amplitud

Una forma de onda OOK se puede demodular de forma coherente o incoherente (es decir, que requiere o no de la recuperación de la fase). El uso de señales analógicas de amplitud modulada (ASK) para transportar información digital es un tipo de radio digital de relativamente baja calidad y bajo costo y, en consecuencia, rara vez se usa en un sistema de comunicaciones de gran capacidad y alta eficiencia.

Modulación por desplazamiento de frecuencia (FSK)

La manipulación por desplazamiento de frecuencia (*FSK, frequency shift keying*) tiene como característica ser una modulación relativamente sencilla y de baja eficiencia de modulación digital. La FSK binaria es una forma de modulación de ángulo, de amplitud constante, no es una forma de onda analógica continua. La FSK binaria se representa por medio de la ecuación:

$$v_{fsk}(t) = V_C \cos[2\pi(f_C + v_m(t) \cdot \Delta f) \cdot t]$$

donde:

$v_{fsk}(t)$ = forma de onda binaria FSK

V_C = amplitud de la portadora (volts)

f_C = frecuencia central de la portadora (hertz)

Δf = desviación máxima de frecuencia (hertz)

$v_m(t)$ = señal moduladora de entrada binaria (± 1). (Normalizada)

Si la señal moduladora es una señal binaria que varía entre dos valores discretos de voltaje, es decir, es normalizada ($v_m(t) = (\pm 1)$).

Así para una entrada 1 lógico, $v_m(t) = +1$

$$v_{fsk}(t) = V_C \cos[2\pi(f_C + \Delta f)t]$$

Para un 0 lógico, $v_m(t) = -1$

$$v_{fsk}(t) = V_C \cos[2\pi(f_C - \Delta f)t]$$

Se observa que la señal binaria de entrada desvía a la frecuencia de la portadora. Cuando la señal binaria de entrada cambia de un 0 lógico a un 1 lógico y viceversa, la frecuencia de salida se desplaza entre dos frecuencias: una frecuencia de marca, frecuencia de trabajo o frecuencia de 1 lógico (f_m); y una frecuencia de espacio o de 0 lógico (f_s). La frecuencia de marca ($f_c + \Delta f$) es la mayor y la frecuencias de espacio ($f_c - \Delta f$) es la menor. Δf es la desviación máxima de frecuencia de la portadora y es igual a la diferencia entre la frecuencia de reposo de la portadora y la frecuencia de marca o la frecuencia de espacio

También, con la FSK binaria hay un cambio de frecuencia de salida cada vez que cambia la condición lógica de la señal binaria de entrada; en consecuencia, la rapidez de cambio de salida es igual a la rapidez de cambio en la entrada. En la modulación digital, la rapidez de cambio en la entrada del modulador se llama frecuencia de bits o rapidez de transferencia de bits, y se representa por f_b y tiene las unidades de bits por segundo (bps). La rapidez de cambio de la salida del modulador se llama baudio y es igual al recíproco del tiempo de un elemento de señalización en la salida. En FSK, el tiempo de señalización en la salida es igual al tiempo de un solo bit, t_b .

En la figura 2.8 se observa que la frecuencia de salida cambia de una frecuencia de marca a una de espacio y viceversa, con la misma rapidez con la que la condición de entrada cambia de 1 lógico a 0 lógico y viceversa. El tiempo mínimo de salida de una frecuencia de espacio o de marca es igual al tiempo de un bit. Con la FSK binaria, el tiempo de un elemento de señalización (baudio) y el tiempo de un bit son iguales, y entonces las rapidezces de cambio de entrada y salida son iguales, y la rapidez de bits y baudios también tienen que ser iguales.

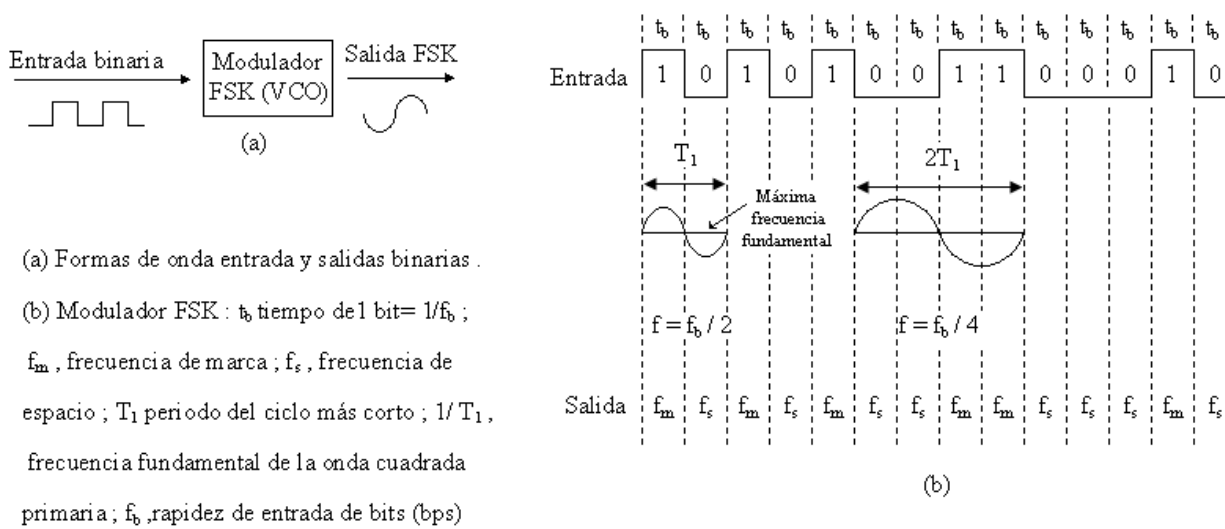


Figura 2.8 Modulador FSK

Transmisor FSK

Un modulador VCO-FSK puede funcionar en el modo de barrido y en donde la desviación máxima se expresa como sigue:

$$\Delta f = v_m(t) \cdot k_1$$

en donde

- Δf =desviación máxima de frecuencia
- $v_m(t)$ =voltaje máximo de señal moduladora binaria (volts)
- k_1 =sensibilidad a la desviación (hertz por volt)

La desviación de la frecuencia es simplemente, más o menos, el voltaje máximo de la señal binaria multiplicando por la sensibilidad del VCO a la desviación. Como el voltaje máximo es igual para un 1 lógico que para un cero lógico, la magnitud de la desviación de frecuencia también es la misma para un 1 lógico que para un 0 lógico. Figura 2.9

Consideraciones de ancho de banda

La desviación máxima de frecuencia se determina con:

$$\Delta f = \frac{|f_m - f_s|}{2}$$

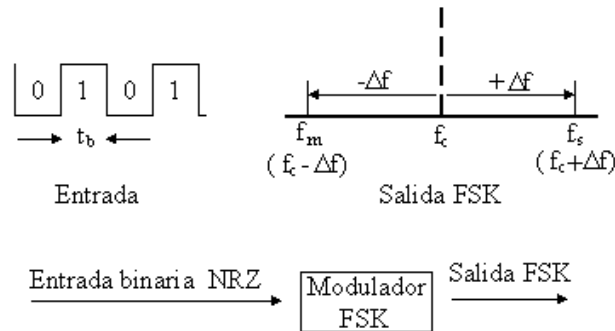


Figura 2.9 Desviación de frecuencia en FSK

El espectro de frecuencias de la FSK consiste en dos ondas que son funciones tipo $\frac{\text{sen}x}{x}$ en las frecuencias f_m y f_s . (Figura 2.10)

Suponiendo que los máximos del espectro de potencia contiene la mayor parte de la energía, el ancho de banda mínimo para pasar una señal FSK se puede aproximar como sigue:

$$B = |(f_s + f_b) - (f_m - f_b)|$$

$$B = (|f_s - f_m|) + 2f_b$$

$$B = 2\Delta f + 2f_b = 2(\Delta f + f_b)$$

En donde

B = ancho mínimo de banda (hertz)

Δf = desviación mínimas de frecuencias máximas (hertz)

f_b = rapidez de bits (bits por segundo)

f_m = frecuencia de marca (hertz)

f_s = frecuencia de espacio (hertz)

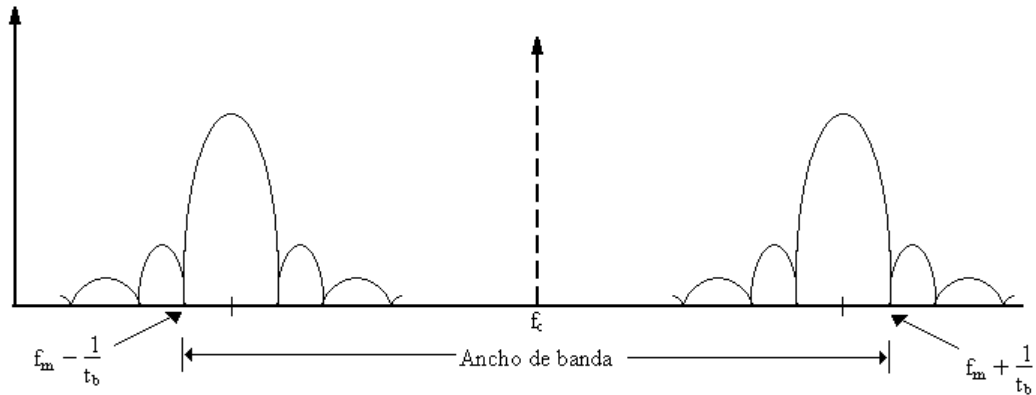


Figura 2.10. Espectro de frecuencias FSK

La máxima rapidez de cambio de una señal binaria sin retorno a cero (Non return to zero) se presenta cuando están alternando unos y ceros, es decir, que la onda es cuadrada. La máxima frecuencia fundamental contenida en una onda cuadrada, es igual a la rapidez de repetición de esa onda cuadrada con la cual, una señal binaria es igual a la mitad de la rapidez de *bits*. Es decir,

$$f_a = f_b / 2$$

f_a = máxima frecuencia fundamental de la señal moduladora binaria (hertz)

$f_b/2$ = Rapidez de *bits* (*bits* por segundo)

La fórmula que se usa para calcular el índice de modulación de FM también es válida para la FSK y es:

$$h = \frac{\Delta f}{f_a} \quad \text{adimensional}$$

donde:

h = índice de modulación de FM, que en FSK se llama factor h

f_a = frecuencia fundamental de la señal moduladora binaria (hertz)

Δf = desviación máxima de frecuencia (hertz)

El índice de modulación del peor de los casos (la relación de desviación) es aquel que produce el máximo ancho de banda. El ancho de banda máximo, o del peor de los casos, se obtiene cuando tanto la desviación de frecuencia como la frecuencia de la señal moduladora están en sus valores máximos. En la FSK, la desviación máxima de frecuencias es constante y siempre en su valor máximo, y la frecuencia fundamental máxima es igual a la mitad de la rapidez de *bits* máxima de entrada.

$$h = \frac{|f_m - f_s|}{\frac{f_b}{2}} \quad (\text{adimensional})$$

$$h = \frac{|f_m - f_s|}{f_b}$$

en donde

h = factor h (adimensional)

f_m = frecuencia de marca (hertz)

f_s = frecuencia de espacio (hertz)

f_b = rapidez de *bits* (*bits* por segundo)

Receptor FSK

La demodulación de la FSK ocurre de la siguiente manera:

La señal de entrada FSK se aplica en forma simultánea a las entradas de dos filtros pasabanda (BPF) a través de un divisor de potencia. El filtro respectivo sólo pasa la frecuencia de marca o sólo la de espacio a su respectivo detector de envolvente. Los detectores de envolvente indican la potencia total en cada banda pasante, y el comparador responde a la mayor de las dos potencias. Esta detección es no coherente debido a que no hay frecuencia implicada en el proceso de demodulación, que esté sincronizada en fase, o en frecuencia, o en ambas con la señal FSK entrante. (Figura 2.11)

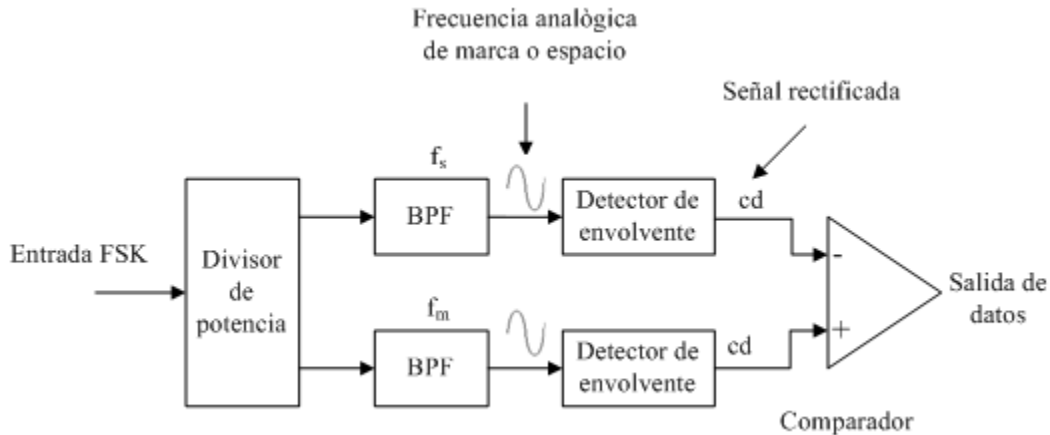


Figura 2.11 Demodulador FSK no coherente

Las frecuencias de marca y de espacio que son transmitidas por lo general no son continuas y por lo cual no es práctico reproducir una referencia local que sea coherente con ambas. En la Figura 2.12 se muestra un desmodulador FSK coherente; la señal FSK de entrada se multiplica por una señal de la portadora recuperada que tenga exactamente la misma frecuencia y fase que la referencia del transmisor.

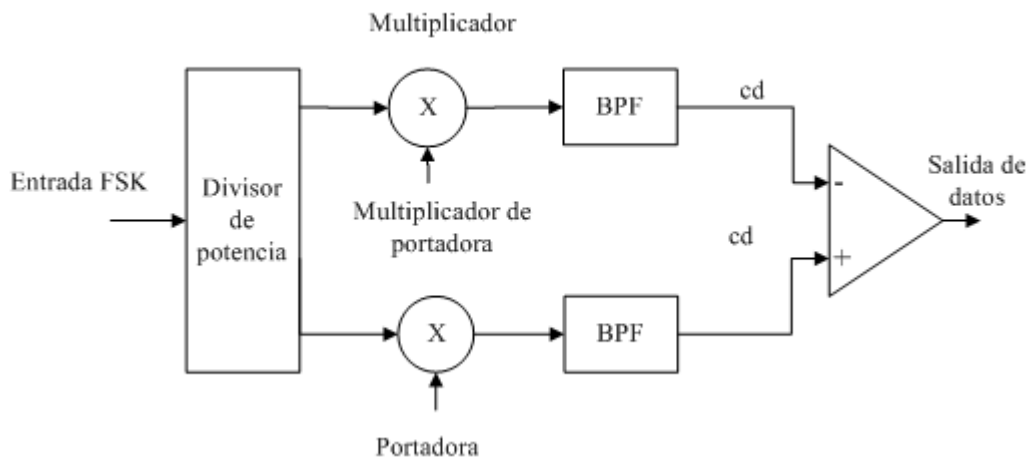


Figura 2.12 Desmodulador FSK coherente

El circuito más común que se usa para desmodular señales FSK binarias es el de Lazo *amarrado a fase* (PLL, de *phase-locked loop*). Un demodulador PLL-FSK (Figura 2.13) funciona de forma parecida a uno PLL-FM.

La FSK binaria casi no se usa en sistemas digitales de alto rendimiento pues tiene menor eficiencia en errores que la PSK o la QAM. Su uso es dirigido a módems de datos asíncronos, de bajo rendimiento y bajo costo que se usan en comunicaciones de datos en líneas telefónicas analógicas de banda de voz.

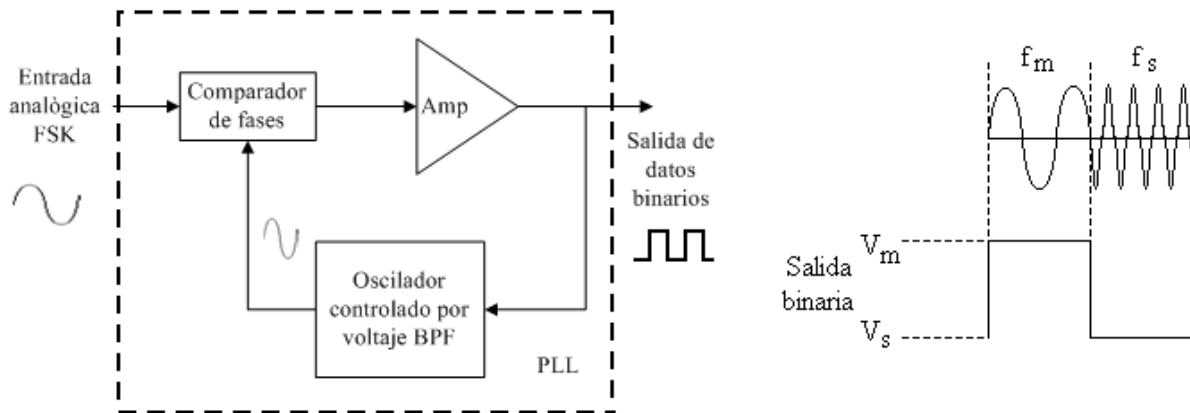


Figura 2.13 Demodulador PLL-FSK

Modulación por desplazamiento de frecuencia con fase continua

La modulación por desplazamiento de frecuencia con fase continua (**CP-FSK**, *continuous phase frequency shift keying*) es una FSK binaria, pero las frecuencias de marca y de espacio están sincronizadas con la rapidez de *bits* de la entrada binaria. Lo de sincronizar sólo implica que hay una relación precisa de tiempo entre las dos; no quiere decir que sean iguales. En la CP-FSK se seleccionan las frecuencias de marca y de espacio, de tal modo que estén separadas de la frecuencia central exactamente por un múltiplo impar de la mitad de la rapidez de *bits* [f_m y $f_s = n (f_b/2)$ donde n =cualquier entero impar]. Esto asegura una transición uniforme de fase en la señal de salida analógica, cuando cambia de frecuencia de espacio a frecuencia de marca, o viceversa. (Figura 2.14).

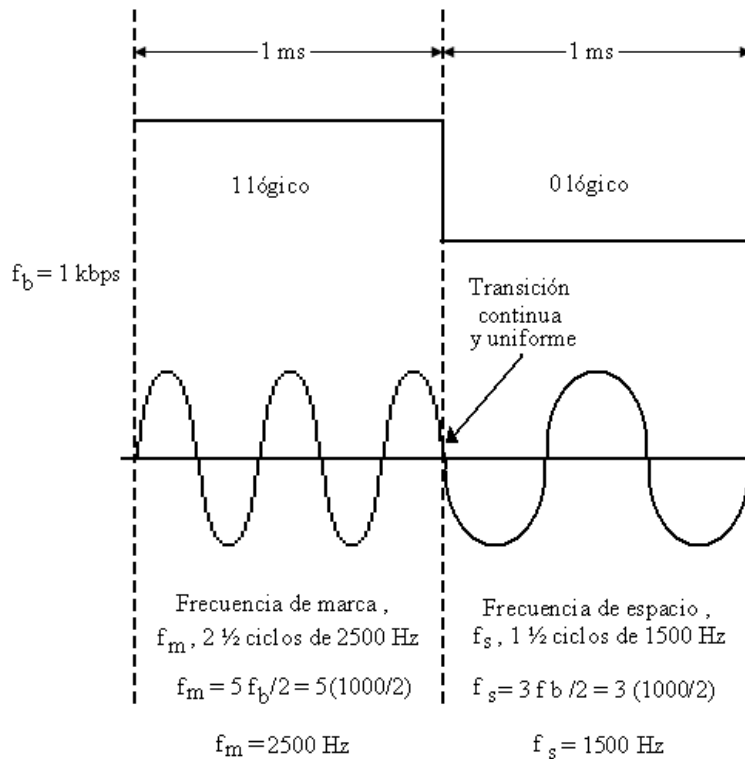


Figura 2.14 Forma de onda continua MSK.

Cuando la forma de onda FSK no es continua, el cambio en la entrada de un 1 a un 0 lógico y viceversa hay una discontinuidad abrupta de fase en la señal analógica; y cuando ocurre, el demodulador tiene problemas para seguir el cambio de frecuencia y por consiguiente puede tener errores. Si la FSK tiene fase continua cuando cambia la frecuencia de salida hay una transición uniforme y continua. En consecuencia, no hay discontinuidad en fase.

La CP-FSK tiene una mejor eficiencia de errores de *bits* que la FSK binaria convencional para determinada relación de señal a ruido. La desventaja de la CP-FSK es que requiere de circuitos de sincronización y por consiguiente, su implementación es más costosa.

Si la diferencia entre las frecuencias de marca y espacio es la mitad de la rapidez de *bits* (es decir $f_s - f_m = 0.5f_b$), el índice de modulación es $h = 0.5$. Cuando este es el caso, hay una diferencia mínima entre las frecuencias de marca y de espacio. A ésta forma particular de CP-FSK se le llama *manipulación por desplazamiento mínimo (MSK, por minimum-shift keying)*. (Figura 2.14)

Modulación por desplazamiento de fase

La modulación por desplazamiento de fase (*PSK, phase-shift keying*) es otra forma de modulación digital angular de amplitud constante. Se parece a la modulación convencional de fase, excepto que en la PSK la señal de entrada es una señal digital binaria y es posible tener una cantidad limitada de fases de salida.

Modulación por desplazamiento binario de fase (BPSK)

En la modulación por desplazamiento binario de fase (*BPSK, binary phase shift keying*) son posibles dos fases de salida para una sola frecuencia de portadora. Una fase de salida representa un 1 lógico, y la otra un 0 lógico. Cuando la señal de entrada digital cambia de estado, la fase de la portadora de salida varía entre dos ángulos que están desfasados 180° . Otros nombres de la BPSK son Manipulación por inversión de fase (*PRK, phase reversal keying*) y Modulación en bifase. La BPSK es una forma de modulación de onda cuadrada con portadora suprimida de una señal de onda continua (*CW, continuous wave*).

Transmisor BPSK

En la Figura 2.15 se muestra el diagrama de bloques del transmisor BPSK

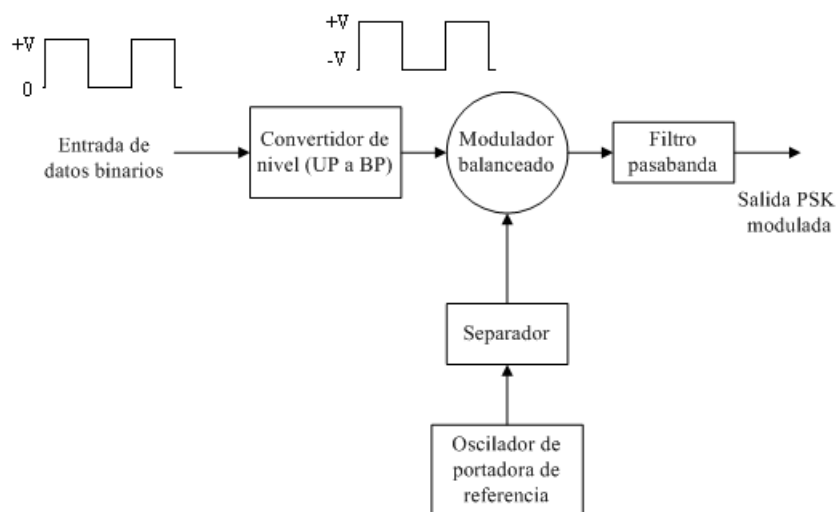


Figura 2.15 Transmisor BPSK

En la figura 2.16 se muestra la Tabla de verdad, el diagrama fasorial y el diagrama de constelación (o también llamado diagrama de estado-espacio de señal) para un modulador BPSK.

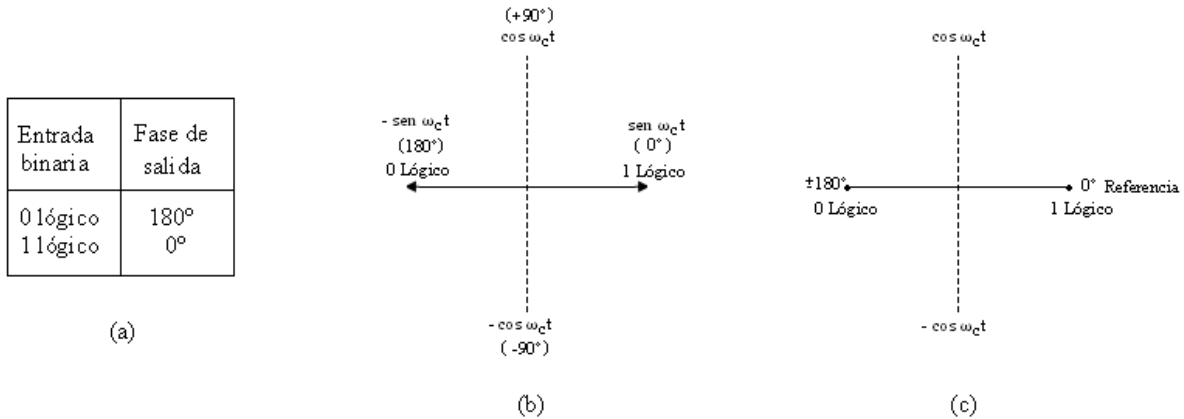


Figura 2.16. Modulador BPSK; (a) Tabla de verdad; (b) Diagrama fasorial; (c) Diagrama de constelación.

Un modulador balanceado es un modulador de producto, es decir, la señal de salida es el producto de las dos señales de entrada. En un modulador BPSK balanceado, la señal portadora de entrada se multiplica por los datos binarios. Dependiendo de la condición lógica de la entrada digital, la portadora se transfiere a la salida, sea en fase o bien desfasada 180° respecto al oscilador de referencia, por lo que funciona como conmutador de inversión de fase

Consideraciones de ancho de banda en BPSK

Cada vez que cambia la condición lógica de la entrada, cambia la fase de salida. En consecuencia, para la BPSK, la tasa de cambio de la salida (baudios) es igual a la tasa de cambio de la entrada (bps), y el ancho de banda máximo de salida se presenta cuando los datos binarios de la entrada son una secuencia de uno y cero alternados.

La frecuencia fundamental f_a de una secuencia alternativa de *bits* 1 y 0 es igual a la mitad de la frecuencia de *bits* ($f_b/2$). La ecuación de la salida de un modulador BPSK es proporcional a

$$\begin{aligned} \text{Salida BPSK} &= [\text{sen}(2\pi f_a t)] \times [\text{sen}(2\pi f_c t)] = \\ &= \frac{1}{2} \cos[2\pi(f_c - f_a) \cdot t] - \frac{1}{2} \cos[2\pi(f_c + f_a) \cdot t] \end{aligned}$$

en donde :

f_a = frecuencia fundamental máxima de la entrada binaria (hertz)

f_c = frecuencia de portadora de referencia (hertz)

Determinando el ancho de banda bilateral mínimo de Nyquist, F_N , es

$$\frac{f_c + f_a}{-(f_c - f_a)} \quad \text{o sea} \quad \frac{f_c + f_a}{2f_a}$$

y como $f_a = f_b/2$, siendo f_b = rapidez de *bits*.

$$B = 2f_a = 2 \cdot \frac{f_b}{2} = f_b$$

Siendo B el ancho de banda mínimo bilateral de Nyquist.

El espectro de salida de un modulador BPSK es tan sólo una señal de doble banda lateral y portadora suprimida, donde las frecuencias laterales superior e inferior están separadas de la frecuencia de portadora por un valor igual a la mitad de la rapidez de *bits*. En consecuencia, el ancho mínimo de banda f_N necesario para pasar la salida BPSK en el peor de los casos es igual a la frecuencia o rapidez de entrada de *bits*.

Codificación M -aria

En la codificación M -ario, M sólo es un dígito que representa la cantidad de condiciones o combinaciones posibles para determinada cantidad de variables binarias. La FSK y BPSK son sistemas binarios; codifican *bits* individuales y sólo hay dos condiciones posibles de salida.

En ocasiones conviene, en la modulación digital, codificar a un nivel mayor que el binario. La cantidad de condiciones de salida se calcula con la ecuación.

$$N = \log_2 M$$

N = cantidad de *bits* codificados
 M = cantidad de condiciones posibles

El ancho de banda mínimo para pasar portadoras M -arias moduladas digitalmente, aparte del FSK, es decir, PSK o QAM, se determina con la siguiente ecuación

$$B = \frac{f_b}{\log_2 M} = \frac{f_b}{N}$$

B = ancho mínimo de banda (hertz)
 f_b = rapidez de entrada de *bits* (*bits* por segundo)
 M = cantidad de estados de salida (adimensional)
 N = la cantidad de *bits* NRZ (no retorno a cero) codificados.

Receptor BPSK

Se muestra en la Figura 2.17 el diagrama de bloques para un receptor BPSK. La señal de entrada puede ser $+\sin\omega_c t$ o $-\sin\omega_c t$. El circuito de recuperación coherente de portadora detecta y regenera una señal de portadora que es coherente, tanto en fase como en frecuencia con la portadora original de transmisión. El modulador balanceado es un detector de producto, la salida es el producto de las dos entradas (la señal BPSK y la portadora recuperada). El filtro pasa-bajas (LPF) separa los datos binarios recuperados de la señal desmodulada compleja. Entonces se describe el proceso de desmodulación mediante la siguiente ecuación:

Para una señal de entrada BPSK de $+\sin\omega_c t$ (es decir, 1 lógico), la salida del modulador balanceado es

$$\begin{aligned} \text{Salida}_{\text{BPSK}} &= (\sin\omega_c t) (\sin\omega_c t) \\ &\dots \\ \text{Salida}_{\text{BPSK}} &= \frac{1}{2} - \frac{1}{2} \cos 2\omega_c t \quad . \text{ (Se filtra y se elimina la segunda armónica de la portadora)} \\ \text{Salida}_{\text{BPSK}} &= + \frac{1}{2} V = 1 \text{ lógico.} \end{aligned}$$

Para una señal de entrada BPSK de $-\sin\omega_c t$ (0 lógico), la salida del modulador balanceado es

$$\begin{aligned} \text{Salida}_{\text{BPSK}} &= (-\sin\omega_c t) (\sin\omega_c t) \\ &\dots \\ \text{Salida}_{\text{BPSK}} &= - \frac{1}{2} + \frac{1}{2} \cos 2\omega_c t \quad . \text{ (Se filtra y se elimina la segunda armónica de la portadora)} \\ \text{Salida}_{\text{BPSK}} &= - \frac{1}{2} V = 0 \text{ lógico.} \end{aligned}$$

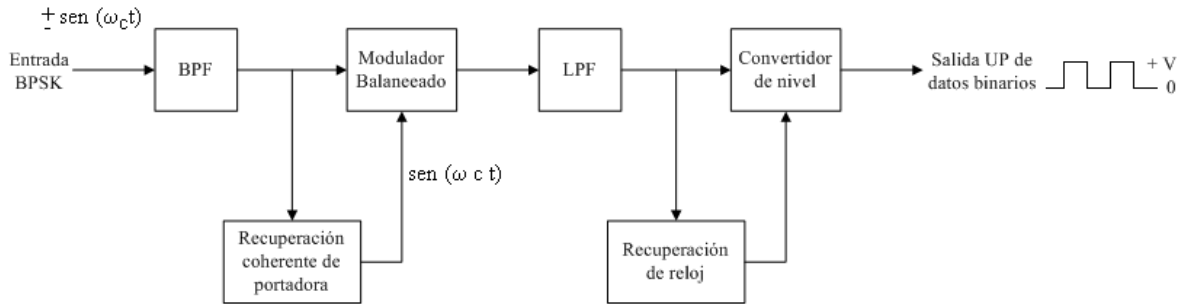


Figura 2.17 Diagrama de bloques de un receptor BPSK

Modulación por desplazamiento cuaternario de fase (*QPSK*, *quaternary phase shift keying*)

La modulación por desplazamiento cuaternario de fase; también llamada PSK de cuadratura; es otra forma de modulación digital angular y de amplitud constante. La QPSK es una técnica M-aria, donde $M=4$. Con esta codificación son posibles cuatro fases de salida para una sola frecuencia de portadora. Como hay cuatro fases distintas de salida, debe haber cuatro condiciones distintas de entrada. Con dos *bits* hay cuatro condiciones posibles: 00, 01, 10, 11 y cada una de estas combinaciones es llamada *dibits*. Cada uno de los *dibits* genera una de las cuatro fases posibles de salida. La rapidez de cambio en la salida (baudios) es la mitad de la rapidez de entrada de *bits*.

Canal I y canal Q

EL *bit I* modula una portadora en fase con el oscilador de referencia (“I” proviene de canal “in phase”, enfasado) y el *bit Q* modula una portadora que está desfasada 90° en cuadratura (“Q” de “quadrature”) respecto a la portadora de referencia.

En esencia, un modulador QPSK es dos moduladores BPSK en paralelo.

2.5 Posibilidad de usos múltiples de la aplicación actual.

El *hardware* y el *firmware*, es decir, todo lo que se desarrolló para éste subsistema puede ser llevado a muchas aplicaciones; todo puede ser reutilizado y, sin problema, puede formar parte de casi cualquier tarjeta de adquisición de datos o sistemas que requieran de compartir información no muy abundante (cadenas cortas de datos) en distancias cortas.

Las áreas donde suele ocuparse este tipo de desarrollos son:

- Científica y tecnológica. Nuestro subsistema es un claro ejemplo de una implementación tecnológica que, junto con un tema de investigación, llegue a generar nuevo conocimiento, o bien, parte de una capacitación para originar recursos humanos en alguna área de interés.
- Automatización. Aquí podemos utilizarla en la transmisión de datos obtenidos de sensores o de alguna actividad que implique el control en un proceso industrial, o dentro de un esquema de comunicación máquina a máquina (M2M).
- Médicas. La información obtenida del estado de salud de un paciente y sus actividades puede ser recolectada, transmitida y, finalmente, sea interpretada por el médico o especialista para dar el diagnóstico o tratamiento correspondiente.
- Domótica. Usos en control de accesos, control de iluminación y aire acondicionado; así como los dispositivos para la interfaz humana (HID): teclados, mouse, etcétera.
- Seguridad. Aplicaciones de detección de humo contra incendios, de temperatura, de violación de áreas, vidrios rotos y puertas forzadas, control de entrada, etc.

- Recreación y entretenimiento: juguetes inalámbricos, controles de consola de videojuegos, aparatos electrónicos...

2.6 Otras tecnologías de comunicaciones inalámbricas disponibles

Existen otras opciones para montar sobre ellas la base de lo que será el subsistema de comunicaciones; algunas, con sus limitantes sobre todo si se incrementa la cantidad de información a transmitir; otras, con grandes ventajas permitiendo comunicaciones más robustas pero a un costo mayor. Citamos a continuación algunos protocolos comunes y de amplio uso en aplicaciones similares.

2.6.1 Bluetooth (IEEE 0802.15.1)

Bluetooth es una tecnología de bajo costo y de corto alcance. Soporta comunicaciones punto a punto así como punto a multipunto.

Esta Tecnología opera en la banda ISM 2.4GHz (2402-2484 GHz). En muchos países tenemos 83.5MHz que deben ser dedicados para. 79 Canales son por lo tanto posibles en este rango con un ancho de banda de 1 MHz por canal. Se usan 79 canales en el estándar, pero algunas veces, de acuerdo a cada país, solo pueden ser utilizados un número menor de canales y, por lo tanto, se tiene menor ancho de banda.

.Las clases siguientes dan algunas restricciones en algunos países.

Clase 1. Esta es designada para dispositivos de alto rango tales como puntos de acceso Bluetooth (~100m) con característica de potencia de 20 dBm (100mW).

Clase 2. Para computadoras personales normales y dispositivos de conexión portátiles (~10m) con características de potencia de 4 dBm (2.5mW)

Clase 3. Para dispositivos de baja potencia (rango menor de un metro) con características de potencia de 0 dBm (1mW)

Estos valores de potencia son medidos a la entrada de la antena. Nada previene que un dispositivo varíe dinámicamente su potencia. El receptor deberá tener una sensibilidad de -70dBm para detectar equipos lejanos.

Los dispositivos en esta tecnología se agrupan en conjuntos llamados *piconet* y cada una tiene la capacidad de hasta 8 dispositivos; todos ellos, sincronizados tanto en tiempo como en frecuencia; y se caracterizan por una secuencia de salto diferente (*frequency-hopping*). El canal o ancho de banda es compartido por el conjunto: maestro y esclavo o esclavos.

En una piconet es posible que pueda haber más de siete esclavos pero únicamente siete de ellos podrán estar activos simultáneamente. El solapamiento entre las áreas de cobertura de dos piconet cercanas da lugar a una *scatternet*. Cuando esto ocurre, los esclavos de una piconet pueden actuar como maestros de la otra mediante un esquema de multiplexión por división de tiempo (TDM).

Cada canal se especifica por una secuencia pseudo-aleatoria que define el modo en que se realizarán los saltos en frecuencia. Esta secuencia es única para cada piconet y depende esta de la dirección del dispositivo maestro, mientras que la fase la determine el reloj del maestro. Entonces el canal de la piconet queda dividido en slots temporales y en cada uno de ellos, tanto el maestro como los esclavos pueden transmitir información. El maestro dice a los clientes acerca de su propia secuencia de salto. El esclavo usa la misma frecuencia para regresar la respuesta que fue inicialmente usada por el maestro. Un simple dispositivo es requerido para usar un solo canal durante un tiempo, pero mejoras en los dispositivos pueden hacer un multiplexaje paralelo sobre varios canales físicos.

El salto de frecuencia es usado como una primera técnica de espectro extendido (*spread spectrum*). Esto ha sido mantenido desde la primera versión de Bluetooth.

La capa física está basada, para la tasa de transmisión básica, en saltos de frecuencia con modulación GFSK. En mejoras en las tasas de transmisión se usa una diferente modulación; sin embargo, el encabezado es siempre enviado en la misma velocidad baja y utilizando modulación GFSK. Con la modulación PSK alcanza un ancho de banda de 2 Mbps. Se basa en un 90° *Phase shift keying* ($\pi/4$ -DQPSK). En 3Mbps se basa en un 8-ario manipulación por desplazamiento de fase (8DPSK). En la Tabla 2.1 se muestra la relación entre los *bits* recibidos y el cambio detectado en la fase para el caso de los 2 Mbps.

Bit(2k-1)	Bit(2k)	Φ_k
0	0	$\pi/4$
0	1	$3\pi/4$
1	1	$-3\pi/4$
1	0	$-\pi/4$

Tabla 2.1 Modulación PSK, 2 Mbps de transmisión

El salto en frecuencia requiere que los cambios sean de 1600 hops/s en una transmisión de datos, y 3200 en investigación y paginación.

La información se transmite fragmentada en paquetes. Cada paquete está formado por tres bloques: el código de acceso, la cabecera y la carga útil. El código de acceso y la cabecera son de longitud fija (72 bits y 54 bits respectivamente) mientras que el tamaño de la carga útil puede variar.

2.6.2 Wi-Fi (802.11)

Las redes Wi-Fi usan estándares de radio llamadas 802.11 para proveer seguridad, fiabilidad y una rápida conectividad inalámbrica. Una red inalámbrica Wi-Fi puede ser usado para conectar dispositivos electrónicos entre sí a la Internet, y a las redes alámbricas las cuales usan tecnología Ethernet. Las redes *Wi-Fi* operan en las bandas de radio 2.4GHz y 5 GHz con algunos productos que operan en ambas bandas (dual band).

Los productos *Wi-Fi* operan sobre ondas de radio, de la misma manera que los teléfonos celulares, apertura de puertas de garage, tv, radio, sistemas de navegación GPS o microondas. Cada uno de esos productos opera en una específica fracción o banda de frecuencia del espectro de radio, por ejemplo:

- AM, banda de emisión (530-1610 kHz);
- banda de onda corta (5.9-26.1 MHz);
- banda civil (26.965-27.405 MHz);
- canales de televisión 2-6(54-88 MHz);
- FM , banda de emisión (88-108 MHz);
- Wi-Fi* (2.4GHz or 5GHz).

Los productos Wi-Fi operan en las bandas 2.4GHz o 5GHz. Esas bandas son designadas como “*license-free*”, lo cual indica que cualquier individuo puede usar productos diseñados para esas bandas sin una licencia gubernamental. Debido a que las bandas son de “licencia libre”, es sumamente importante para los fabricantes asegurar que sus productos cumplen con el estándar de interoperabilidad establecida por las verificaciones *Wi-Fi*. La característica de *interoperabilidad* significa que los productos de diferentes compañías trabajen juntos. Una amplia variedad de productos disponibles a escoger puedan ser mezclados y empatar con otros productos *Wi-Fi* con la confianza de que puedan trabajar juntos.

Identificación 802.11

802.11 Fue desarrollado por la IEEE para diferenciar entre varias familias de tecnologías. Los productos Wi-Fi son identificados como 802.11, y son más adelante identificados por una letra que identifica específicamente la tecnología en operación, tal como 802.11a. Los productos de *Wi-Fi* son clasificados por un sistema Decimal DEWEY (Herramienta de clasificación y organización).

Cada configuración es definida por un conjunto de características que relaciona la ejecución, frecuencia y ancho de banda. Cada generación lleva mejoras y puede incluir otras características que fabricantes pueden decidir a implementar.

A la fecha han sido 4 generaciones de productos disponibles y más estándares están en desarrollo para sumarse a las características y mejoras de ejecución y seguridad.

Tabla 2.2 Generaciones Wi-Fi

Tecnología Wi-Fi	Banda de fr	Máxima velocidad de transmisión
802.11a	5 GHz	54 Mbps
802.11b	2.4 GHz	11 Mbps
802.11g	2.4 GHz	54 Mbps
802.11n	2.4 GHz, 5 GHz, 2.4 or 5 GHz (elegible), 2.4 and 5 GHz (coexistente)	450 Mbps

2.6.3 ZIGBEE (IEEE 802.15.4)

ZigBee es el estándar IEEE 802.15.4 orientado a aplicaciones de domótica e industriales. Se caracteriza por ser una tecnología de bajo costo y bajo consumo de energía; ideal en donde se requiere una tasa baja de transmisión de datos. ZigBee surge como una necesidad de formar redes ad-hoc mediante una interfaz de radio digital bidireccional; sin requerir configuración externa o administración de red; lográndose organizar de manera automática. Esta tecnología es desarrollada por ZigBee Alliance para redes de tipo Área Personal o WPAN. ZigBee Alliance ofrece dos especificaciones como base de sistemas de red para facilitar su estandarización y garantizar la interoperabilidad.

Especificación ZigBee (ZigBee 2007)

Las especificaciones básicas de ZigBee definen: la inteligencia de ZigBee, eficiencia-costo y energía-eficiencia de una red en malla. ZigBee es innovador; es configurable por sí mismo y cuenta con un sistema de restauración redundante; es de bajo costo y los nodos son de muy baja potencia, que hacen una flexibilidad única de Zigbee; así como movilidad y fácil de usar.

Zigbee es disponible en dos conjuntos de características: ZigBee PRO y ZigBee. Ambos definen como operan las redes en malla. ZigBee PRO es la especificación más usada y es optimizada para bajo consumo de potencia; soporta grandes redes con miles de dispositivos.

Las técnicas de modulación varían de acuerdo a la banda de uso. Direct sequence spread spectrum (DSSS) es usada en todos los casos. Sin embargo, para las bandas 868 y 915 MHz la actual forma de modulación es la binary phase shift keying (BPSK). Para la banda de 2.4 GHz, es empleada la offset quadrature phase shift keying (O-QPSK)

Especificación ZigBee RF4CE

ZigBee RFC4CE fue diseñado para un uso especial, ya que es utilizado para simplificar aplicaciones de control bilateral de dispositivo a dispositivo, que no requieren características de capacidad de malla de redes ofrecidas por Zigbee 2007. ZigBee RF4CE ofrece requerimientos de tamaño pequeño de memoria de tal modo que permite implementaciones de bajo costo. La simple topología del dispositivo a dispositivo provee facilidad en el desarrollo y prueba, resultando en un rápido tiempo para puesta en el mercado.

Características generales

- Dual PHY (2.4GHz y 868/915 MHz)
- Velocidad de transmisión de 250 kbps (@2.4 GHz), 40 kbps (@ 915 MHz), y 20 kbps (@868 MHz)
- Optimizado para aplicaciones de bajo ciclo de trabajo (<0.1%)
- Acceso al canal mediante CSMA-CA
- Alto rendimiento y baja latencia para dispositivos de bajo ciclo de duración como sensores y controladores
- Baja potencia
- Direccionamiento de hasta:
 - 18,450,000,000,000,000 dispositivos (64 bit IEEE address)
 - 65,535 redes
- Ranuras opcionales de tiempo garantizadas para aplicaciones que requieran baja latencia
- Un completo protocolo de “hand-shaked” para lograr transferencias confiables
- Rango: 50m típica

La capa física a 2.4 GHz emplea una técnica de modulación semiortogonal basada en métodos **DSSS** (*Direct Sequence Spread Spectrum*). Los datos binarios están agrupados en símbolos de 4 bits y cada símbolo especifica una de las 16 secuencias de transmisión semi-ortogonales de código de pseudo-ruido (**PN**).

En la banda de 2.4 GHz, para compensar la interferencia, ZigBee incorpora un IEEE 802.15.4 que utiliza un protocolo CSMA-CA que reduce la probabilidad de interferir con otros usuarios. Además usa retransmisión automática para asegurar la robustez de la red. Debido a que el ciclo de trabajo de un producto ZigBee es generalmente muy bajo, relativamente pocos paquetes de datos son transmitidos; por lo tanto se reduce la probabilidad de una transmisión incorrecta.

ZigBee incluye también características de prevención de colisiones, receptor de detección de energía recibida, indicador de calidad de enlace, valoración de canal libre, reconocimiento, seguridad, soporte para slots de tiempo garantizados y actualización de paquetes asegurada.

Esta tecnología soporta múltiples topologías para su conexión en red, entre ellas las de tipo “estrella”, “punto a punto” y “punto a multipunto”.

La IEEE define dos tipos de dispositivos ZigBee: Full Function Devices (FFD) y Reduced Function Devices (RFD).

Las características de FFD y RFD son las siguientes:

- * Dispositivos de función completa (*FFD*)
 - Pueden funcionar en cualquier topología
 - Capaces de ser el coordinador de la red
 - Puede comunicarse con cualquier otro equipo.
- * Dispositivos de función reducida (*RFD*)
 - Topología limitada a estrella
 - No puede ser un coordinador
 - Puede solo hablar con el coordinador de la red.
 - Su implementación es muy simple

Una red IEEE 802.15.4/ZigBee requiere de al menos un FFD como coordinador, pero los demás dispositivos pueden ser reducidos a RFD.

Sensibilidad y Potencia

Las especificaciones actuales de sensibilidad de IEEE 802.15.4 especifican -85 dBm para la capa física a 2.4 GHz y de -92 dBm para la capa de física a 868-915 MHz

El estándar IEEE 802.15.4 especifica que cada dispositivo debe de ser IEEE 802.15.4 – ZigBee capaz de transmitir al menos a 1 mW, pero dependiendo de las necesidades de la aplicación, la potencia de transmisión puede ser mayor. Los dispositivos típicos (1mW) se esperan que cubran un rango de entre 50-100 metros.

2.6.4 Infrarrojo (IrDA)

La Luz Infrarroja es un tipo invisible de radiación electromagnética ubicada en la parte final baja del espectro electromagnético. En general, los métodos de conexiones de redes basadas en infrarrojo pueden ser divididos en dos categorías: emisión directa y emisión difusa. La emisión directa de infrarrojo es un método punto a punto y requiere una línea de vista limpia entre dos dispositivos. La emisión difusa de infrarrojo usa el reflejo de la energía de la luz emitida para la transmisión de datos. El sistema de emisión difusa no requiere de línea de vista, pero el uso de la energía reflejada hace que la velocidad de datos sea lenta.

La ventaja de los sistemas de infrarrojo es que tiene más partes sin regular, nada caros e inmune a la interferencia de comunicaciones de alta frecuencia como es el radio. Sin embargo, hay importantes limitaciones. Los sistemas de emisión directa no pueden penetrar objetos sólidos, su rango es de pocos metros, y es inadecuado para uso en exteriores debido a las condiciones ambientales como la lluvia y la neblina. Recordando, el estándar 802.11 contiene una capa física de infrarrojo (PHY) que no ha sido ampliamente implementada para WLANs debido en gran parte a sus limitaciones.

El principal grupo dedicado en crear y promocionar los sistemas de redes infrarrojas es *Infrared Data Association (IrDA)*. IrDA tiene creado un conjunto de corto alcance, y estándares de conexiones de red infrarrojas de punto a punto. En la actualidad hay dos básicas familias de *IrDA*: *IrDA-control* e *IrDA-Data*. *IrDA-Control* es un protocolo de baja velocidad optimizado para uso con dispositivos de control inalámbrico (controles remoto, gamepads...). El uso de *IrDA-control* ha llevado progresivamente a aplicaciones como el control remoto universal. Como los sistemas 802 de la IEEE, *IrDA-Control* tiene PHY, *Medium Access Control (MAC)*, y protocolos de elementos LLC. El protocolo de *IrDA-Control* opera en 75Kbps y tiene requerimientos de baja potencia. Un host (anfitrión) puede comunicarse con ocho periféricos simultáneamente. El control de enlace también a asegurado mecanismos de entrega de datos tales como la secuenciación y retransmisión.

IrDA-Data es un estándar de conexión de red de datos inalámbrica como Bluetooth u 802.15. Éste es bidireccional, de protocolo punto a punto, diseñado para operar en distancias que son menores a un metro y en velocidades de 9.6Kbps a 16Mbps. El rango puede ser extendido hasta dos metros pero a costa de mayor potencia. La versión de baja potencia sacrifica el rango (20 a 30 cm), pero esto reduce el consumo de potencia en un factor de diez.

La Parte del protocolo IrDA tiene tres capas obligatorias: PHY, la *Infrared Link Access Protocol (IrLAP)* y la *Infrared Management Protocol (IrLMP)*. La IrLAP define el método de la conexión de los dispositivos punto a punto, incluyendo la detección del dispositivo. El IrLMP permite múltiples conexiones lógicas y maneja servicios de IrDA-Data a través de *Information Access Service*.

Hay también muchas opciones de protocolo para permitir funciones como *infrared serial/parallel port emulation (IrCOMM)*, Transferencia de imagen digital por infrarrojo (*IrTran-P*), *Infrared Local Area Networks Connectivity (IrLAN)* e *Infrared mobile Communication s (IrMC)*. Éstos protocolos amplían IrDA-Data para uso en aplicaciones específicas, por ejemplo, IrMC especifica el intercambio de las cadenas de audio y uso de datos en aplicaciones del teléfono móvil (mensajes de texto, contacto, calendario,...).

Aunque Bluetooth e IrDA pueden considerarse como sobrepuestos, el mercado muestra que ellos pueden existir en aplicaciones complementarias. El nicho de Irda se ha encontrado para rangos de corto alcance, intercambio seguro de datos cuando una señal de difusión es la apropiada. La liberación de productos con ambas IrDA y con capacidades de redes de conexión de radio base, continúan a ser el alimento para las capacidades de IrDA-Data, para una fácil coexistencia con radio y su extensión dentro de las áreas de aplicación como imágenes digitales y comunicaciones móviles.

3.1 Introducción

El subsistema de comunicaciones para un picosatélite real rebasa las necesidades de un sistema simulador de este tipo, por lo que se buscó hacer un subsistema adecuado para SATEDU.

El subsistema de comunicaciones para este simulador es de bajo consumo de energía, así que es suficiente con la proporcionada por el Subsistema de Potencia; esto es posible para la tarjeta que se integra al SATEDU. La tarjeta que se conecta a un puerto *USB* obtendrá la correspondiente energía de la PC.

En este capítulo se toca el tema de: la arquitectura de las tarjetas, el diseño de éstas, y las consideraciones para lograr el mejor desempeño en la operación y garantizar los mejores resultados.

3.2 Arquitectura de la electrónica de las tarjetas de comunicaciones para el SATEDU y para PC y su diseño electrónico asociado

Ambas tarjetas parten de un diseño similar. Las tarjetas, en esencia, están compuestas por un transceptor de radio frecuencia y un microcontrolador (*MCU*). Esto hace que el diseño sea más simple, más rápido y se evite problemas de compatibilidad tecnológica; además que, económicamente, sea benéfico desde diversos puntos de vista.

Por otro lado, mientras que la tarjeta de comunicaciones de SATEDU tiene un bus cuyas vías son destinadas para la comunicación con la tarjeta Computadora de Vuelo; la Tarjeta Interfaz se conecta a la PC por medio de una comunicación serial, usando el estándar *USB*. La tarjeta de comunicaciones que se encuentra en el SATEDU cuenta con un reloj que permitirá realizar los registros de datos en tiempo real, creando un archivo de registro de operaciones (*log*) o permitir la programación de rutinas. Adicionalmente, el usuario, por medio de *LEDs* (diodo emisor de luz) indicadores, puede verificar el envío y recepción de datos a través del puerto serie de la PC y la tarjeta conectada a esta.

A lo largo de este capítulo se ha indicado con una “*A*”, “*B*”, “*C*” que corresponde a referirse al “Apéndice A”, “Apéndice B”, “Apéndice C”, respectivamente para su consulta)

3.2.1 Tarjeta electrónica de comunicaciones para el SATEDU: SATEDU-COMS (SAT)^{A,B}

La arquitectura que se muestra en la Figura 3.1, corresponde a la tarjeta implementada como Subsistema de Comunicaciones o tarjeta SATEDU-COMS (SAT), la cual está contenida en el sistema simulador satelital SATEDU. (Para esta sección y ver el esquemático y la lista de componentes referirse a Apéndice A”, “Apéndice C”). En ella se muestran las líneas que comunican los circuitos integrados y donde las comunicaciones se logran a través del protocolo síncrono. El microcontrolador realiza las funciones de dispositivo maestro, mientras que el chip de radiofrecuencia y el reloj en tiempo real fungen como esclavos. Además, se indican la líneas destinadas a la programación y aquellas que le permiten comunicarse con la computadora de vuelo; así también, el *dip switch* que permite definir el canal de radiofrecuencia de operación; y las líneas disponibles para su uso.

Cabe hacer notar que en la figura arriba señalada tiene un bloque denominado *acoplamiento* y este consiste de un divisor de voltaje. El divisor de voltaje, en esta aplicación, permite unir dos circuitos integrados, PIC18F2321^A y CC2500^A, que operan a diferentes niveles de voltaje; evitando que uno dañe al otro.

Los recursos disponibles del PIC18F2321, que no son utilizados, pueden ser usados para pequeñas implementaciones adicionales; o bien, pueden sustituir la función de aquellas cuya electrónica asociada sea identificada como dañada. Se puede llegar a estos recursos por medio de un conector el cual contiene la extensión de los accesos; de esta manera, se logra permitir un fácil acceso a ellos evitando limitaciones.

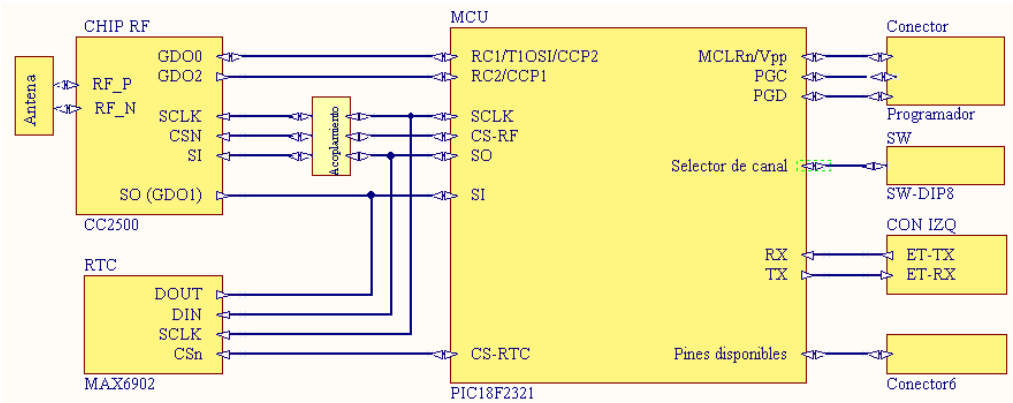


Figura 3.1 Buses de control y transmisión de datos

Módulo de radiofrecuencia (transceptor Chip RF CC2500)⁴

El transceptor utilizado para éste desarrollo es un CC2500 de Texas Instrument (Figura 3.2) de baja potencia con una banda de frecuencia de 2400 a 2483.5 MHz, ideal para aplicaciones de tipo industrial, científico y médico. Este circuito maneja modulaciones *OOK*, *2-FSK*, *GFSK* y *MSK*; además que es adecuado para *FHSS (Frequency hopping Spread Spectrum)* y sistemas multi-canal.

El módulo de radio frecuencia cuenta con un receptor de baja frecuencia intermedia (*low-IF*). Al recibir la señal de radiofrecuencia, ésta es aumentada por un amplificador de bajo ruido (*Low-noise amplifier; LNA*) y convertida en señales ortogonales (señales *I* y *Q*) para la frecuencia intermedia (IF). En IF, la señal en fase o en cuadratura (*In phase / Quadrature; I/Q*) es digitalizada por el convertidor analógico digital (*ADCs*). De manera digital, se lleva a cabo el control automático de ganancia (*AGC*), el fino filtrado del canal y la sincronización de la demodulación del *bit*/paquete.

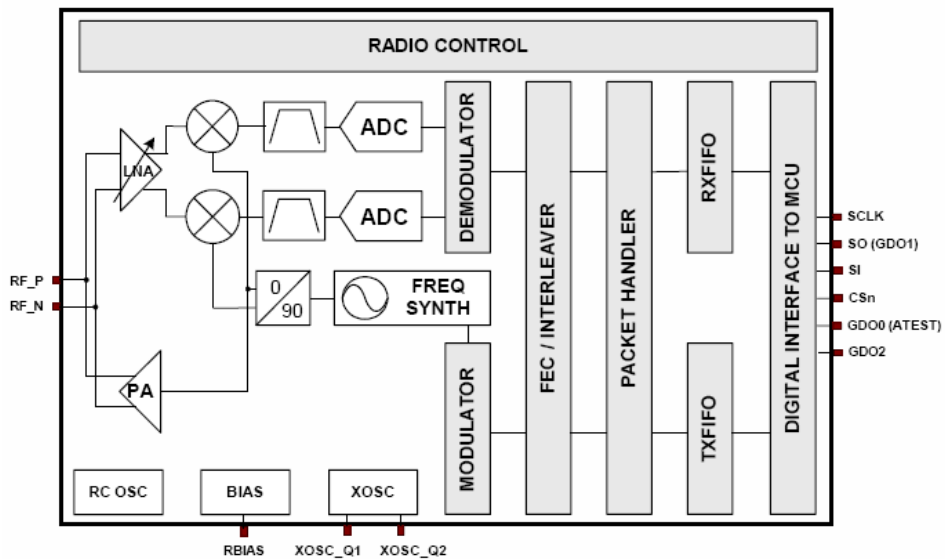


Figura 3.2 Diagrama de bloques simplificado

La parte transmisora de CC2500 se basa en la síntesis directa de la frecuencia RF. El sintetizador de frecuencia incluye un oscilador interno controlado por voltaje (LC-VCO) y un cambiador de fase de 90 grados para generar las señales I y Q del oscilador local (LO) para los mezcladores convertidores-reductores en modo de recepción.

El cristal – del cual se hablará posteriormente – genera la frecuencia de referencia para el sintetizador así como el reloj del convertidor analógico digital (ADC) y la parte digital.

Una interface serial SPI (de cuatro hilos) es usada para la configuración y el acceso al *buffer* de datos.

La base digital incluye: soporte para la configuración del canal, el manejo de paquetes, y el almacenamiento temporal de datos.

El empaque del circuito es de talla pequeña, de 4×4 mm, de 20 pines. El empaque cumple con las directivas RoHS, esto lo hace más amigable con el medio ambiente pues está libre de algunas sustancias peligrosas.

En la Figura 3.3 se ilustra el diagrama de pines y en la Tabla 3.1 la descripción del uso al cual son destinados cada uno de los pines.

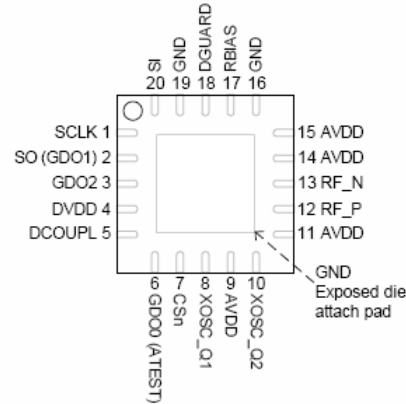


Figura 3.3 Diagrama de pines del Transceptor de RF CC2500

PIN	Mnemónico	USO
1	SCLK	SPI -reloj de entrada
2	SO (GDO1)	SPI- salida de datos
3	GDO2	Salida para uso genérico conectado a MCU(12)
4	DVDD	Suministro de energía de 3.3V para las I/O 's digitales y el regulador de voltaje del núcleo digital
5	DCOUPL	Salida del suministro de energía digital para el desacoplamiento
6	GDO0	Entrada /salida para uso genérico conectado a MCU(13)
7	\overline{CS}	SPI- Chip select
8	XOSC_Q1	Cristal oscilador (pin 1)
9	AVDD	Suministro de energía de 3.3V para las conexiones analógicas
10	XOSC_Q2	Cristal oscilador (pin 2)
11	AVDD	Suministro de energía de 3.3V para las conexiones analógicas
12	RF_P	Entrada de señal RF positiva asía LNA en modo receptor Salida de señal RF positiva de PA en modo transmisor
13	RF_N	Entrada de señal RF negativa asía LNA en modo receptor Salida de señal RF negativa de PA en modo transmisor
14	AVDD	Suministro de energía de 3.3V para las conexiones analógicas
15	AVDD	Suministro de energía de 3.3V para las conexiones analógicas
16	GND	Tierra analógica
17	RBIAS	Resistencia externa de bias para la corriente de referencia.
18	AVDD	Suministro de energía de 3.3V para las conexiones analógicas
19	GND	Tierra digital
20	SI	SPI- datos de entrada

Tabla 3.1 Uso de pines del Chip RF CC2500

Diseño asociado al módulo de radio frecuencia (RF)^A

El circuito integrado de radiofrecuencia requiere de componentes externos para poder llevar a cabo sus funciones. Los tamaños de los componentes externos y sus magnitudes están basados en las recomendaciones del documento *CC2500EM reference design [4]*, y son altamente recomendados.

El suministro de energía debe ser muy cercano a los pines dedicados para este propósito; y cada uno de estos *pins*, debe contar con un capacitor de desacoplo; este capacitor debe estar lo más cercano posible. Los valores de los capacitores son muy importantes para permitir una operación óptima y éstos, por supuesto, pueden ser consultados en el mismo *CC2500EM reference design*.

La resistencia RBIAS (R10)^A se utiliza para establecer una exacta corriente interna de polarización; y el capacitor de desacoplo C10^A, se utiliza para la parte digital del regulador de voltaje interno del *chip*.

En el circuito de radiofrecuencia se agrega una ferrita (F1) en la línea de suministro de energía, con el fin de funcionar como filtro de interferencia electromagnética ocasionada por otros dispositivos, que emiten ondas en las frecuencias de radio.

El arreglo compuesto por L2, C13, C15 y L3 (Ver figura A.2 y A.5 del Apéndice A) constituye el *balun*, que convierte la señal diferencial de RF dentro del CC2500 a una única señal final de RF. Los capacitores C14 y C16 se requieren para el bloqueo de la componente de DC. Mientras la red LC tenga los valores apropiados, el *balun* también transforma la impedancia para igualarla con los 50Ω de la antena.

En los sistemas de radio de baja potencia, los amplificadores de potencia deben ser eficientes y mantener el consumo de potencia bajo, pero éstos usualmente no son lineales y, por lo tanto, introducen distorsión armónica. Si los niveles de las armónicas salientes son muy altos, algunos filtros deberán ser insertados después de los amplificadores de potencia para reducir las armónicas a niveles lo suficientemente bajos, esto es debido a que regulaciones regionales definen los máximos niveles de potencia de armónicas permitidos.

El filtro de radiofrecuencia usado para atenuar las armónicas es una configuración tipo Pi (Π) de filtro Chevichev-LC (Figura 3.4), paso bajas, de rizo de 3 dB, donde:

$$L = \frac{35.6}{\omega_C} \quad C = \frac{0.067}{\omega_C}$$

$$\omega_C \approx \omega_{RF} \cdot \left(\frac{1}{1-0.1333} \right),$$

donde

$$\omega_C = 2 \cdot \pi \cdot f_C \quad \text{y } f_C \text{ es la frecuencia de corte}$$

$$\omega_{RF} = 2 \cdot \pi \cdot f_{RF} \quad \text{y } f_{RF} \text{ es la frecuencia de transmisión de RF .}$$

El filtro está diseñado para una terminal de impedancia de 50Ω. En algunos casos este tipo de filtro no provee suficiente atenuación de armónicas, debido a que solo hay un componente en serie y hay demasiado acoplamiento entre la entrada y la salida del filtro.

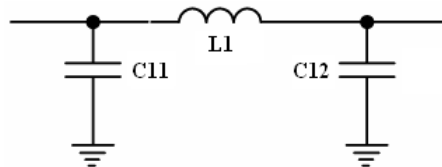


Figura 3.4 Filtro LC tipo PI

Se puede mejorar esta etapa de filtrado mediante un filtro RF tipo T (Figura3.5). Este filtro proporciona grandes mejoras en la atenuación en la banda de paro a comparación del filtro tipo Π. El acoplamiento entre la

entrada y la salida es reducido debido a que hay dos componentes en serie. La desventaja de éste tipo de filtro es que es más sensible a las capacitancias parásitas paralelas y por lo que debe ser finamente ajustado tomando en cuenta los efectos parásitos del diseño de la PCB.

Para obtener:

$$Z_{L101} = \frac{Z_{L1} \cdot Z_{C11}}{Z_{L1} + Z_{C11} + Z_{C12}}$$

$$Z_{C101} = \frac{Z_{C12} \cdot Z_{C11}}{Z_{L1} + Z_{C11} + Z_{C12}}$$

$$Z_{L102} = \frac{Z_{C12} \cdot Z_{L1}}{Z_{L1} + Z_{C11} + Z_{C12}}$$

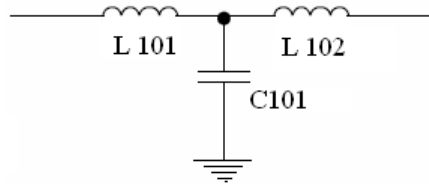


Figura 3.5 Filtro LC tipo T

El cristal (Xtal1) , de frecuencia de 26 MHz, opera en paralelo al componente CC2500 y se conecta en los pines: XOSC_Q1 y XOSC_Q2. El cristal requiere de dos capacitores (C8 y C9) de carga conectados a estos mismos pines. El valor del capacitor de carga depende de la capacitancia total de carga C_L específica para el cristal. La capacitancia total vista desde las terminales del cristal sería igual a C_L para el cristal a oscilar en la frecuencia especificada.

$$C_L = \frac{1}{\frac{1}{C8} + \frac{1}{C9}} + C_{parásita} = 16pF$$

La $C_{parásita}$ se constituye de la capacitancia de entrada del pin y la capacitancia derivada en el PCB. Típicamente $C_{parásita}$ es igual a 2.5 pF.

La amplitud del cristal oscilador es regulada. Esto significa que una corriente grande es usada para dar inicio a las oscilaciones. Cuando se va logrando la amplitud, la corriente es reducida lo necesario para obtener un señal variando en los 0.4 Vpp. Esto asegura un rápido inicio y mantiene el manejo de nivel a un mínimo.

Antena de 1.2 dBi (2.4 a 2.5 GHz) ^A

La antena Mica 2.4 GHz (Figura 3.6) está diseñada para aplicaciones que trabajan en la banda de 2.4 a 2.5 GHz. La antena es de polarización lineal, con impedancia de 50 Ohms y opera de -40 a 85 °C.

La antena es un tipo de dispositivo de montaje superficial (*Surface Mount Device, SMD*). La antena requiere un plano de tierra y un especial cuidado en la ubicación de la misma. Para ubicarlo se siguieron las sugerencias que marca el fabricante.



Figura 3.6 Antena Mica 2.4GHz

En la Tabla 3.2 se muestran los detalles de la misma .

	Características			Condiciones
	Mínima	Típica	Máxima	
Pico de ganancia	0.8 dBi	1.2 dBi	1.9 dBi	Frecuencia de 2.4-2.5 GHz medido en 3D a corta distancia
Eficiencia	70%	75%	79%	
VSWR	1.0:1	1.5:1	1.9:1	Frecuencia de 2.4-2.5 GHz medido en analizador de redes

Datos basados en la tabla de referencia del fabricante , Antenova .

Tacla 3.2Características eléctricas

Microcontrolador PIC18F2321 ^A

El microcontrolador PIC18F2321 es el circuito que controla las acciones que se llevan a cabo en cada una de las tarjetas que forman el Subsistema de Comunicaciones. En el MCU se ejecuta el código que está almacenado en su memoria programa. Dicho código define la operación de cada uno de los circuitos. El microcontrolador ejecuta instrucciones para ingresar y modificar los registros de configuración de cada circuito integrado y así, cada uno toma el papel que juega en los eventos de transmisión y recepción del subsistema.

El PIC18F2321 establece comunicación con la Computadora de Vuelo cada vez que hay una recepción y transmisión de datos. Este microcontrolador recibe el comando del modem de radiofrecuencia e informa a la Computadora de Vuelo sobre la petición recibida. Él o los comandos de control son enrutados nuevamente por la computadora de Vuelo hacia el subsistema correspondiente para su ejecución. El PIC18F2321 recibe los datos de telemetría y, en general, cualquier comando que proviene de la CV, para posteriormente enrutarlos hacia el módulo de radiofrecuencia, y enviar la información al Segmento de Supervisión y Mando.

El microcontrolador elegido para esta aplicación tiene una tecnología denominada nanoWatt, que son una serie de características que permiten reducir el consumo de potencia. El consumo de energía se reduce mientras se ejecuta código; por temporización del controlador de la fuente del Timer1 o del bloque del oscilador interno. También puede reducirse el consumo de potencia deshabilitando el CPU, manteniendo los periféricos operando en uno de los múltiples modos IDLE. Los requerimientos para Timer1 y Watchdog también son minimizados. Y, en general, el código de usuario puede invocar modos de manejo de energía aplicando ideas de ahorro durante el diseño del software.

El MCU tiene una memoria persistente con ciclos de escritura y borrado de alrededor de cien mil para memoria programa, y un millón para la EEPROM. Los datos pueden ser retenidos sin refrescarse por una estimación poco mayor a 40 años. También una característica especialmente importante es que el dispositivo puede escribir a su propia memoria programa, bajo un software interno de control. Para eso se requiere del uso de una rutina de *Bootloader*, localizado en el bloque protegido *Boot* en la parte superior de la memoria programa; esto hace posible crear una aplicación que permita actualizarse a sí misma en el campo en cualquier momento.

Mejoras en el módulo CCP, en el modo PWM, se provee de 2 salidas para control de drivers de medio y completo puente. Así también, incluye el apagado automático, para deshabilitar las salidas PWM dentro de interrupciones u otro tipo de condiciones y, después, auto reiniciarse para activar las salidas una vez que la condición ha sido restaurada.

El módulo convertidor de 10 bits A/D incorpora un tiempo programable para la adquisición de datos, permitiendo a un canal ser seleccionado e iniciar la conversión sin esperar un periodo de muestreo y así, poder reducir código.

El EUSART(*Enhanced Addressable USART*) es capaz de operar con el estándar RS-232. Otras mejoras que se incluyen es la detección automática del baudaje y un generador de tasa de baudios de 16 bits para mejorar la resolución .

El extendido *Watchdog Timer* (WDT) incorpora una versión mejorada de un preescalador de 16 bits que permite un amplio rango de espera que es estable frente a variaciones de voltaje y temperatura .

El MCU cuenta con pines dedicados (Dedicated ICD/ICSP Port) para el debugger y programación que no son multiplexados con otras características del dispositivo.

En la tabla 3.3 se muestran las características generales del MCU utilizado.

Device	Program Memory		Data Memory		I/O	10-bit A/D (ch)	CCP/ ECCP (PWM)	MSSP		EUSART	Comp.	Timers 8/16-bit
	Flash (bytes)	# Single-Word Instructions	SRAM (bytes)	EEPROM (bytes)				SPI	Master I ² C™			
PIC18F2321	8K	4096	512	256	25	10	2/0	Y	Y	1	2	1/3

Tabla 3.3 Características esenciales Microcontrolador PIC18F2321

En la Tabla 3.4 se describe el uso para cada uno de los pines del MCU que será utilizado en esta tarjeta; y en las Figuras 3.7 y Figura 3.8 se muestran el diagrama de pines y el diagrama de bloques del mismo microcontrolador.

PIN	Mnemónico	USO
1	MCLRn/VPP/RE3	Usada para inyectar el voltaje de programación y el botón de RESET
2	RA0/AN0	Conectado y control por SW-DIP8 (7)
3	RA1/AN1	Conectado y control por SW-DIP8 (8)
4	RA2/AN2/Vre-/CVref	Conectado a conector *B (1)
5	RA3/AN3/Vref+	Conectado a conector *B (2)
6	RA4/T0CK1/C1OUT	Controla CS del reloj en tiempo real (MAX6902(5))
7	RA5/AN4/SS/HLVDIN/C2OUT	Controla CS del CHIP RF CC2500(7)
8	VSS	Tierra
9	OSC1/CLK1/RA7	Reloj (CWX815-10MHz)
10	OSC2/CLKO/RA6	Conectado a conector *B (3)
11	RCO/T1OSO/T13CKI	Conectado a conector *B (4)
12	RC1/T1OSI/CCP2	Disponible para control de GDO0 del CC2500
13	RC2/CCP1	Disponible para control de GDO2 del CC2500
14	RC3/SCK/SCL	proporciona el reloj (SCLK) del CC2500 y del reloj en tiempo real (MAX6902(1))
15	RC4/SDI/SDA	Envía datos a SO del CC2500(2) y a DOUT del reloj en tiempo real MAX6902(2)
16	RC5/SDO	Recibe datos SI del CC2500(20) y de DIN del reloj en tiempo real MAX6902(3)
17	RC6/TX/CK	Transmite los datos provenientes de la "Estación terrena"
18	RC7/RX/DT	Recibe los datos provenientes de la "Estación terrena"
19	VSS	Tierra
20	VDD	Conectada a suministro de 5 V.
21	RB0/INT0/FLT0/AN10	Conectado y control por SW-DIP8 (1)
22	RB1/INT1/AN10	Conectado y control por SW-DIP8 (2)
23	RB2/INT2/ANT8	Conectado y control por SW-DIP8 (3)
24	RB3/AN9/CCP2	Conectado y control por SW-DIP8 (4)
25	RB4/KBI0/AN11	Conectado y control por SW-DIP8 (5)
26	RB5/KBI1/PGM	Conectado y control por SW-DIP8 (6)
27	RB6/KBI2/PGC	PGC interfaz para el programador
28	RB7/KBI3/PGD	PGD interfaz para el programador

Tabla 3.4 Uso de pines del microprocesador PIC18F2321

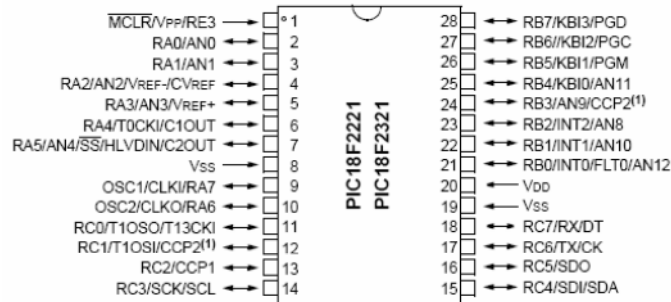


Figura 3.7 Diagrama de pines del microcontrolador PIC18F2321

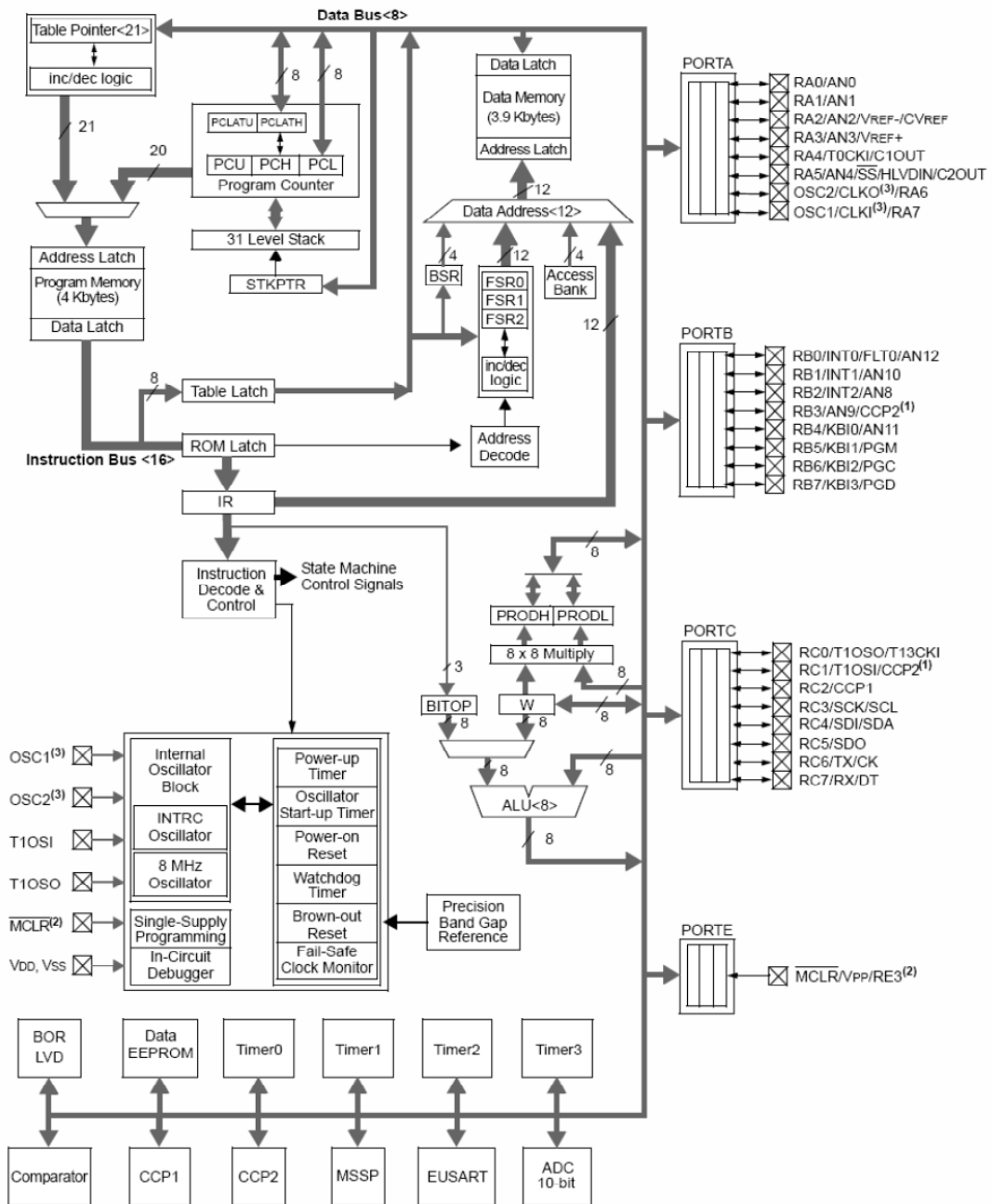


Figura 3.8 Diagrama de bloques del microcontrolador PIC18F2321

Diseño asociado al microcontrolador PIC18F2321^A

La terna de pares de resistencias que forman las resistencias R13 y R14, R15 y R16, R17 y R18, constituyen los divisores de voltaje que acoplan la comunicación del bus SPI (Serial Peripheral Interface) del chip de radiofrecuencia con el microcontrolador.

CWX815 es un cristal oscilador de frecuencia fija. Cumple con la directiva RoHS y es usada para aplicaciones que requieren alta estabilidad y bajo fluctuó. Se conecta en el pin 9 del microcontrolador y su función es ser el reloj externo.

En el pin 1 se encuentra el botón de *reset* así como la alimentación del voltaje de programación desde el programador. PGC y PGD se conectan en el pin 27 y 28 respectivamente.

En el conector Prog se conecta el programador Incheorm ICD2 que es el programador, y que es compatible con el ICD2 de Microchip.

El Switch–DIP8 se utiliza para seleccionar el canal de radiofrecuencia que será usado para la comunicación. Aunque se puede definir el canal *vía hardware*, se espera que en una siguiente versión se acompañe ésta con un cambio *vía software* de forma remota, e incluso, se pueda hacer un modo “búsqueda de canal” para cuando se tenga una constelación de simuladores de satélite. Para cada una de las líneas que conectan éste switch y el correspondiente pin del MCU, es conectada una resistencia de *pull-up*.

El Conector6 (*B) proporciona un fácil ingreso a los puertos disponibles que pueden ser utilizados para otras tareas.

Reloj en tiempo real MAX6902^A

Este circuito tiene todas las características del reloj y provee horas, minutos y segundos, así como el día, mes y año; así como la programación de funciones de alarma y las correcciones que se den durante éste siglo.

El voltaje de operación es de +2V a +5.5 V y requiere de un cristal de 32.768kHz para operar. Cuenta con 31 x 8 *bits* de SRAM (RAM estática). Este circuito integrado es compatible con la interfaz SPI. En las comunicaciones mediante el bus SPI, el MAX6902 actúa como un dispositivo esclavo.

Características adicionales:

Compensación de año bisiesto hasta el año 2100.

Interfaz SPI: 4 MHz a 5V; 1MHz a 2V.

31 x SRAM de 8 *bits* como block de notas para almacenamiento de datos

Baja corriente en cronometraje (400nA at 2V)

Transferencia de datos por *byte* o de múltiples *bytes* (Modo Burst) para lectura o escritura de los Registros del reloj o SRAM

Empaque TDFNP, ultra-pequeño de 8 pines 3 mm x 3 mm x 0.8 mm.

Hora y fecha programable. Función de alarma.

Rango de temperatura de operación de -40°C a 85°C

El microcontrolador se conecta con el CON IZQ (conector izquierdo) por medio de sus líneas ET-TX y ET-RX y estas con la Computadora de Vuelo, el CON IZQ tiene pines destinados y bien definidos para este propósito. (En la tarjeta SATEDU-COMS (PC) también existen estas líneas y estas se conectan al componente FT232BM del USB para la comunicación de la tarjeta con la PC (Segmento terrestre para supervisión y mando de SATEDU).

El LED1 y LED2 y sus protecciones proporcionan la interface visual que indica si hay voltaje VCC-COMS(5) y VCC-COMS(3.3) respectivamente . Esta interface puede ser deshabilitada para efectos de reducción en el consumo de energía.

3.2.2 Tarjeta electrónica interfaz de comunicaciones: SATEDU-COMS (PC)

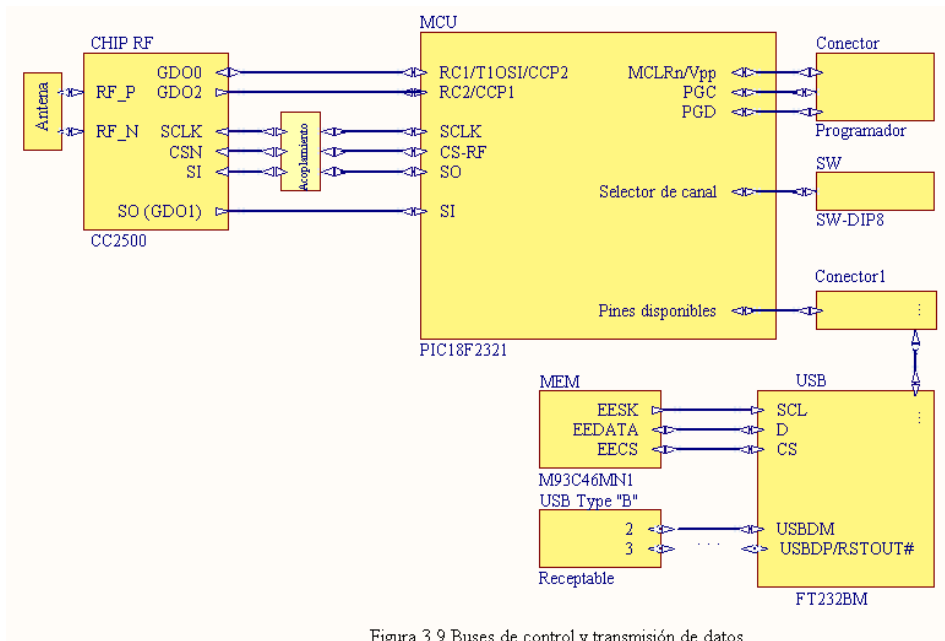


Figura 3.9 Buses de control y transmisión de datos

La tarjeta electrónica que permite la comunicación entre el usuario y SATEDU es muy parecida a la del subsistema; la diferencia es que en esta tarjeta no cuenta con reloj en tiempo real, y el conector de líneas disponibles contiene más de éstas pues hay más puertos no asignados. Además, se agrega un C.I que permite conectar dicha tarjeta con el puerto USB de la computadora personal (PC); haciendo que ésta sea más soportable a diferencia que si tuviera un puerto serial con conector DB9, debido a que éste no está presente como ocurre en la gran mayoría de las computadoras portátiles. (Para esta sección y ver el esquemático y la lista de componentes referirse a Apéndice A”, “Apéndice C)

Se ha hecho referencia a la tarjeta SATEDU-COMS (PC) como Tarjeta interfaz debido a que es una conexión física entre dos sistemas independientes: la PC y el Subsistema de comunicaciones.

USB –FT 232BM^A

El FT232BM es un circuito integrado que permite, por medio del estándar USB, conectar, comunicar y proveer de alimentación eléctrica entre ordenadores y periféricos y dispositivos electrónicos. En este caso se trata de conectar la tarjeta SATEDU-COMS (PC) con una PC.

Las características del componente FT232BM son las siguientes:

- Chip USB para transferencia de datos serial asíncrona.
- Completo *Handshaking* y señales para interface de Modem.
- UART I/F soporta datos de 7/8 Bits, 1/2 Bits de parada y Odd/Even/Mark/Space/No Parity.
- Velocidad de datos 300 => 3M Baud (TTL).
- Velocidad de datos 300 => 1M Baud (RS232).
- 384 Byte de Buffer de recepción / 128 Byte de Buffer de transmisión de datos de alto rendimiento.
- Tiempo de espera ajustable del buffer RX.
- *Hardware* completamente asistido or X-On / X-Off *Handshaking*.
- Soporte para suspensión / reanudación del USB a través de los pines SLEEP# y RI#.
- Soporte para Bus USB de alta potencia energizado por dispositivos a través del pin PWREN#.
- Convertidor de nivel integrado en UART y señales de control para interfaces a lógicas de 5V and 3.3V lógicos.
- Regulador de 3.3V integrado para USB IO.
- Circuito de Power-On-Reset integrado.

- Reloj multiplicador PLL de 6MHz – 48Mhz integrado.
- USB Bulk o modos de transferencia de datos isócronos.
- Suministro de operación de 4.35V a 5.25V.
- Compatible con USB 1.1 y USB 2.0.
- USB VID, PID, número de serie y cadena de descripción del producto en la EEPROM externa.
- EEPROM programable sobre la tarjeta vía USB.

En la Figura 3.10 se muestra el diagrama de bloques del FT232BM. A continuación se describe la funcionalidad de los bloques que componen este circuito integrado.

El regulador 3.3V LDO genera el voltaje de referencia de 3.3V para manejar el buffer de salida de la celda del transceptor USB. Requiere de un capacitor externo (33 nF) de desacoplo unido al pin de salida del regulador 3V3OUT. El regulador también provee potencia de 3.3v al pin RSTOUT#. La principal función de este bloque es energizar el transceptor *USB* y a la celda del Generador de Reset más que energizar la lógica externa. Sin embargo, la circuitería exterior requiere de 3.3V nominales y una corriente no mayor que 5mA que podrían obtener del pin 3V3OUT si es requerida.

La celda del tranceptor USB provee la interfaz física de alta velocidad USB 1.1 / USB 2.0 para el cable USB. El controlador de salida provee el nivel de 3.3volt para el control de señalización del *slew rate*, mientras que un receptor diferencial y dos receptores finales individuales proporcionan los datos de entrada del *USB*, detección de condiciones de SEO y *reset* del *USB*.

El USB DPLL bloquea los datos entrantes del USB NRZI y suministra de forma separada el reloj recuperado y las señales de datos para el bloque de la Máquina de interfaz serial (*Serial Interface Engine, SIE*).

La celda del oscilador de 6MHz genera el reloj de referencia para la entrada del multiplicador X8 Clock. Los 6 MHz se obtienen de un cristal externo o de un resonador cerámico a esa misma frecuencia.

El multiplicador x8 Clock toma los 6MHz de la celda del oscilador y genera un reloj de referencia de 12 MHz para el SIE y para los controles de los bloques de Máquina del protocolo USB y UART FIFO. También genera 48MHz para el USB DPLL y el bloque del generador de tasa de baudios.

La Máquina de interfaz serial (SIE) ejecuta las conversiones paralelo-serie y serie-paralelo de los datos del USB. En acuerdo a las especificaciones de USB 2.0, lleva a cabo el llenado o sin relleno de *bit* y generación o comprobación de CRC5 o CRC16 en el flujo de datos del USB.

La Máquina del protocolo del USB maneja el flujo de datos del dispositivo del USB en la parte final. Maneja las peticiones del protocolo USB de bajo nivel generada por el controlador del host del USB y los comandos para controlar los parámetros de las funciones del UART.

Los datos de la terminal de la salida de datos del USB son almacenados en el buffer Dual Port TX (128 *bytes*) y removidos del buffer al registro de transmisión del UART bajo el control del controlador UART FIFO.

Los datos del registro de recepción de la UART son almacenados en el buffer Dual Port RX (384 *bytes*) antes de ser removidos por el SIE en una petición de datos por USB por datos del dispositivo en la terminal

El controlador FIFO de la UART maneja la transferencia de datos entre los búferes Dual Port RX y TX y los registros de transmisión y recepción del UART.

El UART ejecuta la conversión asíncrona de 7/8 *bits* de paralelo a serie y serie a paralelo de datos en la interface RS-232. Controla las señales soportadas por el UART que incluyen RTS, CTS, DSR, DTR, DCD y RI. El UART Provee una señal de control de habilitación de transmisor (TXDEN) para ayudar con interfaces de transceptores RS485. El UART soporta las opciones de *Handshaking* RTS /CTS, DSR /DTR y X-On/X-off . El *Handshaking* , donde es requerido ,es manejado en *hardware* para asegurar los tiempos de respuesta . El UART también soporta la configuración RS232 Break y las condiciones de detección.

El generador de baudio proporciona un reloj de entrada de X16 a la UART de los 48 MHz del reloj de referencia y consiste de un preescalador de 14 bits y tres bits de registro; los cuales proveen de un ajuste fino en el baudaje (usado para dividir por un número más una fracción). Esto determina la tasa de baudaje del UART, la cual es programada de 183 a 3 millones de bauds.

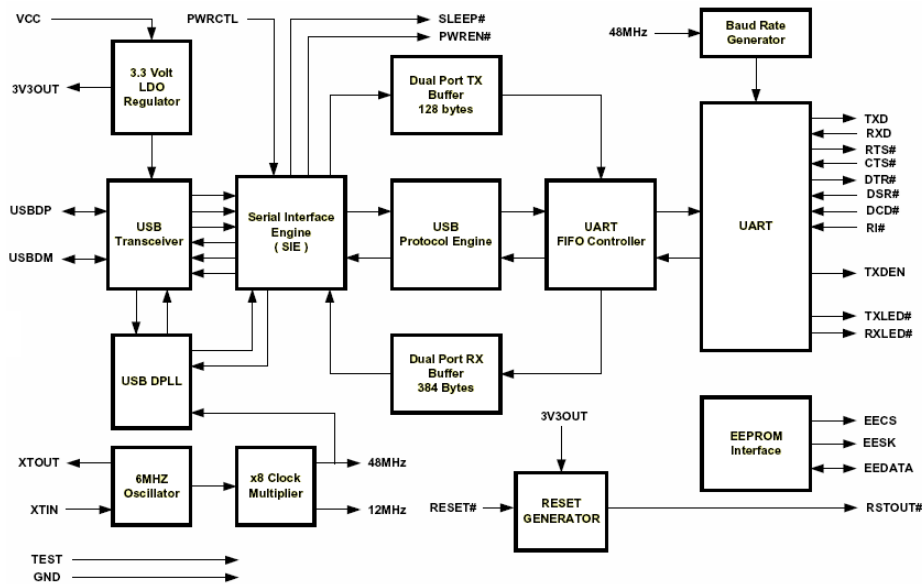


Figura 3.10 Diagrama de bloques de FT232BM

La celda del generador de *reset* proporciona, al circuito interno del dispositivo, la señal (power-on *reset*) de reinicio que garantiza un correcto encendido. Adicionalmente, la entrada RESET# y salida RSTOUT# son provistas para permitir que otros dispositivos reinicien al FT232BM o el mismo FT232BM reinicie a otros dispositivos respectivamente. Durante el *reset*, RSTOUT# se encuentra en un estado de alta impedancia, de otra manera, maneja una salida de 3.3V proporcionada por el regulador interno. RSTOUT# puede ser usado para controlar la resistencia de pull-up de 1.5k del USB DP directamente donde el retraso para la enumeración del USB es requerida. Esto puede ser utilizado para reiniciar otros dispositivos. RSTOUT# se quedará en alta impedancia por aproximadamente 4 ms después de que Vcc tenga un levantamiento sobre 3.5V y el dispositivo oscilador este corriendo y RESET# sea alto. RESET# debe estar conectado a Vcc a menos que se requiera para el reinicio del dispositivo de logia externa o como un circuito integrado externo generador de *reset*.

En la Figura 3.11 se muestra el diagrama de pines del transceptor FT232BM.

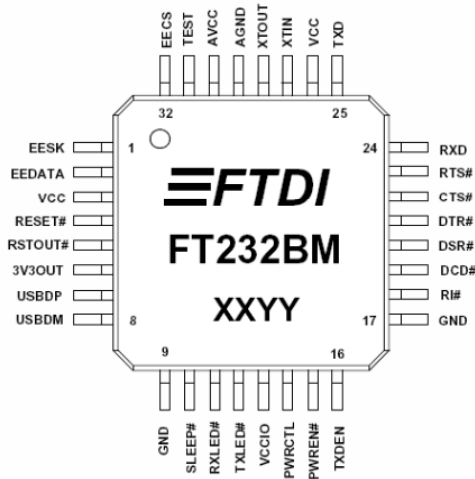


Figura 3.11 Diagrama de pines de FT232BM

En la Tabla 3.5 se describe el uso de cada uno de los pines del FT232BM.

PIN	Mnemónico	USO
1	EESK	Señal de reloj para la memoria EEPROM M93C46MNI(2)
2	EEDATA	Se conecta directamente en los datos de entrada en la memoria M93C46MNI (3) e indirectamente en los datos de salida de M93C46MNI (4)
3	VCC	Suministro de energía de 5V
4	RESET#	5V
5	RSTOUT#	Salida del generador de <i>reset</i> interno. Utilizado para dar un <i>reset</i> a dispositivos externos.
6	3V3OUT	Salida del regulador integrado L.D.O de 3.3V. Pin desacoplado de tierra con el propósito de suministro 3.3V al transceptor USB. Si se requiere este pin puede proporcionar $\leq 5\text{mA}$ de corriente
7	USBDP	USB - señal de datos (+)
8	USBDM	USB - señal de datos (-)
9	GND	Tierra
10	SLEEP#	Conectada a conector CON1(1)
11	RXLED	Led que indica recepción de datos
12	TXLED	Led que indica transmisión de datos
13	VCCIO	5 V
14	PWRCTL	(in) GND. Configurado para obtener la potencia del bus de alimentación.
15	PWREN#	(out) Usado para el control de potencia de la lógica externa. Ver descripción de uso del mosfet
16	TXDEN	Conectada a conector CON1(2)
17	GND	Tierra
18	RI#	Conectado a conector CON1(3)
19	DCD#	Conectado a conector CON1(4)
20	DSR#	Conectado a conector CON1(5)
21	DTR#	Conectado a conector CON1(6)
22	CTS#	Conectado a conector CON1(7)
23	RTS#	Conectado a conector CON1(8)
24	RXD	Recibe datos del MCU(17); entrada de datos asíncrona
25	TXD	Transmita datos al MCU(17); salida de datos asíncrona
26	VCC	Suministro de energía de 5V
27	XTIN	Entrada del cristal oscilador de 6MHz
28	XTOUT	Salida del cristal oscilador de 6MHz
29	AGND	Tierra
30	AVCC	Suministro de potencia.
31	TEST	Conectado a conector CON1(11)
32	EECS	CS para el control de la memoria EEPROM M93C46MNI(1)

Tabla 3.5 Descripción de los pines del C.I FT232BM

Diseño asociado al circuito integrado FT232BM^A

Los circuitos energizados por el bus USB necesitan ser capaces de cambiar de estado a uno de menor energía durante el modo de suspensión del USB, de acuerdo a satisfacer el requerimiento del total de corriente de suspensión de $\leq 500\mu\text{A}$ (incluyendo la lógica externa). Parte de la lógica externa puede cambiar a un estado de baja corriente monitoreando el pin PWREN#. Para la lógica externa que no puede reducir su estado por sí misma de esa manera, el FT232BM provee una simple pero efectiva manera de apagar los circuitos externos durante el modo de suspensión del USB.

En la Figura 3.11 se muestra cómo usar un nivel lógico discreto utilizando un mosfet canal P, para control de energía de los circuitos de lógica externa. Se recomienda un circuito de “inicio ligero” que consiste de una resistencia de 1 K en serie con un capacitor de 0.1 μF los cuales son usados para limitar la corriente que se genera cuando el Mosfet se enciende. Sin un circuito de inicio ligero hay peligro de que la potencia transitoria que surge del encendido del Mosfet haga un *reset* al FT232BM, o al controlador USB host/ hub. Los valores que son usados aquí permiten vincular el encendido con un slew rate de $\sim 12.5\text{V}$ por milisegundo; en otras palabras, la transición de GND a 5V se obtiene en aproximadamente 400 microsegundos.

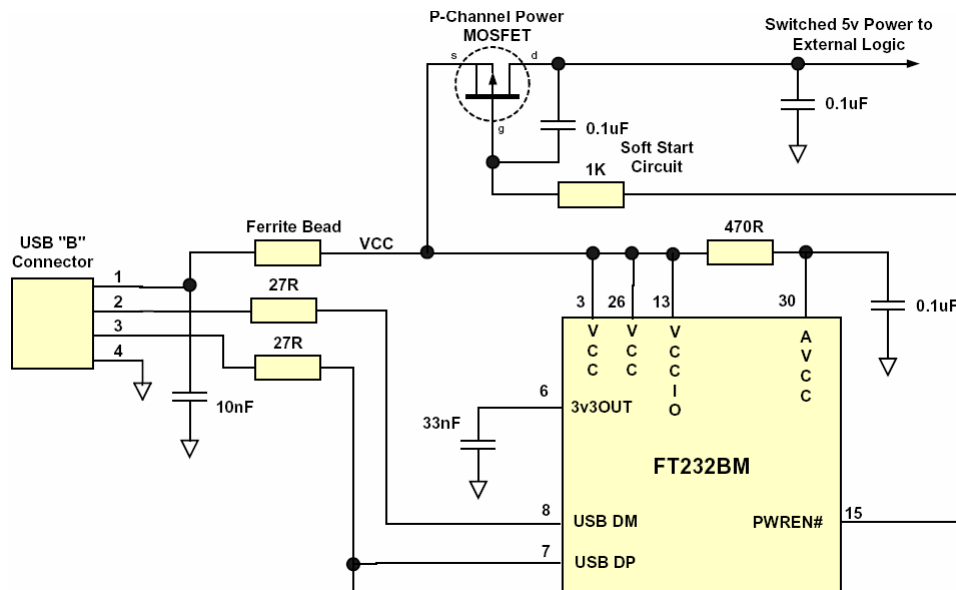


Figura 3.11 Configuración del C.I FT2332BM .

Memoria M93C46MNI^A

Aunque el FT232BM trabaja sin la opcional EEPROM, la EEPROM puede ser utilizada para personalizar el USB VID (identificación del proveedor), PID (identificación del producto), número de serie, la cadena de descripción del producto y descripción de los valores de potencia de el FT232BM para aplicaciones OEM. Otros parámetros controlados por la EEPROM incluye remoto Wake up, modo de transferencia isócrona, modos apagado ligero y modos de observación del USB.

La EEPROM debe poder configurar un ancho de 16-bit y capaz de leer datos de 1 Mb a la velocidad del reloj con un suministro de voltaje de 4.35V a 5.25V La EEPROM es programable en la PCB usando una utilidad disponible en la web de FTDI. Esto permite soldar una limpia o vacía memoria y ser programada como parte de la manufacturación y proceso de prueba .Si la EEPROM no es conectada o permanece en blanco, el FT232BM utiliza sus valores de fabricación por defecto VID, PID descripción del producto y valores de potencia del descriptor . Como ocurre en este caso, no hay un número serial como parte del descriptor del USB.

Microcontrolador PIC18F2321 y CC2500^A

El Microcontrolador del PIC18F2321 y el C.I CC2500 y sus respectivos diseños asociados son los mismos de las tarjetas SATEDU COMS (SAT) y SATEDU COMS (PC).

3.3 Desarrollo de los circuitos impresos de las tarjetas de comunicaciones

A lo largo del proceso para la obtención del *hardware* se requiere de herramientas de cómputo, que ayuden en la elaboración de este y que brinden la posibilidad de realizar modificaciones. Las herramientas empleadas permiten hacer diseños con alta precisión y con menor grado de dificultad, reduciendo los tiempos previo a la fabricación. (Para ver los diseños de las tarjetas, referiré a Apéndice B”)

Con *software* que permita la automatización, depuración, uso de reglas y de bibliotecas; así como emuladores y simuladores, se logra un desarrollo eficiente y re-utilizable. Estas herramientas pueden ser enriquecidas por terceros, potencializando el proceso de diseño y reduciendo costos.

Los circuitos impresos elaborados para nuestro propósito, se fabricaron a través de un proveedor que, mediante archivos que contienen toda la información, produjo físicamente las PCB's (Printed Circuit Board) que cumplen con las especificaciones.

3.3.1 Protel DXP, plataforma de diseño de los circuitos impresos

Protel DXP fue desarrollado por la compañía *Altium*, y es una herramienta de diseño que brinda un amplio manejo en la elaboración de diagramas para la fabricación de circuitos impresos. Además, este entorno permite la elaboración de esquemáticos, simulación y desarrollo de código para distintos microprocesadores.

Hoy en día, DXP es mejor conocido como *Altium Designer*; y es un conjunto de programas para el diseño electrónico. Se puede encontrar comercialmente en dos módulos. Aunque ambos se instalan, el uso dependerá de la licencia que se posea. Los módulos son *Altium Designer Unified System* y *Altium Designer Device Intelligence*.

Altium Designer Device Intelligence

Las características más relevantes son:

- Incluye la parte básica dónde se crean los distintos proyectos para los distintos objetivos, ya sea un esquema para un circuito impreso, un programa para un microprocesador o un esquema para ser simulado, etc. Los componentes se extraen de bibliotecas con los distintos tipos de modelos: símbolo, modelo pspice, modelo IBIS, modelo 3D, huella (*footprint*), etcétera.
- Visores de PCB y Gerbers
- Simulador mixto SPICE. El módulo *Device Intelligence* incluye un simulador Spice compatible con modelos Pspice.
- Síntesis y simulación FPGA (*Field Programmable Gate Array*). Conexión JTAG
También se pueden crear proyectos para implementarse en una FPGA, mediante esquemas, código VHDL o Verilog. Se pueden sintetizar y simular en modo lógico/funcional.
- Simulación de integridad de la señal (reflexiones y diafonía) basado en esquema. Permite editar las reglas de longitud para las señales y que se pueda elegir la colocación de componentes más adecuada.

El editor de esquemas es una pieza clave. Es un editor moderno, completamente jerárquico y multicanal. Con reutilización de diseños mediante “*Device Sheet symbols*”

Device Intelligence incluye el módulo: Embedded que nos permite crear más rápidamente FPGAs, incluyendo una amplia biblioteca de IP cores con multitud de funciones presintetizadas y microprocesadores: controladores de CAN, Ethernet, I2C, puerto serie, paralelo, PS/2, VGA, controladores, memorias...

Altium Designer Unified System

Incluye el módulo Device Intelligence + Diseño de PCBs

Un sistema completo de edición de circuitos impresos basado en reglas. Con potentes visores de diseños de PCBs y mensajes de apoyo. Estos son necesarios para la última tecnología de placas multicapa con vias/microvias enterradas y ciegas.

El ruteo interactivo es totalmente personalizable

Incluye el programa de simulación SI con visualización de formas de onda de reflexiones y diafonía, con asistente de terminadores de línea.

Un completo editor de Gerber/ODB++/taladrado/fresado con utilidades y panelización. Así como visualizador 3D que permite una visión real de la tarjeta en tres dimensiones.

En la Figura 3.12 ejemplifica las herramientas ofrecidas por Altium DXP

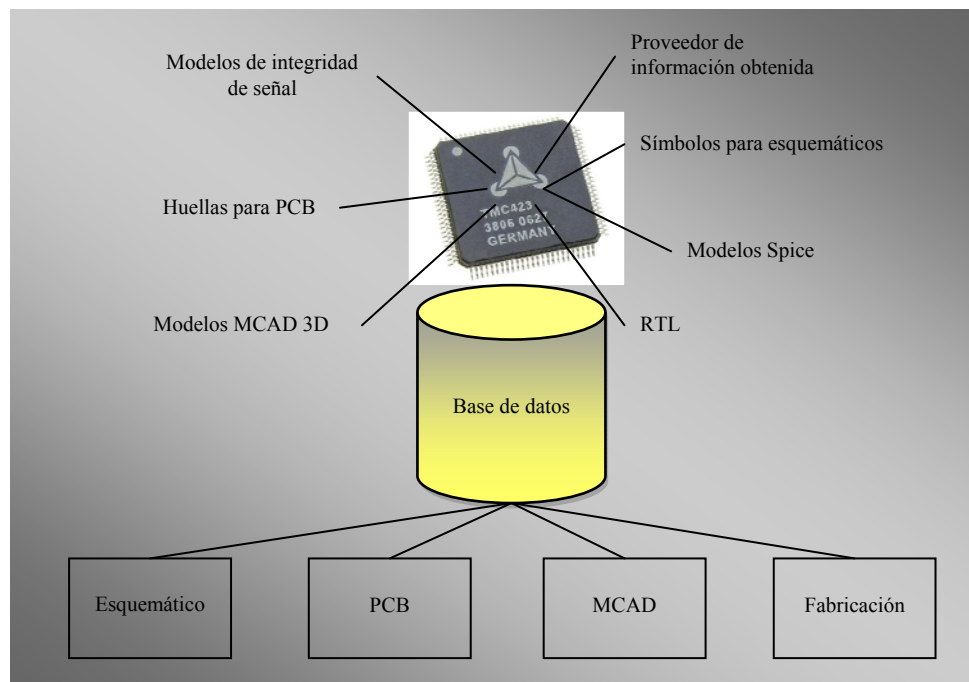


Figura 3.12 Integración de un proyecto en Altium (Protel) DXP

En el proceso de creación de la PCB a través de su esquemático, se sigue, casi metódicamente, los siguientes pasos mostrados en la Figura 3.13

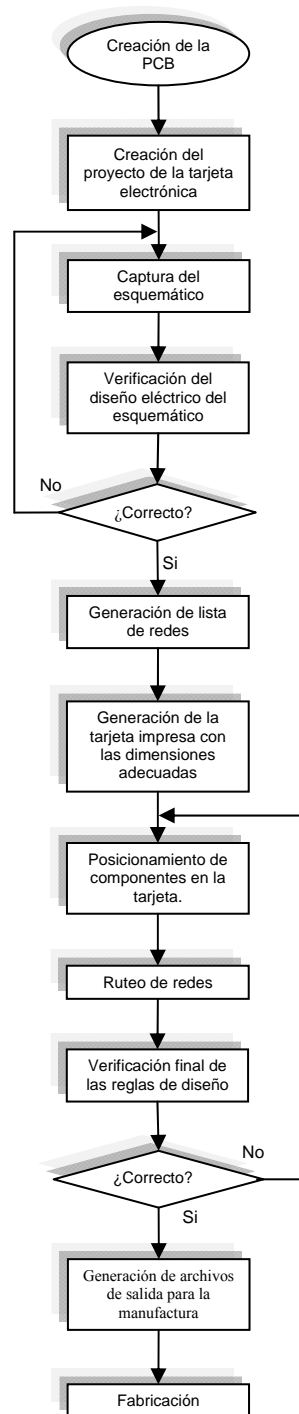


Figura 3.13 Proceso de creación de la PCB

En el esquemático se unen todos los componentes cuyos símbolos se encuentran en las bibliotecas que posee Altium, o se pueden crear estas junto con las huellas (footprints) correspondientes, formando bibliotecas personalizadas. La enorme base de huellas permite asociarlas a diversos símbolos esquemáticos, seleccionando el más adecuado; evitando crear éstas para cada símbolo. De no existir la huella o el símbolo, se podrá editar una existente o crearla desde cero.

3.3.2 Desarrollo de los circuitos impresos de las tarjetas de comunicaciones

Durante el proceso de creación suele considerarse algunos cambios mientras se avanza, cambios que son almacenados y registrados mediante notas y observaciones o explícitamente puestos para su permanencia. También puede darse la posibilidad, si el espacio lo permite, de poner huellas para componentes que posteriormente puedan integrarse, proporcionando así mayores capacidades al desarrollo. Se pueden integrar conectores dedicados a otros usos, así como la creación de una tarjeta hija (*daughter*) para otros propósitos.

3.3.2.1 Creación y validación del esquemático

Cada uno de los componentes y dispositivos electrónicos son representados simbólicamente y unidos según corresponda para formar el esquemático. De las bibliotecas existentes, o bien, creadas o editadas, se obtienen las huellas que serán colocadas en el circuito impreso.

El esquemático es la figura representativa que tiene como principal función, ayudar a ver detalles de diseño e identificar fallas de una manera rápida. Los dos esquemáticos disponibles en el **Apéndice A**, se pueden observar a detalle la filosofía de su arquitectura. El esquemático es la primera descripción visual básica, útil para identificar cada unión de los trazos que serán llevados a cabo, antes de comenzar con la fabricación del circuito impreso.

Una vez terminado el esquemático, es importante verificar que éste no tiene conexiones erróneas entre pines. Las conexiones erróneas no solo provocan que el componente (y muy posiblemente toda la tarjeta) simplemente no funcione; sino también, pueden provocar circuito corto que llegue a degradar o dañar uno o varios circuitos integrados. Protel DXP cuenta con una herramienta en la cual, mediante reglas configurables y un monitoreo constante, se supervise todas las conexiones.

En el Apéndice A se puede consultar los esquemáticos de las tarjetas SATEDU-COMS (SAT) y SATEDU-COMS (PC). Referirse al Apéndice B para ver los isenios de las PCB.

3.3.2.2 Generación del PCB

Con el diseño propiamente de la tarjeta base o plataforma, se define el área así como la forma, número de capas de impreso, orificios y aquellas que están ligadas al ruteo tales como: el tipo de vías, el ancho y separación de pistas, etc. Una vez logrado lo anterior se agrega al proyecto creado para ser asociado al esquemático.

Las características y reglas adoptadas para la realización de las tarjetas de comunicación son utilizadas por los demás subsistemas.

Las reglas y características generales de las tarjetas se muestran en la Tabla 3.6:

Regla /característica de diseño	Valor
Capas de ruteo	Anterior y posterior
Dimensiones de la PCB	89.0×89.0 mm
Pistas de alimentación	15mil (Vcc-3V y 5V)
Pistas ordinarias	10 mil
Ruteo de esquinas	45°
Vías	diámetro interno 20~25 mil y diámetro externo 38~45 mil
Materiales en capas	pasta y soldadura

Tabla 3.6 Características de la PCB

En el momento de poner los componentes sobre la imagen que representa el área de la PCB, se deben tomar varias consideraciones antes de comenzar el ruteo. Las posiciones obedecen a las características del componente, consideraciones de otros proyectos y aplicaciones, sugerencias del fabricante, orden según el tipo de función y mayor simplicidad de ruteo, entre otros.

Algunas consideraciones tomadas, son las siguientes:

- Colocar los componentes en bloques o grupos según la tarea que estos realicen. Reunir el C.I. junto con sus elementos asociados.
- Colocar los componentes analógicos juntos y en la periferia de la tarjeta.
- No colocar los componentes de alta frecuencia muy cercanos a los bordes de la tarjeta impresa
- Los componentes lógicos que trabajen con señales de alta frecuencia se busca situarlos cerca del centro de la tarjeta.
- Los capacitores de desacoplo de polarización deben estar lo más cercano posible a los circuitos integrados de alta frecuencia.

Sin olvidar toda la automatización que ofrece Protel DXP, se decidió por hacer toda la colocación y distribución de los componentes en las capas TOP y DOWN de cada tarjeta; agrupando y siguiendo las consideraciones, de manera que, la parte que se realizara de forma manual, respecto al ruteo, fuera lo más cómoda, rápida y sencilla posible, evitando las complicaciones y dejando éstas para el mismo Protel DXP.

El ruteo hecho para estas tarjetas no se dejó al 100% que la realizará el programa DXP. Primero se ruteo de forma manual las pistas que se consideraron de mayor importancia de acuerdo a las siguientes observaciones, criterios y consejos.

- Realizar el trazado de pistas del circuito integrado correspondiente al modem y sus componentes asociados
- Realizar los trazos de los componentes que trabajan con frecuencias mayores y aquellas que tienen un cristal asociado y los capacitores de desacoplo.
- Realizar trazados de pistas directos o evitar, dentro de lo posible, que estos sean largos y complejos.

Una vez realizado lo esencial en cuanto al ruteo manual, se continúa con el ruteo automatizado.

El ruteo automatizado dejado a cargo a DXP, no siempre finaliza al 100% y; así también, puede ocurrir que repita el trazado de pistas o realice trazos largos y detalles respecto a la calidad. Por lo que es necesario revisar y editar algunas pistas que no sólo fueron hechas por DXP; sino también, aquellas que inicialmente se trazaron manualmente.

Quizás esta etapa del diseño fue la que consumió más tiempo, antes de tener una versión final de las PCB's.

Las imágenes correspondientes a los diseños de los circuitos impresos pueden ser consultados en el Apéndice B.

3.4 Manufactura y ensamble de las tarjetas de comunicaciones

En el proceso de ensamblado es primordial revisar de manera ocular los acabados del circuito impreso, para así detectar cualquier posible falla de fabricación. Es importante revisar que se conserven los groesos de las pistas; y que sean congruentes con los especificados para el tipo de función a las cuales son destinadas; así también, ocurrirá con la revisión para cada una de las huellas de los componentes. Hay que dar especial interés donde las pistas giran para orientarse y en donde se detectó algún problema en el proceso de ruteo.

Para verificar que nuestro circuito impreso cumple con lo establecido para nuestra aplicación, conviene confrontarlo y realizar la comparación con una imagen, o bien, un impreso – si es preciso –; para validar o bien

desecharlo; arreglar por falla. Se sugiere realizar pruebas de continuidad aún sin componentes, detectando que estas se den y en puntos clave para identificar posibles cortos por uniones no intencionadas.

Una vez hecho todo esto y de haber limpiado con algún solvente poco corrosivo; entonces, podemos empezar a soldar los componentes comenzando por los más pequeños; dando prioridad a los componentes pasivos y al final los activos. Podemos hacer una simulación de qué componente soldar antes de los que se encuentran a su alrededor, para tener una estrategia y evitar complicaciones en el soldado.

La superficie y el componente a soldar deben estar libres de polvo. Verificamos la posición correcta del componente y soldamos con la ayuda de una lupa. Si es necesario, utilizamos cantidades de líquido o pasta para soldar. Si hay presencia de exceso de soldadura, será mejor retirarla cuidadosamente aunque es preferible que esto trate evitarse.

Antes y después de soldar, checamos que la punta del cautín esté en condiciones de ser utilizada y, si es preciso, hay que limpiarla o, en su caso, reemplazarla.

El proceso de soldado de los componentes, principalmente de los activos, debe hacerse cuidadosamente. Los componentes soportan un máximo de temperatura y un tiempo limitado de exposición al calor. Se soldó considerando los máximos y las sugerencias de temperatura; y tiempo especificado por el fabricante en la hoja de datos; así evitaremos sorpresas por falla del componente. El reemplazo de componentes activos por esta situación, implica prácticamente el desecho del mismo y una degradación en la pista o huella.

Dada la naturaleza del componente, conviene el uso de una pulsera para aterrizarse a tierra y evitar que la electricidad estática pueda causar problemas, debido a la manipulación en el proceso de soldado.

4.1 Introducción

Los circuitos integrados que se implementan en este subsistema requieren del acceso a sus registros ya sea para escritura, o bien lectura, o ambos. Para ello es necesario definir las características y el tipo de comunicación entre los componentes.

El subsistema de comunicaciones siempre va a estar en operación cada vez que se le haga una petición de telemetría; envíe comando de ejecución de función o reciba respuesta de la misma; y cuando se requiera saber del estado general o particular del simulador y sus subsistemas respectivamente. En base a las herramientas utilizadas y descritas en este capítulo, es como se logra programar los microprocesadores y definir características de la comunicación, así como el envío y recepción de datos y mantener el protocolo general de comunicación del SATEDU.

4.2 Plataformas de desarrollo de software

4.2.1 MPLAB IDE (Integrated Development Environment)

MPLAB IDE es un conjunto de herramientas libres e integradas para el desarrollo de aplicaciones embebidas empleando microcontroladores PIC® y dsPIC® de Microchip. MPLAB IDE se ejecuta como una aplicación de 32 bits en Microsoft Windows®. Incluye una serie de componentes de software libre para el desarrollo rápido de aplicaciones y depuración. MPLAB IDE también sirve como una única interfaz gráfica de usuario que une complementos de Microchip, software de terceros y herramientas de desarrollo de hardware.

Los componentes del Mplab IDE son:

- Project Manager,
- Editor,
- Ensamblador / Ligador y herramientas del lenguaje,
- Depurador,
- Maquina (virtual) de ejecución.

Herramientas adicionales de MPLAB:

- Salida de gráficos y control de variables en tiempo real;
- Trabajando con RTOS

Componentes adicionales del MPLAB IDE

- Herramientas del lenguaje de compilador
- Compilador MPLAB C
- Programadores
- Emulador integrado en circuito
- Depurador integrado en circuito

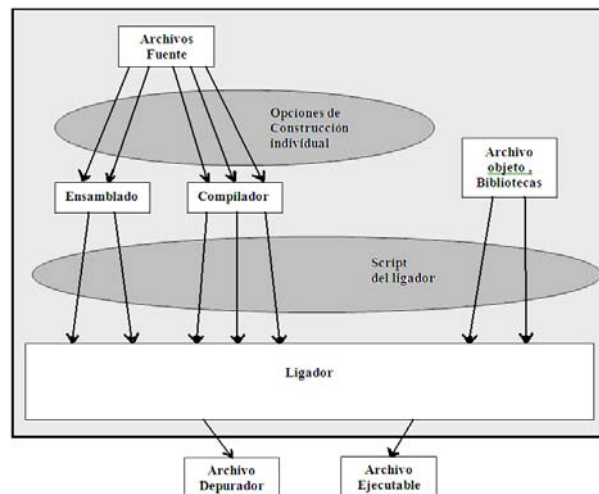


Figura 4.1 Componentes del MPLAB

Es posible “moverse” entre las herramientas rápidamente, y las mejoras del simulador del *software* libre para depurar el *hardware* y programación de herramientas, se realizan en un instante porque MPLAB IDE tiene una misma interfaz de usuario para todas las herramientas. (Figura 4.1)

4.2.2 Compilador C18

El compilador MPLAB C18 implementado, constituye el complemento de desarrollo optimizado enfocado a microcontroladores de la familia PIC18. Como parte de su optimización y como primer fin radica en reducir el tamaño de código; esto es, la generación de módulos objeto para mejorar la reutilización de código, permitiendo el uso de lenguaje ensamblador y la programación en C. Así también, el control total a nivel de usuario sobre los datos y la asignación de memoria de código. Todas las optimizaciones que puedan ser ejecutadas por el MPLAB C18 se encuentran habilitadas por defecto, pero también pueden ser deshabilitadas. Cada una de las optimizaciones puede estar habilitada o deshabilitada para cada caso. Se integra con MPLAB IDE para fácil manejo de proyectos y con distintos niveles de depuración.

Periféricos soportados por la biblioteca y sus funciones y rutinas son:

- Convertidor A/D
- Entrada para captura
- I²C
- Puertos I/O
- Microwire
- Modulación por ancho de pulso (PWM)
- SPI
- Timer
- USART,UART

Las siguientes categorías de rutinas que son soportadas por las librerías son:

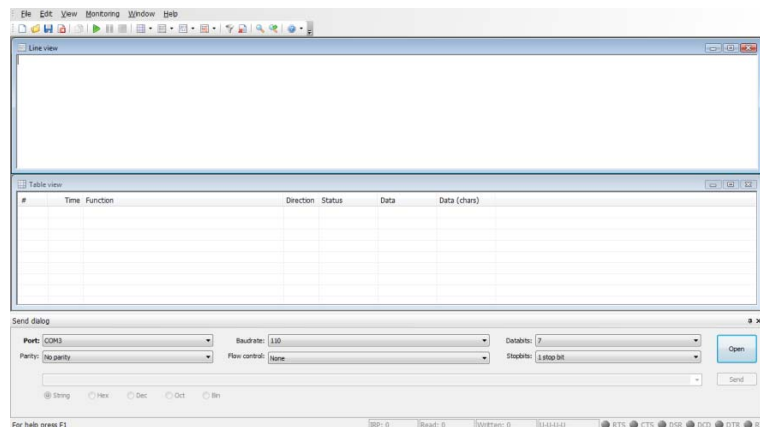
- Funciones de clasificación de caracteres
- Funciones de conversión de datos.
- Funciones de manipulación de cadenas y memoria
- Funciones de retraso (Delay)
- Funciones de Reset
- Funciones de salida de caracteres.
- Funciones externas LCD

Las bibliotecas de funciones matemáticas incluidas se clasifican en dos secciones.

- Biblioteca de matemáticas de punto flotante de 32-Bit
- Biblioteca de funciones matemáticas del estandar C

4.2.3 Eltima Software: Serial Port Monitor

Serial Port Monitor de Eltima Software (Figura 4.2) permite configurar y monitorear el puerto serial de la PC en el estándar RS-232. Este programa visualiza, registra (captura de datos en tiempo real) y analiza toda la actividad serial en un sistema. Ofrece filtrado y búsqueda. Mediante este programa podemos enviar y recibir información por el puerto serie de la PC.



FFigura 4.2 Serial port monitor

4.2.4 SMART RF

SmartRF™ Studio (Figura 4.3) es una aplicación para Microsoft Windows que puede ser usado para evaluar y configurar circuitos de baja potencia de RF, de Texas Instruments. La aplicación no solo ayuda a evaluar de manera fácil el circuito de radiofrecuencia en fase preliminar, también es especialmente útil para la generación de los valores de registro de configuración; para pruebas de ejecución y funcionalidad del sistema de RF diseñado; y es optimizado para encontrar los valores adecuados de los componentes externos. SmartRF Studio puede ser utilizado como una aplicación independiente o junto con placas de evaluación que se incluyen en los kits de desarrollo de RF-IC de Texas Instruments.

Con SMART RF podemos hacer lo siguiente:

- Las pruebas de Enlace . Enviar y recibir paquetes.
- Pruebas de la antena y las pruebas de radiación. Ajuste de radio en estado continuo TX y RX
- Modo fácil para las pruebas de paquetes y para obtener los valores básicos de registro.
- Un conjunto de configuración de registro recomendados / típica para todos los dispositivos.
- Leer y escribir registros individuales de RF.
- La información detallada sobre los campos de *bits* para cada registro.
- Guardar / Cargar los datos de configuración del dispositivo a, o de, un archivo.
- Exportar configuración de registros a un formato definido por el usuario.
- La comunicación con placas de evaluación a través del puerto USB o puerto paralelo.
- Hasta ocho dispositivos USB son compatibles con un solo equipo.

Cabe señalar que muchas de estas características que proporciona este programa no pueden ser explotadas, debido a que se requieren de *hardware* e instrumentos diseñados para la fabricación de desarrollos enfocados a evaluar proyectos, utilizando los kits de desarrollo; y todos basados en los circuitos integrados de Texas Instruments. Sin embargo, es de gran utilidad para editar el archivo MiRF.C ya que es parte del código que sirve para configurar el circuito integrado de radiofrecuencia del Subsistema de comunicaciones.

MiRF.C se puede consultar en el Apéndice E.

The screenshot displays the SmartRF Studio configuration window for a CC2500 device. The interface is divided into several sections:

- Current chip values:** A list of registers and their values, such as IOCFG2 [0x00] = 0x00, IOCFG1 [0x01] = 0x00, etc.
- Normal View:** Contains configuration parameters:
 - Chip revision: E (VERSION = 0x03)
 - X-tal frequency: 26.000000 MHz
 - RF output power: 0 dBm
 - PA ramping:
 - Manchester:
 - Deviation: 38.085938 kHz
 - Datarate: 9.992599 kBaud
 - Modulation: 2-FSK
 - RF frequency: 2432.999908 MHz
 - Channel: 199.951172 kHz
 - Channel number: 0
 - RX filter bandwidth: 232.142857 kHz
- Preferred settings:** A table with columns for Datarate, Deviation, Modulation, RX filter bandwidth, and Optimization. The selected row is 10 kBaud, 38 kHz, 2-FSK, 232 kHz, Current.
- Correlation:** A list of register values and their corresponding component names, such as PA value = 0xFE, RF output power -> PATABLE, etc.
- Data format:** Set to 'Serial Synchronous mode'.
- Status Bar:** Shows 'Device ID: Not Connected', 'Last executed command: [CC2500.GD00] = [SmartRF04EB.DTEST0] = Data from CC2500 to external oscilloscope.', and 'Date: 19.01.2011, Time: 16:53:31'.

Figura 4.3 Smart RF. Configuración del CC2500

4.3 Comandos creados para la interacción entre la computadora de vuelo y la tarjeta de comunicaciones

En la Tabla 4.1 se muestran los comandos que son reconocidos por la CV para ser procesados. Aunque no se definieron comandos para la tarjeta de comunicaciones, se sugieren algunos que permitirán aprovechar las características del *hardware*. Ver Tabla 4.1.

Tabla 4.1 Comandos del SATEDU

Subsistema	Comando	Función
Subsistema de potencia	00	Comandos de encendido y apagado. Encendido de Comunicaciones.
	01	Comandos de encendido y apagado. Apagado de Comunicaciones.
	10	Comandos de encendido y apagado. Encendido de Sensores.
	11	Comandos de encendido y apagado. Apagado de Sensores.
	20	Comandos de encendido y apagado. Encendido de memoria flash.
	21	Comandos de encendido y apagado. Apagado de memoria flash.
	30	Comandos de encendido y apagado. Encendido de Estabilización.
	31	Comandos de encendido y apagado. Apagado de Estabilización.
	50	Comandos de encendido y apagado. Encendido de Computadora de Vuelo.
	51	Comandos de encendido y apagado. Apagado de Computadora de vuelo.
	60	Comandos de encendido y apagado. Encendido de Cámara.
	61	Comandos de encendido y apagado. Apagado de Cámara.
	70	Comandos de encendido y apagado. Encendido de Expansión 1.
	71	Comandos de encendido y apagado. Apagado de Expansión 1.
	80	Comandos de encendido y apagado. Encendido de Expansión 2.
	81	Comandos de encendido y apagado. Apagado de Expansión 2.
	B0	Comandos para envío de telemetría. Lectura de voltaje de baterías y estado del proceso de carga.
C0	Lectura de temperatura en tarjeta de baterías.	
D0	Lectura de temperatura en tarjeta de electrónica y corriente del PIC.	
Subsistema de Estabilización Activa	A0	Simulación de señal . Señal senoidal.
	A1	Simulación de señal . Señal triangular.
	A2	Simulación de señal . Señal diente de sierra.
	B0	Asigna ciclo de trabajo a las BTM . Eje X bobina pequeña.
	B1	Asigna ciclo de trabajo a las BTM . Eje X bobina grande.
	B2	Asigna ciclo de trabajo a las BTM . Eje Y bobina pequeña.
	B3	Asigna ciclo de trabajo a las BTM . Eje Y bobina grande.
	B4	Asigna ciclo de trabajo a las BTM . Eje Z bobina pequeña.
	B5	Asigna ciclo de trabajo a las BTM . Eje Z bobina grande.
	C0	Motor . Sentido de la corriente . Ciclo de trabajo dela señal PWM que va al motor
	C1	Motor . Velocidad y sentido de giro del motor . Forma retroalimentada y control PI
	C2	Motor . Define nueva velocidad.
	C3	Motor . Apaga motor.
C4	Motor . Frena motor.	
C5	Motor . Solicitud de corriente (Lee voltaje proporcional a la corriente)	
Subsistema de Sensores	B0	Lee brújula y acelerómetro.
	B1	Lee giroscopios.
	B2	Lee todos los sensores.
	B3	Reconfiguración del acelerómetro.
	B4	Envío continuo de datos de sensores.

Subsistema de Comunicaciones (sugeridos)	D0	Datos fecha y hora de inicio de sesión.
	D2	Datos fecha y hora de último envío de comando por E.T.
	D2	Datos fecha y hora de último envío por C.V. (simulador).
	D3	Envío log de eventos.
	D4	Modulación empleada.
	D5	Canal en uso.
	D6	Último valor RSSI.

Tabla 4.1 Comandos del SATEDU (continuación)

4.4 Estructura de la trama para los comandos de comunicaciones

Los comandos sugeridos para ser enviados a la CV tienen una estructura, misma que se comparte con las correspondientes a los demás subsistemas. Los comandos consisten en tramas y cada uno con una longitud de 14 *bytes*. Cada trama tiene un inicio que consiste de un *byte* y el valor es de 0X2F; éste valor fue elegido para identificar todo comando valido entre los subsistemas. Los siguientes 12 *bytes* son la carga que define la función del comando y que se asocian a la respuesta propia del proceso de cada subsistema. El *checksum* es el último *byte* de todo el comando y es calculado por el mismo emisor del comando, tarea que recae en la Computadora de Vuelo. El *checksum* consiste en sumar los *bytes* de carga (12 *bytes*), al resultado de la suma se realiza el complemento a 2 y se trunca en 8 *bits*. (Ver figura 4.4)

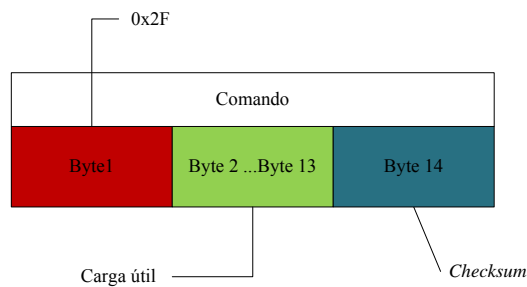


Figura 4.4 Estructura de comando del simulador satelital

La estructura antes mencionada es comprendida por los subsistemas y la CV. Sin embargo, para viajar por el aire, se requiere que el comando o la información a transmitir sea especialmente tratada, de manera que, se garantice que la transferencia se logre, sea completa y de forma segura. Para ser más precisos, la estructura de comando arriba mostrada es embebida en la trama propia de las tarjetas de comunicación, y puede ser enriquecida con el manejo de paquete realizado en la transmisión inalámbrica. El contenido de la información no es modificado solo es “encapsulado”. Más adelante hablaremos sobre los posibles manejos de paquete que pueden realizarse, previos a que ocurra la comunicación inalámbrica.

4.5 Interfaces de comunicación entre la CV y las tarjetas de comunicaciones

Las interfaces usadas para la comunicación entre las tarjetas de los subsistemas y entre los componentes son la comunicación serial por medio del estándar RS-232 y SPI respectivamente.

RS-232

Es una norma elaborada por la *Electronics Industry Association* en donde se envía uno a uno cada carácter, *bit a bit* por un canal. Un canal es para la transmisión y otro canal es para la recepción. Los modos de transmisiones son de tipo simplex, halfduplex y fullduplex. Se puede trabajar con la comunicación de manera síncrona o asíncrona. Para el SATEDU, se generalizó el diseño en la implementación de la comunicación asíncrona y halfduplex. El estándar RS-232 se recomienda para distancias cortas proporcionando un máximo de distancias para la comunicación de 15 metros.

En su “versión” más sencilla e implementada aquí corresponde al uso de 3 líneas Tx (TD), Rx (RD) y GND. En la Tabla 4.2 se observan las señales del protocolo RS-232

Señal	Tipo	DB-25	DB-9
GND	COMÚN	7	5
TD	OUT	2	3
RD	IN	3	2
DTR	OUT	20	4
DSR	IN	6	6
RTS	OUT	4	7
CTS	IN	5	8
DCD	IN	8	1
RI	IN	22	9

Tabla 4.2. Señales más comunes en el RS-232 y sus respectivos pines en sus conectores.

Descripción:

- GND: valor a 0V
- TD: línea de datos del transmisor al receptor.
- RD: Línea de datos del receptor al transmisor. Recepción de datos.
- DTR: Línea por donde el receptor informa al transmisor que está presente y bien.
- DSR: Línea por donde el transmisor informa al receptor que está presente y bien.
- RTS: Línea en la que el transmisor indica que quiere enviar algo al receptor
- CTS: Línea en la que se informa que el receptor está preparado para recibir datos.
- DCD: Línea por la que el receptor informa al transmisor que tiene una portadora entrante.
- RI: Línea en la que se indica que se ha detectado una portadora. Indicador de tono.

Configuración de los parámetros en una comunicación RS232 .

- Comunicación serial (número de *bits* , paridad , *bits* de paridad) : La paridad se utiliza para comprobar la calidad de los datos recibidos. Los *bits* de datos pueden estar entre los 5 *bits* y los 8, y los *bits* de parada consisten en uno o dos *bits* puestos a '1'.
- Velocidad del puerto: RS232 puede transmitir los datos a unas velocidades determinadas (normalmente entre 4800 y 115200 bps).
- Control de flujo: El control de flujo puede ser mediante *hardware* gracias al llamado “*handshaking*” entre las líneas RTS y CTS, o por *software* mediante el XON/XOFF.

Configuración serial SIMSAT	
Bits por segundo	9600 bp
Bits de datos	8
Paridad	Ninguna 'N'
Bits de parada	1
Control de flujo	Ninguno

Tabla 4.3 Configuración del puerto serial del SMSAT

Comunicación SPI (Serial Peripheral Interface)

Es un estándar desarrollado por Motorola; usado para la transferencia de información entre circuitos integrados y es del tipo full duplex, serial y síncrono. Son diversas las ventajas que se logran con la comunicación de éste tipo, pues son muchos los circuitos que pueden ser controlados de esta manera; reduciendo conductores, pines y, en consecuencia, el tamaño de los circuitos integrados.

Para la comunicación SPI se necesita de un dispositivo maestro y uno o más esclavos; por lo que se requiere de 4 líneas de conexión. Las líneas de conexión son:

MISO (Master In/ Slave Out). Línea de transmisión del esclavo hacia el maestro. Cuando el dispositivo con el que se desea comunicación no está habilitado permanece en alta impedancia para evitar interferencia.

MOSI (Master Out / Slave In). Envía los datos del maestro al esclavo. El circuito maestro pone la línea MOSI medio ciclo antes del final del flanco en alta impedancia para evitar interferencias.

SCLK (Serial Clock). El reloj con el que los datos son sincronizados en las líneas anteriores.

CSn (Chip Select). Los esclavos son seleccionados por el dispositivo maestro a través de esta línea. Para habilitar el dispositivo se tiene que poner en bajo esta línea. Solo puede haber un dispositivo habilitado.

Regresando al tema del reloj, algunos dispositivos leen los datos en el flanco de subida del reloj y otros en el flanco de bajada. Algunos dispositivos tienen dos relojes: uno para captura y el otro para el dispositivo interno.

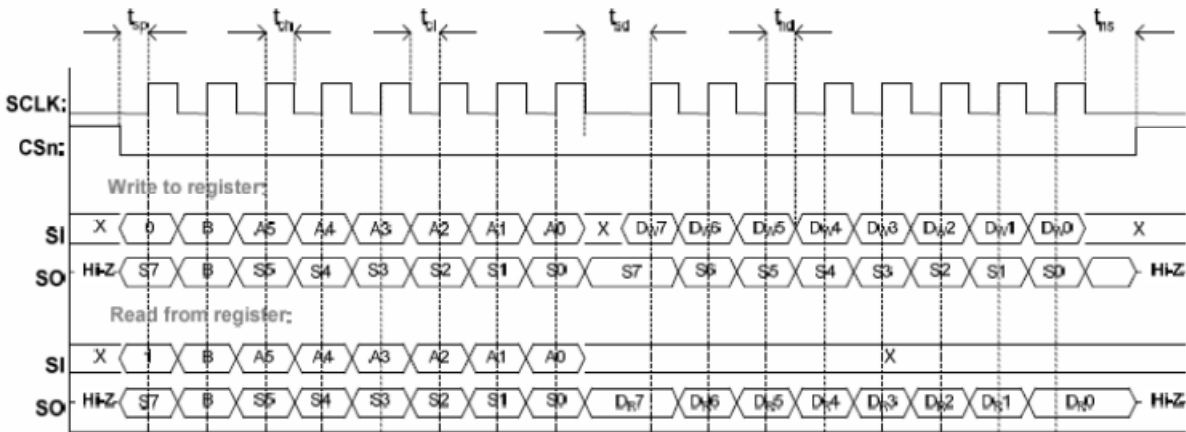


Figura 4.5 Comunicación SPI del MCU y CC2500. Ejecución de escritura y lectura de los registros de configuración.

La interfaz compuesta por SI, SO, SCLK y CSn es usada para la lectura y escritura de los registros del CC2500. El MCU actúa como maestro mientras que el CC2500 (y el reloj en tiempo real) es el esclavo.

Todas las transferencias se realizan siempre iniciando con el *bit* más significativo.

Las transacciones por el SPI comienzan con un header *byte* que contiene un *bit*(R/W), *bit* de acceso burst (B) y 6 *bits* de dirección.

Acceso a registros del CC2500 y manejo de datos

Al realizar una transferencia por SPI, CSn debe mantenerse con valor bajo. Si CSn cambia a alto durante la transferencia del *byte* de encabezado o durante la lectura o escritura de o hacia un registro, la transferencia se cancela. Cada vez que CSn vaya a bajo, SO (del CC2500) irá abajo; el MCU debe esperar a que SO (CC2500) este bajo para comenzar la transferencia del *byte* de encabezado. Si el estado del modem es SLEEP o XOFF el cambio ocurre de inmediato.

Cuando un *byte* de encabezado, un *byte* de dato o comando *strobe* es enviado por el SPI, el módulo de radiofrecuencia envía un *byte* llamado *Chip Status Byte* por el pin SO; éste indica el estado de la señal que será usado por el MCU. El *bit*7, de este *byte*, es el CHIP_RDYN que indica que el cristal está "corriendo". El *bit* 7 debe estar con valor bajo antes del flanco positivo del SCLK. Los *bit* 6, 5 y 4 indican el estado del chip. Los últimos cuatro *bits* contienen el FIFO_BYTES_AVAILABLE; que son el número de *bytes* disponibles para ser leídos del Rx FIFO,

cuando en el *byte* de encabezado el *bit* R/W es uno; y los *bytes* que pueden ser escritos, cuando el *bit* R/W es 0 para el TX FIFO.

Cuando se escribe a un registro, el *status byte* es enviado en el SO, cada vez que un *byte* de encabezado o *byte* de dato es transmitido por el pin SI. Cuando se lee los registros, también el *byte* de estado es enviado sobre SO, cada vez que un *header byte* es transmitido por el pin SI.

Los registros pueden ser leídos o escritos uno a la vez o en el modo *burst* que son varios. Cuando se realiza una escritura o lectura de uno a la vez (B=0), el CC2500 espera un nuevo *byte* de encabezado para realizar una siguiente operación de lectura o escritura. En modo *burst* (B=1) comienza con el direccionamiento a un registro (A5-A0) ; éste es cargado en un contador, y es incrementado al siguiente *byte* cada ocho pulsos de reloj; el acceso termina cuando SCn adquiere un valor alto.

Los registros de configuración son localizados por el SPI de 0x00 a 0x2E. Para un rango de 0x30 a 0x3D, el *bit* B tiene un significado diferente. Si B =1 selecciona los registros de estado y si B=0, los comandos Strobe . Para estos registros un acceso burst no es disponible por lo que se tiene que acceder uno a la vez. Los registros de estado solo pueden ser leídos.

Los comandos *Strobe* son usados para deshabilitar el cristal oscilador, habilitar modo receptor, habilitar *wake on radio*, etc. Estos comandos son accedidos a través de un solo *header byte* y ningún *byte* de dato es transferido. El R/W determina como será interpretado el campo FIFO_BYTES_Available. El *bit* burst configurado a cero y los seis *bit* de dirección son escritos en el rango de 0X30 a 0x3D.

Un comando *Strobe* puede ser seguido de cualquier otro acceso SPI sin llevar SCn a alto. Cuando el comando Strobe es enviado se debe esperar a que SO vaya abajo otra vez antes de cualquier *byte* de encabezado. Sin embargo, si un comando strobe SRES ha sido emitido, se tiene que esperar a que SO vaya a bajo otra vez antes del siguiente *byte* de encabezado que pueda ser emitido. Los comandos comandos Strob se ejecutan inmediatamente con la excepción de SPWD y SXOFF que son ejecutados cuando CSn va a alto.

CC2500 tiene dos pines dedicados GD0 y GD2 y uno compartido GD1 . Estos pines pueden ser usados para generar interrupciones al MCU . GD1 es compartido con SO. Por defecto GD1/SO es una salida de 3 estados. Cuando CSn es bajo el pin siempre funcionará como SO.

Velocidad de transmisión de datos

La velocidad usada para transmitir y la velocidad para recibir está dada por MDMCFG3.DRATE_M y MDMCFG4.DRATE_E respectivamente y se calcula por medio de las siguientes Formulas

$$DRATE_E = \log_2 \left(\frac{R_{DATA} \cdot 2^{20}}{f_{XOSC}} \right)$$

$$DRATE_M = \frac{R_{DATA} \cdot 2^{28}}{f_{XOSC} \cdot 2^{DRATE_E}} - 256$$

$$R_{DATA} = \frac{(256 + DRATE_M) \cdot 2^{DRATE_E}}{2^{28}} \cdot f_{XOSC}$$

Min Data Rate [kBaud]	Typical Data Rate [kBaud]	Max Data Rate [kBaud]	Data Rate Step Size [kBaud]
0.8	1.2/2.4	3.17	0.0062
3.17	4.8	6.35	0.0124
6.35	9.6	12.7	0.0248
12.7	19.6	25.4	0.0496
25.4	38.4	50.8	0.0992
50.8	76.8	101.6	0.1984
101.6	153.6	203.1	0.3967
203.1	250	406.3	0.7935
406.3	500	500	1.5869

Tabla 4.4 Tamaño de pasos de velocidad de transmisión de datos

El ancho de banda del filtro del canal debe de seleccionarse de manera que el ancho de banda de la señal ocupe el 80% del ancho de banda del filtro del canal.

La siguiente tabla nos indica el ancho de banda del filtro de canal para una frecuencia del cristal de 26MHz .

MDMCFG4. CHANBW_M	MDMCFG4.CHANBW_E			
	00	01	10	11
00	812	406	203	102
01	650	325	162	81
10	541	270	135	68
11	464	232	116	58

Tabla 4.5 Ancho de banda del filtro del canal [kHz]

Con el valor de los registros y la siguiente formula podemos conocer el ancho de banda del canal.

$$BW_{canal} = \frac{f_{xosc}}{8 \cdot (4 + CHANBW_M) \cdot 2^{CHANBW_E}}$$

Formato del paquete en la transmisión inalámbrica

Para el manejo de paquetes por medio del soporte en Hardware, en modo de transmisión, se pueden configurar los siguientes elementos para que sean sumados al Tx FIFO:

- preámbulo;
- *byte* de sincronización ;
- CRC checksum calculado sobre el campo de datos.

Así también es configurable el Blanqueado de datos (Whitening) y corrección de error por adelantado (FEC ; forward error correction) para el uso de *interleaving* (interpolación) y codificación del código sobre el campo de datos y los opcionales 2 *bytes* del *checksum*.

En modo receptor, el soporte para reconstruir la estructura del paquete se implementa lo siguiente y también siempre y cuando este habilitado es:

- Detección de preámbulo
- Detección de palabra de sincronización
- Calculo de CRC checksum y verificación del mismo.
- Verificación de *byte* de dirección
- Verificación de longitud de paquete (verificado contra un máximo de longitud programada)

- Revertir proceso de Blanqueado de datos (Whitening)
 - Revertir proceso de -interpolación y decodificación
- Formato del paquete que puede ser configurado y consiste en lo siguiente:

- Preámbulo
- Palabra de sincronización
- Longitud de *byte* constante programable de longitud de paquete
- Opcional *byte* de dirección
- Carga útil
- Opcional de 2 *byte* de CRC

La figura 4.6 ilustra cómo se conforma la estructura del paquete en la transmisión inalámbrica

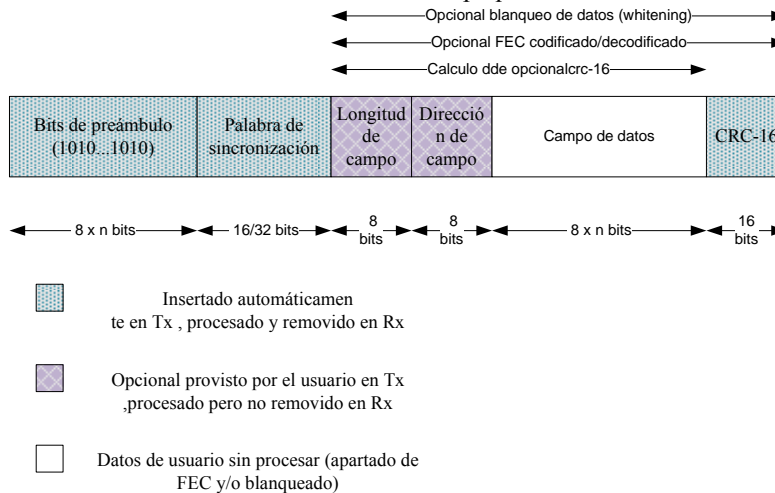


Figura 4.6 Formato de paquetes en la transmisión inalámbrica

Manejo de datos en la transmisión

La carga a transmitir debe ser escrita en el Tx FIFO. Si la longitud del paquete es variable, el *byte* de longitud debe ser el primer *byte*. El *byte* de longitud tiene un valor igual a la longitud de la carga incluyendo el *byte* de dirección (opcional). Seguido del *byte* de longitud se encuentra el *byte* de dirección siempre y cuando en el receptor se requiera del reconocimiento de éste. Si la longitud de la carga es fija entonces el primer *byte* será el de dirección siempre y cuando el receptor use el reconocimiento de dirección.

El transmisor envía primero el número de *bytes* correspondientes al preámbulo. Si los datos ya se encuentran en el Tx FIFO, el modulador envía la palabra de sincronía y luego la carga. Si el CRC (*Cyclic Redundancy Check*; verificación de redundancia cíclica) es habilitado, el *checksum* es calculado de los datos salientes del Tx FIFO y el resultado es enviado como dos extras *bytes* detrás de la carga. Si el Tx FIFO se encuentra vacío después de que ha sido transmitido completamente el paquete, el radio entra en un estado de *Underflow* del Tx FIFO. La única manera de salir de éste estado es por medio de un envío SFTX Strobe.

Aunque no fue el caso, pero si hubiéramos empleado el Blanqueado (*Whitening*), este sería aplicado a lo que sigue de las palabras de sincronía antes de la etapa opcional de *FEC/interleaving*. *FEC/interleaving* será usado en cada *byte* siguiente a las palabras de sincronía y antes de ser modulado.

Manejo de datos en la recepción

En el modo de recepción, el demodulador y el manejador de paquetes buscan un válido preámbulo y palabra de sincronía. Cuando son encontrados, el demodulador obtiene el *bit* y *byte* de sincronización y luego reciben el primer *byte* de carga. Si *FEC/interleaving* es habilitado, el FEC comienza a decodificar el primer *byte* de la carga. El *interleaving* empieza a revertir la mezcla antes de que se realice cualquier otro proceso sobre los datos.

También el proceso inverso del blanqueado se realiza en esta etapa.

Entonces si la longitud de paquetes es variable, el primer *byte* se trata del *byte* de longitud. El manejador de paquetes almacena este valor como el número de *bytes* a recibir. Si la longitud de *bytes* es fija, el manejador de paquetes acepta el número de *bytes* programados.

Luego se verifica el *byte* de dirección y sólo continúa la recepción si éste es válido. Si fuera el caso en que el CRC esté habilitado, el manejador de paquetes calcula el CRC y compara éste con el agregado a la carga.

Al final de la carga, el manejador de paquetes de manera opcional escribe 2 *bytes* de estado del paquete que contiene el CRC, índice de calidad de conexión y valor de RSSI.

El filtro de paquetes en modo de recepción puede ser de tres tipos:

- Filtrado de dirección. Se compara el *byte* de direcciones del paquete de datos con el almacenado en el registro ADDR. Si la comparación es correcta, el paquete es recibido y escrito en el RX FIFO. Si la comparación falla, el paquete de datos es descartado y el modo de recepción es reiniciado.

Si se recibe una dirección igual a una dirección válida cuando se usa de una transmisión en modo de tamaño de longitud infinita y es habilitado el filtrado por dirección y la comparación de dirección es válida, 0xFF es escrito dentro del RxFIFO seguido del *byte* de dirección y luego la carga útil.

- Filtrado por máxima longitud. Cualquier paquete que tenga un mayor longitud de paquete que la permitida es descartado y reinicia el modo de recepción.
- Filtrado por verificación de CRC. Si la verificación del CRC falla, el bufer completo de Rx FIFO es vaciado y cambia a un siguiente estado (configurado en el registro MCM1.RXOFF_MODE. Antes de leer el siguiente paquete, en FIFO, Un previo paquete debe de ser leído del FIFO antes de recibir un paquete actual. El MCU debe de leer el paquete actual una vez que ha sido verificado el CRC como válido.

El manejo de paquetes en el *firmware*

Cuando se implementa el protocolo en *firmware*, el MCU necesita saber cuando un paquete ha sido recibido o transmitido. Así también, cuando los paquetes son de longitudes mayores de 64 *bytes* el RX FIFO necesita leer mientras está en RX y TX FIFO necesita rellenarse mientras está en TX. Esto significa que el microcontrolador necesita saber el número de *bytes* que pueden ser leídos o escritos al Rx FIFO y Tx FIFO respectivamente. Para esto hay dos posibles soluciones:

- a) Solución mediante uso de interrupciones

Para ambos RX y TX se pueden usar los pins GDO para dar una interrupción cuando se ha recibido o transmitido una palabra de sincronía o cuando un paquete completo ha sido recibido o transmitido. Adicionalmente hay dos configuraciones del registro IOCFGx asociados a RX FIFO y dos para TX FIFO. Que pueden ser usados como fuentes de interrupciones para proveer información de cuantos *bytes* están en Rx FIFO y cuantos en TX FIFO respectivamente.

- b) SPI en modo poleo

El registro PKTSTATUS puede ser revisado en modo poleo en una razón dada para obtener información acerca de los actuales valores de GDO2 y GDO0. Los registros RXBYTES y TXBYTES pueden ser sensados en modo poleo en una razón dada para obtener información acerca del número de *bytes* en el RX FIFO y TX FIFO respectivamente. Otra manera de saber el número de *bytes* en el RX FIFO y TX FIFO es leer la respuesta del Chip status *byte*, en la línea MISO, una vez que el *byte* de encabezado, *byte* de dato o comando strobe es enviado por el bus del SPI.

4.6 Diagrama de flujo

El diagrama de flujo abajo mostrado indica el proceso de ejecución del programa para permitir el envío y recepción de datos (comandos) de forma bidireccional entre las tarjetas de comunicaciones SATEDU-COMS (PC) y la tarjeta SATEDU-COMS (SAT).

En el Apéndice D se puede consultar el código del programa. En el Apéndice E el archivo MiRF.C.

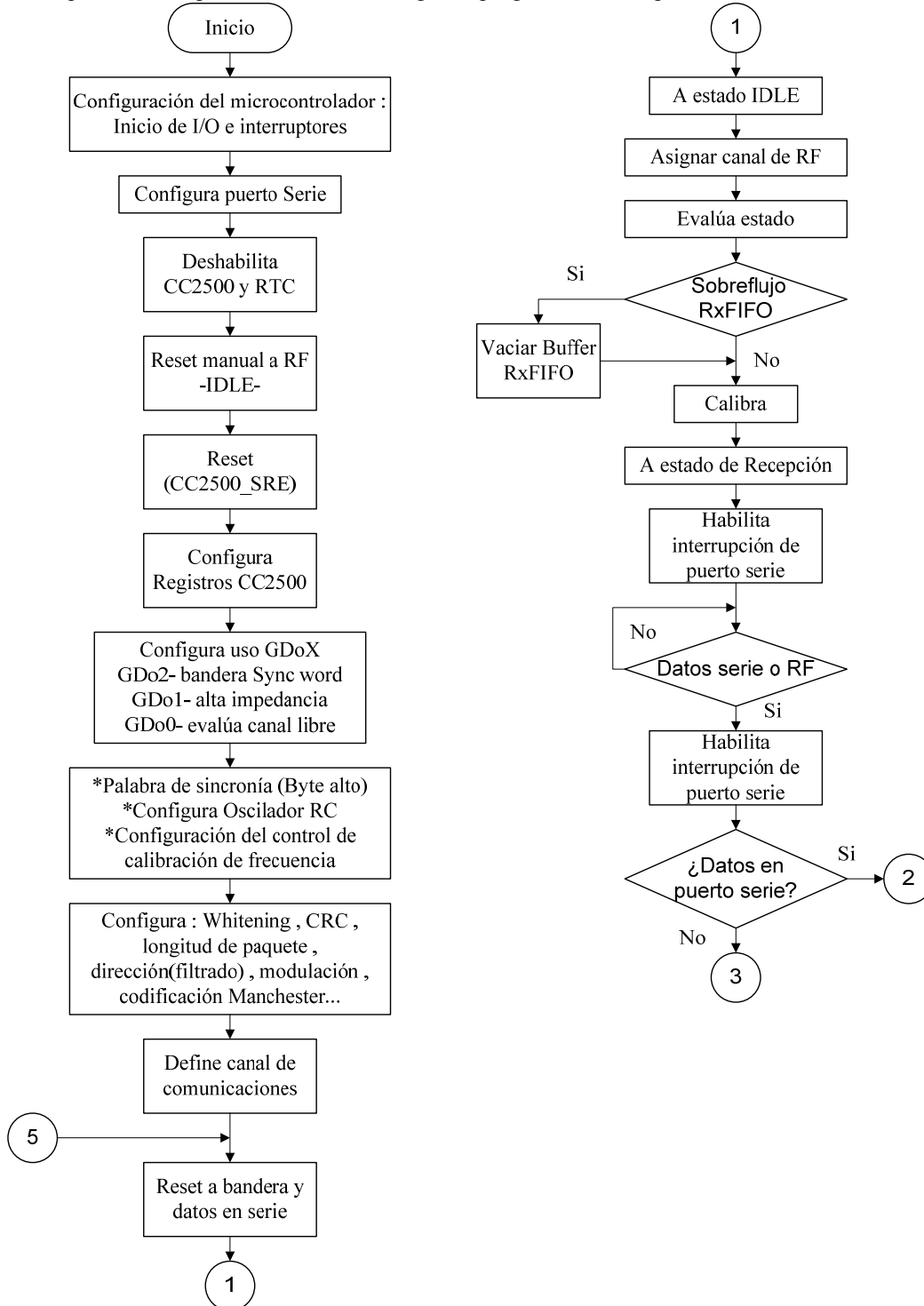


Figura 4.7 (1) Diagrama de flujo del *software* de transmisión y recepción del Subsistema de comunicaciones

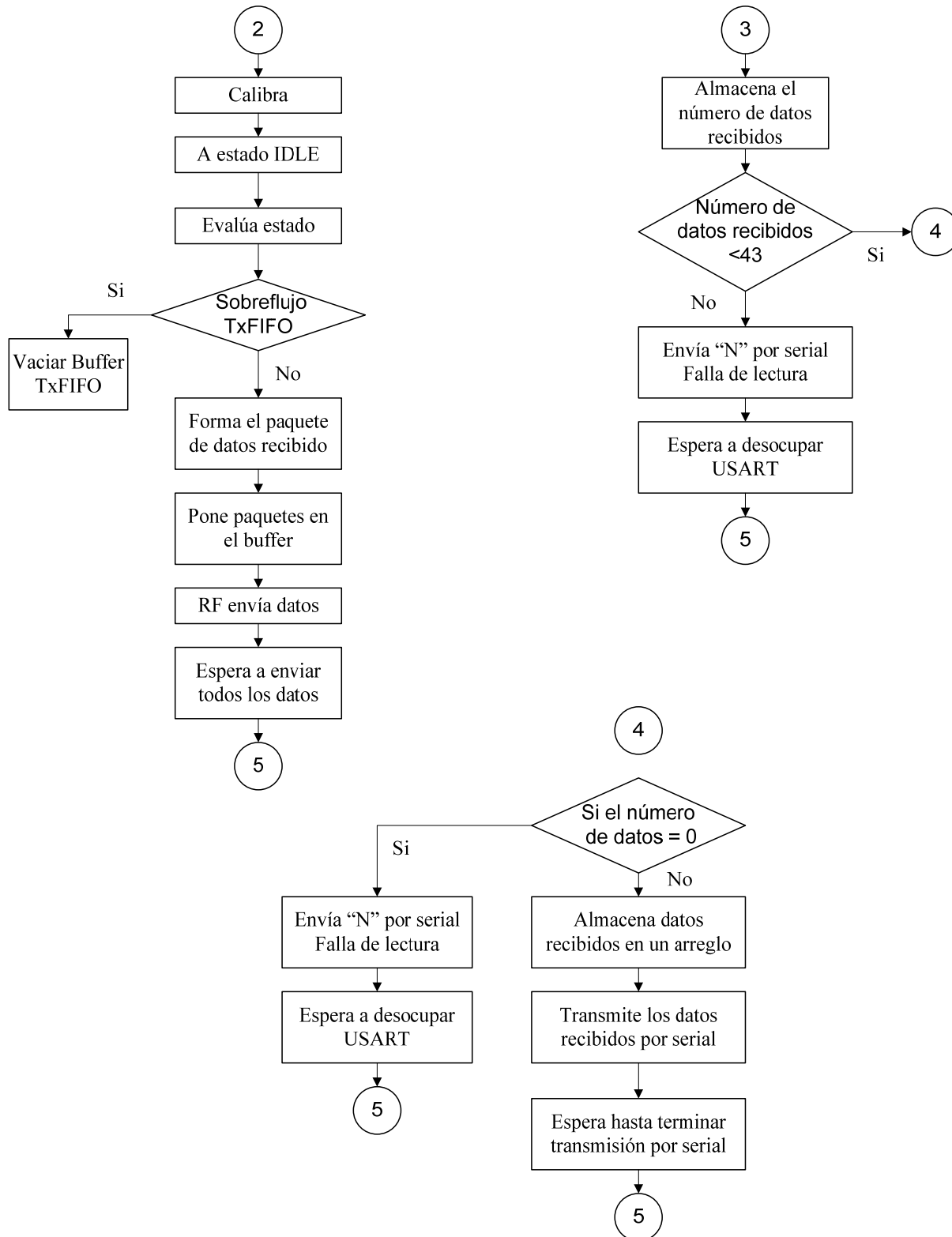


Figura 4.8 Diagrama de flujo del *software* de transmisión y recepción del Subsistema de comunicaciones (continuación).

5.1 Introducción

En esta sección presentaremos la etapa de validación del *firmware* y del *hardware* desarrollado; sometiendo el equipo a operar en condiciones consideradas como normales o cotidianas en un laboratorio, en Ciudad Universitaria. No se hará énfasis en las condiciones del entorno, ya que estas no parecen influir de manera importante y , además, no son variables que . Las pruebas consisten en aquellas en donde se evalué directamente la comunicación entre las tarjetas y el Segmento Terrestre para Supervisión y Mando.

5.2 Pruebas de validación realizadas y resultados obtenidos con las tarjetas de comunicaciones

Se fueron realizando pruebas a lo largo de todo el proceso de desarrollo, lo que nos permitió evaluar los avances y, cuando fue necesario, hacer las correcciones correspondientes; esto nos permitió tener avances rápidos, pero sobre todo que estos fueran acertados. Entonces, la validación se realizó durante todo el desarrollo, pero de manera parcial y en consecuencia con resultados también parciales. Conforme se tenían progresos, cada vez el modelo se acercaba a lo que es ahora nuestra versión final. Al final se probó en su conjuntó lográndose buenos resultados .

Hay una gran variedad de tipos de prueba sugeridas, pero, para algunas de ellas, se requiere de una infraestructura no disponible en el laboratorio; como en aquellas en la que se pueda variar la temperatura y la humedad de manera controlada y bajo presiones atmosféricas diferentes. No será posible provocarle un envejecimiento acelerado y tampoco pruebas de vibración, aunque estas finalmente no se requieran. En la figura 5.1 se muestra el equipo utilizado en una sesión de pruebas.

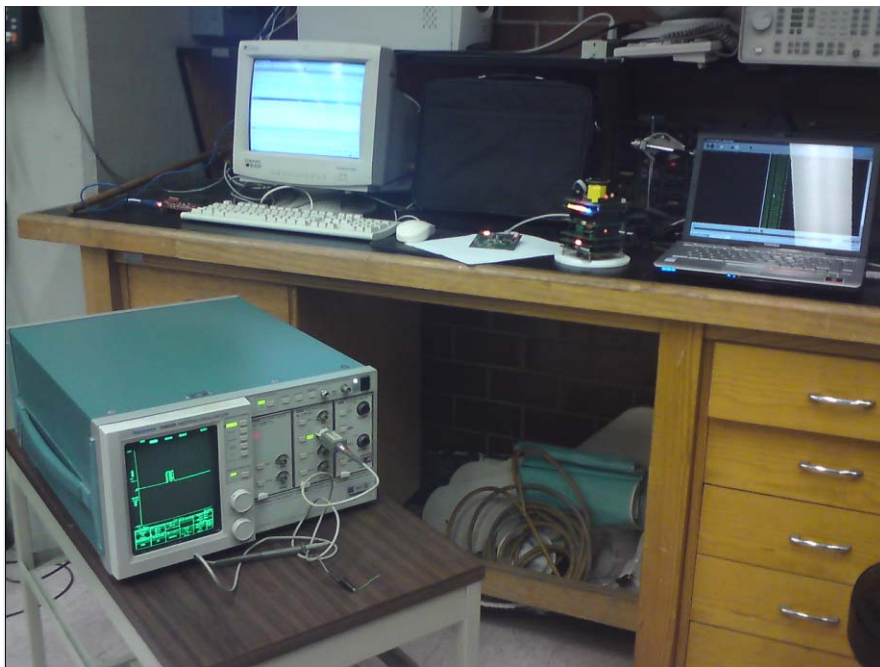


Figura 5.1 Equipo e instrumentos utilizados en sesiones de pruebas .

Las pruebas de tolerancia a fallas eléctricas si bien son muy reveladoras, también deterioran mucho las tarjetas, y esto puede ocasionar fallas irreversibles en los circuitos integrados. Entonces, se evitó este tipo de pruebas, debido a que se contaba con una tarjeta electrónica producida y se tienen cantidades limitadas de circuitos integrados. Al ser los recursos escasos y no tener las herramientas en el mejor de los estados, las pruebas tendrán como variables los ajustes y cambios en los registros; así como distancias, posiciones y obstáculos en la línea de vista entre las tarjetas.

Preliminar...

Después de haber realizado una revisión visual durante y posterior al armado, y que la calidad del mismo sea la adecuada, comenzamos a realizar la prueba suministrando la potencia. Una vez verificado la seguridad en este punto, podemos continuar con la programación de los microcontroladores.

Para validar que el *hardware* es funcional podemos realizar las siguientes observaciones:

- Las primeras pruebas consisten en verificar que los valores de las redes de poder así como las tierras tuvieran efectivamente el potencial esperado.
- Verificar que ninguno de los componentes tuviera un calentamiento que pueda ser considerado anormal.
- Verificar que el puerto serial para cada una de las tarjetas funciona correctamente.
- Verificar que el reloj esté funcionando en la frecuencia que deba operar.
- Verificamos que los voltajes que manejan los dispositivos se encuentren dentro del rango de valores de operación.

Estas son algunas de las observaciones preliminares que se realizaron antes de ir directamente a las pruebas de comunicación. En la figura 5.2 se muestran algunas correcciones de fallas y mejoras en el *hardware*.

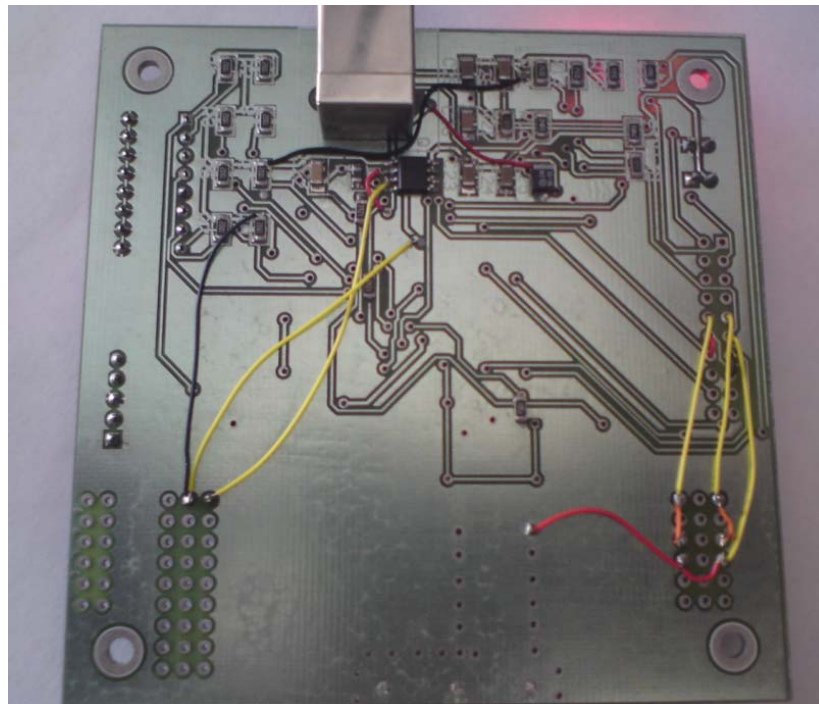


Figura 5.2 Líneas agregadas relacionadas a mejoras y corrección de fallas. Estas ya se encuentran incluidas en la siguiente versión de tarjetas bajo el mismo módulo CC2500.

Pruebas de comunicación.

Parte de las pruebas realizadas se llevaron a cabo sin que la tarjeta Satedu–Coms (SAT) estuviera conectada con las tarjetas de los demás subsistemas del modelo físico. Para la evaluación se simuló la recepción y envío mediante una computadora convencional. Lo anterior se debe a que las demás tarjetas que conforman el SATEDU no son del todo necesarias, debido a que, sin importar el mensaje, éste debe ser enviado y recibido. La depuración del mismo –los datos–, será filtrado debido al proceso de reconocimiento del comando.

La tarjeta Satedu-Coms (Sat) se alimentó de energía eléctrica utilizando una fuente variable regulada. Así también, para la misma tarjeta, se examinó el puerto serial mediante el uso de la utilidad *Eltima Serial Port Monitor*. Este *software* es empleado para mirar la comunicación del puerto serial de la tarjeta; se configuró de manera que pueda ser compatible con la configuración de los puertos serial de las tarjetas.

En la tarjeta que corresponde a la estación terrena Satedu–Coms (PC), el envío y recepción de los "comandos " o en general de cualquier dato o carga útil se hizo a través de *Eltima Serial Port Monitor*.

En la mayoría de las pruebas no se utilizó el programa Segmento Terrestre para Supervisión y Mando de SATEDU, que permite realizar el envío de datos, así como recibir la telemetría del mismo; debido a que se intentó hacer transparente y enfocar la atención sobre el propio *hardware* y el *firmware* que controla al subsistema. Lograr las transmisiones inalámbricas resuelve gran parte de lo que pudiera haber por resolver. Una vez logrado un funcionamiento bueno, entonces se pudo realizar los envíos y recepciones de comandos mediante la interacción en conjunto con los demás subsistemas y el Segmento terrestre.

Los cambios en la operación radican principalmente en variaciones sobre la configuración del circuito CC2500, y estas pueden ser: programar el tipo demodulación, programar velocidad de transmisión, programar canal de operación, programar el ancho del filtro del canal, codificación, manejo de paquetes.

Las pruebas realizadas en donde se evalúan las distintas opciones que proporciona el subsistema, consisten en realizar los cambios en la configuración correspondiente al circuito CC2500. Las variables más comunes fueron: modulación, canal, ancho de banda del filtro del canal, la velocidad de transmisión, la potencia.

Si bien, el circuito es altamente configurable, se limitó a obtener los mejores resultados con mínimas variaciones, que se pudieran hacer a través de la edición del archivo de configuración creado mediante el uso de SmartRF; de esta manera, el *firmware* de control de la tarjeta no sería necesario modificarlo o quizás lo menos posible. Se buscó que el algoritmo del programa sea lo más transparente a las configuraciones que puedan realizarse. El resultado fue un programa simple y básico, que permite el acceso a los registros de configuración del CC2500 (cuando el MCU es programado), control SPI de los circuitos y comunicación por puerto serial.

La edición de los valores de los registros configurados puede realizarse de manera directa sobre la biblioteca del CC2500; o bien, crear líneas en el programa en donde se realicen los cambios.

Abajo expresamos parte de una de las configuraciones realizadas sobre el circuito CC2500. La información es obtenida y generada a través del *software* SMART RF. (Archivo creado MiRF.C; Apéndice D).

```
// Chipcon
// Product = CC2500
// Chip version = E (VERSION = 0x03)
// Crystal accuracy = 10 ppm
// X-tal frequency = 26 MHz
// RF output power = -12 dBm
// RX filterbandwidth = 541.666667 kHz
// Phase = 1
// Datarate = 249.938965 kBaud
// Modulation = (7) MSK
...
```

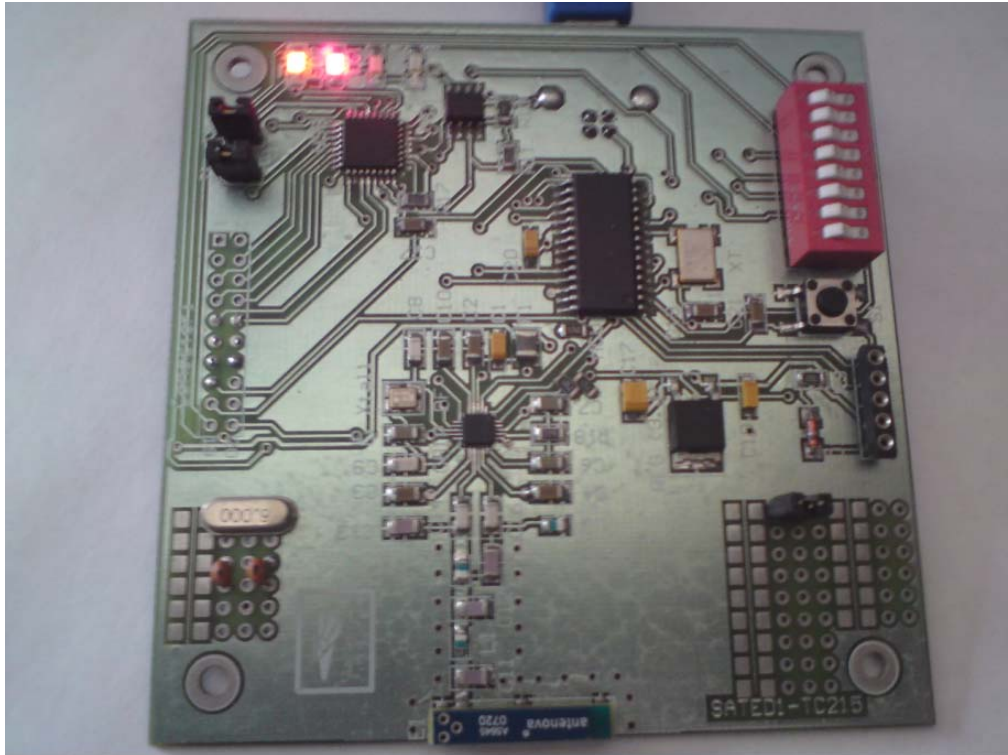


Figura 5.3 Tarjeta energizada. Leds 1 y 2 indican voltajes de polarización 5 V y 3.3V presentes.

Se realizaron diversas pruebas con las diferentes modulaciones (2-FSK, GFSK y MSK) que permite el Transceptor. Se descartó la OOK debido a sus características. Después de evaluar cada una, los mejores resultados obtenidos fueron mediante la MSK. La MSK fue simple de obtener; esta no permite la codificación Manchester y la configuración de corrección de error por adelantado (*FEC, forward error correction*) no fue utilizada.

Las velocidades de transmisión empleadas fueron: 250kbps y 10kbps; esta última, es la que finalmente proporcionó mejores resultados, ya que más datos enviados fueron recibidos y con menor frecuencia de error.

Las distancias de control abarcaron desde unos 5 metros hasta medio metro. Los resultados fueron mejores mientras disminuye la distancia; sin embargo, debido a la longitud o cercanía entre las tarjetas, el resultado fue cuestionado, pues se esperaba cubrir mayores distancias dada la naturaleza de un modem inalámbrico y, por lo que es posible pensar en la necesidad de un amplificador de potencia controlado mediante *switchs*, entre la antena y el *balun* para cada una de las tarjetas. Considérese que en caso de implementar este amplificador de potencia, este debe de ser desconectado mientras el modem se encuentre en el modo de recepción (Rx).

Se colocaron objetos entre las tarjetas para que impidieran una línea de vista despejada; con diversos materiales y con diversos grosores. Por supuesto, los resultados fueron los esperados, fue común la disminución de los datos recibidos, pero no se esperaba que el efecto fuera tan notorio debido a las distancias; por lo que se reafirma las necesidades del amplificador de potencia.

En la figura 5.4 se puede observar la imagen obtenida por medio del osciloscopio de la operación de la tarjeta Satedu – Coms (Sat). Se puede observar el tren de pulsos correspondiente a la recepción de un comando o carga. También es visible la magnitud de los pulsos; estos corresponden a los obtenidos en la línea SO del circuito RF.

Es importante comentar que debido a las altas frecuencias se está utilizando un osciloscopio con mayores capacidades debido a que las altas frecuencias así lo requieren.

Pruebas estándares .

El fabricante del transceptor CC2500 , *Texas Instrument*, indica que el C.I es adecuado para sistemas que cumplan con el estándar europeo EN 300 328 y EN 300 440 class 2 y el estándar estadounidense FCC CFR47 Part 15 (US). La información que proporciona el fabricante en la hoja de especificaciones del circuito es útil para responder los requerimientos que solicita la NOM-121-SCT1-2009 dando como resultado que el circuito cumple con los estándares para dispositivos que trabajan en frecuencias de 2400 a 2483.5 MHz con modulación digital. La energía de consumo así como la potencia de salida son muestra de ejemplos en los cuales el máximo ofrecido por el circuito integrado, está por debajo de lo máximo permitido o entre lo que establece la Norma Nacional para esa clase de dispositivos.

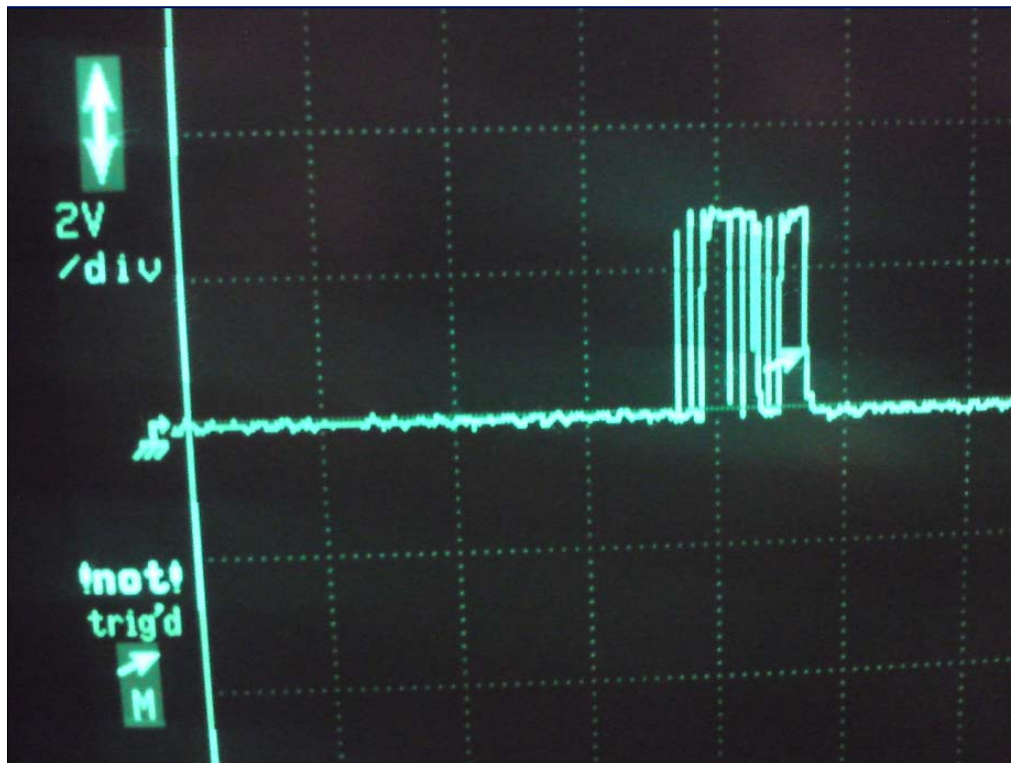


Figura 5.4 Recepción de comando por el puerto SPI

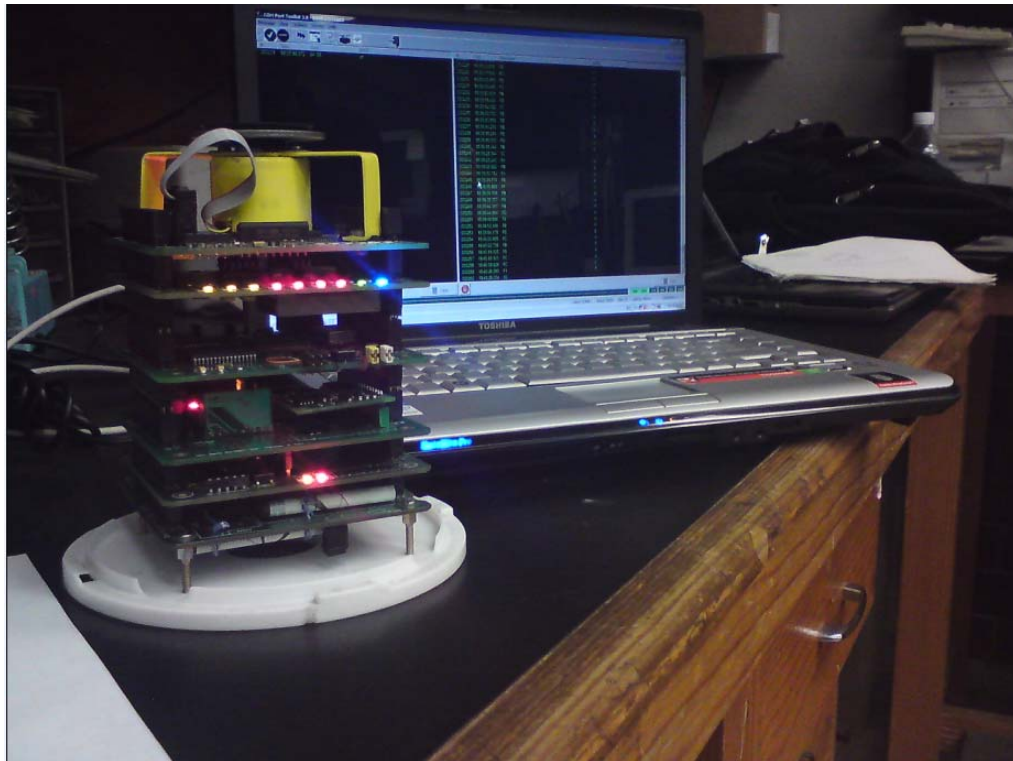


Figura 5.5 SATEDU. Recepción de comandos .

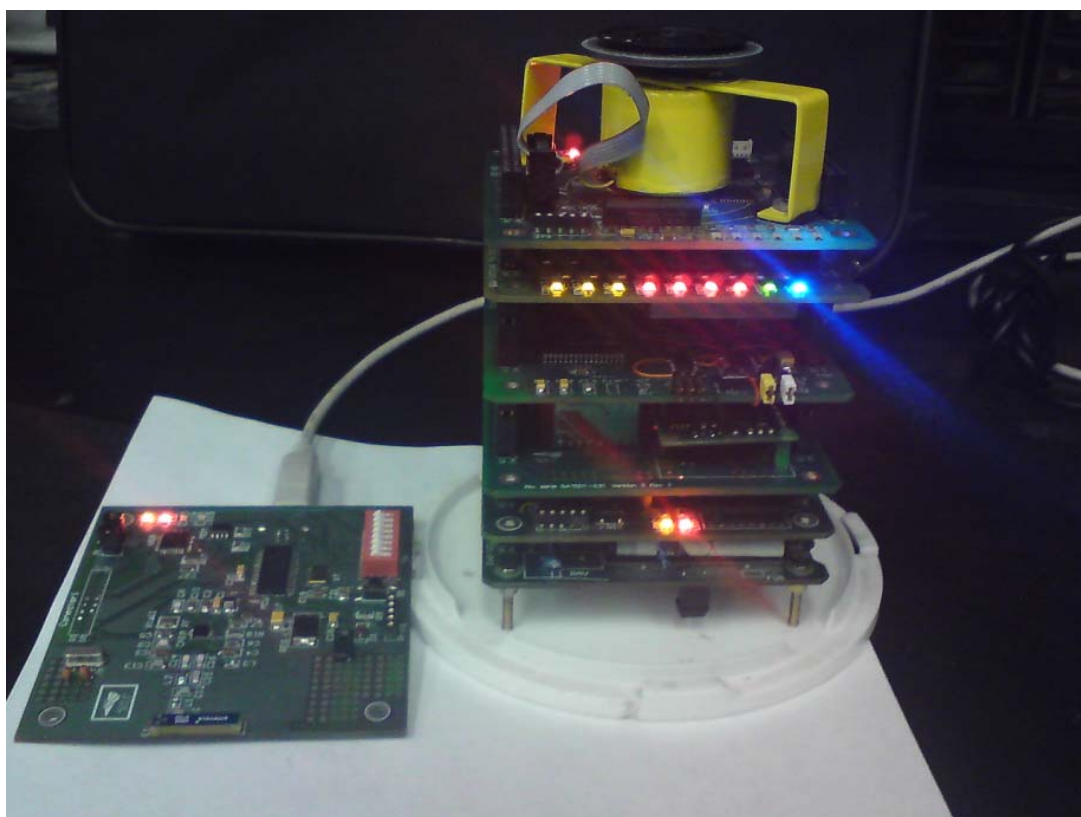


Figura 5.6 Satedu y tarjeta Satedu-Coms (PC)

Por último, mediante un desarrollo alternativo del *firmware*, pero que hace uso del mismo *hardware*, se utilizó una versión modificada para observar el nivel de señal de recepción mediante el RSSI (Received Signal Strength Indicator). Para lograr esto se logra a través del ingreso al registro de estado RSSI.

Para obtener los valores absolutos de nivel de potencia se debe de aplicar el siguiente procedimiento

- 1) Lectura del registro de estado RSSI
- 2) Convertir la lectura hexadecimal a decimal
- 3) Si $RSSI_{dec} \geq 128$ entonces $RSSI_{dBm} = (RSSI_{dec} - 256)/2 - RSSI_{offset}$
- 4) Si $RSSI_{dec} < 128$ entonces $RSSI_{dBm} = (RSSI_{dec})/2 - RSSI_{offset}$
- 5) Si la velocidad de transmisión de datos es de 10 kBauds , entonces $RSSI_{offset}[dB]$ es 69 (Ver Hoja de datos del CC2500). En la Figura 5.7 se aprecia que el nivel de intensidad de recepción de señal es bajo por lo que se requiere de un aumento de nivel de potencias para la transmisión.

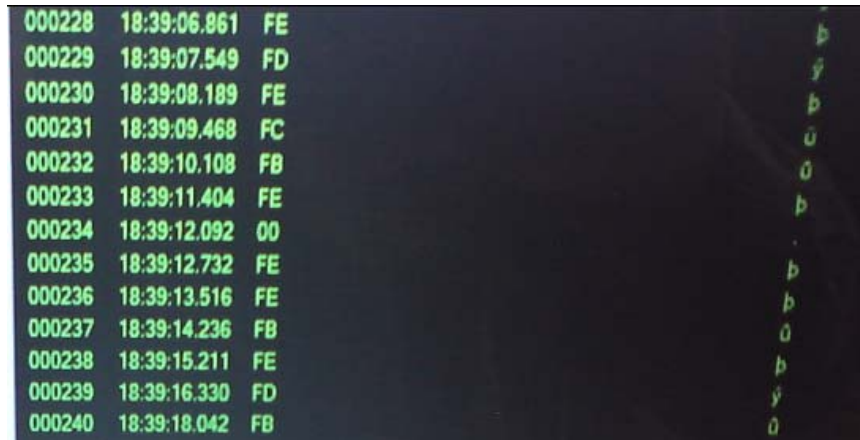


Figura 5.7. Niveles de intensidad de señal de SATEDU.

Como es posible ver en la Figura 5.7 los valores corresponden a la intensidad con que el equipo receptor recibe la señal después de recibir un comando. Los niveles $RSSI_{dBm}$ son realmente muy bajos

6.3 Conclusiones del trabajo desarrollado

De la tesis y el trabajo desarrollado se obtiene que:

- El algoritmo del F.W permite el funcionamiento del equipo.
- El *hardware* es capaz de cumplir con las necesidades de transmisión y recepción entre la estación terrena y el satélite educativo (SATEDU), pero con mejoras adicionales como pueden ser: un amplificador de potencia o una antena más sensible, puede mejorar significativamente la operación del modelo.
- La modulación en la cual se logran mejores resultados es la modulación MSK.
- La velocidad de datos más exitosa (menos errores, menos pérdidas de datos) se logra a 10 kbps.
- La señal es capaz de atravesar obstáculos con espesores y tipo de materiales limitados en cortas distancias. La señal se empobrece de manera rápida mientras el receptor se encuentre cada vez más alejado del transmisor en una línea de vista libre de obstáculos y, por supuesto, el degradamiento de la señal recibida es mayor si hay tales obstáculos.
- El chasis del simulador satelital no representa una barrera determinante en las afectaciones del decremento de la intensidad de señal recibida por SATEDU-COMS (SAT).
- La orientación de las tarjetas electrónicas no afecta la comunicación entre PC y SATEDU.

6.4 Recomendaciones

Para este sistema y bajo esta tecnología se hacen las siguientes recomendaciones:

- Mayor robustez en el programa (F.w.) para manejo de las configuraciones del CC2500.
- Capacidad de reprogramación remota para nuevo *firmware* del MCU.
- Zona para reconfiguración y control de programación desde la interfaz gráfica (Segmento Terrestre para Supervisión y Mando).
- Crear un log que registre los comandos producidos y/o ejecutados. El log deberá ser almacenado junto con la fecha y hora de cada acción ejecutada.
- Agregar mayor memoria a las tarjetas para almacenar el log.
- Manejo de canal secundario. Si no funciona un canal de comunicación establecer uno por defecto en una configuración simple y básica.

- Amplificador de potencia para la etapa de transmisión.
- Antena de mayor ganancia.

Para un sistema de comunicación de mayor potencial se recomienda la siguiente evolución a un sistema de comunicación basado en tecnología Wi-Fi.

Para un sistema de comunicación Wi-Fi se hacen las recomendaciones siguientes:

- Implementación de computadora para albergar conexiones Wi-Fi
- Crear interfaz gráfica para acceso web .
- Implementación de IP real y secundaria. La secundaria se utilizaría como acceso alternativo cuando la asignación de IP son automáticas dentro del contexto de una red. La IP secundaria garantiza acceso si se desconoce la real además de una auto-detección en caso de haber una constelación de simuladores.

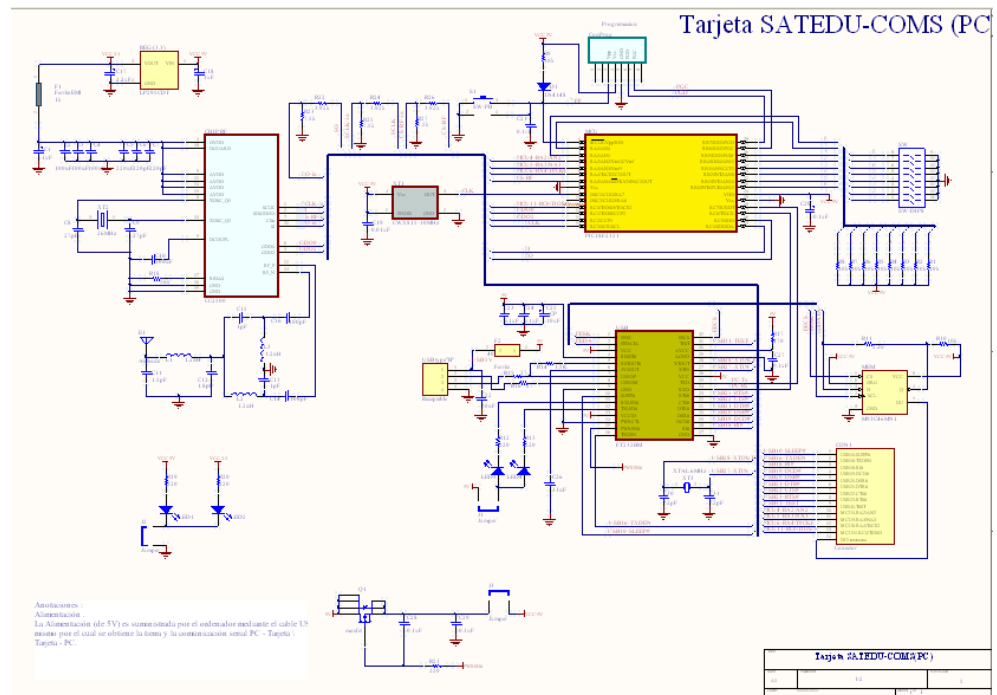
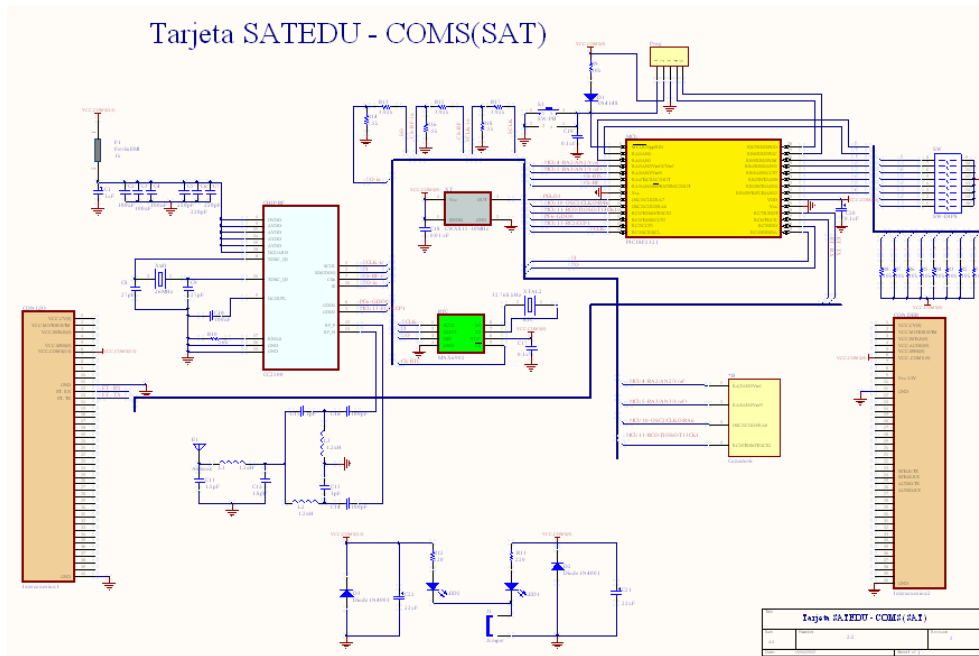
En la emigración a un sistema de comunicación Wi-Fi requerirá una Computadora más robusta. Esto traerá consigo mayor consumo de potencia y demandará otro tipo de sistema operativo (un Linux por ejemplo) que soportará aplicaciones que requieran un nivel de procesamiento más complejo. El uso de un sistema Wi-Fi permitirá acceso por cualquier computadora que cuente con el mismo protocolo e incluso bien podría ser accedido por internet a través de un punto de acceso virtual.

Hay que tener en cuenta que si la computadora sugerida puede no solo albergar al subsistema de comunicación sino también a la misma computadora de vuelo del simulador. Esto implica que el simulador pierda las similitudes que le permitía ser base de un picosatélite.

Mediante el uso del modem CC2500 lo hace muy atractivo para identificar las generalidades de una comunicación. Wi-Fi permite que el atractivo se vea reflejado en otros subsistemas o en la explotación de otros recursos que puedan ser más enfocados a otras aplicaciones. Dada las necesidades en aplicaciones inalámbricas Wi-Fi es altamente sugerido pues lo que resulte puede ser aplicado en otros desarrollos.

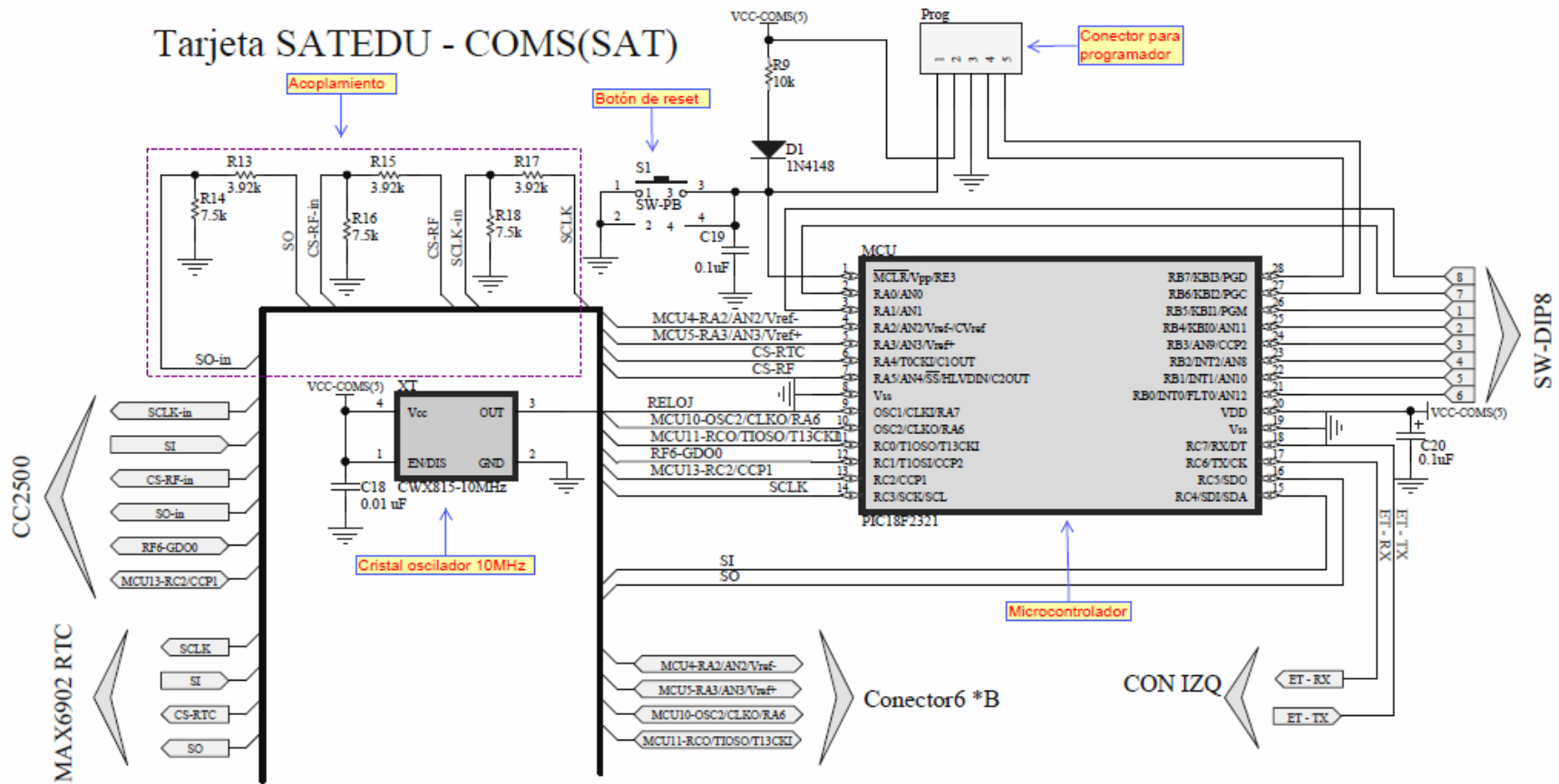
Esquemáticos de Tarjeta SATEDU-COMS (SAT) y de Tarjeta SATEDU-COMS (PC)

Apéndice A



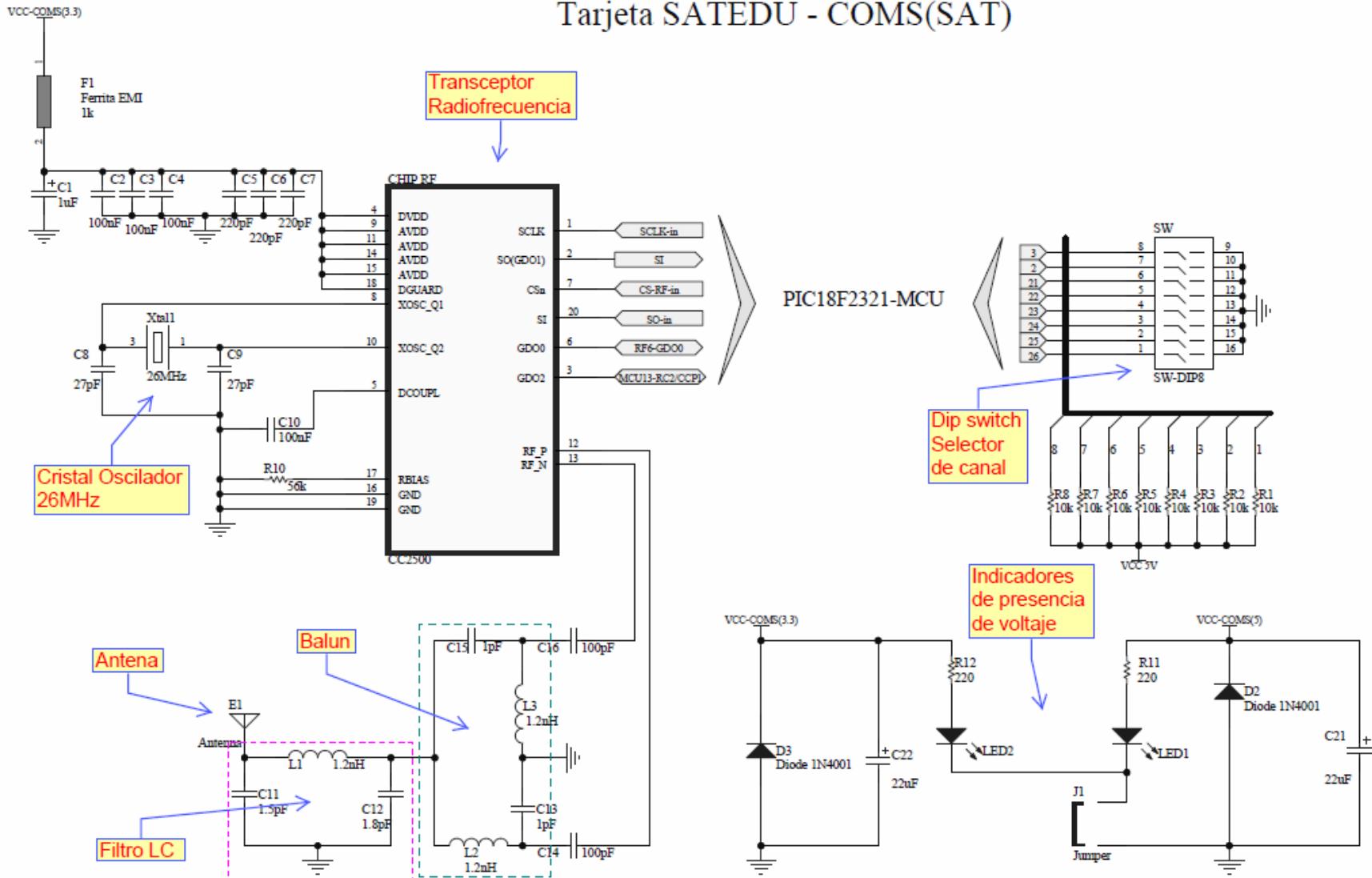
Apéndice A

Esquemáticos de Tarjeta SATEDU-COMS (SAT)

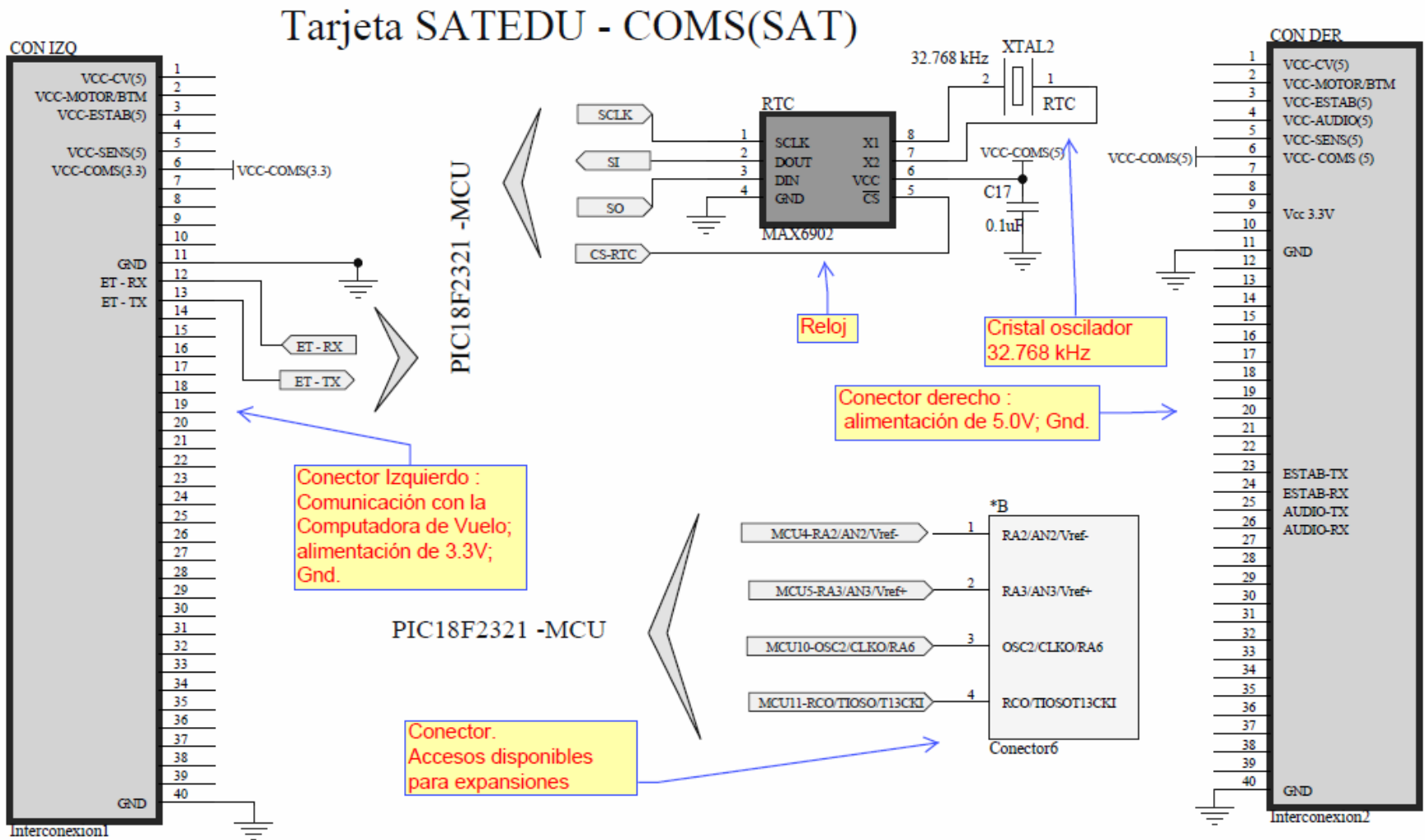


A.1 Tarjeta SATEDU-COMS (SAT) (1 de 3)

Tarjeta SATEDU - COMS(SAT)



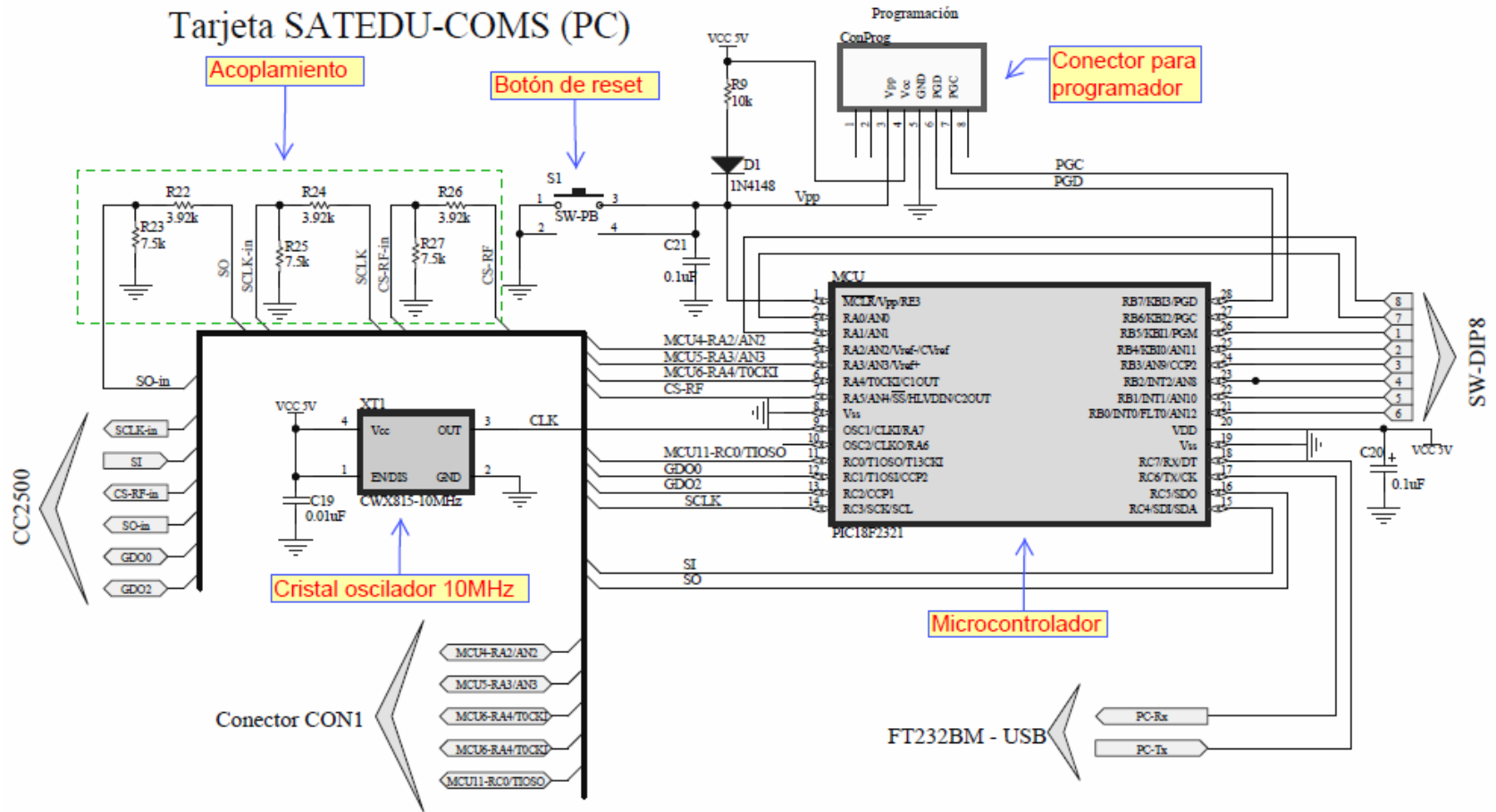
A.2 Tarjeta SATEDU-COMS (SAT) (2 de 3)



A.3 Tarjeta SATEDU-COMS (SAT) (3 de 3)

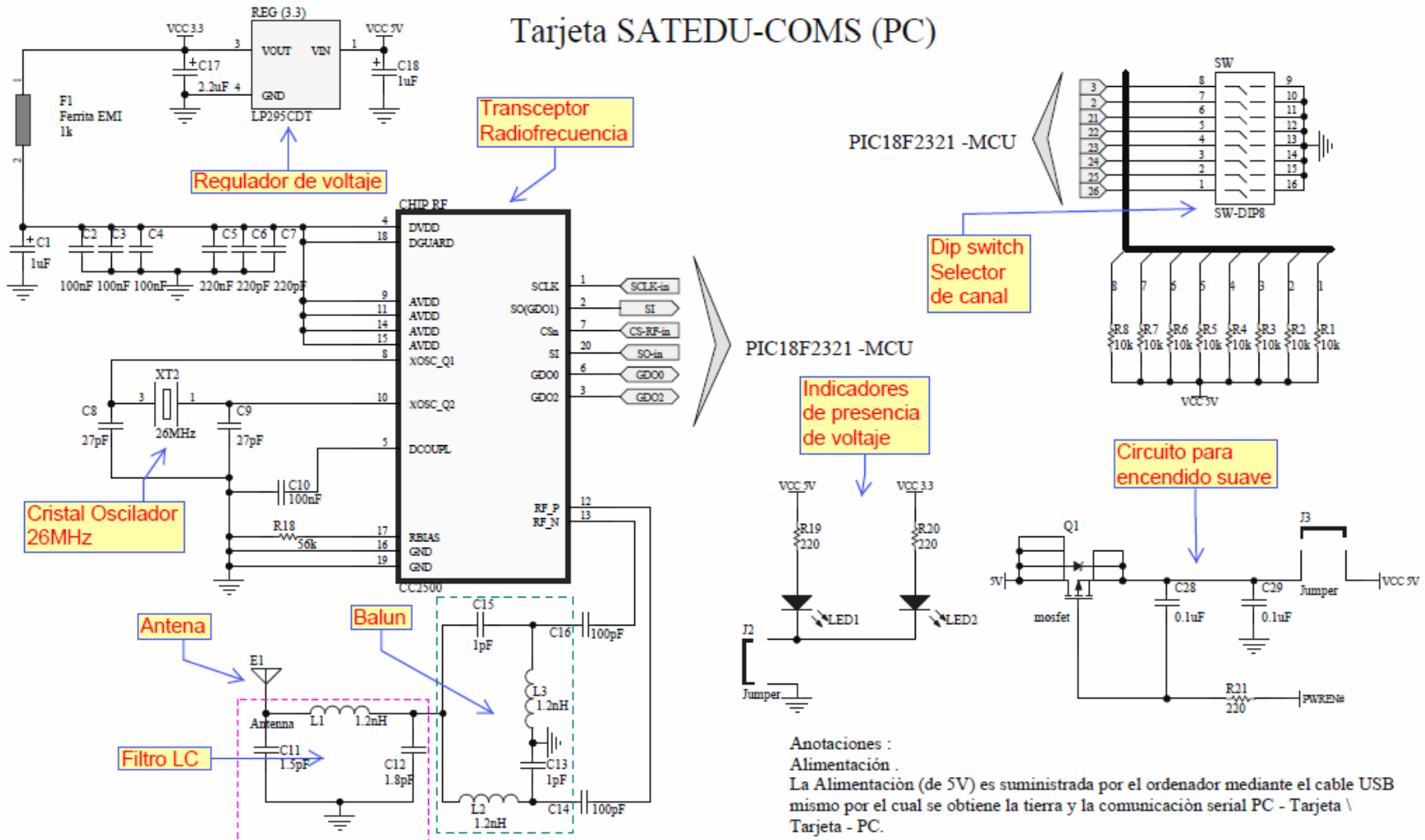
Apéndice A

Esquemáticos de Tarjeta SATEDU-COMS (PC)



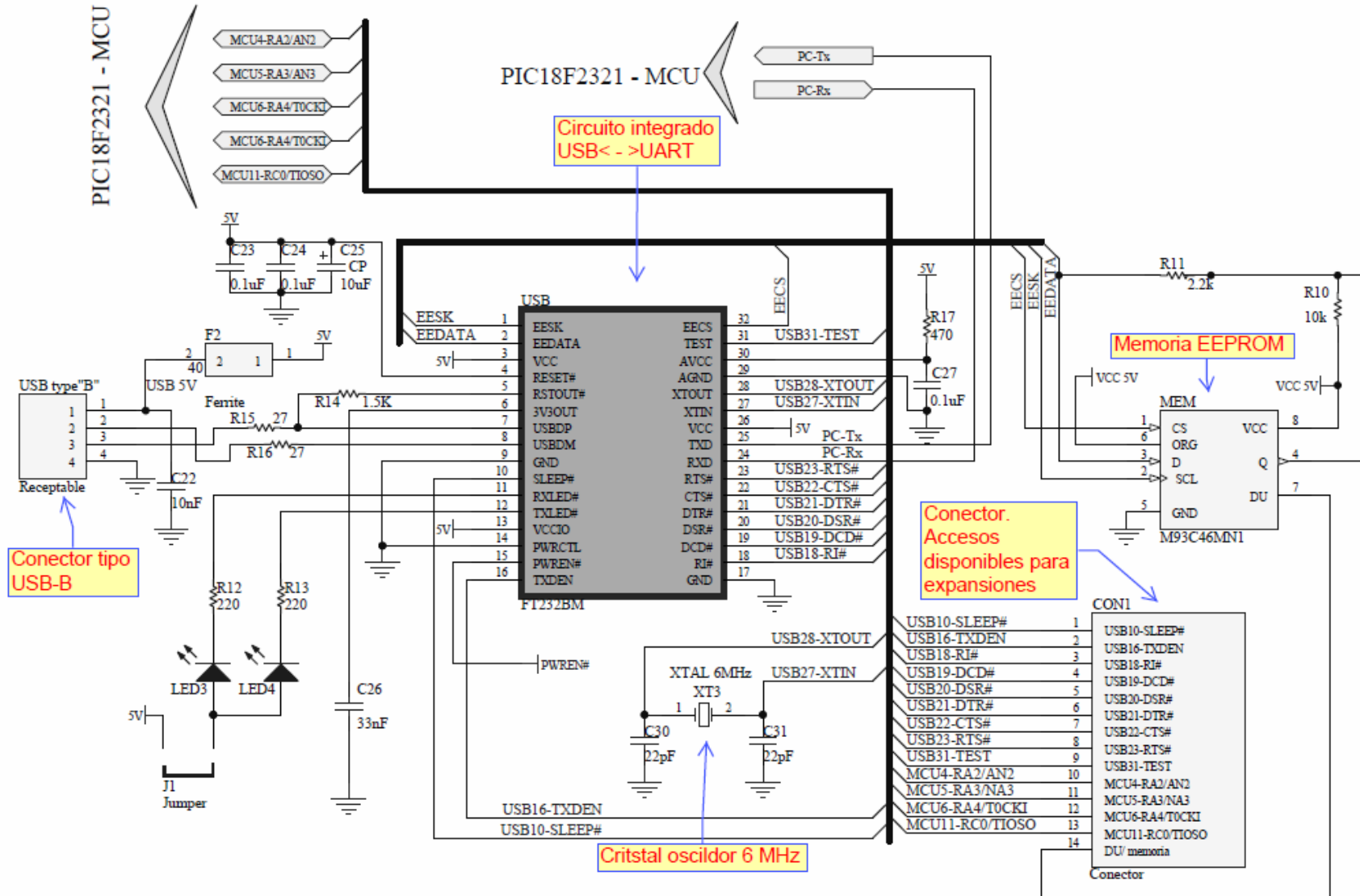
A.4 Tarjeta SATEDU-COMS (PC) (1 de 3)

Tarjeta SATEDU-COMS (PC)



A.5 Tarjeta SATEDU-COMS (PC) (2 de 3)

Tarjeta SATEDU-COMS (PC)

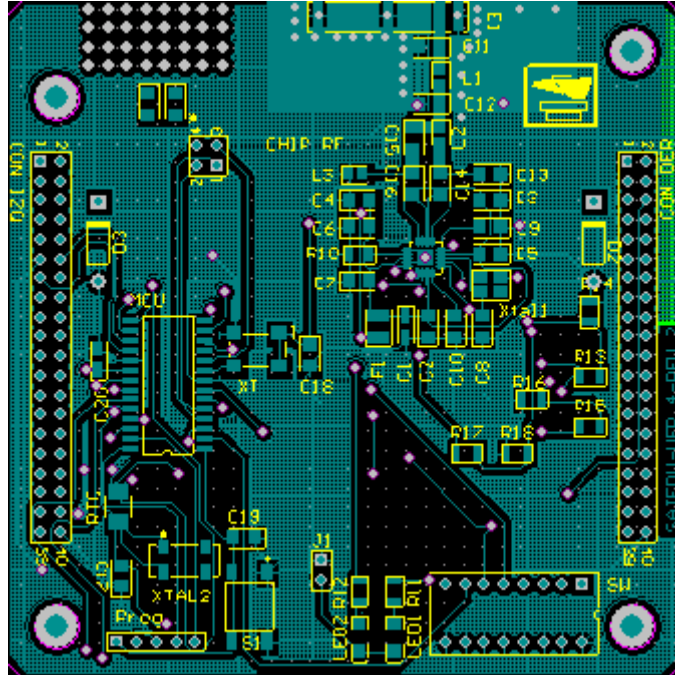


A.6 Tarjeta SATEDU-COMS (PC) (3 de 3)

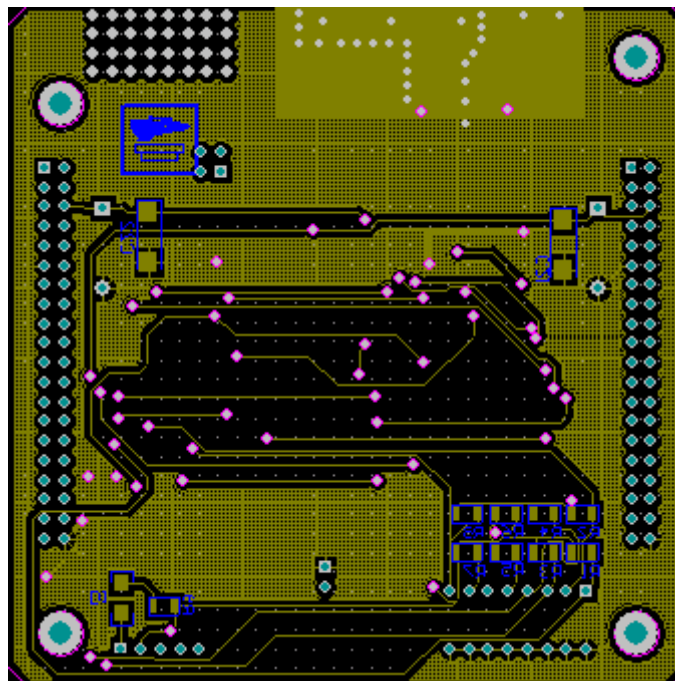
*Imagen de PCB's DE SATEDU-COMS (SAT)
y SATEDU-COMS (PC)*

*Apéndice
B*

SATEDU-COMS (SAT)

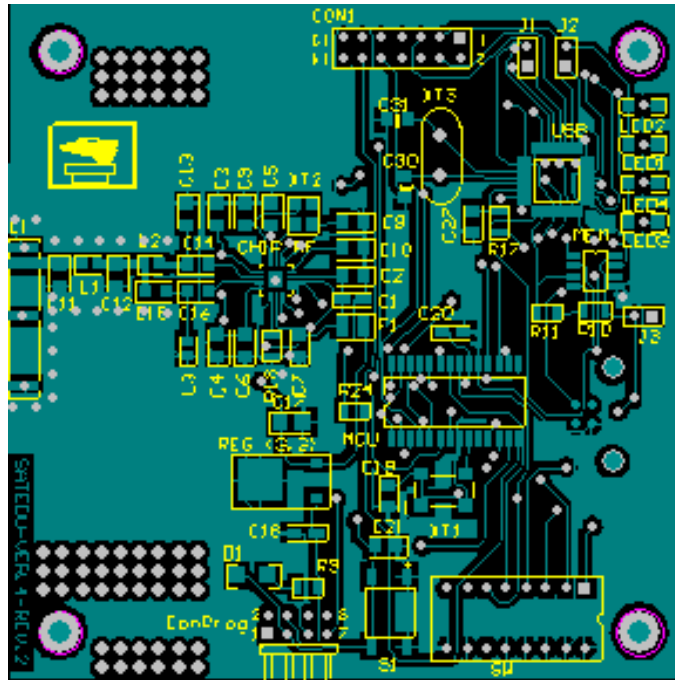


B.1 Top Layer de la Tarjeta SATEDU-COMS (SAT).*

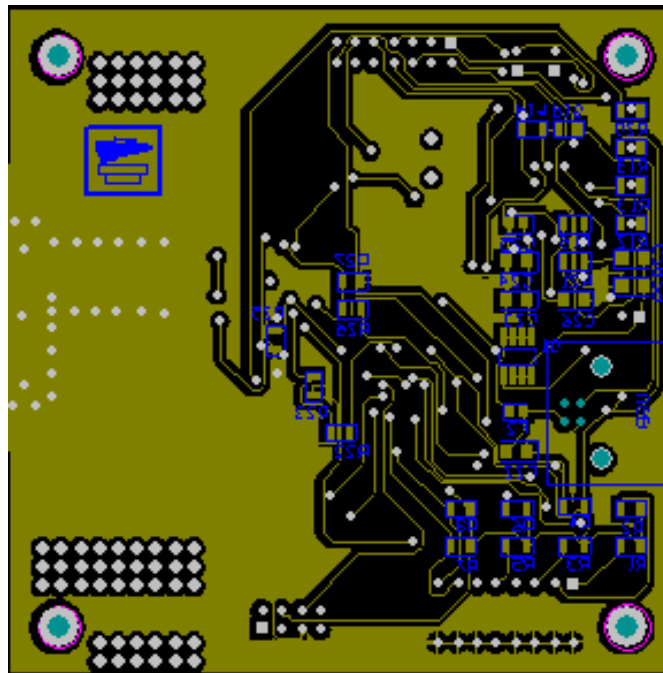


B.2 Down Layer de la Tarjeta SATEDU-COMS (SAT).*

SATEDU-COMS (PC)



B.3 Top Layer de la Tarjeta SATEDU-COMS (PC). *



B.4 Down Layer de la Tarjeta SATEDU-COMS (PC). *

*Imagen sin escala

*BOM's de SATEDU-COMS (SAT) y
SATEDU-COMS (PC)*

*Apéndice
C*

BOM's SATEDU-COMS (SAT) (Lista de materiales)

Componente	Modelo	Cantidad	Designación	Descripción
Inductor	805	3	L1, L2, L3	Inductor
Capacitor	1206	18	C2, C3, C4, C5, C6, C7, C8, C9, C10, C11, C12, C13, C14, C15, C16, C17, C18, C19	Capacitor
1N4148	diodo_SM	1	D1	High Conductance Fast Diode
26MHz	Cristal1	1	Xtal1	Oscilador de montaje superficial
Antenna	Anntena Mica 2.4GHz	1	E1	Generic Antenna
CC2500	Quad20	1	CHIP RF	Transceiver RF
Conector6	HDR2X2	1	*B	Conector
CWX815-10MHz	XT_SM	1	XT	Oscilador de montaje superficial
Diode 1N4001	DIO10.46-5.3x2.8	2	D2, D3	1 Amp General Purpose Rectifier
Ferrita EMI	1210	1	F1	Ferrita RF
Header 5	HDR1X5	1	Prog	Header, 5-Pin
Interconexion1	Conector costilla 40 PIN	1	CON IZQ	Conector de costilla
Interconexion2	Conector costilla 40 PIN	1	CON DER	Conector de costilla
Jumper	HDR1X2	1	J1	Jumper Wire
LED	LED_1206	2	LED1, LED2	LED montaje
MAX6902	MAX6902-2	1	RTC	Reloj de Tiempo Real
PIC18F2321	SO-G28/G7.45	1	MCU	Microcontrolador SOIC 28 pins
Res1	R1206	18	R1, R2, R3, R4, R5, R6, R7, R8, R9, R10, R11, R12, R13, R14, R15, R16, R17, R18	Resistor
RTC	Cristal2	1	XTAL2	Cristal RTC
SW-DIP8	DIP-16-KEY	1	SW	4009 Series DIP Switch
SW-PB	PUSH_BUTTON_HP03	1	S1	Switch
Capacitor. T491A	A	2	C1, C20	Solid Tantalum Chip Capacitor, Standard T491 Series - Industrial Grade
Capacitor. T491D	D	2	C21, C22	Solid Tantalum Chip Capacitor, Standard T491 Series - Industrial Grade

C.1 BOM's SATEDU-COMS (SAT)

BOM's SATEDU-COMS (PC) (Lista de materiales)

Componente	Modelo	Cantidad	Designación	Descripción
Inductor	805	3	L1, L2, L3	Inductor
Capacitor	1206	18	C8, C9, C10, C11, C12, C13, C14, C15, C16, C19, C21, C22, C23, C24, C26, C27, C28, C29	Capacitor
Capacitor	c1206	2	C30, C31	Capacitor
1N4148	diodes_SM	1	D1	High Conductance Fast Diode
26MHz	Cristal1	1	XT2	Cristal
Antenna	Anntena	1	E1	Generic Antenna
C1206	1206	6	C2, C3, C4, C5, C6, C7	Ceramic Chip Capacitor - Standard
CC2500	Quad20	1	CHIP RF	Transceiver RF
Conector	HDR2X7	1	CON1	Conector
CP	CC2012-0805	1	C25	Polarized Capacitor (Surface Mount)
CWX815-10MHz	XT_SM	1	XT1	Oscilador de montaje superficial
Ferrita EMI	1210	1	F1	Ferrita RF
Ferrite	805	1	F2	Ferrita RF
FT232BM	QFP7X7-G32/X.5N	1	USB	Tranceiver USB
Jumper	HDR1X2	3	J1, J2, J3	Jumper Wire
LED	LED_1206	4	LED1, LED2, LED3, LED4	LED montaje
LP295CDT	LP2950	1	REG (3.3)	Regulador
M93C46MN1	SOP8	1	MEM	1Kb (x8/x16) Serial Microwire Bus EEPROM
mosfet	SO-G8	1	Q1	MOSFet Si4435DY
PIC18F2321	SO-G28/G7.45	1	MCU	Microcontrolador SOIC 28 pins
Programacion	HDR2X4H	1	ConProg	Conector
Receptable	Receptable	1	USB type B	Conector
Res1	R1206	27	R1, R2, R3, R4, R5, R6, R7, R8, R9, R10, R11, R12, R13, R14, R15, R16, R17, R18, R19, R20, R21, R22, R23, R24, R25, R26, R27	Resistor
SW-DIP8	DIP-16-KEY	1	SW	4009 Series DIP Switch,
SW-PB	PUSH_BUTTON_HP03	1	S1	Switch
Capacitor. T491A	A	3	C1, C18, C20	Solid Tantalum Chip Capacitor, Standard T491 Series - Industrial Grade
Capacitor. T491B	B	1	C17	Solid Tantalum Chip Capacitor, Standard T491 Series - Industrial Grade
XTAL 6MHz	Xtalpcb	1	XT3	Crystal Oscillator

C.2 BOM's SATEDU-COMS (PC)

SATEDU COMS. Programa de Recepción/Transmisión

Apéndice D

```
//      SATEDU COMS
//      PROG RECEPCION/TRANSMISION    v2.0*

#include <p18f2321.h>
#include <delays.h>
#include <usart.h>
#include <spi.h>

#include "cc2500.h"

#pragma config OSC = HSPLL
#pragma config WDT = OFF
#pragma config WDTPS = 128           // tiempo antes de RESET = 4[ms] X WDTPS
#pragma config LVP = OFF             // => importante colocarlo
#pragma config DEBUG = OFF           // => importante colocarlo
#pragma config PBADEN = DIG

#pragma idata
#define CS_RTC          PORTAbits.RA4
#define CS_RF           PORTAbits.RA5
#define SI              PORTCbits.RC4
#define SO              PORTCbits.RC5
#define SCLK           PORTCbits.RC3

#define gdo0            PORTCbits.RC1
#define gdo2            PORTCbits.RC2

#define direccionRF    0x0a          // define dirección del RF
#define channelRF      0x08          // define canal del RF

#define HabInt()       PIE1bits.RCIE = 1;
#define DeshabInt()    PIE1bits.RCIE = 0;

//      funciones agregadas

void resetRF (void);
void SPI_on(void);
void SPI_off(void);
void maneja_IntRx (void);           // función para manejar interrupciones
void WDT_ON (void);                 // encendido y apagado de WatchDog Timer
void WDT_OFF (void);

//      Variables de programación
union Stat {
    unsigned char SRF;
    struct {
        unsigned FIFO_BYTES_AVAIBLE0:1;
        unsigned FIFO_BYTES_AVAIBLE1:1;
        unsigned FIFO_BYTES_AVAIBLE2:1;
        unsigned FIFO_BYTES_AVAIBLE3:1;
        unsigned STATE0:1;
        unsigned STATE1:1;
        unsigned STATE2:1;
        unsigned CHIP_RDYn:1; };
} StatusRF;
```

```

char NumDatosRxRF;           // datos recibidos por RF
char estadoRF;              // estado del chip RF
char DatosRx[10];
unsigned char paqueteTx[15];
extern char MiConfigRF[];    // configuración de chip RF

unsigned char conteoDatos=0;
char cmdRx[40];             // arreglo de datos recibidos por serial

char r, nvodato,DatosSerie;

//      Interrupcion
struct{
    char ctk:6;
    unsigned hay_dato:1; } aux;

#pragma code

//      Funciones

void WDT_ON(void)
{
    WDTCONbits.SWDTEN = 1;      // enciende WATCHDOG, configurado a 4 segundos
    ClrWdt();                  // limpia el timer
}

void WDT_OFF(void)
{
    WDTCONbits.SWDTEN = 0;     // apaga WATCHDOG
    ClrWdt();                  // limpia el timer
}

// Datos
// FUNCION: Lee1b_Redint_PoR
//      Espera un tiempo para recepción de un nuevo dato en el puerto serial

char Lee1b_Redint_PoR(void)
{
    r=0;
    TMR0H = 0;                 // borra timer0
    TMR0L = 0;
    T0CON = 0x80;              // corre el timer0 en 16 bit, (7) . Prescalador 1:256,(6)1:128,(5)1:64

    while( !( PIR1bits.RCIF | INTCONbits.TMR0IF ) ); /*      espera dato por un tiempo "p"*/

    if ( PIR1bits.RCIF )
        {
            nvodato = RCREG; // si hubo dato
            r=1;
        }
    else r=0; // no hubo dato pero ocurrió RETRASO, muchos llamados se hacen a esta rutina solo por este RETRASO

    INTCONbits.TMR0IF = 0;     // reset a bandera
    T0CONbits.TMR0ON = 0;     // detiene el timer
    return(r); // regresa "r"
}

// Circuito RF

//      putRF () coloca datos en el CC2500 leyendo a su vez el byte status para despejar el buffer

void putRF (unsigned char datRF)
{
    putcSPI(datRF);           // este es el registro CHANNR
    Nop();
    StatusRF.SRF = getcSPI(); // lee el registro STATUS
}

```

```

//      Reset Manual del CC2500

void resetRF (void)
{
    TRISCbits.TRISC3=0;           // asignamos salidas, para maniobrar las líneas
    TRISCbits.TRISC4=0;
    TRISCbits.TRISC5=1;
    TRISCbits.TRISC2=1;         // entradas en gdo0 y gdo2
    TRISCbits.TRISC1=1;

    SCLK = 1;                   // según el manual 41
    SI = 0;
    // strobe CS
    CS_RF = 0;
    Delay10TCYx(10);           // espera 10 us
    CS_RF = 1;

    Delay10TCYx(35);           // espera 35 us mas ....
    CS_RF = 0;                 // sostiene CS hasta que SO=0

    while (gdo2);              // espera a SO sea cero

    TRISCbits.TRISC5 = 0;      // lo hace salida antes de encender el buffer SPI
    TRISCbits.TRISC4 = 1;

    SPI_on();                  // enciende el bus SPI

    CS_RF = 0;                 // baja CS
    putcSPI(0x30);             // envía la solicitud de lectura de SRES ***
    StatusRF.SRF = getcSPI();  // recibe el STATUS
//
    Delay1KTCYx(10);
    CS_RF = 1;

    while (gdo2);

    TRISCbits.TRISC5 = 0;      // lo hace salida antes de encender el buffer SPI
    TRISCbits.TRISC4 = 1;

    SPI_on();                  // enciende el bus SPI
    CS_RF = 0;
    putcSPI(0x30);             // envía la solicitud de lectura de SRES ***
    StatusRF.SRF = getcSPI();  // recibe el STATUS
    CS_RF = 1;

    while (gdo2);
    // FIN DE RESET YA ESTA EN IDLE
}

//      Canal de Comunicaciones en el CC2500

void CanalRF(unsigned char canal)
{
    CS_RF = 0;                 // habilita canal SPI

    WriteSPI(0x0a);           // este es el registro CHANNR
    WriteSPI(canal);         // envía el canal deseado

    CS_RF = 1;                 // deshabilita el canal SPI
}

//      Llena el buffer FIFO con los datos indicados en una cadena

void fifoTx(unsigned char *ffotx,unsigned char longitud)
{
    int ic=0;
    CS_RF = 0;                 // accesa al CC2500

    WriteSPI(0x7f);           // envía un byte de solicitud de escritura a FIFO, 1 byte (0x3f), varios (0x7F)
}

```

```

    for (ic=0;ic<longitud;ic++)
    {
        WriteSPI(*fifotx);          // envía el byte que queremos
        fifotx++;                  // aumenta apuntador
    }
    CS_RF = 1;
}
// Lee el buffer FIFO, y los guarda en la cadena de la longitud indicada

void fifoRx( char *fifoRx, unsigned char loni)
{
    char i;

    CS_RF = 0;                    // accesa al CC2500

    WriteSPI(0xff);               // envía un byte de solicitud de lectura a FIFO, 1 byte (0xbf), varios (0xff)

    for(i=0;i<loui;i++)
    {
        *fifoRx = getcSPI();       // almacena dato ***
        fifoRx++;                 // aumenta apuntador
    }

    CS_RF = 1;
}

// Configura GDO en CC2500

void configGDOx(unsigned char gd2, unsigned char gd1, unsigned char gd0)
{
    CS_RF = 0;

    WriteSPI(0x40);               // registro gdo0 a escribir en burst (a 0x00 sumar 0x40)
    Nop();
    WriteSPI(gd2);                // pone el estado
    Nop();
    WriteSPI(gd1);                // edo. gdo1
    Nop();
    WriteSPI(gd0);                // edo. gdo0

    CS_RF = 1;
}

// Escribe bytes de sincronía en los registros designados en el CC2500

void byteSync( unsigned char sync1, unsigned char sync2)
{
    CS_RF = 0;

    WriteSPI(0x44);               // registro sync1 para escribir en burst (a 0x04 sumar 0x40)
    Nop();
    WriteSPI(sync2);              // pone el estado
    Nop();
    WriteSPI(sync1);              // edo. gdo0

    CS_RF = 1;
}

// Construye paquete de datos a enviar

void buildPaq(unsigned char dato1, unsigned char *paquete, unsigned char lonPaq) // construye el paquete de datos
{
    char ipaq;
    paqueteTx[0] = dato1;
    for (ipaq=1;ipaq<=lonPaq;ipaq++)
    {
        paqueteTx[ipaq]=*paquete; // guarda el valor en paqueteTx
        paquete++;                 // incrementa apuntador
    }
}

```



```

// Lee el numero de bytes recibidos en el buffer FIFO Rx
char BytesRxRF(void)
{
    char numRx=0;

    CS_RF = 0;

    WriteSPI(0xFB);           // lee RXbytes
    numRx = getcSPI();

    CS_RF = 1;

    return(numRx);
}

// Configuración de Registros individuales
// escribe byte (NI MOVER ya funciona)
void escribeRegRF(char direccion, char valor)
{
    CS_RF=0;

    WriteSPI(direccion);     // número de registro a cambiar
    StatusRF.SRF = ReadSPI(); // lee Status
    Nop();
    WriteSPI(valor);         // valor
    StatusRF.SRF = ReadSPI(); // lee Status

    CS_RF=1;
}

// funcion configura CC2500 desde archivo
void PicRFConfig(char *rfConfig) //, char rfPaTable, char rfPaTableLen)
{
    escribeRegRF(CC2500_FSCTRL1, *rfConfig++); // Frequency synthesizer control.
    escribeRegRF(CC2500_FSCTRL0, *rfConfig++); // Frequency synthesizer control.
    escribeRegRF(CC2500_FREQ2, *rfConfig++); // Frequency control word, high byte.
    escribeRegRF(CC2500_FREQ1, *rfConfig++); // Frequency control word, middle byte.
    escribeRegRF(CC2500_FREQ0, *rfConfig++); // Frequency control word, low byte.
    escribeRegRF(CC2500_MDMCFG4, *rfConfig++); // Modem configuration.
    escribeRegRF(CC2500_MDMCFG3, *rfConfig++); // Modem configuration.
    escribeRegRF(CC2500_MDMCFG2, *rfConfig++); // Modem configuration.
    escribeRegRF(CC2500_MDMCFG1, *rfConfig++); // Modem configuration.
    escribeRegRF(CC2500_MDMCFG0, *rfConfig++); // Modem configuration.
    escribeRegRF(CC2500_CHANNR, *rfConfig++); // Channel number.
    escribeRegRF(CC2500_DEVIATN, *rfConfig++); // Modem deviation setting (when FSK modulation is enabled).
    escribeRegRF(CC2500_FREND1, *rfConfig++); // Front end RX configuration.
    escribeRegRF(CC2500_FREND0, *rfConfig++); // Front end RX configuration.
    escribeRegRF(CC2500_MCSM0, *rfConfig++); // Main Radio Control State Machine configuration.
    escribeRegRF(CC2500_FOCCFG, *rfConfig++); // Frequency Offset Compensation Configuration.
    escribeRegRF(CC2500_BSCFG, *rfConfig++); // Bit synchronization Configuration.
    escribeRegRF(CC2500_AGCCTRL2, *rfConfig++); // AGC control.
    escribeRegRF(CC2500_AGCCTRL1, *rfConfig++); // AGC control.
    escribeRegRF(CC2500_AGCCTRL0, *rfConfig++); // AGC control.
    escribeRegRF(CC2500_FSCAL3, *rfConfig++); // Frequency synthesizer calibration.
    escribeRegRF(CC2500_FSCAL2, *rfConfig++); // Frequency synthesizer calibration.
    escribeRegRF(CC2500_FSCAL1, *rfConfig++); // Frequency synthesizer calibration.
    escribeRegRF(CC2500_FSCAL0, *rfConfig++); // Frequency synthesizer calibration.
    escribeRegRF(CC2500_FSTEST, *rfConfig++); // Frequency synthesizer calibration.
    escribeRegRF(CC2500_TEST2, *rfConfig++); // Various test settings.
    escribeRegRF(CC2500_TEST1, *rfConfig++); // Various test settings.
    escribeRegRF(CC2500_TEST0, *rfConfig++); // Various test settings.
    escribeRegRF(CC2500_FIFOTHR, *rfConfig++); // RX FIFO and TX FIFO thresholds.
    escribeRegRF(CC2500_IOCFC2, *rfConfig++); // GDO2 output pin configuration.
    escribeRegRF(CC2500_IOCFC0, *rfConfig++); // GDO0 output pin configuration.
    escribeRegRF(CC2500_PKTCTRL1, *rfConfig++); // Packet automation control.
    escribeRegRF(CC2500_PKTCTRL0, *rfConfig++); // Packet automation control.
    escribeRegRF(CC2500_ADDR, *rfConfig++); // Device address.
    escribeRegRF(CC2500_PKTLEN, *rfConfig); // Packet length.
// halSpiWrite(CC2500_PATABLE | CC2500_WRITE_BURST, rfPaTable, rfPaTableLen);
}

```

```

//      Enviar Strobe al RF
void StrobeRF(char datoStrobe)
{
    CS_RF=0;
    WriteSPI( datoStrobe );           // escribe el Strobe
    Nop();
    StatusRF.SRF = getcSPI();         // lee el registro STATUS
    CS_RF=1;
}

void leeStatus(void)                 // lee status y regresa por pto. serie
{
    CS_RF=0;
    putRF(0x3d);
    CS_RF=1;
    WriteUSART(StatusRF.SRF);        // envía STATUS
    while ( BusyUSART() );
}

char evaluaRF(void)
{
    unsigned char stateRF;
    StrobeRF(CC2500_SNOP);
    stateRF = StatusRF.SRF & 0x70;    // lee el registro STATUS, y filtra el estado del chip
    return(stateRF);
}

// encendido y apagado del bus SPI
void SPI_on(void)
{
    OpenSPI ( SPI_FOSC_16 , MODE_00, SMPMD); // habilita las funciones de MAESTRO, el pin SS se maneja aparte
}

// lee CANAL de RF del dip SWITCH y lo asigna
unsigned char AsignaCanalRF(void)
{
    unsigned char canal=0;

    if (PORTBbits.RB5 == 0) canal+=1;
    if (PORTBbits.RB4 == 0) canal+=2;
    if (PORTBbits.RB3 == 0) canal+=4;
    if (PORTBbits.RB2 == 0) canal+=8;
    if (PORTBbits.RB1 == 0) canal+=16;
    if (PORTBbits.RB0 == 0) canal+=32;
    if (PORTAbits.RA0 == 0) canal+=64;
    if (PORTAbits.RA1 == 0) canal+=128;

    return (canal);
}

/*****
/*****  PRINCIPAL *****/
/*****/

void main (void)
{
    unsigned char datoTransmitido[10];
    unsigned char datoRecibido=0;
    unsigned char longitudPaq=0;
    char i,j,dato;
    char datosleidos[10];
    char cmdRxRF[45];           // arreglo de datos recibidos por RF
    char cmdTxRF[45];          // arreglo de datos a transmitir por RF

    RCONbits.IPEN = 1;        // habilita niveles de interrupción
    INTCONbits.GIE = 1;       // habilita interrupción global
    INTCONbits.PEIE = 1;      // habilita interrupción de periféricos*/

    IPR1 = 0x20;              // interrupción de ALTA prioridad SOLO en RX
}

```

```

IPR2 = 0x00;

INTCONbits.TMR0IE = 0;           // deshab interrupción por tmr0
PIE1bits.RCIE = 1;

ADCON0=0;                        // ADC deshabilitado
ADCON1|=0x0F;                    // I/O digitales

TRISA = 0x03;                    // configura entradas y salidas
TRISB = 0xFF;
TRISC = 0x96;

OpenUSART (   USART_TX_INT_OFF &           // apaga interrupción por transmisión
              USART_RX_INT_OFF &           // enciende interrupción por recepción
              USART_ASYNC_MODE &          // modo asíncrono
              USART_EIGHT_BIT &          // trans/recep en 8 bit
              USART_CONT_RX &             // modo continuo de recepción
              USART_BRGH_HIGH,            // ALTO intervalo de BAUD
              255 ) ;                    // De tablas => 9600 bauds, XT = 8MHz (51),
                                          // 40MHz (255), 10MHz (64)
                                          //=> 115200 bauds (21), =>57600 bauds (42)

Delay10KTCYx(50);

CS_RTC = 1;                       // deshabilita RTC
CS_RF = 1;                         // deshabilitar el CC2500

resetRF();                         // reset al chip Rf y está en IDLE
StrobeRF(CC2500_SRES);            // aplica otro reset

// WriteUSART(3);                  // dato falso
// while ( BusyUSART() );

////////// configura RF ////////////
PicRFConfig(MiConfigRF);

// preparacion para paquete de datos
configGDOx( 0x06,0x2e,0x09 );      // config a gdo2 como indicador de Rx/Tx (0x06)
                                    // config a gdo1 como triestado (0x2e)
                                    // config a gdo0 como de canal libre? (0x09)

////////// CONFIGURACIONES EXTRA ////////////

byteSync(0x68,0x69);              // palabra de sincronización (hi)

escribeRegRF(0x07,0x01);           // pckctrl1: paquete con dirección, sin broadcast
escribeRegRF(0x08,0x45);           // pckctrl0: paquete de longitud variable, data whitening
escribeRegRF(0x06,61);             // PKTLEN: pack longitud variable
escribeRegRF(0x09,direccionRF);    // dirección
escribeRegRF(0x17,0);              // MCSM1: indicador de canal limpio SIEMPRE
escribeRegRF(0x03,0x05);           // FIFOTHR: indicador de buffer lleno a los 41 en Tx y a los 24 en Rx
escribeRegRF(0x12,0x8B);           // MDMCFG2: deshab Digital DC block, modulación 2-FSK, Manchester Cod,
// escribeRegRF(0x12,0xFB);         // 30/32 sync word (10 Kbps)
//                                 // MDMCFG2: deshab Digital DC block, modulación MSK, Manchester Cod,
//                                 // 30/32 sync word (250 Kbps)
// escribeRegRF(0x12,0xF3);         // MDMCFG2: deshab Digital DC block, modulación MSK, 30/32 sync word (250 Kbps)
// escribeRegRF(0x19,0x36);         // FOCCFG: hab congelamiento de la frecuencia (10Kbps)
// escribeRegRF(0x19,0x3D);         // FOCCFG: hab congelamiento de la frecuencia (250Kbps)
// escribeRegRF(0x3E,0xFF);         // PATABLE: potencia de señal de +1dB

// en IDLE hay que especificar el número de canal que se desea usar, se puede leer el Dip Switch

CanalRF(channelRF);               // Define el canal 8 de coms por RF

//////////

```

```

while (1)
{
    WDT_ON(); // enciende WatchDog

    DatosSerie = 0; // reset a bandera
    conteoDatos = 0; // reset a conteo de datos por serie
    StrobeRF(CC2500_SIDLE); // estaba en RX RF, vuelve a IDLE
    //////////////////////////////////////
    /// ASIGNAR CANAL AQUÍ///
    //////////////////////////////////////
    CanalRF ( AsignaCanalRF() ); // asigna canal de comunicaciones por RF

    estadoRF = evaluaRF(); // evalúa su estado
    if (estadoRF == 0x60) // si el buffer de RXFIFO se sobrepasa...
    {
        StrobeRF(CC2500_SFRX); // vacía el buffer RXFIFO
    }

    StrobeRF (CC2500_SCAL); // calibra
    Delay1KTCYx(10); // espera calibración

// leeStatus(); // BORRAR

    StrobeRF (CC2500_SRX); // esta en recepción ...
    Delay1KTCYx(9); // espera calibración

    WDT_OFF(); // Apaga WatchDog

    HabInt(); // habilita interrupción por serie
    while(!DatosSerie && !gdo2 ); // espera datos por serie o RF
    DeshabInt(); // deshabilita la interrupción por serie

    WDT_ON(); // enciende WatchDog

    if ( DatosSerie == 1 ) // se recibieron los datos por el puerto serie
    {
// StrobeRF (CC2500_SCAL); // calibra
// Delay1KTCYx(10); // espera calibración
// StrobeRF(CC2500_SIDLE); // estaba en RX RF, vuelve a IDLE

        estadoRF = evaluaRF(); // evalúa su estado
        if (estadoRF == 0x70) // si el buffer de transmisión se sobrepasa...
        {
            StrobeRF(CC2500_SFTX); // vacía el buffer TXFIFO
        }

/* // prueba //////////////////////////////////
WriteUSART(conteoDatos);
while(BusyUSART());
leeStatus(); // BORRAR
////////////////////////////////////

*/

// arregla el paquete de datos para envío en RF
cmdTxRF[0] = conteoDatos+2;
cmdTxRF[1] = direccionRF;
for (i=0;i<conteoDatos;i++)
{
    cmdTxRF[i+2] = cmdRx[i]; // empaqueta lo recibido por Serial
}

fifóTx(cmdTxRF,conteoDatos+2); // pone los datos en el buffer

StrobeRF(CC2500_STX); // envía

while(!gdo2); // espera el envío
while(gdo2); // chip vuelve a idle sin calibrar

}

```

```

else
{
    while(gdo2);
    NumDatosRxRF = BytesRxRF();

    if (NumDatosRxRF < 43)
    {
        fifoRx(cmdRxRF,NumDatosRxRF);

        for ( i=2; i < NumDatosRxRF-1; i++)
        {
            WriteUSART(cmdRxRF[i]);
            while(BusyUSART());
        }
    }
    else
    {
        WriteUSART('N');
        while(BusyUSART());
    }

    if (NumDatosRxRF == 0)
    {
        WriteUSART('N');
    }
}

WDT_OFF();

}

// INTERRUPTIONES

#pragma code rx_interrupt = 0x08
void rx_int ( void )
{
    _asm GOTO maneja_IntRx _endasm
}
#pragma code

#pragma interrupt maneja_IntRx
void maneja_IntRx (void)
{
    // Define si hay dato en el canal principal
    WDT_ON();

    nvodato = 0;
    aux.hay_dato = 0;
    DatosSerie = 1;

    aux.hay_dato = Lee1b_Redint_PoR();
    cmdRx [0] = nvodato;
    conteoDatos++;

    for (aux.ctl=1; aux.ctl<=37; aux.ctl++)
    {
        aux.hay_dato = Lee1b_Redint_PoR();
        if ( aux.hay_dato )
        {
            cmdRx [aux.ctl] = nvodato;
            conteoDatos++;
        }
        else aux.ctl=40;
    }
    WDT_OFF();
}

```

```
// Chipcon
// Product = CC2500
// Chip version = E (VERSION = 0x03)
// Crystal accuracy = 10 ppm
// X-tal frequency = 26 MHz
// RF output power = -12 dBm
// RX filterbandwidth = 541.666667 kHz
// Phase = 1
// Datarate = 249.938965 kBaud
// Modulation = (7) MSK
// Manchester enable = (0) Manchester disabled
// RF Frequency = 2434.599518 MHz
// Channel spacing = 199.951172 kHz
// Channel number = 8
// Optimization = Current
// Sync mode = (3) 30/32 sync word bits detected
// Format of RX/TX data = (0) Normal mode, use FIFOs for RX and TX
// CRC operation = (1) CRC calculation in TX and CRC check in RX enabled
// Forward Error Correction = (0) FEC disabled
// Length configuration = (1) Variable length packets, packet length configured by the first received byte after sync
word.
// Packetlength = 255
// Preamble count = (2) 4 bytes
// Append status = 1
// Address check = (1) Address check, no broadcast
// FIFO autoflush = 0
// Device address = 10
// GDO0 signal selection = ( 6) Asserts when sync word has been sent / received, and de-asserts at the end of the
packet
// GDO2 signal selection = (41) CHIP_RDY
char MiConfigRF[] = {
    0x12, // FSCTRL1 Frequency synthesizer control.
    0x00, // FSCTRL0 Frequency synthesizer control.
    0x5D, // FREQ2 Frequency control word, high byte.
    0x93, // FREQ1 Frequency control word, middle byte.
    0xB1, // FREQ0 Frequency control word, low byte.
    0x2D, // MDMCFG4 Modem configuration.
    0x3B, // MDMCFG3 Modem configuration.
    0xF3, // MDMCFG2 Modem configuration.
    0x22, // MDMCFG1 Modem configuration.
    0xF8, // MDMCFG0 Modem configuration.
    0x08, // CHANNR Channel number.
    0x01, // DEVIATN Modem deviation setting (when FSK modulation is enabled).
    0xB6, // FREND1 Front end RX configuration.
    0x10, // FREND0 Front end RX configuration.
```

Bibliografía

B

Colorado Satellite Service, EEUU. “EyasSat The Classroom Satellite”. [http://www.eyasat.com]

VIVAS, E. et al. “Steps towards the development of a portable and cost-effective system for human resources training in small satellite technology”. Revista: Research On Computer Science, Control, Virtual Instrumentation and Digital Systems, Vol. 24, pp.117-130, ISSN: 1870-4069, Centro de Investigación en Computación, IPN, México, DF, Noviembre de 2006.

TIMOTHY PRATT, CHARLES W. BOSTIAN, JEREMY E. ALLNUTT , Satellite communications, segunda edición, Editorial John Wiley & Sons , Ltd , USA , 2003.*

WAYNE TOMASI, Sistemas de comunicaciones electrónicas, cuarta edición, Prentice-Hall, México, 2003. *

SIMON HAYKIN, Sistemas de comunicación Limusa Wiley, 2002*

RODOLFO NERI VELA, Satélites de comunicaciones, Mc Graw-hill latinoamericana, México ,1989.

CARLOS ROSADO RODRÍGUEZ, Comunicación por satélite, segunda edición, Instituto Politécnico Nacional, México ,2003.

HOUDA LABIOD, HOSSAM AFIFI, COSTANTINO DE SANTIS; Wi-Fi, Bluetooth, Zigbee and WiMAX , Editorial Springer-Verlag New York Inc., USA, 2006. *

ANIL K. MAINI, VARSHA AGRAWAL, Satellite Technology: Principles and Applications, Editorial John Wiley & Sons, Ltd ,England,2007. *

GÉRARD MARAL, MICHEL BOUSQUET, ZHILI SUN, Satellite Communications Systems: Systems, Techniques and Technology, Tercera edición, Editorial John Wiley & Sons, England, 1998.

LOUIS J. IPPOLITO, Satellite communications systems engineering: atmospheric effects, satellite link design and system performance , A John Wiley & Sons, United Kingdom ,2008*

HERBERT SGHILD, Turbo C/C++ 3.1,Manual de referencia ., Mc Graw-Hill ,1994 .

GEOFFREY E. LEWIS, Communications Systems: Engineers' Choices, tercera edición, Editorial Focal Press,1999.

JOHN G. PROAKIS, MASOUD SALEHI, Digital Communications, quinta edición, McGraw-Hill higher, Singapore, 2008. *

Autor varios, Tutoriales de Altium DXP,

MPLAB C18 Compiler, Microchip,2005

Hoja de especificaciones de los respectivos componentes y circuitos integrados.

* Fuente recomendada

Glosario



Balun. (del inglés *balanced-unbalanced lines transformer*) a un dispositivo adaptador de impedancias que convierte líneas de transmisión simétricas en asimétricas

Baudio . El baudio (en inglés baud) es una unidad de medida, usada en telecomunicaciones, que representa la cantidad de veces que cambia el estado de una señal en un periodo de tiempo, tanto para señales digitales como para señales analógicas. Es importante resaltar que no se debe confundir el baud rate o velocidad en baudios con el *bit* rate o velocidad en *bits* por segundo, ya que cada evento de señalización (símbolo) transmitido puede transportar uno o más *bits*. Sólo cuando cada evento de señalización (símbolo) transporta un solo *bit* coinciden la velocidad de transmisión de datos baudios y en *bits* por segundo.

CDMA La multiplexación por división de código, acceso múltiple por división de código o CDMA (Code Division Multiple Access) es un término genérico para varios métodos de multiplexación o control de acceso al medio basados en la tecnología de espectro expandido.

FPGA(*Field Programmable Gate Array*)

Frequency-hopping spread spectrum (FHSS) . Método de transmisión de señales de radio que conmuta la portadora rápidamente entre varios canales de frecuencia. Utiliza una secuencia pseudo-aleatoria v conocida por el transmisor y el receptor. Es utilizado como un método de acceso multiple al canal.

Klitrón o Klystron . El nombre de *klystron* proviene de la forma del tronco $\kappa\lambda\sigma$ -(KLYS) de un verbo griego yse refiere a la acción de las olas rompiendo contra la orilla, y al final de la palabra electrón.

Modulación. Es el proceso, o el resultado del proceso, de variar una característica de una portadora de acuerdo con una señal que transporta información . Básicamente, la modulación consiste en hacer que un parámetro de la onda portadora cambie de valor de acuerdo con las variaciones de la señal moduladora, que es la información que queremos transmitir. Las técnicas utilizadas para modular permiten un mejor aprovechamiento del canal de comunicación lo que posibilita transmitir más información en forma simultánea además de mejorar la resistencia contra posibles ruidos e interferencias.. El propósito de la modulación es sobreponer señales en las ondas portadoras.

AM. Amplitud modulada. Es un tipo de modulación analógica V

FM. Frecuencia modulada. Es un tipo de modulación analógica

PM. Modulación de fase. Es un tipo de modulación analógica

ASK. Modulación de amplitude . Es un tipo de modulación digital

FSK . Modulación por desplazamiento de Frecuencia Es un tipo de modulación digital

PSK . Modulación por desplazamiento de fase . Es un tipo de modulación digital.

Spread spectrum . Ees una técnica de modulación empleada en telecomunicaciones para la transmisión de datos digitales y por radiofrecuencia.El fundamento básico es el "ensanchamiento" de la señal a transmitir a lo largo de una banda muy ancha de frecuencias, mucho más amplia, de hecho, que el ancho de banda mínimo requerido para transmitir la información que se quiere enviar


```
0x18, // MCSM0   Main Radio Control State Machine configuration.
0x1D, // FOCCFG  Frequency Offset Compensation Configuration.
0x1C, // BSCFG   Bit synchronization Configuration.
0xC7, // AGCCTRL2 AGC control.
0x00, // AGCCTRL1 AGC control.
0xB0, // AGCCTRL0 AGC control.
0xEA, // FSCAL3   Frequency synthesizer calibration.
0x0A, // FSCAL2   Frequency synthesizer calibration.
0x00, // FSCAL1   Frequency synthesizer calibration.
0x11, // FSCAL0   Frequency synthesizer calibration.
0x59, // FSTEST   Frequency synthesizer calibration.
0x88, // TEST2    Various test settings.
0x31, // TEST1    Various test settings.
0x0B, // TEST0    Various test settings.
0x07, // FIFOTHR  RXFIFO and TXFIFO thresholds.
0x29, // IOCFG2   GDO2 output pin configuration.
0x06, // IOCFG0D  GDO0 output pin configuration. Refer to SmartRF® Studio User Manual for detailed pseudo
register explanation.
0x05, // PKTCTRL1 Packet automation control.
0x05, // PKTCTRL0 Packet automation control.
0x0A, // ADDR    Device address.
0xFF // PKTLEN  Packet length.
};
```

RAM (random access memory). Memoria de acceso aleatorio.

Sincronizar. Hacer que coincidan en el tiempo dos o más movimientos o fenómenos.

SPI . Serial Peripheral Interface: bus de interfaz de periféricos serie.

Transceptor. Dispositivo que realiza funciones de transmisión así como de recepción, utilizando componentes de circuito comunes para ambas funciones.[

UART (Universal Asynchronous Receiver-Transmitter) Transmisor-Receptor Asíncrono Universal . Éste controla los puertos y dispositivos serie. Las funciones principales de chip UART son de manejar las interrupciones de los dispositivos conectados al puerto serie y de convertir los datos en formato paralelo, transmitidos al bus de sistema, a datos en formato serie, para que puedan ser transmitidos a través de los puertos y viceversa.

VSWR Voltage Standing Wave Ratio. Razón de voltaje de onda estacionaria..

