



**UNIVERSIDAD NACIONAL AUTONOMA
DE MEXICO**

**FACULTAD DE INGENIERIA
DIVISION DE INGENIERÍA ELÉCTRICA**

**DISEÑO DE UN INTERRUPTOR MEMS
PARA ANTENAS DE ARREGLOS DE
FASE EN LA BANDA KA**

T E S I S

QUE PARA OBTENER EL TÍTULO DE:
INGENIERO EN TELECOMUNICACIONES
P R E S E N T A:
TRINIDAD EUGENIA ESPARZA AGUILAR

DIRECTOR DE TESIS:

DR. JOSÉ ISMAEL MARTÍNEZ LÓPEZ



CIUDAD UNIVERSITARIA

2005



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

DEDICATORIA

*A mi papás Félix y Lulú
A mis hermanos Lulú y Marce
Con todo mi amor*

AGRADECIMIENTOS

Agradezco a:

Mis padres Félix y Lulú su esfuerzo, apoyo y amor. Gracias por brindarme una hermosa familia, por darme una vida llena de alegrías y darme una buena educación, la cual me ha dado la oportunidad de llegar a este momento. Gracias por estar siempre conmigo y apoyarme, gracias porque son unas personas maravillosas y ejemplares de las que he y sigo aprendiendo cada día. Gracias por todo, este esfuerzo es suyo. Los amo.

Mi hermana Lulú por todo tu cariño, paciencia y comprensión. Gracias por apoyarme siempre y preocuparte por mí. Gracias por ser tan linda y buena hermana, por compartir conmigo alegrías y tristezas, por crecer juntas y ser un ejemplo de bondad y fortaleza. Siempre contarás conmigo. Te quiero mucho.

Mi hermano Marcelino por ser mi compañero de juegos y mi cómplice. Por crecer juntos y por ser un ejemplo de superación, de lucha, de libertad y de justicia. Gracias por todo...Siempre contarás conmigo. Te quiero mucho.

Juan Carlos, por todo tu apoyo y cariño. Gracias por todos los momentos que pasamos juntos, por aprender y crecer a tu lado. Siempre estás en mi corazón.

Mis amigas Sigrid, Ary, Lore y Vanesa por brindarme su amistad, su apoyo y su cariño siempre. Gracias por las risas, las tristezas y los sueños compartidos. Recuerden que en mí siempre tendrán una amiga. Las quiero mucho.

Sandra, por brindarme tu amistad y ser un gran apoyo para mí en este proceso. Siempre podrás contar conmigo. Te quiero mucho.

Maribel, por tu amistad, por compartir conmigo tus conocimientos, por ser un ejemplo de trabajo y constancia, por creer en este proyecto y por darme la oportunidad de conocerte, se que algún día nos volveremos a encontrar, en algún lugar... Gracias.

Mi asesor, el Dr. Ismael Martínez. Gracias por todo su apoyo, paciencia y tiempo para que este trabajo se realizara. Gracias por transmitirme sus conocimientos y darme la oportunidad de trabajar a su lado. Gracias por su apoyo en los momentos más difíciles, por una palabra de aliento y por brindarme su amistad. Gracias.

Mis sinodales el Dr. Oleksandr Martynyuk, el Dr. Jorge Rodríguez, el Dr. Volodymyr Svyryd y el Dr. Miguel Moctezuma por el tiempo ocupado en la revisión de este trabajo, sus valiosas observaciones y sugerencias. Agradezco al Dr. Martynyuk el tiempo, la paciencia y el apoyo brindado durante el desarrollo de este trabajo, así como al Dr. Jorge Rodríguez toda la ayuda y confianza brindadas. Gracias.

Todos mis amigos de generación que no me atrevo a mencionar por temor a que la memoria me falle. Gracias por su amistad y apoyo.

Todos mis compañeros y amigos del laboratorio MEMS, en especial a Rogelio y a Oscar por su amistad y el apoyo brindado para la realización de este trabajo. Gracias a Jesús por brindarme su amistad y su apoyo, siempre tendrás en mí a una amiga en la cual confiar. Gracias por todo.

Muy en especial a Pedro Cervantes, porque a pesar de la distancia siempre tienes la disposición y tiempo para apoyar a un amigo. Gracias por brindarme tu apoyo académico y moral. Gracias por permitirme conocerte más...Gracias por todo.

Mis grandes amigos Almita y Braulio, gracias por apoyarme y estar siempre a mi lado. Los quiero mucho.

El Ing. Ernesto Riestra, por su apoyo y flexibilidad para que este trabajo fuera concluido y por querer siempre la superación profesional de tu equipo. Gracias por creer en mí y en la ingeniería mexicana.

La DGAPA-PAPIIT por el apoyo otorgado en este proyecto y por permitirme participar en él.

La Facultad de Ingeniería de la UNAM, mi alma mater, por cobijarme en sus aulas, por darme la oportunidad de formarme como ingeniera, por darme los conocimientos, la libertad y la diversidad. Gracias.

Todas aquellas personas que de una u otra manera me han apoyado hasta este momento, ya que sin su ayuda no hubiera sido posible esto. Gracias.

Contenido

Contenido 1

Introducción 5

Capítulo 1. Antenas de arreglos de fase 8

 1.1 Arreglos pasivos y activos 11

 1.2 Desplazadores de fase 14

 1.2.1 Desplazadores de fase de ferrita 17

 1.2.2 Desplazadores de fase de diodo PIN 18

 1.2.3 Desplazadores de fase de transistor de efecto de campo FET 19

 1.3 Empleo de la tecnología MEMS en los desplazadores de fase 20

 1.3.1 Desplazadores de fase MEMS para RF 20

Conclusiones 23

Bibliografía 24

Capítulo 2. Microsistemas Electromecánicos 26

 2.1 Orígenes de MEMS 26

 2.2 Tecnologías de fabricación 28

 2.2.1 Proceso convencional de fabricación de circuitos integrados 28

 2.2.1.1 Producción de Obleas 28

 2.2.1.2 Oxidación Térmica o Deposición 31

 2.2.1.3 Depósito químico de materiales 32

 2.2.1.4 Enmascarado 37

 2.2.1.5 Grabado o Ataque 40

 2.2.1.6 Dopado 45

 2.2.1.7 Repetición de pasos 45

 2.2.1.8 Deposición Dieléctrica y Metalización 45

 2.2.1.9 Pasivación 45

 2.2.1.10 Pruebas Eléctricas 46

 2.2.1.11 Ensamble 46

 2.2.2 Micromaquinado 46

 2.2.2.1 Micromaquinado de volumen 46

 2.2.2.2 Micromaquinado de superficie 49

 2.2.3 Proceso LIGA 50

 2.2.4 Unión de Obleas 51

 2.2.4.1 Unión anódica 51

 2.2.4.2 Unión asistida por capa intermedia 51

 2.2.4.3 Unión directa 51

 2.2.5 Procesos MUMPs 52

 2.2.5.1 PolyMUMPs 52

 2.2.5.2 SOIMUMPs 54

 2.2.5.3 MetalMUMPs 56

 2.3 Sensado y actuación 58

 2.4 Actuación electrostática 59

Conclusiones 68

Bibliografía 69

Capítulo 3. Diseño de MEMS asistido por computadora	71
3.1 Procesos generales de un programa de diseño y simulación para MEMS	71
3.1.1 Diseño de máscaras (Layout)	71
3.1.2 Simulación	71
3.1.2.1 Simulación de fabricación	72
3.1.2.2 Prototipo Virtual	72
3.1.2.3 Comunicación de diseño	72
3.1.3 Análisis del dispositivo	72
3.1.3.1 Métodos de solución para la solución de modelos matemáticos	73
3.2 Método o análisis del elemento finito	73
3.2.1 Ventajas y desventajas del método del elemento finito	74
3.2.2 Consideraciones previas al análisis	74
3.2.2.1 Comprensión del problema	75
3.2.2.2 Modelado matemático	75
3.2.2.3 Análisis preeliminar	76
3.2.2.4 Discretización del modelo	76
3.2.3 Pasos del análisis del elemento finito FEA/FEM	77
3.2.3.1 Preproceso	77
3.2.3.2 Análisis Numérico	78
3.2.3.3 Pos-proceso	78
3.3 Diseño con MEMSPro	79
3.3.1 Módulo de captura esquemática (S-Edit)	81
3.3.2 Simulador (T-Spice)	82
3.3.3 Módulo de creación de máscaras (L-Edit)	84
3.3.3.1 Diseño contra esquema (LVS: Layout VS Schematic)	84
3.3.3.2 Creador de modelos 3D	85
3.3.3.3 Librerías MEMS	85
3.3.4 Características embebidas en ANSYS	86
3.3.4.1 Capacidades de solución de ANSYS para MEMS	86
3.4 Diseño con IntelliSuite	88
3.4.1 MEMaterial	88
3.4.2 Intellifab	89
3.4.3 IntelliMask	89
3.4.4 3D Builder	90
3.4.5 AnisE	91
3.4.6 Mechanical	91
3.4.7 Electrostatic	92
3.4.8 Electromechanical	92
3.4.9 Electromagnetic	92
3.4.10 Microfluidic	92
3.5 Diseño con CoventorWare	92
3.5.1 Componentes de CoventorWare	94
3.5.1.1 Base de datos de las propiedades de los materiales	94
3.5.1.2 Editor de procesos	95
3.5.1.3 Editor de diseño (Layout)	95
3.5.1.4 Preprocesador	96
3.5.1.5 Módulos de Análisis	97
3.5.1.6 Postprocesador	97
3.5.1.7 Visualizador	97
Conclusiones	99

Bibliografía	100
Capítulo 4. Interruptores MEMS para RF	102
4.1 Parámetros de diseño de los interruptores MEMS para RF	102
4.1.1 Constante de Rigidez	102
4.1.1.1 Constante de rigidez de estructuras ancladas en sus extremos	102
4.1.1.2 Constante de rigidez de cantilevers.....	105
4.1.1.3 Estructuras con baja constante de rigidez	106
4.1.2 Voltaje de actuación	106
4.1.3 Velocidad de conmutación	108
4.1.4 Resistencia en serie	109
4.1.5 Pérdidas de Inserción	109
4.1.5.1 Pérdidas de inserción para interruptores en serie	109
4.1.5.2 Pérdidas de inserción para interruptores en paralelo capacitivos...	110
4.1.6 Aislamiento	110
4.1.6.1 Aislamiento de los interruptores en serie	110
4.1.6.2 Aislamiento de los interruptores en paralelo	111
4.1.7 Factor de calidad de conmutación	111
4.1.8 Tiempo de vida	113
4.1.9 Frecuencia de resonancia	113
4.1.10 Manejo de potencia para RF.....	113
4.1.11 Acoplamiento de Impedancia	113
4.1.12 Rastreo y acoplamiento de amplitud y fase.....	114
4.2 Ventajas y desventajas de los interruptores MEMS	114
4.3 Clasificación de los Interruptores MEMS	115
4.3.1 Interruptores de tipo electrostático	115
4.3.1.1 Estructuras principales de actuación	115
4.3.1.3 Configuración eléctrica.....	118
4.4 Estado de la técnica de los interruptores electrostáticos MEMS	122
4.4.1 Interruptor en serie desarrollado por Analog Devices.....	122
4.4.2 Interruptor serie en línea de los Laboratorios Lincoln.....	124
4.4.3 Interruptor serie desarrollado por Rockwel Scientific.....	125
4.4.4 Interruptor en paralelo capacitivo desarrollado por Raytheon	126
4.4.5 Interruptor en paralelo en línea desarrollado por la U.de Michigan.....	128
4.4.6 Interruptor de bajo voltaje desarrollado por la U.de Michigan.....	129
4.4.7 Interruptor de torsión <i>pull-push</i>	130
Conclusiones	132
Bibliografía	134
Capítulo 5. Diseño del interruptor MEMS	137
5.1 Especificaciones de diseño	137
5.2 Selección del tipo de interruptor	137
5.3 Selección del proceso de fabricación.....	139
5.3.1 Características y propiedades de los materiales de PolyMUMPs	140
5.3.2 Reglas de diseño del proceso PolyMUMPs.....	141
5.4 Diseño del interruptor de torsión	142
5.5 Simulación numérica del interruptor	148
5.5.1 Constante de rigidez de la palanca.....	148
5.5.2 Voltajes de <i>pull in</i> , de actuación y de liberación del interruptor	150
5.5.2.1 Voltaje de <i>pull in</i>	150

5.5.2.1 Voltaje de actuación y liberación	152
5.5.3 Velocidad de conmutación	154
5.6 Modelo y análisis eléctrico del interruptor	154
5.6.1 Modelo eléctrico del interruptor	154
5.6.2 Pérdidas de inserción y aislamiento del interruptor	155
5.6.3 Factor de calidad de conmutación del interruptor	159
5.7 Mejoramiento del interruptor	161
5.7.1 Adición de poly2 y metal.....	161
5.7.2 Modificaciones al proceso PolyMUMPs	163
5.7.3 Análisis eléctrico del interruptor de torsión cuarzo-metal	163
5.7.3.1 Pérdidas de inserción	164
5.7.3.2 Aislamiento	165
5.7.3.3 Factor de calidad de conmutación	166
5.7.4 Tabla de parámetros del interruptor de torsión	167
Conclusiones	168
Bibliografía	170
Capítulo 6. Conclusiones Generales	172

Introducción

La necesidad de determinar la dirección de una o varias fuentes de radiación en el espacio circundante así como la búsqueda, detección y seguimiento de uno o varios objetivos móviles en dicho espacio plantea el problema del control dinámico del patrón de radiación de una antena, y en particular, el problema de efectuar la exploración, y por consiguiente, el desplazamiento del haz de la antena en el espacio. Dicha exploración puede realizarse de tres maneras: mecánica, electromecánica y eléctrica.

La exploración eléctrica se puede realizar en un sistema de antenas de elementos múltiples, denominado antena de arreglos de fase, o simplemente arreglos de fase. Los arreglos de fase están compuestos de múltiples elementos de antenas fijas, los cuales son alimentados de forma coherente y utilizan una fase variable o un control de retardo de tiempo en cada elemento para conformar un haz en una posición determinada en el espacio.

El desplazador de fase es uno de los elementos esenciales en la operación de un arreglo de exploración electrónica. Para poder explorar un ángulo fuera de la radiación transversal se requiere de una diferencia de fase entre los elementos radiadores.

Para ser utilizados en arreglos pasivos se ha estudiado una gran variedad de desplazadores de ferrita y a diodo. Los desplazadores a diodo han sido usados debido a sus altas velocidades de conmutación, bajo peso y costo. Sin embargo, la desventaja es que tienen altas pérdidas de inserción. Los desplazadores de ferrita se utilizan en arreglos pasivos debido a que poseen bajas pérdidas de inserción, sin embargo su desventaja es que los tiempos de conmutación son muy grandes (2-200 μ s). Otros diseños de desplazadores de fase electrónicos están basados en diodos PIN, transistores FET e interruptores MEMS.

El reto en el diseño de un arreglo pasivo es minimizar las pérdidas en la red de alimentación y en los desplazadores de fase para incrementar la sensibilidad y eficiencia del sistema.

En el arreglo pasivo los desplazadores de fase están conectados directamente a los elementos radiadores, por lo que soportan directamente la potencia de transmisión y las señales de recepción. Por lo tanto, las pérdidas del desplazador de fase se suman a las pérdidas de la antena lo cual reduce la eficiencia del sistema y contribuye a incrementar su figura de ruido.

Como una consecuencia, en un arreglo de fase pasivo la reducción de las pérdidas del desplazador de fase es una alta prioridad en el diseño, mientras que en los módulos de transmisión – recepción de los arreglos activos se pueden compensar relativamente las altas pérdidas por medio de amplificación. Es claro que esto conduce a tener diferentes aproximaciones y especificaciones en el diseño de los desplazadores de fase.

La tecnología MEMS actualmente es inmadura, sin embargo se ha desarrollado un desplazador de fase de 5 bits con base en interruptores de tipo electrostático con

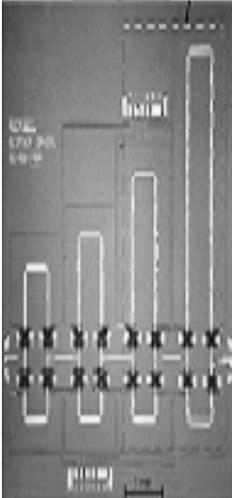
pérdidas de inserción muy bajas (1 dB), con bajo consumo de potencia (1 mW) y bajo costo (10 dólares por desplazador). Este desplazador tiene una capacidad de manejo de potencia de 1 W. Con esta tecnología es posible desarrollar aplicaciones de arreglos de exploración pasivos que utilicen un amplificador de estado sólido alimentando muchos desplazadores de fase. Esto puede reducir el número de módulos de transmisión-recepción y por consiguiente el costo de los arreglos. Debido a su tamaño pequeño, bajo peso, bajas pérdidas de inserción y bajo consumo de potencia, los desplazadores de fase MEMS tienen mucho potencial en aplicaciones de arreglos en el espacio.

Objetivo de la tesis

Diseñar un interruptor de microondas con la tecnología de microsistemas electromecánicos (MEMS) de tipo electrostático para ser integrado al desplazador de fase de una antena de arreglos de fase en la banda Ka.

Método

Iniciamos con la investigación de los diferentes tipos de interruptores electrostáticos de tecnología MEMS para microondas así como de los diferentes procesos de fabricación. Estos interruptores serán usados en un desplazador de fase de una antena de arreglos de fase en la banda Ka. Después dichos interruptores se analizan para determinar cual configuración es la más adecuada para la solución del problema. Después de esto se elegirá una configuración y un proceso de fabricación específicos para el diseño del interruptor que será integrado al desplazador de fase. Finalmente, se presentará la simulación numérica del diseño mediante programas especializados en el análisis de MEMS.



1. Antenas de arreglos de fase

Capítulo 1. Antenas de arreglos de fase

Las antenas de arreglos de fase ofrecen un gran número de ventajas sobre las antenas de tipo reflector convencionales. Esto ha motivado que en los últimos treinta años exista un gran interés por parte de muchos países en desarrollar esta tecnología. Sin embargo, la desventaja principal de los arreglos de fase es su elevado costo, lo que limita el uso de esta tecnología a sistemas militares. Por otra parte, el crecimiento de los sistemas de radar y comunicaciones en la banda Ka, ha estimulado la investigación y desarrollo a nivel mundial de los arreglos de fase en dicha banda. Los retos más importantes son la reducción de costos y la obtención de mejores parámetros de desempeño para satisfacer las crecientes demandas en aplicaciones militares y civiles.

Actualmente, las demandas de los sistemas de radar y de comunicaciones han motivado el crecimiento acelerado de la tecnología de antenas de arreglos de fase; su investigación, diseño y desarrollo han crecido debido a la necesidad de tener funciones múltiples de alto desempeño en aplicaciones de vigilancia simultánea, exploración, detección, seguimiento e identificación de objetivos o fuentes de señal. Los arreglos de fase han sido utilizados en aplicaciones como radares, comunicaciones, radiometría y radioastronomía, pero indudablemente los sistemas de radar han jugado el papel más importante en su investigación y desarrollo.

Las cualidades de los arreglos de fase son básicamente la capacidad del control electrónico del haz para el apuntamiento y rastreo y las diferentes técnicas para propósitos específicos que hacen énfasis en diversos aspectos tales como los arreglos para rastreo de coberturas amplia y estrecha, el control del patrón de radiación para reducir los lóbulos laterales, las características de adaptabilidad y la versatilidad para obtener respuestas que satisfagan los requerimientos de sistemas específicos.

Un arreglo de fase está formado por más de un elemento radiador en coherencia de fase. Los elementos radiadores pueden ser dipolos, aperturas, espirales, reflectores parabólicos y muchos otros tipos de antenas. El arreglo de fase periódico plano consiste en elementos radiadores idénticos que están ubicados en los nodos de una malla periódica. Si se aplica una distribución de fase lineal progresiva entre los elementos adyacentes del arreglo, entonces es posible explorar el patrón de radiación del arreglo en el espacio circundante. En la Figura 1.0 se muestra la conformación de un frente de onda plano para un arreglo lineal de cuatro elementos para dos condiciones de operación: a) cero distribuciones de fase entre elementos y b) distribución de fase lineal constante entre elementos.

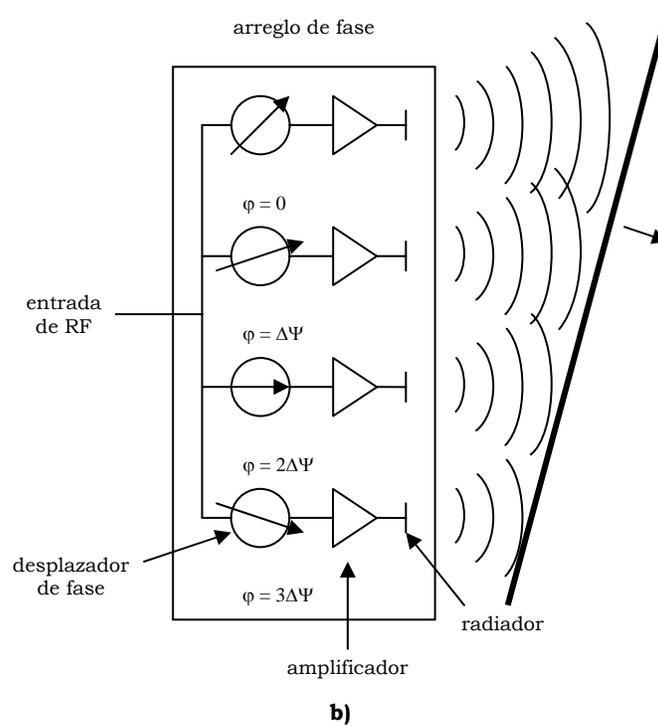
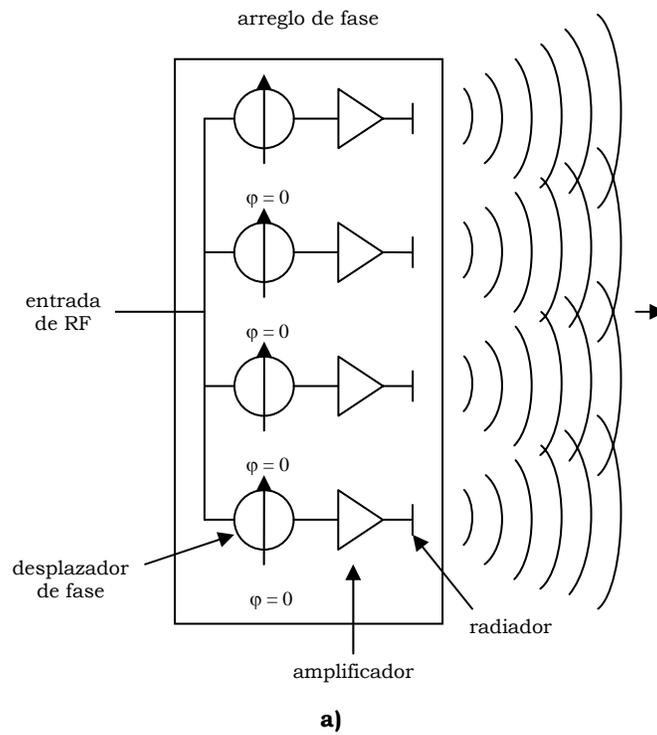


Figura 1.0: Arreglo de fase. a) cero distribución de fase y b) distribución de fase lineal constante.

Principales características de los arreglos de fase

- La exploración electrónica del espacio circundante en un amplio sector de ángulos.
- La conformación de patrones de radiación de morfología específica regulando las amplitudes y las fases de la excitación de los radiadores individuales.
- La adición coherente en un haz de las potencias de muchos generadores para obtener potencias muy altas de radiación.
- La adición cofásica de señales para obtener una superficie efectiva de recepción muy grande.
- La obtención más completa de la información de las ondas electromagnéticas que llegan a la antena debido a la aplicación de métodos de procesamiento paralelo de las señales recibidas por los elementos individuales del arreglo.
- La alta confiabilidad del sistema debido a la acción paralela de muchos elementos.
- El control de la superficie reflectora de distintos objetos.
- La posibilidad de buscar, detectar, seguir e identificar uno o varios objetivos móviles de forma simultánea.

Los arreglos de fase controlan dinámicamente el patrón de radiación, de esta manera el haz es desplazado para explorar el espacio. Debido a la inercia, las antenas con rotación mecánica tienen constantes de tiempo del orden de segundos, lo que representa una gran pérdida de tiempo cuando se desea apuntar a múltiples objetivos. Sólo la exploración electrónica puede garantizar una alta velocidad debido a que la distribución de las excitaciones de amplitud y fase en la apertura fija de la antena se controla mediante dispositivos electrónicos. La rapidez de la exploración se determina mediante las constantes de tiempo de los circuitos electrónicos, siendo éstas menores en varios órdenes a las constantes de tiempo de los sistemas mecánicos, esto asegura una velocidad máxima en la exploración y en la conformación de haces para aplicaciones de radar y de sistemas de comunicaciones.

Dentro de las aplicaciones más significativas de los arreglos de fase están los sistemas de defensa, particularmente en las plataformas militares de alto costo como buques de guerra, portaviones y aviones de combate, los cuales dependen críticamente de los arreglos de fase para su supervivencia. Los arreglos de fase tienen la capacidad de ejecutar diferentes modos de operación y gracias a la agilidad de su haz puede seguir simultáneamente a varios objetivos, sin descuidar la detección de nuevos objetivos en el rango de detección.

Se sabe que después de la guerra fría ha habido una transferencia de la tecnología militar a los sistemas comerciales de telecomunicaciones en el espacio, particularmente a los satélites de comunicaciones de órbita baja, entre los que se encuentran los sistemas Globalstar, Iridium y Teledesic.

Estos sistemas están formados por constelaciones de satélites ubicados en diferentes planos orbitales para proveer una cobertura global. La característica de movilidad de los satélites demanda requisitos más altos para las antenas en cuanto

a su versatilidad de directividad, y es aquí donde los arreglos de fase proveen el mejor desempeño en comparación con las antenas de tipo reflector convencionales.

Actualmente existe la tendencia de utilizar frecuencias más altas en los enlaces satelitales para aumentar la capacidad de información, sin embargo se sabe que en la banda Ka existen serios problemas con la atenuación por lluvia y para obtener altas confiabilidades se requiere de un haz concentrado que sea brincante, es decir, que sus características de amplitud, frecuencia, fase y dirección sean controladas dinámicamente como una función del ambiente para minimizar los efectos de la lluvia y de otros fenómenos meteorológicos. En este caso los arreglos de fase son nuevamente una buena alternativa de solución.

Otra aplicación importante de los arreglos de fase es en radioastronomía y en sistemas radiométricos, donde gracias a los arreglos de fase es posible tener resoluciones espaciales por debajo de las milésimas de segundo de arco.

En un futuro los arreglos de fase serán aplicados al control eficiente del tráfico aéreo de aeropuertos civiles y militares de gran capacidad. La ventaja es que la misma antena podrá ser utilizada tanto en las funciones de vigilancia del aeropuerto, como en la medición precisa de la aproximación de las aeronaves, en las comunicaciones y en la medición de fenómenos meteorológicos.

Sin embargo a pesar de todo este avance, la tecnología de arreglos de fase aun enfrenta retos, siendo uno de los más importantes el alto costo de los arreglos, por ejemplo, si consideramos que cada elemento del arreglo puede costar un promedio de 1000 dólares y que un arreglo puede tener miles de elementos, entonces estamos hablando de un sistema cuyo costo de fabricación es de millones de dólares, lo que limita el uso de esta tecnología a sistemas militares.

Desde el punto de vista funcional, el desempeño normal de los arreglos de fase se complica debido a la aparición de errores de fase y a las pérdidas suplementarias de potencia a frecuencias altas debido a las no idealidades de los dispositivos de mando y al bajo ancho de banda relativo debido a la aparición de máximos principales secundarios parásitos o lóbulos de difracción [1].

1.1 Arreglos pasivos y activos

Existen dos clases generales de arreglos de fase, los activos y los pasivos.

Arreglos pasivos. Utilizan un transmisor y un receptor central conectado a los elementos radiadores o subarreglos del sistema, sin embargo, la capacidad de efectuar el desplazamiento de fase se encuentra en cada elemento radiador o subarreglo. Un arreglo pasivo es generalmente menos costoso porque es menor tanto el número como el costo de los componentes.

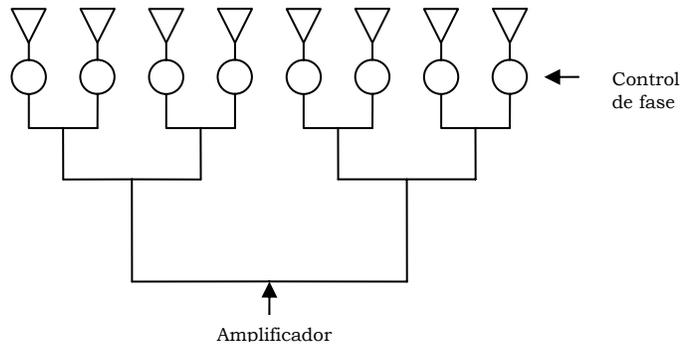


Figura 1.1: Arreglo de fase pasivo [2].

Arreglos activos. La generación de alta potencia para la transmisión y la amplificación a bajo ruido en la recepción están distribuidos en cada elemento radiador, así como el control de fase en cada elemento.

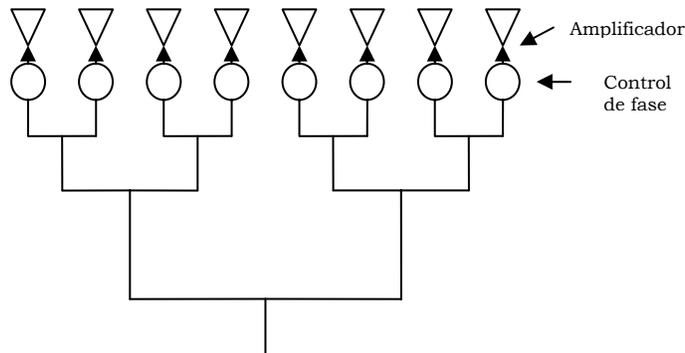


Figura 1.2: Arreglo de fase activo [2].

Los arreglos activos tienen mayor capacidad y confiabilidad, pero no han recibido mucha atención hasta los últimos 15 años debido a su alta complejidad y costo. La llegada de los circuitos integrados monolíticos de microondas MMIC de bajo costo relativo, el ensamblaje automático de componentes de microondas y las técnicas de procesamiento digital de alta velocidad han llegado a ser las alternativas preferidas para varios de los sistemas modernos de radar y de comunicaciones de alta velocidad que requieren de una exploración rápida del espacio.

En un arreglo activo, los módulos T/R son usados en cada elemento para proveer un control de la amplitud y la fase. El transmisor que se usa en un arreglo pasivo convencional es reemplazado por amplificadores de potencia distribuidos en cada módulo T/R.

La principal ventaja de un arreglo activo es que se incrementa la sensibilidad del sistema debido a que se puede establecer la figura de ruido del sistema así como la potencia de RF que es generada en la apertura. Otra ventaja es que los módulos

T/R proveen una flexibilidad completa en el control de amplitud y fase tanto para transmitir como para recibir. Una ventaja más del arreglo activo es que las redes de alimentación no necesitan ser optimizadas para obtener bajas pérdidas, permitiendo así la flexibilidad en el diseño y la posibilidad de minimizar el tamaño y el peso. Por supuesto que estas mejoras en el desempeño vienen acompañadas con el incremento de la complejidad y el costo. Este último aspecto representa un serio problema debido a que los arreglos de fase requieren de miles de elementos para asegurar la rapidez y precisión de exploración del espacio.

Sistema	Aplicación	Banda de frecuencia	Desplazadores de fase por arreglo	Total de elementos manufacturados	Tipo de arreglo	País	Fabricante
AEGIS/SPY-1	Radar	S	4000	936000	pasivo		Lockheed-Martin
AN/GPN-22	Radar-guía de aviones	X	443	26580			Raytheon
AN/TPN-25	Radar-guía de aviones	X	824	14850			Raytheon
AN/TPQ-37	Radar	S	359	36618			Hughes
ARABEL		X			pasivo		
ARTHUR	Localización de artillería	C			pasivo	Suecia	
B-1	Radar	X	1526	152600			Grumman/Northrop
BMEWS UPGRADE		UHF	3584	17920	activo		Raytheon
COBRA DANE	Radar	L	34769	34769			Raytheon
COBRA JUDY			12288	12288			Raytheon
EMPAR	Sistema europeo para barcos	C			pasivo	Europa	
ERIEYE	Radar-aeronavegación	S			activo	Suecia	
FLAP LID	Radar	X	10000	2000000	pasivo	Rusia	Rusia
PATRIOT		C	5000	1730000	pasivo		Raytheon
PAVE PAWS	Radar	UHF	2677	21416	activo		Raytheon
PHALCON	Radar-aeronavegación	L			activo	Israel	
SAM-D		X			pasivo	India	

Tabla 1.0: Principales desarrollos de arreglos de fase en la actualidad [3].

1.2 Desplazadores de fase

El desplazador de fase es una red de dos puertos en la cual existe una diferencia de fase entre las señales de entrada y salida que puede ser controlada generalmente por una señal de voltaje de corriente directa d.c. El desplazador de fase es un elemento esencial en la operación de un arreglo de exploración electrónica. Para poder explorar un ángulo fuera de la radiación transversal es necesario tener una diferencia de fase entre los elementos radiadores; para esto cuantizamos los 360° de desplazamiento de fase diferencial en incrementos discretos. Los desplazadores de fase se clasifican generalmente en discretos y analógicos. Los desplazadores más apropiados son los digitales debido a que pueden ser controlados fácilmente mediante una computadora de propósito específico.

Existen 4 tipos principales de desplazadores de fase digitales: el de línea conmutada, el de línea cargada, el filtro paso bajas/paso altas conmutado y los desplazadores de fase de reflexión. La Figura 1.3 muestra las configuraciones de los desplazadores de fase digitales. En la figura 1.3 (a) se muestra la unidad fundamental (1 bit) del desplazador de fase línea conmutada. Los interruptores S_1 , S_2 , S_3 y S_4 son interruptores de un polo dos tiros SPDT (*single-pole double-throw*). Por su activación adecuada, la señal entrante se enruta a través del camino de longitud corta, por medio de S_1 y S_3 o a través del camino de mayor longitud por medio de S_2 y S_4 , con su correspondiente retraso. El desplazamiento diferencial de fase está dado por:

$$\Delta\phi = \beta(l_{\text{largo}} - l_{\text{corto}}) \quad (1.0)$$

Donde β es la constante de fase.

En la línea cargada de 1 bit (figura 1.3 (b)) dos *stubs* de impedancia característica Z_{stub} y longitud eléctrica T_{stub} están separados por un espaciamiento de línea con longitud de θ grados (usualmente $\theta = \pi/2$) e impedancia característica Z_{01} y dispuestos a lo largo de una línea de transmisión principal de impedancia característica Z_0 . Cada *stub* termina en un interruptor que habilita una conexión a tierra dependiendo del estado abierto o cerrado. Para *stubs* en paralelo que presentan susceptancias B_{ABIERTO} y B_{CERRADO} , el desplazamiento de fase diferencial de 1 bit está dado por:

$$\Delta\phi = \cos^{-1}(\cos\theta - Z_{01}B_{\text{ABIERTO}}\text{sen}\theta) - \cos^{-1}(\cos\theta - Z_{01}B_{\text{CERRADO}}\text{sen}\theta) \quad (1.1)$$

El desplazador de fase unitario. Filtro paso bajas/ paso altas (figura 1.3 (c)) puede implementarse como una red LC. Por ejemplo se ha analizado una red π unitaria (figura 1.3 (d)) en la cual la fase diferencial entre los estados abierto y cerrado del circuito está dada por:

$$\Delta\phi = \theta_1 - \theta_2 = -2 \tan^{-1} \left[\frac{(X_i / Z_0) + 2B_i Z_0 - B_i^2 Z_0 X_i}{2(1 - B_i X_i)} \right] \quad (1.2)$$

Donde:

$$X_i = Z_0 \tan\left(\frac{\Delta\phi}{2}\right) \quad (1.3)$$

$$B_i = \frac{1}{Z_0} \tan\left(\frac{\Delta\phi}{4}\right) \quad (1.4)$$

Finalmente, el desplazador de fase tipo reflexión (figura 1.3 (e)) emplea un híbrido, del cual, el puerto de salida termina en corto circuito y la longitud eléctrica de la línea de transmisión es de $\theta/2$. El estado de los interruptores, ya sea cerrado o abierto, determina la fase de la onda viniendo de la terminal de salida con respecto a la terminal de entrada. Cuando los interruptores están abiertos la onda se propaga hacia la línea de transmisión de longitud $\theta/2$, llevando un desplazamiento de fase de $\theta/2$ en la ruta a la terminación de corto circuito, donde es reflejada y desplazada $\theta/2$ más alcanzando la entrada de la línea. De esta manera se logra un desplazamiento total de θ . Si se selecciona adecuadamente la longitud total de la línea y se distribuyen apropiadamente los interruptores a lo largo de ella, pueden obtenerse varios desplazadores de fase. Para interruptores con admitancias normalizadas en el estado abierto y cerrado dadas por $g_{ABIERTO} + jb_{ABIERTO}$ y $g_{CERRADO} + jb_{CERRADO}$, respectivamente, el desplazamiento diferencial de fase está dado por:

$$\Delta\phi = \angle\Gamma_{ABIERTO} - \angle\Gamma_{CERRADO} \quad (1.5)$$

Donde Γ es el coeficiente de reflexión en los estados abierto y cerrado del interruptor dados por:

$$\Gamma_{ABIERTO} = \frac{(1 - g_{ABIERTO}) - j(b_{ABIERTO} - Y \cot \theta)}{(1 - g_{ABIERTO}) + j(b_{ABIERTO} - Y \cot \theta)} \quad (1.6)$$

$$\Gamma_{CERRADO} = \frac{(1 - g_{CERRADO}) - j(b_{CERRADO} - Y \cot \theta)}{(1 - g_{CERRADO}) + j(b_{CERRADO} - Y \cot \theta)} \quad (1.7)$$

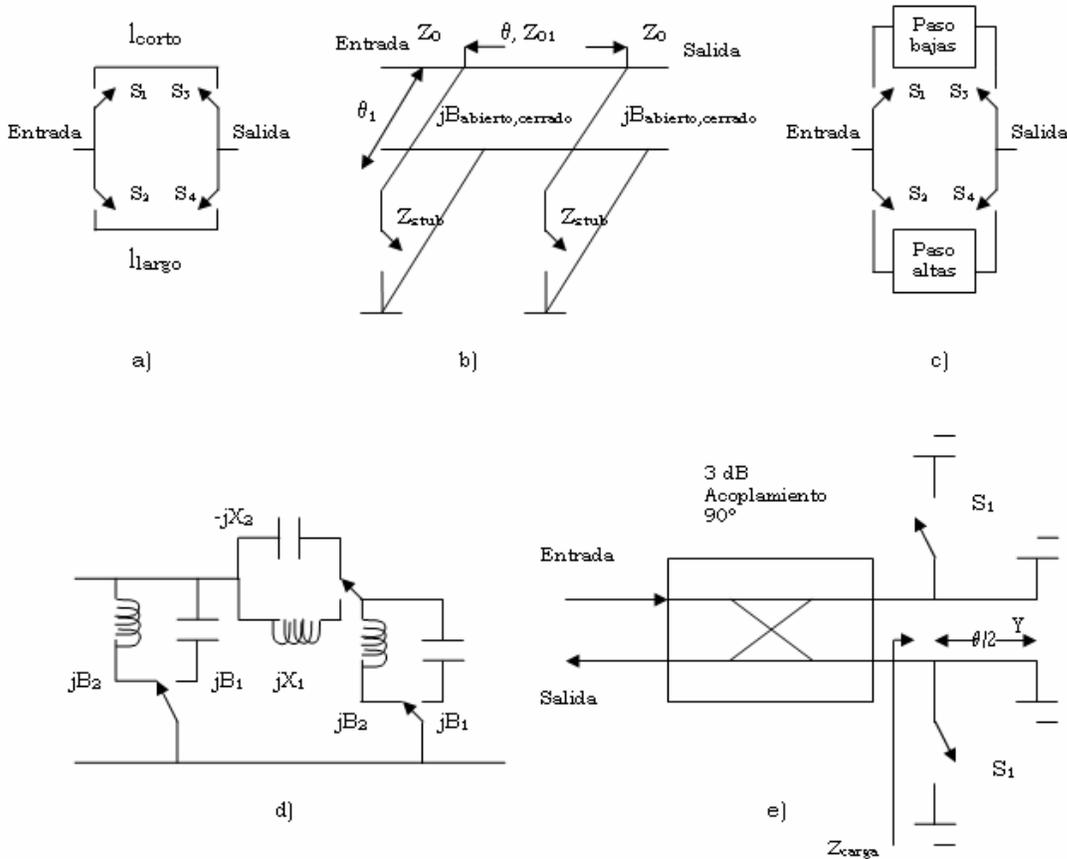


Figura 1.3. Principales tipos de desplazadores de fase digitales de un bit: a) línea conmutada, b) línea cargada, c) concepto de interruptor paso bajas/paso altas, d) implementación LC de un interruptor filtro paso bajas/paso altas y e) reflexión.

Los parámetros de diseño críticos en un desplazador de fase son:

- Número de bits
- Pérdidas de inserción
- Variaciones de amplitud
- Tiempo de conmutación
- Capacidad de manejo de potencia
- Potencia necesaria para la conmutación de la fase.

Otros factores importantes que se deben tomar en cuenta son: tamaño, peso y los circuitos de control. Desafortunadamente ningún desplazador de fase tiene las propiedades deseables para todos estos parámetros.

El diseño y características del desplazador dependen significativamente del tipo de arreglo y representan uno de los principales costos de fabricación. En el arreglo pasivo los desplazadores de fase están conectados directamente a los elementos radiadores, por lo que soportan directamente la potencia de transmisión y las

señales de recepción. Por lo tanto las pérdidas del desplazador de fase se suman a las pérdidas de la antena, lo cual reduce la eficiencia del sistema y contribuye a incrementar su figura de ruido. La meta en el diseño de un arreglo pasivo es minimizar las pérdidas de la red de alimentación y en el caso de los desplazadores de fase es incrementar la sensibilidad y la eficiencia del sistema. En el arreglo activo los desplazadores de fase son parte de las etapas de señal pequeña del módulo T/R, entonces las pérdidas del desplazador de fase no reducen directamente la potencia de transmisión y tampoco incrementan la figura de ruido. Como una consecuencia, en un arreglo de fase pasivo la reducción de las pérdidas del desplazador de fase es una alta prioridad en el diseño, mientras que en los módulos T/R de los arreglos activos se pueden compensar relativamente las altas pérdidas por medio de amplificación.

En general, los arreglos de fase pasivos emplean desplazadores de fase que utilizan el mínimo número de bits para mantener pérdidas pequeñas del orden de 1 a 2 dB.

Los desplazadores de fase activos integran un gran número de bits en un circuito integrado por medio de la tecnología monolítica. En este caso las altas pérdidas de inserción son aceptables, ya que los circuitos manejan solamente niveles de potencia de señal pequeña. Sin embargo existen altas pérdidas de inserción con variaciones que requieren ser minimizadas.

Existen una gran variedad de desplazadores de ferrita y a diodo que han sido estudiados para ser utilizados en arreglos pasivos. Los desplazadores a diodo muestran velocidades altas de conmutación, bajo peso y costo. Sin embargo la desventaja es que tienen pérdidas de inserción muy altas. Los desplazadores de ferrita presentan pérdidas de inserción bajas pero su desventaja es que poseen tiempos de conmutación muy grandes. Otros diseños de desplazadores de fase electrónicos están basados en diodos PIN, transistores FET e interruptores MEMS.

1.2.1 Desplazadores de fase de ferrita

En los desplazadores de ferrita existe interacción entre las ondas electromagnéticas y la orientación de los electrones dentro de una ferrita magnetizada. El proceso de orientación varía respecto al campo magnético aplicado, el cual cambia la permeabilidad de la ferrita. El campo magnético es controlado electrónicamente, permitiendo así, la variación de la constante de propagación de las ondas electromagnéticas y por consiguiente su fase. Los desplazadores de fase de ferrita pueden ser construidos en varios diseños tales como guías de ondas, cables coaxiales, cintas y microcintas.

Los desplazadores de ferrita han sido ampliamente utilizados en antenas de arreglos de fase debido a su bajo peso, pequeño tamaño y a sus bajas pérdidas de inserción. La desventaja es que presentan tiempos de conmutación muy grandes y debido a su alto costo, complejidad y limitaciones en frecuencia los han descartado en aplicaciones militares y son imprácticos para dispositivos de comunicaciones móviles satelitales.

1.2.2 Desplazadores de fase de diodo PIN

El diodo PIN es una unión P-N que tiene un dopado mínimo o una región intrínseca entre la región tipo p y la región tipo n. La inclusión de la región intrínseca resulta en varias características; por ejemplo, su conductividad puede ser controlada en polarización directa y la capacitancia puede ser reducida en polarización inversa. Los diodos PIN son ampliamente utilizados en circuitos de microondas como interruptores de radiofrecuencia RF y desplazadores de fase.

Los desplazadores de fase con diodo PIN se componen de interruptores electrónicos que realizan la conmutación mediante la polarización de directa a inversa. La Figura 1.4 muestra la gráfica de voltaje-corriente de un diodo PIN típico. La región intrínseca controla los estados de encendido y apagado del interruptor, de tal manera que si tenemos un valor de voltaje superior al de la polarización directa la impedancia del diodo es baja y si se tiene un valor de voltaje por debajo de la polarización inversa la impedancia del diodo es alta. De esta manera los desplazadores de fase de diodos PIN pueden generar el desplazamiento de fase por medio de la conmutación entre dos caminos de diferentes longitudes (l_0 y l_{0+1}) como se muestra en la figura 1.5.

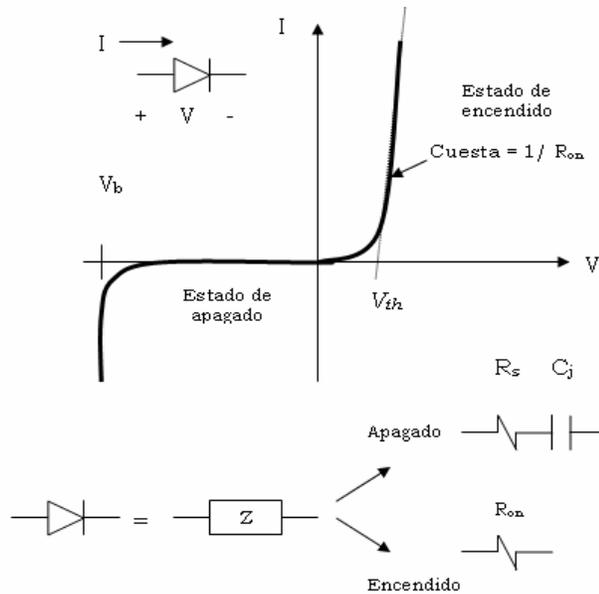


Figura 1.4: Gráfica de voltaje-corriente de un diodo PIN y sus características en el estado abierto y cerrado.

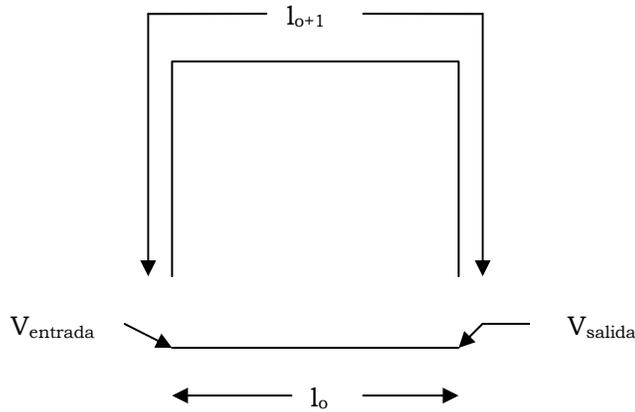


Figura 1.5: Representación esquemática del uso del diodo PIN como un desplazador de fase de línea conmutada.

Los desplazadores de diodo PIN son menos costosos que los desplazadores de ferrita y más pequeños pero presentan mayores pérdidas de inserción en altas frecuencias; sin embargo en la banda X (8-12 GHz) presentan bajas pérdidas de inserción. Consumen cantidades moderadas de potencia (3-10 mW por diodo).

1.2.3 Desplazadores de fase de transistor de efecto de campo FET

El transistor de efecto de campo FET, tiene ventajas importantes en comparación con los diodos PIN. Los desplazadores de fase a base de transistores FET, presentan velocidades de conmutación más altas (ns), su consumo de potencia es bajo y son compatibles con dispositivos de integración monolítica, lo que reduce el costo de ensamble de los arreglos de fase. Sin embargo su aplicación es limitada debido a sus altas pérdidas de inserción en altas frecuencias (4-6 dB @ 12-18 GHz y de 8-9 dB @ 35 GHz) para diseños de 4 bits y a su pobre capacidad de manejo de potencia.

Otro problema que presentan los desplazadores de fase basados en semiconductores como diodos PIN y transistores FET es su inhabilidad para obtener una variación de fase continua, la cual es requerida en antenas adaptativas modernas y en radares de arreglos de fase.

Debido a que los desplazadores de fase de ferrita, diodos PIN y transistores FET son muy costosos y tienen pérdidas significativas en frecuencias de microondas, existe la necesidad de encontrar componentes que cumplan con la mayoría de los parámetros adecuados para un mejor desempeño y costo efectivo: pérdidas de inserción bajas, velocidades de conmutación altas, tamaño pequeño, bajo peso y fácil integración con otras tecnologías.

La tecnología MEMS, es relativamente reciente y está en desarrollo continuo pero se ha visto que puede ser una buena alternativa para el desarrollo de los interruptores de los desplazadores de fase. En los últimos años se han empleado desplazadores de fase con esta tecnología, los cuales muestran pérdidas de inserción considerablemente bajas (<2 dB) para un desplazador de 360° en el rango

de las microondas [4]. Presentan bajo consumo de potencia (1mW) y bajo costo (10 dólares por desplazador). Con esta tecnología se pueden desarrollar aplicaciones de arreglos de exploración pasivos que utilicen un amplificador de potencia de estado sólido alimentando muchos desplazadores de fase. Esto puede reducir el número de módulos transmisión- recepción y por consiguiente el costote los arreglos. Debido a su bajo peso, pequeño tamaño, bajas pérdidas de inserción y bajo consumo de potencia, los desplazadores de fase MEMS tiene mucho potencial en aplicaciones de exploración en el espacio.

1.3 Empleo de la tecnología MEMS en los desplazadores de fase

Los desplazadores de fase de microondas y ondas milimétricas, son componentes esenciales en los sistemas de arreglos de fase para telecomunicaciones y radares. Hoy en día, existen desplazadores de fase basados en materiales de ferrita, diodos PIN e interruptores FET. Los desplazadores de fase de estado sólido son una buena solución en el rango de las microondas y han sido ampliamente utilizados en sistemas de arreglos de fase modernos.

Existe un trabajo extenso realizado entre 1960-1990 sobre diseños estándar de desplazadores de fase de bajas pérdidas para aplicaciones en radares y sistemas de comunicación, por lo que actualmente, la mayoría de los desplazadores de fase, basados en micro sistemas electro mecánicos MEMS, se desarrollan en dichos diseños; solo que el interruptor de estado sólido es reemplazado por un interruptor MEMS (excepto el desplazador de fase que utiliza un polo simple de 4 tiros SP4T).

1.3.1 Desplazadores de fase MEMS para RF

Los interruptores MEMS empleados en desplazadores de fase proporcionan bajas pérdidas, especialmente de 8-120 GHz. De acuerdo al estado de la tecnología de los desplazadores de fase de 3 bits (3b), las pérdidas promedio son de -0.9 dB de 10-14 GHz, lo cual mejora de 3-4 dB a los diseños que utilizan interruptores FET. En cuanto a los sistemas de radar y comunicaciones de dos vías, esta tecnología mejora de 6-8 dB. Para sistemas en la banda Ka (35 GHz), La banda V (60 GHz) y la banda W (77 GHz, 94 GHz) las pérdidas disminuyen notablemente. La Tabla 1.1 [5] muestra las pérdidas promedio para desplazadores RF MEMS y desplazadores GaAs-FET de 3 bits.

F [GHz]	RF MEMS Pérdidas [dB]	GaAs FET Pérdidas [dB]
Banda X [10]	-0,9 a -1,0	-3 a -4
Banda Ka [35]	-1,7 a -2,0	-6 a -7
Banda V [60]	-2,3 a -2,6	-8 a -9
BandaW [94]	-2,6 a -3,0	-9 a -10

Tabla 1.1 Pérdidas promedio para desplazadores RF MEMS y GAaS-FET

Esto significa que se pueden eliminar uno o dos estados de amplificación en el módulo T/R, por lo que existirá una reducción de potencia de 20-100 mW por elemento de la banda X a la V.

En los sistemas navales y de defensa, que utilizan megawatts de potencia de transmisión, esto quizá no sea un problema, pero para aplicaciones espaciales, de aerotransporte, telecomunicaciones móviles y radares, esta es una reducción substancial de potencia.

Los desplazadores de fase también pueden ser utilizados para eliminar del 50-75% de los módulos T/R en arreglos de fase extensos (Figura 1.3). El número exacto depende de la potencia transmitida y del rango requerido para el sistema de radar. En los sistemas de comunicación depende de la relación señal a ruido (G/T) deseada.

Para los desplazadores de fase de bajas pérdidas quizá sea posible alimentar de dos a cuatro elementos para un módulo T/R, reduciendo así la complejidad del sistema.

Los interruptores MEMS poseen capacitancia muy baja en el estado abierto y presentan un buen desempeño en banda ancha en comparación con diseños similares que utilizan dispositivos de estado sólido. Los interruptores MEMS también pueden ser fabricados directamente con antenas sobre cerámicas o sustratos de vidrio, lo que hace que los arreglos de fase tengan un bajo costo relativo, especialmente en arreglos reflectivos de ondas milimétricas.

El tiempo de conmutación de los interruptores MEMS está en el orden de 1-20 μ s, lo que les permite ser usados en la mayoría de los sistemas a excepción de aplicaciones donde se requiere mayor rapidez. La capacidad del manejo de potencia de los interruptores MEMS es de 10-50 mW para una confiabilidad alta y esto limita sus aplicaciones en arreglos que requieren potencia relativamente baja por elemento. Alternativamente, pueden ser colocados antes del amplificador de potencia en un módulo T/R.

El tiempo de vida de los interruptores MEMS (el cual es actualmente del orden de varios millones de ciclos) es de suma importancia para aplicaciones que requieren de tiempos largos de vida. El tiempo de vida debe mejorar los 100 billones de ciclos antes de que puedan ser usados en satélites y plataformas de aerotransporte. Sin embargo, de 1-10 billones de ciclos es suficiente para aplicaciones en terminales de tierra para satélite, sistemas de comunicación de alta transferencia de datos, radares automotrices y sistemas de misiles.

La confiabilidad de los desplazadores de fase que utilizan interruptores MEMS es menor que la de un interruptor individual desde que emplean de 8-16 interruptores MEMS. Una falla en alguno de los interruptores no es tolerada por el sistema. Por otra parte, si fallan del 3-4% de los interruptores en el sistema en un arreglo de fase extenso, éste seguirá funcionando apropiadamente aunque con una eficiencia ligeramente disminuida y los lóbulos laterales aumentarán.

Actualmente, las fallas de los mecanismos de los interruptores MEMS están siendo investigados por la Agencia de Proyectos de Investigación Avanzados (DARPA)

sosteniendo y ampliando la confiabilidad de los desplazadores de fase. El empaquetado hermético de los desplazadores de fase tampoco es muy confiable debido a su gran tamaño relativo (existen desplazadores de fase MEMS miniatura). Es por estas razones que algunos autores piensan que la mayoría de los desplazadores de fase serán usados en aplicaciones de satélite y defensa en los próximos cinco años.

La Tabla 1.2 [5] presenta algunos desplazadores de fase RF MEMS que utilizan diseños estándar.

F[GHz]	Tipo de Interruptor MEMS	Bits	Error de fase	Pérdidas promedio [dB]	Variación de Amplitud [dB]	Sustrato [μm]	Área del circuito (mm^2)	Diseño	Referencia
7-11	Capacitivo	2	+1	-0.65	+0.25	500 Si/Al ₂ O ₃	50	Línea reflectiva	Raytheon
7-11	Capacitivo	4	+1 (8-10 GHZ)	-1.15	+0.5	500 Si/Al ₂ O ₃	100	Línea reflectiva	Raytheon
10-40	Serie	2	<+1	-1.0* (10 GHz)	+0.2	75 GaAs	14.7	Línea conmutada	Rockwell
10-40	Serie	4	<+1	-2.2* (10 GHz)	+0.2	75 GaAs	30	Línea conmutada	Rockwell
10-18	Serie (SP4T)	2	+2	-0.6 (10 GHz)	+0.2	200 GaAs	12	Línea conmutada	UoM/Rockwell
10-16	Serie (SP4T)	4	<+/-4	-1.1 (10 GHz)	+0.3	200 GaAs	21	Línea conmutada	UoM/Rockwell
32-36	Capacitivo	3	13	-1.7	0.3/+0.5	150 Si	40	Línea conmutada	Raytheon
32-36	Capacitivo	4	13	-2.25	0.5/+0.75	150 Si	50	Línea conmutada	Raytheon
35-50	Serie	3	<+6	-2.2** (35 GHz)	+0.3	75 GaAs	16	Línea conmutada	Rockwell

* Puede ser mejorado a 0.8 dB (2 bits) y 1.6 dB (4 bits) si se fabrica sobre un sustrato de arseniuro de galio, GaAs de 200 mm.

** Puede ser mejorado a -1.7 si se fabrica sobre un sustrato de arseniuro de galio, GaAs de 150 mm

Tabla 1.2. Desplazadores de fase RF MEMS que utilizan diseños estándar.

Conclusiones

En los últimos treinta años ha existido un gran interés por parte de muchas naciones en desarrollar antenas de arreglos de fase, debido a que éstas ofrecen grandes ventajas sobre las antenas de tipo reflector. Las antenas de arreglos de fase son ampliamente utilizadas en sistemas de radar y comunicaciones. El crecimiento de esta tecnología en la banda Ka ha estimulado la investigación de los arreglos en dicha banda, siendo los retos más importantes a vencer la reducción de costos y la obtención de mejores parámetros de desempeño.

Los arreglos de fase pueden clasificarse en activos y pasivos. Los arreglos activos poseen una etapa de potencia y amplificación en cada elemento radiador. Son de mayor capacidad y confiabilidad, lo que resulta en complejidad del sistema y costo elevado. Los arreglos pasivos comparten la etapa de potencia y amplificación para todos los elementos radiadores, lo que conlleva a un número menor de elementos, baja complejidad y menor costo.

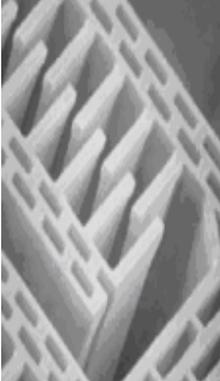
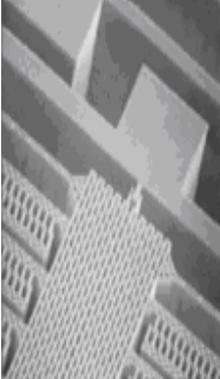
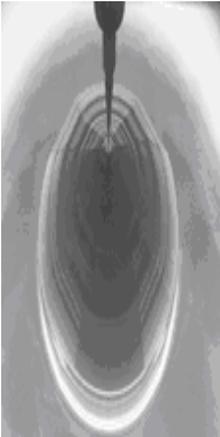
Los desplazadores de fase juegan un papel fundamental dentro de los arreglos de fase, su objetivo es el de replicar la señal de entrada a la salida pero dotada de cierto defasamiento. Los desplazadores pueden clasificarse generalmente en analógicos y digitales. Los desplazadores digitales son los más apropiados debido a que pueden ser controlados mediante una computadora de propósito específico. Los desplazadores constan de interruptores para lograr el defasamiento de las señales; estos interruptores pueden ser implementados con diferentes tecnologías como diodos PIN, interruptores de ferrita y transistores de efecto de campo FET. Estas tecnologías han sido ampliamente utilizadas en aplicaciones de arreglos pasivos. Los desplazadores de ferrita presentan pérdidas de inserción bajas pero poseen tiempos de conmutación muy grandes. Los desplazadores de diodo PIN presentan velocidades altas de conmutación pero tienen pérdidas de inserción altas. Los desplazadores FET presentan velocidades de conmutación más altas que los diodos PIN y su consumo de potencia es bajo pero tienen altas pérdidas de inserción en frecuencias altas y su capacidad de manejo de potencia es muy baja.

Debido a la necesidad de encontrar desplazadores que cumplan con los mejores parámetros de desempeño y costo efectivo, se han desarrollado interruptores MEMS. Esta tecnología es relativamente reciente, pero se han desarrollado desplazadores de fase con buenos parámetros de desempeño: bajas pérdidas de inserción [1 dB] a altas frecuencias, bajo consumo de potencia [1mW] y bajo costo; es por esto que la tecnología MEMS es una buena alternativa para el desarrollo de las antenas de arreglos de fase.

De acuerdo a lo anterior, el objetivo de esta tesis es diseñar un interruptor de microondas basado en la tecnología MEMS para ser integrado al desplazador de fase de una antena de arreglos de fase. Con ello se espera obtener un mejor desempeño del interruptor que si se hiciera con otro tipo de tecnología como diodos pin o transistores FET.

Bibliografía del capítulo 1

- [1] Martínez J. *Análisis Electrodinámico de Arreglos de Fase Reflectivos basados en Aperturas Anulares*. Tesis Doctoral. Universidad Nacional Autónoma de México. Ciudad Universitaria. México 2005.
- [2] Mailloux R. *Phased Array Antenna Handbook*. Artech House. U.S.A 1993.
- [3] Brookner E. *Major Advances in Phased Arrays: Part I*. Microwave Journal. May 1997. Vol.40. No.5. Horizon House.
- [4] Varadan V., Vinoy K., Jose K. *RF MEMS and Their Applications*. Wiley. U.S.A 2003.
- [5] Rebeiz G., Tan G., Hayden J. *RF MEMS Phase Shifters: Design and Applications*. IEEE Microwave Magazine. June 2002.



2. Microsistemas electromecánicos

Capítulo 2. Microsistemas Electromecánicos

2.1 Orígenes de MEMS

Actualmente existe un gran interés en la tecnología de Microsistemas electromecánicos. Resulta interesante pensar en micro-robots que recorren pequeñas cavidades donde el ser humano no ha podido llegar debido a sus dimensiones físicas. Antes el pensar en dispositivos tan pequeños como micro agujas para inyecciones sin dolor o sensores tan pequeños y precisos eran sólo una buena idea. La Tecnología de micro sistemas puede hacer esto posible y mucho más. Indudablemente, el potencial comercial de esta tecnología es una de las causas del creciente interés en ella.

Tal vez sea pronto para escribir una reseña histórica de los MEMS, sin embargo es importante mencionar algunos sucesos clave a lo largo de su desarrollo.

En particular, el diseño del radar estimuló la búsqueda en la síntesis de materiales semiconductores puros. De estos materiales, el silicio puro se convirtió en el semiconductor primordial de los circuitos integrados y de la tecnología moderna MEMS. Ambas búsquedas MEMS y NEMS, son un punto propuesto por Richard Feynman, famoso por *“There’s plenty of room at the bottom”*, lectura considerada como el primer paso a esta tecnología. Mostrada en 1959, en el encuentro anual de la Sociedad de Física Americana, Feynman se anticipó cuarenta décadas en la investigación de MEMS y NEMS.

“Es un mundo pequeño asombroso el que está debajo. En el año 2000, cuando miren atrás en esta época, se asombrarán porque no era hasta el año 1960 que nadie pedía moverse seriamente en esta dirección”

Mientras la lectura de Feynman inspira diseños inmediatos, no fue hasta cincuenta años después que oficialmente llegó la tecnología MEMS. En 1964, H.C Nathanson y sus colegas producen en Westinghouse el primer lote fabricado de dispositivos MEMS. Su transistor compuerta resonante presentaba todas las características de un MEMS moderno.

En 1970, mientras no había técnicamente una contribución de MEMS, la invención del microprocesador desató interés en las técnicas de fabricación con litografía, las cuales tendrían gran impacto en los métodos de fabricación de MEMS.

En 1979, el primer acelerómetro MEMS fue diseñado por investigadores de la Universidad de Stanford. El acelerómetro MEMS se convertiría en el primer dispositivo MEMS exitoso comercialmente.

En 1998, 27 millones de micro acelerómetros de silicio eran producidos.

Hoy en día, la variedad de dispositivos y aplicaciones están incrementándose continuamente. Por el momento, los microsistemas se encuentran limitados en número, pero prometen convertirse en los más importantes del futuro.

La Tabla 2.0 [1], muestra el desarrollo de los MEMS en diferentes campos de oportunidad y la Tabla 2.1 [2], presenta los acontecimientos más destacados en la historia de los MEMS y NEMS.

OPORTUNIDADES DE DESARROLLO DE LOS MEMS EN DIFERENTES APLICACIONES	
AÑO	OPORTUNIDAD DE DESARROLLO
1960s	Micro espejos para monitores y pantallas
1970s	Sensores de gas y flujo. Sensores inerciales-bolsas de aire automotrices y aeronáuticas.
1980s	Cabezas de escritura/lectura para discos duros.
1990s	Circuitos para laboratorio con detectores y micro fluidos.
1998	Arreglos de micro espejos para interruptores ópticos y Óptica adaptativa
1999	Capacitores MEMS, inductores y resonadores.
2000	Micro bombas para fluidos y micro válvulas.
2002	Laboratorio en un circuito (lab on a chip)
2004	Filtros MEMS RF, osciladores.

Tabla 2.0: Oportunidades de Desarrollo de los MEMS en diferentes Aplicaciones.

ACONTECIMIENTOS EN LA HISTORIA DE LOS MEMS	
AÑO	SUCESO
1940s	Radar: maneja el desarrollo de semiconductores puros.
1959	Richard P. Feynman: "There's plenty of room at the bottom".
1960	Invención del proceso de fabricación planar por lotes.
1964	H.C Nathanson y su equipo de Westinghouse producen el transistor de compuerta resonante. Primer dispositivo MEMS de fabricación por lote.
1970	Es inventado el microprocesador. Maneja la alta demanda de circuitos integrados.
1979	Primer acelerómetro micromaquinado diseñado en la Universidad de Stanford
1981	Artículo de K. Eric Drexler: " <i>Protein Design as a pathway to molecular manufacturing</i> ". Publicado en los procedimientos de la Academia Nacional de Ciencias. Primer artículo en nano tecnología molecular.
1984	Se desarrolla el proceso de micromaquinado superficial de polisilicio en la Universidad de California, Berkeley. MEMS y circuitos integrados pueden ser fabricados juntos y al mismo tiempo.
1985	Se descubre el Buckyball
1986	Invención del microscopio de fuerza atómica
2000s	El número de dispositivos y aplicaciones MEMS se incrementa.

Tabla 2.1: Acontecimientos en la historia de MEMS

2.2 Tecnologías de fabricación

La invención del circuito integrado CI en la década de 1960 fue un descubrimiento muy importante, ya que superó la necesidad de conectar mecánicamente los componentes discretos. Un CI es un dispositivo que cuenta con sus propios transistores y resistores. Estos componentes internos no son discretos, sino que están integrados. Esto significa que se producen y conectan durante el mismo proceso de fabricación. El producto final, puede llevar a cabo una función completa. Debido a que sus componentes integrados son microscópicamente pequeños, un fabricante puede colocar cientos de ellos en el espacio que ocupa un simple transistor discreto.

2.2.1 Proceso convencional de fabricación de circuitos integrados

El proceso de fabricación de circuitos integrados CI consiste de una gran cantidad de pasos durante los cuales cientos de copias de un circuito integrado son fabricadas en una sola oblea.

Generalmente, el proceso cubre la creación de ocho a veinte capas sobre y dentro del sustrato. Este proceso de capas genera regiones activas en la superficie de la oblea del semiconductor.

2.2.1.1 Producción de Obleas

El primer paso en la fabricación de un CI empieza con la producción de una oblea, usualmente de silicio puro. A continuación se describen brevemente los pasos para obtener este material [3].

Obtención de Si puro

- 1) Materia prima: Sílice o dióxido de Silicio: SiO_2 (muy abundante, arena de la playa).
- 2) Reducción del SiO_2 a alta temperatura:

$$\text{Si} + \text{C} \text{ a } 2000^\circ\text{C} \Rightarrow \text{Si grado metalúrgico (GM), Si al 98\%.$$
- 3) $\text{Si (GM)} + \text{HCl} \Rightarrow \text{SiCl}_4$ o SiHCl_3 Triclorosilano
- 4) Destilación del $\text{SiHCl}_3 \Rightarrow \text{SiHCl}_3$ TricloroSilano puro.
- 5) Reducción del SiHCl_3

$\text{SiHCl}_3 + \text{H}_2 \Rightarrow \text{Si de alta pureza}$ **Si Policristalino** grado electrónico (GE).

El Silicio policristalino o polisilicio obtenido anteriormente está formado por pequeños cristales de silicio, cuyos átomos presentan diferente orientación y están pegados unos con otros (Figura 2.0 (c)). Las obleas para la fabricación de un

CI tienen que tener una estructura cristalina como la que se muestra en la figura 2.0 (a).

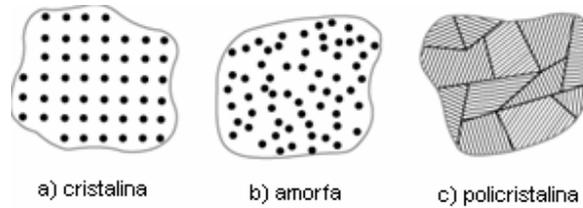


Figura 2.0: Tres tipos de sólidos, clasificados por su ordenación atómica: a) cristalina, b) amorfa, c) policristalina.

Para obtener silicio cristalino existen dos métodos: el método de Czochralski y el método de Zona flotante.

Método Czochralski

En el proceso se coloca el Si policristalino en un crisol y el horno se calienta hasta fundirlo. Se añaden impurezas del tipo necesario para formar un semiconductor tipo N (Fósforo, Arsénico, Antimonio) o P (Boro, Aluminio, Galio) con el dopado deseado.

Se introduce la semilla en el fundido (muestra pequeña del cristal que se quiere crecer). Se levanta lentamente la semilla (se gira la semilla en un sentido y el crisol en el contrario). El progresivo enfriamiento en la interface sólido-líquido proporciona un Si monocristalino con la misma orientación cristalina que la semilla pero de mayor diámetro. Este método se utiliza el 90% de los casos.

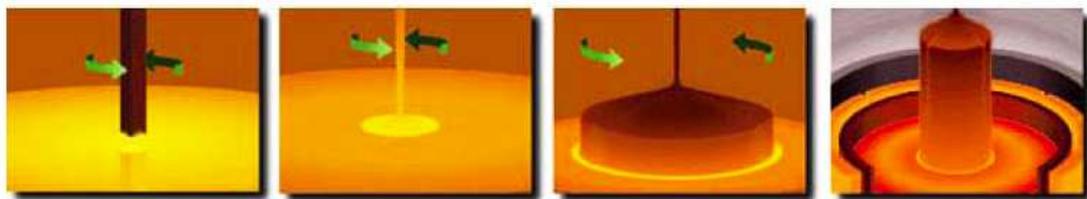


Figura 2.1: Método de producción de obleas Czochralski

El Silicio fabricado por el método de Czochralski contiene oxígeno, debido a la disolución del crisol de sílice (SiO_2). Este oxígeno no es perjudicial para el silicio de baja resistividad usado en un circuito integrado. Para aplicaciones de alta potencia donde se necesita Si con alta resistividad este oxígeno es un problema. En estos casos se usa el método de Zona Flotante.

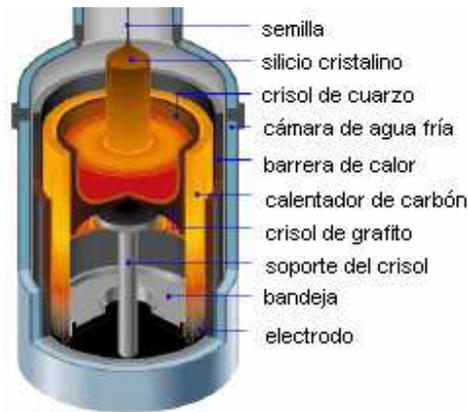


Figura 2.2: Sistema para la obtención de obleas mediante el método Czochralski.

Método de Zona Flotante

El proceso parte de un cilindro de silicio policristalino, el cual es sostenido verticalmente y se le conecta en uno de sus extremos la semilla. Una pequeña zona del cristal se funde mediante un calentador por radio frecuencia que se desplaza a lo largo de todo el cristal desde la semilla. El Si fundido es retenido por la tensión superficial entre ambas caras del silicio sólido y cuando la zona flotante se desplaza hacia arriba, el silicio monocristalino se solidifica en el extremo inferior de la zona flotante y crece como una extensión de la semilla.

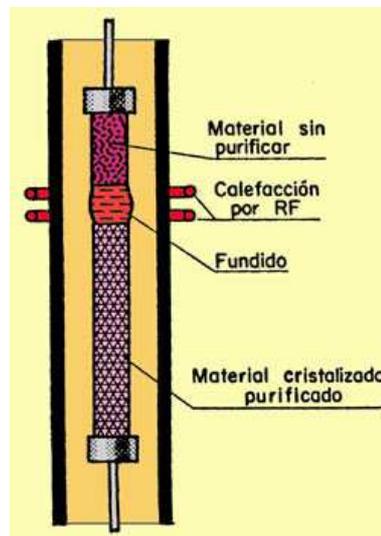


Figura 2.3: Sistema para la obtención de obleas mediante el método de zona flotante.

En ambos métodos, el lingote de cristal (figura 2.4) toma un diámetro uniforme y se corta en obleas con un diamante (figura 2.5). La oblea es procesada a través de una serie de máquinas, donde es aplanada suavemente y químicamente pulida como un espejo.



Figura 2.4: Lingote de silicio monocristalino

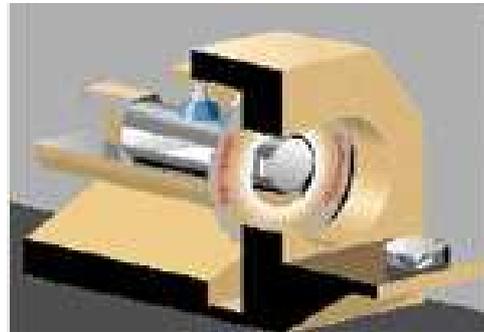


Figura 2.5: Corte del lingote en obleas

Fabricación de Obleas

El corazón de la fabricación de un CI es la fabricación de la oblea, donde el circuito integrado se formará sobre y dentro de ella. El proceso de fabricaciones se lleva a cabo en un cuarto limpio, bajo una serie de principios descritos a continuación. Generalmente, el proceso tiene una duración de 10 a 30 días para ser completado.

2.2.1.2 Oxidación Térmica o Deposición

La oxidación térmica tiene la finalidad de hacer crecer una capa de óxido de silicio sobre la oblea; esta capa provee aislamiento entre la oblea (sustrato) y el futuro circuito. En este proceso las obleas son pre-limpiadas usando alta purificación y químicos bajos en partículas (importante para productos de alto rendimiento). Las obleas se montan en un carrete de cuarzo y son calentadas y expuestas a oxígeno ultra puro en hornos de difusión bajo condiciones cuidadosamente controladas para crecer una película de dióxido de silicio de grosor uniforme sobre la superficie de la oblea.

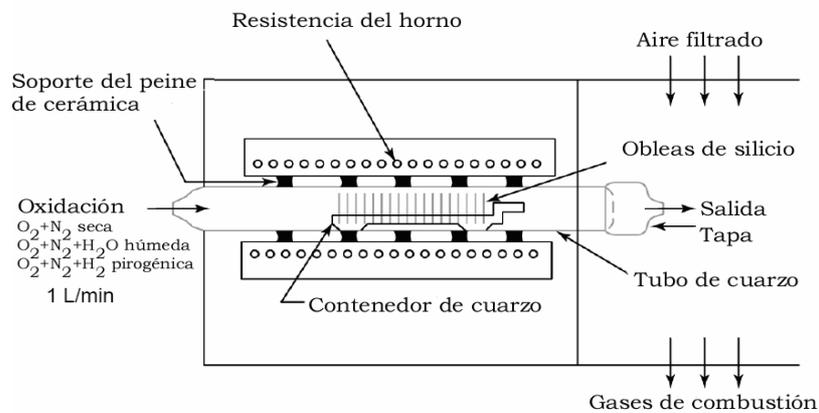


Figura 2.6: Proceso de oxidación térmica.

Oxidación seca

El proceso de oxidación seca emplea oxígeno molecular (puro) como oxidante. La oxidación procede a:



Debido a la baja concentración de O_2 dentro del óxido, el crecimiento es lento, sin embargo tiene la ventaja de tener magníficas propiedades de dieléctrico debido a su estructura densa y regular. Esta técnica no es apropiada para la creación de óxidos gruesos ya que se puede producir una redistribución de las impurezas introducidas en los anteriores procesos

Oxidación Húmeda

El proceso de oxidación húmeda utiliza la molécula de agua como oxidante, esta oxidación se realiza:



La oxidación húmeda es más rápida que la seca y se utiliza para crear óxidos gruesos. La desventaja de este proceso es que por su alto contenido de H_2O , este dieléctrico es de mala calidad estructural y dieléctrica.

2.2.1.3 Depósito químico de materiales

Se puede depositar diferentes tipos de material como óxidos, polisilicio, metal y semiconductores con estructura cristalina (en este caso el proceso se llama epitaxia). Podemos distinguir entre dos tipos de deposición según se produzca en el proceso una reacción química o física.

1) Deposición química en fase vapor (CVD: *Chemical Vapour Deposition*)

- Deposición química en fase vapor a presión atmosférica (APCVD: *Atmospheric Pressure CVD*)
- Deposición química en fase vapor a baja presión (LPCVD: *Low-Pressure CVD*)
- Deposición química en fase vapor a plasma reforzado (PECVD: *Plasma-Enhanced CVD*)
- Epitaxia

2) Deposición física en fase vapor (PVD: *Physical Vapour Deposition*)

- Tecnologías de evaporación
- Pulverización catódica (*Sputtering*)

CVD: Depósito químico en fase vapor

El depósito químico en fase vapor CVD (*Chemical Vapour Deposition*) es un método para obtener películas donde reaccionan elementos químicos en fase gaseosa y se precipitan en una superficie a presiones relativamente altas para formar un sólido estable. Algunos medios para lograr la reacción son: calor, luz y plasma. Esta reacción de gases se lleva a cabo en el interior de una cámara de vacío (reactor) y los subproductos de la reacción son evacuados hacia el exterior mediante un sistema de alta velocidad de bombeo. El proceso CVD convencional se denomina también térmico debido a su elevada temperatura. Se realiza entre 950- 1000°C.

Etapas del proceso CVD

- Los gases son introducidos en la cámara de reacción.
- Las especies gaseosas se mueven hacia el sustrato.
- Los reactantes son absorbidos por el sustrato.
- Reacciones químicas de formación de película.
- Deabsorción y remoción de gases.

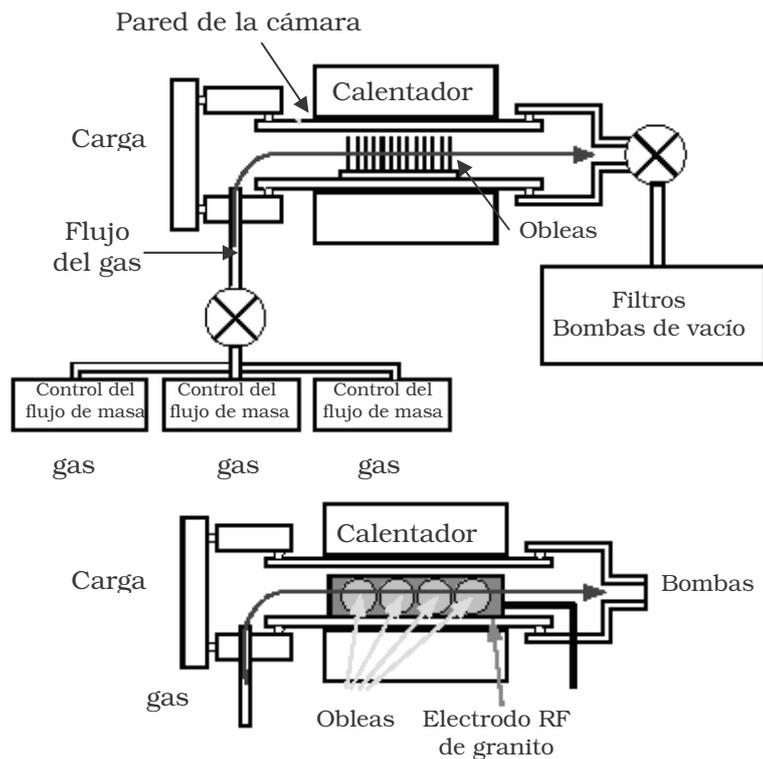


Figura 2.7: Proceso CVD convencional.

CVD a presión atmosférica (APCVD)

La técnica de APCVD es la más simple ya que no requiere el uso de vacío. Los gases se introducen en el reactor una vez caliente, normalmente produciendo una sobre presión con objeto de evitar el reflujo del aire de la atmósfera por la boca de salida de los gases. Previamente es preciso hacer una purga de la atmósfera de aire del reactor mediante un barrido con algún gas inerte. Al no requerir equipo de evacuación, el equipamiento necesario para esta técnica se reduce al reactor con el horno correspondiente y al sistema de entrada y de control del flujo de gases. La velocidad de reacción puede ser bastante elevada sobre todo si la reacción ocurre a temperaturas altas, por lo que esta técnica se usa a menudo cuando se pretende obtener películas gruesas de un material. Para este tipo de aplicaciones tiene el inconveniente, sin embargo, de que la alta presión de los gases favorece la reacción en fase homogénea, produciendo una concentración elevada de partículas sobre el sustrato y, a su vez, defectos en el recubrimiento. La homogeneidad del espesor también puede ser un problema, sobre todo en los puntos de difícil acceso a los gases reactivos. En general este proceso tiene una alta velocidad de deposición, pobre uniformidad, alto nivel de contaminación, sus temperaturas van de 250-450°C y se utiliza principalmente para la elaboración de dieléctricos.

CVD a bajas presiones (LPCVD)

Durante los procesos de formación de películas delgadas por CVD, la velocidad de deposición de las películas se encuentra determinada fundamentalmente por la difusión a través de la capa que rodea el sustrato (capa límite) y la reacción en superficie. En la técnica de APCVD ambos procesos presentan velocidades similares. Sin embargo, para una temperatura dada, cuando se baja la presión la velocidad de difusión aumenta notablemente por lo que es la reacción en la superficie la que determina la cinética de la reacción de formación de la película. Al mismo tiempo mejora también la uniformidad de espesor de las capas. El trabajo a presión reducida permite además la deposición de un gran número de muestras en un solo experimento, colocando las muestras muy próximas entre sí, sin pérdida de la homogeneidad de espesor. Esto hace que la técnica de CVD a baja presión resulte muy económica, y de ahí que se haya extendido en la industria electrónica en procesos de deposición de materiales aislantes, de silicio amorfo y policristalino y de metales refractarios y siliciuros. En general, el proceso tiene una baja velocidad de deposición, alta uniformidad y utiliza temperaturas aproximadas de 575-650°C.

CVD a plasma reforzado (PECVD)

En recubrimientos PECVD el desarrollo de las distintas técnicas se centra en una buena difusión de los gases y el sistema generador de plasma. En los reactores industriales, el plasma es generado por radio frecuencia RF o por diferencias de potencial eléctrico, de polaridad fija o variable (plasma pulsante). El plasma generado por RF permite recubrir materiales no conductores. Los gases reactivos y las piezas son calentados a la temperatura del proceso tras la realización del vacío previo. El generador de plasma activa los reactivos, (los cuales pueden ser TiCl_4 , CH_4 , N_2 ...) se forma el compuesto y se depositan sobre las piezas.

En algunos casos para conseguir la homogeneidad del recubrimiento en todas las piezas, la carga gira sobre un sistema de traslación y rotación planetario [4]. Acabado el proceso, también en este caso se enfrían las piezas en atmósfera inerte. En general el proceso utiliza temperaturas de deposición extremadamente bajas, cercanas a 600°C, pero la calidad en comparación de los otros procesos es pobre. Se utiliza en la deposición de óxidos y nitruros.

PVD: Depósito físico en fase vapor

Existen diferentes procesos de tecnología PVD (*Physical Vapour Deposition*) con diferentes variantes: en cuanto a los sistemas de evaporación, si el sistema de evaporación se produce por calentamiento de un haz de electrones sobre un crisol conteniendo el metal, la técnica se denomina *ion plating*. Si la evaporación se produce por efecto de un arco eléctrico que se desplaza sobre el metal (cátodo) se trata de *evaporación por arco*. Si la evaporación se produce por bombardeo sobre el metal o cerámico (en este caso el blanco o cátodo no tiene porque ser metálico) mediante un haz de iones de un gas inerte (Ar) la técnica se denomina *Sputtering o pulverización catódica*. La ionización puede ser optimizada mediante campos magnéticos (magnetrón) aplicados sobre el blanco.

Generados los iones reactivos se introducen los gases a muy baja presión para formar los compuestos. Para depositarlos sobre las piezas, se aplica un voltaje de polarización y un sistema de giro de la carga análogo al utilizado en procesos PECVD.

Evaporación.

Para todos los procesos de evaporación, la fuerza impulsora es calor. Mientras que se aumenta la temperatura, el material a depositar se funde y después se evapora, conformando la fase de gas. Debido a que la temperatura de evaporación de las cerámicas es sumamente elevada, este proceso es usado principalmente para la deposición de metales. El proceso utiliza la nube atómica formada por la evaporación del metal en una cámara de vacío para cubrir todas las superficies entre el sustrato y el blanco (fuente). En la evaporación por arco se tiene un alto nivel de contaminación y dificultades para formar películas compuestas. En la evaporación por haz de electrones (*ion plating*) los haces son de elevada densidad y pueden utilizarse haces duales con blancos duales para co-evaporar materiales compuestos.

Dentro de las ventajas que presentan los sistemas de evaporación podemos mencionar sus altas velocidades de depósito (0.5 $\mu\text{m}/\text{min}$), la baja energía de los átomos (~ 0.1 eV) derivando un leve daño superficial y la baja cantidad de gas residual e impurezas debido a las elevadas condiciones de vacío. Las desventajas que pueden presentar estos procesos es la dificultad para controlar los compuestos formados y la variación del espesor del depósito.

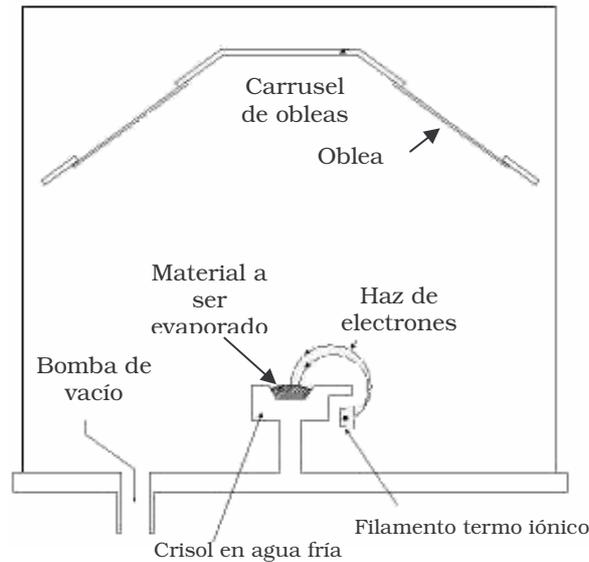


Figura 2.8: Sistema típico de evaporación por haz de electrones [5].

Pulverización catódica o *sputtering*

La pulverización catódica es un proceso en el cual el material es liberado de la fuente a una temperatura mucho más baja que en el proceso de evaporación. En el proceso intervienen el sustrato, el material a depositar (blanco), un espacio entre ellos y un gas. El sustrato es depositado en una cámara al vacío del lado del ánodo, y un gas inerte (como el argón) se introduce a presión baja para crear plasma. El plasma es atacado por medio de una fuente de RF, causando que el gas empiece a ionizarse. Los iones se aceleran hacia la superficie del cátodo (blanco), causando que los átomos del material fuente caigan en el sustrato en forma de vapor y se condense en toda la superficie. Este proceso puede ser usado en un blanco extenso para obtener un espesor uniforme sobre grandes sustratos, presenta un fácil control del espesor por medio del tiempo es fácil para la deposición de aleaciones.

Sin embargo, la deposición del material es lenta y algunos materiales se degradan debido al bombardeo iónico, además existe la incorporación de impurezas ya que el nivel de vacío es medio.

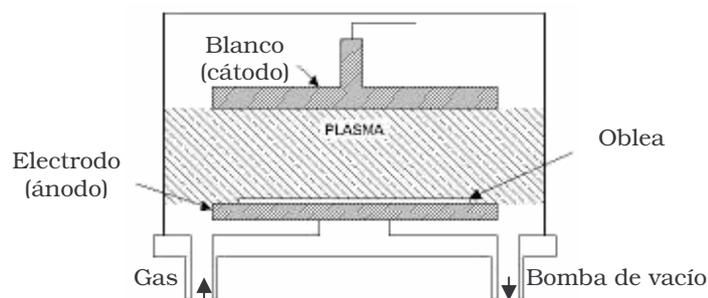


Figura 2.9: Sistema de pulverización catódica.

2.2.1.4 Enmascarado

La esencia en la fabricación de CI's es la habilidad de transferir información desde la computadora del diseñador hacia la oblea. En este propósito las herramientas básicas son la fotolitografía o enmascarado y el grabado. Los procesos de fotolitografía tienen el propósito de definir (imprimir) patrones geométricos en la superficie de la oblea. Esta transferencia de patrones (*patterning*) es una operación básica en la que se remueven porciones localizadas de un material depositado en la superficie de la oblea. Los objetivos de la fotolitografía son:

- Crear en la superficie de la oblea un patrón cuyas dimensiones sean lo más cercanas a las establecidas en el diseño, esto se conoce como la resolución del patrón, y las dimensiones del patrón se conocen como tamaño característico.
- Colocar correctamente los patrones del circuito en la oblea, a esto se le conoce como alineamiento o registro.

Se debe considerar que el patrón final es el resultado del alineamiento de varias mascarillas en la oblea, superpuestas de una manera secuencial. En un circuito cualquier desalineación provocará una falla catastrófica.

El patrón requerido, inicialmente se transfiere en una retícula, o fotomáscara, posteriormente la misma se transfiere hacia el sustrato. El proceso de transferencia se desarrolla en dos pasos:

1. El patrón en la retícula se transfiere a una capa de fotorresina, también llamada fotorresist o resist.

Con la exposición a la luz, la fotorresina expuesta se modifica en su estructura y propiedades. En este caso, la fotorresina cambia de una condición soluble a insoluble. Las fotorresinas de este tipo, se llaman de acción negativa. El cambio químico se conoce como polimerización.

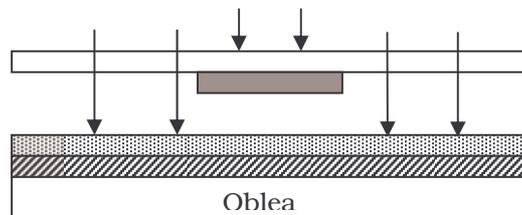


Figura 2.10: Proceso de fotolitografía 1.

Al removerse la porción soluble, con un solvente químico (revelador), se forma una cavidad en la fotorresina, reproduciendo la región opaca de la mascarilla.



Figura 2.11: Proceso de fotolitografía 2.

2. El patrón se transfiere de la resina hacia el sustrato.

La transferencia se realiza cuando un grabante remueve la porción de la capa superior de la oblea, que no está cubierta con la fotorresina.

La estructura de la fotorresina es tal que no ocurre un cambio químico o disolución durante la exposición al grabante. La fotorresina que no se disuelve se conoce como fotorresina resistiva.

Después, la fotorresina es removida por medio de sustancias químicas.

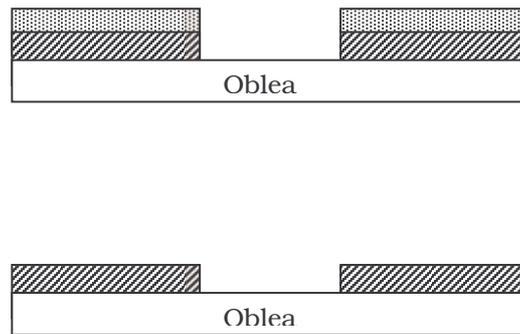


Figura 2.12: Proceso de fotolitografía 3.

La cavidad que se obtiene como resultado en la superficie de la oblea, se forma porque el patrón en la máscara es opaco durante la exposición a la luz pero existen también patrones claros. Los patrones opacos pertenecen a máscaras de campo claro y los patrones claros a máscaras de campo oscuro. Como complemento, se cuenta con resinas de acción positiva. En estas fotorresinas, la luz modifica la estructura química de relativamente no soluble a bastante soluble. El término para la resina positiva es foto solubilidad.



Figura 2.13: Patrones y máscaras de fotolitografía.

La elección del tipo de máscara y fotorresina es función del proceso de fabricación y la idea del diseñador.

Las fotorresinas son producidas para propósitos generales y específicos. Son diseñadas para responder a una longitud de onda específica con distintas fuentes de exposición. Además son sintetizadas con capacidades térmicas específicas y

adherencia en superficies específicas. Estas propiedades se deben al tipo, cantidad y procedimientos de mezclado; de los componentes básicos (químicos).

Procedimiento General de Litografía

- Depósito de la resina: Se cubre la oblea con una fotorresina positiva o negativa.
- Pre-cocido: Da estabilidad mecánica y adherencia, además de eliminar la humedad. Los métodos de calentamiento pueden ser por convección, radiación y conducción.
- Alineamiento/ Exposición: Una máquina alineadora, ajusta la oblea a la máscara y entonces emite una luz intensa a través de la máscara y de una serie de lentes de reducción, exponiendo el material fotorresistivo con el patrón de máscara. El alineamiento puede ser de dos tipos, óptico y no óptico. El alineamiento óptico puede ser por contacto, proximidad, proyección o *stepper*, mientras que el alineamiento no óptico es por rayos X y haz de electrones.
- Revelado: Durante el paso de revelado, las superficies del protector no polimerizadas son disueltas y eliminadas. A la superficie de la oblea cubierta por el protector se aplica un revelador a base de disolventes mediante la inmersión, el rociado o la atomización. Después del revelador suele aplicarse un lavado con disolvente (acetato de *n*-butilo, alcohol isopropílico, acetona, etc.) para eliminar cualquier material residual. El protector que permanece tras el revelado protege las capas individuales durante el proceso posterior.
- Post-recocido: Las obleas se llevan a otro horno de temperatura controlada con atmósfera de nitrógeno. La mayor temperatura del horno (de 120 a 135 °C) origina el curado de la fotoprotección y su polimerización completa sobre la superficie de la oblea (cocido de endurecimiento).
- Grabado.

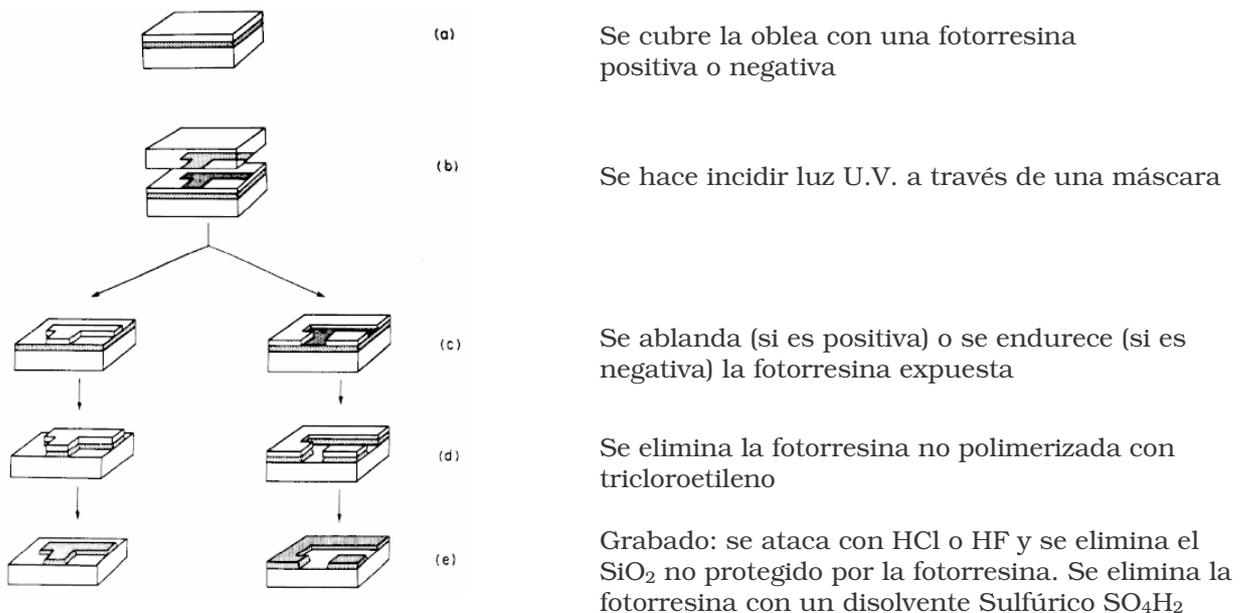


Figura 2.15: Proceso de litografía

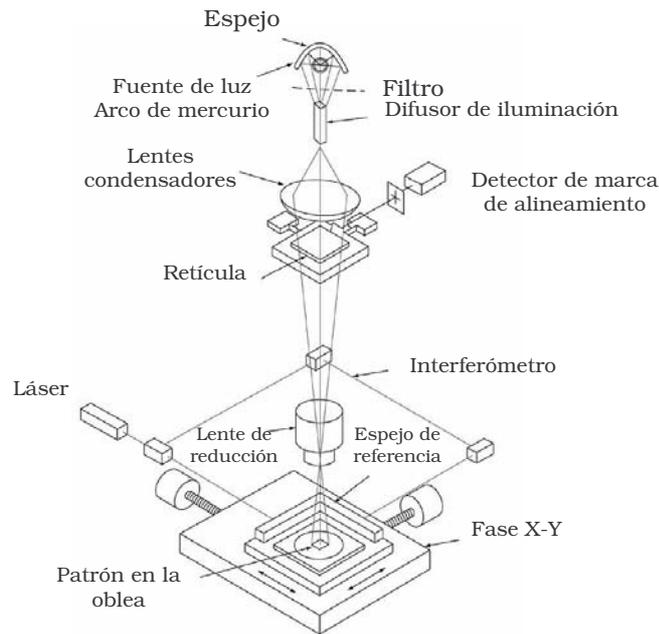


Figura 2.16: Alineadora stepper.

2.2.1.5 Grabado o Ataque

Una vez que la oblea fue alineada con la máscara fotorresistiva, revelada y recocida para endurecer el patrón que formó el material fotorresistivo, la oblea es expuesta a una solución química o plasma para remover las áreas no cubiertas por la fotorresistencia a este proceso se le llama grabado.

Existen dos tipos principales de grabado: el húmedo y el seco.

Grabado Húmedo

En su forma más sencilla, es un método que consiste en la inmersión de la oblea en un baño líquido que contiene el agente grabante, seguido de enjuague con agua desionizada. El grabado húmedo es un proceso cuya cinética depende de la naturaleza del fenómeno limitante:

- La velocidad de la reacción $f(T, E, \text{Reactivos})$
- La razón de difusión $f(\text{agitación})$
- La combinación de ambas

En semiconductores cristalinos, la velocidad de reacción depende de la orientación cristalográfica, el tipo y la concentración de impurezas, defectos en la red y su estructura superficial.

Los grabantes pueden ser isotrópicos y anisotrópicos.

Grabado húmedo isotrópico

Este tipo de proceso hace referencia a aquellas composiciones grabantes que no son selectivas con respecto a la orientación cristalina del material. Estos grabantes remueven el material en todas direcciones a la misma velocidad.

Esta técnica es conocida desde 1950, en aquella época se observó que con una solución constituida por ácido fluorhídrico, ácido nítrico y ácido acético, se obtenía un grabado isotrópico, es decir se observó la misma razón de grabado en todas las direcciones cristalográficas. Esta propiedad de la solución fue usada para la limpieza y pulido químico de las obleas antes de su proceso.

Grabado húmedo anisotrópico

Tiene como característica principal, que aprovecha las diferentes velocidades de disolución que exhiben los planos cristalográficos del silicio en presencia de algunos grabantes químicos. La velocidad de grabado depende de la orientación y los planos cristalográficos presentes. El ataque lateral puede ser mucho mayor o mucho menor que la velocidad de grabado vertical, dependiendo de la orientación original del borde de la mascarilla con respecto a los ejes cristalográficos. La orientación de la mascarilla, la alineación o desalineación de la misma, la forma y detalles del patrón geométrico utilizado, determinarán la forma final del grabado.

El fenómeno de grabado anisotrópico que exhibe el silicio en presencia de medios alcalinos fue reportado originalmente a finales de 1960 y principios de 1970. En la actualidad varias sustancias alcalinas son utilizadas para grabar selectivamente el Si, las más comunes son las soluciones acuosas de:

KOH	Hidróxido de Potasio
NaOH	Hidróxido de Sodio
CsOH	Hidróxido de Cesio
RbOH	Hidróxido de Rubidio
NH ₄ OH	Hidróxido de amonio
TMAH(CH ₃) ₄ NOH	Tetrametil Amonio Hidróxido
N ₂ H ₄	Hidrazina
EDA	Etilendiamina
EDP	Etilendiamina Pirocatecol

De las sustancias grabantes listadas, la composición grabante más utilizada es el sistema hidróxido de potasio- agua (KOH:H₂O).

El grabado húmedo es rápido, selectivo y ocasiona pocos daños superficiales.

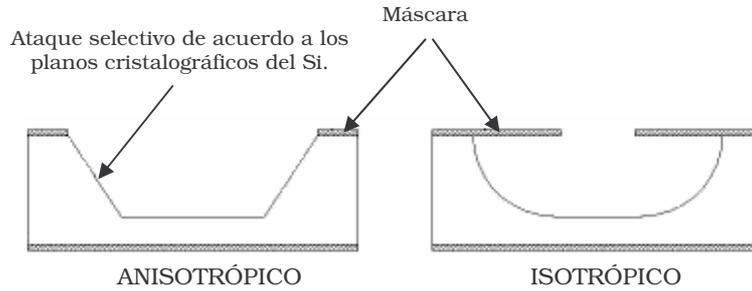


Figura 2.15: Grabado húmedo: anisotrópico e isotrópico.

Grabado Seco

El grabado seco consigue el ataque eficaz de las capas deseadas mediante el empleo de gases químicamente reactivos o mediante bombardeo físico. Utiliza la pasivación en las paredes de la estructura y la criogénica, para obtener perfiles verticales y altas razones de aspecto. Con este tipo de grabado se tiene el control de la velocidad de grabado y buena selectividad pero causa daños superficiales.

El grabado seco utiliza plasma para remover el material no deseado en el circuito, ya que permite la fabricación de estructuras pequeñas, facilita la transferencia de los patrones litográficos, evita el consumo de ácidos, es un proceso limpio debido a que trabaja en el vacío y se obtienen perfiles verticales sin depender de la orientación del sustrato.

Proceso de grabado:

1. Producción de especies reactivas
2. Difusión de especies hacia la superficie
3. Adsorción de especies
4. Reacción
5. Desorción
6. Difusión hacia el volumen del gas

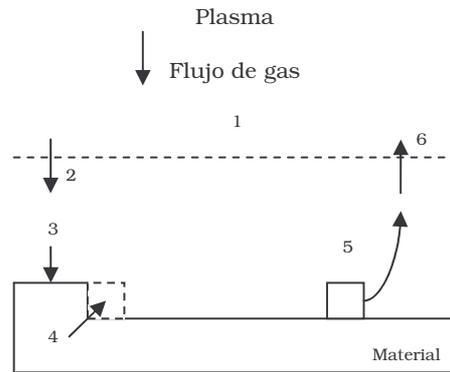


Figura 2.17: Proceso del grabado.

Existen diferentes mecanismos para realizar el grabado seco, dentro de los cuales podemos mencionar:

Grabado químico por plasma [*Plasma Etching*].

Es realizado por especies neutras reactivas. Es un proceso isotrópico y selectivo. El reactor típico consta de una cámara de vacío que contiene la oblea y que suele ser de aluminio, vidrio o cuarzo; de una fuente de energía de RF, por lo común de 450 kHz, 13.56 MHz o 40.5 MHz y de un módulo de control que regula el tiempo del proceso, la composición del gas reactivo, el caudal de gas y el nivel de potencia de RF. Además, en serie con la cámara del reactor se encuentra una fuente de vacío constituida por una bomba preliminar lubricada con aceite (tecnología antigua) o sin lubricación (última tecnología). Las obleas se cargan en el reactor, una bomba evacua la cámara y entonces se introduce el gas reactivo (por lo general tetrafluoruro de carbono). El gas ionizado forma el plasma de grabado, que reacciona con las obleas para producir productos volátiles que se bombean hacia el exterior. La introducción de gas reactivo fresco en la cámara mantiene la actividad de grabado.

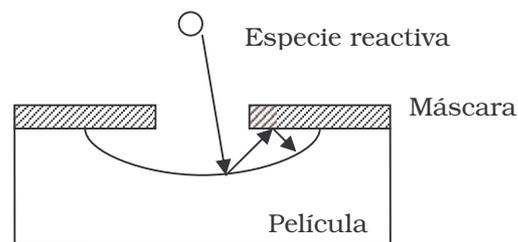


Figura 2.18: Grabado químico por plasma.

Grabado por bombardeo de iones [*Sputter Etching*].

Es un grabado realizado por iones. Este tipo de proceso es direccional, poco selectivo y ocasiona daños superficiales. El proceso de pulverización consiste en el choque de iones y en transferencia de energía. Este sistema de grabado incorpora un sistema de pulverización por el cual la oblea a grabar se acopla a un electrodo negativo o blanco en un circuito de descarga luminiscente. El material de la oblea se pulveriza mediante bombardeo con iones positivos, por lo general de argón, que produce el desalojo de los átomos superficiales. La energía es suministrada por una fuente de RF a 450 kHz. Un sistema de vacío en serie permite controlar la presión y eliminar el reactivo.

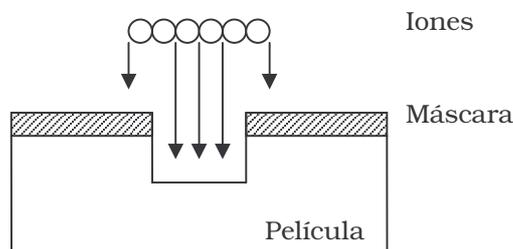


Figura 2.18: Grabado por bombardeo de iones.

Grabado Iónico Reactivo RIE [*Reactive Ion Etching*].

Es un grabado realizado por la combinación de mecanismos físicos y químicos, donde el proceso es selectivo y anisotrópico. Con él, se pueden obtener altas velocidades de grabado. El grabado con iones reactivos (RIE) es una combinación de sistemas de grabado por pulverización física y reactivos químicos a bajas presiones. El RIE utiliza bombardeo iónico para lograr un grabado direccional y también un gas químicamente reactivo, tetrafluoruro de carbono (CF_4) o tetracloruro de carbono (CCl_4), para mantener una buena selectividad de la capa de grabado.

Se coloca una oblea en una cámara con atmósfera de un compuesto gaseoso químicamente reactivo a baja presión, en torno a 0.1 torr (1.3×10^{-4} atmósferas). Una descarga eléctrica crea un plasma de "radicales libres" (iones) reactivos con energía de algunos centenares de electro voltios. Los iones inciden verticalmente sobre la superficie de la oblea, donde reaccionan para formar sustancias volátiles que se eliminan mediante un sistema de vacío a baja presión en serie.

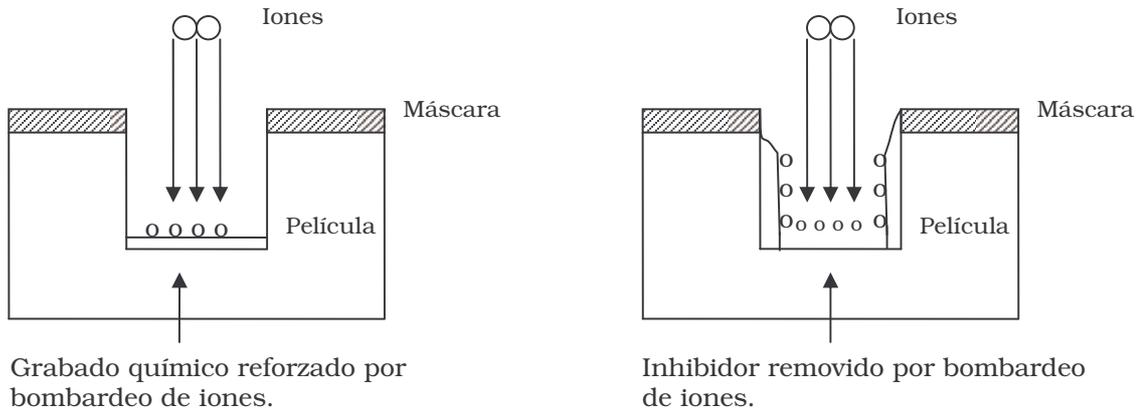


Figura 2.19: Grabado iónico reactivo (RIE).

2.2.1.6 Dopado

En este proceso se utilizan átomos con un electrón menos en la banda de valencia que el silicio (como el boro) o con un electrón más (como el fósforo). Estos elementos son introducidos dentro de las áreas expuestas por el proceso de grabado para modificar el carácter eléctrico del silicio. Estas áreas son llamadas tipo P (cuando el proceso es realizado con boro) o tipo N (cuando el proceso se realiza con fósforo) reflejando sus características de conductividad.

2.2.1.7 Repetición de pasos

La oxidación térmica, enmascarado, grabado y dopado se repiten varias veces hasta que la última capa es depositada o hasta que todos los dispositivos han sido formados.

2.2.1.8 Deposición Dieléctrica y Metalización

Una vez que se han finalizado los pasos anteriores, lo siguiente es la interconexión entre los dispositivos individuales por medio de una serie de depósitos de metal y dieléctricos o aislantes.

2.2.1.9 Pasivación

Después de que la última capa de metal es modelada, una capa dieléctrica (pasivación) es depositada para proteger al circuito de daños y contaminación. Se graban entradas para tener acceso a la última capa de metal para pruebas eléctricas y cableado.

2.2.1.10 Pruebas Eléctricas

Para revisar la funcionalidad de cada CI en la oblea, se utiliza un sistema de pruebas eléctricas automático manejado por computadora. Los circuitos que no pasen la prueba son marcados con tinta para ser rechazados.

2.2.1.11 Ensamble

Un disco de diamante corta la oblea para separar los circuitos. Los circuitos marcados con tinta son desechados, y los restantes son inspeccionados bajo un microscopio antes del empaquetado.

El circuito es entonces ensamblado en un paquete que provee el contacto hacia él. Una máquina *wire-bonding* hace las conexiones necesarias de las guías hacia el paquete. Una vez encapsulado con una cubierta de plástico para su protección, el circuito se prueba otra vez antes de la entrega al cliente. O bien, el circuito puede contenerse en un paquete de cerámica para ciertas aplicaciones militares.

La tecnología de micro sistemas electromecánicos MEMS, es compatible con los CI debido a que los MEMS tomaron como base los procesos convencionales de fabricación de CI para su propio desarrollo. Con esto, la tecnología MEMS aprovecha los recursos existentes que se encuentran disponibles en laboratorios de fabricación de CI y al mismo tiempo agrega compatibilidad con otras tecnologías. Desafortunadamente estos procesos convencionales no cuentan con procesos que logren fabricar estructuras en tres dimensiones, capaces de adquirir movimiento al aplicar ciertas fuerzas. Es por esto que los micro sistemas han adoptado otros métodos de fabricación complementarios al de los CI's, que son capaces de crear dichas estructuras tridimensionales. Este proceso de fabricación es llamado micromaquinado.

2.2.2 Micromaquinado

El micromaquinado son los procesos de grabado que nos permiten obtener estructuras tridimensionales en el rango de las micras. Las estructuras pueden ser fabricadas usando técnicas desarrolladas originalmente para la industria Microelectrónica. Existen dos tipos de micromaquinado: el micromaquinado de volumen y el micromaquinado de superficie.

En sus inicios, esta técnica estaba restringida al silicio y sus compuestos. En la actualidad esta técnica se utiliza en polisilicio, óxidos, nitruros, vidrios, materiales poliméricos, materiales orgánicos, compuestos III-V y metales.

Como se vio anteriormente, existen varias alternativas para efectuar el grabado selectivo de materiales, entre los cuales están el grabado húmedo y el grabado seco.

2.2.2.1 Micromaquinado de volumen

El micromaquinado de volumen es un proceso que retira selectivamente una cantidad de material del sustrato mediante procesos de grabado, para formar estructuras tridimensionales complejas de alta precisión, que pueden incluir vigas

voladizas, agujeros, surcos, formas piramidales y membranas. En el micromaquinado de volumen el material del sustrato es típicamente silicio monocristalino. El silicio es modelado para formar un componente funcional del dispositivo resultante, es decir, el sustrato de silicio no actúa simplemente como una base mecánica rígida, como es típicamente en el caso del micromaquinado de superficie, en este proceso se aprovecha el grabado anisotrópico del silicio monocristalino, esto es, que el grabado y formación de las estructuras depende directamente de la orientación de los átomos en la estructura del silicio.

Estructura cristalina del silicio

La estructura del silicio monocristalino se forma en base a enlaces covalentes, siguiendo la estructura cúbica del diamante. Se forma con dos redes cúbicas centradas en la cara e interpenetradas (figura 2.20), desplazadas $\frac{1}{4}$ de constante de red en cada eje (la constante de red para el silicio es de 5.4309 Å). La estructura general es cúbica centrada en la cara.

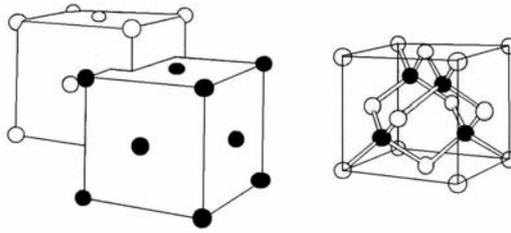


Figura 2.20: Estructura del silicio monocristalino.

Una celda unitaria es un segmento de la red que representa a la red entera. Para identificar un plano o una dirección, se utiliza un conjunto de números enteros h, k, l ; conocidos como índices de Miller, los cuales se denotan como $(h\ k\ l)$. La notación de los corchetes varía de la siguiente manera [6]:

$(h\ k\ l)$: Para un plano que interseca el eje x en el lado positivo.

$\{h\ k\ l\}$: Para planos de equivalente simetría. $\{100\}$ para $(100), (010), (001), (100), (010), (001)$ (negados).

$[h\ k\ l]$: Para la dirección de un cristal. $[100]$ para el eje x . La dirección $[100]$ es perpendicular al plano (100) . La dirección $[111]$ es perpendicular al plano (111) .

$\langle h\ k\ l \rangle$: Para un conjunto de direcciones equivalentes. $\langle 100 \rangle$ para $(100), (010), (001), (-100), (-010), (-001)$

Los sustratos monocristalinos de silicio comerciales se encuentran disponibles en diámetros de 2, 3, 4, 6 Y 8 pulgadas con grosores que van de 300-650 μ m. Los diámetros iguales o mayores a 300 mm resultan muy caros para su uso en MEMS.

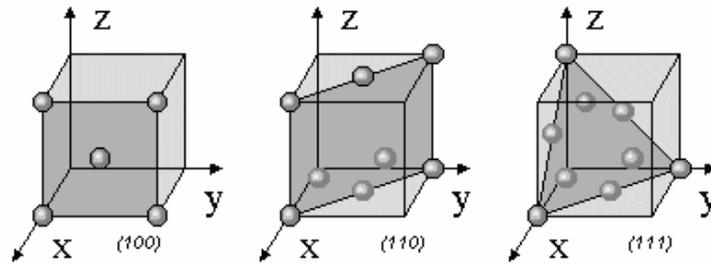


Figura 2.21: Identificación de los planos cristalográficos mediante los índices de Miller en una celda unitaria.

Las obleas de silicio son cortadas para la manufactura a lo largo de planos específicos. Cada una de ellas posee una orientación de corte en la cara superior. Las orientaciones más comunes en la industria de los C.I's son [100] y [111]. Para micromaquinado las más usuales son [100] y [110].

En la figura 2.22 se muestra la celda unitaria de la red de silicio, con referencia a la proyección de una oblea [100], su relación con los planos principales y la intersección de los planos {111} con los planos {100}. Estos planos son mutuamente perpendiculares y se ubican a lo largo de <110>.

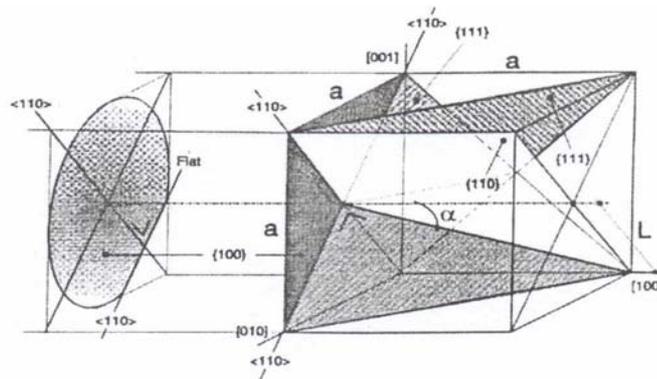


Figura 2.22: Celda unitaria de la red de silicio, con referencia a la proyección de una oblea [100].

En el grabado húmedo, los grabantes como el KOH muestran diferentes proporciones de grabado que dependen de la estructura de cristal, donde la proporción de grabado es mayor para la dirección <100> que para la dirección <111>. Esta propiedad es utilizada para la limitación geométrica del grabado. La profundidad de grabado en la dirección <100> normalmente es controlada por tiempo. Un factor limitante en la flexibilidad del diseño en el grabado húmedo es el ángulo del silicio en las paredes laterales <111>.

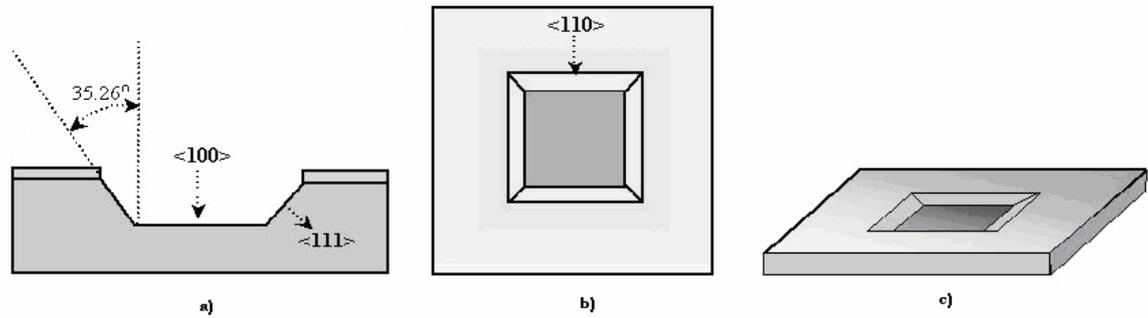


Figura 2.23: Micromaquinado de volumen: a) Corte transversal de una oblea que muestra el ángulo de grabado de acuerdo a la orientación de los átomos de la oblea. b) Vista superior de la oblea grabada. c) Vista isométrica de la oblea grabada mediante micromaquinado de volumen.

2.2.2.2 Micromaquinado de superficie

El micromaquinado de superficie es un método de producción de MEMS, que consiste en una serie de depósitos, litografía y grabado sobre un sustrato. Estas capas de depósito son delgadas (1-100µm de espesor) y pueden ser de dos tipos: estructurales o de sacrificio. Las capas estructurales formarán las partes mecánicas del sistema y las capas de sacrificio pueden ser o no liberadas para hacer posible el movimiento de las capas estructurales. Las capas estructurales pueden ser depósitos de diversos materiales como nitruros, polímeros, polisilicio y metales. Las capas sacrificiales generalmente son de fosfosilicato de vidrio PSG. La figura 2.23 muestra un proceso típico de micromaquinado de superficie.

A primera vista, el micromaquinado de superficie es más complejo que el micromaquinado de volumen y requiere de una infraestructura de fabricación mayor, pero permite la fabricación de estructuras más sofisticadas.

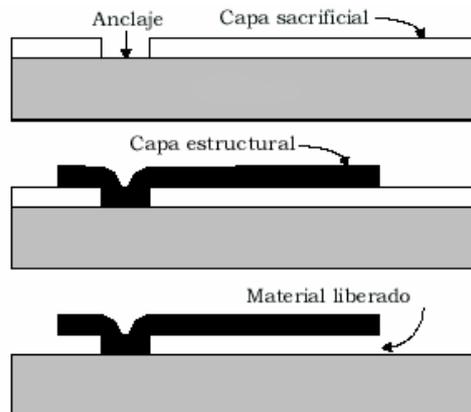


Figura 2.23: Viga construida mediante el micromaquinado de volumen.

2.2.3 Proceso LIGA

Hemos visto que los MEMS requieren de estructuras complejas en tres dimensiones, por esta razón diversas tecnologías de micro fabricación han sido desarrolladas y una de ellas es el proceso LIGA. LIGA es un acrónimo alemán: *Lithographie, Galvanoformung, Abformung*, que en español significa litografía, electroformación, moldeado. Este proceso fue desarrollado por el Centro de Investigación Karlsruhe en Alemania, en la década de 1980.

El método consiste en la construcción de partes metálicas y moldes para la producción de micro estructuras mediante litografía por rayos X. Las micro estructuras pueden ser de plástico, metal, cerámicas y sus combinaciones.

Con el proceso LIGA, se pueden alcanzar alturas del orden de milímetros en las estructuras y mayor resolución lateral debido a la avanzada técnica de fotolitografía con rayos X (sincrotrón). El proceso también puede ser combinado con depósitos de sacrificio para obtener micro estructuras móviles avanzadas. Sin embargo el alto costo que implica la producción del proceso, debido a que la fuente de rayos X no es de fácil acceso, limita la aplicación de esta tecnología.

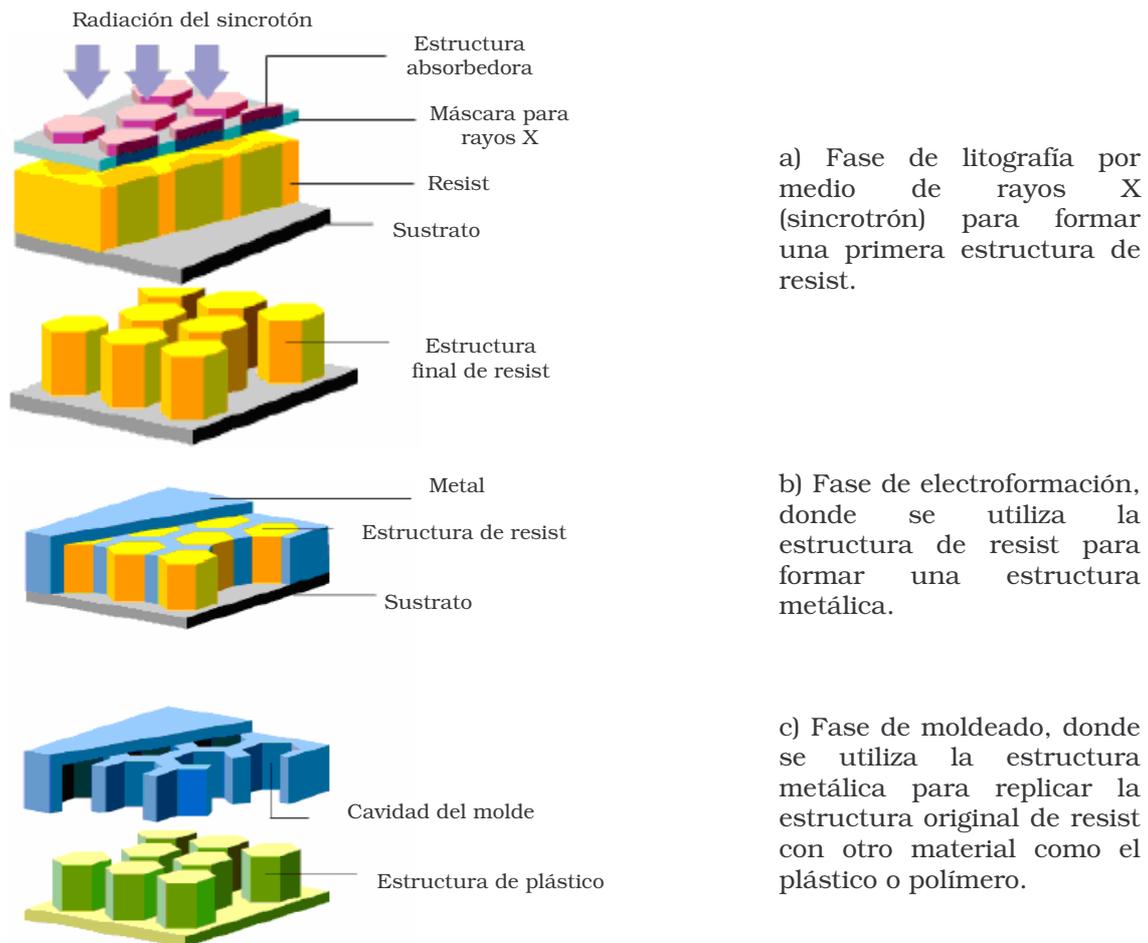


Figura 2.24: Proceso LIGA: litografía, electroformación y moldeado.

2.2.4 Unión de Obleas

La unión de obleas (*wafer bonding*) es otro proceso alternativo al de micromaquinado, éste consiste en la unión de obleas de silicio para obtener dispositivos más complejos. Este tipo de técnica se puede dividir en tres tipos: unión anódica, unión asistida por capa intermedia y unión directa.

2.2.4.1 Unión anódica

Este tipo de unión se realiza entre vidrio de sodio y una oblea de silicio. Se colocan un ánodo y un cátodo en el vidrio y en la oblea de silicio respectivamente y se aplica un voltaje entre el rango de 200 a 1000V. Al mismo tiempo, el ánodo se coloca sobre un calentador alrededor de 180 a 500°C, la cual es la temperatura de unión. Iones de oxígeno del vidrio van directo al silicio, formando una capa de dióxido de silicio entre la oblea de silicio y la oblea de vidrio; de esta manera se forma una unión fuerte y hermética.

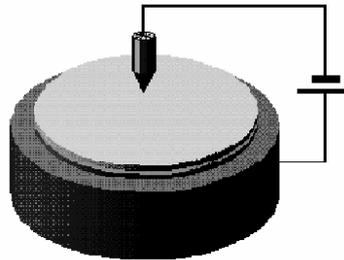


Figura 2.25: Unión anódica: aplicación de potencial eléctrico entre las obleas de silicio y vidrio.

2.2.4.2 Unión asistida por capa intermedia

Como su nombre lo indica, este proceso requiere de una capa intermedia para la unión de dos obleas. Dicha capa puede ser de metal, polímero, vidrio entre otras. Se ha utilizado el oro como capa intermedia en la unión de obleas de silicio para sensores de presión. La unión Si-Au, generó una cantidad considerable de tensión (stress) durante el proceso y le provocó una deriva al sensor. Respecto a la unión con polímeros, el proceso se realiza a muy bajas temperaturas y produce poca tensión debido a la propiedad elástica de los polímeros, la desventaja es que la unión del dispositivo pudiera no ser del todo debido a la permitividad de los polímeros.

Respecto a la unión con vidrio, éstos presentan bajas temperaturas de fundición y buena actuación.

2.2.4.3 Unión directa

También llamada unión por fusión (*fusion bonding*). Esta técnica es utilizada para unir Si-Si y se basa en una reacción química entre el grupo hidroxilo OH presente en la superficie del silicio o los óxidos crecidos en las obleas. Primero se limpian las dos obleas a unir para hidratarlas y se revisa que cuenten con ciertas características de rugosidad e inclinación. El siguiente paso es su alineación y

contacto en el cuarto limpio. Las obleas hidratadas se presionan en un punto central y quedan completamente en contacto. El paso final es ajustar la temperatura del cuarto a 1200°C. Estas altas temperaturas mantienen las uniones, pero no son permitidas para obleas metalizadas. En un futuro se desarrollarán procesos de unión directa a bajas temperaturas.



Figura 2.26: Unión directa o por fusión de dos obleas de silicio: temperatura a 800°C

2.2.5 Procesos MUMPs

MEMSCAP es una compañía francesa que provee soluciones tecnológicas basadas en MEMS. Estas soluciones incluyen componentes, prototipos, servicios de manufactura, diseño de componentes y diseño asistido por computadora CAD (*Computer Aided Design*). MUMPs es una parte del servicio de manufactura que MEMSCAP ofrece, desde el prototipo MUMPs hasta su producción.

Los procesos MUMPs (*Multi-User MEMS Proceses*) son procesos de MEMS multi usuario que consisten de reglas estandarizadas para componentes y procesamiento de MEMS. MUMPs es además un programa comercial bien establecido que proporciona un acceso económico para la fabricación de MEMS a la industria, universidades y gobiernos. MEMSCAP cuenta con tres procesos estandarizados MUMPs: PolyMUMPs, SOIMUMPs y MetalMUMPs [7].

2.2.5.1 PolyMUMPs

PolyMUMPs fue desarrollado en el Centro de Sensores y Actuadores de Berkeley BSAC (*Berkeley Sensors and Actuators Center*) en la Universidad de California, durante las décadas de 1980 y 1990. El proceso salió al mercado en 1992 y desde entonces es el proceso estándar de micromaquinado de superficie para muchas industrias, ya que permite diseñar, probar los prototipos y acelerar sus procesos de desarrollo. A la fecha, el proceso ha sido modificado para incrementar la flexibilidad y versatilidad del proceso en un ambiente multi usuario.

PolyMUMPs es un proceso de micromaquinado de superficie, el cual se realiza sobre una oblea de silicio de 100mm de diámetro, tipo n (100) y con resistividad de 1-2Ωcm, la cual es posteriormente dopada con fósforo. Enseguida se depositan

600nm de nitruro de silicio N_3Si_4 que actúa como aislante eléctrico entre la oblea y el circuito que se formará. Una vez que se depositó la capa aislante, se depositan 500 nm de polisilicio (Poly0), la cual es una capa fija al plano de tierra, esta película es modelada mediante fotolitografía (primera máscara o nivel POLY0) y grabada para crear la estructura deseada. La siguiente capa es una capa de 2.0 μm de PSG (primer óxido), la cual es una capa de sacrificio. Esta capa es removida al final del proceso. Esta capa también es modelada por fotolitografía (nivel de máscara DIMPLE) y grabada con una profundidad de 0.75 μm , con el propósito de crear *dimples*, los cuales son pequeñas protuberancias que ayudan a reducir los voltajes de actuación o fenómenos de pegosidad entre las estructuras (*stiction*). Después del modelado y grabado de los *dimples*, se hace otro modelado (nivel de máscara ANCHOR1) con la finalidad de unir la próxima capa estructural (Poly1) al nitruro o al primer polisilicio (Poly0), después de esto se procede al grabado. El siguiente depósito es la primera capa estructural, se depositan 2.0 μm de polisilicio (Poly1), se modela con procesos de fotolitografía (nivel de máscara POLY1) y se graba para crear el patrón deseado. Después de la primera capa estructural se deposita la segunda capa de sacrificio: 0.75 μm de PSG (segundo óxido). Esta capa es modelada utilizando dos niveles diferentes de máscara. El primer modelado (Nivel de máscara POLY1_POLY2_VIA) tiene el objetivo de unir la siguiente capa estructural (Poly2) al segundo polisilicio (Poly1), después del proceso de fotolitografía se hace el grabado correspondiente. El segundo modelado (Nivel de máscara ANCHOR2) tiene el objetivo de unir la siguiente capa estructural (Poly2) al nitruro o al primer polisilicio (Poly0), después del proceso de fotolitografía se hace el grabado correspondiente. Una vez que se han grabado los espacios para unir las capas estructurales o anclarlas, se depositan 1.5 μm de polisilicio como segunda capa estructural (Poly2), se modela la película (nivel de máscara POLY2) y se graba para lograr la estructura deseada. El último depósito del proceso es una capa de 0.5 μm de oro (metal) la cual puede servir para probar el dispositivo, unirlo a otros dispositivos, conectarlo eléctricamente o como espejo de alta reflectividad. La oblea es modelada litográficamente (nivel de máscara METAL) y después se deposita y modela el oro. Al final se liberan las dos capas de sacrificio de PSG y la estructura queda totalmente formada.

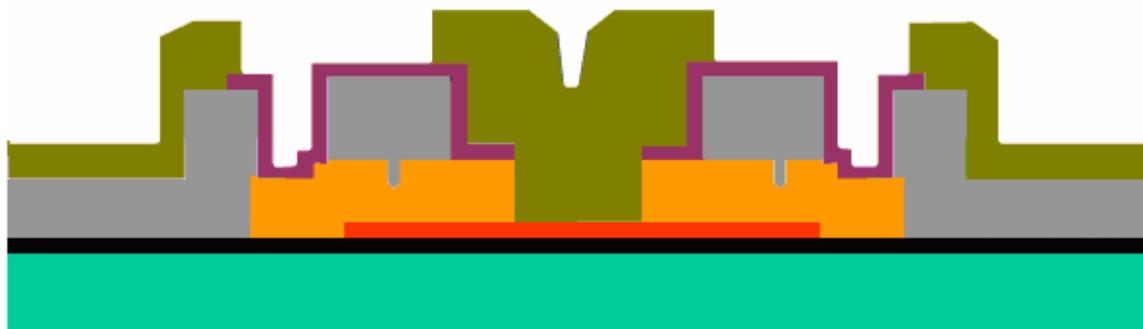


Figura 2.27: Estructura PolyMUMPs antes de la liberación de las capas de sacrificio.

	Sustrato Si		Poly0		Poly1		Poly2
	Nitruro		Óxido1		Óxido2		Metal



Figura 2.28 Estructura PolyMUMPs liberada y con depósito de oro.

	Sustrato Si		Poly0		Poly1		Poly2
	Nitruro		Óxido1		Óxido2		Metal

2.2.5.2 SOIMUMPs

SOIMUMPs está diseñado para crear estructuras mediante el micromaquinado de obleas de silicio sobre aislante SOI (*Silicon on insulator*). El proceso comprende tres niveles de máscara, modelado y grabado y ha sido utilizado para fabricar dispositivos ópticos comerciales en alto volumen como atenuadores ópticos variables VOA (*Variable Optical Attenuators*), espejos rotatorios de uno y dos grados de libertad; así como también actuadores electrostáticos y térmicos.

El proceso empieza con una oblea SOI de 100mm tipo n. Este tipo de obleas consisten de una capa de 10 o 25 μm de silicio, una capa de 1 μm de óxido como aislante entre el silicio y el sustrato y 400 μm de sustrato. Además este tipo de obleas presenta en la parte inferior del sustrato una capa de óxido más delgada a la anterior.

Se depositan en la oblea 20nm de cromo y 500nm de oro, los cuales son modelados (nivel de máscara PAD METAL) mediante procesos de litografía y grabado para obtener la forma deseada; después de esto, el silicio también es modelado (nivel de máscara SOI) y grabado. Una vez que se tiene el patrón deseado, la superficie de silicio es cubierta con un material de protección. La oblea se voltea y el sustrato es modelado (nivel de máscara TRENCH) y grabado hasta llegar al óxido, posteriormente éste también es grabado con la misma máscara. El siguiente paso es remover el material protector del silicio, ya que este proceso puede servir para liberar alguna estructura mecánica de silicio que se encuentre localizada sobre espacios definidos en la capa de sustrato. El óxido que quede expuesto también es removido de la superficie, brindando contacto eléctrico al sustrato y socave al óxido, previniendo cortos entre el silicio y el sustrato.

Por separado, otra oblea de silicio es utilizada para fabricar una máscara sombra, esta máscara se utilizará para modelar otra capa de metal. Los espacios en la máscara sombra están prefabricados de tal manera que no exista contacto entre ella y el silicio de la oblea SOI. La oblea de máscara sombra es modelada (nivel de máscara METAL) y grabada.

Una vez que la máscara sombra está lista, se alinea y une temporalmente con la oblea SOI. Se depositan 50nm de cromo Cr y 600nm de oro Au a lo largo de la máscara sombra. La máscara sombra es removida, dejando una capa de metal modelada en la oblea SOI.

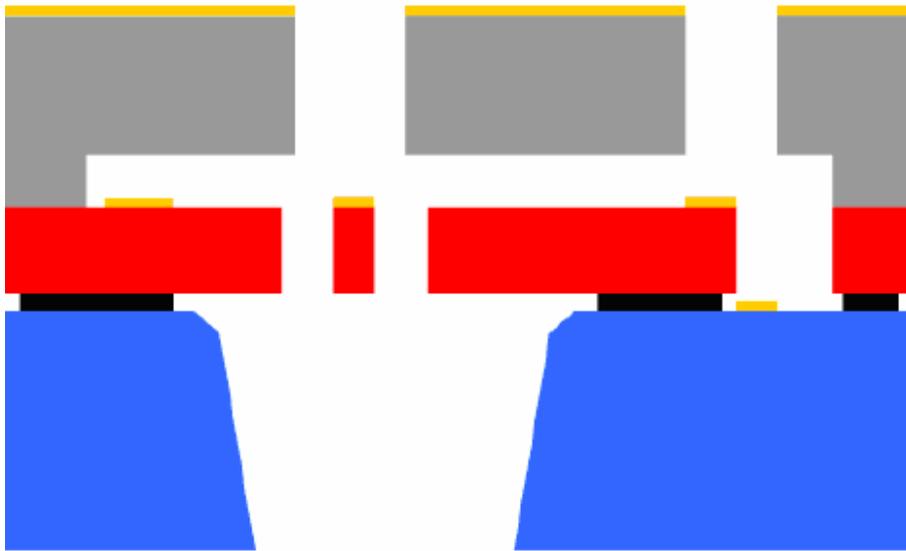


Figura 2.29 Estructura SOIMUMPs unida a la máscara sombra

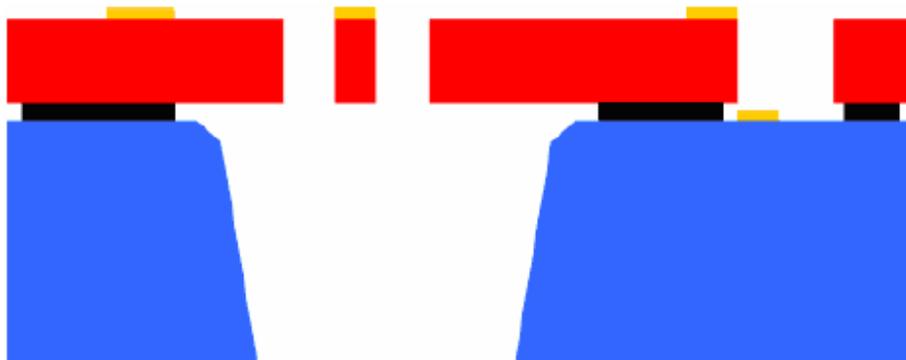


Figura 2.30 Estructura SOIMUMPs final

	Sustrato		Silicio		Metal
	Óxido		Máscara sombra		

2.2.5.3 MetalMUMPs

Al igual que los procesos MUMPs® anteriores, MetalMUMPs se basa en una serie de procesos definidos. MetalMUMPs ha sido utilizado para fabricar grandes volúmenes de interruptores comerciales. El proceso es micromaquinado de superficie de níquel electroplateado, derivado del trabajo desarrollado en la Unidad de Negocios MEMS, en la década de 1990.

El proceso tiene las siguientes características generales:

1. Una capa de níquel electroplateado se utiliza como material estructural primario y como capa de interconexión eléctrica.
2. Una capa de polisilicio dopado puede ser utilizada para construir resistores, estructuras mecánicas adicionales y/o enrutamiento eléctrico.
3. Una capa de nitruro de silicio es utilizada para dar aislamiento eléctrico.
4. Dos capas de óxido (PSG) son utilizadas como capas sacrificiales.
5. Una trinchera en el sustrato puede ser incorporada para dar aislamiento eléctrico y térmico.
6. Una capa delgada de oro puede ser utilizada para cubrir las paredes laterales de las estructuras de níquel con una baja resistencia de contacto.

El proceso empieza con una oblea de silicio (100) tipo n. Sobre la oblea se crece una capa de $2\mu\text{m}$ de óxido de silicio para dar aislamiento eléctrico al sustrato. Posteriormente se deposita una capa de $0.5\mu\text{m}$ de PSG (óxido 1), la cual actúa como capa sacrificial. Esta capa se libera al final del proceso. La capa de Óxido 1, es modelada (nivel de máscara OXIDE1) y grabada para obtener la estructura deseada. El siguiente depósito es una capa de $0.35\mu\text{m}$ de nitruro de silicio Ni_3Si_4 (Nitruro 1), seguido de una capa de $0.7\mu\text{m}$ de polisilicio (poly), la cual es modelada mediante procesos litográficos (nivel de máscara POLY) y grabada para tener la estructura deseada. Inmediatamente después, se deposita una segunda capa de nitruro de silicio (Nitruro2), la cual es modelada (nivel de máscara NITHROLE) y posteriormente los dos nitruros son grabados. Las dos capas de nitruro tienen el objetivo de encapsular el polisilicio para brindarle protección eléctrica y evitar corto circuitos. El siguiente paso es la deposición de una segunda capa de óxido (óxido 2) PSG de $1.1\mu\text{m}$ de espesor. La capa es modelada (nivel de máscara METANCH) y grabada.

La siguiente capa (metal de anclaje) consiste de 10nm de cromo y 25nm de platino, esta capa sirve para anclar estructuras sobre los nitruros o el polisilicio. Las porciones de cromo y platino no deseadas son removidas mediante procesos de litografía. El siguiente depósito consiste en una base plateada de 500nm de cobre, cubierta con 50nm de titanio. Esta capa da continuidad eléctrica a través de la oblea para el siguiente paso, que es el electroplateado. La oblea es cubierta con fotorresist y se modela (nivel de máscara METAL) para crear el estencil de la capa electroplateada. Enseguida, se depositan $20\mu\text{m}$ de níquel electroplateado (metal) dentro del estencil y posteriormente se depositan $0.5\mu\text{m}$ de una capa de oro electroplateado (metal). La capa metálica sirve como la primera capa mecánica y de interconexión eléctrica. Después de esto el estencil es removido. El siguiente paso es depositar una capa metálica en las paredes laterales de la capa metal. Para

lograrlo se deposita fotorresist y se modela (nivel de máscara GOLDOVP) para remover la base platinada donde el depósito lateral es deseado. Posteriormente se depositan 1-3 μm de oro en las paredes laterales del níquel platinado.

El paso final en el proceso es el grabado para remover la base plateada, las capas de sacrificio y la capa de óxido de aislamiento, finalizando con la creación de un agujero o zanja. Finalmente un grabado, es usado para formar una trinchera de 25 μm de profundidad en el sustrato de silicio. Esto ocurre en las áreas definidas por las máscaras ÓXIDO1 y NITRHOLE. Esta trinchera da aislamiento térmico y eléctrico.

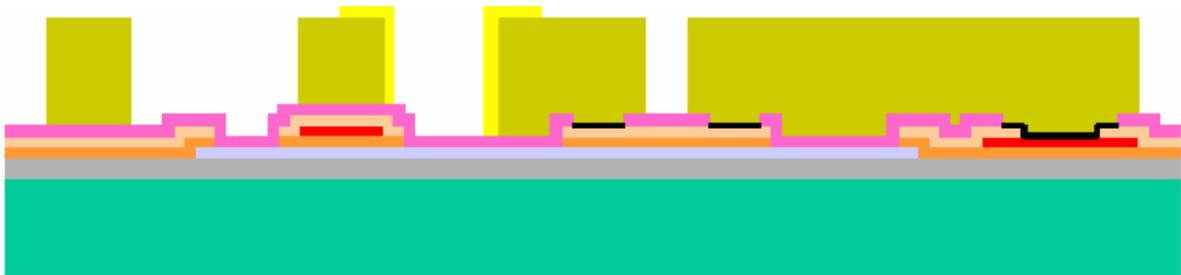


Figura 2.31 Estructura MetalMUMPs con capas de sacrificio.

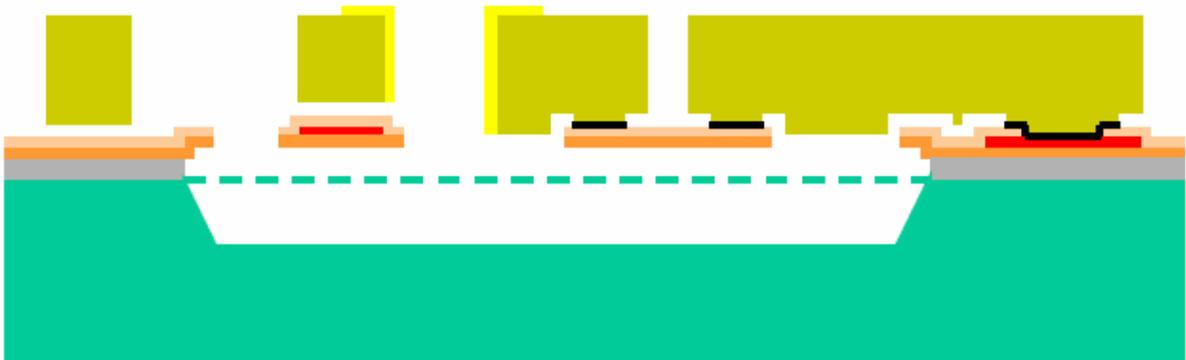


Figura 2.32 Estructura MetalMUMPs final: liberada y con trinchera.

	Sustrato Si		Óxido1		Poly		Óxido2		Metal
	Óxido aislante		Nitruro1		Nitruro2		Anclaje de metal		Metal lateral

2.3 Sensado y actuación

Hasta el momento hemos visto las tecnologías de fabricación de los MEMS y sus similitudes con las de los CI's; siendo una de las principales diferencias entre ellos la inclusión de estructuras con movimiento o actuación en los micro sistemas. Es por esta razón, que los conceptos de sensado y actuación adquieren un papel importante dentro de la tecnología MEMS.

Sensor

Un elemento sensor es un dispositivo que convierte una forma de energía en otra. Los sensores ofrecen una señal típica en respuesta a un modo de energía cuantificable. La señal a medir puede ser energía radiante, eléctrica, química, térmica, mecánica o magnética.

Actuador

Un actuador es un componente que convierte un modo de energía en algún tipo de acción, donde la señal puede ser emitida por un elemento sensor. Estos componentes facilitan funciones tales como apertura de una válvula, posicionamiento de un espejo, control de un fluido, entre otras. En los actuadores miniatura, al menos una dimensión del dispositivo debe estar en el rango de las micras.

Puesto que estos componentes actúan, requieren de energía para su operación. La miniaturización de un actuador es menos directa que la de un sensor, porque la potencia no se escala linealmente con el volumen.

Sensores y Actuadores

La definición de un sensor como un dispositivo que convierte energía de una forma a otra, también se aplica a un actuador y esto es porque ambos utilizan principios de transducción. En el caso de un actuador, se requiere de una acción de respuesta. En el caso de un sensor, se requiere la información generada. En otras palabras, si se desea medir un cambio, el sensor desempeña esta tarea, pero si se desea un cambio o una acción se requiere un actuador. La tabla 2.2 presenta los principios de transducción.

Existen diferentes principios de transducción de acuerdo a las señales de entrada y salida en un sistema, como la actuación térmica, piezoeléctrica y magnética pero la actuación electrostática es la más utilizada en los dispositivos MEMS.

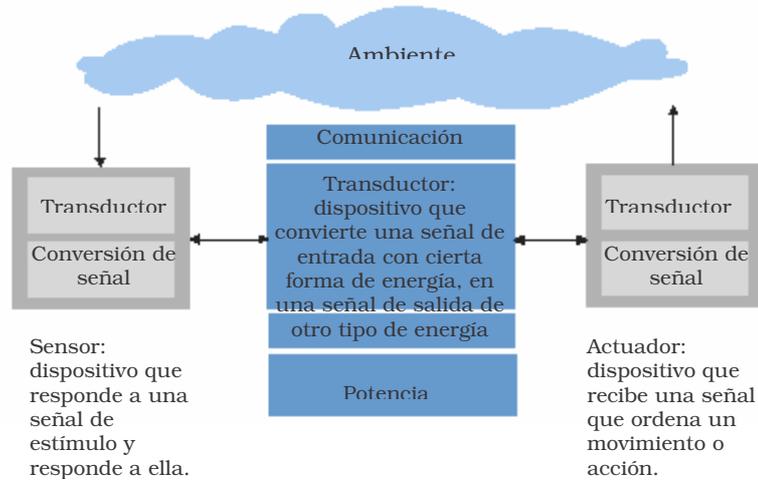


Figura 2.34: Sensado y actuación

2.4 Actuación electrostática

Este tipo de actuación es uno de los más comunes y utilizados en los dispositivos MEMS debido a que es uno de los más fáciles y sencillos de implementar; puede utilizar un control de corriente o un control de voltaje y obtener el movimiento o actuación deseada.

Muchas estructuras MEMS como vigas, membranas o placas que necesiten moverse, pueden utilizar este tipo de actuación debido a sus geometrías. Uno de los elementos más sencillos que utiliza este tipo de actuación es el capacitor de placas paralelas.

Capacitor de placas paralelas

La figura 2.35 muestra un capacitor de dos placas paralelas, en el cual la placa inferior está fija y la superior puede moverse hacia arriba o hacia abajo.

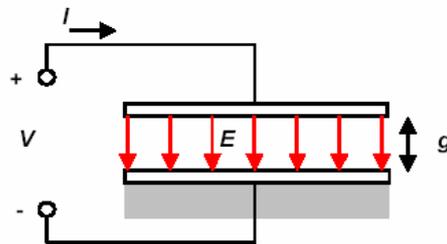


Figura 2.35: Capacitor de placas paralelas

Se asume que el campo eléctrico E , es uniforme entre las dos placas del capacitor y cero fuera de él. El campo eléctrico apunta hacia la placa inferior y tiene por magnitud:

$$E = \frac{Q}{\epsilon A} \quad [\text{V/m}] \quad (2.0)$$

Donde Q es la magnitud de la carga en cada placa del capacitor. La carga es positiva (+) en la placa superior y negativa (-) en la placa inferior. A es el área de las placas del capacitor y ϵ es la permitividad relativa del material que se encuentra entre las placas.

El voltaje a lo largo del capacitor es el producto del campo eléctrico E por la distancia entre placas g :

$$V = Eg = \frac{gQ}{\epsilon A} \quad [\text{V}] \quad (2.1)$$

Y la capacitancia es la razón entre la carga y el voltaje:

$$C = \frac{Q}{V} = \frac{\epsilon A}{g} \quad [\text{F}] \quad (2.2)$$

Si las placas estuvieran fijas, la energía almacenada en el capacitor sería:

$$W(Q) = \int_0^Q V dQ = \int_0^Q \frac{Q}{C} dQ = \frac{Q^2}{2C} = \frac{1}{2} CV^2 = \frac{Q^2 g}{2\epsilon A} \quad [\text{N}] \quad (2.3)$$

También podemos encontrar la energía almacenada considerando la fuerza de atracción entre las dos placas del capacitor. El campo eléctrico crea una fuerza electrostática que intenta unir las dos placas. La magnitud de esta fuerza en cada placa es:

$$F = \frac{QE}{2} = \frac{Q^2}{2\epsilon A} = \frac{\epsilon AV^2}{2g^2} \quad [\text{N}] \quad (2.4)$$

La energía almacenada en el capacitor, es igual a la energía necesaria para mantener las placas desde una distancia cero hasta la distancia g final. Así la energía almacenada puede ser expresada como:

$$W(g) = \int_0^g F dg = Fg = \frac{Q^2 g}{2\epsilon A} \quad [\text{N}] \quad (2.5)$$

La fuerza es independiente de la distancia entre las placas. Encontramos que el trabajo requerido para incrementar la distancia entre las placas de cero a g , es el producto de una fuerza constante y la distancia sobre la cual se aplica.

Debemos notar que la ecuación (2.5) es idéntica a la (2.3), donde se consideró la energía eléctrica que debe fluir en el capacitor para incrementar la carga del capacitor de 0 a Q .

Actuador electrostático de placas paralelas

El capacitor de placas paralelas, es un precedente que hace énfasis a los dispositivos eléctricos y mecánicos, de hecho es un transductor que puede convertir la energía eléctrica en mecánica y viceversa. Usualmente, nosotros no nos preocupamos acerca de los aspectos mecánicos de los capacitores comunes que utilizamos en electrónica, porque sus placas están fijas y por consiguiente existe una cantidad insignificante de energía mecánica almacenada. Sin embargo, en la implementación práctica de actuadores electrostáticos, las energías almacenadas electrostática y mecánica son importantes. De hecho la energía mecánica puede ser almacenada como energía potencial, cinética o ambas.

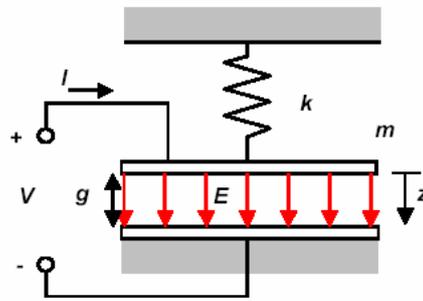


Figura 2.36: Modelo físico de un capacitor de placas paralelas con energía mecánica almacenada. La placa inferior está fija mientras que la superior puede moverse. La energía puede ser almacenada en el resorte (energía potencial) o en el movimiento de la placa (energía cinética)

Control de carga

La fuente eléctrica en este caso es una fuente de corriente (figura 2.37), la cual permite controlar la carga en el capacitor de placas paralelas, por medio de un interruptor en la fuente. Este modelo incorpora dos puertos: el capacitor de placas paralelas y un capacitor representado por el resorte mecánico.

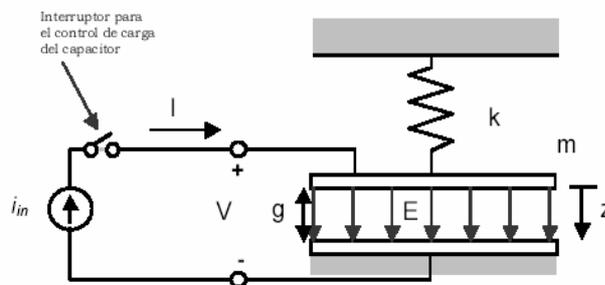


Figura 2.35: Actuador electrostático de placas paralelas con fuente de corriente.

La carga del capacitor es la integración de la corriente. Asumiendo que empezamos con un capacitor descargado en $t=0$:

$$Q = \int_0^t i_{in}(t) dt \quad [\text{C}] \quad (2.6)$$

La carga determina la fuerza electrostática en las placas. En principio, podemos controlar la fuerza del actuador, controlando la corriente como una función del tiempo. En equilibrio, la fuerza electrostática debe acoplar la fuerza de resorte.

$$F = \frac{QE}{2} = \frac{Q^2}{2\epsilon A} = kz \Rightarrow z = \frac{Q^2}{2k\epsilon A} \quad [\text{N}] \quad (2.7)$$

Podemos ver que el desplazamiento (z) es una función cuadrática de la carga almacenada. La distancia entre placas puede expresarse como:

$$g = g_0 - z = g_0 - \frac{Q^2}{2k\epsilon A} \quad [\text{m}] \quad (2.8)$$

Llegando a la siguiente expresión para el voltaje:

$$V = Eg = \frac{Q}{\epsilon A} g = \frac{Q}{\epsilon A} \left(g_0 - \frac{Q^2}{2k\epsilon A} \right) \quad [\text{V}] \quad (2.9)$$

La expresión para la magnitud de la distancia entre placas g , muestra que si incrementamos la carga a un valor suficientemente grande, la distancia g , será cero. Pero cuando la carga tiene el valor:

$$Q' = \sqrt{g_0 2k\epsilon A} \quad [\text{C}] \quad (2.10)$$

Se debe notar que el voltaje también se convierte en cero cuando la distancia entre placas alcanza este valor. Siendo su valor máximo:

$$V_{\max} = \frac{2g_0}{3} \sqrt{\frac{2g_0}{3} \frac{k}{\epsilon A}} = \sqrt{\frac{8g_0^3 k}{27\epsilon A}} \quad [\text{V}] \quad (2.11)$$

Cuando

$$Q = \sqrt{\frac{g_0 2k\epsilon A}{3}} \quad [\text{C}] \quad (2.12)$$

La cual puede verificarse por diferenciación de la ecuación de voltaje.

El actuador de placas paralelas controlado por carga, tiene muchas características deseables. Es sencillo y la deflexión se puede controlar por arriba de la distancia total entre placas. Sin embargo, los diseñadores de MEMS enfrentan algunas dificultades en la implementación de este actuador.

Control de voltaje

El actuador electrostático controlado por voltaje es más fácil de implementar que el controlado por carga, pero por esta razón su costo se incrementa. Para algunas aplicaciones el control de voltaje tiene menos características favorables que el control de carga. En este caso la carga del capacitor es:

$$Q = VC = \frac{VA\epsilon}{g} \quad [\text{C}] \quad (2.13)$$

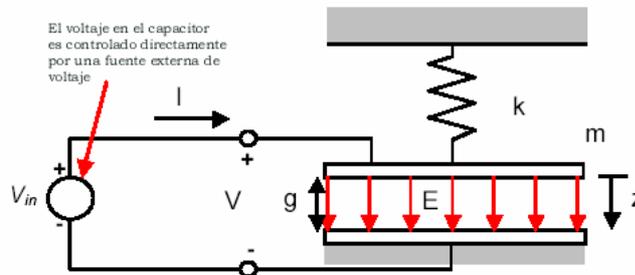


Figura 2.36: Actuador electrostático de placas paralelas con fuente de voltaje.

La carga determina la fuerza y la fuerza electrostática debe estar en equilibrio con la fuerza de resorte:

$$F = \frac{Q^2}{2\epsilon A} = \frac{V^2 \epsilon A}{2g^2} = kz \Rightarrow z = \frac{V^2 \epsilon A}{2g^2 k} \quad [\text{N}] \quad (2.14)$$

Podemos ver que z es una función de la distancia entre placas g . Así tenemos que:

$$g = g_0 - z = g_0 - \frac{V^2 \epsilon A}{2k(g_0 - z)^2} \quad [\text{m}] \quad (2.15)$$

Resolviendo la siguiente ecuación respecto al voltaje:

$$V = \sqrt{\frac{2kz^2}{\epsilon A}} (g_0 - z) \quad [\text{V}] \quad (2.16)$$

Graficando esta ecuación (figura 2.37), podemos ver que existen dos equilibrios para cada voltaje, sin embargo la parte superior de la gráfica es inestable. Por esta razón se obtuvo una expresión para la fuerza neta:

$$F_{net} = -\frac{V^2 \epsilon A}{2g^2} + k(g_0 - g) \quad [\text{N}] \quad (2.17)$$

Y una diferencial respecto a g :

$$\delta F_{net} = \left. \frac{\partial F_{net}}{\partial g} \right|_V \delta g \quad (2.18)$$

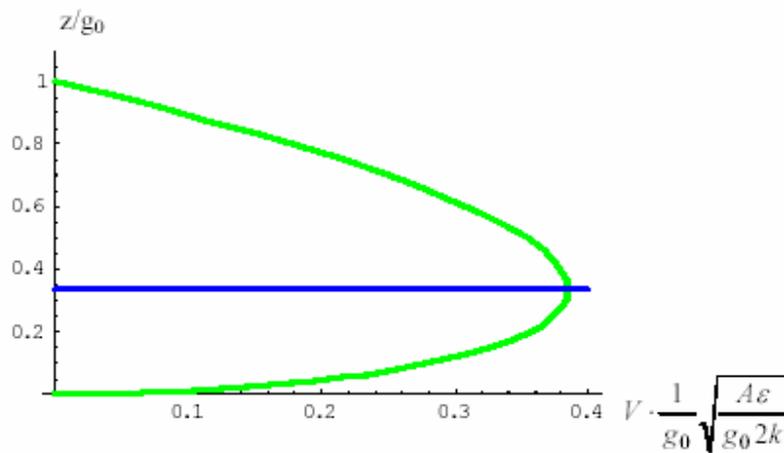


Figura 2.37: Gráfica que muestra la deflexión normalizada, z/g_0 , como una función de voltaje normalizado en un actuador electrostático de placas paralelas. Existen dos deflexiones de equilibrio para cada valor de voltaje. Las soluciones que corresponden a la parte superior de la gráfica están en estado inestable.

$$\delta F_{net} = \left[\frac{V^2 \epsilon A}{g^3} - k \right] \delta g \quad (2.19)$$

La estabilidad requiere:

$$\delta F_{net} < 0 \Rightarrow k > \frac{V^2 \epsilon A}{g^3} \quad (2.20)$$

Entonces, la región estable queda definida sustituyendo 2.19 en:

$$g = g_0 - \frac{V^2 \epsilon A}{2kg^2} = g_0 - \frac{g}{2} \Rightarrow g = \frac{2}{3} g_0 \quad (2.21)$$

Esto corresponde al voltaje máximo, el cual puede verificarse mediante la diferenciación de la expresión de voltaje contra deflexión. Podemos concluir que la parte superior de la gráfica, mostrada en la figura 2.37, es inestable. Un capacitor de placas paralelas exhibirá un tirón hacia abajo característico, como se muestra en la figura 2.38, a este tirón entre las placas se le llama *pull in*. Como el voltaje se vaya incrementando hasta su máximo valor estable, las placas se irán acercando hasta que se colapsen. En la práctica, es muy común que las placas alcancen un tope mecánico, debido a que si se llegan a juntar ocurriría un corto circuito, trayendo consigo efectos no deseados.

En este caso, el capacitor tiene un proceso de histéresis (proceso de liberación de las placas hacia la región estable), como se muestra en la figura 2.38. El voltaje se incrementa entre las placas del actuador hasta alcanzar un punto de transición entre la región estable e inestable, llamado *pull in*. Esto es, la placa que se encuentra en movimiento se acelera en dirección a la placa fija y otra fuerza mecánica trata de estabilizar dicha fuerza de atracción (fuerza electrostática), hasta que llega al punto de transición y después de éste, la fuerza electrostática supera a la fuerza mecánica de restauración colapsando las placas.

En la figura 2.38 se muestran dos casos: En el primero (línea punteada), la placa en movimiento no se detiene hasta que alcanza la placa fija. En este caso no se requiere de ningún voltaje para mantener las placas en la posición de *pull-in*. En el segundo caso (línea sólida), la placa se detiene una vez que alcanza el 75% de la distancia original entre placas. Aumentando el voltaje más allá, la posición de la placa no cambia. Al disminuir el voltaje por debajo de la solución inestable al 75% de la distancia entre placas, la placa se relaja y entra a la región estable. El resultado es una curva de histéresis muy abierta.

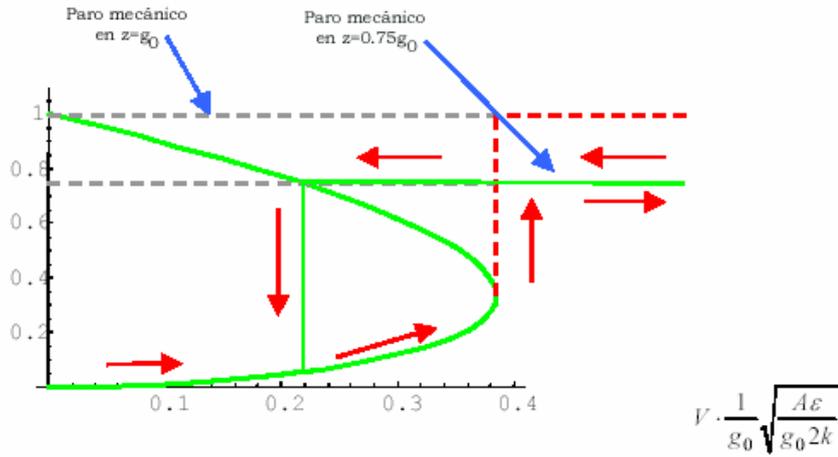


Figura 2.38: Gráfica de la deflexión normalizada z/g_{0B} , como una función de un voltaje normalizado en un actuador electrostático de placas paralelas.

El voltaje máximo para un funcionamiento estable (voltaje de *pull in*) es:

$$V = \sqrt{\frac{g^2 2k}{3\epsilon A} \left(g_0 - \frac{g_0}{3} \right)} = \sqrt{\frac{8g_0^3 k}{27\epsilon A}} \quad [\text{V}] \quad (2.22)$$

El voltaje de *pull in* es igual al voltaje máximo para un actuador controlado por carga. Utilizando esta expresión para normalizar el voltaje, encontramos la siguiente expresión para la fuerza neta:

$$F_{net} = -\frac{V^2 \epsilon A}{2g^2} + k(g_0 - g) = -\frac{V^2 \epsilon A}{2 \left(\frac{g}{g_0} \right)^2 g_0^2} + g_0 k \left(1 - \frac{g}{g_0} \right) \Rightarrow$$

$$\frac{F_{net}}{g_0 k} = -\frac{4}{27} \frac{1}{(1-\zeta)^2} \frac{V^2}{V_{pullin}^2} + \zeta \quad [\text{N}] \quad (2.23)$$

Donde:

$$\zeta = 1 - \frac{g}{g_0} \quad (2.24)$$

La figura 2.39, muestra la gráfica de la fuerza neta.

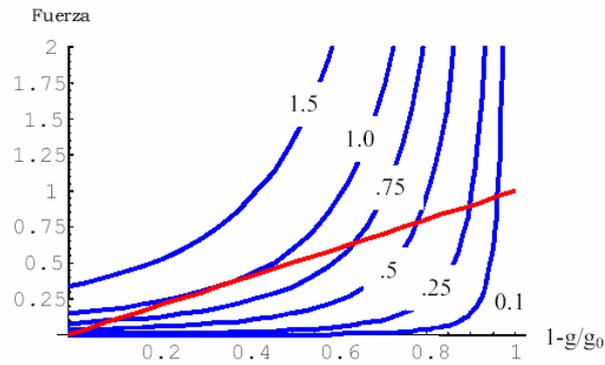


Figura 2.39: Actuación de la fuerza de resorte (línea recta) y la fuerza electrostática (familia de curvas, donde el voltaje aplicado normalizado al voltaje *pull in*, es el parámetro) en las placas del capacitor. Vemos que cuando el voltaje es más grande al voltaje de *pull in*, no existen soluciones de equilibrio. Cuando el voltaje es igual a 1 de *pull in*, existe una solución inestable, y cuando el voltaje es menor al voltaje de *pull in*, existen dos soluciones, una estable y la otra inestable.

La existencia del fenómeno de *pull in*, implica que sólo podemos operar con estabilidad el voltaje controlado, el plato paralelo y el actuador electrostático sobre una tercera parte del rango total de movimiento. La fuerza máxima es la misma para un actuador electrostático controlado por carga, entonces el resultado es el producto de la fuerza por la distancia o rango, el cual es una figura de mérito ampliamente utilizada en microactuadores, la cual se encuentra reducida por un factor de tres. Esta es una reducción sustancial, pero las dificultades de la implementación de un control de carga para pequeñas capacitancias, ha hecho que el actuador controlado por voltaje sea el más comúnmente utilizado en aplicaciones prácticas y comerciales.

Conclusiones

El desarrollo de los MEMS ha abierto un gran número de posibilidades para el avance y desarrollo de otras áreas tecnológicas. La tecnología MEMS puede ser utilizada para la construcción de estructuras complejas, dispositivos y sistemas en la escala de los micrómetros. Inicialmente, las técnicas de micromaquinado fueron tomadas directamente de la industria de circuitos integrados: obtención de obleas de silicio, procesos de fotolitografía y enmascarado, deposición de materiales, grabado y empaquetado; pero estos procesos no son suficientes para crear las estructuras complejas de los MEMS, los cuales se distinguen de los circuitos integrados por ser estructuras en tres dimensiones capaces de adquirir movimiento o actuación mediante alguna fuerza externa. Es por esta razón que existen procesos de micromaquinado específicos para MEMS, dentro de los cuales podemos mencionar el micromaquinado de volumen, donde se aprovecha el grabado anisotrópico de la oblea de silicio para conseguir las estructuras deseadas. El micromaquinado de superficie, en el cual el sustrato sirve simplemente como soporte de la estructura y se depositan capas estructurales y de sacrificio, las cuales permiten crear estructuras móviles al ser removidas al final del proceso. Otras técnicas adicionales para la fabricación de estructuras son el proceso LIGA, que nos sirve para crear estructuras metálicas y moldes mediante procesos litográficos de rayos X. Los procesos de unión de obleas mediante capas intermedias o la unión directa mediante reacciones químicas.

Muchas veces, el seguir un proceso particular de fabricación de MEMS, para desarrollar un dispositivo para cierta aplicación y que nos de las mejores características resulta muy costoso. Es por esta razón, que algunas compañías que ofrecen soluciones de MEMS han creado procesos multiusuario para la creación y desarrollo de MEMS a un costo relativamente accesible. Una de estas compañías es MEMSCAP y tiene tres procesos multiusuario llamados: PolyMUMPs, SOIMUMPs y MetalMUMPs, los cuales se basan en el micromaquinado de superficie y pueden ser alternativas de fabricación para la industria, empresas y gobiernos.

Al ser la actuación una de las características más importantes de los MEMS, es necesario saber que existe una amplia variedad de mecanismos de transducción que pueden ser utilizados para convertir señales del mundo real de una forma de energía en otra, permitiendo así tener una gran cantidad de diferentes micro sensores, micro actuadores y microsistemas. Dentro de los tipos de actuación de los MEMS se encuentran la actuación térmica, piezoeléctrica y magnética entre otras, pero el tipo de actuación más utilizado es la actuación electrostática, debido a su fácil implementación. Este tipo de actuación puede ser controlado de dos maneras: por corriente o voltaje. El control de voltaje es el más común por su fácil implementación en aplicaciones prácticas y comerciales debido a las pequeñas capacitancias que se requieren en la escala de micro sistemas. La actuación del interruptor que se diseñará será bajo este tipo de actuación.

Bibliografía del capítulo 2

- [1] *Capacitación en Diseño y Análisis de MEMS*. Cinvestav Guadalajara. Febrero 2005.
- [2] Pelesko J., Bernstein D. *Modeling MEMS and NEMS*. Chapman & Hall/CRC. U.S.A 2003.
- [3] <http://www.ugr.es~cartujoTema%201.ppt>
- [4] Carrelas L, Montalà F. *Actualidad industrial de las técnicas de recubrimientos de capas duras finas*.
- [5] <http://www.memsnet.org/mems/beginner/deposition.html>
- [6] Calleja W. Apuntes del taller de tecnología de fabricación de MEMS. Instituto Nacional de Astronomía, Óptica y Electrónica INAOE. Tonanzintla, Pue. 10-12 de junio de 2004.
- [7] Koester D., Cowen A., Mahadevan R., Stonefield M., Hardy B. *MUMPS Design Handbook*. Revision 10.0. MEMSCAP.



3. Diseño de MEMS asistido por computadora

Capítulo 3. Diseño de MEMS asistido por computadora

El diseño, análisis y optimización de los dispositivos MEMS son retos que traen consigo grandes desafíos, como el análisis de fenómenos físicos interdependientes a pequeña escala, a los cuales los dispositivos MEMS son sensibles. Debido a esta razón la simulación de MEMS demanda ser multidisciplinaria y con programas multifísicos que incluyan diseño asistido por computadora CAD.

Existen en el mercado algunos programas para el diseño y simulación de MEMS entre los que podemos mencionar: Coventorware, MEMSPro e Intellisuite. Este tipo de programas fueron diseñados especialmente para el diseño, desarrollo y análisis de MEMS pero existen además algunos programas que sin haber sido especialmente creados para esta tecnología pueden realizar el análisis de fenómenos físicos con alta confiabilidad sobre las estructuras MEMS. Algunos programas de este tipo son ALGOR y ANSYS.

3.1 Procesos generales de un programa de diseño y simulación para MEMS

3.1.1 Diseño de máscaras (*Layout*)

Generalizando, la creación de máscaras en 2D es el primer paso en el diseño de un dispositivo MEMS. Las máscaras, junto con deposiciones y procesos de grabado, definirán la geometría 3D de la estructura. Existe una gran variedad de paquetes para la creación de máscaras como AutoCAD, L-Edit, Virtuoso Layout Editor e IntelliSuite Mask Layout por mencionar algunos. Estos paquetes cuentan con características estándar para construir máscaras con una gran variedad de formas, manipularlas de manera eficiente y crear archivos con diferentes niveles de máscaras. Una de las características más importante con la que cuentan estos programas es la habilidad de transferir las máscaras para simular su fabricación y el análisis del dispositivo utilizando formatos estándares de archivo como GDSII, CIF y DXF. GDSII es un formato estándar de archivo de diseño eléctrico, CIF es un formato de archivo académico y DXF es un formato de archivo de diseño mecánico estándar [1].

3.1.2 Simulación

El análisis físico del dispositivo es la parte central de cualquier herramienta CAD para MEMS, pero las capacidades del proceso de simulación son independientes de las herramientas de análisis del elemento finito FEA (*Finite Element Analysis*). El proceso de simulación puede definirse incluyendo cualquier tipo de análisis físico en el dispositivo: simulación de fabricación, prototipo virtual y comunicación del diseño.

3.1.2.1 Simulación de fabricación

Para simular la fabricación del dispositivo se cuenta con tres componentes: una base de datos de procesos, una base de datos de materiales para deposiciones y plantillas estándares de fabricación comercial.

La base de datos de procesos incluye procesos estandarizados como tipos de deposiciones, tipos de grabado (húmedo y seco), unión de obleas y definición de máscaras (negativa o positiva). Estas bases de datos pueden ser comercializadas incluyendo únicamente procesos que pertenecen a una compañía en particular. En cada paso del proceso se incluyen parámetros como presión, temperatura de deposición, concentración de dopado y tiempo.

La base de datos de materiales contiene las propiedades físicas de cada material que es depositado, como el módulo de Young, la constante de Poisson, la constante dieléctrica etc. Las plantillas estándares de fabricación consisten de una secuencia de procesos preconstruidos y requieren sólo del diseño de máscaras como entrada, algunos de estos procesos definidos son SUMMIT de laboratorios Sandia y MUMPs de MEMSCAP.

3.1.2.2 Prototipo Virtual

Este prototipo 3D se genera a partir de los materiales depositados, los procesos definidos y la geometría de las máscaras. Esta capacidad del programa permite visualizar el dispositivo en cada paso del proceso de fabricación, de esta manera se puede modificar el proceso y/o la geometría, notando los efectos de su modificación. Las tolerancias del proceso y la compatibilidad de las máscaras pueden ser estudiadas con detalle en este tipo de ambiente digital.

3.1.2.3 Comunicación de diseño

La habilidad y rapidez en el intercambio de archivos de diseño entre diferentes equipos de colaboración, es esencial para un diseño eficiente del dispositivo. La tabla de procesos puede ser utilizada como un instrumento de comunicación entre estos equipos, ya que la transferencia de un solo archivo que contiene los pasos del proceso y las máscaras respectivas comparte la información necesaria.

3.1.3 Análisis del dispositivo

Existen dos tipos de análisis que utilizan los programas CAD para MEMS, las cuales se distinguen por sus herramientas de estándares de FEA. Uno es el acoplamiento no mecánico (electrostático, electromagnético o de fluidos) y mecánico. La mayoría de los dispositivos MEMS incluyen aspectos multifísicos, los cuales requieren de soluciones acopladas entre los efectos que intervienen. El análisis de efectos físicos interdependientes sobre las estructuras MEMS requiere de un método particular, independientemente del programa de computadora que se desee utilizar. La mayoría de los programas de análisis y simulación de MEMS utilizan el análisis del elemento finito FEA (*Finite Element Analysis*) también conocido como método del elemento finito FEM (*Finite Element Methode*) para llevar a cabo dichas simulaciones.

3.1.3.1 Métodos de solución para la solución de modelos matemáticos

Los métodos de solución pueden clasificarse en tres categorías: métodos de solución analítica, métodos de solución aproximada y métodos de soluciones numéricas.

Los métodos de solución analítica dan soluciones exactas a modelos matemáticos que describen problemas de ingeniería. Pueden ser utilizados solo si la geometría, carga y condiciones de frontera del problema son sencillos. Este tipo de métodos son la integración y otras soluciones analíticas de ecuaciones diferenciales.

Los métodos de solución aproximada también dan soluciones exactas a modelos matemáticos y pueden ser utilizados sólo si la geometría, carga y condiciones de frontera son sencillas. Algunos tipos de esta clase son el método de Ritz, el método de Galerkin, los métodos de colocación, el método de mínimos cuadrados y el método de los momentos, entre otros.

Los métodos de solución numérica dan soluciones aproximadas a formas discretas de modelos matemáticos. Pueden utilizarse para resolver problemas con geometrías relativamente complejas, cargas y condiciones de frontera. En particular los elementos finitos pueden representar estructuras de geometría compleja arbitraria. Dentro de este tipo de soluciones podemos encontrar el método de diferencias finitas, el método del elemento finito y el método del elemento de frontera, entre otros.

3.2 Método o análisis del elemento finito

El análisis o método del elemento finito (FEA/FEM) es una técnica para obtener una solución numérica a problemas de campo, donde el objeto o sistema es representado mediante un modelo de geometría similar al original que consiste de múltiples y ligadas regiones discretas, llamadas elementos finitos [2].

Un problema de campo es descrito por ecuaciones diferenciales o expresiones integrales. Un problema de campo puede ser por ejemplo la determinación de la distribución de la temperatura o el cálculo de la distribución de los desplazamientos y tensiones de una estructura.

Los elementos finitos individuales pueden ser visualizados como pequeñas piezas de una estructura. La palabra finito distingue a estas piezas de los elementos infinitesimales utilizados en cálculo. En el análisis del elemento finito, la variación del campo en un elemento es aproximada por funciones sencillas tales como polinomios. La variación real en el elemento es más complicada, por lo cual el análisis da una solución aproximada. Sin embargo la solución puede mejorarse utilizando un número mayor de elementos para representar la estructura.

Los elementos se encuentran conectados en puntos llamados nodos. La unión de elementos es llamada estructura de elementos finitos y el arreglo particular de elementos es llamado mallado (*mesh*). El método cambia las ecuaciones diferenciales

o expresiones integrales que gobiernan la estructura en un conjunto de ecuaciones lineales algebraicas para resolver los nodos desconocidos.

Las soluciones analíticas como ecuaciones diferenciales y métodos de integración son utilizadas para resolver problemas de ingeniería solo si la geometría, carga, y condiciones de frontera del problema son sencillas. De otra manera es necesario utilizar una aproximación numérica como el método del elemento finito.

3.2.1 Ventajas y desventajas del método del elemento finito

Las ventajas de este método sobre los otros tipos de métodos de análisis numéricos son:

- Versatilidad: este método es aplicable a cualquier problema de campo como transferencia de calor, análisis de tensión, análisis de campos magnéticos entre otros.
- No existe restricción de geometría ya que puede aplicarse a cuerpos o regiones con diversas formas.
- Las condiciones de frontera y cargas no tienen restricciones pueden ser aplicadas a cualquier porción del cuerpo.
- Las propiedades de los materiales pueden ser cambiadas de un elemento a otro (incluso dentro de un elemento) y los materiales anisotrópicos son permitidos.
- Elementos diferentes (descripciones matemáticas y de comportamiento) pueden ser combinados en un solo modelo de elementos finitos.
- Una estructura de elementos finitos se parece estrechamente al cuerpo o región original a analizar.
- La aproximación se mejora fácilmente refinando el mallado.

Dentro de las desventajas de este método podemos mencionar:

- Es limitado a la resolución de problemas interiores.
- Su aplicación a problemas en regiones no confinadas como dispersión y radiación presenta ciertos problemas debido a la dificultad de poder expresar las condiciones del campo en una zona abierta.
- Requiere de una gran cantidad de memoria de cómputo y de tiempo requerido en el análisis [3].

3.2.2 Consideraciones previas al análisis

Al aplicar el método del elemento finito a un problema se necesita comprender el problema, elaborar un modelo matemático, realizar un análisis preliminar, discretizar el modelo, contar con una computadora adecuada para la realización de los cálculos y revisar los resultados.

3.2.2.1 Comprensión del problema

Entender la física o naturaleza del problema y clasificarla. Identificar el problema implica ubicar cuáles son los fenómenos físicos que envuelven el problema. Identificar si el problema es estático o dinámico, es decir, si depende o no del tiempo. Si es lineal o no lineal. Cuáles son los resultados que se esperan del análisis y qué exactitud es requerida.

3.2.2.2 Modelado matemático

Un problema de ingeniería es modelado mediante algunas aproximaciones o asunciones. La asunción es necesaria para obtener un modelo relativamente sencillo. Las asunciones pueden referirse a las propiedades de los materiales de la estructura como elasticidad, homogeneidad o isotropía. Por otra parte también pueden hacer referencia a la geometría de la estructura: el espesor, largo y ancho en comparación con su peso por ejemplo. Se contemplan también los efectos físicos que presente la estructura en comparación con las propiedades y características antes mencionadas. Por ejemplo si una deflexión del cuerpo es mínima en comparación con su espesor.

El método analítico se aplicará al modelo y no a un problema real físico. Incluso en los laboratorios se experimenta con modelos, a menos que la estructura física tenga que ser probada. El método del elemento finito es una simulación, no es algo real, y se aplica a modelos matemáticos. Incluso un análisis de elemento finito muy exacto puede diferir con la realidad física si el modelo matemático es inapropiado o inadecuado.

En la creación del modelo deben incluirse las características esenciales excluyendo detalles superfluos. Esto facilitará el análisis haciéndolo menos complicado y se obtendrán resultados con suficiente exactitud.

El modelo geométrico se convierte en modelo matemático cuando se describe su comportamiento o se aproxima mediante la selección de ecuaciones diferenciales y condiciones de frontera.

De esta manera, ignoramos irregularidades geométricas, aplicamos la concentración de cargas, fijamos soportes o anclajes e idealizamos un material como homogéneo, isotrópico y linealmente elástico.

La formulación matemática o teoría que describe el comportamiento de la estructura o sistema, depende de las dimensiones, cargas y condiciones de frontera de esta idealización. Estas características decidirán si el comportamiento es descrito mediante la teoría de vigas, doblamiento de placas, ecuaciones de elasticidad de planos o alguna otra teoría de análisis.

Las decisiones del modelado son influenciadas respecto a la información que se busca, la exactitud requerida, el costo anticipado del FEM, sus capacidades y limitaciones. Las decisiones iniciales de modelado son provisionales. Probablemente

los resultados de la primera corrida sugerirán ser refinadas, en geometría, teoría aplicable y así sucesivamente.

3.2.2.3 Análisis preliminar

Antes de pasar del modelo matemático al análisis FEM, debe ser obtenida por lo menos una solución preliminar mediante algún otro método, como cálculos analíticos, fórmulas, soluciones anteriores confiables o experimentos. La evaluación de los resultados del análisis preliminar puede requerir un mejor modelo matemático.

3.2.2.4 Discretización del modelo

El modelo matemático se discretiza mediante un proceso de división llamado mallado (mesh) de elementos finitos, de esta manera se representa un campo completamente continuo por un campo continuo de piezas. Los procesos de discretización del análisis del elemento finito reducen el problema a un número finito de elementos desconocidos. La discretización nos da una aproximación de la estructura.

Hasta el momento, el proceso ha introducido dos fuentes de error, el error de modelado y el error de discretización. El error de modelado puede ser reducido mejorando el modelo y el error de discretización puede reducirse aumentando el número de elementos. El error numérico se debe a la precisión finita para representar los datos y la manipulación de éstos. FEM es una aproximación basada en la interpolación de cantidades de piezas de campo por medio del método de elementos finitos, donde la región de solución se divide en un número finito de subregiones (elementos) de geometría sencilla (triángulos, rectángulos u otras geometrías básicas).

Los puntos clave son seleccionados en los elementos para servir como nodos, los cuales comparten valores del campo. Los nodos también son regiones donde se aplican cargas y condiciones de frontera.

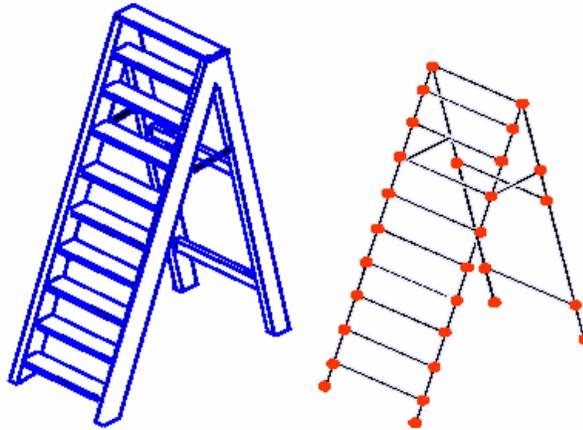


Figura 3.0: Modelo de elementos finitos de una escalera.

El campo variable desconocido se expresa en términos de funciones de interpolación, entre cada elemento. Las funciones de interpolación aproximan (representan) el campo en términos de grados de libertad sobre un elemento finito. Los polinomios son usualmente escogidos como funciones de interpolación debido a su fácil integración y diferenciación. El grado de los polinomios depende del número de valores desconocidos en cada nodo y ciertamente de los requisitos de compatibilidad y continuidad. A menudo las funciones son escogidas para que el campo variable y sus derivadas sean continuos a lo largo de los límites de los elementos inmediatos.

Los grados de libertad son cantidades independientes que gobiernan la variación del campo. De esta manera el problema se declara en términos de estos valores nodales como valores desconocidos.

También se formula la solución de elementos individuales. Existen cuatro aproximaciones diferentes para formular las propiedades de los elementos individuales: aproximación directa, aproximación por variación, aproximación por residuos pesados y aproximación por balance de energía. La rigidez (*stiffness*) y las cargas nodales equivalentes de un elemento típico se determinan de esta manera. Las propiedades de los elementos también se integran para obtener el sistema de ecuaciones.

Las ecuaciones se modifican considerando las condiciones de frontera del problema. Los desplazamientos nodales son obtenidos resolviendo el sistema lineal de ecuaciones algebraicas. Una vez que los valores nodales desconocidos son encontrados, las funciones de interpolación definen el campo a través del ensamble de elementos. La naturaleza de la solución y el grado de aproximación depende del tamaño y número de elementos y las funciones de interpolación.

Revisión de los resultados

La revisión de los cálculos es cuantitativa. Se debe contestar si los resultados obtenidos cumplen con objetivos planteados. Si las respuestas son satisfactorias, los resultados del método se comparan con las soluciones de los análisis preliminares y con alguna otra información útil que se tenga disponible.

Raramente el primer análisis del elemento finito es satisfactorio. Deben corregirse las posibles equivocaciones o mejorar el análisis. Las discrepancias deben resolverse satisfactoriamente corrigiendo el modelo matemático y/o el modelo de elementos finitos. Después de otro ciclo de análisis, la discretization puede juzgarse inadecuada siendo quizás demasiado tosca o inapropiada en algunas regiones. Por esta razón es recomendable revisar el mallado seguido de otro análisis.

3.2.3 Pasos del análisis del elemento finito FEA/FEM

3.2.3.1 Preproceso

Los datos entrantes describen la geometría, propiedades del material, cargas y condiciones de frontera. El programa automáticamente realiza el mallado del elemento finito, dando las direcciones, el tipo de elemento y la densidad deseada.

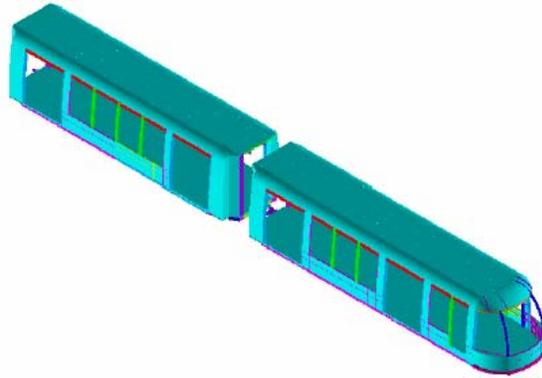


Figura 3.1: Modelo CAD de un tren que describe su geometría, propiedades del material, cargas y condiciones de frontera.

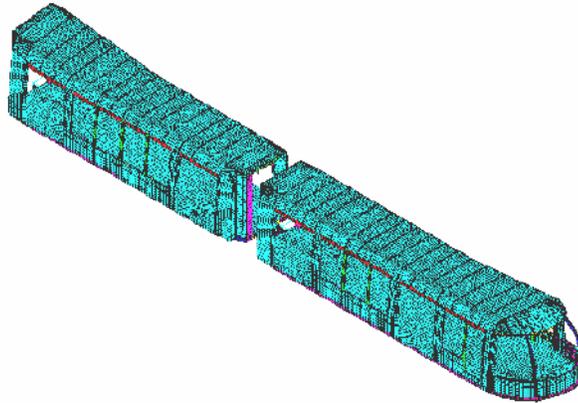


Figura 3.2: Modelo de elementos finitos de la estructura del tren.

3.2.3.2 Análisis Numérico

Se generan matrices que describen el comportamiento de cada elemento y combina estas matrices dentro de una ecuación matriz más grande que representa la estructura de elementos finitos. Esta ecuación es resuelta para determinar los valores del campo en los nodos y para realizar cálculos adicionales que implican un comportamiento no lineal o dependiente del tiempo.

3.2.3.3 Pos-proceso

La solución del análisis y las cantidades derivadas de éste se muestran gráficamente mediante geometrías deformadas (con exageración), animaciones y tensiones de varios tipos en diferentes planos.

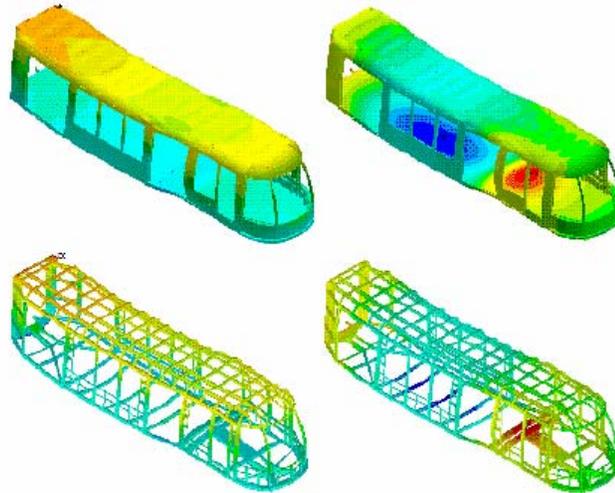


Figura 3.3: Modelos de las deformaciones de la estructura del tren, debido a las condiciones de frontera, cargas y propiedades de los materiales especificados.

El método del elemento finito puede ser utilizado por usuarios que no tengan mucho conocimiento acerca de cómo funciona el método, bajo la responsabilidad de las consecuencias que esto pudiera traer. Algunos usuarios pueden utilizar programas especializados para obtener resultados mediante este método, sin embargo, sólo se consiguen resultados confiables cuando se entiende: el problema, la manera cómo se modela y comporta el método de elementos finitos, las asunciones y limitaciones de construcción en un programa de computadora, el manejo de información a la entrada y el análisis e interpretación adecuados de los resultados. No se requiere entender todos los detalles y procedimientos, pero para un análisis exitoso se recomienda saber los fundamentos.

3.3 Diseño con MEMSPro

La naturaleza interdisciplinaria de los microsistemas electromecánicos y la experiencia que se requiere para desarrollar tecnología, son cuestiones importantes en el tiempo de diseño de productos que incorporan la tecnología de MEMS [4].

Como respuesta a estas demandas la compañía MEMSCAP ofrece soluciones de diseño que combinan aspectos EDA y CAD que cuentan con las siguientes características principales:

- Flujos múltiples de soporte para ingeniería de componentes, diseño de circuitos multi- físicos y para ingeniería del sistema.
- Permite el intercambio de datos entre diferentes niveles de descripción: Nivel estructural (FEM/BEM), Nivel sistema/comportamiento (SPICE, HDL-A, VHDL-AMS, Verilog-AMS) y el Nivel físico (máscara, layout).
- Características clave para el diseño específico de MEMS.

MEMSPro en combinación con ANSYS Multiphysics u otro programa de análisis 3D, permite a los diseñadores de sistemas, diseñadores de MEMS, diseñadores de CI, ingenieros de procesos, especialistas de MEMS e ingenieros de encapsulado compartir diseños e información del proceso en el lenguaje más adecuado para cada uno de ellos.

MEMSPro es un paquete completo de computadora que incluye una herramienta de entrada esquemática (módulo S-Edit), un simulador de circuitos analógicos y analógicos/digitales (módulo T-Spice), un analizador estadístico, un optimizador, un visualizador de ondas (Módulo W-Edit), un editor de máscaras (L-Edit), un generador automático de esquemas (layout), posicionamiento y enrutamiento automático estándar de las células, verificación y corrección de las reglas de diseño de procesos multi usuario MUMPs, una herramienta de extracción automática del *netlist* del *layout* (el cual es una representación textual de los esquemas o diseños), una herramienta de comparación entre el *netlist* extraído del *layout* y del esquemático S-Edit, además de librerías de MEMS.

MEMS Pro, cuenta con un generador de modelos 3D, los cuales se forman a partir del diseño de máscaras y el procesamiento de la información. El visualizador de los modelos 3D tiene la capacidad de mostrar secciones transversales, edita la descripción del proceso de fabricación de MEMS (depósito de capas), grafica y automatiza el tiempo en la realización de tareas.

MemsPro cuenta además con características embebidas dentro de ANSYS, lo que permite la generación automática de máscaras (*layout*) de un modelo en 3D de ANSYS y la descripción del proceso de ANSYS al *layout*, así como la generación automática del modelo de comportamiento MEMS en lenguajes descriptivos (reduciendo el orden del modelo)

Los esquemas creados en el módulo S-Edit pueden transferirse fácilmente a formatos industriales como EDIF, SPICE y VHDL. El módulo L-Edit, puede exportar sus archivos a formatos estándar aceptados por fabricantes de máscaras y fundidoras, incluyendo GDSII, CIF y DXF. Los modelos 3D se generan del *layout* y la definición del proceso y pueden ser vistos en el ambiente de L-Edit. Estos modelos 3D pueden exportarse en formato SAT y pueden utilizarse directamente con herramientas como AutoCAD, ANSYS, Ansoft HFSS, Maxwell 3D, ABAQUS y MSC/NASTRAN de CFDR y Coyote Systems.

La versión 4 ofrece la posibilidad de generar *layouts* de modelos 3D con formato CIF. El modelo de orden reducido genera modelos de comportamiento de MEMS en SPICE y HDL-A, los cuales pueden simularse con mayor exactitud y rapidez.

Cada etapa del diseño de MEMS es dirigida por una herramienta específica de MEMSPro. El siguiente cuadro muestra el flujo de procesos en el diseño de MEMS y su interrelación en MEMSPro.

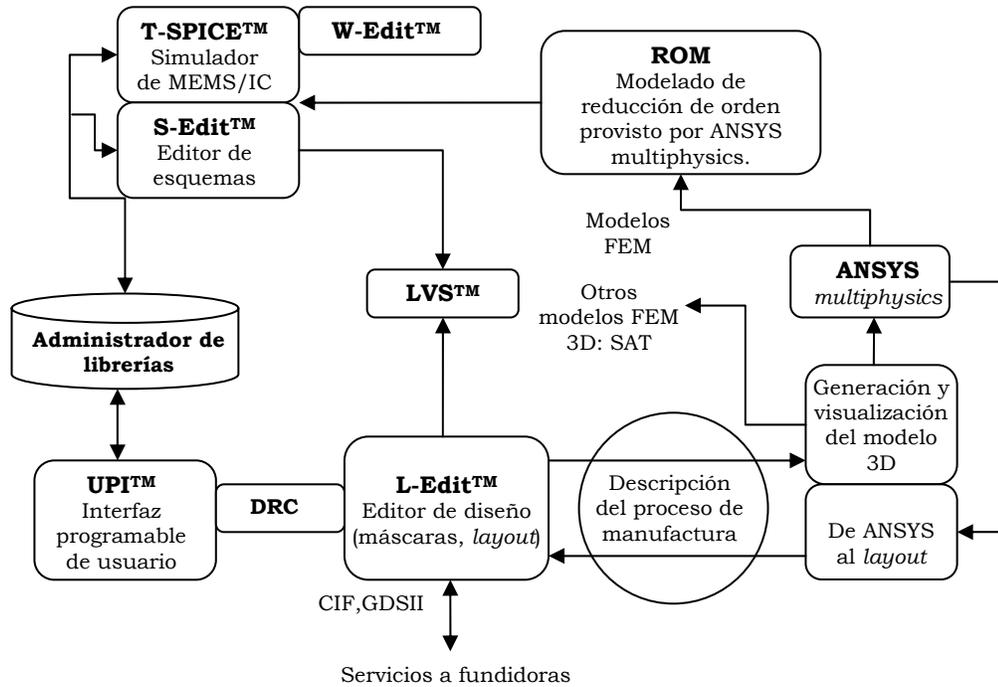


Figura 3.4: Flujo de procesos en el diseño de MEMS mediante MEMSPro.



3.3.1 Módulo de captura esquemática (S-Edit)

S-Edit es un programa de captura esquemática totalmente jerárquico para aplicaciones de MEMS y CI. El programa también sirve como un antecedente para el simulador T-Spice, el posicionador y enrutador automático estándar de células del módulo L-Edit/SPR y el comparador entre el netlist del layout y el esquema (LVS). S-Edit junto con estas librerías asociadas son una tecnología independiente; esto es, el diseño puede ser construido y probado antes de escoger una tecnología de manufactura específica. Los símbolos globales definidos por el usuario son conectados mediante nodos, creando el dispositivo completo y las condiciones deseadas. S-Edit también soporta el nombramiento de nodos globales de tal forma que un símbolo pueda representar varios nodos distintos en el diseño. Mediante S-Edit, los esquemáticos de MEMS pueden ser diseñados incluyendo señales en el dominio de energías múltiples. Por ejemplo, las librerías MEMS incluyen un conjunto de símbolos esquemáticos electromecánicos y modelos predeterminados.

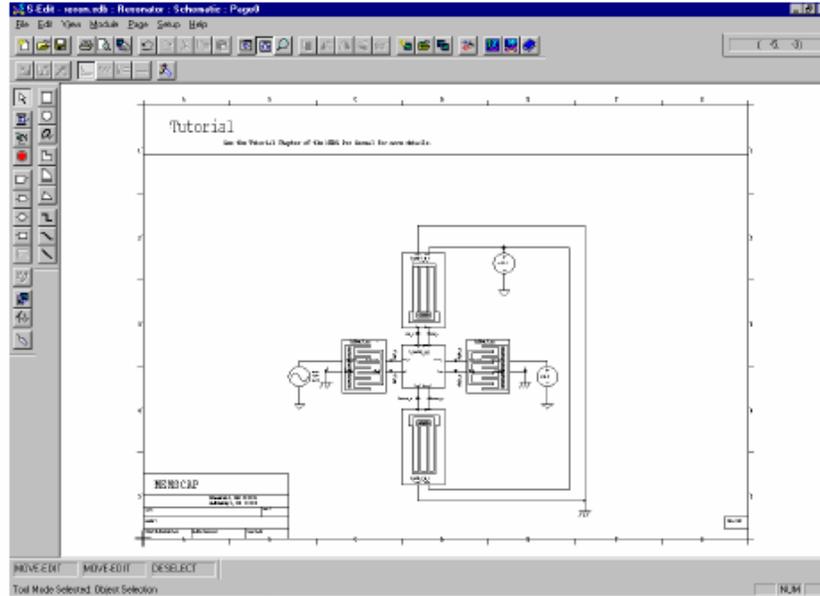


Figura 3.5: Ventana del módulo S-Edit que muestra un dispositivo diseñado mediante librerías MEMS de MemsPro v.4.



3.3.2 Simulador (T-Spice)

El simulador T-Spice ofrece un análisis completo de circuitos analógicos, analógicos/digitales y diseños MEMS mediante simulaciones extremadamente rápidas. Cabe destacar que en circuitos muy grandes, el simulador T-Spice puede ser diez veces más rápido que otros simuladores típicos como SPICE.

T-Spice implementa macromodelos MEMS en tres formas diferentes. De manera sencilla los dispositivos MEMS pueden modelarse utilizando circuitos equivalentes de componentes estándar en SPICE. Otro método es realizar un modelo a través de tablas de datos experimentales, de análisis del elemento finito o de análisis del elemento de frontera finita de dispositivos MEMS. Un tercer método es la utilización de un modelo interface funcional externo. Este último método permite crear prototipos de macromodelos MEMS de manera rápida y sencilla mediante código C.

El programa incluye modelos estándar de SPICE, modelos BSIM3 y modelos MOSFET controlados por carga (Maher/Mead), los cuales son ideales para diseños a nivel de sub-micras. T-Spice cuenta además con un visualizador de ondas llamado W-Edit. W-Edit despliega los resultados de los análisis y los actualiza automáticamente cada que T-Spice simula un circuito.

T-Spice cuenta con algoritmos de optimización que determinan automáticamente los parámetros de los dispositivos que mejorarían el desempeño del diseño. La herramienta mágica de optimización ayuda a definir los parámetros de variación, seleccionar el criterio de optimización y escoger los algoritmos de

optimización. Esta herramienta sugiere el criterio de optimización que el programa requerirá.

El análisis de Monte Carlo genera variaciones aleatorias en los parámetros, deduciéndolos probabilísticamente en una distribución definida. Este tipo de análisis estadístico puede ser empleado para descubrir que efectos tendrán las variaciones del proceso en el sistema.

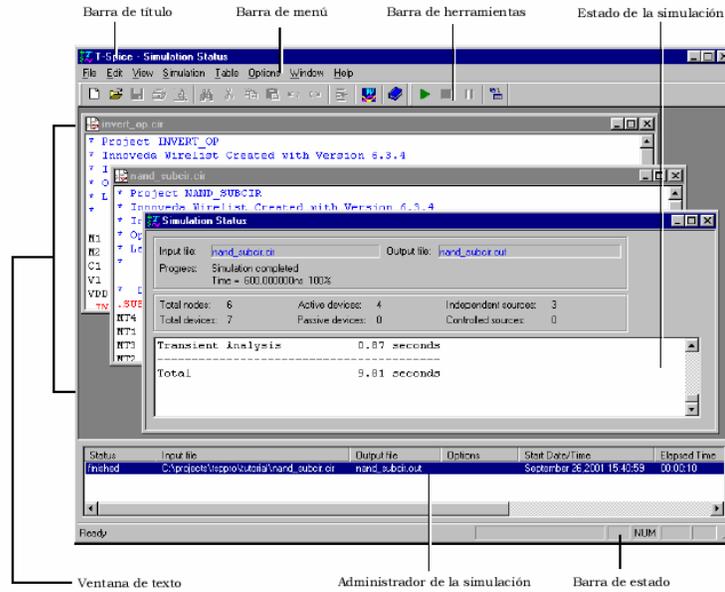


Figura 3.6: Interface del módulo T-Spice.

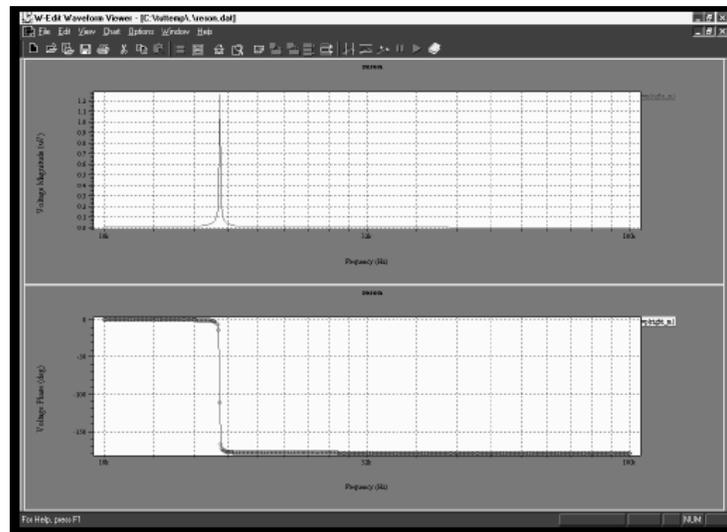


Figura 3.7: Ventana del módulo W-Edit que muestra un análisis de señal pequeña en magnitud y fase.



3.3.3 Módulo de creación de máscaras (L-Edit)

L-Edit es un editor gráfico e interactivo para la creación de máscaras (layout) en el diseño de MEMS y CI. Este editor es rápido y fácil de utilizar, además de ser totalmente jerárquico. Cuenta con una barra de herramientas que incluye formas básicas como rectángulos, polígonos, círculos, líneas, etiquetas, arcos, además de un acceso a características específicas de diseño que reúnen la creación de listones y elipses, despliega la información de vértices y herramientas que facilitan la creación de sistemas como arreglos polares y liberación de placas. El editor también cuenta con una interface gráfica para la descripción del proceso, la creación y vista del modelo en 3D, un proceso de verificación de reglas (DRC) en caso de utilizar un proceso multiusuario MUMPs y librerías MEMS con esquemas predefinidos (layouts) de diversos dispositivos. Los diseños que se crean en L-Edit están listos para maquilarse en las fundidoras.

Éste módulo contiene los procesos MUMPs con sus respectivos depósitos, máscaras y reglas de diseño.

3.3.3.1 Diseño contra esquema (LVS: Layout VS Schematic)

Esta opción de L-Edit compara el netlist de SPICE generado por el módulo S-Edit u otro editor de esquemas, con el netlist generado del layout en el módulo de extracción de L-Edit. LVS revisa y asegura que ambos netlists representen el mismo circuito multifísico. En caso de encontrar alguna discrepancia entre ellos, LVS identifica y resuelve el problema.

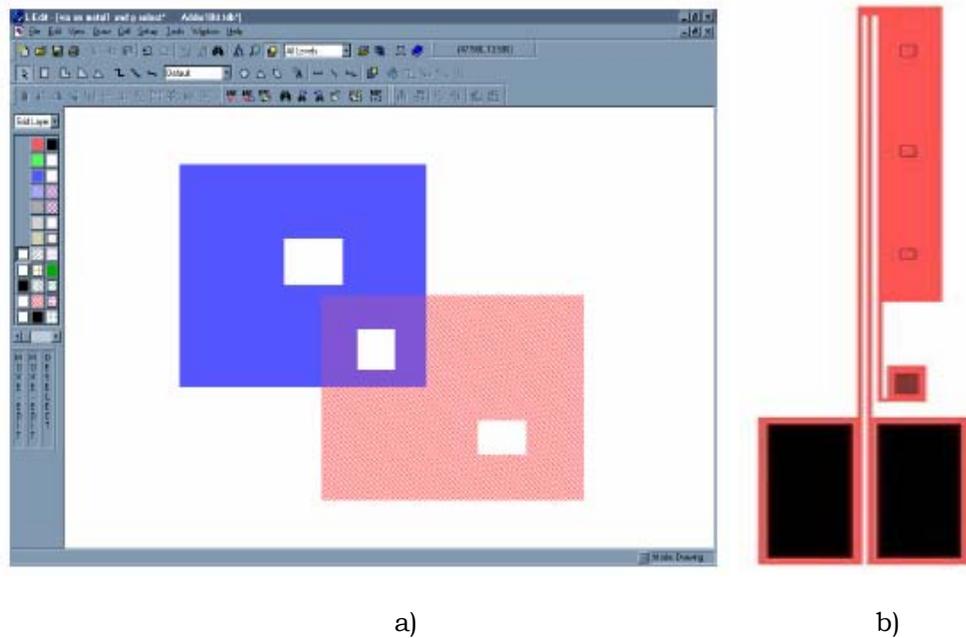


Figura 3.8: a) Interface del módulo L-Edit que muestra la creación de niveles de máscara. b) Máscaras para la creación de un actuador térmico diseñadas en L-Edit.

3.3.3.2 Creador de modelos 3D

Esta opción permite crear directamente modelos 3D de la geometría del layout, utilizando algún proceso de fabricación para la industria que utilice el programa o mediante un proceso exclusivo o propio. El creador de modelos 3D permite visualizar cada paso en el proceso de micromaquinado de superficie o volumen, incluyendo depósitos, grabado y liberación de estructuras. El visualizador cuenta con diferentes opciones como vistas de secciones transversales, acercamiento, alejamiento, modelado y otros controles de vistas. Estas geometrías en 3D pueden exportarse como archivos SAT, ANF o APDL.

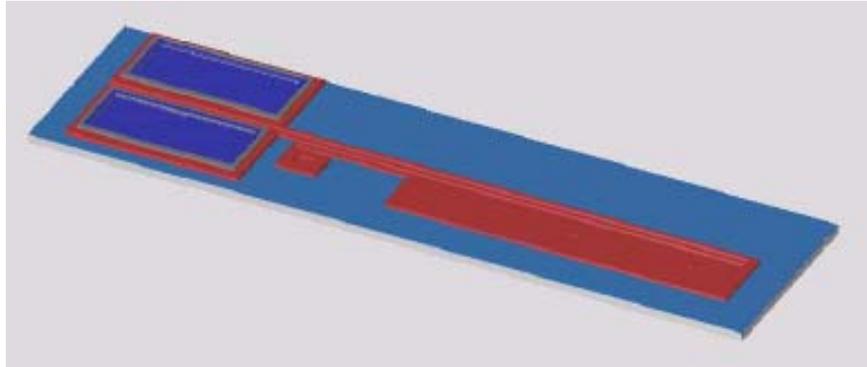


Figura 3.9: Modelo 3D del actuador térmico creado a partir de las máscaras y proceso definidos en L-Edit.

3.3.3.3 Librerías MEMS

Las librerías MEMS ofrecen a los diseñadores esquemas, modelos de simulación y generadores de diseños (layouts) parametrizados para un conjunto de componentes MEMS. La librería de MEMS incluye muchos tipos de elementos de suspensión, transductores electromecánicos y estructuras de prueba para la extracción de propiedades de material. Varios elementos pueden ser ensamblados para producir un solo dispositivo MEMS.

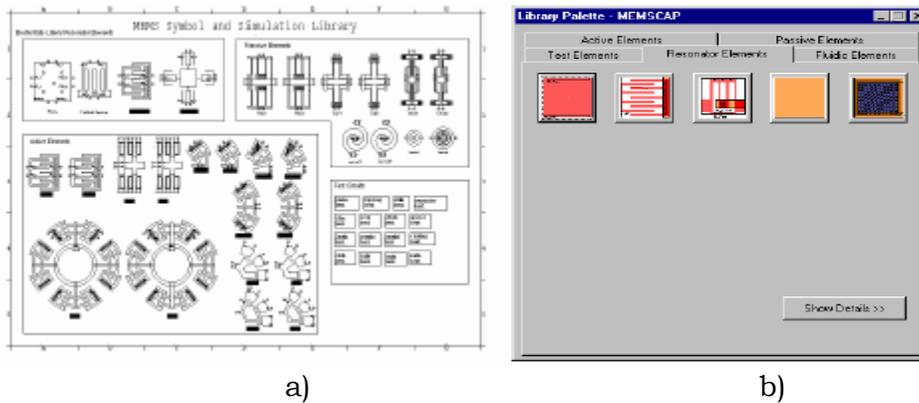


Figura 3.10: a) Librería de componentes parametrizados y b) Paleta de librerías del módulo L-Edit que muestra diferentes componentes.

3.3.4 Características embebidas en ANSYS

Los modelos 3D construidos con MEMSPro pueden ser exportados a ANSYS. ANSYS acepta los formatos .ANF, que son formatos neutrales de ANSYS, el formato .SAT, que es un formato de texto ACIS compatible con la mayoría de programas para FEM, APDL (con condiciones de frontera, cargas y nombres de componentes).

El pre-procesamiento de los modelos MEMS en ANSYS comprende: Condiciones de frontera y cargas, mallado (mesh), materiales y sus propiedades.

ANSYS Multiphysics es un programa adecuado para la simulación y el análisis de MEMS debido a que estos dispositivos son inherentemente multifísicos, su sistema de unidades es aplicable a pequeña escala (micras), tiene la capacidad de generar un mallado con proporción de alto aspecto.

3.3.4.1 Capacidades de solución de ANSYS para MEMS

Análisis electrostático

Este análisis determina las fuerzas electrostáticas y la capacitancia. Este tipo de análisis es utilizado generalmente para dispositivos que actúan como resonadores de peine e interruptores [5].

Acoplamiento electrostático-estructural

Permite la actuación electrostática actual de un dispositivo MEMS al ser simulado. Cuenta con tres métodos de simulación electrostática-estructural:

- Macro herramienta ESSOLV: resuelve análisis de acoplamiento entre electrostática y estructuras estáticas. Es útil para obtener voltajes de *pull in*, deflexiones, campos y fuerzas entre otros.
- TRANS126: macromodelo de orden reducido. Utilizado para la simulación electrostática - estructural de transductores electromecánicos (EMT). Caracterizándolos mediante curva de capacitancia - desplazamiento. Acopla directamente modelos sólidos FEA y otros macromodelos.
- Manual secuencial acoplado: utilizando el macro lenguaje ANSYS APDL

Extracción de la matriz de capacitancia

Esta función es aplicable a cualquier número de materiales dieléctricos o conductores. Se extrae la variación de la capacitancia como una función del desplazamiento del dispositivo.

Macromodelado de reducción de orden

Las herramientas de reducción de orden llevadas a cabo bajo ANSYS multiphysics, ofrecen la generación automática de modelos para una simulación rápida y exacta a nivel sistema. Esta herramienta captura el comportamiento esencial de dispositivos mecánicos y componentes MEMS con acoplamiento electrostático-mecánico. Los elementos de macromodelos son representaciones

simplificadas que permiten la simulación rápida de estructuras complejas MEMS. Los elementos mecánicos son representados con resortes, masas o amortiguadores por ejemplo y los elementos de circuitos con resistores, capacitores, inductores, diodos, fuentes de voltaje y corriente entre otros.

Análisis piezoeléctrico

ANSYS tiene la capacidad de trabajar con geometrías no lineales que implican grandes deflexiones o rotaciones en este tipo de análisis. Cálculos de tensiones, análisis armónicos y modales. Cantidades exactas para cambios electromecánicos en movimiento de doblaje. Entrada directa de la matriz de tensión piezoeléctrica y cálculo de la corrección de la matriz de permitividad.

Acoplamiento fluido-estructural

A altas velocidades los fluidos no tienen suficiente tiempo para moverse y simplemente se comprimen. El amortiguamiento (*damping*) del fluido cambia drásticamente cuando ocurre la transición de compresible a incompresible.

Para este análisis ANSYS permite grandes deformaciones. Calcula las fuerzas de arrastre, flujos compresibles e incompresibles, la resistencia equivalente y los términos de humedad pueden ser extraídos como macromodelos.

Fluidos de superficie libre

Este análisis simula las fuerzas de capilaridad y superficies de tensión. En cuanto a la tecnología de volúmenes de fluidos, los problemas de transición de tiempo envuelven líquidos en movimiento con superficie libre y los fluidos se mueven a través del mallado. Para modelar la tensión de superficie se aplica el método de fuerza de superficie continua.

Análisis electromagnético en alta frecuencia

ANSYS resuelve las ecuaciones de Maxwell en el dominio de la frecuencia ya sea en el caso de problemas interiores con guías de ondas y cavidades o con problemas exteriores como patrones de radiación de antenas. Incluye dieléctricos y pérdidas de corriente.

Sistema de unidades

ANSYS maneja dos sistemas de unidades para la simulación de diseños MEMS:

- uMKS (micrómetro, kilogramo, segundo, volt, picoamperio)
- uMVSfA (micrómetro, volt, segundo, femtoamperio, gramo)

Generación automática de máscaras

Del análisis del elemento finito al diseño (layout) se genera automáticamente una máscara con formato CIF, el cual se desarrolla de la definición de un proceso.

3.4 Diseño con IntelliSuite

Una de las compañías líderes en soluciones MEMS es IntelliSense Software. Esta empresa cuenta con una familia de herramientas CAD llamada IntelliSuite, la cual incursionó en la industria de los MEMS en la década de 1990 y es utilizada actualmente por universidades y corporaciones alrededor del mundo.

Intellisuite es un programa de computadora para diseño y análisis de MEMS que cuenta con los siguientes módulos:



3.4.1 MEMaterial

Es una herramienta de fácil simulación para el modelado mecánico, eléctrico y óptico de capas delgadas, depositadas sobre sustratos de silicio. El programa presenta las propiedades de los materiales en gráficas de dos y tres dimensiones, así como en tablas. La información de estos materiales fue obtenida de datos experimentales y fuentes confiables. El programa aplica una estimación multidimensional y rutinas de optimización para calcular las propiedades del material para algunas combinaciones de parámetros [6].

MEMaterial permite simular el comportamiento de materiales antes de fabricar el componente que lo contiene, permite al usuario agregar nuevas propiedades a la base de datos, encuentra valores de interés para alguna combinación de parámetros y muestra gráficamente la dependencia de la fabricación de las propiedades del material.

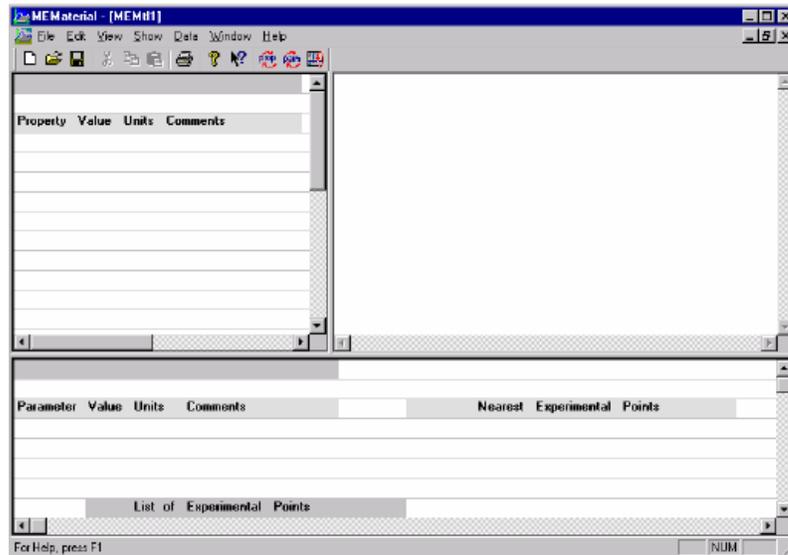


Figura 3.11: Ventana de MEMaterial.



3.4.2 Intellifab

Intellifab permite construir modelos 3D directamente del proceso de depósito y grabado y exportarlos a los módulos de análisis.

La ventana de intellifab consta de tres partes: el menú, el área de selección y la tabla de procesos. El menú se encuentra en la parte superior de la ventana y despliega submenús que activan varias opciones de procesos. El área de selección se encuentra a la izquierda de la ventana. Esta área despliega todos los procesos disponibles. La tabla de procesos se encuentra a la derecha de la ventana. Esta área mostrará el proceso creado con las opciones que hayamos escogido.

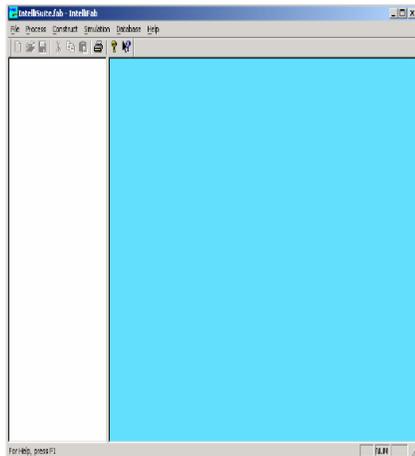


Figura 3.12: Ventana de Intellifab.

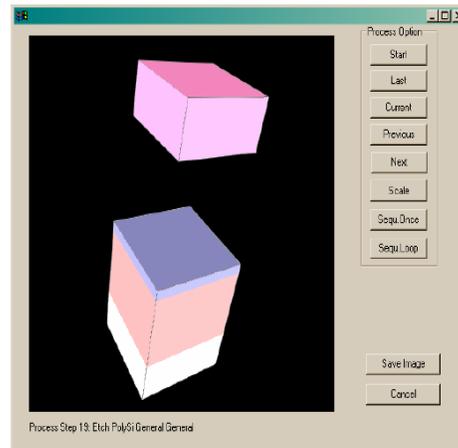


Figura 3.13: Visualizador de Intellifab.



3.4.3 IntelliMask

IntelliMask está diseñado especialmente para la construcción y edición de niveles de máscaras de un dispositivo MEMS. La interface de este módulo cuenta con una barra de herramientas del lado derecho para crear diversas formas geométricas, el área del centro es el área de dibujo de las máscaras en 2D. El área en el inferior de la ventana contiene información extra acerca de la edición de las máscaras y en la parte inferior de esta área se encuentran el número de la capa y las coordenadas XY del puntero en el área de diseño.

IntelliSuite puede importar y exportar archivos de máscara en formatos DXF y GDSII. Estos archivos cumplen características especiales para poder ser importados, por ejemplo, las máscaras con curvaturas deben ser representadas por polígonos, las máscaras deben ser representadas por estructuras cerradas y todas deben ser polígonos convexos.

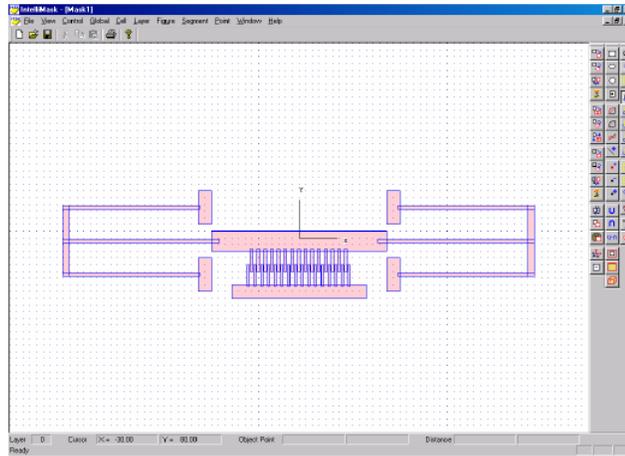


Figura 3.14: Ventana de IntelliMask que muestra la estructura de un resonador de peine.



3.4.4 3D Builder

Este módulo interactivo tiene la capacidad de construir de la geometría 3D del dispositivo MEMS y aplicarle un tipo de mallado (mesh) mediante una interface gráfica. La ventana del 3D Builder se divide en dos áreas principales: a la izquierda se encuentra la sección de máscaras 2D, donde se muestra el mallado del nivel seleccionado, y a la derecha se encuentra la sección donde se visualiza el modelo en 3D.

El 3D Builder cuenta con menús y barras de herramientas que le permiten al usuario la importación de máscaras, manipulación de la estructura 3D (rotar, acercar, alejar, trasladar, escala), creación y revisión del mallado.

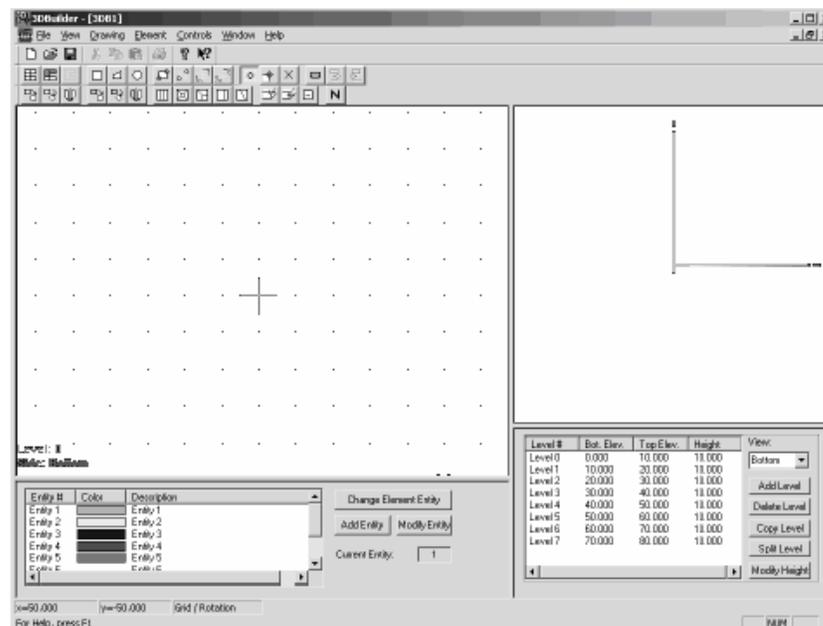


Figura 3.15: Ventana del 3D Builder: a la izquierda la sección de niveles y a la derecha



3.4.5 AnisE

AnisE es una herramienta para la simulación de grabado anisotrópico en el diseño de dispositivos MEMS.

Generalmente, los diseñadores e ingenieros de procesos necesitan predecir las propiedades y perfiles de los procesos de grabado antes de fabricar un dispositivo. La transformación de una máscara de dos dimensiones a una forma tridimensional es un problema complejo que aumenta cuando diferentes grabantes anisotrópicos y parámetros intervienen en el proceso. AnisE ayuda a reducir la cantidad de pruebas de fabricación en este proceso. AnisE permite crear el layout de la microestructura, ver su representación 3D, acceder a la información de diferentes grabantes y simular automáticamente el grabado bajo diferente tiempo, temperatura y concentraciones de parámetros.

La ventana de AnisE incluye una barra en la parte superior, una sección de parámetros a la izquierda, una selección de procesos y máscaras en la parte superior derecha, información de grabado, botones de comando y espacio de trabajo.

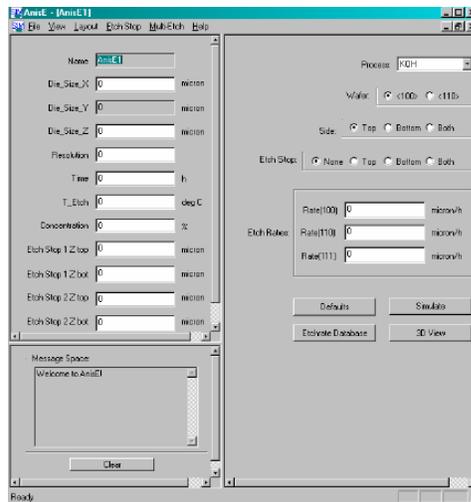


Figura 3.16: Ventana de AnisE.



3.4.6 Mechanical

El análisis mecánico permite al usuario aplicar presión, temperatura, voltaje, corriente y cargas de desplazamiento al modelo para realizar análisis mecánicos térmicos estáticos, análisis de frecuencia y análisis térmico eléctricos. Con este tipo de análisis se pueden ver tensiones, desplazamientos y distribuciones de temperatura que presenta la estructura al aplicar las condiciones de frontera para cada análisis, así como obtener su frecuencia natural y visualizar la animación de la estructura en diferentes modos de frecuencia.



3.4.7 Electrostatic

El análisis electrostático permite aplicar una carga de voltaje al modelo para simular capacitancia, densidad de carga, fuerza y distribución de presión. El módulo cuenta con opciones de exportación e importación de archivos con formatos .cdb de ANSYS.



3.4.8 Electromechanical

En este módulo IntelliSuite acopla dos soluciones: una de un elemento de frontera electrostático y la otra, de un elemento finito mecánico. En este módulo debe especificarse el criterio de convergencia para este tipo de análisis. El análisis de contacto entre dos estructuras por fuerzas electrostáticas puede ser simulado en este módulo. También cuenta con exportación e importación de archivos de ANSYS.



3.4.9 Electromagnetic

El análisis electromagnético permite determinar la actuación de dispositivos MEMS en alta frecuencia como interruptores MEMS, filtros, inductores etc. El usuario puede aplicar voltaje, corriente, y condiciones de frontera de frecuencia para determinar resultados como parámetros S, inductancia, densidad de corriente y carta de Smith.



3.4.10 Microfluidic

El módulo de microfluidos analiza los efectos térmicos, concentraciones y flujos dentro de un fluido. También se pueden determinar la velocidad y las distribuciones de campo eléctrico como resultado de un fenómeno electrocinético.

3.5 Diseño con CoventorWare

CoventorWare es uno de los programas especializado en el diseño, simulación y análisis de MEMS más utilizado por diferentes compañías e instituciones educativas, debido a su capacidad de análisis, fácil manejo y ambiente amigable.

El sistema bajo el cual trabaja Coventor puede verse como un flujo de procesos, el cual comprende cuatro bloques principales: constructor, diseño, análisis e integrador. El usuario puede empezar el diseño en diferentes módulos del flujo, dependiendo del nivel de diseño que escoja, ya sea a nivel físico o a nivel sistema.

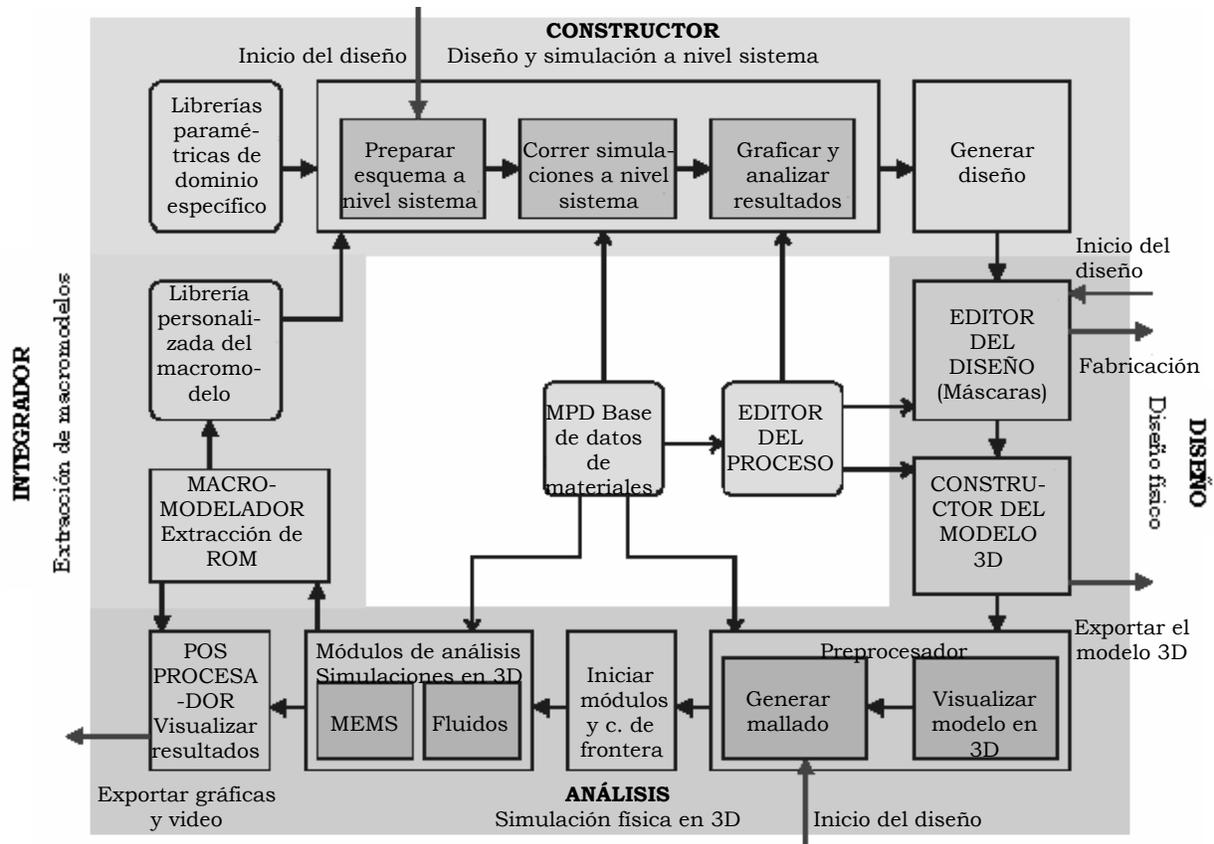


Figura 3.17: Flujo de procesos de CoventorWare [7].

El nivel sistema comprende el bloque constructor. La interface de Coventor que utiliza este sistema es el módulo **SaberSketch**. SaberSketch utiliza librerías paramétricas para aplicaciones electromecánicas, magnéticas, ópticas y de microfluidos para crear un esquemático que describe el sistema mediante la selección y conexión de símbolos que representan modelos paramétricos, éste puede ser utilizado posteriormente para generar diseños 2D y continuar con el diseño a nivel físico. El esquemático es convertido en un archivo lista de conexiones (*netlist*) para el sistema de simulación. La simulación con la que cuenta SaberSketch es de alta velocidad y pueden realizarse análisis de AC, DC y trascendentes a nivel sistema. Los resultados de las simulaciones pueden graficarse y cuantificarse para su revisión. Además de las librerías paramétricas, Saber cuenta con librerías genéricas, las cuales son plantillas de modelos estándar eléctricos, mecánicos y electrónicos y librerías personalizadas, las cuales son plantillas creadas por el usuario mediante herramientas de extracción de macromodelos.

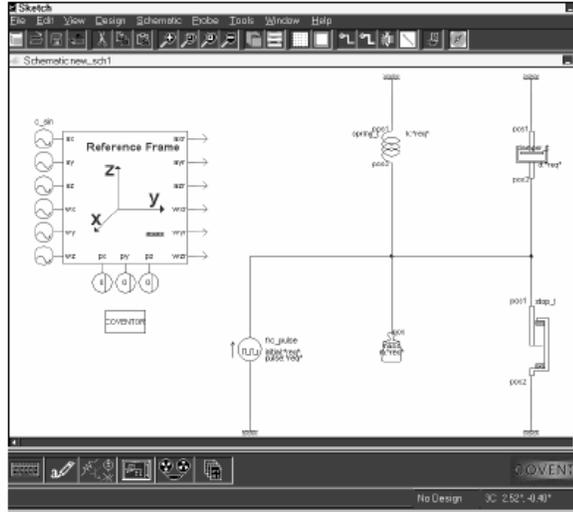


Figura 3.18: Interface de SaberSketch.

El nivel físico comprende los bloques de diseño, análisis e integrador. Este nivel comprende la creación de modelos 2D y 3D, la generación del mallado sobre la estructura y su simulación, utilizando el análisis del elemento finito FEA. Los macromodelos de orden reducido pueden ser extraídos para su utilización en simulaciones de nivel sistema y los diseños 2D pueden ser transferidos a las fundidoras para su fabricación.

El bloque de diseño comprende la creación de máscaras (Editor de diseño) y la construcción del modelo 3D (Preprocesador). El bloque de análisis comprende algunas funciones del Preprocesador como la generación de mallado, el nombramiento de entidades y superficies de la estructura, asignación de condiciones de frontera y una serie de módulos para diferentes análisis de las estructuras como MemElectro, MemMech, CoSolveEM, MemETherm, MemPZR y MemPackage entre otros.

El bloque integrador consiste en un módulo de extracción de macromodelos, que podemos incluir en librerías personalizadas para su uso posterior a nivel sistema SaberSketch.

3.5.1 Componentes de CoventorWare

3.5.1.1 Base de datos de las propiedades de los materiales

Contiene la información referente a las propiedades (eléctricas, mecánicas, térmicas) de los materiales utilizados en CoventorWare. Permite añadir nuevos materiales.

3.5.1.2 Editor de procesos

Simula el proceso de fabricación de un dispositivo MEMS con diferentes tipos de depósitos, grabado, liberación de capas, nombramiento de capas, máscaras respectivas y tipo.

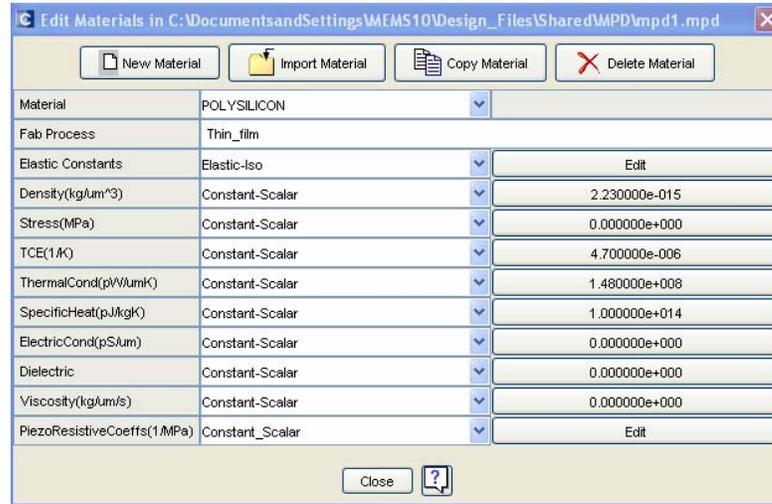


Figura 3.19: Base de datos de materiales

Step	Action	Type	Layer Name	Material	Thickn...	Color	Mask Name/ Polarity	Depth	Offset	Sidewall Angle	Comment
0	Base		Substrate	SILICON	625.0	fore...	GND				
1	Deposit	Conformal	Nitride1	Si3N4	0.6	black					
2	Deposit	Conformal	Poly0	POLY0	0.5	red					
3	Etch	Front, Last L...				red	POLY0 +	0.5	0.0	0.0	
4	Deposit	Conformal	Oxido1	PSG	2.0	dark...					
5	Etch	Front, Partial				dark...	DIMPLE -	0.75	0.0	0.0	
6	Etch	Front, Last L...				salmon	ANCHOR1 -	2.0	0.0	0.0	
7	Deposit	Conformal	Poly1	POLY1	2.0	gray					
8	Etch	Front, Last L...				gray	POLY1 +	2.0	0.0	0.0	
9	Deposit	Conformal	Oxido2	PSG	0.75	dark...					
10	Etch	Front, Last L...				dark...	POLY1_P...	0.75	0.0	0.0	
11	Etch	Front, By De...				orchid	ANCHOR2 -	5.25	0.0	0.0	
12	Deposit	Conformal	Poly2	POLY2	1.5	green					
13	Etch	Front, Last L...				green	POLY2 +	1.5	0.0	0.0	
14	Deposit	Conformal	Metal	GOLD	0.5	blue					
15	Etch	Front, Last L...				blue	METAL +	0.5	0.0	0.0	
16	Sacri...			PSG							

Figura 3.20: Editor de procesos.

3.5.1.3 Editor de diseño (Layout)

El editor de diseño puede utilizarse para extraer un modelo de un esquemático o puede ser utilizado para construir las máscaras 2D de un dispositivo MEMS junto con la información proporcionada por el editor de procesos. Al igual que los editores

de diseño anteriores, éste cuenta con diversas herramientas de dibujo y manipulación de la estructura para obtener estructuras complejas.

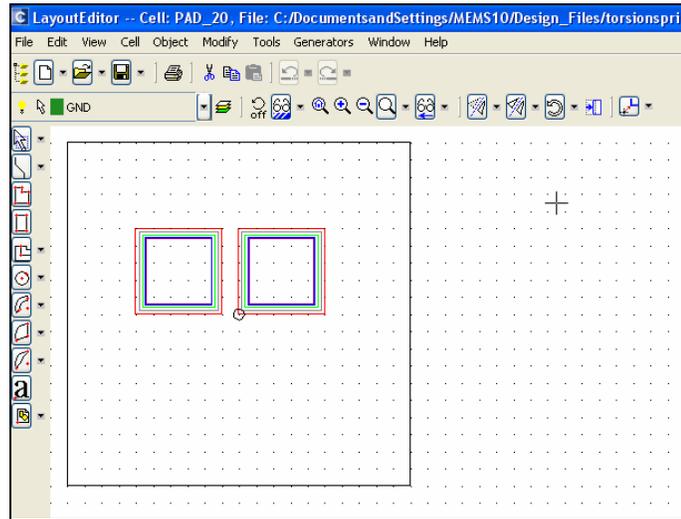


Figura 3.21: Editor de máscaras.

3.5.1.4 Preprocesador

Una vez que las máscaras han sido creadas, esta información y la información del proceso son utilizadas por el módulo preprocesador para construir y visualizar la estructura 3D del dispositivo. El procesador tiene herramientas de visualización y navegación en la interface que permiten el nombramiento de superficies, caras o sólidos para su rápida identificación en la asignación de condiciones de frontera y mallado. El preprocesador permite la selección de las estructuras a las cuales se le aplicará el mallado y tiene la capacidad de asignar diferentes tipos de mallado a una solo estructura. Cuando la estructura es discretizada mediante el mallado está lista para ser analizada.

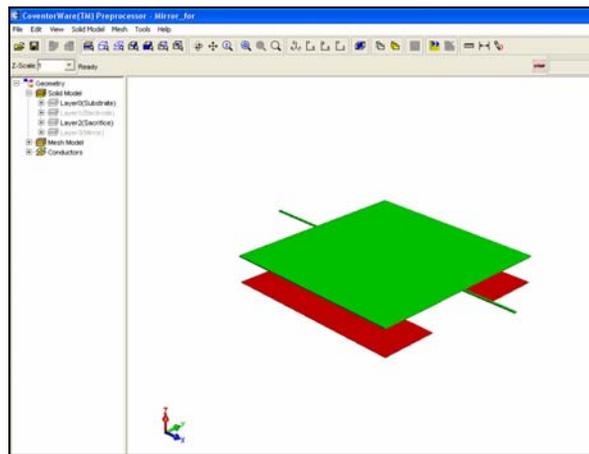


Figura 3.22: Interface del Preprocesador que muestra un modelo 3D.

3.5.1.5 Módulos de Análisis

CoventorWare incluye módulos de análisis electrostáticos, mecánicos, térmicos, de fluidos y acoplados. Al seleccionar el módulo deseado, se accede a una serie de ventanas donde se asignan las condiciones de frontera para dicho análisis.

Los módulos de análisis permiten calcular diferentes parámetros, incluyendo los siguientes:

- Cálculo de capacitancia y carga.
- Cálculo de capacitancia con modelos que poseen capas dieléctricas.
- Deformaciones debidas a la aplicación de fuerza y presión.
- Soluciones de acoplamiento electromecánico.
- Soluciones de acoplamiento electromecánico con análisis de *pull in* e histéresis.
- Soluciones utilizando condiciones de frontera de contacto.
- Análisis modal de las frecuencias naturales de vibración de dispositivos mecánicos.
- Análisis armónico de componentes MEMS.
- Soluciones térmicas y termomecánicas.
- Soluciones transcendentales mecánicas y térmicas.
- Soluciones termomecánicas que incluyen efectos piezoeléctricos.
- Soluciones para fluidos con flujos transcendentales incompresivos, compresivos o estáticos.

Por mencionar algunos.

3.5.1.6 Postprocesador

Cuando el análisis del dispositivo MEMS se ha completado, los parámetros pueden ser iterados para crear una solución gráfica o para análisis adicionales. La opción de estudio paramétrico, que existe en cada módulo de simulación permite a los usuarios crear iteraciones mediante la variación de uno o más parámetros. Un modelo MEMS puede simularse mediante una secuencia de iteraciones variando las dimensiones del modelo, los parámetros de los materiales, la temperatura o voltajes. Otras condiciones de frontera pueden especificarse sin alterar el modelo base creado durante la fase de diseño.

3.5.1.7 Visualizador

Los resultados de las simulaciones pueden ser visualizados de tres maneras: por medio de tablas, gráficas y modelos 3D que simulan el análisis. El visualizador permite a los usuarios ver los resultados de manera gráfica sobre el modelo original y analizar visualmente la solución. Además muestra diferentes tipos de tensiones, variaciones térmicas, gradientes de temperatura, densidad de corriente y muchos otros parámetros para campos eléctricos y deformaciones mecánicas. El visualizador puede mostrar los cambios de la estructura en cada paso del análisis paramétrico y animar las vibraciones de un análisis modal. Además posee un módulo de animación para crear un archivo de película con la secuencia formada.

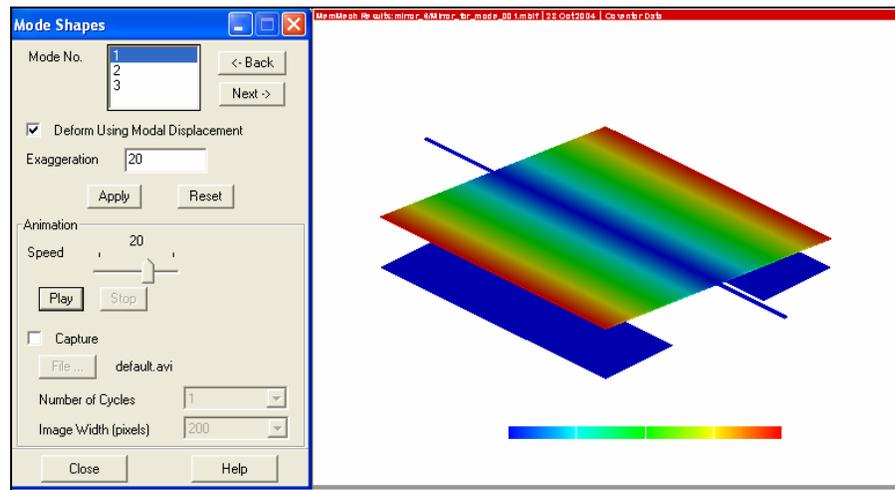


Figura 3.23: Visualizador y creación de una película que muestra el comportamiento de la estructura.

Conclusiones

Debido a las dimensiones físicas y a los ambientes hostiles (sistemas automotrices y máquinas industriales) en los que se verán inmersos para desempeñar sus tareas, los MEMS tienen que ser desarrollados de manera precisa y confiable. Por esta razón, los ingenieros han desarrollado programas de computadora CAD especializados en el diseño y análisis de MEMS que basan sus cálculos en el análisis del elemento finito FEA, para estudiar las microestructuras determinando diversos parámetros. Este tipo de programas permite a la industria y a las universidades simular prototipos antes de iniciar un proceso de fabricación que implica un alto costo y tiempo.

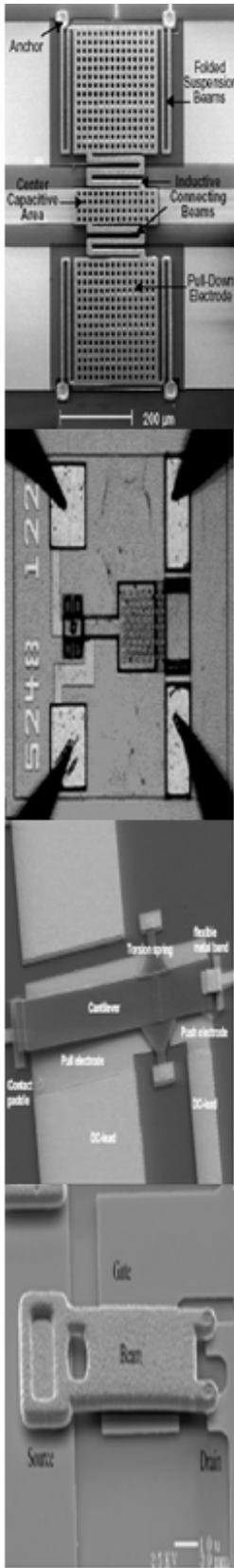
Los principales programas para el análisis y diseño de MEMS son MemsPro, IntelliSuite y CoventorWare, cada uno con características propias y capacidades diferentes, pero con módulos similares que simulan los procesos de fabricación de los MEMS y realizan una gran variedad de análisis bajo condiciones de frontera. En general, estos programas cuentan con diseño de máscaras, procesos de simulación y análisis.

El diseño de máscaras cuenta con herramientas de dibujo para crear formas sencillas y complejas que darán forma al dispositivo MEMS, los archivos creados pueden ser importados o exportados con formatos estándares como GDS, CIF Y DXF. Los procesos de simulación incluyen la simulación de fabricación, con una base de datos de diferentes materiales para deposición, tipos de depósitos, grabados y liberaciones; la visualización completa del prototipo en 3D y la comunicación de diseño que se refiere al rápido intercambio de archivos entre grupos de trabajo. Los módulos de análisis requieren que la estructura en 3D esté discretizada mediante un mallado (*mesh*) de elementos finitos para poder realizar cualquier tipo de análisis sobre la estructura. El análisis o método del elemento finito es una técnica para obtener una solución numérica a problemas que cuyo comportamiento puede ser descrito mediante ecuaciones diferenciales o integrales, donde el objeto o sistema es representado mediante un modelo de geometría similar al original que consiste de múltiples y ligadas regiones discretas, llamadas elementos finitos. El método cambia las ecuaciones diferenciales o expresiones integrales que gobiernan la estructura en un conjunto de ecuaciones lineales algebraicas. El método de solución de estas ecuaciones es de tipo numérico y pueden utilizarse para resolver problemas con geometrías relativamente complejas, cargas y condiciones de frontera, dando un resultado aproximado del análisis. Los programas de simulación pueden ser mecánicos, eléctricos, electrostáticos, magnéticos, ópticos, piezoeléctricos, térmicos y de acoplamiento.

Dentro de los programas más importantes para diseño, simulación y análisis de MEMS se encuentran MemsPro con módulos en ANSYS Multiphysics, IntelliSuite y CoventorWare. El programa utilizado para el diseño y simulación del interruptor de esta tesis fue CoventorWare debido principalmente a los recursos del proyecto y a su fácil manejo.

Bibliografía del capítulo 3

- [1] Finch N., Marchetti J., Swiecki A. *Incorporating CAD for MEMS tools into the Academic Environment*. IntelliSense Corporation. U.S.A.
- [2] Mecitoğlu Z. *Finite Element Analysis in Structures*.
- [3] Martínez J. *Análisis Electrodinámico de Arreglos de Fase Reflectivos basados en Aperturas Anulares*. Tesis Doctoral. Universidad Nacional Autónoma de México. Ciudad Universitaria. México. 2005.
- [4] MEMSCAP. *MemsPro v.4*. Help Documents of MemsPro.
- [5] Yiching L. *ANSYS MEMS features*. MEMSCAP. 2003
- [6] IntelliSuite. *Windows Version User Documentation*. Version 7.1/Windows.
- [7] CoventorWare Version 2003.1. *Analyzer Reference Guide. MEMS & Microsystems Design*.



4. Interruptores MEMS para RF

Capítulo 4. Interruptores MEMS para RF

Los interruptores MEMS ofrecen un desempeño sustancialmente más alto que los interruptores basados en diodos PIN y en transistores de efecto de campo FET, por esta razón están presentes en el estado de la técnica de los desplazadores de fase MEMS y de las redes de interruptores a 120 GHz [1]. Algunas de las áreas de aplicación más prometedoras de los MEMS para RF son los arreglos de fase, las antenas de apertura reconfigurables para defensa, los sistemas de telecomunicaciones, las redes de conmutación para comunicaciones satelitales y los interruptores de polo simple N-tiros para aplicaciones inalámbricas (unidades portátiles y estaciones base).

Los interruptores MEMS son dispositivos que utilizan el movimiento mecánico para lograr dos estados de actuación: un corto circuito y un circuito abierto en la línea de transmisión de RF. Los interruptores MEMS para RF son interruptores micromecánicos que están específicamente diseñados para operar a frecuencias de 0.1 a 100 GHz. El tipo de actuación que requieren para lograr el movimiento mecánico puede ser electrostática, magnetostática, piezoeléctrica o térmica. Hasta la fecha los interruptores de tipo electrostático y magnetostático han sido probados en un amplio rango de frecuencias (0.1-100 GHz) y alta confiabilidad (100 millones a 60 mil millones de ciclos), pero la actuación electrostática es la más común debido a su bajo consumo de potencia, la utilización de electrodos de actuación pequeños y la deposición de capas delgadas, además de un tiempo de conmutación relativamente corto. Por esta razón este estudio se enfocará sólo en los interruptores MEMS para RF de actuación electrostática.

4.1 Parámetros de diseño de los interruptores MEMS para RF

Los parámetros que deben ser considerados en el diseño de un interruptor para RF son:

4.1.1 Constante de Rigidez

Debido a que los interruptores MEMS operan respecto a pequeñas deflexiones, su comportamiento puede ser modelado utilizando una constante de rigidez K [N/m]. La deflexión Δg [m] de la estructura (ya sea una membrana o una viga) debido a una fuerza aplicada F [N] puede ser obtenida mediante la fórmula [2]:

$$F = K\Delta g \text{ [N]} \quad (4.0)$$

La constante de rigidez depende de las características del material con que está hecha la estructura y de su geometría.

4.1.1.1 Constante de rigidez de estructuras ancladas en sus extremos

En el caso de estructuras ancladas por sus dos extremos (como vigas o membranas), la constante de rigidez puede modelarse en dos partes: una parte K' que depende de la rigidez debida a las características propias del material como el

módulo de Young E [Pa] y su momento de inercia I [m⁴]. La otra parte K'' se debe al esfuerzo residual σ [Pa] dentro de la estructura como resultado de su proceso de fabricación. Cuando se aplica una fuerza distribuida a lo largo de la estructura anclada por sus dos extremos (figura 4.0), la deflexión que ocurre en su centro es utilizada para determinar la constante de rigidez:

$$K'_d = 32Ew\left(\frac{t}{l}\right)^3 \text{ [N/m]} \quad (4.1)$$

Donde w , t y l son el ancho, el espesor y la longitud de la viga, respectivamente.

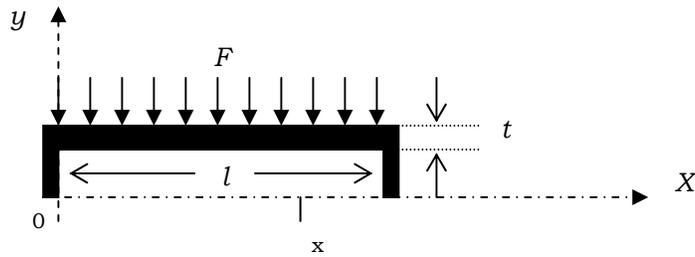


Figura 4.0: Viga anclada en ambos extremos a la cual se le aplica una fuerza distribuida F a lo largo de la estructura.

Cuando la fuerza se aplica al centro de la estructura (figura 4.1), la constante de rigidez se determina mediante la ecuación:

$$K'_c = 32Ew\left(\frac{t}{l}\right)^3 \frac{1}{8(x/l)^3 - 20(x/l)^2 + 14(x/l) - 1} \text{ [N/m]} \quad (4.2)$$

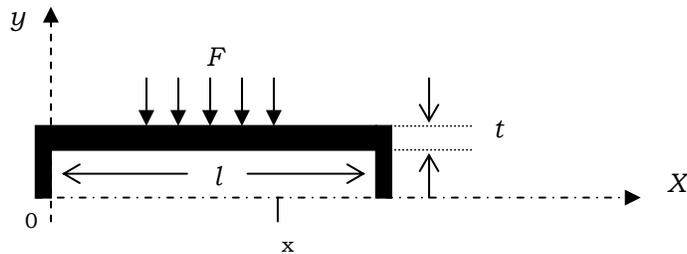


Figura 4.1: Viga anclada en ambos extremos a la cual se le aplica una fuerza distribuida F al centro de la estructura.

Cuando la fuerza se aplica en los extremos de la estructura (figura 4.2), la constante de rigidez se determina mediante la ecuación:

$$K'_e = 4Ew\left(\frac{t}{l}\right)^3 \frac{1}{(x/l)(1-(x/l))^2} \quad [\text{N/m}] \quad (4.3)$$

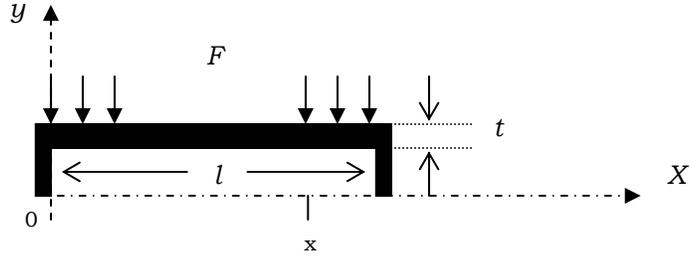


Figura 4.2: Viga anclada en ambos extremos a la cual se le aplica una fuerza distribuida F en ambos extremos.

La constante de rigidez debida al esfuerzo residual puede obtenerse modelando la estructura como una viga flexionada al aplicarle una fuerza vertical (figura 4.3). Para los casos cuando la fuerza se aplica de manera distribuida sobre la viga, en su centro y a los extremos, la constante de rigidez debida al esfuerzo residual es:

$$K''_d = 8\sigma(1-\nu)w\left(\frac{t}{l}\right) \quad [\text{N/m}] \quad (4.4)$$

$$K''_c = 8\sigma(1-\nu)w\left(\frac{t}{l}\right) \frac{1}{3-2(x/l)} \quad [\text{N/m}] \quad (4.5)$$

$$K''_e = 4\sigma(1-\nu)w\left(\frac{t}{l}\right) \frac{1}{1-(x/l)} \quad [\text{N/m}] \quad (4.6)$$

Donde ν es el radio de Poisson. De esta manera la constante de rigidez total es la suma de la constante de rigidez K' y K'' para cada caso.

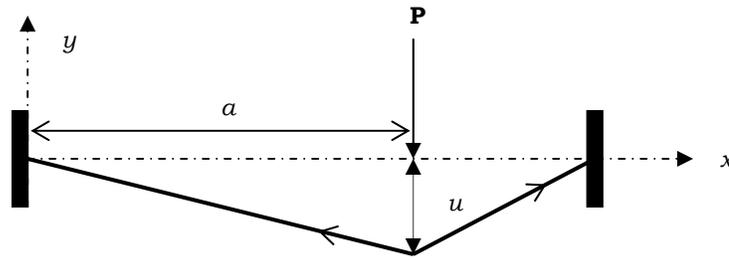


Figura 4.3: Viga flexionada al aplicarle una fuerza vertical.

4.1.1.2 Constante de rigidez de cantilevers

Los *cantilevers* o vigas voladizas son utilizados ampliamente como interruptores y presentan únicamente un anclaje en uno de sus extremos, esto hace que el esfuerzo residual sea mínimo y que la constante de rigidez no contenga esta componente.

La constante de rigidez de un *cantilever* al cual se le aplica una fuerza uniforme distribuida está dada por:

$$K_d = \frac{2Ew}{3} \left(\frac{t}{l} \right)^3 \text{ [N/m]} \quad (4.7)$$

mientras que la constante de rigidez para una fuerza distribuida sobre el *cantilever* de x a l , como se muestra en la figura 4.4, está dada por:

$$K_c = 2Ew \left(\frac{t}{l} \right)^3 \frac{1 - (x/l)}{3 - 4(x/l)^3 + (x/l)^4} \text{ [N/m]} \quad (4.8)$$

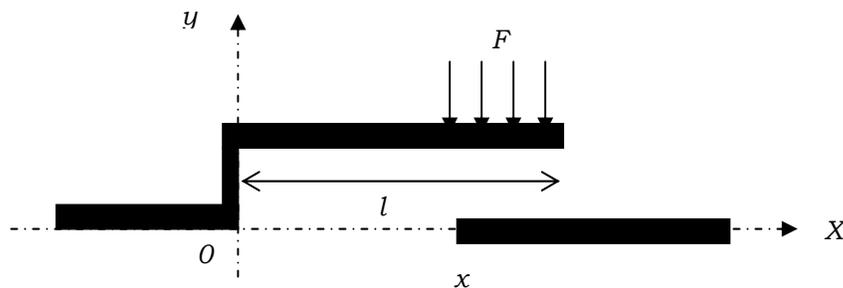


Figura 4.4: *Cantilever* al cual se le aplica una fuerza en su extremo suspendido.

4.1.1.3 Estructuras con baja constante de rigidez

Existen muchas configuraciones de estructuras que pueden ser utilizadas para disminuir la constante de rigidez de los dispositivos. Estas estructuras son conocidas como *meanders* o serpentinadas y dan suspensión al dispositivo permitiendo que tenga menos rigidez y pueda moverse con menor voltaje de actuación. La figura 4.5 muestra algunas de estas estructuras y sus configuraciones.

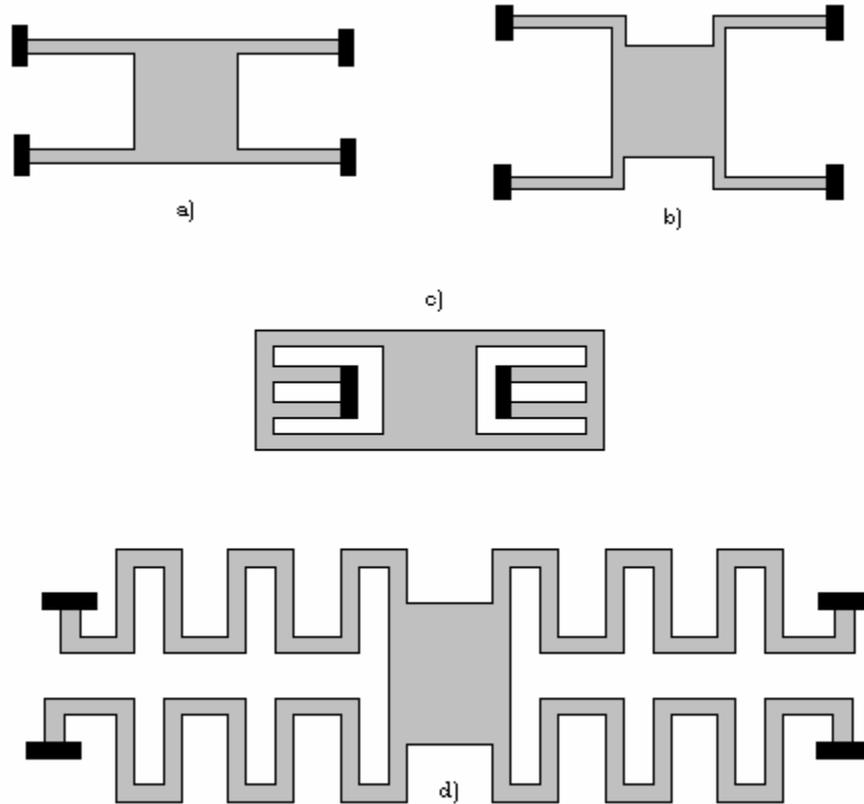


Figura 4.5: Tipos de estructuras para disminuir la constante de rigidez de los dispositivos: a) suspensiones fijas. b) suspensiones de cangrejo. c) suspensiones de doblez. d) suspensiones de serpentina.

4.1.2 Voltaje de actuación

Todos los sistemas automatizados requieren una señal de control para su actuación. Dependiendo de la aplicación y la eficiencia del dispositivo, estos voltajes varían considerablemente, pero uno de los objetivos de diseño de los interruptores MEMS es reducir estos voltajes y adecuarlos al resto del sistema.

El voltaje de actuación de los interruptores MEMS está ligado a otros parámetros que intervienen en el diseño del dispositivo, como el área de contacto del interruptor, la constante de rigidez y el voltaje de *pull in*.

Los interruptores MEMS experimentan dos tipos de fuerzas: una debida a la fuerza electrostática generada por el voltaje aplicado a un electrodo de actuación que atrae a un *cantilever* o a una membrana y otra debida a la fuerza de restauración que se opone a dicha atracción y que involucra a la constante de rigidez de la estructura. Ambas fuerzas pueden ser igualadas para un estado de equilibrio:

$$\frac{\varepsilon AV^2}{2g^2} = k(g_0 - g) \quad [\text{N}] \quad (4.9)$$

Donde ε , A , V y g son la permitividad del material que se encuentra entre las placas que harán contacto, el área de contacto, el voltaje aplicado y la posición a la que se encuentran las placas para un voltaje determinado respectivamente. k y g_0 son la constante de rigidez del material con que está hecha la viga y la distancia inicial entre las dos placas sin aplicar voltaje respectivamente. De esta manera vemos que la constante de rigidez puede ser determinada para bajar el voltaje de actuación y ajustar la distancia adecuada entre los contactos de los interruptores.

Resolviendo la ecuación para el voltaje tenemos:

$$V = \sqrt{\frac{2kg^2}{\varepsilon A}(g_0 - g)} \quad [\text{V}] \quad (4.10)$$

Como se vio en el tema de actuación electrostática, para cada valor de voltaje se tienen dos posiciones diferentes, pero existe inestabilidad cuando $g=2g_0/3$, a esta distancia la fuerza electrostática rebasa a la fuerza de restauración, teniendo como resultado una posición inestable para estructuras fijas en ambos extremos y el colapso entre placas para *cantilevers*. Sustituyendo $g=2g_0/3$ en la ecuación 4.10 encontramos que el término $g_0 - g$, que representa el desplazamiento de la estructura, es igual a $g_0/3$. Esto significa que cuando la estructura ha recorrido una tercera parte de la distancia inicial, se vuelve inestable y termina colapsándose con la placa inferior. El voltaje en el cual ocurre esto se denomina voltaje de *pull in* y se determina como:

$$V_{pullin} = \sqrt{\frac{2k(2g_0/3)^2}{\varepsilon A}(g_0 - \frac{2g_0}{3})} = \sqrt{\frac{8k}{27\varepsilon A}g_0} \quad [\text{V}] \quad (4.11)$$

Si seguimos aumentando el voltaje aplicado después de pasar por el voltaje de *pull in* las placas se colapsarán y el interruptor completará el estado cerrado. El voltaje necesario para que el interruptor realice el contacto se denomina voltaje de actuación V_S y su valor aproximado se encuentra entre $1.2-1.4V_{pullin}$.

4.1.3 Velocidad de conmutación

La velocidad de conmutación es el tiempo necesario que requiere el interruptor para cambiar de estado, es decir, para pasar del estado de encendido al estado de apagado y viceversa. Este tiempo se mide cuando se ha aplicado el 50% del voltaje de actuación y la señal de RF ha alcanzado el 90% cuando el interruptor se encuentra encendido. De la misma manera, cuando el interruptor es apagado, el tiempo es medido hasta que el voltaje de la señal de RF disminuya al 10 % de la original. Así, la velocidad de conmutación es el tiempo requerido para que el interruptor tenga una respuesta de salida debido a la variación del voltaje de actuación.

Baker y Rebeiz [2] propusieron una ecuación que predice el tiempo de conmutación, ésta ecuación se obtiene del siguiente modelo:

$$m \frac{d^2x}{dt^2} + b \frac{dx}{dt} + kx + k_s x^3 = F_e + F_c \quad [\text{N}] \quad (4.12)$$

$$b = k / \omega_0 Q \quad (4.13)$$

El cual es un modelo 1-D de una viga MEMS, donde m es la masa de la viga, b es el factor de amortiguamiento, ω_0 es la frecuencia de resonancia de la viga, $\omega_0 = \sqrt{k/m}$, Q es el factor de calidad nominal de desplazamiento pequeño de los interruptores MEMS cuando $g=g_0$ [2]. $k = k' + k''$ y k_s es la constante de rigidez por estiramiento, sólo para vigas fijas en ambos extremos. F_e es la fuerza electrostática de *pull in* y F_c representa las fuerzas de atracción de van der Waals (primera componente) y las fuerzas de repulsión nuclear de contacto (segunda componente) entre las capas de metal y dieléctrica [2].

El tiempo de conmutación se obtiene cuando $x=g_0$, el voltaje en el interruptor es constante ($R_s=0$) y el factor de amortiguamiento tiene un desplazamiento dependiente de Q . El tiempo de conmutación depende en gran medida del voltaje aplicado para vigas con un factor de amortiguamiento pequeño ($b \approx 0$) y $Q \geq 2$ la ecuación queda:

$$m \frac{d^2x}{dt^2} + kx = -\frac{1}{2} \frac{\epsilon_0 A V^2}{g_0^2} \quad [\text{N}] \quad (4.14)$$

La solución a esta ecuación es el tiempo de conmutación:

$$t_s \approx 3.67 \frac{V_p}{V_s \omega_0} \quad [\text{s}] \quad (4.15)$$

4.1.4 Resistencia en serie

En muchos casos, el interruptor está conectado en serie con la línea de transmisión. Cualquier resistencia del interruptor durante la transmisión de la señal (estado encendido) podría ocasionar pérdidas de nivel en la señal. Una manera de representar esto, sobre todo en bajas frecuencias, es utilizar la resistencia de serie del interruptor mientras conduce. En altas frecuencias, esto es a menudo representado por las pérdidas de inserción.

4.1.5 Pérdidas de Inserción

Las pérdidas de inserción de un dispositivo para RF son una medida de su eficiencia para la transmisión de la señal. En el caso de un interruptor, las pérdidas de inserción se miden cuando existe transmisión de la señal o el interruptor se encuentra en estado de encendido. Las pérdidas de inserción están en términos del coeficiente de transmisión, S_{21} [dB], entre las terminales de entrada y salida del circuito de conmutación. Uno de los principales objetivos en el diseño de los interruptores para RF es el minimizar las pérdidas de inserción. Las pérdidas de inserción tienden a minimizarse con el aumento de la frecuencia en los sistemas de conmutación, de esta manera los interruptores RF MEMS pueden ser diseñados para operar con pérdidas de inserción bajas a varios GHz. Las pérdidas resistivas a bajas frecuencias y el efecto piel a frecuencias más altas son las causas principales de estas pérdidas.

4.1.5.1 Pérdidas de inserción para interruptores en serie (metal-metal)

Las pérdidas de inserción para los interruptores MEMS en serie de contacto metal-metal dependen en gran medida de su resistencia en el estado cerrado. La impedancia de este tipo de interruptor en estado cerrado es:

$$Z_s = R_s + j\omega L [\Omega] \quad (4.16)$$

Pero $\omega L \ll R_s$ por lo tanto tenemos que:

$$Z_s = R_s [\Omega] \quad (4.17)$$

El coeficiente de reflexión S_{11} es:

$$S_{11} = \frac{R_s}{2Z_0} \quad (4.18)$$

Y el coeficiente de transmisión S_{21} , el cual nos da las pérdidas de inserción es [1]:

$$|S_{21}|^2 \approx 1 - \left(\frac{R_s}{Z_0} \right) \quad (4.19)$$

4.1.5.2 Pérdidas de inserción para interruptores en paralelo capacitivos

Existen algunas implementaciones de interruptores con muy baja inductancia y que utilizan líneas de transmisión CPW. En este caso las pérdidas de inserción quedan determinadas como [2]:

$$S_{21} = \frac{1}{1 + j\omega C_d Z_0 / 2} \quad (4.20)$$

Donde C_d es la capacitancia en estado cerrado.

Para $S_{21} \ll -10\text{dB}$ y $\omega C_d Z_0 \gg 2$ tenemos:

$$|S_{21}|^2 \approx \frac{4}{\omega^2 C_d^2 Z_0^4} \quad (4.21)$$

4.1.6 Aislamiento

El aislamiento de un sistema de conmutación se especifica cuando no existe transmisión de la señal y también está en términos del parámetro S_{21} , bajo el estado de no-transmisión o cuando el interruptor está en estado apagado. Un valor grande (en dB) indica un acoplamiento pequeño entre las terminales de entrada y salida. De esta manera, el objetivo del diseño es maximizar el aislamiento. En interruptores MEMS para RF el aislamiento puede verse afectado a consecuencia de la proximidad que se crea entre el contacto del interruptor y la línea de transmisión.

4.1.6.1 Aislamiento de los interruptores en serie (metal-metal)

El aislamiento para los interruptores en serie está dado por [2]:

$$S_{21} = \frac{2j\omega C_u Z_0}{1 + 2j\omega C_u Z_0} \quad (4.22)$$

Donde C_u es la capacitancia en estado abierto para un interruptor en serie de dos contactos, $C_u = \frac{C_s}{2} + C_p$ y para un interruptor de un solo contacto $C_u = C_s + C_p$.

C_s y C_p son las capacitancias en serie y paralelo del interruptor, respectivamente.

Para $S_{21} \ll -10\text{dB}$ y $2\omega C_u Z_0 \ll 1$ tenemos:

$$|S_{21}|^2 \approx 4\omega^2 C_u^2 Z_0^2 \quad (4.23)$$

La ecuación (4.21) sólo es válida para interruptores en serie de un contacto. Para interruptores en serie de dos contactos tenemos:

$$|S_{21}|^2 \approx 4\omega^2 C_u' Z_0^2 \quad (4.24)$$

Donde:

$$C_u' = \frac{C_s / 2}{\left(1 + \frac{l}{2Z_h C_s v_p}\right)} \quad [\text{F}] \quad (4.25)$$

$$v_p = c / \sqrt{\epsilon_{\text{eff}}} \quad (4.26)$$

l, Z_h, v_p son el largo de la viga, la impedancia de la viga y la velocidad de fase de la alta impedancia de la línea de transmisión respectivamente.

4.1.6.2 Aislamiento de los interruptores en paralelo capacitivos

El aislamiento para esta clase de interruptores es [1]:

$$|S_{21}|^2 \cong \begin{cases} \frac{4}{\omega^2 C_d^2 Z_0^2} & \text{para } f \ll f_0 \\ \frac{4R_s^2}{Z_0^2} & \text{para } f=f \\ \frac{4\omega^2 L^2}{Z_0^2} & \text{para } f \gg f \end{cases} \quad (4.27)$$

Donde $f_0 = 1/(2\pi\sqrt{LC_d})$

4.1.7 Factor de calidad de conmutación

El factor de calidad de conmutación FCC es una figura de mérito de los dispositivos de conmutación y consiste en caracterizar a dichos dispositivos como un sistema de dos estados-un puerto, mediante el cual obtenemos una ecuación o razón que relaciona las impedancias en el estado abierto y en el estado cerrado del dispositivo de conmutación. Dicha razón nos permite calcular un valor numérico que representa la calidad de conmutación del dispositivo. El factor de calidad de conmutación puede aplicarse a diferentes tipos de dispositivos de conmutación ya que no depende de la naturaleza física del dispositivo (semiconductores,

ferroeléctricos y superconductores entre otros). El FCC permite la selección de los dispositivos que se utilizarán en circuitos de microondas controlados electrónicamente, ya que la figura de mérito de dichos circuitos está en función del FCC de sus dispositivos de conmutación. El FCC es además una herramienta que nos ayuda a determinar las pérdidas de inserción mínimas del dispositivo. De esta manera mediante el conocimiento del FCC y otros parámetros del dispositivo podemos optimizar el diseño de los dispositivos de conmutación para microondas.

Un dispositivo de conmutación puede caracterizarse como un dispositivo de dos estados-un puerto, donde el par de impedancias Z_1 y Z_2 representan las impedancias en estado cerrado y abierto respectivamente.

$$Z_1 = R_1 + jX_1 \text{ y } Z_2 = R_2 + jX_2 \quad (4.28)$$

La ecuación general del FCC de un dispositivo de conmutación es [3]:

$$K + \frac{1}{K} = \frac{R_1}{R_2} + \frac{R_2}{R_1} + \frac{(X_2 - X_1)^2}{R_1 R_2} \quad (4.29)$$

Considerando que un dispositivo de conmutación adecuado para aplicaciones prácticas debe tener un $FCC > 1000$ [3], la ecuación 4.29 puede ser simplificada para dos casos:

a) Para el caso cuando ($R_2 > R_1, X_2 = X_1$):

$$K = \frac{R_2}{R_1} \quad (4.30)$$

b) Para el caso cuando ($R_2 \cong R_1, X_2 > X_1$):

$$K = \frac{(X_1 - X_2)^2}{R_1 R_2} \quad (4.31)$$

La ecuación 4.31 es válida para $K > 200$.

Las pérdidas de inserción, el aislamiento y el factor de calidad son parámetros que miden el desempeño del interruptor en sus dos estados de actuación, las pérdidas de inserción en el estado cerrado, el aislamiento en el estado abierto y el factor de calidad que relaciona las impedancias en los dos estados. De esta manera

la relación que existe entre el factor de calidad con las pérdidas de inserción y el asilamiento depende principalmente del valor de la capacitancia y la resistencia del interruptor en el estado cerrado y del valor de la capacitancia del interruptor en el estado abierto. Uno de los objetivos en el diseño de los interruptores MEMS es lograr que el interruptor presente en el estado cerrado una resistencia muy pequeña (para interruptores metal-metal) y una capacitancia muy grande (para interruptores capacitivos) con el fin de obtener pérdidas de inserción bajas y en el estado abierto se busca alcanzar un valor muy pequeño de capacitancia para obtener un buen aislamiento. De esta manera, si se obtienen dichos valores de capacitancia y resistencia para las ecuaciones 4.30 y 4.31, el factor de calidad tendrá un valor adecuado, lo cual es otro de los objetivos en el diseño de los interruptores MEMS.

4.1.8 Tiempo de vida

Como en todo sistema mecánico, las partes móviles presentan desgaste debido a su uso y a los efectos ambientales en los que se encuentran inmersos. Este tipo de aspectos limita su tiempo de vida [4], por lo que este parámetro debe ser tomado en cuenta.

4.1.9 Frecuencia de resonancia

La frecuencia de resonancia de los interruptores MEMS ocurre cuando el sistema mecánico alcanza un estado de vibración donde coinciden la frecuencia natural del sistema (debido a la energía cinética) y la frecuencia de la fuerza aplicada (en relación con la energía potencial). En el circuito eléctrico, la resonancia ocurre cuando la reactancia de un inductor se equilibra con la reactancia de la capacitancia para una frecuencia dada. Esta frecuencia limita la velocidad de conmutación del interruptor, pero no afecta la frecuencia de la señal de RF que pasa por el interruptor.

4.1.10 Manejo de potencia para RF

El manejo de potencia para RF es una medida de la eficiencia con la cual un interruptor transmite la señal de RF y se especifica en términos de un punto de compresión de 1dB. Generalmente se asume que los niveles de potencia de entrada y salida siguen una proporción lineal, pero en muchos dispositivos existe una potencia máxima por encima de la cual esta linealidad no se cumple. El punto de compresión de 1 dB es definido como el nivel máximo de potencia de entrada en el cual la potencia de salida se diferencia por 1 dB con respecto a la de la respuesta lineal.

4.1.11 Acoplamiento de Impedancia

La impedancia característica es un elemento crítico en todo el diseño de alta frecuencia. El dispositivo de conmutación debe estar acoplado tanto en la entrada como en la salida, en el estado encendido y en el pagado, minimizando su impacto en el desempeño del resto del sistema. Un componente incorrectamente acoplado causa reflexiones no deseadas dentro del circuito que pueden causar daños a otros sistemas. Aunque un acoplamiento ideal es muy pocas veces conseguido, se debe tener cuidado para minimizar las reflexiones dentro de los límites aceptables.

4.1.12 Rastreo y acoplamiento de amplitud y fase

El acoplamiento de fase y amplitud son parámetros importantes en interruptores de tiros múltiples. Dependiendo del diseño del dispositivo, cada tiro puede tener pérdidas y longitud eléctrica distinta, lo que ocasiona una amplitud y fase diferentes para cada tiro.

4.2 Ventajas y desventajas de los interruptores MEMS respecto a diodos PIN e interruptores FET

Las ventajas de los interruptores MEMS respecto a los basados en diodos PIN e interruptores de FET son:

- Bajo consumo de potencia: la actuación electrostática requiere de 20-80V pero no consume corriente, lo que implica una dispersión de potencia muy baja (10-100 nJ por ciclo de conmutación).
- Alto Aislamiento: Los interruptores MEMS para RF son fabricados con pequeños orificios en su estructura originando muy bajas capacitancias en el estado abierto (2-4 fF) lo que da como resultado un excelente aislamiento (0.1-40 GHz)
- Pérdidas de Inserción bajas: los interruptores MEMS para RF de tipo serie y paralelo poseen pérdidas de inserción muy bajas de -0.1 dB a 40 GHz.
- Costo bajo: mediante técnicas de micromaquinado de superficie pueden construirse sobre cuarzo, pyrex, cerámicas (LTCC) a baja temperatura, silicio de grado mecánico y alta resistividad o sustratos de GaAs.

Sin embargo, los interruptores MEMS para RF también tienen sus desventajas:

- Velocidad de conmutación relativamente baja: La velocidad de conmutación de la mayoría de los interruptores MEMS está alrededor de 2-40 μ s. Algunos sistemas de comunicaciones y radar requieren interruptores mucho más rápidos.
- Manejo de potencia: la mayoría de los interruptores MEMS no puede manejar más de 20-50 mW. No existen actualmente interruptores MEMS que manejen de 0.2-10 W con alto grado de confiabilidad alta.
- Alto-voltaje: los interruptores MEMS electrostáticos requieren de 20-80 V para un funcionamiento confiable, lo que requiere de un voltaje de conversión cuando se usan en sistemas de telecomunicación portátiles.
- Confiabilidad: La confiabilidad de los interruptores MEMS más antiguos es de 0.1-10 mil millones de ciclos. Sin embargo, muchos sistemas requieren interruptores con 20-200 mil millones ciclos.

4.3 Clasificación de los Interruptores MEMS

Los interruptores MEMS pueden clasificarse de acuerdo a diferentes criterios: tipo de actuación, configuración eléctrica, tipo de contacto, número de entradas y salidas, estructura de movimiento para generar contacto, tipo de tecnología de fabricación y tipo de aplicación principalmente (Tabla 4.0).

El tipo de actuación que utilizan los interruptores MEMS puede ser electrostático, magnetostático, piezoeléctrico y térmico, pero hasta la fecha, solo los interruptores de tipo electrostático han sido probados en el rango de 0.1-100 GHz con alta confiabilidad (100 millones a 10 mil millones de ciclos) y fabricados con técnicas industriales, además de poseer un bajo consumo de potencia. Una de sus ventajas es que no hay consumo de corriente pero requiere un alto voltaje de actuación, típicamente de 5 a 100 V. La mayoría de los interruptores electrostáticos prometen la mejor configuración de conmutación, donde el factor importante es el bajo consumo de potencia. Por lo anterior, el presente trabajo se enfocará en los interruptores que trabajan bajo este mecanismo de actuación como se ha mencionado anteriormente típicamente de 5 a 100 V. La mayoría de los interruptores electrostáticos prometen la mejor configuración de conmutación, donde el factor importante es el bajo consumo de potencia. Por lo anterior, el presente trabajo se enfocará en los interruptores que trabajan bajo este mecanismo de actuación como se ha mencionado anteriormente.

4.3.1 Interruptores de tipo electrostático

4.3.1.1 Estructuras principales de actuación

En el sistema mecánico de un interruptor intervienen estructuras fijas y móviles que hacen posible su funcionamiento, logrando que el interruptor conmute entre sus dos estados de encendido y apagado, de ahí que una de sus clasificaciones se relacione con la estructura principal con la que logra el contacto.

Cantilevers, puentes o vigas

La estructura de *cantilever* consiste en una tira delgada de metal (1-2 μm de espesor), fija a un extremo y suspendida encima de la línea de transmisión por un espacio de unos micrómetros. El puente puede ser conectado en línea con la línea de transmisión (figura 4.6.a) o puede ser conectado perpendicularmente a ella (figura 4.0.b)

CLASIFICACIÓN DE LOS INTERRUPTORES MEMS							
Clasificación	Tipos		Características				
Configuración eléctrica	Serie		Contacto metal-metal (DC-50GHz) o capacitivo (10-50GHz)				
	Paralelo		Contacto metal-metal (DC-60GHz) o capacitivo (10-120GHz)				
Tipo de contacto	Metal-metal		Desde DC a unas docenas de GHz				
	Capacitivo		Desde frecuencias de RF a frecuencias >100GHz				
Configuración E/S	SPST		Un polo-un tiro				
	SPDT...SPNT		Un polo-dos tiros...un polo-n tiros				
Mecanismo de actuación	Electrostático	Rápido, bajo consumo de potencia, sencillo y altos voltajes de actuación					
		Voltaje [V]	Corriente [mA]	Potencia [mW]	Tamaño	Velocidad de conmutación [μs]	Fuerza de contacto [μN]
		20-80	0	0	pequeño	1-200	50-1000
	Magnetostático	Fuerzas de actuación grandes, alto consumo de potencia, fabricación compleja y tamaño mediano					
		Voltaje [V]	Corriente [mA]	Potencia [mW]	Tamaño	Velocidad de conmutación [μs]	Fuerza de contacto [μN]
		3-5	20-150	0-100	mediano	300-1000	50-200
	Electrotérmico	Lento, alto consumo de potencia, bajos voltajes de actuación, tamaño grande					
		Voltaje [V]	Corriente [mA]	Potencia [mW]	Tamaño	Velocidad de conmutación [μs]	Fuerza de contacto [μN]
		3-5	5-100	0-200	grande	300-10000	500-1000
	Piezoeléctrico	Fabricación complicada					
		Voltaje [V]	Corriente [mA]	Potencia [mW]	Tamaño	Velocidad de conmutación [μs]	Fuerza de contacto [μN]
		3-20	0	0	mediano	50-500	50-200
	Gota de mercurio	Aplicaciones limitadas					
	Combinación de mecanismos	Fabricación complicada, buen comportamiento.					
Movimiento	Lateral		Tamaño grande, fabricación de contactos difícil.				
	Vertical		Tamaño pequeño, adecuado para micromaquinado de superficie. Es el más común				
	Torsional		Voltaje bajo, concepto de empuja-jala, sencillo, distancia entre contactos grande.				
	Giratorio		Complicado, no se usa.				
Estructura de movimiento	Membrana		Electrodos de actuación grandes.				
	Cantilever		Viga sujeta en un extremo, es el más utilizado.				
Tecnología de fabricación	Vanguardia en circuitos para RF		Integración de sistema en un solo CI, SOC (System only CI), compatible solo con procesos CMOS/GaAs.				
	Tecnología CMOS		Cadena de procesos estándar CMOS, muy limitados, bajo costo.				
	Técnicas de unión		Integración SOC, complicado, diseños muy flexibles				
	Sin limitaciones		Integración en un empaquetado sencillo.				
	Procesos MUMPs		Bajo costo de fabricación: fabricación en grandes cantidades por lote				
Aplicación	Microelevadores		Para aplicaciones que requieren corrientes >10mA.				
	Manejo de señales de DC a RF		Por ejemplo para equipo de prueba automatizado.				
	Manejo de señales de RF		Señales de RF de baja potencia y baja corriente (<1mA)				
	Manejo de potencia en RF		Conmutación de señales de RF >10dBm				

Tabla 4.0: Clasificación de los interruptores MEMS [5].

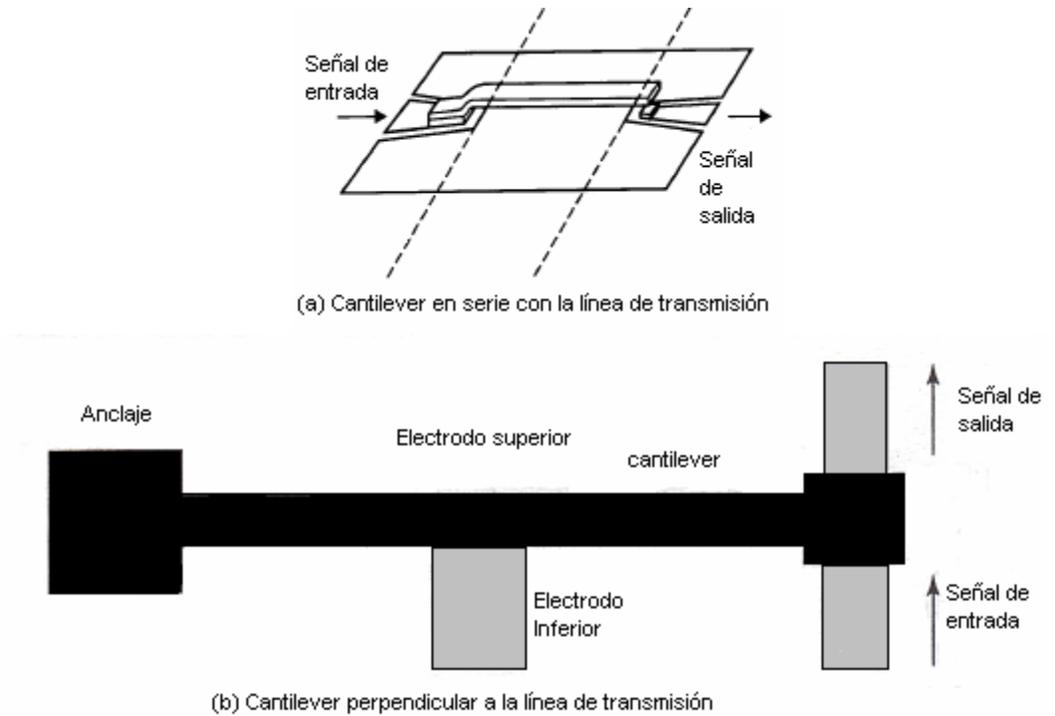


Figura 4.6: *Cantilever*: a) en línea con la línea de transmisión. b) perpendicular o de costado a la línea de transmisión.

Membranas

La membrana está hecha de una capa delgada ($0.5-1.2\mu\text{m}$) de metal (Au, Al, Cu) y generalmente se encuentra anclada a tierra por los extremos, quedando suspendida ($1.5-4\mu\text{m}$) por encima del electrodo de actuación, mediante el cual se logra el *pull in*. En las estructuras de membrana, electrodo de actuación se encuentra protegido por un dieléctrico para evitar un corto circuito entre la membrana y el electrodo al lograr el contacto.

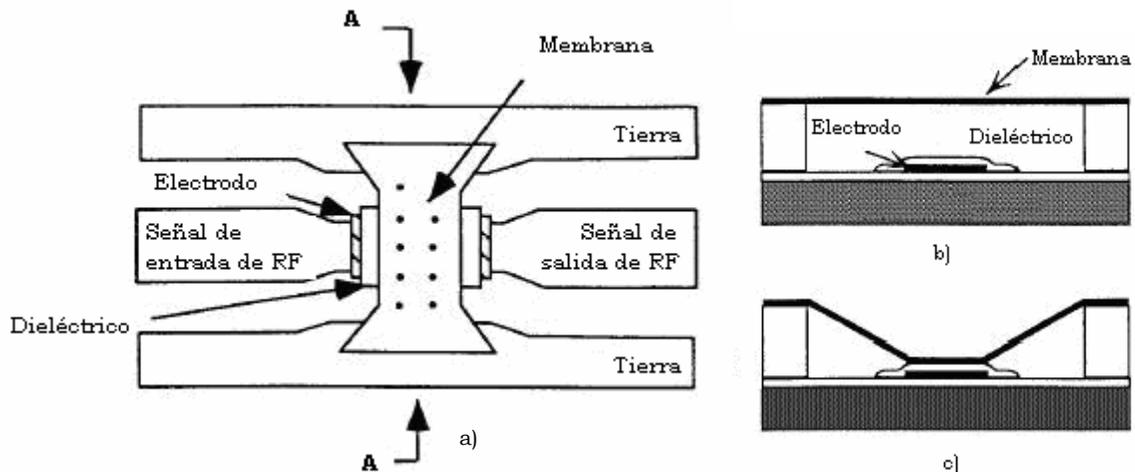


Figura 4.7: Interruptor de membrana: a) vista superior que muestra el anclaje a tierra y la suspensión por arriba del electrodo de actuación, b) interruptor de membrana en estado abierto, c) interruptor de membrana en estado cerrado.

4.3.1.2 Tipos de contacto

El contacto en un interruptor es una de las partes más importantes de la estructura, ya que de él depende la transmisión íntegra de la señal. Los contactos ideales y predilectos son los metálicos debido a sus pocas pérdidas y para obtenerlo es necesario que las dos superficies entre las que se crea el contacto sean de metal. Esta configuración se denomina metal-metal y se implementa generalmente en estructuras de *cantilever* y vigas.

Otro tipo de contacto utilizado en interruptores es el de tipo capacitivo, en el cual las superficies metálicas que establecen contacto quedan separadas por una capa de material dieléctrico, formando así un capacitor. Este tipo de contacto se denomina metal-aislante-metal o capacitivo y se implementa principalmente en estructuras de membranas.

Cabe mencionar que todos los interruptores, sin importar su tipo de contacto, presentan un espacio o hueco entre las superficies de contacto en el estado abierto. Este espacio varía mediante fuerzas electromecánicas, modificando el valor de la capacitancia del interruptor hasta alcanzar el contacto. La relación de la capacitancia en el estado cerrado entre la capacitancia del estado abierto, es un parámetro muy importante de los interruptores y mientras mayor sea su valor, el desempeño del interruptor es mejor. Este parámetro se verá más adelante de manera detallada.

4.3.1.3 Configuración eléctrica

Existen dos tipos de configuración eléctrica, en serie y en paralelo (figura 4.2). Aunque ambos contactos (metal y capacitivo) pueden utilizarse en cualquier tipo de configuración eléctrica, serie o paralelo, el contacto metal-metal es utilizado frecuentemente para los interruptores en serie, mientras que los de contacto capacitivo son utilizados para los interruptores en paralelo [6].

Interruptores en serie

Existen dos tipos de Interruptores MEMS en serie: los interruptores serie en línea y los interruptores serie de costado. La actuación de los interruptores serie en línea ocurre en la misma dirección que la línea de transmisión, mientras que la actuación los interruptores serie de costado ocurre en un plano perpendicular a la línea de transmisión. Otra diferencia entre los dos diseños es que la señal de RF pasa completamente sobre el interruptor en línea, en este caso la estructura es generalmente un *cantilever* o viga, el cual por la característica mencionada tiene que ser completamente de metal (Au, Al, Pt, etc) para transmitir adecuadamente la señal y su longitud varía entre 100-200 μm .

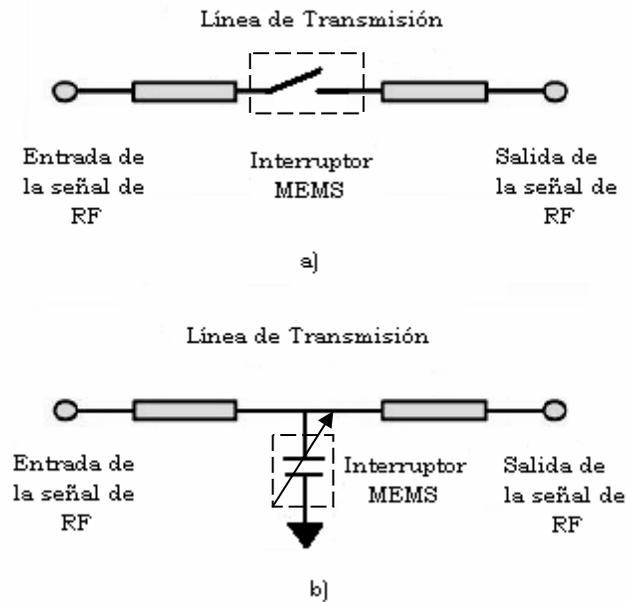


Figura 4.8: Configuración eléctrica de a) un interruptor en serie y b) un interruptor en paralelo.

En el caso de los interruptores serie de costado, la señal de RF solo pasará por el extremo que hace contacto entre el *cantilever* y la línea de transmisión, por lo tanto solo se necesita que este contacto sea de metal ($0.5\text{-}2\mu\text{m}$). Debido a que el contacto es de tipo metal-metal, el interruptor muestra bajas pérdidas de inserción.

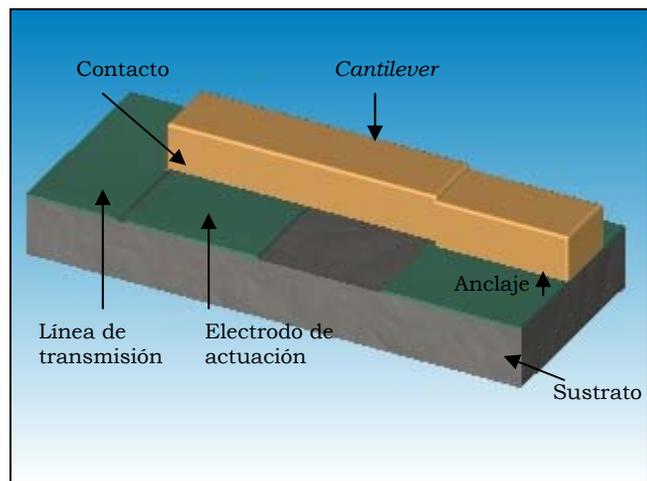


Figura 4.9: Interruptor serie en línea con estructura de *cantilever*.

Mecanismo.

La viga se encuentra suspendida por arriba de una línea de transmisión, a unas cuantas micras ($0.5-3.0\mu\text{m}$). Esta línea de transmisión se interrumpe o secciona a la altura del contacto de la viga, con la finalidad de que al bajar la viga, el contacto de ésta una la línea de transmisión y la señal pase lo mejor posible. Para lograr que la viga baje o pase del estado abierto al cerrado, es necesario un electrodo de actuación mediante el cual se aplique gradualmente una cantidad de voltaje, creándose una fuerza electrostática entre el contacto de la viga y la línea de transmisión. Cuando la fuerza electrostática rebasa la fuerza de restauración de la propia viga, se alcanza el voltaje de *pull in* y la viga se colapsa con la línea de transmisión creando el contacto. Es importante destacar que el voltaje de *pull in* ocurre a una tercera parte de la distancia original que existe entre la viga y la línea de transmisión, para los interruptores en serie. Una vez que el contacto ha sido alcanzado, el interruptor debe cambiar de su estado cerrado al abierto y para obtener el cambio, simplemente se disminuye gradualmente el voltaje del electrodo de actuación hasta que la estructura es liberada y alcanza su posición original.

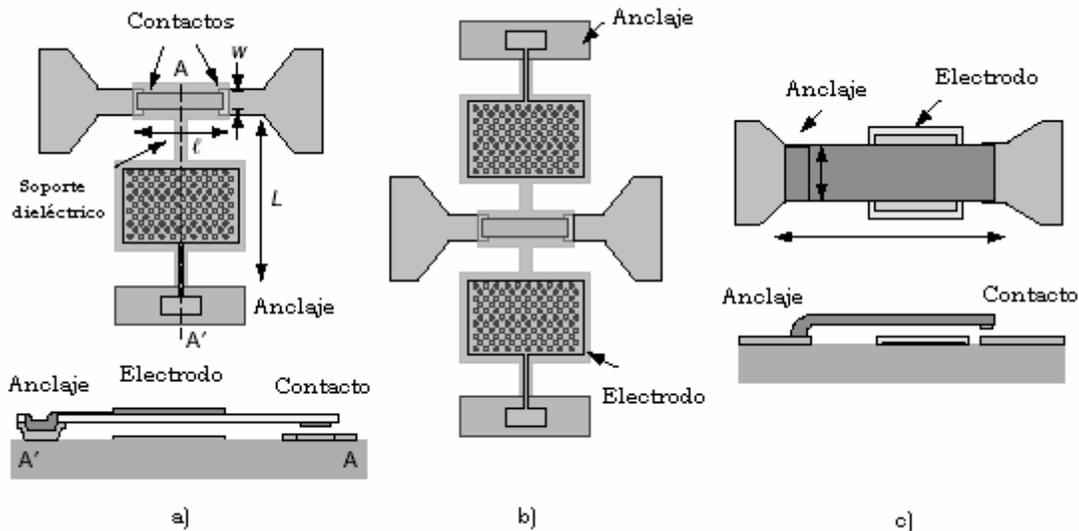


Figura 4.10: Interruptores en serie. a) De costado con un electrodo de actuación, b) de costado con dos electrodos de actuación, y c) en línea.

Interruptores en paralelo

Este tipo de interruptores utilizan las estructuras de membrana como estructura mecánica de contacto (interruptores capacitivos). La membrana se encuentra suspendida por encima de una línea de transmisión ya sea de tipo coplanar (tierra-síñal-tierra) CPW (*coplanar microwave*) o de tipo microcinta, generalmente. En el caso cuando la línea es coplanar, la membrana se ancla a ella en el plano de tierra y si es implementada con microcinta los anclajes se conectan al plano de tierra mediante huecos o stubs radiales de $\lambda/4$. Los interruptores en paralelo también pueden ser de dos tipos: en línea y de costado, aunque el de costado es el más comúnmente utilizado. En los interruptores en línea la membrana se conecta en la misma dirección que el electrodo de actuación y la línea de transmisión y en los interruptores de costado, la membrana se ancla en dirección

perpendicular a ellos. En realidad se llaman paralelos en contraste a los interruptores en serie.

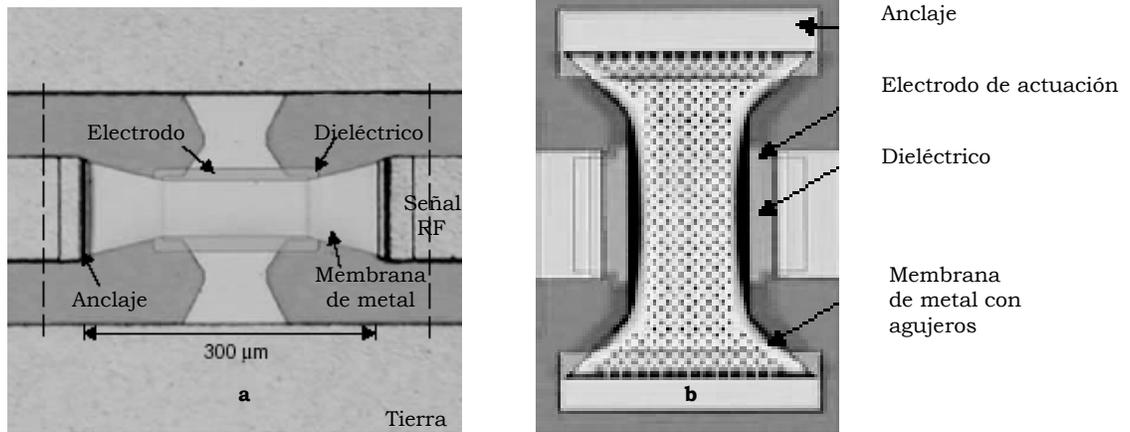


Figura 4.11: Interruptores en paralelo. a) Interruptor capacitivo de la Universidad de Michigan. b) Interruptor capacitivo Raytheon con membrana de costado.

Mecanismo

En una configuración típica de costado y con una línea de transmisión coplanar, la membrana se encuentra anclada por sus dos extremos a la tierra de la línea de transmisión y queda suspendida sobre una capa dieléctrica depositada sobre un electrodo de actuación que es parte de la línea por la que pasa la señal. Cuando la membrana está en esta posición o estado abierto, la señal de RF pasa a través de la línea de transmisión con una mínima capacitancia de C_{off} [fF] entre la línea y la membrana. Cuando un voltaje se aplica entre la membrana y el electrodo de actuación, se crea una fuerza electrostática que atrae a la membrana hacia el electrodo hasta alcanzar el voltaje de *pull in* y realizar el contacto. Esta posición incrementa la capacitancia de C_{on} [pF] formada por la línea de transmisión y la membrana a tierra. El aumento de la capacitancia en el estado cerrado del interruptor de membrana crea una pequeña impedancia entre la línea de transmisión y la membrana mandando la señal a tierra, impidiendo así que se siga transmitiendo a través de la línea de transmisión. Para restablecer el interruptor a su estado abierto se disminuye el voltaje de actuación gradualmente y la membrana se libera dejando pasar nuevamente la señal.

En una configuración en línea y utilizando una línea de transmisión coplanar, la membrana es parte de la línea de transmisión por donde pasa la señal, dejándola pasar a través de su estructura en el estado abierto y la conexión de desviación (*shunt*) a la tierra de la línea de transmisión o al *stub* de $\lambda/4$ de la microcinta se modela directamente sobre la oblea. La operación mecánica del interruptor paralelo en línea es idéntica al diseño estándar: cuando un voltaje es aplicado al electrodo, se crea una fuerza electrostática que atrae la membrana hacia el electrodo hasta alcanzar el contacto. Una vez que el interruptor se encuentra en estado cerrado, se crea una impedancia muy pequeña entre la línea de transmisión y la tierra. De esta manera se bloquea el paso de la señal en el estado cerrado. Nuevamente para cambiar de estado, el voltaje de actuación se disminuye hasta que la membrana regresa a su estado original y la señal vuelve a ser transmitida en la línea.

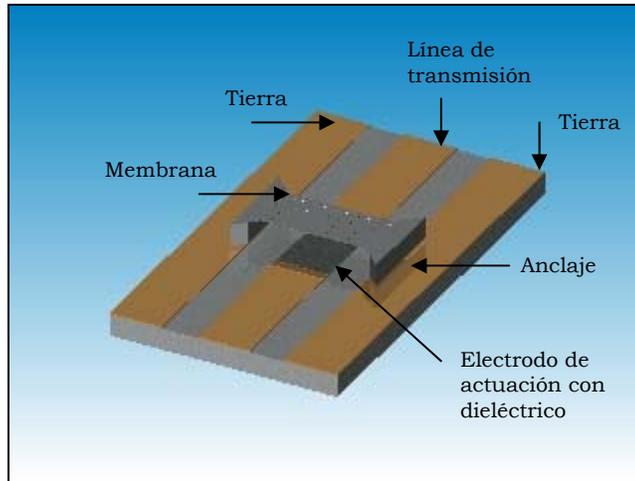


Figura 4.12: Interruptor en paralelo estándar con estructura de membrana.

4.4 Estado de la técnica de los interruptores electrostáticos MEMS

Los interruptores mostrados a continuación, son una recopilación de los trabajos desarrollados por diferentes universidades, laboratorios e industrias en los últimos años (1994-2002). Todos los interruptores utilizaron el micromaquinado de superficie como proceso de fabricación y fueron implementados sobre sustratos de Si y GaAs.

4.4.1 Interruptor serie en línea desarrollado por la Universidad de Northeastern y Analog Devices

En el año de 1999 McGruer y Zavracky, de la Universidad de Northeastern presentaron este interruptor junto con la empresa Analog Devices [7]. El interruptor está construido sobre un sustrato de silicio y su estructura de movimiento se basa en un *cantilever* de 7-9 μm de oro electroplateado, 75 μm de largo y 25-30 μm de ancho. El *cantilever* se encuentra suspendido 0.6-1.2 μm por arriba del electrodo de actuación. El electrodo de actuación tiene un espesor de 0.25 μm , un área de actuación de 15 X 25 μm y se encuentra a una distancia de 30-40 μm del anclaje del *cantilever*. Cuando el interruptor se encuentra en el estado cerrado no toca al electrodo de actuación, debido a que el área de contacto del interruptor se encuentra a 0.4-0.6 μm de la línea de transmisión y no se requiere aislar al *cantilever* del electrodo de actuación. El área de contacto es muy pequeña (5 μm^2) y consiste en dos puntos de un metal especial, del cual aún no se liberan sus características. La capa sacrificial que utiliza es cobre. El interruptor presenta un voltaje de actuación de 60-80V.

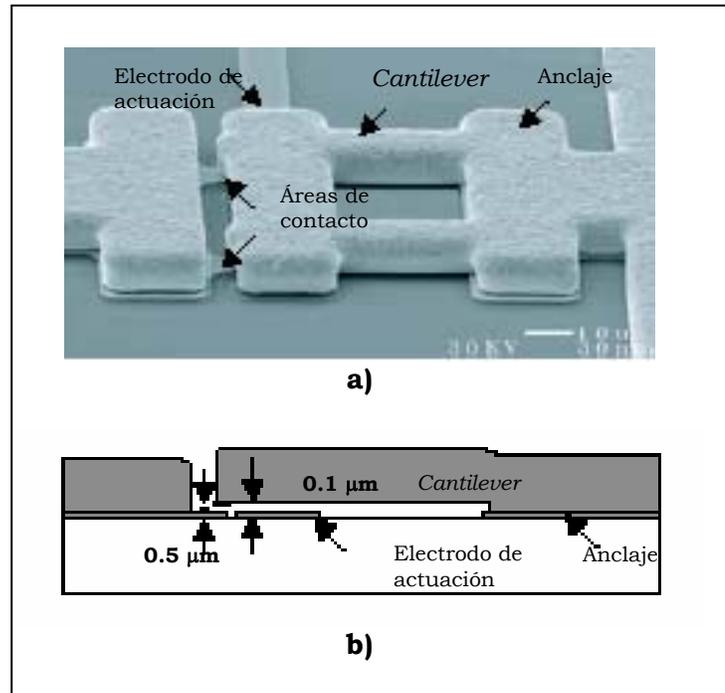


Figura 4.13: Interruptor serie en línea de la Universidad de Northeastern y Analog Devices : a) SEM (Micrografía de escaneo electrónico) del interruptor y b) corte transversal del interruptor.

INTERRUPTOR SERIE EN LÍNEA DE LA UNIVERSIDAD DE NORTHEASTERN / ANALOG DEVICES			
Parámetro	Valor	Parámetro	Valor
Longitud [μm]	75	Área de actuación [μm^2]	15 x 15
Ancho [μm]	30	Voltaje de actuación [V]	60-80
Altura [μm]	0.6-1	Velocidad de conmutación [μs]	2-3
Material	Oro	Resistencia, R_s [Ω]	1-1.5
Espesor [μm]	7-9	C_U [fF]	4
Esfuerzo residual	Bajo	Inductancia [pH]	20-30
Constata de Rigidez [N/m]	>100	Aislamiento [dB]	-40 (4 GHz)
Agujeros	No	Aislamiento [dB]	-27 (20 GHz)
Capa de sacrificio	Cobre	Pérdidas [dB]	-0.15 (0.1-20 GHz)

Tabla 4.1: Parámetros del interruptor serie en línea de la Universidad de Northeastern / Analog Devices [2].

4.4.2 Interruptor serie en línea de los Laboratorios Lincoln

Este interruptor fue desarrollado por los Laboratorios Lincoln en los años de 1999-2000 [8,9]. El sustrato utilizado fue silicio y su estructura consiste de un *cantilever* [$< 50\mu\text{m}$ de longitud] formado por tres capas: $0.2\mu\text{m}$ de SiO_2 , $0.5\mu\text{m}$ de aluminio y $0.2\mu\text{m}$ de SiO_2 . Se utiliza poliamida como capa de sacrificio y se modela de tal manera que al liberar la estructura, la superficie del *cantilever* toma una forma corrugada. El interruptor ha sido implementando con dos tipos de contacto: metal-metal y capacitivo. El interruptor metal-metal cuenta con un área de contacto pequeña ($8 \times 45\mu\text{m}$) de platino. El *cantilever* alcanza en su estado abierto, una distancia de separación con la línea de transmisión de $10\text{-}15\mu\text{m}$, obteniendo como resultado una capacitancia pequeña, entre $4\text{-}8\text{fF}$ y en el estado cerrado una capacitancia de $1\text{-}1.5\text{pF}$. El voltaje de actuación es aproximadamente 80V y su velocidad de conmutación es de $1\mu\text{s}$. El interruptor de contacto capacitivo tiene un área de contacto grande ($50 \times 150\mu\text{m}$) de aluminio y su voltaje de actuación se encuentra en el rango de $30\text{-}40\text{V}$.

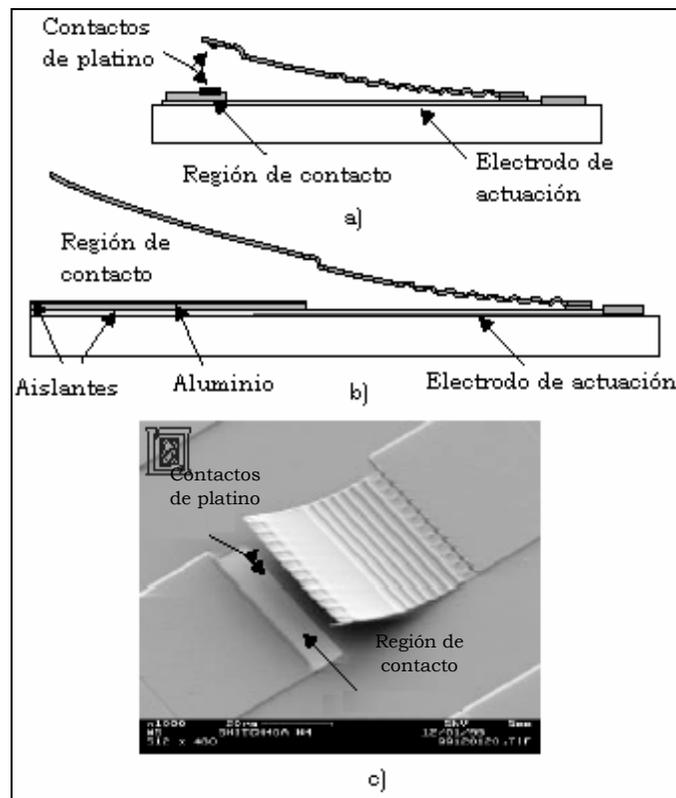


Figura 4.14: Interruptor serie en línea de los Laboratorios Lincoln: a) contacto metal-metal, b) contacto capacitivo y c) SEM (Micrografía de escaneo electrónico) del interruptor.

INTERRUPTOR SERIE EN LÍNEA DE LOS LABORATORIOS LINCOLN			
Parámetro	Valor	Parámetro	Valor
Longitud [μm]	55-200	Área de actuación [μm^2]	45 x 50
Ancho [μm]	50	Voltaje de actuación [V]	30-80
Altura [μm]	2-15	Velocidad de conmutación [μs]	1-20
Material	Óxido/Al/Óxido	Resistencia, R_s [Ω]	1-2
Espesor [μm]	0,2/0,5/0,2	C_U [fF]	4-6
Esfuerzo residual	Muy alto	Inductancia [pH]	Despreciable
Agujeros	No	Aislamiento [dB]	-40 (4 GHz)
Capa de sacrificio	Poliamida	Aislamiento [dB]	-22 (30 GHz)
Dieléctrico [μm]	SiO_2 [0,1]	Pérdidas [dB]	-0,15 (0,1-40 GHz)

Tabla 4.2: Parámetros del interruptor serie en línea de los Laboratorios Lincoln [2].

4.4.3 Interruptor serie desarrollado por Rockwel Scientific

En los años de 1995-2001[10] Mihailovich et al. desarrollaron este interruptor para la compañía Rockwel Scientific, utilizando técnicas de micromaquinado de superficie sobre un sustrato de GaAs. El interruptor consiste de una viga de metal suspendida sobre una línea de transmisión seccionada. La viga se suspende mediante la conexión a una estructura metálica que consiste de dos platos o membranas y dos pares de suspensiones aisladas. La estructura completa se ancla al sustrato mediante cuatro brazos al final de las suspensiones. El interruptor tiene un área de $250 \times 250 \mu\text{m}$ y se encuentra suspendida a $2.5 \mu\text{m}$ del sustrato. Las líneas de transmisión fueron construidas con aluminio, se utilizó poliamida como capa sacrificial, los contactos de la viga son una capa delgada de oro y los platos o estructura mecánica consistieron de una capa dieléctrica de dióxido de silicio ($1-2 \mu\text{m}$). Los electrodos de actuación del interruptor miden $75 \times 75 \mu\text{m}$ presentándose un voltaje de *pull in* entre 50-60V.

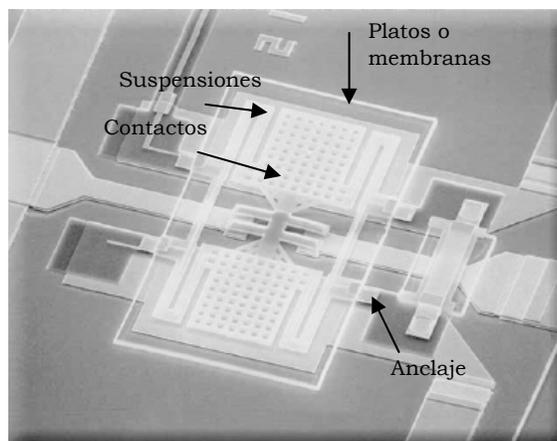


Figura 4.15: Interruptor en serie desarrollado por Rockwel Scientific.

Este tipo de interruptor ha mejorado aspectos mecánicos de los interruptores MEMS en serie, implementando *dimples* dieléctricos en los platos. Los *dimples* actúan como un mecanismo de freno para prevenir el contacto físico entre los electrodos de actuación y las membranas, además de eliminar el efecto de pegosidad (*stiction*) entre ellos.

INTERRUPTOR EN SERIE DESARROLLADO POR ROCKWEL SCIENTIFIC			
Parámetro	Valor	Parámetro	Valor
Longitud [μm]	250	Área de actuación [μm^2]	75 X 75 (X2)
Ancho [μm]	150	Voltaje de actuación [V]	50-60
Altura [μm]	2-2.5	Velocidad de conmutación [μs]	8-10
Material	Óxido/Au	Resistencia, R_s [Ω]	0.8-2
Espesor [μm]	2.0/0.25	C_u [fF]	1.75-2
Esfuerzo residual [MPa]	bajo	Inductancia [pH]	40-60
Constante de rigidez [N/m]	15	Aislamiento [dB]	-50 (4 GHz)
Agujeros	si	Aislamiento [dB]	-30 (40 GHz)
Capa de sacrificio	Poliamida	Aislamiento [dB]	-20 (90 GHz)
Liberación de la viga	Grabado por plasma	Pérdidas [dB]	-0.1 (0.1-50 GHz)

Tabla 4.16: Parámetros del interruptor en serie desarrollado por Rockwel Scientific [2].

4.4.4 Interruptor en paralelo de contacto capacitivo desarrollado por Raytheon

En 1995-2002 Goldsmith y sus colaboradores desarrollaron para Texas Instruments, ahora parte de Raytheon, el primer interruptor en paralelo MEMS capacitivo [11,12]. El interruptor está construido sobre un sustrato de silicio de alta resistividad ($>100\Omega\text{m}$), el cual se encuentra aislado con una capa de $1\mu\text{m}$ de dióxido de silicio. La línea de transmisión es una guía de onda coplanar de $4\mu\text{m}$ de aluminio y el electrodo de actuación tiene un espesor de $0.4\mu\text{m}$ de una aleación de tungsteno. El electrodo se encuentra aislado por una capa delgada de nitruro de silicio, la cual bloquea la señal de control de dc (voltaje) para evitar un corto circuito durante el estado activo del interruptor, y permite que la señal de RF se acople capacitivamente de una membrana al electrodo de actuación. La membrana consiste de una capa delgada de aluminio menor a $0.5\mu\text{m}$ de espesor y se encuentra anclada en cada extremo a la tierra de la línea de transmisión, quedando suspendida $3-5\mu\text{m}$ por arriba de la conexión entre el electrodo de actuación y la línea de transmisión.

Cuando no se aplica una fuerza electrostática al interruptor, la membrana se mantiene suspendida y la señal de RF experimenta una capacitancia debido a dicha membrana anclada a tierra del orden de 20-50fF. Cuando la fuerza electrostática es aplicada entre el electrodo de actuación y la membrana, la membrana se colapsa sobre el electrodo de actuación y la superficie dieléctrica formando una baja

impedancia. La capacitancia típica de este estado se encuentra entre 3-4pF. El interruptor presentó pérdidas de inserción de 0.15dB a 10GHz y 0.28dB a 35GHz. Respecto al aislamiento, los valores obtenidos fueron de 15dB a 10GHz y 35dB a 35GHz.

Este interruptor ha sido ampliamente utilizado en desplazadores de fase para las las bandas X y K y es considerado uno de los interruptores capacitivos en paralelo más maduros a la fecha.

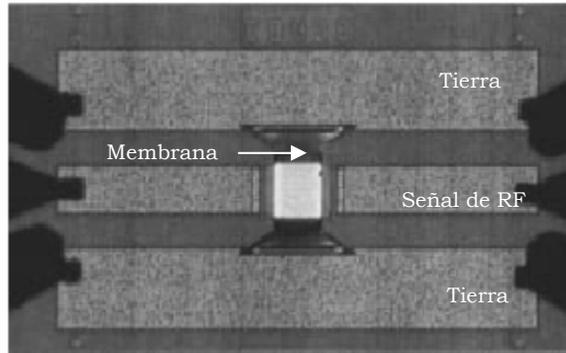


Figura 4.17: Micrografía del interruptor capacitivo en paralelo desarrollado por Raytheon en su estado cerrado.

INTERRUPTOR CAPACITIVO EN PARALELO DESARROLLADO POR RAYTHEON			
Parámetro	Valor	Parámetro	Valor
Longitud [μm]	270-350	Área de actuación [μm^2]	80 X 100
Ancho [μm]	50-200	Voltaje de actuación [V]	30-50
Altura [μm]	3-5	Velocidad de conmutación [μs]	≈ 5
Tipo de membrana	Aluminio	Resistencia, R_s [Ω]	0.25-0.35
Espesor [μm]	0.5	C_d [pF]	3-4
Esfuerzo residual [MPa]	10-20	C_U [fF]	20-50
Constante de rigidez [N/m]	6-20	Inductancia [pH]	5-10
Agujeros [μm]	Si (3-5)	Aislamiento [dB]	-15 (10GHz)
Capa de sacrificio	Poliamida	Aislamiento [dB]	-35 (35 GHz)
Liberación de la viga	Grabado por plasma	Sustrato	Silicio
Dieléctrico [μm]	Si_3N_4 (0.1)	Pérdidas de inserción [dB]	-0.1 (0.1-50 GHz)

Tabla 4.18: Parámetros del interruptor capacitivo en paralelo desarrollado por Raytheon [2].

4.4.5 Interruptor paralelo en línea de contacto metal-metal desarrollado por la Universidad de Michigan

Este interruptor en paralelo fue desarrollado por Muldavin y Rebeiz en la Universidad de Michigan en 2001 [13]. El interruptor está diseñado sobre un sustrato de silicio. La primera capa de $0.3\mu\text{m}$ de oro define el electrodo de actuación ($140 \times 100\mu\text{m}$), el cual es conectado al plano de tierra mediante líneas de alimentación de voltaje de alta resistividad. Una capa de $0.2\mu\text{m}$ de nitruro aísla al electrodo y a las líneas de alta resistividad de la tierra de la línea coplanar CPW. La segunda capa de oro tiene un espesor de $0.4\mu\text{m}$ y se deposita encima del nitruro, conectándose a la tierra de la línea de transmisión. Esta segunda capa de metal forma el contacto metal-metal con la membrana mediante unas líneas grabadas por debajo de la membrana, con espacios de $30\mu\text{m}^2$. Estos espacios o aberturas de la segunda capa de oro son esenciales para permitir que se ejerza la fuerza electrostática entre el electrodo de actuación y la membrana. La distancia entre la membrana y el electrodo es de $1.7\text{-}2.2\mu\text{m}$ y se registró una capacitancia en estado abierto de 130fF , lo que da un alto aislamiento de -40dB de $0.1\text{-}5\text{GHz}$ y disminuye a -20dB a 40GHz . El voltaje de *pull in* se encuentra entre $25\text{-}35\text{V}$.

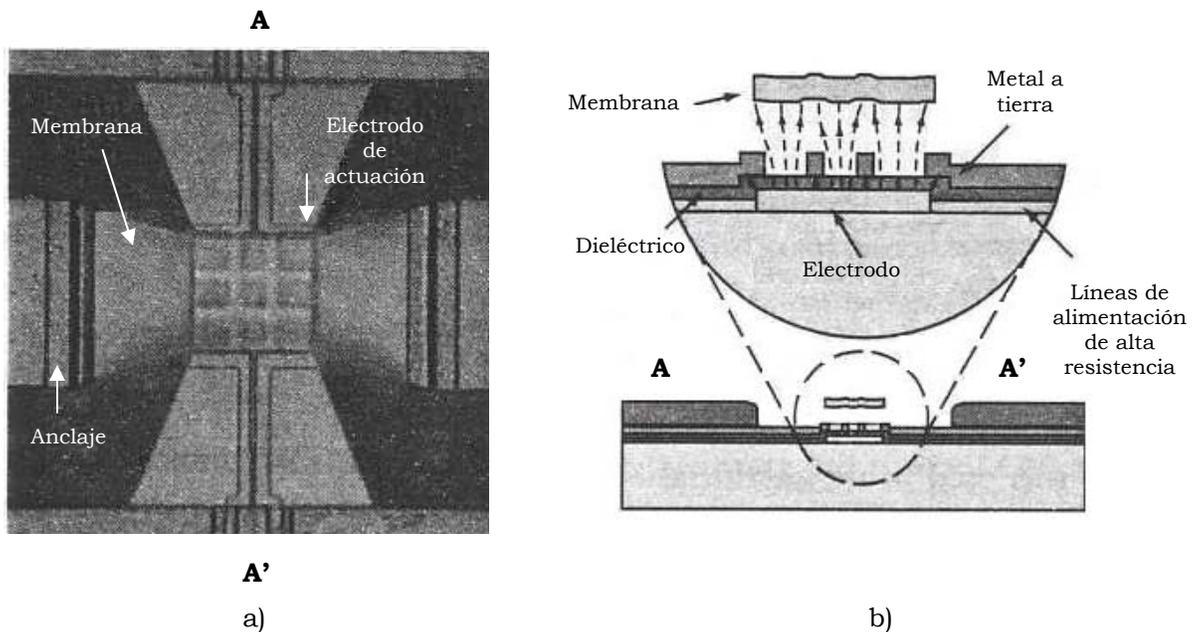


Figura 4.19: Fotomicrografía del interruptor paralelo en línea de contacto metal-metal desarrollado por la Universidad de Michigan. a) Vista aérea del interruptor en estado cerrado. b) Acercamiento al área de contacto.

INTERRUPTOR PARALELO EN LÍNEA DE CONTACTO METAL-METAL DESARROLLADO POR LA UNIVERSIDAD DE MICHIGAN			
Parámetro	Valor	Parámetro	Valor
Longitud [μm]	250-350	Área de actuación [μm^2]	140 X 100
Ancho [μm]	40-140	Voltaje de actuación [V]	25-35
Altura [μm]	1.7-2.2	Resistencia, R_s [Ω]	0.15-0.35
Tipo de membrana	Oro	C_d [pF]	0.5-3
Espesor [μm]	0.8-1.0	C_U [fF]	130
Esfuerzo residual [MPa]	20-40	Inductancia [pH]	5-15
Constante de rigidez [N/m]	20-60	Aislamiento [dB]	-40 (0.1-5GHz)
Agujeros [μm]	No	Aislamiento [dB]	-20 (40 GHz)
Capa de sacrificio	Fotorresist/ SiO_2	Sustrato	Silicio
Liberación de la viga	CPD	Pérdidas de inserción [dB]	-0.03 (10GHz)
Dieléctrico [μm]	Si_3N_4 (0.1-0.2)	Pérdidas de inserción [dB]	-0.05 (30GHz)

Tabla 4.20: Parámetros del interruptor paralelo en línea, metal-metal de la Universidad de Michigan [2].

4.4.6 Interruptor en paralelo de bajo voltaje de actuación desarrollado por la Universidad de Michigan

Este interruptor fue diseñado por Pacheco y sus colaboradores en la Universidad de Michigan en el año 2000 y se caracteriza por trabajar con bajos voltajes de actuación [14]. El interruptor está fabricado sobre un sustrato de $400\mu\text{m}$ de silicio de alta resistividad y utiliza una guía de onda coplanar de tierra finita FGCPW, la cual consiste de una capa metálica de $0.05/0.75\mu\text{m}$ de Ti/Au. El área de actuación del interruptor es cubierta por una capa aislante de $0.1\mu\text{m}$ de nitruro de silicio, seguida de $3\mu\text{m}$ de poliamida como capa sacrificial. La estructura del interruptor se compone de $2\mu\text{m}$ de níquel electroplateado y consta de dos placas ancladas al sustrato en sus extremos mediante suspensiones en forma de serpentina. Estas suspensiones junto con grandes áreas de actuación ayudan al interruptor a alcanzar bajos voltajes de actuación, ya que ayudan a disminuir la constante de rigidez de la estructura. Las dos placas se encuentran unidas mediante un plato central que provee una capacitancia en el conductor central de la línea coplanar. El voltaje de actuación se aplica entre el plano de tierra de la línea coplanar y el plato central, y cuando éste se colapsa sobre la línea de transmisión, la alta capacitancia que se presenta en el conductor central ocasiona un corto circuito en la señal de RF.

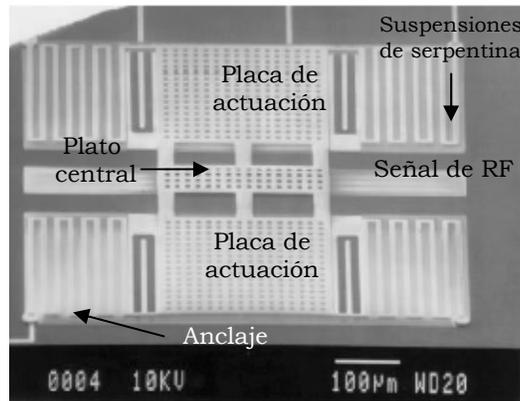


Figura 4.21: Interruptor de bajo voltaje de actuación diseñado y fabricado por la Universidad de Michigan.

INTERRUPTOR EN PARALELO DE BAJO VOLTAJE DE ACTUACIÓN DESARROLLADO POR LA UNIVERSIDAD DE MICHIGAN			
Parámetro	Valor	Parámetro	Valor
Longitud [μm]	~650	Área de actuación [μm^2]	250 X 250
Ancho [μm]	~550	Voltaje de actuación [V]	9
Altura [μm]	3	C_d [pF]	2.25
Tipo de membrana	Níquel electroplateado	C_u [fF]	47
Espesor [μm]	2	Sustrato	Silicio
Agujeros [μm]	si	Aislamiento [dB]	-15dB (15 GHz)
Capa de sacrificio	Poliamida	Aislamiento [dB]	-26dB (40 GHz)
Dieléctrico [μm]	Si_3N_4 (0.1)	Número de suspensiones	5

Tabla 4.6: Parámetros del interruptor de bajo voltaje de actuación de la Universidad de Michigan.

4.4.7 Interruptor de torsión *pull-push*

Este tipo de interruptor ha sido propuesto de manera independiente por Hah [15,16], Chiao [17] y sus colaboradores en una configuración tipo serie y Milanovic y sus colaboradores propusieron una configuración en paralelo [18,19]. La configuración consta de un *cantilever* anclado al sustrato mediante una viga de torsión y cuenta con dos electrodos de actuación, uno que *jala* y otro que *empuja* al *cantilever*. Uno de los electrodos jala al *cantilever* para llegar al estado cerrado y el otro electrodo lo empuja en dirección a su posición original para pasar al estado abierto, proporcionando una altura superior a la del estado original. Este tipo de configuración asemeja en su movimiento a un sube y baja y dentro de las principales ventajas que tiene es su bajo voltaje de actuación debido a las vigas de torsión y a la utilización de pequeñas distancias entre las áreas de contacto sin sacrificar el aislamiento. El aislamiento se ve beneficiado al aumentar la distancia entre las superficies de contacto cuando se aplica el voltaje al electrodo de empuje alcanzando una distancia máxima mayor a la original en el estado abierto.

El interruptor desarrollado por Hah y sus colaboradores fue diseñado sobre un sustrato de GaAs, en el cual las líneas de transmisión y los electrodos de actuación fueron formados con oro platinado. El *cantilever* está formado por una capa múltiple de titanio, oro y oro platinado (0.02/0.05/1.1 μm) y se encuentra aislado de los electrodos de actuación mediante una capa de 0.2 μm de SiN_x. El área de contacto unida al *cantilever* tiene un área de 90 X 90 μm y también está compuesta por oro. El *cantilever* se encuentra suspendido a 1 μm de distancia de la línea de transmisión en su posición original y presenta un aislamiento >28 dB a 4 GHz cuando el *cantilever* se encuentra a la máxima distancia de la línea de transmisión, cuando el electrodo de empuje está activo y las pérdidas de inserción son menores de 2dB a la misma frecuencia. El voltaje de *pull in* para el electrodo que jala es de 3-14V y para el electrodo de empuje es de 5-16 V.

INTERRUPTOR DE TORSIÓN, EMPUJA-JALA DISEÑADO POR HAH Y SUS COLABORADORES			
Parámetro	Valor	Parámetro	Valor
Longitud-electrodo superior (lte) [μm]	100-400	Dieléctrico [μm]	Si ₃ N ₄ (0.2)
Longitud-electrodo inferior [μm]	0.8lte	Área de contacto [μm^2]	90 X 90
Longitud-cantilever [μm]	lte-3lte	Voltaje de actuación [V]	3-16
Ancho-cantilever [μm]	50	C _d [pF]	0.6
Altura-cantilever [μm]	1	C _U [fF]	15
Tipo de cantilever	SiN _x /Ti/Au/Au plateado	Sustrato	GaAs
Espesor [μm]	0.2/0.02/0.05/1.1	Aislamiento [dB]	>-28dB (4 GHz)
Agujeros [μm]	si	Pérdidas de inserción [dB]	<-2dB (4 GHz)

Tabla 4.7: Parámetros del interruptor de torsión, *pull-push* diseñado por Hah y sus colaboradores.

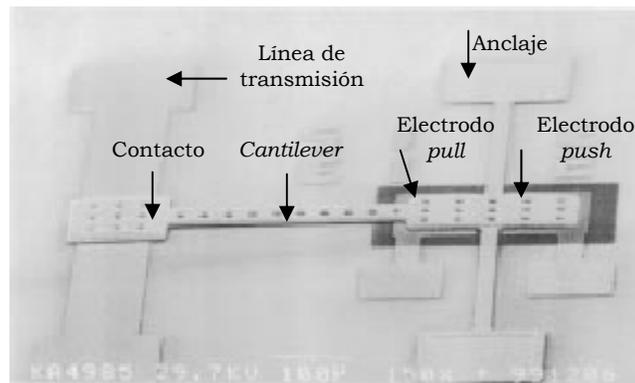


Figura 4.22: Interruptor de torsión, *pull-push*, en serie diseñado por Hah y colaboradores.

Conclusiones

Los interruptores MEMS para RF son dispositivos que mediante movimiento mecánico y una señal de control logran la conmutación de dos estados, estado abierto y estado cerrado, donde existe o no transferencia de la señal de RF y están especialmente diseñados para operar a frecuencias de 0.1 a 100 GHz. El tipo de actuación que requieren para lograr el movimiento mecánico puede ser electrostática, magnetostática, piezoeléctrica o térmica, pero las configuraciones más fáciles de implementar, con poco consumo de potencia y que hasta la fecha han sido probadas en un alto rango de frecuencias son las de actuación electrostática; por lo que el estudio que se realizó en este trabajo se enfocó en los interruptores que utilizan dicho tipo de actuación.

Algunos de los parámetros que deben tomarse en cuenta en el diseño de un interruptor MEMS son la constante de rigidez, el voltaje de actuación, la frecuencia de resonancia, la velocidad de conmutación, la resistencia de contacto, las pérdidas de inserción, el aislamiento y el factor de calidad de conmutación. El voltaje es la señal de control del interruptor y su máximo valor es el voltaje de actuación con el cual el interruptor alcanza el contacto. El voltaje de actuación depende del voltaje de *pull in*, el cual ocurre cuando el interruptor se ha desplazado una tercera parte de la distancia original entre los contactos. Una vez que esta distancia es alcanzada, la fuerza electrostática sobrepasa a la fuerza de restauración del interruptor y el interruptor alcanza el contacto. Uno de los objetivos en el diseño de los interruptores MEMS es el de trabajar con bajos voltajes de actuación, esto puede ser obtenido disminuyendo la distancia entre contactos o disminuyendo la constante de rigidez del interruptor, la primera opción no es del todo factible ya que disminuir la distancia entre contactos afecta el aislamiento, así, disminuir la constante de rigidez es una buena opción. La constante de rigidez del interruptor puede ser disminuida por medio de algunas estructuras llamadas *meanders*, las cuales tienen diversas formas como las serpentinas y sirven para darle amortiguamiento al interruptor, logrando disminuir su rigidez y permitiendo una menor aplicación de voltaje para lograr el contacto. Las pérdidas de inserción son una medida de la atenuación de la señal al pasar por el interruptor en el estado cerrado, tratando siempre de minimizarlas. El aislamiento es una medida del acoplamiento entre las terminales de entrada y salida cuando el interruptor está en estado abierto, siendo uno de los objetivos de diseño aumentar este valor. El factor de calidad es una figura de mérito del desempeño del interruptor en sus dos estados; si el interruptor presenta pérdidas de inserción bajas y un alto aislamiento, el factor de calidad será alto, ya que si las pérdidas de inserción son mínimas, la resistencia de contacto en estado cerrado es pequeña y la capacitancia es muy grande; y si aislamiento es grande, la capacitancia del interruptor en el estado abierto es muy pequeña, lo que influye de manera positiva en el factor de calidad.

Los interruptores MEMS pueden ser clasificados de acuerdo a diferentes criterios, como el tipo de contacto, el tipo de estructura de actuación o su configuración eléctrica. Los tipos de contacto que utilizan los interruptores pueden ser de tipo metal-metal o de tipo capacitivo y las estructuras de actuación suelen ser vigas o *cantilevers* y membranas. De acuerdo a su configuración eléctrica los interruptores MEMS pueden ser clasificados en serie o en paralelo. Los interruptores en serie pueden tener una configuración en línea o de costado a la

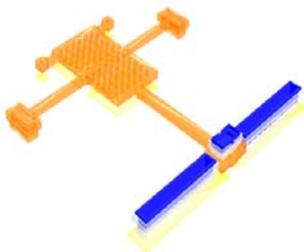
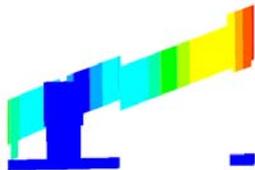
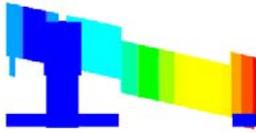
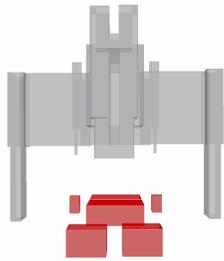
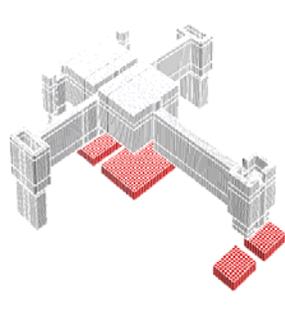
línea de transmisión y generalmente su estructura de actuación es una viga o *cantilever*, aunque también se utilizan las membranas. En este tipo de interruptores los contactos de tipo metal-metal suelen ser muy comunes debido a que este tipo de contacto proporciona un número de pérdidas más bajo. Los interruptores en paralelo generalmente utilizan membranas de actuación ancladas a la tierra de una línea de transmisión coplanar y su tipo de contacto es capacitivo aunque existen variaciones de contacto metal-metal.

Los interruptores MEMS ofrecen un desempeño sustancialmente más alto que los interruptores basados en diodos PIN y en transistores de efecto de campo FET, por esta razón, el objetivo del presente trabajo es el de diseñar un interruptor basado en esta tecnología para ser implementado en el desplazador de una antena de arreglos de fase. De acuerdo al estado de la técnica de los interruptores MEMS y a las características físicas de la antena de arreglos de fase, se determinó que el tipo de interruptor que se diseñará tendrá una configuración en serie.

Bibliografía del capítulo 4

- [1] Rebeiz G., Muldavin J. *RF MEMS switches and switch circuits*. IEEE Microwave Magazine. December 2001.
- [2] Rebeiz G. *RF MEMS. Theory, design and technology*. Wiley-Interscience. U.S.A 2003.
- [3] Vendik I., Vendik O., Kollberg E. *Communication Quality Factor of Two-State Switchable Devices*. IEEE Transactions on Microwave Theory and Techniques. Vol. 48. No.5. May 2000.
- [4] Varadan V., Vinoy K., Jose K. *RF MEMS and Their Applications*. Wiley. U.S.A 2003.
- [5] Oberhammer, J. *Novel RF MEMS switch and packaging concepts*. Microsystems Technology Department of Signals, Sensors and Systems Royal Institute of technology.
- [6] Yao J. *RF MEMS from a device perspective*. Topical Review. J. Micromech. Microeng. 10. U.K. 2000.
- [7] McGruer N., Zavackry P., Morrison R., Majumder S., Potier D. y Schirmer M. *RF and Current handling performance of electro-statically actuated microswitches*. Sensor Expo, Cleveland, OH, 1999.
- [8] Bozler C., Drangmeister R., Duffy S., Gouker M., Knecht J., Kushner L., Parr R., Rabe S. y Travis L. *MEMS microswitch arrays for reconfigurable distributed microwave components*. IEEE MTT-S International Microwave Symposium Digest, Boston, MA. June 2000.
- [9] Duffy S., Bozler C., Rabe S., Knecht J., Travis L., Wyatt P., Keast C., Gouker M. *MEMS microswitches for reconfigurable microwave circuitry*. Microwave and Wireles Comp. Lett., Vol. 11. No.3. March 2001.
- [10] Mihailovich R., Kim M, Hacker J., Sovero E., Studer J., Higgins J., DeNatale J. *MEM Relay for reconfigurable RF circuits*. IEEE Microwave Wireless Comp. Lett., Vol.11. No.2. February 2001.
- [11] Goldsmith C., Randall J., Eshelman S., Lin T., Denniston D., Chen S., Norvell B. *Characteristics of micromachined switches at microwave frequencies*. IEEE MTT-S International Microwave Symposium Digest, San Francisco, CA. June 1996.
- [12] Goldsmith C., Yao Z., Eshelman S. y Denniston D. *Performance of low loss RF MEMS capacitive switches*. IEEE Microwave Guided Wave Lett., Vol. 8, No.8. August 1998.

- [13] Muldavin J. y Rebeiz M. *Inline capacitive and DC-contact MEMS shunt switches*. IEEE Microwave Wireless Comp. Lett., Vol 11, No.8. August 2001.
- [14] Pacheco S., Katehi L. y Nguyen C. *Design of low actuation voltaje RF MEMS switch*. IEEE MTT-S International Microwave Symposium Digest. 2000.
- [15] Hah D., Yoon E. y Hong S. *A low voltage actuated micromachined microwave switch using torsion springs and leverage*. IEEE MTT-S International Microwave Symposium Digest. Boston, MA. June 2000.
- [16] Hah D., Yoon E. y Hong S. *A low-voltage actuated micromachined microwave switch using torsion springs and leverage*. IEEE Trans. Microwave Theory Tech., Vol. 48, No. 12. December 2000.
- [17] Chiao J., Fu Y., Lin Y. y Choudhury D. *MEMS milimeter-wave components*. IEEE MTT-S International Microwave Symposium Digest. Anaheim, CA. June 1999.
- [18] Milanovic V., Maharbiz M., Singh A., Warneke B., Zhou N., Chan H. y Pfister K. *Microrelays for batch transfer integration in RF systems*. 13th IEEE International Conference on Microelectromechanical Systems. January 2000.
- [19] Milanovic V., Maharbiz M. y Pfister K. *Batch transfer integration of RF microrelays*. IEEE Microwave Guided Wave Lett. Vol.10, No.8. August 2000.



5. Diseño del interruptor MEMS

Capítulo 5. Diseño del interruptor MEMS

5.1 Especificaciones de diseño

Las especificaciones de diseño del interruptor electrostático fueron determinadas mediante algunas características propias de la antena de arreglos de fase de la que será parte, como la banda de frecuencia en la que operará, las dimensiones adecuadas para dicha frecuencia y el tipo de configuración eléctrica que se adapta mejor al tipo de los arreglos de fase. Respecto al voltaje de actuación, el estado de la técnica de los interruptores MEMS electrostáticos reporta en general altos voltajes de actuación, aunque uno de los objetivos de diseño es disminuir dicho voltaje. Por esta razón el presente trabajo tiene como uno de sus objetivos de diseño el obtener un voltaje de actuación <20 V. Otra especificación de diseño es el factor de calidad de conmutación FCC, el cual se busca sea >5000 (valor del FCC de los interruptores basados en diodo PIN). Además de dichas especificaciones, el interruptor debe ser propuesto bajo la fabricación de un proceso comercial, debido a que esto implica un menor costo para instituciones que no poseen la infraestructura suficiente para la fabricación de un dispositivo MEMS y un menor tiempo con respecto a la propuesta de un proceso particular en el cual se necesita la investigación de las propiedades y compatibilidad de diversos materiales entre otras cuestiones.

De esta manera, las especificaciones de diseño son:

1. Operación en la banda Ka.
2. Dimensiones de 500×500 μm .
3. Configuración eléctrica en serie.
4. Voltaje de actuación <20 V.
5. Pérdidas de inserción < 1 dB.
6. Aislamiento > 30 dB.
5. Factor de calidad de conmutación $K > 5000$.
6. Proceso de fabricación comercial.

5.2 Selección del tipo de interruptor

La configuración eléctrica más adecuada para que el interruptor se pueda adaptar a los desplazadores de fase de los cuales será parte, es una configuración en serie. Debido a que dicho interruptor debe poseer un bajo voltaje de actuación y un alto factor de calidad de conmutación, se escogió una estructura torsional, la cual presenta una viga de torsión que disminuye el voltaje de actuación [1]. Muchas veces disminuir el voltaje de actuación implica disminuir la distancia entre contactos, lo que afecta el aislamiento del interruptor y por consiguiente su factor de calidad. El aislamiento depende de la capacitancia en estado abierto C_u y si la distancia entre contactos es pequeña, esta capacitancia será grande y el aislamiento será pequeño. Una configuración de tipo torsional proporciona un bajo voltaje de actuación sin sacrificar el aislamiento, ya que su movimiento rotacional permite aumentar la distancia original del interruptor en el estado abierto proporcionando un alto aislamiento y un bajo voltaje de actuación. Este tipo de interruptor también

es llamado de empuja-jala (*push-pull*) (figura 5.0) y su mecanismo de actuación es el siguiente:

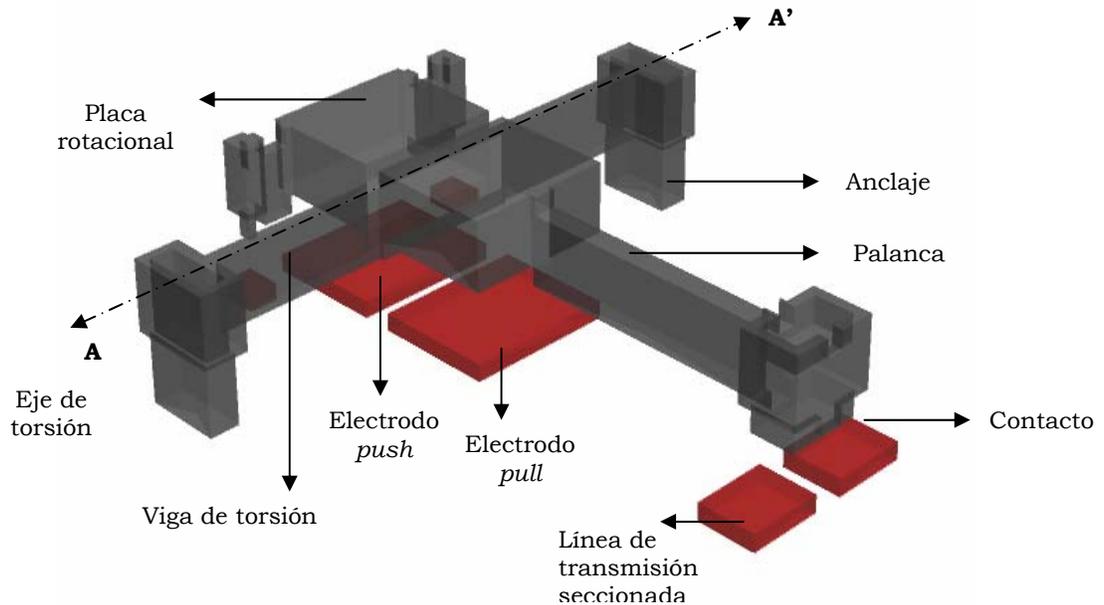


Figura 5.0: Interruptor de torsión, empuja-jala en serie de costado.

La línea de transmisión se encuentra seccionada y el interruptor se encuentra en estado abierto originalmente (figura 5.1.a). Cuando la palanca es atraída por fuerza electrostática hasta hacer contacto con la línea de transmisión, la señal de RF puede ser transmitida y el interruptor cambia al estado cerrado. El aislamiento del interruptor se determina mediante la capacitancia en estado abierto C_u , esta capacitancia es inversamente proporcional a la distancia entre el contacto y la línea de transmisión y el aislamiento es más grande mientras esta distancia sea mayor. Para lograr un alto aislamiento, esta configuración de empuja-jala consiste de una palanca conectada a una placa rotacional, la cual rota sobre un eje de torsión por medio de una viga de torsión. La viga de torsión se encuentra anclada en sus extremos al sustrato. El interruptor consta de dos electrodos fijados al sustrato, uno es un electrodo *pull* y el otro es un electrodo *push*. Cuando el voltaje es aplicado al electrodo *pull*, el contacto es atraído a la línea de transmisión hasta hacer contacto con ella (figura 5.1.b). Cuando el voltaje de *pull* es suprimido y se aplica el voltaje de *push*, la palanca y su contacto son levantados (figura 5.1.c). La altura de contacto en el estado abierto es amplificada por la palanca. De esta manera reducimos la distancia entre el contacto y la señal de transmisión para reducir el voltaje de actuación y mantener un alto aislamiento.

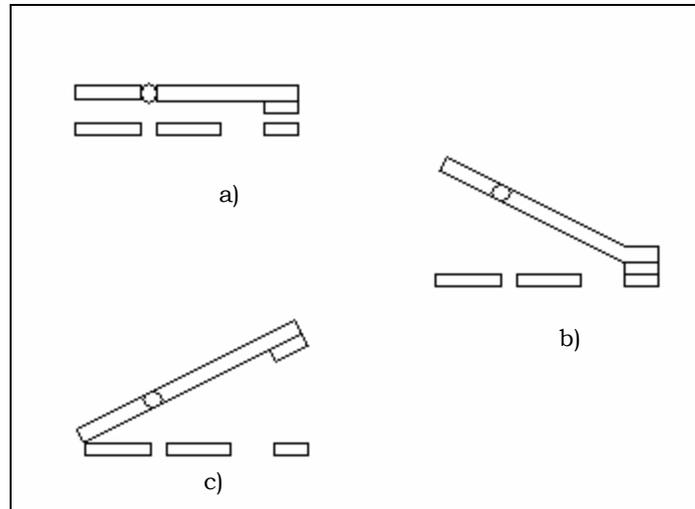


Figura 5.1: Interruptor de torsión: a) Sin voltaje aplicado. b) En estado cerrado (cuando el voltaje que jala es aplicado). c) En estado abierto (cuando el voltaje de empuje es aplicado).

5.3 Selección del proceso de fabricación

Debido a que el proceso de fabricación del interruptor debía ser un proceso comercial económico, sencillo, de fácil manejo, que proporcionara soporte y que estuviera al alcance de los recursos con que cuenta el proyecto, se decidió escoger entre uno de los procesos multiusuario MUMPs de MEMSCAP.

El proceso seleccionado fue el proceso PolyMUMPS debido a la diversidad de posibles combinaciones entre sus capas estructurales, lo que lo hace ser un proceso muy versátil para la construcción de diversos dispositivos. Al ser un proceso flexible y relativamente económico, PolyMUMPS es el proceso más popular de los procesos MUMPs y esto mismo ha hecho que diversas instituciones de investigación dentro del país hayan volteado en esta dirección para diseñar, fabricar y probar sus dispositivos de investigación bajo este proceso. De esta manera PolyMUMPS es una herramienta que además de ser flexible, abría una nueva línea de investigación donde la Universidad Nacional Autónoma de México no había entrado y en la cual existía la oportunidad de colaborar con diversas instituciones (por ser un proceso multiusuario) en la fabricación de dispositivos de prueba para desarrollo de investigación y mejoramiento del proceso.

Como se vio en el capítulo 2, el proceso se realiza sobre una oblea de silicio clase (100) y con resistividad de $0.01 \Omega\text{m}$, la cual está aislada mediante una capa de nitruro de silicio. El proceso cuenta con tres capas de polisilicio de diferentes resistividades, dos de las capas son estructurales y una es el plano de tierra. Existen dos capas de sacrificio y una capa laminar de oro. Las propiedades de dichos materiales se muestran en las tablas 5.0, 5.1 y 5.2.

5.3.1 Características y propiedades de los materiales utilizados en el proceso PolyMUMPs

CARACTERÍSTICAS FÍSICAS DE LOS MATERIALES DEL PROCESO POLYMUMPS		
Material	Espesor [μm]	Densidad [kg/m ³]
Silicio	675	2330
Nitruro	0.6	3200
Poly 0	0.5	2230
Poly 1	2.0	2230
Poly 2	1.5	2230
Oro	0.5	19320

Tabla 5.0: Características físicas de los materiales del proceso PolyMUMPs.

PROPIEDADES MECÁNICAS DE LOS MATERIALES DEL PROCESO POLYMUMPS			
Material	Esfuerzo Residual [MPa]	Módulo de Young [GPa]	Razón de Poisson [Mpa]
Silicio	---	202*	0.27
Nitruro	90 a 180	220**	0.27*
Poly 0	-25 a -50	158 +/- 10	0.22 +/- 0.01
Poly 1	-10 a -20	158 +/- 10	0.22 +/- 0.01
Poly 2	-10 a -20	158 +/- 10	0.22 +/- 0.01
Oro	50 a 100	57**	0.35**

Tabla 5.1: Propiedades mecánicas de los materiales del proceso PolyMUMPs [2]. *[3],**[4].

PROPIEDADES ELÉCTRICAS DE LOS MATERIALES DEL PROCESO POLYMUMPS			
Material	Resistividad [Ωm]	Conductividad [S/m]	Permitividad ε
Silicio	0.01***	100	11
Nitruro	---	---	7
Poly 0	15X10 ⁻⁶	66.7X10 ³	4.2
Poly 1	20X10 ⁻⁶	50X10 ³	4.2
Poly 2	30X10 ⁻⁶	33.3X10 ³	4.2
Oro	23.5X10 ⁻⁹	42.6X10 ⁶	---

Tabla 5.2: Propiedades eléctricas de los materiales del proceso PolyMUMPs. ***La resistividad de la oblea de silicio es considerada antes del proceso de dopado, ya que después de dicho proceso la oblea tiene una resistividad de 9-10 Ω/cuadro. El dopado es superficial y alcanza una profundidad entre 4-5 μm de la oblea de silicio.

Además de las características y propiedades de los materiales del proceso PolyMUMPs, es importante conocer y respetar las reglas de diseño del proceso para evitar defectos o efectos no deseados en la fabricación del dispositivo.

5.3.2 Reglas de diseño del proceso PolyMUMPs

MÁSCARAS CORRESPONDIENTES A CADA CAPA DEL PROCESO		
Material depositado	Espesor [μm]	Nombre de la máscara
Nitruro	0.6	---
Poly 0	0.5	POLY0 (HOLE0)
Óxido 1	2.0	DIMPLE ANCHOR1
Poly 1	2.0	POLY1 (HOLE1)
Óxido 2	0.75	POLY1_POLY2_VIA ANCHOR2
Poly 2	1.5	POLY2 (HOLE2)
Oro	0.5	METAL (HOLEM)

Tabla 5.3: Niveles litográficos para cada capa del proceso PolyMUMPs [2]. Una regla de nomenclatura es que los nombres de las máscaras deben escribirse con letras mayúsculas.

TIPO Y PROPÓSITO DE CADA NIVEL DE MÁSCARA		
Máscara	Tipo de campo	Propósito
POLY0	Claro	Modelar el plano de tierra
ANCHOR1	Oscuro	Abrir huecos para anclar Poly 1 al nitruro o unirlo a Poly 0
DIMPLE	Oscuro	Crear dimples en poly 1
POLY1	Claro	Modelar Poly 1
POLY1_POLY2_VIA	Oscuro	Abrir huecos para unir Poly 1 a Poly 2
ANCHOR2	Oscuro	Abrir huecos para anclar Poly 2 al nitruro o unirlo a Poly 0
POLY2	Claro	Modelar Poly 2
METAL	Claro	Modelar Metal
HOLE 0	Oscuro	Crear huecos en Poly 0
HOLE 1	Oscuro	Crear huecos de liberación en Poly 1
HOLE 2	Oscuro	Crear huecos de liberación en Poly 2
HOLEM	Oscuro	Crear huecos de liberación en Metal

Tabla 5.4: Tipo de campo y propósito de cada nivel litográfico de PolyMUMPs [2].

REGLAS DE POLYO	
Regla	Valor mínimo [μm]
Separación entre POLY0 y ANCHOR1	4
POLY0 encierra a ANCHOR1	4
POLY0 encierra a POLY1	4
POLY0 encierra a POLY2	5
POLY0 encierra a ANCHOR2	5
Separación entre POLY0 y ANCHOR2	5

Tabla 5.5: Reglas de diseño de POLYO [2].

REGLAS DE POLY1 Y DIMPLE	
Regla	Valor mínimo [μm]
Separación entre POLY1 y ANCHOR1	4
POLY1 encierra a DIMPLE	4
POLY1 encierra a POLY1_POLY2_VIA	4
POLY1 encierra a POLY2	4
Separación entre POLY1 y ANCHOR2	3

Tabla 5.6: Reglas de diseño de POLY1 y DIMPLE [2].

REGLAS DE POLY2 Y HUECOS DE LIBERACIÓN	
Regla	Valor mínimo [μm]
POLY2 encierra a ANCHOR2	5
POLY1 encierra a POLY1_POLY2_VIA	4
POLY2 corta internamente a POLY1	5
POLY2 corta externamente a POLY1	4
POLY2 encierra a METAL	3
Separación entre POLY2 y POLY1	3
HOLE2 encierra a HOLE1	2
HOLEM encierra a HOLE2	2

Tabla 5.7: Reglas de diseño de POLY2 y huecos de liberación [2].

5.4 Diseño del interruptor de torsión

El interruptor fue diseñado con la ayuda de dos programas para diseño de MEMS: MEMSPro y Coventorware. Las máscaras y el proceso de depósitos y grabado en 3D que se presentan a continuación fueron diseñadas en L-Edit respetando las reglas de diseño del proceso PolyMUMPs y en base a las especificaciones de diseño.

Máscaras o *layout* del interruptor



Figura 5.2: El área de diseño es de 400X400 μm sobre una oblea de silicio tipo n, clase 100 y con resistividad de 0.01 Ωm .

Depósitos y grabado del interruptor en 3D

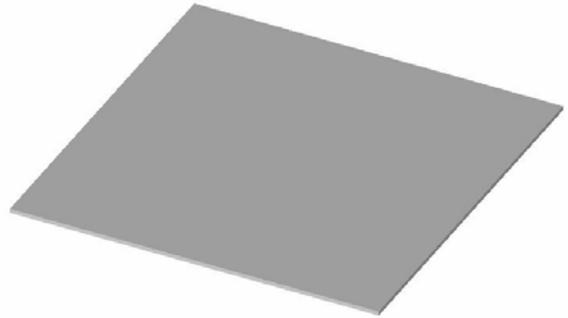


Figura 5.3: Área de diseño sobre la oblea de silicio en 3D.



Figura 5.4: Se depositan 0.6 μm de nitruro de silicio Si_3N_4 como aislante.

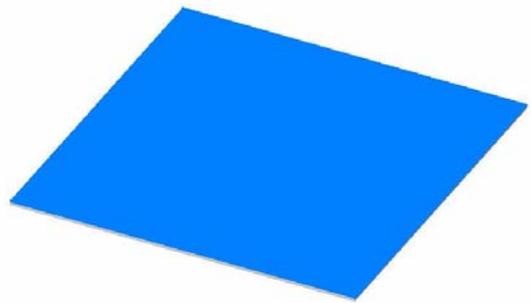


Figura 5.5: Oblea con nitruro como aislante.

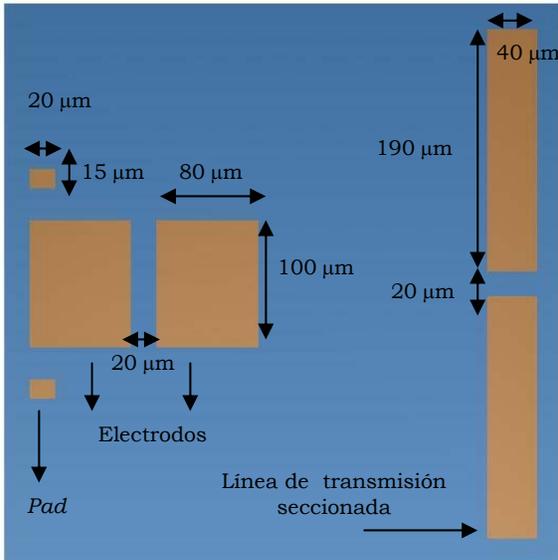


Figura 5.6: Se depositan $0.5 \mu\text{m}$ de Poly0 y se modela con la máscara POLY0. Esta capa forma la línea de transmisión, los electrodos y unos pequeños *pads* para evitar un corto circuito.

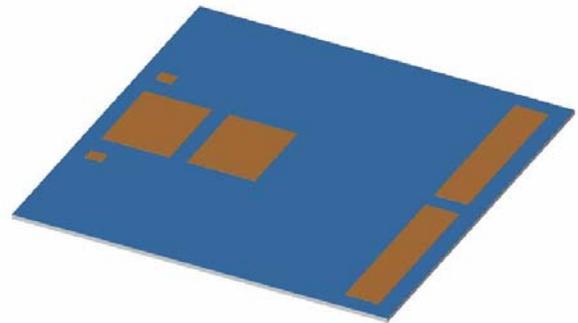


Figura 5.7: Vista de línea de transmisión seccionada, electrodos de atracción y empuje y *pads* (que sirven para detener la estructura principal antes de que toque con el electrodo de empuje y evitar un corto. Los *pads* no tienen ninguna alimentación) creados con Poly0.

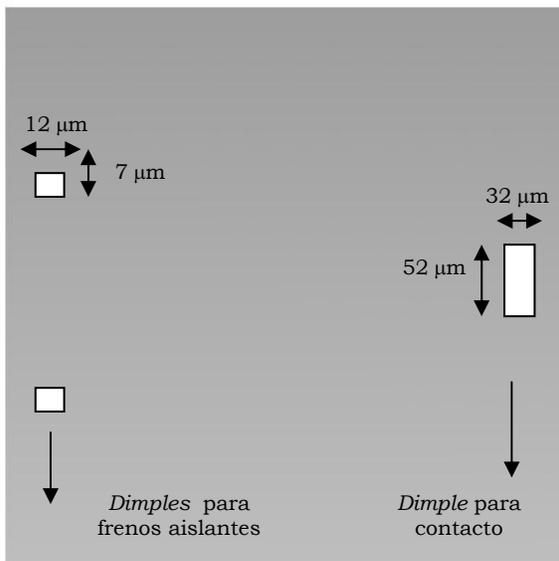


Figura 5.8: Se deposita la primera capa de sacrificio, $2 \mu\text{m}$ de óxido1, y se modela primero con la máscara DIMPLE para crear una pequeña protuberancia de la primera capa estructural, Poly 1, con la finalidad de disminuir la distancia entre ésta y Poly 0.

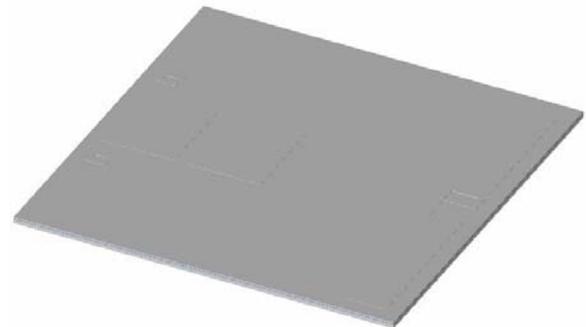


Figura 5.9: Grabado de *dimples* en óxido1.

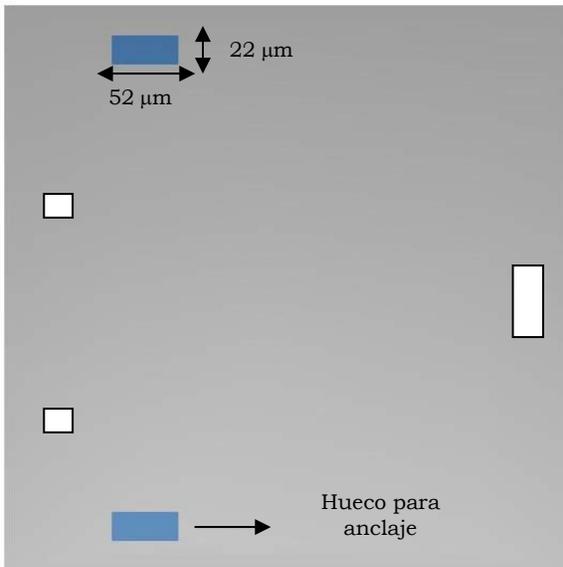


Figura 5.10: Se modela nuevamente óxido 1, pero ahora con la máscara ANCHOR1, para anclar Poly 1 al nitruro.

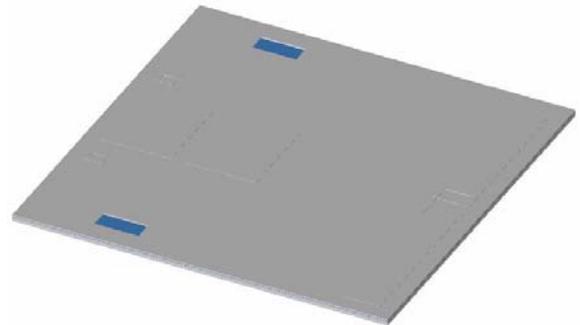


Figura 5.11: Vista de huecos creados mediante la máscara ANCHOR1 para anclar Poly 1 al nitruro.

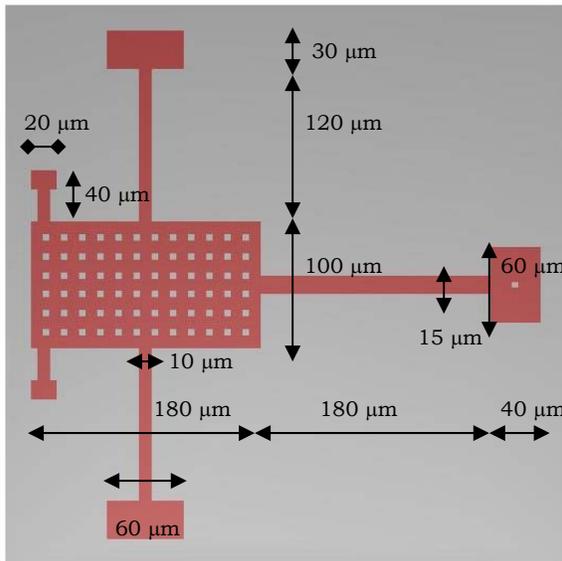


Figura 5.12: Se depositan 2 μm de Poly 1 y se graba con la máscara POLY1 para crear la estructura principal de movimiento. Para crear los huecos de liberación se utiliza la máscara HOLE1. Los huecos tienen un área de 5X5 μm y espaciado de 10 μm.

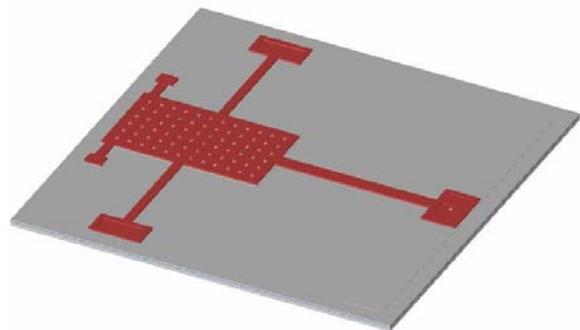


Figura 5.13: Estructura de Poly 1 formada por una placa rotacional, una viga de torsión anclada al nitruro, una palanca, un contacto con *dimple* y dos frenos con *dimples* para evitar un corto circuito entre la placa y electrodo de empuje.

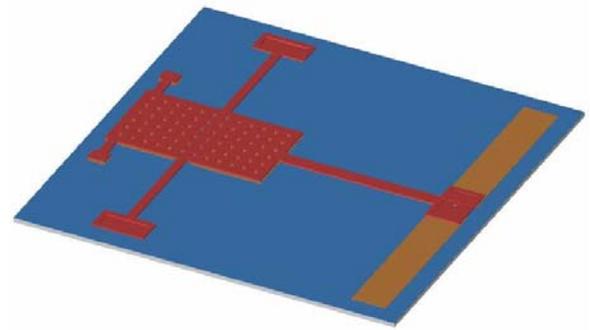
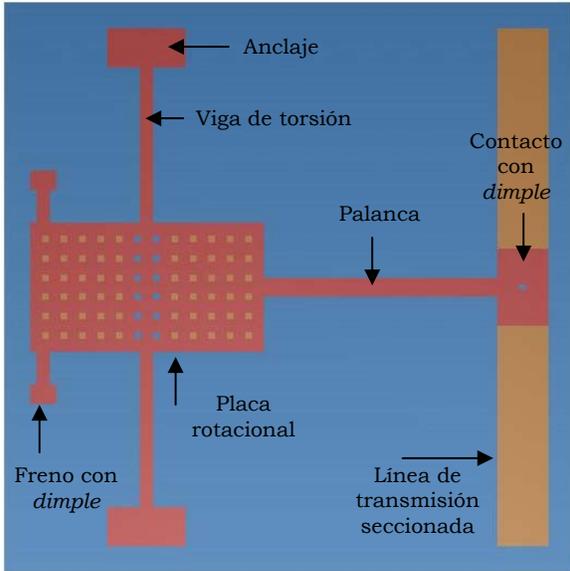


Figura 5.14: Al finalizar el proceso se libera la capa de óxido 1 y el interruptor queda terminado.

Figura 5.15: Interruptor de torsión liberado.

Cortes transversales del interruptor de torsión

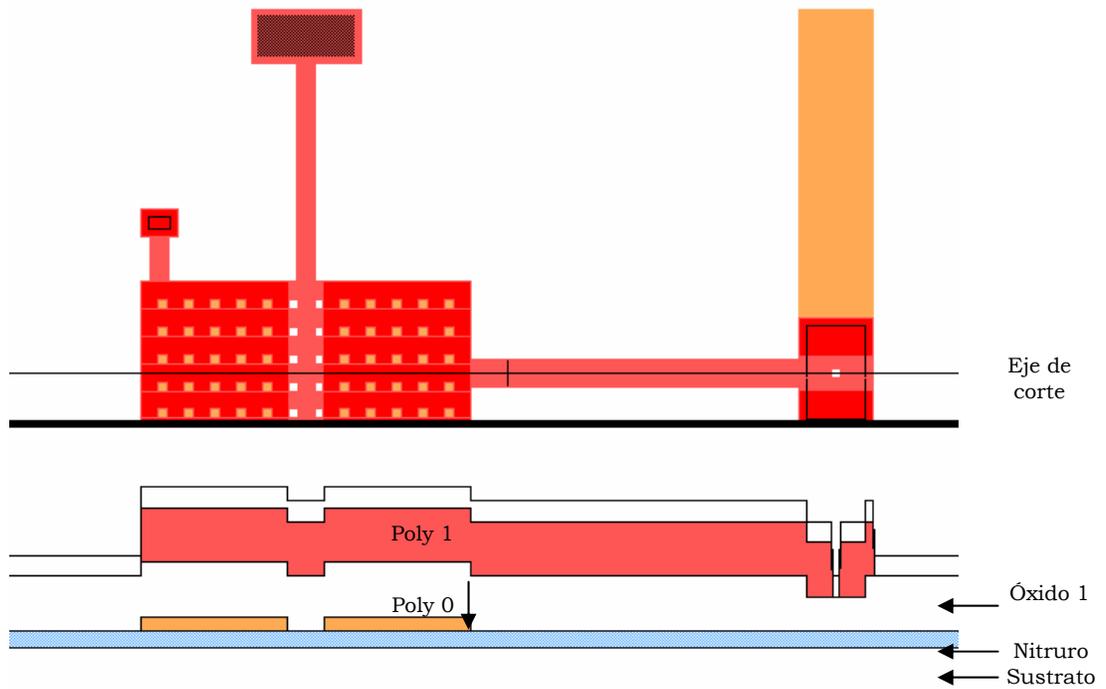


Figura 5.16: Corte transversal horizontal del interruptor de torsión.

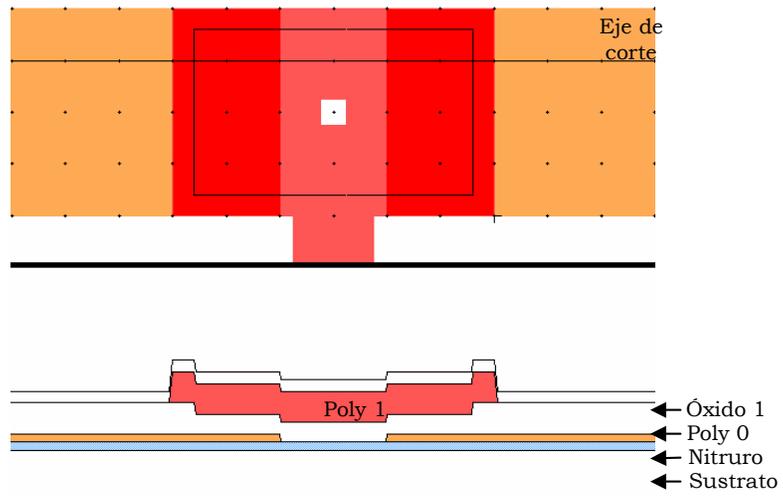


Figura 5.17: corte transversal del área de contacto.

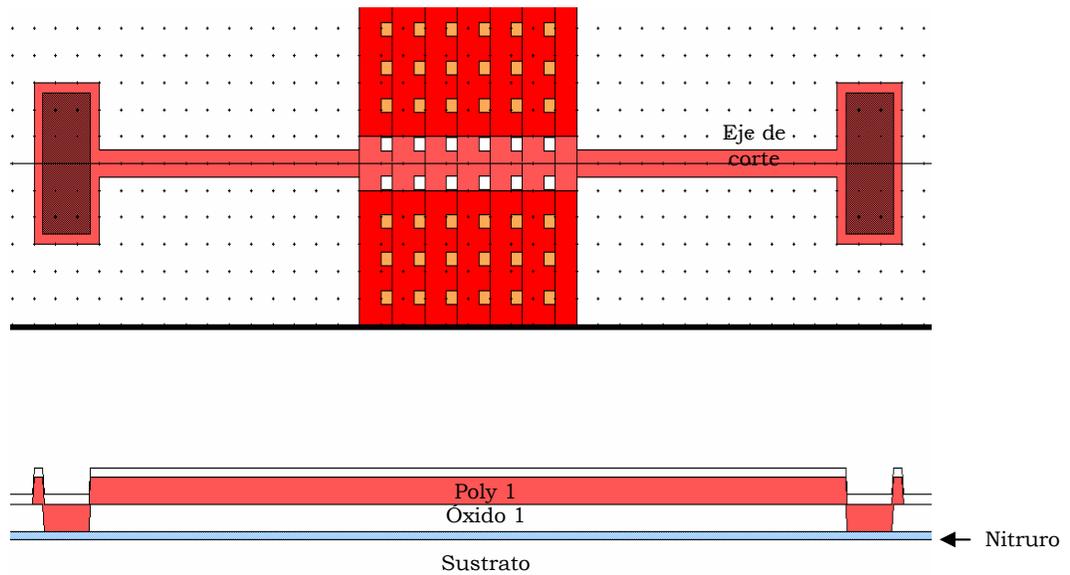


Figura 5.18: corte transversal de la viga de torsión y los anclajes.

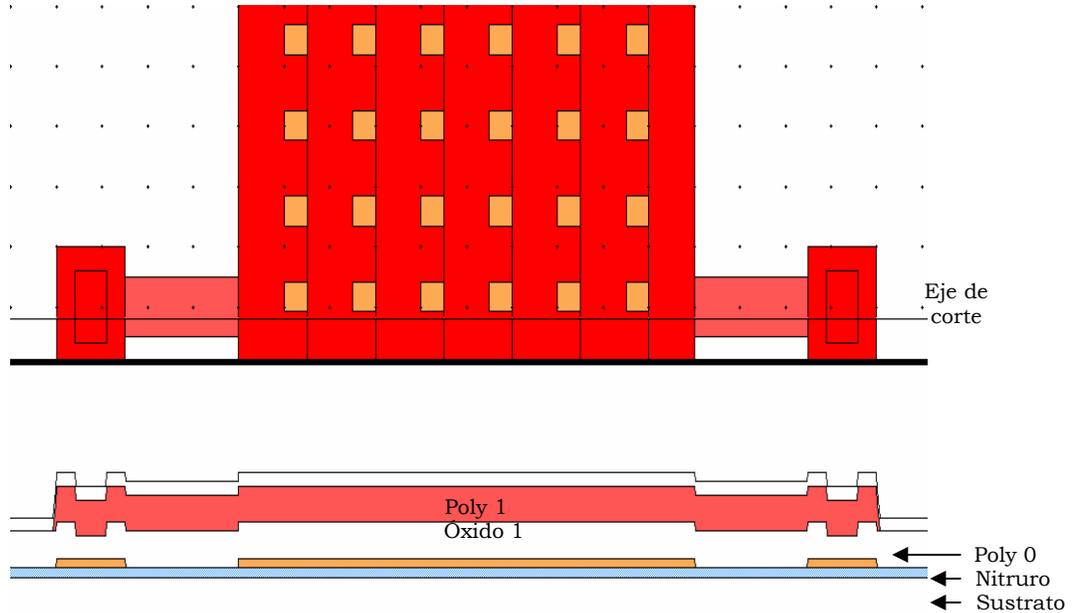


Figura 5.19: corte transversal de los frenos aisladores.

5.5 Simulación numérica del interruptor

La simulación numérica del interruptor de torsión se realizó utilizando el programa Coventorware. El tipo de mallado utilizado para el análisis numérico de la estructura fue el tipo *Manhattan bricks* por ser el tipo de elementos adecuados para una geometría de ángulos rectos. La densidad del mallado varía para cada tipo de simulación y se expone en cada caso.

5.5.1 Constante de rigidez de la palanca

De acuerdo a la ecuación 4.0 (capítulo 4), la constante de rigidez está dada por:

$$k = \frac{F}{\Delta g} \text{ [N/m]} \quad (5.0)$$

Donde la fuerza F [N] es la fuerza aplicada que origina el desplazamiento Δg [m].

Para obtener un valor aproximado de la constante de rigidez de la palanca del interruptor, se aplicó a ésta una fuerza que provocó una serie de desplazamientos en la dirección $-z$ de acuerdo al sistema de referencia del modelo en 3D (figura 5.20). Dichos desplazamientos originaron una fuerza de reacción, la cual es igual en magnitud a la fuerza que originan los desplazamientos pero con dirección contraria. De esta manera contando con el desplazamiento y la fuerza de reacción, podemos determinar una aproximación de la constante de rigidez de la palanca del interruptor.

La figura 5.20 muestra la estructura del interruptor, su sistema de referencia y el tipo de mallado para realizar dicha simulación numérica.

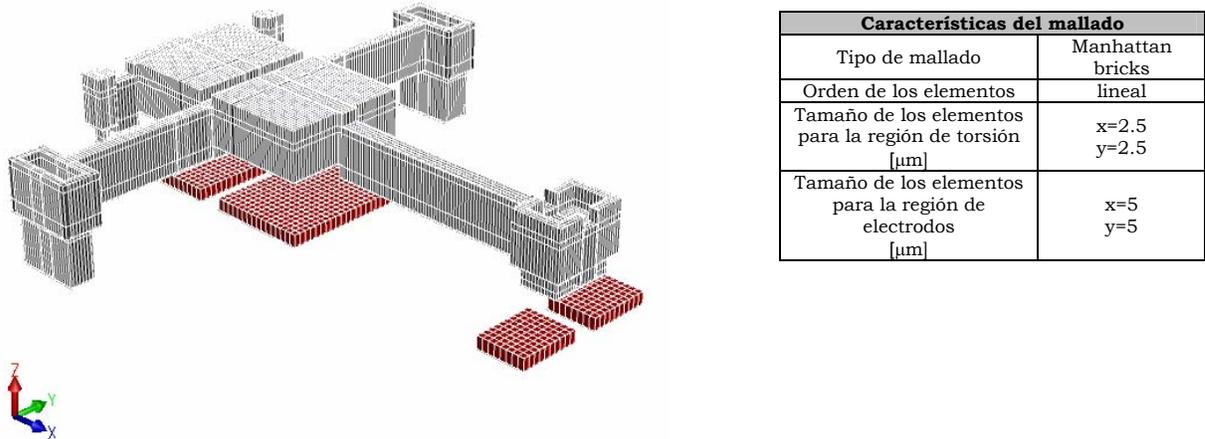


Figura 5.20: Estructura en 3D del interruptor de torsión que muestra el tipo de mallado Manhattan bricks y su sistema de referencia.

Los resultados de la simulación se muestran en la tabla 5.0 y en la gráfica 5.0.

CONSTANTE DE RIGIDEZ DE LA PALANCA		
Desplazamiento Δg [μm]	Fuerza de reacción F [μN]	Constante de rigidez k [N/m]
0.13	1.1253	8.9849
0.25	2.1579	8.6273
0.38	3.2010	8.5332
0.50	4.2636	8.5252
0.63	5.3530	8.5631
0.75	6.4758	8.6330
0.88	7.6383	8.7283
1.00	8.8458	8.8446
1.13	10.1026	8.9791
1.25	11.4126	9.1291

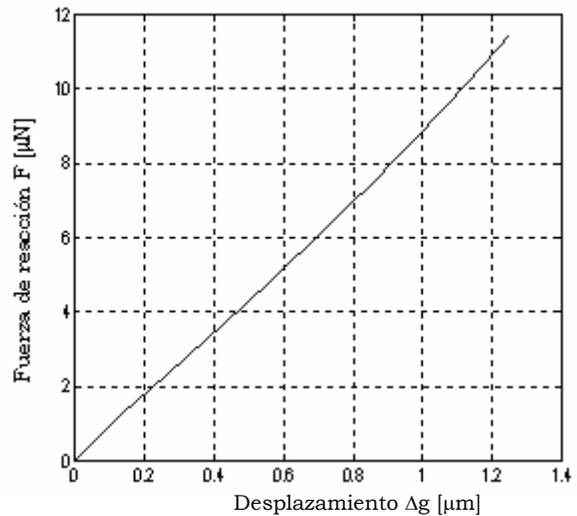


Tabla 5.0: Resultados de la simulación de la constante de rigidez de la palanca.

Gráfica 5.0: Fuerza de reacción, F contra desplazamiento Δg .

5.5.2 Voltajes de *pull in*, de actuación y de liberación del interruptor

5.5.2.1 Voltaje de *pull in*

Dado que el interruptor posee dos electrodos de actuación, se obtuvieron dos voltajes: uno de *pull in* y el otro de *push in*. Para ambos voltajes, la fuerza electrostática generada supera a la fuerza de restauración del interruptor, cuando éste ha recorrido una tercera parte de la distancia original entre contactos. El voltaje aplicado al electrodo *pull*, implica el voltaje de *pull in* y el voltaje que empuja la palanca para aumentar el aislamiento, implica un voltaje de *push in*, ya que el interruptor cuenta con unos pequeños frenos con *dimples* que hacen contacto con unos pads, evitando que la placa rotacional toque antes al electrodo de empuje y se ocasione un corto circuito. El voltaje de *push in* es el voltaje en el cual la fuerza electrostática entre la placa rotacional y el electrodo de empuje, sobrepasa la fuerza de restauración hasta que los *dimples* de los frenos se colapsan con los pads.

Para obtener la simulación numérica de los voltajes de *pull y push in* se aplicó un rango de voltaje a cada electrodo (por separado, debido a que cada voltaje se aplica cuando el otro ha sido suprimido) hasta que el programa detectara dicho valor antes del colapso. Las características del mallado y los resultados correspondientes se muestran a continuación.

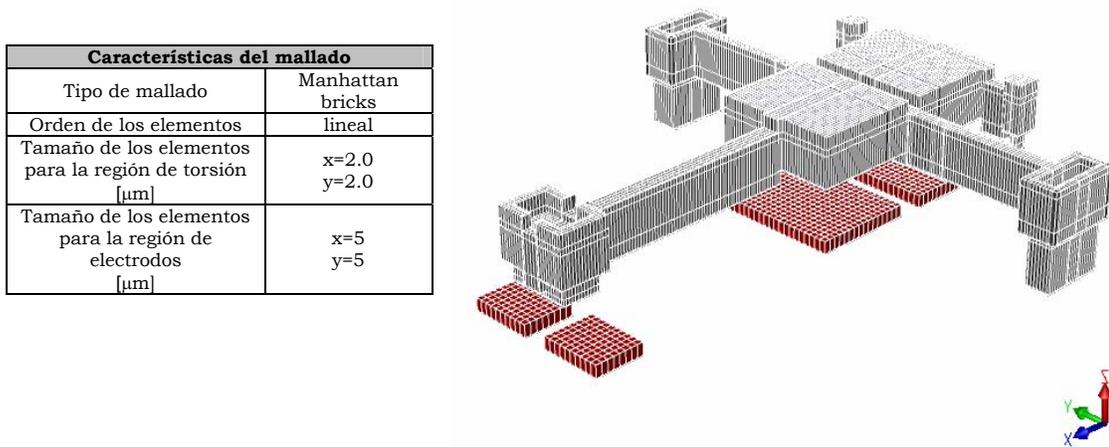
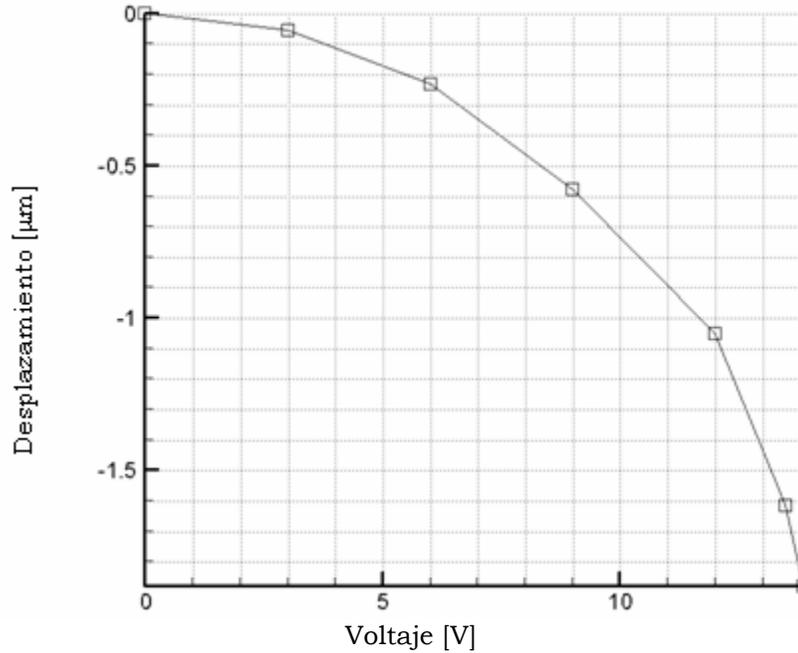


Figura 5.21: Estructura en 3D del interruptor de torsión que muestra las características del tipo de mallado para la simulación de los voltajes de *pull y push in*.

Voltaje de <i>pull in</i> [V]	13.8-14.25
Voltaje de <i>push in</i> [V]	12.75-13.12

Tabla 5.1: Voltajes de *pull y push in* arrojados por el programa de simulación.



Gráfica 5.1: Desplazamiento contra voltaje para el electrodo que jala.

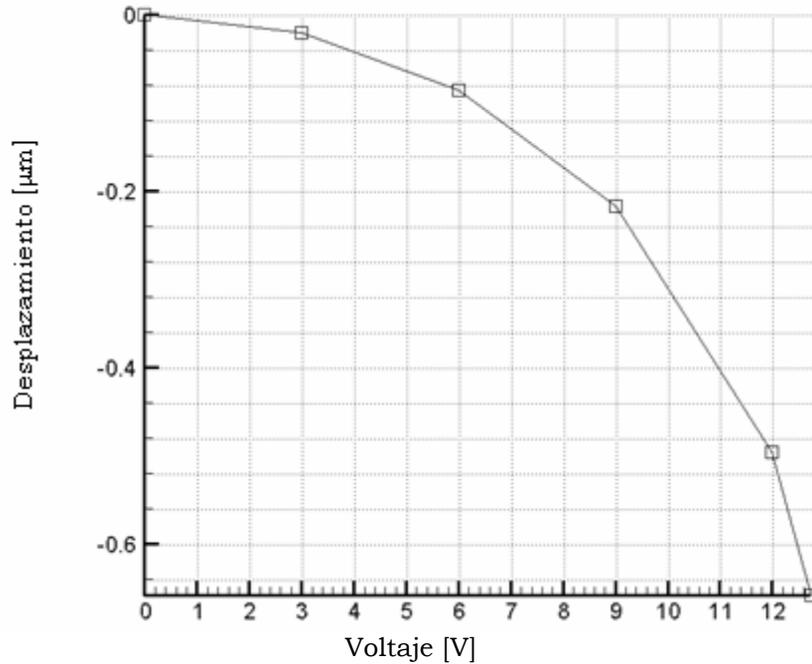
En la gráfica 5.1 notamos que el desplazamiento del interruptor en la dirección z es negativo, de acuerdo al sistema de referencia. Además dicho desplazamiento va más allá de la distancia total entre el contacto y la línea de transmisión, la cual es de $1.25 \mu\text{m}$ y en la simulación se presenta hasta un valor de $1.9 \mu\text{m}$, lo cual no es físicamente posible. Este tipo de error o inconsistencia es debido específicamente a la capacidad del programa empleado y dicho valor de *pull in* obtenido puede ser erróneo, ya que se detecta a una distancia inválida.

La gráfica 5.1 puede servir como una herramienta del comportamiento aproximado del interruptor en un rango de voltaje, así podemos aproximar el voltaje de *pull in* cuando la palanca ha recorrido la tercera parte de la distancia total entre el contacto y la línea de transmisión. La tercera parte de esta distancia es cuando el interruptor se ha desplazado $0.4 \mu\text{m}$ aproximadamente y para esta distancia el voltaje de *pull in* estaría alrededor de 8 V.

La gráfica 5.2 muestra el desplazamiento de la placa rotacional hacia el electrodo de empuje y a diferencia de la gráfica anterior, esta simulación no excede la distancia entre contactos y el voltaje de *push in* se detecta después de un tercio de la distancia entre contactos, debido a que esta parte de la estructura no es un cantilever o viga y no sigue dicho comportamiento. De acuerdo a Hah y sus colaboradores [1], el voltaje de *push in* es mayor al voltaje de *pull in* y de esta manera las aproximaciones de los voltajes de *pull* y *push in* son:

Voltaje de <i>pull in</i> [V]	7.5-8.0
Voltaje de <i>push in</i> [V]	12.75-13.12

Tabla 5.2: Voltajes estimados de *pull* y *push in* para el interruptor de torsión.



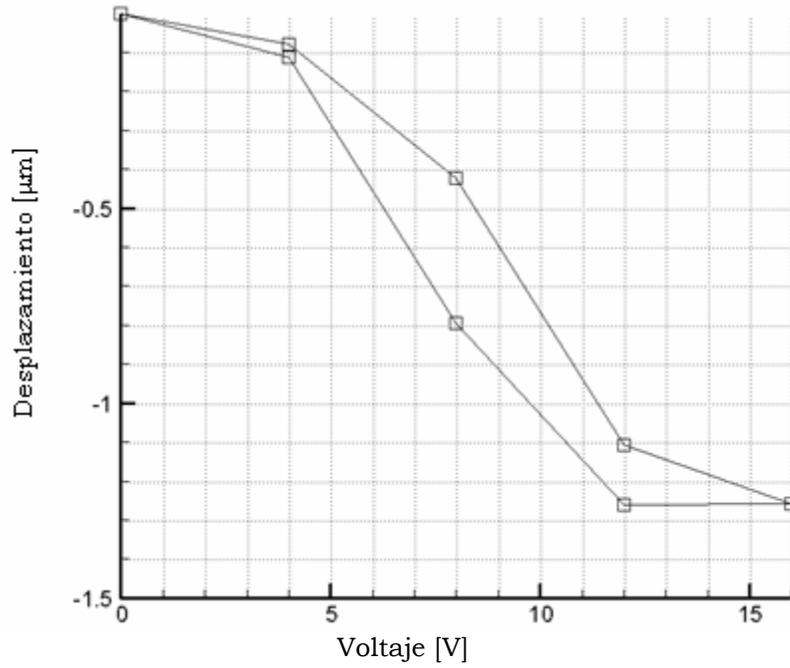
Gráfica 5.2: Desplazamiento contra voltaje para el electrodo que empuja.

5.5.2.1 Voltaje de actuación y liberación

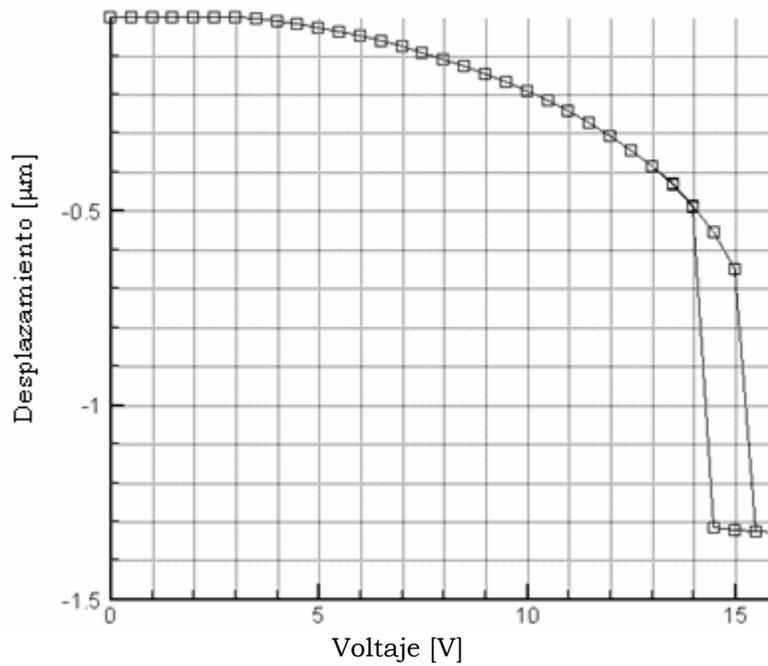
El voltaje en el cual interruptor toca la línea de transmisión y pasa al estado cerrado se llama voltaje de actuación y el voltaje en el cual el interruptor se libera y pasa al estado abierto es el voltaje de liberación. Ambos voltajes pueden ser calculados o aproximados mediante un proceso de histéresis en Coventorware. Este proceso tiene el mismo tipo de mallado utilizado para los voltajes de *pull* y *push in*. El proceso de histéresis realiza la convergencia entre un proceso de contacto y un proceso de detección de *pull in*. Para este proceso también se detectaron los dos voltajes a los cuales el interruptor realiza el contacto con la línea de transmisión y los frenos y la liberación de los mismos. Las gráficas 5.3 y 5.4 muestran el proceso de histéresis de ambos contactos.

En la gráfica 5.3 el contacto para la palanca y la línea de transmisión se realiza a $1.25 \mu\text{m}$, que es la distancia total entre ellas, con un voltaje de 16 V y se libera a los 12V.

En la gráfica 5.4 el contacto para los frenos y los frenos se realiza también a $1.3 \mu\text{m}$ aproximadamente con un voltaje de 16V y se libera a 14.5V.



Gráfica 5.3: Proceso de histéresis del interruptor cuando llega al estado cerrado y cambia al estado abierto.



Gráfica 5.4: Proceso de histéresis del interruptor cuando llega a su máxima posición de aislamiento y después regresa a su posición original.

5.5.3 Velocidad de conmutación

La velocidad de conmutación puede aproximarse mediante la fórmula 4.15 (capítulo 4):

$$t_s \approx 3.67 \frac{V_p}{V_s \omega_0} \text{ [s]} \quad (5.1)$$

Para obtener esta aproximación se calculó la frecuencia de resonancia del interruptor mediante un proceso modal. La tabla 5.3 muestra los resultados obtenidos:

VELOCIDAD DE CONMUTACIÓN DEL INTERRUPTOR DE TORSIÓN				
Aproximación	f_0 [KHz]	V_p [V]	V_s [V]	t_s [μs]
1	17.48626	12	16	25.052
2	17.48626	8	16	16.702

Tabla 5.3 Velocidad de conmutación del interruptor de torsión

5.6 Modelo y análisis eléctrico del interruptor

5.6.1 Modelo eléctrico del interruptor

El modelo eléctrico equivalente para cada estado del interruptor, se obtuvo mediante la simulación del contacto para aproximar su comportamiento eléctrico. Dicha simulación se realizó mediante un programa de simulación electromagnética y consistió en simular cada parte del contacto (sustrato, líneas de transmisión de poly0 y contacto de poly1) para obtener su impedancia en un rango de 0 a 40 GHz y determinar el modelo eléctrico equivalente en el estado cerrado y en el estado abierto (figura 5.22 y 5.23).

El circuito en estado cerrado presenta a lo largo de la trayectoria de 1 a 2, una resistencia total R_s y una inductancia total L_s ($L_s = L_1 + L_2$) en serie, correspondientes al contacto de poly1 con la línea de transmisión de poly0. El sustrato presenta una resistencia R_{Sus} y una capacitancia total C_{Sus} entre él y la capa de poly0, las cuales se presentan tanto en el estado abierto como en el cerrado. El circuito en estado abierto muestra una capacitancia C_{P0-P1} , la cual es la capacitancia entre las capas de poly0 (línea de transmisión) y poly1 (contacto). R_s es la resistencia total en serie de la trayectoria de 1 a 2, C_{Sus} es la capacitancia entre poly0 y el sustrato y R_{Sus} es la resistencia del sustrato. Esta resistencia R_{Sus} es crítica en el modelo, ya que su valor es más bajo ($\sim 15\Omega$ /cuadro) que la de las líneas de transmisión de poly1 (30Ω /cuadro). Esto da como resultado que en el estado abierto el paso de la señal de alta frecuencia no se interrumpa y se transmita a través del sustrato de silicio. Esta transmisión indeseable se debe al acoplamiento capacitivo entre el sustrato por medio de C_{Sus} . En el estado cerrado la transmisión de la señal es adecuada, ya que

la resistencia de contacto entre la línea de transmisión de poly0 y el contacto del interruptor de poly1 es de baja impedancia.

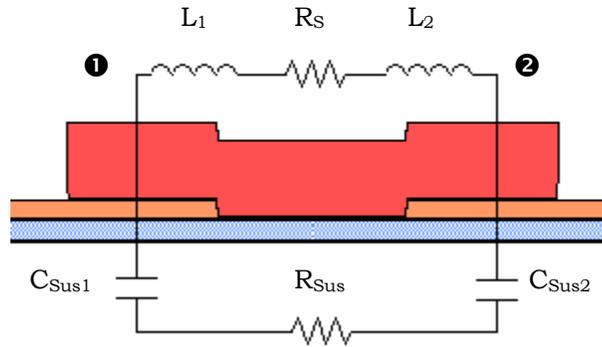


Figura 5.22: Modelo eléctrico equivalente del interruptor en estado cerrado.

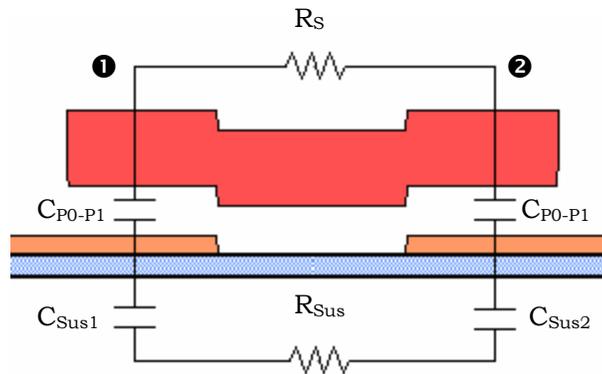


Figura 5.23: Modelo eléctrico equivalente del interruptor en estado abierto.

Para tener una mejor estimación del desempeño del interruptor se calcularon tres parámetros importantes: las pérdidas de inserción, el aislamiento y el factor de calidad de conmutación. Estos parámetros además de proporcionarnos las características del funcionamiento en cada uno de los estados del interruptor y su calidad de desempeño, nos permiten analizar su comportamiento y mejorar las características de diseño del interruptor para obtener resultados deseados.

5.6.2 Pérdidas de inserción y aislamiento del interruptor

El cálculo de las pérdidas de inserción y del aislamiento se realizó considerando la línea de transmisión de la figura 5.24.

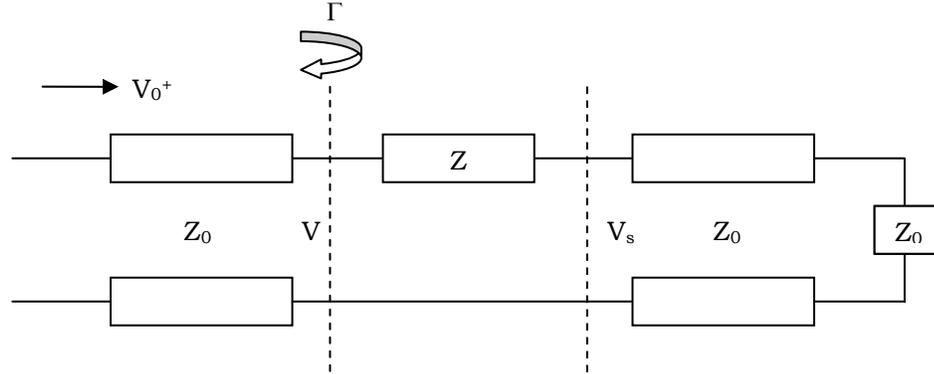


Figura 5.24: Línea de transmisión considerada para el cálculo de las pérdidas de inserción y el aislamiento.

La figura 5.24 muestra una línea de transmisión acoplada con impedancia característica Z_0 . Z es la impedancia del interruptor y V_0^+ es la onda incidente. Debido a que las pérdidas de inserción y el aislamiento dependen del coeficiente de transmisión S_{21} en el estado cerrado y en el estado abierto respectivamente, es necesario calcular mediante un bipuerto dicho coeficiente.

$$V = (1 + \Gamma)V_0^+ \quad [\text{V}] \quad (5.2)$$

Donde Γ es el coeficiente de reflexión:

$$\Gamma = \frac{Z_0 + Z - Z_0}{Z_0 + Z + Z_0} \quad (5.3)$$

$$V_s = \frac{VZ_0}{Z_0 + Z} = \frac{(1 + \Gamma)V_0^+ Z_0}{Z_0 + Z} \quad [\text{V}] \quad (5.4)$$

$$S_{21} = \frac{V_s}{V_0^+} = \frac{(1 + \Gamma)Z_0}{Z_0 + Z} \quad (5.5)$$

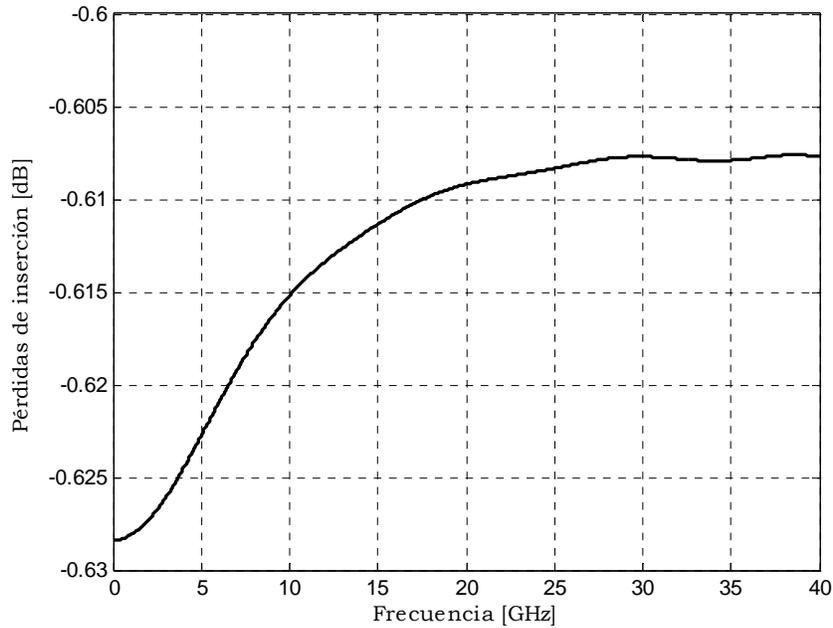
De esta manera, sustituyendo el valor de la impedancia del interruptor en el estado cerrado, tendremos las pérdidas de inserción y si sustituimos el valor de la impedancia en el estado abierto, tendremos el aislamiento.

Las impedancias del interruptor para ambos estados se obtuvieron mediante una simulación eléctrica, para un barrido en frecuencia de 0 a 40 [GHz].

Las pérdidas de inserción y las impedancias obtenidas para el estado cerrado se muestran en la tabla 5.4. La gráfica 5.5 muestra las pérdidas de inserción contra frecuencia.

ESTADO CERRADO			
Frecuencia [GHz]	Z cerrado [Ω]		Pérdidas de inserción [dB]
	Real	Imaginario	
0	7.5028	0.0000	-0.6284
5	7.4328	0.0041	-0.6227
10	7.3395	0.1186	-0.6152
15	7.2915	0.2646	-0.6113
20	7.2648	0.4131	-0.6092
25	7.2534	0.5577	-0.6083
30	7.2447	0.7061	-0.6077
35	7.2461	0.8428	-0.6079
40	7.2426	0.9879	-0.6077

Tabla 5.4: Valores de impedancia para el interruptor en estado cerrado y pérdidas de inserción.

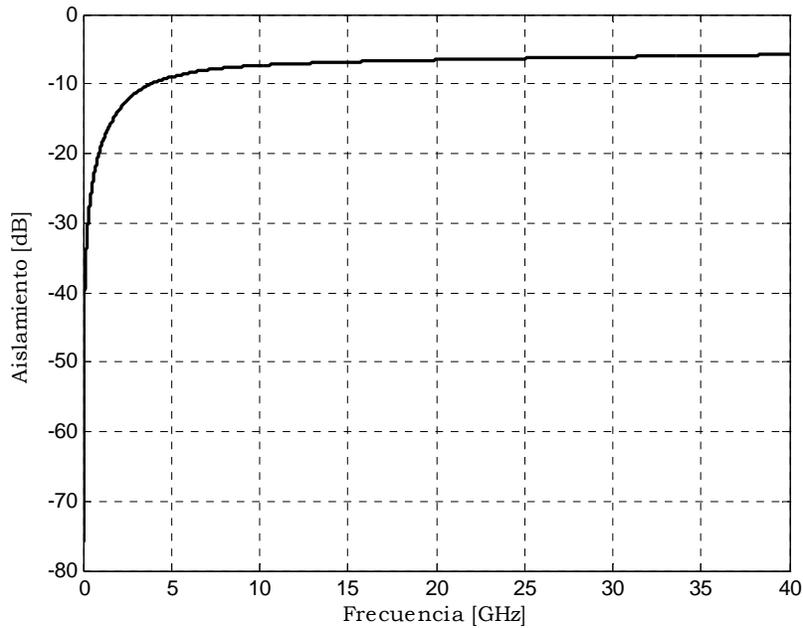


Gráfica 5.5: Pérdidas de inserción contra frecuencia del interruptor de torsión.

El aislamiento y las impedancias obtenidas para el estado abierto se muestran en la tabla 5.5. La gráfica 5.6 muestra el aislamiento contra frecuencia.

ESTADO ABIERTO			
Frecuencia [GHz]	Z abierto [Ω]		Aislamiento [dB]
	Real	Imaginario	
0	621068	0	-75.8642
5	113.0330	-188.6084	-9.0825
10	109.1195	-102.0942	-7.3363
15	105.5463	-78.2071	-6.8454
20	101.6365	-66.9391	-6.5454
25	97.8414	-61.0312	-6.3211
30	94.2703	-57.1694	-6.1288
35	90.8057	-54.7181	-5.9551
40	87.8920	-52.6144	-5.8060

Tabla 5.5: Valores de impedancia para el interruptor en estado abierto y aislamiento.



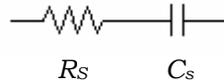
Gráfica 5.6: Aislamiento contra frecuencia del interruptor de torsión.

Al analizar los valores de las impedancias para cada estado, nos damos cuenta que para el estado cerrado la transmisión de la señal es aceptable y que las pérdidas de inserción son menores a 1 dB, pero en el estado abierto el interruptor presenta un aislamiento muy bajo, lo cual confirma la teoría de que la señal se está transmitiendo a través del sustrato debido a la interconexión con el interruptor a través de los capacitores C_{Sus} .

5.6.3 Factor de calidad de conmutación del interruptor

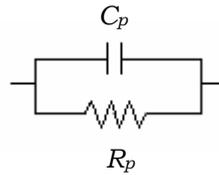
Debido a que uno de los parámetros del interruptor está por debajo de los valores esperados, en este caso el aislamiento, el factor de calidad se verá afectado también. El conocer esta figura de mérito además de las pérdidas de inserción y el aislamiento, nos ayudará a establecer una evaluación general del interruptor y a mejorar su diseño.

Para obtener el factor de calidad se consideran las impedancias en cada estado del interruptor. Para el estado cerrado se tiene el siguiente modelo eléctrico:



$$Z_{\text{cerrado}} = R_s - j \frac{1}{\omega C_s} \quad [\Omega] \quad (5.6)$$

Para el estado abierto debemos tomar el siguiente modelo eléctrico:



$$Y = \frac{1}{Z_{\text{abierto}}} = G_p + jB_p = \frac{1}{R_p} + j\omega C_p \quad [1/\Omega] \quad (5.7)$$

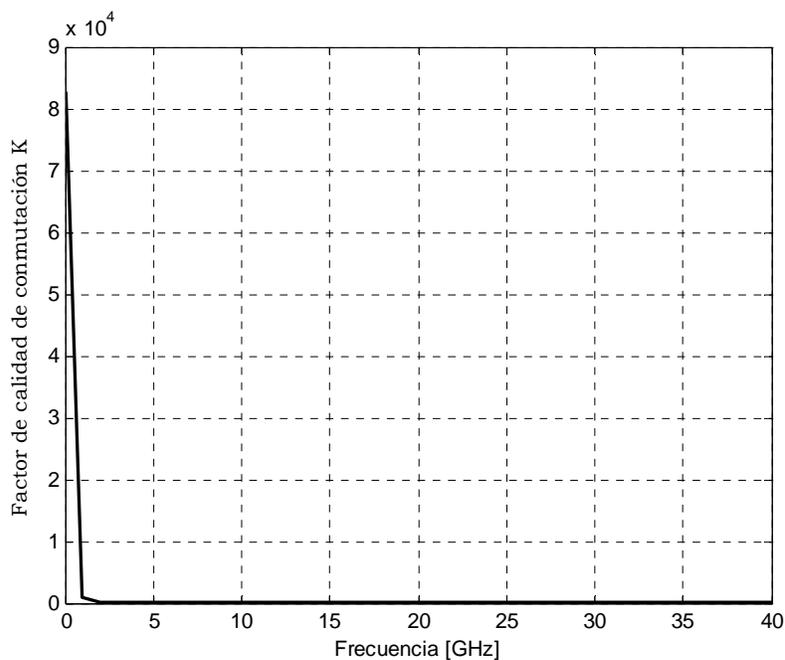
El factor de calidad puede ser obtenido mediante la ecuación 4.30 del capítulo 4:

$$K = \frac{R_p}{R_s} \quad (5.8)$$

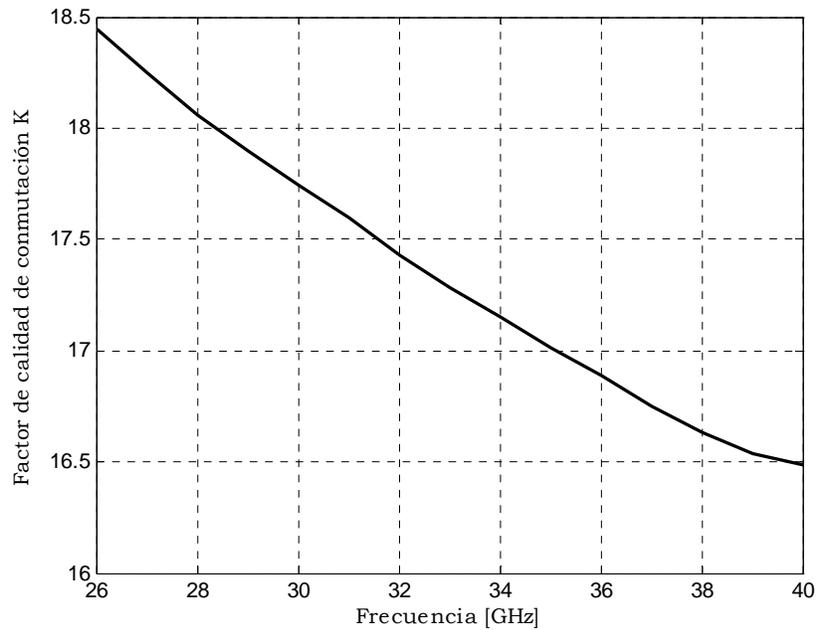
La tabla 5.6 y las gráficas 5.7 y 5.8 muestran los resultados obtenidos del factor de calidad del interruptor.

FACTOR DE CALIDAD K					
Frecuencia [GHz]	Z cerrado [Ω]		Z abierto [Ω]		Factor de calidad K
	Real	Imaginario	Real	Imaginario	
0	7.5028	0	621068	0	82779
5	7.4328	0.0041	113.033	-188.6084	56
10	7.3395	0.1186	109.1195	-102.0942	28
15	7.2915	0.2646	105.5463	-78.2071	22
20	7.2648	0.4131	101.6365	-66.9391	20
25	7.2534	0.5577	97.8414	-61.0312	19
30	7.2447	0.7061	94.2703	-57.1694	18
35	7.2461	0.8428	90.8057	-54.7181	17
40	7.2426	0.9879	87.892	-52.6144	16

Tabla 5.6: Factor de calidad de conmutación obtenido a partir de las impedancias del interruptor en estado abierto y cerrado.



Gráfica 5.7: Factor de calidad de conmutación del interruptor en el rango de 0 a 40 GHz .



Gráfica 5.8: Factor de calidad de conmutación del interruptor en la banda Ka (26 a 40 GHz).

Como puede observarse en la tabla 5.6 y en las gráficas 5.7 y 5.8, el factor de calidad de conmutación es sumamente bajo, esto es debido a la baja impedancia en el estado abierto ocasionada por la alta conductividad del sustrato de silicio. Esta alta conductividad ocasiona que la señal de RF se transmita a través del sustrato en el estado abierto, ya que la resistencia de la línea de transmisión de poly0 es mayor a la del silicio.

Para resolver el problema de conducción en el estado abierto, se propone utilizar un sustrato menos conductor. Esta modificación al proceso polymumps podría ser llevada a cabo como un postproceso de fabricación MUMPs o como un proceso independiente.

Por otra parte, para reducir las pérdidas de inserción del interruptor y aumentar su factor de calidad, se propone la utilización de la tercera capa de polisilicio y el depósito de metal en la parte de contacto, con lo cual aumentaría la conductividad en el estado cerrado disminuyendo las pérdidas de inserción.

5.7 Mejoramiento del interruptor

5.7.1 Adición de poly2 y metal

En el diseño original del interruptor solo se utilizó la primera capa estructural de polisilicio (poly1), pero para aumentar conductividad a la estructura se propone añadir la segunda capa estructural (poly2) seguida del depósito de metal. Esta adición de capas sólo se hizo en la parte de contacto de la estructura móvil, con la finalidad de no aumentar demasiado la cantidad de masa, lo que podría traer

efectos mecánicos no deseados o el aumento en el voltaje de actuación. En la línea de transmisión también se depositó poly2 y metal para aumentar su conductividad.

El diseño del interruptor con las cuatro capas de depósitos se muestra en la figura 5.24 y 5.25.

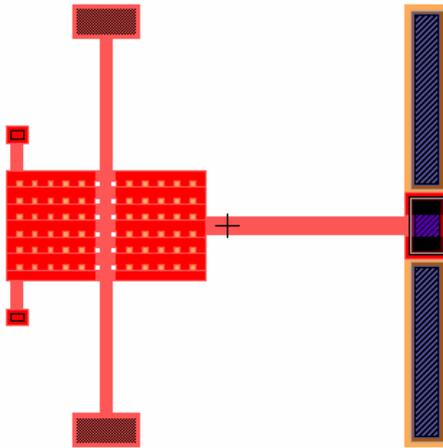


Figura 5.24: Máscaras del interruptor con adición de poly2 y metal en el área de contacto y líneas de transmisión.

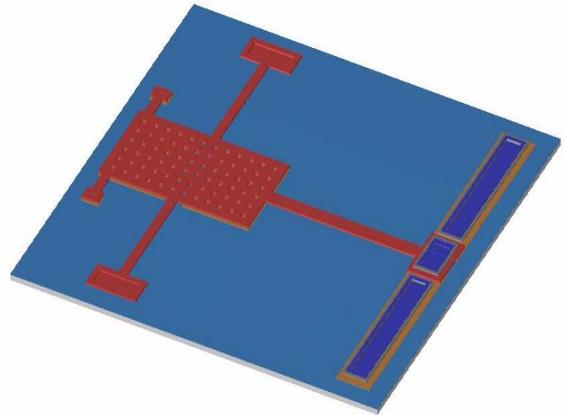


Figura 5.25: Modelo 3D del interruptor con adición de poly2 y metal en el área de contacto y líneas de transmisión

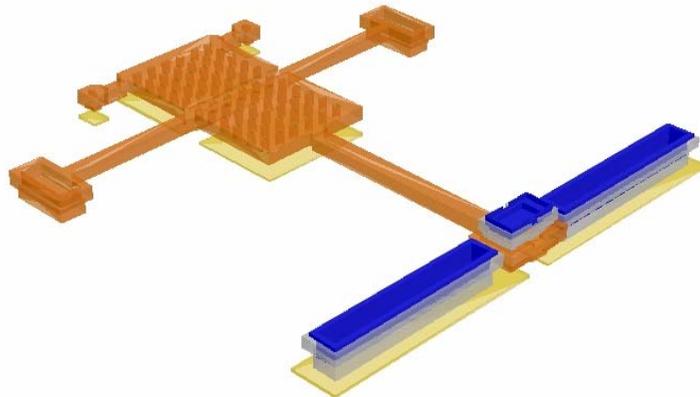


Figura 5.26: Modelo en 3D del interruptor de torsión con oro en el contacto y las líneas de transmisión.

5.7.2 Modificaciones al proceso PolyMUMPs

Existen algunas alternativas para mejorar los dispositivos hechos con el proceso POLYMUMPs entre las cuales podemos mencionar:

1. Trabajar el proceso de forma inversa al considerar las capas poly0, poly1 y poly2 como poly2, poly1 y poly0, respectivamente, con la finalidad de quitar mediante un postproceso el sustrato de alta conductividad que está unido a poly0 y de unir la capa poly2 a una oblea de silicio no dopado de alta resistividad mediante el proceso *anodic bonding*. De esta manera, ahora poly2 es una capa eléctrica y poly1 y poly0 son ahora las capas estructurales.
2. El ataque al sustrato en la parte inferior de la oblea para remover una porción de sustrato y aumentar el aislamiento. Este ataque puede llevarse a cabo con la ayuda de una alineadora de máscaras que tenga la opción de *side alignment*, el cual tiene el objetivo de formar una trinchera por debajo de la oblea para disminuir la conductividad del sustrato.
3. La utilización de un sustrato de silicio de alta resistividad no dopado o de un material dieléctrico como cuarzo, lo cual disminuiría más la conductividad del sustrato.

En este trabajo la modificación que se propone hacer al proceso PolyMUMPs es la utilización de un sustrato de cuarzo, el cual nos ayudaría a resolver el problema de la transmisión de la señal en el estado abierto y obtener un aislamiento adecuado entre la entrada y la salida de la señal de RF. Cabe mencionar que esta modificación al proceso polyMUMPs es viable en su fabricación de acuerdo a la propia empresa MEMSCAP y puede ser realizada como un postproceso o como un proceso particular de fabricación donde el polisilicio sea depositado directamente en un sustrato de cuarzo.

La tabla 5.7 muestra las propiedades eléctricas del cuarzo.

PROPIEDADES ELÉCTRICAS DEL CUARZO	
Permitividad eléctrica	3.75
Conductividad [S/m]	1.33×10^{-18}
Densidad [kg/m ³]	2210

Tabla 5.7: Propiedades eléctricas del cuarzo.

5.7.3 Análisis eléctrico del interruptor de torsión cuarzo-metal

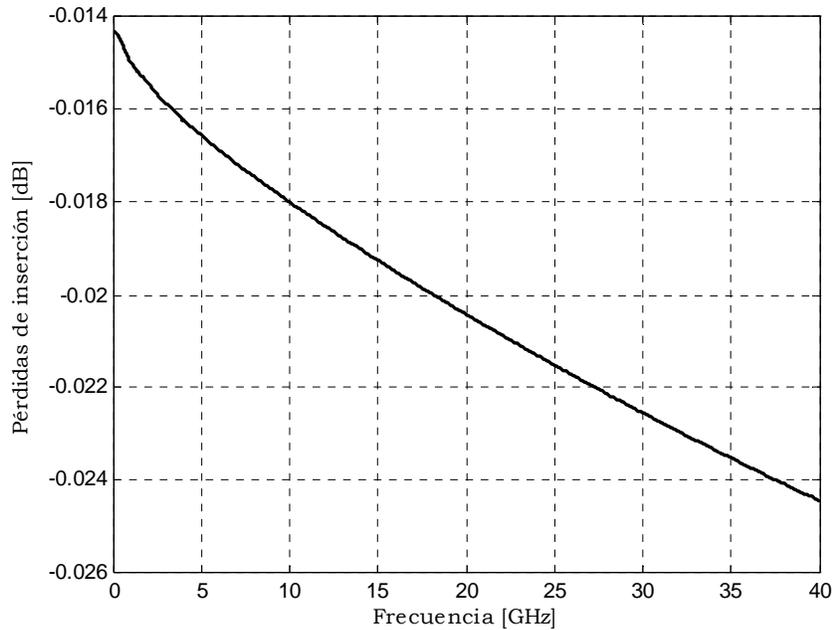
Para analizar eléctricamente el interruptor de torsión cuarzo-metal se siguieron las mismas consideraciones que para el interruptor original. De esta manera solo se presentan los resultados obtenidos para las pérdidas de inserción, el aislamiento y el factor de calidad con las modificaciones al proceso.

5.7.3.1 Pérdidas de inserción

Las impedancias obtenidas en el estado cerrado del interruptor de torsión cuarzo-metal y sus pérdidas de inserción se presentan en la tabla 5.8 y en la gráfica 5.9.

ESTADO CERRADO			
Frecuencia [GHz]	Z cerrado [W]		Pérdidas de inserción [dB]
	Real	Imaginario	
0	0.1646	0	-0.0143
5	0.1906	0.0652	-0.0165
10	0.2073	0.1107	-0.018
15	0.2217	0.1516	-0.0192
20	0.235	0.1897	-0.0204
25	0.2476	0.2256	-0.0215
30	0.2595	0.2597	-0.0225
35	0.2705	0.2927	-0.0235
40	0.2812	0.3247	-0.0244

Tabla 5.8: Valores de impedancia para el interruptor de torsión cuarzo-metal en estado cerrado y pérdidas de inserción.



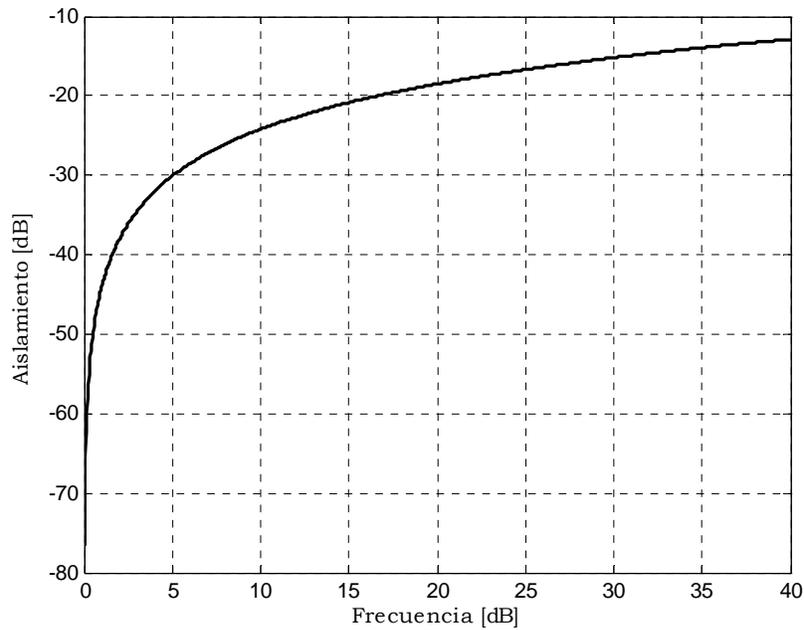
Gráfica 5.9: Pérdidas de inserción del interruptor de torsión cuarzo-metal.

5.7.3.2 Aislamiento

Las impedancias obtenidas en el estado abierto del interruptor de torsión cuarzo-metal y su aislamiento se presentan en la tabla 5.9 y en la gráfica 5.10.

ESTADO ABIERTO			
Frecuencia [GHz]	Z abierto [W]		Aislamiento [dB]
	Real	Imaginario	
0	673000	0	-76.5616
5	109	-3200	-30.1215
10	92	-1610	-24.1981
15	82	-1090	-20.8674
20	71	-825	-18.512
25	62	-664	-16.6942
30	55	-554	-15.1991
35	52	-474	-13.9391
40	49	-415	-12.8869

Tabla 5.9: Valores de impedancia para el interruptor de torsión cuarzo-metal en estado abierto y aislamiento.



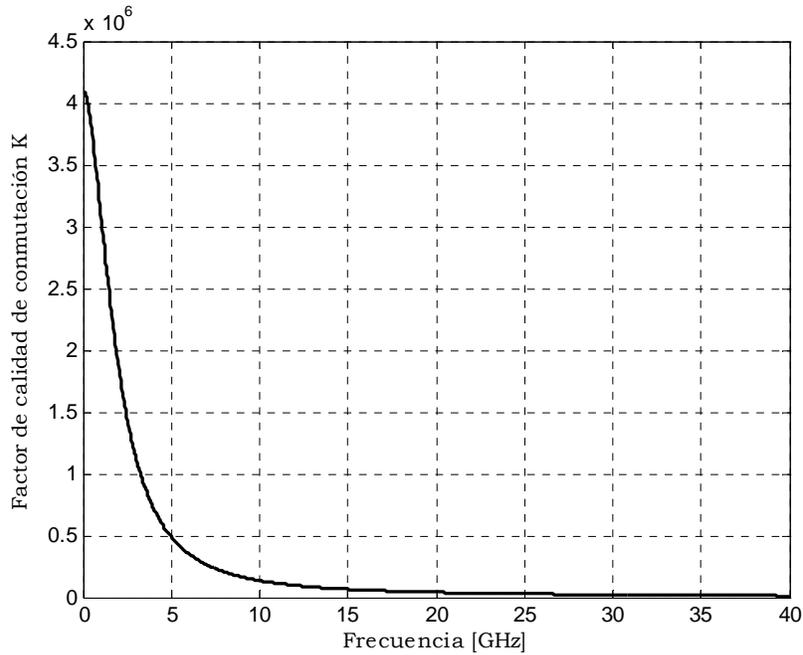
Gráfica 5.10: Aislamiento del interruptor de torsión cuarzo-metal.

5.7.3.3 Factor de calidad de conmutación

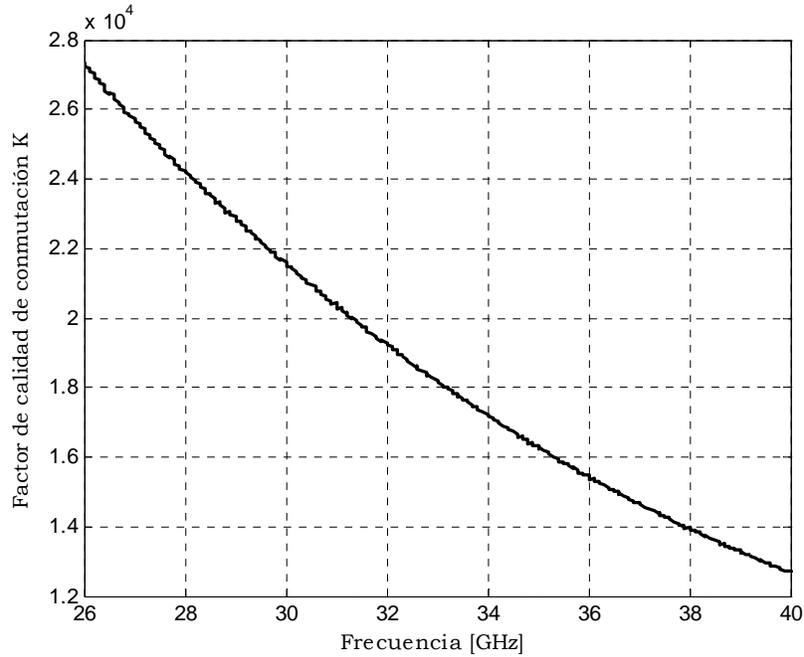
Los valores del factor de calidad obtenido para el interruptor de torsión cuarzo-metal se muestran en la tabla 5.10 y en las gráficas 5.11 y 5.12.

FACTOR DE CALIDAD					
Frecuencia [GHz]	Z cerrado [W]		Z abierto [W]		Factor de calidad K
	Real	Imaginario	Real	Imaginario	
0	0.1646	0	673000	0	4087500
5	0.1906	0.0652	109	-3200	49350
10	0.2073	0.1107	92	-1610	135800
15	0.2217	0.1516	82	-1090	66000
20	0.235	0.1897	71	-825	41000
25	0.2476	0.2256	62	-664	29000
30	0.2595	0.2597	55	-554	21600
35	0.2705	0.2927	52	-474	16300
40	0.2812	0.3247	49	-415	12700

Tabla 5.10: Valores de impedancias para el estado cerrado y abierto y su factor de conmutación de calidad.



Gráfica 5.11: Factor de calidad de conmutación del interruptor de torsión cuarzo-metal de 0 a 40 GHz..



Gráfica 5.12: Factor de calidad de conmutación del interruptor de torsión cuarzo-metal en la banda Ka (26-40 GHz).

5.7.4 Tabla de parámetros del interruptor de torsión

La tabla 5.11 muestra las características del interruptor de torsión tanto con sustrato de silicio como de cuarzo.

PARÁMETROS DEL INTERRUPTOR DE TORSIÓN		
Parámetro	Valor	
Longitud [μm]	400	
Ancho [μm]	400	
Altura [μm]	5.1	
Placa rotacional y palanca	Polisilicio (poly 2)	
Espesor [μm]	2	
Constante de rigidez [N/m]	8	
Agujeros [μm]	5X5	
Capa de sacrificio	SiO ₂	
Dieléctrico [μm]	Si ₃ N ₄ (0.6)	
Electrodos de actuación [μm ²]	8000	
Voltaje de <i>pull y push in</i> [V]	7-8/12-13	
Sustrato/Contacto	Silicio/Polisilicio	Cuarzo/Metal
Rango de frecuencia [GHz]	0-40	0-40
Resistencia, R _s [Ω]	7.2-7.5	0.1-0.2
C _v [fF]	168-75	9
Pérdidas de inserción [dB]	-6	-0.01 a -0.02
Aislamiento [dB]	-75 a -5	-76 a -12
Factor de calidad K	82779-16	4087500-12700

Tabla 5.11: Características del interruptor de torsión propuesto.

Conclusiones

El interruptor propuesto es de tipo electrostático debido a que la actuación electrostática es un tipo de actuación sencilla de implementar, su control es por medio de voltaje y existe una amplia investigación de este tipo de interruptores con resultados exitosos. La configuración eléctrica del interruptor es en serie y se definió debido a las características físicas del arreglo de fase al que pertenecerá. El área de diseño se especificó de 500X500 μm , ya que son dimensiones adecuadas para trabajar en la banda Ka [26-40 GHz]. El interruptor es una estructura de torsión, la cual tiene la finalidad de disminuir el voltaje de actuación y aumentar el aislamiento en el estado abierto. La estructura está formada por una placa rotacional, la cual gira a lo largo de un eje formado por una viga de torsión anclada al sustrato en sus extremos. Una palanca es la continuación de la placa rotacional y se extiende hasta quedar por encima de la línea de transmisión, con la cual hará contacto. El interruptor posee dos electrodos de actuación, uno para lograr el voltaje de *pull in* y alcanzar el voltaje y otro para jalar en dirección contraria a la palanca y lograr un voltaje de *push in* con el cual el interruptor aumenta la distancia entre el contacto y la línea de transmisión en el estado cerrado aumentando su aislamiento.

El tipo de fabricación empleado fue PolyMUMPs debido a que es un proceso multiusuario, relativamente económico y posee la ventaja de dos capas estructurales de polisilicio, el cual es un material con buenas propiedades mecánicas. El tener dos capas estructurales y por tanto dos capas de sacrificio, nos ayuda a variar la distancia entre capas además de contar con la creación de estructuras como *dimples* que también pueden variar la distancia o servir como pequeñas estructuras de soporte dependiendo de la aplicación. PolyMUMPs cuenta además con un depósito de metal, lo que ayuda a aumentar la conductividad de las señales a transmitir.

El interruptor fue diseñado respecto a las reglas de fabricación de PolyMUMPs y se utilizó poly0 para la creación de los electrodos de actuación y la línea de transmisión. Poly 1 fue utilizado para crear la estructura principal de movimiento y se creó en la parte de contacto un *dimple* para disminuir la distancia entre la línea de transmisión y el contacto.

El diseño del interruptor se realizó con programas especializados en MEMS como Coventorware y MEMSPro (sólo las máscaras). La simulación para el cálculo de parámetros como la constante de rigidez, el voltaje de *pull* y *push in*, la histéresis para ambos casos y la velocidad de conmutación, fue realizada con Coventorware. Para el cálculo de las pérdidas de inserción, el aislamiento y el factor de conmutación, se utilizó un programa de simulación electromagnética.

Los parámetros obtenidos con Coventorware, se encuentran dentro del rango de los parámetros de diseño: el voltaje de *pull in* se encuentra entre 7.5 y 8 V < 20 V y el voltaje de *push in* se encuentra entre 12.75 y 13.12 V < 20 V. La constante de rigidez posee un valor adecuado de 8 N/m, pero la velocidad de conmutación es baja entre 16 y 25 μs .

Respecto al análisis eléctrico del interruptor se determinaron las impedancias del interruptor en el estado abierto y en el estado cerrado, con la finalidad de obtener las pérdidas de inserción, el aislamiento y su factor de calidad. Las pérdidas de inserción fueron calculadas con los valores de impedancias en el estado cerrado y su valor fue e aproximadamente $-0.6 \text{ dB} < 1 \text{ dB}$ en un rango de 0 a 40 GHz, por lo que se considera que se encuentran dentro de un rango aceptable. Para el cálculo del aislamiento, se tomaron las impedancias en el estado abierto y su valor se encontró en el rango de -9 a -5 dB para un rango de 0 a 40 GHz, lo que es un valor de aislamiento muy pequeño. La razón de este bajo valor es la alta conductividad del sustrato, o que ocasiona que en el estado abierto la señal se transmita a través del sustrato. El cálculo del factor de calidad utilizó las impedancias en los dos estados del interruptor y debido a que las impedancias del estado abierto eran pequeñas, el factor de calidad fue de 16 a 40 GHz, el cual es un valor muy pequeño comparado con el factor de calidad de los interruptores basados en diodos pin ($K=5000$).

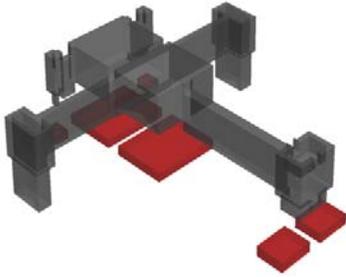
Para mejorar el aislamiento del interruptor se propuso una modificación al proceso PolyMUMPs, la cual consiste en cambiar la oblea de silicio de alta conductividad, por una oblea de cuarzo, la cual es un dieléctrico. Además para mejorar la conducción del estado cerrado se agregó la segunda capa estructural de polisilicio, poly2 al contacto y se depositó metal.

El interruptor final mostró pérdidas de inserción entre -0.01 y -0.02 para un rango de 0 a 40 GHz, lo que demuestra que disminuyó en gran medida las pérdidas de inserción. El aislamiento se registró entre -79 y -13 dB en un rango de 0 a 40 GHz, con lo que podemos ver que aumentó considerablemente. El factor de calidad también mejoró su valor y se calculó entre 400000 y 13000.

El interruptor original muestra buenos parámetros, pero su desempeño en el estado abierto se vio afectado debido a la alta conductividad de la oblea de silicio del proceso PolyMUMPs, con lo cual podemos concluir que esta es una desventaja del proceso y que sólo mediante un post proceso o un proceso independiente utilizando los mismos materiales pero con un sustrato de cuarzo, con el cual podemos obtener un mejor desempeño en el estado abierto y aumentar el factor de calidad por arriba del valor para interruptores implementados con diodos PIN.

Bibliografía del capítulo 5

- [1] Hah D., Yoon E. y Hong S. *A low-voltage actuated micromachined microwave switch using torsion springs and leverage*. IEEE Trans. Microwave Theory Tech., Vol. 48. No. 12. December 2000.
- [2] Koester D., Cowen A., Mahadevan R., Stonefield M., Hardy B. *PolyMUMPS Design Handbook*. Revision 10.0. MEMSCAP.
- [3] <http://www.sfu.ca/adm/>
- [4] Base de datos del programa Coventorware 2004.



6. Conclusiones Generales

Capítulo 6. Conclusiones Generales

Esta tesis presenta el diseño, el modelado eléctrico y la simulación numérica de un interruptor de microondas basado en la tecnología de microsistemas electromecánicos (MEMS) de tipo electrostático, el cual será integrado al desplazador de fase de una antena de arreglos de fase en la banda Ka.

El interruptor se basa en la tecnología MEMS debido a que dichos dispositivos presentan un mejor desempeño en comparación con los interruptores basados en tecnologías como diodos PIN, ferrita y transistores de efecto de campo FET. Los interruptores MEMS han demostrado tener pérdidas de inserción bajas (~ 0.1 dB), un alto aislamiento y un bajo consumo de potencia (~ 0.1 mW), aunque su velocidad de conmutación es relativamente baja para aplicaciones que requieran de rapidez (1-300 μ s).

El interruptor es de tipo electrostático ya que la actuación electrostática es sencilla de implementar, su control es por medio de voltaje y no tiene consumo de corriente eléctrica. La configuración eléctrica del interruptor es de tipo serie y se decidió debido a las características físicas del arreglo de fase, siendo la configuración serie de costado la más adecuada para dicho arreglo. El área del interruptor se designó en un área de 500X500 μ m, ya que estas dimensiones son adecuadas para trabajar en la banda Ka (26-40 GHz).

El tipo de estructura del interruptor es de torsión, la cual consiste en una placa rotacional, la cual gira alrededor de un eje que es una viga de torsión. La viga de torsión se encuentra anclada al sustrato por sus extremos y permite que el interruptor suba y baje permitiendo el contacto y la liberación de una palanca unida a la placa rotacional. El interruptor cuenta con dos electrodos de actuación, un electrodo *pull* que jala la palanca hacia el contacto y un electrodo *push* que empuja a la palanca del lado contrario aumentando la distancia original entre el contacto y la línea de transmisión. Este tipo de configuración provee un bajo voltaje de actuación debido a la viga de torsión y tiene la posibilidad de aumentar el aislamiento mediante el aumento de la distancia entre el contacto y la línea de transmisión.

El tipo de fabricación empleado fue PolyMUMPs debido a que es un proceso multiusuario, relativamente económico y posee la ventaja de dos capas estructurales de polisilicio, el cual es un material con buenas propiedades mecánicas. El tener dos capas estructurales y por tanto dos capas de sacrificio, nos permitió variar la distancia entre capas y crear estructuras como *dimples*, con las cuales se pudo disminuir la distancia original entre el contacto y la línea de transmisión y formar soportes de aislamiento entre la placa rotacional y los electrodos de actuación. PolyMUMPs cuenta además con un depósito de metal, que nos ayudó a aumentar la conductividad de las líneas de transmisión y el contacto. Una desventaja del proceso fue la alta conductividad del sustrato (1-2 Ω cm), lo que ocasionó que el interruptor en el estado abierto no tuviera un buen aislamiento para la señal de RF. Pero debido a la versatilidad del proceso, existen postprocesos que nos permiten mejorar el desempeño del interruptor.

El interruptor fue diseñado respecto a las reglas de fabricación de PolyMUMPs y se utilizó poly0 para la creación de los electrodos de actuación y la línea de transmisión. Poly 1 fue utilizado para crear la estructura principal de movimiento y se creó en la parte de contacto un *dimple* para disminuir la distancia entre la línea de transmisión y el contacto.

El diseño del interruptor se realizó con programas especializados en el análisis de MEMS como Coventorware y MEMSPro. MEMSPro sólo fue utilizado para la creación de máscaras. La simulación para el cálculo de parámetros como la constante de rigidez, el voltaje de *pull* y *push in*, la histéresis para ambos casos y la velocidad de conmutación, fue realizada con Coventorware. Para el cálculo de las pérdidas de inserción, el aislamiento y el factor de conmutación, se utilizó un programa de simulación electromagnética.

Los parámetros obtenidos con Coventorware, se encuentran dentro del rango de los parámetros de diseño: el voltaje de *pull in* se encuentra entre 7.5 y 8 V (< 20 V) y el voltaje de *push in* se encuentra entre 12.75 y 13.12 V (< 20 V). La constante de rigidez posee un valor adecuado de 8 N/m, pero la velocidad de conmutación es baja entre 16 y 25 μ s.

Respecto al análisis eléctrico del interruptor se determinaron las impedancias del interruptor en el estado abierto y en el estado cerrado, con la finalidad de obtener las pérdidas de inserción, el aislamiento y su factor de calidad. Las pérdidas de inserción fueron calculadas con los valores de impedancias en el estado cerrado y su valor fue de aproximadamente 0.6 dB (< 1 dB) en un rango de 0 a 40 GHz, por lo que se considera que se encuentran dentro de un rango aceptable. Para el cálculo del aislamiento, se tomaron las impedancias en el estado abierto y su valor se encontró en el rango de 9 a 5 dB para un rango de 0 a 40 GHz, lo que es un valor de aislamiento muy pequeño. La razón de este bajo valor es el acoplamiento capacitivo del interruptor con el sustrato, ya que en altas frecuencias esta capacitancia se comporta como un corto circuito y debido a la alta conductividad del sustrato, la señal se transmite a través de éste. El cálculo del factor de calidad utilizó las impedancias en los dos estados del interruptor y debido a que las impedancias del estado abierto eran pequeñas, el factor de calidad fue de 16 a 40 GHz, el cual es un valor muy pequeño comparado con el factor de calidad de los interruptores basados en diodos PIN (K=5000).

Para mejorar el aislamiento del interruptor se propuso una modificación al proceso PolyMUMPs, la cual consiste en cambiar la oblea de silicio de alta conductividad, por una oblea de cuarzo, el cual es un dieléctrico. Además para mejorar la conducción del estado cerrado se agregó la segunda capa estructural de polisilicio, poly2, al contacto y se depositó oro.

El interruptor final mostró pérdidas de inserción entre 0.01 y 0.02 para un rango de 0 a 40 GHz, lo que demuestra que disminuyó en gran medida las pérdidas de inserción. El aislamiento se registró entre 79 y 13 dB en un rango de 0 a 40 GHz, con lo que podemos ver que aumentó considerablemente. El factor de calidad también mejoró su valor y se calculó entre 400000 y 13000.

El interruptor original muestra buenos parámetros, pero su desempeño en el estado abierto se vio afectado debido a la alta conductividad de la oblea de silicio del proceso PolyMUMPs, con lo cual podemos concluir que ésta es una desventaja del proceso y que sólo mediante un post proceso o un proceso independiente utilizando los mismos materiales pero con un sustrato de silicio de alta resistividad no dopado o un dieléctrico como cuarzo, con el cual podemos obtener un mejor desempeño en el estado abierto y aumentar el factor de calidad por arriba del valor para interruptores implementados con diodos PIN.