



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

**CONTROL DE UN CONVERTIDOR DE CD/CA MONOFASICO**

**TESIS**

QUE PARA OBTENER EL TÍTULO DE:

**INGENIERÍA ELECTRICO ELECTRÓNICO**

PRESENTA:

**MARTÍNEZ PÉREZ, IVÁN**

ASESOR: ESPINOSA PÉREZ, GERARDO RENÉ

MÉXICO, D. F.

2005



Universidad Nacional  
Autónoma de México

Dirección General de Bibliotecas de la UNAM

**Biblioteca Central**



**UNAM – Dirección General de Bibliotecas**  
**Tesis Digitales**  
**Restricciones de uso**

**DERECHOS RESERVADOS ©**  
**PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

# Control de un Convertidor de CD/CA Monofásico

Presenta: Iván Martínez Pérez

Director de Tesis: Dr. Gerardo René Espinosa Pérez



*A mi madre que, con su ejemplo y sus diversas enseñanzas, ha cultivado el espíritu de superación en mi. Gracias, madre, por la confianza y el cariño que me demuestras día a día.*

*A mi familia, que siempre han estado al pendiente de mi situación académica.*

*A mi universidad, la Universidad Nacional Autónoma de México, que me brindo la infraestructura, los espacios y las instalaciones apropiadas para la culminación de mis estudios. A mi alma mater que me brindo la oportunidad de conocer a grandes profesores y personas que cambiaron mi visión de las cosas, así como los conocimientos que enriquecieron mi alma y me ayudarán a alcanzar mis metas en la vida.*

*Al Dr. Gerardo Espinosa, por brindarme la oportunidad de conocer y ser parte de la investigación que se desarrolla en un campo específico de mi carrera. Gracias por la guía y la paciencia mostrada hasta el final.*

*A mis compañeros del laboratorio donde elabore la tesis, ya que sus diversas asesorías me permitieron abordar con una mayor claridad algunas necesidades para la edición de esta tesis.*



# Índice general

<b>1. Introducción</b>	<b>9</b>
1.1. Motivación y antecedentes . . . . .	10
1.2. Formulación del Problema . . . . .	11
1.3. Objetivos . . . . .	13
1.4. Contenido de la tesis . . . . .	13
<b>2. Convertidor CD/CA</b>	<b>15</b>
2.1. Topología y funcionamiento . . . . .	15
2.1.1. Tipos de Inversores de Fuente de Voltaje (VSI) . . . . .	18
2.2. Modelado . . . . .	21
2.3. Aplicaciones . . . . .	26
<b>3. Diseño del Controlador</b>	<b>31</b>
3.1. Problema de Control: Aplicación a UPS . . . . .	31
3.2. Diseño . . . . .	32
3.3. Resultados de simulación . . . . .	41
<b>4. Resultados experimentales</b>	<b>45</b>
4.1. Diseño de experimentos . . . . .	45
4.2. Resultados . . . . .	46
4.3. Discusión de Resultados . . . . .	54
<b>5. Conclusiones</b>	<b>57</b>
<b>A. Banco de Pruebas</b>	<b>59</b>
<b>Bibliografía</b>	<b>67</b>



# Índice de figuras

1.1. Etapas que conforman al sistema denominado inversor monofásico . . . . .	12
2.1. Diagrama de bloques del Convertidor CA-CA . . . . .	15
2.2. VSI-PWM con un rectificador no controlado . . . . .	16
2.3. CSI con rectificador controlado . . . . .	17
2.4. Inversor medio puente . . . . .	18
2.5. Inversor Puento completo . . . . .	19
2.6. Complemento, de las etapas agregadas, a la etapas existentes . . . . .	21
2.7. Sistema: Inversor y Filtro con Carga . . . . .	22
2.8. Estructura del Horno de canal . . . . .	28
2.9. Nueva Estructura de alimentación del Horno . . . . .	29
3.1. Filtro paso - bajas de potencia de segundo orden . . . . .	33
3.2. Conexión de la Resistencia de Carga al Sistema . . . . .	34
3.3. Diagrama de Bode del Filtro con la Resistencia de Carga nominal conectada al Sistema . . . . .	35
3.4. Programación del calculo de la primera derivada de la Corriente deseada . .	40
3.5. Programación de la simulación del modelo y de la ley de control en Simulink de Matlab. . . . .	42
3.6. Tensión deseada en el capacitor ( $V_{C_d}$ ) y Tensión de salida en el capacitor ( $V_C$ ) con $K=1$ y con derivador aproximado. . . . .	42
3.7. Tensión deseada en el capacitor ( $V_{C_d}$ ) y Tensión de salida en el capacitor ( $V_C$ ) con $K=1$ y sin derivador aproximado. . . . .	43
3.8. Tensión deseada en el capacitor ( $V_{C_d}$ ) y Tensión de salida en el capacitor ( $V_C$ ) con $K=10$ y con derivador aproximado. . . . .	43

3.9. Tensión deseada en el capacitor ( $V_{C_d}$ ) y Tensión de salida en el capacitor ( $V_C$ ) con $K=10$ y sin derivador aproximado. . . . .	44
4.1. Respuesta transitoria con $K=1$ y $t_{m1}$ . . . . .	47
4.2. Respuesta transitoria con $K=10$ y $t_{m1}$ . . . . .	47
4.3. Tensión en el capacitor en lazo abierto con tiempo de muestreo de $10 [\mu s]$ .	49
4.4. Tensión en el capacitor en lazo abierto con tiempo de muestreo de $30 [\mu s]$	50
4.5. Tensión en el capacitor con $K=1$ y tiempo de muestreo de $10 [\mu s]$ con derivador aproximado. . . . .	51
4.6. Tensión en el capacitor con $K=1$ y tiempo de muestreo de $10 [\mu s]$ sin derivador aproximado. . . . .	52
4.7. Tensión obtenida al aumentar la resistencia de carga con derivador aproximado.	53
4.8. Tensión obtenida al aumentar una resistencia de carga sin derivador aproximado. . . . .	54
A.1. Representación esquemática de un Dispositivo de Efecto Hall . . . . .	65
A.2. Representación esquemática del transductor . . . . .	65

# Capítulo 1

## Introducción

Usualmente a los convertidores estáticos de potencia de Corriente Directa (CD) a potencia de Corriente Alterna (CA), comúnmente llamados inversores, se les relaciona en la mayoría de los casos con su aplicación al control de la velocidad de los motores de CA, debido a que con estos dispositivos se tiene la posibilidad de variar la frecuencia de la onda moduladora o de entrada al motor [12]. Sin embargo, su desarrollo ha evolucionado hasta el punto en que ahora se utilizan como elementos que transforman la energía suministrada por una fuente de CD para proporcionar señales con las cuales es posible mejorar lo que actualmente se conoce en la literatura como la *Calidad de la Energía Eléctrica* y que se refiere a eliminar (o al menos disminuir) cualquier variación en las señales de tensión y corriente de alimentación de un dispositivo que induzcan a un mal funcionamiento del mismo [5] [18]. En el caso de los inversores, este problema se refleja en las características de la señal de CA que proporcionan. Como ejemplo de estos dispositivos se encuentran, entre otros, los filtros activos [8] y las fuentes de suministro ininterrumpido (UPS\*, por sus siglas en inglés) [17], los cuales juegan un papel importante en instalaciones delicadas, como hospitales, centrales de cómputo, sistemas de transporte eléctrico, sistemas de comunicación, entre otras [1].

En general, en un circuito Inversor la potencia de corriente directa es transformada a potencia de corriente alterna sin movimientos mecánicos entre las partes que lo componen. Los inversores utilizan para realizar esta conversión de energía dispositivos semiconductores en los cuales se puede controlar sus estados de conducción (o encendido) y corte (o apagado), como lo son los transistores de potencia (IGBT, BJT, MOSFET, GTO, etc.) o, dependiendo de la aplicación, tiristores de conmutación forzada [4] [7].

---

\*Uninterruptible Power Supply

Entre otras posibilidades, el estudio de los Inversores se puede abordar, de manera muy general, desde dos enfoques: el diseño electrónico, para el cual el tema fundamental es la definición de nuevas topologías y la evaluación de nuevos dispositivos de conmutación (y en general de nuevos elementos tanto pasivos como activos); y el diseño de esquemas de control, donde el esfuerzo principal se concentra en la determinación de nuevas políticas (leyes de control) de conmutación de los semiconductores involucrados en los convertidores con el fin de alcanzar las características preestablecidas para la señal generada [19].

El trabajo desarrollado en la presente tesis se sitúa en el segundo enfoque, ya que el tema de estudio que se aborda está relacionado con el problema del diseño de leyes de control para una topología particular de inversor, concretamente, la de un inversor monofásico de puente completo. Las características de este trabajo se describen en las siguientes secciones.

## 1.1. Motivación y antecedentes

Adicionalmente a los problemas que usualmente se encuentran en el manejo (generación, transmisión y distribución) de la energía eléctrica [10], actualmente dos que han tomado importancia [5] [18] son:

1. El creciente número de cargas no lineales conectadas a la red, y
2. El incremento en los puntos de interconexión de diferentes circuitos (sub-redes).

Las implicaciones que tienen los problemas anteriores son que, por un lado, la aparición de cargas no lineales (especialmente aquellas que basan su funcionamiento en conmutadores) provocan variaciones y distorsiones de las señales de tensión y corriente asociadas a ellos. Esto, que por sí mismo establece una operación no deseada debido a el decremento en la eficiencia del sistema eléctrico (bajo factor de potencia), se convierte en un problema más complicado si se considera que, como consecuencia de la mencionada interconexión entre sistemas, las variaciones y distorsiones generadas por una carga, invariablemente se verán reflejadas en las señales de alimentación de todas las demás cargas asociadas al mismo circuito.

Los problemas mencionados en el párrafo anterior han motivado la propuesta de diferentes soluciones basadas en convertidores estáticos de potencia. Estas alternativas incluyen rectificadores, convertidores CD/CD e inversores con el fin de acondicionar las señales contaminadas con el fin de mejorar la calidad de la energía eléctrica. Entre ellas, una que ha

recibido gran atención es la que se refiere a la de generar a partir de una señal de CD otra de CA de amplitud y frecuencia constante. Estos dispositivos se aplican en UPS que actualmente se consideran como elementos esenciales en instalaciones tanto comerciales como industriales, encontrandolas desde versiones de baja potencia (para alimentar equipos de cómputo personales), equipos de mediana potencia (para alimentar estaciones terrenas) y dispositivos de alta potencia (para suministro de respaldo de energía eléctrica en edificios).

Además del diseño electrónico de las UPS, un elemento que es fundamental para el buen funcionamiento de estos dispositivos es la política de conmutación utilizada para generar las señales de CA. En este sentido, un método que ha mostrado una gran utilidad es el que se conoce como modulación en ancho de pulso (PWM\*\*, por sus siglas en inglés) cuya función principal es la de conmutar los dispositivos semiconductores a una frecuencia suficientemente alta (dependiendo de la aplicación) de tal manera que a partir de una señal constante a tramos se pueda aproximar (de la mejor manera) la señal deseada de CA. Sin embargo, la gran desventaja que presenta este método es que se trata de un esquema de control en lazo abierto [9].

Con el fin de aprovechar las ventajas y minimizar el efecto de las desventajas del método PWM, diferentes esquemas de control en lazo cerrado se han propuesto para un circuito inversor modulado en ancho de pulso. En este sentido, recientemente se han reportado en la literatura esquemas de control inspirados en la teoría de control de sistemas no lineales, como son los presentados en [6], [2] y [3], en los cuales se aborda el problema de control de un inversor monofásico de puente completo con aplicación a UPS.

Aunque las propiedades matemáticas de los resultados presentados en estos artículos han sido establecidas completamente, su validación experimental establece un problema abierto en el trabajo de investigación. Es en este punto en donde se sitúa el trabajo de tesis que se presenta, siendo el principal objetivo el realizar alguna aportación en el trabajo de evaluación experimental mencionado.

## 1.2. Formulación del Problema

Como se mencionó en la sección anterior, el problema que se pretende abordar en la tesis que se presenta es el de la evaluación experimental de un esquema de control para un inversor monofásico de puente completo con aplicación a UPS.

---

\*\*Pulse Width Modulation

En este sentido, el problema planteado se divide en dos sub-problemas: La puesta en marcha de un banco de pruebas experimental y el establecimiento de una metodología para evaluar las propiedades del esquema de control.

Respecto al primero y como resultado de una situación de disponibilidad<sup>\*\*\*</sup>, para el desarrollo de este trabajo de tesis se considera que la infraestructura experimental necesaria para una correcta evaluación es como la que se muestra en la figura 1.1 en donde se observa

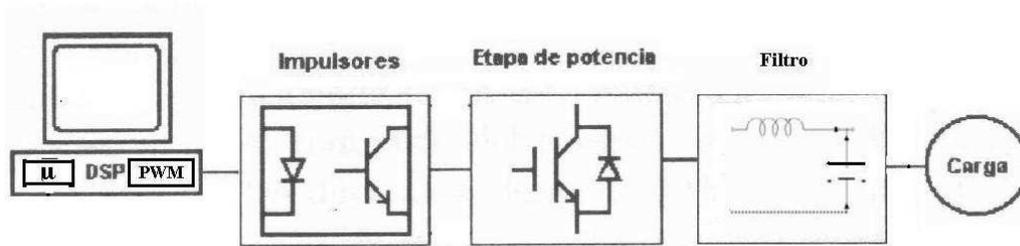


Figura 1.1: Etapas que conforman al sistema denominado inversor monofásico

que los elementos principales del sistema requerido son:

- Un procesador digital de señales (DSP<sup>\*\*\*\*</sup>, por sus siglas en inglés) el cual está situado en una computadora personal.
- Circuitos impulsores necesarios para acondicionar las señales generadas en el DSP.
- Una etapa de potencia, constituida por los dispositivos conmutadores conectados considerando una topología de puente tipo H.
- Una etapa de filtrado de las señales generadas por la etapa de potencia, y
- La carga.

Concerniente al segundo problema, se considera la ley de control reportada en [6], [2] y [3] y la metodología de evaluación persigue como fin principal el de cuantificar el nivel de eficiencia del esquema de control, considerando que está determinada por los siguientes factores:

---

<sup>\*\*\*</sup> Debe hacerse notar que el trabajo de tesis se desarrolló en el Laboratorio de Control del Edificio Bernardo Quintana de la Facultad de Ingeniería de la UNAM, en donde parte de la construcción del inversor ya se había llevado a cabo al inicio de la tesis que se presenta

<sup>\*\*\*\*</sup> Digital Signal Processor

- La calidad de la energía eléctrica suministrada, es decir, el nivel de distorsión que presenta la forma de onda de tensión de salida frente a diferentes condiciones de operación.
- La estructura electrónica del convertidor. En el sentido de evaluar el desempeño del sistema considerando el uso de elementos pasivos de bajo costo, es decir, de dimensiones pequeñas.
- La facilidad de uso del esquema propuesto, considerando para ésto la sintonización del esquema de control respecto a la respuesta que se genera.

### 1.3. Objetivos

Con base a lo establecido hasta este punto, el objetivo de la tesis que se presenta se plantea como:

1. Poner en marcha un banco de pruebas experimental que posea las características mencionadas en la sección anterior, y
2. Realizar una serie de experimentos que permitan de manera sistemática, evaluar la eficiencia del controlador en estudio.

### 1.4. Contenido de la tesis

En el capítulo segundo se abordan los principales grupos de convertidores CD/CA que son más utilizados en la industria, como son los Inversores Fuente de Corriente y los Inversores Fuente de tensión, poniendo especial atención en estos últimos ya que en uno de este tipo se enfoca el contenido de la tesis, describiendo en esta parte el funcionamiento del inversor utilizado. Adicionalmente, se estudia la representación matemática de estos convertidores, ya que resulta fundamental para abordar y solucionar, desde la perspectiva de esta tesis, el problema de control de estos dispositivos.

En el capítulo tercero se aborda el diseño de la ley de control con base en los fundamentos del modelado del sistema. Para ésto, el diseño del filtro pasobajas de segundo orden que se coloca en las terminales de salida del inversor es un punto básico, por lo que también es contenido en este capítulo. A manera de verificación preliminar al trabajo experimental, se

presentan, además, los resultados de algunas simulaciones digitales que resultan ilustrativas del comportamiento esperado de las variables del convertidor.

Los resultados experimentales obtenidos de la implantación del sistema son presentados en el capítulo cuarto. Junto con ellos se presenta una discusión que de manera sistemática permite evaluar la eficiencia del convertidor y el controlador en estudio.

Finalmente, en el último capítulo quinto se exponen las conclusiones a que se llegan después del trabajo experimental.

La descripción detallada de los elementos que componen el banco de pruebas se incluye en el Apéndice A.

## Capítulo 2

# Convertidor CD/CA

En este capítulo se aborda el circuito inversor estudiado en esta tesis. El convertidor se analiza tanto desde la perspectiva de su estructura (topología), como de su funcionamiento y modelado. A manera de ilustración también se presentan algunas aplicaciones en las que puede estar involucrado.

### 2.1. Topología y funcionamiento

Básicamente los Convertidores CD-CA son dispositivos que transforman energía de corriente directa en energía de corriente alterna.

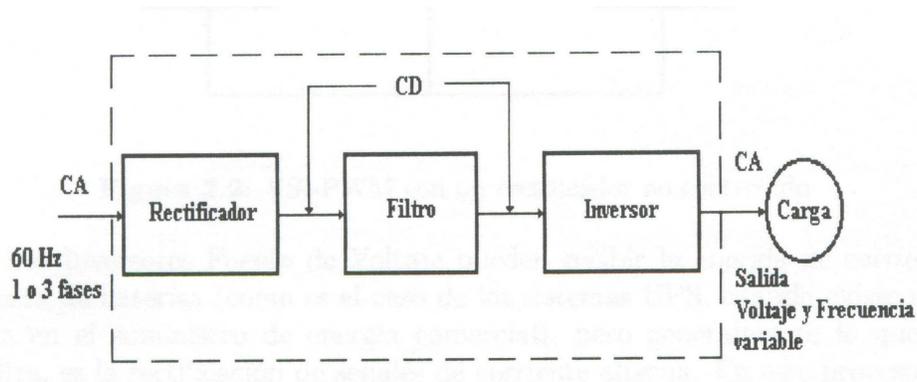


Figura 2.1: Diagrama de bloques del Convertidor CA-CA

Para transformar la energía, estos convertidores son construidos actualmente con dispositivos semiconductores, en los cuales puede ser controlado su estado de conducción y corte. Ejemplos de estos dispositivos son los transistores: Transistor de Efecto de Campo Metal Oxido Semiconductor (MOSFET\*, por sus siglas en ingles), Transistor Bipolar de

\*Metal Oxido Semiconductor Field Effect Transistor

Compuerta Aislada (IGBT<sup>\*\*</sup>, por sus siglas en inglés), etc. Además de estos dispositivos de potencia, otros tipos de semiconductores han sido desarrollados y mejorados en años recientes, haciendo posibles construir convertidores de potencia que facilitan el control de las variables de salida, como la tensión, corriente y frecuencia.

Dependiendo de la fuente de alimentación hacia el circuito de potencia, los Convertidores CD/CA pueden ser clasificados como [7] :

1. Inversores Fuente de Tensión (VSI<sup>\*\*\*</sup>, por sus siglas en inglés)
2. Inversores Fuente de Corriente (CSI<sup>\*\*\*\*</sup>, por sus siglas en inglés)

El inversor VSI es una fuente de tensión, con frecuencia ajustable y la salida de voltaje es independiente de la corriente de carga.

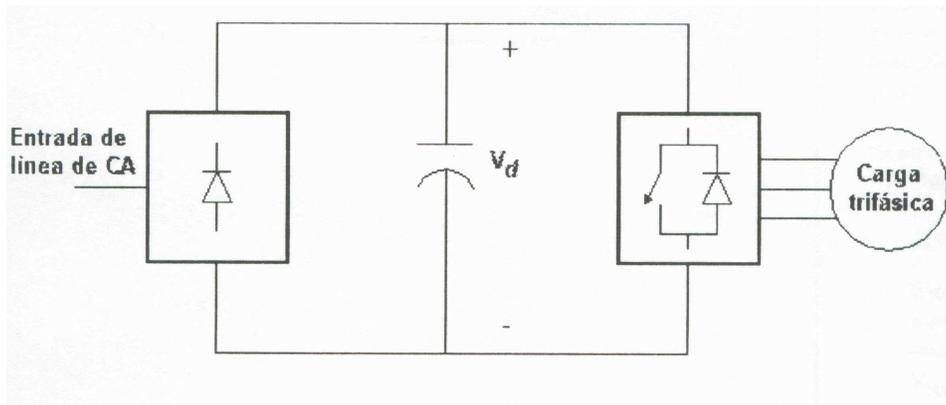


Figura 2.2: VSI-PWM con un rectificador no controlado

Este tipo de inversores pueden recibir la energía de corriente directa de baterías (como es el caso de los sistemas UPS, cuando existe una falla en el suministro de energía comercial), pero generalmente lo que se utiliza, es la rectificación de señales de corriente alterna. En este proceso de conversión, la energía de corriente alterna a la frecuencia de suministro, es rectificadas para después ser filtrada, antes de ser nuevamente convertida a corriente alterna con amplitud y frecuencia ajustable.

La frecuencia de salida en los Convertidores CD/CA VSI, esta determinada por los estados de corte y conducción de los dispositivos, que a su vez están manejados por el circuito de control. La acción de corte y conducción en los convertidores da como resultado una salida de tensión no senoidal y corrientes con forma de onda que no son las mejores

\*\* Isolated Gate Bipolar Transistor

\*\*\* Voltage Source Inverter

\*\*\*\* Current Source Inverter

para varias aplicaciones, en específico para el caso de motores de CA, ya que señales de alimentación no senoidales provocan pérdidas considerables en sus devanados, además de variaciones en el torque.

Por su parte, los inversores CSI son alimentados en su etapa de potencia por rectificadores, que a su vez están controlados por corriente. Este tipo de inversores funciona como una fuente de corriente de CA.

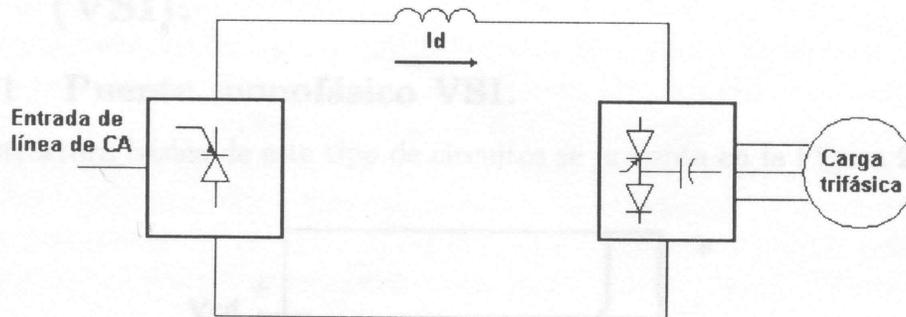


Figura 2.3: CSI con rectificador controlado

Los Inversores CSI, básicamente consisten en un Rectificador Controlado por Fase, un inductor de valor elevado y por último el Inversor de CD/CA. El inductor es utilizado como la liga de corriente la cual hace que aparezca la entrada como una fuente de corriente para el Inversor.

La tensión de salida en estos inversores esta determinada por la respuesta de la carga a la corriente que se le aplica. La señal que representa la corriente deseada es comparada con la corriente actual, la diferencia es amplificada y usada para controlar el ángulo de retardo del rectificador, para que el valor de la corriente que se requiere sea obtenida. Una serie de inductores sirven como filtro para la salida de corriente del rectificador controlado.

En una fuente de corriente, la corriente de carga se mantiene constante aun cuando existan variaciones de la impedancia de carga y la tensión terminal cambia para satisfacer la relación  $V=IZ$ .

Los CSI son diseñados para aplicaciones con características muy específicas, debido a su alto costo y mayor circuitería.

Una de las ventajas de los CSI sobre los VSI, es la habilidad que tienen de controlar fallas en las conmutaciones y regresar naturalmente a la operación normal. Además, el uso de fuentes de corriente elimina la posibilidad de transitorios en las corrientes.

Ya que el Inversor utilizado durante éste trabajo de tesis es del tipo VSI, en la siguiente sección este tipo de circuitos se aborda en más detalle.

### 2.1.1. Tipos de Inversores de Fuente de Voltaje (VSI)

La estructura básica de este tipo de circuitos se presenta en la siguiente figura.

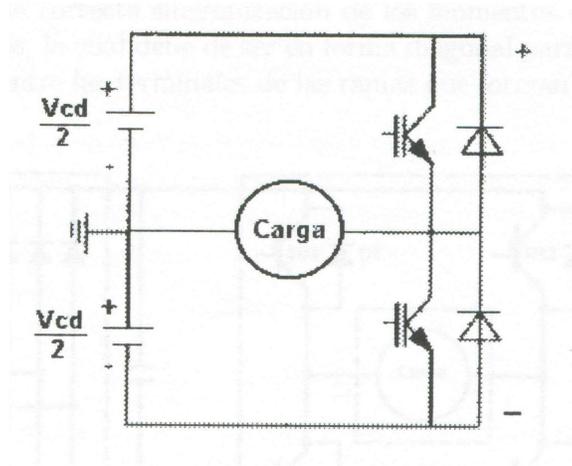


Figura 2.4: Inversor medio puente

Básicamente estos circuitos están formados por dos transistores, dos diodos, la fuente o batería con tap central y la carga. También son llamados medios puentes. Cada transistor permite que la corriente fluya de colector a emisor y el diodo rectificador en antiparalelo hace posible que la corriente fluya en dirección contraria a la de los transistores. Los diodos en antiparalelo (o libre rodamiento o volante) son la ruta por la que la corriente de carga (en caso de cargas reactivas), es regresada a través del Inversor hacia la fuente de corriente directa.

El funcionamiento del medio puente consiste en que cada transistor actúe durante medio ciclo de la señal generada, lo que da como resultado cambios de polaridad en los extremos de la carga.

Si la carga es puramente resistiva la señal que se presenta en ella será de una onda cuadrada, pero para cargas inductivas, por la naturaleza de almacenamiento que tienen estos elementos, existirá regreso de esta energía por los diodos volantes. La energía retornada representa el factor de potencia en el circuito Inversor.

Una manera distinta de obtener un Inversor Monofásico, es utilizando dos medios puentes para formar un puente completo (Figura 2.5) y así evitar la necesidad de un tap central en la fuente de corriente directa. Este Inversor, además de mayor circuitería, necesita más

atención en el diseño de la etapa de control para la correcta sincronización de los elementos de conmutación en los dispositivos, la cual debe de ser en forma diagonal para evitar posibles cortos circuitos entre las terminales de las ramas que forman al convertidor.

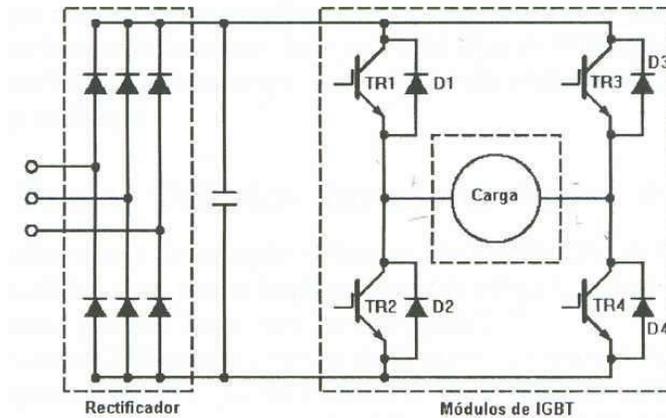


Figura 2.5: Inversor Puento completo

El funcionamiento del Puento Completo es el mismo que el del Medio Puento lo que resulta que en la carga se presente una tensión de alimentación que cambia de polaridad cada  $180^\circ$  de su periodo, representando una tensión alterna.

Como se puede observar, estos dispositivos en realidad no utilizan algún tipo de lógica que haga posible que las señales que son suministradas a la carga sean ondas con formas PWM, sino en el mejor de los casos, como lo es con cargas resistivas, se trata de ondas cuadradas y lo más que se puede conseguir con este tipo de control, para los estados de corte y saturación de los dispositivos, es disminuir el ancho de la señal cuadrada, pero generando más tiempo muerto y a la vez disminuyendo la cantidad de energía que se le podría suministrar a la carga. Aún con este tipo de limitaciones, el Puento Monofásico VSI, es el bloque que sirve como base para la construcción de los Inversores Trifásicos.

La tensión de ruptura para los diodos volantes y la calidad de la tensión de salida para inversores de medio puento y de puento completo es la misma.

Una ventaja de la configuración de puento completo es que se pueden obtener los niveles de tensión positivo y negativo, que se presentan en los extremos de la carga, no de la mitad del valor de la fuente como en la configuración de medio puento, sino del mismo valor de la fuente de alimentación. Además se deja de tener la necesidad de contar con un tap central para la fuente, como se menciono anteriormente, resultando la fuente de alimentación, por

lo tanto, más económica.

Por otra parte, para los inversores de puente completo, la potencia de salida es cuatro veces más alta y la componente fundamental es dos veces la correspondiente a la de los inversores de medio puente.

La detallada descripción del funcionamiento del Inversor Monofásico utilizado ayudará a ilustrar el funcionamiento del esquema de control planteado en esta tesis.

En el DSP se cuenta con la posibilidad generar la señal moduladora de la técnica de PWM, además de variar su frecuencia y amplitud en tiempo real (en línea), para ser esta, la señal PWM de salida y su negada, ingresada como la referencia de conmutación para los dispositivos semiconductores. Sin embargo, el alimentar directamente a los dispositivos semiconductores con estas señales puede ocasionar, en caso de presentarse perturbaciones o fallas en el circuito de potencia, que el procesador sufra daños, ya que éste maneja señales lógicas, (0-5[V]), por lo que resulta necesario considerar una etapa extra de acoplamiento entre la señal PWM generada en la DSP y el inversor. A esta etapa se le conoce como circuitos “impulsores”, los cuales, además de acondicionar la señal PWM a señales adecuadas para la operación de la etapa de potencia, proporciona un aislamiento eléctrico entre los dos subsistemas.

Una vez que las señales han sido acondicionadas, éstas son enviadas a la etapa de potencia, la cual utiliza como dispositivos semiconductores Transistores Bipolares de Compuerta Aislada (IGBTs<sup>\*\*\*\*\*</sup>, por sus siglas en inglés), que a su vez utilizan señales de encendido de 15 [V] y señales de -10 [V] para su apagado, aplicadas entre las terminales de Compuerta (G) y Emisor (E). Esta etapa es la encargada de generar la señal amplificada de voltaje que sera alimentada, vía la etapa de filtrado, al circuito de carga.

Una contribución del trabajo que se presenta se enfoca, en primer lugar, en la puesta en marcha del banco de pruebas descrito anteriormente que constituyen la operación del sistema en lazo abierto. La segunda contribución de esta tesis se sitúa en dos etapas adicionales del inversor mostrado en la figura 1.1 y que constituyen la estructura del control dinámico del sistema en lazo cerrado. Una de estas etapas es la retroalimentación de las señales de voltaje y corriente, la cual genera las señales que son utilizadas en el DSP para su procesamiento. La otra etapa es la generación del código de programación bajo el cual el DSP procesará las señales retroalimentadas y que constituye **el algoritmo de control**. Así, el

---

\*\*\*\*\* Isolated Gate Bipolar Transistor

sistema completo que se considera para el desarrollo de este trabajo de tesis está constituido como se muestra en la figura 2.6.

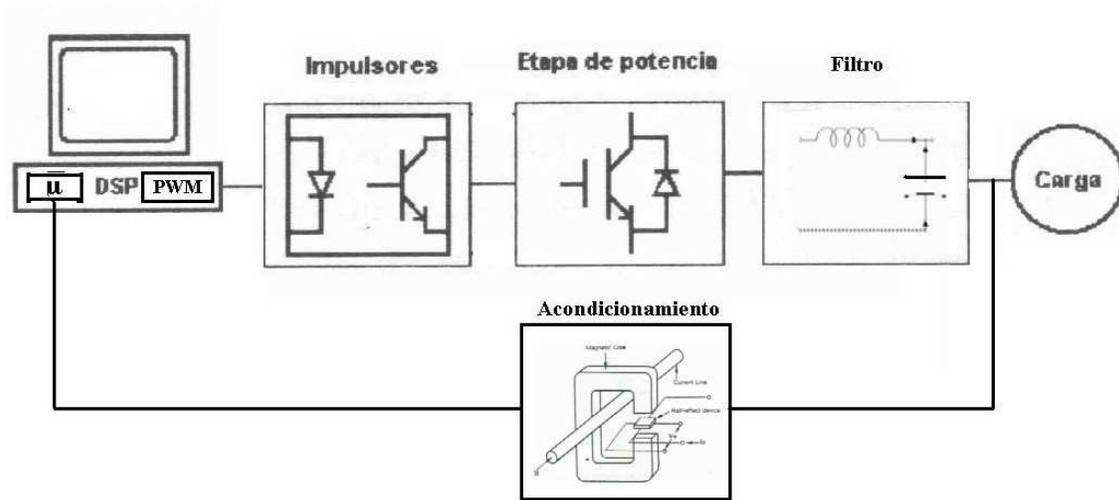


Figura 2.6: Complemento, de las etapas agregadas, a la etapas existentes

Las características principales para elaborar esta parte del trabajo son:

1. El uso de la teoría de control de sistemas dinámicos para el diseño de los esquemas de control, y
2. Los dispositivos conmutadores son operados utilizando la técnica de Modulación en Ancho de Pulso (PWM<sup>\*\*\*\*\*</sup>, por sus siglas en inglés) como método para controlar sus estados de conducción y corte.

## 2.2. Modelado

El sistema que en esta sección se presenta se compone de dos subsistemas, denominados Convertidor y Filtro con carga, y los cuales constituyen el convertidor inversor considerado en esta tesis. Para entender su comportamiento dinámico, cada subsistema se analiza por separado, para comprender, finalmente, el funcionamiento conjunto de estos subsistemas como uno solo.

El objetivo del sistema Convertidor es el de generar dos niveles de voltaje ( $V_{CD}$  y  $-V_{CD}$ ) entre sus terminales de salida (A y B), mientras que el objetivo del segundo, como su nombre

\*\*\*\*\* Pulse Width Modulation

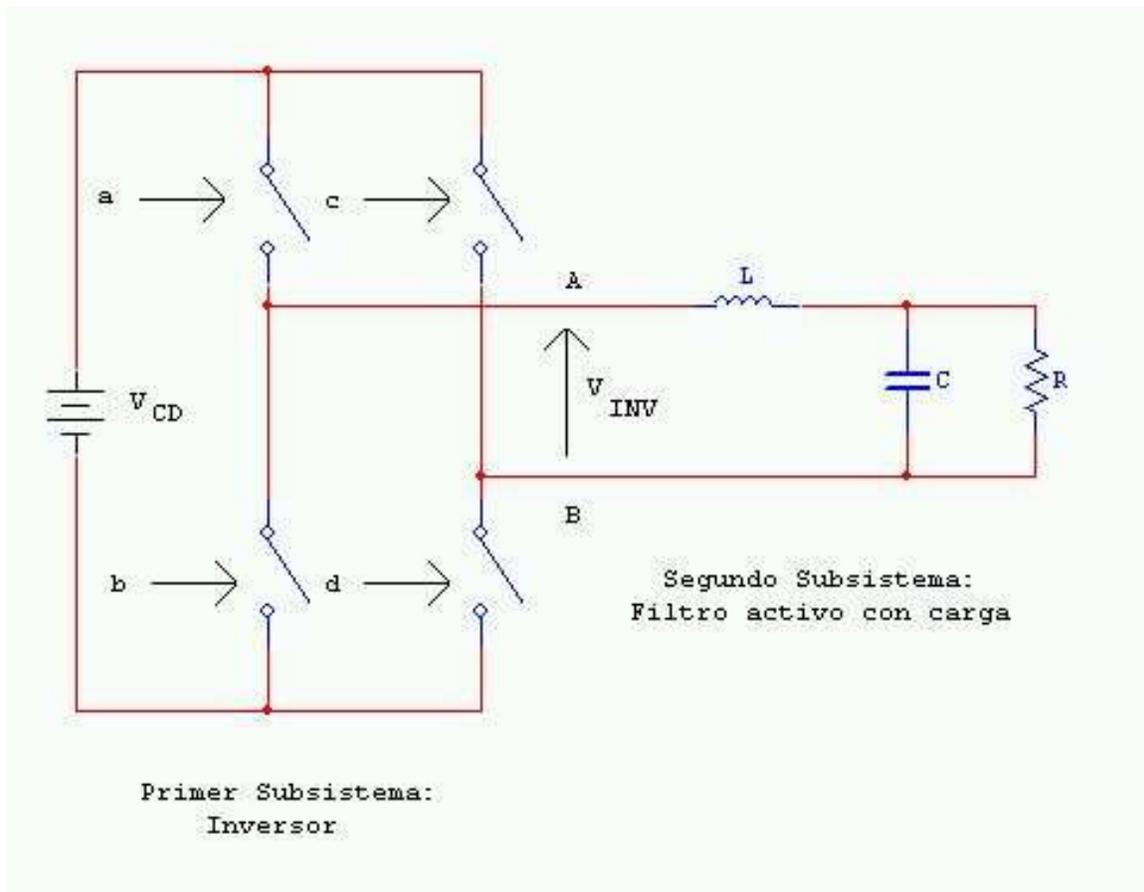


Figura 2.7: Sistema: Inversor y Filtro con Carga

lo indica, es el de filtrar componentes de cierta frecuencia de la señal de salida para que el suministro de energía sea el apropiado para la carga.

Las señales que controlan la apertura y cierre de los interruptores (a,b,c,d), en el primer subsistema, son definidas por medio de valores discretos. Considerando que todas las señales tomen el valor de 1 cuando estas indiquen el cierre del interruptor y un valor de 0 para cuando indiquen la apertura, una definición apropiada para estas señales es la siguiente:

$$a, b, c, d = \begin{cases} 1; & t_0 < t < \mu T \\ 0; & \mu T < t < T \end{cases} \quad (2.1)$$

Donde  $t_0$  es el instante de tiempo en el cual la señal indica el cierre al interruptor,  $T$  es la duración de la señal de control (apertura y cierre),  $\mu$  es la relación entre la duración del tiempo durante el cual la señal mantiene cerrado al interruptor ( $t_{ON}$ ) y la duración de la señal ( $T$ ), por lo tanto  $\mu T = t_{ON}$ . Este tipo de política de conmutación donde la señal de control determina el tiempo en que la salida toma un valor alto o equivalentemente, el ancho de un pulso de magnitud 1, se conoce como Modulación en Ancho de Pulso (PWM).

Considerando que dichas señales deben ser complementarias para un par de interruptores de la misma rama, y que para obtener dos niveles de tensión entre las terminales de salida del inversor, los interruptores a y d deben ser controlados por la misma señal mientras que los interruptores b y c deben ser ambos controlados por otra señal, siendo ambas señales, como ya se menciona, complementarias. Por lo tanto, se puede concluir que solo se necesita una sola señal de control, que denotaremos con el símbolo  $u$ , para poder alcanzar el objetivo planteado en éste párrafo. Entonces podemos describir la dinámica del primer subsistema en la siguiente tabla:

$u = a = d$	$\bar{u} = b = c$	$V_{INV}$
1	0	$V_{CD}$
0	1	$-V_{CD}$

Cuadro 2.1: Descripción de la Dinámica del Inversor

Una vez comprendida la dinámica del inversor procedemos a hacer cita de la dinámica del segundo subsistema. Analizando por separado las condiciones del subsistema se tiene que:

Para cuando  $V_{INV} = V_{CD}$  ( $u=1$ ) se puede demostrar que las ecuaciones en el espacio

de estados que describen el comportamiento de este subsistema son:

$$\begin{bmatrix} \dot{i}_L \\ \dot{V}_C \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L \\ V_C \end{bmatrix} + \begin{bmatrix} \frac{V_{CD}}{L} \\ 0 \end{bmatrix} \quad (2.2)$$

Cuya representación matricial es de la forma:

$$\dot{x} = Ax + B \quad (2.3)$$

donde:

$$x = \begin{bmatrix} \dot{i}_L \\ \dot{V}_C \end{bmatrix} \quad A = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \quad y \quad B = \begin{bmatrix} \frac{V_{CD}}{L} \\ 0 \end{bmatrix} \quad (2.4)$$

Por otro lado, para cuando  $V_{INV} = -V_{CD}$  ( $u=0$ ) las ecuaciones en el espacio de estados que describen el comportamiento del subsistema son:

$$\begin{bmatrix} \dot{i}_L \\ \dot{V}_C \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L \\ V_C \end{bmatrix} - \begin{bmatrix} \frac{V_{CD}}{L} \\ 0 \end{bmatrix} \quad (2.5)$$

cuya representación matricial es parecida a la anterior, pero de la forma:

$$\dot{x} = Ax - B \quad (2.6)$$

Podemos englobar ambos comportamientos del segundo subsistema en la ecuación:

$$\dot{x} = Ax \pm B \quad (2.7)$$

Más aún, considerando los resultados anteriormente obtenidos se puede redefinir la ecuación precedente de la siguiente manera:

$$\dot{x} = Ax + B(2u - 1) \quad (2.8)$$

Como se puede observar, el modelo en el espacio de estados encontrado está en función de una señal de entrada discreta ( $u$ ), por lo tanto es necesario encontrar la manera de establecer un modelo continuo a partir de un modelo discreto, como se tiene hasta el momento, ya que la teoría de espacio de estados funciona o esta diseñada para variaciones suaves de las

señales.

Para ésto considere el siguiente procedimiento:

La solución explícita de la ecuación deferencial esta dada por

$$x(t_0 + T) = x(t_0) + \int_{t_0}^{t_0+T} \dot{x} d\tau \quad (2.9)$$

la cual se puede reescribir de la siguiente manera:

$$\frac{1}{T} [x(t_0 + T) - x(t_0)] = \frac{1}{T} \int_{t_0}^{t_0+T} \dot{x} d\tau \quad (2.10)$$

Si se supone que los interruptores conmutan a alta frecuencia, entonces es posible considerar que  $T \rightarrow 0$ , con lo cual se tiene que

$$\lim_{T \rightarrow 0} \left( \frac{1}{T} [x(t_0 + T) - x(t_0)] \right) = \lim_{T \rightarrow 0} \left( \frac{1}{T} \int_{t_0}^{t_0+T} \dot{x} d\tau \right) \quad (2.11)$$

Como se puede observar, el término del lado izquierdo de la igualdad es la definición de la primera derivada de la función  $x(t)$  en el valor  $t = t_0$ . Sin embargo si se supone que  $x(t)$  es uniformemente diferenciable, entonces es posible considerar que el lado izquierdo de la ecuación es  $\dot{x}(t)$  para todo  $t$ . Por otro lado del termino del lado derecho de la ecuación podemos separar la integral en las dos partes que la conforman, ya que para el intervalo de  $t_0$  a  $t_0 + \mu T$  el modelo que revela el comportamiento del segundo subsistema está dado por la ecuación (2.3), mientras que para el intervalo de  $t_0 + \mu T$  a  $t_0 + T$  el modelo es el dado por la ecuación (2.6), quedando entonces la ecuación anterior como

$$\dot{x}(t) = \lim_{T \rightarrow 0} \left( \frac{1}{T} \left[ \int_{t_0}^{t_0+\mu T} (Ax + B) d\tau + \int_{t_0+\mu T}^{t_0+T} (Ax - B) d\tau \right] \right) \quad (2.12)$$

Desarrollando las integrales correspondientes se tiene que

$$\dot{x}(t) = \lim_{T \rightarrow 0} \left( \frac{1}{T} \left[ \int_{t_0}^{t_0+\mu T} Ax d\tau + \int_{t_0}^{t_0+\mu T} B d\tau + \int_{t_0+\mu T}^{t_0+T} Ax d\tau - \int_{t_0+\mu T}^{t_0+T} B d\tau \right] \right) \quad (2.13)$$

de donde, concatenando las integrales correspondientes al término  $Ax$ , se obtiene que

$$\dot{x}(t) = A \lim_{T \rightarrow 0} \frac{1}{T} \int_{t_0}^{t_0+T} x d\tau + B \lim_{T \rightarrow 0} \frac{1}{T} \int_{t_0}^{t_0+\mu T} d\tau - B \lim_{T \rightarrow 0} \frac{1}{T} \int_{t_0+\mu T}^{t_0+T} d\tau \quad (2.14)$$

Por otra parte, se puede demostrar que:

$$\lim_{T \rightarrow 0} \frac{1}{T} \int_{t_0}^{t_0+T} x d\tau = x(t) \quad (2.15)$$

por lo que desarrollando los dos últimos elementos del lado derecho de la ecuación es posible que

$$\dot{x}(t) = Ax(t) + B \lim_{T \rightarrow 0} \left( \frac{1}{T} [(t_0 + \mu T) - (t_0)] \right) - B \lim_{T \rightarrow 0} \left( \frac{1}{T} [(t_0 + T) - (t_0 + \mu T)] \right) \quad (2.16)$$

donde se hace uso del hecho, de que  $x(t)$  es una función continua. De esta manera, la ecuación anterior puede escribirse como

$$\dot{x}(t) = Ax(t) + B \lim_{T \rightarrow 0} \left( \frac{1}{T} [\mu T] \right) - B \lim_{T \rightarrow 0} \left( \frac{1}{T} [T - \mu T] \right) \quad (2.17)$$

o equivalentemente

$$\dot{x}(t) = Ax(t) + B\mu - B(1 - \mu) \quad (2.18)$$

Más aun, considerando que ésta última expresión tiene la forma:

$$\dot{x}(t) = Ax(t) + 2B\mu - B \quad (2.19)$$

entonces, finalmente, se llega a que la representación en el espacio de estados, cuando  $T \rightarrow 0$ , toma la forma

$$\dot{x}(t) = Ax(t) + B(2\mu - 1) \quad (2.20)$$

Con esto se ha encontrado un modelo continuo para el sistema, originalmente regido por un modelo discreto, por medio del análisis de las dinámicas de los subsistemas y de la relación que existe entre ellos.

### 2.3. Aplicaciones

En los inversores ideales, las formas de onda de la tensión de salida deberían ser senoidales. Sin embargo, en los inversores reales no son senoidales y contienen cierto contenido armónico. Para aplicaciones de mediana y baja potencia, se pueden aceptar las tensines de onda cuadrada o casi cuadrada; para aplicaciones de alta potencia, son nece-

sarias las formas de onda senoidales de baja distorsión (ya que el alimentar con otro tipo de señales a equipos que fueron diseñados para funcionar con este tipo de señales, les ocasiona pérdidas y sobrecalentamientos). Dada la disponibilidad de los dispositivos semiconductores de potencia de alta velocidad, es posible minimizar o reducir significativamente el contenido armónico de la tensión de salida mediante las técnicas de conmutación. El uso de los inversores es muy común en aplicaciones industriales tales como la propulsión de motores de ca de velocidad variable, la calefacción por inducción, en la salida de líneas de transmisión de CD, las fuentes de respaldo y las de poder, alimentaciones ininterrumpidas de energía. La entrada puede ser una batería, una celda de combustible, una celda solar u otra fuente de CD.

A continuación se presenta una breve reseña de algunas de estas aplicaciones:

La tecnología de Corriente Directa de Alta Tensión (HVDC, por sus siglas en inglés) se ocupa del transporte eficiente de centenares de millones de watts de potencia eléctrica, a través de la conversión de CA a CD, en el extremo de la fuente, y de CD a CA, en el extremo de la carga.

Con el surgimiento de los rectificadores de estado sólido que pueden controlar la energía de alto voltaje y alta potencia y de los microdispositivos electrónicos, ha sido posible diseñar y desarrollar el sistema de transmisión de HVDC, como alternativa viable a la técnica de transmisión de CA de 50 o 60 [Hz], extensamente conocida, para alcanzar el objetivo de minimizar las pérdidas de transmisión, mejorar la estabilidad transitoria y la sincronización y enlace de sistemas eléctricos de potencia. La tecnología de transmisión de HVDC adopta la rectificación controlada por fase y la tecnología de inversión que controla la potencia de salida de CD.

Otra aplicación donde se prolifera el uso de los inversores es la siguiente:

La alimentación de los hornos de fundición que ha venido tradicionalmente utilizándose ha supuesto tanto el empleo de componentes voluminosos y caros como un precario resultado en la regulación global del sistema.

La figura (2.8) muestra un diagrama básico de la estructura de un horno de canal en el que se puede apreciar la existencia de una bobina inductora, arrollada sobre un núcleo de chapa magnética, que hace la función de primario de un transformador. El secundario del mismo es un tanto especial, ya que está formado por un canal de metal fundido que se encuentra en cortocircuito.

Este tipo de hornos, si se comparan con otros tipos, permiten un buen rendimiento y un elevado factor de potencia (0.4 a 0.7) debido a que su buen acomplamiento entre el devanado primario y la carga. La conexión que tradicionalmente se ha venido empleando entre la red y el primario del horno ha sido un transformador trifásico, junto a un juego de condensadores y bobina con lo que se equilibran las tres líneas y se corrige el factor de potencia.

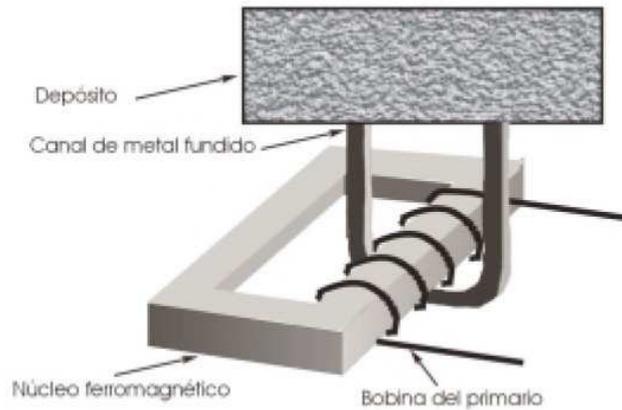


Figura 2.8: Estructura del Horno de canal

Dos de los elementos más costosos y voluminosos que hasta ahora se han venido empleando (el transformador trifásico de entrada y el juego bobina - condensador de equilibrio de líneas y corrección de factor de potencia) se consiguen suplir con gran ventaja gracias al empleo de un rectificador trifásico, que transforma a potencia de CD la potencia de CA de la compañía suministradora, y un circuito inversor CD/CA para gran potencia, quedando la nueva estructura como se muestra en la figura (2.9).

Con la nueva estructura, la tensión trifásica de red es rectificadora y filtrada directamente para obtener la tensión continua con el que trabaja el inversor, cuya salida es monofásica y proporciona una onda senoidal sintetizada mediante PWM y con un índice de modulación ajustable, lo que determinará una tensión eficaz de salida también ajustable. La etapa de potencia del inversor está formada por un puente H de transistores.

Existiendo la necesidad de contar, en esta nueva estructura, con una apropiada referencia de tierra para la electrónica, que lleva al cabo el control de las conmutaciones de los transistores, con el fin de evitar operaciones en falso de los semiconductores en la etapa de potencia.

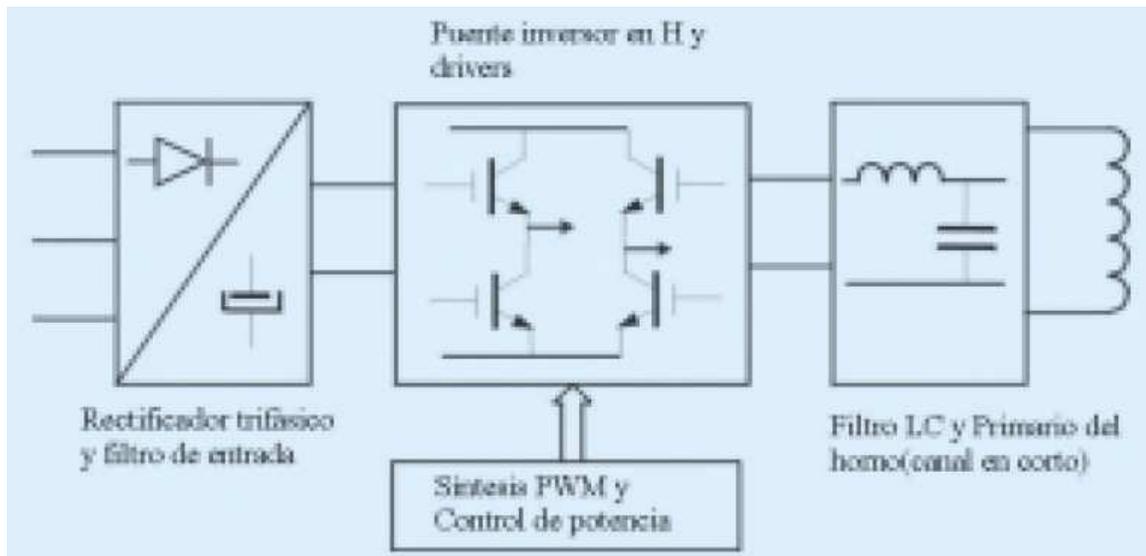


Figura 2.9: Nueva Estructura de alimentación del Horno



## Capítulo 3

# Diseño del Controlador

En este capítulo se presenta detalladamente el planteamiento del problema a resolver, además del diseño de la ley de control que se propone para resolver este problema. También se presentan los resultados de algunas simulaciones digitales que, en primera instancia, corroboran la teoría bajo la cual está diseñada la propuesta de control y proporcionan las tendencias del comportamiento del sistema frente a diferentes sintonizaciones del control, en segunda instancia.

### 3.1. Problema de Control: Aplicación a UPS

Con base a lo descrito en los capítulos anteriores, se puede resumir el funcionamiento del sistema a utilizar de la siguiente forma:

La información de la señal que se desea obtener (tensión deseada) en las terminales del primer subsistema, el inversor, se describe en la señal moduladora de la técnica PWM (función periódica y alternante, de amplitud y frecuencia fijas o variables), la cual se encarga de hacer conmutar a los transistores de tal manera que, a la salida del inversor, se pueda ver reflejada la información de esta señal de entrada. Sin embargo, en la señal de salida no solo se presenta la información de la señal moduladora sino se presenta un alto contenido armónico, es decir, la suma de señales senoidales de diferente frecuencia y amplitud.

Esta señal obtenida alimenta al segundo subsistema, el filtro, en cuya salida se tiene una señal depurada de contenido armónico, y aunque el objetivo del filtro es (idealmente) recuperar solo la información de la señal moduladora, esto no es prácticamente posible.

La calidad de la energía que se pueda obtener de la tensión de salida del sistema completo, tensión en el capacitor del filtro, depende de la cantidad de las componentes armónicas

que el filtro no puede atenuar, que se puede evaluar por el parámetro denominado Distorsión Armónica Total (THD<sup>\*</sup>, por sus siglas en inglés), cuya definición se presenta a continuación.

$$THD[\%]** = \frac{\sqrt{V_2^2 + V_3^2 + \dots V_n^2}}{V_1} \quad (3.1)$$

donde  $V_2$ ,  $V_3$  y  $V_n$  son el valor eficaz de las componentes armónicas que se presentan en la señal de tensión.

$V_1$  es el valor eficaz de la componente fundamental.

Al ser el inversor quien proporciona estas componentes debido a la forma en que se hace conmutar a los transistores de potencia, para realizar la conversión de potencia de CD a potencia de CA, se puede concluir que si se logra hacer conmutar de manera controlada a los transistores, se podrá conseguir el disminuir el contenido armónico que el inversor proporciona al filtro y que éste, debido a su dinámica, no puede atenuar.

Bajo esta filosofía, en este trabajo se implementó una propuesta de una ley de control que genera a la señal moduladora, con la cual al llevar al cabo la política PWM se obtuvo una buena aproximación de la tensión deseada en la salida del convertidor. Con esta nueva forma de conmutación controlada de los transistores se logra disminuir las componentes armónicas. El diseño de la ley de control se basa en la teoría de sistemas dinámicos.

La aplicación inmediata en la que se puede implementar esta propuesta de control es en las UPS ya que de ellas se desea obtener una tensión de salida con una forma de onda senoidal de amplitud y frecuencia constante y con los elementos descritos en los antecedentes de la introducción se puede conseguir este objetivo.

## 3.2. Diseño

Como primer paso en el diseño de la ley de control es hallar los elementos del filtro paso - bajas de segundo orden que ayuda a atenuar a las componentes armónicas en la tensión de salida del filtro. La frecuencia de las componentes que pueden ser atenuadas por el filtro depende de la frecuencia de corte del mismo, la cual se determina por diseño.

Un filtro de corriente utiliza a la salida del inversor un inductor de potencia mientras que para filtro de tensión se introduce un filtro LC.

---

\*Total Harmonic Distortion

\*\*La definición de este parámetro nos indica la relación que existe entre el valor eficaz del contenido armónico con respecto a la componente fundamental de una señal de tensión, dada en porcentaje. También puede ser aplicada a señales de corriente.

La función central del Filtro en el sistema de pruebas, es reducir o eliminar el rizo de tensión de alta frecuencia generado por la conmutación de los IGBTs en el Inversor. El diagrama eléctrico del Filtro se muestra en la figura (3.1). En esta figura se muestra al filtro LC con una resistencia asociada a la inductancia L. Se debe considerar el efecto que ésta produce ya que esta asociada a las pérdidas del núcleo magnético y al calibre del conductor.

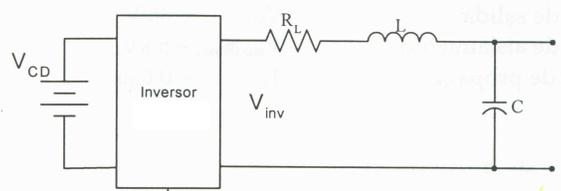


Figura 3.1: Filtro paso - bajas de potencia de segundo orden

Se puede demostrar que la función de transferencia del filtro LC es:

$$\frac{V_C(S)}{V_{INV}(S)} = \frac{\frac{1}{LC}}{s^2 + \frac{R_L}{L}s + \frac{1}{LC}} \quad (3.2)$$

Donde  $V_C(S)$  es la transformada de Laplace de la señal de tensión en el capacitor del filtro y  $V_{INV}(S)$  es la transformada de Laplace de la señal de salida del Inversor.

Así la frecuencia de corte de este circuito esta dada por:

$$f_c = \frac{1}{2\pi\sqrt{LC}} \quad (3.3)$$

la cual, si se supone que si la frecuencia de conmutación de los IGBTs seleccionada es de 6[KHz], se propone como  $f_C = 300[Hz]$ .

Con la frecuencia de corte propuesta, se garantiza un ancho de banda limitado para contemplar el desempeño de la propuesta de control y se espera así una mejor respuesta del sistema.

Por otro lado y atendiendo las limitaciones impuestas en el costo del sistema, se tiene la restricción de no sobrepasar un valor del inductor de 5 [mH], valor que genera una bobina de costo y tamaño aceptable. Sustituyendo el valor de  $f_c$  y L en la ecuación (3.3) se tiene que el valor del capacitor queda fijado por

$$C = \frac{1}{(2\pi f_c)^2 L} \quad (3.4)$$

Se fijó el valor del inductor en  $L = 4.5[\text{mH}]$ , para no manejar al inductor en su máxima capacidad, el valor del capacitor será:

$$C = \frac{1}{(2\pi f_c)^2 L} = \frac{1}{(2 * \pi * 300[\text{Hz}])^2 (4,5x10^{-3}[\text{mH}])} = 62,5[\mu\text{F}] \quad (3.5)$$

El valor de éste capacitor no es comercial, por lo que se utilizó el valor comercial más cercano, es decir, un capacitor de valor de  $50[\mu\text{F}]$ .

Con este nuevo valor del capacitor,  $C = 50[\mu\text{F}]$ , la nueva frecuencia de corte es de:  $f_C = 335[\text{Hz}]$ .

Para conocer el valor de la resistencia de carga nominal ( $R_0$ ) que se puede conectar al filtro, como se ilustra en la figura (3.2), se considera la máxima tensión que el inversor entrega y la máxima corriente que por el inductor puede circular.

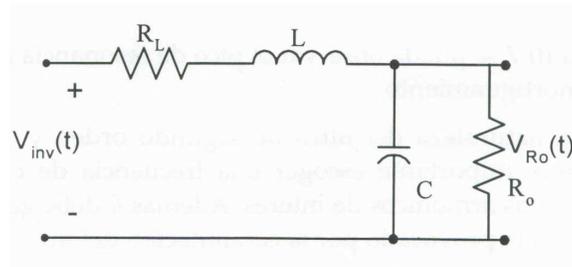


Figura 3.2: Conexión de la Resistencia de Carga al Sistema

Con la limitantes de contar unicamente con una fuente de alimentación del inversor de  $30[\text{V}]$ , es decir,  $V_{CD} = 30[\text{V}]$ , y que por el inductor debe circular una corriente máxima  $i_{Lmax} = 1[\text{A}]$ , sólo se puede obtener del Inversor una potencia activa de  $15 [\text{VA}]$ .

Así, por lo tanto, el valor de  $R_0$  lo podemos determinar de la siguiente forma:

$$R_0 = \frac{\left(\frac{V_0}{\sqrt{2}}\right)^2}{P} = \frac{\left(\frac{30}{\sqrt{2}}\right)^2}{15} = 30[\Omega] \quad (3.6)$$

Con ésto la función de transferencia del filtro con la resistencia de carga nominal es:

$$\frac{V_{R_o}(s)}{V_{INV}(s)} = \frac{\frac{1}{LC}}{s^2 + \frac{L+CR_LR_o}{R_oLC}s + \frac{R_L+R_o}{R_oLC}} \quad (3.7)$$

la cual si  $R_0 \gg R_L$  se simplifica a:

$$\frac{V_{R_o}(s)}{V_{INV}(s)} = \frac{\frac{1}{LC}}{s^2 + \frac{1}{R_oC}s + \frac{1}{LC}} \quad (3.8)$$

El diagrama de bode del filtro con la resistencia de carga nominal conectada al sistema se presenta a continuación

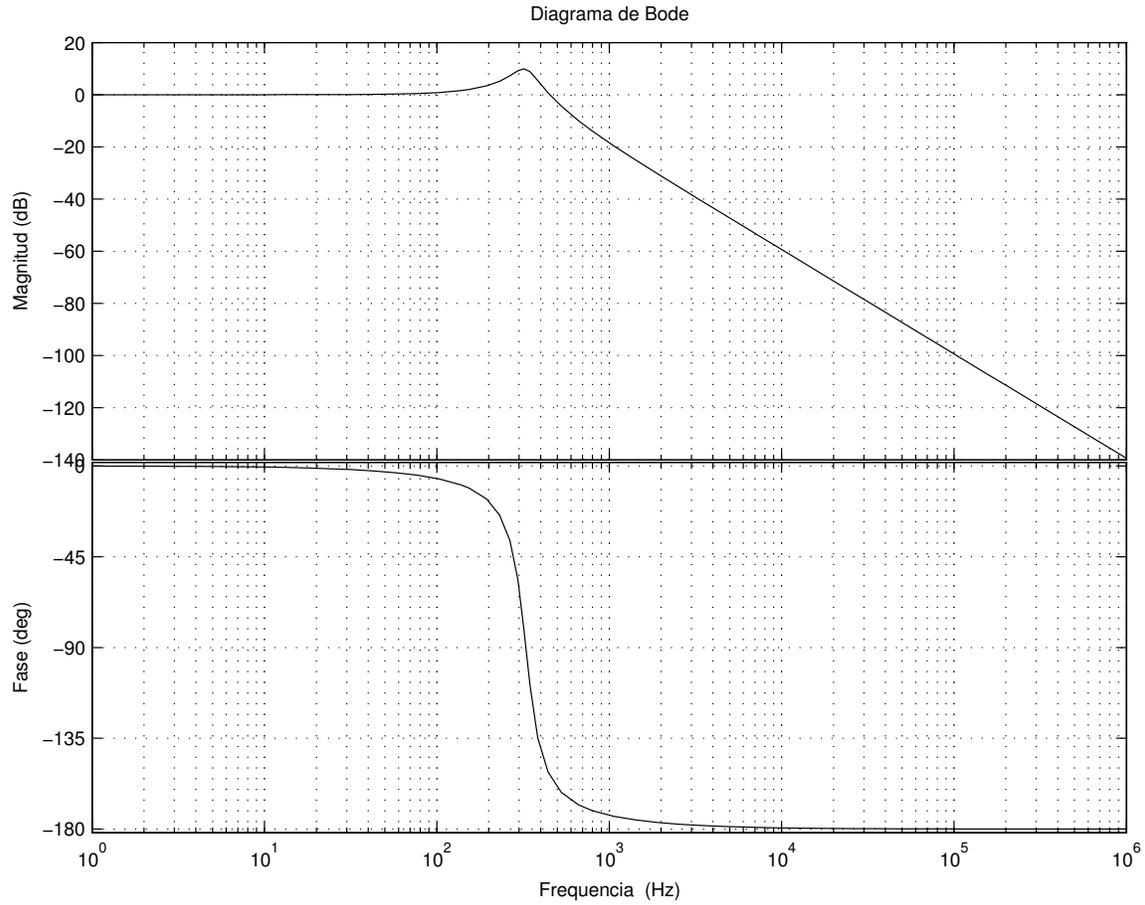


Figura 3.3: Diagrama de Bode del Filtro con la Resistencia de Carga nominal conectada al Sistema

con lo que se tiene cubierto por completo la dinámica del Filtro con la carga conectada.

En el segundo paso del diseño se concibe la ley de control que se propone como referencia para modificar la señal moduladora  $\mu$ . Para ésto, considere el modelo promediado que se obtuvo de la sección 2.2 dado por la ecuación (2.20). En este momento, es útil observar que otra forma de representar dicho modelo es la siguiente [19]:

$$D \dot{x} + Cx + Rx = Q \quad (3.9)$$

Donde

$$D = \begin{bmatrix} L & 0 \\ 0 & C \end{bmatrix} \quad C = \begin{bmatrix} 0 & 1 \\ -1 & 0 \end{bmatrix} \quad R = \begin{bmatrix} 0 & 0 \\ 0 & \frac{1}{R} \end{bmatrix} \quad y \quad Q = \begin{bmatrix} V_{CD}(2\mu - 1) \\ 0 \end{bmatrix} \quad (3.10)$$

Sin embargo, debido que el objetivo de control es el de lograr que  $x = x_d$  [11], con  $x_d$  como el comportamiento deseado para la tensión y corriente, entonces resulta útil representar la dinámica anterior en términos de la señal de error dada por

$$e = x - x_d \quad (3.11)$$

La ecuación anterior se puede escribir de la siguiente forma:

$$x = e + x_d \quad (3.12)$$

Por lo que su primer derivada es:

$$\dot{x} = \dot{e} + \dot{x}_d \quad (3.13)$$

Si sustituimos las ecuaciones (3.12) y (3.13) en la ecuación (3.9) se tiene:

$$D \left( \dot{e} + \dot{x}_d \right) + C(e + x_d) + R(e + x_d) = Q \quad (3.14)$$

donde realizando operaciones y agrupando en el primer miembro de la ecuación únicamente los términos que contengan a la función de error y su primer derivada se tendrá:

$$D\dot{e} + Ce + Re = Q - \left[ D\dot{x}_d + Cx_d + Rx_d \right] = \Phi \quad (3.15)$$

Para analizar la dinámica del error, considere la siguiente función de energía:

$$V(e) = \frac{1}{2} e^T D e \quad (3.16)$$

Cuya derivada respecto al tiempo es

$$\dot{V}(e) = \frac{1}{2} e^T D \dot{e} + \frac{1}{2} \dot{e}^T D e \quad (3.17)$$

Al ser D simétrica cumple con

$$D^T = D \quad (3.18)$$

y

$$D + D^T = 2D \quad (3.19)$$

Así, al hacer uso de estas propiedades es posible obtener que

$$e^T D \dot{e} = [e^T D \dot{e}]^T = \dot{e}^T D^T e \quad (3.20)$$

con lo que la ecuación (3.17) se puede escribir así:

$$\dot{V}(e) = \frac{1}{2} \dot{e}^T D e + \frac{1}{2} e^T D \dot{e} = \frac{1}{2} \dot{e}^T (2D) e = \dot{e}^T D e \quad (3.21)$$

y donde, al volver a hacer uso de la propiedad descrita por la ecuación (3.20), se puede replantear a la derivada de  $V(e)$  como sigue:

$$\dot{V}(e) = e^T D \dot{e} \quad (3.22)$$

Si despejamos el primer término del lado izquierdo de la ecuación (3.15) y lo sustituimos en esta nueva ecuación tendremos:

$$\dot{V}(e) = e^T [\Phi - (Ce + Re)] \quad (3.23)$$

Desarrollando operaciones en esta igualdad se tiene:

$$\dot{V}(e) = e^T \Phi - e^T C e - e^T R e \quad (3.24)$$

donde debe observarse que

$$e^T C e = 0 \quad (3.25)$$

por lo que

$$\dot{V}(e) = e^T \Phi - e^T R e \quad (3.26)$$

En este punto es importante notar que si

$$\Phi = -K e \quad (3.27)$$

con  $K = K^T > 0$ , entonces

$$\dot{V}(e) = e^T (-K e) - e^T R e = -e^T (R + K) e \quad (3.28)$$

de donde, si podemos conseguir que  $R + K > 0$  conseguiremos que  $\dot{V}(e) < 0$ . La razón que justifica la selección (3.27) es que  $V(e)$  es una función positiva y, bajo (3.27),  $\dot{V}(e)$  es una función negativa. Esto quiere decir que la función  $V(e)$  es una función decreciente cuyo valor decenderá hasta cero. Como la matriz  $(R+K)$  es positiva y constante, el hecho de que  $V(e)$  decrezca implicará entonces que  $e$  tenderá a cero, garantizando con ésto que el valor de  $x$  tenderá a  $x_d$ , lográndose el objetivo de control.

Para satisfacer la ecuación (3.27), considerese que la matriz  $K$  tiene la siguiente forma

$$K = \begin{bmatrix} K_1 & 0 \\ 0 & K_2 \end{bmatrix} \quad (3.29)$$

con  $K_1, K_2 > 0$

De la propuesta dada por la ecuación (3.27) y del modelo dado por (3.15) se tiene que para el primer valor de  $\Phi$  se tendrá:

$$\Phi_1 = (2\mu - 1)V_{CD} - \left( L \frac{di_{L_d}}{dt} + V_{C_d} \right) = -K_1 e_i = -K_1(i - i_d) \quad (3.30)$$

Si se despeja a  $\mu$  de ésta ecuación se tiene que

$$\mu = \frac{1}{2V_{CD}} \left( L \frac{di_{L_d}}{dt} + V_{C_d} - K_1(i - i_d) \right) + \frac{1}{2} \quad (3.31)$$

lo que establece la ley de control bajo la cual la señal moduladora  $\mu$  será modificada.

Note que la ley de control depende del valor (conocido) de la fuente  $V_{CD}$ , de la corriente (medida)  $i$  y de los valores deseados de la tensión de salida  $V_{C_d}$  y la corriente del inductor  $i_{L_d}$ .

Debido a que se considera el caso de una UPS, es fácil determinar que

$$V_{C_d} = V_{CD} \text{sen}(wt) \quad (3.32)$$

mientras que el valor de la corriente del inductor que corresponde a ésta tensión se obtiene al satisfacer la segunda ecuación de  $\Phi$  dada por

$$\Phi_2 = 0 - \left( C \frac{dV_{C_d}}{dt} - i_{L_d} + \frac{1}{R} V_{C_d} \right) = 0 \quad (3.33)$$

Con lo que  $i_{L_d}$  estará dada por:

$$i_{L_d} = C \frac{dV_{C_d}}{dt} + \frac{1}{R} V_{C_d} \quad (3.34)$$

Se podrá notar que el valor de  $K_2$  de la propuesta debe ser nulo, ya que la condición anterior la fija así, quedando entonces solo el valor de  $K_1$  como parámetro libre y al cual se le denominará desde aquí únicamente  $K$ .

Con esto finalmente, la forma de  $K$  es de la siguiente forma:

$$K = \begin{bmatrix} K & 0 \\ 0 & 0 \end{bmatrix} \quad (3.35)$$

Una vez determinada la estructura de la ley de control, es conveniente en este punto considerar los siguientes puntos relacionados con su implantación:

Una vez programadas las ecuaciones (3.31) y (3.34), denominadas ecuaciones base, se propone una tensión de salida en el capacitor deseado ( $V_{C_d}$ ), que en conjunto con su derivada ( $\frac{dV_{C_d}}{dt}$ ) deberán sustituirse en la ecuación (3.34) para obtener el valor la corriente deseada en el inductor ( $i_{L_d}$ ).

Posteriormente, este valor será ingresado a la ecuación (3.31), en conjunto con los valores de la derivada de la corriente deseada ( $\frac{di_{L_d}}{dt}$ ), el valor de la fuente de alimentación del inversor  $V_{CD}$ , el valor de  $K$  propuesto y el valor del error de corrientes, para obtener así a la señal moduladora ( $\mu$ ) de la técnica PWM que deberá ser ingresada al bloque generador de la PWM.

Puede notarse que el parámetro libre a variar es únicamente  $K$ , hecho que ilustra la facilidad de sintonización del control propuesto y que, por lo tanto, establece su alta eficiencia en cuanto a su facilidad de uso. Por supuesto una parte de la evaluación del control será el estudio frente a sus variaciones para determinar el comportamiento que el sistema adquiere para conseguir la tensión deseada en el capacitor.

Por otro lado, notese que la situación de introducir a las ecuaciones base el cálculo de una primer derivada, además de la tensión deseada, resulta impráctico, por lo que se contempla la programación extra de lo que se denomina con el nombre de “derivador aproximado”.

La razón de introducir la “derivada aproximada” de la señal  $i_{L_d}$  en lugar de la “derivada exacta” es el evitar la alta sensibilidad al ruido que presenta el operador derivada. Para esto



### 3.3. Resultados de simulación

A continuación se muestran los resultados de algunas simulaciones digitales realizadas para demostrar el funcionamiento de la teoría que engloba el comportamiento conjunto del modelado y del diseño de la propuesta de la ley de control. Estas simulaciones requieren de todos los valores calculados del filtro (L,C y R), así como el valor del  $V_{CD} = 30$  y la propuesta de la tensión deseada es:  $V_{C_d} = V_{CD} \text{sen}(120\pi t)$ . Para su obtención se hizo uso del programa SIMULINK del Software Matlab.

Para efectuar las simulaciones se recurre a el modelo encontrado en la sección 2.2. La primer ecuación del modelo se puede replantear de la siguiente manera:

$$\frac{di_L}{dt} = \frac{1}{L}[V_{CD}(2\mu - 1)] - \frac{1}{L}(V_C) \quad (3.38)$$

La segunda ecuación del modelo se puede también replantear de la siguiente manera:

$$\frac{dV_C}{dt} = \frac{1}{C}i_L - \frac{1}{RC}V_C \quad (3.39)$$

Estas ecuaciones son programadas en Simulink como se muestra en la figura 3.5.

Las siguientes gráficas corroboran lo esperado por el diseño de la ley de control. Es decir, que el sistema alcanzará rápida y eficazmente una tensión de salida en el capacitor, con el que se alimenta a la carga, igual a la tensión deseada.

Con estas gráficas se puede observar que existe un mayor desempeño del sistema cuando no se utiliza el derivador aproximado. Más aún, se observa que la tendencia a seguir es proponer valores grandes del parámetro K, ya que ellos proporcionan una mejor respuesta del sistema.

Por supuesto, es necesario hacer notar que los resultados de simulación presentados no consideran la presencia de las dinámicas no modeladas de los dispositivos conmutadores.

Los resultados experimentales que se presentan en el siguiente capítulo, ilustran el comportamiento real obtenido del uso del control propuesto.

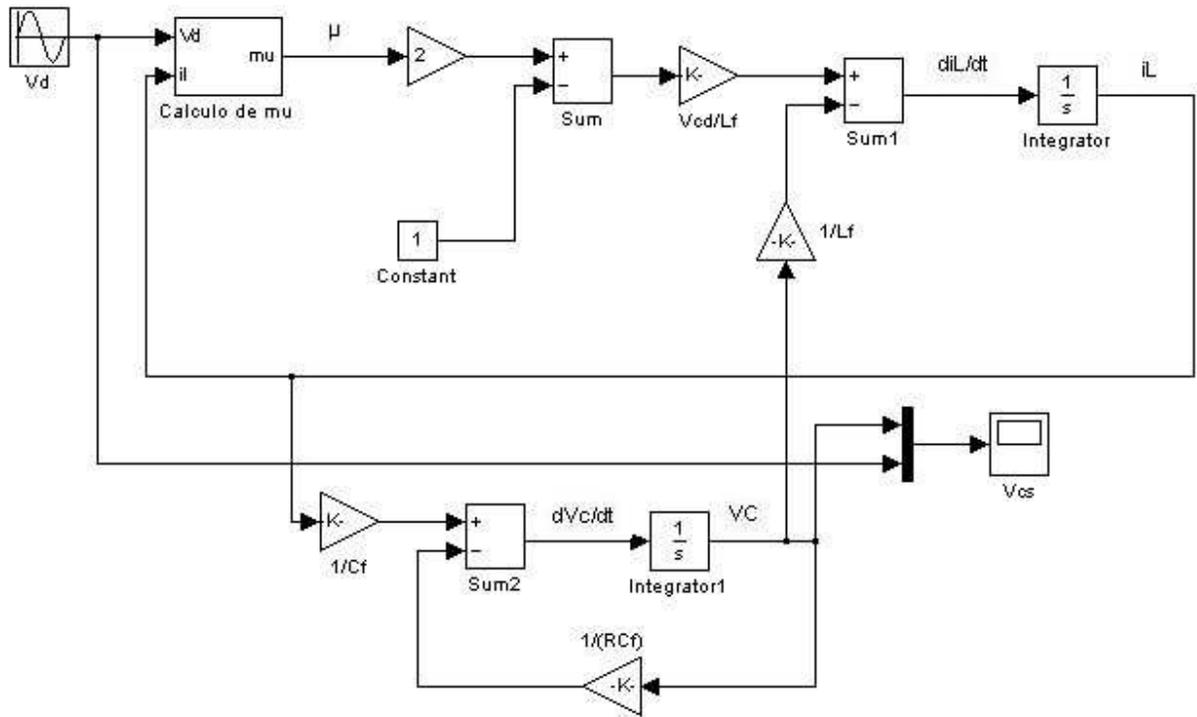


Figura 3.5: Programación de la simulación del modelo y de la ley de control en Simulink de Matlab.

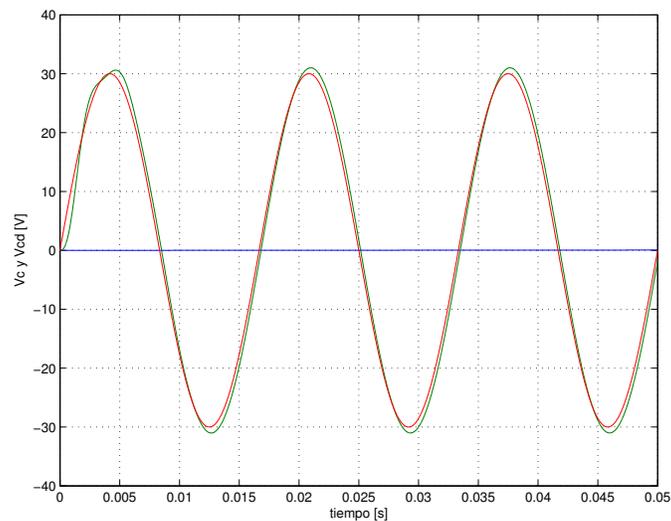


Figura 3.6: Tensión deseada en el capacitor ( $V_{Cd}$ ) y Tensión de salida en el capacitor ( $V_C$ ) con  $K=1$  y con derivador aproximado.

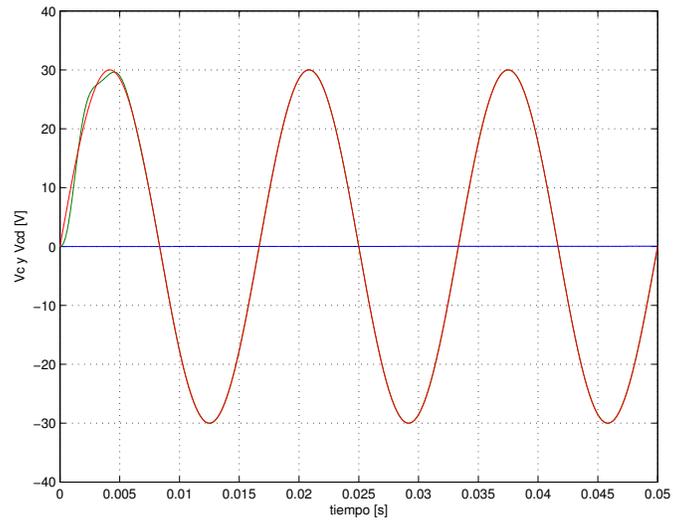


Figura 3.7: Tensión deseada en el capacitor ( $V_{Cd}$ ) y Tensión de salida en el capacitor ( $V_C$ ) con  $K=1$  y sin derivador aproximado.

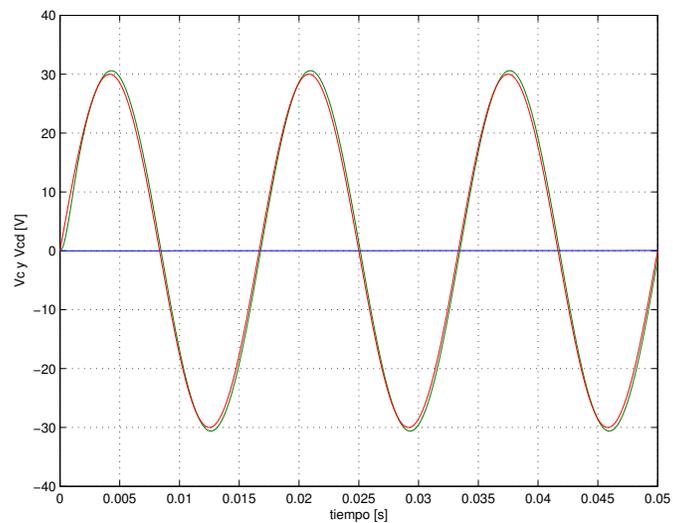


Figura 3.8: Tensión deseada en el capacitor ( $V_{Cd}$ ) y Tensión de salida en el capacitor ( $V_C$ ) con  $K=10$  y con derivador aproximado.

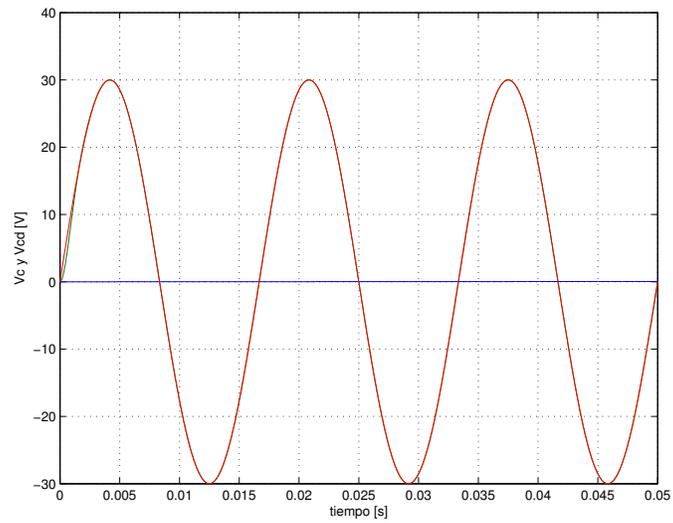


Figura 3.9: Tensión deseada en el capacitor ( $V_{Cd}$ ) y Tensión de salida en el capacitor ( $V_C$ ) con  $K=10$  y sin derivador aproximado.

## Capítulo 4

# Resultados experimentales

En la primera sección de este capítulo, se describen las pruebas realizadas para evaluar la eficiencia del controlador propuesto. En seguida, en otra sección, se presenta los resultados obtenidos de las pruebas realizadas, para despues ser estos elementos que contribuyan a la discusión de resultados, en la última sección de este capítulo, donde se comparara los resultados en lazo cerrado con los obtenidos en lazo abierto y con los resultados esperados por las simulaciones.

### 4.1. Diseño de experimentos

La evaluación con que se pretende medir la eficiencia del controlador, contempla los siguientes tópicos:

1. Respuesta transitoria
2. Contenido Armónico
3. Rechazo a perturbaciones

La primer prueba consistio en verificar que tan buena es la respuesta transitoria del sistema. Para esto, se considera que las condiciones iniciales tanto de la corriente como de la tensión son cero, y que la tensión deseada es  $V_{Ca} = V_{CD} \text{sen}(120\pi t - \frac{\pi}{2})$ . En estas circunsntancias se observo cuan rápida es la respuesta del sistema cuando debe alcanzar a una señal de referencia, de la señal deseada, cuando esta comienza en su máximo valor.

La segunda prueba contemplo en determinar la Distorsión Armónica Total de la forma de la tensión en el capacitor de salida, cuando este se encuentre en estado estacionario

para diferentes valores del parametro libre, lo cual determina la sintonización del control propuesto.

Finalmente, la última prueba consistio en introducir variaciones en la carga del convertidor para observar el desempeño del controlador a variaciones de este parámetro.

La realización de esta última prueba contemplo el utilizar una resistencia de ( $R_{330}[\Omega]$ ), con el fin de no utilizar al convertidor en sus limites de operación. El valor de la resistencia que se considero despues de introducir una perturbación fue de ( $R_{eq} = 165[\Omega]$ ).

Es conveniente aclarar que las pruebas que aquí se contemplan fueron evaluadas con el derivador aproximado y sin él, para el cálculo de las ecuaciones base, ya que se desea ilustrar el desempeño del sistema cuando se pueda usar en otros prototipos donde no se pueda utilizar el cálculo de las primeras derivadas.

Finalmente y con el fin de completar la evaluación del controlador, un último parámetro respecto al cual se realiza el estudio, es el tiempo de muestreo utilizado por el DSP. Para esto se consideraron dos diferentes casos, cuando  $t_{m1} = 10[\mu s]$  y  $t_{m2} = 30[\mu s]$ .

## 4.2. Resultados

A continuación se presentan los resultados obtenidos para la pruebas contempladas.

En las (4.1 y (4.2) se muestra la respuesta del sistema a una señal de referencia de la tensión deseada, descrita en la sección anterior, con los siguientes parámetros de la propuesta:  $K=1$  y  $K=10$ , con un tiempo de muestreo  $t_{m1}$ , respectivamente.

La diferencia entre los tiempos en que ambas señales alcanzan el primer valor alto de la senoide son de  $\Delta T_1 = 3.45$  [ms] y  $\Delta T_2 = 3.5$  [ms] para las figuras (4.1) y (4.2), respectivamente.

Estas graficas son el resultado del experimento sin derivador aproximado, ya que como se muestra a continuación, es sin él con el que se tiene el mejor desempeño del sistema. Esta afirmación se concluye del análisis espectral de Fourier de la forma de onda de la tensión de salida del sistema y la obtención de su THD.

La siguiente tabla muestra el valor de la THD, dada en porcentaje, para todos los experimentos con derivador aproximado.

THD [%]	$K = 1$	$K = 10$	$K = 20$
$t_{m1} = 10[\mu s]$	2.9819	4.9573	6.765
$t_{m2} = 30[\mu s]$	3.051	5.0419	7.0463

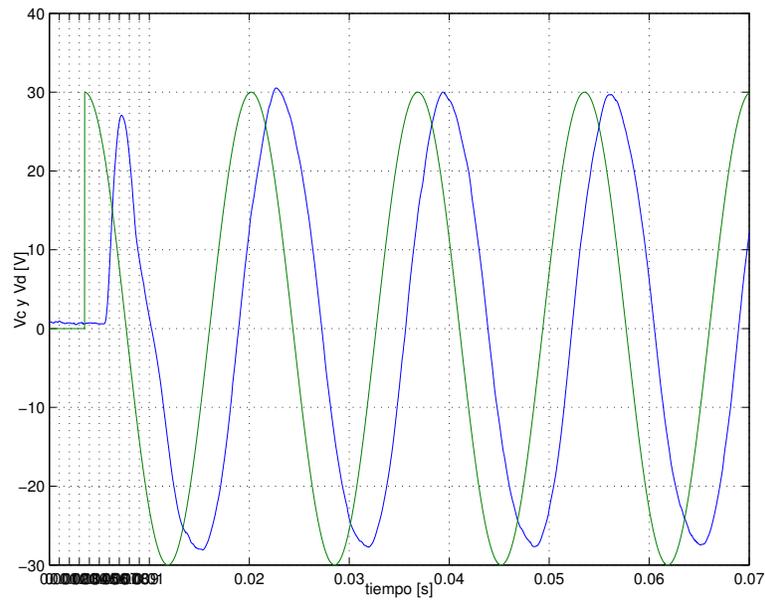


Figura 4.1: Respuesta transitoria con  $K=1$  y  $t_{m1}$ .

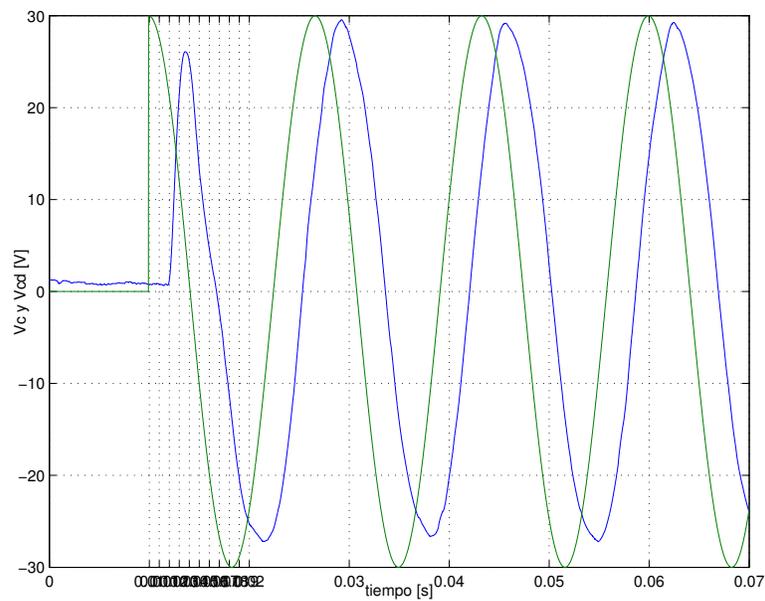


Figura 4.2: Respuesta transitoria con  $K=10$  y  $t_{m1}$ .

Como podra contemplarse en la siguiente tabla, el desempeño del sistema mejora sin el derivador aproximado.

THD [%]	$K = 1$	$K = 10$	$K = 20$
$t_{m1} = 10[\mu s]$	2.8728	4.3364	6.765
$t_{m2} = 30[\mu s]$	2.8768	4.517	6.989

Como elemento de comparación se obtuvo la THD para el sistema en lazo abierto, para los dos tiempos de muestreo, obteniendose que

$$THD_{t_{m1}} = 3,2379 \%$$

y

$$THD_{t_{m2}} = 3,4683 \%$$

La obtención de la THD para los experimentos se efectuó a través de las utilidades de Matlab, ya que los experimentos permiten ser guardados por el DSP y por lo tanto trabajar con ellos.

Con el fin de contemplar los resultados, a continuación se muestran las gráficas de la tensión de salida con sus respectivos espectros en frecuencia, en donde es posible observar el nivel de participación de cada una de las componentes armónicas en esta señal.

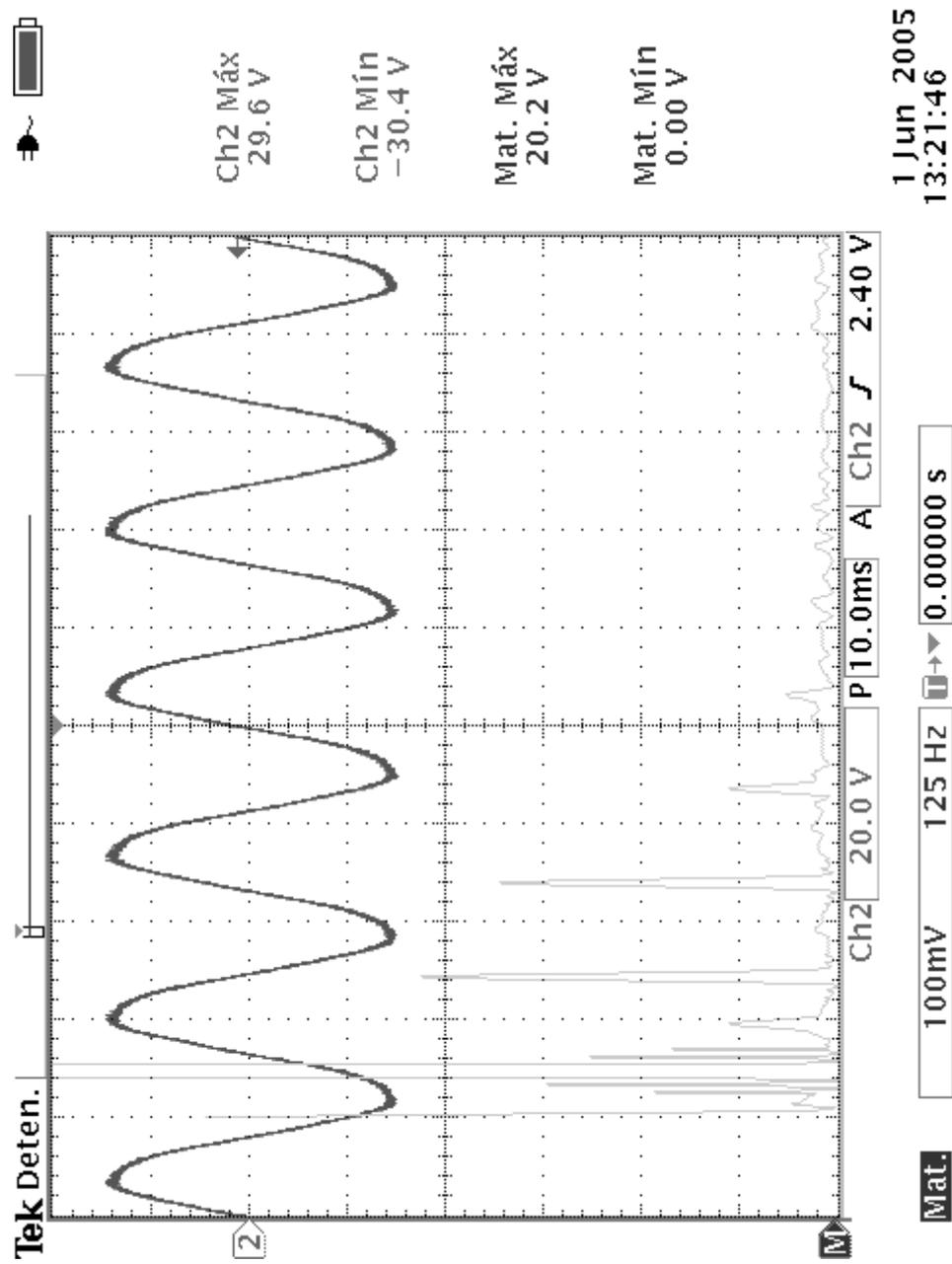


Figura 4.3: Tensión en el capacitor en lazo abierto con tiempo de muestreo de  $10 \mu\text{s}$

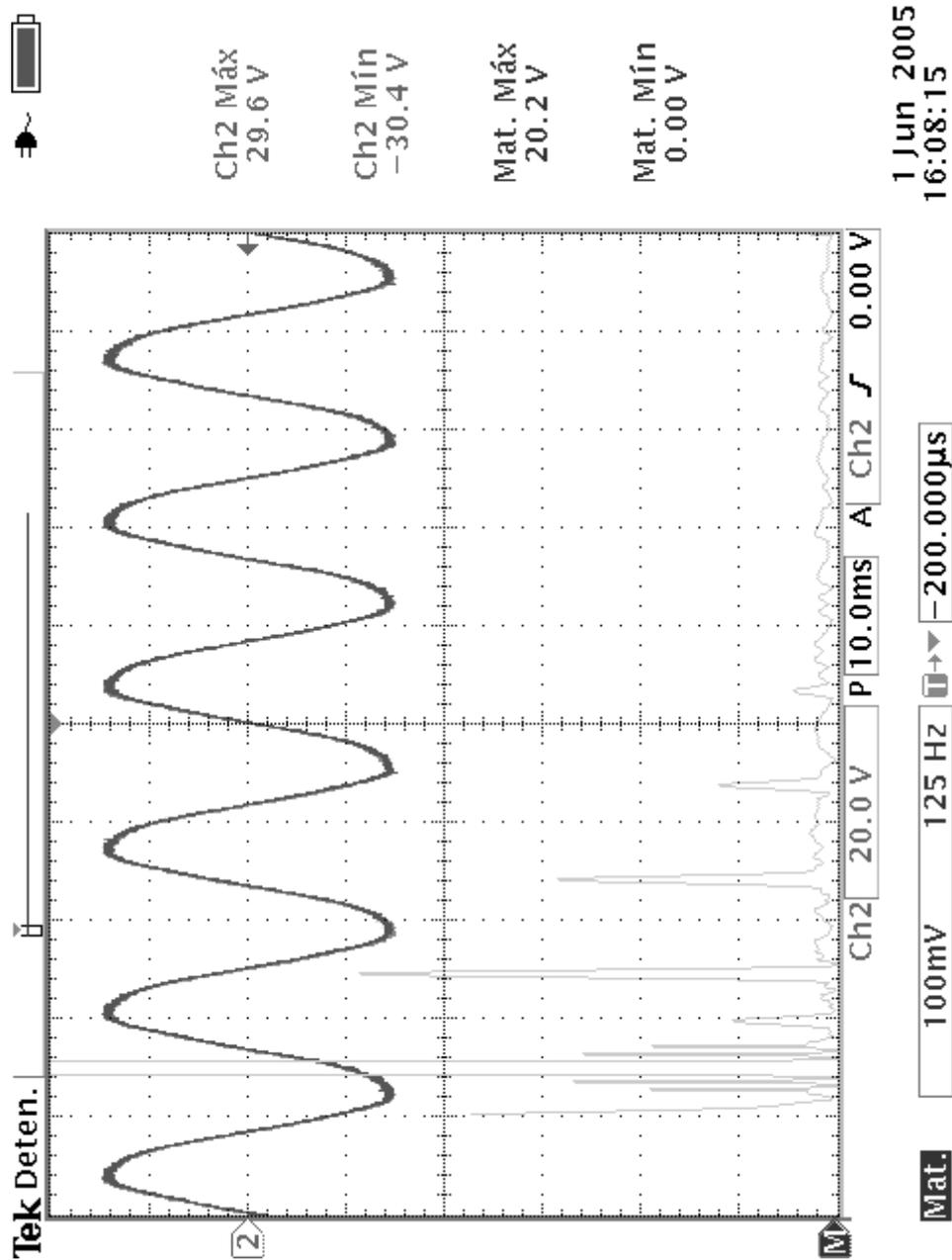


Figura 4.4: Tensión en el capacitor en lazo abierto con tiempo de muestreo de  $30 \mu\text{s}$

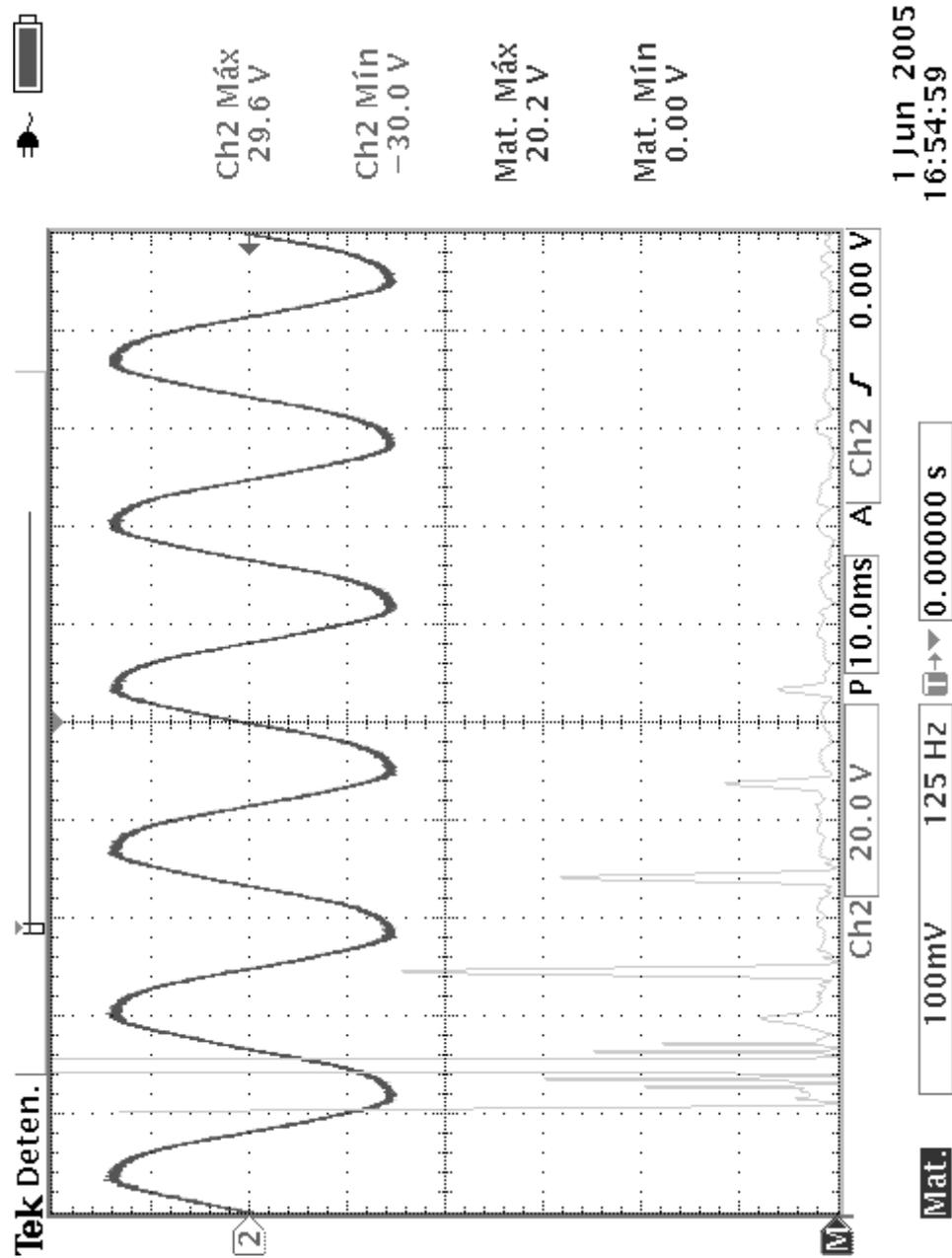


Figura 4.5: Tensión en el capacitor con  $K=1$  y tiempo de muestreo de  $10 \mu\text{s}$  con derivador aproximado.

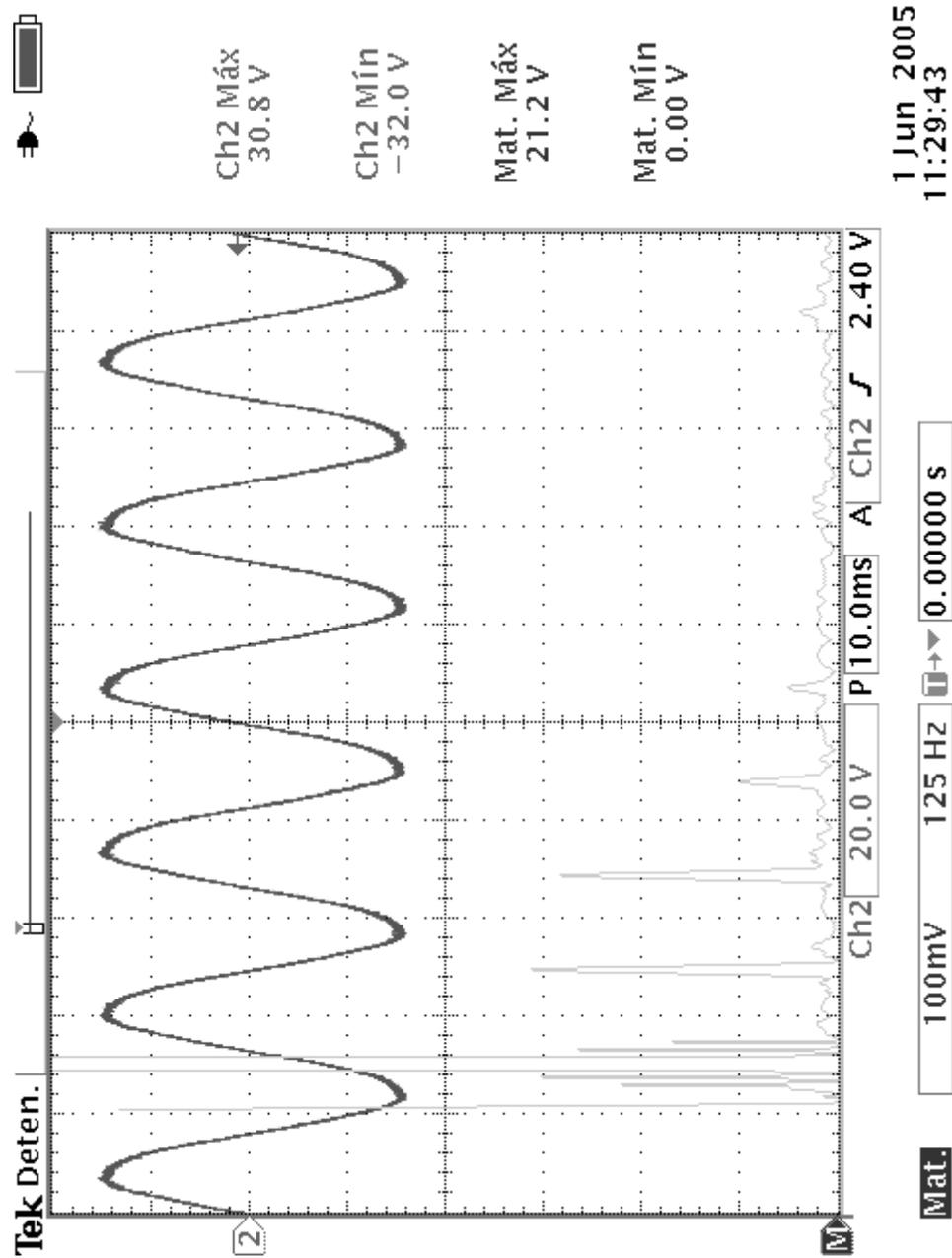


Figura 4.6: Tensión en el capacitor con  $K=1$  y tiempo de muestreo de  $10 [\mu s]$  sin derivador aproximado.

Las últimas dos gráficas que se presentan son las correspondientes a la última prueba planteada en el primera sección de este capítulo. Esta consistio en decrementar el valor de la resistencia de carga, incorporando una resistencia en paralelo del mismo que se tenia conectada al inversor, para observar el desempeño del sistema y la eficacia de su respuesta. Para esta prueba la tensión deseada propuesto tuvo una amplitud de 25 [V] con la misma forma de onda de la señal propuesta en el experimento anterior.

La incorporación de la carga se ilustra con el cambio de valor de la señal que controla el cierre de un interruptor electrónico, que incorpora, en paralelo, una carga de igual valor a la que se tenía originalmente.

Al igual que en la primera prueba, se presentan las gráficas para cuando los parámetros libres ( $K, t_m$ ) permiten obtener una mejor respuesta del sistema, es decir, donde hubiese menos distorsión armónica. Está claro que estas circunstancias son, igualmente, para cuando se usa el derivador aproximado y cuando no se utiliza, cuando K tiene un valor de  $K=1$  y el tiempo de muestreo es  $t_{m1} = 10[\mu s]$ .

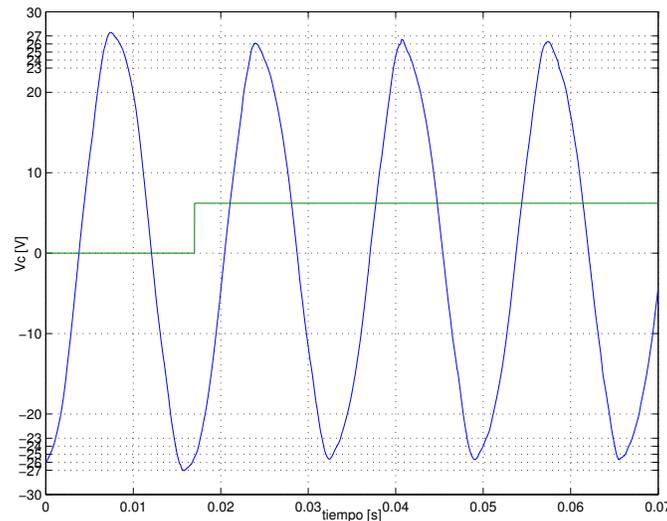


Figura 4.7: Tensión obtenida al aumentar la resistencia de carga con derivador aproximado.

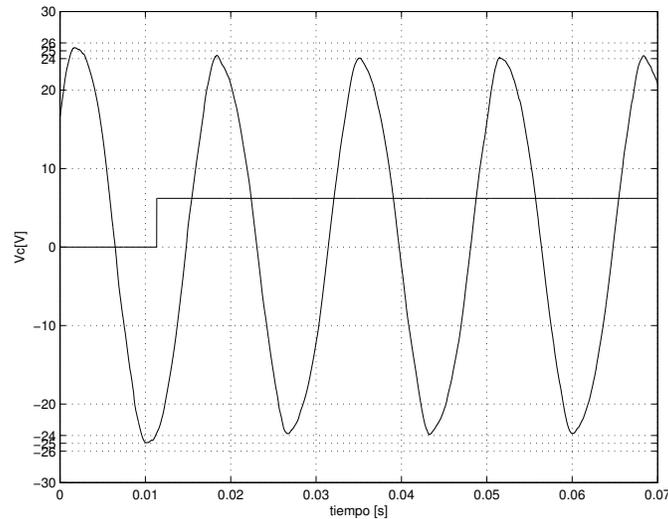


Figura 4.8: Tensión obtenida al aumentar una resistencia de carga sin derivador aproximado.

### 4.3. Discusión de Resultados

Al hacer un análisis de las gráficas obtenidas de los experimentos, se observa una mayor disminución de las componentes armónicas de la tensión de salida al no usar el derivador aproximado. Este es el costo que se tiene que absorber al considerar hacer uso de este, ya que no siempre se podrá hacer el cálculo de las primeras derivadas ya que la forma de la tensión deseada en el capacitor puede variar y hacer los cálculos citados resultaría, como ya se mencionó, impráctico.

A continuación se muestra una tabla que muestra la disminución, en porcentaje, de las componentes armónicas de la tensión de salida de los experimentos realizados al sistema en lazo cerrado haciendo uso del derivador aproximado y sin él, con el tiempo de muestreo de  $10[\mu s]$  y un valor del parámetro libre  $K=1$ , respecto a las componentes armónicas de la tensión de salida de estos experimentos en lazo abierto.

Disminución [%]	3era	5ta	7ma
CDA	0	20	0
SDA	30	20	0

Es evidente que el uso del derivador aproximado es un factor que afecta los resultados obtenidos y es éste el costo que se debe pagar para hacer el uso de la UPS más sencillo para el usuario, pero se puede afirmar que la propuesta de control cumple con su función de cancelar armónicos.

Los resultados de la tendencia que guardaba el parámetro libre  $K$ , que se estableció al

final de la última sección del capítulo 3, al presentar algunas simulaciones, parece ser contradictoria a la obtenida por las pruebas experimentales, ya que esta tendencia establecida predecía que con valores grandes de  $K$  se obtendría una mejor y más rápida respuesta del sistema.

Esta circunstancia se puede explicar debido a que la simulación del modelo y la ley de control, no contempla dinámicas no modeladas, como sería el caso de la conmutación de los interruptores, y de éstas conmutaciones los transitorios de encendido de los transistores, el defasamiento y la ganancia que el filtro da a las señales, que están presentes dentro del rango de frecuencia permitido. Por lo que aunque las simulaciones proporcionan una idea del comportamiento del sistema a variaciones de nuestros parámetros y corroboran que la señal de salida esperada se comporta como la deseada, está en la teoría del diseño del controlador la solución a esta diferencia.



## Capítulo 5

# Conclusiones

Se puso en marcha un banco de pruebas que consta de un inversor monofásico de puente completo equipado con la instrumentación necesaria y un sistema de procesamiento basado en un DSP.

Con los resultados obtenidos de esta evaluación experimental, efectuada con éxito, de la propuesta de la ley de control, se puede afirmar que:

En términos generales la ley cumple con su objetivo a pesar de la incertidumbre en la carga.

Dicha evaluación incluyó respuesta dinámica, facilidad de sintonización, simplificación de programación y desempeño frente a periodos de muestreo diferentes y se observó que aunque las dinámicas no modeladas limitan las propiedades teóricas del control, en la práctica se obtiene un buen desempeño.

La ley de control es una alternativa fiable para controlar los estados de conmutación de los transistores para obtener aceptables desempeños de las UPS en aplicaciones en donde se requiere una buena calidad de la energía eléctrica.

La afirmación anterior se puede respaldar debido a que esta ley de control no es difícil de programar, no requiere de muchos y complejos circuitos de control ni accesorios complementarios ya que se hace uso de la misma tarjeta con la que se genera la PWM y solamente requiere de un acondicionamiento de la retroalimentación de una sola variable de salida del sistema.

Y a pesar de las dificultades de usar el derivador aproximado, se puede recomendar hacer uso de este, ya que los resultados obtenidos son aceptables y no difieren mucho de cuando se hacen los cálculos de estas primeras derivadas, que trae consigo el inconveniente

de tener que llevar al cabo dichas operaciones por el usuario final.

## Apéndice A

# Banco de Pruebas

En la etapa de Potencia los transistores utilizados, en el inversor, son, como ya se había mencionado, unos IGBT del tipo CM50DU-24H de la marca POWEREX. Son módulos con un par de IGBTs conectados en configuración de medio puente y cada transistor tiene conectado un diodo en antiparalelo o diodo volante, de recuperación rápida (70 ns). Este diodo se utiliza, para que cuando el transistor este en estado de corte, sirva como un camino seguro para desechar la energía que se encuentre almacenada en la carga (que anteriormente estaba alimentando uno de los transistores). Dentro de las características más importantes de los módulos están: un rango de tensión de 1200 [V] ( $V_{CES}$ ), corriente nominal de 50 [A] y frecuencia de conmutación de 20-25 [KHz].

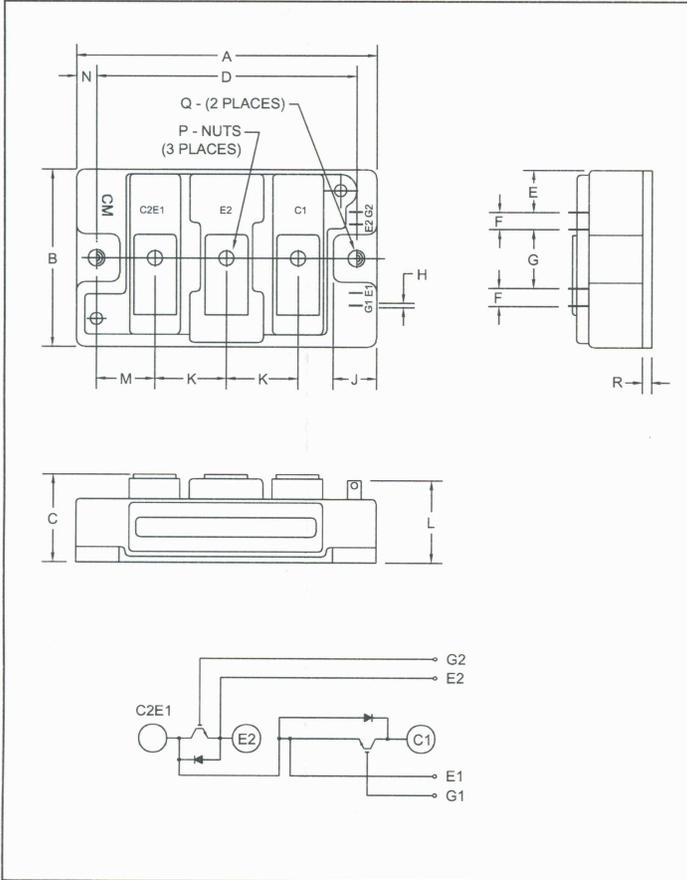
En seguida se presentan Las hojas de especificaciones de los IGBTs que el inversor utiliza [16].



Powerex, Inc., 200 Hillis Street, Youngwood, Pennsylvania 15697-1800 (724) 925-7272

**CM50DU-24H**

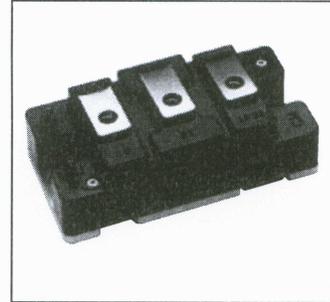
**Dual IGBTMOD™  
U-Series Module  
50 Amperes/1200 Volts**



Outline Drawing and Circuit Diagram

Dimensions	Inches	Millimeters
A	3.7	94.0
B	1.89	48.0
C	1.18 +0.04/-0.02	30.0 +1.0/-0.5
D	3.15±0.01	80.0±0.25
E	0.43	11.0
F	0.16	4.0
G	0.71	18.0
H	0.02	0.5

Dimensions	Inches	Millimeters
J	0.53	13.5
K	0.91	23.0
L	1.13	28.7
M	0.67	17.0
N	0.28	7.0
P	M5	M5
Q	0.26 Dia.	6.5 Dia.
R	0.02	4.0



**Description:**

Powerex IGBTMOD™ Modules are designed for use in switching applications. Each module consists of two IGBT Transistors in a half-bridge configuration with each transistor having a reverse-connected super-fast recovery free-wheel diode. All components and interconnects are isolated from the heat sinking baseplate, offering simplified system assembly and thermal management.

**Features:**

- Low Drive Power
- Low  $V_{CE(sat)}$
- Discrete Super-Fast Recovery Free-Wheel Diode
- Isolated Baseplate for Easy Heat Sinking

**Applications:**

- AC Motor Control
- Motion/Servo Control
- UPS
- Welding Power Supplies
- Laser Power Supplies

**Ordering Information:**

Example: Select the complete module number you desire from the table - i.e. CM50DU-24H is a 1200V ( $V_{CES}$ ), 50 Ampere Dual IGBTMOD™ Power Module.

Type	Current Rating Amperes	$V_{CES}$ Volts (x 50)
CM	50	24



Powerex, Inc., 200 Hillis Street, Youngwood, Pennsylvania 15697-1800 (724) 925-7272

**CM50DU-24H**  
**Dual IGBTMOD™ U-Series Module**  
 50 Amperes/1200 Volts

### Absolute Maximum Ratings, $T_j = 25\text{ }^\circ\text{C}$ unless otherwise specified

Ratings	Symbol	CM50DU-24H	Units
Junction Temperature	$T_j$	-40 to 150	$^\circ\text{C}$
Storage Temperature	$T_{\text{stg}}$	-40 to 125	$^\circ\text{C}$
Collector-Emitter Voltage (G-E SHORT)	$V_{\text{CES}}$	1200	Volts
Gate-Emitter Voltage (C-E SHORT)	$V_{\text{GES}}$	$\pm 20$	Volts
Collector Current ( $T_c = 25^\circ\text{C}$ )	$I_c$	50	Amperes
Peak Collector Current	$I_{\text{CM}}$	100*	Amperes
Emitter Current** ( $T_c = 25^\circ\text{C}$ )	$I_E$	50	Amperes
Peak Emitter Current**	$I_{\text{EM}}$	100*	Amperes
Maximum Collector Dissipation ( $T_c = 25^\circ\text{C}$ , $T_j \leq 150^\circ\text{C}$ )	$P_c$	400	Watts
Mounting Torque, M5 Main Terminal	–	31	in-lb
Mounting Torque, M6 Mounting	–	40	in-lb
Weight	–	310	Grams
Isolation Voltage (Main Terminal to Baseplate, AC 1 min.)	$V_{\text{iso}}$	2500	Volts

\* Pulse width and repetition rate should be such that the device junction temperature ( $T_j$ ) does not exceed  $T_{j(\text{max})}$  rating.

\*\*Represents characteristics of the anti-parallel, emitter-to-collector free-wheel diode (FWDI).

### Static Electrical Characteristics, $T_j = 25\text{ }^\circ\text{C}$ unless otherwise specified

Characteristics	Symbol	Test Conditions	Min.	Typ.	Max.	Units
Collector-Cutoff Current	$I_{\text{CES}}$	$V_{\text{CE}} = V_{\text{CES}}$ , $V_{\text{GE}} = 0\text{V}$	–	–	1	mA
Gate Leakage Voltage	$I_{\text{GES}}$	$V_{\text{GE}} = V_{\text{GES}}$ , $V_{\text{CE}} = 0\text{V}$	–	–	0.5	$\mu\text{A}$
Gate-Emitter Threshold Voltage	$V_{\text{GE(th)}}$	$I_c = 5\text{mA}$ , $V_{\text{CE}} = 10\text{V}$	4.5	6	7.5	Volts
Collector-Emitter Saturation Voltage	$V_{\text{CE(sat)}}$	$I_c = 50\text{A}$ , $V_{\text{GE}} = 15\text{V}$ , $T_j = 25^\circ\text{C}$	–	2.9	3.7	Volts
		$I_c = 50\text{A}$ , $V_{\text{GE}} = 15\text{V}$ , $T_j = 125^\circ\text{C}$	–	2.85	–	Volts
Total Gate Charge	$Q_G$	$V_{\text{CC}} = 600\text{V}$ , $I_c = 50\text{A}$ , $V_{\text{GE}} = 15\text{V}$	–	187	–	nC
Emitter-Collector Voltage**	$V_{\text{EC}}$	$I_E = 50\text{A}$ , $V_{\text{GE}} = 0\text{V}$	–	–	3.2	Volts

\*\*Represents characteristics of the anti-parallel, emitter-to-collector free-wheel diode (FWDI).

### Dynamic Electrical Characteristics, $T_j = 25\text{ }^\circ\text{C}$ unless otherwise specified

Characteristics	Symbol	Test Conditions	Min.	Typ.	Max.	Units	
Input Capacitance	$C_{\text{ies}}$		–	–	7.5	nf	
Output Capacitance	$C_{\text{oes}}$	$V_{\text{CE}} = 10\text{V}$ , $V_{\text{GE}} = 0\text{V}$	–	–	2.6	nf	
Reverse Transfer Capacitance	$C_{\text{res}}$		–	–	1.5	nf	
Resistive	Turn-on Delay Time	$t_{\text{d(on)}}$	$V_{\text{CC}} = 600\text{V}$ , $I_c = 50\text{A}$ ,	–	–	80	ns
Load	Rise Time	$t_r$	$V_{\text{GE1}} = V_{\text{GE2}} = 15\text{V}$ ,	–	–	200	ns
Switch	Turn-off Delay Time	$t_{\text{d(off)}}$	$R_G = 6.3\Omega$ , Resistive	–	–	150	ns
Times	Fall Time	$t_f$	Load Switching Operation	–	–	350	ns
Diode Reverse Recovery Time**	$t_{\text{rr}}$	$I_E = 50\text{A}$ , $dI_E/dt = -100\text{A}/\mu\text{s}$	–	–	300	ns	
Diode Reverse Recovery Charge**	$Q_{\text{rr}}$	$I_E = 50\text{A}$ , $dI_E/dt = -100\text{A}/\mu\text{s}$	–	0.28	–	$\mu\text{C}$	

\*\*Represents characteristics of the anti-parallel, emitter-to-collector free-wheel diode (FWDI).

### Thermal and Mechanical Characteristics, $T_j = 25\text{ }^\circ\text{C}$ unless otherwise specified

Characteristics	Symbol	Test Conditions	Min.	Typ.	Max.	Units
Thermal Resistance, Junction to Case	$R_{\text{th(j-c)Q}}$	Per IGBT 1/2 Module	–	–	0.31	$^\circ\text{C}/\text{W}$
Thermal Resistance, Junction to Case	$R_{\text{th(j-c)D}}$	Per FWDI 1/2 Module	–	–	0.7	$^\circ\text{C}/\text{W}$
Contact Thermal Resistance	$R_{\text{th(c-f)}}$	Per Module, Thermal Grease Applied	–	0.035	–	$^\circ\text{C}/\text{W}$

Los circuitos impulsores, además de integrar la parte de aislamiento eléctrico entre las etapas de baja potencia (o de control dado por la DSP) y los circuitos de alta potencia del Convertidor CD/CA (Arreglo de Puente completo en este caso), convierten los niveles lógicos de las señales de control, a tensiones correctas para la compuerta de los IGBTs.

Los circuitos utilizados son dispositivos POWEREX modelo M57959L, que tienen la capacidad de aislamiento eléctrico entre la entrada y la salida de  $V_{iso} = 2500[V_{RMS}]$  por un minuto, son compatibles con niveles de entrada TTL y además del aislamiento, también están construidos con protección hacia los IGBTs, contra cortos circuitos al detectar sobresaturación y un pin para indicar estas fallas hacia el circuito de control.

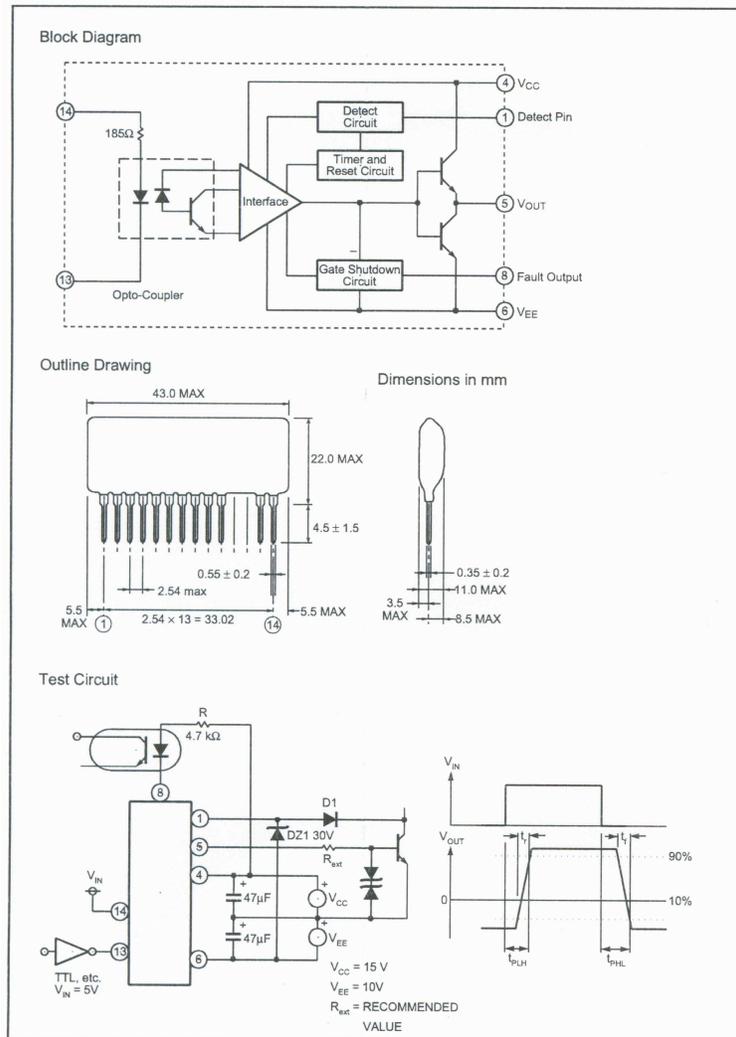
Los circuitos deben ser alimentados por fuentes de corriente directa de  $+15 [V_{CD}]$  y  $-10 [V_{CD}]$ , estas fuentes deben estar aisladas con respecto a la fuente principal de CD que alimenta a los IGBTs. Se requiere aislar las fuentes de alimentación, porque los emisores de la etapa de potencia, están constantemente cambiando de potencial y aislando las etapas de alta y baja potencia, se reducen los problemas que se puedan presentar con el ruido. La fuente de  $+15 [V_{CD}]$ , proporciona el nivel de tensión necesario para el encendido de los IGBTs y la fuente de  $-10[V_{CD}]$  es para apagar los transistores.

Sus hojas de especificaciones se presentan a continuación [15].

MITSUBISHI HYBRID ICs

**M57959L**

HYBRID IC FOR DRIVING IGBT MODULES

**Hybrid Integrated Circuit For Driving IGBT Modules****Description:**

M57959L is a hybrid integrated circuit designed for driving n-channel IGBT modules in any gate amplifier application. This device operates as an isolation amplifier for these modules and provides the required electrical isolation between the input and output with an opto-coupler. Short circuit protection is provided by a built in desaturation detector. A fault signal is provided if the short circuit protection is activated.

**Features:**

- Built in high CMRR opto-coupler ( $V_{CMR}$  : Typical 30kV/μs, Min. 15kV/μs)
- Electrical Isolation between input and output with opto-couplers ( $V_{ISO} = 2500$ ,  $V_{RMS}$  for 1 min.)
- TTL compatible input interface
- Two supply drive topology
- Built in short circuit protection circuit with a pin for fault output

**Application:**

To drive IGBT modules for inverter, AC Servo systems, UPS, CVCF inverter, and welding applications.

**Recommended Modules:**

$V_{CES} = 600\text{V Series}$   
 (up to 200A Class)

$V_{CES} = 1200\text{V Series}$   
 (up to 100A Class)

$V_{CES} = 1400\text{V Series}$   
 (up to 100A Class)

## MITSUBISHI HYBRID ICs

## M57959L

## HYBRID IC FOR DRIVING IGBT MODULES

**Absolute Maximum Ratings,  $T_a = 25^\circ\text{C}$  unless otherwise specified**

Item	Symbol	Test Conditions	Limit	Units
Supply Voltage*	$V_{CC}$	DC	18	Volts
	$V_{EE}$	DC	-15	Volts
Input Voltage	$V_I$		-1 ~ 7	Volts
Output Voltage	$V_O$	Output Voltage "H"	$V_{CC}$	Volts
Output Current	$I_{OHP}$	Pulse Width 2 $\mu\text{s}$ , f = 20kHz	-2	Amperes
	$I_{OLP}$	Pulse Width 2 $\mu\text{s}$ , f = 20kHz	2	Amperes
Output Current	$I_{OH}$	f = 20kHz, 50% Duty Cycle	0.2	Amperes
Isolation Voltage	$V_{RMS}$	Sinewave Voltage 60Hz, 1 min.	2500	Volts
Junction Temperature	$T_j$		85	$^\circ\text{C}$
Operating Temperature	$T_{opr}$	(Differs from H/C Condition)	-20 ~ 60	$^\circ\text{C}$
Storage Temperature	$T_{stg}$		-25 ~ 100	$^\circ\text{C}$
Fault Output Current	$I_{FO}$		20	mA
Input Voltage	$V_{R1}$		50	Volts

\*20 Volts  $\leq V_{CC} + V_{EE} \leq 28$  Volts**Electrical Characteristics,  $T_a = 25^\circ\text{C}$ ,  $V_{CC} = 15\text{V}$ ,  $-V_{EE} = 10\text{V}$  unless otherwise specified**

Characteristics	Symbol	Test conditions	Min.	Typ.	Max.	Unit
Supply Voltage	$V_{CC}$	Recommended Range	14	15	—	Volts
	$V_{EE}$	Recommended Range	-7	—	-10	Volts
Pull-up Voltage on Input Side	$V_{IN}$	Recommended Range	4.75	5.00	5.25	Volts
"H" Input Current	$I_{IH}$	$V_{IN} = 5\text{V}$ , R = 185 $\Omega$	—	16	—	mA
"H" Output Voltage	$V_{OH}$		13	14	—	Volts
"L" Output Voltage	$V_{OL}$		-8	-9	—	Volts
Internal Power Dissipation	$P_D$	f = 20kHz,	—	0.86	—	Watts
		Module 200A, 600V IGBT				
"L-H" Propagation Time	$t_{PLH}$	$V_I = 0$ to 4V, $T_j = 85^\circ\text{C}$	—	0.8	1.5	$\mu\text{s}$
"L-H" Rise Time	$t_r$	$V_I = 0$ to 4V, $T_j = 85^\circ\text{C}$	—	0.5	1.0	$\mu\text{s}$
"H-L" Propagation Time	$t_{PHL}$	$V_I = 0$ to 4V, $T_j = 85^\circ\text{C}$	—	1.0	1.5	$\mu\text{s}$
"H-L" Rise Time	$t_f$	$V_I = 0$ to 4V, $T_j = 85^\circ\text{C}$	—	0.3	0.6	$\mu\text{s}$
Reset Time of Protection	$t_{RESET}$		1	—	2	ms
Fault Output Current	$I_{FO}$		—	5	—	mA
SC Voltage	$V_{SC}$		15	—	—	Volts

En esta ultima parte del Banco de pruebas se describe brevemente el funcionamiento del transductor de corriente a tensión que se utilizo, como elemento de acondicionamiento de la señal de retroalimentación, y se adjunta su hoja de especificaciones.

Cuando un Campo Magnético  $B$  es aplicado a un metal o semiconductor por el que circula una corriente  $I_C$ , de manera perpendicular a esta, aparece una diferencia de Potencial, proporcional a la magnitud del campo magnético aplicado, en una dirección perpendicular a esta corriente  $I_C$  y este campo magnético  $B$ .

Esta relación es puede expresar en la siguiente forma:

$$V_H = K I_c B$$

Como se puede ilustrar en la siguiente figura.

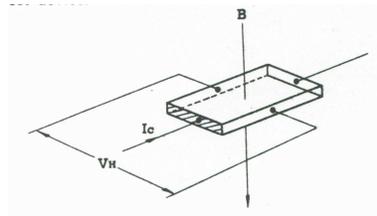


Figura A.1: Representación esquemática de un Dispositivo de Efecto Hall

A este arreglo se le conoce como un Dispositivo de Efecto Hall, a referencia a que funciona bajo este principio.

El transductor usado consiste de una estructura, parecida a este principio de funcionamiento, muy sencilla.

Esta consiste de un nucleo ferromagnético con un entrehierro, donde es colocado el Dispositivo de Efecto Hall. Este hecho se puede visualizar en la figura A.2.

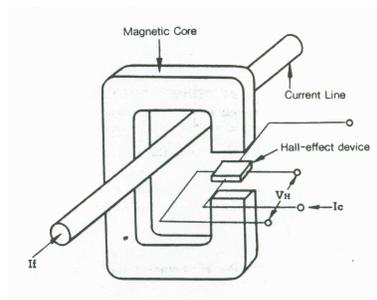


Figura A.2: Representación esquemática del transductor

El transductor nos proporciona una tensión de salida proporcional a la magnitud de la

corriente  $I_f$  que circula por el conductor, bajo la condición de que la corriente de control  $I_C$  sea constante. La tensión de salida, del transductor, es producida por la acción del campo magnético producido, por la corriente que circula por el conductor de línea, en el entrehierro del núcleo ferromagnético y por la corriente de control  $I_C$  que se puede hacer circular por el dispositivo de Efecto Hall.

Con lo que se provee de un aislamiento eléctrico entre la corriente que circula por el conductor de línea y la tensión producida por el dispositivo de efecto Hall, que nos proporciona, este último, la esencia de la información de la primera, ya que esta puede ser CD o CA, con una velocidad de respuesta de entre 2 - 3 [  $\mu s$  ].

Escogiendo el transductor adecuado y el ajustando sus valores de amplificación y offset de la tensión de salida, se puede conseguir una aproximación satisfactoria de la corriente a sensar. El transductor utilizado para el presente trabajo es el LB20GA (C-2).

A continuación se presentan las hojas de especificaciones [13] del transductor usado.



C-2                      C-3

Hall current sensors with an amplifier. (Ta : 25° C)

Type-code		LB-10GA	LB-20GA	LB-30GA
Parameter	Symbol			
Nominal Input Current (F.S.)	If	100 AT DC	200 AT DC	300 AT DC
Linear Range	—	0 to $\pm 300$ AT DC	0 to $\pm 400$ AT DC	
Output Voltage	Vh	4V $\pm$ 1% / 100 AT DC	4V $\pm$ 1% / 200 AT DC	4V $\pm$ 1% / 300 AT DC
Zero Current Offset	Vo	Within $\pm 0.03$ V at If = 0		
Linearity of Output	$\rho$	Within $\pm 1\%$ of Vh at If: F.S.		
Supply Voltage	Vcc	$\pm 15$ V DC		
Fluctuation of Supply Voltage	—	Within $\pm 5\%$		
Durability against Oversupply Voltage	—	Within $\pm 30$ V $\times$ 1 $\mu$ sec		
Response Time	Trr	7 $\mu$ sec Max. at di/dt = 100 A/ $\mu$ sec		
Thermal Characteristics of Output	—	Within $\pm 0.1\%$ ° C (Within $\pm 0.08\%$ ° C Typical) at RL = 10 k $\Omega$ and If: F.S.		
Thermal Characteristics of Zero Current Offset (Zero Drift)	—	Within $\pm 1$ mV/° C at If = 0		
Hysteresis Error (not including Zero Current Offset)	—	Within $\pm 0.03$ V at If $\rightarrow$ 0		
Dielectric Strength	—	2.5 kV AC with 50 or 60 Hz $\times$ 1 minute		
Insulation Resistance	—	500 M $\Omega$ Min. at 500V DC		
Operating Temperature	Ta	-10° C to +80° C		
Storage Temperature	Ts	-15° C to +85° C		
Appearance (Drawing Number)	—	C-2 (Page 34)		

Note:

## Bibliografía

- [1] Figueres Amorós Emilio. Benavent García José Manuel, Abellan García Antonio. *Electrónica de Potencia. Teoría y Aplicaciones*. Alfaomega. Primera edición., 2000.
- [2] A. Varela-Vega S. Horta-Mejía D.Ñoriega-Pineda, G. Espinosa-Pérez. Experimental evaluation of an adaptative nonlinear controller for single-phase ups. *Conference on Decisión and Control, Proceedings of the 38th*, December 1999.
- [3] G. Espinosa-Pérez D.Ñoriega-Pineda. Control de convertidores de tipo buck mediante retroalimentación de la corriente en el capacitor. *AMCA*, 2003.
- [4] S. B. Dewan. *Power Semiconductor Circuits*. 1975.
- [5] Dranetz-BMI. *The Dranetz-BMI Field Handbook for Power Quality Analysis*. Dranetz-BMI., 1998.
- [6] G. Espinosa-Pérez G. Campos-Cantón. Nonlinear control of a half-bridge dc-ac converter: Application to ups. *Conference on Decisión and Control, Proceedings of the 38th*, 1999.
- [7] Rashid Muhammad H. *Electrónica de Potencia*. Prentice Hall Hispanoamericana. Segunda edición., 1993.
- [8] N.G. Hingorani and L. Gyugyi. *Understanding FACTS*. IEEE Press, 2000.
- [9] J. Holtz. *Pulse Width Modulation for Electronic Power Converters*. IEEE Press, 1997.
- [10] M. Ilic and J. Zaborszky. *Dynamics and Control of Large Electric Power Systems*. John Wiley, 2000.
- [11] Ogata Katsuhiko. *Ingeniería de Control Moderna*. 1993.
- [12] Undeland Tore M. MOhanÑed and Robbins William. *Power Electronics*. John Wiley and Sons, 1989.
- [13] Powerex. *Features of the hall current sensor*.
- [14] Powerex. *Main Applications for Power Modules*.
- [15] Powerex. *Using Hybrid Gate Drives and Gate DRivers Power Supplies*.
- [16] Powerex. *Using IGBT Modules*.
- [17] A.I. Pressman. *Switching Power Supply Design*. McGraw Hill, 1998.
- [18] M.F. McGranahan R.C. Dugan and H.W. Beaty. *Electrical Power Systems Quality*. McGraw Hill, 1996.
- [19] Per J.Ñicklasson R.Ortega, A. Loria and H. Sira-Ramírez. *Pasivity-based Control of Euler-Lagrange Systems*. SpringerVerlag, 1998.