



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO
FACULTAD DE INGENIERÍA



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

DESARROLLO DE TARJETAS ELECTRONICAS PARA UN SISTEMA DE
CONTROL DE TRÁFICO VEHICULAR.

TESIS

QUE PARA OBTENER EL TÍTULO DE:
INGENIERO MECÁNICO ELECTRICISTA
PRESENTAN:

ROLANDO SIBAJA PALAFOX
DANIEL GARCÍA RODRÍGUEZ

ASESOR: DR. ISMAEL MARTÍNEZ LÓPEZ

MÉXICO, D.F.

2005

m. 345529



Universidad Nacional
Autónoma de México

Dirección General de Bibliotecas de la UNAM

Biblioteca Central



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

Dedicatoria.

A nuestros padres: por habernos dado el privilegio de vivir, por habernos apoyado a lo largo de nuestra vida y por acompañarnos en estos momentos que son la culminación de nuestros estudios.

A nuestros hermanos: por que con ellos crecimos, compartimos muchas experiencias de la vida y por que siempre serán nuestros compañeros inseparables por el resto de nuestros días.

A nuestro amigo Gerardo Daniel Rayo López y familia: por que las grandes amistades se forjan en las experiencias malas y buenas de la vida.

Agradecimientos.

A nuestro director de tesis Dr. Ismael Martínez López: por haber aceptado en dirigir nuestro trabajo de tesis, y por habernos dado la oportunidad de conocer a una persona de una gran calidad humana.

A todos los profesores miembros de nuestro jurado: por sus aportaciones y correcciones a nuestro trabajo.

A la facultad de Ingeniería de la UNAM: por habernos permitido graduarnos como profesionistas.

y a DIOS.

“Desarrollo de tarjetas electrónicas para un sistema de control de tráfico vehicular”.

INDICE. 1

Introducción. 3

Objetivo de la tesis. 5

Capítulo 1. Introducción a un sistema de control de tránsito vehicular. 7

1.1 Clasificación de semáforos. 7

1.2 Equipo de control. 8

1.2.1 Modo de operación automático sincronizado. 9

1.3 Detectores. 10

1.4 Centro de Control. 10

1.5 Mantenimiento. 11

1.5.1 Registro de mantenimiento. 11

Capítulo 2. Desarrollo de una tarjeta electrónica para una fuente lineal de voltaje para el controlador de semáforos. 13

2.1 Antecedentes. 13

2.2 Diagrama electrónico propuesto. 17

2.3 Selección de los transformadores. 18

2.4 Cómo se realiza la selección automática del voltaje de línea. 19

2.5 Cómo trabaja la protección contra cortocircuito. 20

2.6 Diseño de la tarjeta de la fuente. 22

2.7 Ajustes de diseño. 37

2.8 Caracterización. 43

Capítulo 3. Desarrollo de una tarjeta electrónica para el control de intensidad luminosa para una cabeza de semáforos. 47

3.1 Antecedentes. 47

3.2 Diagrama a bloques del control de intensidad luminosa. 49

3.3 Diseño de la tarjeta del control. 50

3.4 Ajustes de diseño. 64

3.5 Caracterización. 69

Capítulo 4. Desarrollo de una tarjeta electrónica de prueba para comunicaciones y otra para mantenimiento correctivo de las mismas. 72

4.1 Antecedentes. 72

4.2 El circuito integrado módem. 78

4.3 Pruebas preliminares de comunicación entre dos tarjetas de Módem Doble. 82

4.4 Diseño de la tarjeta para probar las comunicaciones. 85

4.5 Diseño de la tarjeta para el mantenimiento correctivo de las comunicaciones. 94

4.6 Conexiones del circuito integrado módem en ambas tarjetas. 101

4.7 Caracterización de las tarjetas desarrolladas. 103

Conclusiones. 104

Apéndices.

A. Comportamiento del fusible de auto - reset. 106

B. Corrección del voltaje de desbalance de cd en el amplificador operacional del circuito base del comparador de histéresis. 109

C. Programa en la RAM del PIC de la tarjeta probadora de comunicaciones. 112

Introducción.

En el presente trabajo de tesis se describen diversos problemas técnicos que afectan al buen funcionamiento de un sistema de control de tránsito vehicular, así como sus respectivas alternativas de solución, las cuales desembocan en un circuito electrónico que resuelve cada problema en cuestión.

En el capítulo uno se describe brevemente algunos conceptos básicos generales que caracterizan a un sistema de control de tránsito vehicular, para facilitar la comprensión de los capítulos siguientes.

En el capítulo dos se menciona la necesidad de implementar una fuente de voltaje que alimentará a un controlador de semáforos, la cual pueda conectarse indistintamente a un voltaje de alimentación de 127 Vca o bien de 220 Vca. La salida de la fuente tiene que ser de 5 Vcd, y debe soportar una corriente máxima de 500 mA, debido a que la carga a alimentar es crítica, la fuente tiene que estar protegida contra un exceso de corriente tanto del lado del voltaje de alimentación como del lado de la carga. Una condición que debe cumplir esta fuente es que no tenga los fusibles comunes que abren por fusión para la protección contra cortocircuito. El capítulo dos describe las secciones de la fuente como son la sección que realiza la selección automática del voltaje de alimentación, la sección de regulación de voltaje, y la del monitoreo y protección contra el cortocircuito; también se muestran con cierto detalle la selección y los cálculos pertinentes de los componentes, así como los ajustes que sufrió el circuito propuesto durante las pruebas que se le aplicaron. Estos cambios condujeron al circuito final.

En el capítulo tres se requiere desarrollar un circuito capaz de controlar el nivel de intensidad luminosa en las luces de las cabezas de semáforo. Para ser más explícitos, se requieren para cada salida de luz, roja, verde y ámbar, dos niveles en el voltaje de alimentación, uno para el día y otro para la noche para cada tipo de luz. Esta necesidad surge cuando el controlador de semáforos activa este cambio en el voltaje de alimentación basándose en el cambio de horario, entonces el controlador bloquea su funcionamiento. Se ha descubierto que este problema se origina por variaciones no previstas en el voltaje de la línea de ca de alimentación. El circuito propuesto en este capítulo, el cual incluye un sensor fotoeléctrico, brinda la opción de deshabilitar dicha función en el controlador, para integrarla directamente en el interior de la cabeza del semáforo. Cabe mencionar que el desarrollo de este circuito también fue motivado por el cambio de la carga de corriente alterna (luces basadas en focos de halógeno), por una carga de corriente directa (luces basadas en arreglos de leds), debido a que un led consume menos potencia y tiene una mayor vida útil. Al igual que en el circuito desarrollado en el capítulo dos, el circuito del capítulo tres debe tolerar una alimentación de 127 Vca o de 220 Vca, pero debido a una menor área disponible en el circuito impreso, la sección de la selección automática del voltaje de alimentación vista en el capítulo dos, tiene que sufrir modificaciones en el capítulo tres con el fin de reducir la electrónica implicada en dicha sección. La importancia de utilizar un comparador de histéresis en el control de luminosidad se explica en el capítulo tres, y también el porqué no puede emplearse un circuito integrado comercial para implementar al comparador de histéresis, por lo que debe seleccionarse uno basado en un amplificador operacional. Además en el capítulo tres se muestra un método experimental para derivar de la configuración seleccionada para el comparador de histéresis, una serie de circuitos que tienen diferentes voltajes de umbral, con esto se dispone de un catálogo de comparadores susceptible de adecuarse, modificando ligeramente los valores de sus componentes, a sensores fotoeléctricos que provienen de diversos fabricantes, de esta manera la producción en serie no se ve afectada por la carencia en el mercado de cierto sensor en particular, bien podemos cambiar a otro sensor ajustando al circuito del comparador. Lo mismo que en el capítulo anterior, se muestran con cierto detalle la selección y los cálculos pertinentes de los componentes, así como los ajustes que sufrió el circuito propuesto durante las pruebas que se le aplicaron. Estos cambios condujeron al circuito final.

En el capítulo cuatro se expone el desarrollo de un circuito capaz de probar las comunicaciones vía cable de dos modelos de módem existentes en el sistema actual de comunicaciones por cable del control de tráfico vehicular. Un modelo tiene dos canales de comunicación, y el otro tiene dieciséis. Como ha crecido el número de unidades de módem dañadas, es necesario implementar un circuito que pueda probarlas de manera confiable. Por otra parte, el número de unidades módem con dos canales, dañadas en forma permanente ha aumentado, y no se encuentra disponible esa tarjeta para su reposición inmediata, por lo que también en el capítulo cuatro se aborda el desarrollo de un circuito módem sustituto, cuyas características en su funcionamiento sean las mismas que en el módem actual, pero que además incluya la característica especial de la detección de la línea de comunicación en la recepción abierta, lo cual agilizaría las labores de mantenimiento en campo. El capítulo cuatro inicia con una breve descripción del sistema actual de comunicaciones de control del tráfico vehicular, para después entrar al desarrollo del circuito que prueba las comunicaciones en el módem, y luego se aborda el desarrollo del circuito módem sustituto.

Al final de los capítulos del dos al cuatro se cuenta con una sección de caracterización donde se explica una serie de pruebas de laboratorio realizadas en cada tarjeta para validar su funcionamiento, y así realizar ciertas observaciones sobre su comportamiento.

En el Apéndice A se presenta la teoría básica del fusible de autorrestablecimiento utilizado en el circuito de la fuente del capítulo dos.

En el Apéndice B se explica la manera en que se corrige el desbalance de cd en el comparador de histéresis utilizado en el circuito del control de luminosidad del capítulo tres.

En el Apéndice C se presenta el listado del programa del microcontrolador utilizado en el circuito que prueba las comunicaciones del capítulo cuatro.

En el Apéndice D se justifican los valores de los componentes del filtro pasivo utilizado en el filtrado de la portadora en la línea de comunicación. Dicho filtro está presente en el circuito que prueba las comunicaciones y en el circuito propuesto del módem, ambos vistos en el capítulo cuatro.

En el Apéndice E se muestran los sitios de Internet en donde se consultaron las hojas técnicas de los circuitos integrados (CI's) que se utilizaron en la tesis.

Por último se escribe la lista del material bibliográfico que sirvió de apoyo para la realización de ésta tesis.

Objetivo de la tesis.

Para controlar el flujo vehicular y peatonal, en las intersecciones viales de avenidas con calles de nuestra ciudad, nos apoyamos en un sistema de controladores de semáforos; este sistema se divide en sectores, cada sector cuenta con un número específico de controladores para diversas intersecciones viales.

A su vez cada sector cuenta con un equipo de comunicaciones llamado “Data Node”, este sistema funciona como una interfaz para establecer comunicación con un “Centro de Control” y cada uno de los controladores de un sector.

En la figura A se muestra un diagrama a bloques de un sector.

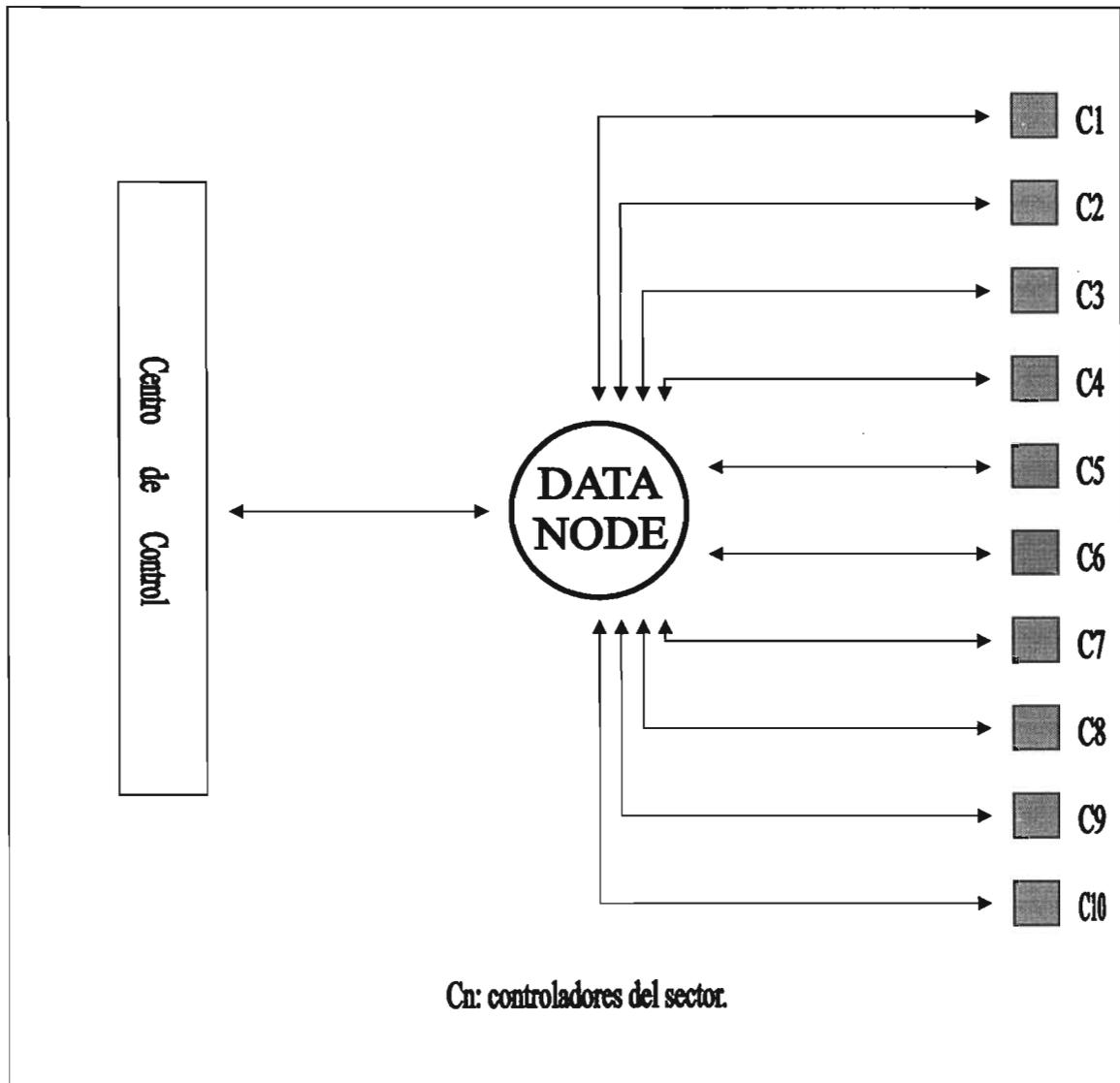


Figura A. Diagrama a bloques de un sector.

A través del Data Node el centro de control monitorea a cada uno de los controladores del sector, para determinar su estado de funcionamiento; es decir, supervisa que cada una de las diversas funciones que realiza cada uno de los controladores se lleven a cabo sin anomalías.

Algunas de estas funciones son: secuencia de encendido de lámparas (rojo, ámbar y verde) en las cabezas de semáforos, dependiendo de las características de la intersección vial que se desea controlar; función de control de intensidad luminosa de las lámparas para el día y la noche; detector de conflictos, un conflicto es una combinación de salidas de luces verdes prohibidas, que según el diagrama de tiempos del cruce no deben ocurrir al mismo tiempo, cuando el controlador detecta un conflicto éste interrumpe la secuencia de luces permitida y en el "argot" de control de tránsito se dice que el semáforo se va a flash, es decir, la lámpara roja y/o ámbar se encienden intermitentemente; ésta es otra función que realiza el controlador.

En fin, podemos seguir enumerando otras funciones que realiza este tipo de controlador, pero no es el objetivo de esta tesis, la breve descripción anterior nos sirve para enmarcar el objetivo de nuestro trabajo y para entender de una manera rápida cómo funciona éste sistema de sectores que se tiene implementado en nuestra ciudad.

Cada sector cuenta con su Data Node y un número específico de controladores, cada Data Node está conectado al centro de control, y el centro de control monitorea a cada uno de los controladores por medio del Data Node.

Se desea instalar otros modelos de controladores en diversos sectores, pero se requiere de ciertas modificaciones a estos equipos antes de instalarlos en las intersecciones viales:

- Se requiere de un suministro de energía adecuado para estos equipos.
- Se requiere modificar la alimentación a las luces de señalización.
- Se requiere desarrollar un circuito electrónico para realizar pruebas en los sistemas de comunicación, para hacer las maniobras de mantenimiento más eficientes.
- Y se tiene la necesidad de desarrollar una tarjeta electrónica para el sistema de comunicación que sustituya a la original, para ya no depender del proveedor de dicha tarjeta.

Nuestro objetivo es desarrollar tarjetas para circuitos electrónicos que satisfagan los requerimientos antes mencionados.

Capítulo 1. Introducción a un sistema de control de tránsito vehicular.

Son guardianes silenciosos. Trabajan de día y de noche, con sol o lluvia, con frío o calor. Fueron inventados por un hombre de color, Garret Morgan, un afro-americano (nacido en Kentucky, EU) que apenas alcanzó la educación elemental, pero que gracias a su inteligencia le dio vida en 1923 al sistema automático de señales de tránsito. En una sola palabra: los semáforos.

Los semáforos son dispositivos de señalización mediante los cuales se regula la circulación de vehículos, bicicletas y peatones en vías, asignando el derecho de paso o prelación de vehículos y peatones secuencialmente, por las indicaciones de luces de color rojo, amarillo y verde, operadas por una unidad electrónica de control.

El semáforo es un dispositivo útil para el control y la seguridad, tanto de vehículos como de peatones.

Debido a la asignación, prefijada o determinada por el tránsito, del derecho de vía para los diferentes movimientos en intersecciones y otros sitios de las vías, el semáforo ejerce una profunda influencia sobre el flujo del tránsito. Por lo tanto, es de vital importancia que la selección y uso de tan importante artefacto de regulación sea precedido de un estudio exhaustivo del sitio y de las condiciones del tránsito.

Los semáforos se usarán para desempeñar, entre otras, las siguientes funciones:

- Interrumpir periódicamente el tránsito de una corriente vehicular o peatonal para permitir el paso de otra corriente vehicular.
- Regular la velocidad de los vehículos para mantener la circulación continua a una velocidad constante.
- Controlar la circulación por carriles.
- Eliminar o reducir el número y gravedad de algunos tipos de accidentes, principalmente los que implican colisiones perpendiculares.
- Proporcionar un ordenamiento del tránsito.

1.1 Clasificación de semáforos.

De acuerdo con el mecanismo de operación de sus unidades de control, los semáforos se clasifican en:

- Semáforos para el control del tránsito de vehículos (los criterios utilizados para esta clase de semáforos son igualmente aplicables en ciclo-rutas).
- Semáforos para pasos peatonales.
- Semáforos especiales.

El control o controlador de semáforos es el elemento más importante de un sistema de tránsito vehicular y peatonal. Pues a través de éste podemos maniobrar o programar las secuencias de luces de control de tráfico, habilitar las funciones de los detectores de flujo vehicular, manipular la intensidad de las luces de las lámparas para el día y la noche, ser parte de una interfaz de comunicaciones con un centro de control, entre otras.

A continuación vamos a mencionar brevemente algunas características de éste equipo tan importante.

1.2 Equipo de control.

Es un mecanismo electromecánico o electrónico que sirve para ordenar los cambios de luz en los semáforos. Adicionalmente, puede realizar las siguientes funciones: procesar la información generada por los detectores para ajustar los tiempos a las necesidades de la intersección; recibir y enviar información a un centro de control o controlador maestro con el fin de operar en forma coordinada; y proveer los elementos que garanticen la seguridad de los usuarios evitando señalizaciones conflictivas y reportar al centro de control el tipo de falla que se puede presentar.

Generalmente el control de semáforos está dotado de 5 circuitos para que opere satisfactoriamente y tengan un alto grado de flexibilidad. Estos circuitos son:

- De secuencia de fase.
- De variación de ciclos o intervalos.
- De defasamiento.
- De apagado.
- De destello.

Elementos que componen los controles para regular el tránsito de vehículos:

a) No accionados por el tránsito.

Comúnmente son del tipo electromecánico y constan de tres elementos básicos, que son:

- **Dispositivos de luces:** Está formado por una serie de contactos de cobre que son accionados por un árbol de levas en el que se programa la secuencia del encendido de las luces de la intersección.
- **Dispositivos que relacionan el árbol de levas con el reloj divisor del tiempo (cuadrante):** Es un arreglo de conexiones operado por un motor que gira de acuerdo con los impulsos provenientes de los contactos del cuadrante para cambiar las indicaciones del semáforo. Cada vez que recibe un impulso, el motor opera brevemente y mueve el árbol de levas a su siguiente posición.
- **Dispositivo de sincronización:** Está integrado por el motor sincrónico del cuadrante, que es el que recibe la señal de sincronización del control maestro de interconexión a su circuito.

b) Accionados por el tránsito.

Generalmente son de tipo electrónico, siendo de tecnología avanzada. Sus dispositivos están formados por elementos electrónicos (diodos, triodos, triacs, transistores, etc.) que forman circuitos o módulos que se denominan de acuerdo a su función. La unidad accionada por el tránsito se compone generalmente de tres módulos básicos:

- **Módulo de carga o de poder:** Es aquel donde se localiza el transformador de carga que alimenta todos los circuitos electrónicos.
- **Módulo de operación:** Reparte los tiempos de las fases de los semáforos.
- **Módulo de control:** Recibe y transmite las señales del sistema a través del cable de interconexión (computadora, control maestro y detectores).

Elementos que componen los controles para regular el tránsito de peatones:

Puede ser de dos tipos: electromecánicos o electrónicos. Sus características son idénticas a las descritas anteriormente.

Ahora vamos a describir un modo de operación para un controlador accionado por el tránsito.

1.2.1 Modo de operación automático sincronizado.

Pantalla de Programación de Ciclos y Fases.

1. **Grupo:** Conjunto de hasta 4 luces a controlar y son: Rojo, Ámbar, Verde y Vuelta. El equipo tiene una capacidad de manejo de hasta 8 grupos, pudiendo ser menos dependiendo del modelo y hardware instalado.
2. **Fase:** También denominado como “*Secuencias*”. Es una colección de estados de los grupos de un equipo por un período de tiempo dado. Al tiempo se le denomina el “*Tiempo de Fase*” T_F y a la secuencia de luces se le denomina “*Secuencia de la Fase*” $S_F = \{S_1, S_2, \dots, S_8\}$. Fase = $\{S_F, T_F\}$
3. **Ciclo:** A una colección de Fases se le agrupa en un conjunto denominado *ciclo* o simplemente *programa*. El equipo tiene la capacidad de almacenar hasta 8 ciclos diferentes con 16 fases cada ciclo. Ciclo = $\{Fase_1, Fase_2, \dots, Fase_{16}\}$
4. **Tiempo de Ciclo:** A la suma de los tiempos de fase de cada una de las fases que componen un ciclo se le denomina tiempo de ciclo. $T_C = \text{Sum}(T_1, T_2, \dots, T_{16})$
5. **Desfase de Ciclo:** Es un retraso en tiempo que un ciclo dado debe tener con respecto al inicio del ciclo tomando en cuenta como si el ciclo iniciara con retraso de cero segundos, este parámetro es importante para el manejo de “olas” de tráfico en avenidas en las que se requiere un flujo continuo de tráfico.

Programación de Horarios y Días Festivos.

1. **Horarios:** Es un período de tiempo en un día tomado en horas. Un horario tiene una hora de inicio y una hora de fin. Un horario tiene resolución hasta de minutos. El día natural puede ser dividido hasta en 11 particiones horarias.
2. **Horario Activo:** Cuando la hora del día se encuentra entre los límites de un horario, se dice que es el *Horario Activo*.
3. **Ciclo Activo:** A un horario, se le asigna un Ciclo, se dice que cuando el horario coincide con la hora actual el ciclo a utilizar es el *Ciclo Activo*. Solo un ciclo activo puede ser asignado por horario.
4. **Día tipo:** El equipo opera en base a Días tipo, que corresponden con los días de la semana. Así al equipo se le puede programar un comportamiento especial para cada día de la semana diferente, para acortar los tiempos de ciclo en días de poco flujo vehicular y alargarlos en casos contrarios. Adicionalmente a los días de la semana (Domingo... Sábado), existe un día tipo “Festivo”, el cual puede tener un comportamiento diferente a los días normales de la semana. En un año pueden ser programados hasta 8 días festivos.
5. **Ajuste de Horario:** Debido a que el Sistema de Posicionamiento Global (GPS) ofrece la hora en formato universal, es decir con referencia al meridiano de Greenwich, se deben agregar o restar horas con respecto a esa referencia, a esto se le denomina *Ajuste de Horario*.
6. **Horario de verano:** El equipo es capaz de ajustar la hora automáticamente con respecto a los cambios de horario de verano que siguen algunos países. El ajuste es de una hora menos en temporada de verano con respecto al horario de invierno, y esto se hace a partir del último domingo del mes de Abril y hasta el primer domingo de Octubre.

Operación.

Al encender el equipo, se realiza una inicialización interna en la cual se ejecutan los siguientes eventos:

- a. Verificación de validez del contenido de la memoria no-volátil.
- b. Inicialización del GPS.
- c. Parpadeo intermitente de las luces de los grupos por 5 segundos.
- d. Ejecución del ciclo 1 por “default” hasta que la hora que reporta el GPS sea válida.

Una vez que el GPS reporta una hora válida, y un día de la semana válido, el equipo termina de ejecutar el ciclo 1 por “default” hasta que todas sus fases fueran ejecutadas, luego, de acuerdo al día de la semana y la hora actual reportada, calcula el Horario activo, ciclo activo y desfase activo del ciclo

Ya en operación normal, es decir cuando está sincronizado, está vigilando cada segundo por el cambio de horario activo o de día. Si esto ocurre, cambia de ciclo activo. Si el cambio de ciclo no coincide con el cambio de horario o el nuevo desfase programado, agrega o quita segundos hasta que se sincroniza completamente.

La sincronía se hace siempre considerando que el inicio del ciclo coincide con el inicio de horario, si el desfase es cero.

1.3 Detectores.

Son dispositivos capaces de registrar variables de tránsito tales como: volumen, velocidad, ocupación, sentido, tipo de tránsito, presencia, etc., y generar señales para ser analizadas por el controlador local o el controlador maestro.

Los detectores normalmente forman parte integral de los semáforos accionados por el tránsito, que difieren de los no accionados en que estos últimos no necesitan unidades detectoras. Sin embargo, existen también detectores que tienen una aplicación especial, como los utilizados para peatones, vehículos de emergencia y ferrocarril.

Los detectores de uso común para semáforos accionados por el tránsito son de presión, magnéticos y de radar, existiendo otros tipos que se han usado en grado limitado, como ópticos, acústicos, de rayos infrarrojos, ultrasónicos y neumáticos. Cada uno de estos tipos tiene sus ventajas y desventajas y la elección se debe hacer sólo después de haber tomado en consideración todas las condiciones geométricas y del tránsito de la intersección.

Los detectores especiales para peatones, para vehículos de emergencia y para indicar la aproximación de trenes tienen cada uno de ellos características particulares.

1.4 Centro de control.

El Centro de control es el cerebro de todo el sistema de tránsito vehicular de la ciudad. Ellos controlan, coordinan, supervisan, realizan estudios de flujo vehicular y peatonal, etc.; a todas las intersecciones viales de los diversos sectores que componen el sistema de tránsito de la ciudad; así como dar mantenimiento preventivo y correctivo a todo el equipo instalado en las intersecciones viales de todos los sectores del sistema.

Todos los controladores del sistema tienen comunicación con el Centro de control a través de un controlador maestro, y la información fluye en ambos sentidos.

El sistema cuenta con una serie de detectores que cada segundo informan del uso de la vialidad, los volúmenes vehiculares, la formación de colas de vehículos y el intervalo de tiempo vehicular. Con esta información el sistema determina cada segundo que luces deben de estar en verde y cuales ya no son necesarias. Las ventajas de operación son enormes pues el sistema puede dar sólo el tiempo de verde necesario para cada calle y repartir el tiempo de ciclo restante según las necesidades de la intersección vial en cada momento. Todo esto se hace de manera automática.

En el puesto central se encuentra una computadora que calcula los tiempos de verde de los semáforos. Una segunda computadora registra la información estadística del sistema (volúmenes vehiculares, duración de verde por rama, duración de tiempo de ciclo, demoras, etc.). El sistema es redundante ya que cuenta con otras dos computadoras trabajando en espejo como respaldo del equipo principal.

Dentro del puesto central existen también cuatro estaciones de trabajo para supervisar y dar mantenimiento. La más importante es la que genera el mapa sinóptico, esto es un mapa temático que refleja el estado de todos los componentes del sistema y que normalmente se proyecta en una pantalla de aproximadamente 4 m por lado. Es allí donde se supervisa el funcionamiento, alertas y niveles de saturación. El resto de las estaciones de trabajo sirve para actualizar los cruceros, enviar comandos para manejo del sistema y para consultar la información estadística almacenada.

1.5 Mantenimiento.

Un mantenimiento adecuado es muy importante para el funcionamiento eficiente de los semáforos y para prolongar la vida útil de los mismos. Además, la autoridad y el respeto que los semáforos inspiran se deben únicamente a sus indicaciones precisas y exactas.

Semáforos con indicaciones imprecisas no pueden imponer el respeto necesario. Los costos de mantenimiento se deben tomar en cuenta al adquirir el equipo; a veces, un bajo costo inicial puede resultar antieconómico si el costo de mantenimiento es elevado.

Y que decir de los controladores, que se encargan de ejecutar los planes de vialidad (secuencias), control de volumen de vehículos en una avenida, velocidad constante en ciertas avenidas, etc. Si este equipo falla, se tiene que prever un stock (lote) de materiales de refacción para un mantenimiento correctivo; así como programar actividades de mantenimiento preventivo en ciertos intervalos de tiempo, según un estudio minucioso de los requerimientos de las intersecciones viales que conforman el sistema de tráfico vehicular de nuestra ciudad.

De la misma manera se deben realizar acciones de mantenimiento preventivo y correctivo para el sistema de comunicaciones; ya que de él depende el buen funcionamiento del sistema de tránsito vehicular, y la supervisión que el Centro de Control ejerce sobre él.

1.5.1 Registro de mantenimiento.

Deben llevarse registros de mantenimiento detallado y analizarse a intervalos regulares para determinar las prácticas futuras a seguir en cuanto a las compras de equipos y al programa de mantenimiento.

Los registros de trabajo de mantenimiento, bien llevados, son útiles desde varios puntos de vista:

- Su análisis ayudará a determinar si el programa de trabajo de mantenimiento que se está siguiendo es satisfactorio.
- El análisis de los costos sirve para determinar los equipos más convenientes de adquirir en el futuro y para mejorar los procedimientos de mantenimiento.
- Los registros de mantenimiento con frecuencia son de utilidad a las autoridades que intervienen en caso de accidentes.

Los registros de mantenimiento contendrán los tiempos empleados y los costos de limpieza, lubricación, ajuste en los tiempos o pre-sincronización, reparaciones generales, reposiciones de lámparas, pintura y trabajos diversos de cada uno de los semáforos y controles.

Capítulo 2. Desarrollo de una tarjeta electrónica para una fuente lineal de voltaje para el controlador de semáforos.

2.1 Antecedentes.

El controlador de semáforos necesita una fuente de voltaje para que sea probado en una intersección vial. La lógica del controlador requiere una alimentación de +5 V, y con el número máximo de ocho cabezas de semáforos la fuente debe ser capaz de proveer una corriente máxima de 500 mA. Debido a la restricción en las dimensiones del gabinete que alojará al controlador, la electrónica de cada tarjeta incluida la correspondiente a la fuente, está limitada a ocupar un área no mayor que $13.7 \text{ cm} \times 10.3 \text{ cm} = 142.1 \text{ cm}^2$.

Los controladores disponen de fuentes que utilizan como elemento de protección contra cortocircuito al clásico fusible, lo cual hace que el técnico de campo lleve una provisión de los mismos cuando va a inspeccionar una falla en un controlador; al realizar pruebas de encendido de la fuente los fusibles son susceptibles de ser quemados antes de encontrar la causa que originó la condición de cortocircuito, y si el técnico ya agotó su provisión, esto representa un inconveniente en el mantenimiento.

Por otra parte las fuentes actuales de los controladores solo tienen un led que indica su buen funcionamiento. Cuando el técnico de campo lo encuentra apagado no puede dar un primer diagnóstico sobre el estado de la fuente, ya que pudo haber entrado en una condición de cortocircuito, o si el voltaje de línea está ausente o llega atenuado; a menos de que revise y mida los voltajes pertinentes no puede estar seguro de lo que ocurrió. Hace falta pues una doble indicación del estado de la fuente, la de buen funcionamiento y la de presencia del cortocircuito.

Además, para que estos controladores puedan trabajar con una alimentación de 127 Vca o de 220 Vca, sus respectivas fuentes tienen que adecuarse a estos voltajes de entrada, esto se lleva a cabo seleccionando la derivación correcta en su transformador de entrada, lo cual se hace en campo accionando un interruptor de selección en la tarjeta de la fuente antes de ser conectada al controlador; si el técnico de campo pasa por alto esta maniobra de cambiar de posición dicho interruptor, lo cual ha ocurrido, el controlador no arranca porque su fuente se quemó (ya que el devanado a seleccionar era para 127 Vca y se conectó la fuente a un voltaje más alto), o el controlador no funciona adecuadamente por que el voltaje de alimentación no es el adecuado (el devanado a seleccionar era para 220 Vca y se conectó la fuente a un voltaje inferior); esto representa pérdida de tiempo que mejor pudiera aprovecharse en encontrar la falla reportada inicialmente en el controlador, y también pérdidas de recursos a la empresa por concepto de reparación de fuentes que se conectaron mal durante el mantenimiento.

En el caso de controladores conectados a 220 Vca, se ha observado que cuando se cae una fase solo quedan con un voltaje parcial de alrededor 127 Vca, por lo que su fuente ya no puede mantener la regulación del voltaje y esto origina mal funcionamiento en el controlador.

Las especificaciones técnicas de la fuente de voltaje a desarrollar son las siguientes:

- La fuente debe ser del tipo lineal debido a la disponibilidad de sus partes en el mercado nacional, y además se dispone de un fabricante de transformadores a 60 Hz.
- La fuente debe proporcionar un voltaje de salida de +5 Vcd a una corriente máxima de 500 mA.
- El área de la tarjeta electrónica para esta fuente no debe ser mayor que $13.7 \text{ cm} \times 10.3 \text{ cm} = 142.1 \text{ cm}^2$.

- Para interrumpir la corriente de cortocircuito no se utilizará como elemento de protección un fusible. Por consiguiente, se requiere de un componente que realice la misma función que el fusible, y una vez que se despeja la falla debe estar apto para volver a interrumpir la corriente de cortocircuito (fusible de autorrestablecimiento).
- La fuente debe tener una indicación luminosa de su buen funcionamiento y otra de la ocurrencia de un cortocircuito.
- La fuente debe contar con selección automática del voltaje de línea a dos niveles de tensión a 127 Vca y 220 Vca. También debe tolerar variaciones alrededor de estos niveles de tensión: Para 220 Vca nominales, 15 % abajo de este valor (187 Vca), y 10 % arriba (242 Vca), y para el nivel de tensión de 127 Vca se permite una variación del 15% debajo de este valor (108 Vca) y 10% arriba del mismo (140 Vca).

En la fig. 2.1 se muestran las secciones de la fuente lineal de voltaje a desarrollar. El conjunto de bloques encerrados entre líneas delgadas junto con las formas de onda asociadas, corresponden a una fuente lineal básica de voltaje. La inserción del resto de los bloques agrega la característica de selección automática del voltaje de línea, detección de un exceso de corriente en la salida, y las protecciones limitadoras de corriente en el lado de corriente directa (cd) y en el lado de alto voltaje de corriente alterna (ca).

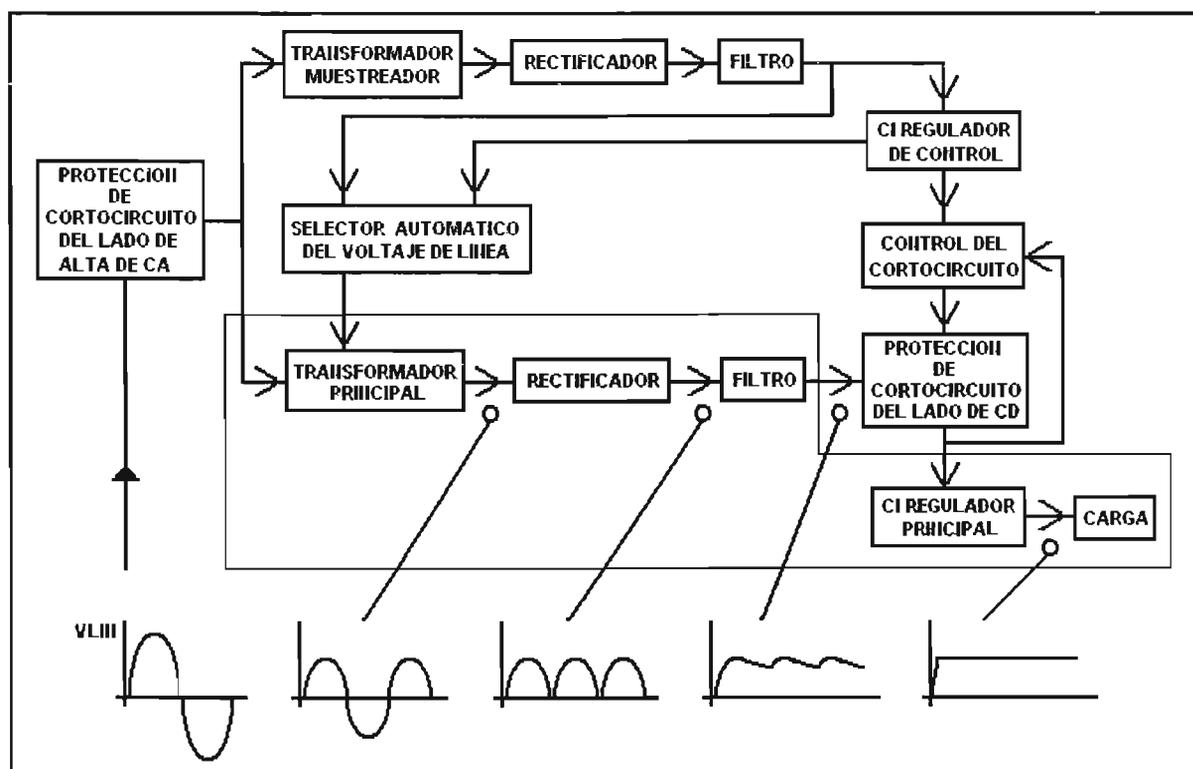


FIG. 2.1 Diagrama a bloques de la fuente lineal de voltaje.

En general, una fuente lineal básica de voltaje comienza con una sección de transformación del voltaje de ca, es decir, un transformador cambia el nivel del voltaje de línea, denotado como V_{LIN} , a un nivel de voltaje de entrada que es conveniente para la fuente que se va a diseñar; después la sección de rectificación por medio de diodos rectificadores (que pueden ser a media onda u onda completa según la aplicación), proporciona un voltaje pulsante de corriente directa (cd). La sección de filtrado, comúnmente constituida por un capacitor, nos proporciona un nivel de voltaje de corriente directa (cd), con el inconveniente de que se presenta también una variación de voltaje de corriente alterna (ca) llamado rizo; por último, la sección de regulación es la que nos proporciona el

nivel de voltaje de cd deseado, toma el voltaje de salida de la sección de filtrado como entrada a un circuito regulador. Por lo general se utiliza un circuito integrado, comercial, CI, para el regulador de voltaje en esta última sección; el cual genera un nivel de voltaje de cd con mucho menos rizo y además es fijo, es decir, aunque el voltaje de entrada varíe, ya sea por que el voltaje de línea varíe en cierto rango y / o cambie la demanda de corriente en la carga conectada, el nivel de voltaje de cd en la salida se mantendrá constante. Estas son las partes que conforman a la fuente lineal de voltaje, sin embargo, una fuente como ésta puede pensarse y realizarse tan compleja como se requiera.

La fuente de voltaje a desarrollar tiene duplicados los bloques del transformador, rectificador, filtro y regulador, como se muestra en la fig. 2.1. El segundo regulador basado en un CI alimenta a la sección de control del cortocircuito y al selector automático del voltaje de línea. El transformador muestreador cumple una doble función, provee la alimentación de ca necesaria para que funcione el segundo regulador, y al mismo tiempo introduce la información análoga de las variaciones en el voltaje de línea, VLIN, vía el segundo filtro. Esta información convertida en cd por el segundo filtro, es la entrada del selector del voltaje de línea, el cual la utiliza para tomar una decisión con respecto a cómo modificar las conexiones en los devanados del transformador principal. La sección de control del cortocircuito monitorea a la corriente de entrada del regulador principal, cuando ésta es excesiva activa la protección en el lado de cd, precisamente en el punto de entrada al regulador principal. Nótese la posición de las protecciones en el diagrama de la fig. 2.1, la protección en el lado de cd es activada cuando una falla eleva a la corriente de carga por encima de su valor nominal y en consecuencia también aumenta la corriente de entrada al regulador principal. Una falla de este tipo también podría ocurrir en la terna transformador, rectificador y / o filtro asociadas al regulador de CI principal, de hecho también podría presentarse en la otra terna y / o en el regulador de CI de control, incluso en los mismos bloques de decisión que hacen la selección del voltaje de línea y / o en el control del cortocircuito; en estos casos se activa por exceso de corriente la protección en el lado del voltaje de línea. Ambas protecciones, en el lado de cd y en el lado de ca, como se verá más adelante, están basadas en fusibles de auto – reset que se pueden despejar por sí solos cuando se eliminan a propósito o por consecuencia natural las fallas que provocaron el exceso inicial de corriente. A continuación se revisan varios parámetros relacionados con los reguladores de voltaje, en especial los basados en CI.

La calidad de una fuente de potencia depende de su voltaje de carga, corriente de carga, regulación de voltaje y otros factores.

Consideremos el diagrama de bloques de una fuente básica de voltaje donde un puente rectificador con un filtro capacitivo de entrada excita un CI regulador de voltaje. La calidad del voltaje de la carga puede ser especificada de varias maneras. Para empezar, la regulación de la carga, que se abrevia LR, también se llama efecto de la carga, es el cambio en el voltaje de salida regulado cuando la corriente de carga varía de su valor mínimo a su valor máximo.

$$LR = V_{NL} - V_{FL}$$

Donde:

LR = regulación de la carga.

V_{NL} = voltaje de carga sin corriente de carga.

V_{FL} = voltaje de carga con corriente de carga plena.

La ecuación anterior es una definición. En ella, V_{NL} sucede cuando la resistencia de carga es infinita, o sea, cuando la carga se encuentra desconectada, y V_{FL} ocurre cuando la resistencia de carga es mínima, la corriente de carga es más alta, y arriba de esa corriente la regulación de la carga se pierde.

Por ejemplo tenemos que el CI 6214A de Hewlett – Packard es una fuente de potencia regulada con un voltaje de carga máxima de 10V y una corriente de carga máxima de 1A. Su hoja de datos especifica una regulación de la carga de 4 mV. Esto significa que el voltaje de carga cambia sólo en 4 mV cuando la corriente de carga varía de 0 a 1A.

La regulación de la carga frecuentemente se expresa como un porcentaje al dividir la regulación de la carga entre el voltaje de carga plena y el resultado lo multiplicamos por el 100%:

$$\%LR = ((V_{NL} - V_{FL}) / V_{FL}) \times 100 \text{ ----- (2.1)}$$

Por ejemplo: si el voltaje sin carga es de 10V y el voltaje a plena carga es de 9.9V, entonces el porcentaje de la regulación de la carga es:

$$\%LR = ((10V - 9.9V) / 9.9 V) \times 100 = 1.01\%$$

Otro ejemplo es: si el cambio en el voltaje de carga es 4 mV y el voltaje sin carga es de 10V, lo cual da un valor de 9.996 V para el voltaje a plena carga, entonces:

$$\%LR = (4 \text{ mV} / 9.996 \text{ V}) \times 100 = 0.04 \%$$

En los dos últimos cálculos, el denominador es muy cercano al voltaje sin carga. Por lo tanto, la ecuación anterior se puede aproximar de la siguiente manera:

$$\%LR = ((V_{NL} - V_{FL}) / V_{NL}) \times 100 \text{ ----- (2.2)}$$

La ecuación (2.2) se utiliza correctamente cuando el %LR es menor del 5 %, que es lo que ocurre con la mayoría de las fuentes reguladas de hoy en día.

Los cálculos anteriores con la ecuación (2.2) son los siguientes:

$$\%LR = ((10 - 9.9) \text{ V} / 10\text{V}) \times 100 = 1 \%$$

$$\%LR = (4 \text{ mV} / 10 \text{ V}) \times 100 = 0.04 \%$$

Luego, podemos hacer una convención si se tiene un %LR mayor del 5 %, utilizaremos la ecuación (2.1) para calcular un valor más exacto, en vez de la ecuación (2.2) que es más práctica.

En la figura 2.1 podemos observar dos bloques importantes de las fuentes reguladas lineales, la rectificación que realizan los diodos a la señal senoidal, así como también el filtrado que realiza el capacitor a dicha señal, y el CI regulador de voltaje que vamos a emplear.

La frecuencia y la amplitud son dos de los parámetros más importantes que nos ayudan a seleccionar los componentes que vamos a utilizar en la fuente lineal. La importancia de la rectificación y del filtrado es la de proporcionar el primer nivel de voltaje de cd. Cuanto más estable sea este primer nivel de voltaje, podemos asegurar un buen porcentaje de regulación. Por lo tanto los diodos que seleccionemos deben cumplir con ciertas especificaciones como la corriente de carga que van a manejar, el voltaje de ruptura en sentido inverso y otros parámetros más.

Cuanto más preciso sea el valor del capacitor que seleccionamos para el filtrado, mejor será el rechazo al ruido que es el responsable de variaciones del voltaje en la salida de la fuente.

Cuando conseguimos un primer nivel de voltaje de cd estable, podemos seleccionar el CI regulador de voltaje que se ajuste a nuestras necesidades, y que es nuestro segundo bloque más importante de nuestra fuente de voltaje lineal. Hay una gran variedad de familias de CI reguladores que cumplen con un cierto porcentaje de regulación en el voltaje de salida que manejan, y que depende también del primer nivel de voltaje de cd que generamos con el bloque de rectificación y filtrado antes mencionados; este nivel de voltaje se aplica a las terminales de entrada de nuestro CI regulador de voltaje que seleccionamos, por lo que nos deja en claro que estos bloques son los que nos ayudan a determinar el porcentaje de regulación que deseamos en nuestra fuente lineal de voltaje.

En lo que se refiere al rechazo al rizo los reguladores de voltaje estabilizan el voltaje de salida contra cambios en el voltaje de entrada. El rizo es equivalente a un cambio periódico en el voltaje de entrada. En consecuencia, el regulador de voltaje atenúa el rizo que viene con el voltaje de entrada sin regular.

Recordemos:

El rizo de la salida de un regulador de voltaje está dado por:

$$V_{R(sal)} = V_{R(ent)} / (1 + AB)$$

Donde A está dado por la ecuación (2.1), y B por la ecuación (2.2).

Las hojas de datos de los CI reguladores indican el rechazo de rizo (RR). Se define como:

$$RR = V_{R(sal)} / V_{R(ent)} \text{ ----- (2.3)}$$

Frecuentemente, se verá que el rechazo de rizo se especifica en decibeles:

$$RR' = 20 \log V_{R(sal)} / V_{R(ent)} \text{ ----- (2.4)}$$

Por ejemplo, un RR' de 80 dB significa que el rizo de la salida es 80 dB menor que el rizo de entrada. En números ordinarios, esto quiere decir que el rizo de la salida es 10000 veces más pequeño que el rizo de la entrada.

2.2 Diagrama electrónico propuesto.

Nuestro diagrama electrónico inicial, el cual es una representación en detalle del diagrama a bloques de la fig. 2.1, está dividido y se presenta en la fig. 2.2 donde se muestra la sección de selección automática del voltaje de línea, y en la fig. 2.3 donde se muestra la sección de regulación y de control del cortocircuito. El funcionamiento de este circuito corresponde al comportamiento ideal que podemos esperar en la tarjeta real, no contempla cómo resolver problemas relacionados con transitorios de voltaje durante el encendido de la fuente o con las variaciones en el voltaje de línea, ni tampoco ajustes que pueda sufrir el circuito durante el proceso de diseño. La razón por la cual se dividió el diagrama es para simplificar el análisis de su funcionamiento. Al final de la sección 2.7, en la fig. 2.10, se puede observar el diagrama completo final de la fuente.

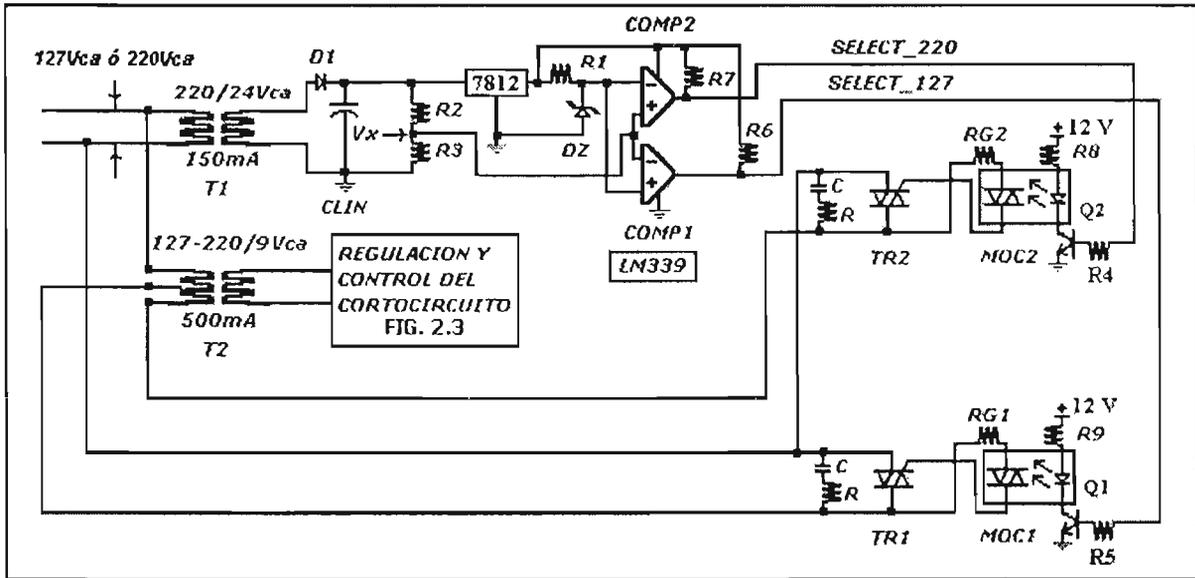


FIG. 2.2 Diagrama electrónico propuesto.

2.3 Selección de los transformadores.

Se propone un transformador muestreador del voltaje de línea, T1 en la fig. 2.2, capaz de operar entre 127 Vca y 220 Vca nominales, con reserva de investigar su comportamiento en el rango completo de interés desde $V_{LINmin} = 108$ Vca (esto es un 10% abajo de 127 Vca), hasta $V_{LINmax} = 242$ Vca (esto es un 15% arriba de 220 Vca), dicho comportamiento se aborda en la sección 2.8, seleccionamos como voltaje de operación en el primario de T1 a 220 Vca. Como T1 también alimenta a la sección encargada de seleccionar automáticamente el voltaje de línea y a la sección de control del cortocircuito, y no propiamente a la carga, su especificación de corriente nominal es baja, digamos que con 150 mA es suficiente. En lo que se refiere al voltaje de operación en el secundario de T1, en el último párrafo de la sección 2.4 se explica la razón por la cual se selecciona que sea de 24 Vca.

El transformador principal T2 en la fig. 2.3 alimenta a la sección de regulación del voltaje. T2 tiene una derivación o tap central en su primario, la mitad de él opera cuando el voltaje de línea es 127 Vca, y todo su devanado opera cuando el voltaje de línea es 220 Vca; quien decide cuándo entra en funcionamiento la mitad del devanado o todo, es la sección de selección automática del voltaje de línea.

Como T2 alimenta también a la carga, la cual puede drenar hasta 500 mA, y si consideramos que ésta representa la contribución más grande al valor total, podemos seleccionar como corriente nominal para T2 precisamente 500 mA. En cuanto a la selección en el voltaje rms de salida de T2, la sección reguladora debe producir +5 Vcd, y 9 Vca tiene un valor pico de $9 \text{ Vca} \times \sqrt{2} = 12.73 \text{ V}$, y además el voltaje diferencial entre la entrada y la salida del regulador es $12.73 \text{ V} - 5 \text{ V} = 7.73 \text{ Vcd}$, mayor que 3 Vcd, que es la caída de voltaje mínima recomendada en el 7805 para que regule bien, y si suponemos que el capacitor de entrada CMAIN, retiene un voltaje a carga máxima (cuando hay una corriente máxima de carga de 500 mA) menor que 12.73 Vcd pero aún mayor que $5 \text{ V} + 3 \text{ V} = 8 \text{ Vcd}$; es decir el voltaje de entrada al regulador garantiza la regulación, nos arriesgamos seleccionando a T2 con un voltaje nominal de salida de 9 Vca.

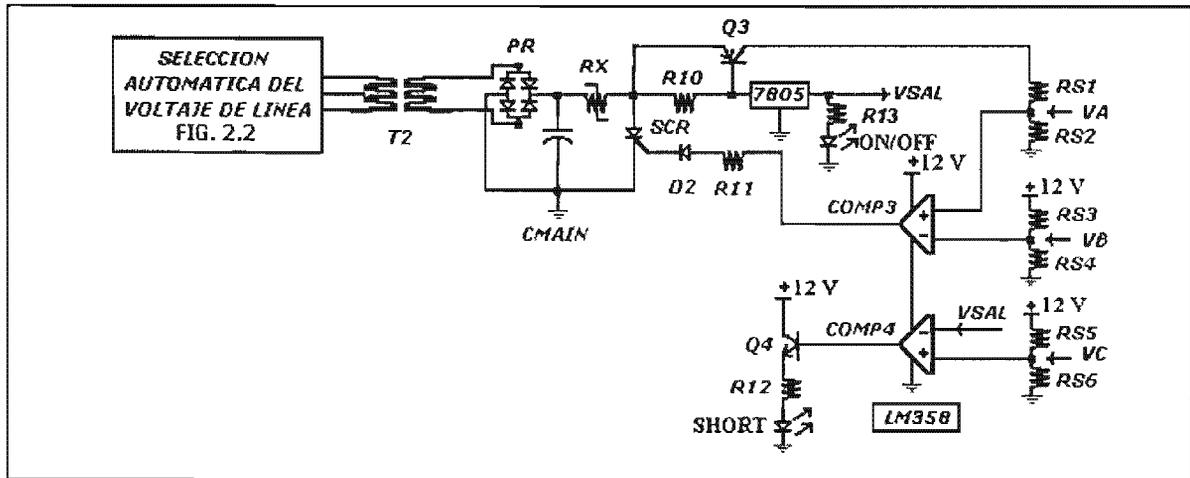


FIG. 2.3 Diagrama electrónico propuesto.

2.4 Cómo se realiza la selección automática del voltaje de línea.

En la fig. 2.2 el diodo zener DZ establece un voltaje de referencia de entrada V_z hacia el comparador de ventana. El valor de V_z se asume que es constante a pesar de que varíe el voltaje de línea. El voltaje V_x es la otra entrada del comparador de ventana, es un nivel de cd tomado del divisor de voltaje formado por R2 y R3, que se mueve con las variaciones en el voltaje de línea, y prácticamente es inmune con las variaciones en la corriente de carga, ya que el transformador T1 no alimenta a la carga principal.

El comparador de ventana, formado por los comparadores COMP1 y COMP2, con sus salidas del tipo de colector abierto, es la parte neurálgica de la selección automática del voltaje de línea y funciona como sigue: Cuando en la entrada tenemos 220 Vca ocurre que $V_x > V_z$, por lo que la salida del COMP2 se va a nivel alto, ésta condición para un comparador de colector abierto, como es el caso, se traduce en que su transistor de salida interno se encuentra abierto, entonces las resistencias R4 y R7 quedan conectadas en serie con un extremo de R7 conectado a +12 V y el extremo de R4 a la base del transistor Q2, con lo que Q2 se satura y con esto el diodo infrarrojo interno del optoacoplador MOC2 se enciende. En cambio, COMP1 con $V_x > V_z$, su salida se va a nivel bajo, es decir que el transistor de salida de COMP1 se encuentra saturado, con lo que el extremo de R6 queda aterrizado vía ese transistor interno, entonces Q1 permanece en corte y con esto el diodo infrarrojo interno del optoacoplador MOC1 no puede encenderse. El triac interno del MOC2 se cierra, mientras que el triac interno del MOC1 permanece abierto, con lo cual se inyecta corriente en la compuerta del triac externo TR2 obtenida del voltaje de línea, al cerrarse TR2 se conecta con el voltaje de línea a todo el primario del transformador principal T2, con lo cual se consigue el suficiente voltaje de cd primario hacia la entrada de la sección reguladora del voltaje en la carga.

Cuando en la entrada del comparador de ventana tenemos 127 Vca ocurre que $V_x < V_z$, entonces las salidas de los comparadores invierten sus estados, con lo que Q2 se corta, apagando al led interno del MOC2 por lo que su triac interno permanece abierto, y Q1 se satura, encendiendo al led interno del MOC1, por lo que su triac interno se cierra inyectándole corriente a la compuerta del triac TR1. Ahora, el triac externo TR2 permanece abierto, y TR1 al cerrarse conecta solo la mitad del devanado primario de T2 con el voltaje de línea. Esta acción hace que aumente la relación de transformación, ya que hay menos vueltas en el devanado primario, T2 ahora amplifica más al voltaje de entrada que en la operación a 220 Vca, pero ahora en su primario hay un voltaje menor de 127 Vca, entonces el nivel del voltaje de cd primario hacia la entrada de la sección reguladora es corregido aumentándolo, en vez de ser disminuido si se hubiera mantenido la misma relación de

transformación que en la operación a 220 Vca, de esta forma se garantiza la regulación del voltaje en la carga

La selección correcta del voltaje de línea se realiza disparando uno u otro triac de mediana potencia, TR1 ó TR2, los cuales conmutan directamente sobre el primario de T2. Nótese que estos triacs trabajan sobre el voltaje de línea. Recuérdese de la sección 2.3 que la especificación de T2 es $127 \text{ Vca} - 220 \text{ Vca} / 9 \text{ Vca}$ con derivación central en el primario. A 220 Vca, se enciende TR2 conectando todo el primario de T2 con el voltaje de la línea, y a 127 Vca, se enciende TR1 conectando la mitad del primario de T2 con el voltaje de línea; así se sostiene aproximadamente el mismo voltaje de 9 Vca en el secundario de T2 en ambos voltajes de ca de alimentación, con lo cual el voltaje de cd sin regular a la entrada de la sección reguladora prácticamente no cambia, manteniéndose el valor en el voltaje de salida en la carga.

En las figs. 2.2 y 2.3, el regulador lineal de voltaje 7812 alimenta tanto a la sección de selección del voltaje de línea como a la parte de control del cortocircuito. La razón por la que se seleccionó el regulador con un valor comercial de salida de +12 V es que es mayor que el valor más alto que puede presentar el voltaje V_x en la fig. 2.2 cuando ocurre el voltaje más alto de línea; de esta forma se garantiza que el comparador de ventana realice bien la comparación en todo el rango esperado en el que puede variar el voltaje de línea. Si se prueba por separado, con un voltaje de ca variable en su entrada a la sección que muestrea al voltaje de línea incluida en la fig. 2.2, la cual se compone de T1, D1, CLIN, R2 y R3, se encuentra que el voltaje de salida que proporciona ésta sección, V_x , es igual a 9.2 V con una entrada de 242 Vca. El valor comercial de voltaje para un regulador lineal más próximo a 9.2 V y por encima de ese valor es de 12 V, por lo que seleccionamos precisamente al regulador 7812. Los valores de los componentes de la sección que muestrea al voltaje de línea se seleccionan en la sección 2.6.

Ahora bien, el voltaje de ca en el secundario del transformador muestreador T1 tiene que garantizar la regulación a la salida del 7812. Asumiendo una caída de voltaje mínimo en el regulador de 3V, el valor del voltaje sin regular a la entrada del 7812 tiene que ser al menos $12\text{V} + 3\text{V} = 15 \text{ Vcd}$. Si el voltaje en el secundario de T1 se selecciona de 24 Vca, éste tiene un valor pico de $24 \text{ Vca} \times \sqrt{2} = 34 \text{ Vcd}$, mayor que 15 Vcd, entonces la salida de T1 tiene que especificarse en 24 Vca para que el 7812 funcione bien con lo cual se da a conocer el dato pendiente, en el primer párrafo de la sección 2.3.

2.5 Cómo trabaja la protección contra cortocircuito.

Hasta ahora se ha visto que no importa que el voltaje de línea sea de 127 Vca o de 220 Vca, en el secundario de T2 siempre habrá 9 Vca. La sección de regulación de voltaje y de control del cortocircuito de la fig. 2.3, tiene otro regulador lineal de voltaje 7805 que maneja directamente a la carga (el controlador de semáforos, en este caso). Existen 2 comparadores, uno COMP3 para la detección de la condición de cortocircuito, y el otro COMP4 para la señalización de la ocurrencia del cortocircuito, los cuales están implementados con el amplificador operacional LM358 que tiene una salida del tipo tótem – pole, es decir su salida es capaz de suministrar y también de drenar una corriente a una carga, es decir su salida puede actuar como fuente o sumidero de corriente.

Una configuración típica pero no recomendable de protección contra cortocircuito se ilustra en la fig. 2.4, se basa en que el regulador 7805 está protegido internamente contra sobrecarga térmica. Veamos porqué este tipo de protección no es recomendable. El transistor de protección es QLIM, y solo se enciende cuando por RLIM se desarrolla un voltaje de $V_{BE} = 0.5 \text{ V}$, típico para un transistor de potencia, precisamente cuando la corriente alcanza el valor de cortocircuito I_{SC} , entonces QLIM inyecta desde su colector una corriente en exceso hacia la entrada del 7805, calentándolo y forzándolo a que active su protección interna térmica, hasta que abre su circuito

interno, entonces el voltaje de salida se cae y cesa la corriente de salida. Después de cierto tiempo, el 7805 se enfría, cerrando su circuito interno, y como la condición de corto sigue presente en la salida, se vuelve a calentar por lo que vuelve a abrirse internamente. Así el 7805 entra y sale repetidamente de operación, reduciéndose su vida útil.

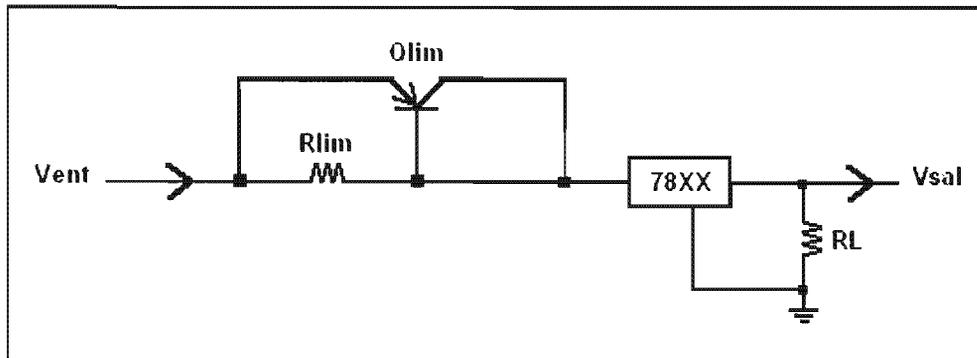


FIG. 2.4 Protección de cortocircuito en los reguladores de la serie 78XX.

La sección de control del cortocircuito que se ilustra en la fig. 2.3 es mejor que la presente en la fig. 2.4, utiliza la técnica de protección contra la corriente de cortocircuito del tipo Crowbar. El transistor Q3 de mediana potencia es el transistor monitor de corriente de sobrecarga o de cortocircuito, pues sólo se enciende cuando la corriente que pasa por la resistencia R10 produce una caída de voltaje igual al VBE de Q3. Este transistor tiene la misma función que QLIM de la fig. 3, pero evita que el 7805 se someta a esfuerzos térmicos innecesarios. Una vez encendido Q3, hace circular una corriente a través del divisor de voltaje formado por RS1 y RS2, a diferencia de QLIM, ésta corriente de colector no entra al regulador 7805, nótese que el voltaje tomado de este divisor VA es la entrada en la terminal + del COMP3, y que el voltaje VB tomado del divisor de voltaje formado por RS3 y RS4, es la entrada en la terminal - del COMP3, durante el cortocircuito VA comienza a subir desde cero y eventualmente ocurre que $VA > VB$, entonces la salida de COMP3 cambia al nivel alto con esto circula una corriente vía el diodo rectificador D2 y la resistencia R11, hacia la compuerta del SCR de baja potencia, por lo que éste se enciende, cortocircuitando al capacitor de entrada de la fuente CMAIN, así la corriente de entrada del 7805 es desviada hacia tierra. El polyswitch RX, fusible de autorrestablecimiento, tiene en operación normal una resistencia muy baja del orden de unos cuantos ohms, pero en condición de cortocircuito, el SCR fuerza una corriente grande a través de él, cuando su valor aumenta por arriba de la corriente mínima a la cual se considera que RX se encuentra abierto, entonces RX se calienta en exceso y aumenta su resistencia de una manera exponencial, eventualmente se abre, aislando a la sección de regulación del capacitor principal CMAIN. El voltaje de salida de la fuente, VSAL, normalmente de 5 V, entrada en la terminal - de COMP4, ahora cae por debajo de VC, tomado del divisor de voltaje formado por RS5 y RS6, y que es entrada en la terminal + de COMP4, por lo que la salida de COMP4 cambia a nivel alto saturando al transistor Q4 el cual prende al led SHORT que indica la ocurrencia del cortocircuito. Al colapsarse el voltaje de salida, el led ON/OFF encendido en operación normal, se apaga.

En condición de cortocircuito en la fuente, el SCR se encuentra conduciendo. Aún cuando no exista disparo en su compuerta, el voltaje entre su ánodo y cátodo, VAK, que es el mismo que el voltaje entre las terminales de CMAIN, lo mantiene encendido, pues CMAIN sigue alimentándose a través del puente rectificador P, desde los 9 Vca que hay en el secundario de T2, RX está abierto protegiendo a la sección de regulación y también a la carga, el led ON/OFF está apagado, y el led SHORT está encendido. Cuando el técnico de campo acude a revisar al controlador de semáforos fuera de operación, realiza la práctica habitual de primero apagar el interruptor principal (breaker) del controlador, luego retira la tarjeta dañada del controlador y / o aísla las conexiones que

produjeron el cortocircuito. Una vez eliminada la causa del cortocircuito, el técnico enciende el breaker principal del controlador. En este tiempo de restablecimiento en la funcionalidad del controlador, se elimina el remanente de voltaje en CMAIN, por lo que el SCR se apaga, esperando a que ocurra otro disparo en su compuerta para volverse a encender, restaurándose el voltaje de salida de la fuente a +5 V, así el led ON/OFF se vuelve a encender y el led SHORT se vuelve a apagar. Si la intervención del técnico no fue suficiente para eliminar la falla, otra vez se apagaría el led ON/OFF y se encendería el led SHORT indicando que el cortocircuito persiste en alguna de las tarjetas que componen al controlador.

2.6 Diseño de la tarjeta de la fuente.

En las secciones 2.3, 2.4 y 2.5 se seleccionaron T1, T2, el CI de COMP1 y COMP2, el CI de COMP3 y COMP4, y los CI's de los reguladores de voltaje fijo 7812 y 7805; ahora se selecciona y / o calcula el resto de los componentes.

$$\begin{aligned} T1 &= 220 / 24 \text{ Vca a } 150 \text{ mA} \quad \blacktriangleleft \\ T2 &= 127-220 / 9 \text{ Vca a } 500 \text{ mA} \quad \blacktriangleleft \\ \text{COMP1, COMP2} &= \text{LM339} \quad \blacktriangleleft \\ \text{COMP3, COMP4} &= \text{LM358} \quad \blacktriangleleft \end{aligned}$$

Se omite el cálculo de la disipación de potencia en las resistencias cuando el resultado obtenido es de 1/4 de W. Cuando el resultado del cálculo sea una disipación diferente de potencia, el cálculo se mostrará explícitamente. Además una vez determinado el valor final o el tipo de componente que trabajará en el circuito se marcará esta especificación seguida del símbolo \blacktriangleleft , como se ejemplifica en la lista anterior.

Selección de D1, PR, CLIN y CMAIN.

Al circuito selector del voltaje de línea de la fig. 2.2 se le proporciona una rectificación de media onda utilizando solo un diodo D1, en vez de una rectificación de onda completa utilizando un puente rectificador PR, como en el circuito de regulación del voltaje principal y control del cortocircuito de la fig. 2.3; debido a que su consumo de corriente es menor, y su pobre regulación no tiene un impacto directo en la carga. Además el costo de un diodo es menor que el de un puente rectificador, pensando que la tarjeta se producirá en serie.

Estimando que:

- El encendido de Q1, MOC1 y TR1 o de Q2, MOC2 y TR2.
- Los divisores de voltaje están activos, incluyendo el que es activado por Q3 durante el cortocircuito.
- DZ está siempre encendido.
- La alimentación del LM339 y del LM358

Consumen en total $I_x = 50 \text{ mA}$; esto representa el 10 % del consumo de corriente en la carga, la cual es $I_y = 500 \text{ mA}$.

Durante el encendido de la tarjeta de la fuente, el circuito selector del voltaje de línea y control del cortocircuito representado por una resistencia R_x , tiene que estabilizar más rápido sus voltajes en todos sus puntos antes que el circuito de regulación del voltaje principal representado por una resistencia R_y . Es decir, la relación entre las constantes de tiempo de los dos circuitos debe ser:

$$R_x \cdot CLIN \ll R_y \cdot CMAIN$$

Como I_x es el 10 % de I_y , R_y es menor que R_x . Pero CMAIN tiene que ser alto para mantener una buena regulación a la salida del 7805, entonces una manera de hacer cumplir la desigualdad anterior, es seleccionar $CLIN < CMAIN$, sin que esto contribuya a una peor regulación a la salida del 7812. Sea:

$$\begin{aligned} CMAIN &= 2200 \mu\text{F a } 50 \text{ V} \blacktriangleleft \\ CLIN &= 680 \mu\text{F a } 50 \text{ V} \blacktriangleleft \end{aligned}$$

El diodo D1 es un diodo rectificador a 1 A, su especificación de corriente es mucho mayor que el valor requerido de I_x . Si el voltaje de ruptura en inversa del diodo se fija en 100 V, mayor que el voltaje pico a la salida de T2, el cual es de $24 \text{ Vca} \times \sqrt{2} = 33.94 \text{ V}$, encontramos que el 1N4001 es adecuado. Aunque de no hallarse en el mercado también puede servir el 1N4002 a 2 A, el cual ocuparía la misma área en la tarjeta.

El puente rectificador PR, es el W005G de forma circular para ahorrar área en la tarjeta con una especificación de corriente de 1 A, mayor que el valor de I_y , y con un voltaje de ruptura de 100 V, mayor que el voltaje pico a la salida de T1, el cual es de $9 \text{ Vca} \times \sqrt{2} = 12.73 \text{ V}$. Aquí el tamaño físico es crítico, un puente a 2 A ocuparía más área en la tarjeta.

$$\begin{aligned} D1 &= 1N4001 \blacktriangleleft \\ PR &= W005G \blacktriangleleft \end{aligned}$$

Selección de DZ, MOC1, MOC2, Q1, Q2, TR1, TR2 y cálculo de las resistencias de la sección de selección automática del voltaje de línea.

La especificación del voltaje para el diodo zener no es arbitraria. Su selección es crítica para la correcta selección del voltaje de línea. Al someter a un voltaje de línea variable en su entrada a la sección que muestrea al voltaje de línea incluida en la fig. 2.2, utilizando un transformador de salida variable (variac) de 220 Vca en su entrada, y de 245 Vca como voltaje máximo en su salida, se encuentra que V_x adquiere el valor de 6.2 V cuando en la entrada hay 166 Vca. Este valor de V_x se encuentra entre el límite superior en la operación a 127 Vca que es de 140 Vca, y el límite inferior en la operación a 220 Vca que es de 187 Vca; en consecuencia el valor de 166 Vca nunca se presentará en la práctica, por lo que seleccionamos como voltaje de trabajo para el diodo zener precisamente $V_z = 6.2 \text{ V}$.

Para DZ se selecciona un diodo zener a 6.2 V y 0.5 W, y para que regule bien, la corriente que pasa por él, I_z , tiene que situarse por encima del codo de su curva característica V-I. Un punto de operación adecuado se encuentra fijando al valor de I_z en 6 % de su valor máximo, $I_{z\text{max}}$. Es decir:

$$\begin{aligned} I_{z\text{max}} &= P_z / V_z = 0.5 \text{ W} / 6.2 \text{ V} = 80 \text{ mA} \\ I_z &= 0.06 (80 \text{ mA}) = 4.8 \text{ mA} \end{aligned}$$

Ahora, para mantener la regulación en DZ, calculamos el valor necesario del resistor en serie con el diodo zener:

$$\begin{aligned} R1 &= (V_{\text{sal}} - V_z) / I_z = (12 \text{ V} - 6.2 \text{ V}) / 4.8 \text{ mA} \\ R1 &= 1.21 \text{ K}\Omega \end{aligned}$$

Seleccionamos:

$$\begin{aligned} R1 &= 1.2 \text{ K}\Omega \text{ a } 1/4 \text{ W} \blacktriangleleft \\ DZ &= 1N4752 \blacktriangleleft \end{aligned}$$

En esta aplicación se requiere aislamiento con el voltaje de línea, y no se requiere que la conmutación en el primario de T2 esté en sincronía con el voltaje de línea, por tanto MOC1 y MOC2 no necesitan tener un detector de cruce por cero interno. Además estos componentes disparan triacs, dispositivos bilaterales, por lo que la salida de estos optoacopladores deben tener necesariamente un triac interno.

Seleccionamos:

$$\text{MOC1} = \text{MOC2} = \text{MOC3023} \blacktriangleleft$$

La selección de los transistores conmutadores Q1 y Q2 no es crítica. Ellos trabajan en corte y en saturación con una corriente pequeña de colector, por tanto disipan muy poca potencia, un transistor típico es el 2N2222A.

Seleccionamos:

$$\text{Q1} = \text{Q2} = \text{2N2222A} \blacktriangleleft$$

Podría utilizarse en vez del transistor 2N2222A al BC547A, y el comportamiento sería el mismo.

De las hojas técnicas del MOC3023, se lee que el led infrarrojo del optoacoplador en serie con el colector del transistor conmutador, se enciende asegurando el encendido del triac en la salida del optoacoplador, con una corriente típica de $\text{IFT} = 5 \text{ mA}$, pero puede ser tan alta como 60 mA.

Sea $\text{IFT} = 8 \text{ mA}$, entonces:

$$\text{R8} = \text{R9} = (\text{Vcc} - \text{VLED} - \text{VCE}(\text{sat})) / \text{IFT} = (12 \text{ V} - 1 \text{ V} - 0.2 \text{ V}) / 8 \text{ mA} = 1.35 \text{ K}\Omega$$

Donde Vcc es el voltaje de alimentación de la sección automática del voltaje de línea, 12 V, VLED es la caída de voltaje en directa del led interno del optoacoplador, 1 V, y $\text{VCE}(\text{sat})$ es el voltaje de saturación del 2N2222A, 0.2 V.

Seleccionamos:

$$\text{R8} = \text{R9} = 1.2 \text{ K}\Omega \text{ a } 1/4 \text{ W} \blacktriangleleft$$

Estos valores que son menores que los calculados producen una IFT ligeramente mayor que 8 mA.

Si consideramos el valor de $\beta_{\text{min}} = 100$ del 2N2222A, el cálculo de la resistencia total en la base de Q1 y Q2 cuando la salida del comparador de ventana es alta, es:

$$\text{IBmax} = \text{IC} / \beta_{\text{min}} = 8 \text{ mA} / 100 = 80 \mu\text{A}$$

$$\text{R4} + \text{R7} = \text{R5} + \text{R6} = (\text{Vcc} - \text{VBE}) / \text{IBmax} = (12 \text{ V} - 0.7 \text{ V}) / 80 \mu\text{A} = 141.25 \text{ K}\Omega$$

Si en vez de tomar el valor comercial más próximo al calculado se toma uno menor, como $120\text{ K}\Omega + 1.8\text{ K}\Omega$, el transistor trabaja sobresaturado y el exceso de corriente de base se va por el emisor hacia tierra. Con eso estamos seguros de que Q1 y Q2 se saturarán.

Seleccionamos:

$$\begin{aligned} R6 &= R7 = 1.8\text{ K}\Omega \text{ a } 1/4\text{ W} \blacktriangleleft \\ R4 &= R5 = 120\text{ K}\Omega \text{ a } 1/4\text{ W} \blacktriangleleft \end{aligned}$$

La selección de los valores de R6 y R7 no es arbitraria. Cuando el transistor interno de salida del comparador de ventana se satura, los valores anteriores establecen una corriente típica de cerca de 6 mA en el colector de ese transistor hacia tierra, como lo demuestra el siguiente cálculo:

$$I_C = (V_{CC} - V_{CE(\text{sat})}) / R6 = (12\text{ V} - 0.2\text{ V}) / 1.8\text{ K}\Omega = 6.56\text{ mA}$$

Esta corriente es menor que la corriente máxima de salida que puede drenar el LM339, el fabricante en su hoja de datos la reporta de 16 mA.

Para seleccionar TR1 y TR2 se calcula la corriente que deben manejar en el primario de T1, reflejando hacia atrás el valor de la corriente máxima de carga, la cual se multiplica por la relación de transformación. Considerando que el mayor valor de corriente se presenta con el voltaje de línea más bajo en el rango completo del voltaje de línea, que es de 108 Vca.

$$\begin{aligned} I_{\text{prim_max}} &= I_{\text{carga_max}} \times (V_{\text{SEC_NOM}} / V_{\text{PRIM_MIN}}) \\ I_{\text{prim_max}} &= 500\text{ mA} \times (24\text{ Vca} / 108\text{ Vca}) = 111\text{ mA} \end{aligned}$$

Además estos triacs deben tener un voltaje de bloqueo superior al mayor voltaje pico esperado en el voltaje de línea, el cual es de $242 \times \sqrt{2} = 342\text{ V}$.

Seleccionamos:

$$TR1 = TR2 = \text{MAC997B8} \blacktriangleleft$$

Los parámetros importantes de este componente son:

$$\begin{aligned} I_{\text{ONRMS}} &= 0.8\text{ A} > 111\text{ mA} \\ V_{\text{DRM}} &= 600\text{ V} > 342\text{ V} \\ I_{\text{GTMAX}} &= 10\text{ mA} \\ V_{\text{GTMAX}} &= 2\text{ V} \end{aligned}$$

Para calcular las resistencias de compuerta RG1 y RG2 de modo que protejan al triac interno del MOC3023, y que al mismo tiempo brinden la suficiente corriente de compuerta para encender al TR1 ó TR2, consideramos que en un instante posterior al disparo en la compuerta de TR1 ó TR2, RG1 ó RG2 quedan conectadas en paralelo con el voltaje de línea. Si bien el disparo puede ocurrir en cualquier punto de la señal de potencia de ca, el caso crítico se presenta cuando el disparo ocurre precisamente en el voltaje pico, ya que en ese punto la corriente más alta circula por el triac interno. La sobrecorriente pico repetitiva que puede soportar el triac interno del MOC3023 sin dañarse es $I_{\text{TSM}} = 1\text{ A}$, y determina el valor mínimo de resistencia, R_{Gmin} , que debe conectarse en serie con este triac para protegerlo.

Para R_{G1min} el voltaje pico más alto que se puede presentar durante el encendido del triac interno, ocurre cuando el voltaje de línea de 127 Vca se eleva en un 10 %, o sea 140 Vca, entonces:

$$R_{G1min} = (140 \text{ Vca} \times \sqrt{2}) / 1 \text{ A} = 198 \Omega$$

En forma semejante:

$$R_{G2min} = (242 \text{ Vca} \times \sqrt{2}) / 1 \text{ A} = 342 \Omega$$

Estos son valores demasiado conservadores, para que el MOC3023 opere de una manera segura por debajo del valor de I_{TSM} , proponemos valores más grandes para las resistencias de compuerta:

$$R_{G1} = 2.7 \text{ K}\Omega$$

$$R_{G2} = 3.9 \text{ K}\Omega$$

Ahora bien, en el cruce por cero de la onda senoidal del voltaje de línea, el triac principal sea TR1 ó TR2, se apaga. El valor del voltaje de línea máximo (peor caso), necesario para que se vuelva a encender el triac principal se calcula como sigue:

$$V_{INMAX} = R_G \cdot I_{GTMAX} + V_{GTMAX} + V_{TM_{MAX}} \text{ ----- (2.5)}$$

Donde I_{GTMAX} y V_{GTMAX} son parámetros del MAC997B8, y $V_{TM_{MAX}}$ es el voltaje pico máximo de encendido en cualquier dirección del triac de salida del MOC3023.

$$V_{INMAX} = 2.7 \text{ K}\Omega (7 \text{ mA}) + 2 \text{ V} + 3 \text{ V} = 23.9 \text{ V (peor caso para la selección a 127 Vca)}$$

$$V_{INMAX} = 3.9 \text{ K}\Omega (7 \text{ mA}) + 2 \text{ V} + 3 \text{ V} = 32.3 \text{ V (peor caso para la selección a 220 Vca)}$$

Los voltajes picos mínimos de ca en la línea de alimentación son:

$$V_{INMIN} = 108 \text{ Vca} \times \sqrt{2} = 153 \text{ V (peor caso para la selección a 127 Vca)}$$

$$V_{INMIN} = 187 \times \sqrt{2} = 264 \text{ V (peor caso para la selección a 220 Vca)}$$

Es decir, el triac principal se vuelve a encender otra vez cuando el voltaje de línea alcanza a lo más 11 % de su valor pico en la selección a 127 Vca, y cuando alcanza a lo más el 12 % en la selección a 220 Vca. Por tanto, al seleccionar valores de R_G muy superiores al valor mínimo calculado, se afecta a la transferencia de energía desde la línea de ca al primario del transformador T2, durante el encendido repetitivo del triac principal. Ahora proponemos valores más pequeños de R_G , pero aún mayores que R_{Gmin} , para que sigan produciendo corrientes pico menores que $I_{TSM} = 1 \text{ A}$.

Proponemos:

$$RG1 = 330 \Omega$$

$$RG2 = 470 \Omega$$

Estos nuevos valores conducen a que el triac principal se encienda cuando el voltaje de línea alcanza a lo más el 5 % de su valor pico en la selección a 127 Vca, y en a lo más el 3 % en la selección a 220 Vca; así no se afecta significativamente la transferencia de energía desde la línea al primario del transformador T2. Los valores reales de las resistencias de compuerta se obtienen ajustando los valores anteriormente propuestos al valor de RG_{adj} , debido a que una fracción de los valores anteriores corresponde a la resistencia del primario de T2 que va en serie con cada resistencia de compuerta.

$$RG1_{adj} = RG1 - (R_{prim} \text{ en operación a } 127 \text{ Vca}) = 330 \Omega - 240 \Omega = 90 \Omega$$

$$RG2_{adj} = RG1 - (R_{prim} \text{ en operación a } 220 \text{ Vca}) = 470 \Omega - 370 \Omega = 100 \Omega$$

Seleccionamos:

$$RG1 = 82 \Omega \text{ a } 1/4 \text{ W} \blacktriangleleft$$

$$RG2 = 100 \Omega \text{ a } 1/4 \text{ W} \blacktriangleleft$$

Se tomó para $RG1$ al valor comercial más próximo, abajo del valor calculado, lo cual produce que el triac principal se encienda en el peor caso en menos del 5 % del voltaje pico de línea en la selección a 127 Vca.

En la fig. 2.5 se muestra al circuito eléctrico relacionado con el disparo de los triacs de la fig. 2.2. Aplicando la Ley de Tensiones de Kirchhoff a este circuito se obtiene la ecuación (2.5), la cual describe cuantitativamente la fracción de la onda del voltaje de línea, V_{PRI} , que realmente pasa al primario del transformador de T2, y por consiguiente nos da idea de cómo es afectada la correspondiente transferencia de energía.

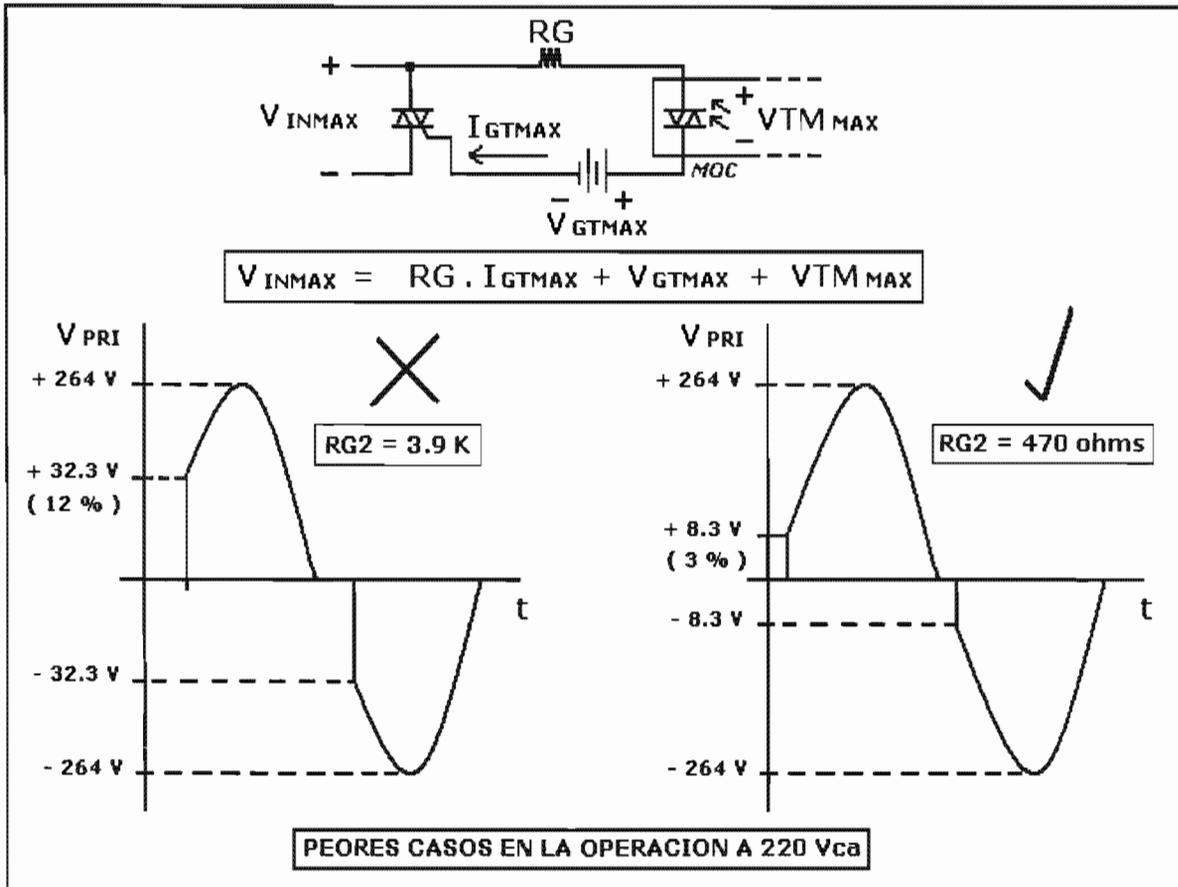


FIG. 2.5 Circuito de compuerta y la influencia de R_G en el voltaje primario T2.

El cálculo del divisor de voltaje muestreador del voltaje de línea, V_{LIN} , formado por R_2 y R_3 es mucho más complejo, debido a que el voltaje desarrollado en $CLIN$ se mueve con las variaciones del voltaje de línea. Así no es tan evidente cuánto atenuar a V_{LIN} para obtener el V_x de la fig. 2.2 que produzca la conmutación deseada. Lo que resta es ajustar los valores de R_2 y R_3 en forma experimental, como se explica en la sección 2.8, vea la tabla 2.2, la columna de V_{pines} 4 y 7 son los valores medidos de V_x . Por lo pronto, afirmamos que si R_3 es el 35 % de R_2 se garantiza que la selección automática funcione bien.

Sea:

$$R_2 = 2.2 \text{ K}\Omega \blacktriangleleft$$

Entonces:

$$R_3 = 0.35 (2.2 \text{ K}\Omega) = 0.77 \text{ K}\Omega$$

$$R_3 = 820 \Omega \blacktriangleleft$$

Selección del SCR, Q3, Q4, D2, RX, y cálculo de R10, R11, R12, R13 y de los divisores de voltaje que producen VA, VB y VC, en la sección de regulación y control del cortocircuito.

Para que el SCR derive toda la corriente hacia tierra en la entrada del 7805, descargando a CMAIN, durante la condición de cortocircuito, su especificación de corriente en exceso, I_{surge} , tiene que ser alta. Un valor demasiado holgado es el que presenta el 2N5061, $I_{\text{surge}} = 20 \text{ A}$, se trata de un triac con encapsulado plástico TO-92 (el mismo que utilizan los transistores de baja potencia como el BC548) de compuerta sensitiva, término que se utiliza cuando bastan pocas centenas de μA para disparar al dispositivo. Por otra parte, su voltaje pico repetitivo en estado de apagado, V_{DRM} tiene que ser mayor que el voltaje máximo que puede presentarse en CMAIN, el cual se presenta precisamente cuando la fuente queda sin carga, y que es de 18 Vcd.

Seleccionamos:

$$\text{SCR} = 2\text{N}5061 \blacktriangleleft$$

Los parámetros más importantes de este dispositivo son:

$$\begin{aligned} I_{\text{surge}} &= 20 \text{ A} \\ V_{\text{DRM}} &= 150 \text{ V} > 18 \text{ V} \\ I_{\text{GTMAX}} &= 200 \mu\text{A} \\ V_{\text{GTMAX}} &= 0.7 \text{ V} \\ V_{\text{FON}} &= 2.7 \text{ V} \end{aligned}$$

Q3 es el transistor PNP monitor de la corriente de cortocircuito, I_{cc} , la cual es ligeramente mayor que la corriente normal de carga $I_{\text{L}} = 500 \text{ mA}$. Pero por el colector de Q3 circula una corriente mucho menor determinada por R_{S1} y R_{S2} , la cual, si Q3 se saturara cuando conduce, es de alrededor de 7 mA, entonces en términos de corriente si seleccionamos al transistor 2N2905 con una especificación de $I_{\text{cmax}} = 600 \text{ mA}$ es más que suficiente. La razón de no seleccionar un transistor de baja potencia es la disipación de potencia, si Q3 en un caso extremo se quedara entre sus terminales de emisor y de colector con el voltaje más alto que puede desarrollarse en CMAIN que es de 18 V, entonces Q3 tendría que disipar como $18 \text{ V} \times 7 \text{ mA} = 126 \text{ mW} > 100 \text{ mW}$, potencia típica de un transistor de baja potencia. El 2N2905 con encapsulado metálico y con una potencia máxima de disipación de $P_{\text{DMAX}} = 1 \text{ W}$, satisface este peor caso.

Seleccionamos:

$$\text{Q3} = 2\text{N}2905 \blacktriangleleft$$

La función del diodo rectificador D2 es la de proteger a la salida de COMP3. Cuando se enciende el SCR por un nivel alto en la salida de COMP3, es probable que en la transición de apagado a encendido se aplique un voltaje desde CMAIN hacia la salida de COMP3. Este voltaje de entrada indeseado podría dañar a la salida del LM358. Conectando a D2 como se muestra en la fig. 2.3, se polariza en inversa con este voltaje, abriendo la trayectoria de la salida de COMP3 hacia CMAIN vía el ánodo del SCR.

Seleccionamos:

$$D2 = 1N4001 \blacktriangleleft$$

El resistor R11 limita a la corriente de compuerta para encender al SCR. Para asegurar el encendido del SCR, el valor de R11 debe ser tal que suministre la suficiente corriente de compuerta, I_{GT} , y al mismo tiempo proporcione el suficiente voltaje que rebase el valor del voltaje máximo de compuerta para el encendido, V_{GTMAX} , y al mismo tiempo superar el voltaje de polarización en directa de D2:

$$R11 = (V_{SAL DE COMP3} - V_{GTMAX} - V_{D2}) / I_{GTMAX} = (12 \text{ V} - 0.7 \text{ V} - 0.7 \text{ V}) / 200 \mu\text{A} = 53 \text{ K}\Omega$$

$$R11 = 51 \text{ K}\Omega \blacktriangleleft$$

Para encender el led de SHORT sin exigirle tanta corriente a la salida del LM358, utilizamos al transistor de señal pequeña Q4. No es necesario agregar una resistencia de base en Q4.

$$R12 = (VCC - V_{CEsat}) / I_{led} = (12 \text{ V} - 0.2 \text{ V}) / 10 \text{ mA} = 1.18 \text{ K}\Omega$$

$$R12 = 1.2 \text{ K}\Omega \blacktriangleleft$$

$$Q4 = BC548 \blacktriangleleft$$

Al valor de I_{cc} , la caída de voltaje en R10 debe ser capaz de encender a Q3. Los transistores exhiben valores de V_{BE} que van de 0.50 V a 0.65 V, tomando como V_{BE} el valor de 0.65 V, y fijando I_{cc} en 50 mA por encima de la corriente máxima en la carga, I_{Lmax} , para asegurar que la protección contra el cortocircuito no se active justo cuando la carga demande I_{Lmax} , tenemos:

$$R10 = V_{BE} / I_{cc} = 0.65 \text{ V} / 550 \text{ mA} = 1.18 \Omega, \text{ valor comercial } R10 = 1.2 \Omega.$$

La disipación de potencia en este resistor es:

$$P_R = I_{CC}^2 \times R = (550 \text{ mA})^2 (1.2 \Omega) = 0.363 \text{ W}$$

$$R10 = 1.2 \Omega \text{ a } 1/2 \text{ W} \blacktriangleleft$$

Para calcular el valor de R13 necesitamos que la corriente que circule por el led ON/OFF sea la suficiente para encenderlo, y al mismo tiempo que no sea un valor que rebase su valor máximo y lo destruya.

Por lo tanto, si aseguramos que por el led circule una corriente típica de 12 mA logramos nuestro objetivo. De la figura 2.3 tenemos que:

$$R13 = (VCC - V_{led}) / I_{led} = (5 \text{ V} - 1 \text{ V}) / 12 \text{ mA} = 333.33 \Omega.$$

$$R13 = 330 \Omega \blacktriangleleft$$

En operación normal, VA debe ser menor que VB, Q3 está en corte, por lo que COMP3 recibe en su terminal no inversora 0 V vía la resistencia RS2 aterrizada. Ahora bien, en una situación de cortocircuito cuando conduce Q3, VB no debe alejarse mucho de 0 V para que la protección se active tan pronto como Q3 envíe corriente hacia RS1 y RS2. Sea $V_B = 0.7$ V, fijando a la corriente que pasa por RS3 y RS4 en $300 \mu\text{A}$, muy superior a la corriente de polarización del LM358, y aplicando la fórmula del divisor de voltaje resistivo, tenemos:

$$RS3 = 39 \text{ K}\Omega \blacktriangleleft$$

$$RS4 = 2.5 \text{ K}\Omega \blacktriangleleft$$

Para asegurar que la conducción de Q3 desencadene la protección del cortocircuito, VA debe superar a VB en el peor caso; es decir cuando el voltaje a la entrada del 7805 se encuentre en su valor más bajo, éste ocurre cuando se consume $I_{L\text{max}}$ en la carga, y VLIN se encuentra al nivel más bajo en la selección de 127 Vca. Asumiendo que el voltaje a la entrada del 7805 en dichas condiciones es de 8 Vcd, y pedimos que en esa circunstancia VB sea tres veces mayor que VA, fijando a la corriente que pasa por RS3 y RS4 en 1 mA, y aplicando otra vez la fórmula del divisor de voltaje resistivo, tenemos :

$$RS1 = 5.6 \text{ K}\Omega \blacktriangleleft$$

$$RS2 = 2 \text{ K}\Omega \blacktriangleleft$$

El valor de VC se establece en 3.3 V porque este es el mínimo valor con que se puede alimentar a la carga. En cortocircuito VSAL disminuye por debajo de VC encendiéndose el led de SHORT. Otra vez, aplicando la fórmula del divisor de voltaje resistivo, tenemos:

$$RS5 = 12 \text{ K}\Omega \blacktriangleleft$$

$$RS6 = 4.7 \text{ K}\Omega \blacktriangleleft$$

Selección del fusible de autorrestablecimiento.

Los parámetros de corriente del fusible de autorrestablecimiento son I_{HOLD} y I_{TRIP} . Ambos dependientes de la temperatura de operación del dispositivo, ver el apéndice A donde se describe con cierto detalle el funcionamiento de este tipo de fusible.

I_{HOLD} es la corriente máxima a la cual se considera al fusible en su estado de baja resistencia. En este estado, el dispositivo deja pasar la corriente demandada por el circuito al cual protege, hasta un valor menor o igual que I_{HOLD} .

I_{TRIP} es la corriente mínima a la cual se considera al fusible en su estado de alta resistencia. En este estado, el dispositivo comienza a abrirse protegiendo al circuito.

Entre I_{HOLD} e I_{TRIP} , el fusible tiene un estado indefinido, podría estar aún conduciendo o comenzando a abrirse. El fabricante garantiza que el fusible se encuentra en su estado de baja resistencia cuando la corriente que pasa por él sea tal que $I \leq I_{\text{HOLD}}$, y se encuentra en su estado de alta resistencia cuando se tiene que $I \geq I_{\text{TRIP}}$.

En cuanto a la dependencia con la temperatura, I_{HOLD} y I_{TRIP} son menores a la temperatura $T1$ que a la temperatura $T2$, siendo $T1 > T2$, ver la fig. A2. Este desplazamiento a valores menores en I_{HOLD} y I_{TRIP} con el aumento de temperatura, es crucial en la selección del fusible de auto – reset. A la temperatura máxima de operación del circuito a proteger, T_{MAX} , si se elige un dispositivo tal que la corriente máxima de operación del circuito, I_{LMAX} , esté muy por debajo de I_{HOLD} y por consiguiente también por debajo de I_{TRIP} , no estamos seguros de que el fusible se abra lo suficientemente rápido al circular por él una corriente mayor que I_{LMAX} que comience a calentarlo. En cambio, si a T_{MAX} seleccionamos un fusible tal que I_{LMAX} sea próximo a I_{HOLD} pero aún menor que ese valor, cuando por efecto de la protección de cortocircuito, circule por el dispositivo una corriente I_{POLY} mayor que I_{LMAX} , el dispositivo se calentará, al elevarse la temperatura a un valor $T > T_{MAX}$, ambos I_{HOLD} y I_{TRIP} se reducirán, el rango de corrientes en las que el dispositivo se encuentra en un estado indefinido es más angosto, acelerándose su ingreso al estado de alta resistencia, state tripped.

Ahora se describe el método utilizado para la selección del polyswitch o fusible de auto-reset adecuado.

Se identifican los valores de los parámetros de operación del fusible de auto – reset, de acuerdo al circuito a proteger, en este caso la fuente.

- **Voltaje máximo de operación.** A niveles bajos de corriente de carga, el voltaje en el capacitor CMAIN crece. Cuando el SCR se enciende, el polyswitch queda en paralelo con CMAIN. Por tanto, el peor caso se presenta cuando por alguna razón el SCR se enciende con la fuente sin carga, entonces en CMAIN se desarrolla el voltaje máximo. Asumiendo un transformador principal T2 de 12 Vca y no de 9 Vca como se planteó al principio (ver la sección 2.7 donde se explica la razón del cambio), el voltaje máximo de operación es el voltaje pico de aproximadamente $12 \times \sqrt{2} = 17$ V.
- **Temperatura máxima de operación.** La fuente se encontrará en el interior de un gabinete, el cual se calienta en verano al mediodía hasta una temperatura de 45 °C. Incluyendo un margen de seguridad consideramos 50 °C.
- **Corriente normal de operación.** En el peor caso, la corriente de salida máxima de la fuente que es de 500 mA debe fluir por el dispositivo.
- **Corriente máxima a interrumpir.** Esta corriente se presenta cuando el SCR conecta al polyswitch con la tierra en la fig. 2.3, debe ser mayor que 500 mA y lo más cercana posible a este valor. Las pruebas realizadas al polyswitch deben orientarse en ese sentido.

Se selecciona al fusible que más se acomoda a los valores máximos de voltaje y temperatura de operación, y a las corrientes normal de operación y a la máxima a interrumpir.

A continuación en la tabla 2.1 se presenta un grupo de dispositivos candidatos que soportan un voltaje máximo de operación hasta 60 V, y sus parámetros de corriente se reportan a 60 °C, no todos los fabricantes reportan estos valores a la temperatura requerida de 50 °C.

Num. de parte:	Fabricante:	I_{TRIP} (A):	I_{HOLD} (A):
60R065	LITTELFUSE	2.3	0.65
RXE090	RAYCHEM	2.16	0.58
RXE075	RAYCHEM	0.58	0.47
RXE050	RAYCHEM	0.48	0.32

TABLA 2.1 Datos de fusibles de auto – reset a 60 °C y $V_{MAX} = 60$ V.

El 60R065 y RXE090 tienen una región C más amplia que el RXE075 y RXE050 (ver la fig. A.2), parece que la segunda pareja brinda una protección más efectiva. Sin embargo, el RXE050 tiene una $I_{\text{HOLD}} = 320 \text{ mA}$, inferior que 500 mA , por lo que se corre el riesgo de que a carga máxima, comience a abrirse afectando a la regulación y / o que no restablezca su baja resistencia nominal en periodos cortos entre la eliminación de la causa del cortocircuito después de apagar la fuente, y el encendido de la misma.

Se prueba que los fusibles candidatos protejan al circuito lo suficientemente rápido, evaluando el tiempo en alcanzar el estado de alta resistencia y el tiempo de recuperación.

Si bien el tiempo en alcanzar el estado de alta resistencia, $t_{\text{time}} - t_{\text{to}} - t_{\text{trip}}$ tiene un mínimo típico en alrededor de 100 ms a una corriente de falla menor que 1 A , al entrar a la región C, el dispositivo ya está funcionando como protección para la fuente. El valor del tiempo en que cae la salida de la fuente de 5 V hasta cero cuando ocurre el cortocircuito, es de menos de 10 ms cuando se utiliza el 60R065, RXE090 y RXE075. El tiempo mínimo de restablecimiento de la fuente desde la eliminación del corto después de apagarla hasta volverla a encender es de 5 s . En este tiempo los dispositivos anteriores logran recuperar su estado normal de baja resistencia. El RXE050 no pasa esta prueba, vuelve al state tripped sin que haya corto en la salida de la fuente. Como el RXE075 tiene una $I_{\text{HOLD}} = 470 \text{ mA}$, está muy comprometida con 500 mA , por lo que también descartamos este dispositivo.

Seleccionamos:

RX = RXE090 ó 60R065 ◀

Selección de los disipadores de calor.

El parámetro básico para la determinación del disipador pasivo de calor adecuado para que el componente a enfriar trabaje por debajo de su temperatura máxima de unión de la juntura, en este caso los reguladores lineales 7808 y 7805, es la resistencia térmica θ (también denotada en algunas hojas técnicas como R), que se define como el aumento de temperatura por unidad de potencia transferida, está dado en $^{\circ}\text{C} / \text{W}$. Es una constante que depende de las propiedades mecánicas de la unión, y es independiente de la temperatura.

El objetivo de montar el componente sobre un disipador de calor es reducir el valor global de θ del sistema térmico en serie así formado, el cual se ilustra en la fig. 2.6. Mientras más pequeño sea el valor de θ , se mejora la transferencia térmica, aumentando la vida útil del componente. Un valor más pequeño de θ significa una mayor cantidad de potencia térmica transferida por cada unidad de aumento en la temperatura.

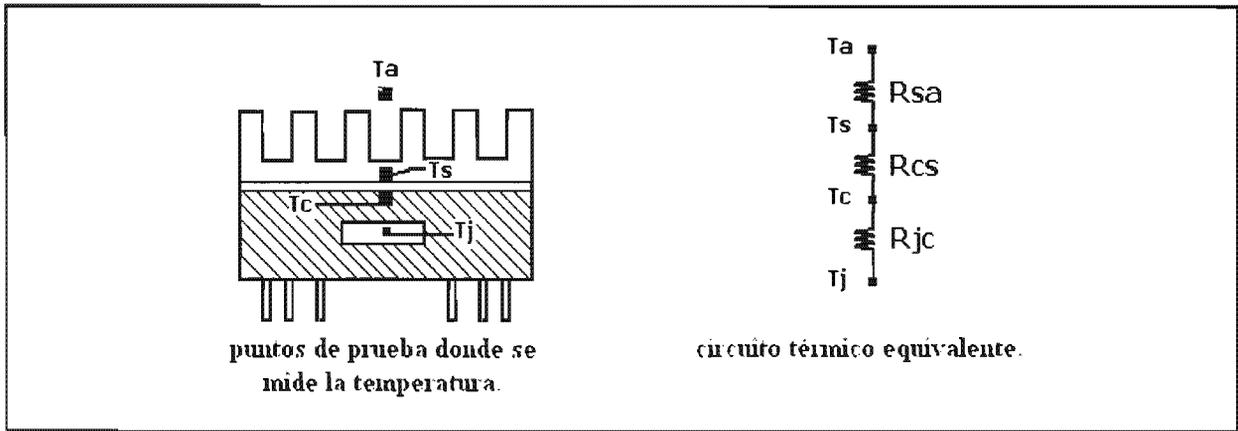


FIG. 2.6 Circuito del sistema térmico.

La ecuación básica térmica del sistema térmico de la fig. 2.6 formado por la unión del dispositivo a enfriar, su encapsulado, el disipador y el medio ambiente, es la siguiente:

$$T_j = T_a + (\theta_{jc} + \theta_{cs} + \theta_{sa}) P_D \text{ ----- (2.6)}$$

Donde las variables se definen como sigue:

T_a = temperatura ambiente del componente ($^{\circ}\text{C}$).

T_j = temperatura de operación de la unión del componente ($^{\circ}\text{C}$).

θ_{jc} = resistencia térmica de la unión al empaque o encapsulado del componente ($^{\circ}\text{C} / \text{W}$).

θ_{cs} = resistencia térmica del empaque a la cara externa del disipador ($^{\circ}\text{C} / \text{W}$).

θ_{sa} = resistencia térmica de la cara externa del disipador al medio ambiente ($^{\circ}\text{C} / \text{W}$).

P_D = potencia térmica disipada del componente en el circuito donde está operando (W), se considera que es igual a la potencia eléctrica disipada en el componente.

La cara externa del disipador es el sumidero de energía térmica, y se le llama simplemente sink, y el valor de $\theta_{jc} + \theta_{cs} + \theta_{sa}$ constituye la resistencia térmica del sistema.

Para seleccionar al disipador despejamos θ_{sa} de la ecuación térmica anterior:

$$\theta_{sa} = (T_{j\text{max}} - T_a) / P_{D\text{MAX}} - \theta_{jc} - \theta_{cs} \text{ ----- (2.7)}$$

Los datos que debemos considerar son:

- T_a es un valor estimado que varía según la aplicación en que participa el dispositivo a enfriar.
- $T_{j\text{max}}$ es la temperatura máxima de operación de la unión del dispositivo, y es un dato técnico del mismo, pero tiene que ajustarse de acuerdo a cierto criterio.

- θ_{jc} es también dato del dispositivo. Depende del mecanismo de enfriamiento empleado en el interior del encapsulado. Es imposible que el usuario altere su valor.
- θ_{cs} es dato del tipo de empaque del componente, considerando los aditamentos utilizados en la unión mecánica con el disipador, el acabado de la superficie del disipador, de lo plana que se encuentre, del área de contacto, y depende en cierto grado del tipo y espesor del material con que está construido el disipador.
- θ_{sa} es el requerimiento térmico a disminuir utilizando al disipador. Su valor se calcula utilizando la expresión anterior.
- P_{DMAX} es la potencia térmica máxima transferida, y se calcula según el circuito donde esté funcionando el dispositivo.

A continuación se presenta y aplica el método de selección de los disipadores:

Se calcula la disipación máxima de potencia esperada en el dispositivo a enfriar al variar el voltaje de línea.

$$P_{DMAX} = (V_{ent} - V_{sal}) \cdot I_{Lmax} \text{ a } V_{LINmax} \text{ ----- (2.8)}$$

Donde V_{ent} es el voltaje de cd a la entrada del dispositivo, V_{sal} es el voltaje de cd que entrega el dispositivo; por consiguiente $V_{ent} - V_{sal}$ es la caída de voltaje entre las terminales del dispositivo, I_{Lmax} es la corriente más alta a la salida del dispositivo, y V_{LINmax} es el voltaje más alto esperado en la línea.

A V_{ent} se le asigna los valores más altos registrados en la tabla 2.2, los cuales ocurren cuando V_{LIN} es de 242 Vca. Aplicando la ecuación 2.8 para cada regulador lineal de voltaje tenemos:

$$P_{DMAX} \text{ del } 7805 = (12.5 \text{ V} - 5 \text{ V}) \times 500 \text{ mA} = 3.75 \text{ W}$$

$$P_{DMAX} \text{ del } 7812 = (34 \text{ V} - 12 \text{ V}) \times 50 \text{ mA} = 1.10 \text{ W}$$

Se lee de la hoja técnica del fabricante del CI la temperatura máxima que puede soportar la unión, $T_{jmax} = 150 \text{ }^\circ\text{C}$. Este es un valor límite peligroso para el CI, por lo que en la práctica debe disminuirse para que el CI trabaje más seguro. Un criterio consiste en considerar una temperatura $15 \text{ }^\circ\text{C}$ menor que el valor máximo especificado. Otro criterio establece que la temperatura adecuada a considerar es dos tercios de la temperatura máxima especificada.

Seleccionamos un valor a la mitad de los extremos definidos en ambos criterios:

$$T_{jmax} = [(150 \text{ }^\circ\text{C} - 15 \text{ }^\circ\text{C}) + (2 \times 150 \text{ }^\circ\text{C} / 3)] / 2 = 117.5 \text{ }^\circ\text{C}$$

Se lee otra vez de la hoja técnica del fabricante del CI la resistencia térmica entre la unión y el encapsulado, $\theta_{jc} = 5 \text{ }^\circ\text{C} / \text{W}$ válida para ambos CI.

Se estima el valor de la temperatura del ambiente en el que trabajará el dispositivo. Rangos típicos para T_a son de 35 °C a 45 °C si el componente está relativamente expuesto al aire externo, y de 50 °C a 60 °C si está encerrado en un gabinete y está próximo a un equipo que genere calor. En nuestro caso, el controlador de semáforos estará adentro de un gabinete expuesto a la intemperie, en particular expuesto al sol.

Seleccionamos $T_a = 55$ °C.

Se identifican las características físicas que deben de cumplir los disipadores. Debido a la restricción en el área del impreso, los disipadores deben ocupar poca área sobre el impreso por lo que deben montarse verticalmente. La tarjeta trabajará verticalmente recargados sus bordes sobre dos rieles adentro del gabinete, no basta con las terminales del componente soldadas al impreso para soportar firmemente al disipador, por lo que éste también debe tener terminales soldables

Para poder aplicar la ecuación (2.7) se necesita el valor de la resistencia entre el encapsulado y el disipador θ_{cs} . Un rango típico en el que se puede encontrar el valor de θ_{cs} para un empaque TO – 220 presente en ambos reguladores, es de 1.5 °C / W a 2.5 °C / W.

Seleccionamos $\theta_{cs} = 2$ °C / W.

Aplicando la ecuación 2.7 tenemos:

$$\theta_{sa} \text{ del 7805} = (117.5 \text{ °C} - 55 \text{ °C}) / 3.75 \text{ W} - 5 \text{ °C} / \text{W} - 2 \text{ °C} / \text{W} = 9.67 \text{ °C} / \text{W}$$

$$\theta_{sa} \text{ del 7812} = (117.5 \text{ °C} - 55 \text{ °C}) / 1.10 \text{ W} - 5 \text{ °C} / \text{W} - 2 \text{ °C} / \text{W} = 49.82 \text{ °C} / \text{W}$$

Se calcula el aumento máximo esperado en la temperatura entre el disipador y el medio ambiente, aplicando la fórmula:

$$\Delta T_{s\max} = \theta_{sa} \cdot P_{D\max} \text{ ----- (2.9)}$$

$$\Delta T_{s\max} \text{ del 7805} = 9.67 \text{ °C} / \text{W} \times 3.75 \text{ W} = 36.26 \text{ °C}$$

$$\Delta T_{s\max} \text{ del 7812} = 49.82 \text{ °C} / \text{W} \times 1.10 \text{ W} = 54.80 \text{ °C}$$

Se utilizan las gráficas del desempeño térmico de los disipadores candidatos enfriados por convección natural, que presenta en sus hojas técnicas el fabricante Wakefield Engineering, θ_{sa} versus $\Delta T_{s\max}$, dada $P_{D\max}$ se selecciona un disipador que a la misma o a una próxima $P_{D\max}$ se lea un ΔT_{sa} menor o igual que $\Delta T_{s\max}$ ya calculado.

De las hojas técnicas del fabricante Wakefield Engineering seleccionamos los siguientes disipadores:

240-118ABH-22

Con $P_{\text{DMAX}} = 4 \text{ W}$ se lee $\Delta T_{\text{samax}} = 55 \text{ }^\circ\text{C}$, para el 7805 y con $P_{\text{DMAX}} = 1 \text{ W}$ se lee $\Delta T_{\text{samax}} = 20 \text{ }^\circ\text{C}$, para el 7812.

252-167AB2-24

Con $P_{\text{DMAX}} = 4 \text{ W}$ se lee $\Delta T_{\text{samax}} = 40 \text{ }^\circ\text{C}$, para el 7805 y con $P_{\text{DMAX}} = 1 \text{ W}$ se lee $\Delta T_{\text{samax}} = 15 \text{ }^\circ\text{C}$, para el 7812.

667-25ABPP

Con $P_{\text{DMAX}} = 4 \text{ W}$ se lee $\Delta T_{\text{samax}} = 30 \text{ }^\circ\text{C}$, para el 7805 y con $P_{\text{DMAX}} = 1 \text{ W}$ se lee $\Delta T_{\text{samax}} = 10 \text{ }^\circ\text{C}$, para el 7812.

Cualquiera de estos disipadores funciona para el 7812 ya que en todos el ΔT_{samax} leído en las gráficas es menor que $54.80 \text{ }^\circ\text{C}$. Seleccionamos para el 7812 al 240-118ABH-22 porque es el menor de los tres, ocupa menos espacio y es más barato. Para el 7805 ese disipador y el 252-167AB2-24 no son adecuados por tener una ΔT_{samax} en las gráficas mayor que $36.26 \text{ }^\circ\text{C}$. En cambio, el 667-25ABPP tiene un ΔT_{samax} menor que $36.26 \text{ }^\circ\text{C}$, por lo que seleccionamos este disipador para el 7805.

2.7 Ajustes de diseño.

A continuación se describen los cambios que se hicieron al circuito para optimizar su funcionamiento, reducir el número de componentes, eliminar su mal funcionamiento bajo ciertas condiciones, y la selección de sus elementos de protección faltantes. Los ajustes que condujeron al circuito final de la fig. 2.10 son los siguientes:

- Agregar C1 y C2.
- Cambiar a T2.
- Utilizar un solo CI para los comparadores.
- Agregar C3, C4, C6 y C7.
- Circuito extra de reset al encendido que asegure un buen funcionamiento de 100 Vca a 245 Vca.
- Cambio en el valor de C6 y agregar C5 que aseguren un buen funcionamiento a 245 Vca.
- Seleccionar los fusibles de auto – reset en el lado del voltaje de línea, P1 y P2.

Agregar C1 y C2.

En el circuito final de la fig. 2.10 se agregó C1 para reducir el rizo a la salida del regulador del control 7812, y se agregó a C2 para eliminar 200 mV de rizo en el voltaje de muestreo, el cual podría producir una comparación indeseable alrededor de 6.2 V en la entrada común de ambos comparadores.

Cambiar a T2.

Para simular las variaciones de VLIN en la alimentación del circuito se utilizó un variac, transformador de salida variable, el cual alimentado a 220 Vca, entrega un voltaje tan bajo como 100 Vca, y tan alto como 245 Vca. En el valor de VLINmin = 108 Vca, se observó que el voltaje de salida de la fuente no se mantenía estable, era incapaz de mantener una corriente de 500 mA en su salida, 6.8 Vcd registrados a la entrada del 7805 fue insuficiente para mantener la regulación. El segundo ajuste que se hizo es subir la especificación del voltaje en la salida de T2.

$$T2 = 127 \text{ Vca} - 220 \text{ Vca} / 12 \text{ Vca a } 500 \text{ mA} \blacktriangleleft$$

Utilizar un solo CI para los comparadores.

En la fig. 2.10 se ilustra el tercer ajuste al circuito. La selección automática de VLIN de la fig. 2.2 se probó con el amplificador operacional LM339, el cual contiene cuatro de estos en el mismo paquete, solo se usaron dos, y la sección de regulación y control del cortocircuito de la fig. 2.3 se probó con el amplificador operacional LM358, el cual contiene dos de estos en el mismo paquete y se usaron los dos. Para eliminar el CI del LM358 en el circuito final de la fig. 2.10, es posible utilizar los cuatro amplificadores del LM339. La fig. 2.7 resume la conversión entre los 2 tipos de amplificadores, la cual además conduce a eliminar al transistor externo que enciende al led SHORT. El cálculo del resistor de pull-up R12 en la salida del LM339, se calcula igual como se explicó en la sección 2.6.

$$R12 = 1.2 \text{ K}\Omega \blacktriangleleft$$

Donde la corriente de 10 mA que pasa por R12 y el led SHORT es menor que la corriente máxima de 16 mA que puede drenar el LM339 cuando en su salida hay un nivel bajo.

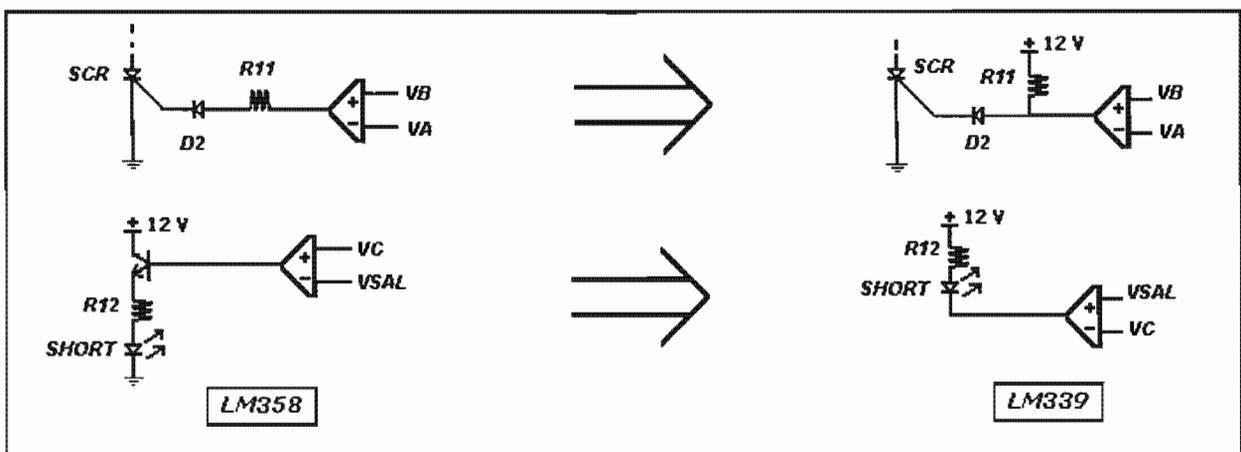


FIG. 2.7 Conversión entre amplificadores operacionales.

Agregar C3, C4, C6 y C7.

En la fig. 2.10 del circuito final se aprecia que en la salida del 7805 se agregan C3 para dar un filtrado adicional, y a C4 para desviar a posibles señales de ruido hacia tierra para que no pasen hacia la carga. Al encender maquinaria eléctrica durante las pruebas de la tarjeta de la fuente a carga plena, se produjeron señales de ruido en las entradas 9 y 8 del LM339 que dispararon erráticamente al SCR por lo que se hizo necesario incluir los capacitores C6 y C7, al inicio ambos a 22 μ F, para desviar dichas señales falsas de comparación hacia tierra, evitando que lleguen a las entradas del comparador.

Circuito extra de reset al encendido que asegure un buen funcionamiento de 100 Vca a 245 Vca.

Después de haber provocado un corto en la salida de la tarjeta, la protección se activó, al eliminar dicho corto retirando el puente hacia tierra colocado en la salida, y al apagar y volver a encender en forma manual y rápida al breaker (interruptor principal) que conecta a la tarjeta con la salida del variac, se registró un encendido indeseable en el SCR, originado por un remanente del voltaje acumulado en CMAIN en el encendido anterior, el cual alcanza a encender otra vez al SCR, aunque ya no haya cortocircuito en la salida. Este problema se presentó con valores de VLIN desde 100 Vca hasta 245 Vca. En la fig. 2.8 se ilustra la solución a este problema.

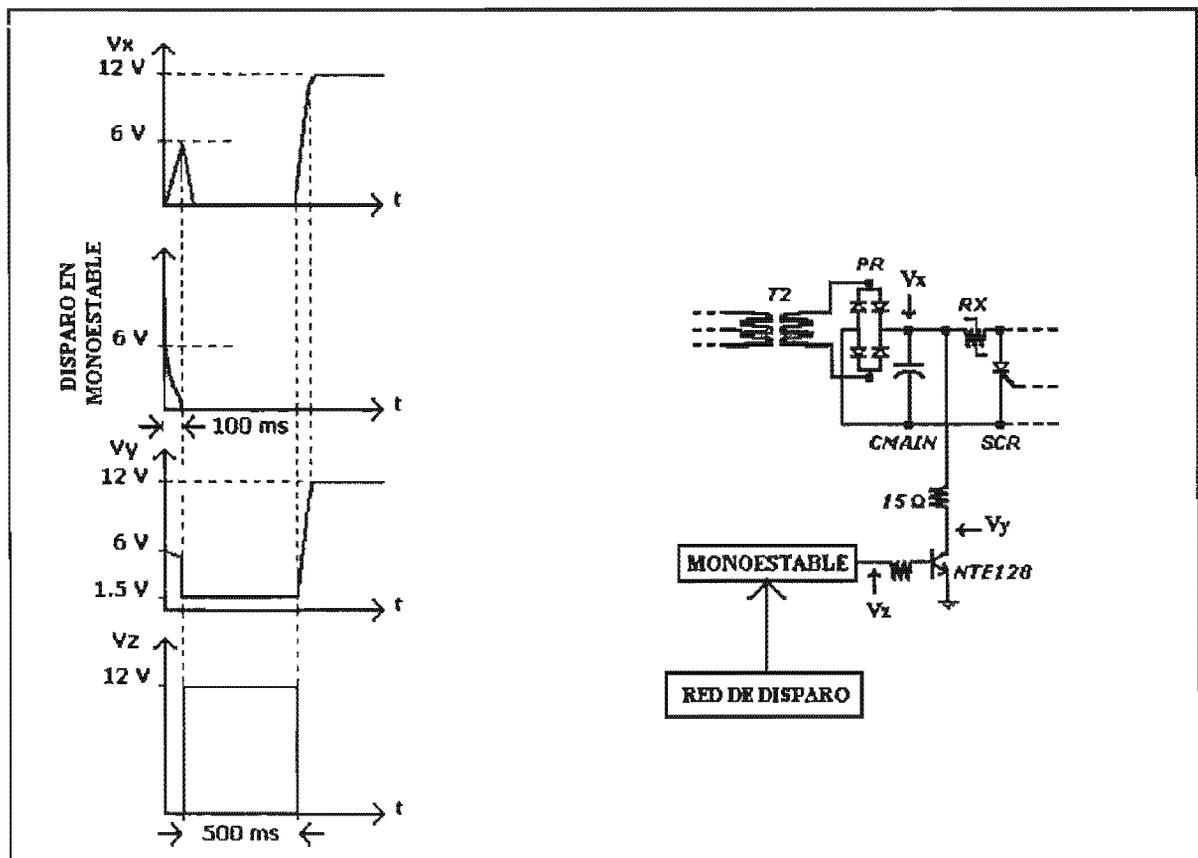


FIG. 2.8 Medida para evitar el encendido del SCR en el rango de 100 Vca – 245 Vca.

La solución consiste en forzar a apagarse al SCR justo cuando se enciende la fuente, mediante un cortocircuito momentáneo sobre CMAIN, para que éste se descargue completamente, sin que contribuya al voltaje entre el ánodo y cátodo del SCR, que es el responsable de que se dispare este dispositivo otra vez. Este circuito del reset al encendido está formado por un monoestable que con un pulso muy breve en su terminal de disparo produce un pulso en su terminal de salida con la suficiente duración que enciende a un transistor el cual finalmente descarga a CMAIN vía una resistencia baja de 15 Ω . Como se observa en la fig. 2.8, el pulso de disparo en el monoestable de 100 ms, hace que se colapse el voltaje en el punto x desde 6 V hasta 0 V. Nótese que el transistor se enciende por 500 ms, y que no alcanza a saturarse.

La corriente más alta desviada hacia tierra obtenida al inicio de la descarga es:

$$I_{DESCMAX} = (6 \text{ V} - 1.5 \text{ V}) / 15 \Omega = 300 \text{ mA}$$

Entonces la potencia disipada en la resistencia de descarga es:

$$P_{RDESC} = (300 \text{ mA})^2 \times 15 \Omega = 1.35 \text{ W}$$

Si colocamos una resistencia con una especificación de potencia de 1 W, funciona bien ya que disipa una potencia más alta en un lapso muy breve, solo cuando se enciende la fuente, y además una vez alimentado el controlador no se somete de manera regular a interrupciones en su alimentación.

En la fig. 2.10 del circuito final, el monoestable utilizado es el MC14538, el CI contiene dos monoestables y solo se usa uno. La terminal de disparo de flanco negativo del monoestable es B1, los elementos de disparo son las resistencias de 1 K Ω y 220 K Ω , y el capacitor de 0.47 μ F, ubicados alrededor de la terminal B1. Los elementos de temporización que proporcionan el pulso de salida de 500 ms son la resistencia de 10 K Ω y el capacitor de 22 μ F, conectados en la terminal TEMP1. Las terminales A2 y RES2 conectadas a tierra, y B2 conectada a nivel alto, dejan fuera de operación al segundo monoestable en el chip, y evitan que éste induzca señales de ruido que provoquen mal funcionamiento en el otro que sí estamos usando. Como cada vez que se enciende la fuente prácticamente se cortocircuita temporalmente la entrada del 7805, es necesario evitar que alguna carga remanente en el par de capacitores de salida del regulador se introduzca a la entrada del 7805, el diodo 1N4001 colocado entre su entrada y salida desvía dicha carga hacia tierra vía el transistor de descarga.

Cambio en el valor de C6 y agregar C5 que aseguren un buen funcionamiento a 245 Vca.

Otro problema se presenta cuando en la operación a 245 Vca se apaga y se enciende el breaker de alimentación de la fuente en forma repetida y rápida, sin haber provocado antes el cortocircuito, el SCR se dispara al azar, las más de las veces no, algunas de las veces sí. Este problema y su solución se ilustran en la fig. 2.9.

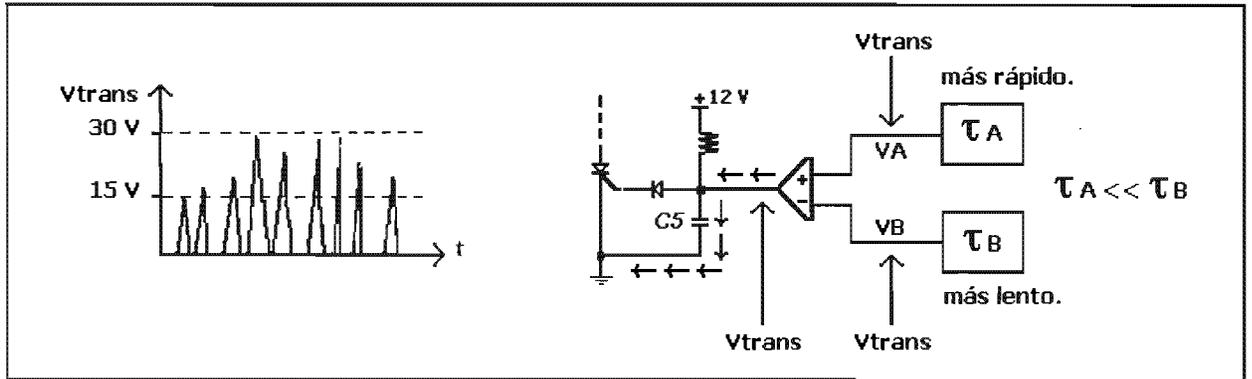


FIG. 2.9 Medidas para evitar el encendido azaroso del SCR a 245 Vca.

Como se observa en la fig. 2.9, voltajes transitorios, V_{trans} , de amplitud variable se presentan aleatoriamente en las 2 entradas y en la salida del comparador. Las amplitudes más altas de estas espigas son de 15 V a 30 V, de hecho superan con mucho a la salida de voltaje del regulador de control, son definitivamente, señales ruidosas. Ya se explicó el porqué se agregaron los capacitores C6 y C7 de igual valor de $22 \mu\text{F}$ en el circuito final de la fig. 2.10. Ahora, en esta forma extrema de operación de la fuente en el valor específico de 245 Vca, la activación del comparador de disparo se debe en parte a una diferencia de velocidad de respuesta en sus entradas. El cálculo de la constante de tiempo RC en cada entrada es el siguiente:

$$\begin{aligned}\tau_A &= (5.6 \text{ K}\Omega \parallel 2 \text{ K}\Omega) \times 22 \mu\text{F} = 32.4 \text{ ms} \\ \tau_B &= (39 \text{ K}\Omega \parallel 2.5 \text{ K}\Omega) \times 22 \mu\text{F} = 51.6 \text{ ms} \\ \tau_A &< \tau_B\end{aligned}$$

La desigualdad anterior hace evidente que la señal de entrada en la terminal no inversora, VA, se eleva más rápido que la señal de entrada en la terminal inversora, VB. Así esta es una causa por la que el transistor de salida del comparador se corta, encendiendo al SCR. Una forma de resolver el problema es elegir $C7 \ll C6$, si $C7 = 0.1 \mu\text{F}$ como en la fig. 2.10, entonces $\tau_A \gg \tau_B$. Otra medida tomada para evitar el encendido azaroso del SCR es la colocación de $C5 = 0.1 \mu\text{F}$ en la salida del comparador, como se muestra en las figs. 2.9 y 2.10, la función de C5 es desviar hacia tierra las señales ruidosas que se dirigen a la compuerta del SCR.

Seleccionar los fusibles de autorrestablecimiento en el lado del voltaje de línea.

Como se explicó en la sección 2.1 es indispensable agregar un nivel más de protección a la fuente en el lado de alto voltaje de ca (ver la fig. 2.1). Esto se consigue agregando los fusibles de autorrestablecimiento, P1 y P2, que se presentan en la fig. 2.10. La selección de este tipo de polyswitch es semejante a la seguida para el polyswitch RX, descrita en la sección 2.6. Una diferencia entre P1 y P2 con RX, es que P1 y P2 operan con valores de ca, mientras que RX lo hace con valores de cd.

La especificación para I_{HOLD} tiene que ser mayor que la corriente normal de operación. La corriente más alta en operación normal que puede circular por P1 y P2 ocurre cuando hay el voltaje mínimo en la línea de 108 Vca y circula en la carga la corriente máxima de 500 mA. Utilizando la relación de transformación tenemos que la corriente normal de operación en el primario es:

$$I_{P1} = I_{P2} = 500 \text{ mA} \times (12 \text{ Vca} / 127 \text{ Vca}) = 47.24 \text{ mA}$$

Idealmente, I_{HOLD} tiene que ser superior a 47.24 mA a la temperatura máxima de operación de 50 °C. La especificación del voltaje máximo tiene que ser mayor que el voltaje superior crítico de 242 Vca. El dispositivo que mejor cumple estas características es el LVR025S-ND del fabricante Raychem, con $I_{HOLD} = 154 \text{ mA}$ y $I_{TRIP} = 560 \text{ mA}$, y $V_{MAX} = 250 \text{ Vca}$.

En la fig. 2.10 se muestra el circuito de la fuente ajustado para funcionar satisfactoriamente tal como se explicó en esta sección.

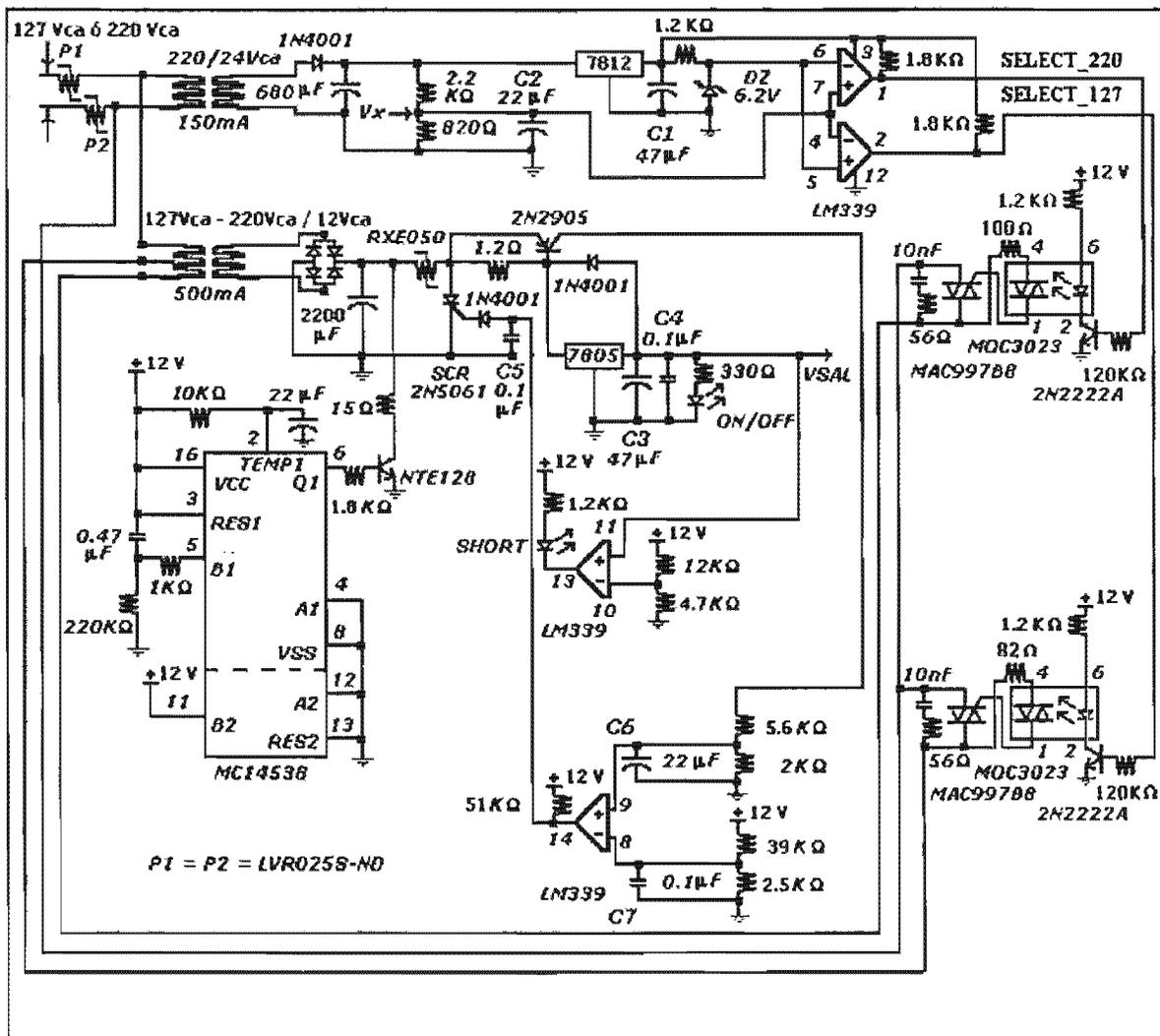


FIG. 2.10 Circuito final de la fuente.

2.8 Caracterización.

En la tabla 2.2 se muestra el comportamiento del circuito final a carga plena, $I_{\text{max}} = 500 \text{ mA}$, aparecen voltajes medidos en diferentes puntos en cada valor de interés del voltaje de línea. El voltaje de entrada de los reguladores, V_{entmin} , es el valor mínimo de cd del voltaje sin regular con rizo, $VCQ1$ y $VCQ2$ son los voltajes medidos en los colectores de los transistores que provocan la conmutación en el primario de T2.

Al variar el voltaje de salida del variac simulando cambios en el voltaje de línea, se encontró que el cambio en la selección del voltaje de línea se produjo en 166 Vca, no importa si comenzamos en 108 Vca y aumentamos a V_{LIN} , o si comenzamos en 242 Vca y disminuimos a V_{LIN} , es decir no importa la dirección del cambio. Es interesante hacer notar que este voltaje de conmutación en la selección no se encuentra en la variación esperada de 108 Vca a 140 Vca, ni tampoco entre 187 Vca y 242 Vca. La tabla 2.2 justifica los valores del circuito muestreador $CLIN$, R2 y R3, y también el voltaje en DZ, de la figura 2.2, seleccionados en la sección 2.6. V_{entmin} es el menor valor registrado en el voltaje de entrada con rizo a los reguladores. Los valores máximos de V_{entmin} se utilizaron para seleccionar los disipadores adecuados de los reguladores.

V_{LIN} (Vca) del variac	V_{entmin} (Vcd) en el 7805	V_{entmin} (Vcd) en el 7812	$V_{\text{pines 4 y 7}}$ (Vcd) en el LM339	$VCQ2$ (Vcd) select-220	$VCQ1$ (Vcd) select-127
108	9.0	14.0	3.8	11.8	0
127	12.6	19.0	4.6	11.8	0
140	13.5	19.0	5.2	11.8	0
187	8.4	26.0	7.2	0	11.8
220	11.0	32.0	8.4	0	11.8
242	12.5	34.0	9.2	0	11.8

TABLA 2.2 Voltajes en diferentes puntos de prueba del circuito final.

VLIN (Vca) del variac	Iprimtot (mAca)	Pe (W)	Ef (%)
108	53.05	5.73	43.63
127	57.28	7.27	34.39
140	60.76	8.51	29.37
187	32.27	6.03	41.46
220	34.06	7.49	33.37
242	37.79	9.14	27.35

TABLA 2.3 Evaluación de la eficiencia de la fuente lineal de voltaje.

En la tabla 2.3 se muestra la evaluación de la eficiencia de la fuente, Ef. Vista la tarjeta de la fuente como una “ caja negra “ que recibe una potencia de entrada rms denotada con Pe, y entrega una potencia máxima en la carga de 2.5 W, la eficiencia se calcula como sigue:

$$Ef = (2.5 \text{ W} / Pe) \cdot 100 \%$$

y

$$Pe = VLIN \cdot Iprimtot$$

Donde Pe es la potencia de entrada en W, Iprimtot es la suma de las corrientes primarias en los transformadores T1 y T2 en miliamperes (mA ca).

Como se observa en la tabla 2.3, en general la eficiencia de la fuente es demasiado baja. Los valores más altos de eficiencia se presentan cuando ocurren los valores mínimos de VLIN en cada modo de operación. La contribución más importante a que la eficiencia se reduzca notablemente son las pérdidas producidas en los transformadores operando a 60 Hz.

En la tabla 2.4 se muestra las pérdidas de potencia en los transformadores operando en vacío. Una forma de tomar conciencia de la magnitud de las pérdidas en los transformadores es medir la corriente primaria en cada uno, sin carga conectada para cada valor de interés de VLIN, y después calcular la potencia recibida en el primario.

VLIN (Vca) del variac	IprimT1 (mAca)	IprimT2 (mAca) select-127	IprimT2 (mAca) select-220	P1 (W)	P2 (W)	PTOT (W)
108	2.52	28.39	-----	0.272	3.07	3.34
127	2.94	35.57	-----	0.373	4.52	4.89
140	2.45	40.41	-----	0.34	5.66	6.01
187	0.64	-----	17.25	0.12	3.22	3.34
220	0.82	-----	22.84	0.18	5.02	5.2
242	2.12	-----	26.30	0.513	6.36	6.87

TABLA 2.4 Evaluación de las pérdidas en vacío de los transformadores utilizados en la fuente.

Aparecen 2 columnas de valores para IprimT2, la marcada con select-127 indica que el voltaje del variac se aplicó entre un extremo y la toma central, tal como opera a 127 Vca, y la marcada con select-220 indica que el voltaje se aplicó entre los extremos del primario, tal como opera a 220 Vca; en ambas columnas se midió la corriente en serie con el variac. Las pérdidas de potencia de en ambos transformadores es el valor de PTOT. Nótese que aún cuando las corrientes no rebasan los 50 mA, tienen un impacto dramático en el aumento de PTOT. De hecho las peores eficiencias en la tabla 2.3 registradas en 140 Vca y 242 Vca, tienen asociadas los valores más altos de PTOT en la tabla 2.4, 6.01 W y 6.87 W, respectivamente. Suponiendo que el valor mínimo de PTOT de 3.34 W que se registrara en los valores más bajos de VLIN, se sostuviera en los valores más altos de VLIN, la eficiencia aumentaría de 29.37 % a $2.5 \text{ W} / (8.51 \text{ W} - 3.34 \text{ W}) \times 100 = 48.35 \%$ en 140 Vca, y de 27.35% a $2.5 \text{ W} / (9.14 \text{ W} - 3.34 \text{ W}) = 43.10\%$.

Las pérdidas en vacío indeseables implícitas en la tabla 2.4 son las pérdidas en el hierro o núcleo incluyen a las pérdidas magnéticas debidas a la corriente de excitación en el núcleo, y a las pérdidas por efecto Joule ocasionadas por las corrientes parásitas en el núcleo.

La corriente de excitación de un transformador contiene muchos componentes armónicos, debido a la permeabilidad muy variable del núcleo. Para la mayoría de las aplicaciones es suficiente despreocuparse de los armónicos y suponer una corriente de excitación senoidal del mismo valor eficaz. Esta corriente puede considerarse formada por una componente de pérdidas en el hierro en fase con la tensión inducida (90° de adelanto respecto al flujo), y una componente magnetizante en fase con el flujo.

Las pérdidas en el hierro en los transformadores de potencia a 60 Hz para aplicaciones electrónicas pueden obtenerse a partir de ciertas curvas empíricas de proyecto, que dan las pérdidas de potencia por unidad de peso del hierro del núcleo, siendo inaccesibles para el usuario final. El proveedor nacional no da a conocer, por considerarlos confidenciales o por que no tiene los medios para evaluarlos, datos como el número de vueltas en el primario y secundario del transformador, comportamiento de las pérdidas en el núcleo con las variaciones en el voltaje de línea, valores de inductancia, etc. En general, todo lo que indican es el voltaje en el secundario a una corriente específica, dado el voltaje nominal de la línea.

Normalmente al fabricante nacional de los transformadores se le proporciona datos del voltaje de entrada, el de salida y la corriente máxima que deben cumplir sus transformadores, en el caso de la fuente lineal de voltaje, se hace necesario anexar el dato de que la corriente primaria de T1 se mantenga lo más cercana posible a 0.64 mA, y la de T2 lo más cercana posible a 17.25 mA, en los valores de interés de VLIN; de ésta forma podría incrementarse un poco más la eficiencia, en particular a 140 Vca y 242 Vca, donde ocurren los valores más bajos, de 29.37 % y 27.35 %, respectivamente.

Capítulo 3. Desarrollo de una tarjeta electrónica para el control de intensidad luminosa para una cabeza de semáforos.

3.1 Antecedentes.

La necesidad de disponer de una tarjeta electrónica para el control de la intensidad luminosa en una cabeza de semáforos nace del hecho de que, sin importar que la cabeza de semáforos tenga como fuente luminosa un foco de halógeno o un arreglo de diodos emisores de luz (leds), con cierta frecuencia se presenta un mal funcionamiento en el controlador de semáforos, cuando éste activa por horario la función nocturna. A continuación se detalla más este planteamiento del problema y su solución.

Durante la noche, no se requiere que las cabezas en una intersección vial enciendan a su máxima intensidad luminosa como en el día, debido a que en la noche deslumbrarían a los conductores de vehículos, provocando accidentes. Así que a las 20:30 h en horario de invierno, o a las 21:30 h en horario de primavera, el controlador activa la función nocturna o de DIM, la cual consiste en fraccionar el voltaje de alimentación de 127 Vca ó de 220 Vca que llega al circuito que alimenta a cada aspecto de la cabeza (luz roja, ámbar o verde). Sin embargo, si el voltaje de línea se encuentra demasiado bajo, cuando se active por horario nocturno la función de DIM, el voltaje de alimentación fraccionado resultante es aún más bajo. Con cierta frecuencia los sensores del controlador que monitorean continuamente el valor del voltaje de línea, interpretan erróneamente que algún aspecto no está presente en la salida del controlador, o lo que es lo mismo que alguna lámpara se encuentra fundida. En tal caso, el funcionamiento del controlador se considera peligroso porque atenta contra la seguridad de la intersección vial, entonces el controlador rompe con la secuencia normal en las salidas de las luces, y se dice, en el argot del tránsito y tráfico vial que manda a la intersección vial a FLASH. En este modo de operación, los aspectos Rojo y /o Ambar se encienden en forma intermitente, hasta que acuda el técnico de campo a la intersección para dilucidar la causa del problema, pues un voltaje de línea demasiado bajo no es la única causa que origina que el controlador mande a la intersección vial a FLASH.

Una manera no tan eficiente de resolver el problema anterior es reprogramar en la memoria EPROM del controlador un voltaje mínimo permisible de línea un poco más pequeño, de modo que al presentarse el subvoltaje de línea habitual durante la noche, no alarme innecesariamente al controlador. Sin embargo, las fluctuaciones del voltaje de línea varían no solo por zonas sino también por horario en el D.F., por lo que habrá controladores que no queden conformes con la reprogramación del nuevo subvoltaje permisible de línea, y seguirán alarmándose innecesariamente. Este problema se agrava aún más si contemplamos la instalación de controladores de semáforos en otras entidades federativas, donde en primera instancia se desconoce por completo cómo son las fluctuaciones del voltaje de línea por zonas y por horario.

Una manera más eficiente de solucionar el problema es inhibir la función de DIM en el controlador, pero incorporarla en el mismo circuito de alimentación de cada aspecto de la cabeza de semáforos, utilizando un sensor fotoeléctrico calibrado de acuerdo al nivel de intensidad luminosa ambiental para el cual se desea que se active la función de DIM; de este modo, inhibiendo mediante programación la intervención del controlador en la función de DIM, se elimina la dependencia en las fluctuaciones del voltaje de línea, y el controlador sólo se alarmará cuando en verdad ocurra un foco fundido. En términos simples la alternativa de solución consiste en convertir la presente función de DIM que se activa por el cambio de horario, por otra que se activa por el cambio en el nivel de intensidad luminosa ambiental.

La fig. 3.1 es un resumen del problema y la alternativa de solución descritas anteriormente. El controlador 1 tiene programado un valor insuficiente del voltaje mínimo tolerable de línea, por lo que envía una señal falsa de detección de foco fundido, DFF, al Centro de Control. En cambio, el controlador 2 tiene inhibida la función de DIM, y gracias al control de intensidad luminosa integrado en cada aspecto de las cabezas de semáforos, no alarma en vano al centro de control; por tanto se ahorran movilizaciones innecesarias de las cuadrillas de mantenimiento hacia la intersección vial en apariencia conflictiva. Nótese que en las carcassas de las cabezas de semáforos del controlador 2 hay colocados sensores fotoeléctricos que mandan información sobre el nivel de luminosidad ambiental hacia cada control de intensidad luminosa de cada aspecto. Cada control de intensidad luminosa se encuentra en el interior de la carcassas de la cabeza, tres controles por cabeza, y no son visibles en la fig. 3.1.

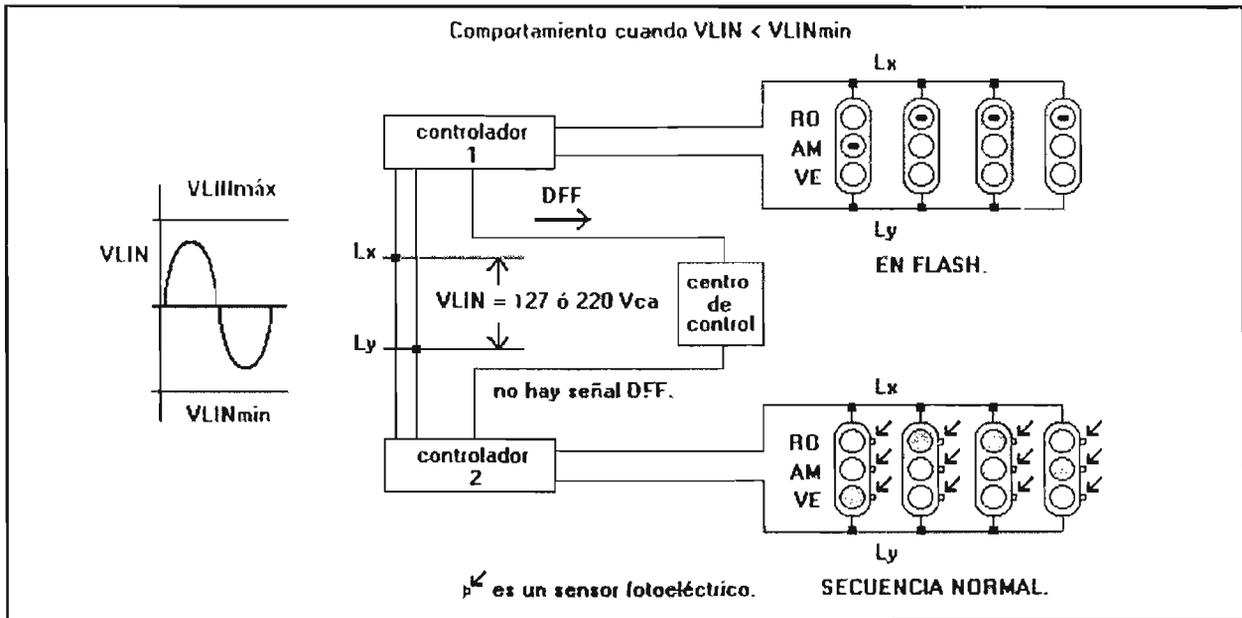


FIG. 3.1 Resumen del problema y la alternativa de solución.

En la actualidad, el tipo de cargas utilizadas en la mayoría de los controladores de semáforos consisten de cabezas de semáforos que utilizan como fuente luminosa, para cada aspecto, un foco de halógeno de la marca Phillips, modelo PKX22S que consume 5 A alimentados con 10 Vca. Recientemente, se han instalado cabezas que utilizan arreglos en paralelo de leds, cada aspecto consume 300 mA con 18 Vcd.

$$(300 \text{ mA})(18 \text{ Vcd}) = 5.4 \text{ W}$$

Es seguro que en futuros proyectos de instalación de semáforos la producción se oriente exclusivamente en cabezas basadas en leds, excluyendo de la producción a las cabezas basadas en focos de halógeno. Una razón es la gran diferencia en potencia que consume la carga 50 W versus 5.4 W. La otra razón que tiene un impacto a largo plazo sobre los costos del mantenimiento, es la gran diferencia en la vida útil promedio de la fuente luminosa; un foco de halógeno tiene una vida útil de 8000 h, casi de 1 año, mientras que un led tiene una vida útil de 100000 h, un poco más de 11 años. Además cuando un foco de halógeno se funde todo el aspecto queda fuera de operación, en cambio cuando un led se funde el resto del arreglo puede aún mantener en operación al aspecto. Por tanto, el control de intensidad luminosa debe orientarse al manejo de leds (cargas de cd), y no al manejo de focos de halógeno (cargas de ca).

Las especificaciones técnicas del control de intensidad luminosa para la cabeza de semáforos a desarrollar son las siguientes:

- Que alimente adecuadamente a cada aspecto de una cabeza de leds (carga de cd) el cual tiene un consumo máximo de 300 mA.
- Que proporcione un voltaje máximo de alimentación (a la carga de cd) VDIU, durante el día, y un voltaje mínimo de alimentación (a la carga de cd) VDIM, durante la noche; según el nivel de intensidad luminosa del medio ambiente.
- Que tenga selección automática del voltaje de línea 127 Vca – 220 Vca, sin pérdida o aumento en la intensidad luminosa resultante.
- Que tenga una electrónica restringida a ocupar un área de 10 cm X 10 cm = 100 cm² para que pueda colocarse en el interior de la carcasa de la cabeza.

3.2 Diagrama a bloques del control de intensidad luminosa.

La fig. 3.2 es un diagrama auxiliar para explicar el funcionamiento del control propuesto. El circuito del sensor fotoeléctrico responde a la incidencia de la luz ambiental con un voltaje análogo Vsens, el cual pasa por el acondicionador de señal convirtiéndolo en una señal digital VSENS, la cual se aplica como entrada al circuito lógico. Durante el ensamble de la cabeza de semáforos, el obrero coloca un puente (jumper) en cualquiera de las otras 3 entradas del circuito lógico. Al leer la entrada seleccionada por el obrero, el circuito lógico se entera si el control requerido es para un aspecto rojo, verde o ámbar, ya que los voltajes de umbral en la conmutación hacia los aspectos de led's, diurno VDIU y nocturno VDIM, donde $VDIU > VDIM$, son en principio, diferentes para cada aspecto. Según el valor de VSENS, el circuito lógico sabe si tiene que derivar hacia el arreglo de leds del aspecto de la cabeza, el voltaje diurno o nocturno; es decir, si VOUT debe tener el valor de VDIU (diurno) o de VDIM (nocturno). Las salidas del circuito lógico habilitan una parte del selector de resistencias. Hay seis entradas al selector de resistencias, pues requerimos un par de voltajes, diurno y nocturno, para cada aspecto. Este selector está compuesto básicamente de un grupo de interruptores analógicos, cada uno con una entrada de habilitación, la cual coincide con cada salida del circuito lógico, estos interruptores analógicos no están presentes explícitamente en el diagrama de la figura 3.2. El selector, siempre, conecta solo una de sus resistencias entre la tierra de la tarjeta y la terminal de ajuste del regulador de voltaje variable denotada con ADJ; el valor de esta resistencia junto con el valor de la resistencia fija ubicada entre la terminal de salida del regulador y su terminal de ajuste, RFIJA, determinan el valor de VOUT. Si el regulador de voltaje es lineal, la corriente derivada hacia tierra, I_x es prácticamente constante, y además I_x es mucho menor que la corriente entregada a la carga I_L .

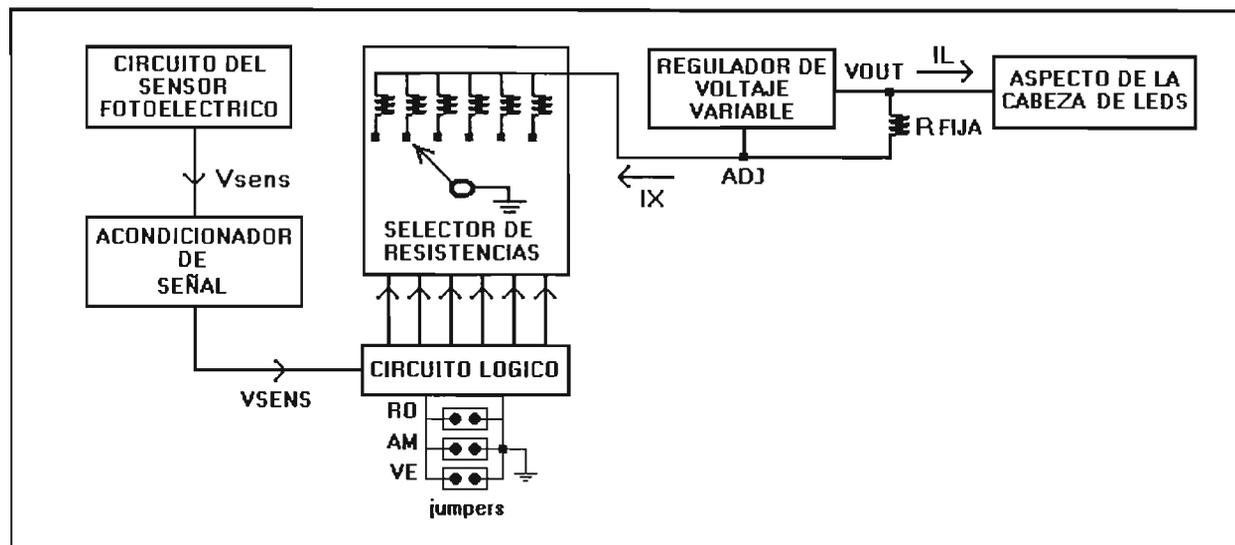


FIG. 3.2 Diagrama a bloques del control de luminosidad.

3.3 Diseño de la tarjeta del control.

Necesidad de incluir un comparador con histéresis.

No importa que se utilice como sensor un fototransistor o una fotorresistencia, finalmente el sensor entrega un valor de voltaje análogo acorde al nivel de intensidad luminosa ambiental recibido. Para realizar el control digital interesan sólo dos valores análogos del voltaje de salida del circuito del sensor fotoeléctrico, V_{sens} , un valor es: V_{T-} , asociado a un nivel máximo de intensidad luminosa ambiental durante el día, voltaje de conmutación mínimo; y V_{T+} , asociado a un nivel mínimo de intensidad luminosa ambiental durante la noche, voltaje de conmutación máximo. Por supuesto que el sensor entrega valores $V_{sens} < V_{T-}$, rango en el que no debe estar atenuado el voltaje hacia los leds (función diurna o de DIU) ó $V_{sens} > V_{T+}$, rango en el que debe estar atenuado el voltaje hacia los leds (función nocturna o de DIM) ó $V_{T-} < V_{sens} < V_{T+}$ rango en el que puede estar la función diurna o nocturna activa.

Tenemos que impedir que algún evento externo esporádico haga que el control conmute innecesariamente el voltaje de salida hacia los leds. Si está presente la función DIU, y pasa una nube ocultando parcialmente al sol, el control podría pasar a la función DIM, quisiéramos que conmutara solo hasta que V_{sens} aumente su valor a tal grado de que alcance el valor de V_{T+} , o si está presente la función DIM, y se enciende algún letrero publicitario cercano, el control podría pasar a la función DIU, quisiéramos que conmutara solo hasta que V_{sens} disminuya su valor a tal grado de que alcance el valor de V_{T-} . En conclusión, V_{sens} antes de pasar a la entrada del control digital ó circuito lógico, tiene que pasar por un circuito que tenga histéresis, es decir una característica de memoria.

Así el circuito que necesitamos para acondicionar la señal V_{sens} es un comparador con histéresis o disparador Schmitt, el cual utiliza la retroalimentación positiva para tener un comportamiento de memoria binario. En la fig. 3.3 se muestra una variedad de lazos de histéresis que se pueden encontrar como salida en una variedad de comparadores con histéresis, V_{T-} es el voltaje de umbral inferior que correspondería a una salida igual a V_{DIU} , V_{T+} es el voltaje de umbral superior que correspondería a una salida igual a V_{DIM} ; V_i es el voltaje de entrada al comparador, el cual es una

parte del acondicionador de señal que correspondería a V_{sens} de la fig. 3.2; y V_o es el voltaje binario de salida que correspondería a la entrada del circuito lógico V_{SENS} de la fig. 3.2. Las expresiones para V_{T+} , V_{T-} y V_o dependen de la configuración específica de comparador.

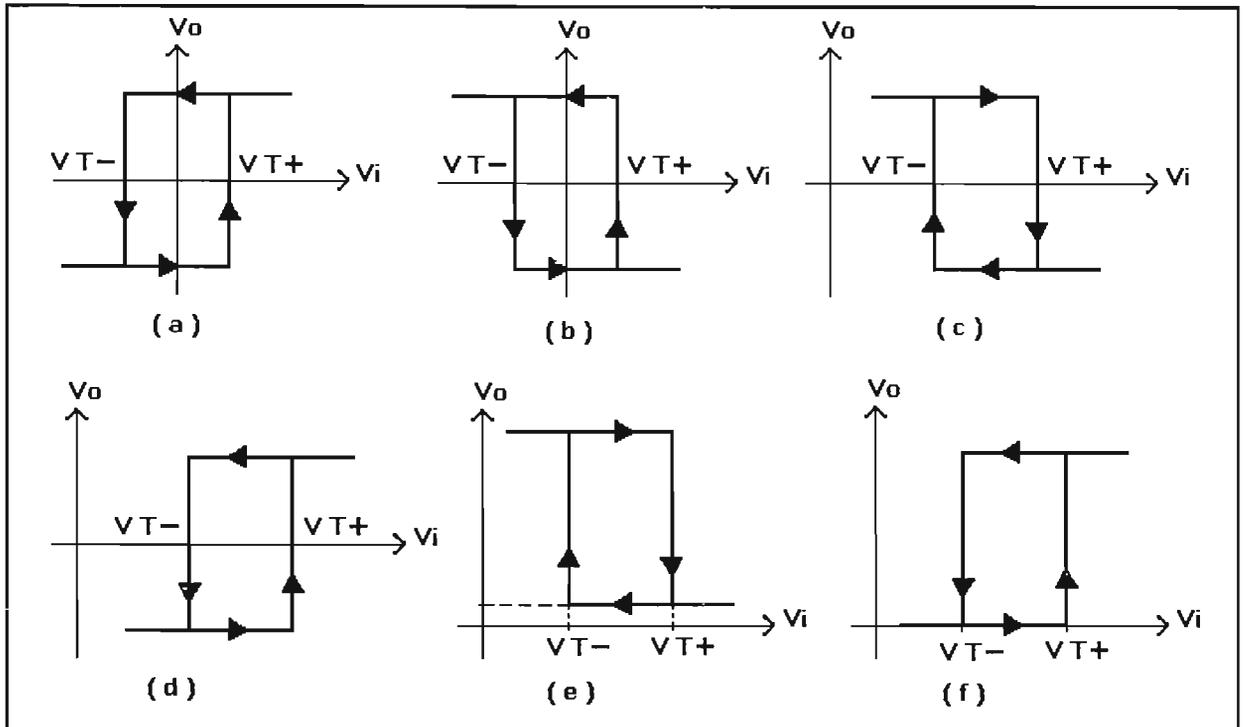


FIG. 3.3 Variedad de lazos de histéresis para el comparador.

La selección más fácil que se nos podría ocurrir por su pronta disponibilidad, es utilizar algún disparador Schmitt de circuito integrado comercial, como el 7414, cuyo lazo de histéresis se muestra en la fig. 3.3 (e), y que tiene fijos V_{T-} en 0.85 V, y V_{T+} en 1.66 V, su estado alto está en 3.3 V, y su estado bajo en 0.2 V. Pero necesitamos un disparador donde puedan moverse a conveniencia los valores de V_{T-} y V_{T+} , para que puedan adecuarse a los valores de V_{sens} que entrega el sensor, por lo que descartamos la opción (e). Los disparadores Schmitt basados en un amplificador operacional tienen valores de V_{T-} y V_{T+} susceptibles de programarse, y por consiguiente de adecuarse a la aplicación. Así que ya sabemos de qué tipo es el comparador a utilizar; falta seleccionar su lazo de histéresis, pues éste determina su configuración. Los lazos (a), (b), (c) y (d) también se descartan porque para que la salida del amplificador operacional excursione a través de un valor positivo y negativo, necesita que se alimente con una fuente positiva y otra negativa; la misma precaución debe tomarse para alimentar al sensor para asegurar que el rango de V_{sens} sea bipolar, es decir que excursione a través de valores positivos y negativos, como requieren los lazos; no deseamos utilizar una fuente negativa de alimentación, pues requeriría de un devanado extra en el transformador de alimentación, el cual lo vuelve más voluminoso, y junto con su regulador de voltaje negativo correspondiente, atentan contra el área permisible para la tarjeta. La opción correcta es la (f), porque el amplificador operacional y el sensor con rango de V_{sens} unipolar, restringido a excursionar solo a través de valores positivos, requieren de una sola fuente positiva.

En la fig. 3.4 se muestra la configuración de amplificador operacional que produce el lazo de histéresis de la fig. 3.3 (f). Las ecuaciones de comportamiento de este circuito que se muestran

también en la fig. 3.4, ponen en evidencia que los voltajes de umbral dependen de los siguientes factores:

1. El nivel de cd de V_x establecido por una fuente externa en la terminal inversora afecta a ambos voltajes de umbral V_{T+} y V_{T-} .
2. El valor del voltaje positivo al cual se satura el amplificador operacional, E , el cual afecta al voltaje de umbral superior V_{T+} .
3. Los valores de las resistencias R_1 y R_2 afectan a ambos voltajes de umbral V_{T+} y V_{T-} .
4. La expresión para V_{T-} ideal, ecuación (3.2) de la fig. 3.4, no es del todo exacta porque hace falta agregar un término que incluya el efecto de que el amplificador operacional se satura hacia abajo en un valor cercano a 0 V, pero no exactamente en cero. Realmente ésta expresión debe escribirse así:

$$V_{T-} = R_1 \cdot \text{Err} / R_2 + (1 + R_1 / R_2) \cdot V_x$$

Donde Err es un valor de saturación hacia abajo de unas centenas de milivolts. Esta es la ecuación (3.3) de la fig. 3.4.

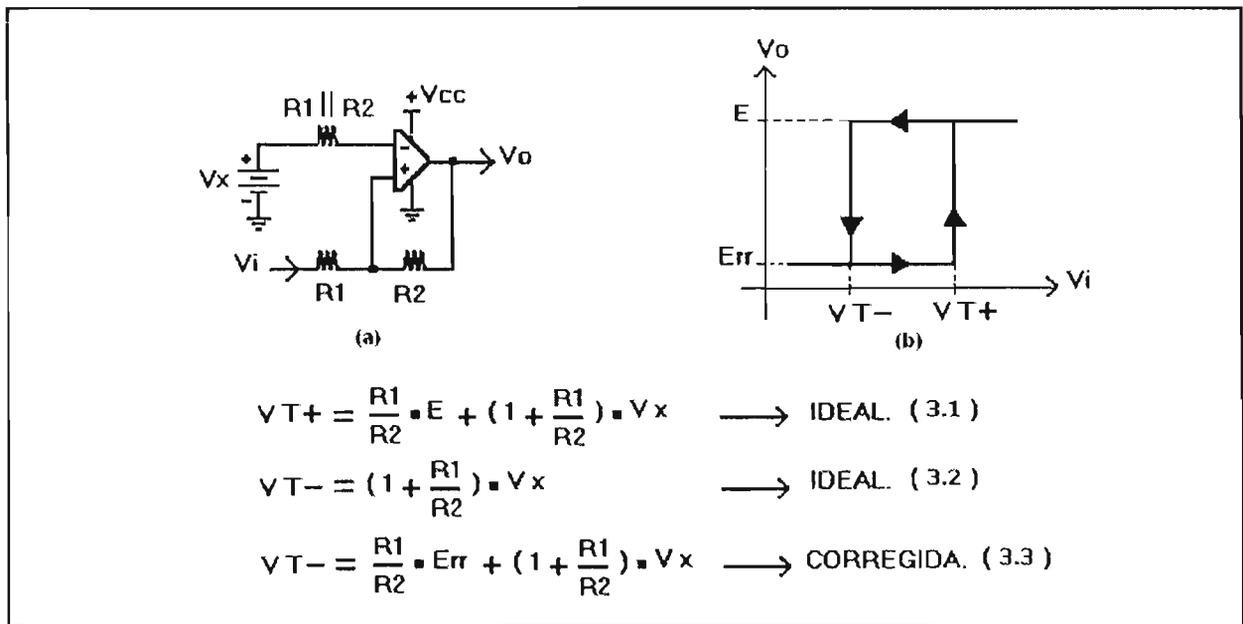


FIG. 3.4 Configuración seleccionada del disparador Schmitt.

Una manera de abordar el diseño del disparador es producir experimentalmente una serie de circuitos diferentes que tengan lazos de histéresis diferentes entre sí, derivados todos del mismo circuito base de la fig. 3.4. El circuito experimental utilizado para producir 34 disparadores diferentes candidatos a recibir la señal del sensor fotoeléctrico, se muestra en la fig. 3.5, aquí V_x es el valor de cd de la fig. 3.4, y V_y hace las veces de la salida que entrega el sensor V_{sens} .

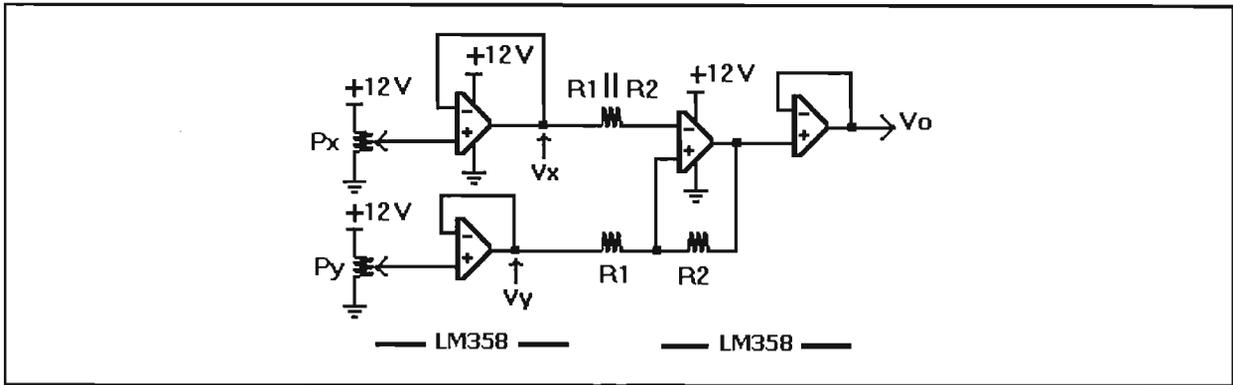


FIG. 3.5 Arreglo experimental para generar el catálogo de comparadores.

Consideramos cuatro conjuntos de valores para R_1 , R_2 y $R_1 \parallel R_2$, y en cada uno aumentamos el valor de V_x en pasos de 0.5 V variando el potenciómetro P_x , comenzando con 3 V. En cada caso, registramos los valores de V_y , que son V_{T+} y V_{T-} , en los cuales cambia el estado de V_o . Una vez ajustado el valor de V_x , variamos el potenciómetro P_y hasta encontrar un valor tal para V_y en que V_o cambia de bajo a alto (transición indicada en la tabla con \uparrow), este es el valor de V_{T+} . Después variamos P_y en sentido contrario hasta que V_o cambie de alto a bajo (transición indicada en la tabla con \downarrow), este es el valor de V_{T-} . Los resultados obtenidos están registrados en las siguientes tablas.

Circuito	V_x (V)	V_y (V)	V_o
1	3.0	3.0	\uparrow
		1.6	\downarrow
2	3.5	4.0	\uparrow
		3.2	\downarrow
3	4.0	4.8	\uparrow
		3.6	\downarrow
4	4.5	5.2	\uparrow
		3.2	\downarrow
5	5.0	5.8	\uparrow
		4.0	\downarrow
6	5.5	6.6	\uparrow
		4.6	\downarrow
7	6.0	7.0	\uparrow
		5.2	\downarrow
8	6.5	7.6	\uparrow
		5.6	\downarrow
9	7.0	8.2	\uparrow
		6.3	\downarrow
10	7.5	8.8	\uparrow
		6.8	\downarrow

TABLA 3.1. Muestra diez disparadores diferentes con $R_1 = 3.2 \text{ K}\Omega$, $R_2 = 12 \text{ K}\Omega$ y $R_1 \parallel R_2 = 1.8 \text{ K}\Omega$.

Circuito	V _x (V)	V _y (V)	V _o
—	3.0	4.2	↑ ↓
—	3.5	5.2	↑ ↓
1	4.0	5.8 0.7	↑ ↓
2	4.5	6.5 1.6	↑ ↓
3	5.0	7.1 3.2	↑ ↓
4	5.5	7.8 3.0	↑ ↓
5	6.0	8.6 3.8	↑ ↓
6	6.5	9.4 4.6	↑ ↓

TABLA 3.2. Muestra seis disparadores diferentes con $R_1=4.7\text{ K}\Omega$, $R_2=10\text{ K}\Omega$ y $R_1||R_2=3.3\text{ K}\Omega$.

Circuito	V _x (V)	V _y (V)	V _o
1	3.0	3.5 0.9	↑ ↓
2	3.5	4.2 1.7	↑ ↓
3	4.0	4.9 3.3	↑ ↓
4	4.5	5.5 3.8	↑ ↓
5	5.0	6.1 3.5	↑ ↓
6	5.5	6.7 4.1	↑ ↓
7	6.0	7.2 4.6	↑ ↓
8	6.5	8.0 5.4	↑ ↓
9	7.0	8.6 6.1	↑ ↓
10	7.5	9.4 6.6	↑ ↓

TABLA 3.3. Muestra diez disparadores diferentes con $R_1=5.6\text{ K}\Omega$, $R_2=22\text{ K}\Omega$ y $R_1||R_2=4.7\text{ K}\Omega$.

Circuito	V_x (V)	V_y (V)	V_o
—	3.0	—	↑ ↓
1	3.5	4.3 1.3	↑ ↓
2	4.0	5.2 1.9	↑ ↓
3	4.5	5.8 3.5	↑ ↓
4	5.0	6.4 3.2	↑ ↓
5	5.5	7.0 3.8	↑ ↓
6	6.0	7.6 4.3	↑ ↓
7	6.5	8.4 5.2	↑ ↓
8	7.0	9.4 6.2	↑ ↓

TABLA 3.4. Muestra ocho disparadores diferentes con $R_1=5.6\text{ K}\Omega$, $R_2=18\text{ K}\Omega$ y $R_1||R_2=3.9\text{ K}\Omega$.

Se seleccionó al LM358, amplificador operacional doble, porque es apto para polarizarse con una sola fuente de voltaje. Los disparadores que están marcados en la columna de V_y con el símbolo — son eliminados, no se consideran como candidatos. La razón es que la transición ↓ se presentó cuando se midió un voltaje de unas decenas de milivolts en V_y , mientras que en P_y , a la entrada del amplificador operacional, se midió exactamente 0 V. Esta diferencia se debe a la presencia del voltaje de desbalance de cd de salida característico de un amplificador operacional real. En el apéndice B se explica cómo es posible variando P_x , compensar el voltaje de desbalance de cd a la salida.

Para superar esta no idealidad restringimos el límite inferior para V_x en 4 V en la tabla 3.2, y en 3.5 V en la tabla 3.4. El límite superior para V_x es un valor tal que el V_{T+} de V_y no se aproxime tanto al valor de E para el LM358. El valor medido de E es de 10.8 V, cuando el amplificador se alimenta con 12 V. Como margen de seguridad ya no aumentamos a V_x si el V_o resultante se acerca a 9.5 V. Así $V_o = 9.5\text{ V}$, fija el límite superior para V_x en cada tabla.

Con estos 34 disparadores diferentes disponemos de una base de información para adecuar las características de salida de varios sensores fotoeléctricos comerciales, aunque solo veremos dos de estos, esta información es crucial para no depender de un solo tipo de sensor, de un solo número de parte o de un solo proveedor.

El sensor fotoeléctrico y su acondicionador de señal.

En la fig. 3.6 se muestra al sensor, ya sea una fotorresistencia o un fototransistor, con su salida acoplada al circuito acondicionador de señal, el cual consiste en el comparador de histéresis anteriormente seleccionado, y una serie de diodos de señal pequeña con su extremo conectado a una resistencia que tiene su extremo a tierra. La señal V_{sens} es análoga, y la señal V_{SENS} es digital.

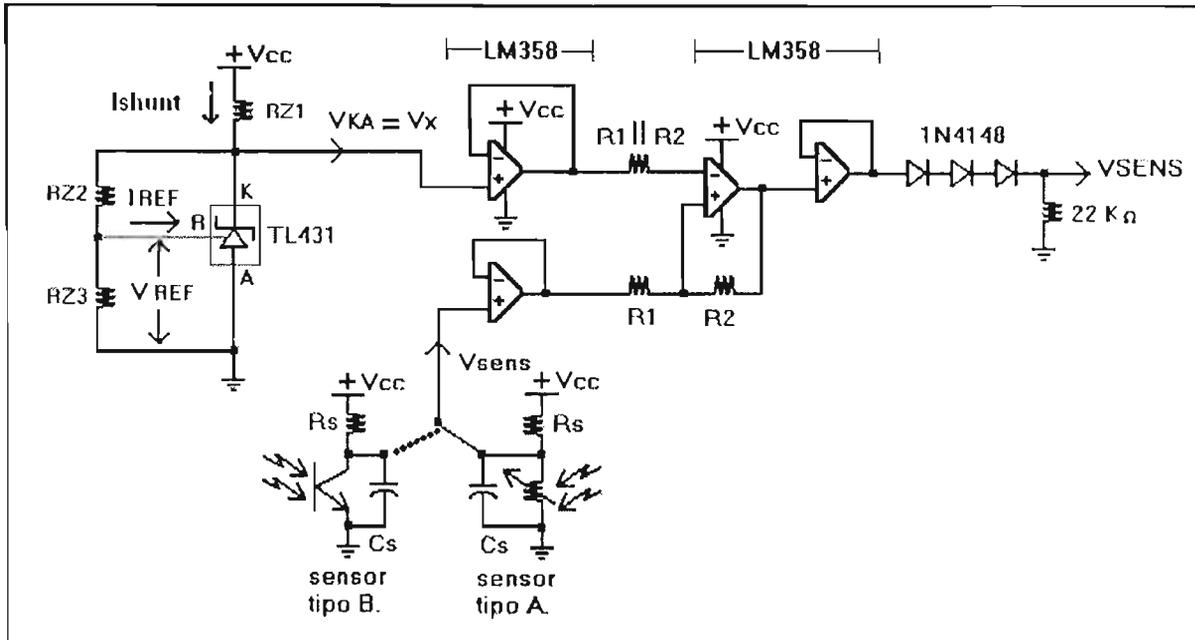


FIG. 3.6 Circuito del sensor fotoeléctrico con su acondicionador de señal.

El interruptor mostrado en la fig. 3.6 no es físico, indica que uno o el otro circuito del sensor puede utilizarse. En la determinación experimental de los circuitos disparadores, al utilizar el circuito de la fig.3.5, se observó lo siguiente:

- ❑ Al aumentar V_y con el propósito de que V_o cambie de bajo a alto, aumentó gradualmente V_o desde 0 hasta 1.4 V, justo antes de que se produjera formalmente la transición \uparrow .
- ❑ Al disminuir V_y con el propósito de que V_o cambie de alto a bajo, justo después de darse la transición \downarrow , V_o no baja hasta cero, se queda en 0.8 V.
- ❑ La salida en alto del LM358 se registró en 10.8 V.

Para asegurar que el circuito lógico que recibe como entrada la señal VSENS en la figura 3.2 no interprete mal un '0' o un '1', agregamos diodos en serie con el fin de bloquear 1.4 V obtenido en la salida del comparador, y por consiguiente también bloquear a 0.8 V. Un diodo de señal pequeña, como el 1N4148, tiene una caída de voltaje en directa de 0.6 V. Si colocamos 3 diodos en serie como se muestra en la fig. 3.6, los 1.4 V no llegan a la resistencia de 22 K, ya que se necesitan un poco más de $3 \times 0.6 \text{ V} = 1.8 \text{ V}$ para que el arreglo serie de diodos conduzca. Con la resistencia aterrizada, se asegura que VSENS sea '0'. Al enviar la salida del comparador en 10.8 V, al extremo de la resistencia de 22 K llegan $10.8 \text{ V} - 1.8 \text{ V} = 9 \text{ V}$, si el circuito lógico que recibe VSENS es del tipo CMOS, interpreta que VSENS vale efectivamente '1'.

Los niveles de intensidad luminosa ambiental que brindan buena visibilidad en las cabezas de semáforos en las intersecciones viales, en por lo menos 10 m atrás de la línea de alto, son en promedio, las siguientes:

- Durante el día su valor mínimo es de 480 Lux. Este valor determina el valor de VDIU del sensor.
- Durante la noche su valor máximo es de 210 Lux. Este valor determina el valor de VDIM del sensor.

Para tener una idea cualitativa de estos niveles de luminosidad, cabe mencionar que en horario de invierno se mide en promedio: 340 Lux a las 7:00 h, 670 Lux a las 7:15 h; 18200 Lux a las 12:00 h; 564 Lux a las 18:00 h y 248 Lux a las 18:15 h; y es evidente que el comportamiento es no lineal. Para las mediciones de luminosidad se utilizó un luxómetro digital con los siguientes datos:

Marca : Meterman
 Modelo : LM631
 Sensor : Fotodiodo de Silicio.
 Rango : 0.01 fc / Lux \rightarrow 20000 fc / Lux
 Iluminación estándar : 420 nm \rightarrow 720 nm
 Precisión bajo una fuente de 2856 °K : \pm 3 % rdg

Los sensores se seleccionaron de acuerdo a su pronta disponibilidad en el mercado local. El proveedor Steren tiene el fototransistor con número de parte en su catálogo de PT1302B/C2, y a la fotorresistencia con código 9P5-1L. En la fig. 3.6 hay un capacitor Cs en paralelo con el sensor; cuando la intensidad luminosa cambia en forma repentina, el voltaje de salida del sensor sin Cs también cambia rápido, de hecho aún cuando el nivel de luz se haya estabilizado, las variaciones de este voltaje continúan por cierto tiempo. Este comportamiento podría causar que el circuito de control interprete mal el nivel de luz y podría seleccionar un voltaje de alimentación equivocado hacia los leds. Es por eso que se agrega Cs = 22 μ F para formar un filtro paso-bajas que envíe hacia tierra esos cambios bruscos en el voltaje que entrega el sensor. La siguiente tabla muestra diferentes circuitos del sensor derivados del tipo A o del tipo B, mostrados en la fig. 3.6, con Vcc = 12 V, con sus voltajes de salida en los valores de intensidad luminosa requeridos.

Rs (K Ω)	I (Lux)	Vsens (V)
3.2	480	5.8
tipo A	210	7.0
3.3	480	4.8
tipo A	210	5.6
4.7	480	3.8
tipo A	210	5.4
8.2	480	3.6
tipo A	210	4.2
10	480	5.2
tipo B	210	8.4

TABLA 3.5. Muestra 5 circuitos para el sensor fotoeléctrico con Cs = 22 μ F y Vcc = 12 V.

Comparaciones realizadas entre las tablas auxiliares para el comparador de histéresis, tablas de la 3.1 a la 3.4, y la tabla auxiliar anterior del circuito del sensor, tabla 3.5, revelan la compatibilidad o necesidad de ajuste en el comparador para poder acoplar ambos circuitos:

- El circuito del sensor tipo A con Vcc = 12 V, Cs = 22 μ F y Rs = 4.7 K Ω , tiene un rango analógico de $3.8 \text{ V} \leq \text{Vsens} \leq 5.4 \text{ V}$ versus $4.0 \text{ V} \leq \text{Vsens} \leq 5.8 \text{ V}$ el que entrega el comparador 5 de la tabla 3.1. Debe ajustarse este comparador para desplazar su lazo de histéresis hacia la izquierda. Las expresiones de VT+ y VT- que están en la fig. 3.4, muestran que una reducción en Vx causan que VT+ y VT- disminuyan, es decir el lazo de histéresis se desplaza a la izquierda. Si se ajusta Vx a 4.9 V, se consigue el lazo deseado.

- El circuito del sensor tipo A con $V_{cc} = 12 \text{ V}$, $C_s = 22 \mu\text{F}$ y $R_s = 8.2 \text{ K}\Omega$, tiene un rango analógico de $3.6 \text{ V} \leq V_{\text{sens}} \leq 4.2 \text{ V}$ versus $3.2 \text{ V} \leq V_{\text{sens}} \leq 4.0 \text{ V}$ que entrega el comparador 2 de la tabla 3.1. Debe ajustarse este comparador para desplazar su lazo de histéresis hacia la derecha. Las expresiones de V_{T+} y V_{T-} que están en la fig. 3.4, muestran que un aumento en V_x causan que V_{T+} y V_{T-} aumenten, es decir el lazo de histéresis se desplaza a la derecha. Si se ajusta V_x a 3.6 V , se consigue el lazo deseado.
- El circuito del sensor tipo B con $V_{cc} = 12 \text{ V}$, $C_s = 22 \mu\text{F}$ y $R_s = 10 \text{ K}\Omega$, tiene un rango analógico de $5.2 \text{ V} \leq V_{\text{sens}} \leq 8.4 \text{ V}$, el cual coincide con el rango del comparador 7 de la tabla 3.4. Por tanto, este comparador es totalmente compatible con el circuito del sensor, por lo que no requiere ajustes.

En la fig. 3.4 se observa que si V_x se mueve debido a cambios en la temperatura, se alteran los valores de los voltajes de umbral produciendo un lazo de histéresis diferente. En el interior de la cabeza de semáforos, un espacio por definición cerrado y aéreo, ocurren cambios bruscos de temperatura de unos $-4 \text{ }^\circ\text{C}$ en invierno a cerca de $48 \text{ }^\circ\text{C}$ en verano. Por tanto, se debe hacer que el valor de V_x sea lo más posible inmune a los cambios de temperatura, es por eso que en el acondicionador de señal de la fig. 3.6 se utiliza el TL431, un regulador shunt de voltaje de precisión para fijar el valor deseado de V_x . El TL431 brinda estabilidad térmica al valor de V_x , la desviación que sufren sus parámetros a través de su amplio margen de operación de $-40 \text{ }^\circ\text{C}$ a $85 \text{ }^\circ\text{C}$, es muy pequeña; para el parámetro V_{REF} es de 30 mV , y para el parámetro I_{REF} es de solo $1.2 \mu\text{A}$.

Por ejemplo, si se desea que V_x que es igual al voltaje entre el cátodo y el ánodo del TL431, V_{KA} en la fig. 3.6, sea de 3.6 V , como lo requiere el ajuste sobre el comparador 2 de la tabla 3.1, primero calculamos R_{Z1} para fijar en el TL431 una corriente I_{shunt} de 10 mA , manteniendo R_{Z2} cortocircuitado y R_{Z3} abierto, y utilizando el valor típico de 3.495 V para el voltaje de referencia V_{REF} , tenemos:.

$$R_{Z1} = (V_{cc} - V_{REF}) / I_{shunt} = (12 \text{ V} - 3.495 \text{ V}) / 10 \text{ mA}$$

$$R_{Z1} = 0.85 \text{ K}\Omega$$

$$R_{Z1} = 1 \text{ K}\Omega \blacktriangleleft$$

Ahora, de la expresión del voltaje entre cátodo y ánodo del TL431, que es la salida regulada igual a V_x :

$$V_{KA} = V_{REF} \cdot (1 + R_{Z2} / R_{Z3}) + I_{REF} \cdot R_{Z2} \text{ ----- (3.4)}$$

Despejamos R_{Z2} :

$$R_{Z2} = (V_{KA} - V_{REF}) / (V_{REF} / R_{Z3} + I_{REF}) \text{ ----- (3.5)}$$

Sea $R_{Z3} = 6.8 \text{ K}\Omega$, sustituyendo el valor típico de I_{REF} que es de $4 \mu\text{A}$, y también los demás valores conocidos, tenemos:

$$R_{Z2} = (3.6 \text{ V} - 3.495 \text{ V}) / (3.495 \text{ V} / 6.8 \text{ K}\Omega + 4 \mu\text{A})$$

$$R_{Z2} = 202.7 \Omega$$

$$R_{Z2} = 200 \Omega \blacktriangleleft$$

Además:

$$R_{Z3} = 6.8 \text{ K}\Omega \blacktriangleleft$$

Todas las resistencias que pertenecen al circuito del sensor fotoeléctrico con su acondicionador de señal de la fig. 3.6 son del tipo de película de metal, ya que tienen una menor tolerancia que las resistencias de carbón, lo cual permite establecer con mayor exactitud el valor de los voltajes en el circuito, además el desplazamiento que puedan sufrir con la temperatura es menor.

Voltajes de alimentación en la función de DIM y DIU.

Las pruebas de intensidad luminosa aplicadas a las cabezas de semáforos de leds del proveedor, nos dan idea sobre los valores del voltaje de salida de cd que debe tener el control de intensidad luminosa. Las medidas de luminosidad se realizaron sobre un aspecto del semáforo, uno a la vez, ubicado el luxómetro a una distancia de 1 m con respecto del centro del aspecto, el cual está conectado al controlador con la función de DIM o DIU activada por horario. Todas las mediciones se ajustaron descontando el error producido por la intensidad de la luz ambiental, la cual fue medida antes de realizar las mediciones; como se muestra en la tabla 3.6.

Con la función de DIM activada.

Aspecto	I _{min} (Lux)	Vent en leds (V)
Rojo	20.0	14.85
Verde	100.0	14.94
Ambar	100.3	17.05

Con la función de DIU activada.

Aspecto	I _{max} (Lux)	Vent en leds (V)
Rojo	79.3	18.08
Verde	433.0	18.01
Ambar	311.0	20.11

TABLA 3.6. Pruebas de luminosidad a aspectos de cabezas de semáforos de leds.

Los valores en la columna de luminosidad dependen de los siguientes factores:

- Del número de leds utilizados en cada aspecto.
- Del tipo de led utilizado en el aspecto.
- De la distribución de leds utilizada en la superficie del aspecto.
- De la intensidad luminosa emitida por cada led como función de su corriente.
- De la temperatura de operación del led.
- De la longitud de onda de la luz emitida que finalmente determina el color de la luz.

Un análisis de la tabla 3.6 revela que los aspectos rojo y verde requieren, en cualquier caso, de los mismos voltajes de alimentación que serán proporcionados por el control de intensidad luminosa. Esta importante observación simplifica de hecho al circuito final, pues de las seis líneas de control que van de la sección lógica al selector de resistencias en la fig. 3.2, solo se necesitan cuatro. De la tabla 3.6, el control debe proveer como voltajes de salida de cd 15 V, 17 V, 18 V y 20 V. Podría pensarse que los voltajes están demasiado próximos entre sí que no vale la pena conservarlos diferentes; sin embargo, una diferencia de voltaje de sólo 2 V ó 3 V tiene un impacto significativo en la diferencia de intensidad luminosa.

El circuito lógico y el selector de resistencias.

La fig. 3.7 muestra al mismo tiempo al circuito lógico y al selector de resistencias que son los bloques constitutivos de la fig. 3.2. Los rectángulos etiquetados representan interruptores analógicos bidireccionales. El CI tipo CMOS CD4066 contiene 4 interruptores de este tipo. La lógica y la aplicación requieren de 4 interruptores para el aspecto rojo y verde, y otros 4 para el aspecto ámbar; para poder manejar 2 voltajes diferentes de salida en cada caso, así que se necesitan 2 chips CD4066, uno para controlar el aspecto rojo y verde, y otro para controlar el ámbar. Los interruptores asociados con el control de los aspectos rojo y verde están etiquetados con RO/VE, los que están asociados con el ámbar están etiquetados con AM, los interruptores que al cerrarse seleccionan la función nocturna están etiquetados con DIM, y los que al cerrarse seleccionan la función diurna con DIU. Los pares de interruptores DIM y DIU constituyen el bloque selector de resistencias de la fig. 3.2, su entrada y salida marcadas con líneas punteadas, indican que su operación afecta al funcionamiento del regulador de voltaje variable, y el resto del diagrama de la fig. 3.7 constituye el circuito lógico de la fig. 3.2.

La entrada de habilitación de cada interruptor es activa alta y cada una tiene conectada una resistencia de $10\text{ K}\Omega$ hacia tierra, para impedir una habilitación errática debida al ruido. Un jumper o puente colocado a la izquierda o a la derecha del circuito determina si se habilitan los interruptores RO/VE ó AM, dependiendo del color del aspecto que se desea en la cabeza de semáforos. Si $V_{SENS} = 1$, se activa la función de DIM en la mitad correspondiente del circuito (el interruptor DIM correspondiente se cierra), y el inversor correspondiente desactiva la función de DIU (el interruptor DIU correspondiente permanece abierto). Si $V_{SENS} = 0$, se activa la función de DIU en la mitad correspondiente del circuito (el interruptor DIM permanece abierto), y el inversor correspondiente activa la función de DIU (el interruptor DIU correspondiente se cierra).

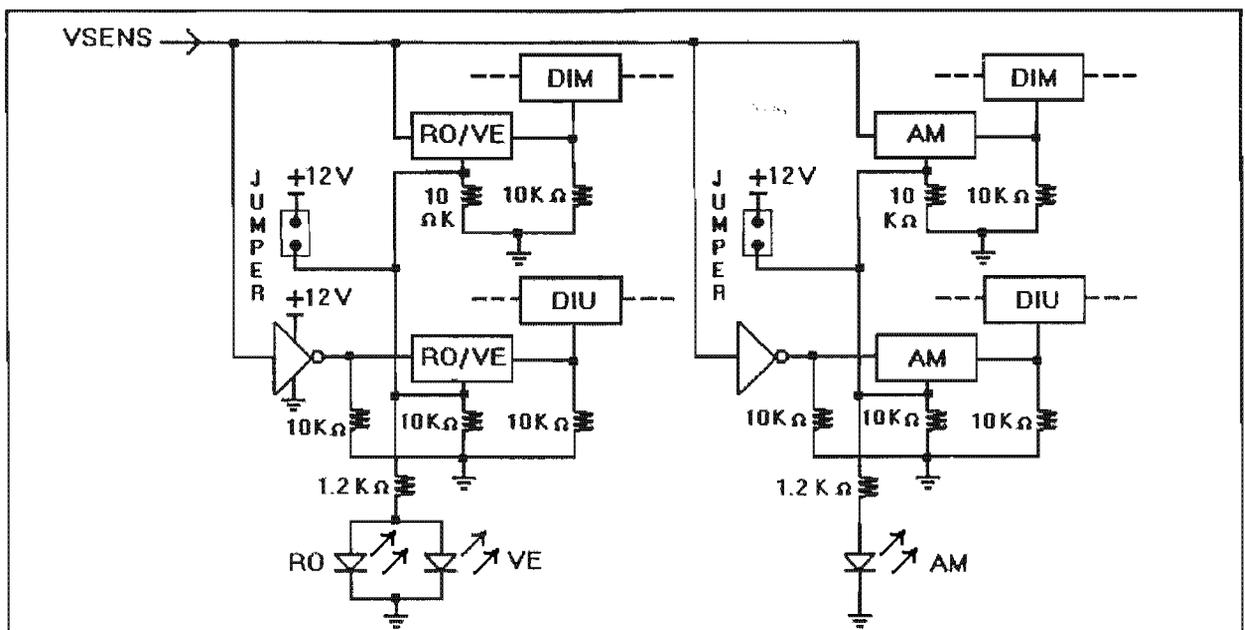


FIG. 3.7 Circuito lógico y selector de resistencias del control.

La fig. 3.8 sirve de apoyo para identificar a las resistencias cuyo valor se calculará después. Aquí se aprecia que dependiendo del interruptor que se cierra, cambia el valor de la resistencia de programación R_T del regulador de voltaje LM317, la que se conecta a tierra a través del cierre del interruptor analógico correspondiente, por lo que el voltaje hacia la carga de leds también cambia. R_2 es una resistencia común en serie con los cuatro interruptores analógicos que son los que finalmente hacen la selección de V_{OUT} . La otra resistencia de programación, R_1 , colocada entre la terminal de ajuste del regulador y su salida, se mantiene fija.

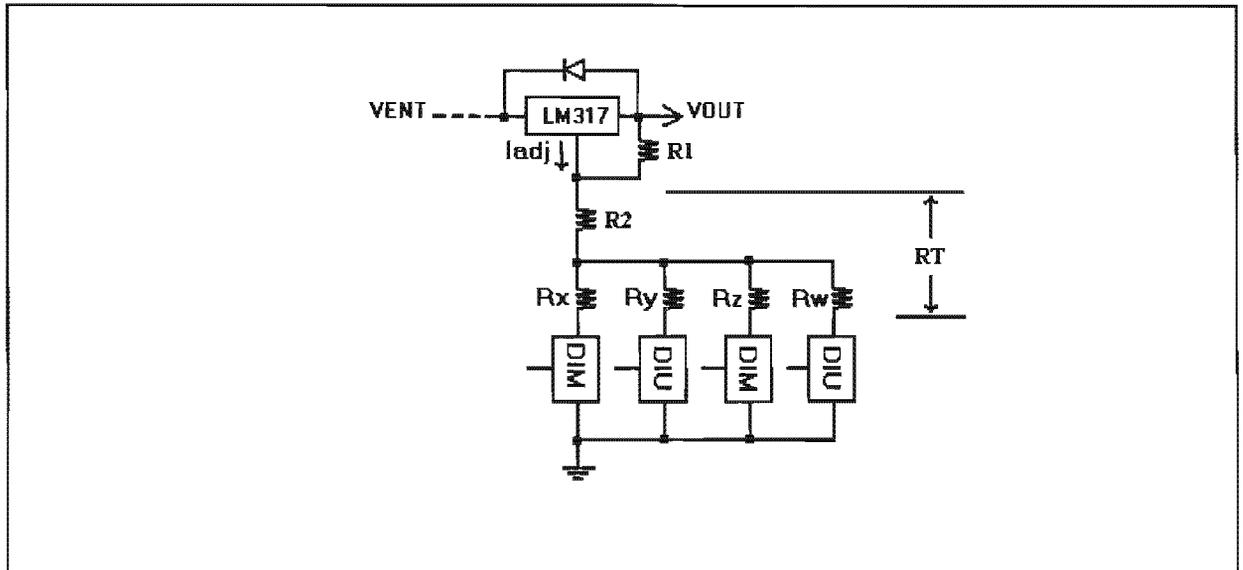


FIG. 3.8 Resistencias relacionadas con la selección del voltaje en la salida.

- Si se cierra el interruptor de DIM para el aspecto rojo o verde, entonces:

$$R_T = R_x + R_2, \text{ y } V_{out} = 15 \text{ V.}$$

- Si se cierra el interruptor de DIU para el aspecto rojo o verde, entonces:

$$R_T = R_y + R_2, \text{ y } V_{out} = 18 \text{ V.}$$

- Si se cierra el interruptor de DIM para el aspecto Ambar, entonces:

$$R_T = R_z + R_2, \text{ y } V_{out} = 17 \text{ V.}$$

- Si se cierra el interruptor de DIU para el aspecto Ambar, entonces:

$$R_T = R_w + R_2, \text{ y } V_{out} = 20 \text{ V.}$$

En cada expresión para R_T se ha despreciado el valor de la resistencia en el encendido del interruptor analógico de selección.

Regresando a la fig. 3.7, asumiendo que el aspecto a ensamblar es rojo, se coloca un jumper en la parte izquierda del circuito, las entradas de habilitación de los interruptores AM, DIM y DIU de la parte derecha se quedan en nivel bajo vía las resistencias de $10 \text{ K}\Omega$, así para cada interruptor de este grupo queda desconectada su salida con su entrada, y en especial DIM y DIU no participan en el establecimiento del valor de R_T , por lo que no tienen efecto en el valor de V_{OUT} . Gracias al

nivel alto impuesto por el jumper en la parte izquierda del circuito, se habilitan los interruptores RO/VE, y el valor de la señal VSENS que puede pasar a través de ellos, define si DIM o DIU conectan su salida con su entrada; si el nivel de luminosidad ambiental requiere que la función de DIM se active, VSENS = 1, quien se habilita es el interruptor DIM, por lo que conecta a Rx en serie con R2, que a su vez selecciona a VOUT = 15 V, por la presencia del inversor, el interruptor DIU permanece abierto; si el nivel de luminosidad ambiental requiere que la función de DIU se active, VSENS = 0, quien se habilita es el interruptor DIU, por lo que conecta a Ry en serie con R2, que a su vez selecciona a VOUT = 18 V, por la presencia del inversor, el interruptor DIM permanece abierto. El circuito de la parte derecha trabaja de una manera semejante a la descrita cuando el aspecto a ensamblar es el ámbar.

Cabe hacer notar que si no se colocara el jumper en ninguna posición en la fig. 3.7, la ruta de la resistencia de programación RT permanecería abierta, en tal caso el LM317 perdería su capacidad de regulación, y el valor del voltaje de entrada sin regular pasaría a VOUT. Este caso anómalo podría ser detectado a tiempo por el obrero que ejecuta el ensamble al observar que los tres leds de la fig. 3.7, montados en la tarjeta del control, permanecerían apagados.

Otro error que podría presentarse durante el ensamble es la colocación de los jumpers en el circuito de la figura 3.7. Esto conduciría a que cuando la función de DIM esté activa, en el valor de RT aparecería Rx||Ry, y durante la función de DIU aparecería Rz||Rw; en ambos casos el valor de VOUT se atenuaría, sería menor que VDIM o VDIU. Este tipo de error se detectaría al observar que los tres leds de la figura 3.7 permanecerían encendidos.

Cálculo y selección de las resistencias del regulador de voltaje variable.

Para el regulador lineal variable LM317, su voltaje de salida está dado por:

$$V_{OUT} = V_{REF} \cdot (1 + R_T / R_1) + I_{adj} \cdot R_T \text{ ----- (3.6)}$$

Donde VREF = 1.25 V es la caída de voltaje a través de la resistencia de programación R1 que va conectada entre la terminal de salida y la de ajuste del regulador, RT es la resistencia total de programación entre la terminal de ajuste del regulador y tierra, y Iadj es aproximadamente de 50 μA, es la corriente hacia fuera de la terminal de ajuste. Si consideramos despreciable el efecto de Iadj, la expresión se simplifica en:

$$V_{OUT} = V_{REF} \cdot (1 + R_T / R_1) \text{ ----- (3.7)}$$

La resistencia de programación RT viene dada por:

$$R_T = R_1 \cdot (V_{OUT} / V_{REF} - 1) \text{ ----- (3.8)}$$

Ahora bien, el valor de R1 puede ser de 120 Ω, 180 Ω, 220 Ω ó 270 Ω, conforme se le exige al LM317 más voltaje en su salida. Seleccionamos:

$$R_1 = 270 \Omega \blacktriangleleft$$

El valor de RT debe variar para producir un VOUT entre 14 V y 21 V, este rango incluye los valores requeridos de VDIM y VDIU mencionados en la página anterior. Utilizando la expresión anterior:

$$\begin{aligned} R_{Tmin} &= 270 \Omega \cdot (14 \text{ V} / 1.25 \text{ V} - 1) = 2754 \Omega \\ R_{Tmax} &= 270 \Omega \cdot (21 \text{ V} / 1.25 \text{ V} - 1) = 4266 \Omega \end{aligned}$$

El valor de R_T incluye a R_2 . Un valor comercial para R_2 , menor que R_{Tmin} es:

$$R_2 = 1.8 \text{ K}\Omega \blacktriangleleft$$

Esto reduce a los extremos de R_T como sigue:

$$\begin{aligned} R_{Tmin} &= 954 \text{ }\Omega \\ R_{Tmax} &= 2466 \text{ }\Omega \end{aligned}$$

R_T debe compensar el valor de la resistencia intrínseca en el encendido R_{ONsw} , del interruptor DIM ó DIU que para el CD4066 varía con su voltaje de alimentación VDD, como sigue:

$$R_{ONsw} = 1300 \text{ }\Omega \text{ a } 5 \text{ V}, 550 \text{ }\Omega \text{ a } 10 \text{ V}, 320 \text{ }\Omega \text{ a } 15 \text{ V}$$

R_{ONsw} reduce el rango calculado para R_T . Además, para establecer el nivel de corriente demandado por la carga a la salida del LM317, podríamos necesitar un poco más de resistencia en R_T . Para no estar limitados seleccionamos un potenciómetro multivoltas de ajuste en R_T :

$$R_T = R_{Tmax} = 2466 \text{ }\Omega \text{ o sea de } 5 \text{ K}\Omega \text{ (potenci6metro de valor comercial m6s pr6ximo)}$$

El ajuste experimental de R_T , define los valores de las resistencias fijas R_x , R_y , R_z y R_w que aparecen en la terminal de ajuste del LM317 en el circuito final de la fig. 3.11.

$$\begin{aligned} R_x &= 1.30 \text{ K}\Omega \blacktriangleleft \\ R_y &= 1.83 \text{ K}\Omega \blacktriangleleft \\ R_z &= 900 \text{ }\Omega \blacktriangleleft \\ R_w &= 1.62 \text{ K}\Omega \blacktriangleleft \end{aligned}$$

Todas las resistencias utilizadas para establecer los requerimientos en el voltaje de salida del LM317 son del tipo de pel6cula de metal.

Selecci6n de los disipadores de calor.

Para el regulador 7812 utilizado en la secci6n autom6tica del voltaje de l6nea en el diagrama del circuito final del control en la fig. 3.11, el disipador es el mismo, el 240-118ABH-22, que para el regulador 7812 en el circuito final de la fuente en la fig. 2.10, ya que la potencia desperdiciada en ambos reguladores est6 asociada con la alimentaci6n a la electr6nica de control exclusivamente; es decir estos reguladores no manejan directamente a la carga principal.

En el caso del regulador LM317 hay que realizar una selecci6n m6s a conciencia. Aplicando el m6todo de selecci6n de disipadores visto en la secci6n 2.6, tenemos:

Se calcula la disipaci6n m6xima de potencia, P_{DMAX} , esperada en base al requerimiento del voltaje y la corriente en el nivel de luminosidad ambiental, y en base a la variaci6n en el voltaje de l6nea, utilizando la ecuaci6n 2.8. Un an6lisis en las tablas 3.7, 3.8, 3.9 y 3.10 de la secci6n 3.5 revela que la disipaci6n m6xima de potencia que el disipador debe ser capaz de transferir en forma de calor, ocurre durante la operaci6n diurna para los aspectos rojo y verde, la cual le corresponde la tabla 3.7, donde se observan los valores m6s altos en el voltaje de entrada del regulador, y en la corriente m6xima de salida, 26.5 V y 300 mA respectivamente que ocurren al voltaje m6s alto de l6nea de 242 Vca. Aplicando la f6rmula 2.8 tenemos:

$$P_{\text{DMAX}} = (V_{\text{ent}} - V_{\text{sal}}) \cdot I_{\text{Lmax}} = (26.5 \text{ V} - 18 \text{ V}) \times 300 \text{ mA} = 2.55 \text{ W}$$

Los siguientes valores fueron calculados y / o estimados en la sección 2.6, los volveremos a utilizar:

$$T_{\text{jmax}} = 117.5 \text{ }^{\circ}\text{C}$$

$$\theta_{\text{jc}} = 5 \text{ }^{\circ}\text{C} / \text{W}$$

$$T_{\text{a}} = 55 \text{ }^{\circ}\text{C}$$

$$\theta_{\text{cs}} = 2 \text{ }^{\circ}\text{C} / \text{W}$$

Se calcula la resistencia térmica entre la cara externa del disipador y el medio ambiente, aplicando la fórmula 2.7.

$$\theta_{\text{sa}} = (T_{\text{jmax}} - T_{\text{a}}) / P_{\text{DMAX}} - \theta_{\text{jc}} - \theta_{\text{cs}} = (117.5 \text{ }^{\circ}\text{C} - 55 \text{ }^{\circ}\text{C}) / 2.55 \text{ W} - 5 \text{ }^{\circ}\text{C} / \text{W} - 2 \text{ }^{\circ}\text{C} / \text{W}$$

$$\theta_{\text{sa}} = 17.51 \text{ }^{\circ}\text{C} / \text{W}$$

Se calcula el aumento máximo esperado en la temperatura entre el disipador y el medio ambiente, aplicando la fórmula 2.9.

$$\Delta T_{\text{samax}} = \theta_{\text{sa}} \cdot P_{\text{DMAX}} = 17.51 \text{ }^{\circ}\text{C} / \text{W} \times 2.55 \text{ W} = 44.65 \text{ }^{\circ}\text{C}$$

En la hoja técnica correspondiente al disipador 252-167AB2-24 del fabricante Wakefield Engineering, se lee que para $P_{\text{DMAX}} = 2.5 \text{ W}$ se tiene un $\Delta T_{\text{samax}} = 30 \text{ }^{\circ}\text{C}$, el cual se encuentra 14°C por debajo del valor calculado. Por tanto el disipador 252-167AB2-24 es adecuado para el regulador LM317 en el control de intensidad luminosa.

3.4 Ajustes de diseño.

Cambios en la sección de selección automática del voltaje de línea.

En la fig. 3.11 se ilustra el diagrama del circuito final del control de intensidad luminosa, nótese que el selector del voltaje de línea es diferente al utilizado en la tarjeta de la fuente vista en el capítulo 2, cuyo diagrama está en la fig. 2.10. Esto es así debido a que el área de la tarjeta de control es menor que la de la tarjeta de la fuente, es decir $100 \text{ cm}^2 < 142.1 \text{ cm}^2$. Esta reducción en el área disponible para el impreso prohíbe el uso de un transformador muestreador como una unidad separada, tal como se presenta en la tarjeta de la fuente. En vez de utilizar dos transformadores en el circuito de la fig. 3.11, solo hay uno con dos secundarios, uno de ellos hace el trabajo de muestreo en el voltaje de línea. La especificación para este transformador es:

$$T = 220 \text{ Vca} / 24 \text{ Vca a } 500 \text{ mA} - 24 \text{ Vca a } 100 \text{ mA} \quad \blacktriangleleft$$

Donde el secundario de 24 Vca a 100 mA es el devanado de muestreo.

Esta nueva sección de selección automática del voltaje de línea requiere de un capacitor de salida extra para proveer el voltaje de cd a la entrada del LM317, dos de $2200 \mu\text{F}$ contra uno de $2200 \mu\text{F}$ utilizado en la fuente, pero el utilizar dos reduce a la electrónica de la selección a un solo trío comparador – optoacoplador – triac principal. Nótese que la red RC que toma una muestra de cd del voltaje de línea es la misma que en la sección de selección automática de la fuente. A

continuación se explica el funcionamiento del selector del voltaje de línea en el control de intensidad luminosa de la fig. 3.11. Para ello también recurrimos a la fig. 3.9 donde se muestra el pre-regulador incluido en la sección de selección automática, el triac principal en la fig. 3.11 está simulado por un simple jumper en la fig. 3.9 (a), como si se tratara de una fuente con selección manual del voltaje de línea, esto es así para facilitar la explicación.

En la operación a 220 Vca el jumper en la fig. 3.9 (a) se encuentra abierto, y ambos capacitores en serie se cargan juntos en cada semiciclo de VLIN. La capacitancia equivalente que participa en el filtrado es aproximadamente la mitad del valor de cada capacitor. En cambio, en la operación a 127 Vca el jumper marcado con líneas punteadas en la fig. 3.9 (a) está presente, y solo un capacitor se carga a la vez en cada semiciclo de VLIN; en la fig. 3.9 (b) en el semiciclo positivo se carga C2, y en la fig. 3.9 (c) en el semiciclo negativo se carga C1. La capacitancia equivalente que participa en el filtrado es aproximadamente igual al valor de cada capacitor. Es decir, en la operación a 127 Vca el filtrado es aproximadamente el doble que en la operación a 220 Vca: En VLIN alto se reduce el filtrado y en VLIN bajo aumenta, restaurándose el nivel de cd que se tenía anteriormente sobre la resistencia de carga RL, la cual simula la entrada del LM317. El efecto combinado del comportamiento de las figs. 3.9 (b) y (c), se ilustra en la fig. 3.9 (d); aquí los voltajes adquiridos por cada capacitor en un semiciclo se suman para obtener el voltaje de salida del pre-regulador. Debido a la característica del circuito de la fig. 3.9 (a) con el jumper uniendo las terminales laterales, de doblar el nivel de cd, y en consecuencia compensar su valor anterior cuando el jumper está abierto, se le conoce como “doblador de voltaje”.

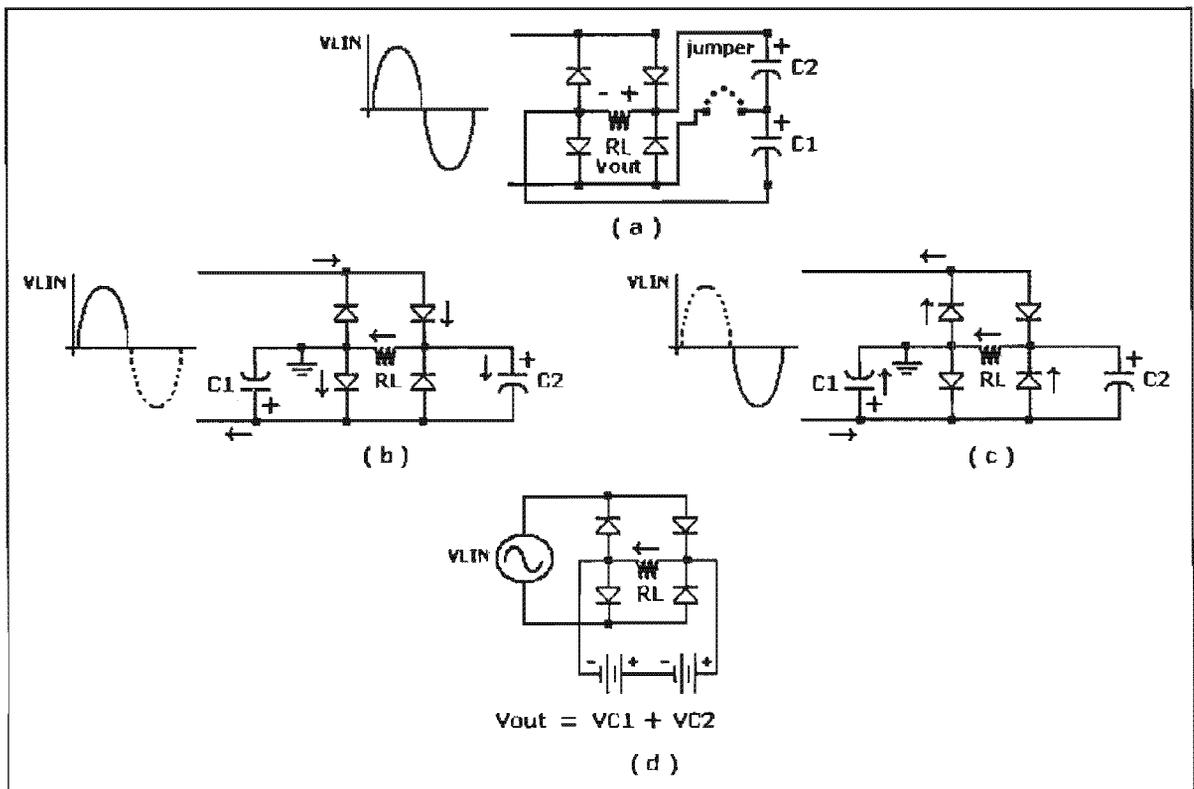


FIG. 3.9 Funcionamiento del pre-regulador de la sección automática del voltaje de línea.

Cuando el circuito de la fig. 3.11 trabaja a 220 Vca, la salida del comparador COMPX es baja, por lo que el triac principal permanece abierto. En tal caso el par de capacitores en la salida del pre-regulador quedan conectados en serie, la capacitancia total se reduce a la mitad del valor en un

capacitor individual, y el voltaje de cd a la entrada del LM317 se obtiene de la manera usual a como ocurre en un rectificador de onda completa.

Cuando el circuito de la fig. 3.11 trabaja a 127 Vca, la salida del comparador COMPX cambia a alto, por lo que el triac principal se enciende, es como si el jumper en la fig. 3.9 (a) uniera las terminales laterales. Las figs. 3.9 (b) y (c) describen el funcionamiento para este caso, en esas figs. el circuito del pre-regulador aparece dibujado en una forma más conveniente, la fig. 3.9 (b) para el semiciclo positivo y la fig. 3.9 (c) para el negativo. Consideremos el semiciclo positivo, la corriente de la línea se deriva una parte a la carga y otra parte carga al capacitor C2, en lo que respecta a C1 éste retiene parte de la carga adquirida durante el semiciclo negativo anterior, y debido a que C1 está en paralelo con un diodo en conducción prácticamente no recibe una carga extra. En el semiciclo negativo, la corriente de la línea se deriva una parte a la carga y otra parte carga a C1, y C2 conserva parte de su carga adquirida en el semiciclo positivo anterior, y no se carga más porque está en paralelo con un diodo en conducción. En cualquier semiciclo, el voltaje Vout en RL siempre es la suma de los voltajes en cd de los capacitores, como se resume en la fig. 3.9 (d). Así el circuito de la fig. 3.9 (a) se comporta como un duplicador del voltaje de cd a la entrada del LM317.

La compensación de cd que realiza el circuito pre-regulador al cambiar el valor de VLIN, puede ilustrarse en una forma sencilla cuantitativa. Supóngase que se descarta la variabilidad en la corriente de carga producida por el LM317, es decir que RL es muy grande, y que VLIN está en 220 Vca. Entonces de acuerdo con la especificación dada anteriormente del transformador T, a la entrada del LM317 llega, vía los capacitores, un nivel de cd igual al valor pico del voltaje secundario, es decir $24 \text{ Vca} \times 1.4142 = 33.94 \text{ Vcd}$. Por otra parte, la relación de transformación de T es $24 \text{ Vca} / 220 \text{ Vca} = 0.109$. Ahora, cuando VLIN está en 127 Vca, el nuevo valor del voltaje en el secundario es de $127 \text{ Vca} \times 0.109 = 13.84 \text{ Vca}$, que al pasar por el “duplicador de voltaje” su valor pico lo convierte en un nivel de cd de $13.84 \text{ Vca} \times 1.4142 \times 2 = 39.14 \text{ Vcd}$. Entonces, sin importar el valor de VLIN, a la entrada del LM317 llega prácticamente el mismo voltaje filtrado de cd.

En la fig. 3.11 del circuito final el triac principal no requiere snubber ya que conmuta en el lado secundario del transformador donde la amplitud del voltaje de ca es menor, por lo que la tasa de cambio en cualquier punto de la onda de ca es más baja, en especial en los cruces por cero donde se esperaría de por sí el valor más alto para la tasa de cambio, comparado con el que se presenta en los triacs de la fuente del cap. 2, los cuales conmutan sobre VLIN. También por ese voltaje secundario más bajo la resistencia de compuerta en serie con el triac interno del optoacoplador en la fig. 3.11 es mucho más pequeña, de sólo 8.2Ω , comparadas con las correspondientes en el circuito de la fuente.

Necesidad de eliminar el mal funcionamiento nocturno.

Durante la operación nocturna, ocurre un mal funcionamiento porque el control coloca con un retraso en su salida al voltaje de DIM. El voltaje hacia el aspecto de leds, por un corto tiempo, primero pasaba por el valor VDIU, antes de alcanzar el valor correcto de VDIM, provocando una intensidad luminosa inicial más alta que después se atenúa al valor determinado por VDIM. Esto se debe a la presencia del capacitor Cs en el circuito del sensor fotoeléctrico, durante la noche la resistencia efectiva en paralelo con Cs aumenta en exceso, aumentando la constante de tiempo de la señal Vsens a la entrada del comparador. A continuación se explica una alternativa de solución ilustrada en la fig. 3.10, basada en el efecto del problema pero no en la causa del mismo.

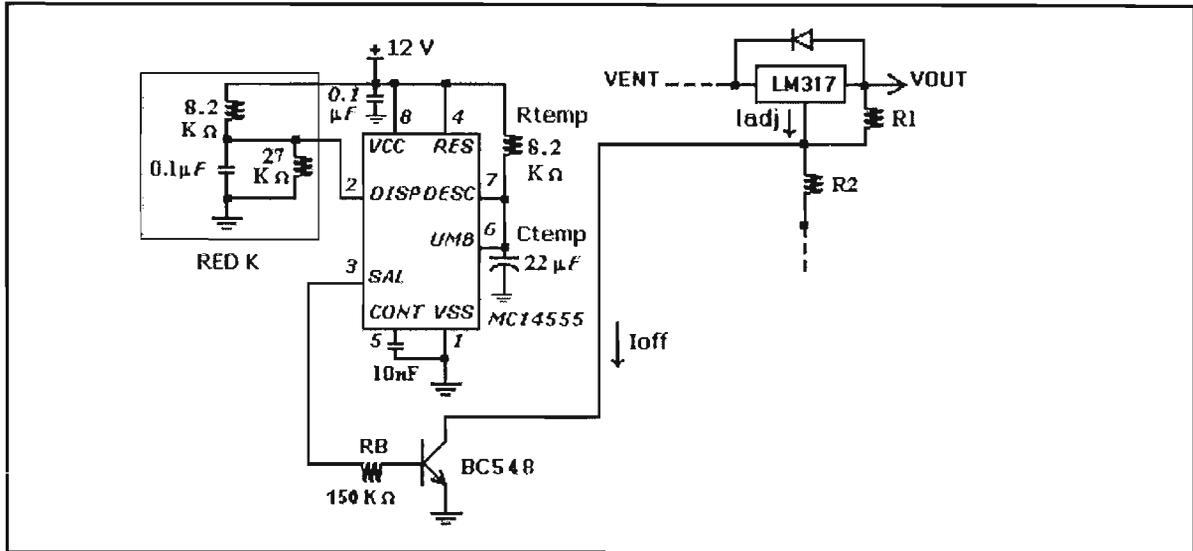


FIG. 3.10 Circuito de reset al encendido.

Se explota la capacidad del LM317 de forzarlo a que se apague aterrizando temporalmente su terminal de ajuste, el tiempo necesario para que el comparador de histéresis produzca el voltaje bajo deseado en operación nocturna en su salida; es decir para que la salida ya no tome en cuenta al voltaje diurno análogo temporal erróneo en la entrada del control en operación nocturna, cada vez que se enciende la tarjeta del control. El reset al encendido de la tarjeta del control se logra apagando temporalmente al LM317.

La red K proporciona un pulso negativo de disparo hacia el monoestable cada vez que ocurre el encendido de la tarjeta del control. Después del disparo, el voltaje en la terminal 2 del MC1455 se fija en cerca de 6 V. Se prefiere la versión CMOS del 555 que la bipolar debido a que es más inmune al ruido.

Las pruebas nocturnas revelaron que con un reset al encendido de cerca de 200 ms, el cambio de luminosidad en el aspecto de leds de alto a su valor correcto bajo, ya no es apreciable visualmente. Con los valores en los componentes de temporizado en la fig. 3.10, tenemos que el tiempo en alto en la salida del monoestable es de:

$$T_{reset} = 1.1 \times R_{temp} \times C_{temp} = 1.1 \times 8.2 \text{ K} \times 22 \mu\text{F} = 198 \text{ ms}$$

El cálculo de RB se basa en el hecho de que durante la señal de reset aplicada a la base del transistor, éste debe saturarse derivando la corriente, I_{off} :

$$I_{off} = V_{REF} / R_1 \text{ ----- (3.9)}$$

Sustituyendo valores en la expresión (3.9), tenemos:

$$I_{off} = 1.25 \text{ V} / 270 \Omega = 4.63 \text{ mA}$$

Luego, el valor de RB es:

$$R_B = (V_{reset} - V_{BE}) / (I_{off} / \beta_{min}) = (8 \text{ V} - 0.7 \text{ V}) / (4.63 \text{ mA} / 100) = 157 \text{ K}\Omega$$

$$R_B = 150 \text{ K}\Omega$$

Donde $\beta_{\min} = 100$ corresponde al transistor BC548, y se tomó el valor menor comercial para RB para que el transistor trabaje sobresaturado.

Enseguida se explica la segunda alternativa de solución basada en la causa del problema que es la que finalmente se implementó en el circuito final.

La presencia de Cs es necesaria para visualizar los niveles de voltaje de Vsens, libres de ruido, para poder obtener con exactitud los valores de VT+ y de VT- en el catálogo de comparadores de la sección 3.3. Sin embargo, la presencia de Cs vuelve demasiado lenta la respuesta del control durante la operación nocturna. Si por un momento eliminamos a Cs en la entrada del comparador, y si la señal de ruido montada sobre Vsens tiene un valor pico – pico mayor que el ancho del lazo de histéresis, entonces la salida del comparador sería errática, y también el voltaje de salida del control, originando un mal funcionamiento. Pero la realidad es que este valor pico – pico es de 200 mV, mientras que el ancho del lazo es de $4\text{ V} - 3.8\text{ V} = 800\text{ mV}$, por tanto eliminar a Cs no produce una salida errática. La eliminación de Cs sí mueve a los voltajes de conmutación $V_{T+} = 4\text{ V}$ y $V_{T-} = 3.2\text{ V}$, a los nuevos valores de $V_{T+} = 3.9\text{ V}$ y $V_{T-} = 3.1\text{ V}$; es decir el lazo se vuelve más angosto, el voltaje de salida conmuta un poco más temprano por la noche y durante el día, pero esto no tiene un impacto significativo en el desempeño del control. Es por eso que Cs se ha eliminado en el circuito final de la fig. 3.11.

En el circuito de la fig. 3.11, durante el ensamble de la cabeza, para el aspecto rojo o verde se coloca un puente entre las terminales 5 y 6 del conector hembra externo, y para el aspecto ámbar se coloca un puente entre las terminales 4 y 5. La alimentación para el aspecto se deriva de las terminales 1 y 2.

Las siguientes tablas muestran la variación de la eficiencia de la tarjeta del control en cada una de sus cuatro condiciones de operación.

VLIN (Vca)	Iprim (mAca)	Ventmin (Vcd) en el LM317	Ventmin (Vcd) en el LM7812	Pent (W)	Ef (%)
108	116.91	21.5	13.0	13.63	43.75
127	120.63	25.0	15.5	15.32	35.25
140	123.74	29.0	18.5	17.32	31.18
187	74.93	19.5	25.5	14.01	21.18
220	83.62	23.5	30.5	18.18	29.70
242	88.30	26.5	33.5	21.37	25.27

TABLA 3.7. Evaluación del circuito con $I_L=300$ mA a $V_{out}=V_{DIU(RO/VE)}=18.0$ V: $P_{OUT}=5.40$ W.

VLIN (Vca)	Iprim (mAca)	Ventmin (Vcd) en el LM317	Ventmin (Vcd) en el LM7812	Pent (W)	Ef (%)
108	20.23	25.0	13.5	3.18	30.73
127	18.45	28.5	16.0	3.34	28.63
140	17.89	32.0	17.5	3.50	26.80
187	15.33	21.5	25.0	3.87	23.34
220	14.79	25.5	30.0	3.25	20.61
242	13.74	28.5	33.0	3.32	20.18

TABLA 3.8. Evaluación del circuito con $I_L=44.4$ mA a $V_{out}=V_{DIM(RO/VE)}=15.0$ V: $P_{OUT}=0.67$ W.

VLIN (Vca)	Iprim (mAca)	Ventmin (Vcd) en el LM317	Ventmin (Vcd) en el LM7812	Pent (W)	Ef (%)
108	75.50	24.0	13.0	8.15	33.99
127	77.20	26.5	16.0	9.80	28.26
140	79.70	32.0	18.0	11.16	24.82
187	51.37	20.50	19.0	9.61	28.82
220	60.93	24.5	30.0	13.40	18.51
242	74.80	28.0	34.0	18.10	15.30

TABLA 3.9. Evaluación del circuito con $I_L=138.5$ mA a $V_{out}=V_{DIU(AM)}=20.0$ V: $P_{OUT}=3.77$ W.

VLIN (Vca)	Iprim (mAca)	Ventmin (Vcd) en el LM317	Ventmin (Vcd) en el LM7812	Pent (W)	Ef (%)
108	23.53	24.0	13.5	3.43	27.12
127	20.91	28.5	16.0	3.65	24.85
140	20.13	32.0	17.5	3.82	23.42
187	17.78	22.0	26.5	3.32	19.85
220	16.21	31.5	26.8	3.57	23.68
242	16.87	29.0	34.0	4.08	16.17

TABLA 3.10. Evaluación del circuito con $I_L=38.70$ mA a $V_{out}=V_{DIM(AM)}=17.0$ V: $P_{OUT}=0.66$ W.

Al igual que con la fuente lineal de voltaje vista en el capítulo 2, las más altas eficiencias se registran en cada modo de operación al valor más bajo de VLIN, y las más bajas eficiencias en el valor más alto de VLIN. Nuevamente, el hecho de que las eficiencias sean en general bajas se debe a la pérdida de potencia del transformador operando a 60 Hz. Nótese que conforme se le exige cada vez menos potencia de salida a la tarjeta del control la eficiencia disminuye, debido a que la potencia de salida se parece más al valor de la pérdida de potencia en el transformador, aunque a éste no se le evaluaron las pérdidas en vacío.

Capítulo 4. Desarrollo de una tarjeta electrónica de prueba para comunicaciones y otra para mantenimiento correctivo de las mismas.

4.1 Antecedentes.

En la fig. 4.1 se muestra el diagrama a bloques de un sistema de comunicaciones vía cable utilizado para coordinar un sistema de controladores de semáforos. Nuestro interés es la sección del módem incluido en este sistema. Sin embargo es conveniente describir brevemente los elementos que componen dicho sistema.

El control y monitoreo del estado del equipo de comunicaciones se realiza desde el Centro de Control con el apoyo de unidades sectoriales denominadas Data Node, también conocidas como Concentradores de Datos, que interactúan directamente con los controladores de semáforos locales. Aunque en la fig. 4.1 se muestra un solo controlador local, realmente puede haber hasta dieciséis de estos coordinados por una unidad Data Node.

En el Centro de Control el usuario interactúa con el sistema de comunicaciones vía una computadora personal PC. El software en la PC que controla las comunicaciones tiene como soporte la sección Hyperterminal, la cual viene incluida en el sistema operativo Windows XP. Desde la PC se puede observar cuales controladores podrían encontrarse en conflicto, y cómo son cambiados los parámetros como la secuencia de fases de los grupos de señal, el tiempo del ciclo y la duración de cada fase en cada controlador local, de acuerdo al plan de horario establecido y al flujo vehicular, si bien el usuario tiene la libertad de cambiar dichos parámetros, ya sea porque un controlador y / o un detector de flujo vehicular se encuentren dañados, previa consulta del estado del sistema o bien debido a la ocurrencia de una situación inusual, donde haya la necesidad de disminuir o bloquear la circulación vehicular en unas áreas y de favorecerla en otras, como por ejemplo durante un siniestro.

La unidad Data Node se compone de un Módem Maestro el cual es programable por el usuario, y hace posible la comunicación entre el Centro de Control y cada Data Node. Los parámetros básicos programables en el Módem Maestro son el número de hilos empleados en la comunicación FSK (la cual utiliza señales binarias moduladas por cambios en la frecuencia, donde a un '1' se le asigna cierta frecuencia y al '0' otra diferente), el número de hilos se fija en dos, y la tasa de datos se fija a 19200 Bauds. En el Centro de Control se encuentra otro Módem Maestro, el cual se comunica con el Módem Maestro del Data Node mediante señales FSK. Para que ambas unidades de Módem Maestro puedan entenderse en el sistema, una debe programarse como Respuesta (Answer) y la otra como Origen (Originate), el significado de estos términos y su importancia se abordan en la sección 4.2.

En el Data Node se encuentra una sección de módems subordinados o esclavos, no programables vía software, a los que se enfoca este trabajo de tesis, y que establecen la comunicación mediante señales FSK con cada uno de los controladores locales; de hecho cada controlador local tiene incluida en su electrónica una sección correspondiente al módem para que se pueda establecer la comunicación. El sistema completo tiene 1200 controladores con dos modelos diferentes de módem. Una parte del sistema, con 400 controladores, utiliza la tarjeta Módem Doble en el Data Node, identificada desde ahora como MD, la cual puede realizar la comunicación con dos controladores a la vez, es por esta característica que se dice que esta tarjeta tiene dos canales, y el resto del sistema, utiliza la unidad Módem Múltiple, denominada en forma abreviada desde ahora como MM, la cual puede realizar la comunicación hasta con dieciséis controladores a la vez, es decir esta unidad dispone de dieciséis canales de comunicación.

En el Centro de Control y en el Data Node el Módem Maestro respectivo controla el flujo de información hacia el Mux / Demux (Multiplexor y Demultiplexor), el cual es configurado a una tasa más baja, 300 Bauds. Esta unidad funciona como un Multiplexor en el Data Node cuando el flujo de la información es direccionado desde el Módem Maestro hacia cada canal del módem esclavo utilizando señales RS - 232, y de ahí la información sale como señales del tipo FSK hacia un controlador local de semáforos en particular. Esta es la trayectoria que seguiría un código de comando. Funciona como Demultiplexor cuando el flujo de la información utilizando señales RS – 232 es de cada módem esclavo, el cual ha recibido la información en señales del tipo FSK de cada controlador local, hacia el Módem Maestro. Esta es la trayectoria que seguiría un código de estado de cada controlador local.

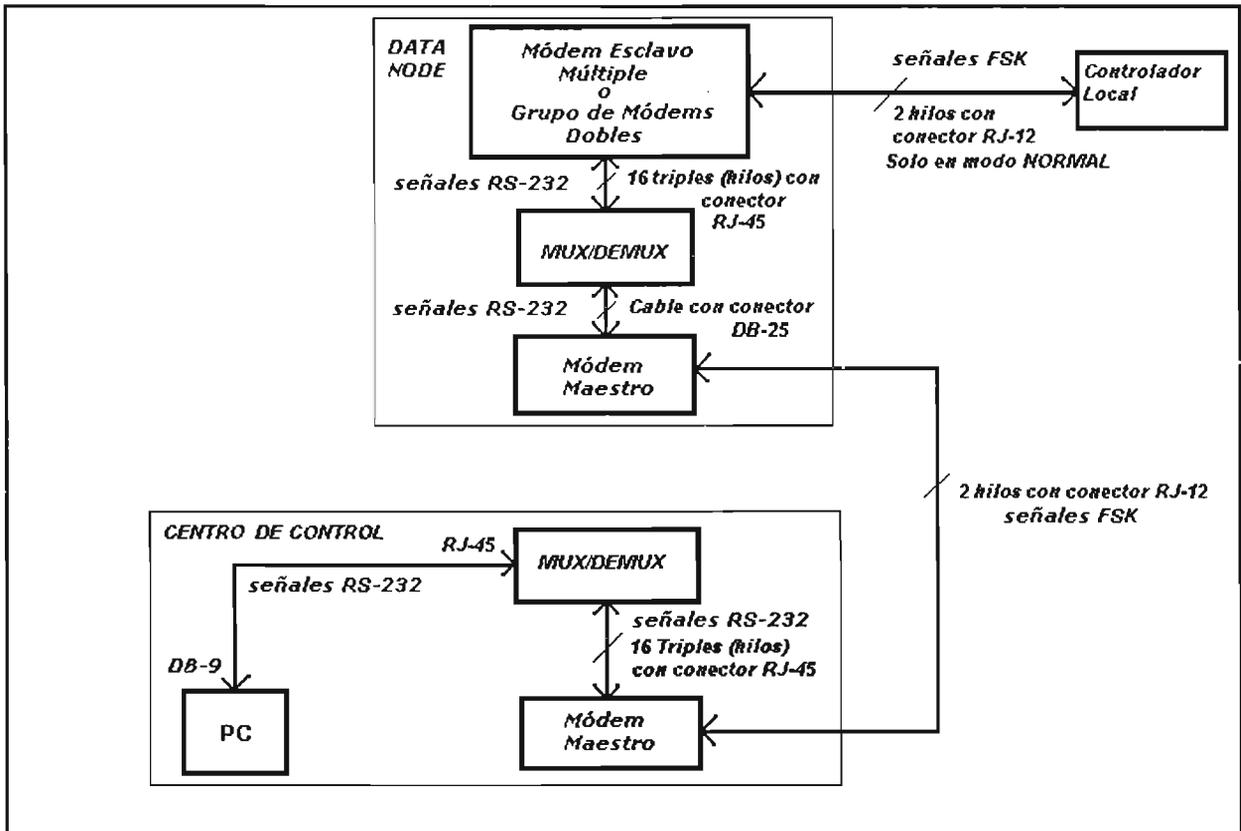


FIG. 4.1 Diagrama simplificado del sistema de comunicaciones.

Este sistema de comunicaciones vía cable no está exento de fallas causadas por la inducción de altos voltajes en sus líneas de comunicación, debido a que en el cableado subterráneo existen cables de distribución de energía eléctrica próximos a las líneas de comunicación de los controladores. Por lo tanto, se requiere del desarrollo de una tarjeta electrónica como apoyo al mantenimiento que sirva para probar las comunicaciones de este equipo, para investigar en forma rápida cuáles canales de la unidad MM o en su caso, del grupo de tarjetas MD, se encuentran dañados, y en qué modo de operación no funcionan si en Lazo (Loop) o en Normal (Norm), ambos modos se explicarán en la sección 4.2.

Por otra parte, existe la necesidad de tener la posibilidad de sustituir parte de las tarjetas MD del sistema de comunicaciones cuando el mantenimiento correctivo así lo amerite, ya sea por daños causados por cortocircuitos, o por choques vehiculares, siniestros o vandalismo contra los Concentradores de Datos que contienen este tipo de tarjetas. Actualmente el proveedor de tales

tarjetas ya no las fabrica. Además, la tarjeta MD indica el modo de operación ya sea en Lazo (Loop) o en Normal (Norm), pero es incapaz de indicarle al técnico de campo cuándo las señales de comunicación RS-232 se encuentran atenuadas o bien no están presentes por estar alguna línea de comunicación abierta en algún punto. No tener esta característica le dificulta al técnico de campo dilucidar la falla en la comunicación: ¿Es la tarjeta MD la que está mal, o la causa del problema está en algún cable de comunicación RS-232? Así, es indispensable contar con una reserva disponible en almacén (stock) de tarjetas sustitutas para el mantenimiento que incorporen la nueva característica de detección de línea abierta o de línea atenuada, teniendo presente disminuir el número de componentes, ya que una tarjeta sustituta más pequeña involucra un gabinete con ranuras para alojar las tarjetas (rack) más pequeño en el Data Node, y por tanto más económico.

El planteamiento anterior del problema nos conduce a enunciar los siguientes objetivos:

- Diseñar una tarjeta electrónica para probar en forma confiable las comunicaciones de cada canal del MM ó MD, uno a la vez, y dicha tarjeta; en modo normal o en modo lazo.
- Desarrollar una tarjeta sustituta del Módem Doble para el stock del mantenimiento que incorpore la característica de detección de línea de comunicación RS-232 abierta o atenuada, aparte de los indicadores del modo de operación en Lazo y en Normal, con el requisito adicional de que contenga un menor número de componentes que la tarjeta actual.

A continuación se repasan brevemente una serie de conceptos técnicos que servirán para comprender mejor los circuitos empleados en el desarrollo de las tarjetas anteriores, finalizando con las especificaciones del protocolo utilizado por el sistema de comunicaciones.

Un módem es un dispositivo modulador y demodulador que sirve para establecer la interfaz entre dispositivos digitales con sistemas de transmisión analógicos, como las líneas telefónicas que es el caso que nos ocupa.

La modulación es el proceso electrónico mediante el cual la información digital de interés se convierte en una señal análoga compatible con el medio de transmisión, y la demodulación es el proceso electrónico inverso. En nuestro módem propuesto se realizan conversiones entre señales RS-232 y señales del tipo FSK, codificadas por cambio de frecuencia. Un módem puede funcionar como un transmisor y como receptor.

Formalmente, RS-232 es una interfaz entre un Equipo Terminal de Datos (DTE), y un Equipo de Comunicación de Datos (DCE), que intercambian datos binarios en forma serial. Un DTE es un equipo de comunicaciones en el que el usuario puede acoplarse para interactuar con el sistema de comunicaciones. Nuestro módem es un DCE, donde el usuario al observar ciertas señalizaciones puede conocer el estado de las comunicaciones pero no puede cambiar los parámetros de la comunicación.

Como se muestra en la fig. 4.2 hay un módem del tipo DCE en cada extremo del par telefónico, el módem de la izquierda se encuentra en el Data Node y el de la derecha en el interior del controlador local.

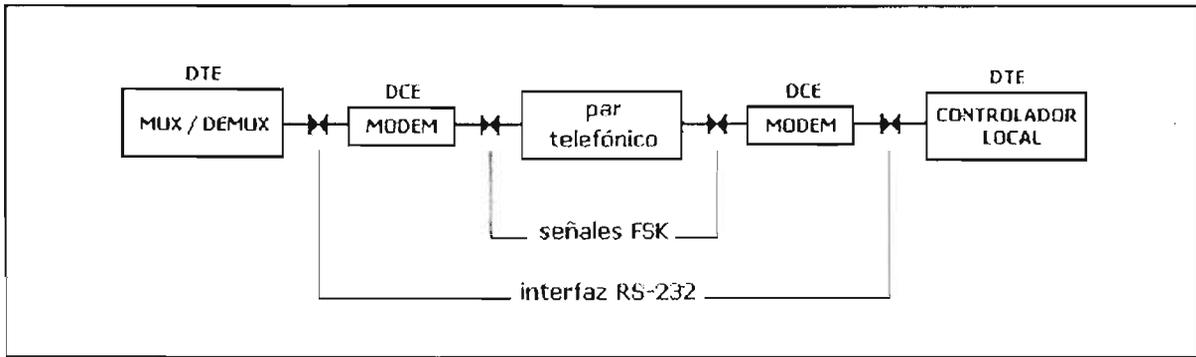


FIG. 4.2 Un canal de comunicación serial.

En el estándar RS-232 que se aplica sólo a comunicaciones binarias, una marca es un `1` lógico, está representada por una señal analógica de voltaje que varía en el rango de -3 V a -15 V , y un espacio es un `0` lógico representado por un voltaje que está entre $+3\text{ V}$ y $+15\text{ V}$. Además la capacitancia en paralelo en el lado terminal del cable RS-232 no debe exceder a 2500 pF , esta regla restringe la longitud del cable a un límite aproximado de 50 ft , por lo que es imperativo modular / demodular estas señales para que la comunicación pueda rebasar este límite impuesto por el estándar.

Nuestro módem tiene un modulador / demodulador de señales FSK y señales RS-232, y proporciona una comunicación del tipo half – duplex o full – duplex a través del par telefónico. En half – duplex es capaz de operar en ambas direcciones de comunicación pero no al mismo tiempo, y en full – duplex opera en ambas direcciones simultáneamente. En ambos modos de operación, la tasa de datos en ambas direcciones debe ser la misma, para este caso, 300 Bauds .

En lo que respecta a la comunicación entre el DTE y DCE de la fig. 4.2, se realiza utilizando un protocolo serial asíncrono, el cual consiste en la transmisión serial de caracteres formados por cierto número de bits, cada uno con periodo fijo, y que ocurren a intervalos indeterminados. A este esquema de comunicación se le conoce como de bit sincrónico – carácter asíncrono.

Las características generales del protocolo serial asíncrono son las siguientes:

- En la transmisión serial los bits se distribuyen a través del tiempo, y el receptor debe ser capaz de reconocer cuándo comienza y termina un bit.
- Si el receptor puede determinar cuándo llega el primer bit de un carácter, entonces, ya que el periodo del bit es fijo, el receptor puede anticiparse a la llegada de cada bit sucesivo.
- Cuando no se está transmitiendo el dato, el canal de comunicación se encuentra en su estado ocioso, idle state, y el receptor espera a que llegue un bit.
- A la llegada del bit, el cual debe estar en el estado ocupado, non – idle state, el receptor reconoce a éste como el primer bit, y espera por un tiempo de un bit antes de leer el próximo bit.
- El receptor repite este proceso de espera – lectura hasta que todos los bits del carácter han sido leídos.

En la siguiente fig. 4.3 se muestra cómo se encuentra constituido un carácter en el protocolo serial asíncrono. El primer bit es un bit de ensamble llamado bit de sincronización o bit de inicio (start), y el último bit también es un bit de ensamble llamado bit de stop, ambos son importantes para que el receptor reconozca el principio y el final de un carácter.

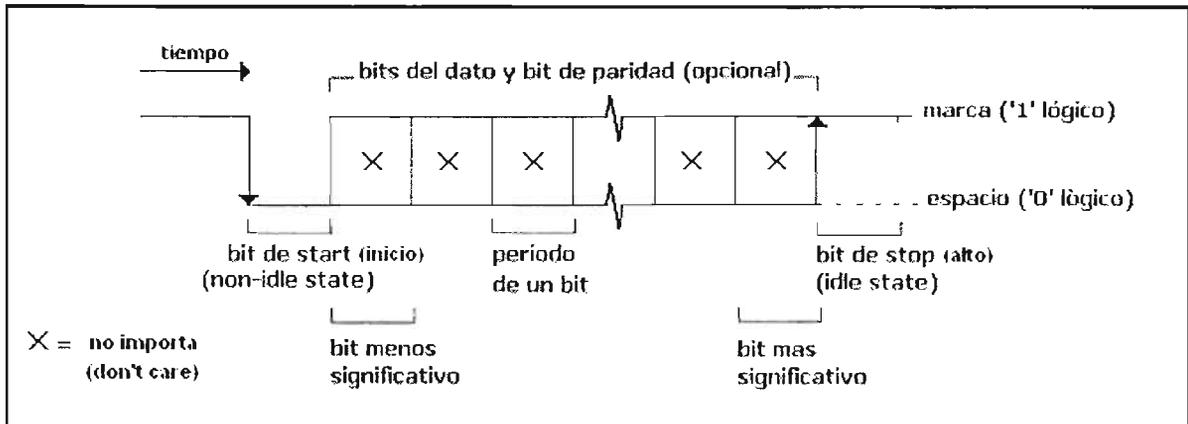


FIG. 4.3 Ensamble de un carácter en el protocolo serial asíncrono.

Tanto el transmisor como el receptor tienen un reloj para medir el tiempo de un bit, y no se requiere que ambos relojes estén sincronizados perfectamente para poder establecer una adecuada comunicación, ya que el desfase en las señales de reloj se compensa con una resincronización aplicada regularmente; la cual se consigue retransmitiendo el bit de start (inicio) al principio de cada carácter, y manteniendo la longitud del carácter con un número fijo de bits. De esta forma, solamente se requiere que los relojes permanezcan en fase en un número limitado de tiempos de bit, ya que son forzados a colocarse otra vez en fase en el próximo bit de sincronización del siguiente carácter.

El protocolo especifica como mínimo 1, 1 ½ ó 2 bits de stop (alto), y solo un bit de start. Es necesario tener como opción más de un bit de stop para concederle el tiempo suficiente al receptor para que termine de procesar el dato recibido. En el último bit del carácter, antes del bit de stop, podría agregarse un bit de paridad impar para la detección de un número impar de errores, pero no es absolutamente necesario.

En la fig. 4.4 se muestran dos formas de alambrear las líneas de comunicación entre el DCE y DTE, desde el punto de vista de las señales RS-232.

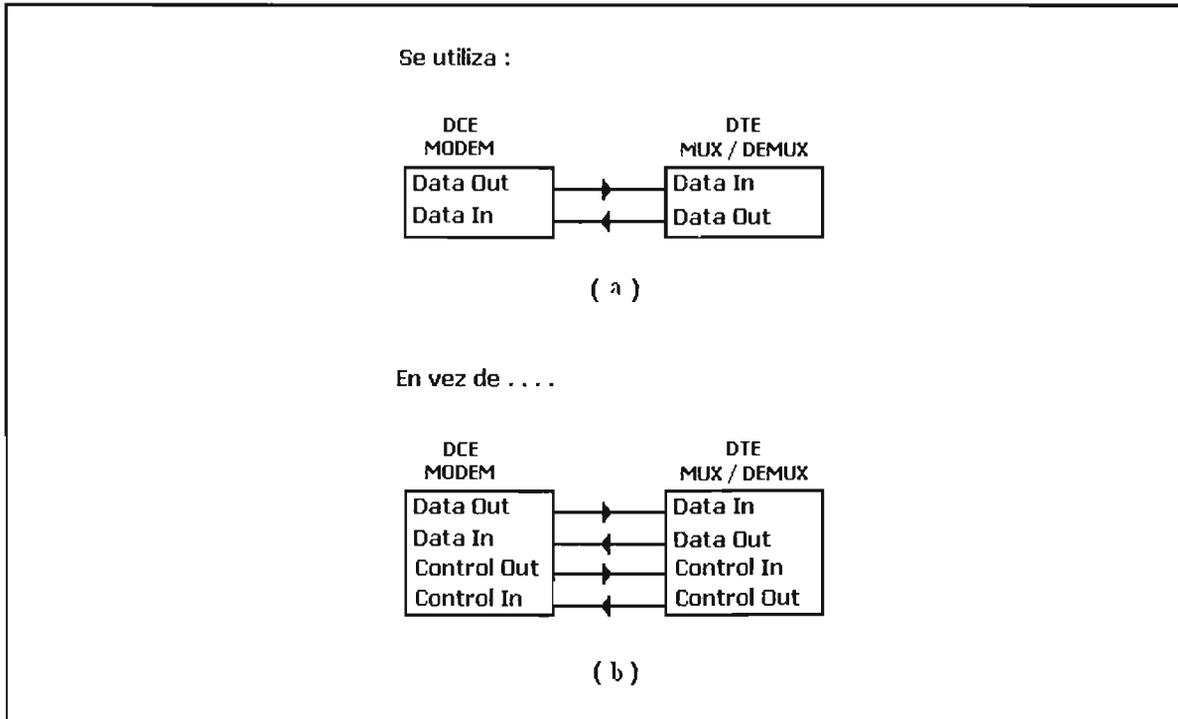


FIG. 4.4 Un canal de comunicación del lado de la interfaz RS-232.

En ambas formas de comunicación, half – duplex y full – duplex podrían requerirse líneas extras de comunicación, como las que se muestran en la fig. 4.4 (b), útiles para impedir que ambas terminales intenten transmitir al mismo tiempo o bien para impedir que una terminal esté transmitiendo mientras la otra terminal procesa el dato anterior, por lo que es incapaz de recibir el dato actual. A este control de flujo en la comunicación que se muestra en la fig. 4.4 (b) se le llama control de flujo por hardware o bien out – of – band. En la fig. 4.4 (a) se muestra el canal de comunicación utilizado en el sistema de comunicaciones. No hay líneas extras de comunicación, el control de flujo se realiza transmitiendo caracteres de control. A este control de flujo en la comunicación se le llama control de flujo por software o bien in – band.

Las señales de solicitud para enviar la información (Request To Send, RTS) y la de limpiar para enviar la información (Clear To Send, CTS) se utilizan para implementar control de flujo en la comunicación half – duplex.

Cuando el DTE desea enviar un dato al DCE, coloca un `0` en la línea que corresponde al RTS, pero el DTE no inicia el envío del dato al DCE hasta que éste lo permite. La comunicación comienza a fluir del DTE al DCE hasta que la línea que corresponde al CTS sea colocada en `0` por el DCE, con esta acción el DCE le indica al DTE que está listo para recibir el dato. Como el control del flujo es in – band, no existen señales RTS y CTS en el protocolo. Ahora se explicará con cierto detalle las formas de funcionamiento del circuito integrado (CI) módem presente en la tarjeta MD, en la unidad MM, y en el propio controlador local.

Las especificaciones del protocolo asíncrono serial RS-232 del canal de comunicación en el sistema de controladores de semáforos, ilustrado en forma simplificada en el lado de la interfaz RS-232 en la fig. 4.4 (a), son:

Tipo de comunicación : HALF – DUPLEX
 Tasa del dato : 300 BAUDS
 Número de bits de stop: 1
 Bit de paridad : IMPAR
 Control del flujo : IN – BAND
 Señal RTS : NO
 Señal CTS : NO
 Longitud del carácter : 8 BITS.

4.2 El circuito integrado módem.

El módem DCE en el canal de comunicación de la fig. 4.2, contiene al CI módem MC145443, el cual puede configurarse como Origen (Originate) o como Respuesta (Answer), cada configuración puede operar en modo Normal (Norm) o en Lazo (Loop), esto conduce a cuatro modos básicos de operación internos, los cuales se explicarán más adelante. A continuación se explicará en qué consisten el modo Norm y el Loop enfocados al sistema de comunicaciones.

En el modo de operación en Normal hay señales FSK entre el módem y el par telefónico, y también señales RS-232 entre el módem y el DTE; tal como ocurrirían en la operación cotidiana del sistema de comunicaciones. En el modo de operación en Lazo las señales FSK con el par telefónico han sido bloqueadas, solo existen internamente en el CI como señales de retorno, y también hay señales RS-232 con el DTE. Bajo este enfoque, la fig. 4.2 ilustra al modo Normal en un canal de comunicación, y la siguiente fig. 4.5 muestra a ambos módems DCE trabajando en modo Lazo, nótese que en este caso el par telefónico no participa en las comunicaciones. Estos modos de operación son muy útiles para aislar y reconocer las fallas en el sistema de comunicaciones.

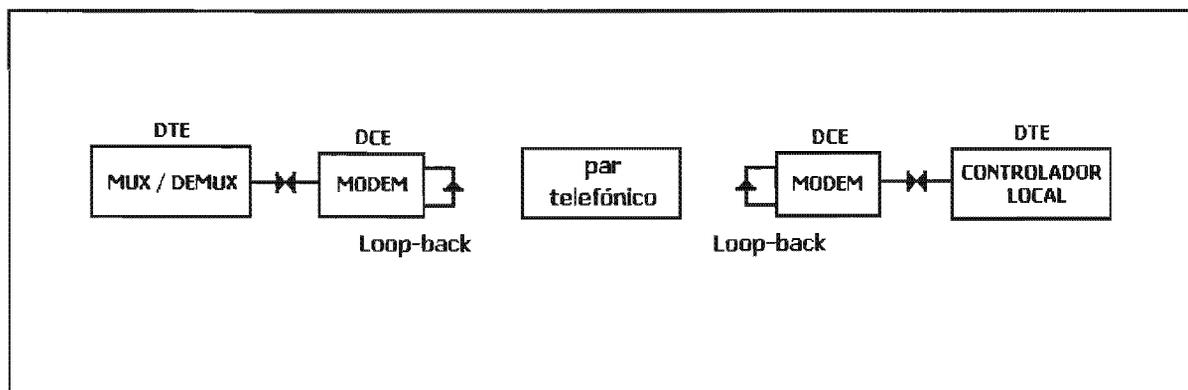


FIG. 4.5 Ambos módems de un canal de comunicación operando en Lazo.

Un ejemplo típico de aislamiento y reconocimiento de fallas en la comunicación es el siguiente: si la operación en Normal de la fig. 4.2 no pasa, y la operación en Lazo de la fig. 4.5 sí pasa, entonces la causa del problema está entre algún módem DCE y el par telefónico. Podemos afirmar que los DTE están operando correctamente (Mux / Demux y controlador local). Ahora se explicarán en qué consiste la configuración del CI en Originate y en Answer.

Cada canal de las tarjetas MD y de la unidad MM contiene en su circuitería este CI módem del tipo CMOS. Se trata del MC145443, módem de baja velocidad que opera hasta 300 Bauds, y utiliza la técnica de modulación por cambio de frecuencia, FSK, para establecer comunicación del tipo full-duplex o half-duplex vía un par de hilos, como los usados en las líneas telefónicas. En la tabla 4.1 se muestra la correspondencia entre valores de la frecuencia y los valores binarios en el protocolo con que trabaja el circuito integrado.

MODO ORIGEN >**MODO RESPUESTA >**

Dato:	Transmisión:	Recepción:	Transmisión:	Recepción:
Espacio	1070 Hz	2025 Hz	2025 Hz	1070 Hz
Marca	1270 Hz	2225 Hz	2225 Hz	1270 Hz

Tabla 4.1. Especificación de frecuencias para el protocolo Bell 103.

A continuación se describen los 4 modos básicos de operación del módem MC145443 que ayudan a comprender el funcionamiento de este CI a nivel de bloques, en particular el curso que siguen las señales internas cuando se configura en modo Originate o en Answer, ya sea trabajando en Normal o en Lazo. Las terminales del CI módem que determinan el modo de operación son MODE y LB, dependiendo del nivel lógico que se les asigne en la aplicación.

Modo Origen en Normal.

MODE = ` 1 ` y LB = ` 0 `

En la fig. 4.6 se ilustra este modo. El dato transmitido, como señal TTL entra por la terminal TXD, donde es convertido por el modulador, en una señal del tipo FSK, la cual es dirigida hacia un filtro paso banda de baja frecuencia. Esta señal es filtrada por el siguiente bloque, FILTRO ALISANTE), y pasa después como entrada al amplificador operacional que maneja a la línea de transmisión análoga nombrada como TXA, el cual es capaz de inyectar una señal FSK con una ganancia máxima de - 9 dB hacia la línea telefónica de 600 Ω . La señal análoga FSK recibida nombrada como RXA, es conectada al circuito híbrido vía los pines RXA1 y RXA2. Luego, la señal pasa por el filtro antialiasante, AAF, después por el circuito de muestreo y retención, S/H; esta versión muestreada de la señal FSK entra al filtro paso banda de alta frecuencia, cuya salida está conectada a un amplificador de ca, AC AMP. Una vez amplificada, la señal se demodula por el bloque DEMOD el cual la convierte en una señal digital RXD del tipo TTL. El bloque detector de portadora, también recibe la salida del amplificador de ca, y envía a bajo su salida CD cuando detecta una señal análoga de entrada RXA válida.

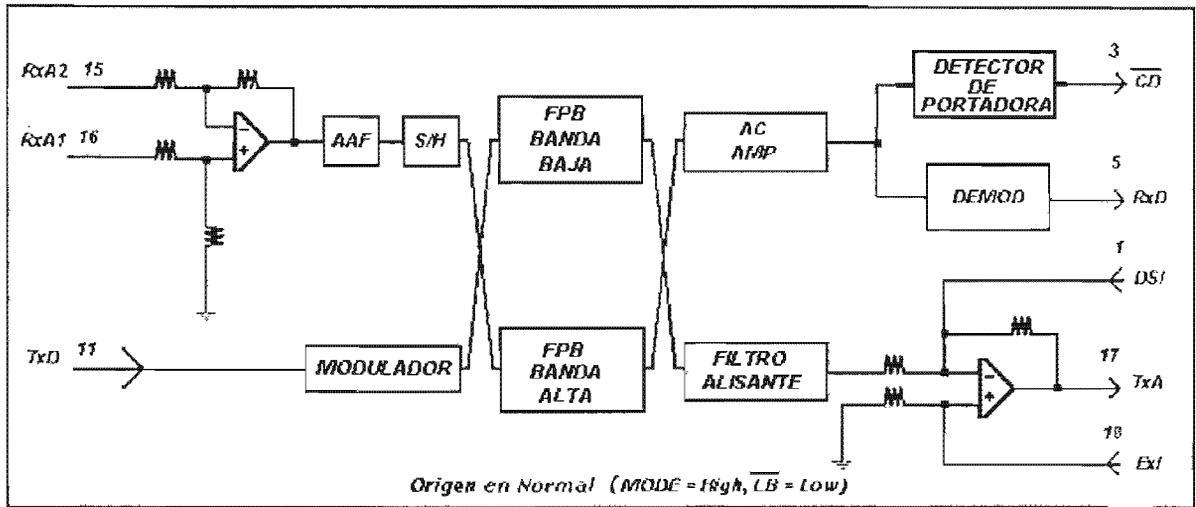


FIG. 4.6 Modo Origen en Normal del CI módem.

Modo Respuesta en Normal.

MODE = `0` y LB = `0`

En la fig. 4.7 se ilustra este modo. En vez de que la señal digital transmitida ya modulada se envíe al filtro paso – banda de baja frecuencia como en el caso anterior, ahora se dirige al filtro paso – banda de alta frecuencia, y la salida del circuito de muestreo y retención en vez de que se envíe al filtro paso banda de alta frecuencia como en el caso anterior, ahora se dirige al filtro paso – banda de baja frecuencia.

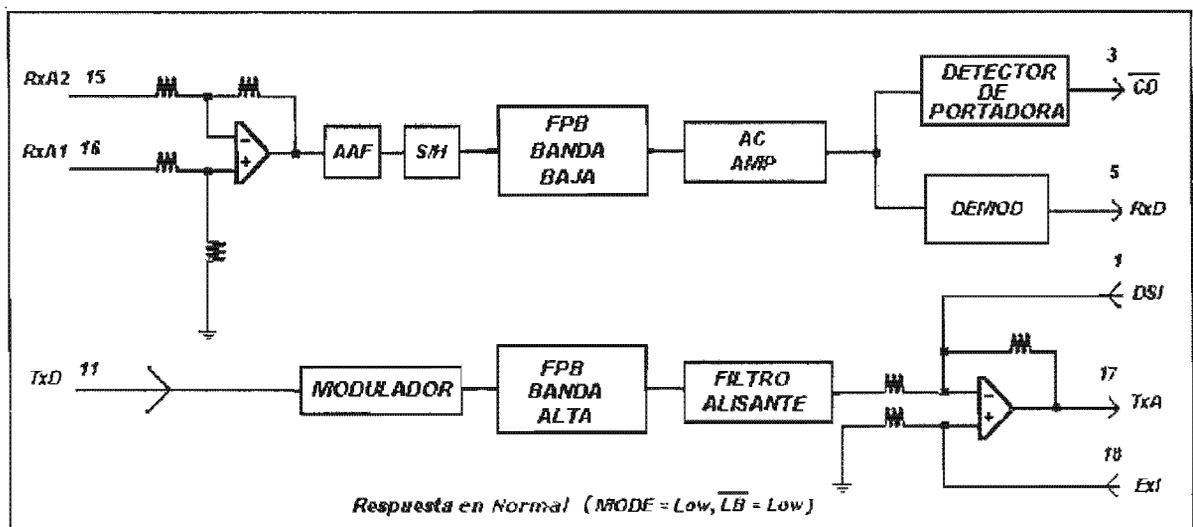


FIG. 4.7 Modo Respuesta en Normal del CI módem.

Modo Origen en Lazo.

MODE = `1` y LB = `1`

En la fig. 4.8 se ilustra este modo. Este modo de operación es utilizado para realizar un chequeo interno del modulador, demodulador, y del filtro paso – banda de baja frecuencia, además del resto de los bloques que queden conectados en serie con estos, excepto el bloque del filtro paso-banda de alta frecuencia, y también como se explicó anteriormente, este modo de operación sirve para validar la comunicación entre el módem y el DTE, como se ve en la fig. 4.5. El modulador es configurado igual que en el modo Originate en Normal, excepto que la salida del amplificador de línea, TXA, es conectada con la entrada inversora del amplificador híbrido, y al mismo tiempo, el pin de entrada RXA2 queda abierto, y también la entrada no inversora del amplificador híbrido queda directamente conectada con la tierra análoga. La salida del circuito de muestreo y retención, ya no está conectado con algún filtro paso banda, ahora se encuentra conectado directamente con el amplificador de ca, cuya salida es demodulada para convertirse en la señal digital RXD. Este modo de operación comprueba el funcionamiento de todos los bloques internos, excepto al filtro paso – banda de alta frecuencia, el cual puede comprobarse su funcionamiento en el modo Respuesta en Lazo.

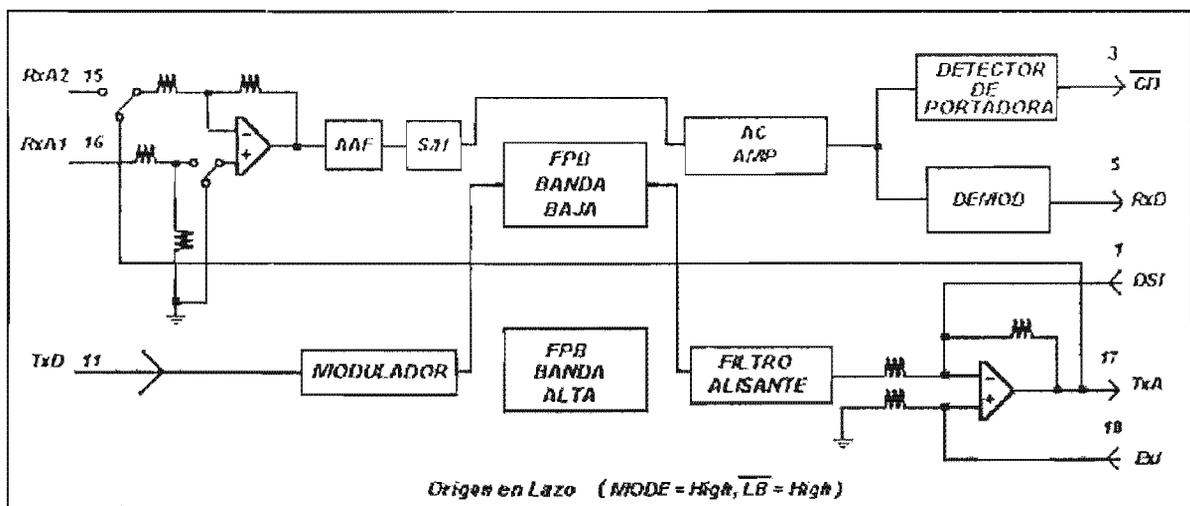


FIG. 4.8 Modo Origen en Lazo del CI módem.

Modo Respuesta en Lazo.

MODE = `0` y LB = `1`

En la fig. 4.9 se ilustra este modo. Este modo de operación es utilizado para realizar un chequeo interno del modulador, demodulador, y del filtro paso – banda de alta frecuencia. Además del resto de los bloques que queden conectados en serie con estos, excepto el bloque del filtro paso-banda de baja frecuencia. Esta configuración es igual que en el modo Origen en Lazo, excepto que la señal digital transmitida ya modulada pasa por el filtro paso – banda de alta frecuencia, ignorándose en la ruta de la señal al filtro paso – banda de baja frecuencia.

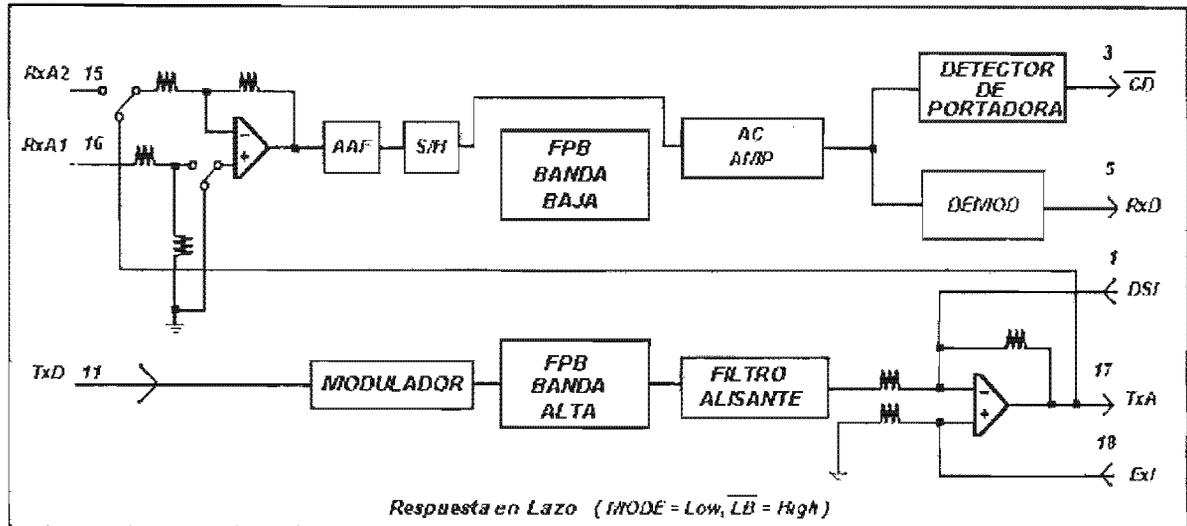


FIG. 4.9 Modo Respuesta en Lazo del CI módem

A continuación se describe las pruebas básicas de comunicación entre dos tarjetas MD para tener una idea de cómo debe de funcionar la tarjeta probadora de comunicaciones que será desarrollada posteriormente.

4.3 Pruebas preliminares de comunicación entre dos tarjetas de Módem Doble.

La fig. 4.10 muestra el kit básico para probar la comunicación entre una tarjeta MD, tomada como referencia, la cual estamos seguros que no tiene fallas, y otra bajo prueba, la cual dudamos que funcione bien, retirada de campo. Este kit es útil como un primer intento para apoyar al mantenimiento correctivo. El kit consiste de dos tablillas ubicadas en el lado derecho de la fig. 4.10, soldadas con wire-wrap para derivar las terminales de interés del conector P1 que ya viene con la tarjeta MD hacia dos hileras de conectores apilables en cada tablilla, de ese modo se tiene fácil acceso hacia las terminales del conector P1, ya que pueden colocarse los puentes necesarios para la prueba de comunicación.

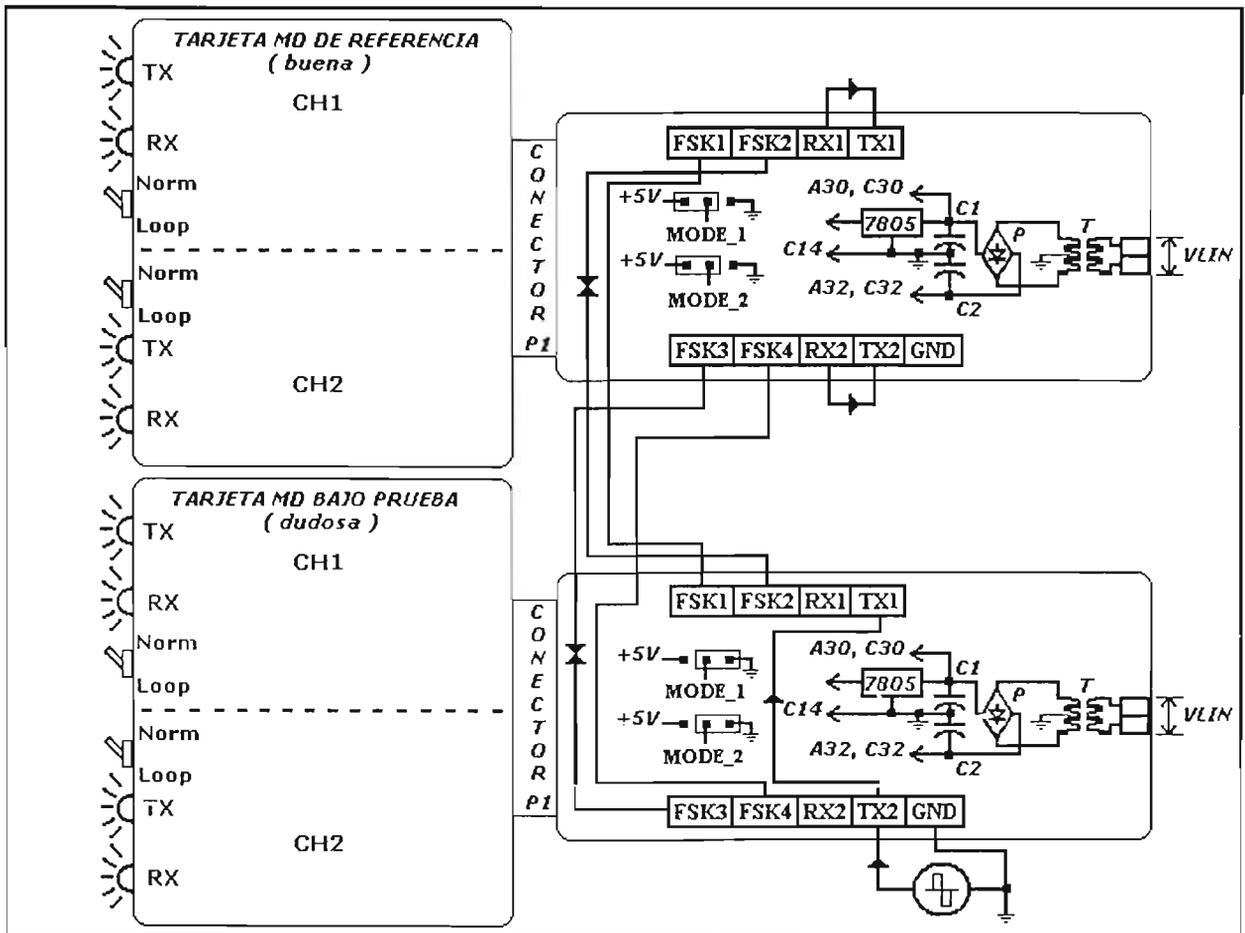


FIG. 4.10 Pruebas básicas de comunicación entre 2 tarjetas de Módem Doble.

Cada sección de módem en la tarjeta MD se ocupa de establecer la comunicación con un controlador local. A esta sección se le conoce como canal. La tarjeta MD tiene dos canales, CH1 y CH2.

Los nombres de las terminales del conector P1 correspondientes a cada canal derivadas hacia las hileras de conectores son muy descriptivas, las terminales de comunicación análogas se etiquetan con FSK, las terminales de comunicación digital RS – 232 se etiquetan con TX para la transmisión y con RX para la recepción, tomando como referencia a la unidad Mux / Demux, este punto se aclarará cuando se identifiquen plenamente las terminales de cada canal en la siguiente página.

En términos simples este kit provee la alimentación primaria de cd a cada tarjeta MD, y utilizando un generador de señales como si fuera la fuente de información, junto con el arreglo de puentes mostrado en la fig. 4.10, los canales de la tarjeta MD inferior transmiten la información en la forma de señales FSK hacia los canales de la tarjeta MD superior, con los puentes que unen a su terminal RX con la correspondiente TX, estos canales regresan esta información como señales FSK hacia los canales respectivos de la tarjeta MD inferior. Los leds ubicados en el lado izquierdo de cada tarjeta MD señalizan que los cuatro canales se están comunicando al mismo tiempo.

En la fig. 4.10, cada tablilla tiene un transformador de 127 Vca / 36 Vca con derivación central en el secundario, y un par de capacitores de 1000 μ F a 50V, los cuales proporcionan la alimentación primaria de +24 Vcd a las terminales A30 del CH1 y C30 del CH2, y -24 Vcd a las terminales A32 del CH1 y C32 del CH2, para cada tarjeta bajo prueba, siendo A30, C30, A32 y C32 terminales del conector P1. Además cada tablilla hace posible poder cambiar el modo de operación de cada canal en Originate o Answer, según la posición de un jumper, el cual cambia el voltaje en la terminal MODE correspondiente al pin 13 de cada CI módem, a través de las terminales MODE_1 del CH1 y MODE_2 del CH2. La identificación de terminales en cada tarjeta es la siguiente:

Para el CH1:

- FSK1 y FSK2 son las líneas de comunicación análogas, por ellas fluyen señales del tipo FSK.
- RX1 es la línea de comunicación digital RS-232, que corresponde al dato recibido por la unidad Mux / Demux. Para el Módem Doble es la línea por donde saca el dato digital, es decir por donde transmite el dato.
- TX1 es la línea de comunicación digital RS-232, que corresponde al dato transmitido por la unidad Mux / Demux. Para el Módem Doble es la línea por donde entra el dato digital, es decir por donde recibe el dato.

Para el CH2 :

- FSK3 Y FSK4 son las líneas de comunicación análogas, por ellas fluyen señales del tipo FSK.
- RX2 es la línea de comunicación digital RS-232, que corresponde al dato recibido por la unidad Mux / Demux. Para el Módem Doble es la línea por donde saca el dato digital, es decir por donde transmite el dato.
- TX2 es la línea de comunicación digital RS-232, que corresponde al dato transmitido por la unidad Mux / Demux. Para el Módem Doble es la línea por donde entra el dato digital, es decir por donde recibe el dato.

La terminal GND hace común la tierra de cada tarjeta MD con la tierra de la fuente primaria de cd.

La simulación de la presencia del dato digital se realiza con un Generador de Señales, el cual produce una señal cuadrada con un ciclo de trabajo del 50 % entre + 8 y - 8 Vcd, a una frecuencia lo suficiente baja de 20 Hz, que permite ver la intermitencia en los leds de las tarjetas. Esta “señal de datos” se aplica en la terminal TX en ambos canales de la tarjeta bajo prueba, de la cual se duda de su buen funcionamiento.

Nótese que ambos canales CH1 están configurados en forma opuesta, uno como Originate (MODE_1 = 5 V en la tarjeta superior), y el otro como Answer (MODE_1 = 0 V en la tarjeta inferior). Lo mismo sucede con ambos canales CH2 (MODE_2 = 5 V en la tarjeta superior y MODE_2 = 0 V en la tarjeta inferior). La tarjeta de referencia (la que se considera libre de fallas) tiene unidas entre sí las terminales TX y RX mediante un puente en ambos canales, para proporcionar el retorno de las “señales de datos” a través del mismo par de líneas de comunicación FSK, así los canales CH1 se comunican entre sí, lo mismo que los canales CH2.

Asumiendo que ambas tarjetas funcionan bien, el arreglo de puentes mostrado en la fig. 4.10 establece la comunicación siempre que los interruptores SW101 y SW201 de cada tarjeta estén en la posición de NORM, recuerde de lo visto en la sección 4.2 que de no ser así, si estuvieran en la posición de LOOP, no podrían establecerse las señales FSK. Todos los leds se encienden en forma intermitente, indicando que todos los canales están transmitiendo y recibiendo “información” al mismo tiempo. En las terminales de TX y RX pueden observarse, mediante un osciloscopio, la señal cuadrada de +8 Vcd y -8 Vcd de amplitud, y en las líneas análogas FSK1 y FSK3 señales

sinusoidales siempre de la misma amplitud, 400 mV, pero de frecuencia variable, según como lo especifica la tabla 4.1. Si por un momento se suspende la señal del generador, todos los leds se apagan, indicando que no hay “datos” presentes; sin embargo todos los canales se encuentran enlazados por la señal de portadora (carrier), ya que en las líneas FSK1 y FSK3 se mide una señal análoga con una frecuencia de 4.5 MHz, que es aproximadamente la frecuencia base del cristal de cada CI módem. Esta frecuencia base es utilizada por el CI para producir las frecuencias de transmisión y recepción especificadas en la tabla 4.1.

El arreglo mostrado en la fig. 4.10 demuestra la comunicación en ambas direcciones del módem en cada canal de la tarjeta de MD, pero puede modificarse para visualizar cómo funciona la comunicación en la unidad MM, basta conocer la función en la comunicación que tiene cada terminal en un canal del MM; es decir las terminales correspondientes a las señales FSK, TX, RX y a la tierra.

Para fines ilustrativos las conexiones de la fig. 4.10 están bien, sin embargo, si se utilizara para brindar mantenimiento correctivo no es la mejor forma de hacerlo, ya que la señal que brinda el generador de señales realmente no representa alguna información coherente, si bien veríamos la intermitencia en los leds, no estaríamos seguros de que se transmite y se recupera el mismo dato. Es por eso que se propone el desarrollo de la siguiente tarjeta como auxiliar para probar los canales de módem, la cual sí incorpora un generador verdadero de datos seriales. Enseguida se abordará el diseño de la tarjeta para probar las comunicaciones.

4.4 Diseño de la tarjeta para probar las comunicaciones.

En la fig. 4.11 se muestran los bloques que constituyen a la tarjeta probadora. Este diagrama es útil para presentar las ideas básicas en que se basa el funcionamiento de dicha tarjeta.

En el diagrama de la fig. 4.11 hay tres bloques Selectores, cada uno formado por un grupo de interruptores sencillos, la etiqueta colocada entre paréntesis es con la que es reconocido el selector en el diagrama eléctrico de la tarjeta. Estos Selectores sirven para direccionar convenientemente las señales implicadas en la comunicación, ya que las conexiones de la tarjeta MD difieren de las conexiones de la unidad MM. Las señales transmitidas por el canal bajo prueba están etiquetadas con RX, las señales recibidas están etiquetadas con TX y las señales análogas con FSK. Tales Selectores son accionados por el técnico encargado de probar la comunicación de los canales con fallas o de los que se duda de su buen funcionamiento en campo. La tarjeta probadora realmente intentará establecer comunicación con el canal bajo prueba, sea que se haya podido establecer o no, dicha situación la indicará en el exhibidor o display.

La tarjeta probadora utiliza un PIC para transmitir en forma serial una información conocida que ha sido incluida en el código de su programa, se trata de diez datos de ocho bits. Una vez que el PIC a enviado un bit por su terminal TX, el canal bajo prueba se lo regresa, luego el PIC lee el bit recibido por su terminal RX. Una vez que el PIC ha recuperado los ocho bits que forman el dato, despliega en forma paralela el dato en el display. Si el canal bajo prueba está bien, entonces el dato recibido será el mismo que el transmitido y podrá verse en el display; pero si el canal se encuentra dañado, entonces el dato recibido será diferente que el transmitido, por lo cual el display mostrará un dato que no es igual a ninguno de los que tiene definidos en su programa el PIC.

El bloque del Convertidor de Señal es el encargado de convertir los niveles lógicos de las señales TTL a los correspondientes de una señal RS - 232, tarea realizada por la sección de Unidades Transmisoras, cuando el canal bajo prueba recibe la información de la tarjeta probadora vía sus terminales etiquetadas con TX , o viceversa, tarea realizada por la sección de Unidades Receptoras,

cuando el canal bajo prueba transmite la información de regreso a través de sus terminales etiquetadas con RX.

La comunicación analógica se logra con el bloque del Módem. Una vez que se ha demodulado la señal analógica FSK recibida desde el canal bajo prueba, la cual se hace visible como señal TTL en la terminal RXD, se envía de regreso hacia el canal bajo prueba como señal FSK, gracias a un puente externo que une la terminal RXD con la correspondiente a la señal que se desea transmitir, TXD en el bloque del Módem.

La prueba de comunicación se realiza ya sea con uno de los dos canales de la tarjeta MD, o con uno de los dieciséis canales de la unidad MM. Las señales de recepción TTL equivalentes que están etiquetadas con "eq", entran al bloque del Control en la Recepción que se encarga de dejar pasar solo a la señal correspondiente al canal que está siendo probado en ese momento.

El diagrama de la tarjeta probadora se muestra dividido en las figs. 4.12, 4.14 y 4.17 para facilitar la explicación de su desarrollo el cual se describe a continuación.

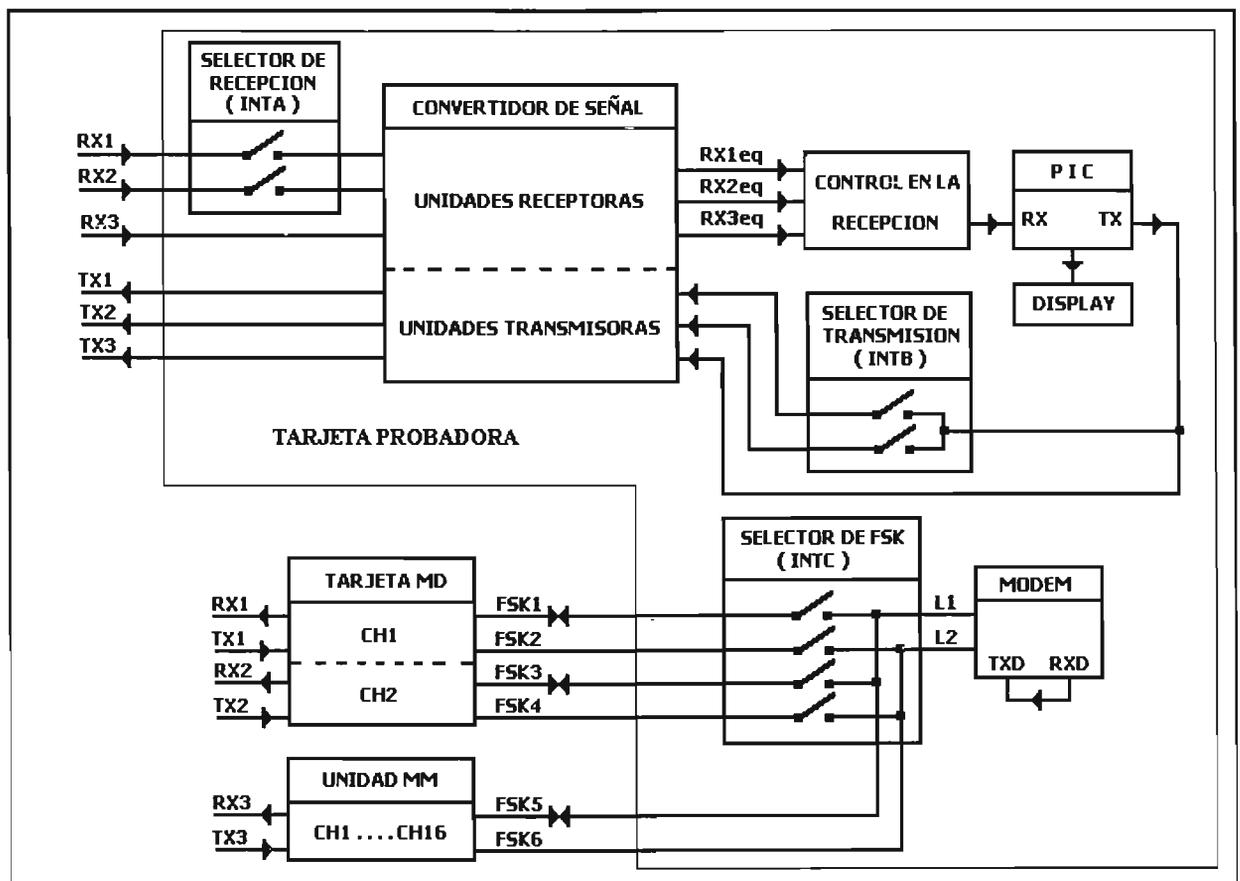


FIG. 4.11 Diagrama a bloques de la tarjeta probadora de las comunicaciones.

En la fig. 4.12 se muestra al CI transceptor (transceiver) MC145407 utilizado en la tarjeta probadora. Este CI contiene tres unidades receptoras que convierten señales RS – 232 a señales TTL (receivers), tres unidades transmisoras que convierten señales TTL a señales RS – 232 (drivers), tiene internamente un oscilador, un duplicador y un inversor de voltaje de baja potencia que le permite producir señales de + 8 Vcd y –8 Vcd a partir de una sola fuente externa de + 5 Vcd, mediante cuatro capacitores externos de igual valor. La compuerta AND de tres entradas sirve para direccionar adecuadamente la señal de recepción hacia el PIC, cuando está presente solo una señal en una de sus entradas, ya que se prueba la comunicación con el canal 1 o con el canal 2 de la tarjeta MD o con uno de los dieciséis canales de la tarjeta MM, uno a la vez, más adelante se detallará la explicación de este control en la recepción. En la fig. 4.13 se muestran las señales en diversos puntos de interés para comprobar el buen funcionamiento del CI transceiver.

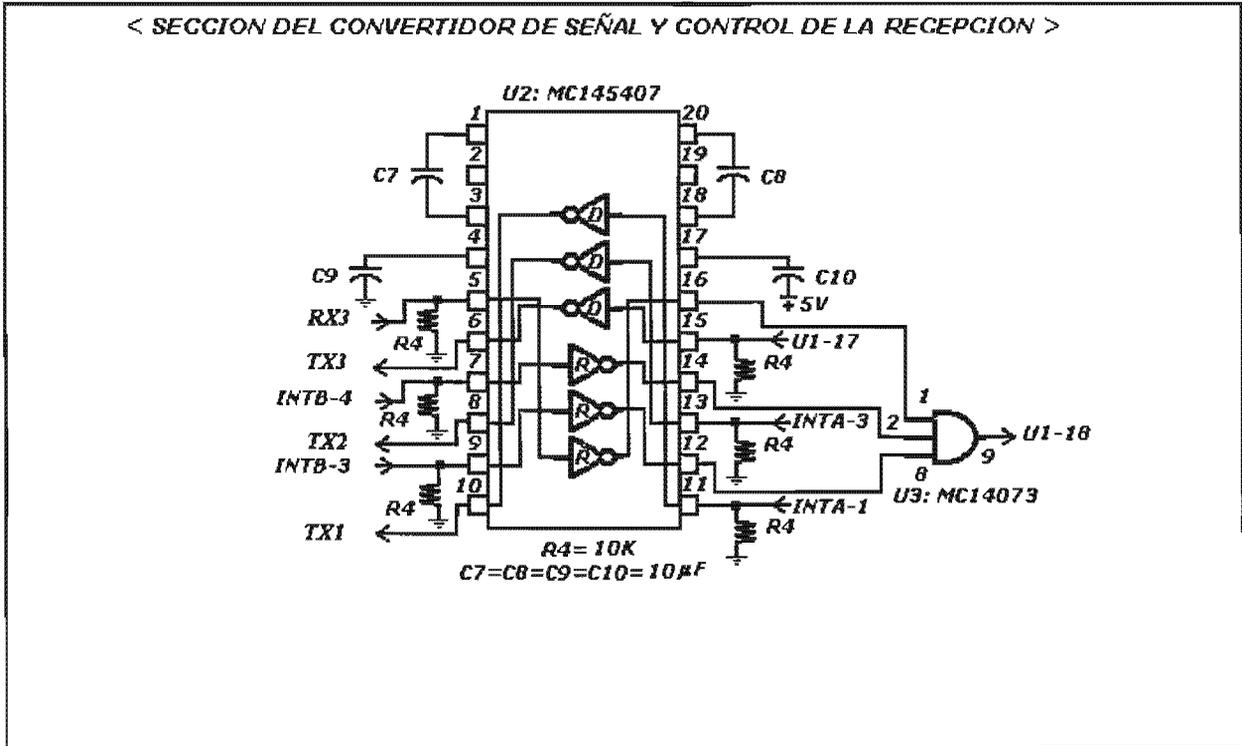


FIG. 4.12 Diagrama de la tarjeta probadora.

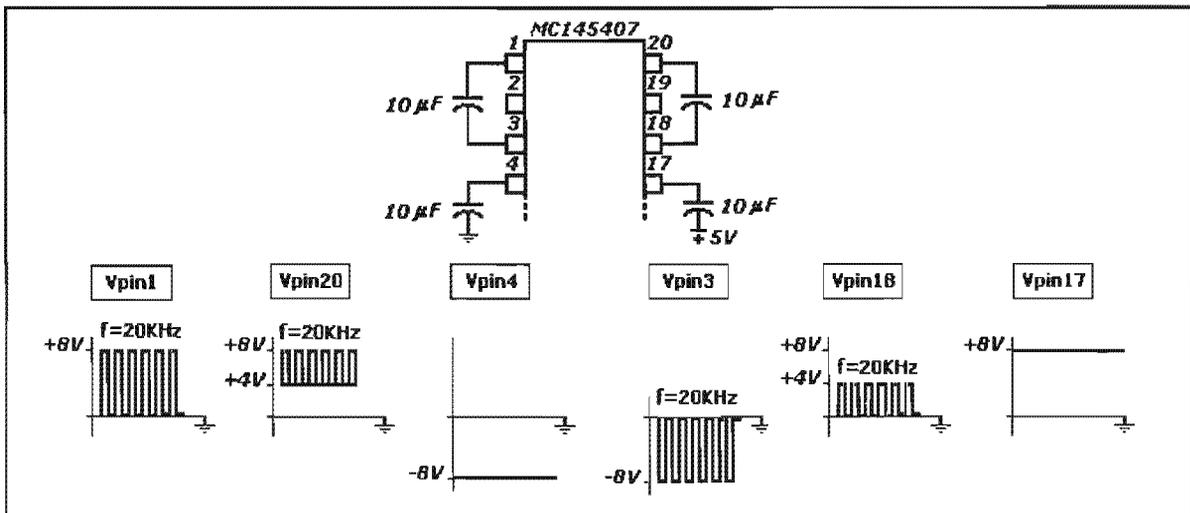


FIG. 4.13 Formas de onda características del transceiver.

En la fig. 4.14 se muestra la sección de la alimentación, el generador de datos seriales y el exhibidor o display. El transformador T, el puente rectificador P, y el par de capacitores C1 y C2 proporcionan la alimentación de cd primaria sin regular que va hacia cada canal de la tarjeta MD bajo prueba tal como se explicó en la sección 4.3, y también el voltaje sin regular que va hacia la entrada del regulador 7805 el cual alimenta a la tarjeta probadora. El CI módem de cada canal de la tarjeta MD está configurado en modo Originate por la tarjeta probadora vía las terminales MODE_1 para el canal 1, y MODE_2 para el canal 2, en las cuales se tiene acceso a la terminal 13 del CI módem de cada canal, ambas se definen en +5 Vcd. Esto es así porque los bloques que constituyen el Data Node en la fig. 4.1 están configurados en el sistema de comunicaciones como Originate, y los controladores locales y el Módem Maestro del Centro de Control están configurados en Answer.

En la fig. 4.14 también se muestra al generador de datos seriales, basado en el microcontrolador PIC16F84, circuito integrado U1, dedicado a la transmisión y recepción de datos seriales, y al desplegado de los mismos en un display de ánodo común. Las razones por las que se seleccionó a este microcontrolador son las siguientes. El número de sus entradas / salidas se ajustan bien a la aplicación, se utilizan diez de las trece terminales entrada / salida, es práctico para utilizarse en la experimentación, ya que posee memoria flash que se puede borrar eléctricamente, y no memoria EPROM la cual requeriría un borrador extra externo de luz ultravioleta, y además existe hardware / software de programación muy barato en el mercado comparado con el que fabrica el propio fabricante de este microcontrolador.

Para determinar el ancho o tiempo de un bit en el programa del PIC es necesario recordar el significado de la velocidad de transmisión (data rate), dada en Bauds. En la fig. 4.15 se muestran 2 señales del tipo FSK que llevan información, y que tienen velocidades de transmisión diferentes. En la fig. 4.15 (a) se observan tres intervalos de la señal FSK diferentes, dadas por la manera en que suceden los cambios de frecuencia, f_{SPACE} (frecuencia menor) y f_{MARK} (frecuencia mayor), tal como se comparan en la tabla 4.1; se dice que ésta señal tiene una velocidad de transmisión de 3 Bauds. En la fig. 4.15 (b) se presentan cuatro intervalos de la señal FSK diferentes, por lo que en conjunto la señal resultante es de 4 Bauds. Implicando al tiempo en que están presentes f_{SPACE} y f_{MARK} , la señal en la fig. 4.15 (a) representa al código 11100111, y la señal en la fig. 4.15 (b) representa al código 11001100. El CI módem MC145443 puede reconocer hasta 300 cambios en la frecuencia dados por f_{SPACE} y f_{MARK} en un segundo, es decir su velocidad de transmisión máxima es de 300 Bauds. Por tanto, el ancho de bit más pequeño que el MC145443 puede reconocer es de $1 / 300$ Bauds = 3.333 ms de duración. Así para que el CI módem conectado al PIC pueda reconocer la información que será modulada / demodulada, el programa del PIC tiene que contemplar en los bits de la fig. 4.3 correspondientes al dato, un tiempo de bit de 3.333 ms. En el Apéndice C se muestra el programa en ensamblador residente en la RAM del PIC incluye comentarios para facilitar su comprensión.

El programa del PIC, considera la transmisión serial de diez datos diferentes de ocho bits cada uno, a través de su terminal TX (pin 17). Los cinco primeros son códigos que para un display de ánodo común corresponden a un conteo del 0 al 5, y los cinco códigos restantes corresponden a un conteo del 6. al 9. (nótese la señalización del punto). En la fig. 4.14 se ve cómo está alambrado el PIC etiquetado como U1 con el display. Si no hay problemas en la transmisión del dato, como se muestra en la fig. 4.14, éste es recuperado a través de la terminal RX del U1 (pin 18); el dato recibido proviene de la salida 9 de la compuerta AND de tres entradas U3 de la fig. 4.12, más adelante se explicará la función de esta compuerta. Si el canal del módem bajo prueba se encuentra dañado, entonces en el display se desplegará “basura”, ningún dato de los diez que fueron enviados por el PIC podría recuperarse. El PIC se encarga de la transmisión, recepción y visualización de los datos a través del display.

En la fig. 4.16 se muestra el algoritmo empleado en el programa del PIC. Como el PIC16F84 no posee UART, Unidad de Transmisión y Recepción Asíncrona Universal (si la tuviera sería más caro), utiliza una técnica de temporizado por software para transmitir y luego recibir cada dato.

Los elementos básicos para comprender el diagrama de flujo de la fig. 4.16 son:

- El bit A1 del puerto A por donde entrará cada bit en forma serial.
- El bit A0 del puerto A por donde saldrá cada bit en forma serial.
- El registro de 8 bits *sendreg*, el cual almacena al dato a transmitir.
- El registro de 8 bits *receivreg*, el cual almacena al dato recibido.
- El registro *count*, que lleva la cuenta de la posición del bit, tanto en el registro *sendreg* como en el *receivreg*.
- Una tabla de 10 palabras de 8 bits cada una que corresponde a cada dato codificado que aparecerá en el display, denotada simplemente como *tabla*.
- El bit en la posición *n*ésima en el registro *framing*, un registro genérico, se denota como *framing, n*. Por ejemplo, en el registro *receivreg*, el bit en la posición 3 se denota como *receivreg, 3*. La posición 0 corresponde al bit menos significativo del registro, y la posición 7 al más significativo.

En el algoritmo de la fig. 4.16 cada elemento de la tabla corresponde al código de ocho bits del dato a enviarse en serie y a desplegarse en paralelo. Cada elemento de la tabla es almacenado temporalmente en el registro *sendreg*. El algoritmo utiliza operaciones de desplazamiento de bit, también conocidas como rotaciones. Para extraer cada bit del registro *sendreg* se realiza un desplazamiento hacia la izquierda, y para colocar ese bit en el registro *receivreg* se realiza un desplazamiento hacia la derecha; así después de ocho desplazamientos, el bit menos significativo de *sendreg* ha alcanzado la posición más significativa en *receivreg*. Si la comunicación es exitosa, el bit que está siendo extraído de *sendreg*, es el mismo que está siendo colocado en *receivreg*. El registro *count* disminuye en uno cada vez que se realizan dos desplazamientos uno hacia la izquierda en el registro *sendreg* y el otro hacia la derecha en el registro *receivreg* (necesarios para la transmisión y recepción de un bit).

El ancho de cada bit o lo que es lo mismo, su permanencia en la línea análoga FSK, se implementa con una subrutina de retardo de 3.333 ms que en el algoritmo de la fig. 4.16 se denota con “espera un tiempo igual a un bit”. Una vez que *receivreg* se encuentra lleno con la información de *sendreg*, entonces se copia en el registro del puerto B de salida, *portb*. Este puerto está conectado al display de ánodo común, donde finalmente se visualiza el dato enviado en serie. Se concede un tiempo de un segundo en el despliegue de cada dato.

Ahora se explica con cierto detalle el listado del programa que aparece en el Apéndice C. Las variables auxiliares *Indice* y *Tope* son indispensables para controlar el acceso a la tabla de diez elementos, los cuales se extraen de manera cíclica, es decir una vez que se ha transmitido, recibido y desplegado el último dato, se vuelve a comenzar con el primero de la tabla., la cual se define con instrucciones *retlw* al final del programa. Se utilizan cinco subrutinas una es *tabla*, la cual contiene los diez datos a enviar en serie, *Tx_Rx*, la cual se ocupa de la transmisión y recepción serial, *ancho_bit*, la cual es un retardo igual al tiempo de un bit, *display*, la cual se ocupa de colocar en paralelo el dato en el display de ánodo común, y *hold_time*, la cual es un retardo de un segundo para poder visualizar el despliegue del dato. Las subrutinas de retardo *ancho_bit* y *hold_time* funcionan cargando con el valor adecuado al registro del timer, *tmr0*; ambas utilizan la técnica de poleo sobre el bit 2 del registro *intcon*, en vez de la técnica de interrupción sobre el *tmr0*, para saber cuándo se agotó el tiempo al incrementarse el *tmr0*. En la subrutina *ancho_bit* el *tmr0* define un retardo de 3.33 ms con un cristal de 4 MHz, etiquetado con X1 en la fig. 4.14, al cargarlo inicialmente con 243, y en la subrutina *hold_time* no es suficiente cargarlo al inicio con cero, lo cual daría un tiempo máximo de 65.54 ms con un cristal de 4 MHz, por lo que se tiene que usar un

contador auxiliar, *conta*, para escalar la base de tiempo de 62.4 ms hasta un segundo, con un valor inicial en *conta* de 16 tenemos $65.54 \text{ ms} \times 16 = 1.049 \text{ s}$. Los registros *status*, *porta*, *portb*, *trisa*, *trisb*, *tmr0*, *intcon* y *optreg* son de propósito especial y están definidos en la memoria RAM del PIC16F84.

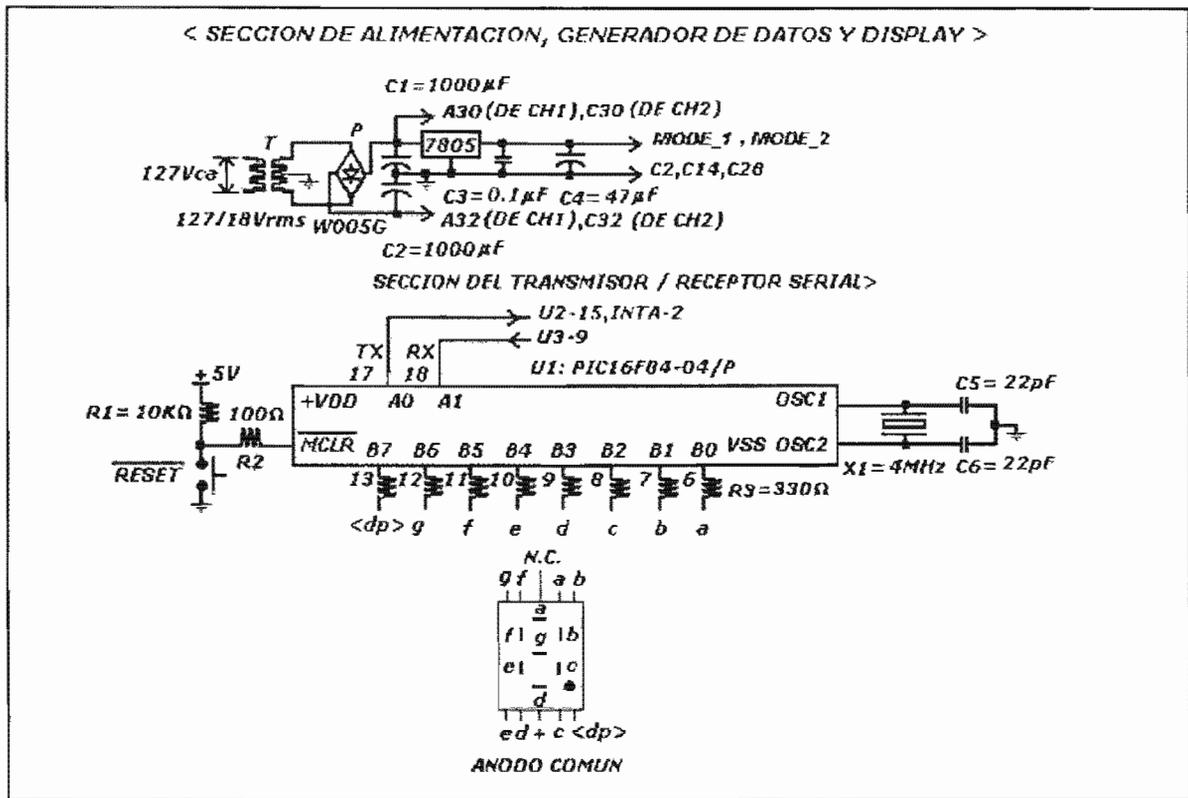


FIG. 4.14 Diagrama de la tarjeta probadora.

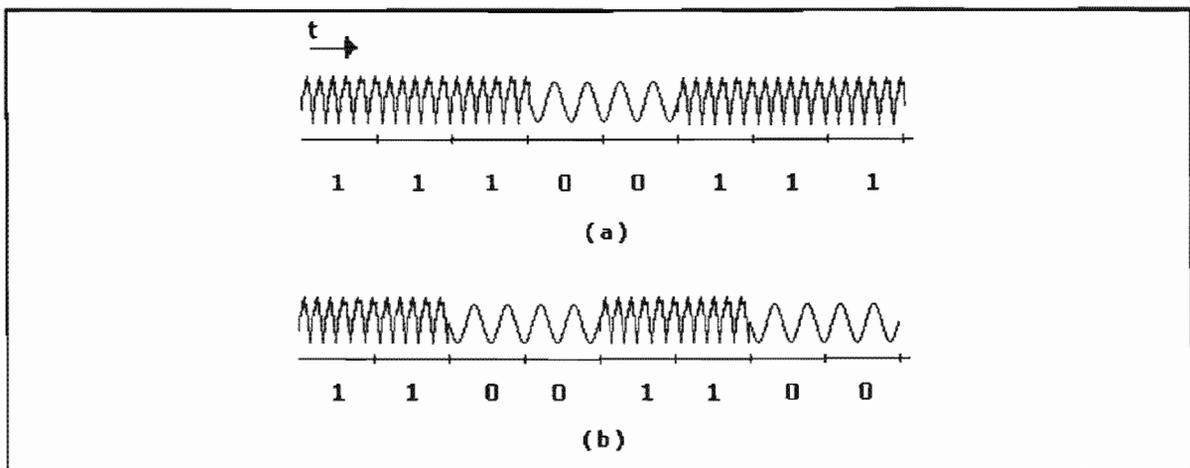


FIG. 4.15 Ejemplo de señales del tipo FSK con tasa en Bauds diferente.

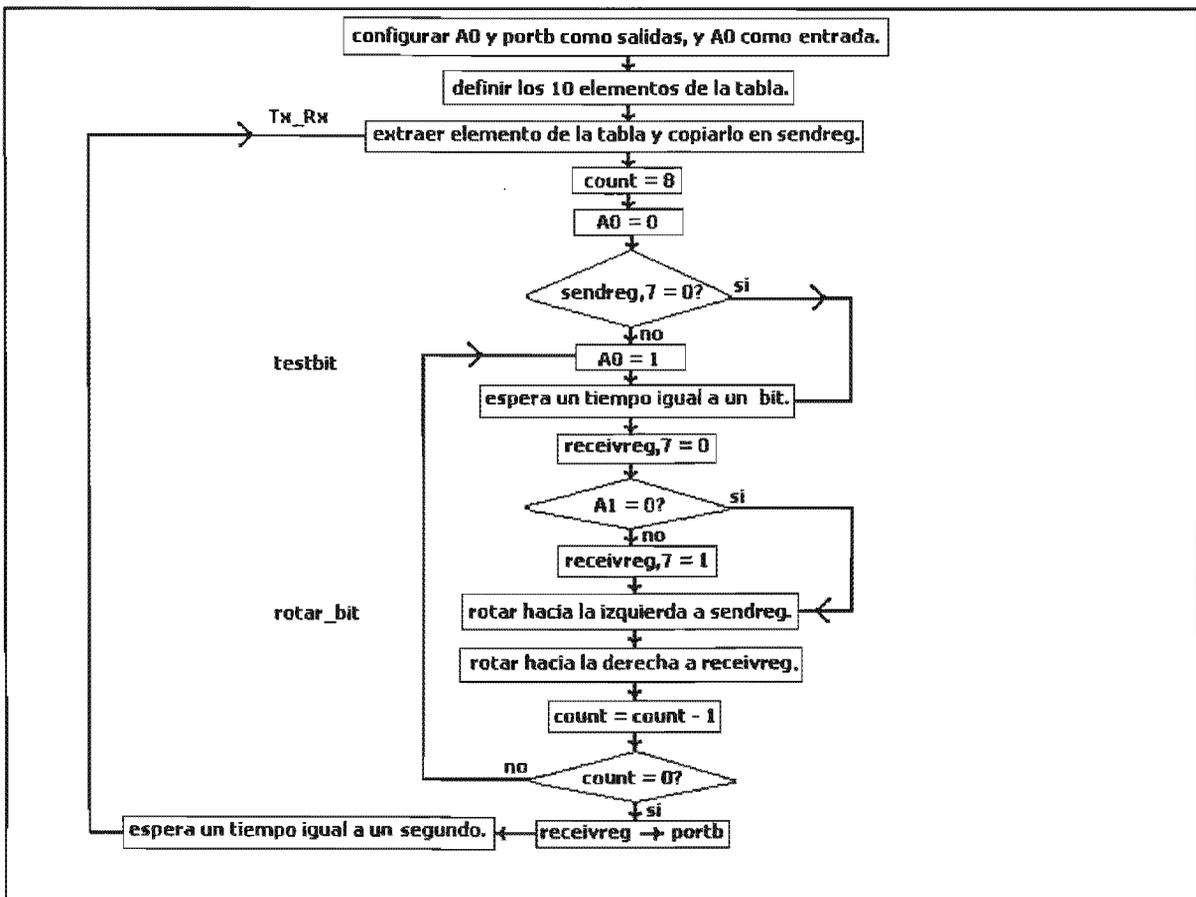


FIG. 4.16 Algoritmo de transmisión y recepción serial.

En la fig. 4.17 se muestra al CI módem encargado de la modulación de las señales digitales TTL en señales FSK de transmisión, y de su respectiva demodulación en señales digitales TTL en la recepción. También se muestran tres interruptores para direccionar adecuadamente las señales internas de la tarjeta probadora para poder establecer la comunicación con el canal bajo prueba.

Los componentes agrupados en la región sombreada de la fig. 4.17, constituyen el filtro externo análogo en la línea de comunicación para el CI módem. Aunque este CI dispone de filtros paso – banda internos, como se explicó en los modos de operación del módem, el filtro externo constituye un primer nivel de filtrado que garantiza el paso de las frecuencias de transmisión y de recepción, y el rechazo de otras frecuencias. Este filtro va conectado a las terminales TXA y RXA1 del módem, y a la línea de comunicación L1, y los valores de los componentes del filtro externo se justifican en el Apéndice D.

Para que el módem de la tarjeta probadora pueda regresar la señal FSK que recibe del canal bajo prueba, se requiere colocar un puente entre las terminales TXD y RXD del CI módem en la tarjeta probadora. El resto de las conexiones alrededor del CI módem se explican en la sección 4.6, incluyendo la razón de colocar al led etiquetado como NORM en la fig. 4.17. Lo visto hasta aquí en relación al CI módem es suficiente para comprender el funcionamiento de la tarjeta probadora, el cual se describe a continuación.

Cuando se desea probar la comunicación a una tarjeta MD ésta se conecta con la tarjeta probadora. Para probar el canal 1 los tres interruptores de la fig. 4.17 se mueven hacia arriba para direccionar convenientemente las señales implicadas en la comunicación. Con esta acción se hacen comunes las terminales FSK de la tarjeta MD, FSK1 y FSK2, con las líneas L1 y L2 de la tarjeta probadora mediante el interruptor INTC en la fig. 4.17, la terminal transmisora RS – 232 de la tarjeta MD, RX1, cuya señal entra por la terminal 7 del receiver de U2 mediante el interruptor INTB en la fig. 4.17, la salida del receiver pin 14 de U2 en la fig. 4.12 es una entrada de la compuerta AND de U3, cuya salida es finalmente la entrada RX, pin 18 del PIC. La terminal TX del PIC, pin 17 en la fig. 4.14, se conecta a la entrada 11 del driver de U2 mediante el interruptor INTA en la fig. 4.17, la salida del driver, pin 10 de U2 en la fig. 4.12, es común con la terminal receptora RS – 232 de la tarjeta MD, TX1.

Para probar el canal 2 los tres interruptores se mueven hacia abajo. Con esta acción se hacen comunes las terminales FSK de la tarjeta MD, FSK3 y FSK4, con las líneas L1 y L2 de la tarjeta probadora mediante el interruptor INTC en la fig. 4.17, la terminal transmisora RS – 232 de la tarjeta MD, RX2, cuya señal entra por el conector (RX1, RX2, RX3) de la fig. 4.17 se conecta a la entrada 9 del receiver de U2 mediante el interruptor INTB en la fig. 4.17, cuya salida pin 12 en la fig. 4.12, es una entrada de la compuerta AND de U3, cuya salida es finalmente la entrada RX, pin 18 del PIC. La terminal TX del PIC, pin 17 en la fig. 4.14, se conecta a la entrada 13 del driver de U2 mediante el interruptor INTA en la fig. 4.17, la salida del driver, pin 8 en la fig. 4.12, es común con la terminal receptora RS – 232 de la tarjeta MD, TX2, su señal sale por el conector (TX1, TX2, TX3) de la fig. 4.17 hacia la tarjeta MD.

Para probar cada uno de los dieciséis canales de la unidad MM, uno a la vez, se asume que no hay tarjeta MD conectada a la tarjeta probadora. Las señales RS – 232 llegan desde la unidad MM vía las terminales TX3, RX3 y la tierra de su canal bajo prueba, y las señales FSK, FSK4 y FSK5, de ese mismo canal de la unidad MM llegan al conector en la tarjeta probadora etiquetado con L1 y L2. En la fig. 4.12, la terminal transmisora RS – 232 del canal de la unidad MM, RX3, va a la entrada 5 del receiver de U2, cuya salida, pin 16, es una entrada de la compuerta AND de U3, cuya salida es finalmente la entrada RX, pin 18 del PIC. La terminal TX del PIC, pin 17 en la fig. 4.14, se conecta directamente a la entrada 15 del driver de U2, cuya salida, pin 6 en la fig. 4.12 es común con la terminal receptora RS – 232 del canal bajo prueba de la unidad MM, TX3. A continuación se explica el control en la recepción de las señales, tal como se prometió antes en esta sección.

La compuerta AND de U3 en la fig. 4.12 controla la recepción de las señales hacia la tarjeta probadora, una vez que han sido convertidas de RS – 232 a TTL, dejando pasar solo a la que está activa en ese momento. Si el CH1 de la tarjeta MD se está probando, y no el CH2 y ningún canal específico de la unidad MM, entonces RX1 del CH1 se encuentra conectado a la entrada 7 de un receiver de U2, RX2 del CH2 se encuentra desconectado de la entrada 9 de otro receiver, y RX3 del canal bajo prueba de la unidad MM se encuentra desconectado de la entrada 5 del otro receiver. En la fig. 4.12 estos receivers que fueron desconectados tienen una resistencia de 10 K conectada en su entrada con su otro extremo conectado a tierra por lo que fijan 0 V a la entrada de cada receiver (resistencias de pull – down), por lo tanto la salida de cada receiver que es una entrada de la AND se fija en +5 Vcd, así la única señal de recepción que pasa hacia el PIC por su terminal 18 es la que proviene del CH1. Así U3 es transparente a la señal de recepción que se quiere analizar en el exhibidor de la tarjeta probadora.

Las terminales FSK2, FSK4 y FSK6 corresponden a la tierra análoga del canal respectivo, las cuales son comunes a la tierra digital GND, y a la tierra de la tarjeta probadora.

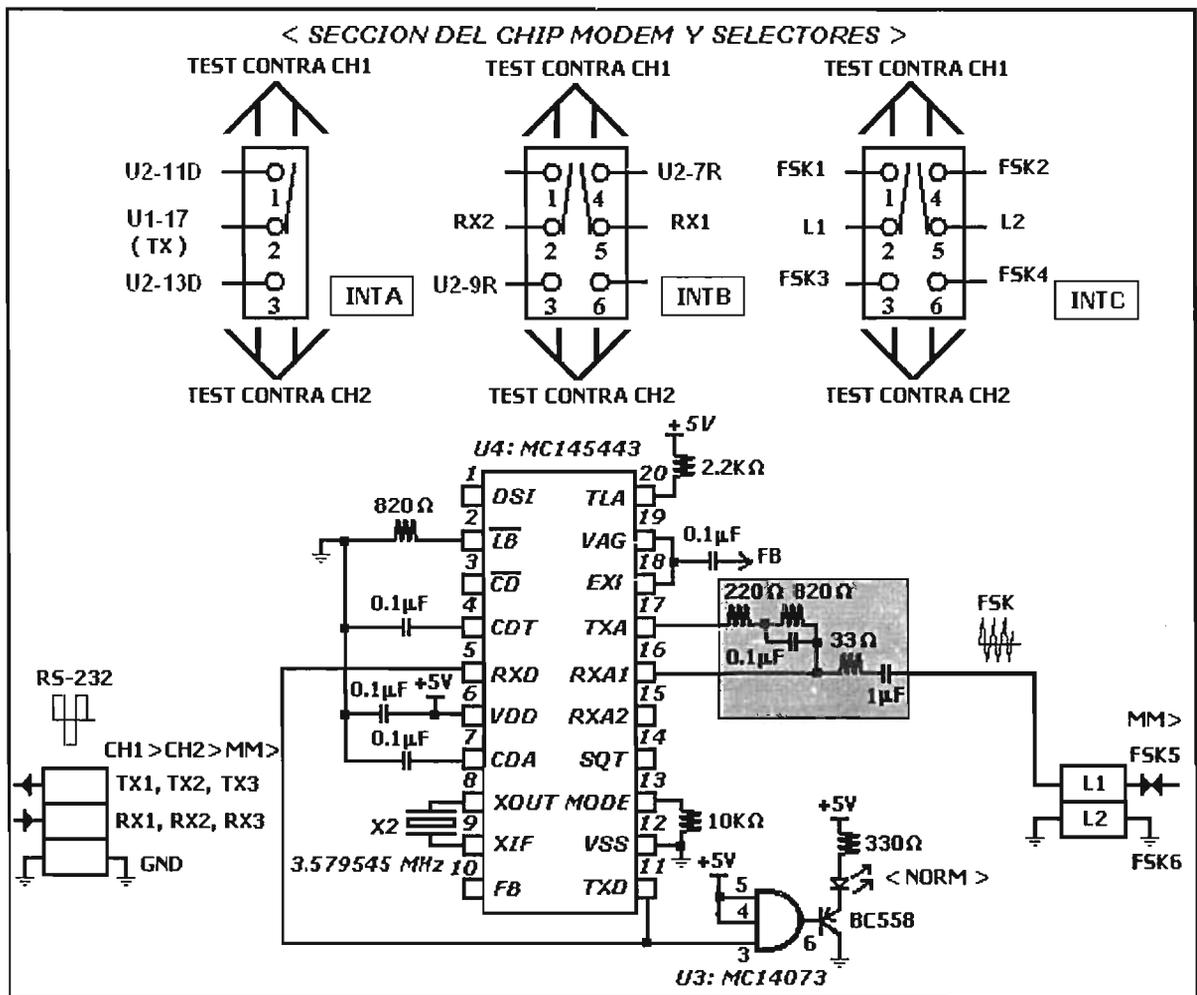


FIG. 4.17 Diagrama de la tarjeta probadora.

4.5 Diseño de la tarjeta para el mantenimiento correctivo de las comunicaciones.

El Módem Doble actual que se está utilizando en campo, contiene al receiver MC1488 y al driver MC1489, los cuales requieren para su operación de voltajes de +8 Vcd y - 8 Vcd. Para eliminar la necesidad de utilizar un regulador negativo en el Módem Doble propuesto, con lo cual se ahorraría espacio en la tarjeta, se requiere seleccionar para cada canal un CI transceiver que opere con una sola fuente, y que además contenga la característica de detección de línea abierta. El CI que cumple con ambos requisitos es el MAX3221, el cual dispone de una unidad driver y otra receiver, número suficiente para implementar un canal, así que habría dos MAX3221 por cada Módem Doble propuesto. Adicionalmente, el MAX3221 tiene la característica de entrar en un modo de operación de bajo consumo de potencia desconectando internamente al driver (autoshtutdown), cuando detecta una situación de línea atenuada o abierta en la línea de comunicación correspondiente a la recepción de la señal RS - 232. En lo que respecta al valor del data rate tolerado por el CI para la buena conversión interna de las señales está sobrado, 120 Kbps, kilobits por segundo, lo cual resulta en un ancho de bit de 8.333 μ s.

La fig. 4.18 resume cómo opera el MAX3221. Cuando el CI recibe una señal RS-232 atenuada en el rango de -0.3 V a +0.3 V, durante 30 μ s, entra al modo de bajo consumo de potencia (autoshtutdown), reduciendo la corriente de consumo a 1 μ A, y llevando la salida del driver al estado de alta impedancia. En este caso la condición anómala en la entrada del receptor es indicada llevando a la salida INVALID a un nivel bajo. Este modo de operación ocurre cuando el cable RS-232 que conecta al canal del módem del Data Node con el Mux / Demux en la fig. 4.1, se encuentra abierto o no hace bien contacto. El CI se vuelve a encender cuando aparece una señal válida RS-232 en el receptor, ya sea por encima de +2.7 V o por debajo de -2.7 V. El tiempo típico que le toma al CI en salir del modo de autoshtutdown cuando es restaurada la señal RS - 232 de recepción es de 100 μ s. Nótese que existe un rango en los voltajes de entrada en el receptor entre +0.3 V y +2.7 V, y entre -2.7 V y -0.3 V, donde no es posible definir el estado en el funcionamiento del CI, en normal o en autoshtutdown.

Otro tipo de falla ocurre cuando se abre una línea de comunicación FSK, en tal caso la entrada al driver del CI se mantiene en un nivel alto. El CI mantiene su salida INVALID en un nivel alto; es decir, es incapaz de detectar la condición de línea FSK abierta.

La tabla 4.2 muestra el funcionamiento del CI de acuerdo a sus entradas lógicas FORCEOFF y FORCEON, y al voltaje presente o ausente en la línea del receptor. La señal FORCEOFF, activa en bajo, fuerza a que el CI se apague, y la señal FORCEON, activa en alto, fuerza a que el CI se encienda. El modo de bajo consumo en ausencia de la señal RS-232 en el receptor se obtiene cuando FORCEOFF = 1 y FORCEON = 0, es decir cuando ambas terminales están desactivadas. Estando FORCEOFF en alto es decir deshabilitado, al colocar un alto en FORCEON se fuerza a que el CI entre en comunicación, si no hay señal RS - 232, la salida INVALID permanece en bajo, manteniendo encendido al driver, pero si hay señal RS - 232, el CI establece la comunicación con su driver encendido, y coloca un alto en la salida INVALID. Estando FORCEON en bajo es decir deshabilitado, al colocar un bajo en FORCEOFF se fuerza a que el CI salga de comunicación, si no hay señal RS - 232, la salida INVALID permanece en bajo, manteniendo apagado al driver, pero si hay señal RS - 232, la salida INVALID tiene un alto, sin embargo el driver interno sigue apagado. En el Módem Doble propuesto requerimos detección de línea abierta o atenuada, y que el CI pueda entrar al modo de autoshtutdown, por tanto conectamos FORCEOFF con +5 V y FORCEON con tierra, es decir FORCEOFF = 1 y FORCEON = 0, no necesitamos forzar al apagado o al encendido el driver interno por intervención de algún equipo periférico.

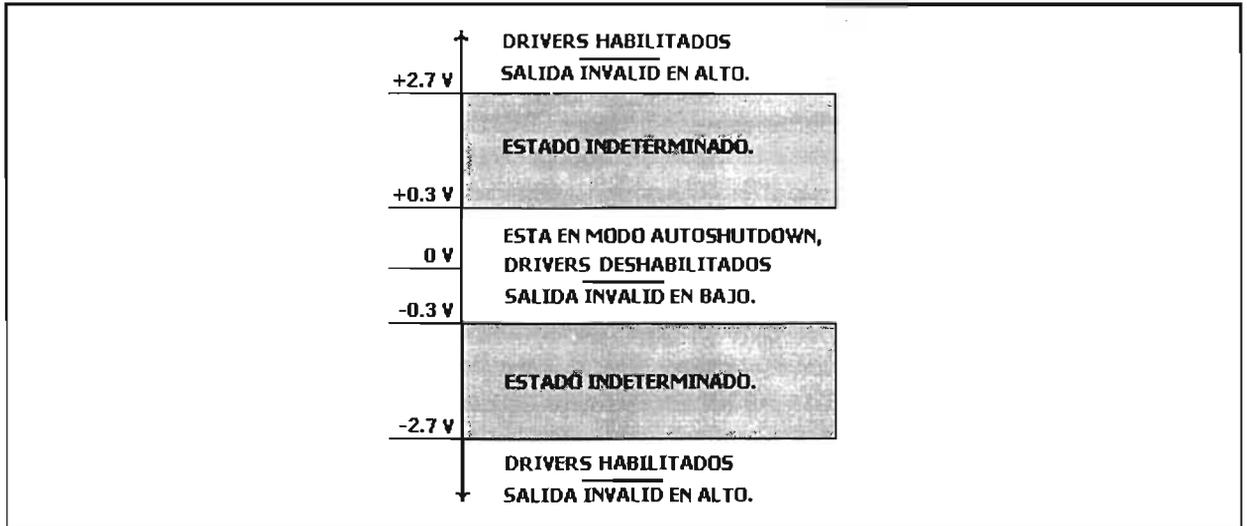


FIG. 4.18 Funcionamiento del MAX3221.

Señal presente RS-232.	FORCEOFF	FORCEON	INVALID	ESTADO DEL CI.
Si	H	X	H	Operación Normal.
No	H	H	L	Operación Normal (forzado a encenderse).
No	H	L	L	Autoshutdown. (modo de bajo consumo).
Si	L	X	H	Shutdown (forzado a apagarse).
No	L	X	L	Shutdown (forzado a apagarse).

Tabla 4.2. Lógica del MAX3221.

En las figs. 4.19 y 4.20 se muestran los diagramas para cada canal de la tarjeta MD propuesta, los diagramas son iguales, lo que cambia son las etiquetas de los componentes. En la fig. 4.20 se muestra la identificación de las terminales del conector situado en la tarjeta, enseguida se presenta la lista de partes de la tarjeta. En las figs. 4.19 y 4.20 se observan cuatro compuertas NAND de colector abierto necesarias para reproducir la señalización correcta de TX y RX de acuerdo a como se presentan en la tarjeta MD original. A continuación se detallan las razones para tener esta lógica adicional y cómo funciona.

La terminal CD del CI módem es la salida del Detector de Portadora, Carrier Detect Output (pin 3). Si dos CIs módem se están comunicando, por ejemplo cuando se establece la comunicación entre un canal de la tarjeta MD y un controlador local, significa que en su línea análoga viaja la portadora, cuyos valores en frecuencia se listan en la tabla 4.1, en tal caso el pin 3 de cada módem tiene nivel lógico bajo. Si la línea de comunicación se interrumpe o se atenúa demasiado la señal FSK, un nivel lógico alto en el pin 3 indica que no está presente la portadora, en tal caso la terminal RXD (pin 5) del CI módem se mantiene en nivel lógico alto. En la tarjeta MD propuesta debe cumplirse que cuando no hay portadora el led RX debe quedarse encendido, y el led TX debe seguir destellando, indicando que siguen llegando datos por la línea transmisora RS - 232, pero el CI módem ya no los transmite porque no puede reconocerlos. Con referencia al diagrama de la fig. 4.19, la compuerta superior del CI U103 tiene una entrada en nivel alto, y la otra entrada está conectada a la salida del receiver, por lo tanto los cambios en esta salida se invierten a la salida de

la compuerta, por lo que el led TX1 destella de acuerdo a los niveles de los datos seriales recibidos. Cuando CD está en nivel bajo, una entrada de la compuerta del CI U103 con la resistencia de pull – up R111, también está en nivel bajo, y como su otra entrada está en alto, su salida está en alto, es decir, su transistor interno de salida está cortado, por lo tanto la entrada a la compuerta que tiene la resistencia de pull – up R110, recibe un nivel alto en su entrada 4, y como la salida RXD (pin 5) del CI módem U102 se amarra en nivel bajo en ausencia de portadora, la otra entrada 5 es también un nivel bajo, por lo tanto la salida de esta compuerta es un nivel alto, es decir su transistor interno de salida está cortado, entonces la última compuerta NAND del CI U103 que funciona como inversor recibe en ambas entradas un nivel alto, en consecuencia su salida es un nivel bajo, es decir su transistor interno de salida está saturado, por tanto el led RX1 permanece encendido. Así hemos comprobado que cuando no hay portadora, el led RX permanece encendido y el led TX sigue intermitente.

Podría darse el caso de que la tarjeta MD y el módem del controlador local (ver el diagrama de la fig. 4.1) se encuentren enlazados por la portadora, es decir que CD esté en nivel bajo, pero por algún daño en la tarjeta MD no hay datos de salida RS – 232, lo cual no puede señalizarse con el led etiquetado como SHUT, su CI módem amarra su salida RXD (pin 5) en nivel alto. En esta condición el led RX del canal dañado debe apagarse como ocurre en la tarjeta MD original. Si se sigue la lógica que se ilustra en la fig. 4.19, se encuentra que para el canal 1 efectivamente el led RX1 se apaga bajo esta condición.

Si la entrada RS – 232 se atenúa o se abre en algún canal de la tarjeta MD, entonces el CI transceiver detecta esta situación enviando un nivel bajo hacia la base del transistor PNP correspondiente, ya sea Q101 o bien Q201, saturándolo por lo que el led SHUT se enciende. Se agregan estos transistores para no quemar por un exceso de corriente drenada a la salida INVALID del MAX3221.

En una comunicación sin problemas, los leds TX y RX de la tarjeta MD propuesta están destellando, reflejando el nivel de los datos seriales en las terminales RXD (pin 5) y TXD (pin 11) del CI módem correspondiente, si el bit del dato recibido es cero, el led TX se apaga y si es uno se prende, el led RX destella al revés con el bit del dato que sale de la tarjeta MD propuesta, tal como ocurre con la tarjeta original. En la siguiente sección se explica el resto de las conexiones en torno al CI módem de la tarjeta probadora (fig. 4.17), que son las mismas alrededor del CI módem de la tarjeta MD propuesta (figs. 4.19 y 4.20).

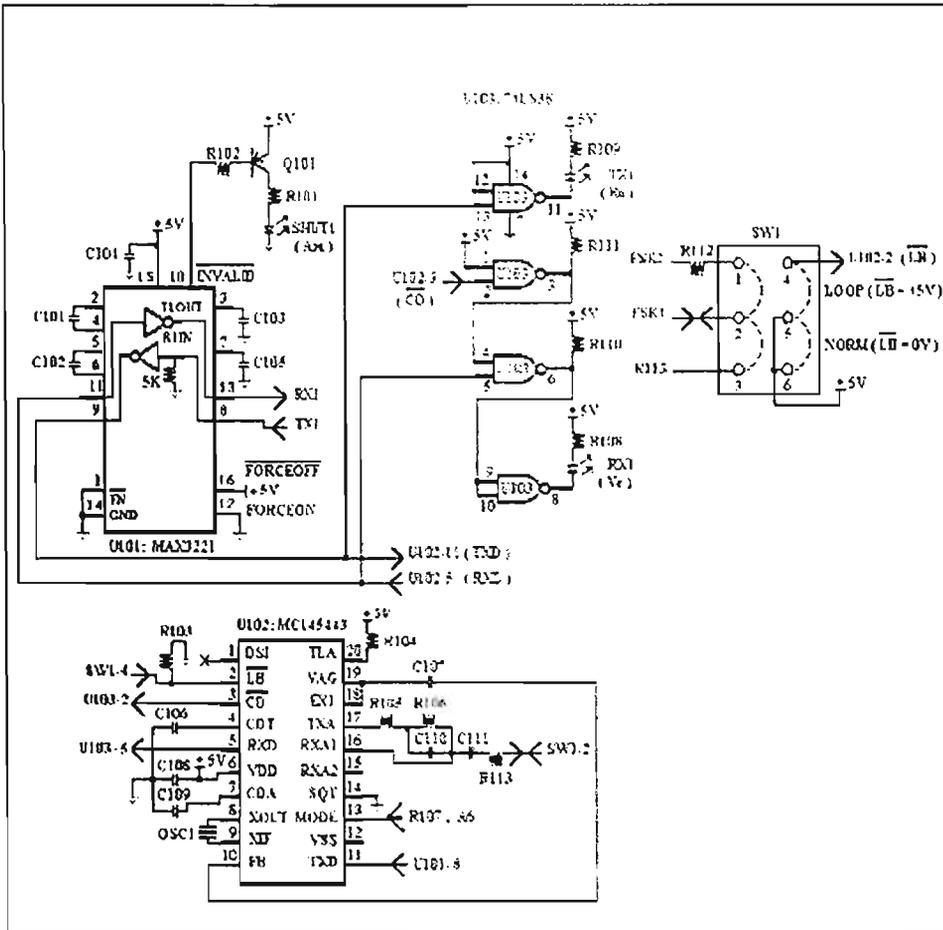


FIG. 4.19 Diagrama del canal 1 del módem propuesto.

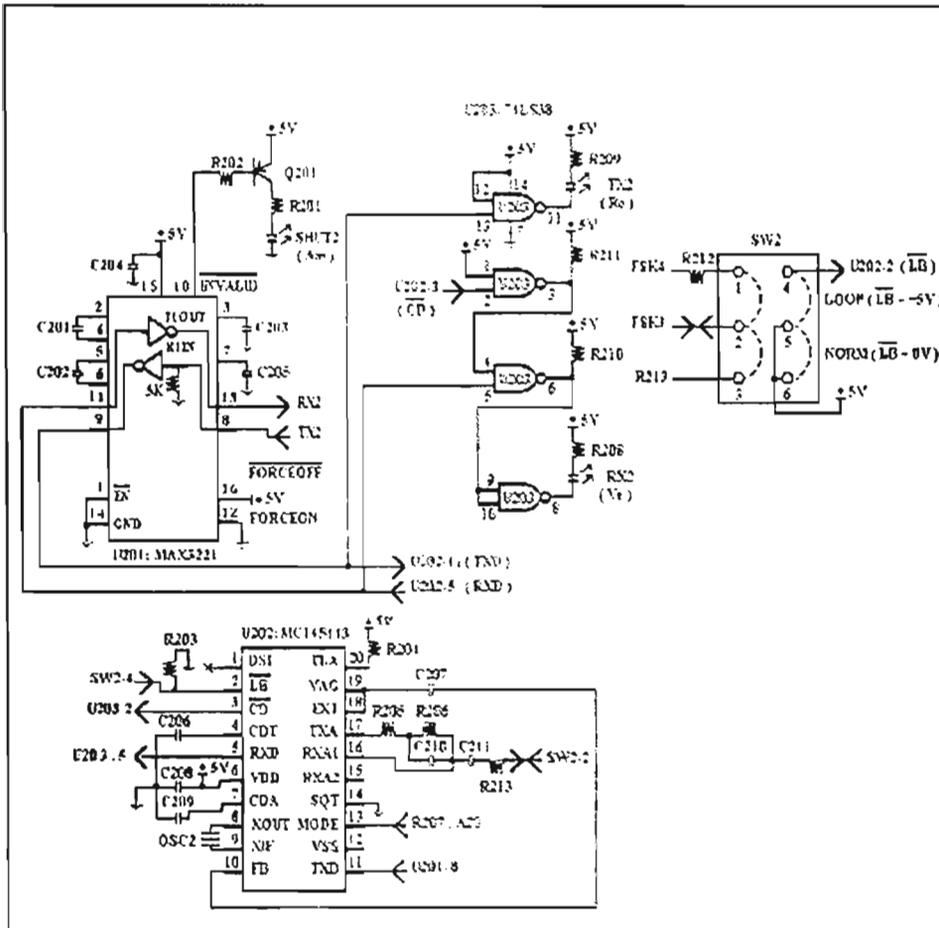


FIG. 4.20 Diagrama del canal 2 del módem propuesto.

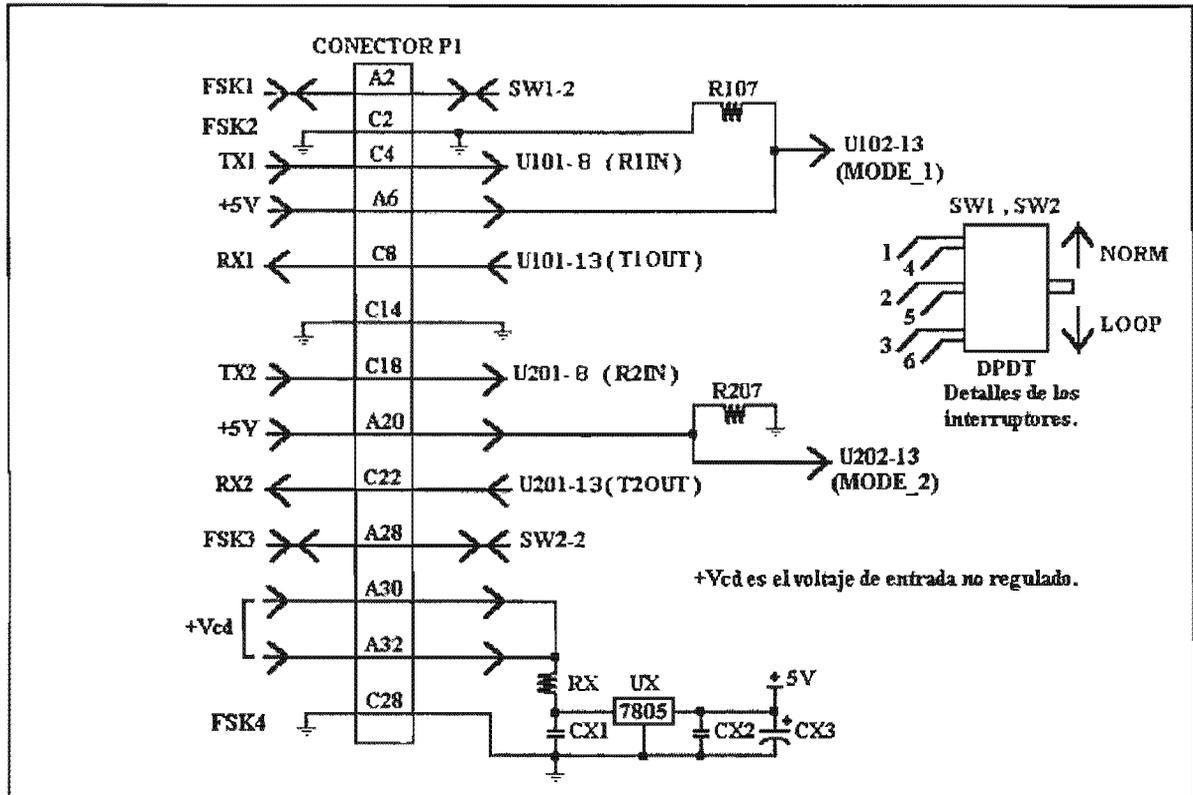


FIG. 4.21 Terminales del conector del módem propuesto.

No. Parte:	DESCRIPCION	IDENTIFICACION	No. pzas.
1	REGULADOR LINEAL DE VOLTAJE DE + 5V. ENCAPSULADO TO220.	UX	1
2	TRANSCEIVER DE 2 CANALES PARA SEÑALES RS-232 Y TTL CON AUTOSHUTDOWN. MAX3221.	U101 , U201	2
3	MODEM FSK A 300 BAUDS. HALF Y FULL DUPLEX. MC145443.	U102 , U202	2
4	BUFFER NAND CUADRUPLE A COLECTOR ABIERTO. 74LS38.	U103 , U203	2
5	TRANSISTOR DE SEÑAL PEQUEÑA PNP. ENCAPSULADO TO92. BC558.	Q101 , Q201	2
6	OSCILADOR DE CRISTAL RESONANTE SERIE DE 4.579545 MHZ.	OSC1 , OSC2	2
7	CAPACITOR DE POLIESTER DE 0.47 μ F A 16 V.	C102 , C202 , C103 , C203 , C104 , C204 , C105 , C205	8
8	CAPACITOR DE POLIESTER DE 0.1 μ F A 16 V.	CX1 , CX2 , C101 , C201 , C106 , C206 , C107 , C207 , C108 , C208 , C109 , C209 , C110 , C210	14
9	CAPACITOR DE POLIESTER DE 1 μ F A 16 V.	C111 , C211	2
10	CAPACITOR ELECTROLITICO DE 10 μ F A 16V.	CX3	1
11	RESISTENCIA DE CARBON DE 47K A 1/4 WATT.	R102 , R202	2
12	RESISTENCIA DE CARBON DE 33 Ω A 1/4 WATT.	RX , R108 , R208	3
13	RESISTENCIA DE CARBON DE 330 Ω A 1/4 WATT.	R101 , R201 , R108 , R208 , R109 , R209 ,	6
14	RESISTENCIA DE CARBON DE 680 Ω A 1/4 WATT.	R112 , R212	2
15	RESISTENCIA DE CARBON DE 820 Ω A 1/4 WATT.	R103 , R203 , R106 , R206	4
16	RESISTENCIA DE CARBON DE 220 Ω A 1/4 WATT.	R105 , R205	2
17	RESISTENCIA DE CARBON DE 2.2K A 1/4 WATT.	R104 , R204	2
18	RESISTENCIA DE CARBON DE 10K A 1/4 WATT.	R107 , R207 , R110 , R210 , R111 , R211 , R113 , R213	8
19	INTERRUPTOR SUBMINIATURA 2 POLOS- 2 TIROS (DPDT). ANGULO RECTO PARA MONTAJE EN CIRCUITO IMPRESO. FUNCION ON-NONE-ON. DESPLAZAMIENTO HORIZONTAL DE ITT CANNON. T201MH9ABE.	SW1 , SW2	2
20	INDICADOR LED DE 2 mm, ANGULO RECTO PARA MONTAJE EN CIRCUITO IMPRESO. ALTA EFICIENCIA. COLOR ROJO DE DIALIGHT. 555-2001.	TX1 , TX2	2
21	INDICADOR LED DE 2 mm, ANGULO RECTO PARA MONTAJE EN CIRCUITO IMPRESO. ALTA EFICIENCIA. COLOR VERDE DE DIALIGHT. 555-2301.	RX1 , RX2	2
22	INDICADOR LED DE 2 mm, ANGULO RECTO PARA MONTAJE EN CIRCUITO IMPRESO. ALTA EFICIENCIA. COLOR AMARILLO DE DIALIGHT. 555-2401.	SHUT1 , SHUT2	2
23	CONECTOR EUROCARD HEMBRA AC 64 TERMINALES. ANGULO RECTO DE AMP. 650870-4	JP	1

4.6 Conexiones del circuito integrado módem en ambas tarjetas.

La tabla 4.3 muestra varias entradas lógicas que definen al modo de operación del CI módem. Cuando la entrada SQT (squelch) está en un nivel alto lo mismo que la entrada de lazo análogo LB, el modulador interno del MC145443 se deshabilita por lo que no hay señales FSK, también el CI entra a un modo de bajo consumo de potencia, power down. Para nuestra aplicación el modulador tiene que estar habilitado siempre por lo que en ambas tarjetas la terminal SQT está conectada a tierra.

MODE	SQT	LB	Modo de Operación:
1	0	0	Origen en Normal
0	0	0	Respuesta en Normal
X	0	1	En Lazo
X	1	1	Power down

Tabla 4.3 Tabla funcional del CI módem.

La terminal MODE, asumiendo que la terminal LB tiene un nivel bajo, define el modo de operación del CI según la tabla 4.3. Para que la tarjeta probadora pueda establecer la comunicación con cada canal de la tarjeta MD, la original o bien la propuesta vista en la sección 4.5, se configura como Respuesta en Normal, es decir MODE = 0 en la fig. 4.17, y a través de las terminales MODE_1 y MODE_2 (ver la fig. 4.14) fijas a + 5 V, la tarjeta probadora impone MODE = 1 en ambos canales de la tarjeta MD, es decir los configura como Origen en Normal (ver la fig. 4.21). Para el caso de la tarjeta MM, todos sus canales están configurados internamente como Origen en Normal, por lo tanto no se requieren derivar conexiones extra hacia la tarjeta probadora. De esta manera los dos CI módem ubicados en los extremos opuestos de las líneas FSK pueden entenderse, cuando el CI en modo Respuesta en Normal transmite una señal TXD que haya pasado por su filtro paso - banda de alta frecuencia, después procesada y finalmente inyectada a la línea FSK, el CI en modo Origen en Normal para que pueda reconocerla tiene que extraerla de la línea FSK por las terminal RXA2 y dirigirla a su filtro paso - banda de alta frecuencia, y después procesarla para recuperar el dato por la terminal RXD (ver los diagramas de las figs. 4.6 y 4.7); si los filtros internos no fueran del mismo tipo los CI módem no podrían entenderse. Por ejemplo, si ambos se configuraran en modo Respuesta en Normal, la señal pasaría por el filtro paso - banda de alta frecuencia durante la transmisión, y pasaría por el filtro paso - banda de baja frecuencia durante la recepción, entonces las portadoras no se reconocerían y este hecho lo indicarían ambos módems cambiando su salida de CD, detectora de portadora (pin 3), de bajo a alto. En los modos de operación Origen y Respuesta en Normal existen hacia fuera del CI módem señales FSK y RS - 232. En la tarjeta probadora la señal FSK que recibió la vuelve a transmitir como señal FSK gracias al puente que existe entre las terminales 5 y 11 de su CI módem (ver la fig. 4.17).

La terminal LB define el modo de operación en Normal o en Lazo, su efecto es el de un interruptor interno que cierra (si LB = 0 para Normal) o abre (si LB = 1 para Lazo), las líneas FSK exteriores al CI. El modo Normal se explicó anteriormente. Cuando LB = 1, el CI módem entra al modo en Lazo, no importa que se encuentre en Originate o en Answer la señal FSK solo existe internamente, y hacia afuera del CI existen señales RS - 232 (ver la derivación de la señal TXA en los diagramas de las figs. 4.8 y 4.9). El CI módem en la tarjeta probadora siempre está en Normal, ya que se requiere que siempre haya información por las líneas FSK exteriores a la tarjeta. En cambio, los canales de las tarjetas MD, original y propuesta, y los de la tarjeta MM pueden configurarse manualmente en Normal o en Lazo mediante un interruptor que tiene cada canal. Con el canal bajo prueba en Lazo la tarjeta probadora envía una señal RS - 232 por la TXD del CI módem del canal bajo prueba (ver los diagramas de las figs. 4.8 y 4.9), si dicho canal está operando bien, la misma señal se envía de regreso a la tarjeta probadora por la terminal RXD del canal bajo prueba.

Recuerde que la línea FSK exterior la abrió el CI módem del canal bajo prueba, así encontramos que trabajando el canal bajo prueba en Lazo, el CI módem de la tarjeta probadora tiene a su sección del módem fuera de operación.

Si el canal bajo prueba estuviera alojado en una “caja negra”, no sabríamos si la prueba de comunicación se realiza en Lazo o en Normal tan solo observando el dato en el display de la tarjeta probadora, necesitaríamos forzosamente ver la posición del interruptor en el canal bajo prueba. Requerimos otro indicador, es por eso que en el diagrama de la fig. 4.17 se conecta un led vía un transistor PNP, precisamente en el puente que une las terminales TXD y RXD del CI módem de la tarjeta probadora, el cual se enciende en forma intermitente según el nivel y duración de los bits del dato durante la prueba en Normal, y permanece apagado durante la prueba en Lazo.

En la operación en Normal pasan señales análogas en las terminales TXA y RXA1 de ambas tarjetas desarrolladas, dichas terminales están conectadas externamente al filtro de línea FSK, el cual se encuentra sombreado en el diagrama de la fig. 4.17, los valores de los componentes de este filtro son los mismos en ambas tarjetas. Nótese que la terminal RXA2 se encuentra abierta externamente. En el Apéndice C se muestra un análisis orientado a justificar los valores de los componentes del filtro análogo en la línea de comunicación el cual se encuentra sombreado en la fig. 4.17.

Como se explicó en la sección 4.5 la terminal CD es la salida del Detector de Portadora (pin 3). En la tarjeta MD propuesta se visualiza su función con la lógica adicional alrededor del CI módem, pero en la tarjeta probadora no se utiliza (ver el diagrama de la fig. 4.17). La ausencia de portadora en la tarjeta probadora se detecta como se describe en el cuarto renglón de la tabla 4.4. A continuación se describen otras conexiones comunes a ambas tarjetas.

La terminal CDT sirve para fijar el tiempo en que el CI módem receptor debe de detectar la presencia o ausencia de la señal portadora, Carrier Detect Output (pin 4) vía un capacitor externo conectado de la terminal a tierra. Al tiempo que le toma a la salida detectora de portadora CD en cambiar de nivel alto a bajo en presencia de la señal portadora se le denota con tCDL, y al tiempo que le toma a la salida CD en permanecer en bajo antes de cambiar a alto, después de que ya no hay señal portadora se le denota con tCDH. Con un capacitor de $0.1 \mu\text{F}$ el fabricante asegura que $t\text{CDL} = 0.64 \text{ s}$ y $t\text{CDH} = 0.054 \text{ s}$. Este capacitor le ayuda a la salida detectora de portadora para discriminar entre un ruido aleatorio en la línea telefónica y una señal intensa de comunicación.

La terminal FB es la polarización del filtro (pin 10) es la entrada al amplificador de ca. Para compensar al voltaje de offset en la entrada, el fabricante recomienda conectarlo a tierra vía un capacitor de $0.1 \mu\text{F}$.

La terminal CDA es para ajustar el umbral de la detección en la portadora (pin 7) vía un voltaje externo aplicado a este terminal. En esta aplicación no se utiliza por lo que se encuentra desacoplada vía un capacitor de $0.1 \mu\text{F}$ con el otro extremo conectado a tierra.

La terminal Ex1 (pin 18) es la entrada no inversora del amplificador que maneja la línea de TXA. Se utiliza para agregar una señal auxiliar de audio hacia la línea telefónica. En nuestro caso no se utiliza por lo que se conecta a la terminal VAG, la cual es la tierra análoga del CI.

La terminal DSI (pin 11) es la entrada inversora del amplificador que maneja la línea de TXA, la cual puede recibir la salida de un CI generador de tonos (DTMF), el cual sirve para codificar en frecuencia cada tecla del teléfono estándar. El amplificador agrega esta señal a la línea telefónica. Como esta señal auxiliar no se utiliza en esta aplicación, esta terminal permanece abierta.

La terminal TLA (pin 20) es para ajustar el nivel de la potencia transmitida en la señal. Esta potencia de transmisión está determinada con el valor de una resistencia conectada entre esa terminal y el voltaje de alimentación de + 5 V. Si la terminal se mantiene abierta, la potencia de transmisión se fija a su valor máximo de - 12 dBm, lo cual significa que la potencia de transmisión es dieciséis menor que el valor de referencia de 1 mW. En ambas tarjetas esta resistencia es de 2.2 K Ω , lo que ajusta a la potencia de transmisión en algo menor que - 9 dBm; es decir la potencia de salida es como ocho veces menor que el valor de referencia de 1 mW. Estos valores en dBm (decibelios referidos a 1 mW), asumen que la línea de comunicación presenta una impedancia de 600 Ω . La razón de no haber seleccionado el valor de - 12 dBm es que durante las pruebas el ruido aleatorio indeseable lograba transmitirse perdiéndose las señales de interés FSK. Cabe mencionar que con este ajuste en algo menor que - 9 dBm en la ganancia, en el caso del Módem Doble propuesto, se han conseguido en campo cubrir distancias entre el Data Node y los controladores locales (ver la fig. 4.1), de 20 Km a 25 Km.

4.7 Caracterización de las tarjetas desarrolladas.

Las tarjetas desarrolladas pueden probarse mutuamente acoplándolas entre sí, en tal caso la tarjeta probadora hace las veces de un Módem Maestro, y la tarjeta MD propuesta se comporta como un Módem Esclavo. La siguiente tabla resume el comportamiento experimental concluyente al acoplar la tarjeta de Módem Doble propuesto (MDP) con la tarjeta para probar comunicaciones (TEST).

Descripción de la prueba:	Salidas de la tarjeta MDP:	Salidas de la tarjeta TEST:
Se abre la línea de recepción RS-232 del canal bajo prueba.	Led TX encendido. Led RX apagado. Led SHUT encendido.	Display apagado. Led NORM apagado
Interruptor del canal bajo prueba en la posición NORM.	Led TX intermitente. Led RX intermitente. Led SHUT apagado.	Display muestra el dato serie. Led NORM intermitente.
Interruptor del canal bajo prueba en la posición LOOP.	Led TX intermitente. Led RX intermitente. Led SHUT apagado.	Display muestra el dato serie. Led NORM apagado.
Interruptor del canal bajo prueba en la posición NORM y se abre alguna línea de comunicación FSK.	Led TX intermitente. Led RX encendido. Led SHUT apagado.	Display apagado. Led NORM apagado.
CI módem y / o CI transceiver del canal bajo prueba dañado. Interruptor en la posición de NORM.	Led TX intermitente. Led RX encendido. Led SHUT apagado.	Display muestra dato no válido. Led NORM intermitente.
CI módem y / o CI transceiver del canal bajo prueba dañado. Interruptor en la posición de LOOP.	Led TX intermitente. Led RX encendido. Led SHUT apagado.	Display muestra dato no válido. Led NORM apagado.

Tabla 4.4 Resultados de pruebas de comunicación.

CONCLUSIONES.

En lo que respecta a la fuente lineal de voltaje es capaz de brindar a la carga una corriente máxima de 500 mA a un voltaje de salida de 5 Vcd. Su eficiencia es de alrededor del 34 % en los voltajes de alimentación nominales de 127 Vca y de 220 Vca, y se degrada a menos del 30 % en los límites máximos esperados en el voltaje de línea de 140 Vca y de 242 Vca. Como lo muestran las pérdidas en vacío aplicadas a los transformadores, estos son los componentes que contribuyen en mayor medida a que la eficiencia de la fuente sea baja. A una corriente de salida de la fuente de 515 mA, se observa que se abre el fusible de auto – reset en el lado de cd, y al provocar un cortocircuito deliberadamente en la salida del puente rectificador se abren los fusibles de auto – reset en el lado de ca, protegiendo a la misma fuente y a la carga de un exceso de corriente. Además, una vez eliminada la causa del exceso de corriente en la salida o eliminado el cortocircuito en la salida del puente rectificador, los fusibles respectivos se restablecen lo suficientemente rápido hacia su estado normal de operación de baja resistencia. Aunque ineficiente, la fuente funciona correctamente.

En lo que se refiere al control de luminosidad de la cabeza de semáforo, una vez deshabilitada la función de DIM en el controlador, se observa que con el control introducido en la cabeza, el controlador no se bloquea con las variaciones en el voltaje de línea; es decir se ha sustituido con éxito la conmutación en el voltaje de alimentación hacia las cabezas de semáforo activada por cambio de horario, por otra activada por cambio en la intensidad luminosa ambiental. Para el caso de la luz roja y verde, su alimentación tomada de la salida del control conmuta de 15 V a 18 V cuando ocurre una intensidad luminosa ambiental durante el día de 480 Lux, y conmuta en la dirección contraria cuando ocurren 210 Lux durante la noche; y para el caso de la luz ámbar, su alimentación tomada de la salida del control conmuta de 17 V a 20 V cuando ocurren durante el día 480 Lux, y conmuta en la dirección contraria cuando ocurren 210 Lux durante la noche. Este comportamiento es precisamente el esperado. Además, el control de luminosidad reacciona lo suficientemente rápido en el modo de intermitencia del controlador, es decir no hay atraso en su encendido o en su apagado, lo cual provocaría un encendido o apagado desigual por zonas en el arreglo de leds de cada aspecto. En cuanto a la eficiencia de la tarjeta del control de luminosidad, las eficiencias más altas ocurren a la mayor potencia de salida, esto es cuando se alimenta durante el día a la luz roja y verde con 5.4 W, se tiene a 127 Vca la mayor eficiencia de alrededor del 35 %, y a 220 Vca la mayor eficiencia de alrededor del 30 %. Las eficiencias más bajas ocurren a la menor potencia de salida, esto es cuando se alimenta durante la noche a la luz ámbar con 0.66 W, se tiene a 127 Vca y a 220 Vca la menor eficiencia de alrededor del 25 %. Esta merma en la eficiencia se debe a que cuando el valor de la corriente de salida del control es pequeña, se acerca al valor de la corriente de magnetización del transformador operando en vacío, y entonces las pérdidas en este componente tienen un impacto negativo sobre la eficiencia del circuito del control. Desde el punto de vista del tipo de carga alimentada, el ahorro de energía es considerable, el arreglo de leds (carga de cd) consume a lo más 5.4 W, en cambio el foco de halógeno (carga de ca) al cual sustituye, consume, en cada tipo de luz 50 W, aún cuando se utilicen en la alimentación a ambas cargas transformadores operando a 60 Hz, es sustancial el ahorro de energía utilizando el arreglo de leds.

La tarjeta del Módem Doble propuesto se comporta igual que la tarjeta original cuando el interruptor correspondiente del canal bajo prueba se encuentra en la posición NORM o en la posición LOOP, ya que la tarjeta probadora de las comunicaciones revela que se recibe el mismo dato serial que ésta tarjeta envió previamente al canal bajo prueba. El led NORM intermitente en la tarjeta probadora indica la validez del modo de operación en NORMAL, y el mismo led apagado indica la validez del modo de operación en LAZO en cada posición del interruptor. Adicionalmente, la tarjeta del Módem Doble propuesto puede detectar la apertura de la línea de recepción RS-232, indicando este hecho con el encendido del led SHUT en la tarjeta probadora. De hecho, la tarjeta probadora es capaz de desenmascarar canales de comunicación dañados. Al tener el canal bajo prueba un CI módem y / o un CI transceptor dañado, la tarjeta probadora muestra en su display un

dato diferente de los diez esperados, y el led NORM comprueba en qué modo de operación ocurre la falla. Las pruebas descritas de estas tarjetas se resumen en la tabla 4.4, por lo que se concluye que ambas funcionan correctamente.

Una vez que las tarjetas del Módem Doble propuesto, del control de luminosidad y de la fuente pasaron satisfactoriamente las pruebas de laboratorio, se instalaron en campo a un grupo de ellas, donde el contenido de interferencia electromagnética es mayor, y se someten a variaciones más bruscas de temperatura. El funcionamiento de dichas tarjetas se sigue monitoreando, y hasta el momento no se han reportado fallas en su funcionamiento. La tarjeta probadora de comunicaciones sigue comprobando el estado de funcionamiento en los canales de comunicación de las unidades de módem reportadas inicialmente como dañadas, comprobándose la utilidad de la tarjeta probadora apoyando al mantenimiento.

APENDICE A. COMPORTAMIENTO DEL FUSIBLE DE AUTO – RESET.

Un fusible de auto – reset está constituido por una matriz de un polímero orgánico cristalino que contiene partículas conductivas dispersas, cuya resistencia exhibe un comportamiento no lineal con las variaciones de temperatura. A este fusible también se le llama polyswitch.

Este fusible se coloca siempre en serie con el circuito a proteger contra sobrecorrientes. En términos simples, el dispositivo presenta una baja resistencia a la corriente nominal del circuito, cuando ocurre un cortocircuito parcial o total en el circuito a proteger, la corriente se eleva calentando al fusible, con lo cual cambia su baja resistencia original en una alta resistencia protegiendo al circuito; si se elimina el origen de la falla, la corriente disminuye, el fusible se enfría regresando a su estado de baja resistencia. Es debido a este comportamiento que se le llama fusible de auto – reset, para distinguirlos de los fusibles de fusión comunes.

La operación del fusible de auto – reset está basada en la siguiente ecuación de balance de la energía:

$$m \cdot C_p (\Delta T / \Delta t) = I^2 \cdot R - U (T - T_a) \text{ ——— (A.1)}$$

I = corriente que fluye en el dispositivo.

R = resistencia del dispositivo.

Δt = cambio en el tiempo.

m = masa del dispositivo.

C_p = capacidad calorífica del dispositivo.

ΔT = cambio de temperatura en el dispositivo.

T = temperatura del dispositivo.

T_a = temperatura ambiental.

U = coeficiente total de transferencia de calor.

En esta ecuación, la corriente que fluye a través del dispositivo produce calor a una tasa igual a $I^2 \cdot R$; todo o parte de este calor se transfiere al medio ambiente, a una tasa determinada por el término $U (T - T_a)$. La cantidad de calor que no se haya perdido al medio ambiente eleva a la temperatura del dispositivo a una tasa descrita por el término $m \cdot C_p (\Delta T / \Delta t)$.

Para mantener la ecuación tan simple como sea posible, se ha supuesto que la temperatura interna del dispositivo es uniforme.

Si hay equilibrio entre el calor generado por el dispositivo y el que pierde hacia el medio ambiente, entonces $\Delta T / \Delta t \rightarrow 0$, y la ecuación puede describirse como sigue:

$$I^2 \cdot R = U (T - T_a) \text{ ——— (A.2)}$$

Bajo condiciones normales de operación, el calor generado por el dispositivo y el calor perdido por él hacia el medio se encuentran en equilibrio a una temperatura relativamente baja, por ejemplo, en el punto 1 de la curva de comportamiento del dispositivo mostrada en la fig. A.1.

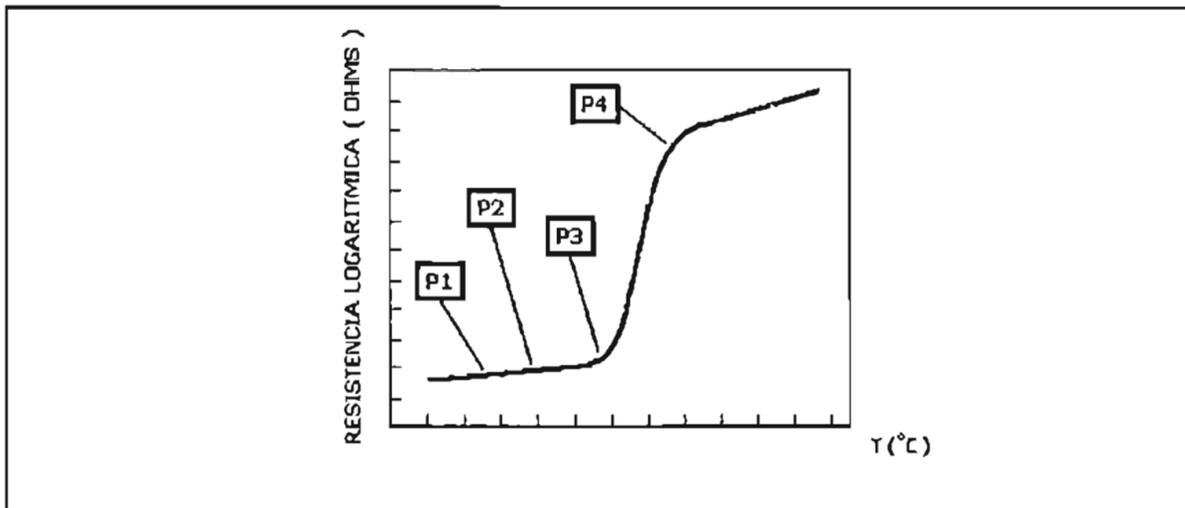


FIG. A.1 Ejemplo de una curva de operación para un fusible de auto - reset.

Si la corriente a través del dispositivo se incrementa mientras se mantiene constante la temperatura del ambiente, aumenta el calor generado en el dispositivo, por lo que también aumenta su temperatura; pero si el aumento de corriente no es demasiado alto, todo el calor generado es transferido al medio y el componente logra estabilizarse a una temperatura más alta de acuerdo con la ecuación (A.2), en el punto 2 de la fig. A.1.

Si en vez de que la corriente aumente, la temperatura ambiente se eleva, el dispositivo volverá a estabilizarse a una temperatura más alta de acuerdo con la ecuación (A.2), posiblemente en el mismo punto 2. De hecho, el punto 2 de operación también puede alcanzarse mediante una combinación de aumento en la corriente y / o de aumento en la temperatura del ambiente.

Aumentos posteriores en la corriente, en la temperatura del medio o en ambos causarán que el dispositivo alcance una temperatura donde la resistencia aumente rápidamente, tal como ocurre en el punto 3.

Cualquier aumento posterior en la corriente o en la temperatura del medio causará que el componente genere calor a una tasa mayor que la que puede perder hacia el medio, por lo que el calor interno en él aumenta rápidamente. En esta etapa, ocurre un aumento muy grande en la resistencia con un cambio muy pequeño en la temperatura. En la fig. A.1 este comportamiento ocurre entre los puntos 3 y 4, donde el fusible excursiona en su estado de alta resistencia, tripped state. Esta es la región normal de operación del dispositivo. Este cambio grande en la resistencia provoca una disminución en la corriente que pasa por el circuito; la corriente ya reducida evita daños en el circuito ahora protegido.

Como el cambio en la temperatura entre los puntos 3 y 4 es pequeño, el término $(T - T_a)$ puede remplazarse por la constante $(T_o - T_a)$, donde T_o es la temperatura de operación del fusible. Ahora la ecuación (A.1) puede escribirse así:

$$I^2 \cdot R = V^2 / R = U (T_o - T_a) \text{ — (A.3)}$$

Puesto que U y $(T_o - T_a)$ son constantes, la ecuación (A.3) se reduce a $I^2 \cdot R = \text{constante}$, es decir el dispositivo ahora opera en un estado de potencia constante. Expresando esta potencia constante como V^2 / R se enfatiza el hecho de que en el state tripped, la resistencia del componente es proporcional al cuadrado del voltaje aplicado. Esta relación es válida hasta que la resistencia alcanza el codo superior de la curva en el punto 4.

Para un dispositivo que ya está en el estado de alta resistencia, tan pronto como el voltaje aplicado sea lo suficiente alto, la potencia V^2 / R alimentará a las pérdidas $U (T_o - T_a)$, y el fusible permanecerá en el state tripped, es decir, permanecerá amarrado en su estado en que es útil para proteger. Cuando el voltaje disminuye a un valor en el que ya no pueden sostenerse las pérdidas dadas por $U (T_o - T_a)$, el dispositivo se reseteará, es decir eventualmente regresará al punto 2.

La fig. A.2 ilustra el comportamiento de las corrientes de trip y de hold de un dispositivo polyswitch específico en función de la temperatura. La región A describe las combinaciones de valores de corriente y temperatura a la cual el polyswitch entra a su estado de alta resistencia protegiendo al circuito. La región B describe las combinaciones en las cuales permitirá la operación normal del circuito, es decir en las que presenta baja resistencia. En la región C es posible que haya entrado en su estado de alta resistencia o que aún se encuentre en su estado de baja resistencia.

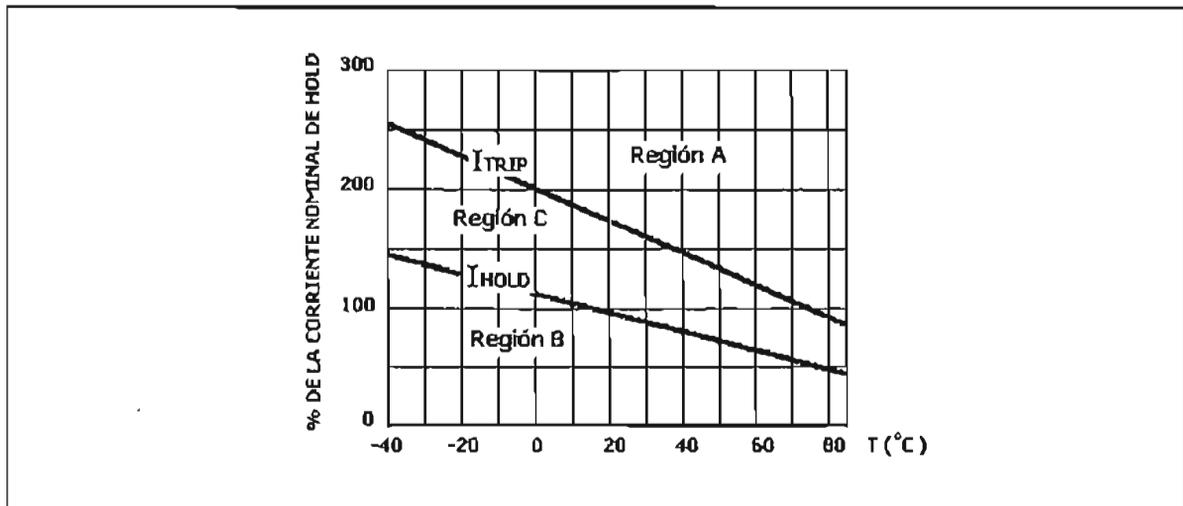


FIG. A.2 Corrientes de interés del polyswitch como función de la temperatura.

Como el polyswitch es activado térmicamente, cualquier cambio en la misma impactará en el desempeño del dispositivo, es por ello que su localización en una tarjeta electrónica debe estar relativamente lejos de componentes que funcionan calientes como transformadores y disipadores de calor. Conforme aumenta la temperatura alrededor del dispositivo, se requiere cada vez menos energía para llevarlo al state tripped, es por ello que las curvas de I_{HOLD} y I_{TRIP} presentan pendientes negativas, y la región C se va reduciendo a temperaturas más altas.

APENDICE B. CORRECCIÓN DEL VOLTAJE DE DESBALANCE DE CD EN EL AMPLIFICADOR OPERACIONAL DEL CIRCUITO BASE DEL COMPARADOR DE HISTERESIS.

Cuando el voltaje de entrada para un amplificador operacional ideal es cero, el voltaje de salida también es cero. Esto no es cierto para un amplificador operacional real. El voltaje de desbalance de cd de entrada, V_{IO} , se define como el voltaje de entrada diferencial requerida para hacer el voltaje de salida igual a cero. V_{IO} es cero para un amplificador operacional ideal. Un valor distinto de cero es indeseable porque el amplificador operacional amplifica cualquier desbalance de voltaje de entrada, y esto origina un mayor error en el voltaje de cd de salida.

Una técnica para medir el voltaje de desbalance de entrada se muestra en la fig. B.1 (a), donde en vez de variar el voltaje de entrada para forzar la salida a cero, la entrada se iguala a cero, y se mide el voltaje de salida.

El voltaje de salida que resulta de un voltaje de entrada cero se conoce como el voltaje de desbalance de cd de salida. El voltaje de desbalance de cd de entrada se obtiene dividiendo esta cantidad por la ganancia en malla abierta del amplificador operacional.

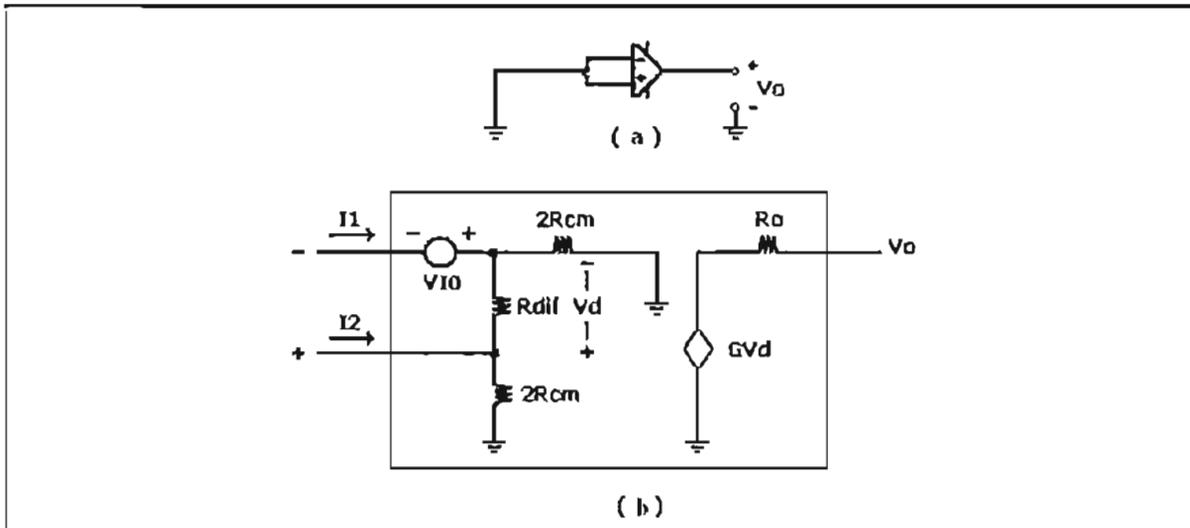


FIG. B.1 Voltaje de desbalance de cd de salida y modelo del desbalance de entrada de un amplificador operacional.

Otros factores que influyen en V_{IO} se muestran en la fig. B.1 (b) donde se presenta un circuito equivalente que modela al desbalance de cd de entrada en un amplificador operacional real. R_{dif} es la resistencia de entrada diferencial, es la resistencia total entre las entradas del amplificador, R_{cm} es la resistencia en modo común, es la resistencia entre cada entrada y tierra, V_d es el voltaje de entrada diferencial, G_{Vd} es la ganancia en malla abierta del amplificador, R_o es la resistencia de salida, las corrientes de entrada I_1 y I_2 son las corrientes de polarización, son necesarias para que la primera etapa del circuito interno del amplificador funcione correctamente, y la fuente de voltaje V_{IO} representa al voltaje de desbalance de cd de entrada.

Al unir las entradas del amplificador como en la fig. B.1 (A), y asumiendo que en la fig. B.1 (B) se tiene que $R_{dif} \gg 2R_{cm}$, entonces el voltaje de desbalance de cd a la entrada es:

$$V_{IO} = 2(I_1 - I_2) \cdot R_{cm} \text{ ---- (B.1)}$$

Y el voltaje de desbalance de cd a la salida, es decir el error en el voltaje de cd de salida está dado por:

$$V_{OERR} = 2GV_d(I_1 - I_2) \cdot R_{cm} \text{ ---- (B.2)}$$

Las resistencias internas y las corrientes de polarización en el modelo de la fig. B.1 (b), no son la única causa por la cual se produce V_{OERR} . Pequeñas diferencias entre los voltajes base – emisor en los transistores de la primera etapa diferencial del amplificador contribuyen a V_{OERR} , aún cuando no se haya aplicado algún voltaje de entrada diferencial, un transistor jala más corriente de colector que el otro, como se muestra en la fig. B.2, en la que se concluye que otra contribución al voltaje de error de cd en la salida es:

$$V_{OERR} = (I_{C2} - I_{C1}) \cdot R_C \text{ ---- (B.3)}$$

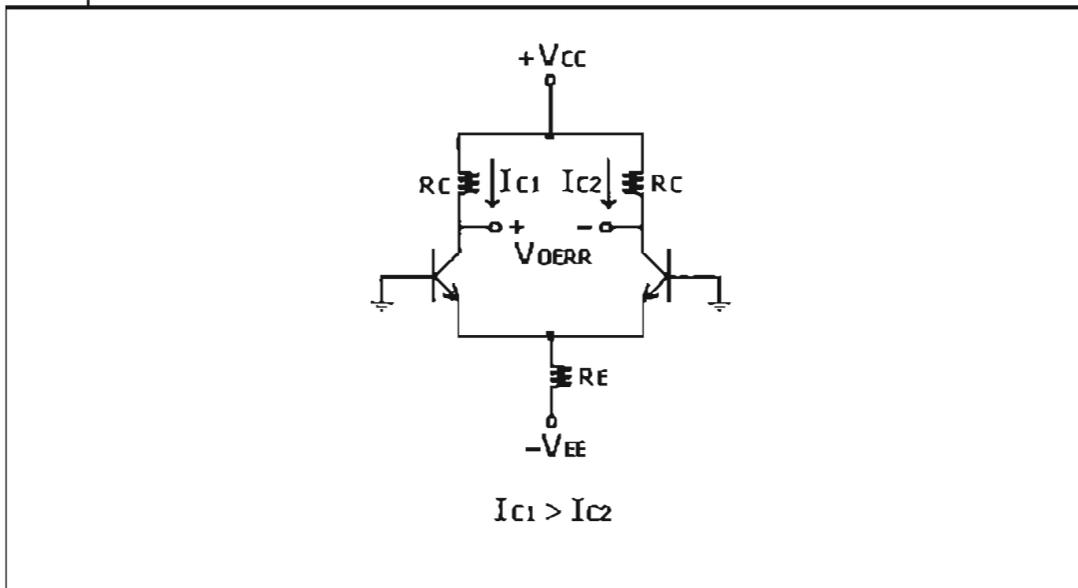


FIG. B.2 Otra contribución al voltaje de desbalance de cd en la salida, debida a desequilibrios internos en los transistores de entrada de la etapa diferencial.

Ahora se explicará cómo el voltaje de desbalance de cd a la salida en V_y de la fig. 3.5 que se presenta cuando P_y se lleva a 0 V, es corregido variando P_x , cuando V_x rebasa a 3.5 V en la tabla 2, y rebasa a 3.0 V en la tabla 4. Esto restringe el rango en que podemos variar a V_x para producir con exactitud el catálogo de comparadores de dichas tablas, V_x debe variarse arriba de 3.5 V en la tabla 2, y arriba de 3.0 V en la tabla 4.

En la fig. B.3 se muestra el circuito equivalente que modela al voltaje de desbalance de cd en la etapa seguidora de voltaje que produce el V_x de la fig. 3.5 (etapa 1), y el de la etapa comparadora de la fig. 3.5 (etapa 2). Asumimos que la etapa 2 no tiene retroalimentación positiva y que $R_{dif} \gg 2R_{cm}$.

Nuestro objetivo es mostrar cómo el valor de V_X influye en la corrección del V_{OERR} que se presenta en la etapa 1.

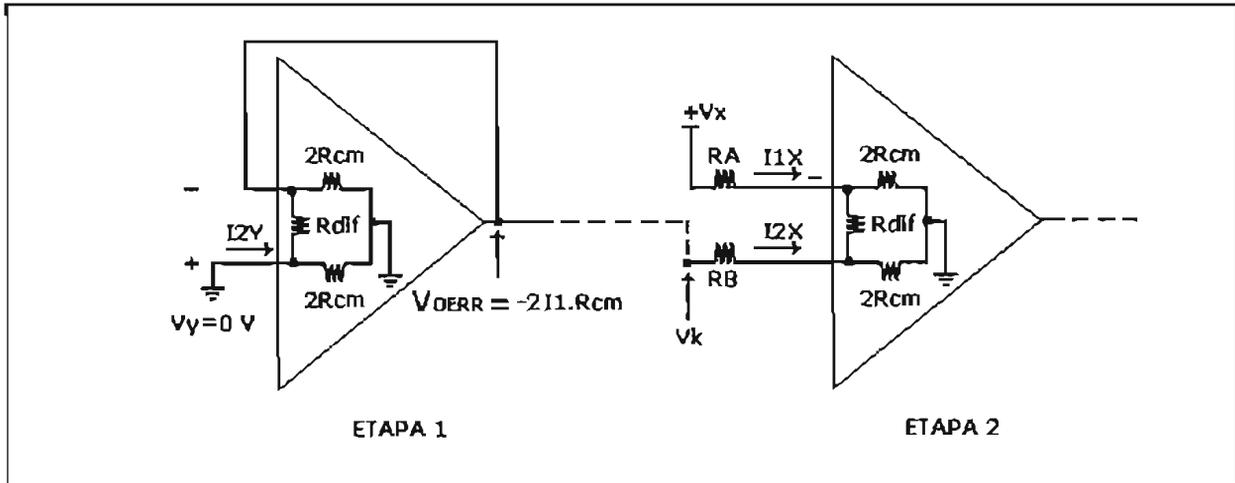


FIG. B.3 Análisis de cómo influye V_X de la etapa 2 en la corrección del voltaje de desbalance de cd a la salida de la etapa 1.

Si R_{dif} es muy grande, entonces el concepto de “tierra virtual” aún se puede aplicar. En especial para la etapa 2 los voltajes en las entradas inversora y no inversora deben ser iguales:

$$V_+ = V_- \\ (2I_{2X} \cdot R_{cm}) / (R_B + 2R_{cm}) = (2I_{1X} \cdot R_{cm}) / (R_A + 2R_{cm}) \text{ ---- (B.4)}$$

Despejando la corriente de polarización de la etapa 2, I_{2X} en términos de la otra:

$$I_{2X} = (I_{1X} \cdot (R_B + 2R_{cm}) / (R_A + 2R_{cm}) \text{ ---- (B.5)}$$

El voltaje V_K en la entrada de la etapa 2 está dado por:

$$V_K = I_{2X} \cdot (R_B + 2R_{cm}) \text{ ---- (B.6)}$$

Al aplicar el mismo concepto de “tierra virtual” en la etapa 1, tenemos que el voltaje por anular de desbalance de cd en la salida es:

$$V_{OERR} = -2I_{2Y} \cdot R_{cm} \text{ ---- (B.7)}$$

La otra corriente de polarización en la etapa 2 está dada por:

$$I_{1X} = V_X / (R_A + 2R_{cm}) \text{ ---- (B.8)}$$

Ahora viene la explicación de cómo V_X anula a V_{OERR} . La variación de V_X determina un valor para I_{1X} , según la expresión (B.8), a su vez éste fija un valor para I_{2X} , según la expresión (B.5), a su vez éste fija un valor para V_K , dado por la expresión (B.6). Entonces al acoplar la etapa 2 con la etapa 1 ocurre que para cierto V_X obtenido al variar el potenciómetro P_X de la fig. 3.5 se tiene que:

$$V_{OERR} + V_K = 0 \text{ ---- (B.9)}$$

APENDICE C. PROGRAMA EN LA RAM DEL PIC DE LA TARJETA PROBADORA DE COMUNICACIONES.

```

list      p=16f84
radix     hex
include   "p16f84.inc"
__CONFIG _RC_OSC & _WDT_ON & _PWRTE_OFF & _CP_OFF
porta     equ 0x05
portb     equ 0x06
status    equ 0x03
trisa     equ 0x05
trisb     equ 0x06
rp0       equ 5
z         equ 2
cp        equ 2
w         equ 0
f         equ 1
tmr0      equ 0x01      ;en banco 0.
intcon    equ 0x0b      ;en banco 0.
optreg    equ 0x01      ;en banco 1.
sendreg   equ 0x0c      ;registro del transmisor.
count     equ 0x0d
conta     equ 0x0e
Tope      equ 0x0f
Indice    equ 0x10
receivreg equ 0x11      ;registro del receptor.
org       0x00
goto      start
org       0x05
start     bsf      status,rp0      ;estamos en banco 1.
          movlw   b'00000010'      ;A0 = DATA Tx es salida y A1 = DATA Rx es entrada.
          movwf   trisa
          movlw   b'00000000'      ;portb es salida.
          movwf   trisb
          bcf     status,rp0      ;estamos en banco 0.
          movlw   0x0a            ;hay 10 elementos en la tabla.
          movwf   Tope
Otra_tabla clrf      Indice        ;borra Indice.
Otro_elem  movf    Indice,w        ;Indice-->w.
          xorwf   Tope,w
          btfsz   status,z        ;si son diferentes...
          goto    Otra_tabla      ;si son iguales...barre otra tabla.
          movf    Indice,w        ;Indice-->w.
          call    tabla           ;...extrae otro elemento de la tabla.
          call    Tx_Rx          ;subrutina de salida / entrada serial.
          incf    Indice,f        ;incrementa Indice.
          clrwdt
          goto    Otro_elem

```

```

Tx_Rx      movwf  sendreg      ;copia del dato a enviar en serie.
           movlw  0x08        ;inicia contador del bit en 8.
           movwf  count

testbit    bcf     porta,0     ;por default el bit serial Tx es cero.
           btfsz  sendreg,7    ;prueba del valor correcto del bit 7 del dato.
           bsf     porta,0     ;el bit serial Tx es uno.
           call   ancho_bit    ;duracion de un bit en la linea de comunicacion.
           bcf     receivreg,7 ;por default el bit serial Rx es cero.
           btfsz  porta,1     ;prueba del valor correcto del bit recibido en A1.
           bsf     receivreg,7 ;el bit serial Rx es cero.
rotar_bit  rlf     sendreg,f    ;mueve el dato a la izquierda en el registro del transmisor.
           rrf     receivreg,f ;mueve el dato a la derecha en el registro del receptor.

           decfsz count,f      ;decrementa el contador del bit.
           goto   testbit      ;checa el siguiente bit.
           call   display      ;muestra el byte received por el portb donde esta el display.
           return

display    movf   receivreg,w   ;receivreg-->w.
           movwf  portb        ;w-->portb.
           call   hold_time     ;retardo de 1 seg. para poder ver resultados.
           return

;          <<<<<<< subrutina de ancho de bit de 3.33 ms ( 300 bauds ) >>>>>>>
ancho_bit  bcf     intcon,5     ;deshabilita interrupcion del tmr0.
           bcf     intcon,7     ;deshabilita interrupcion global.
;          Temporizacion del tmr0 = 4*Tosc*Valor tmr0*Rango del Divisor de Frecuencia
;          Temporizacion del tmr0 = 4(250ns)(256-243)(256) = 3.33 ms.
           movlw  0x0c         ;tmr0=243.
           movwf  tmr0
           bsf     status,rp0   ;estamos en banco 1.
           movlw  b'00000111'   ;option=00000111
           movwf  optreg
           bcf     status,rp0   ;estamos en banco 0.
           bcf     intcon,2     ;borra flag overflow del tmr0.
time1      clrwdt
           btfsz  intcon,2     ;timer overflow?.
           goto   time1        ;no, consume el tiempo.
           bcf     intcon,2     ;si, borra flag overflow del tmr0.
           return              ;ya pasaron 3.33ms.
;          <<<<<<< subrutina de retardo de 1 seg >>>>>>>
hold_time  bcf     intcon,5     ;deshabilita interrupcion del tmr0.
           bcf     intcon,7     ;deshabilita interrupcion global.
           movlw  0x10         ;conta=16,necesario para dar pausa=16*62.4ms=998.4ms.
           movwf  conta
;          Temporizacion del tmr0 = 4*Tosc*Valor tmr0*Rango del Divisor de Frecuencia
;          Temporizacion del tmr0 = 4(250ns)(256-12)(256) = 62.4ms.
           movlw  0x0c         ;tmr0=12.
           movwf  tmr0
           bsf     status,rp0   ;estamos en banco 1.
           movlw  b'00000111'   ;option=00000111
           movwf  optreg

```

```

bcf      status,rp0      ;estamos en banco 0.
bcf      intcon,2        ;borra flag overflow del tmr0.
time2
clrwdt
btfss   intcon,2        ;timer overflow?.
goto    time2           ;no, consume el tiempo.
bcf      intcon,2        ;si, borra flag overflow del tmr0.
decfsz  conta,f
goto    time2           ;aun no han pasado 998.4ms.
return   ;ya pasaron 16*62.4=998.4ms.
tabla
addwf   cp,f           ; a b c d e f g <dp> salida en el display:
retlw   0xc0           ; 1 1 0 0 0 0 0 0      0
retlw   0xf9           ; 1 1 1 1 1 0 0 1      1
retlw   0xa4           ; 1 0 1 0 0 1 0 0      2
retlw   0xb0           ; 1 0 1 1 0 0 0 0      3
retlw   0x99           ; 1 0 0 1 1 0 0 1      4
retlw   0x12           ; 0 0 0 1 0 0 1 0      5.
retlw   0x03           ; 0 0 0 0 0 0 1 1      6.
retlw   0x78           ; 0 1 1 1 1 0 0 0      7.
retlw   0x00           ; 0 0 0 0 0 0 0 0      8.
retlw   0x18           ; 0 0 0 1 1 0 0 0      9.
end

```

APENDICE D. ANÁLISIS DEL FILTRO ANÁLOGO EXTERNO EN LA LINEA DE COMUNICACIÓN DEL CI MODEM.

En las siguientes figuras se presentan dos esquemas con el CI módem, donde se muestra al filtro análogo de las líneas de comunicación que tiene una doble función, filtrar las señales FSK de recepción y las de transmisión.

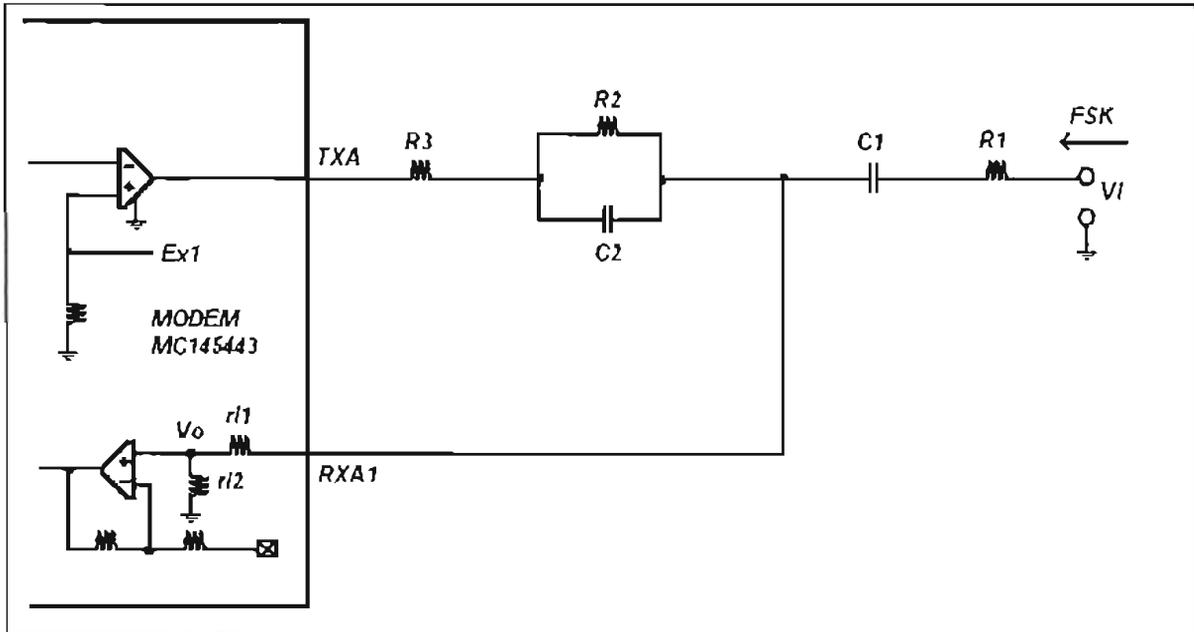


FIG. D.1 Filtro de las señales de recepción FSK por la terminal RXA1.

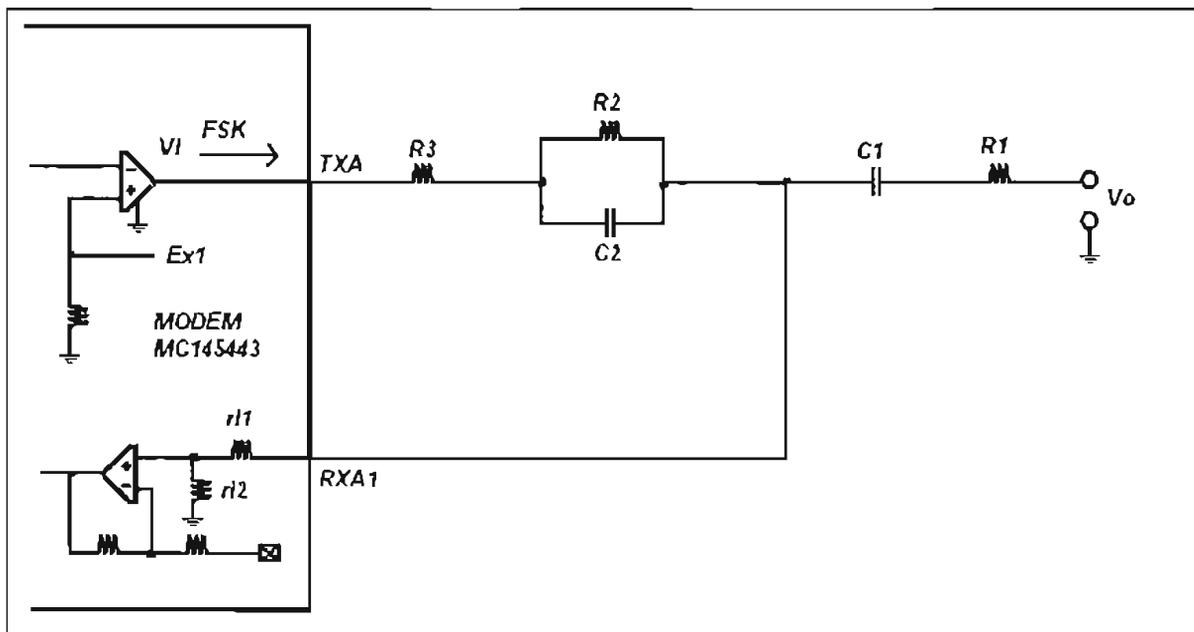


FIG. D.2 Filtro de las señales de transmisión FSK por la terminal TXA.

En ambos casos podemos definir un circuito equivalente para analizarlo más fácilmente, como se muestra en las siguientes figuras.

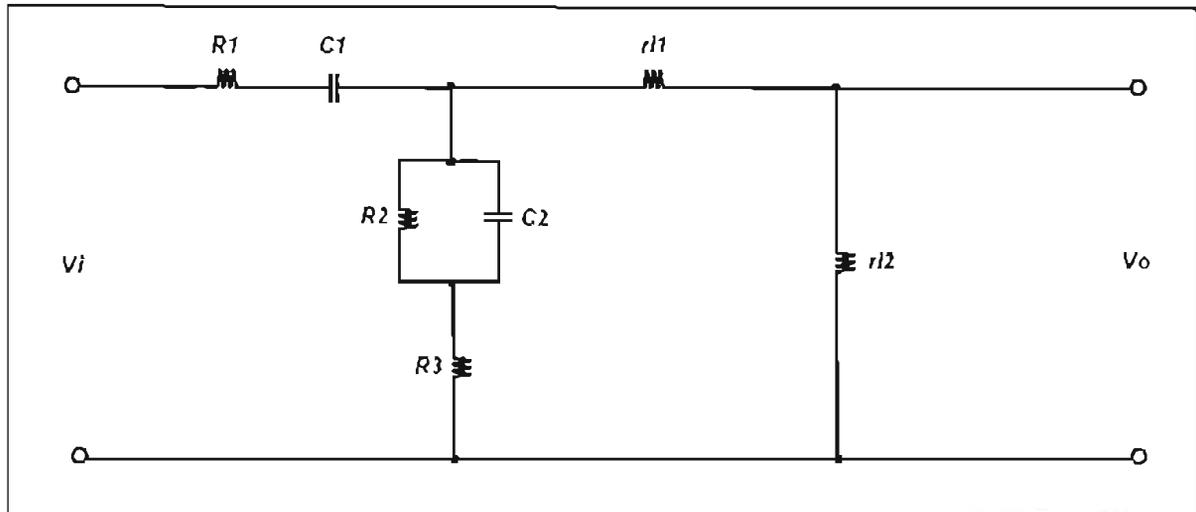


FIG. D.3 Circuito equivalente en la recepción.

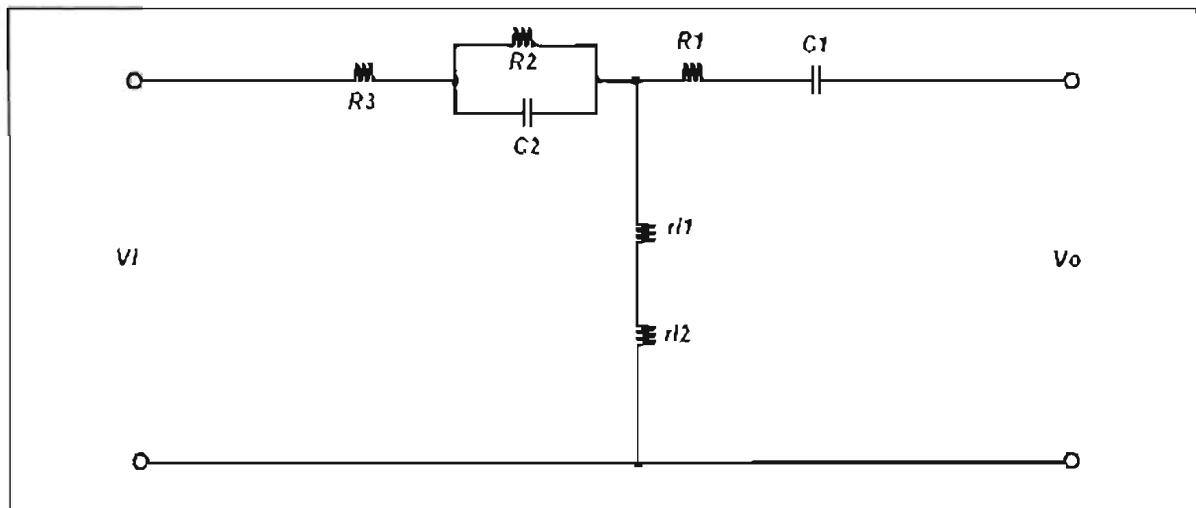


FIG. D.4 Circuito equivalente en la transmisión.

La configuración del filtro análogo para la transmisión y recepción, así como los valores de sus componentes se tomaron de la tarjeta del módem doble original y son $R1=33 \Omega$, $R2=820 \Omega$, $R3=220 \Omega$, $C1=1 \mu\text{F}$ y $C2=0.1 \mu\text{F}$. Este filtro pasivo es el mismo que el utilizado en la tarjeta probadora de comunicaciones y en el módem doble propuesto. Nosotros estamos partiendo de una base, y los circuitos equivalentes anteriores de las figs. D.3 y D.4 nos van a servir para justificar los valores de los componentes del filtro pasivo utilizado.

Sin embargo, hay dos componentes de los que no se tienen sus valores y son: $r1$ y $r2$. Esto se debe a que dichos componentes son dos resistencias internas del CI módem, al revisar las hojas técnicas de dicho circuito no se da ningún valor ni tampoco un rango de valores para estas resistencias.

Es por ello que su análisis por medio de la función de transferencia se vuelve complicado. Por consiguiente, vamos a realizar el análisis por un método de aproximación y menos complejo denominado: *método de la constante de tiempo*, el cual tiene como objetivo determinar el ancho de banda aproximado de una red RC, como se muestra en la fig. D.5.

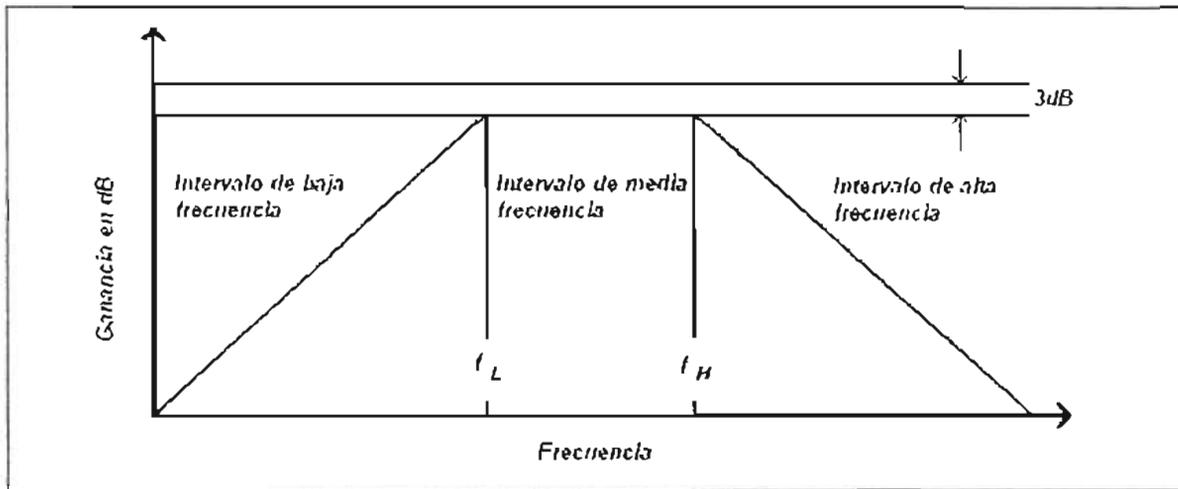


FIG. D.5 Rango de frecuencias que determina el método de la constante de tiempo. F_L es la frecuencia de corte bajo y F_H es la frecuencia de corte alto.

Antes de aplicar este método para determinar el ancho de banda de los circuitos equivalentes de las fig. D.3 y D.4, vamos a describir brevemente cómo se aplica dicho método.

Primero se identifican a los capacitores que determinan a las frecuencias de corte.

Las constantes de tiempo del grupo de capacitores en serie con la trayectoria de la señal de interés, determinan a la frecuencia de corte bajo o frecuencia a la que ocurre la ganancia a -3 dB. Las constantes de tiempo del grupo de capacitores en paralelo con la trayectoria de la señal de interés, determinan a la frecuencia de corte alto o frecuencia a la que ocurre la ganancia a $+3$ dB.

Se encuentra la constante de tiempo asociada a cada capacitor.

Cuando se encuentran las constantes de tiempo, se empieza igualando a cero todas las fuentes independientes (fuentes de voltaje en cortocircuito y fuentes de corriente abiertas), y se asume que el voltaje de entrada de la red está en cortocircuito, y que el voltaje de salida está en circuito abierto. Luego se escoge uno de los capacitores y se eliminan todos los demás, con esta operación queda una red solo resistiva alrededor del capacitor seleccionado. La manera en que se eliminan dichos capacitores depende de si están en serie o en paralelo, y si lo que se va a calcular es la frecuencia de corte bajo o alto. Después de que se tiene un circuito con un solo capacitor y una combinación de resistores, basta determinar la resistencia equivalente de Thevenin entre las terminales del capacitor observando la trayectoria de descarga del capacitor. El producto de la resistencia con la capacitancia brinda la constante de tiempo asociada a ese capacitor.

Se determina la frecuencia de corte bajo.

En el análisis de baja frecuencia, los capacitores en serie están en cortocircuito, excepto el seleccionado, y todos los capacitores que están en paralelo se consideran en circuito abierto. Una vez encontrada la constante de tiempo del capacitor seleccionado, se elige otro del grupo en serie, y

se repite el proceso hasta que se hallan todas las constantes de tiempo del grupo de capacitores en serie.

El recíproco de cada constante de tiempo representa la frecuencia asociada con ese polo. Al determinar la frecuencia de corte bajo, se examinan las diversas frecuencias asociadas con los capacitores en serie. Si las frecuencias están muy separadas, es decir en al menos una década de diferencia, la frecuencia de corte bajo es aproximadamente igual a la más alta de estas frecuencias. Si las frecuencias no están muy separadas, es decir su diferencia no rebasa una década, los efectos de los polos interactuarán y la frecuencia de corte bajo será mas alta que la más alta de estas frecuencias. Para una primera aproximación, el corte de baja frecuencia se determina tomando la raíz cuadrada de la suma de los cuadrados de los polos más altos.

Se determina la frecuencia de corte alto.

En el análisis de alta frecuencia, los capacitores en paralelo están en circuito abierto, excepto el seleccionado, y todos los capacitores que están en serie se consideran en cortocircuito. Una vez encontrada la constante de tiempo del capacitor seleccionado, se elige otro del grupo en paralelo, y se repite el proceso hasta que se hallan todas las constantes de tiempo del grupo de capacitores en paralelo.

El recíproco de cada constante de tiempo representa la frecuencia asociada con ese polo. Si los polos asociados con los capacitores en paralelo están muy separados, es decir en al menos una década de diferencia, la frecuencia de corte alto es más o menos igual a la frecuencia más baja asociada con los polos. Si las frecuencias no están muy separadas, es decir su diferencia no rebasa una década, el análisis es más complejo. El corte estará debajo de la más baja de las frecuencias. No hay una aproximación simple comparable a la de la frecuencia de corte bajo, es decir no hay un método analítico que permita aproximar la frecuencia de corte superior a partir de las frecuencias menos altas.

El objetivo del método es determinar un rango de frecuencias de las dos configuraciones de la red RC, de recepción y de transmisión, dando distintos valores a las resistencias r_{i1} y r_{i2} , de manera que el rango de frecuencias que maneja el CI módem quede dentro del rango de frecuencias que determinamos por dicho método, con lo cual habremos justificado los valores del filtro análogo externo.

Hay una infinidad de valores posibles para r_{i1} y r_{i2} que se pueden utilizar para evaluar las constantes de tiempo, pero en la práctica las resistencias internas de un CI no pueden ser de valores muy bajos, porque un exceso de corriente por arriba de la corriente máxima que pueden drenar en sus entradas lo puede dañar. Por otro lado, no es muy usual que las resistencias de operación internas de los CI sean muy altas, ya que podrían añadirse señales de ruido, por lo que consideramos que el rango de valores que pueden tomar r_{i1} y r_{i2} está entre $1\text{ K}\Omega$ y $10\text{ K}\Omega$.

Aplicación del método.

El capacitor C1 determina la frecuencia de corte bajo en el circuito de recepción de la fig. D.6, y el capacitor C2 determina la frecuencia de corte alto en el circuito de recepción de la fig. D.7, en dichas figuras se aprecian las expresiones de la resistencia equivalente para el cálculo de la frecuencia de corte bajo y alto, respectivamente.

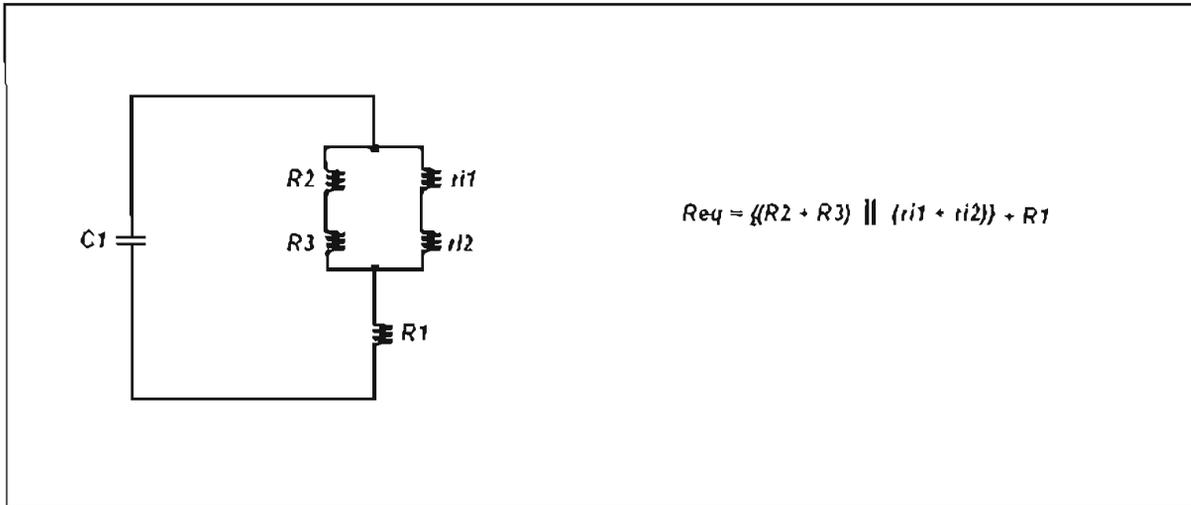


FIG. D.6 Circuito equivalente para el cálculo de la frecuencia de corte bajo en la recepción.

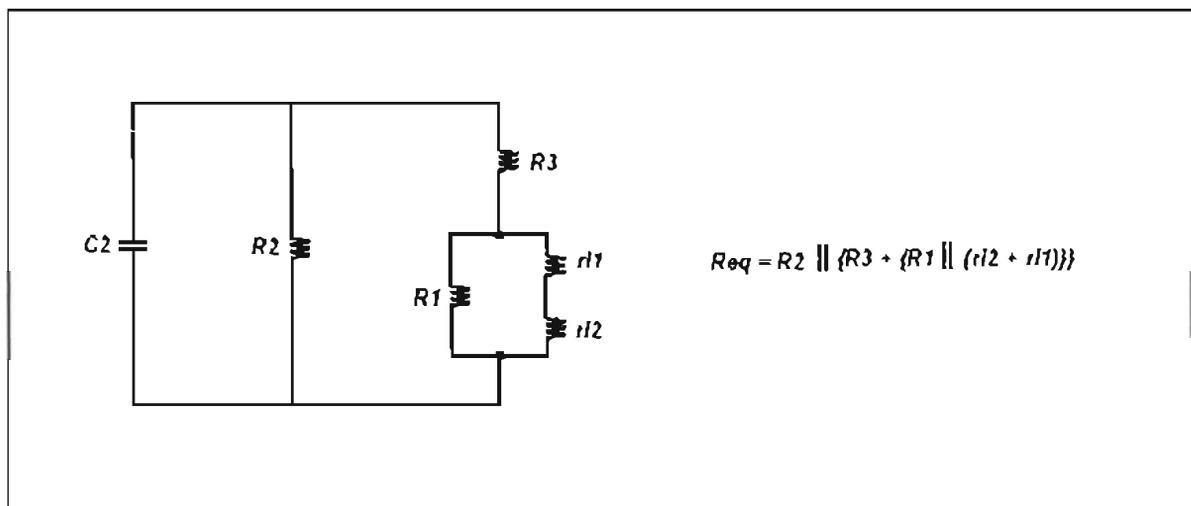


FIG. D.7 Circuito equivalente para el cálculo de la frecuencia de corte alto en la recepción.

Para valores de $ri1 = ri2 = 1 \text{ K}\Omega$, sustituimos en la expresión para la resistencia equivalente de la fig. D.6 y obtenemos: $R_{eq} = 717.21 \text{ }\Omega$.

Ahora sabemos que $T_{bajo} = R_{eq} \times C1 = 0.7172 \text{ ms}$, y $f_{bajo} = 1 / T_{bajo} = 1394.3 \text{ Hz}$.

Para valores de $ri1 = ri2 = 1 \text{ K}\Omega$, sustituimos en la expresión para la resistencia equivalente de la fig. D.7 y obtenemos: $R_{eq} = 193 \text{ }\Omega$.

Ahora sabemos que $T_{alto} = 19.3 \text{ }\mu\text{s}$, $f_{alto} = 1 / T_{alto} = 51813.4 \text{ Hz}$.

El capacitor C1 determina la frecuencia de corte bajo en el circuito de transmisión de la fig. D.8, y el capacitor C2 determina la frecuencia de corte alto en el circuito de transmisión de la fig. D.9, en dichas figuras se aprecian las expresiones de la resistencia equivalente para el cálculo de la frecuencia de corte bajo y alto, respectivamente.

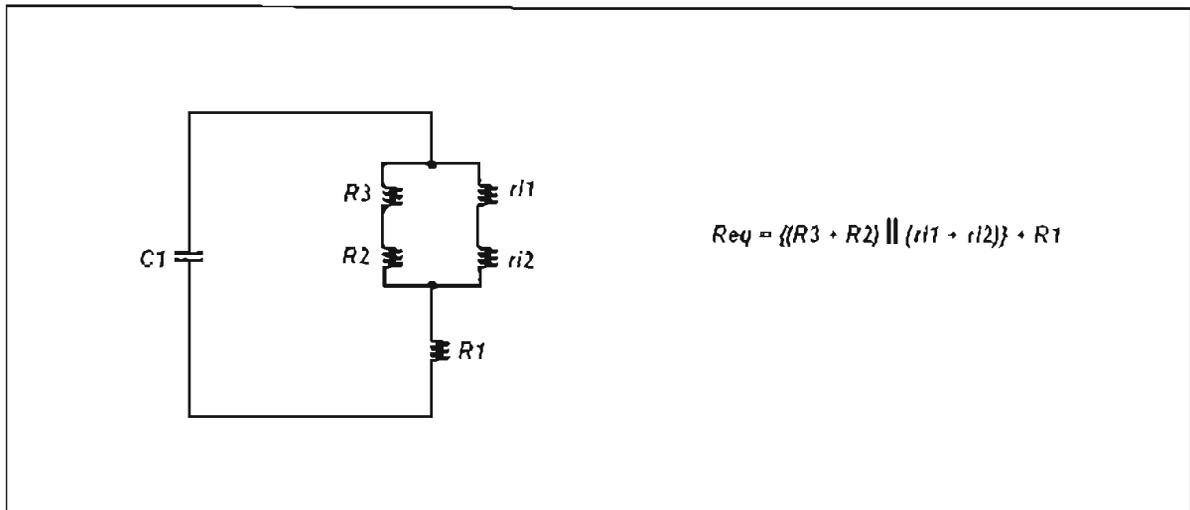


FIG. D.8 Circuito equivalente para el cálculo de la frecuencia de corte bajo en la transmisión.

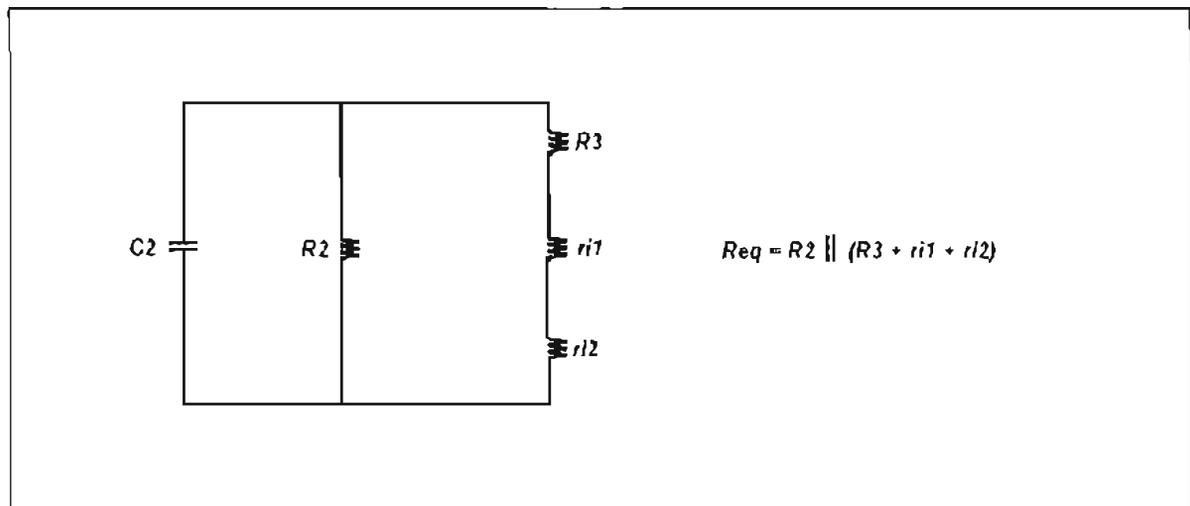


FIG. D.9 Circuito equivalente para el cálculo de la frecuencia de corte alto en la transmisión.

Para valores de $ri1 = ri2 = 1 \text{ K}\Omega$, sustituimos en la expresión para la resistencia equivalente de la fig. D.8 y obtenemos: $R_{eq} = 717.2 \text{ }\Omega$.

Entonces $T_{bajo} = R_{eq} \times C1 = 0.7172 \text{ ms}$, y $f_{bajo} = 1 / T_{bajo} = 1394.3 \text{ Hz}$.

Para valores de $ri1 = ri2 = 1 \text{ K}\Omega$, sustituimos en la expresión para la resistencia equivalente de la fig. D.9 y obtenemos: $R_{eq} = 653.5 \text{ }\Omega$.

Entonces $T_{alto} = 59.88 \text{ }\mu\text{s}$, $f_{alto} = 1 / T_{alto} = 16700 \text{ Hz}$.

Repetiendo los mismos cálculos con otros valores de r_{i1} y r_{i2} , obtenemos la siguiente tabla:

$r_{i1} = r_{i2}$	En la recepción:		En la transmisión:	
	f_L [Hz]	f_H [Hz]	f_L [Hz]	f_H [Hz]
1 K Ω	1394.3	51813.4	1394.3	13661.2
1.5 K Ω	1241.9	51786.6	1241.9	15302.2
3.3 K Ω	1113	51759.8	1113	16700
3.9 K Ω	1051.9	51722.3	1051.9	13441.9

TABLA D.1 Frecuencias aproximadas de corte para el filtro análogo de línea.

Comparando las frecuencias de trabajo del CI módem de la tabla 4.1 con las frecuencias de corte aproximadas de la tabla D.1, se observa que las frecuencias de 1270 Hz y de 2225 Hz correspondientes a la marca, y la de 2025 Hz correspondiente al espacio, se encuentran contenidas en los anchos de banda aproximados de la recepción y de la transmisión del filtro análogo, para r_{i1} y r_{i2} de 1 K Ω , 1.5 K Ω y de 3.3 K Ω ; no así la frecuencia de 1070 Hz del espacio. Todas las frecuencias de trabajo del CI módem se encuentran dentro de los anchos de banda aproximados del filtro para cuando r_{i1} y r_{i2} son de 3.9 K Ω . Por tanto, concluimos que las resistencias internas del CI módem r_{i1} y r_{i2} son de al menos 3.9 K Ω , y que con este valor el resto de los valores de los componentes del filtro externo están plenamente justificados, lo cual es el objetivo de este Apéndice. De hecho, la inserción del filtro análogo externo constituye un primer nivel de filtrado para evitar que señales ruidosas superiores a los 13500 Hz se introduzcan al CI módem. El segundo nivel de filtrado lo forman los filtros paso banda internos del propio CI módem, los cuales finalmente reconocen a las frecuencias de la marca y del espacio.

APENDICE E. REFERENCIAS DE HOJAS TÉCNICAS DE LOS CI'S QUE SE UTILIZARON EN LA TESIS.

Sitios consultados en Internet:

<http://www.newarkinone.com.mx>

<http://www.onsemi.com>

<http://www.raychem.com>

<http://www.microchip.com>

<http://www.aavid.com>

<http://www.wakefield.com>

<http://www.littelfuse.com>

Bibliografía.

1. Dispositivos Electrónicos. Tercera edición.
Thomas L. Floyd.
Editorial Noriega – Limusa.
2. Electrónica Industrial Moderna. Tercera edición.
Timothy J. Maloney.
Editorial Prentice Hall.
3. Diseño Electrónico. Tercera edición.
C. J. Savant / Martín S. Roden / Gordon L. Carpenter.
Editorial Prentice Hall.
4. Easy Microcontrol'n . V4.0.
David Benson.
Editorial Square 1.
5. Microcontrol'n Apps. V2.0.
David Benson.
Editorial Square 1.
6. Circuitos Integrados para Tiristores y Triacs.
Marc Couedic.
Editorial Alfaomega Marcombo.
7. Catálogo del distribuidor Steren. Edición 2004.
8. Catálogo de disipadores del fabricante Wakefield Engineering.
9. Nota de aplicación How To Select a Heat Sink del fabricante Advanced Thermal Engineering Aavid Thermal Technologies.