

11126
72



UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE ESTUDIOS SUPERIORES
CUAUTITLAN

DEPURACION DE DISEÑOS ELECTRONICOS, VALIDACION
OPERATIVA E INTEGRACION DE LA INSTRUMENTACION
ELECTRONICA PARA EL MICROSATELITE EXPERIMENTAL
SATEX 1

T E S I S

QUE PARA OBTENER EL TITULO DE:

**INGENIERO MECANICO
ELECTRICISTA**

P R E S E N T A N :

**JOSE ALBERTO RANGEL SAUCEDO
MIGUEL ANGEL FALCON CASTILLO**

ASESOR: M.I. ESAU VICENTE VIVAS

A



Universidad Nacional
Autónoma de México

Dirección General de Bibliotecas de la UNAM

Biblioteca Central



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.



**FACULTAD DE ESTUDIOS SUPERIORES CUAUTITLAN
UNIDAD DE LA ADMINISTRACION ESCOLAR
DEPARTAMENTO DE EXAMENES PROFESIONALES**

FACULTAD NACIONAL
DE ESTUDIOS SUPERIORES
CUAUTITLAN

ASUNTO: VOTOS APROBATORIOS

U. N. A. M.
FACULTAD DE ESTUDIOS
SUPERIORES-CUAUTITLAN



DEPARTAMENTO DE
EXAMENES PROFESIONALES

DR. JUAN ANTONIO MONTARAZ CRESPO
DIRECTOR DE LA FES CUAUTITLAN
P R E S E N T E

ATN: Q. Ma. del Carmen García Mijares
Jefe del Departamento de Exámenes
Profesionales de la FES Cuautitlán

Con base en el art. 28 del Reglamento General de Exámenes, nos permitimos comunicar a usted que revisamos la TESIS:

" Depuración de Diseños Electronicos, Validación Operativa
e Integración de la Instrumentación Electrónica para el
Microsatélite Experimental SATEX I "

que presenta Tesis posante: Miguel Angel Falcón Castillo
con número de cuenta: 8829022-1 para obtener el título de :
Ingeniero Mecánico Electricista

Considerando que dicho trabajo reúne los requisitos necesarios para ser discutido en el EXAMEN PROFESIONAL correspondiente, otorgamos nuestro VOTO APROBATORIO.

ATENTAMENTE
"POR MI RAZA HABLARA EL ESPIRITU"

Cuatitlán Izcalli, Méx. a 05 de Julio de L. 2002

PRESIDENTE

Inq: Jorge Buendía Gómez

VOCAL

Inq: Rogelio Ramos Carranza

SECRETARIO

M.I. Esaú Vicente Vivas

PRIMER SUPLENTE

Inq: Ubaldo Ramírez Urizar

SEGUNDO SUPLENTE

Inq: Ma. de Lourdes Maldonado López

B3



UNIVERSIDAD NACIONAL
AUTÓNOMA DE
MÉXICO

**FACULTAD DE ESTUDIOS SUPERIORES CUAUTITLÁN
UNIDAD DE LA ADMINISTRACION ESCOLAR
DEPARTAMENTO DE EXAMENES PROFESIONALES**

ASUNTO: VOTOS APROBATORIOS

U. N. A. M.
FACULTAD DE ESTUDIOS
SUPERIORES - CUAUTITLÁN



DEPARTAMENTO DE
EXAMENES PROFESIONALES

**ATN: Q. Ma. del Carmen García Mijares
Jefe del Departamento de Exámenes
Profesionales de la FES Cuautitlán**

**DR. JUAN ANTONIO MONTARAZ CRESPO
DIRECTOR DE LA FES CUAUTITLÁN
P R E S E N T E**

Con base en el art. 28 del Reglamento General de Exámenes, nos permitimos comunicar a usted que revisamos la TESIS:

" Depuración de Diseños Electronicos, Validación Operativa
e Integración de la Instrumentación Electronica para el
Microsatélite Experimental SATEX I "

que presenta Tesis pasante: José Alberto Rangel Saucedo
con número de cuenta: 8939616-8 para obtener el título de :
Ingeniero Mecánico Electricista.

Considerando que dicho trabajo reúne los requisitos necesarios para ser discutido en el EXAMEN PROFESIONAL correspondiente, otorgamos nuestro VOTO APROBATORIO.

ATENTAMENTE

"POR MI RAZA HABLARA EL ESPIRITU"

Cuautitlán Izcalli, Méx. a 05 de Julio de 19 2002.

PRESIDENTE Ing: Jorge Buendía Gómez

VOCAL Ing: Rogelio Ramos Carranza

SECRETARIO M.I. Esaú Vicente Vivas

PRIMER SUPLENTE Ing: Ubaldo Ramírez Urizar

SEGUNDO SUPLENTE Ing: Ma. de Lourdes Maldonado López

C

RECONOCIMIENTOS

A la Universidad Nacional Autónoma de México y a los profesores que en sus aulas me enseñaron a pensar .

A mi padre Pedro Rangel Ruiz quién al poner el primer libro en mis manos cambió el curso de mi vida.

A mi madre Roberta Saucedo Díaz por el trabajo y desvelos que tuvo que pasar para que yo fuera un profesionista.

A mi tío José Luis Rangel Ruiz por su apoyo incondicional en tiempos difíciles.

A los pocos amigos y familiares que siempre creyeron en mí.

José Alberto Rangel Saucedo

Con ésta tesis concluye el ciclo de mi formación profesional en las aulas de ésta honorable institución y da inicio a mi participación en la sociedad, contribuyendo al desarrollo de mi país. Además representa la confianza y esfuerzo de aquellos que siempre estuvieron apoyándome y nunca dejaron que me detuviera en el camino, por todo lo que me brindaron sin esperar nada a cambio; agradezco y presento este trabajo a mis mamás y profesores.

Miguel Angel Falcón Castillo

INDICE

INTRODUCCIÓN	1
INSTRUMENTACIÓN ELECTRÓNICA DE MICROSATÉLITE	13
REVISIÓN Y ACTUALIZACIÓN DE CIRCUITOS ESQUEMÁTICOS DE LA INSTRUMENTACIÓN DE SATÉX	25
REVISIÓN Y ACTUALIZACIÓN DE CIRCUITOS IMPRESOS DE LA INSTRUMENTACIÓN DE SATÉX	60
ENSAMBLE DEL PROTOTIPO DE INGENIERIA Y PRUEBAS PARCIALES DE VALIDACIÓN	66

CAPÍTULO I

Introducción

1.1 Generalidades

El afán por ampliar las comunicaciones y abarcar todos los rincones de la tierra, ha conducido a los científicos a buscar medios cada vez más complejos para lograrlo. La exploración terrestre y atmosférica no ha sido suficiente. El objetivo de ir más arriba, a 36 mil kilómetros de altura sobre el nivel del mar se ha cumplido. Allí la ubicación es idónea para que los satélites artificiales logren, con unos cuantos artefactos, llevar comunicaciones e información a todos los puntos de la tierra.

Los satélites artificiales inician su vida en 1957 con el lanzamiento del "Sputnik 1". En la actualidad la variedad de satélites artificiales que rodean la tierra es sorprendente. Podemos hacer una primera clasificación de los satélites según la órbita donde se encuentran como se puede ver en la tabla 1.1.

TIPO DE ÓRBITA	ALTITUD
GEO (Geosynchronous Earth Orbit), Satélites de órbita geosíncrona o estacionaria	35,484 Km.
MEO (Medium Earth orbit), Satélites de órbita media	10,075 a 20,150 Km.
LEO (Low Earth Orbit), Satélites de órbita baja	600 a 1,600 Km.

Tabla 1.1 Clasificación de los satélites según su órbita

Casi todos los satélites que circundan la Tierra se encuentran ya sea en la órbita geoestacionaria (GEO) o en la baja (LEO). A continuación mencionamos las características principales de los satélites GEO y LEO:

Los satélites GEO orbitan a 35,848 kilómetros sobre el ecuador terrestre. A esta altitud, el periodo de traslación del satélite es exactamente igual al periodo de rotación de la Tierra y, por lo tanto, parece estar siempre sobre el mismo lugar de la superficie del planeta. La mayoría de los satélites actuales son GEO, esta órbita se conoce también como órbita de Clarke, en honor al escritor Arthur C. Clarke, quien escribió por primera vez en 1945 acerca de esta posibilidad. Los GEO precisan menos satélites para cubrir la totalidad de la superficie terrestre. Sin embargo tienen el inconveniente de un retraso (latencia) de 0.24 segundos en la recepción y transmisión de las señales, debido a la distancia que debe recorrer la señal desde la tierra al satélite y del satélite a la tierra. Así mismo, los GEO necesitan obtener posiciones orbitales específicas alrededor del ecuador para mantenerse lo suficientemente alejados unos de otros (unos 1600 kilómetros o dos grados). La organización internacional ITU (Unión Internacional de Telecomunicaciones) y la FCC (Comisión Federal de Comunicaciones) de los Estados Unidos, administran estas posiciones.

Las órbitas terrestres de baja altura prometen un ancho de banda extraordinario y una latencia reducida. Los LEO orbitan generalmente por debajo de los 5,035 kilómetros, y la mayoría de ellos se encuentran mucho más abajo, entre los 600 y los 1600 kilómetros. A tan baja altura, la latencia adquiere valores casi despreciables de unas pocas centésimas de segundo.

En el pasado tuvieron auge los grandes satélites de órbita geoestacionaria, pero la fuerte demanda de servicios satelitales, han propiciado la multiplicación de satélites a tal grado que la órbita espacial sobre el ecuador, donde se estacionan, está casi saturada.

Los satélites se pueden diferenciar también por su masa. Para establecer diversas categorías en cuanto a la magnitud másica de los satélites, se ha adoptado extensamente la siguiente clasificación (tabla 1.2).

CLASIFICACIÓN	MASA EN (KG)
Satélite grande	> 1000
Satélite pequeño	500 - 1000
Mini Satélite	50 - 500
Micro Satélite	10 - 50
Nano Satélite	< 10

Tabla 1.2 Clasificación de los satélites según su masa

Independientemente de la órbita y de la masa del vehículo espacial, los satélites cumplen necesariamente alguna de las siguientes funciones:

- Satélites de Telecomunicaciones (Radio y Televisión)
- Satélites Meteorológicos
- Satélites de Navegación
- Satélites Militares y espías
- Satélites de Observación de la tierra
- Satélites Científicos y de propósitos experimentales
- Satélites de Radioaficionado

El extraordinario desarrollo de la microelectrónica, aunado a los adelantos tecnológicos en materia informática y de materiales, han generado un creciente interés mundial para desarrollar satélites pequeños (minis, micros y nanos). Es precisamente el sector espacial, con sus condicionantes de ahorro en peso y energía, uno de los que más puede beneficiarse de nuevas tecnologías y constituye uno de los motores que dinamiza la investigación en este campo.

En la actualidad, la creciente globalización del comercio, de la sociedad y, sobre todo, de la información, demandan sistemas de comunicación asimismo globales, de fácil acceso y alta capacidad. es por eso, que las investigaciones y experimentos se centran hoy en día en la explotación de la órbita baja

Existe ya en la órbita baja una red de satélites llamada IRIDIUM cuya constelación cuenta con 66 equipos. Esta red entró en operación en 1998 y está enfocada principalmente a servicios de telefonía.

También se encuentra en marcha el proyecto "Teledesic" cuyo inicio de operaciones está planeado para el año 2005. Esta constelación contará con 288 satélites y los servicios que proveerá serán similares a los que proporciona una red de cable o fibra óptica, tanto en manejo de servicios como en la velocidad de acceso a estos. Su propósito final construir un internet en el cielo. [Teled-2000].

Debido a la importancia que han adquirido estos sistemas, varios países en vías de desarrollo han visto la conveniencia de desarrollar y construir microsátélites experimentales para ganar experiencia y tecnología propia, que les permita a mediano o a largo plazo construir sistemas satelitales operativos para satisfacer sus necesidades.

De ahí la oportunidad de que México haya realizado el proyecto UNAMSAT1 y UNAMSAT2 y que actualmente cuente con un proyecto para desarrollar tecnología espacial propia. El desarrollo del proyecto SATEX, esta bajo la responsabilidad de reconocidas instituciones educativas y de investigación del país y su financiamiento ha sido canalizado por una subdependencia de la Secretaría de Comunicaciones y Transportes. Los detalles del proyecto SATEX se darán a lo largo de este capítulo.

1.2 Instituciones participantes en el desarrollo del proyecto SATEX

El proyecto SATEX, en su etapa inicial fue financiado por el Instituto Mexicano de las Comunicaciones (ya desaparecido) posteriormente el financiamiento para la conclusión del mismo lo proporcionó COFETEL (Comisión Federal de Telecomunicaciones).

En su desarrollo participan instituciones educativas y de investigación de todo el país, entre ellas el CICESE (Centro de Investigación Científica y de Estudios Superiores de Ensenada) de B.C., el CIMAT (Centro de Investigación en Matemáticas) de Gto. Gto. , el IPN (Ingeniería Aeronáutica), la UAP (Universidad Autónoma de Puebla), el INAOE (Instituto de Astrofísica Óptica y Electrónica) y la UNAM a través del Instituto de Ingeniería.

Entre algunos de los objetivos del proyecto **SATEX** están: la formación de recursos humanos especializados en proyectos espaciales; fomentar la participación de jóvenes investigadores y estudiantes; promover convenios de colaboración académica entre instituciones nacionales e internacionales; así como planear el desarrollo del proyecto para dar continuidad al trabajo en esta área y utilizar las soluciones y los equipos desarrollados en futuros proyectos. En la tabla 1.3 se muestran los subsistemas desarrollados por cada institución.

A continuación, y para entender la complejidad del proyecto, se dará una breve explicación sobre los sistemas y subsistemas básicos con que debe contar un microsatélite.

INSTITUCIÓN	SUBSISTEMA DESARROLLADO
UAP	Potencia y cámara CCD
IPN	CINVESTAV: Baterías y celdas ESIME Posgrado: Experimento en banda Ka Aeronáutica: Integración y pruebas
CICESE	Equipos de comunicaciones (VHF1 y VHF2) Experimento de comunicaciones ópticas Decodificador de tonos (DT) Hardware de estación terrena
INAOE	Celdas solares
CIMAT	Modelado matemático para la estabilización y control del satélite

UNAM Instituto de Ingeniería	Diseño y construcción de: Computadora de vuelo Hardware de acondicionamiento y multicanalización de sensores Protocolos para telemetría y comando Protocolos de control distribuido Software de vuelo Software de estación terrena
---	---

Tabla 1.3 Instituciones que participan en el proyecto SATEX

1.3 Constitución de un microsatélite

Un microsatélite está constituido por un grupo de subsistemas con tareas específicas que interactúan estrechamente, confiriéndole capacidad de supervivencia. Entre los subsistemas más importantes están los siguientes:

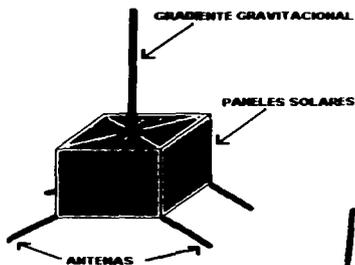
- **Subsistema de telemetría y comando.-** Le permite al satélite mantener comunicación con su estación terrena (ET) y/o con otros satélites. Con este subsistema el satélite recibe comandos de ET, es decir, instrucciones para ejecutar acciones predeterminadas. Por medio de él también envía su telemetría, es decir, la medición de variables que adquiere el satélite por medio de sus sensores.
- **Subsistema de potencia.-** Convierte la energía solar en corriente eléctrica por medio de celdas solares, además, acondiciona y distribuye la energía eléctrica para cada uno de los sistemas integrados al microsatélite.
- **Subsistema de control de orientación.-** Incluye los sensores necesarios para determinar el apuntamiento del vehículo, dependiendo del tipo de estabilización del satélite se pueden tener sensores en uno o más ejes. Asociado a él se encuentra el equipo de control digital que permite automatizar las funciones para la estabilización del vehículo.

- **Subsistema de propulsión y estabilización.-** Los satélites con grandes requisitos de estabilización utilizan sistemas activos compuestos por algún propulsor y válvulas que controlan la salida de los gases propelente y oxidante. También pueden utilizarse ruedas inerciales. La mayor parte de los microsátélites solo cuentan con sistemas pasivos tales como magnetotruques, bobinas de campo magnético y gradientes gravitacionales.
- **Subsistema de control térmico.-** Puede ser pasivo o activo, en los primeros se utilizan radiadores y disipadores para reflejar el calor en áreas expuestas a los rayos solares. En áreas no expuestas al sol se usan materiales aislantes cubiertos de color oscuro para retener el calor. Un buen control térmico dependerá de aspectos importantes en el diseño de la estructura como son el control de la conducción térmica y la disipación del calor. Estos dos factores tienen un papel importante para mantener la temperatura en los rangos tolerados. Los sistemas activos utilizan calentadores y enfriadores eléctricos para incrementar o para reducir temperaturas locales respectivamente.
- **Subsistema de comunicaciones.-** Está formado por transpondedores, los cuales permiten recibir señales de comunicación (audio, vídeo y datos), amplificarlas, cambiarles la frecuencia y retransmitirlas. Los microsátélites no siempre llevan transpondedores. A continuación se dan las características particulares de construcción del microsátélite experimental **SATEX**, con una breve explicación del funcionamiento de cada una de sus partes.

1.4 Características globales del SATEX

SATEX es un cubo de 47cm. por lado, cuatro de sus caras están cubiertas por celdas solares para asegurar el suministro de energía a todos los subsistemas electrónicos. El microsátélite cuenta con tres cargas útiles principales: un experimento de comunicaciones ópticas, una cámara de vídeo, y un experimento de comunicaciones en banda Ka (17.7 - 21.2 GHz.), aunque debe enfatizarse que por tratarse de una primera experiencia de diseño, cada subsistema construido para el microsátélite representa una carga útil adicional, de las cuales se obtendrán importantes experiencias para generar sistemas más complejos y eficientes en el futuro. La apariencia exterior del satélite se puede ver en la figura 1.4.

Para controlar el apuntamiento del satélite se cuenta con un sistema de estabilización pasivo formado por un gradiente gravitacional que una vez desplegado mide 6 metros de longitud y una masa de 2.5 Kg. Cuenta además con seis bobinas de torque magnético (BTM), dos por cada eje, para generar pares de corrección en tres ejes. Para conocer la orientación del satélite se contará con dos sensores finos de sol (SFS) que permitirán determinar con más precisión la orientación del vehículo.



**TESIS CON
FALLA DE ORIGEN**

Figura 1.4 SATEX (vista exterior)

Como sensores redundantes se tienen dos magnetómetros triaxiales, uno establece la realimentación para el control de las bobinas de torque magnético y el otro se activará en caso de que falle el primero. Se tiene la posibilidad de medir corrientes provenientes de la fuente de voltaje y de subsistemas electrónicos importantes como los equipos de VHF, computadoras, electrónica de acondicionamiento de señales y cargas útiles. Se tienen también sensores de temperatura en sitios estratégicos como: baterías, cargas útiles y algunos módulos electrónicos importantes. Adicionalmente se mide el voltaje de operación de las baterías.

1.5 Subsistemas a cargo del IUNAM

El satélite experimental requiere de un sistema electrónico que permita el acondicionamiento eléctrico de las señales de sensores y que permita realizar operaciones de forma automática para la adquisición de datos locales, ejecución de algoritmos de control y que permita regular la comunicación entre computadoras a bordo, por lo cual, debe contar con una arquitectura capaz de manejar las interfaces requeridas por los diversos subsistemas del vehículo y que permita resolver todos los aspectos relacionados con su programación.

Este subsistema es la computadora tolerante a fallas de tres procesadores denominada Computadora de Vuelo (CV), que se ha desarrollado en el Instituto de Ingeniería de la UNAM. La primera acción de esta será detectar el instante en que el **SATEX** sea liberado de su lanzador, después de ocurrir la liberación y de una espera de tiempo definida por el sistema de lanzamiento, la CV liberará las antenas y comandará las acciones de estabilización del vehículo. Posteriormente y después de haber llegado a condiciones adecuadas de estabilización, liberar el gradiente gravitacional. Una vez realizadas estas primeras tareas y durante la vida útil del vehículo, se obtendrá un registro de las variables eléctricas y ambientales en diversos puntos críticos [Vicen-1996].

La CV mantendrá comunicación con tierra en puntos estratégicos del territorio nacional para que **SATEX** pueda recibir comandos y transmitir su telemetría e imágenes. También se mantendrá una constante comunicación con otros sub-módulos de a bordo con el fin de transferirles comandos y programas, así como para recabar datos de diagnóstico e información para detectar fallas.

También, a cargo del IUNAM, está el diseño y ensamble de la instrumentación y sistema de sensores del satélite, así como el desarrollo del software necesario para el funcionamiento tanto de la computadora de vuelo CV como del hardware de la estación terrena.

La depuración, corrección, introducción de mejoras y validación tanto de la CV como de la instrumentación electrónica de SATEX fue el objetivo principal de este trabajo de tesis.

1.6 Objetivos principales de la presente tesis

No se puede decir que el proyecto está concluido hasta que el satélite se encuentre en órbita y funcionando, sin embargo, como se explicará en este texto, el IUNAM ha desarrollado y validado una sofisticada instrumentación cuya aplicación, no solo se limita al campo de los microsátélites. A grandes rasgos, la presente tesis recaba información sobre la revisión y corrección de circuitos esquemáticos e impresos, ensamble y validación operativa de un prototipo (modelo de ingeniería) de la instrumentación electrónica y computacional del microsátélite **SATEX**, trabajo que se realizó en el Instituto de Ingeniería UNAM.

En el capítulo II, se dan generalidades sobre los circuitos y módulos electrónicos asociados a la CV. La lectura de este capítulo hará más fácil la comprensión de los temas tratados en los capítulos subsecuentes. Damos a continuación, un breve resumen de los resultados alcanzados, mismos que se explican en detalle en los capítulos III, IV y V.

CAPITULO III

- Se realizó un análisis operativo y exhaustivo del diseño de la computadora de vuelo tolerante a fallas desarrollada en el Instituto de Ingeniería UNAM, que originalmente solo contaba con dos procesadores y no estaba protegida contra radiación espacial (efecto LATCH-UP). El sistema analizado incluyó la instrumentación y acondicionamiento para señales analógicas de sensores.
- Se llevó a cabo una revisión exhaustiva de esquemáticos y se realizaron pruebas en laboratorio para validar, o en su caso detectar errores de diseño en los circuitos de la instrumentación del satélite. A partir de los resultados obtenidos, se realizaron después correcciones en los circuitos originales. Se actualizaron los archivos esquemáticos de todas las tarjetas que componen a la CV, compatibilizándolos completamente para utilizarlos en la revisión y corrección de los circuitos impresos respectivos.

- Para la actualización de esquemáticos se utilizó el paquete de software TangoSCH. Los archivos generados constituyen además parte de la documentación del equipo desarrollado.

CAPITULO IV

- Se participó en la actualización de los archivos de circuitos impresos de la CV utilizando el paquete de software Tango PCB.
- Previo a su manufactura se hicieron varias revisiones a los archivos finales de circuitos esquemáticos e impresos mediante la comparación de listas de conexiones generadas tanto por TangoSCH como por TangoPCB.

CAPITULO V

- Debido a la complejidad del sistema se definieron pruebas y reglas de ensamble para cada uno de los circuitos electrónicos que componen las tarjetas. Además se desarrolló material de apoyo como mapas de voltaje de las diferentes tarjetas y un mapa de la red de comunicaciones; este material se desarrolló con el objeto de facilitar el ensamble y las pruebas a cada una de las tarjetas de la CV.
- Se construyó un nuevo diseño para el sistema electrónico que emula a los sensores externos a la CV y que también permite visualizar el encendido y apagado de equipos del **SATEX**. Esto con el fin de mejorar la apariencia del anterior equipo de apoyo el cual estaba constituido simplemente por una tarjeta con leds y potenciómetros.
- Se colaboró en el desarrollo inicial de un programa de computadora en lenguaje C, que registra el tráfico de comandos en la red de área local de comunicaciones en el satélite (entre la CV y cargas útiles). El software será utilizado en las pruebas de validación del equipo completo.

- Se participó también en una de las fases iniciales de desarrollo del modelado matemático de la arquitectura electrónica de la CV para obtener indicadores cuantitativos de confiabilidad del equipo. A este respecto, se colaboró en la obtención del diagrama de bloques de confiabilidad de la instrumentación de SATEX y se obtuvieron resultados preliminares del comportamiento de la arquitectura aplicando la ley exponencial de fallos y el estándar militar (MIL-HDBK-217B) con el que se contaba en aquel momento. Hay que mencionar que la herramienta utilizada es una norma militar que data de los años 60's. Actualmente otro equipo de trabajo realiza un estudio detallado, pero ahora utilizando la norma actual que se conoce como MIL-HDBK-217F, misma que fue solicitada directamente al Departamento de Defensa de los Estados Unidos, esta norma se utiliza desde 1995.

En el capítulo siguiente se mostrará de manera muy general la arquitectura y funciones del sistema desarrollado, esto con el fin de introducir al lector con algunos detalles del proyecto y hacer más fácil la comprensión de los subsecuentes capítulos.

CAPÍTULO II

Instrumentación electrónica del microsatélite SATEX

2.1 Introducción

En este capítulo se explican características sobre el diseño de cada uno de los circuitos y módulos electrónicos que ya existían en la instrumentación de SATEX. El trabajo de revisión, depuración y corrección de diseños así como la introducción de nuevos circuitos se explicará con detalle en el capítulo III.

El hardware que compone el sistema se puede dividir en dos grandes bloques, uno lo conforma la computadora de vuelo CV, y el otro, la instrumentación electrónica asociada a ella [Vicen- 1996].

La computadora de vuelo es un sistema modular de adquisición y procesamiento de datos, que puede ser programada remotamente y ser utilizada individualmente o en grupo. Está diseñada para instrumentar pequeños vehículos espaciales de órbita baja (ver tabla 1.1). Debido a que su comunicación con el exterior es por medio de puertos seriales, se puede conectar a un procesador maestro o a tantos procesadores esclavos como se requiera.

Originalmente la CV estaba compuesta por cinco tarjetas. Después de las modificaciones y mejoras realizadas sobre el diseño original quedó conformada por siete. Durante este proceso se participó en el diseño de tres circuitos impresos adicionales para el acondicionamiento (amplificación) de señales de los sensores externos a la CV los cuales medirán variables eléctricas y ambientales de las distintas cargas útiles que contiene el satélite.

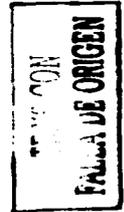
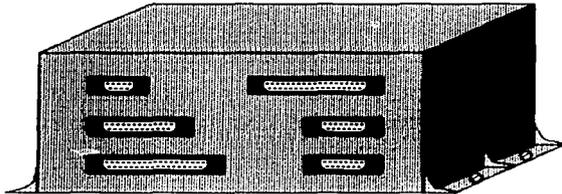


Figura 2.1 Vista artística de la CV dentro de su caja metálica con los conectores que la comunican al exterior

El diseño actual de la computadora tiene como fin incrementar su confiabilidad operativa, ya que además de variadas redundancias de software (implantadas por otro grupo de trabajo) y hardware, la computadora posee la tarjeta del microcontrolador por triplicado, en el diseño previo solo se contemplaban dos procesadores. Las tarjetas restantes contienen electrónica de control, multiplexaje, circuitos de interfase, circuitos de protección contra radiación espacial y acondicionamiento, filtrado y recorte para señales analógicas de sensores típicos en aplicaciones espaciales como son: temperatura, voltaje, corriente, campo magnético y orientación solar.

2.2 Módulos electrónicos de la computadora de vuelo

Como ya se ha mencionado en la introducción, la CV es un sistema constituido por siete tarjetas, de las cuales, las tres primeras son, una la computadora principal CP y las otras dos, las computadoras redundantes CR0 (computadora redundante cero) y CR1 (computadora redundante uno), que se utilizarán en el caso de que falle la primera. Cuando se requiera procesar algoritmos matemáticos a gran velocidad se tiene la opción de realizar procesamiento paralelo trabajando simultáneamente con dos de ellas. Cada microcomputadora posee un procesador 80C166 de SIEMENS, 256 Kbytes de memoria RAM y 64 Kbytes de memoria EPROM [Sieme-1990]. Además, cada tarjeta de procesador cuenta con un circuito para detectar indirectamente la presencia de radiación espacial.

En las cuatro tarjetas restantes, se encuentran módulos electrónicos relacionados tanto con el procesador como con la instrumentación del satélite. Una parte de esta electrónica se utiliza para: control y conmutación de computadoras; circuitos de protección; y la adecuación de voltajes de líneas E/S de la computadora, para interaccionar con actuadores y cargas útiles. Sin embargo, la mayor parte de la electrónica de estas tarjetas pertenece al módulo de acondicionamiento, filtrado, recorte y multiplexado de las señales analógicas provenientes de los sensores de **SATEX**, a continuación daremos más detalles sobre este último módulo.

La CV cuenta con sensores internos que miden variables de la computadora, 4 son de corriente y uno de temperatura. Recibe 36 señales analógicas de sensores del satélite y de sus cargas útiles las cuales llegan previamente acondicionadas de 0 – 5 volts de c.d. También cuenta con 18 entradas libres para sensores adicionales y polarización para sus periféricos. En la figura 2.2 se pueden apreciar las siete tarjetas que componen la CV, incluyendo los conectores que la comunican al exterior y las ocho tarjetas externas para acondicionamiento de sensores.

SATEX contiene 36 sensores externos a la CV, cuyo acondicionamiento se lleva a cabo, como ya se dijo, en 8 tarjetas externas a la CV (ver Fig. 2.2). Estos sensores son:

- **Sensor de Corriente CCD.-** Este sensor mide la corriente de la cámara CCD (Charge Coupled Device) que es una de las cargas útiles de **SATEX**.
- **Sensor de Corriente DT.-** Sensor de corriente del Detector de Tonos, que es un sistema redundante de comunicaciones del satélite.
- **Sensores VHF1.-** Sensor de corriente y temperatura para el equipo de comunicaciones VHF1. Como los equipos de comunicaciones están juntos y operan de forma excluyente comparten el sensor de temperatura.
- **Sensor de Corriente VHF2.-** Sensor de corriente para el equipo de comunicaciones VHF2

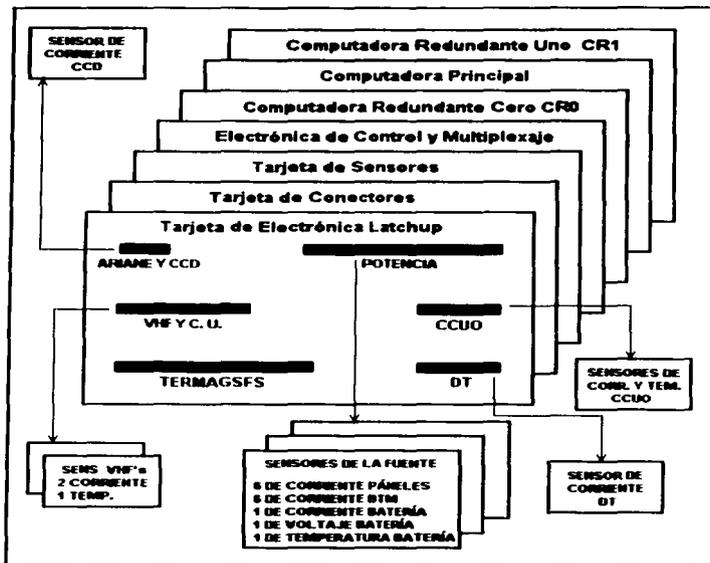


Figura 2.2 Composición global de la Computadora de Vuelo y tarjetas externas para acondicionamiento de sensores

- **Sensores CCUO.-** Sensor de corriente y temperatura para la Computadora de la Carga Útil Óptica, que es la encargada de controlar el experimento de comunicaciones ópticas a bordo del satélite.
- **Sensores de Corriente en Páneles Solares.-** Se dispone de seis sensores de corriente para medir la carga generada por los páneles solares.
- **Sensores de Corriente BTM.-** Se utilizan seis sensores de corriente para medir el consumo de las bobinas de torque magnético, tres para corriente positiva y tres para corriente negativa.
- **Sensores de las Baterías.-** Sensor de voltaje, corriente y temperatura para baterías.
- 2 Sensores finos de sol biaxiales.
- 2 Magnetómetros triaxiales.

El filtrado y recorte de todas las señales de todos los sensores del satélite se lleva a cabo dentro de la CV. Después de esta etapa las señales se conducen a los canales A/D del procesador activo en ese momento. Los circuitos que ya existían para el acondicionamiento de las señales de sensores se describen en el apartado 2.4.

Hay que mencionar, que con excepción de los microcontroladores, todos los componentes electrónicos de la CV son CMOS de tipo militar, cuyas características toleran la operación en ambiente espacial. En cuanto a los procesadores, son de tipo industrial de rango de temperatura extendida que va de - 55 a 80 °C. A ellos, se les adaptó electrónica externa para determinar la presencia de efecto "Latch up", el cual es el efecto nocivo permanente que afecta a electrónica no endurecida para trabajo espacial

2.3 Control del suministro de energía

El diseño original de la CV de SATEX previó el ahorro de energía, este punto es de vital importancia en microsátélites, ya que no se cuenta siempre con el total de energía eléctrica requerida. Lo anterior debido a que las celdas encargadas de proveerla no están siempre expuestas a la radiación solar con la misma intensidad.

La CV permite encender y apagar su electrónica por módulos, de tal forma que al efectuar una misión, enciende solo los módulos electrónicos necesarios para cumplir su trabajo. Esto por lo tanto evitará el consumo innecesario de energía en el satélite. La forma en que la CV activa los módulos se puede ver en la figura 2.3.

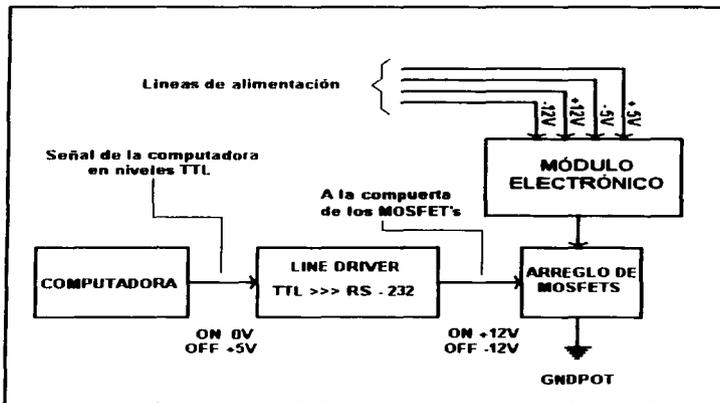


Figura 2.3 Encendido y apagado de módulos electrónicos

Cuando se diseñaron los comandos que la estación terrena puede enviar a **SATEX**, se identificaron varios bloques que pueden ser energizados independientemente dependiendo de las necesidades de control de los sistemas o bien del ahorro de energía. Los módulos que pueden ser energizados y desenergizados de acuerdo con las necesidades particulares se muestran en tono más claro en la figura 2-4.

De esta forma, la instrumentación desarrollada permite el control flexible del consumo de la energía eléctrica, el cual es completamente transparente para el equipo de control de misión que trabaja en la estación terrena de **SATEX**. Esto es, cuando se envían las macrofunciones que determinan el trabajo de **SATEX** durante una misión, el personal en tierra no tiene que definir absolutamente nada para hacer un uso eficiente de la energía disponible en el satélite. Esto se debe a que cada macrofunción que se desarrolló para **SATEX** realiza automáticamente el encendido de la electrónica requerida para llevar a cabo la misión. Se ha mencionado anteriormente, que en caso de que la computadora principal falle se encenderá alguna de las computadoras redundantes **CR0** o **CR1**. Estas computadoras de respaldo pueden ser activadas por el detector de tonos **DT** o por la computadora de la carga útil óptica **CCUO**.

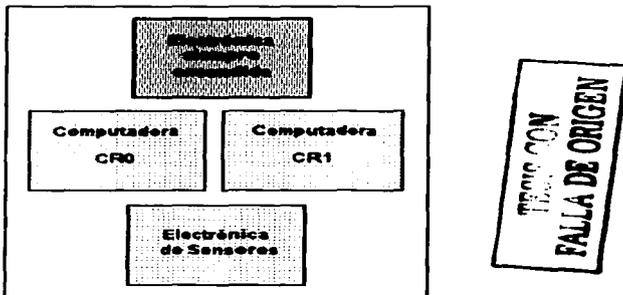


Figura 2.4 Módulos internos de la CV desde el punto de vista de energía

Como se puede apreciar en la figura 2.4, existe un bloque de "electrónica siempre encendida" esto se debe, a que algunos circuitos deben estar siempre energizados para conservar funciones operativas mínimas para la supervivencia del satélite en el espacio. A continuación se da una lista de los módulos que pertenecen al bloque de electrónica siempre encendida.

1. **Computadora principal.**- La computadora principal es la encargada de comandar tanto operaciones de inicio de vida del satélite así como los experimentos que las cargas útiles llevarán a cabo durante la vida útil de **SATEX**; de ahí la importancia que su electrónica este siempre encendida. En caso de que esta se averie, se tiene la posibilidad de activar alguna de las computadoras redundantes.
2. **Electrónica para conmutación de computadoras.**- Por medio de multiplexores 2 a 1, esta electrónica, conmuta las líneas E/S provenientes de la computadora principal y de las computadoras redundantes.
3. **Electrónica para encendido y apagado de módulos electrónicos (integrada por arreglos de MOSFET's).**
4. **Circuitos de retención "Latch's" para control de Bobinas de Torque Magnético.**
5. **Electrónica para encendido y apagado de equipos.**- Este módulo es el encargado de acondicionar los pulsos, que provienen de CP o CR, para el encendido de las cargas útiles, por lo tanto, es necesario que un pequeño número de manejadores de línea permanezca energizado.
6. **Red interna de comunicaciones.**- Esta es la electrónica asociada a los puertos de comunicación de la computadora con las cargas útiles.
7. **Circuito de protección contra efecto "Latch up".**- Este circuito protege a la CV y a las cargas útiles que se conecten a él contra la radiación espacial (rayos cósmicos).

Existe un bloque de electrónica denominada "de control", el cual tiene la función de conmutar líneas E/S provenientes de la Computadora Principal y de las Computadoras Redundantes; adicionalmente efectúa el encendido y apagado de módulos. Después de un minucioso análisis se vio la necesidad de que esta electrónica permaneciera siempre encendida.

Otro módulo que paso al bloque de electrónica siempre encendida, es el encargado de enviar los pulsos de encendido y apagado a las Bobinas de Torque Magnético, este módulo se conocía como "BTM". El módulo estaba formado solo por dos CI's que prácticamente no consumen energía, por lo tanto, nos pareció innecesario el arreglo de MOSFET's que existía para su control, que en cambio, solo aumenta el riesgo de fallo en el conjunto. Por último, se llegó a la conclusión de que también era innecesario controlar el encendido de la electrónica de magnetómetros y sensores finos de sol, y esta pasó también, al bloque de electrónica siempre encendida.

2.4 Sensores y acondicionamiento de señales

En este apartado se describen los circuitos utilizados para acondicionar los voltajes de salida de cada sensor utilizado en el SATEX. Esta electrónica fue diseñada por el equipo de trabajo anterior, nuestra misión fue validar cada uno de los circuitos y en su caso corregir los errores de diseño o de cálculo en los valores de los componentes utilizados. En el capítulo III se mencionarán con todo detalle, el análisis, las pruebas y los cambios realizados a los circuitos originales.

El procesador utilizado cuenta con 10 canales A/D de 10 bits de resolución cada uno. Los primeros 4 canales están conectados a multiplexores analógicos 8 a 1 de tal forma que con ellos se pueden recibir 32 señales de sensores. Los siguientes 4 canales también están conectados a multiplexores analógicos, pero en este caso de 4 a 1, con los cuales se pueden sensar hasta 16 señales. Anteriormente los 2 canales restantes se encontraban libres, ahora uno de ellos se utiliza para programar las tarjetas de procesador como CP, CR1 o CR0 y el otro recibirá un pulso para detectar el momento en que SATEX sea liberado de su lanzador.

De esta forma, con los primeros 8 canales A/D mencionados se pueden leer hasta 48 señales de sensores. De ellos la CV ocupa 43 líneas para obtener información de 43 señales eléctricas de los sensores de SATEX, las 5 entradas restantes se encuentran disponibles a través de los conectores externos.

A continuación damos un repaso general a los sensores de SATEX, a los diferentes circuitos diseñados, así como al tratamiento de las señales que estos generan.

Sensores de corriente y su acondicionamiento.- En SATEX se realizan mediciones de corriente eléctrica en diversos subsistemas, en paneles solares para determinar la energía capturada por el vehículo y en el resto de los casos para conocer el consumo de subsistemas importantes.

Para medir corriente se cuenta con un sensor formado por resistencias de muy bajo valor ensambladas en paralelo, la resistencia del arreglo es menor a $1m\Omega$ en la mayoría de los casos. Si conectamos este arreglo en serie con una carga, habrá una pequeña caída de voltaje en el sensor que variará en proporción directa con la corriente que pasa a través de él y de la carga. Si amplificamos este pequeño voltaje que es del orden de milivolts, a un rango de 0V a 5V de c.d. podremos monitorear el consumo de corriente de la carga. Como la resistencia del sensor es muy baja, la disipación energética a través de él es mínima, esto quiere decir que el sensor es prácticamente invisible para la fuente de alimentación.

El acondicionamiento para los sensores de corriente contempla el uso de un amplificador de instrumentación cuya ganancia se estableció con base en los valores extremos de las corrientes por medir. Debido a la eficiencia del diseño y a las óptimas características de los amplificadores operacionales utilizados, en algunos casos se obtienen ganancias del orden de ~ 2400 .

Acondicionamiento para sensores de temperatura.- En el vehículo espacial es necesario realizar mediciones de temperatura para supervisar el estado de operación de subsistemas críticos. Como se sabe en el espacio no existen corrientes convectivas que puedan homogeneizar las temperaturas de cuerpos cercanos. Por esta razón en SATEX los

subsistemas electrónicos que disipan calor se encuentran conectados físicamente a estructuras metálicas, de tal forma que se propicie la conducción por contacto. A pesar de las precauciones anteriores, es importante monitorear temperaturas en sitios estratégicos, las cuales se pueden utilizar entre otras cosas para determinar la activación y/o desactivación de subsistemas dependiendo de los niveles de temperatura detectados. Con esto se pretende que los equipos se utilicen la mayor parte del tiempo bajo condiciones normales de temperatura y de esta forma prolongar su vida.

De acuerdo con los resultados obtenidos por el grupo encargado del modelado térmico y estructural, se sabe que la temperatura interna del microsatélite estará en algún valor entre $-5\text{ }^{\circ}\text{C}$ y $12\text{ }^{\circ}\text{C}$, lo cual coincide con datos reportados por otros satélites experimentales que han volado exitosamente. Por esta razón se eligieron como sensores de temperatura a termistores que tienen un rango de operación entre $-30\text{ }^{\circ}\text{C}$ y $100\text{ }^{\circ}\text{C}$.

Cada uno de los sensores de temperatura se colocó en un arreglo tipo puente de "Wheatstone". Las salidas del puente se llevan a un amplificador diferencial con una ganancia adecuada.

Acondicionamiento para sensores de campo magnético y finos de sol.- El microsatélite experimental es capaz de conocer su orientación por medio de la información que obtiene de los sensores finos de sol. Para llevar a cabo la corrección de apuntamiento, **SATEX** cuenta con bobinas de torque magnético las cuales se controlan con uno de los magnetómetros para generar momentos de corrección en cualquiera de sus tres ejes.

Los sensores finos de sol se ubicarán en caras adyacentes del satélite. La salida del sensor es una señal eléctrica que varía entre -5V y 5V por lo cual antes de enviarse a los convertidores A/D de la CV se realiza un acondicionamiento para tener una salida que varíe entre 0 y 5 volts.

Para conocer la intensidad del campo magnético terrestre se incluye un sensor triaxial de campo magnético el cual por razones de seguridad se encuentra duplicado en el satélite.

La salida del sensor de campo magnético terrestre es un voltaje de entre 4 y -4 volts. De igual forma que con el sensor fino de sol, las salidas analógicas de magnetometría deben ser acondicionadas previamente de 0V a 5V, para ser conducidas a los canales A/D del procesador.

Sensor de voltaje y acondicionamiento. - El único voltaje que se mide en el satélite, es el de la batería, el cual se monitorea constantemente para conservar en cierto rango el valor de su carga (mayor o igual al 90%). Esta actividad es aún más importante durante los periodos de eclipse debido a que en estos casos el total de la energía consumida proviene de la batería. Cuando el satélite se programa para efectuar algún tipo de misión durante su viaje orbital, es posible con el software interrumpir procesos para evitar el deterioro o descarga de la batería, aún cuando el satélite se encuentre fuera del alcance de las estaciones que lo supervisan.

Multiplexaje, filtrado y recorte. - Una vez acondicionadas las señales provenientes de los sensores, se llevan estas al subsistema de multiplexaje, esto permite aprovechar al máximo los canales A/D disponibles. Las salidas de los multiplexores se conectan a la electrónica de filtrado y recorte, las cuales reducen el ruido y limitan la respuesta de cada sensor al umbral de voltaje tolerado por el convertidor A/D. De esta forma y con ayuda del multiplexaje se permitió también la reducción del número de etapas de filtrado y recorte de la instrumentación de satélite.

Todos estos módulos y circuitos se detallarán a profundidad en el siguiente capítulo. En este también se darán los pormenores de lo que fue nuestro trabajo, que en la primera etapa consistió en validar y dentro de lo posible mejorar la electrónica desarrollada por el equipo de trabajo que nos antecedió.

CAPÍTULO III

Revisión y actualización de circuitos esquemáticos de la instrumentación de SATEX

3.1 Introducción

Uno de los primeros pasos que se realizaron después del diseño y distribución de la electrónica de **SATEX**, fueron la creación de circuitos esquemáticos de la electrónica que constituía a las diferentes tarjetas de la CV. Como se ha mencionado con anterioridad el diseño de los esquemáticos fue realizado con la ayuda de un paquete de diseño asistido por computadora denominado **TANGO Schematic [Accel-1990]**.

El primer contacto que tuvimos con la electrónica e instrumentación de **SATEX**, fue a través de la inspección visual de los circuitos esquemáticos del primer prototipo de la CV, esto nos permitió familiarizarnos con los diferentes módulos electrónicos que componían la CV de **SATEX**, así como con su funcionamiento. Como primer paso se verificó la compatibilidad entre circuitos esquemáticos e impresos de este prototipo, este trabajo se llevó a cabo en parte con la ayuda de la computadora y en parte por inspección visual de los circuitos esquemáticos, este trabajo nos llevó a conocer detalles de la electrónica asociada a la CV y a la detección de los primeros errores.

Concluido el trabajo anterior, y ya más familiarizados con la electrónica de la CV, se procedió a ensamblar y probar en el laboratorio algunos módulos y circuitos de la electrónica de **SATEX**. En esta etapa, que fue una de las que llevaron mayor tiempo para su conclusión, se encontraron errores de diseño en algunos circuitos de acondicionamiento de señales para sensores y algunos otros en el resto de la electrónica. También se identificaron aspectos de riesgo en la instrumentación, por lo que se propusieron cambios en unos casos y adiciones de circuitos en otros. Una vez corregidos los errores, y habiendo validado mediante pruebas físicas estos circuitos se realizaron los cambios pertinentes a los archivos de circuitos esquemáticos de la instrumentación.

En una segunda etapa, se realizó la depuración del diseño de la CV. Este trabajo se llevó a cabo mediante la introducción de algunas mejoras y redundancias en los diseños originales de la electrónica, estas se explicarán en detalle en los subsecuentes apartados.

Concluida esta etapa se procedió nuevamente a la actualización de circuitos esquemáticos. Cabe mencionar que antes de empezar nuestro trabajo, el IUNAM había realizado también un prototipo de todos los circuitos impresos que componen a la CV.

En el presente capítulo se detallan pues, las pruebas y cambios que se realizaron para validar la instrumentación de **SATEX**, y se presenta la versión final de circuitos esquemáticos, misma que sirvió de base para la actualización de circuitos impresos (ver capítulo IV).

3.2 Revisión de circuitos esquemáticos e impresos del primer prototipo de la CV

En la primera etapa de desarrollo de la instrumentación de SATEX trabajaron varias personas en el diseño de los diferentes circuitos y módulos que la componen, crearon un prototipo que contenía impresos multicapa que dificultaron su manufactura debido a los costos implicados y al retraso del financiamiento del proyecto. Nuestro trabajo asignado fue entonces, emprender una minuciosa depuración del hardware desarrollado por el equipo de trabajo anterior, y de esta forma colaborar en el diseño de nuevos impresos de dos capas para ser fabricados en México.

Como se mencionó antes, se verificó previamente la compatibilidad entre circuitos esquemáticos e impresos, esto se realizó haciendo el seguimiento de cada una de las líneas de conexión (redes), desde su origen hasta su destino final, tanto en el circuito esquemático como en el circuito impreso. Con esta prueba se eliminaron las discordancias entre unos y otros, las cuales se presentaron debido a que con anterioridad el proyecto no dio gran peso al rubro de documentación. También se podían localizar con esta prueba conexiones erróneas, cortos circuitos o redes abiertas.

Para la realización de esta prueba lo primero que se hizo fue obtener impresiones de los circuitos esquemáticos (SCH), y hacer copias de respaldo de los archivos de circuitos impresos (PCB) en la computadora, de todas las tarjetas que forman la CV.

La mecánica de la prueba fue la siguiente: mientras que por una parte en el circuito esquemático de una tarjeta se seleccionaba una línea de conexión (red), por otro lado en una computadora se abría una copia del archivo de circuito impreso de la misma, y a la red seleccionada previamente en el esquemático se le aplicaba la función de resalto en el archivo PCB con color altamente contrastante y por tanto fácil de seguir.

Con esto se podía comprobar que las conexiones de la red eran concordantes tanto en el SCH como en el PCB, y que su trayecto no se encontraba abierto o en corto con otra red. En caso de encontrar algún problema en dicha red, se analizaba en cual de los dos planos se encontraba el error y se procedía a corregirlo. Una vez corregido el error y corroborando que en la red no había ya ningún problema, se procedía a marcar con tinta roja esta red en el esquemático, y a borrar la red en el archivo (copia) del circuito impreso.

Esta operación se llevó a cabo con cada una de las redes de todos los circuitos esquemáticos e impresos de las diferentes tarjetas de la CV. Al concluir la aplicación de esta prueba a una tarjeta, se tenía por una parte, un diagrama de SCH con todas sus redes marcadas en color rojo, y por otra un archivo de PCB que mostraba solo sus componentes sin ninguna conexión entre ellos (todas las redes o conexiones borradas). El objetivo de esta prueba no era corregir errores de diseño, como es claro, sino el asegurar la compatibilidad, y de esta forma homogeneizar circuitos PCB y SCH. Esta prueba también fue muy útil para conocer los diferentes circuitos que componen cada tarjeta y saber más sobre el tráfico de señales dentro de la CV.

3.3 Validación de los circuitos de acondicionamiento para señales de sensores

La mayor parte de la circuitería que forma las tarjetas de la CV pertenece a los módulos de acondicionamiento, multiplexaje, filtrado y recorte de las señales analógicas provenientes de los sensores de SATEX. Por ejemplo, circuitos sensores de corriente con acondicionamiento tenemos, uno en la tarjeta del procesador, seis en la tarjeta de sensores, trece en la tarjeta de la fuente y cuatro en pequeñas tarjetas que medirán el consumo de potencia de las cargas útiles del satélite. Por esta razón, se procedió primeramente a probar cada uno de estos circuitos en el laboratorio, y en los casos que se identificaron errores se realizaron las correcciones pertinentes al diseño.

3.3.1 Validación de los sensores de corriente

Los sensores de corriente, como se vio en el capítulo II, están formados por un arreglo, que en la mayoría de los casos lo componen 5 ó 10 resistencias de 0.1Ω conectadas en paralelo. Cuando la corriente a medir es muy grande, por ejemplo la de la batería, este arreglo puede ser hasta de 30 resistencias. El acondicionamiento para estos sensores puede ser de dos tipos: acondicionamiento para sensor de corriente positiva y acondicionamiento para sensor de corriente negativa.

El primer circuito que se probó fue el diseño para corriente positiva, el acondicionamiento para este sensor se encontró tal y como se muestra en la figura 3.1.

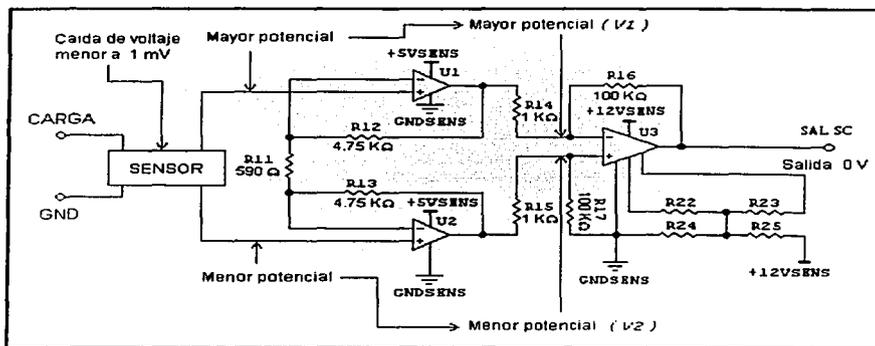
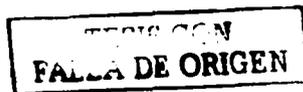


Figura 3.1 Diseño original del acondicionamiento para sensores de corriente positiva

Al hacer la prueba del circuito en el laboratorio se encontró que a la salida del mismo había siempre 0 V; a pesar de que en el sensor hacíamos circular una corriente que variábamos desde 100mA hasta 500mA por medio de arreglos de resistencias de potencia en paralelo. El error se corrigió, después del siguiente análisis



Como se puede apreciar, **U1** y **U2** forman la primera etapa de amplificación. Como **U1** está conectado a la carga amplifica la muestra de mayor potencial (**V1**) y la conduce a la entrada inversora del amplificador diferencial **U3**. **U2** amplifica pues la muestra de menor potencial (tierra o **V2**) y la lleva a la entrada no inversora del mismo amplificador.

Ambos voltajes se introducen por la entrada no inversora de **U1** y **U2** respectivamente. Bajo estas condiciones tenemos que:

$$V1 >> V2$$

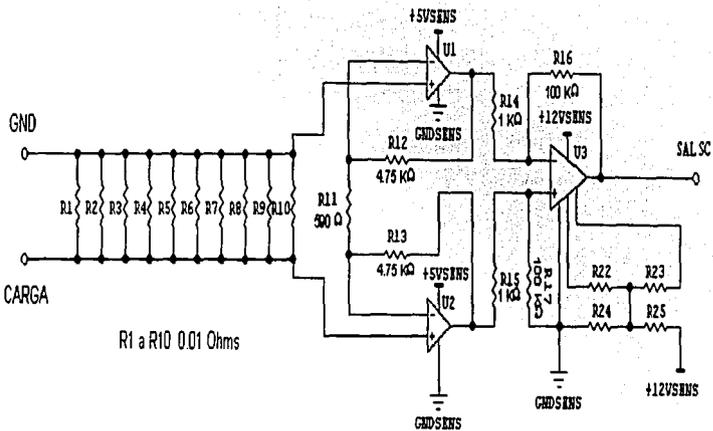
aplicando estos voltajes al amplificador diferencial **U3** se cumple que

$$V2 - V1 = (\textit{Negativo})$$

Como se puede apreciar la diferencia de voltajes siempre resultará negativa y como el amplificador diferencial **U3** no está polarizado con una fuente negativa, el voltaje a la salida del acondicionamiento siempre será cero.

Aparentemente el problema se resuelve intercambiando las entradas del sensor, **GND** por carga y viceversa. El problema radicaba en que las tarjetas de circuito impreso ya estaban hechas, y realizar este cruce a la entrada de **U1** y **U2** resultaba muy difícil, sobre todo en los sensores que se conectan entre **VCC** y carga

Resultó más fácil intercambiar las señales que llegaban a las entradas inversora y no inversora de **U3** en el acondicionamiento de todos los sensores de corriente, haciendo este cruce en el circuito esquemático de la tarjeta de sensores y la del procesador (ver circuitos esquemáticos TCV-CTF y TCVSENS al final de este capítulo), esto se hizo así para que la posterior modificación en el circuito impreso resultara más sencilla. En las tarjetas de acondicionamiento externo (TCVFUENT y TCVSENEX) no se hizo el cruce ya que estas se diseñaron nuevamente, usando el modelo mostrado en la figura 3.2.

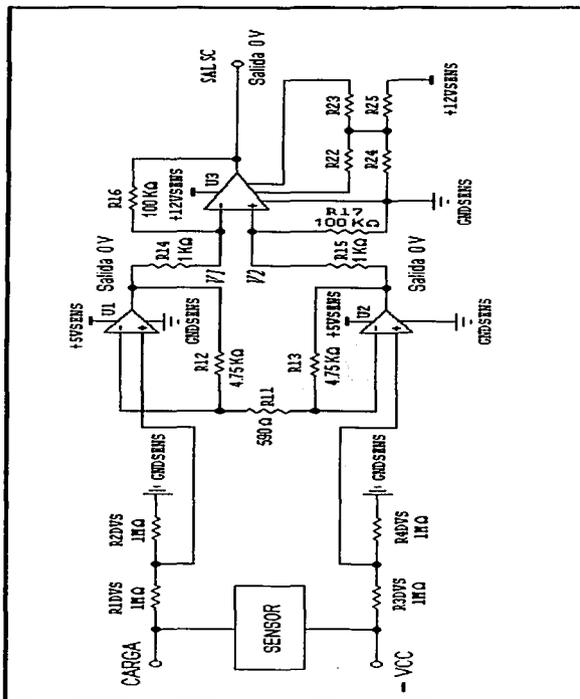


R1 a R10 0.01 Ohms

FALSA DE ORIGEN

Figura 3.2 Conexión correcta y valores finales de los componentes del sensor de corriente positiva

En la tarjeta de sensores se encuentra un sensor de corriente negativa y en la tarjeta de la fuente tres más. El acondicionamiento para estos sensores (sin previas correcciones), se muestra en la figura 3.3.



FACTORY OF ORIGIN

Figura 3.3 Diseño original del acondicionamiento para sensor de corriente negativa

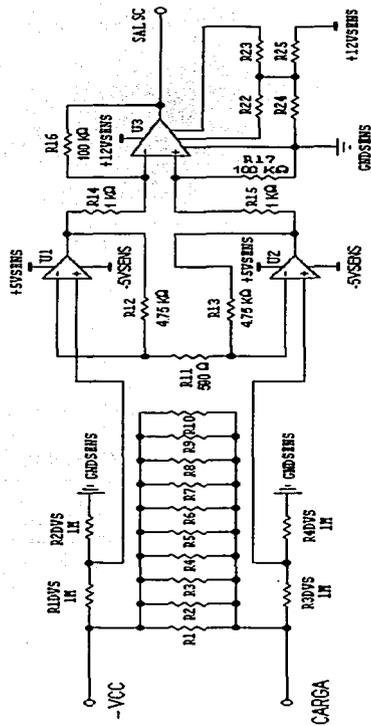
Al hacer la prueba de laboratorio se encontró que no había señal a la salida del amplificador **U3**, se procedió entonces a medir voltajes en sus entradas inversora y no inversora hallando el mismo resultado 0 V, lo que quería decir, si se observa el circuito de la fig. 3.3, que tampoco había señal a la salida de los amplificadores **U1** y **U2**.

Como se explicó antes, el circuito de acondicionamiento amplifica la pequeña caída de tensión que se genera a través del sensor de corriente, como este sensor está en serie con una fuente negativa las dos muestras de voltaje que toman **U1** y **U2** respectivamente son también negativas. Ya que estos voltajes llegan a la entrada no inversora de los amplificadores y estos no están polarizados con una fuente negativa es que se tiene un voltaje de 0V a la salida de los mismos.

Después de polarizar los amplificadores **U1** y **U2** con un voltaje de -5V fue que se encontró señal en su salida, sin embargo, no se encontró voltaje a la salida del amplificador **U3**. Inmediatamente nos percatamos que se trataba del mismo problema que presentaba el acondicionamiento para los sensores de corriente positiva. Como en el caso anterior, esto se debe a que en este diseño para tener una salida de voltaje positivo en **U3**, el potencial menos negativo debe ir siempre conectado a la entrada no inversora y el más negativo a la entrada inversora, de esta forma se asegura que el voltaje diferencial sea siempre positivo.

Resuelto el problema, se corrigió el circuito en el archivo esquemático de la tarjeta de sensores y se utilizó el diseño corregido de la figura 3.4 para los sensores de corriente negativa de la tarjeta de la fuente (ver esquemático TCVFIENT).

Como se mencionó en el capítulo II, el acondicionamiento para los sensores de corriente contempla el uso de un amplificador de instrumentación cuya ganancia se estableció con base en los valores extremos de las corrientes por medir. La ganancia de estos amplificadores es muy alta, si tomamos en cuenta que la diferencia de voltaje que llega del sensor de corriente es del orden de 1mV y hay que llevar este voltaje a valores en un rango de 0 V a 5 V.



R1 a R10 0.01 Ohms

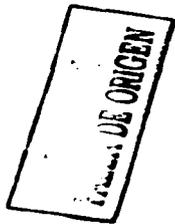


Figura 3.4 Conexión correcta y valores finales de los componentes del sensor de corriente negativa y acondicionamiento

La ganancia del amplificador de instrumentación para los arreglos de sensor de corriente descritos anteriormente, se calcula con la fórmula que deduciremos a continuación auxiliándonos con la fig. 3.5.

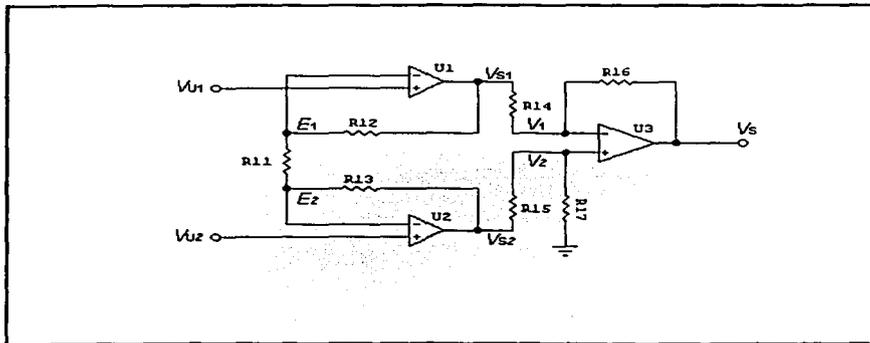


Fig 3.5 Amplificador de instrumentación

Del nodo E_1

$$\frac{E_1 - V_{S1}}{R_{12}} + \frac{E_1 - E_2}{R_{11}} = 0$$

por R_{11} R_{12}

$$R_{11}(E_1 - V_{S1}) + R_{12}(E_1 - E_2) = 0$$

como $E_1 = V_{U1}$ Y $E_2 = V_{U2}$

$$R_{11}(V_{U1} - V_{S1}) + R_{12}(V_{U1} - V_{U2}) = 0$$

reduciendo y despejando V_{S1}

$$V_{S1} = V_{U1} + \frac{R_{12} V_{U1}}{R_{11}} - \frac{R_{12} V_{U2}}{R_{11}}$$

si $a = R_{12} / R_{11}$ y reduciendo

FALLA DE ORIGEN

$$V_{S1} = V_{U1} (1 + a) - a V_{U2} \quad \dots 1$$

Del nodo E_2

$$\frac{E_2 - V_{S2}}{R_{13}} + \frac{E_2 - E_1}{R_{11}} = 0$$

por R_{11} R_{13}

$$R_{11}(E_2 - V_{S2}) + R_{13}(E_2 - E_1) = 0$$

como $E_1 = V_{U1}$ Y $E_2 = V_{U2}$

$$R_{11}(V_{U2} - V_{S2}) + R_{13}(V_{U2} - V_{U1}) = 0$$

reduciendo y despejando V_{S2}

$$V_{S2} = V_{U2} + \frac{R_{13} V_{U2}}{R_{11}} - \frac{R_{13} V_{U1}}{R_{11}}$$

si $a = R_{12} / R_{11}$ con $R_{12} = R_{13}$
y reduciendo tenemos

$$V_{S2} = V_{U2} (1 + a) - a V_{U1} \quad \dots 2$$

Del nodo V_1

$$\frac{V_1 - V_{S1}}{R_{14}} + \frac{V_1 - V_S}{R_{16}} = 0$$

por R_{14} R_{16}

$$R_{16}(V_1 - V_{S1}) + R_{14}(V_1 - V_S) = 0$$

reduciendo y despejando V_{S1}

$$V_{S1} = V_1 + \frac{R_{14} V_1}{R_{16}} - \frac{R_{14} V_S}{R_{16}}$$

si $X = R_{14} / R_{16}$ y reduciendo

$$V_{S1} = V_1 (1 + X) - X V_S \quad \dots 3$$

**TRABAJA CON
FALLA DE ORIGEN**

Del nodo V_2

$$\frac{V_2 - V_{S2}}{R_{15}} + \frac{V_2}{R_{17}} = 0$$

considerando $R_{14} = R_{15}$ y $R_{16} = R_{17}$

$$\frac{V_2 - V_{S2}}{R_{14}} + \frac{V_2}{R_{16}} = 0$$

por R_{14} R_{16}

$$R_{16}(V_2 - V_{S2}) + R_{14} V_2 = 0$$

reduciendo y despejando V_{S2}

$$V_{S2} = V_2 + \frac{R_{14} V_2}{R_{16}}$$

como $X = R_{14} / R_{16}$ y reduciendo

$$V_{S2} = V_2 (1 + X) \quad \dots \quad 4$$

Despejando V_1 y V_2 de las ecuaciones 3 y 4 tenemos

$$V_1 = \frac{V_{S1} + X V_S}{(1 + X)}$$

$$V_2 = \frac{V_{S2}}{(1 + X)}$$

Como $V_1 = V_2$ ya que el potencial en la entrada inversora es igual al de la entrada no inversora [Boyle-1993].

$$\frac{V_{S1} + XV_S}{(1 + X)} = \frac{V_{S2}}{(1 + X)}$$

reduciendo y despejando V_S

$$V_S = \frac{V_{S2} - V_{S1}}{X}$$

$$\text{si } b = \frac{1}{X}$$

$$V_S = b (V_{S2} - V_{S1})$$

sustituyendo V_{S2} y V_{S1} de 1 y 2

$$V_S = b [(V_{U2} (1 + a) - a V_{U1}) - (V_{U1} (1 + a) - a V_{U2})] \dots 5$$

Reduciendo la ecuación 5 tenemos:

$$V_S = b (1 + 2a)(V_{U2} - V_{U1})$$

Bajo las siguientes condiciones:

$$a = R_{12} / R_{11}$$

$$b = R_{16} / R_{14}$$

$$R_{12} = R_{13}$$

$$R_{14} = R_{15}$$

$$R_{16} = R_{17}$$

3.3.2 Validación de los sensores de temperatura

En este circuito de acondicionamiento no se encontraron errores de operación, por lo cual solo se describe su funcionamiento. De hecho una gran parte del trabajo de validación, consistió en documentar el funcionamiento y características de los circuitos, ya que esta información no estaba unificada. Antes de probar cada uno de los circuitos se tenía que hacer un análisis teórico de las herramientas que se habían utilizado para su diseño.

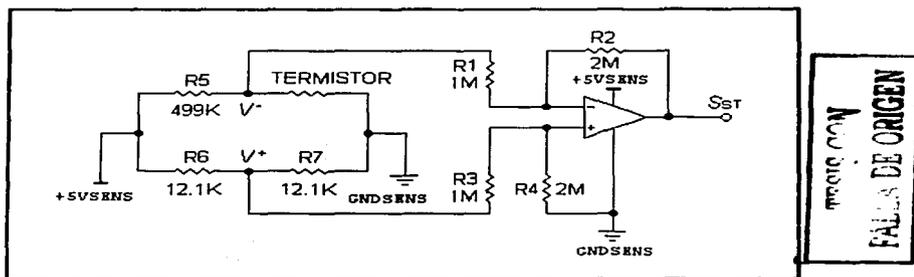


Figura 3.6 Acondicionamiento para el sensor de temperatura

Analizando el circuito sensor de temperatura, se encontraron los siguientes detalles sobre su funcionamiento, cuyo diagrama y valores de los componentes se muestran en la figura 3.6. En el capítulo II se mencionó que el termistor utilizado como sensor de temperatura se monta en un arreglo de resistencias tipo "Puente de Wheatstone" [Durey-1985], este puente se polariza con +5V en sus extremos.

Como se puede apreciar en la figura las resistencias R6 y R7 son de valor idéntico, por lo tanto el voltaje que conduce el puente a la entrada no inversora del amplificador diferencial es un voltaje fijo de 2.5V, en el otro extremo se encuentran la resistencia R5 y el termistor, siempre y cuando el valor de R5 sea mayor de 100KΩ el voltaje que canaliza este arreglo a la entrada inversora del amplificador será menor a 2.5V, de no cumplirse esta última condición la diferencia de voltajes será negativa y a la salida del circuito tendremos

OV. Ya que el circuito es un amplificador diferencial la ecuación que rige su funcionamiento se determina de la siguiente forma:

$$S_{ST} = \Delta (V^+ - V^-)$$

Donde

$$\Delta = R_2 / R_1 \quad \text{con } R_1 = R_3 \text{ y } R_2 = R_4$$

Considerando los valores del circuito de la figura 3.6 tenemos finalmente:

$$S_{ST} = 2 (V^+ - V^-)$$

Por medio de la tabla 3.1 se explica más claramente su funcionamiento:

Entrada no Inversora V^+ [V]	Entrada Inversora V^- [V]	Diferencia $V^+ - V^-$ [V]	Salida $2(V^+ - V^-)$ [V]
2.5	0.0	2.5	5.0
2.5	0.5	2.0	4.0
2.5	1.0	1.5	3.0
2.5	1.5	1.0	2.0
2.5	2.0	0.5	1.0
2.5	2.5	0.0	0.0

Tabla 3.1 Funcionamiento del acondicionamiento para el sensor de temperatura

Al hacer las pruebas en el laboratorio se encontró que el circuito funcionaba correctamente. Para hacer esta prueba se sustituyó el termistor por un potenciómetro de 100 K Ω , de esta forma no requeríamos de enfriar o calentar el termistor para ver el comportamiento del circuito.

Para elegir el valor del potenciómetro se revisaron las tablas de caracterización de los termistores, como ejemplo, una de estas tablas nos da la siguiente información: para valores de 14°C a 68°C la resistencia del termistor varía de 56.3KΩ a 7.03KΩ respectivamente. Como el comportamiento de los termistores usados es prácticamente lineal, con un valor máximo de 100KΩ podemos simular la respuesta del circuito aun para temperaturas bajo cero. En la figura 3.7 se observa la gráfica que se obtuvo a partir de los resultados obtenidos en el laboratorio.

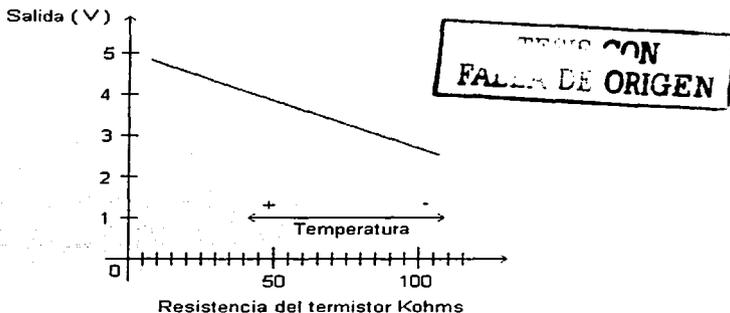


Figura 3.7 Comportamiento del acondicionamiento para termistores

3.3.3 Validación del acondicionamiento para magnetómetros y sensores finos de sol

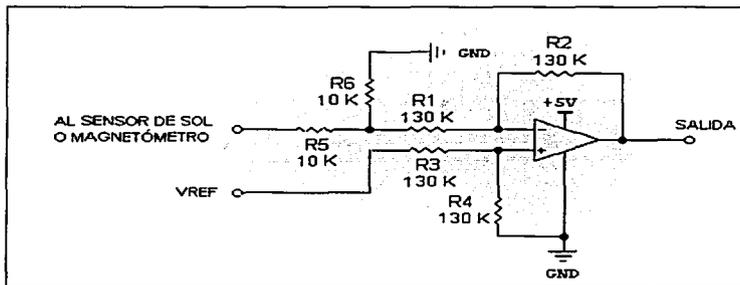
En el acondicionamiento para sensores finos de sol tampoco se encontraron errores de diseño, sin embargo, describimos el funcionamiento del mismo y los resultados de las pruebas de laboratorio efectuadas para validar el diseño.

En la tabla 3.2 se muestran las características de entrada y salida de los sensores finos de sol.

Parámetro	Valor
Polarización	± 12 VCD a 5 watts
Rango de voltaje de salida	± 5 volts analógicos
Rango total de medición	$\pm 60^\circ$
Rango lineal	$\pm 20^\circ$
Peso	0.6 Kg

Tabla 3.2 Características de E/S del sensor fino de sol

Se utilizan dos sensores finos de sol para conocer la orientación. Debido a que el sensor es biaxial se tienen dos etapas de acondicionamiento similares por sensor, de tal forma que se utilizan cuatro etapas similares para realizar el acondicionamiento de los dos sensores finos de sol con que cuenta el satélite. El circuito con los valores finales de los componentes utilizados se muestra en la figura 3.8.



No
 FALTA DE ORIGEN

Figura 3.8 Acondicionamiento para SFS con valores finales de sus componentes

El funcionamiento del circuito es el siguiente: la señal que proviene del sensor fino de sol, se lleva al divisor de tensión formado por las resistencias $R5$ y $R6$, como estas resistencias son de idéntico valor el voltaje que entregan a la entrada inversora del amplificador, es exactamente la mitad del voltaje de entrada.

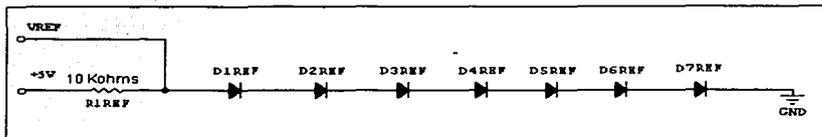


Figura 3.9 Circuito para generar el voltaje de referencia

En la entrada no inversora tenemos un voltaje de referencia que debe estar calibrado a 2.5V aproximadamente (ver figura 3.9), el amplificador está configurado como diferencial de ganancia unitaria [Boyle-1993]. Por lo tanto la ecuación del circuito es:

$$V_{SAL} = V_{Ref} - \frac{1}{2} V_{ENT}$$

Utilizando la fórmula anterior y la tabla característica del sensor fino de sol (ver tabla 3.2), ejemplificamos a continuación su funcionamiento en la tabla 3.3.

V_{ENT} [V]	$V^+ = V_{ref}$ [V]	$V^- = \frac{1}{2} V_{ENT}$ [V]	$V_{SAL} = V_{ref} - \frac{1}{2} V_{ENT}$ [V]
- 5.0	2.5	- 2.5	5.0
- 4.0	2.5	- 2.0	4.5
- 3.0	2.5	- 1.5	4.0
- 2.0	2.5	- 1.0	3.5
- 1.0	2.5	- 0.5	3.0
0.0	2.5	0.0	2.5
1.0	2.5	0.5	2.0
2.0	2.5	1.0	1.5
3.0	2.5	1.5	1.0
4.0	2.5	2.0	0.5
5.0	2.5	2.5	0.0

Tabla 3.3 Funcionamiento ideal del acondicionamiento para SFS

La tabla 3.3 muestra el funcionamiento ideal del circuito, pero si comparamos este con la gráfica de la figura 3.10 que se obtuvo tras las pruebas de laboratorio realizadas, se verá, que no hay mucha diferencia entre el funcionamiento ideal y real del circuito. Tras un análisis de estos resultados se concluyó que el circuito funcionaba correctamente y no había que hacer ningún cambio en él.

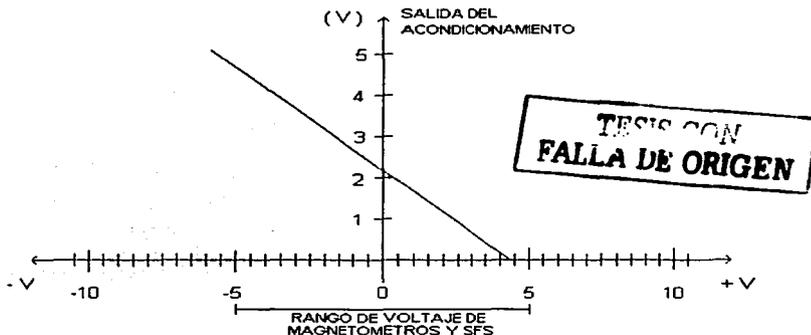


Figura 3.10 Comportamiento del acondicionamiento para SFS

Para conocer la intensidad del campo magnético terrestre se incluye un sensor triaxial de campo magnético el cual por razones de seguridad se encuentra duplicado en el satélite. De igual forma que con el sensor fino de sol, las seis salidas analógicas de magnetometría deben ser acondicionadas previamente de 0V a 5V, para ser conducidas a los canales A/D del procesador. En la tabla 3.4 se muestran las características del magnetómetro.

El acondicionamiento actual para sensores finos de sol y para magnetómetros es el mismo, sin embargo esto no era así antes de incorporarnos al proyecto, el circuito que se encontró para acondicionar las señales analógicas de magnetómetros se muestra en la figura 3.11

Se penso en un principio, que este era un diseño diferente y adecuado para la señal de $\pm 4V$ que entregan estos sensores, sin embargo, al hacer las pruebas de laboratorio y obtener los resultados mostrados en la tabla 3.5 se observó que dicho diseño no se adaptaba a los requerimientos del magnetómetro.

Parámetro	Valor
Polarización	± 5 VCD a 20 mA
Rango de voltaje de salida	± 4 volts analógicos
Rango de medición	± 1 Gauss
Respuesta en frecuencia	0 a 400 Hertz
Peso	30 gramos
Desviación del factor de escala con la temperatura	0.02 % / °C
Error de linealidad	0.1 % / °C
Offset inicial	2 mV

Tabla 3.4 Características de E/S del sensor de campo magnético

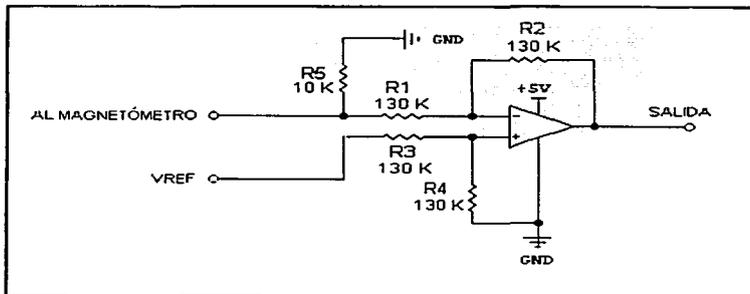


Figura 3.11 Acondicionamiento original para magnetómetros

Señal del magnetómetro [V]	Salida [V]
- 4.000	5.000
- 2.847	5.000
0.000	2.217
2.130	0.000
4.000	0.000

Tabla 3.5 Respuesta del acondicionamiento original para magnetómetros

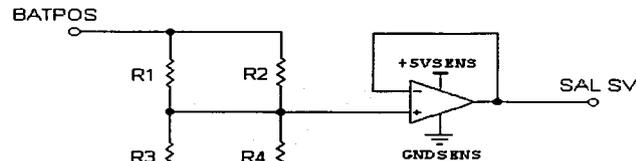
Como se puede apreciar en la tabla 3.11, el circuito no puede manejar el rango de voltajes que entrega el magnetómetro. Se puede ver por estos resultados, que al variar la entrada entre 0V y -4V el amplificador se satura en el punto de -2.847V, para cualquier otro valor más negativo la señal de salida será 5V. En la dirección opuesta con valores de entrada de 0V a 4V el máximo valor de voltaje reconocido es 2.130V, para valores mayores la salida del circuito será siempre de 0V.

Después de analizar el problema, se llegó a la conclusión de que el circuito de la figura 3.10 no debía ser una variación del acondicionamiento para sensores de sol, sino que ambos deberían ser el mismo circuito, sin embargo, al editar el acondicionamiento para magnetómetros en el esquemático correspondiente se olvidó agregar una resistencia para completar el divisor de tensión que debe ir a la entrada inversora del amplificador diferencial.

A manera de conclusión tenemos que, si conectamos la señal proveniente de un magnetómetro a la entrada del circuito de acondicionamiento para SFS, fig 3.8, la salida variará según los valores mostrados en la tabla 3.3. La diferencia estriba en que el magnetómetro entrega un voltaje de -4V a 4V, y por lo tanto, como lo indica la tabla respectiva la salida del circuito cubrirá solo el rango de valores entre 0.5V y 4.5V.

3.3.4 Validación del sensor de voltaje

El sensor de voltaje y su acondicionamiento es un circuito muy simple, figura 3.12. Un amplificador operacional en configuración de seguidor recibe el voltaje de un divisor de tensión, el cual se calcula adecuadamente para que al máximo voltaje entregado por la batería el divisor entregue al amplificador un voltaje no mayor de 5V. El valor real de voltaje que entregará la batería se desconoce aún, por lo que habrá que esperar a conocerlo para realizar la debida calibración del sensor. Respecto a las pruebas de laboratorio, en este caso no se consideraron necesarias.



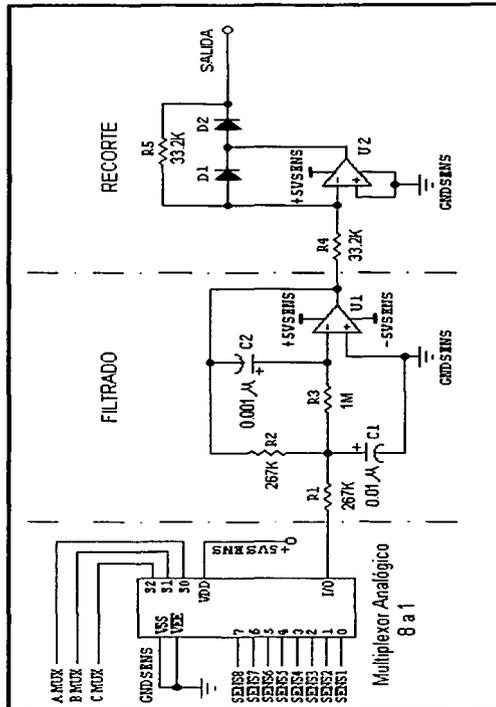
**TESIS CON
FALLA DE ORIGEN**

Figura 2.12 Sensor de voltaje con acondicionamiento

3.3.5 Validación del diseño para multiplexado, filtrado y recorte

El diseño final de esta etapa, después de polarizar correctamente U1 con voltaje negativo se muestra en la figura 3.13.

Como se puede ver, el circuito lo forman tres bloques diferentes. el primero, es un multiplexor analógico que puede ser de dos tipos: 4 a 1 u 8 a 1, el segundo bloque está formado por un filtro Butterworth pasa bajas con célula de Rauch [Dede- 1993], la función de este circuito es filtrar los ruidos de alta frecuencia que puedan estar impregnados en la señal principal. Por último se encuentra un amplificador operacional en configuración de rectificador, este circuito cumple dos funciones: la primera, aprovecha la cualidad del circuito



TESIS CON
FALLA DE ORIGEN

Figura 3.13 Multiplexaje, filtrado y recorte con valores finales de sus componentes

de entregar a su salida solo voltajes positivos, independientemente de la polaridad del voltaje de entrada, la segunda función del circuito es como recortador, esto es, que el circuito no deja pasar voltajes mayores que el voltaje de polarización.

Para este circuito, las pruebas de laboratorio se centraron en dos bloques, el de filtrado y el de recorte. A continuación damos los detalles de los cálculos y pruebas realizados.

Antes de probar la etapa de filtrado, se tuvo que determinar el tipo de filtro utilizado y calcular la frecuencia de corte para la que fue diseñado, el filtro como ya se dijo utiliza una célula de Rauch y es de segundo orden. La siguiente es una de las ecuaciones que nos pueden servir para encontrar la frecuencia de corte del circuito.

$$C_2 = [0.14468 b_1] / [k R_1 f_0] \dots\dots (1)$$

donde

C_2 = Valor del capacitor en faradios

R_1 = Valor de la resistencia en ohms

R_2 = Valor de la resistencia en ohms

b_1 = 1.4142 (de tablas)

K = Ganancia de amplificación = R_2 / R_1 (2)

f_0 = Frecuencia de corte

calculando la ganancia de amplificación con los valores de la figura 3.13

$$k = 2.67 \text{ K}\Omega / 2.67 \text{ K}\Omega = 1$$

despejando de la ecuación (1) a f_0 y sustituyendo tenemos

$$f_0 = [0.14468 b_1] / [k R_1 C_2]$$

$$f_0 = [(0.14468) (1.4142)] / [(1) (2.67 \times 10^3) (0.001 \times 10^{-3})]$$

$$f_0 = 766.3 \text{ Hz}$$

El circuito persigue eliminar las señales de alta frecuencia (ruido), por lo tanto el valor obtenido anteriormente es muy bueno. Después de realizados los cálculos se procedió a la prueba del circuito en el laboratorio.

Si se observa detenidamente el diseño del filtro en la figura 3.13, se encuentra que la señal se canaliza al circuito por su entrada inversora, y tomando en cuenta que la señal que entrega el multiplexor es siempre positiva, se puede predecir entonces que si el circuito no está polarizado con una fuente de voltaje negativa la salida siempre será 0V. En el diseño original la polarización de -5V no existía, así que al hacer la prueba de laboratorio inyectándole al filtro la señal proveniente de un sensor de corriente, no nos sorprendió encontrar 0V a la salida del mismo. El filtro funcionó adecuadamente cuando se le agregó la polarización de -5V, y se le inyectó una señal de 0V a 3V de c.d. con una componente que se varió de 100KHz a 150KHz aproximadamente. A la salida se encontró una señal del mismo valor que el de entrada solo que defasada 180° y sin ruido.

Por último se monitoreó la señal a la salida del recortador, donde se observaron voltajes de salida positivos en el rango de 0V a 5V libres de ruido. Estos voltajes ya se pueden canalizar sin riesgo alguno a los convertidores A/D del procesador

3.4 Revisión y cambios en las tarjetas de la CV

Después de haber validado la instrumentación, se procedió a la revisión del resto de la electrónica, tarjeta por tarjeta, el trabajo se realizó estudiando y realizando pruebas en el laboratorio, por último, el grupo de trabajo efectuó un análisis para determinar si al circuito o tarjeta original se le podían agregar mejoras e inclusive redundancias de hardware. A continuación se enumeran los cambios incorporados a cada una de las tarjetas y también las mejoras introducidas, mismas que pueden ser vistas en los esquemáticos correspondientes en el apartado 3.5. Los cambios fueron los siguientes:

Tarjeta del procesador (TCV – CTF) .- Como se dijo anteriormente, la tarjeta del procesador era redundante en un 100% en el diseño original. La mayoría de los cambios realizados a esta tarjeta fueron para poder acoplar una tercera tarjeta de procesador con lo cual se pasó de una a dos tarjetas redundantes.

Para lograr el funcionamiento adecuado de esta configuración, fue necesario colocar varios conectores, algunos "jumpers" y un divisor de voltaje que se conecta al pin 59 del SAB80C166 que nos permiten la programación de cada tarjeta ya sea como CP (computadora principal), CR0 (computadora redundante cero) o CR1 (computadora redundante uno) y que de esta forma el "software" de la computadora de vuelo pueda distinguir a cada procesador. Estos cambios y las anotaciones correspondientes se pueden ver en el circuito esquemático de la tarjeta del procesador al final del este capítulo.

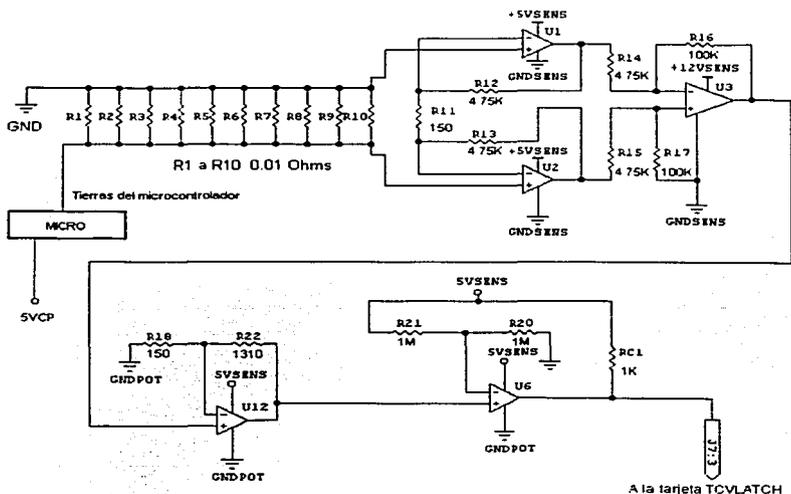


Figura 3.14 Circuito de protección contra efecto "latch-up" con valores finales

**TESIS CON
FALLA DE ORIGEN**

Un módulo de vital importancia es el de protección contra radiación espacial. No todo el circuito reside en esta tarjeta, la parte que se encuentra aquí en la tarjeta del procesador, es la encargada de detectar el momento en que el fenómeno se presente y responder enviando un pulso que activa el resto de la circuitería alojado en la tarjeta TCVLATCH. El circuito de disparo se muestra en la figura 3.14.

La radiación espacial provoca que los semiconductores generen un consumo de corriente "en avalancha" hasta que se destruyen. Debido a que el procesador utilizado no es militar (no tiene protección contra efecto "latch-up") y a que es el componente más importante dentro de la CV, se decidió monitorear la corriente de consumo de este componente para determinar la presencia del efecto "latch-up". El circuito está formado básicamente por tres bloques. El primero lo forma un sensor de corriente conectado entre el microcontrolador y tierra. La corriente que mide es únicamente la que consume dicho circuito, en tanto que la salida del sensor se conecta después a un amplificador no inversor y por último la señal de este se lleva a un comparador [Boyle-1993] que tiene un voltaje de referencia de 2.5V conectado en su entrada inversora.

El valor de los componentes se eligió de modo que el circuito funcionara como sigue: Mientras el consumo de corriente del microcontrolador sea $I_M \leq 125 \text{ mA}$ la salida del comparador estará en estado bajo 0V, ya que el voltaje que entrega el amplificador no inversor bajo estas condiciones es menor a 2.5V, lo que da una diferencia negativa en el comparador. Cuando la corriente es mayor a 125 mA el voltaje a la salida del amplificador es mayor a 2.5V, en este caso, la diferencia de voltajes en el comparador es positiva y el dispositivo cambia su salida de 0V a 5V. Este disparo se lleva por medio de un conector hacia la tarjeta TCVLATCH. El circuito, que se muestra en la figura 3.14, se tuvo a prueba durante varias horas simulando la presencia de radiación por medio de una fuente de corriente, siendo exitosos los resultados de la prueba.

Posteriormente al revisar el diseño en el circuito esquemático se detectó que este circuito se había polarizado junto con el módulo "electrónica de sensores" que como se había mencionado antes no siempre se encuentra encendido. Este módulo solo se enciende cuando se van a tomar datos de telemetría y el resto del tiempo permanece apagado, de

modo que la mayor parte del tiempo el circuito no detectaría la presencia de la radiación, lo que sería desastroso para la CV. La revisión de esta tarjeta concluyó con los cambios necesarios para integrar el bloque de electrónica "latch-up" al módulo de electrónica siempre encendida.

Tarjeta de control (TCVCTRL) .- La electrónica que se modificó en esta tarjeta pertenece al encendido y apagado de módulos electrónicos, a continuación se dan los detalles de estos cambios, mismos que pueden ser vistos con detalle en el esquemático correspondiente.

Anteriormente existía un módulo llamado CTRL, este encendía la electrónica para control y conmutación de computadoras. Se decidió que era más conveniente que este módulo permaneciera siempre encendido implicando ello que el MOSFET que controlaba el encendido era entonces innecesario. También existía un módulo llamado BTM (Bobinas de Torque Magnético). Este estaba compuesto por dos CI's que forman parte de la electrónica para controlar el encendido de las bobinas, obviamente, tan poca electrónica no justifica el uso de un arreglo de MOSFET's.

En el capítulo II se dijo, que el encendido y apagado de módulos electrónicos se hacía por medio de un "switch" electrónico que a su vez está compuesto por un arreglo de MOSFET's (ver figura 2.3). Anteriormente no existían estos arreglos, el control de energía para cada módulo se hacía por medio de un solo transistor conectado entre la carga y GND, como se podrá deducir dicha configuración era propensa a fallas. El arreglo mostrado en la figura 3.15 con dos MOSFET's en paralelo eleva la confiabilidad del switch. Por un lado la carga se divide por igual en ambos transistores y por el otro, si uno de ellos se dañara el circuito se cerraría por medio del segundo transistor. Esta configuración se implantó en los módulos: Electrónica de Magnetómetros y de SFS y de Sensores.

Se implantó también un arreglo de dos MOSFET's en serie para el encendido y apagado de las dos computadoras redundantes (ver figura 3.16). La razón de implantar un "switch" electrónico a base de dos transistores en serie es la siguiente: cierta clase de radiación espacial tiene la peculiaridad de ionizar los materiales que atraviesa, en especial los semiconductores, bajo estas circunstancias es muy probable que la radiación pueda poner en conducción un MOSFET

TESIS CON FALLA DE ORIGEN

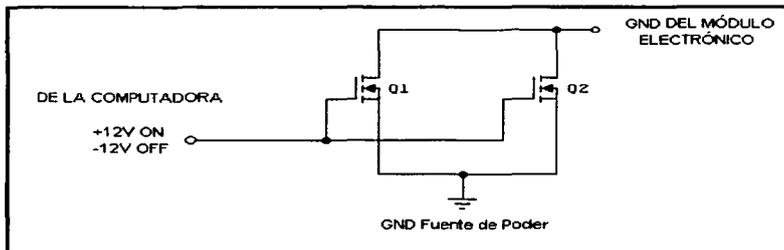


Figura 3.15 "Switch" con dos MOSFET's en paralelo

En el caso de las computadoras, el hecho de que alguna computadora redundante fuese activada cuando la otra redundante estuviese funcionando sería desastroso, ya que de funcionar estas dos al mismo tiempo entrarían en conflicto o en corto circuito las líneas de E/S de ambas. Este arreglo reduce pues la posibilidad de que los procesadores se enciendan por obra de agentes externos.

Por último, se implantó un arreglo para apagar la CP (computadora principal), cuando está en fallo permanente. Anteriormente si la CP fallaba ésta continuaba encendida y lo que se conmutaba era únicamente el flujo de señales, que por medio de la tarjeta de control se canalizaba de CP a CR0 o CR1. El que la CP permaneciera encendida significaba consumo de energía en un elemento que no se estaría utilizando. En la disposición de los MOSFET's para este arreglo se combinaron las características de los arreglos serie y paralelo (figura 3.17), además, se agregó una resistencia polarizada a +12V para asegurar que la CP no dependa de otro dispositivo para encenderse, bastará con que la fuente de alimentación se energice para que la CP inicie sus funciones. Para apagar la CP se utilizará un pulso de -12V cuyo origen será alguna de las cargas útiles del satélite, la señal que llega del exterior provoca que los transistores interrumpan el GND de la CP. Cabe señalar que este tipo de arreglo cuenta con una confiabilidad de las más elevadas que se pueden encontrar en cualquier arreglo de transistores.

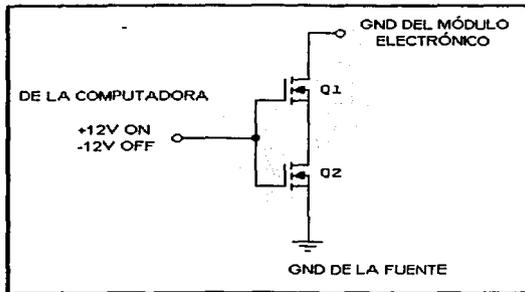


Figura 3.16 "Switch" con dos MOSFET's en serie

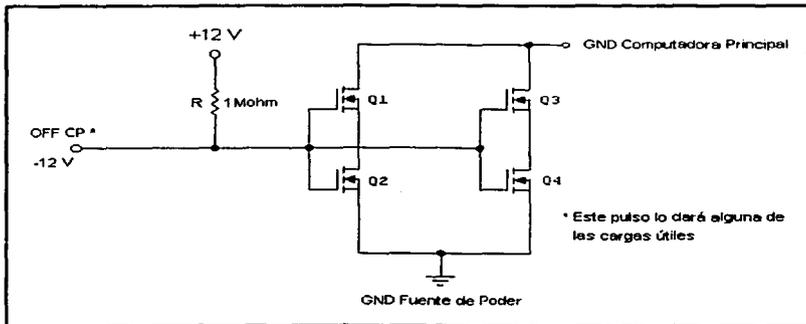


Figura 3.17 Arreglo para apagar la CP

**TESIS CON
FALLA DE ORIGEN**

Tarjeta de sensores (TCVSENS) .- Los circuitos típicos de esta tarjeta se trataron en el apartado 3.3, así que sería redundante mencionar nuevamente los cambios que se realizaron en la misma. Los cambios se describen en el apartado correspondiente, en tanto que el circuito esquemático se presenta en el apartado 3.5.

Cambios en la tarjeta de conectores (TCV/CONEC) .- Se le agregó la polarización faltante a las tres etapas de filtrado de esta tarjeta (ver apartado 3.3). También se hicieron algunos cambios en la Red Redundante Interna (RRI), con el fin de tener un puerto serie de respaldo que convierta a la red de comunicaciones del satélite en un medio muy confiable. Este puerto se utilizará en las pruebas con la CV completa y en las pruebas de integración del satélite.

Tarjeta "latch-up" (TCVLATCH) .- Aquí existe circuitería asociada a dos módulos, el primero es el circuito que desenergiza las electrónicas de la CV cuando hay presencia de radiación espacial, y el segundo módulo convierte señales TTL a RS232 para controlar los dispositivos externos a la CV. El primer circuito se muestra en la figura 3.18.

El circuito de efecto latch-up se ensambló y probó en el laboratorio, tanto el módulo que se encuentra en la tarjeta del procesador (figura 3.14), como el módulo de la figura 3.18. Ambos módulos se acoplaron para hacer las pruebas con el circuito completo. El circuito de apagado temporal de electrónicas, recibe el pulso que proviene de la tarjeta del procesador (principal o redundante), este pulso activa un monostable calibrado para un tiempo de 20 seg. aproximadamente. Durante este tiempo el circuito interrumpe los cuatro voltajes de alimentación de la computadora, el control de los voltajes de alimentación se realiza por medio de arreglos de MOSFET's en paralelo. De seguir presente el bombardeo de radiación el circuito se activará nuevamente, una y otra vez, hasta que el fenómeno desaparezca.

El circuito monostable que se usa es el CI 54221, que tiene dentro del mismo encapsulado 2 monostables, de estos solo uno se usaba en el diseño anterior, por lo que se decidió aprovechar todo el integrado y se conectaron los dos monostables acoplando debidamente sus señales con la ayuda de dos compuertas OR, de esta manera se asegura que cuando menos uno de ellos responda al pulso de alerta que viene desde la tarjeta del procesador.

El tiempo de activación del monostable en segundos, se calcula con la siguiente fórmula [Texas-1990]:

$$T = (R_{EXT}) (C_{EXT}) \text{ [seg.]}$$

La resistencia se da en ohms y la capacidad en faradios. En la figura 3.18 se pueden ver los dos arreglos de resistencia y capacitor para cada uno de los monostables. Para estos valores en particular se tiene:

$$T = (619 \text{ K}\Omega) (33 \mu\text{F}) = 20.43 \text{ seg.}$$

Como esta es la última tarjeta de la CV, aquí es donde se encuentra la circuitería asociada con la interfaz de entrada/salida de la computadora. El inconveniente que se encontró es que no todas las señales se manejaban en los mismos niveles, esto es, algunas estaban en niveles TTL y otras en RS-232

Se decidió entonces homogeneizar la interfaz tomando el siguiente criterio: todas las señales que salgan de la computadora se convertirán de TTL a RS-232, y las señales que entren a la misma exceptuando las analógicas provenientes de sensores lo harán de RS-232 a TTL. Para lograr esto se hicieron los cambios pertinentes a la ruta de 32 señales y se agregaron 6 C.I.'s más a la tarjeta. En las siguientes páginas se muestra por medio de esquemas el diseño final de la interfaz de la computadora con las cargas útiles del satélite.

Diseño de las tarjetas para acondicionamiento externo de señales - La circuitería de acondicionamiento de señales para sensores externos a la CV, se encuentra en tres diferentes tarjetas de circuito impreso. Las dos primeras sirven para monitorear directamente a la fuente de alimentación (corrientes, voltaje y temperatura), la tercera es una tarjeta para sensar la corriente y la temperatura de las principales cargas útiles, de ésta última habrá una por cada carga útil (ver figura 2.2)

Las tres tarjetas ya habían sido diseñadas previamente, pero tras un análisis de las mismas se concluyó que era más factible diseñarlas nuevamente por el exceso de errores que presentaban. Antes de hacer los nuevos circuitos impresos se procedió a construir los nuevos esquemáticos, los criterios de diseño se mencionan brevemente a continuación.

Las tarjetas de la fuente contienen 13 sensores de corriente con acondicionamiento, un sensor de voltaje con acondicionamiento y acondicionamiento para un sensor de temperatura. Se decidió primeramente, colocar todos los sensores de corriente en una tarjeta a la que se le dio el nombre de TCVRESFU, ya que estos son los que manejan las altas corrientes. El acondicionamiento para todos los sensores se colocó en la otra tarjeta usando los diseños finales mostrados en el apartado 3.3. Adicionalmente en esta segunda tarjeta se colocaron, el sensor de voltaje y el acondicionamiento para el sensor de temperatura de las baterías. A esta tarjeta se le dio el nombre de TCVFUENT.

La tercera tarjeta (TCVSENEX) para el monitoreo de las cargas útiles, se diseño usando los circuitos de las figuras 3.2 y 3.6, para corriente y temperatura respectivamente

Los tres nuevos esquemáticos y la corrección de los restantes se hizo con el paquete de diseño asistido por computadora Tango SCHEMATIC. En los párrafos siguientes daremos algunas nociones sobre esta herramienta de trabajo y presentaremos la versión final de circuitos esquemáticos.

3.5 Planos finales de la instrumentación electrónica y computacional de SATEX

Una vez corregidos todos los errores, se editaron los planos de cada tarjeta usando para ello el software TANGO PLUS.

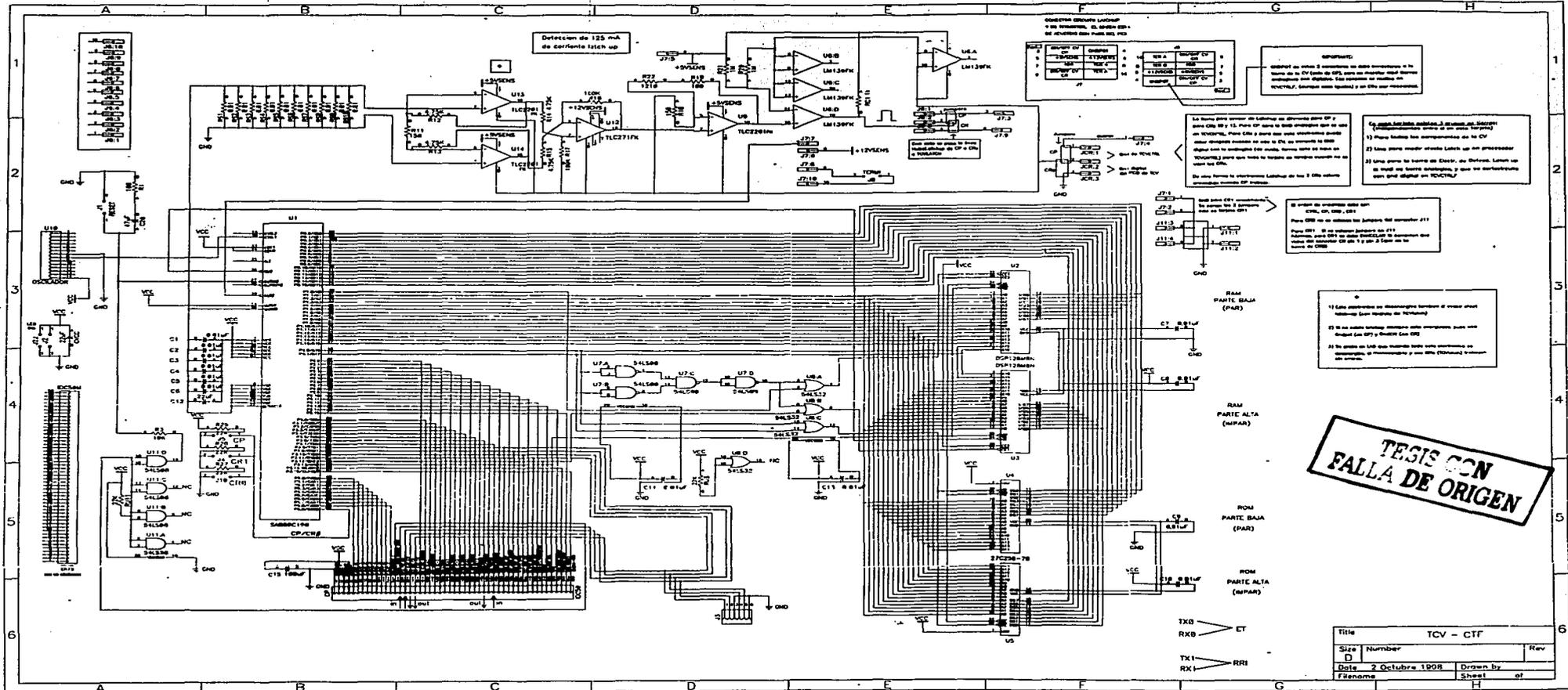
Este programa cuenta con las herramientas para la creación tanto de circuitos esquemáticos como de placas de circuitos impresos. Tango plus contiene tanto la entrada al modo de esquemáticos, como al de circuito impreso y el de ruteo automático

Desarrollo de Circuitos Esquemáticos [TanSC-1996].- Tango SCHEMATIC proporciona una gran abundancia de herramientas para la creación de diagramas de circuitos esquemáticos. Contiene bibliotecas con aproximadamente 20,000 componentes, también se pueden editar nuevos componentes con este mismo programa, se pueden escoger entre 6 tipos de tamaño de hoja cada uno de estos tamaños cuenta con un cuadro de referencias, se genera de manera sencilla un "net list" (lista de redes o nodos), y genera también un nido de ratas que es muy útil para el diseño de las placas de circuitos impresos, así como numerosos informes entre los que están, lista de componentes usados, localización de piezas, reporte de errores en la conexión y otros. La función de zoom que es ilimitada y la cual nos permite acercarnos a ver más en detalle cualquier porción del diseño y verificar que todas las conexiones estén hechas adecuadamente.

Como se puede ver, la herramienta utilizada para el diseño de esquemáticos es de excelentes características, solo resta mencionar que una vez editados todos los planos, se realizó en cada uno de ellos una revisión automática usando las utilerías de Tango.

A continuación se presentan, todos los planos finales que componen la computadora tolerante a fallas CVTF y la instrumentación electrónica de SATEX.

El siguiente capítulo trata sobre la actualización y fabricación de los circuitos impresos de la instrumentación de SATEX.



Detección de 125 mA de corriente latch up

CONEXIONES DIFERENTES LATCHUP

Se muestra para conectar un Latchup de corriente alta CP y para CDS 10 y 15. Para CP debe ir desde el interruptor que se usa para el LATCHUP. Para CDS 2 se debe usar un interruptor común para el interruptor de corriente alta CP y el interruptor de corriente alta CP. Para CDS 10 y 15 se debe usar un interruptor común para el interruptor de corriente alta CP y el interruptor de corriente alta CP.

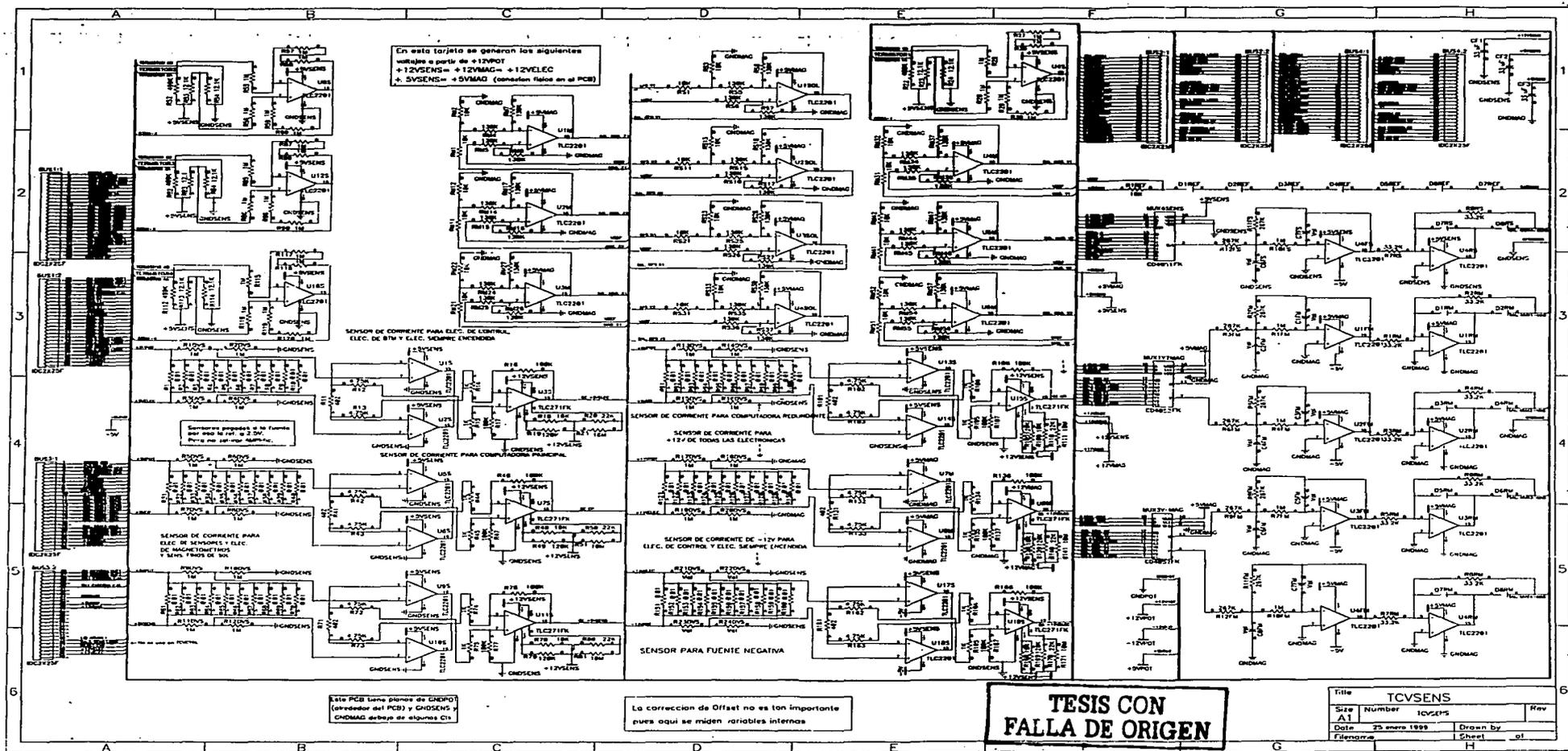
Se muestra para conectar un Latchup de corriente alta CP y para CDS 10 y 15. Para CP debe ir desde el interruptor que se usa para el LATCHUP. Para CDS 2 se debe usar un interruptor común para el interruptor de corriente alta CP y el interruptor de corriente alta CP. Para CDS 10 y 15 se debe usar un interruptor común para el interruptor de corriente alta CP y el interruptor de corriente alta CP.

Se muestra un interruptor común para CDS 10, CP, CDS 15. Para CDS 10 se debe usar un interruptor común para el interruptor de corriente alta CP y el interruptor de corriente alta CP. Para CDS 15 se debe usar un interruptor común para el interruptor de corriente alta CP y el interruptor de corriente alta CP.

11 Este interruptor es el interruptor de corriente alta CP y el interruptor de corriente alta CP. 12 Se debe usar un interruptor común para el interruptor de corriente alta CP y el interruptor de corriente alta CP. 13 Se debe usar un interruptor común para el interruptor de corriente alta CP y el interruptor de corriente alta CP.

TESIS CON FALLA DE ORIGEN

Title	TCV - CTF	
Size	Number	Rev
D		
Date	2 Octubre 1908	Drawn By
Filename		Sheet of



En esta tarjeta se generan los siguientes voltajes a partir de +12V07
 +12VSENS = +12V0AC +12VELEC
 +5VSENS = +5V0AC (consultar fotos en el PCB)

SENSOR DE CORRIENTE PARA ELEC. DE CONTROL, ELEC. DE 87W Y ELEC. S400AC ENCENDIDA

SENSOR DE CORRIENTE PARA COMPUTADORA PEDURONITE

SENSOR DE CORRIENTE DE -12V PARA ELEC. DE CONTROL Y ELEC. S400AC ENCENDIDA

SENSOR PARA FUENTE NEGATIVA

Este PCB tiene planos de ENEPFO (alrededor del PCB) y GNDSENS y GNDMAG debajo de algunas C10

La correccion de Offset no es tan importante pues aqui se miden variables internas

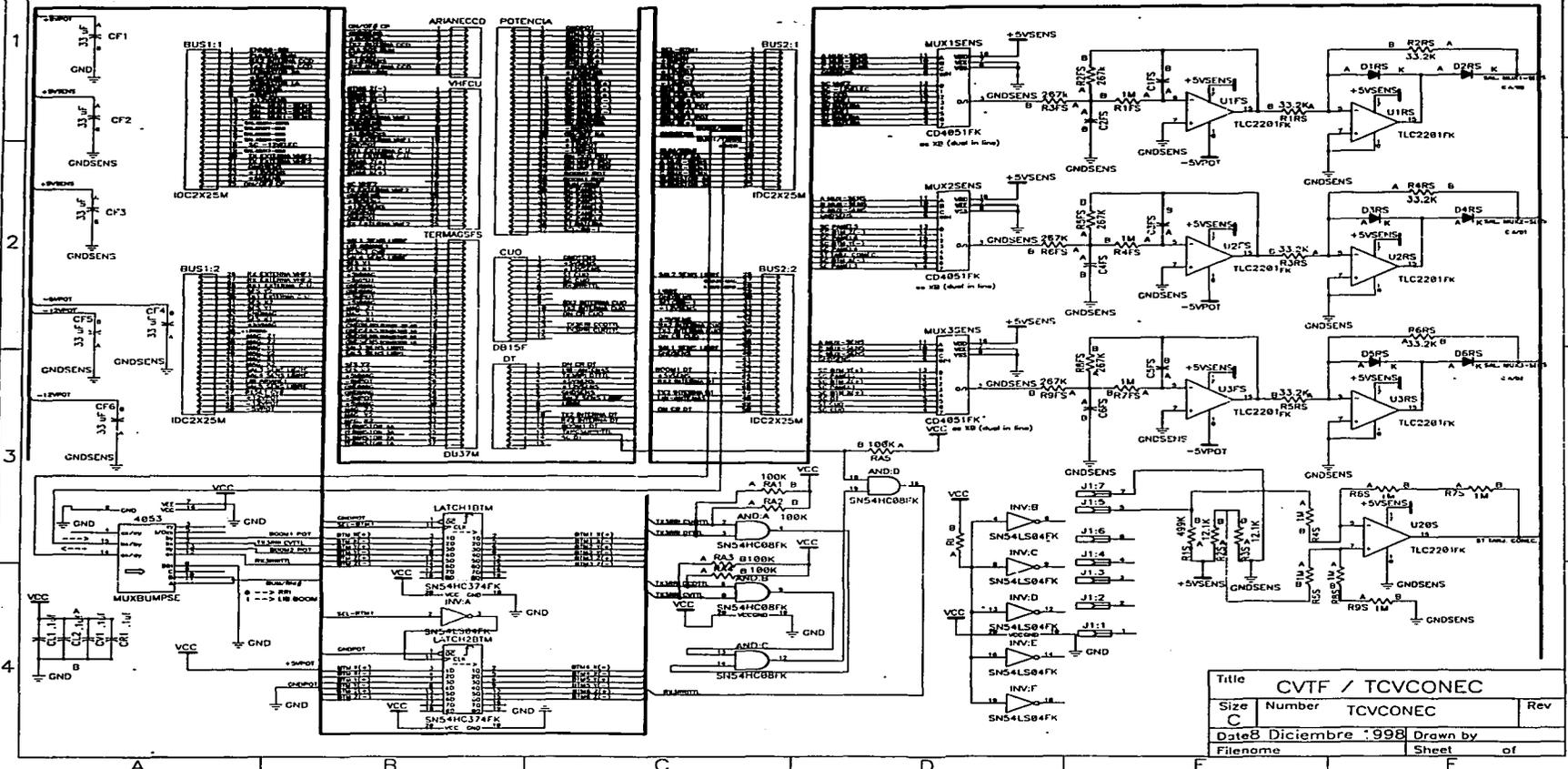
TESIS CON FALLA DE ORIGEN

Title			TCVSENS		
Size	Number	Rev			
A1	10695				
Date	25 marzo 1988	Drawn by			
File name		Sheet	01		

TESIS CON FALLA DE ORIGEN

59-C

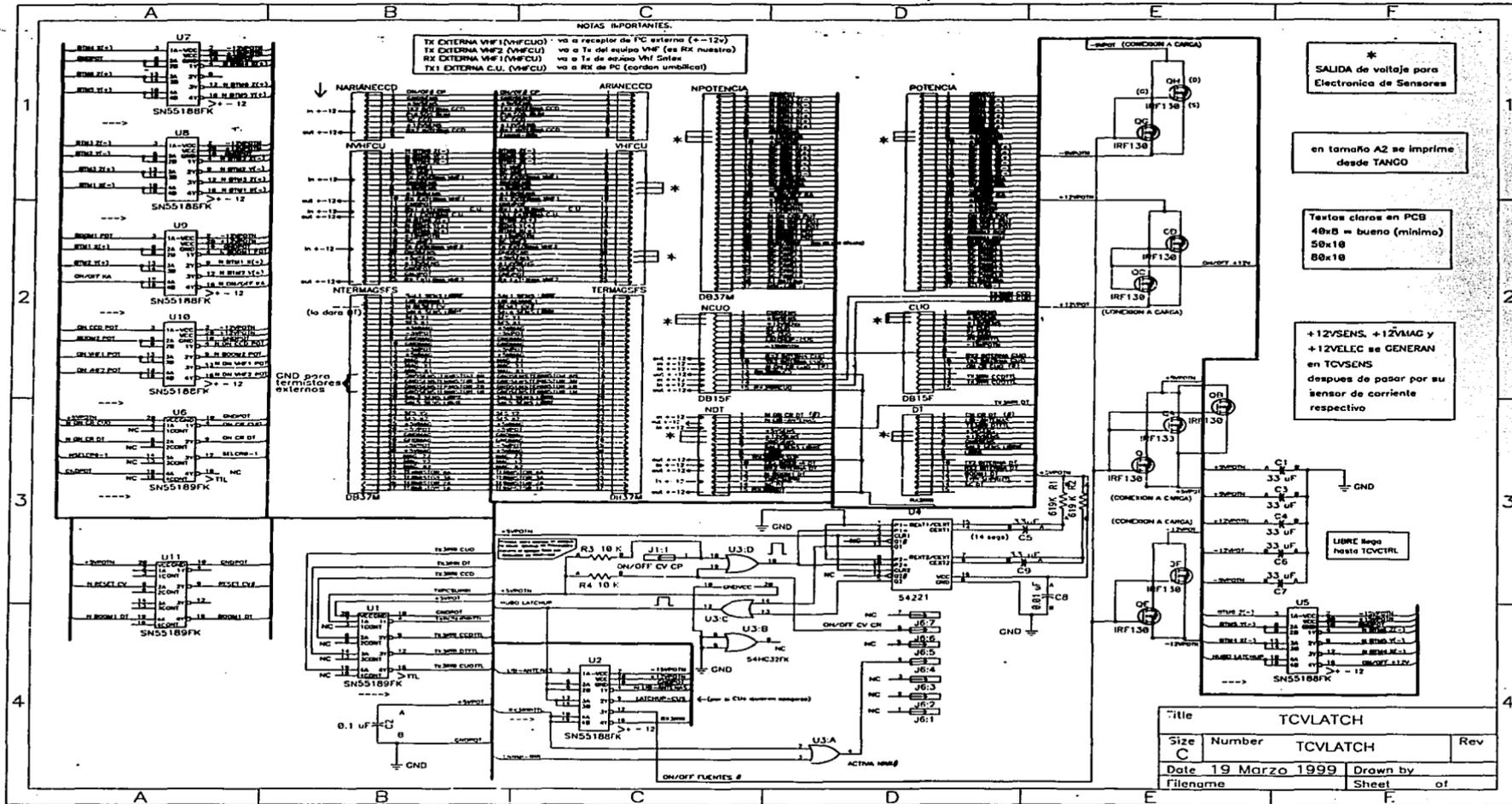
CONSEJOS de solo para electrónica de potencia, además
 se envía al exterior para ordenar electr. de potencia (Luzma)
 GNDPOT es para elatir, siempre ON al este caso para REDIF



TESIS CON
 FALLA DE ORIGEN

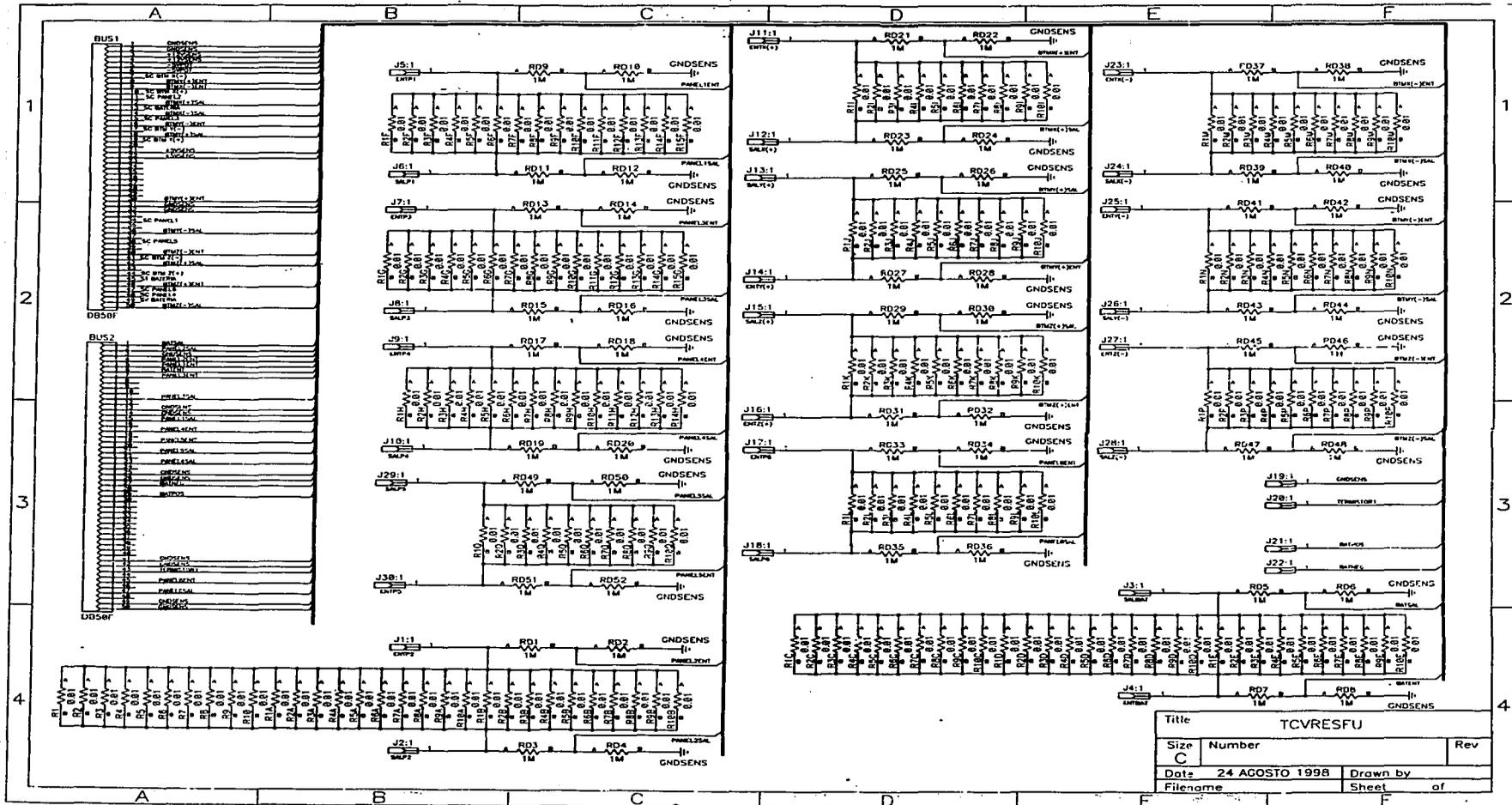
Title		CVTF / TCVCONEC	
Size	Number	TCVCONEC	
Date	8 Diciembre '99	Drawn by	
Filename		Sheet	of

S9-D



TESIS CON FALLA DE ORIGEN

59-E



Title			TCVRESFU		
Size	Number				Rev
C					
Date:	24 AGOSTO 1998		Drawn by		
Filename			Sheet		of

TESIS CON
 FALLA DE ORIGEN

39F

A B C D E F G H

1

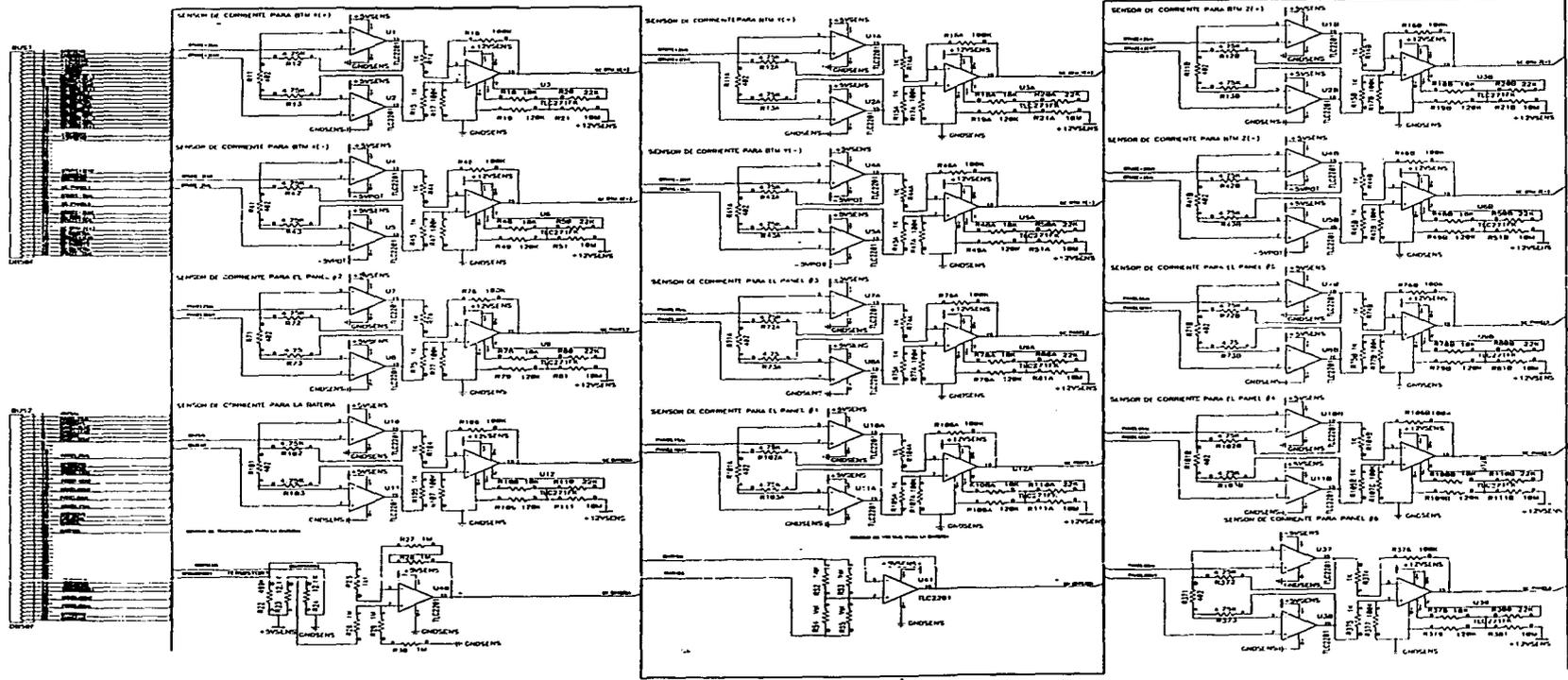
2

3

4

5

6



TESIS CON
 FALLA DE ORIGEN

599

Title				ICVFLUENT	
Size	Number	ICVFLUENT		Rev	
A-1					
Date				24 AGOSTO 1994	
Drawn by					
Checked					

CAPITULO IV

Revisión y actualización de circuitos impresos de la instrumentación de SATEX

4.1 Introducción

En este capítulo se describirá el proceso de actualización y validación de los circuitos impresos y se mencionaran los procedimientos utilizados para detectar y corregir errores.

Al final del capítulo se muestran las diferentes caras de los circuitos impresos finales.

4.2 Características de diseño de los circuitos impresos

Una de las restricciones más importantes que deben satisfacer los equipos espaciales son consumo de potencia, volumen y peso reducidos. Estos objetivos se alcanzan a través del uso de materiales novedosos (de alta resistencia y ligeros) y por medio de la miniaturización de la instrumentación requerida. Por tal razón en el diseño de la "Computadora de Vuelo" de **SATEX** se usaron extensivamente componentes de montaje superficial SMD's (Surface Mounted Devices). A continuación damos algunas de las características y ventajas que ofrece esta tecnología.

- Los componentes SMD's son mucho más pequeños que sus equivalentes en formato convencional, lo que implica un menor tamaño de circuito impreso, mayor densidad de montaje y da lugar a un equipo más reducido.
- La no existencia de terminales determina un incremento de resistencia ante choques y vibraciones mecánicas.
- Las inductancias y capacitancias parásitas debido a los terminales, son drásticamente reducidas en los componentes SMD's, lo que los hace especialmente indicados para aplicaciones de alta frecuencia [DedeJ-1993].

Aprovechando las cualidades descritas, se diseñaron y fabricaron circuitos impresos multicapa, de dos y en algunos casos de tres capas y se colocaron componentes por ambas caras de las tarjetas, esto permitió ahorrar gran cantidad de espacio. Las dimensiones finales de cada tarjeta son: 10.2 cm x 15.3 cm.

Cabe mencionar que todos los semiconductores excepto el microcontrolador, son de características militares, por lo que satisfacen altas normas de operación y además cuentan con protección contra radiación espacial [Intel-1993, Motor-1994 y Texas-1990]. El procesador utilizado es de tipo industrial de rango extendido de temperatura.

Las tarjetas fueron diseñadas para que la interconexión entre ellas fuera hecha por medio de conectores, los conectores están colocados en los extremos y por ambas caras de cada tarjeta, de esta manera las tarjetas se conectan en tandem. Los circuitos impresos que forman la CV son:

- Procesador TCV-CTF de 2 capas
- Tarjeta de control de aislamientos y control de operación TCVCTRL de 3 capas
- Tarjeta de multicanalización y acondicionamiento de sensores TCVSENS de 3 capas
- Tarjeta de protección para red interna y multicanalización de sensores externos TCVCONEC de 2 capas
- Tarjeta de protecciones contra efecto "latch-up" y de conectores externos de la CV TCVLATCH de 2 capas

Además se tienen los siguientes impresos fuera de la CV, los cuales completan la instrumentación, ellos son:

- Tarjeta de acondicionamiento de señales para sensores externos de la computadora de vuelo TCVFUENT de 2 capas
- Tarjeta de sensores de corriente para dispositivos externos a la CV TCVRESFU de 2 capas
- Tarjeta de sensor de corriente y temperatura para cargas útiles TCVSENEX de 2 capas

4.3 Procedimiento para la actualización de circuitos impresos

Se mencionó ya en los capítulos precedentes que el diseño y la posterior corrección de estas tarjetas se hizo con el paquete Tango PCB. El ruteo se realizó principalmente de forma manual, pero en algunos casos, como en el diseño de las nuevas tarjetas para acondicionamiento externo de señales, se realizaron en un 80% con ruteo automático. Para llevar a cabo este trabajo se utilizaron siempre los archivos finales de los circuitos esquemáticos respectivos. El contar con estos circuitos completamente validados permitió efectuar la tarea de corrección y validación de circuitos impresos de manera más sencilla y rápida.

Antes de describir el procedimiento de actualización de impresos, se darán algunos detalles sobre la herramienta de desarrollo utilizada [TanPC-1996].

TANGO PLUS (Entrada PCB)

Esta herramienta permite diseñar circuitos impresos multicapa de alta calidad. Cuenta con herramientas que facilitan el diseño, menús, rectángulos de diálogo, macros definidos por el usuario, enfoque versátil, más la gama de colores y la velocidad de ruteo. Todas estas características se conjugan para formar un ambiente de gran alcance en el diseño de circuitos impresos. Este programa tiene capacidad para manejar circuitos impresos multicapa de hasta 23 capas en total.

Tango Plus también incluye bibliotecas con los principales componentes estándares. Tango PCB acepta el "net list" de Tango SCHEMATIC, ordCAD/SDT y de algunos otros programas de uso común, y las conexiones de estos programas se visualizan como el nido de ratas de los circuitos. Este nido de ratas es muy útil para la colocación de componentes pues permite visualizar las conexiones entre componentes para escoger las rutas de trazo más cortas o aquellas que generen menor congestión.

Una herramienta muy importante de tango PCB es el autoruteo, que es la función encargada de conectar el nido de ratas de manera automática. Esta herramienta aunque muy útil generalmente requiere áreas grandes para poder trazar alrededor de un 85% de las líneas de un impreso ello implica que es ineficiente; y, como se sabe, un autoruteador es más eficiente en función directa de su precio de adquisición por ello Tango cuenta con la función de ruteo manual, aunque los usuarios con experiencia frecuentemente utilizan una combinación de ambas formas de ruteo.

Después que se ha terminado el ruteo, Tango PCB permite cargar nuevamente el nido de ratas para comparar los trazos realizados en el PCB con los que se indican en el esquemático de Tango SCH y con esta comparación genera otro reporte que es el de errores de conexión. En este reporte tango incluye el listado de separaciones mínimas entre redes, polígonos y pads, por lo cual es de fundamental importancia para la validación del circuito impreso.

Aprovechando las herramientas antes descritas se siguió un arduo proceso de corrección y validación del diseño de cada tarjeta. El plan utilizado para la validación se resume en los puntos siguientes:

- Se elegía el circuito esquemático de alguna de las tarjetas y estando completamente convencido de que todos los cambios realizados en él eran correctos, se procedía a rutar manualmente estos cambios en el archivo de circuito impreso correspondiente.
- Una vez que el ruteo terminaba y los cambios habían sido realizados, se cargaba el "net list" del esquemático en el archivo PCB, para generar así el nido de ratas en la tarjeta de circuito impreso. Ya con el nido de ratas en pantalla se aplicaba al archivo la función "reconnect", la cual compara el nido de ratas con las conexiones en el circuito impreso. Al terminar solo deja visibles aquellas líneas del nido de ratas que están sin conectar.
- Si alguna red del nido de ratas no hubiese sido reconectada, se busca el origen del problema y si era necesario se llevaba a cabo el ruteo manual de las líneas faltantes hasta acabar completamente con el nido de ratas.

- Una vez que el nido de ratas era reconectado completamente, se procedía a generar el reporte de errores y reglas de diseño. Ambos reportes se generan automáticamente con las utilerías de Tango.
- Se revisan los reportes, y de existir errores, se corrigen estos inmediatamente repitiendo los pasos anteriores a partir de que se carga el nido de ratas.
- Cuando en los reportes ya no aparecen errores, se imprimen los “net list” tanto del SCH como del PCB y se compara visualmente la concordancia de todas las redes, si todas las redes concuerdan el circuito impreso queda validado.

4.4 Circuitos impresos finales

Al terminar la depuración de los circuitos impresos, se pensó en la conveniencia de tomar medidas para la eliminación de posible ruido eléctrico, ya que por razones económicas se decidió que en las tarjetas no existieran capas intermedias de polarización y tierra, lo que es recomendable para la atenuación de este. Para suplir esta carencia se decidió ampliar lo más posible los planos de tierra y tratar de conectar estos a manera de malla, también se decidió agregar capacitores de filtrado y desacoplo en todas las polarizaciones de las tarjetas, estos arreglos se pueden ver en todos los esquemáticos de la CV. Se usaron capacitores de 33 μF para filtrado en fuentes de voltaje y de 0.01 μF para desacoplo.

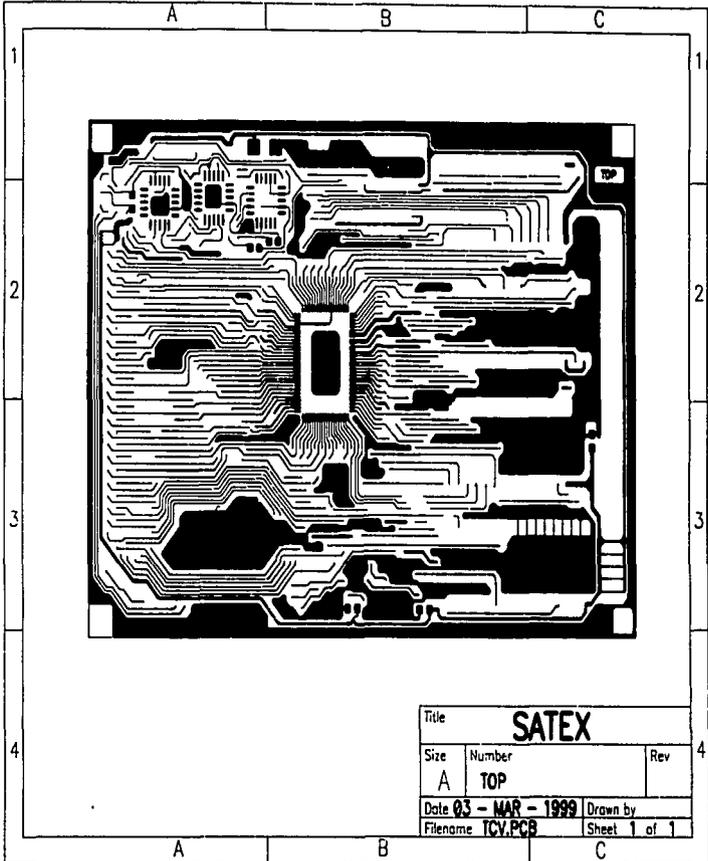
Una vez listos los archivos de circuitos impresos, se procedió a realizar un listado de los materiales exactos que son necesarios para su ensamble. Durante este trabajo se descubrió que los conectores para acoplar las tarjetas TCVCONEC con TCVLATCH eran incompatibles. Los conectores de la tarjeta TCVCONEC tenían un paso de 100min (milipulgadas), mientras que su contraparte, los conectores de la tarjeta TCVLATCH tenían un paso de 110min., esto obligó a la reedición de los conectores en la tarjeta TCVLATCH y a rutear muchas de las líneas de conexión. De no detectarse este error, estas dos últimas tarjetas hubieran tenido que ser acopladas soldando alambre por alambre.

Se subraya que las tarjetas para acondicionamiento externo de sensores también se rediseñaron y que además una de ellas, la tarjeta TCVFUENT que originalmente era de tres capas se paso a dos, con esto se redujo en más de un 50% su costo de fabricación.

Una vez terminada la depuración de los circuitos, estos quedaron listos para su manufactura. A continuación se presentan las impresiones de las distintas caras que forman cada uno de los circuitos impresos.

65-9

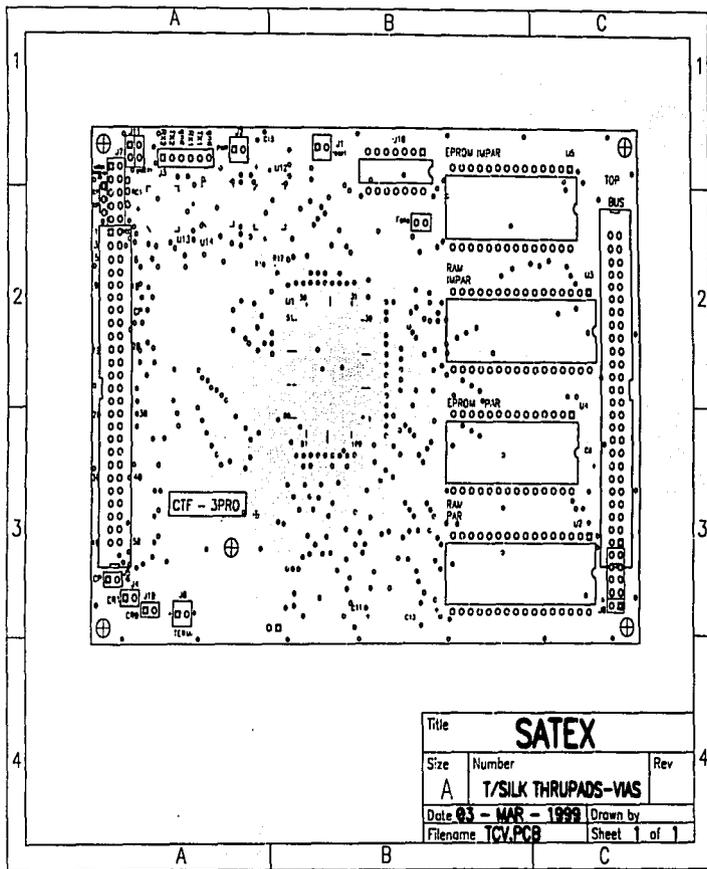
TESIS CON
FALLA DE ORIGEN



Title			SATEX		
Size	Number		Rev		
A	TOP				
Date 03 - MAR - 1999		Drawn by			
Filename TCV.PCS		Sheet 1 of 1			

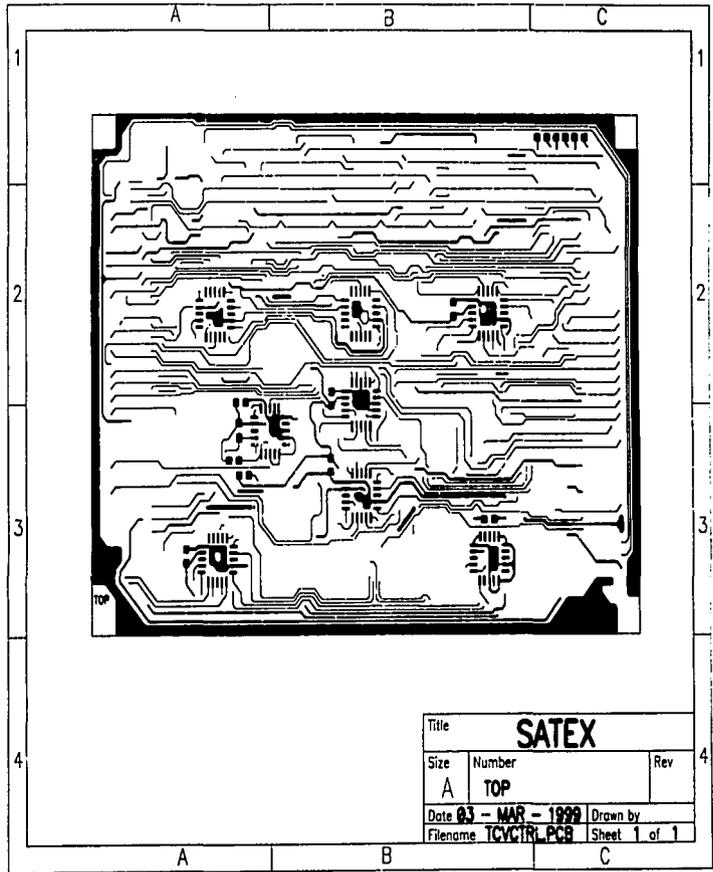
GS-13

TESIS CON
FALLA DE ORIGEN



65-C

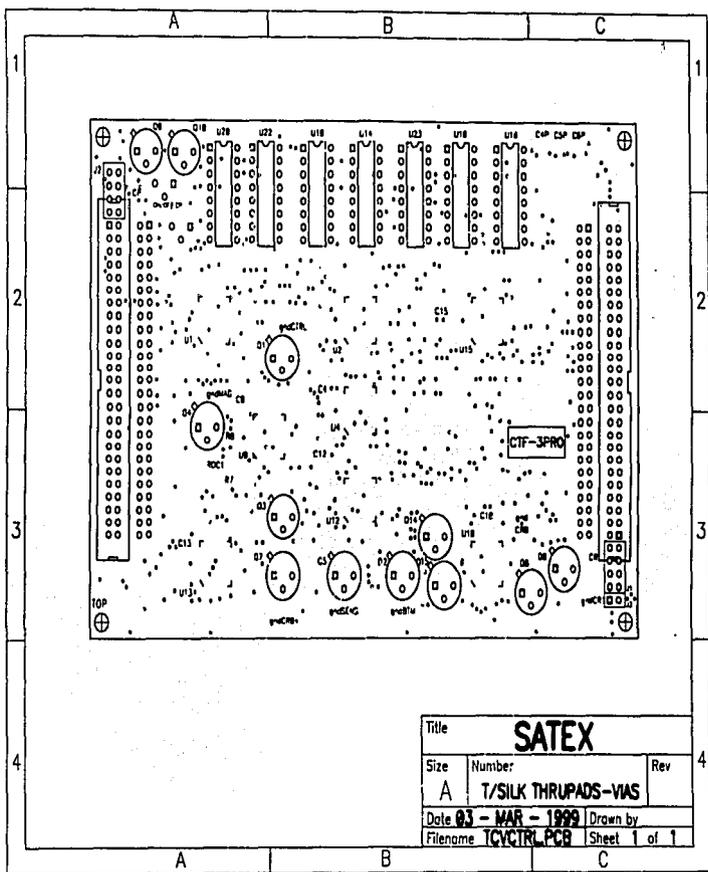
TESIS CON
FALLA DE ORIGEN



Title		SATEX	
Size	Number	Rev	
A	TOP		
Date 03 - MAR - 1999		Drawn by	
Filename TCVCIRL.PCB		Sheet 1 of 1	

05-1

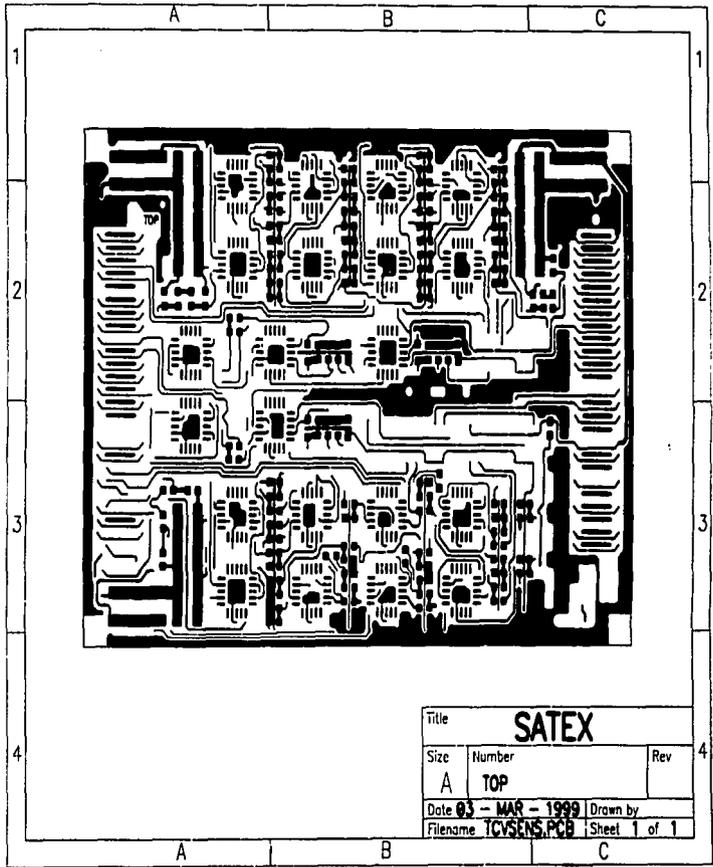
TESIS CON
FALTA DE ORIGEN



Title		
SATEX		
Size	Number	Rev
A	T/SILK THRUPODS-VIAS	
Date 03 - MAR - 1999		Drawn by
Filename TCYCTRL.PCB		Sheet 1 of 1

65-E

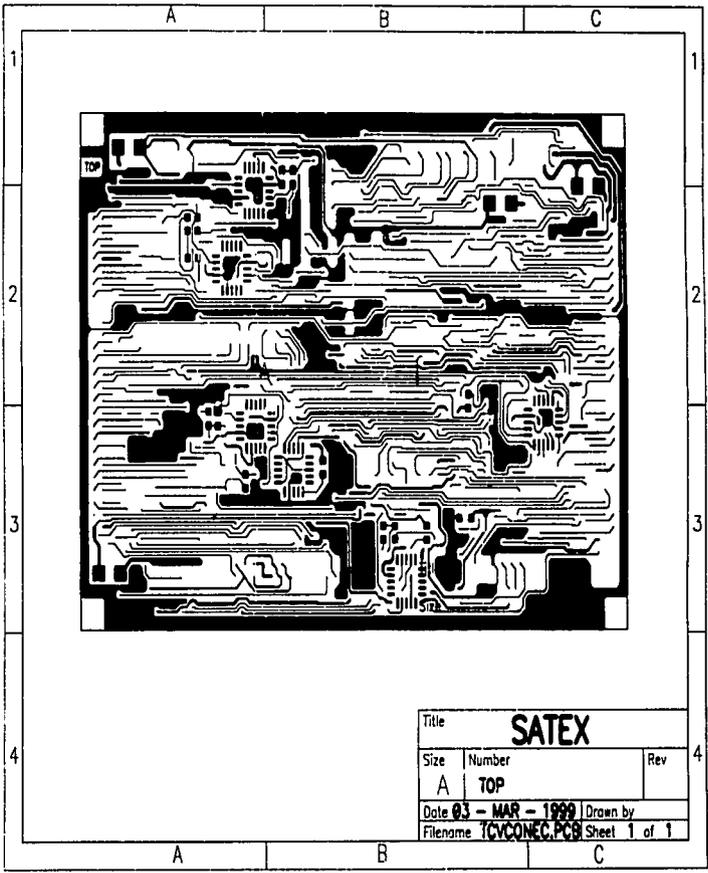
TESIS CON
FALTA DE ORIGEN



Title			SATEX		
Size	Number		Rev		
A	TOP				
Date 03 - MAR - 1999			Drawn by		
Filename TCSENS.PCB			Sheet 1 of 1		

65-G

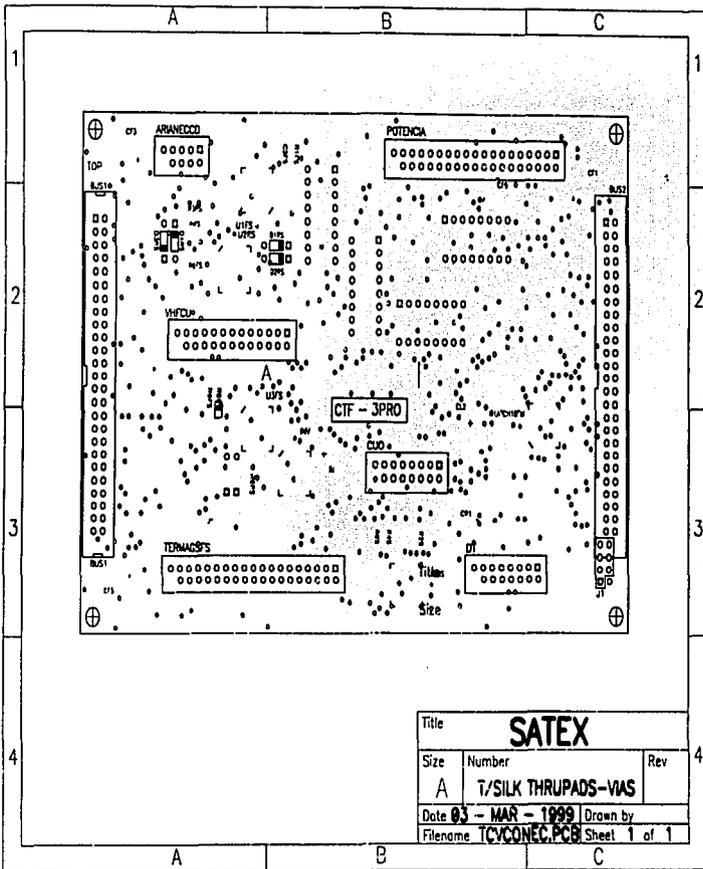
TESIS CON
FALLA DE ORIGEN



Title		SATEX	
Size	Number	Rev	
A	TOP		
Date 03 - MAR - 1999		Drawn by	
Filename TCVCONEC.PCB		Sheet 1 of 1	

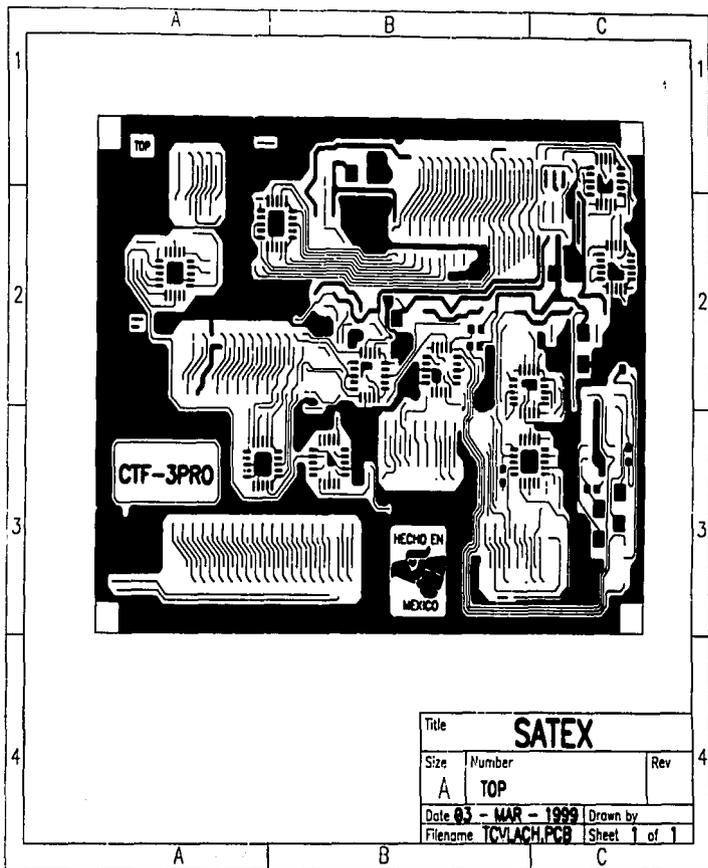
65-H

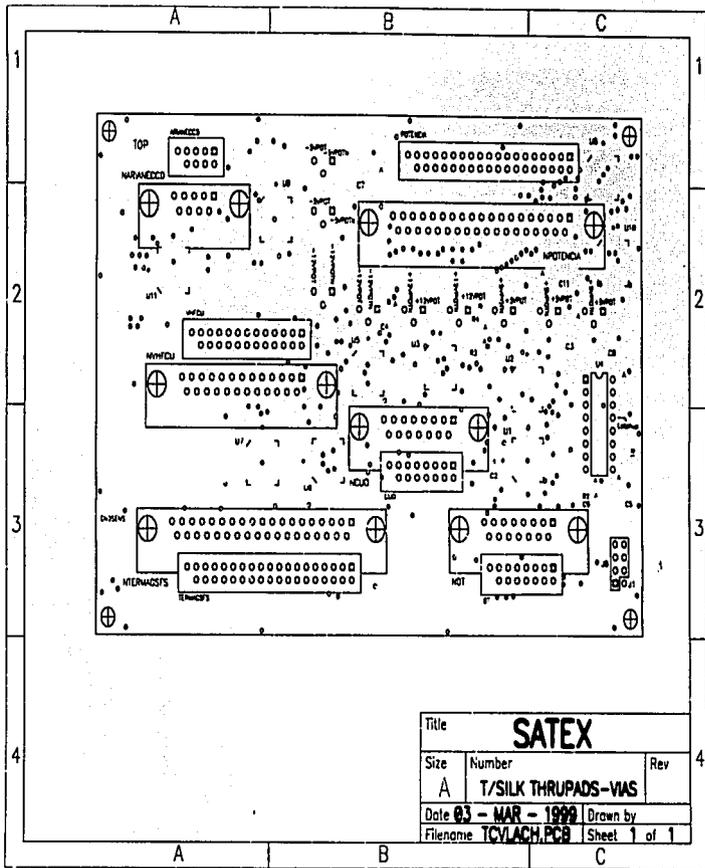
TESIS CON
FALLA DE ORIGEN



65-I

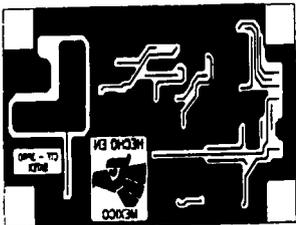
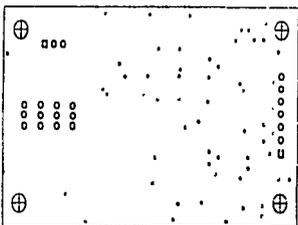
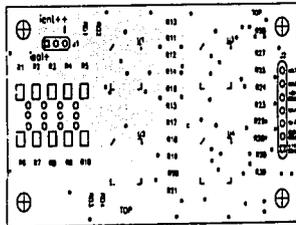
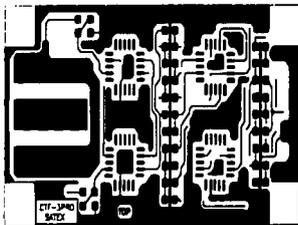
TESIS CON
FALLA DE ORIGEN





65-5

TESIS CON
FALLA DE ORIGEN



**TESIS CON
FALLA DE ORIGEN**

SATEX 1

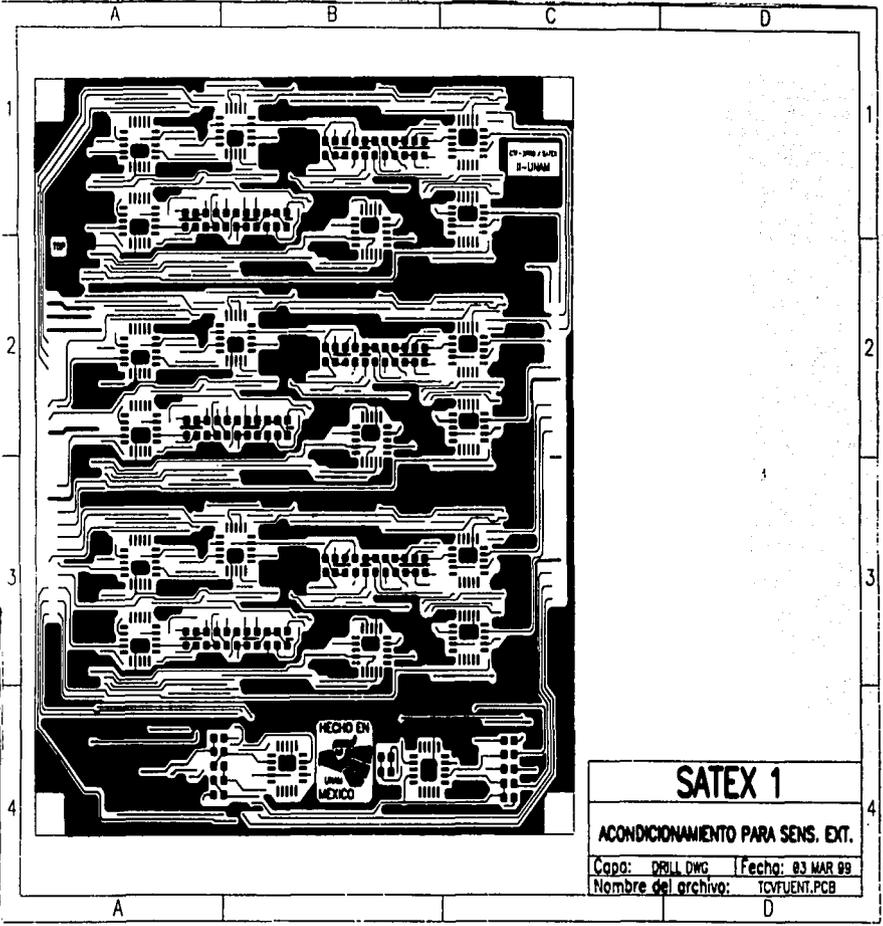
SENSORES PARA CARGAS UTILES

Copo: DRILL DWG Fecha: 03 MAR 99
Nombre del archivo: TCVSENEXC.PCB

CS
K

65-1

TESIS CON
FALLA DE ORIGEN



SATEX 1

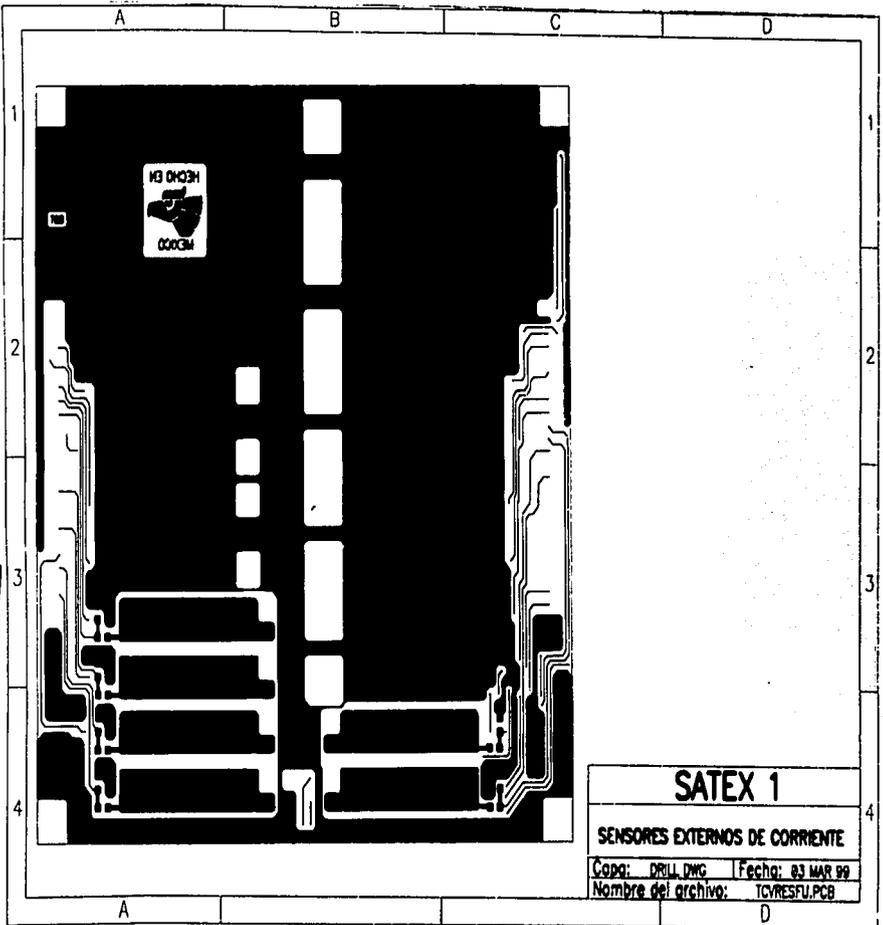
ACONDICIONAMIENTO PARA SENS. EXT.

Capa: DRILL.DWG | Fecha: 03 MAR 99

Nombre del archivo: TCVFUENT.PCB

65-14

TESIS CON
FALLA DE ORIGEN



SATEX 1	
SENSORES EXTERNOS DE CORRIENTE	
Código: DRILL.DWG	Fecha: 03 MAR 99
Nombre del archivo: TCYRESFU.PCB	

CAPITULO V

Ensamble del prototipo de ingeniería y pruebas parciales de validación

5.1 Introducción

Una vez lista la versión final de los archivos PCB de todas las tarjetas que componen a la CV, el siguiente paso fue su manufactura. Originalmente los circuitos impresos serían de calificación militar fabricados en Estados Unidos, pero por falta de financiamiento tuvieron que ser manufacturados en México.

En México no existen empresas que fabriquen prototipos multicapa (en bajas cantidades) y menos de calificación militar, por lo que, la única tarjeta de tres capas tuvo que ser armada acoplando un circuito impreso de dos capas con otro monocapa. El acoplamiento mecánico de las tarjetas se hizo mediante un adhesivo mientras que el eléctrico se realizó soldando alambres muy delgados a través de las vías. Este tipo de ensamble no se recomienda, ya que como se verá más adelante puede crear severos problemas de cortos circuitos provocados por escurrimientos de soldadura en la capa intermedia.

Previo al ensamble de las tarjetas se crearon mapas de voltajes que dan detalles de las líneas de alimentación y como se distribuyen por las diferentes tarjetas a través de los conectores que las acoplan. Adicionalmente se construyó un mapa que muestra las redes de comunicaciones de la computadora, esto con el fin de ubicar señales durante su trayecto a través de las tarjetas, de manera fácil y rápida.

También se diseñó y construyó un nuevo sistema para emular tanto sensores como la activación de actuadores, y se participó en una de las fases de desarrollo de un programa de software para monitorear el flujo de comandos de la red interna de comunicaciones del satélite.

El ensamble de las tarjetas se realizó manualmente. Una vez ensambladas se realizaron una serie de pruebas a cada uno de los módulos electrónicos, tarjeta por tarjeta.

para validar cada impreso electrónico. Como parte de este trabajo se calibraron algunos circuitos de acondicionamiento de sensores.

Resumiendo, en el presente capítulo se dan los detalles de la metodología de ensamble y pruebas aplicadas a las diferentes tarjetas de la CV. Finalizamos el capítulo, con una breve explicación de nuestra participación en los estudios de confiabilidad que se aplicaron a este hardware.

5.2 Hardware y software de apoyo para pruebas de validación

El desarrollo de equipos auxiliares para las pruebas que se realizaron y se realizarán a la CV fue imprescindible, ya que como se mencionó en el capítulo I las demás cargas útiles se desarrollan en otros centros de investigación del país con sus propios tiempos de construcción. La validación del hardware y el software del IUNAM no puede esperar a que esos equipos estén completamente terminados, por lo que se decidió desarrollar emuladores (de hardware y de software) que nos permitieran validar la CV con independencia de los demás equipos de trabajo del SATEX.

Para este fin se desarrolló el equipo de apoyo descrito en los siguientes apartados.

5.2.1 Emulador de SATEX

Antes de proceder al ensamble de los circuitos impresos se trabajó en el diseño y construcción de un sistema que fuera capaz de indicar el encendido de equipos y actuadores del satélite y simular los sensores. Anteriormente se había construido una tarjeta con leds y potenciómetros con la cual se probaba cada rutina del software de la computadora. Sin embargo ésta tarjeta era muy sencilla y no contemplaba en su diseño los cambios generales en este trabajo. Por esta razón, y además con el objetivo de contar con un equipo de mejor presentación, se procedió a generar el nuevo emulador de satélite. Aunque debe aclararse que aunque con limitaciones, el anterior emulador se sigue utilizando todavía principalmente cuando se tienen dos grupos de desarrolladores de software que necesitan utilizar el emulador al mismo tiempo.

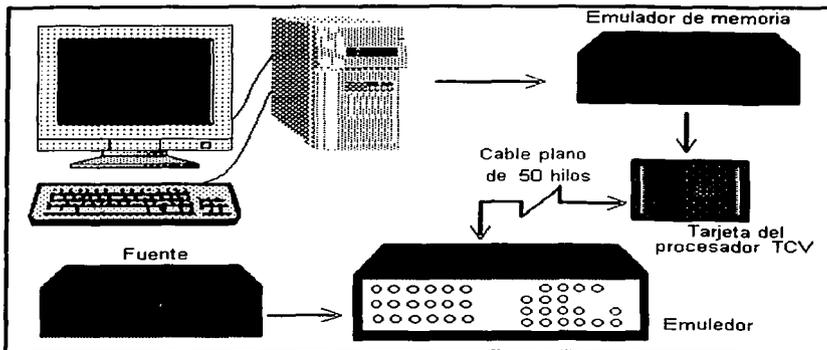


Figura 5.1 Conexión del emulador para trabajar en modo 1

El nuevo emulador construido puede trabajar en dos modos:

El modo 1 es para pruebas con una sola tarjeta de procesador. el emulador cuenta con un conector de 50 pines para acoplarse con dicha tarjeta por medio de un cable plano.

Para hacer las pruebas, se carga el software a la Tarjeta del Procesador por medio de un emulador de memoria. Este emulador va conectado a los zócalos de los CI's de memoria de la TP (figura 5.1).

Una vez cargado el software, se polariza la tarjeta con +5 V c.d. la cual genera automáticamente el inicio de la ejecución del programa. Las señales que salen de la tarjeta del procesador se monitorean visualmente por medio de leds en el emulador SATEX y éste a su vez genera diversas señales que deben entrar a la TP.

Las señales relacionadas con éste modo de trabajo son las siguientes:

Señales que van de la tarjeta del procesador hacia el emulador.

6 Señales para control de Bobinas de Torque Magnético que dentro del emulador se duplican a 12. En la parte superior del emulador existen 6 leds bicolor que representan a cada una de las bobinas, como se mencionó en los capítulos I y II estas bobinas reciben corriente eléctrica en dos sentidos I^+ e I^- . Cuando el emulador recibe un pulso para activar una bobina con I^+ el led correspondiente se encenderá en color verde y si por el contrario se recibe la señal para activar a bobina con I^- el led encenderá en color rojo.

El procesador envía 6 señales para encendido de equipos y despliegue de "Gradiente Gravitacional" que se visualizan en el emulador por medio de los siguientes leds:

- Encendido de equipo de comunicaciones en banda Ka (transmisor)
- Encendido de cámara CCD
- Encendido de equipo VHF1 (transmisor)
- Encendido de equipo VHF2 (transmisor)
- Pulso para iniciar despliegue del Gradiente Gravitacional BOOM1
- BOOM2 línea redundante de la anterior

También se pueden visualizar las tres líneas para el direccionamiento del multiplexaje de sensores (A MUXSENS, B MUXSENS y C MUXSENS) y las dos líneas para multiplexaje de Magnetómetros y Sensores Finos de Sol (A MUXMAG y B MUXMAG). Existe también un led para visualizar el pulso que iniciará el despliegue de antenas.

Por último se puede monitorear el encendido de los módulos electrónicos de sensores (SENS) y de Magnetómetros y Sensores Finos de Sol (MAG).

Respecto a las señales que entrega el emulador a la tarjeta del procesador se tienen las siguientes:

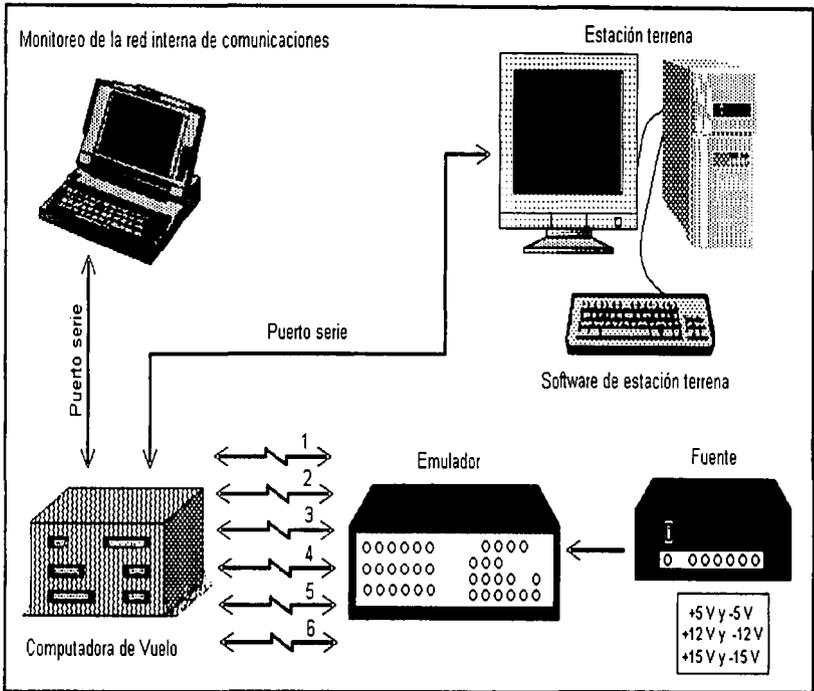
- Pulso de liberación de ARIANE.- Este pulso simula el momento en que el satélite es liberado de su lanzador.
- Tren de pulsos que indica el despliegue del Gradiente Gravitacional.
- Reset para la tarjeta del procesador.
- Voltajes variables de 0–5 V de c.d. que simulan a las señales de sensores del satélite que son enviados a los 8 convertidores A/D del procesador.

El modo 2 fue diseñado para realizar las pruebas con la CV completa. El emulador también cuenta con los seis conectores necesarios para acoplarse con la computadora cuando esta se encuentre totalmente ensamblada. Los conectores son:

1. ARIANECCD (6 pines)
2. VHFCU (25 pines)
3. TERMAGSFS (37 pines)
4. POTENCIA (37 pines)
5. CUO (15 pines)
6. DT (15 pines)

Como ya se mencionó este modo de operación del emulador se utilizará cuando se realicen las pruebas finales con la CV (hardware y software), y el software de estación terrena. La figura 5.2 muestra de que forma se conectarán los equipos para estas pruebas finales y al final del capítulo se encontrará el circuito esquemático del emulador.

Figura 5.3 Conexión del emulador para pruebas con el equipo completo



5.2.2 Programa de monitoreo de la red interna

(trabajo que corresponde a parte de otra tesis que se desarrolló en el IUNAM)

Si se observa, en la figura 5.2, se verá que existe una computadora que monitorea la red interna de comunicaciones durante las pruebas de validación del equipo. Al software que se desarrolló para éste propósito se le dio el nombre de SEFDERO, los autores de la presente tesis participamos en una etapa intermedia de su elaboración.

El programa se desarrolló en Borland C. La función de éste software es monitorear el flujo de comandos entre la CV y las cargas útiles. También con ésta herramienta se pueden introducir comandos a la red, simulando la operación de cualquiera de las cargas útiles de SATEX.

Al correr el programa y después de elegir el puerto serie a utilizar, se despliegan dos pantallas; en la superior aparece el flujo de comandos presentes en la red, mientras que la inferior se utiliza para introducir comandos a la misma. Estas pantallas se muestran en la figura 5.3.

5.3 Ensamble de tarjetas

Para el ensamble de las tarjetas se tomaron una serie de precauciones, algunas de ellas generales, y de estas hablaremos primeramente. La mayoría de los elementos activos que se usaron en esta electrónica, son de tecnología MOS y CMOS por lo tanto su manipulación fue siempre con una pulsera antiestática. Otra de las precauciones que se tomaron, fue la de no sobrecalentar los C.I. y componentes pasivos al momento de ser soldados.

Para evitar al máximo los errores de corto circuito entre pines o bien la falta de soldadura, el proceso de soldadura se llevó a cabo con la ayuda de un cautín de punta fina y una lupa equipada con reflector fluorescente. Cabe señalar que la soldadura con la que se realizó el montaje es de características especiales, la aleación no permite que existan soldaduras mecánicamente inestables (fracturadas).

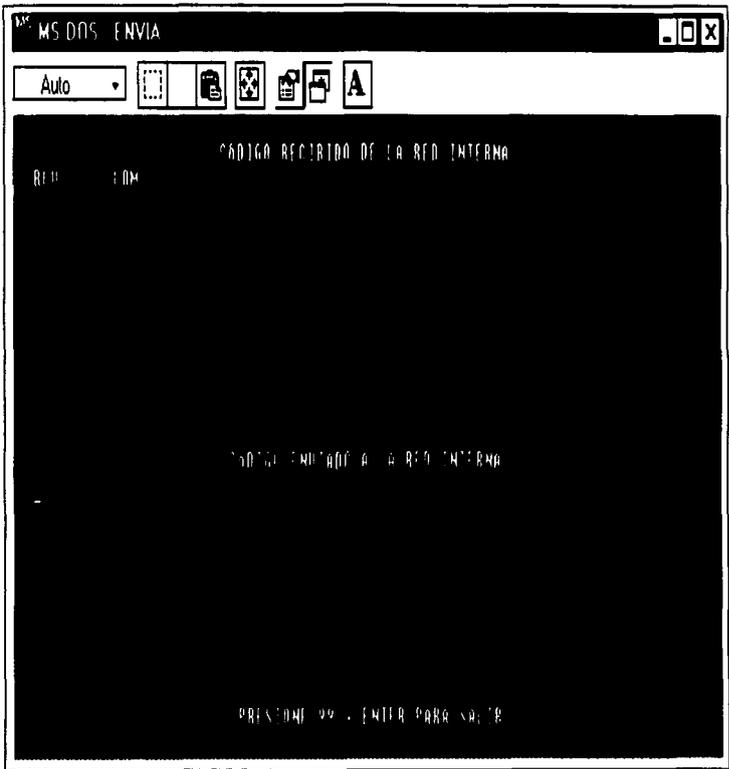


Figura 5.3 Pantallas del programa monitor de la Red Interna

TESIS CON
FALLA DE ORIGEN

En el caso especial del microprocesador, que por la densidad de pines y sus reducidas dimensiones aumenta la posibilidad de errores en el soldado, se hizo necesaria una inspección ocular adicional con la ayuda de un microscopio.

La metodología de montaje se puede enumerar de manera general como sigue:

- 1) Se elegía una tarjeta para ensamblar y se limpiaba con alcohol etílico.
- 2) Si la tarjeta era multicapa, se comprobaba la no existencia de cortos circuitos entre vías muy cercanas.
- 3) Con la ayuda del esquemático respectivo, se seleccionaban los C.I's. y los componentes pasivos del tipo y valores adecuados.
- 4) Después de soldar cada componente, se medía continuidad entre la red y su pin correspondiente, además se verificaba que cada pin no estuviera en corto con sus adyacentes (en caso de que esto no fuera parte del diseño). De encontrarse dos o más pines en corto, se separaban estos con la ayuda de una solución flux.
- 5) Una vez soldados todos los componentes de la tarjeta se procedía nuevamente a limpiarla con alcohol etílico para remover los restos de flux y suciedad que pudiera tener.

Terminado el ensamble de la tarjeta, se depositaba esta en una bolsa antiestática, para realizar más tarde las pruebas de validación.

5.4 Pruebas de validación del hardware a nivel tarjeta

Después de su ensamble, cada tarjeta tuvo que pasar una serie de pruebas para validar la electrónica que contiene. En las pruebas realizadas a cada una de las tarjetas se utilizaron los mapas de alimentación que mencionamos en el apartado 5.1, estos nos sirvieron para polarizar correctamente el circuito o módulo electrónico a probar. Además se realizó un mapa de la red interna de comunicaciones para las pruebas de E/S en cada una de las tarjetas. En las siguientes páginas se pueden ver estos mapas.

En las pruebas preliminares, se siguieron una serie de pasos que por aplicarse a todas se consideran como generales y a continuación se enumeran:

- a) Primero se hacía una inspección ocular en la que se comprobaba que no hubo errores durante el ensamble, es decir que los integrados fueron soldados de manera adecuada y en el lugar correspondiente, para ello nos auxiliamos con el SCH y el archivo de PCB correspondiente.
- b) Se verificaba que existiera buen contacto entre cada pin de los conectores y su red correspondiente.
- c) Se realizaba la medición de continuidad en cada red de voltaje y se comprobó que cada una de ellas no se encontraran en corto con otra red o con tierra.

Las pruebas particulares a cada tarjeta están relacionadas con el tipo de electrónica que contiene cada una. A continuación se detallan las pruebas realizadas tarjeta por tarjeta:

5.4.1 Pruebas de validación aplicadas a la tarjeta del procesador

En esta tarjeta se puso énfasis en comprobar que las redes que entran o salen del microprocesador no se encontraran en corto o abiertas, también se hicieron inspecciones oculares exhaustivas. Concluidas las pruebas anteriores se comprobó el correcto funcionamiento de la tarjeta cargando el software y corriendo el programa varias veces visualizando la respuesta en el emulador (apartado 5.2.1).

5.4.2 Pruebas de validación realizadas a la tarjeta de control

Las pruebas realizadas a esta tarjeta, se hicieron por módulo electrónico y son las siguientes:

- **Módulo de conmutación de líneas E/S.-** Una vez polarizado el módulo referido se seleccionaba un integrado (multiplexor 2 a 1) y se inyectaba una señal adecuada en una de sus entradas, después se manipulaban las líneas de direccionamiento para darle una ruta específica a la señal y se comprobaba que ésta viajara por la ruta elegida, enseguida se cambiaba el direccionamiento para que la señal tomara el camino alterno. Se siguió el mismo proceso con cada componente hasta validar todo el módulo.
- **Módulo de encendido de electrónicas.-** Primero se aplicaron los voltajes necesarios para el funcionamiento de los circuitos relacionados con el "switchero". Para simular el módulo electrónico a controlar (on/off) se conectó una resistencia de potencia como carga en serie con el arreglo de MOSFET's. Se monitoreó el voltaje en la resistencia con la ayuda de un multímetro para visualizar el correcto funcionamiento del arreglo.
- **Modulo de red de comunicaciones externa e interna.-** Una vez polarizados adecuadamente los CI's que intervienen en las líneas de comunicaciones se inyectaron señales adecuadas en ambos sentidos (E/S). En el caso de las señales de entrada se verificó que estas viajaran correctamente de los buses 3 y 4 al bus de CP o al de CR, y para señales de salida las rutas de CP o CR a los buses 3 y 4, ver SCH TCVCTRL.

5.4.3 Pruebas de validación a la tarjeta de sensores

Debido a la falta de presupuesto y a que los errores encontrados en esta tarjeta podían ser corregidos mediante conexiones con "wire rap" y abriendo pistas, se decidió hacer los cambios sobre la tarjeta de sensores del primer prototipo. En esta tarjeta se validaron todos los acondicionamientos descritos en el apartado 3.3.

5.4.4 Pruebas de validación realizadas a la tarjeta de conectores

En esta tarjeta las pruebas realizadas a los módulos de filtrado y recorte así como para el acondicionamiento del termistor de la CP, fueron las mismas que se aplicaron a sus correspondientes en la tarjeta de sensores. Al módulo de electrónica para protección de la red redundante interna, se le aplico un tren de pulsos en algunas de las líneas de transmisión y se verifico que este apareciera en la línea que va hacia el procesador y las líneas que van a cargas útiles.

Los "latches" para control de las BTM se probaron inyectando señal a las líneas de entrada de los mismos, después se activaba con los flancos respectivos la captura de las señales a las salidas de estos componentes, mismo que se verificaba visualmente con la ayuda de leds.

5.4.5 Pruebas de validación realizadas a la tarjeta Lach-up

Los módulos fueron validados en este orden:

- Se probó primeramente el acondicionamiento de las líneas de E/S de la CV, que está compuesto como se dijo en el capítulo III por "line drivers". Estos transforman las señales de RS-232 a TTL y viceversa. Las pruebas se realizaron inyectando la señal adecuada a cada uno de los componentes y verificando que los niveles de salida y el destino de las señales fueran los correctos.
- Se probó el circuito de apagado temporal de electrónicas, aplicando pulsos para simular la presencia del efecto Lach-up. Estos pulsos provocaban el disparo del monostable, cuya respuesta se visualizaba por medio de un led conectado a su salida.
- Para finalizar las pruebas de validación de esta tarjeta se probaron los interruptores de voltajes de alimentación, esta prueba se realizó usando una resistencia de potencia como carga en serie con los arreglos de MOS-FET's y con ayuda de un multímetro se visualizó el correcto funcionamiento de los arreglos.

5.5 Confiabilidad

Una de las preguntas naturales que salen a relucir en un proyecto como el de SATEX, es el de cómo se puede asegurar que la instrumentación del microsatelite tendrá el mismo comportamiento de trabajo en el espacio que en la tierra y cuanto tiempo este trabajo se llevará a cabo de una manera satisfactoria, este tipo de preguntas se contestan mediante un estudio de confiabilidad.

Los autores de la presente tesis colaboraron en el modelado de los diferentes bloques de electrónica que después fueron evaluados a fondo por otro grupo de compañeros el cual se hizo cargo de calcular las estimaciones. Por ser éste un tema de suma importancia en los estudios que se realizaron al hardware, en este capítulo se decidió dar una breve explicación.

La confiabilidad se define como la probabilidad de que un sistema funcione correctamente en un intervalo de tiempo (t_0, t) , dado que el sistema está operando adecuadamente en el tiempo t_0 .

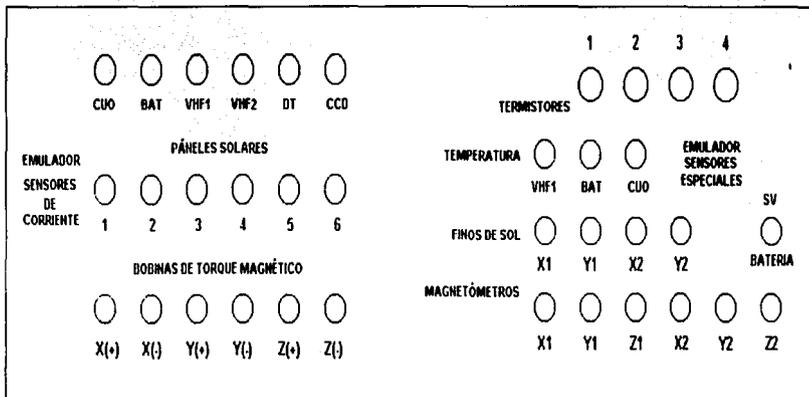
La confiabilidad de un sistema se puede evaluar de dos formas; una empírica y la otra es la analítica. La forma empírica consiste en construir N número de equipos idénticos y dejarlos trabajar durante un tiempo significativo, para después detectar las posibles fallas que tuviera el sistema. Como se ve este método, en el caso de SATEX, está completamente fuera de las posibilidades del proyecto por motivos de tiempo y sobre todo económicos. Aparte de estos tiene otros inconvenientes como los de determinar que número de dispositivos harían una muestra significativa y confiable, y cual sería el tiempo necesario que los dispositivos deberían trabajar.

Entre los distintos métodos analíticos para determinar la confiabilidad uno de los más populares es el método combinacional y este fue el seguido para encontrar la confiabilidad de SATEX. Este método se basa en el siguiente principio. En general los sistemas electrónicos están constituidos por dos tipos de sistemas: los sistemas en serie (o sin redundancias) y los sistemas en paralelo (con redundancias) y se representan por diagramas de bloques. Con este criterio y apoyándose en la norma MIL-HDBK-217C que aparecen en los libros convencionales se llevo a cabo este análisis. Sin embargo debe subrayarse que actualmente el estudio se basa en un estándar militar reciente, que difiere totalmente del que

se utilizó inicialmente. El estandar fue solicitado por el IUNAM directamente al departamento de defensa de E. U.

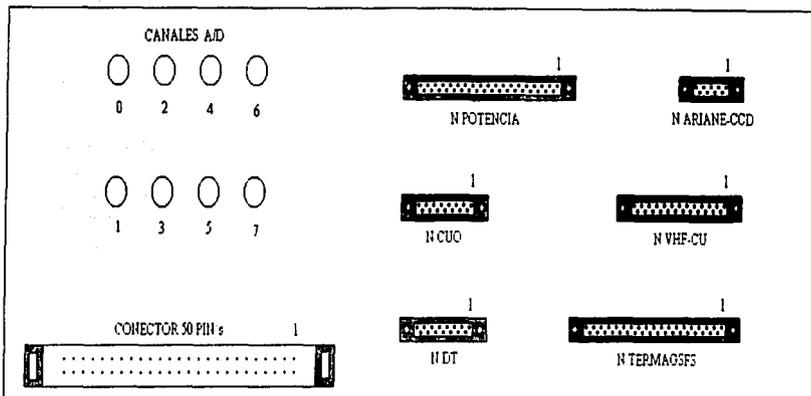
En la aplicación de la norma con la que inicialmente se trabajo y en donde los autores participaron, se tomaron en cuenta las características más significativas de cada integrado, y también los diferentes ambientes de trabajo que tendrá este equipo, es decir, el cálculo tomó en cuenta las dos etapas de vida del satélite, la etapa de despegue y la de trabajo espacial. Podemos decir que concluido este estudio se obtuvieron curvas de confiabilidad satisfactorias de acuerdo a la norma inicial.

INFORMACIÓN TÉCNICA DEL EMULADOR



Vista frontal del EMULADOR
(Panel de control de sensores externos)

**TESIS CON
FALLA DE ORIGEN**



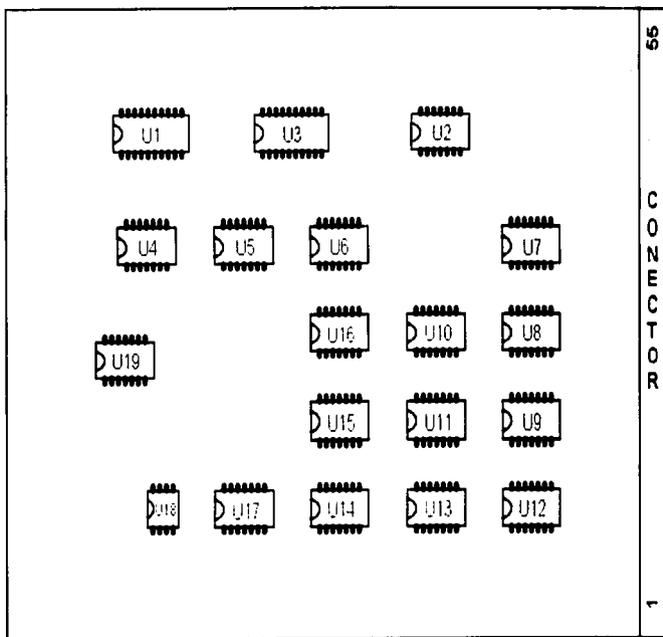
Vista posterior del EMULADOR

(Conectores hacia CV)

(Conector de 50 pins para pruebas con la tarjeta del procesador)

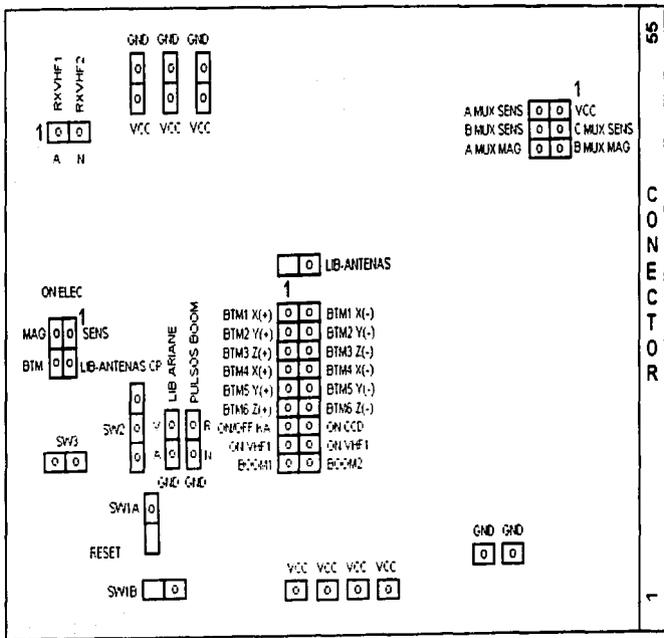
(Panel de control para los 8 canales A/D de la tarjeta del procesador)

**TESIS CON
FALLA DE ORIGEN**



Mapa de CI's de la tarjeta de circuito impreso del EMULADOR

**TESIS CON
FALTA DE ORIGEN**

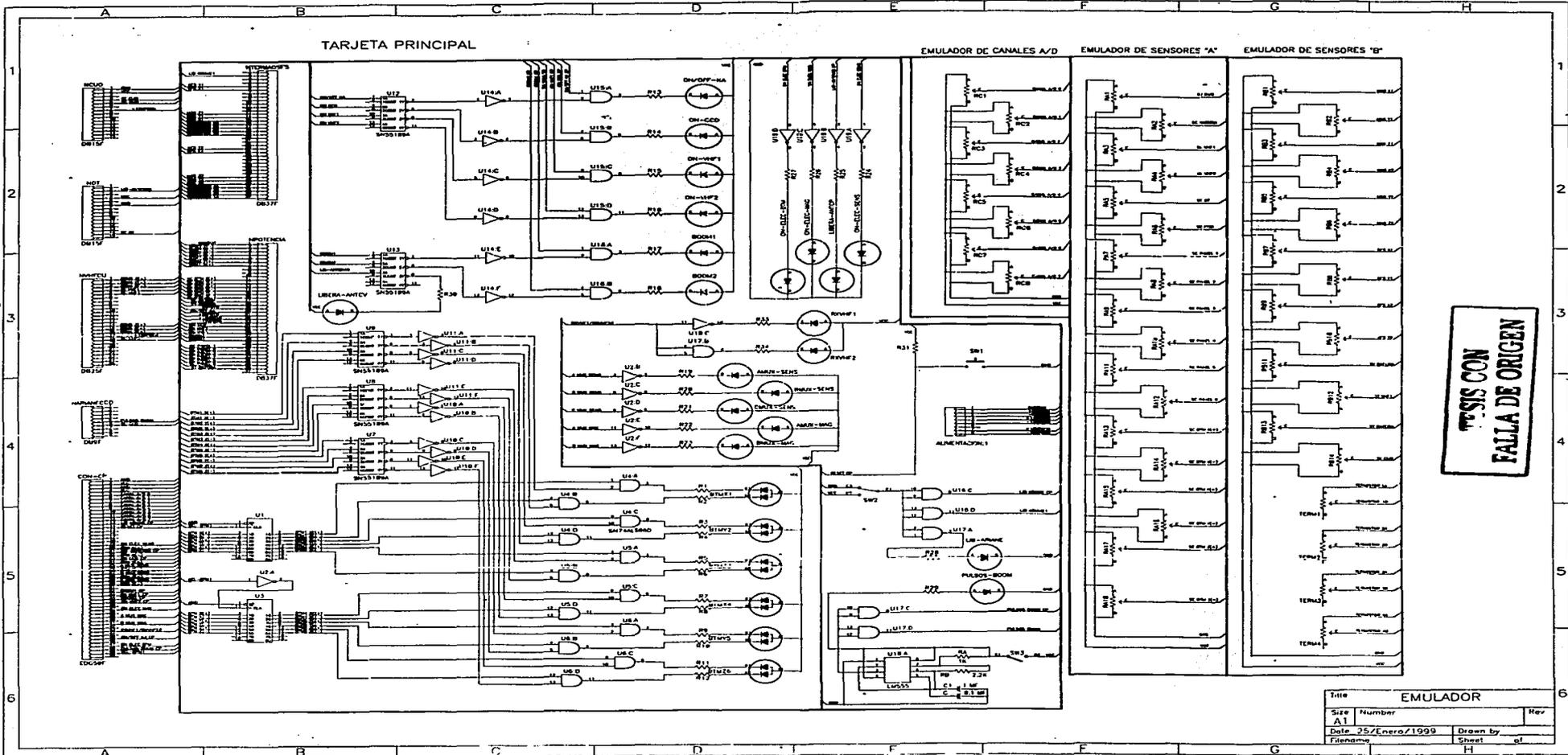


Mapa de conectores de la tarjeta de circuito impreso del EMULADOR

TESIS CON
FALLA DE ORIGEN

VCC C.C.	1	29	BOOM1 C.C.
VCC C.C.	2	30	BOOM2 C.C.
GND C.C.	3	31	A MUXSENS C.C.
GND C.C.	4	32	B MUXSENS C.C.
RXVHF1/RXVHF2# C.C.	5	33	C MUXSENS C.C.
	6	34	A MUXMAG C.C.
ON ELEC BTM C.C.	7	35	B MUXMAG C.C.
ON ELEC MAG C.C.	8	36	BTM1 X(+)
LIB ANTENAS C.C.	9	37	BTM1 X(-)
ON ELECSENS C.C.	10	38	BTM2 Y(+)
PULSOS BOOM	11	39	BTM2 Y(-)
	12	40	BTM3 Z(+)
	13	41	BTM3 Z(-)
PULSOS BOOM	14	42	BTM4 X(+)
PULSOS BOOM C.C.	15	43	BTM4 X(-)
RESET C.C.	16	44	BTM5 Y(+)
LIB ARIANE	17	45	BTM5 Y(-)
LIB ARIANE C.C.	18	46	BTM6 Z(+)
ON/OFF KA	19	47	BTM6 Z(-)
ON CCD	20	48	BTM X(+).C.C.
ON VHF1	21	49	BTM X(-).C.C.
ON VHF2	22	50	BTM Y(+).C.C.
BOOM1	23	51	BTM Y(-).C.C.
BOOM2	24	52	BTM Z(+).C.C.
ON/OFF KA C.C.	25	53	LIB ANTENAS
ON CCD C.C.	26	54	LIB ANTENAS
ON VHF1 C.C.	27	55	BTM Z(-).C.C.
ON VHF2 C.C.	28	56	SEL-BTM1 C.C.

Conector del circuito impreso del EMULADOR



**ANÁLISIS CON
FALLA DE ORIGEN**

Title		EMULADOR	
Size	Number	Rev	
A1			
Date	25/Enero/1999	Drawn by	
Filename		Sheet	of

**MAPAS DE DISTRIBUCIÓN DE VOLTAJES
UTILIZADOS EN LAS PRUEBAS DE VALIDACIÓN
DE LAS TARJETAS ELECTRÓNICAS**

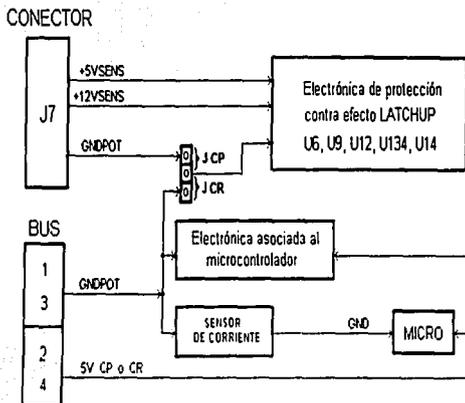
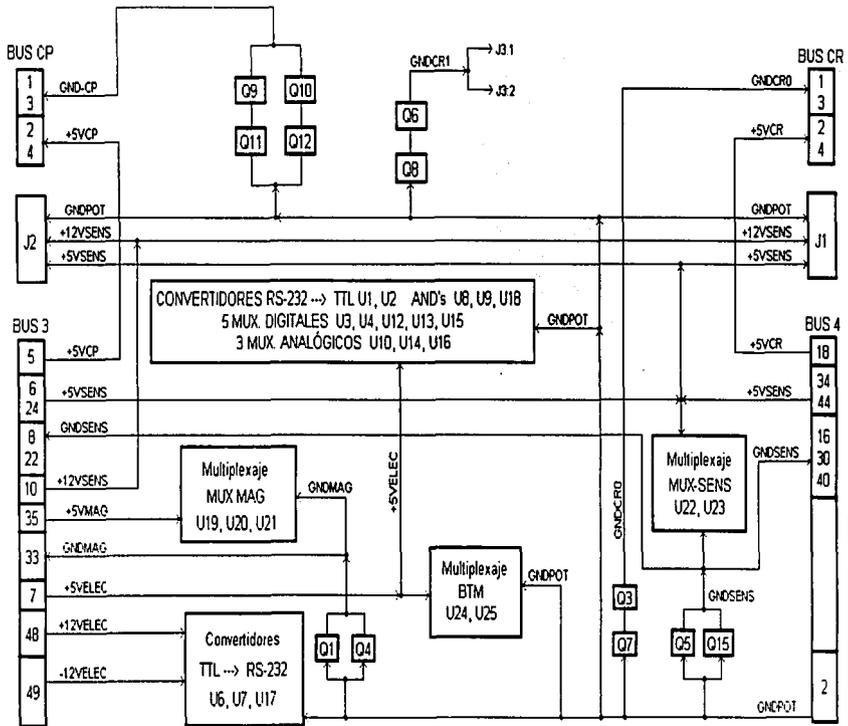


Diagrama de distribución de voltajes de alimentación de la tarjeta del procesador

TESIS CON
FALLA DE ORIGEN

089



*Bus 3 y 4 van hacia la tarjeta de sensores

Diagrama de distribución de voltajes de alimentación de la tarjeta de control

TESIS CON FALTA DE ORIGEN

Electronica de Sensores

U1S, U2S, U3S, U4S

U5S, U6S, U7S, U8S

U9S, U10S, U11S, U12S

U13S, U14S, U15S, U16S

U17S, U18S, U19S

U4FS, U4RS, MUX4SENS

Electronica de Magnetometros y Sensores Finos de Sol

U1M, U2M, U3M

U4M, U5M, U6M

U1FM, U2FM, U3FM, U4FM

U1RM, U2RM, U3RM, U4RM

MUX1Y2MAG, MUX3Y4MAG

U1SOL, U2SOL, U3SOL, U4SOL

Sensor de corriente para +12VELEC

(3)

U7M, U8M, U9M

Circuitos integrados de la tarjeta de sensores

TESIS CON
FALLA DE ORIGEN

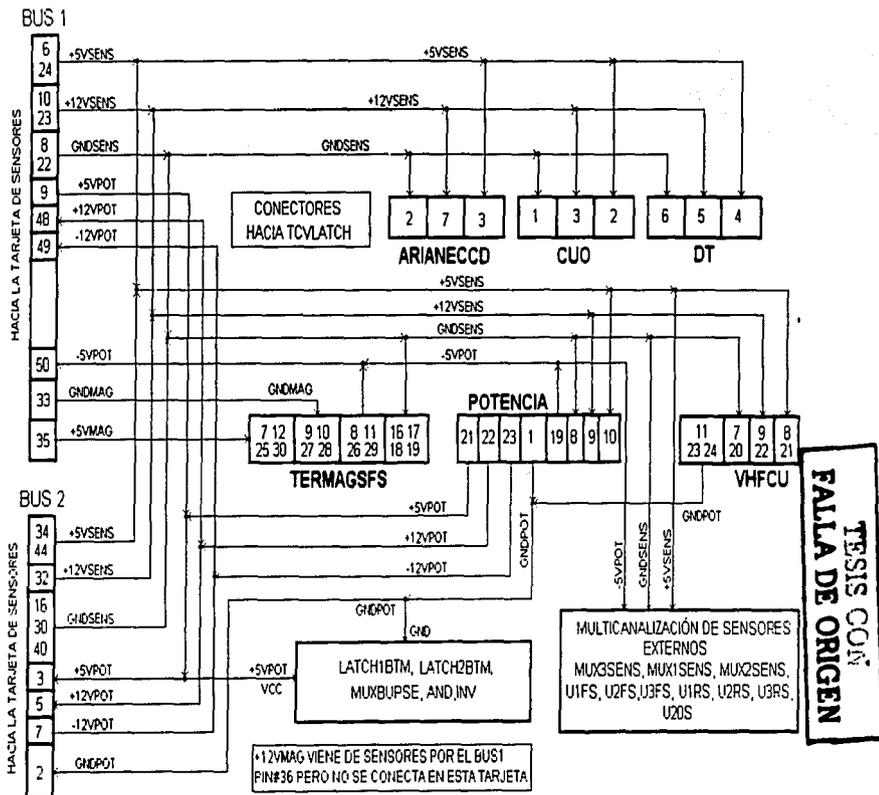
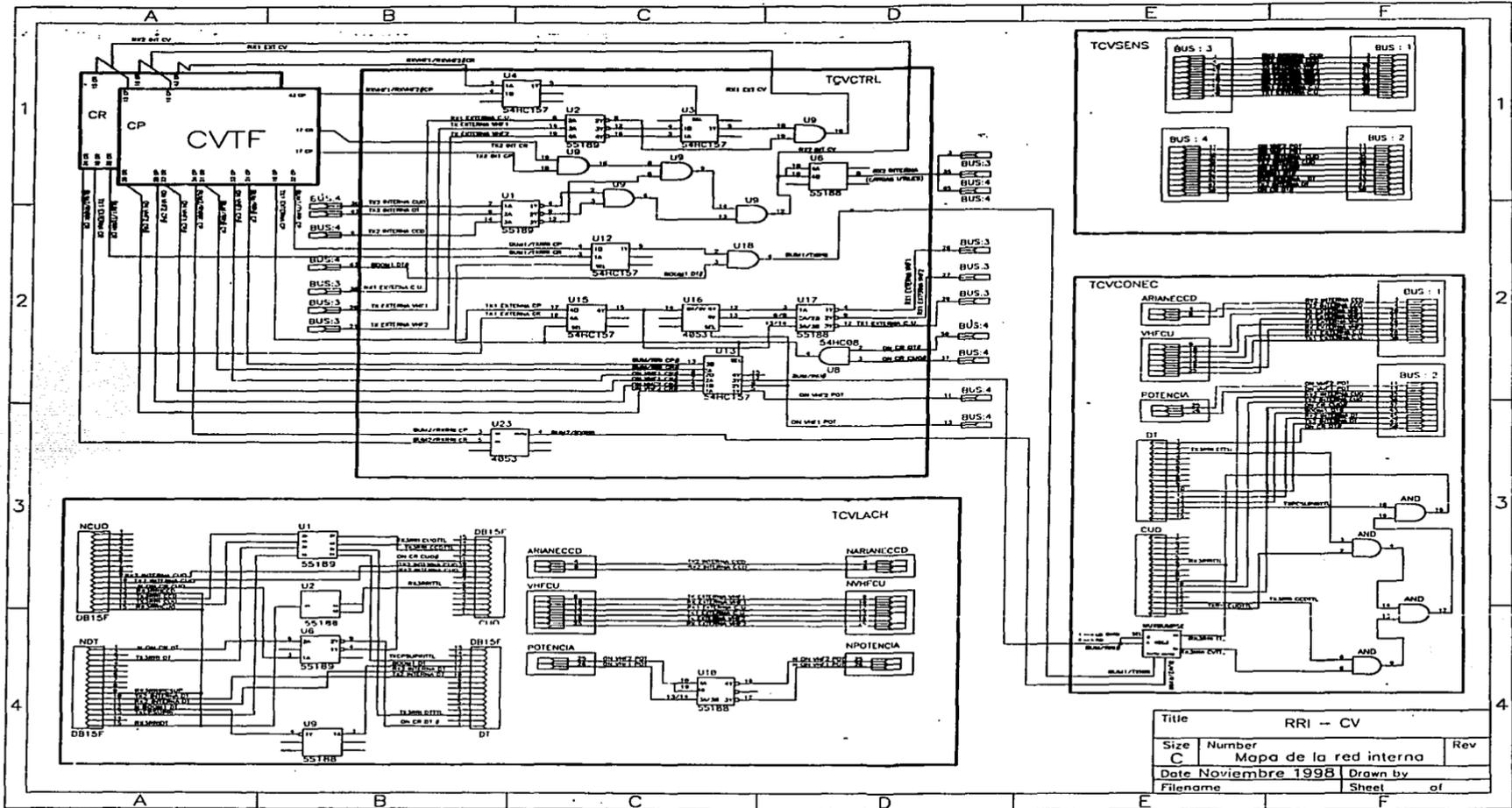


Diagrama de distribución de voltajes de alimentación de la tarjeta de conectores

**MAPA DE LA RED INTERNA DE COMUNICACIONES
UTILIZADO PARA EL MONITOREO DE SEÑALES ENTRE
LAS TARJETAS ELECTRONICAS**

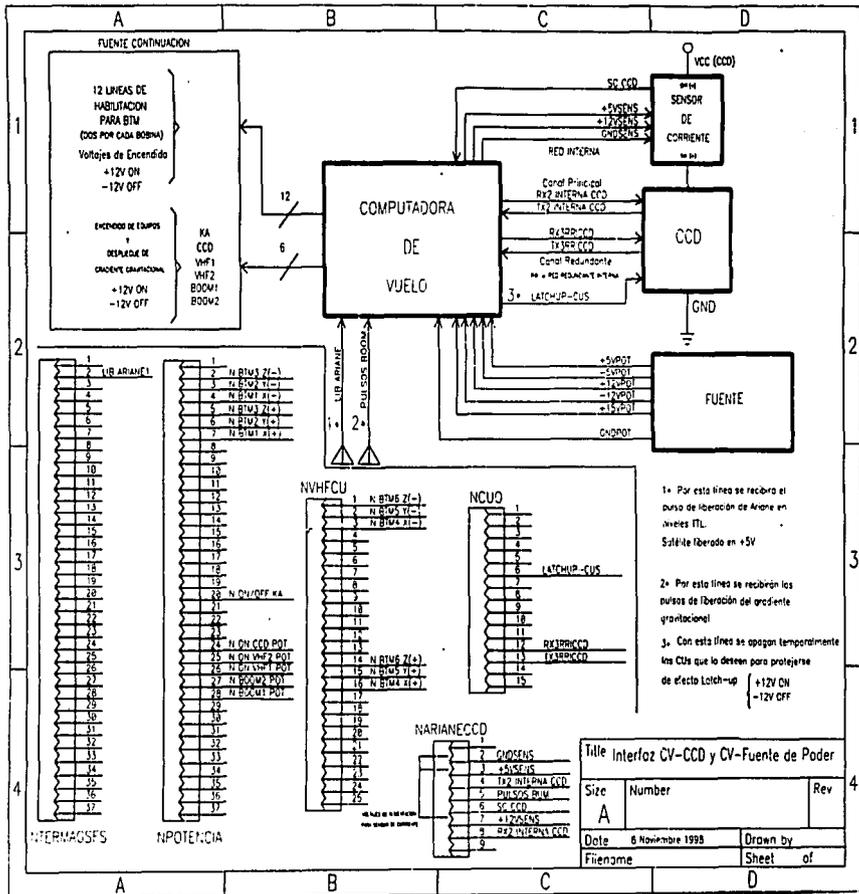


TESIS CON
 FALLA DE ORIGEN

Title		RRI - CV	
Size	Number	Rev	
C	Mapa de la red interna		
Date	November 1998	Drawn by	
Filename		Sheet	of

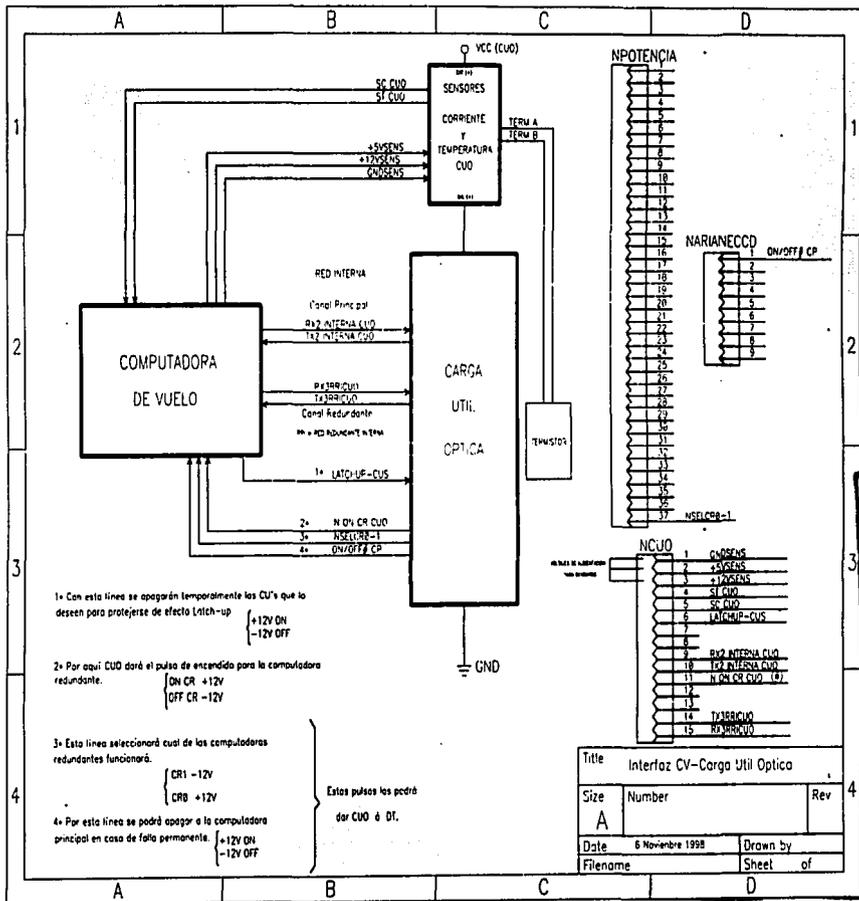
**PLANOS DE CONECCIÓN DE LA COMPUTADORA
CON CADA UNA DE LAS CARGAS ÚTILES**

996



TESIS CON FALTA DE ORIGEN

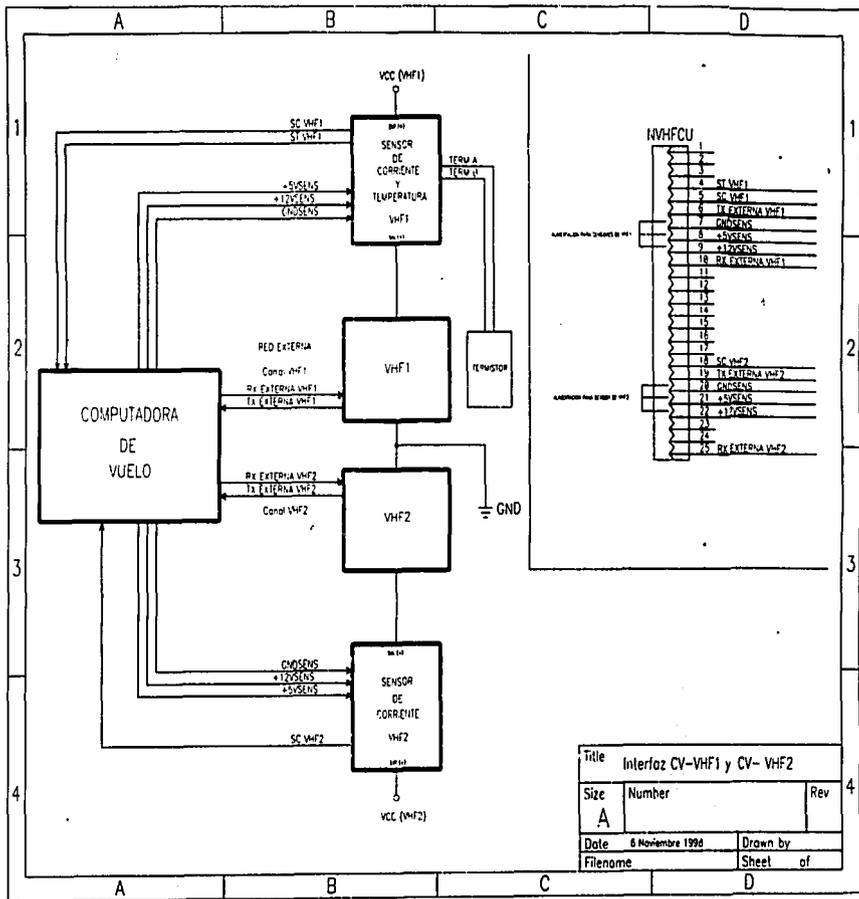
097



TESIS CUO
FALLA DE ORIGEN

Title	Interfaz CV-Carga Util Optica	
Size	Number	Rev
A		
Date	6 Noviembre 1998	Drawn by
Filename		Sheet of

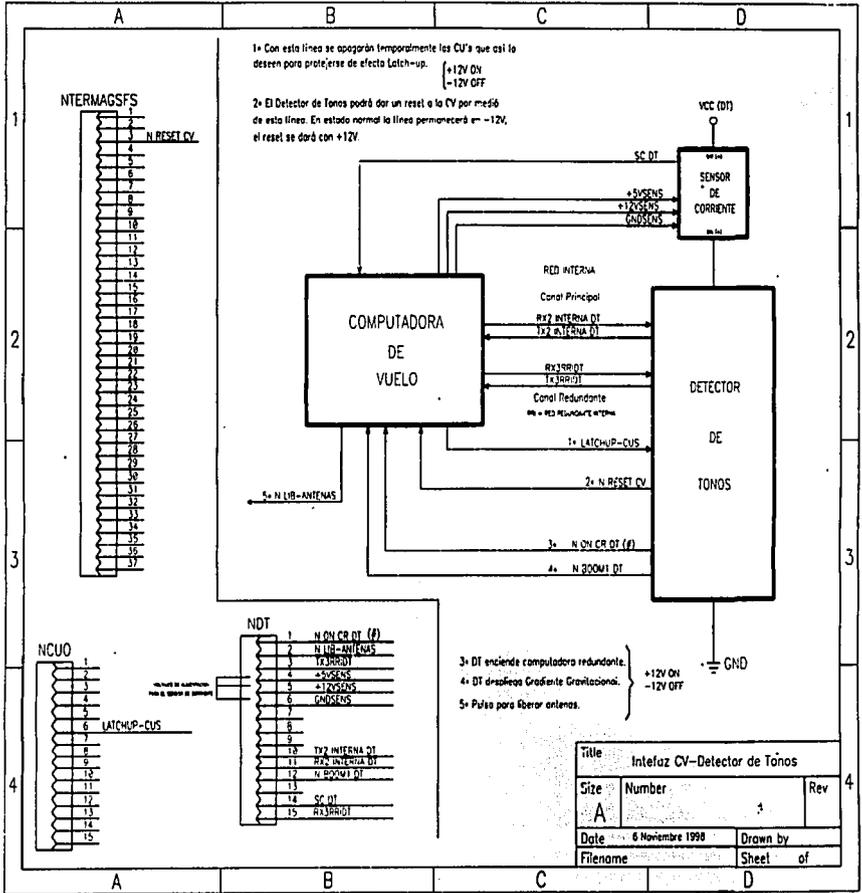
898



FALLA DE ORIGEN

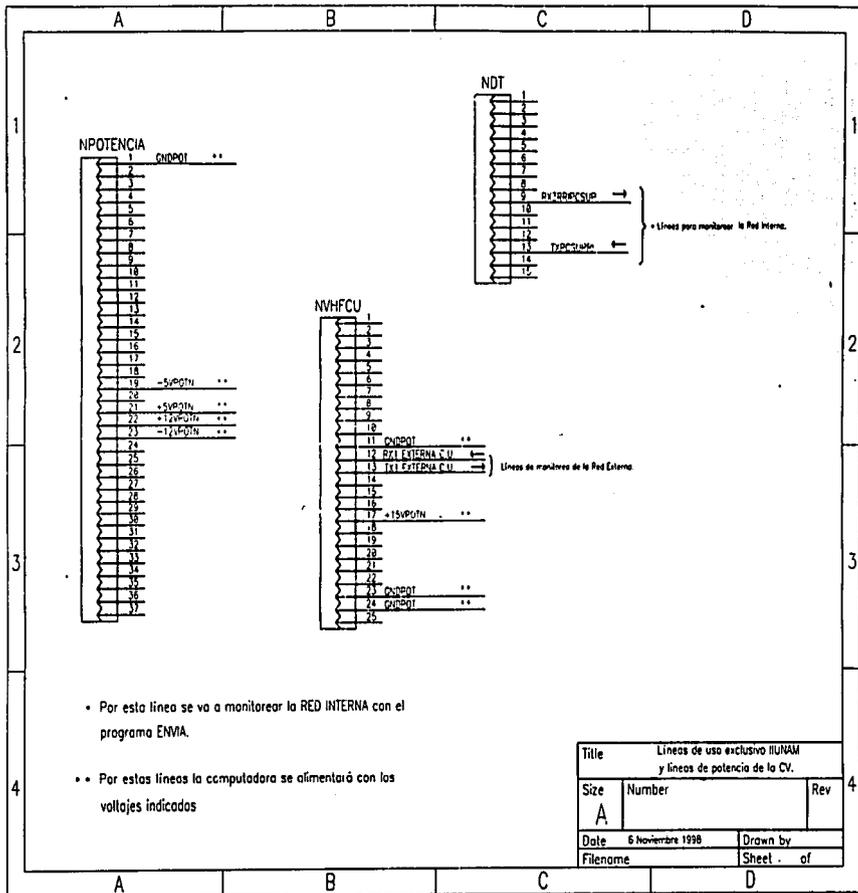
Title		
Interfaz CV-VHF1 y CV-VHF2		
Size	Number	Rev
A		
Date	8 Noviembre 1998	Drawn by
Filename		Sheet of

099



CON FALLA DE ORIGEN

Title		
Interfaz CV-Detector de Tonos		
Site	Number	Rev
A		1
Date	6 Noviembre 1998	Drawn by
Filename		Sheet of



ENTRADA CON
FALLA DE ORIGEN

REFERENCIAS

1. **Accel Technologies Inc.**
TANGO Manual, TANGO-SCH, 1989-90
2. **Accel Technologies Inc.**
TANGO Manual, TANGO-PCB, 1989-90
3. **Boylestad Robert, Nashelsky Louis**
Electronica teoría de circuitos, Prentice Hall 1993
4. **Durey H. Carl, Harris Dale L., L. Alley Charles**
Circuitos eléctricos "Teoría y aplicaciones en la ingeniería, Continental 1985
5. **Dede J. Enrique, Espi José**
Diseño de circuitos y sistemas electrónicos, Marcombo 1993
6. **International Rectifier**
Power MOSFET, Hexfet Databook, 1993
7. **Motorola**
Fast and TTL data, Logic Integrated Circuits Division, 1994
8. **Siemens AG**
User Manual Microcomputers SAB 80C166/83C163, 1990
9. **Teledesic, <http://www.Teledesic.com>**
10. **Texas Instruments**
Linear circuits, Amplifier, comparators and especial functions, 1990
11. **Texas Instruments, <http://www.motorola.com>**

12. **Vicente Vivas Esaú, Juan A. Megía Galeana, Rogelio S. Rivera, Gerardo Quiroz**
Diseño y construcción del prototipo de una computadora industrial tolerante a fallas
Mayo 1994
13. **Vicente Vivas Esaú**
Computadora de vuelo,
Programación e instrumentación para un microsatélite de órbita baja, Agosto de 1996
14. **Vicente Vivas Esaú, Santos Martín López Estrada, Víctor Manuel Melo Serrano**
Elección y adquisición de sensores del SATEX, así como su caracterización e
Integración a la instrumentación de abordó, Octubre de 1996