



**UNIVERSIDAD NACIONAL AUTONOMA
DE MEXICO**

DIVISION DE ESTUDIOS DE POSGRADO DE LA
FACULTAD DE INGENIERIA

DISEÑO DE UNA CAMARA PARA UN SISTEMA
DE PERCEPCION REMOTA EN BASE
A UN CCD.

T E S I S

QUE PARA OBTENER EL GRADO DE:

MAESTRO EN INGENIERIA

P R E S E N T A :

LUIS ERNESTO BUSTAMANTE MURILLO

DIRECTOR DE TESIS: M. EN I. JUAN CARLOS ROA BEIZA.



MEXICO, D. F.

SEPTIEMBRE, 1998.



DEPI

T. UNAM
1998
BUS

DEDICATORIAS:

LE DEDICO ESTE TRABAJO A MIS PADRES ENRIQUE Y MARÍA DE LOS ÁNGELES QUE ME HAN DADO TODO, GRACIAS POR SU AMOR, CARIÑO Y COMPRENSIÓN.

A MIS HERMANOS ENRIQUE, LAURA Y ÁNGELES. LES AGRADEZCO TODO EL APOYO Y EL AMOR QUE ME HAN BRINDADO.

A MI SOBRINO CRISTIAN LES DOY GRACIAS POR SU APOYO. A MISCHAEL LE DESEO LO MEJOR Y QUE NUNCA SE DE POR VENCIDO.

A MIS AMIGOS CHAVA, CHARLIE, VÍCTOR, RAYMUNDO, RAÚL, MARCOS, ELOY, ADRIANA, SALVADOR, YOLANDA, BRENDA, ALEYDA, RUTH, JUANILLO Y A MIS COMPADRES ADRIANA Y SALVADOR COMO A MI AHIJADO SALVADOR A TODOS ELLOS QUE SIEMPRE HAN ESTADO CONMIGO Y ME HAN APOYADO.

GRACIAS POR SU AMISTAD.

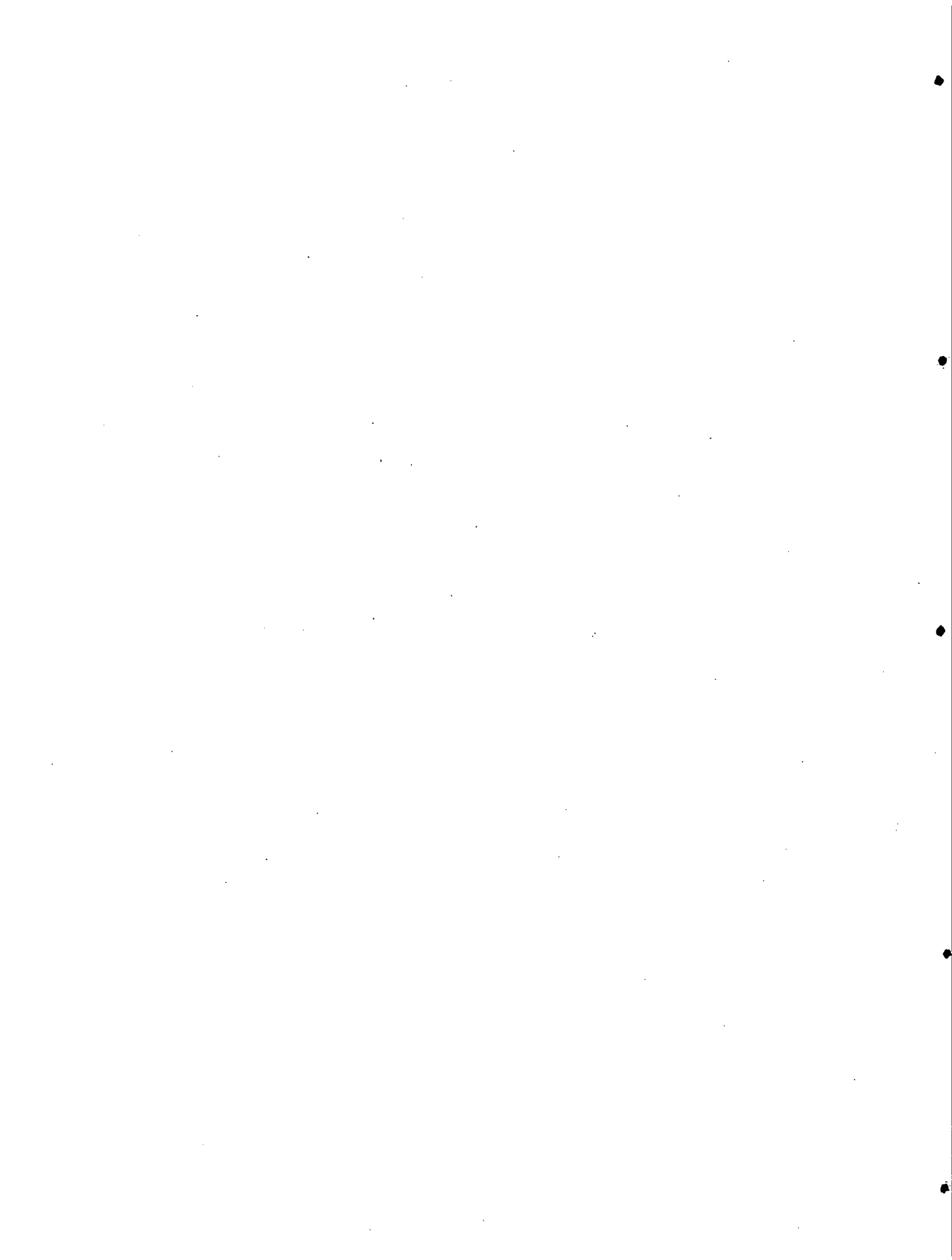
AGRADECIMIENTOS:

QUIERO AGRADECER AL M. en I JUAN CARLOS ROA, EL APOYO QUE SIEMPRE ME HA DADO.

A TODOS LOS PROFESORES DE LA FACULTAD DE INGENIERÍA Y DE POSGRADO POR LOS CONOCIMIENTOS QUE ME HAN OTORGADO.

A EL LABORATORIO DE ELECTRÓNICA DEL CENTRO DE INSTRUMENTOS (PEPE, CHECO, MIKE Y WILLY) POR EL APOYO QUE ME BRINDARON.

A MIS ENTRENADORES MONICA MUÑOZ Y ALEJANDRO , ASÍ COMO A MI GRAN AMIGO Y COMPAÑERO DEL GYM CHARLIE GRACIAS POR LA PACIENCIA QUE ME TIENEN.



ÍNDICE

I TEORÍA GENERAL DE LA PERCEPCIÓN REMOTA

1.1 INTRODUCCIÓN	2
1.2 BOSQUEJO HISTÓRICO	3
1.3 CONCEPTOS ORBITALES	7
1.4 LA FÍSICA DE LA PERCEPCIÓN REMOTA	9
1.4.1 CARACTERÍSTICAS DE LA RADIACIÓN ENERGÉTICA EN EL ESPECTRO ÓPTICO.	16
1.4.2 CARACTERÍSTICAS DE LA VEGETACIÓN EN EL ESPECTRO ÓPTICO.	25
1.4.3 CARACTERÍSTICAS DEL SUELO EN EL ESPECTRO ÓPTICO	27
1.4.4 CARACTERÍSTICAS DEL AGUA EN EL ESPECTRO VISIBLE.	28
1.4.5 INTERACCIÓN DE LA ATMÓSFERA EN LA RADIACIÓN	29
1.4.6 ABSORCIÓN ATMOSFÉRICA	30
1.4.7 DISPERSIÓN ATMOSFÉRICA	32
1.4.8 EMISIÓN ATMOSFÉRICA.	34
1.4.9 INTERACCIONES DE LA ENERGÍA CON LAS CARACTERÍSTICAS DE LA TIERRA.	35
1.5 RESOLUCIÓN DE UN SISTEMA SENSOR.	39
1.5.1 RESOLUCIÓN ESPACIAL..	40
1.5.2 RESOLUCIÓN ESPECTRAL.	42
1.5.3 RESOLUCIÓN RADIOMETRÍA.	43
1.6 IMÁGENES DE RADAR	44
1.6.1 CARACTERÍSTICAS DE LA RADIACIÓN ENERGÉTICA EN LA REGIÓN DE MICROONDAS.	
1.6.1.1 CARACTERÍSTICAS DE LA VEGETACIÓN EN LA REGIÓN DE LAS MICROONDAS.	46
1.6.1.2 CARACTERÍSTICAS DEL SUELO Y EL AGUA.	47
1.6.2 IMÁGENES SIDE-LOOKING RADAR	50
1.6.3 RADAR DE APERTURA SINTÉTICA (SAR).	52
1.7 IMÁGENES DE CCD	54
1.7.1 FUNCIONAMIENTO DEL ELEMENTO CCD.	56
1.7.1.1 EFICIENCIA CUÁNTICA	59
1.7.1.2 RESPUESTA ESPECTRAL	61
1.7.1.3 INTERVALO DINÁMICO	65
1.7.1.4 CORRIENTE OSCURA	66
1.7.1.5 FRECUENCIA DE OPERACIÓN	68
1.7.1.6 EFICIENCIA EN LA COLECCIÓN DE CARGA	68
1.7.1.7 EFICIENCIA EN LA TRANSFERENCIA DE CARGA	69

II DESCRIPCIÓN GENERAL DEL SISTEMA

2.1 INTRODUCCIÓN	72
2.2 REQUERIMIENTOS DEL SISTEMA DE PERCEPCIÓN REMOTA BASADO EN UN DISPOSITIVO ACOPLADO POR CARGA CDD	74
2.3 SISTEMA DE CONTROL PARA EL CCD	79
2.4 SISTEMA DE ADQUISICIÓN DE DATOS	84
2.4.1 A/D	84
2.4.2 MEMORIA	88
2.4.3 CONTROL	92
2.5 HERRAMIENTAS DE HARDWARE Y SOFTWARE EMPLEADAS EN LOS SISTEMAS DE CONTROL	94

III DISEÑO Y CONSTRUCCIÓN DEL SISTEMA DE PERCEPCIÓN REMOTA

3.1 INTRODUCCIÓN	100
3.2 CIRCUITO ACOPLADO POR CARGA (CCD) TC237.	101
3.2.1.1 DESCRIPCIÓN DETALLADA	102
3.2.1.2 ÁREA SENSORA Y ÁREA DE ALMACENAMIENTO	102
3.2.1.3 REGISTRO SERIE	106
3.2.1.4 LECTURA Y PROCESAMIENTO DE VÍDEO	106
3.2.2 DIAGRAMA DE TIEMPOS DE TRANSFERENCIA DE CUADRO PARA EL SENSOR DE IMAGEN DE UN CIRCUITO ACOPLADO POR CARGA (CCD).	108
3.2.2.1 ELIMINACIÓN DE IMAGEN BORROSA.	110
3.2.2.2 PERIODO DE INTEGRACIÓN.	111
3.2.2.3 PERIODO DE TRANSFERENCIA PARALELA.	112
3.2.2.4 PERIODO DE LECTURA DE SALIDA.	113
3.2.2.4.1 LÍNEA DE TRANSFERENCIA.	113
3.2.2.4.2 LECTURA DE SALIDA SERIE.	115
3.3 DISEÑO DEL SISTEMA DE CONTROL DEL CCD	117
3.3.1 HARDWARE MICROCONTROLADOR AT90S1200	118
3.3.1.1 DESCRIPCIÓN DEL MICROCONTROLADOR AT90S1200	119
3.3.1.1.1 DESCRIPCIÓN DE CADA UNO DE LOS PINES DEL AT90S1200.	121
3.3.1.1.2 ARQUITECTURA DEL AT90S1200.	122
3.3.1.1.3 PILA DEL REGISTRO DE PROPÓSITO GENERAL	124
3.3.1.1.4 UNIDAD LÓGICA ARITMÉTICA (ALU)	125
3.3.1.1.5 PROGRAMACIÓN Y MODOS DE DIRECCIONAMIENTOS.	125
3.3.1.1.6 TIEMPO DE EJECUCIÓN DE INSTRUCCIÓN.	128
3.3.1.1.7 MEMORIA ENTRADA/SALIDA.	130
3.3.1.1.8 REGISTRO DE ESTADO SREG.	131

3.3.1.1.9	RESTABLECEDOR DEL SISTEMA Y MANEJO DE INTERRUPCIONES.	132
3.3.1.1.10	MODOS DE NO OPERACIÓN DEL MICROPROCESADOR.	139
3.3.1.1.11	CONTADOR TEMPORIZADOR	140
3.3.1.1.12	MEMORIA ELÉCTRICAMENTE PROGRAMABLE LECTURA/ESCRITURA.	143
3.3.1.1.13	PUERTOS DE ENTRADA/SALIDA	146
3.3.1.1.14	PROGRAMACIÓN DE LA MEMORIA RÁPIDA DEL MICROPROCESADOR	157
3.3.2	SOFTWARE	160
3.4	DISEÑO DEL SISTEMA DE ADQUISICIÓN DE DATOS	163
3.4.1	CARACTERÍSTICAS DEL CONVERTIDOR ANALÓGICO DIGITAL ADS901.	163
3.4.1.1	DESCRIPCIÓN DEL ADS901	163
3.4.1.1.1	TEORÍA DE OPERACIÓN.	164
3.4.1.1.2	SALIDA DIGITAL DE DATOS.	166
3.4.1.1.3	APLICACIONES.	167
3.4.1.1.4	REFERENCIA EXTERNA.	167
3.4.1.1.5	CONFIGURACIÓN TÍPICA.	168
3.4.1.1.6	SALIDAS DIGITALES	170
3.4.1.1.7	MODO DE BAJO CONSUMO	170
3.4.1.1.8	CONSIDERACIONES DE DESACOPLO Y TIERRA.	171
3.4.2	MEMORIA TC55V16256J/FT.	172
3.4.2.1	DESCRIPCIÓN.	172
3.4.2.2	CARACTERÍSTICAS.	172
3.4.2.3	MODOS DE OPERACIÓN.	174
3.4.2.4	NIVELES DE VOLTAJE RECOMENDADOS	174
3.4.2.5	NOMBRE DE LOS PINES	175
3.4.3	CONTROL PARA EL SISTEMA DE ADQUISICIÓN DE DATOS.	176
3.4.3.1	DESCRIPCIÓN DEL MICROPROCESADOR AT90S8515	178
3.4.3.2	DESCRIPCIÓN DE CADA UNO DE LOS PINES DEL MICROCONTROLADOR.	180
3.4.3.3	ARQUITECTURA DEL AT90S8515.	182
3.4.3.3.1	EL UART	185
3.4.3.3.1.1	TRANSMISIÓN DE DATOS.	185
3.4.3.3.1.2	RECEPCIÓN DE DATOS	188
3.4.3.3.1.3	CONTROL DEL UART.	191
3.4.4	SOFTWARE	196
3.5	ACOPLAMIENTO DE LOS MÓDULOS QUE COMPONEN EL SISTEMA DE PERCEPCIÓN REMOTA, BASADO EN UN DISPOSITIVO ACOPLADO POR CARGA (CCD).	201

3.6 RESULTADOS	206
3.7 CONCLUSIONES	217
BIBLIOGRAFÍA	223
APÉNDICE A PROBLEMAS DE RUIDO AL IMPLEMENTAR EL SISTEMA CCD	227
APÉNDICE B PROGRAMAS DE LOS MICROCONTROLADORES, EN LENGUAJE ENSAMBLADOR.	240

OBJETIVOS

- CONSTRUIR Y DISEÑAR UNA CÁMARA EN BASE A UN CCD PARA UN SISTEMA DE PERCEPCIÓN REMOTA.

-QUE DE LA PAUTA PARA UN DISEÑO MAS SOFISTICADO DE UN SATÉLITE DE PERCEPCIÓN REMOTA CONSTRUIDO POR EL LABORATORIO DE TECNOLOGÍA ESPACIAL.

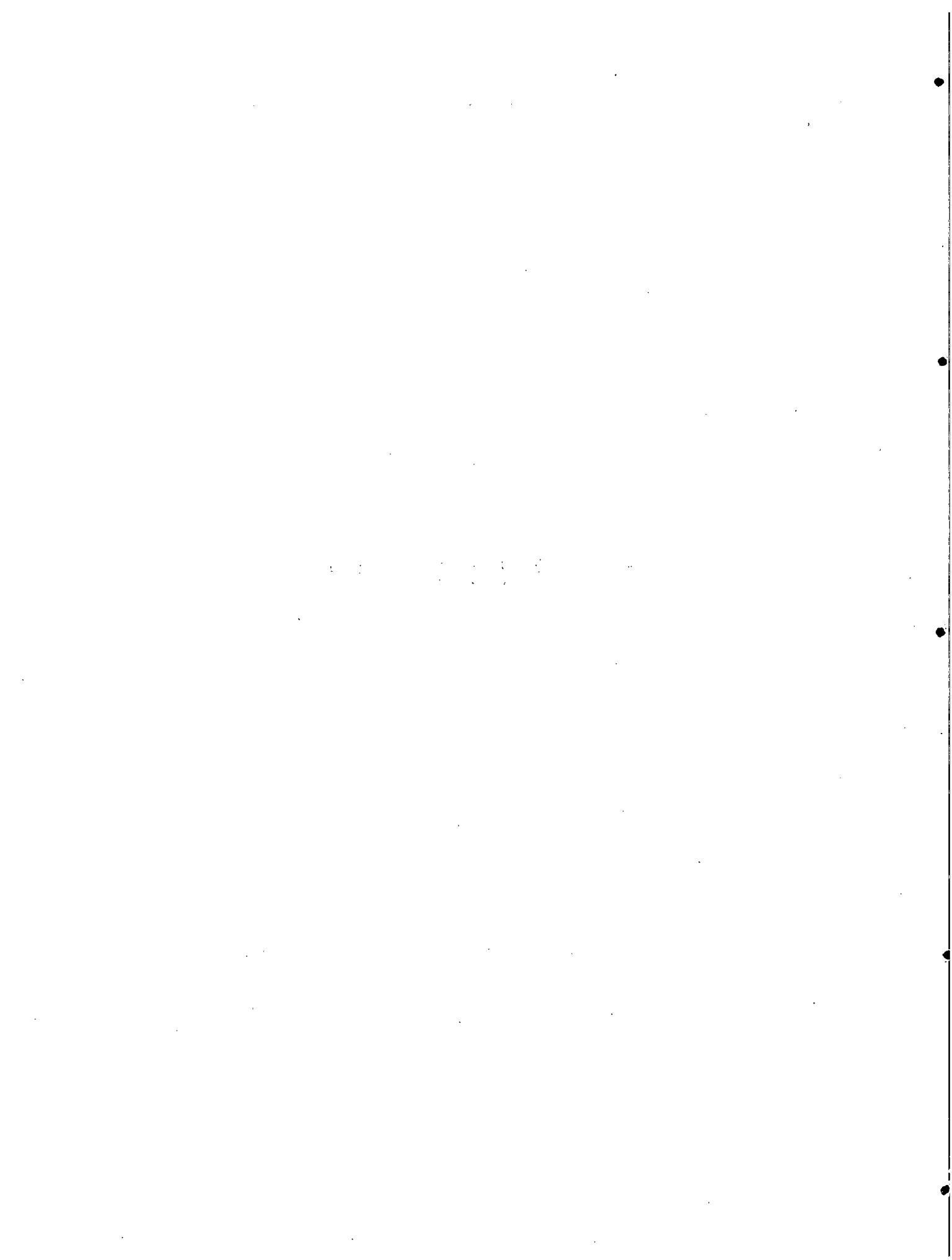
-CONOCER EL MANEJO DE DISPOSITIVOS ACOPLADOS POR CARGA (CCD).

REQUERIMIENTOS

- UTILIZAR ELEMENTOS ELECTRÓNICOS DE CALIDAD MILITAR Y ESPACIAL.
- CONTAR CON UN CCD CUYA RESOLUCIÓN SEA DE 700 x 500 PÍXELES APROXIMADAMENTE
- CONVERTIDOR ANALÓGICO DIGITAL DE 8-10 BITS
- EL SISTEMA DEBERÁ SER TOTALMENTE REPROGRAMABLE CON UN NUMERO DE LÍNEAS MÍNIMO.
- TENER UN CONSUMO MÁXIMO DE 20 WATTS
- CONTAR CON UN DISPOSITIVO DE ENCENDIDO/APAGADO
- EL SISTEMA SE ALIMENTARA CON 3.3 VOLTS
- TENER LA CAPACIDAD DE EXPANDIR LA MEMORIA DE DATOS (ACTUALMENTE CUENTA CON LA CAPACIDAD DE 10M)

CAPITULO I

TEORÍA GENERAL DE LA PERCEPCIÓN REMOTA



1.1 INTRODUCCIÓN

El objetivo de este trabajo es el diseño y construcción de una cámara en base a un CCD (Dispositivo acoplado por carga), para un sistema de percepción remota. La información generada por la cámara CCD, será almacenada por un sistema de adquisición de datos cuya capacidad en etapa de prototipo es de 1M x 16 bits. La resolución de la cámara es de 680 x 500 pixeles. Esta cámara será implementada en la siguiente generación de satélites construidos por el Laboratorio de Tecnología Espacial y la empresa Rusa Lavoskin.

La idea principal de que la Universidad Autónoma Nacional de México, cuente con un satélite de percepción remota, es debido a los altos costos de las imágenes en el mercado mundial.

El proyecto de construir un satélite de percepción remota es ambicioso y costoso por lo que se ha pedido ayuda a otras instituciones gubernamentales y privadas para su construcción. Se espera tener dicho satélite en un periodo de 2 a 3 años.

Durante el capítulo I se verán algunos conceptos generales que requiere la percepción remota. Dicha información fue recopilada de diferentes documentos o libros acerca del tema de percepción remota. A lo largo del trabajo escrito observara un paréntesis cuadrado [] el cual indica el libro del cual fue sustraída la información.

Primeramente se da una remembranza del concepto de percepción remota, después una breve explicación de la física de la misma. Como el comportamiento de agua, tierra y vegetación en el espectro visible. Una gráfica muy importante es la figura 1.7 donde se resume el comportamiento de los elementos antes mencionados en el espectro. A partir de ella podemos darnos cuenta el tipo de sensor que se requiere según la aplicación que se desee.

Finalmente se da una explicación del funcionamiento del CCD físicamente y eléctricamente.

1.2 BOSQUEJO HISTÓRICO

Si a la ciencia de la percepción remota se le asocia tanto con obtención de registros como de observaciones, es posible decir que la era de la percepción remota nace con la invención de la fotografía en 1826. Es cierto que los telescopios fueron inventados mucho antes del siglo XIX, pero es sólo hasta la primera mitad de ese siglo que existe la posibilidad de registrar permanentemente de alguna manera las observaciones que el hombre hace a su medio ambiente por medios artificiales. El potencial de la fotografía es rápidamente apreciado especialmente para registrar escenas de especial significado para el observador. Se inventan nuevas cámaras y tipos de películas permitiendo al hombre extender su campo de visión más allá del pequeño espectro de luz visible. El ansia de búsqueda en nuevos campos como el espectro de radiaciones hace que la investigación se centre en el análisis de energías acústicas, químicas, gravitatorias y radioactivas, todo esto estimulado militarmente por las Guerras mundiales, sobre toda la segunda.

Es en 1960 que se hace referencia por primera vez, con el nombre de percepción remota a un campo muy específico de estudio. A partir de entonces ha sido un punto de despegue con mucho impulso aportado por la era espacial y la carrera interplanetaria de los Estados Unidos con la extinta Unión Soviética. En particular, la Administración Nacional de Aeronáutica y del Espacio (NASA, del inglés: National Aeronautic and Space Administration) ha jugado un papel muy importante en lo que se refiere a la accesibilidad de la información proporcionada por sensores remotos, principalmente colocados en satélites.

La percepción remota espacial comienza en el periodo de 1946 a 1950 cuando pequeñas cámaras eran montadas en cohetes V-2 que sobrevolaban las áreas de pruebas militares en Nuevo México. sin embargo, las fotografías logradas por ese medio eran de una calidad muy baja principalmente porque esas misiones no habían sido diseñadas para fines fotogramétricos.

Los esfuerzos iniciales que apuntaron a la captación de imágenes de la superficie de la Tierra desde el espacio fueron invenciones incidentales gracias al

crecimiento de la tecnología dedicada al desarrollo de satélites meteorológicos. Comencemos con el TIROS-1 (del inglés Television and InfraRed Observation Satellite, Satélite de Observación de Televisión e Infrarojo) en 1960, los satélites que predecían el tiempo enviaban imágenes muy burdas de patrones de nubes y virtualmente vistas indescifrables de la superficie terrestre. Con el refinamiento de los sensores remotos a bordo de los satélites meteorológicos, las imágenes de las características tanto atmosféricas como terrestres se vuelven mucho más claras. Eventualmente, los meteorólogos empezaron estudios intensivos de áreas terrestres para coleccionar datos de agua, nieve y hielo.

Los programas de la NASA en los 60's dan un gran proyección a la percepción remota al través de los proyectos MERCURY, GEMINIS y APOLLO. El 5 de Mayo de 1961. Alan B. Shepard, Jr. realiza un vuelo suborbital a bordo de una nave Mercury durante 15 minutos en el que son tomadas 150 excelentes fotografías con una cámara Mauer de 70 mm, una cámara Hasslblad especialmente modificada con lente de 80mm es adaptada para todos los proyectos geminis, particularmente por el programa GT-4 el cual incluye el primer experimento formal de fotografía desde el espacio específicamente dirigido a estudios geológicos. La cobertura logra construir un mosaico de fotografías superpuestas del suroeste de Los Estados Unidos, norte de México y otras áreas de Norteamérica, África y Asia: Dichas imágenes conllevan a nuevos descubrimientos tectónicos, vulcanológicos y geomorfológicos. [6]

Después del éxito del programa geminis, misiones subsecuentes incluyen una serie de experimentos similares enfocados a investigar varios fenómenos geográficos y oceanográficos. Una vez terminadas las misiones se encuentran que se tienen alrededor de 1,100 fotografías en color de alta calidad de la superficie de la tierra.

En la segunda mitad de la década de los 60 la serie de satélites SURVEYOR es diseñada para evaluar sitios de posibles alunizajes para misiones tripuladas posteriores (Apollo). El Surveyor 7 envía a la Tierra 21038 imágenes de televisión desde su sitio de alunizaje.

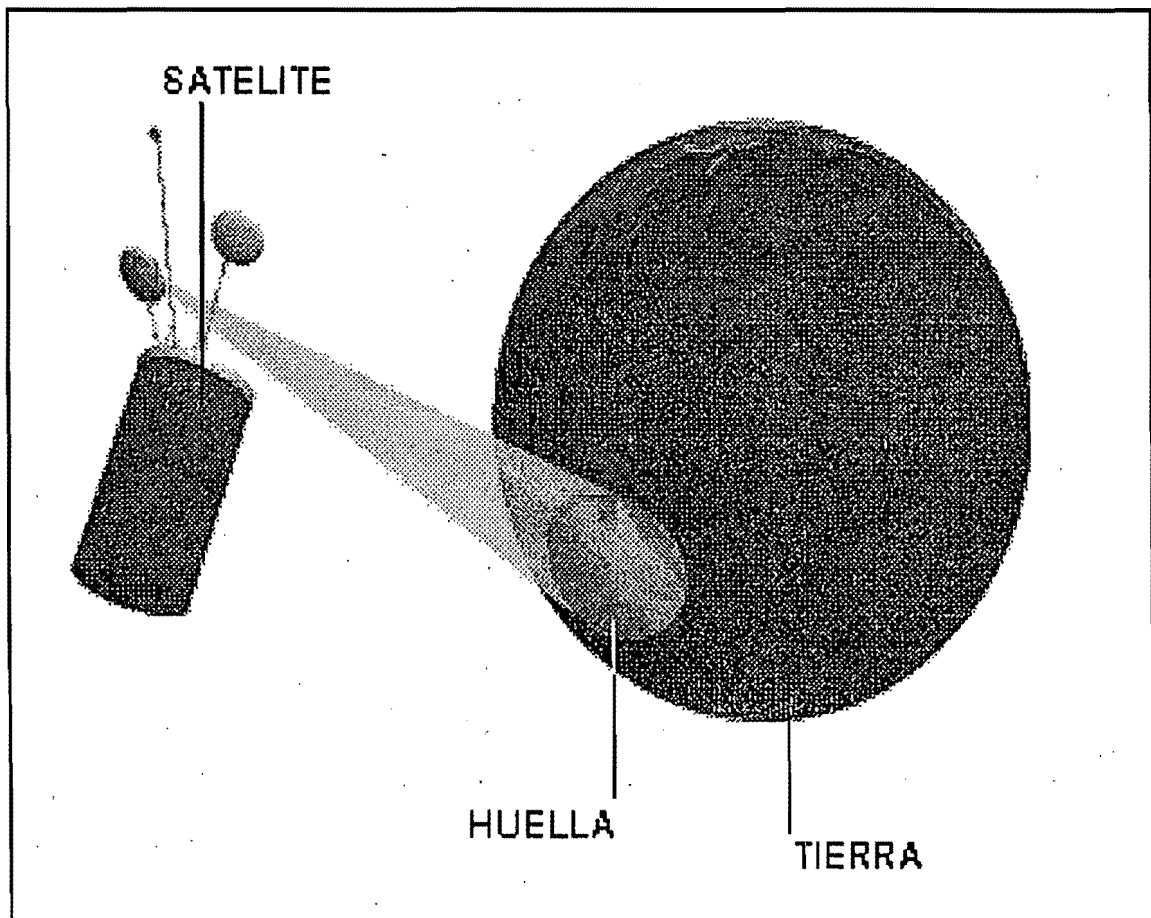
El MARINER 4, lanzado en 1964 envía 22 imágenes de Marte que toma durante su paso por el planeta. Esta es la primer misión espacial en utilizar un sistema de imágenes totalmente digital. La nave manda los datos a una velocidad aproximada de 8 bits por segundo. La posterior misión Mariner 9 (1971), es la primera en poner un satélite en la órbita de otro planeta, enviando a la Tierra 7000 imágenes de Marte que son después utilizadas para construir mapas de todo el planeta, por primera vez en la historia. [6]

Dos naves Voyager son lanzadas en 1977 en trayectorias diseñadas para pasar por Júpiter y Saturno (y sus satélites) lo más cerca posible, durante 1979, 80 y 81. El proceso digital de imágenes por computadora es utilizado para obtener el primer acercamiento a color de los dos planetas, y juega un papel preponderante en el descubrimiento del nuevo satélite joviano Jovian, al igual que descubrir un anillo alrededor de Júpiter y analizar la compleja estructura de los anillos de Saturno. Dicho proceso digital permite realizar una secuencia de fotografías que dan movimiento a las características atmosféricas de Júpiter.

Ahora bien en lo concerniente a sistemas orbitales terrestres, la serie de satélites conocidos actualmente como LANDSAT, evocaron conceptualmente las observaciones fotográficas de los vuelos orbitales de Mercury y Géminis. Los datos obtenidos en estos vuelos tripulados, dieron una idea de lo práctico que resultaba el observar a la Tierra desde una órbita espacial, lo que ahora se conoce como observación de recursos terrestres. Estas observaciones y las ideas que siguieron, llevaron a la NASA a desarrollar un programa de satélites originalmente conocido como ERTS-1(Satélite de Recursos terrestre); posteriormente llamado LANDSAT 1, cuyo lanzamiento ocurre el 23 de julio de 1972. Las imágenes tomadas por Landsat han estado disponibles al público durante muchos años. Algunos países han instalado sus propias estaciones telemétricas de recepción para procesar imágenes Landsat. Landsat 1 es retirado en 1978. Landsat 2 se lanza en 1975 y Landsat 3 en 1978. Landsat 2 es desactivado en 1979 vuelto a activar en Junio de 1980 después de múltiples problemas de operación de Landsat 3. [6]

Nasa también opera el satélite SEASAT a finales de los 70, adquiriendo imágenes de radar de alta resolución y apertura sintética durante 90 días de período operacional.

En la segunda mitad de la década de los 80's se lanza el primero de una serie de satélites franceses para la observación de la tierra. Estos satélites llamados SPOT son actualmente una fuente muy importante de imágenes de percepción remota por su alta resolución tanto espacial como radiométrica.

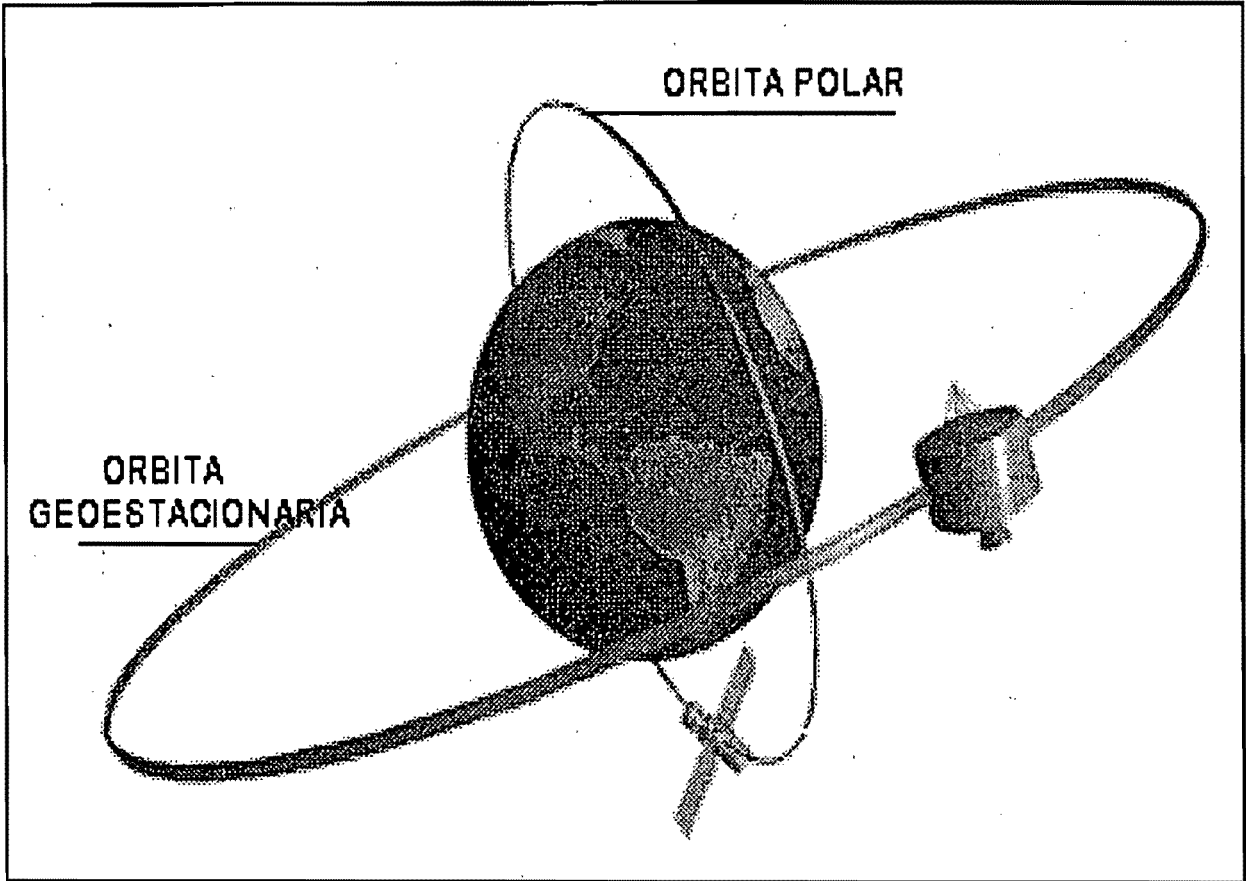


1.3 CONCEPTOS ORBITALES

Existe una altitud mínima a la cual colocar un satélite para que su período de operación sea rentable, esta altitud se encuentra a los 450 Kms. Para que el satélite opere de 1 a 5 años por lo menos. La órbita real de los satélites de percepción remota no tripulados se encuentran entre los 800 y los 1500, aunque algunos operan hasta 30000 Km. de altitud. Los del primer grupo tienen órbitas polares o cercanas a los polos, son llamados síncronos solares por que cruzan el Ecuador a la misma hora cada día. El segundo grupo son en su mayoría geoestacionarios (tienen el mismo período de rotación que la tierra y aparecen como suspendido en un punto fijo seleccionado previamente).

Aunque todas las órbitas de los satélites son elípticas algunas veces es deseable, por motivos de observación, que la órbita sea casi circular, por ejemplo, el satélite NOAA-6 (Administración Nacional Oceánica y atmosférica) tenía un apogeo (punto más alejado de la Tierra) de 826 km. y un perigeo (punto más cercano a la Tierra) de 810 Km.

Los satélites de observación de órbitas bajas están catalogados en tres grupos: los que tienen órbita ecuatorial, los que tienen órbita polar y los que tienen órbita oblicua (casi polar), estos últimos pueden girar en dirección del movimiento de rotación de la Tierra (E-W), o en sentido inverso (W-E)-también llamados retrogrados. La inclinación de la órbita está especificada en términos del ángulo entre el plano de ascenso del satélite y el ecuador. Dado que la Tierra no es una esfera, ejerce una influencia de giroscopio sobre los satélites de órbita oblicua, esto es, actúa como aceleradora cuando el satélite gira en sentido de la rotación, o bien frena al satélite cuando este es retrogrado. Tal efecto también es causado por el sol sobre la Tierra (ya que esta actúa a su vez como satélite del sol), y lógicamente sobre el satélite.



1.4 LA FÍSICA DE LA PERCEPCIÓN REMOTA

La luz visible es sólo una de muchas formas de energía electromagnética. Otras formas familiares son las ondas de radio, el calor, los rayos ultravioletas y los rayos X. La teoría de ondas estudia el comportamiento de tales radiaciones. La figura 1.2 muestra una onda electromagnética viajando en forma armónica y senoidal a la velocidad de la luz, c . La distancia entre dos picos superiores o inferiores de una onda se le llama longitud de onda, y esta representada por λ , y al número de picos que pasan por un punto fijo en una unidad de tiempo se le llama frecuencia f . Las ondas obedecen a la ecuación general [4] [5]

$$c = \lambda f$$

ecuación 1.1

c en el vacío es una constante ($3 \times 10^8 \text{ m/s}$), mientras que en otros medios $c \rightarrow v$ donde también $v = f \lambda$. Tanto la frecuencia como la longitud de cualquier tipo de onda están relacionadas inversamente, y cada una de ellas caracteriza explícitamente un cierto tipo de onda. En percepción remota lo normal es caracterizar las ondas electromagnéticas por su posición dentro del espectro electromagnético FIG 1.3. La unidad usada para medir las longitudes de onda del espectro es la micra (μm). Una micra equivale a 10^{-6} metros [1]

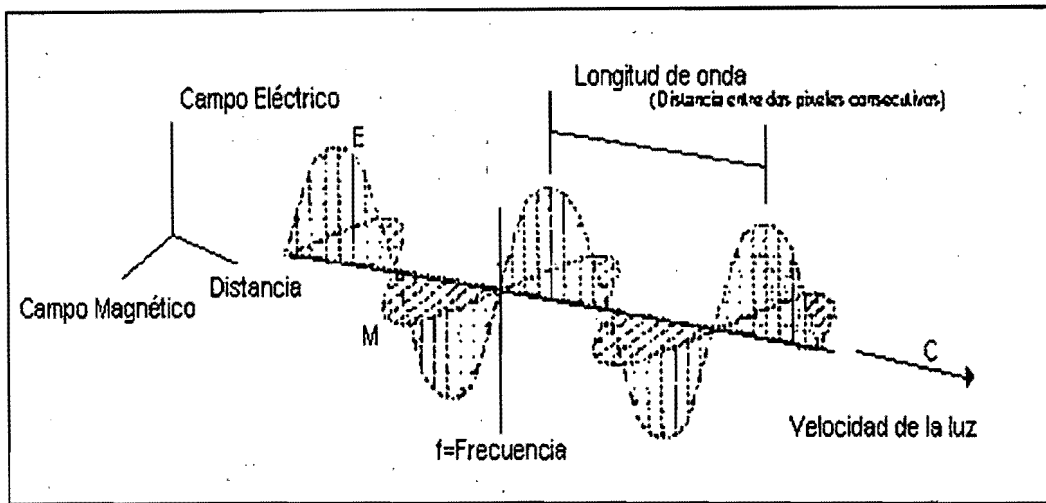


FIGURA 2.2 ONDA ELECTROMAGNÉTICA Y SUS COMPONENTES

Aunque a la banda del espectro se les asigna generalmente un nombre (por conveniencia), no existe una frontera bien definida entre dichas regiones también debe notarse que el espectro electromagnético es continuo y está dividido, simplemente por comodidad, en cambios de magnitud en potencias de 10, por eso es común el uso de gráficas logarítmicas para representarlo. La parte visible del espectro es extremadamente pequeña dado que la sensibilidad espectral del ojo humano se extiende solamente desde alrededor de $0.4\mu\text{m}$ hasta cerca de $0.7\mu\text{m}$. De los colores primarios, el azul se encuentra en el rango aproximado de 0.4 a $0.5\mu\text{m}$, el verde de 0.5 a $0.6\mu\text{m}$ y el rojo de 0.6 a $0.7\mu\text{m}$. La región ultravioleta se extiende hacia la parte corta del espectro y la infrarroja (tanto reflejada como térmica) hacia la parte larga del mismo. Hacia la parte larga se encuentran las microondas (de 1mm hasta 1m).

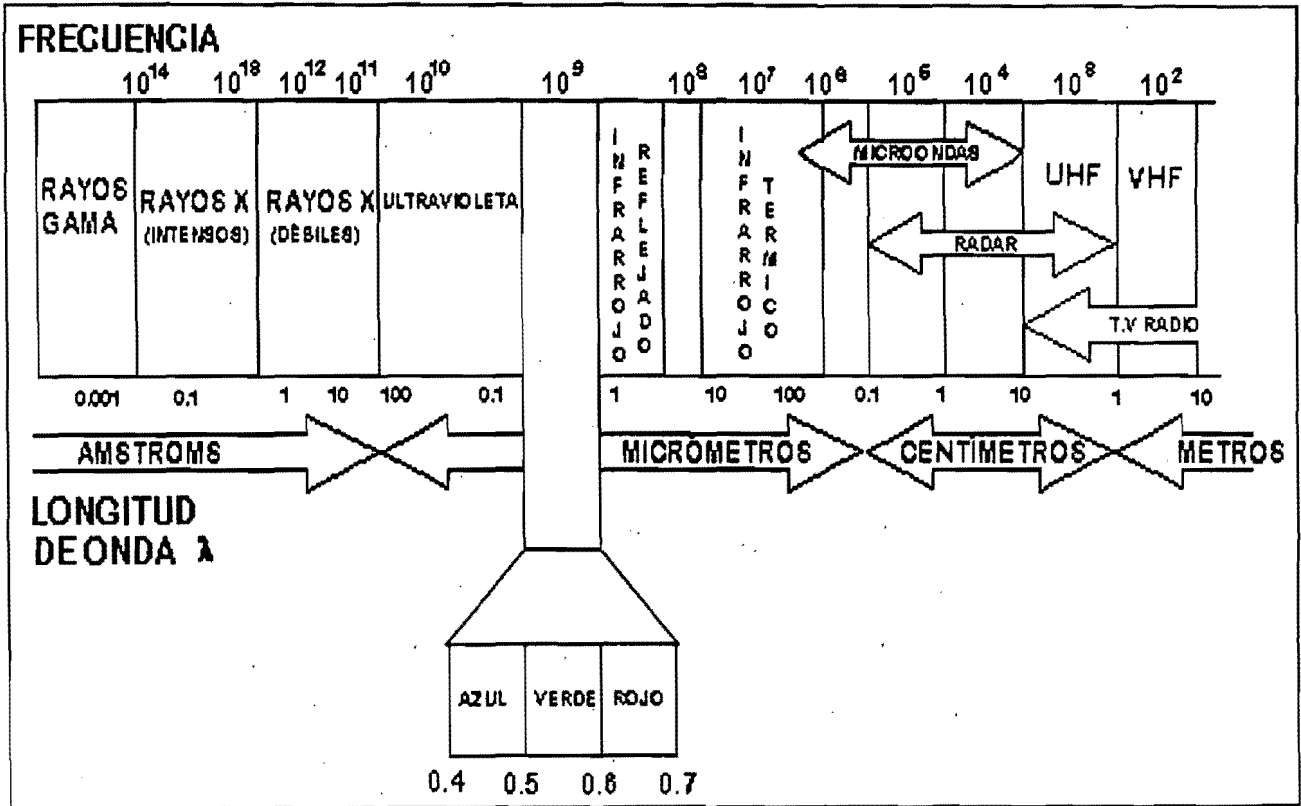


FIGURA 1.3 ESPECTRO ELECTROMAGNÉTICO.

Gracias a la teoría cuántica, podemos calcular la cantidad de energía transportada por un fotón, siempre que se conozca su frecuencia: [2] [5]

$$Q=hf$$

ecuación 1.2

donde

Q es la energía radiante de un fotón Joules

f es la frecuencia

h es la constante de Planck (6.6×10^{-34} Js)

si sustituimos en la ecuación 1.1 podemos así mismo expresar: [5] [2]

$$Q=h(c/\lambda)$$

ecuación 1.3

lo que significa, en definitiva, que a mayor longitud de onda o menor frecuencia el contenido energético será menor y viceversa. Esto implica que la radiación en longitudes de ondas largas es más difícil de detectar que aquellas centradas en longitudes cortas, de ahí que las primeras requieren más sofisticados medios de detección.

De acuerdo a la formula 1.3, la cantidad de energía que contiene un flujo radiante es inversamente proporcional a su longitud de onda. Esta relación entre el flujo de energía y longitud de onda, puede establecerse con mayor rigor gracias a la ley de Planck: [2]

$$M_{n\lambda} = \frac{2\lambda hc^2}{\lambda^5 \{ \exp(hc / \lambda kT) - 1 \}}$$

ecuación 1.4

donde $M_{n\lambda}$ es la emitancia radiactiva espectral de un cuerpo a una determinada longitud de onda λ ; h es la constante de Planck ; k , la constante de Boltzman (1.38×10^{-23} Ws²/k); c , la velocidad de la luz y T la temperatura absoluta de un cuerpo negro (en Kelvin, K), esta formula se puede simplificar sustituyendo algunos términos por constantes: [2]

$$M_{n\lambda} = \frac{c_1}{\lambda^5 \{ \exp(c_2 / \lambda T) - 1 \}}$$

ecuación 1.5

donde c_1 puede sustituirse por 3.74×10^{-16} W m² y c_2 por 1.44×10^{-2} mk.

En pocas palabras, la fórmula de Planck nos señala que cualquier objeto por encima del cero absoluto (-273 °C) radia energía, y que ésta se incrementa con la temperatura. A la vez, a mayor temperatura, ese cuerpo radiará con más intensidad en longitudes de ondas más cortas. De esta formula podemos

reconstruir la curva de emitancia de un cuerpo negro a distintas temperaturas. figura 1.4. La gráfica es muy interesante para conocer el comportamiento espectral de un objeto, siempre que conozcamos su temperatura y su emisividad; esto es; su grado de similitud con un cuerpo negro. [4]

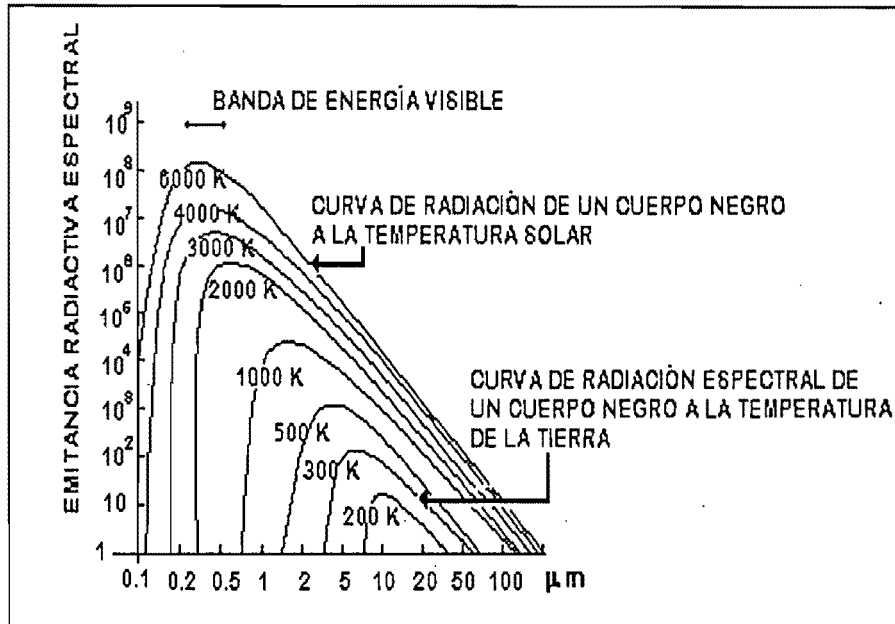


FIGURA 1.4 CURVA DE EMITANCIA RADIATIVA DE UN CUERPO NEGRO A DISTINTAS TEMPERATURAS

A partir de la fórmula de Planck puede calcularse la longitud de onda a la que se produce la máxima emitancia de un cuerpo negro conociendo su temperatura (T) en Kelvin. Esta es la llamada ley del desplazamiento de Wien: [2]

$$\lambda_{\max} = 2898 \mu mK / T$$

ecuación 1.6

que tiene una gran importancia para seleccionar la banda más conveniente para detectar un determinado fenómeno, siempre que se conozca su temperatura. Por ejemplo, en el caso de un incendio forestal, teniendo en cuenta que la temperatura

de combustión se sitúa entre 275 y 420 °C, la ley de Wien nos permite situar entre 5.28 y 4.30 μm (infrarrojo medio) la banda espectral más adecuada para su detección. Por su parte el sol-con una temperatura radiante próxima a los 5700 °C presenta su máxima emitancia en la región del espectro visible (0.4 a 0.7 μm). En definitiva, cuanto más caliente esté el objeto emisor más radiará a longitudes de onda más cortas.

Acumulando la emitancia espectral de un cuerpo negro para todas las longitudes de onda, podemos calcular el total de energía que radia por unidad de superficie, gracias a la ley de Stefan-Boltmann: [2]

$$M_n = \sigma T^4$$

ecuación 1.7

donde

σ es la constante de Stefan-Boltmann ($5.67 \times 10^{-8} \text{ Wm}^{-2} \text{ K}^{-4}$), y T la temperatura en Kelvin. Gracias a esta fórmula, resulta evidente que la emitancia global de un objeto es una función de su temperatura, y que pequeños cambios en ésta suponen notables modificaciones en la emitancia radiante. Por otra parte, conociendo la temperatura de un objeto emisor, podemos también estimar la irradiación incidente sobre el sensor, por lo tanto emitancia e irradiancia son funcionalmente equivalentes.

Hasta aquí, hemos supuesto que las superficies naturales se comportan como cuerpos negros, lo cual es una exagerada simplificación. Por ello, se han de corregir las fórmulas anteriores añadiendo un nuevo parámetro, la emisividad, de acuerdo a la ley de Kirchoff: [2]

$$M = \epsilon M_n$$

ecuación 1.8

La emisividad ya se definió como el grado de similitud entre la emitancia radiante de un objeto y la que se presentaría en un cuerpo negro a la misma temperatura. Con este nombre se indica un emisor perfecto, esto es, un objeto que absorbe y emite toda la energía que recibe. También se habla de cuerpos blancos o reflectores perfectos, cuando no absorben nada de la energía incidente, sino que la reflejan por completo (emisividad =0). Asimismo, se denominan cuerpos grises a aquellos objetos que absorben y emiten de forma constante en distintas longitudes de onda (emisividad constante). Cuando la emisividad varía con la longitud de onda, se habla de radiadores selectivos, son los más frecuentes en la naturaleza. gracias a ese comportamiento particular, pueden discriminarse de otro tipo de superficies en el infrarrojo térmico.

A partir de las ecuaciones 1.4 a 1.8 podemos estimar la emitancia total y espectral de un objeto conociendo su temperatura absoluta, siendo aquella tanto mayor cuanto más alta sea ésta. En definitiva la energía emitida desde un objeto es primeramente una función de su temperatura. Pequeños cambios en ésta suponen una modificación sensible de la emitancia total, de acuerdo a la ecuación 1.7. Además conociendo la temperatura de un objeto o cubierta de interés- y dado que pueda estimarse su emisividad-, puede determinarse la banda del espectro que resulte más idóneo para su discriminación.

La mayoría de los sistemas de percepción operan en una o varias bandas del espectro: la visible, la infrarroja refleja, la infrarroja térmica y las microondas.

1.4.1 CARACTERÍSTICAS DE LA RADIACIÓN ENERGÉTICA EN EL ESPECTRO ÓPTICO.

Se llama dominio óptico del espectro a aquel grupo de longitudes de onda directamente dependientes de la energía solar.

El sol se encuentra a una temperatura radiante próxima a los 6000 K. Esto implica, según la ley de Wien, que su máxima emitancia espectral se produce en torno a las 48 μm , coincidente con el color verde apreciado por nuestros ojos. La curva espectral de la radiación solar se asemeja bastante a la de un cuerpo negro a esa temperatura, tal como aparece en la fig. 1.5. En esta gráfica se observa cómo el sol presenta una banda de elevada emitancia entre 0.3 μm , reduciéndose en valores más altos y más bajos de este sector por efecto de la atmósfera, a esa banda se le denomina dominio óptico del espectro y constituye la región de mayor interés para la observación remota de la superficie terrestre. [5] [1]

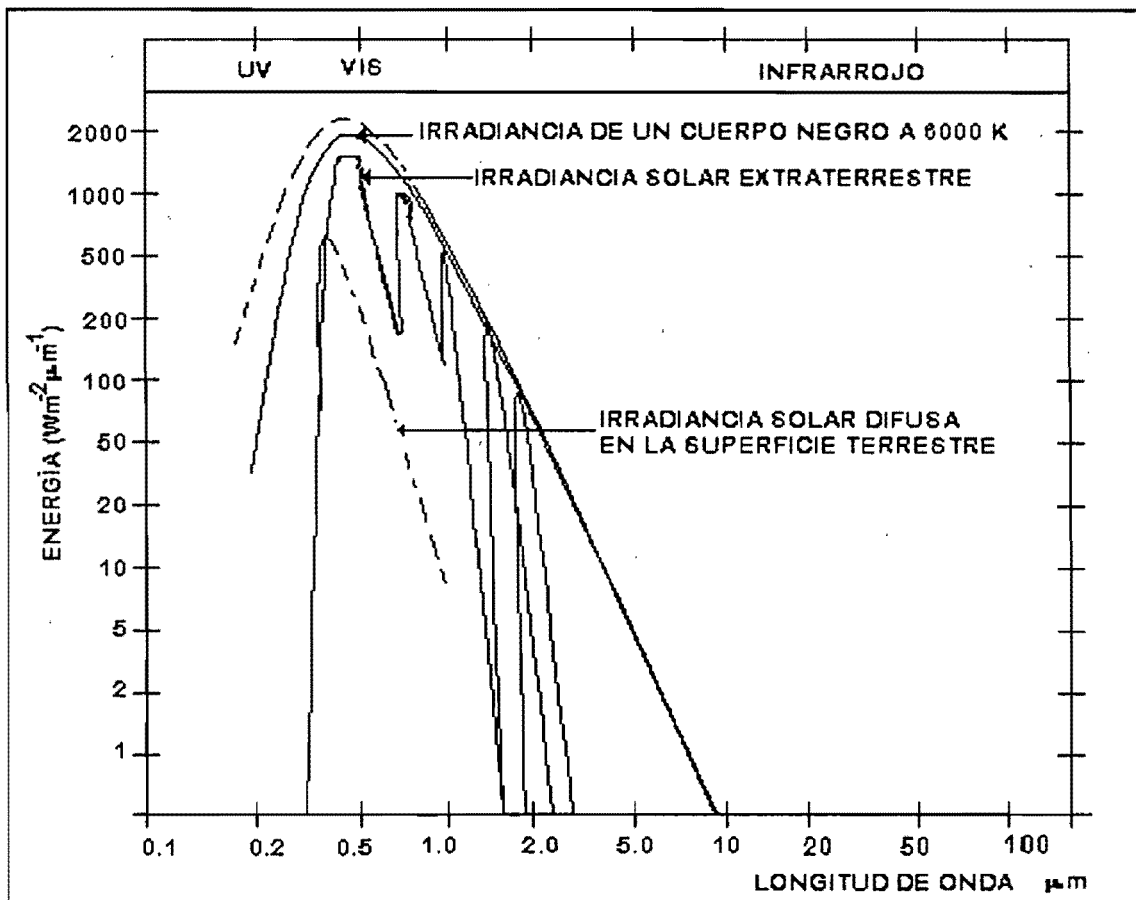


FIGURA 1.5 CURVA DE EMITANCIA RADIATIVA DEL SOL.

La radiación que recibe la superficie terrestre puede descomponerse en tres términos fig 1.6: [1]

$$\phi_i = \phi_r + \phi_a + \phi_t$$

ecuación 1.9

Esto es, el flujo incidente sobre una superficie es reflejado, transmitido o absorbido. Resulta conveniente expresar esta fórmula en unidades relativas. Para ello, basta dividir cada término de la expresión anterior por ϕ_i :

$$\frac{\phi_i}{\phi_i} = \frac{\phi_r}{\phi_i} + \frac{\phi_a}{\phi_i} + \frac{\phi_t}{\phi_i}$$

ecuación 1.10

o lo que es lo mismo: [1]

$$l = \rho + \alpha + \tau$$

ecuación 1.11

En definitiva, la suma de la reflectividad y transmisividad ha de ser igual a uno. La relación entre las tres magnitudes no es constante con la longitud de onda, por tanto, en términos más rigurosos, debería expresarse como: [1]

$$l = \rho_\lambda + \alpha_\lambda + \tau_\lambda$$

ecuación 1.12

La proporción del flujo incidente que es reflejado, absorbido y transmitido depende de las características de la superficie que se observa.

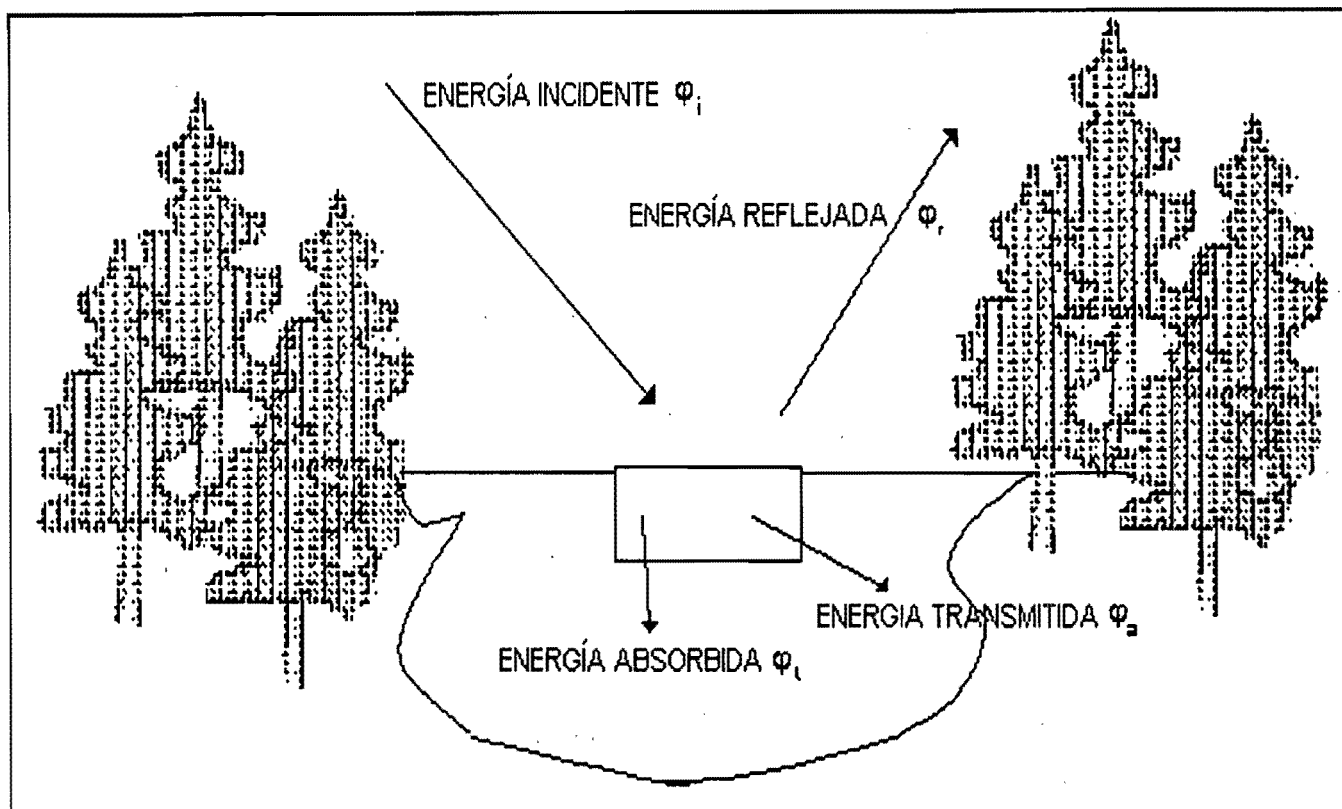


FIGURA 1.6 RELACIÓN ENTRE EL FLUJO INCIDENTE Y REFLEJADO

A partir de medidas de laboratorio, se han obtenido unas curvas de reflectividad espectral para las principales cubiertas terrestres fig. 1.7 [1]. Como puede observarse, algunas tienden a presentar una respuesta uniforme en distintas longitudes de onda, mientras otras ofrecen un comportamiento mucho más selectivo. La nieve presenta una reflectividad alta y constante, pues refleja la mayor parte de la energía incidente a distintas longitudes de onda. Por el contrario, el agua absorbe la mayor parte de la energía que recibe, tanto más nos situamos en longitudes de ondas mayores. Por su parte, la vegetación presenta un comportamiento muy cromático, con bajos valores de reflectividad en el espectro visible y más elevados en el infrarrojo cercano.

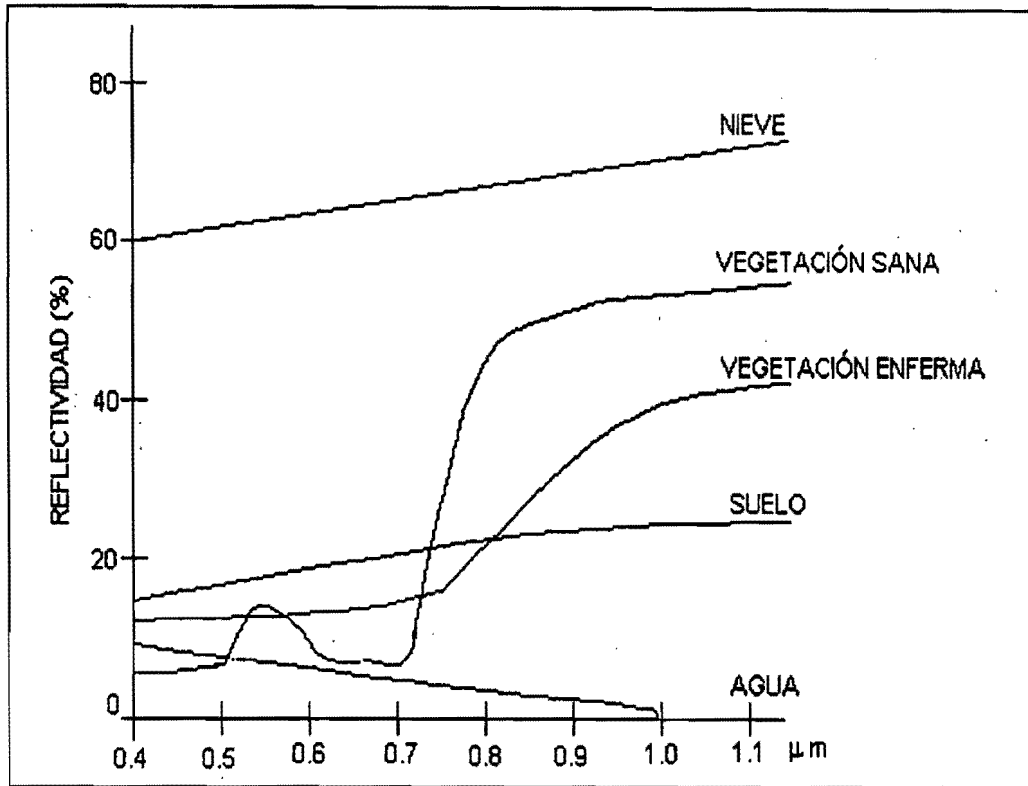


FIGURA 1.7 SIGNATURAS ESPECTRALES TÍPICAS DE DISTINTAS CUBIERTAS.

Es importante considerar que el flujo de energía recibido por el sensor no sólo depende de la reflectividad de la cubierta, sino también de otros factores externos. Los más importantes son:

- 1.-Las condiciones atmosféricas.
- 2.-El emplazamiento de la cubierta.
- 3.-La geometría de la observación.

En cuanto a las condiciones de observación, conviene tener presente que la cantidad de energía que llega al sensor depende del ángulo con que la superficie refleje la energía incidente, así como del que formen el haz incidente con la posición del sensor. Esta geometría de observación está estrechamente ligada a la rugosidad que presenta la superficie. Así, pueden distinguirse dos tipos de cubierta fig 1.8. aquellas que reflejan la energía con el mismo ángulo del flujo incidente (especulares) y aquellas que lo reflejan uniformemente en todas las

direcciones(lambertianas). La mayor parte de las cubiertas tienden a comportarse de modo intermedio entre ambas situaciones, en función de sus características y de la longitud de onda en la que se trabaje. Si la longitud de onda es pequeña, las rugosidades del terreno tenderán a difundir mucho más la energía incidente que si se trata de longitudes de onda mayores, en donde esas mismas partículas pueden no impedir un comportamiento especular. En el espectro visible, por ejemplo, sólo el agua en calma presenta un carácter casi especular, mientras el resto de las cubiertas tienden a ofrecer un comportamiento difusor. [1]

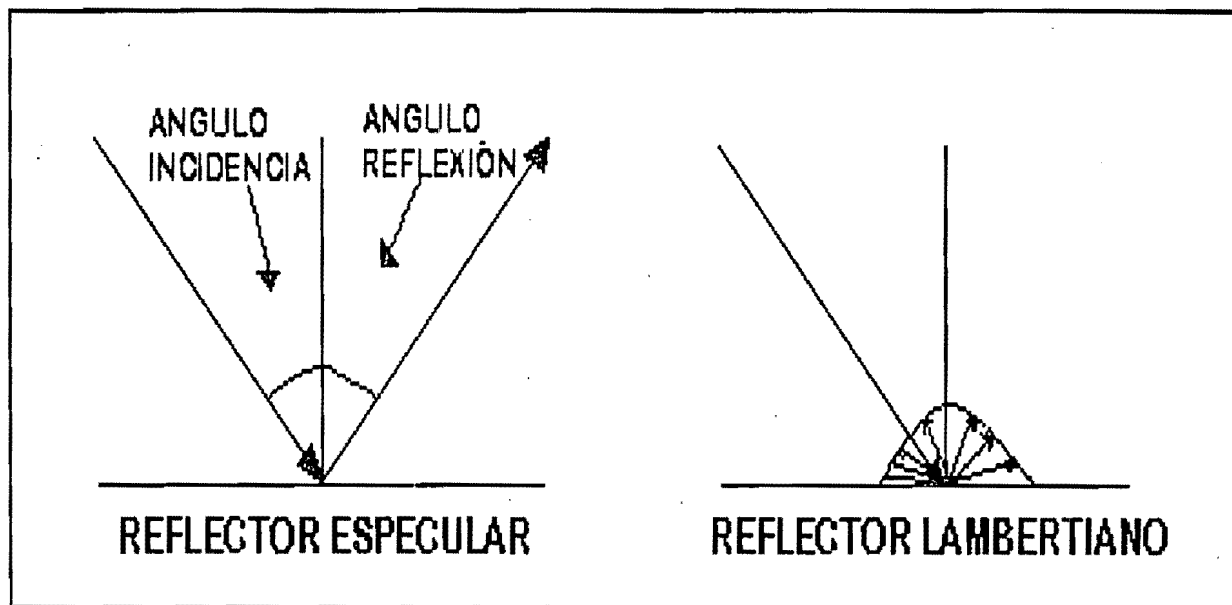


FIGURA 1.8 SUPERFICIES ESPECULARES Y LAMBERTIANAS.

El comportamiento de una cubierta en el espectro visible está influido no sólo por sus propias características, sino también por una serie de factores externos que modifican lo que podríamos llamar su comportamiento espectral teórico.

Algunos de estos factores son figura.1.9 :

- 1.- Ángulo de iluminación solar, muy dependiente de la fecha del año y del momento de paso del satélite. (Figura 1.9.1)
- 2.-Modificaciones que el relieve introduce en el ángulo de iluminación. (Figura 1.9.2)
- 3.- Influencia de la atmósfera, especialmente en lo que se refiere a la dispersión selectiva en distintas longitudes de onda. (Figura 1.9.3)
- 4.-Variaciones medio-ambientales en la cubierta: asociación con otras superficies, homogeneidad que presenta, estado fenológico, etc. (Figura 1.9.4)
- 5.- Ángulo de observación, relacionado con la órbita del satélite y con las características del sensor. (Figura 1.9.5)

En resumen, las distintas cubiertas de la superficie terrestre no tienen un comportamiento espectral único y permanente, que coincida con sus curvas de reflectividad espectral y permitan reconocerlas sin confusión frente a otras superficies. Por el contrario, en torno a un comportamiento tipo, que denominamos *signatura espectral*, debida a los factores ya comentados y que dificulta en última instancia su discriminación de otras superficies. [1]

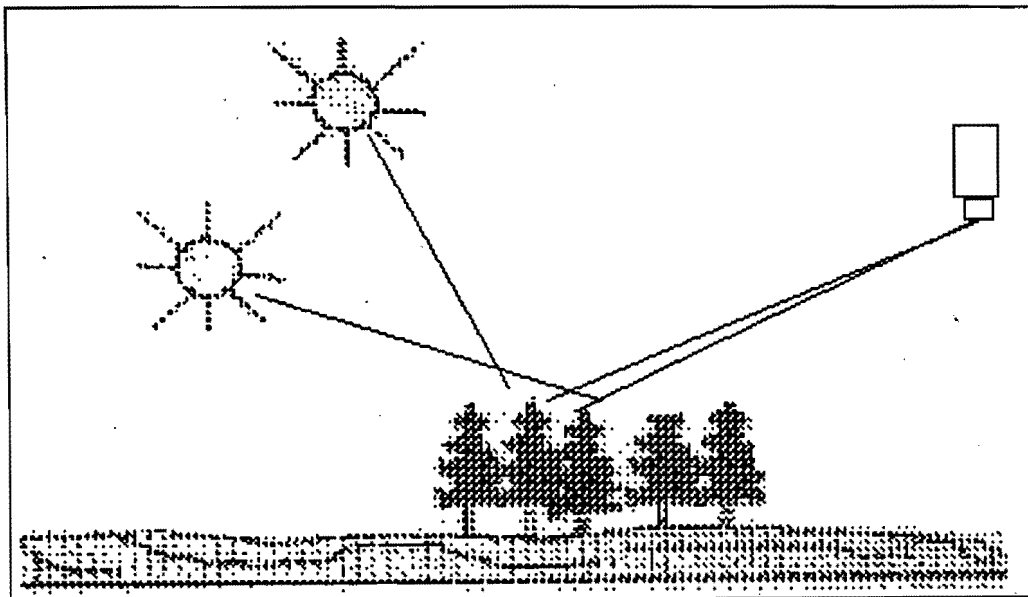


FIGURA 1.9.1

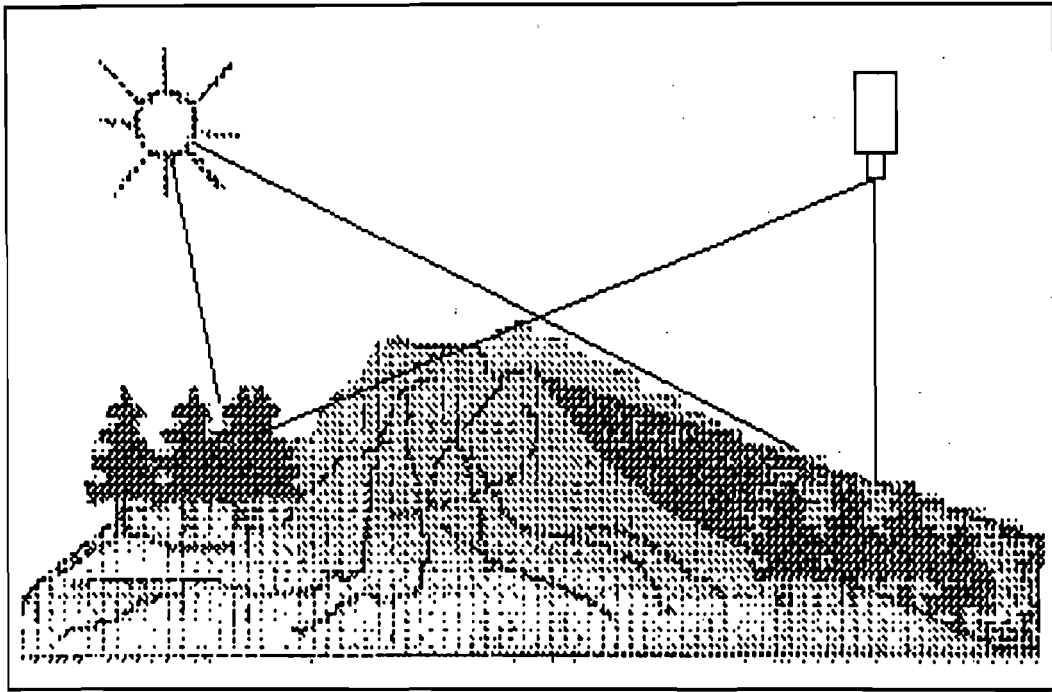


FIGURA 1.9.2

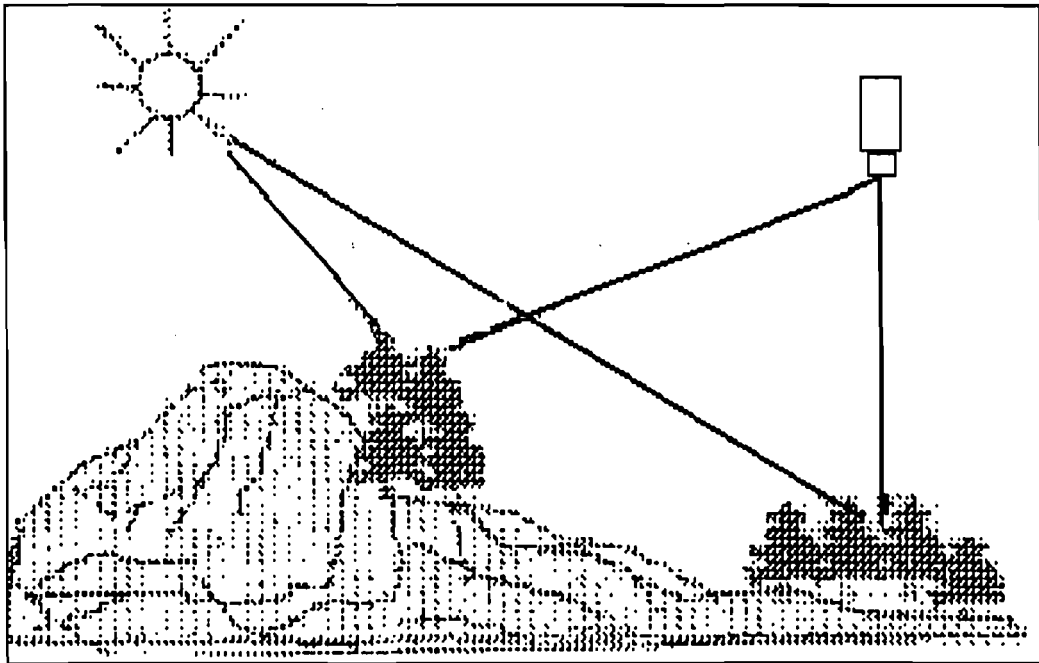


FIGURA 1.9.3

FIGURA 1.9.5

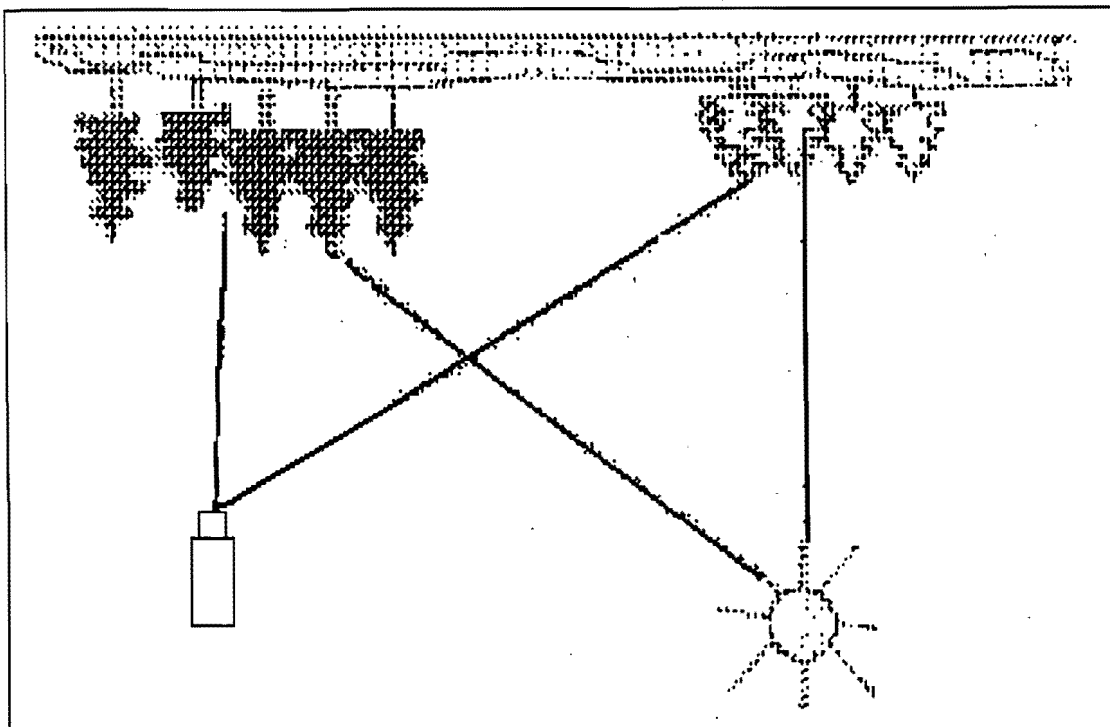
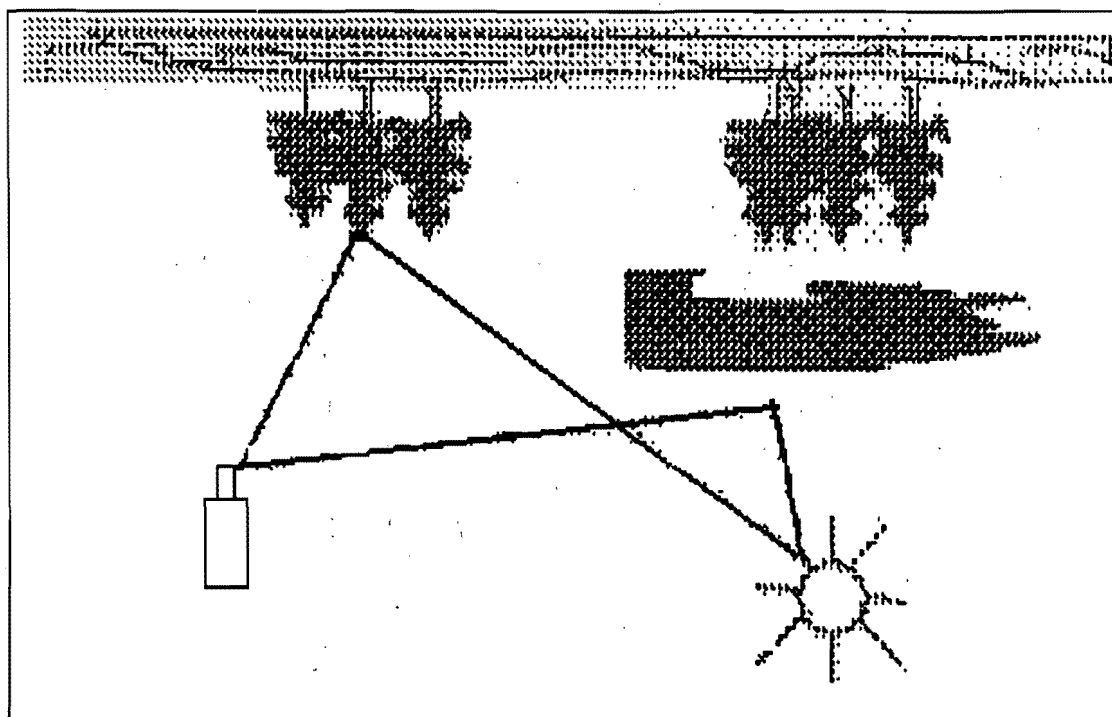


FIGURA 1.9.4



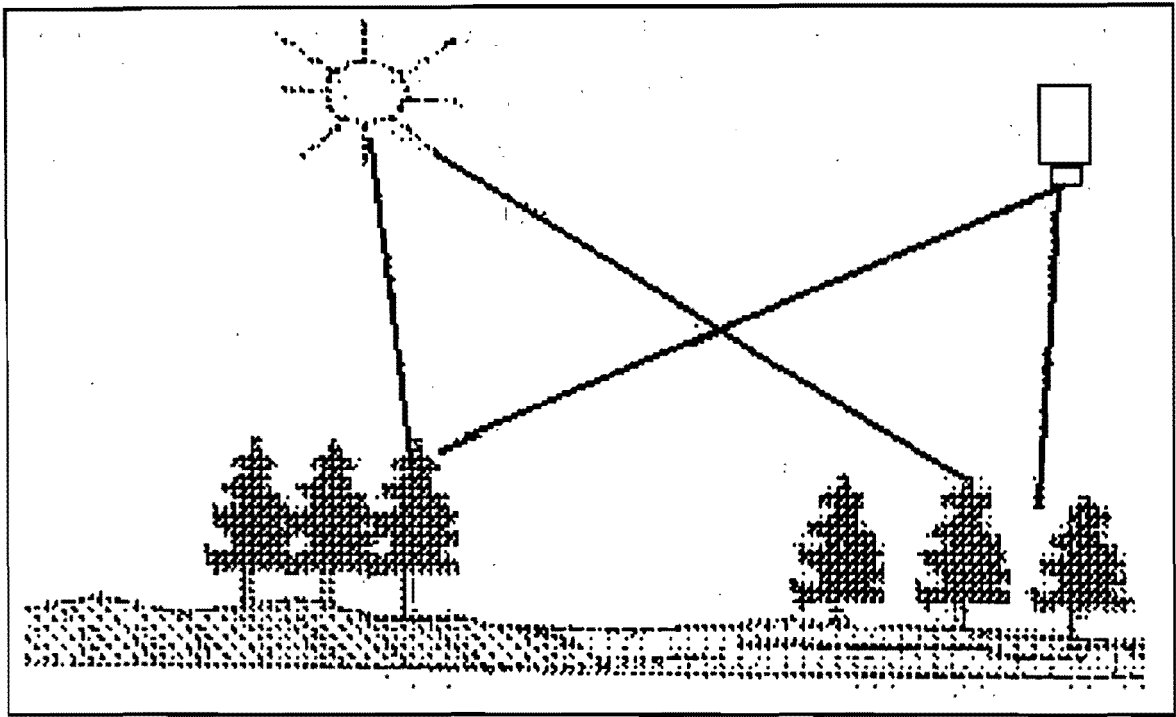


FIGURA 1.9.6

FIGURAS 1.9.1 A 1.9.6 FACTORES QUE MODIFICAN LA SIGNATURA ESPECTRAL

1.4.2 CARACTERÍSTICAS DE LA VEGETACIÓN EN EL ESPECTRO ÓPTICO.

La caracterización espectral de las masas vegetales es, sin duda, una de las tareas más interesantes en Percepción remota. Pese a su gran importancia, aún ofrece notables dificultades como consecuencia de los múltiples factores que influyen en la radiancia final detectada por el sensor. En primera instancia, ha de considerarse la propia reflectividad de la hoja, en función de su estado fenológico, forma y contenido de humedad. Además es preciso tener en cuenta las características morfológicas de la planta: su altura, perfil, grado de cobertura del suelo etc., que provocan una notable modificación de su comportamiento reflectivo. Un tercer grupo de factores serían los derivados de la situación geográfica de la planta, pendiente, orientación, asociación con otras especies, geometría de plantación, etc.

El comportamiento típico de la vegetación vigorosa muestra una reducida reflectividad en las bandas visibles, con un máximo relativo en la porción verde del espectro(en torno a $0.55 \mu\text{m}$). Por el contrario, en el infrarrojo cercano presenta una elevada reflectividad, reduciéndose paulatinamente hacia el infrarrojo medio.

Obviamente el sensor no mide hojas aisladas, sino agrupaciones de hojas formando masas de vegetación, por lo que intervienen otros elementos adicionales que complican el esquema previo. Algunos de ellos son: el ángulo de elevación solar, directamente relacionado con la proporción de sombras que detecta el sensor; las características del suelo que sustentan la vegetación; la geometría de la cubierta vegetal; su estado fenológico, etc.

Pese a la complejidad final, es evidente que estas ideas nos sirven para centrar el estudio científico de la vegetación a partir de sensores espaciales. De ellas, resulta evidente que el contraste más nítido en la reflectividad espectral de la vegetación sana se produce entre las bandas visibles, especialmente el rojo(en torno a $0.645 \mu\text{m}$), y el infrarrojo cercano (0.7 a $13 \mu\text{m}$). De ahí que podemos enunciar, como principio genérico, que cuanto mayor sea el contraste entre

ambas bandas, mayor será el vigor de la vegetación y más clara su discriminación frente a otros tipos de cubierta. [1]

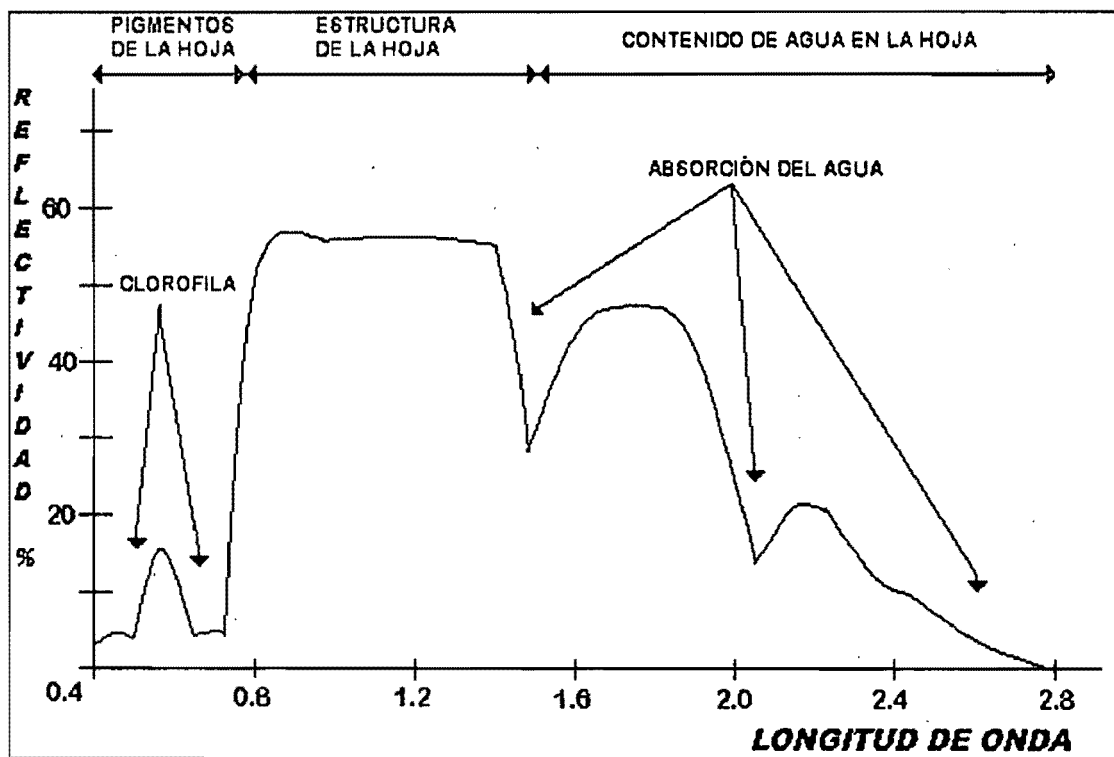


FIGURA 1.10 GRÁFICA ESPECTRAL DE LA VEGETACIÓN SANA.

1.4.3 CARACTERÍSTICAS DEL SUELO EN EL ESPECTRO ÓPTICO.

Respecto a las características del suelo, puede afirmarse, en términos generales, que la reflectividad espectral resulta tanto mayor cuando se trate de suelos más abrutos, apelmazados, secos y sin materia orgánica. El contenido de humedad es uno de los elementos más importantes en la reflectividad en las longitudes de onda más largas, infrarrojo cercano y medio, como consecuencia de la alta absorción del agua en estas bandas. De hecho, un suelo de textura gruesa puede presentar una reflectividad menor que los finos cuando el contenido de humedad es bajo. [4] [1]

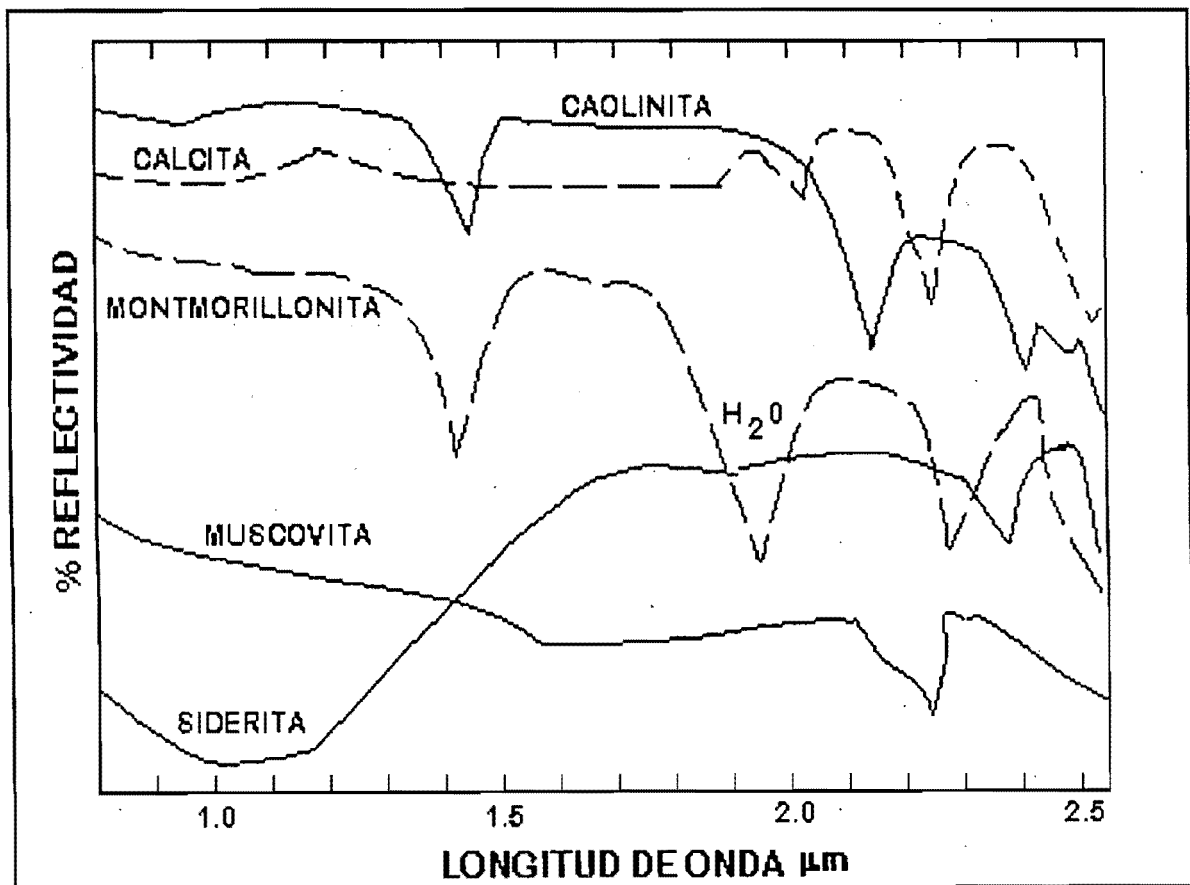


FIGURA 1.11 ESPECTROS DE LABORATORIO PARA DISTINTOS MINERALES.

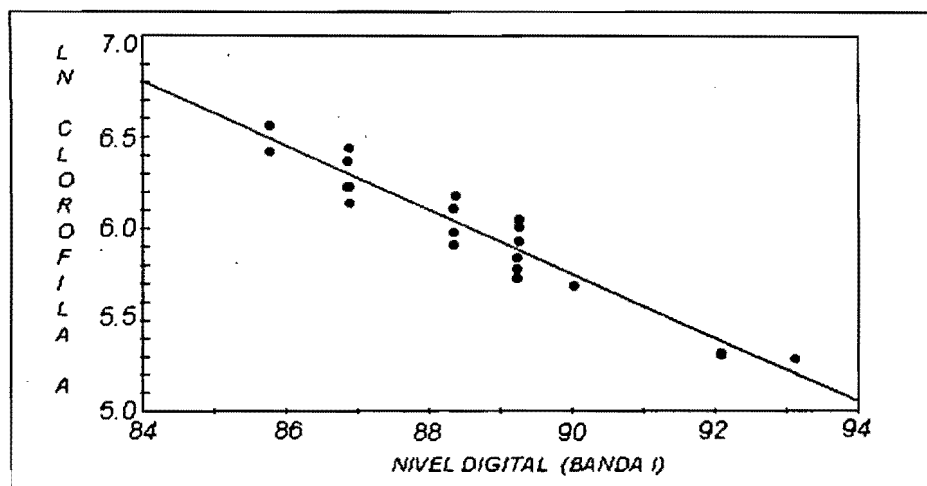
1.4.4 CARACTERÍSTICAS DEL AGUA EN EL ESPECTRO VISIBLE.

Las superficies acuáticas absorben o transmiten la mayor parte de la radiación visible que reciben, siendo mayor su absorción cuanto mayor sea la longitud de onda. La curva espectral, por tanto, es similar a la del suelo, aunque de sentido contrario. La mayor reflectividad del agua clara se produce en el azul, reduciéndose paulatinamente hacia el infrarrojo cercano, donde es prácticamente nula.

La variabilidad del agua es más detectable en las longitudes de onda más corta (azul y verde), que hemos de relacionar con su profundidad, contenido de materiales en suspensión (clorofila, arcilla y nutrientes), y rugosidad de la superficie.

La profundidad del agua influye directamente en la contribución de reflectividad derivado de los materiales de los fondos. En aguas poco profundas la reflectividad aumenta, esto produce una contribución de las características espectrales de los fondos. En consecuencia la absorción será tanto mayor cuanto más profunda sea la capa de agua.

La nieve, por su parte, ofrece un comportamiento muy distante del agua. Presenta una reflectividad elevada en las bandas visibles, reduciéndose drásticamente hacia el infrarrojo cercano. [1]



RELACIÓN ENTRE CONTENIDO DE CLOROFILA EN EL AGUA Y VALORES ADQUIRIDOS POR EL SENSOR TM.

1.4.5 INTERACCIONES DE LA ATMÓSFERA CON LA RADIACIÓN ELECTRO-MAGNÉTICA.

Como es sabido, la atmósfera se compone de gases -anhídrido carbónico, oxígeno, ozono, nitrógeno y argón, principalmente-, vapor de agua y aerosoles. Entre estos componentes, el anhídrido carbónico, ozono y vapor de agua son los principales responsables de la interacción con la energía electromagnética. Su efecto es triple:

- 1.-Absorción de la energía en determinadas bandas del espectro, lo que limita la observación espacial a aquellas bandas en donde esta absorción es menos intensa o nula.
- 2.-Emisión, como todo cuerpo caliente, que tiene su mayor importancia en el infrarojo térmico, estos procesos introducen modificaciones en ocasiones muy severas, en la radiación originalmente propagada entre la cubierta y el sensor.

1.4.6 ABSORCIÓN ATMOSFÉRICA

La atmósfera se comporta como un filtro selectivo a distintas longitudes de onda, de tal forma que en algunas bandas del espectro elimina prácticamente cualquier posibilidad de observación remota. Los principales causantes de esta absorción son: [1]

-Oxígeno atómico (O_2), que filtra las radiaciones ultravioletas por debajo del $0.1\mu m$, así como pequeños sectores en el infrarrojo térmico y las microondas. [1]

-Oxono (O_3), responsable de la eliminación de la energía ultravioleta inferior a $0.3\mu m$, así como en un sector de las microondas (en torno a $27mm$). [1]

-Vapor de agua, con una fuerte absorción en torno a $6\mu m$ y otras menores entre 0.6 y $2\mu m$. [1]

-Anhídrido carbónico (CO_2), que absorbe en el infrarrojo térmico ($15\mu m$), con importantes efectos en el infrarrojo medio, entre 2.5 y $4.5\mu m$. [1]

Como consecuencia de esta absorción, la observación espacial se reduce a determinadas bandas del espectro, conocidas como ventanas atmosféricas, en donde la transmisividad de la atmósfera es suficientemente alta fig. 1.12. las principales ventanas atmosféricas son las siguientes:

1.-Espectro visible e infrarrojo cercano, situadas entre 0.3 y $1.35\mu m$. [1]

2.-Varias en el infrarrojo medio, situadas entre 1.5 a $1.8\mu m$, 2.0 a $2.4\mu m$, 2.9 a $4.2\mu m$ y 4.5 a $5.5\mu m$. [1]

3.-Infrarrojo térmico, entre 8 y $14\mu m$ [1]

4.-Microondas, por encima de $20mm$, en donde la atmósfera es prácticamente transparente. [1]

Estas ventanas atmosféricas son idóneas para la realización del proceso de percepción remota, por lo que el diseño de los sensores espaciales tiende a ajustarse a estas bandas, evitando interferencias extrañas al fenómeno que pretende observarse.

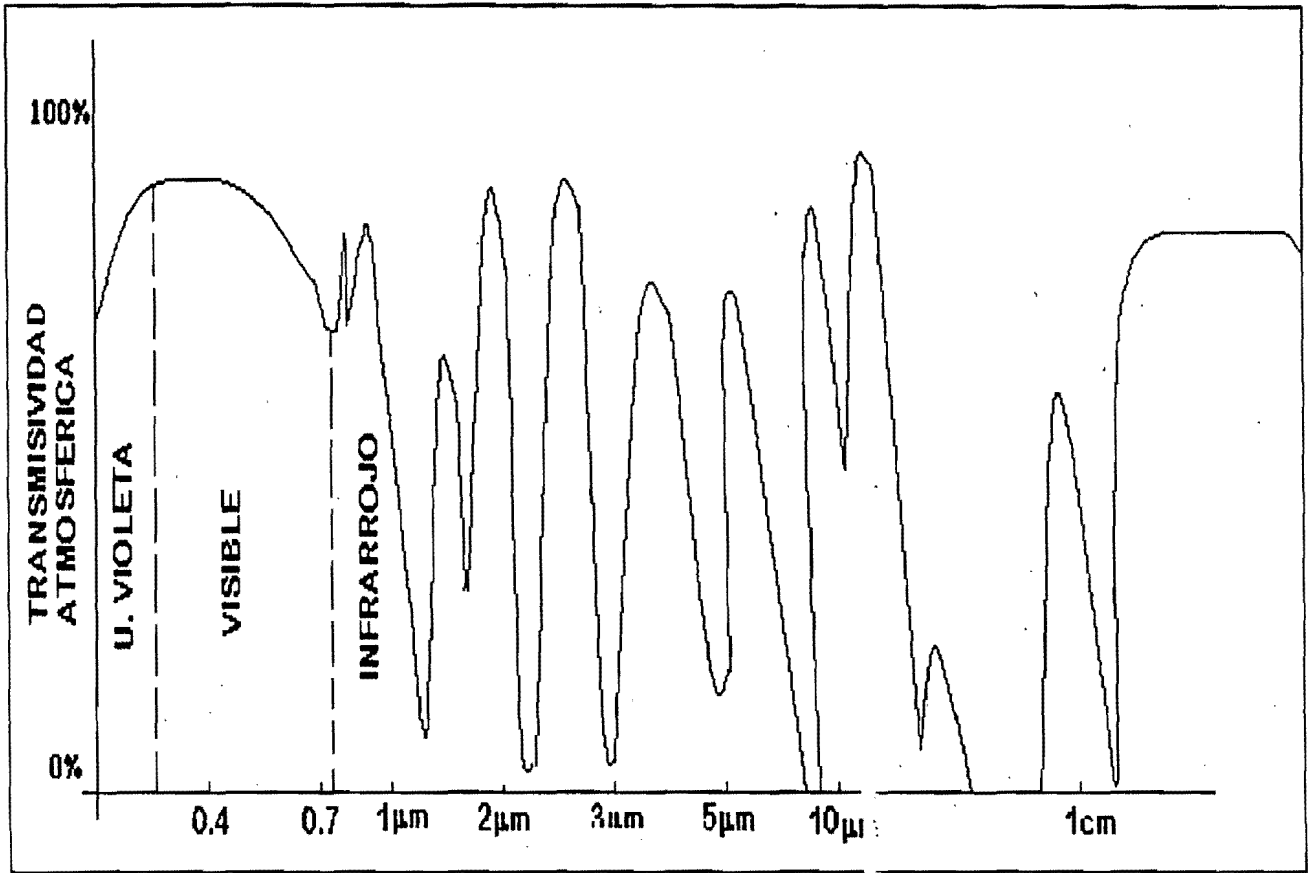


FIGURA 1.12 TRANSMISIVIDAD DE LA ATMÓSFERA A DISTINTAS LONGITUDES DE ONDA.

1.4.7 DISPERSIÓN ATMOSFÉRICA

El efecto de absorción de la atmósfera puede disminuirse simplemente situando las bandas de observación en áreas donde la transmitividad sea alta. Por ello, no resulta muy habitual encontrarse este problema en la interpretación de imágenes (salvo en caso de coberturas nubosas, normalmente evitables gracias a una buena selección de la imagen). Mucho más complejo, sin embargo, es disminuir el efecto de dispersión causada por la atmósfera, presente en mayor o menor grado, en cualquier imagen adquirida con sensores remotos.

La dispersión de la radiación electromagnética es causada por la interacción entre éstas y los gases y partículas atmosféricas en suspensión. La reflexión consiguiente a ese choque supone un aporte adicional a la radiación proveniente de la superficie terrestre (luz atmosférica). En definitiva, se reduce la radiación directa, aumentándose la difusa. Puesto que las partículas atmosféricas son muy variables en el tiempo y en el espacio, resulta muy complejo cuantificar su influencia final en la imagen adquirida por el sensor.

Los principales causantes de la dispersión atmosférica son los aerosoles y el vapor de agua. Los aerosoles son partículas en suspensión de orígenes muy diversos: oceánico, debido al movimiento de las aguas, o continental, su origen y características poseen muy variados tamaños, lo que implica distintos tipos de dispersión, ya que ésta es muy dependiente de su diámetro. De esta forma se habla de dispersión Rayleigh, cuando afecta a longitudes de onda inferiores al diámetro de la partícula; dispersión Mie, cuando se trata de partículas de diámetro similar a la longitud de onda y dispersión no selectiva, cuando se mencionan las partículas de mayor tamaño.

La dispersión Rayleigh afecta a las longitudes de onda más cortas fig 1.13. es la más conocida y la de mayor influencia en la percepción remota, causante, por ejemplo, del color azul del cielo. [1]

En cuanto a la dispersión Mie, es también dependiente de la longitud de onda, si bien en menor grado que la anterior. Aerosoles y polvo atmosférico son los

principales responsables de este tipo de dispersión, aunque también está presente en incendios forestales o en brumas costeras.

Por último, la dispersión no selectiva afecta por igual a diversas longitudes de onda. En consecuencia, las nubes o niebla tienden a aparecer blancas, ya que dispersan por igual toda la luz visible.

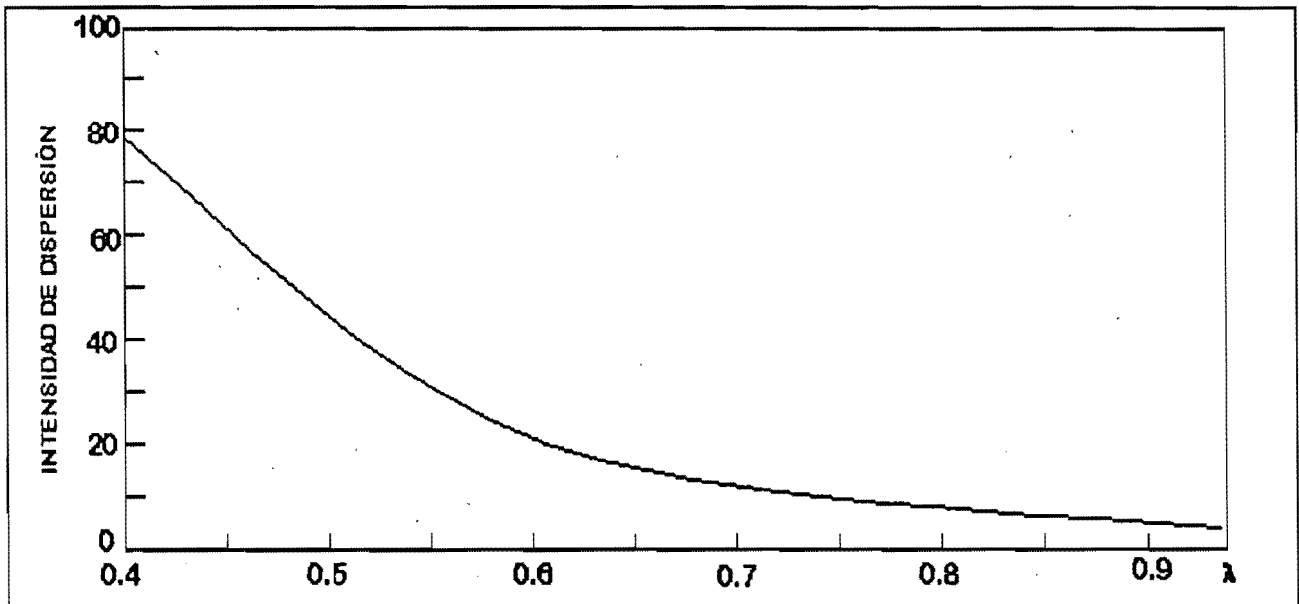


FIGURA 1.13 DISPERSIÓN ATMOSFERICA A DISTINTAS LONGITUDES DE ONDA.

1.4.8 EMISIÓN ATMOSFÉRICA.

El efecto de emisión atmosférica resulta fundamental en el trabajo dentro del infrarrojo térmico, si se pretende obtener mediciones de temperatura a partir de las imágenes espaciales, al igual que cualquier cuerpo por encima del cero absoluto, la propia atmósfera emite su propia energía calorífica, por lo que ese parámetro debe considerarse para estimar la emisión espectral originalmente proveniente del suelo. [1]

1.4.9 INTERACCIONES DE LA ENERGÍA CON LAS CARACTERÍSTICAS DE LA SUPERFICIE DE LA TIERRA.

Cuando la energía electromagnética incide sobre cualquier parte de la superficie terrestre, se hacen posibles dos interacciones fundamentales de la energía con dicha superficie. Esto se ilustra en la fig. 1.14 para un volumen de un cuerpo de agua. Varias fracciones de la energía incidente en el elemento son reflejadas y absorbidas. Aplicando el principio de conservación de la energía, podemos establecer la interrelación entre dichas interacciones como

$$E_1(\lambda) = E_R(\lambda) + E_A(\lambda)$$

ecuación 1.13

donde E_1 = energía de incidencia

E_R = energía reflejada

E_A = energía absorbida

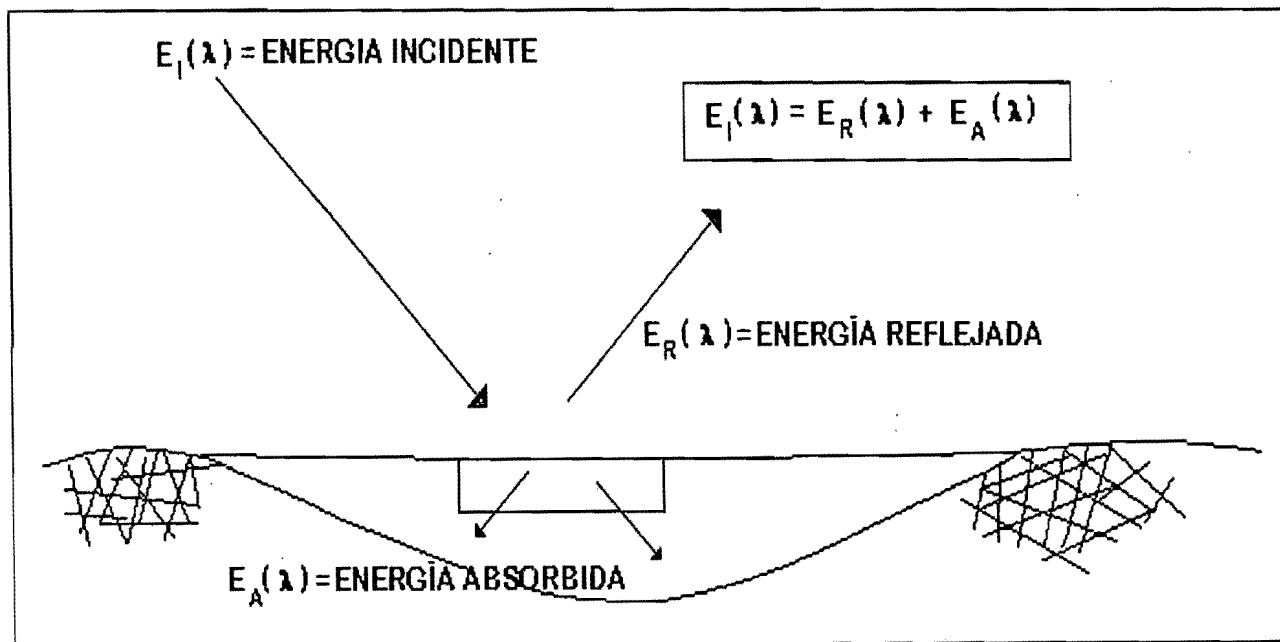


FIGURA 1.14 INTERACCIONES DE ENERGÍA INCIDENTE SOBRE UN CUERPO DE AGUA.

con todas las componentes de la energía en función de la longitud de onda λ . La ecuación 1.13 es una ecuación de balance de energía que expresa la interrelación entre los mecanismos de incidencia, reflexión y absorción. Dado que muchos sistemas de sensores remotos operan en regiones de longitud de onda en las que predomina la energía reflejada, las propiedades de reflectancia de las características terrestres son muy importantes. De aquí que sea útil pensar en la relación de balance de energía de 1.13 expresada en la siguiente forma:

$$E_R(\lambda) = E_I(\lambda) - E_A(\lambda)$$

esto es, la energía reflejada es igual a la energía de incidencia en cierta zona, reducida por la energía absorbida por ella.

La forma geométrica en la cual un objeto refleja la energía tiene también gran consideración. Este factor es primeramente una función de la rugosidad de la superficie del objeto. Se llaman reflectores especulares a las superficies planas que se comportan como espejos, esto es, donde el ángulo de reflexión es igual al ángulo de incidencia. Los reflectores difusos son superficies rugosas que reflejan uniformemente hacia todas direcciones. La mayoría de las superficies terrestres no son ni perfectamente especulares ni difusas; sus características están de alguna manera en ambos extremos, la fig. 1.15 muestra el carácter geométrico de las diferentes superficies. La categoría que caracteriza dichas superficies depende de la rugosidad comparada con la longitud de onda de la energía que incide en ellas. Por ejemplo, en el rango de las ondas de radio - relativamente largas - el terreno rocoso puede aparecer como suave respecto a la energía que incide sobre él. En comparación, en la parte visible del espectro, aún un material como la arena fina aparece rugoso. En pocas palabras, cuando la longitud de onda incidente es mucho más pequeña que las partículas que componen la superficie en cuestión, dicha superficie es difusa.

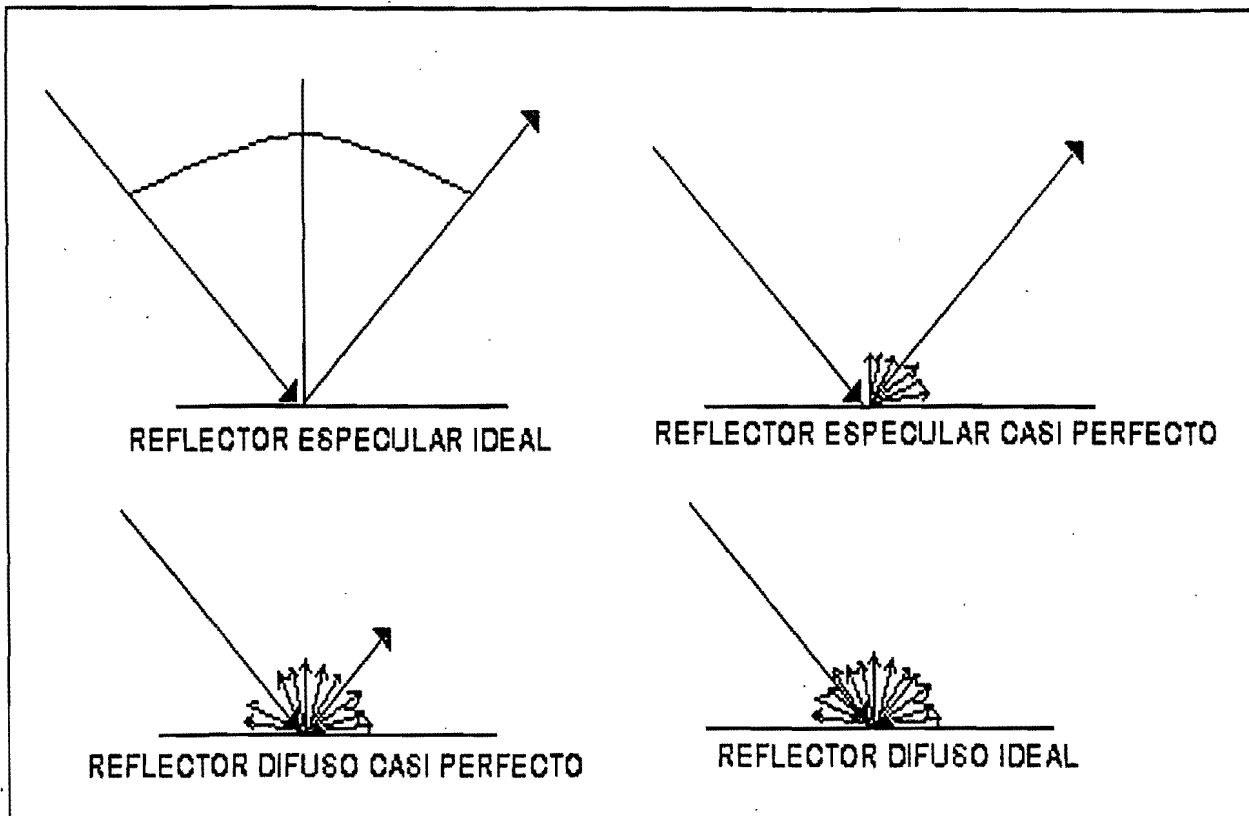


FIGURA 1.15 CARÁCTER GEOMÉTRICO DE DISTINTAS SUPERFICIES.

Las reflexiones difusas contienen información espectral del "color" de la superficie que reflejan, mientras que las reflexiones especulares no la contienen. De aquí que, en percepción remota, el interés se centra en medir las propiedades de reflectancia difusa de las características del terreno.

Las características de reflectancia de la superficie terrestre pueden ser cuantificadas midiendo la parte de energía incidente que es reflejada. Esta se mide como una función de la longitud de onda y es llamada reflectancia espectral, R_λ , la cual se define matemáticamente como

$$R_\lambda (\%) = \frac{E_R(\lambda)}{E_1(\lambda)} \times 100$$

donde $E_R(\lambda)$ = Energía de la longitud de onda λ reflejada por el objeto.

$E_1(\lambda)$ = Energía de la longitud de onda λ incidente sobre el objeto.

La gráfica de la reflectancia espectral de un objeto en función de λ se conoce como curva de reflectancia espectral. La configuración de las curvas de reflectancia espectral ofrece un panorama de las características espectrales de un objeto y tiene una fuerte influencia en la selección de la región espectral que debe abarcar la adquisición de los datos de percepción remota para una aplicación específica. La experiencia ha mostrado que muchas características superficiales de la Tierra de interés pueden ser identificadas, dibujadas en mapas y estudiadas bajo las bases de sus caracteres espectrales. También se sabe que algunas características de interés no pueden separarse espectralmente. Por tanto, para utilizar eficientemente los datos arrojados por la percepción remota uno debe conocer y entender los caracteres espectrales del objeto de estudio en cualquier aplicación. De la misma manera se deben conocer los factores que influyen en dichas características.

1.5 RESOLUCIÓN DE UN SISTEMA SENSOR.

Podemos definir la resolución de un sistema sensor como su habilidad para registrar, discriminar la información de detalle. Los términos de la definición "discriminando" e "información de detalle" merecen también una breve reflexión. ambos son relativos al propósito y al entorno geográfico del proyecto que se esté abordando. La separación entre objetos está en íntima relación con la escala de trabajo y con la complejidad del paisaje. Por ejemplo, pueden detectarse algunos rasgos geográficos, como ríos o carreteras de anchura inferior a la resolución espacial del sensor, siempre y cuando exista suficiente contraste radiométrico entre la señal proveniente de estos rasgos y la de las cubiertas vecinas. En otras palabras, cuanto mayor sea ese contraste entre cubiertas, más fácilmente se distinguirán éstas. En cuanto al significado de "información de detalle", conviene considerar que se refiere no sólo al detalle espacial que proporciona el sensor, sino también al número y anchura de las bandas del espectro que alberga, a su cadencia temporal y a su capacidad para distinguir variaciones en la energía que detecta.

1.5.1 RESOLUCIÓN ESPACIAL

Este concepto designa al objeto más pequeño que puede ser distinguido sobre una imagen.

En los sensores ópticos-electrónicos, se prefiere utilizar el concepto de campo instantáneo de vista (CIV). El CIV se define como la sección angular, medida en radianes, observada en un momento determinado. No obstante, suele utilizar normalmente la distancia sobre el terreno que corresponde a ese ángulo, teniendo en cuenta la altura de vuelo y la velocidad de exploración del sensor. Simplificando las cosas, esas distancias corresponden al tamaño de la mínima unidad de información incluida en la imagen, que se denomina pixel.

Conviene considerar que la resolución espacial de un sensor óptico-electrónico depende de varios factores, como son la altura orbital, velocidad de exploración y número de detectores. En cuanto a los sensores de antena, su resolución depende del radio de apertura, de la altura de la plataforma y de la longitud de onda a la que trabajen. Cuanto mayor sea el radio y menor la altitud y la longitud de onda, la resolución será más detallada.

La resolución espacial de los sensores de observación terrestre en funcionamiento recoge un rango bastante amplio. Los satélites de recursos naturales, diseñados para adquirir información sobre áreas muy heterogéneas, suelen contar con resoluciones de cierto detalle: desde los 10 x 10 m del sensor SPOT-HRV, hasta los 120 x 120 m del canal térmico de Landsat-TM. Otro grupo de satélites, orientado hacia aplicaciones más globales, caso del HCMM-HCMR, MOS-VTIR, Nimbus-CZCS o NOAA-AVHRR, facilitan pixeles de un tamaño comprendido entre 500 y 1,100 m de lado.

La resolución espacial tiene un papel protagonista en la integración de la imagen, por lo tanto marca, de alguna forma, el nivel de detalle que ésta ofrece. Con la salvedad antes referida, parece obvio decir que sólo son discriminables sobre la imagen de elementos de tamaño superior, como mínimo, al del pixel, si bien diversos autores han demostrado que este umbral suele elevarse a cuatro veces ese tamaño mínimo. En consecuencia, la resolución espacial está en

estrecha relación con la escala de trabajo y con la fiabilidad finalmente obtenida en la interpretación. Cuanto menor sea el tamaño del pixel, menor también la propiedad de que éste sea un compuesto de dos o más cubiertas fronterizas. Un pixel mixto, viene definido por una señal intermedia a las distancias cubiertas que lo componen. En consecuencia, puede no asemejarse a ninguna de ellas, lo que dificultará notablemente su correcta identificación fig. 1.16 [1]

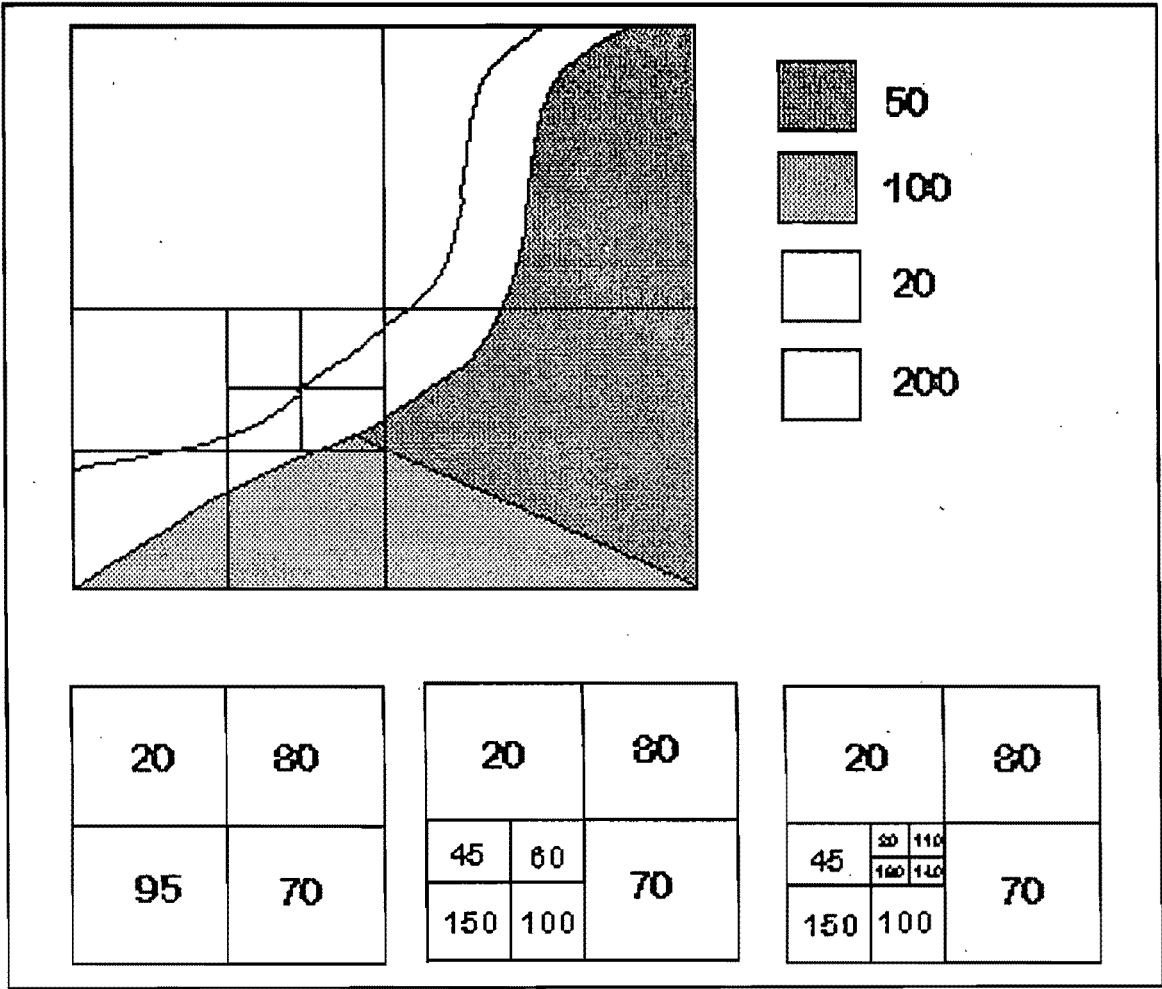


FIGURA 1.16 EFECTOS DE LA RESOLUCIÓN ESPACIAL SOBRE LA SEÑAL RECOGIDA POR EL SENSOR.

1.5.2 RESOLUCIÓN ESPECTRAL.

Indica el número y anchura de las bandas espectrales que puede discriminar el sensor. Un sensor será más idóneo cuanto mayor número de bandas proporcione, ya que facilita la caracterización espectral de las distintas cubiertas. A la vez, conviene que esas bandas sean suficientemente estrechas, con objeto de recoger la señal sobre regiones coherentes del espectro. Bandas muy amplias suponen registrar un valor promedio, que puede encubrir la diferenciación espectral entre cubiertas de interés. fig 1.17. [1]

Entre los sensores espaciales, la menor resolución espectral corresponde al radar y a los sistemas fotográficos. El primero trabaja normalmente en un solo canal, mientras la fotografía puede ofrecer películas pancromáticas, infrarrojo b/n, color natural o infrarrojo color. Por el contrario, los sensores ópticos-electrónicos ofrecen un amplio rango de bandas.

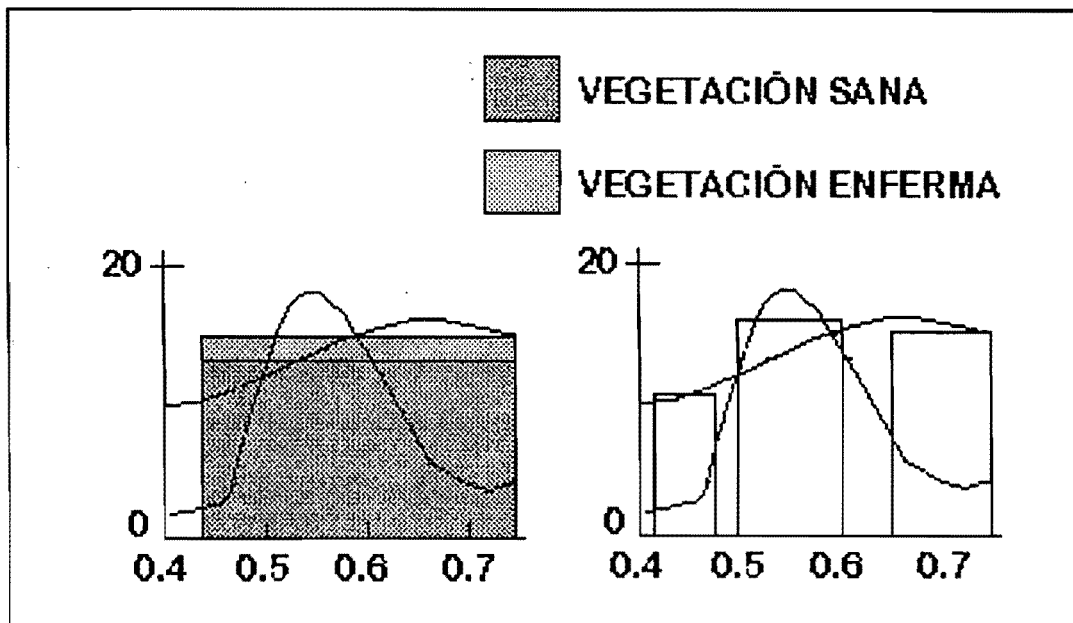


FIGURA 1.17 EFECTO DE LA RESOLUCIÓN ESPECTRAL EN LA DISCRIMINACIÓN DE CUBIERTAS.

1.5.3 RESOLUCIÓN EN RADIOMETRÍA

La resolución radiométrica para los sensores óptico-electrónicos, es la imagen que habitualmente se presenta en formato digital, gracias a una conversión analógico-digital realizada a bordo del satélite. El número de valores que incluye ese rango- esto es, el número máximo de niveles digitales de la imagen-, suele identificarse con la resolución radiométrica del sensor. Este rango de codificación varía con los distintos sensores. Inicialmente los landsat-MSS, ofrecían un rango de 128 niveles de codificación por pixel, 64 para el infrarrojo cercano. Actualmente, la mayor parte de los sistemas ofrecen 256 niveles por pixel(de 0 a 255), con la excepción del NOAA-AVHRR, que trabaja con 1024 niveles.

Al igual que en los otros tipos de resolución, cuanto mayor sea la precisión radiométrica, tanto mejor podrá interpretarse la imagen. El número de niveles más adecuado depende del método que se siga en la interpretación. Si ésta es visual, conviene considerar que el ojo humano difícilmente percibe más de 64 niveles de gris, y no más de 200000 tonalidades. Algunos autores estiman que basta con 16 niveles por color (4 096 tonalidades) se puede garantizar un análisis visual adecuado, por lo que parece superfluo contar con 256 niveles digitales por banda (16 millones en una combinación coloreada de tres bandas). Si se opta por la clasificación digital, la sensibilidad radiométrica puede ser mejor aprovechada, si bien algunos autores han demostrado que el aumento de 64 a 256 niveles no implica una mejora significativa en la clasificación de cubiertas vegetales. [1] [4]

1.6 IMÁGENES DE RADAR.

1.6.1 CARACTERÍSTICAS DE LA RADIACIÓN ENERGÉTICA EN LA REGIÓN DE MICROONDAS.

La banda del espectro que se inicia en las longitudes de onda milimétricas se denomina región de las microondas. Se trata de las longitudes mayores, utilizadas tanto en la percepción remota como en otras aplicaciones civiles y militares.

La observación de esta banda del espectro es complementaria y más compleja que la realizada en las bandas ópticas, por lo que el rango de aplicaciones es todavía muy inferior al registro en éstas. No obstante, el interés por la percepción remota a partir de las microondas ha crecido notablemente en los últimos años, gracias a que la atmósfera es prácticamente transparente para estas longitudes de onda. Por esta razón, esta región resulta idónea para cartografiar áreas ecuatoriales, muy frecuentemente cubiertas por nubes.

Los sensores de microondas emiten su propio haz de microondas para recoger posteriormente su reflexión sobre la superficie terrestre. Normalmente se conocen con el nombre de radar (Radio Detection and Ranging). Por tratarse de un haz emitido artificialmente, pueden controlarse las condiciones de adquisición: ángulo, distancia, orientación, polarización, etc. esto facilita la interpretación posterior de la señal, si bien es una tarea compleja ante la gran cantidad de factores que intervienen en el proceso.

Cuando se emite un haz de microonda desde un radar a la superficie terrestre, la mayor parte de ese haz es dispersado al contacto con ella, según la naturaleza del sustrato, el haz principalmente se dispersa hacia la atmósfera (caso del suelo), se dispersa dentro del propio objeto (caso de la vegetación), o se refleja especularmente (caso del agua). En función de estos tres comportamientos el radar registrará una señal de retorno muy distinta fig 1.18. Ese flujo viene determinado por el coeficiente de retro-difusión, de significado similar a la reflectividad en el espectro visible.

Desgraciadamente, como ocurre en otras bandas del espectro, tampoco aquí cada cubierta ofrece un comportamiento único y constante. Otros factores, que

podríamos denominar medio ambientales, influyen en la señal finalmente detectada por el sensor. Entre ellos, los más importantes son: la rugosidad y geometría del terreno, el ángulo de incidencia del flujo y su polarización. Estos factores introducen una cierta variación en torno al coeficiente promedio de cada tipo de cubierta, principalmente afectado por su conductividad o constante dieléctrica. [1]

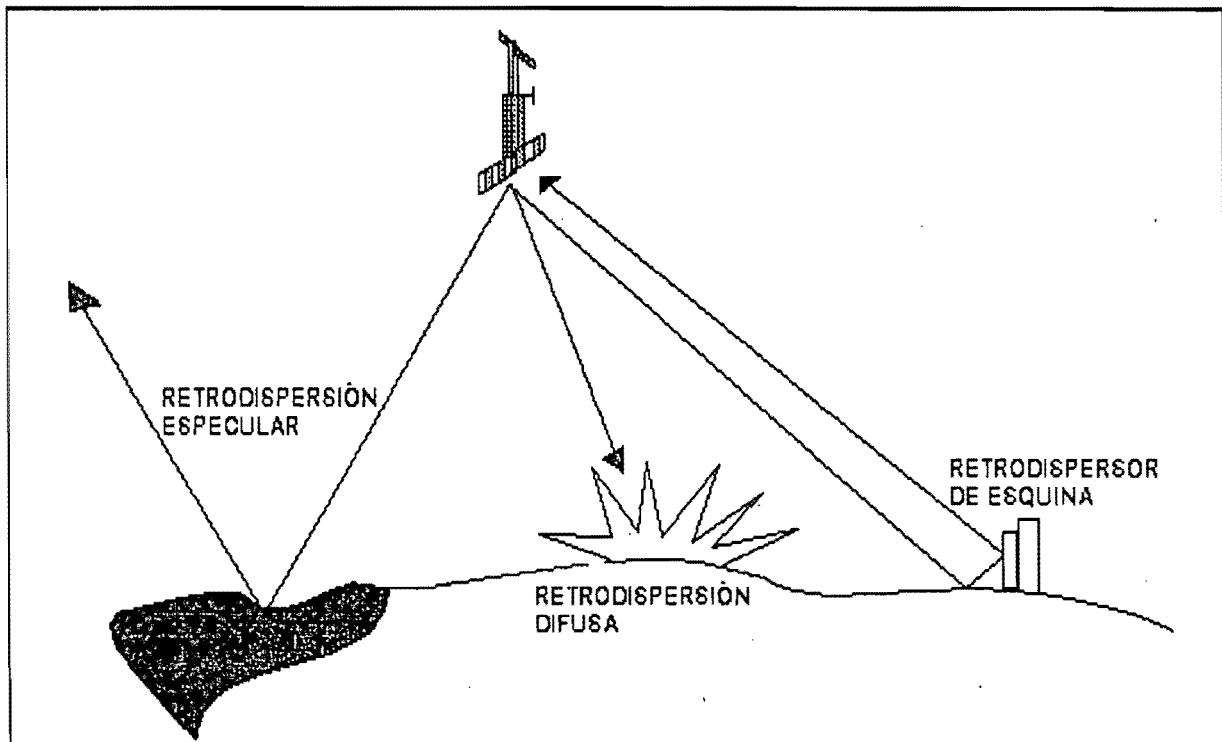


FIGURA 1.18 DISTINTOS TIPOS DE RETRO-DISPERSIÓN.

Radargrametría es la tecnología de extraer información de objetos y regiones de imágenes de radar. Las imágenes de radar y radargrametría surgen en el contexto militar y pronto se extienden, incluyendo a las aplicaciones científicas. El Side-Looking Radar (SLR) es actualmente, el dispositivo de imágenes por excelencia usado para radares de percepción remota.

Una razón que motiva al uso del radar es que utiliza microondas, las cuáles son capaces de penetrar nubes y lluvia y, por lo tanto, una operación SLR es independiente de las condiciones climatológicas, contrario a la fotografía aérea.

1.6.1.1 CARACTERÍSTICAS DE LA VEGETACIÓN EN LA REGIÓN DE LAS MICROONDAS.

En lo que afecta a la vegetación, la rugosidad es un elemento fundamental en la señal de retorno. La rugosidad es muy dependiente del tamaño, forma, orientación y número de hojas. Respecto a la conductividad, la constante dieléctrica es bastante alta para la mayor parte de las masas vegetales, incrementándose con el mayor contenido de humedad durante la época de crecimiento. Cuando la vegetación pierde vigor o el aporte del suelo es mayor, la constante dieléctrica disminuye drásticamente. De aquí se deduce que es posible obtener información sobre la humedad del sustrato vegetal, siempre y cuando se trabaje a longitudes de ondas largas y el ángulo de incidencia sea bajo. La profundidad de penetración en masas vegetales está también relacionada con las condiciones de humedad del suelo y con la polarización. Resulta mayor en suelos secos y con señales de polarización semejante (HH o VV), mientras que se reduce en suelos húmedos o con señales de polarización cruzada (HV o VH). [1]

1.6.1.2 CARACTERÍSTICAS DEL SUELO Y EL AGUA.

De los párrafos anteriores se deduce que los suelos rugosos y secos tendrán un mayor coeficiente de retro-difusión y, por tanto, aparecerán con tonos claros en las imágenes de radar. Si la señal se reduce, manteniendo otras condiciones constantes, se tratará normalmente de suelos más húmedos. En suelos secos la capacidad de penetración del radar aumenta hasta llegar a varios metros si la longitud de onda es suficientemente larga fig 1.19. Los núcleos de población, altamente rugosos a longitudes largas, también aparecen con tonos claros, lo que permite discriminarlos frente a los espacios cultivados limitados.

En cuanto al agua, la región de las microondas proporciona una cierta capacidad de penetración, siempre que el ángulo de incidencia sea bajo y se trabaje con longitudes de ondas largas. El agua, casi siempre refleja especularmente el pulso recibido, con lo que el retorno es bastante bajo. Ahora bien, si existe una cierta rugosidad superficial, por ejemplo oleaje, puede manifestarse en la imagen del radar, siempre que el ángulo de incidencia sea bajo. fig 1.20. [1]

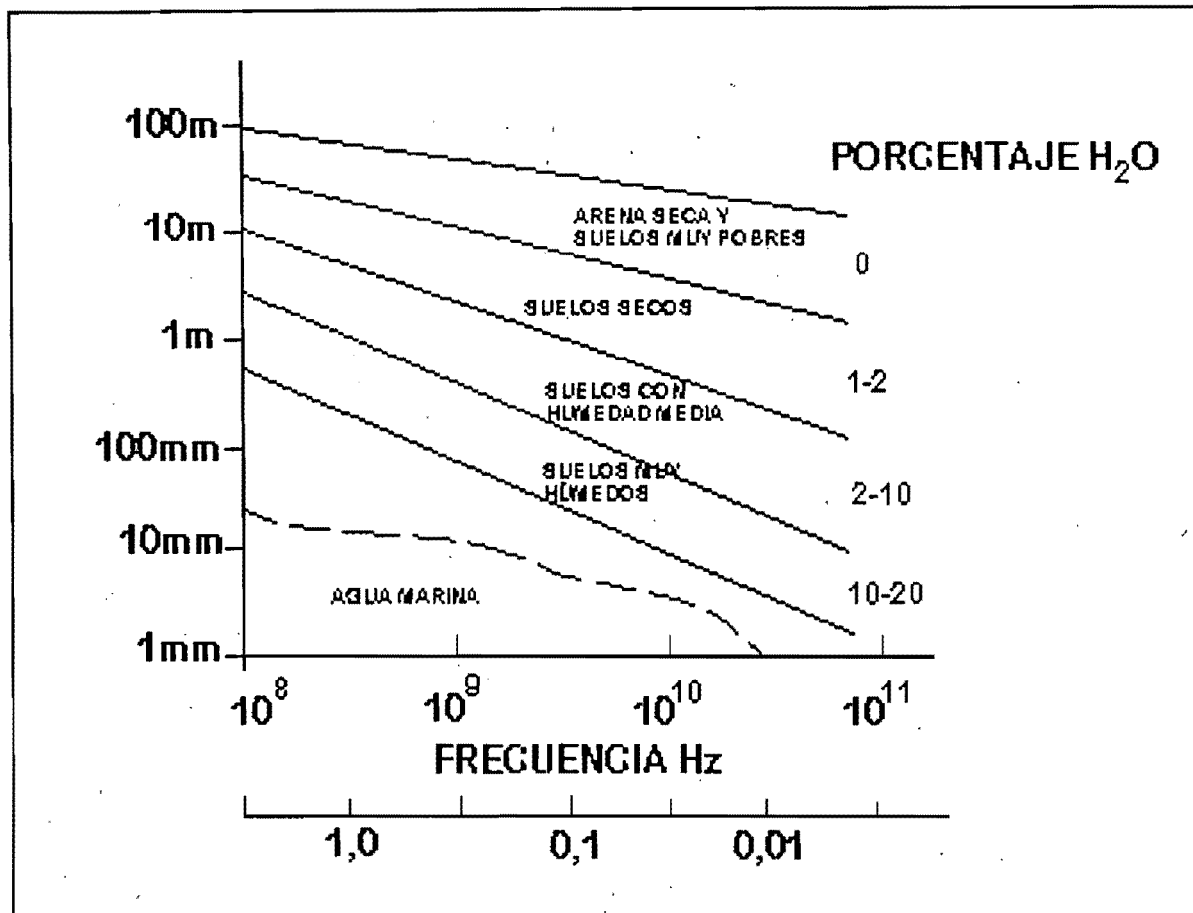


FIGURA 1.19 RELACIÓN ENTRE HUMEDAD DEL SUELO Y CAPACIDAD DE PENETRACIÓN DEL RÁDAR A DISTINTAS LONGITUDES DE ONDA.

Respecto al hielo y nieve, el pulso de retorno es muy dependiente de las condiciones del material. La edad, composición y compactación de la capa de hielo, su rugosidad, geometría interna y temperatura son factores destacados en el coeficiente de retro-difusión finalmente detectado por el sensor.



FIGURA 1.20 IMAGEN RÁDAR DE LA COSTA PORTUGUESA.

1.6.2 IMÁGENES SIDE-LOOKING RADAR

Existen una pequeña similitud entre el principio de la fotografía convencional y el de éste tipo de imágenes. Las imágenes de radar se forman con microondas en un modo cinemático (movimiento que excluye fuerza). En la fig. 1.21 se muestra el rango de frecuencias y longitudes de onda de la radiación electromagnética usada para crear imágenes de radar. Este rango de longitudes de onda de menos de 1 cm a longitudes de muchos metros. Se consideran las longitudes de onda mayores para usos donde la capacidad de penetración de la radiación electromagnética es de valor particular y la resolución geométrica además de la imagen de ruido son de concurrencia menor. El elemento "óptico" de un sistema de radar es una antena. [5]

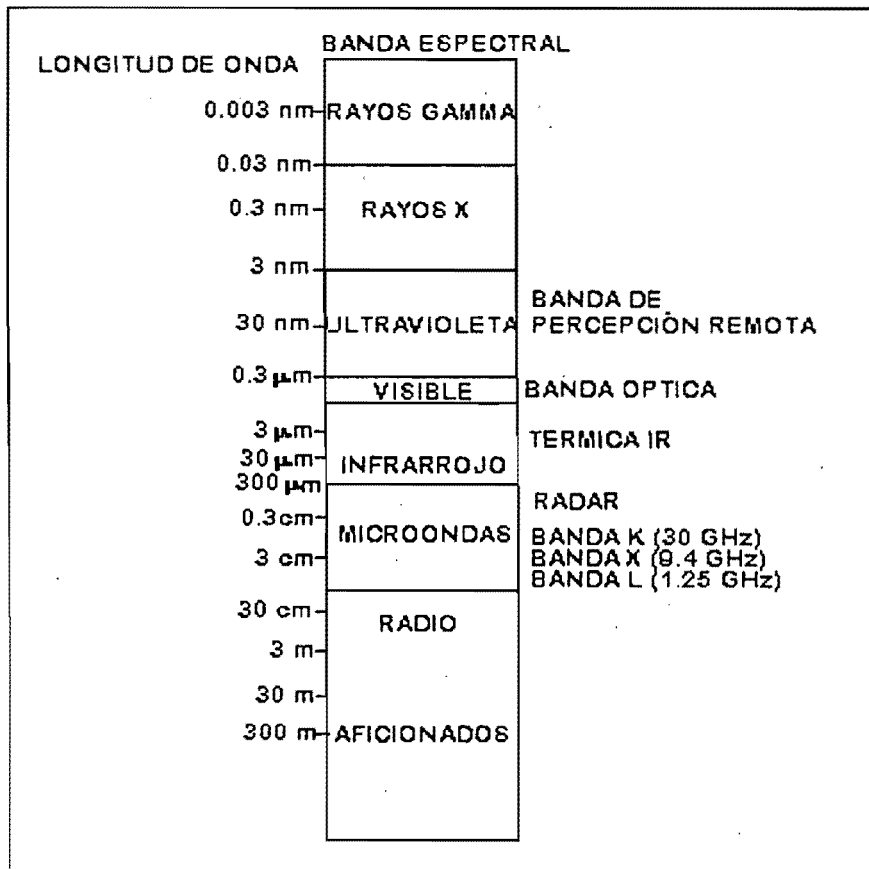


FIGURA 1.21 FRECUENCIA CONTRA LONGITUD DE ONDA.

Existen dos tipos principales de imágenes de radar: La de escaneo circular plan position indicator(PPI) y las de imágenes side looking. Para aplicaciones de percepción remota la forma más usadas es la side-looking. Las imágenes PPI limitan sus aplicaciones al monitoreo de aeropuertos y tráfico marino o aéreo.

Entre las side-looking existe una división principal en dos diferentes principios de operación. De gran interés es el radar de apertura sintética (synthetic aperture radar, SAR), debido a su habilidad de crear imágenes de mayor resolución que los menos complejos radares de apertura real o de "fuerza bruta". este simple sistema se denota usualmente como SLAR por su siglas en ingles de side-looking airborne radar, o SLR.

No es práctico usar un sistema de apertura real abordo de un satélite debido a que la resolución sería muy pobre desde las alturas orbitales de 300 a 1000 Km. En tanto un radar de apertura sintética es independiente del rango. Por lo tanto un sistema SAR puede operar muy bien abordo de un satélite. [2]

1.6.3 RADAR DE APERTURA SINTÉTICA (SAR).

El radar de apertura sintética difiere del radar de apertura real principalmente en el hecho que "se usa una antena de longitud efectiva, sólo que se sintetiza al usar procesamiento de señales en vez de usar una antena físicamente grande" El propósito es mejorar la resolución en la dirección de vuelo. Su principio de operación se basa en el efecto Doppler, que afecta a la observación realizada cuando existe un movimiento relativo entre el objeto y sensor. En el caso de SAR, se registran los pulsos de un mismo punto de la superficie terrestre en dos momentos distintos de la trayectoria, con lo que la resolución es equivalente a la que se obtendría con una antena de similar longitud a la distancia existente entre ambos puntos.

Para lograr esto, es necesario producir la imagen de radar en dos pasos por separado. [2]

1.-La antena transmite y recibe pulsos que son necesariamente coherentes (esto es, las crestas o valles de una onda son predecibles). Cada pulso produce una línea de imagen a lo largo de la dirección de movimiento del filme, de la misma forma que con el sistema de apertura real.

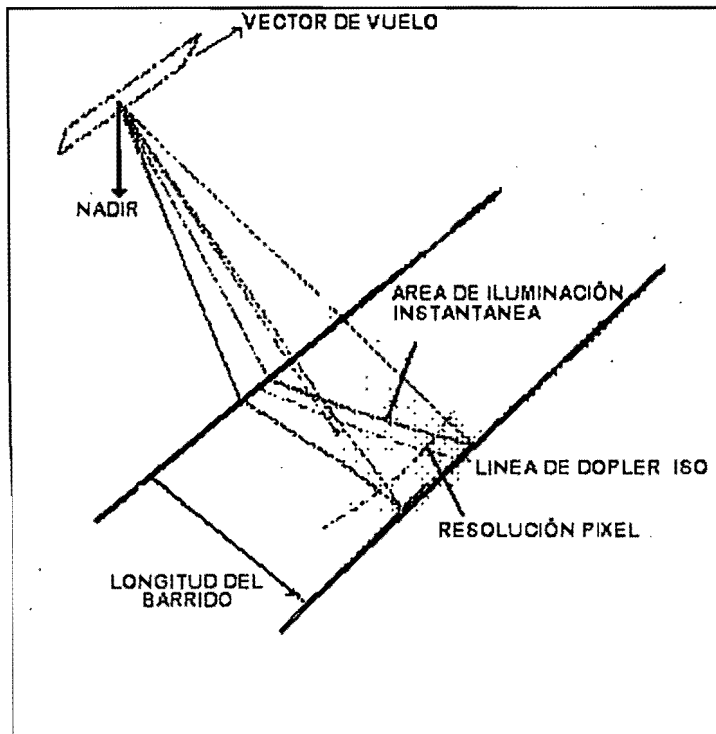
En el sistema SAR, siempre está presente una onda coherente de referencia. Cada señal transmitida o recibida se compara con esta señal de referencia sumándose a ella. A lo anterior se le llama patrón de interferencia. El grabado producido en la película durante la adquisición de datos, la película de señal o historia de datos, difiere del sistema de imágenes de radar de "fuerza bruta" en dos aspectos:

a.- Los pulsos de radar transmitidos no se enfocan tan cercanamente sino fielmente extendidos.

b- El grabado incluye no sólo a los ecos de radar en si, sino la suma de los ecos y de una onda de referencia coherente. Este es el por qué un radar sea llamado coherente. Es útil recordar que el ancho de la señal en dirección del rango es simplemente el resultado de la longitud de los pulsos. El rango no es

afectado por este proceso. Además, la antena es objeto de movimiento, claramente no es en cada posición pero existe el movimiento. Como resultado de ello, los ecos recibidos tienen una frecuencia diferente a la onda de referencia.

2.-La luz normal emitida de un bulbo eléctrico está compuesto de muchas ondas con longitud de onda de alrededor de 30 cm. La relación existente entre las diferentes fases de cada componente no se puede predecir. En luz coherente, sin embargo, la relación entre las fases de dos ondas es constante. La fase concierne el estado de la onda, esto es, una cresta o un valle ocurren en la onda en un determinado momento y lugar. Si se hace incidir luz coherente a través de la película de datos la difracción de la luz en las señales grabadas enfocarían la luz en una imagen única apilada detrás de la película de datos. [2]



1.7 IMAGEN DE CCD.

Comúnmente las imágenes de radar disponibles actualmente se obtienen mediante apertura sintética a resoluciones de alrededor de 1.5 a 2.5 metros.

El uso de los sensores de estado sólido en vídeo, comienza a experimentarse básicamente en la década de los 60's y fue acelerado por la invasión de imágenes de dispositivos acoplados por carga (CCD) en 1969.

Un dispositivo de imagen CCD consiste en un arreglo de filas y columnas de elementos fotosensitivos de estado sólido montados sobre un substrato rectangular de silicio. El tamaño de estos elementos de imagen es tan pequeño, que en una pastilla de apenas 7mm de diagonal pueden existir 347,904 sensores que captan cada punto de un cuadrado de imagen, estos elementos discretos de imagen son análogas a los pixeles de resolución de un monitor. Ellos almacenan cargas eléctricas que son proporcionales a la iluminación de una imagen sobre el arreglo (más luz, más actividad molecular del material fotosensible), entonces ya sea directamente o a través del cambio de registros intermedios, las cargas son transferidas de elemento a elemento a través del substrato hacia el dispositivo de salida y con la misma frecuencia de tiempo se genera la señal de salida de vídeo. La función de transferencia es similar a aquella de un haz de barrido rastreador en un tubo fotoconductor.

Estrictamente hablando los CCD's se refieren a aquellos componentes que llevan a cabo o ejecutan la función de transferencia. Pero comúnmente se utiliza esta definición para referirse al aparato completo, tal es el caso de la llamada cámara CCD.

La razón fundamental de utilizar CCD como transductor de imagen radica en que los CCD's (elemento fotosensores) son dispositivos semiconductores, como los transistores, que se logran integrar fácilmente en un chip, en una cantidad tan grande como lo permitan los circuitos VLSI. Obviamente como en todos los sistemas existen limitantes, para el caso del elemento CCD el número de elementos de imagen (pixeles) está ligado a la función sensibilidad de

imágenes del CCD dado que cada fotodiodo(pixel) desarrolla una carga que es proporcional a la iluminación de una imagen sobre su área.

La exploración se realiza almacenando ordenadamente las cargas eléctricas de estas filas y columnas sobre memorias, que se leen en los espacios negros de la imagen, al no necesitar haz electrónico de exploración, existe un considerable ahorro de energía.

1.7.1 FUNCIONAMIENTO DEL ELEMENTO CCD.

Los principios de operación de los CCDs han sido descritos por diversos autores. La descripción que se da a continuación sigue, en términos generales, la de Eccles et al. (1983).

La estructura básica de un dispositivo Acoplado por carga es un capacitor similar a los encontrados en los transistores tipo MOS (metal-óxido-semiconductor), formado por una capa aislante de dióxido de silicio (SiO_2), que se coloca sobre un sustrato de silicio tipo P. La carga se fija a una profundidad de $0.1 \mu\text{m}$ y sobre ella se deposita un electrodo metálico figura 1.22

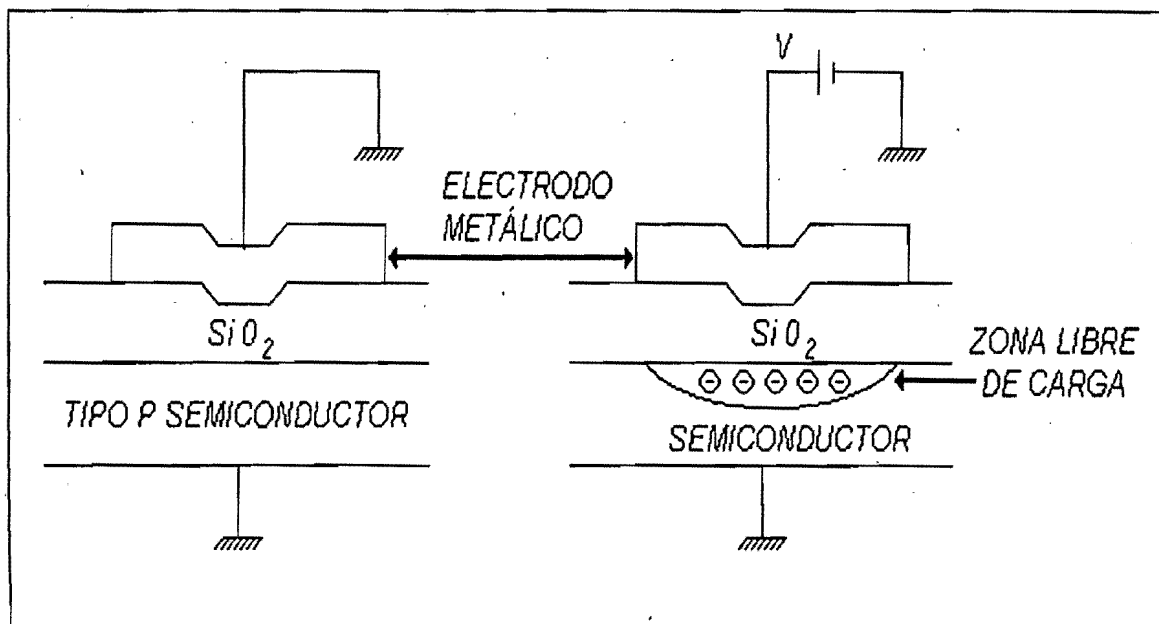


FIGURA 1.22 ESTRUCTURA BASICA DEL CCD

Si el electrodo se polariza positivamente respecto al sustrato, los portadores mayoritarios, en este caso huecos, son repelidos de la juntura Si-SiO_2 formando una zona libre de cargas. Conforme el voltaje del electrodo aumenta esta zona se hace mas profunda. Una vez que V excede un cierto número de volts la juntura Si-SiO_2 se vuelve lo suficientemente positiva con respecto al resto del sustrato para cualquier electrón libre presente sea atraído a la juntura formando una capa de inversión.

La zona libre de carga puede concebirse como un pozo de potencial en el cual se deposita carga. Cuando un fotón es absorbido por el silicio, se crea un par electrón-hoyo, el electrón es atraído hacia el pozo de potencial mientras que el hoyo se pierde en el sustrato.

Un CCD está formado por un arreglo de celdas como las antes descritas conectadas de tal manera que la carga se puede transferir de una celda a la adyacente a lo largo de los canales de transferencia.

La carga acumulada bajo un electrodo se puede transferir al área bajo electrodo adyacentes aplicando la técnica de Acoplamiento de Carga que consiste en lo siguiente: Se polariza también el electrodo inmediato, la carga entonces se distribuye bajo el pozo de potencial creado por ambos electrodos. Después, se reduce el voltaje del primer electrodo a cero y la carga se queda acumulada bajo el segundo electrodo. Se polariza entonces el tercer electrodo y la carga se vuelve a distribuir bajo el pozo de potencial creado ahora por los electrodos 2 y 3. cambiando el voltaje del electrodo 2 a cero la carga se acumula bajo el electrodo 3. Entonces aplicando un secuencia apropiada de pulsos a los electrodos la carga se puede mover a través del sustrato, figura 1.23 y 1.24. este proceso se puede repetir para transferir una distribución bidimensional de carga acumulada por muchos pixeles.

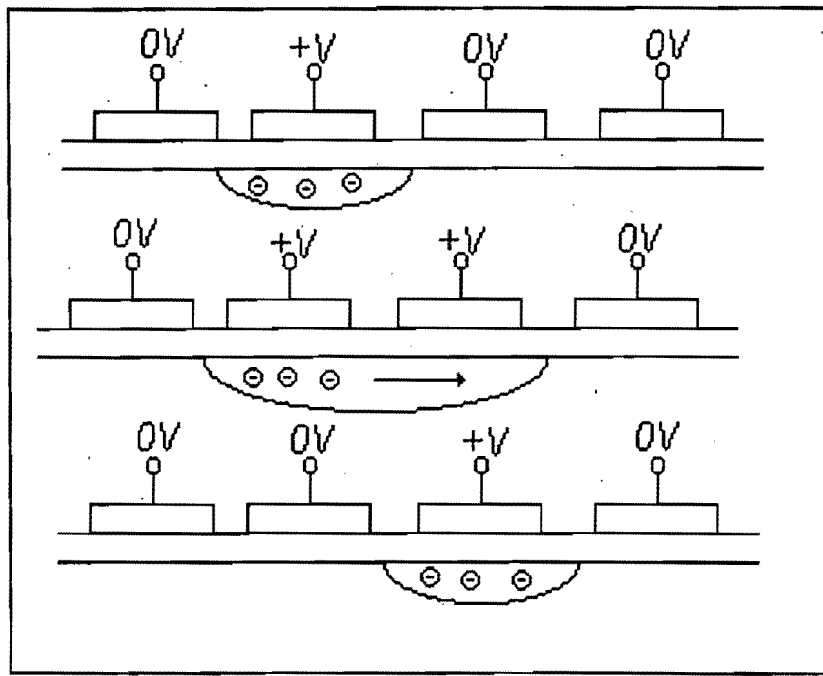


FIGURA 1.23 MECANISMO DE TRANSFERENCIA DE CARGA

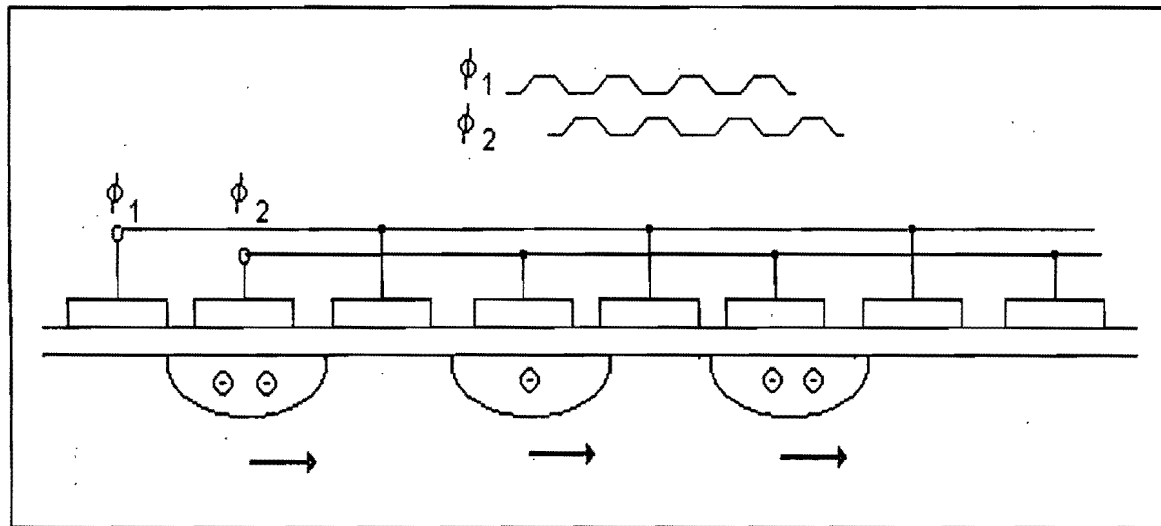


FIGURA 1.24 MECANISMO DE TRANSFERENCIA DE CARGA

1.7.1.1 EFICIENCIA CUÁNTICA

El parámetro que cuantifica el proceso de conversión de luz a carga es la eficiencia cuántica (EC). Una eficiencia cuántica del 100% implica que cada fotón incidente genera un par electrón-hueco. En el caso del CCD solo aquellos fotones que penetran la capa de electrodos y generan un electrón (mas hueco) que es capturado por el pozo de potencial contribuyen a la señal. fig 1.25. [14] [8]

La cantidad observada en el CCD es un flujo de fotones de luz, pero la cantidad detectada es un voltaje (V_0) que es amplificado y digitalizado. Si son absorbidos N_p fotones, entonces son detectados $(QE)N_p$ electrones por segundo, lo que corresponde a un voltaje de :

$$V_0 = A_{SFD} \{ (QE) N_p e \} / P \quad \text{volts a la salida del CCD}$$

donde:

QE es la eficiencia cuántica

e es la carga del electrón, 1.6022×10^{-19} coulombs

C es la capacitancia en el nodo de detección

A_{SFD} es la ganancia del amplificador de salida

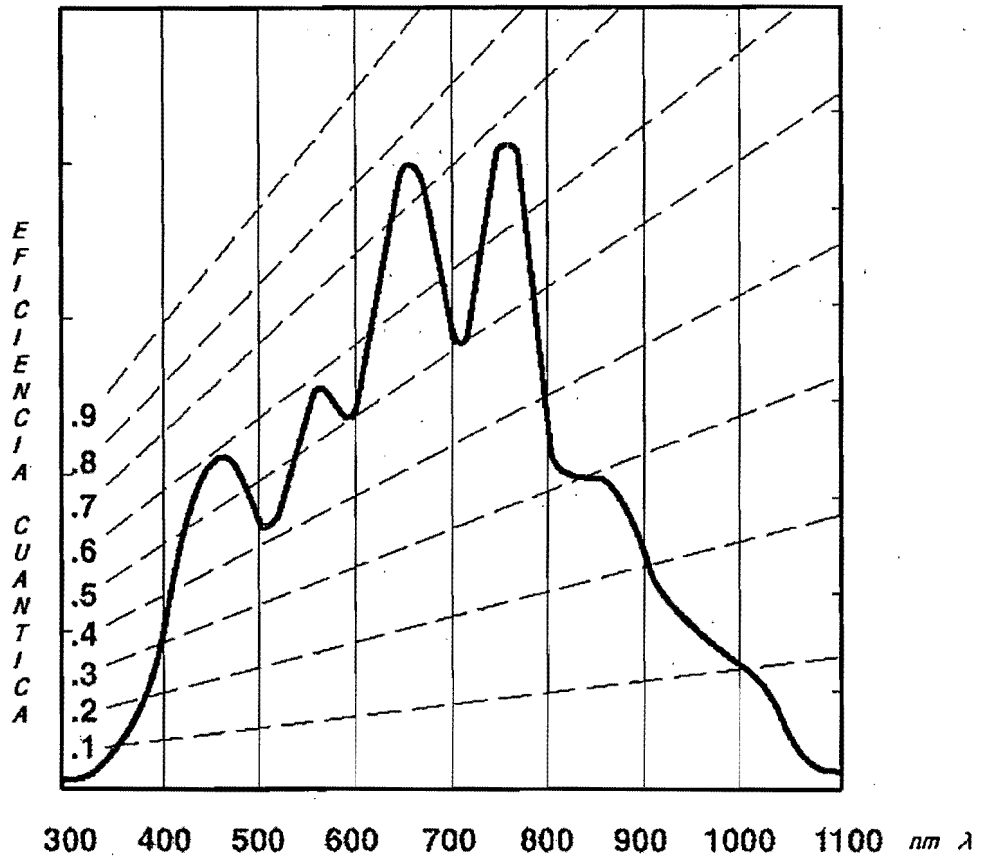


FIGURA 1.25 EFICIENCIA CUANTICA DEL CCD.

1.7.1.2 RESPUESTA ESPECTRAL O SENSIBILIDAD

La respuesta espectral R_λ o sensibilidad se define como el cociente entre la corriente eléctrica de salida del CCD y la potencia de luz (energía/tiempo), figura

1.27. si la energía del fotón es $\frac{hc}{\lambda}$ joules y la carga del electrón es q coulombs, R_λ se expresa como: [14] [8]

$$R_\lambda = \left(\frac{q\lambda}{hc}\right)n_\lambda \quad \text{amps / watt}$$

donde:

n_λ : eficiencia cuántica

h : constante de Planck (6.63×10^{-34} J seg)

c : velocidad de la luz (3×10^8 m/seg)

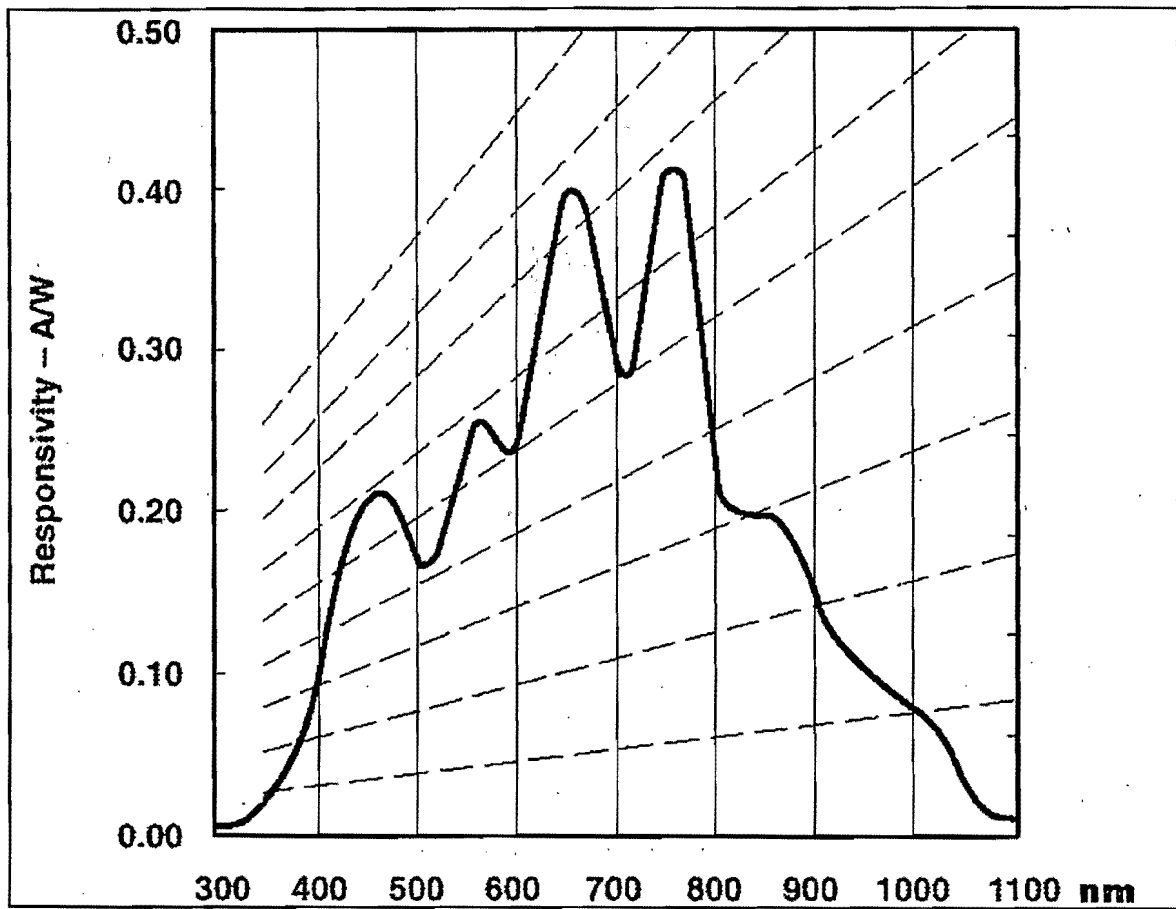


FIGURA 1.26 FLUJO RADIANTE INCIDENTE

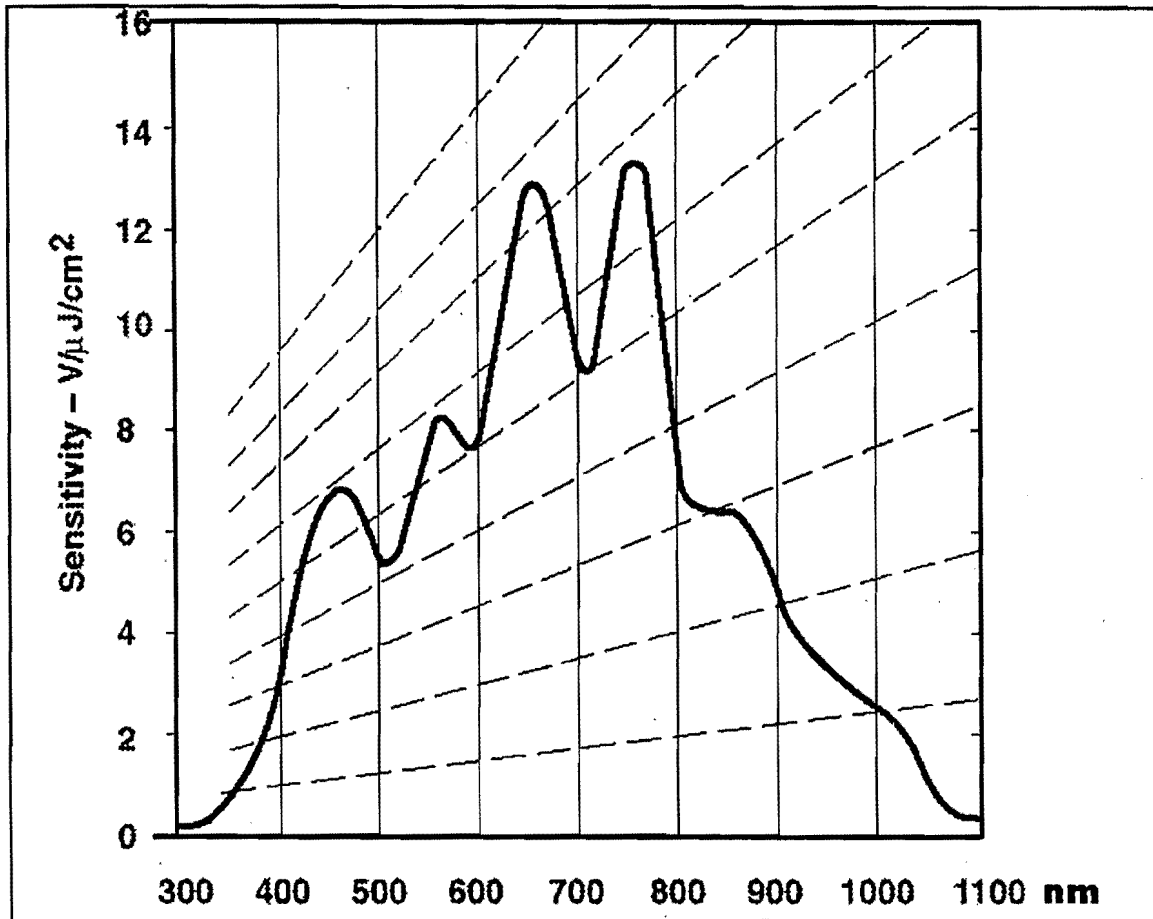


FIGURA 1.27 RESPUESTA ESPECTRAL DEL CCD.

La sensibilidad es una medida de la respuesta del detector a fotones con diferente energía.

Se debe hacer notar que al definir este parámetro el área de iluminación es completamente arbitraria ya que la corriente fotogenerada será la suma promedio de todos los elementos individuales, por lo tanto en esta medida no hay información de imagen. Se trata de tener un valor para el proceso de conversión de luz a carga.

Si se ilumina N elementos y se llena con una frecuencia F_r (de campo), la relación entre la corriente de salida y la carga promedio por elemento Q será: [14]
[8]

$$I_o = NQF_r \quad \text{amps}$$

$$I_o = R_\lambda P_\lambda \quad \text{amps}$$

donde:

P: potencia total en la iluminación (Watts)

La corriente I_0 tendrá un valor máximo que corresponderá a la saturación, ya que existe una cantidad máxima de carga que se puede almacenar en cualquier elemento del CCD. El valor pico I_p se obtiene cuando el nivel de iluminación es tal que se saturan todos los elementos del CCD.

La carga generada por elemento estaría dada por: [14] [8]

$$Q = R\lambda W a / Fr \text{ coulombs.}$$

donde

a: área del elemento.

W: Potencia incidente en ese elemento (watts / m²)

Es importante hacer notar que existirá una variación en la respuesta pixel a pixel debido a la no homogeneidad en el material y a pequeñas variaciones en el tamaño de cada elemento sensor.

1.7.1.3 INTERVALO DINÁMICO

Se define como el cociente entre la señal máxima y mínima que puede recibir el detector. En el caso del CCD el intervalo dinámico está determinado en el límite inferior por el patrón de ruido debido a la no uniformidad de la corriente oscura, más que por las fuentes de ruido en el proceso de transferencia y del amplificador de salida. En el límite superior por la capacidad para manejar la carga máxima.

El nivel mínimo de luz al cual el detector da una señal de salida útil depende de la respuesta espectral, del periodo de colección de carga y de las fuentes dominantes de ruido. Está relacionado con el valor pico (o saturado) L_{SAT} de la siguiente manera: [14] [8]

$$D=L_{sat}/L_{min}$$

donde:

D: intervalo dinámico.

a L_{min} también se le llama la iluminación equivalente de ruido. En términos de la corriente pico, el nivel de iluminación para la saturación está dado por;

$$L_{sat}=I_p/R\lambda A$$

donde :

A: área de la sección de imagen (m^2)

1.7.1.4 CORRIENTE OSCURA

La corriente oscura aparece debido a la generación térmica de electrones que se acumulan en elementos del CCD y que se añaden directamente a la señal fotogenerada. Un valor típico es el 1% del nivel de señal pico I_p a 25 °C cuando el dispositivo se opera a 60 Hz.

Si la corriente oscura fuera uniforme no representaría una limitación, ya que se añadiría en la misma cantidad en todos los píxeles y se podría sustraer fácilmente. En la práctica existen variaciones espaciales de la corriente oscura en toda el área del sensor debido a la falta de homogeneidad en la fabricación.

La corriente oscura, así como su no-uniformidad depende fuertemente de la temperatura. A partir de la ley del diodo se pueden obtener valores prácticos.

fig. 1.28

$$I_{OSC} = A^{(-V_{BG}/(2KT/Q))}$$

donde

A: constante

V_{BG} ; bandgap del silicio (1.1 volts)

La temperatura máxima de operación la determinará el nivel de corriente oscura al que se quiera trabajar, naturalmente esto es en función de la aplicación particular. [14] [8]

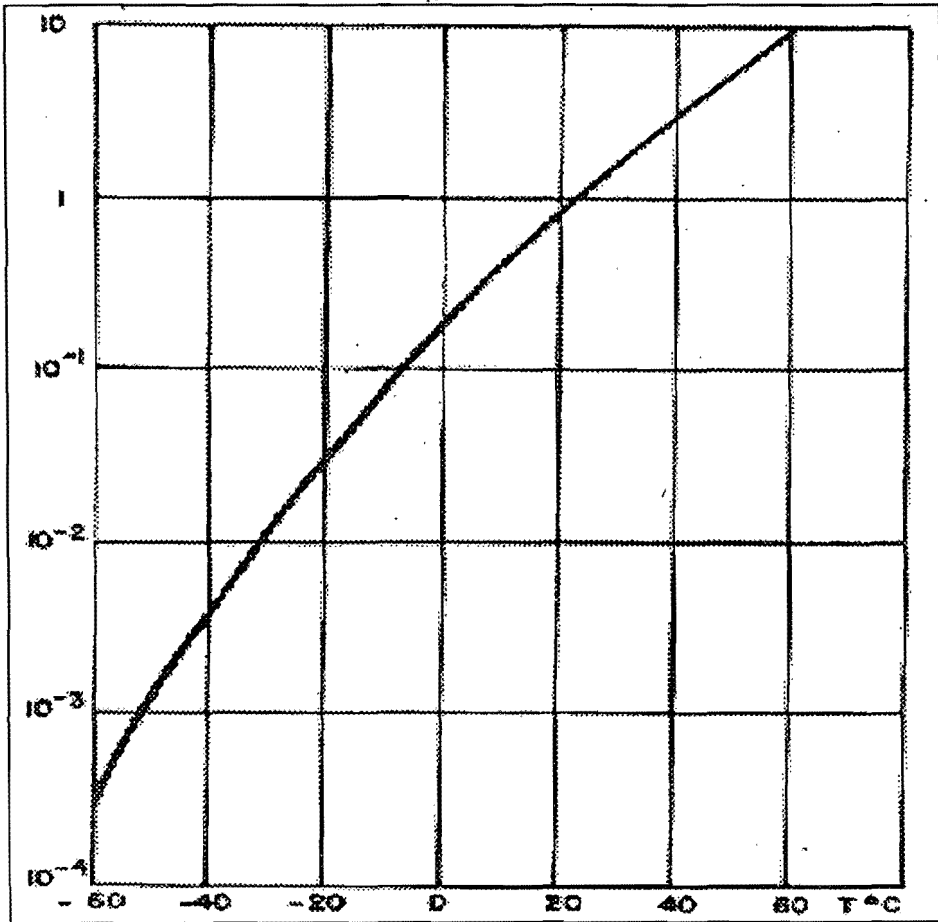


FIGURA 1.28 GRÁFICA DE LA CORRIENTE OSCURA EN FUNCIÓN DE LA TEMPERATURA NORMALIZADA A LA TEMPERATURA AMBIENTE.

1.7.1.5 FRECUENCIAS DE OPERACIÓN

La operación de un CCD en un estado constante no es posible, debido que cargas generadas por elevación de temperatura bloquean los pozos de potencial vacíos, cambiando su estado de energía. Este fenómeno llamado efecto de corriente oscura, limita el intervalo de frecuencias mínimas de pulsos de reloj de 10 KHz a 1Mhz.

La máxima potencia disipada por las capacitancias del CCD, determina un intervalo de frecuencias máximas para los pulsos de reloj, entre 1 Mhz y 30 Mhz. Además no es posible trabajar las celdas a muy altas frecuencias ya que no habría el tiempo suficiente para que las cargas se transfieran completamente de un pozo de potencial hacia otro, y las cargas almacenadas se perderían. [8]

1.7.1.6 EFICIENCIA EN LA COLECCIÓN DE CARGA

La eficiencia en la colección de carga (ECC) es una medida de la capacidad del dispositivo para registrar de manera precisa la información espacial en una imagen y depende, entre otros factores, de la capacidad de almacenamiento de carga del CCD. Como el dispositivo opera en el modo de canal profundo la colección y transferencia de carga tienen lugar dentro de una capa de material tipo n, de aproximadamente 1 μm , que se forma en la superficie del sustrato de silicio tipo p.

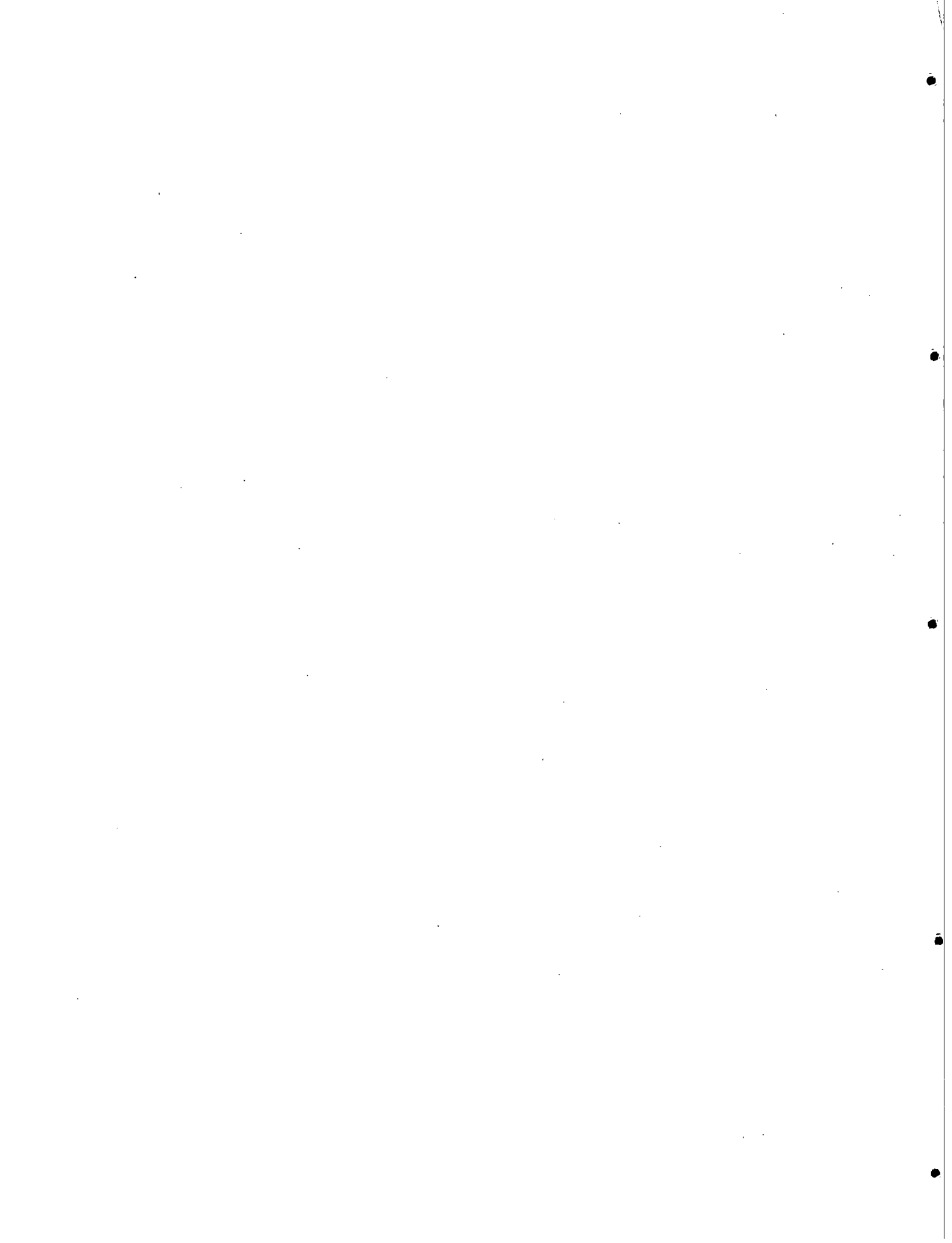
La capacidad de almacenamiento de carga depende del voltaje aplicado a los electrodos.

Una alta ECC significa que toda la carga generada por los fotones incidentes en un pixel dado, debe ser colectada dentro de ese pixel. [14] [8]

1.7.1.7 EFICIENCIA EN LA TRANSFERENCIA DE CARGA

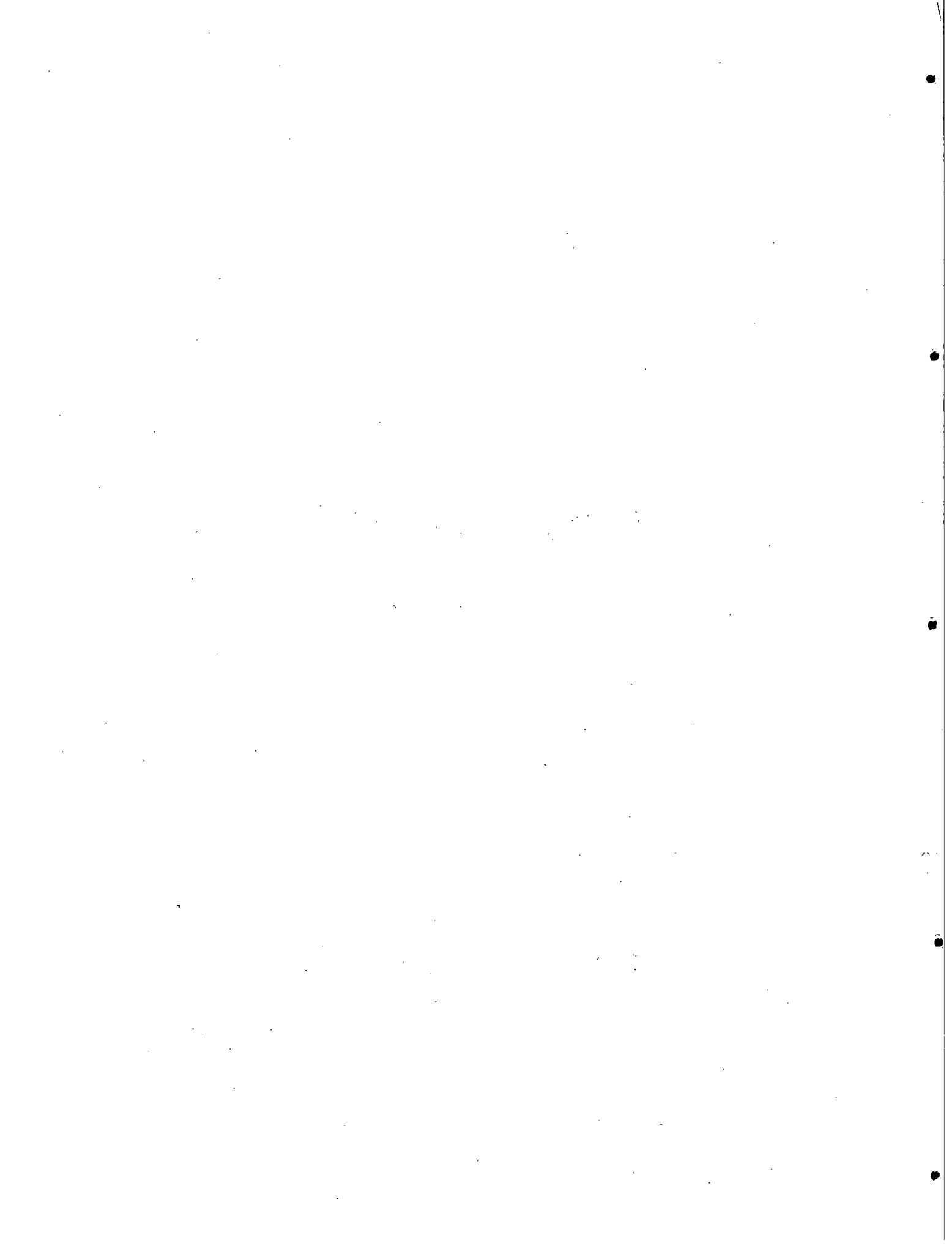
Una vez que la señal de carga ha sido colectada dentro de un pixel, la siguiente tarea del CCD es transferir este paquete al amplificador de salida. la eficiencia en la transferencia de carga (ETC) es una medida de la capacidad del dispositivo para transferir la carga de un pozo de potencial al siguiente.

No toda la carga generada en un sitio dado es detectada en el amplificador de salida cuando se lee ese pixel, debido a que aunque la carga no se pierda, una pequeña fracción se queda diferida en cada transferencia. Sin embargo, como se trata de un dispositivo de canal profundo, se tiene una $ETC > 99.9995\%$ si se dan los pulsos que requiere un CCD en la secuencia correcta. [8]



CAPITULO II

DESCRIPCIÓN GENERAL DEL SISTEMA



2.1 INTRODUCCIÓN

Una vez que se tienen los conceptos de percepción remota, de como se lleva acabo la construcción de una imagen y las dos técnicas actuales para el estudio, siendo estas la de Radar y la que emplea dispositivos acoplado por carga CCD.

Ahora nos enfocaremos a explicar la propuesta de construcción de una cámara CCD, la cual va hacer integrada, a la siguiente generación de satélites construidos por la Universidad Autónoma de México a través, del Programa Universitario de Investigación y Desarrollo Espacial (PUIDE), quien es el encargado del proyecto satelital.

Primeramente conoceremos los elementos que conforman la cámara de percepción remota, la cual esta constituida por lo siguientes bloques, un CCD, sistema de control para el CCD, un convertidor analógico digital, banco de memoria y finalmente del sistema de control de estos dos últimos bloques. Fig 2.1

El dispositivo que nos va ha permitir tener la imagen es llamado CCD. Este circuito requiere de señales de control para su desempeño por lo que es necesario un dispositivo capaz de realizar esta labor, esto se logra a través, de un microprocesador quien se encarga de ejecutar todas las señales que requiere el CCD. La señal de salida del CCD es analógica, por lo que requiere de una interface, la cual cambie su estado analógico a digital. El circuito integrado que permite esto es un convertidor analógico-digital (A/D).

Una vez que la señal del CCD se ha transformado a una señal digital, se requiere de un lugar para su almacenamiento, por lo que es necesario contar con un banco de memoria para almacenar la información que vaya arrojando el A/D. Estos dos últimos dispositivo memoria y A/D requieren de un sistema de control para que ambos trabajen para el CCD, esta labor se logra con un segundo microprocesador, cuya tarea es activar y desactivar al A/D y direccionar las localidades de memoria donde se va almacenar la información del CCD (imagen), además una vez que se tenga el total de la imagen en la memoria, cuenta con la capacidad de enviar la información directamente a un transmisor para que a su vez sea enviada a una estación de control del satélite de percepción remota, o

también puede enviar la información a la computadora principal o proporcionarle el bus de datos para un posible procesamiento de la imagen a través de la computadora principal.

Algo muy importante son los circuitos electrónicos que se emplean, por la envergadura que conlleva un proyecto satelital, los integrados deben de cumplir los estándares espaciales y militares, así como el tipo de electrónica debe diseñarse para tener un mínimo de consumo de potencia. Ya que no se cuenta con una fuente de energía continua en el espacio. Actualmente cada vez más la tendencia de bajo consumo de los circuitos electrónicos ha ido creciendo, nótese el cambio que existe de 5 volts de alimentación que antes eran usados, ahora este nivel descendió a 3.3 volts, lo que nos presenta un ahorro energético.

El sistema de percepción remota, es decir la cámara basada en un dispositivo acoplado por carga, se emplea electrónica de 3.3 volts.

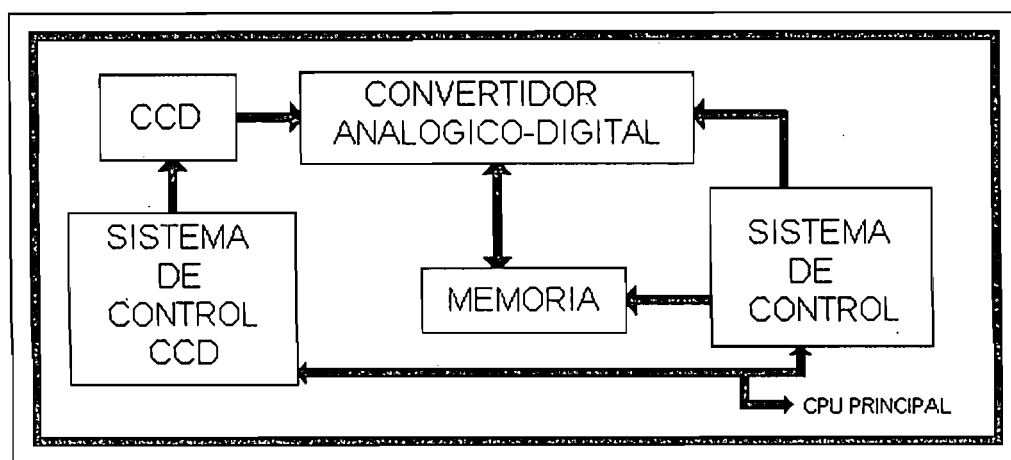


FIGURA 2.1 DIAGRAMA A BLOQUES DE LA CAMARA CCD.

2.2 REQUERIMIENTOS DEL SISTEMA DE PERCEPCIÓN REMOTA BASADO EN UN DISPOSITIVO ACOPLADO POR CARGA CCD.

La utilización de imágenes de percepción remota son cada vez más útiles y necesarias para el desarrollo de los países, por lo que si un país requiere de tener una imagen de su territorio, se ve en la necesidad de adquirir un servicio, de un país que cuenta con sistemas de percepción remota, el costo de estas imágenes varia, pero en general son altamente cotizadas.

Analizando lo anterior, la Universidad Nacional Autónoma de México a través de su Programa Universitario de Investigación Espacial (P.U.I.D.E.), ahora por razones administrativas llamado Laboratorio de Tecnología Espacial, tiene la labor de construir un satélite de percepción remota basado en un dispositivo acoplado por carga CCD. Este trabajo es una colaboración con dos instituciones Rusas, las cuales son, la empresa LAVOCHKIN y el Instituto de Aviación en Moscú.

El trabajo a realizar dentro del Laboratorio de Tecnología Espacial, consiste de la computadora principal, y el sistema de percepción remota basado en un dispositivo acoplado por carga.

Se pretende tener un arreglo de tres cámaras figura 2.2, logrando así una resolución de 680 x 1500 pixeles aproximadamente, es decir cada cámara tiene una resolución de 680 x 500 pixeles, con 7.4 μm por pixel por lado.

Para saber la resolución del sistema de percepción remota, se debe conocer la escala que se desea, este punto todavía esta en discusión, ya que la óptica con la cual va ha contar el satélite a un no ha sido definida.

Desde el punto de vista de la percepción remota, conviene destacar una serie de bandas espectrales, que son las más frecuentemente empleadas con la tecnología actual. Sus características y amplitud varían según distintos autores, si bien la terminología más común es la siguiente:

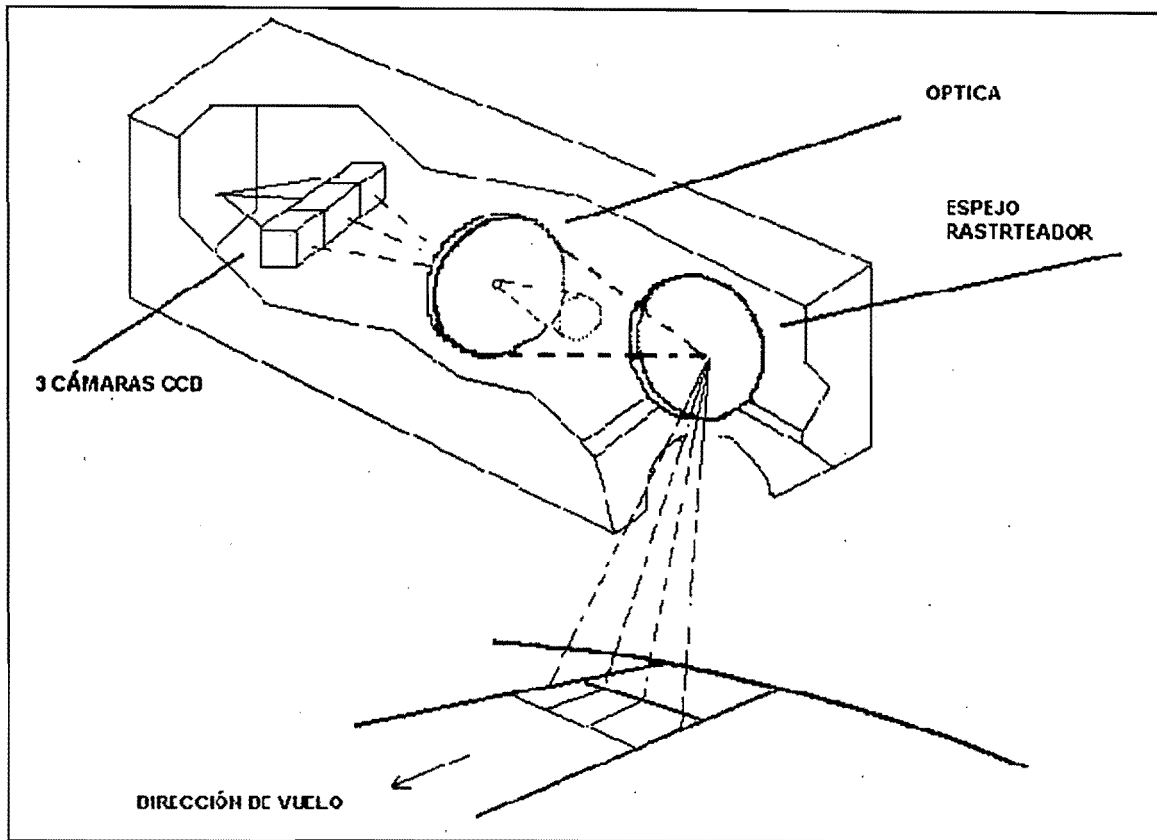


FIGURA 2.2 DIAGRAMA GENERAL DEL SISTEMA DE PERCEPCIÓN REMOTA.

-Espectro visible (0.4 a 0.7 μm). Se denomina así por tratarse de la única radiación electromagnética que pueden percibir nuestros ojos, coincidiendo con las longitudes de onda en donde es máxima la radiación solar. Suelen distinguirse tres bandas elementales, que se denominan azul (0.4 a 0.5 μm); verde (0.5 a 0.6 μm) y rojo (0.6 a 0.7 μm), en razón de los colores elementales asociados a esa longitudes de onda.

-Infrarrojo próximo (0.7 a 1.3 μm). A veces se denomina también infrarrojo reflejado y fotográfico, puesto que puede detectarse a partir de película dotados de emulsiones especiales. Resulta de especial importancia por su capacidad para discriminar masas vegetales y concentraciones de humedad.

-Infrarrojo medio (1.3 a 8 μm), en donde se entremezclan los procesos de reflexión de la luz solar y de emisión de la superficie terrestre.

-Infrarrojo lejano o térmico (8 a 14 μm), que incluye la porción emisiva del espectro terrestre.

-Microondas (a partir de 1 mm), con gran interés por ser un tipo de energía bastante transparente a la cubierta nubosa.

El satélite de percepción remota se pretende que este a una altura 1000 Km con una órbita polar, velocidad de vuelo de satélite 7300 m/s, velocidad sobre el terreno 6486.4 m/s.

El trabajo que se presenta aquí, es el diseño de una sola cámara CCD con la resolución antes mencionada, así como del sistema de almacenamiento de la información y de toda la electrónica que se encuentra alrededor del sistema.

Esta tecnología (CCD) permite aumentar la resolución espacial del sistema respecto a los barredores convencionales, al eliminar la parte móvil, mientras se reduce algunos problemas geométricos que se producen en los barredores, al perderse la sincronía entre el movimiento del espejo y el de la plataforma. Además no se requiere que los detectores sean interrogados una vez por pixel, como ocurre en los exploradores de barrido, sino sólo una vez por línea, lo que agiliza la detección y emisión de datos.

Las cámaras CCD se han incorporado ya a varios proyectos de percepción remota, como es el caso del satélite francés SPOT, del hindú IRS-1 y del japonés MOS-1 y es previsible, pese a sus problemas, que alcancen un mayor protagonismo en proyectos futuros de observación de la Tierra. [1]

Conviene aclarar que a mayor resolución espacial, disminuye habitualmente la temporal y es previsible que se reduzca también la espectral y radiométrica fig 2.3. El principal problema se encuentra en la transmisión de las imágenes a la superficie terrestre. El aumento en cualquiera de los cuatro tipos de resolución, significa también un incremento considerable del volumen de datos, que tanto el sensor como la estación receptora tienen que procesar. [1]

A la hora de diseñar un sensor remoto habrá de subrayarse aquel tipo de resolución más conveniente a sus fines. Si está orientado a la detección de fenómenos efímeros en el tiempo, deberá realizarse su cobertura temporal, aun a

costa de perder resolución espacial, como ocurre con los satélites meteorológicos. Si por el contrario, el sensor se orienta a explotación minera, el detalle espacial y espectral resulta más importante, reduciéndose entonces su ciclo temporal.

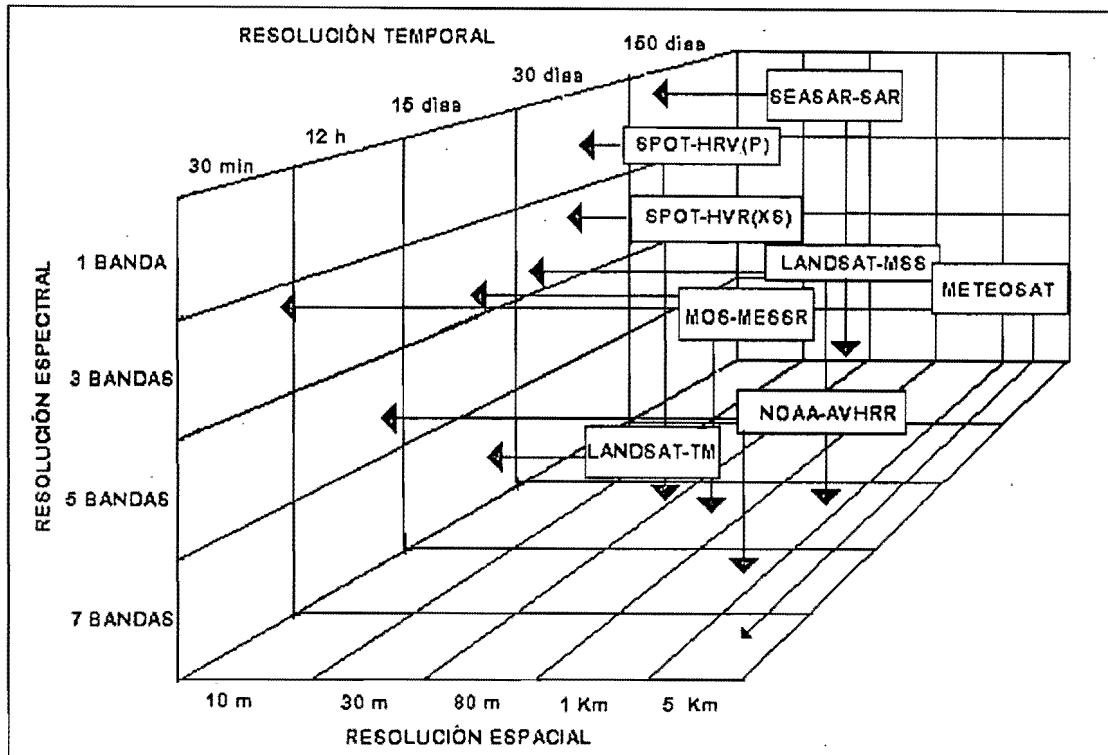


FIGURA 2.3 RELACIONES ENTRE RESOLUCIÓN ESPACIAL, ESPECTRAL Y TEMPORAL PARA DISTINTOS SENSORES.

Lo anterior puede contribuir a aclarar un aspecto de la resolución muchas veces malentendido. Con frecuencia se identifica la calidad del sensor con resolución espacial. Parece evidente que se trata de una clara simplificación, puesto que, en determinados estudios, será más vital contar con otros aspectos de la resolución (como sería un ciclo corto de cobertura), que con un fino detalle espacial. La detección de incendios forestales o la predicción de cosechas son buenos ejemplos de este tipo de estudios. De ahí que sea cada vez más frecuente el uso de satélites meteorológicos para estos fines, ampliando su finalidad original. En la misma línea, algunos trabajos requerirán principalmente una fina

resolución espectral; por ejemplo, cuando se trate de discriminar cubiertas con un comportamiento radiométrico muy similar, sólo divergente en bandas muy particulares del espectro. La exploración minera requiere con frecuencia este tipo de sensores, que permiten discriminar fiablemente diferentes litologías o rasgos geobotánicos.

Por último, conviene considerar que una mejora en la resolución espacial no siempre conlleva una mayor exactitud en los resultados de la interpretación. Algunos autores han mostrado la relación entre mejora de la resolución espacial y aumento en la dispersión espectral de los tipos de cobertura. Esa mayor variación supone también un incremento del traslape espectral entre categorías vecinas y por tanto, una mayor confusión cuando se pretende separarlas digitalmente.

La resolución del convertidor analógico digital que lleva nuestro sistema es de 10 bits y su salida es paralela.

Se cuenta con un banco de memoria de 1Mbyte, el sistema tiene la capacidad de manejar hasta 10Mbyte de información, por razones de costos en las memorias, el sistema se presentara con 1M de información.

Cabe mencionar que la óptica final que lleva la cámara no es tema de este trabajo.

Toda la electrónica utilizada para el desarrollo del sistema cumple con los estándares militares y espaciales que requiere un sistema espacial

2.3 SISTEMA DE CONTROL PARA EL CCD.

Existe en la actualidad una variedad de dispositivos acoplado por carga CCD en el mercado, estos varían de acuerdo a la resolución y costos. Los costos van desde los \$120 US hasta \$2000 US, este último corresponde al costo de un CCD del alta resolución de 1024 x 1024 pixeles.

Cuando se menciona la resolución de un CCD, no es mas que el número de líneas verticales y horizontales del cual esta formado el CCD, por ejemplo decir un CCD de 680 x 500 pixel, corresponde a 500 líneas horizontales con 680 elementos verticales en cada línea.

Algunos arreglos de pixel corresponde a los formatos estándar de televisión que existen, para el continente americano el arreglo es de 525 X 480 líneas correspondiendo al formato NTSC y para el continente europeo el arreglo es 625 X 580 líneas formato PAL.

Para aplicaciones comerciales la arquitectura de los CCDs es la de transferencia de cuadro, en este caso el detector tiene tres secciones figura 2.4 [8]

- Imagen (Periodo de integración)
- Almacenamiento (Período de transferencia Paralela).
- Lectura (Periodo serial de lectura)



El silicio se divide en dos áreas de tamaño comparable que pueden ser sincronizadas para transferir la imagen de carga en un solo bloque. Durante el intervalo de retroceso de cuadro la carga acumulada en la sección de imagen se mueve rápidamente a la de almacenamiento. Esto se lleva a cabo aplicando pulsos simultáneamente a los electrodos de la sección de imagen y de almacenamiento. Esta última es similar a la sección de imagen pero está cubierta con una pantalla opaca, cada renglón de pixeles del área del almacenamiento se transfiere a la sección de lectura llamada también registro de salida, este último es una estructura unidimensional en la cual cada elemento está conectado al final

de una de las columnas de la sección de almacenamiento, uno de los extremos del registro de lectura está conectado a un amplificador de salida. La carga se transfiere al amplificador de la misma manera que en las otras dos secciones.

Un segundo patrón de cargas se conecta en la sección de imagen mientras el primero se está leyendo. Una vez que en la sección de lectura se ha leído un cuadro completo, el segundo cuadro se transfiere a la sección de almacenamiento para su lectura posterior y así sucesivamente.

El amplificador de detección convierte la señal de carga en un voltaje de salida, de tal manera que la salida V_o , correspondiente a cada pixel es proporcional a la carga colectada Q . Esto se realiza vía cambios de potencial en la capacitancia C_o , del nodo de detección de carga i.e $V_o=Q/C$

En resumen, el arreglo de transferencia de cuadro convierte una imagen óptica en un barrido secuencial línea por línea requerido para el despliegue de la televisión convencional.

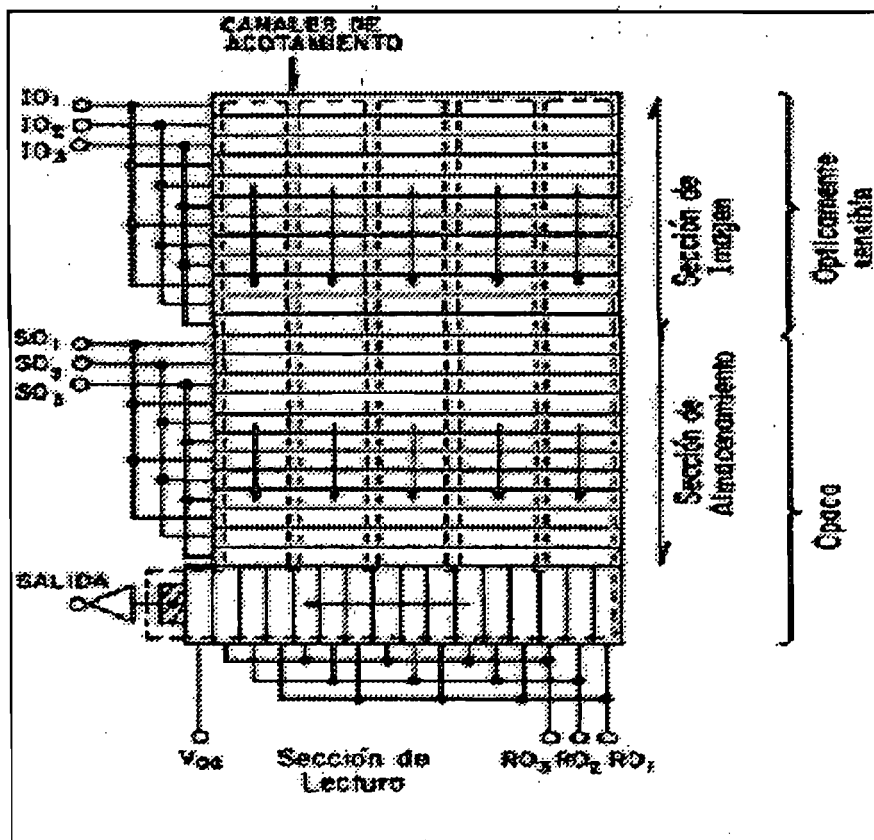


FIGURA 2.4 ESTRUCTURA DE TRANSFERENCIA DE CUADRO.



Los pulsos antes mencionados los proporciona un microprocesador, el cual controla las seis señales que requiere el CCD (IAG1, IAG2, SAG, SRG, RST ODB).

El microprocesador es un dispositivo de 8 bits, que cuenta con las suficientes salidas para proporcionar las líneas de control antes mencionados. La velocidad del microprocesador es de 20 Mhz. Este dispositivo tiene la posibilidad de ser configurado para diferentes velocidades, lo cual permite tiempos de exposición variables. Lo que hace serlo un dispositivo versátil.

En la siguiente tabla podemos observar los diferentes microprocesadores que existen en el mercado, cabe señalar que solamente fueron seleccionados aquellos que cumplen con las velocidades de procesamiento más eficiente. También estos microprocesadores cumplen con los estándares militares y especiales que requiere un sistema de percepción remota.

TABLA I DE MICROPROCESADORES EXISTENTES EN EL MERCADO.

MICROPROCESADOR	COMPAÑÍA	VELOCIDAD INTERNA (nseg)	NUMERO DE REGISTROS	NUMERO DE CICLO POR INSTRUCCIÓN
AVR	ATMEL	50	32	1.3
PIC	MICROCHIP	200	1	5.5
HC05	MOTOROLA	125	1	8
HC08	MOTOROLA	125	2	12
80C51	INTEL	200	1	14

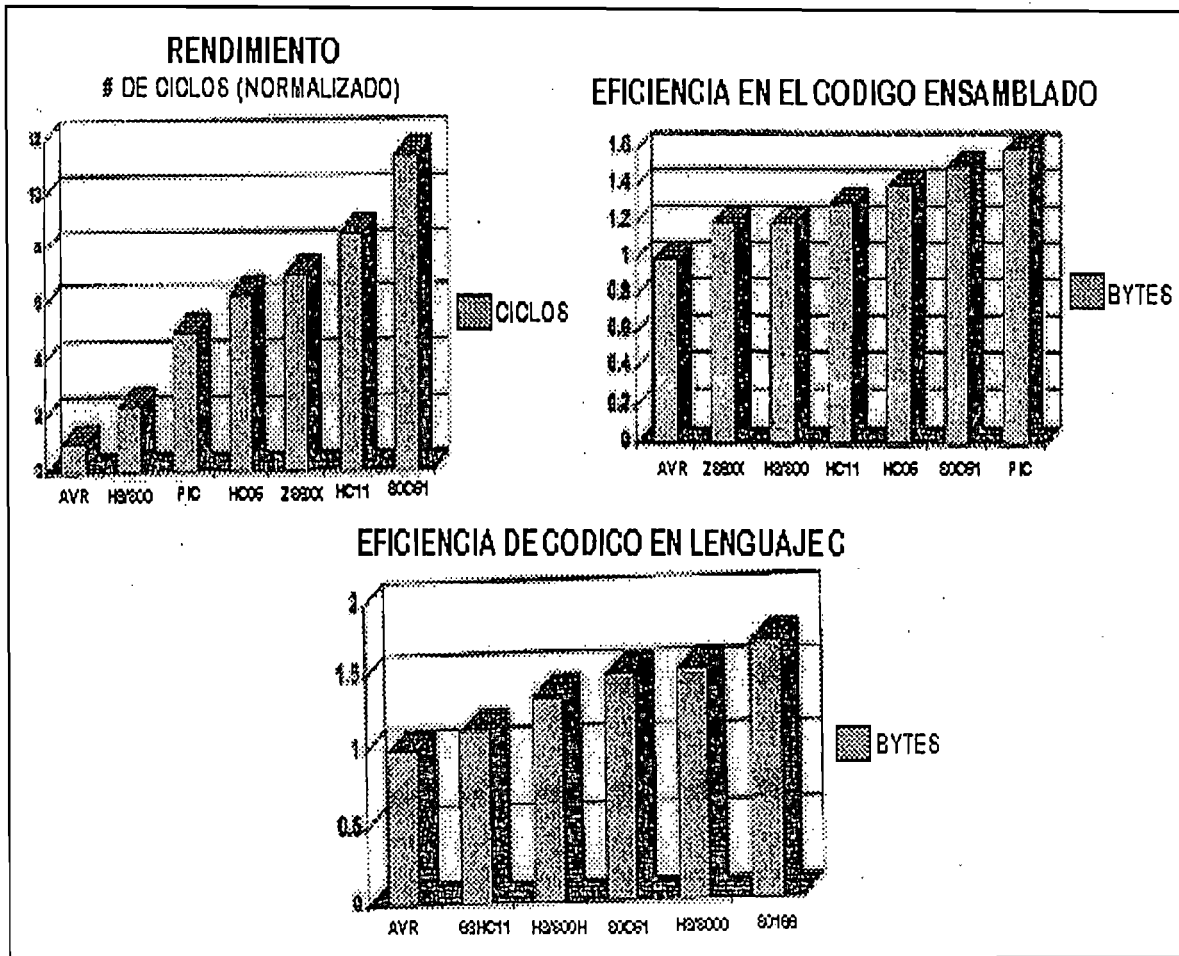
De acuerdo a la tabla anterior, vemos que el microprocesador AVR es el más eficiente en cuanto a su velocidad interna, en comparación con los otros microprocesadores. Gracias a su tecnología RISC, le permite ejecutar instrucciones por ciclo más rápidas que cualquier otro microprocesador. El consumo de potencia un parámetro muy importante para este tipo de implementaciones, vemos que el AVR puede trabajar desde 2.7 hasta 6 Volts, se pretende que la cámara CCD funcione a 3 V, por lo que su consumo del microprocesador es de 10.5 mW aproximadamente, lo que representa un

consumo mínimo. El AVR cumple con los estándares espaciales y militares, por todo esto ha sido el microprocesador elegido para la lógica de control que requiere el CCD. En el capítulo tres estudiaremos todas las características de este microprocesador. Algo que también nos sirvió como base para la selección del microprocesador son las siguientes tablas donde podemos apreciar, que el AVR supera a los demás microprocesadores existentes.

En la Tabla II, vemos el rendimiento que tienen diferentes microprocesadores, esta tabla es muy interesante ya que el AVR, tiene un bajo nivel en número de ciclos de reloj, esto quiere decir que es más versátil al ejecutar sus instrucciones. El tipo de tecnología que utiliza este microprocesador es RISC, lo que permite este alto desempeño. [11]

En la tabla III, si se utilizara un lenguaje de alto nivel como lo sería C, vemos que también tiene eficiencia en cuanto a código. [11]

En la tabla IV Muy similar a la tabla III, pero cuando se emplea lenguaje ensamblador, el resultado es un código más eficiente, esto también lo vemos reflejado en la memoria de programa, ya que se pueden desarrollar algoritmos complejos con un lenguaje altamente eficiente, el cual tiene un consumo de memoria RAM bajo. [11]



TABLAS II, III y IV. ANÁLISIS COMPARATIVOS ENTRE MICROPROCESADORES.

2.4 SISTEMA DE ADQUISICIÓN DE DATOS.

Cuando el microprocesador genere las señales requeridas por el CCD, durante los tres periodos que requiere, integración, transferencia paralela y lectura. El CCD enviara información analógica que corresponde a los pixeles que conforman la imagen. La información proveniente del CCD viene en el siguiente formato, sabiendo que nuestro CCD tiene una resolución de 680 x 500 pixeles, el cual da un total de 340,000 pixeles, la información va estar desplegada por líneas verticales, es decir la información saldrá en paquetes de 680 pixeles, durante 500 ciclos logrando así la imagen de 680 x 500.

El siguiente proceso es su conversión al mundo digital, para así almacenarlo en un dispositivo digital llamado memoria, a continuación daremos una breve explicación de cada uno de estos dos elementos convertidor analógico digital (A/D) y de la memoria.

2.4.1 CONVERTIDORES ANALOGICOS-DIGITALES

Los convertidores análogo-digiales son sistemas electrónicos que reciben a su entrada una variable analógica, en general en forma de tensión variable, y proporcionan a su salida una combinación en un código binario cuyo equivalente decimal es igual al valor de aquella, su utilización es imprescindible para introducir en un procesador digital la información de un transductor analógico.

Existen tres tipos de convertidores:

-Convertidor de integración lenta.

Normalmente requieren 300 ms para efectuar una conversión.

- Aproximaciones sucesivas.

Tiene tiempos de conversión de unos cuantos microsegundos y puede digitalizar señales de audio.

-Flash

PRINCIPIO DE OPERACIÓN.

Un voltaje de referencia y una red resistiva establece la resolución de $1V/LSB$. Se aplica un voltaje V_{ent} de entrada analógica a las entradas + de todos los comparadores. Sus Salidas activan un decodificador de prioridad de 8 a 3 líneas. El decodificador lógico genera un código binario que representa la salida analógica. Su tiempo de conversión está limitado por el tiempo de respuesta de los comparadores y las compuertas lógicas. Puede digitalizar señales de vídeo y radar. Al aumentar la resolución se vuelve más costosa la gran rapidez del flash. El número de comparadores necesarios para lograr una resolución de n bits es

$$\text{número de comparadores} = 2^n - 1$$

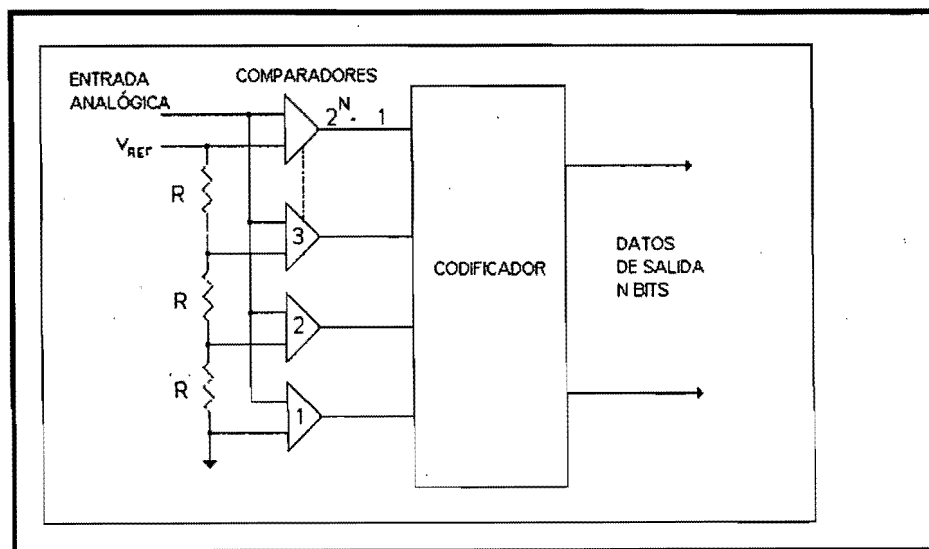


DIAGRAMA GENERAL DE UN CONVERTIDOR ANALÓGICO-DIGITAL

ERRORES DE APERTURA

Durante el tiempo de conversión, T_c , el voltaje de entrada analógica no debe cambiar en más de $\pm \frac{1}{2}$ LSB (total 1lsb), pues de lo contrario la conversión sería incorrecta. Este tipo de inexactitud recibe el nombre de error de apertura. La

velocidad de cambio de V_{ent} respecto al tiempo se denomina velocidad de respuesta. Si V_{ent} es una onda senoidal, su velocidad de respuesta máxima esta en los cruces por cero. La velocidad de respuesta de la onda senoidal queda determinada por el voltaje pico y la frecuencia.

Tratándose de un convertidor A/D, la frecuencia máxima para que una onda senoidal V_{ent} sea digitalizada con precisión de $\pm \frac{1}{2}$ LSB es

$$f_{max} \approx \frac{1}{2\pi(Tc)2^n}$$

TABLA V CONVERTIDORES EXISTENTES EN EL MERCADO.

No PARTE	COMPAÑÍA	No DE BITS	ALIMENTACIÓN (VOLTS)	VELOCIDAD (MHz)	CONSUMO (mW)
ADS901	BURR-BROWN	10	3	20	60
H15808	HARRIS	12	5	10	365
H15905	HARRIS	14	5	5	350
H15766	HARRIS	10	3	5	260
ADC12762	NATIONAL	12	5	1.4	300
MC10319	MOTOROL A	8	5	25	618
TDA8792	PHILIPS	8	3.3	25	100
TDA8767	PHILIPS	12	5	30	335
TDA8766	PHILIPS	10	3	20	73
TDA8786	PHILIPS	10	5	18	400
AD872	ANALOG DEVICES	12	5	10	1300
AD9801	ANALOG DEVICES	10	3	18	185
AD1672	ANALOG DEVICES	12	5	3	363
AD773A	ANALOG DEVICES	10	5	20	1200
AD9807	ANALOG DEVICES	12	5	6	530
LTC1415	LINEAR TECHNOLOGY	12	5	1.25	55

Este tipo de circuito es de difícil selección, ya que el consumo y la velocidad de procesamiento están muy ligados, por lo que un circuito de bajo consumo, es relativamente lento y viceversa. Actualmente la compañía BurrBrown trabaja con una nueva tecnología donde esta disyuntiva queda subsanada, logrando así un circuito altamente competitivo; si vemos el convertidor ADS901, cumple con los parámetros requeridos 10 bits y un consumo mínimo de potencia, ya que se alimenta con tan solo 3 V. Su velocidad de conversión es de hasta 20 Mhz, lo que cumple con los requerimiento de procesamiento de imágenes. Este convertidor cumple con los estándares espaciales y militares, por lo que fue seleccionado para procesar la información proveniente de la cámara CCD a el mundo digital, más adelante se darán los detalles de este convertidor.

2.4.2 MEMORIA

PARÁMETROS Y CARACTERÍSTICA MAS IMPORTANTE DE UNA MEMORIA

CAPACIDAD. - Es la cantidad de información que puede almacenar. Dado que la información la almacena en sistema binario, la capacidad se mide en la unidad de medida de información en dicho sistema, que es el bit. La capacidad se puede considerar, por lo tanto igual al numero N total de bits. Pero en general, la información se almacena en grupos de bits denominados posiciones o palabras formadas por un cierto número n_1 de bits accesible simultáneamente. El número de palabras o posiciones de una memoria viene dado, por lo tanto, por el cociente $N/n_1=m$.

A la selección de una determinada posición de memoria para introducir información en ella o leer la que contiene se le denomina direccionamiento de dicha posición. Para que se aproveche al máximo la capacidad de selección se hace que m sea potencia de dos.

FORMA DE ACCEDER A LA INFORMACIÓN.

La acción de introducir información (escribir) en una posición de la memoria o leer la que contiene se denomina acceder a la misma. Tipos de acceso a memoria:

a) MEMORIAS DE ACCESO DIRECTO

Son aquéllas en las que es posible especificar una posición o conjunto de posiciones para leer su información o escribir en ella.

b) MEMORIAS DE ACCESO SECUENCIAL

Son aquéllas en las que no se especifica la dirección de la información sino que en cada instante se introduce en la memoria la información situada en las terminales de entrada o bien se lee la situada en la posición unida a las terminales de salida.

MEMORIAS DE ACCESO ALEATORIO (Random Access Memories)

Son memorias que poseen un conjunto de variables de dirección que permiten seleccionar cualquier posición de la misma. Se caracterizan porque el tiempo que tarda en leerse o grabarse una posición, a partir del instante en que se presenta la dirección, es el mismo para todas las posiciones de la memoria.

MEMORIAS ESTÁTICAS (Static Random Access Memories)

Se denominan estáticas (SRM) las memorias que mantienen indefinidamente la información mientras se les aplica la tensión de alimentación. Las memorias estáticas de semiconductores están formadas por biestables activados por niveles en general del tipo R-S. En su realización se pueden utilizar transistores bipolares o transistores MOS.

MEMORIAS DINÁMICAS (Dynamic Random Access Memories)

Se denominan dinámicas (DRAM) las memorias que mantienen almacenada la información solamente durante algunos milisegundos. Estas memorias sólo se realizan con transistores MOS y en lugar de biestables, utilizan como elemento de memoria la capacidad parásita existente entre la puerta y el surtidor de aquéllos. Para que la información se almacene de forma indefinida es necesario realizar una lectura y escritura periódicas que reciben el nombre de regrabado (refreshing).

TECNOLOGÍA DE LAS MEMORIAS DE ACCESO ALEATORIO

Las memorias estáticas son aquellas que memorizan mediante dos inversores interconectados formando un biestable activado por niveles. Las dos tecnologías más utilizadas para realizar esta célula son la de MOS (Semiconductor de óxido de metal) canal N y la de MOS complementario (CMOS). En la fig. 2.5 se representa la célula básica realizada con transistores MOS canal N enriquecidos. Los transistores T_3 y T_4 actúan como resistencia de carga de T_1 y T_2

respectivamente. La salida directa Q de la célula es el punto común al surtidor de T_3 y el drenador de T_1 y la salida \bar{Q} es el mismo punto de T_4 y T_2 . Los transistores T_5 y T_6 constituyen la línea de selección para leer el contenido de la célula se aplica el nivel de tensión V_{DD} a la línea de selección y de esta forma se hacen conducir los transistores T_5 y T_6 . El estado de las líneas $I e \bar{I}$ se hace igual al de las salidas de la célula $Q y \bar{Q}$

y puede ser aplicado a un amplificador cuya salida se conecta al exterior.

Para escribir en la célula una vez seleccionada, se hace llegar la información externa a las líneas $I e \bar{I}$.

El tipo de memoria que se utiliza para el espacio es de tecnología estática, ya que son las que tienen menos variaciones en el espacio debido a su arquitectura como se vio anteriormente.

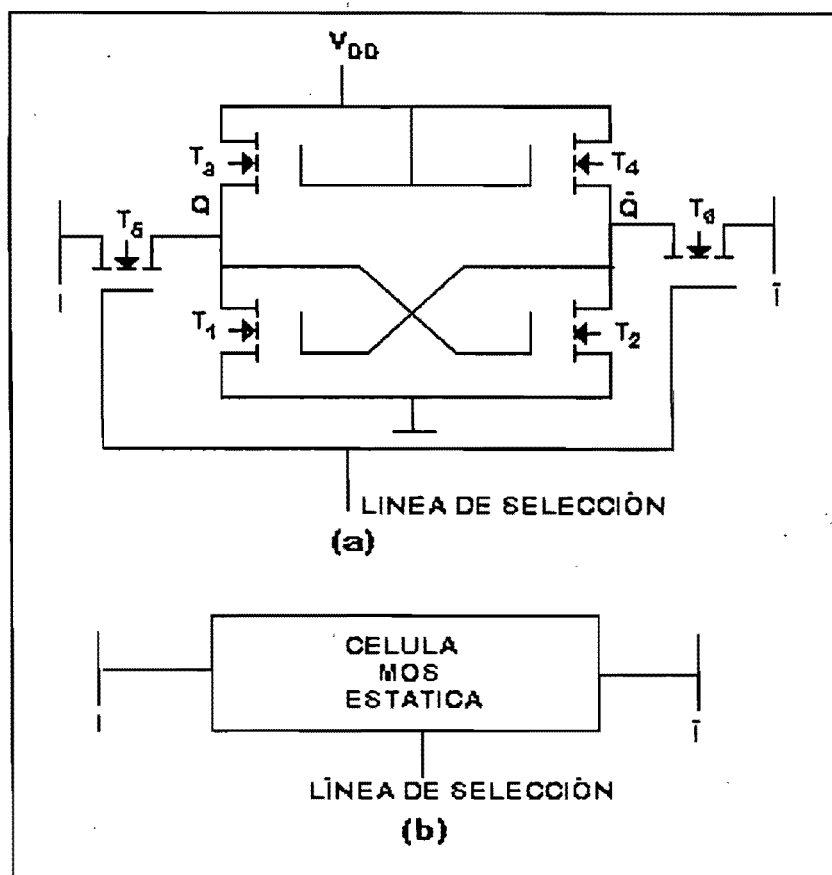


FIGURA 2.5 CÉLULA DE UNA MEMORIA DE ACCESO ALEATORIO ESTÁTICA, REALIZADA CON TRANSISTORES MOS DE CANAL N, CON DISPOSITIVOS DE SELECCIÓN: a) ESQUEMA DEL CIRCUITO: b) DIAGRAMA DE BLOQUES.

En la siguiente tabla VI observamos diferentes memorias SRAMS de calidad militar.

No PARTE	COMPAÑÍA	TIPO	DENSIDAD	VELOCIDAD (MHz)	ALIMENTACIÓN (VOLTS)	CONSUMO (mW)
KM616BV4002	SAMSUNG	SRAM	256K X 16	83	3.3	792
MCM6343	MOTOROLA	SRAM	256K X 16	100	3.3	825
TMS28F033	T.I	SRAM	256K X 16	40	3.3	
HY627400-I	HY628400-I	SRAM	512K X 8	18	5	1000
TC55V16256	TOSHIBA	SRAM	256K X 16	83	3.3	660
HM62W16255H	HITACHI	SRAM	256K X 16	100	3.3	693
μPD482444GW	NEC	SRAM	512 X 8	50	5	950

Debido a los requerimientos espaciales y militares, el tipo de memoria que se utiliza para implementar sistemas espaciales, son las memorias de tecnología SRAM, por su construcción interna, proporcionan un menor margen de error, por cambios de bits. Si vemos la tabla anterior Toshiba es quien nos ofrece memorias de alta velocidad, que son requeridas para el procesamiento de imágenes. La memoria TC55V16256, cumple con los requerimientos del sistema de percepción remota. La versión la cual se emplea en el prototipo es no militar, ya que los costos de estas memorias son elevados. Una vez que se tenga ya el prototipo definitivo, se cambiaran las memorias a versiones militares y espaciales. También para ejemplificar y bajar costos, solo se utiliza un memoria de 1M x 8 bits, pero el sistema es capaz de manejar hasta 10 Mbyte de memoria.

2.4.3 SISTEMA DE CONTROL.

Una vez descritos los sistemas de memoria y convertidor analógico digital, solo falta especificar el sistema que va a coordinar ambos, esto se hace a través de un microprocesador de 8 bits.

El microprocesador seleccionado coincide con el que se emplea en la lógica de control del CCD. El AVR, es un microprocesador de 8 bits y su ciclo de máquina es de 50 nseg. Esta velocidad permite tener una comunicación entrada-salida en los puertos de 20Mhz, suficiente para el control del convertidor analógico-digital y la memoria.

Los microprocesadores cuentan con una unidad procesadora central, memoria de datos, memoria de programa, registros, acumuladores, puertos digitales de entrada-salida, comunicación serial síncrona y asíncrona, así como generadores de pulsos y algunos cuentan con convertidores analógicos-digitales.

El microprocesador se encarga de activar y desactivar al convertidor analógico digital a través de la señal /OE, así como de generar las direcciones donde se almacenan los datos de cada uno de los píxeles que conforman la imagen y finalmente tiene la capacidad de enviar la información una vez que se encuentre en la memoria, vía serial (tiene la capacidad de enviar información asíncronamente a altas velocidades), ya sea directamente a un transmisor, para que a su vez sea transmitida a una estación de control del satélite en tierra, o directamente a la computadora principal, puede ceder el bus de datos al CPU principal, de esta manera la computadora principal, también puede acceder los datos si los requiere.

Los datos técnicos del AVR se verán a continuación en el capítulo 3. [11]

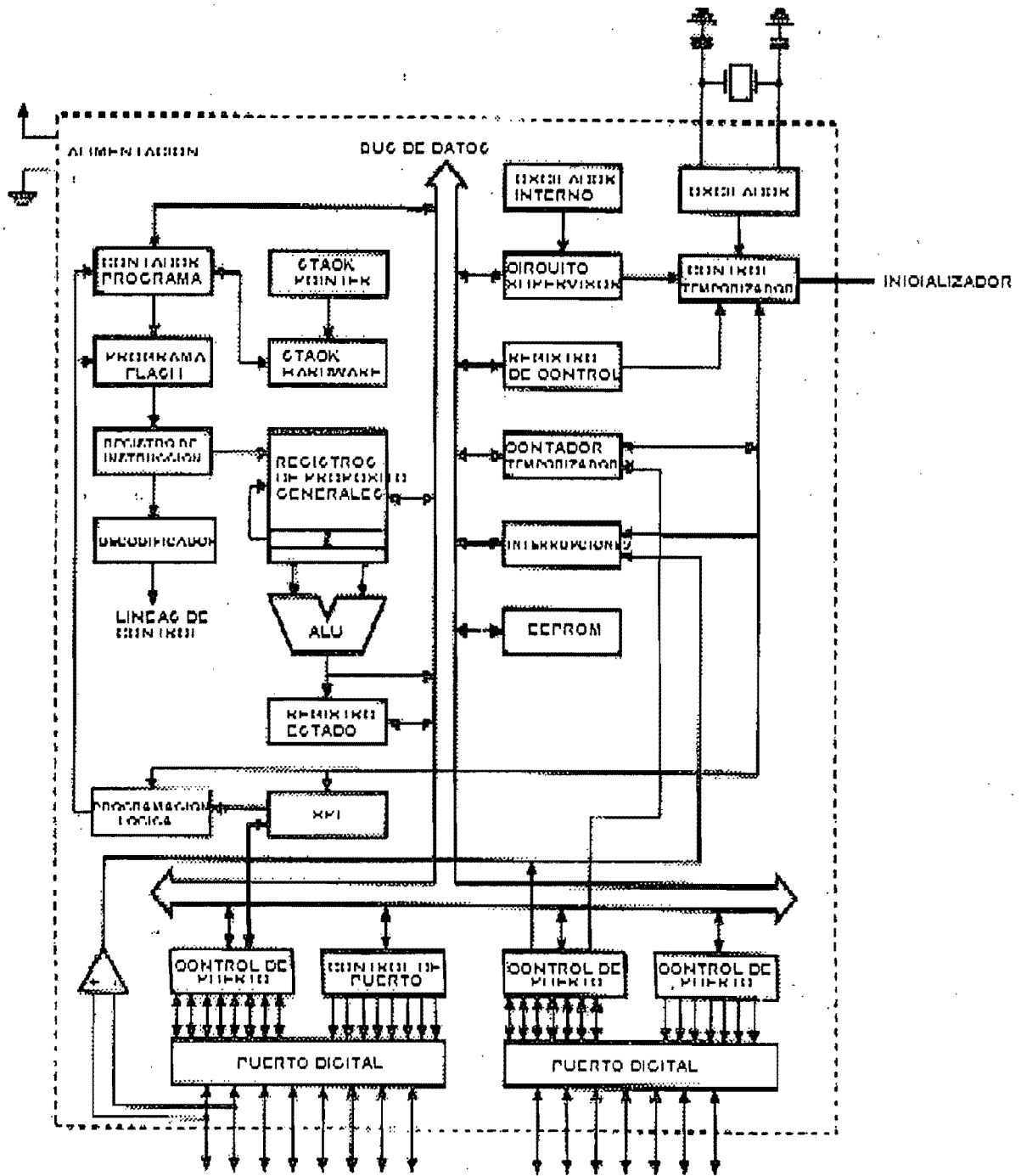


FIGURA 2.6 DIAGRAMA A BLOQUES DE UN MICROPROCESADOR.

2.5 HERRAMIENTAS DE HARDWARE Y SOFTWARE EMPLEADAS EN LOS SISTEMAS DE CONTROL.

Una herramienta poderosa hoy en día son el empleo de microcontroladores, ya que son circuitos integrados que en una sola pastilla contienen, todo lo necesario para desarrollar un sistema de control. Pero la creación de estos microprocesadores no sería del tanto beneficiosa, si no existiera un software y hardware, que permiten desarrollar este tipo de herramientas.

Cuando se habla de herramientas para un microprocesador hablamos de tarjetas evaluadoras, grabadores de microprocesadores, emuladores y simuladores tanto en hardware como en software, lo que permite tener un gran desempeño de estos circuitos.

El hardware/software utilizado para el desarrollo del control, tanto para el CCD como para la memoria y el convertidor A/D, se llama AVR STUDIO, AT90S FAMILY ASSEMBLER & SIMULATOR y AVR DEVELOPMENT BOARD SOFTWARE.

EL AVR STUDIO, es un procesador de texto, con funciones especiales para el microprocesador. Aquí se escribe el programa en lenguaje ensamblador, tiene opciones para conectarse con el ASSEMBLER & SIMULATOR, el programa creado en esta etapa tiene la extensión ASM. [11]

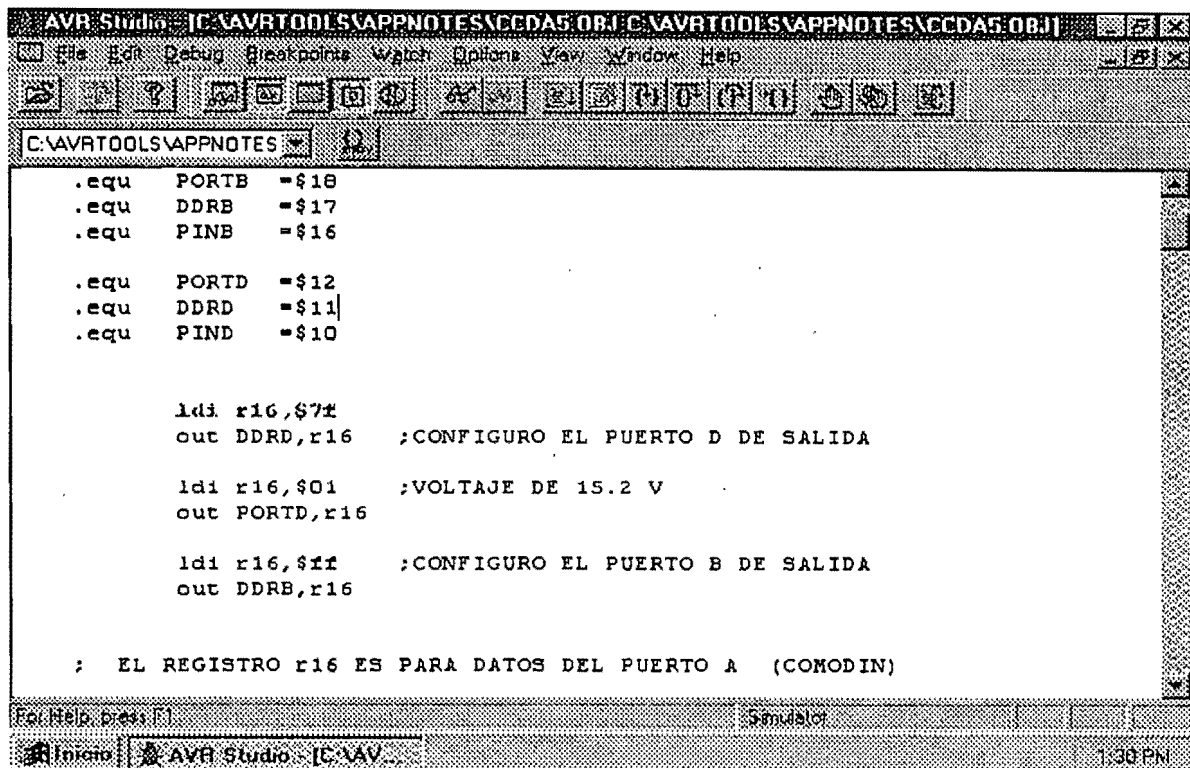


FIGURA 2.7 COMPILADOR PARA LA FAMILIA DE MICROPROCESADORES AVR.

El ASSEMBLER & SIMULATOR como su nombre lo dice permite ensamblar el programa realizado en el AVR STUDIO, si existe algún error en el programa el ensamblador se encarga de márcalo, para que este sea corregido. Una vez que el programa no tenga ningún error entonces se procede a simularlo si se desea. El programa ensamblado tiene la extensión OBJ.

La simulación es una buena opción para depurar el programa. La ventaja de esta simulación en software, es que se tiene la opción de ir de instrucción por instrucción, de esta manera se va siguiendo muy bien la secuencia del programa. Este simulador tiene ventanas donde se observan cada uno de los puertos, registros, stack pointer, interrupciones, etc. El programa a simular debe ser el de extensión OBJ. [11]

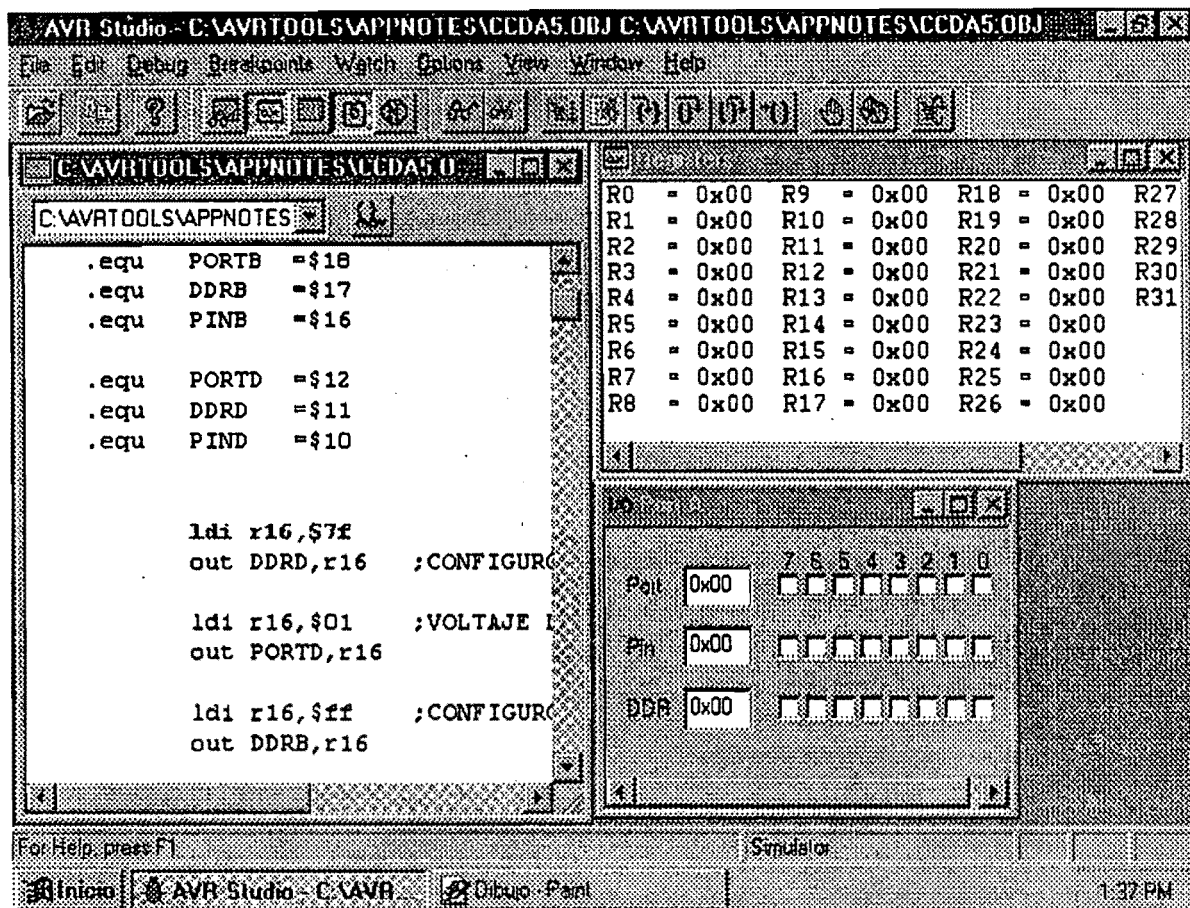


FIGURA 2.8 SIMULADOR PARA LA FAMILIA DE MICROPROCESADORES AVR.

Finalmente tenemos AVR DEVELOPMENT BOARD, este sistema es hardware y me permite grabar el programa ensamblado en la memoria del microprocesador, además se puede correr el programa en tiempo real, el cual ayuda también en la depuración del programa. Una desventaja de este sistema que no se puede ejecutar instrucción por instrucción, además no se pueden ver los registros internos del microprocesador, a diferencia de otras tarjetas evaluadoras que si lo realizan, como lo son las de la compañía MOTOROLA. El programa a grabarse en el microprocesador es OBJ. [11]

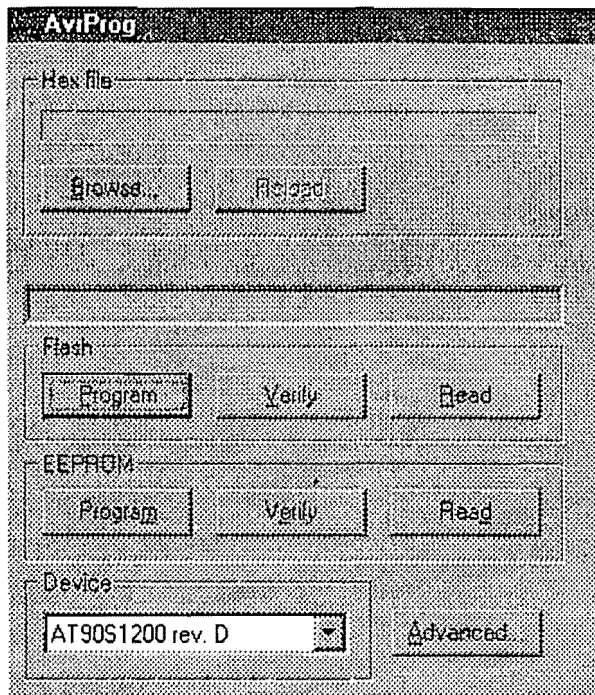
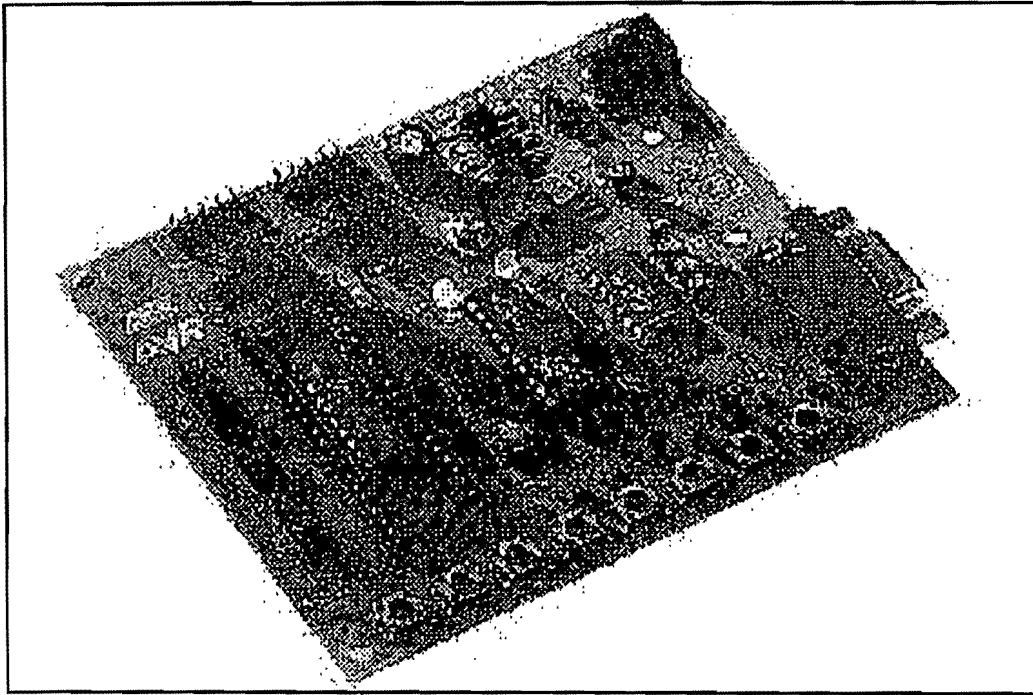
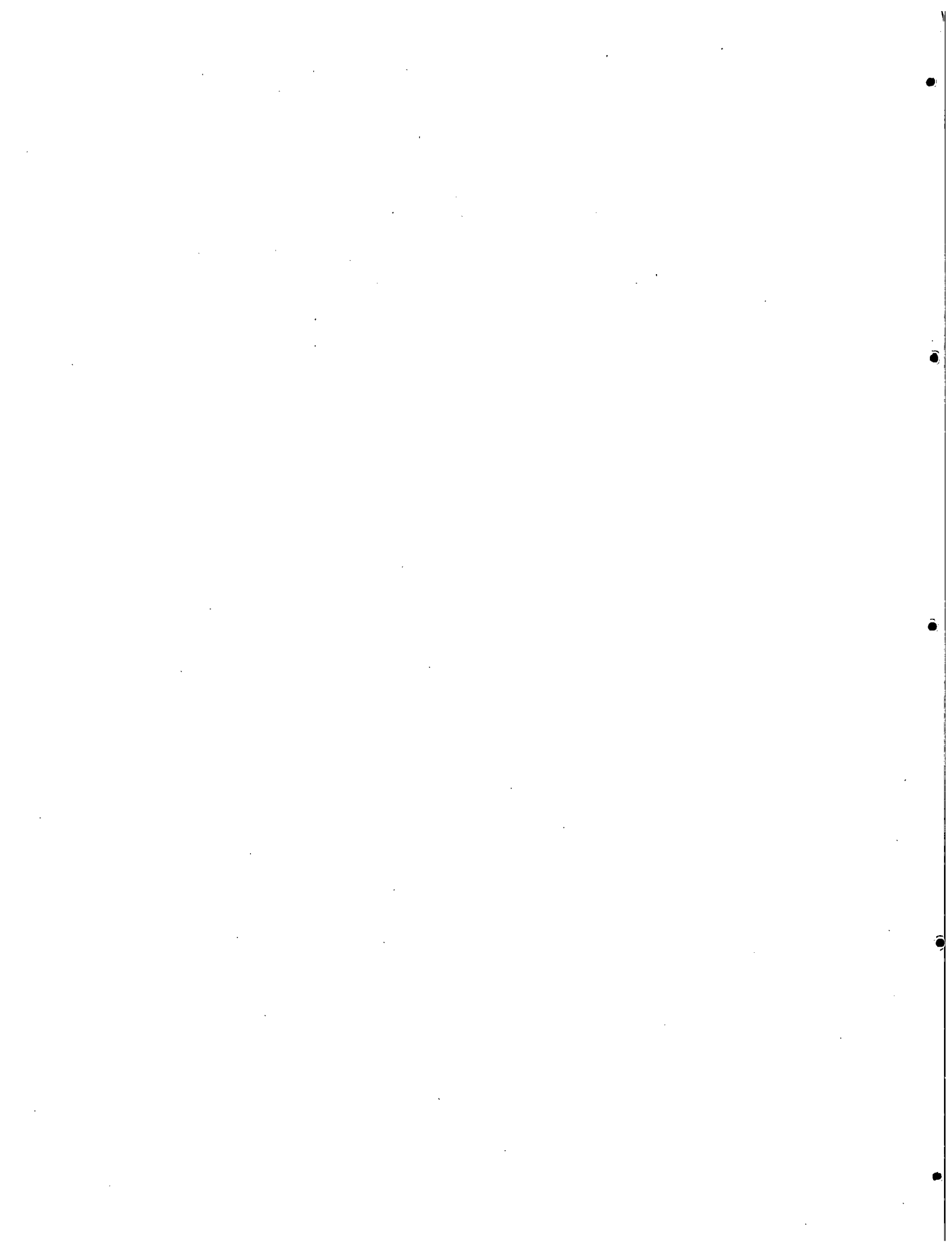


FIGURA 2.9 SOFTWARE PARA PROGRAMAR LA EEPROM DE LOS MICROPROCESADORES AVR.

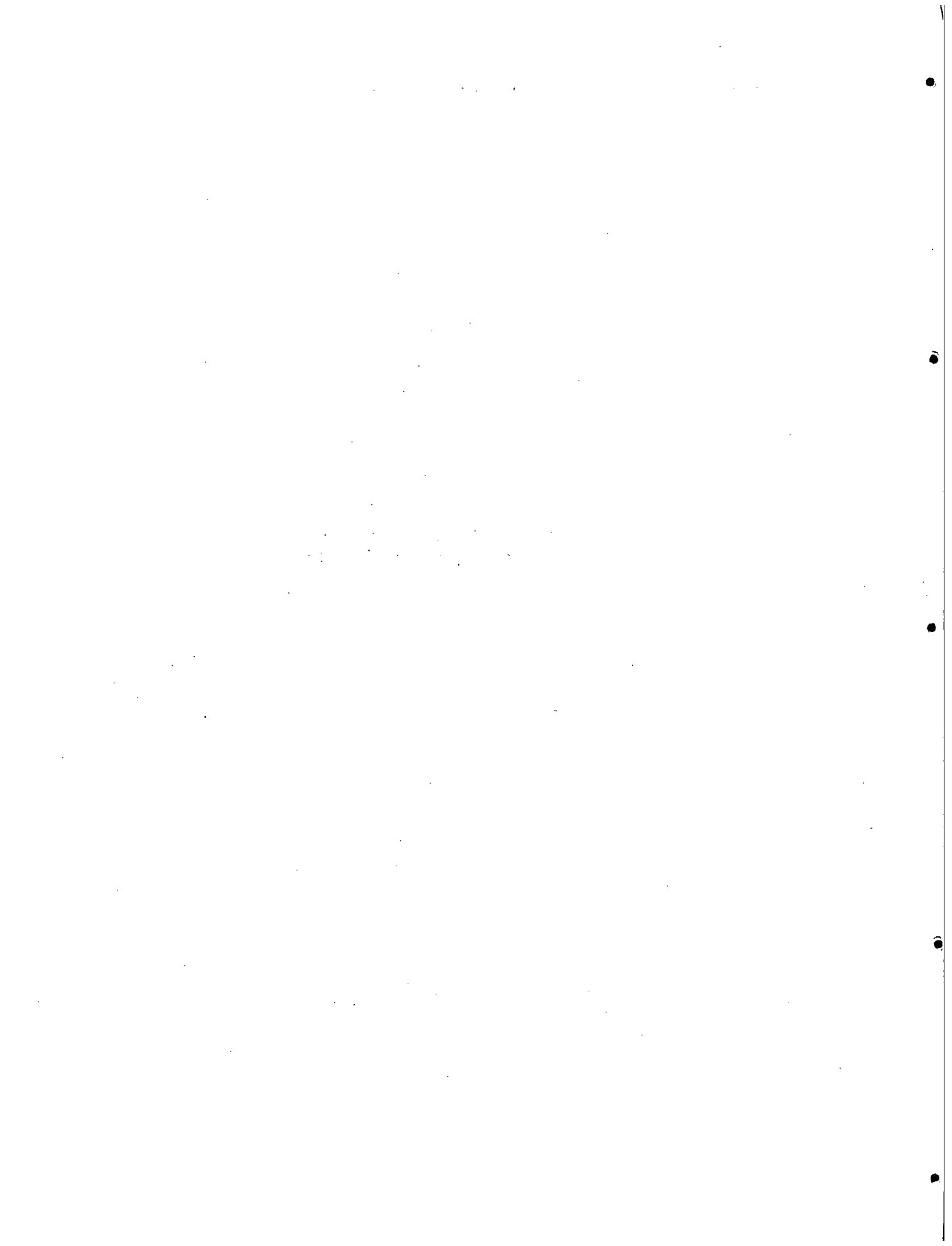


FIGURO 2.10 TARJETA EVALUADORA PARA MICROPROCESADORES DE LA FAMILIA AVR.



CAPITULO III

DISEÑO Y CONSTRUCCIÓN DEL SISTEMA DE PERCEPCIÓN REMOTA



3.1 INTRODUCCIÓN

El objetivo general de este trabajo es el diseño de un sistema de percepción remota, basado en un dispositivo acoplado por carga (CCD).

El sistema consiste del diseño de una cámara CCD con una resolución de 680 x 500 pixeles. Para esto se eligió un dispositivo acoplado por carga cuya manufactura esta a cargo Texas Instruments, este dispositivo cuenta con los estándares militares y espaciales que conlleva un sistema espacial.

El dispositivo acoplado por carga TC237 nos permite tener una resolución de 340,000 pixeles por campo. Las señales que requiere el dispositivo para obtener imágenes se explica a lo largo de este capítulo. El sistema de control que requiere el sensor de imagen esta dado a través de un microcontrolador de 8 bits, el cual proporciona las señales que necesita el dispositivo acoplado por carga. Utilizar este tipo de tecnología nos permite tener un mejor desempeño, ya que este microprocesador además de ser un dispositivo bastante veloz, tiene un consumo de energía muy bajo, por lo que es ideal para el tipo de sistema que se esta implementando. Existen algunas otras opciones para resolver el sistema de control de sensor de imagen, como podría ser un arreglo lógico programable (PAL) o un arreglo de compuertas (Gate array), siendo estos tipos de dispositivo un tanto engorroso para su programación. Ya que su reprogramación requiere de una gran número de líneas, lo que implica, circuiteria y dispositivos adicionales que producen un consumo de potencia alto. La ventaja de microcontrolador además de ser circuitos de bajo consumo, su sistema de programación utiliza un numero de líneas muy pequeño. La mayoría de ellos solo requiere aproximadamente de tres señales para programar su memoria. Adicionalmente los MCU's poseen circuitos de control que pueden cambiar su programa de su memoria, de una manera fácil y sencilla. Hoy por hoy estós han creado un sin fin de opciones para la implementación de sistemas, que requieren cambiar su programación dependiendo del comportamiento del dispositivo que se pretende controlar.

3.2 EL CIRCUITO ACOPLADO POR CARGA (CCD) TC237.

El TC237 es un dispositivo de transferencia de cuadro, acoplado por carga, blanco y negro con un formato NTSC.

El área sensible del TC237 esta configurado en 500 líneas con 680 elementos cada línea. Cuenta con 22 elementos que proporcionan en cada línea una referencia oscura. Cuenta con un sistema el cual disminuye la debilidad y produce un efecto borroso en la imagen.

El TC237 cuenta con un sensor de alta resolución que le permite capturar 340,000 pixeles por campo. El sensor de imagen proporciona una alta velocidad de transferencia, esta característica permite tener un tiempo de exposición continua sin la pérdida de sensibilidad y resolución.

La carga es convertida a una señal de voltaje a $20 \mu\text{V}$ por electrón. Para un mejor desempeño cuenta con una señal de reinicialización y un voltaje de referencia. La nueva señal es almacenada con un bajo ruido, en dos etapas, un amplificador seguidor proporciona potencia a la señal de salida.

El TC237 es de manufactura de Texas Instruments. Cuenta con la más alta tecnología, la cual proporciona una alta respuesta al azul, una señal oscura baja, buena uniformidad en la señal de salida y un sola etapa de reloj. El TC237 puede operar en temperaturas que van desde -55°C hasta 125°C . [8]

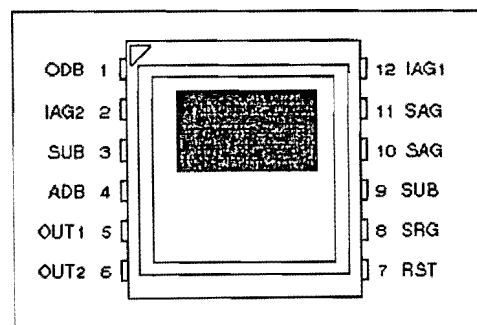


FIGURA 3.0 CIRCUITO INTEGRADO TC237 (CCD).

3.2.1.1 DESCRIPCIÓN DETALLADA.

El TC237 consiste de cuatro bloques funcionales, el área sensora de imagen, el área donde se almacena la imagen, registro serial y un bloque de amplificador de bajo ruido con nodos de detección de carga y un circuito de reinicialización independiente. La ubicación de cada uno de los bloques se puede observar en el diagrama funcional. Figura 3.1 [8]

3.2.1.2 ÁREA SENSORA DE IMAGEN Y ÁREA DE ALMACENAMIENTO.

En la figura 3.2 observamos la topología de los pozos de potencial y una vista superior del área sensora de imagen y del área de almacenamiento. Cuando la luz incide en el silicio del área sensora, los electrones libres son generados y recolectados en los pozos de los elementos de sensado. La protección en la debilidad en la imagen se logra a través de una señal de dc en el pin de sobre voltaje. Si es necesario limpiar la imagen antes de comenzar una nueva integración, esto es posible de hacerse aplicando un pulso de al menos 1 μ seg de duración en el pin de sobre voltaje. Después que el periodo de integración se ha completado, la carga se transfiere dentro del área de almacenamiento; los pulsos de transferencia dependen del modo de lectura que se desea. El TC237 cuenta con dos modos, el modo entrelazado y el de barrido progresivo. Si se utiliza el modo de barrido progresivo, la lectura puede tener un desempeño normal utilizando el registro serial a una velocidad alta si se emplean ambos registros, ver figura 3.3 hasta figura 3.5. Una línea adicional puede ser implementada (la cual disminuye el defecto de imagen, evitando que se vea borrosa) antes de que se realice la transferencia paralela. Ver figura 3.3 para leer diagrama de tiempos de la línea adicional. [8]

Existen 22 columnas en el borde izquierdo del área de imagen sensora que sirven de blindaje de la luz incidente, estos elementos proporcionan la referencia obscura usada en el subsecuente circuito de procesamiento de vídeo, para restaurar el nivel de negro. Existen cuatro líneas oscuras entre el área sensora y el área de almacenamiento que previenen la perdida entre ambas áreas. [8]

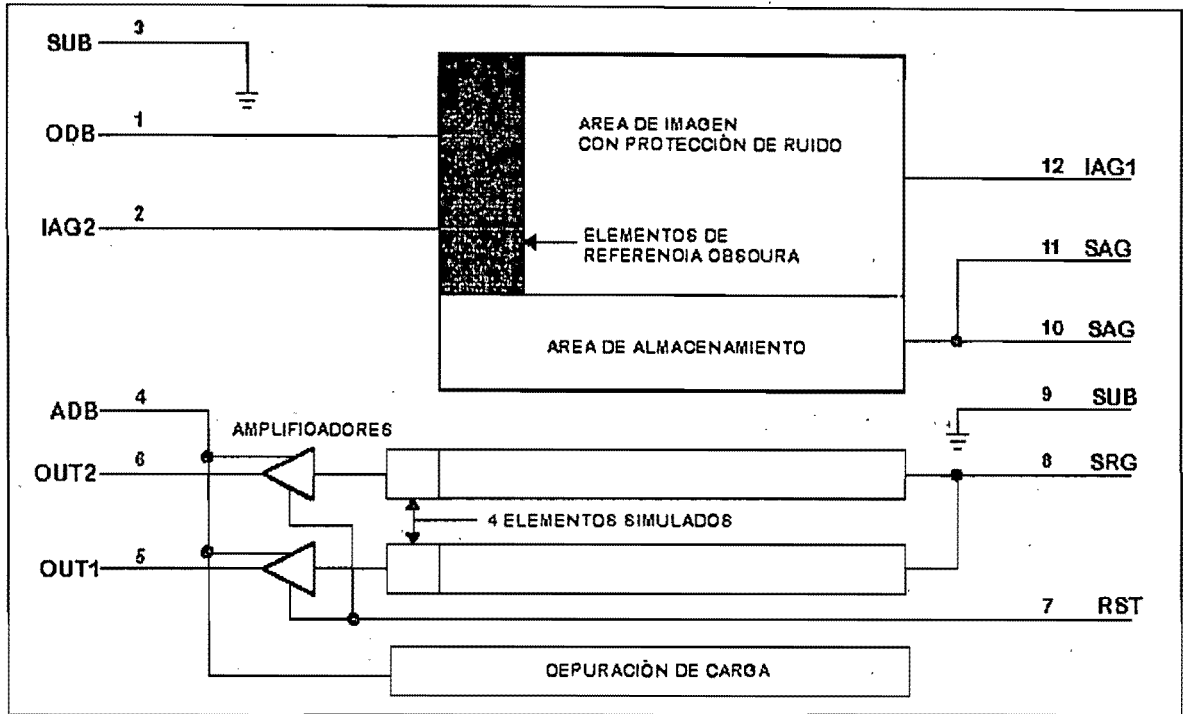


FIGURA 3.1 DIAGRAMA FUNCIONAL DEL CCD TC237.

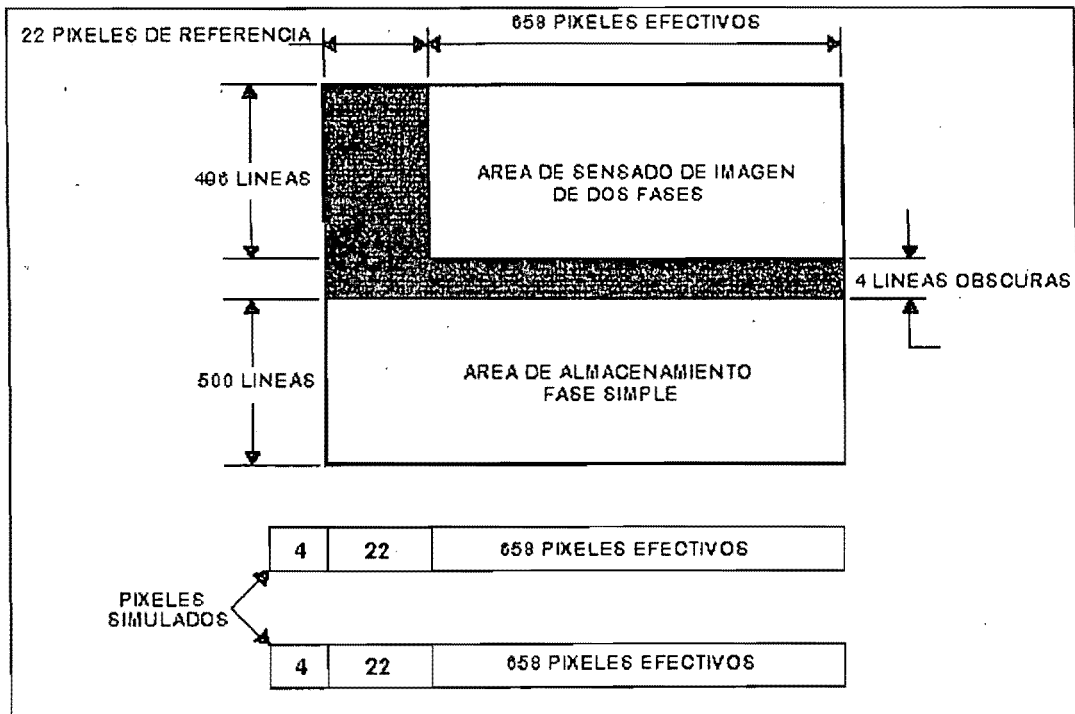


FIGURA 3.2 DIAGRAMA TOPOLÓGICO DEL CCD TC237.

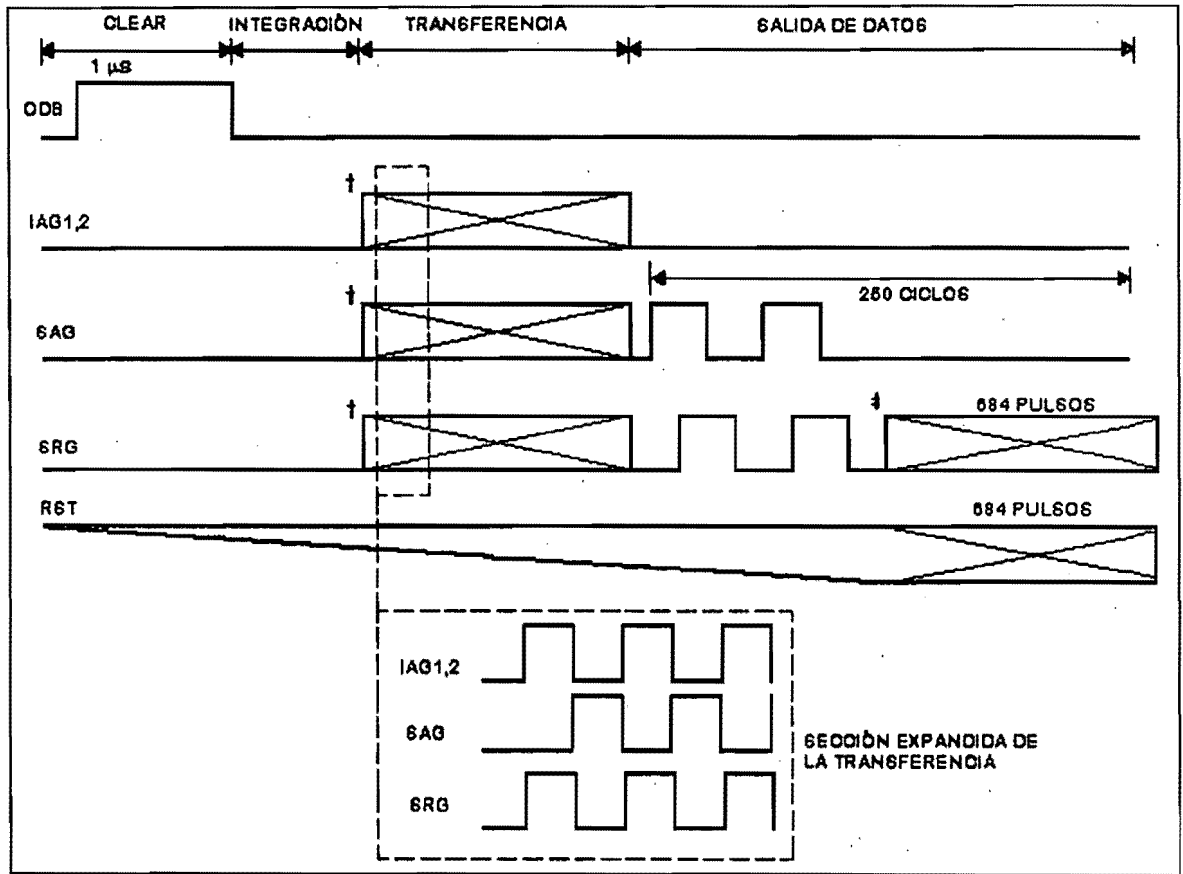


FIGURA 3.3 DIAGRAMA DE TIEMPOS.

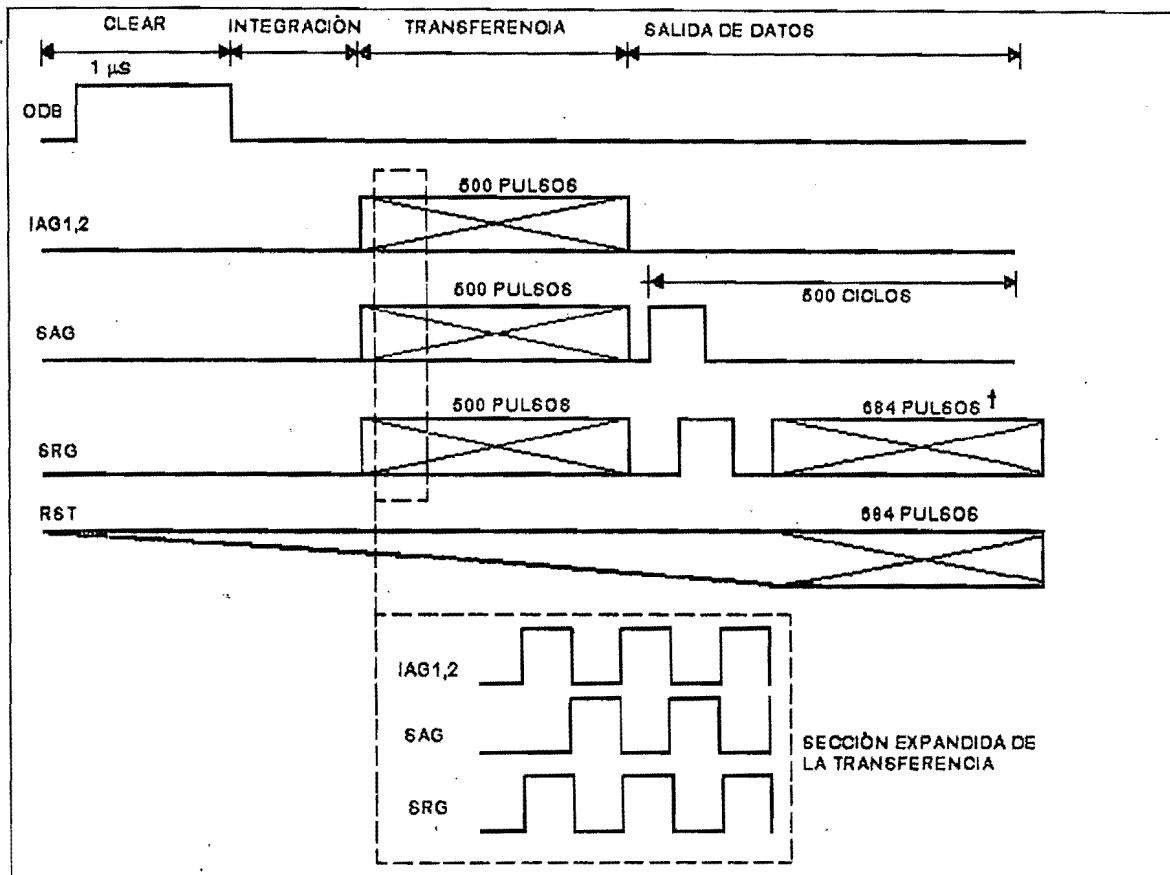


FIGURA 3.4 DIAGRAMA DE TIEMPO (CON NÚMERO DE PULSOS).

3.2.1.3 REGISTROS SERIE

El área de almacenamiento y registro serie son usados para transferir la línea de carga del área de almacenamiento en el (los) registro(s) serie. Dependiendo del modo de lectura que se haya seleccionado. Si ambos registros son utilizados la lectura de salida se realiza en forma paralela. [8]

3.2.1.4 LECTURA Y PROCESAMIENTO DE VÍDEO.

Después de transferir en el (los) registro(s) serial (es), los pixeles son enviados fuera y sensados por el nodo detector de carga. El nodo puede ser inicializado para un nivel de referencia antes de que el siguiente pixel sea colocado en el nodo de detección. Los pulsos de salida para el registro serie, el cual incluye un pixel fijo externo y una señal de retención y muestra son necesarios para implementar una correcto doble muestreo. Ver figura 3.5. Como la carga es transferida en el nodo de detección, el potencial en este nodo cambia en proporción a una cantidad de señal recibida. La carga es sensada por un transistor MOS y después regulada, la señal es conducida a la terminal de salida del sensor de imagen. El amplificador convierte la carga en señal de vídeo. La figura 3.6 muestra el diagrama del circuito de el nodo detector de carga y la salida del amplificador. Los nodos detectores y los amplificadores son colocados a una distancia corta del borde del área sensora, por lo tanto, cada registro serie contiene 4 elementos simulados que son usados como espacios entre los registros serie y los amplificadores. [8]

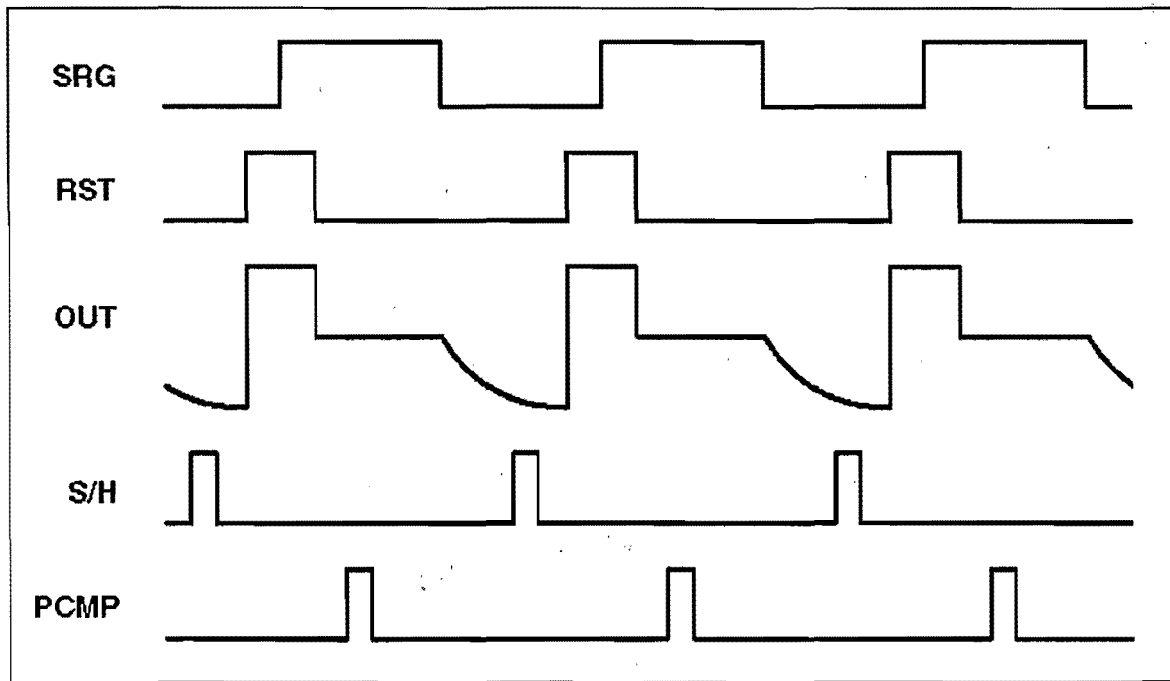


FIGURA 3.5 DIAGRAMA DE TIEMPOS DE LA SALIDA DEL CCD.

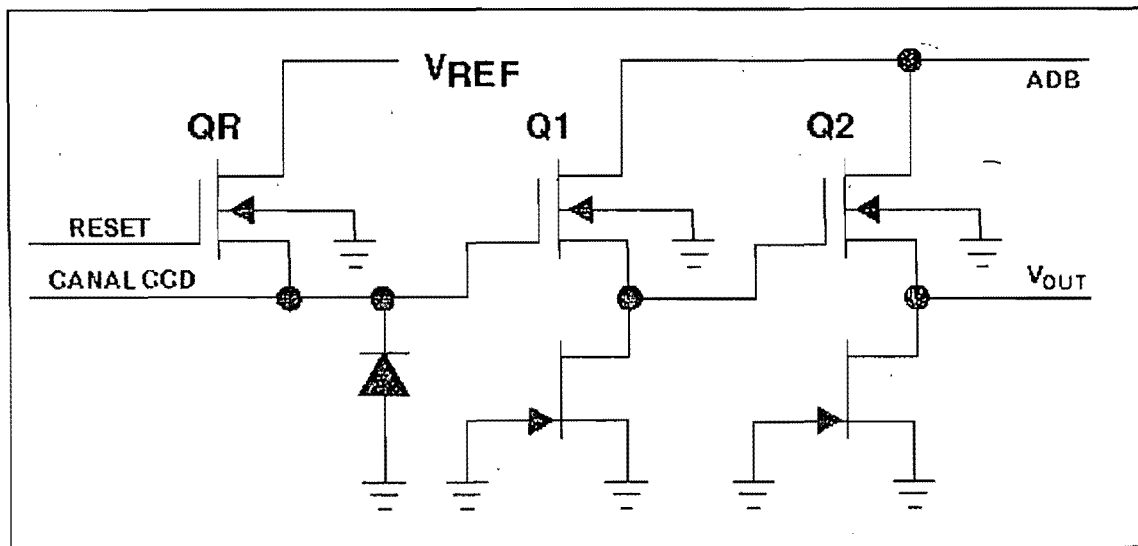


FIGURA 3.6 AMPLIFICADOR DE SALIDA Y NODO DE DETECCIÓN DE CARGA.

3.2.1 DIAGRAMA DE TIEMPOS DE TRANSFERENCIA DE CUADRO PARA EL SENSOR DE IMAGEN DE UN CIRCUITO ACOPLADO POR CARGA (CCD).

El sensor de transferencia de cuadro tiene una imagen que consiste de un arreglo de pixeles, un área de almacenamiento y de registros serie. El TC237 tiene dos registros serie. La operación de la transferencia de cuadro del dispositivo acoplado por carga (CCD) consiste de un periodo de integración, un periodo de transferencia paralela y una salida de lectura, la cual contiene una línea transferencia y una de salida de lectura serie. El diagrama de tiempos de estos periodos son ilustrados en la figura 3.7 [8]

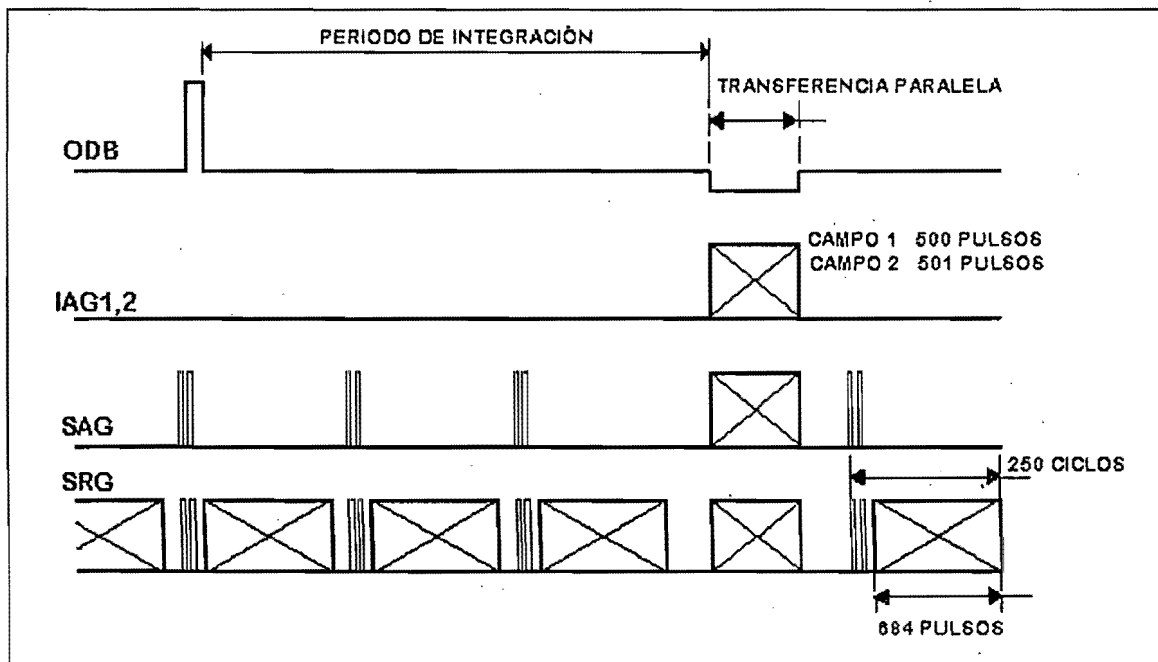


FIGURA 3.7 (a) DIAGRAMA DE TIEMPOS PARA EL TC237.

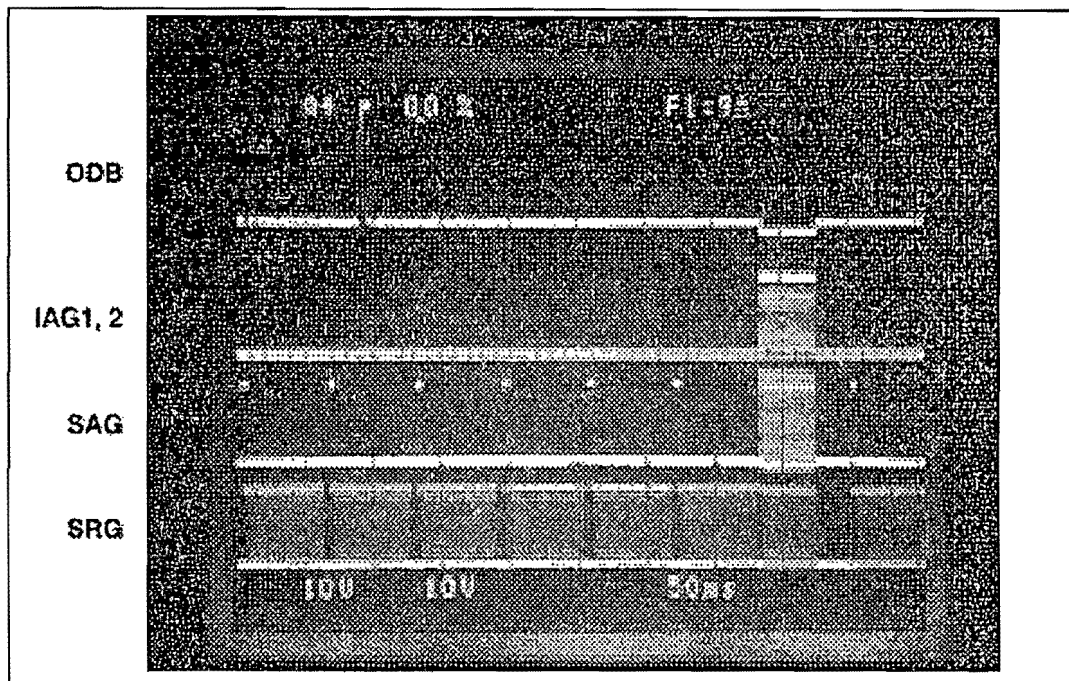


FIGURA 3.7 (b) DIAGRAMA DE TIEMPOS PARA EL TC237 (VISTO A TRAVÉS DE UN OSCILOSCOPIO).

3.2.1.1 ELIMINACIÓN DE IMAGEN BORROSA

Los circuitos de transferencia de cuadro resuelven los problemas de una imagen borrosa encontrados en todo el cuadro, debido al alto desempeño de una transferencia rápida paralela del área sensora a el área de almacenamiento. El área de almacenamiento esta blindada de la luz, así que la integración no se adelanta a la imagen que puede ocurrir. Los dispositivos de transferencia de cuadro tienen asociados el efecto de provocar que la imagen sea borrosa, cuando se realiza la transferencia paralela, pero esto es minimizado por la velocidad de transferencia. El porcentaje de imagen borrosa puede ser calculado usando la siguiente ecuación:

$$\% \text{de imagen borrosa} = \frac{1}{10} \cdot \frac{t_{xfer}}{t_{int}} \cdot 100\%$$

$$t_{xfer} = \frac{n_{IA}}{f_{xfer}}$$

donde

t_{xfer} = tiempo requerido para transferir una imagen fuera del area de imagen

t_{int} = tiempo de integración

n_{IA} = número de líneas en el área de imagen

f_{xfer} = frecuencia de transferencia paralela

El sensor de imagen TC237 proporciona dos métodos para eliminar los pequeños elementos borrosos que se puede presentar en la imagen. El primer método se refiere a que el área de la imagen puede ser limpiada con un pulso en la señal de ODB. Esto elimina cualquier defecto que se haya presentado de elementos borrosos en la transferencia paralela. El segundo método utiliza dos líneas que pueden ser combinadas en una, en el área de imagen. Cuando la transferencia paralela ocurre, ambas líneas acumulan información borrosa, si se hace la sustracción de ambas líneas, la lectura de salida de la imagen es una imagen limpia sin elementos borrosos

3.2.1.2 PERIODO DE INTEGRACIÓN.

Como la luz incide en el dispositivo acoplado por carga, los fotones generan electrones los cuales son almacenados en los pozos de cada pixel. El periodo de integración determina el número de electrones que van hacer acumulados, el tiempo de integración puede ser controlado por la señal ODB. Un pulso entre 18-17 volts durante un periodo mínimo de 1 μ seg puede limpiar todo el área de la imagen. Este nivel de voltaje es colocado cuando el sustrato se encuentre a 10 volts, teniendo el sustrato esté nivel de voltaje se elimina el uso de voltajes negativos para mover la carga a través de el sensor. La posición de este pulso con respecto a los ciclos de transferencia paralela se ven a continuación.

La protección para evitar que la señal sea débil es decir que presente elementos borrosos, se implementa a través de dispositivos que evitan esta acción. Un voltaje en la señal de ODB controla los niveles de protección. Para tener un mejor desempeño en la imagen, el rango de voltaje para la señal ODB es de 15-17 volts. Con esto la protección crece y los poxos es de 15-17 volts. Para desactivar la protección, el voltaje debe ser menor de 14.5 volts y no menor a 13 volts. Ya que un voltaje inferior puede provocar que una inyección de carga ocurra. [8]

3.2.2.3 PERIODO DE TRANSFERENCIA PARALELA.

El periodo de integración en la transferencia de cuadro de la imagen sensora es terminada por una transferencia paralela en el área de imagen hacia el área de almacenamiento. Este periodo de transferencia es completada por una serie de pulsos en las señales IAG1, IAG2 y SAG. En la figura 3.8 podemos ver el diagrama de tiempos de el periodo de transferencia.

La señal IAG1 es conectada a todos los renglones impares que conforman el cuadro y la señal IAG2 es conectada a los renglones pares, es importante mencionar que entre ambas señales no debe existir un ángulo de fase durante el periodo de transferencia paralela. Alguna diferencia puede causar una carga errónea de información. La diferencia de fase entre la señales IAGS y la señal SAG no es critica. [8]

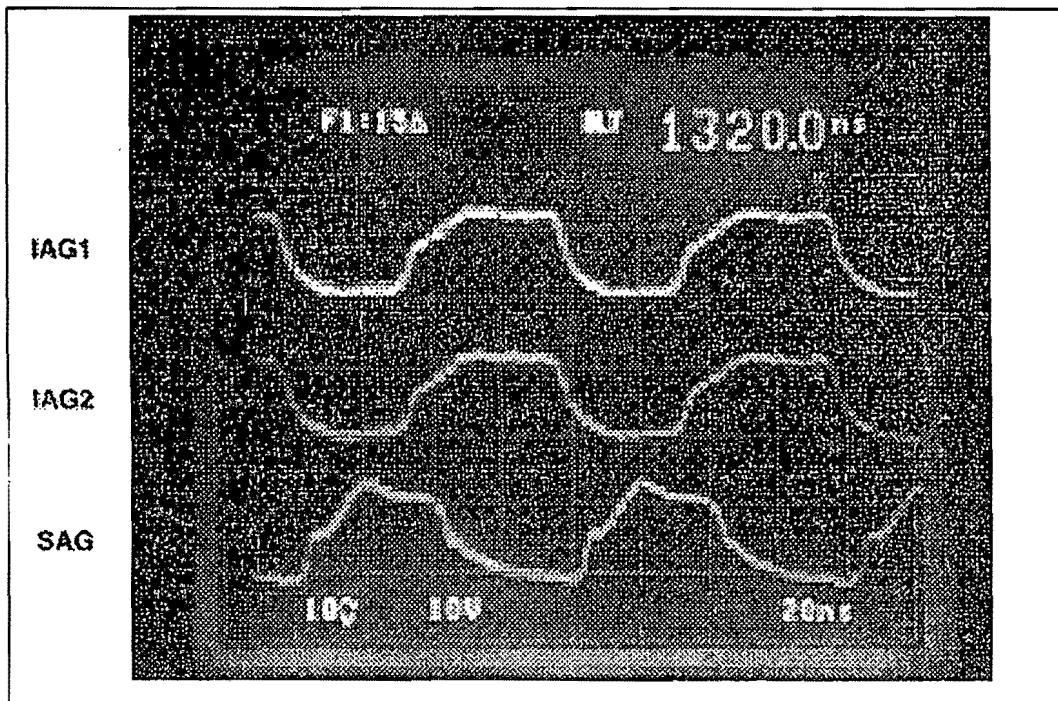


FIGURA 3.8 DIAGRAMA DE TIEMPOS DEL PERIODO DE TRANSFERENCIA PARALELA.

3.2.1.4 PERIODO DE LECTURA DE SALIDA

Este periodo consiste de una línea de transferencia y una salida serie. Este proceso se completa con los siguientes pulsos.

3.2.1.4.1 LÍNEA DE TRANSFERENCIA

El periodo de lectura de salida comienza con una línea de transferencia. Esta transferencia mueve cargas de un renglón del área de almacenamiento un renglón abajo. La carga en el último renglón de el área de almacenamiento se transfiere al registro serie 2 y la carga que estaba en el registro serie 2 es transferida al registro serie 1. Alguna carga que estaba en el registro 1 es transferida para limpiar el drenador localizado abajo de los registros serie. Después los pixeles son leídos fuera serialmente, la siguiente línea de transferencia ocurre.

Una línea de transferencia es completada a través de los pulsos SAG y SRG, como se muestra en la figura 3.9. La señales SAG y SRG deben estar defasados 180° respectivamente. [8]

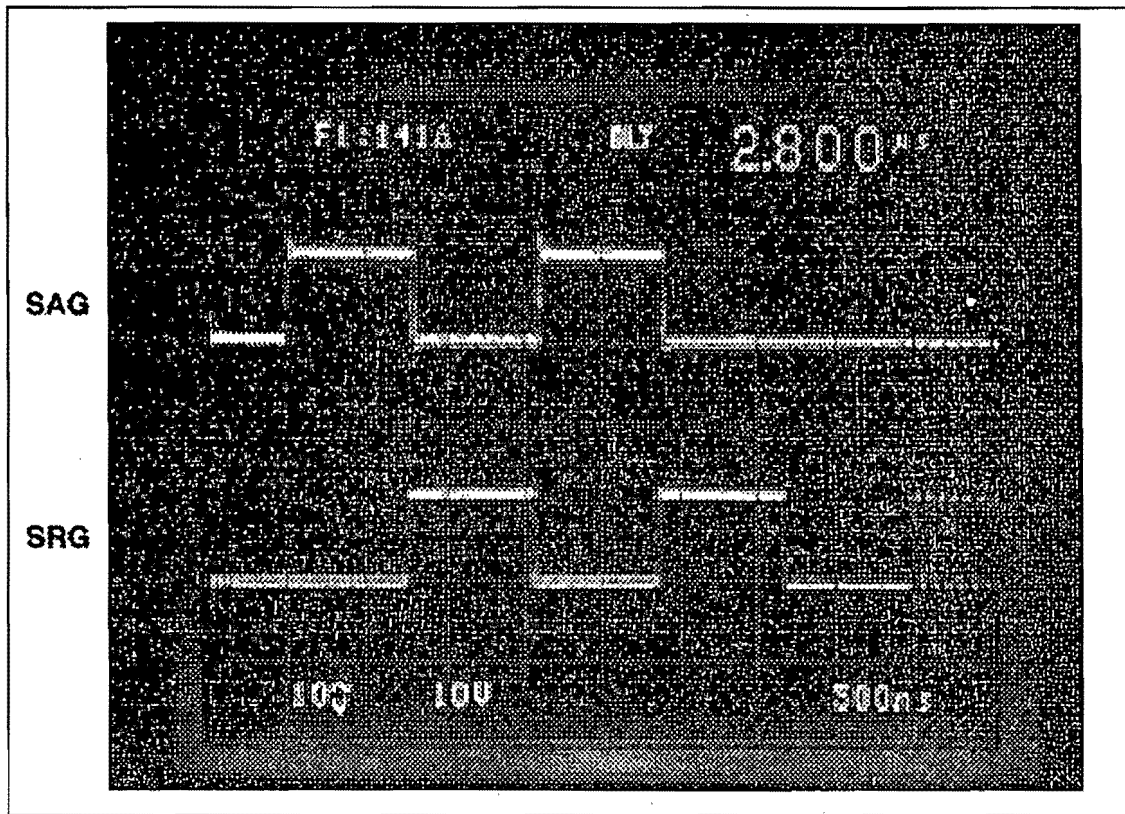


FIGURA 3.9 DIAGRAMA DE TIEMPOS DEL PERIODO DE TRANSFERENCIA DE LÍNEA.

3.2.1.4.2 LECTURA DE SALIDA SERIE

La lectura de salida serie es el momento en que la carga de un pixel pasa a el siguiente registros serie. La carga que es del primer pixel de estos registros es movido dentro del nodo de detección. La transferencia serie es completada a través de los pulsos en la señal SRG, como se ilustra en la figura 3.10. [8]

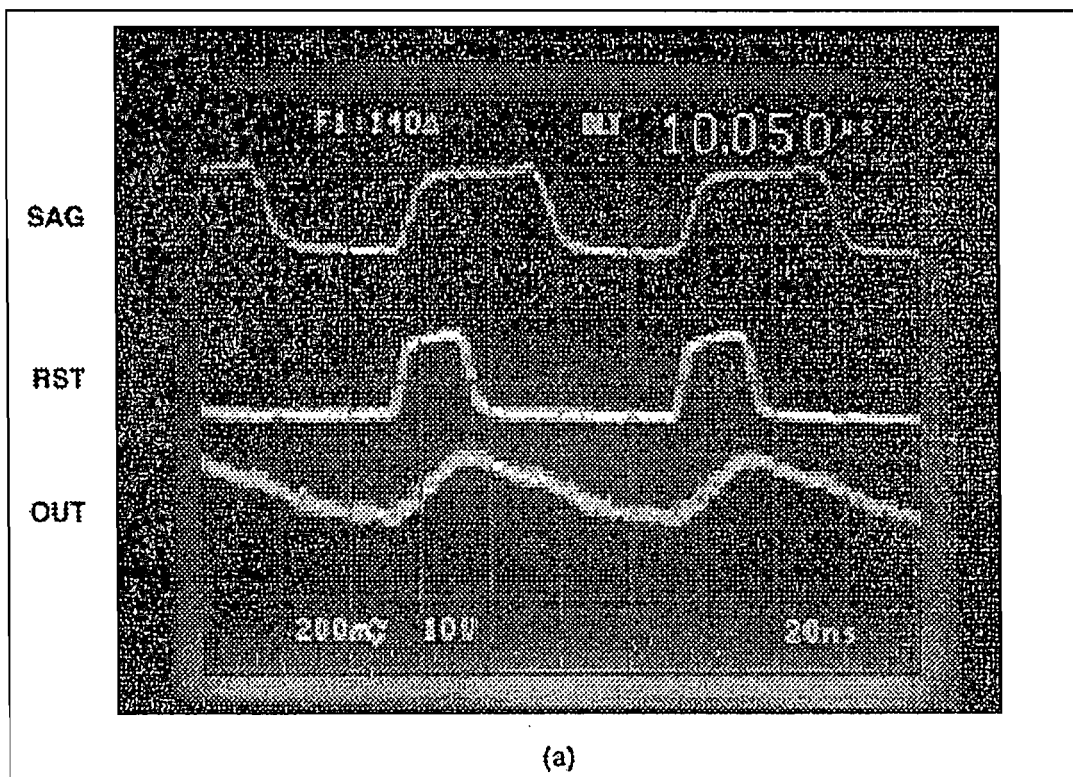


FIGURA 3.10 SEÑALES SRG Y OUT2 EN CONDICIONES OBSCURA.

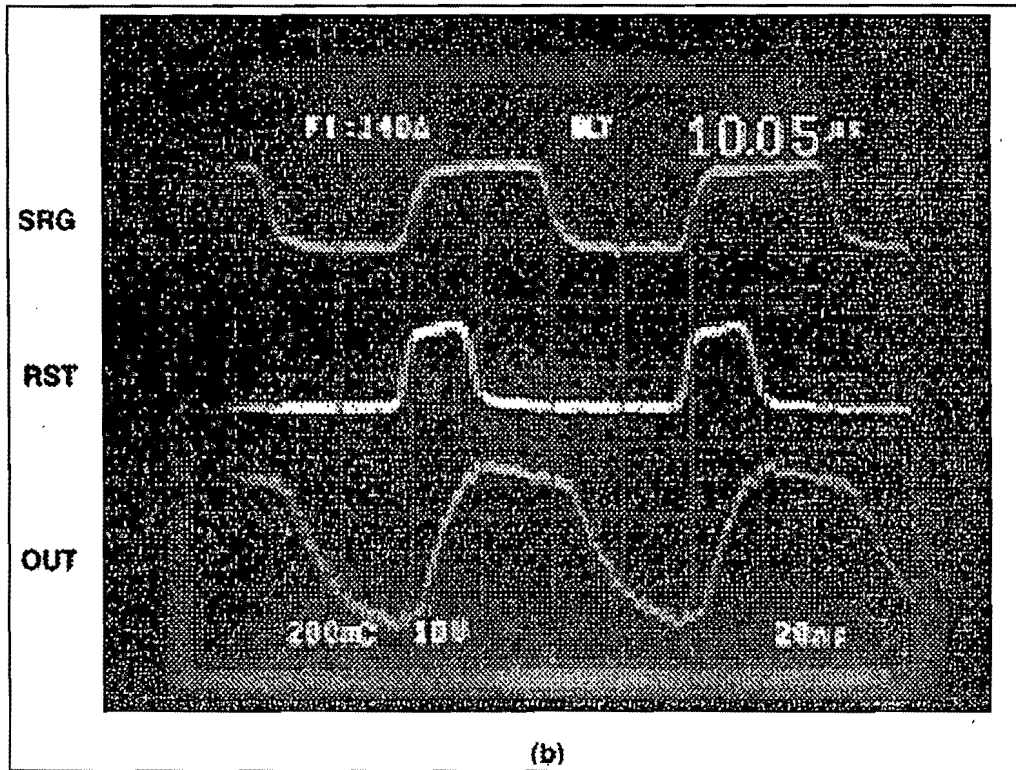


FIGURA 3.10 SEÑALES SRG Y OUT2 EN CONDICIÓN DE SATURACIÓN.

3.3 DISEÑO DEL SISTEMA DE CONTROL DEL DISPOSITIVO ACOPLADO POR CARGA (CCD)

Cuando se habla del sistema de control del dispositivo acoplado por carga, nos referimos a las señales que requiere el CCD para su ejecución. De acuerdo con los diagramas de tiempos, vemos que el CCD cuenta con tres periodos, el primer periodo de integración se inicializa después del pulso en la señal ODB, este pulso no debe ser menor a $1\mu\text{seg}$. Durante el periodo de integración no existe ningún tipo de señal figura 3.7 El segundo periodo que es la transferencia paralela se dan con las señales IAG1, IAG2, SAG SRG y RST. Las señales IAG1 e IAG2 no presentan ninguna fase ver figura 3.8, la señal SAG tiene un defasamiento de 180° con respecto a IAG1 e IAG2, la señal de SRG no tiene defasamiento con respecto a IAG1 e IAG2, el número de pulsos para las señales IAG1 e IAG2 es de 500 para el primer campo y 501 para el segundo campo. El periodo de salida de lectura se logra con las señales SRG y RST, el numero de pulsos de ambas señales es de 684 durante un ciclo de repetición de 250 veces, durante el periodo de integración observamos que también se dan estos pulsos, el TC237 tiene la capacidad de que mientras este en este periodo, puede seguir enviando la información del cuadro que se tenga, de esta forma se tiene una salida continua de la información, si que se detenga por el tiempo de exposición.

Cada una de las seis señales requeridas por el CCD, necesitan estar presentes en el momento exacto de cada uno de los periodos que se este llevando acabo, el defasamiento entre ellas y el numero exactos de pulsos también son de vital importancia, por lo que para generar las señales antes mencionadas, se requiere de un sistema que tenga la capacidad de proporcionar exactamente estas señales, un dispositivo así es un microcontrolador, ya que esta herramienta nos permite tener un control preciso de cada una de las señales.

Un MCU permite tener periodos exactos en cada una de las señales, además los defasamientos y el numero de pulsos es fácil de implementar en estos dispositivos, a continuación veremos la características que el microcontrolador que fue seleccionado para el control del CCD TC237.

3.3.1 HARDWARE MICROCONTROLADOR AT90S1200.

CARACTERÍSTICAS

- Arquitectura RISC
- Alto desempeño y bajo consumo.
- 89 instrucciones en total, la mayoría de las instrucciones se llevan a cabo en un ciclo de reloj.
- Memoria rápida de 1Kbyte programable.
- 64 bytes de memoria EEPROM.
- 32 registros de 8 bits.
- 15 líneas de entrada/salida
- Rango de alimentación 2.7-6 volts.
- Frecuencia de operación 0 -16 MHz.
- Ciclo de instrucción 62.5 nseg.
- Un Temporizador/Contador de 8 bits.
- Cuenta con interrupciones externa e interna.
- Sistema de supervisor programable.-Bajo consumo en modo estático.
- Candado de seguridad para su programación. [11]

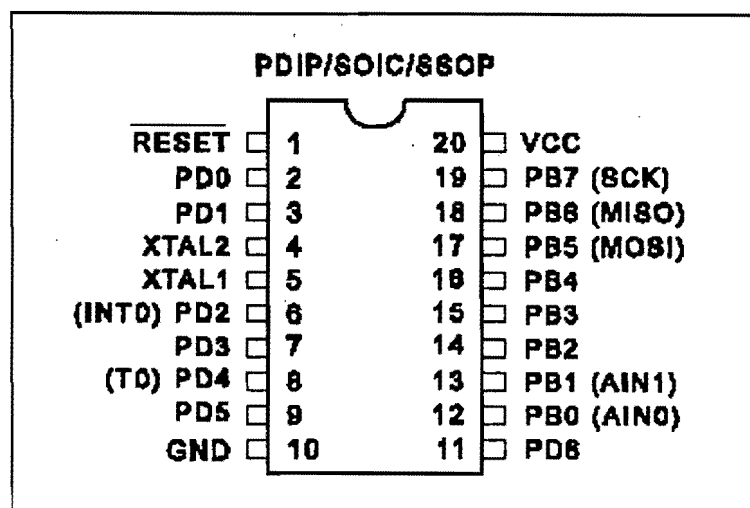


FIGURA 3.11 MICROCONTROLADOR AT90S1200.

3.3.1.1 DESCRIPCIÓN DEL MICROPROCESADOR AT90S1200.

El AT90S1200 es un microcontrolador CMOS de 8 bits, basado en una arquitectura RISC, (Reduce Instruction Set Code). Para un alto desempeño las instrucciones se ejecutan en un ciclo de reloj. El AT90S1200 realiza 1MIPS (millón de instrucciones por segundo) por Mhz, permitiendo así optimizar el consumo de acuerdo a la velocidad que se requiera.

El microcontrolador combina un eficiente conjunto de instrucciones con 32 registros de propósito general. Los 32 registros de propósito general están conectados a la Unidad Lógica Aritmética (ALU), esto permite a dos registros independientes ser accesados en un solo ciclo de reloj.

La arquitectura soporta lenguajes de alto nivel así como programas de códigos muy densos en ensamblador. Las características del AT90S1200 son las siguientes:

1K byte de memoria rápida de programa, 64 bytes de EEPROM, 15 líneas de propósito general entrada/salida, 32 registros de propósito general, interrupciones tanto externas como internas, sistema supervisor con oscilador interno, un puerto serial programable y dos modos de consumo de potencia. El modo de espera detiene el CPU, mientras los registros, del temporizador/contador, sistema supervisor y el sistema de interrupción continúan funcionando. El modo de baja potencia salva el contenido de los registros y congela el oscilador, deshabilitando las funciones de los pines hasta que haya una interrupción externa o una reinicialización.

El microcontrolador es de manufactura de ATMEL.

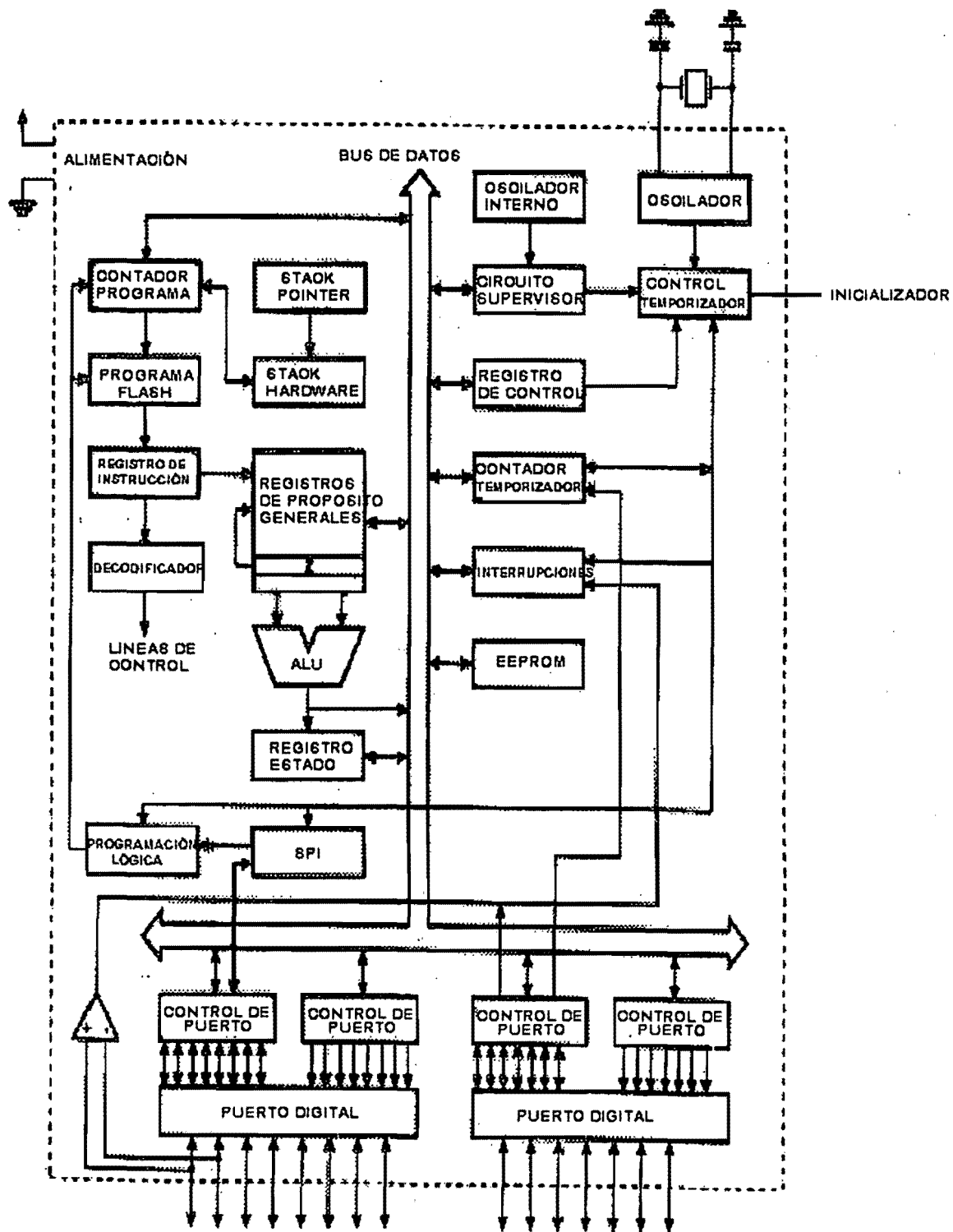


FIGURA 3.12 DIAGRAMA A BLOQUES DEL MICROPROCESADOR AT90S1200

3.3.1.1.1 DESCRIPCIÓN DE CADA UNO DE LOS PINES DEL MICROCONTROLADOR

Vcc Voltaje de alimentación.

GND Tierra.

PUERTOB (PB7.....PB0)

El puerto B es un puerto bidireccional de entrada/salida de 8 bits. El puerto puede proporcionar resistencia de drenado de corriente si se desea. El PB0 y PB1 también sirve como entrada positiva de (AIN0) y la entrada negativa (AIN1), de el comparador analógico con el que cuenta el microprocesador. El puerto B puede drenar 20 mA y puede manejar directamente un Display. Cuando todo el puerto B es utilizado como entrada y hay externamente un nivel bajo, la corriente drenada es I_{IL} , si internamente la entradas de los puertos fueron activadas en corriente alta.

PUERTOD (PD6.....PD0)

El puerto D tiene siete líneas bidireccionales de entrada/salida con drenado interno de corriente. El puerto D puede drenar 20 mA de corriente. Cuando el puerto D es utilizado en un nivel bajo externamente, la corriente drenada es I_{IL} , si internamente las entradas de los puertos fueron activadas en corriente alta.

RESET

Esta entrada permite reinicializar el circuito, se activa en bajo, en dos ciclos de reloj.

XTAL 1

Entrada de un amplificador de oscilación o entrada de un oscilador externo.

XTAL2

Salida del amplificador de oscilación.

3.3.1.1.2 ARQUITECTURA DEL AT90S1200

El concepto de rápido acceso de la pila del registro, contiene 32 registros de propósito general de 8 bits cada uno, estos registros trabajan en un solo ciclo de reloj. Esto significa que durante un ciclo de reloj, una operación en el ALU(Unidad lógica aritmética) es ejecutada. Dos operaciones de salida en la pila de registro, en la operación ejecutada y el resultado almacenado en la pila de registro se realizan en un solo ciclo de reloj.

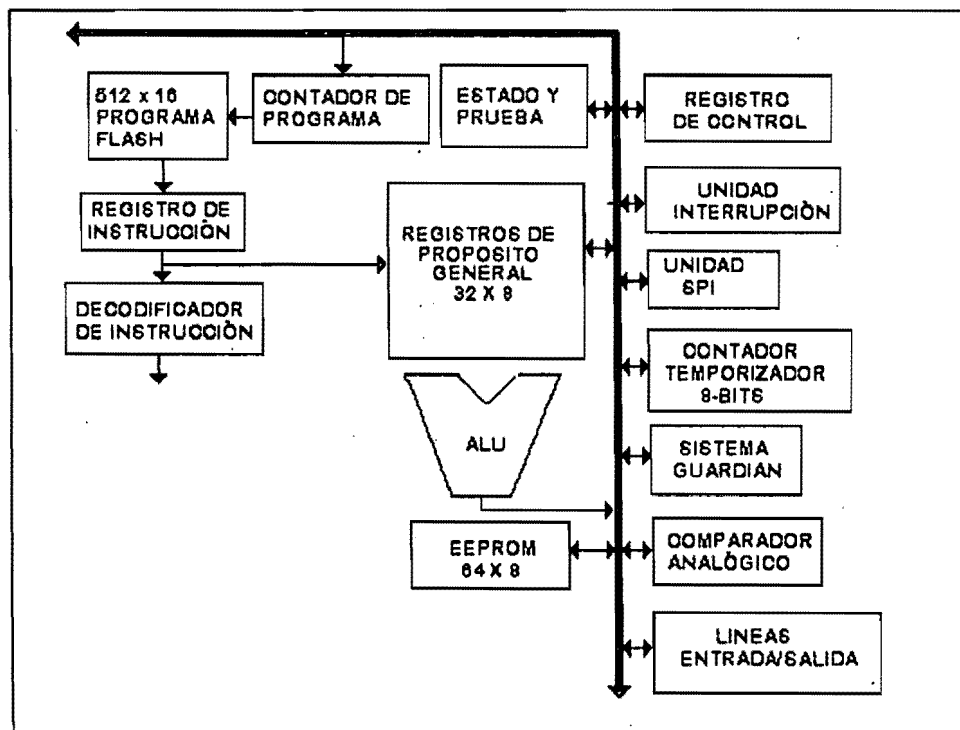


FIGURA 3.13 ARQUITECTURA DEL MICROPROCESADOR AT90S1200

La unidad lógica aritmética (ALU) soporta aritmética, funciones lógicas entre los registros entre una constante y un registro. En la figura 3.13 se muestra la arquitectura RISC del AVR AT90S1200. El AVR se basa en una arquitectura HARVARD (consiste en memorias separadas y líneas colectivas de programa y datos). La memoria de programa es accesada con un solo nivel de pipelining. Mientras una instrucción se esta llevando acabo, la siguiente instrucción es extraída de la memoria de programa. Este concepto habilita la instrucción hacer

ejecutada en cada ciclo de reloj. La memoria de programa es un sistema de memoria de carga rápida.

Con los saltos relativos e instrucciones llamadas relativas, el conjunto de 512 direcciones son accesadas directamente. Todas las instrucciones del AVR tienen un formato de una palabra de 16 bits, esto significa que la dirección del programa en memoria contenga una sola instrucción de 16 bits.

Durante un interrupción y una llamada a subrutina, la dirección del contador de programa (PC), es almacenado en una localidad de memoria (stack). El stack es una localidad de bajo nivel (3), dedicada a subrutinas e interrupciones.

El espacio de memoria de entrada/salida contiene 64 direcciones para las funciones periféricas del CPU, como son registro de control, contador/temporizador, convertidor analógico-digital y otras funciones de entrada/salida. El espacio de memoria en la arquitectura del AVR son todas lineales y regulares en sus mapas.

3.3.1.1.3 PILA DE REGISTRO DE PROPÓSITO GENERAL.

En la figura 3.14, se muestra la estructura de los 32 registros de propósito general del CPU

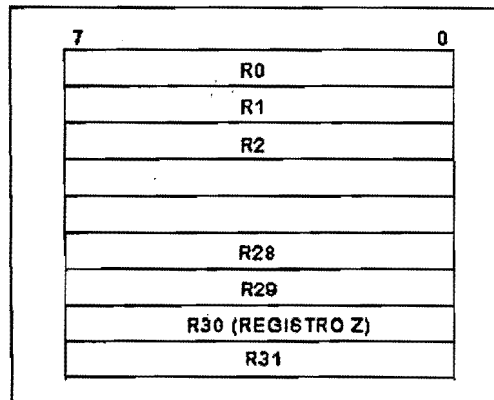


FIGURA 3.14 REGISTROS DE PROPÓSITO GENERAL DEL MICROPROCESADOR AT90S1200.

Todas las operaciones en los registros se realizan en un ciclo de reloj. Con excepción de cinco constantes aritméticas e instrucciones lógicas las cuales son SBCI, SUBI, CPI, ANDI y ORI entre una constante, un registro y la instrucción LDI para cargar un valor de una constante inmediata. Estas instrucciones se aplican a la mitad de la pila de registro R16-R31. Las instrucciones generales como son SBC, SUB, CP, AND, OR y otras operaciones entre dos registros o un solo registro se aplican en toda la pila del registro.

3.3.1.1.4 UNIDAD LÓGICA ARITMÉTICA (ALU).

El alto desempeño del ALU opera en conexión directa con todos los 32 registros de propósito general en un solo ciclo de reloj, las operaciones del ALU entre los registros y la pila de registro son ejecutados. Las operaciones del ALU se divide en tres categorías: aritmética, lógica y funciones de bit.

MEMORIA RÁPIDA DE PROGRAMA.

El AT90S1200 cuenta con 1K byte de memoria rápida programable. Puesto que todas las instrucciones son solo palabras de 16 bits. La memoria rápida tiene una vida útil de 1000 ciclos de borrado.

3.3.1.1.5 PROGRAMACIÓN Y MODOS DE DIRECCIONAMIENTO.

Esta sección describe los diferentes modos de direccionamiento, en las siguientes figuras OP significa la parte del código de operación de la palabra de instrucción.

REGISTRO DIRECTO, REGISTRO ÚNICO RD

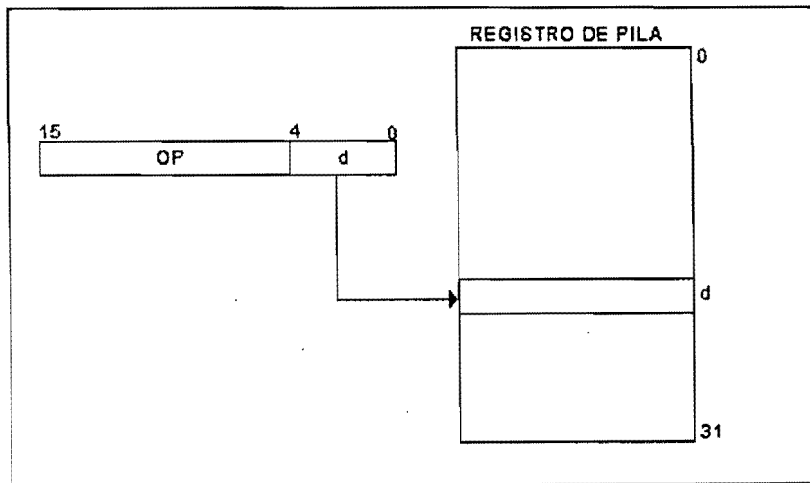


FIGURA 3.15 DIRECCIONAMIENTO DIRECTO.

REGISTRO INDIRECTO.

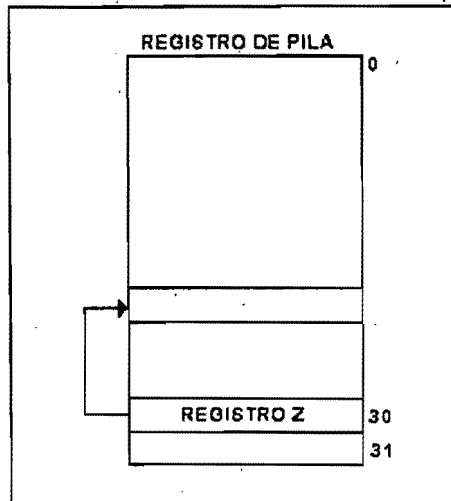


FIGURA 3.16 DIRECCIONAMIENTO INDIRECTO.

El registro accesado es un punto para el registro Z.

REGISTRO DIRECTO, DOS REGISTROS RD Y RR

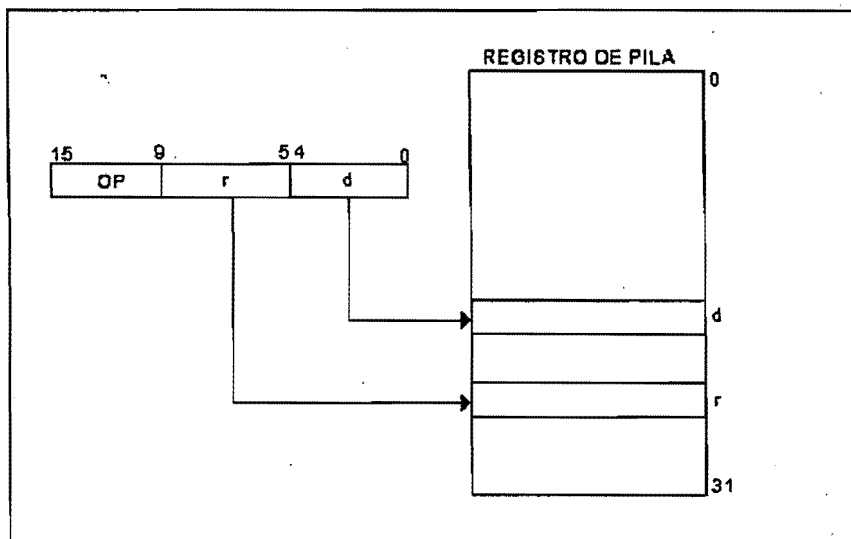


FIGURA 3.17 DIRECCIONAMIENTO DIRECTO. DOS REGISTROS.

Los operandos están contenidos en el registro r(Rr) y d(Rd). El resultado es almacenado en el registro d (Rd).

ENTRADA SALIDA DIRECTA

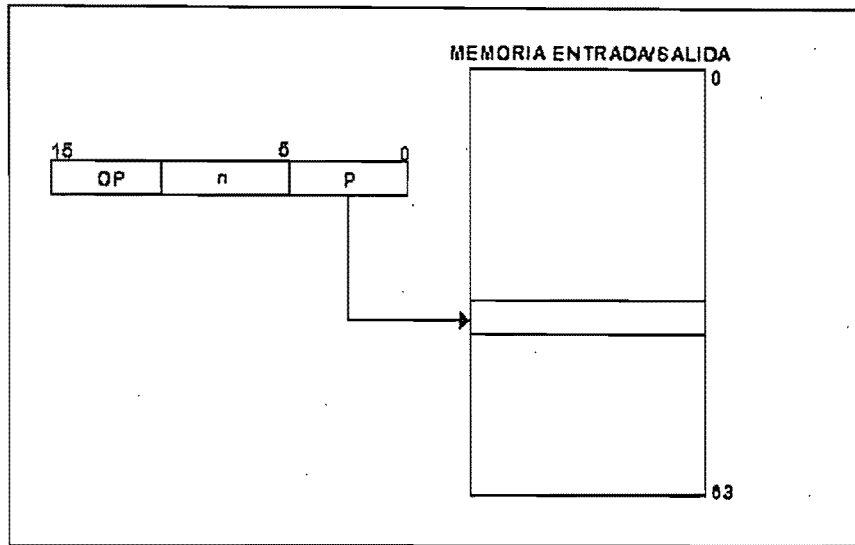


FIGURA 3.18 DIRECCIONAMIENTO DIRECTO ENTRADA/SALIDA.

La dirección de operación esta contenida en 6 bits de la palabra de instrucción. n es el destino o la dirección del registro fuente.

DIRECCIONAMIENTO RELATIVO DE PROGRAMA, RJMP Y RCALL

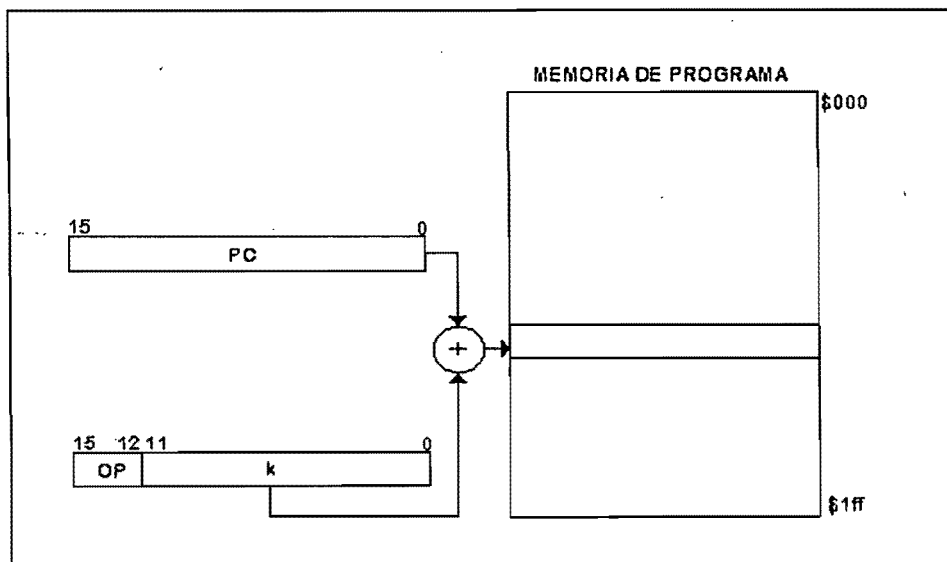


FIGURA 3.19 DIRECCIONAMIENTO RELATIVO.

La ejecución del programa continua en la dirección $PC + k$. La dirección relativa es en el rango de $-2K$ hasta $(2K - 1)$.

SUBROUTINA E INTERRUPCIÓN DE HARDWARE.

El AT90S1200 utiliza un nivel bajo con prioridad 3 en su Hardware para las subrutinas e interrupciones. La pila en hardware es de 9 bits de tamaño y almacena al contador de programa (PC) y regresa a la dirección mientras las subrutinas o la interrupción se ejecuta.

MEMORIA DE DATOS EEPROM.

El AT90S1200 tiene 64 bytes de memoria EEPROM. Esta memoria esta organizada como un espacio de datos, en el cual un byte puede ser escrito o leído. El acceso entre el CPU y la EEPROM se describe más adelante.

3.3.1.1.6 TIEMPO DE EJECUCIÓN DE INSTRUCCIÓN.

Esta sección describe el concepto de tiempos de acceso para la ejecución de instrucción y el acceso de la memoria interna.

El CPU es manejado por el sistema de reloj, esto es a través de un reloj externo (cristal). El CPU no cuenta con divisores internos de frecuencia.

En la figura 3.20 se muestra la instrucción hacer ejecutada y la instrucción habilitada por la arquitectura HARDVARD y el concepto de registros de rápido acceso. Este es el concepto básico del pipeling, para obtener hasta 1MIPS por Mhz con correspondiente resultado único por funciones por costo, funciones por reloj y funciones por unidad de poder.

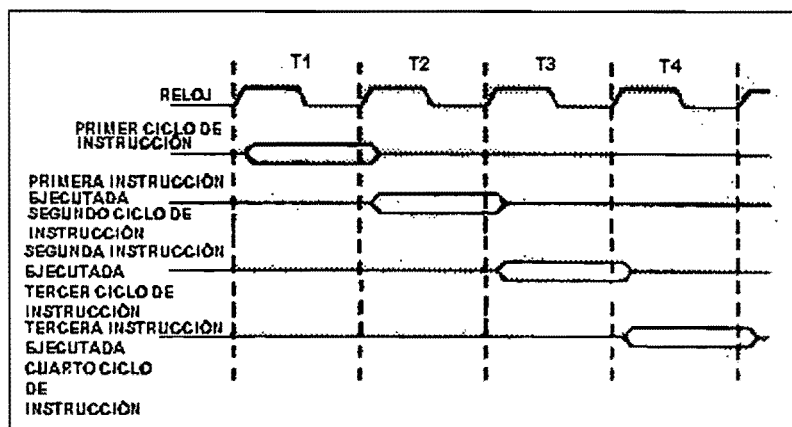


FIGURA 3.20 CICLO DE INSTRUCCIÓN PARALELA Y EJECUCIÓN DE INSTRUCCIÓN

La figura 3.21 muestra el tiempo interno para la pila de registro. En un solo ciclo de reloj las operaciones en el ALU utilizan dos registros para su ejecución y el resultado es almacenado de regreso en el registro designado.

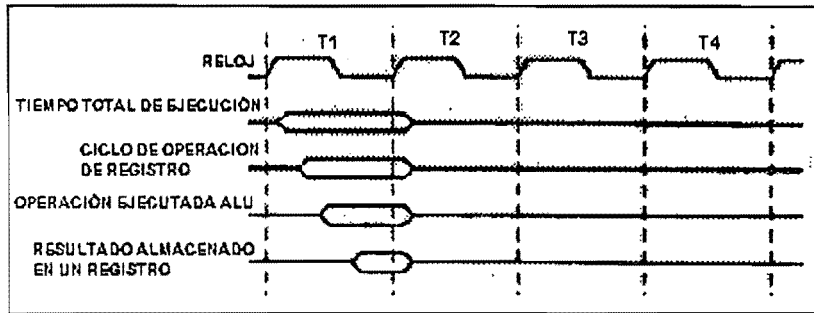


FIGURA 3.21 OPERACIÓN SENCILLA DE UN CICLO DE MAQUINA.

3.3.1.1.7 MEMORIA ENTRADA/SALIDA

TABLA 1. DEFINICIÓN DE CADA UNO LO LOS REGISTROS DE ENTRADA/SALIDA

DIRECCIÓN HEXADECIMAL	NOMBRE	FUNCIÓN
\$3F	SREG	REGISTRO DE ESTADO
\$3B	GIMSK	REGISTRO DE INTERRUPTIÓN GENERAL MaSK
\$39	TIMSK	REGISTRO DE INTERRUPTIÓN DEL TEMPORIZADOR/CONTADOR
\$38	TIFR	REGISTRO DE BANDERA DEL TEMPORIZADOR/CONTADOR
\$35	MCUCR	REGISTRO DE CONTROL GENERAL MCU
\$33	TCCR0	REGISTRO DE CONTROL 0 DEL TEMPORIZADOR/CONTADOR
\$32	TCNT0	TEMPORIZADOR/CONTADOR 0 (8 BITS)
\$21	WDTCR	REGISTRO DE CONTROL DEL SISTEMA DE GUARDIA.
\$1E	EEAR	DIRECCIÓN DEL REGISTRO EEPROM
\$1D	EEDR	REGISTRO DE DATOS DE LA EEPROM
\$1C	EECR	REGISTRO DE CONTROL DE LA EEPROM
\$18	PORTB	REGISTRO DE DATOS DEL PUERTO B
\$17	DDRB	REGISTRO DE DIRECCIÓN DEL PUERTO B
\$16	PINB	PINES DE ENTRADA DEL PUERTO B
\$12	PORTD	REGISTRO DE DATOS DEL PUERTO D
\$11	DDRD	REGISTRO DE DIRECCIÓN DEL PUERTO D
\$10	PIND	PINES DE ENTRADA DEL PUERTO D
\$08	ACSR	CONTROL DEL COMPARADOR ANALÓGICO Y REGISTRO DE ESTADO

Todos los periféricos de entrada/salida del AT90S1200 se colocan en la memoria de entrada/salida. Las diferentes localidades de entrada/salida son accedidas por las instrucciones IN y OUT, a través de los 32 registros de propósito general.

El rango de la pila del registro entrada/salida va desde \$00 hasta \$1f y pueden ser accedidas utilizando las instrucciones SBI y CBI. El valor de estos registros puede ser leído utilizando las instrucciones SBIS y SBIC.

3.3.1.1.8 REGISTRO DE ESTADO SREG

El registro de estado del AVR se localiza en la dirección \$3f

BIT	7	6	5	4	3	2	1	0	
\$3F	I	T	H	S	V	N	Z	C	SREG
LECTURA/ ESCRITURA	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
VALOR INICIAL	0	0	0	0	0	0	0	0	

Daremos una breve explicación de cada uno de los bits.

BIT 7 I: HABILITACIÓN DE LA INTERRUPCIÓN GENERAL. Para habilitar esta interrupción se debe colocar un uno lógico. Si la interrupción general es limpiada con cero lógico ninguna de las habilitaciones podrán ser habilitadas.

BIT 6 T: COPIA DE ALMACENAMIENTO. Las instrucciones BLD y BST utiliza el bit T como fuente y destino para la operación de bit. Un bit de un registro en la pila de registros puede ser copiado dentro de T por la instrucción BST y un bit en T puede ser copiado a un bit en un registro en la pila de registros por la instrucción BLD.

BIT 5 H: BANDERA DE MEDIO ACARREO. Indica un medio acarreo en alguna operación aritmética.

BIT 4 S: BIT SIGNADO, $S=N\oplus V$ El bit S es siempre un or exclusiva entre la bandera negativa N y el complemento a dos de la bandera de sobreflujo.

BIT 3 V: BANDERA DE SOBREFLUJO COMPLEMENTO A DOS. Se produce al realizar una operación a complemento a dos.

BIT 2 N: BANDERA NEGATIVA: Indica el resultado negativo después de haber realizado una diferencia aritmética y unas operaciones lógicas.

BIT 1 Z: BANDERA CERO: Indica un resultado cero después de una diferencia aritmética y operaciones lógicas.

BIT 0 C: BANDERA DE ACARREO. Indica un acarreo en una operación aritmética o una operación lógica.

3.3.1.1.9 RESTABLECEDOR DE SISTEMA Y MANEJO DE INTERRUPCIONES.

El AT90S1200 proporciona tres diferentes fuentes de interrupción. Estas interrupciones y el vector del restablecedor, cada una de ellas tiene un espacio en la memoria de programa. Todas las interrupciones son signadas y se habilitan individualmente, con un uno lógico, junto con el bit I del registro de estado para que sea habilitada la interrupción.

La dirección más baja en el espacio de memoria de programa son definidas automáticamente como vectores de Interrupción y del restablecedor. La lista completa de vectores se muestra en la tabla 2. La lista también determina el nivel de prioridad de las diferentes interrupciones. El restablecedor tiene una prioridad alta y la siguiente es INTO que corresponde a la interrupción externa.

TABLA 2 VECTORES DE INTERRUPCIÓN Y RESTABLECEDOR

NUMERO DE VECTOR	DIRECCIÓN DE PROGRAMA	FUENTE	DEFINICIÓN DE LA INTERRUPCIÓN.
1	\$000	RESET	REINICIALIZACION DEL SISTEMA DE GUARDIA
2	\$001	INT0	PETICIÓN EXTERNA DE INTERRUPCIÓN
4	\$002	TIMER0,OVFO	SOBREFLUJO DEL TEMPORIZADOR/CONTADOR
5	\$003	ANA_COMP	COMPARADOR ANALÓGICO

FUENTES DEL RESTABLECEDOR.

El AVR90S1200 tiene tres fuentes para ser restablecido:

- 1.- Al encender el AVR90S1200, se produce una acción de restablecer. Esto se logra colocando la alimentación entre los pines de Vcc y tierra.
- 2.-Aplicando un nivel bajo en el pin de RESET del AVR90S1200 por más de dos ciclos de reloj.
- 3.-El sistema guardián, también es capaz de restablecer al microprocesador, al no cumplirse los tiempos al que fue programado.

Durante la operación de restablecer, todos los registros de entrada/salida se ponen con sus valores iniciales y el programa comienza a ejecutarse desde la dirección \$000.

ENCENDIDO DEL RESTABLECEDOR.

Un encendido en circuito restablecedor (POR), asegura que el circuito no comience hasta que Vcc tenga un nivel seguro. Como se muestra en la figura 21.B, un reloj interno del sistema de guardia prevé que el microcontrolador comience hasta que un periodo después que el Vcc alcance un umbral V_{POT} , a pesar de que el tiempo de subida del Vcc. Figuras 3.22 y 3.23. El periodo total del restablecedor es igual al periodo de encendido del restablecedor (POR) + el periodo de retardo (t_{TOUT}).

Como el pin de RESET esta conectado a un nivel alto por una resistencia, el pin puede dejarse sin conectar externamente. Conectar el pin RESET a Vcc tiene el mismo efecto. Solo si se desea activar el pin de RESET, es cuando se le debe aplicar un nivel bajo, durante el periodo mínimo de 2 ciclos de reloj y después regresar al nivel alto.

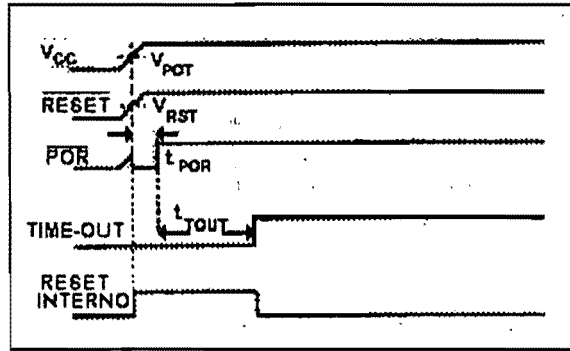


FIGURA 3.22 DIAGRAMA DE TIEMPOS DE SEÑALES PARA UN LEVANTAMIENTO DE V_{CC} RAPIDO.

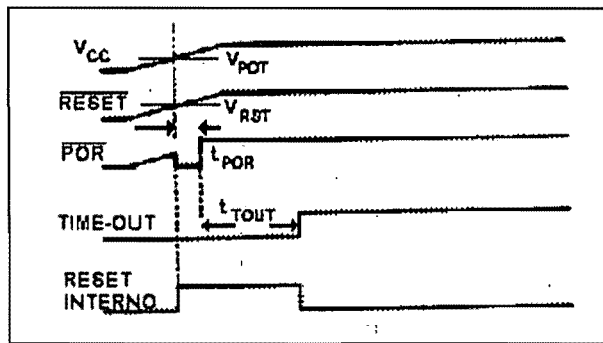


FIGURA 3.23 DIAGRAMA DE TIEMPOS DE SEÑALES PARA UN LEVANTAMIENTO DE V_{CC} LENTO.

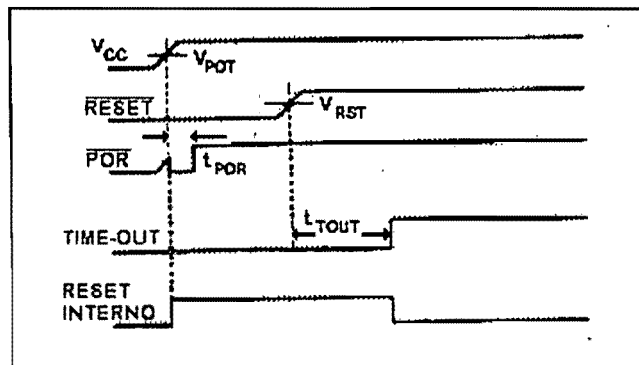


FIGURA 3.24 DIAGRAMA DE TIEMPOS DE SEÑALES APLICANDO UNA SEÑAL DE RESET EXTERNA.

MANEJO DE INTERRUPCIONES.

El AT90S1200 tiene dos registros de interrupciones de mascara, el GIMSK y TIMSK. El registro GIMSK de entrada/salida tiene la dirección \$3B y el registro TIMSK interrupción del temporizador/contador tiene la dirección \$39.

Cuando una interrupción ocurre, el bit de la interrupción general es limpiado aun nivel lógico cero y todas las interrupciones son deshabilitadas. El programador puede colocar un uno lógico en el bit I y de esta manera habilitar de nuevo las interrupciones, esto se debe hacer una vez que se termine la rutina de interrupción y se lleva acabo con la instrucción RETI.

REGISTRO DE LA INTERRUPCIÓN GENERAL MASCARABLE - GIMSK

BIT	7	6	5	4	3	2	1	0	
\$3B	-	INTO	-	-	-	-	-	-	GIMSK
LECTURA/ ESCRITURA	R	R/W	R	R	R	R	R	R	
VALOR INICIAL	0	0	0	0	0	0	0	0	

BIT 7 Res: BIT RESERVADO. Este bit esta reservado para el AT90S1200 y siempre se leen ceros.

BIT 6 INTO:Petición de interrupción externa: Cuando el bit INT se coloca un uno lógico y el bit I en el registro de estado tiene un uno lógico también, la interrupción externa es activada.

BITS 5...0 Son bits reservados para el AT90S1200.

REGISTRO DE INTERRUPCIÓN MASCARABLE DEL CONTADOR - TIMSK

BIT	7	6	5	4	3	2	1	0	
\$39	-	-	-	-	-	-	TOEIO	-	TIMSK
LECTURA/ ESCRITURA	R	R	R	R	R	R	R/W	R	
VALOR INICIAL	0	0	0	0	0	0	0	0	

BITS 7...2- RES : Bits reservados para el AT90S1200 y siempre se leen en cero lógico.

BIT 1-TOEIO : HABILITACIÓN DE LA INTERRUPCIÓN DE SOBREFLUJO DEL TEMPORIZADOR/CONTADOR. Cuando el bit TOIE0 se coloca en un uno lógico y el bit I en el registro de estado es cero, la interrupción de sobreflujo del temporizador/contador es habilitada. La correspondiente interrupción del vector de interrupciones \$002 es ejecutada si existe un sobreflujo en el temporizador/contador. La bandera de sobreflujo (Timer0) es colocado en uno lógico en la bandera del registro del contador TIFR.

BIT 0- BIT RES: Bit reservado para el AT90S1200 y siempre se lee cero.

REGISTRO INTERRUPCIÓN DE BANDERA DEL TEMPORIZADOR/CONTADOR TIFR

BIT	7	6	5	4	3	2	1	0	
\$38	-	-	-	-	-	-	TOV0	-	TIFR
LECTURA/ ESCRITURA	R	R	R	R	R	R	R/W	R	
VALOR INICIAL	0	0	0	0	0	0	0	0	

BITS 7...2 -RES: Bits reservados para el AT90S1200 y siempre se leen cero.

BIT 1 - TOV0: BANDERA DE SOBREFLUJO DEL CONTADOR. El bit TOV0 se coloca en un uno lógico, cuando un sobreflujo ocurre en el temporizador/contador. El TOV0 es limpiado por Hardware cuando se ejecuta la correspondiente interrupción del vector de interrupciones. Alternativamente, TOV0 es limitado cuando se escribe un uno lógico en la bandera. Cuando el bit I del registro de

estado se coloca un uno lógico y los registros TOV0 y TOIE tiene un uno lógico también, entonces la interrupción de sobreflujo del contador se ejecuta.

BIT 0 - RES: BIT RESERVADO: Este bit es reservado para el AT90S1200 y siempre se lee cero.

INTERRUPCIÓN EXTERNA.

La interrupción externa se da a través del pin INT del microprocesador. La interrupción puede ser habilitada con un flanco de su vida, un flanco de bajada o un nivel. La interrupción INT se queda pendiente, tanto tiempo como el nivel bajo sea el que le esta llegando al pin.

La interrupción es habilitada si INTO es configurado como salida. Esto provoca una forma para generar una interrupción vía software. La bandera de interrupción no puede ser accesada directamente por el usuario. Si un nivel llega a el pin INT la bandera puede ser limpiada de la siguiente forma:

- 1.-Desabilitando la interrupción externa, esto se lleva acabo limpiando la bandera INTO en el registro GIMSK.
- 2.-Seleccionando el nivel de habilitación.
- 3.-Seleccionando el flanco de habilitación.
- 4.- Re habilitando la interrupción externa colocando INTO en el registro GIMSK.

TIEMPO DE RESPUESTA DE INTERRUPCIÓN.

El tiempo de respuesta de una interrupción tiene como mínimo 4 ciclos de reloj. Después de cuatro ciclos de reloj el vector de interrupción ejecuta la interrupción que ha sido habilitada. Durante estos cuatro ciclos el contador de programa es almacenado en el stack, el vector de interrupción realiza un salto a la rutina de interrupción, este salto tiene un tiempo de dos ciclos de reloj. Si una interrupción se ejecuta durante este ultimo proceso, la primera interrupción es ejecutada y una vez que se haya terminado, se prosigue a la siguiente. Un regreso de interrupción

tarda cuatro ciclos de reloj, durante este periodo el contador de programa recupera su valor que esta almacenado en el stack.

REGISTRO DE CONTROL DEL MICROPROCESADOR - MCUCR

BIT	7	6	5	4	3	2	1	0	
\$35	-	-	SE	SM	-	-	ISC01	ISC00	MCUCR
LECTURA/	R	R	R	R	R	R	R/W	R	
ESCRITURA									
VALOR	0	0	0	0	0	0	0	0	
INICIAL									

BITS 7,6 - RES: Bits reservados para el AT90S1200 y siempre se leen cero.

BIT 5 - SE: HABILITACIÓN DEL MICROPROCESADOR NO OPERANDO

El bit SE debe ser colocado en un uno lógico para hacer que el microprocesador deje de operar. Para evitar que el microprocesador entre en este estado a menos que el programador lo desee, es recomendable colocar el bit con una instrucción antes de que se desee parar al microprocesador.

BIT 4 - SM: MODO DE NO OPERACIÓN. Este bit selecciona entre dos modos disponible de no operación del microprocesador. Cuando SM es limpiado, el modo de espera es seleccionado, cuando el SM tiene un uno lógico, el modo de baja potencia es activado.

BITS 3,2 -RES: Bits reservados para el AT90S1200 y siempre se leen cero.

BITS 1,0- ISCO, ISC00: CONTROL DE INTERRUPCIÓN: Un interrupción externa es activada por el pin INT0, si el registro de estado en el pin I y la correspondiente interrupción mascarable en el registro GIMSK es colocado. Los niveles y flancos de habilitación del pin INT se definen de la siguiente forma: tabla 2

TABLA 2 CONTROL DE INTERRUPCIÓN

ISC01	ISC00	DESCRIPCIÓN
0	0	UN NIVEL BAJO DE INT0 GENERA UNA PETICIÓN DE INTERRUPCIÓN.
0	1	RESERVADO
1	0	FLANCO DE BAJADA DE INT0 GENERA UNA PETICIÓN DE INTERRUPCIÓN.
1	1	FLANCO DE SUBIDA DE INT0 GENERA UNA PETICIÓN DE INTERRUPCIÓN.

3.3.1.1.10 MODOS DE NO OPERACIÓN DEL MICROPROCESADOR.

Para entrar al modo de no operación del microprocesador, el bit SE en el registro MCUCR debe ser uno lógico y la instrucción de no operación del microprocesador se debe ejecutar. Si una interrupción se da mientras el microprocesador se encuentra en no operación. La rutina de interrupción es ejecutada, después el microprocesador regresa a su estado de no operación. Si llegara una señal de restablecer mientras el microprocesador se encuentra en no operación, el microprocesador ejecuta inmediatamente la instrucción y deja el periodo de no operación.

MODOS DE PARO DEL MICROPROCESADOR.

Cuando el bit SM es limpiado, la instrucción de no operación provoca que el microprocesador deje de operar permitiendo solamente la operación del contador/temporizador, el sistema supervisor y las interrupciones.

MODOS DE BAJO CONSUMO.

Cuando en el bit SM se coloca un uno lógico, la instrucción de no operación deja al microprocesador en un estado de bajo consumo, en este modo el oscilador es apagado. El programador puede seleccionar si desea habilitar el sistema supervisor. Si el sistema supervisor es deshabilitado, solamente una señal de restablecer, puede cambiar el estado de bajo consumo al microprocesador.

3.3.1.1.11 CONTADOR/TEMPORIZADOR.

El AT90S1200 proporciona un registro contador/temporizador de propósito general de 8 bits. El contador/temporizador tiene un reloj preescalador de 10 bits. El contador/temporizador puede usarse con un reloj interno o proporcionarle un reloj externo.

PREESCALA DEL CONTADOR/TEMPORIZADOR.

En la siguiente fig. 3.25 se muestra el preescalador del contador/temporizador.

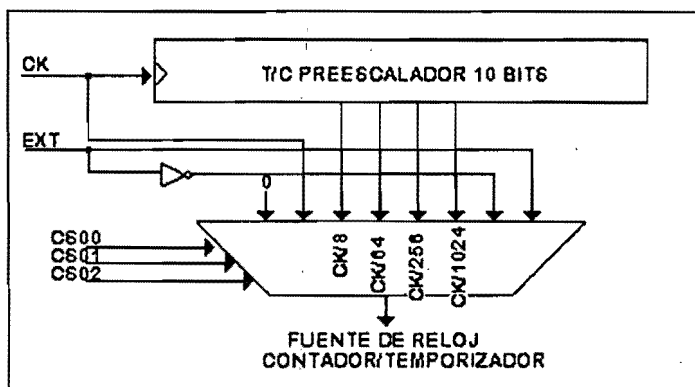


FIGURA 3.25 PREESCALADOR DEL TEMPORIZADOR/CONTADOR

Las cuatro diferentes preescalas se seleccionan a través de CK/8, CK/64, CK/256 y CK/1024 donde CK es el reloj oscilador.

TEMPORIZADOR DEL SISTEMA SUPERVISOR

El temporizador del sistema supervisor (WDR) es un reloj generado a partir de un oscilador el cual tiene una velocidad de hasta 1MHz. El sistema supervisor puede ser ajustado desde 16 hasta 2048 ciclos de reloj. El WDR cuenta con ocho diferentes ciclos de reloj que pueden seleccionarse para determinar el máximo periodo entre dos instrucciones del WDR para evitar que el sistema restablecedor supervisor reinicie al microprocesador. Si el periodo de reinicialización termina sin otra instrucción WFR, El AT90S1200 reinicializa y ejecuta el vector de reinicialización.

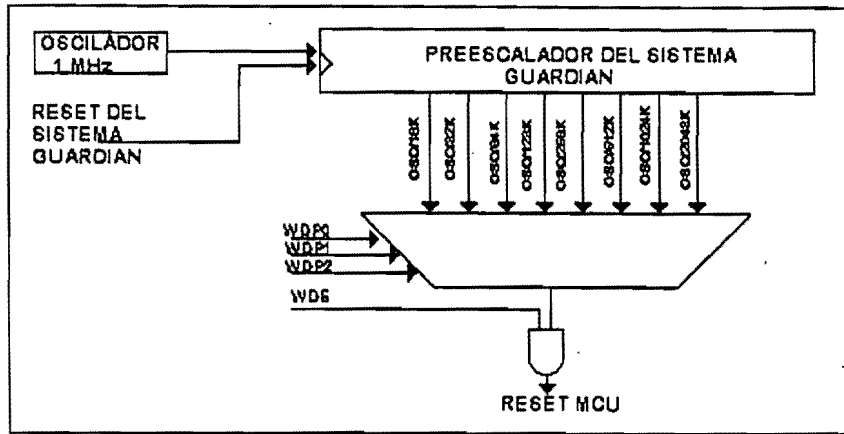


FIGURA 3.26 TIMER DEL SISTEMA DE GUARDIA.

REGISTRO DEL TEMPORIZADOR DEL SISTEMA SUPERVISOR WDTCR

BIT	7	6	5	4	3	2	1	0	
\$21	-	-	-	-	WDE	WDP2	WDP1	WDP0	WDTCR
LECTURA/	R	R	R	R	R/W	R/W	R/W	R/W	
ESCRITURA									
VALOR	0	0	0	0	0	0	0	0	
INICIAL									

BITS 7..4-RES: RESERVADOS: Estos bits están reservados para el AT90S1200 y siempre se leen como cero.

BIT 3-WDE: HABILITADOR DEL SISTEMA SUPERVISOR. Cuando el WDE tiene un uno lógico, el sistema supervisor se habilita y si el WDE tiene un cero, el sistema esta deshabilitado.

BITS 2..0-WDP2..0: TIEMPOS DEL SUPERVISOR PREESCALA 2,1 Y 0:

El WDP2..0 determina el preescalador del sistema supervisor, cuando el sistema supervisor es habilitado, los tiempos de escala son como los que se muestran a continuación tabla 3.

TABLA 3

WDP2	WDP1	WDP0	PERIODO DE TIEMPO (CICLOS)
0	0	0	16
0	0	1	32
0	1	0	64
0	1	1	128
1	0	0	256
1	0	1	512
1	1	0	1024
1	1	1	2048

3.3.1.1.12 MEMORIA ELÉCTRICAMENTE PROGRAMABLE LECTURA/ESCRITURA.

Su velocidad de acceso es de 22.4 a 4 ms, dependiendo de la alimentación del microprocesador. Cuenta con una función de auto tiempo, sin embargo puede ser el programador quien detecte cuando el siguiente bit puede ser escrito.

Cuando la memoria es leída o escrita, el microprocesador se detiene por dos ciclos de reloj antes que la siguiente instrucción sea ejecutada.

REGISTRO DE LA MEMORIA ELÉCTRICAMENTE PROGRAMABLE - EEAR

BIT	7	6	5	4	3	2	1	0	
\$1E	-	-	EEAR5	EEAR4	EEAR3	EEAR2	EEAR1	EEAR0	EEAR
LECTURA/ ESCRITURA	R	R	R/W	R/W	R	R	R/W	R/W	
VALOR INICIAL	0	0	0	0	0	0	0	0	

BIT 7,6-RES: BITS RESERVADOS. Estos bits están reservados para el AT90S1200 y siempre son leídos como cero.

BIS 5..0-EEAR..0: DIRECCIÓN DE LA MEMORIA ELÉCTRICAMENTE PROGRAMABLE: El registro de la memoria -EEAR5..0. Especifica la dirección de la memoria en los 64 bytes del espacio de la memoria eléctricamente programable. Los datos de la memoria son direccionados seguidamente entre 0 y 63.

REGISTRO DE DATOS DE LA MEMORIA ELÉCTRICAMENTE PROGRAMABLE.

EEDR

BIT	7	6	5	4	3	2	1	0	
\$1D	MSB							LSB	EEDR
LECTURA/	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
ESCRITURA									
VALOR	0	0	0	0	0	0	0	0	
INICIAL									

BITS 7..0-EEDR7..0:DATOS DE LA MEMORIA: Para la operación de escritura, el registro EEDR contiene el dato para ser escrito en la memoria eléctricamente programable en la dirección dada por el registro EEAR. Para la operación de lectura, el EEDR contiene el dato de salida a leer de la memoria eléctricamente programable y la dirección esta dada por el registro EEAR.

REGISTRO DE CONTROL DE LA MEMORIA ELÉCTRICAMENTE PROGRAMABLE -ECR.

BIT	7	6	5	4	3	2	1	0	
\$1C	-	-	-	-	-	-	EEWE	EERE	EECR
LECTURA/	R	R	R	R	R	R	R/W	R/W	
ESCRITURA									
VALOR	0	0	0	0	0	0	0	0	
INICIAL									

BITS 7..2-RES:BISTA RESERVADOS: Estos bits están reservados para el AT90S1200 y se leen siempre en cero.

BIT 1-EEWE:HABILITACIÓN DE ESCRITURA: Este bit permite la habilitación de escritura de la memoria eléctricamente programable. Cuando la dirección y el dato son correctamente colocados en sus respectivos registros, el bit EEWE puede ser habilitado para escribir el valor en la memoria. Cuando el tiempo de acceso de escritura ha terminado, El bit EEWE es limpiado por Hardware. El programador

puede estar preguntando por este bit para saber así cuando poner el siguiente dato. El microcontrolador se para durante dos ciclos de reloj antes de que se ejecute la siguiente instrucción.

BIT 0-EERE: HABILITACIÓN DE LECTURA. Cuando la dirección correcta es colocada en el registro EEAR, el bit EERE debe ser habilitado, cuando el bit EERE es limpiado por hardware, la petición del dato se encuentra en el registro EEDR. El tiempo de acceso de lectura toma una instrucción y no se necesita estar preguntando por el bit EERE. Cuando EERE ha sido habilitado, el microcontrolador es detenido durante dos ciclos de reloj antes de ejecutar la siguiente instrucción.

3.3.1.1.13 PUERTOS DE ENTRADA/SALIDA

PUERTOS

El puerto B es un puerto bidireccional de entrada/salida de 8 bits.

Tres direcciones de memoria son asignadas para el puerto B. Estos registros son los siguientes: Registro de dato con dirección (\$18), registro de dirección del dato (\$17) y el puerto B entrada de pines (\$16). El puerto de entrada de pines es solo un registro de lectura, mientras que los registros de datos y dirección son de lectura/escritura. Todos los pines se pueden habilitar individualmente. La salida del puerto puede proporcionar 20mA individualmente y puede manejar un display directamente.

Los pines del puerto B tienen además otras funciones como se ve en la siguiente tabla 4:

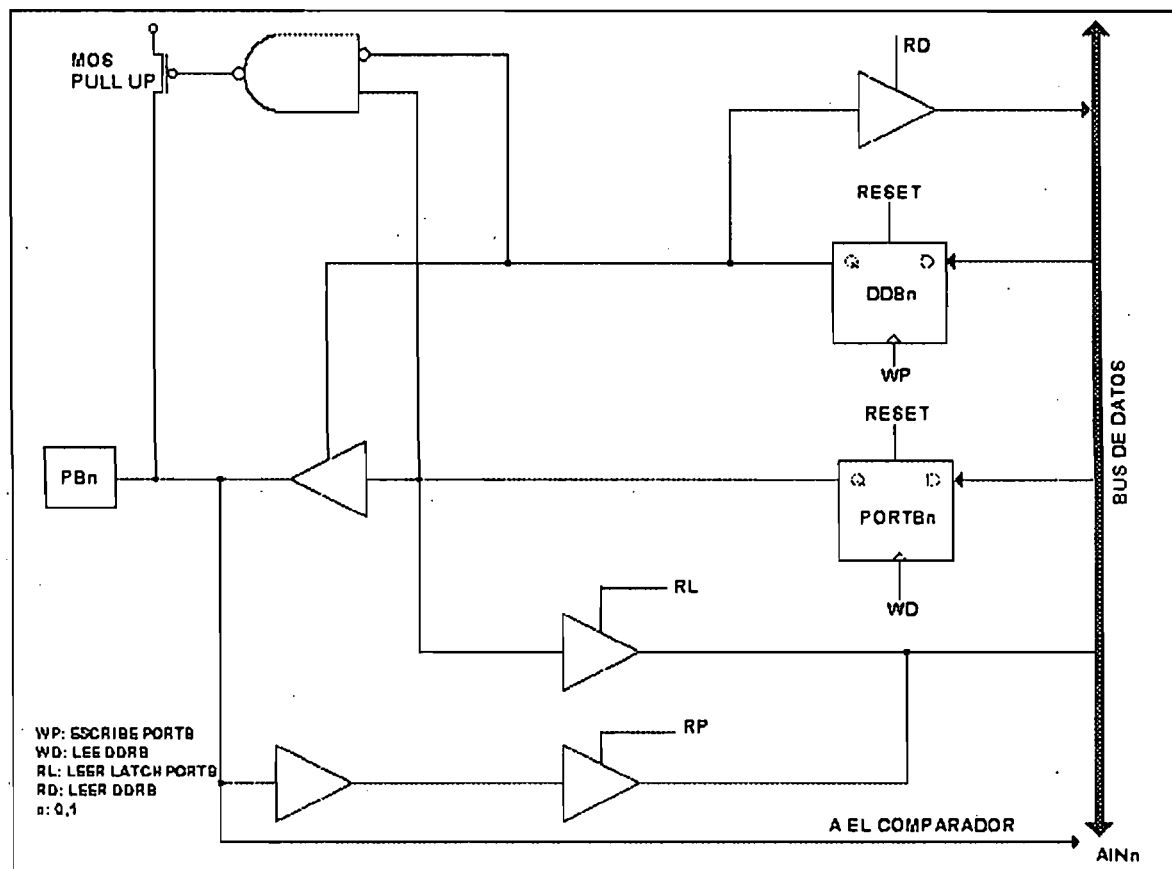


FIGURA 3.27 (a) DIAGRAMA ESQUEMÁTICO DEL PUERTO B (PIN PB0 Y PB1).

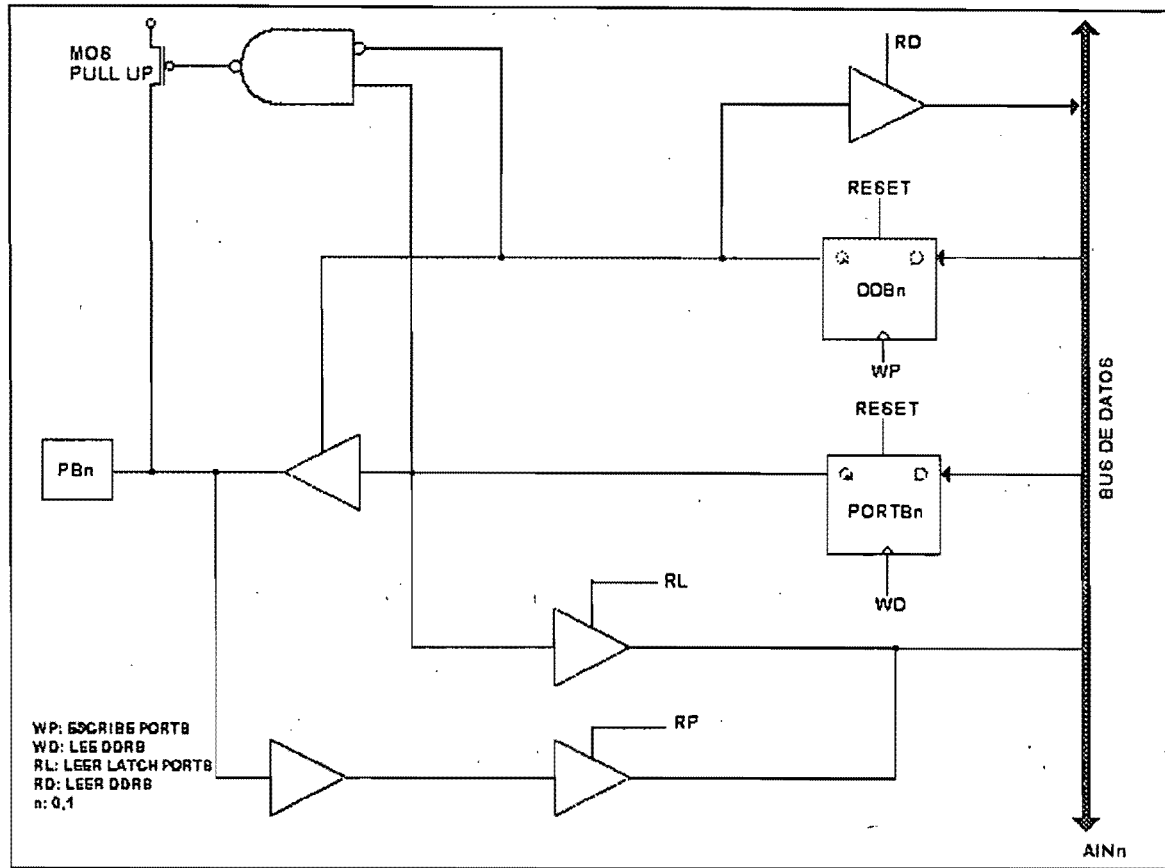


FIGURA 3.27 (b) DIAGRAMA ESQUEMÁTICO DEL PUERTO B (PIN PB2, PB3 Y PB4).

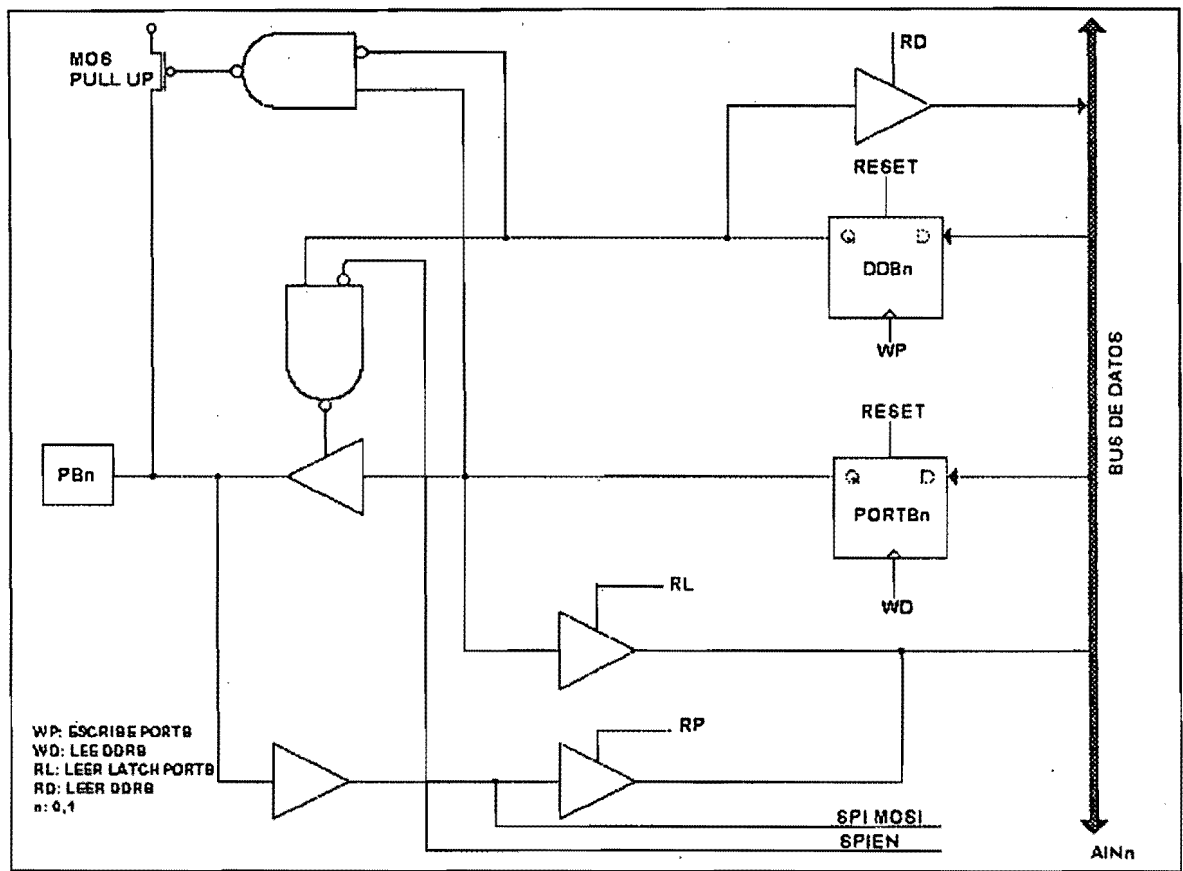


FIGURA 3.27 DIAGRAMA ESQUEMÁTICO DEL PUERTO B (PIN PB5).

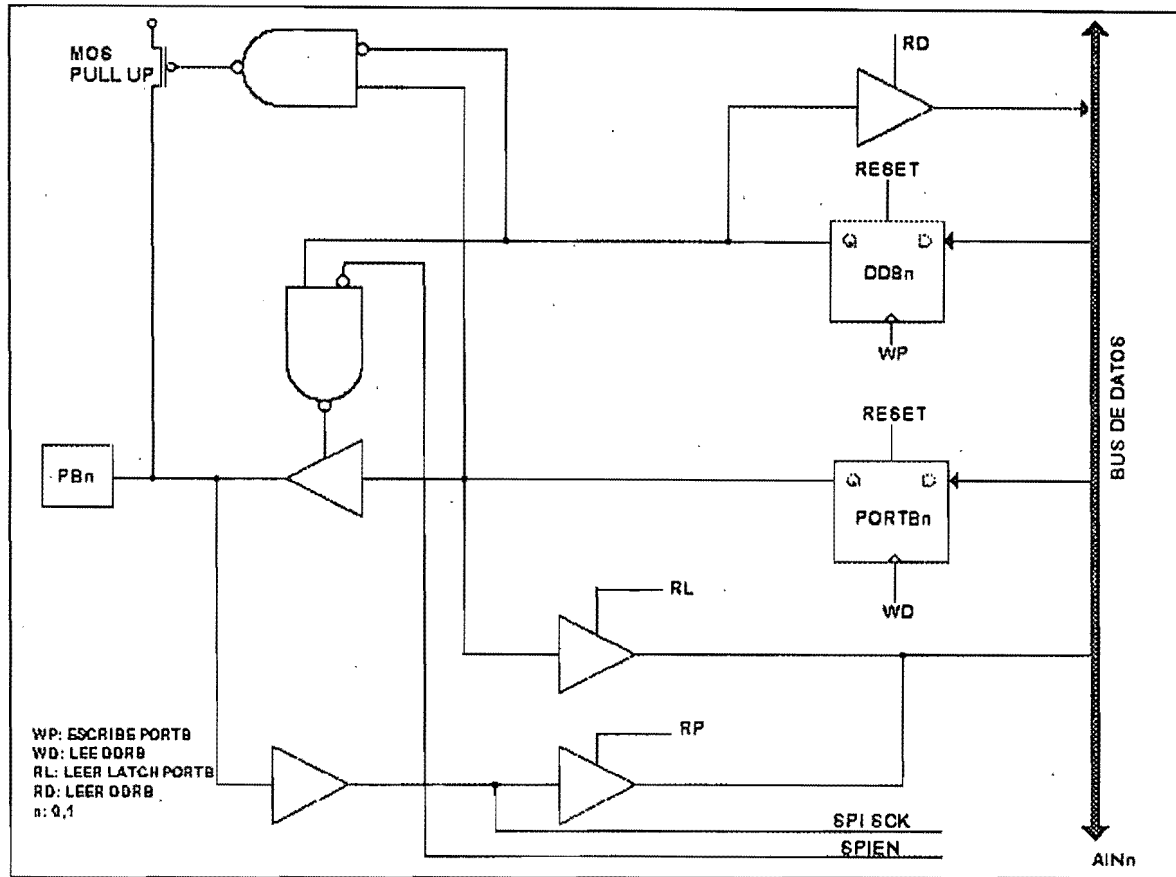


FIGURA 3.27 (d) DIAGRAMA ESQUEMÁTICO DEL PUERTO B (PIN PB7).

TABLA 4 FUNCIONES ALTERNATIVAS DE LOS PINES DEL PUERTO B

PIN DEL PUERTO	FUNCIONES ALTERNATIVAS
PB0	AIN0 (ENTRADA POSITIVA DEL COMPARADOR ANALÓGICO)
PB1	AIN1 (ENTRADA NEGATIVA DEL COMPARADOR ANALÓGICO)
PB5	MOSI (LÍNEA DE ENTRADA DEL DATO PARA PROGRAMAR LA MEMORIA)
PB6	MISO (LÍNEA DE SALIDA DEL DATO PARA LEER EL DATO DE LA MEMORIA)
PB7	SCK (RELOJ DE ENTRADA SERIAL)

REGISTRO DE DATOS DEL PUERTO B -PORTB

BIT	7	6	5	4	3	2	1	0	
\$18	PORTB 7	PORT B6	PORT B5	PORT B4	PORT B3	PORTB2	PORTB1	PORTB0	PORTB
LECTURA/	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
ESCRITURA									
VALOR	0	0	0	0	0	0	0	0	
INICIAL									

REGISTRO DE LA DIRECCIÓN DEL PUERTO B- DDRB

BIT	7	6	5	4	3	2	1	0	
\$17	DDB7	DDB6	DDB5	DDB4	DDB3	DDB2	DDB1	DDB0	DDRB
LECTURA/	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
ESCRITURA									
VALOR	0	0	0	0	0	0	0	0	
INICIAL									

DIRECCIÓN DE LOS PINES DE ENTRADA DEL PUERTO B -PINB

BIT	7	6	5	4	3	2	1	0	
\$16	PINB7	PINB6	PINB5	PINB4	PINB3	PINB2	PINB1	PINB0	PINB
LECTURA/	R	R	R	R	R	R	R	R	
ESCRITURA									
VALOR	Hi-Z	Hi-Z	Hi-Z	Hi-Z	Hi-Z	Hi-Z	Hi-Z	Hi-Z	
INICIAL									

La dirección de los pines de entrada del puerto B no forman un registro, esta dirección solo habilita el acceso físico al valor de cada pin del puerto B. Cuando el puerto B es leído, el Latch del puerto B es leído y cuando se lee PINB, los valores lógicos presentes en el pin pueden ser leídos.

EL PUERTO B COMO PUERTO DIGITAL DE PROPÓSITO GENERAL ENTRADA/SALIDA.

Para ejemplificar los estados que puede tener el puerto B, observemos la tabla siguiente:

TABLA 5. EFECTOS DE CADA UNO DE LOS PINES DEL PUERTO B.

DDBn	PORTBn	ENTRADA/SALIDA	PULL/UP	COMENTARIOS
		A		
0	0	ENTRADA	NO	TRES ESTADOS (ALTA IMPEDANCIA)
0	1	ENTRADA	SI	CORRIENTE I _{IL}
1	0	SALIDA	NO	SALIDA CON EFECTO CERO
1	1	SALIDA	NO	SALIDA CON EFECTO UNO

DONDE n:7,6...0

FUNCIONES ALTERNAS DEL PUERTO B.

SCK - PORTB, BIT 7: Reloj para escribir y leer la memoria programable.

MISO-PORTB, BIT 6: Pin de salida para leer los datos de la memoria programable.

MOSI-PORTB, BIT 5: Pin de entrada para programar la memoria.

AIN1-PORTB, BIT 1: Entrada negativa del comparador analógico. Cuando se configura como entrada (DDB1 es limpiado) y con el MOS interno se conmuta una resistencia (PB1 es limpiado), este pin también sirve como entrada negativa del comparador analógico.

AIN0-PORTB, BIT 0: Cuando se configura como entrada (DDB0 es limpiado) y con el MOS interno se conmuta una resistencia (PB0 es limpiado), este pin también sirve como entrada positiva de comparador analógico.

PORTD

El puerto D Cuenta con un puerto bidireccional de 7 bits entrada/salida, PD6..PD0. Cada pin del puerto D puede dar hasta 20 mA.

El puerto D cuenta con un registro de dato PORTD(\$12), un registro de dirección del dato DDRD(\$11) y uno de entradas PIND(\$10).

En la siguiente tabla podemos observar las funciones alternas del puerto D.

PIN DE PUERTO	FUNCIÓN ALTERNA
PD2	INT0 (ENTRADA DE LA INTERRUPCIÓN EXTERNA)
PD4	T0 (ENTRADA DEL CONTADOR/TEMPORIZADOR)

REGISTRO DE DATOS DEL PUERTO D -PORTD

BIT	7	6	5	4	3	2	1	0	
\$12	-	PORTD6	PORTD5	PORTD4	PORTD3	PORTD2	PORTD1	PORTD0	PORTD
LECTURA/		R/W	R/W	R/W	R/W	R/W	R/W	R/W	
ESCRITURA									
VALOR	0	0	0	0	0	0	0	0	
INICIAL									

REGISTRO DE DIRECCIÓN DE DATO DEL PUERTO D -DDRD

BIT	7	6	5	4	3	2	1	0	
\$11	-	DDD6	DDD5	DDD4	DDD3	DDD2	DDD1	DDD0	DDRD
LECTURA/	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
ESCRITURA									
VALOR	0	0	0	0	0	0	0	0	
INICIAL									

DIRECCIÓN DE LOS PINES DE ENTRADA DEL PUERTO D-PIND

BIT	7	6	5	4	3	2	1	0	
\$10	-	PIND6	PIND5	PIND4	PIND3	PIND2	PIND1	PIND0	PIND
LECTURA/	R	R	R	R	R	R	R	R	
ESCRITURA									
VALOR	0	Hi-Z	Hi-Z	Hi-Z	Hi-Z	Hi-Z	Hi-Z	Hi-Z	
INICIAL									

El PIND no es un registro, es la dirección para habilitar el acceso físico del pin. Cuando se lee el PORTD, el latch del puerto D es leído y cuando se lee PIND, los valores lógicos presentes en el pin pueden ser leídos.

EL PUERTO D COMO PUERTO DIGITAL DE PROPÓSITO GENERAL ENTRADA/SALIDA.

Para ejemplificar los estados que puede tener el puerto B, observemos la tabla siguiente:

TABLA 6. EFECTOS DE CADA UNO DE LOS PINES DEL PUERTO D.

DDD _n	PORTD _n	ENTRADA/SALIDA	PULL/UP	COMENTARIOS
0	0	ENTRADA	NO	TRES ESTADOS (ALTA IMPEDANCIA)
0	1	ENTRADA	SI	CORRIENTE I _{IL}
1	0	SALIDA	NO	SALIDA CON EFECTO CERO
1	1	SALIDA	NO	SALIDA CON EFECTO UNO

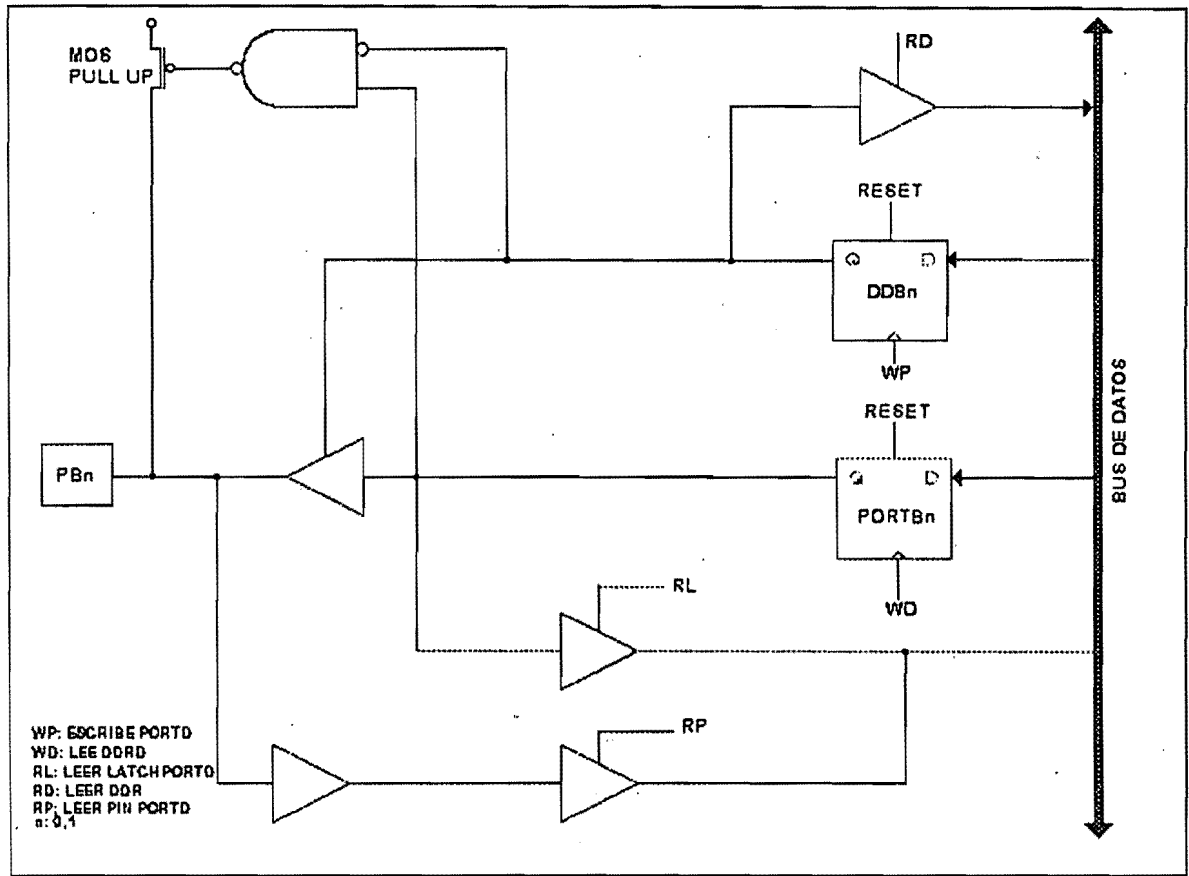


FIGURA 3.28 (a) DIAGRAMA ESQUEMÁTICO DEL PUERTO D (PIN PD0, PD1, PD3, PD5 Y PD6).

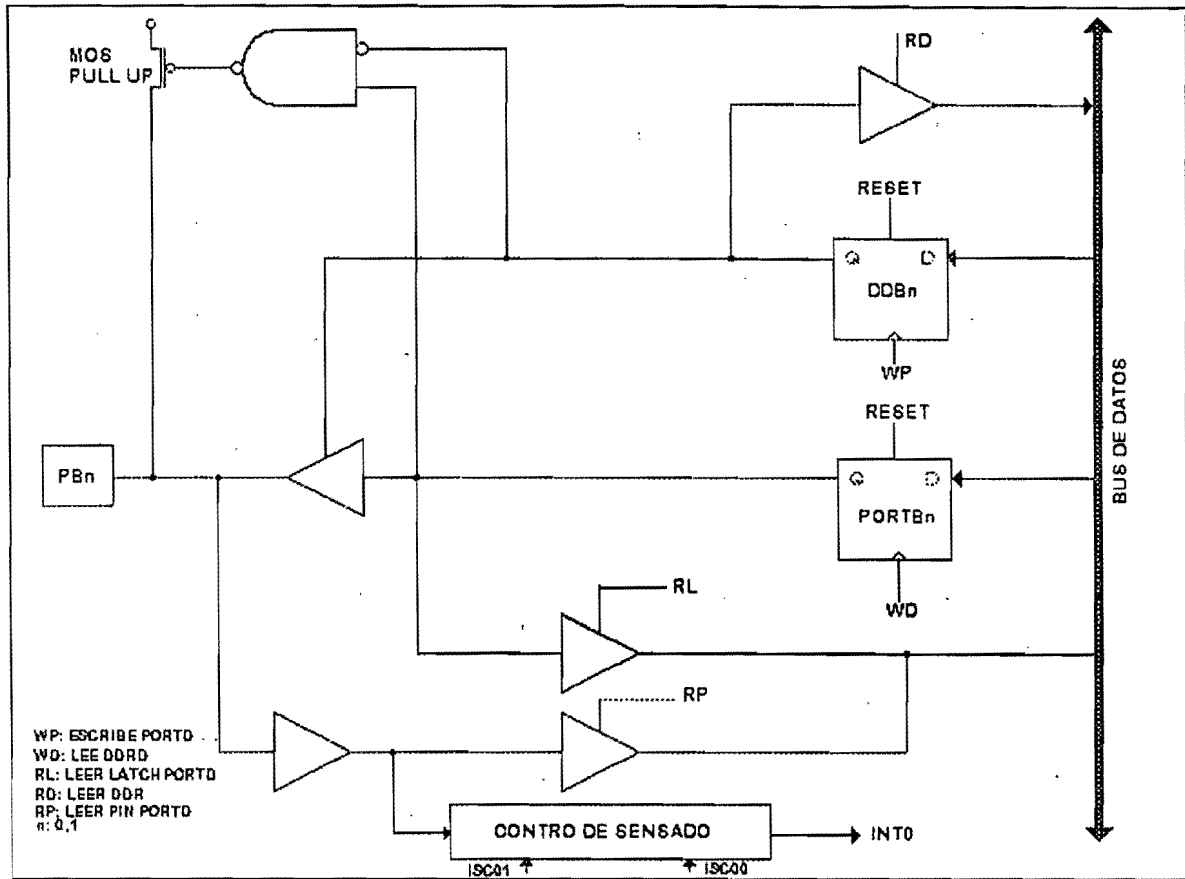


FIGURA 3.28 (b) DIAGRAMA ESQUEMÁTICO DEL PUERTO D (PIN PD2).

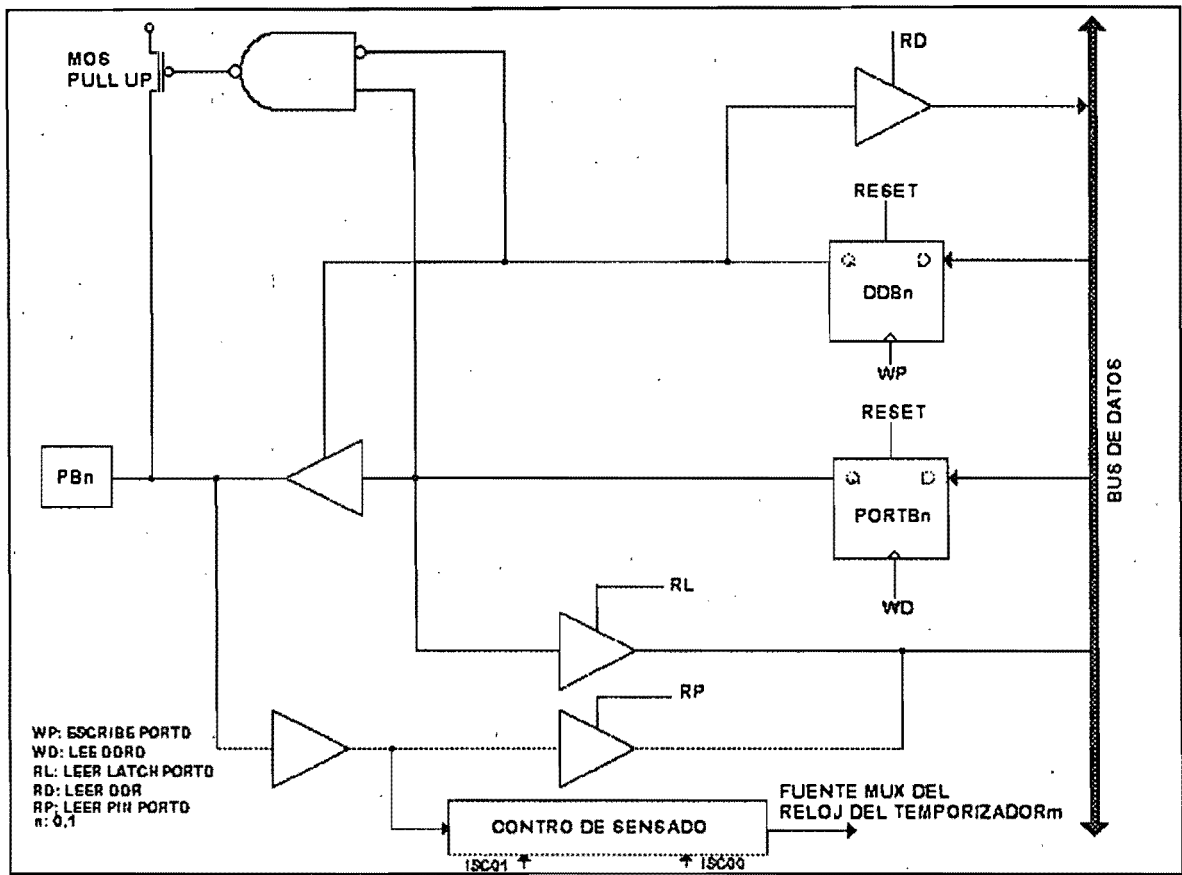


FIGURA 3.28 (C) DIAGRAMA ESQUEMÁTICO DEL PUERTO D (PIN PD4).

3.3.1.1.14 PROGRAMACIÓN DE LA MEMORIA RÁPIDA DEL MICROPROCESADOR

La memoria rápida, puede ser programada vía paralela y vía serial. Para nuestro caso la memoria rápida será grabada vía serialmente, con esto se evita un numero mayor de líneas.

La memoria es programada a través del pin de comunicación serial SPI, mientras el pin de RESET es colocado en un nivel bajo.

La comunicación serial consiste de los pines SCK, MOSI (entrada) y MISO (salida). Después de que el pin de RESET se pone en un nivel bajo, se debe indicar en la programación que la memoria debe ser borrada, de lo contrario puede disminuir su vida.

LA PROGRAMACIÓN DE LA MEMORIA RÁPIDA SE LLEVA DE LA SIGUIENTE FORMA:

- 1.-Se aplican los niveles de alimentación al microprocesador Vcc y GND, los pines de RESET y SCK se colocan en un nivel bajo (si el programador no puede garantizar que SCK este en un nivel bajo durante el encendido, el RESET debe dar un pulso positivo después de que el pin SCK ha sido habilitado en nivel bajo).
 - 2.-Esperar al menos 20 mseg y habilitar la programación serial enviando la instrucción serial al pin MOSI/PB5.
 - 3.-Borrar la memoria rápida este periodo es de 10 mseg, proporcionar en el pin de RESET un pulso positivo y comenzar de nuevo el paso dos.
 - 4.-La memoria rápida se programa un byte cada vez, la dirección y el dato se proporcionan juntos con la instrucción de escritura apropiada.
 - 5.-Cualquier localidad de memoria puede ser verificada utilizando la instrucción de lectura la cual regresa el contenido seleccionado por el pin serial MISO/PB6.
- Al final de la programación, el pin de RESET debe ser colocado en alto para su operación normal.

TABLA 7 SET DE INSTRUCCIONES PARA LA PROGRAMACIÓN SERIAL DE LA MEMORIA RÁPIDA.

FORMATO DE INSTRUCCIÓN					
INSTRUCCIÓN	BYTE 1	BYTE 2	BYTE 3	BYTE 4	OPERACIÓN
HABILITACIÓN DE PROGRAMACIÓN	1010 1100	0101 0011	XXXX XXXX	XXXX XXXX	HABILITACIÓN DE LA PROGRAMACIÓN SERIAL DESPUÉS DE QUE EL RESET ESTA EN UN NIVEL BAJO
BORRADO DEL CPU	1010 1100	100X XXXX	XXXX XXXX	XXXX XXXX	BORRA LA MEMORIA RÁPIDA DEL CPU
PROGRAMA DE LECTURA DE MEMORIA	0010 H000	0000 000a	bbbb bbbb	0000 0000	LECTURA H(ALTO O BAJO), DATO O DE MEMORIA DEL PROGRAMA EN LA PALABRA DE DIRECCIÓN a:b
PROGRAMA DE ESCRITURA DE MEMORIA	0100 H000	0000 000a	bbbb bbbb	iiii iiii	ESCRITURA H(ALTO O BAJO) DATO y PARA EL PROGRAMA DE MEMORIA EN LA PALABRA DE DIRECCIÓN a:b
BITS DE PROTECCIÓN DE ESCRITURA	1010 1100	111X X21X	XXXX XXXX	XXXX XXXX	BITS DE PROTECCIÓN DE ESCRITURA, SE COLOCAN LOS BITS 1,2=0
CÓDIGO DE LECTURA	00011 0000	XXXX XXXX	XXXX XXbb	0000 0000	CÓDIGO DE LECTURA O DE LA DIRECCIÓN b.

NOTAS: a=bits de dirección alta.

b=bits de dirección baja.

H=0 byte bajo, 1- byte alto

o =dato de salida

i= dato de entrada

x= no importa

1=bit 1 de seguridad

2=bit 2 de seguridad

3.3.2 SOFTWARE

En esta sección veremos un diagrama de flujo del programa de control para el CCD, así como del programa en lenguaje ensamblador.

EXPLICACIÓN DEL DIAGRAMA DE FLUJO.

1.-INICIO, como su nombre lo dice aquí es donde comenzamos el programa, la dirección es a partir de \$000

2.- CONFIGURACIÓN PUERTO D DE SALIDA.- Como ya se ha visto las señales de control que se requieren son seis (IAG1, IAG2, SAG, SRG RST Y ODB), estas señales son salidas del PUERTO D respectivamente. El PUERTO D se debe de configurar como de salida, para esto se debe hacer lo siguiente:

FUNCIÓN	EXPLICACIÓN
Al registro DDRD debe asignársele el valor \$7F	Se habilitan seis salidas del PUERTO D como salidas.

3.- CONFIGURACIÓN DE REGISTROS.- De la pila de registros, se utilizan los siguientes: r17, r18, r19, r20, r24, r25 y r26. Principalmente son utilizados para los contadores que requiere el programa (500 y 680).

4.-SEÑAL ODB (ON).-Esta señal es la de inicio para el CCD, esta nos proporciona una señal para limpiar el arreglo de pixeles. La duración de esta señal debe ser de 1 μ seg. ODB esta dada por PORTB6

5.-t= 1 μ seg.- El contador que permite tener un microsegundo, tiempo que requiere el CCD para limpiar su memoria.

6.-SEÑAL ODB (OFF).-El pulso de 1 μ seg termina y así el periodo de limpiar la memoria del CCD.

7.- TIEMPO DE INTEGRACIÓN.- Este periodo es el que el CCD esta expuesto a la luz, no requiere de señales durante este periodo.

8.-TRANSFERENCIA PARALELA.- Las señales involucradas son IAG1(PORTB1), IAG2(PORTB2), SAG(PORTB3), SRG(PORTB4) Y RST(PORTB5). En este momento se transfiere la señal captada en la memoria del CCD.

9.-No.CICLOS=250. Para transferir la imagen se debe hacer un ciclo de 500 veces, por lo que requiere de un contador para ejecutar este ciclo.

10.-IMAGEN TOTAL.- En este momento se ha terminado el programa para una imagen de 680 x 500 pixeles.

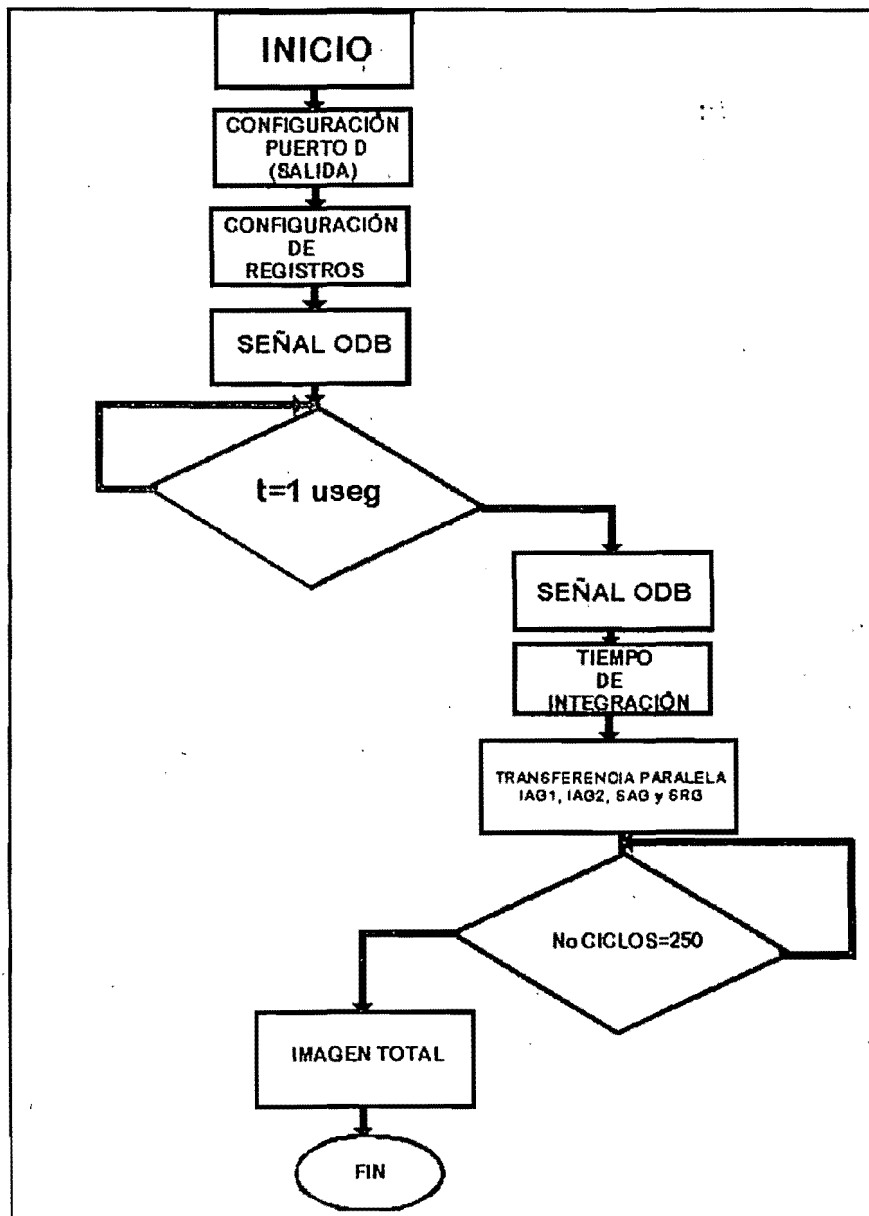


FIGURA 3.29 DIAGRAMA DE FLUJO DEL CONTROL DEL CCD.

3.4 DISEÑO DEL SISTEMA DE ADQUISICIÓN DE DATOS.

3.4.1 CARACTERÍSTICAS DEL CONVERTIDOR ANALÓGICO DIGITAL ADS901.

- 10 bits.
- Velocidad de conversión hasta 20Mhz.
- Bajo consumo de potencia: 15m W a 3 Volts.
- Rango de alimentación : 2.7 Volts a 3.7 Volts.
- Rango de escala completa ajustable con referencia externa.
- Ancho de banda TRACK/HOLD :350 Mhz.
- 28 pines.

APLICACIONES DEL ADS901.

- CÁMARAS DIGITALES
- COMUNICACIONES
- SCANNERS.
- VÍDEO CÁMARAS

3.4.1.1 DESCRIPCIÓN DEL ADS901

El ADS901 es un convertidor analógico digital con un velocidad alta de pipelined. Con una alimentación de 3 Volts. Este convertidor incluye un ancho de banda track/hold y una cuantización de 10 bits. El rango de escala completa esta dada externamente.

El ADS901 emplea una técnica digital de corrección de error para proporcionar una excelente diferencia lineal que demandan las aplicaciones de imágenes. Tiene una baja distorsión y una alto SNR(relación señal a ruido) proporcionando un margen extra necesario para telecomunicaciones, vídeo y aplicaciones de instrumentación. El ADS901 esta disponible empaquetado SSOP de 28 pines. [10]

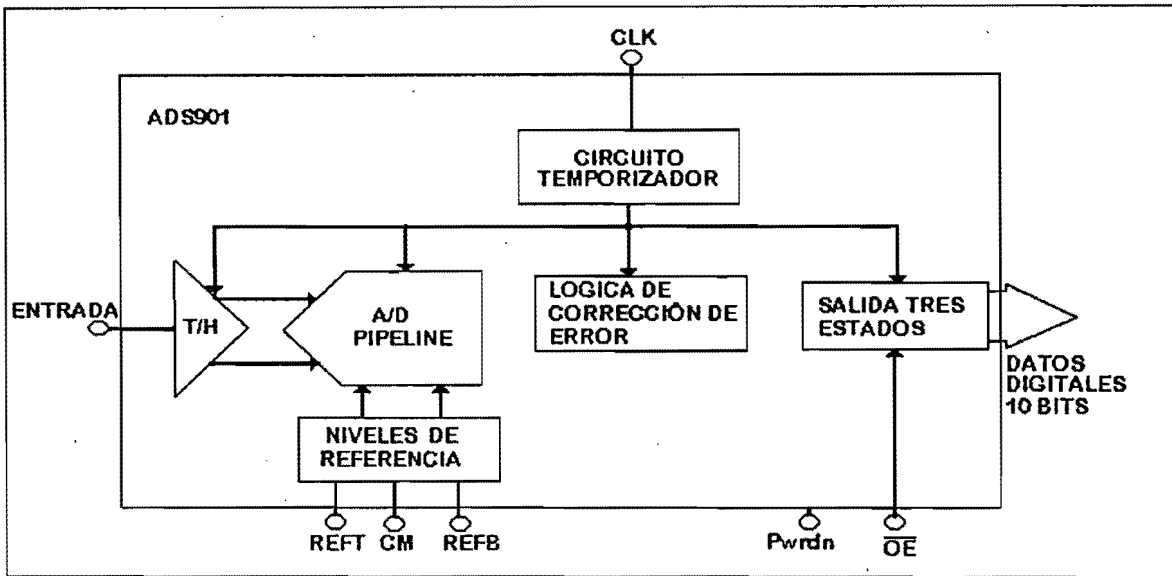


FIGURA 3.30 DIAGRAMA A BLOQUES DEL CONVERTIDOR ANALÓGICO-DIGITAL ADS901.

3.4.1.1.1 TEORÍA DE OPERACIÓN.

El ADS901 tiene una alta velocidad de conversión analógica digital, ya que utiliza una arquitectura de pipeline. Su topología y su corrección de error digital garantizan una resolución de 10 bits. El circuito diferencial del track/hold es como se muestra en la figura 3.31. Los interruptores son controlados por un reloj interno el cual tiene dos señales sin traslape, ϕ_1 y ϕ_2 . En el ciclo de muestreo la señal de entrada es muestreada en el banco inferior de los capacitores de entrada. En la siguiente fase de reloj, ϕ_1 , el banco inferior de los capacitores de entrada son conectados junto con los capacitores de retroalimentación y estos son conmutados hacia el amplificador operacional de salida. En este tiempo las cargas redistribuidas entre C_1 y C_H , completan un ciclo de retención (track/hold). La salida diferencial contiene una señal de DC y representa la entrada analógica que fue muestreada. El circuito de retención (track/hold) puede también convertir una señal de entrada asimétrica en una señal diferencial completa gracias a un equalizador. Por consiguiente, la señal de entrada tiene un alto desempeño en las señales con ruido. Otros parámetros como el de señal pequeña y ancho de banda de potencia y el ancho de banda del ruido son también definidos en este estado.

[10]

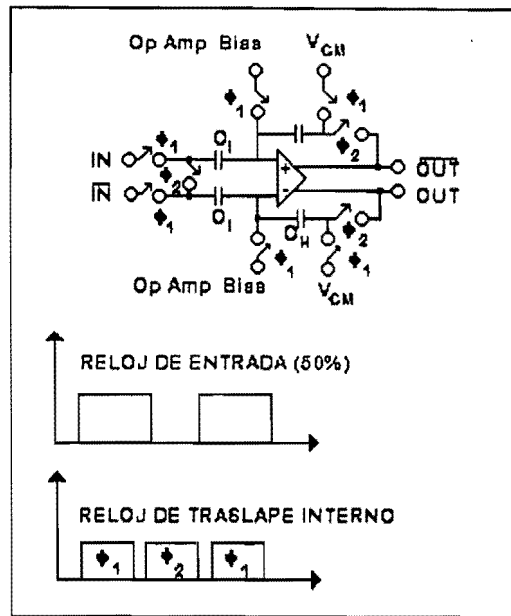


FIGURA 3.31 ENTRADA DEL CIRCUITO MODO/RETENCIÓN CON DIAGRAMA DE TIEMPOS.

La arquitectura de pipeline tiene nueve estados, cada uno de ellos a su vez contiene dos bits de cuantización y dos bits de conversión analógica digital, como se muestra en la figura 3.32. Cada dos bits de cuantización se convierten en el flanco de subida del reloj, el cual corresponde a la frecuencia de reloj que es aplicado externamente. Las salida de cada cuantización es retroalimentada dentro de su propia línea de retardo con el tiempo de alineación con el dato creado de la siguiente etapa de cuantización. Este dato alineado es retroalimentado en un circuito corrector de error digital el cual puede ajustar el dato de salida basado en la información encontrada en los bits redundantes. Esta técnica proporciona a el ADS901 una excelente linealidad diferencial y garantiza que no falte un nivel de los 10 bits.

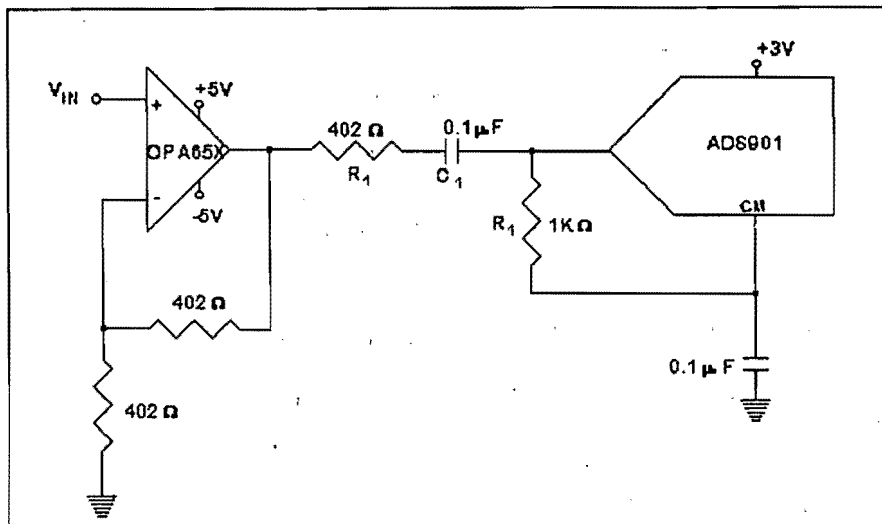


FIGURA 3.32 CIRCUITO DE INTERFACE PARA EL ADS901.

Para una señal bipolar, el ADS901 opera con un voltaje común (V_{CM}) el cual esta derivado de una referencia externa. Debido a la escalera de resistencia simétrica fuera del ADS901, el V_{CM} esta situado entre la referencia de voltaje alta y baja. La ecuación uno puede ser utilizada para calcular el nivel de voltaje común. [10]

$$V_{CM} = \frac{(REFH + REFL)}{2}$$

3.4.1.1.2 SALIDA DIGITAL DE DATOS

Los 10 bits de datos de salida proporcionan un nivel lógico CMOS. Existen un periodo de cinco ciclos de reloj de espera para que la conversión de una señal comience y el dato de salida sea valido. El estándar de salida es binario, donde la escala completa corresponde a todos los bit en un estado de uno lógico. Los bits de salida del ADS901 pueden colocarse en alta impedancia colocando un nivel lógico alto en el pin 16 del convertidor. En condiciones normales el pin 16 debe estar en un nivel bajo. [10]

3.4.1.1.3 APLICACIONES.

El ADS901 está diseñado para operar con 3 Volts de alimentación. El valor nominal de entrada es de 1 Vp-p, situado entre +1Volt y +2Volts. Esto significa que el nivel está alrededor ± 0.5 Volts de el voltaje común de +1.5Volts, el cual corresponde a la mitad del voltaje de alimentación ($V_{CM}=V_S/2$). En algunas aplicaciones esto puede ser ventajoso para incrementar el rango de la señal de entrada. Esto mejoraría el desempeño alcanzado de la señal a ruido. Sin embargo, se deben hacer consideraciones para guardar el nivel de la señal dentro del rango lineal de operación de el circuito manejador, para evitar cualquier distorsión excesiva. En situaciones extremas el desempeño del convertidor comenzara a degradarse por variaciones en el nivel de la entrada o por encima de el voltaje de entrada. Por lo tanto, el nivel de señal debe quedar aproximadamente lejos de 0.5 Volts de cada barrera durante la operación normal. [10]

3.4.1.1.4 REFERENCIA EXTERNA.

El ADS901 requiere de referencias externas en los pines 22(REFT) y 24(REFB). Internamente estos pines están conectados a través de un arreglo(escalera) de resistencias, la cual tiene un valor nominal de resistencia de $4K\Omega(\pm 15\%)$. Para establecer un correcto voltaje de drenado a través de la escalera, la referencia externa al circuito debe proporcionar una corriente típica de $250\mu A$. Con esta corriente el rango total de la escala de el ADS901 está entre +1Volt y +2 Volt. En general, el voltaje de drenado a través de REFT y REFB determina el rango de la escala de entrada (FSR). La ecuación siguiente puede ser usada para calcular el rango de la escala. [10]

$$FSR=REFT - REFB$$

3.4.1.1.5 CONFIGURACIÓN TÍPICA

La manera más sencilla para implementar los voltajes de referencia requeridos es colocando la escalera de el ADS901 entre la vía de alimentación, como se muestra en la figura 3.33. Dos resistencias adicionales (RT, RB) son necesarias para colocar correctamente la corriente a través de la escalera. Tabla 8 lista los valores para dos posibles configuraciones, sin embargo dependiendo del nivel de escala deseado y del voltaje diferencial suministrado por las resistencias que pueden ser utilizadas. [10]

TABLA 8

ENTRADA	CODIGO BINARIO
+FS (IN = +2V)	111111111
+FS-1LSB	111111111
+FS-2LSB	111111110
+3/4 ESCALA COMPLETA	111000000
+1/2 ESCALKA COMPLETA	110000000
+1/4 ESCALA COMPLETA	101000000
+1 LSB	100000001
CERO (IN +1.5V)	100000000
-1LSB	011111111
-1/4 ESCALA COMPLETA	011000000
-1/2 ESCALA COMPLETA	010000000
-3/4 ESCALA COMPLETA	001000000
-FS +1LSB	000000001
-FS (IN=+1V)	000000000

La mejora de la implementación anterior, consiste en colocar capacitores de paso en la escalera de referencia menor de $0.1 \mu\text{F}$. Como se muestra en la figura 3.33. Los capacitores tienen dos propósitos. Ellos filtran las altas frecuencias provocadas por la retroalimentación de el reloj y el ruido de la conmutación de los estados T/H. Las segundas sirven como una carga receptora para cualquier cambio de corriente interna de los nodos. [10]

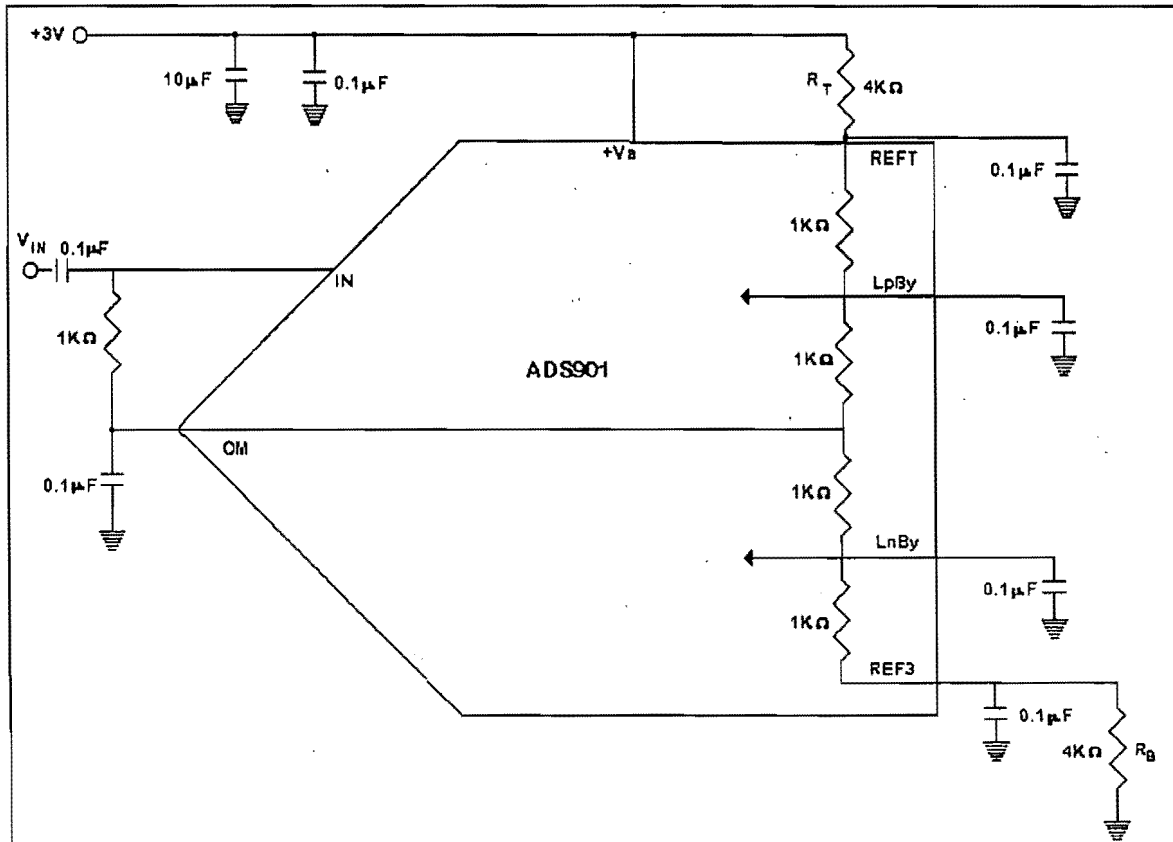


FIGURA 3.33 CONFIGURACIÓN TÍPICA PARA EL ADS901.

RELOJ DE ENTRADA

El reloj de entrada de el ADS901 esta diseñado para recibir niveles lógicos entre +5Volts or +3Volts CMOS. Para manejar la entrada del reloj con una cantidad mínima de variaciones en el ciclo de trabajo y que soporte un muestreo máximo de 20 MSPS, se deben utilizar circuitos de tecnología (HC,HCT, AC/ACT). Cuando se digitaliza a velocidades altas, un ciclo de trabajo del 50% en el reloj, se recomienda tambien un levantamiento y una caída 2nseg o menos. El ADS901 tolera ciclos de trabajo con variaciones tan grandes como $\pm 10\%$ sin degradación. [10]

3.4.1.1.6 SALIDAS DIGITALES.

Las salidas digitales del ADS901 son estándar CMOS y están diseñadas para ser compatibles con las familias TTL y CMOS. Los umbrales CMOS alto y bajo son: $V_{OL}=0.4$ Volts, $V_{OH}=2.4$ Volts. El cual permiten al ADS901 conectarse directamente a niveles lógicos de 3 Volts. Las salidas digitales del ADS901 utilizan un pin de alimentación (pin 2, LV_{DD}). Ajustando LV_{DD} , los niveles de salida variaran respectivamente. En cualquier caso, esto es recomendado para limitar el fan-out a uno, para guardar la carga capacitiva en la línea abajo de lo especificado 15pF. Si es necesario, se pueden colocar buffers o latches para acoplamiento a otro circuitos que lo requieran. [10]

3.4.1.1.7 MODO DE BAJO CONSUMO.

El ADS901 tiene un modo de ahorro de energía, para entrar en este estado, se debe colocar la señal Pwrdrn(Pin 17) en un nivel alto, de esta manera se reduce la corriente de alimentación hasta un 70%. En operación normal el pin tiene una resistencia interna de 50K Ω .

Durante el modo de baja potencia las salidas del convertidor permanecen es tres estados. Después de remover el modo de baja potencia los siguientes cinco ciclos de reloj para los datos de salida son no validos. [10]

3.4.1.1.8 CONSIDERACIONES DE DESACOPLO Y TIERRA.

El convertidor ADS901 tiene varios pines de alimentación, uno de los cuales esta dedicado a manejar la salida. El resto de los pines no realizan este trabajo, las alimentaciones están divididas en analógicas y digitales internamente. Por esta razón es recomendable tratar la conversión como un componente analógico y separarla de la etapa de alimentación analógica. Las líneas de alimentación digital algunas veces tienen niveles de ruido, el cual se puede acoplar reactivamente dentro del convertidor y limitar el desempeño del convertidor.

La arquitectura de pipeline con la que cuenta el convertidor, genera altas frecuencias de transición y ruido, ambas se retroalimentan de regreso en la alimentación y líneas de referencia. Esto requiere que la alimentación y los pines de referencia deban contar con capacitores de paso. En la figura 3.34 vemos los circuitos de desacoplo que son recomendados para las aplicaciones analógicas. En la mayoría de los casos un capacitor cerámico de $0.1\mu\text{F}$ son adecuados para mantener la baja impedancia en el rango de frecuencia. Los capacitores deben colocarse lo más cercano posible a los pines de alimentación. [10]

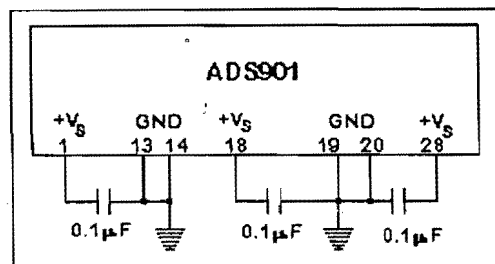


FIGURA 3.34 ARQUITECTURA RECOMENDABLE PARA LA ALIMENTACIÓN DEL ADS901.

3.4.3 MEMORIA TC55V16256J/FT

3.4.2.1 DESCRIPCIÓN

El circuito TC55V16256J/FT es un una memoria estática de acceso aleatorio de 4,194,304-bits (SRAM), organizada en 262,144 palabras por 16 bits. Fabricado en tecnología CMOS y con una técnica avanzada para proporcionar una alta velocidad, la memoria opera con una sola alimentación de 3.3 Volts.. El pin (/CE) puede ser utilizado para tener un bajo consumo de corriente. El habilitador de salida pin (/OE) proporciona un acceso rápido a la memoria. Las señales de control del byte (LB,UB) proporcionan el acceso bajo y alto del byte respectivamente. [15]

3.4.2.2 CARACTERÍSTICAS.

-Tiempo de acceso TC55V16256J/FT20:20ns

TC55V16256J/FT15:15ns

TC55V16256J/FT12:12ns

-Baja disipación de potencia.

CICLO DE RELOJ	12	15	20	25	ns
OPERACIÓN(max)	200	190	160	140	mA

En modo de no operación: 4mA. (Para cualquier velocidad)

-Una sola alimentación de 3.3 ± 0.3 Volts.

-Operación completamente estática.

-Todas las salidas y entradas son compatibles con LVTTTL.

-Control de salida de datos utilizando el pin (OE). [15]

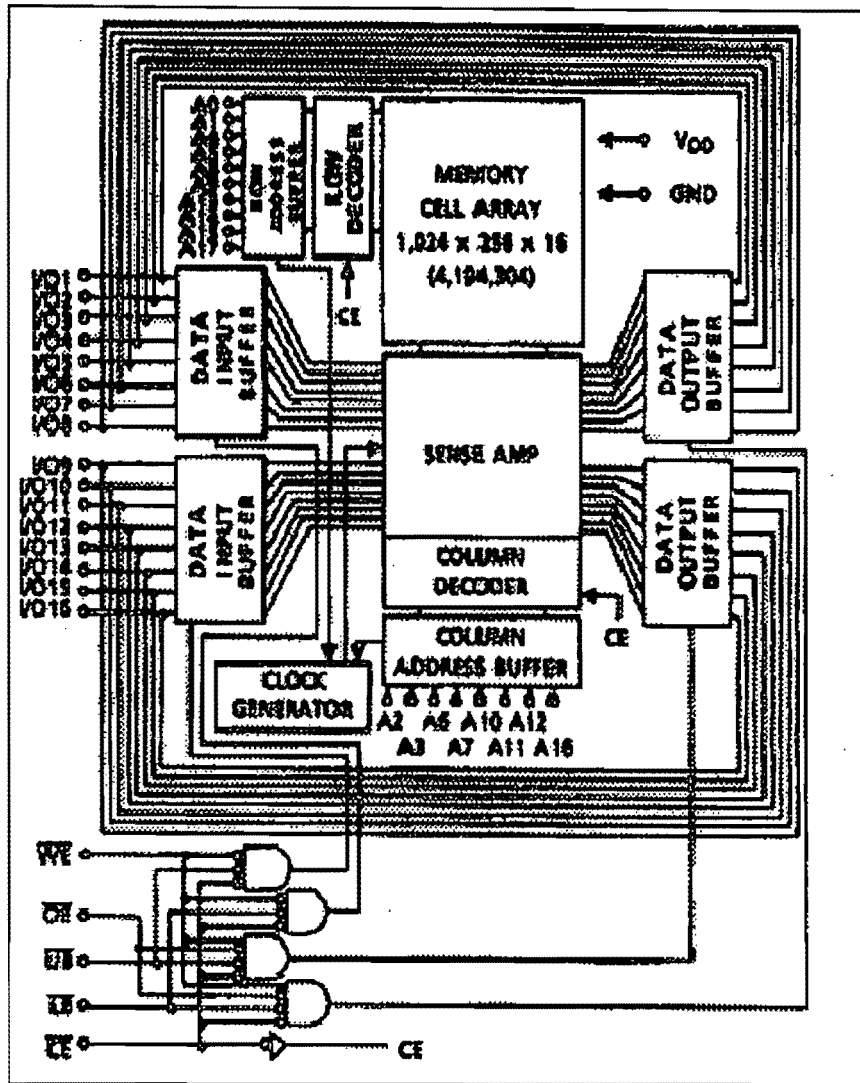


FIGURA 3.35 DIAGRAMA A BLOQUES DE LA MEMORIA TC55V16256J/FT.

3.4.2.3 MODOS DE OPERACIÓN

MODO	/CE	/OE	/WE	/LB	/UB	I/O1 A I/08	I/09 A I/16	POTENCIA
LECTURA	L	L	H	L	L	SALIDA	SALIDA	IDDO
				H	L	ALTA IMPEDANCIA	SALIDA	IDDO
				L	H	SALIDA	ALTA IMPEDANCIA	IDDO
ESCRITURA	L	X	L	L	L	ENTRADA	ENTRADA	IDDO
				H	L	ALTA IMPEDANCIA	ENTRADA	IDDO
				L	H	ENTRADA	ALTA IMPEDANCIA	IDDO
DESHABILITAR SALIDAS	L	H	H	X	X	ALTA IMPEDANCIA	ALTA IMPEDANCIA	IDDO
ESTADO DE PARO	H	X	X	X	X	ALTA IMPEDANCIA	ALTA IMPEDANCIA	IDDO

3.4.2.4 NIVELES DE VOLTAJES RECOMENDADOS

SÍMBOLO	PARÁMETROS	MIN	TYP	MAX	UNIDAD
VDD	VOLTAJE DE ALIMENTACIÓN	3.0	3.3	3.6	V
VIH	VOLTAJE DE ENTRADA ALTO	2.0	-	VDD + 0.3**	V
VIL	VOLTAJE DE SALIDA BAJO	-0.3*	-	0.8	V

*:- 1.0 Volts con un ancho de pulso del 20% t_{RC} min (4 ns max).

**:- VDD + 1.0 Volts con ancho de pulso del 20% t_{RC} min (4 ns max).

3.4.2.5 NOMBRE DE LOS PINES

A0 A A17	DIRECCIONES DE ENTRADA
I/01 A I/16	ENTRADA/SALIDA DE DATOS
/CE	ENTRADA DE HABILITACIÓN DEL CIRCUITO
/WE	ENTRADA DE HABILITACIÓN ESCRITURA
/OE	ENTRADA DE HABILITACIÓN DE SALIDA
/LB,/UB	CONTROL DE ENTRADAS DEL BYTE
VDD	ALIMENTACIÓN (3.3 Volts)
GND	TIERRA
NU	NO CONEXIÓN

3.4.3 CONTROL DEL SISTEMA DE ADQUISICIÓN DE DATOS

Esta etapa consiste en el control de la memoria donde se almacena la información proveniente del CCD y que llega a través del convertidor analógico-digital. Estos dos circuitos la memoria y el convertidor, requieren de un "director", para poder así realizar su labor, esta tarea se lleva acabo con un segundo microcontrolador de la familia AVR.

El microprocesador utilizado en esta etapa es el AT90S8515, el cual tiene características similares al AT90S1200. Algunas características son similares, por lo que solo se pondrán aquellas en las cuales difiere, para evitar redundancia en la información. [11]

CARACTERÍSTICAS GENERALES

- Arquitectura RISC
- Alto desempeño y bajo consumo.
- 120 instrucciones en total, la mayoría de la cuales se llevan acabo en un solo ciclo de reloj.
- Memoria RAM veloz de 8Kbyte programable.
- 512 bytes de memoria EEPROM.
- 32 líneas de entrada/salida.
- Rango de alimentación 2.7-6 volts.
- Comunicación serial programable.
- Frecuencia de operación 0-20Mhz.
- Ciclo de instrucción 50 nseg.
- Rango de alimentación 2.7-6 volts
- Un Temporizador/Contador de 8 bits.
- Un Temporizador/Contador de 16 bits.
- Generador de pulsos (PWM).
- Tres registros de 16 bits (x,y,z).
- Cuenta con interrupciones externa e interna.
- Sistema de supervisor programable.
- Bajo consumo en modo estático.

-Candado de seguridad para su programación.

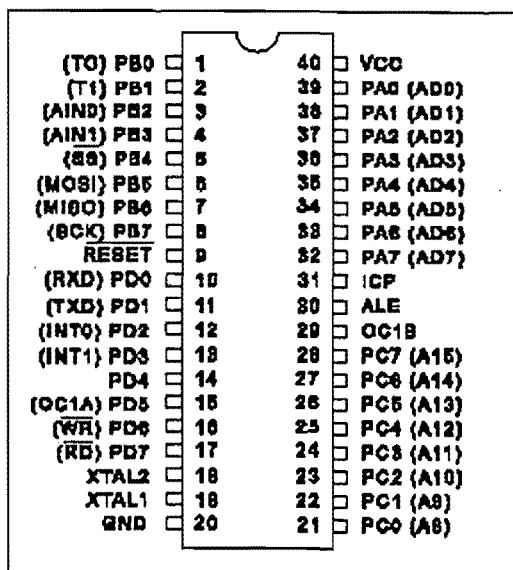


FIGURA 3.36 MICROPROCESADOR AT90S8515

3.4.3.1 DESCRIPCIÓN DEL MICROPROCESADOR AT90S8515

El AT90S8515 es un microcontrolador CMOS de 8 bits, basado en una arquitectura RISC, (Reduce Instruction Set Code). Para un alto desempeño las instrucciones se ejecutan en un ciclo de reloj. El AT90S8515 realiza 1MIPS(millón de instrucciones por segundo) por Mhz, permitiendo así optimizar consumo de acuerdo a la velocidad que se requiera.

El microcontrolador combina un eficiente conjunto de instrucciones con 32 registros de propósito general. Los 32 registros de propósito general están conectados a la Unidad Lógica Aritmética(ALU), esto permite a dos registros independientes ser accedados en un solo ciclo de reloj.

La arquitectura soporta lenguajes de alto nivel así como programas de códigos muy densos en ensamblador. Las características del AT90S8515 son las siguientes:

8K byte de memoria RAM veloz de programa, 512 bytes de EEPROM, 32 líneas de propósito general entrada/salida, 32 registros de propósito general, interrupciones tanto externas como internas, sistema supervisor con oscilador interno, un puerto serial programable y dos modos de consumo de potencia. El modo de espera detiene el CPU, mientras los registros, del temporizador/contador, el sistema supervisor y el sistema de interrupción continúan funcionando. El modo de baja potencia salva el contenido de los registros y congela el oscilador, deshabilitando las funciones de los pines hasta que haya una interrupción externa o una reinicilización. El microcontrolador es de manufactura de ATMEL.

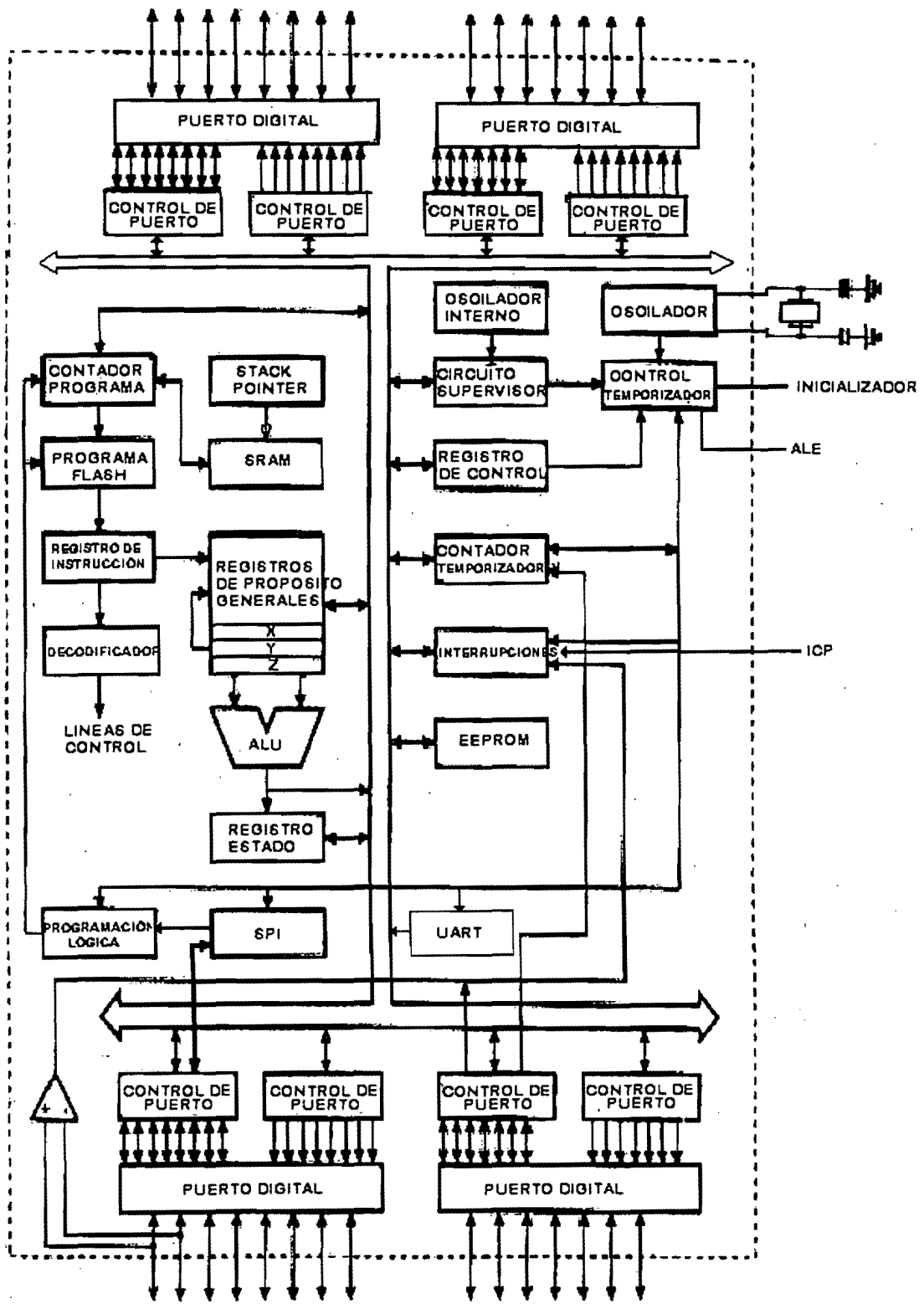


FIGURA 3.37 DIAGRAMA A BLOQUES DEL MICROPROCESADOR AT990S8515.

3.4.3.2 DESCRIPCIÓN DE CADA UNO DE LOS PINES DEL MICROCONTROLADOR.

Vcc Voltaje de alimentación.

GND Tierra.

PUERTOA (PA7.....PA0)

El puerto A es un puerto bidireccional de entrada/salida de 8 bits. El puerto puede proporcionar resistencia de drenado de corriente si se desea. El puerto A puede drenar 20 mA y puede manejar directamente un Display. Cuando todo el puerto A es utilizado como entrada y hay externamente un nivel bajo, la corriente drenada es I_{IL} , si internamente la entradas de los puertos fueron activadas en corriente alta.

PUERTOB (PB7.....PB0)

El puerto B tiene ocho líneas bidireccionales de entrada/salida con drenado interno de corriente. El puerto B puede drenar 20 mA de corriente. Cuando el puerto B es utilizado en un nivel bajo externamente, la corriente drenada es I_{IL} , si internamente la entradas de los puertos fueron activadas en corriente alta.

PUERTOC (PC7.....PC0)

El puerto C tiene ocho líneas bidireccionales de entrada/salida con drenado interno de corriente. El puerto C puede drenar 20 mA de corriente. Cuando el puerto C es utilizado en un nivel bajo externamente, la corriente drenada es I_{IL} , si internamente la entradas de los puertos fueron activadas en corriente alta.

PUERTOD (PD7.....PD0)

El puerto D tiene ocho líneas bidireccionales de entrada/salida con drenado interno de corriente. El puerto D puede drenar 20 mA de corriente. Cuando el puerto D es utilizado en un nivel bajo externamente, la corriente drenada es I_{IL} , si internamente la entradas de los puertos fueron activadas en corriente alta.

RESET

Esta entrada permite reinicializar el circuito, se activa en bajo, en dos ciclos de reloj.

XTAL 1

Entrada de un amplificador de oscilación o entrada de un oscilador externo.

XTAL2

Salida del amplificador de oscilación.

3.4.3.3 ARQUITECTURA DEL AT90S8515

El concepto de acceso rápido de la pila del registro, contiene 32 registros de propósito general de 8 bits cada uno, estos registros trabajan en un solo ciclo de reloj. Esto significa que durante un ciclo de reloj, una operación en el ALU (Unidad lógica aritmética) es ejecutada. Dos operaciones de salida en la pila de registro, en la operación ejecutada y el resultado almacenado en la pila de registro se realizan en un solo ciclo de reloj.

Seis de los 32 registros pueden ser utilizados como tres apuntadores de 16 bits para direccionamiento, logrando un eficiente trabajo eficiente. Uno de las tres apuntadores tan bien se utiliza como apuntador de dirección para la tabla de funciones de búsqueda. Estos registros adicionales son de 16 bits y corresponden al registro X, registro Y y el registro Z.

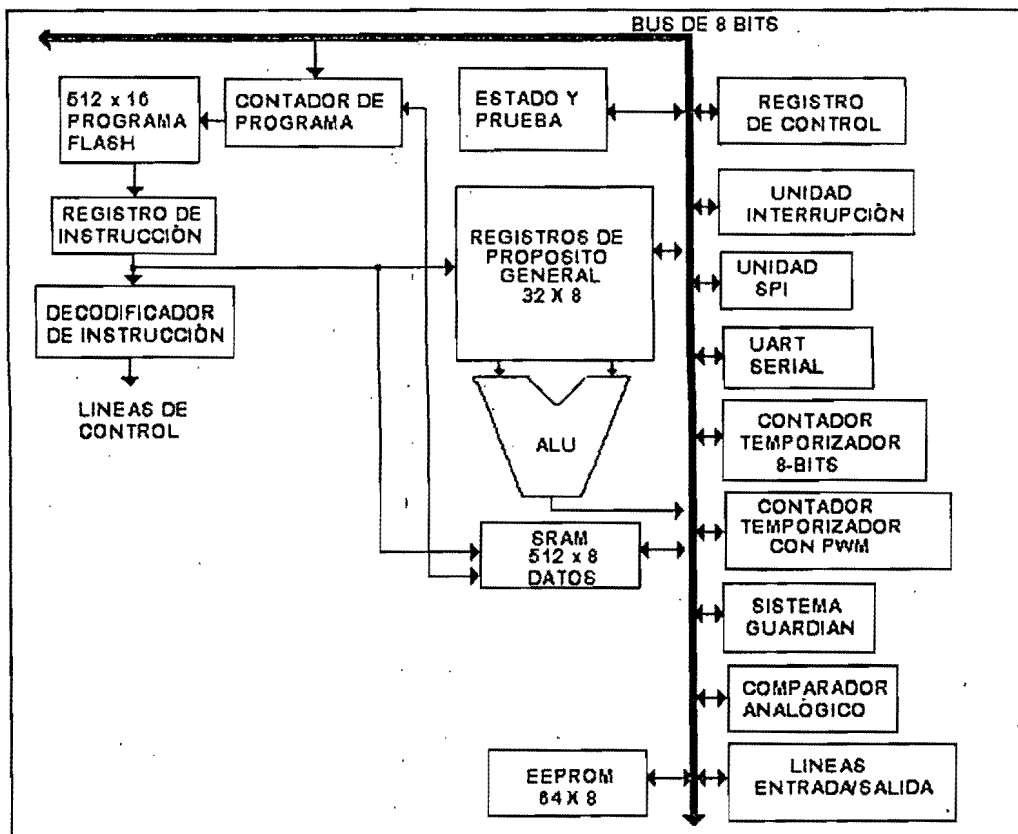


FIGURA 3.38 ARQUITECTURA DEL MICROPROCESADOR RISC AT90S8515.

La unidad lógica aritmética (ALU) soporta aritmética, funciones lógicas entre los registros, entre una constante y un registro. En la figura 3.38 se muestra la arquitectura RISC del AVR AT90S8515. Además en la operación de los registros, los modos de direccionamiento convencionales pueden ser utilizados en la pila de registros muy bien. Esto es habilitado por el hecho que la pila de registro es asignada a las 32 direcciones de la parte baja(\$00 - \$1f), permitiendo que las direcciones sean accedidas a través de localidades de memoria ordinarias.

El espacio de memoria de entrada/salida contiene 64 direcciones para funciones de periféricos del microcontrolador, como registros de control, temporizador/contador, convertidor A/D y otras funciones de entrada/salida. La memoria de entrada/salida puede accederse directamente o como localidades de espacio de datos cuyo pila de registro son \$20 - \$5F.

El AVR se basa en una arquitectura HARVARD (consiste en memorias separadas y líneas colectivas de programa y datos). La memoria de programa es accesada con un solo nivel de pipelining. Mientras una instrucción se esta llevando acabo, la siguiente instrucción es extraída de la memoria de programa. Este concepto habilita la instrucción hacer ejecutada en cada ciclo de reloj. La memoria de programa es un sistema de memoria de carga rápida.

Con los saltos relativos e instrucciones llamadas relativas, el conjunto de 4K direcciones son accedidas directamente. Todas las instrucciones del AVR tienen un formato de una palabra de 16 bits, esto significa que la dirección del programa en memoria contenga una sola instrucción de 16 o 32 bits.

Durante un interrupción y un llamada a subrutina, la dirección del contador de programa (PC), es almacenado en una localidad de memoria (stack). El stack esta localizado en los datos generales de la SRAM y consecuentemente el tamaño del stack esta limitado por el total de la SRAM y su uso. El programador debe inicializar el SP(stack pointer) en la rutina de reset. Los 16 bits del stack pointer (SP) de lectura/escritura son accedados en el espacio de memoria de entrada/salida.

Los 512 bytes de memoria SRAM pueden ser accedidos fácilmente a través de cinco diferentes modos de direccionamiento con los que cuenta el microprocesador.

Los espacio de memoria en la arquitectura AVR son mapas de memoria lineales y regulares.

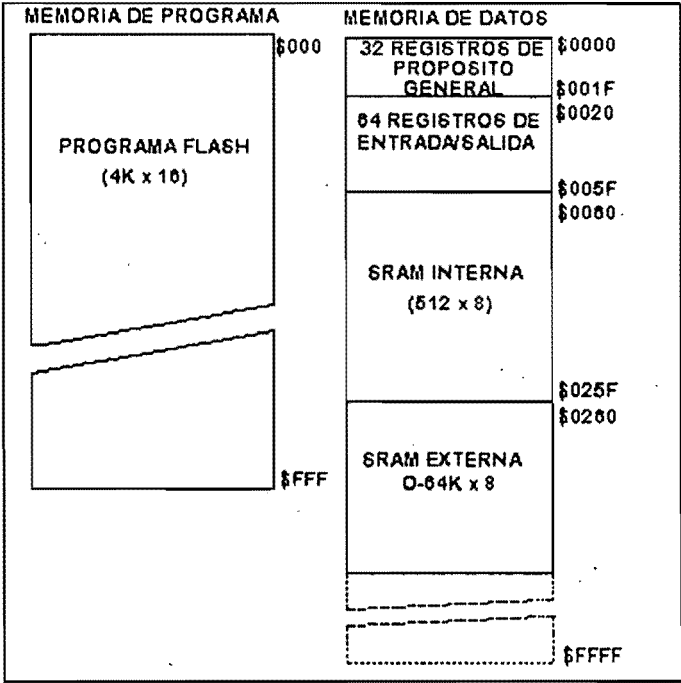


FIGURA 3.39 MAPA DE MEMORIA DEL AT90S8515.

3.4.3.3.1 EL UART

El AT90S8515 cuenta con un transmisor y receptor universal asíncrono en ambas direcciones. Sus principales características son:

- La velocidad de transmisión puede variarse a cualquier valor de transmisión.
- Altas velocidades de transmisión con un cristal de baja frecuencia.
- 8 o 9 bits de transmisión.
- Filtro contra el ruido.
- Detector de desbordamiento.
- Detector de bit de inicio incorrecto.
- Tres interrupciones separadas, transmisión completa, registro de transmisión vacío y recepción completada.

3.4.3.3.1.1 TRANSMISIÓN SERIAL DE DATOS

Un diagrama esquemático del UART se muestra a continuación.

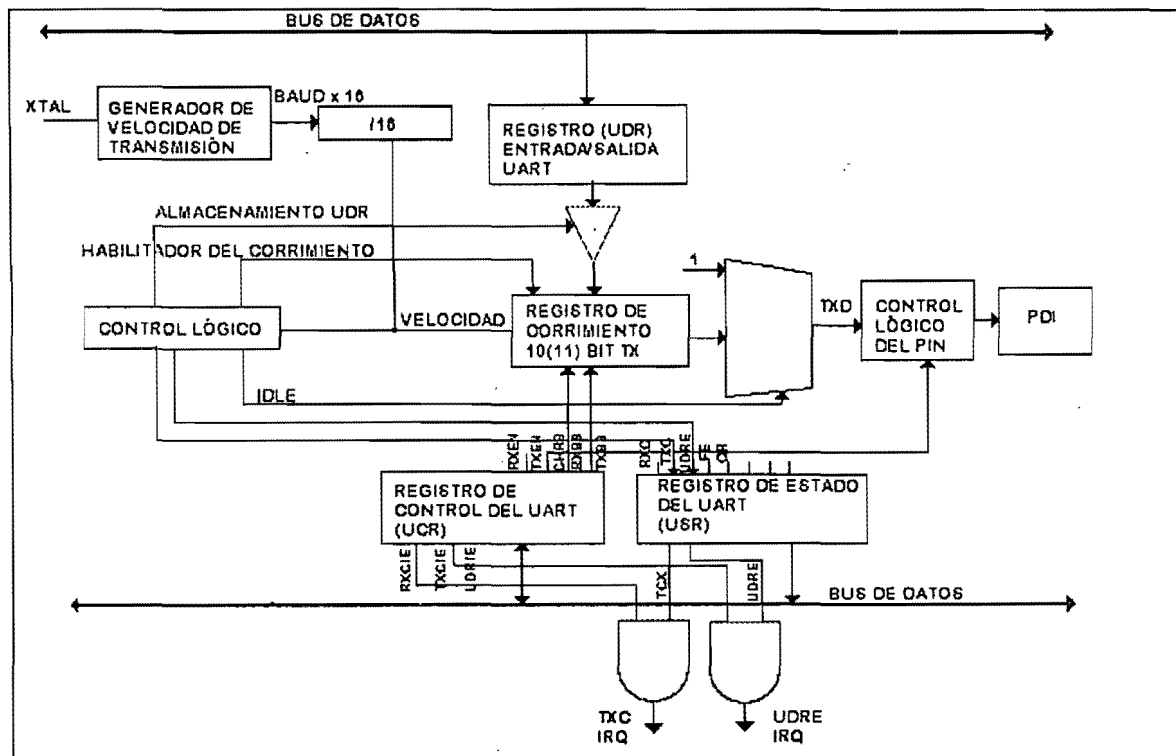


FIGURA 3.54 DIAGRAMA A BLOQUES DE LA TRANSMISIÓN DE LA COMUNICACIÓN SERIAL UART.

La transmisión de datos se inicializa escribiendo el dato ha ser transmitido en el registro de datos del UART (UDR). El dato es transferido de el registro UDR al registro de transmisión cuando:

-Un nuevo carácter es escrito en el registro UDR y después de que el bit de paro de el dato previo ha sido transferido al registro de salida.

-Un nuevo carácter ha sido escrito en el registro UDR antes de que el byte de paro de el dato previo ha sido transferido al registro de salida. El registro es cargado cuando el bit de paro de el carácter esta siendo transmitido.

Si el bit 10(11) del registro de transmisión esta vacío o cuando el dato es transferido de UDR a el registro. Al mismo tiempo el bit UDRE(registro de dato vacío del UART) en el registro de estado del UART, el USR es puesto. Cuando este bit es puesto en uno, el UART esta listo para recibir el siguiente carácter. Al mismo tiempo como el dato es transferido desde UDR a el registro de bit 10(11), el bit 0 del registro es limpiado (bit de inicio) y el noveno bit o el décimo bit es puesto (bit de paro). Si se selecciono una palabra de 9 bits(el bit CHR en el registro de control del UART(UCR), es puesto), el bit TXB8 en UCR es transferido el bit 9 en el registro del transmisor.

La velocidad de transmisión sigue al reloj de operación de transferencia del registro, el bit de comienzo es guiado fuera a través del pin TDX. Entonces el dato siguiente, primero es el bit menos significativo. Cuando el bit de paro llega a la salida, el registro es cargado, si solo un nuevo valor ha sido escrito en el registro UDR durante la transmisión. Durante la carga, UDRE es puesto. Si no existe un nuevo valor en el registro UDR para enviar cuando el bit de paro es guiado fuera, la bandera UDRE permanecerá hasta que UDR sea escrita otra vez.

Cuando un nuevo dato no ha sido escrito y el bit de paro se presenta en TXD como un bit largo, la bandera del TX se completa en el registro USR donde es puesto.

El bit TXEN en el UCR habilita el transmisor del UART cuando se pone en uno lógico, limpiando este bit, el pin PD1 puede ser utilizado como de propósito general. Cuando TXEN es puesto, la transmisión puede conectase a el pin PD1 a

pesar de que los registros DDD1 y DDRB hayan sido configurados, como de propósito general.

3.4.3.3.1.2 RECEPCIÓN SERIAL DE DATOS.

En la figura 3.55 se muestra un diagrama a bloques del receptor del UART.

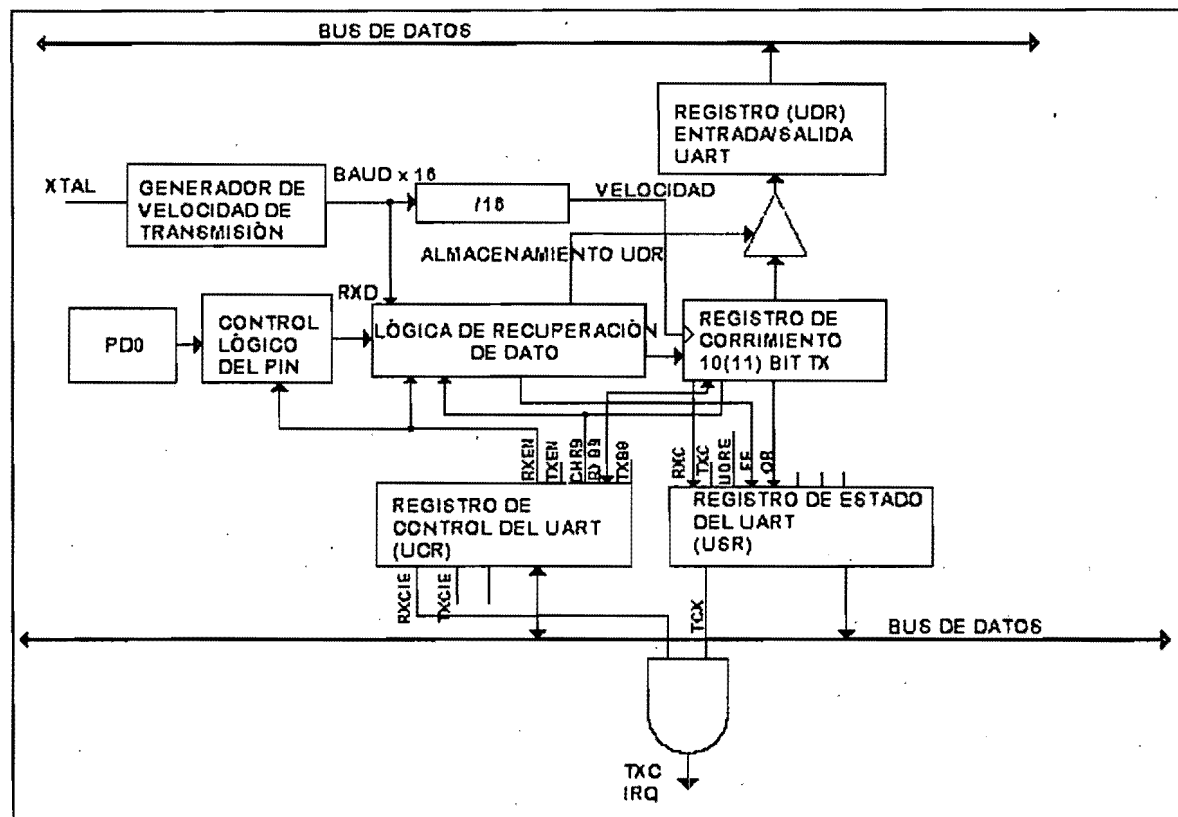


FIGURA 3.55 DIAGRAMA A BLOQUES DEL RECEPTOR DE LA COMUNICACIÓN SERIAL.

La sección de entrada lógica de la recepción serial, muestra la señal en el pin RDX a una frecuencia de velocidad de transmisión de un factor de 16. Mientras la línea esta ociosa, una muestra simple de cero lógico puede ser interpretada como flanco de bajada del bit de paro, y la secuencia de detección del bit de inicio es inicializada.

La primera muestra denota el primer cero de muestra. Siguiendo la transición de 1 a 0, las muestras del receptor a través del pin en las muestras 8, 9 o 10 bits. Si dos o mas de estas tres muestras son encontradas como unos lógicos, el bit de inicio es desechado como un ruido de punta y el receptor empieza a buscar la siguiente transición 1 a 0. Sin embargo si un bit de inicio es detectado, la muestra de los bits siguientes de el bit de inicio son acarreados.

Estos bits también son muestreados en muestras de 8, 9 o 10 bits. El valor lógico encontrado en los dos últimos de las tres muestras, es tomado como el valor de el bit. Todos los bits son almacenados en los registros del transmisor. La muestra de un carácter entrante se muestra en la figura 3.56.

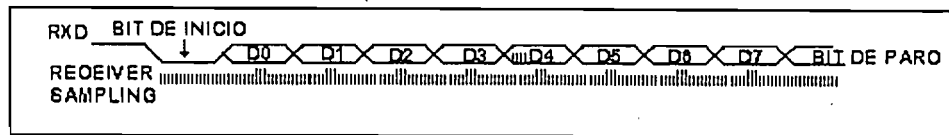


FIGURA 3.56 SECUENCIA DE BITS EN LA COMUNICACIÓN SERIAL.

Cuando el bit de inicio entra al receptor, la mayoría de las tres muestras uno debe aceptar el bit de paro. Si dos o mas muestras son ceros lógicos, la bandera de error de trama (FE) en el registro de estado del UART (USR) es puesto. Antes de leer el registro UDR, el programador debe siempre revisar el bit FE para detectar error de trama:

Si un bit de paro es o no detectado al final de ciclo de recepción del carácter, el dato se transfiere al UDR y la bandera RCX en USR es colocada. El UDR es de hecho dos registro físicamente separables, uno para transmitir datos y otro para recibir datos. Cuando se lee el UDR, el registro de datos del receptor es accesado y cuando el UDR es escrito, el registro de dato de transmisión es accesado. Si se selecciona la palabra de 9 bits(el bit CHR9 en el registro de control del UART, UCP es puesto), el bit RXB8 en UCR es cargado con un bit 9 en el registro de transmisión cuando los datos es transferido ha UDR.

Si después de haber recibido un carácter, el registro UDR no ha sido leído desde la ultima vez que se recibió, la bandera de sobreflujo (OR) en UCR es puesto. Esto significa que el ultimo byte del dato en el registro no puede ser transferido al UDR y se perderá. El bit OR es almacenado y es dado de alta cuando el byte de dato es validado y UDR es leído. El programador debe siempre revisar el bit OR después de leer el registro UDR en lugar de detectar cualquier sobreflujo.

Limpiando el bit RXEN en el registro UCR, el receptor quedara deshabilitado. Esto significa que el pin PH0 puede ser utilizado como puerto de entrada/salida de propósito general.

3.4.3.3.1.3 CONTROL DEL UART.

EL REGISTRO DE DATO ENTRADA/SALIDA DEL UART - UDR

BIT 7 6 5 4 3 2 1 0

\$0C (\$2C)	MSB							LSB	UDR
LECTURA/	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
ESCRITURA									
VALOR	0	0	0	0	0	0	0	0	
INICIAL									

El registro UDR tiene dos registros físicamente separados en la misma dirección de la memoria de entrada/salida. Cuando se escribe en el registro, el UART transmite el dato escrito en el registro. Cuando se lee el registro UDR, el UART recibe datos.

REGISTRO DE ESTADO - UDR

BIT 7 6 5 4 3 2 1 0

\$0B (\$2B)	RXC	TXC	UDRE	FE	OR	-	-	-	UDR
LECTURA/	R	R	R	R	R	R	R	R	R
ESCRITURA									
VALOR	0	0	0	0	0	0	0	0	
INICIAL									

Los registros UDR son solo de lectura y proporcionan información del estado del UART.

BIT 7-RXC: RECEPCIÓN COMPLETADA. Este bit se pone en uno lógico cuando un carácter recibido es transferido de el registro de recepción a UDR. El bit es colocado a pesar de cualquier error de trama. Cuando el bit RXCIE en UCR es puesto, la interrupción del receptor va a ejecutarse cuando RXC es puesto con un uno lógico. RXC es limpiado cuando se lee UDR. Cuando una interrupción de

recepción de dato es manejada, la rutina de interrupción completa del receptor debe leerse UDR además de limpiar RXC, en otras palabras una nueva interrupción ocurrirá una vez que la rutina de interrupción termine.

BIT 6-TXC:TRANSMISION COMPLETADA. Este bit se pone en un uno lógico cuando el carácter de entrada (incluyendo el bit de paro) en el registro de transmisión ha sido enviado fuera y ningún nuevo dato ha sido escrito en el UDR. Esta bandera se utiliza especialmente en la comunicación en un solo sentido.

BIT 5-UDRE:REGISTRO DE DATO VACÍO. Este bit se pone en uno cuando un carácter escrito en UDR es transferido al registro de transmisión. La colocación de este bit indica que la transmisión esta lista para recibir un nuevo carácter para transmisión.

BIT 4-FE:ERROR DE SINCRONÍA. Este bit es puesto si un error de sincronía es detectado, i.e. cuando el bit de paro de un carácter entrante es cero.

El bit FE es limpiado cuando el bit de paro del dato recibido es cero.

BIT 3-OR:SOBREFLUJO. Este bit es colocado si la condición de sobreflujo es detectada, i.e. Cuando un carácter se presenta en el registro UDR no es leído antes que el carácter siguiente ha sido almacenado en el registro del receptor. El bit OR es almacenado, lo cual significa que una vez que el bit sea validado en el registro UDRE y este sea leído.

BITS 2..0-Res : BITS RESERVADOS. Estos bits están reservados en el AT90S8515 y siempre se leen ceros.

REGISTRO DE CONTROL DE UART-UCR

BIT	7	6	5	4	3	2	1	0	
\$0A(\$2A	RXCIE	TXCIE	UDRI	RXEN	TXEN	CHR9	RXB8	TXB8	UCR
LECTURA/	R/W	R/W	R/W	R/W	R/W	R/W	R	W	
ESCRITURA									
VALOR	0	0	0	0	0	0	0	0	
INICIAL									

BIT 7-RXCIE:HABILITACION DE INTERRUPCIÓN COMPLETA DE RECEPCIÓN

Cuando este bit es colocado en un uno lógico, un posicionamiento de el bit RXC en el registro USR causara una interrupción completa, para poder ser ejecutada debe habilitarse las interrupciones generales.

BIT 6-TXCIE : HABILITACIÓN DE INTERRUPCIÓN COMPLETA DE LA TRANSMISIÓN. Cuando al bit se le coloca un uno lógico, un posicionamiento de el bit TXC en el registro USR causara una interrupción completa en la transmisión, para poder ser ejecutada se debe habilitar las interrupciones globales.

BIT 5-UDRIE:HABILITACION DE LA INTERRUPCIÓN DEL REGISTRO VACÍO. Cuando este bit es puesto en uno, un posicionamiento de el bit UDRE en el registro USR causara una interrupción del registro vacío, para poder ser ejecutada se deben habilitar las interrupciones globales.

BIT 4-RXEN:HABILITACIÓN DE RECEPCIÓN. Este bit habilita la recepción del UART cuando es colocado un uno lógico. Cuando la recepción es deshabilitada, las banderas de estado TXC, OR y FE no pueden llegar hacer puestas. Si estas banderas son habilitadas, apagando RXEN no causa que las banderas sean limpiadas.

BIT 3-TXEN:HABILITACIÓN DE TRANSMISIÓN. Este bit habilita el transmisor del UART cuando se le coloca un uno lógico. Cuando se deshabilita el transmisor mientras se esta transmitiendo un carácter, el transmisor no se deshabilitara hasta que haya terminado de enviar el total del registro de transmisión, entonces se deshabilitara.

BIT 2-CHR9: CARACTERES DE 9 BITS. Cuando en este bit se coloca un uno lógico los caracteres de recepción y transmisión son de longitud de 9 bits mas el bit de inicio y el bit de paro. El noveno bit se lee y se escribe utilizando los bits RXB8 y TXB8 respectivamente. El noveno bit puede causar un extra bit de paro o una paridad de bit.

BIT 1-RXB8:RECIBIR BIT 8. Cuando en CHR8 se coloca un uno lógico, RXB8 es el noveno bit del dato del carácter recibido.

BIT 0-TXB8:TRANSMISOR BIT 8. Cuando en CHR9 se coloca en un uno lógico, TXB(es el noveno bit del dato del carácter transmitido.

GENERADOR DE VELOCIDADES DE TRANSMISIÓN

La velocidad de transmisión es un divisor de frecuencia, el cual genera velocidades de transmisión, esto de acuerdo a la siguiente ecuación:

$$BAUD = \frac{fck}{16(UBRR + 1)}$$

BAUD: Velocidades de transmisión.

fck: Frecuencia del oscilador.

UBRR:Tabla de valor del registro, UBRR(0-255).

Las velocidades de transmisión más comunes se pueden tener utilizando la tabla 16. Los valores de UBRR los cuales producen una diferencia de velocidad menor a 2% se presenta en la tabla.

TABLA 11

Baud Rate	1 MHz	%Error	1.8432 MHz	%Error	2 MHz	%Error	2.4576 MHz	%Error
2400	UBRR= 25	0.2	UBRR= 47	0.0	UBRR= 51	0.2	UBRR= 63	0.0
4800	UBRR= 12	0.2	UBRR= 23	0.0	UBRR= 25	0.2	UBRR= 31	0.0
9600	UBRR= 6	7.5	UBRR= 11	0.0	UBRR= 12	0.2	UBRR= 15	0.0
14400	UBRR= 3	7.8	UBRR= 7	0.0	UBRR= 8	3.7	UBRR= 10	3.1
19200	UBRR= 2	7.8	UBRR= 5	0.0	UBRR= 6	7.5	UBRR= 7	0.0
28800	UBRR= 1	7.8	UBRR= 3	0.0	UBRR= 3	7.8	UBRR= 4	6.3
57600	UBRR= 0	7.8	UBRR= 1	0.0	UBRR= 1	7.8	UBRR= 2	12.5
115200	UBRR= 0	84.3	UBRR= 0	0.0	UBRR= 0	7.8	UBRR= 0	25.0

Baud Rate	3.2768 MHz	%Error	3.6864 MHz	%Error	4 MHz	%Error	4.608 MHz	%Error
2400	UBRR= 84	0.4	UBRR= 95	0.0	UBRR= 103	0.2	UBRR= 119	0.0
4800	UBRR= 42	0.8	UBRR= 47	0.0	UBRR= 51	0.2	UBRR= 59	0.0
9600	UBRR= 20	1.6	UBRR= 23	0.0	UBRR= 25	0.2	UBRR= 29	0.0
14400	UBRR= 13	1.6	UBRR= 15	0.0	UBRR= 16	2.1	UBRR= 19	0.0
19200	UBRR= 10	3.1	UBRR= 11	0.0	UBRR= 12	0.2	UBRR= 14	0.0
28800	UBRR= 6	1.6	UBRR= 7	0.0	UBRR= 8	3.7	UBRR= 9	0.0
57600	UBRR= 3	12.5	UBRR= 3	0.0	UBRR= 3	7.8	UBRR= 4	0.0
115200	UBRR= 1	12.5	UBRR= 1	0.0	UBRR= 1	7.8	UBRR= 2	20.0

Baud Rate	7.3728 MHz	%Error	8 MHz	%Error	9.216 MHz	%Error	11.059 MHz	%Error
2400	UBRR= 191	0.0	UBRR= 207	0.2	UBRR= 239	0.0	UBRR= 287	-
4800	UBRR= 95	0.0	UBRR= 103	0.2	UBRR= 119	0.0	UBRR= 143	0.0
9600	UBRR= 47	0.0	UBRR= 51	0.2	UBRR= 59	0.0	UBRR= 71	0.0
14400	UBRR= 31	0.0	UBRR= 34	0.8	UBRR= 39	0.0	UBRR= 47	0.0
19200	UBRR= 23	0.0	UBRR= 25	0.2	UBRR= 29	0.0	UBRR= 35	0.0
28800	UBRR= 15	0.0	UBRR= 16	2.1	UBRR= 19	0.0	UBRR= 23	0.0
57600	UBRR= 7	0.0	UBRR= 8	3.7	UBRR= 9	0.0	UBRR= 11	0.0
115200	UBRR= 3	0.0	UBRR= 3	7.8	UBRR= 4	0.0	UBRR= 5	0.0

Baud Rate	14.746 MHz	%Error	16 MHz	%Error	18.432 MHz	%Error	20 MHz	%Error
2400	UBRR= 383	-	UBRR= 416	-	UBRR= 479	-	UBRR= 520	-
4800	UBRR= 191	0.0	UBRR= 207	0.2	UBRR= 239	0.0	UBRR= 259	-
9600	UBRR= 95	0.0	UBRR= 103	0.2	UBRR= 119	0.0	UBRR= 129	0.2
14400	UBRR= 63	0.0	UBRR= 68	0.6	UBRR= 79	0.0	UBRR= 86	0.2
19200	UBRR= 47	0.0	UBRR= 51	0.2	UBRR= 59	0.0	UBRR= 64	0.2
28800	UBRR= 31	0.0	UBRR= 34	0.8	UBRR= 39	0.0	UBRR= 42	0.9
57600	UBRR= 15	0.0	UBRR= 16	2.1	UBRR= 19	0.0	UBRR= 21	1.4

3.4.4 SOFTWARE

En esta sección veremos un diagrama de flujo del programa de control para el CCD, así como del programa en lenguaje ensamblador.

EXPLICACIÓN DEL DIAGRAMA DE FLUJO.

1.-INICIO Esta etapa es el comienzo del programa para almacenar los datos provenientes del convertidor analógico-digital. En banco de memoria con el que se cuenta es de 1M x 8 byte.

2.-ALMACENAMIENTOS DE DATOS Primeramente se almacenaran los datos que vayan saliendo del CCD, a través del convertidor analógico-digital. La resolución del sistema es de 8 bits.

3.-CONFIGURACIÓN DE PUERTOS El puerto A se configura de salida, representa las direcciones de la memoria A0 a A7. El puerto B se configura de salida, representando las direcciones A8 a A15. El pin PD2 es de salida, representa la dirección A16, el pin PD3 y PD4 son de salida y representan la dirección A17 y A18 respectivamente. La señal de escritura/lectura, se controla a través de el pin PD5. El pin PD6 tienen doble función, la primera es habilitar o deshabilitar el convertidor analógico-digital y su segunda es colocar a los dos bancos de memoria en modo de bajo consumo o de operación normal, esta señal necesita de un inversor para poder ser compartida, ya que la lógica de los dispositivos no es compatible. Finalmente el pin PD7 permite habilitar o deshabilitar cada uno de los dos bancos de memoria, esta señal también cuenta con un inversor, para lograr esta tarea. El puerto C es el bus de datos y se configura de entrada.

4.-HABILITACIÓN DEL CONVERTIDOR ANALÓGICO-DIGITAL Esto es mediante el pin PD6, y se logra colocando un cero lógico en la salida del pin.

5.-ALMACENAMIENTO DE INFORMACIÓN. Durante esta etapa, los puertos A, B, D y los pines PD2 al PD3 comienzan a incrementarse bit a bit. El orden es progresivo y corresponde a la secuencia que fueron nombrados los puertos.

6.-DATOS=512 BYTE En esta sección se pregunta si se ha llegado a la cuenta de medio mega de información, si esto no ha sucedido se permanece en esta etapa hasta lograr que todos los puertos A,B,D y los pines PD2 al PD3 estén en un estado de unos lógicos.

7.-ALMACENAMIENTO DE INFORMACIÓN BANCO DOS. Para lograr tener un banco de memoria de 1Mbyte, se utilizan dos memorias de 512 K bytes. La lógica ha seguir es muy simple ambas memorias están conectadas en paralelo en las direcciones A0 - a 18 y en el bus de datos I0 a Y7, la diferencia se logra mediante la señal /OE, la cual permite seleccionar el banco uno o el banco dos. Esta señal debe ser negada en cualquiera de uno de los bancos.

8.-DATOS=512 BYTE. al igual que el paso numero seis, hasta que los puertos no estén en uno, el programa no sale de esta etapa.

9.-LECTURA DE DATOS. Una vez que se tiene almacenada la información 1Mbyte. Se procederá a enviarse a la computadora principal, vía serial.

10.-DESHABILITACIÓN DEL CONVERTIDOR ANALÓGICO-DIGITAL una vez que se ha terminado de digitalizar la información, el convertidor debe ser colocado en tres estados, para así evitar un corto circuito, ya que los datos ahora fluirán en el mismo sentido que el convertidor estaba enviando los datos. Esto se logra colocando el pin PD6 con un uno lógico.

11.-ENVIAR DATOS SERIALMENTE Los datos provenientes de los bancos de memoria entraran en el puerto c y de ahí serán leídos y enviados serialmente a la computadora principal. Los puertos A,C, y los pines PD2 al PD4 se incrementan bit a bit para de nuevo direccionar los bancos de memoria.

12.-BANCO UNO Los puertos A,B y los pines PD2 al PD4 se incrementaran bit a bit.

13.-DATOS=512 BYTE Cuando los puertos han llegado a unos. Entonces este ciclo se terminará.

14.-BANCO DOS. La secuencia de los puertos comienza de nuevo incrementándose bit a bit. El pin PD7 también es afectado para el cambio de banco.

15.-DATOS=512 BYTE Una vez que todos los puertos estén en uno, entonces se habrá culminado el envío de datos serialmente.

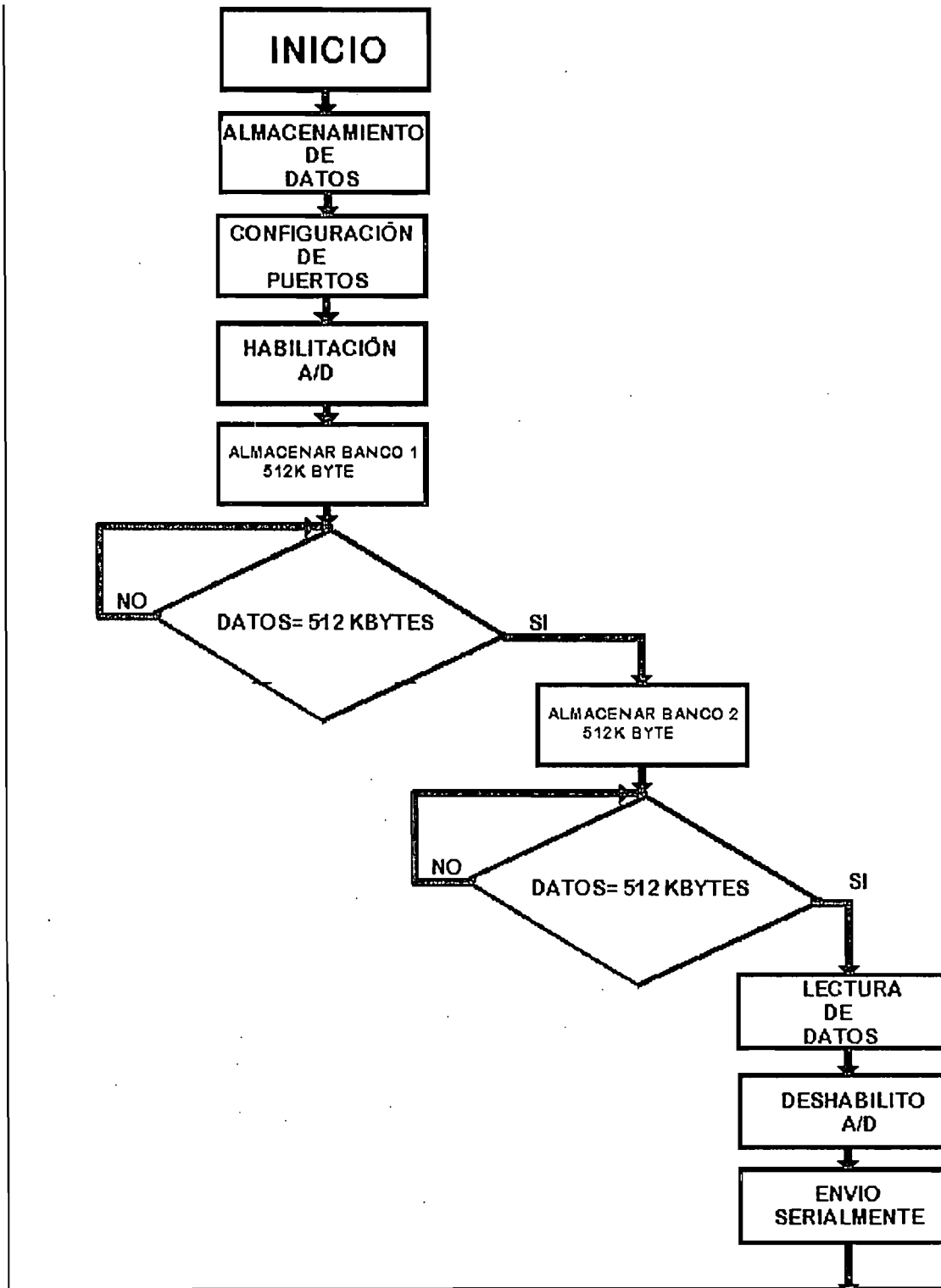


FIGURA 3.61(a) DIAGRAMA DE FLUJO DEL LA ETAPA DE ADQUISICIÓN DE DATOS.

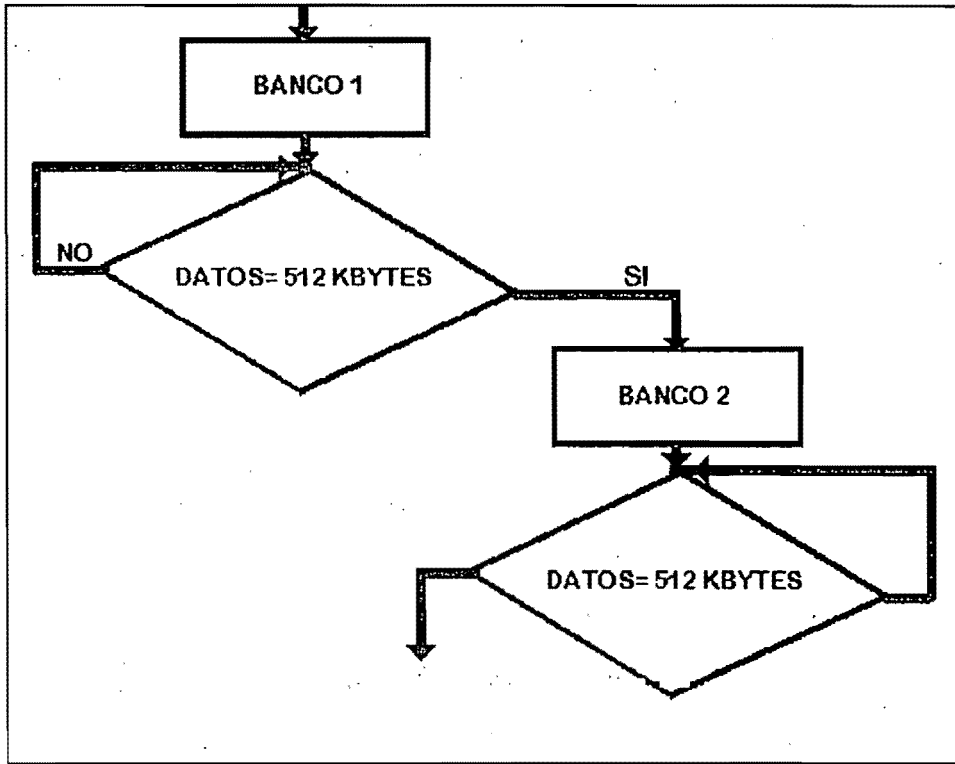


FIGURA 3.61(b) DIAGRAMA DE FLUJO DEL LA ETAPA DE ADQUISICIÓN DE DATOS.

3.5 ACOPLAMIENTO DE LOS MÓDULOS QUE COMPONEN EL SISTEMA DE PERCEPCIÓN REMOTA BASADO EN UN DISPOSITIVO ACOPLADO POR CARGA.

Ahora que ya se conocen todas las etapas con las cuales cuenta el sistema de percepción remota basado en un dispositivo acoplado por carga (CCD) y la manera en que se fueron implementando. Solo queda explicar como se acoplan cada uno de estos módulos para formar en si el conjunto de percepción remota.

El TC237 que corresponde al CCD utilizado, cuya dimensión es de 680 x 500 pixeles, este sistema opera a través del MCU AT90S1200 quien recibe la señal de inicio de la computadora principal en el pin de RESET. Durante esta etapa el AT90S1200 comienza a proporcionar las señales requeridas por el CCD:

1.- Periodo de limpiar el CCD, las señales involucradas son: ODB, esta señal es un pulso de duración de $1\mu\text{seg}$ con nivel entre 14 V y 19 V, esta señal tiene un nivel de referencia de 10 V.

2.- Periodo de integración, durante este segmento, no existe ningún tipo de señal, solo debe tenerse en cuenta no excederse de 1 segundo o cuidar que la siguiente desigualdad no se cumpla, el tiempo de transferencia es mayor o igual a $1/20$ del tiempo de integración, si cualquiera o ambos parámetros anteriores se cumplen, entonces se tendrá que la imagen será pobre.

3.- Periodo de transferencia paralela, en este periodo las señales involucradas son: IAG1, IAG2 y SAG, así como la señal de ODB debe tener un nivel de voltaje de 13.5 Volts, con este nivel se evita tener una imagen débil.

El numero de pulsos son 500 para las señales IAG1, IAG2 y SAG, con estos pulsos se logra la transferencia al área de almacenamiento.

4.- Periodo de lectura de salida. Las señales involucradas primeramente son: SAG y SRG ambas deben de tener dos pulsos cada una. Cada pulso de la señal SAG mueve una línea del área de almacenamiento al registro serial. El registro serial debe recibir pulsos para que los pixeles fluyan al área de detección de nodo de carga, estos pulsos son proporcionados por la señal SRG. El voltaje del nodo de carga es el que vemos a la salida del CCD, aquí también deben aplicarse

pulsos en la señal RST para que los valores de cada pixel vaya saliendo. El numero de pulsos SRG y RST son 684 y se deben aplicar durante un ciclo de 500 veces, los dos pulsos de la señal SAG y SRG también entran dentro de este ciclo.

En el momento que la información de los pixeles esta saliendo, el convertidor analógico digital AD901, comenzara a convertir la información de cada pixel a un valor digital. Esto se logra a través del microprocesador AT90S8515, quien recibe una señal de RESET, proveniente del AT90S1200. La señal de reset permite comenzar la etapa de adquisición de datos. En este momento el AT90S8515 habilita el convertidor analógico digital, a través del pin PD6 del microprocesador. La transición es de un nivel alto a un bajo. Los puertos A, B y los pines PD2 al PD4 se incrementaran bit a bit, el reloj que requiere el convertidor ADS901, se proporciona mediante el pin PA0 que corresponde al bit menos significativo del mapa de memoria. El mapa de memoria consta de dos memorias TC55V8512J/FT, la manera de funcionar de las memorias es la siguiente: con las señales de control /OE(habilitación de entrada/salida) y /CE(habilitación de entrada de datos) que están ligadas a los puertos PD6 y PD7 respectivamente, mantienen una memoria activa y la otra no, de esta manera el bus de direcciones lo comparten ambas memorias, solo que una de ellas solo almacena la información, mientras que la otra se encuentra desactivada. El pin /WE de la memoria es controlado mediante el pin PD5 (nivel alto para lectura y nivel bajo para escritura). El AT90S8515, debe realizar la rutina de incremento de puertos bit a bit durante dos periodos, uno para cada memoria. La cuenta comienza desde \$0000 hasta \$3FFF, incrementándose bit a bit. Esta secuencia se debe realizar dos veces, una para cada memoria. De esta manera se minimizan líneas de dirección y se tiene un banco de memoria de 1 M byte.

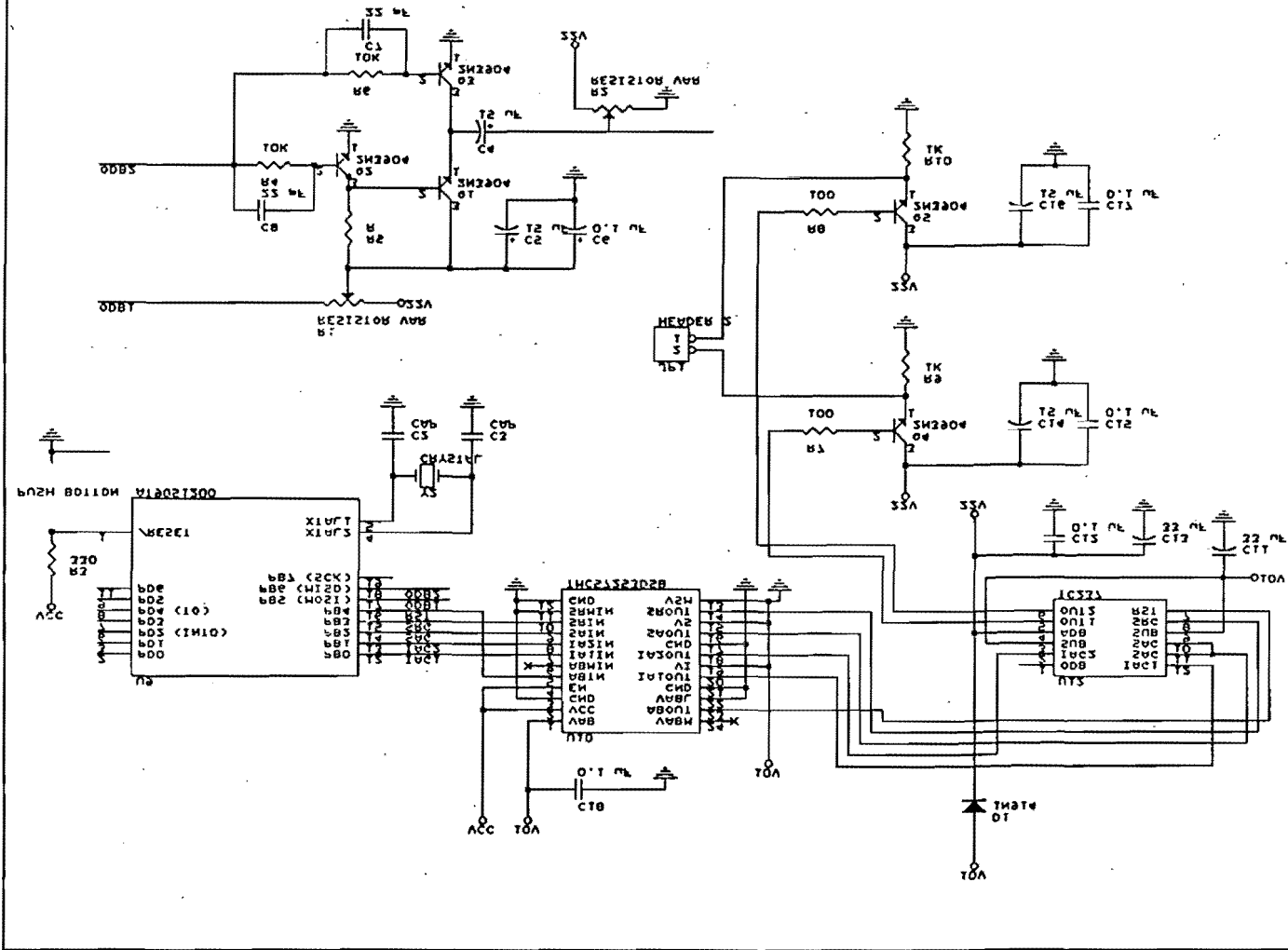
Una vez que se haya completado toda la imagen, el AT90S1200 enviara una señal de termino de información, esta señal llegara al pin PD0 del AT90S8515 y se desactivara el convertidor analógico digital.

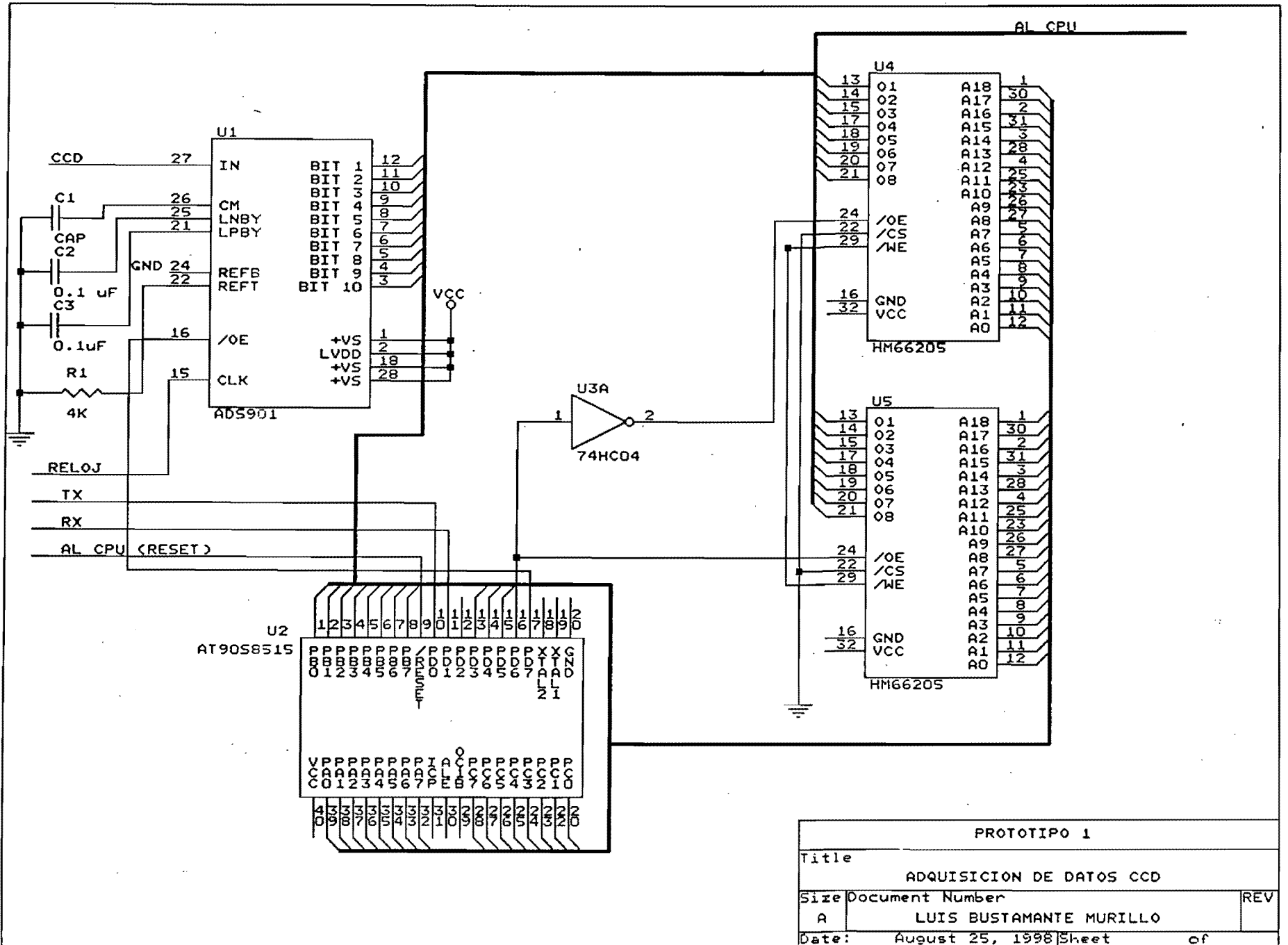
Ahora que la información de la imagen esta almacenada en los dos bancos de memoria, esta será enviada a la computadora principal, en este instante el AT90S1200 estará en modo inactivo (baja potencia), todos los puertos están en alta impedancia. El AT90S8515 toma el control y comienza la transferencia de datos. Los puertos A, B y los pines PD2 al PD4 comienzan a incrementarse bit a bit, entre bit y bit, el puerto C es leído y ese dato es enviado serialmente a la computadora principal. El bit PD5 de lectura/escritura debe estar en un nivel bajo para leer los datos. Las señales /OE y /CE, debe cambiarse para poder leer ambas memorias.

La frecuencia de muestreo del convertidor analógico digital es de 10Mhz. El periodo de integración del CCD, puede variarse de acuerdo a los requerimientos del sistema, haciéndolo así un sistema versátil.

Algo que no se ha mencionado es el tiempo de cada toma, esto esta de acuerdo a la altura que se encuentre el satélite, para el caso de el satélite que tiene proyectado la Universidad Nacional Autónoma de México, este estará a una altura de 1000 Km de altura, conociendo esta altura se sabe que cualquier objeto que se haya llevado hasta esa altura tiene una velocidad de 7300 m/seg, la velocidad con la cual se realizan nuestros cálculos, corresponde a la velocidad de proyección la cual es de 6486.4 m/seg, conociendo estos parámetros y con la óptica que se pretende implementar en el satélite, se llega a una resolución de 50 m x 50 m por pixel. Durante este trabajo, la óptica no es un tema a tratar, por lo que no se hace mención alguna de ella, además de que el laboratorio de tecnología espacial aun no ha establecido el tipo de óptica final, que llevará el sistema de percepción remota. Los datos antes mencionados son una estimación de lo que se pretende tener, pero no la resolución final.

ИЗДАНИЕ 12		01
В	ГРУППА ВОЗДУШНОГО НАВИГАТОРА	
ЭЛЕМЕНТ	КОМПОНЕНТ	
СХЕМА ССД		
ИЗДАНИЕ		
ВХОДИТЬ		





PROTOTIPO 1		
Title		
ADQUISICION DE DATOS CCD		
Size	Document Number	REV
A	LUIS BUSTAMANTE MURILLO	
Date:	August 25, 1998	Sheet of

3.6 RESULTADOS.

El sistema de percepción remota, se basa en una cámara de CCD cuya resolución es de 680 X 500 pixeles, el sistema cuenta con las siguientes etapas sistema de control del CCD, sistema de control de la etapa de adquisición de datos que incluye convertidor analógico digital, memoria y el CCD de manufactura de Texas Instruments, este tipo de dispositivo se empleo debido a sus características que presenta, ya que el sistema que se pretende implementar en la segunda etapa de satélites construida por el laboratorio de tecnología espacial, es un arreglo de aproximadamente 2000 x 500 pixeles, esto a través de tres cámaras. Texas Instruments ha participado en las misiones del Hubble, Galileo, misión Giotto, cometa Halley etc. Con dispositivos acoplados por cargas y de propósito general. Por lo que este tipo de circuitos esta disponible en versión espacial. El cual asegura soportar las pruebas que le sean requeridas para su certificación espacial (vacío, vibración y termovacio).

La etapa de adquisición de datos esta constituida por un convertidor analógico digital de manufactura Burr Brown ADS901, este convertidor se selecciono por tener un bajo consumo de corriente, con una resolución de 10 bits, la velocidad de muestreo puede ser hasta de 20 MHz. La velocidad de los datos de salida de la cámara CCD son de 12 MHz (velocidad estándar para vídeo formato NTSC). La conversión analógica digital esta regida por un doble muestro (se toma una muestra anterior y posteriormente de la señal RST), la resolución en esta etapa de diseño es de 8 bits. La velocidad de conversión analógica digital puede ser cambiada, ya que la velocidad de los datos de salida del CCD se pueden variar (tiempo de integración, transferencia paralela y salida de datos). Los datos son almacenados en una memoria de 256 K byte. Solo se cuenta con una sola memoria ya que se esta en la etapa de prototipo. Tanto la memoria como el convertidor analógico digital están controlados por un microcontrolador de la familia AVR, quien se encarga de "dirigir" el sistema de adquisición de datos. Esta etapa se tiene implementada en protoboard, a esta sección se le efectuaron distintas pruebas de adquisición de datos, primeramente se le introdujeron

señales conocidas de ac, los datos se almacenaron en la memoria y posteriormente se enviaron a una PC, para conocer el resultado, la herramienta empleada fue MATLAB, en este software se visualizaron las senoidales digitalizadas, como podemos observar no se presentaron grandes problemas de ruido, aunque se sabe que implementar circuitos de alta frecuencia en un protoboard existe un cierto margen de ruido, debido a las capacitancias parásitas. En la figura 3.62 observamos una señal senoidal con una frecuencia de 100KHz a una velocidad de muestreo de 18 MHz.

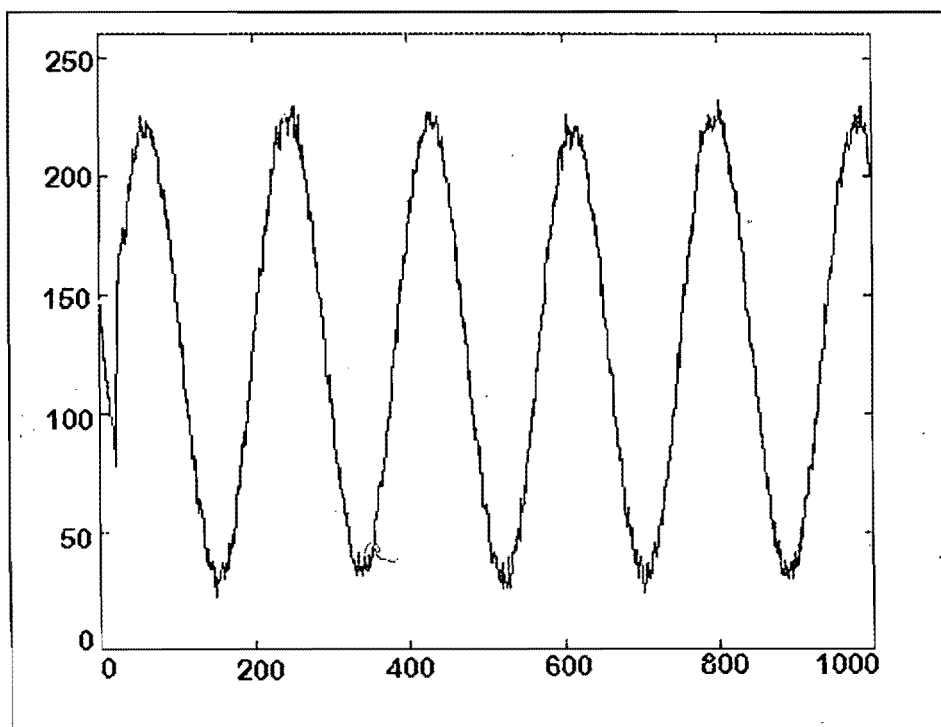


FIGURA 3.62 SENOIDAL DE 100KHz, DIGITALIZADA A 18MHz.

La segunda prueba que se le realizó en la etapa de adquisición de datos fue introducirle una señal de vídeo proveniente de una cámara CCD de baja resolución 324 x 242 píxeles, figura 3.63. La respuesta que se obtuvo fue satisfactoria, cabe señalar que la señal que vemos en la figura corresponde al vídeo compuesto que arroja la cámara, también se empleó MATLAB para ver la señal. De esta forma se comprobó la funcionalidad del sistema de adquisición de

datos. El sistema de adquisición de datos tiene un consumo de 200 mA a 5 Volts. Cabe señalar que el sistema final será con una alimentación de 3.3 Volts, debido a que no se cuenta con la memoria final, el sistema esta trabajando a 5 Volts.

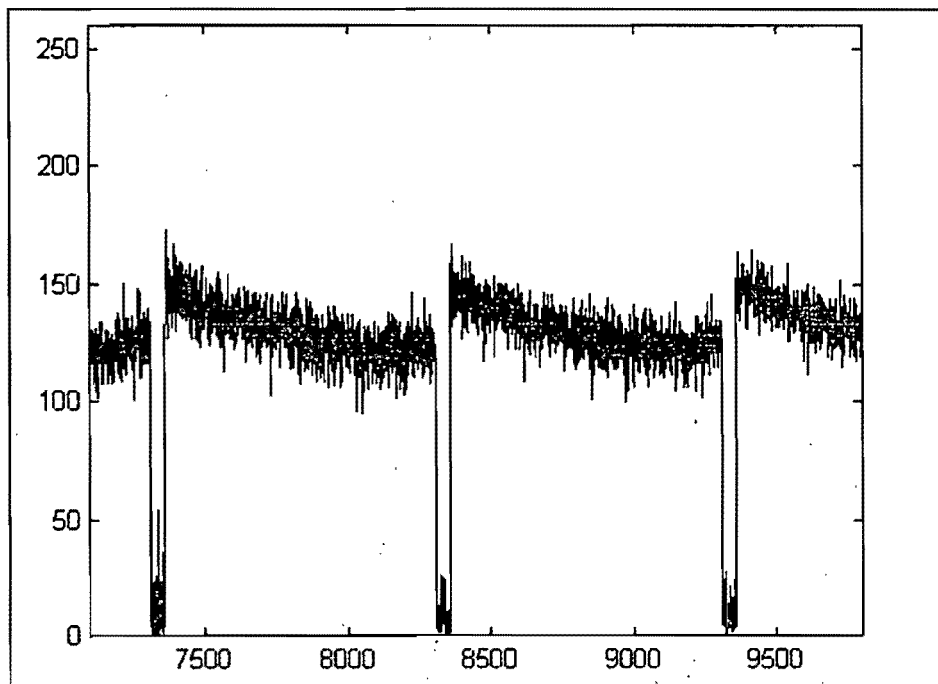


FIGURA 3.63 (a) SALIDA DE VIDEO DE UNA CAMARA.

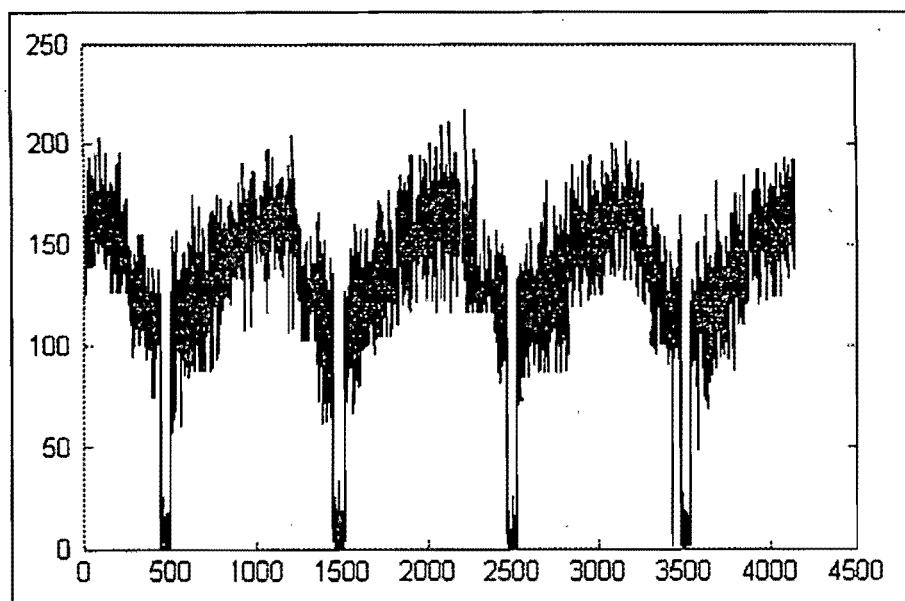


FIGURA 3.63 (b) SALIDA DE VIDEO DE UNA CAMARA.

Etapa de control del CCD, esta constituida por un microprocesador de la familia AVR cuyo ciclo de trabajo es de 62.5 nseg por instrucción, el proporciona las señales requeridas por el CCD, las cuales son IAG1, IAG2, SAG, SRG, RST y ODB, estas señales deben tener un nivel de voltaje de 12 Volts, por lo que se utiliza un driver de la familia TMC57253 al cual le llegan niveles de TTL, provenientes del microprocesador y entrega niveles de voltaje de 12 Volts. Figura 3.64

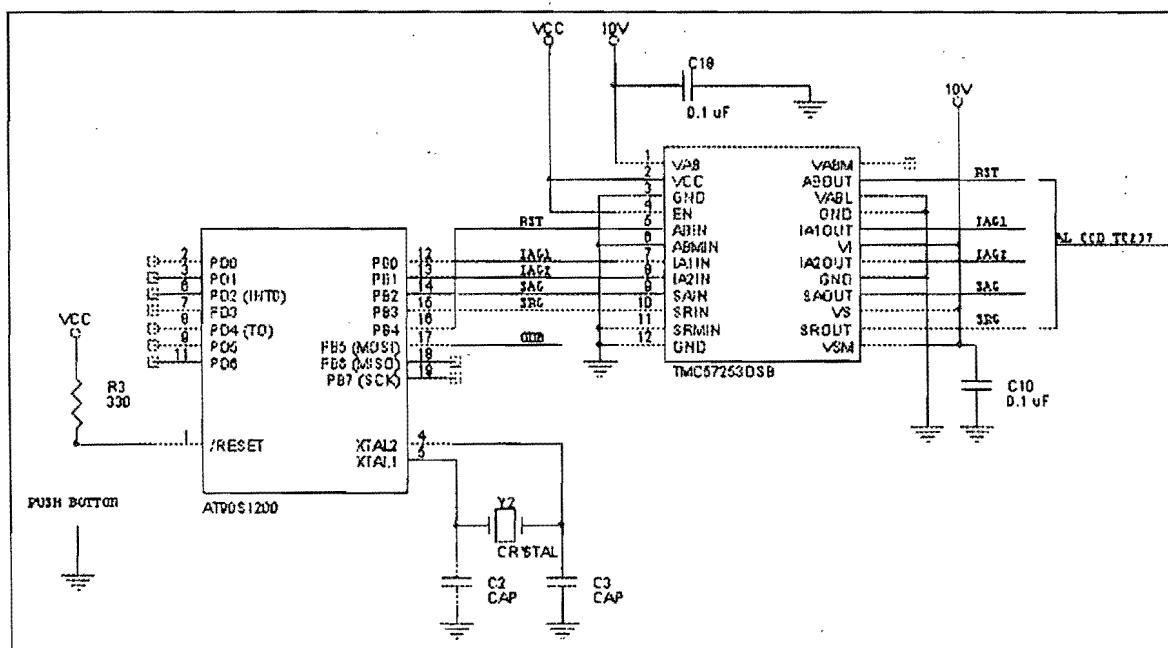


FIGURA 3.64 CIRCUITO GENERADOR DE LAS SEÑALES DEL CCD (IAG1, IAG2, SAG, SRG, RST Y ODB)

A continuación veremos las señales requeridas por el CCD (IAG1, IAG2, SAG, SRG, RST Y ODB), a través de un osciloscopio TEKTRONIX TDS 420A 200MHz/100Ms/s.

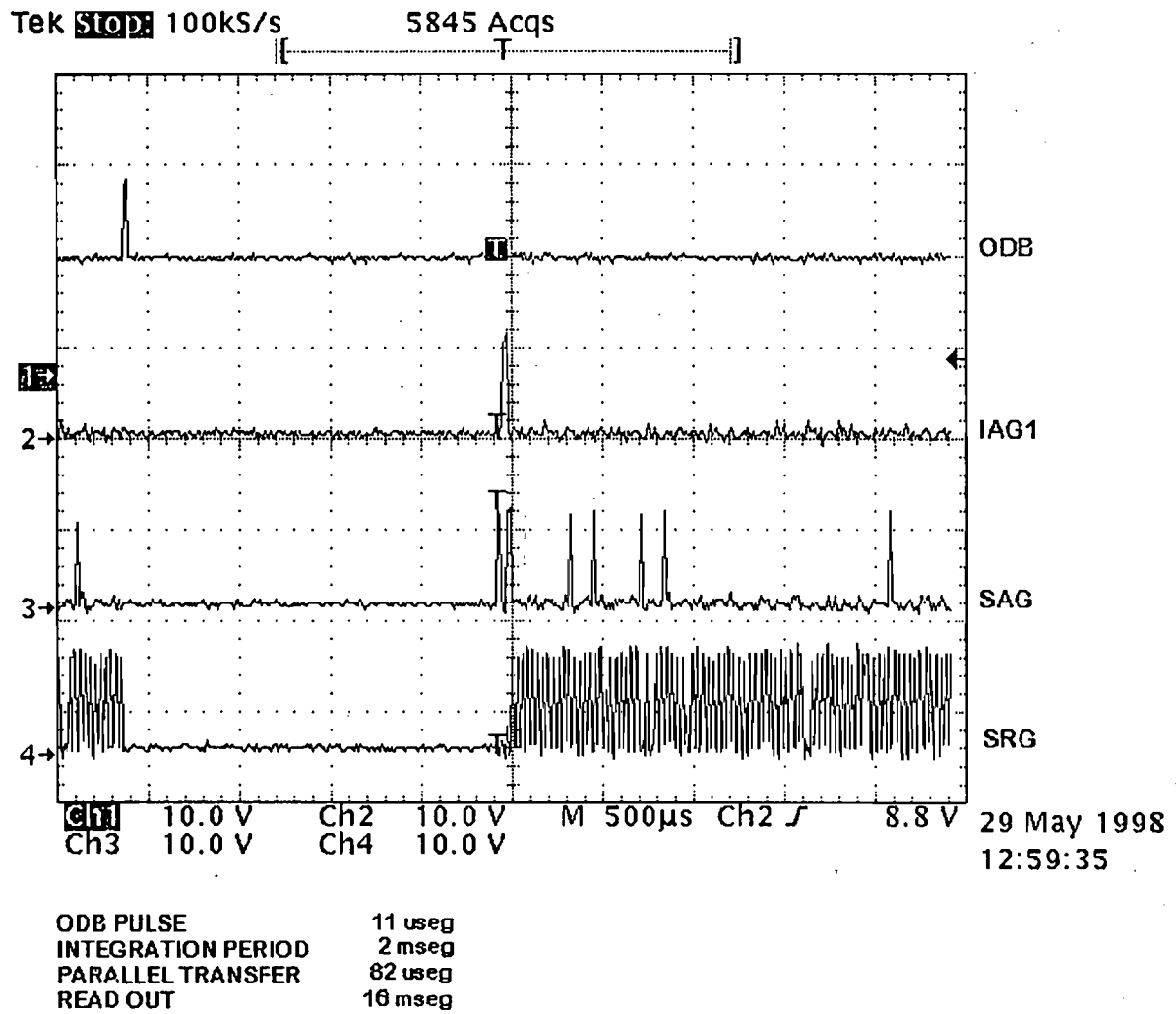


FIGURA 3.65 SEÑALES DE CONTROL REQUERIDAS POR EL CCD. VISTAS A TRAVÉS DE UN OSCILOSCOPIO

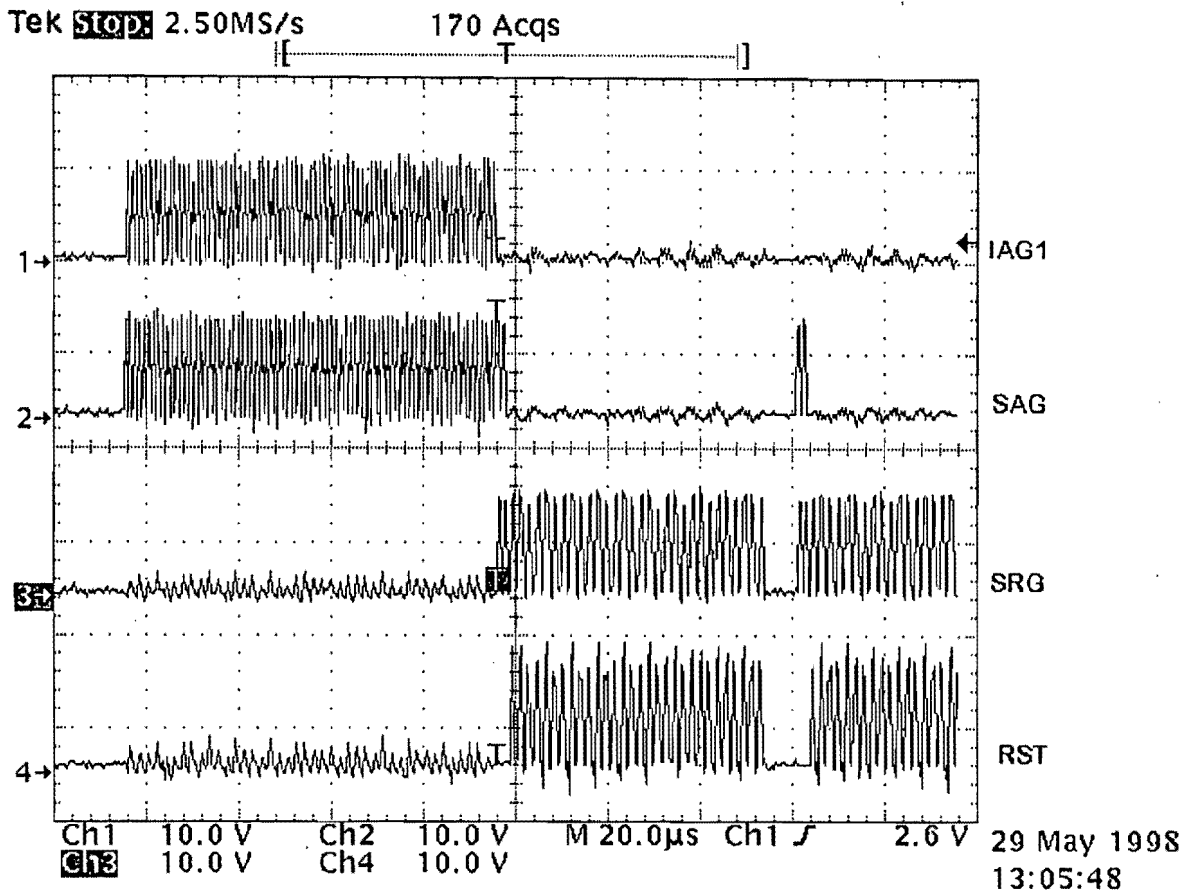


FIGURA 3.66 SEÑALES DE CONTROL REQUERIDAS POR EL CCD. VISTAS A TRAVÉS DE UN OSCILOSCOPIO

En las dos gráficas anteriores observamos las señales requeridas por el CCD, estas señales se encuentran a la velocidad estándar de televisión formato NTSC. Estas señales son las que se aplican directamente al circuito TC237. Cabe mencionar que la secuencia de las señales es muy importante como ya se dijo anteriormente, en la gráfica 3.66 vemos la relación que existe entre cada una de las señales. La señal de ODB es la que da la pauta para comenzar la secuencia, esta señal corresponde a la señal de limpiar el arreglo de pixel con la que cuenta el CCD, después se tiene un tiempo muerto es decir sin señales, que corresponde al tiempo de integración, después el tiempo de transferencia paralela y finalmente la transferencia de datos al exterior del CCD.

El primer problema en esta etapa se tuvo con la señal ODB, ya que esta es de un nivel de referencia de 17 Volts de dc y requiere de un pulso de 10 volts sobre el nivel de referencia con duración de $\geq 10 \mu\text{seg}$. El arreglo lo podemos ver a continuación, figura 3.68, los potenciómetros nos permiten ajustar el nivel de referencia (R1) como también el máximo del pulso (R2). Estos niveles son críticos para obtener una salida satisfactoria, esta señal se encarga de limpiar el arreglo de pixeles en el CCD, por lo que si el pulso no tiene los niveles requeridos se puede tener una imagen errónea (imagen borrosa o falsa) por lo que su ajuste fue algo engorroso. Pero una vez que se tiene el punto optimo el circuito funciona perfectamente.

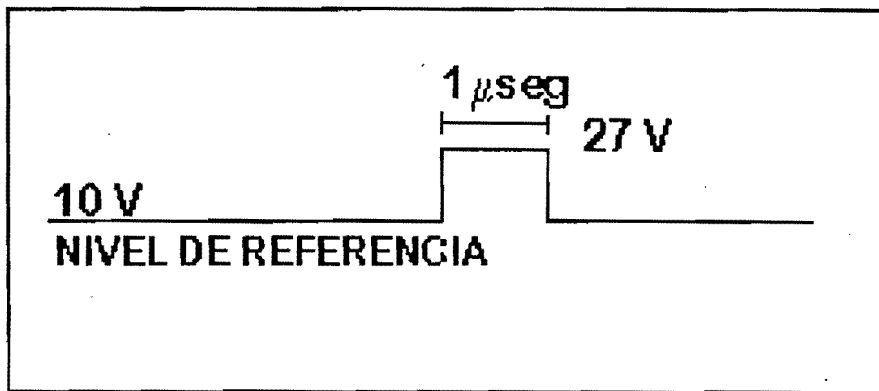


FIGURA 3.67 SEÑAL ODB

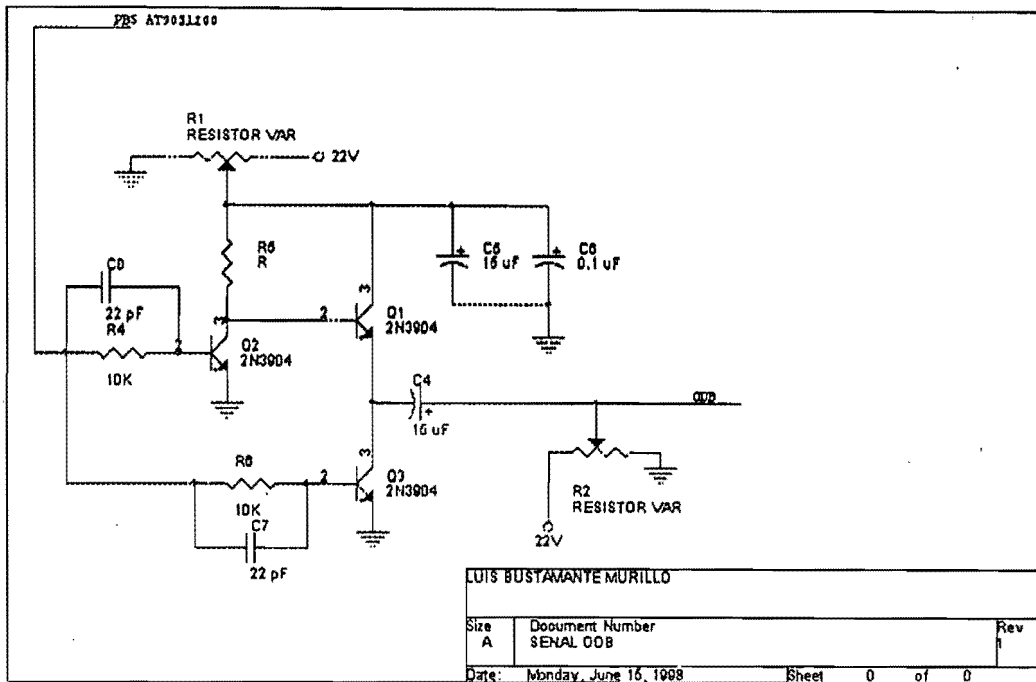


FIGURA 3.68 CIRCUITO PARA GENERAR LA SEÑAL ODB

En la primera etapa de implementación del control del CCD, se construyó en un protoboard, por lo que el ruido es significativo, principalmente la fuente de 5 Volts se ve alterada por la frecuencia de 12 MHz que provocan los pulsos de las señales SAG y RST, en algunos casos el sistema oscilaba provocando un gran flujo de corriente, en la fuente de 10 Volts. El sistema por unos cuantos segundos proporciona una salida satisfactoria (ver gráficas), pero debido al ruido el sistema comienza a autooscilar. Por lo que se procedió a implementarse en un circuito impreso, tomando en cuenta los antecedentes del ruido se utilizará un gran plano de tierra en todo el circuito, así como de capacitores de desacoplo que requiere el CCD.

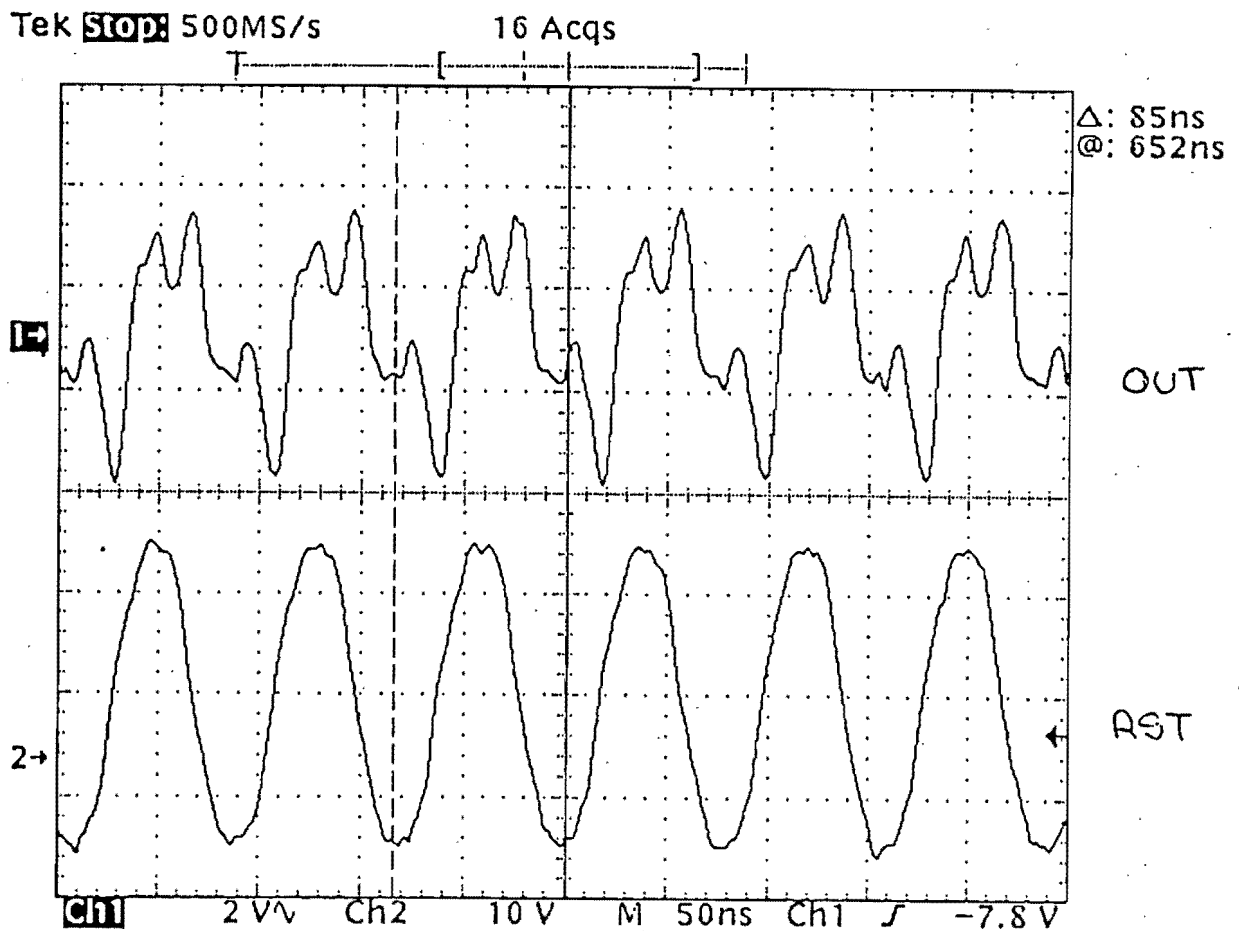
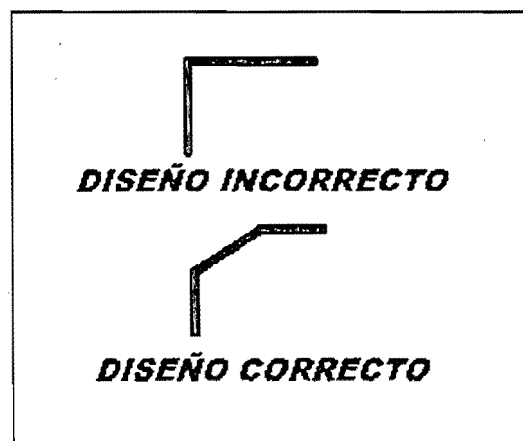


FIGURA 3.69 SALIDA DEL CCD, (CIRCUITO PROPUESTO)

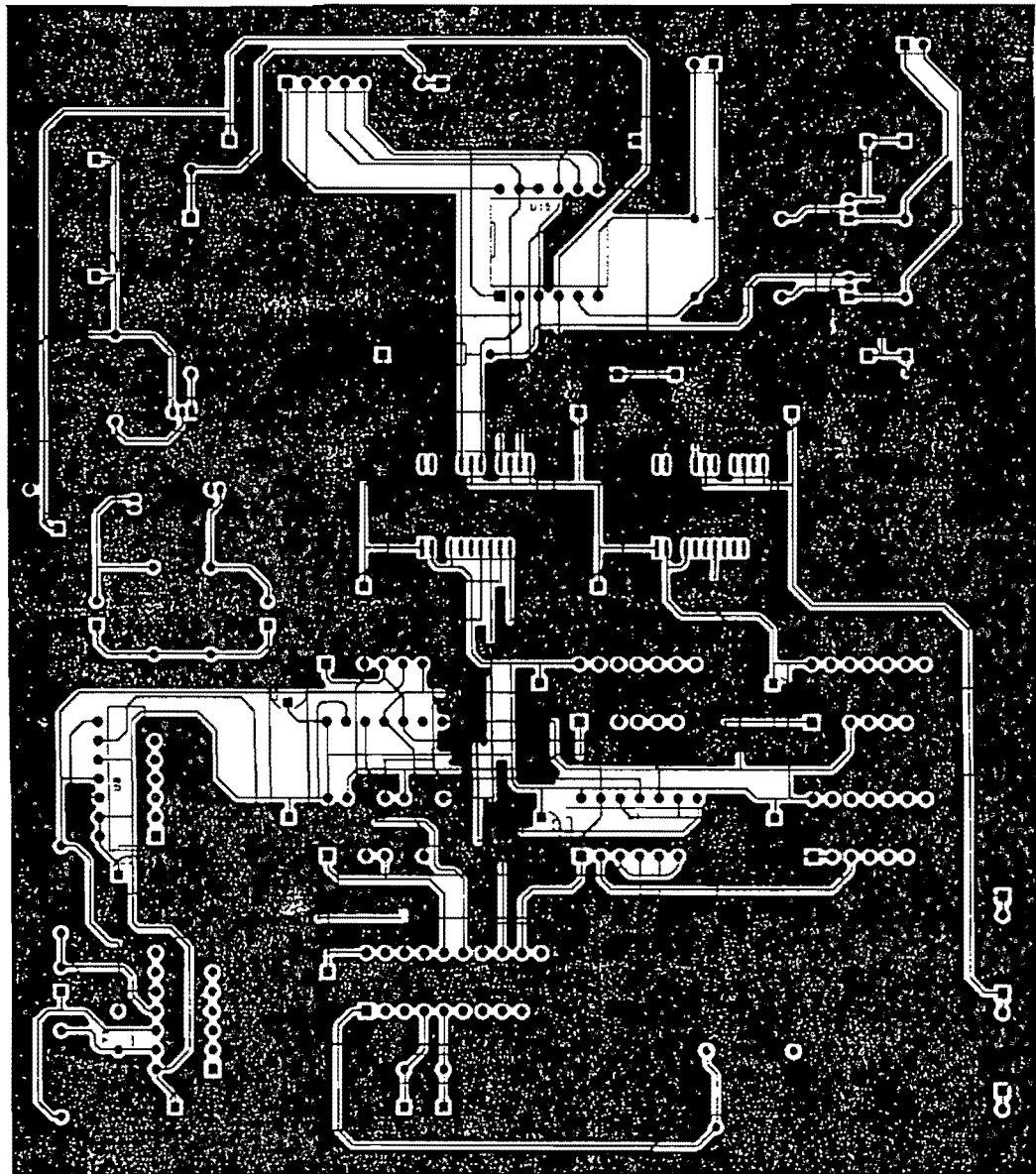
Las gráficas que hemos visto anteriormente se han comparado, con los datos proporcionados por una cámara CCD (TCK237B CCD EVALUATION BOARD), que fue prestada por Texas Instruments por un periodo de tres semanas. Este sistema me permitió comparar las señales generadas por el sistema y la cámara, de esta manera se depuraron errores en la secuencia que se tenían, facilitando de alguna forma el trabajo.

En este momento se está elaborando el circuito impreso, donde se tiene todo el sistema en conjunto, la etapa de adquisición de datos y el control del CCD. Se

utiliza un gran plano de tierra a lo largo del circuito, la mayoría de las líneas son lo mas cortas posibles y tienen planos o pistas de tierra adyacentes, para así evitar contaminación por crosstalk y subsecuentes problemas de radiación. Otra fuente de ruido es causado por un cambio brusco en la dirección de las pistas del circuito impreso las cuales pueden aparecer como una discontinuidad de impedancias y pueden convertirse en fuentes de radiación. Para diseños con tecnología HCMOS, es importante que en la dirección de las pistas no ocurran cambios de 90° grados.



A continuación veremos el impreso final, escala 1:1



3.7 CONCLUSIONES.

A lo largo de la investigación realizada, podemos darnos cuenta la importancia que tiene la percepción remota en nuestras vidas (Capítulo 1). Muchas veces tenemos que tomar decisiones para evitar desastres, ayudar para a agricultura, descubrir minerales o yacimientos petroleros y la mayoría de las veces se deben realizar con un sistema remoto, ya que un satélite permite visualizar gran cantidad de territorio.

Independientemente del tipo aplicación que tenga un sistema de percepción remota, la formación de la imagen es muy similar en todos los casos, la secuencia a seguir es la siguiente: la información luminosa se transforma en señal eléctrica (CCD), esta señal se transfiere a su vez a un sistema digital (AD) y finalmente la información se almacena (memoria SRAM). Estos dispositivos antes mencionados son en general, los que nos permiten tener el acceso a una imagen. Cada uno de estos fueron detallados y explicados anteriormente (Capítulo 2), cabe señalar que todos los dispositivos empleados son de calidad militar, es decir cumplen con los estándares que requiere un sistema de percepción remota. El sistema que se desarrollo utiliza solo componentes militares. Ya que este tipo de tecnología permite a los dispositivos resistir la inclemencias del espacio.

El trabajo de tesis consistió en el diseño de una cámara en base a un dispositivo acoplado por carga (CCD), cuya resolución es de 680 x 500 pixeles blanco y negro. El CCD seleccionado es de manufactura Estadounidense y lo fabrica la compañía Texas Instruments, quien cuenta con una aportación bastante grande en proyectos conjuntos con los Europeos y la NASA. Principalmente ese fue el motivo para utilizar este dispositivo de estado sólido, ya que cuenta con versiones espaciales. El CCD utilizado para esta tesis es de tecnología terrestre, ya que para la etapa de prototipo es mejor realizar todo tipo de pruebas con estos dispositivos, por cuestiones de costos. La resolución del CCD fue seleccionada de acuerdo a la propuesta que existe de tener un arreglo de 2000 x 600 aproximadamente dividida en tres cámaras. Por lo que una resolución de 680 x 500 es muy parecida a la planteada por el Laboratorio de Tecnología Espacial.

Todo el sistema de control esta basado en microprocesadores de gran velocidad, la razón de utilizar estos dispositivos además de que tienen un consumo de energía bajo, tienen la posibilidad de reprogramar su programa fuente, permitiendo así tener una gran versatilidad, sobre todo que es un sistema remoto al cual no se le puede hacer ninguna modificación física una vez que se encuentre en órbita. Los principales cambios que pueden tener los microprocesadores son: tiempo de exposición, transferencia paralela, salida de datos y tiempo de conversión. Los dispositivos empleados son de tecnología HCMOS lo que aseguran un mínimo de consumo, tomando cuenta que este es un parámetro muy importante para el diseño de circuitos espaciales.

La selección realizada de los circuitos que se emplearon para este trabajo (excepto CCD) se llevo de la siguiente manera: Se realizo una investigación de los diferentes circuitos que existen en el mercado (lo mas actual), se llevo acabo un bench mark de cada uno de los dispositivos, donde se tomo cuenta, consumo de corriente y si contaban con versión militar. De esta manera se fueron seleccionando cada uno de los dispositivos. La memoria empleada es de 8 bits, el sistema pretende manejar 8 y 10 bits de resolución. Por cuestiones de tiempo el sistema en este momento solo esta implementado para 8 bits (la memoria de 10 bits no ha sido liberada). En este momento el sistema esta funcionando con una alimentación de 5 Volts, pero el sistema final será da 3.3 Volts todos los dispositivos a excepción del CCD trabajan a ese voltaje.

Durante el desarrollo de esta tesis existieron algunos problemas desde encontrar al distribuidor en México para los componentes, ya que la mayoría de los integrados son recientes y no han sido aun distribuidos en nuestro país. Hasta problemas con tiempo de entrega debido a que la compra de piezas no son en grandes cantidades, por lo que las compañías que representan a las industrias electrónicas, muchas veces no le interesa vender unos cuantos productos. Pero en cuanto a los problemas de electrónica que son los únicos que deberían surgir, se presentaron los siguientes. La etapa de adquisición de datos no fue muy problemática, el acoplar el convertidor analógico digital a la memoria, al

microprocesador y la posibilidad de que una computadora externa tome el bus de datos, fue algo engorroso, pero con diagramas de tiempo, se resolvieron este tipo de problemas. En cuanto al ruido no se presentó de una forma que alterara nuestros resultados. Esta etapa se encuentra implementada en protoboard y funciona perfectamente. Las diferentes pruebas realizadas me permitieron evaluar esta etapa. Como vemos en los resultados, se le introdujeron senoidales de frecuencias conocidas y se digitalizaron, después la información se envió a una PC para ver los resultados, la herramienta utilizada fue un paquete llamado MATLAB, con el cual se observó la senoidal digitalizada, además se le efectuó la transformada rápida de Fourier y de esta manera se conocía la frecuencia de la señal que está en pantalla de la PC, con esto se corroboraba que la señal era de la misma frecuencia a la que se introduce al sistema de adquisición de datos a través de un generador de señales. Lo mismo se hizo con una cámara de vídeo obteniendo resultados satisfactorios. La etapa de adquisición de datos tiene un consumo de 200 mA a 5 volts que está dentro de los parámetros del presupuesto energético del sistema en general, este valor de corriente se va a aumentar de acuerdo al número de memorias que se deseen implementar, las seleccionadas de manufactura Toshiba tienen un consumo de 330 mW por memoria (256K x 16), si se desea tener 100M de memoria se tendría entonces un consumo de 13.20 Watts para el banco de memorias, siendo el banco de memoria lo que más consume, agregando todo el sistema de adquisición de datos (A/D y microcontrolador) y el control del CCD incluyendo al CCD no se llega a los 15 Watts. Para tener el consumo energético total falta agregar la óptica que requiere el sistema, es decir la energía que requieren el o los motores para este sistema, el sistema de óptica no es parte de este trabajo, además que aun las partes involucradas (Laboratorio de tecnología Espacial y la empresa LAVOCHKIN) no han llegado a un acuerdo acerca de la misma. El presupuesto energético que tiene este sistema, cálculos realizados por la compañía rusa LAVOCHKIN es de 40 Watts. La etapa del CCD, fue donde existieron un gran número de problemas, ya que su control requiere de seis señales (IAG1, IAG2, SAG, SRG, RST y ODB),

deben estar perfectamente sincronizadas, es decir cada una de las señales son requeridas en diferentes tiempos (integración, transferencia y salida), por lo que se debe seguir perfectamente la secuencia que maneja el fabricante. El microprocesador facilitó de esta operación ya que en estos dispositivos se puede llevar un control perfecto de cada una de las señales. El problema fue que debido a la velocidad de transferencia de los datos hasta 12 Mhz. La fuente de 5 volts se vio alterada por una señal de ruido, lo que provocaba que el microprocesador comenzara a perderse, provocando un gran flujo de corriente en la fuente de 10 volts. Esto debido a que las señales provenientes del microprocesador requieren de un buffer para pasar de un nivel TTL a un nivel de 10 Volts que son los requeridos por el CCD, de tal forma que el microprocesador al perderse debido al ruido, comienza a enviar una secuencia errónea provocando que el CCD trabaje en forma incorrecta y demandando de los buffer gran cantidad de corriente. Este problema se presenta unos segundos después de que el sistema esta funcionando perfectamente, esto se sabe ya que la salida del sistema desarrollado fue comparado con una cámara que cuenta con el mismo dispositivo acoplado por carga que fue prestada a el Laboratorio de Tecnología Espacial por Texas Instruments. Esta cámara es muy similar a la propuesta que se esta presentando a diferencia de que el sistema propuesto utiliza microprocesadores, en lugar de Arreglos lógicos programables y además el sistema planteado cuenta con una etapa de adquisición de datos. La cámara fue de gran utilidad para comparar cada unas de las señales, de esta manera se facilitó la implementación del sistema. Las cinco señales requeridas por el CCD (IAG1, IAG2, SAG, SRG, RST Y ODB) se compararon con las generadas por la cámara, se obtuvo buenos resultados, asegurando así que la secuencia estaba correcta. La salida del sistema planteado es similar al de la cámara, el problema es que el ruido no permite tenerla funcionando mucho tiempo. La solución a este problema fue pasar el prototipo a Impreso, de esta manera se evita el ruido que genera un protoboard. En relación a la digitalización se tomaron en cuenta el doble muestreo el cual permite tener un margen de error menor, el método nos indica que de acuerdo a

la señal de (RST), se debe tomar una muestra, es decir digitalizar la señal y almacenarla en memoria, antes y después de el pulso de reset (RST). De esta forma se garantiza una imagen con menor ruido.

El utilizar microprocesadores como alternativa para control, nos permite tener un mejor manejo del sistema, además el sistema propuesto cuenta con la posibilidad de ser totalmente programable, es decir la computadora principal, puede en cualquier momento cambiar su programación, además el circuito cuenta con un sistema de apagado el cual permite tener un consumo nulo de corriente, cuando el sistema no esta en operación. El sistema es totalmente autónomo y no requiere de una computadora principal, para realizar sus funciones, a excepción de el encendido. El sistema tiene la capacidad de enviar serialmente la información almacenada en memoria a una línea que puede estar conectada a un transmisor, y así ser enviada a una estación a tierra sin que la computadora tenga que hacer esta operación. Además cuenta con el bus de datos compartido, es decir el CPU principal puede ir a tomar los datos del banco de memoria, si se requiere en un momento dado. Todo esto hace que el sistema sea versátil, en el procesamiento de datos. En cuanto al consumo como ya se observo, se utilizo el mínimo de componentes, además de tecnología HCMOS, el cual permite tener bajos consumos. El nivel de voltaje planeado es de 3.3 volts, de esta manera se optimiza aun más el consumo energético. Los microprocesadores cuentan con sus sistemas internos guardianes (watch dog) el cual permite estar monitoreando al sistema en cada momento.

En este momento se esta llevando acabo la construcción del circuito impreso, cabe señalar que se siguieron todas las normas requeridas para la construcción de un circuito digital, líneas a 45 grados, pistas verticales en una cara y horizontales en otra además de un gran plano de tierra para evitar ruido y capacitancias parásitas, el impreso cuenta también con capacitores de desacoplo.

En este momento se esta tratando de fabricar el impreso, solo que existen algunos problemas para su realización ya que los proveedores que se han

contactado no manejar la versión de ORCAD en el cual fue hecho (versión 7.1), por lo que se está tratando de trasladarlo a otras versiones para ver si el proveedor puede realizar el impreso.

El proyecto de la cámara en base a un dispositivo acoplado por carga que se llevo acabo, esta en etapa experimental (prototipo), pero la investigación realizada, permite tener un paso para el diseño final, todavía falta mucho por hacer, el acoplar el sistema de óptica, manejar las tres cámaras etc. Pero parte de la investigación, se ha desarrollado a lo largo de este trabajo, extrapolar el sistema a un sistema de tres cámaras, y aumentar la capacidad de almacenamiento de datos es viable, ya que el sistema fue pensado para tener una arquitectura de tal envergadura. Por lo que en lo personal creo que el proyecto ha ayudado, en algo al programa de investigación y desarrollo espacial de la U.N.A.M. Todavía hay que seguir trabajando pero creo que se ha dado un pequeño paso.

BIBLIOGRAFIA

1) FUNDAMENTOS DE TELEDETECCIÓN ESPACIAL

EMILIO CHUVIECO

RIALP PRIMERA EDICIÓN 1990.

2) SATELLITE MONITORING OF THE EARTH

KARL-HEINZ SZEKIELDA

WILEY 1988.

3) LA PERCEPCIÓN REMOTA: NUESTROS OJOS DESDE EL ESPACIO

JORGE LIRA

FONDO DE CULTURA ECONOMICA PRIMERA EDICIÓN 1987.

4) A GUIDE TO REMOTE SENSING INTERPRETING IMAGES OF THE EARTH

S.A DRURY

OXFORD UNIVERSITY 1990.

5) INTRODUCTION TO ENVIRONMENTAL REMOTE SENSING.

ERIC C. BARRETT, LEONARD F. CURTIS.

CHAPMAN & HALL TERCERA EDICIÓN 1992.

6) LA EXPLORACIÓN DE LA TIERRA DESDE EL ESPACIO.

JON ERICKSON

MC GRAW HILL 1992.

7) SISTEMA DE ADQUISICIÓN DE INFORMACIÓN ESPECTROFOTOMETRIA
BASADO EN UN DETECTOR DE ESTADO SOLIDO INTENSIFICADO.

BERTHA ESPERANZA CARRASCO LICEA
FACULTAD DE CIENCIAS 1988.

8) DATA SHEET TEXAS INSTRUMENTS

CCD TC237

TEXAS INSTRUMENTS 1997.

9) DATA SHEET TEXAS INSTRUMENTS

DRIVER TC255

TEXAS INSTRUMENTS 1997.

10) DATA SHEET BURR-BROWN

CONVERTIDOR ANALOGICO DIGITAL ADS901

BURR-BROWN 1997

11) ENHANCED RISC MICROCONTROLLER DATA BOOK

ATMEL

MAYO DE 1997

12) COOK BOOK THE CCD

USA

1980

13) LOW LIGHT LEVEL DETECTORS IN ASTRONOMY

ECCLES, M.J SLIM M AND TRITTON

ENGLAND 1983.

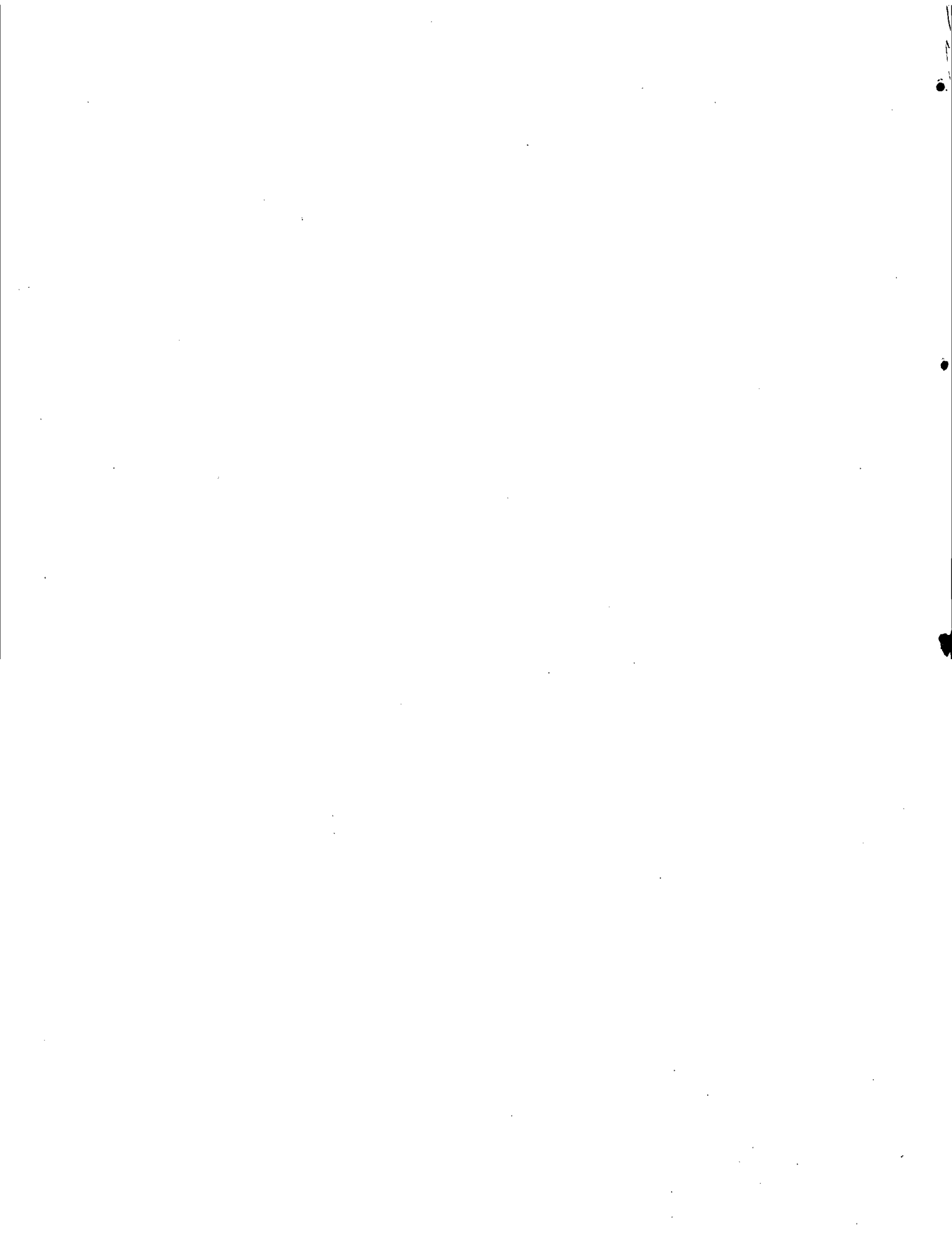
14) CCD IMAGING TECHNICAL NOTES

EEV

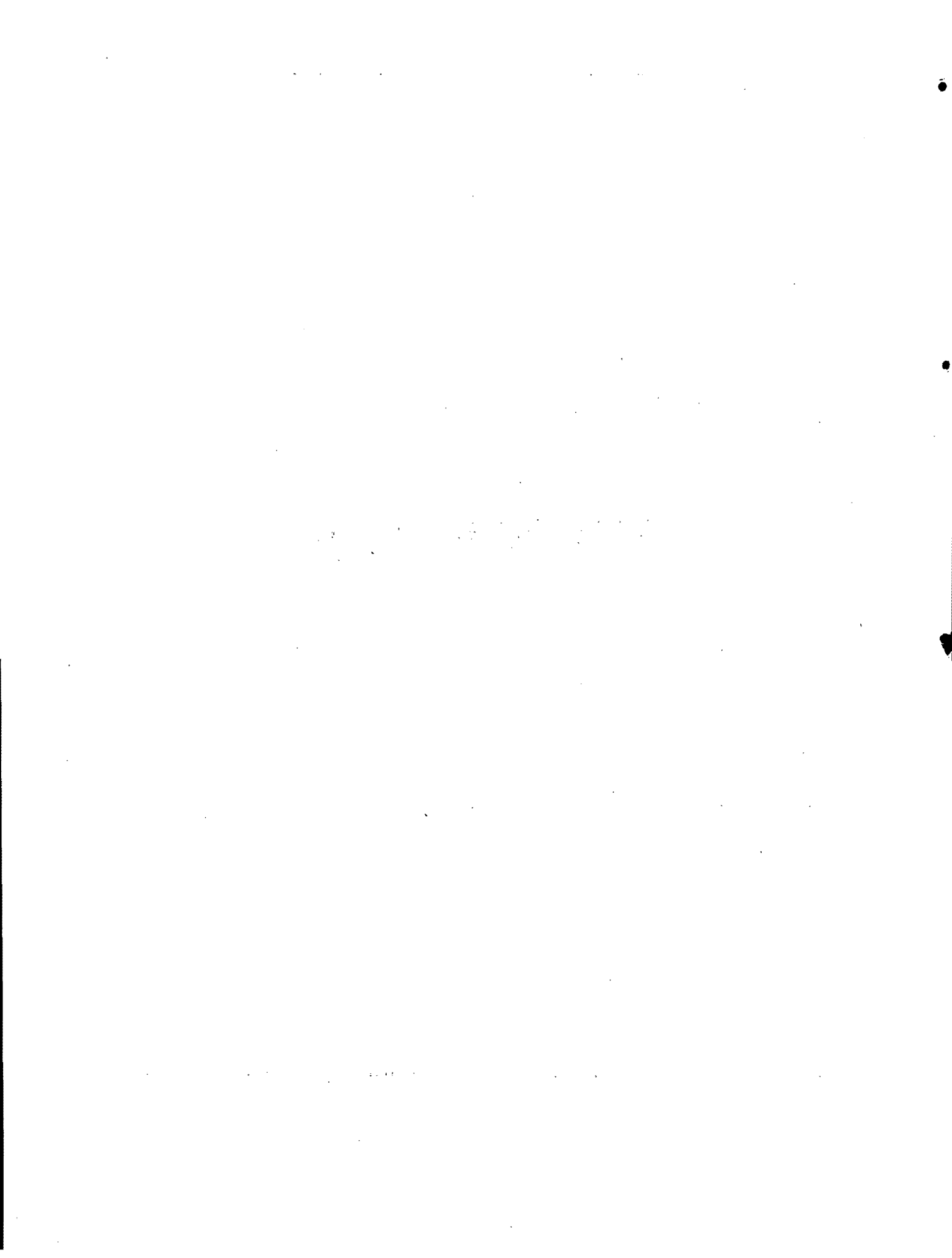
ENGLAND 1983.

15) DATA SHEET TOSHIBA

MEMORIA TC55V16256J/FT



APENDICE A



DOBLE MUESTREO CORRELACIONADO (CDS).

Para reducir la cantidad de ruido de la salida del CCD, especialmente el ruido producido por la señal de reset, investigadores han encontrado técnicas en el procesamiento de señales conocida como doble muestreo correlacionado (CDS). La idea principal es muestrear dos veces la salida, una vez después de la señal de reset y otra después de que la carga ha sido enviada a el transistor de salida sustrayendo ambas muestras, esto efectivamente elimina el ruido del reset ya que el ruido permanece constante después de que el transistor del reset se apaga por lo tanto va ha estar presente en ambas muestras y se pueda entonces realizar la sustracción. El CDS también reduce cualquier ruido de baja frecuencia el cual esta correlacionado entre las dos muestras y de este modo se reduce significativamente el ruido del transistor de salida $1/f$.

ESPECTRO DEL RUIDO DE ENTRADA

Con el ruido del reset eliminado, la contribución mas significativa de ruido en la salida del CCD es el ruido intrínseco de el transistor de salida. Este ruido puede generalmente ser modelado como una combinación de términos con ruido y $1/f$ de ruido. El espectro de densidad de potencia del ruido esta dada por:

$$|N(f)^2| = N_w^2 \left(1 + \frac{f_0}{f} \right)$$

ECUACIÓN 1

donde

N_w es el valor rms del nivel de ruido blanco.

f_0 es la frecuencia a la cual el ruido blanco y el ruido del transistor de salida $1/f$ ruido son iguales.

Típicamente el valor de f_0 es alrededor de 10 a 100 Khz. En la figura 1 se muestra una gráfica de la potencia del ruido como una función de la frecuencia, con

$$N_w^2 = 5nV^2 / \text{Hz} \quad \text{y} \quad f_0 = 50 \text{kHz}$$

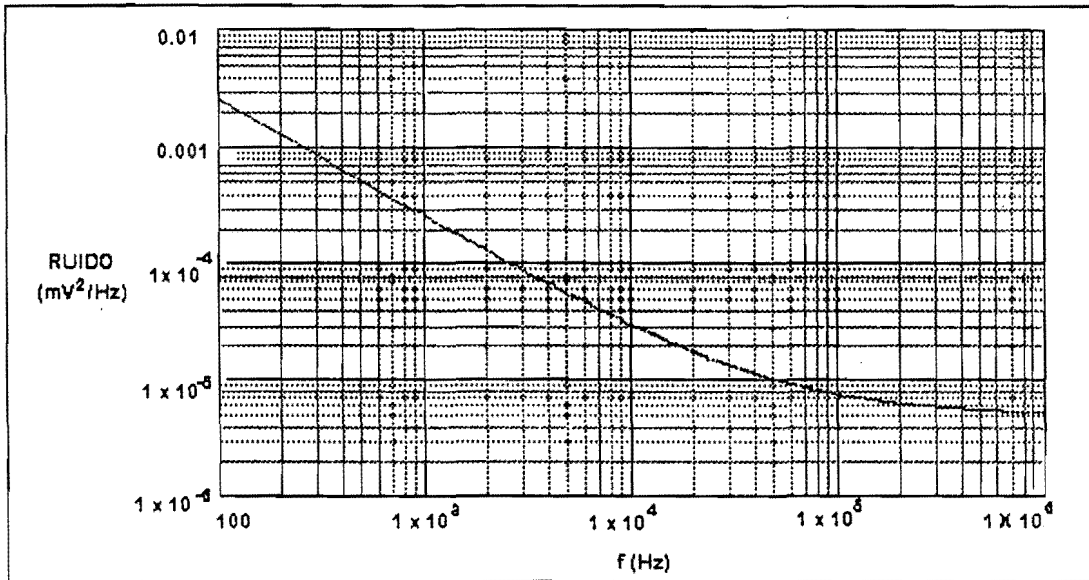


FIGURA 1 ESPECTRO DE POTENCIA DEL RUIDO DE UN TRANSISTOR DE SALIDA DE UN CCD.

MUESTRA Y REFERENCIA

Un proceso CDS produce una señal de ruido de salida, $N_{\text{CDS}}(t)$ igual a:

$$N_{\text{CDS}}(t) = N(t) - N(t - T_s)$$

ECUACIÓN 2

donde $N(t)$ es la señal de ruido de entrada y T_s es el tiempo entre muestras. La transformada de Fourier de N_{CDS} es:

$$|N_{\text{CDS}}(f)|^2 = |N(f)|^2 (1 - e^{-j2\pi f T_s})$$

ECUACIÓN 3

donde $N(f)$ es la transformada de Fourier de el ruido de entrada. La raíz cuadrada de valor de la magnitud de esta cantidad es:

$$|N_{CDS}(f)|^2 = |N(f)|^2 4(\text{seno}^2(pfT_s))$$

ECUACIÓN 4

De la ecuación anterior podemos ver que la función de transferencia de el proceso de CDS es cero para DC y tiene un máximo en los múltiplos impares de la mitad de la frecuencia de muestreo $1/T_s$. Usualmente un filtro paso bajas es colocado antes de el proceso de doble muestreo, el cual corta a la salida el máximo valor y la función de transferencia total viene a un filtro paso banda centrado alrededor de $f=1/(2T_s)$. Si la frecuencia de corte de el prefiltro es f_c entonces tenemos:

$$|N_{CDS}(f)|^2 = |N(f)|^2 |H_{CDS}(f)|^2 = |N(f)|^2 \frac{4\text{seno}^2(pfT_s)}{1 + \frac{f}{f_c}}$$

ECUACIÓN 5

En la siguiente figura 2 se puede ver la función de transferencia contra frecuencia (normalizando a $1/(T_s)$ con f_c igual a $1/T_s$).

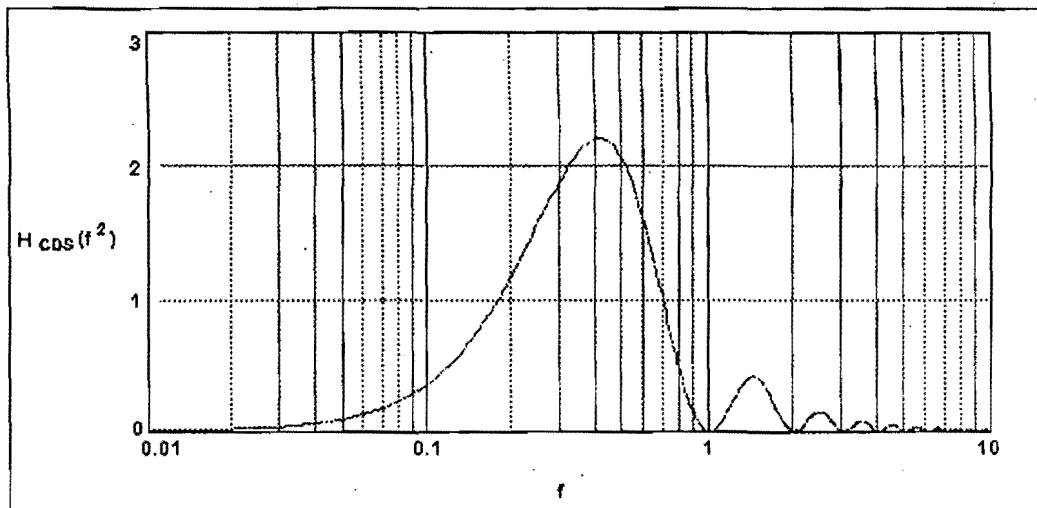


FIGURA 2 FUNCIÓN DE TRANSFERENCIA DE UN PROCESO NIVEL Y MUESTRA

Para encontrar el total del ruido en la salida esta función puede ser multiplicada por el espectro del ruido de entrada e integrar sobre la frecuencia. Esto se puede hacer analíticamente para el caso con una entrada del ruido blanco, $|N(f)|^2 = N_w^2$. En este caso el ruido de salida es:

$$V_N = \int_0^{\infty} N_w^2 \frac{4 \text{seno}^2(pfTs)}{1 + \frac{f^2}{f_c^2}} = N_w [pf_c(1 - e^{-22pf_cTs})]^{1/2}$$

ECUACIÓN 6

De la ecuación anterior vemos que si incrementamos T_s y la muestras vienen incrementándose sin correlación, el ruido a la salida crece. De hecho, para T_s grandes el ruido de salida viene dado por la raíz cuadrada de dos veces el ruido en la entrada. El proceso de CDS actualmente incrementa el ruido. Sin embargo, f_c es cambiada por T_s así que esto es siempre igual a $1/T_s$, el ruido en la salida se decrementa conforme T_s es incrementado. Esto es porque f_c se decrementa y el prefiltro rechaza más el ruido producido por altas frecuencias.

Esto aparece de la ecuación seis que el ruido puede hacerse pequeño arbitrariamente si decrementamos T_s sin embargo, la señal de carga a través del proceso se decrementa al mismo tiempo. La salida de el metodo muestra y referencia (en voltaje) en respuesta a una entrada de vídeo V_{in} es:

$$V_s = V_{in}(1 + e^{-2pf_cTs})$$

ECUACIÓN 7

así que la variación señal a ruido (SNR) esta dada por:

$$SNR = \frac{V_s}{V_N} = \frac{V_{in}(1 - e^{-2pf_cTs})}{N_w(pf_c)^{1/2}}$$

ECUACIÓN 8

de la ecuación anterior, se puede ver que se incrementa la señal a ruido (SNR) con el tiempo de muestreo.

Un caso más real es si se incluye el ruido $1/f$, aunque en este caso debe hacerse numéricamente. La figura 3 muestra el efecto de variación del periodo de muestreo T_s y la salida de frecuencia del correspondiente prefiltro ($f_c=1/T_s$) así que la ganancia es constante. La gráfica muestra el ruido de salida como una función de T_s para una espectro de ruido como el de la figura 1 y para el primero y segundo orden del prefiltro. El mejor desempeño del ruido es alcanzar la ganancia con el periodo más grande.

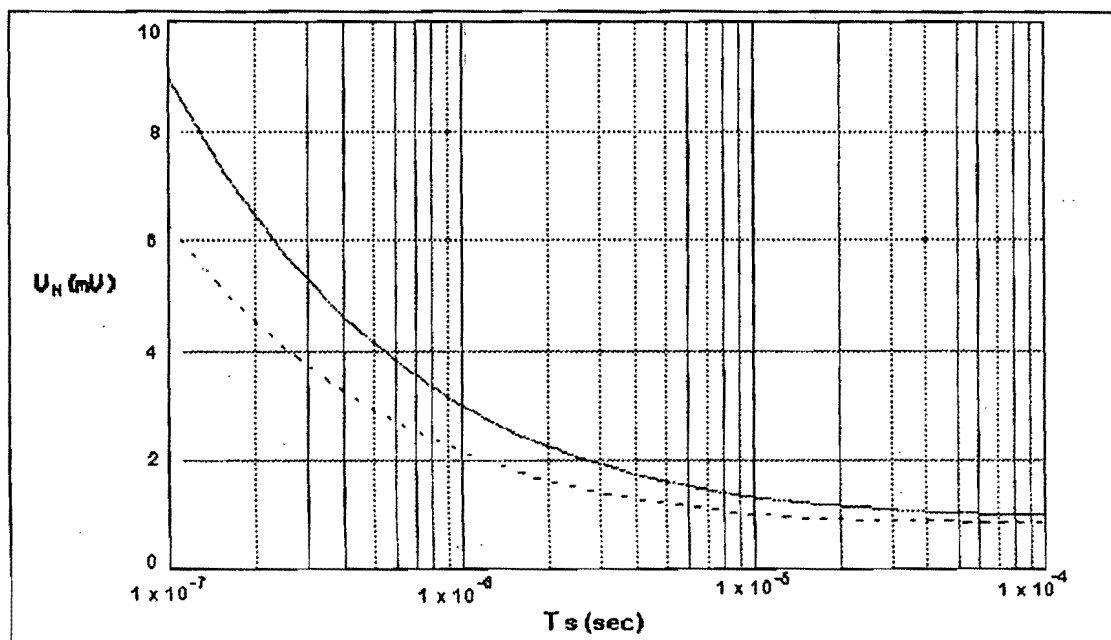


FIGURA 3 RUIDO CONTRA PERIODO DE MUESTRO PARA UN PROCESO NIVEL Y MUESTRA. (LA LINEA CONTINUA ES UTILIZANDO UN FILTRO DE PRIMER ORDEN, LA DE LINEA DISCONTINUA PARA UN FILTRO DE SEGUNDO ORDEN).

En el caso donde f_c es colocado, por ejemplo si varios tipos de reloj son deseados por el mismo proceso y esto es impracticable para cambiar el prefiltro de cada uno, los resultados serán diferentes. La figura 4 muestra el ruido efectivo a la salida cuando el periodo de muestreo es variado mientras se guarda f_c . Para

esta gráfica, el ruido total fue dividido por la ganancia de la señal (ecuación 7), puesto que la constante no es tan grande, dando una figura de ruido "efectiva". Los resultados se muestran para los mismos parámetros de la figura 3, excepto que f_c es colocado a 0.5 Mhz.

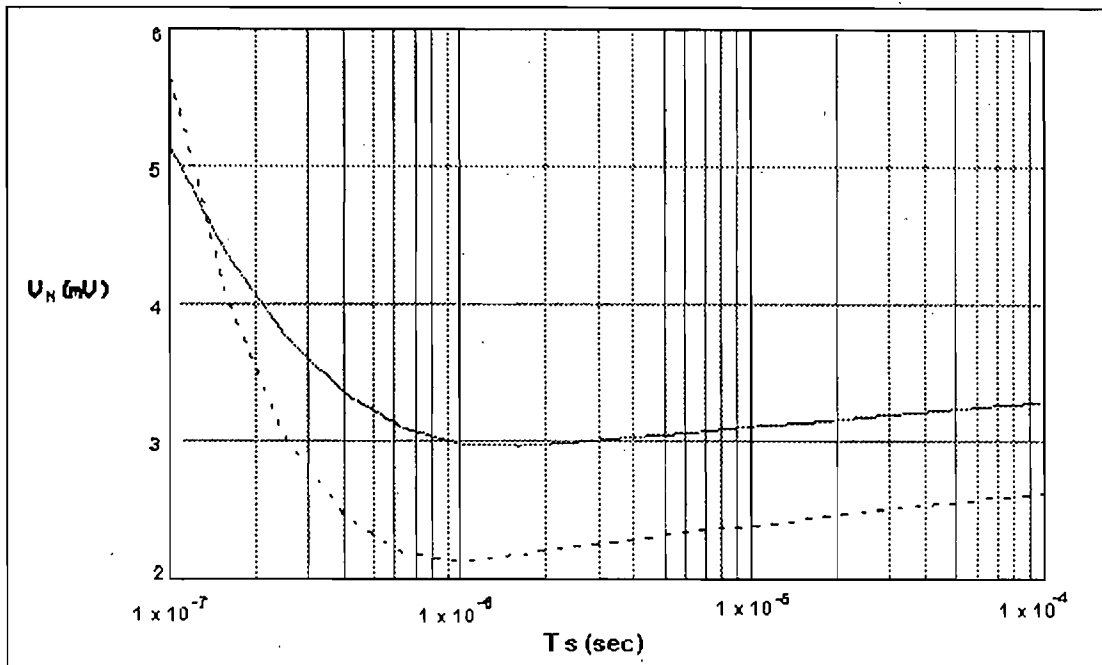


FIGURA 4 RUIDO "EFECTIVO" CONTRA PERIODO DE MUESTREO PARA UN PROCESO NIVEL Y MUESTRA CON UN PREFILTRO INSTALADO. (LA LINEA CONTINUA ES PARA UN FILTRO DE SEGUNDO ORDEN, LA LINEA DISCONTINUA PARA UN FILTRO DE SEGUNDO ORDEN).

De la figura 4 observamos que el ruido es más bajo para frecuencias de muestreo alrededor de dos veces la frecuencia de corte de el prefiltro. A una frecuencia de muestreo alta (periodo de muestreos cortos) se incrementa el ruido efectivo porque la ganancia de la señal se decrementa. A frecuencias de muestro bajas (grandes periodos de muestreo) el ruido se incrementa porque mucho de el ruido fluctuante es acoplado a través de el proceso DCS. Esto debe hacer notar que el cambio en la ganancia afectara las partes subsecuentes de la cadena de señales del CCD, tal como la conversión analógica digital y esto debe tomarse en cuenta cuando el periodo de muestreo se modifica. En particular, si la ganancia esta

dada por señales muy bajas estas serán susceptibles al ruido sumadas al proceso y a los circuitos subsecuentes.

MÉTODO DE LA RAMPA DE INTEGRACIÓN DOBLE.

Un método elegante para un mejor desempeño de el proceso CDS que elimina la necesidad de utilizar los filtros paso bajas es el método de la rampa de integración doble (DSI). Después del pulso de reset, la salida del CCD se lleva a la entrada de un integrador donde se carga un capacitor. Cuando la señal de carga es dejada por el transistor de salida, la señal de salida de el CCD es invertida y llevada al mismo integrador donde se esta descargando el capacitor por la misma cantidad de tiempo. Después de la segunda integración, la salida del integrador es proporcional a la diferencia entre el reset y los niveles de la señal. ver figura 5.

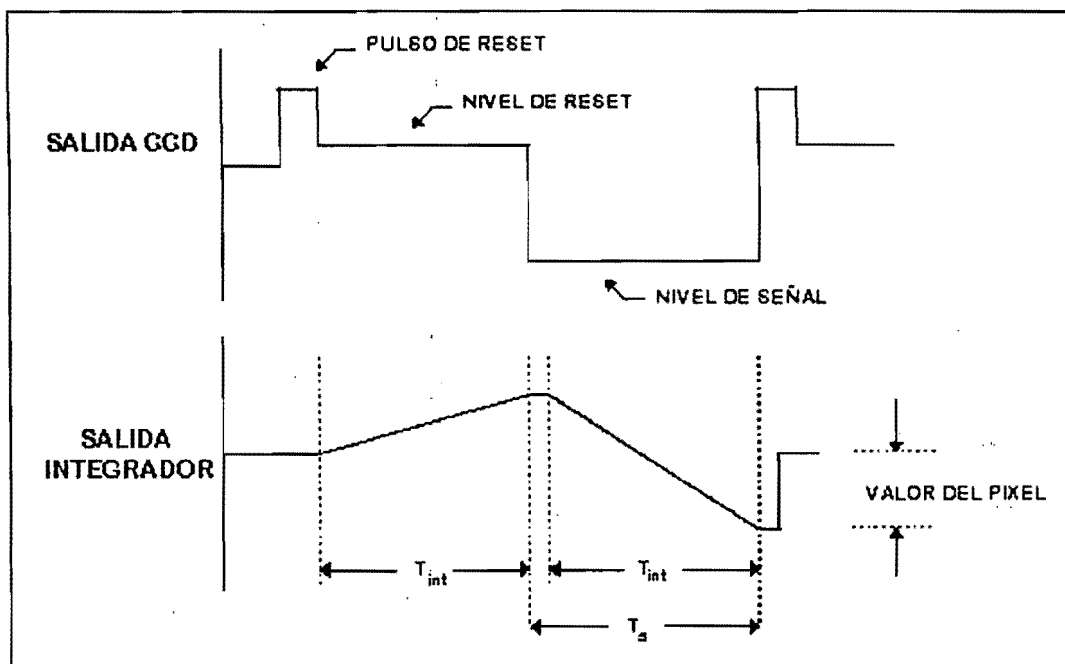


FIGURA 5 DIAGRAMA DE TIEMPOS PARA LA RAMPA DE INTEGRACIÓN DOBLE.

Si la constante de tiempo de integración es t_{int} y el periodo de integración es T_{int} , la función de transferencia de la integración es:

$$H_{int}(f) = \frac{1 - e^{-j2\pi f t_{int}}}{j2\pi f t_{int}}$$

ECUACIÓN 9

El denominador de H_{int} es la transformada de Fourier de la función de integración:

$$I(t) = \int_{-\infty}^t f(t_\phi) dt_\phi \quad \frac{F(j\omega)}{j\omega}$$

ECUACIÓN 10

Sin embargo, esta transformada es válida solo para integración de menos infinito. Puesto que la integración es en cada ciclo de reset, esto es efectiva solo si la integración va desde cero hasta T_{int} . Tomando en cuenta lo anterior se debe sustraer la integración de menos infinito a cero.

$$\int_0^{T_{int}} f(t_\phi) dt_\phi = \int_{-\infty}^{T_{int}} f(t_\phi) dt_\phi - \int_{-\infty}^0 f(t_\phi) dt_\phi = I(T_{int}) - I(\Phi)$$

ECUACIÓN 11

Esta sustracción introduce un termino como en la ecuación 3 y este termino aparece en el numerador de H_{int} . Para obtener la función de transferencia total H_{DSI} , se le debe aumentar otro termino. Este segundo termino es diferente debido a la sustracción de la integración del reset de la señal de integración. Por lo que tenemos:

$$H_{DSI}(f) = \frac{(1 - e^{-j2\pi f t_{int}})(1 - e^{j2\pi f t_{int}})}{j2\pi f t_{int}}$$

ECUACIÓN 12

El cuadrado de la magnitud de la salida del ruido de el procesador DSI será:

$$|N_{DSI}(f)|^2 = |N(f)|^2 |H_{DSI}(f)|^2 = |N(f)|^2 \frac{16 \text{seno}^2(pfT_{int}) \text{seno}^2(\text{seno}^2(pfT_s))}{(2pft_{int})^2}$$

ECUACIÓN 13

La salida de la rampa de integración doble (en voltaje) en respuesta para un paso de entrada de vídeo de V_{in} es:

$$V_s = V_{in} \frac{T_{int}}{t_{int}}$$

ECUACIÓN 14

No muy frecuente, T_{int} es igual a T_s (i.e el reset y los periodos de integración de la señal son iguales) y no existe una pausa entre ellos. En este caso la transformada de Fourier es:

$$|H_{DSI}(f)|^2 = \frac{4 \text{seno}^4(pfT_s)}{(pft_{int})^2}$$

ECUACIÓN 15

Esta función es graficada en la figura 6, con la frecuencia normalizada a $1/T_s$ y

$T_{int} = T_s$

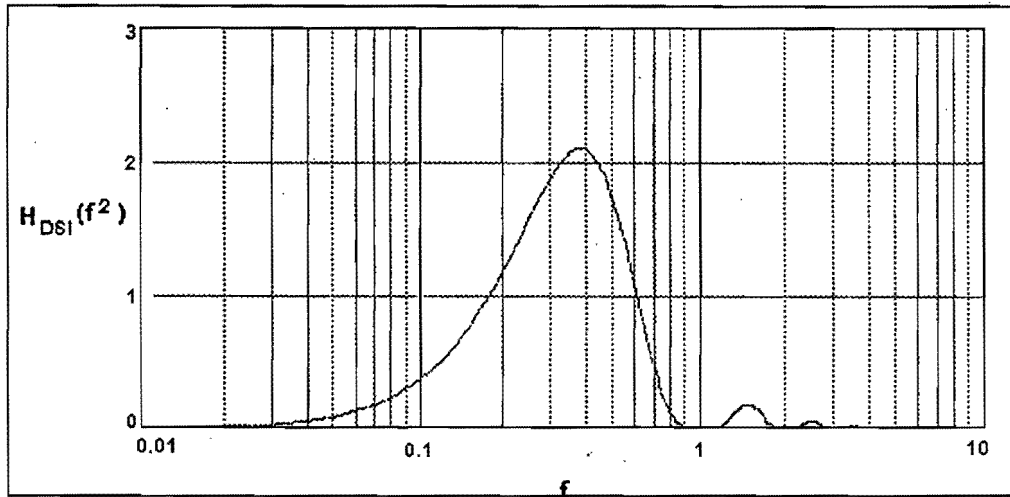


FIGURA 6 FUNCIÓN DE TRANSFERENCIA PARA LA RAMPA DE INTEGRACIÓN DOBLE.

El total de ruido en la salida de el proceso DSI (en voltaje rms) se obtiene por la integración la densidad espectral del ruido de entrada $|N(f)|^2$ en V^2/Hz con la función de transferencia H_{DSI} :

$$V_N = 2 \int_0^{\infty} |N(f)|^2 \frac{\text{seno}^4(pfT_s)}{(pf_{int})^2} df$$

ECUACIÓN 16

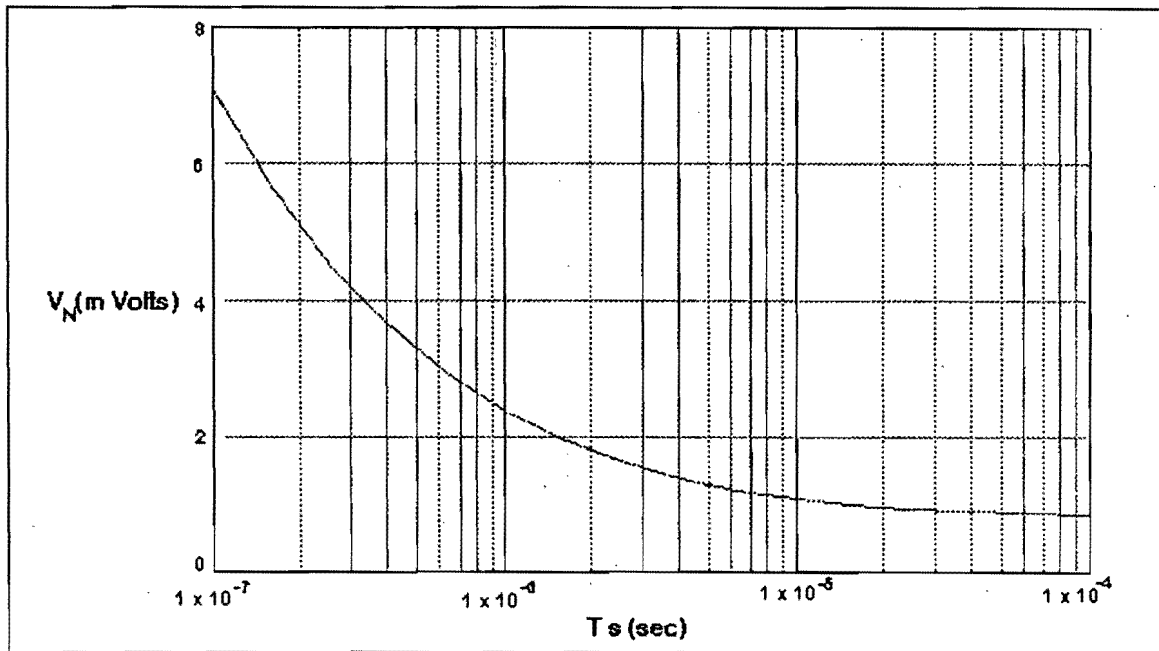


FIGURA 7 RUIDO CONTRA PERIODO DE MUESTREO PARA LA RAMPA DE INTEGRACIÓN DOBLE.

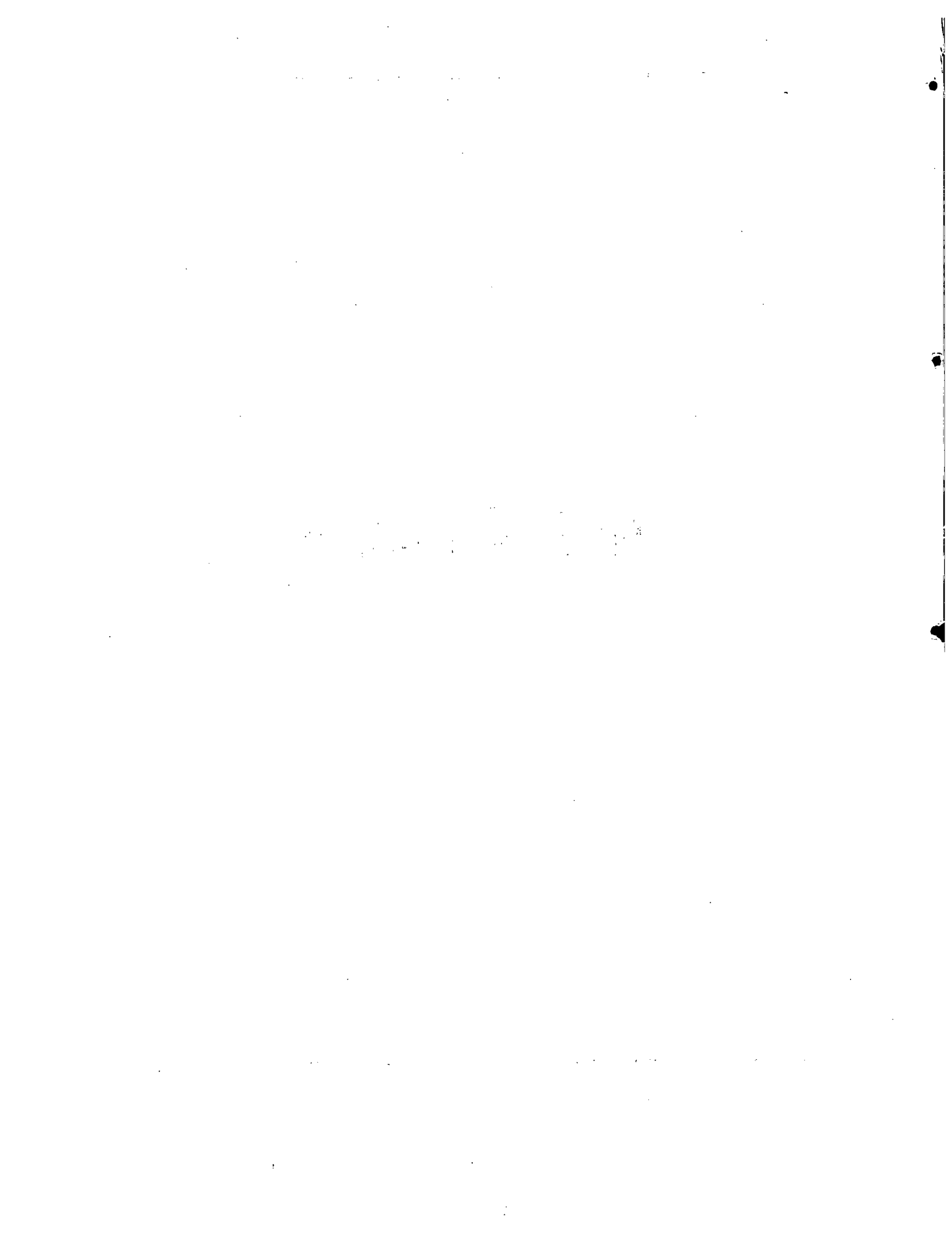
en la figura 7 observamos el efecto de la variación del periodo de muestreo T_s y la correspondiente constante de integración ($t_{int}=T_s$) así que la ganancia es constante. En la gráfica se ve el ruido de salida como una función de T_s para un espectro de ruido de entrada como en la figura 1. Una vez más el ruido mejora con periodos de muestras mas grandes. Se debe recordar que el tiempo requerido para la lectura de un pixel es dos veces el periodo de muestreo por la integración del reset. Con esto en la mente, nosotros podemos ver que existe un mejor desempeño de el ruido de segundo orden con el proceso de rampa y muestreo sobre el proceso de DSI para una entrega de razón de salida. El proceso de rampa y muestreo de primer orden es ligeramente el 10% mejor en periodos de muestras cortas ($T_s < 30$ mseg) y ligeramente peor en periodos largos. Si tomamos la función de transferencia de la ecuación 15 y la dividimos por la raíz cuadrada de la ganancia ecuación 14. (asumiendo que $T_{int}=T_s$), obtenemos:

$$\frac{|H_{DSI}(f)|^2}{\frac{T_s}{t_{int}}} = \frac{4 \text{seno}^4(pfT_s)}{(pfT_s)^2}$$

ECUACIÓN 17

de lo anterior ecuación observamos, que el ruido "efectivo" es el mismo que el caso donde dejamos la ganancia constante haciendo $t_{int}=T_s$. sin embargo, se debe tomar en cuenta el efecto de la variación en la ganancia la cual estará en el reset de la cadena de la señal.

APENDICE B



```

*****
*****
**  PROGRAMA PARA EL CONTROL DEL CCD
*****
*****

```

```

.equ PORTB = $18
.equ DDRB = $17
.equ PINB = $16

```

```

.equ PORTD = $12
.equ DDRD = $11
.equ PIND = $10

```

```

ldi r16,$7f
out DDRD,r16 ;CONFIGURO EL PUERTO D DE SALIDA

```

```

ldi r16,$01 ;VOLTAJE DE 15.2 V
out PORTD,r16

```

```

ldi r16,$ff ;CONFIGURO EL PUERTO B DE SALIDA
out DDRB,r16

```

```

; EL REGISTRO r16 ES PARA DATOS DEL PUERTO A (COMODIN)

```

```

INIT: ldi r16,$00 ;INICIALIZO PUERTO B CON CEROS
out PORTB,r16

```

```

ldi r17,$f5 ; CONFIGURO LOS REGISTROS
ldi r18,$f6 ; PARA LOS CONTADORES
ldi r19,$ae
ldi r20,$ff
ldi r24,$f7 ; PARA EL CICLO DE 250 f7
ldi r25,$7f ; PARA LOS DOS PULSOS
ldi r26,$24

```

```

; EXPLICACION DE CADA UNA DE LAS SEÑALES

```

```

; PORTB0 IAG1
; PORTB1 IAG2
; PORTB2 SAG

```



```
: PORTB3 SRG
: PORTB4 RST
: PORTB5 ODB1
: PORTB6 ODB2
```

```
mov r22,r20
ET1: ldi r16,$36
out PORTB,r16
nop
nop
nop
nop
```

```
ldi r16,$08
out PORTB,r16
dec r22
cpi r22,$00
brne ET1
```

```
mov r22,r17
ET2: ldi r16,$36
out PORTB,r16
nop
nop
nop
nop
```

```
ldi r16,$08
out PORTB,r16
dec r22
cpi r22,$00
brne ET2
```

```
ldi r16,$00
out PORTB,r16
```

```
ldi r16,$01 ;VOLTAJE DE 15.2 V
out PORTD,r16
```

```
: FIN DEL CAMPO DOS FIN DE TRANSFERENCIA PARALELA
:*****
```

```
A0: ldi r16,$ff
A1: dec r16
```

cpi r16,\$00
brne A1

dec r26
cpi r26,\$00
brne A0

rjmp INIT ;CAMBIE INIT

; RUTINA CERO PULSOS SRG Y SAG (2 DE CADA UNO)

RUT0: nop
ldi r25,\$7f

ldi r16,\$08
out PORTB,r16

RUT0A: dec r25
cpi r25,\$00
brne RUT0A

ldi r25,\$7F

ldi r16,\$10
out PORTB,r16

RUT0B: dec r25
cpi r25,\$00
brne RUT0B

ldi r25,\$7F

ldi r16,\$08
out PORTB,r16

RUT0C: dec r25
cpi r25,\$00
brne RUT0C

ldi r25,\$7F

ldi r16,\$10
out PORTB,r16

```
RUT0D: dec r25
      cpi r25,$00
      brne RUT0D
```

```
      ldi r25,$7F
```

```
      ldi r16,$00
      out PORTB,r16
```

```
RUT0E: dec r25
      cpi r25,$00
      brne RUT0E
```

```
      ret
```

```
.....
```

```
.....
```

```
;  
; RUTINA UNO  
; 684 PULSOS PULSOS SRG Y RST.  
;
```

```
RUT1: nop
      mov r22,r20
```

```
ET0: ldi r16,$30
      out PORTB,r16
      dec r22
      nop
```

```
      ldi r16,$00
      out PORTB,r16
```

```
      cpi r22,$00
      brne ET0
```

```
      mov r22,r20
```

```
ET0B: ldi r16,$30
      out PORTB,r16
      dec r22
      nop
```

```
      ldi r16,$00
      out PORTB,r16
      nop
```

```
    cpi r22,$00
    brne ET0B
```

```
    mov r22,r19
ET0C: ldi r16,$30
    out PORTB,r16
    dec r22
    nop
```

```
    ldi r16,$00
    out PORTB,r16
```

```
    cpi r22,$0
    brne ET0C
```

```
    ret
```

```
RUT2: nop
    ldi r16,$ff
SA:   dec r16
    cpi r16,$0
    brne SA
```

```
    ret
```

