

87
291



UNIVERSIDAD NACIONAL AUTÓNOMA DE
MÉXICO

FACULTAD DE INGENIERÍA

DESARROLLO E IMPLEMENTACIÓN DE UN
SISTEMA DE INSTRUMENTACIÓN VIRTUAL
PARA EL CONTROL DE LA CÁMARA TRIAXIAL
CÍCLICA DEL INSTITUTO DE INGENIERÍA

T E S I S

QUE PARA OBTENER EL TÍTULO DE :

INGENIERO EN COMPUTACIÓN

P R E S E N T A :

VÍCTOR RANGEL LICEA

DIRECTOR DE TESIS : M. I. LAURO SANTIAGO CRUZ



MÉXICO, D.F.

FEBRERO 1997

TESIS CON
FALLA DE ORIGEN



Universidad Nacional
Autónoma de México

Dirección General de Bibliotecas de la UNAM

Biblioteca Central



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.



AGRADECIMIENTOS

A Dios :

Por permitirme cumplir una de mis más anheladas metas en la vida

A mis padres :

Por su comprensión, apoyo y cariño que siempre me brindaron.

A la Universidad Nacional Autónoma de México :

Por haberme dado la oportunidad no sólo de obtener conocimientos sino la oportunidad de servir a nuestra Patria

A la Facultad de Ingeniería :

Por haberme albergado en sus respetables aulas.

Al Instituto de Ingeniería :

Por haberme dado la oportunidad de realizar el presente trabajo.

De manera muy especial al distinguido Maestro

Leuro Santiago Cruz *Por el apoyo recibido durante la elaboración de este trabajo y por la aportación de sus conocimientos y disponibilidad en todo momento.*

A mis hermanos :

Por su apoyo siempre incondicional.

A mis profesores:

Mi gratitud para ustedes sus enseñanzas y el tomar lo mejor de cada uno ha sido mi formación como profesionista, aprender a respetar y querer a esta noble y maravillosa profesión será siempre mi mejor manera de agradecerles.

Al Maestro en Ing. Rubén Romero :

Por su apoyo en el entendimiento de la tarjeta de adquisición de datos.

Al M. en Ing. Nicolás Zemper Valverde :

Por su interés en el desarrollo del presente trabajo.

Al M. Juan J. Diaz y al Dr. Miguel Romo:

Por su apoyo brindado en la realización de este proyecto.

A mis amigos, familiares y compañeros :

Por su amistad y ayuda en los momentos difíciles.

De manera muy especial a mi novia Adriana :

Por su cariño, apoyo y atención en todo momento.

Y a todos aquellos que ayudaron en la realización del presente trabajo.



ÍNDICE

CAPÍTULO 1 : INTRODUCCIÓN 1

1.1. Planteamiento del proyecto	1
1.2. Cámaras triaxiales cíclicas	2
1.3. Servocontrolador	3
1.4. Proceso de ensayos dinámicos	4

CAPÍTULO 2 : DESCRIPCIÓN DEL HARDWARE DEL SISTEMA SIVTRIAL 7

2.1. Descripción general de un sistema de instrumentación	7
2.2. Características generales de los sistemas de adquisición de datos	12
2.3. Características generales de la tarjeta de adquisición de datos PC-LAB 812 PG	14
2.4. Integración de la tarjeta de adquisición de datos a la computadora	23
2.5. Estructura de Registros y formato de datos de las funciones de la tarjeta PC-LAB 812 PG	36
2.6. Tarjeta de conexiones	45

CAPÍTULO 3 : DISEÑO Y DESARROLLO DEL SISTEMA SIVTRIAL 48

3.1. Hardware	48
3.2. Software	49



CAPÍTULO 4 : OPERACIÓN DEL SISTEMA SIVTRIAL ... 59

4.1. Lenguaje Labview para Windows	59
4.2. Requerimientos mínimos para la instalación del Sistema	59
4.3. Instalación del Sistema	59
4.4. Programas utilizados en el desarrollo del Sistema	61
4.5. Módulos desarrollados para el Sistema	61

CAPÍTULO 5 : INTEGRACIÓN DEL SISTEMA 85

RESULTADOS Y CONCLUSIONES 90

BIBLIOGRAFÍA 92

APÉNDICES 93

A: DATOS CARACTERÍSTICOS

- Tarjeta PC-LAB 812 PG
- Tarjeta de conexiones

B: ENSAYES REALIZADOS

C: FOTOGRAFÍAS DEL SISTEMA

**D: LISTADOS DE LOS PROGRAMAS DESARROLLADOS
PARA EL SISTEMA SIVTRIAL**



CAPÍTULO 1

INTRODUCCIÓN

En la actualidad la mayor parte de las empresas y centros de investigación relacionadas con el control de procesos industriales, ensayos dinámicos, químicos y de alto riesgo, utilizan operadores humanos para manipular y supervisar sofisticados sistemas de control. En este sentido, es necesario desarrollar nuevas técnicas de operación que nos permitan mejorar estos procesos en forma segura y eficiente. El desarrollo de un sistema de control es de gran ayuda en el monitoreo, interpretación y predicción de un gran número de variables que intervienen en el control de procesos dinámicos.

En el Laboratorio de Geotécnica del Instituto de Ingeniería de la UNAM se lleva a cabo el proceso de ensayos dinámicos en suelos. Actualmente los equipos con los que se cuenta para realizarlos son muy antiguos y complicados de manejar y no cuentan con un proceso de análisis que nos permita conocer el comportamiento dinámico de dichos suelos en forma gráfica. En estas circunstancias, se decidió desarrollar un sistema para el control de las tres cámaras triaxiales cíclicas del Instituto de Ingeniería. El sistema para control se desarrollará de tal forma que lleve a cabo las mismas funciones que el sistema anterior, pero con mayor confiabilidad, un menor número de equipos, y mejor presentación; además, contará con un proceso de análisis que nos presenta gráficamente el comportamiento dinámico de los suelos analizados.

En este informe se describe el Sistema SIVTRIAL, desarrollado con base en una cámara triaxial cíclica, el servocontrolador, una computadora personal (PC), la tarjeta de adquisición de datos PCL-812PG, un módulo de acondicionamiento de señales, y el software de desarrollo para instrumentación virtual LABVIEW.

El objetivo que se persigue en este informe es presentar de manera condensada, pero detallada, la forma de operar el equipo, las funciones que se pueden realizar, y la forma de adquirir, procesar, y graficar los datos obtenidos.

Se pretende que este trabajo sirva de referencia a futuros usuarios del equipo, para que se familiaricen con él, y se beneficien con la experiencia adquirida.

1.1. Planteamiento del Proyecto

Los procesos de ensayos dinámicos en suelos, que se realizan actualmente en el Instituto de Ingeniería de la UNAM, se llevan a cabo con cámaras triaxiales cíclicas. Estos ensayos permiten efectuar pruebas para conocer el comportamiento dinámico de suelos de arcillas y arenas, en cualquier región de importancia, como son la Cd. de México, las plataformas petroleras, las presas, las áreas rocosas, y las obras de importancia.

En la figura 1.1, se muestra el diagrama del proceso tradicional de efectuar ensayos dinámicos con las tres cámaras triaxiales cíclicas del Instituto de Ingeniería de la UNAM.

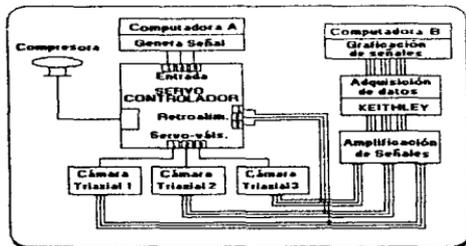


Figura 1.1: Proceso de ensayos dinámicos.

Los elementos de hardware y software que se utilizaron en este proceso son: dos computadoras XT, un servocontrolador SBEL, tres cámaras triaxiales cíclicas, un sistema de adquisición de datos KEITHLEY, un amplificador de señales, una tarjeta para generar funciones modelo Qua Tech, un programa de cómputo (SERVO1H.EXE) para generar señales y un programa (S500.EXE) para graficar señales.

En la computadora A se cuenta con el programa SERVO1H.EXE, mediante este programa se especifican los parámetros para generar la señal eléctrica que actuará sobre el servocontrolador, para excitar a la muestra. Los parámetros son: la forma de onda, la frecuencia, la amplitud (niveles mínimo



y máximo) y duración de la señal de excitación. La señal alimentada al servocontrolador se encarga de enviar o retirar una fuerza al pistón de la cámara triaxial seleccionada, mediante un sistema de inyección-eyeción de aire comprimido.

Como respuesta a la excitación de la cámara triaxial se obtienen, por medio de transductores, las señales eléctricas de: carga, desplazamiento, presión de poro y cambio volumétrico. Estas señales tienen una amplitud del orden de los milivolts y necesitan ser amplificadas, por lo cual son introducidas a una etapa de amplificación. La señal eléctrica de carga se retroalimenta con el servocontrolador, las señales eléctricas de carga, desplazamiento y presión de poro son enviadas al dispositivo de adquisición de datos (KEITHLEY), para después ser presentadas en el monitor de la computadora B, por medio del programa S500 EXE que tiene la capacidad de guardar la información de las señales eléctricas en un archivo de datos.

Dado que el sistema descrito anteriormente se volvió obsoleto y por lo tanto inoperante, se propuso el desarrollo de un nuevo sistema, que sustituirá el uso de las dos computadoras, de por sí obsoletas, el adquisidor de datos, el amplificador, la tarjeta generadora de funciones, y el software para la generación y graficación de señales, SERVO 1H.EXE y S500.EXE respectivamente.

1.2. Cámaras triaxiales cíclicas

Los ensayos triaxiales cíclicos han sido usados desde los años 60's por Seed y Lee¹. En estos ensayos las muestras son inicialmente consolidados en una celda a cierta presión. Como resultado de esta presión, se generan 4 señales diferentes que nos presentan las características del comportamiento dinámico del material de prueba, estas señales son: 1) carga, 2) desplazamiento, 3) presión de poro, y 4) cambio volumétrico, como se ilustra en la figura 1.2.

Así también, las cámaras triaxiales presentan la presión y contrapresión confinante a la cual es sometida el material de prueba. En la figura 1.2, se muestra el diagrama de una cámara triaxial cíclica con sus respectivos componentes.

¹ Díaz Monges, J. J. "Curvas P-Y para pilotes en arcilla". Instituto de Ingeniería, 1995.

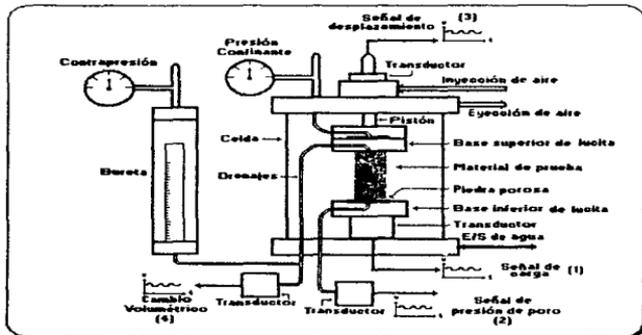


Figura 1.2: Componentes de una Cámara Triaxial Cíclica.

1.3. Servocontrolador

El servocontrolador permite realizar ensayos de esfuerzo o deformación controlada. Dicho equipo puede ser controlado manualmente, lo que permite hacer el contacto con las muestras durante el montaje, e inclusive hacer ensayos estáticos. También puede ser controlado mediante computadora, para lo cual se cuenta con un programa en donde se proporcionan las condiciones del ensayo.

La etapa en la que se realiza el ensayo puede ser de carga constante, de incremento gradual continuo ó de incrementos parciales, seleccionando alguna de las tres formas de onda siguiente: senoidal, triangular o de paso. Por lo regular se utilizan cargas senoidales. A la señal de carga (senoidal, triangular o de paso) se le define la amplitud (niveles mínimo y máximo de carga), la frecuencia y el tiempo de duración. Interiormente el servocontrolador se maneja con voltajes asociados a unidades de carga, y la aplicación de compresiones o extensiones se hace mediante un sistema de inyección-eyección de aire comprimido.

Los elementos principales del servocontrolador son:

- SERVO CONSOLE HX-100 MODEL 604-3
- DIGITAL METER PANEL
- SERVO SYSTEM MODEL 547 (CHANNELS 3)
- AUX. SIGNAL CONDITIONING SYSTEM, SERIES-5 MODEL 300

1.4. Proceso de ensayos dinámicos

Cuando se efectúan los ensayos dinámicos, las muestras de suelos a evaluar se envuelven con mallas de papel poroso de manera que se permita la consolidación tridimensional. Las muestras se protegen con doble malla de papel poroso y se colocan en la cámara vacía, que posteriormente se tapa. Una vez realizado lo anterior se procede a efectuar el contacto entre el pistón de la cámara y la muestra, y se llena de agua dejando un colchón de aire de 1 cm. en la parte superior, que permita absorber deformaciones volumétricas.

La cámara triaxial cuenta con drenaje tanto en la base como en la parte superior, ya que el pistón hace contacto con un cabezal con drenaje y no con la muestra directamente, de manera que se pueden saturar las probetas mediante la circulación de agua (H_2O), siendo posible aplicar contrapresión para aumentar el grado de saturación de las muestras. Posteriormente se realiza la consolidación, inyectando aire a la cámara. La presión de aire inyectada puede controlarse al observar el valor de inyección en un manómetro de carátula, o bien, digitalmente a través de un transductor de presión que registra en un display la presión aplicada.

Los transductores para efectuar la medición de las variables de salida se encuentran previamente calibrados, y las calibraciones, así como los voltajes de alimentación, son revisados antes de cada ensayo. En la cámara triaxial, la presión de poro, la fuerza axial (carga) y la deformación axial son registrados con transductores de presión.

Una vez lograda la consolidación se cierra el drenaje, y se transfiere el control del servocontrolador a la computadora, en la cual se programa el ensayo, generando una señal con las características de forma de onda, frecuencia, amplitud y duración del tiempo de ensayo. Además, en la misma computadora se presentan gráficamente las señales eléctricas generadas en la cámara



triaxial y cuando termina la duración del ensayo se presenta el análisis del comportamiento dinámico del material de prueba.

CAPÍTULO 2

DESCRIPCIÓN DEL HARDWARE DEL SISTEMA SIVTRIAL

2.1. Descripción general de un sistema de instrumentación

La integración o el diseño de un sistema de instrumentación requiere principalmente de los siguientes módulos: transductores o sensores adecuados a la variable a medir, módulos de acondicionamiento de las señales provenientes de los transductores, módulos de multiplexaje, módulos de conversión analógica/digital y digital/analógica, módulos de adquisición y almacenamiento de datos y módulos de comunicaciones.

En la figura 2.1 se presenta un diagrama a bloques que nos muestra las etapas necesarias de un sistema de instrumentación.

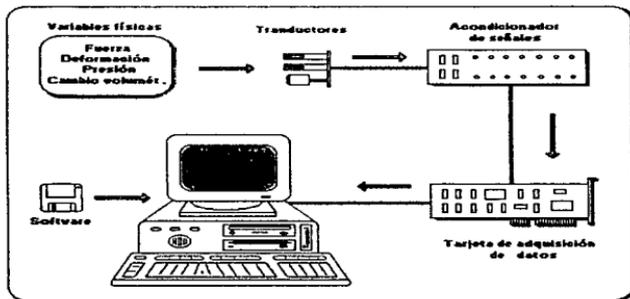


Figura 2.1. Diagrama de bloques de un sistema de instrumentación.



Descripción de los bloques del sistema

De acuerdo con el diagrama anterior, un sistema de instrumentación consta de los siguientes elementos:

- Variables físicas
- Transductores o sensores
- Acondicionadores de señal
- Adquisición de datos
- Computadora personal
- Software

Variables físicas

El sistema de instrumentación mide los fenómenos del mundo real (fuerza, deformación, presión, etc.). Estos fenómenos son sensados por transductores para convertirlos en señales analógicas, principalmente eléctricas, las cuales, son convertidas a señales digitales a través de una tarjeta de adquisición de datos que puede ser interna o externa a la CPU. La computadora guarda y analiza estos datos digitales para interpretar el fenómeno del mundo real como información útil. El mundo real puede ser controlado por dispositivos o equipos que son operados a través de salidas analógicas o digitales generadas por la computadora.

Transductores

Un transductor es un dispositivo que convierte una forma de energía en otra, manteniendo una proporcionalidad entre ellas.

En la mayoría de los sistemas de instrumentación la variable de entrada no es eléctrica, por lo que se emplean los transductores o sensores como el medio por el cual se sensan los fenómenos físicos, a fin de convertirlos en señales eléctricas que sean aceptadas por el sistema de instrumentación. Las señales eléctricas producidas por los sensores son proporcionales al fenómeno que se está monitoreando.



En general, para un sistema de instrumentación, la selección apropiada del transductor es uno de los pasos más importantes para la obtención de resultados adecuados

Algunos factores importantes en la selección de un transductor son los siguientes.

1. Características eléctricas y mecánicas

- a) Parámetros fundamentales. Tipo y rango de medición, sensibilidad, y tipo de excitación si es necesario.
- b) Condiciones físicas. Conexiones eléctricas y/o mecánicas, tipo de montaje y resistencia a la corrosión.

2. Exactitud del transductor

Los parámetros que influyen en la exactitud del transductor y que deben ser tomados en cuenta se anuncian a continuación:

- a) Características del transductor. Efectos de no linealidad, histéresis, respuesta en frecuencia o ancho de banda y resolución.
- b) Condiciones ambientales. Efectos de temperatura, choques térmicos, manejo del dispositivo y vibración.
- c) Compatibilidad con el equipo asociado. Tolerancia de sensibilidad, acoplamiento de impedancias, resistencia de aislamiento.

Acondicionadores de señal

Un acondicionador de señal es un módulo específicamente destinado para proporcionar escalamiento de señales, amplificación, linealización, compensación, filtrado, atenuación, excitación, rechazo de modo común, y en general aislamiento del sistema digital de las señales provenientes del transductor.

El acondicionador de señal adecua las señales generadas por los transductores para ser convertidas en señales digitales mediante el hardware del adquirente de datos.

Una de las funciones más comunes de un acondicionador de señal es la amplificación de la señal proveniente del transductor. Amplificando la señal transducida se incrementa la resolución,



proporcionando una conversión A/D más robusta. Para adquirir la resolución más alta durante la conversión A/D, la señal amplificada debe ser igual a aproximadamente el máximo rango de entrada del convertidor A/D.

Multiplexaje

En sistemas que miden más de una señal es recomendable emplear un sistema de multiplexaje, a fin de aprovechar las etapas posteriores a los módulos de acondicionamiento y que son comunes a las diferentes señales, como son: los convertidores A/D y D/A, los módulos de adquisición, de almacenamiento, de proceso y de comunicaciones. De esta manera el multiplexor permite el acceso de una señal a la vez al sistema de adquisición.

En la selección del multiplexaje se consideran factores como:

- a) El número de canales acorde al número de señales provenientes de los módulos de acoplamiento.
- b) Tipo de señal (analógica o digital).
- c) Señales diferenciales o no diferenciales.

Cuando las señales a adquirir son de DC, el sistema deberá ser diseñado para compensar contra señales no deseables de ruido que se encuentren presentes en la entrada a ser muestreada. El promedio de la señal es frecuentemente una solución a este problema. Al usar esta aproximación, se hace un gran número de mediciones de las señales combinadas dc/ruido y su suma es dividida entre el número de mediciones. La velocidad de muestreo debe ser relativamente baja para minimizar el efecto de señales de ruido aleatorio. Otro método es eliminar el ruido con un filtro pasobajas.

Adquisición de datos

En general, las señales del adquisidor de datos se agrupan en señales de entrada y señales de salida. Cada uno de estos grupos contienen señales analógicas, digitales, y de contadores y temporizadores.



Entradas analógicas (conversión A/D)

La conversión analógica digital es una función que produce una salida digital, directamente proporcional a una señal de entrada analógica, de esta forma, la información puede ser leída digitalmente por una computadora

Los aspectos más importantes en la selección del hardware correspondiente a la conversión A/D son:

- Número de canales de entrada.
- Entradas diferenciales y entradas referidas a tierra (*single-ended*).
- Velocidad de muestreo (muestras por segundo).
- Resolución o número de *bits* suficientes para representar a la señal analógica en forma adecuada y evitar al máximo los errores incurridos por la conversión. A mayor resolución, mayor es el número de divisiones en las que el rango de entrada es dividido y por lo tanto, más pequeña es la variación de tensión detectable (normalmente referidos en *bits* de resolución).
- Rango de entrada (especificando en voltios a plena escala).
- Precisión. El error de escala completa y el error de linealidad debe encontrarse en un rango de 0.1% al 1.0% o menor, de acuerdo a la aplicación que se requiera.
- Codificación. El tipo de codificación debe ser compatible con las etapas posteriores.
- Ruido y no linealidad.

Salidas analógicas (convertidor D/A)

La conversión digital a analógica es una función que convierte la información digital en un voltaje analógico. Esta función permite a la computadora controlar los eventos del mundo real.

Las salidas analógicas pueden controlar directamente equipo en un proceso que es medido por una entrada analógica. Es posible realizar un control de malla cerrada o PID con esta función.

Entradas/Salidas digitales

Las señales digitales son aquellas representadas por un estado alto "on" o un estado bajo "off". Las salidas digitales son comúnmente señales TTL. Aplicaciones comunes de las señales



digitales incluyen el transferir datos binarios a otros instrumentos, controlar cuentas tales como la activación de motores, líneas de control para dispositivos externos, etc.

Contador / temporizador (E/S)

Las señales de contadores y temporizadores son señales digitales en las que el parámetro que se mide es el número de transiciones entre el nivel bajo y el alto o bien su frecuencia. Normalmente los contadores/temporizadores son necesarios cuando las señales cambian a alta velocidad. Se usan para contar las ocurrencias de un evento, para medir el tiempo de pulsos digitales y generar formas de onda rectangulares o trenes de pulsos

Sistema de cómputo

Este bloque tiene por objetivo controlar la adquisición de los datos provenientes del sistema de medición hacia el sistema de procesamiento de datos. Generalmente se integran alrededor de sistemas basados en microprocesadores o microcontroladores. Otra forma de integrar sistemas de adquisición de datos es alrededor de una computadora personal.

2.2. Características generales de los sistemas de adquisición de datos

Uno de los módulos importantes en el desarrollo del presente Sistema es el de adquisición de datos. Mediante este módulo se desean cubrir varias necesidades, por lo que es necesario que el sistema a diseñar presente las siguientes características:

El sistema de adquisición de datos debe tener como funciones principales la conversión digital/análogica y análogica/digital de las señales provenientes del exterior, además, debe comunicarse con una computadora personal PC, para el almacenamiento, presentación y procesamiento de la información adquirida. Así mismo, debe tener acceso a un reloj de tiempo real para registrar la fecha y la hora en que se comienza la toma de lecturas.



Algunos sistemas de adquisición de datos que cuentan con la comunicación con una microcomputadora son basados en microcontroladores, los cuales, para su funcionamiento, involucran el uso de memorias RAM, ROM y lógica de control indispensables para que el sistema realice la función deseada. En este tipo de módulos de adquisición, los datos son transferidos a la microcomputadora a través de un puerto de comunicaciones, siendo éste generalmente el puerto seral.

Las formas estándar de establecer comunicaciones con una microcomputadora es mediante la comunicación paralela, a través de la interfaz tradicional IEEE-488, o mediante la comunicación seral. La interfaz IEEE-488 es un bus de comunicaciones paralelo, que soporta transmisión de datos a alta velocidad entre una computadora equipada con una tarjeta controladora IEEE-488 e instrumentos basados en la interfaz IEEE-488

En el caso de las comunicaciones seriales existen tres formas principales de comunicación, a través de las interfaces: RS-232, RS-422 y el RS-485. La interfaz RS-232 es la más antigua y popular, soporta transmisión de datos entre una computadora y un instrumento a distancias del orden de 15 metros. Las interfaces RS-422 y RS-485 son versiones aumentadas del RS-232 y soportan comunicación con múltiples instrumentos a varias centenas de metros.

Otra forma de realizar la comunicación con una microcomputadora es mediante tarjetas insertables directamente en una ranura de expansión. Esta forma de realizar adquisición de datos es muy factible para la aplicación que se requiere, debido a que se puede hacer uso directo de la memoria y del reloj interno de la microcomputadora, sin tener que incorporar elementos externos.

Actualmente existen en el mercado tarjetas de adquisición de datos que pueden hacer un máximo uso del poder de procesamiento de las computadoras con técnicas de control, basadas en la programación de registros-base y segmentos de memoria.

El módulo de adquisición de datos que se utilizó como base en el desarrollo del presente proyecto es uno comercial, de propósito general; se trata de la tarjeta de adquisición de datos PC-LAB 812 PG de la compañía Advantech Co. El hardware de esta tarjeta incluye componentes de conversión analógica/digital, digital/analógica, entradas y salidas digitales, contadores y temporizadores; además es una tarjeta de alta velocidad, alto desarrollo y multifuncional. Esta tarjeta es directamente insertable en una ranura de expansión de cualquier computadora IBM PC/XT/AT y compatibles, por medio de la cual obtiene comunicación directa con la microcomputadora.



Las especificaciones de *high-end* de esta tarjeta y el soporte completo de *software* de terceros vendedores la hacen ideal para un amplio rango de aplicaciones en la industria y en laboratorios. Estas aplicaciones incluyen adquisición de datos, control de procesos, pruebas de automatización y automatización de procesos.

En la figura 2.2 se muestra un diagrama de bloque del módulo de adquisición de datos, el cual quedará integrado por la tarjeta de adquisición de datos y la computadora. La tarjeta de adquisición de datos será la encargada de muestrear las cuatro señales provenientes de los transductores de carga, desplazamiento, presión de poro y cambio volumétrico, para su conversión a forma digital por medio del convertidor A/D, también se encargará de generar una salida analógica para el control y operación de la cámara triaxial. La computadora será la encargada de interactuar con el operador del sistema, procesar la información que se obtiene de los transductores y almacenar la información en forma permanente, al mismo tiempo que llevará a cabo el manejo y organización de la misma.

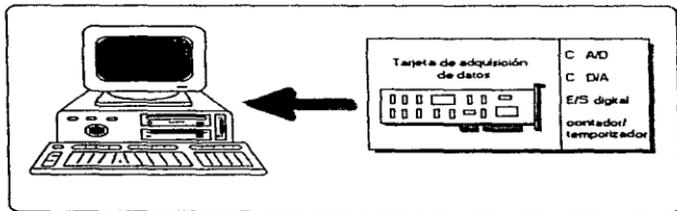


Figura 2.2. Diagrama de bloques del módulo de adquisición de datos.

2.3. Características generales de la tarjeta de adquisición de datos PCLAB 812 PG

A continuación se hace una descripción general de todas las funciones que proporciona la tarjeta de adquisición de datos PC-LAB 812 PG.



Descripción de las características de la tarjeta de adquisición de datos PC-LAB 812 PG.

- **Entradas Analógicas.** Las entradas analógicas son la interfaz entre la señal analógica acondicionada y el bus de datos que guía la información digital de la computadora. El objetivo de esta operación es que las señales analógicas sean proporcionales a las palabras digitales que representan a estas señales.
- **Número de canales.** Tiene 16 canales de entrada analógica *single ended* (son todas las referidas a un punto de tierra en común) multiplexados y amplificados a través de un amplificador de ganancia programable a un solo convertidor A/D. El amplificador utilizado en la tarjeta es el AD526JN de Analog Devices.
- **Rango de entrada.** Tiene un rango bipolar de +/- 5V, +/- 2.5V, +/- 1.25V, +/- 0.625V y +/- 0.3125V, programables por software.
- **Conversión A/D.** La conversión analógica/digital es una función que produce una salida digital, directamente proporcional a una señal de entrada analógica, de esta forma, la información puede ser leída digitalmente por una computadora. Las señales analógicas pueden tener la forma de voltajes o de corrientes, mientras que las señales digitales son generalmente binarias. La tarjeta de adquisición de datos cuenta con el convertidor analógico/digital HADC574Z, el cual es un convertidor de aproximaciones sucesivas, que presenta un rechazo en modo común de 60 dB y una impedancia de entrada mayor de 10 MΩ.
- **Convertidor analógico/digital de aproximaciones sucesivas.** Este tipo de convertidores utilizan una etapa de conversión digital/analógica (D/A), un comparador y un registro. Su forma de operación es la siguiente: inicialmente el registro tiene almacenado un número correspondiente a la mitad del valor de la escala completa. Si la salida analógica del convertidor D/A es menor que la señal de entrada, el dígito más significativo permanece en nivel uno, en caso contrario cambia a cero. La lógica de control fija el siguiente *bit* en uno, lo que crea un nuevo voltaje en el convertidor D/A; si este valor es mayor que la entrada, el comparador pone un nivel bajo, indicando así a la lógica de control que ponga un cero en este *bit*, en caso contrario el *bit* se mantiene en uno. Se procede de igual forma *bit* por *bit* hasta alcanzar el *bit* menos significativo. En ese momento el registro contiene a la palabra binaria que corresponde a la entrada analógica a medir. Se necesita un pulso de reloj para que el registro de aproximación sucesiva compare cada *bit*.

En la figura 2.4 se muestra el diagrama a bloques de la estructura de un convertidor de aproximaciones sucesivas.

El tiempo que tarda una conversión analógica a digital depende tanto del período de reloj como del número de *bits*. La relación es:

$$T_c = T(n+1)$$

donde

T_c = tiempo de conversión

T = período del reloj

n = número de *bits*

La máxima velocidad de conversión que puede alcanzar el HADC574Z es de 30 kHz.

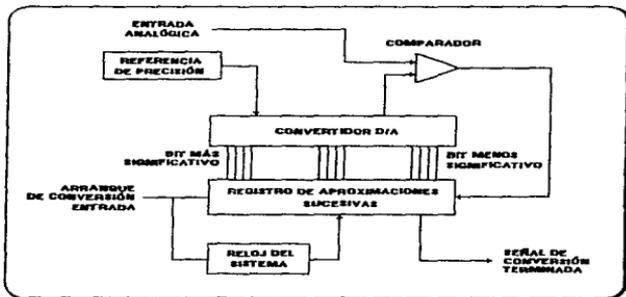


Figura 2.4. Diagrama a bloques de un convertidor A/D de aproximaciones sucesivas.

Algunas características de los convertidores de aproximaciones sucesivas son:

- Alta resolución
- Velocidad media
- Facilidad para multiplicar la entrada
- Útil para muestrear señales de DC



Características del convertidor A/D

Resolución. Se refiere fundamentalmente al número de *bits* de la salida digital. El número de *bits* de un convertidor analógico a digital determina el rango de valores para la salida binaria de la conversión A/D. A mayor resolución, mayor es el número de divisiones en las que el rango de entrada es dividido, y por lo tanto, más pequeña es la variación de tensión detectable.

La resolución del convertidor A/D en esta tarjeta es de 12 *bits*, por lo que el convertidor divide el rango en 2^{12} o 4096 divisiones. Un código binario entre 0000 0000 0000 y 1111 1111 1111 representan cada división. Como el rango máximo de entrada al convertidor es de +/- 5 volts, el mínimo cambio de voltaje detectable es de 2.4414 mV.

El rango de entrada del convertidor A/D y la ganancia a la señal entrante determinan la resolución de la entrada analógica. La tarjeta de adquisición de datos contiene un amplificador que amplifica la señal analógica por un factor, previo a la conversión. Con la ganancia se amplifican señales de bajo nivel, por lo que se pueden hacer mediciones más precisas.

Juntos, el rango de entrada del convertidor A/D, la ganancia y el número de *bits*, determinan el mínimo cambio de voltaje detectable en la entrada de la tarjeta de adquisición de datos, el cual está definido por:

$$\text{Mínimo cambio de voltaje detectable} = \text{rango de entrada del convertidor A/D} / (\text{ganancia} * 2^n)$$

donde

n = número de *bits* del convertidor A/D (12 *bits*)

rango de entrada del convertidor A/D = 10 V

la ganancia es programable por software y puede tomar uno de los siguientes valores: 1, 2, 4, 8 o 16.

El valor de la ganancia se debe escoger tal que el máximo voltaje en la salida del amplificador no sobrepase el rango de voltaje de entrada del convertidor A/D (+/- 5V).

Linealidad. Es una medida de la máxima desviación de la salida respecto a una línea recta, la cual se extiende sobre el rango completo de la forma de onda, la linealidad que se especifica para el convertidor de la tarjeta es de +/- 1 *bit*.



Exactitud. La exactitud incluye errores de las partes digitales y analógicas del sistema. El error digital es debido a la cuantización. La principal fuente de error analógico es el comparador y la referencia de voltaje. La exactitud del voltaje A/D es de 0.015 % en una lectura de +/- 1 bit.

Modos de disparo del convertidor. Existen tres formas de disparar la conversión A/D: disparo por software, por pasos programables en la tarjeta o por pulsos de disparo externo.

El disparo por software es controlado por la emisión de un comando de software del programa de aplicación. Este modo de disparo no es usado normalmente en aplicaciones de conversión A/D de alta velocidad, debido a las limitaciones de tiempo de ejecución del programa de aplicación.

Para la conversión, utilizando los pasos programados, la tarjeta PC-LAB 812 PC, usa el contador/temporizador de intervalo programable INTEL 8253. El 8253 es un dispositivo que consiste de tres contadores independientes de 16 bits. Cada contador tiene una entrada de reloj, una puerta de control y una salida. Los contadores 1 y 2 están en cascada y operan en configuración de divisor fijo. La entrada del contador 2 es conectada a un reloj de 2 MHz y su salida es conectada a la entrada del contador 1. La salida del contador 1 es internamente configurada para proporcionar impulsos de disparo al convertidor A/D con períodos precisos en el modo de disparo por pasos. El oscilador de cristal proporciona una base de tiempo de 2 MHz. Este oscilador fija los pasos generando pulsos de disparo en el rango de frecuencias de 500 kHz a 0.00046 Hz (1 pulso cada 36 minutos). El modo de disparo por pasos es ideal para transferencia de datos por interrupción o DMA.

En el disparo por pulsos externos, los pulsos son controlados a través de disparos externos. Este modo de disparo es principalmente usado en aplicaciones que requieren conversiones A/D no periódicas pero condicionales.

Transferencia de los datos obtenidos de la conversión A/D

Los datos resultantes de la conversión A/D pueden ser transferidos a la memoria de la computadora en tres formas: por control de programa, por rutina de servicio de interrupciones, o por acceso directo a memoria (DMA).



La transferencia de datos por control de programa usa el concepto de sondeo (*polling*). Después que el convertidor A/D ha sido disparado, el programa de aplicación inspecciona el *bitready* (DRDY) del registro del *byte* alto del dato A/D. Si el *bit* DRDY es 0, el dato convertido es movido del registro de dato A/D a la memoria de la computadora por control del programa de aplicación.

En la transferencia por rutina de interrupción, el dato es transferido del registro de dato A/D a un segmento de memoria previamente definido por el controlador de la rutina de interrupción 8259. Al final de cada conversión, la señal de dato genera una interrupción, la cual habilita al manejador de rutinas de interrupción para realizar la transferencia.

En la transferencia por acceso directo a memoria (DMA) se mueve el dato del dispositivo de hardware de la PC-LAB 812 PG a la memoria del sistema de la PC, sin operación de la CPU del sistema, por medio del controlador DMA 8237. La transferencia por DMA se utiliza cuando se muestrea un solo canal de entrada analógica.

Salidas Analógicas. Esta función permite al computador el control de eventos del mundo real. Mediante estas señales se puede controlar algún proceso que así lo requiera. Es posible realizar un control de *malia cerrada* o PID con esta función.

La tarjeta de adquisición de datos proporciona dos canales de salida analógica

Los convertidores digital/analógico de la tarjeta de adquisición de datos transforman una señal digital de ponderación posicional en una señal analógica equivalente. El número digital de entrada se convierte en el correspondiente número de unidades de voltaje. El convertidor D/A utilizado en la tarjeta es el AD7541KN de Analog Devices. Las características de las salidas analógicas son las siguientes:

- 2 canales de salida analógica.
- Resolución de 12 *bits*.
- Rango de salida de 0 a +5 V o de 0 a +10 V con referencia fija de 5V o 10V, +/- 10 V con referencia externa DC ó AC.
- Voltaje de referencia: Interno; 5V, 10V.
Externo; DC ó AC, +/- 10 V máx.
- Tipo de conversión: Multiplexador monolítico de 12 *bits*.



- Linealidad: $\pm 1/2$ bit
- Conducción de salida: ± 5 mA máx.
- Tiempo de establecimiento: 30 μ s (microsegundos)

Entradas Digitales Son aquellas en las que el nivel de tensión es, ya sea, alto "1" o bien bajo "0". Las señales digitales que acepta la tarjeta de adquisición son señales TTL. Aplicaciones comunes para entradas digitales pueden incluir el recibir datos binarios de instrumentos, e inspeccionar las entradas de "on" y "off" de los mismos. Las características de las entradas digitales son las siguientes:

- Canal: 16 bits
- Voltaje de entrada: Nivel bajo 0.8 Vmáx. Nivel alto 2.0 Vmín.
- Carga de entrada: Nivel bajo 0.44 mA máx. a 0.5 V.
Nivel alto 0.05 mA máx. a 2.7 V.

Las entradas digitales son normalmente fijadas altas (valor = 1) si no hay entrada y cambia de estado de acuerdo con las señales de entrada.

Salidas Digitales. Son aquellas representadas por un estado alto, o un estado bajo. Las salidas digitales que proporciona la tarjeta de adquisición son señales compatibles con niveles TTL. Aplicaciones comunes de salidas digitales incluyen el transferir datos binarios a otros dispositivos.

Las características de las salidas digitales se lista a continuación.

- Canal: 16 bits.
- Voltaje de salida: Nivel bajo 8.0 mA a 0.5 Vmáx.
Nivel alto 0.4 mA a 2.4 Vmín.

Las salidas digitales son normalmente fijadas bajas (valor = 0) en estado inicial y permanece en el mismo estado hasta que la siguiente operación de salida ocurra.

Contador/temporizador programable. Las señales de contadores y temporizadores son señales digitales en las que el parámetro que se mide es el número de transiciones entre el nivel bajo y el alto, o bien su frecuencia. Normalmente los contadores/temporizadores son necesarios cuando las señales cambian a alta velocidad. Se usan para contar las ocurrencias de un evento, para medir el tiempo de pulsos digitales y generar formas de onda rectangulares o trenes de pulsos.



La tarjeta de adquisición cuenta con el contador/temporizador programable INTEL 8253, el cual tiene las siguientes características:

- Número de contadores: 3 contadores descendentes de 16 bits, 2 canales conectados permanentemente a un reloj de 2 MHz para pasos programables, un canal libre para aplicaciones de usuarios.
- Compuerta de entrada: Compatible con TTL/DTL/CMOS.
- Base de tiempo: 2 MHz.
- Pasos de salida: 35 minutos/pulso a 0.5 MHz.

Cada contador tiene una entrada de reloj, una puerta de control y una salida. Puede ser programado para operar de uno de seis modos de operación:

- 0 - Cuenta terminal con interrupción encendida.
- 1 - Un disparo programable.
- 2 - Generador de velocidad.
- 3 - Generador de onda cuadrada.
- 4 - Disparo de estrobo por software.
- 5 - Disparo de estrobo por hardware.

En la tarjeta de adquisición se tiene acceso a un canal del controlador de intervalo programable INTEL 8253. El tercer canal de este controlador puede ser alimentado por una base de tiempo interna o externa, para contar eventos, medir frecuencia, período y ancho de pulso.

Canal de Interrupción. Las interrupciones son funciones necesarias para que una interface se comunique a un sistema con microprocesador, su mayor ventaja es la habilidad de obtener la atención del microprocesador para servicio de una función, sin necesidad de que el microprocesador esté constantemente encestado (*polling*) a una interface para atender una solicitud. Ya que muchas interfaces pueden requerir servicio y posiblemente todas al mismo tiempo, el sistema de interrupción de la PC proporciona nueve niveles de interrupción o puertos de solicitud. Estos nueve puertos tienen prioridades para que cuando múltiples solicitudes sean activadas al mismo tiempo, sean servidas en orden secuencial.

En la PC se tienen dos puertos de interrupción disponible: un puerto de entrada de interrupción enmascarable (interrupción que puede ser deshabilitada por el sistema) y un puerto de entrada de interrupción no enmascarable (NMI). En el puerto de interrupción enmascarable se



encuentra el controlador de interrupción, el 8259A, este controlador extiende el puerto a 8 niveles de prioridad de solicitud de interrupción. En total se tienen nueve niveles de solicitud de interrupción en la PC, sin embargo, no todos los niveles son disponibles, algunos son usados por las E/S integradas del sistema y los adaptadores que se encuentran en el *bus* del sistema. En la tabla 2.1 se muestran los niveles de interrupción y su uso actual.

Nivel de interrupción	Uso	
Mayor nivel	NMI	Paridad de RAM, control de canal de E/S, procesador numérico
	IRQ 0 IRQ 1	Salida del reloj del sistema 8253-5 canal 0. Interrupción del teclado
Dispositivo en el <i>bus</i> del sistema	IRQ 2	No usado
	IRQ 3	No usado
	IRQ 4	Puerto serial RS-232-C
	IRQ 5	No usado
	IRQ 6	Estado del DRV de <i>diskette</i>
	IRQ 7	Puerto paralelo

Tabla 2.1. Sistema de interrupciones de la PC.

Por ejemplo, en la tarjeta PC-LAB 812 PG una de las interrupción es causada por la terminación de la conversión A/D.

Como se observa en la tabla 2.1, las interrupciones se pueden seleccionar de acuerdo a los niveles IRQ 2 a 7.

Canal de DMA. El acceso directo a memoria (DMA) mejora el desempeño del sistema permitiendo a dispositivos externos transferir información directamente hacia o desde la memoria del sistema sin operación de la CPU. La tarjeta de adquisición de datos PC-LAB 812 PG está diseñada con la capacidad de transferir los datos de la conversión A/D por DMA.

El DMA es controlado por el circuito integrado, controlador de DMA, 8237, que se encuentra en la tarjeta del sistema de la PC. Este dispositivo tiene cuatro canales de acceso directo a memoria. El canal 0 es reservado por el sistema de la PC para realizar la actualización dinámica de la memoria RAM del sistema. El canal 2 es asignado para soportar operaciones de las unidades de discos flexibles. El canal 3 es usado normalmente por las operaciones de disco duro. El canal 1 no está reservado para operaciones internas, y está disponible para aplicaciones del usuario.

En la tarjeta de adquisición de datos se pueden seleccionar los canales 1 ó 3.



2.4. Integración de la tarjeta de adquisición de datos a la computadora

Como se especificó con anterioridad, la tarjeta de adquisición de datos es insertable en cualquier ranura de expansión de una computadora IBM PC/XT/AT y compatibles, por lo que a continuación se describe brevemente las características y funcionamiento del *bus* PC/XT. El *bus* AT tiene una extensión importante a la arquitectura de la ranura de expansión de la PC y PC XT; sin embargo, una de las características importantes del *bus* AT, es que conserva compatibilidad con el *bus* PC y PC XT, por lo que la tarjeta de adquisición de datos puede ser insertada en cualquiera de ellos.

Las ranuras de expansión son una extensión del *bus* del procesador de la PC, en donde son mapeados los registros de la tarjeta dentro de un espacio de la dirección del puerto de Entrada/Salida de la computadora.

El *bus* del sistema está formado por varios tipos de líneas de señal: *bus* de datos, *bus* de direcciones, control, tiempo, petición de interrupciones, y control de acceso directo a memoria (DMA). El *bus* empieza en las terminales del microprocesador, en este nivel el *bus* es altamente codificado y multiplexado, se le refiere a él comúnmente como *bus* local.

Sujetos al *bus* local están: el coprocesador matemático, el controlador de ocho niveles de interrupción (8259A), el controlador del *bus* (8288), y circuitos de potencia del *bus* y demultiplexado. Las salidas del controlador del *bus* y de los circuitos de potencia y demultiplexado del *bus* local, forman las señales básicas que representan el *bus* del sistema. Sujetos al *bus* del sistema en la tarjeta del procesador están los circuitos de soporte del procesador (incluyendo canales de DMA, temporizadores y contadores), lógica de decodificación de direcciones de memoria y puerto de E/S, ROM, RAM, adaptadores de E/S integrados y las ranuras de expansión.

Características de la ranura de expansión

Algunas características importantes de la ranura de expansión XT se mencionan a continuación:

- Cada ranura de expansión del *bus* maneja un total de 62 señales, entre las que se encuentran las líneas de alimentación (+12V DC, -12V DC, +5V DC, -5V DC, GND), señales para soportar acceso directo a memoria (DRQ1-DRQ3, DACK0-DACK3, AEN, TC).



interrupciones (IRQ2-IRQ7), tiempos (OSC, CLK), y control de escritura y lectura de la memoria y del puerto de E/S (ALE, I/O CH CK, I/O CH RDY, IOR, LOW, MEMW, MEMR), líneas de dirección (A0-A19), líneas de datos (D0-D7), generación de estados de espera, actualización de la memoria, y detección de errores.

- Soporta un *bus* de datos de 8 bits.
- Soporta direccionamiento de memoria de 20 bits.
- Cuenta con 4 canales de DMA de 8 bits.
- Cuenta con 5 niveles de interrupción disponibles en el *bus*.

Operaciones del *bus* de la PC

En el *bus* del sistema, los datos son transferidos durante lo que es llamado un ciclo de *bus*. Existen dos clasificaciones generales de ciclo de *bus*: los ciclos de *bus* que manejan el microprocesador y el DMA. Cuando el microprocesador genera un ciclo de *bus*, éste maneja el *bus* del sistema con la dirección de una localidad de memoria o de un puerto de E/S, controla la dirección del flujo de datos, y es la fuente o entrada de ellos. Cuando el microprocesador maneja el *bus* se generan cinco tipos de ciclos de *bus*:

- Ciclo de *bus* de lectura de memoria.
- Ciclo de *bus* de escritura a la memoria.
- Ciclo de *bus* de lectura del puerto de E/S.
- Ciclo de *bus* de escritura al puerto de E/S.
- Ciclo de *bus* de reconocimiento de interrupción.

Ciclo de lectura de memoria

Este ciclo es usado para recoger instrucciones y datos de la memoria del sistema, esta memoria puede ser RAM o ROM. Todos los ciclos del *bus* están formados por al menos cuatro períodos de la señal de reloj. La figura 2.5 ilustra los tiempos y señales básicas presentes en el *bus* del sistema para realizar un ciclo de lectura en memoria.

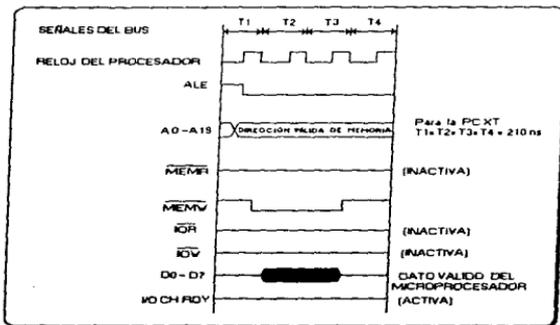


Figura 2.5. Ciclo del bus de lectura de memoria.

El ciclo de lectura de memoria empieza durante el período de reloj T1 con la señal de ALE activa. El flanco de bajada de esta señal indica que el bus de direcciones contiene una dirección de memoria válida. Como acto siguiente, la señal \overline{MEMR} del bus es activada en el tiempo T2. Esto indica a los dispositivos adjuntos al bus que el ciclo es un ciclo de lectura de memoria. Esto también indica que si el dispositivo contiene memoria con una dirección que corresponde a la del bus de direcciones, éste manejará el bus de datos con su contenido. Todo dispositivo de memoria debe decodificar la dirección del bus y así determinar si es el dispositivo que corresponde. El microprocesador captura los datos del bus de datos al inicio del ciclo de reloj T4.

Poco después del inicio del período T4, la señal \overline{MEMR} es desactivada y el ciclo del bus termina al finalizar el período T4.

Ciclo de escritura a la memoria

Durante el ciclo de escritura se escriben datos a una localidad de memoria. Al igual que el ciclo de lectura, el microprocesador y los buffers del bus manejan una dirección dentro del bus del



sistema, indicando la dirección de la localidad de memoria que aceptará el dato del microprocesador. Al manejar el bus de direcciones y las señales de control, el microprocesador también maneja el bus de datos con el dato que será escrito en la localidad de memoria seleccionada. La figura 2.6 ilustra los tiempos básicos del ciclo de escritura en la memoria.

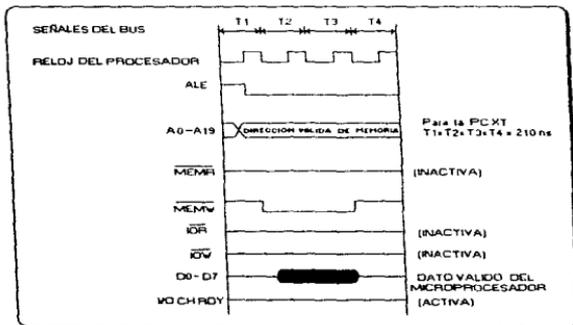


Figura 2.6. Ciclo del bus de escritura en la memoria.

La señal ALE del bus es activada durante el período T1, indicando que el bus de direcciones contiene una dirección de memoria válida. En seguida, la señal del bus \overline{MEMW} se activa indicando que el ciclo de bus en un ciclo de escritura de memoria: La señal \overline{MEMW} se activa en el período T2. Poco tiempo después de que la señal \overline{MEMW} es activada, el microprocesador maneja el bus de datos del sistema con el dato que será escrito en la localidad de memoria seleccionada. En el período T4, la señal \overline{MEMW} es desactivada completamente del ciclo de bus.

Ciclo de lectura del puerto de E/S

Este ciclo se inicia cada vez que se ejecuta una señal de entrada (IN) del microprocesador. Su propósito es recoger datos de una de las direcciones del puerto de E/S en el espacio de direcciones del puerto. Este ciclo de bus abarca al menos cinco ciclos de reloj. Durante el ciclo de

lectura del puerto de E/S, el microprocesador maneja un puerto de direcciones de 16 *bits* dentro del *bus* de direcciones del sistema

Durante este ciclo de *bus*, los cuatro *bits* de mayor orden del *bus* de direcciones nunca son activados. La figura 2.7 muestra el diagrama de tiempos del ciclo de lectura del puerto de E/S

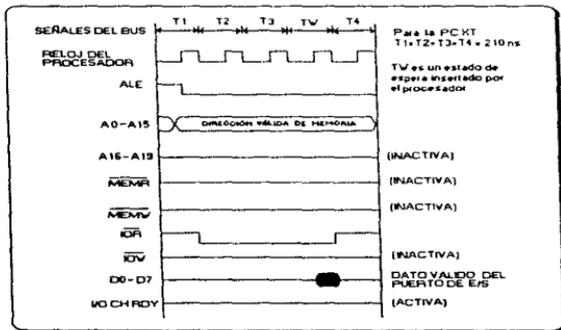


Figura 2.7. Ciclo del *bus* de lectura del puerto de E/S.

Durante el ciclo de reloj T1, la señal ALE del *bus* se activa indicando que el *bus* de direcciones, *bits* 0-15, contiene una dirección válida del puerto de E/S. En el ciclo de reloj T2, la señal de control \overline{IOR} del *bus* es activada, indicando, ambos, que el ciclo de *bus* es un ciclo de lectura del puerto de E/S y que el puerto de direcciones responderá manejando el *bus* de datos con su contenido. Al inicio del ciclo de reloj T4, el procesador lee el dato del *bus* de datos y la señal \overline{IOR} del *bus* es desactivada. El ciclo de *bus* se completa al finalizar el ciclo de reloj T4. Como se observa, el ciclo de lectura del puerto de E/S tiene una longitud de cuatro ciclos de reloj, pero en el diseño de la PC, un ciclo de reloj extra, llamado TW, es automáticamente insertado en cada ciclo.

Ciclo de escritura al puerto de E/S

El ciclo de escritura al puerto de E/S se inicia cada vez que una instrucción de salida (OUT) del microprocesador es ejecutada. Este ciclo de *bus* escribe datos del microprocesador a una dirección específica del puerto de E/S en el espacio de direcciones de E/S del microprocesador. Este ciclo de *bus* tiene normalmente una longitud de cinco ciclos de reloj. Únicamente los *bits* 0-15 del *bus* de direcciones son usados para direccionar el puerto de E/S. La figura 2.8 muestra el diagrama de tiempos básico para este tipo de *bus*.

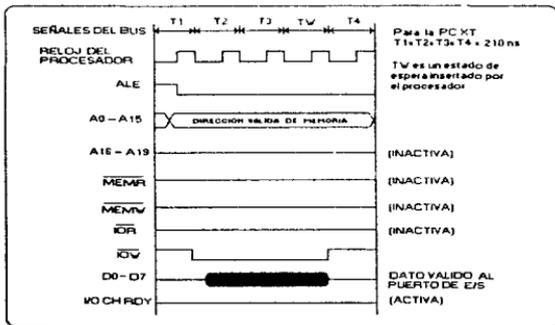


Figura 2.8. Ciclo del *bus* de escritura al puerto de E/S.

La señal ALE del *bus* se activa durante el periodo T1 e indica que el *bus* de direcciones contiene una dirección válida del puerto. En seguida, la señal de control \overline{IOW} del *bus* se activa en el tiempo T2, indicando que el ciclo de *bus* es un ciclo de escritura al puerto de E/S y que la dirección seleccionada del puerto tomará datos del *bus* de datos. Poco después del inicio de T2, el microprocesador maneja el *bus* de datos con el dato para la dirección del puerto. Al inicio del periodo T4, la señal de control \overline{IOW} es desactivada. El ciclo de *bus* se completa al finalizar el periodo T4.



Ciclos de Bus de DMA

La segunda clasificación general de ciclos de *bus* son aquellos que son manejados por el controlador de DMA (el *chip* 8237-5) Durante operaciones de acceso directo a memoria, el microprocesador es removido del *bus* del sistema y el controlador de DMA maneja los ciclos de *bus* El controlador 8237 manejará una dirección de memoria en el *bus* del sistema, tomará el control de las líneas de control del *bus* (IOW, IOR, MEMR, MEMW) y realizará las operaciones de lectura y escritura en el *bus*

Cada canal de DMA tiene dos señales de control asociadas con él. La señal de solicitud de DMA (DRQ), la cual dispara una operación de DMA, y la señal de reconocimiento de DMA (DACK), la cual autoriza al DMA para empezar a transferir datos.

Para los cuatro canales de DMA, el *chip* 8237 tiene cuatro modos de operación (*single*, *demand*, *block* y *cascade*) y cuatro registros de control. Estos registros son:

1. Registro de modo de operación (fija el modo de operación)
2. Registro de dirección (especifica la dirección de comienzo del segmento de memoria)
3. Registro del contador de palabras (especifica el número de transferencias).
4. Registro de inicialización (habilita y deshabilita canales de DMA).

Antes de una operación de DMA, el controlador 8237 debe ser inicializado para realizar el ciclo adecuado. Durante la inicialización se deben fijar las siguientes especificaciones.

- Seleccionar la función de lectura/escritura a la memoria.
- Tipo de transferencia: *burst* o *single byte*.
- Conteo de *bytes* transferidos.
- Prioridad de canales.
- Dirección de memoria para iniciar la transferencia.
- Habilitación de la señal de solicitud de canal.

Cuando el controlador de DMA maneja el *bus* del sistema, se generan dos tipos de ciclos de *bus*. El primer tipo es un ciclo que lee de un adaptador de interface y escribe los datos en una localidad de memoria que es especificada por la dirección del controlador de DMA. El segundo tipo de ciclo de *bus* es donde se leen datos de una localidad de memoria especificada por el controlador de DMA y, después, escribe los datos a un adaptador de interface.



Los ciclos de *bus* de DMA pueden ser iniciados desde el *bus* del sistema por la activación de alguna de las tres siguientes líneas de señal del *bus* del sistema: DRQ1, DRQ2 o DRQ3. La primer indicación en el *bus* del sistema de que una solicitud ha sido reconocida y que un ciclo de *bus* de DMA ha empezado, es cuando el *bus* es señalado por la activación de una señal llamada AEN. Poco después que la señal AEN es activada, una de las cuatro señales, DACK0, DACK1, DACK2 o DACK3, se activa. Estas señales indican al adaptador de interface, o canal, que solicitó el DMA que será servido por este ciclo de *bus* de DMA.

Cuando el controlador de DMA no está ejecutando un ciclo de DMA éste se encuentra en lo que es llamado un estado *idle*, continuamente realizando un estado de reloj "SI", como se observa en la figura 2.9. Este estado corresponde a un estado del controlador de DMA en el que se espera continuamente para recibir una solicitud de DMA del sistema. Cuando una petición es detectada, el controlador envía una señal al procesador para que deje libre al *bus* en el siguiente ciclo de reloj. En ese momento, el controlador de DMA pasa al estado de reloj "SO", como se observa en la figura 2.9, en este estado continuamente se vigila para recibir una respuesta del microprocesador que le indique que el *bus* está libre para empezar un ciclo de DMA (espera la activación de la señal HLDA). Cuando el controlador recibe la señal HLDA del procesador, éste introduce el estado de reloj S1, señalando el inicio del ciclo de DMA. El controlador de DMA después procede durante los seis estados de reloj del ciclo de *bus*.

Ciclo de DMA de escritura a la memoria

El propósito de un ciclo de escritura por DMA es recoger datos de un adaptador de interface y escribirlos dentro de la localidad de memoria especificada por el controlador de DMA. Después que un ciclo de DMA se inicia en el *bus*, el controlador y sus circuitos de soporte manejan el *bus* de direcciones del sistema con la dirección de la localidad de memoria especificada por el controlador de DMA. En seguida, la señal \overline{IOR} del *bus* se activa indicando que el adaptador de interface que solicitó el ciclo de DMA manejará el *bus* de datos del sistema con sus datos. Después, la señal \overline{MEMW} del *bus* se activa, indicando que se tomarán los datos del adaptador de interface y se escribirán dentro de la memoria, la cual fue directamente antes en el ciclo. Los datos del adaptador de interface no son almacenados en ningún *buffer*. Es responsabilidad del adaptador de interface mantener un dato válido hasta que la memoria pueda realizar la operación de escritura. La figura 2.9 ilustra el diagrama de tiempos de las señales básicas del *bus* para realizar este ciclo.

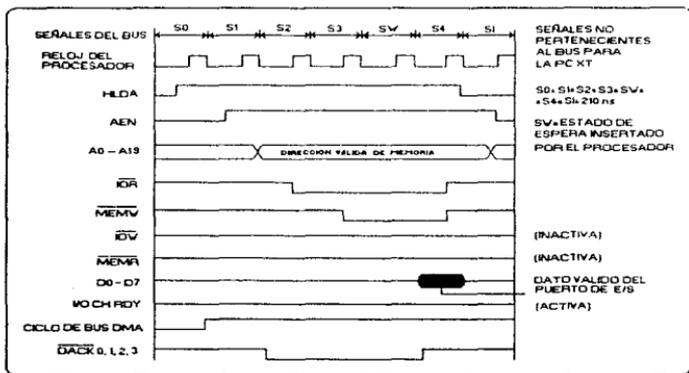


Figura 2.9. Ciclo de DMA de escritura a la memoria.

Ciclo de DMA de lectura de memoria

Este ciclo de *bus* es usado para transferir datos desde la memoria del sistema hacia un adaptador de interface. Después que se inicia un ciclo de DMA en el *bus* del sistema, el controlador de DMA y sus circuitos de soporte manejan el *bus* de direcciones del sistema con una dirección de memoria. En seguida, el controlador activa la señal *MEMR* del *bus*, indicando a la memoria que ésta manejará el *bus* de datos del sistema con su contenido. Después, el controlador activa la señal *IOV* del *bus*. Esto indica al adaptador de interface que tomará el dato de la memoria. La figura 2.10 ilustra las señales básicas y el diagrama de tiempos usado en un ciclo de DMA de lectura de memoria.

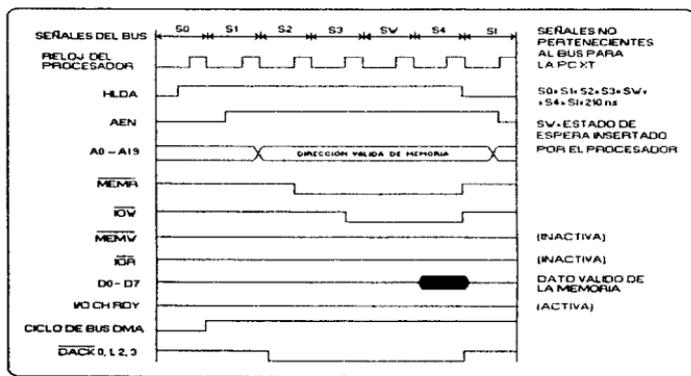


Figura 2.10. Ciclo de DMA de lectura de memoria.

Selección de la dirección base de la tarjeta de adquisición de datos

La tarjeta de adquisición de datos puede ser controlada a través de algún puerto de entrada y salida digital, este puerto es direccionado usando el espacio de direcciones del puerto de E/S del microprocesador de la computadora.

La arquitectura del procesador 8088 tiene 20 líneas para direccionamiento, pero no todo el espacio de direcciones está disponible en el bus del sistema. El procesador puede direccionar hasta 65 536 direcciones para el puerto de E/S, sin embargo, en el diseño de la PC no se usa completamente este espacio de direcciones, únicamente son usados los 10 bits menos significativos, de esta forma, los bits 0 a 9 del bus son usados para decodificar las direcciones del puerto.

La figura 2.11 ilustra el campo de direcciones del puerto de E/S usado en la PC y la figura 2.12 presenta como está asignado el espacio de direcciones del puerto de E/S en el diseño de la PC.

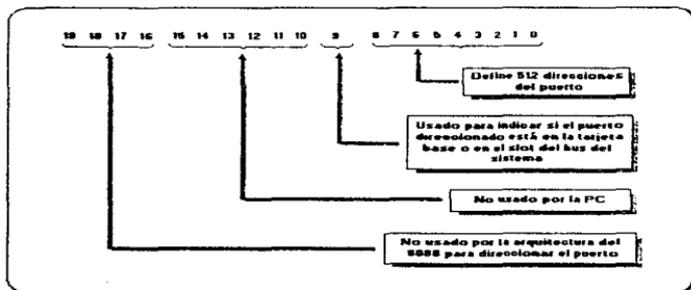


Figura 2.11. Direcciones del puerto de E/S de la CPU 8088.

El mapa de direcciones del puerto de E/S puede ser dividido en dos partes. La primera parte es el espacio de direcciones de 0000H hasta 01FFH, la cual es la parte que reside en la tarjeta base del sistema; este espacio de direcciones es usado para direccionar los dispositivos de soporte del microprocesador y el puerto de E/S integrado en la tarjeta base del sistema. La segunda parte del espacio de direcciones del puerto de E/S abarca desde 0200H hasta 03FFH; este espacio de direcciones es usado para decodificar las direcciones de los puertos en el *bus* del sistema y está disponible en las ranuras de expansión de la tarjeta del sistema. En la figura 2.13 se define el uso de este espacio de direcciones del puerto de E/S.

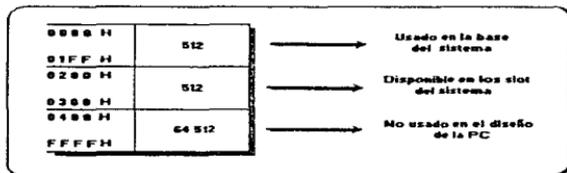


Figura 2.12. Utilización del espacio de direcciones del puerto de E/S.



La tarjeta PC-LAB 812 PG requiere de 16 localidades consecutivas de dirección en el espacio de direcciones del puerto de E/S, por lo que puede ser instalada en un espacio de direcciones que no tenga uso actual y además con 16 localidades consecutivas disponibles. De acuerdo a los requerimientos en el espacio de direcciones, la tarjeta se puede instalar en la dirección 0300H, dirección que se establece por medio de microinterruptores.

	DIRECCIÓN HEX	USO
1	0200 H	No usado
1	0201 H	Adaptador del puerto de juegos
110	0202 H - 0277 H	No usado
8	0278 H - 027F H	Segundo puerto de impresora
120	0280 H - 02F7 H	No usado
8	02F8 H - 02FF H	Segundo puerto serial COM2
120	0300 H - 0377 H	No usado
8	0378 H - 037F H	Primer puerto de impresora
48	0380 H - 03AF H	No usado
16	03B0 H - 03BF H	Adap. de impresora y monitor mono.
16	03C0 H - 03CF H	No usado
16	03D0 H - 03DF H	Adaptador color/gráficos
18	03E0 H - 03EF H	No usado
8	03F0 H - 03F7 H	Manejador de diskette
8	03F8 H - 03FF H	Puerto COM1

Figura 2.13. Uso de las direcciones del puerto de E/S en las ranuras de expansión.

La dirección base del puerto de E/S para la tarjeta PC-LAB 812 PG se selecciona por medio de ocho microinterruptores; una ventaja de este tipo de decodificación de la dirección base es que se puede evitar el traslape de direcciones con otras tarjetas que se encuentran en el sistema, ya que la dirección de la tarjeta se puede mover dentro del espacio de direcciones de puerto de E/S disponible en las ranuras de expansión, únicamente fijando un valor nuevo en el banco de microinterruptores. En el diseño de este tipo de decodificadores es usado un circuito comparador de dos palabras de 8 bits; en un lado del circuito comparador son puestos los bits que se encuentran en el bus de direcciones (A3 a A9). En el otro lado, son puestas las salidas de los microinterruptores. Cuando el valor fijado en los microinterruptores es igual al valor en el bus de direcciones, la salida del comparador es activada, y es usada como señal de control de selección del grupo.



2.5. Estructura de Registros y formato de datos de las funciones de la tarjeta PC-LAB 812 PG

La tarjeta PC-LAB 812 PG requiere de 16 localidades consecutivas de dirección en el espacio de direcciones del puerto de E/S. Las direcciones válidas van de la 0200H a la 03F0H. Para nuestro caso en particular, la dirección donde se ubica la tarjeta, la dirección BASE, es la 300H.

Para comprender el significado de los 16 registros direccionables desde la dirección base del puerto de E/S seleccionado, a continuación se presenta un mapa de las funciones de cada dirección y el formato de datos de cada registro. La tabla 2.2 presenta la localización relativa de cada registro con respecto a la dirección base y su uso.

Localización	Lectura	Escritura
300H (BASE)		
+0	Contador 0	Contador 0
+1	Contador 1	Contador 1
+2	Contador 2	Contador 2
+3	No usado	Control de contador
+4	Byte bajo A/D	Byte bajo CH1 D/A
+5	Byte alto A/D	Byte alto CH1 D/A
+6	Byte bajo entrada digital	Byte bajo CH2 D/A
+7	Byte alto entrada digital	Byte alto CH2 D/A
+8	No usado	Limpia solicitud de interrupción
+9	No usado	Control de ganancia
+10	No usado	Control del MUX
+11	No usado	Control de modo
+12	No usado	Disparo por software del convertidor A/D
+13	No usado	Byte bajo de salida digital
+14	No usado	Byte alto de salida digital
+15	No usado	No usado

Tabla 2.2 Uso de cada registro de la tarjeta de adquisición.

Registros del dato A/D

Los registros del dato A/D usan las direcciones 304H (BASE + 4) y 305H (BASE + 5).

Formato del dato:

1. *Byte* bajo del convertidor A/D.

0304H	D7	D6	D5	D4	D3	D2	D1	D0
	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0

2. *Byte* alto del convertidor A/D

0305H	D7	D6	D5	D4	D3	D2	D1	D0
	0	0	0	DRDY	AD11	AD10	AD9	AD8

AD11 a AD0: Es el dato digital convertido de la señal analógica. AD0 es el *bit* menos significativo y AD11 es el *bit* más significativo.

DRDY: Señal *ready*. Este *bit* es 1 cuando el dato A/D no está listo; se convierte en 0 cuando la conversión A/D se termina y se fija en 1 cuando se lee el *byte* bajo de la conversión A/D del registro 0300H.

Registro de control del multiplexador

El registro de control del multiplexador es un registro de escritura solamente, utiliza la dirección 030AH (BASE + 10). El *nibble* bajo proporciona el número del canal a registrar. El multiplexor conmuta al nuevo canal cuando se escribe en este registro.

Formato del dato:

030AH	D7	D6	D5	D4	D3	D2	D1	D0
Canal del mux.	X	X	X	X	CL3	CL2	CL1	CL0

CL0 a CL3: Define el número de canal del multiplexor.

Registros de las entradas/salidas digitales

La tarjeta de adquisición de datos tiene 16 canales de entrada digital y 16 canales de salida digital. Estos canales de E/S usan como puerto de entrada las direcciones 0306H (BASE + 6) y 0307H (BASE + 7). Los puertos de salida están en la dirección 030DH (BASE + 13) y 030E (BASE+14). El formato de dato de cada puerto se describe a continuación.



Formato de datos:

0306H	D7	D6	D5	D4	D3	D2	D1	D0
(lectura del puerto)								
Byte bajo D/I	DI7	DI6	DI5	DI4	DI3	DI2	DI1	DI0
0307H	D7	D6	D5	D4	D3	D2	D1	D0
(lectura del puerto)								
Byte alto D/I	DI15	DI14	DI13	DI12	DI11	DI10	DI9	DI8
030DH	D7	D6	D5	D4	D3	D2	D1	D0
(escritura del puerto)								
Byte bajo D/O	DO7	DO6	DO5	DO4	DO3	DO2	DO1	DO0
030EH	D7	D6	D5	D4	D3	D2	D1	D0
(escritura del puerto)								
Byte alto D/O	DO15	DO14	DO13	DO12	DO11	DO10	DO9	DO8

Registros de la salida D/A

Los registros de la salida D/A son registros de escritura y usan las direcciones 0304H (BASE + 4), 0305H (BASE + 5), 0306H (BASE +6) Y 0307H (BASE + 7).

Forma de datos:

0304H	D7	D6	D5	D4	D3	D2	D1	D0
Byte bajo D/A # 1	DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
0305H	D7	D6	D5	D4	D3	D2	D1	D0
Byte alto D/A # 1	X	X	X	X	DA11	DA10	DA9	DA8
0306H	D7	D6	D5	D4	D3	D2	D1	D0
Byte bajo D/A # 2	DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
0307H	D7	D6	D5	D4	D3	D2	D1	D0
Byte alto D/A # 2	X	X	X	X	DA11	DA10	DA9	DA8



DA11 a DA0 Es el dato digital a analógico DA0 es el bit menos significativo y DA11 es el bit más significativo del dato D/A. El registro del *byte* bajo 0304H (0306H) es almacenado en *buffer* dos veces. El dato es almacenado en un *buffer* cuando se escribe a 0304H (0306) Cuando se escribe el *byte* alto a 0305H (0307H), el dato en 0304H (0306H) es enviado al convertidor D/A con el dato del *byte* alto al mismo tiempo.

Registros del control de ganancia

El registro del control de ganancia es un registro de escritura únicamente, usa la dirección 0309H (BASE + 9). Es usado para fijar la ganancia del amplificador programable de entrada analógica. El formato del dato de este registro y la ganancia son definidos abajo

Formato del dato:

0309H	D7	D6	D5	D4	D3	D2	D1	D0
Ganancia	X	X	X	X	X	R2	R1	R0

R2 a R0: Representan las ganancias como se ilustra en la tabla 2.3.

R2	R1	R0	Ganancia
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	invalido
1	1	0	invalido
1	1	1	invalido

Tabla 2.3. Ganancias.

El rango de entrada, el máximo voltaje de entrada y la ganancia están relacionadas por la siguiente ecuación:

$$\text{Rango de entrada} = \text{máximo voltaje de entrada} / \text{ganancia}$$



El máximo voltaje de entrada es seleccionado por el *jumper* JP9 de la tarjeta PC-LAB 812 PG, y puede ser +/- 5V o +/- 10V. El máximo voltaje de entrada de *default* es +/- 5volts. De la ecuación anterior, los rangos de entrada analógica son +/- 5V, +/- 2.5V, +/- 1.25V, +/- 0.625V, +/- 0.3125 volts.

Registros de modo de control

El registro del modo de control es un registro de escritura solamente, utiliza la dirección 030BH (BASE + 11). Este registro proporciona el camino de control en los modos de operación de la PC-LAB 812 PG.

Formado del dato:

030BH	D7	D6	D5	D4	D3	D2	D1	D0
Registro de control	X	X	X	X	X	S2	S1	S0

Bajo condición de disparo interno (JP1 fijo a interno).

S2 a S0: Representa el modo de control como se ilustra en la tabla 2.4.

S2	S1	S0	
0	0	0	Deshabilita disparo por <i>software</i> y por pasos
0	0	1	Habilita disparo por <i>software</i> y transferencia de datos por programa solamente
0	1	0	Habilita disparo por pasos y transferencia por DMA solamente
1	1	0	Habilita disparo por pasos y transferencia de datos de datos por programa o interrupción. Si se usa transferencia por programa, el <i>jumper</i> JP4 se debe fijar en la posición "X", como se indica en la siguiente forma .

Tabla 2.4. Modo de control.

IRQ	2	3	4	5	6	7	X
JP4	o	o	o	o	o	o	<input type="checkbox"/>
	o	o	o	o	o	o	<input type="checkbox"/>



Uso de la función de conversión A/D de la tarjeta PC-LAB 812 PG

A continuación se explica como se usan las funciones de conversión A/D de la tarjeta de adquisición de datos. En esta sección se explica el formato del dato A/D, la selección del rango de entrada, control del canal a multiplexar, modos de disparo y transferencias de datos.

Cuando la tarjeta PC-LAB 812 PG realiza una conversión A/D de 12 bits, un registro de 8 bits no es lo suficientemente grande para acomodar los 12 bits del dato de la conversión. Por lo tanto el dato A/D es almacenado en dos registros localizados en las direcciones 0304H (BASE + 4) y 0305H (BASE + 5). El byte bajo del dato A/D está en las posiciones D0 (AD0) hasta D7 (AD7) de la dirección 0304H y el byte alto del dato está en las posiciones D0 (AD8) a D3 (AD11) de la dirección 0305H. El bit menos significativo es AD0 y el más significativo es AD11. El número del canal del cual proviene el dato de la conversión A/D está disponible en el registro 030AH (BASE + 10) en la posición D0 (CL0) a D3 (CL3). La ganancia se fija en el registro 0309H (BASE + 9) en la posición D0 (R0) a D2 (R2).

Disparo del convertidor A/D

La conversión A/D de la tarjeta PC-LAB 812PG puede ser disparada por algunas de las tres formas siguientes: disparo por software, por pasos programados en la tarjeta o disparo por pulsos externos.

1. El disparo por software es controlado por la emisión de un comando de software del programa de aplicación. Escribiendo en el registro BASE + 12 (0312H) cualquier valor causa un disparo por software. Este modo de disparo no es usado normalmente en aplicaciones del programa de aplicación.
2. La tarjeta PC-LAB 812PG usa el contador/temporizador de intervalo programable INTEL 8253. Los contadores 1 y 2 del INTEL 8253 son configurados a ser marcados de pasos para proporcionar pulsos de disparo al convertidor A/D con períodos precisos en el modo de disparo por pasos. La salida del marcador de pasos de la tarjeta PC-LAB 812PG está entre 0.5 MHz y 35 minutos por pulso. El modo de disparo por pasos es ideal para transferencia de datos por interrupción.



3. En el disparo por pulsos externos, los pulsos son controlados a través de disparos externos. Este modo de disparo es principalmente usado en aplicaciones que requieren conversiones A/D no periódicas pero condicionales.

Transferencia de datos A/D

En la tarjeta PC-LAB 812PG existen tres formas posibles de realizar la transferencia de datos A/D: por control de programa, por rutina de interrupción o por DMA.

1. La transferencia de datos por control de programa usa el concepto de sondeo (*polling*). Después de que el convertidor A/D ha sido disparado, el programa de aplicación inspecciona el bit *ready* (DRDY) del registro del *byte* alto del dato A/D. Si el bit DRDY es 0, el dato convertido es movido del registro de dato A/D a la memoria de la computadora por control del programa de aplicación.
2. En la transferencia por rutina de interrupción, el dato es transferido del registro de dato A/D a un segmento de memoria previamente definido por el controlador de la rutina de interrupción. Al final de cada conversión, la señal de dato listo genera una interrupción, la cual habilita al manejador de rutinas de interrupción para realizar la transferencia. La selección del nivel de interrupción a través del *jumpers* JP5, el vector de interrupción, el controlador de interrupción 8259 y el bit de control de interrupción en el registro de control de 030BH (BASE + 11) de la PC-LAB 812PG, deben ser especificados antes del uso de la rutina de interrupción. Una acción de escritura a la dirección de estado A/D, 0308H (BASE + 8), con cualquier valor, desactiva la solicitud de interrupción y rehabilita la interrupción en la PC-LAB 812PG.
3. En la transferencia por acceso directo a memoria (DMA) se mueve el dato del dispositivo de hardware de la PC-LAB 812PG a la memoria del sistema de la PC, sin operación de la CPU del sistema. La selección del nivel de DMA se selecciona con los *jumpers* JP5 y JP6. El bit de habilitación de DMA en el rango de control de la PC-LAB 812PG, además de los registros del controlador de DMA 8237, deben ser fijados antes de realizar operaciones de DMA.

Configuración de las funciones de la tarjeta de adquisición de datos

Para el caso del proyecto en cuestión, de todas las funciones que posee la tarjeta de adquisición de datos, las de mayor interés por su utilización específica en la aplicación que se requiere son las entradas y salidas analógicas.



A las entradas analógicas de la tarjeta llegarán las señales provenientes de los transductores de la cámara triaxial, a fin de realizar la conversión A/D, procesar los datos y almacenar la información en disco de PC.

Se utilizará una sola señal de salida analógica que hará operar a la cámara triaxial durante un determinado periodo de tiempo.

La tarjeta de adquisición de datos cuenta con un bloque de microinterruptores y nueve jumpers, los cuales se deben configurar externamente para obtener la función deseada, para la aplicación que se necesita, éstos se configuran de acuerdo a lo siguiente

El switch SW1 está conformado por ocho microinterruptores, se utiliza para seleccionar la dirección base del puerto de Entradas/Salidas de la tarjeta. La dirección base seleccionada para la aplicación es la 0300H, por lo que la configuración de las posiciones del switch es la que muestra en la tabla 2.6.

Rango de direcciones de E/S(hex)	Posición del switch					
	1	2	3	4	5	6
	A8	A7	A6	A5	A4	A3
0300 - 030F	1	0	0	0	0	X

Tabla 2.6. Dirección base de la tarjeta PC-LAB 812PG (switch SW1).

A9 está fijo a 1 por hardware.

ON = 0 y OFF = 1.

Selección de estado de espera. El tamaño del estado de espera es seleccionado con las posiciones 7 y 8 de SW1. Para nuestra aplicación, las posiciones son fijas para tiempo de retardo 0, como se muestra en la tabla 2.7.

Posición del switch		Tiempo de retardo
7	8	
W0	W1	
0	0	0

Tabla 2.7. Tiempo de retardo de la tarjeta PC-LAB 812PG (switch SW1).



Selección del canal de DMA. La selección del canal de DMA se realiza con los *jumpers* JP6 y JP7, debido a que la aplicación que se tiene no se necesita una transferencia de datos a altas velocidades, estos *jumpers* son configurados para no tener nivel de transferencia por DMA.

Selección de la fuente de disparo. La fuente de disparo de la conversión A/D se selecciona con el *jumper* JP1, esta puede ser por pulsos externos o por pulsos internos programables en la tarjeta ; para la aplicación que se requiere, el *jumper* JP1 se configura para disparos internos

Selección del nivel de interrupción. La selección del nivel de interrupción se establece con el *jumper* JP5. Debido a que la aplicación a desarrollar utilizará transferencia de datos de la conversión A/D por control de programa, no se requiere fijar un nivel de interrupción, por lo que el *jumper* JP5 se configura para no tener nivel de interrupción.

Selección del voltaje máximo de entrada al convertidor A/D. Esta selección se realiza con el *jumper* JP9 y se configura para que el rango sea de +/- 5 V.

La distribución de los *jumpers* de la tarjeta PC-LAB 812PG se muestran en la figura 2.14.

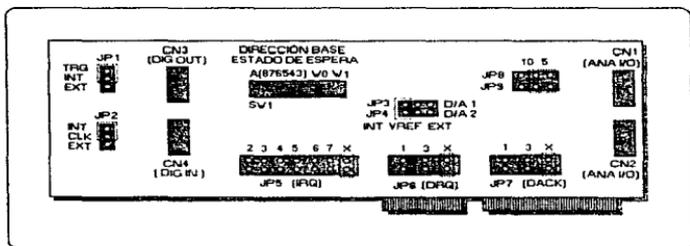


Figura 2.14. Distribución física de los *jumpers* en la tarjeta PC-LAB 812PG.

La tarjeta de adquisición de datos incluye rutinas manejadoras escritas en lenguaje ensamblador. Las funciones que cubren estas rutinas incluyen aplicaciones que manejan la conversión A/D, D/A, entradas/salidas digitales y el reloj de intervalo programable.



Las rutinas manejadoras son diseñadas para trabajar con lenguajes de programación entre los que se incluyen BASIC, PASCAL, Turbo C y Microsoft C, en donde se pueden acceder las funciones manejadoras a través de una declaración de llamada.

Para nuestra aplicación no fue posible hacer uso de estas rutinas, ya que se utilizó el software para desarrollo de aplicaciones LabVIEW, que es un lenguaje de programación gráfico y las rutinas manejadoras se crearon en LabVIEW.

Debido a que la aplicación desarrollada maneja señales de baja frecuencia, del orden de 2 Hz como máximo, no se requiere de altas velocidades de muestreo, por lo que la tarjeta de adquisición de datos se programará para realizar conversiones analógico/digital a partir de disparo por software y transferencia de datos a la memoria por control de programa. Una ventaja que ofrece esta forma de transferir datos, es que no mantiene ocupados niveles de interrupción ni canales de DMA, permitiendo que estos sean utilizados por otras aplicaciones dentro de la misma microcomputadora.

Una vez que se han descrito las características y funciones de la tarjeta de adquisición de datos, éstas serán programadas en LabVIEW y las rutinas manejadoras de la tarjeta para conversiones analógico/digital y digital analógico serán implementadas en LabVIEW.

2.6. Tarjeta de conexiones

Para efectuar el alambrado de las señales provenientes de la cámara triaxial a la computadora se utilizó una tarjeta de conexiones. Esta tarjeta de conexiones es la PCLD-880, la cual es una tarjeta universal que contiene tornillos para efectuar el alambrado correspondiente de señales de campo en aplicaciones industriales. Proporciona además una manera confiable y conveniente para el alambrado de los puertos analógicos y digitales de cualquier tarjeta PC-LAB que tenga conectores de cable plano de 20 terminales. También está equipada con un conector DB-37 para soportar tarjetas PC-LAB con conectores DB-37.

En esta tarjeta se pueden instalar componentes pasivos para construir circuitos de acondicionamiento de señales. Se pueden construir filtros pasa-bajas, atenuadores, o convertidores de corriente a voltaje.



Contiene además 40 puntos terminales para dos puertos, cada uno de 20 terminales.

El acondicionamiento de señales que se utilizó para nuestra aplicación fue la implementación de filtros pasa-bajas. La expresión utilizada fue la correspondiente a un filtro pasa-bajas pasivo:

$$f = \frac{1}{2\pi RC}$$

donde f = la frecuencia de corte

R = resistencia en serie con la línea de transmisión.

C = capacitor en paralelo con la línea de transmisión.

Los valores de estos elementos fueron $R = 180 \text{ k}\Omega$ y $C = 0.1 \text{ }\mu\text{F}$ para una frecuencia de 8.84 Hz. Estos valores se implementaron para filtrar las cuatro señales provenientes de la cámara triaxial. En la figura 2.15 se muestra la tarjeta con los filtros implementados.

En el apéndice A se presentan las características mecánicas y eléctricas de esta tarjeta; así como también, la configuración del cable utilizado para conectar la tarjeta de adquisición de datos con la tarjeta de acoplamiento.

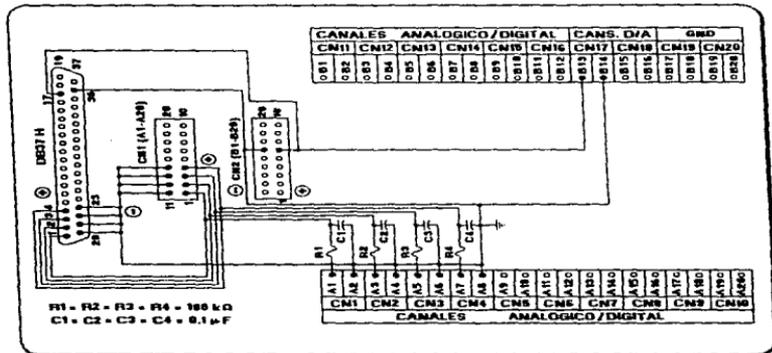


Figura 2.15. Diagrama de conexiones de la tarjeta de acoplamiento.

CAPÍTULO 3

DISÑO Y DESARROLLO DEL SISTEMA SIVTRIAL

Con base en la información proporcionada en el Capítulo 2 procedimos a diseñar y desarrollar el Sistema SIVTRIAL. Para llevar a cabo el sistema lo dividimos en dos grandes bloques: *hardware* y *software*. En este apartado describiremos las características principales de ambos bloques.

3.1 Hardware

En la figura 3.1, se presenta el diagrama a bloques del sistema a desarrollar, en él se muestra el equipo que integrará el sistema SIVTRIAL.

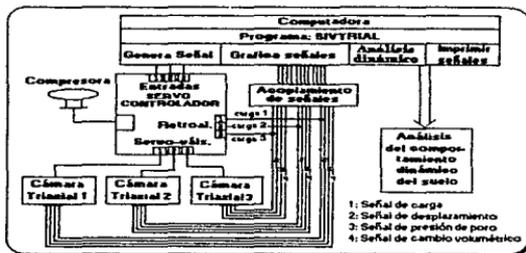


Figura 3.1. Diagrama a bloques del sistema SIVTRIAL.

Dispositivos a utilizar:

- Una computadora Pentium a 75 MHz para generar y graficar señales y presentar el análisis dinámico de las muestras en forma gráfica.
- Un servocontrolador SBEL.
- Tres cámaras triaxiales cíclicas.
- Un dispositivo de acoplamiento de señales.
- Una tarjeta de adquisición de datos PC-LAB- 812PG. Con 16 canales de entrada, para conversiones analógico/digital; y dos canales de salida, para conversión digital/analógico

En el desarrollo del sistema SIVTRIAL se sustituirán las dos computadoras A y B del sistema anterior, figura 1.1, por otra computadora más actualizada (Pentium); también se sustituirán: el dispositivo de amplificación de señales eléctricas, el dispositivo de adquisición de datos KEITHLEY y la tarjeta para generar señales eléctricas Qua Tech, por la tarjeta de acondicionamiento de señales y la tarjeta PC-LAB respectivamente.

En la nueva computadora se especificarán los mismos parámetros para generar una señal eléctrica (a través de la tarjeta PC-LAB, empleando el convertidor digital/analógico), para ser transferida al servocontrolador que enviará una fuerza a la cámara triaxial seleccionada por medio de una servoválvula interna en el servocontrolador. Las señales que se generen en la cámara triaxial pasarán directamente a la misma computadora. A través de la tarjeta de adquisición de datos PC-LAB se realizará el proceso de conversión analógico/digital de las cuatro señales eléctricas. Estas señales se presentarán en pantalla y se almacenarán en un archivo de datos, y desde el mismo sistema se podrá ejecutar el módulo que realiza el análisis del comportamiento dinámico de suelos.

3.2. Software

En la figura 3.2 se muestra el diagrama a bloques de los módulos que integrarán al software del sistema SIVTRIAL. El sistema SIVTRIAL deberá cumplir con las características mencionadas en las siguientes etapas:

1. En esta etapa se deberá generar la señal eléctrica, con las características deseadas, que excitará la cámara triaxial a través del servocontrolador. Así mismo se realizará el proceso



de adquisición de datos, presentando en tiempo real las señales de Carga, Desplazamiento, Presión de Poro y Cambio Volumétrico, así como también, deberá almacenar la información en un archivo de datos. Los procesos de generación y adquisición de datos se realizarán utilizando la tarjeta PC-LAB

2. En esta etapa se deberá procesar la información adquirida en la etapa 1, y presentar en forma gráfica el comportamiento dinámico de dicha muestra
3. En esta etapa se deberá presentar en forma individual cada una de las señales generadas en la etapa 2, y poderlas mandar a imprimir o guardar la información en un archivo de datos binario.
4. En esta etapa se podrán presentar varias señales en la misma gráfica, para después enviarse a impresión o guardar la información en un archivo de datos binario.

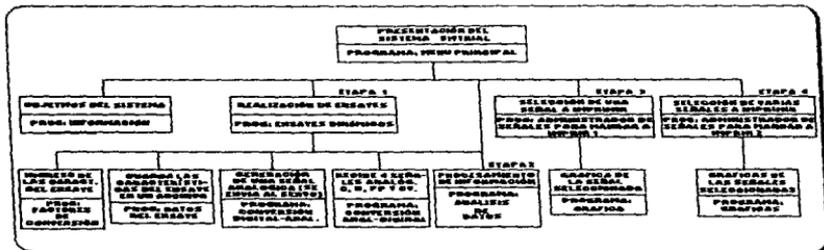


Figura 3.2. Diagrama a bloques de las etapas que integrarán al sistema SIVTRIAL.

Descripción de los módulos a desarrollar para el sistema SIVTRIAL

- **Presentación del sistema SIVTRIAL**

Este programa tendrá por objetivo principal administrar y organizar la ejecución del sistema y presentar una simulación de la cámara triaxial cíclica con todos sus elementos.



En esta fase del programa el usuario podrá acceder cualquiera de los módulos presentados en la figura 3.3. Los cuales son :

- Objetivos del sistema SIVTRIAL
- Realización de ensayos dinámicos.
- Procesamiento de información.
- Selección de una señal a imprimir.
- Selección de vanas gráficas a imprimir.

No es necesario que el programa de *Presentación del sistema SIVTRIAL* envíe o reciba algún parámetro de los módulos que puede acceder.

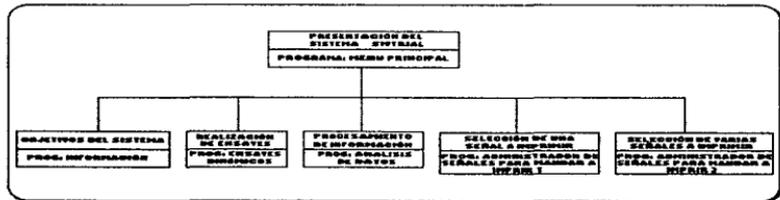


Figura 3.3: Diagrama de relación de los módulos que puede acceder el programa de presentación.

• Realización de ensayos dinámicos

Este programa tendrá por objetivo principal llevar a cabo los ensayos dinámicos con las cámaras triaxiales cíclicas. Generará como excitación una señal, pudiendo ser ésta, senoidal, triangular o cuadrada. De ellas se podrá especificar, su amplitud (carga máxima y mínima en kilogramos), su frecuencia, y su duración. La señal generada se enviará al servomotor y como respuesta a esta excitación se recibirán (desde la cámara triaxial) cuatro señales analógicas provenientes de los transductores de: carga, desplazamiento, presión de poro y cambio volumétrico. Las señales anteriores se introducirán a una etapa de acoplamiento y filtración de señales, y luego



pasarán a la etapa de conversión analógico/digital que lleva a cabo la tarjeta de adquisición de datos PC-LAB.

Las señales de caga, desplazamiento, presión de poro y cambio volumétrico se presentarán en una sola gráfica en unidades de voltaje, y también se deberán presentar en forma individual con sus respectivas unidades. Una vez realizado el ensaye dinámico, el programa guardará en un archivo de datos con extensión DAT todas las características que describen el ensaye; así como también, guardará en otro archivo de datos con extensión PRN, la información de las señales provenientes de los transductores de la cámara triaxial. Desde este mismo módulo se podrá acceder al programa que procesa la información de las señales anteriores.

Antes de comenzar la ejecución del ensaye, el programa deberá llamar al módulo que pide las características que lo describen. Por otra parte, cuando se termine de realizar un ensaye, y si se desea realizar otro, se podrá acceder nuevamente al programa que pide las características respecto al ensaye.

La figura 3.4 muestra el diagrama de relación de los módulos que puede acceder el programa de *Realización de ensayes dinámicos* con sus respectivas variables de entrada y/o salida. En este programa el usuario podrá acceder cualquiera de los siguientes módulos :

a) *Ingreso de las características del ensaye*

En la ejecución de este módulo, el programa de *Ensayes* deberá enviar los parámetros de: fecha y hora del sistema. Como resultado se enviarán al programa de *Ensayes dinámicos* los parámetros de: Nombre del operador, fecha y hora, factores de conversión de caga, desplazamiento, presión de poro y cambio volumétrico, área y altura de la muestra, y el coeficiente de Poisson utilizado.

b) *Procesamiento de información*

En la ejecución de este módulo, el programa de *Ensayes* deberá enviar los parámetros de: Nombre del archivo a procesar y el coeficiente de Poisson. Este módulo no regresará ningún parámetro al programa de *Ensayes*. Como resultado, sólo deberá procesar la información del archivo seleccionado y la información generada se almacenará en otro archivo de datos con extensión .ANL.



Además este programa deberá acceder en forma directa los siguientes módulos:

a) *Guardar las características del ensaye en un archivo de datos*

En la ejecución de este módulo, el programa de *Ensayes* deberá enviar los parámetros de: Nombre del operador, fecha y hora, factores de conversión de caga, desplazamiento, presión de poro y cambio volumétrico, área y altura de la muestra, coeficiente de Poisson utilizado, además, frecuencia, carga y duración de la señal utilizados en el ensaye. Como resultado, este módulo guardará en un archivo de datos todos estos parámetros en el archivo de datos con extensión .DAT. No regresará ningún parámetro al programa de *Ensayes*.

b) *Generación de una señal analógica*

En la ejecución de este módulo, el programa de *Ensayes* deberá enviar los parámetros de: tipo de onda a generar (senoidal, triangular o cuadrada), carga máxima y mínima que se aplicará a la muestra en kilogramos, frecuencia, duración de la señal y el tiempo actual del sistema. En caso de que la onda a generar sea cuadrada se debe especificar el ciclo de trabajo. Como resultado, se enviará el valor que le corresponde a esta señal al convertidor digital/analógico de la tarjeta PC-LAB. Este mismo valor se enviará, también, al programa de *Ensayes* para que se pueda presentar la señal que se enviará realmente al servocontrolador.

c) *Recepción de cuatro señales analógicas*

Para la ejecución de este módulo no será necesario que el programa de *Ensayes* le envíe algún parámetro. Como resultado, este módulo disparará el convertidor analógico/digital de la tarjeta PC-LAB y obtendrá muestras de las señales de carga, desplazamiento, presión de poro y cambio volumétrico que serán enviadas al programa de *Ensayes*, para ser presentadas, ya sea, en forma global (en unidades de voltaje) o en forma individual con sus respectivas unidades.

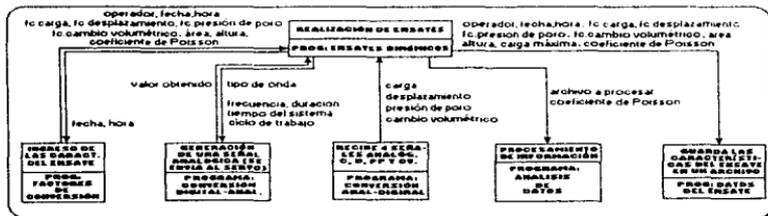


Figura 3.4: Diagrama de relación de los módulos que puede acceder el programa de Realización de ensayos

• Ingreso de las características del ensayo

Este programa tendrá por objetivo principal, pedir al usuario todas las características que describen al ensayo que se realizará en la etapa de *Ensayes dinámicos*.

Para la ejecución de este programa, el módulo de *Ensayes dinámicos* deberá enviarte los parámetros de fecha y hora del sistema. Como resultado este programa deberá regresar al módulo de *Ensayes dinámicos* los siguientes parámetros: Factor de Conversión (FC) de carga, FC de desplazamiento, FC de presión de poro, FC de cambio volumétrico, Altura de la muestra, Área de la muestra, Coeficiente de Poisson, Fecha y hora del ensayo y Nombre del operador. La figura 3.4 muestra el diagrama de relación de estos dos programas.

• Generación de una señal analógica

Este programa tendrá por objetivo principal, generar una señal analógica que será enviada al servocontrolador.

Para la ejecución de este programa, el módulo de *Ensayes dinámicos* deberá enviarte los parámetros de: tipo de onda a generar (senoidal, triangular o cuadrada), carga máxima y mínima que se aplicará a la muestra en kilogramos, frecuencia, duración de la señal y el tiempo actual del sistema, en caso de que la onda a generar sea cuadrada se debe especificar en ciclo de trabajo,



Con los parámetros recibidos, este programa deberá calcular el valor que le corresponde a la señal que se generará y éste será enviado al convertidor digital/análogo de la tarjeta PC-LAB y también se enviará al programa de *Ensayes dinámicos*. La figura 3.4 muestra el diagrama de relación de estos dos programas.

● Recepción de cuatro señales analógicas

Este programa tendrá por objetivo principal, muestrear las señales de carga, desplazamiento, presión de poro y cambio volumétrico provenientes de los transductores de la cámara triaxial cíclica.

Este programa no requiere que el módulo de *Ensayes dinámicos* le envíe algún parámetro. Como resultado, este módulo disparará el convertidor analógico/digital de la tarjeta PC-LAB y obtendrá muestras de las señales de carga, desplazamiento, presión de poro y cambio volumétrico que serán enviadas al programa de *Ensayes dinámicos*. La figura 3.4 muestra el diagrama de relación de estos dos programas.

● Procesamiento de información

Este programa tendrá por objetivo principal, procesar la información de un archivo seleccionado y presentar en forma gráfica el comportamiento dinámico de la muestra, para esto deberá presentar las gráficas de: carga [kg], desplazamiento [cm], presión de poro [kg/cm^2], cambio volumétrico [cm^3], esfuerzo σ [kg/cm^2], deformación ϵ [%], esfuerzo σ [kg/cm^2]/deformación ϵ [%], esfuerzo cíclico σ_c [kg/cm^2], deformación cíclica ϵ_c [%], presión de poro cíclico [kg/cm^2], cambio volumétrico cíclico [cm^3], módulo de Young E [kg/cm^2], módulo de cortante G [kg/cm_2], amortiguamiento λ_{mc} [%], amortiguamiento λ_{pel} [%], deformación cíclica de esfuerzo máximo $\epsilon_c(\sigma_{max})$ [%], deformación angular γ [%], módulo de cortante G [kg/cm_2]/deformación angular γ [%] y amortiguamiento λ_{mc} [%]/deformación angular γ [%]. La información de las señales anteriores se guardará en un archivo de datos con extensión .ANL.

Si se manda a llamar a este módulo desde el *Programa de ensayos*, éste deberá enviarle los parámetros de: Nombre del archivo a procesar y el coeficiente de Poisson. La figura 3.4 muestra el



diagrama de relación de estos dos programas. Pero si se manda a llamar éste desde el programa de *Presentación del sistema SIVTRIAL*, este módulo deberá tener la opción de presentar una lista de los archivos que pueden ser procesados para que el usuario seleccione uno de ellos, y el parámetro del coeficiente de Poisson se fijará a 0.5. Como resultado, no es necesario que el programa que procesa la información regrese algún parámetro al programa de *Ensayos dinámicos* o al programa de *Presentación del sistema*, dependiendo de donde fuese llamado.

- **Guardar las características del ensaye en un archivo de datos**

Este programa tendrá por objetivo principal, almacenar en un archivo de datos con extensión .DAT todas las características que describen a un ensaye.

Este programa requiere que el módulo de *Ensayos dinámicos* le envíe los parámetros que serán almacenados en el archivo, los parámetros son: Nombre del operador, fecha y hora, factores de conversión de caga, desplazamiento, presión de poro y cambio volumétrico, área y altura de la muestra, coeficiente de Poisson utilizado; además, frecuencia, carga y duración de la señal. No es necesario que este programa regrese algún parámetro al módulo de *Ensayos dinámicos*. La figura 3.4 muestra el diagrama de relación de estos dos programas.

- **Selección de una señal a imprimir**

Este programa tendrá por objetivo principal, presentar una lista de todas las señales que se generaron en las etapas anteriores de *Ensayos dinámicos* y *Procesamiento de información*, en la cual el usuario podrá seleccionar una de las señales de esta lista, proporcionando sus respectivas características.

En este programa el usuario podrá acceder al módulo *Graficar una señal*, y el programa de *Selección de una señal a imprimir* deberá enviarte los parámetros de: señal a graficar, tipo de interpolación, tipo de línea, color, subtítulo de la gráfica y el número de ciclos que se desean graficar. Como resultado este módulo graficará en pantalla la señal seleccionada y no es necesario que regrese algún parámetro al programa de *Selección de una señal a imprimir*. La figura 3.5 muestra el diagrama de relación de estos dos programas.

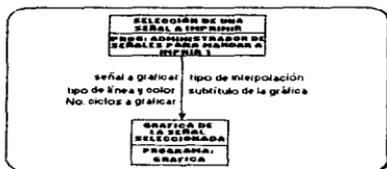


Figura 3.5: Diagrama de relación del módulo que puede acceder el programa *Selección de una señal a imprimir*.

• Graficar una señal

Este programa tendrá por objetivo principal, presentar gráficamente, la señal seleccionada en la etapa de *Selección de una señal a imprimir* y nos permitirá mandar a impresión esta gráfica o guardar la información en un archivo de datos binario.

Para la ejecución de este programa, el módulo de *Selección de una señal a imprimir*, deberá enviarle los parámetros de : señal a graficar, tipo de interpolación, tipo de línea, color, subtítulo de la gráfica y el número de ciclos de carga que el usuario desee imprimir. No es necesario que este módulo regrese algún parámetro al programa de *Selección de una señal a imprimir*. La figura 3.5 muestra el diagrama de relación de estos dos programas.

• Selección de varias señales a Imprimir

Este programa tendrá por objetivo principal, seleccionar el tipo de señal a graficar y presentar un cuadro, en el cual se podrán ingresar los nombres de los archivos de donde se accederán las señales. El usuario deberá proporcionar el subtítulo de la gráfica, y el número de ciclos a graficar.

En este programa el usuario podrá acceder el módulo *Graficar varias señales*, y el programa de *Selección de varias señales a imprimir* deberá enviarle los parámetros de: señales a graficar, subtítulo de la gráfica y el número de ciclos que se desean graficar. Como resultado este módulo graficará en pantalla las señales seleccionadas, no es necesario que este módulo regrese algún



parámetro al programa de *Selección de varias señales a imprimir*. La figura 3.6 muestra el diagrama de relación de estos dos programas.

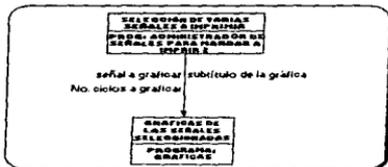


Figura 3.6: Diagrama de relación del módulo que puede acceder al programa *Selección de varias señales a imprimir*.

• Graficar varias señales

Este programa tendrá por objetivo principal, presentar gráficamente, las señales seleccionadas de los archivos proporcionados en la etapa de *Selección de varias señales a imprimir* y nos permitirá mandar a impresión esta gráfica o guardar la información en un archivo de datos binario.

Para la ejecución de este programa, el módulo de *Selección de varias señales a imprimir*, deberá enviarte los parámetros de : señales a graficar, subtítulo de la gráfica y el número de ciclos de carga que el usuario desee imprimir. No es necesario que este módulo regrese algún parámetro al programa de *Selección de varias señales a imprimir*.

Los parámetros de tipo de interpolación, tipo de línea y color para cada una de las señales, podrán ser modificados desde un pequeño cuadro que se ubicará en la parte superior derecha de la gráfica presentada. La figura 3.6 muestra el diagrama de relación de estos dos programas.

• Objetivos del sistema

Este programa tendrá por objetivo principal, presentar el sistema SIVTRIAL, el nombre de las personas que lo desarrollaron y la fecha en que se terminó de realizar.



CAPÍTULO 4

OPERACIÓN DEL SISTEMA SIVTRIAL

4.1. Lenguaje Labview para Windows

El sistema SIVTRIAL fue elaborado con base en el software para desarrollo de aplicaciones LabView en ambiente Windows. Este software utiliza programación gráfica que emplea el concepto de instrumentación virtual, que permite a los usuarios crear sus propios instrumentos con PC's estándar y con un hardware específico. Este software aprovecha las capacidades de conectividad, análisis (cálculo) y monitorización de las PC's para darle flexibilidad y potencia a la hora de implementar cada una de las funciones de su instrumento.

4.2. Requerimientos mínimos para la instalación del sistema SIVTRIAL

- Computadora 386 DX2 a 66 MHz (con procesador matemático) o superior.
- 4 Mb. de memoria RAM.
- Monitor SVGA, 16 ó 256 colores.
- 4 Mb. de espacio disponible en disco duro.
- Tarjeta de adquisición de datos PC-LAB B12 PG, instalada en la computadora.
- Tarjeta de vídeo 1 MB.
- *Mouse.*
- Windows 3.1, 3.11 ó Windows 95.

4.3. Instalación del sistema SIVTRIAL

Existen dos métodos para instalar este sistema.

**a) Instalación automática**

Desde la unidad A, ingresar el siguiente comando

```
A:\>Instalar <nombre del directorio>
```

Con este comando se instalará el sistema en el directorio con el nombre especificado, en la unidad C, por ejemplo:

```
A:\>Instalar SIVTRIAL
```

Con este comando se creará el directorio SIVTRIAL en la unidad C, y en él se guardarán los archivos SIVTRIAL.EXE y LVDEVICE.DLL.

Con esta instalación sólo se utilizan los drives A y C.

b) Instalación manual

La forma general para la instalación es la siguiente.:

```
unidad_destino:\>md <nombre del directorio>  
cd <nombre del directorio>  
unidad_fuente:  
pkunzip SIVTRIAL.ZIP unidad_destino:
```

Por ejemplo, se instalará el sistema en el directorio SIVTRIAL de la unidad D desde la unidad B.

```
D:\>md SIVTRIAL  
D:\>cd SIVTRIAL  
D:\ SIVTRIAL \>  
D:\ SIVTRIAL \>B:  
B:\>pkunzip SIVTRIAL.ZIP D:
```



Con estos comandos se creará el directorio SIVTRIAL en la unidad D, y los archivos que deben aparecer son: SIVTRIAL.EXE y LVDEVICE.DLL.

4.4. Programas utilizados en el desarrollo del sistema SIVTRIAL

El sistema SIVTRIAL está integrado principalmente por los siguientes programas:

- 1) **LVDEVICE.DLL**: Es un programa para manejar librerías de LabView y poder ejecutar otros programas.
- 2) **SIVTRIAL.EXE**: Es el programa con el cual se ejecuta el sistema para el control de cámaras triaxiales.
- 3) **SIVTRIAL.ZIP**: Contiene a los programas LVDEVICE.DLL y SIVTRIAL.EXE en forma compactada.
- 4) **INSTALAR.BAT**: Programa para instalar el sistema en la unidad C desde la unidad A.
- 5) **PKUNZIP**: Programa para descompactar programas (compactados) con extensión .ZIP.

4.5. Módulos desarrollados para el programa SIVTRIAL

Los siguientes módulos son programas internos que maneja el programa SIVTRIAL.EXE.

- **MEN_PRIN.VI**: Es el programa principal del sistema para el control de las cámaras triaxiales, desde éste se puede acceder directamente a los programas ENSAYO.VI, ANALISIS.VI, ADM_IMP1.VI y ADM_IMP2.VI.
- **ENSAYO.VI**: Es el programa que genera la señal analógica a enviar al servocontrolador y que realiza el proceso de adquisición de datos. En este programa se puede acceder directamente al módulo ANALISIS.VI.
- **ANALISIS.VI**: Programa que realiza el análisis del comportamiento dinámicos de suelos en forma gráfica.
- **ADM_IMP1.VI**: Es el programa que nos permite seleccionar, una de las señales que se encuentran en el archivo con extensión .PRN ó .ANL, junto con sus respectivas características y manda llamar al programa GRAFICA.VI.



- **GRAFICA.VI:** Es el programa que nos presenta gráficamente, en la pantalla, la señal seleccionada en la etapa de ADM_IMP1.VI y nos permite mandar a impresión esta gráfica o guardar la información en un archivo de datos binario.
- **ADM_IMP2.VI:** Es el programa que nos permite seleccionar, varias señales del mismo tipo en los archivos con extensión PRN ó ANL, junto con sus respectivas características y manda llamar al programa GRAFICAS.VI.
- **GRAFICAS.VI:** Es el programa que nos presenta gráficamente las señales seleccionadas en la etapa de ADM_IMP2.VI y nos permite mandar a impresión estas señales o guardar la información en un archivo de datos binario.
- **FAC_CON.VI:** Es el programa que pide al operador los factores de operación de los transductores y las constantes que se requieren para la etapa de ENSAYO y ANALISIS.
- **INFO.VI:** Es un programa que presenta una descripción del sistema SIVTRIAL.
- **ANA_DIG.VI** y **DIG_ANA.VI:** Son los programas (drives) internos que utiliza el programa ENSAYO.VI para comunicarse con la tarjeta de adquisición de datos PC-LAB 812 PG y poder mandar y recibir señales analógicas.
- **ENV_DAT.VI:** Es un programa (interno) que utiliza el módulo ENSAYO.VI para guardar en un archivo de datos con extensión .DAT, las características con que fue realizado un ensayo.

A continuación se presenta la forma de operar cada uno de los programas anteriores.

Menú principal

En la figura 4.1 se muestra la presentación del programa principal (MEN_PRIN.VI). Este programa tiene por objetivo fundamental organizar la ejecución de los programas de: ensayos dinámicos (ENSAYO.VI), análisis del comportamiento dinámico de las muestras (ANÁLISIS.VI) e impresión de gráficas (ADM_IMP1.VI Y ADM_IMP2.VI).

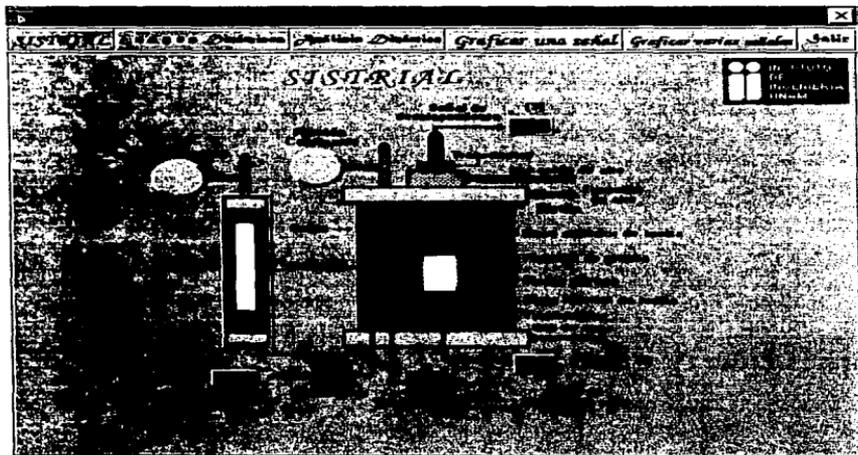


Figura 4 1. Presentación del programa del menú principal

Para ingresar a uno de los programas anteriores se requiere presionar el botón izquierdo del mouse en la opción correspondiente.

El programa MEN_PRIN VI realiza una simulación de los componentes principales que integran a una cámara triaxial cíclica, mientras se presiona alguno de los botones de la parte superior de la pantalla.

A continuación se describen las funciones de cada una de las opciones del programa SIVTRIAL

- **SIVTRIAL:** Al seleccionar esta opción se manda a llamar a otro programa que presenta los objetivos principales de este sistema.



- **Ensaye Dinámicos:** Al seleccionar esta opción se manda a llamar al programa que realiza los ensayos dinámicos.
- **Análisis Dinámicos:** Al seleccionar esta opción se manda a llamar al programa que procesa la información generada en el programa de ensayos dinámicos
- **Graficar una señal:** Al seleccionar esta opción se manda a llamar al programa que pide las características de la señal a graficar
- **Graficar varias señales:** Al seleccionar esta opción se manda a llamar al programa que pide las características de las señales a graficar.
- **Salir:** Al seleccionar esta opción se termina la ejecución del programa SIVTRIAL.

Además todos los programas que se presentan en este sistema cuentan con ayuda en línea, (que nos describe en forma detallada, la función principal de cada uno de los objetos que aparecen en pantalla). Existen dos formas para acceder la información de ayuda en línea.

1. Presionando las teclas CTRL + H. Al presionar esta combinación de teclas se muestra un cuadro pequeño, en el se describe en forma breve el objeto (como: perillas, botones, gráficas, variables de entrada/salida etc.) al cual apunta el cursor del *mouse*. Para remover esta ayuda presione nuevamente las teclas CTRL + H ó cierre este ventana de ayuda como cualquier otra ventana de Windows. Si la información relacionada al objeto es muy amplia mejor utilice la siguiente forma de acceder la ayuda el línea.
2. Cuando se presiona el botón derecho sobre un objeto aparece un nuevo menú de opciones, y seleccionando la opción de DESCRIPCIÓN, el programa presentará una nueva ventana con la información correspondiente a esta variable en forma detallada y completa.

Ensayes dinámicos

La presentación del programa de ensayos dinámicos (ENSAYO.VI) , se muestra en al figura 4.2. Este programa tiene por objetivo fundamental realizar el proceso de ensayos dinámicos junto con el servocontrolador y la cámara triaxial seleccionada.

En la parte superior de la figura 4.2 se piden los parámetros para generar la señal de carga y en la parte inferior se presentan las gráficas de las señales de carga, desplazamiento presión de poro y cambio volumétrico

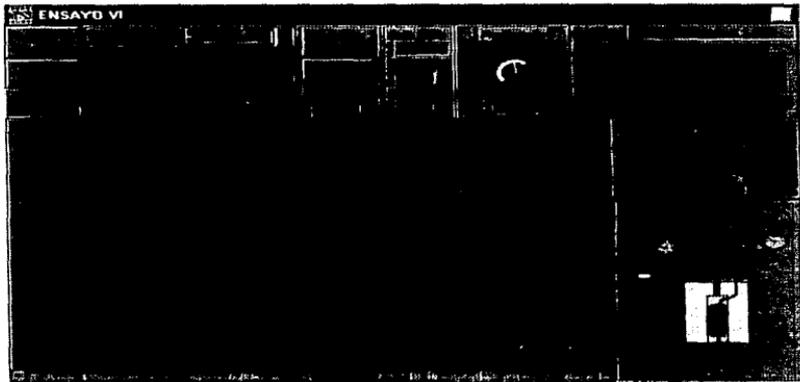


Figura 4.2. Presentación del programa de ensayos dinámicos.

Para generar la señal de carga, el programa requiere que se ingresen los siguientes parámetros:

- *Forma de onda*: es el tipo de señal que será generada, y puede ser senoidal, triangular o cuadrada.
- *Frecuencia*: es la frecuencia a la cual oscilará la señal de carga, en el rango de 0.10 Hz hasta 2.00 Hz.
- *Carga máxima*: es la carga máxima que se aplicará a la muestra y puede ser hasta 100 kg.
- *Carga mínima*: es la carga mínima que se aplicará a la muestra y por lo regular es 0 kg.



- **Duración:** es el tiempo que durará el ensaye.
- **Ciclo de Trabajo:** este parámetro se utiliza sólo en señales cuadradas, y nos indica en que porcentaje la carga se debe aplicar.
- **Nombre del archivo:** se debe ingresar el drive, la ruta y el nombre del archivo en donde se guardará la información de las señales generadas, la extensión debe ser PRN. Antes de comenzar dicho ensaye se debe ingresar el nombre del archivo, en caso contrario, el sistema cuando guarde la información preguntará por el nombre del archivo. El orden como se guarda la información en el archivo es por columnas y las señales que se guardan son: 1°C. carga, 2°C. desplazamiento, 3°C. presión de poro, 4°C. cambio volumétrico, 5°C. esfuerzo, 6°C. deformación y la 7°C. nos indica cuantas muestras se tomaron por cada ciclo de carga, en este programa las muestras por ciclo de carga son variables debido a la organización de dicho sistema en tiempo real.

El la parte inferior del programa se presentan las gráficas siguientes.

- En la gráfica de la izquierda se presentan las señales de carga (color rojo), desplazamiento (color azul), presión de poro (color amarillo) y cambio volumétrico (color blanco). Las unidades que se utilizan para dichas señales son de voltaje.
- En la gráfica de la derecha se presentan las mismas gráficas de la parte izquierda pero con sus respectivas unidades, la señal de carga en [kg], desplazamiento en [cm], presión de poro en [kg/cm²] y cambio volumétrico en [cm³].

El programa de ensayos cuenta con los siguientes botones:

- **STOP:** Botón que sirve para suspender la ejecución del ensaye y para regresar al menú principal (programa MEN_PRIN.VI).
- **Empezar muestreo:** Botón que sirve para comenzar el periodo de ensaye.
- **Factores de Conversión:** Botón que sirve para llamar al programa que pide al operador las constantes de los factores de conversión de las señales muestreadas (programa FAC_CON.VI).



- **ANÁLISIS:** Botón que sirve para llamar al programa que procesa la información (ANÁLISIS.VI).

Cuando se termina de realizar un ensaye el programa manda llamar al módulo ENV_DAT VI, el cual guarda en un archivo de datos con extensión DAT, todas las características y parámetros con que fue realizado el ensaye.

Las siguientes características que se presentan son propias de LabView, y se describen a gran detalle en la sección referente a **Gráficas en pantalla con salida a impresora**.

Todas las gráficas que se muestran en pantalla presentan opciones que se activan al presionar el botón derecho del *mouse* sobre ellas. Estas opciones nos permiten realizar las siguientes funciones: habilitar una barra horizontal (scrollbar display) para recorrer la información de la gráfica, para cada señal desplegada en la gráfica se puede seleccionar: el color, tipo de línea, tipo de punto, tipo de interpolación, autoescalación de los ejes y/x y despliegues digitales. Además, se pueden realizar acercamientos y alejamientos en las gráficas, así como también se puede borrar la información de las gráficas.

Análisis dinámico

El la figura 4.3 se muestra la presentación del programa (ANALISIS.VI) que procesa la información generada en la etapa de ensayos dinámicos.

En este programa se procesa la información adquirida y se presenta en forma gráfica el comportamiento dinámico de la muestra y obtiene las gráficas de : carga [kg], desplazamiento [cm], presión de poro [kg/cm²], cambio volumétrico [cm³], esfuerzo σ [kg/cm²], deformación ϵ [%], esfuerzo σ_c [kg/cm²] / deformación ϵ_c [%], esfuerzo cíclico σ_c [kg/cm²], deformación cíclica ϵ_c [%], presión de poro cíclico [kg/cm²], cambio volumétrico cíclico [cm³], módulo de Young E [kg/cm²], módulo de cortante G [kg/cm²], amortiguamiento λ_{mc} [%], amortiguamiento λ_{poro} [%], deformación cíclica de esfuerzo máximo $\sigma_c(\sigma_{c\max})$ [%], deformación angular γ [%], módulo de cortante G [kg/cm²] / deformación angular γ [%] y amortiguamiento λ_{poro} [%] / deformación angular γ [%].

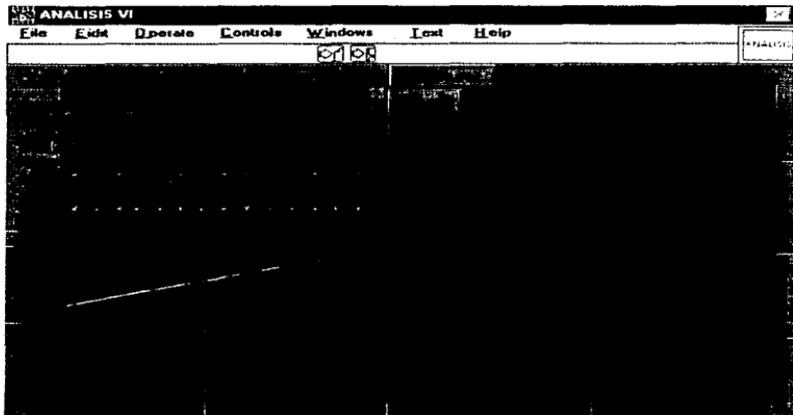


Figura 4.3. Presentación del programa que procesa la información.

Este programa procesa la información de las gráficas anteriores de la siguiente forma:

Para cada una de las señales se obtienen vectores de aproximadamente 1600 puntos.

$C = [c_1 \ c_2 \ \dots \ c_{1600}]$. Es el vector de la señal de carga en [kg]

$D = [d_1 \ d_2 \ \dots \ d_{1600}]$. Es el vector de la señal de desplazamiento en [cm].

$U = [pp_1 \ pp_2 \ \dots \ pp_{1600}]$. Es el vector de la señal de presión de poro en [kg/cm²]

$V = [cv_1 \ cv_2 \ \dots \ cv_{1600}]$. Es el vector de la señal de cambio volumétrico en [cm³].

Las constantes que se utilizan son las siguientes:

a = Área de la muestra en [cm²]

h = Altura de la muestra en [cm]

ν = Coeficiente de Poisson

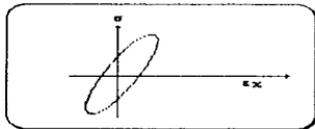


Con los vectores y constantes anteriores se calculan los siguientes vectores

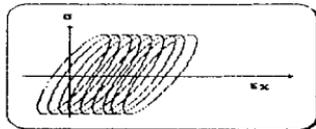
$$\sigma = [\sigma_1 \quad \sigma_2 \quad \dots \quad \sigma_{1000}] = C/a \text{ Es el vector de la señal de esfuerzo en [kg/cm}^2\text{]}$$

$$\varepsilon = [\varepsilon_1 \quad \varepsilon_2 \quad \dots \quad \varepsilon_{1000}] = D/h \cdot 100 \text{ Es el vector de la señal de deformación en [\%]}$$

Aproximadamente cada 40 puntos de estos vectores corresponden a un ciclo de carga, y la señal obtenida para un ciclo de carga presenta las gráficas que se muestra en la figura 4.4



Gráfica para un ciclo de carga



Gráfica para todos los ciclos de carga

Figura 4.4. Gráficas de esfuerzo/deformación.

Para las siguientes señales se procesa en forma independiente cada ciclo de carga, y de esta forma se obtienen nuevas señales (vectores) con aproximadamente 40 puntos. Donde, cada punto representa a un ciclo de carga.

$$\sigma_{c1} = \sigma_{\max}^1 - \sigma_{\min}^1 \text{ Esfuerzo cíclico en el primer ciclo de carga.}$$

$$\sigma_{c2} = \sigma_{\max}^2 - \sigma_{\min}^2 \text{ Esfuerzo cíclico en el segundo ciclo de carga.}$$

$$\sigma_{cN} = \sigma_{\max}^N - \sigma_{\min}^N \text{ Esfuerzo cíclico en el N-ésimo ciclo de carga.}$$

$$\sigma_c = \sigma_{cN} = [\sigma_{c1} \quad \sigma_{c2} \quad \dots \quad \sigma_{c40}] \text{ Esfuerzo cíclico.}$$

$$N = 1, 2, 3, \dots, 40 \text{ Ciclos de carga aplicados}$$

Con este mismo cálculo se obtiene:

$$\sigma_c = \sigma_{\max}^N - \sigma_{\min}^N \text{ Es el vector de la señal de esfuerzo cíclico en [kg/cm}^2\text{].}$$

$$\varepsilon_c = \varepsilon_{\max}^N - \varepsilon_{\min}^N \text{ Es el vector de la señal de deformación cíclico en [\%].}$$

$$U_c = U_{\max}^N \text{ Es el vector de la señal de presión de poro cíclico en [kg/cm}^2\text{].}$$

$$V_c = V_{\max}^N \text{ Es el vector de la señal de cambio volumétrico cíclico en [cm}^3\text{].}$$

$$\varepsilon_c(\sigma_{c \max}) = \varepsilon(\sigma_{\max}^N) - \varepsilon(\sigma_{\min}^N) \text{ Es el vector de la señal de deformación cíclico de esfuerzo máximo [\%].}$$

$$E = \sigma_c / \varepsilon_c(\sigma_{c \max}) \text{ Rigidez del módulo de Young en [kg/cm}^2\text{].}$$

$$G = E / [2 \cdot (1 + \nu)] \text{ Rigidez de cortante en kg/cm}^2\text{.}$$

$\lambda_{mic} = Ae / (2 \cdot \Pi \cdot A_{ts})$: Es el vector de la señal de amortiguamiento en [%]

Utilizando el método de mínimos cuadrados para calcular Ae.

$\lambda_{pol} = Ae / (2 \cdot \Pi \cdot A_{ts})$: Es el vector de la señal de amortiguamiento en [%]

Utilizando el método del polígono para calcular Ae.

$\gamma = [(1 + \nu) / 2] \cdot \epsilon_c$: Es el vector de la señal de deformación angular en [%].

Ae y A_{ts} : Es el área de la elipse y los triángulos, respectivamente, que se forman en un ciclo de carga como se ilustra en la figura 4.5



Figura 4.5. Gráficas de áreas formadas

E y G relacionan la rigidez axial con la rigidez radial y depende del tipo de material y el contenido del agua.

Cálculo de del área de los triángulos

En la figura 4.6 se observa el área de los triángulos que hay que obtener.

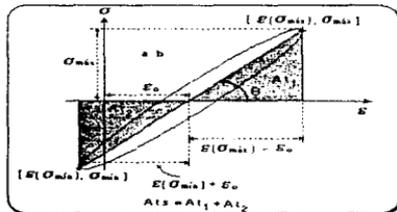


Figura 4.6: Área de los triángulos.



Se utilizaron las siguientes ecuaciones para el cálculo del área de los triángulos.

$$\sigma = m \cdot \varepsilon + b \quad \dots\dots\dots (1)$$

donde:

$$m = \frac{\sigma_{máx} - \sigma_{mín}}{\varepsilon(\sigma_{máx}) - \varepsilon(\sigma_{mín})} \quad \dots\dots\dots (2)$$

$$b = -m \cdot \varepsilon(\sigma_{máx}) + \sigma_{máx} \quad \dots\dots\dots (3),$$

para el cálculo de b se considera la ecuación general de la recta.

De la ecuación (1) tenemos que,

$$\varepsilon = (\sigma - b) / m \quad \dots\dots\dots (4)$$

$$\text{Si } \sigma = 0, \Rightarrow \varepsilon_0 = -b / m \quad \dots\dots\dots (5)$$

Sustituyendo los valores de las ecs. (2) y (3) en (5) se tiene que,

$$\varepsilon_0 = [-m \cdot \varepsilon(\sigma_{máx}) + \sigma_{máx}] / \left[\frac{\sigma_{máx} - \sigma_{mín}}{\varepsilon(\sigma_{máx}) - \varepsilon(\sigma_{mín})} \right] \quad \dots\dots (6)$$

Utilizando el resultado de la ecuación (6) obtenemos las áreas de los dos triángulos presentados en la figura 4.6, de la forma:

$$\text{Área del Triángulo} = (\text{base} \cdot \text{altura}) / 2 .$$

Área del triángulo 1:

$$At_1 = [\varepsilon(\sigma_{máx}) - \varepsilon_0] \cdot \sigma_{máx} / 2$$



Área del triángulo 2

$$A_2 = [\epsilon (\sigma_{\min}) - \epsilon_0] * \sigma_{\min} / 2$$

Donde el área de los triángulos estará definida por la suma de las dos expresiones anteriores.

Cálculo del área de la elipse (método del polígono) ²

Como se mencionó anteriormente, para cada ciclo de carga se obtienen aproximadamente 60 muestras para los vectores de esfuerzo y deformación.

$$\sigma = [\sigma_1 \quad \sigma_2 \quad \dots \quad \sigma_n]$$

$$\epsilon = [\epsilon_1 \quad \epsilon_2 \quad \dots \quad \epsilon_n]$$

donde n \approx 60 muestras.

$$Ae(m.p) = \frac{\sum_{i=0}^n [(\epsilon_{i+1} * \sigma_i) - (\sigma_{i+1} * \epsilon_i)]}{2}$$

donde Ae es el área de la elipse.

Administración de impresión de una sola señal

En la figura 4.7 se muestra la presentación del programa que pide las características de una señal a graficar en pantalla.

² Montes de Oca, Miguel., "Topografía". Ed. Alfaomega. México, D.F. 1989.

En este programa el operador selecciona el tipo de señal que desee graficar, e indica el color, tipo de interpolación, tipo de línea y subtítulo de la gráfica, nombre del archivo y el número de ciclos de carga que el usuario desee imprimir.

Los tipos de señales que se pueden seleccionar son las siguientes:

1. Carga [kg]
2. Desplazamiento [cm]
3. Presión de poro [kg/cm²]
4. Cambio volumétrico [cm³]
5. Esfuerzo σ [kg/cm²]
6. Deformación ϵ [%]
7. Esfuerzo/Deformación
8. Esfuerzo cíclico σ_c [kg/cm²]
9. Deformación cíclica ϵ_c [%]
10. Módulo de Young E [kg/cm²]
11. Módulo de cortante G [kg/cm²]
12. Presión de poro cíclico [kg/cm²]
13. Cambio volumétrico cíclico [cm³]
14. Amortiguamiento (utilizando el método del polígono) λ_{por} [%]
15. Amortiguamiento (utilizando el método de mínimos cuadrados) λ_{mc} [%]
16. Deformación de Esfuerzo máximo.
17. Deformación angular γ [%]
18. Módulo de cortante G [kg/cm²] / Deformación angular γ [%]
19. Amortiguamiento λ_{por} [%] / Deformación angular γ [%]



Figura 4.7. Presentación del programa de administración de gráficas para una sola señal.

Para las señales de 1-6 y 17-19 no es necesario indicar cuantos ciclos de carga se desean graficar, el programa toma en cuenta a todos los ciclos de carga para graficarlos en pantalla.

Para la señal 7 el programa pide el número de ciclo de carga que se desee graficar, para esta señal sólo se acepta un solo ciclo de carga, ejemplo. Ciclo de carga = 5, indicará que se grafique solamente el ciclo de carga 5. Si se llegaran a ingresar más ciclos de carga, por ejemplo. Ciclo de carga = 1, 5, 10, 20, solamente se grafica el primer ciclo de carga y los demás ciclos (5,10 y 20) se omiten. Cuando el ciclo de carga es 0, el programa toma en cuenta a todos los ciclos de carga.

Para las señales de 8 a 16 el programa pide los ciclos de carga que se deseen graficar, en este caso se pueden ingresar varios ciclos de carga separados por comas. Cuando el ciclo de carga es 0, el programa toma en cuenta a todos los ciclos de carga. Además, este módulo cambia directamente la extensión del nombre del archivo ".PRN" por ".ANL", por lo que no es necesario cambiar la extensión del nombre del archivo.

Este programa determina el nombre de los ejes y-x, así como también, el título de la gráfica dependiendo de la señal que sea seleccionada.



Cuando se presiona el botón Continuar, el programa manda a llamar al módulo GRAFICA.VI, el cual despliega la gráfica correspondiente en pantalla.

Cuando se presiona el botón Regresar, el programa regresa al otro módulo de donde fue llamado, (programa MEN_PRIN.VI).

Graficación en pantalla con salida a impresora

La presentación del programa GRAFICA.VI se muestra en la figura 4.8.

Como se observa en la figura 4.8, este programa sólo grafica la señal con las características dadas en la parte de administración de gráficas para una sola señal (programa ADM_IMP1.VI).

Cuando se presiona el icono de la figura 4.9 con el *mouse*, este icono queda marcado y el programa manda a imprimir esta gráfica cuando se regresa al programa anterior (programa ADM_IMP1.VI).

Cuando se presiona el icono de la figura 4.10 con el *mouse*, este icono queda marcado y el programa manda a guardar la información de la gráfica (en un archivo de datos binario) cuando se regresa al programa anterior (programa ADM_IMP1.VI). El nombre del archivo es pedido por el sistema cuando vaya a guardar físicamente la información a disco.

El botón que aparece en la parte superior derecha de la figura 4.8, nos sirve para regresar al programa anterior.

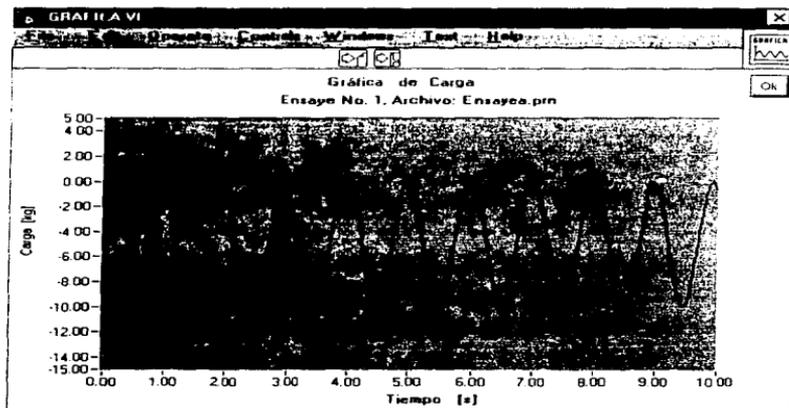


Figura 4.8. Presentación del programa que grafica una sola señal.



Figura 4.9. Icono para imprimir la gráfica.



Figura 4.10. Icono para guardar información en archivo.

Todas las gráficas que se presentan en este sistema tienen las siguientes opciones (propias de LabView).



Al mantener presionado el botón derecho del *mouse* sobre una gráfica hará que aparezca un menú con las siguientes opciones:

- *Reinicializa to Default*
- *Copy Data*
- *Description*
- *Show*
- *Clear Graph*
- *Auto Scale X*
- *Auto Scale Y*
- *Smoth Updates*

En este documento sólo se describirán las opciones más importantes:

- *Reinicializa to Default* y *Clear Grph*: Borran la información de la gráfica.
- *Description*: Muestra una ventana que contiene información de ayuda relacionada con esta gráfica.
- *Show*: Al seleccionar esta opción se presentará otro menú con las siguientes opciones *Legend*, *Palette*, *Cursor Display*, *X scale* y *Y scale*.

La opción de "Legend" nos permite cambiar las características de la gráfica, como son: el color, tipo de punto, tipo línea o tipo de interpolación. Al seleccionar esta opción aparecerá un nuevo cuadro a la derecha de la gráfica y para poderlo ver tenemos que recorrer la pantalla presionando con el botón izquierdo del *mouse* sobre la barra deslizable inferior y recorriéndola al lado derecho. Para cambiar realmente las características anteriores, mantenga presionado el botón izquierdo del *mouse* sobre una línea que aparece en el nuevo cuadro, esto hará que aparezca otro nuevo menú con las siguientes opciones: *Point Style*, *Line Style*, *Interpolation* y *Color*, y para seleccionar una de estas opciones sólo mueva el *mouse* a la opción deseada y elija el nuevo valor. Para desaparecer el cuadro de "Legend" que aparece a la derecha de la gráfica seleccione nuevamente la opción de "SHOW Legend".



La opción de "Palette" nos permite cambiar las características de la gráfica como el valor máximo de los ejes, disminuir o aumentar el número de decimales de los ejes o hacer un acercamiento o alejamiento de la gráfica

Al seleccionar esta opción aparecerá un nuevo cuadro a la derecha de la gráfica y para poderlo ver tenemos que recorrer la pantalla presionando el botón izquierdo del *mouse* sobre la barra deslizable inferior y recorriéndola al lado derecho. Al mantener presionado el botón de *x,xx* o *y,yy* (del nuevo cuadro) aparecerá un nuevo menú con las siguientes opciones: *Format* con el cual se pueden cambiar el formato de los ejes a "Decimal, Scientific, Engineering, Binary, Octal, Hexadecimal y Relative Time". *Precision* con el cual se puede cambiar la precisión de los ejes a "0, 1, 2, 3, 4, 5 ó 6" decimales. *Mapping Mode* con el cual se puede cambiar el modo de mapeo de los ejes a "Linear ó Logarithmic".

Con las otras opciones de este nuevo cuadro se pueden hacer acercamientos, alejamientos, mover toda la gráfica hacia un lugar específico o dejar la gráfica como estaba. Para desaparecer el cuadro de "Palette" que aparece a la derecha de la gráfica seleccione nuevamente la opción de "SHOW Palette".

X scale y *Yscale*, nos permiten poner en modo de autoescalación los ejes x-y.

- *Auto Scale X*, nos permite autoescalar el eje X.
- *Auto Scale Y*, nos permite autoescalar el eje Y.

Si se quiere cambiar la acotación de los ejes, cuando se presiona con el cursor del *mouse* en uno de los (valores) extremos del eje, se podrá ingresar el nuevo valor máximo o mínimo del eje y el programa se ajustará a estos nuevos valores.

En los programas de ANÁLISIS.VI, GRAFICA.VI Y GRAFICAS.VI se muestra un menú en la parte superior del programa con las siguientes opciones: "File, Edit, Operate, Constrols, Windows, Text y Help". La única opción de importancia es la función de "File", la cual nos permite seleccionar y modificar las características de la impresora a utilizar.

Administración de Impresión de varias señal

En la figura 4.11 se muestra la presentación del programa que pide las características de varias señales, pero del mismo tipo, para ser graficadas en pantalla. En este programa el operador



selecciona un tipo de señal que desee graficar, e ingresa el subtítulo de la gráfica, nombres de los archivos y el número de ciclos de carga que el usuario desee imprimir

Los tipos de señales que se pueden seleccionar son las siguientes:

1. Carga [kg]
2. Desplazamiento [cm]
3. Presión de poro [kg/cm²]
4. Cambio volumétrico [cm³]
5. Esfuerzo σ [kg/cm²]
6. Deformación ϵ [%]
7. Esfuerzo/Deformación
8. Esfuerzo cíclico σ_c [kg/cm²]
9. Deformación cíclica ϵ_c [%]
10. Módulo de Young E [kg/cm²]
11. Módulo de cortante G [kg/cm²]
12. Presión de poro cíclico [kg/cm²]
13. Cambio volumétrico cíclico [cm³]
14. Amortiguamiento (utilizando el método del polígono) λ_{pol} [%]
15. Amortiguamiento (utilizando el método de mínimos cuadrados) λ_{mc} [%]
16. Deformación de Esfuerzo máximo.
17. Deformación angular γ [%]
18. Módulo de cortante G[kg/cm²] / Deformación angular γ [%]
19. Amortiguamiento λ_{pol} [%] / Deformación angular γ [%]

ESTA TESIS NO DEBE
SALIR DE LA BIBLIOTECA

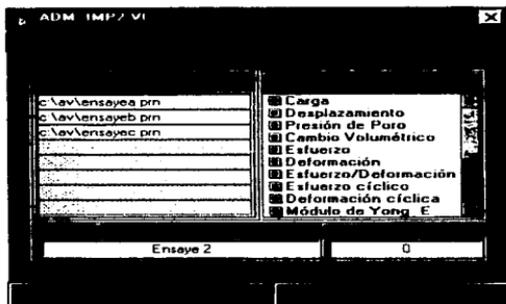


Figura4.11. Presentación del programa de administración de gráficas para varias señales.

Para las señales de 1-6 y 17-19 no es necesario indicar cuantos ciclos de carga se desean graficar, el programa toma en cuenta a todos los ciclos de carga para graficarlos en pantalla.

Para la señal 7 el programa pide el número de ciclo de carga que se desee graficar, para esta señal sólo se acepta un solo ciclo de carga.

Para las señales de 8 a 16 el programa pide los ciclos de carga que se deseen graficar, separados por comas. Cuando el ciclo de carga es 0, el programa toma en cuenta a todos los ciclos de carga. Además, este módulo cambia directamente la extensión del nombre del archivo ".PRN" por ".ANL", por lo que no es necesario cambiar la extensión del nombre del archivo.

Este módulo determina el nombre de los ejes y-x, así como también, el título de la gráfica dependiendo de la señal que sea seleccionada.

Cuando se presiona el botón Continuar, el programa manda a llamar al módulo GRAFICAS.VI, el cual despliega la gráfica correspondiente en pantalla.

Cuando se presiona el botón Regresar, el programa regresa al otro módulo de donde fue llamado, (programa MEN_PRIN.VI).

Graficación en pantalla de varias señales con salida a impresora

La presentación del programa GRAFICAS VI se muestra en la figura 4.12.

Como se observa en la figura 4.12, este programa grafica varias señales de un mismo tipo, dadas en la parte de administración de gráficas de varias señales (programa ADM_IMP2.VI).

En este programa también se manejan los iconos de las figuras 4.9 y 4.10 para mandar a imprimir la gráfica o para guardar la información en un archivo de datos binario.

El botón que aparece en la parte superior derecha de la figura 4.12, nos sirve para regresar al programa anterior.

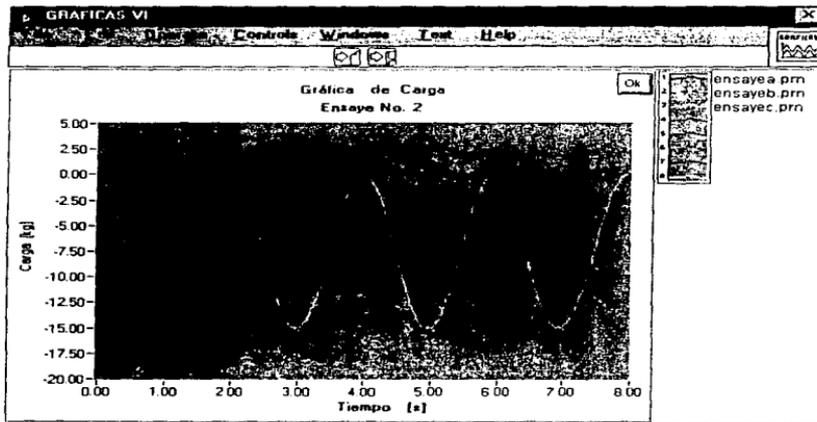


Figura 4.12. Presentación del programa que grafica varias señales.

Para modificar las características de la gráfica vea la forma de hacerlo en la sección *Graficación en pantalla con salida a impresora*.



En este programa ya está seleccionada la opción "Legend" como se muestra en la figura 4.13.



Figura 4.13. Opción "Legend"

En este cuadro se puede cambiar el tipo de interpolación, punto, color y línea, al presionar con el botón izquierdo ó derecho del *mouse* sobre la línea (ó líneas) que se desea modificar, al hacer esto aparecerá un menú de opciones con las cuales se podrán hacer estas modificaciones.

Factores de conversión

En la figura 4.14 se muestra la presentación del programa que pide los factores de conversión (programa FAC_CON.VI).



Figura 4.14. Presentación del programa que pide los factores de conversión.

Este programa tiene por función principal, pedir al usuarios los factores de conversión (FC) de los transductores y algunos parámetros adicionales, como los siguientes:

- FC de carga
- FC de desplazamiento
- FC de presión de poro
- FC de cambio volumétrico
- Altura de la muestra
- Área de la muestra
- Coeficiente de Poisson.
- Fecha y hora del ensaye
- Nombre del operador

Programa de Información del sistema SIVTRIAL

La presentación de este programa (INFO VI) se muestra en la figura 4.15. Este programa muestra el objetivo principal del sistema SIVTRIAL, el nombre de las personas que lo desarrollaron y la fecha en que se terminó de realizar.

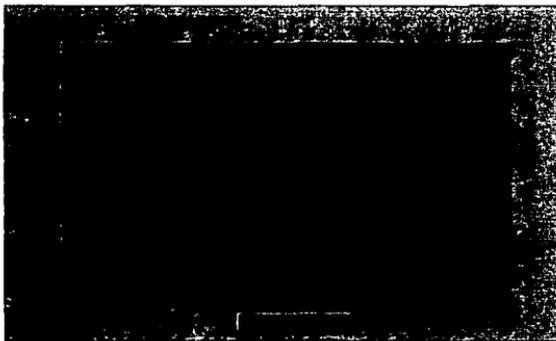


Figura 4.15. Presentación del programa de información del sistema SIVTRIAL.

Posibles errores al operar el sistema SIVTRIAL

En este sistema los errores que se pueden presentar tienen la forma de la figura 4.16.

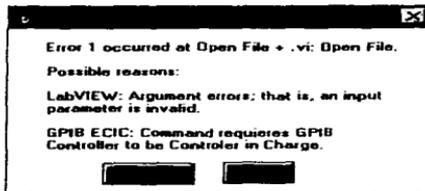


Figura 4.16. Posibles errores al ejecutar el sistema

Este error sólo se presenta cuando se ingresan nombres de archivos incorrectos, ó cuando el sistema intenta leer un archivo que no existe. Si se llegara a presentar este mensaje de error se debe elegir la opción de "Continue" y repetir la operación ingresando correctamente el nombre del (ó de los) archivo(s) a leer. Por ningún motivo seleccione la opción de "Stop" (ó "Cancel"). Si por error se llegará a seleccionar la opción de "Stop" (ó "Cancel") el sistema suspendería la ejecución y quedaría bloqueado y todas las ventanas permanecerían abiertas y para poderlas cerrar se deben presionar las siguientes teclas al mismo tiempo: CTRL + ALT + DEL, cuando se hace esto el sistema de Windows presenta un menú con el nombre de los programas que están siendo ejecutados actualmente y para poder cerrar las ventanas del sistema SIVTRIAL que permanecen abiertas se debe elegir la opción de finalizar tarea en la opción del programa SIVTRIAL.

En el apéndice B se presentan algunas de las gráficas que se obtienen al manejar el Sistema SIVTRIAL.



CAPÍTULO 5

INTEGRACIÓN DEL SISTEMA

Con base en el hardware y software del Sistema SIVTRIAL descritos, y comprobada la operación adecuada de éstos, se procedió a efectuar la verificación del funcionamiento del equipo en su totalidad.

Se conectaron la computadora, que incluye la tarjeta de adquisición de datos, la tarjeta de conexiones, la servoconsola y la cámara triaxial cíclica, ver figura 5.1. Al iniciar las pruebas observamos que la servoconsola no estaba efectuando el control esperado, por lo que se efectuó una inspección en la conexión de los diversos componentes del sistema. Después de diferentes pruebas se determinó que la servoconsola no estaba conectada de manera adecuada, por lo que se realizó una búsqueda de información para determinar la conexión correcta. Dicha información se encontró en el informe del proyecto 9501, Equipo triaxial cíclico controlado por computadora, de agosto de 1989. La forma de conexión final de la servoconsola se presenta en la figura 5.2.

Una vez resuelto el problema de las conexiones se procedió a realizar vanas pruebas triaxiales cíclicas con tres especímenes de diferentes materiales. Las probetas fueron de materiales granulares del tamaño medio con diferentes grados de densidad. Se eligieron estas muestras porque su estudio sería representativo de niveles de esfuerzo y comportamiento real, seleccionando para su interpretación resultados de pruebas a bajo y alto nivel de esfuerzo.

A cada prueba se le aplicaron aproximadamente 25 series de cargas cíclicas desde 0.1 [kg] hasta que ocurría la falla, y ésta variaba desde los 18 hasta 60 [kg], con incrementos de cargas de 0.2, 0.5, 2 y 5 [kg]. Los ensayos se llevaron a cabo aplicando a cada ensaye una presión confinante de 10 lb/in² y frecuencias de 1 y 2 Hz.



Los archivos de los datos obtenidos se procesaron con el mismo Sistema SIVTRIAL. Estas pruebas han permitido corroborar el buen funcionamiento del equipo y conocer algunas de sus limitaciones.

Algunas de las gráficas obtenidas de la etapa de procesamiento de información del sistema SIVTRIAL, se aprecian en el apéndice B "Ensayos realizados".

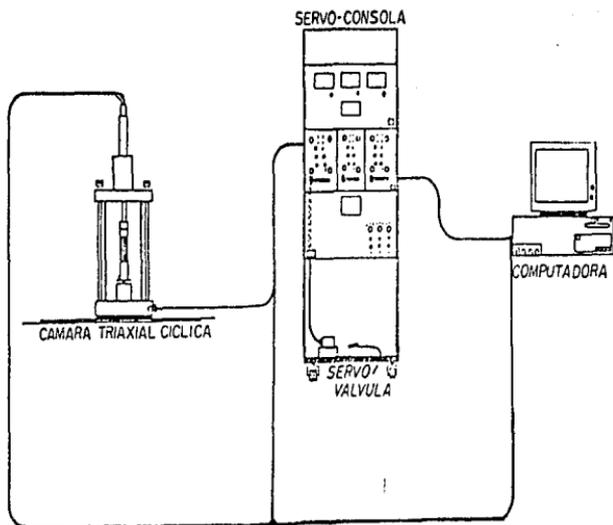


Figura 5.1 Hardware del Sistema SIVTRIAL.

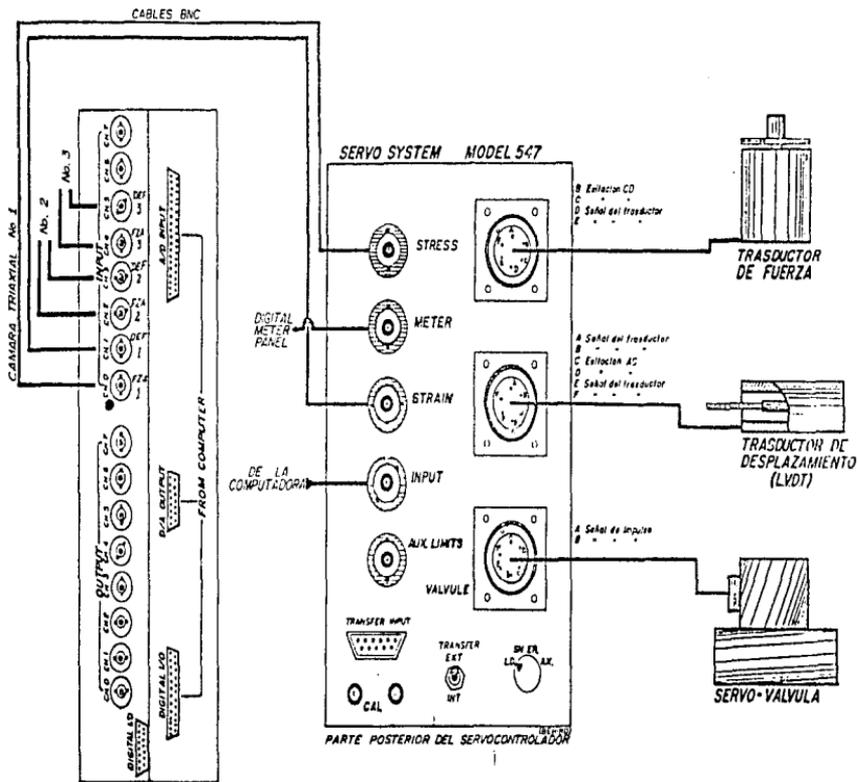


Figura 5.2 Conexión servocontrolador - cámara triaxial

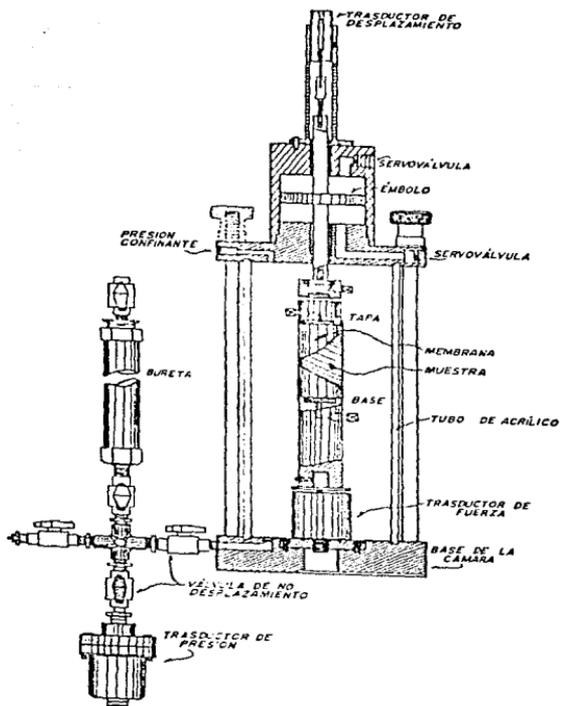


Figura 5.3. Cámara triaxial.



RESULTADOS Y CONCLUSIONES

Para desarrollar el presente proyecto fue necesario recabar la información importante sobre la operación de la cámara triaxial. Primeramente realizamos un estudio del estado en que se encontraba la cámara, integrada alrededor de dos computadoras, el servocontrol y la cámara triaxial. De la misma manera se estudió el software que permitía controlar el sistema en su totalidad.

Resultado del estudio mencionado fue la integración del Sistema SIVTRIAL, con el cual se logró substituir las dos computadoras con las que anteriormente operaba el sistema por una sola, se eliminó la tarjeta de adquisición de datos Qua Tech por la tarjeta PC-Lab 812PG, de la compañía Anvantech. De igual manera se substituyó el software anterior por el de SIVTRIAL. Como ya se ha descrito, mediante el software y la computadora generamos y adquirimos en *tiempo real* la información necesaria en la operación de la cámara triaxial, en conjunto con el servocontrol.

La programación del Sistema SIVTRIAL se logró utilizando como base del desarrollo, el software para instrumentación virtual denominado LABVIEW. Con dicho software se obtuvo un sistema amigable, que incluye explicación y por lo tanto ayuda de cada una de las opciones que en él se incluyen. Además de la generación y adquisición de datos se efectúa el procesamiento de los datos adquiridos, que el sistema anterior no procesaba, generando con ello gráficas de resultados que en un estudio posterior podrán ser interpretados.

SIVTRIAL optimiza el tiempo empleado en la realización de los ensayos de diferentes probetas, ya que en un mínimo de tiempo permite generar resultados que anteriormente requerían de semanas.

La forma de operar el sistema es tal que no requiere de gran inversión de tiempo para aprender su manejo y ni de la asistencia de algún especialista en electrónica o en computación.

Para una mejor comprensión del sistema se recomienda la lectura de la información correspondiente al servocontrolador, los transductores y el equipo periférico.



El Sistema desarrollado cumple con los objetivos propuestos y va más allá de lo requerido inicialmente. Su funcionamiento es satisfactorio, aun cuando falta que tenga un mayor uso para determinar posibles problemas y proceder a su corrección.

Como resultado del beneficio de la utilización del sistema SIVTRIAL, se han realizado aproximadamente 20 pruebas con series de cargas que van desde los 0.1 [kg] hasta los 50 [kg], generando para cada prueba alrededor de 25 ensayos, de los cuales se seleccionan los más representativos y se interpretan las señales obtenidas en la etapa de procesamiento de información. El realizar todo esto lleva aproximadamente un mes de trabajo, y si se hubieran realizado estas pruebas con el equipo anterior, se hubiese requerido de 9 meses de trabajo.



BIBLIOGRAFÍA

- **MANUALES DEL SOFTWARE LABVIEW**
9 Manuales
National Instruments
1996
- **PC- LabCard**
Lab & Engineering Add-on's for PC/XT/AT
User's Manual PCL-812PG
Multi-Lab Card with Programmable Gain
- **PC-based Industrial and Lab Automation**
Solution Guide volume 41
Advantech
- **Jaime, A, Legorreta, H. "Equipo Triaxial Cíclico controlado por computadora"**
Informe del Instituto de Ingeniería, agosto de 1989.
- **Díaz Monges, J. J. "Curvas P-Y para pilotes en arcilla"**
Tesis de maestría en Mecánica de Suelos.
Instituto de Ingeniería, 1995.
- **Montes de Oca, Miguel., "Topografía"**
Ed. Alfaomega. México, D.F. 1989.
- **Jaime, A, "Propiedades dinámicas del subsuelo de la ciudad de México"**
Tesis doctoral en Mecánica de Suelos.
Instituto de Ingeniería, 1991.
- **Bowles, Joseph., "Manual de laboratorio de suelos en Ingeniería Civil"**
McGraw-Hill, México, 11981.



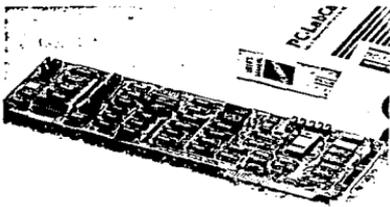
APÉNDICE "A"

DATOS CARACTERÍSTICOS

Tarjeta PC-LAB 812 PG

Tarjeta de conexiones

PCL-812/812PG MultiLab Analog & Digital I/O Card



Introduction

The PCL-812 and PCL-812PG are multifunction analog and digital I/O cards which offer the five most desired measurement and control functions for PC/AT and compatible systems: A/D conversion, D/A conversion, digital input, digital output and counter/timer. They neatly package 16 12-bit analog input channels, two 12-bit analog output channels, 16 digital input channels, 16 digital output channels and a programmable counter/timer on a full-size card.

In addition to all the features listed above the PCL-812PG offers the convenience of programmable analog input ranges. With the PCL-812PG selection of an analog input range is not done by DIP switches, but by software commands. For applications which need different gains for different channels or different gains for different stages of a process, the PCL-812PG offers convenience and maximum resolution.

Rich software support, numerous I/O options and a wide range of available daughterboards make the PCL-812 and PCL-812PG ideal for industrial applications that require a combination of analog and digital I/O.

Features

PCL-812 and PCL-812PG

- 16 single-ended 12-bit analog input channels
- Two 12-bit analog output channels
- Programmable sampling rate of up to 30 KHz
- A/D with DMA or interrupt
- 16 digital output channels
- 16 digital input channels
- Programmable timer/counter

- Includes C/C++, PASCAL and BASIC drivers as well as calibration, demo and example programs
- Rich application software support
- Wide variety of external daughter boards

PCL-812PG only

- Programmable A/D ranges (gains)

Applications

- DC voltage measurement
- Transducer/Sensor Interfacing
- Waveform analysis
- Process control
- Programmable voltage output
- Contact closure monitoring
- Digital signal and BCD interfacing
- Industrial ON/OFF control
- Multiplexer and relay control
- Frequency, period and pulse width measurement
- Event counting and pulse train generation

I/O functions

Analog Input

The PCL-812 and PCL-812PG use an industrial standard 12-bit successive approximation A/D converter (ADS74) with sample and hold for accurate, high-speed A/D conversions. The typical conversion time is 25 microseconds.

You can trigger the A/D conversion in three ways: by program control, by on-board programmable pacer or by an external trigger pulse. The on-board pacer uses two 16-bit timer/counter channels from an Intel 8253. A crystal oscillator provides a 2 Mhz time base. This oscillator lets the pacer generate trigger pulses with frequencies ranging from 500 KHz to 0.00046 Hz (1 pulse every 25 minutes).

You can perform A/D data transfer in three ways: by program control, by interrupt service routine or by DMA. If you use interrupt data transfer you can jumper-select any IRO level between 2 and 7. If you use DMA data transfer you can jumper select either DMA channel 1 or 3.

Analog Output

As a complement to the analog inputs, the PCL-812 and PCL-812PG also provide two 12-bit double-buffered analog output channels. You can operate their D/A converters with an internal fixed reference in the 0 to 5 V output range or with an external reference for 0 to +10 V or 0 to -10 V output.

Specifications

PCL-812/812PG

Digital I/O

The PCL-812 and PCL-812PG come with 16 digital inputs and 16 digital outputs, accessed via two 20-pin dual-in-line connectors. These connectors are standard on most I/O cards and daughterboards in the PC-LabCard family. Digital inputs are normally set high (value = 1) without any input and change state with the input signals accordingly. Digital outputs are normally set low (value = 0) at initial state and stay at the same state (buffered) until the next output operation occurs.

Timer/counter

The third timer/counter channel on the Intel 8253, powered by an internal or external time base, can be used to count events or measure frequency, period and pulse width.

Wait state insertion

Because of the wide variety of CPU and bus speeds in the market we designed the PCL-812 and 812PG with a wait-state insertion capability. Wait-state insertion addresses most speed compatibility problems, allowing you to use these cards in PCs with speeds ranging from 16 MHz (80286) up to 66 MHz (80486DX2). This feature ensures that your card will keep up with future technology.

Specifications

Analog input

- Channels: 16 single-ended
- Resolution: 12 bits
- Converter: Honeywell HADC-574ACCJ or equivalent
- Conversion time: 25 microseconds (max. 30 KHz)
- Input range (in V):
 - PCL-812: ± 10 , ± 5 , ± 2 , ± 1
 - PCL-812PG: ± 10 , ± 5 , ± 2.5 , ± 1.25 , ± 0.625 , ± 0.3125
- Range selection: PCL-812 by DIP switches, PCL-812PG by software.
- Trigger mode: by software, on-board/external trigger
- Data transfer: by program control, Interrupt (IRQ 2 to 7) or DMA (Channel 1 or 3) for single channel scan
- Accuracy: 0.01% of reading ± 1 bit
- Common mode rejection: 60 dB typical
- Input impedance: >10 M Ω
- Overvoltage: Continuous ± 30 V_{DC} max.

Analog output

- Channels: Two double-buffered 12-bit channels
- D/A range (in V):
 - PCL-812: 0-5, 0-10 (w/external reference)
 - PCL-812PG: 0-5, 0-10 (w/internal reference); ± 10 V max. with external AC or DC reference (accuracy for output above ± 5 V may vary depending on power supply used)
- Settling time: 30 microseconds
- Output current: ± 10 mA max.
- D/A device: MP7623KN or AD7541AKN or equivalent
- Linearity: $\pm 1/2$ bit

Digital Input

- Channels: 16
- Logic level 0: 0 to 0.8 V_{CC}
- Logic level 1: 2.0 to 5.0 V_{CC}
- Input load:
 - 0.4 mA max. @ 0.5 V (low), 50 μ A max. @ 2.7 V (high)

Digital output

- Channels: 16
- Logic level 0: 0 to 0.4 V_{CC}
- Logic level 1: 2.4 to 5.0 V_{CC}
- Driving capacity: Sink: 8.0 mA @ 0.5 V
Source: 0.4 mA @ 2.4 V

A/D pacer and counter (8253)

- A/D pacer: 32-bit timer with a 2 MHz time base.
- Max. and min. rates: 500 KHz to 0.00046 Hz (one samp's every 26 minutes)
- Counter: One 16-bit counter with a 2 MHz time base

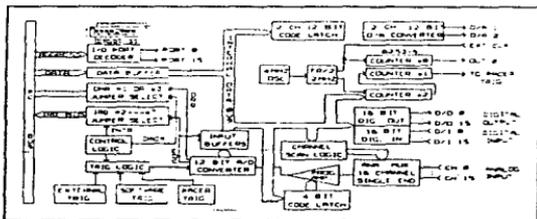
General

- Power consumption:
 - +5 V @ 500 mA typical, 1.0 A max.
 - +12 V @ 50 mA typical, 100 mA max.
 - -12 V @ 14 mA typical, 20 mA max.
- Operating temperature: 32°F to 140°F (to 0 to 50°C)
- I/O ports: 16 consecutive bytes
- Connectors: All I/O channels are accessed through five on-board, 20-pin, dual-in-line connectors
- Base address: DIP-switch selectable, default setting is H220

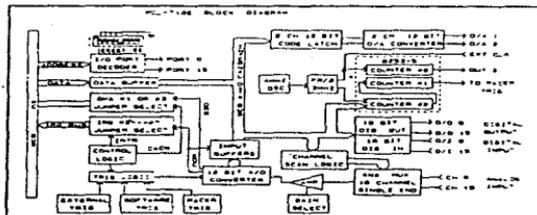
PCL-812/812PG

Ordering Information

- PCL-812: PCL-812 Multi-Lab Card, user's manual and utility diskette, with BASIC, C/C++ and PASCAL drivers
- PCL-812PG: PCL-812PG, user's manual and utility diskette with BASIC, C/C++ and PASCAL drivers
- OPT 002: Wiring kit: Includes PCLD-780 wiring terminal board, PCL-10501/PCL-10502 Industrial wiring adapters and cables.
- OPT 003: Three application software packages: PCLS-700-1 PC-LabDAS, PCLS-800 PC-Scope and PCLS-702 LABTECH ACQUIRE
- PCL-812-CS: Complete package: PCL-812 + OPT 002 + OPT 003
- PCL-812PG-CS: Complete package: PCL-812PG + OPT 002 + OPT 003
- PCLS-DLL-2: Windows DLL driver for PCL-812/PG or PCL-711B



PCL-812PG Block Diagram



PCL-812 Block Diagram

Pin Assignment

Connector 1 (A/D)

AD 0	1	2	A5ND
AD 1	3	4	A5ND
AD 2	5	6	A5ND
AD 3	7	8	A5ND
AD 4	9	10	A5ND
AD 5	11	12	A5ND
AD 6	13	14	A5ND
AD 7	15	16	A5ND
AD 8	17	18	A5ND
AD 9	19	20	A5ND

Connector 2 (A/D, D/A)

AD 10	1	2	A5ND
AD 11	3	4	A5ND
AD 12	5	6	A5ND
AD 13	7	8	A5ND
AD 14	9	10	A5ND
AD 15	11	12	A5ND
DA 1	13	14	A5ND
DA 2	15	16	A5ND
VREF 1	17	18	A5ND
VREF 2	19	20	A5ND

Connector 3 (D/D)

D/D 0	1	2	D/D 1
D/D 2	3	4	D/D 3
D/D 4	5	6	D/D 5
D/D 6	7	8	D/D 7
D/D 8	9	10	D/D 9
D/D 10	11	12	D/D 11
D/D 12	13	14	D/D 13
D/D 14	15	16	D/D 15
D GND	17	18	D GND
+5V	19	20	+12V

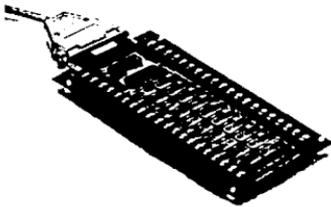
Connector 4 (D/I)

D/I 0	1	2	D/I 1
D/I 2	3	4	D/I 3
D/I 4	5	6	D/I 5
D/I 6	7	8	D/I 7
D/I 8	9	10	D/I 9
D/I 10	11	12	D/I 11
D/I 12	13	14	D/I 13
D/I 14	15	16	D GND
D GND	17	18	D GND
+5V	19	20	+12V

Connector 5 (Counter)

EXT TRQ	1	2	CTR1 GATE
DAD T	3	4	CTR0 GLE
Z MPU	5	6	CTR0 OUT
	7	8	CTR0 GATE
	9	10	CTR1 OUT
	11	12	CTR0 GATE
	13	14	CTR1 OUT
	15	16	D GND
D GND	17	18	D GND
+5V	19	20	D GND

PCLD-880 Industrial Terminal Board



INTRODUCTION

The PCLD-880 is an universal screw terminal board designed for field signal wiring in industrial applications. It can be connected to the analog and digital ports of various PC-LabCards through 20 pin flat cable or shielded cable with 37 pin D-type connector.

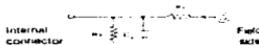
It was designed specifically to accommodate the requirements for passive signal conditioning components. For example, the user may easily implement low-pass filter, attenuator and current shunt functions by adding resistors and capacitors on the reserves circuit pads.

FEATURES

- Low-cost universal screw terminal board for industrial applications.
- Paper stickers provided for marking channel labels.
- 40 terminal points for two 20-pin flat cable connector ports or one DB-37 port.
- Reserved space for signal conditioning circuits like low-pass filter, current shunt and voltage attenuator.
- Industrial type terminal blocks permit heavy-duty and reliable connection of signals.
- Table-top mounting using nylon standoffs. Screws and washers provided for panel or wall mounting.
- Can be mounted inside the PCLD-ENG enclosure.
- Size: 221mm (L) x 115mm (W) (8.7" x 4.53")

APPLICATIONS

- Field wiring for analog and digital input and output ports of PC-LabCard which employs either the standard 20 pin flat cable connector or the 37-pin D-type connector.
- Add signal conditioning circuits as examples given below.



- a) Straight-through connection (Factory Setting)

$R_A = 0$ ohm jumper

$R_B = \text{none}$ (open)

$C_1 = \text{none}$ (open)

- b) 1.6 KHz (3 dB) low pass filter

$R_A = 100$ ohm

$R_B = \text{none}$

$C_1 = 0.01 \mu\text{F}$

$$f_{3dB} = \frac{1}{\pi R_1 C_1}$$

- c) 10:1 voltage attenuator.

$R_A = 9\text{K}$ ohm

$R_B = 1\text{K}$ ohm

$C_1 = \text{none}$

$$\text{Attenuation} = \frac{R_B}{R_A + R_B}$$

(Assume source impedance = 10K ohm).

- d) 4-20 mA to 1.5 VDC signal converter

$R_A = 0$ ohm jumper

$R_B = 250$ ohm (0.1% precision resistor)

$C_1 = \text{none}$

ORDERING INFORMATION

PCLD-880 Industrial Terminal Board

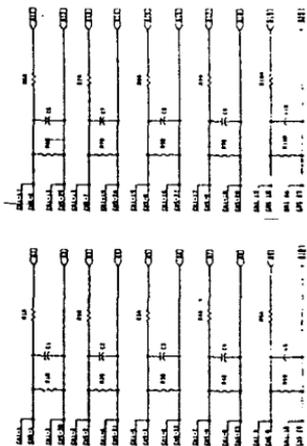
Accessories Furnished:

- Two 1 meter 20-pin flat cable assembly (P/N PCL-10120-1 x 2 ea.)
- Nylon standoffs and screws for table-top or panel mounting. Paper stickers for marking channel labels.
- One PCL-10501 adapter (20-pin analog ports to 37-pin D connector)

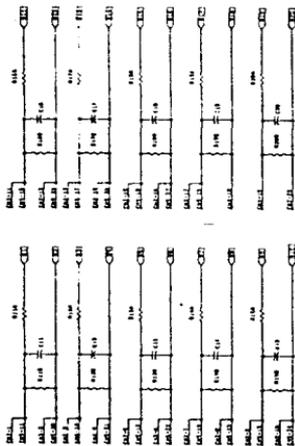
Accessories Available:

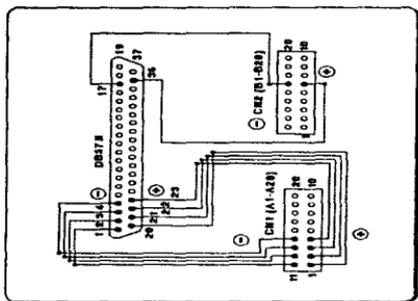
- PCL-10120-ENC : Enclosure box
- PCL-10120-2 : 20 pin flat cable assembly, 2m
- PCL-10120-0.7 : 20 pin flat cable assembly, 0.7m
- PCL-10370 : 37-pin D-type connector

PCLD-880 Industrial Terminal Board

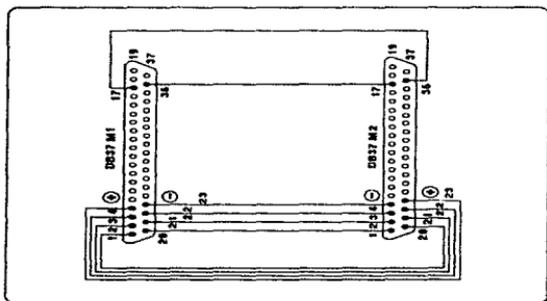


PCLD-880
Industrial Terminal Board





Configuración del adaptador del módulo de acoplamiento.



Configuración del cable de conexión PC - módulo de acoplamiento.



APÉNDICE "B"

ENSAYES REALIZADOS

UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO INSTITUTO DE INGENIERIA, Coord.
GEOTECNIA.

Fecha : 11/06/96

Hora : 02:53 PM

Nombre (Oper.) : Juan José Díaz Monges

Carga Aplicada = 4.00000 [kg]

Frecuencia = 2.00000 [Hz]

F.C. Carga = 45.42900 [kg]

F.C. Desplazam. = 0.08660 [cm]

F.C. Presión P. = 3.10420 [kg/cm²]

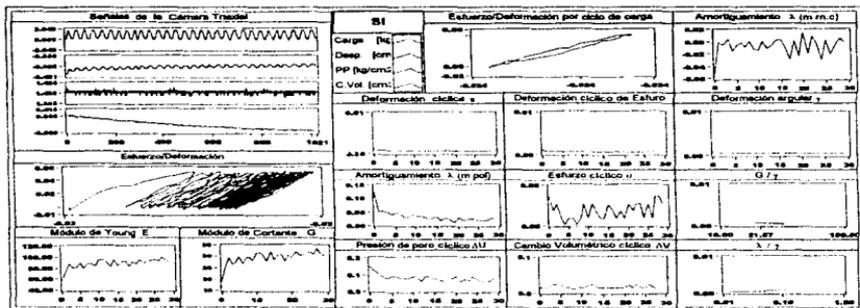
F.C. Cambio V. = 2.85360 [cm³]

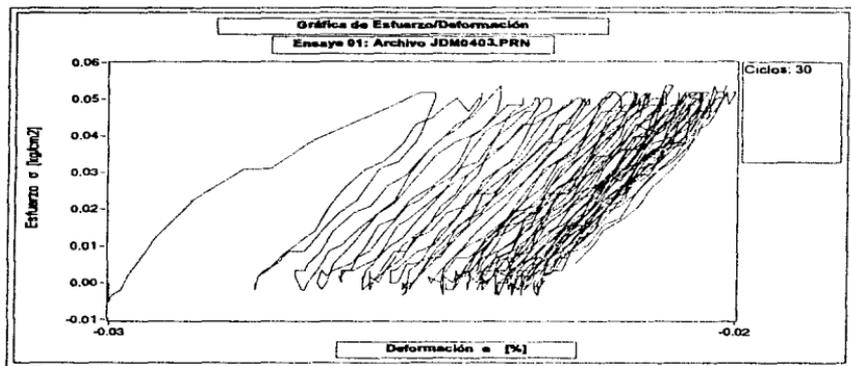
Area (muestra) = 34.78380 [cm²]

Altura (muestra) = 16.00000 [cm]

Coef. de Poisson = 0.50000

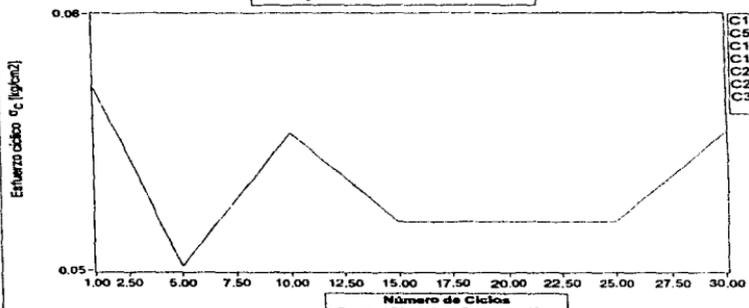
Duracion = 15.00000 [s]



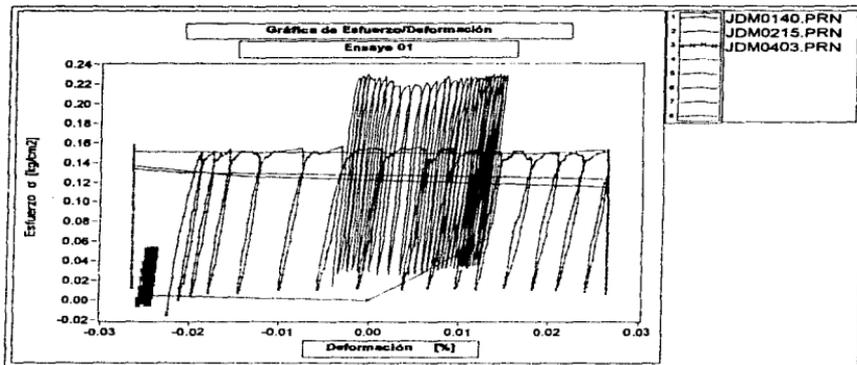


Gráfica de Esfuerzo Cíclico

Ensayo 01: Archivo JDM0403.PRN



C1=0.0571
C5=0.0502
C10=0.0554
C15=0.0519
C20=0.0519
C25=0.0519
C30=0.0554



UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO INSTITUTO DE INGENIERIA, Coord.
GEOTECNIA.

Fecha : 11/05/96

Hora : 02:43 PM

Nombre (Oper.) : Juan José Díaz Munges

Carga Aplicada = 20.00000 [kg]

Frecuencia = 1.00000 [Hz]

F.C. Carga = 45.42900 [kg]

F.C. Desplazam. = 0.08660 [cm]

F.C. Presión P. = 3.10420 [kg/cm²]

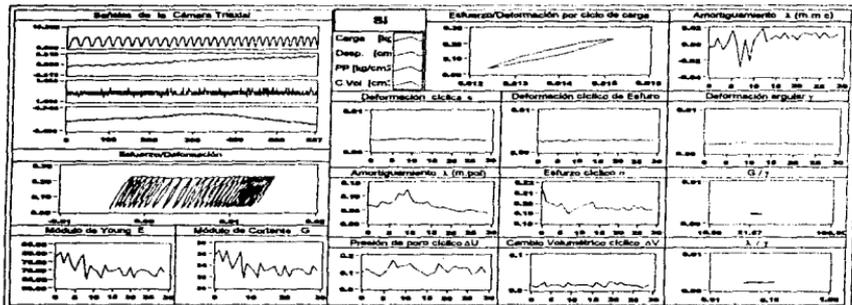
F.C. Cambio V. = 2.85360 [cm³]

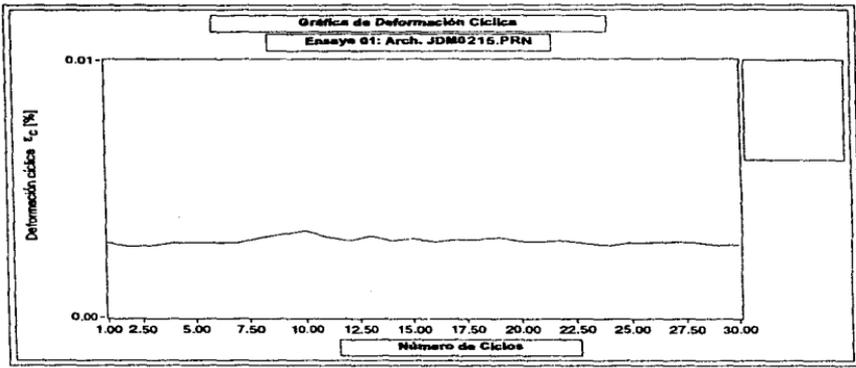
Area (muestra) = 35.25660 [cm²]

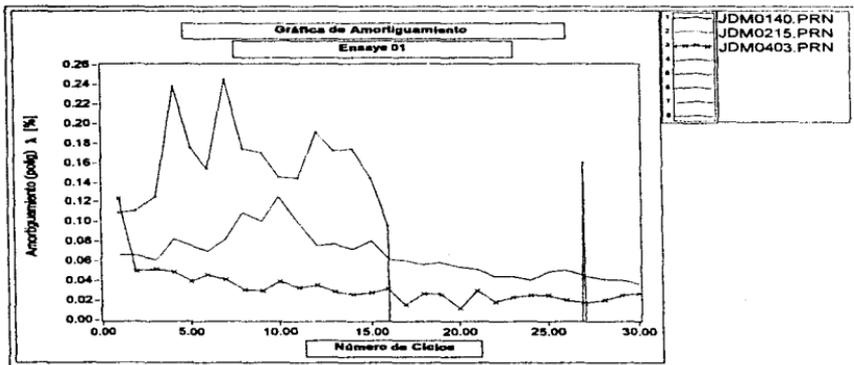
Altura (muestra) = 16.10000 [cm]

Coef. de Poisson = 0.50000

Duracion = 30.00000 [s]







UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO INSTITUTO DE INGENIERIA, Coord.
GEOTECNIA.

Fecha : 11/04/96

Hora : 03:39 PM

Nombre (Oper.) : Juan José Díaz Monges

Carga Aplicada = 94.00000 [kg]

Frecuencia = 1.00000 [Hz]

F.C. Carga = 45.42900 [kg]

F.C. Desplazam. = 0.08660 [cm]

F.C. Presión P. = 3.10420 [kg/cm²]

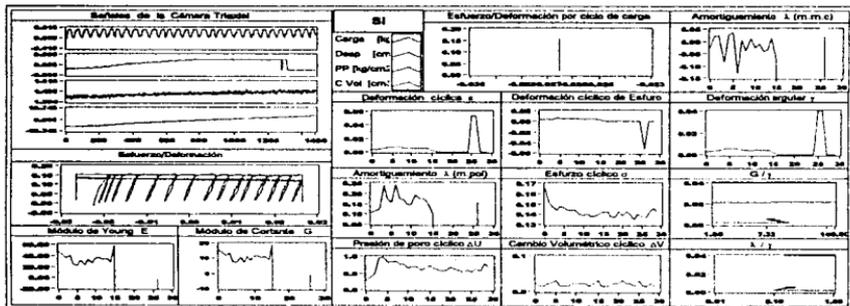
F.C. Cambio V. = 2.85360 [cm³]

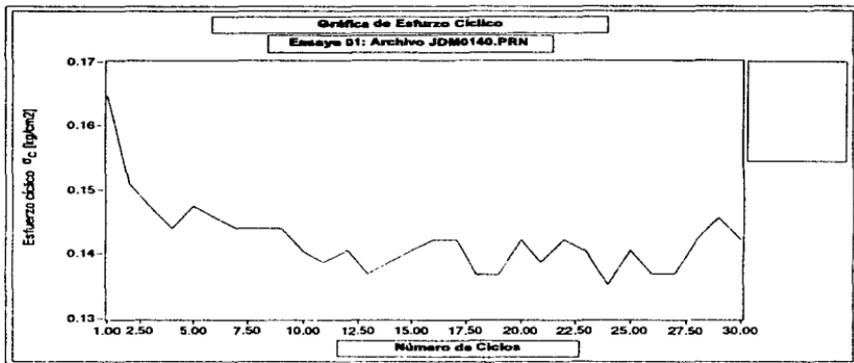
Area (muestra) = 34.69000 [cm²]

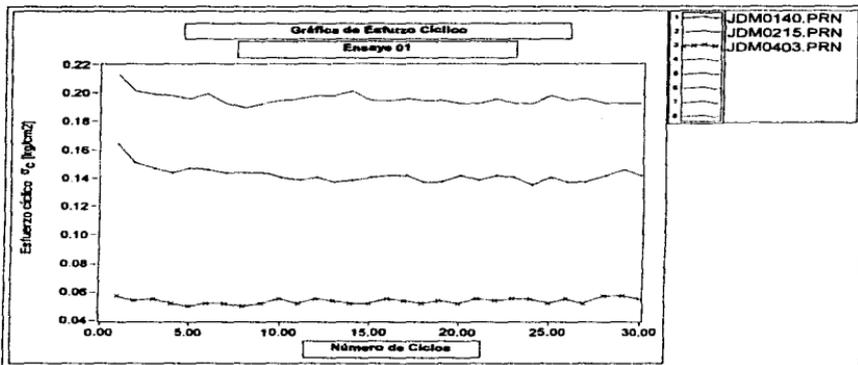
Altura (muestra) = 16.30000 [cm]

Coef. de Poisson = 0.50000

Duracion = 30.00000 [s]









APÉNDICE "C"

FOTOGRAFÍAS DEL SISTEMA

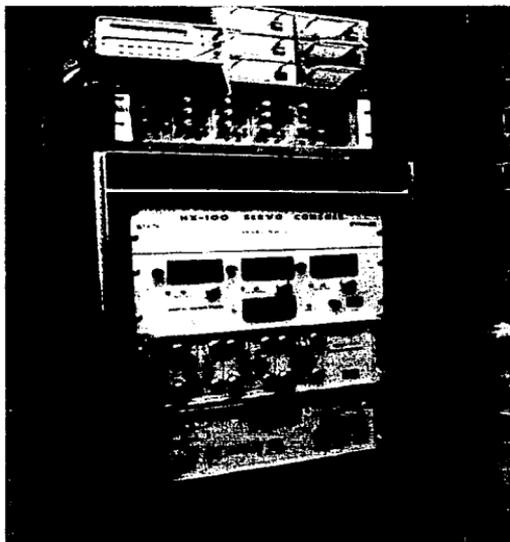


Foto 1. Servoconsola y amplificadores.



Foto 2. Cámara Triaxial.



Foto 3. Computadora de control



Foto 4. Integración del Sistema.



Foto 5 Pantalla de presentación del Sistema SIVTRIAL

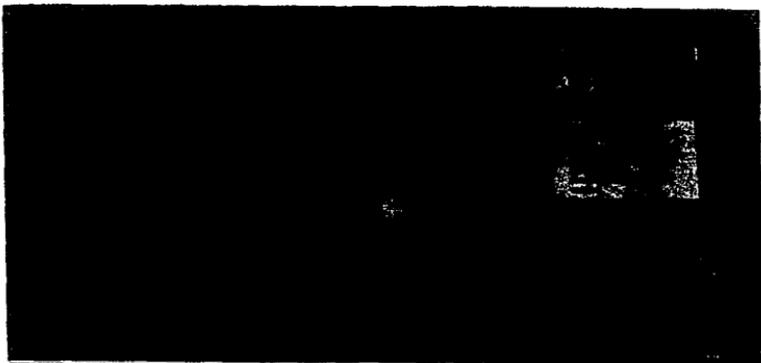


Foto 6. Menú del Sistema SIVTRIAL.

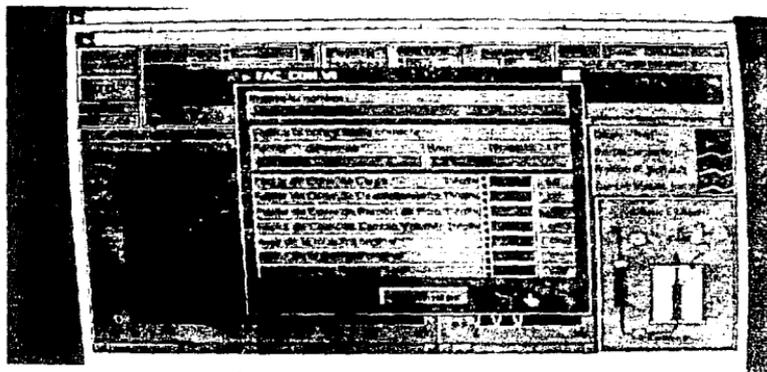


Foto 7. Inicialización del sistema de FACS.

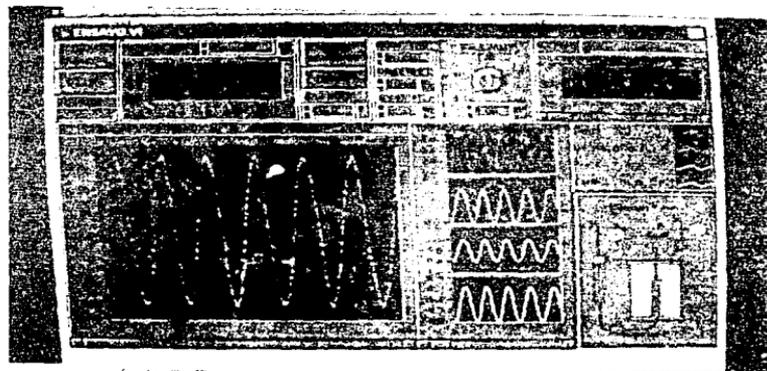


Foto 8. Presentación de la información en visualización dinámica.

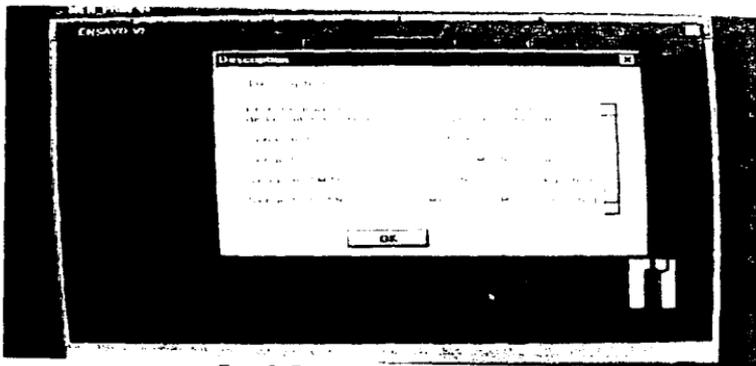


Foto 9 Pantalla de ayuda en línea

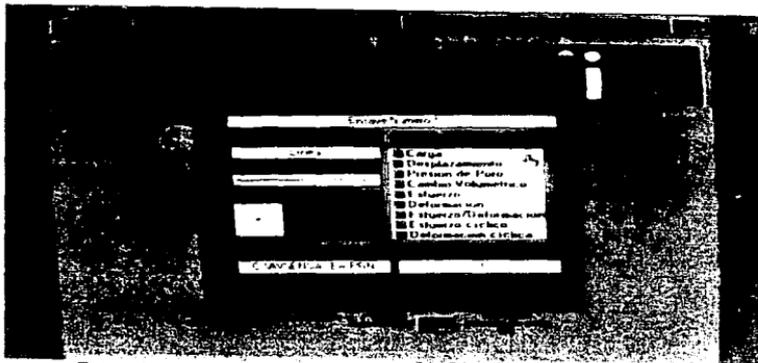


Foto 10 Definición de las características de la gráfica a imprimir

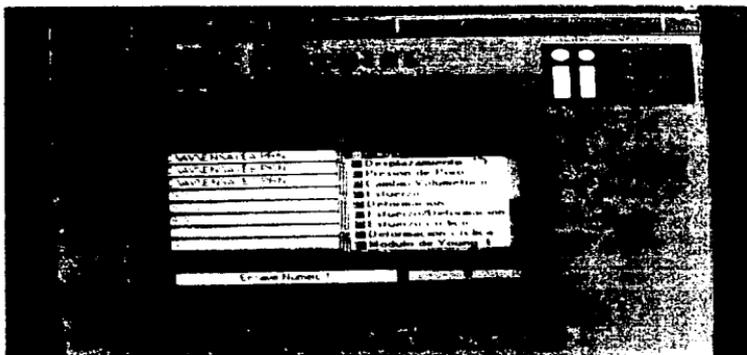


Foto 11. Selección de la opción de graficación

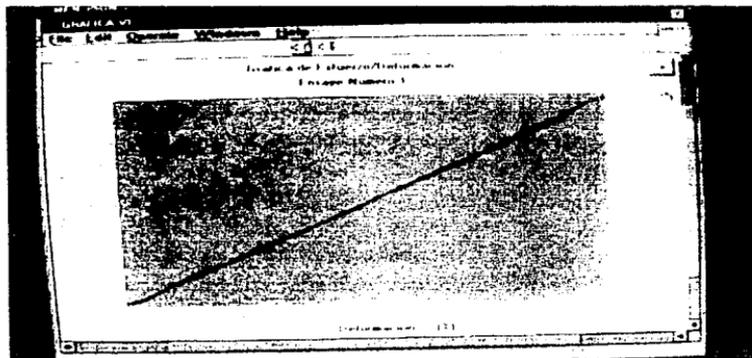


Foto 12 Gráfica de Esfuerzo-Deformación

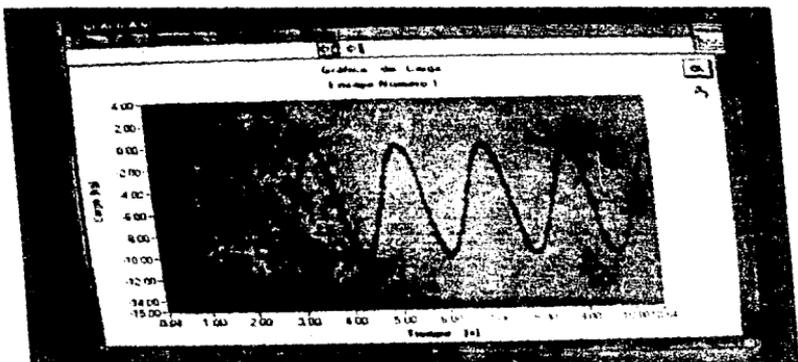


Foto 13 Gráfica única de ensayo.

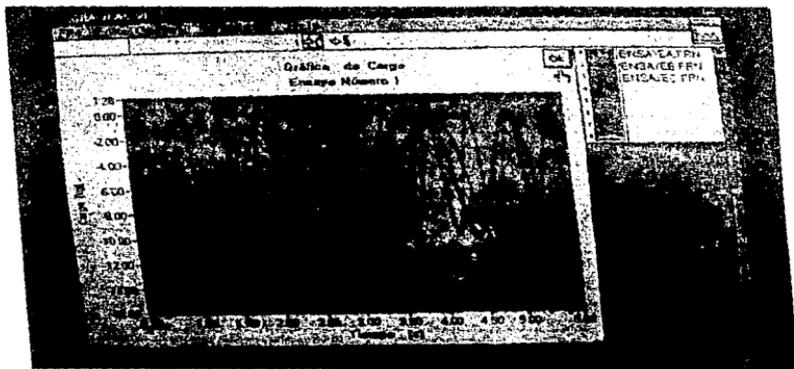


Foto 14. Gráfica múltiple de ensayos.

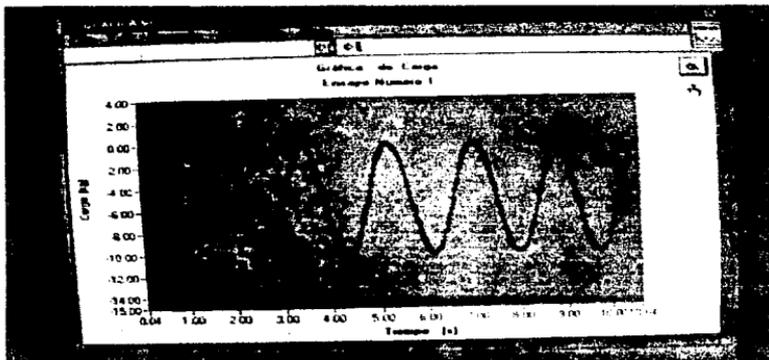


Foto 13. Gráfica única de ensaye

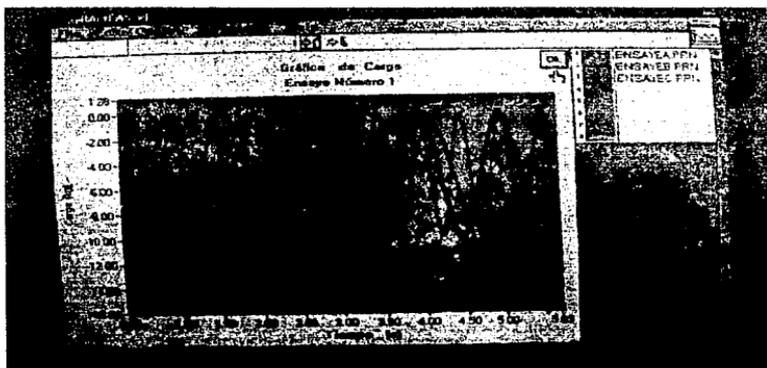


Foto 14. Gráfica múltiple de ensayos.

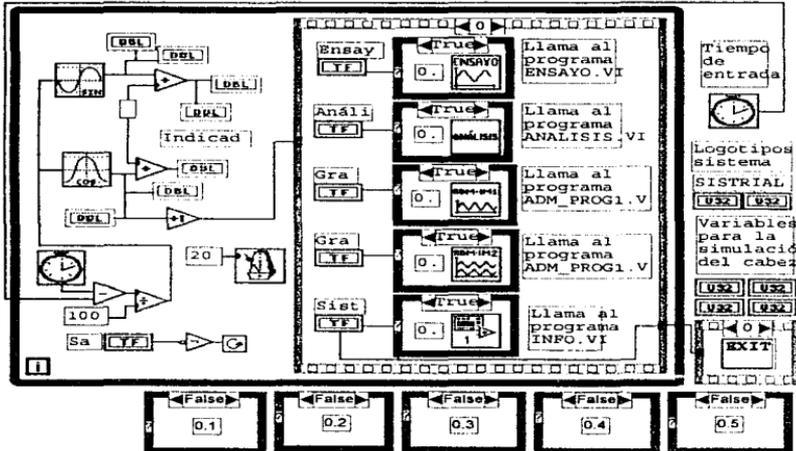


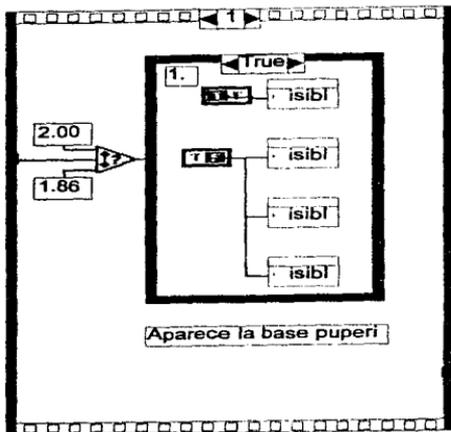
APÉNDICE D

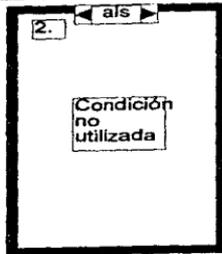
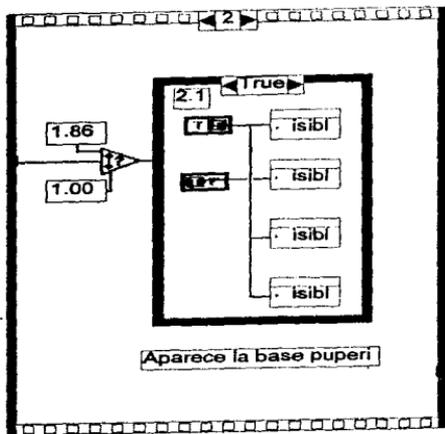
LISTADOS DE LOS PROGRAMAS DESARROLLADOS PARA EL SISTEMA SIVTRIAL

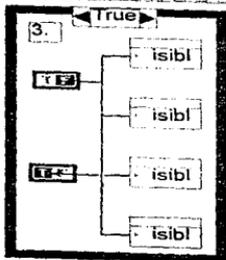
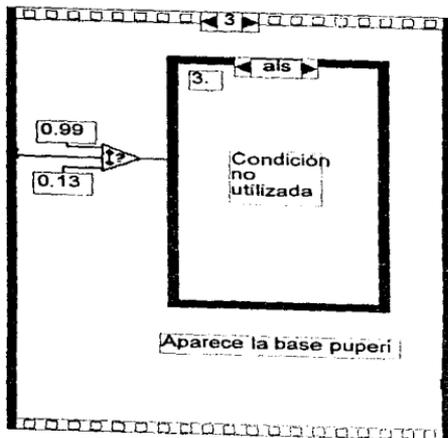
Block Diagram

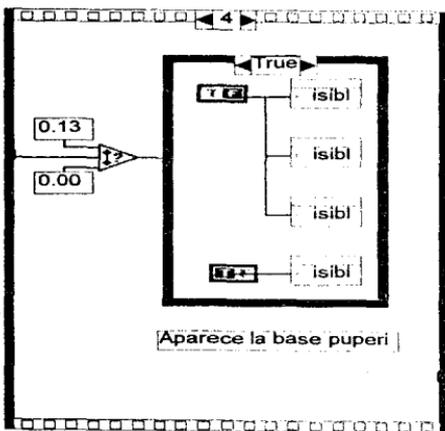
Programa: MEN_PRIN.VI
 Este programa administra y organiza la ejecución del sistema y presenta todos sus elementos



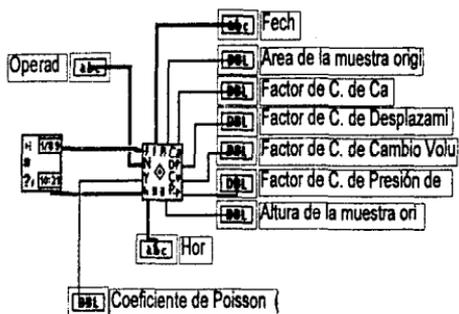


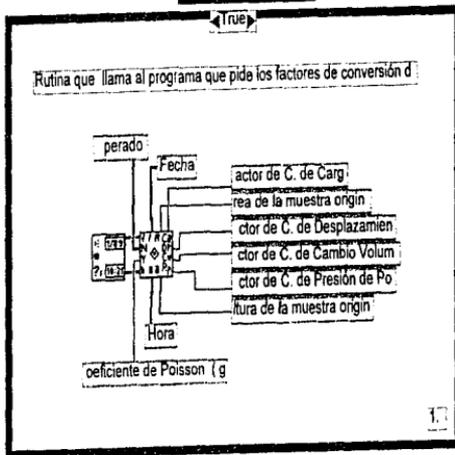
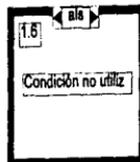
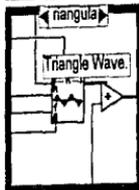
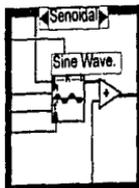


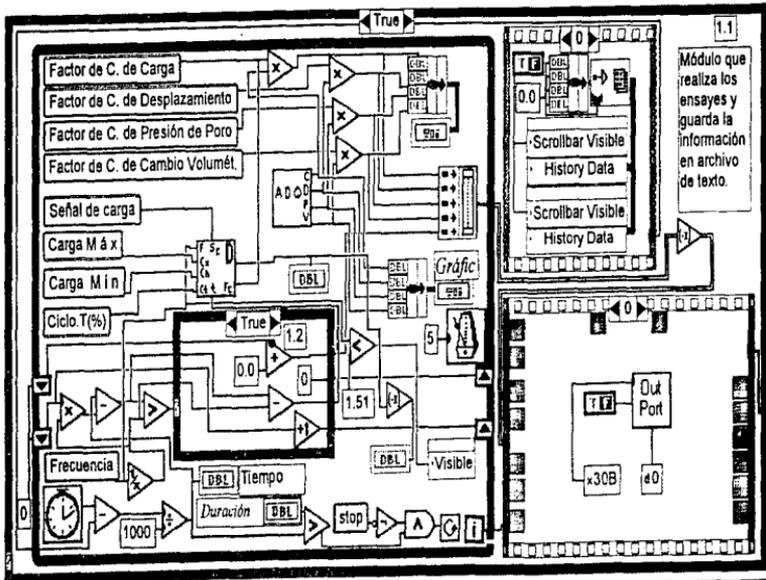




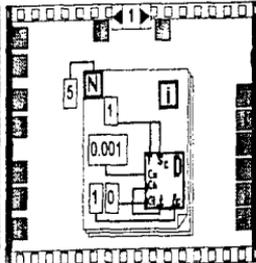
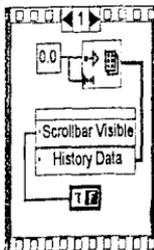
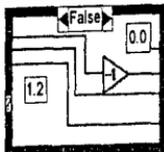
Rutina que llama al programa que pide los factores de conversión d

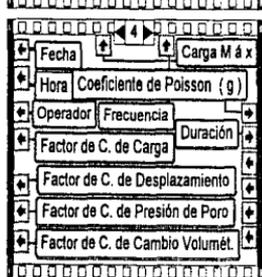
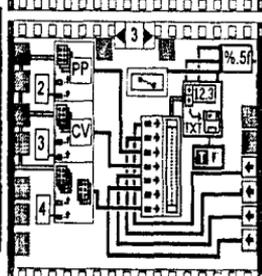
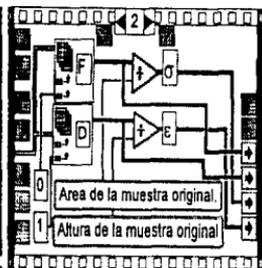
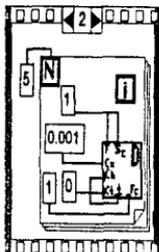


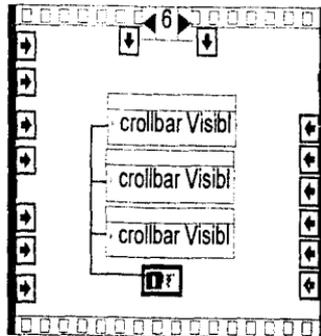
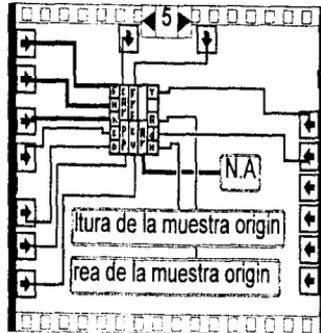


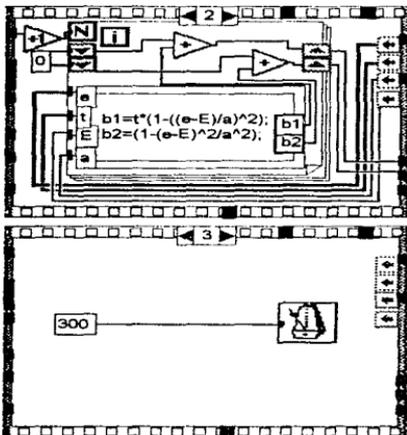


Módulo que realiza los ensayos y guarda la información en archivo de texto.





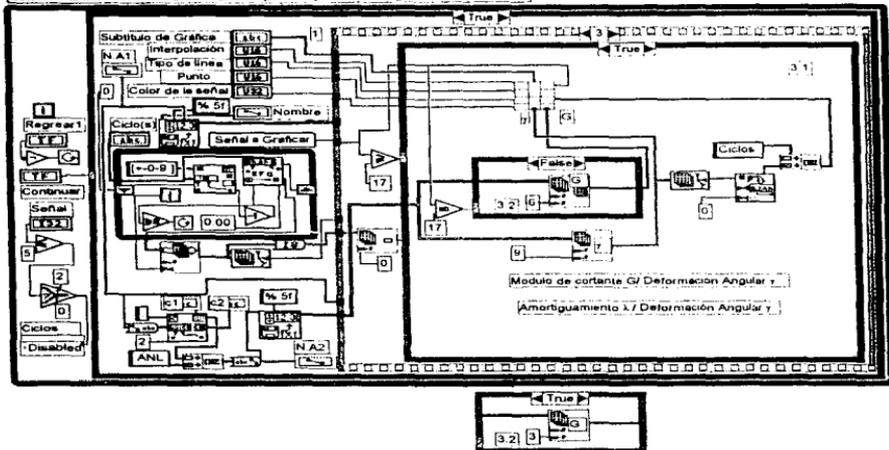




Block Diagram

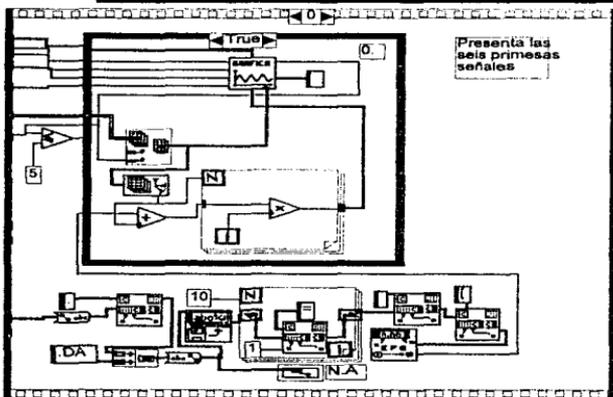
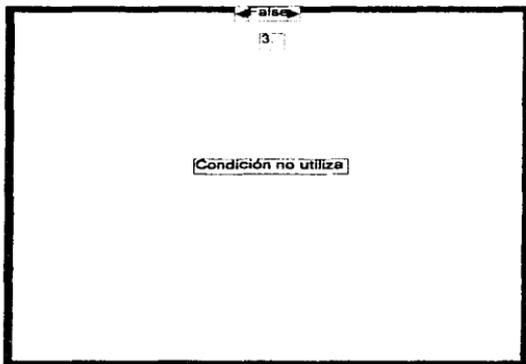
Programa: ADM_IMP1.VI

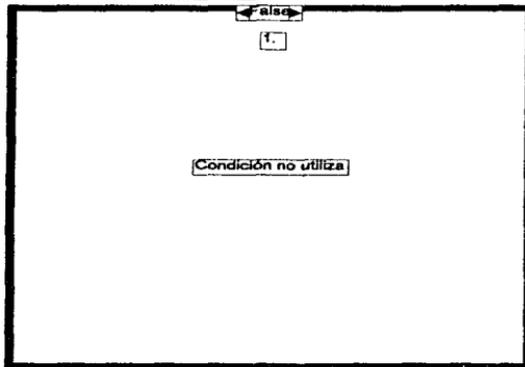
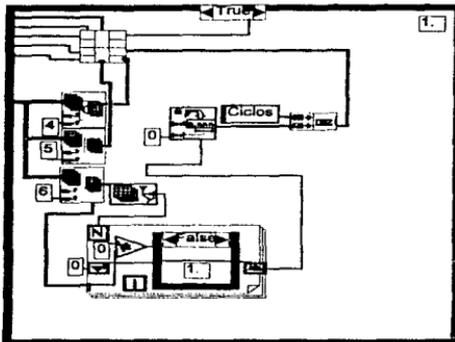
Este programa tiene por objetivo principal, seleccionar un tipo de señal y el programa obtendrá la información de un solo archivo para después enviar a graficar.

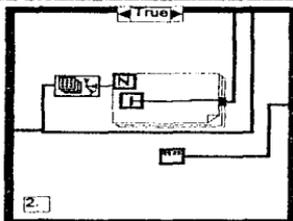
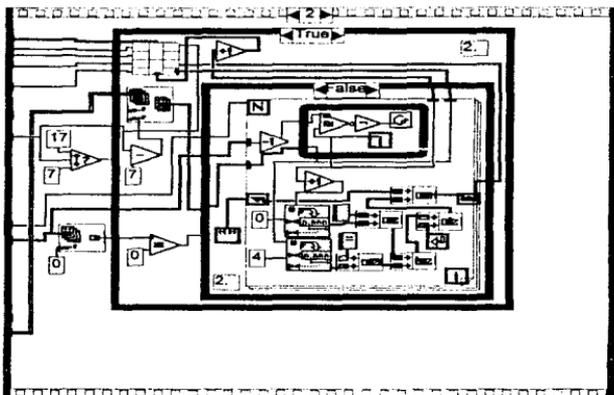


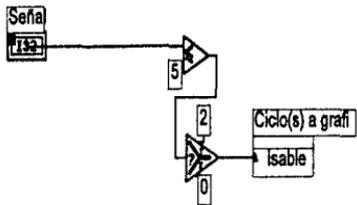
f

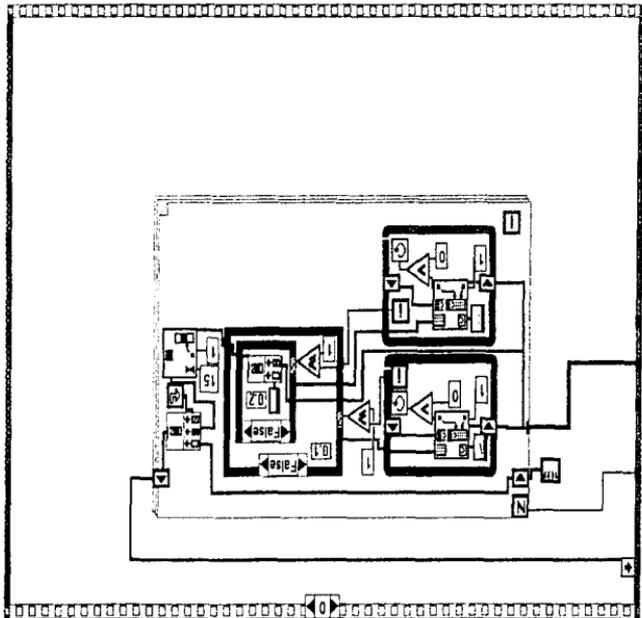
Condición no utiliza







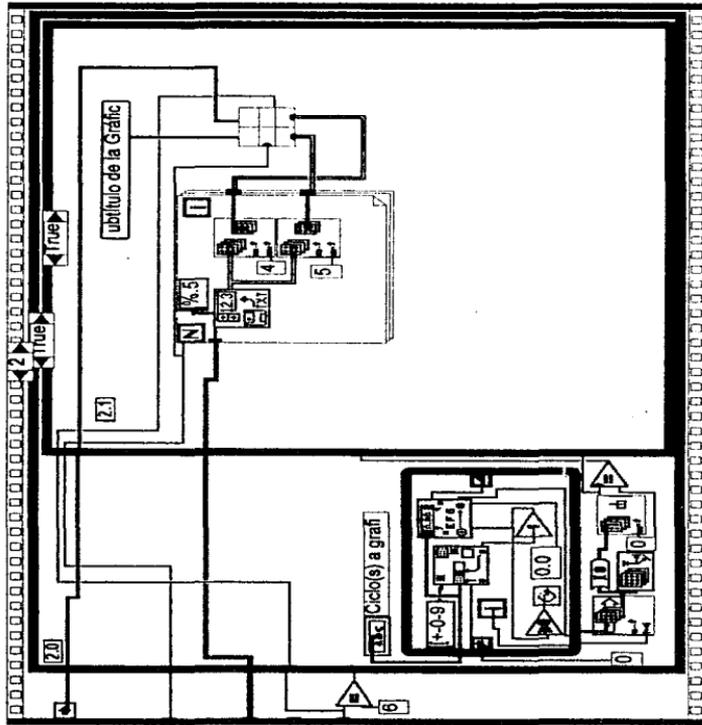




← als →

(1)

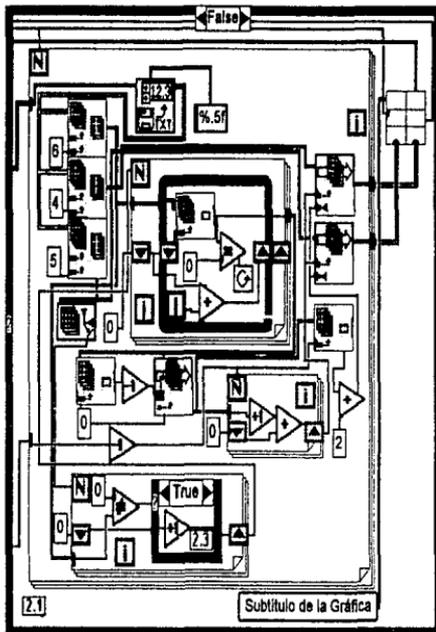
Condición no utilizada

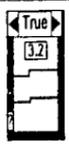
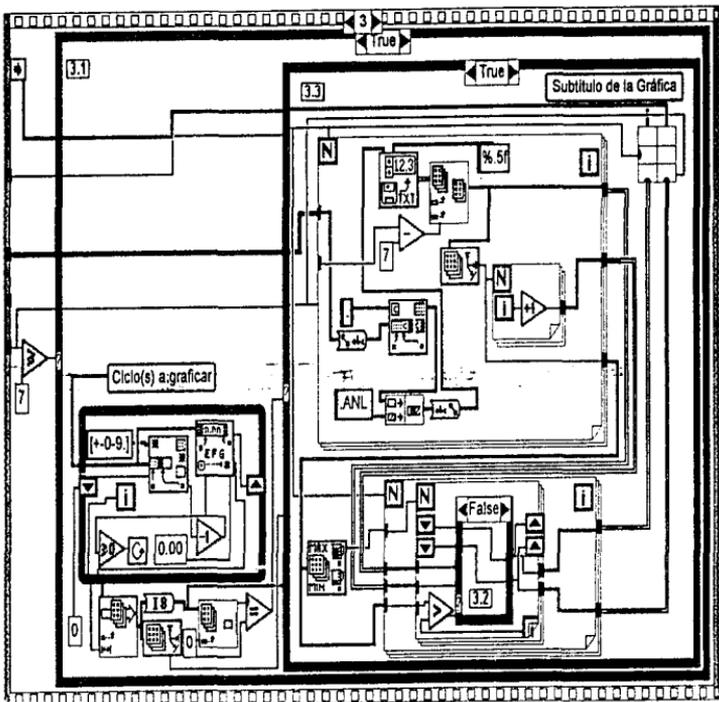


als

2.0

Condición no utilizada





3.1

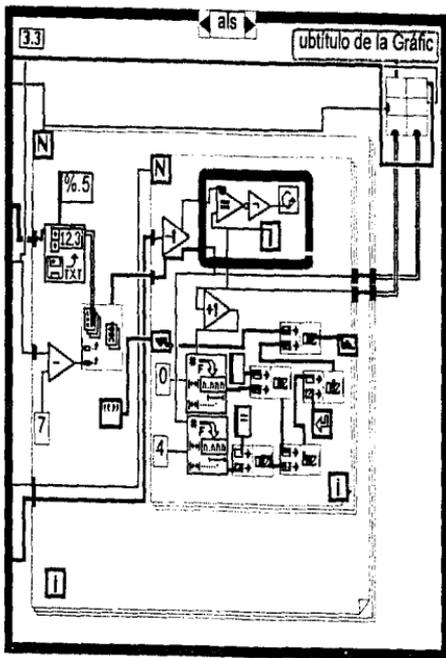
◀ B/S ▶

Condición no utilizada

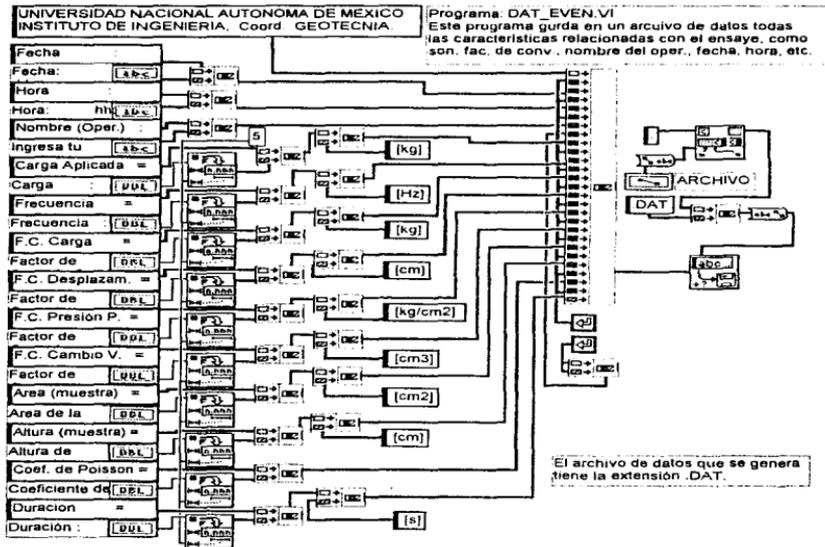
3.3

als

ubtítulo de la Gráfico



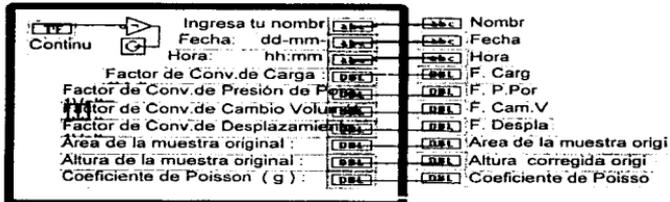
Block Diagram



Block Diagram

Programa: FAC_CON.VI

Este programa pide los factores de conversión del ensaye, el nombre del operad
la fecha y hora, así como la área y altura de la muestra a ensayar.

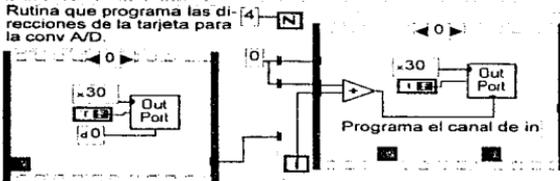


Block Diagram

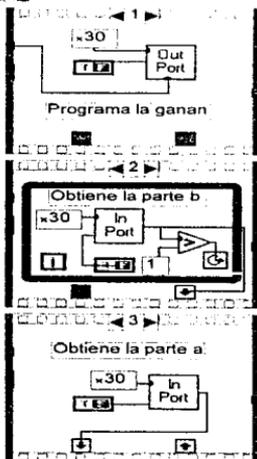
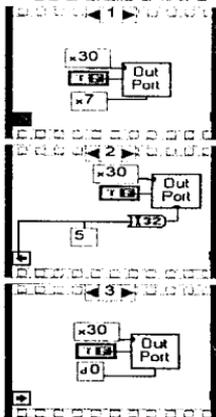
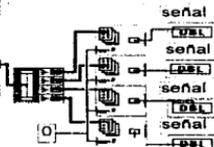
Programa: ANA_DIG.VI

Este programa opera la tarjeta de adquisición de datos PC-Lab 812PG y realiza el proceso d analógica/digital.

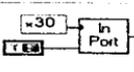
Rutina que programa las direcciones de la tarjeta para la conv A/D

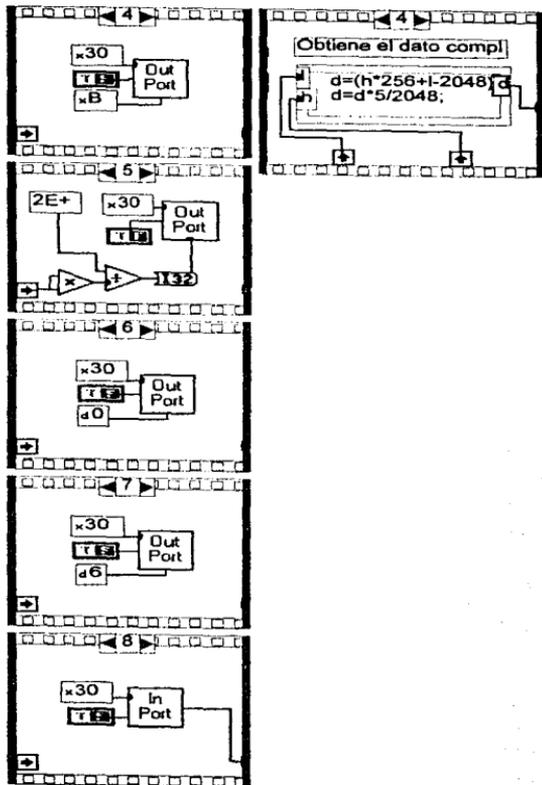


Ciclo que muestrea 4 ca de la tarjeta.



Obtiene la parte a:

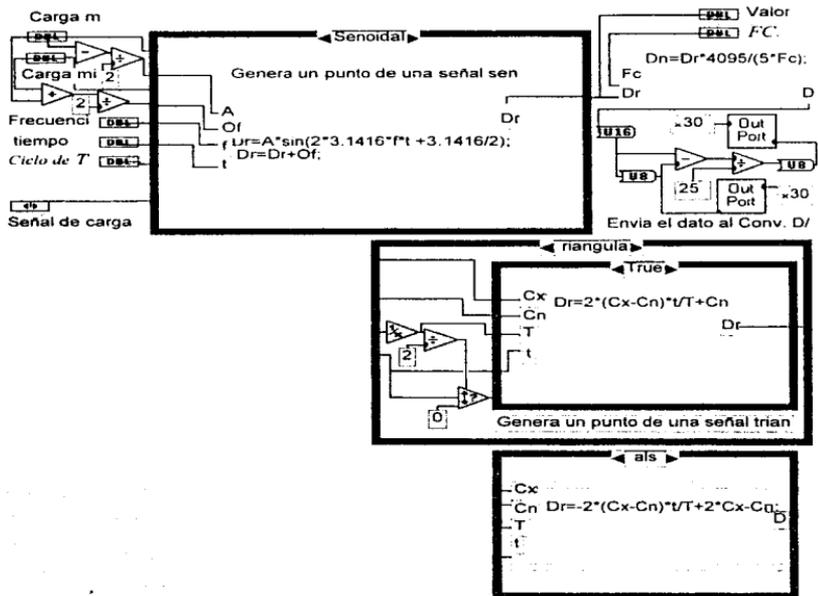


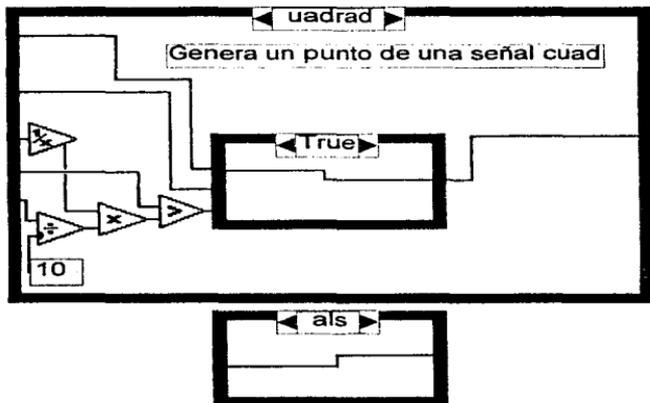


Block Diagram

Programa: DIG_ANA.VI

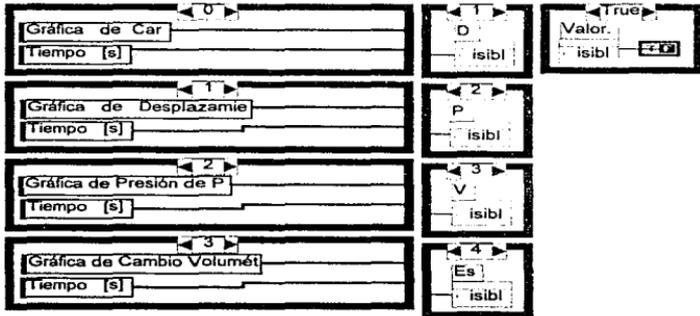
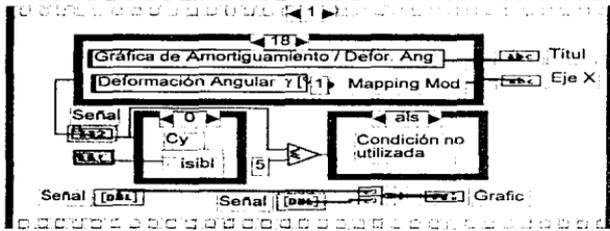
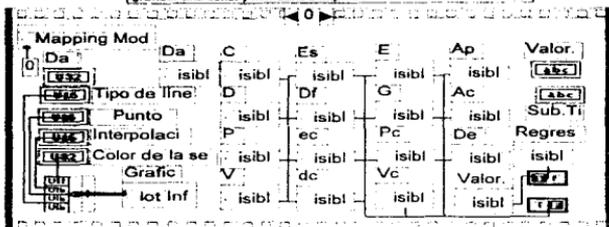
Este programa opera la tarjeta de adquisición de datos PC-Lab 812PG y realiza el proceso de digital/analgica.





Block Diagram

Programa: GRAFICA VI Este programa tiene por objetivo principal graficar una señal y mantenerla a cero



<p style="text-align: center;">◀ 4 ▶</p> <p>Gráfica de Esfuer</p> <p>Tiempo [s]</p>	<p style="text-align: center;">◀ 5 ▶</p> <p>Df</p> <p>isibl</p>
<p style="text-align: center;">◀ 5 ▶</p> <p>Gráfica de Deformac</p> <p>Tiempo [s]</p>	<p style="text-align: center;">◀ 6 ▶</p> <p>Es</p> <p>isibl</p>
<p style="text-align: center;">◀ 6 ▶</p> <p>Gráfica de Esfuerzo/Deformaci</p> <p>Deformación ϵ [%]</p>	<p style="text-align: center;">◀ 7 ▶</p> <p>ec</p> <p>isibl</p>
<p style="text-align: center;">◀ 7 ▶</p> <p>Gráfica de Esfuerzo Cícl</p> <p>Número de Cícl</p>	<p style="text-align: center;">◀ 8 ▶</p> <p>dc</p> <p>isibl</p>
<p style="text-align: center;">◀ 8 ▶</p> <p>Gráfica de Deformación Cícl</p> <p>Número de Cícl</p>	<p style="text-align: center;">◀ 9 ▶</p> <p>E</p> <p>isibl</p>
<p style="text-align: center;">◀ 9 ▶</p> <p>Gráfica de Módulo de Yöng "</p> <p>Número de Cícl</p>	<p style="text-align: center;">◀ 10 ▶</p> <p>G</p> <p>isibl</p>
<p style="text-align: center;">◀ 10 ▶</p> <p>Gráfica de Módulo de Cortante</p> <p>Número de Cícl</p>	<p style="text-align: center;">◀ 11 ▶</p> <p>Pc</p> <p>isibl</p>
<p style="text-align: center;">◀ 11 ▶</p> <p>Gráfica de Presión de Poro Cícl</p> <p>Número de Cícl</p>	<p style="text-align: center;">◀ 12 ▶</p> <p>Vc</p> <p>isibl</p>
<p style="text-align: center;">◀ 12 ▶</p> <p>Gráfica de Cambio Volumétrico Cícl</p> <p>Número de Cícl</p>	<p style="text-align: center;">◀ 13 ▶</p> <p>Ap</p> <p>isibl</p>
<p style="text-align: center;">◀ 13 ▶</p> <p>Gráfica de Amortiguamiento (</p> <p>Número de Cícl</p>	<p style="text-align: center;">◀ 14 ▶</p> <p>Ac</p> <p>isibl</p>

◀ 14 ▶
Gráfica de Amortiguamiento (m)
Número de Cicl

◀ 15 ▶
De
Isibl

◀ 15 ▶
Gráfica de Deformación de Esfuerzo M
Número de Cicl

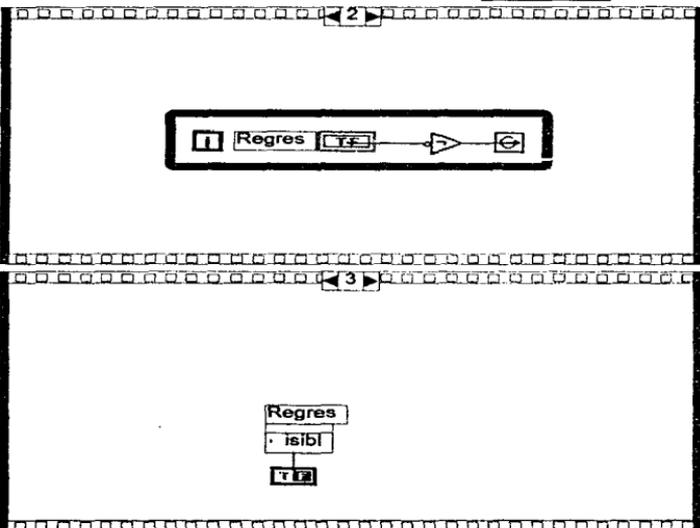
◀ 16 ▶
Da
Isibl

◀ 16 ▶
Gráfica de Deformación Ang
Número de Cicl

◀ 17 ▶
G
Isibl

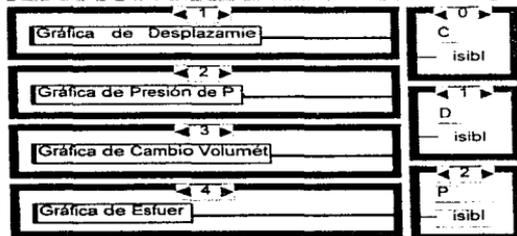
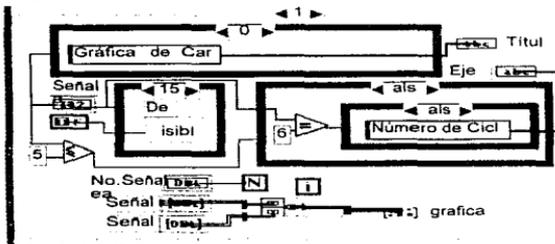
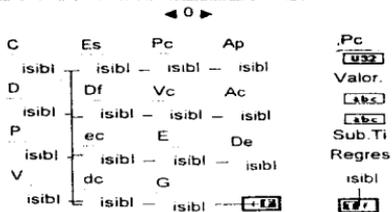
◀ 17 ▶
Gráfica de Módulo de Cortante/Deform. An
Deformación Angular y Mapping Mód

◀ 18 ▶
Ap
Isibl



Block Diagram

Programa: GRAFICAS.VI Este programa tiene por objetivo principal graficar varios variables y mostrarlas a su propio



◀ 6 ▶
Gráfica de Esfuerzo/Deformaci

◀ 7 ▶
Gráfica de Esfuerzo Cícl

◀ 8 ▶
Gráfica de Deformación Cícl

◀ 9 ▶
Gráfica de Módulo de Yong "

◀ 10 ▶
Gráfica de Módulo de Cortante

◀ 11 ▶
Gráfica de Presión de Poro Cícl

◀ 12 ▶
Gráfica de Cambio Volumétrico Cícl

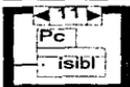
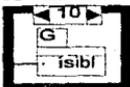
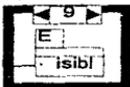
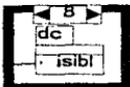
◀ 13 ▶
Gráfica de Amortiguami

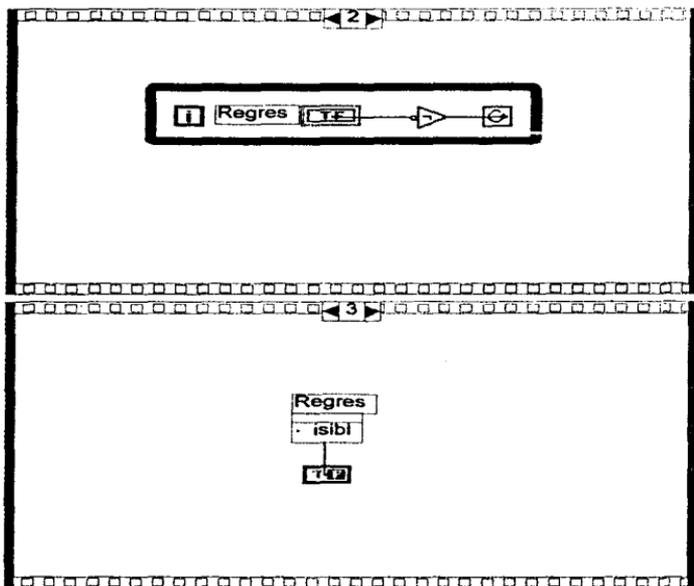
◀ 14 ▶
Gráfica de Amortiguamie

◀ 15 ▶
Gráfica de Deformación de Esfuerzo M

◀ 13 ▶
Ap
isibl

◀ 14 ▶
Ac
isibl





Block Diagram

Programa: INF-O-VI - Este programa tiene por objetivo principal presentar los objetivos del Sistema SIVTRIAL.

