

UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE INGENIERIA

DISEÑO E IMPLEMENTACION DE UNA TARJETA DE ADQUISICION DE DATOS ACELEROMETRICOS

T E S I S
Que para obtener el titulo de
INGENIERO MECANICO ELECTRICISTA
p r e s e n t a
HECTOR PACHECO HERNANDEZ



Director de Tesis: Ing. Alejandro Jiménez Hernández

México, D. F.

1997

TESIS CON FALLA DE ORIGEN





UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

DEDICADO A:

MIS PADRE, POR LA PACIENCIA Y TOLERANCIA QUE ME BRINDARON.

MIS GRANDES AMIGAS: GEORGINA, QUETZALLI, ERICKA, CARMEN, VERO SAN, JANET ARACELI, PATRICIA, LUCIRALIA, GUADALUPE, MELISSA. VERÓNICA, ALMA, NORMA.

KARINA Y CLAUDIA POR LA AMISTAD QUE ME BRINDARON.

MI ETERNA DIANA, POR UNA AMISTAD SIN LÍMITES.

AGRADECIMIENTOS PARA

EL CENTRO DE INSTRUMENTACIÓN Y REGISTRO SÍSMICO, POR EL APOYO PARA LA REALIZACIÓN DE ESTE TRABAJO, Y AL PERSONAL QUE AQUÍ LABORA POR COMPARTIR SU EXPERIENCIA Y CONOCIMIENTOS.

A TODOS EN LA COORDINACIÓN DE DISEÑO Y DESARROLLO, POR SU INVALUABLE AYUDA.

TODAS LAS PERSONAS QUE ME ALENTARON A SEGUIR ESTUDIANDO INGENIERÍA

A TODOS LOS MAESTROS QUE ME AYUDARON EN MIS ESTUDIOS

AL INGENIERO JOSE LUIS TRIGOS, POR ENSEÑARME EL CAMINO DE LA INVESTIGACIÓN SÍSMICA.

AL INGENIERO ALEJANDRO JIMÉNEZ, POR SU GRAN PACIENCIA Y SU APOYO EN LA ELABORACIÓN DE ESTE TRABAJO.

INDICE TEMÁTICO

I.- INTRODUCCIÓN

II.- ESPECIFICACIONES DEL SISTEMA

- II.1 Análisis de requerimientos
 - II 2 Señales de entrada
 - II 3 Señales de salida
 - II 4 Procesamiento

III.- DISEÑO DE LA ARQUITECTURA

- III.1.- Diagrama de bloques de la arquitectura
- III.2 Arquitectura del sistema
- III.3.- Funciones de control
- III.4.- Compatibilidad

IV.- IMPLEMENTACIÓN DEL SISTEMA

- IV.1.- Conversión A/D
- IV.2.- Almacenamiento de datos
- IV.3. Memoria RAM
- IV.4.- Comunicación paralela
- IV.5.- Comunicación serie
- IV.6.- Indicadores externos
- IV.7.- D isparos de activación
- IV.8.- Disparo de salida
- IV.9.- Tiempo externo
- lv. 10. Reloj de tiempo real
- IV.11.- Procesamiento y control
- IV 12 Alimentación del sistema
- IV. 13.- Mapa de memoria
- IV.14 Conectores

V.- PROGRAMACIÓN DEL SISTEMA

- V.1.- Algoritmo de funcionamiento general
 - V.2.- Algoritmo de grabación
 - V.3 Algoritmo de comunicación
 - V.4.- Algoritmo de reporte de la estación
 - V 5.- Algoritmo de diagnóstico

VI .- PRUEBAS DE FUNCIONAMIENTO

- VI.1.- Diseño de las pruebas de funcionamiento
- VI.2 Revisión de los circuitos impresos
- VI.3 Pruebas a los dispositivos electrónicos
- VI.4.- Revisión de los niveles de voltaje

- VI.5.- Pruebas de funcionamiento
- VI.6.- Pruebas de comunicación
- VI.7.- Prueba de la conversión A/D
- VI.8.- Prueba de los dispositivos de almacenamiento
- VI.9.- Prueba del reloj de tiempo real VI.10.- Pruebas de disparo y grabación
- VI.10.- Pruebas de disparo y grabac VI.11.- Funcionamiento en campo
- VI.11.- Funcionamiento en campo VI.12.- Inmunidad a ruido eléctrico
- VI.13.- Pruebas de temperatura
- VI.14.- Variaciones de voltaie

VII.- ANÁLISIS COSTO - BENEFICIO

- VII.1.- Costos del sistema
- VII.2.- Comparación con equipos comerciales

VIII.- RESULTADOS Y CONCLUSIONES

- VIII.1.- Resultados de operaciones
- VIII.2,- Comparaciones técnicas con equipos comerciales
- VIII.3. Conclusiones

IX.- BIBLIOGRAFÍA

APÉNDICE A: LISTADOS DE PROGRAMAS

Listado del programa de operación

APÉNDICE B: DIAGRAMAS ELÉCTRICOS

Diagramas digitales

Diagramas analógicos

APÉNDICE C: COMPONENTES ELÉCTRICOS

Componentes digitales
Componentes Analógicos

Componentes Pasivos

Circuito Impreso

APÉNDICE D: EL MICROCONTROLADOR 80C552

APÉNDICE E: ADQUISICIÓN DIGITAL DE DATOS

APÉNDICE F: REGISTROS ACELEROMÉTRICOS

APÉNDICE G: TARJETAS RAD-851 INSTALADAS EN CAMPO

I.- INTRODUCCIÓN.

A partir de los sismos que sacudieron la Ciudad de México en 1985, se intensificó la instrumentación del Valle de México para estudiar el comportamiento del subsuelo durante la ocurrencia de eventos sismicos, los cuales generalmente se originan en el litoral del Pacífico, especialmente frente a las costas de Michoacán, Oaxaca y Guerrero; siendo en este último estado donde se generan los movimientos sismicos mas peligrosos para la Ciudad de México.

Para realizar este estudio, se instaló en el Valle de México una red de "Acelerómetros", para registrar todos los movimientos sismicos que se presenten, y conocer las zonas mas vulnerables a estos movimientos en la Ciudad de México Actualmente esta red de monitores acelerométricos esta bajo el cuidado del Centro de Instrumentación y Registro Sísmico A.C. (CIRES A.C.), quien se encarga de recuperar la información obtenida por los acelerómetros; de su mantenimiento y reparación.

La mayor parte de estos instrumentos de medición son fabricados por una compañía extranjera; "Terra Technology Inc.", y actualmente los equipos tienen una antigüedad de aproximadamente diez años. Debido al tiempo de operación, los equipos han comenzado a presentar una serie de inconveniencias para el CIRES, por lo que este trabajo tiene como objetivo principal la actualización de estos equipos acelerométricos de acuerdo a las necesidades del Centro.

Los equipos acelerométricos actuales utilizan como dispositivo de almacenamiento cintas magnéticas (cassettes), los cuales son vendidos por "Terra technology". Este tipo de almacenamiento presenta inconvenientes que provocan perdida de datos y en casos extremos la perdida total de la información que se ha obtenido en semanas e incluso meses. Por otra parte, la tarjeta principal (mother board), durante su funcionamiento en campo presenta los siguientes inconvenientes:

- Son muy sensibles a descargas electrostáticas
- Los controles de configuración son mecánicos y están expuestos al desgaste por uso.
- Las refacciones son costosas y difíciles de adquirir debido a que son de importación.
- Las memoria son muy delicadas y solamente se consiguen adquiriéndolas directamente a la fábrica; las cuales ya están grabadas con el programa de operación.
- Algunos parámetros importantes como el tiempo de grabación del pre-evento y
 post-evento no pueden ser modificados, a exepción de que se compren memorias
 modificadas del programa de operación al fabricante.

 Al no poderse modificar el programa de operación se limita el uso del acelerómetro a las especificaciones del fabricante y no se le pueden agregar funciones que se necesitan en el CIRES.

En lo que se refiere al mantenimiento de los equipos acelerométricos; este se realiza mediante visitas periódicas a cada estación instalada en el Valle de México, considerando que una visita a cada equipo requiere del movimiento de un vehículo y una persona como mínimo; solo se le puede dar mantenimiento a un máximo de cinco estaciones diarias, si estas se encuentran relativamente cerca unas de otras. En el caso de que ocurra un movimiento sísmico se requiere la información acelerométrica del mayor número posible de estaciones, esto implica un mayor número de personas y vehículos para recorrer todas las estaciones instaladas lo que consume una gran cantidad de tiempo y recursos, teniendo como consecuencias: un gran costo económico y una gran pérdida de tiempo para la elaboración de informes técnicos acerca del movimiento sísmico que haya ocurrido.

Por otra parte el mantenimiento correctivo tiene que ser realizado por personal altamente capacitado y familiarizado en los equipos porque no existe un manual de mantenimiento ni de corrección de fallas, lo que hace que el tiempo de reparación de un equipo completo sea de varios días durante los cuales se debe de sustituir mediante equipos de reserva si se cuenta con ellos ó en caso contrario la estación queda fuera de servicio durante el tiempo que tarde en solucionarse el problema. Si se trata de un mantenimiento mayor, como puede ser el daño de una memoria de programación, el tiempo que el equipo queda fuera de servicio aumenta notablemente hasta que se consigue el componente en la compañía. Estos componentes solo pueden ser adquiridos en los Estados Unidos".

Las problemáticas mencionadas anteriormente fueron la principal razón que condujeron a la realización de un sistema acelerométrico nacional que cumpliera todos los requerimientos que se tienen en el CIRES, generando tecnología en lo referente a la adquisición de datos acelerométricos y en la detección de movimientos sísmicos; dando especial énfasis en la calidad y confiabilidad del sistema para hacerlo competitivo en costo/desempeño frente a otros sistemas de adquisición de datos acelerométricos.

El objetivo de este trabajo es diseñar, implementar y probar una tarjeta de adquisición de datos acelerométricos con el propósito de actualizar los sistemas de registro sismico que operan actualmente en el CIRES. Para tal efecto este trabajo de tesis se divide de la siguiente forma:

CAPITULO I: Se hace una breve descripción de los objetivos a conseguir con la realización de este trabajo de tesis.

CAPITULO II: En este capítulo se analizan los requerimientos con los que debe de contar el sistema, tanto en las señales de entrada como en las señales de salida y el tipo de procesamiento a efectuar sobre la información obtenida.

CAPITULO III: Dentro de este capítulo se realiza el diseño de la arquitectura de la tarjeta de adquisición de datos

CAPITULO IV: Una vez realizado el diseño de la arquitectura se procederá a la implementación electrónica de la tarjeta de adquisición de datos, justificando el uso de cada componente.

CAPITULO V: Terminada la implementación del sistema se desarrollará el programa de control de la tarjeta presentando los algoritmos de control de cada función y procedimiento

CAPITULO VI: Terminados el armado y programación de la tarjeta, esta deberá pasar una serie de pruebas que validen su adecuado funcionamiento en diferentes ambientes.

CAPITULO VII: Se presentará un análisis del costo del sistema comparado con otros sistemas comerciales verificando el beneficio que so obtuvo en el desarrollo de este trabajo.

CAPITULO VIII: Se analizarán los resultados obtenidos con este trabajo comparándolo con sistemas comerciales de adquisición de datos acelerométricos, mencionando los resultados y conclusiones que se obtuvieron con el desarrollo de este trabajo.

CAPITULO IX: Se mencionará la bibliografia utilizada como referencia en la elaboración de este trabajo.

II.- ESPECIFICACIONES DEL SISTEMA

Todos los sistemas de adquisición de datos tienen una estructura básica a partir de la cual se especializan dependiendo del tipo de señal a digitalizar y el tipo de procesamiento que se le aplique a la información obtenida; esta configuración básica es representada mediante la figura siguiente:

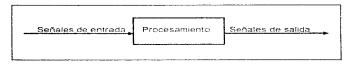


Figura 1. Nos muestra en forma sencilla ta manera en que se realiza la digitalización de una señal física, primero la señal física es leida por el sistema de adquisición de datos, se procesa y se entreda en la forma deseada para su análisis

Al diseñar el sistema de adquisición de datos se debe de partir de unas bases mínimas en la forma en que se adquieren las señales analógicas, el tipo de procesamiento que se aplica y la manera en que el sistema entrega los datos para su análisis.

II.1.- ANÁLISIS DE REQUERIMIENTOS

La serie de requerimientos técnicos que garantizari que el sistema desarrollado cumplirá las necesidades para las que es creado, se presentan y se explican a continuación.

- El primero y más importante de los requerimientos que se deben de satisfacer, es que el equipo desarrollado sea compatible con los actuales sistemas de adquisición de datos acelerométricos de la compañía "Terra Technology", en su modelo "DCA-333"; debido a que el sistema a desarrollar en este trabajo está diseñado para modernizar la red acelerométrica con que cuenta el CIRES; y dicha red está basada en un 90% en acelerómetros "DCA-333".
- Las señales de entrada y salida del sistema a desarrollar deben ser compatibles con los equipos "Terra Technology" para poder conectar sin problema equipos diseñados por el CIRES y equipos "DCA-333"; en los casos que así se necesite.
- Se deberá utilizar tecnología en componentes electrónicos que no sea muy sensible a descargas electrostáticas; actualmente los equipos "DCA-333" son extremadamente sensibles a este tipo de descargas lo que les ocasiona una gran cantidad de fallas

- El sistema deberá funcionar sin problemas en un amplio rango de temperaturas; este requisito es de gran importancia para un país como México en donde se presentan temperaturas extremas entre el día y la noche; los dispositivos a utilizar deberán de funcionar sin problemas en un rango de temperaturas de -5º a 80º grados centigrados.
- El equipo debe ser inmune a ruidos eléctricos ambientales para poder ser instalado en una gran variedad de entornos sin que esto afecte la calidad de las lecturas.
- La resolución de las lecturas que se obtenga debe ser al menos igual a la entregada por los equipos "DCA-333".
- La capacidad en tiempo de grabación del sistema desarrollado debe ser mayor a la de los equipos "DCA-333" que actualmente cuentan con un tiempo de grabación de aproximadamente 900 segundos (15 minutos); para así poder disminuir las visitas de mantenimiento.
- El dispositivo de almacenamiento de información debe ser más confiable y fácil de manejar que el actual equipo de grabación en cinta magnética para evitar en lo posible fallas y perdidas de información
- Se debe de evitar las partes movibles con la finalidad de alargar la vida útil de la tarjeta
- El consumo de energía deberá ser como máximo igual al consumo actual de los equipos acelerométricos "DCA-333", para aumentar el margen de seguridad que ofrecen las baterías de respaldo instaladas en campo, además el equipo deberá ser diseñado para poder trabajar con celdas solares, lo que permitirá instalar equipos acelerométricos en lugares en donde la energía eléctrica no es confiable o no existe.
- Los parámeiros de funcionamiento del sistema deberán ser modificados por medio de una computadora portátil, se elige este tipo de computadora debido a que son las mas adecuadas para trabajar en campo. La configuración del sistema se basará en un programa de computación desarrollado por el CIRES, lo que permitirá que el sistema se adapte a las necesidades propias del centro y al mismo tiempo se pueda hacer la incorporación de algoritmos de disparo mas exactos. El hecho de que el programa de operación haya sido desarrollado por el centro permite que este se mejore y actualice, de acuerdo a las necesidades que se presenten a futuro.
- La información que ha sido almacenada debe conservarse por un lapso de tiempo adecuado en caso de ausencia del suministro de energía para que no se pierdan los datos acelerométricos que se obtuvieron durante un movimiento sísmico en el caso de un colapso de la estructura en donde está instalado el sistema. De esta manera se puede contar con información vallosa de la falla de la estructura sirviendo el sistema como una "caja negra"
- Los parámetros con los que ha sido configurado el sistema no deberán ser modificados por falta de energía eléctrica o por la condición de "RESET" de la tarjeta. En caso de falla eléctrica el sistema no pierde su configuración y al momento en que se normalice el suministro de energía eléctrica el sistema debe funcionar como ha sido programado sin necesidad de una visita técnica

inmediata, A diferencia de esto los equipos "DCA-333" pierden toda configuración al fallar el suministro de energía.

- La tarjeta de adquisición de datos deberá detectar diversas fallas que pongan en peligro la integridad de la información almacenada, además de indicar posibles errores en la instalación del équipo mediante indicadores de campo. El realizar un autodiagnóstico es una gran ventaja en el momento de dar mantenimiento al sistema ya que se localiza el problema con más facilidad y el tiempo de mantenimiento correctivo disminuye. La localización de errores de instalación nos garantizan que el equipo quedó correctamente instalado y listo para grabar información, a diferencia de esto, los equipos "DCA-333", no realizan ningún tipo de rutina de diagnóstico dentro de sus tarjetas.
- El dispositivo de almacenamiento deberá poder ser cambiado sin afectar la configuración del sistema. Esta opción nos permite recuperar la información almacenada sin que exista peligro de perder la información y configuración del sistema, sin tener que llevar una computadora portátil
- La información almacenada podrá ser recuperada en campo mediante una computadora portátil; esta opción estará disponible por si no se cuenta con dispositivos de almacenamiento de reserva; al recuperar la información en campo esta será guardada dentro de un archivo de datos para su posterior análisis y procesamiento, mientras que el dispositivo de almacenamiento quedará listo para volver a grabar información sin necesidad de borrarlo con dispositivos externos ni de realizar algún tipo de formato.
- Se deberá de contar con un reloj de tiempo real que nos indique la hora y fecha (GMT) de ocurrencia del evento sismico.
- La tarjeta de adquisición de datos deberá interpretar en forma correcta el código de tiempo "Omega". Para un mejor análisis del movimiento sísmico registrado.
- Para tener la seguridad de que el sistema está funcionando en forma correcta en campo, se deberá de contar con un medio de comunicación vía "módem"; se elegirá un sistema de comunicación "RS232".
- La comunicación vía "módem" deberá de tener las mismas opciones que la comunicación realizada en campo por medio de la computadora portátil para evitar las visitas de mantenimiento. Con lo anterior se reduce notablemente los gastos por visitas técnicas y se agiliza la recuperación de datos acelerométricos al poder interrogar a los sistemas instalados en campo desde una estación central.
- Los equipos instalados en campo que cuenten con módem podrán ser programados para que se reporten a una hora y fecha especificada; con la finalidad de monitorear su funcionamiento y la precisión de su reloj de tiempo real.
- Si el sistema detecta una falla tendrá la opción de indicarla al momento de su reporte a la hora y fecha que se le programe.
- La tarjeta deberá de contar con protecciones para descargas eléctricas en la alimentación de energía así como protección en sus entradas y salidas digitales.

- El sistema deberá ser diseñado para una alimentación de +12 V. Este es el valor comúnmente usado en baterías recargables y es además el voltaje nominal de la mayoría de las celdas solares.
- El valor del umbral de disparo en la detección de movimientos sísmicos deberá de ser de la escala completa para configurar el sistema en diversos ambientes en donde pueden existir vibraciones mecánicas que dispararían el sistema con bastante frecuencia y se registrarían movimientos que no son ocasionados por movimientos sísmicos.
- El circuito impreso que se va a utilizar debe ser compatible con la disposición de los tornillos de la tarjeta principal del acelerómetro "DCA-333" con el fin de que la nueva tarjeta de adquisición de datos pueda ser instalada en el mismo gabinete sin tener que hacer modificaciones adicionales.
- Los bornes de conexión de disparos y el de alimentación deben de tener el mismo tamaño que los usados en la tarjeta "DCA-333", para evitar que se tenga que hacer unos nuevos conectores; facilitando con esto la sustitución directa de las tarjetas en el lugar donde están instalados los equipos.

Se han mencionado los requerimientos que se piden en el diseño de esta tarjeta de adquisición de datos acelerométrico, cada uno de estos requisitos será cumplido y en su caso se señalarán los opciones adicionales que tenga el sistema

II.2.- SEÑALES DE ENTRADA

Una vez establecidos los requerimientos para el diseño de este sistema de adquisición de datos aceterométricos, se explicarán las señales de entrada necesarias, mencionando sus características y la función que desempeñan. Se considerarán señales de entrada las que suministran la energía eléctrica para el funcionamiento de todo el sistema. En el esquema se observan las señales de entrada con las que va a contar el sistema.

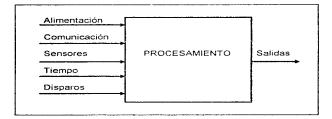


Figura 2. Diagrama de bloques de las señales de entrada que se van a maneiar dentro del sistema.

Existen diversas señales de entrada al sistema de las cuales algunas son señales analógicas y otras son señales digitales. Cada señal es manejada de forma diferente para tener una correcta interpretación de la misma; a continuación se explicará en detalle la función de cada entrada describiendo la manera como son detectadas y la forma en que serán atendidas por el microcontrolador.

Alimentación: El sistema requiere de una alimentación de corriente directa y un voltaje nominal de funcionamiento de +12 Volts; voltaje que es proporcionado por una batería recargable de al menos 7 Ah. El tamaño y capacidad de almacenamiento de la batería está en relación directa con el tiempo de respaldo que se quiera tener para un buen funcionamiento del equipo antes de que se presente una falla en el suministro de energía. La alimentación del equipo puede ser proporcionada directamente por un cargador de baterías conectado a la línea de 127 V.C.A.

Otra alternativa es la de utilizar una celda solar para recargar la batería de respaldo durante el día y dejar que la batería alimente el sistema durante la noche; esta es la opción mas viable en el caso de que el equipo sea instalado en campo. En este caso se necesita de la utilización de un regulador para la celda solar; esta forma de alimentación de la tarjeta le confiere una gran autonomía en sitios lejanos al centro de operaciones garantizando un suministro constante de energía eléctrica.

Comunicación: Una parte estratégica de un sistema de adquisición de datos es la comunicación, la cual se realiza mediante una computadora portátil, para lo cual se implementará una comunicación tipo paralela teniendo además la posibilidad de tener comunicación vía módem para acceso remoto mediante comunicación serial.

- Comunicación paralela: Está enfocado a la utilización de una computadora portátil, que son las utilizados en visitas de mantenimiento y revisión de muchos otros equipos. La conexión se hace mediante un cable paralelo de entrada hembra y salida macho en donde se utiliza un canal de datos de ocho bits con cuatro lineas de protocolo y la señal de referencia del equipo. Todos los parámetros de operación del sistema pueden ser cambiados por medio de la computadora.

- Comunicación serie: Está orientada a la comunicación remota, por medio de un módem; se utiliza el protocolo de comunicación "RS-232", el cual es un estándar en la gran mayoría de los aparatos de comunicación digital. Al igual que la comunicación paralela la comunicación serie podrá configurar todos los parámetros de operación con lo que se ahorra tiempo al no tener que ir al lugar en donde se encuentre instalado el sistema de adquisición de datos acelerométricos.

También se puede comunicar con cualquier computadora personal por medio de su puerto serie, lo que hace más compatible el equipo ya que se elimina la necesidad de adquirir una computadora portátil.

Disparos de activación: La posibilidad de que un equipo de instrumentación sea capaz de reconocer disparos de activación externos crea la opción de que se pueda utilizar una configuración "maestro-esclavo", con lo que se obtiene una mejor selección de los datos a grabar. En este sistema de adquisición de datos acelerométricos se cuenta con dos entradas para disparos externos los cuales activan el sistema en forma diferente.

 Disparo externo de otro equipo: Este disparo se activa por medio de un fianco de subida; lo que garantiza la activación del equipo sea por medio de una señal digital que cambie de bajo a alto o por un tren de pulsos, las dos condiciones anteriores son las formas de disparo mas comúnmente usadas en equipos de instrumentación lo que hace a este equipo compatible con los disparos denerados por los equipos "DCA-333", con lo que se cumple una condición de compatibilidad para la sustitución de estos equipos. Es importante mencionar que solo son permisibles señales digitales, esto es, una señal que se encuentre en un rango de voltaje de cero a cinco Volts, si la señal sobrepasa estos valores hacia arriba o hacia abajo la señal puede ser interpretada erróneamente y se causaria daño a la tarjeta.

- Disparo por SAS: Este tipo de disparo fue implementando especificamente bajo los requerimientos del Centro de Instrumentación y Registro Sismico en cuanto al tiempo de grabación que se tiene en respuesta a este disparo y en el hecho de que no se guarda información de el tiempo de pre-evento debido a que se considera que el disparo se produce con bastante anticipación al momento en que se produce el movimiento sismico en el lugar donde se encuentra instalado el equipo. En lo referente a la señal de activación de este disparo es mediante un flanco de subida, lo que también lo hace compatible con los equipos "DCA-333". La activación de este disparo es por medio de una señal digital que cambié de cero a cinco Volts o por un tren de pulsos entre estos valores de voltaje.



Figura 3. Gráfica de disparo por flanco de subida.

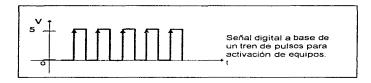


Figura 4. Gráfica de disparo por medio de un tren de pulsos.

Sensores: Las señales acelerométricas son generadas por tres servo-sensores acelerométricos y son proporcionadas en forma analógica por lo que es necesario que pasen por un convertidor analógico/digital. Estas señales están en un rango de voltaje de uno a seis Volts, teniendo como referencia de cero virtual un voltaje de 3.5 Volts; lo que hace necesario el restarle un offset a las señales de los sensores para poder utilizar la escala completa del convertidor analógico/digital. De lo anterior se deduce que se tendrá un cero virtual en el convertidor A/D, cuando se tenga un voltaje de entrada de 2.5 Volts.

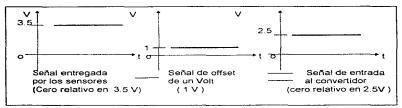


Figura 5. Se ejemplifican las señales entregadas por los sensores triaxiales (tres canales) y la forma en que les es restada una señal de offset de un Volt para poder utilizar la escala completa del convertidor analógico/digital. La gráfica es idéntica para los tres canales analógicos.

Tiempo: La referencia de tiempo deberá ser una señal de tipo digital, localizada en un rango de voltaje entre cero y cinco Volts, puede ser adaptada a señales estándares de tiempo como son las señales "Omega", la llegada de este tipo de señal genera una marca en la información acelerométrica para tener un mejor análisis del acelerograma.

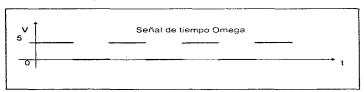


Figura 6. La tráfica nos muestra la señal de tiempo "omega".

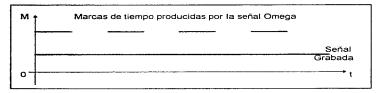


Figura 7. La gráfica nos muestra las marcas que se generan con la señal de tiempo "omega".

La figura anterior nos muestras las marcas de tiempo que se generan con la señal "Omega", lo que nos da una mejor referencia de tiempo para el análisis de los acelerogramas.

11.3,- SEÑALES DE SALIDA

Para un sistema de adquisición de datos es de vital importancia la entrega de la información obtenida durante su funcionamiento, para lo que son necesarias señales de salida que nos proporcionen información acerca del funcionamiento del sistema en todo momento, además de entregarnos en forma sencilla todos los datos almacenados en su sistema de almacenamiento.

El sistema de adquisición de datos deberá tener la opción de funcionar como "maestro" de otros equipos de instrumentación. El siguiente diagrama de bloques nos proporciona todas las salidas que tendra este sistema de adquisición de datos; todas ellas serán justificadas y explicadas detenidamente.



Figura 8. Señales de salida de la taneta.

Zafastárit eti erre i

Indicadores externos: Los indicadores externos del sistema tienen como función la de mostrar el estado de operación de la tarjeta de adquisición de datos y constan de cinco diodos emisores de luz (leds)

Uno de ellos, un led de color rojo tiene como única función la de indicar el estado del fusible de protección y permanecerá apagado durante todo el tiempo de operación del sistema encendiéndose únicamente en el caso de que el fusible se encuentre en mal estado (fundido); indicando así una falla del sistema y facilitando el mantenimiento del mismo.

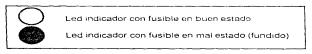


Figura 9. Indicador de estado del fusible; fusible en buen estado led apagado; fusible en mal estado led encendido.

Los cuatro leds indicadores restantes son manejados por la unidad de procesamiento y nos indican a cada instante el estado de operación del sistema; los leds están dispuestos de la siguiente manera dentro de la tarjeta.

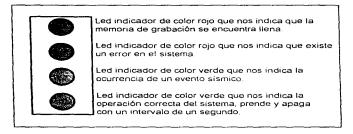


Figura 10. Descripción de los leds indicadores del sistema.

La operación de los indicadores depende del programa de operación del sistema por lo que son modificados en cualquier momento y son utilizados para monitorear el funcionamiento del sistema.

II.4.- PROCESAMIENTO

El sistema de adquisición de datos tiene como función principal almacenar información de movimientos sísmicos. Para este fin cada señal de entrada de los sensores es digitalizada mediante el convertidor analógico/digital y la señal en forma digital es comprimida para hacer un mejor uso de la memoria de almacenamiento.

Una vez que la información se encuentra en el formato deseado es grabada en la memoria de pre-evento para posteriormente ser guardada en el dispositivo de almacenamiento en el caso de que se presente un movimiento sísmico. Los archivos almacenados en memoria son entregados en forma secuencial a la computadora.

III.- DISEÑO DE LA ARQUITECTURA.

El planteamiento de esta arquitectura tiene la finalidad de cumplir todas las necesidades que se tienen en el Centro de Instrumentación y Registro Sísmico, en lo referente a la modernización de sus equipos de registro de movimientos sísmicos, por lo que cada parte de este sistema fue diseñado tomando en cuenta especialmente la compatibilidad con los equipos existentes.

III.1.- Diagrama de bloques de la arquitectura

En la figura siguiente se observa el diagrama de bloques del sistema de adquisición de datos, en donde podemos observar las lineas de datos que requiere cada módulo.

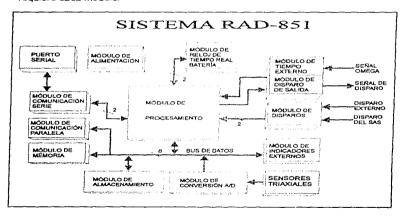


Figura 11. Diagrama de bloques de la tarjeta.

- Módulo de Conversión A/D: El modulo de conversión acondiciona y digitaliza las señales que entregan los sensores, a la tarjeta de adquisición de datos.

El acoplamiento se realiza mediante circuitos seguidores de voltaje para aistar una tarjeta de otra, minimizando el riesgo de falla en alguna de las dos tarjetas que afecte a la tarjeta restante. Las señales a la salida de los circuitos seguidores son conectadas a un switch Analógico, el cual funciona a modo de un multiplexor; que se encarga de elegir la señal del canal que se necesite. Este dispositivo maneja cuatro señales analógicas que son:

- Canal Vertical
- Canal Este/Oeste
- Canal Norte/Sur
- Voltaje de batería de alimentación

Las tres primeras señales provienen de la tarjeta sensora y son las señales de los tres ejes geográficos, cada canal es independiente de los otros dos, por lo que se podría tener una tarjeta sensora con uno, dos ó tres sensores acelerométricos. La cuarta señal proviene de la tarjeta digital y se utiliza para supervisar el voltaje de la batería y así tener una historia de la misma para reemplazarla en el momento que se crea pertinente, antes de una falla total.

Una vez que la señal sale del switch Analógico llega a un circuito restador, en donde se resta un Volt a todas las señales. Las señales que se obtienen de la tarjeta de sensores tienen un valor 3.5 Volts como cero relativo; lo que causa que las señales queden fuera del rango de conversión y se observe una saturación en movimientos sísmicos de gran magnitud. Al restarle un Volt a las señales se tiene una señal que tiene su cero relativo en 2.5 Volts, con lo que se cubre todo el rango de voltaje del convertidor. Después la señal entra al dispositivo de conversión en donde se digitaliza.

La figura nos muestra todo el procedimiento que se utilíza en el proceso de la conversión Analógica Digital.

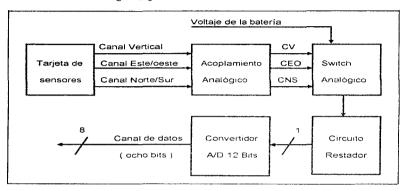


Figura 12. Esquema de funcionamiento del módulo de conversión Analógica-Digital. Este módulo es de solo lectura.

- Módulo de almacenamiento: El dispositivo de almacenamiento de este sistema, es una memoria de estado sólido de gran capacidad; lo que nos permitirá tiempo de grabación grandes usando tres canales acelerométricos; con esto se cubre en forma satisfactoria la necesidad de tener mas tiempo de grabación que los sistemas actuales. Fisicamente la memoria debe reemplazarse con facilidad.

La lectura de la información grabada se realiza desde una computadora portátil conectada al puerto paralelo o por el puerto serie de la tarjeta. La memoria debe ser reemplazada sin perder la configuración del sistema mediante un procedimiento simple que consista en mover un sencillo interruptor, esperar un momento hasta que el sistema nos indique que la información ha sido respaldada; insertar la nueva tarjeta y regresar el interruptor a su posición original.

Este procedimiento nos facilita las visitas al equipo para recuperar la información almacenada, no se necesita llevar una computadora hasta el sitio de la instalación del equipo, se requiere únicamente otra tarjeta de memoria. Al cambiar la tarjeta, el sistema la debe de reconocer de inmediato, grabarle el número de identificación y ubicación del sistema sin intervención del operador.

 Módulo de Memoria: Consta de una memoria tipo RAM de 32 kilobytes de capacidad, en la cual son grabadas las muestras de las señales acelerométricas que ya han sido previamente digitalizadas por el convertidor analógico-digital.

El dispositivo es direccionado y habilitado por el microcontrolador y su función principal es guardar las muestras acelerométricas del tiempo de preevento que se haya definido en los parámetros del sistema; toda la información
obtenida es primeramente almacenada en este dispositivo y posteriormente
grabada en la tarjeta de almacenamiento en el caso de un movimiento sísmico. La
segunda función de esta memoria es la de guardar la configuración del sistema
cuando se realiza el procedimiento de cambio del dispositivo de almacenamiento
(Tarjeta de memoria); se respaldan los parámetros generales y de operación
contenidos en la tarjeta de memoria que va a ser retirada. La memoria de preevento debe estar ubicada en la parte baja de la memoria del sistema y tener al
menos una longitud de 32 kilobytes con atributos de lectura/escritura.

- Módulo de Comunicación Paralela: Una manera de enviar datos entre la tarjeta de adquisición de datos y la computadora, es utilizando comunicación de tipo paralelo, que se realiza mediante un conector tipo DB25. Esta forma de comunicación está diseñada para conectarse con una computadora portátil, mediante un puerto paralelo bidireccional, ofroce una alta velocidad en la transmisión de datos por lo que el tiempo de mantenimiento y recuperación de registros acelerométricos se reduce a unos minutos. Para una óptima comunicación se recomienda que el cable de conexión utilizado sea un cable blindado de no mas de dos metros de longitud para evitar errores en la comunicación y recuperación de datos. En la siguiente figura se ejemplifica el procedimiento de conexión entre la computadora portátil y la tarjeta de adquisición de datos.

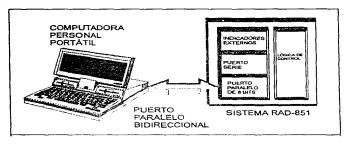


Figura 13. Conexión del sistema de adquisición de datos y una computadora portátil mediante un puerto paralelo bidireccional

El puerto paralelo se ubicado en memoria RAM, y cuenta con atributos de lectura/escritura.

 Módulo de Comunicación Serie: Otra manera de lograr una comunicación entre la tarjeta de adquisición de datos y una computadora es mediante el puerto serie; en este caso se puede conectar a cualquier tipo de computadora sin que necesariamente se trate de una computadora portátil.

La comunicación serie está estandarizada al formato "RS232". Una ventaja de este formato es la compatibilidad con transmisores módem y "Radio-Módem", por lo que el sistema de adquisición de datos puede conectarse a uno de estos transmisores y ser interrogado en forma remota al sitio en donde se instaló el sistema. La figura siguiente nos muestra la forma de conexión entre el sistema de adquisición de datos y una computadora por medio del puerto serie

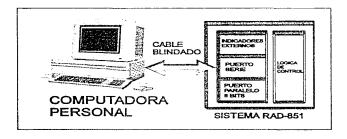


Figura 14. Conexión del sistema de adquisición de datos acelerométricos y una computadora personal por medio del puerto serie con formato "RS232".

La figura siguiente nos muestra la comunicación entre el sistema de adquisición de datos y una computadora remota por medio de dispositivos "Módem" y teléfonos celulares en la transmisión y recepción.

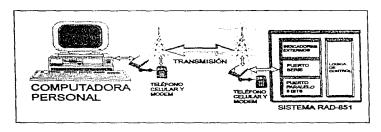


Figura 15. Enlace remoto vía módem.

- Módulo de Indicadores Externos: Para el monitoreo del sistema se cuenta con cuatro leds que nos indican en todo momento el estado de operación de la tarjeta.

Recordando el esquema mostrado en el capítulo anterior, la disposición de estos indicadores es la siguiente:

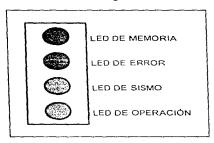


Figura 16. Leds indicadores del sistema.

Los leds "operación" y "sismo", son de color verde mientras que los restantes son de color rojo. Mediante estos cuatro indicadores se ha establecido un código con los errores más frecuentes que se presentan en la operación de la tarjeta.

En la tabla siguiente se describen estos errores y se muestra cual es la condición que presenta cada led de acuerdo al error encontrado por la rutina de diagnóstico.

CONDICIÓN O ERROR	OPE	SIS	ERR	мем
Sistema apagado Memoria Ilena Error en memoria Memoria protegida Sismo activo Operación Error de bateria SRAM Error bateria principal Comunicación	000000000000000000000000000000000000000	0000 • 000000 • • 0	00.000000.000	0.00000000000
Calibración Sistema en BOOT	0	®	9	0

Tabla 1. Errores comunes y condición de los indicadores.

Led encendido

Led apagade

El módulo de indicadores está ubicado en la memoria del sistema y tiene atributos de solo escritura. Se debe contar con un "jumper" para habilitar o deshabilitar los leds indicadores en caso de que así se necesite.

- Módulo de Activación de entrada: El sistema puede ser activado para grabar información mediante el disparo de otros equipos (puede trabajar como un dispositivo esclavo). Están implementadas dos entradas de activación o disparo, a cada uno de ellas el sistema responde de forma diferente en cuanto a la grabación de datos.

- Activación por otro equipo. Esta forma de activar el sistema fue diseñada para que el dispositivo maestro sea otro equipo acelerométrico, al momento de recibir la señal de disparo el equipo responde iniciando la grabación de datos de pre-evento por el tiempo fijado en la configuración, el equipo continuará grabando mientras se sobrepase el umbral de disparo programado o la señal de disparo del dispositivo maestro sea alta y/o presente un tren de pulsos.. a una frecuencia

máxima de 10 kiloHertz. Una vez que el umbral ya no se rebase ni la señal de disparo este activa se graba por el tiempo de post-evento fijado y termina la rutina de grabación.

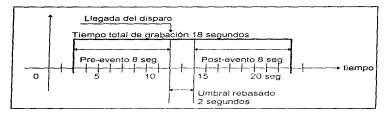


Figura 17. Gráfica de respuesta al disparo de cualquier equipo y tiempo de grabación del sistema.

La gráfica anterior ejemplifica la respuesta que tiene el sistema cuando es disparado por un dispositivo maestro, la gráfica es esquemática y no tiene escala alguna.

Para la elaboración del esquema anterior se consideró que el tiempo de pre-evento y el tiempo de post-evento eran de ocho segundos a una frecuencia de muestreo de 100 muestras por segundo. La grabación efectuada entre los segundos diez, y doce se realizaria si en ese momento las señales de los sensores hubiesen rebasado el 80 % del umbral de disparo programado; en caso contrario estos datos quedarian dentro del tiempo de post-evento y el registro tendría una duración de solo 16 segundos.

 Activación por el Sistema de Alerta Sismica (SAS): Esta forma de disparo fue propuesta para cumplir requerimientos del CIRES; este disparo activa ai sistema como un dispositivo esclavo y la diferencia existente entre este disparo y el anterior es la manera en que es atendido.

Para este caso se considera que se cuenta con 50 segundos antes de que se presenten las ondas sísmicas (en el caso de que los equipos estén instalados en el Valle de México). Al recibir la señal de activación el equipo comienza a grabar información actual; no guarda información de pre-evento debido a que se considera que las ondas sismicas tardarán algunos segundos en llegar.

El tiempo mínimo de grabación es de un minuto y treinta segundos mas el tiempo de post-evento fijado (mínimo de ocho segundos en el caso de una frecuencia de muestreo de 100 muestras por segundo). Posteriormente se compara el umbral de disparo para saber si este es rebasado, si ese es el caso, el sistema continuará grabando hasta que las muestras obtenidas no rebasen el 80 por ciento del umbral fijado. En caso contrario si al terminar de grabar un minuto y treinta segundos y el 80 % del umbral de disparo ya no es rebasado solo se grabará información por el tiempo de post-evento fijado. Esta forma de activar el sistema, también puede ser habilitada por cualquier equipo "DCA-333"

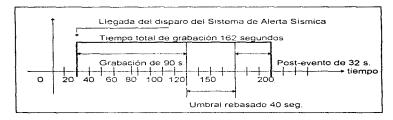


Figura 18. Gráfica de respuesta al disparo del Sistema de Alerta Sismica (SAS) y tiempo de grabación del sistema.

La gráfica anterior nos muestra la respuesta que tiene el sistema cuando es disparado por el Sistema de Alerta Sismica (SAS), la cual actúa como dispositivo maestro para la grabación de eventos sismicos, la gráfica es esquemática y no tiene escala alguna.

Se puede observar claramente que no se graba la información almacenada en la memoria de pre-evento y se graban en forma automática 90 segundos de información, al término de los cuales se revisa si el 80 % del umbrat de disparo programado está siendo rebasado, si es así se continua grabando información en la memoria de almacenamiento. Una vez que el sistema detecta que el 80 % del umbral ya no se rebasa se comienza a guardar información por el tiempo de postevento anteriormente programado. Para este ejemplo se consideró un tiempo de grabación de post-evento de 32 segundos, a una frecuencia de muestreo de 100 muestras por segundo.

- Módulo de disparo de salida: Se debe tener una salida para activar otros equipos de medición al momento en que se detecta que las señales de los sensores rebasan el umbral establecido. La salida tiene un voltaje de cero Volts si no es rebasado el umbral de disparo y sube a cinco Volts en el momento en que se rebasa manteniendo un señal cuadrada, durante todo el tiempo que se rebase el umbral de disparo.

El rango de voltaje se eligió así (de cero a cinco Volts), para cumplir con la compatibilidad de los equipos "DCA-333", se proporciona una corriente de salida máxima de 40 miliamperes.

 Módulo de tiempo externo: Para sincronizar el sistema con referencias de tiempo externo se deberá tener una entrada con estándar "TTL", que puede recibir señales de sincronización del tipo "orinega" con lo que la información grabada dispone de una señal de referencia para un mejor análisis del acelerograma.

- Módulo de reloj de tiempo real: Para determinar la ocurrencia de un evento sísmico con precisión se cuenta con un reloj de tiempo real que nos indica fecha y hora de detección del movimiento e interpretación como sismo. El reloj de tiempo real debe contar con respaldo de energía para evitar la pérdida de hora y fecha en caso de que falle el suministro eléctrico a la tarjeta.

- Módulo de procesamiento: Para controlar todo el sistema se tiene un microcontrolador que realiza todas las funciones de control que se requieren para un adecuado funcionamiento de la tarjeta de adquisición de datos. Esta parte del sistema interpreta la información obtenida de los sensores acelerométricos para determinar la ocurrencia de un evento sísmico y comenzar a grabar la información

 Módulo de alimentación: Proporciona los niveles de voltaje adecuados para el funcionamiento de todo el sistema; se cuenta con varios voltaje dentro de la tarjeta siendo estos:

- +12 V.
- +8 V.
- +5 V. (Digitales)
- +5 V. (Analógicos)
- -8 V.

Esta es la parte de la tarjeta que contiene protecciones contra voltajes transitorios, protección contra cortos eléctricos, además de una protección para evitar una conexión incorrecta.

III.2.- Arquitectura del Sistema

Para hacer un aprovechamiento óptimo de los recursos de microcontrolador los dispositivos de entrada, salida y entrada/salida; han sido asignados a una localidad de memoria. Por lo anterior el canal de comunicaciones del sistema es el canal de datos del microcontrolador; se ejemplifica en el esquema siguiente.

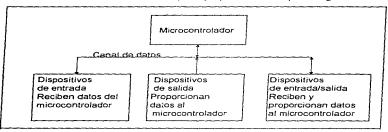


Figura 19. Canal de comunicaciones del sistema

Toda la información que se maneja en forma digital es proporcionada y recibida por el microcontrolador, por lo que todo dato dentro del sistema puede ser modificado y procesado digitalmente.

III.3.- Funciones de control

El control del sistema se realiza mediante programación, lo que facilita la implementación de una gran cantidad de funciones. Las funciones principales que deberá ejecutar el sistema son las siguientes:

- Detección y registro de movimientos sísmicos: El sistema debe comparar las lecturas obtenidas de los sensores con los umbrales de disparo programados para tomar la decisión de registrar un evento sísmico en la memoria.
- Comunicación de la tarjeta. Para poder programar el sistema y recuperar la información acelerométrica almacenada en la memoria.
- Reporte del sistema: Para verificar el funcionamiento del sistema desde una estación central al lugar donde haya sido instalado el equipo.
- Diagnóstico de la tarjeta: Realiza una rutina de autodiagnóstico que verifica el correcto funcionamiento del sistema, en caso de encontrase una falla se genera un reporte.

La prioridad de las funciones se basa en la importancia que se les asignó quedando de la siguiente manera.

Prioridad	Función	
0	Detección y registro de eventos sísmicos.	\neg
1	Comunicación con una computadora.	
2	Reporte de la estación.	
3	Diagnóstico de la tarjeta	7

Tabla 2. Prioridades del sistema.

III.4.- Compatibilidad

Una característica importante de este sistema es que debe ser compatible con los equipos "DCA-333" y con las computadoras mas comúnmente usadas.

- Compatibilidad con equipos "DCA-333". El sistema está diseñado para adaptarse mecánicamente al chasis utilizado por estos equipos; por lo que para reemplazar una tarjeta por otra, basta con conectar las terminales indicadas y fijar la tarjeta nueva mediante tornillos en los lugares dispuestos para ello. En lo referente a electrónica; los sensores son conectados en forma directa a la tarjeta del sistema sin necesidad de cambiar el tipo de conector lo que simplifica toda la operación.
- Compatibilidad con computadoras: Para poder manejar el sistema se necesita solamente una computadora portátil con puerto paralelo bidireccional "DB25"; mediante el cual se realizan todas las operaciones. El puerto está protegido mediante buffers que separan las señales provenientes de la computadora y el canal de datos de la tarjeta; también se puede realizar la comunicación mediante el puerto serial mediante un estándar "RS232".

IV.- IMPLEMENTACIÓN DEL SISTEMA

El desarrollo del sistema de adquisición de datos se realizará dentro del presente capítulo considerando los requerimientos técnicos descritos anteriormente y aplicándolos al diseño propuesto.

IV.1,- Conversión A/D

Para realizar la digitalización de las señales entregadas por los sensores acelerométricos, se cuenta con una etapa de conversión analógica/digital que está constituida por un Swich Analógico, el cual selecciona la señal que será digitalizada por el convertidor A/D. En esta tarjeta se tienen cuatro canales analógicos: eje Vertical; eje Norte/Sur, eje Este/Oeste y el voltaje de batería.

El Switch analógico es habilitado mediante un decodificador por lo que su funcionamiento se asemeja al de un multiplexor analógico; se utilizará el dispositivo "DGA4011", la razón de su uso es que presenta una baja resistencia de salida lo que evita que la señal analógica sufra atenuación y deformación, además de que cada canal se habilita en forma independiente.

Para digitalizar las señales se utiliza un convertidor A/D de doce bits de resolución con el nombre comercial de "MAX191"; este dispositivo realiza la digitalización de señales mediante el algoritmo de aproximaciones sucesivas, su rango de operación es de cero a cinco Volts, y tiene un error de +/- 1 cuenta. El control de funcionamiento depende exclusivamente del microcontrolador lo que hace que su operación sea mas rápida. Una de las principales razones para utilizar este convertidor A/D, es su bajo error de offset, que es de una cuenta y su salida paralela, que puede ser conectada en forma directa a un buffer y al canal de datos del sistema.

IV.2.- Almacenamiento de datos

El dispositivo de almacenamiento es una memoria SRAM tipo "tarjeta de crédito", con formato PCMCIA. La elección de este tipo de memoria está basada en los siguientes puntos:

- El dispositivo es de tamaño reducido (Largo: 8.6 cm; Ancho: 5.4 cm; alto: .35 cm), lo que facilita su transportación.
- La batería de respaldo interna nos garantiza que la información no se pierde por un lapso mínimo de tres años.
- Las conexiones están protegidas del contacto accidental evitando daños a la memoria por descargas estáticas.
- · Son fáciles de reemplazar en campo
- Tienen capacidades de almacenamiento de 512 Kb. hasta 4 MB.

- · Se consiguen en el mercado con facilidad.
- Tienen una duración de 10,000 inserciones a la base.
- Poseen cuatro salidas de diagnóstico; dos nos indican el estado de la batería de respaldo y las restantes se utilizan para garantizar que la memoria está correctamente colocada en la base.
- No requieren mantenimiento.
- · Se pueden grabar las veces que sea necesario.
- Tiene un mecanismo de protección contra escritura.
- El dispositivo tiene protección física que evita que sea conectado en forma incorrecta en la base.
- Funciona con un voltaje de +5 Volts.
- Su tiempo de acceso es de 150 ns.

El dispositivo está conectada en forma directa al canal de datos del sistema, compartiendo además el canal de direcciones del microcontrolador, el cual se encarga de habilitarla y deshabilitarla en forma directa, se tiene la posibilidad de conectar al sistema una tarjeta de 4 Megabytes como máximo. El microprocesador solo puede direccionar un máximo de 64 kilobytes en forma directa, por lo que para poder accesar toda la capacidad de la memoria es necesario dividirla en varias páginas de capacidad de 64 Kb, por lo que para el caso de una memoria de 1 Mb se tendrán 16 páginas. La paginación de memoria se realiza mediante un dispositivo externo que se encarga de manejar las direcciones altas de la memoria de almacenamiento; para esto se utiliza un latch, que se conecta en forma directa al canal de datos del sistema y es manejado mediante lógica de control, para ejemplificar esto se mostrará en forma esquemática la forma de paginar un megabyte de datos.

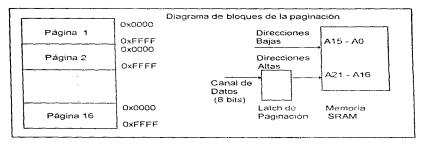


Figura 20. Paginación de un Megabyte de memoria.

Adicionalmente se cuenta con un monitoreo de la memoria de almacenamiento, en donde se verifica que este correctamente colocada, que no este protegida contra escritura y que su bateria de respaldo se encuentre en buen estado de operación; estas funciones son realizadas mediante un Buffer conectado al canal de datos del sistema y controlado mediante lógica. La verificación del estado de la memoria se realiza mediante el programa de autodiagnóstico del microcontrolador con un intervalo de un segundo; si se detecta cualquier tipo de falla considerada se desplegará mensaje de error en los indicadores externos.

IV 3 - Memoria RAM

La memoria de pre-evento del sistema tiene una capacidad de 32 kilobytes, se encuentra en la parte baja de la memoria del sistema y es direccionada en forma directa por el microcontrolador y la línea de control de la memoria de almacenamiento, en consecuencia no se pueden habilitar al mismo tiempo la memoria de pre-evento y la memoria de almacenamiento de eventos sismicos. El tiempo de pre-evento que se puede tener en el sistema va a depender de la frecuencia de muestreo que se seleccione y la cantidad de memoria asignada. La tabla siguiente nos muestra los diferentes tiempo de pre-evento para cada velocidad de muestreo.

	Capacidad de memoria seleccionada en Kb							
Frecuencia de Muestreo	4	8	12	16	20	24	28	32
25 m/s	32	64	96	128	160	192	224	256
50 m/s	16	32	48	64	80	96	112	128
100 m/s	8	16	24	32	40	48	56	64
200 m/s	4	8	12	16	20	24	28	32

Tabla 3. Tiempo de pre-evento del sistema en segundos

Se observa de la tabla anterior que se tiene un tiempo máximo de pre-evento de 256 segundos a una frecuencia de muestreo de 25 muestras por segundo y el tiempo mínimo de pre-evento es de 4 segundos, a una frecuencia de muestreo de 200 muestras por segundo.

IV.4.- Comunicación paralela

Para realizar la comunicación de la tarjeta y la computadora por medio del puerto paralelo son necesarios un dispositivo de entrada y otro de salida de datos; el circuito de entrada a la tarjeta consta de un "Buffer" de ocho líneas y control de salida tres estados; para el dispositivo de salida de la tarjeta se utiliza un "latch", de ocho líneas y control de carga del circuito; ambos dispositivos están conectados en forma directa al canal de datos del sistema y son controlados mediante lógica; se cuenta con cuatro líneas de protocolo para una correcta sincronización en el momento de la comunicación, y tres líneas de referencia (cero volts).

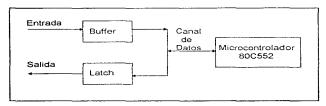


Figura 21. La comunicación paralela utiliza un Buffer para la entrada de datos y un Latch para entregar los datos a la computadora

IV.5.- Comunicación serie

Otra manera de comunicar la tarjeta con la computadora es por medio del puerto serie con estándar "RS232".

La comunicación serie está implementada mediante un dispositivo electrónico "MAX232", que transforma las señales digitales en señales con formato "RS232", la elección de este circuito está basado en su bajo costo, la confiabilidad que ha demostrado en usos anteriores y en que cuenta con protecciones contra descargas estáticas.

Está conectado en forma directa al microcontrolador y a un conector serie DB9, se utilizan capacitores como dispositivos auxiliares para lograr los voltajes de transmisión serie (+/-12V); las opciones de cambio de parámetros de operación que ofrece el programa de la computadora que se utilizan en la comunicación paralela son también accesibles por medio de la comunicación serie.

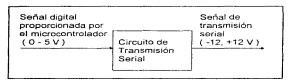


Figura 22. Diagrama de bloques de la comunicación serial.

Si al puerto de comunicación serial se le coloca un módem y un sistema de transmisión, se logrará hacer un enlace remoto con una estación central.

IV.6.- Indicadores externos

El despliegue de la tarjeta se basa en cuatro leds que nos indican el estado presente de operación del sistema; son controlados mediante un Latch, conectado directamente al canal de datos del sistema y el encendido y/o apagado de cada led va a depender del programa de operación del microprocesador y a la rutina de autodignostico. Al detectarse una falla se indica mediante los leds, si la falla es en sistemas vitales, se llega a interrumpir el funcionamiento de todo el equipo.

Los indicadores externos cuentan con un "jumper" que los habilita o deshabilita con el fin de reducir el consumo de energia, se recomienda que estén siempre habilitados para una mejor apreciación del funcionamiento de la tarjeta

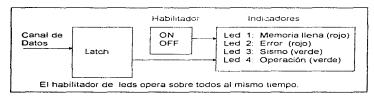


Figura 23. Operación de los indicadores

IV.7.- Disparos de activación

Las señales de activación del sistema; disparo de otro equipo y disparo por "SAS; cuentan con protección contra sobrevoltajes y voltajes transitorios compuesta por un arreglo de diodos y un filtro pasa-bajas con la finalidad de evitar daño en los circuitos digitales. Como protección adicional las señales de entrada no están conectadas directamente al microcontrolador como se observa en el siguiente diagrama:



Figura 24. Protección de una señal de entrada

IV.8.- Disparo de salida

El disparo que genera el equipo está en el rango de cero Volts a cinco Volts, está formado por un tren de pulsos que tiene una frecuencia de 25 Hz, 50 Hz, 100 Hz, 200 Hz; dependiendo de la frecuencia de muestreo utilizada. La señal de disparo solo será generada por dos condiciones:

- Las señales de los sensores acelerométricos rebasan los umbrales establecidos y cumplen la condición de disparo (si el autodisparo está habilitado).
- Se recibió un disparo de otro equipo o la señal generada por el "SAS (si la opción está habilitada).

En cualquier otra condición no se genera señal de disparo hacia otros equipos. De la misma manera que las señales de activación, la señal de disparo tiene una serie de protecciones que garantizan que puede ser conectada a cualquier otro equipo, se cuenta con una corriente máxima de 40 miliamperes, proporcionada por un transistor. El esquema de protección del disparo de salida se presenta a continuación.



Figura 25. Protección de la señal de salida.

IV.9.- Tiempo externo

La señal de tiempo externo está diseñada para aceptar la señal de tiempo "omega" o cualquier otra referencia de tiempo que proporcione una salida digital. Esta señal ocasiona que se ponga una marca en la muestra obtenida para que al momento de graficarse se presente en pantalla la gráfica con su referencia de tiempo. La protección de esta entrada al sistema es idéntica a la que presentan los disparos de activación.

IV.10.- Retoj de tiempo real

Se tiene integrado un reloi de tiempo real utilizado para saber la fecha y hora de ocurrencia de un evento sísmico. La comunicación con la unidad de procesamiento es mediante comunicación serial con protocolo 12C, con la finatidad de no utilizar el puerto serial asíncrono que estará dedicado a otras funciones: la conservación de información de este dispositivo es de vital importancia para el sistema por lo que cuenta con respaldo de energía, mediante una batería de litio de +3V, está conectada al dispositivo mediante diodos para evitar fugas de corriente y la batería solo alimentará al circuito del reloj en caso de que falte completamente el suministro de corriente eléctrica. Al restablecer la energía la batería no es recargada por lo que es conveniente revisarla después de que el sistema hava estado sin suministro eléctrico un largo periodo de tiempo. La batería debe ser colocada en su lugar (en el porta-batería) en el momento en que la tarieta sea instalada. El reloi deberá ser programado a la fecha y hora GMT actual, mediante el programa de operación de la computadora, si esto no se hiciera, al momento de inicializar el sistema el reloj será programado con una hora y fecha inicial que es: fecha: 01/01/1996; hora 00:00:00, a partir de los cuales comenzará a medir el tiempo y se podrían tener confusiones si se llegaran a registrar eventos con fechas erróneas.

La segunda función del reloj es la de generar una interrupción al microcontrolador para generar una señal de reporte de la estación si se tiene habilitada esta opción mediante el programa de operación de la computadora.

El reloj de tiempo real utilizado es el circuito "PCF8583", de "Phillips", las razones para su utilización, se listan a continuación.

- Opera con niveles bajos de voltaje (3 Volts), por lo que puede operar con una batería de lítio.
- Es programable mediante comunicación serial de tipo l²C
- Cuenta con 256 localidades de memoria RAM
- Es ajustable mediante un varcap (capacitor variable)
- Funciona en un amplio rango de temperaturas

El esquema nos muestra la forma de comunicación entre el reloj de tiempo real y el microcontrolador.

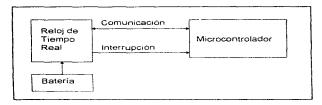


Figura 26. La comunicación entre el microcontrolador y el reloj de tiempo real es de modo bidireccional, mientras que la interrupción tiene un sentido que va del reloj de tiempo real al microcontrolador

IV.11.- Procesamiento y control

Está basado en el microcontrolador 80C552; la elección de este dispositivo está en base de las siguientes características:

- Es un microcontrolador de la familia Intel, lo que facilita su programación.
- Se cuenta con compilador de lenguaje "C" a lenguaje ensamblador.
- Funciona con un cristal de 16 Mhz a 24 Mhz. Su velocidad lo hace ideal para las señales que se van a manejar.
- Su funcionamiento está plenamente probado.
- Hay herramientas para su utilización como son emuladores y simuladores.
- Tiene una capacidad de direccionamiento de 64 Kb, de datos y/o instrucciones en modo extendido.
- · Facilidad de encontrarlo en el mercado nacional.
- Existe una gran infraestructura para su utilización, lo que ahorra tiempo de pruebas.
- Funciona en un amplio rango de temperaturas.
- Es un dispositivo economico.

El microcontrolador está configurado en modo de memoria extendida (la memoria del programa se encuentra en un dispositivo externo); con lo que puede accesar en forma directa 64 kilobytes de información o de programa; con un canal de datos de ocho bits multiplexado con las direcciones menos significativas, lo que hace necesario la utilización de un "latch", como se observa en el esquema:

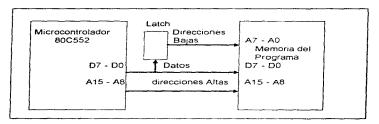


Figura 27. Microcontrolador en modo extendido.

La configuración de memoria extendida requiere la utilización de ocho líneas adicionales dedicadas al direccionamiento del programa. Para optimizar el funcionamiento de la tarjeta de adquisición de datos se hace necesaria la utilización de lógica de control, lo que libera gran cantidad de líneas de satida del microcontrolador que pueden ser utilizadas en otras funciones. La utilización de componentes pasivos en el control del sistema evita pérdidas de tiempo de procesador al hacer en forma automática al acceso y/o carga de información de los dispositivos conectados al canal de datos, en esta tarjeta los dispositivos pasivos de control son compuertas lógicas NAND y NOR; se utilizaron este tipo de circuitos debido a que son los más comunes en el mercado.

Además de ser utilizados en el control del sistema se utilizan como circuitos de protección al separar las entradas de señales externas: (tiempo, disparo externo y disparo del SAS); de las entradas al microcontrolador; otros componentes de control utilizados son dos decodificadores de dos líneas por cuatro salidas, uno de ellos selecciona la salida que será activada en el Switch analógico; y el decodificador restante controla la habilitación y deshabilitación de los diversos dispositivos de la tarjeta incluyendo los de comunicación paralela.

Las partes del sistema que son manejados de esta manera son los siguientes:

- Indicadores externos (escritura)
- Paginación de la memoría de almacenamiento (escritura)
- Comunicación paralela (lectura y escritura)
- Datos del convertidor A/D (lectura)
- Estado de la memoria de almacenamiento (lectura)
- Acceso a la memoria "RAM" de pre-evento (habilitación)

IV.12.- Alimentación del sistema

La energía eléctrica necesaria para el funcionamiento del sistema es proporcionada por una batería de doce Volts, que a su vez es conectada a un cargador de baterías o una celda solar; la alimentación se conecta a los bornes correspondientes en la tarjeta. Para el funcionamiento de todos los dispositivos es necesario tener diferentes valores de voltaje dentro de la tarjeta.

- + 12 Volts: Son obtenidos directamente de la batería de alimentación y se utilizan como fuente para obtener los voltajes restantes, así como para la alimentación de los sensores.
- +8 Volts: Se obtiene por medio de un regulador variable a partir del voltaje de alimentación, se le utiliza en la polarización de componentes analógicos como son los amplificadores operacionales y el switch analógico.
- + 5 Volts digitales: Es el voltaje que se emplea en todos los componentes digitales de la tarjeta, se proporciona mediante un regulador de voltaje de cinco Volts a un Ampere de corriente.
- + 5 Volts analógicos: Los cinco Volts analógicos se utilizan exclusivamente en el convertidor analógico/digitat.
- 8 Volts analógicos: Para obtener este voltaje es necesario el uso de un dispositivo inversor de voltaje, que es alimentado por los + 5 Volts analógicos y proporciona un voltaje negativo, se utiliza en la polarización de los amplificadores operacionales y del switch analógico.

Se cuenta con un monitor de voltaje ajustado para detectar caídas del voltaje nominal de alimentación (doce Volts), con el fin de interrumpir el funcionamiento de toda la tarjeta mientras no se restablezca el voltaje de operación para evitar errores en la detección de movimientos acelerométricos.

IV.13.- Mapa de memoria

Para poder realizar un mejor diseño en cuanto a administración de recursos y facilidad de acceso a la información, es necesario contar con un mapa de memoria que nos de una idea exacta de donde está ubicada la información que se necesita, en especial en este caso en el cual todos los dispositivos de comunicación; digitalización e indicación, están ubicados en una localidad de memoria. En el esquema que se mostrará a continuación se da la ubicación dentro del mapa de memoria de todos los dispositivos utilizados.

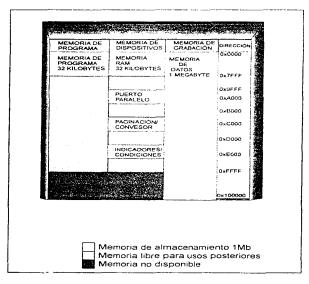


Figura 28. Mapa de memoria de la tarjeta RAD-851

IV.14.- Conectores

La tarjeta para ser compatible con los actuales sistemas acelerométricos de adquisición de datos, tiene el mismo tipo de conectores que son:

- Conector tipo "Culca" de ocho bornes atornillables: utilizado para conectar la alimentación de energía del sistema, los disparos de activación externos, la referencia de tiempo externa y el disparo de salida que el equipo genera.
- Conector "Header" de catorce pines vertical: Mediante este conector se enlazan la tarjeta de adquisición de datos y la tarjeta sensora, tiene protección para evitar errores en la conexión de las tarjetas.

Los dos conectores anteriores son compatibles con los sistemas acelerométricos actuales y los conectores siguientes fueron adicionados al sistema para un mejor desempeño y facilidad de comunicación:

- Conector DB25: Utilizado en la comunicación paralela entre el sistema de adquisición de datos y la computadora portátil.
- Conector DB9: Se utiliza en la comunicación serial del sistema.
- Conector AMP3: Este conector se utiliza para sincronizar el reloj de tiempo real del sistema con un "GPS".
- Conector AMP10: Se utiliza para adicionarle a la tarjeta un oscilador de precisión.

V.- PROGRAMACIÓN DEL SISTEMA

Para desarrollar el programa de operación del sistema se utilizará Lenguaje "C"; que posteriormente será compilado para obtener el código ejecutable en hexadecimal que es grabado directamente en la memoria de programa.

V.1.- Algoritmo de funcionamiento general

Para explicar el programa de operación de este sistema se recurrirá al siguiente diagrama en donde se observarán las principales funciones que se realizan.

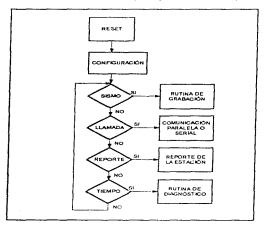


Figura 29. Diagrama de funcionamiento general

Se observa que después de la condición de reset se realiza la rutina de configuración; en la cual son inicializados todos los parámetros y variables utilizadas por el sistema; así mismo se verifica que la memoria de almacenamiento este presente y en condiciones de funcionamiento óptimo, si el dispositivo presenta alguna falla como las siguientes batería de respaldo baja; protección de escritura, memoria colocada incorrectamente o sistema carente de memoria; el programa se interrumpe indicando el error correspondiente hasta el momento en que es corregida la falla.

Si es la primera vez que se enciende el equipo y la memoria de almacenamiento no tiene ninguna configuración, el sistema ejecutará una rutina de tipo BOOT, en la cual se inicializarán todos los parámetros del sistema a unos valores pre-establecidos en memoria ROM, lo que permitirá que el equipo esté en condiciones de operar y recibir una nueva configuración.

Si no se detectó falla, el sistema procederá a realizar un calculo del valor de offset de cada canal por tres segundos, durante los cuales estarán encendidos los leds "operación, sismo, error", y comenzará a operar en forma normal (el led de operación prendiendo y apagando con un intervalo de un segundo). La operación normal del sistema consiste en un ciclo infinito dentro del cual se interroga por cualquiera de las cuatro banderas principales con la siguiente prioridad:

- Grabación de eventos sísmicos
- Comunicación (serial o paralela)
- Reporte de la estación (si está habilitada la opción)
- Diagnóstico de la tarieta y cambio de condición del led "operación"

V.2.- Algoritmo de grabación

La principal función de la tarjeta es la captura de movimientos sísmicos, por lo tanto es la rutina de mas alta prioridad. Para poder realizar la subrutina, se tiene que preguntar por el estado de una bandera que tendrá un valor lógico de "1", si se cumple cualquiera de las siguientes condiciones.

- Se recibió un disparo externo y está habilitada la opción.
- Se recibió un disparo del "SAS" y está habilitada esta opción.
- Se rebasó el umbrat de disparo y la opción de autodisparo está habilitada

Para cada condición anterior el sistema comenzará a guardar la información acelerométrica que proporcionan los sensores en la memoria de almacenamiento. Al momento de que se detecta cualquiera de las condiciones anteriores el sistema asume una condición de ocurrencia de un evento sísmico respondiendo de la siguiente manera:

11

- Nombre del sistema
- Ubicación del sistema
- Numero de serie
- Clave nacional de la tarieta
- Clave del "CIRES" de la tarieta

contiene la información siguiente:

- Número de evento del que se trata
- Forma en que activo el sistema: disparo externo, disparo del "SAS", o disparo automático.
- Parámetros generales del sistema
- Parámetros de operación del sistema
- Fecha v hora de ocurrencia del evento

Una vez que se quardó la identificación, se presentan dos opciones:

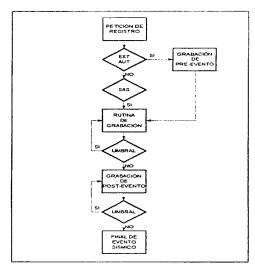
- Sistema disparado por el "SAS". Se considera que el disparo proviene de un lugar alejado al sitio de instalación del equipo y por tal razón las ondas sismicas tardarán algunos segundos en llegar al equipo registrador, por lo que no es necesaria la grabación de datos contenida en el pre-evento que es ignorado y el equipo comienza a registrar información actual
- Sistema disparado por el disparo de otro equipo o autodisparo: En esta modalidad el sistema responderá como un dispositivo esclavo; grabando información mientras se cumpla cualquiera de las siguientes condiciones o amhas:
 - El umbral del equipo está siendo rebasado
 - El disparo está activo (uno lógico); o manteniendo un tren de pulsos

En este caso el sistema guarda primeramente la identificación para después comenzar a quardar información por el tiempo de pre-evento definido al momento de configurar el sistema, es importante hacer notar que durante el tiempo que tarda el sistema en almacenar toda esta información no se pierde ninguna muestra.

Cuando el umbral ya no está siendo rebasado se comienza a guardar información por el tiempo de post-evento deseado; el cual comenzará a contar a partir del último bloque de datos de 128 bytes que no tenga muestras que rebasen el umbral de disparo. Si dentro de la grabación del post-evento alguna muestra rebasa dicho umbral, el contador del tiempo se inicializará.

Finalmente una vez que se terminó de grabar el post-evento, se guarda un bloque de final de evento el cual se utiliza para separar un registro de otro.

Durante todo el tiempo que se está dentro de la rutina de grabación se encenderá el indicador de sismo activo (led verde), y no se responderá a ninguna petición de comunicación serial o paralela. Si en este periodo se cumple el tiempo de reporte de la estación, este será aplazado hasta que el sistema termine de grabar el movimiento sismico; al termino del cual, se habilitarán las interrupciones de comunicación. El siguiente diagrama nos muestra la rutina de grabación de eventos sísmicos.



Fígura 30. Rutina de grabación.

V.3.- Algoritmo de comunicación

La comunicación tiene la segunda prioridad en el funcionamiento del sistema; y dentro de las dos opciones, la comunicación paralela es de mas alta prioridad respecto a la serie.

La rutina de comunicación abarca una gran cantidad de procedimientos que debe realizar el sistema para las funciones de configuración, programación del reloj de tiempo real, cambio de parámetros de operación y manejo de los dispositivos de memoria; así como verificar el funcionamiento de estos.

Para iniciar la comunicación serial o paralela debe de presentarse una interrupción en el funcionamiento del microcontrolador; por el puerto serie ó por una línea de protocolo en el caso de comunicación paralela. Al recibirse la llamada por alguno de estos dos medios se realiza una rutina para autentificar la petición de comunicación; esta subrutina es parecida en ambos casos; si la llamada es confirmada se realiza la comunicación, en caso contrario el sistema continua su operación normal como se observa en la figura 30.

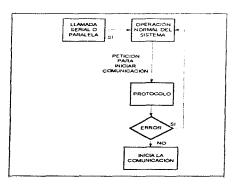


Figura 31. Algoritmo de verificación de llamada.

Confirmada la comunicación se proporcionan a la computadora, todos los parámetros de operación; la identificación; fecha; hora; ubicación; estado actual del el sistema y número de eventos sismicos contenidos en la memoria. Toda la información anterior es recibida e interpretada por el programa de operación de la computadora y desplegada en pantalla.

El siguiente diagrama nos muestra las funciones principales que se realizan en la comunicación de la tarieta con la computadora.

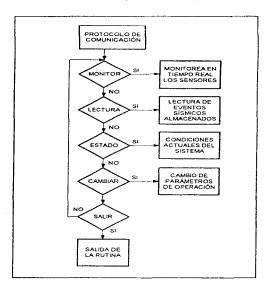


Figura 32. Funciones de la rutina de comunicación.

 Monitoreo del sistema en tiempo real: Dentro de este procedimiento el sistema tiene la capacidad de visualizar los tres canales acelerométricos en tiempo real mostrando al mismo tiempo todos los parámetros referentes a cada canal como son:

- Escala de magnitud del eje vertical
- Escala de tiempo del eje horizontal
- Offset de cada canai
- Señal de tiempo externo (si está disponible)
- Valores máximos y mínimos de cada canal
- Si uno ó mas canales están deshabilitados

Las escala tanto vertical como horizontal pueden ser modificadas desde un mínimo de +/- 2 cuentas hasta la escala completa del sistema +/- 2048 cuentas.

- Lectura de eventos sísmicos contenidos en memoria: Dentro de esta rutina es donde se recuperan los eventos sísmicos contenidos en la memoria de almacenamiento, en el caso de que exista algún evento registrado; al momento de recuperar la información se indica lo siguiente:

- Tipo de disparo: por el "SAS", por otro equipo o por autodisparo
- Nombre del sistema
- Ubicación del equipo
- Fecha y hora del evento
- Duración del evento
 Nombre del archivo
- Número de archivo
- Forma en que se activó el equipo

Cada evento almacenado en la memoria genera un archivo propio con el siguiente formato:

XSSSSSNN.***

donde:

- X Caracter inicial de todo archivo de este sistema
- SSSS Número de serie del equipo
- NN Número de evento del día (máximo 256 eventos por día)
- Día natural en que se registró el evento (1-365 o 1-366)

Un ejemplo de esto es el siguiente: "X0000107.001; este archivo nos indica que es el séptimo evento que se registró el primer día del año en curso por el equipo con número de serie "00001".

El siguiente diagrama corresponde a la opción de lectura de eventos sísmicos del sistema.

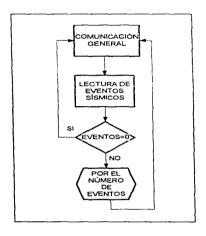


Figura 33. Rutina para la lectura de eventos sísmicos.

 Diagnóstico del estado de la tarjeta: Para conocer las condiciones con las que está operando la tarjeta se cuenta con esta opción dentro de la rutina de comunicación; al momento de entrar a este menú se despliega en pantalla toda la configuración con la que está operando el sistema, se presentan así mismo las siguientes opciones:

Memoria del sistema; dentro de este menú se realizan los manejos de memoria con los que cuenta la tarjeta:

- Verificar memoria de almacenamiento: Este procedimiento nos permite probar el buen funcionamiento de la memoria de datos, debido a que la tarjeta realiza una escritura sobre toda la capacidad de memoria disponible, al termino de la cual se enciende el indicador de memoria llena; posteriormente se hace una lectura de nuevo sobre toda la capacidad de memoria y se verifica mediante una rutina de comparación para saber si lo leido corresponde a lo que se escribió con anterioridad, al termino de la lectura se apaga el indicador de memoria llena y se muestra en pantalla el resultado de la verificación: "OK", si la verificación se realizó con éxito; "FALLA", se detectó algún error en el proceso de escritura/lectura.
- Leer memoria de datos. Esta opción nos permite leer en forma aleatoria la memoria de datos mediante direccionamiento absoluto, esto es, se debe especificar la localidad de memoria que se desea (desde la localidad 0 hasta la localidad 1048576, en el caso de una memoria de un megabyte), y la cantidad de bytes que se desean leer.
- Verificar memoria de pre-evento: Similar a la verificación que se realiza con la memoria de almacenamiento, se cuenta con un procedimiento para probar el buen funcionamiento de este dispositivo; se realiza una escritura al final de la cual se enciende el indicador de memoria llena, posteriormente se realiza la lectura de los datos grabados; si no se detectan errores se indica "OK", en caso contrario se indica "FALLA". El led que indica memoria llena se apaga al terminar la rutina.
- Leer memoria de pre-evento: Al contrario de la lectura que se hace de la
 memoria de almacenamiento, en esta rutina la lectura se realiza sobre toda la
 capacidad de memoria declarada: 4kb, 8kb, 12kB, 16kb, 20kB, 24kB, 28kB, 32
 Kb; y es de forma secuencial. Se despliega en pantalla el valor en cuentas de
 cada canal acelerométrico, su valor hexadecimal y decimal, si se rebasa el
 umbral en cada bloque de 128 bytes y la marca de la señal de tiempo externos
 (si está disponible).

En lo referente al reloj del sistema la opción que se tiene es la de inicializarlo con que se programará con la siguiente fecha y hora:

• Fecha: 01-01-96

• Hora : 00:00:00

Si se muestra cualquier otra hora y fecha a la descrita anteriormente es posible que se encuentra dañado el dispositivo del reloj de tiempo real.

 Configuración del sistema: Dentro de esta opción se configuran y cambian todos los parámetros de operación de la tarjeta, está dividido en cuatro partes principales como se observa en el siguiente diagrama:

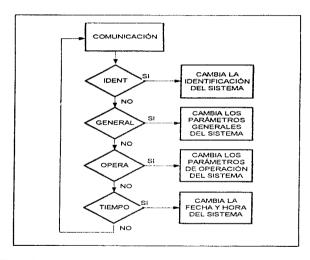


Figura 34. Rutina de configuración.

Cada rutina cambia la configuración de una parte específica del sistema, lo que nos permite modificar solo los parámetros de funcionamiento que se deseen sin alterar los restantes, con lo que se facilita el manejo del software por parte del usuario. Se describirá cada menú de configuración y se explicará el cambio que produce dentro del sistema, así como las ventajas que esto representa.

- Cambio de identificación: Dentro de esta opción se tiene la posibilidad de modificar todos los parámetros referentes a la identificación de la tarjeta:

- Número de serie: Consta de una palabra de 16 bits, por lo que este número puede estar en el rango de 0 - 65535, puede ser modificado por programa, adicionalmente se tiene un número de serie grabado en memoria ROM, que será puesto siempre que el sistema sea inicializado mediante un BOOT
- Nombre del sistema: De inicio la tarjeta tendrá grabado el siguiente nombre "RAD-851 CIRES/FJBS", pero puede ser modificado con un nuevo nombre que no exceda los 26 caracteres alfanuméricos.
- Clave nacional de la tarjeta: Consta de cuatro caracteres alfanuméricos que pueden ser usados para control de inventario de las memorias y de las tarjetas.
- Clave CIRES de la tarjeta: Se utiliza para control interno del "CIRES", está formado por cuatro caracteres alfanuméricos.
- Ubicación de la tarjeta: Esta variable contiene la ubicación de donde se encuentra instalado el equipo, acepta un máximo de 26 caracteres alfanuméricos.

- Cambio de parámetros generales: Dentro de este opción se realizan los cambios referentes al funcionamiento general del sistema como son:

- Disparo externo: Habilita el disparo proveniente de un equipo externo; las condiciones son: "ON", disparo habilitado; "OFF", disparo deshabilitado.
- Disparo del "SAS": Habilita o deshabilita el disparo proveniente de un receptor del Sistema de Alerta Sísmica; "ON", habilitado; "OFF" deshabilitado.
- Autodisparo: Esta opción nos permite habilitar el disparo automático del equipo, el cual se realiza cuando las señales provenientes de los sensores sobrepasan al umbral establecido anteriormente, se tienen varias opciones para disparar el equipo, las cuales nos permiten tomar varios criterios de activación de grabación de datos acelerométricos:

OFF: El autodisparo del equipo está deshabilitado.

PROM:

Para activar al equipo se realiza el promedio de los canales activos, se activa el equipo si las muestras acelerométricas rebasan el valor promedio calculado. AND: Se realiza la función lógica "AND" entre los canales activos del sistema, lo que significa que todos los canales deben de rebasar su umbral respectivo para

activar el equipo.

OR: La función lógica que se realiza en

La función lógica que se realiza en esta opción es una "OR", lo que implica que cualquier canal que rebase

su umbral establecido activará el sistema.

- Tiempo externo: Habilità la referencia externa de tiempo, para marcar las muestra acelerométricas de acuerdo a esta referencia.
- Reporte diario: Habilita la opción que tiene el sistema para generar un reporte vía puerto serie a una hora especifica, o en el caso de que se presente un evento o una falla interna. Se debe tener un transmisor módem conectado a dicho puerto.
- Hora de reporte: Se programa la hora y minuto en que se desea que el equipo se reporte.
- Tiempo de pre-evento: Se define el tiempo que se desea tener como historia al momento de que el sistema detecte un evento sismico, se cuenta con un tiempo mínimo de 8 segundos, y un máximo de 64 segundos, incrementados en intervalos de ocho segundos en el caso de una frécuencia de muestreo de 100 muestras por segundo.
- Tiempo de post-evento: Es el tiempo que se desea que el sistema continúe grabando después de que no se detecta sobrepaso del 80 % del umbral programado en cualquiera de los canales
- Capacidad de memoria: Define la capacidad que tiene la memoria de almacenamiento con un mínimo de 524 kilobytes, hasta un máximo de cuatro megabytes, incrementados de la siguiente forma: 524 Kb; 1048 Kb; 2096 Kb; 4198 Kb;

 Cambio de parámetros de operación: Los parámetros de operación del sistema son los referentes a los canales acelerométricos, umbrales de disparo y rango de sensores; todos son programables, como se indica a continuación:

- Frecuencia de muestreo: Se elige la velocidad de muestreo de los sensores; se tienen las siguientes opciones:
 - 25 muestras por segundo
 - 50 muestras por segundo
 - 100 muestras por segundo
 - 200 muestras por segundo

 Rango dinámico de los sensores: Se refiere al rango que manejan los sensores acelerométricos:

250 gals (un cuarto de "g") 500 gals (media "g") 1000 gals (una "g") 2000 gals (dos "g's")

- Habilitación del canal vertical: Habilita o deshabilita el canal vertical, "ON", canal habilitado; "OFF", canal deshabilitado.
- Habilitación del canal Norte/Sur: Habilita o deshabilita el canal Norte/Sur: "ON", canal habilitado; "OFF", canal deshabilitado.
- Habilitación del canal Este/Oeste: Habilita o deshabilita el canal Este/Oeste, "ON", canal habilitado; "OFF", canal deshabilitado.
- Umbral de disparo del canal vertical: En esta opción se selecciona el umbral de disparo del canal vertical, en un 99% de la escala completa, si el canal está deshabilitado, no será tomado en cuenta para activar el autodisparo del sistema. No se acepta umbral cero.
- Umbral de disparo del canal Norte/Sur: En esta opción se selecciona el umbral de disparo del canal Norte/Sur, en un 99% de la escala completa, si el canal está deshabilitado, no será tomado en cuenta para activar el autodisparo del sistema. No se acepta umbral cero.
- Umbral de disparo del canal Este/Oeste: En esta opción se selecciona el umbral de disparo del canal Este/Oeste, en un 99% de la escala completa, si el canal está deshabilitado, no será tomado en cuenta para activar el autodisparo del sistema. No se acepta umbral cero.

 Cambio de fecha y hora: Permite modificar la hora y fecha contenidas en el reloj de tiempo real del sistema;

 Fecha del sistema: Cambia solamente la fecha del reloj de tiempo real en el siguiente formato: DÍA / MES / AÑO. Del año se proporcionan solamente los dos últimos valores, ejemplo: 01/01/96; primero de enero de 1996, el tiempo máximo que se permite entre visitas para no perder la configuración del reloj debido a los años bisiestos es de cuatro años; si en ese periodo no se realiza ninguna visita al equipo se perderá la fecha.

Hora del sistema: Modifica la hora, minuto y segundo del reloj de tiempo real mediante el siguiente formato; HORA: MINUTO: SEGUNDO; ejemplo: 14:35.56; la hora se programa en tiempo GMT, y el programa calculará en forma automática la hora local.

V.4.- Algoritmo de reporte de estación

La estación genera un reporte via puerto serial, si se tiene la opción habilitada. El mensaje del equipo está constituido por los siguientes datos:

- Identificación del sistema
- Parámetros generales
- Parámetros de operación
- Error

Los primeros tres bloques de identificación son los mencionados anteriormente y el mensaje de error será el indicado por la rutina de diagnóstico como se ejemplifica en el diagrama siguiente:

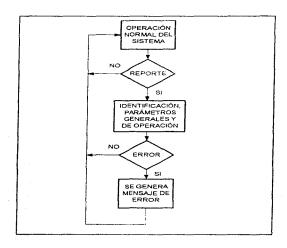


Figura 35. Algoritmo del reporte de la estación.

V.5.- Algoritmo de diagnóstico

Para evitar las fallas en el sistema, se monitorea el funcionamiento de las partes vitales del equipo mediante software y hardware; está enfocado principalmente al voltaje de alimentación de la tarjeta y a la memoria de almacenamiento; el diagnóstico se realiza cada segundo si el equipo está funcionando normalmente; por lo que la rutina no se realiza cuando se está grabando un evento sísmico o se está comunicando con la computadora (via serial o puerto paralelo).

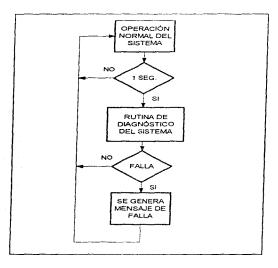


Figura 36. Rutina de diagnóstico del sistema.

El sistema realiza una verificación del estado de la memoria de almacenamiento cada segundo que consiste en revisar que se encuentre bien colocada, sin protección de escritura y con batería de respaldo en buenas condiciones; de las anteriores, las dos primeras provocan una interrupción en la operación de la tarjeta debido a que son considerados errores fatales para la operación del sistema. Al detectarse alguna de las tres fallas anteriores son mostradas al operador mediante los leds indicadores para una rápida corrección.

La tarjeta dispone de un monitor de batería el cual manda una interrupción en la operación del sistema cuando se detecta una caída del voltaje de alimentación por debajo de los 11.6 Volts. De la misma manera, mediante la rutina de diagnóstico se monitorea el voltaje de la batería y si este sobrepasa a los 14.5 Volts el sistema deja de operar

Esta condición se mantiene hasta que se re-establece el voltaje nominal de operación, la razón de detener completamente el funcionamiento de la tarjeta es debido a que fuera de la ventana de voltaje comprendida entre (11.5 - 15 Volts); la operación de los sensores acelerométricos no es del todo satisfactoria y se podrían generar grabaciones que no corresponden a movimientos sismicos.

VI.- PRUEBAS DE FUNCIONAMIENTO

Las pruebas de funcionamiento tienen como objetivo verificar que todas las partes de la tarjeta funcionen en forma correcta.

VI.1.- Diseño de las pruebas de funcionamiento

Los puntos principales que se deben de cubrir para que la tarjeta funcione correctamente son los siguientes:

- Los circuitos impresos deben ser revisados para descubrir cortos eléctricos dentro de la tarieta.
- Comprobar que los principales dispositivos que serán usados en el armado de la tarjeta se encuentren en buen estado, con la finalidad de evitar fallas de alguna de las tarjetas una vez que sean ensambladas.
- Una vez que la tarjeta se recibe ya ensamblada, se deben verificar los voltajes para comprobar que los reguladores se encuentren en buen estado.
- La tarjeta completamente ensamblada debe de funcionar de manera normal, (led de operación prendiendo y apagando con un intervalo de un segundo); y programar los parámetros generales y de operación iniciales mediante la rutina de BOOT, con esto se comprueba que el control del sistema funciona sin problemas
- Revisar que la tarjeta y la computadora se comuniquen en forma correcta; comprobar que los parámetros generales y de operación sean configurados sin problemas; con lo anterior se revisa que la comunicación sea bidireccional y se realice en forma correcta.
- El convertidor A/D debe funcionar sin problemas, para observar el funcionamiento de esta parte, se utiliza el monitoreo en tiempo real de la tarjeta mediante la computadora.
- Revisar que los dispositivos de almacenamiento se encuentren en buen estado.
- Programar el reloj de tiempo real y verificar su funcionamiento.
- Comprobar que el equipo responde a los disparos externos y realiza la grabación de información acelerométrica; al mismo tiempo observar que la salida de disparo, generado dentro de la tarjeta, presente un tren de pulsos, para verificar el funcionamiento de las señales de entrada y de salida de la tarjeta
- Se debe probar que el funcionamiento de la tarjeta sea inmune al ruido eléctrico ambiental, mediante la grabación de eventos de prueba
- El funcionamiento de la tarjeta no debe presentar alteraciones como consecuencia de los cambios de temperatura, dentro del rango industrial.
- Se debe probar el funcionamiento del equipo a diferentes valores de voltaje de polarización, para revisar el funcionamiento del monitor de batería. Analizando al mismo tiempo el comportamiento que presentan los sensores ante este tipo de cambios en el voltaje de alimentación

VI.2.- Revisión de los circuitos impresos

Al recibir los circuitos impresos de las tarjetas, es necesario revisar que no tengan pistas que estén en corto, principalmente las de alimentación del sistema. Se listan a continuación los puntos en donde se deben realizar las pruebas de continuidad dentro de la tarjeta, el circuito impreso estará en buen estado si entre las pistas siguientes no existe continuidad:

- Tierra Digital (GNDD). No debe existir continuidad con las siguientes pistas:
- +12 V; localizados en el borne correspondiente de la tarjeta.
 - +5 V; digitales, se encuentran en la punta de prueba correspondiente dentro de la tarjeta.
 - +5V; analógicos, se mide en el pin 24 de U16
 - +8 V, localizado en el pin 5 de U20.
 - -8 V: se encuentran en el pin 5 de U22.
- Tierra Analógica (GNDA). No debe existir continuidad con las siguientes pistas;
 - +12 V; localizados en el borne correspondiente de la tarjeta.
 - +5 V; digitales, se encuentran en la punta de prueba correspondiente dentro de la tarieta.
 - +5V: analógicos, se mide en el pin 24 de U16
 - +8 V; localizado en el pin 5 de U20.
 - -8 V: se encuentran en el pin 5 de U22.
 - +12 V: localizados en el borne correspondiente de la tarieta.
 - +5 V; digitales, se encuentran en la punta de prueba correspondiente dentro de la tarjeta.
 - +5V: analógicos, se mide en el pin 24 de U16
 - +8 V; localizado en el pin 5 de U20.
 - -8 V; se encuentran en el pin 5 de U22.
- +5 V; digitales, se encuentran en la punta de prueba correspondiente dentro de la tarieta.
 - +5V; analógicos, se mide en el pin 24 de U16.
 - +8 V: localizado en el pin 5 de U20.
 - -8 V: se encuentran en el pin 5 de U22.
- +5 V; analógicos, se mide en el pin 24 de U16.
 - +8 V; localizado en el pin 5 de U20.
 - -8 V: se encuentran en el pin 5 de U22.
- +8 V; localizado en el pin 5 de U20.
 - -8 V; se encuentran en el pin 5 de U22.

Se revisa que no exista continuidad entre la tierra digital (GNDD), y la tierra analógica (GNDA), estas revisiones debe hacerse antes de comenzar a ensamblar las tarietas.

VI.3.- Pruebas a los dispositivos electrónicos

La primera serie de pruebas está orientada a la detección de componentes defectuosos antes de su instalación en la tarjeta. Es evidente que no se pueden someter a prueba todos los componentes, por lo que solamente serán revisados los dispositivos mas vulnerables a presentar fallas:

- Microcontrolador. La forma de verificar el buen funcionamiento de estos dispositivos consiste en ponerlos a trabajar bajo un programa de prueba que se encarga de activar y desactivar cada salida. Mediante leds se observa el funcionamiento de cada pin del componente.
- Reguladores de voltaje. La tarjeta cuenta con tres reguladores distintos, pero la manera de realizar la prueba es la misma; se coloca el dispositivo a probar en un circuito idéntico al contenido en la tarjeta y se mide su voltaje de salida, si está dentro del rango de funcionamiento (± 5 % de su voltaje nominal de salida), será instalado en alguna tarjeta, en caso contrario se desechará.
- Inversor de voltaje. El circuito inversor será polarizado con un voltaje de +8 Volts y se verificará que el voltaje negativo que proporcione sea menor a -7.5 Volts. El resultado anterior nos garantizará el buen funcionamiento de este dispositivo.

VI.4.- Revisión de los niveles de voltaje

Al recibir las tarjetas ensambladas, se les coloca únicamente el inversor de voltaje (LM7660), designado con el nombre de U22, los dispositivos restantes no son colocados como precaución por si existiera un regulador de voltaje dañado. Cumpliendo lo anterior, se polariza la tarjeta y se miden los voltajes en los siquientes puntos:

- +12 V: localizados en el borne correspondiente de la tarieta
- +5 V; digitales, se encuentran en la punta de prueba dentro de la tarjeta.
- +5 V; analógicos, se mide en el pin 24 de U16.
- . +8 V; localizado en el pin 5 de U20.
- -8 V; se encuentran en el pin 5 de U22.

Las lecturas que se obtengan en estos puntos de medición no deben de exceder del 5 % del voltaje indicado, a excepción de la lectura del voltaje de la bateria (+12 Volts), el cual va a depender del nivet de carga de la misma, se recomienda que este voltaje se encuentre en el siguiente rango; nivet máximo 14 5 Volts, nivet linínimo 12.5 Volts. En ningún caso se recomienda instalar el equipo con una bateria que presente un voltaje inferior a +12 Volts, la bateria instalada debe ser de al menos 24 Ah; recordando que mientras mayor sea la carga de la bateria, mas tiempo de respaldo tendrá el equipo.

VI.5.- Prueba de funcionamiento

Revisados los voltajes de funcionamiento de la tarjeta y comprobando que son los correctos, se instalan los dispositivos faltantes, para lo cual la tarjeta debe de estar apagada mediante el switch SW3, en la posición de OFF, está localizado en la parte superior de la tarjeta.

El switch SW2, nos sirve para remplazar la memoria de almacenamiento sin perder datos, para el funcionamiento inicial del sistema este debe de estar señalando el letrero de OK, como se indica en las figuras siguientes:

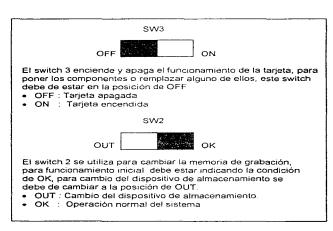


Figura 37. Estado de los switchs para inicio de operación

Con la tarieta apagada, colocar los siguientes dispositivos en el lugar correspondiente, teniendo cuidado de no tener carga estática que podría dañar los componentes:

- La memoria de almacenamiento (U3).
- La memoria RAM de pre-evento (U8).
- El convertidor Analógico Digital (U16).
- El switch analógico (U15).
- Los amplificadores operacionales (U23, U24).
- El microcontrolador (U1).
- El reloj de tiempo real (U18).
- El transmisor serial (U6).
- La memoria de programación (U7), la cual debe ser previamente grabada con el programa de operación.
- Se debe revisar que los "jumpers" de configuración (J1, J2, J3); estén colocados como lo indica la figura siguiente:

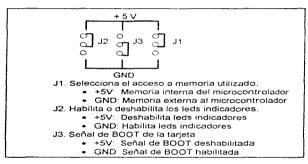


Figura 38. Condición de operación de los Jumpers.

Instalados los dispositivos anteriores en forma correcta, se enciende la tarieta moviendo el switch 3 a la posición de ON.

Encendida la tarjeta, el sistema iniciará grabando los parámetros iniciales a la memoria de almacenamiento mediante la rutina de BOOT, esto se observará mediante los leds indicadores, los cuales estarán prendidos; hecho lo anterior el sistema realizará un cálculo de offset de los canales acelerométricos durante tres segundos, terminados los cuales el sistema estará en operación normal; con el led de operación prendiendo y apagando a un intervato de un segundo.

La descripción anterior se observa gráficamente en la figura siguiente, donde se menciona la operación realizada y la condición que presentan los leds indicadores.

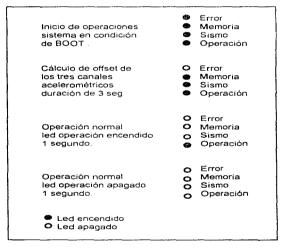


Figura 39. Estado de los indicadores al inicio de la operación del sistema, primeros cinco segundos.

Realizado el procedimiento anterior, la tarjeta está en condiciones de realizar la comunicación con la computadora, así como la verificación de los dispositivos restantes. Si se detecta alguna condición diferente a la descrita anteriormente, es posible que la tarjeta tenga alguna falla en el control del canal de datos del sistema.

VI.6.- Pruebas de comunicación

Las rutinas de comunicación serán revisadas una vez que el equipo está totalmente ensamblado y esté operando en forma normal (led de operación prendiendo y apagando con un intervalo de un segundo). La comunicación serial y paraleta funcionan en forma idéntica, por lo que solo se describirá un procedimiento:

- Se conecta la tarjeta a la computadora (por el conector DB25, si es
 comunicación paralela, o bien mediante el conector DB9 si se trata de
 comunicación serial); y se revisa que la tarjeta este operando en forma normal
 (el led de operación prende y apaga con intervalo de un segundo).
- Mediante el programa de operación de la computadora iniciar la comunicación del sistema; si se detecta un error revisar la conexión e intentar de nuevo aplicándole una condición de RESET a la tarjeta y esperando que la tarjeta opere en forma normal.
- Una vez logrado el enlace de la tarjeta y la computadora programar los parámetros generales y de operación del sistema; además de programar el reloj de tiempo real y revisar que se programen con los datos deseados en la pantalla de la computadora.
- Transferir los parámetros deseados a la tarjeta; si esto se logra con éxito las rutinas de comunicación y el hardware correspondiente se encuentran en buen estado de funcionamiento.
- En el caso del reloj de tiempo real, debe programar la fecha solicitada, si después de esto no se logra poner el reloj a la fecha y hora GMT, reemplazar el dispositivo con uno nuevo y repetir la programación de la fecha y hora de la tarjeta.

El procedimiento anterior se debe realizar una vez que la tarjeta se enciende por vez primera, para probar el funcionamiento de todo el software de comunicación, se recomienda que se realice por las dos vias de comunicación, parallela y serial. El funcionamiento del convertidor A/D, es revisado mediante la comunicación que se establece con la computadora dentro de la rutina de monitoreo en tiempo real, para lo cual el procedimiento es el siguiente.

- Iniciar la comunicación entre la tarjeta y la computadora.
- Elegir la opción de monitoreo de la estación, en la cual se observarán en tiempo real las señales procedentes de los sensores acelerométricos.
- Verificar el funcionamiento de los sensores mediante pequeños movimientos de los mismos y observar su comportamiento en pantalla
- Corregir el valor de offset de los canales mediante la tecla "F7", la cual centrará la señal acelerométrica lo mas cercano posible a cero.
- Si alguno de los canales muestra una linea recta en el origen, revisar si el canal está habilitado.

El ruido eléctrico de la tarjeta fue estimado de la siguiente manera:

- Se desconectaron los sensores acelerométricos y en su lugar se conectó una señal de DC, proveniente de una batería de litio nueva de 3 Volts (CR2032).
- Se observó en la pantalla la señal generada en los tres canales disponibles.
- Se determinó un ruido máximo de ± 1 cuenta, el cual está dentro del rango esperado debido a que el convertidor presenta un error de ese valor.
- Se realizó una grabación del ruido eléctrico cuya gráfica se presenta en el apéndice "F".

VI.8.- Prueba de los dispositivos de almacenamiento

La memoria RAM; y la memoria de almacenamiento (SRAM, formato PCMCIA, tipo tarjeta de crédito); tiene sus propias rutinas de prueba, la cual es idéntica en ambos casos por lo que solo se explicará el procedimiento general

- Establecida la comunicación de la computadora y la tarjeta; se elige la opción de diagnóstico.
- Para verificar el funcionamiento de la memoria "RAM", se etige la opción correspondiente.
- La tarjeta realizará una escritura en toda la memoria declarada, al termino de lo cual encenderá el indicador de memoria llena
- Se avisa a la computadora que se realizó en forma satisfactoria la escritura en el dispositivo.
- Se procede a leer los datos sobre toda la memoria declarada y se comparan con la escritura realizada anteriormente
- . Al terminar la lectura, se apaga el led que indica memoria llena.

- Se reporta a la computadora el resultado de la lectura del dispositivo; si no existe error, se marca en la pantalla un OK, en caso contrario se despliega un error de FALLA.
- · No es necesario borrar la memoria al terminar las pruebas.

VI.9.- Prueba del reloj de tiempo real

La forma de probar el dispositivo consiste en programarlo y verificar que su funcionamiento sea el correcto.

Mediante el programa de la computadora existe la opción de diagnóstico. Dentro de esta se inicializa el reloj, con lo que se le programará la fecha y hora siguientes:

- Fecha: 01-01-96
- Hora: 00:00:00

A partir de las cuales comenzara a funcionar el reloj; si se programa otra hora o fecha, es posible que exista daño en el dispositivo.

VI.10.- Pruebas de disparo y grabación

Los dos tipos de disparos, disparo por SAS y disparo externo, son activados por medio de interruptores y se revisa que la tarjeta responda a ellos de la siguiente manera:

- Se enciende el led que indica ocurrencia de un sismo.
- Se revisa que el tiempo de grabación corresponda al tiempo programado; en el caso de disparo de "SAS"; el tiempo de grabación minimo es de 120 segundos; en el caso de un disparo externo, el tiempo de grabación mínimo es de 16 segundos, a una velocidad de muestreo de 100 muestras por segundo.
- La señal de disparo de salida que genera la tarjeta debe presentar un tren de pulsos.
- Posteriormente mediante la computadora se leen las grabaciones obtenidas.
- Se grafican los archivos y se analizan los resultados.

VI.11,- Funcionamiento en campo

Una vez verificado el correcto funcionamiento de la tarjeta completa, se somete a pruebas de campo para revisar el funcionamiento en condiciones reales.

- La tarjeta es puesta en operación por un periodo de una semana en forma ininterrumpida, sin sensores acelerométricos.
- Se hace variar el voltaje de alimentación en el rango de +11 Volts a +16 Volts, para verificar el funcionamiento del monitor de voltaje instalado y de las rutinas que operan en ambos casos (si el voltaje de alimentación es menor a 11.5 Volts, o mayor de 14 Volts, la tarjeta deja de operar hasta que se restablece el valor normal de alimentación; de +12 Volts a +14 Volts
- Revisados los dos puntos anteriores la tarjeta es conectada a una tarjeta de sensores triaxiales de x ½ "g" y se monitorea su funcionamiento.

VI.12.- Inmunidad a ruido eléctrico

Para probar la inmunidad de la tarjeta al ruido eléctrico, el equipo fue instalado en ambientes de gran ruido ambiental, observándose lecturas que contienen un ruido de ± 1 cuenta. La forma de hacer las pruebas es la siguiente:

- Se instala la tarjeta sin sensores acelerométricos, en un medio de gran ruido eléctrico ambiental, (junto a transformadores por ejemplo).
- Se le conecta a la tarjeta una fuente de voltaje de corriente directa, mediante una batería de litio nueva de +3 Volts (CR2032).
- Mediante un switch, se activa el equipo por medio del disparo externo y se realiza la grabación de un evento de prueba.
- Se recupera la grabación realizada y se analiza
- El evento registrado muestra un ruido de ± 1 cuenta, lo que nos indica que la tarjeta es inmune a ruido eléctrico ambiental (la gráfica se observa en el apéndice F).

Para proteger la tarjeta del ruido eléctrico, el chasis es aterrizado a la referencia del sistema mediante capacitores, simulando de esta manera una "jaula de Faraday"; por lo que no debe ser conectado a tierra física debido a que esto podría causar una tierra flotante que dañaria la tarjeta.

VI.13.- Pruebas de temperatura

El equipo está diseñado para operar en un amplio rango de temperaturas (-15° a 85° centígrados), con la intención de cubrir las necesidades en todo el territorio nacional, por lo que se sometió la tarjeta, a una prueba de funcionamiento en condiciones extremas de temperatura:

Temperaturas elevadas: Para realizar esta prueba, el equipo se sometió a una temperatura de 90º centígrados por un periodo de 24 horas, dando los siguientes resultados:

- La tarjeta funcionó sin problemas durante todo el tiempo de la prueba.
- . Los sensores sufrieron una variación moderada en el valor del offset.
- Los dispositivos de memoria no presentaron fallas.
- · El reloj de tiempo real no presentó fallas

Temperaturas bajas. La tarjeta fue sometida a una temperatura de -13° centigrados por un periodo de 24 horas en un ambiente sin condensación, presentándose los siguientes resultados:

- La tarjeta funcionó sin problemas durante todo el tiempo de la prueba.
- Los sensores presentaron una variación moderada en el valor del offset, este cambio aumentó conforme la temperatura descendía
- · La memoria de pre-evento no presentó fallas.
- La memoria de almacenamiento no funciona en forma satisfactoria por debajo de los -5º centigrados. (el rango de operación de la memoria utilizada era de 0º a 70º centigrados).
- · EL reloj de tiempo real no presentó fallas.

VI.14.- Variaciones de voltaje

El sistema es alimentado por una batería recargable de +12 Volts, como voltaje nominal, la cual proporciona la energía para el funcionamiento de la tarjeta digital y de los sensores acelerométricos. Para probar el funcionamiento de la tarjeta para diferentes valores de voltaje se utilizó una fuente de poder variable de 0 a 24 Volts, obteniéndose los siguientes resultados:

- A partir de un voltaje de cero Volts, hasta 5 6 Volts, el sistema presenta una condición indeterminada de funcionamiento.
- La parte digital del sistema comienza su funcionamiento a partir de un voltaje de entrada a la tarjeta de 5.7 Volts.
- El funcionamiento de los sensores acelerométricos es inestable para valores de voltaje inferiores a 11.5 Volts, razón por la cual el monitor de batería del sistema está calculado para que opere cuando se detecta un voltaje de entrada de 11.6 Volts como mínimo.
- Si se tiene un voltaje de entrada de 12 a 14.5 Volts, el funcionamiento del equipo es el óptimo.
- Para voltajes de entrada superiores a 14.8 Volts, los sensores acelerométricos
 presentan un cambio considerable en el valor de offset de las señales, esta
 modificación del offset no es estable, por lo que se podría activar el équipo al
 presentarse esta falla y llenar la memoria de almacenamiento con información
 no deseada, para evitar esto el sistema deja de muestrear los canales
 acelerométricos hasta que la batería regrese a un nivel de voltaje adecuado.

VII.- ANÁLISIS COSTO - BENEFICIO

Un desarrollo tecnológico debe justificarse mediante un buen desempeño a un precio razonable, por esta razón se presentarán los costos de las tarjetas "RAD-851", conparándolos con los precios de tarjetas similares disponibles en México.

VII.1.- Costo del sistema

La adquisición del material para las tarjetas es presentado por la siguiente cotización, en la cual se presentan los costos reales de los componentes con un paridad de 7 50 pesos por dólar.

CANTID	AD.	50	EQUIPOS			
CANT.	CANT	COMPONENTE	DESCRIPCIÓN	COSTO US	DLLS	
	TOTA			UNIT.	X EQP	TOTAL
1	50	S80C552-4A68	MICROCONTROLADOR	18 29	18.29	914.5
1	50	MAX191BCNG	CONVERSOR A/D	22 46	22 46	1,123 0
1	50	DG411DJ	SWITCH ANALOGICO	4 26	4 26	213.0
1	50	LWB101/SD40	1MB SRAM PCMCIA	170 00	170 00	8,500.0
1	50	NM27C256-120	EPROM 32kB 120ns	3 13	3.13	156 5
1	50	MAX232CPE	TR/RCV RS-232	3 22	3 22	161.0
1	50	MAX8211CPA-2	MONITOR DE BATERIA	11.25	11.25	562.5
1	50	62256LP-10	SRAM@32kB 85ns	7.96	7 96	398 0
1	50	PCF8583P	RELOJ CALENDARIO	6 58	6 58	329.0
2	100	LM124J	AMP. OPERACIONAL	3 14	6.28	314.0
	50	LM2931A-5	REG-5V@100mA	0.96	0.96	48 0
1	50	LM2931CT	REG-VAR@1A	2 06	2 06	103.0
1	50	LM2940-5	REG-5V@1A	1 93	1 93	96.5
1	50	ICL7660SCPA	INVERSOR DE VOLTAJE	2 90	2 90	145 0
2	100	CD74HCT00E	SERIE SOIC NAND	0.41	0.62	41.0
2	100	CD74HCT02E	SERIE SOIC NOR	0 40	0.80	40.0
1	50	CD74HCT139E	SERIE SOIC Dec.	0.93	0.93	46.5
4	200	CD74HCT373E	SERIE SOIC Latch	1 04	4 16	208.0
3	150	CD73HCT541E	SERIE SOIC Buffer	1 27	3 81	190.5
2	100	110-99-308-41	BASE 8 PINES MLP	0.32	0.64	32.0
2	100	110-99-314-41	BASE 14 PINES MLP	0.56	1 12	56.0
2	100	110-99-316-41	BASE 16 PINES MLP	0.83	1 66	83.0
1	50	110-99-324-41	BASE 24 PINES	1 18	1 78	59.0
2	100	110-99-628-41	BASE 28 PINES	1 11	2 22	7110
1	50	BASE 68PPLCC	BASE PARA INTEGRADO	2 42	2.42	120 9
1	50	IC1G-68PD-1 27	PORTAMEMORIA	18 33	18 33	916.5
11	550	1N4001	DIODO RECTIFICADOR	0.03	0.31	15 4
1	50	SCR102CT	DIODO GERMANIO	0.74	0.74	37 (
1	50	BC547C	TRANSISTOR NPN	0.08	0.08	4.0
1	50	CY32 76	CRISTAL 32 768kHz	1 14	1 14	57 (

CAPITULO VII

			TOTAL		3,540.43	177,021.53
			15% IVA		461.80	23,089.76
	lar icano	7.50	TOTAL PESOS		3,078.64	153,931.77
223	11150		TOTAL US DLLS		410.48	20,524.24
1	50	ENSAMBLE	MANO DE OBRA	16 00	16.00	800.00
1	50	IMPRESO	CIRCUITO IMPRESO	46 67	46 67	2,333.33
2	100	PORTA-FUS	GRAPAS PARA EL FUSIBLE	0 10	0 20	10.00
1	50	106K	PORTABATERÍA CR2032	1 11	1 11	55 50
2	100	NC6-P107-04	KULKA SERIE NC6 4CON	2 51	5.01	250.67
4	200	JUMPER	3 POSICIONES DORADO	0.03	0.14	6 93
1	50	0.5A@250VE	FUSIBLE EUROPEO	0.13	0 13	6 47
2	100	SWM137	SWITCH RATON 2P2T	1.78	3 56	178.00
1	50	PUSHBOTTON	MICRO SWITCH	0.21	0.21	10.53
1	50	DB9P318	DB9 Macho Angulo Recto	0 72	0.72	36.00
1	50	DB25-M	DB25 Macho Ángulo Recto	0.79	0.79	39.73
1	50	609-1427	CONECT, HEADER 14T	3.34	3.34	167.00
1	50	CD2032	BATERIA LITIO 3V	1 59	1.59	79.50
2	100	LED	VERDE 3mm DIFUSO	0.09	0.17	8.53
3	150	LED	ROJO 3mm DIFUSO	0.08	0.24	12.20
1	50	ERZ-V07D180	VARISTOR 18 V	0.40	0.40	20.00
	100	10uH	100H CHOKE	2 00	4 00	200.00
i	50	3.3M 5% 1/4W	RESISTENCIA	0 01	0.01	0.53
1	50	270K 5% 1/4VV	RESISTENCIA	0.01	0 01	0.53
1	50	100K 5% 1/4VV	RESISTENCIA	0.00	0 02	0.53
6	300	10K 5% 1/4W	RESISTENCIA RESISTENCIA	0 01	0.01	1.03
1	50	680 5% 1/4W 8 2K 5% 1/4W	RESISTENCIA RESISTENCIA	0 01	0.05	0,53
11 5	250	100 5% 1/4W		0.01	0 06 0.05	3.23 2.67
4	200 550	10 5% 1/4W	RESISTENCIA RESISTENCIA	0.01	0.03	1.28 3.23
2	100	10K 2% 1/4W	ARREGLO RESISTENCIA	0 0 1	0.01	0.64
1	50	165K 1% 1/4W	RESISTENCIA	0.05	0.05	2.53
1	50	107K 1% 1/4W	RESISTENCIA	0.05	0.05	2 53
	50	100K 1% 1/4W	RESISTENCIA	0.05	0.05	2.53
1		29.4K 1% 1/4W	RESISTENCIA	0.05	0.05	2 53
1	50	15K 1% 1/4W	RESISTENCIA	0.05	0 05	2.53
1		11 5K 1% 1/4W	RESISTENCIA	0 05	0.05	2 53
18		10K 1% 1/4W	RESISTENCIA	0.05	0 96	48.00
1		GKG30011	5-25pF VARCAP	1.73	1 73	86 50
64		0.1uF/50V 5%	CAPACITOR POLIESTER	0.20	12.80	640.00
1	50	0.01uF/50V 5%	CAPACITOR POLIESTER	0.04	0 04	1.93
1		120pF/100V 5%	CAPACITOR CERAMICO	0 07	0 07	3 73
2	100	27pF/100V 5%	CAPACITOR CERAMICO	0.03	0.05	2.67
7		ECE-A1CKS101	CAP ELECTR 100uF/16V	0.50	3.50	175 00
1		ECE-A1CKS470	CAP ELECTR: 47uF/16V	0.61	0.61	30 50
3		ECE-A1CKK100	CAP ELECTR: 10uF/ 16V	0 30	0.90	45.00
7		ECE-A1HKK010	CAP ELECTR. 1uF/50V	0 23	1 61	80.50
1	50 I	CTX077	CRISTAL 16 0000 MHz	1 76	1.76	88.00

La cotización anterior nos presenta los costos de cada componente de la tarjeta por unidad y el total de cada componente por las cincuenta tarjetas que se van a producir; nos indica el número de dispositivos por tarieta.

El armado de las tarjetas fue realizado por medio de una empresa dedicada al ensamble de tarjetas electrónicas, los costos de este servicio se encuentran incluidos en la misma cotización, así mismo se presenta el costo por unidad del circuito impreso necesario

II.2.- Comparación con equipos comerciales

El sistema será comparado con los dos principales distribuidores de equipo sismico en México: "Terra Technology Inc." y "Kinemetrics" en el costo de tarjetas con características similares tomando en cuenta que los precios están expresados en dólares americanos.

COSTO DÓLARES	RAD-851	SSA-210 Kinemetrics	TERRA T.
Por unidad	410.48	2500*	1250

Tabla 4. Comparación de costos de la tarjeta "RAD-851" y las tarjetas de "Terra technology" y "Kinemetrics".

Los precios presentados de las tarjetas son los que se ofrecen en los mercados de Estados Unidos, por lo que este aumenta si consideramos los costos de transportación y los impuestos de importación.

*La tarieta de Kinemetrics incluve tres sensores piezoresistivos

VIII.- RESULTADOS Y CONCLUSIONES

Los resultados obtenidos en la realización de este trabajo, el diseño e implementación de un sistema de adquisición de datos acelerométricos, se describen a continuación.

Diseño:

- Dentro de esta parte del trabajo, se realizó el diseño de una arquitectura para un sistema de adquisición de datos que sustituyera con éxito las tarjetas madre (mother board) de los equipos "DCA -333"
- La nueva tarjeta cumple con las características de economía y funcionatidad que se requerían en el CIRES
- El diseño de la tarjeta aportó experiencia para desarrollar otros equipos de adquisición de datos
- Se logró la capacitación del personal en el diseño de circuitos digitales, así como en la programación de microcontroladores

Implementación:

- Las tarjetas desarrolladas fueron ensambladas en forma externa al CIRES; lo que aportó experiencia en lo referente a procedimientos de ensambles electrónicos.
- Las pruebas a las que se sometió la tarjeta establecieron una serie de métodos y procedimientos a seguir para realizar pruebas de funcionamiento en tarjetas electrónicas.
- Se capacitó personal en detección de fallas en tarjetas y en la reparación y mantenimiento de las mismas

En lo referente a los requerimientos a satisfacer por esta tarjeta, se mencionan los siguientes puntos:

- La tarjeta es completamente compatible con los equipos "DCA-333"; lo que garantiza la utilización de los sensores acelerométricos, el gabinete y la fuente de alimentación del sistema; así como la infraestructura desarrollada en las instalaciones de campo.
- Las señales de entrada y salida trabajan con niveles "TTL", lo que nos proporciona compatibilidad con los equipos accelerométricos instalados actualmente en el Valle de México
- Los componentes utilizados en el ensamblado de las tarjetas "RAD-851"; so...
 de tecnología nueva que los hace muy resistentes a descargas electrostáticas,
 además de ser de bajo consumo de energía.
- Los dispositivos de la tarjeta manejan en promedio un rango de operación de -5º centigrados a un máximo de 80º centigrados, lo que cubre los diversos climas de la República Mexicana y mas concretamente del Valle de México.

- EL ruido eléctrico en la tarjeta es de ± 1 cuenta, lo que demuestra la gran inmunidad al ruido de la tarjeta (las pruebas de ruido eléctrico, se realizaron con el gabinete aterrizado a la referencia del equipo,
- El sistema tiene doce bits de resolución, lo que proporciona un rango de ±2047 cuentas
- El tiempo de grabación de la tarjeta es de 34 minutos (a una frecuencia de muestreo de 100 muestra por segundo y una memoria de almacenamiento de un megabyte); lo que supera al doble el tiempo de grabación de un equipo "DCA-333".
- La memoria de almacenamiento es de estado sólido, que facilita su manejo y transportación y por ser tener una batería de respaldo, la información no sufre daño por falta de energía en un lapso de tiempo máximo de dos años.
- La tarjeta solo cuenta con dos interruptores, lo que minimiza las partes móviles que podrían sufrir deterioros con el uso.
- Como los dispositivos utilizados en la tarjeta son de bajo consumo, el equipo puede funcionar sin problemas con celdas solares.
- Todos los parámetros del sistema son modificados mediante un programa de computadora, esto le da una gran versatilidad a la tarjeta, facilitando su uso y aumentando la capacidad de adaptación del equipo a ambientes donde existan grandes vibraciones, los umbrales de disparo de cada canal cubren la escala completa (no se acepta umbral cero).
- Los parámetros de operación del sistema son guardados en la memoria de almacenamiento, por lo que no se pierde la configuración de la tarjeta, en el caso de falla en el suministro de energía eléctrica.
- La tarjeta cuenta con una rutina de autodiagnóstico, la cual revisa los principales puntos de falla del sistema y los notifica mediante los leds indicadores, lo que reduce el tiempo de mantenimiento.
- La memoria de almacenamiento de datos puede ser sustituida de la tarjeta sin que se pierdan los datos o la configuración del sistema, mediante un sencillo procedimiento.
- Los datos contenidos en la memoria de datos pueden ser recuperados mediante una computadora, por medio de una comunicación paralela bidireccional o por comunicación serial.
- El reloj de tiempo real de la tarjeta no pierde su configuración por falla de energía en la tarjeta, cuenta con una batería de respaldo no recargable.
- La comunicación serial soporta un enlace remoto por medio de un módem, se tiene la opción de que la estación se reporte a una hora del día para monitorear su funcionamiento.
- Los conectores son completamente compatibles con los usados actualmente, lo que no hace necesario el reemplazo de los mismos.

VIII.1.- Resultado de operaciones

Los resultados de la operación de las tarjetas instaladas en campo han sido los esperados, mostrando un mejor desempeño en cuanto a programación de parámetros que los equipos "DCA-333", destacando los puntos siguientes:

- Las tarjetas fueron instaladas sin problema en los gabinetes de los equipos "DCA-333", son completamente compatibles en lo referente a la disposición de los tornillos, el aterrizaje del chasis con la señal de referencia de la tarjeta (0 Volts), se realiza por medio de los mismos tornillos, lo que evita la utilización de un conector adicional
- La operación de los equipos instalados en campo es satisfactoria, no se reportaron fallas causadas por descargas estáticas
- No se han reportado fallas graves en el funcionamiento de las tarjetas "RAD-851".
- Se han reducido las operaciones de mantenimiento a los equipo.
- La recuperación de eventos sísmicos almacenados en memoria es mas eficiente
- Las funciones de autodisparo(PROMEDIO,AND;OR); han permitido la adaptación de las tarjetas en ambientes de gran ruido acelerométrico ambiental.
- Se logrará un ahorro a futuro gracias a la utilización de una memoria que puede ser borrada y grabada una gran cantidad de veces, evitando con esto la compra de cintas magnéticas que solamente podían ser utilizadas una sola vez sin riesgos de perder información.
- La actualización del sistema de adquisición de datos, permitirá el aprovechamiento de los sensores acelerométricos disponibles.
- La compatibilidad de las tarjetas con los gabinetes permite el aprovechamiento de la obra civil instalada en las estaciones de campo (casetas, bases de concreto, estaciones de pozo, etc.).
- Los equipos interpretaron sin problemas las referencias de tiempo con código "omega" que están instaladas en las estaciones de campo.
- El uso de una computadora portátil para el manejo de las tarjetas evita el uso de un lector adicional.
- El formato de los archivos generados permite una fácil identificación del equipo que los generó y del día en que se registraron.

1988 kan salah 1888 kalin 1888 ka

VIII.2.- Comparaciones técnicas con equipos comerciales

La comparación de la tarjeta "RAD-851", será contra tarjetas similares de las marcas "Terra technology Inc." y "Kinemetrics".

	Terra DCA-333	Kinemetrics SSA-2	RAD - 851
Frecuencia de muestreo (muestras/s)	100	200	25,50,100,200 Programable
Número de canales	3	3	1,2,3 Programable
Sensibilidad (Volts)	±2.5	±2.5	-2.5
Resolución Bits	12	12	12
Ruido	± 1lsb	± 1lsb	± 1lsb
Tiempo de pre-evento (segundos)	3	0 - 15 Programable	4 - 64 (a 100 sps) Programable
Tiempo de post-evento (segundos)	10	10,15,30,60,90 Programable	4 - 128 (a 100 sps) Programable
Umbral de Disparo	0.1-100% Programable	0.1-10% Programable	0.1-100% Programable
Medio de Almacenamiento	Cinta Magnética	256Kb RAM CMOS	1Mb tarjeta de memoria
Tiempo de Grabación con tres canales	Aprox 18 minutos (100 SPS)	10 minutos (200 sps)	34 minutos (100 sps)
Recuperación de datos	Lector SR-102	IBM-PC compatible	Computadora Portátil

Tabla 5 Características principales de las tarjetas

ESTA TESIS NO DEBL SALIR DE LA BIBLIOTECA

CAPITULO VIII

La tabla anterior nos muestra claramente las ventajas de la nueva tarjeta (RAD-851), sobre los actuales sistemas acelerométricos (DCA-333); teniendo un desempeño semejante a las tarjetas SSA-2 de "Kinemetrics", (Modelo disponible en el mercado a partir del año de 1995),

VIII.3.- Conclusiones

De acuerdo a lo expresado anteriormente, se llegó a las siguientes conclusiones en el desarrollo del presente trabajo:

- Todos los requerimientos técnicos solicitados a la tarjeta fueron cubiertos satisfactoriamente.
- La red acelerométrica del Valle de México que está a cargo del CIRES fue modernizada.
- Los equipos desarrollados funcionan en forma satisfactoria y cumplen las expectativas para las cuales fueron diseñados.
- Se logró un ahorro económico al desarrollar la tarjeta, en lugar de haberla adquirido en el extranjero.
- El CIRES desarrolló tecnología en lo referente a adquisición de datos acelerométricos
- El mantenimiento de las tarjetas RAD-851 es mas sencillo y rápido que el proporcionado a los equipos DCA-333.

IX-BIBLIOGRAFÍA

- TERRA TECHNOLOGY SEISMIC SYSTEM TRAINING AIDS
 - DOC. 95-300178, REV. A. WASHINGTON USA
 - 1982
- TERRA TECHNOLOGY DCA 333, DIGITAL CASSETTE
 - ACCELEROGRPH
 - DOC. 95-320148 REV. E. WASHINGTON USA
 - 1982.
- CIRES A.C. SISTEMA DE ALERTA SISMICA PARA LA
 - CIUDAD DE MÉXICO, DISEÑO Y
 - ESPECIFICACIONES INFORME SAS - DF - 1
 - MÉXICO D.F. MAYO 1990
- OSCAR RUBÉN CONTRERAS GONZÁLEZ
 - APROVECHAMIENTO DE LAS MICRO-
 - COMPUTADORAS TIPO PC EN ANÁLISIS
 - ACELEROMÉTRICO
 - MÉXICO D.F. MAYO 1988.
- . LARRY HIPÓLITO ESCOBAR SALGUERO
 - RANULFO RODRIGUEZ SOBREYRA
 - DISEÑO DE UNA ARQUITECTURA DE
 - PROCESAMIENTO DIGITAL DE IMÁGENES"
 - MÉXICO D.F. 1992
- PHILIPS SEMICONDUCTORS
 - I'C PERIPHERALS FOR
 - MICROCONTROLLERS JANUARY 1992 PAG. 275 - 293
- PHILIPS SEMICONDUCTORS
 - APLICATION NOTES AND DEVELOPMENT
 - TOOLS FOR 80C51 MICROCONTROLLERS
- MARCH 1995
- PHILIPS SEMICONDUCTORS
 - 80C51 BASED 8 BIT MICROCONTROLLERS
 DATA HANDBOOK IC20
 - MARCH 1995

MAXIM

1994 EVALUATION KIT DATA BOOK SUNNYVALE CA. 1994 PAG. 4-265, 4-291

. HERBERT SCHILDT

C: THE COMPLETE REFERENCE OSBORNE McGRAW-HILL BERKELEY CALIFORNIA 1987

APÉNDICE A: LISTADOS DE PROGRAMAS

El programa de operación del microcontrolador es desarrollado en lenguaje "C". la elección para programar en este lenguaje se hizo debido a que se cuenta con un compilador de "C" a lenguaje ensamblador del la compañía "Franklin software".

LISTADO DEL PROGRAMA DE OPERACIÓN

El programa de operación de la tarjeta RAD-851 se presenta a continuación, indicando la línea de cada instrucción y el nivel de anidamiento asignado.

#include <rad.h></rad.h>	1 3
mainO	WATCHDOG0:
" PROGRAMA PRINCIPAL"	RAMICO:
,	BORRARO.
CONFIGO:	
de de	ÉIC = 1,
,	TRO = 1:
WATCHDOGO;	CALO:
WATCHOOGO:	(
II((SAS DIS EVE)&&(IMLL))	#(VAR&0x10)/"Verifica protección contra escritura*/
REGISTRA():	n(varaux10)/ varaca protection contra escritors /
H(PTO)(MOD)	1 (
COMUNICAO;	APAGAR(OPERA),
d(REP)	ACTIVA(MEMOR)ERROR):/"Sissis prolegids encrende MEMO
RÉPORTEO.	ERROR*/
r(QU)	while(VAR&0x10)
QUITARO:	l t
d(FUE)	WATCHDOGO.
BATERIAO:	VAREXTO,
#(SEGUNDO-SEG)	1
(APAGAR(MEMOR(ERROR), "SI retle protegida eniciende
	MEMOR ERRORY
SEGUNDO - Q.	MEMOR ERROR
TOGGLE(OPERA):	· · · · · · · · · · · · · · · · · · ·
DIAGNOS0;	f(!(VAR&0x80))/"S) se cumple la peticion del BOOT"/
•	
H(CONMUE>MAXMUE)	WATCHDOGO;
	BOOT()/*Carge of BOOT a ta memoria IC-CARD*/
for(CiCLO=0;CiCLO+CANALES;CiCLO++)	WATCHDOGO;
(CALO
IESTAD OFF[CICLO] = (uinie)(SUMAS[CICLO/CONMUE);	WATCHDOGO:
IESTAD OFF [CICLO] - IESTAD OFF [CICLO]-ORIGEN;	1
SUMAS[CICLO] - 0x0000,	1 :
	· · · · · · · · · · · · · · · · · · ·
CONMUE - 0x0000;	/* INTERRUPCION DEL RELOJ DE TIEMPO REAL */
CONMOR - UNUUU:	/ INTERNOPCION DEL RELOG DE TIEM-O REAL /
·	void INTREL(void) interrupt 8 using 2
)while(SIEMPRE);	1 (
)	TM2IR = 0.
<i>,</i> ,	ECT2 - 0;
# RUTINA DE AUTODIAGNOSTICO */	TEMPO = 0x70;
void DIAGNOS(void)	white-TEMPO);
	REP - 1:
IESTAD BATERI - CON(6);	FC72 = 1.
IESTAD BATERI Dx06;	2012
IESTAD BATERI GAGS,	1 2
IESTAD BATERI (= CON(7).	
VAREXTO;	# REPORTE DEL RELOJ DE TIEMPO REAL */
ff((VAR&0x03)!=0x03)/TVertfice al voltajo de la IC-CARD*/	void REPORTE(void)
ACTIVA(MEMOR):	f (
#(VAR&0x0C)/Tyerifica que este colocada la IC-CARD*/	INISO():
· ·	PROGALAO.
TRO = 0:	REP = 0.
ACTIVA(ERROR) /*Si no esta colocada enciende ERROR*/	1 1
while(VAR&0x0C)	1 ',
willed bridge (A RUTINA PARA RETIRAR TARJETA
·	THE THE PART THE TABLE TA
VAREXTO.	7
WATCHDOGO.	void INTRCC(void) interrupt 6 using 2
}	i (
PONPAG(0x00);	ECTO = D.
EKC - 0;	/* verifica si fue ruido */
AUXINT = XWORDINIDAT-21;	n(!TAR)
#(AUXINT!=SERIE):	
7	TEMPO = 0180.
WATCHDOGO.	while(~TEMPO)
for(APUAUX=0;APUAUX <inidat_apuaux++)< td=""><td>, , , , , , , , , , , , , , , , , , , ,</td></inidat_apuaux++)<>	, , , , , , , , , , , , , , , , , , , ,
XBYTE[APUAUX] = FINBLO.	PCON = 0x10;
ABTIEFFUADA - FEBRUARIA - CONTRA	T3 * WGINT
XIDENT.SERIAL = SERIE /"Numero del sistema = 0001"/	
XWORDINIDAT-2 - SERIE	3
for(CICLO=0,CICLO<26,CICLO++)	d(TAR)
τ	1 (
XIDENT NOMBRE[CICLO] = NOMBRE[CICLO]/TNOMBRE	ECT0 = 1.
del sistema"/	return,
XIDENT USICACION[CICLO] =	1 1
UBICACION[CICLO], TUBICACION del sistema":	1 (
	# NO FUE RUIDO 1/
WATCHDOGO,	TMC/R = 0:
THE PROPERTY OF STATE OF THE PROPERTY OF THE P	
for(CICLO=0;CICLO+5;CICLO++)	EX0 = 0./*Deshabilita ta Interrupcion por SAS */
(EX1 = 0;/**Deshabilita la Interrupcion paralela "/
XIDENT.CLAVEN[CICLO] + CLAVEN[CICLO] / CLive NACIONAL	ECT3 = 0,7Deshabilita ta interrupcion del monitor**
del sistema*:	ESO = 0,"Doshabilita la interrupcion Serie "/
XIDENT CLAVEC[CICLO] = CLAVEC[CICLO], *Clave CIRES riel	OUI = 1;"Habilite banders de periorien "/

sistemi"

,
/* RUTINA PARA QUITAR LA IC-CARD */
void QUITAR(void)
(
COMENZA A ALMACENAR DATOS
DE LA IC-CARD A LA MEMORIA RAM*/
TR0 = 0;
EIC = 0:
" GRABA DATOS DE LA IC-CARD A LA RAM "/
for(AUXINT=0,AUXINT <inidat,auxint++)< td=""></inidat,auxint++)<>
1
WATCHDOGO;
EKC = 0:
DATO - XBYTEJAUXINTI/*LEE DATO DE KC.CARD*/
EIC = 1:
XBYTEIAUXINT) - DATO/ ESCRIBE DATO EN RAM*/
1
ACTIVA(OPERAISISMOJERRORIMEMOR);
TLO = TIMELO,
THO . TIMEHO.
TRO . 1:
/*VERIFICA QUE ESTE COLOCADA LA IC-CARD
Y QUE TARJETA SEA ALTA"
do
WATCHDOGO. VAREXTO:
VAREXTO:
#(SEGUNDO+SEG)
(SEGUNDO = 0x0000;
TOGGLE(OPERAISISMO(ERRORIMEMOR):
1 CGG(E(CPERA)SISMOJERRORIMENOR);
While((VAR&0x0C) (!TAR));
ACTIVA(OPERAISISMOIERRORIMEMOR),
AUXINT - OxFFFF.
while(AUXINT)
WATCHDOGO:
PONPAG(0);
TRO - 0.
APUAUX = 0x0000.
while(-APUAUX)
WATCHDOGO,
" GRABA DATOS DE LA RAM A LA IC-CARD "
for(AUXINT=0,AUXINT <inidat;auxint++)< td=""></inidat;auxint++)<>
WATCHDOGO;
WATCHDOGO:
(WATCHDOG(): EKC
(WATCHDOG(); EIC 1; DATO - XBYTE(AUXINT) /*LEE DATO DE RAM*/ EIC 0;
(WATCHDOG(): EKC
WATCHDOGO: EC 1 EC 2 1 EC 2 1 EC 0 1 EC 0 0 EC
WATCHDOGO; EC 1; DATO - XBYTE(AUXINT)/LEE DATO DE RAM/ EXT 0, DATO/ESCRIBE DATO IS-CARD/ YEOTE AUXINT) - DATO/ESCRIBE DATO IS-CARD/ YE CONTINUA OPERACION NORMAL Y APAGA TODOS LOS
WATCHDOGO; EC 1, EC 2, EC 3, EC 4, EC 4, EC 5, EC 7, E
WATCHDOGO: (WATCHDOGO: DATO - XBYTE(AUXINT)/LEE DATO DE RAM/) EC 0, DATO /ESCRIBE DATO IC-CARD/) "CONTINUA OPERACION NORMAL, Y APAGA TODOS LOS TIOS - TUOS TO TUOS TUOS
WATOHOGO: ELCO - SEYTELAUXINT]/LEE DATO DE RAM/ DATO - XEYTELAUXINT]/LEE DATO DE RAM/ XEYTELAUXINT] - DATO/ESCRIBE DATO IC-CARDY/ Y CONTINUA OPERACION NORMAL Y APAGA TODOS LOS EDS 7/ THOS - TAMELO,
WATCHDOGO: (MATCHDOGO: LOATO - XBYTE(AUXUNT)/LEE DATO DE RAM/ LOC - DATO/ESCRIBE DATO IC-CARD/ ZBYTE(AUXINT) - DATO/ESCRIBE DATO IC-CARD/ CONTINUA OPERACION NORMAL Y APAGA TODOS LOS EDS 7/MELO. THO - TAMENO. THO - TAMENO.
WATCHOOGO: EACH DATO = XBYTELAUXINT]/LEE DATO DE RAM/ EACH DATO = XBYTELAUXINT]/LEE DATO DE RAM/ EACH DATO = DATO/ESCRIBE DATO IC-CARD/ F CONTINUA OPERACION NORMAL Y APAGA TODOS LOS EDS 1/ THO = TMECHO; THO = TMECHO; WATCHOOGO:
WATCHOOGO: EACH DATO = XBYTELAUXINT]/LEE DATO DE RAM/ EACH DATO = XBYTELAUXINT]/LEE DATO DE RAM/ EACH DATO = DATO/ESCRIBE DATO IC-CARD/ F CONTINUA OPERACION NORMAL Y APAGA TODOS LOS EDS 1/ THO = TMECHO; THO = TMECHO; WATCHOOGO:
WATCHDOGO: EXAMPLE ALXINITI/LEE DATO DE RAM/ EX 0, DATO "ESCRIBE DATO IC-CARD" "CONTINUA OPERACION NORMAL Y APAGA TODOS LOS EDS ") THO "TMEHO; THO "TMEHO; THO "TMEHO; THO "THOO")
WATCHDOGO: EXAMPLE ALXINITI/LEE DATO DE RAM/ EX 0, DATO "ESCRIBE DATO IC-CARD" "CONTINUA OPERACION NORMAL Y APAGA TODOS LOS EDS ") THO "TMEHO; THO "TMEHO; THO "TMEHO; THO "THOO")
WATCHDOSO: E. 1: DATO - XBYTEIAUXINT]/'LEE DATO DE RAM' DATO - DATO / ESCRIBE DATO IC.CARDY Y CONTINUA OPERACION NORMAL Y APAGA TODOS LOS EOS Y THO - TMEHO: THO - 1: TAMBOOL
WATCH DOGO: - II AUNTI LEE DATO DE RAMY - DATO - XBYTE AUNTI LEE DATO DE RAMY - DATO - DATO / ESCRIBE DATO IC-CARDY - CONTINUA OPERACION NORMAL Y APAGA TODOS LOS TLO - TIMELO, THO - TIMELO, THO - TIMELO, THO - TIMELO, PROMECO, PARAGETROO, PARAGETROO, PORTRANCO;
WATCHOOSO: = 1: - 1: - 1: - 1: - 1: - 1: - 1: - 1: -
WATCHOOSO: = 1: - 1: - 1: - 1: - 1: - 1: - 1: - 1: -
WATCHOOSO: = 1: - 1: - 1: - 1: - 1: - 1: - 1: - 1: -
WATCHOOSO: E. 1. DATO — XBYTE(AUXINT)/'LEE DATO DE RAM'' DATO — DATO / ESCRIBE DATO IC-CARDY Y CONTINUA DEPRACION NORMAL Y APAGA TODOS LOS EOS */ **THOO = TMEHO, THO = TMEHO, THO = TMEHO, ATCHOOGO, PARAMÉTROO, DALICCO: BORRARO; BURGARO; BURGARO; BURGARO; BURGARO; ECT = 1/Thabilita la interrupcion dal recol'/ ECT = 1/Thabilita la interrupcion dal MODEM'/
WATCHOOSO: E. 1. DATO — XBYTE(AUXINT)/'LEE DATO DE RAM'' DATO — DATO / ESCRIBE DATO IC-CARDY Y CONTINUA DEPRACION NORMAL Y APAGA TODOS LOS EOS */ **THOO = TMEHO, THO = TMEHO, THO = TMEHO, ATCHOOGO, PARAMÉTROO, DALICCO: BORRARO; BURGARO; BURGARO; BURGARO; BURGARO; ECT = 1/Thabilita la interrupcion dal recol'/ ECT = 1/Thabilita la interrupcion dal MODEM'/
WATCHOOGO: E.C. DATO = XBYTEJAUXINT]/'LEE DATO DE RAM' E.C. DATO = DATO - DATO / ESCRIBE DATO IC-CARDY "CONTINUA OPERACION NORMAL Y APAGA TODOS LOS EDS 1" "CONTINUA OPERACION NORMAL Y APAGA TODOS LOS EDS 1" "ANALO: TOD WATCHOOGO: RAMAICO: BORRANG: BORRANG: SALO: SOCRERAG: SOCRERAG:
WATCHOOSO: 1. 1. 1. 1. 1. 1. 1. 1. 1. 1
WATCHOOSO: 1. 1. 1. 1. 1. 1. 1. 1. 1. 1
WATCHDOGO: ED ATO - XBYTEJAUXINT] / LEE DATO DE RAMY DATO - XBYTEJAUXINT] - DATO / ESCRIBE DATO DE RAMY CONTINUA OPERACION NORMAL Y APAGA TODOS LOS TOO - TMELO. TOO - TMELO. WATCHDOGO. BAMBICO. BORRANG: COTO - 1/Thabilita la interrupcion dal robi? COTO - 1/Thabilita la interrupcion dal MODEMY ECTO - 1/THABILITA DE PUENTEY INTERRUPCION DEL MONITOR DE PUENTEY
WATCHDOGO: E. 1. DATO - XBYTE(AUXINT)/'LEE DATO DE RAM' DATO - DATO/'ESCRIBE DATO IC-CARDY PONTIFICAL OPERACION NORMAL, Y APAGA TODOS LOS EGE TIMELO, THO - TIMELO, DAMAGACO, PARAMETROO, PARA
WATCHDOGO: E. 1. DATO - XBYTE(AUXINT)/'LEE DATO DE RAM' DATO - DATO/'ESCRIBE DATO IC-CARDY PONTIFICAL OPERACION NORMAL, Y APAGA TODOS LOS EGE TIMELO, THO - TIMELO, DAMAGACO, PARAMETROO, PARA
WATCHDOGO: E. 1. DATO - XBYTE(AUXINT)/'LEE DATO DE RAM' DATO - DATO/'ESCRIBE DATO IC-CARDY PONTIFICAL OPERACION NORMAL, Y APAGA TODOS LOS EGE TIMELO, THO - TIMELO, DAMAGACO, PARAMETROO, PARA
WATCHOOGO: E.T. DATO = 28 TELAUXINT]/'LEE DATO DE RAM' DATO = 0. DATO = 0. DATO = 0. DATO = 0. TO CONTINUA DEPRACION NORMAL Y APAGA TODOS LOS EOS Y THO = TIMELO. THO = TIMELO. THO = 1. WATCHOOGO. PARAMETROO. DALICCO: DORRARIO: BORDARIO: ECT = 1/Thabilita is interrupcion del relo!'Y CCT = 1/Thabilita is interrupcion del MODEM' ECT = 1/Thabilita is interrupcion del MODEM' INTERRUPCION DEL MONITOR DE PUENTE Y SINTERRUPCION DE PUENTE Y SINTERRUPCION DE PUENTE Y S
WATCHDOGO: E. 1. DATO - XBYTE(AUXINT)/'LEE DATO DE RAM' DATO - DATO/'ESCRIBE DATO IC-CARDY PONTIFICAL OPERACION NORMAL, Y APAGA TODOS LOS EGE TIMELO, THO - TIMELO, DAMAGACO, PARAMETROO, PARA
WATCHOOGO: ESC = 1 DATO = XBYTE[AUXINT] / LEE DATO DE RAMY ON THE AUXINT] - 0. DATO/ESCRIBE DATO ICCARDY CONTINUA OPERACION NORMAL Y APAGA TODOS LOS TOO T NEELO. TOO T NEELO. WATCHOOGO. BAMEGO. BAME
WATCHDOSC: E. 1. DATO — XBYTE(AUXINT)/'LEE DATO DE RAM' DATO — DATO /- SCRIBE DATO IC-CARDY PONTY E (AUXINT) — DATO /- SCRIBE DATO IC-CARDY TO CONTINUA OPERACION NORMAL Y APAGA TODOS LOS EGS Y IMELO, TRO • 1.
WATCHOOGO: ESC = 1 DATO = XBYTE[AUXINT] / LEE DATO DE RAMY ON THE AUXINT] - 0. DATO/ESCRIBE DATO ICCARDY CONTINUA OPERACION NORMAL Y APAGA TODOS LOS TOO T NEELO. TOO T NEELO. WATCHOOGO. BAMEGO. BAME

```
PCON |= 0x10;
   H(BAT)
   ECT3 = 1;
  return;
  " NO FUE RUIDO "
  THURS - O
 EX0 = 0;"Deshabilita la interrupcion per SAS ="/
EX1 = 0;"Deshabilita la interrupcion pereleta ="/
ECT3 = 0;"Deshabilita la interrupcion del monitor"/
 ESO = 0/*Deshabilita la interrupcion Serie
 FUE = 1:
 ;
;-----;
 FRUTINA PAARA BATERIA BAJA*/
 void BATERIA(void)
  COPIA LOS PARAMETROS DE LA RAM A LA IC-CARDY
 PONPAG(0);
 TRO = 0
 XPARGE - IPARGE:
 XPAROP - IPAROP
 XESTAD - JESTAD
 EIC = 1;
APAGAR(SISMOIERROR).
 ACTIVA(ERRORISISMO)
 F ESPERA A QUE SE REESTABLESCA LA ENERGIA 1
 while(BAT)
WATCHDOGO
REESTABLECE PARAMETROS DE OPERACION 1
PTO = 1,7 Timer cere con prioridad alta 1
ETO = 1,7 Timer cere con prioridad alta 1
ETO = 1,7 Mahinia is inforrupcion por al TMRR 0
ITI = 1,7 Mahinia is inforrupcion por al TMRR 0
PAR = 1,7 Deshabitia serieria 1 por nevel 1
ESO = 1,7 Mahinia inferrupcion netion PTO PAREL
ESO = 1,7 Mahinia inferrupcion netion PTO PAREL
ESO = 1,7 Mahinia inferrupcion netion 0
ICC = 1,7 Michializa bandura de memoria en uso 1
ADO = 0,7 Desactiva el convertes
" REESTABLECE PARAMETROS DE OPERACION "
 TMOD = 0x01/ Temporalizador en modo D 16 bits
SCON = 0x80/ Puerto serie modo 2.9 bits UART REN = 01/
 PCON = 0x80/* Velocklad de transmision 500 kHz
CTCON = 0xAA, f Interrupciones CT1,CT2,CT3 por flance 1/
FCTD .
ECT1
ECT2 -
               1:
PONPAG(0);
EIC . 0.
IPARGE . XPARGE.
IPAROP - XPARCP
IESTAD . XESTAD.
" CALCULA PARAMETROS DE OPERACION "/
WATCHDOGO
PARAMETROO.
CALICCO.
KIPARGE EDOSHDEXT)
ECT1 = 1
pine
ECT1 = 0:
HIPARGE EDOAHDEAS)
EXO = 1,
olse
EXO . O
/"Ventice el voltaje de la IC-CARD"/
#((VAR&0=03)1=0x03)
EIC
KC.
            I# 0x09:
XBYTEID EDOOL U11
```

The second of the second secon

```
SEGUNDO = 0x00:
                                                                       ACTIVA(ERROR):/*Si no esta colucada enciende ERROR*/
BYTES - 0x00
                                                                       VAREXTO.
MEMRAM - 0x00:
           o.
                                                                       while/VAR&Di 10V*Verifica protection contra escritura*/
MARF .
           1/"habilita la interrupcion paralela"/
EX1 =
           1/habita la interrupcion sene"/
                                                                       ACTIVA/MEMOR(ERROR):/*SI esta protegida enciende MEMOR
ESO
      -
ECTO -
            1/"habilita la interrupcion de tarjeta"/
                                                                      FRECO
/ ECT2
            "1: "habilita la internucion del reloi"
                                                                       VARENTO
ECTO -
            1/Thebilite to interrupcion del MODEM*/
EIC - 1;
                                                                      if(!(VAR&0x80))/*Si existe peticion de BOOT*/
ICC -
TLO - TIMELO:
                                                                       TEMPO = 0x00
                                                                       while(-TEMPO)/*Retardo pura verticar que no fue ruido*/
THO - TIMEHO
                                                                       WATCHOOGO /*Receigs valor del WATCHOOG*/
TRO - 1;
                                                                       VAREXTO / Vertica la peticion del BOOT*/
CALO:
                                                                       #("(VAR&0x80))/" Si se cumple la peticion del BOOT"/
                                                                       BOOTO/*Carga at BOOT a la memoria IC-CARD*/
PRUTINA PARA ENVIAR DATOS
POR FL PUERTO SERIEY
                                                                       WATCHDOGO://Recards valor del WATCHDOG*/
word ENVIASO(ubyte DATO)
                                                                       PONPAG(0x00);
                                                                       EIC = 0:
SBUF - DATO.
                                                                       KCC - Q
R: - D:
                                                                       ("Vertica empleadors de dubre en memoria")
while(ITD:
                                                                       while(XESTAD BLANCO!=0.A3)
 T1 - D,
                                                                       WATCHDOGO
                                                                       BOOTO:
Prutina para enviar LEER
                                                                       IPARGE - XPARGE:
por el puerto serte*/
sbyte LEES0(void)
                                                                       PAROP - XPAROP
                                                                       IESTAD - XESTAD
static utyle SEReO.
                                                                       IFSTAD RESETS++ /"Increments numero de resets"/
                                                                       EKC -
white(--SER)
                                                                       ICC -
H(FRI)
                                                                      MIPARGE EDOAHDEXT)
                                                                       ECT1 - 1.
ŘI = 0:
return(SBUF).
                                                                       ECT1 = 0
                                                                       HIPARGE EDOSHOSAS)
 return(ERR).
                                                                       EXQ - 1,
                                                                       EX0 = 0:
FRUTINA DE CONFIGURACION
                                                                       TRO = 1/ Arranca TIMER 01/
DEL SISTEMAT
                                                                       white(!TAR)
world CONFIGURATION
                                                                       WATCHOOGO:
 APAGAR(MEMORIERRORISISMOIOPERA):
                                                                       MISEGUNDO-SEG)
PT0 = 1/"Timer cero con prioridad etta "/
ET0 = 1/"Habitita la Inferrupcion por el TMER 0"/
IT0 = 1/"Interrupcion externa "0" por nivel "/
IT1 = 1/"Interrupcion externa "1" por nivel "/
                                                                       TOGGLE (MEMORIERRORISISMOJOPERA):
                                                                       CALO:
                                                                       SEGUNDO = 0x00:
 PAR = 1/*Deshabilita salida del puerto peralelo */
                                                                       BYTES - 0-00
 EX1 = 1/7-tabilita interrupcion externa PTO PAREL*/
                                                                       MEMRAM - 0:00
      - 0
                                                                       ECTO . 1/Trabilda interrupcion CTO TARJETAY
BTF
           0/Benders para indicar autoDISPARO
                                                                       "ECT2 = 1/"habilita Interrupcion CT2 RELINT"/
 EVE
       -
ECT1 = 0, "Deshabilita Interrupcion CT1 TRIGGENIN2"/
                                                                       ECT3 = 1/matelita interrupcion CT3 MONITOR*/
 ECT2 = 0, Deshabilite interrupcion CT2 RELINT
 ECT3 = 0/*Deshabilita interrupcion CT3 MONITOR *
 ADO
      = 0:/*Desective el conversor
 OUT
                                                                       PRUTINA DE INTERRUPCCION DEL
 REP
                                                                       TIMER TO PARA TIEMPO DE MUESTREO"
 TM218 -
                                                                       visit INT105(voet) interrupt 1 using 1
 TMOD = 0x01 //Temporalizador en modo 0 16 bits 1/
SCON = 0x80 //Puerto serie modo 2,9 bits UART REN = 01
                                                                        TLO
                                                                                    TIMELO/"Byte bajo del contador"/
 PCON = 0x80;/"Velocided de transmisión 500 kHz
                                                                        THO
                                                                                     TIMEHO: "Byte alto del contador"/
 CTCON = DrAA/finterrupciones CT1 CT2 CT3 por flanco **
                                                                        SEGUNDO: - Mocrementa la guenta de 1 segundo
 DISPARO - DIOT:
                                                                       COLMAUE . .
 PONPAG(0x00) /*Directions la primera pagina
                                                                       IMPARGE ELXIANTEME)
 " INICIA LA OPERACION DEL WATCHDOG, Y CONDICIONES
                                                                       HITEMO
INICIALES?
                                                                       PATE -
 WATCHDOG(); "Receips valor del WATCHDOG":
                                                                       -
 APAGARWATCHI / Hebilita et WATCHDOG 101
                                                                       DTE
                                                                                      •
 ACTIVA(SELECIACKSS(PARAL) / Devisubilità
                                                                       ric.
                                                                       ADO
SELECT STROBE Y PID PARALEY
 /* PRUEBA COLOCACIÓN DE LA IC-CARD Y QUE NO ESTE
                                                                       II(CEO)
PROTEGIDA"
 VAREXTO
                                                                        CH7
 while(VARADxOC)/"Verifical que este colocaria la IC-CARD"
                                                                        CHI
```

ESTABI = while(-ES HBE = - HAD	XBYTE[0=C000] 1: 1: 1: 1: XBYTE[0=C001] 0: 0:

CON[4] =	0±0800; 0±0000,
f(CNS)	
CH2 =	1; 0;
ESTABLE while(-ES	Ovor.
RD1 =	0
while(!RD CON[3] = RD1 =	XBYTE(0xC000)
HAD -	1) 1) 1)
HAD =	XBYTE(0xC001)
RD1 - CON(2) -	XBYTE (O+COOK)
RD1 = HAD = HBE =	1:
elao	
(CON[2] = CON[3] =	0=0800;
)	0×0000;
(CVE)	
CHI =	1; 1; DxOF;
	TABI),
HAD -	0:
While(*RD CON(1) =	Y): XBYTE[0±C000]
RD1 -	1
HBE CON(0)	XBYTE(0+C001)
RD1 =	O. O. XBYTEIOVCOODI
RD1 =	XBYTE(0~Cood)
HBE -	i.

CON[0] =	0x0800; 0x0000;
CHI =	o D,

```
ESTABL -
                 OrDE
while(-ESTABI):
HAD
                 0.
RD1
WHIMIRDY):
wnile(!RDY);
CON[7] * XBYTE[0xC000];
RO1 * 1;
HAD = 1;
HBE = 1;
CONIST - XBYTEIDxC0011
HAD -
CONIST - XBYTEID&CDOOL
ROI
                 1
ADO
W(TAR)
CON(0)---
ESTABL - CONIT
ESTABI = CON[1].
CON[1] = CON[2].
CON[1] == 4;
CON[1] == CON[2];
CON[2] = ESTABI;
CON[4] == CON[5];
H(IBYTES)
,
BLO
              0;
• 0×02.
 BYTES
UMBVER
                - Oxoo,
                0x00
UMBEST
               - 0x00
 H(SIS)
 CONDAT * XBYTERMEMRAM);
                     n.
 XBYTERESTAD MEMSIS -- I - CONDAT:
EIC # 1: CONDAT = XBYTEIMEMRAM-1],
EKC = 0:
XBYTEJIESTAD.MEMSIS++1 = CONDAT:
 EIC
XBYTE(MEMRAM++) =
                              INIBLO.
APUCON " MEMEAN:
XBYTE(MEMEAN-) " 0x0
W(ISIS)
*(CVE)
#(LECTU[0] > (ORIGEN + UMBRA[0]))
UMBVER++:
UCV - 1.
 #(LECTUJO] - (ORIGEN-UMBRAJO)))
 UMBVER++
 UCV # 1.
MICHS)
ILECTU[1] +(ORIGEN+UMBRA[1]))
UMBNOR --.
UCN - 1.
HILLECTU[1] * (ORIGEN-UMBRALID)
 UMBNOR++
 UCN = 1.
d(LECTU[2]+(ORIGEH+UMBRAIZH)
```

(UMBEST++;
UCE = 1;
HILECTURE (ORIGEN-UMBRAIZI))
LIMBEST++;
UCE + 1;
i
otse (
OUT ** SIS; #(CVE)
H(LECTU[0]>(ORIGEN+UMSIS[0]) UMBVER++;
H(LECTU(0) < (ORIGEN-UMSIS(0))
UMBVER++;
I(LECTU[1]=(ORIGEN=UMSIS[1]) UMBNOR++:
H(LECTU[1]<(ORIGEN-UMSIS[1]))
UMBNOR**:
#(LECTU[2]+(ORIGEN+UMSIS[2])) LIMBEST++:
olse
W(LECTU[2] *(ORIGEN-UMSIS[2])) UMBEST++;
) n(PRO)
#(ICVE)
UMBVER = 0; H(ICNS)
UMBNOR = 0, H((CEO)
UMBEST = 0; If(((UMBVER+UMBNOR+UMBEST)/NUMCAN)>0x0A)
EVE = 1.
EVE * 0;
, else H(AND)
€ ```
N(ICVE) UMBVER = 0x10;
#(ICNS) UMBNOR = 0x10;
#((CEO) UMBEST # 0×10;
#((UMBVER=0x0A)&&(UMBNOR=0x0A)&&(UMBEST=0x0A)) EVE = 1;
else EVE = 0;
#((!CVE)&&(!CNS)&&(!CEO)) EVE = 0;
olzo
R(ORH)
H(!CVE)
EMBVER = 0; H(!CNS)
UMBNOR = 0; I(ICEO)
UMBEST = 0; H((UMBVER=0x0A));(UMBNOR=0x0A)))(UMBEST=0x0A))
EVE = 1;
EVE = 0;
, (((UMBVER+UMBNOR+UMBEST)>0x0A) (BYTE[APUCON] = 0x40;
for(ESTABI=0:ESTABI=0x05:ESTABI=+)

```
#(SIS)
  CONDAT + XBYTEIMEMRAMI:
  XBYTE(IESTAD.MEMSIS++) = CONDAT;
  EIC
  XBYTE[MEMRAM++] = CON[ESTABI]:
BYTES++:
  M(BYTES>LONPQ)
                    0.00
  W(SIS)
  CONDAT - XBYTEMEMPAMI:
  XBYTERESTAD MEMSIS++) - CONDAT:
 XBYTE[MEMRAM++] =
H(HESTAD.MEMSIS)
                         FINBLO:
  #r++IESTAD PAGSIS+IPARGE MAX)
 EKC.
  XBYTE/0xC0001
                    " IPARGE MAX:
  IESTAD MEMSIS
                        OxFFFF;
  EIC
  IESTAD PAGSIS
                         OxBO.
  XBYTE(0+Cooot
                    - JESTAD PAGSIS.
  MILL
                   MEMOR
  XBYTE(04E000)
                        U11:
 aise
 XBYTE(0.COO) - IESTAD PAGSIS:
 H(MEMRAM>MAXMEN)
 MEMBAM = 0x0000
 H(TICC)
EIC - O
 MUE - 1.
FRUTINA PARA REGISTRAR SISMOST
void REGISTRA(void)
EX0 -0:
EX1 -0;
 ECTO - 0:
ECTI
        . 0
 ECT2
        * D:
ECT3 .0.
ESO
       - 0.
OUT
       • Ö.
ACTIVA(SISMO)
APAGAR(OPERA).
TIEMPOO:
CAMPAGO:
WATCHDOGO,
PONPAG(IESTAD PAGSIS),
H(TMLL)
EIC
XBYTE(IESTAD MEMSIS -- ] -
                              INIBLO;
```

XBYTERESTAD MEMSIS = EVENTO; XBYTERESTAD MEMSIS = -IESTAD NUMERO, XBYTERESTAD MEMSIS = DSPARO, XBYTERESTAD MEMSIS = 0x01, AUX8 = 0x05;
APDAT = (ubyte ")&XIDENT for(CICLO=0,CICLO=exect(XIDENT);CICLO++) (
PONPAG(000), EC 0. CC 0. CD 0.
AUXB++;
EIC • 0.
APDAT = (ubyte ")&IPARGE for(CIGLO=0:CIGLO=sizeof(IPARGE);CIGLO++) {
XBYTE(TESTAD,MEMSIS++) = TAPDAT++, AUXB++;)
APDAT = (ubyte 7&IPAROP for(CICLO=0,CICLO <sizeof(iparop),ciclo++)< td=""></sizeof(iparop),ciclo++)<>
{ XBYTE(IESTAD MEMSIS++) = *APOAT++; AUXB++;
APDAT = (ubyte *)&IFEHOR for(CKCLO=0,CKCLO=8kZeol(IFEHOR),CKCLO++)
{ XBYTE(IESTAD MEMSIS++) = "APOAT++; AUXB++;
) do
{ECC = 0: NONTERESTAD MEMSIS-+} = FINBLO. NONTERESTAD MEMSIS) = FINBLO. NONTERESTAD MEMSIS-O. NONTERESTAD NONTERESTAD NONTERESTAD NONTERESTAD NONTERESTAD NONTERESTAD NONTERESTAD NONTERESTAD NONTERESTAD NONTERESTAD NON
H(SAS)
AUXB = 0x00; white(IBLQ)
PCON (* 0x10; T3 = WGINT; }
ida (
CICLO = 0x00; do
(while(!MUE)
PCON = 0x10, T3 = WGINT
MAJE
(AUXB = 0:0000; EVE = 0; DS = 0; SAS = 0;
})while((AUXB++«(NB18*240)) ((IBLQ)); AUXB = 0x00, while(IBLQ) (

```
- WGINT:
CICLO - 0x00:
 while(!MUE)
PCON I* 0x10:
T3 = WGINT:
MUE = 0:
|while(CKLO++<25).
|H(EVEIIDIS)(SAS)
AUXB = 0x0000.
EVE = 0;
DIS = 0;
SAS = 0;
White((AUXB+++(NB15*740)))((BLO)):
" BLOQUES DE PREEVENTO "
AUXB # 0x00;
 PCON |= Cx10;
 CICLO + 0400.
 de
 white('MUE)
  PCON |- 0x10;
T3 - WGINT;
 | hwhile(CICLO++<25);
| hwhile((AUXB++*PREE)||(!BLQ));
 CKCLO = 0x00;
 do
  while(!MUE)
  PCON (= 0x10;
T3 * WGINT;
 MUE = 0;

)white(CICLO++<25);

R(EVE||DIS||SAS)
  AUX8 = 0x0000;
  EVE = 0.
  SAS =
 junile((AUXB++*POST))((BLQ));
  " GUARDA BLOQUE DE FIN DE EVENTO "
  SIS ...
                    - 0.
 CAMPAGO.
 ICC = 0.

XBYTE[IESTAD.MEMSIS++] = INIBLQ;
XBYTE[IESTAD.MEMSIS++] = EVENTO;
XBYTE[IESTAD.MEMSIS++] = INIBLQ;
WATCHDOGQ;
WATCHDOGQ;
  for(CiCLO=0x03;CiCLO<LNBLQ,CiCLO++)
XBYTERESTAD MEMSIS - 1) = FINBLQ.
  EIC
```

PCON |= 0x10;

ICC # 1;	word VAREXT(void)
1	1 (
WATCHDOGO:	EIC - 1,
#(MALL)	VAR = XBYTE[0xE000];
CÁLICCO:	· · · · · · · · · · · · · · · · · · ·
ECT1 = 0; H(IPARGE EDO&HDSAS)	PRUTINA PARA VERIFICAR
EXO = 1;	LA RAM DE PREEVENTO "/
eteo	word PRURAM(void)
EXO = 0:	1 (" ' ' ' ' ' ' ' ' ' ' ' ' ' ' ' ' ' '
H(PARGE EDOSHDEXT)	EXC = 1;
ECT1 - 1;	TRO = 0.
rine .	GF0 - 0:
ECT1 = 0; H(IPARGE EDOSHDSAS)	DATO = 0x72; for(AUXINT=0;AUXINT<0x8000;AUXINT++)
EXD • 1;	XBYTEIAUXINTI = DATO++;
else	ACTIVA(MEMOR):
EX0 = 0:	V(MOC)
EVE - D;	ENVIASO(ACK).
DIS = 0,	wise .
SAS = 0;	ENVIALPT(ACK);
OUT = 1;	DATO = 0x72; for(AUXINT=0;AUXINT<0x8000;AUXINT++)
DISPARO = 1; for(CICLO=0,CICLO <canales;ciclo++)< td=""><td>M(XBYTEJAUXINT) -DATO++)</td></canales;ciclo++)<>	M(XBYTEJAUXINT) -DATO++)
SUMAS[CICLO] = 0:00,	GF0 = 1:
COMMUE - Oxfo:	#(GFO)
EX1 - 1,	II(MOD)
ESG = 1	ENVIASO(NAK);
ECTO = 1;	olee
r ECT2 = 1,7	ENVIALPT(NAK).
ECT3 = 1:	ofte Manager
APAGAR(SISMO);	H(MOD) ENVASRACIO.
,	else
FRUTINA DE ENCENDIDO DE LEDS	ENVIALPTIACKI:
DE CONDICIONES DEL SISTEMAY	BORRARO:
void ACTIVA(ubyte CO)	TLO - TIMELO;
(THO = TIMEHO:
EIC = 1,	TR0 = 1,
U11 = CO.)
XBYTE(0xE000) = U11;	TRUTINA PARA VERIFICAR
//	LA MEMORIA IC-CARDY
TRUTINA DE APAGADO DE LEDS	word PRUICC(word)
DE CONDICIONES DEL SISTEMA"/	(()
roid APAGAR(ubyte CO)	TR0 = 0;
	"DATOS DE LA IC-CARD A RAM"
EIC = 1; U11 &= ~CO:	PONPAG(0±00);
	EIC = 0; XPARGE = IPARGE;
XBYTE(0xE000) = U11;	XPAROP * IPAROP:
***************************************	XESTAD + IESTAD.
RUTINA PARA CAMBIAR EL	for(AUXINT=0;AUXINT <inioat;auxint++)< td=""></inioat;auxint++)<>
ESTADO DE UN LED DE CONDICIONY	l (' ' ' ' ' ' ' ' ' ' ' ' ' ' ' ' ' '
roid TOGGLE(ubyte CO)	"LEE DATO DE IC-CARD"
	EIC - 0;
EIC = 1;	DATO = XBYTE[AUXINT]:
U11 ^= CO; XBYTE[0xE000] = U11;	/*ESCRIBE DATO A RAM*/ EIC = 1:
ABTTE(OREGOO) - UTT.	XBYTE(AUXINT) = DATO:
	ADT TEMORITY - DATE.
RUTINA PARA CAMBIAR LA	ĎATO + 0x38.
PAGINA DE LA IC-CARD*/	for(PAGINI=0x00,PAGINI = IPARGE MAX,PAGINI++
roid PONPAG(ubyte PAG)	{
	PONPAG(PAGINI);
EIC # 1;	EIC ♥ 0;
XBYTE(0xC000) = PAG;	for(AUXINT=0.AUXINT<0x0FFF.AUXINT++) XBYTE[AUXINT] = DATO++:
	XBYTE[DxFFFF] = DATO++.
PUTINA DE RECARGA	1
EL WATCHOOG*/	ACTIVA(MEMOR),
old WATCHDOG(void)	H(MOD)
· .	ENVIASD(ACK);
PCON * 0xFF	ulse
TO -WGINT	ENVIALPT(ACK).
	DATO = 0x38: GF0 = 0.
RUTINA DE LECTURA DE	(GFO = 0.
VADIABLEC EYTEDNAS"	M(GPO)

```
ENVIASO(NAIO)
ENVALPTINAKI:
 else
if(MOD)
ENVIASO(ACK);
ENVIALPT(ACK):
 PDATOS DE LA RAM A LA IC-CARDY
 PONPAG(0x00):
 to (AUXINT =0, AUXINT < INIDAT; AUXINT ++)
LEE DATO DE RANTI
EKC - 1.
DATO - XBYTEJAUXINTI:
PESCRIBE DATO A IC-CARDY
EIC
                0.
XBYTEIAUXINTI =
 ÉKC + 0.
 PARGE - XPARGE
 PARCE - XPARCE
 IESTAD - XESTAD
 EKC -
BORRARO:
TLO = TIMELO:
THO = TIMEHO:
TRO = 1:
PARAMETROS DE OPERACIONY VOID PARAMETRO (VOID)
 CONFIGURA RELOJ DE
PRECISION O TIMERY
 M(IPARGE EDOSDx40)
PRE - 1:
TMOD = 0x09
 )
 -
PRE - O:
 TMOD = 0x01
 )
#((IPAROP.PAR&0x03)==0)
f(PRE)
  TIMELO = Dv27
 TIMEHO - OXFD:
  TIMELO - OLAA:
 TIMEHO - 0x2F
NB1S - 1:
SEG # 25;
MAXIMUE = 3000;
 If((IPAROP PARADXO3)##1)
(
I(PRE)
THATELO - DETE
TIMEHO - O.FE.
 -
TIMELO = 0x05.
TIMEHO - 0x97
 NB15 - 2
 SEG
       * 50:
 MAXMUE = 6000
```

```
#((PAROP.PAR&0x03)==2)
(PRE)
 TIMELD = 0x3F.
 TIMEHO - OxFF:
TIMELO . OxEA;
 NB15 - 4;
 SEG . 100;
M((PAROP.PAR&0x03)==3)
(PRE)
 TIMELO = 0x0F:
 TIMEHO - OxFF:
 TIMELO - Oxf4
 TIMEHO - 0xES;
NO1S = 5;
SEG = 200;
MAXIMUE = 24000;
#(!!PAROP.UMB[CICLOD
PAROP.UMB[CICLO] = 0x000A;
UMBRA[CICLO] = IPAROP.UMB[CICLO];
UMBIS[CICLO] = ((UMBRA[CICLO]*80)/100);
H(IUMSIS[CICLO])
NUMCAN = 0x00;
HIPAROP CANADADA
COVE # 1:
NUMCAN++;
 CVF • 0
RIPAROP CANADADA
CNS + 1:
NLFACAN++.
 CNS = 0
HIPAROP CANADA 10)
CEO - 1,
NUMCAN++;
 CEO = 0
II ('NUMCAN)
CVE - 0
CNS . D
CEO - 0.
NUMCAN . 0x01;
HUPARGE EDOS0:301==0:001
PRO = n
AND . O
 ORH . D
-150
 If((IPARGE.EDO&0x30)==0x10)
```

```
PRO .
AND -
 AUXINT - 0x0000
(or(CICLO=0.CICLO+CANALES.CICLO++)
AUXINT +# UMBRAICICLOL
AUXINT - CANALES,
Ior(CICLO=0:CICLO+CANALES:CICLO++)
  UMBRAICICLOI - AUXINT:
 ###PARGE_EDO&0x307##0x201
  PPO = 0
  AND # 1
 ORH . 0:
#((IPARGE.EDO&0x30)==0x30)
PRO - D.
AND = 0
ORH = 1
FRUTINA PARA TRANSFERIR DATOS
DE LA RAM A LA IC-CARDY
void RAMIC(void)
PONPAG(0x00).
EKC - 0;
 XPARGE - IPARGE:
 XPAROP - IPAROP
 XESTAD - IESTAD.
EIC -
icc -
PRUTINA DE INTERRUPCION SERIE
void INTESO(void) Interrupt 4 using 2
ESO = 0, /Interrupcion Serie
/* EX0 = 0; /*Interrupcion por SAS
" EX1 = 0; Moterrupcion persiela
" ECT0 = 0: /*Interrupcion de la terjete "/
/* ECT1 = 0; /*Interrupcion externa
/* ECT2 = 0; /*Interrupcion del reloj
MOD = 1; /*Comunicacion Serie
/*RUTINA PARA ATENDER INTERRUPCION
 POR DISPARO DEL SAS
 road INTSAS(void) interrupt 0 using 1
 EXO # 0; /*Interrupcion por SAS */
# EX1 = 0; #Interrupcion paralela */
# ECT1 = 0; #Interrupcion externa */
FESO = 0, Finterrupcion Serte
       = 1, / Banders de disparo SAS */
 DISPARO - 2
PRUTINA DE INTERRUPCION
 PARA COMUNICACION PARALELA
word INTEPC(void) interrupt 2 using 2
 EX1 = 0, /*Interrupcion perateta
# ESO # 0, Minterrupcion Series
/ EXO = 0; /finterrupcion por SAS
/* ECT0 = 0, /*Interrupcion de la terjeta */
/* ECT1 = 0, /*Interrupcion externa */
 # ECT2 = 0, /*Interrupcion del reloj
 PTO = 1; /*Comunicación paratela
IT RUTINA DE INTERRUPCION DE OTRO EQUIPOY
```

```
world INTEQU(void) interrupt 7 using 1
 TM21R + 0:
ECT1 = 0; /Interrupcion externa "/
/* EX0 = 0, /*Interrupcion por SAS */
/* EX1 = 0; /*Interrupcion puralela */
/* ESO = 0, /*Interrupcion Serie
DIS = 1; /*Departo por equipo
DISPARO - 4.
FRUTINA PARA CALCULAR APUNTADORES
 DE LA IC - CARD
void CALICC(void)
 MEMINI = IESTAD MEMSIS+LNBLQ,
PAGINI = ESTAD PAGSIS,
B(MEMINI = IESTAD MEMSIS)
 #(**PAGINI-IPARGE MAX)
MILL - 1:
 HOMAXIMEND
 MEMINI += MAXMEM+ 1.
 MINEMINI -- (IESTAD MEMSIS - LNBLO))
 #(++PAGINI-IPARGE MAX)
MLL = 1.
 MOMELL)
PONPAG(0x00)
 ACTIVA(MEMOR),
PRUTINA PARA INICIALIZAR LA
 COMUNICACION PARALELA
abyte INIPC(void)
 ubyte J=0:
VAREXTO
 ACTIVA(SELECIACKSS).
 HC'D
  return(ERR).
 VAREXTO
 while((!(VAR&0x20))&&--J)
  VAREXTO.
 return(ERR):
 return(0);
 PRUTINA PARA ENVIAR DATOS
 POR EL PUERTO PARALELO"/
word ENVIALPT (ubyle DA)
   mte J=0x0000:
 ACTIVA(SELEC):
 PAR - 0
 XBYTEI0x8000] = DA
 PAR
  APAGAR(PARAL),
  APAGAR(ACKSS).
 white('BUS)
  ACTIVA(PARALIACKSS).
 PRUTINA PARA LEER DATOS
 POR EL PUERTO PARALELO"
 ubvin LEELPT (void)
  SUBJECT 10 0+00000
  ACTIVA(SELEC)
  APAGAP (ACKSS):
  vitile(!BUS)
  DATO - XBYTE(CLADOO).
  ACTIVA(ACKSS)
  refun(DATO).
```

RUTINA PARA BORRAR LA IC-CARD"	n(
old BORRAR(void)	} =
	} s
BYTES = 0x00; MEMIRAM = 0x00;	l a
MEMPAM = 0x00; CONMUE = 0x00;	1 3
IESTAD PAGSIS = 0x80.	1 1
IESTAD MEMSIS - INIDAT;) ~
MESTAD: NUMERO = 0x00.	1 7
APAGAR(MEMOR),	1 😽
)	1 (
j	1 5
PRUTINA PARA CAMBIAR PAGINA Y VERIFICAR MEMORIA LLENA"/	1 :
VON CAMPAG(VON)	1 '
1	
HIHESTAD PAGSIS-IPARGE MAX)	1.
PONPAGIIPARGE MAX);	1 3
IESTAD MEMSIS " 0xFFFF;	- 1
EIC • 0.	1 1
101(C1CLO=0x03;C1CLO+LONPO;C1CLO++3	1 '
XBYTE(IESTAD MEMSIS-I = FINBLO;	ł
XBYTE(IESTAD MEMSIS~) = INIBLO;	- 1
XBYTERESTAD MEMSIS-1 = EVENTO; XBYTERESTAD MEMSIS-1 = INIBLQ;	1
ACTIVA(MEMOR);	{
IESTAD MEMSIS - INIOAT:	
IESTAD PAGSIS = 0x80;	}
PONPAG(ESTAD PAGSIS);	
ACTIVA(MEMOR).	•
1	1
PONPAG(IESTAD PAGSIS);	
) ·	i
)	3
PRUTINA PARA TRANSMITIR BIT DE INICIO" VOID TXSTARTBIT(VOID)	1
(1
SDA = 1:	i
SCL = 1; RETARDOSO;	1
SDA +0;	1
RETARDO40.	1
}	1
PRUTINA PARA TRANSMITIR BIT DE ALTOY	3
void TXSTOPBIT(void)	}
<u> </u>	1
SCL = 1; RETARDO40;	1
SDA = 1:	1
RETARDO40.	1
) 	1
FRUTINA DE RETARDO DE 5 MILISEGUNDOS"	1
vold RETARDOS(void)	}
VAR = 0x05;	ł
while(-VAR);	į
1	1
PRUTINA DE RETARDO DE 4 MILISEGUNDOS"	}
wild RETARDON(word)	1
(1
VAR + 0x04.	į.
while(-VAR).	
FRUTINA PARA LEER UN BYTE DE	
UN DISPOSITIVO IZC"/	
DATO = 0x00.	
SCL • 0.	

```
ETARDO40:
RUTINA PARA TRANSMITIR UN
BYTE A UN DISPOSITIVO 120°/
old SENODATA(vold)
SCL = 0;
RETARDO40;
#(150A)
***
žaus.
FRUTINA PARA ESCRIBIR DISPOSITIVO IZC"
void ESCIZC(void)
SLAVE & OXFE;
DATO = SLAVE;
TEMPO = 0x00;
 TXSTARTBIT(),
SENDDATA();
Junile(GF1&&~TEMPO);
H(GF1)
   BUF(0) = 0;
   DATO . SUBADR:
   SENDOATAD:
   FRUTINA PARA LEER DISPOSITIVO IZCH
   word LEETZC(void)
    SLAVE &- OxFE:
    TEMPO - 0:00:
    nn
    {
TXSTARTBIT():
DATO = SLAVE,
SENDDATA():
)while(GF1&&~TEMPO):
d(GF1)
      BUF[0] - 0.
      return;
     TXSTARTEITO;
SENDOATAO.
      TEMPO - 0/00.
      WHILE (TEMPO-1) != DATABYTE)
       GETDATA();
BUF(TEMPO++) = DATO;
       GF0
       GETDATAD.
BUFTTEMPO) - DATO.
TXSTOPBITO.
       PRUTINA PARA INICIALIZAR EL RELOJ
DE TIEMPO REALT/
POINT (1905)
```

 $(\omega_{n}(x), x) \in \mathbb{R}^{n}$. The second constant of the second constant of $(\omega_{n}(x), \omega_{n}(x))$

BUF(1) • 96.	IFEH
8U#[2] - 0x0.	HCVE
ESCIZCO:	VIE C
DATABYTE . 1.	1 ====
ESCIZCO:) VE
DATABYTE - 1.	4(\sq
SUBADR - DACTR.	VE
BUFIOI + 0x00;	IFE)
ESCIRCO:	1 1
1) /
(/ARU
/*PROGRAMA LA ALARMA DEL RELOJ	V040
DE TIEMPO REAL!	1 (
yord PROGALA(yord)	AC
VECIOI = IPARGE MIN.	AU:
VEC[3] = IFEHOR M:	1 %0
VECISI # IF EPROR M:	
for(CICLO=0,CICLO+4,CICLO++)	
BUF(CICLO+2) = 0.	1 00
BUF[CICLO+2] =	1 40
((VEC/CICLOV10)A0x0F)=<4)((VEC/CICLOV10)A0x0F);	
	'
) 9UF(0) = 0,	1 7
BUF[1] - 0:	
SLAVE - RTCADR.	1 27
SLAVE - RTCADR, SUBADR - 0x00,	, A
DATABYTE = 6.) <u>-</u>
CARRITE - 0,	1 70
ESCIZCO. SUBADR - DACTR.	
DATABYTE = 1;	for
DATABYTE . 1;	hés
BUF(0) = 0x80.	
ESCIZCO.	¥ES SU
) /	
PRUTINA PARA PROGRAMAR FECHA Y	(},
HORA DEL RELOJ DE TIEMPO REAL*	, AS
word PROFEHO(word)	1 1
<u></u>	1 77
I PROGRAMA FECHA */	1 (2
CHKSUM = IFEHOR.D%10; DATO = IFEHOR.D/10.	DE
	1 40
	1 (
DATABYTE = 0x02; BUFIN = VFCIO:	P
	1 4
BUF(1) - VEC(1).	1 6
ESCIPCO: SUBADR - DABAS.	١٤
SUBADR - DABAS, BUF[0] - IFEHOR A;	ا ا
BOF OF THE PARTY	1 6
BUF[1] - (VEC[0]&0xC0) 6;	
ESCIZCO; SUBADR = DCTRL;	1 5
SUBADA - DCIRL,	
DATABYTE - 0x01; BUF[0] - VEC[7]&0x7F;	
BOF [0] WEG(/)BOX7F;	1 '
ESCI2CO:	1 1
F PROGRAMA LA HORA 1/	1
CHKSUM - FEHOR H%10;	∫ E
VEC[1] = ((IFEHOR.HV10)*<4); VEC[1] CHKSUM;	E
ESCIZCO:	
E3C:2C().	1 1
}	1 2
PRUTINA PARA LEER FECHA Y HORA	
Y PONERLAS EN RAACI	1 1
void TIEMPO(void)	١,
(((((((((((((((((((1 .
SLAVE # RTCADR.	1 5
SUBADR . DABAS.	
SLAVE - RTCADR:	1 1
SUBADR * DABAS.	, ,
DATABYTE = 0x02]
UPLIABILE # UNUZ.	Į.
LEEIZCO.	ł.
VEC(5) - BUF(0); VEC(6) - BUF(1); SUBADR - 0x02;	1 '
VECIAL BOPTII	i i
SUBADR = 0x02, DATABYTE = 0x05,	1
DATABTIE = DIOS.	1
LEEI2CO.	1 .
FEHOR S = (BUF[0]&0x0F)+(((BUF[0]&0xF0)+>4)*10);	1 '
IFEHOR M = (BUF(4)80r0F)+((BUF(4)80x10)>>4)*10);	,

```
10R.A = (BUF[3]&0xC0)+>6.
C(6) = IFEHOR A)
,
(5) += 4+VEC[6]-IFEHOR A.
EC[5]=99)
C[5] == 100,
HOR A = VEC[5];
TINA DE CALIBRACION CORTA-/
CAL(void)
TVA(OPERA;SISMOJERROR):
XB = D=00,
TCHOOGO:
E - 0
LO = 0x00.
NIM WELE
ATCHDOGO.
JE = 0.
JENT
hile(CICLO++=25),
hille(AUXB++<(NB15*3));
ATCHDOGO;
(CICLO=0:CICLO=CANALES.CICLO++)
STAD OFF[CICLO] = (uinte)(SUMAS[CICLO]/AUXINT);
STAD OFF[CICLO] = IESTAD OFF[CICLO]-ORIGEN;
MAS[CICLO] = 0x0000,
                   0x00000
SIMMIT
PAGAR(OPERA(SISMOJERRORIMEMOR);
RUTINA PARA ENVIAR PARAMETROS
E LA IC-CARD A LA PC */
ONPAG(0x00):
HKSUM # Q.
C = 0,
PDAT = (ubyle ")&XIDENT.
(CICLO-D.CICLO-MONI (XIDENT).CICLO++)
EKC = 0:
DATO = "APDAT++
EIC =
EIC = 1.
CHKSUM += DATO
(OOM)h
NVIASO(DATO),
NVIALPT/DATO
PDAT = (ubyte TAIPARGE:
M(CICLO=0,CICLO+siz cof(IPARGE),CICLO++)
NVIASO(*APDAT ...),
else
ENVIALPT (*APDAT++)
PDAT = (ubyle TAIPAROP
or(CICLO=0,CICLO+sic+ol(IPAROP),CICLO++)
CHKSUM .. APDAT
S(MOD)
ENVIASO(*APDAT++)
mine
ENVIALPT (*APDAT **)
APDAT . (ubyte "&FEHOR.
IOHCICLO=0;CICLO+Lizeo(IFEHOR),CICLO++)
```

```
CHKSUM += *APDAT:
 H(MOD)
ENVIASO(*APDAT++):
ENVIALPT(*APDAT++):
APDAT = (ubyle ")&IESTAD;
for(CICLO=0;CICLO<=12=0f(IESTAD);CICLO++)
 CHKSUM += *APDAT;
 H(MOD)
ENVIASO(*APDAT++);
H/MOD)
ENVIASO(CHKSLIM)
9120
ENVIALPT(CHKSUM);
H(MOD)
 H(LEESOO==ACK)
 GF0 = 0.
 GF0 = 1
olso
 H(LEELPT() == ACK)
 GF0 = 0
 GF0 = 1
 )while(GFO);
EIC - 1;
PRUTINA PARA ENVIAR DATOS DE LA
 MEMORIA DE PREEVENTO A LA PCY
void ENMUE(uinte BLO)
EKC = 1;
TRO = 0;
MEMOEX = 0x00;
AUXINT = 0x00
APUAUX = MEMOEX:
 CHKSUM = 0:
MICICLO-0,CICLO-LNBLQ,CICLO++)
 DATO . XBYTE[MEMOEX++];
 ENVIASO(DATO)
 ENVIALPT(DATO);
 (MOO)
ENVIASO(CHKSUM):
nise
 ENVIALPT(CHKSUM):
#(MOC)
 MILEESOO -- ACK
 GF0 = 0,
 alse
 MEMOEX = APUAUX;
 GF0 = 1;
 #REELPTO == ACK)
 GF0 = 0
 MEMOEX = APUAUX;
 GF0 = 1:
)
}while(GF0);
HIMEMOEX=MAXMEND
MEMOEX = 0x0000;
JWHIG(++AUXINT ENVIO):
BORRARO;
TLO = TIMELO;
```

```
THO . TIMEHO:
TRO -
        ......
PRUTINA PARA LEER DIRECTAMENTE
DATOS DE LA IC-CARD-/
TRO - 0;
for(CICLO=0,CICLO+3,CICLO++)
APOAT = (ubyte *)&MEMINI;
APDAT - VEC[0
             VECIOI:
PAGINI -
             VEC(2)
do
 PONPAGIPAGININ
 APUAUX - MEMINI:
 AUXB - PAGINI
CHKSUM = 0x00;
for(CHCLO+0;CICLO+LNBLQ;CICLO++)
DATO - XBYTEIMEMINI++1
EIC -
 ENVIALPT(DATO):
,
 H/MOD)
ENVIASO(CHKSUM).
ENVALPT (CHKSUM)
 H(MOD)
WILEESDO ... ACIO
GF0 . 0.
450
 GF0 = 1:
 MEMINI - APUAUX:
 PAGINI - AUXB
WILEELPTO -- ACK
 GFO -
          0.
-
GFO = 1.
MEMINI - APUAUX.
inhite(GF0);
HOLEESON -- ACK
GF0 # 1;
I C'MEMINI
 ++PAGINI
 GFO = 0
 -1--
 KILEELPTO--ACK)
 GF0 -1.
 (CMEMINI)
 ++PAGITH;
 often
GF0 = 0:
 }while(GFD);
 ÉIC =
        1:
KCC =
 BORRARO,
 TLO - TRAELD
THO - TIMEHO
```

)
CRUTINA PARA COMUNICARSE CON LA PC"
word COMUNICA(word)
WATCHDOGO:
MOD = 0;
PTO •0:
F10 -0,
if(MOD)
#(INISO)==ERR)
((M30()**E7(*)
EX1 - 1,
ESO = 1:
MOD = 0:
PTO = 0:
return.
1
disa
"
n(INIPC()==ERR)
1
EX1 - 1
ESO = 1;
return;
)
EXO = 0.
ECTO = 0,
ECT1 = 0.
ACTIVA(WATCHIOPERAISISMO);
TIEMPOO:
RAMICO: ENVIADATO:
do
(MOD)
OP = LEESOO.
olso
OP - LEELPT().
#(OP==0)
(
TIEMPOO;
APDAT = (ubyle "MIFEHOR;
for(CICLO=0,CICLO <sizeof(ifehor),ciclo++)< td=""></sizeof(ifehor),ciclo++)<>
#(MOD)
ENVIASO("APDAT++):
elan
ENVIALPT("APCAT++);
3
otes If(OP==1)
MONITORO,
else #(OP==2)
ENVIASISO:
else H(OP==32)
(
APDAT = (ubyte 76/ESTAD;
for(CICLO=0,CICLO=sizeof(IESTAD);CICLO++)
r(MOD)
ENVIASO(*APDAT++).
elso
ENVIALPT("APDAT++);
) white H(OP==33)
ENMUE (ENVIO).
else f(OP==34)
(0
"LIBRE"
((MOD)
ENVIASO(ACK).
eise
ENVIALPT(ACK).
CICLO
)
else ((OP==35)
t ·
/*LIBRE*/
If(MOD)
F NVIASO/ACIO

```
elsa
ENVIALPT(ACK),
 else #(OP==41)
 BORRARO:
RAMICO:
#(MOD)
ENVIASO(ACK);
else
ENVIALPT(ACK)
ENVADATO.
)
also:f(OP==42)
RAMICO:
CALICCO:
ENVIADATO.
elself(OP=+43)
LECDIRECTA().
else if(OP==44)
PRURAM():
atta if(OP==45)
WIRTCO.
#(MOD)
ENVIASO(ACK):
ENVIALPTIACK).
otes if(OP==5)
 H(MOD)
OP - LEESOO.
OP = LEELPTO:
#(OP==51)
PONPAG(0x00),
do
CHKSUM +
EIC =
EKC = U;
CC = 0;
APDAT = (ubyle ")&XIDENT;
for(CKCLO=0,CKCLO+s)zeof(XIDENT);CKCLO++)
H(MOD)
ICC = 0,
*APDAT = DATO,
CHKSUM -= *APDAT+-:
EIC .
             1;
 H(LEESO() == CHKSUM)
if(FACOD)
 ENVIASO(ACK):
 ENVIALPT (ACK):
 GF1 - 0.
 615-0
 (GOMOD)
 ENVIASO(NAK).
 -
 ENVIALPT(NAK):
 GF1 = 1.
MLEELPTU == CMKSUM;
```

H(MOD) ENVIASO(ACK);
else ENVIALPT(ACK); GF1 = 0;
Plan
((MOD)
ENVIASO(NAK):
ENVALPT(NAK); GF1 = 1;
} white(GF1);
elsaf(OP==52)
PARAMETROO,
else II(OP==53)
RECIBE((ubyte)&IPAROP, sizeof(IPAROP)); PARAMETRO(); }
niself(QP==54)
RECIBE((ubyte ")&IFEHOR, sizeol(IFEHOR)); PROFEHO(),
) Jwhile(OP!=55);
TIEMPOO: RAMHCO;
ENVIADATO.
Juhile(OP!=6); TIEMPO();
EXO = 0; ff(IPARGE.PRE>0x08)
IPARGE.PRE = 0x08,
if(!PARGE.PRE) IPARGE.PRE = 0x01;
WATCHDOGn:
APAGAR(WATCHIOPERAISISMO);
ESO - 1
ECTO = 1; PTO = 0;
MOD = 0:
ECT2 = 1:7/ ECT3 = 1:
CALO.
)
FRUTINA PARA RECIBIR DATOS
DE CONFIGURACION DE LA PC */ void RECIBE(lubyle "APD,lubyle VE) (
APDAT = APD.
APD = APDAT; CHKSUM = 0.
for(CICLO=0.CICLO=VE:CICLO++)
H(MOD)
ene "APO = LEELPTO:
CHKSUM "APD-+;
I(MOD) II(LEESOO=+CHKSUM)
(r(MOD)
ENVIASO(ACK),

```
ENVIALPT(ACK):
GF0 = 0,
 (COOM)N
 ENVIASO(NAK);
 ENVIALPT(NAK):
GFO -
 M(LEELPTO--CHKSUND
(COMOIN
 ENVIASO(ACK):
ENVIALPT(ACK).
GF0 - 0,
 4120
 (MOD)
 ENVIASO(NAK).
 ENVIALPTINAK;
GF0 - 1,
)
)while(GF0),
FRUTINA PARA ENVIAR SISMOS A LA PCY
void ENVIASIS(void)
I(HESTAD NUMERO)
refum:
TRO = 0.
MEMINI = INIDAT;
PAGINI = 0x80;
PONPAG(PAGINI);
GFD = 0.
PONPAG(++PAGINI)
 CICLO - XBYTEIMEMENI+1);
for(CICLO=0;CICLO+LNBLQ;CICLO++)
              o.
DATO - XBYTE MEMINI++1
H(MOD)
ENVIASO(DATO).
 ENVIALPT(DATO):
HUMEMIND.
 PONPAG( - - PAGIND
GF0 - 1.
 21:4
{
do
AUXINT - MEMINI
CHKSUM . 0:
for(CICLO=0.CICLO=LNBLQ.CICLO++)
 EIC = 0,
DATO = XBYTEIMEMINI++);
CHKSUM++ DATO.
H(MOD)
ENVIASO(DATO).
ENVIALPT(DATO)
ILIONOD)
```

ENVIASO(CHKSUM);
etse ENVIALPT(CHKSUM);
H(MOD) H(LEESD(##ACK)
GF0 = 0;
(
MEMINI = AUXINT; GFO = t;
) gisa
H(LEELPT()==ACK) GF0 = 0:
etae (
MEMINI = AUXINT; GF0 = 1;
} }white(GF0):
Y(MEMINI)
PONPAG(++PAGINI), GF0 = 0;
) }while(IGFO);
)
EIC * 1; TLO * TIMELO; THO * TIMELO; SEGUINDO * 0*00;
THO = TIMEHO;
TRO = 1:
),
"RUTINA PARA MONITOREO DEL SISTEMA"
void MONITOR(void)
do
(MOD)
OPCION → LEESOG:
OPCION = LEELPTO:
H(OPCION==0x10)
GF0 = 1;
while(MUE); MUE = 0;
for(CICLO=0,CICLO+5;CICLO++)
VEC[CICLO] = CON[CICLO]; If(MOD)
ENVIASO(ACK),
else ENVIALPT(ACK):
for(CICLO=0:CICLO<5:CICLO++)
H(MOD) ENVIASO(VECICICLOD)
nico
ENVIALPT(VEC[CICLOD;
else #(OPCIONI=0x10)
t ·
II(MOD) ENVIASD(ACK),
also
ENVALPT(ACK); GFO = 0;
) while(GFD);
if(MOD)
ENVIASO(ACK); etae FAMALPT/ACK)
TRUTINA PARA PONER EL BOOT
DEL SISTEMA */ roid BOOT(void)

```
EIC
         = 0
ĸс
         . 0
LIMPIA MEMORIA*
for(APUAUX=0,APUAUX=INIDAT APUAUX++)
 XBYTE[APUAUX] - 0.FF
PONE IDENTIFICACION
XIDENT SERIAL . SERIE;
XIDENT NOMBRE[CICLO] . NOMBRE[CICLO],
XIDENT UBICACION[CICLO] . UBICACION[CICLO];
for(CICLO=0;CICLO<5,CICLO++)
XIDENT.CLAVEN[CICLO] - CLAVEN[CICLO].
XIDENT CLAVEC CICLO] - CLAVEC CICLO].
MINICIALIZA LOS PARAMETROS DEL SISTEMA"
XWORD[NIDAT-2] - SCRIE
XESTAD EDORAM - VAR
                       VAR. /* Lee estado de la IC-CARD
              . 0x60; /* Auo de la ultima visita */
memoria 1
XESTAD BLANCO ... 0xA3. /* Indica parametros IC-CARD
XESTAD PAGSIS = 0x80, /* Apontador de pagina IC-CARD
XESTAD MEMSIS ... INSCAT !" Acoustador de memoria (C.
CARD 1/
IESTAD BATERI - OxFFFF /* Incrementa numero de resola
IESTAD RESETS = 0x00, /* numero de resets */
                = 0x8F, / Pagina maxima de memoria "/
XPARGE MAX

    Ox01, /* Memoria de preeventoX4 = 4kB

XPARGE PRE
XPARGE POS

 0±01, /* Memoria de posoventoX4 = 4k8

    0x80, " Entado del suderna

XPARGE FDO
XPARGE.HOR
                 = 0x00
XPARGE MIN
                - 0,00
XPARGE SEG

    0x00

              - 0x60
IFEHOR A
IFEHOR M
               - 0x01
IFEHOR D
               - OaU1
IFEHOR H
               000
IFEHOR.m

    Dx00

IFEHOR S

    0x00

IFEHOR.O

    OxFF

IFEHOR.
              - OxFF
for(CICLO=0,CICLO+CAHALES,CICLO++)
XPAROP UMBICICLO! = 0x000A: /* Umbratus de dispato */
UMBRA[CICLO] = 0x000A;
UMSIS[CICLO] = ((UMBRA(CICLO)*80)/100),
              * XPARGE, /* Copia parametros RAM interna */
PARGE
             * XESTAD, " Copia estado memoria interna "/
PAROP
ESTAD

    0. /* Limpia banderas memoria liena*/

MILL
EIC
                1; /* Deshabilita a la IC-CARD
KCC
INIRTOO.
                   /* Inicializa reloj tiempo reat **
WATCHDOGO.
PROFEHOO
WATCHDOGO
ACTIVA/OPERA/SISMO/ERRORIMEMOR): # Indica sistema en
BOOT
white(!(VAR&0=E0))
                         /* Experty use termine ciclo 800T*
VAREXTO.
WATCHDOGO. If Recarge valor del WATCHDOG 17
```

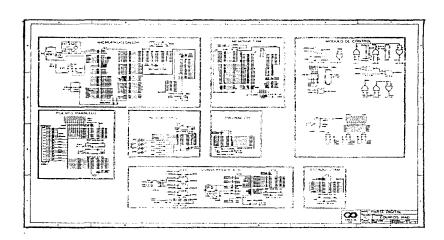
APÉNDICE B

APÉNDICE B: DIAGRAMAS ELÉCTRICOS

Los diagramas eléctricos de la tarjeta RAD-851, se muestran a continuación, se presentan en dos partes, diagramas digitales y analógicos.

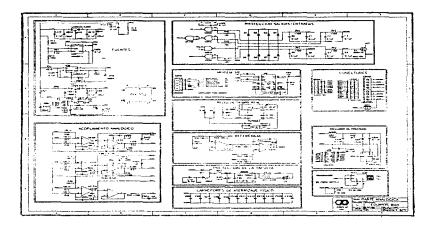
DIAGRAMAS DIGITALES

La parte digital la integran todos los conponentes digitales, incluidos el convertidor A/D y el Switch analógico.



DIAGRAMAS ANALÓGICOS

Estos diagramas corresponden a la parte de alimentación del sistema y al acondicionamiento de la señal.



APÉNDICE C: COMPONENTES ELÉCTRICOS

Los dispositivos utilizados en la implementación de la tarjeta son divididos en componentes digitales, analógicos y elementos pasivos; se presentan al final de este apéndice las hojas de especificaciones de los componentes digitales y analógicos.

COMPONENTES DIGITALES

Los elementos digitales utilizados en la elaboración de la tarjeta, se consideran aquellas que funcionan con un voltaje de +5V, y sus salidas y entradas operan con el voltaje mencionado anteriormente; estos dispositivos son:

 Buffers: Convertidor A/D: Compuertas lógicas: 	El dispositivo utilizado es: 74HCT541 El convertidor Analógico Digital es: MAX191BCG Las compuertas lógicas utilizadas son: 74HCT00, 74HCT02
Latchs:Memoria EPROM:Memoria RAM:Memoria SRAM:	El dispositivo utilizado es: 74HCT373 La memoria del programa es NM27C256 120 La memoria RAM utilizada es: MS62256L La memoria SRAM es: EPSON IC-CARD 1MB, PCMCIA
Monitor de Bateria;Reloj de tiempo real;Transmisor serie;	El monitor de batería es. MAX8211 El reloj de tiempo real utilizado es: PCF8583 Dispositivo: MAX232

COMPONENTES ANALÓGICOS

Como componentes analógicos se entiende a todos los dispositivos que operan con un voltaje diferente a los cinco volts, o aquellos cuyas salidas y entradas tengan un voltaje continuo; como en los siguientes dispositivos

		•	•		
•	Amplificadores operacionale	s: Los dispo	sitivos utilizados s	on: L	.M124J
•	Inversor de voltaje;	El circuito i	nversor de voltaje	es: L	_M7660
•	Reguladores de voltaje	Los regula-	dores son. +5V : L	M294	0C-5 ; Variable
			1	M293	1CT

•	Switch analógico:	Εi	switch analógico es :	DGA411DJ

• Transistor: El transistor es: BC547C

Los hojas de especificaciones de cada componente, se presentarán al final de este apéndice para mayor referencia de los dispositivos.

COMPONENTES PASIVOS

Los componentes que no realizan ninguna función especifica (como comparaciones, inversión de voltaje, multiplicación, suma, resta de voltaje, etc.); sobre las señales eléctricas, son considerados componentes pasivos y son:

- Batería: La batería utilizada es de 12 Volts a 24 Ah Capacitores: Se utilizaron capacitores en miniatura Cristales osciladores: Los cristales son de 16 Mhz v de 32 kHz Diodos: Se utilizaron diodos 1N4001(Si) v SR102 (Ge) Fusible: El fusible es de tipo europeo de 250 V a 0.5 A Inductores: Los parámetros de inductores son: 10μH0.1Ω Q=4.4 Jumper: Son de tres posiciones, dos tiros Kulkas: Conectores de 4 posiciones terminación NC6 Leds: Diodos emisores de luz de 3mm color verde y rojo
- Resistencias: Disipación de potencia de 1/4 de Watt.

CIRCUITO IMPRESO

El circuito impreso se diseño para adaptarse a los gabinetes instalados en las estaciones de campo, los cuales son del modelo "DCA-333", por lo que la disposición de los tornillos no es simétrica, los bornes de conexión se instalaron en la parte superior para respetar los conectores instalados, a continuación se presenta una explicación de la función y ubicación de cada conector.

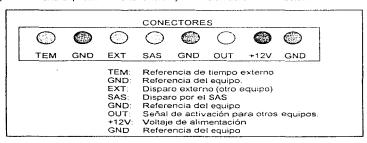


Tabla 6. Esquema de los bornes de conexión.

La tabla siguiente nos muestra los componentes utilizados y su designación dentro de la tarieta.

La tabla siguiente nos muestra la designación de cada componente utilizado en la implemetación de las tarjetas RAD-851, se describe su nombre de referencia, tipo de componente y el valor de cada uno de ellos

	DESCRIPCIÓN	
REF.	DEL COMPONENTE	VALOR
BAT	PORTABATERIA DE LITIO	CR2032
ic1	MINICAPACITOR ELECTROLITICO	100uF@16V
C2	CAPACITOR MONOLITICO	O 10F@50V
C3	CAPACITOR MONOLITICO	O 10F@50V
C4	CAPACITOR MONOLITICO	O luFe250V
1		
C5	CAPACITOR MONOLITICS	10F@50V
C6	CAPACITOR MONOLITICO	O TuF@50V
C7	CAPACITOR MONOLITICO	O 1uF@iso∨
C8	CAPACITOR MONOLITICO	್ರ 1uF@50V
C9	CAPACITOR MONOLITICO	○ 16F@50V
C10	CAPACITOR MONOLITICO	○ 1uF@50V
C14	CAPACITOR MONOLITICO	O 10F@50V
C20	CAPACITOR MONOLITICO	O 14F@50V
C21	CAPACITOR MONOLITICO	O 14F@50v
CAI	MINICAPACITOR ELECTROLITICO	10 uF@16V
1		1.5 5. 6.7 10 0
CAZ	CAPACITOR MONOLITICO	O 1uFap50V
CA3	CAPACITOR MONGLITICO	O 1uF@SOV
CA4	CAPACITOR MONOLITICO	O TUF @ SOV
CA5	CAPACITOR MONOLITICO	O 10F@50V
CAB	MINICAPACITOR ELECTROLITICO	14F@SOV
CA7	CAPACITOR MONOLITICO	O N. F. CR. CO.
CAB	CAPACITOR MONOLITICO	೦ 1uF@50V ೦ 1uF@50V
CAS	CAPACITOR MONOLITICO	0 1uF@50V
CA10	CAPACITOR MONOLITICO	O 1uF@50V
CATT	CAPACITOR MONOLITICO	0 1uF@50V
		_
CA12	CAPACITOR MONOLITICO	O 14F@50V
CA13	CAPACITOR MONOLITICO	O 1uf @ 50∨
	CAPACITOR MONOLITICO	O 10F@50V
	CAPACITOR MONOLITICO	O 1uF@50V
CA15	CAPACITOR POLIESTER	0 01uF@100V
CA17	CAPACITOR MONOLITICO	O 1uF@150V
CA1B	CAPACITOR VARIABLE	10 pF@25V
CA19	CAPACITOR MONOLITICO	O TUF (C) 50V
CA20	CAPACITOR MONOLITICO	. ⊃ 1uF@550V
ÇA21	CAPACITOR MONOLITICO	ට 1⊌F@\$50V
CA22	MINICAPACITOR ELECTROLITICO	100 UF@16V
CA25	CAPACITOR MONOLITICO	O 1uf @50V
CA26	CAPACITOR MONOLITICO	O TUP ESSOV
CAZ7	CAPACITOR MONOLITICS	O 1uF@50V O 1uF@50V
CB1	CAPACITOR MONOLITICO	O turescv
CDC		_
CB6	MINICAPACITOR ELECTROLÍTICO	1uF@50∨
CB16	MINICAPACITOR ELECTROLITICO	47uF@16V
CB18	CAPACITOR MONGLITICO	O 1uF@50∨
	MINICAPACITOR ELECTROLÍTICO	100uF@16V
CB20	MINICAPACITOR ELECTROLÍTICO	100uF@16V
CB21	MINICAPACITOR ELECTROLÍTICO	160uE@16V
		1000000

		APENDICE C
CB22 CB23 CC1 CC6	MINICAPÁCITOR ELECTROLÍTICO CAPACITOR MONOLÍTICO CAPACITOR CERÁMICO MINICAPACITOR ELCTROLÍTICO	10 uF@16V ○ 1uF@50V 27pF@100V 1uF@50V
CC16	CAPACITOR CERÂMICO	120 pF優100V
CC19	CAPACITOR MONOLITICO	〇 1uF優50V
CC21	CAPACITOR MONOLITICO	〇 1uF優50V
CC22	MINICAPACITOR ELECTROLÍTICO	10 uF優16V
CC23	CAPACITOR MONOLITICO	〇 1uF優50V
CC24 CD1 CD6 CD19 CD21	CAPACITOR MONOLITICO CAPACITOR CERÁMICO MINICAPACITOR ELECTROLÍTICO MINICAPACITOR ELECTROLÍTICO MINICAPACITOR ELECTROLÍTICO	O 10F@50V 27 pF@100V 10F@ 50V 10D0F@16V 1000F@16V
CD22	CAPACITOR MONOLITICO	0 10F@50V
CD24	CAPACITOR MONOLITICO	0 10F@50V
CE1	MINICAPACITOR ELECTROLITICO	10 uF@16V
CE6	CAPACITOR MONOLITICO	0 10F@50V
CE16	CAPACITOR MONOLITICO	0 10F@50V
CE19	CAPACITOR MONOLITICO	○ 1uF微50V
CX5	CAPACITOR MONOLITICO	○ 1uF微50V
CX6	CAPACITOR MONOLITICO	○ 1uF微50V
CX7	CAPACITOR MONOLITICO	○ 1uF微50V
CX6	CAPACITOR MONOLITICO	○ 1uF微50V
CX9 CX10 CX11 CX12 CX13	CAPACITOR MONOLITICO	O 10F@50V O 10F@50V O 10F@50V O 10F@50V O 10F@50V
CX14 CX15 CX16 CON1 CON2		O 10F@50V O.10F@50V O.10F@50V MACHO MACHO
CON3 CON4 CON5 CON6	KULCA DE 4 CONECTORES	MACHO 4 BORNES 4 BORNES HEMBRA 1N4001
D2	DIODO DE 1A@250V	1N4001
D3	DIODO DE 1A@250V	1N4001
D4	DIODO DE 1A@250V	1N4001
D5	DIODO DE 1A@250V	1N4001
D6	DIODO DE 1A@250V	1N4001
D7	DIODO DE 1A@250V	1N4001
D8	DIODO DE 1A@250V	1N4001
D9	DIODO DE GERMANIO	SR102
D10	DIODO DE GERMANIO	SR102
D11	DIODO DE GERMANIO	SR102
D20	DIODO DE GERMANIO	SR102
F1	DOS PORTAFUSIBLES DE GRAPA	EUROPEO
IND1	INDUCTOR CON NÚCLEO MAGNE	100 uH
IND2	INDUCTOR CON NÚCLEO MAGNE	100 uH
J1	JUMPER TRES PINES CONECTOR	3 PINES

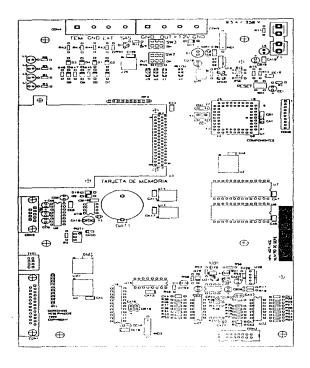
J2	JUMPER TRES PINES CONECTOR	3 PINES
J3 J4	JUMPER TRES PINES CONECTOR	3 PINES
LI		3 PINES
L2	LED VERDE DIFUSO	3mm VERDE
	LED VERDE DIFUSO	3mm VERDE
L3	LED ROJO DIFUSO	3mm ROJO
1.5	LED ROJO DIFUSO	3mm ROJO
QI	LED ROJO DIFUSO	3mm ROJO
٦. ٦1	TRANSISTOR	9C547C
	RESISTENCIA DE CARBON	8k2@5%@1/4W
⊋2 R3	RESISTENCIA DE CARBON	0k100@5%1/4W
R4	RESISTENCIA DE CARBON	0x880@5%1/4W
R5	RESISTENCIA DE CARBON	0x880@5%1/4W
56	RESISTENCIA DE CARBON RESISTENCIA DE CARBON	0k680@5%1/4W
	!	Ok#80@5%1/4W
R11	RESISTENCIA DE CARBON	2K680@5%1/4W
R13	RESISTENCIA DE PRECISION	107k@1961/4W
R14	RESISTENCIA DE PRECISIÓN RESISTENCIA DE PRECISIÓN	11k5@1961/4VV
R15	REGISTENCIA DE PRECISION	270K@1%1/4W
	RESISTENCIA DE PRECISION	20k@1%@1/4W
R16	RESISTENCIA DE PRECISIÓN	165k@1%1/4W
R17	RESISTENCIA DE POECIDIAN	29k4@1%1/4W
R18 R19	RESISTENCIA DE PRECISION	10k@ 1%@ 1/4VV
R20	RESISTENCIA DE PRECISION	10k@1%@1/4VV
720	RESISTENCIA DE PRECISION	10k@196@1/4W
R21	RESISTENCIA DE PRECISION	10k@1%@1/4W
R22	RESISTENCIA DE PRECISION	10k@1%@1/4W
R23	I KESISTENCIA DE PRECISIAN	10k@1%@1/4VV
R24	RESISTENCIA DE PRECISIÓN	10k@ 1%@ 1/4W
H25	RESISTENCIA DE PRECISIÓN	10k@196@1/4VV
R26	RESISTENCIA DE PRECISIÓN	10k@1%@1/4VV
R27	RESISTENCIA DE PRECISION	10k@1%@1/4VV
R28	RESISTENCIA DE PRECISIAN	10k@1%@1/4W
R29	RESISTENCIA DE PRECISION	10k@1%@1/4VV
H30	RESISTENCIA DE CARBÓN	0k100@5%1/4W
R31	RESISTENCIA DE CARBON	Dk100@5%1/4W
R32	RESISTENCIA DE CARRON	0k100@5%1/4VV
R33		10k@1%@1/4W
R34 R35	RESISTENCIA DE PRECISION	10k@1%@1/4V
L 35	RESISTENCIA DE CARBON	0k100@5%1/4VV
R36	RESISTENCIA DE CARBON	0k100@5%1/4W
R37	RESISTENCIA DE PRECISIÓN	10k@1%@1/4VV
R38	RESISTENCIA DE POSCISIAN	10k@1%@1/4VV
R39	RESISTENCIA DE PRECISION	10k@1%@1/4W
R40	RESISTENCIA DE PRECISIÓN	10K@1%@1/4VV
R41	RESISTENCIA DE CARBON	0K100@5%1/4W
R42	RESISTENCIA DE CARRON	0k100@5%1/4VV
R43	RESISTENCIA DE CARRON	0K100@5%1/4VV
R44	RESISTENCIA DE CARRON	0k100@5%1/4W
R45	RESISTENCIA DE CARBON	10x@5%@1/4VV
R46	RESISTENCIA DE CARBON	1
R47	RESISTENCIA DE CARRON	10k@5%@1/4V
R49	RESISTENCIA DE CARROLI	10k@5%@1/4W 0k010@5%1/4W
R50	RESISTENCIA DE CARBÓN	DK010@5%1/4W
R51		0k010k05%1/4VV

r		APENDICE C
R52	RESISTENCIA DE CARBÓN	0k010@5%1/4W
R53	RÉSISTENCIA DE PRECISIÓN	15k@1%@1/4W
R54	RESISTENCIA DE CARBÓN	10k@5%@1/4W
R55	RESISTENCIA DE CARBÓN	10k@5%@1/4W
R56	RESISTENCIA DE CARBÓN	10k@5%@1/4W
R57	RESISTENCIA DE CARBÓN	10k@5%@1/4W
R58	RESISTENCIA DE CARBÓN	3M3@5%@1/4W
RP1	RESIP 10 PINES	10k@1/4 W
RP2	RESIP 10 PINES	10k@1/4 W
SW1	MICRO PUSHBOTTON	MICRO
SW2	MINISWITCH COLA DE RATÓN	2POLOS-2TIRGS
SW3	MINISWITCH COLA DE RATÓN	2POLOS-2TIROS
U1	BASE DE 68 PINES CUADRADA	80C552
U2	DISPOSITIVO DE SUPERFICIE	SN74HCT373N
U3	PORTA MEMORIA TIPO PCMCIA	IC-CARD
U4	DISPOSITIVO DE SUPERFICIE	SN74HCT541N
U5	DISPOSITIVO DE SUPERFICIE	SN74HCT02N
U6	BASE DE 16 PINES	MAX 232
U7	BASE DE 28 PINES ANCHA	27C256
U8	BASE DE 28 PINES ANCHA	6027C256
U10 U11 U12 U13	DISPOSITIVO DE SUPERFICIE DISPOSITIVO DE SUPERFICIE DISPOSITIVO DE SUPERFICIE DISPOSITIVO DE SUPERFICIE DISPOSITIVO DE SUPERFICIE	SN74HCT139N SN74HCT373N SN74HCT373N SN74HCT541N SN74HCT541N
U14	DISPOSITIVO DE SUPERFICIE	SN74HCT02N
U15	BASE DE 16 PINES	HI-201
U16	BASE DE 24 PINES ANGOSTA	MAX191
U17	DISPOSITIVO DE SUPERFICIE	SN74HCT00N
U18	BASE DE 8 PINES	PCF8587
U19	REGULADOR DE VOLTAJE DE 5V	LM2940-5 0T
U20	REGULADOR DE VOLTAJE VAR	LM2931CT
U21	REGULADOR DE VOLTAJE DE 5V	LM2931A-5
U22	BASE DE 8 PINES	LM7660
U23	BASE DE 14 PINES	LM124AJ
U24	BASE DE 14 PINES	LM124AJ
U25	DISPOSITIVO DE SUPERFICIE	MAX8211
U26	DISPOSITIVO DE SUPERFICIE	SN74HCTOON
U27	DISPOSITIVO DE SUPERFICIE	SN74HCT373N
VAR1	VARISTOR DE 18V	18 V
X1	CRISTAL OSCILADOR	16 MHz
X2	CRISTAL OSCILADOR	32 768 kHz

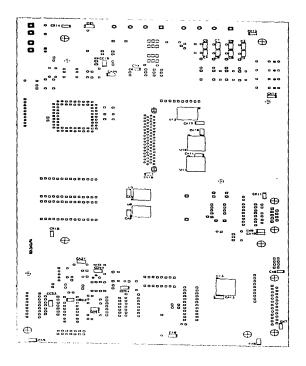
Tabla 7. Lista de componentes de la tarjeta RAD-851

El circuito impreso de las tarjetas es el siguiente, (reducción al 70%):

CARA SUPERIOR DE COMPONENTES



CARA INFERIOR DE COMPONENTES



SMEANCTEAR SMEANCTEAR SM74HCT548, SM74HCT541 OCYAL BUFFERS AND LINE DRIVERS WITH 3-STATE OUTPUTS

PASANCESAS, EMPANCESAS .. JANCALAGE a Inputs are TTL-Vallege Competible SATURCTURE SETENCTION DOS OR N PACKAGE High-Current 3-State Outputs Interface (TOP VIEW) Directly with System Bus or Can Drive Up to 15 LSTTL Loads

- a Data Flow Thru Pimori (All Imputs on Opposits Sids from Outputs)
- # Package Gottons trobule Place: "Smell Charling Packages, Ceramic Chip Cartain. and Standard Postic and Curanic 300 ml Care
- a Departable Taxas instruments Quality and Reistrilly

Aucrotion

(TOP YEAR)

These occidentalities and breighters me dry yield to have the performance of the popular SNS4HC124GSN24HC124G series and at the same time, offer a priout with equal and eutputs on appoints pales of the package. This prosperant greatly enhances printed circuit board layout

The three state control gate is a 2 mg.; NOR if giner G1 or G2 is bugh, as a got outputs we in the Not empedance state.

The INC7540 provides awarded data and the HET541 provides true data at the ourselfs

THE SHEAHCTEAD and SHEAHCTEAL are characterized for operation gives the full military temperature range of -55°C to 125°C. The SN74HCT540 and SN74HCT541 are characterized for operation from -40°C to 55°C

SISSINCESIO SIGNACESALE IN FACIALIA

មន្ត្រី មន្ត្រី

HCMOS Devices



		7,0	chại	748.6
	Γ.	ev.	1	DUTINT
	Fi.	Ü,	١,	_ 1
	1	·	ī	H
ı	١,	ι	н	1
i	н	1	2	7
П	١.	-		

I - Her Ingelesco

WETHI

		-			
	Γ	**/1	_	DUTTNO	1
	T	81	7	1	1
	ī	ī	ī	1	l
ľ	ı	ı		H .	ı
ı		*	,	2	
Į	1	н		1	

Commer C 1885 Tong beryery Prop

2 477

INSTRUMENTS

accommended operating conditions

Storage temperature range

Buophy volvage, VCC input clamp current, lig (V) < 0 or V1 > VCC1

Dutaus clamp current, log (Vg < 0 or Vg > VCC

Continuous surpus current, to IVo + 0 to VCC1

Communication through VCC or GND price Land temperature 1,6 mm (1/16 m) from case for 50 s. FK or J package Lead temperature 1,6 mm (1/16 et from case for 10 s. DW or N package

and the last					}	
	144(1	H!	\$4	1000	l41	UNIT
-	DOM:	M4.1	-	how	MAZ	
1 15	_,	35	44		**	
Ti			7			¥
1 0		0.0	. 0		01	¥ .
7		755	0		324	v
1 0		727			VCC	v
0		500	q		100	-
- 43		111	40		85	4
	15 15 0	sales(1		Shide(Tip() Ship Ship	SAFANCTEAT SAFANCTEAN	Balfect Salestife Sale

HU	wein	filet conomices	***	1,	ti	°C		C1841			UNIT
4			ļ.	-	m	***	=	MAI	-	-	
417.	. 4	V - Var to Vg 104 - 23 pt	150	14	1111	_	11		44		
11 "	24	VI - YH - VE CH - 6 ms	484	3 26	4 30		21		34		٧.
		4 . 1 pe = Vg . 10g . 20 pt	434		0.201	91		01		91	
1	a	" . Yet W. Ad . 6 . 4 - 1			0 11	c 76	Ι	01	Τ	011	i .
11		VI - Vot a D	357	Ι.	101	1130	L	1900	T	1:000	4
a n	2	10 . 100 me 14 . 54 m 14	111	1	# 6 01	105	1	, 10	Τ.	15	-
		17 . ACC mg. 70 . C	150	1.		1	Γ.	+80	1	80	
	41	Commentation of C	557		•	24		,		11	~
Ţ			110	Ţ	,	10	Γ	10	T	ıç	

SNS4HCTS48, SN	SANCTSA'	STANC	T548.	SR74HCT	SATPUT!
OCTAL BUFFERS	And Line	DRIVERS	With	3-STATE	

ir pic symbols f	nctivi
нстыз	
27 10 - 12 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	\$1,000 to 10,000
11 (1)	11 11 11
11	4] } ()
, "	<u>a</u>
, ,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,	"

194 diagrams (positive logic)

14,7241

Texas 🛡 INSTRUMENTS

TEXAS INSTRUMENTS

2 479

MIXIM

Low-Power, 12-Bit Sampling ADC with Internal Reference and Power-Down

General Description

The MAXIST is a monotone, EMOS, 12-bit analog to digital convention (ADC) featuring differential injust analytics (fill) victimal voluge influence investigated account and extend close, and paraletic is level by sventice. The MAXIST has a fill-secondary time a fight exception interested of the programme of the programme and parameters.

The MAx193 operates from a single vSY supply of home dual vSY supplies. However, ground referenced thorse supplies vSY. The derivativatives a vegot power dimension which reduces the BRA V_{CS} supply current to SQ_{A} max, including the means rate errors since

Decopying capacities are the day ensured conditional facilities apply and advisoring. This ADC operats with effect an external reference or an arternal reference that features an adjustment vicio for facilities appreciago

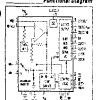
The MAXINI provides three interface modes: I wo 8 to parallel modes, and a small conflace mode thyris competitive with Smith 10 (F) if and Microwick services analysis.

___Applications

Battery Franced Disactinging PC Am Crysters
Ingh Accuracy Process Currici Existentianness Systems
Data Accusion Boards for PCs
Automatic Terring Systems

Terrorization

Dgta Sgræ Pocessing (DJP) Functional Diagram



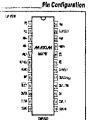
Festure

- # 12-Bit Resolution, 1/2LSD Linearty
- 4 +5V or ±5V Operation 8 Built-In Track/Hold
- 6 Internal Reference with Adjustment Capability
- Low Power: 3mA Operating Mode
 20µA Power-Down Mode
 100ksos Tested Semoling Rate
- Serial and 8-Bit Parallel µP Interface

a 24-Pin Harrow DIP and Wide SO Packages

	Urdel	ring Intermu	PLION
PART	TEMP RANGE	PR PACKAGE	(JPO
UKCHACY.	acr. ac	Mileron Plate: 36	11.7
WATER CAN	OCH + TOC	74 Names Place Of	11
WITHALWS	0°C to -70°C	24 Wor 50	112
DATES BOWS	CC to - NCC	21 40 50	#1
DOMESTICAL CONTRACTOR	75.80.770	Oce"	11
WHEN SHAPE	ATCH ATCH	Atero-Hea (#	11,2
ULITE IN	ACC to #55°C	Mileron Plate DE	11
WATER LINE	400 to 460	21 Wat 50	1'2
DUTINERS	400 t +500	24 HO 50	11
MITTERIANT	500 b-120	21 harris CEPUS	112
ID 113154F85		24 Names CEPTOP	
A 91 200	276	OC DESTRUCTION	

armeny and processing to lest 3 (Dest)



- S. B.C. Ch. Million and a market of Green's Tatracian or History, Proceedings

Call tall free 1-800-998-8800 for free samples or literature.

Low-Power, 12-Bit Sampling ADC with Internal Reference and Power-Down

ABSOLUTE MAXIMUM	I O I TIMO	•						
	HAIING	-						
You led Give You had Killed		Sheit	(restail justices)	Pr.94				
Fig. 1. for		79 pp. 40 gp. 109	MAR'SI,C.				The TOT	
AND THE HEADINGSON.	2.5	E4 . 10%	MATANE				ፖር ተ - የር ፕ	
Ato AN POLES		n	Admirator of				C to +12.5 C to +16.5	
OF RO CON DE HEN PAR D		urra 170	(an) a.m. R 12 X			-	- In - 160*.	
AUST DO STILLIONS	6.14	1.35 1.27					*30.*	
Comunic Poles Dissister (), Nation Pasts (4), Seese () Spr	AL BOOK							
May Vicingay II flynk fil yn Namw Cliffin an an Y Syns		ii iira						•
TO AN OPEN TRIBETOR FOR A PERSON AND A COMPANY OF A PERSON AND A PERSO	TERISTIC	CS	M'PN COMPONES MYM		hatries	ren		•
JOSE MAINTERCOLFINARE AT	40 85 4 4 3	* // PM 3/4 R	or figured to the company	· **	TAR	ced	{ tam 1;	٠,
PANAMETER	SIVALA		MCX1 ICHS	MA	119	MYX	UNITS .	i
OC ACCURACY IN 18 7				,				
********	1			17.			541	-
	* * * * * * * * * * * * * * * * * * * *	W1275-1				117	1	
regalitoresis.	1.0	MACES à		· †		11	155	
Charles Nythering	110	terming or	I he waste			11	LSa	
	1	40.77			100	:1		
ratur (ina		MARIS &				-17	1.58	
		MACISTA				15		
Jan Fred (Fade 5)	i	W.K:8'B				13	158	
Can find lamped fixed 4	1	Fauncies min te	Warre or	+	127		ser.	
DINAME ACCURACY IN THE	****	., . 47,21					-	
legia telepa pla Listanon Patr	54.5	'error ega	1,	7			28	
Fra remove Durmov								
A State Harrier.	144	Per routing				60	36	
You as heed by some frage.	7.	hall used bit a	1,1.20	₩.			09	
CONVERSION RATE				- As				
Committee (44)	tim		(260)04	150		8 12		
	1	etermical Co	• 170gF	•	17	18		
Ira sitem Acqueston Ima	1			1		7	μt	
femtire Design	1			7	*		14	
	+						·i	

Low-Power, 12-Bit Sampling ADC with Internal Reference and Power-Down

PARAMETER	STUSOL	CONDITIONS	NW.	TYP		iners
ANALIDG WPUT	STREET	COGGIGG		- '''		Cons
POJ PAROS PAROS (NOSE !)			1 144		- Page	V V
NOT CHANGE ("ALBEST		7 - Y11 b Y20			130	-
Pod Capaciance (New 6)			 	45		-
Snut Sorul Bardwidt				-		UH
WITERNAL REFERENCE	٠			<u> </u>		
AFE DAYS VOISON		1,080	40%	4 056	Tot	· ·
		MAIST C			50	-
		WA 191 E			<u>:</u> :-	iart
iffer Ougus femoria (% ee-f)		Marily1 M				1
		Tive			. <u>a:</u>	
SupurCuron Capation, Note \$1				-		-
Last Perysition		Tanada (An a Charles Shak	ļ	18		CA.
Dupy Stot Crow Curen		<u></u>	47			
Carrer to Lord Requests		Revence companished mude enter at	47	: 10		ď
Prom Supply Propriet		47C + 12A +12 + 12A	l			
MERAGO MOST ANGESTMENT FRANÇA (Most 10)			40		ti	**
REFACED LAKE Present			45			*
PETADI OLOGI Vyrage				24		¥
REFACUINDA Curant		PEFCU - SV			60	-
PEFERENCE MPUT						
POUT VOTAGE PARCE		Evens eleence note	25		50	١.
trou Curter		(vertal reference + SV			1	~
morfestiva		External reference mude	5	13		14)
LOGIC RIPUTS			•			
Hour con Polage	V ₄	CS RO. CUX HEEN PAR BIP			-56	V
TOUTH THEFT	¥.	CS 40 CLX HERY PAR BP	24			٧
POLICIANI	194	Ver - Cr to V _{IC}	1		110	pA.
		R) - hat/flow	†		120	
rou Cureri C.h.	i _m	PD - the		1C1		-
Pod Capicainos (Note E)	ζ ₀		 		6	95
Filtrou ton integer	V4		_			1
PO new Hor Votace	V _P		45			†- i-
Physician		PC = (N to V _{CC} (Nexts 11)			1.0	14
PD Everter Leavage for Place Save (Note 12)		Manus constabled to Topog date			1.2	r,

Low-Power, 12-Bit Sampling ADC with Internal Reference and Power-Down

ELECTRICAL CHARACTERISTICS (continued) 1577 - SESSIN 1 2 4 SESSIN 1 2 4 SESSIN 1 2 4 SERVE SON DOZYTICH AND LAKEN APP LOW SON CHARGE MAKING CHARGES nerte relational comprensation mode existmat perchangua complan, Figure 5 Tais Touris Tais (and comprensed mode) there it

PARAMETER	STM80L	i como	TONS	NCH.	TYP	MIZ	UNITS
LOGIC OUTPUTS				*			
Output Contracts		U. + 16m4	***************************************	7		04	٧
Company votage	7.5	4,10 (0)4		10			٧
Theo Sweiterage " . or	1.5	2008-0750-0				10	p.k
Tree-State Chap is L'apaticai de More Si	1.00			1		15	C#
POWER REQUIREMENTS				**			
Posicie Signey's mage	Nort			4.15		575	V
Projetie Suich wileye	1 10	1		1.25		ε	7
Pacination Com	- 0	S. H. Mr	PO . ng / w	1	- 1	- 5	mA.
. 20.000.00		ATTACK COTS	Piebe		20	56	14
leade Sicile . Pirt	1 -4	ror, metri - PAP	PO - horacou	7	X	1:00	
myano stan, see		.3F . 01 > 100	PO - to-		ŕ	50	١ ٣
Patra Suty Tennen 've !		Carange Vice of	1113			112	175
Course of and the same time !		Catana and	w +19				77.7

TIMING CHARACTERISTICS (see Figures 6-10)

may add fifth to a 10 or 50 forth for how to have present access to the 14.

PARAMETER	STUBIL	CONDITIONS	NN TIP N				P MAX	UNT'S
ΣioRDiscoline	-:		1 4	- 5		0		~
FED to BUEN (May	- 15	C 54		9	140		150	P3
Wa Acress Time Note 15	t,	4.00	1	e T	100		160	1d
TO Pulse thistory	4	Γ	1/6	190	********	150		N.
SufChattre	5		1	1 5		0		P\$
Dista Secup Time atte BuSSY (1804-15)	¥			c	100		170	43
dafangra re se t	17		1	D .	:10		120	ns
-SENDAL LAW I'm	· L	!	60	1 0		120		nı
Historic PO Hold Inte	6		3	1 3		0		76
Cotty Between Read Operations (Auto 6)	14		70	A.		70C		24
Can Belman Constant	lo	1	7	1 7		1		145
Aperture Deien	1.7	No Okt	25					re
C. K to BLEV Dear Made t	10		7	x	730	1	20)	74
SCL Koys to SSTPe Aug Dalay	Hq		,	x	.0		150	NE.
SCHOLINE 1993 Fat Deep	1-1			20	130		150	~

Low-Power, 12-Bit Sampling ADC with Internal Reference and Power-Down

TIMING CHARACTERISTICS (see Figures 6-10) (continued)

(Project 15% Aug. + St. or 57 15% Tain Tunger Tung press recorder natural classes in

PARAMETER	STABOL	CONDITIONS	la.	75°C	PH 17			TIP MAI	UNITS
(Sy fighatine	14		10		12		19		
CS v 10 seep ins	117		T.		155		180		13
Condict the See	177			130		160		*	
SC. F to STLF to / Day	U.C.			40		180		200	
SCLADE to DOC" Dates	1 6	1		100	1	130	1	150	-
SCIR IS DRAUG DAILY	. "	1		263	1	360	1	250	1 5
St. J. r. SSTRB (with	1 %	1 1 1 1		750	1	1:0	1	150	-1

- hole 1. Fertomake applies apply busines have guide methy gover supply excluded
- Mer + SV Mys + UV FS + MRST
- For this of an ruled ideal actinise bars an eff. \$25°F.
- Car Erry Temporie SSE amerganies and angel tem fair x 25°C to fusion fluor Conversor are delined as the number of their cities times field on period contains a NA duty Cycle.
 - (was arrest by gener indigraduction lesses).
- After A to communicated supposed great accuracy
- hole to the total and area are to the contract of the contract
- In business manufactoring during conversion. This current in accomplished surviviness each in environ. PEFASS absorbers any a defined as the absence integer electron on PEFASS reason to its straightfact like of 2 kin
- This will speakly result in a 1-7 sheet upper it along in the PEF output Figure 15a-
- hold II. Instrument a sexual street PD water, our en special and Note 12 1 Casing the PC on bulk around experted print employments in the
- hote 13 1915 . 4 9807 expiral reference
- Hote 18. Number coming separate are specified with a real of Separate Separate Communication and Assessment Separate Communication and Assessment Separate Communication (Communication Communication Note 15 Intendial we measured white tractor and proper tient defrect at the treatment for an output to complicit. A 1 47

MARKETON L'ARTERIN INTERCTOR DIGENTACEAGE

(UF exter)

PRINCIPO IN MICHAEL

COLVER.

8 Inputs are TTL Votage Compatible

· Package Options include Plants. Sir at

Outine" Packages, Coronic Chip Corners and Standard Plastic and Colornic 100 ms . Dependable Taxas Instruments Guarry and Relability description

> These devices contain four independent a input NANO gerss. They perform the trolean tectors? • A-B or • A -B openings

> The SM64HCT00 is characterized for powershore over the full matery temperature range of -55°C to 125°C The SN74HC150 is characterized for operation from -40°C to

logic diagram leach getal (positive logic)



logic symboli

65'C

74 Th n 100

The green is autorosics win ANS/455 Ste \$1 1984 and El Nassaur \$17.12 fin number shown as far S. J. and hipechapes

13

HCMOS Devices

abic total maximum latings over operating free air temperature range?

Suite victor Ver	05 V to 7 V
no tictamp current, sp. (V) in old V) in Vine	± 20 mA
Circuit cump correct top (Vg < 0 to Vg > Vgc)	120 mA
Expressional content of the York	1 25 mA
Controlled current through Nortica CNO one	150 mA
contrargantine 1.6 mm it 16 in homoste for 60 s. 14 of Joseph	300°C
test temperature 1.6 min if 16 min min case for 10 s. O or 5 dassage	760°C
Mr. sob temperature ran at	-65°C to 150°C

I make a just down that look in the supplementationing of the temperature of distinguing the cause. These programming In a city case the pile of the part of many alers of the continue Service that who pile in Known and Service more in not wasted. I because the major in a community and common the extension prices who affect device members

ser invented operating conditions

		77	SALAHCTOO	1	- 6	11440100	Unit 1
		W	40M 5	11,1	MR	M26 M47	1 (4.1
100	CO HOUR	10	1	55	113	5 51	
100	egranic red conjust of partition \$5 a				1		
; .	A 4 F YOU LEDGE 4 S x 12 S S v			25	,	51	
100	a fait well aga	۵		111	0	3.75	
1	Adjut artige	•	,	20	G	14	
ž.	IN SERVICE IN MATERIAL POPER	- 6		uc :	0	500	. "
Ü.,	consumption on the partition	25		25	47	15	Υ.

evalute af Characteristics over recommunited oparating free pir temperature range funiess otherwise n wert

i cassemi	ffat C/AD-/ME	1			SASANCTOS	SATAKETTO		
	(31.0.40.141	100	Man Typ	MT1	MR MAI	MAN MAX	J41,	
1 10	herman gar Est	457	44 4 439		44	44		
1 10		434	296 43		11	3 64		
	V . VA . 14 . 2 . 2 . 2 . 4	45 4	0.001	61	01	01		
	No Vietna to exact	454	217	2.76	2.4	0.33		
1 41	Vi + Vice or D	15.4	1/11	1:0	1,300	+19%	-,4	
1 1	4-416-0-5-2	157		,	45	10	g de	
2.11	Crowners and Salar 2014 at Crown against Salar at 2	5 5 V		24	1	21	٠.	
		13 m	1	10	12	10	,	

I have been state or a gard, when the rest logistical and a good the state felt of the engage graph state for the ex-

switching characteristics over recommended operating free air temperature range funless otherwise anted Ci - 50 of ises Note 11

return to	FROM	to		14 - 2510	\$#\$##<130	BHTHMCTOD !	
Address day	IMPLY:	some .	*cc	MR Fre MAI	MH MYC	HR MAX	
	671		13	11 23	×	25	
- 2 3	171	,	157	10 18	21	22)	71
			450	9 15	12	19	
1 1		,	111	8 14	7.		· 1

Practical acceptants to the property of the pr

Note: I capt to our are surage wasterne personner Section 1 of the High Space CHOS cape Date Book 1988



SN54HCB1, SN74HCB1 GUADRUPLE 2-INPUT POSITIVE NAND GATES WITH OPEN-DRAIN OUTPUTS

DISSUECES HE PARTICIAL

HOP VEND

* : 2 5

99999

HCMOS Devices

THE RESULTS THE READ SETTINGS THE SHEWKO! JANONAM Package Options Include Plastic "Small SATURCOL DIOS II PACKAGE Dydre" Packages, Caramic Chip Carriers (TOP VIEWS and Standard Plastic and Caramic 300 ml 8 Departable Texas Instructions Quality and Relability

desortion

The sector content out independent 2 your hAND gates. They parform the Booten functions Y + A-B or Y + A + B in positive logic The open drain corputs require pushup resistors to perform correctly. They may be connected to other open drain outputs to implement active ton weed CH or active tigh word AND functions

The SN54HCG1 is characterized for operation over the full initiary temperature range of -55°C to 175°C The SN74HCUL is characterised for expression from -40°C to 8510

PLACTOR TABLE took gotel MATE OUTBO A .

. н . .

MC-3c migrap compress logic diagram (positive logic)

21/16

NC Dr

kiaic symbol¹



The symbols of accordance with ANSLASSE Std \$1 1984 and 40 hotener \$17.12 Princeton stomes by D. J. and N. persons

Texas INSTRUMENTS rog : serci and Habil - buyah tilah Hab

2 \$

SM54HCTGZ, SM74HCTGZ QUADRUPLE 2-INPUT POSITIVE-NON GATES

a	DIN sometra nee
Inputs are TTL-Voltage Compatible	SHEAHCTRE . J PACKAGE SHEAHCTRE . D DA N PACKAGE
Fackage Options Include Plastic, "Small Duding," Fackages, Caramic Chip Camiers and Standard Plastic, and Caramic 300 mill DIPs	110F VEW 11[[
Departable Taxas Instruments Quality and Reliability	18∏1 - 12∏48 27∏4 - 11∏4A 27∏4 - 12∏27 28∭4 - 12∏8
description	4.G (Data
These devices contain four independent 2 input MSR gates. They bettern the Booken functions $Y = A \cdot B$ or $Y = A \cdot B$ in positive logic.	SASSACTOS - FE FECENCIE (TOP VIEW)
The SNS4HC102 is characterized for operation care the full military temperature range of ~55°C to 125°C. The SNZ4HC102 is characterised for operation from ~40°C to 65°C.	19 19 19 19 19 19 19 19 19 19 19 19 19 1
AUNCTION TARKS	Achi islac
Seption Outside Seption Septio	2A s 4(2)1 A S 4 A A A A A A A A A A A A A A A A A
lagic symbol ¹	man ordere trace datas dropasa praci.
11 15 15 17 18 18 18 18 18 18 18 18 18 18 18 18 18	; <u>_</u> D
11 do 118 37 Mg 37	

PRODUCTION \$4.75 terrorate parties proportion street as of publisher case, it starts project to production per to some of favor information xas 🛂 '

,

NC - No internet connection

Devices HCMOS

CORN MACH 1994- MYSEQ MITCHES 181" SMINHOUS . . . I PROTACE SMINHOUS . . D OR IN PROTACE (TOP YEW)

IA[[Uii]]Vcc

1,546

should maximum ratings over operating free air temperature range?

Surgia voltage, Voc.	-05 V to 7 V
Input damp current, by IVI, < G or V _E > VCCI	. 20 mA
Output a large current light (Vig. < 0 or Vig. > Vig.)	120 mA
Corning as evides correct, Ip IVg + One Vage	+ 25 mA
Continuous current through Vot or GND pins	± 50 mA
Lead temperature 1,6 mm (1/16 at) from case for 60 s. FR or J package	30010
Lead temporature 1,6 mm (1/16 shr from case for 10 s. Dier Nigackage	760°C
(ta	****

It was necessary the field under a promote the manufacture of the contract of only and functional doesnion of the sevina at these was not time conductors belond these independent technologic groups and cyclings, a neighbor displace to execute maximum strat conditions for exercise generalizer affect pavor species.

recommended operating conditions

`		L. P	HUNCTOS	1	_ P	144C103	1867
,		W	ROW M	z i	V#	NOW MAI	1
_	No. 2 die 1978 H	45	1 1	11	"	1 55	1
?	our market mary a tops of the end of a	- 2		_1	2		V
:	re towardstant projektivite	• •		11.	. 0	C 8	1 1
	s to capt	L	γ.	εI.	5	700	1 *
;	V _O Utryot sologe	- 4	¥-	cΙ	.0	You	1 7
3	Cig. Cod ministration in the track for content.		,	22	0	- Ni	4
	Tall Control Steam Services	В		3	40		1 1

electrical characteristics over recommended operating free air temperaturs range (unless otherwise notedl

europenia.	TEST SONCITIONS Vir		14 - 21			SHIMETER	
	F31 4594.1.4.43	VES	U4 T18	UA1	MM HAL	WA MAIL	UV
100	الوازر فيوفي تناييلا ديا	41.2	44 4 459		4.2	11	
	V-1-234 0-1 4-4	1.45 %	2 16 43		31	1144	٠
V %	\$1 + \$41 to \$4, \$7, \$2, pt		C 7:	c.	01		
	N 2 17 12 - 4 **	140	1 0 1)	0.36	94	5 21	•
1	Like segrand	1557	, 131	: 100	# 17(V)	1200	7.5
75	45 + AC H 2 40 + 2	317		1	45	12	٠,٠
400	Charleson (Space) (A. Charleson (A. A. Vog	117	14	2.4	3	,,	
ς.		150	,	10	12	15	11

The sine acrese made a notice of each open the single of the confidence of the congruence growing divinings.

switching characteristics over recommended operating free-air temperature range (unless otherwise notedi. Et . 50 pF (see Note 1)

PARAMETER	re: w	10	175	. 12	- 75	٠	\$954	KTC2	5874	C:27	
	-ARUT	::::::::::::::::::::::::::::::::::::::	1,00	44	TVP	MAX	WH	HAX	LON.	WAJ	244
tee .	4 - 0	i .	455		1.	:3	-):		75	
- i			35.		13	14		77		17	"
			457		-;	15		12		19 1	
			55.			14		.30		-	- 1
		·	1	i			-				-
Sat	7.49 23554	nor histories	art T			test !	2			7	J

NOTE IT IS and content a regenerations are store in Service but the right Seed CMOS cope Date Book 1988.

TEXAS V INSTRUMENTS PERSONAL RESIDENCE THAT THE TOPS PARTY TEL LATE AND

TEXAS 4 INSTRUMENTS

213

Commerce C 1966 Collegement by

Storage température range -65°C to 150°C

NAMB gates. They perform the Boolean havetone Y . A.B at Y . A . B.n costme kor: The open drain outputs require pull-up resistors to perform correctly. They may be connected to other open-drain outputs to implement active. tow wired-CR or active-high wired-AND fireton

· Package Options Include Plastic "Small

DIP.

description

logic symbol?

Batchite

Outline" Packages, Ceramic Chip Carriers,

and Standard Plastic and Caramic 300 mil

Decendante Taxas Instruments Quality and

These devices contain four independent 2 more

The SV54HEG3 is characterized for operation over the full multary temperature range of -55°C to 125°C The SN749C03 is etarecterage for operation from -40°C to es'C

HINCHON TARYS (such onto)

**	J78	OUTEN
•	1	٠.
μ	-	i.
ı	1	

logic diagram (positive logic)



The serio is a poor serie with AND TEE SQUET 1884 and di Palemer (17.12 Princeport them are to fill 1 and 4 packages

OCTAL DITYPE TRANSPARENT LATCHES WITH 3 STATE OUTPUTS

	D1804	R10.4 - 104	
 _	 		

SESSION PARENCE & Inputs are FTL Voltage Compatible SHIMETSTS DW OR B PACKAGE

- 8 8 High Current Latches In a Single Package
- a High-Current 3 State True Dutpute Con Drive Up to 15 LSTTL Lands
- e Full Payabal Access for Loading
- s. Package Options Include Plastic: Small Outline" Packages, Cacamic Chip Carriers and Standard Please and Caramic 300 mai
- . 8 Dependable Texas Instruments Guelts and Retebens

escription

These & tid, articles feature three state pulpurs descriptions likely by driving hably carry for or relatively low musclance loads. They are particularly suitable for implementing buffer regulars = Coords beloes remail bus develop and working recities.

The eight latches of the HCT373 are transpalent O type exches. While the events. Co. is high the Q outputs will follow the data (Q: mouts. When the enable is taken low, the Q. outputs and he latered at the levels that were art in the Dillocate

An output inthis would foot can be used to page the eight outputs in either a normal rigic state thigh or low logic levels, or a high impedance state. In the high impedance state the outputs neither load nor drive the bus thes agrahigantly. The high impedance third state and increased their provide the capable's coordinate the busines < abus or sarured system without need for enterface or pull-up components

The purput cantrol (OC) does not effect the mental operations of the latches. Old data can be relained or new data can be entered while the pulputs are off

The SNS4HCT373 is characterized for operation over the full muciary temperatura range of -55°C to 125°C The SN74HC7373 is thatacterized for poeration from -40°C to

SAMMETERS OF PACKAGE ITOP YEN:

TOP YEAR

22 m fie יוסמ

SUNCTION TABLE WACH LATER.

	MPUTS	DUTPUT	
œ	I I I I I I	•	۰
ī	H	-	н
L	я	٠	ı
ŧ	4	E	90
H			l i



HCMOS Devices

olute maximum ratings over operating free air temperature range? Supply voltage, VCC ... -05 V to 7 V input clamp current, Igg IV; < 0 or V(> Vc/) : 20 m# Output clamp current, log IVO < 0 or VO > VCC+ 1 20 mA Continuous output current, lg (VQ + 0 to VCC) : 35 mA Continuous current through VCC or GND pers 1 70 mA Lead temperature 1.6 mm (1/18 m) from case for 60 s. FK or 3 package 300°C Lead temperature 1.6 mm (1):16 at from case for 10 s. DW or hipachage 260°C 65 °C to 150 °C

Types here on the first order (detects maximum return) may be a personner sample to the device. These are brins using yet and functions expertion of the device or have to purpose your visit as you these industrial and in recommendations in appropriation on orders (European to Medical maximum price conducts or treatness provide any electric devices and the conductor).

ncommended operating conditions

		UNCT373		1001313	Trees
	×	NOW MALE	-	MOR NYS	1
1 Sept college	45	5 35	65	5 55	7
to high least expension of the state of the	7		1		7
A transferrence of the state	- 3	0.6	0	ù i	v
V NOW 1-3/4/4	0	YCC	0	VCC	l v
13 Output estrage	C	100	0	YCC	٧
Part America Iven find Jay, James	-	900	0	500	*
Ty Operating free or removementure	- 15	125	- 40	35	*

pectrical characteristics over recommended operating lives air temperature range (unless otherwise

HALLMETTER.	TEST COMPTENS		14 + 25	140	ENSUR	7373	D(744	CISIS	LONG T
Harmitte	an coorons	1,000	MN TYP	MILE	-	NA.	-	MAX	
	4 4 pt = 45 45pt 25 pt	1117	4 1 1 414		44		**		
776	V You or Ve. You 4 ml	167	1 14 4 30		17		1H		٠.
	1, - 1 - 1 - 1 - 10 pt	155	6.001	Ç I	-	01		01	``
*100	V. + Virtor Va by + 5 + 5	457	017	0.76		04		5 33	,
1	VI - VCC III O	111	101	£ 100		1000	-	1000	4
97	63 - xcc # 0	15.	10.01	101	1	£10		15	*
	V ₄ = kg(= 0 kg = 0	5 5 V				180		100	,,
Egg ¹	Cheirput et 0 % Vier 2 % V Other input et 0 Vier Vigg	154	14	14		,		19	mi
4		45 7 64	ı	10		10		10	

he a the normal in supply current for each room that up you at the specified TTL extends being option than 0 Y or Voc

TEXAS INSTRUMENTS

Texas V Instruments

SASSING SEPACEAGE ITOP YEW



HCMOS Devices

LINCTION TABLE RACH FUF FLOW

		NUTS	_	OUTPUT
	55	CLE	•	0
	i		н	
. !	ı.			
- 3	L		•	G ₀
- 1	*			1

" - Lot Red C - November 2 - commen

timing requirements over recommended operating free air temperature range funies authorisis

	ſ		Γ	1	4 - 2					C11/1		a
	L		*:0	100	777	M41	-	MAX	MA	MAI	ONT.	a
	, ,	Pure Sub-on-Place Chair	454	10			10		75		_	z
			350	- 17			12		-23		_	В
		Salus ima i foto benas erabe ().	111	18					1 11		•	П
	-		135	1 10			- 12				-	3
ı		restore and min a great for	1000	1 .			1 7				- 4	ii.

writibing characteristics over recommended operating first air temperature range funices other T notedi, út - 50 pF (see Note 1)

	race and	TO POUTPUT:		1		SHISON				UNIT
-v-set in		TO FOLL POIN	100	W34 117	MAX	NA.	A11	W#	MyT.	•
		2	45.	75	35	1	13	1	44	
14	. 4		51.0	21	12		41		40	•
		44.0	4 ! .	1	11	1	23		44	
`>∪	i		154	1 3	12	:	41	l	46	•
4	- 2	Ang	457	76	25		57	1	**	_
		- 114	157	1 23	- 12		48	<u>i</u>	10	
133	- 52	4~0	111] ;1)!		-1	Ι-	4	
-35			115	.1	12	í	41		40	
	1	45.5	455	- 6	12		11		11	_
. '			554		15		. 1		14	•
								,	L 4	_

switching characteristics over recommended operating free entemperature range junioss noted), Cr = 150 pF (see Note 1)

						fg + 36	į		16 (04.1841)	FACINI INPUTI	PARAMETER
	MAX	77		HH	W4.1	4 tvs	ĺ	100	1010011011	14,2	
_	61	-	17	1	1:	33	T				
٠,	19	1	*1	í		27	1	116			, rej
	63	Γ.	11		11	34	7	457	470	,	
٠,	53		*1		- 0	15	1	1: v	4.70		'w 1
	t!		17		11	bj	Ī	75,	Anti	17	
٠,	- 14	i	- 4		47	76	1	11/	*40		'en
	- ;; ;		10		41	19	7	77.			
•	41		57		12	1.5	1		a 0		

MODEL I count the of and contagt according to show in Section 1.

8. Dependania Fassa instruments Guality and Revelation viss cription

These if on the Pops facture three grate outputs designed specifically for driving highly capacitive or relatively the impedance loads. They are paneusing success for movementing buffer regions (Goors, believious) but drivers and morting teatest

BD Troe fap Floor in a Single Package

e High Current 3 State True Outputs Can

 Parkage Options Include Plastic "Small Outco Peciages, Caranic Chip Carners

and Standard Plastic and Caramic 100 me

Drive Up to 15 LSTTL Loads

e Full Parallel Access for Loading

The eight hip-floor of the IHC374 are edge riggered Diepe flo floot. On the positive transition of the clock, the Clourputs will be set to the logic levels that ward set up at the D routs

An output control imput (GC) can be used to pace the eight outputs in a their a normal logithat then or how look threat or a tig. imperiance state in the high impedance state the outputs neither load nor drive the bus bries. significantly. The night impedance that state and remained once provide the department to drive the but tree in a bus organized firstern without need for entertains or put up components

· Tre suspect control (\$\overline{10}\overline{1}\$) suspect effects the ereine contaction of the flip floor. Old details be retained or new data can be entered what the outside at in the high impedance state

The SNS4HC374 is characterized for operation over the full mintery temperature range of -55°C to 125°C The Sh74HC374 4 characterized for operation from +40°C to

TEXAS 🛡 INSTRUMENTS mat treet margaret consist Mary man Ches (41)

Texas 🛡 INSTRUMENTS Corner C 1887 Team man

2 416

PIN ASSIGNMENT

PinNo	Symbol	Pin No.	Symbol	Pin No	Symbol
1	GND	23	A6	45	A17
	53	, 24	A5	47	BIA
2	04	25	Al	48	NC
á	05	26	A3	49	NC NC
5	D6	27	A2	50	NC
é	D7	28	Al	51	Vice
,	CEI	29	i ao	50	Vec
b	A10	30	150	53	h.C
ÿ	CF	31	D1	54	110
10	1 A)1	32	D2	55	ni.
10	, A)	33	WP	9.	1 140
- 19	A.F	74	GND	5.	NC.
13	Al3	35	GND	58	i NL
14	Att	25) CDI	59	W.
15	107	37	011	60	160
16	10	38	012	6.1	REG
17	V	39	013	f.2	1 1%
19	V.	40	Ð14	4.3	VitA*
13 13	A16	41	015	64	GB .
20	A15	42	0.52	65	Da
21	A12	43	NC.	65	D16
21	1	44	NC	67	0.002
	ا أسادل	45	NC.	63	GND

P. FT Navaneers

A16 : AWB124, AWB257, AWB513

A17 AWB257, AWB513

A15 AWB513

JEIDA Ver. 4 STATIC RAM

VARIATION

Part Number	Memory Size	Description
AV/B065SD+0	64K Bytes	32K x 16 bils MIX CMOS SRAM CARD
AWB129SD40	128X Bytes	64K + 16 bits MIX CMOS SRAM CARD
AWB257SD+0	256K Bytes	128K • 16 bits MIX CMOS SRAM CARD
AWB513SD+0	512K Bytes	256K > 16 bis MIX CMOS SRAM CARD
AWB101SD+0	1M Byles	512K > 16 bits MIX CMOS SRAM CARD
AV/92015D+0	2M 8 / les	MA - 16 125 MIX CMOS SRAM CARD
		1 lodat davalvama

Note: 1 Adolber medeny type

- 2 2K Byro EEI/ROM (Can be madiwinten)
- in Bares fenera have up inchiery (Can be reast/wintern)
- 4 : No amphate menany (1) apput "FF") (Read only)

OUTLINE OF FUNCTIONS AND FEATURES

- (1) This memory card conforms to JEIDA Ver. 4
- (2) Size of the cord

Width 54.0 mm Length 85.6 mm

Thickness 3.1 mm

- (3) Includes exclusive IC's for the control of I/O and power functions.
- (4) Two digital corputs (BVD), BVD1) for the condition of the batter.
- (5) A write protect switch for protection from accidental overwriting.
- (6) Locking mechanism for battery holder.
- (7) Replaceable battery (Replace only when power is supplied.)

(8) Support 3 type attribute memory-

- With 2K Bytes EEPROM which can be read/written.
 With 16 Bytes battery back-up memory which can be read/writte.
- 8.3) No attribute memory which can be read only (Output "FF")
- (9) Card Type: 68 pin Two-piece Type.

ABSOLUTE MAXIMUM RATING

 Symbol	Description	Į,	Ŧ	ě	E
 ğ	Supply voltage		ė,	7.0	<
 ¥.V	Input signal votage	-	-05	VCC -0 5	<
 Your	Output signal vottage		2	Vcc +0 5	~
 Торя	Operating lemperature		-	g	ನ
TST	Storage temperature	~3	23	8	Ċ
Ě	Humoty	ω	6	8	30
В	Power dissipation			_	×
VBTRV	Battery voltage	•	-05	70	<

Notes: 1 Bader 10 V

2. Without days back up

4. The recommended between a default having CR25(2) of equivalent Nodes (mlaxi

(Ta = 25°C, VINNOLT = 0 V, 1 = 1 MHz) CAPACITANCE

۹,	ī	3		nputoubul paparatange	£
₽,	=	5		put capacitance	Ö
E.	Mar	ŧ	Ę	Description	Symbol
	-		-		-

Note. The above figures are the reference only

RECOMMENDED DC OPERATING CONDITIONS

					-
<	ĭ.	1	ų,	Low level input sollage	ž
<	VCC +0.3	1	35	High level input vottage	¥
<	1	1	25	Battery vottage	VBAT
<	525	50	25	Supply vorage	č
E	ž	\$	æ.	Description	Symbol

DUELLECTRICAL CHARACTERISHUS (VCC = 5 V, Ta = 25°C)

Symbol	Description	No!e	Condition	N ₂ 0	Тур	Мъ	Und
Ł	Low level input	1,3	V24 - 0 V	-10	-	10	Α,,
	Carrent	2	1	-53	-	-48	ιĀ
(+o	High level input	1,2	V.N. = 5 V	-10	-	10	افرا
	current	3	1	10		50	μA
٧.,	High level output Voltage	3, 4, 5	20 nA	Vac e e	-	-	l v
V::	tinw fevel cultrut vortage	3, 4.5	FX + 6 0 mA	-		γι. +0.4	

Sect. 1, 40to 320

Foli down in the G A(Vc) (+ 4.2 V)

Without pall-down (V(7 > 4.2 V)

2 CEJ, CEJ, WE, ÖĔ, REG

Pail up to Vee through 100 of in

Pull down with GiA (Vot < 42 V)
Without pull down (Vot > 42 V)

f Disc D15

Pall down to GND through 1968 of the

a RVDs, BVDs

5. WP

CURRENT CONSUMPTION AND BATTERY VOLTAGE DETECTION (Ta = 25 C, Vec = 5 Y :5%, Vector = 3 Y)

Symbol	Cestriposa	Condition	Ma	Тур	Max	Unit
lster	Standby current	CE - WE - CE - REG Vice - 0 Other - Vic/Viv	2v 08	11	15	mA.
th.	Active current	CE = Vi., I = 1MH lout = 0 mA		35	50	mA.
	1	Osers I : MAX VSVM	-	-	130	PA

CURRENT CONSUMPTION AND BATTERY VOLTAGE DETECTION (Ta = 25°C, VCC = 5 V ±5%, VBRIY = 3 V) (Cont)

Symbol	Description	Con	(Mac	Mn	1.	T.,	Ţ
HATI	Back up current 1 Ta - 25°C	V: 0 V	AWB065 AWB129	-	Тур 10	Max 4.0	Un µA
		NEVL = 3 A	AWB257 AWB513	-	1.5 2.3 4.5	70	μ
		İ	AW8101 AW8701	-	90	14 0 27 0	14 14 14
laat.	i Back op conect 2 I Tair Bito 60 C	V 5V	AW5065	-	-	20	u.
		Vest 3V	AW8129 AW8257	-		40	μ/ μ/
	į	į	AW8513 AW8101	-	-	30 60	μ. μ.
Ves	Hour dune	1	AWB201				μA
Yzer -	Input detect voltage			4 10	4.20	430	٧
DVN	Input detect voltage	\$ 65 V - 5V	7	4.20	4 30	4.40	V
BVD	Hysteresis width	Viri Via		50	100	150	mì
	Battery detect voltage 2	Ves →6V		2.55	2.65	275	v
OBVD2	Hysteresis width			20			
BVDı	Battery detect voltage 1	Viii - > 0 V		2 27	2.37	60 2 47	m/ V
DBVDi	Hysteresis width			20	40	60	m\

OPERATING MODES OF COMMON MEMORY

Mode	REG	Aa	CE1	CE2	ΟE	WE	D0 to D7	D8 to D15
Standby Even data read Odd data read 2 Even data write Odd data write Odd data write Odd data write 2 Word math	VIII VIII VIII VIII VIII VIII VIII	Vi Ve Ve	VH VE VE VE VE VE VE VE VE	Van Van Van Van Van Van Ve Va Va Va	VE VE VM VM VE VM	Van Van Van Va Va Va Va Va Va	HZ OUTPUT OUTPUT HZ INPUT INPUT don't care CUTPUT INPUT	HZ HZ CUTPUT don't care dun't care INPUT OUTPUT INPUT

Nation HL : High repedance

(Peli down to GND storagh 100 k obm)

· Elepokis Vistor Vil

OPERATING MODES OF ATTRIBUTE MEMORY

18029	IREG	A)	At to A11"	CEI	CE2	CE	WE	D0 to D7	D8 to D15
Data read	Va Ve	Art.			Vet	V4	YH.	OUTPUT NON-VALID	HZ HZ
Word data	V4	•	•	VIL	Vs	VA	۷эн	OUTPUT	O'LAY-NCH
read Data write		Vs. Vet		Vi Vi		Ver Vin		INPUT don't care	don't care don't care
Word data	V.			YL.	Va	Var	Va	INPUT	dunt care
wate		1							

Note: Al to All* = 2K Bytes attribute memory. Al to A4* = 16 Bytes attribute memory.

. = Input to Vist or Vit

AC ELECTRICAL CHARACTERISTICS OF POWER CONTROL (Ta = 25°C, VCC = 5 V ±5%)

Synital	Parameter	Condition	Min	Тур	Max	Una
Tp:	Input pulse width		,	-		ms
Tha	Rising time of VBAT output	-	0.5	,	15	ms
Tea	Failing time of VBA1 output	-	-	2.0	-	μS



AC ELECTRICAL CHARACTERISTICS AT READ OF COMMON MEMORY

Symbol	Paranteler	Min	Max	Unat
TC#	Read cycle time	250		135
TA (A)	Address access time	_	250	815
TAJCE	Card enable access time	-	250	ns.
TA (OE)	Output enable access time	~~	125	ns
Tois (CE)	Output disable time from card enable		100	ns
Tois (OE)	Output digable time from output enable		100	ns
TEN (CE)	Output enable time from card enable	5	-	ns
TEN!OE!	Output enable time from output enable	5	i -	ns
Tv (A)	Valid data held time from address availed	0	-	ns

MIXIM

Microprocessor Voltage Monitors with Programmable Voltage Detection

General Description

Mayor's MAUEZYL and MAXEZYZ are DMC6 microsower voltage detectors that warning productossors (uPs) of power favores. Each contains a comparator, a 1.5% bandran reference, and an own-dian Nichamer outsiddiver. Two edents les tills are used in consection with the internal relevance to set the trip visiting to the discret-YOUR A PARTIEST OLD SEE DISCOURT BEAMFORD USE to apply positive feedback for stace free output switching

Dia MAXERI Crowley a 7nA construction office are wherever the variage applied to the threshold princilled tignitie 159 monaire versainine MVE212, a votage greater than 15V at the intestind pinturns the output stage on (no current \$11.1)

The CMOS MAXE211AMAXC17 inelation replacement. As the benday KD 9011X 15212 in above along where the maximum supply to tage is less than 16.5V. Thing other say eral performance advantages including reduced supply current, a more egitty controlled barrup, a refurence, and more available current from the hydresis belout

Applications

of Votable AV 19600 Hoderschafte Derachtin

Overvutable Detector Battery Backup Switch 13

Power Supriv Fault McS10H () Low Battery Detector

- # uF Fower Fall Warning + Improved 2nd Source for ICL8211/1CL8212
- Low Power CMOS Sesion
- . SuA Quiescent Current
- On-Board Hysteresia Output
- 4 #40mV Threshold Accuracy (±3.5%) # 2 GV to 16.5V Supply-Voltage Range
- . Define Dutput Current Limit (MAX8211) # High Output Current Capability (MAX5212)

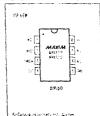
Ordering Information

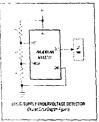
PART	TEMP, RANGE	PHI PACKAGE
MATSZ11CFA	976 to +70°C	e Pramilipa
MUSTICS4	UT 10 -12"E	450
MATERIAL PROPERTY.	2°€1+d(2°3	8,044
MAJES HOTE	್೦ ಜ ಕಿ?ರ್	#10 %
MALE, 19PA	C% to 185°C	6 Park Lit
MARKS HESA	46°C to +85°C	02.6
MAKE! EJA	O∵n •bCC	ecfal.r
WARE INFTY	471 to -85°C	810 99
uste, todays	55-C to +125°C	ECERNS:
MARK THEFT	2250 p +1250	810 91

Ordering information continued on fast page Cara "K by to 4.39 specifications

Pin Configuration

Typical Operating Circuit





Call toll free 1-800-998-8800 for free samples or literature.

oprocessor Voltage Monitors Programmable Voltage Detection

PROGRAMMENT AND STREET

TIE MINGRITHON	117111111111111111111111111111111111111		
e	455 5 (67	CERSIP Idensis 8 00m w/C stone + 10°C)	540m-W
1	でもわるも様と	10-99 (der size 6.5/min/*C stone + *C*C)	533mW
-25, 17 %	and regarding as a single	Coloruping Temperatura Pariges	
077719	13+15 +++01G	MAYET C.	3.01 • 01 3.0
Ar, immost	e inch	MAYSTLE	ATC to 185°C
wer (represent) and	+770	UAX321_M	-55°C to + 125°C
to ye 9 Dimenti o	Section (Administration)	Storage Tamperatura Range	65°C to +150°C
Spring to a con-	J. 12:00	Last Temperature (krezerry 10sec)	+300°C

nd type sprong are 18 curs, in Association of the case perment garage to frederic fless are president garage and fundament - access that is a contract to a contract of the contract of the position property of the professional property and a position of the position tum gropp basers to extend the part of may after desire it factors.

IICAL CHARACTERISTICS

	e Significant	se presti								
METER	SYMSOL		CONDITIONS		TYP	MAI		TYP		UNITS
	1	391118	14.050	ţ	-5	15	_	5	15	14
es.	, ,	345 cm 574	Tax Tox to Tage	1		72			70	1 14
	powers and	4.055	10 . 16 54 KLT . 6-L	1.00		1 19	1	_	1 19	1
	ì	14.1.3	ZV. (c) - 1000A	1		1 19				
N163 496	1.00		11 - 1657 () 3TA	150		125			1.25	١'
	i	terior no	274 kg 500pt	1125		125	100		120	
216				1			-			
emocute.	1	1.1 x 47A		l	-21			101		51
1.000	!	10011100		ĺ						
Control	Life	14 51		2.5		18.5		_	16.5	,
a p. F. vige	l'ar	4 * W. W.		177		65	77		16.5	Ľ.
rates griftings	Y-,45			15		16.5	: 5		16.5	,
et getti en	10.535	Seesylves			536			200		corr
Secured Secure	árte	/* * * 2 * /* 5 * .			IJ			6.7	-	74
	1 1	Seattles of a			0.01	10		901	10	4
4-2" × 1/2	77	is we was				\mathcal{E}			70	~)
		-1	Med # 1659 Year 109			İ			101	
	į	Trailing & Turn	Vo. 1 . 165v eta - 12v			70				- 1
	1		Visit + St. Visit 1 Dr		_					i
			VOL1 + 54 VIN + 13V			1				. į
ajet vert	1.01		V(3)* + 16 5V V(4 + 6 97						30	*
	1	ta e francis face	Voice 16 50 View LBY	• • • •		31				- 1
	. 1		Var. + 5V Vm + 097			-1			10	i
			Name of Vice LIV			10 1				i
1	الدسسير د								4	

Microprocessor Voltage Monitors with Programmable Voltage Detection

ELECTRICAL CHARACTERISTICS (continued)

(Value 5V, Tyle + 25°C (meta-interests mind.)

PARAMETER	SIMBOL	CONDITIONS			TYP QYT	MAX		TYP		UNT
COURSE SHURSON VOICES	Vi	out with the	+136		011	0 4				1
CODO SALVANA TURAÇO	1 1	(3),7 = 374, Viv	* 1 3V	-			0.17		84	• •
Marrier Avancie		C temp range.	Profession (OV) (6.08 f)		15					
Dyou Cureni	1 '* .	Your + 5V	V(H = 1 3/ (Note 2)	7		-	12	35	,	170
Hysteristis Laukuspe Sument		1. = 1.00, 20 Fggs V= = 16 5V VI)= V=(*5) = -16 5V =				01		,,,,,,	61	
	\$ HeZ	Ta = Tasy to Tasy V= = 16 5V, VTH V=751 = -16 5V a				3				7
rysteredas Saturation rotkija		Logs = 0.57A V		1	01	02		61	02	,
Fairmur, Aventire rysinens Cureri	V-145 [MA3]	Vin a 134 Yers	- CV	2	н		2	10		7,1

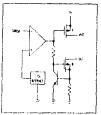
Hote 1. The maximum outbut numer: of the WARE211 is limited by design in 35th under any operating condition. The output votage tray be automost at any knowle up to 416.5V as long as the maurium power bisspation of the device is not extraorded. hore 2. The maintain out tax current of the MAISS17 is not defined, and systems upon the MAISS17 must therefore in sure that the butted transitions not exceed \$50.4 and \$40.00 maximum power dissipation of the device is not exceeded

Detailed Description

As shown in the block diagrams of Figures 1 and 2, the MAXE211 and MAXE212 each contain a 1 15V reference, a comparator, an open drain Nichannel cutout than sinton, and an open-grain Pichannel hysteresis outgut. The MAXIST output Nichardel turns on when the vallage applied to the THPESH on is less than the minimal reference (1.15v). The sex purport is braced to ImA (typical) allowing direct drive of an LED without a single resistor. The MAY8212 outful turns on when the with us sopred to THRESH is prestor than the internal Weterkin his not current intries, and will hipscap, size

Compatibility with ICL8211/ICL8212 the CN/OS MAX8211M/X8217 are any in replacements.

Its the bipolar XCLB211 NJ 6712 in most abuse alone The use of CMOS technology has several advantages. the quiescent supply nations is much less than in the tipular parts. Higher value resistors can also be used.



Four 1 MAIQUI Brox Dagger

256 A R bit CMOS EEPROMS with I'C bus interface

PC 8582 Family

Un property the tental

nang promot makan 🛼 and spector Company Spects

Tube 1 Recurrence: R_{es} ard G_{en} continues of CJ \$582APCARSES

۸.	C**	Tps (978.)
19-3	(147)	(res)
4	13	ж
4	2.2	21
22	111	12
72	2.2	13



Fig. 11 FTC crical corner bors in PCASAZAPIPCASAZAPI street using the steamer conductor



Chicamara and an little? extint isenia

The state of the second st

STARTA	MANAGER	SEA.	EU.	UMIT
	legarcy	100	20	WG
	tack pered (Drift	10		p
	distriction of	14		pi
	ap tre		300	*
	WP.	1	100	*
1	I (see bre	5	Lee	p)
State of States		·		

COLUMN TO SERVICE DE LA COMP your very prosent stations by MINTER PROPERTY. ranninged 2 m. state BARREN

Clock calendar with 256 x 8-bit static RAM

FEATURES.

- PC bus interface operating
- Earth votage 25V to 5V
- Circle regulating supply votage 00 170 °C) 10V to 60 V
- Data retartion voltage
- 10 V to 6 V 7 Coursing ourself (= 0 Hz); max 50 A
- · Clock function with load year
- rateman
- · Universal time with earth and overfice indication
- 24 or 12 hour format. 12 75E sets or 50 Hz Bris base
- Sera noticepublica (PC):
- Autorate and address ncementing
- · Programmebalasem, timer and rum ct tincton
- 54 rt A32 HS
- READ AT at AL MILE NO A

GENERAL DESCRIPTION

The PCF8550 is a low power 2018 OF PARK CHOS RAM organized as 256 words by 8 bra. Addresses and data are transferred sarafy via a two-line bidrectoral but (MC). The build-in word each easregister is incremented automatically effer each written or mad data byte One accords on AG is used for programming the hardware address glowing the connection of two

devices to the but extract scattering hardware. The bulk in 32,758 lets. cocketor coroult and the first 8 bytes of the FAMI are used for the clock/ballender and counter functions. The rest 2 bytes may be programmed as alarm registers or USEC 23 VOS RAM SORCE.



QUICK REFERENCE DATA

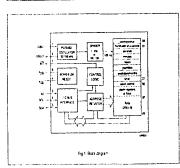
SYMBOL	PARAMETER	CONDITION	Nak.	MAX	UNIT
Y _m	supply voltage operating range	PC-but active	25	**	٧
V.a	supply values operating range	PC-bus inactive	10	60	٧
·2	supply current operating mode	-100 kHz		200	×A.
.0	s 45% current dock mode	l_ • CHz. V _{EE} • 5 V		\$0	۶۸
		V _{EE} = 1 V	-	10	uA
-	Coarsing and ent is now store range		-40	-45	٤
١.	mage mage		-65	- 150	٣

DRIDERING HE ORNATION

EXTENDED		PAC	KAGE	
TYPE NUMBER	PINS	PIN POSITION	WATERIAL	CODE
PCF±%3P	1	DRL	prestic	50197
PCF8580T	٠	mr-park	parte	506C: 50T176C

-

Clock calendar with 256 x 8-bit static RAM



1	
1	will pro
	970 T KINN THE
1	MED KINGT DE
1	% E ==
1	
İ	
ļ	Egit Pering aspire

SYMBOL	PUN	DESCRIPTION
0501	1	coulate right 50 Hz or every guite input
0500	2	archina orbit
AJ .	i	accus con
V _a	4	ne jahre skoph
SOA	5	serial data line
sa.	1	matrice and
स	,	gerdar range adulate LCM)
٧.	8	restress.com

PURCHASE OF PHILIPS AC COMPENENTS



Aurorasia of Phases AC compositions conveys a formula undarged Précil PC patient touse. the conversion in the PC electron are world the system converse to the PC specification. tell will by Photos. This specification can be ordered using the code 9299-358 (001).

FUNCTIONAL DESCRIPTION

the PCF8551 contains a 755 for BM RIV + D and M with externed added 160497 Af course 12 168 biss mediates carried A beguero, divider, a sensi hiro ana a bre speners and D'I was revoted power on reset aroust

The first 8 bytes of the PAUL (memory addresses 00 to 07) and occurred as additionable \$51 perated registers. The first register (memory address 20) is used as a contribute moster. The memory ecoresus O1 to O7 are used as counters for the clock function. The marron appeares 36 to 05 are her

PAN locations or may be programmed as alarming stern Counter function modes

HER BUTTERSTALD HOSTER & programmed a 32 755 kHz cock mode a 50 Hz dook mode or an event country mode can be selected in the stock modes the hungraph of a second saconds me /es hours. DIS FORD for HE carries and weekday are stoned to a 9000 kmut. The forer recipies stores up. to 15 days. The event course mode s used in court puties approach the oscillator input (OSCO) left ptent. Pereversionum stores un to 6 signs of data

When one of the country is read imencry lexistors of to 07), the contents of at course is are stroked

IND CAPTURE INITIALS AT BIR Degrating Control status register of a read cycle. Therefore faulty reading of the more during a carry condition is convenied When I govern senter of an

courses are not affected

Alarm function made a By many to sum put a pl of to

CONTRACTOR OF THE REAL PROPERTY. mettingam jattess Sie NT4W By setting the siarm core his expans

a dated alarm, a dady marm, a estrictly sam or a line; saming, be proyument in the plots modes the time region (address 07) may be programmed to count hundraging of a second seconds, nor uses. hours or days (sees are counsed when the elam is not programmed.

Water statement your the starm tag of the control status (BOSTE St. of A book black even) will set the starm lag and an prefer another of the later set sel to \$100 kg. The countries FWYUN output a period on (active LDM) when the assem or ther fan a set tenstrant The face is discussed. remain set until directly reset by a erfs operators When a small function or frout any

function is programmed the remaning alam registers (actives see (9 to 06) may be used ga free RAU grace

The control status register a defined as the memory location (I) with last are prime bre proben of energy TO TO BUT A STATE AND ophora are controlled by the contect of the control visite reporter (see Fig. 3)

Counter moisters

in the circu modes 24 h or 12 h formal car' be selected by setting he next sonicant bt of the hours county reason file formal of the hours counter a shown in Fig.5.

The year and same are packed may memory location 05 (see Fig 8). The warnishes and more are packed nic hemory ocation (6 (see Fig. 7) When readons these memory CORD'S IN HIS IND MIRISH IN massed by what the major face of the controvality repeter a set. Proallows the case or read the natural month count directly

The even course mode events are upred in BCD formati DS is the not spy cart and 00 the least sgrekan dot The dyddir e

in the different modes the course nosens are programmed and arranged as shown in Fig. 1. Course: cycles are liquid in Table 1

Feetures

Better than Bipolari

115kV-Homen Body Model

+BAY-IECS01-2. Contact Discharge ±15kY-ÆC801-2, Air-Gap Discharge

4 Latchup Free (unlike blpo:ar equivalents;

4 Ortrors, 5 Receivers (MAX211E/213E/241E)

TEMP RANGE

PC 8 -770

O'C b - F/C

CC b . Pro

CC 2 . 77

Ordering Information

PHPACKAGE

CHAR DO

there so

16 Ace

5-5

15 Pape Ca

16 Name 50

2 Orivars, 2 Receivers (MAX202E/232E)

Guaranteed 120thps Data Rate—

Guaranteed SVA:s Min Serv Rate

Operate from Single +5Y Power Supply

Lapl. ht " Corcetbie

PART

MAX2025 . PE

WUXXXX

MUZZECHE

MIZZECO

MATERIA

MALACATESE

F SO Protection:

General Description

THE MANAGEMAN PROFILE MANY PERSONS PROPERTY. the diversifications are descried by PC 232 and V 26 communications in hard environments. Each variantles output and receiver most is projected against \$159.9 erectrostatic discharge (ESD) atoche without laterup The MAIZTEMANZTEMANZETE comprise four are drivers and bill receivers. They also feature a shutdown mode and a recener enable rout. The MAX2025, and WAX237E have led drivers and two receivers. The drivers and receivers for all five devices merc a. f. A." A. 7025 and CCITT V 28 specifications at oara rates 10 V 120 bos when loaded in audiodence with the E.A.T.A. THE SPORTERED

The MARZINEMANZINEMANZINE are allegated in a 26 gin wide 50 package as we as a 25 c. 10. F package that legures 65% aus board spale. "Te MAIRCORE and MAIRCORE come in 16 pin carr will wide SO DP and CEROP packages as well as a 7. pm ceramo LCC package. The MAXZME and MAXZME power with four full capacities, while the MAY POFFE MAJZTEMAJZTY COP BY WET TOUR G TO LOCATE OF further educated cost and board space.

Applications

Notebook Suprosebooking Parricip Curriques Battery Powered Egypthera

Harris Herd Edisoners

Then are apported at \$4 = +27°C

C'Chiet'C CC DIEC ACCE -BY Control Education communical allered at sixts should

Selection Table



^{* (}acure all regional calends of freeing Sphere in



MAXIM ______ Name to be a supposed freedom of Call toll free 1-800-998-8800 for free samples or literature.

±15kV ESD-Protected, +5V RS-232 Transceivers

ARSOLUTE MAYIDING RATINGS

VDJOEG IF HIVKING	TOTAL STATE		
12	J7re-₩	25-Per LCC (darger 9 (Service) accord a	me me
	Sect. Companies	28 Pin Histo SO (sprate 12 50min/C ats	wa +70°C 1000m
¥	167 to +0 3V	73 Pin SSOF (Serve 9 SPINIFC MOVE)	ACCI 182+
Projection of the second		Gowlling Temperature Parties	
1.5	6 history (0 h)	MAYZ EC.	0.010 + 77
a's	120/	MINS EE	40°C to +85°
Cultural Yuria per		ULIZZZU	MC to 175
1,001	1. 0 W to (** • 6 34)	Storage Temperature Purps	45 TE 1155
R.OU.	0.70 m (egg + 0.74)	test forceracy prosent (sect	-302
Short Capat Logary 111.11	Corynous	•	

18 Fin Plattic UP (swisser) (13 nin *C above + 10*C) \$42me 10 Pm Nambe 50 (dwisser 6 Yumik *C above + 10*C) | \$88mit SPO WON STONE HE TO AND WORK HOST EPALENCH TO AN TOUR ATTENDED

Leaven of the time of the relativity continue to profit the indicated in the continue section of the specification of the continue of the cont

ELECTRICAL CHARACTERISTICS

MAX202E/MAX211E/MAX21

Experience

THE RESPONSIBILITY OF COMMENSARING PROPERTY OF COMMENSARING PROPERTY AND ANY AND ANY OF THE PROPERTY OF THE PR Present Commente factors from all a management of the min 25°C 1

PARAMETER DE CHARACTERISTICS	STABOL		ADTY: HE	NW	TYP	IX	(A)
X+F-CITIPLE?	. c.			45		35	1.4
		:	WUXXX	7		15	!
		The east face at 2500	PARZITEMAND: X		14	Z]
152.5. SHI FEE	1.1	A 680 (1+152)	W-J237E		- 5	13	17
		:	MATER: E		,	15	1
	*	1	WUZITEMUXZATE		1	19	1
Orderson Supply Comm		Tanadic Forst	WICH	1-	13	50	14
rock.	-						J
red Public Care:		T A - CV HAUGHTEN	ULT MANUFACES	1	15	\$30	14
Tel Charles		7 No LY B VCC MAN	CHEMINATE)	-		110	10
nud Typered Co	*:	THEN SHAMINATION				01	١.
		1.0		13	_		Τ.
agy its pagging		EN STRIUMENTEN	ARP (;	24			١,
Бара касара ток	178	4 (UT. 101 + 13-4 102 + 15-4 UU2118		T		04	,
Lister Contraction		G D T lace 10ml		14.	ere fi	1	1.

UNIQUENACTIVE HAZZA FILLOWI GRAPHIC

±15kV ESD-Protected, +5V RS-232 Transceivers

ELECTRICAL CHARACTERISTICS

years atherwise roted Typical views are at Tall (2010)		
PARAMETER STUROL	CONCINIONS	MIN TYP MAJ UMITS
DATILIZATE RECEIVER AGUTS		

THE RESPONDED FOR A STATE OF THE RESPONDENCE OF BRIDGING CORRESPONDENCE OF THE PROPERTY OF THE

	EYUSOL	COM	SMG/6	1	TYP	MAI	UNIT
DATA THE RECENT	ACUTS						
Vous Votage Raige	T	1		r		• 1	TV
Input Threathons . re-	_	40.25	4 para nome operator	0.0	12		·
POS PRECOD . Nº	1	4.120 17.15	WU71'E nahatown	06	15		١,
	1		Alpert nome spector		11	24	1
non pame and	į	Ta + 12°C VCC - SV	Sen of En off		15	24	1
Ppul Pyreess		YSS + 54 no hysamus to MAX211EMAX213EAGAS		02	35	10	٧
trpul Resitures		74 * 125°C V (2 *5)		,	•		10
BATA-2224 TRANSME	TER OUTP	UT3					
Output votage Serig		All their routs taked et	MO is ground (Note 1)	156	19		7
Output Reservance	T	YOU AVERS A CV 13.1	- 17/	300			Ω
Output Short Cascul Current	-				110	16;	~
TORNO CHARACTERS	nes						
learner Data Pass		A + 340 to This 5, + 5's e-earling	fic 1000pf are immore	:20			4004
	7		Mited one their.		01		
Receive Propagation Defen	Des	CL = 150pF	SPORT OF THE PSE		•	4	-
Receiver Output Enable Time		BUX211EBL(121E-BUX2 Figure 2			6C		1
Pacerie Output Listache Time		Fort	eli (rome speleor		200		M
Transmitter Processors Defey	SU!	4 - DO C - 2000 #	Instantian based		1		д
Transacon Reijor Gane Rass		Ta = +25°C V(z) = 5° °Q Ci = 50pF to 2500pf magazined from 3° to +3°		1	ŧ	ø	174

MIXAM

National Semiconductor Corporation

LM124/LM224/LM324, LM124A/LM224A/LM324A. LM2902 Low Power Quad Operational Amplifiers

General Description

The LM124 series consists of four mosperchest, high gain. manaly hequinity properated spectoral emphasi Many was commend preciously to questio from a serge power supply over a wide range of violages. Operation from and power supplies a state provides and the policy power autoby current drain is independent of the magnitude of the STATE MECH YORKU

Acokurom sines rouce tareduce ampines. DC gar not form states are an everywheat to bre state. (At his more washy imprementation surple pursue supply systions. For mample, the LBH24 series can be directly count. all of oline standard + 5 Vox power succes workage which

beauge of space ruse he has protest argon a beau a arotte at preper horse sorrose extens I 15 Vac power supplies

Unique Characteristics

B in the lines made the input communication instage args reads ground and the output votage can asso sengle ground even trough operate how any a un-THE STORY SECON WELLOW

a. The unity start others frequency is familiary turns contents ed

 Ple not become a six larger to a commend

Advantages

a Element meet for our supplies 8 Four enteresty company and op amon in a saign 262300

It Move drains swarp new 0/0 and Vous a 10 GAD

a Compatitus with all forms of age. # Power dram suitable for Lettery operator

E manufickezano consensate Burner OC remove one

El fride benderoff; junity gard 1 Mete Pemperature companies ad

E FICH DOWN SUDDIVISION IS 3 Voc to 32 Voc Sector Sector

1 15 Voc to 116 Voc a very the supply current than (600 p.A) -essentially in dependent of supply voltage (1 milities are as

15 Yat1 # 10% mput bearing current is also Demonstration companies a low your chart extent

2 mr.x And offers out and : Na a input committe mode surage regular ground e Drewsel and whose large who k the power supof the stage

Lacy output extrapo group 0 Vocable 15 Voc

Schematic Diagram (: = h Angele)

Connection Diagram



Too View

Onler Number LN 1242 LN 12442 1 M2547 CHESTORY CHESTORY CHESTORY CHESTORY CHISTOSIA CHISTON CHISTOLINI del MISSONI See MS Factage Humber JILA, MISSA or HILA

7-329

LM124/LM224/LM324/LM124A/LM224A/LM324A/LM2902

LM124/LM224/LM324 LM124A/LM224A/LM324A 32 Vpn of £18 Vpc Bupty Voltage V*
Differential Indust Voltage
Prower Dissipation (Note 1)
Industry Voltage
Bread Custime Procusing
Bread Custime Procusing
V* × 18 Vigo and 1x = 28 C
Head Custime Voltage
Custime Voltage
Vy V × 18 Vigo and 1x = 28 C
Head Custime Voltage
Vy V × 18 Vigo and 1x = 28 C
Head Custime Voltage
Vigo and 1x = 28 C
Head Custime Voltage
Vigo and Vigo and Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A
Head Vigo A LMIPOI 28 YOU OF 113 YES 32 Yes -03 Yes to +32 Yes 26 ADC 1130 mW 1260 mW 1130 mw 1260 mw 600 mw

List SE/LASS/A/LASSA
List SE/LASSA/LASSA
LASSA/LASSA LM2002 85°C to + 150°C 260°C 260°C

Contract 50 ma 50 mA -40°C to + 65°C 215°C

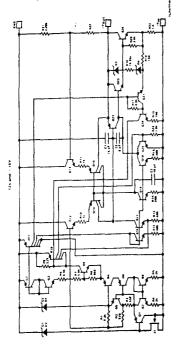
0°C to + 70°C - 25°C to + 65°C - 55°C to + 125°C

ă

Parameter	Conditions	ì	LM 1	144	١	LMZ	244	1	LMI	244) u	4124/	LM224	1	LM	24	1	LMZ	eaz .	lune
	1	Min	Typ	Max	Min	Typ	Mas	um	Typ	Mes	Man	Typ	Max	Men	Typ	Max	Man	TYP.	***	7
Input Offset Vollage	(Péota 5)	I	* 1	1.2			13	_	17	1.3	1	72	2.5	I	1.2	17		**	17	mvp
reput Blee Current Note 8)	lpag + 3 cm lpag − 3, V Case == 0 V		243	* 0		40	80		43	100		•1	150	Į	45	250	Г	45	230	~
Opus Officer Current	heart - les y von - ov		7 2	**0		7.2	115	T	15	1.35		,,	1 20		7.5	1 50		1.5	1 50	744
reput Common-Mode voltage Range (Note 7)	V = 30 Vpc. (LM2902, V = 28 Vpc)	٥		v* - 15	e		v* - 15			4 * - T 5	0		. 15	٥		v* 15	٥		· - 1 &	Yes
Supply Current	R ₁ = m v * = 30V; (LM2902 v * = 20V)		13	а ,			,		15	,		1.5	۵ .		+ 5	з,		: 5	3	Ι.
	R _C = Cn All Op Amps Over Full Temperature Range		0.7	12	_	٥,	1.2		۰,	1.2	:	0.7	1 2	į	0 7			07	12	mAcx
Large Signal Voltage Gain	V" = 15 V(K) PL = 2 KH NO = 1 V(K) 10 11 V(C)	540	100		50	100		23	100		~0	100		25	tee		25	100		V/m
Common Mode Rejection Ratio	DC: Vos = 0V to V * 15 Voc	100	*>		ro.	**		65	85		10	85		65	05		540	79		-
Power Supply Rejection Ratio	(LM2602, V * - 5 V _{DC} to 30 V _{DC}	83	100		05	100		55	100		05	100		63	100		90	100		•

			LMIS		1	M110	- :		M334			124/LN			1.8433					Lift
Parameter	Conditions	Min	Typ	Mer	M)m	Typ	Max	Mar	TVD		Min	Typ	Max.	MIN.	Typ	Maj	Mirr	Typ.	Mar	
Arnuation to Amphine Congress (Note 8)	CONTRACTOR SECURITY		120			1241			122		: 	120			120		ļ 	120		-
Output Current Pion	V = 12 VOC VO = 2 10	120	•0		200	440			41		, ac.	4.) 		20	40		· ~			-
مندة	V ₄₄ = 1 V ₂₀ , V ₂₄ = 5 V ₂₀ ; V = 15 V ₁₀ , V ₂ = 2 V ₂₀ ;	10	ac		10	20		.0	F		10	20		10	.m		10			_
İ	Ver = 1 Voc. Ver = 0 Voc.	12	543		12	×		12	BQ		12			12			12		190	
Short Growt to Grow	vd (Note 2) v = 15 V ₁ V ₁ 1 = 2575		4.1	00	Ĺ		R()	L	-43	- ec	٠	40		,		-00	<u>!</u>	40		~
PROUI OFFICE VORIEGE	(herte 3)			7.4			14	1		• •				1			<u>:</u>		1 10	<u></u>
Input Offeet Voltage Drift	n, - on		y 7	1 20		4.7	1 20		+ 2	2 3-1		17		ļ	٠,		1_	17		
Input Offeet Current	104 t 1 - 104 t V(24 * 04			1 10			1 30	1					1 100	i		1 154	·	145	, 700	~
Input Offset Current Offs	As - On		1 10	: 200		110	1 200	L	, 10	120		r 15		<u>.</u>	1 10		<u>:</u>	1 10		DAC
Mout Bas Current	Name of the last o		40	100	1	4G	.00		•0	_ ZXC	1	443	330	ì				- ==	200	 ↓~
Input Common-Mod Voltage Plange (Not		10		V* - 3			v * 1	٥			7 5			é e			pr 10		v :	1-
Large Signal Voltage Gein	1/0 Sweet = 1 -pc to 11 spc:	25			22			10			. 27			:			•			1
		70			120			20			20			- 24			.12			4.
Curput Vortage No	19. a 10 att	1 27	28		127			127	20			~		100	278		23	24		Ι,

Schematic Diagrams rowwell



National Semiconductor Corporation

LMC7660/7669 Switched Capacitor Voltage Converter

General Description

The Lattises and LNC1665 are CNOS vallage convenies Closes of converted a positive votage in the range of +1 5V to +10x to the consequenting regions variage of

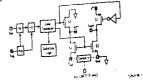
to the popular 1660, whose the UNCTIME incorporates a angle arm has to direct output land concerns Both conwant jerne constant was 14 percenture and spirit any effect need for an external door, the question as in the hor power showing The Life 27600 uses its bull at cachelor is evelor is govern WUS purchas and charge has marpenante economic ta-

pacters. The LMCIMS leasures only one additional enter

Features & Operation over IAS sample stars and voluge range extract an external docks

a Low supply current, 200 p.A may (1560) 15V to -10V. The LMC1660 is printer on replacement. If Error Ray to order output leafly (1659) e was operand range I SV to 10V a 91% Yorker Conventor Efficiency B 81% Power Conversion Efficiency # Earl to use only 2 external components a Enstand temperature range

NE THANKS IN MICH SAME IN PA Block Diagram



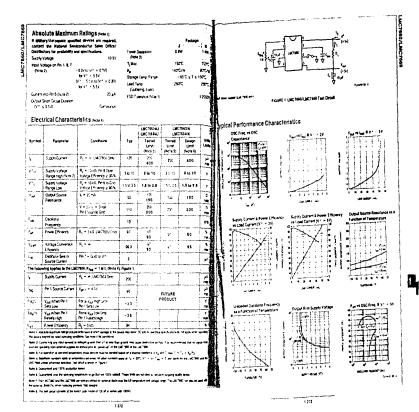
Pin Configuration



Ordering Information

UNCTROOMS - MIC & T. C + 125°C LUCISSOUL SOIC S TA C + 125°C LIACTOSON - MTC & TA S - 85°C LINCTOCORN - NOTC & TA S + BSTC

1-270



Application Hints (Compas

output becomes unregulated for any reason fine transacts, ... remain in place (Figure 5). This will not affect the logic galashort croud, thermal shundrens, the mout votage, sec.) the pri sections to the sciwa are state, and a capable of aremy several materiors. This culput agree can be used to me are any reset or start-up procedure that may be required of TO LITAR

The Chrick's percentage be driven directly from logic uncuts the only recoveries a that the Ma put up reserve

ance the rotage on the prins limited by the rilemal champ in the LAZPID to S7. The error flag is sacrificed in this arrangement arise the maximum and capability of the pin in To below the state (approximately 5 mil) is usually not suit. frame to pull down the active high trigo gains Of course the teg can be retained at the storing paid as boar collector

FIGURE 5. Coursing ON/OFF Terroral with a Typical CMO1 or TTL Logic Gate

FIGURE & Reset Pues on Former Co. (with approximatory \$00 me dates)



LM2940 1A Low Dropout Regulator

General Description The LIMITED INTERNATIONAL PROPERTY SECTION THE BLASS BY A COUNTY CHARGE SPECIAL OF SECTION AND A SECTION OF THE source 1A of output current ent is dropped refuge of typ ... In Output current in access of 1A safty C SV and a major series the over the entire temperature — at Output treated before assenting range Futtermals allows and control reduction crout has a Plevens before protection been included which reduces the ground current when the priores between the root votage and the outsit votage exceeds appropriately 17. The questions current with IA of nutral current and to read output deferrance of SV is there tors only 30 mA Impris questions currents only economies. PARENTER PROTECTION (IF You's TI)

Designed are. For various approachers, the EMISSAS and at registed tactory are protected from reverse cartery inpatence of Servicers Dangers terment, such as quiried to gad during (604) eries the usual extense can monumerarily exceed the specified maximum operating votage, the requi and with experience any what down to protect both the sherred court and the load the cultist carrol be farmed by to person was made or over the an engage to feeters. with as shift into any themse registed projection are a scowned

PRELIMINARY

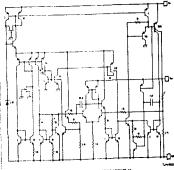
Features

- B YATE BOT GOLD GUTSET BYE a livror mage memor protection

8 100% success burner in Stermel bird Output Voltages

1829/01/50 , M25451 & O

Foujvalent Schematic Diagram



Order Number LECTAST-59, LECTACT 4.0, LECTACT-10

See HS Package Number 1038

Absolute M	laximum Ratings									-	1	Hosi Performance Characteristics	7967
H MENary/Auros portect the Ne	pace specified devices are a somel Geralconstactor Bales replacifity and specifications.	Office	d.	N.	·~ 1	ncent l	eron e				50	Cropox Yorkige (a Temperature)	n
hour votage							t Parqu		- 63	C to + 1	100	. More 1777 17 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	9 1
Server Value			W			erature E. 10 and					27	E MILLIO DA DE LE MARCO DE LA FRANCISCO DE LA FRANCISCO DE LA FRANCISCO DE LA FRANCISCO DE LA FRANCISCO DE LA F	11 1
Openiora vol			84						-		arc		11
Title Program	ogatem (fiste I) - Prends	ylora	•	130		and t	ug .				3	و المنظمة المن	-1 1
Electrical	Characteristics	, 15,	٠.6.	٠, ۲	- 17	is t _i -	er.	+H ×	west 2	pr.Pej			1) }
Out	out Vottage (V _c)		54		L	17		1	104			المنتقسم المنتقسم	
!		- 5	H:M	Design		Tests	. Owny	·!	inte	Design	11	* Managaga Paparanana	•
Parameter	Const.vii	112	Lina	Link	710	Liest	Linx	! Typ	Limit	lime	j Un	THE R. P. LEWIS CO., LANSING P.	
:				Hote !			(Note		Kste 7			Park stage, car	
		1.35	V = V,	HV	1	4Y 5 Y.	. 261	11	37 : Va	: 28Y	-		
American	Smas L s ra	577	485	675	10 %	1 16	110	hen	0 970	950	たー	Quiescent Eurrani Quiescent Current Quiescent Current	
	* .		5 15	1 525		1 22	840		1330	10 50	Marin Marin	ve Temperature	. 1
ne Regulation	1 . 7 . 7 . M.	·		+ 25	+-	1	+	+		+	+ 4		
	V. + 24 5 Vm + 25 4. L = 9 ma	25	50	1	x	×	1	20	1 :20	į	714	1 1111121 日本日本 日田(統	- }
yes Flegulation	50 m≱s i, s tA	15	50	80	55	80	'y	**	- 30	1 165			1
	190 ma7C and 53 m 4.74 1, = 120 Mg	×			149	I		65			-		
Design 1	Vo + 26 C ep + 25V, q + 5 m	(8)	15	. 70	1 10	15	77	1 1	15	n	-		التبا
	Vm - Y, - SV, U - IA	70.	45		13		80	×	0 15	1 60	F.4.	مسين المراجع المراجع المستحصيليان	-
Annual Street Street Street	Strip - 100 kHz	+-			Ť	+	+-	+-	-	+	+3	MANUAL TO MANUAL TO THE PARTY OF THE PARTY O	•
	1 - 5 m.k	150	ļ	Ì	134	9	1	K	(a)	1	Print.		
		+-			+	÷				· • · · · ·	· إ-	Track and East Screen Page 18 Reposite	
) ₄ = 120 Pt. 1 V/ms it = 130 mt	111	tc	1 34		a : 54	1 4		g 51	1 6	19,	Line Francier Response Load Transent Response Report	173
	4 - 140 FA	+-		- 					-	-			144
Catalog Carr		2	_	1-	P		1		×	1	100		H
Count coups	e + 18	Jo.	01	1.1	0 10	51 0	ì.	1 15	1 20	1 10	<u> }u</u>	- # \$P17:18:1-1	177
	10 - 100 mil	111	19	10	C 1	15	1 7	r i	10 190	72	3 -	- Ting Tangan (副語音音音) \$ #####	111
Shirt Securi		T	Γ.		1			-1		1		- n 1415 111 (144
(ary)	1	111	1 11		. i'	2 1		- 1	1	1.	ľ	. \$ +7===== 1	נננ
No. no. inc	A ₆ = 130 (1	1	٧,	. 87	1	٧,	CW.		7,0	HV			
la ser	T . 100 ms	1,5	. 60		-1	, T -	-	. 1	4 6			Taga a a a a a a a a a a a a a a a a a a	179
SU DET	1	+-					-1-			+-	7	**	
Option to		31	1	: إ	٤	r) z	٠ إ ٠	e	э г	į		Man, "Are Power Page 10 Appe Depart D	Carrent
From an Political root a phage (X)			,	15	15	X.	5	15	Ж		15 1	HH	
	T = 100 ms AL = 100 m	i		- 1	- i	i	- 1	- 1	1	1	į	1 (1844-144) Received (1988)	4411.5
102730	!	1	15	ω	%	'4	50	50	14	V. 1	50 j	I ortettati i i i i i i i i i i i i i i i i i	11 1
Transert		_L	J.,	i	_ 1	<u>l</u>	1		1	- 1			
	Market Mark & Jackson (1 1975)			nn i r	• 14	~ ~	945 24	***	****	•			1111
	ang ang gang-took and 13/14, 19/44 f ya 13/14 tan kalipang-pang panggang panggang											1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	حينيد
(BUH 200						- paper						1 111111 Control of the control of t	
												man man (MCC)	reade (*) I. m
1												PROMPT IN	1.
1												. 1	
1												· F	

Definition of Terms

which the circuit cesses to regulate against further reduction in most voltage. Measured when the output voltage has Yes to beneatto euter general pel more Vm (00) percore was ground votuce is dependent upon tool current and LIPCSON HAMPBURGLING

input Voltage: The DC voltage appeal to the input lemmnets with respect to ground.

your Dubus Differential: The votage difference between the unregulated input votage and the requirement butput votage to effer the replacity well approprie

Line Regulations The change in outbut votage for a change of the victo soluge. The measurement is made unow consistent of low descenter or by Larra Russ (MC) request such that the evenings of the harvestorm is not significarry affected

Load Regulation: The change in output enhage for a change in lead current of conduct the temperature

Maurican Power

Dissoution (TO-220)

MARCH TRACEING (%)

Orogout Voltage: The impaculate rotage differential as . Long Term Bendity: Octob scrope stackly under exact erated life-less conditions after 1000 frout self-catazinus rated voltage and function lamperature.

Output Moint Voltage: The Irre AC voltage at the output and because sign ton on by bad harped die specified Insquercy range

Quiesceel Current. That part of the powers stock current that does not correlate to the positive had current The

regulate ground made but will Proper Rejectory The ratio of the peak to pleas your rate.

variage to the past to presi output rope in raige Temperature State(fy of Vo. The percentage charge in native entains for a thermal entailors from from factories Are to select throughout by your of

National Semiconductor Corporation

LM2931 Series Low Dropout Regulators

General Description E V BY THE GUESCON CUPTORS The UNION POSITIVE MOREST requests feetures a very low & Critical contents in excepts of 100 m/s a vostatos aferendinas per CSV Checker's current of 1 mA or less when supplying 10 mA looks. This unique characteristic and the erromany low in a Reverse bellery protection purceion advecto request to prope requestro (0.79 a SCV bad during protection for output current of 10 mail manufac (MINS) the shell 8 No course havened protection requests for standy power systems. Applications exclude Short climal projection menting standing corrusts, Calific and other few power proc. a manufilment trained protection

ston bless artists to set to placed decreased to ייש או ומייש או מייש מייש מייש מייש Designed ungreath for a narrown account const. the CARROL

and symbol such a poly (a) in the reference (a) and recallable or 2 defen some Ourng the transaction such to a rest during the terror traps to be letter to can conservacy assemble towards majorism specific and wanted the colories and distinct that them to

protect bird internal property and the card fine (al., 91) card ng to harmed by tenory by our or bys cleater. Familie uiditation petitionale that at a mountaining succession to investigate

DOMEST HE ESC DOMONS Food after of the executive of the profession for the promet

pacings of the copedar 1 y 92 pacings at a september out the return with the city of profession of \$5 mag 10. 270 74.247



a Units Plays interior protection

4 April o pance 10 220 or 10 42

a 130's sector butter a trainer and

Output Voltage Options

(4293:150

(071):2

(0,4) (10

Propertie as admirable with TTI compasting switch

(M2931AT 50 5/

14291'AZ 50 5V



1-218

Year

VMM

٧....

zn i

30

Revest Fluid Tour

Votace DC

VS2 -0.3V, Pt - 5000

Remark Sang Your I'm Con Cross es 100 ma R + 5000 with 1 to experimental person mathematics and this tree tree maps it were

Refer E Seasoned and Will probe the bested here 2 has severed but to 12 h producer bested not be upon the how a Time weare sware-e-one April 2019, one-current a 2010 in 12 50

- 36Î

Analog Multiplexers

Pin Configurations (continued) Functional Diagrams (continued





the microstate providing to and day county of the providing a day to provide or a state of their providing or a Makes where the 1971 is comply the county and anything and providing or a day to the providing or a state of the county and anything and anything and anything and anything and anything and anything and anything and anything and anything and anything and anything and anything and anything and anything and anything and anything and anything any anything and anything any anything and anything any anything any anything any anything any anything any anything any anything any anything any anything any anything any anything anything any anything any anything any anything any anything any anything any anything any anything any anything any anything any anything any anything any anything any anything any anything any anything any anything any anything anything anything any anything any anything any anything any anything any anything any anything anything any anything anythin MIXIM

Quad SPST Precision Analog Switches

General Description

Professional Confidence and single control of the Confidence (PET) profession and greative. The Confidence (PET) profession and greative. Decided control control of the Confidence (PET) (Pet) (PET) has been one as the confidence of the Confidence

the DG412DG412DG413 are laborated with Matrix is new man Ned Social gast process. And a 447 maximum plead 3 mill vidage is one car to rail switch of 5000 mg. cap 317 m.

Please devices can be used with a single pursue further in 174 or in 204 or is some suppleas the Select authorities required 1840 stops or pursuements and Selection for ingle 1840 stops provide reduced vigous ways good for the vigous provide velocities and possible selections.

_____Applications

- Somple and model Degues in a range and Community serviencymoder Dear Devels
- resiste Dapays
- Minay Rapes
- Dalendrugber System Paten (delenablythers otto valu

on Androy o Mitoric

Features

- r.... 350
- Leskage « 250p.k
 Single- or Stpolar-Supply Operation
- TTUCMOS Logic Competible
- Rail-to-Pail Switch-Off Blocking Capability
 Monotitric, Low-Power Design

____Ordering Information

PROFACULOR

VS411CIO	97C to 177C	Der
DG411EJ	7731 a 2734	4 Pape DP
DG411D1	AFC to ABY	nt Name 50
EG4110Y	40°C b -80°C	4 CE90P
(G411A)	7551+ a 722	A CENCAL
DGHISCO	00.000	Det
0G#12DJ	471 to 45.0	16 Parke Life
3G41701	40% to 460%	Milane (2)
DG4120A	C(n-eC	N.CFR.
D6412AK	M.Co. 1250	16 CEPC P
020186	ጋር to - ፖርቲ	Dea
0G41007	40°C to +85°C	16 Has / 14
DIATEDY	40°C to +85°C	16 harma Sc
U41301	47C b +85°C	*LCEFO#
COLCUMN.	970 b +17570	MICHEUP

TEMP RANGE

Construction by development of Construction by the separate state of the construction

Pin Configurations/Functional Disgrams

TOP IT IN THE STATE OF THE STAT	10 00 00 00 00 00 00 00 00 00 00 00 00 0	To the second se
rocc selection	LONG INFTER	LOGIC BUTCH SPITCH
1 Ok	£ 000	14 13
! 077	1 DW	# 047 DK
	EMITCHES SHOWN FOR LOCIC "1" PP	UT ON OPT

1/1X1/V1 ______Buse begreed Product 1-37

Call toll free 1-800-998-8800 for free samples or literature.

Quad SPST Precision Analog Switches

DG411/DG412/DG413

Quad SPST Precision Analog Switches

ABSOLUTE MAXIN Valige Referenced to V.		-	Corine My 16-Pm	Out Power Description	F. • • 701	C) (Aces 2	,	N• • 15V, V- • -15V	. V _e = 5V, GN	D = 0V, V _{Inc.} = 2 4V	, V _{PL} = 0.67, T
Ç.C	К	onanto de	754 16-Pm 16-Pm	Pastic DP (derate 7 ! Namor SO (derate 8 ! CEROP (derate 10 to	***	xw	1 413m 695m	PARAMETER	smeou		соноттом
Dalys abrus A ^F A ^F (Area s)	. [¥	ZVIE (V + ZV) or (≪Never occur)	ALLY COALIN	n i amperatue Reco	•			NPVT			
Currens (any aoritenas) Pean Currens, Sicri O -{pussed at time, 10% duny o			00% (1954) 0641	,0 MX			ಗುರ್ಶನ ಗುರ್ಶಕ್ಷ ಗುರ್ಶನ	TOTAL COLUMN	ing.	N . 2 (V N 3005 - 5 EV	
			tend fo	Terceratus Renge Providus (societing		49	C to +150	mat Curert etc	14	N -08/	
Note 1: Signate on Sa. Da. o	r Pri succe	dry /+ or v = sb	carped to rea	W dodes Line knys	d Jode n	ma b		SIPPLY			
	arg .							From Supply Range			
Holis 2: Al leads are policies Sensent beyond Poss field und Lockman spirator of the device Possed Exposure is source me	o Washing	Marya Sarga sa	i illune paprierent da para Pape pedelaket i Mi pencala mey arteci	PHOPE PERMITE THE THE TOPROTE SECURE SHICK FALLING	ori Hous Of the Earth	Partin and Contain it is	P C	ogstve Sussey Curren		Al chartes in or of V _M + ON to SV V _M + 16.5v	
ELECTRICAL CHAI	RACTER • SV. GNO	RISTICS (Due	f Supplies)	e i_ to i ursee	3.00	e vtst	,	Jagarie Szapy Cure	ı i	Ar chambes on or of Yes OV or 57 V = 16.57 V = 16.57	
PARAMETER	EMBOL		соноткив		SEN T		UNITS	ugs Sept, Green	į	At charmed on or of V _M + Ov or fV V _V + 16.5V	
SWITCH										Al charges or	
Arang Signal Range	Ywalis	(fexe))			- 15	15	TV	Santturet	120	Y _N + (N to 57	
Dian Source On Resistance	(09/06)	15-150 45 11-15		1, • • 2°C		8 B	1.1	PINAMEC		V • -15.5V	
		V1379		وريا تا يور ا تا		(5	a	in On Ins		Fgue !	
		V ₀ = 1°CV. (Note 4)						institu		Four!	
Strain Chaves	SIZON)	ig = -10™A V+ = 1357		1, 250		15	12	4 1	391	15 = ±127	
Osion, Maching Indianan Charles Found Of Lawage Curren	_	4 - 10 M V - 13 57 V - 13 57 V - 15 57 V - 15 57 V - 15 57	·	722	বল ব			Ben Amerikana Fall Comp	, b		

5 - 30

ويبرا عابطوا حيا

44 01 64

40

7g = 215 5V V_O = 715 5V V = 16 5V V = 16 5V

Cran On Lesbage Curren

MPUT	<u> </u>				ī
YOU CUTSYS WAS YOU YOU SHOP	** *	M = 2 EV M of ers = 5 EV		-0 500 0 005 0 500	1
mout Current with mout Violage Low	14	N -081		-0 500 0 005 0 500	,
SIPPLY					-
From Supply Range				r45 ±200	Г
		Al chantes in or of V _M = (N or 5V	1426	0 00001 1	t
System Supply Current	١.	V = 16.50	13 - 1400, 12 1444	5	1
lagorine Supply Current		Archamentur onf Y _M + Oxor 57	1,80	-1 -0 0001*	T
age in salely commi	Ľ.	V - 1857 V - 1857	14 + 1 MM TO 1 MAZ	-6	
Lica Supply Current		At charmet on ord* Yest Drocty	78√	0.0001 1	
DC: MO/OFFE	1	V. 1659	I a lun wing	5	1
Gound Current	120	All chames or or off Yes + (Mox 57	1, - 125%	-1 -0 000c1	
your coret	'20	V - 15 5V	To a Track to Track	-5	*
DYNAMIC					•
te-On time	\.	Fgus!	14 - 125%	110 175	Γ.
		V ₅ • ±·3V	In a lunc to lunc	220	1
un-or time	100	Fgue 1	1, 25°C	100 145	Γ
	1	17 = ±108	1, = 1,00,10 1,00,1	160	1
Ben Berre Hara Fra Gray	ŀ,	0501079 fg.e.7 5 - 3000 C - 350f	24.4%	25	
Carge becom:	5	C - Or Care SV Care SO Core S	T, 27C	5	
Mississon (Wee 5)	CHP	R + SED C + Sef. In Mey Equipm	1, 25°C	æ	1
Cristale (Note 6)		R + SR C + Sp. I i like Egyeti	f _a coard	80	1
Source Of Capacitation	Cyren.	i + 1M-cr. Figure 6	1, 75°C	9	ŀ
Pan CMC associance	Cuse	tendig Føret	1,75%	9	1
Parnel On Capacitance	Copy.	1±10H2, 40J97	f4 + 15°C	36	Ī,

Quad SPST Precision Analog Switches

ELECTRICAL CHARACTERISTICS (Single Supply) (v = 124, V = 54, V, = 54, G1O = 64, V = 2.44, V = 0.84, T = T = 15 T = unless otherwise noted.)

PARAMETER	SYMBOL		сокотокѕ	MEN TYP (Note 2)	WX	LOUTS
SWITCH						
Analog Signal Parige	MARCO	(hate 3)		3	12	(¥
Dan State On Resident		1 - 157	1, 0 mg/C	40	97	٦ <u>.</u>
Data Sorcia de Hassania	(05) No.	Ve = 1087	's Tout Two		:20	T .
SUPPLY						
		(++1)2+. Notametro:	7.000	10001	1	
Remodelysaum	-	V ₂₁ = 7 + 2 5 /	14 + 1444		"	
		V = 132/ Minatelyin	7.000	-1 00001	_	
Negara Supor Suleti		ast Na eVate	"a = "MAG	-5		p.t
		V +5254 All charvers on	7.425	13.60	t	
ing triage gracient	1	d of the CV a Se	Te + Taus		5	14
		4 = \$25a Aleracente	7.000	-100		
verstzer I	36	70" Vm = 20 or 1 :	A+Tung			•
DANAMIC						_
n notes	14.	figure 1	50.05	101	3.	~
200700	CG.	13.60	it " lun" lus		3'5	1
Union the	544	figure1	4.000	34	3	,
		15.57	I MAN THUS	1.	145	- 1
Englisher Ware Englisher		064'30'4 fgas 2 R = 3000, C = 35,F	1, + +35%			74
Page nedon	3	C + 10m Vary + 0V Rubs + 0V	1,000	25		zc.

Note 2: The exploracion version where the most receives you are not more most the risk positive value and a majorithm is used in

MIXIM

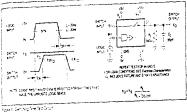
tarrares. Home & Guaranteed by Sengt

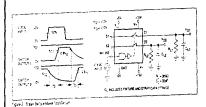
Here is the property of the second and the second of the

Quad SPST Precision Analog Switches

Pin Description FLACTION. HAME M 14 ra-s 12916 Drand, tours Diff 2.7 10 15 Source Outputs 5:54 261114 Nacional Supply Votage Your OK Gard LOCK SLEON YOUNG Postive Scott instige rout COLMEN OF THE PARTY

Test Circuits/Timing Diagrams





APENDICE D: EL MICROCONTROLADOR 80C552

La familia de controladores 80C51, está compuesta de un gran número de dispositivos que tienen como característica principal el de tener un canal de datos de 8 bits, con capacidad de direccionar un máximo de 64 kB de programa o datos en modo extendido, entre las características principales de estos microcontroladores se tienen:

- . 8 Canales de conversión con resolución de 10 bits
- 5 Interrupciones externas
 - Puerto serial
 - Timer 0
 - Timer 1
 - Interrupción externa 0
 - Interrupción externa 1
- · 2 Niveles de prioridad de las interrupciones
- Las interrupciones son programadas para responder por flanco o por nivel
- Timers programables
- · Puerto serie asincrono
- Puerto l²C
- · Contador de programa de 16 bits
- Apuntador de datos de 16 bits
- Memoria RAM de 64 256 bytes
- Salidas quasi-bidireccionables
- · Interrupción por software

La siguiente sección contiene las instrucciones de programación de la familia 80C551:

MNEMÓN	ico	DESCRIPCIÓN	BYTES	CICLOS
	Of	PERACIONES ARITMÉTICA	AS	
ADD	A,Rn	Suma el registro al acumulador	1	12
ADD	A,directo	Suma el dato que se direcciona en forma directa al acumulador	2	12
ADD	A.@Ri	Suma el dato de RAM al acumulador	1	12
ADD	A.#dato	Suma el dato inmediato al acumulador	2	12
ADDC	A,Rn	Suma el registro al acumulador con carry	1	12

APENDICE D

MNEMÓNICO			DESCRIPCIÓN	BYTES	CICLOS		
	ADDC	A, directo	Suma el dato que se direcciona en forma directa al acumulador con carry	2	12		
	ADDC	A,@Ri	Suma el dato de RAM al acumulador con carry	1	12		
	ADDC	A,#dato	Suma el dato inmediato al acumulador con carry	2	12		
	SUBB	A,Rn	Resta el registro al acumulador con borrow	1	12		
	SUBB	A, directo	Resta el dato que se direcciona en forma directa al acumulador con borrow	2	12		
	SUBB	A,@Ri	Resta el dato de RAM al acumulador con borrow	1	12		
	SUBB	A,#dato	Resta el dato inmediato al acumulador con borrow	2	12		
	INC	Α	Incrementa al acumulador	1	12		
	INC	Rn	Incrementa el registro	1	12		
	INC	directo	Incrementa el byte que se direcciona en forma directa	2	12		
	INC	@Ri	Incrementa el dato de RAM	1	12		
	INC	DPTR	Incrementa data pointer	1	24		
	DEC	Α	Decrementa Acumulador	1	12		
	DEC	Rn	Decrementa el registro	1	12		
	DEC	directo	Decrementa el byte que se direcciona en forma directa	2	12		
	DEC	@Ri	Decrementa el dato de RAM	1	12		
	MUL	AB	Multiplica A B	1	48		
	DIV	AB	Divide A por B	1	48		
	DA	A	Ajuste decimal del acumulador	1	12		

MNEMÓNIO	co	DESCRIPCIÓN	BYTES	CICLOS
	OPE	RACIONES LÓGICAS		
ANL	A,Rn	And del registro y el acumulador	1	12
ANL	A,directo	And del dato que se direcciona en forma directa y el acumulador	2	12
ANL	A,@Ri	And del dato de RAM y el acumulador	1	12
ANL	A,#dato	AND del dato inmediato y el acumulador	2	12
ANL	direct,A	And del acumulador y el byte directo	2	12
ANL	•	And del dato inmediato y al byte directo	3	24
ORL	A.Rn	OR del registro y el acumulador	1	12
ORL	A, directo	Or del dato que se direcciona en forma directa y el acumulador	2	12
ORL	A,@Ri	Or del dato de RAM y el acumulador	1	12
ORL	A,#dato	Or del dato inmediato y el acumulador	2	12
ORL	direct,A	Or del acumulador y el byte directo	2	12
ORL	diretc,#data	at byte directo	3	23
XRL	A,Rn	Or exclusiva del registro y el acumulador	1	12
XRL	A, directo	Or exclusiva del dato que se direcciona en forma directa y el acumulador	2	12
XRL	A,@Ri	Or exclusiva del dato en RAM yel acumulador	1	12
XRL	A,#dato	Or exclusiva del dato inmediato y el acumulador	2 r	12
XRL	direct,A	Or exclusiva del acumulador y el byte direc	2	12
XRL	diretc,#data		3	24
CLR CPL	A A	Limpia acumulador Complementa el Acc	1 1	12 12

MNEMÓN CICLOS	ico	DESCRIPCIÓN		BYTES
RL	A	Rota el acumulador a la izquierda	1	12
RLC	A	Rota el acumulador a la izquierda usando carry	1	12
RR	Α	rota el acumulador a la derecha	1	12
RRC	Α	Rota el acumulador a la derecha usando carry	1	12
SWAP		Intercambia los nibbles dentro del acumulador	1	12
	TRAN	ISFERENCIA DE DATOS		
MOV	A,Rn	Mueve el registro al acumulador	1	12
MOV	A,directo	Mueve el byte que se direccione en forma directa al acumulador	2	12
MOV	A, @Ri	Mueve el dato indirecto de RAM al acumulador	1	12
MOV	A,#dato	Mueve el dato inmediato al acumulador	2	12
MOV	Rn,A	Mueve el acumulador al registro	1	12
MOV	Rn,directo	Mueve el byte directo al registro	2	24
MOV	Rn,#dato	Mueve el dato inmediaro al registro	2	12
MOV	directo,A	Mueve el acumulador al dato directo	2	12
MOV	directo,Rn	Mueve el registro al byte directo	2	24
MOV	directo,direc	to Mueve un byte direccionado en forma directa a otro direccionad en forma directa	3	24
MOV	directo, @Ri	Mueve el dato indirecto RAM a un dato directo	2	24
MOV	directo,#date		3	24
MOV	@Ri,A	Mueve el acumulador al dato en RAM	1	12

MNEMÓN	co	DESCRIPCIÓN	BYTES	CICLOS
MOV	@Ri,directo	 Mueve el dato directo al dato indirecto en RAM 	2	24
MOV	@Ri,#dato	Mueve el dato inmediato al dato indirecto en RAM		12
MOV	DPTR ,#da	ta16 Lee el Data Pointe con una constante de 16		24
MOVC	A, @A+DPT	R Mueve el byte relativo del DPTR al acumulador	1	24
MOVC	A, @A+PC	Mueve el byte relativo de PC al acumulador	1 1	24
MOVX	A,@Ri	Mueve de RAM externa (8 bits de offset) al acumulador	1	24
MOVX	A,@DPTR	Mueve de RAM externa (16 bits de dirección) al acumulador	1	24
MOVX	A,@Ri ,A	Mueve el acumulador (8 bits de offset) a RAM externa	1	24
MOVX	@Ri,DPTR	Mueve el acumulador (16 bits de dirección) a RAM externa	1	24
PU\$H	directo	Mueve el byte directo a la pila apuntadora	2	24
POP	directo	Saca el byte directo de la pila apuntadora	2	24
хсн	A,Rn	Intercambia el registro con el acumulador	1	12
XCH	A, directo	Intercambia el byte directo con el acumulador	2	12
хсн	A,@Ri	Intercambia el dato de RAM con el acumulador	1	12
XCHD		Intercambia el byte de orden de la memoria RAM con el acumulador	1	12

MNEMÓN	ico	DESCRIPCIÓN	BYTES	CICLOS
	MANEJO	DE VARIABLE BOOLEANA	AS	
CLR	С	Limpia carry	1	12
CLR	bit	Limpia el bit	2	12
SETB	С	Activa carry	1	12
SETB	bit	Activa el bit	2	12
CPL	С	Complementa carry	1	12
CPL	bit	Complementa bit	2	12
ANL	C,bit	And entre el bit y el carry	2	24
ANL	C,/bit	And complemento entre el bit y el carry	2	24
ORL	C,bit	Or entre el bit y el carry	2	24
ORL	C,/bit	Or complemento entre el bit y el carry	2	12
MOV	C,bit	Mueve el bit al carry	2	24
MOV	bit,C	Mueve el carry al bit	2	24
JC	rel	Salta si el carry es alto	2	24
JNC	rei	Salta si el carry no es alto	2	24
٨	MANIPULACIO	ÓN DE VARIABLES BOOLE	ANAS	
JB	rel	Salta si el bit es alto	2	24
JNB	rel	Salta si el bit no es alto	2	24
JBC	bit,rel	Salta si el bit cambia de alto a bajo	2	24
	SAL	TOS PROGRAMADOS		
ACALL	addr11	Llamada de subrutina absoluta	2	24
LCALL	addr16	Llamada larga a subrutina	3	24
RET		Regreso de subrutina	1	24
RETI		Regreso de interrupción	1	24
AJMP	addr11	Salto absoluto	2	24
LJMP	addr16	Salto largo	3	24
SJMP	rei	Salto corto	2	24
	**	(direccionamiento relativo		
JMP	@A+DPTR	Salto indirecto, relativo	1	24
JZ	rel	Salta si el acumulador es cero	2	24

MNEMÓNIC	0	DESCRIPCIÓN	BYTES	CICLOS
JNZ	rel	Salta si el acumulador	2	24
CJŅE	A,directo,rel	no es cero Compara el byte directo con el acumulador y salta si no es igual	3	24
CJNE	A,#dato,rel	Compara el byte inmediato y salta si no es igual	3	24
CJNE	Rn,#dato,rel	Compata el dato inmediato con el registro y salta si no es igual	3	24
CJNE	@Ri,#dato,re		3	24
DJNZ	Rn,rei	Decrementa el registro y salta si no es cero	2	24
DJNZ	directo,rel	Decrementa el byte directo y salta si no es cero	3	24
NOP		No operación	1	12

Las hojas de especificaciones del microcontrolador 80C552 se localizan al final de este apéndice

_ _ .

Single-chip 8-bit microcontroller

Single-chip 8-bit microcontroller 80C552/83C552/87C552

80C552/83C552/87C552

Single chall bit microcortroller with 10 bit A.D. capture compare timer, both speed outputs, PWM.

FEATURES

the popula

* BCCS1 contra processors and

P. D. of RCM experience engruly in the

* An edition of the promounts routed

* Two standard 18 on annexour are

It but define recognitions and tree congress

426 x ERIAL EREPONDE ERENA DESE

4 Capable of producing agric synchronized.

A 10 bit ACC with any's HURSHARD strang

* Fire \$ bt (C ports also over \$ b) most act

* K hase a Kipper of the period

• Full diges (18) company of the

I fan i ist reck om seke och

therefore making rights

Table influent borners

COLUMN STATE

rantert (CCS)

* On the weathing the

• Three speed ranges

· YOU'D PREASON

Emended temperature ranges

OTP participe aveing a

- 161412

- 241811

DESCRIPTION Per 800552837552876552 (nemarker personally referred to as \$1055() proper Chap & His Management of the manufactured in an advanced CACLS process and a a convenient of the BOCS resources and the BACSS has be personation of a tel 10/31 Person



ersons of the Service sent * EXCSS - In term made properties

• \$50.557 - Rithma wester of the \$30.557

*1755 - A Way FERSA Per Eff. 512 contains a non-especial a B

nedom proper renor (63)352 EPROMISIOSSES A MARINESSES A A heaven assumency he has Cook are \$ to row por, see 16 or proposed review forestal is the tries of the \$1031] in actions 1644 prer popular CACAMP and COPE IN WIRTHIN & 15 AGEST No prory ever resid everyp studye

at 8 equit ACC a dial DAC page mot rodem' rarice by are carere CART and PC but; a "west-day" are and on the coultage and among the use. For house Parmane esta capación he EXCSSS can be expended using standard III conception removes and not

niables to \$3060 has no achieve erectable modes of power reductors - pile make and paper them made. The observation traces to CPU with about the RUM their sand port and name, little to omania kindowe The power draw note same the PAN construct but the (e) the available causing after the brokens to

20 POC#104 Pre-device say tentane as an entirest: processor having lauseen for top, trusy and 800 armmets plus on handling capabilities The marketon set consets of over 100 maturature 48 pre-brits 45 teo-brits and 17 tree byte With a 1668th (Telebil) trystal SEL of the nethertons are surplied in 6 7544 (0 Sul) and 40% m 1 Sus (1)41) Match and draft retrieve to a see his

PIN CONFIGURATIONS

		8	T-1
	~ ~~	~	_
ı	I Race	×	FA.
ı	7 No		•
ľ	a PAC		711
	1 75%		NC.
	1 19625		***
	+ 178		7 140
	1 Nacasia		7,344
	1 A YORF	•	73.11

១០១

A water # *YOUR Pt ban 4 77344 N SCHOOL 77 107 PER ALPED D.Yes ** RMO of Posts *

. ... n Facts *** # P47 . r Fair M R262 I PRO n Price 7250 7.0 ** a right; . .. רוועדי e: #70 8 547 # 4×0

DES 5000 × ne H 43423 73.100 40 B 45 7,3403

RE MX as long! Per ractions

MRT MUMBER SELECTION ----

PARLIPS MART DROPER HUMBER PART BAJERICA		BIGHETICS FART DROPER HANGES			180PERATURE T		
ROMan.	POW	R(Mes)	ROM	EPHON	AND PACKAGE	IAIG	
K500352 & (LW	PCELICIAI S#Fan	ALCES IN	5430562 1AM	SE 75 SE2 4 AGE	Sto - Ri passisc PLCCC	ния	
				50×552 4430	DE -TO COMPANY CLCC AND ANYONE	19384	
ICHICCSS2 5 IUI	*: MXXXII bross	SINCS[] 13	PDCR1 (I	20 XXXX 40	Big + FD page CFP	жин	
PC-8007273 F 1846	PCF43CSEZ ENPros	SINCES) DAM	SDC 223 244	50 7C 5 12 5 MAR	-43 to 451, plants PLCC	16484	
				SI TOU BAR	-40 to 45 construct CLCC and arrection	18444	
NOTROCESSES IN	PCFEX.SQ SAVES	2000 25 19	MDC92/78	98 7C552 84	-AC to ALL plants OF P	HELDE	
KTRUCTTS F : 644	KANN 1990	SECCEL EVER	36303674449		-40 to +125, plastic PLCC	444	
KYRCTO + JAH	PCANCESS SPILIS	SECTION OF	243036148		-40 to +125 photo OFP	1414	
PC800C552-S 21-HP	P. BLUCSES SWIFTED	ZEXCR1 WH	ZECZES YME		Oth - 75 passe PLCC	Jess.	
POROCSIA S BUH	PCIESCUS SHIPE	5400583 48	5490351.48		0 to +70 physic (3° P	34194	
KC40C152 & 34 MF	PCFESCALS SHPress	SINCSUS RANG	S40C353 B444		-40 to -85, phose PLCC	2110	
POPROCSSES 5 74H	P(1903S) bria	20XX.562 86	\$400341 84		-40 g -45 plant OFF	2118	

Last denotes the RCW case number

January B. 1997

chair

665-1467 (5129

Single-chip 8-bit microcontroller

80C552/83C552/87C552

Single-chip 8-bit microcontroller

80C552/83C552/87C552

Serial Control Register (S1COH) - See Table 2

pages gase ON past and arm is as can com

Table 2 Serial Clock Rates

			BY FREQUENCY (AND) AT Loc				
cac	can	CRe	440-12	121012	100012	3696g ²	L _{OCK} CHYDEED BY
-			73	47	625		258
1 :	1 .	1 .	27) sa	1 71	107 1	774
1 :	1 :	١.	1125	43	103	125	192
1:	1 :		3,	75	100	190	180
1 .	1 '	1 .		123	10	8	M0
١,	۰	۰ ا	625			701	126
1 1	٥		50	100	123 '		
1 :		٠,	130	200	87	1 400 1	ω .
1 :		1 :		05 - 82 5	10101-98	1:14:50	56 + 1256 - proposit value Tomas 1g
1 '	''	1 '			1) " }	Tear to Michig

NOTE: 1. These Repartings scand for upper area of 1022Ns or the 1% has building our of service to used on a 100 kes exploration.

2. \$10pc - NAMS for maximum 70 has tall of 1024Ns service makes 0 as to the fixed disclar case. For lay - 2 NAMS the maximum of 100 kes to the fixed of the fixed disclar case.

ABSOLUTE MAXIMUM RATINGS 1 2 3

RATING	UNIT
65 to +150	4
-05m +17	Y
45045	Y
30	44
10	7
	45 to 45

- no real.

 Species above took that shock to blazman fluority may cause personnil properties on the same time as the control only only of
 handown operation that device at these or any condopre one than hand securities in the AC and AC Control Constraints section
 of the production on or middle.
- or the Decomption is of region ?
 The product reduces storage producing druggest to the pre-sound of interest dynamic time the demonstrated as account to the contract of the c

DEVICE SPECIFICATIONS

	SUPPLY	SUPPLY VOLTAGE (M)		HCT (MPH)		
TYPE	EN	MAT	SEX	KAX	TEMPERATURE RANCE (*C)	
PCBAQCICSC; 5 IS	40	60	12	16	06.470	
PBTCSS2-4	45	55	15	18	מישו	
PC/ID/OCSSES 9.	4.2	10	12	14	-40 p -45	
PETCSQ 5	- 65	55	35	14	-40 to -45	
PC4830/CSQ 5 16	45	55	12	18	-40 m +175	
PCBERCICULE 5 24	45	55	12	24	0 2 - 70	
PCFEXCICASE S 24	43	55	12	24	-AD to -AEC	

OCELECTRICAL CHARACTERISTICS to No OV

	1	1631	LIMETS		Ι
PHO.	MARAMETER	сонотнона	MM	MAI	UM
100	Supply current operating	See name 1 and 2	1	1	1
-	PCBRCSS7-8-16	ige - 1668/2	l	45	*
	PCFEXCSSI 5-16	fac - Herd	1	45	1*
	PCARICSES 5 16	lac = 1848iz	1	35	-
	PCBEICSC7-6-34	tone o 1618-te tone o 2418-te	1	15	-
	PCFBICKG-5 24	to: 2000	1	55	-
6	lde mode	See spen 1 and 3			†
·	PCBE/C928 IS	tox a state	ł	10	- ma
	PCF810962516	toc - IEM41	1	19	mA
	PCASICSES IN	be les	l .		m
	170332	Coc + HAME	ĺ	,	**
	PC84XC562 5 74	logs = 24 MHz	l l	125	
	PCFprcM2 S1s	byse - Hilde		125	-
	Power down current	See roses 1 and 4	l	Ŧ.	
	PCBLcC352	24 < AND + ADD AND	1	Sc Sc	
	PO/(ICM)	1	Į	1 50	4
	PLANTESIS			150	jų.
	17050	ļ	ļ	96	1
rge-fa		·			_
	Pput the schige accept EX P14 P17		-65	0 2V20-0 1	v
4.	trut be cappe t []		-05	07Vgg-03	v
· .	Input the votage to P1 65CL P1 75CA		-01	0 IV _{ED}	٧
	YOU THE HOUSE SAME THE! RET		07Var.03	Y00-03	٧
	broat high vortegal, XTAL1, EST		0.7V ₀₀	V ₀₀ -05	٧
H	Irouthyn votage P1 65CL P1 75CA ⁵		0 TV:E	60	¥
[togosić noutourem, pots 1 2 3 4 except P1 6, P1 7	Vm = 0 45V		-50	_{ju} k
	Logical 1 to 0 travector current ports 1, 2, 2 4, except P1 E, P1 7	See note 6		-450	ji,
·I	Pour estage curers por 0 EX 5'40C EW	O ASV e Vic Voc		10	på
6	bout leakage current P1 5/5(); P1 7/5()A	57 - V. + EY		10	jų.
1 2	input learupe current, por \$	045V < V < V ₂₀		1	p.A
Lipski					
a	Cusput bervolage parts 1 2 3 4, except P1 4, P1 7	to a seed?		0.45	٧
a.	Cultur law victorys part 0, ALE 1752'N PWINT.	L - 52m4"		0.45	٧
21	Dulput per verage &1 E/SCL F1 750A	b - 10ml²		04	¥
-	Dubut hyr widge point 1.1.1.4 except PT \$502 PT 7504				_
- 1		40,000	24		٧
J			£ 75*20	,	٧
		4.124	0 W/±		٧.
-	Distraction withour point on a name to a mode ALE THE TRUTH TRAINING	4,000	24		

Orbit High Hotage (PCS)

هرده د برند 24 h.::01 075120 19/10 الياتة . يون<u>ا</u>

40.00 24 40 - 1204 0.67/20 Single-chip 8-bit microcontroller

BOC552/83C552/87C552

Single chip 8-bit microcontroller

80C552/83C552/87C552

DIC ELECTRICAL CHARACTERISTICS (CONTINUE)

		TI ST	<u> </u>	,	1
STREEK	ALRESTER .	CONCERNORS	HM	141	IM
Detecte ti	entrust.				
	POT S THE DE STOT TIME!		10	150	10
(E	hadan	les: beg - IMPS	1	75	*
		l _m · EC	L	L	L.,
Analog by	P/4				
AV _O	Andre south strap			40	
	PCMACSES 18	Argon Vapati IV	10	15	÷
	PCHICSES II	Airgo + Nagarit 75	1 43	111	
	PCAMPOSSOS 14	Avg - Voge 27	1 33		
	150		1 15	133	Ÿ
	PC90 (352 1.74	Man Time I	1 73	15	
	2010:03311	E. E. Variab	ļ:''		-
Air	Analog suice current operating (16884);	Patholical	ì	12	
-	Analog supply current operating (\$448-1);	Port Sin Disp Argo		13	-1
1-c	di me	1	1		١.
-	PU661015/15 IS	1	į.	×	4
	PSF 94 CS (2 S 1 A	1	1	i az	*
	PCABICSS2 5 IB	1	1	10E	*
	1759	l l	1	30 30	*
	P:P41(302574	(- X	44
	E30032574		ļ	- K	-
400	Chan San Lory	N. Mr. 1 M. 2 *40	1		
	POR4000		ì	¥.	*
	POSITIONS	1	l	×	*
	MARCINI MARCINI]	j.	130	**
	1200				4
kr _a	Areas nor range		M11-01	Name 2	
Me.	Reference intage	l	IN M. C.S.	1	v
	h _e ,	1	778	AV 20-02	i
	Fa.		16	50	ы
Ref	Pescura terror Args, art Args		 "-	15	7
Ç.,	Veta) mar apertense		 	80	13
ke.	Serving and		 	100	4
<u> </u>	Consecutive Industry sangling the				150
o.	Movem continuity to 11 2		 	11	LSI
4	Impresor Feety 6 15		ł		-
06,	Other proy ^{4, 14}			- 11	151
G,	Car and ^{1 1}		ļ	124	٠
ζ_	Apprilate voltage setter ^{4, 46}		l	13	123
Ment	Clared Eulered natters		L	35	155
G .	Crossian between travits of part 5.7	0-100kg		-	

NOTES FOR DC ELECTRICAL CHARACTERISTICS

- gets for the flattened consistent rate in the flattened of the flattened
- type Diebit ar mounding above 2 file of the exception of a single 1.

 g Per of parts 1 parced P1 6 P1 7; 2.1 and 6 source of specials current when her are being enteredy dress from 1 to 0. The synators Under sector of inflames signs appr A^{III} is abbusinessed by
- Constraint and property and the groups agreement to be approprieted to the right of ALE and point it and it the open as as as a constraint to the property of
- things or that have been been been and an work that the things to state the state that the
- a Capacitive bearing on ports 2 and 3 may cause the Vision ALE and PRER is moreoverly believes the 2 Major specification when the ---
- 1 The balanting condition must not be extracted \$100 6.24 a \$400 a \$10 a 6.24 (c) Conditing Mag. 1 of Mag. 501 Mag. 500 Mag. 500 Mag. 100 Mag. 1 of 179 MDC is non-structed from require codes Mag. 1 of 179 in pag. 10 feet demand parameters from codes commercial results of ADC Mag. 1
- #10557 4 NTV ACC a monthing off its mount code it the different annihelem; Ou, is the otherwise beneating page and and he meeting with (See Figure 1), if the ADC is more time an in the property code.
- (2) the handles are present in (2) is the house it glocked provides the line in its in the tible in the extra and the open parties of the extra and the extra and the extra and the extra and the extra and the extra and the extra and the extra and the extra and the extra and the extra and the extra and the extra
- supproved equationed of particulars entry (See Egyps 1).

 The offset entry (CC₂) is the shooted offsetions between the structure over which is the population can called entry (CC₂) in the shooted offsetion of shooted offsetions.
- a program who had the deal render come (fine Figure 1).
 If the gain error (Gu) is the neutre difference in particle between the stracts are being the actual transfer come (after resisting plane acre). and the structure which has the clear transport rates. Commerce a commerce are every port on the transfer came. (See Figure 1) of the above the camera of the struct structure camera of the struct structure. One camera of the structure of the structure camera of the structure camera of the structure.
- ACC and the cost tracks cone 1) The should be considered when both shaling and digital segrets are smutane accounting to print

MUTES See Nort Fage

APÉNDICE E: ADQUISICIÓN DIGITAL DE DATOS

La adquisición de datos debe de seguir una metodología establecida para obtener resultados óptimos en la calidad de la señal analógica que se desea analizar, es por eso que se da una breve descripción del procedimiento para digitalizar una señal.

ETAPAS EN LA ADQUISICIÓN DE DATOS.

Una variable física no puede ser digitalizada en forma directa del medio ambiente, debido a que un convertidor analógico digital (ADC, por sus siglas en inglés), solo trabaja con señales eléctricas, lo que hace necesaria la utilización de transductores que conviertan las señales físicas a señales eléctricas, que deben ser acondicionadas y que generalmente deben estar en el rango de 0 - 5 Volts (se encuentran en el mercado convertidores A/D que manejan otros rangos de voltaje), para ser digitalizadas por el convertidor; a continuación se explicaran brevemente las etapas por las que una señal debe pasar para ser digitalizada y almacenada por un sistema de adquisición de datos.

SENSORES: En un sistema de adquisición de datos los sensores ó transductores, son la primera etapa en el proceso de digitalizar una señal; son dispositivos electrónicos especializados en la transformación de una variable física en una señal eléctrica; la cual está dentro de un rango de cero Volts a cinco Volts(en la mayoría de los casos); que es el voltaje que manejan la gran mayoría de los sistemas digitales, su funcionamiento va a depender de la variable física que se maneje, para el caso de la aceleración se utilizan sensores piezo-rresistivos, capacitivos, servo-sensores, etc.

FILTRADO: Otro parámetro importante en la adquisición de datos es la velocidad de muestreo ó lo que es lo mismo; a que velocidad se van a realizar las conversiones analógicas-digitales. Cuando se está digitalizando una señal analógica, esta debe de ser muestreada al menos dos veces más rápidamente que la componente de más alta frecuencia de la señal de entrada. Esto es conocido como "EL criterio de Nyquist". De acuerdo a lo anterior se asume que la frecuencia de muestreo será al menos dos veces más alta que la máxima frecuencia contenida en la señal de entrada y la "frecuencia de Nyquist" será la máxima frecuencia que podrá ser digitalizada sin perder información:

Esto es:

fs = frecuencia de muestreo fN = frecuencia de Nyquist donde: fN = fs / 2 Si no se cumple este principio, y se intenta digitalizar señales que tengan componentes con frecuencia mayor a la "frecuencia de Nyquist", se tendrán señales con frecuencias aparentes también llamadas "frecuencias alias", las cuales se encontrarán ubicadas entre la frecuencia de una señal de DC y la frecuencia de Nyquist, su valor de frecuencia será: el valor absoluto de la diferencia entre la frecuencia de entrada de la señal y el producto de la frecuencia de muestreo por el múltiplo entero mayor de la frecuencia de entrada entre la frecuencia de muestreo:

```
fa = frecuencia atias
fi = frecuencia de entrada
m = múltiplo
esto es:
fa = | (m)(fs)-fi|
donde:
m = múltiplo entero mayor (fi / fs)
```

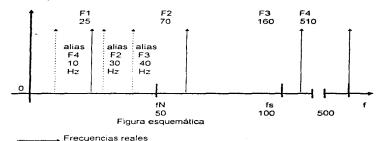
Mostraremos un ejemplo de enmascaramiento de una señal: Si tenemos una frecuencia de muestreo de 100 Hz y vamos a muestrear señales de:

- F1 = 25 Hz
 F2 = 70 Hz
- F2 = 70 Hz
- F4 = 510 Hz.

Recordando lo escrito anteriormente, la frecuencia de Nyquist será de 50 Hz, y todas las señales con frecuencia menor a esta, podrán ser muestreadas en forma correcta, mientras que las señales que sean mayores a dicha frecuencia sufrirán un enmascaramiento como se puede ver a continuación.

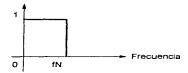
- Alias F(70) = (1)(100) 70 = 30 Hz
- Alias F(160) = (2)(100) 160 = 40 Hz
- Alias F(510) = (5)(100) 510 = 10 Hz

De manera gráfica el enmascaramiento se muestra en la figura siguiente en donde el eje "x", muestra la frecuencia de las señales la considerar.



······ Frecuencias aparentes (alias)

Un método de evitar el enmascaramiento de señales es usar un filtro paso-bajas, ó "filtro anti-enmascaramiento" (antialiasing filter). Un filtro anti-enmascaramiento, tiene como función rechazar todas las frecuencias que sean mayores a la frecuencia Nyquist. En la siguiente figura se presenta un filtro anti-enmascaramiento ideal.



ACONDICIONAMIENTO DE LA SEÑAL: Una vez filtrada la señal eléctrica tiene que ser adaptada al rango de voltaje con el que trabaja el convertidor analógico-digital que se va a utilizar, este proceso se lleva a cabo generalmente mediante amplificadores operacionales, en sus distintas configuraciones como pueden ser sumadores, restadores, multiplicadores. Las configuraciones de los amplificadores operaciones de sumador y restador generalmente son usadas para mover la referencia de la señal eléctrica, esto es, se le suma ó se le resta un voltaje de DC, a la señal de entrada original para que quede situada dentro del rango de voltaje que maneja el convertidor A/D.

La configuración de multiplicador de los amplificadores operacionales es utilizada para poder digitalizar señales analógicas que se tienen rangos de voltaje muy diferentes mediante la multiplicación de la señal de entrada por un factor fijo conocido como ganancia. Como ejemplo podemos mencionar que si se tiene un convertidor que tiene un rango de conversión de cero a cinco Volt, y se van a digitalizar señales que tienen una variación de voltaje de ± 10 V, ± 5 V, ± 2.5 V, ± 1 V, la ganancia de un amplificador operacional ó el factor por el cual debe de ser multiplicada la señal será dado en la siguiente tabla:

ì	Voltaje de	Ganancia	Voltaje de
-	Entrada (V)	(multiplicador)	Salida (V)
	±10.0	0.25	± 2.5
	±5.0	0.50	± 2.5
1	±2.5	1.00	_±2.5
	±1.0	2.50	± 2.5

Como se puede ver en el ejemplo anterior al aplicar las ganancias correctas al amplificador operacional, la señal de salida queda dentro del rango del convertidor A/D, con lo que se evita su saturación.

CONVERSIÓN ANALÓGICA-DIGITAL: El procedimiento de transformar la información analógica a información digital está basado en el convertidor analógico-digital (ADC por sus siglas en inglés), es la parte fundamental en un sistema de adquisición de datos analógicos y los convertidores A/D más comunes son los siguientes.

- Convertidor de Aproximaciones Sucesivas:
- Convertidor Flash y Half-Flash:
- Convertidor de Integración:
- Convertidor de modulación Delta-Sigma:

A continuación se muestra una comparación entre los diferentes tipos de convertidores analógicos-digitales.

Convertidor de Aproximaciones Sucesivas

- Alta resolución
- · Gran velocidad de conversión
- Facilidad de ser multiplexado
- · Comúnmente usado en tarietas de adquisición de datos

Convertidor Flash y half-Flash

- Muy alta velocidad de conversión
- Tecnología avanzada
- Precio alto

Convertidor de Integración

- Alta resolución
- Gran inmunidad a ruido
- Buena linealidad
- Tecnología avanzada
- Baja velocidad de conversión
- Generalmente usados en DMMs

Convertidor Delta Sigma

- Alta resolución
- Excelente linealidad
- · Filtro anti-enmascaramiento interconstruido
- Precio alto

De los convertidores A/D va a depender la resolución de las señales muestreadas, por ejemplo, para un convertidor de 12 bits se tendrá una resolución de ±2048 cuentas si se toma la señal de referencia a la mitad del rango de voltaje que maneja el dispositivo.

ALMACENAMIENTO DE LA INFORMACIÓN: La información digitalizada debe ser almacenada para realizar análisis, impresión, gráficas estadísticas, etc.; los medios más comunes de almacenamiento de datos utilizados en sistemas de registro son los siguientes;

- Cintas magnéticas:
- Discos para computadoras
- Memorias de estado sólido
- · Archivo de computadora

Cada uno de estos medios de almacenamiento de datos, tiene sus ventajas y desventajas, su utilización va a depender de las especificaciones de funcionamiento que se plantean en el momento de realizar el diseño de un sistema de adquisición de datos.

PROCESAMIENTO Y DESPLIEGUE DE LA INFORMACIÓN: La información almacenada en el dispositivo de grabación debe poder ser recuperada en forma sencilla y sin perder datos en el proceso, las maneras más comunes de recuperar datos son las siguientes:

- Por medio de computadoras
- · Lectores especiales
- Recuperando el dispositivo de almacenamiento (discos de computadora, memoria de estado sólido, cinta magnética, etc.)

Una vez que la información es recuperada esta puede pasar por un procesamiento previo de acuerdo al tipo de señal analizada, algunos de estos procesamientos pueden ser:

- Linealización de datos
- Corrección de offset
- Filtrados digitales
- Convolución
- · Transformadas de Fourier
- Agrupamientos estadísticos

La manera en que los datos van a ser visualizados va a depender de la señal de la que se trate, así como de los recursos con los que se dispongan, los métodos más comunes para la presentación de los datos obtenidos son los siguientes:

- Graficación en computadora
- Impresión
- Gráficas estadísticas

APÉNDICE F: REGISTROS ACELEROMÉTRICOS

Los eventos sísmicos registrados por las tarjetas RAD-851 son almacenados en el directorio fuente de la computadora portátil, cada registro tiene los parámetros de identificación de la estación, como se describió anteriormente.

Las gráficas acelerométricas tienen una orientación horizontal de la hoja, en donde se presentan los tres canales a un mismo tiempo, Canal Vertical, Canal Norte/Sur y Canal Este/Oeste; en esa secuencia; en donde la escala vertical corresponde a la aceleración, la cual se puede presentar en cuentas de conversión, ó en gals (1 g = 1000 gals); mientras que la escala horizontal nos representa el tiempo de duración del evento sísmico.

En la parte inferior izquierda de la hoja se presenta la siguiente información del evento almacenado graficado:

Archivo : Nombre del archivo graficado, ejem: X0021700.288

Hora: Hora GMT de ocurrencia del evento y hora local.

• Fecha: Fecha de ocurrencia del evento sísmico (de acuerdo a la hora

GMT)

• Estación : Número de serie de la estación

Nombre : Nombre programado de la estación
 Ubicación : Ubicación programada a la estación

En la parte inferior derecha de la hoja se presenta los máximos y mínimos de las aceleraciones registradas por canal y el segundo en que estas se presentaron:

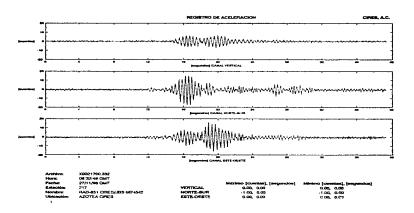
Canal Máximo [gals], [segundos] Minimo[gals],[segundos]

Vertical	0.00,	0.00	0.00,	0.00
Norte/Sur	0.00,	0.00	0.00,	0.00
Este/Oeste	0.00,	0.00	0.00	0.00

A continuación se presentan algunos ejemplos de acelerogramas registrados por las tarjetas RAD-851, incluyendo la gráfica del ruido del sistema de \pm 1 cuenta (todas las gráficas tendrán una reducción al 70 % de su tamaño original).

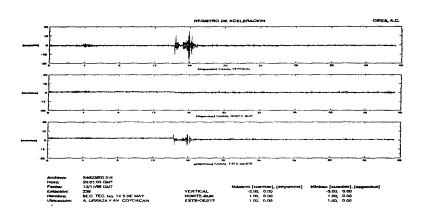
APENDICE F

Movimiento ambiental del edificio del Centro de Instrumentación y Registro Sismico, capitado el día 27 de noviembre de 1996 a nivel azotea (sin referencia de tiempo Omega); registro X0021700.332.

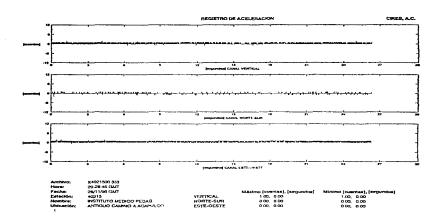


APENDICE F

Movimiento ambiental registrado en la estación 46 (ver tabla del apéndice G),captado el día 13 de noviembre de 1996 a nivel planta baja (con referencia de tiempo Omega), registro X46236.00.318.



Registro del ruido del sistema, \pm 1, observado en la estación 40 (ver tabla del apéndice G), captado el día 28 de noviembre de 1996, con referencia de tiempo. Omega, registro \times 4021500.333.



APÉNDICE G: TARJETAS RAD-851 INSTALADAS EN CAMPO

La lista siguiente nos proporciona la ubicación y el número de estación acelerométrica que fué modernizada con la tarjeta RAD-851, hasta el 21 de Noviembre de 1996.

EST/	CIONES MODERNIZADAS C	COORDENADAS		
No.	ESTACIÓN	UBICACIÓN	LAT N	LON W
2*	Esc. Prim.González Garzón	Calle Xico esq alpatláhuac	19.4290	99.0584
4.	Multifamiliar Juárez II	Antonio M.Anza y Orizaba.	19.4098	99.1566
6*	Jardin de Niños Xochipilii	5 de Febrero y Lucas	19.4198	99.1353
8*	Deportivo Antonio Caso T-II	Nonoalco-Tiatelolco	19.4500	99.1336
10	Esc. Prim. Plutarco Elias	Plutarco Elias Calles eso	19.3809	99.1318
12*	Deportivo Moctezuma	Oriente 168 y Norte 25,	19.4312	99.0963
14*	Esc. Prim. José Ordaz López	Puebla 2, Providencia	19.4808	99.0760
16*	Deportivo Reynosa	Eje 5 Nte. y Sn. Pablo.	19.5005	99.1829
16*	Esc. Prim. Ramon Espinoza	C3 y Carril, Sn. Juan	19.3398	99.0847
20*	Nezahualcóyott	Deportivo Neza-IMSS	19,4027	99.0000
22*	Esc. Sec. Téc. No. 95	C Crestón y C	19 3450	99.1297
24*	Alberca Olímpica	Rio Churubusco y Div	19.3580	99.1539
26	Esc. Sec. Téc. No. 56	Av. Sta. Cruz, Topilejo	19.1974	99.1401
28*	Cerro del Peñón	Peñon de los Baños	19.4385	99,0839
30.	Jardin Esparza Oteo	Pensylvania y Georgia,	19.3885	99.1772
32*	CETIS No. 57	Av. Tepalcates y Verduzco,	19.3858	99.0537
34*	Esc. Prim, Alvaro Obregon	Cuauntémoc 28, San Pedro	19.2016	99.0491
36*	Jardín de Niños Xochimilco	Club España de Remo y	19.2711	99.1024
38*	Jardin de Niños Luz García	Culhuacán, Juana Medina	19,3161	99.1059
40*	Inst. Méd. Pediátrico (SEP -	Antiguo camino a Acapulco	19.0000	99.2032
42"	Palacio de los Deportes	Río Churubusco y Añil,	19.4055	99.0997
44.	Unidad Colonia IMSS	Villalongin 117 Sn. Rafael	19.4337	99.1654
46*	Esc. Sec. Téc. No. 14 "5 de	Angel Urraza y Coyoacán .	19.3832	99.1681
48*	Esc. Prim, Rodolfo	Loreto y Sn. lidefonso.	19.4359	99.1280
50*	Mariscal Tito	Reforma y Gandhi.	19.4253	99.1900
52*	Esc. Sec. Téc. Rafael Dondé	Mariano Escobedo y Lago	19,4383	99.1820
54*	Parque Jardines de	Dalias e Iris	19.3130	99.1272
56*	Esc. Sec. Téc. No. 18	Córdoba 68, Roma	19.4215	99,1590
58*	Esc. Sec. Dna. No. 23	Liverpool 40, Juárez	19.4263	99.1569
60	Sec. Com. y Transp. (SCT)	Xola y Universidad	19.3930	99.1470
62*	Esc. Sec. Téc. No. 2	Eje Central 10, Centro	19 4385	99,1401
64*	Cerro Tepeyac	Mariano Salas y Cantera,	19.4876	99.1137
66	Central de Abastos, Oficinas	Central de Abasto Canal de Apatlaco y	19.3728	99,0983
68*	J. N. Juan Bautista de la		19 3428	99.1068
70*	Inst, Méd Pediatrico (SEP -	Antiguo camino a Acapulco	19 4251	99.1301
74*	Fundación Javier Barros	Jesús Maria, Centro, Sn. Carretera al Ajusco 203	19.2990	99.2100
76	República de Italia	Cda Bolivares y CMarx.	19.4473	99.1000
78*	Esc. Sec. Téc. No. 243	Colinas del Sur	19.3656	99.2262
80*	Esc. Prim. Aurora López	Periférico Sur (Cuemanco)	19,3838	99,1037
82	Esc. Prim. Fed. "Ignacio	Ecatepec, Cerro Gordo	19.5402	99.0630
84*	Culhuacán	Cultuacán	19.3300	99.1254
86	Esc. Prim. Miguel Hidalgo y	Ecatepec, Sn. Agustin	19.5275	99.0478
E08*		Av. Chapultepec	19.4236	99.1602
E09*		Av. Chapultepec	19.4236	99.1602
EC.	Sec. No. 3, Planta baja -	Av. Chapultenec	19 4236	99.1602
	1	1/22		

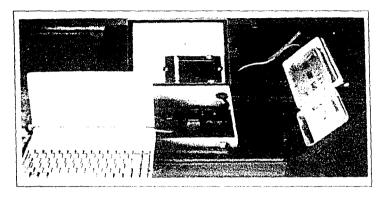
Tabla 7. *Tarjetas instaladas en el Valle de México

Las fotografías siguientes muestran la instalación en campo de las tarjetas RAD-851 en diversos puntos del Distrito Federal, hasta el 29 de Noviembre de 1996.

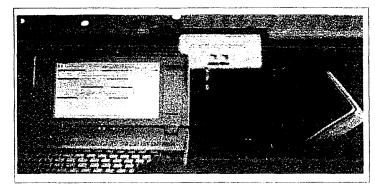


Cambio de tarjeta madre de la estación 46, en donde se observa en primer plano la tarjeta DCA-333, y el dispositivo de grabación a cinta magnetica.

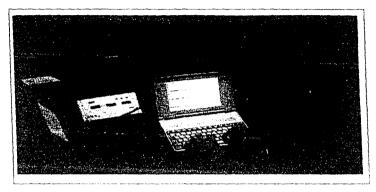




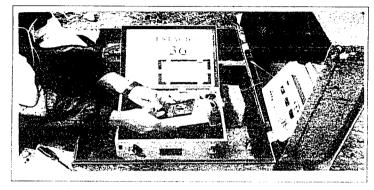
Tarjeta RAD-851 instalada y funcionando en la estación 46



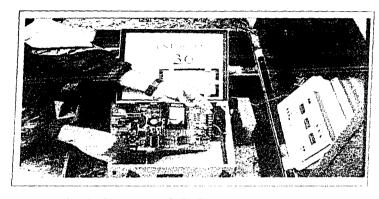
Tarjeta RAD-851 siendo programada en la estación 22



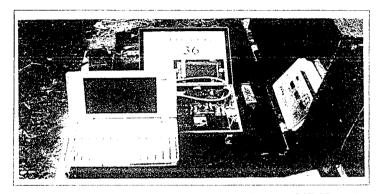
Monitoreo de la estación 22 mediante una computadora portátil



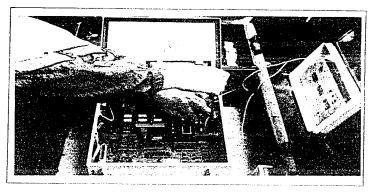
Retiro del dispositivo de grabación de cinta magnética y de la farjeta DCA-333



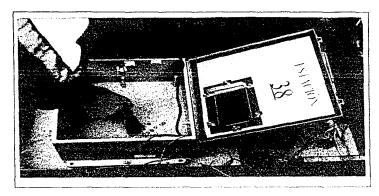
Instalación de la tarjeta RAD-851 en la estación 36



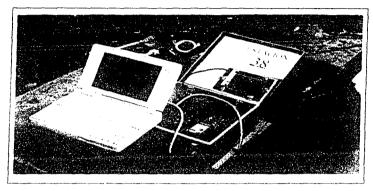
Conexión de la computadora portátil y la tarjeta RAD-851 en la estación 36



Cambio de la tarjeta madre DCA-333 en la estacion 38



Limpieza de la estación 38



Tarjeta RAD-851 en la estación 38, monitoreando en tiempo real los acelerómetros