

160  
2ej



**UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO**  
**FACULTAD DE INGENIERÍA**

**DISEÑO Y CONSTRUCCION DE UN INVERSOR  
PARA EL CONTROL DE UN MOTOR EN UNA  
MAQUINA DE CONTROL NUMERICO.**

**T E S I S**

QUE PARA OBTENER EL TITULO DE  
INGENIERO MECANICO ELECTRICISTA  
AREA ELECTRONICA  
P R E S E N T A  
**JOSE ENRIQUE SANTANA ROMERO**

DIRECTOR DE TESIS  
ING. ENRIQUE R. GOMEZ ROSAS



**TESIS CON  
FALLA DE ORIGEN**

TESIS CON  
FALLA DE ORIGEN

MEXICO, D. F.

AGOSTO 1996



Universidad Nacional  
Autónoma de México

Dirección General de Bibliotecas de la UNAM

**Biblioteca Central**



**UNAM – Dirección General de Bibliotecas**  
**Tesis Digitales**  
**Restricciones de uso**

**DERECHOS RESERVADOS ©**  
**PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

## *Agradecimiento:*

*Mi Padre:*

*Por el apoyo y la esperá que provoca está dura jornada.*

*Mi Madre:*

*Por la fuerza y dedicación que supiste enseñarme.*

*Hermanos:*

*Gracias a ustedes por el apoyo en los días difíciles.*

*Tios:*

*Por el cariño que siempre me brindaron.*

*Tias:*

*Los ratos que he pasado con ustedes han sido de los mejores por ello mil gracias.*

*Victor y Jesus:*

*Con ustedes he pasado una gran parte de mi vida así que gracias por haberme soportado.*

*Iván e Isidro:*

*Por la gran carrera que teníamos de quien se recibirla primero, talvez sin ustedes no lo habría logrado.*

*Ing. Enrique Gomez Rosas:*

*Por la oportunidad de conocer lo que es trabajar en equipo y la realización de este proyecto.*

*Ing. Peters, Valente, Francisco, Ponceano e Isabel:*

*Por los ratos que logre convivir con ustedes con una pequeña platica.*

*A todos los del Instituto de Ingenieria, departamento de Instrumentación*

*Gracias por haberme hecho sentir como uno mas de esa gran familia que año tras año va en aumento y deseando no olvidarlos.*

*Todos aquellos que me han ayudado les agradezco mucho su participación.*

*Escuelas a las que he pertenecido gracias por la oportunidad que me brindaron, un poco tarde he logrado algo satisfactorio en mi vida y espero en algun momento el poderles pagar de alguna forma el respeto que han sembrado en mi.*

## **CONTENIDO**

### **CAPÍTULO 1**

- 1.1 INTRODUCCION..... 7
- 1.2 OBJETIVO..... 7

### **CAPÍTULO 2**

- 2.1 DESCRIPCIÓN Y APLICACIONES BÁSICAS DE  
LOS CONTROLADORES DE MOTORES DE  
INDUCCIÓN EN LA INDUSTRIA.....10
- 2.2 EL MOTOR DE INDUCCIÓN.....10

### **CAPÍTULO 3**

#### **INVERSORES:**

- 3.1 EL INVERSOR PUENTE - H.....18
- 3.2 OTROS TIPOS BÁSICOS DE INVERSORES  
DE UNA FASE.....22
- 3.3 PRINCIPIOS BÁSICOS DE LOS INVERSORES  
DE TRES FASES.....24
- 3.4 INVERSORES PARA UNA FUENTE DE VOLTAJE.....29
- 3.5 INVERSORES PARA UNA FUENTE DE CORRIENTE.....31
- 3.6 MODULACIÓN POR ANCHO DE PULSO PARA LA  
GENERACIÓN DE UNA CORRIENTE SINUSOIDAL.....32

### **CAPÍTULO 4**

- 4.1 MEMORIAS.....34
  - 4.1.1 PROM.....34
  - 4.1.2 EPROM.....34
  - 4.1.3 EEPROM.....34
- 4.2 PLD's
  - 4.2.1 PAL.....35

4.2.2 GAL.....	35
----------------	----

## CAPÍTULO 5

### ALTERNATIVAS DE DISEÑO.

5.1 DISEÑO DE LA ETAPA DE POTENCIA INVERSORES DE VOLTAJE Y CORRIENTE.....	37
5.1.1 DISEÑO CON TBJ's DE POTENCIA.....	37
5.1.2 DISEÑO CON MOSFET's DE POTENCIA.....	38
5.1.3 DISEÑO CON SCR's.....	39
5.2 DISEÑO DE LA ETAPA DE ACOPLAMIENTO.....	40
5.2.1 OPTOACOPLADORES.....	40
5.2.2 TRANSFORMADORES.....	41
5.3 DISEÑO DE LA ETAPA DE CONTROL.....	41
5.3.1 CONVERTIDOR DE VOLTAJE A FRECUENCIA.....	42
5.3.2 MEZCLADOR.....	42
5.3.2.1 COMPARADOR.....	43
5.3.2.2 OSCILADOR.....	43
5.3.2.3 LOGICA PROGRAMABLE (GAL).....	43

## CAPÍTULO 6

### ALTERNATIVAS DE CONSTRUCCIÓN:

6.1 MÉTODOS DE CONSTRUCCIÓN DE LOS INVERSORES EN PUENTE H.....	45
6.2 PRINCIPIOS BÁSICOS DE CONSTRUCCIÓN DE INVERSORES DE TRES FASES.....	46
6.3 CONSTRUCCIÓN DE UNA SEÑAL SINUSOIDAL POR MEDIO DE UNA MODULACIÓN POR ANCHO DE PULSO.....	47

## CAPÍTULO 7

### PROPUESTA DE CONSTRUCCIÓN.

7.1 ETAPA DE POTENCIA.....	51
----------------------------	----

7.1.1 ALIMENTACIÓN.....	51
7.1.2 RECTIFICACIÓN Y FILTRADO.....	52
7.1.3 ETAPA DE POTENCIA (TRANSISTORES MOSFET's).....	52
7.1.4 PROTECCIONES.....	53
7.2 ACOPLADORES.....	53
7.3 ETAPA DE CONTROL.....	56
7.3.1 SEÑAL DE SECUENCIA.....	57
7.3.2 MODULACIÓN.....	59
<b>CAPÍTULO 8</b>	
IMPLEMENTACIÓN DEL DISEÑO.....	61
<b>CAPÍTULO 9</b>	
PRUEBAS	
9.1 GRAFICAS (CORRIENTE Y VOLTAJE).....	65
<b>CAPÍTULO 10</b>	
CONCLUSIONES.....	71
<b>BIBLIOGRAFÍA.....</b>	<b>73</b>
<b>HOJAS DE ESPECIFICACIONES.....</b>	<b>74</b>

# CAPÍTULO I

## 1.1.- INTRODUCCIÓN.

En la industria los motores de inducción presentan generalmente problemas en el arranque, en el control de velocidad y en el control del par de trabajo. Tradicionalmente para arrancar estos motores se empleaban resistencias o inductores conectados en serie al motor para la limitación de la corriente, ya que la corriente de arranque llega a ser hasta 6 veces la de trabajo del motor si es conectado directamente a la línea. Así pues en estos arrancadores las resistencias limitan la corriente en el arranque. Cuando el motor alcanza su velocidad de operación las resistencias son cortocircuitadas, quedando el motor directo a la línea. Otro problema presentado en estos motores es el poder variar la velocidad: al aplicar el método anterior es imposible la variación de velocidad del motor jaula de ardilla, por lo que es conveniente lograr tener control sobre la frecuencia y voltaje de alimentación del motor. Con este objetivo se emplean los llamados **Inversores** los cuales desarrollaban estas exigencias. Los inversores en la actualidad son desarrollados con diferentes tipos de dispositivos de estado sólido como son TBJ's, FET's, MOSFET's y SCR's. Con el inversor se logra un control sobre los motores de inducción de C.A., variando la frecuencia y voltaje.

## 1.2.-OBJETIVO.

Diseñar y construir un Inversor para el control de un motor en una máquina de control numérico.

### 1.2.1.-CONTROL DE UN MOTOR DE 220 [Vrms] Y 3.0 [A].

El diseño se basará en un arreglo puente "H" del inversor para motores trifásicos de inducción. Además con el uso de dispositivos de potencia del tipo MOSFET de bajo costo, para la generación de las secuencias de encendido de cada transistor, se usaran arreglos de lógica de compuertas programables (GAL). Esta lógica proporcionará las secuencias para 120° y 180° de acuerdo al tipo de conexión que se tenga en el motor (estrella o delta). El diseño pretende ser lo más compacto posible contando con dos tarjetas, una para la lógica de control y la otra para el circuito de potencia.

Para la alimentación se toma el voltaje de la línea de C.A., se rectifica y filtra para obtener un voltaje C.D., con el que se alimentará al motor a través del inversor. En las especificaciones del motor indican que es polarizado con un voltaje de 220 V y tendrá un consumo de corriente de 2.6 A. El factor de potencia será de 0.7 a la frecuencia de trabajo de 60 Hz.

El voltaje mínimo de alimentación lo fijaremos en un valor 20 Vrms a una frecuencia de 4 Hz con una corriente de 1 A. Con esto empezará el giro del motor, llegando a un valor de 230 Vrms con una frecuencia de 60 Hz y una corriente de 2.63 A. Así el control que tenemos sobre el motor lo llevamos a cabo por medio de un convertidor de voltaje a frecuencia, además

contando con las señales generadas por los GALES que nos dan las secuencias para el encendido de los MOSFET's de potencia, y éstos a su vez alimentan al motor con el voltaje rectificado. Uno de los GALES cuenta con una lógica de modulación para poder realizar la variación del voltaje del mínimo al máximo.

### 1.2.2.-SECUENCIA DE GENERACIÓN 120° Y 180° (PARA CONEXIONES ESTRELLA Y DELTA EN EL MOTOR).

De acuerdo a la conexión que presente el motor será el tipo de secuencia que se pueda utilizar. Para una conexión delta en el motor la secuencia de encendido de sus devanados es de 180°; en esta secuencia deben quedar encendidos 3 transistores, es decir, siempre se debe de tener dos bobinas polarizadas. Teniendo 3 puntos llamados A, B, C del inversor, se alternan para dar los valores de potencial alto y bajo; esto es debido a 6 transistores, dos por cada punto. Para lograr que trabaje el motor deben de ser dos transistores con potencial alto y uno con potencial bajo o uno con potencial alto y dos con potencial bajo. En el capítulo 3 se explicará lo referido a los transistores con potencial alto y potencial bajo. Para una carga con conexión estrella en el motor, se podrá llevar a cabo ambas secuencias, tanto para 120° y 180° se tienen por lo menos dos bobinas energizadas; lo que hace diferente de una secuencia a otra es la señal de salida para voltaje y corriente en los devanados.

### 1.2.3.-DESCRIPCIÓN DEL PROYECTO.

El proyecto aquí desarrollado es el diseño de un inversor para el manejo de un motor. El motor a utilizar es del tipo de C.A con conexión delta. La energía tomada de la línea de suministro es de 220 Volts de C.A entre fases, la cual rectificamos para obtener aproximadamente 300 Volts de C.D. El método empleado para el control del motor mediante el uso del inversor es desarrollando una señal que se denomina castillo de arena. Esta señal la obtenemos por medio de un arreglo de lógica programable y que nos permite realizar el encendido y apagado de los transistores de potencia. Estos transistores se manejarán en las regiones de corte y saturación, para evitar los problemas de disipación de potencia. Dichos transistores deben de estar completamente en la región de saturación para manejar corrientes altas. La señal generada por la lógica programable realizará un tipo de secuencia de trabajo que, según la bibliografía consultada, es determinada por el tipo de conexión que se tenga en el motor. Esta secuencia, generada por la lógica programable, tendrá un ángulo de 120° para sólo una conexión estrella y 180° para una conexión tanto estrella como delta. En una conexión estrella (120°) se tienen encendidos dos transistores de los seis empleados, lo que mantiene energizadas dos bobinas. En el caso de 180° para una conexión estrella o delta se tienen activos tres transistores simultáneamente. La corriente sólo circula por dos bobinas en una conexión delta y para una conexión estrella la corriente circula por las tres bobinas.

Una de las protecciones que se incorporaron en este proyecto es el uso de los diferentes acoplamientos que se tienen (transformador, optoacopladores y dispositivos de salida con colector abierto) para acoplar la electrónica de potencia con la electrónica de control. Los transistores a utilizar son del tipo MOSFET, con lo que sólo se necesita un cierto valor de corriente mínima y un voltaje suficientemente alto en la terminal de compuerta (GATE) para que fluya la corriente de potencia de la terminal drenaje (DRAIN) a la terminal fuente (SOURCE). La lógica de control cuenta con una señal de alta frecuencia que sirve para que el transistor no permanezca indefinidamente encendido y a baja frecuencia ocasione daño a los transistores. La frecuencia de trabajo para la lógica de control es de 1920 Hz. Con esto se logra que el motor trabaje a una frecuencia de aproximadamente de 0 a 60 Hz. Para la variación de la frecuencia se cuenta con un circuito de conversión de voltaje a frecuencia. También se puede decir que el diseño se basa en la aplicación de reducción de componentes debido a la utilización de la lógica

programable con lo que se disminuye el volumen de piezas y es posible el montaje de todo el proyecto en un volumen reducido.

Para la construcción del inversor se pretende utilizar una tarjeta de 16.2 x 11.2 cm, para la etapa de potencia y otra tarjeta de aproximadamente de 13.4 x 7.4 cm para la etapa de control. Esta construcción será diseñada para que ambas tarjetas se conecten por medio de un cable plano, quedando la etapa de control por encima de la etapa de potencia y contando también con el diseño y construcción de un transformador para la alimentación de todo el inversor.

Aquí se pretende realizar que el diseño trabaje con dispositivos de uso comercial existentes en el mercado y de fácil adquisición, contando también que sean dispositivos de vanguardia.

## **CAPÍTULO II**

### **2.1.-DESCRIPCIÓN Y APLICACIONES BÁSICAS DE LOS CONTROLADORES DE MOTORES DE INDUCCIÓN EN LA INDUSTRIA.**

Anteriormente los controladores de motores en la industria eran de un volumen muy grande, pues estos controladores necesariamente debían ser capaces de realizar un arranque suave en el motor y un paro total del mismo. Necesariamente estos controladores contaban con bancos de resistencias, las cuales ocasionaban que el volumen fuera grande y que existiera un consumo de potencia grande. Estas resistencias ocasionaban una limitación de corriente para que el motor iniciara con un arranque suave, y después se cortocircuitaban las resistencias para así llegar a su velocidad nominal. Con este tipo de control de motor no se tenía un gran manejo del mismo; lo que se buscaba era un arranque suave y que la corriente en el motor disminuyera, considerando muchas pérdidas de potencia. Con la llegada de los dispositivos de estado sólido los controladores se empezaron a reducir de tamaño y con estos el control se podría hacer de una forma más sencilla. Los primeros controladores diseñados con SCR's cumplían con una parte de la exigencia en la industria. Estos controladores llamados cicloconvertidores cumplían con una parte del objetivo, como es el del arranque suave y control de velocidad. El inconveniente de estos aparatos es que sólo pueden trabajar a frecuencias menores (aprox. 30 Hz). En los motores de inducción, como se explicará más adelante, se cuenta con una ecuación para el manejo de la velocidad en relación con la frecuencia. También es necesario que se logre un control del par de trabajo del motor, pero como el par está en función del cuadrado del voltaje, esto ocasiona que se tenga una variación del par considerable.

Además como se requiere del uso de la energía proporcionada por fuentes comerciales, la cual nos proporciona una señal de voltaje a una frecuencia de trabajo de 60 Hz, no hay forma de poder variar la velocidad para un motor, por lo que intervienen ahora controladores diseñados con TBJ's, FET's y MOSFET's de potencia para el manejo de los voltajes y corrientes altas. Con éstos se tiene un gran control debido a que es posible manejar a estos dispositivos a frecuencias altas y el aparato controlador se vuelve aun más pequeño y práctico.

### **2.2.-MOTOR DE INDUCCIÓN.**

#### **2.2.1.-CONSTRUCCIÓN.**

Los motores asíncronos, también llamados de inducción, son prácticamente motores trifásicos. Están basados en el accionamiento de una masa metálica por la acción de un campo giratorio. Están formados por dos armaduras coaxiales: una es fija la y otra es móvil llamados respectivamente estator y rotor.

##### **2.2.1.1.-ESTATOR.**

Es de construcción idéntica al de un alternador trifásico, pero se le llama también inductor o primario. El estator es una corona hecha de chapas magnéticas, aisladas entre sí.

### 2.2.1.2.-ROTOR.

El rotor no está ligado eléctricamente a ninguna fuente de energía ni continua ni alterna. La corriente en sus devanados es, únicamente, la inducida por el campo giratorio estático.

### 2.2.2.-PRINCIPIO BÁSICO DEL ESTUDIO DE LAS MÁQUINAS SÍNCRONAS.

Estos principios son:

- Elementos.
- Un flujo que rote a velocidad angular " $\omega$ " inducirá voltajes en un devanado polifásico.
- Si se permite que circulen corrientes como resultado de los voltajes generados, éstas producirán un flujo que también rote a velocidad " $\omega$ " pero retrasado con respecto al flujo inductor.
- La aplicación de voltajes trifásicos a un devanado trifásico ocasiona un flujo rotatorio a una velocidad angular  $4\pi/p$  [SI], o velocidad  $120f/p$  [US].

La velocidad síncrona de un motor de inducción  $N_s$  es la velocidad del flujo giratorio  $120f/p$ . La velocidad del rotor  $N_r$  es típicamente del orden de 0.95  $N_s$  a plena carga. La frecuencia del voltaje inducido en el rotor está determinada por su diferencia  $N_s - N_r$ . La frecuencia del rotor  $f_r$  es  $p(N_s - N_r) / 120$ .

$$f_r / f = (p(N_s - N_r) / 120) / (pN_s / 120) = (N_s - N_r) / N_s = s$$

donde  $N_s - N_r$  es la velocidad de deslizamiento y  $s$  es el deslizamiento.

El flujo del rotor en el motor de inducción es atribuible a la fmm (fuerza magnetomotriz) en los devanados del motor.

Existen dos tipos de rotores utilizados: uno es el rotor jaula de ardilla, en el cual sobre el eje se ensamblan laminaciones troqueladas en acero magnético, las cuales incluyen huecos para ranura. En las ranuras se funden hierro o cobre y se introducen barras para proveer conductores y en los extremos, anillos fundidos forman un corto circuito de baja resistencia.

El otro es el rotor bobinado, en el cual se introducen conductores aislados para formar un devanado polifásico, con los extremos de cada fase conectados a anillos de deslizamiento. El rotor debe bobinarse para el mismo número de polos del estator. Desde el punto de vista de construcción del rotor, el rotor bobinado es más costoso que el de jaula de ardilla.

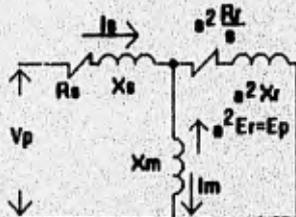


fig. 2.1 Circuito equivalente del motor.

Para cualquier corriente de línea  $E_p$  es  $V_p - I_s(R_s + jX_s)$ . Con el rotor bloqueado (fig. 2.1), el voltaje de rotor reflejado a  $E_r$  debe ser igual a  $E_p$ .  $E_p$  permanece constante y el voltaje del rotor a cualquier velocidad debe ser  $s(aE_r)$ , ya que el voltaje es proporcional a la frecuencia y  $f = sf$ . Así mismo, la reactancia del rotor a cualquier velocidad está relacionada con la reactancia del rotor bloqueado por la frecuencia ( $X = 2\pi fL$ ); así, a cualquier velocidad, la reactancia del rotor reflejada es  $sa^2X_r$ , en donde  $X_r$  es la reactancia del rotor bloqueado.

$$I_r/a = (s(aE_r))/(a^2R_r + jsa^2X_r) = aE_r/(a^2(R_r/s) + ja^2X_r)$$

Análisis de funcionamiento. Cuando se conocen las corrientes de la fig. 2.2, es posible identificar la potencia en cualquier porción del circuito para las tres fases de la máquina.

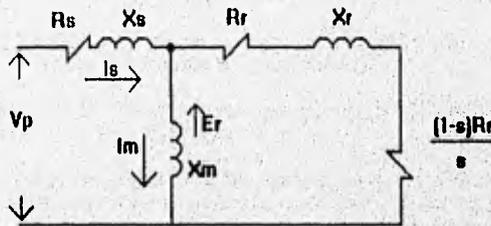


fig. 2.2 Circuito del motor de Inducción a rotor bloqueado.

$$P_s = 3 \cdot I_s^2 \cdot R_s$$

Pérdidas en el estator.

$$P_r = 3 \cdot I_r^2 \cdot R_r$$

Pérdidas en el rotor.

$$P_d = (3 \cdot I_r^2 \cdot (1-s) \cdot R_r) / s$$

Potencia desarrollada.

La potencia de entrada en el rotor es PER

$$PER = 3 \cdot I_r^2 \cdot R_r / s = 3 \cdot I_r^2 \cdot R_r + 3 \cdot (1-s) \cdot I_r^2 \cdot R_r / s$$

de esta relación

$$P_s = s \cdot PER$$

$$P_d = (1-s) \cdot PER$$

### 2.2.3.-PRINCIPIO DE MOTORES DE INDUCCIÓN.

El motor de inducción del tipo jaula de ardilla fig. 2.3 ha sido el caballo de batalla de la industria por su simplicidad, fuerte construcción y bajo costo de fabricación. Con el empleo cada vez más extenso de controladores electrónicos por ajuste de frecuencia, el motor de inducción de corriente alterna (C.A.) parece encontrarse en ventaja para mantener su liderazgo.

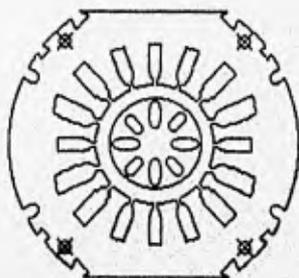


fig. 2.3 Sección del circuito magnético de estator y rotor en un motor de inducción tipo jaula de ardilla.

Un motor de inducción está constituido por dos componentes básicos; una parte estacionaria o estator y una parte giratoria o rotor.

El estator está formado por laminaciones (fig. 2.4) que son básicamente de dos tipos: abiertas o semicerradas. En un motor real, el devanado de cada fase está distribuido en las ranuras del estator. El núcleo del rotor también está formado por laminaciones de acero (fig. 2.5) eléctrico punzonados en la parte central.

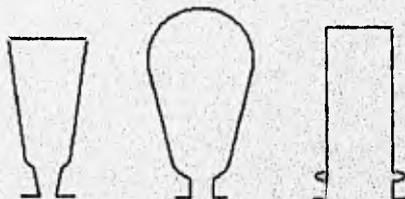


fig. 2.4 Formas de ranuras para núcleos de estator de motor de inducción.

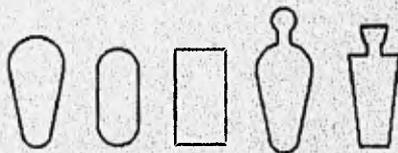


fig. 2.5 Formas de ranuras para núcleos de rotor tipo jaula de ardilla.

## 2.2.4.-CAMPO MAGNÉTICO GIRATORIO.

En la figura 2.6 se considera como punto de partida al punto t1. La fmm de la fase "A" tendrá ahí su máxima en el sentido de arriba hacia abajo, en tanto que las fases "B" y "C" tendrán la mitad de la intensidad máxima y los sentidos indicados en el diagrama b1.1. Al sumar los tres fasores se obtiene uno solo, dirigido de arriba hacia abajo.

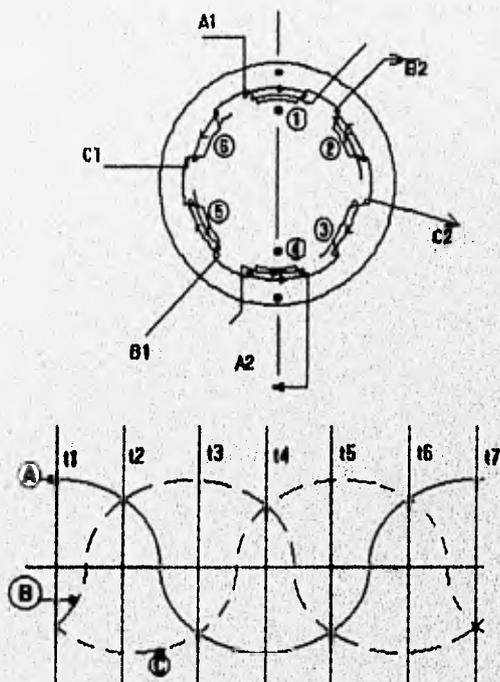


fig. 2.6 Esquema de un motor de inducción trifásico de dos polos.  
Ilustra la formación del campo magnético giratorio del estator.

Al pasar el punto t2 se observa que la intensidad en la fase "A" se ha reducido a la mitad, que la fase "B" tiene la misma intensidad pero dirección opuesta a la que tenía en el punto t1, y que en la fase "C" la intensidad ha alcanzado el valor máximo, por lo que ahora la suma de los tres fasores tendrá la misma dirección que el fasor "C", es decir, del punto t1 al punto t2 el fasor que representa la fmm total ha girado  $60^\circ$ , en el sentido del reloj.

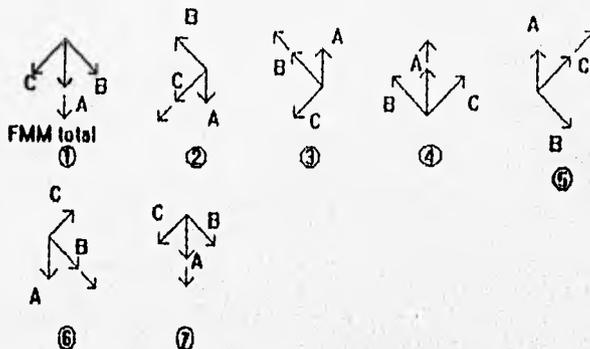


Diagrama 2.1 Combinación instantánea de los fasores de FMM de las fases (A, B, C), que dan como resultado un FMM total constante que gira en el sentido de las manecillas del reloj

Haciendo un análisis similar para los puntos 13, 14, 15 y 16 se encontrará que el fasor mencionado seguirá girando  $60^\circ$  en cada caso y habrá dado una vuelta completa al punto 17, lo que constituye un ciclo completo de la variación de la corriente de la fase "A".

Al ser alimentado con una tensión trifásica equilibrada, los tres devanados de fase del estator producen una fuerza magnetomotriz constante que gira uniformemente y produce un campo magnético, igualmente constante que gira a la misma velocidad. Como ya se ha mencionado, el campo magnético giratorio en un motor de dos polos, como el analizado, y efectúa una revolución completa por cada ciclo de la corriente alterna, por lo que en este caso la velocidad de rotación  $N_s$ , en revoluciones por segundo (rps), es numéricamente igual a la frecuencia  $f$ , y la velocidad  $N_s$  en revoluciones por minuto (rpm) es entonces  $N_s = 60f$ .

Si en lugar de un motor de dos polos se considera uno de cuatro, seis o más, la velocidad del campo magnético será igual el valor anterior dividido entre el número de pares de polos.

$$N_s = 60f / (1/2)p = 120f / p.$$

donde

$f$  - frecuencia.  
 $p$  - # de polos.

La velocidad con la que gira el campo magnético ( $N_s$ ) se conoce como velocidad sincrónica (o sincrónica) del motor y conforme a la expresión anterior, se deduce que dicha velocidad sincrónica sólo puede cambiar si se modifica la frecuencia ó el número de polos.

Al contar a los conductores del estator, el campo magnético giratorio se generará en ellos una fuerza contraelectromotriz (fcem) cuyo efecto es el limitar el valor de la corriente que circula por el devanado primario.

#### 2.2.4.-DESARROLLO DEL PAR DE ROTACIÓN EN UN MOTOR DE INDUCCIÓN.

Los elementos conductores del rotor también son cortados por el campo magnético en movimiento, por lo cual se genera en ellos una fuerza electromotriz que a su vez hace circular una corriente en cada barra. El sentido de la corriente puede deducirse por la regla de la mano derecha de modo que prácticamente la mitad de las barras conducen en un sentido y la otra mitad en el sentido opuesto, como se muestra en la figura 2.7.

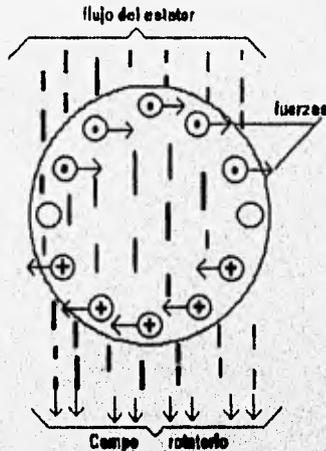


fig. 2.7 Fuerzas inducidas en las barras del rotor por efecto electromagnético.

El efecto total es el par de rotación que se desarrolla en el motor (fuerza por distancia al eje de giro). Por tal motivo, un motor de Inducción siempre opera a velocidades inferiores a la del campo magnético o síncrona.

##### 2.2.4.1.-CAMBIOS DE FRECUENCIA.

Un motor de Inducción es un dispositivo de velocidad constante. Su velocidad depende del número de polos dispuesto en el estator. Para esto se supone que el voltaje y la frecuencia de la alimentación permanecen constante.

Existen varios métodos para variar la velocidad de un motor de corriente alterna. El devanado primario o del estator puede conectarse de manera que sea posible cambiar el número de polos. Este método puede producir una velocidad diferente, pero no un cambio gradual de velocidad. Puede cambiarse también el deslizamiento variando el voltaje de alimentación; sin embargo, como el par es proporcional al cuadrado del voltaje, al reducirse éste disminuye muy rápidamente el par disponible, lo cual finalmente obligará al motor a detenerse.

Un medio excelente para cambiar la velocidad de un motor tipo jaula de ardilla consisten en variar la frecuencia de la tensión de alimentación.

Para mantener el par constante es necesario variar simultáneamente la tensión y la frecuencia, de modo que la relación de voltaje sobre frecuencia se conserve invariable.

Los controladores modernos de frecuencia ajustable efectúan esta función. A par constante, la potencia de salida es directamente proporcional a la velocidad. En el caso de un motor de 60 Hz, el incrementar la frecuencia por encima de ese valor ocasionará una sobrecarga en el motor sobre la nominal, lo cual no es conveniente excepto por períodos cortos. Si se reduce la frecuencia a menos de 60 Hz, la velocidad será inferior a la velocidad de diseño del motor.

El par:  $T = k (P/N)$   
donde  $T$  - par.  
 $k$  - constante.  
 $P$  - potencia.  
 $N$  - velocidad.

$$T = (k / N_s)(31^2 R / s)$$

#### 2.2.4.2.-CONTROL DE LOS MOTORES DE INDUCCIÓN.

Un motor de inducción es siempre una máquina de velocidad fija, ya que en la mayor parte de los casos su velocidad de operación no difiere más de un 5% del valor de la velocidad síncrona, la cual está definida por el número de polos y la frecuencia de la fuente de alimentación, conforme a:

$$N_s = 120f / p$$

$f$  - frecuencia.  
 $p$  - # de polos.

Si se trata de incrementar el deslizamiento para hacer que el motor funcione a más baja velocidad, las pérdidas en el rotor se incrementan y la eficiencia se reduce, por lo cual éste no es el camino más conveniente.

#### 2.2.4.3.-CONTROL POR MEDIO DE NÚMERO DE POLOS.

El método más sencillo y más utilizado para obtener dos velocidades diferentes en un mismo motor es el de polos consecuentes. Permite obtener dos velocidades en relación 2:1 mediante un cambio en las conexiones del estator.

Cuando se requieren más de dos velocidades es posible colocar un segundo devanado en el estator, el cual a su vez puede usarse en una o dos velocidades.

#### 2.2.4.4.-CONTROL POR MEDIO DEL DESLIZAMIENTO.

Puede obtenerse un control limitado de la velocidad de un motor modificando el voltaje de alimentación, con lo cual se modifica su curva par - velocidad. Este método sólo se aplica a motores de capacidad reducida y que operan con cargos de velocidad variable.

#### 2.2.4.5.-VALORES CARACTERÍSTICOS DEL PAR EN UN MOTOR DE INDUCCIÓN.

El concepto de par de rotación es equiparable al de fuerza. Sin embargo, este último término se emplea generalmente al hablar de movimientos rectilíneos, y el de par se utiliza en relación con un movimiento rotatorio. El par es el momento de una fuerza a un centro y se expresa en las unidades correspondientes de distancia y fuerza.

## CAPÍTULO III

### INVERSORES.

Los equipos con dispositivos de estado sólido utilizados para la conversión de C.D. a C.A. son nombrados Inversores. En este capítulo se presentan algunos tipos de Inversores dependiendo del número de fases, el uso de dispositivos de estado sólido y la forma de onda de salida. Observaremos primero Inversores de una fase, llegando a inversores de dos fases. Después, discutiremos un enfoque sobre el principio de un Inversor de tres fases, que son utilizados para el control de velocidad variable en motores de inducción y síncronos, con una comparación entre una inverso fuente de corriente y un Inversor fuente de voltaje. Luego continuaremos, presentando la forma de onda de salida manejada por motores, una teoría para la generación de señales PWM que debe ser desarrollada en los Inversores de fuente de voltaje.

#### 3.1.- EL INVERSOR PUENTE - H.

El principio básico para la generación de un voltaje alterno de un fase a partir de un suministro de voltaje de C.D. es usando un esquema conocido como el circuito puente - H, el cual se ilustra en la figura 3.1. La corriente es suministrada a la carga por medio de una fuente de voltaje de C.D. por medio de dos interruptores S1 y S2. Como cada interruptor tiene conectado sus terminales al positivo y negativo de la fuente, la combinación de los dos interruptores presenta cuatro estados:

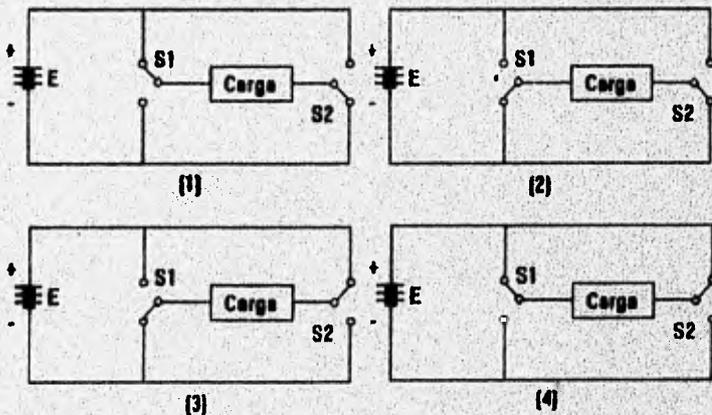


fig. 3.1 Principios básicos de los inversores de una fase simple utilizando el puente -H por medio de dos interruptores mecánicos S1 y S2. a) Se tiene un voltaje positivo en la carga de S1 a S2. b) Se tiene un voltaje cero en la carga cuando

S1 y S2 se ponen en el voltaje negativo de la fuente. c) Se tiene un voltaje negativo en la carga de S1 a S2. d) Se tiene un voltaje cero en la carga cuando S1 y S2 se ponen ambas en el voltaje positivo de la fuente.

Estado	S1	S2	Obtenemos
1	(+)	(-)	Voltaje positivo a la carga
2	(-)	(-)	Voltaje cero a la carga
3	(-)	(+)	Voltaje negativo a la carga
4	(+)	(+)	Voltaje cero a la carga

Cuando en los estados 1 y 3 se presentan el cambio de polaridad en la carga, aparecerá un voltaje de onda cuadrada a través de la carga, como se ilustra en la fig. 3.2(a). Los estados 2 o 4, quienes marcan el potencial cero en la carga, serán representados en la grafica y la forma de onda es como se ve la fig. 3.2(b). Una comparación entre estas dos diferentes formas de onda pueden ser hechas en términos de las componentes armónicas involucradas en la forma de onda, como se presenta en la Tabla 3.1. La diferencia en el puente será que la forma de onda (b) no involucra la tercera y las de orden  $3n$  ( $n=1,2,3,\dots$ ) componentes armónicas.

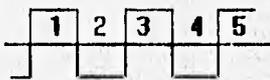
Tabla a3.1. Relación de componentes armónicas involucradas en la forma de onda de las fig. 3.2 (a) y (b).

	onda cuadrada (a)	onda de paso (b)
Fundamental	1	1
3a. armonica	1/3	0
5a. armonica	1/5	1/5
7a. armonica	1/7	1/7
9a. armonica	1/9	0
11a. armonica	1/11	1/11
13a. armonica	1/13	1/13

Si ahora se reemplazan los dos interruptores por dispositivos de estado solido (transistores y diodos), el esquema básico de un inversor puente - H de una fase debe ser como el presentado en la fig. 3.3. Los cuatro transistores y los cuatro diodos son requeridos. Cuando el Tr1 está encendido y Tr2 está apagado la terminal "A" tiene un potencial E (potencial alto). Cuando Tr1 OFF y Tr2 ON la terminal "A" tiene un potencial cero o GND (potencial bajo). Similimente, cuando Tr3 ON y Tr4 OFF la terminal "B" tiene un potencial E y cuando Tr3 OFF y Tr4 ON la terminal "B" tiene GND. Cuando los interruptores cambian de un estado a otro entre los dos transistores parrados, entre ambos transistores habrá en un estado OFF por un corto tiempo. Esto evita la posibilidad de un corto circuito en un estado transitorio, que ocurre cuando los dos transistores pueden ser simultáneamente cerrados. De aquí, el cambio de estado de encendido a apagado en un transistor, debe ser tan rápido como sea posible, igual al cambio de apagado a encendido debe acarrear una salida con un tiempo apropiado y tomando un tiempo definido.

Los cambios de secuencia de los cuatro transistores producen las formas de ondas cuadrada y onda de paso dadas en la fig. 3.2.

	1	2	3	4	5		1	2	3	4	5	6	7	8	9
S1	E	0	E	0	E	S1	E	E	E	0	0	0	E	E	E
S2	0	E	0	E	0	S2	0	0	E	E	E	0	0	0	E
Tr1	1	0	1	0	1	Tr1	1	1	1	0	0	0	1	1	1
Tr2	0	1	0	1	0	Tr2	0	0	0	1	1	1	0	0	0
Tr3	0	1	0	1	0	Tr3	0	0	1	1	1	0	0	0	1
Tr4	1	0	1	0	1	Tr4	1	1	0	0	0	1	1	1	0



(a) salida de onda cuadrada

(b) salida de onda de paso

fig. 3.2 Dos ejemplos de secuencia de swicheo en el puente inversor. Método (a) generará un voltaje de onda cuadrada. Método (b) generará una salida de onda de paso. Las tablas de arriba presentan el efecto del swicheo mecánico y las de abajo el proceso con los transistores.

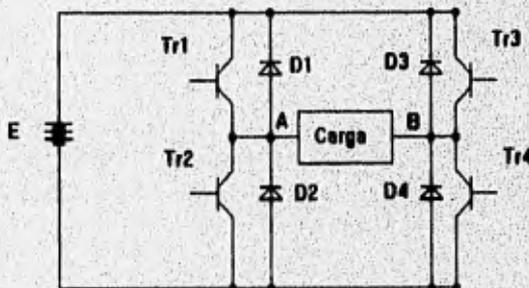


fig. 3.3 Puentes Inversor usando 4 transistores y 4 diodos.

Como un método avanzado, si la secuencia de interrupción es empleada para producir un modelo ON/OFF presentado en la fig. 3.4 (a) y (b), la forma de onda que aparecerá a través de la carga debe ser como es en la fig. 3.4(c). Esta técnica es referida como "modulación por ancho de pulso de pulso sinusoidal". La componente fundamental en el voltaje de carga es presentada por una curva quebrada en proporción fig. 3.4(c) y las componentes de la más alta armónica son pocas excepto por la componente de pulsación. De aquí que, la corriente varíe en el tiempo.

Pero la combinación de dos inversores de puente -H, como se presenta en la fig. 3.5, uno puede obtener un inversor de dos fases que se usará para manejar un inductor de dos fases ó motor síncrono.

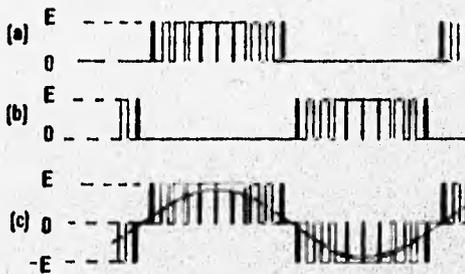
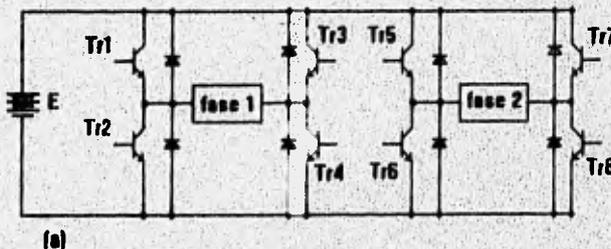
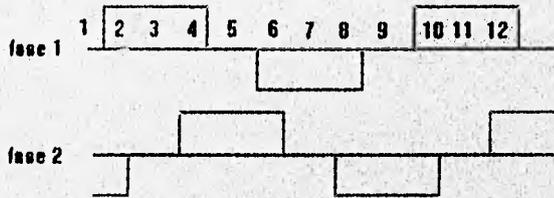


fig. 3.4 Forma de onda en modulación por ancho de pulso para obtener una señal casi sinusoidal usando un inversor de puente -H: (a) Voltaje de terminal A; (b) Voltaje de terminal B; (c) Voltaje aplicado a la carga. La curva sinusoidal es la componente del voltaje de carga.



secuencia	1	2	3	4	5	6	7	8	9	10	11	12
Tr1	1	1	1	1	0	0	0	0	1	1	1	1
Tr2	0	0	0	0	1	1	1	1	0	0	0	0
Tr3	1	0	0	0	0	1	1	1	1	0	0	0
Tr4	0	1	1	1	1	0	0	0	0	1	1	1
Tr5	0	0	1	1	1	1	0	0	0	0	1	1
Tr6	1	1	0	0	0	0	1	1	1	1	0	0
Tr7	1	1	1	0	0	0	0	1	1	1	1	0
Tr8	0	0	0	1	1	1	1	0	0	0	0	1

(b)



(c)

fig. 3.5 Inversor de dos fases y un ejemplo de la secuencia de swicheo. (a) Circuito fundamental, (b) secuencia de swicheo, (c) forma de onda.

### 3.2.- OTROS TIPOS BÁSICOS DE INVERSORES DE UNA FASE.

El inversor puente -H, que usa cuatro dispositivos de swicheo, es el de tipo más ortodoxo de inversores. Otros tipos de inversores son ilustrados en la Fig. 3.6. Este tipo (a) usa dos transistores y dos fuentes de C.D. El tipo (b) necesita una fuente de C.D., dos transistores y un transformador con Tap central. Este tipo de características eléctricas de aislamiento entre la carga y el suministro de voltaje proporcionará el voltaje en la carga que será ajustado por la relación de el transformador. El tipo (c) emplea un capacitor que trabaja como una batería con un voltaje de  $E/2$ , debido a la constante de tiempo. Cuando la carga RC es resistiva es mucho más alta el recíproco de la frecuencia de swicheo. Como se explica en la fig. 3.7, cuando Tr1 ON y Tr2 OFF el voltaje en la carga será  $E-E/2=E/2$ , y cuando el estado de swicheo está al revés el voltaje en el capacitor es  $(-E/2)$ .

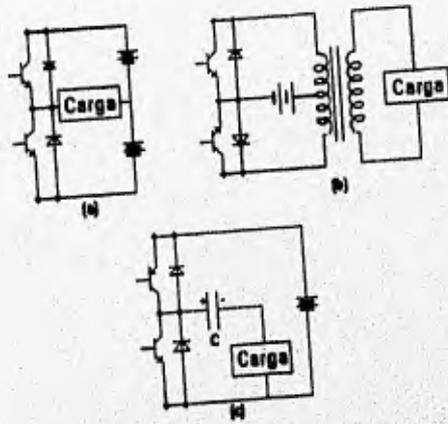


fig. 3.6 Tres tipos de Inversores de una fase usando dos dispositivos de switcheo de potencia: (a) Usando dos suministros de potencia, (b) Empleando un transformador con tap-central, (c) Teniendo un capacitor grande.

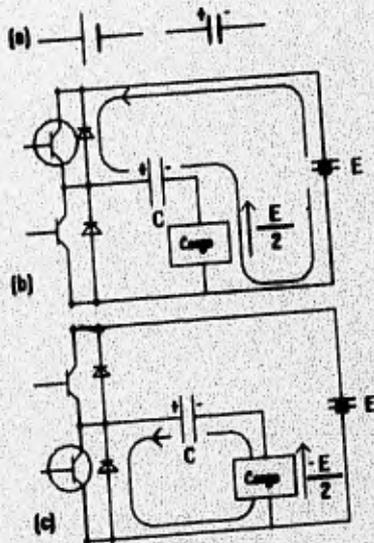


fig. 3.7 Principio de un inversor de una fase de la fig. b3.1(c). (a) La carga del capacitor C trabaja como una batería teniendo un voltaje de  $E/2$ ; (b) Tr1 ON y Tr2 OFF, el voltaje aplicado a la carga es  $E/2$ ; (c) cuando Tr1 OFF y Tr2 ON, el voltaje en la carga es  $-E/2$ .

### 3.3.- PRINCIPIOS BÁSICOS DE INVERSORES DE TRES FASES.

El principio básico para la obtención de un voltaje de C. A. trifásica, será aplicado a un motor trifásico como se ilustra en la fig. 3.8, en donde 3 swiches mecánicos son usados para la conmutación del suministro de corriente de C.D., aplicando una correcta secuencia de generación en el estator. Un número de secuencias para la operación de estos swiches mecánicos es posible, pero se verán dos métodos fundamentales que completan un ciclo con los seis swiches: uno conocido como el tipo de conducción de  $120^\circ$  y el otro de  $180^\circ$ .

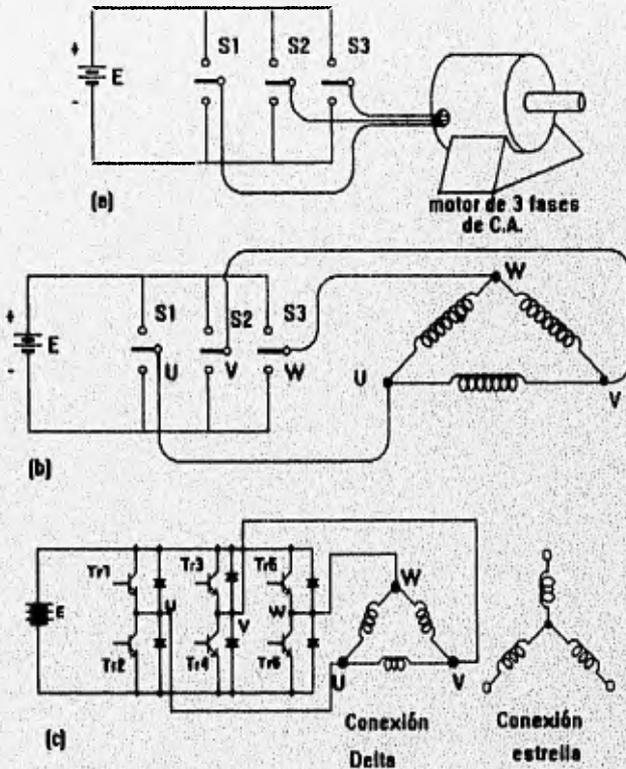
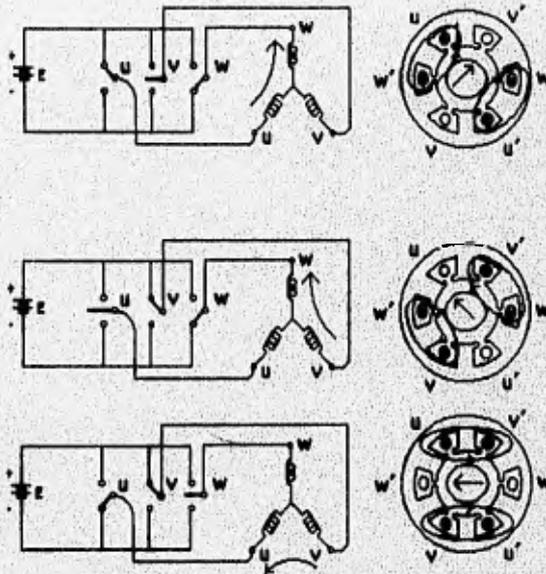


fig. 3.8 Configuración básica para un inversor puente de tres fases:  
 (a) teniendo interruptores mecánicos conectados a un motor  
 (b) siendo la carga inductores conectados en delta.  
 (c) esquema del inversor puente con transistores y diodos para una conexión, sea delta o estrella.

### 3.3.1.- TIPO DE 120°.

Aquí la aplicación primordial de esta secuencia es la de tener en el motor o carga del inversor una conexión puramente estrella. Las secuencias de los interruptores mecánicos se tienen conectados dos, es decir, S1 y S2 en ON y S3 OFF, que satisface la regla de que uno debe estar en la terminal positiva de la fuente, el otro en la terminal negativa y el último debe estar abierto. Como ejemplo se tiene la fig. 3.9 en donde se tiene de carga un motor con conexión estrella y se puede observar que se tienen dos bobinas polarizadas. También se observa que se tiene la distribución de corriente y la resultante del campo magnético para presentar el giro del campo magnético en el motor. Esto debe notar que si el proceso de switcheo se pone de E a GND, dado como por un intervalo de 120° en cada ciclo.



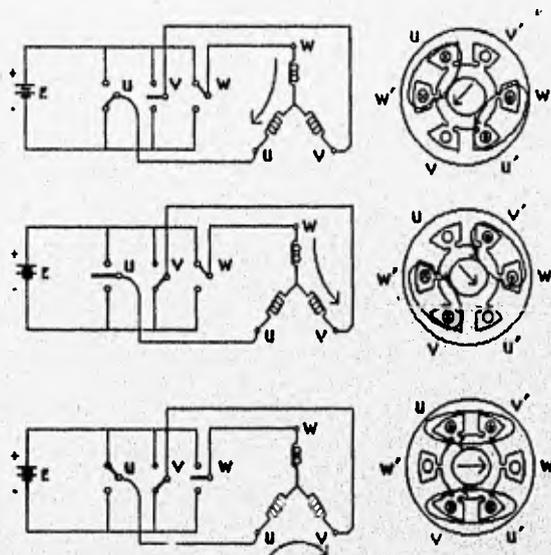


fig. 3.9 Secuencia de swicheo para el inversor en conducción de 120°.

**3.3.2.- TIPO DE 180°.**

En este tipo de secuencia se tiene que ahora se utilizan todos los swichs mecánicos, los cuales deben de estar en un potencial alto o potencial bajo. En la fig. 3.10 se tiene una secuencia de 180° aplicados a una carga de motor con conexión, sea delta o estrella. En esta secuencia la importancia de la conexión se desarrolla por el tipo de señal de voltaje que se desee en la carga. Para ver la comparación de estas señales de 120° y 180° se tiene la fig. 3.11 con carga resistiva conectada en estrella. Como se ve en la fig. 3.10, las polarizaciones de la carga para un motor con conexión delta hay dos bobinas que se encuentran en conducción. En la conexión estrella se tiene que la conducción es ahora por las tres bobinas. En la conexión delta vemos cómo es posible la conducción de dos bobinas y con esto se observa la generación del campo magnético y la dirección que lleva. Como se observa la posición de los interruptores de la dirección de la corriente y la dirección del campo magnético de giro. Lo mismo ocurre con la conexión estrella en el motor.

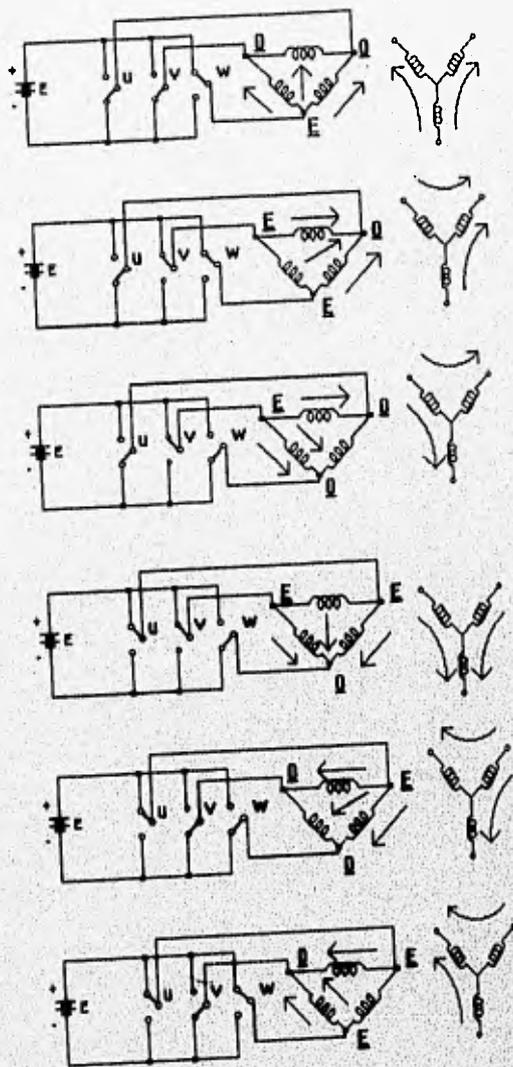
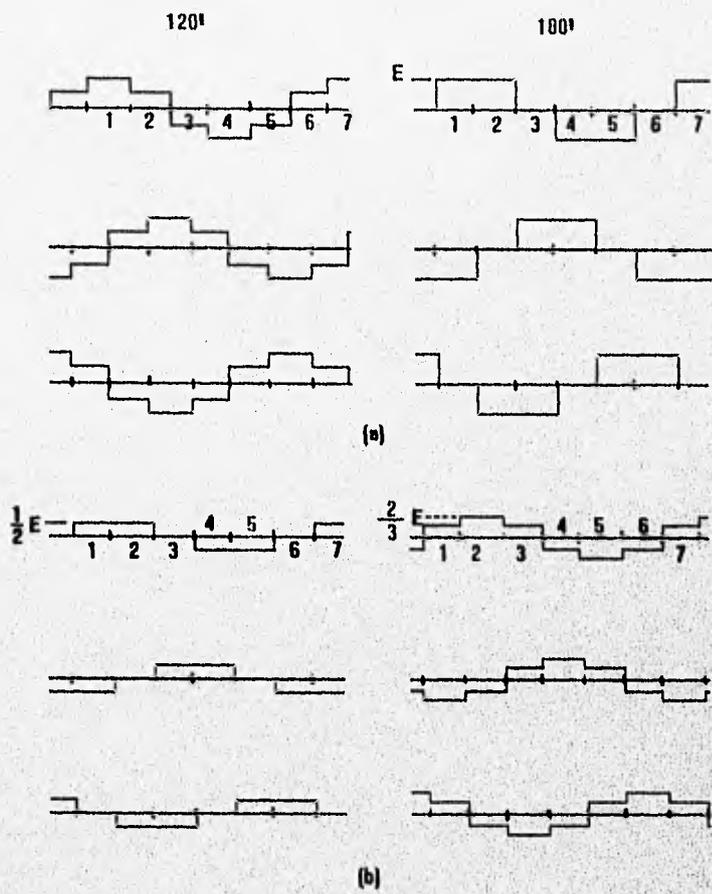


fig. 3.10 Secuencia de swicheo para el inversor en conducción de 180°



La siguiente tabla 3.2 presenta la secuencia que se generan en los transistores para un tipo de 120° y la otra para 180°.

120°							180°						
secuencia	1	2	3	4	5	6	secuencia	1	2	3	4	5	6
Tr1	1	1	0	0	0	0	Tr1	1	1	1	0	0	0
Tr2	0	0	0	1	1	0	Tr2	0	0	0	1	1	1

Tr3	0	0	1	1	0	0
Tr4	1	0	0	0	0	1
Tr5	0	0	0	0	1	1
Tr6	0	1	1	0	0	0

Tr3	0	0	1	1	1	0
Tr4	1	1	0	0	0	1
Tr5	1	0	0	0	1	1
Tr6	0	1	1	1	0	0

Tab. 3.2. Tablas de secuencias de encendido de los transistores para el correcta generación del trabajo en el motor.

### 3.4.- INVERSOR PARA UNA FUENTE DE VOLTAJE.

En la fig. 3.12 se presenta un circuito para un inversor fuente de voltaje, que presenta un gran capacitor entre las terminales de C.D. para la estabilización del voltaje C.D. cuando ocurre una conmutación; o en términos técnicos, para tomar la impedancia mínima del suministro de potencia, es decir, cuando se rectifica la señal C.A. se tienen obulos positivos y estos obulos se reducen con un capacitor grande, obteniendo un voltaje de rizo de C.A. mínimo: El modo de 180° es empleado para los 6 pasos de operación de este Inversor, así como varias técnicas de PWM pueden ser empleadas para mejorar o controlar las formas de onda de salida.

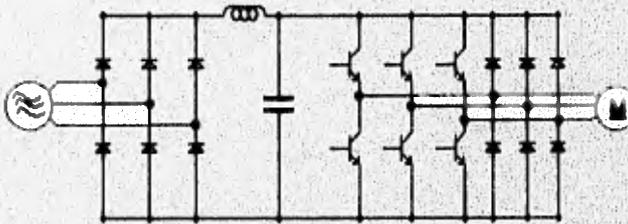


fig. 3.12 Inversor fuente de voltaje utilizando transistores como elementos de swicheo.

Un inconveniente de los Inversores fuente de voltaje es que cuando la carga de la máquina trabaja en el modo de generador, la potencia eléctrica generada no puede regresar a la fuente de potencia de C.A. para recuperar energía. Esto puede ser comprendido viendo la fig. 3.13. Por motivo de simplicidad, la potencia C.D. proviene de un convertidor de una fase conteniendo un diodo, un reactor y un capacitor. Ahora nos permitimos suponer que el inversor es operado para producir un

voltaje trifásico de 60 Hz, para manejar un motor de inducción de 4 polos a una rapidez de 1700 rpm que es mucho menor que la velocidad síncrona de 1800 rpm. En este estado la dirección de la corriente es presentada en la fig 3.13 (a).

En la fig. 3.13 (c) se presenta la curva característica del par vs. velocidad para operaciones de esta máquina de 60 y 50 Hz. El punto de operación en este primer cuadrante: (par positivo y rotación CW). Si la frecuencia de salida es súbitamente reducida a 50 Hz, el punto de operación será registrado en el punto Q' en el cuarto cuadrante. Por causa del gran capacitor, el voltaje entre A y B, en fig. 3.13 (b), queda adelantado, y así la corriente está atrasada lo cual permite el regreso de la potencia eléctrica generada a la fuente de potencia.

Se notará que la operación de una máquina de inducción en el segundo cuadrante en la fig. 3.13 (c) es usualmente promediada, porque la energía eléctrica suministrada por la fuente de potencia y la potencia mecánica producida vía la flecha mecánica estarán disipadas como calor en el motor y el rizo de temperatura puede ser muy alto.

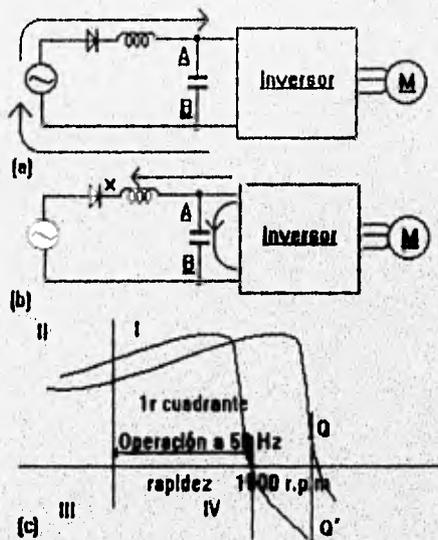


fig. 3.13 El Inversor fuente de voltaje es incapaz de regresar la potencia generada al suministro de energía; (a) Se presenta la dirección de la corriente en el motor cuando es operado; (b) Se presenta la corriente cuando el motor opera como generador; (c) curva característica de par vs rapidez para las operaciones de 50 y 60 Hz y los puntos de operación Q y Q'

### 3.5.- INVERSOR PARA UNA FUENTE DE CORRIENTE.

En la fig. 3.14 se presenta un caso en que se coloca una reactancia inductiva entre el suministro de potencia C.D. y los dispositivos de swicheo para guardar una corriente constante C.D., o en términos técnicos, para proporcionar una impedancia interna alta para el suministro de potencia C.D. Este Inversor, que es conocido como el tipo fuente de corriente, utiliza tiristores o GTO's como dispositivos de swicheo que serán controlados en el modo de 120°.

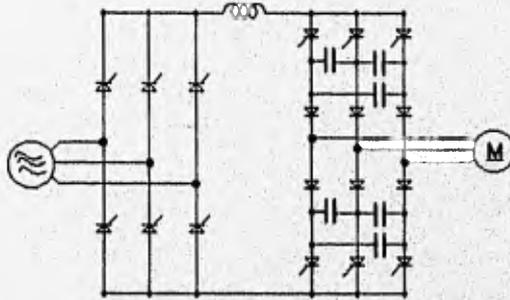


fig 3.14 Inversor fuente de corriente utilizando tiristores como elementos de swicheo.

Como se explica en la fig. 3.15, cuando la carga de la máquina (que es normalmente un motor) actúa como un generador en el cuarto cuadrante, la dirección de la corriente es mantenida sin cambio debido al reactor, pero la polaridad del voltaje puede ser invertido por el control de las compuertas de los tiristores en la sección de conversión. Este tipo de inversor es usado en

aplicaciones de alta potencia, donde el recuperar energía es esencial, este tipo no siempre es utilizable para aplicaciones de baja potencia.

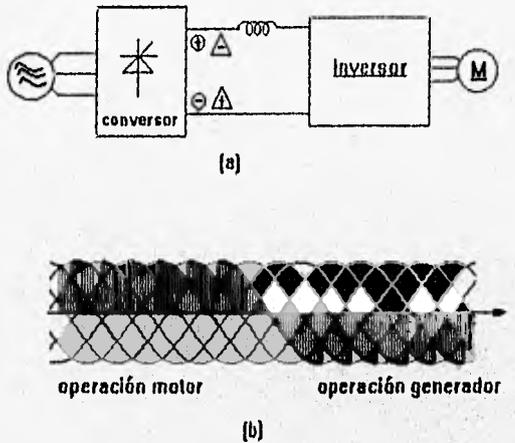


fig. 3.15 El Inversor fuente de corriente es capaz de alimentarse regresando la potencia generada por la carga de la máquina (motor) al suministro de potencia. + y - indican el voltaje en el modo de operación del motor (+) y (-) representan la operación de generador. (a) Diagrama de bloque (b) Voltaje aplicado a la carga de la máquina.

### 3.6.- MODULACIÓN POR ANCHO DE PULSO PARA LA GENERACIÓN DE UNA CORRIENTE SINUSOIDAL.

Cuando el voltaje trifásico (que será aplicado a un motor de 3 fases) varía en una onda seno defasándose  $120^\circ$  relativos de una a otra, el campo magnético rotará en este estator con una constante de nivel construida. En este manejador la forma de onda de corriente será asimismo una sinusoidal. Aquí debemos discutir el método de producir una onda de corriente senoidal trifásica usando un Inversor fuente de corriente.

Con la utilización de transistores TBJ's o MOSFET's de potencia, las aplicaciones para la generación de la señal estarán representadas en esta sección por dos métodos, el primero lo denominaremos modulación por ancho de pulso único (MAPU), el cual consiste en realizar una sucesión de pulsos sin variar su anchura. El otro método lo denominaremos modulación por variación de pulsos (MVP). Aquí los pulsos varían conforme se desea variar la onda senoidal, por ejemplo la mayoría de los Inversores cuentan con dos generadores de ondas: una es senoidal y la otra es triangular, estas dos señales se hacen pasar por un comparador, así como el resultado de la comparación de una variación de pulsos con la anchura de cada uno diferente en un cuarto de onda, reemplazándose en el otro cuarto y así sucesivamente.

Las fig. 3.16 y 3.17 representan las gráficas de MPAU y MVP, teniendo en cada una la variación del voltaje al ir variando las frecuencias y observando la variación del pulso.

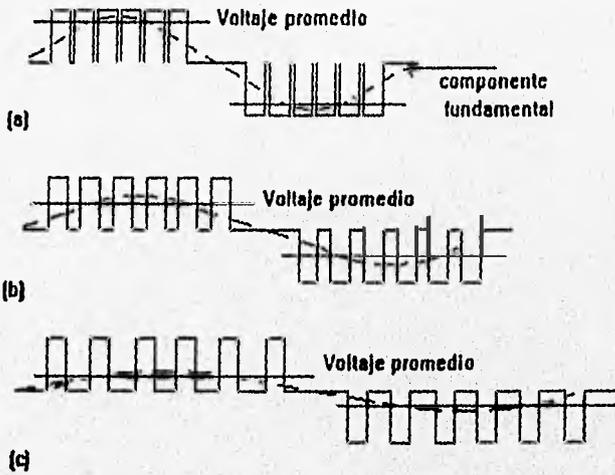


fig. 3.16 Modulación por ancho de pulso único (MAPU).  
 (a) alta frecuencia, (b) frecuencia media, (c) baja frecuencia.

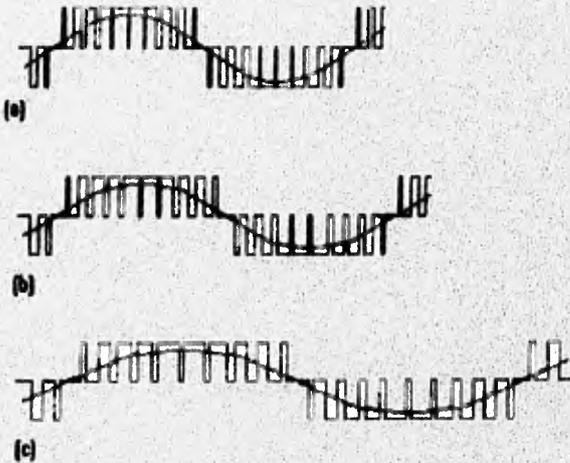


fig. 3.17 Modulación por variación de pulsos (MVP).  
 (a) Alta frecuencia, (b) frecuencia media, (c) baja frecuencia.

## **CAPÍTULO IV**

### **4.1.-LÓGICA PROGRAMABLE DE CONTROL**

Los circuitos integrados utilizados para el almacenamiento de datos digitales son comúnmente llamados memorias. La utilización más práctica de estos dispositivos son encontrados en las computadoras. Estos dispositivos tienen la capacidad de almacenamiento de datos por un largo tiempo y podemos adquirir los datos de forma sencilla, en este capítulo se referirán a algunos de los diferentes dispositivos de almacenamiento de datos, unos serán las memorias y los otros arreglos de lógica programable, que en sí no son dispositivos de almacenamiento de datos, pero ayudan en la generación de la secuencia de la señal de nuestro diseño.

#### **4.1.1.-MEMORIAS.**

Estos dispositivos son básicamente de almacenamiento de datos, es decir, el programador realiza todo el diseño de la palabra a almacenar y por medio de un programa logra meter toda la información traducida a bits a la memoria por lo que son de gran utilidad al guardar mucha información.

##### **4.1.1.1.-PROM.**

Las PROM son memorias de sólo lectura programable; es una ROM (memoria de sólo lectura) que puede ser escrita en su interior (programada). Este tipo de memoria no puede ser borrada una vez que el diseñador la ha programado. La programación la puede realizar la misma empresa distribuidora de memorias y el programa lo puede proporcionar el usuario.

##### **4.1.1.2.-EPROM**

La EPROM es una memoria de sólo lectura programable y borrrable. Estos son dispositivos que una vez grabados son posibles de borrar y volverles a grabar otros datos diferentes. Para borrar la memoria se baña con luz ultravioleta durante un cierto tiempo.

##### **4.1.1.3.-EEPROM.**

La EEPROM (memoria de sólo lectura programable borrrable electrónicamente) que pueden ser borrrables por medio de un pulso eléctrico antes que una luz ultravioleta.

#### **4.1.2.-PLD's (Diseño de lógicas programables).**

Estos dispositivos los cuales utilizan a diferencia de las memorias las cuales son habilitadas por medio de direcciones, los PLD's son habilitadas por medio de arreglos de compuertas digitales como son AND, OR, INVERSOR, etc que tienen la capacidad de realizar las funciones de una memoria de baja capacidad, es decir, que con el arreglo de las compuertas se pueden tener una cierta

función de datos a la salida. Con el conocimiento de minimización o maximización de funciones lógicas se llega a una función en la cual intervienen los diferentes dispositivos ya mencionados, con esto ayudará a la generación de datos con respecto a la entrada.

#### 4.1.2.1.-PAL.

Muchos fabricantes han introducido el concepto de arreglo de compuertas como un buen compromiso entre los circuitos estándares y los de costumbre. Un arreglo de compuerta tiene una capa base conteniendo cientos o un par de miles de funciones de lógica simple idénticas puesta en un circuito rectangular o arreglos, en el silicón.

Un PAL (arreglo programable lógico) se muestra en la fig. 4.1. Los primeros PAL's teniendo una arquitectura inflexible. Las salidas fueron construidas en número y en polaridad de salida, y tienen una buena cantidad de compuertas AND para compartirse entre ellos. Esta fue buena para algunas aplicaciones, quienes decodifican las direcciones donde las entradas habilitadas de los dispositivos seleccionados fueron todos activo- LOW, pero puede resultar un problema en otros casos. Mas de las PAL combinacional son ahora disponibles con salidas de polaridad programable, justo como son los PAL's. La otra estructura de fabricación en algunos PAL's, pines bidireccionales de entrada/salida.

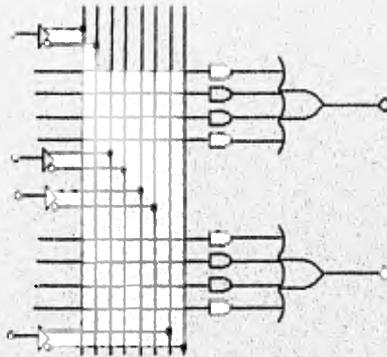


fig. 4.1.- Estructura de una PAL simple de 4 entradas.

#### 4.1.2.2.-GAL.

La llave para la arquitectura programable son las salidas de macroceldas. En medio de los primeros dispositivos con una salida de macrocelda fueron los GAL's (arreglo de lógica generica), quien puede ser emulada como una simple PAL con ocho o mas salidas.

El circuito básico de una salida de macrocelda GAL es presentada en la fig. 4.2. Tan buena como una salida de flip-flop y de compuerta de polaridad programable este contiene cuatro multiplexores, la ruta de la señal por el control de un tres estados, salida directa, realimentación y el octavo término del producto. El diseño para el camino de la señal es seleccionada por la arquitectura de la celda que puede ser programada como una celda lógica. Estas son dos celdas globales, llamada SYN y AC0, quien define si puede ser usada como unos registros de salidas y si el GAL debe ser

emulado como una pequeña PAL. En adición, cada macrocelda tiene una celda de arquitectura individual, AC1, quienes definen si los pines estan unos entradas o salidas, en modo de pequeño PAL, o en modo de registro combinacional.

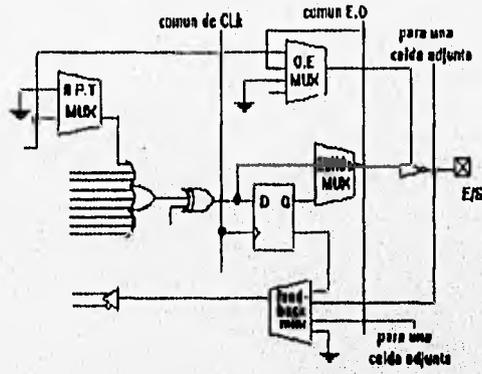


fig 4.2.- salida macrocelda GAL.

De los dos dispositivos mencionados como son las memorias y los GAL's, en nuestro diseño se trabajaron por separado concluyendo que para la utilización de una memoria es necesario la utilización de otros dispositivos para la generación de las secuencias, mientras que con los GAL's el arreglo programado y de las ecuaciones obtenidas se compaciaron en este dispositivo, con la ventaja que para realizar los requerimientos de registros de corrimiento de la secuencia no es necesario poner circuitos adicionales.

## CAPÍTULO V

### 5.-ALTERNATIVAS DE DISEÑO.

#### 5.1.- DISEÑO DE LA ETAPA DE POTENCIA, INVERSORES DE VOLTAJE Y CORRIENTE.

En este capítulo se pretende explicar los diferentes métodos de diseño para el inversor. Dentro de la etapa de potencia de control la cual está representada por los diferentes dispositivos como son TBJ, MOSFET y SCR, los más comunes en la fabricación de estos aparatos. Se explicará las posibles diferencias de ellos y la típica representación del arreglo. Para la industria estos dispositivos son de uso práctico en los inversores, pero de alto costo.

##### 5.1.1.- DISEÑO CON TBJ's DE POTENCIA.

La representación de un inversor para el control de un motor trifásico se muestra en la fig. 3.8 del capítulo 3. Como se sabe los transistores bipolar de juntura (TBJ) trabajan en dos modos: de amplificación y por las regiones de corte y saturación (para los inversores estos dispositivos deben de trabajar en las regiones de corte y saturación). La forma más sencilla de entender este concepto es debido al efecto de potencia, es decir, el efecto de disipación de calor. Los transistores, al ver la hoja de especificaciones nos proporcionan los datos y parámetros a los que es factible que trabaje este dispositivo. Los datos más importantes son la corriente, el voltaje, potencia y la ganancia de corriente (beta). Al proponer el diseño con TBJ, es necesario verificar estos parámetros por que los transistores presentan una variación de la ganancia de corriente (beta) aunque se tenga dos transistores identicos. Para que el transistor trabaje en las regiones sobre todo en la de saturación es necesario que la corriente que se proporciona en la base (b) (fig. 5.1), sea lo suficientemente grande para saturar el dispositivo. A continuación se presentará un pequeño ejemplo de corte y saturación de un transistor.

Ejemplo: Se desea tener un transistor en las regiones de corte y saturación, con una corriente de colector 1 Amper,  $V_{cc} = 12\text{ V}$  y una  $\beta = 200$ .  $V_{be}(\text{saturación}) = 0.8$ .  $V_{in} = V_{cc} = 12\text{ V}$ .

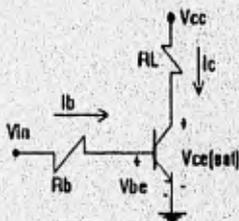


fig. 5.1 Arreglo de un TBJ en saturación

$$I_b = I_c / \beta$$

$$I_b = 1 / 200 = 5 \text{ E-3} = 5 \text{ mA}$$

$$R_b = (V_{in} - V_{be(sat)}) / I_b$$

$$R_b = (12 - 0.8) / 5 = 2.24 \text{ k}$$

Como se observa el dispositivo debe de contar con el valor de resistencia en la base para quedar completamente en saturación.

La mayoría de los inversores que utilizan TBJ's tienen un arreglo hecho con una configuración de par Darlington, la cual realiza una mejora en la aplicación de estos dispositivos, debido al efecto de corriente en la base, la cual es reducida beta cuadrada veces en proporción de la corriente de trabajo. El arreglo para el encendido del mismo se hace de una forma más sencilla.

Del ejemplo anterior, utilizando una configuración de par darlington (fig. 5.2):

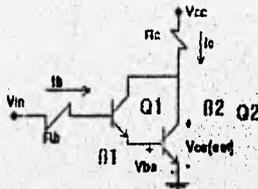


fig. 5.2 Configuración de dos TBJ's en arreglo darlington

$$\beta_1 = \beta_2$$

$$I_b = I_c / (\beta)^2$$

$$I_b = 1 / (200)^2 = 25 \text{ E-6}$$

$$R_b = (V_{cc} - V_{besat}) / I_b$$

$$R_b = (12 - 0.8) / 25 = 448 \text{ k}$$

Como se observa en ambos ejemplos la gran diferencia de estas dos configuraciones del encendido del transistor, la del par Darlington conviene más en la aplicación de los inversores. Si a los ejemplos se les polariza con un voltaje  $V_{cc}$  de 300 Vrms, y reduciendo la ganancia de corriente para el transistor simple y el arreglo darlington de una beta de 10 y 100 respectivamente y trabajando con una corriente de colector de 3 Amperes, la corriente de base será 300 mA y 30 mA, con lo que el problema que se presenta en estos transistores es la corriente de base.

### 5.1.2.- DISEÑO CON MOSFET's DE POTENCIA.

El arreglo para un inversor trifásico realizado con MOSFET's es el mismo que se ha utilizado con TBJ's. La diferencia entre ambos dispositivos radica en el encendido del transistor. En los transistores MOSFET's el problema que presenta es el de tener un voltaje suficientemente alto, aunque la corriente sea pequeña y suficiente para que alimente a la terminal de compuerta (Gate). En estos dispositivos, la forma de trabajo es debido al adelgazamiento y ensanchamiento que se presenta entre las junturas de drenaje (Drain) y fuente (Source) que son las junturas por donde pasa la corriente alta para el manejo del motor. Otro problema que presenta este tipo de dispositivo es que una vez polarizando sus junturas compuerta (G) y fuente (S) se presenta un efecto de capacitancia, lo cual en algunas ocasiones provoca que el transistor permanezca encendido o conducción por un corto tiempo cuando realmente se desea tenerlo en corte o abierto, provocando con esto que si está polarizado provoque una elevada corriente por cortocircuito.

En la figura 5.3 se muestra un dispositivo MOSFET de canal "N" y canal "P". Por efecto de manejo de menor corriente de la terminal compuerta a la terminal fuente provoca que este dispositivo sea uno de los más utilizados en los inversores. Un inconveniente de estos componentes es la rapidez de respuesta, es decir, la curva de trabajo que presenta un transistor, consistiendo en la transición de llevarlo de un estado de corte a saturación y viceversa lo realiza en un tiempo limitado, esto es por los elementos con que es construido este componente, y por otros efectos de capacitancia y resistencia.

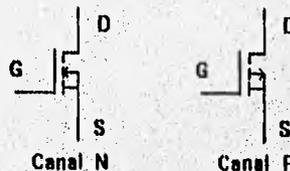


fig. 5.3 Representación de los MOSFET's (canal "N" y canal "P")

### 5.1.3.- DISEÑO CON SCR's

Otros dispositivos empleados para la creación de inversores son llamados SCR's. Al igual que los TBJ's y MOSFET's, el SCR cuenta con tres terminales denominadas compuerta (Gate), ánodo (Anode) y cátodo (cathode; K). La forma de operar de este dispositivo es básicamente la de un diodo, es decir, cuando se tiene en conducción al SCR presenta una caída de voltaje de 0.7 volts, y cuando no se representa como un circuito abierto, una representación de este dispositivo se muestra en la figura 5.4. Al alimentar la terminal de compuerta con un voltaje suficiente, éste permite la conducción de la terminal de ánodo a cátodo. Ahora la forma de abrir la conducción no depende de la compuerta sino de las propiedades del diodo: una de ellas es la de polarización en inversa, la otra por la equivalencia de potencial entre las terminales ánodo y cátodo, y la apertura de la fuente de alimentación.

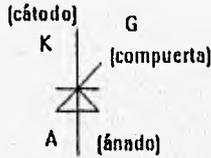


fig. 5.4 SRC con sus terminales.

## 5.2.- DISEÑO DE LA ETAPA DE ACOPLAMIENTO.

La etapa más utilizada para el manejo de los inversores y sobre todo la protección que se requiere para el aislamiento de la etapa potencia y la de control es el acoplamiento. La cual consiste, una vez teniendo la señal que se generará para el encendido de los transistores de potencia, se requiere que el transistor sea manejado con un voltaje o corriente alta. Como la etapa de control no proporciona estos parámetros que en la etapa de potencia se manejan, es necesario tener una etapa intermedia para lograr un aislamiento. Si al ocurrir algún problema básicamente en la etapa de potencia éste no afecte a todo el proyecto. La mayoría de los inversores y dependiendo el tipo de dispositivo de potencia que se emplee así como el tipo de señal que se maneje, nos ha a tomar una decisión sobre el tipo de acoplamiento que se desee emplear. Para el acoplamiento se cuenta con dos tipos como son optoacopladores y transformadores.

### 5.2.1.- OPTOACOPLADORES.

Estos dispositivos son utilizados básicamente cuando se manejan frecuencias bajas, debido a que éstos no tienen un ancho de banda grande de trabajo, además que tampoco cuentan con un tiempo de respuesta rápida. Los optoacopladores son básicamente hechos con un fotodiodo y un fototransistor, dependiendo el tipo de uso. La etapa de control proporciona la señal deseada y se hace pasar por el fotodiodo el cual emite su haz de luz y éste llega hasta el fototransistor poniéndolo en condición. Como todo el diseño debe de trabajar en corte y saturación para evitar los efectos de potencia de trabajo y exceso de calor, se caracteriza al optoacoplador para saber cuáles son los rangos a los que es factible que trabaje. Para los optoacopladores existe una gran variedad de configuraciones, es decir, el fotodiodo permanece igual pero lo que es el receptor cambia de un arreglo de un simple transistor hasta lo que es un diac.

En la figura 5.5 se muestran algunos arreglos de optoacopladores en los que se puede ver que cuando se utiliza un optoacoplador con salida de transistor, hay dos formas de utilizarlo: una con salida de colector y la otra de emisor.

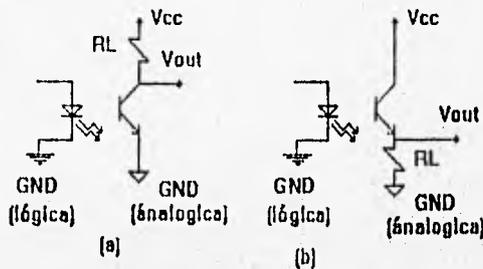


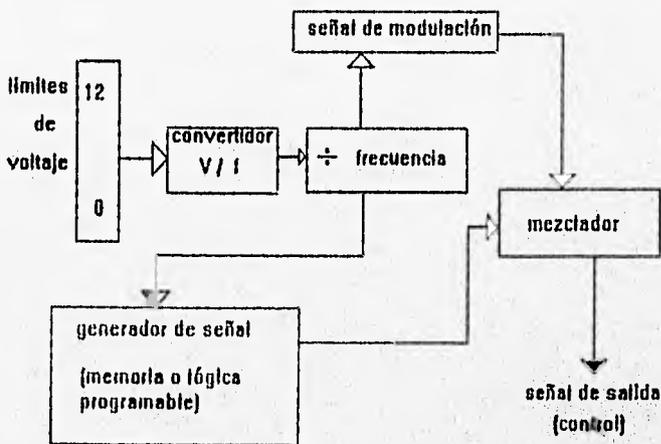
fig. 5.5 Dos diferentes formas de obtener la señal de salida  
(a) por colector y (b) por emisor.

### 5.2.2.- TRANSFORMADOR.

Estos dispositivos cuentan con un ancho de banda pequeño. La utilización más práctica de éstos es cuando se utilizan SCR's. Debido a que sólo se requiere un pequeño pulso con un voltaje grande, estos transformadores son diseñados con una relación de transformación de alto a bajo y el aislamiento que presentan de la etapa de control a la etapa de potencia es por el efecto de inducción de corriente. Al hacer pasar una corriente del tipo alterna por uno de los devanados, obtenida por la etapa de control, esto generará un campo magnético, el cual es cortado por las bobinas del secundario induciendo una corriente para la carga, logrando que no exista alguna conexión entre las dos etapas. Para el diseño de los inversores, cuando se tiene en la etapa de control una modulación de pulsos y éstos trabajan a frecuencia alta, es recomendable aislarla por medio de un transformador; también cuando es requerido trabajar con muchos pulsos y donde el optoacoplador no cuenta con una respuesta rápida.

### 5.3.- DISEÑO DE LA ETAPA DE CONTROL.

Pensando en el control del motor, la señal con que se alimenta al motor debe presentar las características de variación de voltaje y frecuencia, tal y como se mostró en el capítulo 3. En el diagrama de bloques (diag 5.1) se muestra la secuencia para la generación de la señal de control. Para la obtención de la variación de frecuencia se propuso que se manejará por medio de unos límites de voltaje que van de un valor mínimo de 0 volts hasta un valor máximo de 12 volts, por lo que la frecuencia variará de un valor aproximadamente de 0 Hz hasta 1920 Hz. Para el censado de el voltaje se plantearon dos formas: una mediante la aplicación de un convertidor de digital a analógica, en donde se da el dato del valor (frecuencia) mediante números por medio de un tablero y una pantalla de dígitos; la otra forma y más sencilla es la de poner un potenciómetro y el cursor se deslizará entre los límites establecidos. La primera forma es más complicada debido a que necesariamente debe haber un tiempo suficiente para que se inicie en una frecuencia 0 y llegue a la frecuencia deseada, si esto no se proporciona puede ocurrir un exceso de corriente y esto es lo que se pretende prevenir. La segunda forma será de un uso manual y se llegará a la frecuencia con un poco más de precaución.



Diag. 5.1.- Diagrama de bloques para la generación de una señal de control para los transistores de potencia.

### 5.3.1.- CONVERTIDOR DE VOLTAJE A FRECUENCIA.

Esta parte es importante debido a que se empezará por conocer que tipo de señal se desea que entregue el convertidor. Algunos convertidores proporcionan señales sinusoidales, triangulares y cuadradas, dependiendo del tipo de integrado a utilizar o también contando con el tipo de señal de salida con que se controle al inversor. Por ejemplo, para la utilización de una señal modulada con múltiples pulsos es conveniente tener dos señales, una senoidal y la otra triangular para hacer una comparación entre ellas y así lograr la variación de pulsos múltiples. La desventaja de utilizar esta forma, depende de un buen control para generar las 3 señales defasadas que alimentarán a los transistores.

### 5.3.2.- MEZCLADOR.

A partir de la señal obtenida del convertidor se procesará para lograr así la señal que alimentará a los transistores. Nuestro diseño entrega una señal cuadrada y ésta se hace pasar por un divisor de frecuencia para tener el ciclo de trabajo de la señal al 50% y que se ajuste mejor para el manejo del GAL y con el número de pulsos de modulación que se desee trabajar. La etapa de mezclado cuenta con un comparador para proporcionar el inicio de giro del motor. También cuenta con oscilador y modulador para generar una señal que servirá como polarización de los devanados del motor antes de iniciar el giro y cuando gire, respectivamente. Por último lo más importante será la parte o el dispositivo para la mezcla de las señales de secuencia (120° ó 180°) y la de oscilación y modulación.

### 5.3.2.1.- COMPARADOR.

El comparador servirá para el inicio del arranque del motor, esto es, cuando se es manejado un motor de C.A., se ha observado que necesariamente estos motores deben tener un valor de voltaje de C.D. a una frecuencia de cero, pero el inconveniente de esto es cuando se inicia el giro del motor, ocasionando un exceso de corriente. Por lo que el comparador tendrá la función de inicio en una frecuencia cercana a cero, de 4 Hz aprox. abajo de este será un valor de 0 Hz. También el comparador auxiliará en el cambio de las señales de la osciladora a la moduladora. Para prevenir el efecto de la elevada corriente y la variación del voltaje, se propuso que el comparador haga la comparación de un valor de referencia de 1 Volt, debido a que se manejarán dispositivos de TTL's. En este punto se debe cumplir con que la señal de ruido del motor u otra fuente no le afecte y provoque que se inicie antes.

### 5.3.2.2.- OSCILADOR Y MODULADOR.

El oscilador se diseñará para cuando se tenga una frecuencia cero y éste trabaje en un cierto valor de ancho de pulso a una frecuencia fija y diferente que la de modulación. Esto auxiliará en la polarización de un cierto valor de C.D. en los devanados, teniendo así un valor de voltaje entre ellos. En la bibliografía consultada este valor de voltaje es necesario debido a que haciendo una gráfica de voltaje contra frecuencia se observa que la curva resultante no inicia de un voltaje cero a frecuencia cero, por lo que la señal osciladora proporcionará el voltaje requerido de la curva resultante. La señal modulada se empleará principalmente para variar el voltaje que se requiere para el par de trabajo y también para evitar el efecto de tener un ancho de pulso completo de conducción en los devanados. Esta señal entrará en función cuando haga el cambio el comparador de un valor 0 hasta un valor positivo. La frecuencia de la moduladora dependerá de los parámetros del motor como son: la inductancia y resistencia.

### 5.3.3.- LÓGICA PROGRAMABLE DE CONTROL (MEMORIAS Y GAL).

En la aplicación de los diferentes dispositivos programables, la memoria; se programará para generar las secuencias por medio de direcciones, es decir, para obtener una secuencia de 120° o 180° se necesita habilitar a la memoria con varios datos de entrada. En la tabla 5.1 se dan algunos valores posibles para generar ambas secuencias contando con 8 datos de entrada. La aplicación del GAL (arreglo de lógica genérica) cuenta con realizar un arreglo de compuertas para datos de entrada y datos de salida. Como en el motor se tiene una secuencia de giro y esto se presenta como un registro de corrimiento por lo que ayuda más una aplicación de un GAL, éste cuenta con diferentes configuraciones para la ejecución deseada y puede ser trabajado como registro de corrimiento en datos de entrada y salida y otras diferentes aplicaciones. En la tabla 5.2 se presenta la forma de encendido de los transistores. Con la ayuda de los mapas de Karnaugh (diseño lógico) se tendrán unas ecuaciones que representan la combinación de datos de salida y entrada para la generación de las señales de secuencias. En lo anterior no se cuenta las señales mezcladas de modulación y oscilación, por lo que se necesitan dispositivos adicionales. En el caso de la memoria por cada señal de encendido de los transistores, son necesarios varias compuertas AND para los transistores y para las señales de oscilación y modulación, mientras que con el GAL, sólo se necesita un integrado y las ecuaciones para la programación.

secuencia:	120°	180°
TR1	110000	111000
TR2	000110	000111

TR3	0 0 1 1 0 0	0 0 1 1 1 0
TR4	1 0 0 0 0 1	1 1 0 0 0 1
TR5	0 0 0 0 1 1	1 0 0 0 1 1
TR6	0 1 1 0 0 0	0 1 1 1 0 0

tabla 5.1 Para la memoria en la primera línea tenemos 09 (120°) y 19 (180°).

Para la utilización del GAL, se cuentan los cambios de corrimiento y el tipo de secuencia que se desea trabajar, y con el sentido del giro obtenemos la salida denominada Q6.

	secuencia: 120° (0)	180° (1)
	sentido: 0-1	
TR1	1 1 0 0 0 0	1 1 1 0 0 0
TR2	0 0 0 1 1 0	0 0 0 1 1 1
TR3	0 0 1 1 0 0	0 0 1 1 1 0
TR4	1 0 0 0 0 1	1 1 0 0 0 1
TR5	0 0 0 0 1 1	1 0 0 0 1 1
TR6	0 1 1 0 0 0	0 1 1 1 0 0

$$\begin{aligned}
 Q6 &= X (Q4)' Q3 \\
 &\quad (X)' (Q3)' (Q2)' Q1 \\
 &\quad S Q3 (Q2)'
 \end{aligned}$$

Tabla 5.2 Representación de la forma como se procede a obtener las ecuaciones.

Nota: Las ecuaciones restantes no se pusieron por platicas con el sinodal. 0' negado del punto.

## CAPÍTULO VI

### 6.1.- ALTERNATIVAS DE CONSTRUCCIÓN.

En este capítulo se comentarán algunas informaciones para la construcción de inversores monofásicos, trifásicos y para la obtención de una señal del tipo senoidal de corriente.

#### 6.1.1.- MÉTODO DE CONSTRUCCIÓN DE LOS INVERSORES DE PUENTE - H.

En el capítulo 3, las fig. 3.1 y 3.2, presentan la configuración de un inversor monofásico del tipo puente - H, la representación de los dos interruptores mecánicos y los cuatro transistores dan una forma de una "H" mayúscula, de aquí el nombre de puente - H. La construcción del inversor puente - H monofásico dependerá básicamente del tipo de transistor que se desee emplear. Para transistores de tipo TBJ's se cuenta con dispositivos "NPN" y "PNP" y para los MOSFET's existen de tipo canal "N" y canal "P" (fig. 6.1). En algunos casos para la construcción de inversores se emplean transistores del mismo tipo, pero es más recomendable la utilización de transistores del tipo "PNP" de TBJ's o de canal "P" de MOSFET's para el puente "H", los cuales manejarán los transistores llamados TR1 y TR3; y para TR2 y TR4 serán manejados por dispositivos del tipo "NPN" de TBJ's o de canal "N" de MOSFET's (fig. 6.2). El control sobre los transistores de canal "P" es mejor debido a que la excitación en estos transistores se puede hacer con dispositivos de colector abierto y el manejo de la corriente de excitación será tomada de la misma fuente con que se polariza al inversor, y esto se vuelve más práctico. En algunos inversores no es necesario anexarle fuentes auxiliares, pero si es más recomendable ponerlas porque con esto se logra que el transistor no dependa necesariamente de la fuente de potencia regulada y con ayuda de otros dispositivos se logre tener al transistor de potencia en conducción siempre y cuando sea requerido. En cuanto a los transistores TR1 y TR3, estos pueden tener fuentes independientes o ser excitadas por una sola fuente (fig. 6.2), esto es siempre y cuando se utilicen transistores del tipo "PNP" (TBJ's) o canal "P" (MOSFET's); igual sucede con los transistores TR2 y TR4 que son dispositivos del tipo "NPN" (TBJ's) o de canal "N" (MOSFET's), esto es porque las fuentes se conectan a un mismo punto, lo que en algunos casos (mayoría) no ocurre con los transistores TR1 y TR3. El problema de usar dispositivos del tipo "PNP" o canal P para los transistores de arriba es debido a que no se cuenta con éstos de potencia, es decir, que no se tienen en el mercado transistores de este tipo que manejen voltajes altos, esto es debido a los elementos de fuclón con que cuenta el dispositivo.

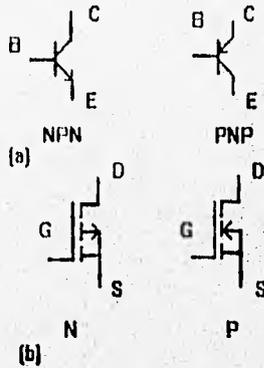


fig. 6.1 a) Transistores Bipolar de Juntura (TBJ), b) MOSFET's

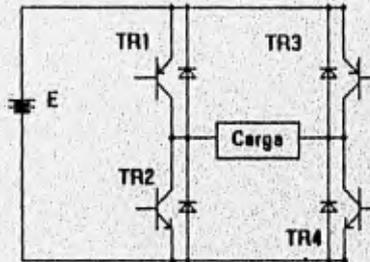


fig. 6.2 Representación del arreglo puente -H con transistores.

### 6.1.2.- PRINCIPIOS BÁSICOS DE CONSTRUCCIÓN DE INVERSORES DE TRES FASES.

Como se comentó, la construcción de inversores monofásicos depende del tipo de transistor a utilizar. Esta forma es muy utilizada, pero con los inversores trifásicos es recomendable la utilización de las fuentes auxiliares para un mejor control, por lo que es también necesario la utilización de transistores de canal "N". Por lo comentado con anterioridad, estas fuentes deben ser independientes para cada uno de los transistores, exceptuando los transistores de abajo (Q2, Q4, Q6), ya que todas las tierras se unen en un solo punto (fig. 6.3). Las señales de control para estos inversores no son tan triviales como en los monofásicos, debido a la correcta polarización

del campo magnético giratorio. Las secuencias de encendido de los transistores o señales de excitación pueden ser desarrolladas de diferentes formas. Se recomienda por eso que estas señales tengan una moduladora para evitar un exceso de corriente en los devanados del motor, la cual dependerá de varias condiciones tanto del motor como de los dispositivos a utilizar, los cuales son la Inductancia y corriente para el motor; el ancho de banda de trabajo de los dispositivos acopladores (optoacopladores, transformadores y transistores auxiliares).

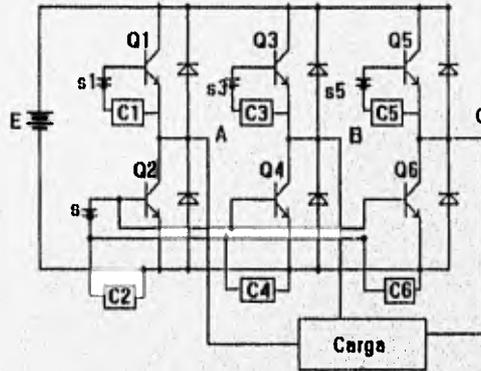


fig. 6.3 Inversor trifásico con fuentes independientes (s, s1, s3, s5) para el control de los transistores y secuencias de encendido mediante el control (C1,....., C6), siendo la fuente "s" común para los transistores de abajo y controlando una carga (estrella o delta).

### 6.1.3.- CONSTRUCCIÓN DE UNA SEÑAL SINUSOIDAL POR MEDIO DE UNA MODULACIÓN POR ANCHO DE PULSO.

Para esta parte es necesario conocer bien los parámetros del motor, como son la resistencia interna, la inductancia y el valor de corriente que consume. Con estos parámetros se llegará a una ecuación que proporcionará el valor de la corriente y ajustaremos el ancho del pulso para que a bajas frecuencias no exista una sobrecorriente. Por medio del ancho de pulso calculado y ajustado tendremos un valor de voltaje en cada devanado que es puesto en una serie de Fourier y dará las posibles componentes de la forma de onda de voltaje de salida de la ecuación desarrollada. En el capítulo 3 se comentaron dos posibles señales senoidales obtenidas por una modulación. A continuación se presentan las ecuaciones para cada forma de onda de salida de voltaje:

#### 6.1.3.1.- Modulación de pulso simple.

La forma de onda de voltaje de salida para una modulación de pulso simple se ilustra en la fig. 6.4. Para el propósito de análisis, se debe asumir que el inicio de cada pulso de voltaje es retardado y el final del pulso avanzado por intervalos iguales, resultando en una variación del ancho de pulso " $\delta$ " sobre el rango  $0 \leq \delta \leq \pi$  radianes.

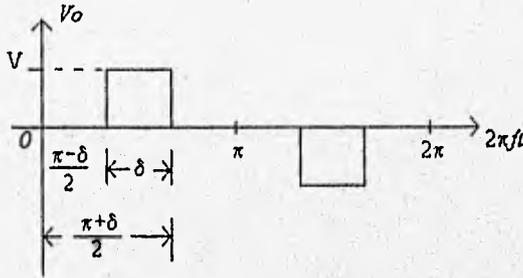


fig. 6.4. Forma de onda de voltaje de salida para una modulación de pulso simple.

La forma de onda del fig. 6.4 se describe por la serie:

$$V_o = \sum a_n \sin(n\omega t) + \sum b_n \cos(n\omega t) \quad V$$

donde:

$$\begin{aligned} a_n &= \frac{2}{\pi} \int V \sin(n\omega t) d(\omega t) \\ &= \frac{2V}{\pi} \int \sin(n\omega t) d(\omega t) = \frac{4V}{n\pi} \sin(nT/2) \quad V \end{aligned}$$

y

$$b_n = \frac{2V}{\pi} \int \cos(n\omega t) d(\omega t) = 0 \quad V.$$

### 6.1.3.2.- Modulación de pulso múltiple.

El contenido armónico de un voltaje de salida bajo puede ser significativamente reducido por el uso de algunos pulsos en cada medio ciclo. Esto tendrá una forma de onda de salida de voltaje como se ilustra en la fig. 6.5. El número de pulsos por medio ciclos serán:

$$N = fp / 2f = \text{entero.}$$

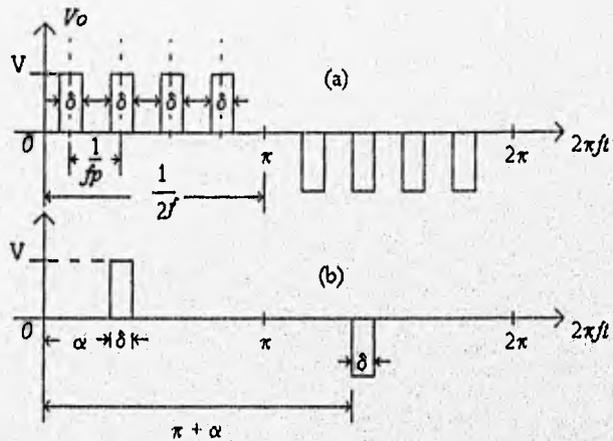


fig. 6.5. Voltaje de salida con una modulación de pulsos múltiples.

donde  $f_p$  es la frecuencia del pulso por segundo, y  $f = 1/T$  será la frecuencia del voltaje de salida. Para variaciones del voltaje de salida desde 0 hasta un máximo valor  $V$ , el ancho de pulso  $\delta$  debe variar sobre los rangos  $0 \leq \delta \leq \pi/N$ .

La expresión de la amplitud "an" de las varias armónicas de voltaje de salida son complicadas pero no difíciles de obtener. Estas son fácilmente determinadas por la derivación de la expresión de un par general, situados los pulsos de  $\omega t = \alpha$  y  $\omega t = \pi + \alpha$ , y después combinando los efectos de todos los such pares de pulsos en el ciclo.

$$V_o = \sum a_n \sin(n\omega t) + \sum b_n \cos(n\omega t) \quad V$$

en donde

$$\begin{aligned} a_n &= \frac{2}{\pi} \int V \sin(n\omega t) d(\omega t) \\ &= \frac{2V}{n\pi} [\cos(\alpha) - \cos n(\alpha + \delta)] \quad V \end{aligned}$$

$$\begin{aligned} b_n &= \frac{2V}{\pi} \int \cos(n\omega t) d(\omega t) \\ &= \frac{2V}{n\pi} [\sin(\alpha + \delta) - \sin(\alpha)] \quad V \end{aligned}$$

### 6.1.3.3.- Modulación de un pulso sinusoidal.

La forma de onda para una modulación de pulso sinusoidal se ilustra en la fig. 6.6. En ésta la forma de onda del ancho del pulso será función de la posición angular dentro del ciclo de cada pulso. Una medición para determinar la posición y ancho de los pulsos es presentada en la fig. 6.6(b) y corresponde a las técnicas actuales de empleo en los circuitos de control de encendido y conmutación de los tiristores.

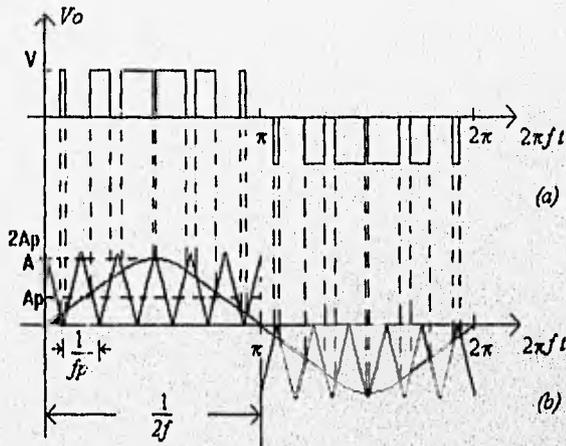


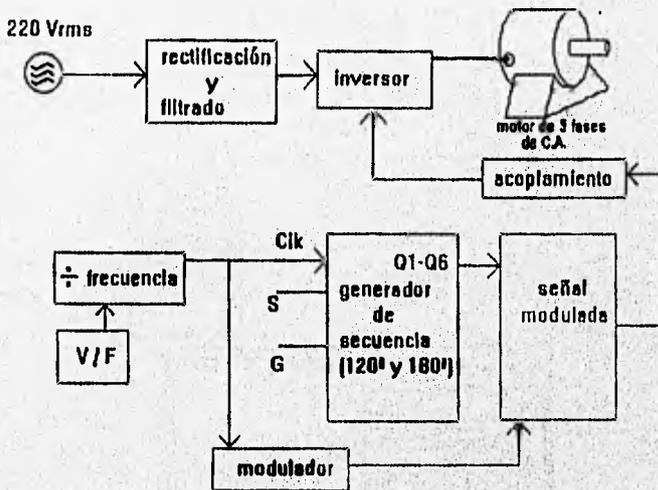
fig. 6.6. Voltaje de salida con una modulación de pulso sinusoidal.

Estas señales son posibles de obtener y poder realizar con ellas el manejo de los transistores de potencia; además, los parámetros del motor influyen en el manejo del mismo. El ancho de trabajo del pulso dependerá básicamente de la corriente de consumo. La comparación de cada una de las señales quedará determinada por el mejor y más práctico sistema de construcción de las señales, por medio de generadores de secuencia, moduladores (de ancho de pulso fijo y por múltiples pulsos) y por comparadores para la variación de pulsos para cada una de las señales, si es un sistema de control trifásico.

## CAPÍTULO VII

### PROPUESTA DE CONSTRUCCIÓN.-

En este capítulo, se presenta todo el diseño, contemplando desde los diferentes dispositivos utilizados hasta los diagramas con que cuenta este proyecto. En el diagrama 7.1, se muestra la estructura en bloques general de todo el sistema (etapa de potencia y etapa de control).



diag. 7.1.- Representación de la construcción del Inversor, generador de secuencia de giro 120° y 180°.

### 7.1.- ETAPA DE POTENCIA.

La etapa de potencia estará formada por un suministro de energía, es decir, la toma de voltaje de 220 Vrms con lo que se alimenta al motor mediante el inversor, la rectificación de la línea, el arreglo del inversor y las protecciones que ayudan para el mejor control y seguridad del proyecto y usuario.

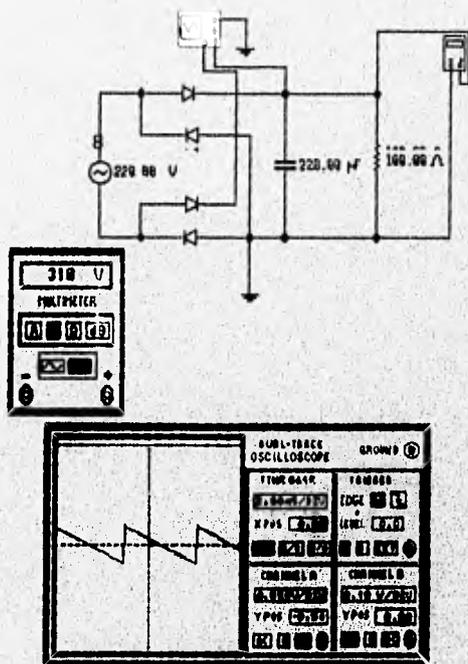
#### 7.1.1.- ALIMENTACIÓN.

Para la alimentación de todo el proyecto constará de la toma de la línea de potencia de 220 Vrms, la cual alimentará tanto al motor por medio del inversor y al circuito de control. Como el proyecto es para un control del tipo trifásico, se tomarán solamente dos líneas de corriente, debido a que se cuenta con un motor de baja potencia para las pruebas y que

consume poca corriente, con esto no es necesario la toma de la tercera fase. La alimentación del circuito de control se hará por medio de un transformador diseñado para este proyecto, que estará conectado a la línea de 220 V y entregara varios voltajes: 12 V, 5 V y 9 V de salida.

### 7.1.2.- RECTIFICACIÓN Y FILTRADO.

Para la rectificación, se realizará por el método tradicional, es decir, en el diagrama 7.2 se presenta el arreglo de los diodos para una rectificación de puente completo de la línea de suministro de 220 Vrms, y un capacitor para tener un voltaje constante de C.D. de aproximadamente de 300 V.



diag. 7.2. Forma tradicional de la rectificación de un voltaje de C.A. a C.D.

### 7.1.3.- ETAPA DE POTENCIA (TRANSISTORES MOSFET's).

El inversor constará básicamente de dispositivos MOSFET's de potencia como son el MTP10N40 que es un MOSFET de canal "N" y transistores TBJ's del tipo BC337 y BC327 que son de uso común de tipo "NPN" y "PNP" respectivamente. El arreglo del Inversor se observa en el diagrama 7.3. Aquí se presenta el modo de operación para el encendido de

cada transistor de potencia, contando con las fuentes independientes ya mencionadas con anterioridad. La modulación sólo se tendrá por medio de los transistores de arriba (Q1, Q3, Q5) con los optoacopladores (4N36). Las compuertas inversoras de manejo de corriente, como son el ULN 2004 que presentan una salida de colector abierto. Este integrado contiene 6 compuertas, que excitará a los transistores de abajo (Q2, Q4, Q6). La excitación de los MOSFET's tanto los de arriba como los de abajo, dada por los transistores TBJ's, tendrán la misma configuración, la aplicación de una resistencia de 10 K conectada a las juntas de compuerta (GATE) y fuente (SOURCE), ayudará para que el MOSFET tenga una respuesta de corte rápido, debido a que en estos dispositivos MOSFET's, en sus juntas presentan un efecto capacitivo que al trabajar con potencia sí se hace significativo.

#### 7.1.4.- PROTECCIONES.

La protección en estos aparatos es una función primordial debido a que con ellos se protege tanto el proyecto como el usuario. El más común y empleado es la utilización de fusibles de respuesta rápida para la prevención de sobrecorriente. Las otras protecciones son del tipo de acoplamiento utilizado. Otra protección que se utiliza para la limitación de corriente es la de tener un dispositivo de inductancia para prevenir, en caso de existir un corte repentino de energía y no se sufra ninguna elevada corriente por quedar el inversor a una frecuencia alta en la que se quedo trabajando.

#### 7.2.- ACOPLADORES.

Para esta parte se emplearon dos formas de separar la etapa de control de la etapa de potencia. Una es la forma básica, la cual consistió en la utilización del acoplamiento clásico que es la utilización del transformador u optoacoplador. La otra es el empleo de dispositivos con salida de colector abierto. Para la utilización del transformador es necesario desarrollar una señal que presente un ancho de pulso pequeño y la frecuencia debe de ser grande. La diferencia al aplicar este acoplamiento a los dispositivos del inversor consiste en que deben de ser de respuesta rápida. En el diagrama 7.4 se muestra un diseño al utilizar este acoplamiento. Con los optoacopladores es más fácil trabajar, ya que con ellos la frecuencia de trabajo es menor y los anchos de pulsos se hacen más grandes. En el diagrama 7.5 se muestra el arreglo de la utilización de este acoplamiento con los transformadores y optoacopladores que sólo se utilizaron para la excitación de los transistores Q1, Q3, Q5, los cuales deben de presentar la modulación de la señal del inversor. Para los transistores Q2, Q4 y Q6, se utilizó un acoplamiento de una compuerta inversora que presenta una salida de colector abierto (diagrama 7.6). Como se ha explicado por la necesidad de las fuentes auxiliares se observa que esta compuerta es de utilidad y no debe presentar falla alguna debido a que todas las compuertas se conectan a los mismos puntos.

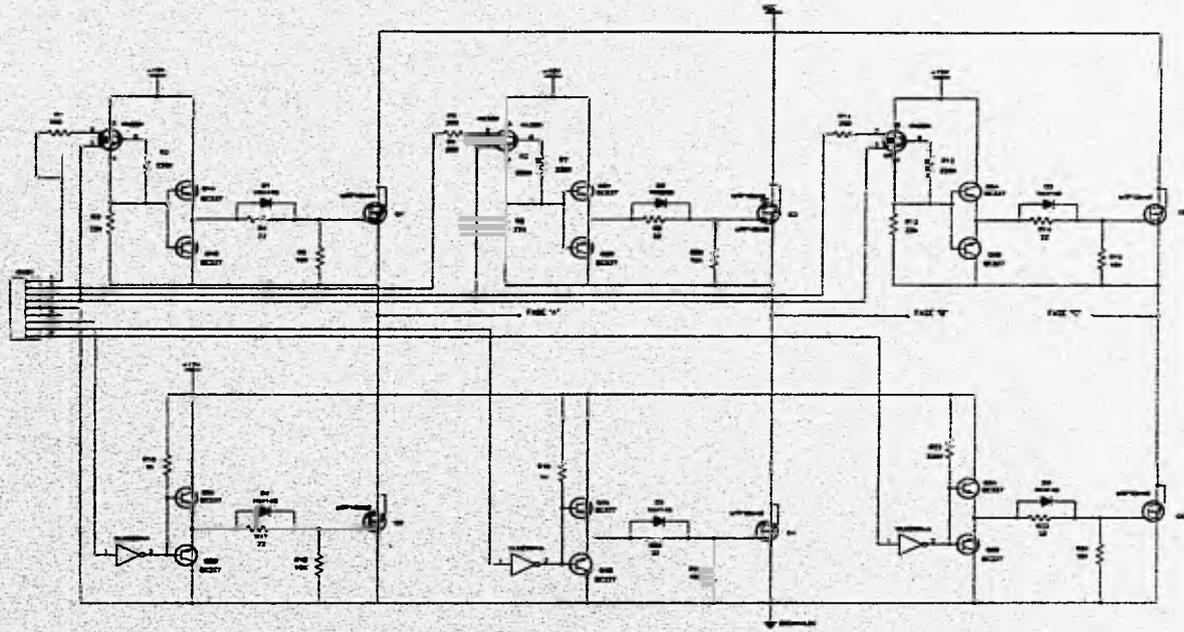
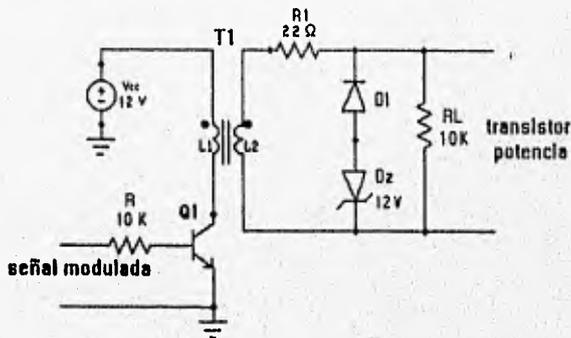
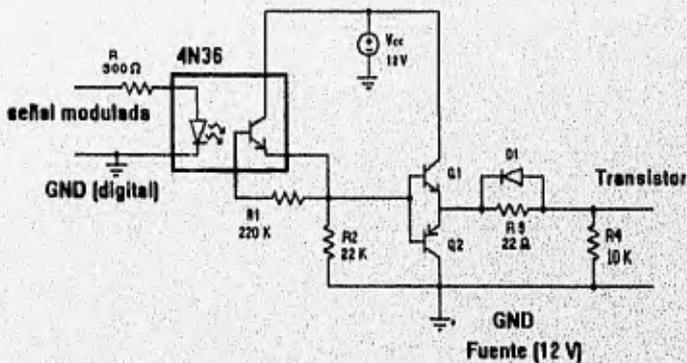


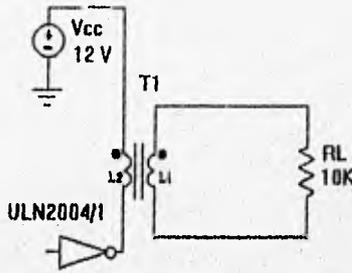
Fig. 7.3 Circuito electrónico de potencia



diag. 7.4.- Utilización del transformador para el acoplamiento.



diag. 7.5.- Presentación del acoplamiento por optoacoplador.



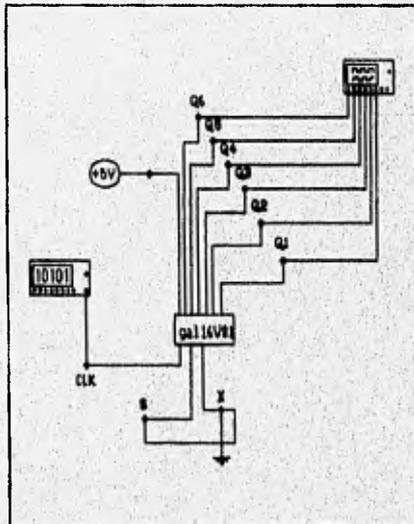
diag. 7.6.- El uso de la compuerta con salida de colector abierto realiza la función de separación de la etapa de potencia y de control, teniendo en cuenta que las tierras se unen.

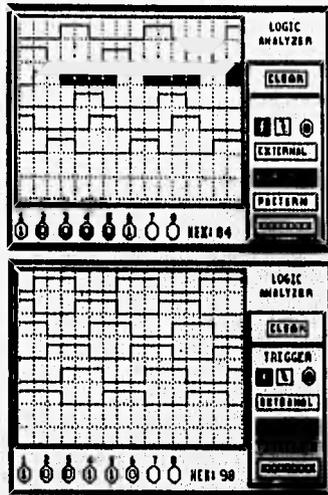
### 7.3.- ETAPA DE CONTROL.

En esta etapa se debe tener cuidado porque debe de contemplar los cálculos que fueron requeridos para la obtención de la señal del inversor en la secuencias de 120° y 180°, y también para el tiempo del ancho del pulso en que se llegue a la corriente requerida en los devanados del motor.

### 7.3.1.- SEÑAL DE SECUENCIA.

Para la obtención de esta señal se inició con el tipo de control que se planteó. Este control se requiere hacerlo por medio de un potenciómetro se penso en la aplicación de un convertidor de voltaje a frecuencia (C.I. 4051), el cual con la variación del voltaje nos entregará una señal con valor de voltaje pico fijo, pero la frecuencia se irá cambiando. Esta señal se hará pasar por un divisor de frecuencia para que los pulsos tengan el 50 % de trabajo y la señal sea mejor. Una señal obtenida servirá como reloj para la utilización de un GAL. En el diagrama 7.7 se presentan los dispositivos empleados y las conexiones hasta la generación de la secuencias. Las señales de secuencia se obtendrán con la aplicación de un GAL16V8, que es un arreglo de compuertas AND lógicas programables, contando también con el tipo de secuencia que uno desee, más el sentido de giro del motor. Estas señales realizan la secuencia de encendido y apagado de los transistores de potencia, y para la programación del integrado nos ayudaremos con los mapas de Karnaugh de diseño lógico que nos darán las ecuaciones que esta programación necesita. Como se habló en los capítulos anteriores el GAL presenta varias formas de utilización; este primer GAL se utilizará como registro de corrimiento para el sentido secuencial de encendido de los transistores. En el diagrama 7.8 se muestra una simulación de la generación de las señales de secuencia 120° y 180°.

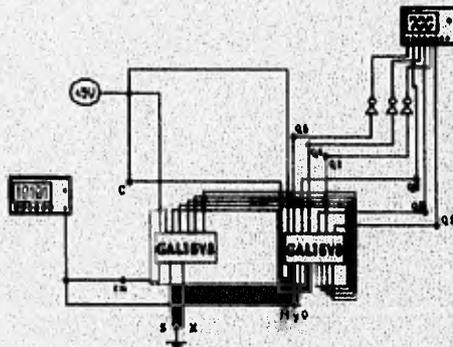


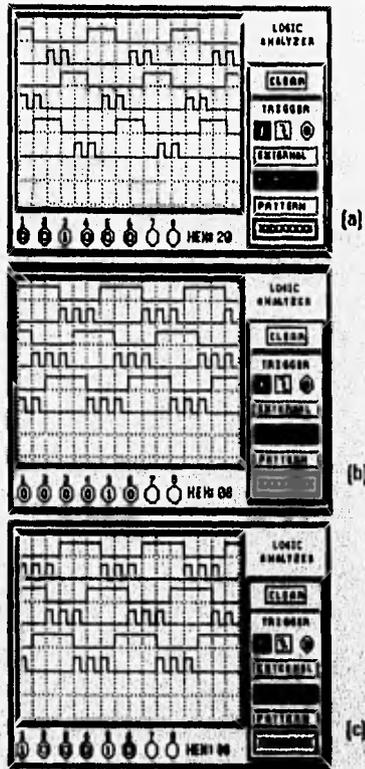


diag. 7.8.- Con la ayuda de un paquete de programación para simular la generación de secuencias de  $120^\circ$  y  $180^\circ$ . Representando la aplicación del "GAL".

### 7.3.2.- MODULACIÓN.

Por medio de ésta modulación, después del divisor de frecuencia, se tendrá un integrado que realizará la función de un oscilador monoestable, el cual entregará un pulso de ancho fijo previamente calculado por la aplicación de la corriente en los devanados. El diagrama 7.9 muestra la conexión de todo el circuito controlador hasta llegar a la mezcla de las señales de secuencia y la señal de modulación. En el diagrama 7.10 muestra una simulación de las señales de secuencia y la moduladora.





diag. 7.10.- Diagrama de conexiones para la generación de las señales de secuencia de  $120^\circ$  y  $180^\circ$ .  
 (a) Señal de secuencia de  $120^\circ$  con la señal moduladora.  
 (b) y (c) Señales de secuencia de  $180^\circ$  con la moduladora y representación del sentido de giro para el control del motor.

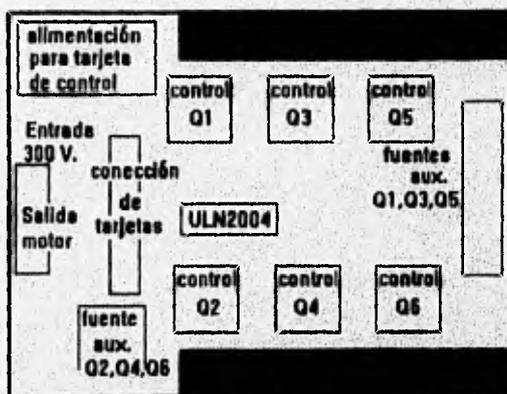


## CAPÍTULO VIII.

### 8.1.- IMPLEMENTACIÓN.

Como se comento en la introducción, este proyecto consta básicamente de dos tarjetas, una para la etapa de control y la otra para la etapa de potencia. Como se ve en las figuras 8.1 (a) y (b), la distribución de los componentes se planteo para un mejor control y una buena visualización, contando con que si ocurre alguna falla sea facil de localizar.

TARJETA DE POTENCIA



a)

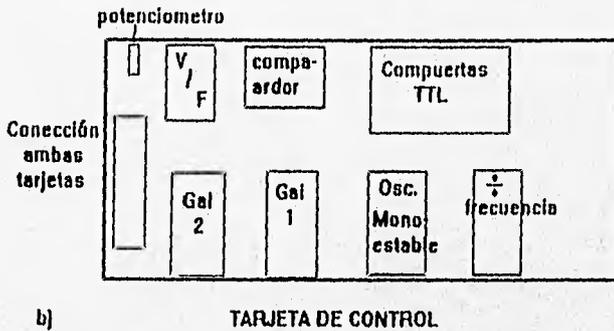
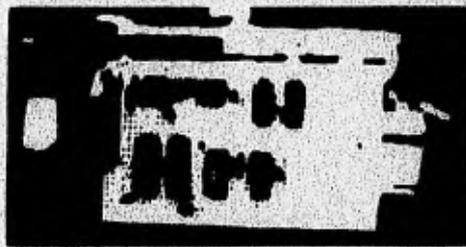


fig. 8.1 a) Ubicación de los componentes de potencia y los controladores de encendido de los transistores. b) La tarjeta de control contiene los componentes para la generación de la señal.

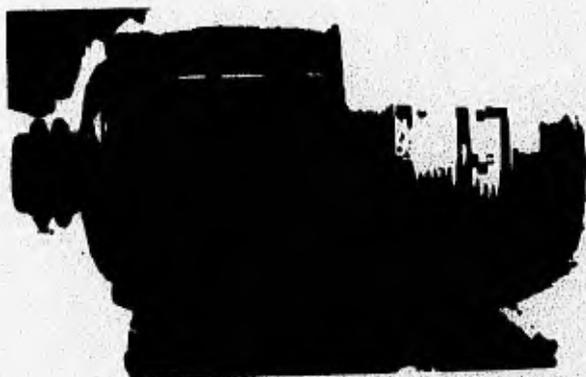
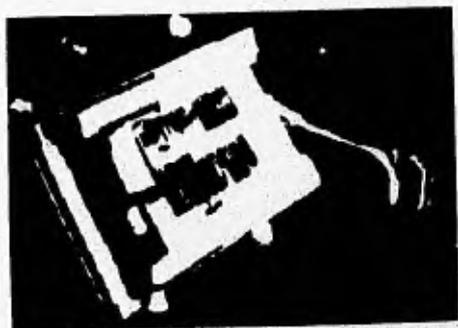
Por las dimensiones de ambas tarjetas mencionadas en la introducción, la conexión de ambas tarjetas se llevo por medio de un cable plano. Este cable llevará tanto la alimentación de la tarjeta de control como la información de la generación de la señal para la secuencia de  $120^\circ$  y  $180^\circ$  del encendido de los transistores de potencia en la tarjeta de potencia. En las figuras 8.2 (a) y (b) se observan ambas tarjetas físicamente construidas. En la figura 8.1(a), el acoplamiento de la etapa de control y los bloques de control para los transistores de potencia Q2, Q4 y Q6 se hará mediante la utilización de compuertas de tipo inversor con salida de colector abierto (C.I. ULN2004), el cual contiene 6 compuertas independientes pero unidas en un punto común tierra (GND). En la misma figura los bloques de control Q1, Q3 y Q5 contienen tanto el modo de acoplamiento como la circuitería para la alimentación de los transistores de potencia, el acoplamiento se realizo mediante el uso de optoacopladores debido a lo comentado en los capítulos anteriores con respecto al acoplamiento. Los circuitos para la alimentación de los transistores de potencia de Q1 a Q6 son básicamente los mismos la diferencia radica en las fuentes auxiliares independientes como se comento con anterioridad. Las separaciones de las fuentes auxiliares se realizaron con la ayuda del transformador diseñado y construido para alimentar la tarjeta de control y los componentes, es decir, se construyó un transformador que se alimenta de 220 V de C.A. y entrega varios voltajes de salida de  $\pm 12$  V (4), 9 V y 5 V que ayudarán a la alimentación de los componentes de control, ya que esto esta hecho con componentes de tipo compuertas y de dispositivos analogicos.



En la figura 8.1(b) se tiene el dibujo de la tarjeta de control, está iniciará la generación de señal de secuencia por el lado izquierdo. El potenciómetro proporcionará el nivel de voltaje que entrará al convertidor de V-f (voltaje a frecuencia), dando una señal con características de un nivel de voltaje fijo pero con variación de frecuencia básicamente será una señal cuadrada. El siguiente bloque es un comparador que tendrá la función de inicio del giro del motor a un cierto valor de frecuencia de la señal, el valor de voltaje con el que se comparará será de 1 volt, siendo esté un valor aceptable por los efectos de ruidos producidos por los motores en movimiento, uso de lamparas, ... etc, previniendo con esto que el motor gire antes o exista un exceso de corriente, la señal de comparación se llevará al GAL 2 el cual proporcionará las señales de giro. El bloque de compuertas TTL se diseño para que antes de que inicie el giro el motor esté experimente un cierto valor de voltaje de polarización (que se mencionará en el siguiente capítulo), estas compuestas TTL, algunas realizaran



una señal de oscilación mientras que las otras servirán como ajuste de las señales de modulación y oscilación. El bloque llamado divisor de frecuencias, la señal que sale del convertidor V-f llegará hasta este bloque obteniendo una señal con un ciclo de trabajo del 50% y una de sus señales de salida servirá como reloj para el GAL 1 de generación de señal y otra señal entrará al bloque de monoestable para obtener el ancho de pulso que será la señal moduladora. Continuando con el bloque Osc. monoestable, es en sí un circuito que realiza la función de generar una señal con un ancho de pulso fijo cuando esté es disparado. Bloque GAL 1; aquí se encuentra el circuito que generará las señales de giro (adelante o atras) del motor y de secuencia (120° y 180°). Por último el bloque GAL 2, en el se tiene el Integrado que hace la unión de las señales del bloque GAL 1 y la señal de modulación, comparador y oscilador (no utilizado), entregando las señales de encendido de los transistores de potencia.



## CAPÍTULO IX.

### 9.1.- GRÁFICAS.

Al final del capítulo 7 se presentó una simulación que representa la forma de la señal de secuencia controladora que se necesita para la excitación de los transistores de potencia; con base en esto, la señal de la simulación no es muy diferente a la señal física.

Mediante el uso del aparato de medición osciloscopio visualizaremos las diferentes señales que del inversor, diseñado y construido, se obtuvieron al alimentar un motor que presenta una carga del tipo resistiva-inductiva (RL), también conectándole al inversor una carga puramente resistiva, que pueden ambas cargas estar en conexión estrella o delta para las secuencias de  $120^\circ$  o  $180^\circ$ .

Las pruebas desarrolladas con una carga resistiva; obtuvimos una gráfica como se presenta en la figura 9.1, estando la carga en conexión delta y entregando el inversor una señal de secuencia de  $180^\circ$ . Estas gráficas muestran los voltajes que se tomaron en cada uno de los devanados (fig. 9.2), considerando de que el sistema se encuentra equilibrado.

En la tabla 9.1 se muestran los primeros datos que se obtuvieron al medir los voltajes y frecuencias para una carga resistiva (R) y una resistiva-inductiva (RL) después del inversor, con un manejo de voltaje en el inversor de 60 Vrms, pero con un acoplamiento desarrollado mediante un transformador, con esto se observa que el valor "rms" del voltaje en la carga se reduce por el efecto del ancho de pulso que maneja el transformado. Con base en estos datos y mediante la ayuda de un modelo matemático se deduce que para una frecuencia 0 el voltaje no es precisamente 0 (fig. 9.3), por lo que el valor del voltaje debe ser el suficiente para polarizar los devanados y menor que el voltaje que se requiere para el arranque del motor.

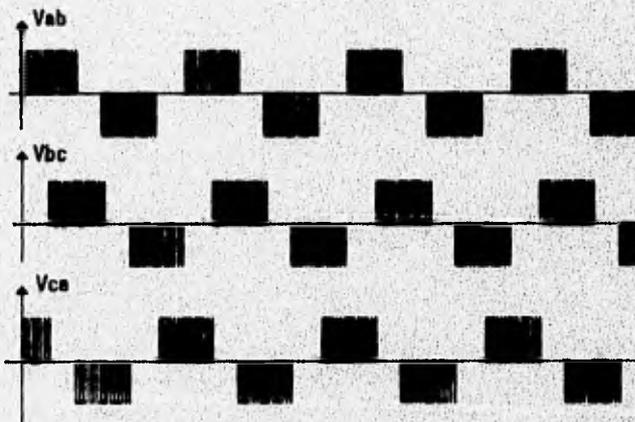


fig. 9.1 Representación de las señales en cada uno de los devanados, para una conexión delta.

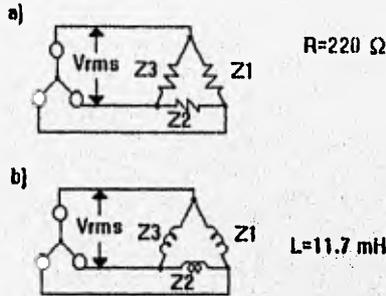


fig. 9.2 Forma de la conexión de la carga  
a) resistiva, b) Inductiva. Siendo "Vrms"  
el voltaje que entrega el inversor.

El punto antes mencionado es de gran importancia porque para una carga resistiva el problema de la corriente, si se parte de una frecuencia cero, voltaje 0 y llega a un cierto valor de voltaje a un valor de frecuencia, esta no se incrementa, por lo contrario al utilizar una carga inductiva, el valor de la corriente puede tener un serio problema de sobre exceso por su baja resistencia interna en los devanados antes del arranque del motor. Por lo que la ecuación característica obtenida de los datos, nos proporcionara el valor al cual pueden estar polarizadas las bobinas. Ahora, se considerara el valor de la resistencia de los devanados para que con el valor de la corriente que maneje el motor se tenga el valor máximo del voltaje (en Vrms) al cual pueden ser polarizados.

Tabla 9.1. Valores de frecuencia y voltajes para cargas resistiva (R) e inductiva (RL).

f [Hz]	V[ZL]	V[R]
15.63	8.4	8.3
17.24	9.0	8.9
18.87	9.5	9.4
20.41	10.0	9.8
22.22	10.5	10.3
23.81	11.0	10.6
25.64	11.5	11.1
27.03	12.0	11.5
29.41	12.5	12.0

30.77	13.0	12.4
32.79	13.5	12.8
35.09	14.0	13.2
37.04	14.4	13.6
40.00	14.9	14.0
43.48	15.5	14.5
47.62	16.2	15.4

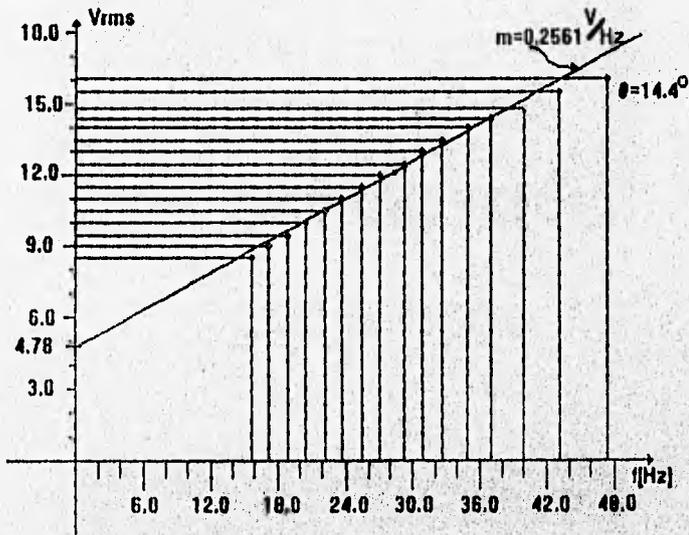


fig. 9.3 Gráfica del comportamiento del inversor en funcionamiento para el voltaje vs. frecuencia; para la obtención de la pendiente y el nivel de Voltaje de polarización.

La utilización del aparato de medición osciloscopio nos proporcionara las graficas en el tiempo que representan el valor del voltaje obtenido en dos devanados del motor, esto es porque se tomo un punto en común debido a que se cuenta con solo dos canales de medición (figura 9.4), dando los voltajes en los devanados AB y CB, es decir, se tomo como punto común el punto de conexión B y los señales vistas con el osciloscopio presentan un desfaseamiento, que para una buena visualización se colocaron los canales en diferentes voltajes de medición.

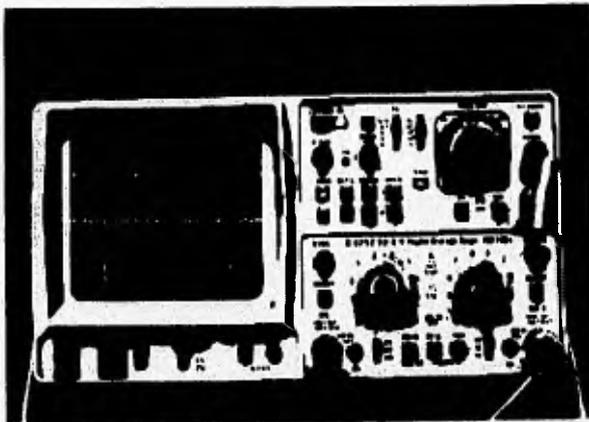


fig. 9.4 Señal que representa el valor del voltaje después del inversor a una secuencia de 180°.

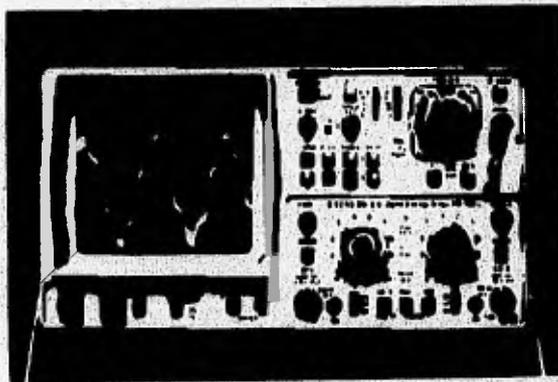


fig. 9.5 Representación de una señal de corriente sinusoidal con muchas componentes armónicas.

En la tabla 9.2 se muestran la comparación de los voltajes y corrientes para las cargas, en conexiones delta del motor, previamente mencionado en la introducción y estrella para una carga resistiva con valor de  $220 \Omega$  (figs. 9.6 a y b). El acoplamiento en este caso se realizó mediante los optoacopladores, con lo cual el valor del voltaje "rms" aumenta. Contando también esta tabla con los valores de las frecuencias mínima y máxima al cual puede ser controladas las cargas.

Tabla 9.2. Comparación de los valores de corrientes y voltajes para las diferentes cargas y la variación de frecuencia.

T [ms]	f [Hz]	Z[L=11.7 mH] (delta)		Z[R=220 $\Omega$ ] (estrella)	
		Vrms [V]	I [mA]	Vrms[V]	I [mA]
0.00	0.00	2	11	1.5	1.2
235.00	4.25	9	150	6.5	7.0
144.00	6.94	12	180	12.0	13.0
100.00	10.00	15	202	14.8	18.0
90.00	11.11	18	225	17.6	25.0
48.50	20.62	21	235	21.0	36.0
37.00	27.03	24	245	24.0	48.0
33.00	30.30	27	255	28.0	55.0
28.00	38.46	30	258	29.0	70.0
21.00	47.62	33	261	32.5	86.0
17.50	57.14	36	272	36.0	103.0
16.25	61.54	39	277	38.0	113.0

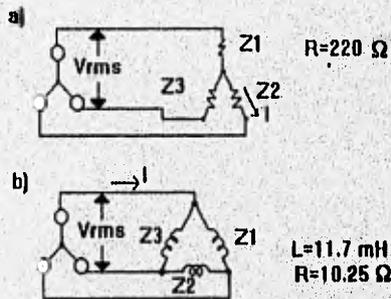


fig. 9.6 Conexiones estrella (a) y delta (b) de la carga para el manejo de voltajes y corrientes.

Como observamos de la tabla 9.2 y las figuras 9.6 a y b, el valor del voltaje "Vrms" son semejantes tanto en una y otra por lo que podemos decir que el motor utilizado presenta el mismo valor de Impedancia que el de la carga puramente resistiva.

Para la tabla 9.3 se tienen como puntos adicionales los valores de voltaje y corriente en la carga (puramente el motor), cuando tiene el inversor un valor de voltaje de polarización fijo y las frecuencias de 0 Hz a 4.25 Hz, es decir, cuando inicia el giro el propio motor. En esta tabla observamos los cambios de corriente que se incrementan pero no en una forma elevada como lo es lo esperado por el diseño en la reducción de corriente en el arranque.

Tabla 9.3. Diferentes valores de polarización del inversor y posibles valores de voltaje y corriente en la carga.

Vcc (V) [polarización]	f [Hz]	V [rms]	I [mA]
40	0	2	12
	4.25	8	89
60	0	2	19
	4.25	11	150
80	0	4	27
	4.25	15	208
100	0	8	35
	4.25	20	265
125	0	9	41
	4.25	24	322
144	0	10	52
	4.25	28	384
165	0	11	60
	4.25	32	446
184	0	12	68
	4.25	35	510
200	0	13	74
	4.25	38	582

## CAPÍTULO X.

### CONCLUSIONES.-

Se diseñaron y construyeron dos variantes del mismo prototipo, la primera, se diseñó con un acoplamiento con transformador, el cuál cumplía con el objetivo, pero debido al ancho de banda y al tipo de modulación, el uso de éste transformador reducía el valor del voltaje a la salida del Inversor, por lo que el par de trabajo era menor al requerido, con esto se comprobó que el acoplamiento con transformador es factible, sin embargo era necesario el aumento de la frecuencia en la portadora para que el motor tenga el voltaje adecuado y por lo tanto la corriente para el par de trabajo requerido. La segunda variante, se realizó con optoacopladores, con estos se observó una mejoría en el par, ya que el aumento en el ancho del pulso de trabajo de la portadora incremento el nivel de voltaje a la salida del Inversor, lo que comprobó, que el par de trabajo es función de la corriente.

La modulación que se empleó en el proyecto cumplió con las especificaciones deseadas. Esta señal sólo excitaría a los transistores Q1, Q3 y Q5, no fue necesario aplicarla en los otros transistores, observando con la ayuda de un osciloscopio la señal de salida del Inversor para una carga resistiva o inductiva, mostraba una modulación adecuada. La forma de entender esta modulación corresponde a que: como los transistores Q1, Q3 y Q5, su terminal de Drain (D) esta conectada directamente a la fuente alimentadora de potencia (300 Vrms), al estar encendido el transistor, en la terminal Source (S) se tiene el voltaje de la fuente, mientras en la terminal Drain de los otros transistores, después de pasar la corriente por la carga se observa un voltaje 0 el estar encendido este, así que no importa si permanece todo el tiempo encendido por lo que el voltaje en la carga queda en función del encendido y apagado de los transistores Q1, Q3 y Q5. Aunque fácil de realizar este tipo de modulación tiene como desventaja que la señal aplicada tiene un gran contenido armónico en frecuencias cercanas a la fundamental por lo cual el motor emite un sonido peculiar.

La señal de salida del inversor tiene un valor de frecuencia mínimo de 4 Hz y un valor máximo de 62 Hz, a una frecuencia cero el valor del voltaje de C.D. de polarización en el motor es de 10 V.

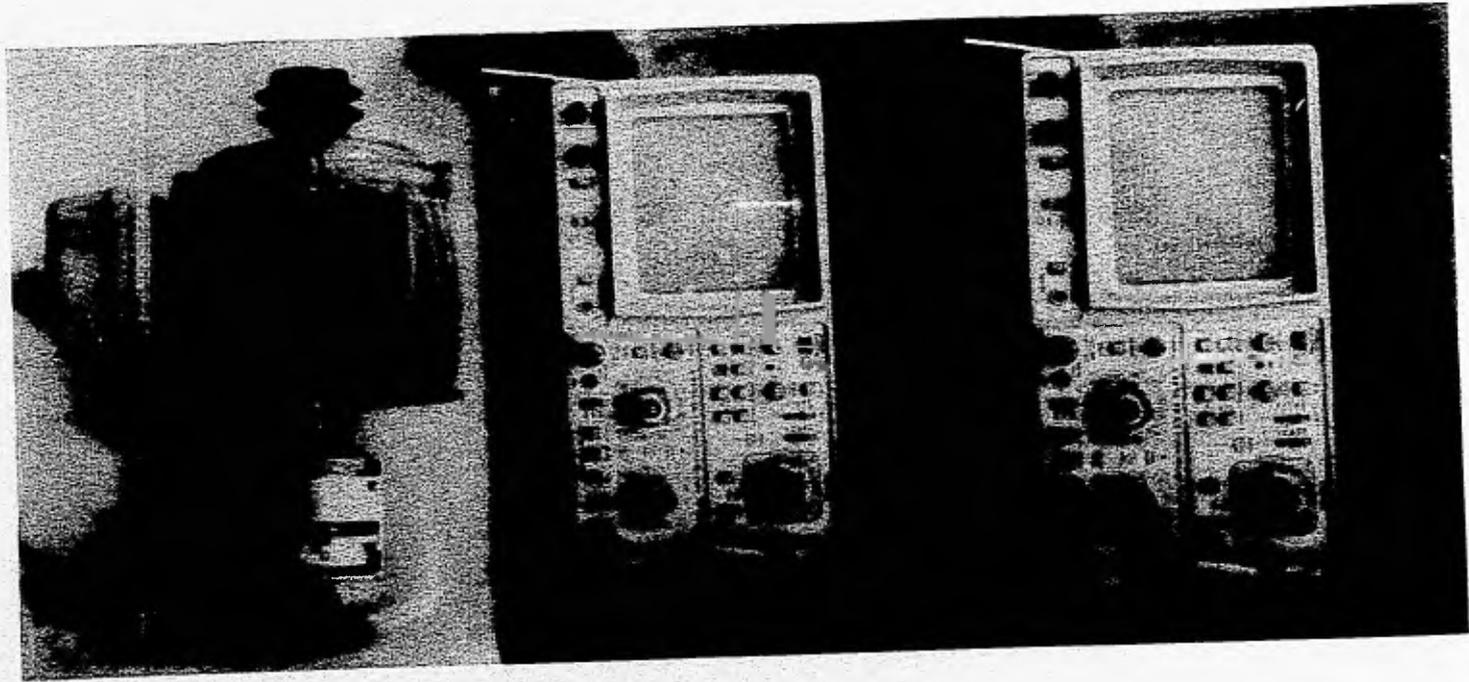
El uso de dispositivos de almacenamientos de datos en este proyecto proporcionan una gran ayuda. Para este diseño, se usó el dispositivo GAL (arreglo de lógica genérica) que a diferencia de las memorias, redujo el espacio de dispositivos de apoyo (compuertas); experimentos previos con compuertas y memoria daban un espacio mayor para la tarjeta de control. Necesariamente al utilizar un dispositivo como una simple memoria se hace indispensable el uso de un contador, porque para tener acceso a sus datos almacenados se deben habilitar sus terminales de direcciones para así poder tener los cambios de secuencia de encendido de los transistores para el giro del motor. El contador y la memoria son reducidos en un solo dispositivo (GAL), así pues la generación de las secuencias de encendido son producidas por el "GAL 1" para los transistores de potencia cumplió con lo establecido por la bibliografía consultada, reduciendo con esto el espacio de la tarjeta de control.

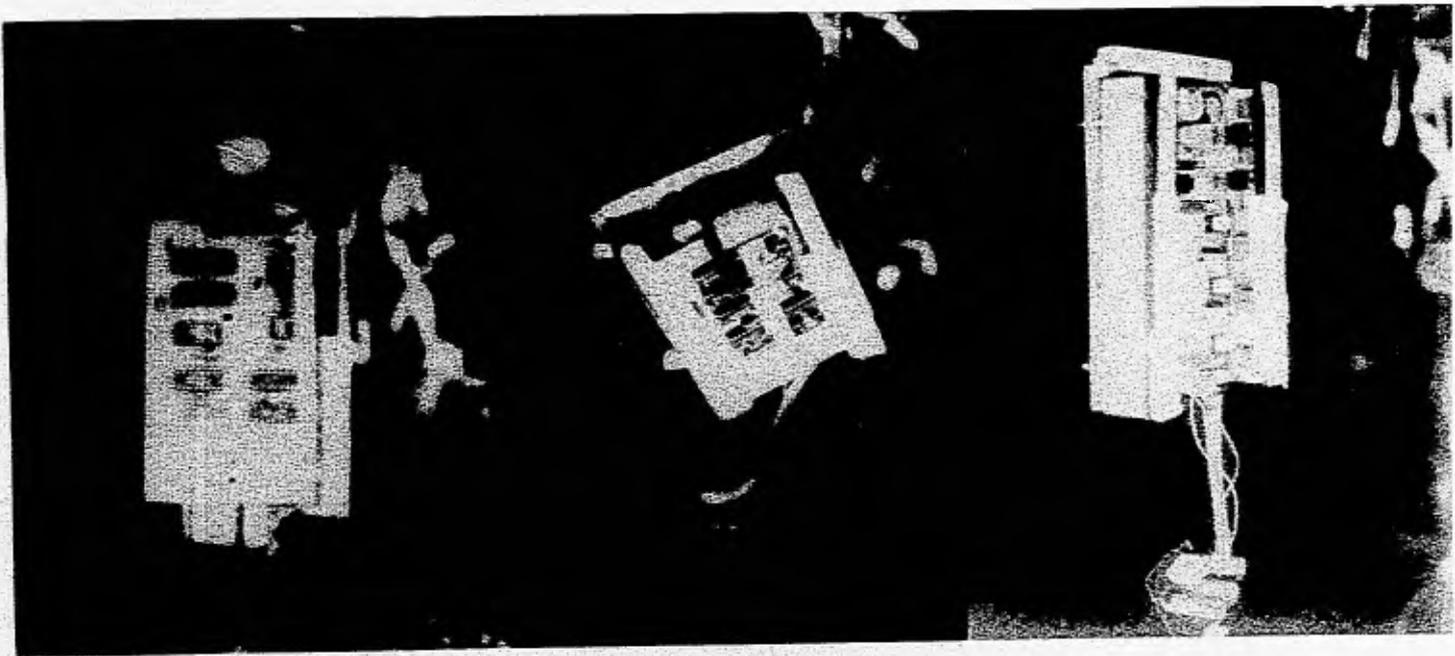
Las gráficas de voltaje y corriente que se mostraron en el capítulo 9, dan las formas de onda que del inversor se pueden obtener; con esto el diseño cumplió con otra parte del objetivo, consistiendo en que la tarjeta de control debe contener una terminal donde se realice el cambio de secuencia de acuerdo al tipo de motor y al tipo de conexión (estrella o delta). Adicionalmente se cuenta con un control de sentido de giro, el cual está accesible al usuario.

Para finalizar con los comentarios, el prototipo puede tener grandes aplicaciones a futuro como son: con el simple cambio de los dispositivos de potencia el proyecto puede manejar motores de mayor capacidad, es decir, cambiando los transistores para manejar mayores corrientes. El espacio seguirá siendo reducido por el efecto de la tarjeta de control. El uso de los dispositivos de almacenamiento de datos (GAL) en este tipo de proyectos pueden ser de gran ayuda, teniendo en cuenta que también tiene sus limitantes. Si la generación de la señal de corriente sinusoidal por medio de la modulación para una carga inductiva básicamente, se desea hacer más precisa, una solución podría ser el uso de dispositivos mayores. Con esto se puede decir que es factible la reducción del porcentaje del costo en la fabricación.

## **BIBLIOGRAFÍA:**

- 1.- **Gingrich, Harold; Maquinas eléctricas, transformadores y controles. Prentice-Hall.**
- 2.- **R, Chapraude / F. Milsant; Control electrónico de los motores de corriente.**
- 3.- **R. J. Lawrie; Biblioteca práctica de motores eléctricos. Oceano / Centrum.**
- 4.- **Geoff Bostock; Programable logic. Handbook, Ed. Newnes, 2ª edición, 1993.**
- 5.- **Dewan and Straughen; Power semiconductor circuits. 1975.**
- 6.- **M. Morris Mano; Digital logic and computer design. Prentice-Hall 1979.**
- 7.- **G. J. Lipouski; 16 and 32 bits Micromputer interfacing program examples in "C" and M68000 family asamble lenguaje. Prentice-Hall 1990.**
- 8.- **Electronic Word Bench (simulación de circuitos digitales/analogicos)**
- 9.- **Tango diseño de circuitos.**







# MC14029B

## BINARY/DECADE UP/DOWN COUNTER

The MC14029B Binary/Decade up/down counter is constructed with MOS P-channel and N-channel enhancement mode devices in a single monolithic structure. The counter consists of type D flip-flop stages with a gating structure to provide toggle flip-flop capability. The counter can be used in either Binary or BCD operation. This complementary MOS counter finds primary use in up/down and difference counting and frequency synthesizer applications where low power dissipation and/or high noise immunity is desired. It is also useful in A/D and D/A conversion and for magnitude and sign generation.

- Quiescent Current = 5.0 nA/package typical @ 5.0 Vdc
- Noise Immunity = 45% of VDD typical
- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Low Input Capacitance = 5.0 pF typical
- Internally Synchronous for High Speed
- Logic Edge-Clocked Design -- Counts Occur on Positive Going Edge of Clock
- 8.0 MHz Counting Rate Typ at 10 Vdc
- Asynchronous Preset Enable Operation
- Capable of Driving Two Low Power TTL Loads, One Low Power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range
- Pin for Pin Replacement for CD4029B

## CMOS MSI

(LOW POWER COMPLEMENTARY MOS)

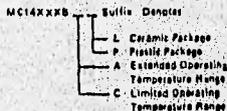
## BINARY/DECADE UP/DOWN COUNTER



L SUFFIX CERAMIC PACKAGE CASE 820

P SUFFIX PLASTIC PACKAGE CASE 848

### ORDERING INFORMATION



### MAXIMUM RATINGS (Voltages referenced to V<sub>SS</sub>)

Rating	Symbol	Value	Unit
DC Supply Voltage	V <sub>DD</sub>	-0.5 to +18	Vdc
Input Voltage, All Inputs	V <sub>IN</sub>	-0.5 to V <sub>DD</sub> + 0.5	Vdc
DC Current Out per Pin	I <sub>O</sub>	10	mAdc
Operating Temperature Range - All Devices	T <sub>A</sub>	-55 to +125	°C
Operating Temperature Range - CLCP Devices		-40 to +85	°C
Storage Temperature Range	T <sub>STG</sub>	-65 to +150	°C

### PIN ASSIGNMENTS



### TRUTH TABLE

Clk In	Up/Down	Preset Enable	Action
1	X	0	No Count
0	1	0	Count Up
0	0	0	Count Down
X	X	1	Preset

X = Don't Care

# MC14029B

## ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	V <sub>DD</sub> Vdc	T <sub>low</sub> *		25°C		T <sub>high</sub> *		Unit		
			Min	Max	Min	Typ	Max	Min		Max	
Output Voltage "0" Level V <sub>in</sub> = V <sub>DD</sub> or 0	V <sub>OL</sub>	5.0	-	0.05	-	0	0.05	-	0.05	Vdc	
		10	-	0.05	-	0	0.05	-	0.05		
		15	-	0.05	-	0	0.05	-	0.05		
Output Voltage "1" Level V <sub>in</sub> = 0 or V <sub>DD</sub>	V <sub>OH</sub>	5.0	4.95	-	4.95	5.0	-	4.95	-	Vdc	
		10	9.95	-	9.95	10	-	9.95	-		
		15	14.95	-	14.95	15	-	14.95	-		
Input Voltage** "0" Level I <sub>V</sub> = 4.5 nr 0.5 Vdc I <sub>V</sub> = 9.0 nr 1.0 Vdc I <sub>V</sub> = 13.5 nr 1.5 Vdc	V <sub>IL</sub>	5.0	-	1.5	-	2.25	1.5	-	1.5	Vdc	
		10	-	3.0	-	4.50	3.0	-	3.0		
		15	-	4.0	-	6.75	4.0	-	4.0		
	"1" Level I <sub>V</sub> = 0.5 or 4.5 Vdc I <sub>V</sub> = 1.0 or 9.0 Vdc I <sub>V</sub> = 1.5 or 13.5 Vdc	V <sub>IH</sub>	5.0	3.8	-	3.5	2.75	-	3.5	-	Vdc
			10	7.0	-	7.0	5.50	-	7.0	-	
			15	11.0	-	11.0	8.25	-	11.0	-	
Output Drive Current (AL Device) I <sub>OH</sub> = 2.5 Vdc I <sub>OH</sub> = 4.8 Vdc I <sub>OH</sub> = 9.8 Vdc I <sub>OH</sub> = 12.8 Vdc	Source	I <sub>OH</sub>	5.0	-3.8	-	-3.4	-4.2	-	-1.7	-	mAdc
		10	5.0	-0.64	-	-0.51	-0.88	-	-0.38	-	
		15	10	-1.6	-	-1.3	-2.28	-	-0.7	-	
	Sink I <sub>OL</sub> = 0.4 Vdc I <sub>OL</sub> = 8.8 Vdc I <sub>OL</sub> = 1.8 Vdc	I <sub>OL</sub>	5.0	0.64	-	0.51	0.88	-	0.38	-	mAdc
			10	1.6	-	1.3	2.28	-	0.9	-	
			15	4.2	-	3.4	8.8	-	2.4	-	
Output Drive Current (CL/CP Device) I <sub>OH</sub> = 2.5 Vdc I <sub>OH</sub> = 4.8 Vdc I <sub>OH</sub> = 9.8 Vdc I <sub>OH</sub> = 12.8 Vdc	Source	I <sub>OH</sub>	5.0	-2.5	-	-2.1	-4.2	-	-1.1	-	mAdc
		10	5.0	-0.57	-	-0.44	-0.88	-	-0.26	-	
		15	10	-1.3	-	-1.1	-2.28	-	-0.9	-	
	Sink I <sub>OL</sub> = 0.4 Vdc I <sub>OL</sub> = 8.8 Vdc I <sub>OL</sub> = 1.8 Vdc	I <sub>OL</sub>	5.0	0.52	-	0.44	0.88	-	0.38	-	mAdc
			10	1.3	-	1.1	2.28	-	0.9	-	
			15	3.8	-	3.1	8.8	-	2.4	-	
Input Current (AL Device)	I <sub>in</sub>	15	-	10.1	-	10.0001	18.1	-	11.0	μAdc	
Input Current (CL/CP Device)	I <sub>in</sub>	15	-	10.3	-	10.0001	10.3	-	11.0	μAdc	
Input Capacitance I <sub>V</sub> (in = 0)	C <sub>in</sub>	-	-	-	-	5.0	7.8	-	-	pF	
Quiescent Current (AL Device) (Per Package)	I <sub>DD</sub>	5.0	-	5.0	-	0.008	5.0	-	150	μAdc	
		10	-	10	-	0.010	15	-	300		
		15	-	20	-	0.018	20	-	600		
Quiescent Current (CL/CP Device) (Per Package)	I <sub>DD</sub>	5.0	-	38	-	0.008	40	-	150	μAdc	
		10	-	40	-	0.010	40	-	300		
		15	-	80	-	0.018	80	-	600		
Total Supply Current**†† †† Dynamic plus Quiescent, Per Package I <sub>CL</sub> = 50 pF on all outputs, all bulge†† switching††	I <sub>T</sub>	5.0	I <sub>T</sub> = 10.58 μA/Hz†† I <sub>T</sub> = 100							μAdc	
		10	I <sub>T</sub> = 11.2 μA/Hz†† I <sub>T</sub> = 100								
		15	I <sub>T</sub> = 11.7 μA/Hz†† I <sub>T</sub> = 100								

\*T<sub>low</sub> = -55°C for AL Device, -40°C for CL/CP Device

T<sub>high</sub> = +125°C for AL Device, +85°C for CL/CP Device

†† Noise immunity specified for worst case input combination

Noise Margin for both "1" and "0" level = 1.0 Vdc min @ V<sub>DD</sub> = 5.0 Vdc

2.0 Vdc min @ V<sub>DD</sub> = 10 Vdc

2.5 Vdc min @ V<sub>DD</sub> = 15 Vdc

† To calculate total supply current of loads other than 50 pF:

I<sub>T</sub>(I<sub>T</sub> = I<sub>T</sub>(50 pF) + I<sub>T</sub>(10<sup>-3</sup> I<sub>CL</sub> @ 50 V<sub>DD</sub>)

where: I<sub>T</sub> is in μA (per package), C<sub>L</sub> in pF, V<sub>DD</sub> in Vdc, and f in kHz is input frequency.

\*\* The formulae given are for the typical characteristics only at 25°C.

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation it is recommended that V<sub>in</sub> and V<sub>out</sub> be constrained to the range V<sub>SS</sub> ≤ V<sub>in</sub> ≤ V<sub>out</sub> ≤ V<sub>DD</sub>. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V<sub>SS</sub> or V<sub>DD</sub>).

## Programmable Logic Design Methodology

PLDs offer a number of design advantages to the designer. But in order to make use of these, the designer must apply a specific design methodology in order to maximize the effectiveness of the PLD tools available. This chapter outlines the steps by which this is done and illustrates their use by specific examples. Details of the use of the most important tools are given in Section 4. For more diverse examples without as much emphasis on methodology, refer to Applications examples Sections 2 and 3.

### Design Development Process

The design development process for PLDs proceeds in three main phases:

- Logic design
- Design implementation
- Design/Logic verification

Within each phase, an experienced designer will pass through a number of steps. While the process may appear involved at first, it is mostly a stylization of good design practices and efficient use of the PLD tools available to the designer.

Within the Logic Design phase, the steps involved are common procedure for any digital design engineer and can be tailored to suit the individual taste and design requirements. The main steps are:

- Define the system problem
- Generate a block diagram
- Implement the function logically
- Derive the Boolean equations describing the design

These are largely self-explanatory. For readers requiring some background information on logic design principles, refer to Appendix A.

Design Implementation consists largely of selecting and using the tools to translate the results of the first phase into a configured PLD. It consists of steps:

- PLD family and device selection
- Partitioning the logic to fit the devices selected
- Equation entry
- Running development software and JEDEC file creation
- Platform and programmer configuration
- JEDEC file transfer
- Device programming

The preparation of software, platform and programmer need be done only for the initial use of PLDs. Following that, the other functions are all straightforward operations often han-

dl'd automatically by the PLD tools selected and not requiring involvement on the part of the designer.

Design verification is the final phase during which the correct programming of the device is checked, along with the generation of test procedures which verify that the device itself implements what was originally required. The steps in this phase are:

- Device programming verification
- Design test vector generation
- Device simulation
- Device functional test
- Design documentation

The effort involved in each depends both on the design complexity and the tools available. As with any other design, the verification phase can be too easily overlooked in the entire design process, but effort spent in judicious testing and adequate documentation is normally well spent.

Each of these steps is described in detail later in this section.

### Logic Design

This section gives a detailed account of the steps involved in generating the initial theoretical design, illustrated by reference to an example of a 6-bit bidirectional shift register.

#### DEFINING THE PROBLEM

As with any other design methodology, the first step involved is a clear definition of the problem to be solved. In the case of the shift device, what is required is a device with the following characteristics:

- 6-bit wide right/left shift register
- Parallel input and output ports
- Clock input
- Control lines for mode selection
- Ability to be cascaded via two bidirectional serial ports

Additional criteria which might play a role in selection of the final solution are the need for low parts count, power and speed considerations, and the need to interface with or mop up other logic in the area. For the purpose of this example, assume these criteria impose no special constraints.

#### DESIGNING THE LOGIC

Based on the above criteria, the block diagram of the logic can be generated directly, as shown in Figure 1. The signal names are given to permit unambiguous reference to their function and any considerations of logic context within the system should be incorporated here.

From the block diagram, the designer derives the detailed functional description of the intended behavioral concept. This may take a number of forms, depending on the application and the preference of the designer. One common method of expressing the detailed operation of a registered application such as this is a function table, which is shown in

Figure 2 for reference. Another common method is the use of timing waveforms which are omitted for this example due to its simplicity. The target function is further defined by deriving a detailed logic schematic (as shown in Figure 3), combinational truth table, or direct expression in Boolean equations.

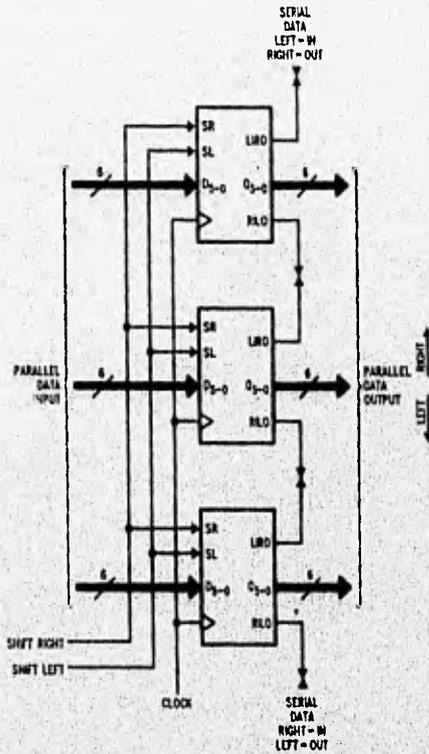


FIGURE 1. Block Diagram Showing 3 Cascaded Shift Registers

TL/L/9988-1

Function	SL	SR	R/LO	Q <sub>5</sub>	Q <sub>4</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	L/RO
Hold	0	0	Z	Q <sub>5</sub>	Q <sub>4</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Z
Shift Right	0	1	R/LO	R/LO	Q <sub>5</sub>	Q <sub>4</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>
Shift Left	1	0	Q <sub>5</sub>	Q <sub>4</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	L/LO	L/LO
Parallel Load	1	1	Z	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>	Z

FIGURE 2. Functional Operation Table for Shifter Example

**DERIVING BOOLEAN EQUATIONS**

In order to provide a definition of the circuit which the design tools can handle, it is usually necessary to express the design in terms of Boolean equations. The fundamental transfer function of a PAL<sup>®</sup> device is the sum-of-products or, through DeMorgan Inversion, product-of-sums form. Logic equations can be derived directly from the function table

shown in Figure 2, the logic schematic in Figure 3, or from the method of logic implementation preferred.

For any TRI-STATE output, including bidirectional I/O lines, additional equations may need to be specified to define the control functions of these lines. This is illustrated in the example of the 8-bit shift register.

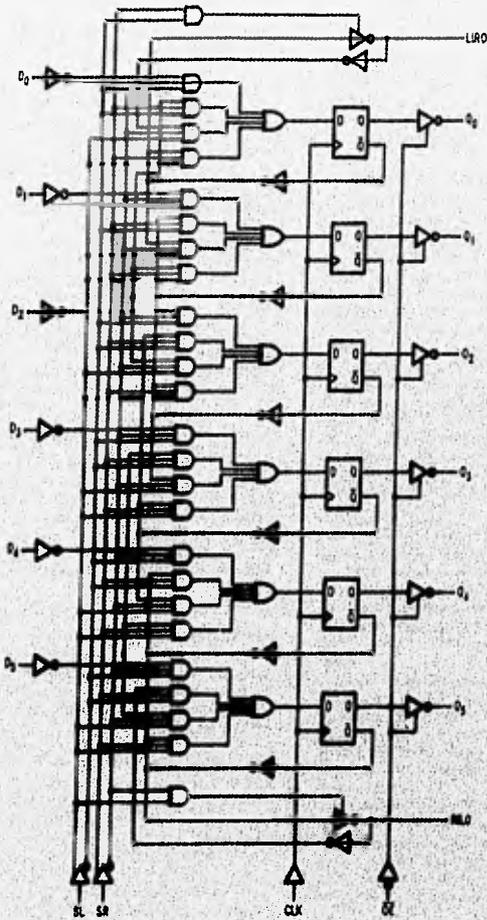


FIGURE 3. Gate-Level Logic Schematic of Shift Register

TU/L/8888-3

For the 6-bit shift register example, the equations are:

$$Q_0 \leftarrow Q_0 \cdot SR \cdot SL + Q_1 \cdot SR \cdot SL + LIRO \cdot SR \cdot SL + D_0 \cdot SR \cdot SL$$

$$Q_i \leftarrow Q_i \cdot SR \cdot SL + Q_{i+1} \cdot SR \cdot SL + Q_{i-1} \cdot SR \cdot SL + D_i \cdot SR \cdot SL, i = 1 \dots 4$$

$$Q_5 \leftarrow Q_5 \cdot SR \cdot SL + RILO \cdot SR \cdot SL + Q_4 \cdot SR \cdot SL + D_5 \cdot SR \cdot SL$$

$$LIROOUTPUT = Q_0; LIROENABLE = SR \cdot SL$$

$$RILOOUTPUT = Q_5; RILOENABLE = SR \cdot SL$$

The device logic requirements are now unambiguously defined in a form acceptable to PLD design tools.

#### LOGIC MINIMIZATION

It is generally good practice to minimize the logic equations to eliminate any extraneous variables or unnecessary redundant min-terms. Non-minimized logic does not interfere with proper device functionality. However, it may result in a design requiring more resources than available in a particular device which could otherwise accommodate the reduced equations. Also, logic redundancy could render some gates or nodes within the programmed device untestable.

On the other hand, intentional use of redundant terms may be a convenient method of avoiding logic hazards in combinatorial (unsynchronized) logic functions. For a more thorough discussion of logic minimization and avoiding hazards, refer to Appendix A.

#### Design Implementation

Now that the basic theoretical design has been completed, the next stage is to transfer this design into a physical device. This requires the selection of the device to be used and a number of tools with which the transfer is accomplished. Refer to Section 4 for a more detailed discussion of PLD tools and their use. The example of the 6-bit shift register is again used for the purpose of illustration of the principles.

#### SELECTING A DEVICE

Once the logic design is defined, a PLD needs to be found which can most efficiently accommodate the logic required.

The first criterion to consider is the family type required. PLDs come in a variety of technologies and speeds and offer a spectrum of possible categories from which the device is selected. If the design requires ECL compatibility, CMOS low-power or very high speed, this narrows the choice down to a device available in that category.

If the target logic is too complex to fit into any single PLD, then the design must be partitioned or select MAPL device. A decision which must be made at this point is between using more complex, expensive and slower parts, and the more traditional GAL devices. Partitioning criteria are heavily dependent on the goals of a specific design.

Once the family has been selected, the initial selection within the family is determined by examining the application's

block diagram, function table and logic equations. Based on these, the following parameters are established:

- Number of registered outputs required
- Number of combinatorial outputs required
- Number of inputs required
- Clocking requirements
- Complexity of each logic equation (number of min-terms required)

For our 6-bit shift register, it can be seen that the requirements are:

- Six registered outputs (for the parallel-out lines)
- Two combinatorial bidirectional I/O lines (for the serial ports)
- Six parallel data inputs plus two mode control inputs
- Single master clock
- No more than four product terms per output function

Select the family which complies with the overall system requirements. Then select a device which furishes all the requirements. For this example, the GAL16V8 fulfills the requirement. Note that others like the GAL20V8 would also be capable of implementing the design, but would involve a 24-pin rather than a 20-pin part and higher power dissipation.

At this stage, the appropriateness of the device is also checked by examining its detailed block diagram. While most initial device selections, particularly for simpler designs, will be correct, difficulty can arise with a design, such as a priority encoder, which requires a large number of product terms. In such a case, while I/O requirements might suggest a particular PLD, it may not offer enough product terms to accommodate the design. For this design, the GAL16V8 is selected.

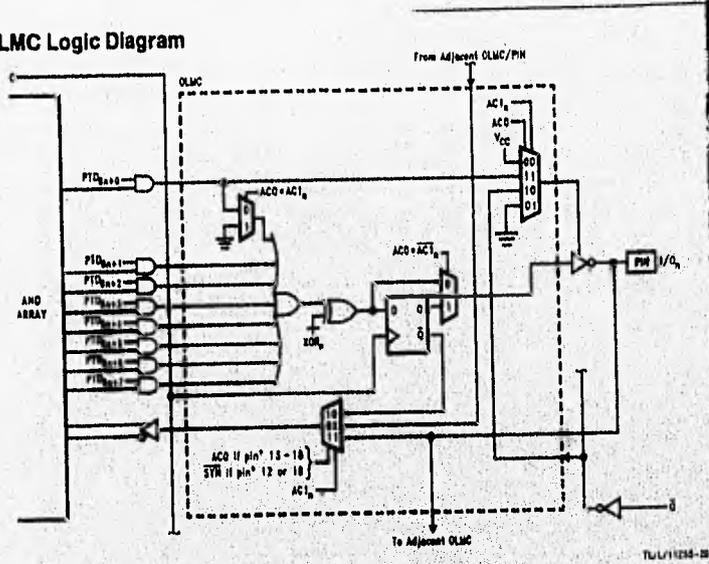
#### DESIGN/EQUATION ENTRY

Before proceeding further, the software tools will need to be run on the computing platform selected. This normally involves installing an assembler such as National Semiconductor's OPAL software onto a PC in preparation for the entry of the programming information in the form described below. Refer to the individual software documentation for details.

The equations derived earlier must now be entered into the software tool selected. Higher-level packages provide a sophisticated user interface to do this. The OPAL assembler will accept a text file created with a common editor utility as an input file. Other packages have varying degrees of flexibility. The syntax requirements of the software package must be adhered to, although virtually all provide a parsing and evaluation feature with associated error messages to correct errors in the input file.

Using the example of the 6-bit Shift Register, the method of entering the data to the OPAL package involves first converting the equations derived earlier into OPAL syntax. This follows the original very closely and is shown in Figure 4.

### OLMC Logic Diagram



\*Applies to both 20-pin DIP and 20-lead PLCC packages for GAL16V8.

FIGURE 8

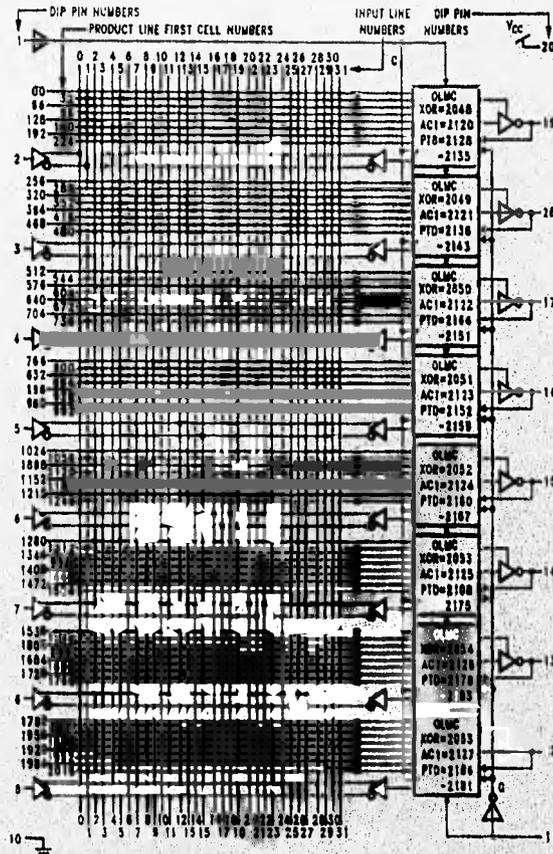
### OLMC Architecture Programming

TABLE IV

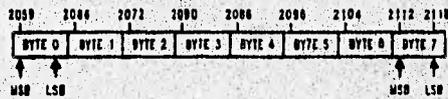
"Small-PAL" Mode			"Registered-PAL" Mode			"Medium-PAL" Mode		
Pin	Function	JEDEC Input Line #s (Note 1)	Pin	Function	JEDEC Input Line #s (Note 1)	Pin	Function	JEDEC Input Line #s (Note 1)
Pin 1	INPUT	2,3	CLOCK	CLOCK	2,3	INPUT	TRI-STATE**	2,3
*** Pin 19	I/O	6,7	REGISTER	I/O	6,7	I/O		6,7
*** Pin 18	I/O	10,11	REGISTER	I/O	10,11	I/O		10,11
*** Pin 17	I/O	14,15	REGISTER	I/O	14,15	I/O		14,15
*** Pin 16	OUTPUT*	NC	REGISTER	I/O*	18,19	I/O		18,19
*** Pin 15	OUTPUT*	NC	REGISTER	I/O	22,23	I/O		22,23
*** Pin 14	I/O	18,19	REGISTER	I/O	26,27	I/O		26,27
*** Pin 13	I/O	22,23	REGISTER	I/O	30,31	TRI-STATE**		26,27
*** Pin 12	I/O	26,27	REGISTER	I/O		INPUT		30,31
Pin 11	INPUT	30,31	G					
AC1n = 0    AC1n = 1			AC1n = 0    AC1n = 1			AC1n = 1		
SYN = 1, ACO = 0			SYN = 0, ACO = 1			SYN = 1, ACO = 1		
All outputs are combinational and always active.			At least one output is registered.			All I/O pins are combinational.		

Notes: Pin numbers above apply to both 20-pin DIP and 20-lead PLCC packages for GAL16V8.  
 Note 1: All even and odd numbered JEDEC input line numbers correspond to true and complemented array inputs, respectively.  
 \*Active combinational output.  
 \*\*TRI-STATE combinational output.  
 \*\*\* AC1n applies to tri-state I/O pins only.

### GAL16V8 Logic Diagram



USER ELECTRONIC SIGNATURE WORD:



SYN=2192  
AC0=2185

TL/L11889-01

JEDEC Logic Array Cell Number = Product Line First Cell Number + Input Line Number

FIGURE 7