



UNIVERSIDAD NACIONAL AUTONOMA  
DE MEXICO

FACULTAD DE ESTUDIOS SUPERIORES  
CUAUTITLAN



27  
2E

" DISEÑO DE UN SISTEMA DE CONTROL  
PARA SER UTILIZADO EN UNA BALANZA  
TERMOGRAVIMETRICA TGA-951 "

T E S I S  
QUE PARA OBTENER EL TITULO DE :  
INGENIERO MECANICO ELECTRICISTA  
P R E S E N T A :  
LUIS IGNACIO LOPEZ AGUILAR

ASESOR: FIS. GABRIEL RESENDIZ FERNANDEZ

CUAUTITLAN IZCALLI, EDO. DE MEX.

1995

FALLA DE ORIGEN



## **UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso**

### **DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.



UNIVERSIDAD NACIONAL  
AVENIDA DE  
MEXICO

FACULTAD DE ESTUDIOS SUPERIORES CUAUTITLAN  
UNIDAD DE LA ADMINISTRACION ESCOLAR  
DEPARTAMENTO DE EXAMENES PROFESIONALES

U. N. A. M.  
FACULTAD DE ESTUDIOS  
SUPERIORES-CUAUTITLAN



DEPARTAMENTO DE  
EXAMENES PROFESIONALES

ASUNTO: VOTOS APROBATORIOS

DR. JAIME KELLER TORRES  
DIRECTOR DE LA FES-CUAUTITLAN  
P R E S E N T E .

AT'N: Ing. Rafael Rodríguez Ceballos  
Jefe del Departamento de Exámenes  
Profesionales de la F.E.S. - C.

Con base en el art. 28 del Reglamento General de Exámenes, nos permitimos comunicar a usted que revisamos la TESIS TITULADA:

"Diseño de un Sistema de Control para ser Utilizado en una Balanza Termogravimétrica TGA-951"

que presenta el pasante Luis Ignacio López Aguilar con número de cuenta: 8336547-0 para obtener el TITULO de: Ingeniero Mecánico Electricista ; en colaboración con : X

Considerando que dicha tesis reúne los requisitos necesarios para ser discutida en el EXAMEN PROFESIONAL correspondiente, otorgamos nuestro VOTO APROBATORIO.

A T E N T A M E N T E .  
"POR MI RAZA HABLARA EL ESPIRITU"  
Cuautitlán Izcalli, Edo. de Méx., a 6 de Febrero de 199 5

RESIDENTE	Ing. Alfonso Rodríguez Contreras		16/2/95
VOCAL	Ing. J. Ubaldo Ramírez Urizar		
SECRETARIO	Fis. Gabriel Resendiz Fernández		15/2/95
PRIMER SUPLENTE	Ing. Jorge Buendía Gómez		16/02/95
SEGUNDO SUPLENTE	Ing. Juan González Vega		16/FEB/95

UAE/DEP/VAF/02

FALLA DE ORIGEN

## AGRADECIMIENTOS

*A mis hermanos y muy en especial a mis Padres, ya que ellos me brindaron todo el apoyo que fue requerido siendo esto el principal soporte para la culminación de mi carrera profesional.*

*También hago una mención especial para el Programa Universitario de Investigación Espacial (P.U.I.D.E) así como para la Cátedra de Investigaciones Multidisciplinarias (C.I.M.F.E.S-C) por todo el apoyo brindado para la realización de este trabajo de tesis*

INTRODUCCIÓN.....1

CAPITULO I

CONSTRUCCIÓN DEL SISTEMA..... 6

VIABILIDAD DEL SISTEMA..... 6

SEÑALES MUESTRA PRODUCIDAS POR EL TGA-951..... 7

COMPORTAMIENTO DEL TERMOPAR DEL HORNO  
Y DE LA MUESTRA..... 8

DISPOSITIVO DE LA BALANZA DE PESOS.....10

SEÑALES DE ALIMENTACIÓN DE LA BALANZA  
TERMOGRAVIMETRICA.....12

FACTORES DE RIESGO EN EL DISEÑO..... 12

ANÁLISIS TÉRMICO (AT).....13

ANÁLISIS TERMOGRAVIMETRICO (TGA).....16

DESCRIPCIÓN DE LA BALANZA TERMOGRAVIMETRICA  
TGA-951.....17

PRINCIPIOS DE OPERACIÓN DEL TGA-951..... 17

CONSTITUCIÓN DE LA BALANZA TERMOGRAVIMETRICA  
TGA-951..... 21

ENSAMBLAJE DEL HORNO.....21

ENSAMBLAJE DEL GABINETE..... 22

CONTROLES DE CALIBRACIÓN (PANEL TRASERO)..... 25

ENSAMBLAJE DE BALANCE.....	27
ESPECIFICACIONES DE LA BALANZA	
TERMOGRAVIMETRICA.....	29
CONECTOR DE ENTRADA, SALIDA Y ALIMENTACIÓN	
DEL TGA-951.....	30
SELECCIÓN DEL DISPOSITIVO A UTILIZAR	
EN EL CONTROL DEL TGA-951.....	34

## CAPITULO II

DISEÑO DE LA PARTE ELECTRÓNICA.....	38
ETAPA INTERFAZ.....	39
C.I 74XX11.....	41
C.I 74XX138.....	42
C.I 74XX244.....	44
C.I 74XX245.....	45
C.I 74XX273.....	46
C.I 74XX688.....	47
C.I MC5041.....	48
C.I ADC0804.....	49
C.I DAC-08.....	53
FUNCIONAMIENTO DE LA TARJETA INTERFAZ.....	54
SEÑALES ANALÓGICAS DE ENTRADA.....	56
CONVERSIÓN DE SEÑALES ANALÓGICAS A DIGITALES.....	58
CARACTERÍSTICAS DE OPERACIÓN DEL CONVERTIDOR	
ANALÓGICO A DIGITAL ADC0804.....	59

ECUACIÓN ENTRADA SALIDA DEL ADC0804 .....	59
ERROR DE CUANTIZACIÓN.....	60
MANEJO DE DATOS EN LA PC.....	62
ENTRADA Y SALIDA DE DATOS DIGITALES PARA PROCESO EN LA P.C.....	64
CONVERSIÓN DE SEÑALES DIGITALES A ANALÓGICAS.....	65
CARACTERÍSTICAS DE OPERACIÓN DEL C.I CONVERTIDOR DIGITAL ANALÓGICO DAC-08.....	66
ECUACIÓN ENTRADA-SALIDA DEL DAC-08.....	66
RESOLUCIÓN.....	67
VOLTAJE DE SALIDA UNIPOLAR.....	71
AMPLIFICADOR INVERSOR.....	71
ETAPA DE ALIMENTACIÓN, CONTROL Y AMPLIFICACIÓN DE SEÑALES.....	75
CIRCUITO DE ALIMENTACIONES EXTERNAS DEL TGA-951.....	76
FUENTE DE ALIMENTACIÓN DE VOLTAJE.....	76
RECTIFICACIÓN .....	77
RECTIFICADOR TIPO PUENTE.....	77
FILTRAJE DE LA SEÑAL RECTIFICADA.....	78
FILTRO RC.....	79
REGULACIÓN DE LA SEÑAL FILTRADA.....	83
REGULACIÓN POR MEDIO DE DIODOS ZENER.....	83
REGULADORES EN CIRCUITOS INTEGRADOS.....	85
CIRCUITO DE CONTROL DE TEMPERATURA DE LA	

BALANZA TERMOGRAVIMETRICA TGA-951.....	87
SISTEMAS DE CONTROL POR TEMPORIZACIONES.....	88
SALIDA POR RÉLEVADORES.....	90
AMPLIFICACIÓN DE LAS SEÑALES DE SALIDA DE LOS TERMOPARES MUESTRA Y DEL HORNO.....	92
CIRCUITO AMPLIFICADOR NO INVERSOR.....	93
CONECTORES DE ENTRADA-SALIDA Y ALIMENTACIÓN DE SEÑALES DEL MODULO DE LA ETAPA DE ALIMENTACIÓN, CONTROL Y AMPLIFICACIÓN DE SEÑALES.....	96

### CAPITULO III

ETAPA DE SOFTWARE.....	98
SELECCIÓN DEL LENGUAJE DE PROGRAMACIÓN A UTILIZAR.....	99
DIAGRAMA DE FLUJO DEL PROGRAMA CONTROLADOR DE LA BALANZA TERMOGRAVIMETRICA TGA-951.....	102

### CAPITULO IV

EVALUACIÓN DE RESULTADOS.....	114
TERMOGRAMAS TGA.....	114
LECTURA DE TERMOGRAMAS TGA.....	115
INTERPRETACIÓN DE TERMOGRAMAS TGA.....	116

### CAPITULO V

CONCLUSIONES.....	120
-------------------	-----



APÉNDICE A

BIBLIOGRAFÍA.....124

## INTRODUCCIÓN

A lo largo de los años una de las principales desventajas que tiene el hombre para poder implementar sistemas de control ha sido la dificultad que presentan estos de ser controlados o traducidos a un lenguaje de fácil entendimiento, se sabe que todos los sistemas físicos tienen sus respuestas y cambios en un mundo analógico, (señales totalmente de tipo analógico) el cual, aun cuando puede ser interpretado no es de un control sencillo y las respuestas y datos que se pueden obtener no son fácilmente accedados. La principal clave para poder simplificar estos sistemas es transformarlos a sistemas digitales los cuales a diferencia de los analógicos son fácilmente controlados y por lo tanto las señales obtenidas son de fácil acceso y pueden ser registradas a una gran velocidad.

Lograr esto no suele ser tarea sencilla, ya que el simple hecho de obtener una señal que describa correctamente el funcionamiento del sistema involucra una gran dificultad, por mencionar algo, se necesitaría en primer lugar un transductor el cual cuente con la suficiente confiabilidad de poder interpretar fielmente el comportamiento del sistema que se analizara, también

seria necesario implementar un elemento que pueda realizar la tarea de transformar señales analógicas a digitales o viceversa digitales a analógicas. Para finalizar debe existir un ultimo elemento el cual debe ser capaz de almacenar, guardar y también poder mandar señales de control al sistema.

En pocos párrafos y en forma muy general se ha descrito la estructura con la que se compone nuestro sistema de control y generalizando un poco se podría decir que esta estructura es la misma con la que se componen casi todos los sistema de control existentes.

En la actualidad existen un sin fin de dispositivos que pueden ser comandados por medio de sistemas de control. El comportamiento de estos elementos estará basado principalmente en las características que contengan sus señales de registros. Estas señales se generan en sus totalidad en función del tipo de sistema físico que se tomo como base para la creación de dicho dispositivo. El querer realizar un estudio muy a fondo de los diferentes tipos de sistemas físicos que existen como pueden ser hidráulicas, eléctricos, mecánicos, térmicos, etc. Desviaría el principal objetivo que se busca al efectuar este trabajo de tesis, caso por el cual evitaremos esto y solo nos abocaremos al estudio de los sistemas térmicos,

ya que a este ramo corresponde nuestro sistema de control.

El principio de operación de nuestro sistema térmico a controlar se deriva de una nueva técnica de análisis denominada análisis térmico, la cual es descubierta hace varios años dando pie a una nueva generación de instrumentos de medición los cuales su principal característica es que todas sus mediciones son referidas en función de la temperatura. Entre los diferentes instrumentos diseñados en base a esta nueva técnica se encuentra el dispositivo denominado balanza termogravimétrica. Para una explicación rápida diremos que la balanza termogravimétrica es un instrumento que mide valoración de pequeños pesos en función de una temperatura determinada y programada. La balanza está constituida por un horno, una balanza de pesos y un gabinete de controles, para la correcta operación de la balanza es necesario acoplar a ella un programador y un registrador de datos (tales aparatos serán los que controlaran el sistema). En la actualidad por desgracia no contamos con este par de instrumentos y por lo tanto, al ver esta necesidad se tuvo la idea de implementar un dispositivo el cual pudiera suplirlos de un manera óptima. La razón de existir de este dispositivo es lo que da pie a este trabajo de tesis el cual como su nombre lo

indica (control de temperatura para la termobalanza gravimetrica) consiste en controlar y a su vez registrar datos de salida de la termobalanza gravimetrica por medio de un programa de software en uno de los elementos de mas uso de hoy en día como lo es la computadora personal.

Al trabajar con computadoras personales se obtienen grandes ventajas como puede ser gran espacio de almacenamiento y rapidez de acceso de entrada/salida de datos. Pero por otro lado se debe tener gran cuidado al utilizar este dispositivo con otros diferentes equipos exteriores ya que es de uso sumamente delicado y cualquier mal funcionamiento de nuestro equipo externo puede causar un daño gravemente irreparable a nuestro computador.

Aun cuando a simple vista el trabajo a realizar no pareciera muy complicado en realidad tiene un poco de dificultades ya que existen varios factores externos los cuales alteran gravemente el comportamiento de cualquier tipo de sistema como podrian ser: ruido en la señal, un mal control del medio que rodea al mismo sistema o simplemente mal programación, por mencionar solo algunos.

En los primeros capítulos de este trabajo se dará una explicación mas amplia y explicita referente al análisis térmico, la arquitectura de la balanza y al comportamiento de el sistema. Después se tratara en los

capítulos intermedios todo lo referente a la etapa electrónica que se considera una de las principales partes del trabajo para por ultimo en los capítulos finales terminar con lo referente a la etapa de software (programación del control).

Hoy en día el implementar o diseñar cualquier sistema de control no debería de ser un gran problema, en la actualidad existen equipos electrónicos que pueden realizar un gran numero de funciones y que reducen en gran parte el trabajo a efectuar, pero sin embargo la principal dificultad que siempre existe es la falta de preparación para el diseñador, ya que si el diseñador no tiene la capacidad de saber unir todos los elementos de una forma correcta para que estos realicen una tarea determinada, la ventaja que se debería de tener podría convertirse en mas trabajo y por lo tanto mas dinero y tiempo perdido.

El siguiente trabajo fue realizado pensando en la necesidad que tienen los diseñadores de contar con mas lecturas de apoyo en la realización de sistemas de control por lo tanto se tratara de realizar un trabajo lo suficientemente claro y de un fácil entendimiento.

## CAPÍTULO I

### CONSTRUCCIÓN DEL SISTEMA

El capitulo se iniciara realizando un pequeño estudio acerca de la viabilidad del sistema a implementar. Esto nos dará un parámetro mas aceptable de que tan factible es realizar el control de la balanza termogravimetrica TGA-951, en seguida se enunciara una descripción del principio de funcionamiento, constitución y forma en que se utiliza el TGA-951, para poder implementar el registrador y controlador de temperatura que es requerido.

La acción de control para el manejo y registro de datos muestra originados en el modulo TGA-951 se realizara a partir de las características con que cuenta este dispositivo, por lo cual es importante contar con una explicación detallada del comportamiento de este sistema.

#### VIABILIDAD DEL SISTEMA

En el momento de empezar a trabajar en la realización de cualquier tipo de proyecto, el primer paso que siempre se tiene que realizar, es una exhaustiva investigación de las posibilidades que puede tener el

proyecto de tener éxito, o lo que es lo mismo, que tan viable es el sistema de ser realizado. A lo largo del capítulo se realizara una descripción de la investigación que se realizo para determinar que tan factible es la creación de un elemento que se encargue de controlar y a su vez recopilar información del analizador denominado balanza termogravimetrica TGA-951. Para una descripción mas general se irán dividiendo los diferentes puntos analizados del TGA-951 en varios apartados.

#### SEÑALES MUESTRA PRODUCIDAS POR EL TGA-951.

El tener una idea exacta del tipo y como son generadas las señales muestra que se utilizan en el control de cualquier dispositivo nos permite contar con un parámetro muy general del comportamiento del sistema a controlar, obteniendo con esto la seguridad de que tan factible es poder o no implementar un elemento que pueda realizar la función de acceso y registro de estas señales. En el siguiente apartado se analizaran los circuitos que logran la generación de las diferentes señales muestra que serán registradas por el control de la termobalanza gravimetrica TGA-951.

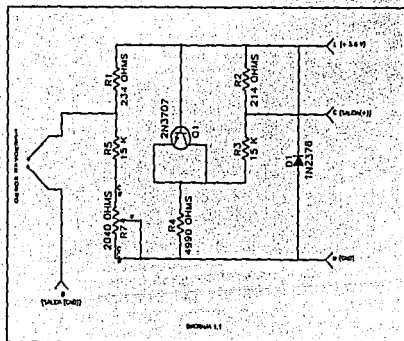
La balanza termogravimetrica en su función genera tres diferentes señales de muestra: señal del horno, señal de la muestra y señal de la balanza. La producción de estas señales se lleva acabo por tres circuitos



electrónicos : circuito del termopar del horno, circuito del termopar de la muestra y circuito del dispositivo de balanza. Para un entendimiento mas general a continuación se enuncian y describen los circuitos correspondientes a cada uno de los tres elementos mencionados en los párrafos anteriores. El funcionamiento del circuito del horno y de la muestra son similares por lo cual se realizara solo una explicación para ambos.

#### COMPORTAMIENTO DEL TERMOPAR DEL HORNO Y DE LA MUESTRA.

El diagrama 1.1 muestra la constitución del circuito electrónico que describe el funcionamiento del termopar del horno y de la muestra. Este esquema servirá de ayuda para poder realizar una descripción mas a fondo del comportamiento que siguen las señales obtenidas de estos circuitos:



Como se muestra en la diagrama 1.1. El circuito esta basado en la configuración del puente de Wheatstone, pero en este caso para su operación es modificado colocando resistencias fijas en todos sus puntos y posesionando la salida de voltaje del termopar entre R1 y (R5+R7). La salida equivalente de la señal muestra es tomada directamente del punto que forman R2 y (R3+R4) extremo opuesto.

El circuito de resistencia tiende a balancear dos voltajes, el primero es un voltaje equivalente proporcionado al alimentar un voltaje constante (5.6 V) al transistor T1, que al unir sus terminales emisor con colector hacen la función que tendrían dos diodos en paralelo, el segundo voltaje es el producido por el termopar al ocurrir una diferencia de potencial entre sus terminales. El voltaje equivalente de salida por lo tanto será proporcional a la variación que puedan sufrir cualquiera de estos dos voltajes aplicados, pero, como el voltaje de alimentación al circuito siempre será fijo el voltaje de salida equivalente estará totalmente en función de la variación de voltaje que sufra el termopar. El potenciómetro R7 (2040 ohms) sirve de calibración para obtener un cero absoluto en la salida del registro en el termopar, es de uso delicado por lo cual si no se cuenta con el equipo adecuado de medición con la suficiente

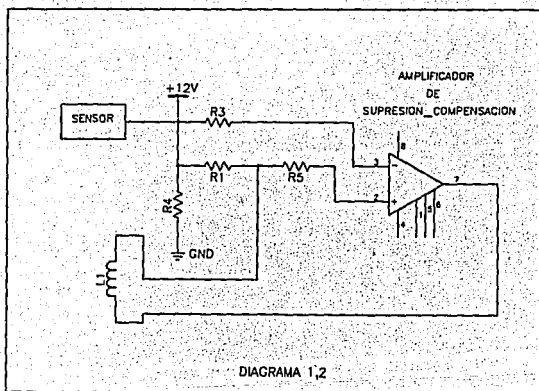
precisión no debe ser movido. las resistencias que forman el puente por lo tanto son R1 (234 ohms), R5 y el potenciómetro R7 (2040)(conectadas en serie), R2 (214 ohms), R3 (15 Kohms) y R4 (4990 ohms) (conectadas en serie). Los voltajes equivalentes obtenidos de la muestra y del horno se encuentran en el siguiente rango:

$$V_{min} = 60 \text{ milivolts}$$

$$V_{max} = 65.6 \text{ milivolts}$$

#### DISPOSITIVO DE LA BALANZA DE PESOS.

El circuito mostrado en el diagrama 1.2 es el equivalente al utilizado en el dispositivo de pesos de la balanza termogravimetrica TGA-951.



Para un estudio mas a fondo del funcionamiento del dispositivo de balanza este será dividido en dos apartados: en el primer apartado se hará referencia a la activación del circuito de balance, para posteriormente en el segundo apartado realizar un análisis sobre la compensación del circuito de balance activado.

1).- La activación es llevada a cabo por cuatro principales elementos (celdas fotoeléctricas, sensor de las celdas, lampara, bandera de señal), y es como se explica a continuación: en el momento en que la luz de la lampara deja de incidir en las celdas fotoeléctricas el sensor genera un aumento de corriente la cual es alimentada de una forma directa a la entrada inversora del amplificador de supresión\_compensación.

2) la compensación del dispositivo de balance se logra por medio del amp-op denominado amplificador de supresión\_compensación y la bobina de movimiento, para lograr esto es conectado el amp-op en configuración de comparador, retroalimentando a la bobina (diagrama 1.2), por lo cual mientras se encuentra la barra horizontal equilibrada el amp-op mantiene una salida de voltaje positivo siempre, pero en el momento en que existe una des compensación (por el voltaje que genera el sensor de las celdas) el voltaje aplicado a la entrada inversora tiende a ser mayor lo que ocasiona que la salida del

circuito sea negativa y se retroalimente un voltaje negativo a la bobina, logrando que se genere en ella un aumento de corriente hasta lograr que se equilibre la barra horizontal. Estas variaciones de corrientes accedidas de forma correcta nos permite obtener el comportamiento de la muestra a analizar. Existen resistencias y algunos otros elementos los cuales tienen la facultad de estabilizar los voltajes de salida del amp-op para de una forma correcta alimentar la corriente que es necesaria a la bobina.

En este caso a diferencia de los termopares del horno y de la muestra el voltaje que se obtiene del circuito es lo suficientemente grande para poder operarlo (en el rango de 30.81 mV a 4.1 V sin supresión y con peso max), evitando la necesidad y problemas que se pudieran presentar al amplificar esta señal.

#### SEÑALES DE ALIMENTACIÓN DE LA BALANZA TERMOGRAVIMETRICA

Otro apartado que también es importante conocer es que tan factible es poder realizar el arranque de la balanza termogravimetrica. Para poder saberlo es necesario contar con toda la información acerca de todas las señales de alimentación que activan este dispositivo. El TGA-951 para su correcto funcionamiento requiere las siguientes señales de alimentación:

HORNO = 120 V C.A

TGA-951 = 120 V C.A

TERMOPAR HORNO = 5.6 V.C.D

TERMOPAR MUESTRA = 5.6 V.C.D

AMP-OP DEL TGA-951 = +12, -12. V.C.D

Como se observa estos voltajes tanto de C.A como de C.D pueden ser obtenidos fácilmente y sin ningún problema. Por lo cual deducimos que es factible activar la balanza a través de elementos externos como pueden ser el diseño de fuentes de alimentación y la energía eléctrica comercial.

#### FACTORES DE RIESGO EN EL DISEÑO.

Existen un sin fin de factores de riesgo que ponen en peligro el correcto funcionamiento del control de la balanza termogravimetrica. Para tener en cuenta cuales son estos factores a continuación se enunciaran cada uno de ellos. No intentaremos describirlos y simplemente los citaremos.

#### FACTORES INSTRUMENTALES.

- a) Velocidad de calentamiento.
- b) Atmósfera en el horno.
- c) Sensibilidad del registrador.
- f) Composición del soporte de la muestra.

#### CARACTERÍSTICAS DE LA MUESTRA.

- a) Cantidad de muestra.
- b) Adsorción de la atmósfera en el horno.

- c) Tamaño de partícula.
- d) Empaquetamiento de la muestra.
- e) Naturaleza de la muestra.

#### FUENTES DE ERROR.

- 1) Efectos de flotación en el recipiente.
- 2) Variaciones en el mecanismo de registro.
- 3) Efectos electrostáticos en el mecanismo de balanza.
- 4) Calibración de los brazos de balanza.
- 5) Reacción entre muestra y platillo.

#### ANÁLISIS TÉRMICO (AT).

La necesidad de simplificar todos los procesos de medición ha llevado al hombre a tratar de encontrar nuevas técnicas para el desarrollo de mediciones mas sencillas y de un entendimiento mas fácil. Una de estas nuevas técnicas de medición es la denominada ANÁLISIS TÉRMICO, el cual se tiene memoria que se empezó a investigar en el año de 1887 (se designa esta fecha ya que en este año se tiene registrado el primer reporte de un trabajo el cual utilizó esta técnica de análisis térmico) por Le Chateliere el cual realizo un estudio de el comportamiento térmico de arcillas.

El análisis térmico lo podemos definir como el conjunto de técnicas instrumentales que permiten la detección y medición de los cambios en las propiedades

físicas o químicas, de un material en función de la temperatura.

Un sistema general de análisis térmico es presentado en la fig 1.3. Y se puede describir de la siguiente manera: la muestra que se quiere estudiar es colocada dentro de una cámara cuya temperatura es regulada por medio de un programador (el programador debe ser capaz de mantener constante la temperatura del medio ambiente que rodea la muestra en ciertos lapsos de tiempo lo que es conocida como un proceso isotérmico), los cambios que ocurran en la muestra son detectados por un transductor apropiado el cual produce una señal (puede ser un voltaje o una corriente) que debe ser proporcional al cambio que presente la muestra.



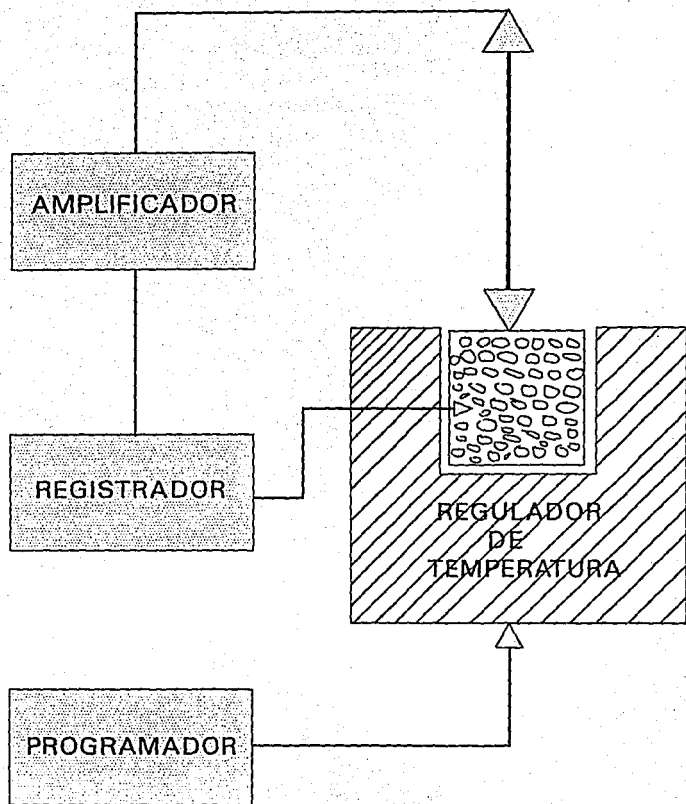


FIG 1.3 SISTEMA GENERAL DE ANALISIS TERMICO

A continuación se enunciará una pequeña definición de cuatro de las principales técnicas de análisis térmico (debe tenerse en cuenta que estas cuatro técnicas forman solo una pequeña parte del análisis térmico (AT), ya que cualquier técnica instrumental puede considerarse como método del análisis térmico si el parámetro medido se determina en función de la temperatura).

**CALORIMETRIA DIFERENCIAL DE BARRIDO (D.S.A)** .- Medición de la de la variación de energía absorbida o liberada por la muestra en función de la temperatura de la muestra.

**ANÁLISIS TÉRMICO DIFERENCIAL (D.T.A)** .- Medición de la diferencia de temperatura entre la muestra y una referencia en función de la temperatura de la muestra.

**ANÁLISIS TERMO-MECANICO (T.M.A)** .- Medición de la variación en la longitud o volumen de la muestra en función de la temperatura de la muestra.

**ANÁLISIS TERMOGRAVIMETRICO (T.G.A)** .- Medición de la variación de la masa en función de la temperatura de la muestra.

**ANÁLISIS TERMOGRAVIMETRICO (TGA)**

El TGA basa su instrumentación en una balanza que opera en función de temperatura denominada termobalanza o balanza termogravimétrica, la cual como su definición lo indica mide las variaciones de masa de la muestra en

función de una temperatura, que aumenta linealmente. La primera termobalanza fue desarrollada por Honda en 1915, pero no fue sino hasta 1947 cuando Duval, reporto su aplicación en el campo de la química orgánica. El análisis termogravimétrico presenta dos modos de operación: (1) la termografía estática o isotérmica, en la cual la masa de la muestra se registra como una función del tiempo a temperatura constante y (2) la termogravimetría dinámica, en la cual la muestra es calentada en forma programada; esta última forma del TGA es la que mayor interés presenta en la práctica y es la que utilizaremos para realizar este estudio.

#### DESCRIPCIÓN DE LA BALANZA TERMOGRAVIMÉTRICA TGA-951.

El analizador termogravimétrico TGA-951 es un módulo que para poder tener un correcto registro de datos debe ser acoplado a un analizador termal. Mide el peso y las valoraciones de cambio de peso continuamente de un material, así como el incremento de temperatura o una temperatura preseleccionada sobre un periodo de tiempo. El diseño del analizador permite una fácil interface con otros instrumentos analíticos para múltiples mediciones, tal como el cromatografo de gases y el espectrometro de masas. Atmósfera, un crítico parámetro para análisis, en TGA es fácilmente variado y controlado.

## PRINCIPIOS DE OPERACIÓN DEL TGA-951.

La balanza opera bajo el principio de balance a cero (null-balancing). La posición de la viga es mantenida en posición horizontal (referencia) por medio de un mecanismo que es activado eléctricamente (mecanismo de balance) y que se encuentra constituido de un mecanismo de celdas fotoeléctricas (servo loop) que actúan ópticamente. Una descripción mas general del mecanismo que mantiene la posición de referencia de los brazos de la balanza es la siguiente: Los brazos de la balanza están unidos mecánicamente a una bobina, en forma semejante a un galvanómetro, el brazo posterior de la balanza tiene una pequeña lamina (bandera de señal) la cual cuenta con una pequeña abertura que cubre o descubre un pequeño foco (loop) cuya luz incide sobre celdas gemelas fotoeléctricas, las cuales regulan la corriente que circula a través de la bobina.

La muestra que se va a analizar se coloca dentro de una pequeña cacerola, denominada cacerola de muestra (por lo general este tipo de cacerolas muestra son construidas de Pt o AL (platino o aluminio)), y se suspende de una barra de cuarzo que funge como uno de los brazos de la balanza. El termopar que recogerá información de la temperatura de la muestra es posicionado adentro de la cacerola junto a la muestra, pero, para muestras que

hacen espuma cuando se calientan, el termopar debe ser colocado por debajo de la cacerola muestra. En el instante en que existe una disminución de peso al empezar a calentar la muestra, los brazos de la balanza (taut-band) tienden a desequilibrarse por lo tanto la luz del foco deja de incidir en las celdas fotoeléctricas, en este momento se empieza a demandar un aumento de corriente la cual será generada por medio de una bobina para poner en referencia los brazos de la balanza.

El horno se acopla en un modulo externo, empleando una resistencia enrollada elemento que puede ser operado a 1200 °C . A poder completo los 1200 °C que es la temperatura de cuarto se puede alcanzar en pocos minutos. La balanza cuenta con un control supresor de pesos con el cual es posible realizar una supresión de pesos en 10 pasos de 10 mg cada uno (100 mg en total) y ademas por un cuadrante de 10 giros con un equivalente de giro para 1 mg de supresión. La supresión de pesos es utilizada únicamente para pesajes de muestras cuyo peso este por arriba de 110 mg a 500 mg. A tiempo constante el switch TIME CONSTANT (provisto de 4 pasos de 0 a 0.5 seg.) del selector permite el filtrado eléctrico de la señal de entrada. El sistema TGA-951 esta mostrado esquemáticamente en la fig 1.4.

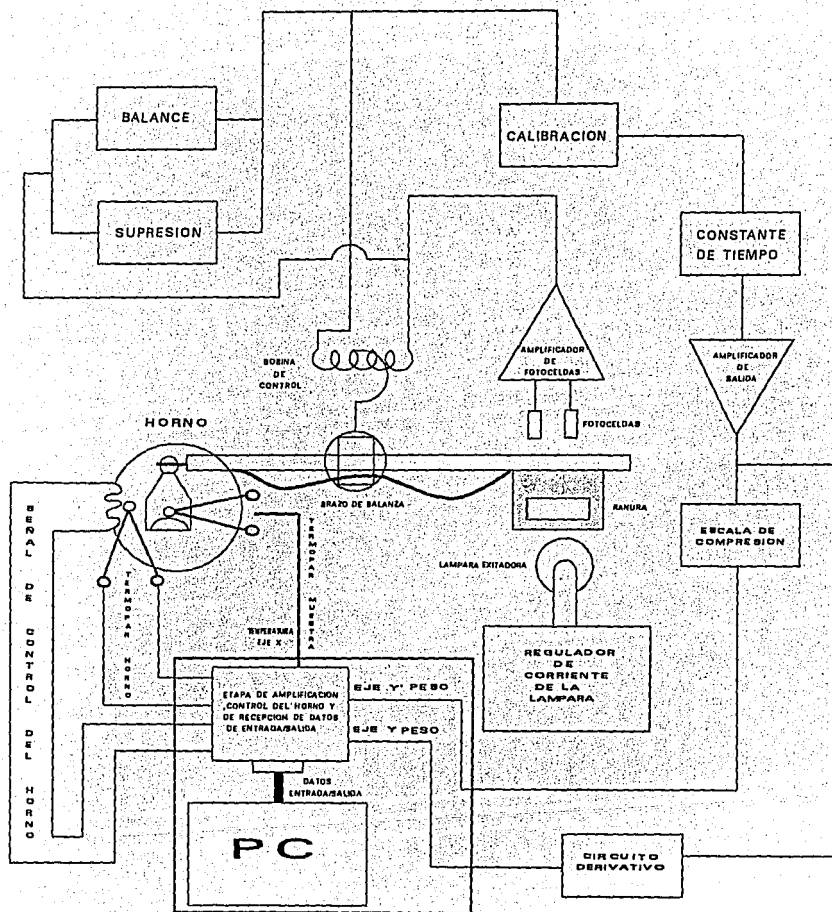


FIG 1.4

FALLA DE ORIGEN

Los componentes que no se encuentran encerrados por ninguna línea están localizados en el TGA-951, los componentes encerrados por la línea sólida son referidos al control y el registrador para el TGA-951.

#### CONSTITUCIÓN DE LA BALANZA TERMOGRAVIMÉTRICA TGA-951.

El analizador termogravimétrico 951 está constituido por tres unidades de ensamblaje : El ENSAMBLAJE DEL HORNO, EL ENSAMBLAJE DE LA BALANZA Y EL ENSAMBLAJE DEL GABINETE.

#### ENSAMBLAJE DEL HORNO.

Localizado en un acople externo el ensamblaje del horno es donde se encuentra posicionado el horno. El horno es constituido por una resistencia de alambre enredado realizado en un material denominado KANTHAL. Las principales especificaciones del horno son las que se enunciarán a continuación:

POTENCIA = 500 WATTS;

VOLTAJE DE ENTRADA = 120 V;

CORRIENTE DE ENTRADA = 5 Amp;

TEMP. MAX. DE CALENTAMIENTO = 1350 °C





- (2) DERIVATIVO SWITCH      Switch Toggle de 3 posiciones, tiene la función de mandar automáticamente la señal derivativa a nivel cero para balancearla después de disturbios externos:
- Posición central : Activado.
- Posición momentáneamente abajo:
- Reinicio (reset).
- Posición arriba: desactivado.
- Normalmente se tiene que tener la posición desactivada cuando se carga la muestra
- (3) SWITCH RECORDER CERO      Switch de pulsación momentánea, desconecta las salidas de señales TGA y salidas cortas de muestra poniendo estas salidas a cero volts (GND).

- (4) CONTROL DE BALANCE Potenciómetro que balancea la muestra cuando los pesos en ambos lados de la balanza son menores de 5mg en cada una.
- (5) CONTROL CONSTANTE DE TIEMPO Switch selector de 4 posiciones varia la cantidad (en segundos) de señal de salida. Filtrando para reducir el ruido de la señal.
- (6) CONTROL DE ESCALA DE COMPRESIÓN Potenciómetro con un tope (apagado) que permite la compresión de la señal de salida al 40% de su valor original. Para lecturas directas en porcentaje en la posición apagado la señal de salida de peso es calibrada directamente en mg.

- |                |                                    |
|----------------|------------------------------------|
| (7) CONTROL    | Switch selector de 11 posiciones   |
| BURDO DE       | que provee supresión burda de      |
| SUPRESIÓN DE   | peso en pasos de 10mg.             |
| PESOS          | Expande la escala de pesos         |
|                | TGA para observación de perdidas   |
|                | de pesos pequeños en grandes       |
|                | muestras.                          |
| (8) CONTROL    | Potenciometro que provee supresión |
| FINO SUPRESIÓN | fina menor de 10mg por cada paso   |
| DE PESOS       | del control burdo.                 |

## TABLA 1.1.A.

## CONTROLES DE CALIBRACIÓN (PANEL TRASERO).

## TABLA 1.1.B.

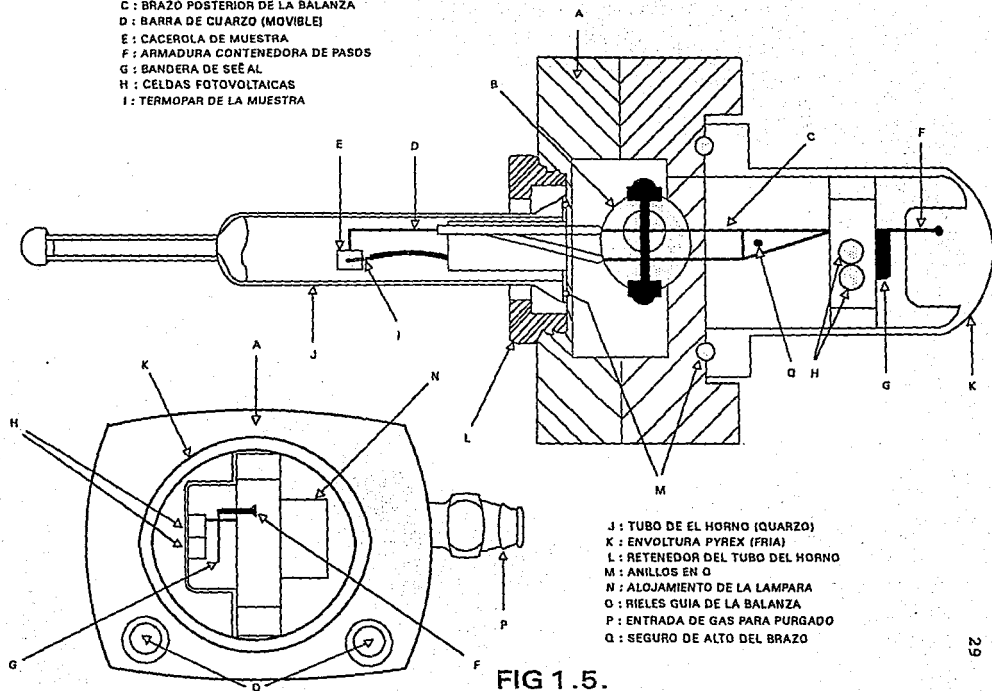
- |               |                              |
|---------------|------------------------------|
| (9) CONTROL   | Potenciometro utilizado para |
| DE AJUSTE DE  | compensación electrónica del |
| UNIÓN DE REF. | termopar del horno.          |

- (10) CONTROL DE AJUSTE DEL TERMOPAR-MUESTRA. Potenciómetro utilizado para compensación electrónica del termopar de la muestra.
- (11) SWITCHES CONTROLES Y JACKS DERIVAT. SWITCHS: Dos posiciones deslizables ambos tienen una posición normal y otra de calibración.  
CONTROLES: Potenciómetros para rampa cero.  
JACKS: Rampa de salida, utilizados para calibración de la señal rampa del TGA.
- (12) CONTROL SPAN. Potenciómetro que permite calibración en todos los rangos usados.
- (13) CONTROL DE SUPRESIÓN FINA Y BURDA. Potenciómetro que permite calibración del circuito de supresión.

#### ENSAMBLAJE DEL BALANCE.

El ensamblaje de balance, es montado en un soporte de varilla horizontal tiene una envoltura de vidrio en cada una de sus dos terminales. el vidrio largo envuelve encerrando la terminal del mecanismo de balance . La otra envoltura llamada el tubo del horno encierra la terminal del balance del horno. Los tubos son realizados con cuarzo lo que hace que puedan resistir altas temperaturas. Mas sin embargo para temperaturas por debajo de 500 °C se pueden utilizar tubos pirex. El ensamblaje del balance es una de las partes medulares de la termobalanza TGA-951 ya que en este se encuentran los principales mecanismos de la microbalanza de pesos para procesar la muestra. En la figura 1.5 se realizo un esquema del ensamblaje de balance.

- A : ALOJAMIENTO DE LA BALANZA**  
**B : MECANISMO DE BALANCE**  
 (TAUT-BAND)  
**C : BRAZO POSTERIOR DE LA BALANZA**  
**D : BARRA DE CUARZO (MOVIBLE)**  
**E : CACEROLA DE MUESTRA**  
**F : ARMADURA CONTENEDORA DE PASOS**  
**G : BANDERA DE SEÑAL**  
**H : CELDAS FOTOVOLTAICAS**  
**I : TERMOPAR DE LA MUESTRA**



**FIG 1.5.**

**ESPECIFICACIONES DE LA BALANZA TERMOGRAVIMETRICA.**

El tener una información exacta de los parámetros en los cuales se rige la balanza termogravimetrica TGA-951, es primordial para implementar cualquier dispositivo anexo a esta. Estas especificaciones indicaran los rangos permitidos en la función de operación del TGA-951. A continuación en la tabla 1.2. Se expondrán estas especificaciones o rangos de operación del TGA-951.

CAPACIDAD	500 mg incluyendo cacerola muestra
RANGOS DE PESO	0.020mg a 500mg a escala completa
RANGO DE TEMPERATURA	Ambiente a 1200°C
SUPRESIÓN	En el rango de 110mg a 500mg
EXACTITUD DE SUPRESIÓN	±0.4X de supresión
EXACTITUD DE MEDICIÓN	±1.0% de escala
DE PESOS	completa

PRECISIÓN DE MEDICIÓN	0.4% de escala
DE PESOS	completa
RANGO DERIVATIVO	0.020 a 50 mg/min
CONSTANTE DE TIEMPO	0 (direc), 1,2,5 seg
PRESIÓN	Atmosférica a
	100 Pa (1 TORR)
VELOCIDAD DE PURGADO	Arriba de 1 L/min
TERMOPAR DEL HORNO	Platinel II
TERMOPAR DE LA MUESTRA	Chromel-Alumel

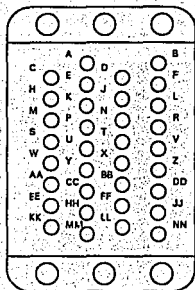
TABLA 1.2.

#### CONECTOR DE ENTRADA, SALIDA Y ALIMENTACIÓN DEL TGA-951.

Las entradas, salidas y alimentación del TGA-951 se realizan a través de un conector tipo AMP-213522-1 el cual se constituye por 34 pines y su identificación es por medio de letras alfabéticas. La siguiente fig.1.6. nos dará una descripción mas general de este conector.



FIGURA 1.6.  
 CONECTOR DE ENTRADA, SALIDA  
 Y ALIMENTACION DEL TGA-951



En la tabla 1.3. Se enunciará tipo, función y letra de identificación, de los pines del conector AMP-213522-1 que se utilizan en el funcionamiento del TGA-951.

LETRA DE IDENTIFICACIÓN	TIPO FUNCIÓN	REFERENCIA
A	SALIDA SEÑAL	TERMOPAR
	TERMINAL (+)	MUESTRA
B	SALIDA SEÑAL	TERMOPAR
	TERMINAL (-)	MUESTRA
C	SALIDA SEÑAL	TERMOPAR
	TERMINAL (+)	HORNO

D	SEÑAL SALIDA	TERMOPAR
	TERMINAL (-)	HORNO
N	ALIMENTACIÓN	TERMOPAR
	(+ 5.6 V D.C)	MUESTRA
P	ALIMENTACIÓN	TERMOPAR
	( OV (GND) )	MUESTRA
L	ALIMENTACIÓN	TERMOPAR
	(+ 5.6 V D.C)	HORNO
M	ALIMENTACIÓN	TERMOPAR
	( OV (GND) )	HORNO
J	SALIDA SEÑAL	MICROBALANZA
	TERMINAL (+)	DE PESOS
T	SALIDA SEÑAL	MICROBALANZA
	TERMINAL (-)	DE PESOS
K	SALIDA SEÑAL	SALIDA BALANZA
	TERMINAL (+)	DERIVATIVA

Y	SALIDA SEÑAL	SALIDA BALANZA
	TERMINAL (-)	DERIVATIVA
X	ALIMENTACIÓN	AMPLIFICADORES
	(+ 15 V D.C)	TGA-951
W	ALIMENTACIÓN	AMPLIFICADORES
	(- 15 V D.C)	TGA-951
H	ALIMENTACIÓN	AMPLIFICADORES
	(0 V (GND))	TGA-951
KK	ALIMENTACIÓN	TGA-951
	(120 V A.C)	
LL	ALIMENTACIÓN	TGA-951
	(GND A.C)	
MM	ALIMENTACIÓN	HORNO
	(120 V A.C)	
NN	(GND A.C)	HORNO

TABLA 1.3.

Como se ha mencionado a lo largo de la descripción, la balanza termogravimétrica para un funcionamiento óptimo necesita contar con un sistema externo que sea capaz de controlar la temperatura del horno aplicada a la muestra y que adicionalmente con gran facilidad recoja y almacene en una forma correcta todos los datos referentes a estas tres muestras. El sistema a implementar debe de contar con todas las características necesarias para un funcionamiento óptimo de la balanza por lo tanto debemos para su diseño basarnos totalmente en los parámetros que trabaja el TGA-951 descritos en párrafos anteriores.

#### SELECCIÓN DEL DISPOSITIVO A UTILIZAR EN EL CONTROL DEL TGA-951.

El primer paso, que se tiene que realizar para la correcta implementación del dispositivo controlador del TGA-951, es una perfecta selección de algún elemento que tenga la facilidad de poder ser modificado para ejecutar dicha función. Existen diferentes elementos que se podrían usar para realizar esta operación. Mas, sin embargo en la actualidad uno de los elementos mas flexibles para estos casos, de enorme capacidad de almacenamiento, fácil manejo y de gran velocidad para procesar información, es la computadora personal (P.C).

El deseo o necesidad de utilizar la P.C. como dispositivo de control del TGA-951 trae consigo diferentes ventajas y desventajas. A continuación se enunciarán algunas de estas ventajas y desventajas para tener un parámetro más exacto de la flexibilidad que se puede tener al utilizar o no la P.C.

**VENTAJAS:**

tiempos controlados de acceso de datos.

almacenamientos de información en

grandes cantidades.

control sencillo de datos entrada\salida

acceso directo a puertos entrada\salida.

**DESVENTAJAS:**

opera en su totalidad con señales digitales

Alimentaciones restringidas a rangos de

-5V a +5V y -12V a 12V.

para poder tener acceso a puertos

entrada/salida es necesario hacerlo por

medio de algún lenguaje de programación.

Una de las principales desventajas, que ocasiona importantes problemas en la utilización la P.C en el control del TGA-951 y en el de cualquier otro control, es su funcionamiento basado totalmente en señales de tipo digital (las señales digitales están basadas en niveles lógicos de voltaje o lo que es lo mismo tiene un cierto rango de voltaje para poder operar lo cual nos indica que únicamente puede ser 1 y 0 o alto y bajo). Si se recuerda, en la descripción de la balanza, las tres señales de muestreo que se obtienen son de tipo analógico, indicándonos con esto que se debe trabajar en el diseño y fabricación de algún elemento que tenga la habilidad de poder convertir o transformar en forma correcta estos dos diferentes tipos de señales (de analógico a digital y de digital a analógico) para obtener un buen entendimiento entre balanza y computador. Otro factor que también influye y debe cuidarse al implementar este circuito convertidor de señales, son las facultades con que este debe contar para poder adaptarse a la arquitectura del computador, ya que el acceso de datos debe ser realizado a tiempos correctos de lectura de la P.C, evitando así posibles conflictos en la lectura/escritura de datos a través de nuestro computador. El nombre con el cual denominaremos a este circuito será el de INTERFAZ, el diseño y la descripción

detallada de la fabricación de este circuito interfaz constituye la primera parte de nuestro control del TGA-951 y serán vistas con mas detalle en el capitulo tres.

Un elemento adicional que también se tendrá que tener en cuenta es el circuito de control de calentamiento del horno, este tendrá que realizar la tarea de controlar la temperatura y tiempos de calentamiento del horno (circuito que será comandado a través de la P.C). El principio de funcionamiento que se tiene en mente para la realización de este elemento es como sigue: el circuito debe ser capaz de mantener encendido o apagado el horno en ciertos lapsos de tiempo y de esta forma la temperatura del horno se encuentre en función del tiempo que se encuentre activo el horno. Estos tiempos de calentamiento se necesitaran comandar a través de la P.C por medio de un programa de software el cual también será realizado según las necesidades de calentamiento del horno.

Incluido en el mismo modulo donde se aloja el control de calentamiento del horno se encuentra una fuente de alimentación adicional la cual alimente los voltajes de operación de los termopares del horno (5.6 V), de la muestra (5.6 V) y los voltajes de funcionamiento de los amplificadores operacionales internos de la balanza (+12 V, -12V) para una correcta operación de este dispositivo.

Un estudio mas detallado de la constitución y función del modulo de control del horno y fuente de alimentación del TGA-951 se vera en el capitulo dos.

Para concluir con el control de la TGA-951 es necesario establecer una correcta comunicación entre computador y balanza, esto se logra realizando una correcta programación del software quedando determinado con esto tiempos de calentamiento del horno, de acceso a los datos muestra y de salida de datos. Para un entendimiento mas general esta sección será desarrollada en el tercer capitulo.



## CAPÍTULO II

### DISEÑO DE LA PARTE ELECTRÓNICA

Como se ha venido mencionando con anterioridad, una de las partes de mas importancia y medulares en nuestro trabajo de tesis, es la que relaciona todo lo referente a la circuiteria electrónica. En la fig 2.1 se expone un diagrama de bloques en cual divide en cuatro partes nuestro sistema controlador de temperatura demostrando así la importancia de la parte que involucra la circuiteria electrónica en dicho sistema.

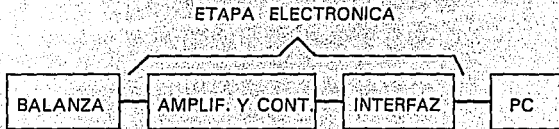


figura 2.1

En el capítulo siguiente y para un entendimiento mas explícito acerca de las diferentes partes que forman la circuiteria electrónica, esta será dividida en dos diferentes etapas. La primera etapa es referida a el circuito interfaz, para dejar en segundo termino lo

referente a la etapa de amplificación, control y alimentación del sistema.

#### ETAPA DE INTERFAZ.

Cuando se tiene la necesidad de utilizar cualquier equipo de computo para el manejo y adquisición de datos de cualquier sistema físico externo a este equipo, en la mayoría de ocasiones las salidas de estos sistemas son obtenidas de transductores, los cuales, tienden a originar señales del tipo analógico. Si nosotros tenemos un amplio conocimiento de nuestro computador debemos saber que el trabajo que realiza, en su totalidad lo hace con señales digitales por lo cual no podemos realizar una conexión directa entre nuestra P.C y el elemento externo ya que no podría existir un entendimiento entre ambos elementos. Para poder solucionar este problema se desarrollo el diseño de un elemento electrónico el cual nos puede hacer una traducción de señales de tipo analógico a digital y de digital a analógico y también pueda de una forma confiable y correcta mantener y acceder los datos para obtener mediciones exactas que contengan un mínimo grado de error. El dispositivo al cual nos referimos lo hemos denominado con el nombre de INTERFAZ ELECTRÓNICA y podemos definir su función de la siguiente forma : es un traductor el cual interpreta y

traduce las señales analógicas a digitales y viceversa, entre nuestro equipo de computo y nuestra termobalanza de pesos.

Para una información mas general en la tabla 2.1 se enlistaran todos los componentes que forman parte de nuestro circuito interfaz. En primer lugar solo se enunciara cantidad usada, numero de identificación y tipo de elemento, para posteriormente referirse a cada uno de estos dispositivos electrónicos en una forma mas general y detalladamente como un conjunto.

CANTIDAD USADA	NUMERO DE IDENTIFICARON	TIPO DE ELEMENTO
1	74LS11	COMPUERTA AND TRES ENTRADAS
2	74LS138	DECODIFICADOR 3 POR 8
1	74LS244	BUFFER OCTAL MANEJO DE LINEA
2	74LS245	CIRCUITO OCTAL BIDIRECCIONAL TRANSMI/RECEP.

2	74LS273	FLIP/FLOP TIPO D
1	74LS688	COMPARADOR BIT POR BIT
1	MC4051	MULTIPLEXOR ANALOGICO
1	ADC0804	CONVERTIDOR ANALOG/DIGIT
1	DAC08	CONVERTIDOR DIGIT/ANALOG
1	TL081	AMPLIFICADOR OPERACIONAL
1	DIP/SWITCH	SWITCH 6 TIROS
1	POTENCIOMETRO	50 KOHMS
6	RESISTENCIAS	8.2 KOHMS
1	RESISTENCIA	10 KOHMS
1	RESISTENCIA	5.2 KOHMS
1	CAPACITOR	15 picoF
1	CAPACITOR	10 microF

TABLA 2.1.

## C.I. 74LS11.

El C.I. 74LS11 es denominado compuerta AND de tres entradas con salida buffer, en su interior el circuito se

constituye por tres compuertas AND de tres entrada cada una, las cuales son independientes entre si una de otra. Realizado con tecnología de alta velocidad, inmunidad al ruido y salida estable, el circuito esta constituido por un dip de 14 pines los cuales son divididos en tres grupos : Entrada, Salida y alimentación. El funcionamiento de este chip al igual que el todas las compuertas de tipo AND es el siguiente: los estados lógicos que puede aceptar la compuerta dependerá de el numero de entradas que contenga , si en cualquiera de las entradas a la compuerta se presenta un nivel bajo la respuesta automática a la salida será un nivel bajo, el único caso en el cual se puede presentar un nivel alto en la salida es que todas las entradas de la compuerta se encuentren en un nivel alto.

Para una descripción mas general de el C.I. 74LS11 refiérase al apéndice A.1.

#### C.I 74LS138.

El C.I 74LS138 es denominado DECODIFICADOR/DEMULTIPLEXOR 3 por 8, es fabricado con tecnología de alta velocidad y bajo poder por el proceso de diodo barrido schottky. Esta compuesto por un dip de 16 pines los cuales podemos dividirlos en cuatro grupos:

tres entradas-Activadoras, dos de ellas se activan con nivel bajo (E1,E2) y una en nivel alto (E3), tres Entradas-Selectoras (A,B,C), dos Entradas de Alimentación (VCC,GND) y ocho salidas activadas en nivel bajo(Y0-Y7). El modo de funcionamiento de el C.I 74LS138 es el siguiente: El circuito tiene la peculiaridad de poder desarrollar dos diferentes operaciones puede funcionar como decodificador o también lo puede hacer como demultiplexor. En el caso de trabajar como decodificador el C.I convierte la información binaria de N líneas de entrada a  $2^N$  líneas de salida y la relación será descrita de la siguiente manera:

líneas de entrada = N ;

líneas de salida =  $2^N = 2^3 = 8$  líneas de salida ;

Operando como demultiplexor el C.I recibe información por una de sola línea en este caso puede ser una de las líneas activadoras (E1,E2 o E3) y transmite esta información en una de las  $2^N$  líneas posibles de salida dependiendo del estado que contengan las entradas selectoras (en este caso A,B,C) la relación que describe lo anterior es la siguiente:

Líneas selectoras = N = 3;

Lineas de salida =  $2^N = 2^3 = 8$  salidas ;  
 linea de entrada de datos = E1 ;

La sig fig 2.2. muestra, como podría ser la conexión del C.I 74LS138 para funcionar como decodificador o como multiplexor.

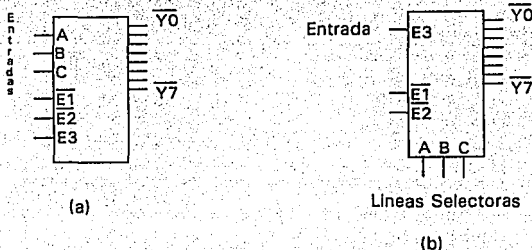


FIG 2.2. (a) DECODIFICADOR , (b) DEMÚLTIPLEXOR

Otra singularidad que hace especial a este tipo de C.I es que gracias a la flexibilidad de sus entradas selectoras estos pueden ser extendidos fácilmente a decodificadores de un mayor numero de salidas por ejemplo con cuatro 74LS138 conectados correctamente en paralelo podemos obtener un decodificador de 5 por 32 lineas de salida.

Para una descripción mas exacta acerca de el C.I 74LS138 refiérase al apéndice A.1.

#### C.I 74LS244

El C.I 74LS244 denominado BUFFER OCTAL DE MANEJO DE LINEA se encuentra encapsulado en un dip de 20 pins el cual es dividido en cuatro grupos: ocho Entradas (divididas en 2 grupos de 1A1 a 1A4 y de 2A1 a 2A4), ocho Salidas (divididas en 2 grupos de 1Y1 a 1Y4 y de 2Y1 a 2Y4), dos Lineas de habilitación (1G y 2G activadas en nivel bajo) y dos Lineas de alimentación (VCC y GND). Puede ser utilizado en manejo y direccionamiento de memoria, direccionamiento buffer de acceso a registros, manejo de reloj y orientación del bus. La función primordial de el C.I 74LS244 es separar y poder manejar señales de datos de entrada o salida, de cualquier dispositivo digital que cuente con un único bus de datos dando un correcto tiempo de acceso a estas señales, evitando que puedan ocurrir daños a este dispositivo digital. El circuito se encuentra constituido en su interior principalmente por compuertas construidas con tecnología de tercer estado. Una compuerta de tercer estado tiene tres estados de salida

- 1).- Un estado de bajo nivel.
- 2).- Un estado de nivel alto



### 3).- Un tercer estado de alta impedancia

Este último se comporta como si la salida estuviera inhabilitada, lo cual significa que no puede afectar ni ser afectada por alguna señal externa en el terminal.

Para mas información acerca del 74LS244 refiérase al apéndice A1.

### C.I 74LS245.

El C.I 74LS245 es llamado circuito OCTAL TRANSMISOR/RECEPTOR DE BUS. Diseñado con tecnología de alta velocidad y salida de tercer estado, su constitución esta basada en un encapsulado de 20 pins los cuales pueden ser divididos en tres grupos: de control (DIR), entrada/salida (A1-A7 y B1-B7, ya que es bidireccional), de habilitación (E, activada con nivel bajo) y de alimentación (VCC y GND). El 74LS245 esta designado para transmitir a travez de ocho lineas asincronas, dos caminos de comunicación de datos a travez del bus. El funcionamiento depende primordial mente de las entradas E y DIR del chip, si la entrada E no se encuentra activada no importa que pueda estar ocurriendo en las demás entradas el circuito nunca funcionara y se presentara una salida de tercer estado, por otro lado la entrada de control DIR nos determina en que modo funcionara nuestro C.I puede ser como entrada o como salida.

Para mas información acerca de el C.I 74LS245 refiérase al apéndice A1.

#### C.I 74LS273.

El C.I 74LS273 denominado FLIP-FLOP OCTAL TIPO D es diseñado con tecnología de alta velocidad y alta inmunidad al ruido, el C.I consiste en un registro compuesto por 8 flip-flops tipo D con reloj común y reset maestro comúnmente activado asincrónamente en nivel bajo. Compuesto en un empaque de 20 pins que podemos dividir en 4 grupos: ocho entradas (D0 a D7), ocho salidas (Q0 a Q7), una entrada de reloj (CP activado comúnmente en flanco de subida) y una entrada de reset maestro (MR). La descripción de el funcionamiento de el C.I 74LS273 es la siguiente: En este tipo de flip-flops las transiciones de salida ocurren en un nivel específico del pulso de reloj. Cuando el nivel de entrada del pulso excede este umbral, se cierran las entradas y el flip-flop es por tanto inactivo a cambios posteriores en las entradas hasta que el pulso de reloj regrese a cero y ocurra otro pulso. El interruptor de puesta a cero (MR) llevará a todos los flip-flops a un estado inicial de cero y el interruptor de comienzo empezara la operación de temporización del sistema. El interruptor de puesta a

cero debe limpiar todos los flip-flops asincrónicamente sin la necesidad de un pulso de reloj.

Para una información mas general de el C.I 74LS273 favor de referirse al apéndice A.1.

#### C.I 74LS688.

El C.I 74LS688 denominado COMPARADOR DE MAGNITUD BIT POR BIT es diseñado con tecnología de alta velocidad y alta inmunidad al ruido esta constituido por un encapsulado de 20 pins los cuales se dividen de la siguiente forma: catorce líneas de entrada (de P0 a P7 y de Q0 a Q7), una línea de salida (" P = Q " activada en nivel bajo), una línea habilitadora (G activada en nivel bajo) y dos líneas de alimentación (VCC y GND). El modo de funcionamiento de el C.I 74LS688 es el siguiente: compara bit a bit dos palabras de ocho bits de largo cada una (P0 con Q0, P1 con Q1, ..... P7 con Q7) en el caso de que alguna de las entradas sea diferente automáticamente la salida se pone en nivel alto, en el caso contrario de que todas las entradas sean iguales se presentara un nivel bajo en la salida. Para que pueda funcionar correctamente el C.I 74LS688 la entrada habilitadora G debe de ser activada en nivel bajo, en caso contrario no importa que información se tengan en las diferentes entradas el C.I. 74LS688 se encontrara deshabilitado.

Para mas información acerca de el C.I 74LS688 ver el apéndice A.1 características de los circuitos.

#### C.I MC5041

Desarrollado con tecnología CMOS de alta velocidad y bajo ruido el C.I MC5041 es denominado MULTIPLEXOR/DEMULTIPLEXOR ANALOGICO. Se encuentra constituido en un encapsulado de 16 pins los cuales podemos dividirlos en cuatro grupos: ocho switches entradas/salida (X0 a X7 que puede ser bidireccionales), cuatro líneas de control (A,B,C,inhibit) , una entrada/salida (X es bidireccional ya que puede usarse como entrada o salida) y 3 líneas de alimentación. (VDD, VSS, VEE). El modo de funcionamiento de el multiplexor/demultiplexor analógico es el mismo que el de cualquier multiplexor/demultiplexor digital la única diferencia es que como su nombre lo indica en forma de trabajar con señales digitales este lo hace con señales analógicas

#### C.I ADC0804.

El C.I ADC0804 denominado CONVERTIDOR ANALÓGICO A DIGITAL se encuentra constituido en su interior por un convertidor digital analógico que funciona con el método de aproximaciones sucesivas, se utiliza el circuito equivalente de aquel denominado R-2R, pero en este caso

se cuenta con una red mas larga por lo cual se denomina RED 256R ya que se compone de una red de 256 resistencias de 300 ohms conectadas en serie. Los interruptores analógicos de derivación se encuentran entrelazados en los extremos de cada una de las resistencias de la red 256R, los cuales son secuenciados por aproximaciones sucesivas para igualar la diferencia del voltaje de entrada analógico (Vin(+)-Vin(-)) a la derivación correspondiente de la red 256R. El bit de mayor significado es probado primero y después de 8 comparaciones (64 ciclos de reloj) un código binario de 8 bits (11111111 = escala completa) es transferido a un enganchador de salida.

El voltaje de referencia para este circuito es, ya sea la mitad del voltaje aplicado como VCC, o igual al voltaje aplicado a través de la entrada Vref/2 (la ganancia interna de la entrada del voltaje de referencia actual debe ser cerca de un medio del valor teórico que debe ser la escala completa, es por eso que el pin se denomina Vref/2 (el voltaje referido dividido entre dos)) . Por ejemplo: si empleamos un voltaje de referencia de 5 V.C.D para la alimentación VCC se debe emplear un voltaje inferior o igual a 2.5 V para ser aplicado a la entrada Vref/2. Es necesario alimentar la entrada al convertidor con un voltaje (C.D) de referencia estable ya

que cualquier variación influirá en la cuantización del convertidor. El convertidor A/D ADC0804 consiste en un simple chip de 20 pins, el cual puede ser dividido en cuatro grupos: tres entradas analógicas ( $V_{in(+)}$ ,  $V_{in(-)}$ ,  $V_{ref}/2$ ), tres entradas de control (CS, RD, WR activadas con nivel bajo), dos entradas de reloj (CLKR, CLKIN), tres entradas de alimentación (VCC, DGND, AGND), una salida de control (INTR activada en nivel bajo) y ocho salidas digitales (DB0 a DB7). Para su buen funcionamiento el chip es protegido por un diodo de voltaje de referencia, un circuito de trabajo de demostración incluirá un circuito doble amp-op para aislar el circuito de referencia de la entrada de el convertidor A/D y la referencia. El valor de el voltaje de referencia es en realidad menor en una o dos veces el tamaño de cuantificación que la mitad de escala completa esto es porque debemos considerar una entrada de cero volts.

El I.C. ADC0804 puede funcionar tanto en el modo funcionamiento libre o bajo la influencia de un microprocesador u otro control digital. Para desviar el control externo y permitir el funcionamiento libre del convertidor A/D conecte la entrada INTR a WR y ponga CS en nivel bajo. También es necesario entregar un nivel bajo momentáneo a WR después de encender la alimentación.

para asegurar que se empezara correctamente el funcionamiento en modo libre.

El funcionamiento interno del ADC0804 esta basado en sus entradas de control: CS (chip selección), RD (lectura), WR (escritura), INTR (interrupción requerida) que devuelve un nivel bajo cuando se a completado una conversión. A continuación y auxiliándonos con el diagrama 3.1 se dará una explicación del funcionamiento interno del ADC0804.

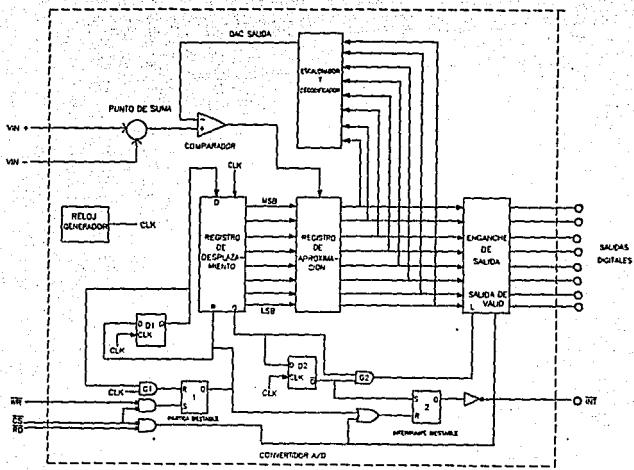


DIAGRAMA 3.1

FALLA DE ORIGEN

Cuando ambos CS y WR se ponen en nivel alto, la conversión comenzara de 1 a 8 pulsos de reloj mas tarde cuando el biestable de partida es puesto en estado inicial por el pulso siguiente de salida de la compuerta AND G1. La salida del biestable de partida es un pulso de reloj el cual armará la salida del biestable D1 colocando entonces un nivel alto en la entrada del registro de desplazamiento realizando con esto su activación.

Cuando se completa una conversión, la salida Q del registro de desplazamiento va a un nivel alto, esto hace que la salida de la compuerta AND G2 también un nivel alto, activando el circuito de enganche de salida, logrando enganchar los 8 bits del registro de aproximaciones sucesivas (SAR) en el enganchador de salida. Las salidas digitales solo pueden ser obtenidas si el enganche de salida es validado, para lograrlo es necesario que se encuentren las entradas de control CS y RD en nivel bajo. Al ciclo siguiente del reloj, el biestable D2 bascula haciendo que la salida de la compuerta AND G2 sea un nivel bajo logrando armar el Flip-Flop(interrumpe biestable), lo que excita la línea INTR a nivel bajo.

En el modo de funcionamiento libre, esto armará el biestable START (partida) produciendo la reinicialización



del sistema hasta que la línea INTR vaya a HI. Cuando la línea INTR va a HI será iniciada una nueva conversión.

#### C.I DAC-08

El DAC-08 denominado CONVERTIDOR DIGITAL ANALÓGICO MULTIPLICADOR esta catalogado entre los MDCA (convertidor digital analógico multiplicador) de bajo costo y gran velocidad. El C.I MDAC-08 se encapsulado en un dip de 16 pins los cuales pueden ser divididos en tres grupos:

a) Terminales de alimentación de corriente .- El circuito cuenta con dos terminales de suministro positivo y negativo respectivamente las cuales pueden tener valores en el rango de  $\pm 4V$  a  $\pm 18V$ .

b) Terminales de referencia (multiplicadora) .- El MDAC-08 cuenta con dos entradas de referencia, entrada de referencia positiva y entrada de referencia negativa lo cual le da una gran flexibilidad.

El usuario puede ajustar la corriente de escalera de entrada al MDAC-08 con gran facilidad, de  $4 \mu A$  a  $4 mA$ , siendo un valor típico  $2 mA$ .

$$I_{ref} = \frac{V_{ref}}{R_{ref}}$$

c) Terminales de entrada digital.- Existen 8 entradas de datos digitales de la entrada D0 (LSB) a la entrada D7 (MSB) en las cuales se alimenta directamente el dato digital a convertir. Las terminales son totalmente compatibles con tecnología TTL o CMOS. La entrada lógica 0 es de 0.8 V o menos y la entrada lógica 1 es de 2 V o más, cualesquiera que sean los voltajes de la fuente. Por lo general el pin VLC, esta conectado a tierra. Sin embargo puede servir para ajustar el voltaje de umbral de entrada lógica,  $V_{TH}$ , de acuerdo con  $V_{TH} = VLC + 1.4V$ . Estas entradas digitales controlan ocho interruptores de corriente.

#### FUNCIONAMIENTO DE LA TARJETA INTERFAZ.

Para obtener un apoyo mas importante del funcionamiento de la tarjeta interfaz a continuación será presentado un diagrama esquemático (diagrama 3.2) donde se presentaran todos los elementos que constituyen dicha interfaz electrónica. Posteriormente se procederá a realizar una explicación detallada de cada una las partes que forman dicha interfaz.



## SEÑALES ANALÓGICAS DE ENTRADA.

El principio de funcionamiento de nuestra tarjeta interfaz se origina en el momento en que se presentan las tres diferentes señales analógicas de datos en la entrada de la interfaz , peso de la muestra, temperatura de la muestra y temperatura del horno. Se debe tener en cuenta que el diseño de la tarjeta interfaz solo esta basado en contar con un dispositivo de conversión de señales analógicas a digitales, ya que seria incosteable colocar un convertidor por cada linea analógica de entrada que se tuviera, por tal motivo es necesario disponer de un dispositivo que tenga la capacidad de multiplexar estas tres o mas señales analógicas (por medio de un control) y a partir de esto poder obtener una a una las señales analógicas de entrada para una conversión correcta. El dispositivo que cumple con esta función es denominado decodificador/demultiplexor analógico MC4051 y su conexión en la tarjeta interfaz es la siguiente: El C.I MC4051 en este caso será utilizado como demultiplexor ya que contara con ocho entradas y únicamente una salida, las tres entradas analógicas de muestreo, peso de la muestra, temperatura de la muestra y temperatura del horno son conectadas a los pines X0, X1, X2 del C.I 4051. El control de acceso de las señales analógicas de

muestreo se lleva a cabo por instrucciones de software a través del puerto de salida 2A1 conectando directamente las entradas de acceso de datos del C.I 4051 A, B, C a las terminales de salida Q0, Q1, Q2 del C.I 74LS273 (FLIP-FLOP OCTAL TIPO D). Las señales de mando son obtenidas al alambrear las terminales B0, B1 y B2 del C.I 74LS245 (CIRCUITO BIDIRECCIONAL) a las entradas D0, D1 y D2 del C.I 74LS273. Para poder obtener un correcto acceso a estas señales de mando es necesario tener una conexión directa entre la entrada CLK del Flip-Flop tipo D y la salida del puerto 2A1 (pin Y1 del C.I 74LS138). En el momento en que se ejecuta la instrucción de software que da salida a un dato por el puerto 2A1, se presenta automáticamente un nivel bajo en la salida Y1 del decodificador 74LS138 originando que el Flip-Flop tipo D caiga de un nivel alto a un nivel bajo y bascule, teniendo por consecuencia que los datos que se encuentran en las entradas D0, D1, D2 del C.I 74LS273 pasen directamente a sus salidas, provocando, la correcta activación de las entradas selectoras A, B, C, del C.I 4051 las cuales realizarán el control de acceso de las tres diferentes señales analógicas de entrada.

En la tabla 2.2 se ilustrarán, las instrucciones y el camino que siguieron las palabras de control a través de

los diferentes C.I que intervinieron en el acceso de las señales analógicas de entrada.

INSTRUCCION SOFTWARE UTILIZADA	SLOT PC			C.I 74LS245			C.I 74LS273			C.I 74LS138			ENTRADAS SELECTORAS C.I 4051			ENTRADA ANALOGICA SELECCIONADA
	D2	D1	D0	B2	B1	B0	Q2	Q1	Q0	Y0	C	B	A			
OUTPORT(2A1,0)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PESO DE LA MUESTRA	
OUTPORT(2A1,1)	0	0	1	0	0	1	0	0	1	0	0	0	1	0	TEMP. DE LA MUESTRA	
OUTPORT(2A1,2)	0	1	0	0	1	0	0	1	0	0	0	1	0	0	TEMPO DEL HORNO	

TABLA 2.2

Hasta el momento el único trabajo que a realizado nuestra tarjeta interfaz, ha sido el acceso de las tres diferentes señales analógicas de muestreo. El siguiente paso que se realizara es convertir estas señales analógicas a su correspondiente digital, para que así, de una manera correcta, puedan ser accesadas y no afecten o puedan dañar a nuestra computadora.

#### CONVERSIÓN DE SEÑALES ANALÓGICA A DIGITALES

El C.I empleado para realizar esta función es el denominado ADC0804 (CONVERTIDOR ANALÓGICO A DIGITAL), el cual es alambrado directamente de la entrada Vin(+) a la salida I/O del C.I 4051, provocando con esto que el control de señales de acceso queda determinado por instrucciones de software. Para poder obtener el

funcionamiento optimo el C.I ADC0804 se tuvo que operar en modo libre de esta forma no importara que tan rápido se puedan presentar las señales analógicas a convertir, el C.I ADC0804 se encontrara siempre listo para realizar la conversión de estas señales. Cuando se utiliza el convertidor en modo libre, la velocidad de acceso entre una y otra señal es la máxima que puede operar el C.I ADC0804 (en este caso se tendrá una velocidad máxima de conversión de 100 nseg/lectura lo que equivale a tener una lectura de datos cada 100 nseg). Debe recordarse que lo que en realidad dará la velocidad de acceso de señales en nuestra tarjeta interfaz no es la velocidad de acceso del convertidor si no los tiempos de lectura que se darán a travez de instrucciones de software.

#### CARACTERÍSTICAS DE OPERACIÓN DEL ADC0804.

##### ECUACIÓN ENTRADA-SALIDA.

La ecuación de entrada-salida de un convertidor analógico a digital nos permite predecir el valor de la salida digital, si se conoce el valor de la entrada analógica. La resolución se define como la razón de cambio del valor en el voltaje de entrada,  $V_i$ , que se necesita para cambiar en 1 LSB la salida digital. Si se conoce el valor de voltaje de entrada a escala completa,  $V_{ifs}$ , que se requiere para producir una salida digital de

todos los unos, la resolución se puede calcular mediante la siguiente ecuación:

$$\text{resolución} = \frac{V_{\text{ifs}}}{2^n - 1}$$

• Por lo tanto la resolución del ADC0804 que se tendrá en la tarjeta interfaz será de:

$$\text{resolución} = \frac{5V}{2^8 - 1} = \frac{5V}{255} = 19.607843 \text{ mV}_{\text{LSB}}$$

En una forma muy general la ecuación de entrada-salida de un convertido analógico a digital se encuentra dada en función del voltaje de entrada y la resolución del convertidor. La siguiente ecuación nos determina el valor del dato digital de salida al alimentar un voltaje específico en nuestro convertidor:

$$D = \frac{V_i}{\text{resolución}}$$

donde D es igual al valor decimal de la salida digital; o sea, D es igual al numero de bits menos significativos en la salida digital

A continuación se describirá la ecuación de entrada-salida para el ADC0804 y se realizara un ejemplo para observar su funciona:



$$D = \frac{V_{in(+)} - \text{resolución}}{19.607843 \text{ mV/LSB}} = 102 \text{ LSB}$$

El código digital para  $D=102$  es 1100110 dato de salida.

#### ERROR DE CUANTIFICACION.

La fig 2.3 muestra una gráfica de entrada/salida del ADC0804. En ella se observa que la salida binaria es la misma para dos valores analógicos. Lo que nos indica que existe una incertidumbre inevitable respecto al valor exacto de entrada. Dicha incertidumbre se especifica como error cuantización.

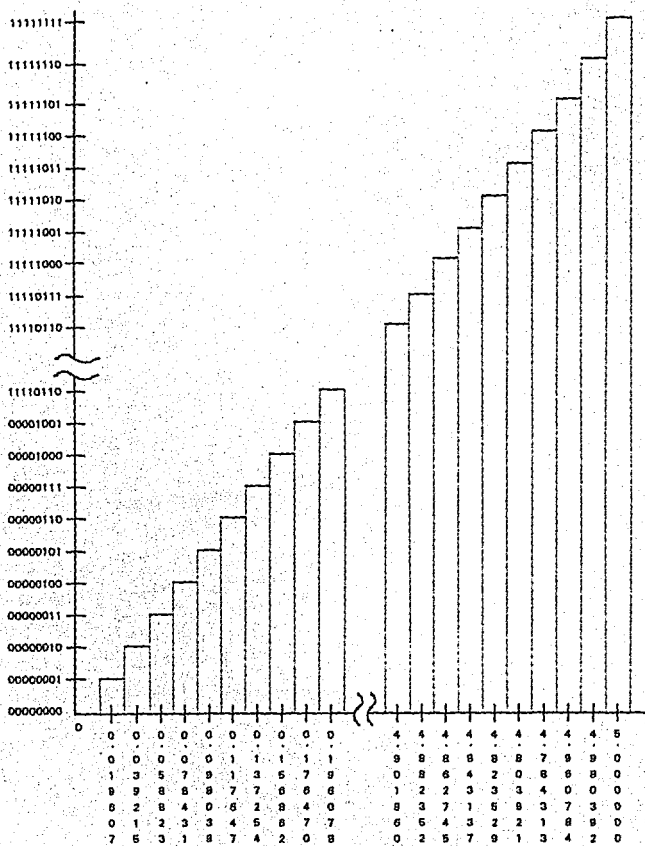


FIG 2.3

#### MANEJO DE DATOS EN LA PC.

Una vez realizada la conversión de señales analógicas a digitales la siguiente función que tendrá que ejecutar nuestra tarjeta interfaz es el acceso de dichas señales digitales directamente en nuestro computador. Sin embargo, existe un gran problema, cuando se trabaja con un computador o cualquier otro dispositivo que este comandado por un microprocesador, en la mayoría de ocasiones el acceso a este dispositivo solo puede ser realizado a través de un bus principal de datos el cual funcionara para conducir tanto datos de entrada como de salida. Para solucionar este problema es necesario contar con un dispositivo el cual pueda desarrollar la función de poder retener y guardar los datos que serán mandados a través del bus para controlar el trafico que se pueda originar en el, hasta el momento, en que por medio de alguna señal de software se le indique que el bus se encuentra libre de trafico y puede ser utilizado para conducir datos ya sea de entrada o salida a través del bus. El dispositivo que cumple con esta función es el C.I 74LS244 retenedor LACHT, el cual es conectado directamente de sus terminales A0 a A7 a las salidas digitales D0 a D7 del ADC0804. En el momento en que se presentan cualquiera de las tres señales digitales de muestreo en las entradas del C.I 74LS244 estas son

retenidas, hasta que, por medio de una orden de software se le indique que el bus esta libre y puede permitir transportar la información de entrada. La señal de activación que se utiliza para que el C.I 74LS244 permita el paso de los datos de entrada, se realiza a través de la instrucción de software "entrada por un puerto". En este caso existen tres señales de muestra, por lo cual se contara con tres puertos de entrada (2A0, 2A1 y 2A2), teniendo por lo tanto tres señales activadoras para el C.I 74LS244. A continuación se describirá la forma en que fue activado el C.I 74LS244 en la tarjeta interfaz: para una correcta activación del C.I 74LS244 se tuvo la necesidad de acoplar tres diferentes circuitos integrados los C.I 74LS138, 7411 y 74LS244. Las salidas Y0, Y1, Y2 del C.I 74LS138 son alambradas directamente a las tres entradas de la compuerta AND C.I 74LS11, conectando también la salida de dicha compuerta a la entrada activadora G del 74LS244. En el momento en que se realiza una llamada a cualquiera de los tres puertos de entrada una de las tres salidas del C.I 74LS138 se pondrá automáticamente en nivel bajo provocando que la salida de la compuerta AND sea un nivel bajo también y active la entrada G del C.I 74LS244, permitiendo por lo tanto el paso de los datos de entrada. El poder utilizar circuitos retenedores y separados de bus nos da opción a poder

hacer un correcto uso del bus principal evitando que puedan existir daños a el microprocesador y a otros componentes de nuestro computador, dándonos la factibilidad de poder utilizarlo y controlarlo a nuestra completa necesidad y cuando así lo requiramos.

#### ENTRADA Y SALIDA DE DATOS DIGITALES PARA PROCESO EN LA P.C

El diseño de la tarjeta interfaz esta basado para trabajar con un sistema bus de la pc que soporte 9 bits de direcciones para decodificar la dirección de puertos de entrada/salida. Los bits de A0 a A8 pueden ser decodificados para seleccionar una de las 512 direcciones del puerto en este caso se utilizaron las direcciones 2A0 Hex a 2a7 Hex tanto de entrada como de salida. El bit A9 es usado como un décimo bit en el decodificador pero su propósito es indicar que el sistema de bus es la fuente o sumidero para los datos de instrucción de entrada o salida . La señal bus AEN debe ser usada también en el decodificador ,su propósito es abrir a el decodificador de un puerto de dirección de entrada/salida durante un ciclo de operación del bus DMA. Con la existencia relativa de un bajo soporte de puertos de dirección entrada/salida en el sistema bus, hay una alta probabilidad que un decodificador fijado pueda

sobreponerse con otra tarjeta en el sistema bus. Para superar este problema potencial, el circuito es diseñado de tal forma que las 8 direcciones decodificadas puedan ser colocadas en cualquiera de las 8 direcciones limitando a los 512 espacios de direcciones. Esto se lleva acabo utilizando un set de valores a travez de un dip switch colocando en este el valor de la dirección presente en el bus. El circuito comparador C.I 74LS688 compara los 7 bits de direcciones (A3 a A9) con el set de valores del dip switch y genera una señal seleccionada de tarjeta. La señal seleccionada de tarjeta es usada para activar el 74LS245 y también para activar las siguientes direcciones decodificadas DI/DO de A0, A1, A2, IOR y IOW. Esto es llevado acabo usando los dos circuitos decodificadores 74138A y 74LS138B. La señal IOR es también usada para colocar la dirección del transmisor-receptor del bus activado 74245.

#### CONVERSIÓN DE SEÑALES DIGITALES A ANALÓGICAS.

La tarjeta interfaz esta diseñada para soportar 8 puertos de salida a través de los cuales se pueden enviar señales digitales de 8 bits de largo, obteniendo con esto el mismo numero de señales de salida de control. Las señales de control son enviadas por medio del bus principal al activar cualquiera de los ocho registros de

salida con que se cuenta, los datos son entonces retenidos y capturados por un circuito tipo latch 74LS273 F-F tipo D. La activación del C.I 74LS273 es realizada en la tarjeta interfaz al conectar la salida Y0 del C.I 74LS138B directamente a la entrada CLK del C.I. 74LS173 en este caso solo se manejara una única salida de control por lo tanto el control se lleva acabo en el momento en que se ejecute una llamada al puerto de salida 2A0 presentándose automáticamente un nivel bajo en la salida Y0 del C.I 74LS138 lo que provocara que la entrada CLK del F-F tipo D, baya de un nivel alto a un nivel bajo y bascule permitiendo el paso de los datos hacia la salida del F-F tipo D. Como se recordara si nosotros deseamos controlar algún tipo de instrumento por medio de nuestro computador seria mas factible si en vez de contar con señales digitales se tuviese señales analógicas de salida ya que estas son mas factibles de interactuar con elementos eléctricos. Para poder lograr esto debemos contar con un dispositivo que tenga la característica de convertir señales digitales a analógicas. Esta función es realizada por el C.I DAC-08 CONVERTIDOR DIGITAL ANALÓGICO MULTIPLICADOR de 8 bits. A continuación se especificaran los parámetros de operación del DAC-08 para proseguir con la descripción de su funcionamiento en la tarjeta interfaz.

## CARACTERÍSTICAS DE OPERACIÓN DEL C.I CONVERTIDOR DIGITAL A ANALÓGICO DAC-08.

### ECUACIÓN ENTRADA-SALIDA.

Cada entrada digital al DAC-08 requiere una señal eléctrica que representa un 1 lógico o bien un 0 lógico. D0 es el bit mas significativo (LSB) y D7 es el bit mas significativo (MSB). El voltaje de salida analógica V0 se grafica contra 256 posibles palabras digitales de entrada de las cuales V0 se muestra en función del bit menos significativo.

### RESOLUCIÓN.

La definición de resolución en el DAC-08 y en cualquier convertidor digital a analógico se puede describir de la siguiente manera: Es la razón de cambio en el voltaje de salida producida por un cambio del bit menos significativo en la entrada digital. La ecuación que establece el calculo teórico de la resolución en el DAC-08 a diferencia de otros convertidores es un poco mas complicada de obtener, ya que si se recuerda en su definición se puede observar que la operación de este C.I esta basada en corrientes de alimentación (referencia) y salida (salida equivalente) y no en voltajes como algunos otros convertidores. La ecuación característica para obtener la resolución en convertidores digitales a



analógicos operados por voltajes de referencia es la siguiente:

$$\text{RESOLUCION} = \frac{V_{\text{ref}}}{2^n - 1}$$

DONDE:

$V_{\text{ref}}$  = VOLTAJE DE REFERENCIA.

$n$  = NUMERO DE BITS QUE TRABAJA EL CAD.

Pero para el caso del DAC-08 la ecuación será modificada de la siguiente manera, obteniendo con esto una correcta información de la resolución con que opera este circuito:

$$\text{RESOLUCION} = \frac{V_{\text{ref}}}{R_{\text{ref}}} \times \frac{1}{2^n} = I_{\text{ref}} \times \frac{1}{2^n};$$

$$I_{\text{ref}} = \frac{V_{\text{ref}}}{R_{\text{ref}}}$$

DONDE:

$V_{\text{ref}}$  = VOLTAJE DE REFERENCIA.

$R_{\text{ref}}$  = RESISTENCIA PARA AJUSTAR LA CORRIENTE  
DE ESCALERA DE ENTRADA AL DAC-08.

$n$  = NUMERO DE BITS QUE TRABAJA EL DAC-08.

La resolución con que opera el DAC-08 en el la tarjeta interfaz queda determinado entonces por las siguientes ecuaciones:

$$V_{\text{ref}} = 5V.$$

$$R_{\text{ref}} = 5.6$$

$$n = 8 \text{ (ya que el convertidor es de 8 bits).}$$

ENTONCES:

$$\text{RESOLUCION} = \frac{5V}{5.6K\Omega} \times \frac{1}{2^8} = 0.8928\text{mA} \times \frac{1}{256} =$$

$$\text{RESOLUCION} = 3.4\mu\text{A}$$

Como también se menciona en la descripción del DAC-08 este circuito cuenta con 2 terminales de salida que le dan una mayor flexibilidad de operación. La terminal 4 que proporciona la señal Isal (corriente positiva) y la terminal 2 que es su complemento  $\overline{\text{Isal}}$  (corriente negativa). Si colocamos el interruptor interno (pin 1) en posición "1", la corriente del escalón correspondiente fluye a través del conductor de  $\overline{\text{Isal}}$ . Si lo ponemos en la posición "0", fluirá por el conductor Isal. La corriente Isal equivalente del escalón se puede calcular a partir de la siguiente ecuación:

$$\text{Isal} = \text{RESOLUCIÓN} \times D.$$

D = VALOR DECIMAL DE LA PALABRA DE ENTRADA.

La corriente de salida a plena escala en el conductor de salida de la terminal 4 se produce cuando la entrada digital del DAC-08 es 11111111, de manera que D=255. Esta corriente la definiremos como Ifs y se determinara como sigue:

$$\text{Ifs} = \text{RESOLUCIÓN} \times 255 ;$$

La suma de todas las corrientes de escalón del DAC-08 es igual a  $I_{fs}$ . Si se recuerda, como existen 2 terminales de salida  $\overline{I_{sal}}$  e  $I_{sal}$  el valor de  $I_{fs}$  será entonces:

$$\overline{I_{sal}} = I_{fs} - I_{sal}$$

Como solo se encuentra en función la terminal  $I_{sal}$  entonces se tiene que  $\overline{I_{sal}} = 0$ . Deduciendo entonces la siguiente ecuación que nos permitirá obtener la corriente equivalente en cualquier escalón del DAC-08.

$$\overline{I_{sal}} = I_{fs} - I_{sal}$$

Como  $\overline{I_{sal}} = 0$ , entonces  $I_{fs} = I_{sal}$ .

Utilizando esta ecuación se obtiene para el DAC-08 una corriente equivalente a escala completa del siguiente valor:

$$I_{fs} = I_{sal} = \text{RESOLUCION} \times D.$$

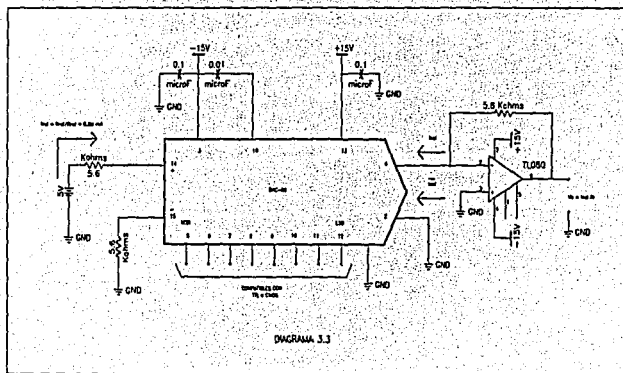
$$I_{fs} = I_{sal} = 3.4\mu\text{A} \times 255 = 867\mu\text{A}$$

Una vez que ha sido analizado el convertidor digital a analógico DAC-08 se proseguirá con la explicación de su funcionamiento en la tarjeta interfaz. Como se observa en el esquema general (Diagrama 3.2) existe una conexión directa entre la salida digital de datos del C.I 74LS173 (Q0 a Q7) y las entradas de datos digitales del DAC-08 (D0 a D7) esto trae consigo una conversión de datos de la siguiente manera. En el momento en que se presenta la palabra a convertir el DAC-08 es activado produciendo

automáticamente en la salida una corriente que es proporcional a la alimentación que es suministrada en la entrada, para transformar esta corriente a un voltaje es necesario contar con el C.I TL080 (amplificador operacional).

#### VOLTAJE DE SALIDA UNIPOLAR.

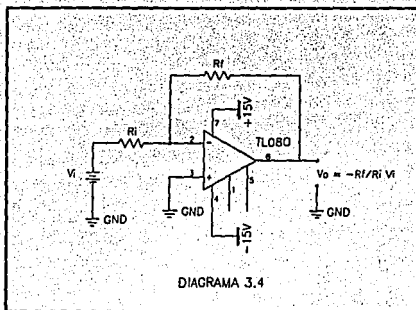
El diagrama 3.3. muestra como es transformada la corriente de salida  $I_{sal}$  del DAC-08 a un voltaje equivalente  $V_o$ , por medio del amplificador operacional TL080. Esto se logra realizando la conexión del TL080 en configuración de amplificador inversor.



### AMPLIFICADOR INVERSOR.

El circuito mostrado en el diagrama 3.4 es denominado amplificador inversor.

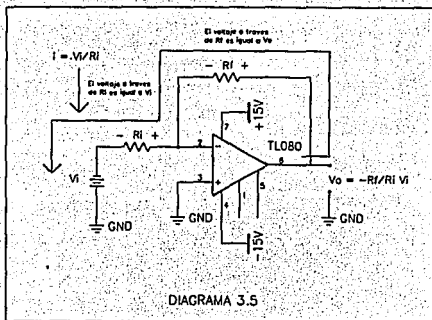
Es un amplificador cuya ganancia depende primordialmente de los valores de su resistencia  $R_f$ ,  $R_i$  y de el voltaje de alimentación. El circuito inversor puede trabajar en 2 modos: 1) aplicando un voltaje positivo a la entrada inversora o el contrario 2) aplicando un voltaje negativo a la entrada inversora.



En este caso se analizara el circuito inversor aplicando un voltaje negativo a la entrada inversora ya que esta será la configuración con que se utiliza en la interfaz. Por lo tanto, para obtener las ecuaciones que describen el funcionamiento del circuito inversor se

procederá a realizar el siguiente análisis: se aplica un voltaje negativo  $V_i$  (puede ser C.D o C.A) a través del resistor de entrada  $R_i$  a la entrada inversora (-) del amp-op. Se proporciona realimentación positiva por el resistor  $R_f$ . El voltaje entre las entradas inversora (-) y no-inversora (+) es esencialmente igual a 0 V. Por lo cual, la terminal (-) es 0V, de modo que el potencial de tierra se encuentra en esta entrada (-). Por esta razón se dice que la entrada inversora (-) es una tierra virtual.

Tomando en cuenta lo expuesto anteriormente el circuito inversor puede quedar representado de la siguiente manera (diagrama 3.5):



Realizando el análisis por nodos tenemos que:

$$\frac{V_0 - (-V_i)}{R_i} + \frac{V_i - V_f}{R_f} = 0$$

$$\frac{V_0}{R_i} + \frac{V_i}{R_i} + \frac{V_i}{R_f} - \frac{V_f}{R_f} = 0$$

Como  $V_0 = 0$  ya que es la entrada no inversora (tierra virtual) entonces las ecuaciones se reducen a:

$$\frac{0}{R_i} + \frac{V_i}{R_i} + \frac{V_i}{R_f} - \frac{V_f}{R_f} = 0$$

$$\frac{V_i}{R_i} - \frac{V_f}{R_f} = 0$$

La ecuación que caracteriza el funcionamiento del circuito inversor con alimentación negativa a través de su terminal inversora queda entonces de la siguiente manera:

$$\frac{V_i}{R_i} = \frac{V_f}{R_f}$$

$$V_f = \frac{R_f}{R_i} \times V_i = I_f \times R_f$$

Si se observa con cuidado en el diagrama 3.3. la salida  $I_{sal}$  del DAC-08 equivale a contar con una corriente de retroalimentación negativa ( $I_f$  del circuito inversor) que, al atravesar por la resistencia  $R_f$  (con un valor 5.6 Kohms) nos dará el comportamiento del mencionado circuito inversor con alimentación negativa.

Por lo tanto si se hace una similitud entre las ecuaciones de comportamiento del DAC-08 y del circuito inversor se obtienen las siguientes expresiones que

determinan el voltaje equivalente convertido (de digital a analógico) en la tarjeta interfaz:

$$V0 = I_{sal} \times R_f$$

$$I_{sal} = I_f$$

$$V0 = I_f \times R_f$$

Y finalmente la ecuación resultante que caracterizara el voltaje  $V0$  de salida es:

$$\text{RESOLUCION} = \frac{V_{ref}}{R_{ref}} \times \frac{1}{2^n} \times R_f$$

$$V_0 = \text{RESOLUCION} \times D = I_{sal} \times R_f$$

el voltaje de resolución para el DAC-08 será entonces:

$$\text{RESOLUCION} = \frac{5V}{5.6K\Omega} \times \frac{1}{2^3} \times 5.6K\Omega = 0.01953V$$

Con lo cual podemos obtener el voltaje a escala completa y cualquier otro voltaje en cualquier escalón del DAC-08:

$$V0 = 0.01953V \times 255 = 4.98045V \approx 5V$$

La velocidad de salida de datos estará dada por instrucciones de software, con lo cual se estará consiguiendo que el convertidor funcione en modo libre significando esto, que convertirá cualquier número de señales en tiempos controlados por el software aplicado a la tarjeta interfaz.



## ETAPA DE ALIMENTACIÓN, CONTROL Y AMPLIFICACIÓN DE SEÑALES.

Como se hace referencia en el título, el siguiente apartado está basado en la explicación de los tres diferentes circuitos electrónicos, que concluyen la totalidad de la etapa electrónica del control de la balanza termogravimétrica TGA-951. Para un entendimiento más claro se procederá explicando uno a uno los tres circuitos que contiene esta etapa.

### CIRCUITO DE ALIMENTACIONES EXTERNAS DEL TGA-951.

Como se enunció en la descripción de la balanza termogravimétrica este instrumento para su correcto funcionamiento se auxilia de tres diferentes señales externas de C.D (+12 V, -12V, +5.6 V). La obtención de estas señales se realizará implementando, una fuente de alimentación que producirá voltaje bipolar y con derivación.

### FUENTE DE ALIMENTACIÓN DE VOLTAJE.

El mejor y más confiable método para obtener energía de C.D partiendo de una alimentación de C.A es rectificar, filtrar y regular esta señal de C.A, en la fig 2.4 se indica con diagrama de bloques como se realiza

esta función. Las ideas de rectificación, filtrado y regulación se tratarán en las secciones siguientes.

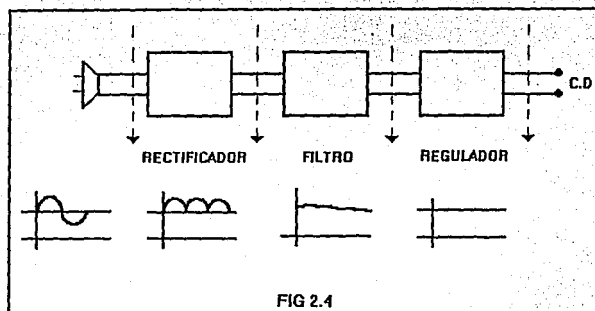


FIG 2.4

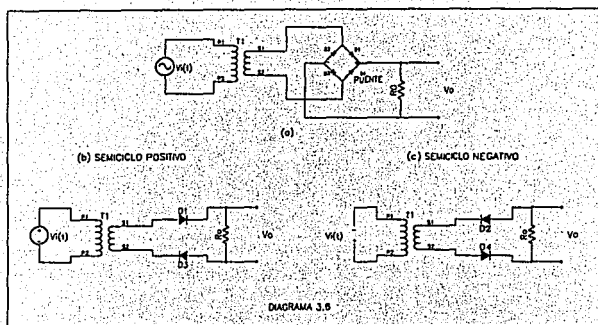
## RECTIFICACIÓN.

### RECTIFICADOR TIPO PUENTE.

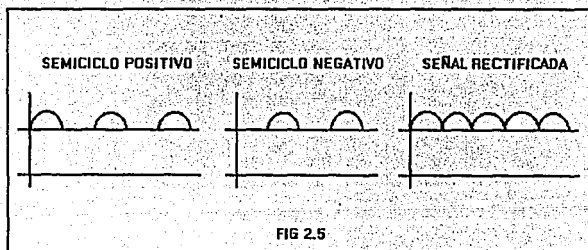
El circuito rectificador utilizado en el diseño de la etapa de alimentación de la balanza termogravimétrica TGA-951 es el denominado, rectificador de onda completa tipo puente (ver diagrama 3.6 (a)).

La operación del rectificador tipo puente está en función de dos ciclos de operación semiciclo positivo y semiciclo negativo: Durante el semiciclo positivo la tensión  $V_i(t)$  ocasiona que los diodos D1 y D2 conduzcan, (diagrama 3.6 (b)) mientras que para el semiciclo

negativo los diodos que conducirán son el D3 y D4 (Fig.3.6 (c)).



En cada semiciclo la corriente  $I_o$  (provocada por la tensión  $V_i(t)$ ) pasa a través de  $R_o$  en la misma dirección. Por lo anterior se deduce que la forma de onda del voltaje de salida es igual a la del rectificador de onda completa (fig.2.5).

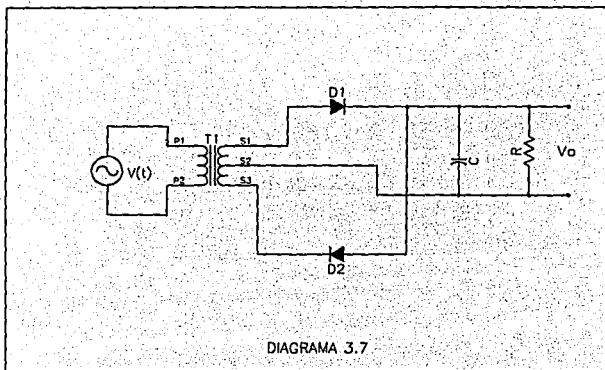


## FILTRAJE DE LA SEÑAL RECTIFICADA.

La señal rectificada es una combinación de un voltaje fijo (C.D) y un voltaje alternante superimpuesto. El objeto de la etapa de filtraje es suprimir la porción alternativa de la señal. Consideremos el principio de operación de todos los filtros como apoyado en cualquiera de estos dos conceptos. El primero es que la porción C.A se elimina ofreciendo un camino de baja impedancia a tierra para la porción de C.A de la señal, manteniendo otro camino de alta resistencia para la porción de C.D. Esto se lleva acabo mediante un resistor y un capacitor en serie entre la entrada de señal y tierra. El segundo concepto es aprovechar la acción del bloqueo de un inductor, cuya impedancia aumenta con la frecuencia, para detener la porción de C.A mientras pasa la parte de C.D sin mucha atenuación.

### FILTRO RC.

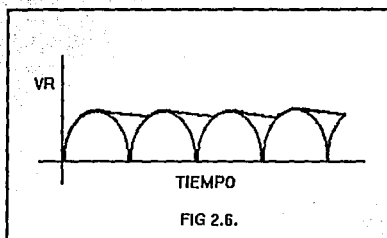
Es el mas común de los filtros y por lo cual es el que se utilizara para realizar el filtrado de la señal en nuestro circuito de alimentación. En el diagrama 3.7 se expone con detalle la constitución con que cuenta este elemento.



El resistor representa la carga de la fuente de poder. El valor de la capacitancia se escoge de manera que  $|X_c| \ll R_L$ . Por ejemplo, si  $R_L = 10K\Omega$ , entonces el valor típico de  $|X_c|$  es  $100 \Omega$ . Debido que la frecuencia de la señal rectificada de onda completa es de 120 Hz para la frecuencia de línea de alimentación de 60 Hz, la capacitancia que se necesita es:

$$C = \frac{1}{2\pi f |X_c|} = \frac{1}{(2\pi)(120)(100)} = 13\mu\text{F}$$

La Fig. 2.6 muestra cómo es la salida del circuito partiendo de una señal rectificadora de onda completa.



Durante el primer ciclo, el capacitor se carga hasta su valor pico, de donde empieza a decaer a un régimen más lento gobernado por la constante de tiempo RC. En el siguiente ciclo la carga del capacitor se restablece hasta su valor pico, antes de decrecer de modo apreciable. Si se va a eliminar la mayor parte alterna de la señal, la constante de tiempo debe ser muy grande en comparación con el periodo de la señal. En este ejemplo,  $RC = 0.13$  seg, mientras que el periodo es  $1/(120 \text{ Hz}) = 0.008$  seg; así se asegura la operación correcta.

Con la excepción del primer ciclo, la forma de onda que se obtiene a la salida es una buena aproximación a la onda triangular. Así, es posible calcular las series de Fourier para ella; su análisis es útil para evaluar las magnitudes del voltaje de C.D, la onda de C.A

fundamental, así como sus armónicas más altas. Esto es de particular interés en el filtraje donde el valor de la porción de C.D y la cantidad de señal de C.A remanente después del filtraje son consideraciones importantes en el diseño. Se ha ideado una expresión para el factor de rizado del filtro RC, y es la siguiente:

$$r = \frac{1}{2\sqrt{3}fR_L C} \rightarrow (3.1)$$

las relaciones entre  $R_L, C, V_p$  y  $V_{cd}$  se dan por

$$V_{cd} = \frac{V_p}{1 + \frac{1}{2fR_L C}} \rightarrow (3.2)$$

Se ignoró la caída de tensión directa a través del diodo. Estas ecuaciones se pueden simplificar insertando la frecuencia de la señal de C.A. Para todas las fuentes de alimentación que rectifican en onda completa, la frecuencia del rizo es el doble de la frecuencia de línea, o sea de 120 Hz. Entonces se tiene que:

$$r = \frac{1}{420R_L C} = \frac{2.4 \times 10^{-3}}{R_L C}$$

y, al hacer una aproximación,

$$V_{cd} \approx V_p \left(1 - \frac{1}{2fR_L C}\right) \approx V_p \left(1 - \frac{4.2 \times 10^{-3}}{R_L C}\right)$$

Si la corriente en la carga es cero ( $R_L \rightarrow \infty$ ), desde las ecuaciones (3.1) y (3.2) se puede ver que el factor de rizo es cero y  $V_{cd} \rightarrow V_p$ . Si la corriente aumenta (lo que equivale a un decremento en la resistencia de carga), el factor de rizo aumentará y  $V_{cd}$  disminuirá. Esto sugiere que el filtro carece de regulación en situaciones donde la corriente de carga varía considerablemente. Al volver a escribir la ecuación (3.2), y usar el hecho de que  $I_{cd} \approx V_{cd}/R_L$  entonces la ecuación quedara determinada de la siguiente manera:

$$V_{cd} \approx V_p - \frac{I_{cd}}{240C}$$

Hay dos cosas que son claras de esta ecuación: el voltaje de salida disminuye linealmente cuando aumenta la corriente que pasa en la carga, y la magnitud de la pendiente de esta variación decrece cuando se incrementa la capacitancia. Por tanto, se puede alcanzar mejor regulación utilizando la capacitancia práctica mas grande.

#### REGULACIÓN DE LA SEÑAL FILTRADA.

La ultima parte de la fuente de alimentación es referida a la regulación de la señal filtrada, con esto se lograra obtener una señal mas pura con alta regulación



y bajo rizo. La regulación de la señal puede llevarse a cabo por dos medios : por medio de diodos Zener o por circuitos integrados que desarrollan esta función. En nuestro circuito implementado hemos utilizado los dos métodos por lo cual a continuación se dará una explicación breve de cada uno de ellos.

#### REGULACIÓN POR MEDIO DE DIODOS ZENER.

Un dispositivo que se utiliza muy a menudo como regulador de voltaje es el diodo Zener. El análisis del diodo de unión o unijuntura omite una característica importante de la operación del diodo , la avalancha o el proceso de ruptura inverso. Suponiendo que se aumentara grandemente la polarización inversa en un diodo. Cuando el voltaje sea suficiente, los electrones de valencia serán liberados de sus posiciones alrededor del núcleo que los ata. Como los electrones poseen energía en exceso, sus colisiones con otros átomos liberarán electrones adicionales por choques; éstos a su vez soltarán por impacto más electrones, y así la corriente inversa llega a ser una avalancha.

Quien primeramente observó y utilizó este efecto fue Clarence Zener, cuyo nombre se aplica a este fenómeno. Una versión más completa de la conducta de la corriente y el voltaje de un diodo se puede ver en la fig 2.7.

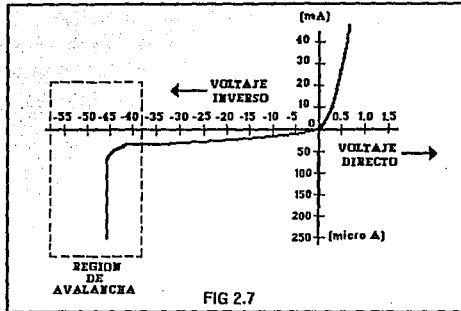


FIG 2.7

Observe que, para los voltajes inversos mayores que el de ruptura, basta solamente un cambio muy pequeño en voltaje para causar un gran cambio en corriente. Es patente en la fig 3.6 que, cuando se polariza en forma inversa un diodo Zener, cualquier corriente que fluya y sea mayor que unos pocos micro amperios debe estar acompañada por un voltaje cuando menos tan grande como el voltaje Zener. Además, el cambio en el voltaje a través del diodo Zener,  $V_z$ , es completamente pequeño para cambios relativamente grandes en la corriente inversa  $I_z$ . A la variación del voltaje respecto a la corriente se le designa como impedancia dinámica,  $Z_z$ . Esta es la clave para utilizar al diodo Zener como un estabilizador de voltaje. Suponga que una fuente de alimentación  $V_u$ , de 21

Volts y 150 mA sin regulación, se desea regular a 15 Volts con un diodo Zener, como se muestra en la fig 3.6. De una lista de diodos Zener se tiene que seleccionar el que tenga las siguientes características:

$$V_z = 15 \text{ Volts}, \quad I_z > 150 \text{ mA.}$$

Se usa un resistor para limitar la corriente. Su valor se puede calcular directamente, usando el 20% del valor máximo de la corriente permisible como el valor de  $I_z$  con objeto de tener un factor de seguridad.

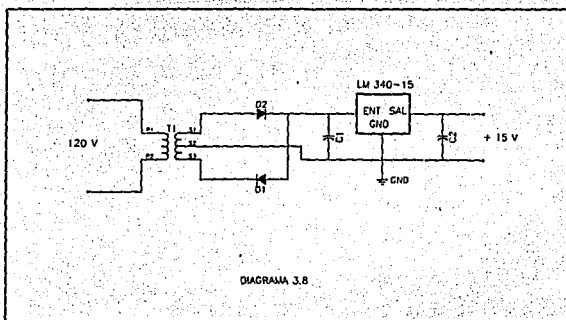
$$R = \frac{V_u - V_z}{I_L + 0.2I_{z(\text{máx})}}$$

En operación, el diodo Zener mantendrá el voltaje  $V_z$  entre sus terminales (y, por lo mismo a través de la carga) en todo tiempo, mientras  $V_u$  excede a 15 Volts: el exceso de  $V_u$  con respecto a  $V_z$  aparecerá a través de R. Bajo estas condiciones la regulación es excelente, pese a las demandas de corrientes de la carga.

#### REGULADORES EN CIRCUITOS INTEGRADOS

En la actualidad, los reguladores de voltaje han aumentado en número y disminuido en costo, lo cual hace fácilmente construir una fuente de poder con características de operación excelente. Estos dispositivos trabajan con un mínimo de filtro externo, lo

cual reduce los costos y la complejidad del diseño en la construcción de una fuente de poder. La consideración mas importante en el uso de reguladores de este tipo es la gama de voltajes de entrada que producirán el voltaje de salida que se desee. Esto nos indica que si, por ejemplo, se quisiera obtener una fuente regulada de 15 V y por mencionar algo se utilizara un regulador LM 340-15 la entrada pudiera estar en el rango de 17.5 y 35 Volts obteniendo corrientes de salida de hasta 500 mA. En el diagrama 3.8 se muestra la configuración de como puede ser conectado este circuito para realizar la función menciona anteriormente.



Si nos damos cuenta el regulador por si mismo verifica mucho el filtraje, esto es, su salida permanece constante para una entrada que varía. El resto del

trabajo de filtraje lo hace C<sub>1</sub>, cuya principal función es asegurar que el voltaje de entrada al regulador no caiga abajo de 17.5 Volts durante la porción del decrecimiento del voltaje de línea de la onda completa rectificada. El valor de C<sub>1</sub> se puede calcular de la siguiente forma:

$$i = C_1 \frac{dv}{dt}$$

donde i es el valor máximo de corriente de la fuente de alimentación  $dt \approx \Delta t =$  el tiempo de duración de un ciclo (1/120 seg para la señal de media onda), y  $dv \approx \Delta v = V_p - V_{mín}$ . Por casos de seguridad utilizaremos un calculo conservativo para  $\Delta v$ ; fijemos  $V_{mín} = 18.5 \text{ V}$  (en vez de los 17.5 V recomendados para el regulador), realizando los cálculos :

$$(18\sqrt{2}) - 18.5 = 7.9 \text{ V}$$

tomando  $\Delta v = 5 \text{ V}$  para un margen adicional de seguridad:

$$C_1 \approx 0.5 \text{ A} \times \frac{1}{120 \text{ s}} \times \frac{1}{5 \text{ V}} \approx 800 \mu\text{F}$$

En consecuencia, cualquier capacitor con un valor que exceda de 800 $\mu\text{F}$  y con un voltaje de trabajo de C.D (WVDC) de 35V o más servirá en forma adecuada.

## CIRCUITO DE CONTROL DE TEMPERATURA DE LA BALANZA TERMOGRAVIMETRICA TGA-951.

Por lo general, el control de la temperatura no se ve como un sistema de instrumentos. No obstante, es una herramienta de mucho valor para la medición y control experimental preciso. Al considerar las funciones básicas del sistema de control de temperatura, se puede lograra tener una idea de como incorporar mejoras en el sistema. El planteamiento básico para la regulación de la temperatura considera, qué cantidades de calor se deben agregar al sistema cada vez que la temperatura cae abajo de un nivel prefijado. Por consiguiente, la naturaleza de la detección es de acción puesto y fuera. la cantidad de calor que se agrega se determina por la longitud de tiempo que el transductor está puesto (el tiempo que la temperatura está abajo del nivel prefijado). Este control de temperatura es denominado control por temporizaciones.

## SISTEMAS DE CONTROL POR TEMPORIZACIONES.

Con este sistema de regulación, la banda proporcional, pierde el sentido. En este caso y basándose en la fig 2.8 se describe el funcionamiento de este tipo de control.

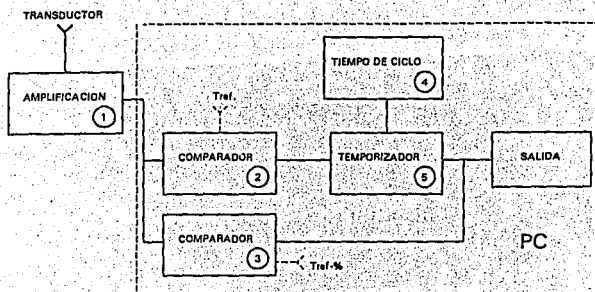


FIG. 2.8

La potencia calefactora se gobierna única y exclusivamente mediante temporizaciones. Esta temporización que normalmente es preseleccionada, fija el tiempo que está conectada la resistencia calefactora. Este tiempo será siempre el mismo independientemente del error. El sistema presenta ventajas respecto a otros tipos de sistemas, en casos en donde no se requiera una regulación muy precisa del sistema de la temperatura, dado que supone un costo menor. las salidas se efectuaran mediante contactores o elementos estáticos indistintamente. La descripción general del diagrama de bloques fig 2.8 es como sigue: después de obtener la salida amplificada del transductor (termopar del horno), se efectúan dos comparaciones. Mediante el bloque 3 se compara la señal de salida del horno, con una temperatura

inferior a la prefijada en cierto tanto por ciento. Una vez esté dentro de la zona proporcional, el comparador dejara de dar señal, actuando la salida solo en función de la temporización prefijada por el bloque 5. Cuando la temperatura esté por encima de la prefijada el comparador (bloque 2) bloqueará el temporizador y en consecuencia, la salida.

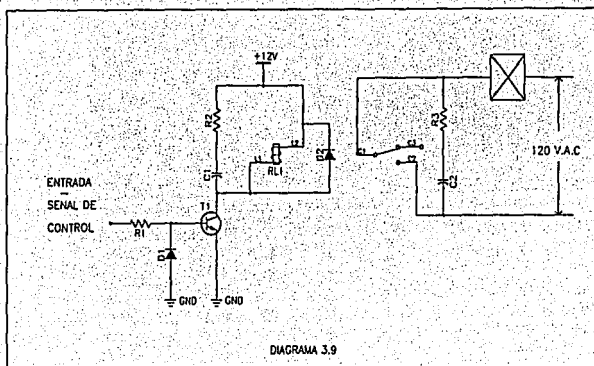
Como se observa en la fig 2.8. Todo el proceso de control es llevado a cabo por medio de nuestro computador esto nos permite una gran flexibilidad en la utilización de este tipo de sistemas.

#### **SALIDA POR RÉLEVADOR.**

Las salidas de todo circuito electrónico industrial deben cuidarse en extremo (aun mas cuando se utilizan equipos de computo para realizarlos), puesto que son una zona de conexión con el exterior y a través de ellas nos pueden llegar fenómenos indeseados. El tipo de salida utilizado en este caso es el denominado salida por rélevador explicado a continuación. La gran ventaja de este sistema reside en su sencillez y robustez eléctrica, su punto débil estriba en la corta vida de sus contactores (variable según la carga entre cien mil y quinientas mil maniobras).



El circuito de salida por rélevador diseñado para el control del TGA-951 es mostrado en el diagrama 3.9.



la explicación de sus función es la siguiente:

La señal de salida de control obtenida de la P.C ataca directamente a través de R1 el transistor T1 cuando su nivel está alto. Cuando es bajo, D1 protege la unión basé emisor de la tensión inversa limitándola a su caída de tensión directa; esta ligera polarización negativa es útil para desviar la  $I_{CBO}$  y evitar que circule por la unión base-emisor quedando multiplicada por la ganancia. Si D1 estuviera colocado antes de R1 aumentaría asimismo

el consumo. D2 tiene por misión limitar la sobre tensión originada en el rélevador al pasar el transistor de saturación al corte. R2 C1 se utiliza para linealizar la recta de carga del transistor. Usualmente el rélevador gobierna a un contactor de potencia que es predominantemente inductivo, por lo cal al abrir el circuito se originará una fuerte sobretención en función de la energía almacenada ( $\frac{1}{2}LI^2$ ) y de la velocidad de apertura del circuito. Se pueden alcanzar valores de 1500 a 2500 V de pico. La función de R3 C1 es amortiguar estos picos , por una doble razón: proteger los contactos del desgaste ocasionado por la chispa y en segundo lugar, al disminuir la dv/dt del circuito, atenuar en lo posible y en su origen los parásitos que pudieran afectar al circuito de control.

#### AMPLIFICADORES DE LAS SEÑALES DE SALIDA DE LOS TERMOPARES MUESTRA Y DEL HORNO.

Como se observo en el primer capitulo las señales obtenidas tanto del termopar de la muestra como del termopar del horno se manejan en rangos muy pequeños de voltaje. Si nosotros deseamos realizar un correcto acceso de estos datos muestra a nuestro computador el rango en el cual tienen que operar debe ser equivalente a los voltajes con que trabaje nuestro convertidor de señales

analógico a digital (colocado en la interfaz). Por tal motivo es necesario implementar un circuito que tenga la facultad de amplificar estas señales muestra hasta poder entrar en el rango permitido del convertidor analógico a digital y así poder ser accesadas correctamente. En esta ocasión para realizar esta función se utiliza el circuito denominado NO INVERSOR, realizado con C.I amplificadores operacionales TL071 ( para mayor información acerca de la función de este circuito integrada ver Apéndice A1).

#### CIRCUITO AMPLIFICADOR NO INVERSOR.

El circuito amplificador no inversor cuenta con la principal característica de que su voltaje de salida  $V_o$  es idéntico en polaridad al voltaje de entrada  $V_i$ . La resistencia de entrada  $R_1$  del amplificador no inversor es en extremo grande. Ya que para fines prácticos se tiene voltaje 0 entre las terminales (+) y (-) del amp-op, ambas están al mismo potencial  $V_i$ , por tanto,  $V_i$  aparece a través de  $R_1$ , lo que causa que la corriente  $I$  fluya, como se muestra en la siguiente ecuación:

$$I = \frac{V_i}{R_1}$$

La dirección de  $I$  depende de la polaridad de  $V_i$ . La corriente de entrada a la terminal (-) del amp-op es despreciable. Por tanto,  $I$  fluye a través de  $R_f$  y la

caída de voltaje a través de  $R_f$  se presenta por  $V_{rf}$  y se expresa como sigue :

$$V_{rf} = I(R_f) = \frac{R_f}{R_1} \times V_i$$

El voltaje de salida  $V_o$  se encuentra por la adición de la caída de voltaje a través de  $R_1$ , la cual es  $V_i$ , al voltaje a través de  $R_f$ , el cual es  $V_{rf}$ .

$$V_o = V_i + \frac{R_f}{R_1} V_i$$

$$V_o = \left(1 + \frac{R_f}{R_1}\right) V_i \rightarrow B_1$$

Se ordena la ecuación para determinar la ganancia de voltaje, y se obtiene:

$$A_{cl} = \frac{V_o}{V_i} = 1 + \frac{R_f}{R_1}$$

La ecuación anterior muestra que la ganancia de voltaje de un amplificador no inversor es iguala la magnitud de la ganancia de un amplificador inversor mas 1. Para el caso de los amplificadores del termopar muestra y termopar horno se manejaron los siguientes valores de ganancia:

Si  $R_f = 3300 \text{ Kohms}$  ;  $R_1 = 10 \text{ Kohms}$ .

Se tiene que :

$$A_{cl} = 1 + \frac{3300K\Omega}{10K\Omega} = 331$$

Los voltajes equivalentes de salida de los termopares son:  $V_{\min} = 0.060 \text{ V}$  y  $V_{\max} = 0.0656 \text{ V}$ . Aplicando la ec. 5.1 se obtienen los voltajes amplificados de los termopares:

$$V_{\min} = (331)(0.06 \text{ V}) = 19.86 \text{ V} \rightarrow V_{\max} = (331)(0.0656 \text{ V}) = 21.7136 \text{ V}$$

Si se realiza una diferencia entre estos dos voltajes el resultado será la obtención del rango de voltaje que trabajara nuestro convertidor analógico/digital:

$$V_{\text{equiv}} = V_{\max} - V_{\min} \rightarrow V_{\text{equiv}} = 21.7136 \text{ V} - 19.86 \text{ V} = 1.8536 \text{ V}$$

Al aplicar la ec. de entrada/salida del ADC0804 se obtendrá el número de escalones o de muestras que se podrán trabajar:

$$D = \frac{V_{\text{equiv}}}{\text{resolución}} = \frac{1.8536 \text{ V}}{0.019607 \frac{\text{V}}{\text{LSB}}} = 94.53766512 \text{ LSB}$$

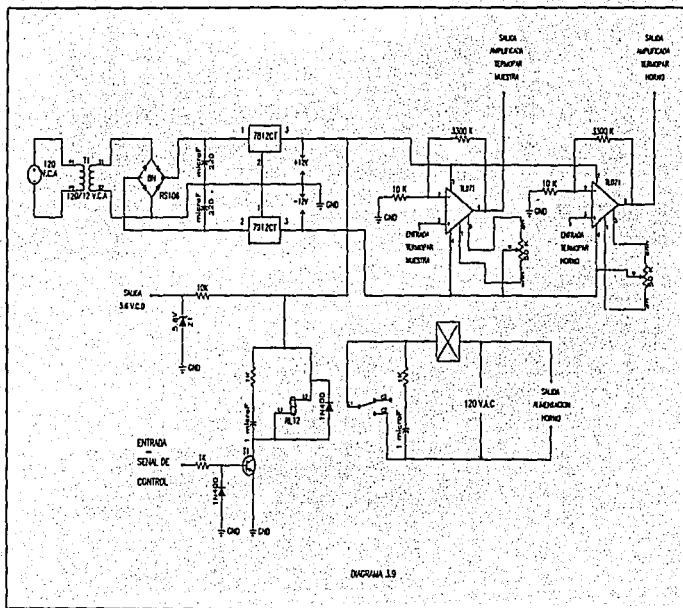
Para finalizar se divide el número de escalones entre la máxima temperatura que opera el horno:

$$\text{Esc.de. Ope} = \frac{T_{\max}}{D} = \frac{1200^{\circ}\text{C}}{94.53766512 \text{ LSB}} = 12.6933 \frac{^{\circ}\text{C}}{\text{LSB}}$$

Lo que nos indica que se podrá obtener una lectura aproximadamente cada  $13^{\circ}\text{C}$  Rango bastante aceptable.

El diagrama 3.9 compone el circuito en general de la etapa de alimentación, control y amplificación del

control de la termobalanza gravimetrica TGA-951. Se debe recordar que las tres partes están constituidas en un único modulo para mas comodidad en su manejo. Para una referencia mas exacta acerca de los C.I utilizados en este modulo, observe al apéndice A.1.



**CONECTORES DE ENTRADA/SALIDA DE SEÑALES DEL MODULO DE LA ETAPA DE ALIMENTACIÓN, CONTROL Y AMPLIFICACIÓN DE SEÑALES.**

La entrada y salida a este modulo es llevada acabo por medio de dos conectores: el primero de ellos es un conector tipo Plug DB de 25 posiciones el cual tiene como fin realizar la unión con la termobalanza gravimetrica TGA-951, y el segundo es el que realiza la comunicación con la computadora personal conector tipo Plug DB de 9 posiciones. En la tabla 2.3 y 2.4. Se muestra el orden y la función que se les dio a cada uno de los pins de los diferentes conectores que se utilizaron:

NUMERO DE PIN	FUNCIÓN
1	ALIMENTACIÓN HORNO
2	N.C
3	ALIMENTACIÓN HORNO
4	N.C
5	ALIMENTACIÓN BALANZA
6	N.C
7	ALIMENTACIÓN BALANZA
8	N.C
9	ENTRADA TERMOPAR MUESTRA (+)
10	ENTRADA TERMOPAR MUESTRA (-)
11	ALIMENTACIÓN TERM-MUESTRA(+)

12	ALIMENTACIÓN TERM-MUESTRA (-)
13	ENTRADA TERMOPAR-HORNO (+)
14	ENTRADA TERMOPAR-HORNO (-)
15	ALIMENTACIÓN TERM-HORNO (+)
16	ALIMENTACIÓN TERM-HORNO (-)
17	ALIMENTACIÓN BALANZA (+12 V)
18	GND
19	ALIMENTACIÓN BALANZA (-15 V)
20	N.C
21	N.C
22	N.C
23	N.C
24	ENTRADA BALANZA DE PESOS (+)
25	ENTRADA BALANZA DE PESOS (-)

TABLA 2.3

NUMERO DE PIN	FUNCIÓN
1	SEÑAL HORNO (+)
2	SEÑAL MUESTRA (+)
3	SEÑAL BALANZA (+)
4	GND
5	SEÑAL CONTROL DEL HORNO (+)
6	GND
7	N.C



8

N.C

9

N.C

TABLA 2.4

### CAPITULO III

#### ETAPA SOFTWARE

El trabajo que desempeña la etapa de software en el control de la balanza termogravimetrica TGA-951, al igual que el de la etapa interfaz, representan una de las partes medulares de este proyecto de tesis. En este capitulo se desarrolla toda la programación que se utiliza en la ejecución de ordenes necesarias en el control de las diferentes variables del TGA-951 para su correcta función.

Es necesario tener una idea muy clara de cuales son las variables que será necesario controlar ya que esto nos permite tener un mínimo de problemas al implementar el software controlador del TGA-951. A continuación se enunciaran cada de las variables utilizadas en el control del TGA-951 haciendo referencia de cada una de ellas:

- a) Temperatura .- Tiempos de calentamiento y posibles escalones de calentamiento utilizados por el horno.
- b) Acceso de entrada de datos.- Seleccionara y dará el tiempo y momento adecuado en el cual se pueda acceder cualquiera de los tres datos muestra de entrada contando con la flexibilidad de poder guardar estos datos

muestra en archivos o simplemente poder visualizarlos en pantalla.

c) Salida de datos de control.- Seleccionara y dará el tiempo y momento adecuado en el cual se puedan mandar señales de salida, las cuales contendran un peso especifico para poder ser convertir a travez de la etapa interfaz en señales analógicas que pueda ser utilizadas para controlar cualquier elemento exterior que se requiera.

Para una mejor comprensión el capitulo será dividido en tres secciones: la primera es referente a los pasos que se tuvieron que seguir para poder realizar una correcta selección del lenguaje de programación a utilizar, en el segundo apartado se enunciaran los diagramas de flujo y se finalizara con la edición del listado del programa controlador del TGA-951.

#### SELECCIÓN DEL LENGUAJE DE PROGRAMACIÓN.

El poder contar con una idea fija del comportamiento que debe seguir el programa controlador de la balanza termogravimetrica y los requisitos necesarios que debe cumplir dicho control, nos da la flexibilidad y la facilidad de hacer una selección optima del lenguaje de programación a utilizar. Los puntos que se expondrán a continuación son los necesarios que tenia que cumplir el lenguaje de programación para poder ser tomado en cuenta.

1) Portabilidad .- Se dice que un lenguaje tiene portabilidad o es transportable cuando este software escrito se puede adaptar de un tipo de computadora a otro. Por ejemplo , si se puede llevar fácilmente un programa escrito para un APPLE II+ a una IBM PC, entonces ese programa es transportable.

2) Programación a nivel de sistema .- Se dice que el software es adecuado para programación a nivel de sistema cuando este permite una fácil manipulación de bits, bytes y direcciones.

3) Conocimiento del software .- El software a utilizar debe de ser conocido ampliamente ya que el trabajo que se realizara con el es parte primordial para el funcionamiento del control de la balanza .

Al realizar comparaciones entre diferentes lenguajes de programación e ir eliminando estos dependiendo si cumplan o no los puntos expuestos anteriormente se finalizó con la selección del lenguaje de programación denominado lenguaje C.

Se preguntaron por que fue escogido el lenguaje C en forma de escoger cualquier otro lenguaje de programación a continuación para responder esta pregunta se expondrán como el lenguaje C cumple todos los requisitos que se pidieron satisfactoriamente.

1) Portabilidad .- El código C es muy transportable ya que cuenta con una gran compatibilidad para poder trabajarse tanto en computadoras personales (P.C) como en APPLE y aun en redes locales (sistema UNIX). Además las instrucciones utilizadas y la forma de escribir la programación no tiene mucha variación de un sistema a otro. El soporte de Turbo C del estandar ANSI asegura transportabilidad del código en otros entornos.

2) Programación a nivel de sistema .- Como lenguaje de tipo medio, C permite la manipulación de bits, bytes y direcciones. Esta posibilidad hace del lenguaje C un lenguaje adecuado para la programación a nivel de sistema ya que inicialmente, C se utilizo para la programación de sistemas. Un programa de sistemas es parte de una gran clase de programas que forma una porción del sistema operativo de la computadora o sus utilidades de soporte. Por ejemplo los siguientes son normalmente programas llamados del sistema:

Sistemas Operativos

Interpretes

Editores

Ensambladores

Compiladores

Administradores de base de datos.

3) Conocimiento del Software .- En este punto no se puede aunar bastante ya que es cuestión mas que nada del programador y la capacidad con que cuente este del manejo del lenguaje. En el caso personal se tenían dos opciones de trabajo con lenguaje C o con lenguaje ensamblador quedándonos con el C por la siguiente causa:

Aunque el lenguaje ensamblador da a los programadores la potencia para conseguir tareas con la máxima flexibilidad y eficacia es notoriamente difícil de manejar cuando se desarrolla y depura un programa. Aún, más como el lenguaje ensamblador no esta estructurado por naturaleza, el programa final tiende a ser un código espagueti : una madeja de saltos, de llamadas e índices que es muy difícil de poder seguir.

#### DIAGRAMAS DE FLUJO DEL PROGRAMA CONTROLADOR DE LA BALANZA TERMOGRAVIMETRICA TGA-951.

Un diagrama de flujo es una representación gráfica de la lógica que sigue el programa en su funcionamiento. El diagrama esta formado por símbolos que representan las funciones de los programas, y de líneas de flujo, que denotan la secuencia en la que se deberán realizar estas funciones. Por lo regular los diagramas de flujo son leídos de arriba hacia abajo y la única variación que se

hace a esta lectura vertical es la efectuada cuando se ejecuta una decisión, que podría hacer un cambio en la secuencia. En las paginas siguientes se expondrá el diagrama de flujo y listado del programa controlador del TGA-951 , con lo que se trata de dar una visión mas general de la estructura y funcionamiento de la etapa de programación.

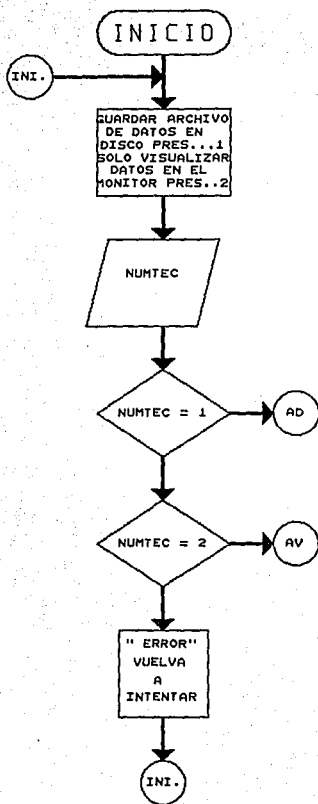
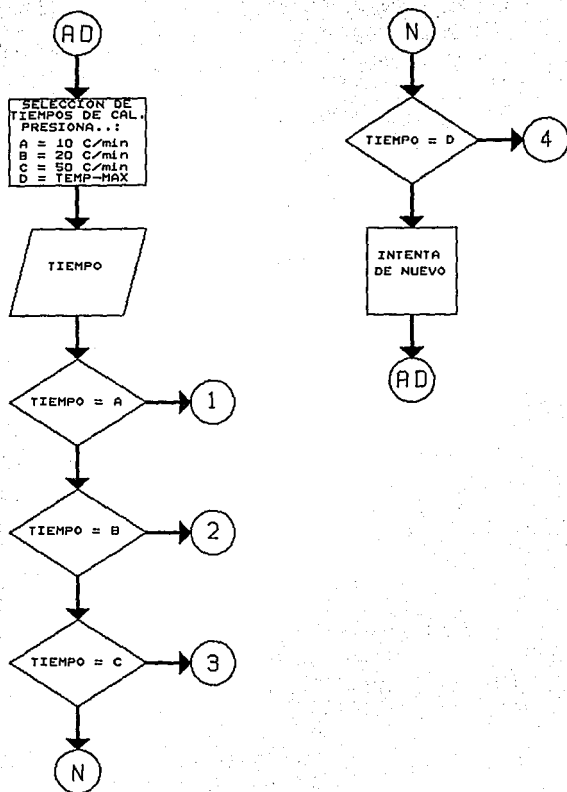


DIAGRAMA DE FLUJO DEL PROGRAMA CONTROLADOR DE LA BALANZA TERMOTRAGVIMETRICA TGA-951		
Size	Document Number	REV
A	DIAGRAMA 1.1	1
Date: October 26, 1994 Sheet 1 of 1		





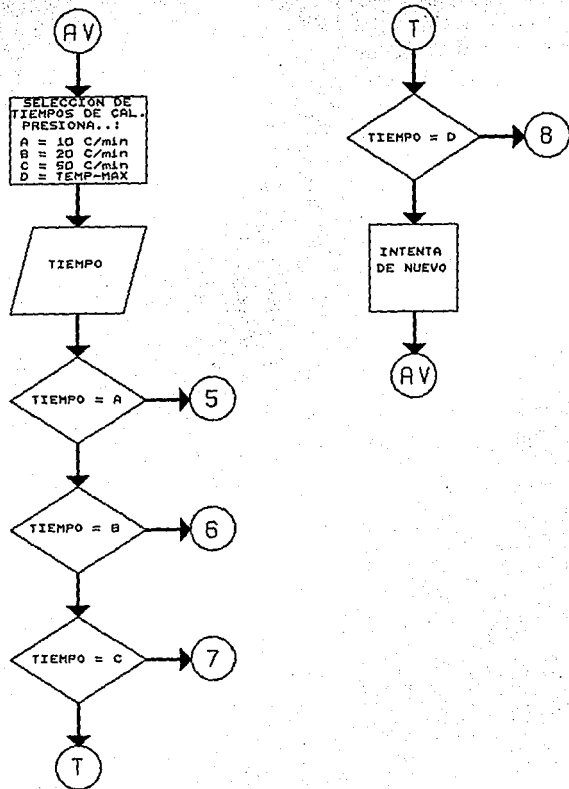


DIAGRAMA DE FLUJO DEL PROGRAMA CONTOLADOR  
DE LA BALANZA TERMOTRANSMISORICA TGA-951

Size	Document Number	REV
A	DIAGRAMA 1.3	3

Date: October 28, 1994 Sheet 1 of 3

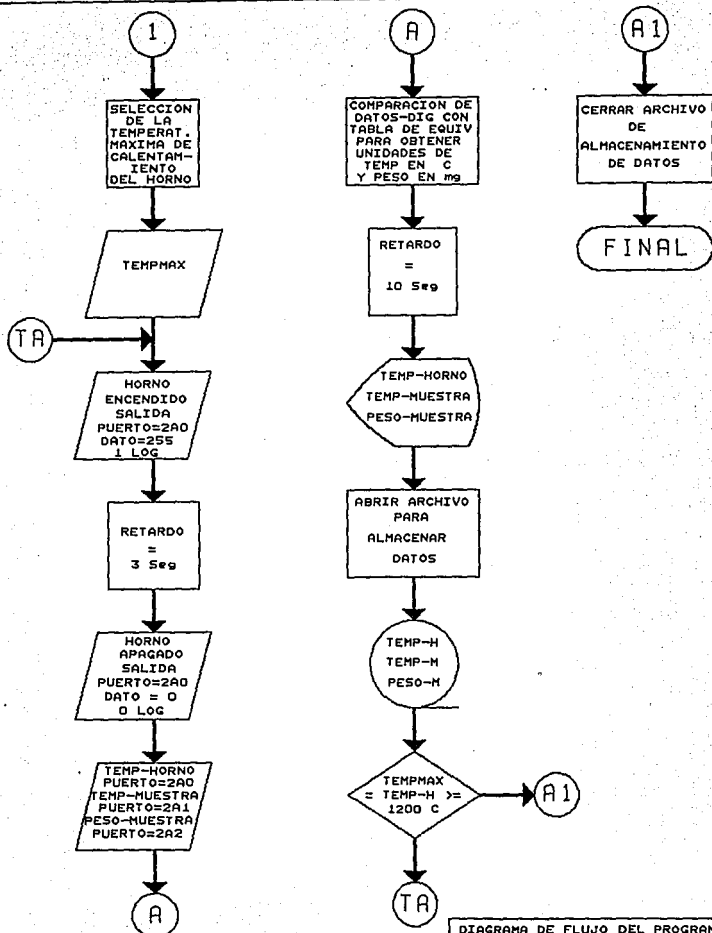


DIAGRAMA DE FLUJO DEL PROGRAMA CONTROLADOR DE LA BALANZA TERMOGRAVIMETRICA TGA-951

Size	Document Number	REV
A	DIAGRAMA 1.4	4

Date: October 26, 1994 Sheet 1 of 4

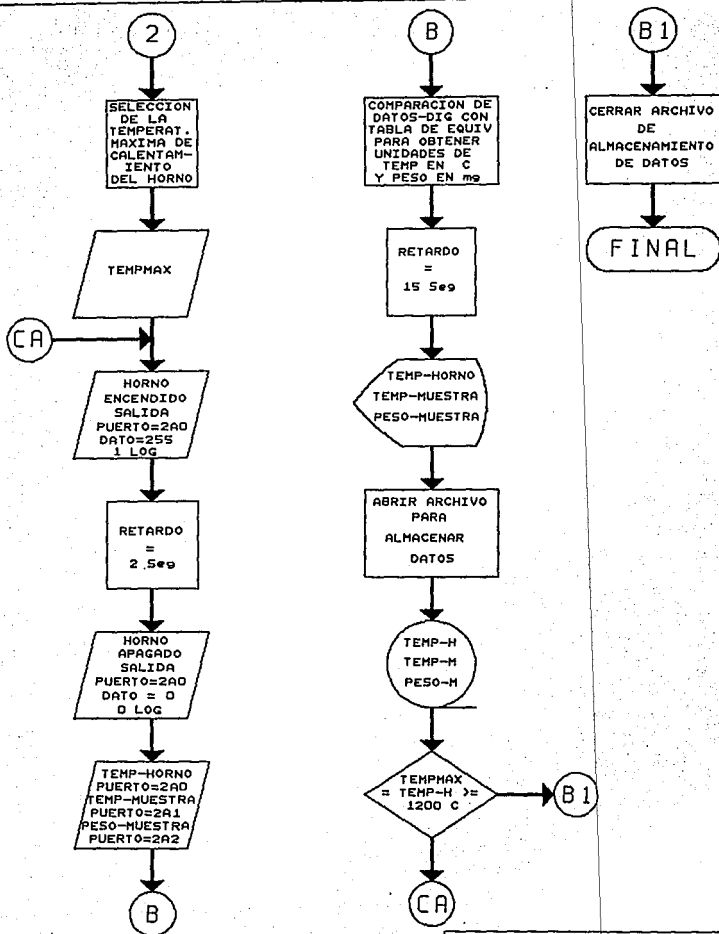


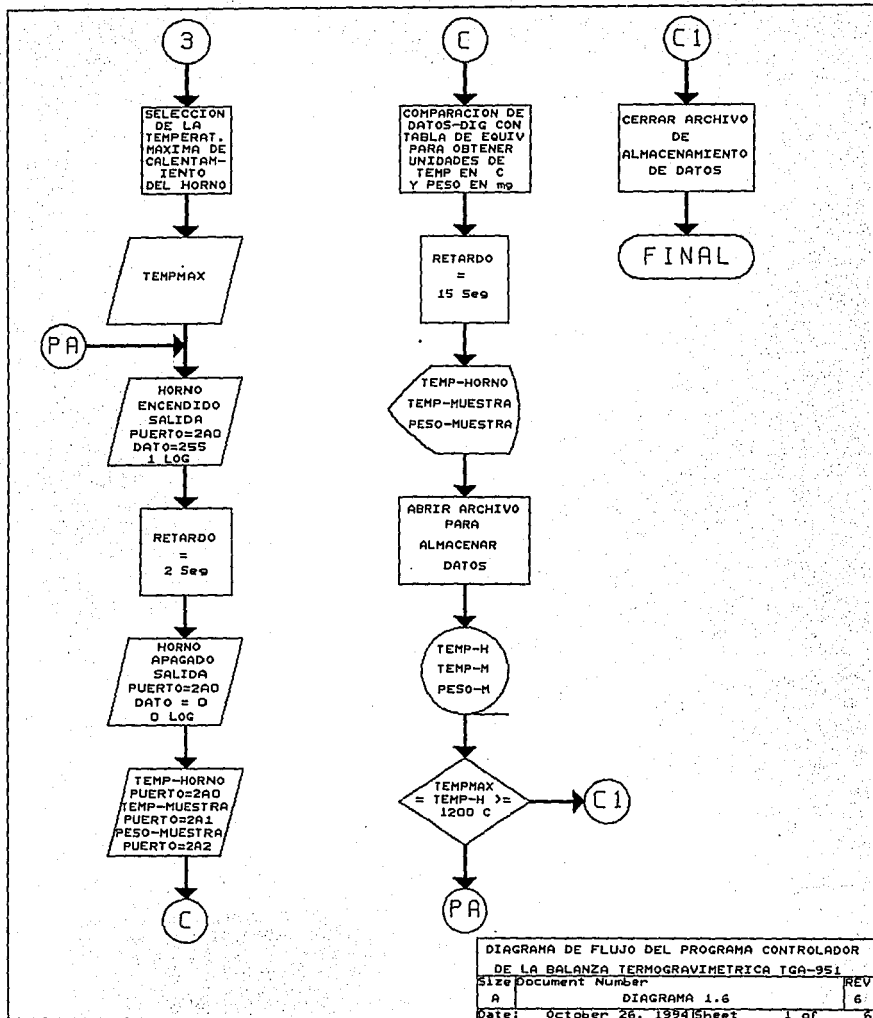
DIAGRAMA DE FLUJO DEL PROGRAMA CONTROLADOR

DE LA BALANZA TERMOGRAVIMETRICA TGA-951

Size Document Number REV

A DIAGRAMA 1.5 5

Date: October 26, 1994 Sheet 1 of 5



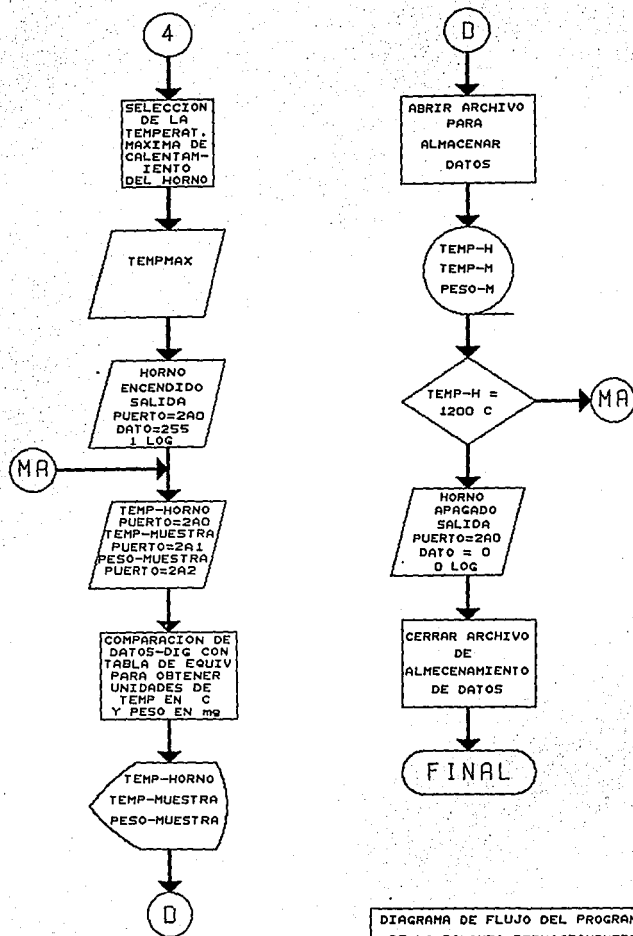


DIAGRAMA DE FLUJO DEL PROGRAMA CONTROLADOR DE LA BALANZA TERMOGRAVIMETRICA TGA-951

Size	Document Number	REV
A	DIAGRAMA 1.7	7
Date:	October 26, 1994	Sheet 1 of 7

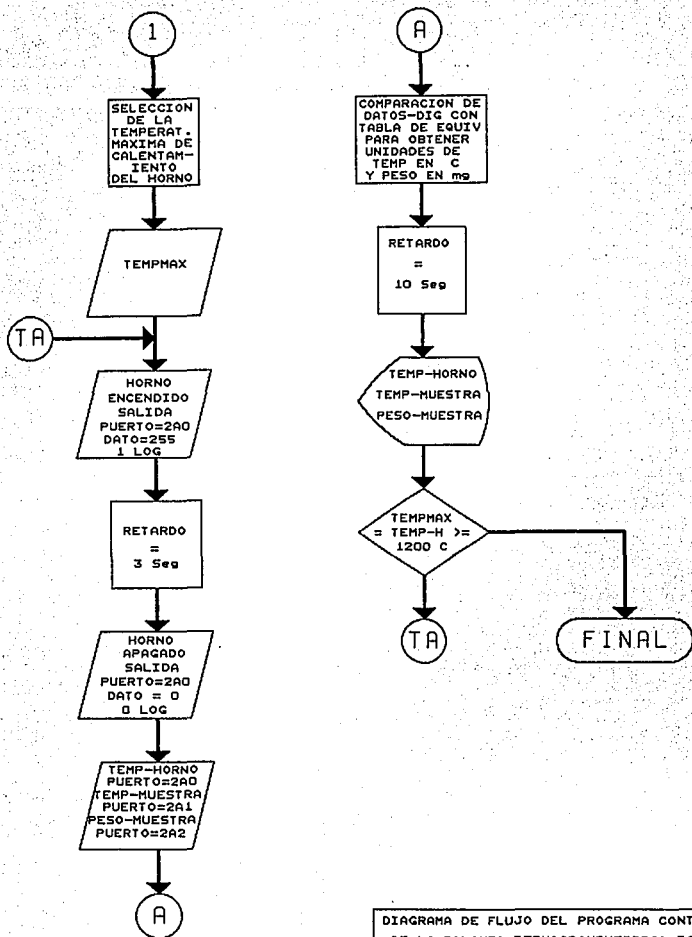


DIAGRAMA DE FLUJO DEL PROGRAMA CONTROLADOR  
DE LA BALANZA TERMOGRAVIMETRICA TGA-951

Size	Document Number	REV
A	DIAGRAMA 1.0	8

Date: October 26, 1994 Sheet 1 of 8

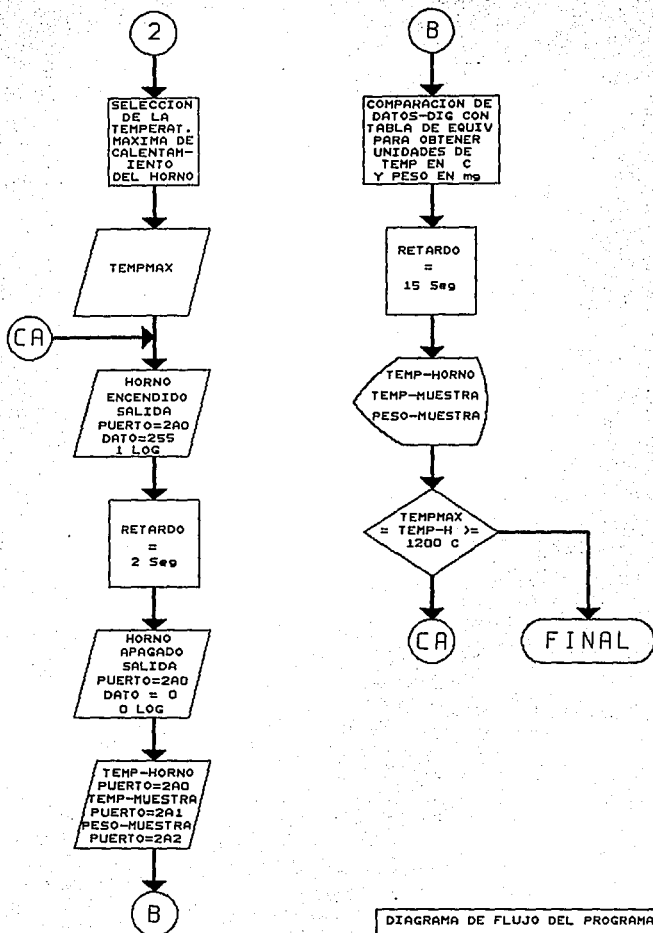


DIAGRAMA DE FLUJO DEL PROGRAMA CONTROLADOR  
DE LA BALANZA TERMOGRAVIMETRICA TGA-951

Size	Document Number	REV
A	DIAGRAMA 1.9	9
Date:	October 26, 1994	Sheet 1 of 9



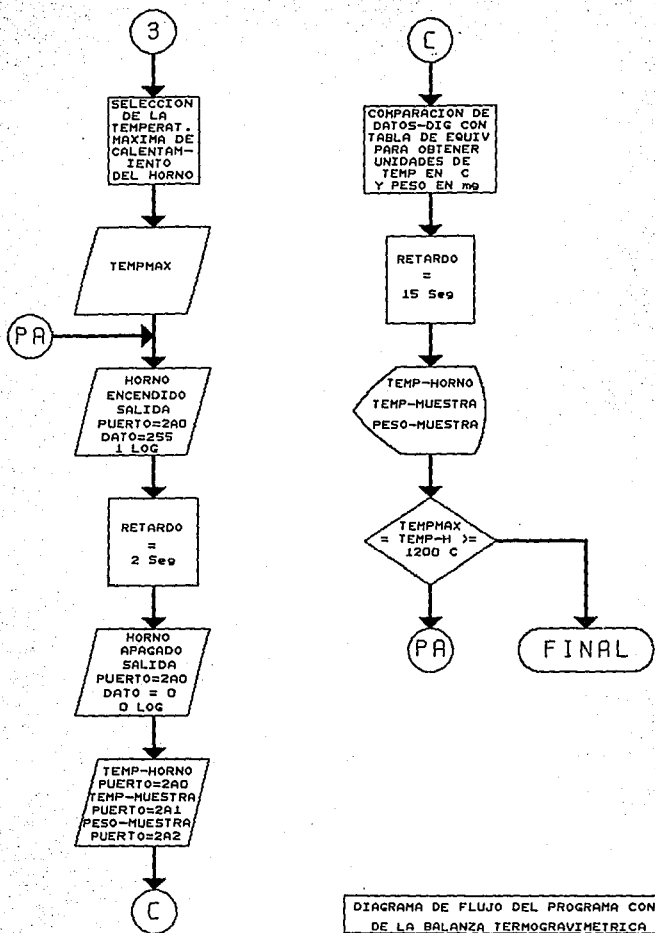


DIAGRAMA DE FLUJO DEL PROGRAMA CONTROLADOR  
DE LA BALANZA TERMORAVIMETRICA TGA-951

Size of document Number		REV
A	DIAGRAMA 1.10	10
Date: November 23, 1994		Sheet 1 of 10

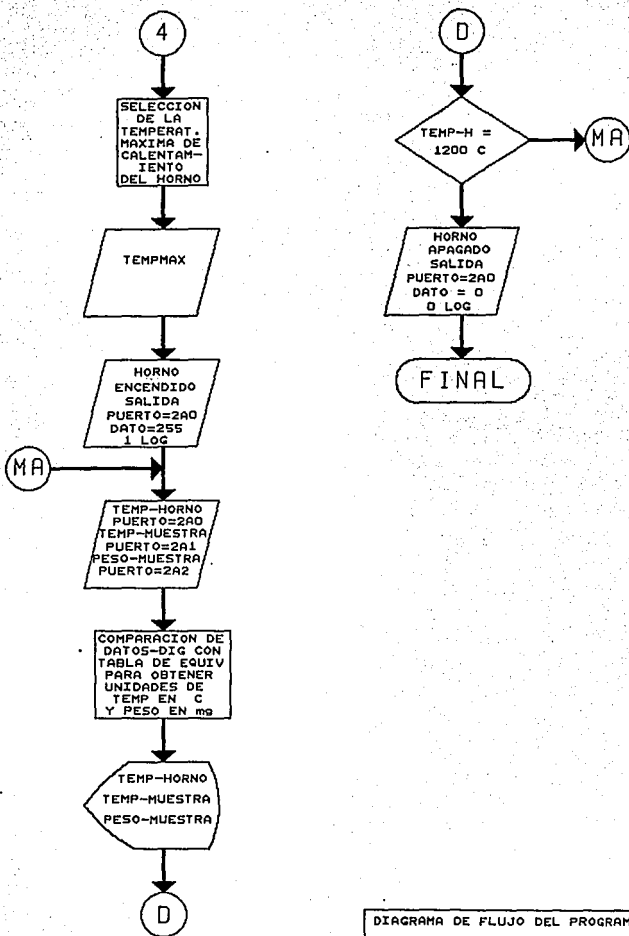


DIAGRAMA DE FLUJO DEL PROGRAMA CONTROLADOR  
DE LA BALANZA TERMOGRAVIMETRICA TGA-951

Size	Document Number	REV
A	DIAGRAMA 1.11	11

Date: November 23, 1994 Sheet 1 of 11

## CAPÍTULO IV

### EVALUACIÓN DE RESULTADOS

El poder evaluar todos los resultados obtenidos al desarrollar cualquier tipo de proyecto, siempre será de gran relevancia y de gran ayuda para poder tener un entendimiento mas general de la confiabilidad de dicho proyecto.

En el caso del control realizado para la balanza termogravimetrica TGA-951 la evaluación de resultados se puede realizar al analizar las gráficas obtenidas denominadas "TERMOGRAMAS".

#### TERMOGRAMAS TGA.

Definiremos un termograma como la representación gráfica de los cambios de pesos en la muestra en función de la temperatura de dicha muestra. Como se observó en la operación de nuestro control del TGA-951 el programa no fue realizado para graficar las señales muestra solo para guardar los datos de estas señales en archivos, por lo tanto, la realización de termogramas será hará externamente por un programa gráficador (harvar grapics)

obteniendo así el comportamiento de las muestras analizadas.

#### LECTURA DE TERMOGRAMAS TGA.

La interpretación de los termogramas no es cosa fácil, ya que si no se tiene una base de conocimientos en química es difícil de entender. A continuación se planteará un ejemplo del seguimiento que tiene el termograma para poder ser interpretado. Esto no asegura que pueda existir un total entendimiento de la interpretación de los termogramas, ya que para lograr esto sería cuestión de un estudio y análisis más completo, lo cual no es de importancia para nosotros ya que ese no es el punto principal de la realización de este proyecto de tesis.

#### EJEMPLO:

La fig 4.1. muestra el termograma obtenido para una muestra de oxalato de calcio monohidratado. Como se puede observar en la gráfica, la ordenada máxima del termograma (20 mg) representa el peso inicial de la muestra, ésta se corrió en una atmósfera de  $N_2$  con un flujo aproximado de 10 ml/min.

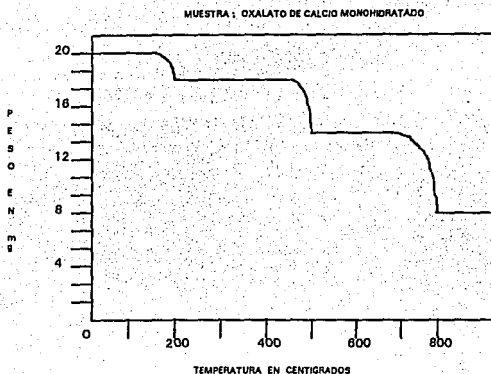


FIGURA 4.1.

#### INTERPRETACIÓN DEL TERMOGRAMA TGA.

El termograma presenta tres escalones:

El primer escalón corresponde a la pérdida de 1 mol de  $H_2O$  por mol de  $CaC_2O_4$ .

El segundo escalón corresponde a la descomposición del oxalato en monóxido de carbono y carbonato de calcio.

El tercer escalón corresponde a la descomposición de  $CaCO_3$  en  $CaO$  y  $CO_2$ .

#### CÁLCULOS:

Primer escalón. El peso molecular del  $(CaC_2O_4)(H_2O)$  es 146; la ecuación que representa el primer escalón en la descomposición del oxalato es:



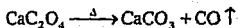
el peso de agua perdida en el primer escalón es:

$$\frac{(146\text{mg})\text{de}(\text{CaC}_2\text{O}_4)}{(18\text{mg})\text{de}(\text{H}_2\text{O})} = \frac{(20\text{mg})\text{de}(\text{CaC}_2\text{O}_4)(\text{H}_2\text{O})}{(X\text{mg})\text{de}(\text{H}_2\text{O})}$$

por lo tanto,  $X = 2.46$  mg, de  $\text{H}_2\text{O}$ .

De la gráfica se ve que el valor obtenido es de 2.48 mg de  $\text{H}_2\text{O}$ . Valor que esta en buena concordancia con el valor teórico anterior.

Segundo escalón. Este escalón esta representado por la ecuación:



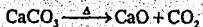
El peso del CO perdido es:

$$\frac{(146\text{mg})\text{de}(\text{CaC}_2\text{O}_4)}{(28\text{mg})\text{de}(\text{CO})} = \frac{(20\text{mg})\text{de}(\text{CaC}_2\text{O}_4)(\text{H}_2\text{O})}{(X\text{mg})\text{de}(\text{CO})}$$

por lo tanto  $X = 3.83$  mg de CO.

De la gráfica se ve que el valor es de 3.72 mg de CO.

Tercer escalón. Este escalón está representado por la ecuación:



el peso de  $\text{CO}_2$  perdido es:

$$\frac{(146\text{mg})\text{de}(\text{CaC}_2\text{O}_4)}{(44\text{mg})\text{de}(\text{CO}_2)} = \frac{(20\text{mg})\text{de}(\text{CaC}_2\text{O}_4\cdot\text{H}_2\text{O})}{(\text{Xmg})\text{de}(\text{CO}_2)}$$

por tanto,  $X = 6.03$  mg de  $\text{CO}_2$ .

De la gráfica se ve que el valor es de 5.96 mg de  $\text{CO}_2$ .

La masa total perdida por la muestra es :

2.48mg  $\rightarrow$   $\text{H}_2\text{O}$   
 3.76mg  $\rightarrow$  CO  
5.96mg  $\rightarrow$   $\text{CO}_2$   
 12.16mg

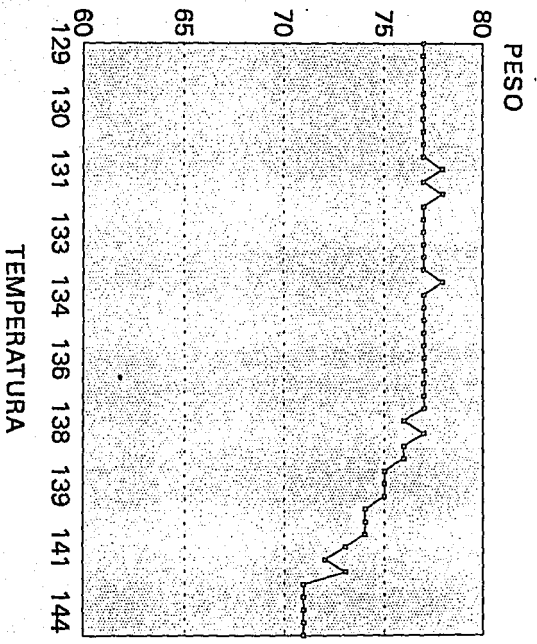
El valor de la ordenada mínima, peso final es:

$$20 \text{ mg} - 12.16 \text{ mg} = 7.84 \text{ mg (de CaO)}.$$

La dificultad para conseguir muestras de análisis. Por la poca disponibilidad monetaria con que se cuenta provocó que las pruebas que se realizaron fueran una minoría. Los termogramas presentados a continuación fueron obtenidos al aplicar el funcionamiento del control implementado para el TGA-951. los compuestos utilizados para su análisis fueron sal y azúcar comerciales y los resultados son los siguientes.

# TERMOGRAMA PRUEBA

## MUESTRA (AZUCAR COMERCIAL)



Series 1



## CAPÍTULO V

### CONCLUSIONES

Al terminar de elaborar cualquier tipo de proyecto, siempre se hace hincapié en las posibles ventajas o en el posible aprendizaje que se obtiene al trabajar tanto tiempo en ello. A mi parecer una de las mas importantes conclusiones que se pueden mencionar en este apartado, es lo relacionado con la vocación de investigación que fue adquirida en el desarrollo del trabajo de tesis. Es cierto que a lo largo del estudio de una carrera profesional se realizan un sin fin de investigaciones en distintas materias, mas sin embargo, este tipo de trabajos son específicos y no tienen un gran fondo, ya que en la mayoría de ocasiones los docentes que encargan la elaboración de estos proyectos proporcionan las suficientes bases y puntos de referencia para un sencillo desarrollo. A diferencia de lo expuesto anteriormente, al realizar un trabajo tan importante como lo es una tesis profesional, la ayuda que se recibe del asesor de tesis aun y cuando es muy valiosa no es la suficiente para salir adelante, ya que los puntos a seguir pueden cambiar fácilmente y por lo tanto la investigación a ejecutar

será muy ardua y en algunos casos muy extensa. Como el asesor solo tiene la responsabilidad de guiar el trabajo y no puede influir de una forma importante en el desarrollo del mismo, toda la responsabilidad queda en manos del realizador del proyecto de tesis.

En relación al proyecto en específico los apartados de mas importancia y que de alguna manera resaltan entre los demás son los que hacen referencia tanto a la etapa interfaz electrónica como a la etapa de programación.

La importancia que tiene la etapa interfaz es primordial ya que en realidad es en este modulo donde se permite toda la comunicación entre el dispositivo a controlar (TGA-951) y el elemento controlador (P.C). Otro punto que también es importante mencionar es la compatibilidad de este elemento para poder ser utilizado no solo en el control de la balanza termogravimetrica, si no en cualquier otro tipo de control, que se desee implementar. Para finalizar el comentario acerca de la importancia de la tarjeta interfaz solo se dira que cuenta con una gran flexibilidad para poder trabajar en cualquier tipo de P.C que se pueda utilizar.

El segundo apartado que se puede definir como uno de los de mas relevancia, es el referido a la etapa de programación. Si deseáramos realizar un simple comentario para que se observe la importancia que tiene esta etapa

mencionaríamos lo siguiente: El circuito electrónico que realiza el control y la tarjeta interfaz no tienen ningún sentido de existir si no se cuenta con una etapa de software que tenga la capacidad de ejecutar las ordenes de acceso de datos y de mando al control del TGA-951.

En lo referente a la constitución del programa en si, se mencionara que la utilización del lenguaje de programación C, hace que el programa con algunos simples cambios sea compatible para diferentes tipos de computadoras.

Si se pudiera medir la importancia de estas dos etapas en el proyecto realizado asiendo analogía con un ser humano se diría que la etapa interfaz seria el corazón y la etapa de programación el cerebro humano.

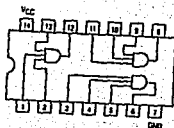
Para finalizar con el apartado de conclusiones solo se desearía hacer mención que uno de los factores que limito una mejoría en la realización de este proyecto de tesis, fue la falta de recursos monetarios, un simple ejemplo es el siguiente: en un principio se pensaba realizar una interfaz con capacidad de conversión de señales analógicas a digitales de 16 bits, pero los problemas de alto costo y poca demanda en el mercado estos dispositivos forzaron a desistir de trabajar con ellos restringiéndonos a dispositivos únicamente de 8 bits. El trabajo de la realización del control de la

balanza termogravimetrica fue hecho lo mas sencillo y entendiblemente posible, tratando de lograr con esto que en realidad pueda ser un apoyo importante para cualquier estudiante de la carrera de ingeniero mecánico eléctrico que lo desee consultar.

A P É N D I C E    A . 1

**PAGINACION VARIA**

**COMPLETA LA INFORMACION**

**TRIPLE 3-INPUT AND GATE**

**SN54/74LS11**
**TRIPLE 3-INPUT AND GATE  
LOW POWER SCHOTTKY**

**J SUFFIX  
CERAMIC  
CASE 632-02**

**H SUFFIX  
PLASTIC  
CASE 646-02**

**D SUFFIX  
SOIC  
CASE 751A-02**
**ORDERING INFORMATION**

SN54LS11J	Ceramic
SN74LS11H	Plastic
SN74LS11D	SOIC

**GUARANTEED OPERATING RANGES**

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
V <sub>CC</sub>	Supply Voltage	54 74	4.5 4.75	5.0 5.5	5.5 5.25	V
T <sub>A</sub>	Operating Ambient Temperature Range	54 74	-55 0	25	125 70	°C
I <sub>OH</sub>	Output Current — High	54, 74			-0.4	mA
I <sub>OL</sub>	Output Current — Low	54 74			4.0 8.0	mA

EASY AND FAST TTL DATA

**SN54/74LS11**
**DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)**

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
V <sub>IH</sub>	Input HIGH Voltage	7.0				V
V <sub>IL</sub>	Input LOW Voltage	54			0.7	V
		74			0.8	
V <sub>IC</sub>	Input Clamp Diode Voltage		-0.65	-1.5	V	V <sub>CC</sub> = MAX, I <sub>IF</sub> = -18 mA
V <sub>OH</sub>	Output HIGH Voltage	54	2.5	3.5	V	V <sub>CC</sub> = 5.0V, I <sub>OH</sub> = MAX, V <sub>OH</sub> = V <sub>IH</sub> or V <sub>IL</sub> per Truth Table
		74	2.7	3.5	V	
V <sub>OL</sub>	Output LOW Voltage	54, 74	0.25	0.4	V	I <sub>OL</sub> = 4.0 mA I <sub>OL</sub> = 8.0 mA
		74	0.25	0.3	V	
I <sub>IH</sub>	Input HIGH Current			20	μA	V <sub>CC</sub> = MAX, V <sub>OH</sub> = 2.7 V
				0.1	mA	
I <sub>IL</sub>	Input LOW Current			-0.4	mA	V <sub>CC</sub> = MAX, V <sub>OH</sub> = 0.4 V
				-20	-100	
I <sub>CS</sub>	Short Circuit Current (Bleed I)					V <sub>CC</sub> = MAX
I <sub>CC</sub>	Power Supply Current Total Output HIGH Total Output LOW			3.8	mA	V <sub>CC</sub> = MAX
				6.6	mA	

Note 1: For most pins, one input should be shorted at a time, not for more than 1 second.

**AC CHARACTERISTICS (T<sub>A</sub> = 25°C)**

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t <sub>PLH</sub>	Turn-On Delay, Input to Output		8.0	15	ns	V <sub>CC</sub> = 5.0 V C <sub>L</sub> = 15 pF
t <sub>PLL</sub>	Turn-On Delay, Input to Output		10	20	ns	

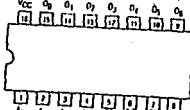
FAST AND LS TTL DATA

# 1-OF-8 DECODER/ DEMULTIPLEXER

The LS171L/MS1 SN54/74LS138 is a high speed 1-of-8 Decoder/Demultiplexer. This device is ideally suited for high speed register memory chip select address decoding. The multiple input enables allow parallel expansion to a 1-of-24 decoder using just three LS138 devices or to a 1-of-32 decoder using four LS138s and one inverter. The LS138 is fabricated with the Schottky barrier diode process for high speed and is completely compatible with all Motorola TTL families.

- Demultiplexing Capability
- Multiple Input Enables for Easy Expansion
- Typical Power Dissipation of 32 mW
- Active Low Mutually Exclusive Outputs
- Input Clamp Diodes Limit High Speed Termination Effects

### CONNECTION DIAGRAM DIP (TOP VIEW)



NOTE:  
1 - Pin 16 is ground.  
Not the same package (connection diagram) as the Dual In-Line Package.

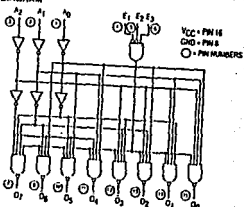
### FN NUMBERS

A<sub>0</sub>-A<sub>2</sub> Address Inputs  
E<sub>1</sub>, E<sub>2</sub> Enable (Active LOW) Inputs  
E<sub>3</sub> Enable (Active LOW) Input  
O<sub>0</sub>-O<sub>7</sub> Active LOW Outputs (Outputs)

### NOTES

1. TTL Load Time (t<sub>PL</sub>) = 20 pA HIGH & 0 mA LOW
2. The Output LOW drive factor is 25/16 for MS1 (S) and 5/16 for Commercial (C).

### LOGIC DIAGRAM



V<sub>CC</sub> = PN 16  
GND = PN 8  
○ = PN NUMBERS

FAST AND LS TTL DATA

5-130

# SN54/74LS138

## 1-OF-8 DECODER/ DEMULTIPLEXER

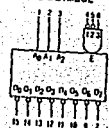
LOW POWER SCHOTTKY



### ORDERING INFORMATION

SN54LS138J Ceramic  
SN74LS138N Plastic  
SN74LS138D SOIC

### LOGIC SYMBOL



V<sub>CC</sub> = PN 16  
GND = PN 8

# SN54/74LS138

### FUNCTIONAL DESCRIPTION

The LS138 is a high speed 1-of-8 Decoding/Demultiplexer fabricated with the low power Schottky barrier diode process. The decoder accepts the enable inputs (E<sub>3</sub>, E<sub>2</sub>, E<sub>1</sub>) and when enabled provides eight mutually exclusive active LOW Outputs (O<sub>0</sub>-O<sub>7</sub>). The LS138 features three Enable inputs, two active LOW (E<sub>1</sub>, E<sub>2</sub>) and one active HIGH (E<sub>3</sub>). All outputs will be HIGH unless E<sub>1</sub> and E<sub>2</sub> are LOW and E<sub>3</sub> is HIGH. The multiple enable function allows easy parallel ex-

ansion of this device to a 1-of-32 (5 lines to 32 lines) decoder with just four LS138s and one inverter. (See Figure 2.)

The LS138 can be used as an 8-output demultiplexer or by using one of the active LOW Enable inputs as the data input and the other Enable inputs as strobes. The Enable inputs which are not used must be permanently tied to their appropriate active HIGH or active LOW state.

### TRUTH TABLE

INPUTS						OUTPUTS							
E <sub>3</sub>	E <sub>2</sub>	E <sub>1</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	O <sub>0</sub>	O <sub>1</sub>	O <sub>2</sub>	O <sub>3</sub>	O <sub>4</sub>	O <sub>5</sub>	O <sub>6</sub>	O <sub>7</sub>
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L
L	L	H	L	L	L	H	L	L	L	L	L	L	L

H = HIGH Voltage Level  
L = LOW Voltage Level  
X = Don't Care

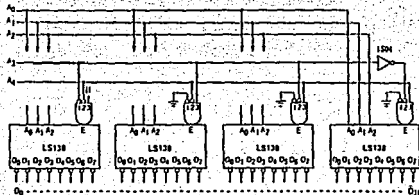


Figure 2

FAST AND LS TTL DATA

5-131



SN54/74LS138

## GUARANTEED OPERATING RANGES

Symbol	Parameter	Min	Typ	Max	Unit
V <sub>CC</sub>	Supply Voltage	54 74	4.5 5.0	5.5 5.25	V
T <sub>A</sub>	Operating Ambient Temperature Range	54 74	-55 0	25 75	°C
I <sub>OH</sub>	Output Current -- High	54, 74		-0.4	mA
I <sub>OL</sub>	Output Current -- Low	54 74		4.0 8.0	mA

## DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
V <sub>IH</sub>	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V <sub>IL</sub>	Input LOW Voltage	54		0.7	V	Guaranteed Input LOW Voltage for All Inputs
		74		0.8		
V <sub>ICL</sub>	Input Clamp Diode Voltage	-0.65	-1.5		V	V <sub>CC</sub> = MIN, I <sub>OH</sub> = -18 mA
V <sub>OH</sub>	Output HIGH Voltage	54	2.5	3.5	V	V <sub>CC</sub> = MAX, I <sub>OH</sub> = MAX, V <sub>OH</sub> = V <sub>IH</sub> or V <sub>IL</sub> per Truth Table
		74	2.7	3.5		
V <sub>OL</sub>	Output LOW Voltage	54, 74	0.25	0.4	V	V <sub>CC</sub> = 4.0 mA, V <sub>OL</sub> = V <sub>IL</sub> or V <sub>IH</sub> per Truth Table
		74	0.35	0.5		
I <sub>HI</sub>	Input HIGH Current		20		µA	V <sub>CC</sub> = MAX, V <sub>OH</sub> = 2.2 V
I <sub>LI</sub>	Input LOW Current		0.1		mA	V <sub>CC</sub> = MAX, V <sub>OH</sub> = 7.0 V
I <sub>OH</sub>	Short Circuit Current (Note 1)	-20	-109		mA	V <sub>CC</sub> = MAX, V <sub>OH</sub> = 0.4 V
I <sub>CC1</sub>	Quiescent Supply Current		10		mA	V <sub>I</sub> (1) = MAX

1. Do not exceed maximum allowed for extended life, per the most recent 1-tube lot.

AC CHARACTERISTICS (T<sub>A</sub> = 25°C)

Symbol	Parameter	Levels of Delay	Limits			Unit	Test Conditions
			Min	Typ	Max		
t <sub>PLH</sub>	Propagation Delay Address to Output	2	13	20		ns	V <sub>CC</sub> = 5.0 V C <sub>L</sub> = 15 pF
t <sub>PLL</sub>	Propagation Delay Address to Output	3	28	41		ns	
t <sub>PHL</sub>	Propagation Delay Address to Output	3	18	27		ns	
t <sub>PLH</sub>	Propagation Delay E <sub>1</sub> or E <sub>2</sub> Enable to Output	2	12	18		ns	
t <sub>PLL</sub>	Propagation Delay E <sub>1</sub> or E <sub>2</sub> Enable to Output	2	21	32		ns	
t <sub>PLH</sub>	Propagation Delay E <sub>3</sub> Enable to Output	3	17	26		ns	

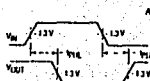


Figure 1

## AC WAVEFORMS

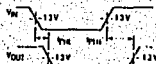


Figure 2

FAST AND LS TTL DATA

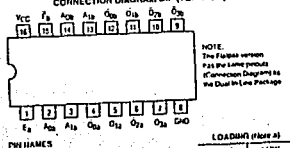
5-132

**MOTOROLA**
**DUAL 1-OF-4 DECODER/  
DEMULPLEXER**

The LS1/74LS138 SN54/74LS139 is a high speed Dual 1-of-4 Decoder/Demultiplexer. The device has two independent decoders, each accepting two inputs and providing four mutually exclusive active LOW Outputs. Each decoder has an active LOW Enable input which can be used as a data input for an output demultiplexer. Each half of the LS139 can be used as a function generator providing all four minterms of two variables. The LS139 is fabricated with the Schottky barrier diode process for high speed and is completely compatible with all Motorola TTL families.

- Schottky Process for High Speed
- Multifunction Capability
- Two Completely Independent 1-of-4 Decoders
- Active Low Mutually Exclusive Outputs
- Input Clamping Diodes for High Speed Termination Effects
- I<sub>OH</sub> = 3500 Voh's

## CONNECTION DIAGRAM DIP (TOP VIEW)



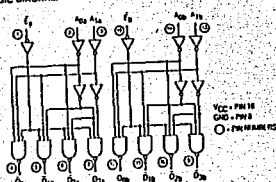
PIN NAMES

A<sub>0</sub>, A<sub>1</sub>  
E<sub>1</sub>, E<sub>2</sub>, E<sub>3</sub>  
O<sub>0</sub>-O<sub>3</sub>Address Inputs  
Enable (Active LOW) Inputs  
Active LOW Outputs (Note 1)

NOTE 1:

At 100 MHz Load (CL) = 40 pF (Min) 1.6 mA (Max) I<sub>OH</sub> is the Output LOW drive factor = 2.5 U<sub>I</sub> for Memory (54) and 5 U<sub>I</sub> for Commercial (74) Temperature Ranges.

## LOGIC DIAGRAM



FAST AND LS TTL DATA

5-133

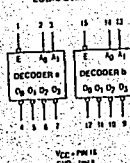
SN54/74LS139

**DUAL 1-OF-4 DECODER/  
DEMULPLEXER  
LOW POWER SCHOTTKY**
J SUFFIX  
CERAMIC  
CASE 620-09H SUFFIX  
PLASTIC  
CASE 648-08D SUFFIX  
SMC  
CASE 7510-03

## ORDERING INFORMATION

SN54LS139J J SUFFIX CERAMIC  
SN74LS139H H SUFFIX PLASTIC  
SN74LS139D D SUFFIX SMC

## LOGIC SYMBOL



SN54/74LS221

AC WAVEFORMS

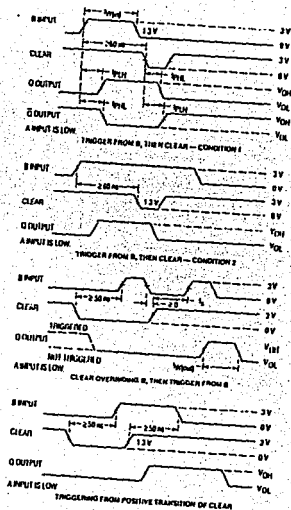


Figure 1

FAST AND LS TTL DATA  
5-238

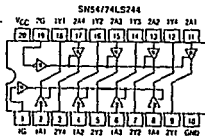
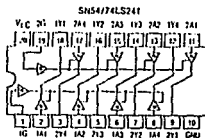
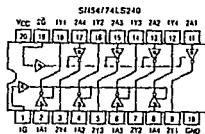


## OCTAL BUFFER/LINE DRIVER WITH 3-STATE OUTPUTS

The SN54/74LS240, 241 and 244 are Octal Buffers and Line Drivers designed to be employed as memory address drivers, clock drivers and bus-oriented transmitters/receivers which provide improved PC board density.

- 15-state at Inputs to Improve Noise Margins
- 3-State Outputs Drive Bus Lines or Buffer Memory Address Registers
- Input Clump Diodes Limit High-Speed Induction Effects

LOGIC AND CONNECTION DIAGRAMS DIP (TOP) VIL/WL



SN54/74LS240  
SN54/74LS241  
SN54/74LS244

OCTAL BUFFER/LINE DRIVER  
WITH 3-STATE OUTPUTS

LOW POWER SCHOTTKY



J BUFFER  
CERAMIC  
CASE 732 03



M BUFFER  
PLASTIC  
CASE 738 03



OW BUFFER  
SOIC  
CASE 7510 03

### ORDERING INFORMATION

SN54/74LS240 Ceramic  
SN54/74LS241 Plastic  
SN54/74LS244 SOIC

FAST AND LS TTL DATA

5-239

FALLA DE ORIGEN

TRUTH TABLES

INPUTS		OUTPUT
1G, 2G	D	
L	L	H
L	H	L
H	X	(Z)

INPUTS			OUTPUT
1G, 2G	D		
L	L	L	L
L	H	L	H
H	X	X	(Z)

INPUTS		OUTPUT	INPUTS		OUTPUT
1G	D		2G	D	
L	L	L	H	L	L
L	H	H	H	H	H
H	X	(Z)	L	X	(Z)

H = HIGH Voltage Level  
L = LOW Voltage Level  
X = Indeterminate  
Z = HIGH Impedance

GUARANTEED OPERATING RANGES

Symbol	Parameter	Min	Typ	Max	Unit	
V <sub>CC</sub>	Supply Voltage	5.4 7.4	4.5 4.75	5.0 5.0	5.5 5.25	V
I <sub>A</sub>	Standing Antenna Input/Output Current	50 74	55 0	25 25	125 70	mA
I <sub>OH</sub>	Output Current - High	54, 74			-3.0	mA
		54 74			-12 -15	mA
I <sub>OL</sub>	Output Current - Low	54 74			12 24	mA

DC CHARACTERISTICS OVER ENTIRE TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter	Limits			Unit	Test Conditions	
		Min	Typ	Max			
V <sub>IH</sub>	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs	
V <sub>IL</sub>	Input LOW Voltage	54 74		0.7 0.8	V	Guaranteed Input LOW Voltage for All Inputs	
V <sub>I1</sub> -V <sub>I2</sub>	Hysteresis	0.2	0.4		V	V <sub>CC</sub> = 5.0V	
V <sub>IC</sub>	Input Clamp Diode Voltage		-0.65	-1.5	V	V <sub>CC</sub> = 5.0V, I <sub>IN</sub> = -18 mA	
V <sub>O1</sub>	Output HIGH Voltage	54, 74 51, 74	2.4 2.0	3.4	V	V <sub>CC</sub> = MAX, I <sub>OUT</sub> = -30 mA V <sub>I1</sub> = LOW, I <sub>I1</sub> = MAX	
V <sub>OL</sub>	Output LOW Voltage	54, 74 74	0.25 0.5	0.4 0.5	V	V <sub>CC</sub> = 5.0V, I <sub>OUT</sub> = 12 mA V <sub>I1</sub> = HIGH or V <sub>I1</sub> = LOW from Table	
I <sub>OH1</sub>	Output DR Current HIGH			20	μA	V <sub>CC</sub> = MAX, V <sub>OUT</sub> = 2.7 V	
I <sub>OL1</sub>	Output DR Current LOW			-20	μA	V <sub>CC</sub> = MAX, V <sub>OUT</sub> = 0.4 V	
I <sub>I1</sub>	Input DR Current			20	μA	V <sub>I1</sub> = MAX, V <sub>I2</sub> = 2.7 V	
I <sub>I2</sub>	Input LOW Current			0.1	mA	V <sub>CC</sub> = MAX, V <sub>I2</sub> = 2.0 V	
I <sub>IS</sub>	Input LOW Current			-0.2	mA	V <sub>CC</sub> = MAX, V <sub>I2</sub> = 0.4 V	
I <sub>OS</sub>	Output Short Circuit Current (Pin 1)	-40		-225	mA	V <sub>CC</sub> = MAX	
V <sub>IC</sub>	Power Supply Current Total Output HIGH	Total Output LOW	1.52410		27	mA	V <sub>I1</sub> = MAX
			1.5241241		44		
			1.52410		46		
			1.52410		48		
	Total DR I <sub>OH</sub>	1.5241244		54			

I<sub>OH</sub> = 100 mA or Push-out current (V<sub>OH</sub> = 0.4 V) limited at 0.1 mA, min for Pin 1 high 1 second

AC CHARACTERISTICS (I<sub>A</sub> = 25°C, V<sub>CC</sub> = 5.0 V)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t <sub>PH</sub>	Propagation Delay Data to Output		9.0	14	ns	C <sub>L</sub> = 45 pF, R <sub>L</sub> = 667 Ω
t <sub>PL</sub>	Propagation Delay Data to Output		12	18		
t <sub>PHL</sub>	Propagation Delay Data to Output		12	18	ns	C <sub>L</sub> = 50 pF, R <sub>L</sub> = 667 Ω
t <sub>PLH</sub>	Propagation Delay Data to Output		15	23		
t <sub>2H</sub>	Output Enable Time to HIGH Level		15	23	ns	C <sub>L</sub> = 50 pF, R <sub>L</sub> = 667 Ω
t <sub>2L</sub>	Output Enable Time to LOW Level		20	30		
t <sub>3H</sub>	Output Disable Time from LOW Level		15	23	ns	C <sub>L</sub> = 50 pF, R <sub>L</sub> = 667 Ω
t <sub>3L</sub>	Output Disable Time from HIGH Level		10	18		

AC WAVEFORMS

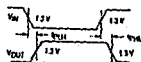


Figure 1

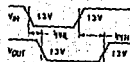


Figure 2

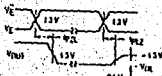


Figure 3

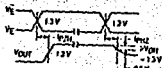
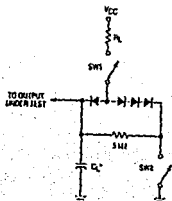


Figure 4



SWITCH POSITIONS

SYMBOL	SW1	SW2	SW3
V <sub>IN1</sub>	Open	Closed	Open
V <sub>IN2</sub>	Closed	Open	Open
V <sub>IN3</sub>	Closed	Closed	Open
V <sub>IN4</sub>	Closed	Closed	Closed

Figure 5

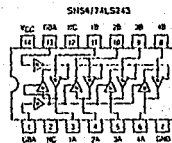
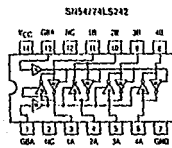


QUAD BUS TRANSCEIVER

The SN5474LS240 and SN5474LS243 are Quad Bus Transceivers/Inverters designed for 4-line asynchronous 2-way data communications between data buses.

- Hysteresis at Inputs to Improve Noise Immunity
- 2-Way Asynchronous Data Bus Communication
- Input Clamp Diodes Limit High-Speed Termination Effects

LOGIC AND CONNECTION DIAGRAMS DIP (TOP VIEW)



NOTE:  
The Flatpack version has the same pinout. Connections (input and output) are the same in the Flatpack version.

SN5474LS242  
SN5474LS243

QUAD BUS TRANSCEIVER  
LOW POWER SCHOTTKY



J SUFFIX  
CELESTIAL  
CASE 832-08



N SUFFIX  
PLASTIC  
CASE 846-08



D SUFFIX  
SONC  
CASE 751A 02

CROSSING INFORMATION

SN5474LS242 L<sup>1</sup> case  
SN5474LS243 N<sup>1</sup> case  
SN5474LS243 D<sup>1</sup> case

TRUTH TABLES

SN5474LS242

INPUTS		OUTPUT	
GAB	D	GAB	D
L	L	H	(Z)
L	H	L	(Z)
H	L	H	(Z)
H	H	L	(Z)

SN5474LS243

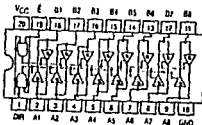
INPUTS		OUTPUT		INPUTS		OUTPUT	
GAB	D	GAB	D	GAB	D	GAB	D
L	L	H	(Z)	L	L	H	(Z)
L	H	L	(Z)	L	H	L	(Z)
H	L	H	(Z)	H	L	H	(Z)
H	H	L	(Z)	H	H	L	(Z)

(Z) = HIGH Impedance Level  
L = LOW Impedance Level  
H = HIGH Impedance Level  
Z = HIGH Impedance

**OCTAL BUS TRANSCEIVER**

The SN54/74LS245 is an Octal Bus Transmitter/Receiver designed for 8 line asynchronous 2-way data communication between data buses. Direction Input (DIR) controls transmission of Data from bus A to bus B or bus B to bus A depending upon its logic level. The Enable input (E) can be used to isolate the buses.

- Hysteresis Input to Improve Noise Immunity
- 2-Way Asynchronous Data Bus Communication
- Input Dodes Limit High-Speed Transition Effects
- ESD > 3500 Volts

**LOGIC AND CONNECTION DIAGRAM'S DIP (TOP VIEW)**


**TRUTH TABLE**

INPUTS	OUTPUT
E DIR	
L L	Bus B Data to Bus A
H H	Bus A Data to Bus B
L H	Isolation

H = HIGH Voltage Level  
L = LOW Voltage Level  
Z = terminal

**GUARANTEED OPERATING RANGES**

Symbol	Parameter	Min	Typ	Max	Unit
VCC	Supply Voltage	5.4 7.4	4.5 5.0 5.0	5.5 5.5 5.25	V
TA	Operating Ambient Temperature Range	54 74	-55 0 25	125 70	°C
I <sub>OH</sub>	Output Current — High	54, 74		-3.0	mA
		54, 74		-12 -15	mA
I <sub>OL</sub>	Output Current — Low	54 74		12 24	mA

**SN54/74LS245**
**OCTAL BUS TRANSCEIVER  
LOW POWER SCHOTTKY**

**ORDERING INFORMATION**

SN54LS245J Ceramic  
SN74LS245N Plastic  
SN74LS245DW SMC

**SN54/74LS245**
**DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)**

Symbol	Parameter	Limits			Unit	Test Conditions	
		Min	Typ	Max			
V <sub>IH</sub>	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs	
V <sub>IL</sub>	Input LOW Voltage	5.4		0.7	V	Guaranteed Input LOW Voltage for All Inputs	
		7.4		0.8	V		
V <sub>T</sub> = V <sub>F</sub>	Hysteresis	0.2	0.4		V	V <sub>CC</sub> = 5.0V	
V <sub>IC</sub>	Input Clamp Diode Voltage	-0.05	-1.5		V	V <sub>CC</sub> = MAX, I <sub>OH</sub> = -18 mA	
V <sub>O1H</sub>	Output HIGH Voltage	5.4, 7.4	2.4	3.4		V	V <sub>CC</sub> = MAX, I <sub>OH</sub> = -3.0 mA
		5.4, 7.4	2.0		V	V <sub>CC</sub> = MAX, I <sub>OH</sub> = MAX	
V <sub>O1L</sub>	Output LOW Voltage	5.4, 7.4	0.25	0.4	V	I <sub>OL</sub> = 12 mA, V <sub>CC</sub> = V <sub>CC</sub> MIN, I <sub>OH</sub> = I <sub>OL</sub> on V <sub>OH</sub> per Truth Table	
		7.4	0.35	0.5	V	I <sub>OL</sub> = 24 mA	
I <sub>OZH</sub>	Output OH Current (HIGH)			20	μA	V <sub>CC</sub> = MAX, V <sub>OZH</sub> = 2.7 V	
I <sub>OZL</sub>	Output OL Current (LOW)			-200	μA	V <sub>CC</sub> = MAX, V <sub>OZL</sub> = 0.4 V	
I <sub>BI</sub>	Input BIAS Current DIR or E	A or B	20		μA	V <sub>CC</sub> = MAX, V <sub>OH</sub> = 2.7 V	
		A or B	0.1		mA	V <sub>CC</sub> = MAX, V <sub>OH</sub> = 7.0 V	
		A or B	0.1		mA	V <sub>CC</sub> = MAX, V <sub>OH</sub> = 5.5 V	
I <sub>L</sub>	Input LOW Current			-0.2	mA	V <sub>CC</sub> = MAX, V <sub>IL</sub> = 0.4 V	
I <sub>OS</sub>	Output Strobe Circuit Current (Pin 15)	-10		-225	mA	V <sub>CC</sub> = MAX	
V <sub>IC</sub>	Power Supply Current (I <sub>OH</sub> , Output HIGH)			30	mA		
				161	mA	V <sub>IL</sub> = MAX	
				95	mA	Total at HIGH Z	

Note 1: High more than one input should be limited at a time. See Figure 2 and 3 for details.

**AC CHARACTERISTICS (TA = 25°C, VCC = 5.0 V, F<sub>PROP</sub> = 10 MHz, t<sub>PL</sub> = 5.0 nS)**

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t <sub>PLH</sub> t <sub>PLL</sub>	Propagation Delay: Data to Output	8.0 8.0	12 12		ns	C <sub>L</sub> = 45 pF, t <sub>PL</sub> = 667 ns
t <sub>PHZ</sub>	Output Enable Time to HIGH Level	25	40		ns	
t <sub>PLZ</sub>	Output Enable Time to LOW Level	27	40		ns	
t <sub>HZ</sub>	Output Disable Time from LOW Level	15	25		ns	C <sub>L</sub> = 7.0 pF, t <sub>HZ</sub> = 667 ns
t <sub>HZ</sub>	Output Disable Time from HIGH Level	15	25		ns	

SN54/74LS265

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter	Limits			Test Conditions
		Min	Typ	Max	
$V_{IH}$	Input HIGH Voltage	2.0			Guaranteed Input HIGH Voltage for All Inputs
$V_{IL}$	Input LOW Voltage	54		0.7	Guaranteed Input LOW Voltage for All Inputs
		74		0.8	
$V_{OL}$	Input Clamp Diode Voltage	-0.65	-1.5		$V_{CC} = MIN, I_{IS} = -18 \text{ mA}$
$V_{OH}$	Output HIGH Voltage	54, 74		1.00	$V_{CC} = MAX, I_{OZ} = MAX$
$V_{OL}$	Output LOW Voltage	54, 74	0.25	0.4	$I_{OL} = 4.0 \text{ mA}$
		74	0.35	0.5	$I_{OL} = 8.0 \text{ mA}$
$I_{IH}$	Input HIGH Current			40	$V_{CC} = MAX, V_{IH} = 2.0 \text{ V}$
				0.2	$V_{CC} = MAX, V_{IH} = 0.4 \text{ V}$
$I_{IL}$	Input LOW Current			-0.8	$V_{CC} = MAX, V_{IL} = 0.4 \text{ V}$
$I_{CC}$	Power Supply Current			13	$V_{CC} = MAX$

AC CHARACTERISTICS ( $T_A = 25^\circ\text{C}$ )

Symbol	Parameter	Limits			Test Conditions
		Min	Typ	Max	
$t_{PLH}$ $t_{PLL}$	Propagation Delay, Other Input LOW	18	30	40	$V_{CC} = 5.0 \text{ V}$ $C_L = 15 \text{ pF}, I_{OL} = 2.0 \text{ mA}$
$t_{PHL}$ $t_{PLL}$	Propagation Delay, Other Input HIGH	18	30	40	

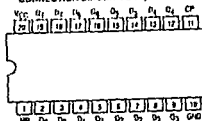

**MOTOROLA**

## OCTAL D FLIP-FLOP WITH CLEAR

The SN54/74LS273 is a high-speed 8 D flip-flop. The register consists of eight D-Type Flip-Flops with a Common Clock and an asynchronous active LOW Master Reset. This device is supplied in a 20 pin package featuring 0.2 inch lead spacing.

- 8 Bit High Speed Register
- Parallel Register
- Common Clock and Master Reset
- Input Clamp Diodes Limit High-Speed Termination Effects

CORRECTION DIAGRAM DIP (TOP VIEW)



## PIN NAMES

CP	Clock (Active HIGH Going Edge) Input
$\overline{MR}$	Master Reset (Active LOW) Input
$\overline{MR}$	Master Reset (Active LOW) Input
$Q_1$ - $Q_8$	Flip-Flop Outputs (Pin 14)

## NOTES

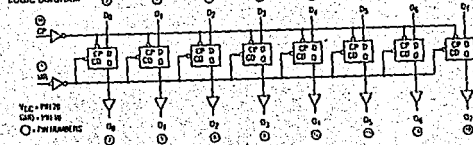
- 1) TTL Level ( $V_{IL}$ ) = 0.8 V, ( $V_{OH}$ ) = 2.0 V
- 2) The Output LOW must terminate at 2.5 V, for Memory (24) and 5 V, for Commercial (27) Input/Outputs

TRUTH TABLE

$\overline{MR}$	CP	$Q_A$	$Q_B$
L	X	X	L
H	F	H	H
H	F	L	L

H = HIGH Logic Level  
L = LOW Logic Level  
X = Indeterminate

LOGIC DIAGRAM



$V_{CC} = 5.0 \text{ V}$   
 $V_{OL} = 0.4 \text{ V}$

$I_{OL} = 2.0 \text{ mA}$

○ = PWRINGS

SN54/74LS273

OCTAL D FLIP-FLOP  
WITH CLEAR  
LOW POWER SCHOTTKYJ SUFFIX  
CERAMIC  
CASE 726-03N SUFFIX  
PLASTIC  
CASE 726-03DW SUFFIX  
PLASTIC  
CASE 751D-03

## ORDERING INFORMATION

SN54/74LS273 Ceramic  
SN74LS273 Plastic  
SN74LS273D Plastic

FALLA DE ORIGEN

FAST AND LS TTL DATA

FAST AND LS TTL DATA

5-277

## FUNCTIONAL DESCRIPTION

The SN54/74LS273 is an 8-bit  $\overline{R}$ -type flip-flop with a common clock and common Master Reset. When the MR input is LOW, the Q output is LOW.

Independent of the other inputs, information meeting the setup and hold time requirements of the D inputs is transferred to the Q output on the LOW-to-HIGH transition of the clock input.

## GUARANTEED OPERATING RANGES

Symbol	Parameter	Limits			Unit	
		Min	Typ	Max		
V <sub>CC</sub>	Supply Voltage	5.4	4.5	5.0	V	
		7.4	4.75	5.0		
T <sub>A</sub>	Operating Ambient Temperature Range	54	-55	25	125	°C
I <sub>OL</sub>	Output Current — High	54, 74			-0.4	mA
		54			4.0	mA
I <sub>OL</sub>	Output Current — Low	54, 74			8.0	mA
		54				

## DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter	Limits			Test Conditions
		Min	Typ	Max	
V <sub>IH</sub>	Input HIGH Voltage	2.0			V
V <sub>IL</sub>	Input LOW Voltage	54	0.7		V
		74	0.8		
V <sub>IC</sub>	Input Clamp Diode Voltage		-0.5	-1.5	V
V <sub>OH</sub>	Output HIGH Voltage	54	2.5	3.5	V
		74	2.7	3.5	
V <sub>OL</sub>	Output LOW Voltage	54, 74	0.25	0.4	V
		74	0.25	0.5	
I <sub>IH</sub>	Input HIGH Current		20		μA
			0.1		
I <sub>IL</sub>	Input LOW Current		-0.4		mA
			-100		
I <sub>OS</sub>	Short Circuit Current (state 1)	-20			mA
I <sub>CC</sub>	Power Supply Current	27			mA

Note 1: Not more than one output should be placed at a time, see for more than 1 output.

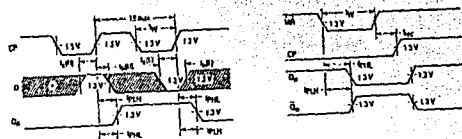
AC CHARACTERISTICS (T<sub>A</sub> = 25°C, V<sub>CC</sub> = 5.0V)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
f <sub>MAX</sub>	Maximum Input Clock Frequency	30	40		MHz	Figure 1
t <sub>PHL</sub>	Propagation Delay, MR to Q Output		18	27	ns	Figure 2
t <sub>PLH</sub>	Propagation Delay, Clock to Output		17	27	ns	Figure 1

AC SETUP REQUIREMENTS (I<sub>A</sub> = 25°C, V<sub>CC</sub> = 5.0V)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t <sub>p</sub>	Pulse Width, Clock to Clock	20			ns	Figure 1
t <sub>d</sub>	Date Setup Time	20			ns	Figure 1
t <sub>h</sub>	Hold Time	5.0			ns	Figure 1
t <sub>rec</sub>	Recovery Time	25			ns	Figure 2

## AC WAVEFORMS



\*The shaded areas indicate when the input is permitted to change for predictable output performance.

Figure 1. Clock in Output Delays, Clock Pulse Width, Frequency, Setup and Hold Times Data to Clock

Figure 2. Master Reset to Output Delay, Master Reset Pulse Width, and Master Reset Recovery Time

## DEFINITION OF TERMS

SETUP TIME (t<sub>D</sub>) — is defined as the maximum time required for the correct logic level to be present at the logic input prior to the clock transition from LOW to HIGH in order to be recognized and transferred to the output.

HOLD TIME (t<sub>H</sub>) — is defined as the minimum time following the clock transition from LOW to HIGH that the logic level must be maintained at the input in order to ensure continued

recognition. A negative HOLD TIME indicates that the correct logic level may be released prior to the clock transition from LOW to HIGH and still be recognized.

RECOVERY TIME (t<sub>rec</sub>) — is defined as the minimum time required between the end of the reset pulse and the clock transition from LOW to HIGH in order to recognize and transfer HIGH data to the Q output.

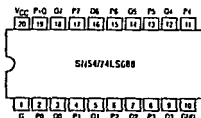
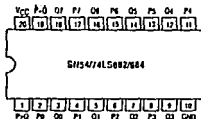


## 8-BIT MAGNITUDE COMPARATORS

The SN54/74LS682, 684, 688 are 8 bit magnitude comparators. These device types are designed to perform comparisons between two eight bit binary or BCD words. All device types provide  $P = Q$  outputs and the LS682 and LS684 have  $P > Q$  outputs also.

The LS682, LS684 and LS688 are Schmitt trigger devices. The LS682 has a 20 k $\Omega$  pullup resistor on the Q inputs for analog or switch data.

### CONNECTION DIAGRAMS (TOP VIEW)



SN54/74LS682  
 SN54/74LS684  
 SN54/74LS688

### 8-BIT MAGNITUDE COMPARATORS

LOW POWER SCHOTTKY



### ORDERING INFORMATION

SN54LS682 Ceramic  
 SN74LS682 Plastic  
 SN74LS682DW SOIC

### FUNCTION TABLE

TYPE	INPUTS		OUTPUT ENABLE	OUTPUT CONFIGURATION	PULLUP
	P = Q	P > Q			
LS682	yes	yes	no	inverter-pole	yes
LS684	yes	yes	no	inverter-pole	no
LS688	yes	no	yes	inverter-pole	no

INPUTS			OUTPUTS	
DATA	ENABLES		P = Q	P > Q
P, D	G, C <sub>1</sub>	C <sub>2</sub>	P = Q	P > Q
P = D	L	L	L	H
P = Q	L	L	L	L
P < D	L	L	H	H
X	H	H	H	H

H = HIGH Level, L = LOW Level, X = Inputted

SN54/74LS682 • SN54/74LS684 • SN54/74LS688

### GUARANTEED OPERATING RANGES

Symbol	Parameter	Min	Typ	Max	Unit
V <sub>CC</sub>	Supply Voltage	54 74	5 5.0	5.5 5.25	V
T <sub>A</sub>	Operating Ambient Temperature Range	54 74	-55 0	25 75	°C
I <sub>OH</sub>	Output Current — High	54, 74		-0.4	mA
I <sub>OL</sub>	Output Current — Low	54 74		12 24	mA

### DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
V <sub>IH</sub>	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V <sub>IL</sub>	Input LOW Voltage	54 74		0.7 0.8	V	Guaranteed Input LOW Voltage for All Inputs
V <sub>ICL</sub>	Input Clamp Diode Voltage		-0.85	-1.5	V	V <sub>CC</sub> = MIN, I <sub>IN</sub> = -18 mA
V <sub>OH</sub>	Output HIGH Voltage	54 74	2.5 2.5		V	V <sub>CC</sub> = MAX, I <sub>OH</sub> = MAX, V <sub>IH</sub> = V <sub>IH</sub> or V <sub>IL</sub> per Truth Table
V <sub>OL</sub>	Output LOW Voltage	54, 74 74	0.25 0.35	0.4 0.5	V	I <sub>OL</sub> = 12 mA, V <sub>CC</sub> = V <sub>CC</sub> MIN, V <sub>IH</sub> = V <sub>IH</sub> or V <sub>IL</sub> per Truth Table
I <sub>IH</sub>	Input HIGH Current		20		μA	V <sub>CC</sub> = MAX, V <sub>IH</sub> = 2.7 V
	Others		0.1		mA	V <sub>CC</sub> = MAX, V <sub>IH</sub> = 5.5 V
	Others		0.1		mA	V <sub>CC</sub> = MAX, V <sub>IH</sub> = 7.0 V
I <sub>IL</sub>	Input LOW Current		-0.4		mA	V <sub>CC</sub> = MAX, V <sub>IL</sub> = 0.4 V
	Others		-0.7		mA	
I <sub>OS</sub>	Short Circuit Current (Note 1)		-30	-130	mA	V <sub>CC</sub> = MAX
I <sub>CC</sub>	Power Supply Current	LS682 LS684 LS688	70 85 65		mA	V <sub>CC</sub> = MAX

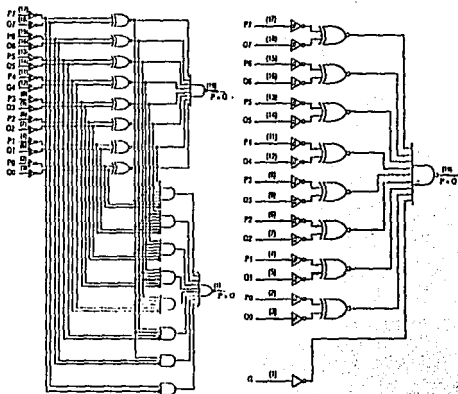
Note 1: Not more than one output should be changed at a time, nor for more than 1 second.

FALLA DE ORIGEN



SN54/74LS682 • SN54/74LS684 • SN54/74LS688

LOGIC DIAGRAMS



SN54/74LS682 thru LS684

SN54/74LS688

SN54/74LS682 • SN54/74LS684 • SN54/74LS688

AC CHARACTERISTICS (I<sub>A</sub> = 25 μA)

SN54/74LS682

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, P to P̄ = Q̄		13	25	ns	V <sub>CC</sub> = 5.0 V C <sub>L</sub> = 45 pF R <sub>L</sub> = 667 Ω
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, Q to P̄ = Q̄		14	25	ns	
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, P to P̄ = Q̄		20	30	ns	
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, Q to P̄ = Q̄		19	30	ns	
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, Q to P̄ = Q̄		21	30	ns	

SN54/74LS684

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, P to P̄ = Q̄		15	25	ns	V <sub>CC</sub> = 5.0 V C <sub>L</sub> = 45 pF R <sub>L</sub> = 667 Ω
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, Q to P̄ = Q̄		18	25	ns	
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, P to P̄ = Q̄		22	30	ns	
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, Q to P̄ = Q̄		17	30	ns	
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, Q to P̄ = Q̄		24	30	ns	

SN54/74LS688

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, P to P̄ = Q̄		12	18	ns	V <sub>CC</sub> = 5.0 V C <sub>L</sub> = 45 pF R <sub>L</sub> = 667 Ω
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, Q to P̄ = Q̄		12	18	ns	
t <sub>PLH</sub> t <sub>PHL</sub>	Propagation Delay, Q̄, Q̄ to P̄ = Q̄		12	18	ns	

FALLA DE ORIGEN

MC14051B  
MC14052B  
MC14053B

FIGURE 2—TYPICAL OUTPUT SOURCE CHARACTERISTICS

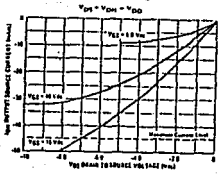
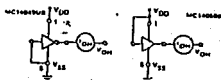


FIGURE 3—TYPICAL OUTPUT SINK CHARACTERISTICS

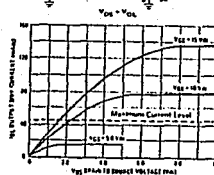
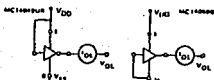


FIGURE 4—AMBIENT TEMPERATURE POWER DERATING

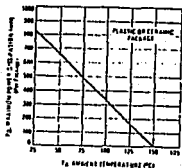
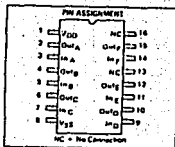
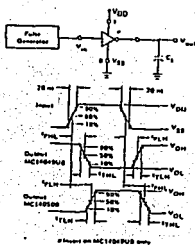


FIGURE 5—SWITCHING TIME TEST CIRCUIT AND WAVEFORM



This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields referenced to the  $V_{SS}$  pin, only. Extra precautions must be taken to avoid applications of any voltage higher than the maximum rated voltages to this high-impedance circuit. For proper operation the ranges  $V_{SS} < V_{in} < 18 \text{ V}$  and  $V_{SS} < V_{OL} < V_{DD}$  are recommended. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either  $V_{SS}$  or  $V_{DD}$ ). Unused outputs must be left open.



**ANALOG MULTIPLEXERS/DEMULPLEXERS**

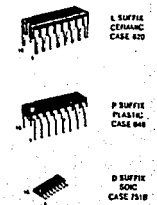
The MC14051B, MC14052B, and MC14053B analog multiplexers are digitally controlled analog switches. The MC14051B effectively implements an SPST solid state switch, the MC14052B a DPST, and the MC14053B a Triode SPST. All three devices feature low ON impedance and very low OFF leakage current. Control of analog signals up to the complete supply voltage range can be achieved.

- Switch Function as Drain Output Mode
- Supply Voltage Range - 3.0 V to 18 Vdc
- Analog Voltage Range ( $V_{DD} - V_{OL}$ ) - 3.0 to 18 V
- Note:  $V_{OL}$  must be  $< V_{SS}$
- Unmatched Transfer Characteristics
- Low noise -  $12 \text{ mV } C_{in} C_{out} \times 1.0 \text{ MHz } 1/20 \text{ dB}$
- Pin-to-Pin Interference for CD4051, CD4052, and CD4053
- For a PDI Switch, See MC14551B
- For Lower  $R_{DS(on)}$  Use the HC4051, HC4052, or HC4053 High-Speed CMOS Devices

**MAXIMUM RATINGS\***

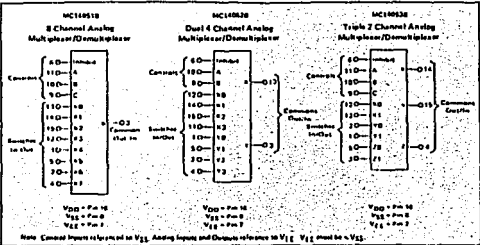
Symbol	Parameter	Value	Unit
$V_{DD}$	DC Supply Voltage (Referenced to $V_{SS}$ )	-0.5 to +18.0	V
$V_{in}$	Input or Output Voltage (DC or Transients) (Maximum of $V_{DD}$ for Control Inputs or $V_{SS}$ for Switches)	-0.5 to +18.0	V
$I_{OL}$	Output Current (DC or Transients) per I-Control Pin	16	mA
$I_{OH}$	Switch Through Current	125	mA
$P_D$	Power Dissipation (see Package)	500	mW
$T_J$	Storage Temperature	-65 to +140	°C
$T_L$	Lead Temperature (at Soldering)	260	°C

\*Maximum Ratings and three values beyond which damage to the device may occur. †Temperature Derating: All Packages - 7.0 mW/°C from 65°C to 175°C.



ORDERING INFORMATION  
MC14049UBP Plastic  
MC14049UBC Ceramic  
MC14049UBS NMC

T<sub>A</sub> = 55 to 175 °C for all packages



FALLA DE ORIGEN

## ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	Test Conditions	-55°C			25°C			125°C			Unit
			Min	Max	Typ	Min	Max	Typ	Min	Max	Typ	
<b>SUPPLY REQUIREMENTS (voltages referenced to V<sub>SS</sub>)</b>												
Power Supply Voltage Range	V <sub>DD</sub>	V <sub>DD</sub> - 2.0 > V <sub>SS</sub> + V <sub>LE</sub>	2.0	18	3.0	—	18	3.0	18	V		
Quiescent Current Per Package	I <sub>DD</sub>	5.0	Current Input	—	5.0	—	0.005	5.0	—	150	μA	
		10	V <sub>DD</sub> = V <sub>SS</sub> or V <sub>DD</sub> = V <sub>DD</sub> and V <sub>LE</sub> = V <sub>DD</sub>	—	10	—	0.010	10	—	300	μA	
		15	V <sub>DD</sub> = V <sub>DD</sub> and V <sub>LE</sub> = V <sub>DD</sub>	—	20	—	0.015	20	—	600	μA	
Total Supply Current (Dynamic Test Circuit as Per Package)	I <sub>DD(TOT)</sub>	5.0	T <sub>MIN</sub> = 25°C only (the internal component, I <sub>DD</sub> = V <sub>DD</sub> and V <sub>LE</sub> not included)	—	—	—	0.07	±0.10	—	—	μA	
		15	Typical	—	—	—	0.20	±0.11	—	—	μA	
<b>CONTROL INPUTS — INVERT, A, B, C (voltages referenced to V<sub>SS</sub>)</b>												
Low Level Input Voltage	V <sub>L</sub>	8.0	V <sub>L</sub> = per spec	—	1.8	—	2.9	1.9	—	1.8	V	
		10	V <sub>L</sub> = per spec	—	5.0	—	4.60	3.0	—	3.0	V	
		15	V <sub>L</sub> = per spec	—	4.0	—	8.75	4.0	—	4.0	V	
High Level Input Voltage	V <sub>H</sub>	5.0	V <sub>H</sub> = per spec	3.5	—	3.5	2.75	—	3.5	—	V	
		10	V <sub>H</sub> = per spec	7.0	—	7.0	5.50	—	7.0	—	V	
		15	V <sub>H</sub> = per spec	11	—	11	8.25	—	11	—	V	
Input Leakage Current	I <sub>L</sub>	15	V <sub>IN</sub> = 0 or V <sub>DD</sub>	—	±0.1	—	±0.0001	±0.1	—	±10	μA	
Input Capacitance	C <sub>IN</sub>	—	—	—	—	—	5.0	7.5	—	—	pF	
<b>SWITCHES IN OUT AND COMMONS OUT IN — I, Y, Z (voltages referenced to V<sub>SS</sub>)</b>												
Recommended Free to Peak Voltage Into or Out of any Switch	V <sub>I/O</sub>	—	Channel On or Off	0	V <sub>DD</sub>	0	—	V <sub>DD</sub>	0	V <sub>DD</sub>	V <sub>DD</sub>	
		—	Channel On	0	600	0	—	600	0	300	mV	
Recommended Slope of Dynamic Voltage Across the Switch <sup>†</sup> (figure 3)	dV/dt <sub>SW</sub>	—	Channel On	—	—	—	10	—	—	—	μV	
		—	Channel Off	—	—	—	2.5	100	—	2.50	ns	
Output Onset Voltage	V <sub>O1</sub>	—	V <sub>IN</sub> = 0 V, I <sub>DD</sub> (load)	—	—	—	10	—	—	—	μV	
		—	V <sub>IN</sub> = V <sub>DD</sub> , I <sub>DD</sub> (load)	—	—	—	1.0	500	—	1.00	ns	
		—	V <sub>IN</sub> = V <sub>DD</sub> , I <sub>DD</sub> (load)	—	—	—	4.0	700	—	4.00	ns	
ON Resistance	R <sub>ON</sub>	5.0	V <sub>IN</sub> = V <sub>DD</sub> , I <sub>DD</sub> (load)	—	—	—	2.5	100	—	2.50	ns	
		10	V <sub>IN</sub> = V <sub>DD</sub> , I <sub>DD</sub> (load)	—	—	—	1.0	500	—	1.00	ns	
		15	V <sub>IN</sub> = V <sub>DD</sub> , I <sub>DD</sub> (load)	—	—	—	4.0	700	—	4.00	ns	
ON Resistance Between Any Two Channels in the Same Package	dV <sub>IN</sub>	5.0	V <sub>IN</sub> = V <sub>DD</sub> , I <sub>DD</sub> (load)	—	—	—	2.5	70	—	2.5	ns	
		10	V <sub>IN</sub> = V <sub>DD</sub> , I <sub>DD</sub> (load)	—	—	—	1.0	50	—	1.0	ns	
		15	V <sub>IN</sub> = V <sub>DD</sub> , I <sub>DD</sub> (load)	—	—	—	4.0	70	—	4.0	ns	
ON Channel Leakage Current (figure 10)	I <sub>L</sub>	15	V <sub>IN</sub> = V <sub>DD</sub> , I <sub>DD</sub> (load)	—	±100	—	±0.05	±100	—	±1000	nA	
		—	Free to Adjunct Pins Absent	—	—	—	—	—	—	—	—	
Capacitance, Switch I/O	C <sub>I/O</sub>	—	Input = V <sub>DD</sub>	—	—	—	10	—	—	—	pF	
Capacitance, Common I/O	C <sub>I</sub>	—	Input = V <sub>DD</sub>	—	—	—	60	—	—	—	pF	
		—	(MC14051B)	—	—	—	30	—	—	—	pF	
		—	(MC14052B)	—	—	—	17	—	—	—	pF	
Capacitance, Feedthrough Channel On	C <sub>FD</sub>	—	Free to Adjunct Pins Absent	—	—	—	0.15	—	—	—	pF	
		—	Free to Adjunct Pins Absent	—	—	—	0.47	—	—	—	pF	

† Data shown. Typ is not to be used for design purposes, but is intended as an indication of the IC's potential performance.  
<sup>†</sup> If voltage drops across the switch (dV<sub>IN</sub>/dt) > 500 mV/ns, I<sub>DD</sub> may be high temperature. Exceeding V<sub>DD</sub> current may be drawn, i.e. the current out of the switch may contain both V<sub>DD</sub> and switch input components. The reliability of the device will be unaffected unless the Maximum Ratings are exceeded. (See last page of this data sheet)

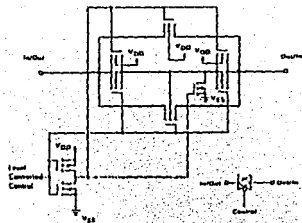
ELECTRICAL CHARACTERISTICS<sup>†</sup> (C<sub>L</sub> = 50 pF, T<sub>A</sub> = 25°C) (V<sub>EE</sub> = V<sub>SS</sub> unless otherwise indicated)

Characteristic	Symbol	V <sub>DD</sub> /V <sub>EE</sub> Volts	Typ or Adj Type	Min	Max	Unit
<b>Propagation Delay Times (figure 2)</b>						
Switch Input to Switch Output (I <sub>L</sub> = 10 mA)	MC14051	8.0	25	90	—	ns
		10	15	40	—	ns
		15	17	30	—	ns
MC14052	8.0	20	75	—	ns	
	10	12	30	—	ns	
	15	10	25	—	ns	
MC14053	8.0	25	85	—	ns	
	10	8.0	30	—	ns	
	15	8.0	15	—	ns	
<b>Input to Output (I<sub>L</sub> = 10 mA, V<sub>EE</sub> = V<sub>SS</sub>)</b>						
MC14051B	t <sub>PLH</sub> , t <sub>PLZ</sub> , t <sub>PHL</sub> , t <sub>PZL</sub>	8.0	150	300	—	ns
		10	170	310	—	ns
		15	180	290	—	ns
MC14052B	t <sub>PLH</sub> , t <sub>PLZ</sub> , t <sub>PHL</sub> , t <sub>PZL</sub>	8.0	200	400	—	ns
		10	150	310	—	ns
		15	175	290	—	ns
MC14053B	t <sub>PLH</sub> , t <sub>PLZ</sub> , t <sub>PHL</sub> , t <sub>PZL</sub>	8.0	175	350	—	ns
		10	140	290	—	ns
		15	110	270	—	ns
<b>Common Input to Output (I<sub>L</sub> = 10 mA, V<sub>EE</sub> = V<sub>SS</sub>)</b>						
MC14051B	t <sub>PLH</sub> , t <sub>PHL</sub>	8.0	260	320	—	ns
		10	190	230	—	ns
		15	130	240	—	ns
MC14052B	t <sub>PLH</sub> , t <sub>PHL</sub>	8.0	320	600	—	ns
		10	130	260	—	ns
		15	90	190	—	ns
MC14053B	t <sub>PLH</sub> , t <sub>PHL</sub>	8.0	300	600	—	ns
		10	170	240	—	ns
		15	110	190	—	ns
<b>Stand-By Current (I<sub>DD</sub>)</b>						
MC14051B	I <sub>DD</sub>	—	18	17	—	μA
		—	0.07	—	—	μA
<b>ON Channel Feedthrough Attenuation (figure 1)</b>						
MC14051B	A <sub>FB</sub>	—	—	—	—	dB
		—	—	—	—	dB
		—	—	—	—	dB
MC14052B	A <sub>FB</sub>	—	—	—	—	dB
		—	—	—	—	dB
		—	—	—	—	dB
MC14053B	A <sub>FB</sub>	—	—	—	—	dB
		—	—	—	—	dB
		—	—	—	—	dB
<b>Channel Rejection (figure 8)</b>						
MC14051B	R <sub>CH</sub>	—	—	—	—	dB
		—	—	—	—	dB
		—	—	—	—	dB
MC14052B	R <sub>CH</sub>	—	—	—	—	dB
		—	—	—	—	dB
		—	—	—	—	dB
MC14053B	R <sub>CH</sub>	—	—	—	—	dB
		—	—	—	—	dB
		—	—	—	—	dB
<b>Common Input to Common I/O (figure 9)</b>						
MC14051B	t <sub>CLL</sub>	—	—	—	—	ns
		—	—	—	—	ns
		—	—	—	—	ns
MC14052B	t <sub>CLL</sub>	—	—	—	—	ns
		—	—	—	—	ns
		—	—	—	—	ns
MC14053B	t <sub>CLL</sub>	—	—	—	—	ns
		—	—	—	—	ns
		—	—	—	—	ns

<sup>†</sup>The maximum propagation delay for the input to the common I/O only of 25 ns.  
<sup>†</sup> If voltage drops across the switch (dV<sub>IN</sub>/dt) > 500 mV/ns, I<sub>DD</sub> may be high temperature. Exceeding V<sub>DD</sub> current may be drawn, i.e. the current out of the switch may contain both V<sub>DD</sub> and switch input components. The reliability of the device will be unaffected unless the Maximum Ratings are exceeded. (See last page of this data sheet)

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, prevention must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V<sub>DD</sub> and V<sub>SS</sub> should be connected to the range V<sub>SS</sub> + V<sub>FD</sub> or V<sub>DD</sub> = V<sub>DD</sub>. Unrated inputs must always be tied to an appropriate logic voltage level, e.g. either V<sub>SS</sub>, V<sub>EE</sub>, or V<sub>DD</sub>. Unrated outputs must be left open.

FIGURE 5 - SWITCH CIRCUIT SCHEMATIC



**TRUTH TABLE**

Control Inputs		Data Selection		Data Selection	
Input	Output	MC14051B	MC14052B	MC14051B	MC14052B
0	0	0	1	0	1
0	1	0	1	1	1
1	0	1	0	0	0
1	1	1	0	1	0
0	1	1	1	0	0
1	0	0	0	1	1
1	1	0	0	0	1
0	0	0	0	1	1

0 = Don't Care

FIGURE 3 - MC14052B FUNCTIONAL DIAGRAM

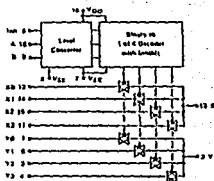


FIGURE 2 - MC14051B FUNCTIONAL DIAGRAM

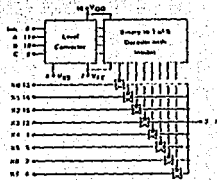
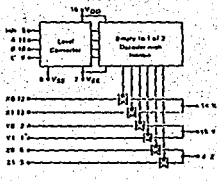


FIGURE 4 - MC14053B FUNCTIONAL DIAGRAM



TEST CIRCUITS

FIGURE 6 - 2X ACROSS SWITCH

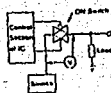


FIGURE 7 - BANDWIDTH AND OFF-CHANNEL FEEDTHROUGH ATTENUATION

A, B, and C inputs used to test ON or OFF for the decoder test

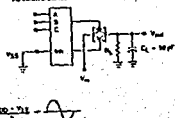
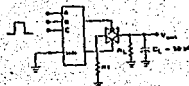


FIGURE 8 - CROSSTALK, CONTROL INPUT ID COMMON DS



NOTE: See also Figures 7 and 8 on Page 6-31.

FIGURE 9 - PROPAGATION DELAY TIME, CONTROL AND INPUT TO OUTPUT

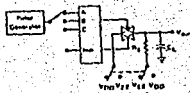


FIGURE 10 - CHANNEL SEPARATION (ADJACENT CHANNELS USED FOR SETUP)

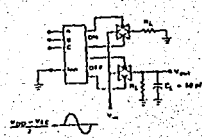


FIGURE 11 - OFF CHANNEL LEAKAGE

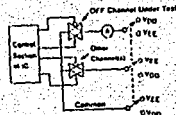
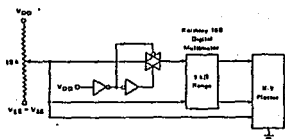
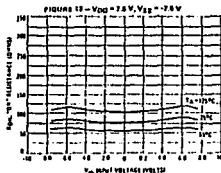
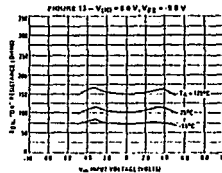
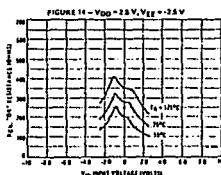
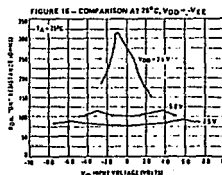
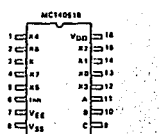
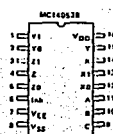
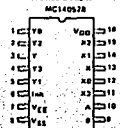


FIGURE 11—CHANNEL RESISTANCE ( $R_{OH}$ ) TEST CIRCUIT

TYPICAL RESISTANCE CHARACTERISTICS

FIGURE 12— $V_{DD} = 7.5V, V_{EE} = -7.5V$ FIGURE 13— $V_{DD} = 8.0V, V_{EE} = -8.0V$ FIGURE 14— $V_{DD} = 7.5V, V_{EE} = -3.5V$ FIGURE 15—COMPARISON AT 75°C,  $V_{DD} = -V_{EE}$ 

PIN ASSIGNMENT



## APPLICATIONS INFORMATION

Figure A illustrates use of the on-chip level converter described in Figures 2, 3, and 4. The 0 to 5 V Digital Control signal is used to directly control a 9 V<sub>pp</sub> analog signal.

The digital control logic levels are determined by  $V_{DD}$  and  $V_{SS}$ . The  $V_{DD}$  voltage is the logic high voltage; the  $V_{SS}$  voltage is logic low. For the example,  $V_{DD} = +5V =$  logic high at the control inputs;  $V_{SS} = GND = 0V =$  logic low.

The maximum analog signal level is determined by  $V_{DD}$  and  $V_{SS}$ . The  $V_{DD}$  voltage determines the maximum recommended peak above  $V_{SS}$ . The  $V_{EE}$  voltage determines the maximum swing below  $V_{SS}$ . For the example,  $V_{DD} - V_{SS} = 5V$  maximum swing above  $V_{SS}$ ;  $V_{SS} - V_{EE} = 5V$  maximum swing below  $V_{DD}$ . The example shows a  $\pm 4.5V$

signal which allows a 1/2 volt margin at each peak. If voltage transients above  $V_{DD}$  and/or below  $V_{EE}$  are anticipated on the analog channels, external diodes (D<sub>1</sub>) are recommended as shown in Figure B. These diodes should be small signal types able to absorb the maximum anticipated current surges during clipping.

The absolute maximum potential difference between  $V_{DD}$  and  $V_{EE}$  is 16.0 V. Most parameters are specified up to 15 V which is the recommended maximum difference between  $V_{DD}$  and  $V_{EE}$ .

Balanced supplies are not required. However,  $V_{SS}$  must be greater than or equal to  $V_{EE}$ . For example,  $V_{DD} = +10V, V_{SS} = +5V$ , and  $V_{EE} = -3V$  is acceptable. See the Table below.

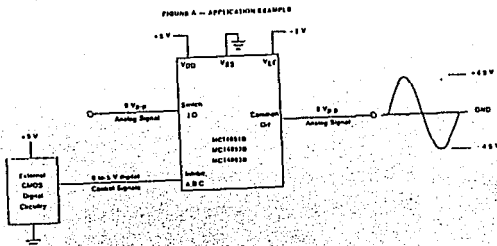
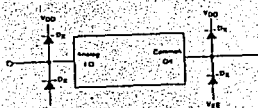


FIGURE A—APPLICATION EXAMPLE

FIGURE B—EXTERNAL GERMANIUM OR SCHOTTKY CLIPPING DIODES

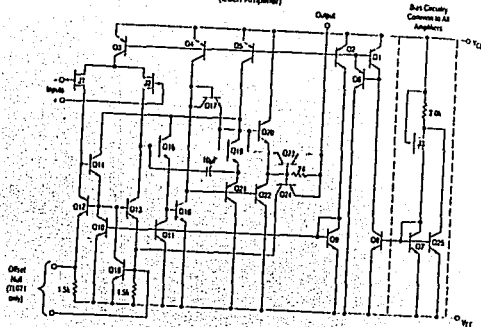


POSSIBLE SUPPLY CONNECTIONS

$V_{DD}$ In Volts	$V_{SS}$ In Volts	$V_{EE}$ In Volts	Control Inputs Logic Signal Input Low In Volts	Maximum Analog Signal Range In Volts
+8	0	-8	-8	+8 to -8 = 16 V <sub>pp</sub>
+5	0	-12	-10	+5 to -12 = 17 V <sub>pp</sub>
+5	0	0	-5.0	+5 to 0 = 5 V <sub>pp</sub>
+5	0	+5	-2.5	+5 to -5 = 10 V <sub>pp</sub>
+10	+5	-5	+10-5	+10 to -5 = 15 V <sub>pp</sub>

TL071, TL072, TL074

Representative Circuit Schematic  
(Each Amplifier)



MOTOROLA  
SEMICONDUCTOR  
TECHNICAL DATA

### JFET Input Operational Amplifiers

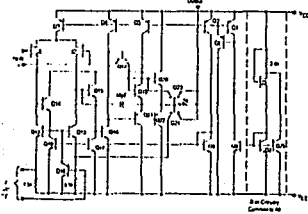
Low cost JFET input operational amplifiers combine two state-of-the-art technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input pairs for low input offset voltage. The BiFET technology provides wide dynamic and fast slew rates with low input bias currents, input offset currents, and supply currents.

These devices are available in single, dual and quad operational amplifiers and are pin compatible with the industry standard MC1741, MC1458, and the LM318/24 bipolar products. Devices with an  $\pm 15^\circ$  suffix are specified over a temperature operating temperature range of  $-55^\circ$  to  $+125^\circ$ C and those with a "C" suffix are specified from  $0^\circ$  to  $+70^\circ$ C.

Typical Offset Voltage Options of 6.0 mV and 15 mV Max

- Input Bias Current: 30 pA
- Input Offset Current: 5.0 pA
- Voltage Gain Bandwidth: 4.0 MHz
- High Slew Rate: 13 V/μs
- Supply Current: 1.4 mA per Amplifier
- Input Impedance:  $10^{12} \Omega$

Representative Circuit Schematic (Each Amplifier)



### ORDERING INFORMATION

Op Amp Function	Device	Temperature Range	Package
Single	TL071A(1), C(1)	$0^\circ$ to $+70^\circ$ C	SO B
	TL071A(1)N, C(1)N	$0^\circ$ to $+70^\circ$ C	Ceramic DIP
	TL071A(1)P, C(1)P	$0^\circ$ to $+70^\circ$ C	Plastic DIP
Dual	TL072A(2), C(2)	$-55^\circ$ to $+125^\circ$ C	SO B
	TL072A(2)N, C(2)N	$0^\circ$ to $+70^\circ$ C	Ceramic DIP
	TL072A(2)P, C(2)P	$0^\circ$ to $+70^\circ$ C	Plastic DIP
Quad	TL074A(4), C(4)	$0^\circ$ to $+70^\circ$ C	Ceramic DIP
	TL074A(4)N, C(4)N	$0^\circ$ to $+70^\circ$ C	Plastic DIP
	TL074A(4)P, C(4)P	$-55^\circ$ to $+125^\circ$ C	Ceramic DIP

TL081  
TL082  
TL084

### JFET INPUT OPERATIONAL AMPLIFIERS



P DIP 16 PIN  
PLASTIC PACKAGE  
CASE 676

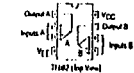


J18 BUFFERS  
PLASTIC PACKAGE  
CASE 699



D BUFFERS  
PLASTIC PACKAGE  
CASE 751  
(SO 8)

### PIN CONNECTIONS

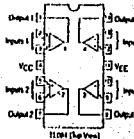


J18 BUFFERS  
CERAMIC PACKAGE  
CASE 632  
(TL084 Only)



J BUFFERS  
PLASTIC PACKAGE  
CASE 646  
(TL084 Only)

### PIN CONNECTIONS



FALLA DE ORIGEN

MAXIMUM RATINGS

Rating	Symbol	TL081 M	TL081 C	Unit
Supply Voltage	VCC VLE	+18 -18	+18 -18	V
Differential Input Voltage	V <sub>IO</sub>	130	130	V
Input Voltage Range (Note 1)	V <sub>OH</sub>	115	115	V
Output Short-Circuit Duration (Note 2)	ISC	Continuous		
Power Dissipation				
Plastic Package (N, P)	P <sub>D</sub>	—	680	mW
Device above T <sub>A</sub> = +47°C	θ <sub>JA</sub>	—	10	mW/°C
Plastic Package (J, K)	P <sub>D</sub>	630	630	mW
Device above T <sub>A</sub> = +87°C	θ <sub>JA</sub>	10	10	mW/°C
Operating Ambient Temperature Range	T <sub>A</sub>	-85 to +125	0 to +10	°C
Storage Temperature Range	T <sub>STG</sub>	-65 to +150	-65 to +150	°C

NOTES: 1. The magnitude of the input voltage must not exceed the magnitude of the supply voltage of 15 V, whichever is less.  
2. The output may be shorted to ground or either supply. Temperature and/or supply voltages must be limited to assure Full Power Dissipation ratings are not exceeded.

ELECTRICAL CHARACTERISTICS (V<sub>CC</sub> = +15 V, V<sub>EE</sub> = -15 V, T<sub>A</sub> = T<sub>Typ</sub> in Table 3)

Characteristics	Symbol	TL081 M			TL081 C			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage (I <sub>B</sub> ≤ 10 nA, V <sub>CM</sub> = 0) (TL081, TL082, TL084)	V <sub>IO</sub>	—	—	9.0	—	—	20	mV
Input Offset Current (V <sub>CM</sub> = 0) (Note 4) (TL081, TL082, TL084)	I <sub>IO</sub>	—	—	20	—	—	5.0	nA
Input Bias Current (V <sub>CM</sub> = 0) (Note 4) (TL081, TL082, TL084)	I <sub>B</sub>	—	—	50	—	—	10	nA
Large Signal Voltage Gain (V <sub>O</sub> = +10 V, V <sub>i</sub> = 2.0 V) (TL081, TL082, TL084)	A <sub>vCL</sub>	15	—	15	—	—	25	V/mV
Output Voltage Swing (Peak to Peak) (I <sub>L</sub> = 10 μA, I <sub>C</sub> = 2.0 μA)	V <sub>O</sub>	24	—	24	—	—	—	V

NOTES: (continued)

3. T<sub>Typ</sub> = -55°C for TL081M, TL082M, TL084M; 0°C for TL081C, TL082C, TL084C; +70°C for TL081M, TL082M, TL084M; +70°C for TL081C, TL082C, TL084C.

4. Input bias currents of all ET input op amps are approximately double for every 10°C rise in junction temperature as shown in Figure 4 to maintain junction temperature as close to ambient temperature as possible, pulse techniques must be used during testing.

Figure 1. Unity Gain Voltage Follower

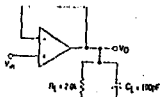
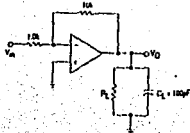


Figure 2. Inverting Gain of 10 Amplifier



ELECTRICAL CHARACTERISTICS (V<sub>CC</sub> = +15 V, V<sub>EE</sub> = -15 V, T<sub>A</sub> = +25°C, unless otherwise noted)

Characteristics	Symbol	TL081 M			TL081 C			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage (I <sub>B</sub> ≤ 10 nA, V <sub>CM</sub> = 0) (TL081, TL082, TL084)	V <sub>IO</sub>	—	3.0	6.0	—	5.0	15	mV
Average Temperature Coefficient of Input Offset Voltage (I <sub>B</sub> = 50 nA, T <sub>A</sub> = T <sub>Typ</sub> to T <sub>High</sub> (Note 3))	ΔV <sub>IO</sub> /ΔT	—	10	—	—	10	—	μV/°C
Input Offset Current (V <sub>CM</sub> = 0) (Note 4) (TL081, TL082, TL084)	I <sub>IO</sub>	—	5.0	100	—	5.0	200	nA
Input Bias Current (V <sub>CM</sub> = 0) (Note 4) (TL081, TL082, TL084)	I <sub>B</sub>	—	30	200	—	30	400	nA
Input Resistance	r <sub>i</sub>	—	10 <sup>12</sup>	—	—	10 <sup>12</sup>	—	Ω
Common Mode Input Voltage Range (TL081, TL082, TL084)	V <sub>ICM</sub>	+11	+15, -12	—	+10	+15, -12	—	V
Large Signal Voltage Gain (V <sub>O</sub> = +10 V, V <sub>i</sub> = 2.0 V) (TL081, TL082, TL084)	A <sub>vCL</sub>	25	150	—	25	150	—	V/mV
Output Voltage Swing (Peak to Peak) (I <sub>L</sub> = 10 μA)	V <sub>O</sub>	24	28	—	24	28	—	V
Common Mode Rejection Ratio (I <sub>B</sub> ≤ 10 nA) (TL081, TL082, TL084)	CMRR	80	100	—	70	100	—	dB
Supply Voltage Rejection Ratio (I <sub>B</sub> ≤ 10 nA) (TL081, TL082, TL084)	PSRR	80	100	—	70	100	—	dB
Supply Current (Each Amplifier)	I <sub>Q</sub>	—	1.4	2.8	—	1.4	2.8	mA
Unity Gain Bandwidth	f <sub>BW</sub>	—	4.0	—	—	4.0	—	MHz
Slew Rate (See Figure 1) (V <sub>i</sub> = 10 V, I <sub>L</sub> = 2.0 nA, C <sub>L</sub> = 100 pF)	SR	0.0	13	—	—	13	—	V/μs
Rise Time (See Figure 1) (V <sub>i</sub> = 20 mV, R <sub>L</sub> = 2.0 kΩ, C <sub>L</sub> = 100 pF)	t <sub>r</sub>	—	0.1	—	—	0.1	—	μs
Distortion Factor (I <sub>B</sub> = 100 nA, f <sub>i</sub> = 1000 Hz)	T <sub>D</sub>	—	10	—	—	10	—	%
Amplifier Input Impedance (I <sub>B</sub> = 100 nA, f <sub>i</sub> = 1000 Hz)	r <sub>in</sub>	—	25	—	—	25	—	nW/Hz
Channel Separation (A <sub>v</sub> = 100)	—	—	170	—	—	170	—	dB

FALLA DE ORIGEN

Figure 3. Input Bias Current versus Temperature

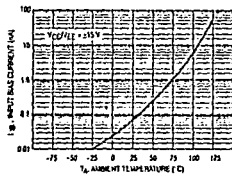


Figure 4. Output Voltage Swing versus Frequency

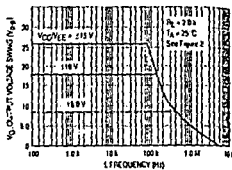


Figure 9. Large-Signal Voltage Gain and Phase Shift versus Frequency

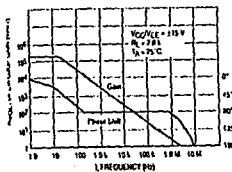


Figure 10. Signal Voltage Gain versus Temperature

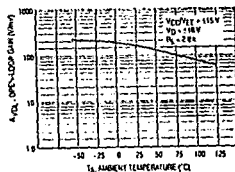


Figure 5. Output Voltage Swing versus Load Resistance

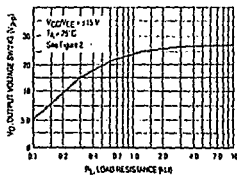


Figure 6. Output Voltage Swing versus Supply Voltage

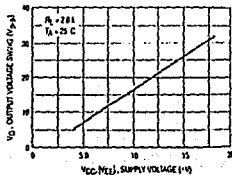


Figure 11. Normalized Slew Rate versus Temperature

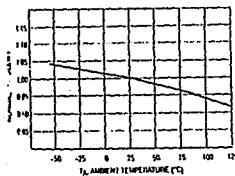


Figure 12. Equivalent Input Noise Voltage versus Frequency

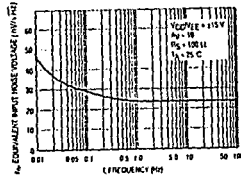


Figure 7. Output Voltage Swing versus Temperature

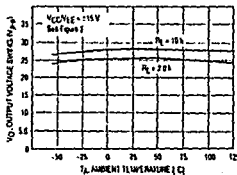


Figure 8. Supply Current per Amplifier versus Temperature

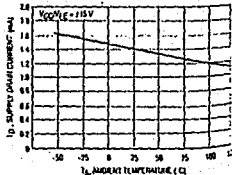
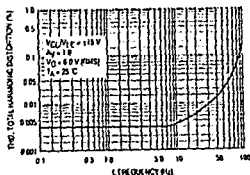


Figure 13. Total Harmonic Distortion versus Frequency



FALLA DE ORIGEN



Figure 14. Output Current to Voltage Transformation for a D-to-A Converter

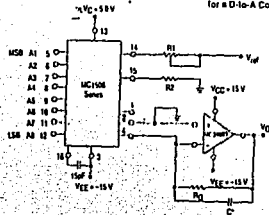


Figure 15. Positive Peak Detector

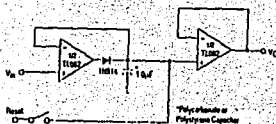
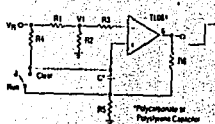


Figure 17. Long Interval RC Timer



Time  $T = R_4 C \ln \left( \frac{V_{CC}}{V_{TH}} \right)$ ,  $R_1 = R_2 = R_3 = 0.1 R_4$   
 $R_1 R_2 = R_3 = 0.005 R_4 C$

Design Example: 100 Second Timer  
 $V_{CC} = 15 \text{ V}$   $C = 10 \mu\text{F}$   $R_2 = R_3 = 10 \text{ k}\Omega$   
 $R_4 = 20 \text{ k}\Omega$   $R_1 = R_3 = 200 \text{ }\Omega$

Setting time to within 1% (50  $\pm$  100  $\mu\text{s}$ ) is approximately 4  $\mu\text{s}$  from the time all bits are switched.

The value of C may be selected to minimize power circuit and output (C = 50  $\mu\text{F}$ )

Theoretical  $V_{D0}$

$$V_{D0} = \frac{V_{ref}}{R_1} \left[ \frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right]$$

Adjust  $V_{ref}$ ,  $R_1$  or  $R_2$  so that  $V_{D0}$  with all digital inputs at high level is equal to 9.811 V

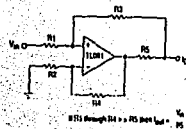
$V_{ref} = 2.0 \text{ Vdc}$

$R_1 = R_2 = 1.0 \text{ k}\Omega$

$R_2 = 5.0 \text{ k}\Omega$

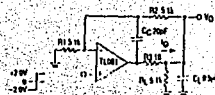
$$V_{D0} = 1.0 \text{ V} \left[ \frac{0.8 \text{ V}}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} + \frac{1}{32} + \frac{1}{64} + \frac{1}{128} + \frac{1}{256} \right] = 18 \text{ V} \left[ \frac{253}{256} \right] = 9.811 \text{ V}$$

Figure 16. Voltage Controlled Current Source



$R_2$  through  $R_4 = R_5$  (not  $R_4 = R_5$ )

Figure 18. Isolating Large Capacitive Loads



- Overload  $< 10\%$
  - $t_r = 10 \mu\text{s}$
  - Rise/fall time large  $C_L$  the  $V_{D0}$  slew rate is determined by  $C_L$  and  $V_{D0}$  gain
- $\frac{\Delta V_{D0}}{\Delta t} = \frac{1}{C_L} \left[ \frac{0.02}{0.5} \right] = 0.04 \text{ V}/\mu\text{s}$  (with  $C_L$  shown)

## Addendum Operational Amplifier Application Information

FALLA DE ORIGEN

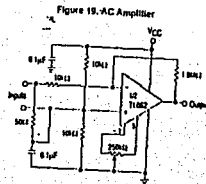


Figure 20. High-Q Match Filter

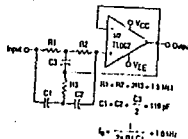


Figure 21. Instrumentation Amplifier

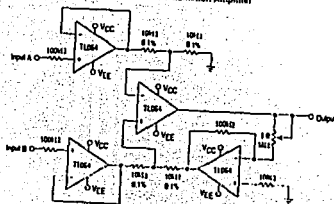


Figure 22. 0.5 Hz Square-Wave Oscillator

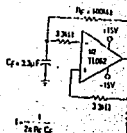
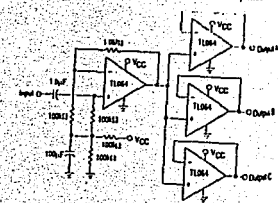


Figure 23. Audio Distribution Amplifier



MOTOROLA  
SEMICONDUCTOR  
TECHNICAL DATA

Low Noise, JFET Input  
Operational Amplifiers

Ultra low noise JFET input operational amplifiers combine two state-of-the-art technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input cells for low input offset voltage. The JFET technology provides wide bandwidth and fast slew rates with low input bias currents, input offset currents, and input currents. Moreover, the devices exhibit low noise and low harmonic distortion making them ideal for use in high fidelity audio amplifier applications. These devices are available in single, dual and quad operational amplifiers and are pin compatible with the industry standard MC1741, MC1458, and the LM324 bipolar products.

- Input Noise Voltage: 16 nV/√Hz Typ
- Total Harmonic Distortion: 0.01% Typ
- Low Input Bias and Offset Currents
- High Input Impedance: 10<sup>12</sup> Ω Typ
- High Slew Rate: 13 V/μs Typ
- Wide Gain Bandwidth: 4.0 MHz Typ
- Low Supply Current: 1.4 mA per Amp

TL071  
TL072  
TL074

LOW NOISE, JFET INPUT  
OPERATIONAL AMPLIFIERS

SILICON MONOLITHIC  
INTEGRATED CIRCUIT



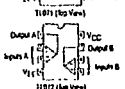
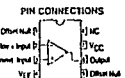
8 SUFFIX  
PLASTIC PACKAGE  
CASE 628



8 SUFFIX  
CERAMIC PACKAGE  
CASE 693



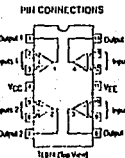
8 SUFFIX  
PLASTIC PACKAGE  
CASE T51  
(SO-8)



8 SUFFIX  
PLASTIC PACKAGE  
CASE 646  
(11 074 Only)



8 SUFFIX  
CERAMIC PACKAGE  
CASE 612  
(11 074 Only)



ORDERING INFORMATION

Op Amp Function	Device	Temperature Range	Package
Single	TL071ACD, CD	0° to +70°C	SO-8
	TL071ACD, CD	0° to +70°C	Ceramic DIP
	TL071ACP, CP	0° to +70°C	Plastic DIP
	TL071ACD, CD	0° to +70°C	SO-8
Dual	TL072ACD, CD	0° to +70°C	Ceramic DIP
	TL072ACP, CP	0° to +70°C	Plastic DIP
Quad	TL074ACD, CD	0° to +70°C	Ceramic DIP
	TL074ACD, CD	0° to +70°C	Plastic DIP

FALLA DE ORIGEN

## MAXIMUM RATINGS

Rating	Symbol	TL071 TL072, TL074	Unit
Supply Voltage	$V_{CC}$ $V_{EE}$	+18 -18	V
Differential Input Voltage	$V_{ID}$	±30	V
Input Voltage Range (Pins 1)	$V_{IN(1)}$	±15	V
Output Short-Circuit Duration (Pins 2)	$I_{SC}$	Continuous	
Power Dissipation			
Plastic Package (P, P)	$P_D$	600	mW
Dielectric above $T_A = +175^\circ\text{C}$	$I_{DA}$	10	mA
Ceramic Package (J, JG)	$P_D$	600	mW
Dielectric above $T_A = +85^\circ\text{C}$	$I_{DA}$	10	mA
Operating Ambient Temperature Range	$T_A$	0 to +70	$^\circ\text{C}$
Storage Temperature Range	$T_{STG}$	-65 to +150	$^\circ\text{C}$

- NOTES: 1. The magnitude of the input voltage must not exceed the magnitude of the supply voltage of 15 V, whichever is less.  
2. The output must be allowed to ground or other supply. Temperature and/or supply voltages must be limited to ensure that power dissipation ratings are not exceeded.

ELECTRICAL CHARACTERISTICS ( $V_{CC} = +15\text{ V}$ ,  $V_{EE} = -15\text{ V}$ ,  $T_A = T_{High}$  to  $T_{Low}$  (Pins 3))

Characteristics	Symbol	TL071, TL072, TL074			Unit
		Min	Typ	Max	
Input Offset Voltage ( $I_{IS} \leq 10\text{ nA}$ , $V_{CM} = 0$ ) TL071, TL072 TL074 TL07A	$V_{IO}$	—	—	13	mV
Input Offset Current ( $V_{CM} = 0$ ) (Pins 4) TL071, TL072, TL07A	$I_{IO}$	—	—	2.0	nA
Input Bias Current ( $V_{CM} = 0$ ) (Pins 4) TL071, TL072, TL07A	$I_{IB}$	—	—	7.0	nA
Large Signal Voltage Gain ( $V_O = \pm 10\text{ V}$ , $R_L \geq 2\text{ k}\Omega$ ) TL071, TL072, TL07A	$A_{VOL}$	15	—	—	V/mV
Output Voltage Swing (Peak to Peak) ( $R_L \geq 10\text{ k}\Omega$ , $I_{OL} \leq 2\text{ mA}$ )	$V_{O}$	24	—	—	V

## NOTES: (Continued)

1.  $T_{Low} = 0^\circ\text{C}$  for TL071C, TL071AC, TL072C, TL072AC, TL074C, TL074AC;  $T_{High} = +70^\circ\text{C}$  for TL071C, TL071AC, TL072C, TL072AC, TL074C, TL074AC.  
2. Input bias currents of all I<sub>B</sub> tested are approximately double for every  $10^\circ\text{C}$  rise in junction temperature (as shown in graph 2) to maintain junction temperature as close to ambient temperature as possible, pulse techniques must be used during testing.

## TEST CIRCUITS

Figure 1. Unity Gain Voltage Follower

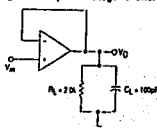
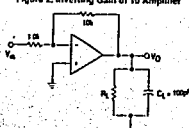


Figure 2. Inverting Gain of 10 Amplifier

ELECTRICAL CHARACTERISTICS ( $V_{CC} = +15\text{ V}$ ,  $V_{EE} = -15\text{ V}$ ,  $T_A = 25^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	TL071, TL072, TL074			Unit
		Min	Typ	Max	
Input Offset Voltage ( $I_{IS} \leq 10\text{ nA}$ , $V_{CM} = 0$ ) TL071, TL072 TL074 TL07A	$V_{IO}$	—	3.0	10	mV
Average Input Current (1 mA load at Input Offset Voltage) $I_{IO} = 50\text{ nA}$ , $T_A = T_{High}$ to $T_{Low}$ (Pins 3)	$I_{IO(AV)}$	—	1.0	—	$\mu\text{A}$
Input Offset Current ( $V_{CM} = 0$ ) (Pins 4) TL071, TL072, TL07A	$I_{IO}$	—	5.0	50	nA
Input Bias Current ( $V_{CM} = 0$ ) (Pins 4) TL071, TL072, TL07A	$I_{IB}$	—	30	200	nA
Input Resistance	$r_i$	—	$10^{12}$	—	$\Omega$
Common Mode Input Voltage Range TL071, TL072, TL07A	$V_{CMR}$	+10 +11	-15 -12	—	V
Large Signal Voltage Gain ( $V_O = \pm 10\text{ V}$ , $R_L \geq 2\text{ k}\Omega$ ) TL071, TL072, TL07A	$A_{VOL}$	25	50	150	V/mV
Output Voltage Swing (Peak to Peak) ( $R_L = 10\text{ k}\Omega$ )	$V_{O}$	24	26	—	V
Common Mode Rejection Ratio ( $I_{IS} \leq 10\text{ nA}$ ) TL071, TL072, TL07A	$CMRR$	70	100	—	dB
Supply Voltage Rejection Ratio ( $I_{IS} \leq 10\text{ nA}$ ) TL071, TL072, TL07A	$PSRR$	70	100	—	dB
Supply Current (Each Amplifier) Unity Gain Bandwidth	$I_{CC}$ $BW$	—	1.4 4.0	2.5 —	mA MHz
Dist. or Rise (See Figure 1) $V_{IN} = 10\text{ mV}$ , $R_L = 2\text{ k}\Omega$ , $C_L = 100\text{ pF}$	$S_R$	—	13	—	V/μs
Rise Time (See Figure 1)	$t_r$	—	0.1	—	μs
Overload Factor $V_{IN} = 20\text{ mV}$ , $R_L = 2\text{ k}\Omega$ , $C_L = 100\text{ pF}$		—	10	—	%
Equivalent Input Noise Voltage $R_N = 100\text{ k}\Omega$ , $f = 1000\text{ Hz}$	$e_n$	—	18	—	nV/√Hz
Equivalent Input Noise Current $R_N = 100\text{ k}\Omega$ , $f = 1000\text{ Hz}$	$i_n$	—	0.01	—	pA/√Hz
Total Harmonic Distortion $V_O$ (RMS) = 10 V, $R_N \leq 1\text{ k}\Omega$ , $R_L \geq 2\text{ k}\Omega$ , $f = 1000\text{ Hz}$	$THD$	—	0.01	—	%
Channel Separation $A_V = 100$		—	120	—	dB

Figure 3. Input Bias Current versus Temperature

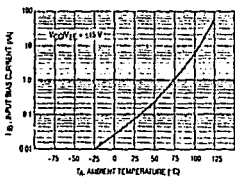


Figure 4. Output Voltage Swing versus Frequency

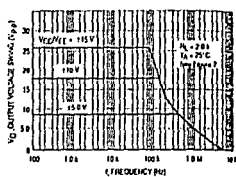


Figure 9. Large-Signal Voltage Gain and Phase Shift versus Frequency

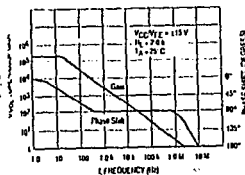


Figure 10. Large-Signal Voltage Gain versus Temperature

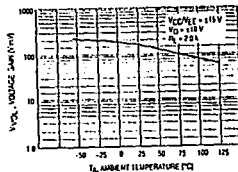


Figure 5. Output Voltage Swing versus Load Resistance

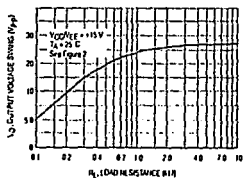


Figure 6. Output Voltage Swing versus Supply Voltage

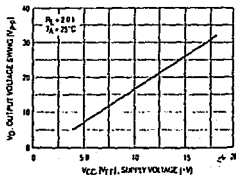


Figure 11. Normalized Slew Rate versus Temperature

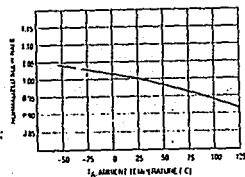


Figure 12. Equivalent Input Noise Voltage versus Frequency

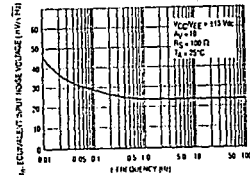


Figure 7. Output Voltage Swing versus Temperature

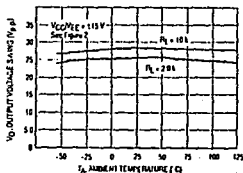


Figure 8. Supply Current per Amplifier versus Temperature

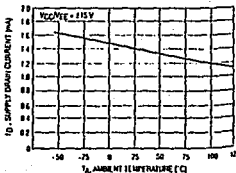
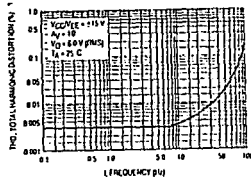


Figure 13. Total Harmonic Distortion versus Frequency



# TL071, TL072, TL074

Representative Circuit Schematic (Each Amplifier)

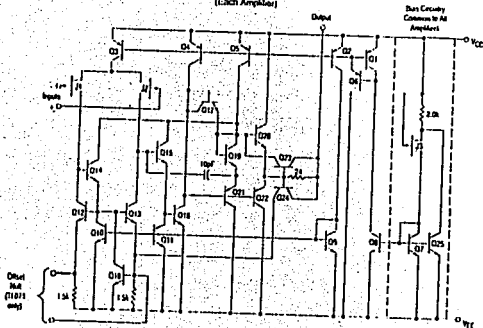


Figure 14. Audio Tone Control Amplifier

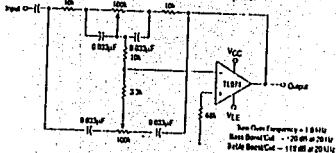
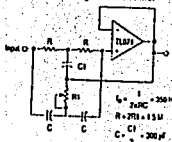


Figure 15. High Q Notch Filter



# MOTOROLA SEMICONDUCTOR TECHNICAL DATA

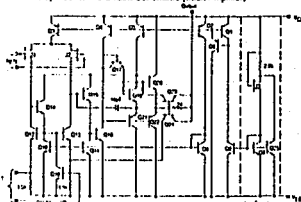
## JFET Input Operational Amplifiers

Low cost JFET input operational amplifiers combine two state-of-the-art technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input stages for low input offset voltage. The internal feedback provides wide bandwidth and fast slew rates with low equivalent transients, input offset currents, and supply currents.

Test devices are available in single, dual and quad operational amplifiers using pin compatible plastic and ceramic packages. There are with an "M" suffix and a specified low-temperature operating temperature range of  $-55^\circ$  to  $+125^\circ \text{C}$  and those with a "C" are specified from  $0^\circ$  to  $+70^\circ \text{C}$ .

- Input Offset Voltage Options of 5.0 mV and 15 mV Max
- Input Bias Current: 30 pA
- Input Offset Current: 5.0 pA
- Wide Gain Bandwidth: 4.0 MHz
- High Slew Rate: 13 V/μs
- Supply Current: 1.4 mA per Amplifier
- High Input Impedance:  $10^{12} \Omega$

Representative Circuit Schematic (Each Amplifier)



### ORDERING INFORMATION

Op Amp Function	Device	Temperature Range	Package
Single	TL081ACD, CD	$0^\circ$ to $+70^\circ \text{C}$	SO 8
	TL081ACG, CG		Ceramic DIP
	TL081ACP, CP		Plastic DIP
Dual	TL082ACD, CD	$-55^\circ$ to $+125^\circ \text{C}$	Ceramic DIP
	TL082ACG, CG		SO 8
	TL082ACP, CP		Plastic DIP
Quad	TL084AC, CL	$0^\circ$ to $+70^\circ \text{C}$	Ceramic DIP
	TL084ACJ, LJ		Plastic DIP
	TL084AJ, LJ		Ceramic DIP
Quad	TL084M	$-55^\circ$ to $+125^\circ \text{C}$	Ceramic DIP

# TL081 TL082 TL084

## JFET INPUT OPERATIONAL AMPLIFIERS



P SUFFIX PLASTIC PACKAGE CASE 606

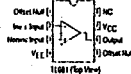


JG SUFFIX CERAMIC PACKAGE CASE 693



D SUFFIX PLASTIC PACKAGE CASE 751 (SO 8)

### PIN CONNECTIONS

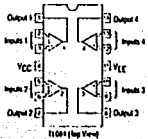


M SUFFIX CERAMIC PACKAGE CASE 612 (TL084 Only)



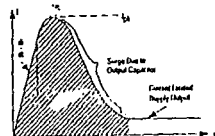
J SUFFIX PLASTIC PACKAGE CASE 646 (TL084 Only)

### PIN CONNECTIONS



FALLA DE ORIGEN

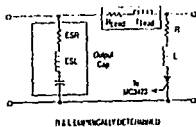
Figure 17. Crowbar SCII Surge Current Waveform



## 2. Surge Current

If the peak current and/or the duration of the surge is excessive, immediate destruction due to device overheating will result. The surge capability of the SCR is directly proportional to its die area. If the surge current cannot be reduced (by adding series resistance — see Figure 18) to a safe level which is consistent with the system's requirements for steady state voltage regulation, the designer must use a higher current SCII. This may result in the average current capability of the SCII exceeding the steady state current requirements imposed by the DC power supply.

Figure 18. Circuit Elements Affecting SCR Surge &amp; di/dt



## A WORD ABOUT FUSING

Before leaving the subject of the crowbar SCR, a few words about fuse protection are in order. Returning back to Figure 16A, it will be seen that a fuse is necessary if the power supply to be protected is not output current limited. This fuse is for means to prevent SCR failure but rather to prevent a fire!

In order to protect the SCII, the fuse would have to possess an I<sup>2</sup>t rating less than that of the SCR and yet have a high enough continuous current rating to survive normal supply output current. In addition, it must be capable of successfully opening the high fault current circuit during the brief surge of a fuse as this is quite expensive, and may not even be available.

The usual design compromise then is to use a garden variety fuse (1A0 or 2A11 style) which cannot be relied on to blow before the thyristor does, and trust that if the SCII does fail the case, though this is difficult to guarantee. Of course, a sufficiently high surge will cause an open. These comments also apply to the fuse in Figure 11B.

## CROWBAR SCII SELECTION GUIDE

As an aid in selecting an SCII for crowbar use, the following selection guide is presented.

Device	I <sub>SM</sub> (A)	I <sub>SCM</sub> (A)	Package
MC187 Series	12 A	100 A	Metal Stud
MC186 Series	12 A	100 A	TO 270 Plastic
2N1842 Series	16 A	125 A	Metal Stud
2N1840 Series	16 A	160 A	TO 220 Plastic
2N1830 Series	25 A	160 A	TO 270 Plastic
2N181 Series	25 A	200 A	Metal Stud
2N2573 Series	25 A	260 A	TO 3 Metal Can
MC182 Series	25 A	300 A	TO 270 Plastic
MC181 Series	25 A	350 A	Metal Stud
MC111 Series	55 A	550 A	Metal Stud

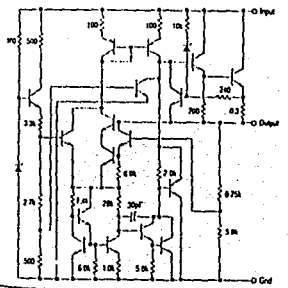
For a complete and detailed treatment of SCII and fuse selection refer to Motorola Application Note AN1283.

## Three-Terminal Positive Voltage Regulators

These voltage regulators are monolithic integrated circuits designed as fixed voltage regulators for a wide variety of applications. They are used in a wide variety of applications for a wide variety of applications. They are used in a wide variety of applications for a wide variety of applications. They are used in a wide variety of applications for a wide variety of applications.

- Output Current in Excess of 1.0 A
- No External Components Required
- Internal Thermal Overload Protection
- Internal Short Circuit Current Limiting
- Output Transistor Safe-Area Compensation
- Output Voltage Offered in 2% and 4% Tolerance

### Representative Schematic Diagram



### ORDERING INFORMATION

Device	Output Voltage Tolerance	Tested Operating Junction Temp. Range	Package
VOLTAJE CONTACT	4%	0° to +125°C	Plastic
CONTACT	2%	0° to +125°C	Power
CONTACT	4%	-40° to +125°C	

## THREE-TERMINAL POSITIVE FIXED VOLTAGE REGULATORS

SILICON MONOLITHIC INTEGRATED CIRCUITS

7 SURFACE PLASTIC PACKAGE CASE 221A

- Pin 1, Input  
2, Ground  
3, Output



Heat-sink surface connected to Pin 2

### STANDARD APPLICATION



A common ground is required between the input and the output voltages. The input voltage must remain typically 2 V above the output voltage whenever regulation is required (input-output voltage).

XX — these two digits of the type number indicate voltage.

\* — C<sub>1</sub> is required if regulator is located in appreciable distance from power supply filter.

\*\* — C<sub>2</sub> is not needed for stability, however, 4.7µF improves transient response.

XX indicates nominal voltage.

### TYPE NO./VOLTAGE

MC7805 5.0 V	MC7812 12 V
MC7806 6.0 V	MC7815 15 V
MC7808 8.0 V	MC7818 18 V
MC7809 9.0 V	MC7824 24 V

## MAXIMUM RATINGS (TA = +25°C unless otherwise noted)

Rating	Symbol	Value	Unit
Input Voltage (V <sub>I</sub> = 18 V) (24 V)	V <sub>I</sub>	25	Vdc
		40	Vdc
Power Dissipation and Thermal Characteristics Plastic Package TA = +25°C Derate above TA = +25°C Terminal Resistance, Ambient to Air Tc = +25°C 1 Inche above (L <sub>1</sub> = 1.75", L <sub>2</sub> = 1.50") Terminal Resistance, Junction to Case	P <sub>D</sub>	Internally Limited	W
	θ <sub>JA</sub>	15.4	mW/°C
	θ <sub>JA</sub>	65	°C/W
	θ <sub>JC</sub>	Internally Limited	W
	θ <sub>JA</sub>	200	mW/°C
	θ <sub>JC</sub>	5.0	°C/W
Storage Junction Temperature Range	T <sub>STG</sub>	-65 to +150	°C
Operating Junction Temperature	T <sub>J</sub>	+150	°C

## DEFINITIONS

**Line Regulation** — The change in output voltage for a change in the input voltage. The measurement is made under conditions of low dissipation or by using pulse techniques such that the average chip temperature is not significantly affected.

**Load Regulation** — The change in output voltage for a change in load current at constant chip temperature.

**Maximum Power Dissipation** — The maximum total device dissipation for which the regulator will operate within specifications.

**Quiescent Current** — That part of the input current that is delivered to the load.

**Output Noise Voltage** — The rms AC voltage at the output with constant load and no input ripple, measured over a specified frequency range.

**Long Term Stability** — Output voltage stability unaccelerated. No test conditions with the maximum rated voltage listed in the devices' electrical characteristics and maximum power dissipation.

Figure 1. Worst Case Power Dissipation versus Ambient Temperature (Case 221A)

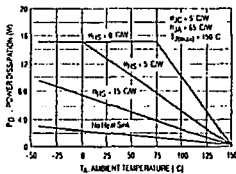
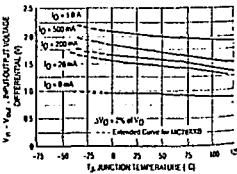


Figure 2. Input Output Differential as a Function of Junction Temperature (MC78XX, AC, U)



## MC7805, C

ELECTRICAL CHARACTERISTICS (VIN = 10 V, I<sub>O</sub> = 500 mA, T<sub>J</sub> = T<sub>case</sub> to T<sub>high</sub> (Note 1), unless otherwise noted)

Characteristics	Symbol	MC7805B			MC7805C			Unit
		Min	Typ	Max	Min	Typ	Max	
Output Voltage (T <sub>J</sub> = +25°C)	V <sub>O</sub>	4.8	5.0	5.2	4.8	5.0	5.2	Vdc
Output Voltage 1.0 mA ≤ I <sub>O</sub> ≤ 1.0 A, P <sub>D</sub> ≤ 15 W 1.0 Vdc ≤ V <sub>I</sub> ≤ 20 Vdc 8.0 Vdc ≤ V <sub>O</sub> ≤ 20 Vdc	V <sub>O</sub>	—	5.0	—	4.75	5.0	5.25	Vdc
Line Regulation (I <sub>O</sub> = 25 mA, Note 2)	Reg <sub>line</sub>	—	2.0	—	—	2.0	—	mV
Load Regulation (I <sub>O</sub> = 25 mA, Note 2)	Reg <sub>load</sub>	—	2.0	—	—	2.0	—	mV
Load Regulation (I <sub>O</sub> = 25 mA, Note 2) 8.0 Vdc ≤ V <sub>O</sub> ≤ 12 Vdc 5.0 mA ≤ I <sub>O</sub> ≤ 1.5 A 250 mA ≤ V <sub>I</sub> ≤ 250 mA	Reg <sub>load</sub>	—	40	—	—	40	—	mV
Quiescent Current (I <sub>O</sub> = +25°C)	I <sub>Q</sub>	—	4.3	8.0	—	4.3	8.0	mA
Overcurrent Current Change 8.0 Vdc ≤ V <sub>O</sub> ≤ 25 Vdc 8.0 Vdc ≤ V <sub>O</sub> ≤ 25 Vdc 5.0 mA ≤ I <sub>O</sub> ≤ 1.5 A	ΔI <sub>Q</sub>	—	—	—	—	—	—	mA
Output Resistance (I <sub>O</sub> = 10 mA)	r <sub>O</sub>	—	17	—	—	17	—	mΩ
Short Circuit Current Limit (I <sub>O</sub> = +25°C) V <sub>I</sub> = 25 Vdc	I <sub>SC</sub>	—	0.2	—	—	0.2	—	A
Peak Output Current (I <sub>O</sub> = +25°C)	I <sub>max</sub>	—	2.2	—	—	2.2	—	A
Average Temperature Coefficient of Output Voltage	TCV <sub>O</sub>	—	-1.1	—	—	-1.1	—	mV/°C

## MC7805A C

ELECTRICAL CHARACTERISTICS (VIN = 10 V, I<sub>O</sub> = 1.0 A, T<sub>J</sub> = T<sub>case</sub> to T<sub>high</sub> (Note 1), unless otherwise noted)

Characteristics	Symbol	MC7805A			Unit
		Min	Typ	Max	
Output Voltage (I <sub>O</sub> = 1.0 A)	V <sub>O</sub>	4.8	5.0	5.1	Vdc
Output Voltage 1.0 mA ≤ I <sub>O</sub> ≤ 1.0 A, P <sub>D</sub> ≤ 15 W 1.5 Vdc ≤ V <sub>I</sub> ≤ 20 Vdc	V <sub>O</sub>	4.8	5.0	5.2	Vdc
Line Regulation (Note 2)	Reg <sub>line</sub>	—	2.0	5.0	mV
1.0 Vdc ≤ V <sub>I</sub> ≤ 25 Vdc, I <sub>O</sub> = 500 mA 8.0 Vdc ≤ V <sub>O</sub> ≤ 12 Vdc 8.0 Vdc ≤ V <sub>O</sub> ≤ 12 Vdc, T <sub>J</sub> = +25°C 7.0 Vdc ≤ V <sub>O</sub> ≤ 20 Vdc, T <sub>J</sub> = +25°C	Reg <sub>line</sub>	—	10	25	mV
Load Regulation (Note 2)	Reg <sub>load</sub>	—	2.0	5.0	mV
5.0 mA ≤ I <sub>O</sub> ≤ 1.5 A, T <sub>J</sub> = +25°C 8.0 mA ≤ I <sub>O</sub> ≤ 1.0 A 250 mA ≤ I <sub>O</sub> ≤ 750 mA, T <sub>J</sub> = +25°C 250 mA ≤ I <sub>O</sub> ≤ 750 mA	Reg <sub>load</sub>	—	25	100	mV
Quiescent Current (I <sub>O</sub> = +25°C)	I <sub>Q</sub>	—	4.3	8.0	mA
Overcurrent Current Change (I <sub>O</sub> = +25°C)	ΔI <sub>Q</sub>	—	—	—	mA
8.0 Vdc ≤ V <sub>O</sub> ≤ 25 Vdc, I <sub>O</sub> = 500 mA 7.5 Vdc ≤ V <sub>O</sub> ≤ 20 Vdc, T <sub>J</sub> = +25°C 5.0 mA ≤ I <sub>O</sub> ≤ 1.0 A	ΔI <sub>Q</sub>	—	—	—	mA
Output Resistance (I <sub>O</sub> = 10 mA)	r <sub>O</sub>	—	17	—	mΩ
Short Circuit Current Limit (I <sub>O</sub> = +25°C) V <sub>I</sub> = 25 Vdc	I <sub>SC</sub>	—	0.2	—	A
Peak Output Current (I <sub>O</sub> = +25°C)	I <sub>max</sub>	—	2.2	—	A
Average Temperature Coefficient of Output Voltage	TCV <sub>O</sub>	—	-1.1	—	mV/°C

NOTES: 1. T<sub>case</sub> = 0°C for MC78XX, AC; -40°C for MC78XXB, B.T<sub>high</sub> = +125°C for MC78XX, AC, B.2. Load and line regulation are specified at constant junction temperature. Changes in V<sub>O</sub> due to heating effects must be taken into account separately. Pulse loading with duty cycle is used.

## MC7800 Series

## MC7800 Series

## MC7800, C

ELECTRICAL CHARACTERISTICS ( $V_{IN} = 11\text{ V}$ ,  $I_O = 500\text{ mA}$ ,  $T_J = T_{Case}$  to  $T_{High}$  [Note 1], unless otherwise noted)

Characteristics	Symbol	MC7800B			MC7800C			Unit
		Min	Typ	Max	Min	Typ	Max	
Output Voltage ( $I_O = 25\text{ C}$ )	$V_O$	5.75	6.0	6.25	5.75	6.0	6.25	Vdc
Output Voltage Regulation 0.5 mA $I_O \leq 1.0\text{ A}$ , $P_O \leq 15\text{ W}$ 0.0 Vdc $V_{IN} = 21\text{ Vdc}$ 0.0 Vdc $V_{IN} = 21\text{ Vdc}$	$V_O$	5.7	6.0	6.3	5.7	6.0	6.3	Vdc
Line Regulation (Note 2) 0.0 Vdc $V_{IN} = 21\text{ Vdc}$ 0.0 Vdc $V_{IN} = 21\text{ Vdc}$	RegLine	—	0.0	0.3	—	0.0	0.3	mV
Load Regulation (Note 2) 0.0 mA $I_O \leq 1.0\text{ A}$ 2.0 mA $I_O \leq 1.0\text{ A}$ 2.0 mA $I_O \leq 1.0\text{ A}$	RegLoad	—	0.0	0.3	—	0.0	0.3	mV
Quiescent Current ( $I_O = 25\text{ C}$ )	$I_Q$	—	4.3	8.0	—	4.3	8.0	mA
Quiescent Current Change 0.0 Vdc $V_{IN} = 21\text{ Vdc}$ 0.0 Vdc $V_{IN} = 21\text{ Vdc}$ 0.0 mA $I_O \leq 1.0\text{ A}$	$\Delta I_Q$	—	—	0.5	—	—	0.5	mA
Ripple Rejection 0.0 Vdc $V_{IN} = 18\text{ Vdc}$ , $f = 120\text{ Hz}$	RR	—	65	—	—	65	—	dB
Dropout Voltage ( $I_O = 1.0\text{ A}$ , $T_J = 25\text{ C}$ )	$V_I - V_O$	—	2.0	—	—	2.0	—	Vdc
Output Noise Voltage ( $f_A = 25\text{ C}$ ) 10 Hz to 100 kHz	$V_n$	—	10	—	—	10	—	$\mu\text{V}/\sqrt{\text{Hz}}$
Output Resistance ( $f = 1.0\text{ kHz}$ )	$r_O$	—	17	—	—	17	—	m $\Omega$
Short-Circuit Current Limit ( $I_{AS} = 25\text{ C}$ ) $V_{IN} = 35\text{ Vdc}$	$I_{SC}$	—	0.2	—	—	0.2	—	A
Peak Output Current ( $f = 25\text{ C}$ )	$I_{PM}$	—	2.2	—	—	2.2	—	A
Average Temperature Coefficient of Output Voltage	$\Delta V_O$	—	0.8	—	—	0.8	—	mV/C

## MC7806AC

ELECTRICAL CHARACTERISTICS ( $V_{IN} = 11\text{ V}$ ,  $I_O = 1.0\text{ A}$ ,  $T_J = T_{Case}$  to  $T_{High}$  [Note 1], unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage Regulation 0.5 mA $I_O \leq 1.0\text{ A}$ , $P_O \leq 15\text{ W}$ 0.0 Vdc $V_{IN} = 21\text{ Vdc}$	$V_O$	5.78	6.0	6.24	Vdc
Line Regulation (Note 2) 0.0 Vdc $V_{IN} = 21\text{ Vdc}$ , $I_O = 500\text{ mA}$ 0.0 Vdc $V_{IN} = 21\text{ Vdc}$ 0.0 Vdc $V_{IN} = 21\text{ Vdc}$	RegLine	—	0.0	0.3	mV
Load Regulation (Note 2) 0.0 mA $I_O \leq 1.0\text{ A}$ , $T_J = 25\text{ C}$ 5.0 mA $I_O \leq 1.0\text{ A}$ 2.0 mA $I_O \leq 1.0\text{ A}$ , $T_J = 25\text{ C}$ 2.0 mA $I_O \leq 1.0\text{ A}$	RegLoad	—	0.0	0.3	mV
Quiescent Current $I_Q = 25\text{ C}$	$I_Q$	—	4.3	6.0	mA
Quiescent Current Change 0.0 Vdc $V_{IN} = 21\text{ Vdc}$ , $I_O = 500\text{ mA}$ 0.0 Vdc $V_{IN} = 21\text{ Vdc}$ , $I_O = 500\text{ mA}$ 0.0 mA $I_O \leq 1.0\text{ A}$	$\Delta I_Q$	—	—	0.8	mA
Ripple Rejection 0.0 Vdc $V_{IN} = 18\text{ Vdc}$ , $f = 120\text{ Hz}$ , $T_J = 25\text{ C}$ 0.0 Vdc $V_{IN} = 18\text{ Vdc}$ , $f = 120\text{ Hz}$ , $I_O = 500\text{ mA}$	RR	—	65	—	dB
Dropout Voltage ( $I_O = 1.0\text{ A}$ , $T_J = 25\text{ C}$ )	$V_I - V_O$	—	2.0	—	Vdc
Output Noise Voltage ( $f_A = 25\text{ C}$ ) 10 Hz to 100 kHz	$V_n$	—	10	—	$\mu\text{V}/\sqrt{\text{Hz}}$
Output Resistance ( $f = 1.0\text{ kHz}$ )	$r_O$	—	17	—	m $\Omega$
Short-Circuit Current Limit ( $I_{AS} = 25\text{ C}$ ) $V_{IN} = 35\text{ Vdc}$	$I_{SC}$	—	0.2	—	A
Peak Output Current ( $f = 25\text{ C}$ )	$I_{PM}$	—	2.2	—	A
Average Temperature Coefficient of Output Voltage	$\Delta V_O$	—	0.8	—	mV/C

NOTE 1:  $T_{High} = 0\text{ C}$  for MC7800, AC;  $100\text{ C}$  for MC7800B, AC;  $125\text{ C}$  for MC7800C, AC.NOTE 2:  $T_{High} = 125\text{ C}$  for MC7800B, AC;  $100\text{ C}$  for MC7800C, AC.1. Load and line regulation are specified at constant junction temperature. Changes in  $V_O$  due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

MOTOROLA LINEAR/INTERFACE ICs DEVICE DATA

## MC7800, C

ELECTRICAL CHARACTERISTICS ( $V_{IN} = 14\text{ V}$ ,  $I_O = 500\text{ mA}$ ,  $T_J = T_{Case}$  to  $T_{High}$  [Note 1], unless otherwise noted)

Characteristics	Symbol	MC7800B			MC7800C			Unit
		Min	Typ	Max	Min	Typ	Max	
Output Voltage ( $I_O = 25\text{ C}$ )	$V_O$	7.7	8.0	8.3	7.7	8.0	8.3	Vdc
Output Voltage Regulation 0.5 mA $I_O \leq 1.0\text{ A}$ , $P_O \leq 15\text{ W}$ 0.0 Vdc $V_{IN} = 23\text{ Vdc}$ 0.0 Vdc $V_{IN} = 23\text{ Vdc}$	$V_O$	7.6	8.0	8.4	7.6	8.0	8.4	Vdc
Line Regulation (Note 2) 0.0 Vdc $V_{IN} = 23\text{ Vdc}$ 0.0 Vdc $V_{IN} = 23\text{ Vdc}$	RegLine	—	0.0	0.4	—	0.0	0.4	mV
Load Regulation (Note 2) 0.0 mA $I_O \leq 1.0\text{ A}$ 2.0 mA $I_O \leq 1.0\text{ A}$ 2.0 mA $I_O \leq 1.0\text{ A}$	RegLoad	—	0.0	0.4	—	0.0	0.4	mV
Quiescent Current ( $I_O = 25\text{ C}$ )	$I_Q$	—	4.5	8.0	—	4.5	8.0	mA
Quiescent Current Change 0.0 Vdc $V_{IN} = 23\text{ Vdc}$ 0.0 Vdc $V_{IN} = 23\text{ Vdc}$ 0.0 mA $I_O \leq 1.0\text{ A}$	$\Delta I_Q$	—	—	0.5	—	—	0.5	mA
Ripple Rejection 0.0 Vdc $V_{IN} = 18\text{ Vdc}$ , $f = 120\text{ Hz}$	RR	—	62	—	—	62	—	dB
Dropout Voltage ( $I_O = 1.0\text{ A}$ , $T_J = 25\text{ C}$ )	$V_I - V_O$	—	2.0	—	—	2.0	—	Vdc
Output Noise Voltage ( $f_A = 25\text{ C}$ ) 10 Hz to 100 kHz	$V_n$	—	10	—	—	10	—	$\mu\text{V}/\sqrt{\text{Hz}}$
Output Resistance ( $f = 1.0\text{ kHz}$ )	$r_O$	—	18	—	—	18	—	m $\Omega$
Short-Circuit Current Limit ( $I_{AS} = 25\text{ C}$ ) $V_{IN} = 35\text{ Vdc}$	$I_{SC}$	—	0.2	—	—	0.2	—	A
Peak Output Current ( $f = 25\text{ C}$ )	$I_{PM}$	—	2.2	—	—	2.2	—	A
Average Temperature Coefficient of Output Voltage	$\Delta V_O$	—	0.8	—	—	0.8	—	mV/C

## MC7806AC

ELECTRICAL CHARACTERISTICS ( $V_{IN} = 14\text{ V}$ ,  $I_O = 1.0\text{ A}$ ,  $T_J = T_{Case}$  to  $T_{High}$  [Note 1], unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage Regulation 0.5 mA $I_O \leq 1.0\text{ A}$ , $P_O \leq 15\text{ W}$ 0.0 Vdc $V_{IN} = 23\text{ Vdc}$	$V_O$	7.7	8.0	8.3	Vdc
Line Regulation (Note 2) 0.0 Vdc $V_{IN} = 23\text{ Vdc}$ , $I_O = 500\text{ mA}$ 0.0 Vdc $V_{IN} = 23\text{ Vdc}$ 0.0 Vdc $V_{IN} = 23\text{ Vdc}$	RegLine	—	0.0	0.4	mV
Load Regulation (Note 2) 0.0 mA $I_O \leq 1.0\text{ A}$ , $T_J = 25\text{ C}$ 5.0 mA $I_O \leq 1.0\text{ A}$ 2.0 mA $I_O \leq 1.0\text{ A}$ , $T_J = 25\text{ C}$ 2.0 mA $I_O \leq 1.0\text{ A}$	RegLoad	—	0.0	0.4	mV
Quiescent Current $I_Q = 25\text{ C}$	$I_Q$	—	4.3	6.0	mA
Quiescent Current Change 0.0 Vdc $V_{IN} = 23\text{ Vdc}$ , $I_O = 500\text{ mA}$ 0.0 Vdc $V_{IN} = 23\text{ Vdc}$ , $I_O = 500\text{ mA}$ 0.0 mA $I_O \leq 1.0\text{ A}$	$\Delta I_Q$	—	—	0.8	mA
Ripple Rejection 0.0 Vdc $V_{IN} = 18\text{ Vdc}$ , $f = 120\text{ Hz}$ , $T_J = 25\text{ C}$ 0.0 Vdc $V_{IN} = 18\text{ Vdc}$ , $f = 120\text{ Hz}$ , $I_O = 500\text{ mA}$	RR	—	62	—	dB
Dropout Voltage ( $I_O = 1.0\text{ A}$ , $T_J = 25\text{ C}$ )	$V_I - V_O$	—	2.0	—	Vdc
Output Noise Voltage ( $f_A = 25\text{ C}$ ) 10 Hz to 100 kHz	$V_n$	—	10	—	$\mu\text{V}/\sqrt{\text{Hz}}$
Output Resistance ( $f = 1.0\text{ kHz}$ )	$r_O$	—	18	—	m $\Omega$
Short-Circuit Current Limit ( $I_{AS} = 25\text{ C}$ ) $V_{IN} = 35\text{ Vdc}$	$I_{SC}$	—	0.2	—	A
Peak Output Current ( $f = 25\text{ C}$ )	$I_{PM}$	—	2.2	—	A
Average Temperature Coefficient of Output Voltage	$\Delta V_O$	—	0.8	—	mV/C

NOTE 1:  $T_{High} = 0\text{ C}$  for MC7800, AC;  $100\text{ C}$  for MC7800B, AC;  $125\text{ C}$  for MC7800C, AC.NOTE 2:  $T_{High} = 125\text{ C}$  for MC7800B, AC;  $100\text{ C}$  for MC7800C, AC.1. Load and line regulation are specified at constant junction temperature. Changes in  $V_O$  due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

MOTOROLA LINEAR/INTERFACE ICs DEVICE DATA



MC7800CT

ELECTRICAL CHARACTERISTICS ( $V_{in} = 15\text{ V}$ ,  $I_o = 500\text{ mA}$ ,  $T_J = 0^\circ\text{C}$  to  $+125^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	Min		Typ		Max	Unit
		Min	Typ	Max	Typ		
Output Voltage ( $T_J = +25^\circ\text{C}$ )	$V_O$	8.25	9.0	9.25	—	9.45	Vdc
Output Voltage 0.0 mA $\leq I_o \leq 1.0\text{ A}$ , $V_O = 15\text{ V}$ 11.5 Vdc $\leq V_{in} \leq 24\text{ Vdc}$	$V_O$	8.35	9.0	9.45	—	—	Vdc
Line Regulation ( $T_J = +25^\circ\text{C}$ , Note 1) 11.5 Vdc $\leq V_{in} \leq 24\text{ Vdc}$ 11.5 Vdc $\leq V_O \leq 17\text{ Vdc}$	$\Delta V_{O/V}$	—	12	50	—	—	mV
Load Regulation ( $T_J = +25^\circ\text{C}$ , Note 1) 0.0 mA $\leq I_o \leq 1.5\text{ A}$ 200 mA $\leq I_o \leq 1.5\text{ A}$ , $V_O = 15\text{ V}$	$\Delta V_{O/I}$	—	17	50	—	—	mV
Quiescent Current ( $T_J = +25^\circ\text{C}$ )	$I_Q$	—	4.3	6.0	—	—	mA
Quiescent Current Change 11.5 Vdc $\leq V_{in} \leq 24\text{ Vdc}$ 0.0 mA $\leq I_o \leq 1.0\text{ A}$	$\Delta I_Q$	—	—	1.0	—	—	mA
Output Impedance 11.5 Vdc $\leq V_{in} \leq 24\text{ Vdc}$ 0.0 mA $\leq I_o \leq 1.0\text{ A}$ , $T_J = +25^\circ\text{C}$	$Z_{out}$	—	61	—	—	—	m $\Omega$
Output Noise Voltage ( $f_A = +25^\circ\text{C}$ ) 10 Hz $\leq f \leq 100\text{ kHz}$	$V_n - V_O$	—	2.0	—	—	—	Vdc
Output Resistance $f = 10\text{ MHz}$	$r_O$	—	18	—	—	—	m $\Omega$
Short-Circuit Current Limit ( $T_J = +25^\circ\text{C}$ ) $V_{in} = 25\text{ Vdc}$	$I_{SC}$	—	0.2	—	—	—	A
Peak Output Current ( $T_J = +25^\circ\text{C}$ )	$I_{max}$	—	2.2	—	—	—	A
Average Temperature Coefficient of Output Voltage	$\Delta V_O/\Delta T$	—	-1.0	—	—	—	mV/C

NOTES: 1. Load and line regulation are specified at constant junction temperature. Changes in  $V_O$  due to heating effects must be taken into account separately. 2. Pulse testing with 50% duty cycle tested.

MC78120, C

ELECTRICAL CHARACTERISTICS ( $V_{in} = 19\text{ V}$ ,  $I_o = 500\text{ mA}$ ,  $T_J = 0^\circ\text{C}$  to  $+125^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	MC78120			MC7812C			Unit
		Min	Typ	Max	Min	Typ	Max	
Output Voltage ( $T_J = +25^\circ\text{C}$ )	$V_O$	11.5	12	12.5	11.5	12	12.5	Vdc
Output Voltage 0.0 mA $\leq I_o \leq 1.0\text{ A}$ , $V_O = 15\text{ V}$ 11.5 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ 11.5 Vdc $\leq V_{in} \leq 27\text{ Vdc}$	$V_O$	—	—	—	—	—	—	Vdc
Line Regulation ( $T_J = +25^\circ\text{C}$ , Note 1) 11.5 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ 11.5 Vdc $\leq V_O \leq 17\text{ Vdc}$	$\Delta V_{O/V}$	11.4	12	12.6	11.4	12	12.6	mV
Load Regulation ( $T_J = +25^\circ\text{C}$ , Note 1) 0.0 mA $\leq I_o \leq 1.5\text{ A}$ 200 mA $\leq I_o \leq 1.5\text{ A}$ , $V_O = 15\text{ V}$	$\Delta V_{O/I}$	—	6.0	140	—	13	240	mV
Quiescent Current ( $T_J = +25^\circ\text{C}$ )	$I_Q$	—	4.4	6.0	—	4.4	6.0	mA
Quiescent Current Change 11.5 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ 0.0 mA $\leq I_o \leq 1.0\text{ A}$	$\Delta I_Q$	—	—	1.0	—	—	1.0	mA
Output Impedance 11.5 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ 0.0 mA $\leq I_o \leq 1.0\text{ A}$ , $T_J = +25^\circ\text{C}$	$Z_{out}$	—	17	120	—	17	120	m $\Omega$
Output Noise Voltage ( $f_A = +25^\circ\text{C}$ ) 10 Hz $\leq f \leq 100\text{ kHz}$	$V_n - V_O$	—	2.0	—	—	2.0	—	Vdc
Output Resistance $f = 10\text{ MHz}$	$r_O$	—	18	—	—	18	—	m $\Omega$
Short-Circuit Current Limit ( $T_J = +25^\circ\text{C}$ ) $V_{in} = 25\text{ Vdc}$	$I_{SC}$	—	0.2	—	—	0.2	—	A
Peak Output Current ( $T_J = +25^\circ\text{C}$ )	$I_{max}$	—	2.2	—	—	2.2	—	A
Average Temperature Coefficient of Output Voltage	$\Delta V_O/\Delta T$	—	-1.0	—	—	-1.0	—	mV/C

MC7812AC

ELECTRICAL CHARACTERISTICS ( $V_{in} = 19\text{ V}$ ,  $I_o = 10\text{ A}$ ,  $T_J = 0^\circ\text{C}$  to  $+125^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	Min		Typ		Max	Unit
		Min	Typ	Max	Typ		
Output Voltage ( $T_J = +25^\circ\text{C}$ )	$V_O$	11.75	12	12.25	—	12.5	Vdc
Output Voltage 0.0 mA $\leq I_o \leq 1.0\text{ A}$ , $V_O = 15\text{ V}$ 11.5 Vdc $\leq V_{in} \leq 27\text{ Vdc}$	$V_O$	11.5	12	12.5	—	—	Vdc
Line Regulation ( $T_J = +25^\circ\text{C}$ , Note 1) 11.5 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ , $I_o = 500\text{ mA}$ 16 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ 16 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ , $I_o = +25^\circ\text{C}$ 16 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ , $T_J = +25^\circ\text{C}$	$\Delta V_{O/V}$	—	13	120	—	16	mV
Load Regulation ( $T_J = +25^\circ\text{C}$ ) 0.0 mA $\leq I_o \leq 1.0\text{ A}$ , $T_J = +25^\circ\text{C}$ 0.0 mA $\leq I_o \leq 1.0\text{ A}$ 200 mA $\leq I_o \leq 1.0\text{ A}$ , $T_J = +25^\circ\text{C}$ 200 mA $\leq I_o \leq 1.0\text{ A}$	$\Delta V_{O/I}$	—	48	100	—	46	mV
Quiescent Current ( $T_J = +25^\circ\text{C}$ )	$I_Q$	—	17	50	—	—	mA
Quiescent Current Change 11.5 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ , $I_o = 500\text{ mA}$ 16 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ , $T_J = +25^\circ\text{C}$ 0.0 mA $\leq I_o \leq 1.0\text{ A}$	$\Delta I_Q$	—	—	0.8	—	0.8	mA
Output Impedance 11.5 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ , $I_o = 500\text{ mA}$ 16 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ , $T_J = +25^\circ\text{C}$ 16 Vdc $\leq V_{in} \leq 27\text{ Vdc}$ , $I_o = 500\text{ mA}$	$Z_{out}$	—	—	0.8	—	0.8	m $\Omega$
Output Noise Voltage ( $f_A = +25^\circ\text{C}$ ) 10 Hz $\leq f \leq 100\text{ kHz}$	$V_n - V_O$	—	60	—	—	60	Vdc
Output Resistance $f = 10\text{ MHz}$	$r_O$	—	10	—	—	10	m $\Omega$
Short-Circuit Current Limit ( $T_J = +25^\circ\text{C}$ ) $V_{in} = 25\text{ Vdc}$	$I_{SC}$	—	0.2	—	—	0.2	A
Peak Output Current ( $T_J = +25^\circ\text{C}$ )	$I_{max}$	—	2.2	—	—	2.2	A
Average Temperature Coefficient of Output Voltage	$\Delta V_O/\Delta T$	—	-1.0	—	—	-1.0	mV/C

NOTES: 1.  $T_{amb} = 0^\circ\text{C}$  for MC78120, AC;  $T_{amb} = +25^\circ\text{C}$  for MC7812C, AC; 2. Pulse testing with 50% duty cycle tested.

FALLA DE ORIGEN

MC78240, C  
ELECTRICAL CHARACTERISTICS ( $V_{in} = 33 \text{ V}$ ,  $I_O = 500 \text{ mA}$ ,  $T_J = T_{case}$  to  $T_{high}$  [Note 1], unless otherwise noted)

Characteristic	Symbol	MC78240			MC78240C			Unit
		Min	Typ	Max	Min	Typ	Max	
Output Voltage ( $I_O = 25 \text{ mA}$ )	$V_{VO}$	23	24	25	23	24	25	VDC
Output Voltage Regulation ( $I_O = 1 \text{ A}$ , $P_{D(15 \text{ W})}$ )	$\Delta V_{VO}$	—	—	—	—	—	—	mV
Line Regulation ( $I_O = 25 \text{ mA}$ , $V_{in} = 33 \text{ V}$ )	$\Delta V_{VO}$	22.8	24	25.2	22.8	24	25.2	mV
Line Regulation ( $I_O = 25 \text{ mA}$ , $V_{in} = 33 \text{ V}$ )	$\Delta V_{VO}$	—	31	480	—	31	480	mV
Load Regulation ( $I_O = 25 \text{ mA}$ , $V_{in} = 33 \text{ V}$ )	$\Delta V_{VO}$	—	24	240	—	24	240	mV
Load Regulation ( $I_O = 25 \text{ mA}$ , $V_{in} = 33 \text{ V}$ )	$\Delta V_{VO}$	—	60	480	—	60	480	mV
Load Regulation ( $I_O = 25 \text{ mA}$ , $V_{in} = 33 \text{ V}$ )	$\Delta V_{VO}$	—	29	240	—	29	240	mV
Output Current ( $I_O = 25 \text{ mA}$ )	$I_O$	4.8	8.0	—	4.8	8.0	—	mA
Output Current Change	$\Delta I_O$	—	—	—	—	—	1.0	mA
Output Current Change	$\Delta I_O$	—	—	1.0	—	—	0.5	mA
Ripple Rejection	$\text{RR}$	—	54	—	—	54	—	dB
Dropout Voltage ( $I_O = 1.0 \text{ A}$ , $T_J = +25 \text{ C}$ )	$V_{VO}$	—	2.0	—	—	2.0	—	VDC
Output Noise Voltage ( $f_A = +25 \text{ C}$ )	$V_n$	—	10	—	—	10	—	mVPP
Output Resistance ( $T_J = 25 \text{ mA}$ )	$r_O$	—	20	—	—	20	—	m $\Omega$
Short Circuit Current Limit ( $T_A = +25 \text{ C}$ )	$I_{SC}$	—	0.2	—	—	0.2	—	A
Peak Output Current ( $I_O = +25 \text{ C}$ )	$I_{max}$	—	2.2	—	—	2.2	—	A
Average Temperature Coefficient of Output Voltage	$\text{TCVO}$	—	-1.5	—	—	-1.5	—	mV/C

MC78240C  
ELECTRICAL CHARACTERISTICS ( $V_{in} = 33 \text{ V}$ ,  $I_O = 1.0 \text{ A}$ ,  $T_J = T_{case}$  to  $T_{high}$  [Note 1], unless otherwise noted)

Characteristic	Symbol	MC78240C			Unit
		Min	Typ	Max	
Output Voltage ( $I_O = 25 \text{ mA}$ )	$V_{VO}$	23.5	24	25	VDC
Line Regulation ( $I_O = 25 \text{ mA}$ )	$\Delta V_{VO}$	—	31	240	mV
Line Regulation ( $I_O = 25 \text{ mA}$ )	$\Delta V_{VO}$	—	35	240	mV
Line Regulation ( $I_O = 25 \text{ mA}$ )	$\Delta V_{VO}$	—	14	170	mV
Line Regulation ( $I_O = 25 \text{ mA}$ )	$\Delta V_{VO}$	—	31	240	mV
Load Regulation ( $I_O = 25 \text{ mA}$ )	$\Delta V_{VO}$	—	60	100	mV
Load Regulation ( $I_O = 25 \text{ mA}$ )	$\Delta V_{VO}$	—	60	100	mV
Load Regulation ( $I_O = 25 \text{ mA}$ )	$\Delta V_{VO}$	—	25	50	mV
Output Current ( $I_O = 25 \text{ mA}$ )	$I_O$	—	—	6.0	mA
Output Current ( $I_O = 25 \text{ mA}$ )	$I_O$	—	—	6.0	mA
Output Current Change	$\Delta I_O$	—	—	0.8	mA
Output Current Change	$\Delta I_O$	—	—	0.8	mA
Output Current Change	$\Delta I_O$	—	—	0.5	mA
Ripple Rejection	$\text{RR}$	—	54	—	dB
Dropout Voltage ( $I_O = 1.0 \text{ A}$ , $T_J = +25 \text{ C}$ )	$V_{VO}$	—	2.0	—	VDC
Output Noise Voltage ( $f_A = +25 \text{ C}$ )	$V_n$	—	10	—	mVPP
Output Resistance ( $I_O = 25 \text{ mA}$ )	$r_O$	—	20	—	m $\Omega$
Short Circuit Current Limit ( $T_A = +25 \text{ C}$ )	$I_{SC}$	—	0.2	—	A
Peak Output Current ( $I_O = +25 \text{ C}$ )	$I_{max}$	—	2.2	—	A
Average Temperature Coefficient of Output Voltage	$\text{TCVO}$	—	-1.5	—	mV/C

NOTES: 1.  $T_{case} = 0 \text{ C}$  for MC78240, AC.2.  $T_{case} = +125 \text{ C}$  for MC78240, AC, B.3. Load and line regulation are specified at constant junction temperature. Changes in  $V_{VO}$  due to heating effects must be taken into account separately. Pulse loading with low duty cycle is used.

MOTOROLA LINEAR INTERFACE ICs DEVICE DATA

Figure 3. Peak Output Current as a Function of Input-Output Differential Voltage (MC78240, AC, B)

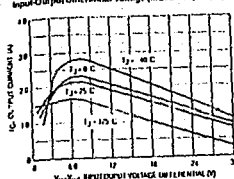


Figure 5. Ripple Rejection as a Function of Frequency (MC78240, AC)

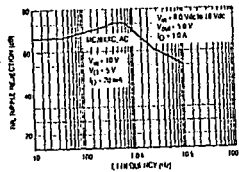


Figure 7. Output Impedance as a Function of Output Voltage (MC78240, AC, C)

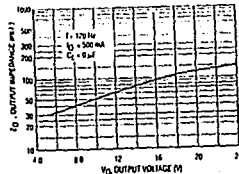


Figure 4. Ripple Rejection as a Function of Output Voltage (MC78240, AC)

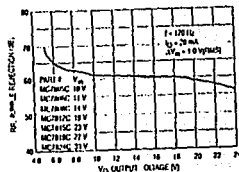


Figure 6. Output Voltage as a Function of Junction Temperature (MC78240, AC, B)

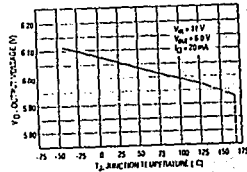
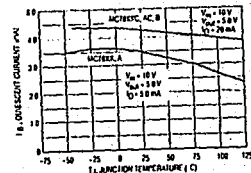


Figure 8. Quiescent Current as a Function of Junction Temperature (MC78240, AC, B)



## MC7800 Series

### APPLICATIONS INFORMATION

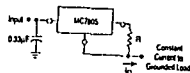
#### Design Considerations

The MC7800 Series of fixed voltage regulators are designed with Thermal Overload Protection that shuts down the circuit when subjected to an excessive power overload condition. Internal Short Circuit Protection that limits the maximum current that can flow will pass, and Output Transistor Safe Area Compensation that reduces the output short circuit current as the voltage across the device increases in function.

In many low current applications, compensation capacitors are not required. However, it is recommended that the regulator input be bypassed with a capacitor if the regulator is connected to the power supply filter with long wire lengths, or

if the output load capacitance is large. An input bypass capacitor should be selected to provide good high frequency characteristics to insure stable operation under all load conditions. A 0.33  $\mu$ F or larger tantalum, mylar, or other capacitor having low internal impedance at high frequencies should be chosen. The bypass capacitor should be mounted within the shortest path of the leads close by to the regulator lead terminals. Plating quality corrosion has implications should be used to minimize ground loops and lead resistance drops since the regulator has no external sense lead.

Figure 9. Current Regulator



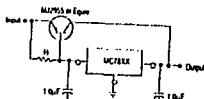
The MC7800 regulators can also be used as 3 terminal current sources as indicated by above. In order to determine the regulation the MC7805 is shown in the application. Resistor R determines the current as follows:

$$I_0 = \frac{5V}{R} + I_Q$$

$$I_Q = 1.5 \text{ mA over line and load changes}$$

For example, a 1 A current source would require R to be a 3.11  $\Omega$  resistor and the output voltage compliance would be the input voltage less 7V.

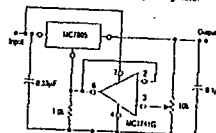
Figure 11. Current Boost Regulator



$$I_0 = 2 \text{ digits of type number indicating voltage}$$

The MC7800 series can be current boosted with a PNP transistor. The MC7805 provides current to 8A. However, the maximum current is limited by the PNP transistor when the pass transistor begins conducting. The circuit is not short circuit proof. Input output differential voltage assumes is increased by  $V_{CE}$  of the PNP transistor.

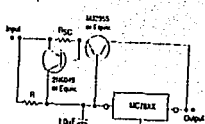
Figure 10. Adjustable Output Regulator



$$V_O = 7.5V + 20V \frac{R_2}{R_1 + R_2}$$

The addition of an operational amplifier allows adjustment to higher or intermediate values while retaining regulator characteristics. The maximum voltage obtainable with this arrangement is 20 V greater than the regulator voltage.

Figure 12. Short Circuit Protection



$$I_0 = 2 \text{ digits of type number indicating voltage}$$

The circuit of Figure 11 can be modified to provide supply protection against short circuits. By adding a short circuit limit PNP, the circuit will shut down. The current limiting PNP must be able to handle the short circuit current of the device being regulated. Therefore, it has several plastic power transistors to your aid.

## MOTOROLA SEMICONDUCTOR TECHNICAL DATA

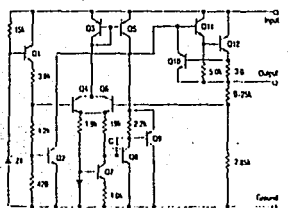
### Three-Terminal Low Current Positive Voltage Regulators

The MC7800 Series of positive voltage regulators are inexpensive, yet highly precise devices suitable for a multitude of applications that require a regulated supply of up to 100 mA. Even their highest powered MC7805 and MC7800 Series cousins, these regulators feature internal current limiting and thermal shutdown making them remarkably rugged. No external components are required with the MC7800 devices in many applications.

These devices offer a substantial performance advantage over the traditional zener diode resistor combination, as output impedance and quiescent current are substantially reduced.

- Wide Range of Available, Fixed Output Voltages
- Low Cost
- Internal Short Circuit Current Limiting
- Internal Thermal Overload Protection
- No External Components Required
- Complementary Negative Regulators Offered (MC7900 Series)
- Available in Efficiency +5% (AC) or +10% (C) Selections

#### Representative Current Schematic



#### ORDERING INFORMATION

Device	Junction Temperature Range	Package
MC78L05ACP	$T_J = 0^\circ \text{ to } +125^\circ \text{C}$	SOP-8
MC78L05ACP		Plastic Power
MC78L05P		Plastic Power
MC78L05P		SOP-8
MC78L12AD3P	$T_J = -40^\circ \text{ to } +125^\circ \text{C}$	SOP-8
MC78L12AD3P		Plastic Power

XXX indicates a nominal voltage available in 5, 8, 9, 12 and 15 V devices.

## MC78L00,A Series

P SUFFIX  
CASE 29

Pin 1 Output  
2 Input  
3 Input

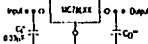


D SUFFIX  
PLASTIC PACKAGE  
CASE 751  
(SOP-8)

Pin 1  $V_{in}$  5. MC  
2 GND 6 GND  
3 GND 7, GND  
4 MC 8  $V_{in}$

SOP-8 is an environmentally modified SO-8 package. Pins 2, 3, 6, and 7 are electrically common to the die attach pad. This internal lead frame modification increases package thermal resistance and decreases power dissipation capability when approximately mounted on a printed circuit board. SOP-8 conforms to all physical dimensions of the Standard SO-8 Package.

#### Standard Application



A common ground is required between the input and the output voltages. The input voltage must remain typically 2.0 V above the output voltage even during the low-point of the input cycle voltage.

$C_2$  is required if a regulator is located an appreciable distance from the power supply filter.

$C_2$  is not needed for stability, however, it does improve transient response.

Device No.	Device No.	Nominal Voltage
10%	5%	
MC78L05C	MC78L05AC	5.0
MC78L08C	MC78L08AC	8.0
MC78L09C	MC78L09AC	9.0
MC78L12C	MC78L12AC	12
MC78L15C	MC78L15AC	15
MC78L18C	MC78L18AC	18
MC78L24C	MC78L24AC	24

## Design Considerations

The MC78T00A Series of fixed voltage regulators are designed with Thermal Overload Protection that shuts down the circuit when subjected to an excessive power overload condition, Internal Short Circuit Protection that limits the maximum current if a circuit will pass, and Output Transistor Safe Area Compensation that reduces the output short circuit current as the voltage across the output transistor is increased. In many low current applications, compensation capacitors are not required. However, it is recommended that the regulator input be bypassed with a capacitor if the regulator is

connected to the power supply filter with long wire lengths, or if the output load capacitance is large. An input bypass capacitor should be used to provide good high frequency characteristics to insure stable operation under all load conditions. A 0.33  $\mu$ F or larger tantalum, mica, or other capacitor having low internal impedance at high frequencies should be chosen. The bypass capacitor should be mounted with the shortest possible leads directly across the regulator's input terminals. Heavily good conductors (solderless) should be used to minimize ground loops and lead resistance drops since the regulator has no external sense lead.

Figure 15. Current Regulator



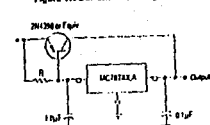
The MC78T00 is regulated and can be used as a current source when connected as shown. In order to minimize dissipation the MC78T00 is shown in this application. Resistor R determines the current as follows:

$$I_0 = \frac{5.0V}{R} \pm I_0$$

$I_0 = 0.7$  mA over load, load and input-voltage change  
 $I_0 = 25$  mA

For example, a 2.2 ohm resistor would require  $I_0$  to be 2.5 A. 10 W resistors need the output and input capacitors as small as the output voltage is less than 7.0 V.

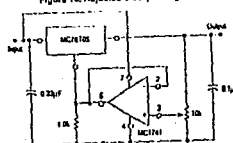
Figure 17. Current Boost Regulator



XX = 2 digits of type number indicating voltage

The MC78T00A Series can be current boosted with a PNP transistor. The 2N4338 provides current to 15 A. Resistor R in conjunction with the V<sub>BE</sub> of the PNP determines when the diode begins conducting. The diode is not short circuit proof. Input output differential voltage minimum is measured by the V<sub>BE</sub> of the diode forward.

Figure 16. Adjustable Output Regulator

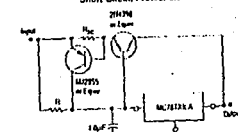


$$V_0 = 8.0V \pm 20V$$

$$V_0 = 7.5V \pm 5V$$

The addition of an operational amplifier allows an engineer to design an adjustable output regulator with a maximum output voltage tolerance of 20 V. The output voltage tolerance with this arrangement is 20 V. The tolerance has the regulator voltage.

Figure 18. Current Boost With Short Circuit Protection



XX = 2 digits of type number indicating voltage

The circuit of Figure 17 can be modified to provide supply protection against short circuits by adding a short circuit sense resistor, R<sub>SC</sub>, and an additional PNP transistor. The current sensing PNP must also be in the short circuit current of the boost regulator.

Therefore, an eight ampere power transistor is specified.

THREE-TERMINAL  
NEGATIVE FIXED  
VOLTAGE REGULATORS

## Three-Terminal Negative Voltage Regulators

The MC7900 Series of fixed output negative voltage regulators are identical in components to the popular MC7800 Series devices. These negative regulators are available in the same seven voltage options as the MC7800 devices. In addition, one extra voltage option is currently available in the 1.1 system in about 20  $\mu$ A load in the regulator (AN 7900 Series).

Available in fixed output voltage options from -5.0 V to -24 V, these regulators enjoy current limiting, thermal shutdown, and safe area compensation — making them remarkably rugged in the most operating conditions. Will adequately withstand they can deliver output currents in excess of 1.0 A.

- No External Components Required
- Internal Thermal Overload Protection
- Internal Short Circuit Current Limiting
- Output Transistor Safe Area Compensation
- Available in 2% Voltage Tolerance (See Ordering Information)

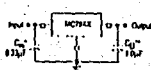
1 SURFACE  
PLASTIC PACKAGE  
CASE 721A



Pin 1, Ground  
Pin 2, Input  
Pin 3, Output

Heat-sink surface connected to Pin 2

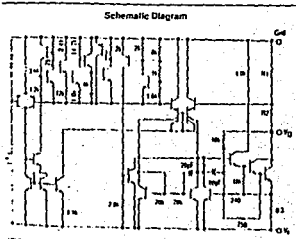
## STANDARD APPLICATION



A common ground is required between the input and the output voltages. The input voltage must exceed typically 2.0 V above more negative even during the high point of the input ripple voltage.

XX = these two digits of the type number indicate voltage.

- C<sub>1</sub> = capacitor if regulator is located an appreciable distance from power supply filter.
- C<sub>2</sub> improves stability and transient response.



## ORDERING INFORMATION

Device	Output Voltage Tolerance	Tested Operating Junction Temp. Range	Package
MC7900	4%	T <sub>J</sub> = 0° to 125°C	Plastic Power
MC7900A	2%		
MC7900B	4%		

XX = MC7900 nominal voltage

2% output voltage tolerance available in 5, 12 and 15 V devices

12% output tolerance is a large improvement over available with special test conditions at all nominal levels in 5, 12 and 15 V devices. Contact your local Motorola sales office for information.

## DEVICE TYPE NOMINAL OUTPUT VOLTAGE

MC7905	5.0 V	MC7912	12 V
MC7905.2	5.2 V	MC7915	15 V
MC7906	6.0 V	MC7918	18 V
MC7908	8.0 V	MC7924	24 V

MAXIMUM RATINGS (T<sub>A</sub> = +25°C, unless otherwise noted)

Rating	Symbol	Value	Unit
Input Voltage (-5.0 V < V <sub>I</sub> < -18 V) (74 V)	V <sub>I</sub>	-25 -40	Vdc
Power Dissipation Plastic Package T <sub>A</sub> = +25°C Dissipative above T <sub>A</sub> = +25°C	P <sub>D</sub> H <sub>AVC</sub>	Internally Limited 154	W mW/°C
T <sub>C</sub> = +25°C Dissipative above T <sub>C</sub> = +95°C (See Figure 1)	P <sub>D</sub> H <sub>AVC</sub>	Internally Limited 200	W mW/°C
Storage Junction Temperature Range	T <sub>STG</sub>	85 to +150	°C
Junction Temperature	T <sub>J</sub>	+150	°C

## THERMAL CHARACTERISTICS

Characteristics	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	θ <sub>J(A)</sub>	85	°C/W
Thermal Resistance, Junction to Case	θ <sub>J(C)</sub>	5.0	°C/W

MC7905C ELECTRICAL CHARACTERISTICS (V<sub>I</sub> = -10 V, I<sub>O</sub> = 500 mA, 0°C < T<sub>J</sub> < +125°C, unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage (T <sub>J</sub> = +25°C)	V <sub>O</sub>	-4.8	-5.0	-5.2	Vdc
Line Regulation (Phase 1) (T <sub>J</sub> = +25°C, I <sub>O</sub> = 100 mA) -7.0 Vdc < V <sub>I</sub> < -25 Vdc -8.0 Vdc < V <sub>I</sub> < -12 Vdc	ΔV <sub>O</sub> /ΔV <sub>I</sub>	—	7.0 2.0	50 25	mV
(T <sub>J</sub> = +25°C, I <sub>O</sub> = 500 mA) -7.0 Vdc < V <sub>I</sub> < -25 Vdc -8.0 Vdc < V <sub>I</sub> < -12 Vdc	—	—	25 8.0	100 50	mV
Load Regulation (T <sub>J</sub> = +25°C) (Phase 1) 5.0 mA < I <sub>O</sub> < 1.5 A 250 mA < I <sub>O</sub> < 750 mA	ΔV <sub>O</sub> /ΔI <sub>O</sub>	—	11 4.0	100 50	mV
Output Voltage -7.0 Vdc > V <sub>I</sub> > -20 Vdc, 5.0 mA < I <sub>O</sub> < 1.0 A, P < 15 W	V <sub>O</sub>	-4.75	—	-5.25	Vdc
Input Bias Current (T <sub>J</sub> = +25°C)	I <sub>BI</sub>	—	4.3	8.0	mA
Input Bias Current Change -7.0 Vdc < V <sub>I</sub> < -25 Vdc 5.0 mA < I <sub>O</sub> < 1.5 A	ΔI <sub>BI</sub>	—	—	1.3 0.5	mA
Output Noise Voltage (T <sub>A</sub> = +25°C, 10 Hz < f < 100 kHz)	V <sub>ON</sub>	—	40	—	μV
Ripple Rejection (I <sub>O</sub> = 20 mA, f = 120 Hz)	RR	—	70	—	dB
Dropout Voltage I <sub>O</sub> = 1.0 A, T <sub>J</sub> = +25°C	V <sub>I</sub> V <sub>O</sub>	—	2.0	—	Vdc
Average Temperature Coefficient of Output Voltage I <sub>O</sub> = 5.0 mA, 0°C < T <sub>J</sub> < +125°C	ΔV <sub>O</sub> /ΔT	—	-1.0	—	mV/°C

NOTES: 1. Load and line regulation are specified at constant junction temperature. Changes in V<sub>O</sub> due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

MC7905AC ELECTRICAL CHARACTERISTICS (V<sub>I</sub> = -10 V, I<sub>O</sub> = 500 mA, 0°C < T<sub>J</sub> < +125°C, unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage (T <sub>J</sub> = +25°C)	V <sub>O</sub>	-4.9	-5.0	-5.1	Vdc
Line Regulation (Phase 1) -8.0 Vdc < V <sub>I</sub> < -12 Vdc, I <sub>O</sub> = 1.0 A, T <sub>J</sub> = +25°C -8.0 Vdc < V <sub>I</sub> < -12 Vdc, I <sub>O</sub> = 1.0 A -7.5 Vdc < V <sub>I</sub> < -25 Vdc, I <sub>O</sub> = 500 mA -7.0 Vdc < V <sub>I</sub> < -20 Vdc, I <sub>O</sub> = 1.0 A, T <sub>J</sub> = +25°C	ΔV <sub>O</sub> /ΔV <sub>I</sub>	—	2.0 7.0 7.8 6.0	25 50 50 50	mV
Load Regulation (Phase 1) 5.0 mA < I <sub>O</sub> < 1.5 A, T <sub>J</sub> = +25°C 250 mA < I <sub>O</sub> < 750 mA 5.0 mA < I <sub>O</sub> < 1.0 A	ΔV <sub>O</sub> /ΔI <sub>O</sub>	—	11 4.0 9.0	100 50 100	mV
Output Voltage -7.5 Vdc < V <sub>I</sub> < -20 Vdc, 5.0 mA < I <sub>O</sub> < 1.0 A, P < 15 W	V <sub>O</sub>	-4.80	—	-5.20	Vdc
Input Bias Current	I <sub>BI</sub>	—	4.4	8.0	mA
Input Bias Current Change -7.5 Vdc < V <sub>I</sub> < -25 Vdc 5.0 mA < I <sub>O</sub> < 1.0 A 5.0 mA < I <sub>O</sub> < 1.5 A, T <sub>J</sub> = +25°C	ΔI <sub>BI</sub>	—	—	1.3 0.5 0.5	mA
Output Noise Voltage (T <sub>A</sub> = +25°C, 10 Hz < f < 100 kHz)	V <sub>ON</sub>	—	40	—	μV
Ripple Rejection (I <sub>O</sub> = 20 mA, f = 120 Hz)	RR	—	70	—	dB
Dropout Voltage I <sub>O</sub> = 1.0 A, T <sub>J</sub> = +25°C	V <sub>I</sub> V <sub>O</sub>	—	2.0	—	Vdc
Average Temperature Coefficient of Output Voltage I <sub>O</sub> = 5.0 mA, 0°C < T <sub>J</sub> < +125°C	ΔV <sub>O</sub> /ΔT	—	-1.0	—	mV/°C

MC7905C2 ELECTRICAL CHARACTERISTICS (V<sub>I</sub> = -10 V, I<sub>O</sub> = 500 mA, 0°C < T<sub>J</sub> < +125°C, unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage (T <sub>J</sub> = +25°C)	V <sub>O</sub>	-5.0	-5.2	-5.4	Vdc
Line Regulation (Phase 1) (T <sub>J</sub> = +25°C, I <sub>O</sub> = 100 mA) -7.2 Vdc < V <sub>I</sub> < -25 Vdc -8.0 Vdc < V <sub>I</sub> < -12 Vdc	ΔV <sub>O</sub> /ΔV <sub>I</sub>	—	8.0 2.2	52 27	mV
(T <sub>J</sub> = +25°C, I <sub>O</sub> = 500 mA) -7.2 Vdc < V <sub>I</sub> < -25 Vdc -8.0 Vdc < V <sub>I</sub> < -12 Vdc	—	—	37 8.5	105 52	mV
Load Regulation (T <sub>J</sub> = +25°C) (Phase 1) 5.0 mA < I <sub>O</sub> < 1.5 A 250 mA < I <sub>O</sub> < 750 mA	ΔV <sub>O</sub> /ΔI <sub>O</sub>	—	17 4.5	105 52	mV
Output Voltage -7.2 Vdc > V <sub>I</sub> > -20 Vdc, 5.0 mA < I <sub>O</sub> < 1.0 A, P < 15 W	V <sub>O</sub>	-4.95	—	-5.45	Vdc
Input Bias Current (T <sub>J</sub> = +25°C)	I <sub>BI</sub>	—	4.3	8.0	mA
Input Bias Current Change -7.2 Vdc < V <sub>I</sub> < -25 Vdc 5.0 mA < I <sub>O</sub> < 1.5 A	ΔI <sub>BI</sub>	—	—	1.3 0.5	mA
Output Noise Voltage (T <sub>A</sub> = +25°C, 10 Hz < f < 100 kHz)	V <sub>ON</sub>	—	42	—	μV
Ripple Rejection (I <sub>O</sub> = 20 mA, f = 120 Hz)	RR	—	68	—	dB
Dropout Voltage I <sub>O</sub> = 1.0 A, T <sub>J</sub> = +25°C	V <sub>I</sub> V <sub>O</sub>	—	2.0	—	Vdc
Average Temperature Coefficient of Output Voltage I <sub>O</sub> = 5.0 mA, 0°C < T <sub>J</sub> < +125°C	ΔV <sub>O</sub> /ΔT	—	-1.0	—	mV/°C

MC7906C ELECTRICAL CHARACTERISTICS ( $V_I = -11 \text{ V}$ ,  $I_O = 500 \text{ mA}$ ,  $\theta_C = T_J = +25 \text{ }^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage ( $I_L = +25 \text{ C}$ )	$V_O$	-5.75	-6.0	-6.25	Vdc
Line Regulation (Rise II)	RegLine	—	8.0	1.0	mV
( $I_L = +25 \text{ C}$ , $I_O = 100 \text{ mA}$ )		—	3.0	3.0	
-8.0 Vdc $\geq V_I \geq -25 \text{ Vdc}$ -9.0 Vdc $\geq V_I \geq -13 \text{ Vdc}$		—	—	—	—
( $I_L = +25 \text{ C}$ , $I_O = 500 \text{ mA}$ )	RegLoad	—	41	120	mV
-8.0 Vdc $\geq V_I \geq -25 \text{ Vdc}$ 8.0 Vdc $\geq V_I \geq -11 \text{ Vdc}$		—	—	10	mV
Load Regulation ( $I_L = +25 \text{ C}$ ) (Rise I)		—	13	120	mV
5.0 mA $\leq I_O \leq 1.5 \text{ A}$ 250 mA $\leq I_O \leq 750 \text{ mA}$	—	—	5.0	60	
Output Voltage	$V_O$	-5.7	—	-6.3	Vdc
-8.0 Vdc $\geq V_I \geq -21 \text{ Vdc}$ ; 5.0 mA $\leq I_O \leq 1.0 \text{ A}$ , $P \leq 15 \text{ W}$	—	—	—	—	—
Input Bias Current ( $I_L = +25 \text{ C}$ )	$I_{IB}$	—	4.3	8.0	mA
Input Bias Current Change	$\Delta I_{IB}$	—	—	1.3	mA
-8.0 Vdc $\geq V_I \geq -25 \text{ Vdc}$ 5.0 mA $\leq I_O \leq 1.5 \text{ A}$	—	—	—	0.5	
Output Noise Voltage ( $f_A = +25 \text{ C}$ , 10 Hz $\leq f \leq 100 \text{ kHz}$ )	$e_{on}$	—	45	—	$\mu\text{V}$
Ripple Rejection ( $I_O = 20 \text{ mA}$ , $f = 120 \text{ Hz}$ )	RR	—	65	—	dB
Dropout Voltage	$V_{I,VO}$	—	2.0	—	Vdc
$I_O = 1.0 \text{ A}$ , $T_J = +25 \text{ C}$	—	—	—	—	—
Average Temperature Coefficient of Output Voltage	$\Delta V_O/\Delta T$	—	-1.0	—	mV/C
$I_O = 5.0 \text{ mA}$ , $\theta_C \leq T_J \leq +125 \text{ C}$	—	—	—	—	—

MC7906C ELECTRICAL CHARACTERISTICS ( $V_I = -14 \text{ V}$ ,  $I_O = 500 \text{ mA}$ ,  $\theta_C = T_J = +25 \text{ }^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage ( $I_L = +25 \text{ C}$ )	$V_O$	-7.7	-8.0	-8.3	Vdc
Line Regulation (Rise II)	RegLine	—	17	8.0	mV
( $I_L = +25 \text{ C}$ , $I_O = 100 \text{ mA}$ )		—	5.0	4.0	
-10.5 Vdc $\geq V_I \geq -25 \text{ Vdc}$ -11 Vdc $\geq V_I \geq -17 \text{ Vdc}$		—	—	—	—
( $I_L = +25 \text{ C}$ , $I_O = 500 \text{ mA}$ )	RegLoad	—	50	160	mV
-10.5 Vdc $\geq V_I \geq -25 \text{ Vdc}$ -11 Vdc $\geq V_I \geq -17 \text{ Vdc}$		—	—	72	mV
Load Regulation ( $I_L = +25 \text{ C}$ ) (Rise I)		—	76	160	mV
5.0 mA $\leq I_O \leq 1.5 \text{ A}$ 250 mA $\leq I_O \leq 750 \text{ mA}$	—	—	9.0	80	
Output Voltage	$V_O$	-7.8	—	-8.4	Vdc
-10.5 Vdc $\geq V_I \geq -23 \text{ Vdc}$ ; 5.0 mA $\leq I_O \leq 1.0 \text{ A}$ , $P \leq 15 \text{ W}$	—	—	—	—	—
Input Bias Current ( $I_L = +25 \text{ C}$ )	$I_{IB}$	—	4.3	8.0	mA
Input Bias Current Change	$\Delta I_{IB}$	—	—	1.0	mA
-10.5 Vdc $\geq V_I \geq -25 \text{ Vdc}$ 5.0 mA $\leq I_O \leq 1.5 \text{ A}$	—	—	—	0.5	
Output Noise Voltage ( $f_A = +25 \text{ C}$ , 10 Hz $\leq f \leq 100 \text{ kHz}$ )	$e_{on}$	—	52	—	$\mu\text{V}$
Ripple Rejection ( $I_O = 20 \text{ mA}$ , $f = 120 \text{ Hz}$ )	RR	—	62	—	dB
Dropout Voltage	$V_{I,VO}$	—	2.0	—	Vdc
$I_O = 1.0 \text{ A}$ , $T_J = +25 \text{ C}$	—	—	—	—	—
Average Temperature Coefficient of Output Voltage	$\Delta V_O/\Delta T$	—	-1.0	—	mV/C
$I_O = 5.0 \text{ mA}$ , $\theta_C \leq T_J \leq +125 \text{ C}$	—	—	—	—	—

NOTES: 1 Load and line regulation are specified at constant junction temperature. Changes in  $V_O$  due to heating effects must be linearly accounted separately. Pulse loading with low duty cycle is used.

MC7915C ELECTRICAL CHARACTERISTICS ( $V_I = -23 \text{ V}$ ,  $I_O = 300 \text{ mA}$ ,  $\theta_C = T_J = +25 \text{ }^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage ( $I_L = +25 \text{ C}$ )	$V_O$	-12.1	—	-12.5	Vdc
Line Regulation (Rise II)	RegLine	—	—	5.8	mV
( $I_L = +25 \text{ C}$ , $I_O = 100 \text{ mA}$ )		—	—	5.0	
-17.5 Vdc $\geq V_I \geq -30 \text{ Vdc}$ -20 Vdc $\geq V_I \geq -26 \text{ Vdc}$		—	—	—	—
( $I_L = +25 \text{ C}$ , $I_O = 300 \text{ mA}$ )	RegLoad	—	—	100	mV
-17.5 Vdc $\geq V_I \geq -30 \text{ Vdc}$ -20 Vdc $\geq V_I \geq -26 \text{ Vdc}$		—	—	50	
Load Regulation ( $I_L = +25 \text{ C}$ ) (Rise I)		—	5	100	mV
5.0 mA $\leq I_O \leq 1.5 \text{ A}$ 250 mA $\leq I_O \leq 750 \text{ mA}$	—	—	—	50	
Output Voltage	$V_O$	-11.2	—	-11.75	Vdc
-17.5 Vdc $\geq V_I \geq -30 \text{ Vdc}$ ; 5.0 mA $\leq I_O \leq 1.0 \text{ A}$ , $P \leq 15 \text{ W}$	—	—	—	—	—
Input Bias Current ( $I_L = +25 \text{ C}$ )	$I_{IB}$	—	—	1.0	mA
Input Bias Current Change	$\Delta I_{IB}$	—	—	0.5	mA
-17.5 Vdc $\geq V_I \geq -30 \text{ Vdc}$ 5.0 mA $\leq I_O \leq 1.5 \text{ A}$	—	—	—	0.5	
Output Noise Voltage ( $f_A = +25 \text{ C}$ , 10 Hz $\leq f \leq 100 \text{ kHz}$ )	$e_{on}$	—	—	5	$\mu\text{V}$
Ripple Rejection ( $I_O = 20 \text{ mA}$ , $f = 120 \text{ Hz}$ )	RR	—	—	—	dB
Dropout Voltage	$V_{I,VO}$	—	—	—	Vdc
$I_O = 1.0 \text{ A}$ , $T_J = +25 \text{ C}$	—	—	—	—	—
Average Temperature Coefficient of Output Voltage	$\Delta V_O/\Delta T$	—	—	—	mV/C
$I_O = 5.0 \text{ mA}$ , $\theta_C \leq T_J \leq +125 \text{ C}$	—	—	—	—	—

MC7905C ELECTRICAL CHARACTERISTICS ( $V_I = -23 \text{ V}$ ,  $I_O = 500 \text{ mA}$ ,  $\theta_C = T_J = +25 \text{ }^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage ( $I_L = +25 \text{ C}$ )	$V_O$	-12.1	—	-12.5	Vdc
Line Regulation (Rise II)	RegLine	—	—	5.3	mV
( $I_L = +25 \text{ C}$ , $I_O = 100 \text{ mA}$ )		—	—	5	
-20 Vdc $\geq V_I \geq -26 \text{ Vdc}$ , $I_O = 1.0 \text{ A}$ , $T_J = +25 \text{ C}$ -20 Vdc $\geq V_I \geq -26 \text{ Vdc}$ , $I_O = 1.0 \text{ A}$ -17.5 Vdc $\geq V_I \geq -30 \text{ Vdc}$ , $I_O = 500 \text{ mA}$ -17.5 Vdc $\geq V_I \geq -30 \text{ Vdc}$ , $I_O = 1.0 \text{ A}$ , $T_J = +25 \text{ C}$		—	—	—	—
( $I_L = +25 \text{ C}$ , $I_O = 500 \text{ mA}$ )	RegLoad	—	—	50	mV
-20 Vdc $\geq V_I \geq -26 \text{ Vdc}$ , $I_O = 1.0 \text{ A}$ -17.5 Vdc $\geq V_I \geq -30 \text{ Vdc}$ , $I_O = 500 \text{ mA}$ -17.5 Vdc $\geq V_I \geq -30 \text{ Vdc}$ , $I_O = 1.0 \text{ A}$		—	—	5	
Load Regulation ( $I_L = +25 \text{ C}$ ) (Rise I)		—	76	160	mV
5.0 mA $\leq I_O \leq 1.5 \text{ A}$ 250 mA $\leq I_O \leq 750 \text{ mA}$	—	—	—	50	
Output Voltage	$V_O$	-12.1	—	-12.5	Vdc
-17.5 Vdc $\geq V_I \geq -30 \text{ Vdc}$ ; 5.0 mA $\leq I_O \leq 1.0 \text{ A}$ , $P \leq 15 \text{ W}$	—	—	—	—	—
Input Bias Current	$I_{IB}$	—	—	1.0	mA
Input Bias Current Change	$\Delta I_{IB}$	—	—	0.5	mA
-17.5 Vdc $\geq V_I \geq -30 \text{ Vdc}$ 5.0 mA $\leq I_O \leq 1.5 \text{ A}$ , $T_J = +25 \text{ C}$ 5.0 mA $\leq I_O \leq 1.5 \text{ A}$ , $T_J = +25 \text{ C}$	—	—	—	0.5	
Output Noise Voltage ( $f_A = +25 \text{ C}$ , 10 Hz $\leq f \leq 100 \text{ kHz}$ )	$e_{on}$	—	—	5	$\mu\text{V}$
Ripple Rejection ( $I_O = 20 \text{ mA}$ , $f = 120 \text{ Hz}$ )	RR	—	—	—	dB
Dropout Voltage	$V_{I,VO}$	—	—	—	Vdc
$I_O = 1.0 \text{ A}$ , $T_J = +25 \text{ C}$	—	—	—	—	—
Average Temperature Coefficient of Output Voltage	$\Delta V_O/\Delta T$	—	—	—	mV/C
$I_O = 5.0 \text{ mA}$ , $\theta_C \leq T_J \leq +125 \text{ C}$	—	—	—	—	—

MC7912C ELECTRICAL CHARACTERISTICS ( $V_I = -19\text{ V}$ ,  $I_O = 500\text{ mA}$ ,  $0^\circ\text{C} < T_J \leq +125^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage ( $I_O = +25\text{ C}$ )	$V_O$	-11.5	-12	-12.5	Vdc
Line Regulation (Phase I) ( $I_O = +25\text{ C}$ , $I_O = 100\text{ mA}$ ) -14.5 Vdc $\pm V_I \pm 100\text{ mVdc}$ -18 Vdc $\pm V_I \pm 22\text{ Vdc}$	$\Delta V_O$	—	13 60	120 60	mV
( $I_O = +25\text{ C}$ , $I_O = 500\text{ mA}$ ) -14.5 Vdc $\pm V_I \pm 30\text{ Vdc}$ -18 Vdc $\pm V_I \pm 22\text{ Vdc}$	—	—	55 24	240 120	mV
Load Regulation ( $I_O = +25\text{ C}$ ) (Phase I) 5.0 mA $\leq I_O \leq 1.5\text{ A}$ 250 mA $\leq I_O \leq 750\text{ mA}$	$\Delta V_{O(LD)}$	—	46 17	240 120	mV
Output Voltage -14.5 Vdc $\pm V_I \pm 27\text{ Vdc}$ , 5.0 mA $\leq I_O \leq 1.0\text{ A}$ , P $\leq 15\text{ W}$	$V_O$	-11.4	—	-12.8	Vdc
Input Bias Current ( $I_O = +25^\circ\text{C}$ )	$I_{BI}$	—	4.4	8.0	mA
Input Bias Current Change -14.5 Vdc $\pm V_I \pm 30\text{ Vdc}$ 5.0 mA $\leq I_O \leq 1.5\text{ A}$	$\Delta I_{BI}$	—	—	1.0 0.5	mA
Output Noise Voltage ( $f_A = +25^\circ\text{C}$ , 10 Hz $\leq f \leq 100\text{ kHz}$ )	$e_{nO}$	—	75	—	$\mu\text{V}$
Ripple Rejection ( $I_O = 20\text{ mA}$ , $f = 120\text{ Hz}$ )	$RR$	—	61	—	dB
Dropout Voltage $I_O = 1.0\text{ A}$ , $T_J = +25^\circ\text{C}$	$V_{DO}$	—	2.0	—	Vdc
Average Temperature Coefficient of Output Voltage $I_O = 5.0\text{ mA}$ , $0^\circ\text{C} < T_J \leq +125^\circ\text{C}$	$\Delta V_O/T$	—	-1.0	—	mV/C

MC7912AC ELECTRICAL CHARACTERISTICS ( $V_I = -19\text{ V}$ ,  $I_O = 500\text{ mA}$ ,  $0^\circ\text{C} < T_J \leq +125^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage ( $I_O = +25^\circ\text{C}$ )	$V_O$	-11.75	-12	-12.25	Vdc
Line Regulation (Phase I) -16 Vdc $\pm V_I \pm 22\text{ Vdc}$ , $I_O = 1.0\text{ A}$ , $T_J = +25^\circ\text{C}$ -18 Vdc $\pm V_I \pm 22\text{ Vdc}$ , $I_O = 1.0\text{ A}$ -14.8 Vdc $\pm V_I \pm 20\text{ Vdc}$ , $I_O = 500\text{ mA}$ -14.5 Vdc $\pm V_I \pm 27\text{ Vdc}$ , $I_O = 1.0\text{ A}$ , $T_J = +25^\circ\text{C}$	$\Delta V_O$	—	6.0 24 14 13	60 120 120 120	mV
Load Regulation (Phase I) 5.0 mA $\leq I_O \leq 1.5\text{ A}$ , $T_J = +25^\circ\text{C}$ 250 mA $\leq I_O \leq 750\text{ mA}$ 5.0 mA $\leq I_O \leq 1.0\text{ A}$	$\Delta V_{O(LD)}$	—	48 17 35	150 75 150	mV
Output Voltage -14.8 Vdc $\pm V_I \pm 27\text{ Vdc}$ , 5.0 mA $\leq I_O \leq 1.0\text{ A}$ , P $\leq 15\text{ W}$	$V_O$	-11.5	—	-12.5	Vdc
Input Bias Current	$I_{BI}$	—	4.4	8.0	mA
Input Bias Current Change -15 Vdc $\pm V_I \pm 30\text{ Vdc}$ 5.0 mA $\leq I_O \leq 1.5\text{ A}$	$\Delta I_{BI}$	—	—	0.6 0.5 0.5	mA
Output Noise Voltage ( $f_A = +25^\circ\text{C}$ , 10 Hz $\leq f \leq 100\text{ kHz}$ )	$e_{nO}$	—	75	—	$\mu\text{V}$
Ripple Rejection ( $I_O = 20\text{ mA}$ , $f = 120\text{ Hz}$ )	$RR$	—	61	—	dB
Dropout Voltage $I_O = 1.0\text{ A}$ , $T_J = +25^\circ\text{C}$	$V_{DO}$	—	2.0	—	Vdc
Average Temperature Coefficient of Output Voltage $I_O = 5.0\text{ mA}$ , $0^\circ\text{C} < T_J \leq +125^\circ\text{C}$	$\Delta V_O/T$	—	-1.0	—	mV/C

NOTES: 1. Load and line regulation are specified at constant junction temperature. Changes in  $V_O$  due to heating effects must be determined separately. Pulse loading with low duty cycle is used.

MC7918C ELECTRICAL CHARACTERISTICS ( $V_I = -27\text{ V}$ ,  $I_O = 500\text{ mA}$ ,  $0^\circ\text{C} < T_J \leq +125^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Output Voltage ( $I_O = +25^\circ\text{C}$ )	$V_O$	-17.3	-18	-18.7	Vdc
Line Regulation (Phase I) ( $I_O = +25^\circ\text{C}$ , $I_O = 100\text{ mA}$ ) -21 Vdc $\pm V_I \pm 30\text{ Vdc}$ -24 Vdc $\pm V_I \pm 70\text{ Vdc}$	$\Delta V_O$	—	23 50	180 90	mV
( $I_O = +25^\circ\text{C}$ , $I_O = 500\text{ mA}$ ) -21 Vdc $\pm V_I \pm 31\text{ Vdc}$ -24 Vdc $\pm V_I \pm 70\text{ Vdc}$	—	—	33 24	340 180	mV
Load Regulation ( $I_O = +25^\circ\text{C}$ ) (Phase I) 5.0 mA $\leq I_O \leq 1.5\text{ A}$ 250 mA $\leq I_O \leq 750\text{ mA}$	$\Delta V_{O(LD)}$	—	46 17	240 120	mV
Output Voltage -21 Vdc $\pm V_I \pm 33\text{ Vdc}$ , 5.0 mA $\leq I_O \leq 1.0\text{ A}$ , P $\leq 15\text{ W}$	$V_O$	-17.1	—	-18.9	Vdc
Input Bias Current ( $I_O = +25^\circ\text{C}$ )	$I_{BI}$	—	4.5	8.0	mA
Input Bias Current Change -21 Vdc $\pm V_I \pm 33\text{ Vdc}$ 5.0 mA $\leq I_O \leq 1.5\text{ A}$	$\Delta I_{BI}$	—	—	1.0 0.5	mA
Output Noise Voltage ( $f_A = +25^\circ\text{C}$ , 10 Hz $\leq f \leq 100\text{ kHz}$ )	$e_{nO}$	—	110	—	$\mu\text{V}$
Ripple Rejection ( $I_O = 20\text{ mA}$ , $f = 120\text{ Hz}$ )	$RR$	—	59	—	dB
Dropout Voltage $I_O = 1.0\text{ A}$ , $T_J = +25^\circ\text{C}$	$V_{DO}$	—	2.0	—	Vdc
Average Temperature Coefficient of Output Voltage $I_O = 5.0\text{ mA}$ , $0^\circ\text{C} < T_J \leq +125^\circ\text{C}$	$\Delta V_O/T$	—	-1.0	—	mV/C

MC7918C ELECTRICAL CHARACTERISTICS ( $V_I = -27\text{ V}$ ,  $I_O = 500\text{ mA}$ ,  $0^\circ\text{C} < T_J \leq +125^\circ\text{C}$ , unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit	
Output Voltage ( $I_O = +25^\circ\text{C}$ )	$V_O$	-23	-24	-25	Vdc	
Line Regulation (Phase I) ( $I_O = +25^\circ\text{C}$ , $I_O = 100\text{ mA}$ ) -27 Vdc $\pm V_I \pm 38\text{ Vdc}$ -30 Vdc $\pm V_I \pm 36\text{ Vdc}$	$\Delta V_O$	—	31 14	340 120	mV	
( $I_O = +25^\circ\text{C}$ , $I_O = 500\text{ mA}$ ) -27 Vdc $\pm V_I \pm 38\text{ Vdc}$ -30 Vdc $\pm V_I \pm 36\text{ Vdc}$	—	—	118 70	470 240	mV	
Load Regulation ( $I_O = +25^\circ\text{C}$ ) (Phase I) 5.0 mA $\leq I_O \leq 1.5\text{ A}$ 250 mA $\leq I_O \leq 750\text{ mA}$	$\Delta V_{O(LD)}$	—	48 17	150 75	240 120	mV
Output Voltage -27 Vdc $\pm V_I \pm 39\text{ Vdc}$ , 5.0 mA $\leq I_O \leq 1.0\text{ A}$ , P $\leq 15\text{ W}$	$V_O$	-22.6	—	-25.2	Vdc	
Input Bias Current ( $I_O = +25^\circ\text{C}$ )	$I_{BI}$	—	4.6	8.0	mA	
Input Bias Current Change -27 Vdc $\pm V_I \pm 38\text{ Vdc}$ 5.0 mA $\leq I_O \leq 1.5\text{ A}$	$\Delta I_{BI}$	—	—	1.0 0.5	mA	
Output Noise Voltage ( $f_A = +25^\circ\text{C}$ , 10 Hz $\leq f \leq 100\text{ kHz}$ )	$e_{nO}$	—	170	—	$\mu\text{V}$	
Ripple Rejection ( $I_O = 20\text{ mA}$ , $f = 120\text{ Hz}$ )	$RR$	—	56	—	dB	
Dropout Voltage $I_O = 1.0\text{ A}$ , $T_J = +25^\circ\text{C}$	$V_{DO}$	—	2.0	—	Vdc	
Average Temperature Coefficient of Output Voltage $I_O = 5.0\text{ mA}$ , $0^\circ\text{C} < T_J \leq +125^\circ\text{C}$	$\Delta V_O/T$	—	-1.0	—	mV/C	

Figure 1. Worst Case Power Dissipation as a Function of Ambient Temperature

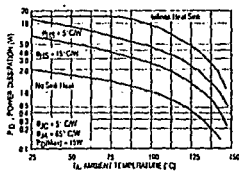


Figure 3. Ripple Rejection as a Function of Frequency

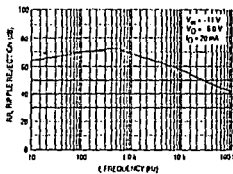


Figure 5. Output Voltage as a Function of Junction Temperature

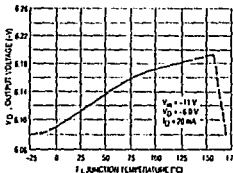


Figure 2. Peak Output Current as a Function of Input-Output Differential Voltage

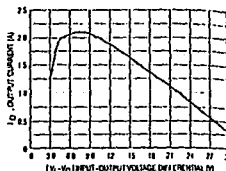


Figure 4. Ripple Rejection as a Function of Output Voltages

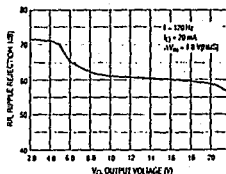
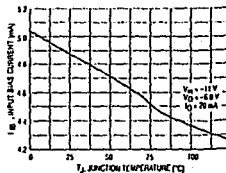


Figure 6. Quiescent Current as a Function of Temperature

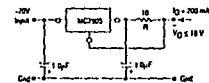


## APPLICATIONS INFORMATION

## Design Considerations

The MC7900 Series of fixed voltage regulators are equipped with Thermal Overload Protection that shuts down the circuit when subjected to an excessive power overload condition. Internal Short Circuit Protection that limits the maximum current the circuit will pass, and Output Transistor Safe Area Compensation that makes the regulated voltage equal to the voltage as long as the junction temperature is maintained. In many low current applications, compensation capacitors are not required. However, it is recommended that the regulator input be bypassed with a capacitor if the regulator is connected to the power supply line with long wire lengths.

Figure 7. Current Regulator

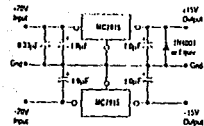


The MC7900, 5.0 V regulator is also used as a constant current source when connected as follows:

$$I_O = \frac{5.0V}{R_L}$$

The quiescent current for this regulator is typically 4.3 mA. The 5.0 V voltage will not change to accurately regulate the output voltage to a current less than 0.1 mA below the input voltage.

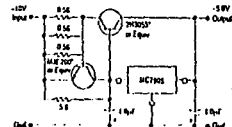
Figure 9. Operational Amplifier Supply (115 to 1.0 A)



The MC7915 and MC7915 positive and negative regulators may be connected as shown to obtain a dual power supply for operational amplifiers. A clamp diode should be used at the output of the MC7915 to prevent potential latch up problems whenever the output of the positive regulator (MC7915) is driven below ground with an output current greater than 200 mA.

or if the output load capacitance is large. An input bypass capacitor should be selected to provide good high frequency characteristics to ensure stable operation under all load conditions. A 0.33  $\mu$ F or larger tantalum, mylar, or other capacitor having low internal inductance (as high frequency capacitors should be chosen). The bypass capacitor should be connected with the shortest possible leads thereby reducing the regulator input inductance. Heavily spaced construction techniques should be used to minimize ground loops and load resistance drops since the regulator has no external sense lead. Bypassing the output is also recommended.

Figure 8. Current Boost Regulator (-5.0V to 4.0A, with 5.0A Current Limiting)



\*Mounted on common heat sink, Motorola MS 10 or equivalent.

When silicon junctions are bypassed, short circuit currents are equal to the sum of the input and regulator limits, which are measured at 3.2 A and 1.8 A respectively in this case. See paras. 6.1 and 6.2 for more information on the MC7900. Provision beyond this point to the peak current capability of the MC7900 is possible if the regulator is mounted on a heat sink. Otherwise thermal shutdown is certain when the additional load current is pushed up by the regulator.

## DEFINITIONS

**Line Regulation** — The change in output voltage for a change in the input voltage. The measurement is made under conditions of low impedance or by using pulse techniques such that the average chip temperature is not significantly affected.

**Load Regulation** — The change in output voltage for a change in load current at constant chip temperature.

**Maximum Power Dissipation** — The maximum total device dissipation for which the regulator will operate within specifications.

**Input Bias Current** — That part of the input current that is not delivered to the load.

**Output Noise Voltage** — The rms AC voltage at the output, with constant load and no input ripple, measured over a specified frequency range.

**Long Term Stability** — Output voltage stability under accelerated life test conditions with the maximum rated voltage listed in the device' electrical characteristics and maximum power dissipation.



## DATA ACQUISITION CIRCUITS

- 8-Bit Resolution
- Ratio-metric Conversion
- 100  $\mu$ s Conversion Time
- 135 ns Access Time
- No Zero Adjust Requirement
- On-Chip Clock Generator
- Single 5-Volt Power Supply
- Operates With Microprocessor or as Stand-Alone
- Designed to be Interchangeable with National Semiconductor ADC0804LCN

### Description

The ADC0804C is a CMOS 8 bit successive approximation analog-to-digital converter that uses a modified potentiometric (256H) ladder. The ADC0804 is designed to operate from common microprocessor control buses, with the three state output latches driving the data bus. The ADC0804 can be made to appear to the microprocessor as a memory location or an I/O port.

A differential analog voltage input allows increased common mode rejection and offset of the zero input analog voltage value. Although a reference input (REF2) is available to allow 8 bit conversion over smaller analog voltage spans or to make use of an external reference, ratio-metric conversion is possible with the REF2 input open. Without an external reference, the conversion takes place over a span from  $V_{CC}$  to analog ground (ANLG GND). The ADC0804 can operate with an external clock signal or, with an additional resistor and capacitor, can operate using an on-chip clock generator.

The ADC0804C is characterized for operation from 0°C to 70°C.

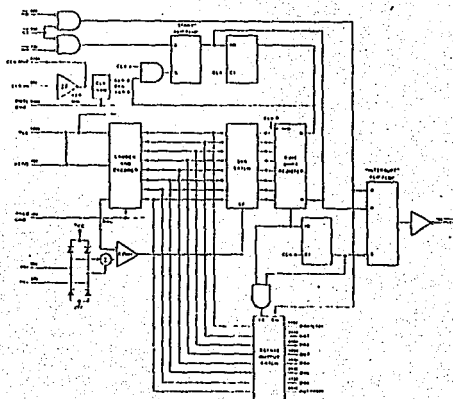
## TYPE ADC0804C 8-BIT ANALOG-TO-DIGITAL CONVERTER WITH DIFFERENTIAL INPUTS

14 DUAL IN LINE PACKAGE (TOP VIEW)			
CS	(1)	(1)	$V_{CC}$ PWR SUPPLY
RD	(2)	(15)	CLK OUT
WR	(3)	(14)	DB0 IN LS.
CLK IN	(4)	(13)	DB1
DATA IN	(5)	(12)	DB2
WE	(6)	(11)	DB3
WE	(7)	(10)	DB4
WE	(8)	(9)	DB5
ANLG GND	(16)	(16)	DB6
REF2	(17)	(17)	DB7
DCTL GND	(18)	(18)	DB7 IN LS.

DATA  
IN/OUT

## TYPE ADC0804C 8-BIT ANALOG-TO-DIGITAL CONVERTER WITH DIFFERENTIAL INPUTS

### functional block diagram (positive logic)



TYPE ADC0804C  
8-BIT ANALOG-TO-DIGITAL CONVERTER  
WITH DIFFERENTIAL INPUTS

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, $V_{CC}$ (see Note 1)	±5 V
Input voltage range $E_S, R_0, W_0$	-0.3 V to $V_{CC} + 0.3$ V
Other inputs	-0.3 V to $V_{CC} + 0.3$ V
Output voltage range	-0.2 V to $V_{CC} + 0.3$ V
Continuous input power dissipation at 25°C free air temperature (see Note 2)	0.25 mW
Operating free-air temperature range	0°C to 70°C
Storage temperature range	-55°C to 150°C
Lead temperature 1, 6 mm (1/16 inch) from case for 10 seconds	260°C

NOTES: 1. All voltage values are with respect to signal ground (GND). Only when DCIL, EWD and ALE/G signals are present, input is locked within one month.  
2. For operation above 25°C free air temperature, refer to Dissipation Rating Chart, Section 2.

recommended operating conditions

	MIN	ROOM	MAX	UNIT
$V_{CC}$ Supply voltage	4.5	5	5.3	V
$V_{REF(2)}$ Voltage at REF-2 (see Note 3)	0.25	2.5	5	V
$V_{IN}$ 15-bit level input voltage at $E_S, R_0$ , or $W_0$	2	15	5	V
$V_{IN}$ 15-bit level input voltage at $E_S, R_0$ , or $W_0$	0	0	0	V
Analog ground voltage (see Note 4)	-0.05	0	0	V
Analog output voltage (see Note 5)	0.05	0	0.05	V
Inputs	100	610	1400	$\Omega$
Timing				
Delay $t_{PLH}$ (see Note 6)	40		110	ns
Setup $t_{SU}$ (see Note 6)	27.6	151		ns
Hold $t_{HD}$ (see Note 6)	600			ns
$t_{A}$ Converting free-air temperature	0	20		°C

NOTES: 1. Refer to Section 2 for recommended operating conditions for a differential input range of 0 V to  $V_{CC}$  when the REF-2 input is open.  
2. Total power dissipation is the sum of the power dissipated in the internal circuitry and the power dissipated in the external circuitry.  
3. When the internal analog input multiplexer is in the high-impedance state ( $V_{IN} = V_{CC}$ ), it does not dissipate the normal static CMOS power.  
4. Total unpowered input current is guaranteed only on an input of 0 V. The maximum current for all other inputs is guaranteed only on a 5 V input.  
5. For a load of 100  $\Omega$  the load is pulled down to 0 V. For a load of 100  $\Omega$ , the duty cycle must be limited to 50% to prevent the output from exceeding the maximum rating.  
6. For a load of 100  $\Omega$ , the duty cycle must be limited to 50% to prevent the output from exceeding the maximum rating.

TYPE ADC0804C  
8-BIT ANALOG-TO-DIGITAL CONVERTER  
WITH DIFFERENTIAL INPUTS

electrical characteristics over recommended operating free-air temperature range,  
 $V_{CC} = 5$  V,  $f_{clock} = 640$  kHz,  $R_{EFS2} = 2.5$  k $\Omega$  (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT		
$V_{IN}$	High-level output voltage	All inputs E-S and W-R (15-bit inputs)	$V_{CC} = 4.5$ V, $I_{OL} = -30$ $\mu$ A $V_{CC} = 4.5$ V, $I_{OL} = -10$ $\mu$ A	2.4 4.5	V		
	Low-level output voltage	W-R output E-S input	$V_{CC} = 4.5$ V, $I_{OH} = 10$ $\mu$ A $V_{CC} = 4.5$ V, $I_{OH} = 30$ $\mu$ A	0.2 0.2	V		
$V_{I1}$	Clock positive going threshold voltage			7.7	3.1	3.5	V
$V_{I2}$	Clock negative going threshold voltage			1.5	1.0	2.1	V
$V_{I2} - V_{I1}$	Clock input hysteresis			0.6	1.3	2	V
$I_{OH}$	High-level output current			0	0.015	1	mA
$I_{OL}$	Low-level output current			-0.005	-1	0	mA
$I_{OZ}$	OH state output current						mA
$I_{OZP}$	Short-circuit output current	Output high	$V_{IN} = 0$ , $T_A = 25^\circ$ C	-0.5	-8		mA
	Short-circuit output current	Output low	$V_{IN} = 0$ , $T_A = 25^\circ$ C	0	16		mA
$I_{OCS}$	Supply current plus reference current	REF2 open, E-S input		1.3	2.5	mA	
$R_{IN(1)}$	Input resistance to reference ladder	See Note 7		1	1.3	100	$\Omega$
	Input capacitance (through $C_1$ )			5	7.5	12	pF
$C_1$	Output capacitance (E-S)			1	2.4	12	pF

The input current  $I_{OZ}$  at  $T_A = 25^\circ$ C.  
NOTE 7: The resistance is measured from the current source from a 5  $\mu$ m leads applied to pins 8 and 9.

operating characteristics over recommended operating free-air temperature,  
 $V_{CC} = 5$  V,  $V_{REF(2)} = 2.5$  V,  $f_{clock} = 640$  kHz (unless otherwise noted)

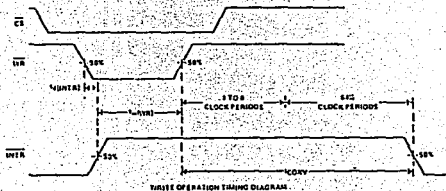
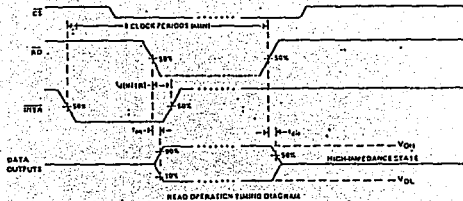
PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Supply voltage - precision error	$V_{CC} = 4.5$ V to 5.5 V, See Notes 8 and 9	±1%	-1.8	1.8	LSB
Total unpowered error	See Notes 8 and 9		±1	1.8	LSB
DIC - constant, enable error	See Note 9	±1	1.0	1.8	LSB
$V_{OH}$ Output voltage error	$C_1 = 100$ pF		132	200	LSB
$V_{OL}$ Output voltage error	$C_1 = 100$ pF, $R_0 = 10$ k $\Omega$		175	230	LSB
$V_{IN(1)}$ Input error to next E-S	$V_{OH} = 100$ mV to 1.00 V, $R_0 = 10$ k $\Omega$		320	450	LSB
$T_{CONV}$ Conversion cycle time	See Note 10	64		73	ns
$C_1$	Free-running conversion rate	1014 conversion/s		1014	conversion/s

The input current  $I_{OZ}$  at  $T_A = 25^\circ$ C.  
NOTES: 8. These parameters are guaranteed over the recommended operating input voltage range.  
9. All errors are measured with reference to the true average low-frequency and average of the output is equal to the true value.  
10. Although the word "conversion" is employed in this data sheet, a "E-S" or "W-R" time is high transition is required by 1 to 2 clock periods before conversion starts. After conversion is completed, part of another clock period is required before a high-to-low or low-to-high transition.

FALLA DE ORIGEN

TYPE ADC0804C  
8-BIT ANALOG-TO-DIGITAL CONVERTER  
WITH DIFFERENTIAL INPUTS

Timing diagrams



TYPE ADC0804C  
8-BIT ANALOG-TO-DIGITAL CONVERTER  
WITH DIFFERENTIAL INPUTS

PRINCIPLES OF OPERATION

The ADC0804 contains a circuit equivalent to a 256-resistor network. Analog switches are sequenced by successive approximation logic to match an analog differential input voltage ( $V_{IN+} - V_{IN-}$ ) to a corresponding tap on the 256-resistor network. The most-significant bit (MSB) is tested first. After eight comparisons (64 clock periods), an eight bit binary code (1111 1111 = 255 scaled) is transferred to an output latch and the interrupt ( $\overline{INTR}$ ) output goes low. The device can be operated in a free-running mode by connecting the  $\overline{INTR}$  output to the write ( $\overline{WR}$ ) input and holding the conversion start ( $\overline{CS}$ ) input at a low level. To ensure start up under all conditions, a low level  $\overline{WR}$  input is required during the power-up cycle. Taking  $\overline{CS}$  low anytime after that will interrupt a conversion in progress.

When the  $\overline{WR}$  input goes low, the ADC0804's successive approximation register (SAR) and eight-bit shift register are reset. As long as both  $\overline{CS}$  and  $\overline{WR}$  remain low, the ADC0804C will remain in a reset state. One to eight clock periods after  $\overline{CS}$  or  $\overline{WR}$  makes a low-to-high transition, conversion starts.

When the  $\overline{CS}$  and  $\overline{WR}$  inputs are low, the start flip-flop is set and the interrupt flip-flop and eight bit register are reset. The next clock pulse transfers a logic high to the output of the start flip-flop. The logic high is ANDed with the next clock pulse placing a logic high on the reset input of the start flip-flop. If either  $\overline{CS}$  or  $\overline{WR}$  have gone high, the set signal to the start flip-flop is removed causing it to be reset. A logic high is placed on the D input of the eight-bit shift register and the conversion process is started. If the  $\overline{CS}$  and  $\overline{WR}$  inputs are still low, the start flip-flop, the eight bit shift register, and the SAR remain reset. This action allows for wide  $\overline{CS}$  and  $\overline{WR}$  inputs with conversion starting from one to eight clock periods after one of the inputs goes high.

When the logic high input has been clocked through the eight-bit shift register, completing the SAR search, it is applied to an AND gate controlling the output latches and to the D input of a flip-flop. On the next clock pulse, the digital word is transferred to the three-state output latches and the interrupt flip-flop is set. The output of the interrupt flip-flop is inverted to provide an  $\overline{INTR}$  output that is high during conversion and low when the conversion is completed.

When a low is at both the  $\overline{CS}$  and  $\overline{WR}$  inputs, an output is applied to the D00 through D07 outputs and the interrupt flip-flop is reset. When either the  $\overline{CS}$  or  $\overline{WR}$  inputs return to a high state, the D00 through D07 outputs are disabled (returned to the high impedance state). The interrupt flip-flop remains reset.

FALLA DE ORIGEN

MOTOROLA  
SEMICONDUCTOR  
TECHNICAL DATA

DAC-08

HIGH SPEED  
8-BIT MULTIPLYING D-TO-A  
CONVERTER

SILICON MONOLITHIC  
INTEGRATED CIRCUIT

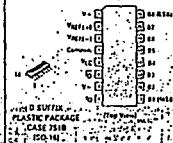
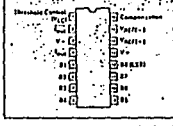
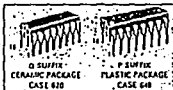
**HIGH SPEED 8-BIT MULTIPLYING D-TO-A CONVERTER**  
The DAC-08 is a monolithic 8 bit high speed multiplying digital-to-analog converter, capable of settling to within 1/2 LSB (0.125%) in 85 ns. Monolithic multiplying performance is realized over a wide 40 to 110°C operating range. Full scale current reference can only be realized to within 1/2 LSB. Therefore, the minimum size used for full scale bias is most applications.

Dual complementary current outputs with high voltage compliance provide added versatility and allow differential mode of operation to a precisely four-bit one path to push output loading. In many applications, current-to-voltage conversion can be accomplished without requiring an external op amp. Most input pins permit direct interfaces with TTL and DTL levels when the logic threshold control, V<sub>LT</sub> (pin 11) is grounded. All other logic inputs thresholds are available by adjusting the voltage level of Pin 1. Performance characteristics are shown in graphs over the entire +5 V to +15 V power supply range. Power consumption is typically 23 mW with 5.0 V supply.

The DAC-08 is available in several versions, with pinout as high as 24 I/O pins (LS5) over temperature. All versions are guaranteed monolithic over 8 bits. For an extensive example of performance, alternate address decoders are provided to permit very accurate resistive decoders which are extremely stable over temperature.

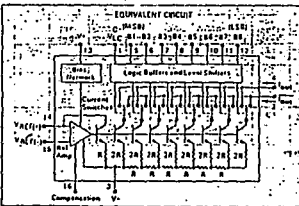
High performance characteristics along with low cost, make the DAC-08 an excellent selection for applications such as CAT displays, waveform generation, high speed modems, and high speed analog-to-digital converters.

- Fast Settling Time = 85 ns
- Full Scale Current Fitted to ±1.5LSB
- Nonlinearity Over Temperature to ±0.1% Max
- Differential Current Outputs
- High Voltage Compliance Outputs = 10 V to +15 V
- Wide Range Multiplying Capability
- Input Compatible With TTL, DTL, CMOS, PMOS, ECL, HLT
- Low Full Scale Current Drain
- Wide Power Supply Range ±5 V to ±15 V
- Low Power Consumption
- Thin Film Resistors
- Low Cost



**ORDERING INFORMATION**

Part No.	Temperature Range	Package	Notes
DAC-08AQ	-55°C	8-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial
DAC-08AQ	-55°C	16-Pin	Commercial



DAC-08

**MAXIMUM RATINGS (TA = 25°C unless otherwise noted)**

Rating	Symbol	Value	Unit
V <sub>CC</sub> Supply to V <sub>EE</sub> Supply	V <sub>CC</sub>	±15	V
Logic Inputs	V <sub>I</sub>	V <sub>CC</sub> to V <sub>EE</sub> ±0.5	V
Logic Threshold Control	V <sub>LT</sub>	V <sub>CC</sub> to V <sub>EE</sub>	V
Logic Current Output	I <sub>O</sub>	±50	mA
Reference Input (I <sub>14</sub> , V <sub>13</sub> )	V <sub>REF</sub>	V <sub>CC</sub> to V <sub>EE</sub>	V
Reference Input Differential Voltage (V <sub>13</sub> to V <sub>14</sub> )	V <sub>REF(D)</sub>	±10	V
Reference Input Current (I <sub>14</sub> )	I <sub>REF</sub>	±10	mA
Operating Temperature Range	T <sub>A</sub>	-55 to +125	°C
DAC-08 Q			
DAC-08AQ, EQ, CO, HP, LD, CA, ED, CD		0 to +70	°C
Storage Temperature	T <sub>S</sub>	-65 to +150	°C
Power Dissipation	P <sub>D</sub>	10	mW
Device above 100°C	R <sub>θJA</sub>	10	mW/°C

**ELECTRICAL CHARACTERISTICS (V<sub>CC</sub> = ±15 V, I<sub>REF</sub> = ±10 mA, T<sub>A</sub> = 25°C, unless otherwise noted)**

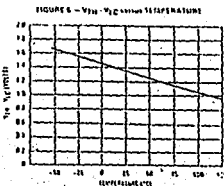
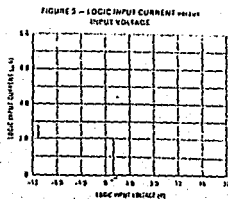
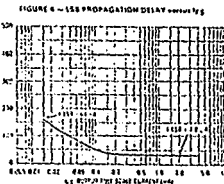
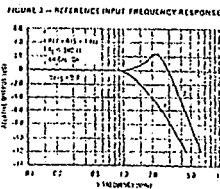
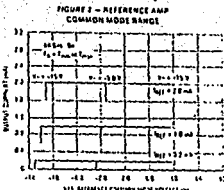
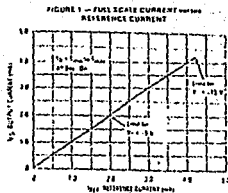
Characteristic	DAC-08			DAC-08Q			DAC-08EQ		
	Symbol	Min	Max	Min	Typ	Max	Min	Typ	Max
Parasitics		0	0	0	0	0	0	0	0
Manufacture		0	0	0	0	0	0	0	0
Nonlinearity, I <sub>14</sub> at 0°C to +70°C	%	-0.1	+0.1	-0.1	0	+0.1	-0.1	0	+0.1
Reference Input Error, I <sub>14</sub> at 0°C to +70°C	%	-0.1	+0.1	-0.1	0	+0.1	-0.1	0	+0.1
Full Scale Smallest On or Off, I <sub>14</sub> = 25 Crystals (1)									
Propagation Delay, I <sub>14</sub> = 25 Crystals (1)									
Each Bit									
Bit 0	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 1	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 2	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 3	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 4	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 5	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 6	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 7	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 8	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 9	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 10	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 11	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 12	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 13	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 14	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 15	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 16	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 17	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 18	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 19	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 20	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 21	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 22	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 23	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 24	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 25	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 26	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 27	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 28	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 29	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 30	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 31	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 32	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 33	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 34	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 35	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 36	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 37	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 38	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 39	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 40	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 41	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 42	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 43	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 44	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 45	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 46	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 47	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 48	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 49	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 50	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 51	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 52	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 53	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 54	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 55	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 56	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 57	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 58	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 59	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 60	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 61	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 62	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 63	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 64	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 65	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 66	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 67	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 68	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 69	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 70	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 71	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 72	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 73	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 74	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 75	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 76	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 77	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 78	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 79	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 80	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 81	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 82	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 83	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 84	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 85	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 86	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 87	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 88	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 89	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 90	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 91	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 92	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 93	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 94	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 95	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 96	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 97	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 98	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 99	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 100	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 101	t <sub>PLH</sub>	25	...	...	25	...	...	25	...
Bit 102	t <sub>PLH</sub>	25							

ELECTRICAL CHARACTERISTICS  $V_{CC} = 2.7V$ ,  $I_{CC} = 2.8 mA$ ,  $V_{IC} = 0V$  to  $2V$ , unless otherwise noted

Characteristic	Symbol	DAC-08M			DAC-08C			DAC-08E			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Resolution	—	8	8	8	8	8	8	8	8	8	Bits
Monotonicity	—	8	8	8	8	8	8	8	8	8	Bits
Linearity, $T_A = 0°C$ to $70°C$	$\Delta E$	—	—	+0.1	—	+0.1	—	+0.1	—	+0.1	$\pm 1/2$ LSb
Settling Time to $\pm 1LSb$ (See Note 1, Section 4.1.1.1) $V_{IC} = 2.7V$ Figure 11 (a & b)	$t_s$	—	55	—	55	—	55	—	55	—	ns
Propagation Delay, $T_A = 25°C$ (White 1)	Each Bit	—	35	—	35	—	35	—	35	—	ns
Ad Bits Switched	$t_{AD}$	—	35	—	35	—	35	—	35	—	ns
Full Scale Tempco	$\Delta V_{IC}$	—	+10	—	+10	—	+10	—	+10	—	mV/°C
Output Voltage Compliance Full Scale Current Change $\pm 1LSb$ , $R_{IC} > 20$ megohm typ	$V_{OC}$	-10	—	+10	-10	—	+10	-10	—	+10	V
Full Range Current	$I_{DA}$	1.000	1.022	1.044	1.044	1.066	1.088	1.088	1.111	1.134	mA
$I_{DA1}$ , $I_{DA2}$ , $I_{DA3}$ $T_A = 25°C$	$I_{DA}$	—	0.55	0.60	—	0.55	0.60	—	0.55	0.60	$\mu A$
Zero Scale Current	$I_{ZS}$	—	0.1	0.2	—	0.2	0.2	—	0.2	0.4	$\mu A$
Output Current Range	$I_{OA}$	0	—	2.1	0	—	2.1	0	—	2.1	mA
$V_{IC} = -0.5V$ to $-1.0V$	$I_{OA}$	0	—	4.2	0	—	4.2	0	—	4.2	mA
Logic Input Levels ( $V_{IC} = 0V$ ) Logic "0"	$V_{IL}$	—	0.0	—	0.0	—	0.0	—	0.0	—	V
Logic "1"	$V_{IH}$	—	2.0	—	2.0	—	2.0	—	2.0	—	V
Logic Input Current ( $V_{IC} = 0V$ ) Logic Input "0"	$I_{IL}$	—	0.005	10	—	0.005	10	—	0.005	10	$\mu A$
Logic Input "1"	$I_{IH}$	—	-11	-10	—	-11	-10	—	-11	-10	$\mu A$
Logic Input Swing, $V_{IC} = -1.0V$	$V_{IS}$	-10	—	+11	-10	—	+11	-10	—	+11	V
Logic Threshold Range, $V_{IC} = 1.5V$	$V_{TRH}$	-10	—	+12.5	-10	—	+12.5	-10	—	+12.5	V
Reference Bit Current	$I_{RS}$	—	-1.0	-2.0	—	-1.0	-2.0	—	-1.0	-2.0	$\mu A$
Reference Input Drive Rate (Figure 10 (White 1))	$dI_{RS}/dt$	—	0.0	—	0.0	—	0.0	—	0.0	—	mA/ $\mu s$
Power Supply Rejection Figure 10 (White 1) $V_{IC} = 4.5V$ to $18V$ Logic Input "1"	$PSRR_{V_{IC}}$	-10000	-0.01	—	-10000	-0.01	—	-10000	-0.01	—	dB
$V_{IC} = 4.5V$ to $18V$ Logic Input "0"	$PSRR_{V_{IC}}$	-10000	-0.01	—	-10000	-0.01	—	-10000	-0.01	—	dB
Power Supply Currents	$I_{CC}$	—	2.2	3.0	—	2.2	3.0	—	2.2	3.0	mA
$V_{IC} = 2.0V$ , $I_{CC} = 10 mA$	$I_{CC}$	—	4.1	4.0	—	4.2	4.0	—	4.1	4.0	mA
$V_{IC} = 1.5V$ , $I_{CC} = 15 mA$ , $I_{CC} = 20 mA$	$I_{CC}$	—	-6.0	-7.0	—	-6.0	-7.0	—	-6.0	-7.0	mA
$V_{IC} = 1.5V$ , $I_{CC} = 20 mA$	$I_{CC}$	—	2.5	3.0	—	2.5	3.0	—	2.5	3.0	mA
$V_{IC} = 1.5V$ , $I_{CC} = 20 mA$	$I_{CC}$	—	-6.1	-7.0	—	-6.5	-7.0	—	-6.5	-7.0	mA
Power Dissipation	$P_D$	—	33	41	—	33	41	—	33	41	mW
$V_{IC} = 1.5V$ , $I_{CC} = 10 mA$	$P_D$	—	148	126	—	148	126	—	148	126	mW
$V_{IC} = 1.5V$ , $I_{CC} = 20 mA$	$P_D$	—	125	112	—	125	112	—	125	112	mW

Note 1. Parameters are 100% tested, guaranteed by design.

## TYPICAL PERFORMANCE CURVES



## TYPICAL PERFORMANCE CURVES

FIGURE 7 — OUTPUT CURRENT versus OUTPUT VOLTAGE (Output Voltage Compliance)

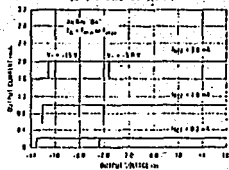


FIGURE 8 — OUTPUT VOLTAGE COMPLIANCE versus TEMPERATURE

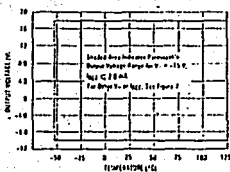
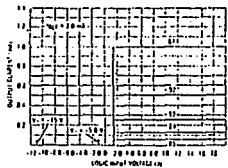


FIGURE 9 — BIT TRANSFER CHARACTERISTICS



NOTE: Bit 08 has a maximum output current of 100  $\mu A$ . Bit 08 has a maximum output voltage of 1.0 V. Bit 08 has a maximum output current of 100  $\mu A$ . Bit 08 has a maximum output voltage of 1.0 V.

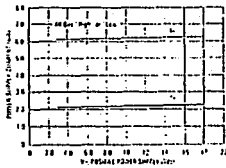
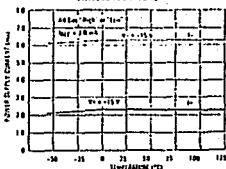
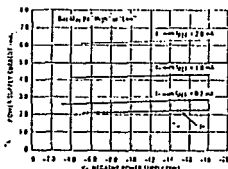
FIGURE 10 — POWER SUPPLY CURRENT versus  $V_{CC}$ 

FIGURE 12 — POWER SUPPLY CURRENT versus TEMPERATURE

FIGURE 11 — POWER SUPPLY CURRENT versus  $V_{EE}$ 

## BASIC CIRCUIT CONFIGURATIONS

FIGURE 13 — RECOMMENDED FULL SCALE ADJUSTMENT CIRCUIT

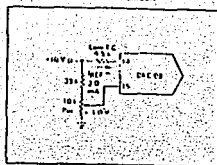


FIGURE 14 — POSITIVE LOW IMPEDANCE OUTPUT OPERATION

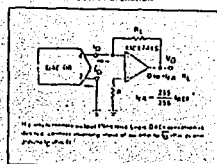


FIGURE 15 — NEGATIVE LOW IMPEDANCE OUTPUT OPERATION

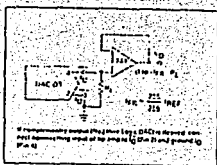


FIGURE 16 — BASIC POSITIVE REFERENCE OPERATION

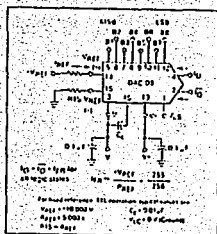
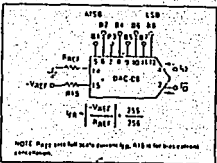


FIGURE 17 — BASIC NEGATIVE REFERENCE OPERATION



DAC-08

BASIC CIRCUIT CONFIGURATIONS

FIGURE 19 - ACCOMMODATING BIPOLAR REFERENCES

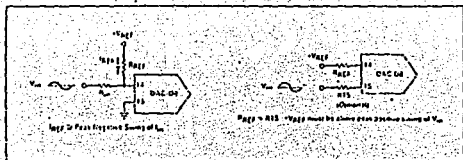


FIGURE 19 - PULSED REFERENCE OPERATION

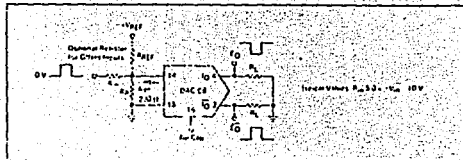
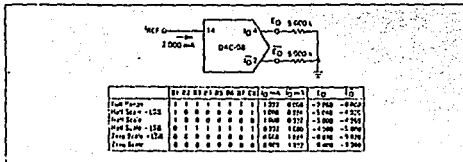


FIGURE 20 - BASIC UNIPOLAR NEGATIVE OPERATION



DAC-08

BASIC CIRCUIT CONFIGURATIONS

FIGURE 21 - BASIC BIPOLAR OUTPUT OPERATION

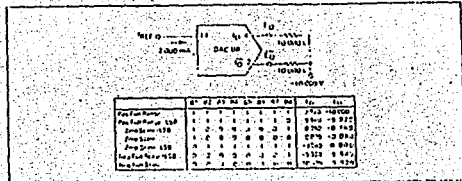
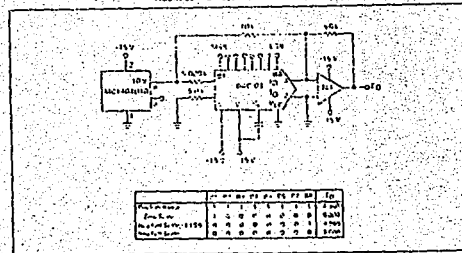


FIGURE 22 - OFFSET BINARY OPERATION



FALLA DE ORIGEN

## DAC-08

## DAC-08

FIGURE 23 - INTERFACING WITH VARIOUS LOGIC FAMILIES

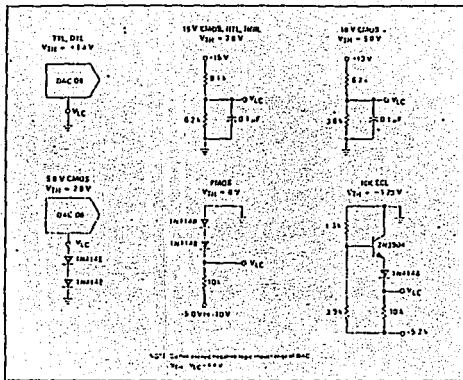
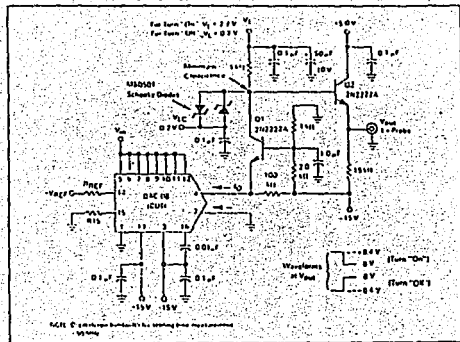


FIGURE 24 - SETTLING TIME MEASUREMENT CIRCUIT





## BIBLIOGRAFÍA

THE 951

THERMOGRAVIMETRIC ANALYZER

OPERATOR'S MANUAL

TA. INSTRUMENTS. INC 1992.

BREVE INTRODUCCIÓN AL ANÁLISIS TÉRMICO

LORENZO RAZO M.

MAX ASOMOZA P.

UNIVERSIDAD AUTÓNOMA METROPOLITANA

DEPTO. INSTRUMENTACIÓN Y TALLERES.

AMPLIFICADORES OPERACIONES Y CIRCUITOS INTEGRADOS

ROBERT F. COUGHLIN.

FREDERICK F. DRISCOLL.

EDIT. PRETINCE HALL. 1993.

TTL LOGIC DATA BOOK

STANDAR TTL, SCHOTTKY

LOW-POWER, SCHOTTKY

EDIT. TEXAS INSTRUMENTS CORP. 1988.

FAST AND LS TTL DATA

MOTOROLA INC.

EDIT. MOTOROLA LITERATURE. 1992.

CMOS INTEGRATED CIRCUITS

DATA BOOK

EDIT. NATIONAL SEMICONDUCTOR CORP. 1987.

LINEAR/INTERFACE ICS

DEVICE DATA VOL I.

EDIT. MOTOROLA INC. 1993.

CMOS LOGIC DATA

EDIT. MOTOROLA INC. 1990.

MOTOROLA LINEAR AND INTERFACE

INTEGRATED CIRCUITS.

EDIT. MOTOROLA INC. 1990

LINEAR CIRCUITS

DATA BOOK.

EDIT. TEXAS INSTRUMENTS INCORPORATED.

LINEAR INTEGRATED CIRCUITS

OPERATION AND APPLICATIONS.

J. MICHAEL Mc MENAMIN.

EDIT. PRETINCE-HALL, INC. 1985.

THE WAITE GROUP'S  
MICROSOFT C BIBLE  
NABA BARKAKATI  
EDIT. SAMS. 1991.

C THE COMPLETE REFERENCE  
HERBERT SCHILDT  
EDIT. OSBORNE MCGRAW-HILL. 1990.

USING C++  
CONVERS C++ VERSIÓN 2.0  
BRUCE ECKEL  
EDIT. OSBORNE MCGRAW-HILL. 1989.

TURBO C PROGRAMACIÓN AVANZADA  
HERBERT SCHILDT  
EDIT. BORLAND-OSBORNE/MCGRAW-HILL. 1990

EL LENGUAJE DE PROGRAMACIÓN C  
BRIAN W. KERNIGHAN  
DENNIS M. RITCHE  
EDIT. PRENTICE HALL. 1991.

ELECTRÓNICA DIGITAL BÁSICA  
CON APLICACIONES MSI

JOHN A. DEMPSEY

PRESENTACIONES Y SERVICIOS DE INGENIERÍA S.A. 1984.

LÓGICA DIGITAL Y DISEÑO DE COMPUTADORES

M. MORRIS MANO

EDIT. PRETINCE HALL.

ELECTRÓNICA Y AUTOMÁTICA INDUSTRIAL II

SERIE: MUNDO ELECTRÓNICO

POR VARIOS AUTORES, BAJO LA COORDINACIÓN DE

JOSÉ HOMPIN POBLET, DIRECTOR DE LA REVISTA

MUNDO ELECTRÓNICO.

EDIT MARCONBO. 1979.

GUÍA PARA MEDICIONES ELECTRÓNICAS

Y PRACTICAS DE LABORATORIO

STANLEY WOLF

EDIT. PRETINCE HALL.

GUÍA DE INSTRUMENTACIÓN ELECTRÓNICA

A. JAMES DIEFENDERFER

EDIT. MCGRAW-HILL. 1986.