



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

CARACTERIZACIÓN DE UNA FALLA
EN EL ACTUADOR DE UN
MOTOR DE AC

TESIS PROFESIONAL
QUE PARA OBTENER EL TÍTULO DE:
INGENIERO MECANICO ELECTRICISTA
P R E S E N T A:
MIGUEL ANGEL GARCIA LEON

ASESOR:
M. I. ROLANDO CARRERA MENDEZ
CO-ASESOR:
DRA. CRISTINA VERDE RODARTE



MEXICO, D. F.

TESIS CON
FALLA DE ORIGEN

1994



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

DEDICATORIAS

A mis padres, que con su apoyo y comprensión, he logrado dar este paso en mi vida

AGRADECIMIENTOS

Al M. en I. Rolando Carrera Mendez y a la Dra. Cristina Verde Rodarte por el apoyo brindado para la realización del presente trabajo.

A los compañeros de la Coordinación de Automatización del Instituto de Ingeniería.

1	INTRODUCCIÓN	1
2	ANTECEDENTES Y PROBLEMAS EN LA DETECCIÓN DE FALLAS	3
2.1	INTRODUCCIÓN	3
2.2	DETECCIÓN DE FALLAS EN PROCESOS FÍSICOS	5
2.3	SISTEMAS TOLERANTES A FALLAS	8
3	ANÁLISIS DE FALLAS EN UN INVERSOR DE UN MOTOR DE CORRIENTE ALTERNA	9
3.1	PROCESO BAJO ESTUDIO Y TIPO DE FALLA CONSIDERADA	9
3.2	ANÁLISIS TEÓRICO DE LA FALLA	12
3.3	RESULTADOS EN SIMULACIÓN	16
4	VALIDACIÓN DE LA FIRMA EN EL PROCESO	17
4.1	INTRODUCCIÓN Y DISEÑO DEL EXPERIMENTO	17

4.2	REGISTROS DE LAS VARIABLES FUERA DE LINEA	18
4.3	DETECCIÓN DE LA FIRMA EN EL DOMINIO DEL TIEMPO Y LA FRECUENCIA	22
5	CONCLUSIONES	31
	REFERENCIAS	33

1 INTRODUCCIÓN

Debido a que cualquier sistema físico está sujeto a fallas ya sea por envejecimiento, causas inesperadas o mantenimiento inadecuado, es requisito para la seguridad y operación eficiente de toda instalación técnica tener respuestas rápidas a fallas y señales de alarma oportunas. Además, el incremento en la sofisticación y complejidad de los procesos industriales han aumentado también la carga de trabajo de los sistemas de control, cuyas funciones son: compensar continuamente las incertidumbres del proceso y detectar condiciones de operación fuera de lo normal usando esquemas automatizados de supervisión por *software*, esto último con objeto de reparar oportunamente las fallas. En consecuencia, cualquier instalación técnica robusta debe contar con dos tipos de autómatas:

- Controladores convencionales robustos, capaces de corregir y compensar incertidumbres y perturbaciones en el proceso.

- Supervisores y detectores de fallas, realizados con esquemas de observadores y predictores basados en el conocimiento analítico y/o heurístico, que permite tanto detectar fallas como realizar mantenimientos preventivos oportunos y de forma automática. Este tipo de servicio es indispensable durante los periodos en que las instalaciones se encuentran en operación completa o parcialmente automática.

Sin embargo, es de notar que la atención en el campo de los sistemas automatizados se enfocó, en el pasado, principalmente a resolver los problemas de esquemas retroalimentados de control, menospreciando los autómatas supervisores y, por tanto, los problemas existentes en el campo de detección de fallas y mantenimiento preventivo automático.

El problema de diseño de esquemas de supervisión, detección de fallas y monitoreo automático de sistemas complejos ha incrementado su importancia. Las aplicaciones y problemas resueltos reportados en las reuniones [1], [2] y [3], muestran el interés del tema tanto en el ámbito académico como industrial.

En particular, los esquemas de detección y aislamiento de fallas, denotados FDI por sus siglas *fault detection and isolation* consisten de tres puntos básicos: detección de la falla, localización de la falla y su análisis [4]. Sin embargo no existe en el presente una

metodología general que pueda ser usada para cualquier falla en un sistema; cada caso particular en un proceso requiere de un estudio y herramientas particulares asociadas al proceso en cuestión, para resolver las tres tareas del problema FDI.

Por otro lado, el desarrollo de la tecnología de los semiconductores ha permitido que los motores de inducción de AC, dada su construcción robusta, tengan cada vez mayor aplicación en la industria, donde se requiere actuadores de velocidad variable [5]. Por tanto, es necesario el desarrollo de esquemas de detección de fallas para los manejadores de motores eléctricos y se deben considerar tanto fallas mecánicas (deterioro en los cojinetes), eléctricas (en los devanados del estator) y también fallas en el inversor (actuador del motor).

Específicamente este trabajo estudia fallas en el convertidor de potencia de un motor de inducción de dos fases tipo jaula de ardilla. El estudio se concentra en detectar la falla en el convertidor CD-CD de las fases, cuya topología es la de un puente bidireccional tipo H, compuesto por transistores de tecnología TMOS. La falla considerada es la del semiconductor de potencia permanentemente abierto.

La caracterización de la falla se basa en el análisis del circuito eléctrico equivalente del puente con y sin falla, como resultado del análisis se concluye que la falla se caracteriza por la existencia de un sesgo en la corriente de estator del motor. Se propone detectar el semiconductor defectuoso filtrando las corrientes de estator con un filtro paso bajas y conectando la señal filtrada a un circuito de disparo con umbrales establecidos en función de los parámetros del motor. La localización de la falla requiere mediciones de las corrientes instantáneas del estator del motor. El análisis realizado y el esquema de FDI propuesto se valida con resultados experimentales.

Este trabajo esta organizado como sigue: En el capítulo dos se describen antecedentes y aspectos generales de detección de fallas y su diagnóstico. En el capítulo tres se da la descripción e interconexión del sistema inversor-motor, se clasifican las fallas más probables en el convertidor de CD-CD, y se presenta el análisis teórico de la falla validando los resultados en simulación. En el capítulo cuatro se presenta la metodología y resultados experimentales que validan la firma de la falla determinada analíticamente. Finalmente en el capítulo cinco se dan conclusiones que se consideran relevantes.

2 ANTECEDENTES Y PROBLEMAS EN LA DETECCIÓN DE FALLAS

2.1 INTRODUCCIÓN

Una de las tareas más importantes de la ingeniería es incrementar la utilidad, confianza y seguridad de los sistemas o procesos, especialmente en los procesos complejos en donde un mal funcionamiento puede ocasionar daños a usuarios, operadores, medio ambiente, o a la sociedad en general.

Para el buen estado y operación de los sistemas complejos se recomienda que éstos sean observados por un monitoreo automatizado. Este procedimiento debe contemplar la supervisión del estado de cada elemento del sistema (actuadores, planta, sensores y equipo de control). Además el monitoreo debe estar interrelacionado con acciones para detectar, diagnosticar, y compensar las fallas o perturbaciones y así alcanzar un buen desempeño y lograr satisfacer las normas de seguridad en la operación del sistema.

Las técnicas normalmente usadas para mantener en un buen funcionamiento (utilidad, confianza y seguridad) los procesos son:

a) *Planes de mantenimiento preventivo o correctivo.* Es decir, sustituir componentes después de un número determinado de horas de operación o hasta que éstos se dañen.

b) *Esquemas de detección y diagnóstico de fallas.* En este caso primeramente se revela que el sistema está operando en falla (condiciones anormales), y a continuación se identifica el elemento que provoca el mal funcionamiento del sistema (diagnóstico de la falla). En algunos casos es posible que se compense la falla de tal forma que el sistema continúe operando satisfactoriamente, se da información del estado o cambio de operación del sistema y se activan alarmas.

c) *Estructuras redundantes.* Se emplean equipos en paralelo de tal forma que al presentarse una falla se desactive un equipo deteriorado y el otro tome sus funciones para que el sistema continúe funcionando satisfactoriamente.

La función de monitoreo, la detección, predicción, identificación y corrección de fallas durante la operación en línea de un sistema dinámico, son aspectos fundamentales que un sistema confiable debe contemplar y que han tomado gran importancia recientemente. En particular, para lograr diseñar sistemas con alta confiabilidad, utilidad y seguridad se deben contemplar las siguientes tareas que se agrupan como sigue:

a) Estrategias y estructuras. En primer lugar cuando se diseña un sistema se deben dar las estrategias y estructuras comenzando con el análisis de confianza/seguridad. Basándose en este análisis se establecen los requerimientos para el diseño y operación del sistema, de tal forma que se contemple la posibilidad de incorporar estructuras redundantes, automatizando en diferentes niveles del proceso.

b) Detección y diagnosis. Esta tarea se inicia cuando el sistema entra en operación. La detección de fallas normalmente se basa en mediciones de señales del sistema y/o en evaluaciones orientadas del comportamiento del sistema. Entonces se puede obtener un diagnóstico de la falla usando métodos como reconocimiento de patrones, basados en sistemas expertos, inteligencia artificial, determinación de un umbral lógico etc.

Con base en los resultados de la detección de fallas y procedimientos de diagnóstico, se requieren tomar acciones para compensar las anomalías, las más comunes se presentan en la figura 2.1.

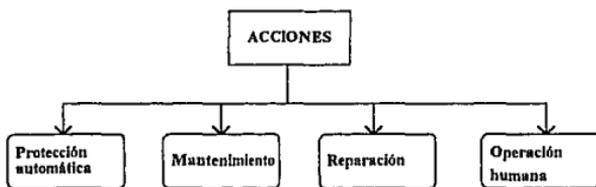


Fig. 2.1 Posibles acciones al ocurrir una falla.

Para alcanzar alta rentabilidad en un sistema en general se recomienda:

. Usar componentes de alta confiabilidad para así desarrollar un sistema "perfecto" (sistema ideal). Este método se llama el método perfeccionista (otros términos son: método intolerante a fallas o método optimista).

. Usar estructuras redundantes y/o diversidad en el diseño y programas que automáticamente se reconfiguren.

Además se debe tratar de minimizar tanto el tiempo de diagnóstico de la falla (identificación y localización de la falla) como el de recuperación (eliminación de fallas por reparación, reconfiguración y reinicio del sistema).

2.2 DETECCIÓN DE FALLAS EN PROCESOS FÍSICOS

Un proceso físico generalmente está constituido por actuadores, planta dinámica y sensores conectados entre si através de una retroalimentación como la que se presenta en la figura 2.2.

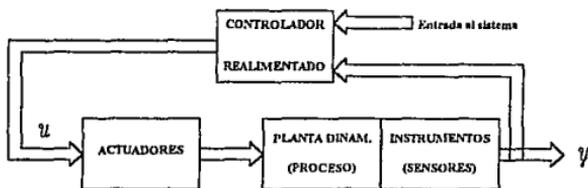


Fig. 2.2 Sistema físico en lazo cerrado.

Los actuadores son los dispositivos que suministran energía. En la planta dinámica, se efectúa el manejo, utilización y/o transformación de energía proveniente del actuador, de tal manera que se cumplan los objetivos para el cual fue diseñado el sistema. El sistema de instrumentación está constituido básicamente por sensores y transductores, los cuales suministran información del comportamiento de la planta.

Se hace notar que los sensores pueden dar información al sistema de monitoreo para la detección y diagnóstico de fallas tal como se presenta en la figura 2.4.

Los primeros sistemas de detección de fallas fueron realizados para localizar fallas en sensores, donde una vez manifestada la falla, ésta se corrige con técnicas de conmutado electrónico. La compensación de fallas en actuadores es usualmente más difícil que una

simple redirección de señales eléctricas, pero algunas técnicas desarrolladas para detectar fallas en sensores han sido empleadas también en actuadores.

Los sistemas de detección de fallas y su aislamiento (FDI) de las siglas en inglés *fault detection and isolation* actualmente son implantados en computadoras digitales o por medio de circuitos electrónicos particulares. Los sistemas FDI son básicamente técnicas de procesamiento de señales empleadas en estimación de estados, estimación de parámetros, filtraje, filtros adaptables, umbrales lógicos variables, teoría estadística de decisión, operaciones lógicas y combinaciones de éstas.

Las técnicas de identificación de parámetros empleadas comúnmente en control se han empleado con éxito en los sistemas de FDI. Para mayor información sobre estas estrategias consultar [6].

Normalmente las señales de entrada y salida de los actuadores, sensores y la planta pueden ser monitoreadas por esquemas FDI (Fig. 2.3).

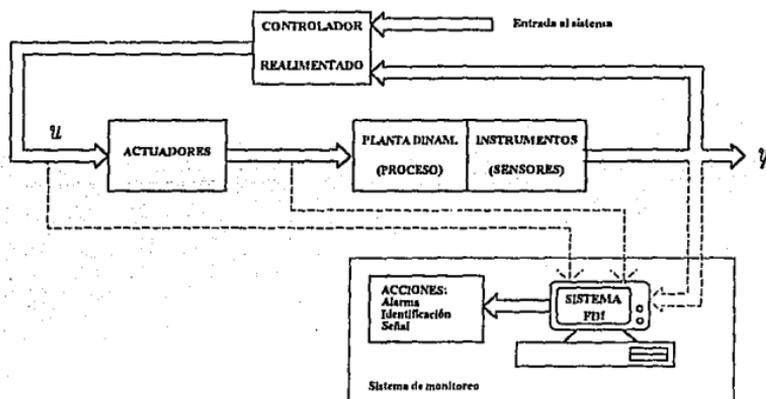


Fig. 2.3 Posible localización de un sistema FDI.

En el caso de sistemas donde las variables involucradas en la determinación de una anomalía son difíciles de medir, la información requerida por los sistemas FDI puede ser extraída por medio de un modelo paramétrico el cual es usado para estimar las variables del proceso con base en señales de entrada y salida del proceso.

Como un simple ejemplo de un instrumento detector de fallas (FDI) suponga un sistema con m sensores y uno de ellos tiene un rendimiento confiable (sensor patrón), entonces es posible obtener valores estimados del grupo entero de las $m-1$ señales de los sensores usando un estimador de estados, estos valores pueden ser comparados con las correspondientes señales del sensor patrón y cualquier diferencia será debido a pequeños errores en el proceso de estimación o ruido en los sensores. Si la estimación de estados es razonablemente exacta, un simple umbral lógico puede ser aplicado a la "diferencia" de las señales para así detectar el ocurrir de una falla. Se hace notar que el hecho de no contar con modelos muy precisos del proceso complica esta simple tarea de estimación y comparación [4].

Algunos de los criterios principales que señalan el desempeño de los sistemas FDI son:

a) Rapidez en la detección. La función básica de un sistema de detección de fallas es activar una alarma cuando se presenta una condición anormal en el sistema monitoreado e identificar el elemento que causa esa anomalía. La rapidez en la detección de fallas es de vital importancia en algunos sistemas, como en aplicaciones aeroespaciales. Una falla permanente por algunas fracciones de segundo puede ser de graves consecuencias. En otro tipo de aplicaciones puede ser más recomendable tener una detección confiable, sacrificando la rapidez de detección.

b) Sensibilidad a las fallas incipientes. No todas las fallas ocurren permanentemente, estas son fallas del tipo intermitente, a este tipo se les conoce como fallas incipientes y deben ser tratadas de manera diferente.

c) Razón de falsas alarmas. Las falsas alarmas son indicativas de un pobre desempeño del sistema de detección de fallas. Incluso una pequeña razón de falsas alarmas durante la operación normal de un sistema monitoreado debe ser inaceptable. Por medio de un umbral adaptable la razón de falsas alarmas debido a señales determinísticas puede ser minimizada. Pero debe tomarse en cuenta que las condiciones transitorias de la misma planta no deben pasar este umbral.

d) Identificación incorrecta de fallas. Otro indicativo de un pobre desempeño en un sistema de detección de fallas es la identificación incorrecta del componente que falló. En este caso el sistema de detección de fallas detecta correctamente cuando una falla ha ocurrido en el sistema, pero identifica incorrectamente el elemento que falló.

2.3 SISTEMAS TOLERANTES A FALLAS

Los sistemas tolerantes a fallas son tradicionalmente realizados por medio de *hardware* redundante o repetido (actuadores, sensores, componentes del proceso), usualmente distribuido alrededor del sistema para dar protección contra un daño localizado. Tales esquemas operan típicamente en duplex, triplex y cuádruplex configuración redundante, y las salidas redundantes (o mediciones) son comparadas por consistencia, es decir tres o más sensores miden la misma variable, las señales de estos sensores son monitoreadas por un circuito lógico, el cual ignora las pequeñas diferencias debido a ruido, tolerancias de construcción y errores inherentes de monitoreo en los sensores, pero este circuito declara que un sensor o sistema tolerante está fallando si las desviaciones en las señales es grande con respecto al valor promedio de los otros.

En la actualidad se han desarrollado sistemas tales como: el de control de aviones, vehículos espaciales y ciertos procesos cuya seguridad es crítica (plantas nucleares y plantas donde se manejen sustancias peligrosas). Estos sistemas son normalmente grandes y complejos, la mayoría de estos sistemas son controlados y monitoreados por sistemas de computación, así también sus estructuras físicas presentan algunas topologías redundantes en algunos puntos críticos, todo esto teniendo en consideración las necesidades de los usuarios y también del ambiente de operación del sistema.

Para la implantación de componentes y sistemas redundantes se debe tomar en consideración la importancia de ellos dentro del funcionamiento, desempeño y estructura del sistema, ya que en ocasiones no es necesario que todas las partes del sistema sean redundantes.

Finalmente es importante hacer notar que la existencia de modelos aproximados junto con las perturbaciones que afectan a un proceso, hacen que el proceso de FDI deba ser atacado para cada proceso de una manera particular y por tanto, contrario a la teoría de control que se caracteriza por su gran generalidad, no se cuenta hasta hoy con una teoría aplicable a todos los casos. Este es un reto para los ingenieros a nivel internacional.

3 ANÁLISIS DE LA FALLA EN UN INVERSOR DE UN MOTOR DE AC

3.1 PROCESO BAJO ESTUDIO Y TIPO DE FALLA CONSIDERADA

Se tomó el prototipo de un inversor para un motor de inducción bifásico diseñado en el Instituto de Ingeniería para la realización de estudios de control y monitoreo [7].

El prototipo está compuesto por:

. *Módulo de entrada:* Genera las señales senoidales de comando para cada fase.

. *Motor de inducción:* Motor de inducción bifásico con rotor jaula de ardilla y de dos polos.

. *Amplificador:* Consta de:

a) PWM: Modula en ancho de pulso las señales enviadas por el módulo de entrada adecuándolas para manejar los convertidores.

b) CONVERTIDOR DE CD-CD: Consiste de dos convertidores tipo D (puente H o convertidor bidireccional) cada uno conectado a una fase del motor.

. *Sensores:* Dos de corriente (uno por fase) y uno de velocidad.

El diagrama de conexiones de estos módulos se muestra en la figura 3.1.

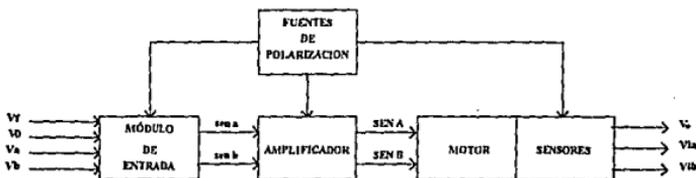


Fig. 3.1 Planta: actuador, motor y sensores.

Los convertidor de CD-CD estan construidos con dispositivos semiconductores, manejan mucho mayor nivel de potencia que en el resto de los subsistemas que forman el inversor, estos dispositivos semiconductores están expuestos a cambios bruscos en las condiciones de operación así como a picos elevados de corriente y voltaje debido a la conmutación en la que se encuentran operando. Además, durante las pruebas del inversor, los convertidores fallaron con mayor frecuencia que el resto de los elementos. Por estas condiciones de operación del convertidor y por la experiencia que se tiene en la operación del motor se considera que el convertidor tiene mayor probabilidad de presentar una falla.

Las fallas consideradas en el convertidor son:

- . Que un transistor no se sature (transistor abierto) cuando debe hacerlo. Este defecto ocurre si el transistor o su señal de comando es defectuosa.
- . Que un transistor esté en corto circuito debido a una sobrecorriente en él, a causa de otro transistor que se encuentre en corto circuito.

La detección e identificación de la falla de corto circuito en el convertidor no es crítica por que ésta es del tipo fatal. Cuando ésta sucede se pone en corto la fuente de alimentación, demandando una gran corriente, por lo que serán los fusibles los que entraran en acción y todo el dispositivo queda desenergizado.

- . El diodo de rueda libre se abra debido a un sobrevoltaje inverso. Este defecto es extremadamente peligroso para otros componentes del convertidor y para el motor, dado que al no existir un camino libre por el cual circule la carga de la fase del motor la corriente instantánea alcanza un valor de cero; entonces la carga inductiva produce picos de sobre voltaje. El primer pico de sobre voltaje es el más importante debido al gran valor de corriente en ese instante de tiempo.

Durante el tiempo de funcionamiento del inversor presentaron fallas en los transistores del convertidor de CD-CD, en ellas se observó que el cien por ciento de las fallas fueron del tipo transistor abierto ($T=abierto$), no obstante que las señales de comando que controlan al transistor eran correctas, por lo tanto, las fallas que se presentaron fueron ocasionadas por alguna de las juntas del mismo dispositivo electrónico al quedar éstas permanentemente abiertas. Por lo anterior se propone una metodología para detectar y diagnosticar la falla de un transistor abierto en el convertidor de CD-CD.

Para diseñar un esquema de FDI, en primer lugar se debe tener el conocimiento adecuado y la experiencia necesaria del comportamiento del sistema cuando está funcionando satisfactoriamente y cuando se presenta la anomalía (en este caso falla de un transistor abierto). El análisis del comportamiento del sistema cuando existe una falla del tipo de un transistor abierto, se realizó analíticamente y se verificó en el circuito eléctrico del convertidor simulando la falla. Para simular es decir, se modificó el circuito eléctrico del convertidor adicionando un interruptor mecánico ($s1$ a $s4$ Fig. 3.2) por cada transistor del convertidor, con la idea de abrir alguna rama del puente y así provocar la condición de operación que sufre el sistema cuando se abre un transistor y el diodo de protección. Además, se tuvo que adicionar al circuito del puente, como dispositivo de protección, un diodo de rueda libre ($d'1$ a $d'4$) por cada interruptor colocado, ya que al provocarse una falla se abre tanto la rama del puente como el camino libre por donde se descarga la carga inductiva de la fase del motor.

En la figura 3.2 se muestra el diagrama eléctrico final del convertidor de CD-CD en el cual se pueden simular fallas de un transistor abierto ($T=abierto$).

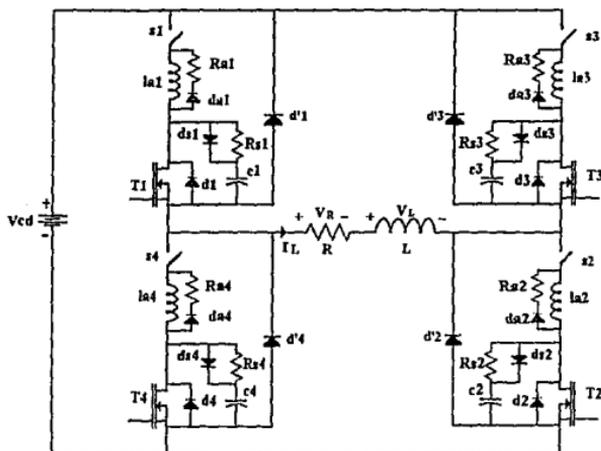


Fig. 3.2 Convertidor con posibilidad de simular fallas.

3.2 ANÁLISIS TEÓRICO DE LA FALLA

A continuación se determina analíticamente el comportamiento de las corrientes de fase cuando se tiene un transistor abierto en alguno de los dos convertidores. El desarrollo se realiza únicamente para la falla en T1 y la generalización de la falla para los otros transistores (T2, T3 y T4) se basa en la simetría de circuito. Se considera como carga el circuito RL de estator y un ciclo de trabajo de 50 % en el PWM para simplificar el análisis.

Para cada medio ciclo del periodo de conmutación de la señal de comando que controla el encendido de los transistores del convertidor mostrado en la figura 3.2 se puede identificar un circuito eléctrico de operación equivalente.

Durante el tiempo que el transistor T1 debería estar cerrado el circuito de la figura 3.2 es equivalente al de la figura 3.3a y para el segundo intervalo de operación el circuito equivalente del puente se muestra en la figura 3.3b.

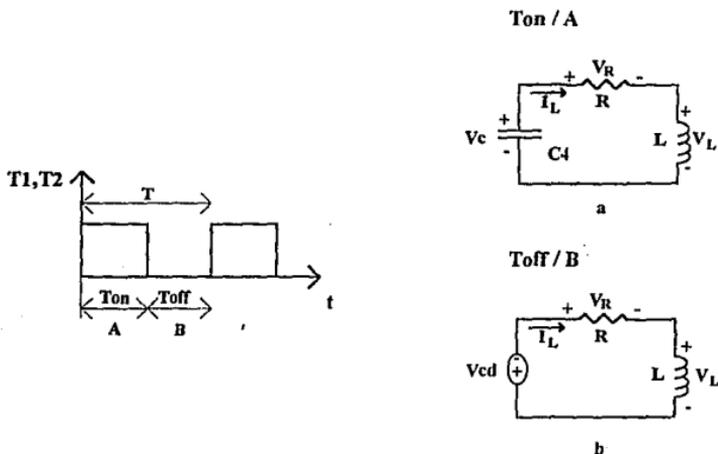


Fig. 3.3 Circuitos identificados en el convertidor en un ciclo bajo falla.

Análisis para el intervalo (Ton)

El comportamiento de la corriente de fase y el voltaje en el capacitor en el primer intervalo está descrito por medio de la ecuación de estado

$$\frac{d}{dt} \begin{bmatrix} I_L(t) \\ V_c(t) \end{bmatrix} = \begin{bmatrix} -R/L & -1/L \\ 1/C & 0 \end{bmatrix} \begin{bmatrix} I_L(t) \\ V_c(t) \end{bmatrix} \quad (3.1)$$

La solución de la ecuación 3.1 se reduce a:

$$X(t) = \Phi(t)X(0) = e^{At}X(0) \quad (3.2)$$

donde:

$$X(0) \equiv \text{vector de estado inicial} = \begin{bmatrix} I_L(0) \\ V_c(0) \end{bmatrix}$$

$$X(t) = \begin{bmatrix} I_L(t) \\ V_c(t) \end{bmatrix}$$

$$A = \begin{bmatrix} -R/L & -1/L \\ 1/C & 0 \end{bmatrix}$$

Además

$\Phi(t)$ la matriz de transición de estados, se obtiene de

$$\Phi(t) = e^{At} = \mathcal{L}^{-1}\{(SI - A)^{-1}\} \quad (3.3)$$

$$e^{At} = \begin{bmatrix} LC \left[\frac{-\omega_n^2}{\sqrt{1-\zeta^2}} e^{-\zeta\omega_n t} \operatorname{sen}(\omega_n \sqrt{1-\zeta^2} t - \theta) \right] & -C \left[\frac{\omega_n}{\sqrt{1-\zeta^2}} e^{-\zeta\omega_n t} \operatorname{sen}(\omega_n \sqrt{1-\zeta^2} t) \right] \\ L \left[\frac{\omega_n}{\sqrt{1-\zeta^2}} e^{-\zeta\omega_n t} \operatorname{sen}(\omega_n \sqrt{1-\zeta^2} t) \right] & LC \left[\omega_n \sqrt{\frac{\alpha^2 - 2\alpha\zeta\omega_n + \omega_n^2}{1-\zeta^2}} e^{-\zeta\omega_n t} \operatorname{sen}(\omega_n \sqrt{1-\zeta^2} t + \theta_i) \right] \end{bmatrix} \quad (3.4)$$

donde

$$\omega_n = \frac{1}{\sqrt{LC}} \quad (3.5)$$

$$\zeta = \frac{R}{2} \sqrt{\frac{C}{L}} \quad (3.6)$$

$$\alpha = \frac{R}{L} \quad (3.7)$$

$$\theta = \cos^{-1} \zeta \quad (3.8)$$

$$\theta_i = \tan^{-1} \frac{\omega_n \sqrt{1-\zeta^2}}{\alpha - \zeta\omega_n} \quad (3.9)$$

Considerando el valor de la frecuencia del PWM en el extremo del intervalo ($t=T_{on}=25 \mu s$) y sustituyendo los valores de los elementos del circuito ($L = 80 \text{ mH}$, $R = 32 \Omega$ y $C = 56 \text{ nF}$) en las ecuaciones 3.4, 3.5, 3.6, 3.7, 3.8 y 3.9 se obtienen los valores del estado al final del intervalo de operación del circuito es decir.

$$\begin{bmatrix} I_L(T_{on}) \\ V_C(T_{on}) \end{bmatrix} = \begin{bmatrix} 9.21 \times 10^{-1} & -3.07 \times 10^{-4} \\ 4.33 \times 10^2 & 9.31 \times 10^{-1} \end{bmatrix} \begin{bmatrix} I_L(0) \\ V_C(0) \end{bmatrix} \quad (3.10)$$

De la ecuación 3.10 si el voltaje $V_C(0)$ es cero y considerando únicamente la corriente se tiene

$$I_L(T_{on}) = 0.921 I_L(0) \quad (3.11)$$

Análisis para el intervalo (T_{off})

El comportamiento de la corriente de fase para el segundo intervalo se describe por

$$\frac{d}{dt} I_L(t) = -\frac{R}{L} I_L(t) - \frac{1}{L} V_{cd} \quad (3.12)$$

cuya solución es:

$$I_L(t) = I_L(0)e^{-\frac{R}{L}t} - \frac{V_{cd}}{R}(1 - e^{-\frac{R}{L}t}) \quad (3.13)$$

Evaluando en el instante $t = T - T_{on} = 25 \mu s$ (intervalo B) el valor de la corriente y considerando como condición inicial $I_L(0) = I_L(t_{on})$

$$I_L(T_{off}) = 0.99 I_L(T_{on}) - 0.0231 \quad (3.14)$$

Sustituyendo la ecuación 3.11 en la ecuación 3.14 se tiene

$$I_L(T_{off}) = 0.9117 I_L(0) - 0.0231$$

Simultaneamente para el segundo ciclo se tiene

$$I_L(2T_{off}) = 0.9117 I_L(T_{off}) - 0.0231$$

Por tanto para el ciclo k la corriente se reduce a

$$I_L((k+1)T_{off}) = 0.9117 I_L(kT_{off}) - 0.0231$$

y cuando $k \rightarrow \infty$ se tiene

$$I_L(T_{off}) = -0.21 \text{ A}$$

Por otro lado la ecuación la 3.11 para el ciclo k se puede reducir a

$$I_L(kT_{on}) = 0.921I_L(kT_{off})$$

y por tanto sustituyendo el valor $I_L(kT_{off})$ cuando $k \rightarrow \infty$ se tiene

$$I_L(T_{on}) = -0.23 \text{ A}$$

Por lo tanto, $I_L(T_{on}) = -0.23 \text{ A}$ e $I_L(T_{off}) = -0.21 \text{ A}$ son los valores entre los cuales oscila la corriente en condiciones de falla en los tiempos de conmutación.

Dada la simetría del puente H, el análisis es similar si se contempla cualquier otro transistor. Si se considera la falla en algún transistor de la rama opuesta a T1, ya sea T3 o T4, la fuente de corriente directa del puente (V_{cd}) en el intervalo B (ciclo de carga) es positiva y los valores entre los cuales oscila la corriente en condiciones de falla son de igual magnitud pero positivos.

3.3 RESULTADOS EN SIMULACIÓN

En la figura 3.4 se muestra la corriente de estator de la fase A cuando se introduce la falla de transistor abierto T1 en el instante $t = 0$ obtenida simulando el circuito equivalente (a) y (b) de la figura 3.3 con valores del sistema real. Se observa que la corriente de la fase tiene oscilaciones de alta frecuencia y un nivel de C.D. que varía entre -0.23 y -0.21 A para cada intervalo de conmutación.

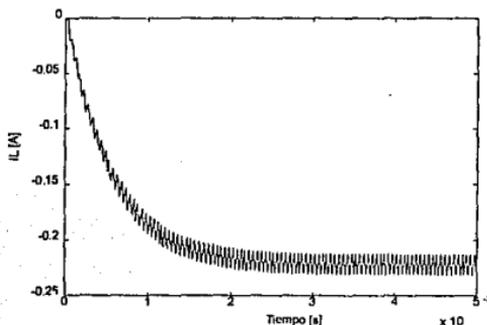


Fig. 3.4 Corriente de fase para la falla en T1 simulada

4 VALIDACIÓN DE LA FIRMA EN EL PROCESO

4.1 INTRODUCCIÓN Y DISEÑO DEL EXPERIMENTO

El objetivo de este capítulo es verificar los resultados teóricos y la caracterización de la falla tipo transistor abierto presentados en el capítulo 3 (es decir la existencia de un sesgo de C.D. en la fase), en el prototipo de laboratorio construido en el Instituto de Ingeniería.

Para simular fallas en el circuito eléctrico, se modificó el circuito H introduciendo un interruptor controlado manualmente en cada rama del puente, con el cual se emula la falla de un transistor abierto. En la figura 3.2 se muestra el puente con el interruptor.

Debido a que se desea verificar la firma en los diferentes puntos de operación posibles, se ideó un experimento que facilitara la captura de datos de los sensores, su procesamiento y la presentación de resultados en forma gráfica. La figura 4.1 muestra el esquema implantado para este fin. Como se puede observar, las señales de corriente en cada fase se envían a un osciloscopio digital con memoria, el cual tiene capacidad para transferir las señales registradas, aun los de altas frecuencias, a archivos de datos ASCII dentro de una computadora personal. El manejo y procesamiento de los registros se ejecuta con ayuda del paquete MATLAB.

A continuación se describen brevemente las características del equipo para el experimento.

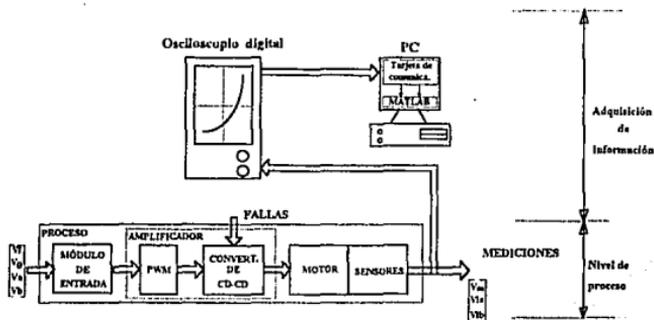


Fig. 4.1 Esquema para la adquisición de los registros.

OSCILOSCOPIO DIGITAL

El instrumento de medición, mediante el cual se obtienen las corrientes de las fases del motor, es un osciloscopio digital TEKTRONIX 11402A [8]. Algunas de sus características particulares son:

- . Captura, muestreo y almacenamiento de señales en forma digital.
- . Resolución vertical de 10 bits.
- . El mínimo y máximo de puntos de la captura de las señales son 512 y 10240, respectivamente.
- . El osciloscopio puede ser conectado a una computadora personal para el envío de datos a través de un puerto serie o utilizando una tarjeta especial que requiere la interfaz GPIB (*General Purpose Interface Bus*).

LA TARJETA DE COMUNICACIÓN ACCESORIO DEL OSCILOSCOPIO

La tarjeta de comunicación AT-GPIB 488.2, diseñada de acuerdo al estándar IEEE 488.2 sirve como interfaz entre el osciloscopio digital y una computadora personal. El software de la tarjeta de comunicación denominado, SPD MEN [9], consta de rutinas especiales para la adquisición, despliegue gráfico, análisis, procesamiento y transferencia de información.

PAQUETE DE ASISTENCIA MATEMÁTICA

El paquete MATLAB (*MATrix LABoratory*) es una herramienta de cálculo numérico constituida de un paquete principal de cálculo y un conjunto de "Cajas de Herramientas". Con funciones específicas para diferentes áreas de la ingeniería [10].

4.2 REGISTRO DE LAS VARIABLES FUERA DE LINEA

Debido a que el interés de este trabajo no está enfocado al estudio del desempeño del sistema de control, sino en la validación de la firma que caracteriza la falla de un transistor abierto, el experimento se realizó con el motor funcionando en lazo abierto, en estado estacionario y sin carga. En particular las señales de comando se obtuvieron mediante generadores de señales y fuentes de voltaje variable.

En la figura 4.2 se muestran las señales de corriente de la fase A y B del motor sin falla, para un voltaje de 10 V en la fase A y B, frecuencia de 10 Hz y un desfase entre voltajes de 90° .

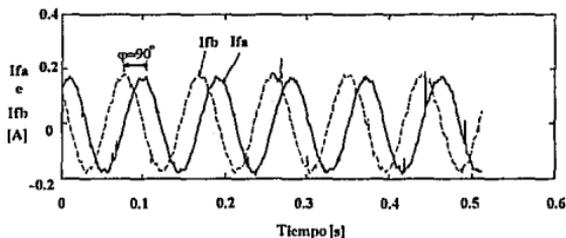


Fig. 4.2 Corriente en la fase A y B del motor.

Se puede observar, la existencia de señales senoidales (corriente en la fase A (I_{fa}) y en la fase B (I_{fb})) con valor promedio cero.

Si en el instante t_1 se emula la falla transistor abierto T1 en el circuito de la fase A del motor. Las figuras 4.3, 4.4 y 4.5 muestran el efecto en las corrientes y en la velocidad del motor para las mismas condiciones de operación que en la ausencia de fallas, se puede observar que al provocar la falla T1=abierto en el convertidor de la fase A la corriente en esta fase se altera, mientras que la corriente de la fase B no presenta cambio considerable; la presencia de un nivel de C.D. en la corriente de la fase A es clara, además de la atenuación de la componente de alterna. Por lo que respecta a la corriente en la fase B ésta, no se altera. Esto es explicable ya que el acoplamiento que existe entre los circuitos convertidores fase A y B es el motor.

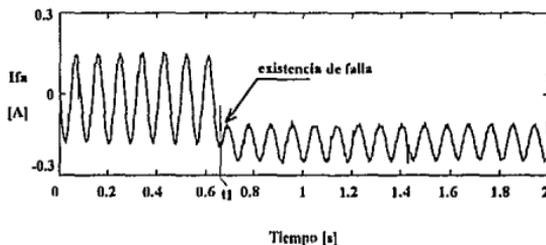


Fig. 4.3 Señal de la corriente en la fase A, para la falla (T_1 =abierto, fase A)

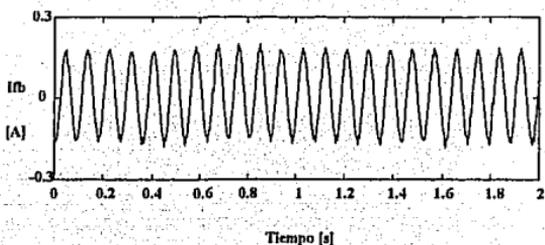


Fig. 4.4 Señal de la corriente en la fase B, para la falla (T1=abierto, fase A)

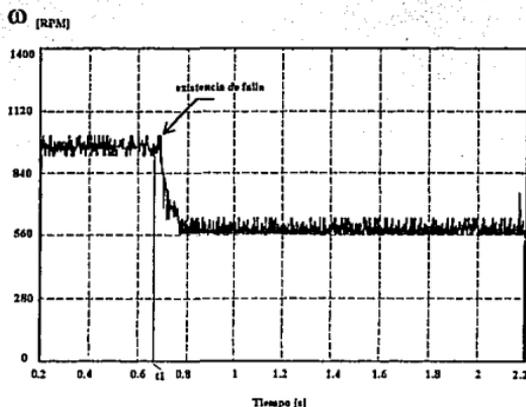


Fig. 4.5 Velocidad del motor, para la falla (T1=abierto, fase A).

Por otro lado en la figura 4.5 se observa como disminuye la velocidad del motor cuando se presenta la falla en la fase A.

Por tanto, con base en este experimento se concluye que cuantitativamente los resultados teóricos de -0.2 A del nivel de C.D. coinciden con el nivel de C.D. de la figura 4.3 prácticos. Sin embargo se requiere verificar que este comportamiento se cumple en cualquier punto de operación, es decir, para cualquier frecuencia, amplitud y desfase dentro de los rangos especificados por el equipo [7].

Por lo tanto, para el análisis de las señales de corriente de las fases del motor se obtuvieron registros tanto para la fase A como para la B cuando no hay falla, para la falla del tipo

transistor abierto en una rama del convertidor de la fase A y para la falla en la rama opuesta en este convertidor, los cuales suman seis estados por cada condición de operación que se le proporcionó al motor. Los registros en cuestión son los siguientes:

- R₁⇒ registro de la corriente en la fase A cuando no hay falla.
- R₂⇒ registro de la corriente en la fase B cuando no hay falla.
- R₃⇒ registro de la corriente en la fase A para la falla T₁=abierto en la fase A.
- R₄⇒ registro de la corriente en la fase B para la falla T₁=abierto en la fase A.
- R₅⇒ registro de la corriente en la fase A para la falla T₃=abierto en la fase A.
- R₆⇒ registro de la corriente en la fase B para la falla T₃=abierto en la fase A.

Las 49 condiciones de operación, bajo las cuales se obtuvieron los 6 registros o estados del motor se muestran en la tabla 1.

Tabla 1 Condiciones de operación del motor.

N. ord.	Frec.	Def.	Voltaje en las fases A y B [V]						
	f[Hz]	θ	1	2	3	4	5	6	7
A	0	90°	0	10	20	30	40	50	60
B	10	90°	0	10	20	30	40	50	60
C	20	90°	0	10	20	30	40	50	60
D	40	90°	0	10	20	30	40	50	60
E	60	90°	0	10	20	30	40	50	60
F	80	90°	0	10	20	30	40	50	60
G	100	90°	0	10	20	30	40	50	60

Para identificar cada experimento se utilizó la siguiente nomenclatura, la letra corresponde a la frecuencia y el número al voltaje en la fase, el defasamiento se mantiene constante. Por ejemplo para la condición de operación B3 se tiene: $f = 10 \text{ Hz}$, $V_a = V_b = 20 \text{ V}$ y $\theta = 90^\circ$.

Se hace notar que la disminución en la amplitud en la corriente en la fase con falla no se manifestó en el análisis teórico debido a que el estudio se realizó bajo la suposición de un ciclo de trabajo de 50 % del PWM. Sin embargo no es simple la determinación, aun en

condiciones de no falla, de las expresiones analíticas de las corrientes instantáneas en el motor sin esta suposición, debido a las no linealidades y la carencia de una forma compacta para modelar matemáticamente el PWM y el convertidor [11].

Resumiendo. La firma de la falla transistor abierto se caracteriza

a) por una presencia de un nivel de C.D. en la corriente de la fase en falla, que depende de los valores de los elementos del puente, del motor y de la fuente de excitación.

b) por una disminución de la amplitud de la corriente instantánea del motor, desconociéndose hasta ahora la relación que determina el valor de la atenuación

4.3 DETECCIÓN DE LA FIRMA EN EL DOMINIO DEL TIEMPO Y LA FRECUENCIA

En las figuras 4.6 y 4.7 se muestran los espectros de las señales de corriente de la fase A y B respectivamente, bajo las condiciones de operación dadas por el punto B2 de la tabla I para los registros R₁ y R₂. En estos espectros se observa claramente la componente fundamental cuya magnitud es aproximadamente de 40 y se encuentra ubicada en la frecuencia de operación del motor (10 Hz.). Éstos espectros, además de carecer de una componente de 0 frecuencia, son similares, ésto último es debido a que se le proporciona a cada fase la misma condición de alimentación tanto en magnitud y frecuencia.

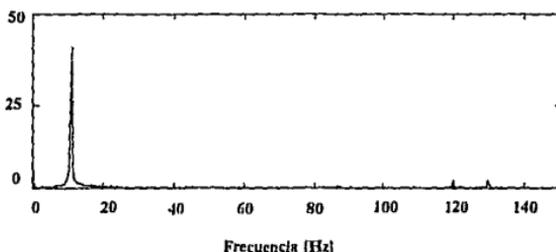


Fig. 4.6 Espectro de la señal de corriente de la fase A sin falla.

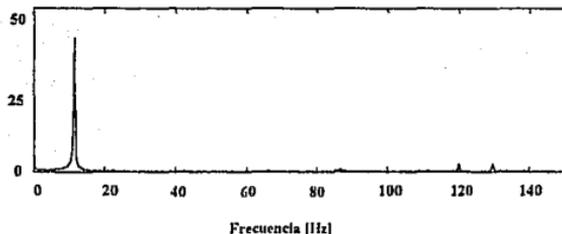


Fig. 4.7 Espectro de la corriente de la fase B sin falla.

En las figuras 4.8 y 4.9 se muestran los espectros de las señales de corriente de las fases A y B, bajo las condiciones dadas por el punto B2 de la tabla 1 y con la falla del transistor T1 abierto en el convertidor de la fase A. En el espectro de la corriente de la fase A con falla (Fig. 4.8), se observa claramente como disminuye la magnitud de la componente fundamental en una proporción de aproximadamente un 60 % con respecto al espectro de la fase A, cuando el sistema opera sin falla; además se nota, como era de esperarse, la presencia de la componente de cero frecuencia. Por otro lado el espectro de la fase B no se altera ante una falla en la fase A.

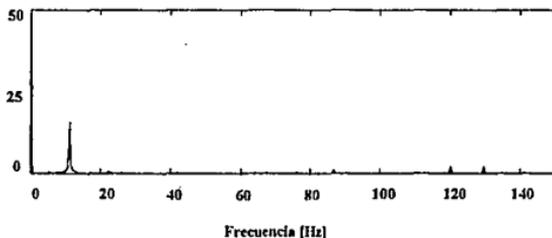


Fig. 4.8 Espectro de la corriente en la fase A para la falla (T1=abierto, fase A).

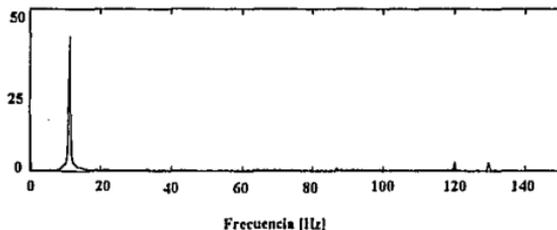


Fig. 4.9 Espectro de la corriente en la fase B para la falla (T1=abierto, fase A).

En las figuras 4.10 y 4.11 se muestran los espectros de las señales de corriente de las fases A y B, bajo las condiciones de operación dadas por el punto B2 de la tabla 1 y con la falla del transistor T3 abierto del convertidor de la fase A (este transistor se ubica en la rama opuesta a T1 del mismo convertidor). El espectro de la fase A con la falla en T3 muestra como disminuye la magnitud de la componente fundamental y como aumenta el nivel de corriente directa, similarmente al de la falla de T1 (Fig. 4.8). Mientras en el espectro de la fase B para esta falla no se aprecia algún cambio importante. Es decir no es posible identificar con base en el espectro de la corriente cual de los dos transistores esta abierto permanentemente. Solamente se puede detectar la fase en donde existe el transistor abierto pero no en que rama se encuentra, lo cual es obviamente una desventaja.

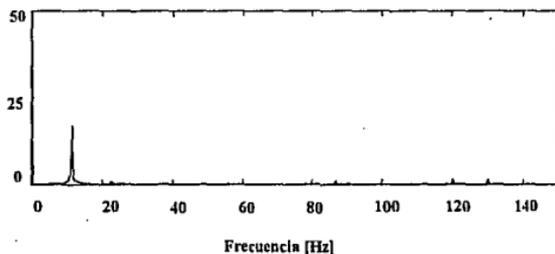


Fig. 4.10 Espectro de la corriente en la fase A para la falla (T3=abierto, fase A)

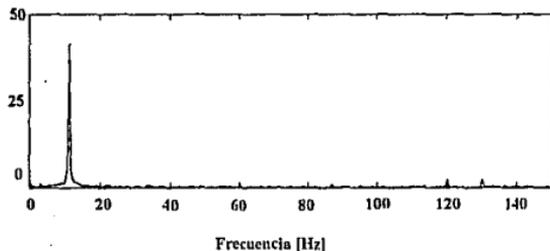


Fig. 4.11 Espectro de la corriente en la fase B para la falla (T3=abierto, fase A)

Dado que el espectro de corriente de la fase donde existe la falla es el único que se modifica y considerando la simetría de las fases, se presentan únicamente los espectros de la corriente sin falla y con falla, además con objeto de verificar si las condiciones obtenidas prevalecen en diferentes condiciones de operación, se repitió el experimento, para las condiciones de

operación B4, D4, D6 y E6 obteniéndose los espectros de las figuras 4.12, 4.13, 4.14 y 4.15 respectivamente.

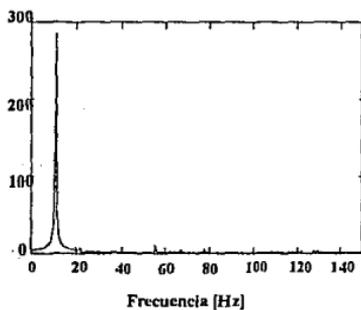


Fig. 4.12a Espectro de la señal sin falla bajo la condición de operación B4

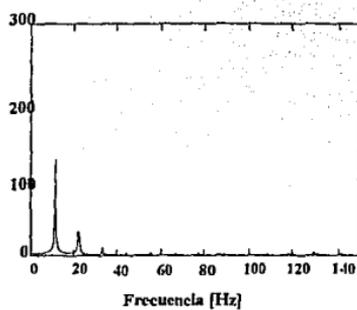


Fig. 4.12b Espectro de la señal con falla bajo la condición de operación B4

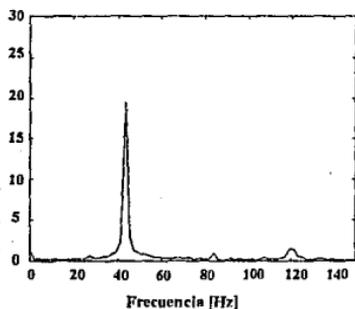


Fig. 4.13a Espectro de la señal sin falla bajo la condición de operación D4

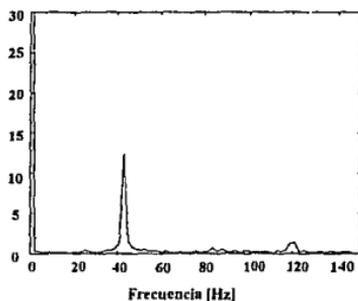


Fig. 4.13b Espectro de la señal con falla bajo la condición de operación D4

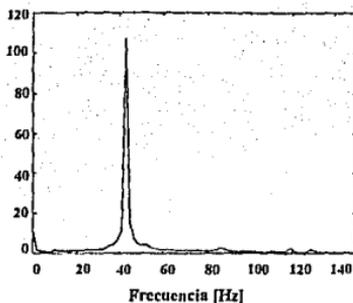


Fig. 4.14a Espectro de la señal sin falla bajo la condición de operación D6

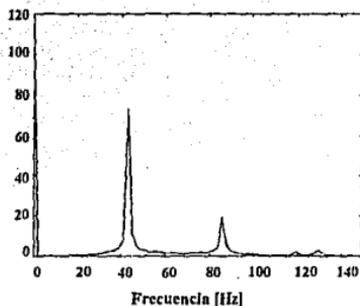


Fig. 4.14b Espectro de la señal con falla bajo la condición de operación D6

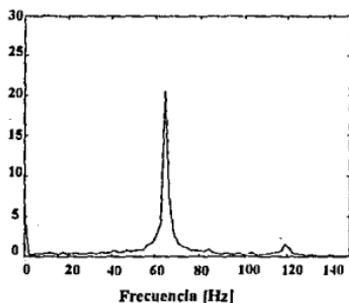


Fig. 4.15a Espectro de la señal sin falla bajo la condición de operación E6

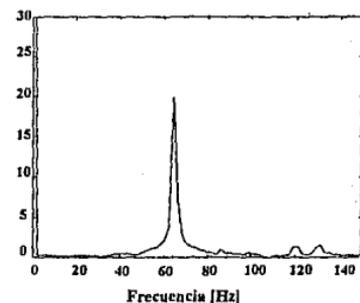


Fig. 4.15b Espectro de la señal con falla bajo la condición de operación E6

De la comparación entre los espectros a la misma frecuencia y diferente amplitud (D4 y D6) se observa que la atenuación de la componente fundamental ante la falla no se mantiene constante. Además a medida que la frecuencia se aumenta la diferencia en atenuación de la componente fundamental con y sin falla se hace menos apreciable. El único efecto que resulta independiente de la frecuencia es el nivel de corriente directa.

Por tanto se propone detectar la presencia de la firma por medio de la existencia de una componente de corriente directa, en vez de la atenuación de la componente fundamental con el espectro de frecuencias. Esta atenuación puede deberse a una acción de control y no a una falla.

En las figuras 4.16 y 4.17 se muestran la corriente para una falla en T1 y T3 respectivamente, en el convertidor de la fase A, estando en la condición de operación B3. De estas figuras se observa claramente que al fallar el transistor T1 el nivel de corriente es negativo, mientras que al fallar T3 el nivel resulta positivo. Es decir, con base en los niveles de corriente directa de las fases A y B además de detectar la existencia de una falla, se puede diferenciar la rama del convertidor que opera anormalmente, es decir, se puede diagnosticar y localizar la falla. Por tanto es más robusto este método que la detección de la falla usando la atenuación de la componente fundamental.

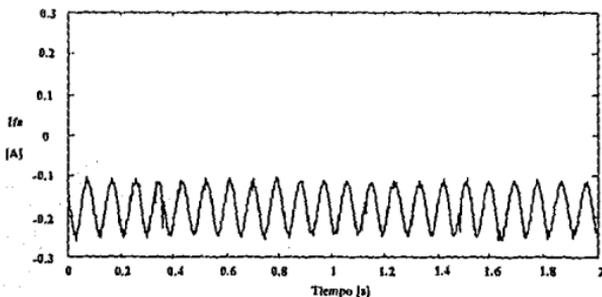


Fig. 4.16 Señal de la corriente en la fase A, para la falla (T1=abierto, fase A)

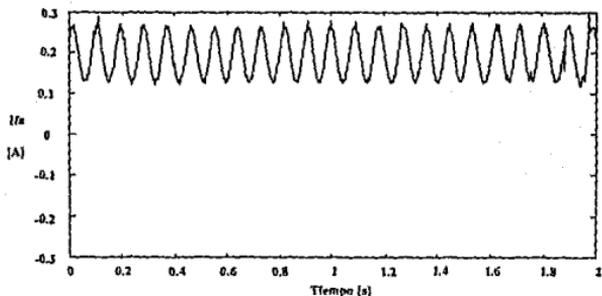


Fig. 4.17 Señal de la corriente en la fase B, para la falla (T1=abierto, fase A)

Para poder extraer el nivel de corriente continua se propone diseñar un filtro paso bajas del tipo Butterworth, con el objeto de tener un corte drástico de las frecuencias medias. Se utilizó el algoritmo de un filtro Butterworth del paquete de asistencia matemática MATLAB,

cuya frecuencia de corte se encuentra una década por debajo de la frecuencia de operación del motor.

Los registros que se emplearon para validar el nivel de corriente directa y su signo son los mismos que se usaron en las secciones 4.3 para el análisis frecuencial. En las figuras 4.18, 4.19 y 4.20 se muestran las corrientes de la fase A filtradas. La presencia del nivel de C.D. en caso de falla en T1 se aproxima a un valor constante con magnitud -0.2 A (Fig. 4.19), también el nivel de C.D. de la señal con la falla T3 se aproxima a un valor con magnitud 0.2 A (Fig. 4.20). Estos resultados experimentales coinciden con los resultados teóricos calculados en la sección 3.2. Además, cuando el sistema opera sin falla el nivel de C.D. de la fase es cero (Fig. 4.18).

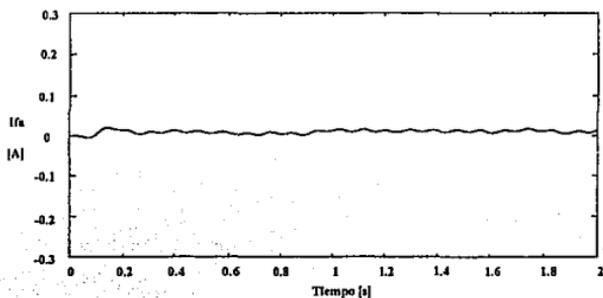


Fig. 4.18 Nivel de corriente directa en la fase A, sin falla.

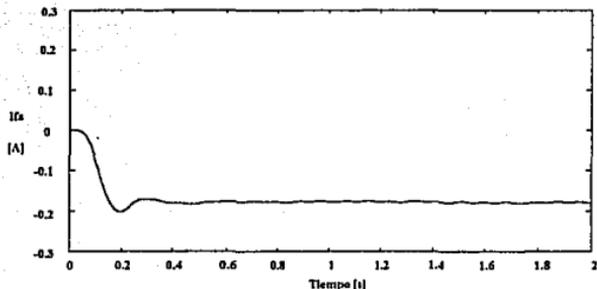


Fig. 4.19 Nivel de corriente directa en la fase A, para la falla (T1=abierto, fase A)

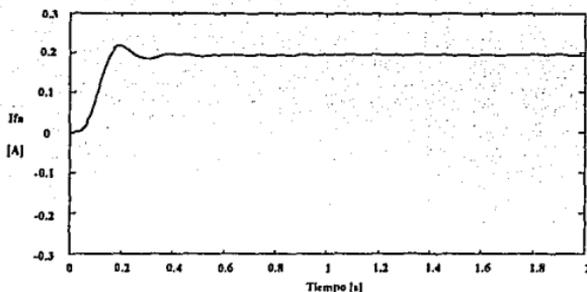


Fig. 4.20 Nivel de corriente directa en la fase A, para la falla (T3=abierto, fase A)

Como en el caso del análisis frecuencial, se pueden analizar los registros de la corriente para las diferentes condiciones de operación de la tabla 1. En este caso como se obtiene solamente un dato que es el nivel de C.D. para cada estado o registro y condición, se puede compactar la información y facilitar la interpretación de resultados. Así en las figuras 4.21 y 4.22 el eje horizontal corresponde a un barrido en frecuencia de 0 a 60 Hertz, el eje vertical se asocia al nivel de C.D. de la fase y los nombres de las tres gráficas corresponden a los estados: 'a' transistor T1 abierto, 'b' transistor T3 abierto y 'c' condición sin falla. Esta prueba se hizo para un voltaje de 20 V en ambas fases y un defasamiento de 90 ° y usando un filtro ajustado en función de la frecuencia de operación del motor. La figura 4.21 corresponde a la fase A y la figura 4.22 a la fase B respectivamente.

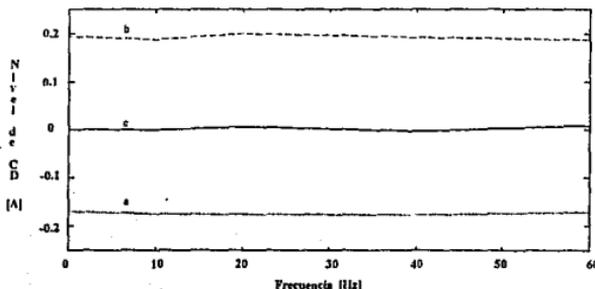


Fig. 4.21 Nivel de C.D. de 'Ia' vs. frecuencia para la fase A.

**ESTA TESIS NO DEBE
SALIR DE LA BIBLIOTECA**

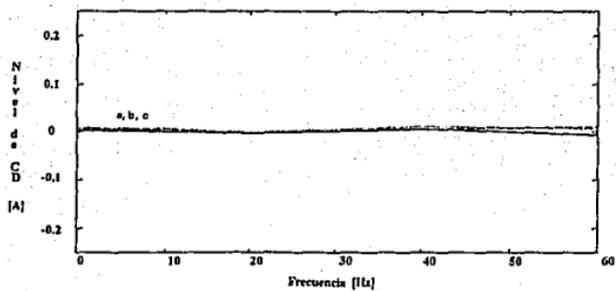


Fig. 4.22 Nivel de C.D. de 'Ia' vs. frecuencia para la fase B.

5 CONCLUSIONES

En este trabajo se presenta el análisis teórico de la operación de un inversor para un motor de inducción que predice el comportamiento de las corrientes de estator, en caso de que un transistor del convertidor de CD-CD presente la falla del tipo transistor abierto. El desarrollo analítico indica la causa y localización de la falla.

Se realizaron experimentos en condiciones de falla y no falla; de ellos se obtuvieron registros para un posterior análisis. Los análisis realizados en estos registros fueron en el dominio de la frecuencia y del tiempo.

El análisis frecuencial muestra que, en condiciones de falla, en la fase donde existe ésta, aparece un nivel de corriente directa apreciable mientras que la componente fundamental se reduce en amplitud; por otro lado en la fase sin falla no se da ningún cambio en el espectro (tomando como referencia el espectro en condición de no falla). Del análisis de estos espectros sólo se puede concluir que con ellos se puede detectar en qué fase se da la falla pero no en que rama, ello cuando aparece la componente de directa en el espectro.

Por otro lado, el análisis temporal de los registros consistió en la aplicación de un filtro paso bajas a los mismos, para obtener el nivel de directa en la corriente de la fase (según se estableció en el análisis teórico del convertidor en condición de falla). El resultado de este análisis es que cuando falla T1 el nivel de CD es constante y negativo, mientras que al fallar T3 es constante y positivo; además estos valores son independientes de las condiciones de operación. Estos resultados experimentales coinciden con los resultados teóricos calculados en la sección 3.2.

Finalmente, para detectar la existencia de la falla sólo es necesario monitorear las corrientes de estator de cada fase. En general, el aislamiento de la falla se realiza evaluando la presencia de un nivel de CD en la corriente de estator en la fase que existe la falla, este nivel de CD se mantiene constante alrededor de un valor; además este valor es independiente de la frecuencia de operación (fija o variable en el tiempo) y, dependiendo a qué rama del convertidor pertenece el transistor que falla, el corrimiento de CD es positivo o negativo.

Por otro lado la caracterización de la falla de corto circuito en el convertidor no se realizó por que ésta es de tipo fatal. Cuando ésta sucede se pone en corto la fuente de alimentación, demandando una gran corriente, por lo que son los fusibles los que entran en acción y todo es dispositivo queda desenergizado.

REFERENCIAS

- [1] *Proc IFAC Symposium SAFEPROCESS'94*. 13-16 June, 1994 Helsinki, Finland.
- [2] *Proc IFAC Symposium On line fault detection and supervision in the chemical process industries*. 22-24 April 1992, Newark, Delaware, USA.
- [3] *Proc TOOLDIAG'93*, 5-7 April 1993. Toulouse, France.
- [4] Patton, R.J., Frank, P. M. and Clark R. *Fault Diagnosis in Dynamic Systems*, Prentice Hall, New York, 1989.
- [5] P A Thollot (editor) *Power Electronics Technology and Applications 1993*. B Bose: Power Electronics and Motion Control- Technology Status and Recent Trends. IEEE Technology Update Series 1993. USA.
- [6] Isermann, R. "Fault Diagnosis of Machines via Parameter Estimation and Knowledge Processing-Tutorial Paper", *Automatica*, Vol. 29, No. 4, pp. 815-835, 1993.
- [7] Lara, F. y Pérez A. "Diseño y Construcción de un Inversor para un Motor de Inducción", informe interno, proyecto 1114 Instituto de Ingeniería, UNAM, 1992.
- [8] The 11402A&11403 Digitizing Oscilloscopes, TUTORIAL, Tektronix. 1989.
- [9] SPD Signal Processing & Display Programs, Tektronix. 1992.
- [10] MATLAB User's Guide, Math Works Inc. 1992.
- [11] W Leonhard. *Control of Electric Drives*. Springer Verlag, 1990, Berlin, Germany.