

40



UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE INGENIERIA

“DISEÑO Y CONSTRUCCION DE UN RECEPTOR Y DE UN SISTEMA DE CONTROL PARA EL EXPERIMENTO DE DETECCION DE ECOS DE METEORITOS EN EL MODULO EXPERIMENTAL DEL SATELITE UNAMSAT-1.”

T E S I S

QUE PARA OBTENER EL TITULO DE:

INGENIERO MECANICO ELECTRICISTA
(AREA ELECTRICA ELECTRONICA)

P R E S E N T A N:

LUIS ERNESTO BUSTAMANTE MURILLO
ELOY MARTINEZ MARTINEZ
SAUL DE LA ROSA NIEVES



DIRECTOR DE TESIS:

M. EN I. JUAN CARLOS ROA BEIZA

Ciudad Universitaria, México, D. F.

1994

TESIS CON
FALLA DE ORIGEN



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

AGRADECIMIENTOS

Saúl de la Rosa Nieves

A mi padre C.P. Cristóbal de la Rosa Redonda
Gracias por tu ejemplo , trabajo y dedicación.

A mi madre Sra. María del Carmen Nieves Alba
Por todo el amor y cuidados que siempre me has brindado.

A mis hermanos Cristóbal y Susan

A todos mis maestros y amigos por su apoyo y enseñanzas

A la Facultad de Ingeniería de la Universidad Nacional Autónoma de México

LUIS BUSTAMANTE MURILLO

A mi PAPA ENRIQUE BUSTAMANTE ZARAGOZA por todo su apoyo y comprensión que me da, le agradezco tanto.

A mi MAMA Ma. DE LOS ANGELES MURILLO DE BUSTAMANTE quien admiro por sus fuerzas que tiene dia con dia .

Gracias a ambos por todo lo que me han dado.

A mis hermanos:

LAURA ENRIQUE Y ANGELES.

A mis sobrinos:

MISCHAEEL Y CRISTIAN.

A mis AMIGOS y COMPANEROS DE TESIS.

GRACIAS

Eloy Martínez Martínez

A mis padres:

Guadalupe Martínez López y Arisneo Martínez Cervantes. Por su comprensión y apoyo en los momentos difíciles, en especial a mi madre por su fuerza durante todos estos años.

A mis hermanos:

Gustavo y Wilber por su confianza.

A mi sobrino:

Cosijopi.

A todos mis maestros de la Facultad de Ingeniería de la Universidad Nacional Autónoma de México.

Queremos reconocer el apoyo brindado para la realización de éste trabajo al Programa Universitario de Investigación y Desarrollo Espacial (PUIDE) dirigido por el Dr. Gianfranco Bisiacchi Girdali y a los siguientes miembros del equipo UNAMSAT-1 :

Ing. Juan Ramón Reveles Zavala

José Luis García García

Hector Sosa Rojas

José Luis Montoya

y al director del Proyecto UNAMSAT-1 David Liberman S.

Así mismo queremos agradecer la asesoría y valiosos consejos del M.I Juan Carlos Roa Beiza y a los maestros de la facultad de ingeniería de la Universidad Nacional Autónoma de México por sus valiosas enseñanzas.

ALCANCES

El presente trabajo pretende describir y documentar los circuitos que fueron diseñados para efectuar el experimento científico que llevará el satélite UNAMSAT-1, por lo tanto solo se presenta en forma muy somera el aspecto teórico del diseño del experimento en el primer capítulo, y de igual forma una descripción de los módulos que conforman al satélite , dando un amplio tratamiento en el capítulo tres a los circuitos del módulo que realizará el experimento.

DISEÑO Y CONSTRUCCIÓN DE UN RECEPTOR Y DE UN SISTEMA DE CONTROL PARA EL EXPERIMENTO DE DETECCIÓN DE ECOS DE METEORITOS EN EL MODULO EXPERIMENTAL DEL SATÉLITE UNAMSAT-1

I TEORÍA GENERAL PARA LA DETECCIÓN DE ECOS DE METEORITOS.	1
1.1 Introducción.	1
1.2 Ionización producida por el meteorito al entrar a la atmósfera.	4
1.3 Densidad de ionización.	6
1.4 Reflexión de ondas de radio en la traza ionizada.	8
II DESCRIPCIÓN GENERAL DEL MICROSATELITE UNAMSAT-1	14
2.1 Introducción.	14
2.2 Descripción de módulos.	16
- Estructura mecánica del satélite unamsat-1.	16
- Bus de interconexión.	21
- Circuito Transmisor Receptor Asíncrono Direccionable (AART)	22
- Módulo 1 Transmisor de 70 cm.	24
- Módulo 2 Computadora del satélite.	26
- Módulo 3 Regulador cargador de baterías.	28
- Módulo 4 Experimento para detectar la velocidad de meteoritos.	30
- Módulo 5 Receptor de 5 canales.	31
- Software.	33

III DISEÑO Y CONSTRUCCIÓN DEL CONTROL DEL TRANSMISOR DE PULSOS, EL RECEPTOR DE ECOS Y LA FUENTE DE PODER EN EL EXPERIMENTO

3.1 Teoría, diseño y construcción del control de pulsos basado en el microprocesador MC68HC805B6.	34
3.1.1 Requerimientos de diseño para el circuito controlador de pulsos.	34
3.1.2 Alternativas de diseño.	36
3.1.2.1 Circuito basado en compuertas y contadores.	36
3.1.2.2 Circuito basado en un microcontrolador.	40
- Tipos de microcontroladores.	41
3.1.3 Características técnicas del microcontrolador MC68HC805B6.	44
3.1.4 Desarrollo del circuito controlador de pulsos.	49
3.1.4.1 Módulo de evaluación MC68HC8056B6	49
3.1.4.2 Descripción del circuito.	50
3.1.4.3 Explicación operativa del circuito.	54
3.1.4.4 Modo de ejecución.	59
3.1.4.5 Modo de grabado/borrado.	68
3.1.4.6 Sistema de Watch-Dog.	72
3.1.4.7 Rutina supervisora de programa (Check Sum).	75
3.1.4.8 Diseño del circuito impreso.	77
3.2 Teoría, diseño y construcción del Receptor de ecos de meteoritos.	80
3.2.1 Introducción.	80
3.2.2 Descripción del Receptor.	81
3.2.3 Teoría básica de mezcladores.	85
3.2.4 Comportamiento del transistor en radiofrecuencia.	90
3.2.5 Diseño del transistor para señal pequeña en RF.	126
3.2.6 Diseño y construcción del receptor de ecos de meteoritos.	200

3.3 Teoría, diseño y construcción de la Fuente Conmutada para el	
Trasmisor del Experimento	234
3.3.1 Teoría Básica	234
3.3.2 Diseño y Construcción.	240
3.4 Análisis de Información Capturada.	245
3.4.1 Requerimientos que debe cumplir el Algoritmo Matemático	
para validación de ecos.	245
3.5 Conclusiones.	248
APÉNDICE A	
- Cálculo de los tiempos de regreso de ecos de meteoritos.	251
APÉNDICE B.	
- Operaciones, redes de acoplamiento de dos elementos por carta Smith y análisis del amplificador sumador diferencial	253
APÉNDICE C.	
-Listado del programa del microcontrolador MC68HC805B6.	270
APÉNDICE D.	
- Listado del programa que realiza la transformada de Fourier para la validación de ecos.	279
BIBLIOGRAFÍA	285

CAPITULO I

TEORIA GENERAL PARA LA DETECCION DE ECOS DE METEORITOS

1.1 INTRODUCCION.

1.2 IONIZACION PRODUCIDA POR EL
METEORITO AL ENTRAR A LA ATMOSFERA

1.3 DENSIDAD DE IONIZACION.

1.4 REFLEXION DE ONDAS DE RADIO EN LA
TRAZA IONIZADA

I TEORÍA GENERAL PARA LA DETECCIÓN DE ECOS DE METEORITOS

1.1 INTRODUCCIÓN

Se ha calculado que para que exista un equilibrio masa-energía en el universo debe haber una cantidad de materia la cual no ha sido vista. Esta materia se conoce como "Materia Oscura" ya que no emite luz u otro tipo de radiación, lo que la hace inobservable.

Algunos astrónomos han calculado la cantidad de materia oscura que tiene que existir en el universo. Estos cálculos han sido depurados a través del tiempo pero se esta todavía muy lejos de conocer la cantidad correcta.

En términos generales este tipo de materia recibe el nombre de "Objetos de Masa Faltante" ó MMO's. Estos están arreglados en varias distribuciones. Se manifiestan por su perturbación gravitacional en el movimiento de las estrellas en la Galaxia, o en el movimiento de las galaxias en Aglomerados. Se ha estimado que en la vecindad solar cerca de la mitad de la masa esta en la forma de materia oscura, y por lo tanto como se dijo antes, es materia que no ha sido observada directamente. En la escala de la Galaxia, parece que 9/10 de su materia es materia oscura, y en la escala de el Universo, puede ser como un 99%.

La naturaleza de esta materia es hasta el momento desconocida; puede estar compuesta de materia convencional -bariones- ó en forma no convencional - estrellas de neutrones, agujeros negros, etc.-pero puede también estar compuesta de partículas exóticas, no observadas todavía en el laboratorio, pero sobre las cuales el físico de partículas, que ha trabajado en estudios de las etapas muy tempranas del big-bang, especula acerca de su abundante existencia, como una reliquia de aquellos días.

En el caso de la materia oscura en la vecindad del Sol, se ha especulado que podría estar compuesta de rocas, meteoritos, cometas, etc. Dependiendo de su distribución de tamaños, la probabilidad de que alguno de estos cuerpos puedan chocar con la tierra, no puede ser despreciada. Las órbitas en las que se mueven, algún efecto gravitacional enfocante del Sol sobre la Tierra y su número, hace pensar que algunos de ellos están alcanzando a la tierra. Estos cuerpos causan algunos efectos que nos permiten detectarlos. Específicamente está el caso de los meteoritos, que al entrar a la atmósfera producen una traza altamente ionizada, usada entre otros por los radioaficionados para rebolar radioondas y hacer comunicados QSO exitosamente.

CLASIFICACIÓN DE METEORITOS.

Existen muchas clasificaciones de meteoritos, una muy sencilla que sirve para ilustrar la variedad de elementos que los componen, es aquella que los denomina en tres grupos, que son: meteoritos de rocas, metal y una combinación de metal y roca. Los meteoritos de metal son esencialmente de hierro-níquel, en tanto que las de metal y roca son mezcla de hierro y roca. Las rocas están compuestas de una diversidad de elementos químicos.

Meteoritos de metal:

Sideritas, compuestos principalmente de ferro-níquel (S_1),

Ataxitas pobres en níquel, Hexadritas, Octaedrita (S_1).

Octaedritas semi-finas (S_2).

Ataxitas ricas en níquel (S_3).

Meteoritos de metal y fierro:

Litosideritas y Siderolitas, ferro-níquel en gran cantidad (L).

Aerólitos:

Condritas, ferro níquel . (C)

Condritas de Enstatita, Tipo de Daniel's, Kuil (Havittis) (C₁).

Condritas de broncita y olivino. Tipo de Kronstad (C₂).

Condritas de hipersstena y olivino. Tipo de Baroti (Soko-Bana). (C₃)

Acondritas:

Acondritas (Piedras no condriticas), Ferro-níquel en pequeña cantidad o ausente (A).

Aubritas (Aubres, Bishopville y Bustee) (A₁)

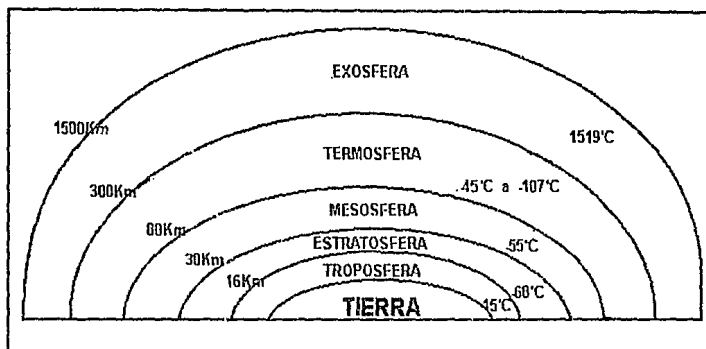
Ureilitas (A₂)

Diogenitas (Shalka) Chassignitas, Amfoteritas (Y Roditas) (A₃)

Angrita. Nakhilita, Encrita, Shergottita, Mesosideritas. (A₄)

1.2 IONIZACIÓN PRODUCIDA POR EL METEORITO AL ENTRAR A LA ATMÓSFERA

La atmósfera se divide en varias capas, para nuestro estudio es importante ubicar a la parte de la atmósfera que se ubica entre los 80 y 120 km. de altura, ya que es en esta zona donde los meteoritos ionizan a la atmósfera.



CAPAS DE LA ATMÓSFERA .

Cuando la atmósfera se ioniza aparecen en ella electrones libres e iones cargados positivamente. Los electrones no permanecen libres por mucho tiempo ya que se vuelven a recombinar con los iones positivos para generar partículas neutras (recombinación) o se unen a partículas neutras para formar iones negativos (enlace). Se hacen presentes entonces partículas cargadas eléctricamente con masas diferentes: Electrones con una masa pequeña y carga negativa y los iones; de masa mucho mayor y carga negativa o positiva. Las partículas cargadas producen su efecto en la trayectoria de una onda de radio en proporción inversa a la magnitud de su masa.

Por este motivo, las cargas que producen el efecto de reflexión son los electrones.

Se ha utilizado la propiedad ionizante de la traza dejada por los meteoritos al entrar a la atmósfera, para estudiar con diferentes tipos de radar, sus velocidades, energías y órbitas.

Cuando un meteorito entra a la atmósfera sufre una gran ionización debido a la fricción de éste con las moléculas de la atmósfera. Se ha reportado que se producen dos tipos de ionización básicamente. Una es producida por las moléculas del meteorito que se convierten en parte de la traza dejada por él y la otra, probablemente debida a la fuerte emisión de luz ultra-violeta, producida en el cuerpo del meteorito, que ioniza las moléculas de la atmósfera, las cuales se recombinan muy rápidamente y por tanto solo existe en la vecindad cercana del meteorito.

1.3 DENSIDAD DE IONIZACIÓN .

Dependiendo de su energía, los meteoritos pueden ser clasificados en dos grupos. Aquellos que al entrar a la atmósfera producen más de 10^{14} iones/m son llamados "sobredensos"; y los que producen una cantidad menor que ésta son llamados "bajodensos".

Sabemos que prácticamente la mayoría de los meteoritos vienen del sistema solar. Aún cuando no esperamos un gran número de meteoritos extrasolares, sospechamos que algunos de ellos podrían pertenecer a la distribución de materia oscura en la vecindad solar. Estos no deben de ser relacionados con las lluvias periódicas de meteoritos, ya que estas pertenecen claramente a la distribución del sistema solar, y están relacionadas en muchos casos con las trayectorias seguidas por cometas que dejan una gran cantidad de partículas al pasar cerca del Sol. Algunos de estos tienen "radiantes" (Opik 1957) asociados con ellos, como si todos los meteoritos pertenecieran a cierto radiante, originado en el mismo punto en el espacio.

La distribución de masa de los MMO's puede estimarse de varios resultados experimentales. Si suponemos que estos tienen una masa de 10^{-3} gramos o menos, el número de partículas de este tamaño sería extremadamente grande, al punto que podrían atenuar la luz que vemos de las estrellas, por más de una magnitud. Esto no se observa (Hills 1986), y tenemos que concluir que su masa promedio está por arriba de este valor. Por el contrario, si los MMO's fueran objetos masivos, su efecto gravitacional se notaría, especialmente en sistemas binarios de estrellas y esto tampoco ha sido observado. Tenemos que concluir que su distribución de masa se centra entre 10^{-3} gramos y 10^7 gramos.

La tasa a la cual estos cuerpos impactan la tierra es afectada por el efecto gravitacional enfocante del Sol, y Hills calculó que 5000 toneladas de MMO' alcanzan la Tierra en un año. De los meteoritos observados, generalmente del sistema solar, se sabe que un meteorito de un gramo producirá 10^{17} iones/m, dejando claramente un traza sobredensa. La velocidad a la cual estos alcanzan la tierra se relaciona con la velocidad de escape, pero cuando vienen de fuera del sistema solar, tenemos que considerar la velocidad de rotación de la Tierra, la velocidad de la Tierra alrededor del Sol y la velocidad del Sol dentro de la Galaxia. Podemos ver que la diferencia principal con los meteoritos del sistema solar es la velocidad

con la que ellos se aproximan a la Tierra.

Se ha calculado¹ que la máxima velocidad de la cabeza de un meteorito interestelar al entrar a la atmósfera terrestre es $V_{\text{max}_{\text{interst}}}=72.476 \text{ km./s}$. En tanto que la velocidad máxima de la cabeza de un meteorito de el sistema solar es $V_{\text{max}_{\text{solar}}}=32.025 \text{ km/s}$.

La cantidad de iones por metro de la traza está directamente relacionada con la energía de llegada del meteorito, y por supuesto la energía es proporcional a la velocidad. Por métodos estadísticos es posible una mejor descripción de la distribución de velocidades y eventualmente también de la distribución de energía.

1

¹ Liberman David and Dr.Poveda Arcadio, Macromets and Microsat, Proc. The AMSAT Space Symposium.

1.4 REFLEXIÓN DE ONDAS DE RADIO EN LA TRAZA IONIZADA

Cuando un meteorito entra a la atmósfera, este choca contra las moléculas del aire y estas se ionizan formando iones positivos y electrones libres. Estos electrones pueden permitir la dispersión de ondas de radio, mientras que los iones positivos los cuales son muy masivos vibran bajo la influencia de un campo eléctrico.

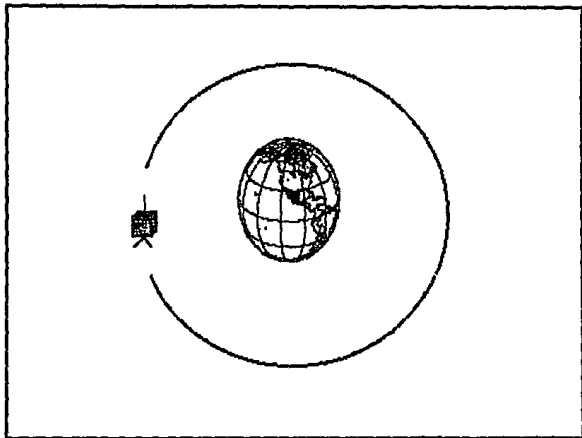
En base a lo anterior se sabe que es posible rebotar una onda de radio sobre la traza ionizada de un meteorito. Muchos comunicados del tipo QSO's se han hecho usando esta técnica conocida genéricamente como "Meteorscatter" o dispersión por meteoritos.

Dos ecos están presentes; uno viniendo de la traza y otro, llamado "eco de la cabeza" viniendo del meteorito mismo (Kaiser 1955), reflejado por muy corta vida de ionización, probablemente producido por radiación ultravioleta desde el meteorito conforme entra en la atmósfera (Opik 1952). El eco de la cabeza, debido a la velocidad del meteorito está desplazado en frecuencia por efecto Doppler que puede ser usado para medir su velocidad relativa.

Hay muchos factores que afectan la magnitud y la fase de la señal reflejada, la mayoría de ellos debido a la geometría del problema. Un método alternativo de medir la velocidad puede ser la difracción de Fresnel, la cual afecta la amplitud del eco de la cabeza (Lovell 1952).

-Diseño del experimento para medir la velocidad de los meteoritos que entran a la atmósfera

Para el propósito de calcular la potencia requerida y el tamaño de las señales, asumimos una órbita polar baja con una altura de 800 Km ó una órbita heliosincronica,



DESCRIPCIÓN GRÁFICA DEL LA ÓRBITA QUE SEGUIRA EL SATÉLITE.

muy similar a la que volará el satélite UNAMSAT-1. Asumamos también un meteorito de un gramo entrando a la atmósfera a una velocidad de 70 km./s y produciendo 10^{17} iones/m de trayectoria. De la geometría de la órbita podemos inmediatamente calcular el ángulo sólido de cobertura que el satélite tendrá. Los meteoritos comienzan a ionizarse a una altura de 120 km.. El máximo rango de el satélite a esta altura será 4200 km.. **Vemos también que la cobertura es alrededor de 11 veces más que la de una estación en la superficie de la tierra.** En el modelo inicial del experimento proponemos una frecuencia de 40.997 MHz ya que esta es casi "transparente" en la ionosfera. Por razones relacionadas con el presupuesto energético se propone el uso de pulsos.

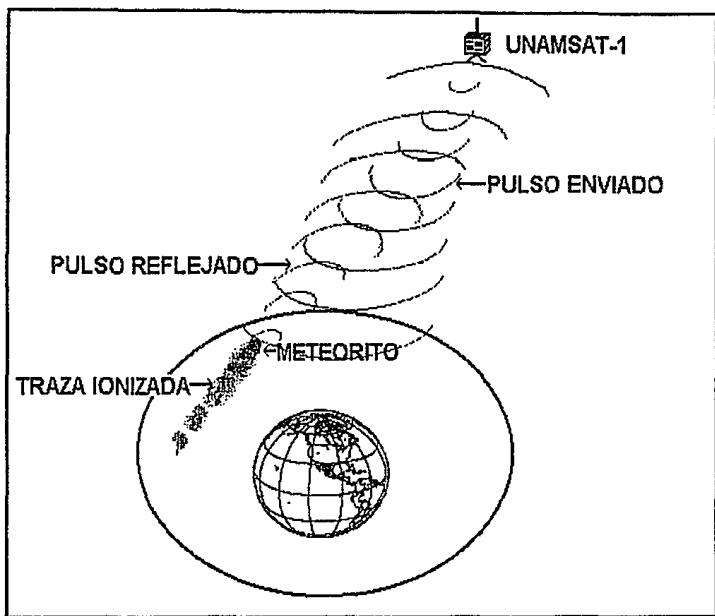


DIAGRAMA ESQUEMÁTICO DEL EXPERIMENTO.

A continuación analizaremos el caso de un meteorito que se encuentre a 3500 km. del satélite.

La densidad de ionización lineal es:

$$q = 1 \times 10^{17} \frac{\text{iones}}{\text{m}}$$

y la frecuencia

$$f = 40.9983 \text{ MHz}$$

que corresponde a una longitud de onda de:

$$\lambda = \frac{c}{f}$$

$$\lambda = 7.3183 \text{ m}$$

Ahora consideramos una distancia máxima del satélite a la traza de:

$$D_{\text{max}} = 3500 \text{ Km}$$

La sección transversal efectiva de el electrón para las radio-ondas es:

$$\sigma_{\text{electron}} = 1 \times 10^{-28} \text{ m}^2$$

La sección transversal reflectora total de la traza(Maanders 1965) será entonces:

$$\sigma_{\text{traza}} = \frac{1}{2} \sigma_{\text{electron}} n^2 D_{\text{max}} \lambda$$

$$\sigma_{\text{traza}} = 12.80613 \times 10^{12} \text{ m}^2$$

La potencia pico de los pulsos es:

$$P_{\text{tx}} = 60 \text{ WATT}$$

El flujo que llega a la traza a la distancia considerada es:

$$\phi_1 = \frac{P_{\text{tx}}}{4\pi D_{\text{max}}^2}$$

$$\phi_1 = 0.25984 \frac{\text{pWATT}}{\text{m}^2}$$

y la potencia total reflejada será:

$$P_1 = \phi_1 \sigma_{\text{traza}}$$

$$P_1 = 3.32754 \text{ WATT}$$

El flujo de regreso que alcanza al satélite es:

$$\phi_2 = \frac{P_1}{4\pi D_{\max}^2}$$
$$f_2 = 0.0216160 \frac{\text{pWATT}}{\text{m}^2}$$

Asumiendo una antena de ganancia unitaria el área de captura es:

$$A_{\text{ant}} = \frac{\lambda^2}{4\pi}$$
$$A_{\text{ant}} = 4.261971 \text{ m}^2$$

La potencia recibida en el satélite será entonces:

$$P_{\text{rx}} = f_2 A_{\text{ant}}$$
$$P_{\text{rx}} = 0.092126 \text{ pWATT}$$

$$\text{PdBm}_{\text{rx}} = 10 \log \left[\frac{P_{\text{rx}}}{P_{\text{ref}}} \right]$$

$$\text{PdBm}_{\text{rx}} = -100.3621$$

CAPITULO II

DESCRIPCION GENERAL DEL MICROSATELITE UNAMSAT-1

2.1 INTRODUCCION.

2.2 DESCRIPCION DE MODULOS.

ESTRUCTURA MECANICA.

BUS DE INTERCONEXION.

CIRCUITO AART.

MODULO 1.

MODULO 2.

MODULO 3.

MODULO 4.

MODULO 5.

SOFTWARE.

II DESCRIPCIÓN GENERAL DEL MICROSATÉLITE UNAMSAT-1

2.1 INTRODUCCIÓN

El satélite UNAMSAT-1 es un proyecto del Programa Universitario de Investigación y Desarrollo Espacial (PUIDE) de la UNAM . En este proyecto se contó con una ayuda inicial de AMSAT (Radio Amateur Satellite Corporation) vía una licencia de ingeniería.

Un satélite que pesa menos de 50 kg. es considerado como un microsatélite. AMSAT ha desarrollado satélites con estructura cúbica de 23 cm. por lado y 10 kg. de peso que entran en la categoría de microsatélites. En la actualidad el alto costo en los lanzamientos hace muy atractivo el uso y desarrollo de este tipo de satélites, ya que pueden ser llevados como carga secundaria a un costo mucho menor que uno de gran tamaño. Además la construcción de un microsatélite resulta muy económica en comparación con la de los grandes satélites de comunicación.

Entre las aplicaciones que se han dado a este tipo de satélites se encuentra la del manejo de paquetes de comunicación de datos, ya que pueden recibir, almacenar y enviar datos digitales. UNAMSAT-1 es el primero en llevar un experimento científico.

Entre los objetivos tecnológicos que se han alcanzado con este tipo de microsatélites se encuentran:

- 1) Eliminar en lo posible los arneses de cables en el satélite. El uso de arneses implican mucho tiempo consumido por el fabricante y además son fuentes de fallas significativas.
- 2) Crear una estructura mecánica que pueda ser ensamblada y desensamblada en menos de 30 minutos.
- 3) Diseñar un arreglo de paneles solares que minimicen la posibilidad de daño durante su manejo y puedan ser rápidamente instalados en el cuerpo del satélite.
- 4) Uso de una técnica de manejo de potencia que ajuste dinámicamente la potencia de salida del transmisor para mantener un balance en el presupuesto energético en órbita. Esta potencia debe ser modificable en órbita y debe entregar cada mW posible de potencia de RF al sistema del transmisor del satélite a tierra.
- 5) Crear un diseño de un microsatélite que sea capaz de servir a terminales de usuarios de datos empleando solo antenas omnidireccionales.

6) Desarrollar una computadora de comunicaciones serial multicanal que tenga una capacidad mínima de 4 Mbytes de memoria y requiera menos de 1.0 watts de potencia máxima.

7) La masa total del satélite no debe ser mayor a 12 kg.

En este contexto el UNAMSAT-1 es un microsatélite que se construye en la Universidad Nacional Autónoma de México . El UNAMSAT-1 lleva en uno de sus módulos (módulo 4) el hardware requerido para detectar la entrada de meteoritos a la atmósfera terrestre, esto como parte de un experimento científico que permitirá estudiar la "Materia Oscura" que compone al universo.

2.2 DESCRIPCIÓN DE MÓDULOS.

- Estructura mecánica del satélite UNAMSAT-1.

La estructura mecánica del satélite unamsat-1 esta compuesta por 5 módulos que en su conjunto forman un cubo de 222.8 mm, por lado.

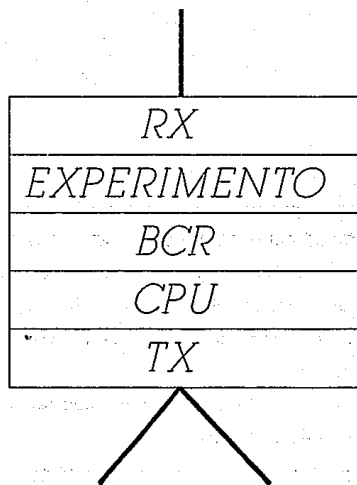
Cada uno de los 5 módulos esta construido a partir de una sola pieza de aluminio para evitar la existencia de uniones y soldaduras que pudieran presentar problemas al ser sometidas a vibraciones y variaciones térmicas. Se utiliza una aleación de aluminio y silicio que comercialmente se conoce como 6061-T6 y el 7075-T6 que tiene una aleación de aluminio, silicio y magnesio. Este tipo de aluminio eleva el esfuerzo de fluencia y es mas resistente que el aluminio convencional además este material ofrece una relación resistencia/peso apta para aplicaciones aeroespaciales. Al aluminio utilizado se le da un tratamiento de conversión química para elevar su conductividad térmica y eléctrica.

El ensamble de los 5 módulos se hace con 4 barras roscadas de acero inoxidable diamagnético resistentes a la corrosión.

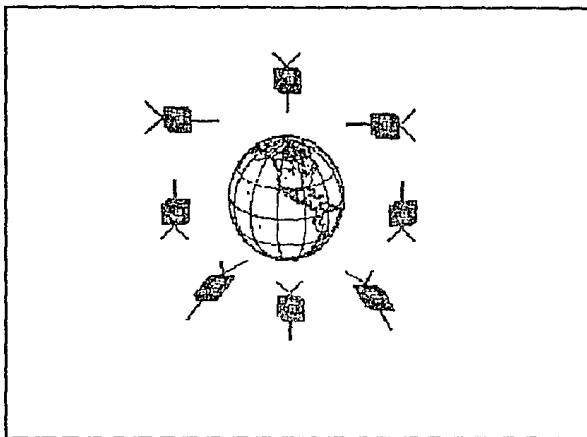
Otros materiales requeridos son los polímeros de los cuales se utilizo teflón y delrin los cuales no se despolimerizan en presencia de luz ultravioleta ni gasifican en el vacío. Estos materiales se utilizan para hacer los soportes de antenas, postes espaciadores, rondanas y piezas aislantes.

La forma de cubo del satélite permite poner los paneles solares en cada una de las 6 caras del mismo sin necesidad de utilizar paneles desplegable que requieran mecanismos adicionales. La dimensión del satélite esta calculada para evitar problemas de resonancia acústica con el cohete. Para lograr su estabilidad en el espacio se colocan cuatro barras magnéticas en cada una de sus aristas longitudinales que le permiten "amarrarse" al campo magnético terrestre, todas las barras son colocadas con la misma orientación magnética, de tal forma que el satélite se orienta con las líneas del campo magnético terrestre ocasionando que al pasar por los polos este de un tumbo al tratar de reorientarse con el campo magnético

y en el resto de la órbita presenta un comportamiento estable.



SATELITE UNAMSAT-1



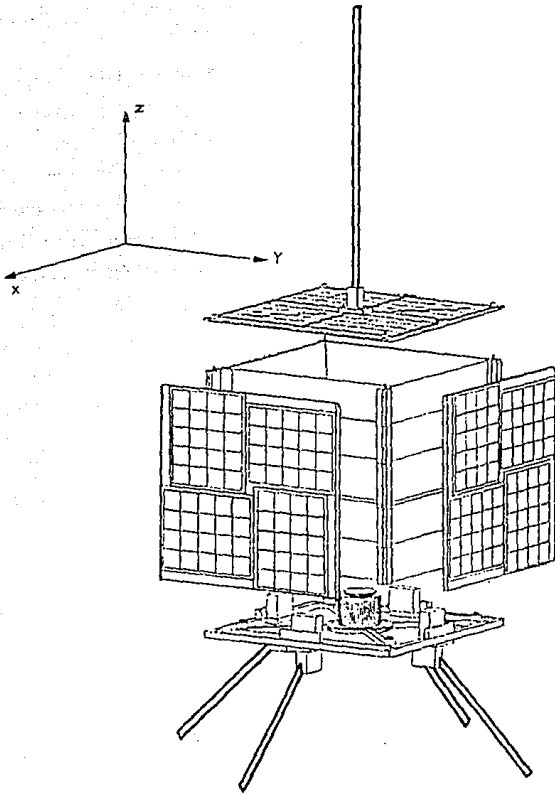
ACTITUD DEL SATÉLITE UNAMSAT-1 EN ÓRBITA.

Adicionalmente se utilizan las antenas como parte del sistema de estabilización, las antenas son láminas de acero inoxidable de 1.5 cm. de ancho pintadas por una de sus caras de blanco y por la otra de negro con pintura especial que no presenta cambios de coloración por efectos de luz ultravioleta.

Los fotones de la luz solar se reflejan al chocar con la cara blanca de la antena, en tanto que los que inciden por la cara negra son absorbidos.

Esto produce una diferencia en la cantidad de movimiento sobre las antenas generando un giro (spin) en el satélite sobre su eje longitudinal (Z), permitiendo obtener un equilibrio térmico adicional.

El satélite está recubierto por celdas solares de arsenuro de galio en todas sus caras las cuales tienen una eficiencia de 18%. Cada cara tiene un panel que soporta sus celdas solares. Cada panel cuando está frío puede dar un máximo de .35 Amperes a un voltaje de 20.5 volts.



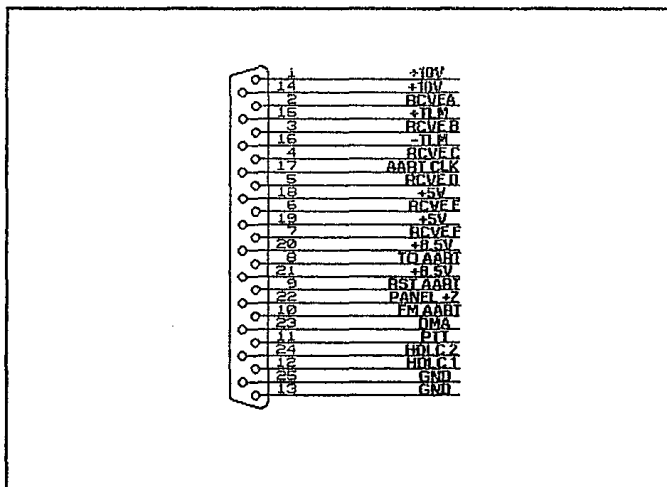
**PERSPECTIVA Y EJES COORDENADOS DEL
SATÉLITE UNAMSAT-1**

El dispositivo de separación del satélite, consiste en un resorte y un dispositivo pirotécnico. El resorte le imprimirá una fuerza 40 kg-f al satélite la cual hará que el satélite salga expulsado del cohete cuando el dispositivo pirotécnico actúe.

La distribución de los circuitos del satélite en los 5 módulos obedece a diferentes causas operativas, por ejemplo los circuitos de radiofrecuencia del satélite (receptor y transmisor) fueron colocados en el módulo superior e inferior para facilitar su conexión con sus antenas las cuales están colocadas en la tapa y en la base de estos módulos respectivamente. Por otra parte el módulo central es el que contiene al circuito regulador y cargador de baterías y a las baterías, es decir es el módulo que contiene la mayor masa del satélite; su ubicación pretende aproximar el centro de masa con el centro geométrico del satélite con la finalidad de evitar nutaciones o tumbos del satélite durante su vuelo.

-Bus de Interconexión

La interfase eléctrica entre cada módulo esta constituida por un bus de 25 líneas. Cada módulo tiene un conector hembra dB25 y todas las líneas están disponibles para todos los AART (circuito transmisor receptor asíncrono). Se encuentran incluidos en este bus de 25 líneas 5, 8.5 y 10 volts proporcionadas por el módulo regulador y cargador de baterías; las líneas para los paquetes de señales digitales de comunicación de datos que van del receptor a el CPU y del CPU al transmisor del satélite; una línea que envía la telemetría analógica desde los módulos a el convertidor A/D que se encuentra en el módulo de la computadora del satélite; una línea que envía la dirección y comandos a 4800 bps a los AART; la línea por la que los AART responden a la computadora cuando uno de ellos recibe una dirección y un comando; la línea que lleva el reloj que utiliza los AART; y varias líneas de control.



DISTRIBUCION DE SEÑALES EN EL BUS DE INTERCONEXION.

- Circuito Transmisor Receptor Asíncrono Direccional AART

La tarjeta AART es una interfase de comunicación entre los módulos del satélite. El concepto general es proporcionar una interfase simple estandarizada con el MÓDULO-CPU para comandar multiplexores digitales y analógico mediante el uso de una comunicación serial asíncrona a 4800 bps. Para cada módulo se utiliza una tarjeta idéntica para proporcionar estas funciones de comando.

El AART correspondiente a cada módulo puede proporcionarle los siguientes servicios eléctricos:

- 24 terminales digitales para control del módulo, arregladas en tres puertos de 8 bits.
- 10 canales analógicos multiplexados para datos de telemetría. (Existe la posibilidad de agregar multiplexores en algún módulo e incrementar la capacidad de recolección de telemetría).

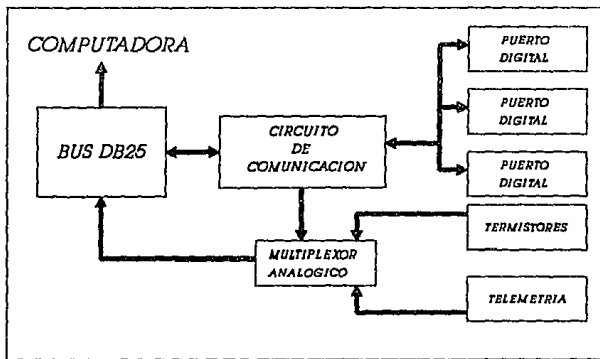


DIAGRAMA A BLOQUES DEL CIRCUITO AART

Todos los AART comparten la misma línea de transmisión y recepción que proviene de la computadora, sin embargo cuando la computadora envía una dirección y un dato solo aquel que recibe su dirección puede responder a la computadora y ser comandado.

Para que la computadora del satélite dirija un AART es necesario que le envíe por vía serial dos bytes los cuales contienen la dirección del módulo seguido por el dato.

Cuando un AART es direccionado este envía como contestación a la computadora los mismos bytes que recibió. La dirección de cada AART es de 4 bits y se fija por hardware.

Para poder utilizar una sola línea de datos de telemetría todas las tarjetas AART tienen que dejar libre esta línea cuando no lo usen. El circuito ha sido diseñado para asegurar que la línea "flote" automáticamente; para lograr esto la computadora del satélite envía una señal por la línea de reset; cuando la señal de reset llega a los AART estos deshabilitan a sus multiplexores analógicos, ocasionando que presenten una alta impedancia en el bus de telemetría. Posteriormente la computadora envía una señal serial que contiene una dirección y un dato que es reconocida solo por una tarjeta AART; esta habilita su multiplexor analógico, y su módulo se pone "en línea", recibe un comando y envía telemetría. Cuando la computadora ha enviado un comando y ha recolectado telemetría de un módulo nuevamente envía la señal de reset para luego direccionar un nuevo AART. Las tarjetas AART tienen un regulador de voltaje el cual proporciona a cada módulo 2.5 volts, el cual es utilizado como voltaje de referencia por cada módulo.

Cuatro de los canales del multiplexor para medir telemetría analógica se usan para conectar termistores, los cuales se pueden instalar en lugares de los módulos donde sea importante medir temperatura.

- MÓDULO 1 Transmisor de 70 cm.

Características de Diseño.

Frecuencia:	437 MHz
Potencia máxima de salida:	3 W
Control de potencia:	16 pasos .005 - 3 watts
Modulación:	PSK
baud rate (bps):	1200
Eficiencia:	60%

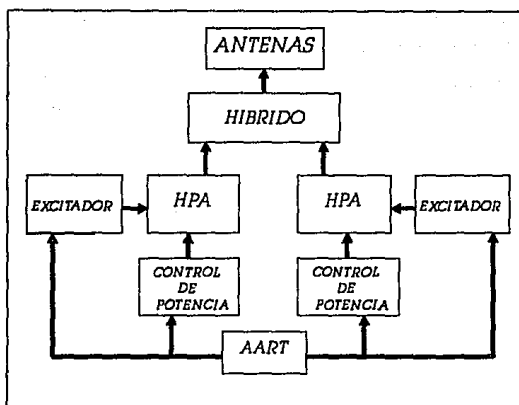


DIAGRAMA A BLOQUES DEL TRANSMISOR DE 70cm

Este módulo contiene dos transmisores que están formados por un excitador y un amplificador de potencia HPA (High Power Amplifier) cada uno, con dos circuitos controladores de potencia y su AART correspondiente.

Los transmisores son de clase C en la frecuencia de 437 MHz es decir están en la banda de 70 cm. y emplean modulación PSK, se cuenta con dos transmisores para tener redundancia en este sistema. Son capaces de transmitir con una potencia de 3 watta con una eficiencia de 62.8 %. Cada transmisor cuenta con un circuito controlador de potencia el cual proporciona 16 niveles de voltaje que permiten variar la potencia de transmisión. Estos circuitos controladores de potencia son manejados con ayuda del AART y permiten a los transmisores escalar de 5 mW hasta 3 watta .

El satélite cuenta con un par de dipolos como antenas.

Ambos transmisores están conectados a un circuito híbrido, el cual permite que estos se conecten al mismo sistema de antenas sin que exista interferencia entre ellos, ya que este circuito les proporciona un aislamiento. El circuito híbrido también permite que el sistema de antenas de dos dipolos genere una polarización circular, ya que un dipolo esta en fase y el otro fuera de fase 90 grados. El satélite no cuenta con un sistema de estabilización que le permita estar dirigiendo sus antenas hacia un punto específico, al transmitir en polarización circular se facilita la recepción de su señal desde tierra ya que no importa su actitud pues su señal es radiada a todas direcciones.

- MÓDULO 2 Computadora del satélite.

Características de diseño

Microprocesador V-40 (similar al 80C188)

Ciclo de reloj 204.08 nseg (4.9 MHz).

4 Mbyte de memoria "RAM disk"

256 Kbyte de memoria RAM EDAC

Un Convertidor A/D de 8 bits

La computadora del satélite esta diseñada a partir de un microprocesador V40 de NEC que es similar en su arquitectura a un microprocesador 80C188, el V40 esta endurecido a la radiación y utiliza un reloj de 9 MHz .

Como periféricos cuenta con un circuito DMA (circuito de acceso directo a memoria), 3 UART (Transmisor Receptor Universal Asíncrono), 3 tipos de memoria que son la memoria de seguridad, la memoria del sistema de chequeo y un banco de 4 Mbytes de memoria de datos RAM. Se cuenta con un convertidor analógico digital y un circuito de supervisión watch-dog.

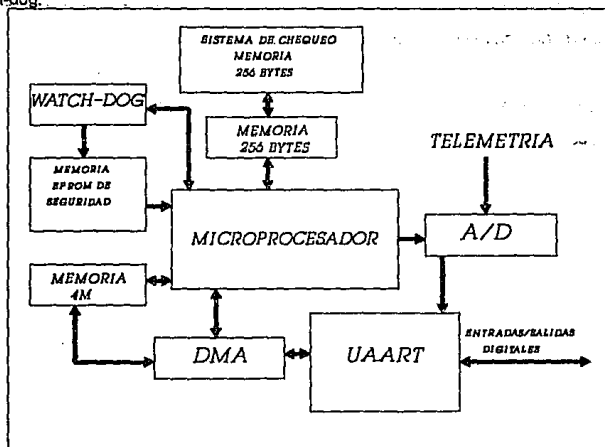


DIAGRAMA A BLOQUES DE LA COMPUTADORA

Los UARTs son circuitos de comunicación serial y en conjunto tienen 3 canales de transmisión y 6 de recepción, ellos conforman el sistema de comunicación de la computadora con el receptor de 5 canales, con los 2 transmisores de 70 cm. del satélite y con el módulo que lleva el experimento de detección de meteoritos.

La memoria de seguridad es una memoria EPROM de 256 bytes, contiene el código indispensable para que la computadora mantenga al satélite funcionando en el caso de que sufra una alteración el programa mayordomo del satélite. Este sistema trabaja a la par con el circuito supervisor "watch dog" el cual es encargado de supervisar el funcionamiento del programa mayordomo, cuando existe un error se envía el control del satélite al programa que reside en la memoria de seguridad.

Por otra parte la memoria de chequeo o EDAC (Error Detecting and Correcting) en la cual reside el programa mayordomo y otros que requieren protección, consta de un banco de 256 kbytes y un sistema de detección de paridad bit por bit. Con este sistema se puede detectar si existe un cambio en los programas residentes en las memorias y en el caso de encontrar un error si puede lo corrige y si no produce un reset para pasar la operación a la memoria de seguridad. Esto le evita al satélite operar con software corrupto.

El banco de memoria RAM de 4 Mbytes se dedica a datos. Gracias a que se cuenta con los circuitos DMA que manejan a los tres circuitos UART se puede hacer un acceso a esta memoria sin necesidad de la participación del microprocesador, haciendo muy versátil el uso de esta memoria en el satélite.

La computadora manipula a todos los AARTs y de esta manera controla a todos los módulos del satélite y recopila toda la telemetría que se genera en ellos. Toda la telemetría es digitalizada por el convertidor analógico digital, para realizar esto se multiplexa cada uno de los AART, logrando que el A/D solo lea un AART a la vez, la telemetría digitalizada es procesada por la computadora y de esta manera toma decisiones.

Una de las tareas del satélite es funcionar como BBS (bulletin board service) de esta forma la computadora puede atender hasta 4 usuarios a la vez.

- MÓDULO 3 Regulador cargador de baterías.

Característica de diseño:

8 baterías de 6 amps-hr NiCAD

Circuito regulador de baterías

Fuente regulada de 5 volts

Fuente regulada de 8.5 volts

Todos los reguladores con eficiencia mayor a 90%.

28 puntos de monitoreo de datos para telemetría.

Convertidor D/A de 8 bits para controlar el punto de operación de carga.

El circuito regulador cargador de baterías (BCR) es un circuito que esta contenido en el módulo 3 del satélite el cual contiene también 8 baterías de níquel cadmio recargables de 1.2 V cada una.

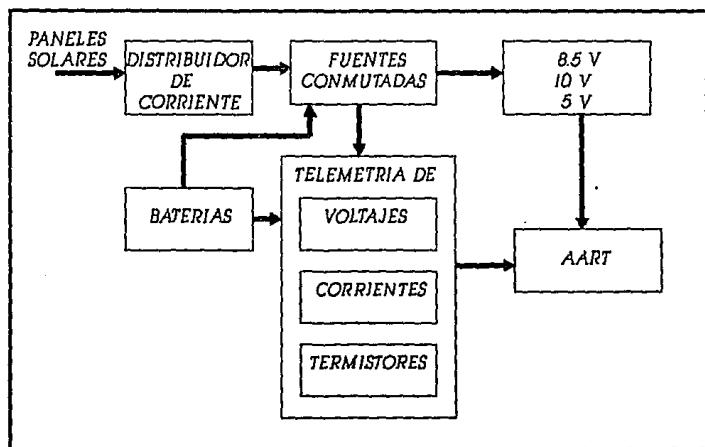


DIAGRAMA A BLOQUES DEL BCR

El circuito se encarga de recolectar la energía que proporcionan los 6 paneles solares del satélite. Cuenta con tres fuentes conmutadas reductoras de 5, 8.5 y 10 volts siendo esta última controlable y encargada de recargar las baterías. Se tiene un arreglo que permite seleccionar y medir los voltajes existentes en las fuentes del circuito, en las baterías y en los paneles solares para efectos de telemetría. Así mismo se cuenta con un arreglo que permite seleccionar y medir las corrientes que proporcionan cada uno de los paneles solares, las fuentes conmutadas y la corriente que consumen las baterías al cargarse también para efectos de telemetría.

Cada panel solar utiliza un diodo para conectarse a una sola línea llamada Varray, los diodos se utilizan para evitar que un panel en un momento dado se comporte como una carga para el circuito. A la línea Varray le llega a través de un diodo una línea llamada Vbat que esta conectada a las baterías y a la fuente de 10 V que las carga a estas. De esta forma la línea Varray es utilizada por las tres fuentes conmutadas para alimentarse. Cuando los paneles solares no pueden alimentar a las fuentes, en el caso de eclipse, es decir cuando los paneles no reciben energía solar, las baterías por medio de la línea Vbat pueden alimentar a las fuentes para que estas sigan ofreciendo sus voltajes al satélite.

Para regular la corriente de carga de baterías la computadora del satélite con ayuda de un puerto digital del AART envía un byte a un convertidor digital/analógico para fijar un voltaje de referencia con el cual se cambia la modulación de ancho de pulso que utiliza la fuente conmutada de 10 V y de esta forma varia el voltaje que ofrece a las baterías y en consecuencia la corriente de carga.

- MÓDULO 4 Experimento para detectar la velocidad de meteoritos.

Este módulo contiene los circuitos necesarios para efectuar el experimento de detección de la velocidad de los meteoritos que entran a la atmósfera terrestre. Este sistema está formado básicamente por un transmisor de 41 MHz, un receptor sintonizado a la misma frecuencia y un sistema para la recolección de datos basado en el microcontrolador HC05, el cual también realiza la comunicación con la computadora principal. En el siguiente capítulo se describen a detalle estos circuitos excepto el transmisor de pulsos ya que este está tratado en otra tesis¹.

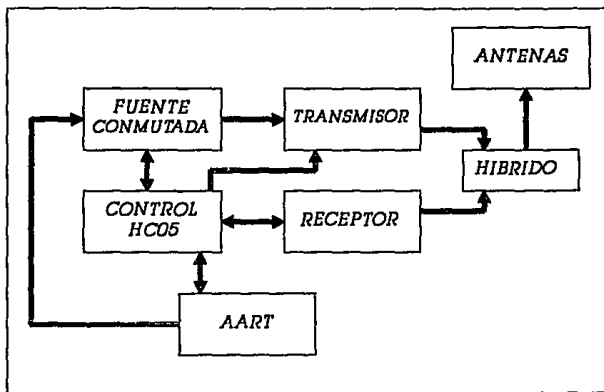


DIAGRAMA A BLOQUES DEL MÓDULO DEL EXPERIMENTO

¹ DISEÑO Y CONSTRUCCIÓN DE UN TRANSMISOR PARA LA DETECCIÓN DE MACROMETEORITOS POR RADIOECOS DESDE UN MICROSATELITE.
CESAR AUGUSTO LOPEZ.
F.I. UNAM TESIS EN ELABORACION.

- MÓDULO 5 Receptor de 5 canales.

Características de diseño:

Frecuencia: 5 canales en la banda de 144-146 MHz

Modulación: FSK

baud rate (bps): 1200

Requerimientos de energía: menor a 0.25 Watt
menor a 45 mA @ 5.0 V
menor a 4 mA @ 8.5 V

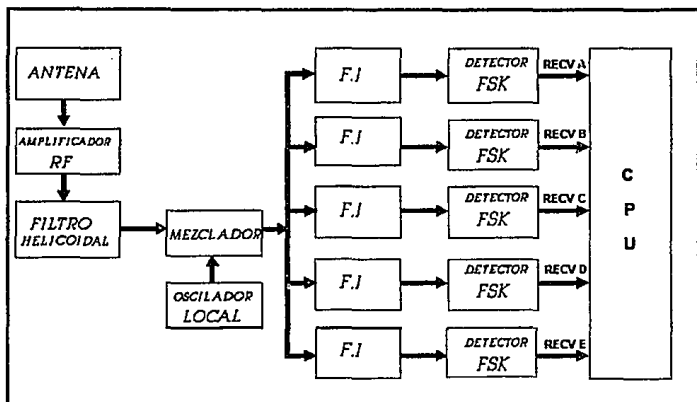


DIAGRAMA A BLOQUES DEL RECEPTOR DE CINCO CANALES

Este receptor recibe una señal FSK a 145 MHz y puede atender hasta 5 usuarios que están separados 20 KHz cada uno.

Como antena se tiene a un dipolo de un elemento sintonizado a 145 MHz, por lo tanto el satélite casi siempre esta en posibilidad de recibir señal. La antena esta acoplada a un preamplificador de RF clase C que es capaz de dar hasta 20 dB de ganancia a la señal recibida, una vez amplificada la señal pasa por un filtro helicoidal de 4 orden el cual reduce el pasa banda con la consecuente mejora en el rechazo de ruido y señales espurias.

Un mezclador genera la señal de frecuencia intermedia (FI) que es la diferencia entre la señal de RF recibida y la frecuencia de el oscilador local de 108 MHz. La señal de frecuencia intermedia es distribuida a cada uno de los 5 canales a través de un seguidor. En cada canal la señal se introduce a un circuito integrado que es un receptor de FM para banda angosta de bajo consumo, el cual contiene los elementos necesarios para demodular la señal, estos elementos son: osciladores, mezcladores, un detector de cuadratura y un circuito para la medición de la intensidad de campo. Con estos elementos se realizan las operaciones necesarias para demodular la señal, hacer la separación de 20 kHz entre canales y finalmente recuperar el audio a través de el detector de cuadratura.

El detector de cuadratura entrega una señal a los filtros de 1200 y 4800 BPS y estos a su vez envían la señal a la computadora principal a través del bus de interconexión por las líneas RXA, RXB, RXC, RXD, RXE y RXF. Esta última señal (RXF) se utiliza para comandar al satélite desde tierra quedando las otras cinco para usuarios.

-SOFTWARE

En el satélite unamsat-1 se cuenta con varias capas o niveles de software que están constituidos por el MBL (Microsat Boot Loader), el Kernel, manejadores de rutinas de bajo nivel, el PHT (Prototype Housekeeping Task), programas de aplicación diversos y el sistema de archivos, así como un BBS, estos no tienen que estar presentes en todo momento, su presencia determina el modo de operación en el que se desea trabajar. A continuación se describe cada uno de ellos.

El MBL o iniciador para microsatélites, es un programa residente en ROM que permite la carga inicial de software, fija valores predeterminados en todos los AARTs, envía una telemetría de 6 canales y posibilita mandar desde tierra comandos a los AART.

En una PC, equivaldría a un BIOS básico.

El Kernel es el núcleo del sistema operativo del satélite. Como todo el resto del software, es residente en EDAC. Permite hacer funciones básicas de manejo de memoria además de cargar software desde tierra a la memoria con la ayuda del PHT. También controla el orden en que los procesos son ejecutados, así como su tiempo de ejecución.

Los manejadores de rutinas de bajo nivel proporcionan una interface entre el hardware y los comandos de más alto nivel efectuados por el PHT y otros programas de aplicación. Estas rutinas incluyen validación y manejo del protocolo de paquetes, conversión de macroinstrucciones a microinstrucciones para las AARTS, rutinas de interrupción, etc.

El PHT o programa mayordomo en combinación con el kernel permite cargar software, comandar al satélite desde tierra, ajustar coeficientes de operación en base a límites de parámetros internos, recabar telemetría, tomar decisiones operativas y almacenar un historial de telemetría que se considere importante. El PHT puede apagar o encender sistemas a partir de los parámetros internos y de esta forma hace un control energético del satélite.

El MFILE es el manejador de los 4 Mbytes de memoria SRAM que es utilizada para almacenar datos en general de las aplicaciones. Estas aplicaciones ven a esta memoria como si fuera una unidad de disco, permitiéndoles accederla con llamadas a funciones similares a las de manejo de archivos en disco de una PC. También es utilizado por el BBS, es decir, el BBS está en una capa superior al MFILE.

CAPITULO III

DISEÑO Y CONSTRUCCION DEL CONTROL DE TRANSMISOR DE PULSOS RECEPTOR DE ECOS Y FUENTE DE PODER EN EL EXPERIMENTO

- 3.1 TEORIA, DISEÑO Y CONSTRUCCION DEL
CONTROL BASADO EN EL
MICROPROCESADOR MC68HC805B6
- 3.2 TEORIA, DISEÑO Y CONSTRUCCION
DEL RECEPTOR DE ECOS DE METORITOS
- 3.3 TEORIA, DISEÑO Y CONSTRUCCION
DE LA FUENTE CONMUTADA PARA EL
TRANSMISOR DEL EXPERIMENTO
- 3.4 ANALISIS DE INFORMACION CAPTURADA
- 3.5 CONCLUSIONES

III DISEÑO Y CONSTRUCCION DEL CONTROL DEL TRANSMISOR DE PULSOS, RECEPTOR DE ECOS Y LA FUENTE DE PODER EN EL EXPERIMENTO.

3.1 TEORÍA, DISEÑO Y CONSTRUCCIÓN DEL CONTROL DE PULSOS BASADO EN EL MICROCONTROLADOR MC68HC805B6.

3.1.1 REQUERIMIENTOS DE DISEÑO PARA EL CIRCUITO CONTROLADOR PULSOS

Para el diseño del circuito controlador de pulsos, se tuvieron que atender además del aspecto funcional de la tarjeta, otras características limitantes de todo circuito espacial.

A continuación describiremos estos requerimientos de diseño.

a) Circuito capaz de generar pulsos con duración de 1 a 10 mseg en intervalos de 1 a 10 seg.

Se requiere generar pulsos con la finalidad de switchear al transmisor de 41 MHz además de utilizarlos para el control del receptor y la fuente de poder, la duración de estos pulsos debe ser controlable por la computadora central del satélite pudiendo ser de 1 a 10 mseg manejando intervalos entre pulsos de 1 a 10 seg.

b) Capacidad de comunicación serial asíncrona.

La comunicación serial es necesaria para poder transmitir la información digitalizada por el sistema hacia la computadora del satélite en donde será procesada. Posteriormente en base al resultado de este procesamiento la computadora envía un comando al sistema también por vía serial. Por lo tanto se requiere de dos líneas para establecer una comunicación bidireccional.

c) Capacidad de almacenar hasta 4 kbytes de datos.

El diseño debe de tener la capacidad de almacenar la información que digitaliza para enviarla posteriormente a la computadora del satélite. Esta capacidad resulta de los cálculos efectuados para la digitalización de un evento válido (ver apéndice).

d) Capacidad para digitalizar señales de 0 a 2.5 volts y de hasta 10 KHz .

Las señales que enviará el receptor para ser procesadas, tendrán una amplitud de 0 a 2.5 volts y una frecuencia máxima de hasta 10 KHz, por lo tanto se necesita que el sistema cuente con un dispositivo de conversión analógico/digital que pueda digitalizar la señal que entregue el receptor.

e) Capacidad de ser programado desde tierra.

Debido al carácter experimental del sistema del que forma parte este diseño, se hace indispensable tener flexibilidad para poder cambiar las rutinas de operación, es decir tiempo de pulso, cantidad de información a almacenar, etc. Por lo tanto el diseño debe de posibilitar su manipulación para este tipo de rutinas en forma remota.

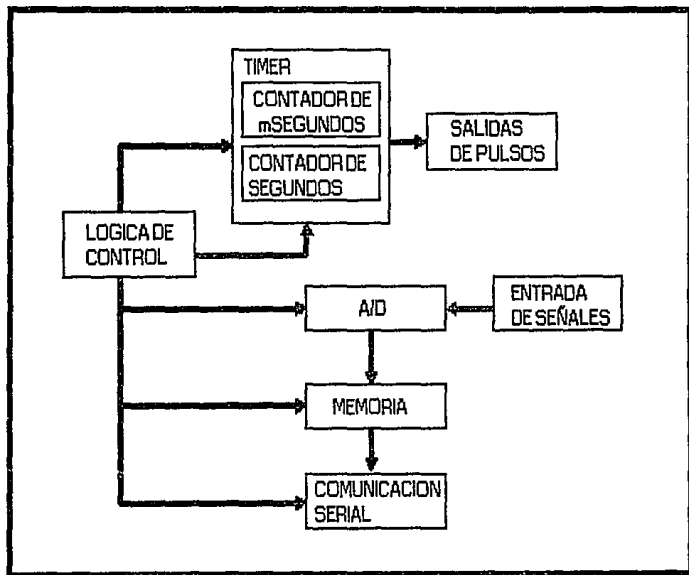
f) Que este dotado de un sistema supervisor "watchdog" independiente del sistema generador de pulsos.

El circuito de control al manipular al transmisor de pulsos representa un gran peligro para el satélite, ya que el transmisor tiene un gran consumo de energía. Por lo tanto se hace indispensable un circuito independiente que vigile el correcto funcionamiento de la señal de control generada por el circuito de control hacia el transmisor de pulsos.

3.1.2 ALTERNATIVAS DE DISEÑO.

3.1.2.1 CIRCUITO BASADO EN COMPUERTAS Y CONTADORES.

El primer diseño se planteo en base a varios circuitos integrados, de la siguiente forma:



CIRCUITO BASADO EN COMPUERTAS Y CONTADORES.

-Elementos que constituyen al sistema.

- 1.-Lógica de control del sistema.
- 2.-Timer.
- 3.-Salidas de pulsos.
- 4.-Convertidor A/D.
- 5.-Banco de Memoria.
- 6.-Lógica de control del banco de memoria
- 7.-Sistema de Comunicación Serial.

-Señales de entrada y salida requeridas por el sistema.

- Habilitador del Contador en mseg.
- Habilitador del Contador en segundos.
- Habilitador de la comunicación serial.

-Señales a generar por la lógica de control del banco de memoria.

- Habilitador de los contadores
- Habilitador de lectura y escritura

-Señales de control provenientes del AART.

- Datos Tiempo en bajo.
- Datos de tiempo en alto.
- Señal de inicio del experimento.

SEÑALES A SER DIGITALIZADAS.

- Banda lateral superior.
- Banda lateral inferior.
- Señales en la comunicación serie.
- Transmisor.
- Receptor.
- Control del TX y RX.

-Lista de circuitos requeridos por el sistema.

74HC00D	4
74HC08D	4
74HC04D	2
74HC74D	2
74HC32D	2
74HC161D	6
ADC0802	1
2264 MEMORIA	1
MC14469FN	1
TOTAL	23

CONSUMO DEL SISTEMA

ALIMENTACION	5V
CORRIENTE	16mA
POTENCIA	80mWatt.

-Explicación del sistema basado en contadores y compuertas.

La lógica de control del sistema como la de la memoria se basa en mapas de Karnaugh implementada con compuertas AND, OR y Flip Flop D.

La lógica de control del sistema se encarga de manejar: Timer, convertidor, banco de memoria y comunicación serial.

TIMER.-De acuerdo a los requerimiento, el sistema debe ser capaz de enviar pulsos con la duración de 1 ms hasta 10 ms en periodos que comprenden de 1s hasta 16s. Esto se implementa con dos contadores con bases de tiempo distintas (ms y s). Los contadores son "Programados" mediante 8 bits, 4 para el tiempo en bajo y 4 para el tiempo en alto provenientes del AART. Los contadores son manejados por la lógica de control del sistema, y cuentan con osciladores independientes para su funcionamiento.

Una vez que se ha enviado el pulso, la lógica de control habilita al convertidor analógico digital el cual comienza a digitalizar dos señales que le envía el receptor de ecos. El convertidor A/D muestrea las señales a una velocidad de 30 KHz y la lógica de control del banco de memoria que consiste en 3 contadores direcciona a la memoria para almacenar los datos digitalizados. Una vez que se ha terminado el muestreo de las señales, la información es enviada a la computadora del satélite vía serie.

-Conclusión.

Como observamos el número de elementos que son necesarios para la construcción del sistema es elevado y su consumo es de 80 mWatt, lo que esta fuera del presupuesto energético del sistema. Cabe señalar que en la implementación se utilizan circuitos de tecnología HCMOS y de montaje de superficie por lo que el consumo difícilmente puede llegar a disminuir. El consumo es grande en su mayoría por los osciladores ya que para obtener bases de tiempos del orden de segundos se requiere de capacitores grandes por lo que el oscilador demandaría más corriente.

Como se observó en el párrafo anterior el sistema no cumple con uno de los requerimientos establecidos para la construcción del sistema ya que su consumo es elevado, por lo que fue desechado.

3.1.2.2 CIRCUITO BASADO EN UN MICROCONTROLADOR.

Otra alternativa de diseño, es el desarrollo del circuito controlador en base a un microcontrolador, a continuación describiremos las ventajas de utilizar un microcontrolador y el proceso de selección para este caso específico.

-Ventajas de utilizar un microcontrolador.

La utilización de un microcontrolador en el presente diseño, permite generar a partir de un sólo circuito integrado todas las señales de control, además de proporcionar la flexibilidad de programar y cambiar la duración de estas. Con un microcontrolador puede existir la posibilidad de comunicación serial y puede incluir un convertidor analógico digital capaz de procesar el tipo de señal que se obtendrá del receptor de pulsos. Algunos microcontroladores cuentan en algunos casos con memoria o permiten manejar de forma eficiente circuitos de memoria. Se pueden encontrar dispositivos de este tipo de muy bajo consumo. La programación de estos circuitos se puede cambiar. Las consideraciones presentadas hacen muy atractivo el uso de un microcontrolador para el diseño del circuito controlador de pulsos.

-Selección de un microcontrolador para el circuito controlador de pulsos.

A continuación se definen las características deseables del microcontrolador para el circuito controlador de pulsos.

- a) Contar con comunicación serial
- b) Tener convertidor analógico/digital capaz de procesar señales de 0 a 2.5 volts hasta 10 KHz
- c) Demandar un consumo menor a 40 mW
- d) Facilidad de ser reprogramado
- f) Incluir como mínimo 4 kbytes de memoria RAM o facilidad para manipularla.
- g) Facilidad en el manejo de temporizadores.

TIPOS DE MICROCONTROLADORES.

TEXAS INSTRUMENTS.

TMS370 es una familia de microcontroladores configurables de 8 bits de alto grado de integración. Son fabricados con tecnología CMOS.

De esta familia el microcontrolador **370C850** es el que tiene la mayor parte de los requerimientos necesarios para el diseño del circuito controlador de pulsos, ya que contiene: 4 kbytes de memoria EEPROM de programa, 256 bytes de memoria EEPROM de datos, 256 bytes de RAM, comunicación serial, 2 temporizadores, un convertidor analógico digital de 8 canales y de 8 bits y 55 terminales de entrada y salida. Presenta un consumo máximo de 56 mA cuando utiliza un cristal de 12 MHz y la frecuencia de conversión del convertidor A/D con ese mismo cristal es de 18.292 KHz.

PHILIPS.

Philips cuenta con la familia de microcontroladores de 8 bits **80C51**. Un miembro de esta familia es el **87C550** que es un microcontrolador con las características del **87C51** el cual esta construido con tecnología CMOS, 32 terminales de entrada salida, 128 bytes de RAM, 2 temporizadores de 16 bits, un UART bidireccional, 5 fuentes de interrupción estructuradas con 2 niveles de prioridad, 4 kbytes de memoria de programa incluida en el circuito integrado (EPROM), capacidad para direccionar 64 kbytes de memoria de programa externa, capacidad de direccionar 64 kbytes de memoria de datos. Además el **87C550** tiene 8 canales de conversión analógica digital de 8 bits. Puede funcionar con un reloj de 3.5 a 16 MHz. Sin embargo su memoria Eprom solo puede ser borrada al exponerse a luz ultravioleta. Se alimenta con 5 volts y con un cristal de 12 MHz, se tiene una frecuencia de muestreo A/D de 25 KHz consumiendo aproximadamente 19mA.

MOTOROLA.

Motorola cuenta con la familia de microcontroladores de 8 bits MC68HC05 construida con tecnología HCMOS a esta familia pertenece el microcontrolador MC68HC805B6 el cual tiene 24 terminales de entrada salida, 176 bytes de RAM, 256 bytes de EEPROM de datos, 5952 bytes de EEPROM de programa, temporizador de 16 bits, comunicación serial y convertidor analógico digital de 8 canales.

Presenta un consumo máximo de 6 mA cuando tiene un cristal de 4 MHz, la frecuencia de conversión del convertidor A/D es de 64 KHz.

MICROCONTROLADOR	EEPROM BYTES	RAM BYTES	PUERTO SERIAL	FRECUENCIA DE MUESTREO A/D	I/O	RELOJ	CONSUMO DE POTENCIA	PROGRAMACION DE EEPROM
TEXAS 370C350	4K	256	SI	1829KHz	55	12 MHz	280 mW	PARALELA
PHILLIPS #7C550	4K	128	SI	25KHz	32	12 MHz	95.3 mW	PARALELA
MOTOROLA MC68HC05B6	6K	128	SI	29KHz	31	4 MHz	30 mW	SERIAL

**TABLA COMPARATIVA DE LOS
MICROCONTROLADORES ANALIZADOS**

CONCLUSIÓN.

De los tres microcontroladores analizados observamos que 370C850 de texas instrument tiene un consumo mayor al máximo permitido además de que la grabación de su memoria EEPROM se realiza por los puertos paralelos lo que implicaría el uso de mas de 16 terminales de control por parte del AART solo para este propósito.

El microcontrolador 87C550 de Philips al contar con una EPROM borrable solo con luz ultra violeta impide que se pueda programar nuevamente desde tierra además de presentar un consumo mayor al máximo permitido.

El microcontrolador MC68HC805B6 presenta un consumo aceptable, su rutina de grabación es por vía serial y su borrado es eléctrico además se tiene el conocimiento de que microcontroladores de esta familia han sido utilizados en diseños espaciales similares a este. Por lo anterior se selecciono al microcontrolador MC68HC805B6 como la mejor opción para el diseño del circuito controlador de pulsos.

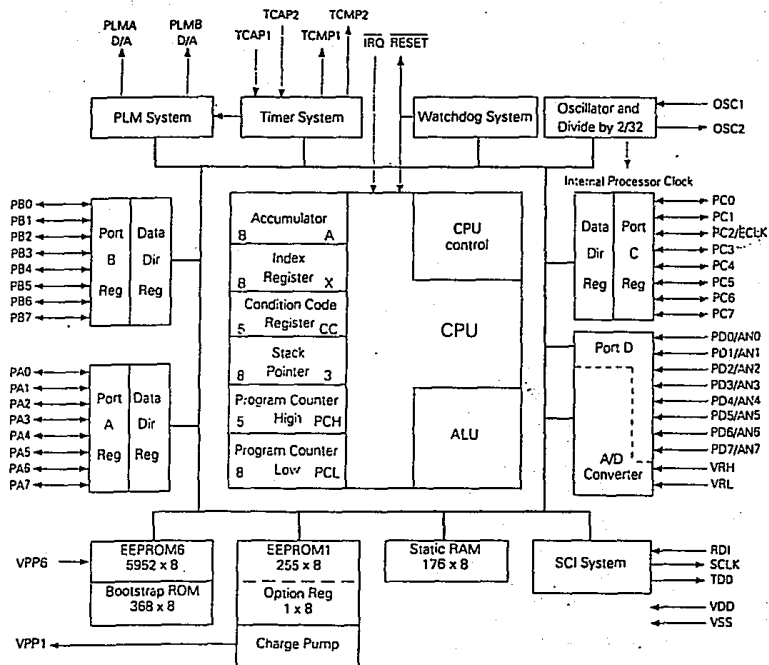
3.1.3 CARACTERÍSTICAS TÉCNICAS DEL MICROCONTROLADOR MC68HC805B6.

El microcontrolador MC68HC805B6 pertenece a la familia MC68HC05 de bajo consumo. Este microcontrolador de 8 bits (MCU) contiene integrados oscilador, CPU, RAM, ROM, EEPROM, A/D, salidas para modulación por ancho de pulso, 24 terminales de entrada/salida, Interface de comunicación serial, sistema temporizador y sistema supervisor (Watchdog). Su diseño totalmente estático le permite operar en frecuencias muy bajas, permitiendo reducir su consumo que normalmente es muy bajo a solo unos cuantos microamperes.

- Tecnología HCMOS. (HIGH-SPEED CMOS)

Este microcontrolador esta construido con tecnología HCMOS, esta tecnología utiliza lo último en compuertas de procesamiento en base a silicio, permitiendo combinar la rapidez de switcheo y las frecuencias de operación de tecnología LSTTL con el menor consumo de potencia y una alta inmunidad al ruido ventajas de la tecnología CMOS.

DIAGRAMA A BLOQUES DEL MICROCONTROLADOR MC68HC805B5.



- Modo "stop" y modo "wait" para ahorro de energía.

El microcontrolador cuenta con el modo de operación "stop" el cual al ejecutarse apaga al oscilador interno y de esta forma se suspenden todos los procesamientos internos del CPU incluyendo la programación del temporizador programable, el sistema de comunicación serial y el convertidor A/D.

En el modo "wait" consume algo más de energía que el modo stop, cuando el modo "wait" entra en operación se suspende el reloj del CPU. La acción del CPU se suspende y el sistema supervisor "watchdog" es deshabilitado, sin embargo el convertidor A/D, el sistema temporizado y el sistema de comunicación serial permanecen activos. La programación y el borrado de memoria EEPROM tampoco se afectan en este modo de operación. Por lo tanto el ahorro de energía en este modo depende del consumo de los sistemas que se estén utilizando en ese momento.

- 176 bytes de RAM.

La memoria RAM de este microcontrolador cuenta con una función que permite grabarla por vía serie un programa y ejecutarlo de inmediato, además de poder usarla como memoria de datos.

-Memoria EPROM (Electrical Eraseable Programmable Read Only Memory)

Se tienen 256 bytes de memoria borrable EEPROM (255 bytes de propósito general y un byte de registro de opciones) los cuales están localizados en las direcciones \$0100 - \$01ff, esto permite almacenar datos en una manera no volátil, con la posibilidad de borrar bytes separadamente.

Adicionalmente se tiene incluido 5952 bytes de EEPROM, esta memoria reside en las localidades \$0020-\$004F y \$0800-\$1EFF. En esta memoria puede residir el programa de usuario, el cual puede ser modificado aplicando un voltaje de 19 volts a la terminal V_{pp6} acompañada de otras señales de control, los datos pueden ser cargados por vía serie o por un puerto paralelo.

- 24 líneas bidireccionales de entrada salida.

Estas 24 líneas bidireccionales se agrupan en 3 puertos, el estado de cada línea es programable por software y cuando se enciende el circuito o después de un reset todas las líneas son configuradas como entradas.

líneas son configuradas como entradas.

- **Frecuencia interna de operación.** De 2.1 MHz cuando se alimenta a 5 volts y tiene un cristal de 4 MHz; 1.0 MHz a 3 volts con un cristal de 2 MHz.

- **Temporizador programable.**

Se trata de un temporizador de 16 bits programable. El temporizador puede ser usado para muchos propósitos que incluyen la medición de ancho de pulso de dos señales de entrada y la generación de dos señales. Este temporizador es capaz de generar interrupciones periódicas además facilita la implementación de contadores de tiempos muy largos.

- **Sistema de comunicación serial.**

Se tiene una interfase full-dúplex asíncrona que maneja un estándar NRZ (un bit de inicio, ocho o nueve bits de datos, y un bit de terminación) y una variedad de velocidades de comunicación (baud rate). La línea de transmisión y de recepción son funcionalmente independientes y tienen su propio generador de baud rate, sin embargo el prescalador de baud rate y el formato de datos son comunes para ambos. Cuenta con la terminal SCLK que es la salida del reloj de sincronía utilizada para la comunicación síncrona.

- **8 canales de convertidor analógico digital.**

El convertidor analógico digital consiste de un convertidor de aproximación sucesiva de 8 bits y de un multiplexor de 16 canales. Ocho de los canales están conectados a 8 terminales de microcontrolador que conforman un puerto y los otros ocho canales están dedicados a puntos de referencia interna para funciones de prueba. También se tienen dos registros de ocho bits uno para poner el resultado de conversión y otro para el control y el estatus del convertidor. Se utilizan dos terminales para poner los voltajes de referencia de conversión. La frecuencia de muestreo en un solo canal es de 65104 Hz cuando el microcontrolador es alimentado con 5 volts y tiene un cristal de 4 MHz.

- **Interrupción externa.**

La interrupción externa causa que los registros del procesador sean salvados en una área de memoria RAM (stack) y la máscara de interrupción se active para prevenir interrupciones adicionales. Se cuenta con un registro de interrupción \$1FFA-B en el cual se escribe la dirección de inicio de la rutina de servicio de interrupción.

- Reset.

El MC68HC805B6 tiene 2 modos de reset: uno activando en.bajo la terminal de reset (RESET) y el otro al encender el circuito. Cualquiera de estos resets causa que el programa vaya a su dirección de inicio, especificada por los contenidos de las localidades de memoria \$1FFE Y \$1FFF, y causa que la máscara de interrupción del registro de código de interrupción también se encienda.

3.1.4 DESARROLLO DEL CIRCUITO CONTROLADOR DE PULSOS.

3.1.4.1 MODULO DE EVALUACION M68HC05EVM

Para el desarrollo de la tarjeta controladora de pulsos se utilizo como herramienta el modulo de evaluación M68HC05EVM (EVM) el cual permite diseñar, depurar y evaluar entre otros al microcontrolador MC68HC805B6.

El EVM requiere como alimentación +5,+12,-12 Vdc y Vpp si se desea programar un microcontrolador. Su manejo se realiza con una computadora personal conectada al EVM vía una conexión RS-232C.

El EVM permite capturar datos, depuración de programas, y la programación de EEPROM del microcontrolador, así mismo puede checar, verificar y copiar el contenido de la memoria EEPROM.

El código que usa el microcontrolador puede generarse usando el ensamblador/desensamblador residente en línea con el EVM, o puede cargarse a la RAM del EVM (seudo ROM) . La memoria ROM del microcontrolador es simulada con la memoria protegida RAM del EVM en la ejecución de programas.

Adicionalmente se cuenta con un software que fue de gran utilidad para la elaboración de la tarjeta del HC05. El EVM05 que es un software que permite al usuario:

- 1.-correr el programa paso a paso.
- 2.-correr solo una parte del programa.
- 3.-detener el programa en una localidad previamente establecida.
- 4.-visulizar todas las funciones del MC68HC805B6 en pantalla.

(puertos, RAM, interrupciones, etc)

este software es adicional al que ofrece Motorola.

3.1.4.2 DESCRIPCIÓN DEL CIRCUITO

El circuito para su diseño se dividió en dos configuraciones de operación. La primera se denominó modo de "grabado" la cual consiste en la habilitación de todas las señales de control y voltajes requeridos por el microcontrolador para poder grabar y borrar programas en su memoria EEPROM por vía serial asíncrona. La segunda configuración se denominó de "ejecución", en ella el microcontrolador se habilita para enviar pulsos que manipulan al receptor de ecos, al transmisor de pulsos, y a la fuente conmutada que sirve al transmisor, además este modo permite al microcontrolador digitalizar un par de señales del receptor de ecos, guardar esa información en una memoria y enviarla por vía serial a la computadora central. Ambos modos de operación deben de estar contenidos en un solo circuito impreso que se sujete a los requerimientos de diseño anteriormente establecidos.

Para dar solución a la coexistencia de los dos modos de operación se utiliza un multiplexor analógico el cual es controlado por el AART de este modulo, permitiendo el cambio de señales y de voltajes dependiendo del modo de operación requerido. Algunas otras señales solo cambian en su nivel lógico según el modo de operación, no requieren ser multiplexadas y son controladas directamente por un puerto digital del AART.

El circuito cuenta con interruptores para controlar las alimentaciones de 5 y 19 volts los cuales son construidos en base a arreglos con transistores, esto permite apagarlo por completo para suspender el experimento o por razones de presupuesto energético en un momento dado. Estos interruptores se controlan con el AART de este modulo.

Para fijar el tiempo de los pulsos y el intervalo entre ellos se utilizan 4 terminales de un puerto del microcontrolador, este dato lo proporciona el AART por uno de sus puertos digitales, mas adelante se dará una descripción detallada de la lectura de este tiempo.

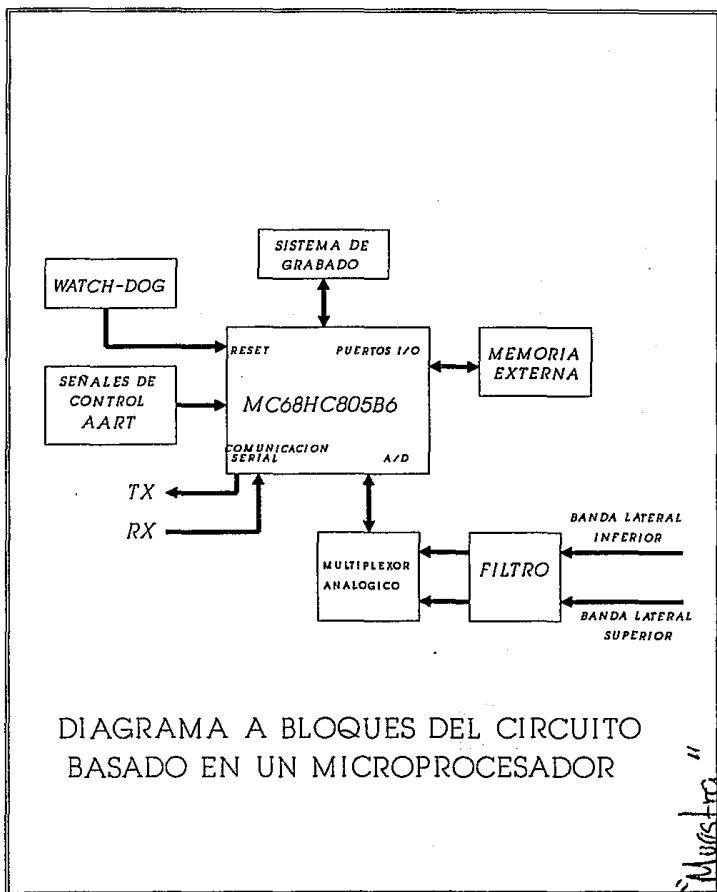


DIAGRAMA A BLOQUES DEL CIRCUITO
BASADO EN UN MICROPROCESADOR

"Miguel"

En base a los tiempos establecidos con el AART se envían pulsos por medio de un puerto de salida del microcontrolador al receptor de ecos, al transmisor de pulsos y a la fuente conmutada que sirve al transmisor de pulsos. Las características de estos pulsos se describen a detalle mas adelante.

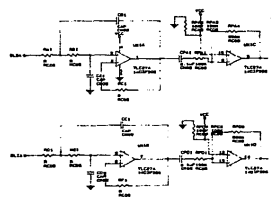
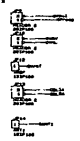
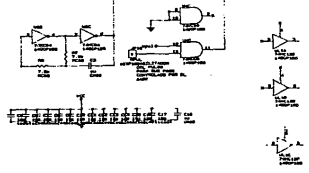
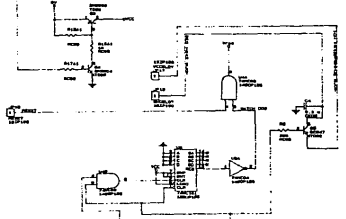
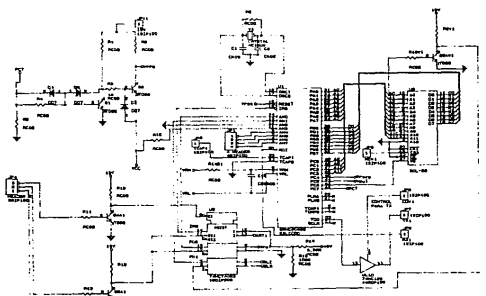
Se incluye en este circuito dos filtros activos paso bajas con frecuencia de corte a 10KHz por el cual se reciben dos señales que provienen del receptor de ecos correspondientes a la banda lateral superior y banda lateral inferior del radioeco recibido. Estas señales se multiplexan con el multiplexor analógico, el cual se sincroniza por una terminal de un puerto del microcontrolador con su convertidor A/D, con la finalidad de utilizar solo un canal del convertidor para digitalizar ambas señales optimizando la frecuencia de muestreo.

El microcontrolador con ayuda de 2 puertos de 8 terminales mas 4 terminales de otro puerto direccionan 4 kbytes y maneja el bus de datos de una memoria RAM en donde se almacenan los datos que son digitalizados por el convertidor A/D.

Por medio de dos líneas de comunicación serial asíncrona (Tx,Rx) el microcontrolador puede enviar y recibir datos de la computadora del satélite a diferentes velocidades según se requiera.

Se tiene un circuito que supervisa la duración de las señales que envía el microcontrolador al transmisor de ecos, este circuito se denomina "watchdog" y se describirá a detalle mas adelante.

1
2
3
4



3.1.4.3 EXPLICACIÓN OPERATIVA DEL CIRCUITO.

La tarjeta del HC05 consta de:

- Microprocesador MC68HC805B6
- Sistema de Multiplexado Analógico
- Memoria externa 4k
- Círculo Watch-Dog
- Círculo de grabado del MC68HC805B6
- Filtro Pasa bajas con frecuencia de corte de 10KHz.

El sistema del HC05 funciona en dos modalidades:

- Ejecución.
- Grabar.
- Señales requeridas por el circuito controlador.
- On/off de la tarjeta.
- Señal Grabar/Ejecución (HA).
- Habilitador del sistema de multiplexión (MUX).
- Habilitador de la memoria externa (CS2).
- Habilitador del Transmisor de la comunicación serie (CON1).
- Línea de transmisión de la comunicación serie (Tx).
- Línea de recepción de la comunicación serie (Rx).
- TCAP1.
- VRH.
- VRL.
- Vref.
- Interrupción del microcontrolador MC68HC805B6 (IRQ).
- Habilitador del pulso enviado al transmisor (HPUL).
- 4 bits para fijar el tiempo de duración del pulso y repetición del mismo.
(PD4,PD5,PD6,PD7)
- PD1 Señal a ser digitalizada proveniente del filtro analógico.
- Reset.
- Vgrab

-Alimentación.

-5 Volt.

-10 Volt.

-Señales fijas del circuito controlador.

-VRH Voltaje de referencia alto del convertidor analógico digital igual a 2.5V.

-VRL Voltaje de referencia bajo del convertidor analógico digital igual a 0v.

-Vref Voltaje de referencia proveniente del AART igual a 2.5V.

Se requiere para la línea PDO cuando se desee grabar el MC68HC805B6 y además para VRH.

-Señales que cambian en el circuito controlador.

-ON/OFF. Esta señal permite a la tarjeta apagarse cuando se desee mediante una señal de control. Lo que proporciona una ventaja de ahorro energético en el satélite.

ON/OFF=0 sistema apagado.

ON/OFF=1 sistema encendido.

-Señal Grabar/Ejecutar (HA).

Esta señal direcciona al multiplexor analógico para que deje pasar las señal de IRQ de acuerdo en la modalidad que se requiera (ejecutar/grabar)

HA=0 Modo de ejecución

HA=1 Modo de grabar.

NOTA: En la modalidad de grabación IRQ=9V.

En la modalidad de ejecución ver más adelante.

-Habilitador del sistema de multiplexaje (MUX).

Esta señal permite desactivar el multiplexor analógico permitiendo una disminución en el consumo de energía.

MUX=0 Multiplexor deshabilitado.

MUX=1 Multiplexor habilitado.

NOTA: El Multiplexor debe permanecer habilitado cuando la tarjeta del HC05 se encuentre encendida.

-Habilitador de la Memoria Externa (CS2).

Permite enviar a la memoria (2264) a un estado de alta impedancia. Requerida cuando el sistema este en modo de grabación.

CS2=0 Memoria en alta impedancia.

CS2=1 Memoria en ejecución.

-TCAP1. Señal de programación del timer para grabación del MC68HC805B6.

TCAP1=0 Modo ejecución

TCAP1=1 Modo de grabación

-IRQ. Esta señal permite que el HC05 sea interrumpido (interrupción mascarada). La utilidad de esta interrupción permite saber cuantas veces el sistema ha sido inicializado, lo que conlleva conocer si el MC68HC805B6 a presentado un error en el software.

IRQ=0 Interrupción

IRQ=1 Modo de ejecución.

-Habilitador de Pulso (HPUL).

Esta señal permite realizar el experimento sin enviar el pulso al transmisor y sin la necesidad de cambiar el software para hacerlo. La modalidad de no enviar pulsos es necesaria para conocer las señales que recibe el receptor cuando el transmisor este apagado. En base a esto se puede discriminar diferentes ruidos existentes en el espacio.

HPUL=0 Pulso deshabilitado.

HPUL=1 Pulso habilitado.

-Bits de Tiempo en Alto y en Bajo (PD4, PD5, PD6, PD7).

El sistema debe proporcionar la flexibilidad de que los tiempos de pulso así como de repetición sean programables, por lo que se utilizan 4 bits para estos tiempos.

Los valores a generar van de acuerdo a la base de tiempo que se desee.

PD4 Es el bit menos significativo del tiempo en alto y bajo.

PD5

PD6

PD7 Es el bit más significativo del tiempo en alto y bajo.

Ejemplo: Si se requiere un pulso de 4 ms cada 5 s se debe colocar un 04H esperar un tiempo, poner 05H y el MC68HC805B6 almacenara estos datos en su memoria RAM y comenzara a mandar pulsos de 4 ms en un periodo de 5 s.

NOTA: La señal PD4 tiene doble uso, como ya se observó se utiliza para los tiempos de pulsos además se utiliza en el modo de grabación para borrar/grabar la memoria EEPROM

-PD4. (Borrar/Grabar).

El MC68HC805B6 antes de ser programado debe ser borrado para aumentar su vida útil (ver manual de motorola MC68HC05B6/D)

PD4=0 se borra la EEPROM.

PD4=1 se programa la EEPROM.

-PD1. Entrada de las bandas a ser digitalizadas provenientes del filtro analógico.

Banda lateral inferior y banda lateral superior.

-RESET. Esta señal permite inicializar el MC68HC805B6 para que comience a ejecutarse o programarse según el modo que se haya seleccionado.

RESET=0 Reset

RESET=1 Sistema corriendo/grabando

-Señales de comunicación serie de la tarjeta HC05.

-TX. Línea de transmisión de la comunicación serie.

-RX. Línea de recepción de la comunicación serie.

-Habilitación de la Transmisión de la Comunicación Serie (CON1).

Esta señal controla una compuerta tres estados. Lo que permite deshabilitar el RX del MC68HC805B6 cuando se desee. la línea puede ser utilizada entonces por otro sistema que requiera enviar información vía serie a la computadora central.

CON1=0 Transmisión serie deshabilitada

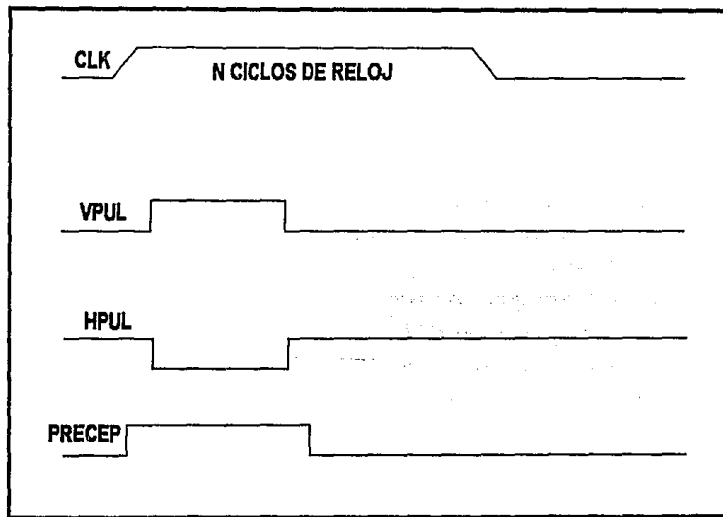
CON1=1 Transmisión serie habilitada.

-Señales generadas por el MC68HC805B6 en la modalidad de ejecución.

-Vpul. Señal de control para el transmisor de pulsos.

-Precep. Señal de control para el receptor de pulsos.

-Hpul. Señal de control para la fuente conmutada



GRÁFICA DE LOS TIEMPOS DE Vpul,hpul Y Precep.

3.1.4.4 MODO DE EJECUCIÓN.

En esta modalidad la tarjeta del HC05 ejecutara el programa que le fue grabado previamente siendo este el experimento de recepción de ecos.

Para ejecutar el experimento debe tomarse en cuenta lo siguiente:

- 1.-cn/off = "1" lógico.
- 2.-HA = "1" lógico.
- 3.-MUX = "1" lógico.
- 4.-CS2 = "1" lógico.
- 5.-CON1 = "1" lógico.
- 6.-IRQ = "1" lógico.
- 7.-TCAP1 = "0" lógico.
- 8.-RESET = "0" lógico.

Una vez que estas señales estén con los valores correspondientes se procede de la siguiente forma:

Si se decide a enviar pulsos al transmisor, HPUL debe ser "1" lógico de lo contrario si solo se quiere digitalizar señales sin enviar el pulso, HPUL debe ser "0".

La ejecución del programa grabado en el MC68HC805B6 puede llevarse a cabo ahora, para esto se requiere que la señal de reset sea "1" lógico el cual dará el comienzo del mismo.

Para la duración y repetición de los pulsos se debe llevar acabo la siguiente rutina:

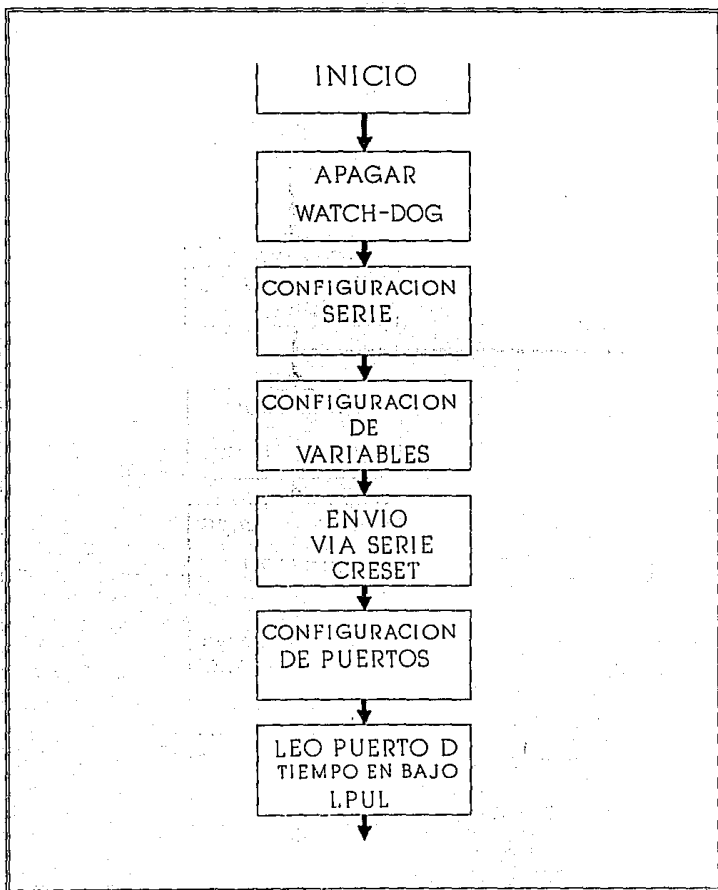
Una vez que se ha dado el reset el programa leerá las terminales PD4,PD5,PD6 Y PD7 donde el primer dato colocado en estas será el de la duración del pulso "n", después el programa esperara a que el valor en las terminales PD4-PD7 sea cero, entonces se procede a dar el valor del tiempo de repetición "m" del pulso, ambos valores n y m son almacenados en la memoria RAM del microcontrolador y corresponden al régimen de vigilancia predeterminado.

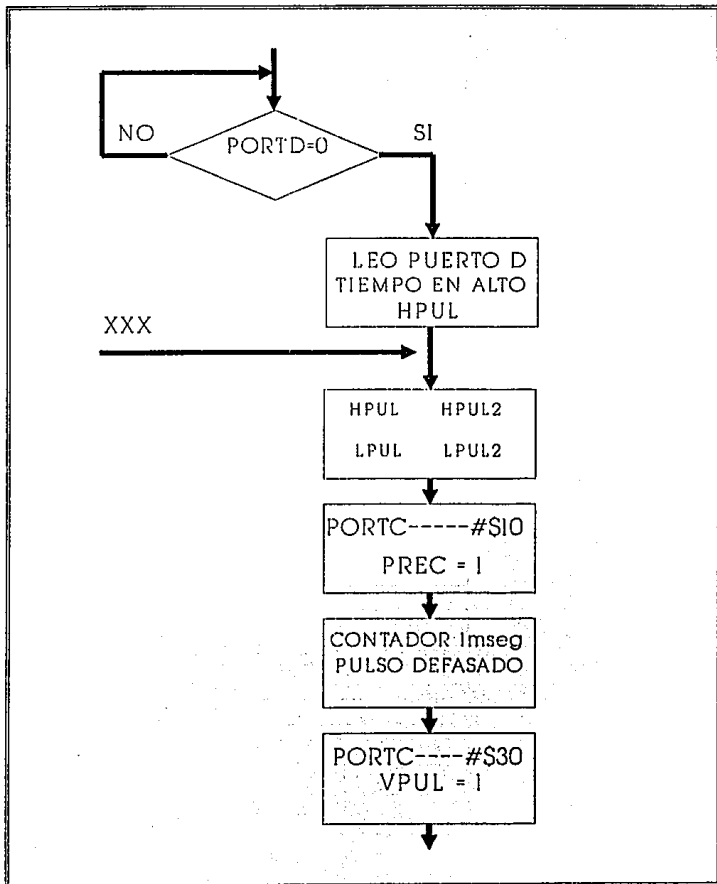
Ahora que el MC68HC805B6 tiene almacenado el régimen de vigilancia comienza a ejecutarse el programa de ecos.

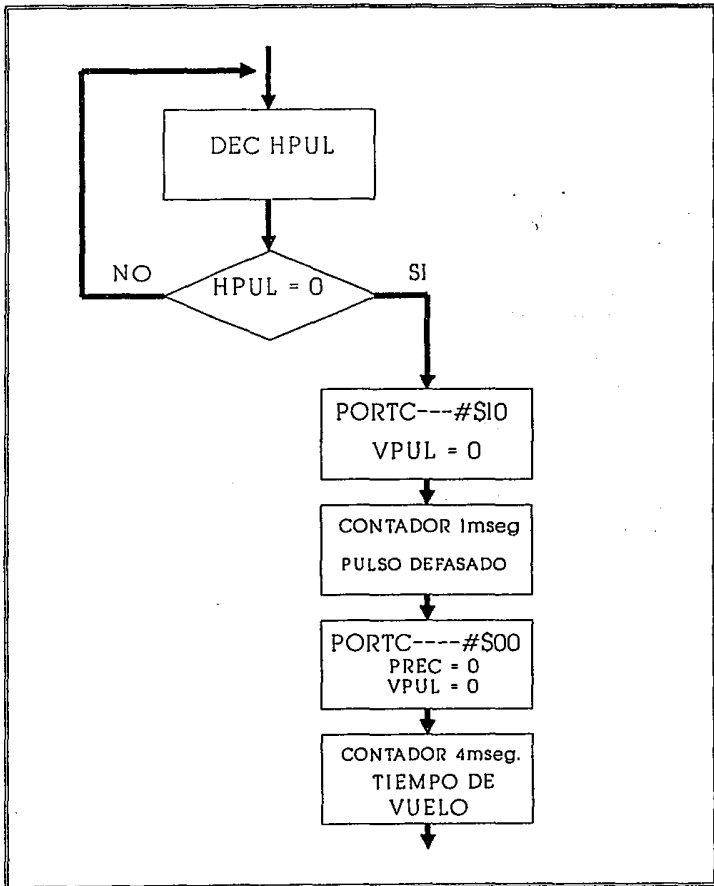
(a) Lo primero que hace el programa es mandar un "1" lógico a la señal (Precep), 1 ms después se envía "1" lógico a la señal (Vpul) de duración n , una vez que haya terminado el tiempo n se envía un "0" lógico a la señal (Vpul), 1 ms después se pone un "0" lógico en (Precep). Las señales Vpul y Hpul están invertidas. El MC68HC805B6 comienza a muestrear las señales tanto de la banda superior como de la banda inferior provenientes del filtro analógico a una frecuencia de 30 KHz, el número de muestras es de 1152 de 8 bits por banda. Estos datos son almacenados en una memoria externa RAM. Una vez que se ha capturado la información de ambas bandas se envía en forma serial (asíncronamente) por el TX a la computadora principal. El tiempo de digitalización y de envío de datos vía serie es menor al tiempo m . Posteriormente se decrementa m hasta llegar a cero y se repite la acción desde el inciso (a).

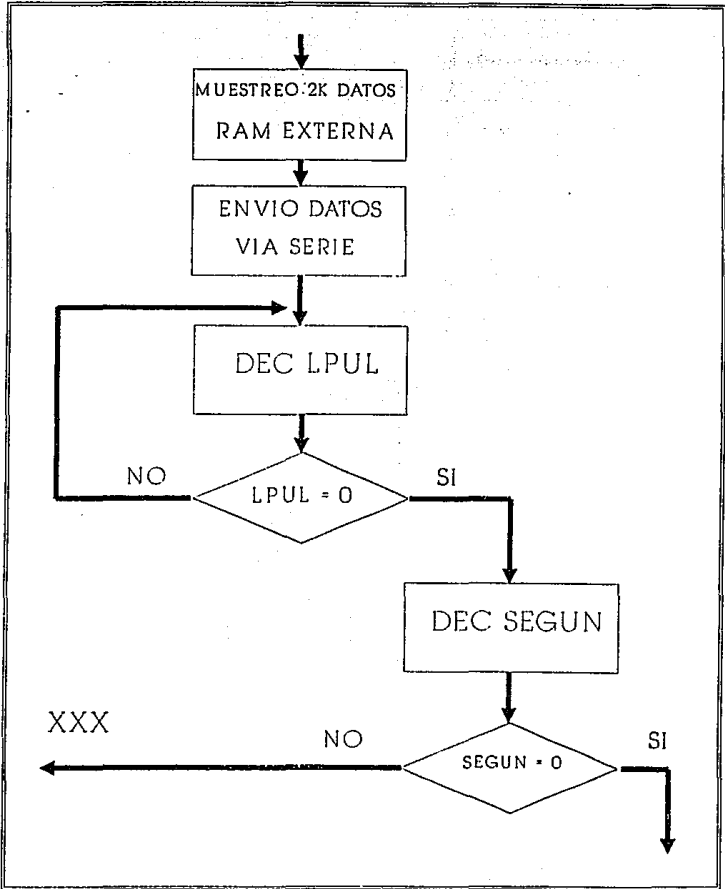
Después de que el MC68HC805B6 envía dos pulsos al transmisor de pulsos (Vpul), espera una respuesta de la computadora principal. La computadora principal realiza un análisis matemático con los dos paquetes de datos recibidos, el algoritmo que utiliza es capaz de detectar si es o no un evento válido, entendiéndose un evento válido cuando la computadora principal decide que la señal recibida proviene de un meteorito, más adelante se detallará este algoritmo.

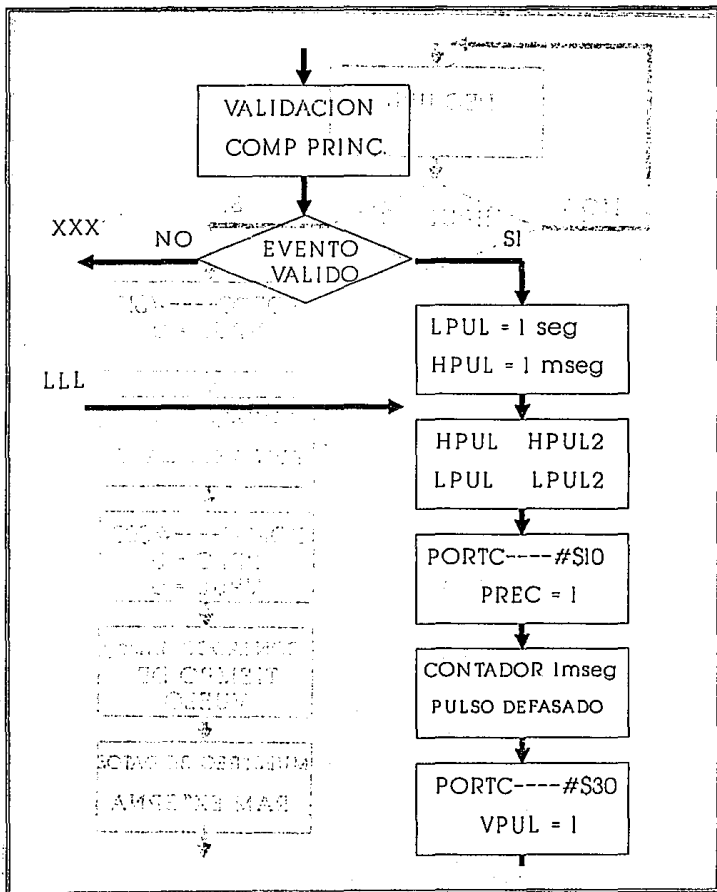
Cuando un evento es válido el MC68HC805B6 cambia automáticamente el régimen de vigilancia a 1 ms para n y 1 s para m que corresponde a la duración y repetición del pulso respectivamente. Se ejecuta entonces el inciso (a) 15 veces para cubrir el tiempo que corresponde a un evento (un evento corresponde al tiempo en que el satélite tiene a la vista un meteorito), en este momento la computadora central espera los paquetes de datos que envía el microcontrolador. Al terminar el evento la computadora principal regresa a su régimen de vigilancia leyendo nuevamente los valores de las terminales PD4 a PD7 y vuelve a analizar dos nuevos paquetes de datos para enviar el resultado al MC68HC805B6.

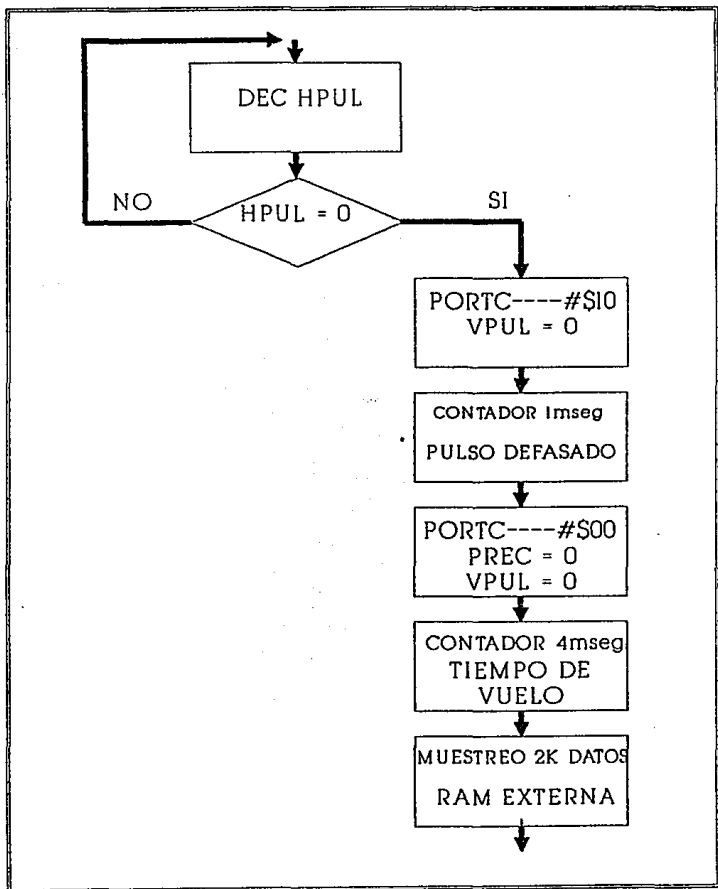


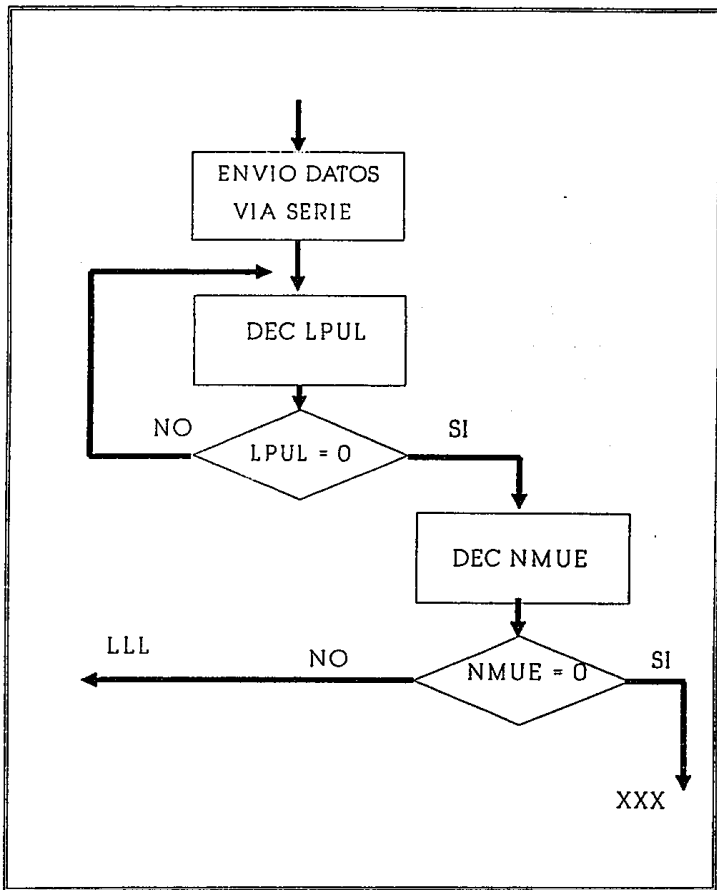












Cuando el evento no es válido la rutina seguirá con los tiempos n y m que corresponden al régimen de vigilancia ya antes capturado. Si se desea cambiar los tiempos se deberá dar un reset al sistema.

3.1.4.5 MODO DE GRABADO/BORRADO.

En esta modalidad se puede grabar o borrar la EEPROM del MC68HC805B6.

Para grabar o borrar se necesita que la siguientes señales tengan este valor:

-on/off = "1" Lógico

-HA = "0" Lógico

-MUX = "1" Lógico

-CS2 = "0" Lógico

-CON1 = "1" Lógico

-HPUL = "0" Lógico

-IRQ = "1" Lógico

-TCAP1 = "1" Lógico

-PD4 Esta señal permite grabar o borrar la memoria EEPROM.

PD4 = "0" Lógico borrar memoria.

PD4 = "1" Lógico grabar memoria.

-RESET = "0" Lógico

Cada vez que se requiera grabar la memoria EEPROM lo primero a realizar es el borrado de la misma. Esto se debe a que el fabricante (motorola) recomienda hacerlo para garantizar una mayor vida a el circuito integrado.

MODO BORRADO:

Para PD4 el valor debe ser cero lógico. El AART habilitara la fuentes de alto voltaje (19V) los cuales se requieren para el grabado o borrado de la EEPROM. Una vez habilitado el alto voltaje se procede a colocar la señal de reset en un uno lógico, la memoria comenzara a borrarse, el tiempo de espera es aproximadamente 3 minutos, después de este tiempo los 4K de memoria son borrados y listos para ser grabados.

MODO GRABADO:

Para grabar la señal de reset se coloca en un cero lógico y la señal PD4 se coloca en un uno lógico, después se regresa la señal de reset a un uno lógico.

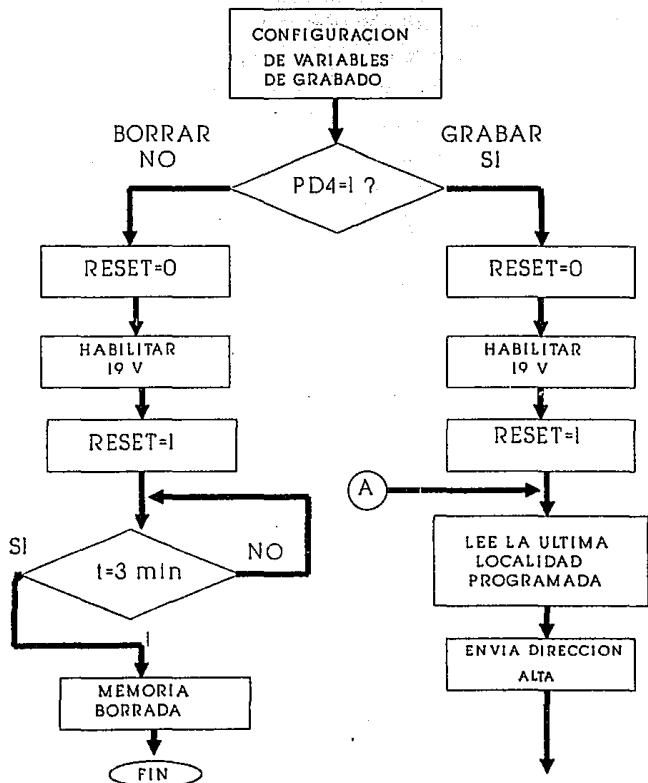
El protocolo a seguir es el siguiente: una vez que el sistema se "reseteo" o "inicializo" (transición de 0 lógico a 1 lógico de la señal de reset), el microcontrolador enviara asincrónamente y a una velocidad de 9600 bauds el último bit del mapa de memoria, es aquí cuando comienza el protocolo la computadora principal (que en nuestro caso es la encargada de grabar el MC68HC805B6), la cual envía la siguiente secuencia de bits:

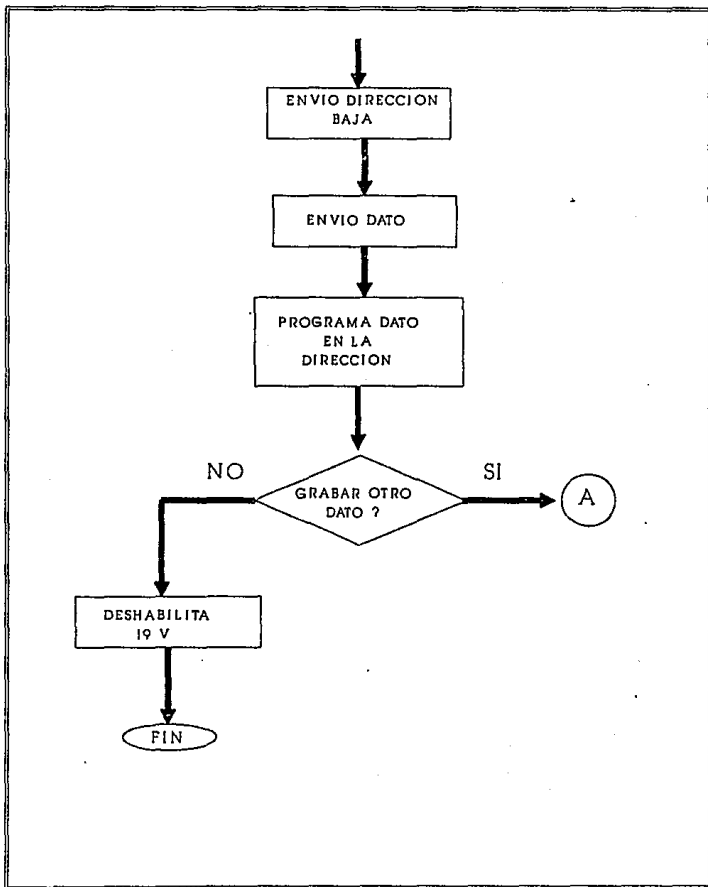
<dirección alta> <dirección baja> <dato>

el microprocesador una vez que recibe la secuencia antes mencionada envía el último byte que recibió es decir el dato a la computadora principal, de esta manera la computadora podrá corroborar si el dato es correcto o no lo es, en el caso de que no lo fuera la computadora principal volvería a enviar la secuencia una y otra vez hasta que el dato coincidiera con el que ella envía y de esta forma grabar la totalidad del programa en memoria.

NOTA: una vez que se haya terminado la rutina de grabación el ARRT deberá apagar el voltaje de 19V.

RUTINA DE MODO DE GRABADO





3.1.4.6 SISTEMA DE WATCH-DOG.

Como su nombre lo indica es aquel que esta "vigilando" el funcionamiento del sistema. Para el caso de la tarjeta del HC05 el watch-dog se encarga de "vigilar" el funcionamiento del MC68HC805B6 específicamente la señal (Vpul).

La señal Vpul es la que deshabilita (Vpul=0) ó habilita (Vpul=1) al transmisor de pulsos de 70 Wrms. Los pulsos del transmisor son enviados al espacio cuando Vpul es igual a un "1" lógico y tiene una duración máxima de 10 mseg. Si el MC68HC805B6 tiene una falla al estar ejecutando su programa y la señal Vpul permanece en un "1" lógico por mas de 18.24 mseg el watch-dog detecta la falla y pone en la terminal de reset del microcontrolador un "0" lógico durante 1.14 ms; esto provoca que el MC68HC805B6 sea inicializado y Vpul tenga un valor de "0" lógico; por lo que el transmisor es deshabilitado inmediatamente.

Cabe mencionar que cuando se inicializa el MC68HC805B6 este envía serialmente a la computadora principal el valor del registro CRESET. Este registro contiene el número de veces que el microcontrolador ha sido inicializado, ya que después de cada inicialización la variable CRESET se incrementa permitiendo conocer el número de resets que han ocurrido en el MC68HC805B6.

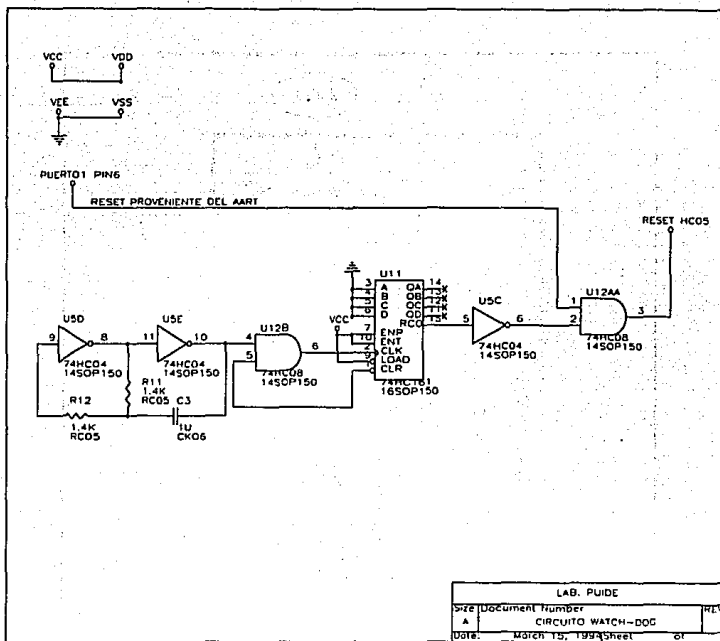


DIAGRAMA DEL CIRCUITO WATCH-DOG

-Explicación funcional del WATCH-DOG.

El watch-dog esta constituido de un oscilador y un contador.

El oscilador tiene un periodo igual a 1.14 ms, estos pulsos son llevados hasta el contador el cual realiza su función hasta llegar a la cuenta de 0FH que corresponde a un tiempo de 18.24 mseg. Cada vez que Vpul tiene una transición de "0" lógico a un "1" lógico habilita e inicializa en cero al contador, mientras se mantenga el "1" lógico el contador estará incrementándose de 1h en 1h hasta que Vpul sea un "0" lógico, se llega a un sobreflujo si Vpul sobrepasa el tiempo de 18.24 mseg, el sobreflujo provoca un reset en el sistema e inicializa al mismo.

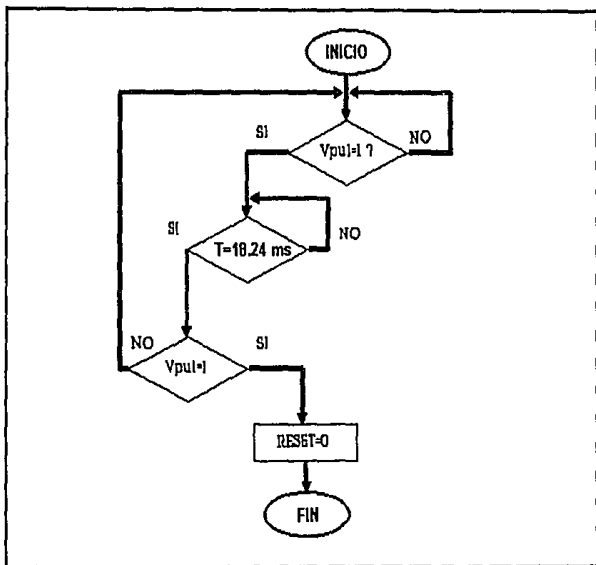


DIAGRAMA DE FLUJO DEL WATH-DOG

Ecuación para el tiempo del oscilador

$$T = RC \ln(VDD + VSS) / VDD$$

donde:

T es el período en seg.

R es la resistencia.

C es el capacitor

VDD voltaje de alimentación

VSS voltaje medio de histéresis

3.1.4.7 RUTINA SUPERVISORA DE PROGRAMA (CHECK SUM)

Con la finalidad de poder supervisar el buen estado del programa almacenado en el microcontrolador, se ha implementado una rutina para que la computadora principal del satélite pueda leer este programa y en caso de encontrar algún error corregirlo.

Para efectuar esta rutina se utiliza la función proporcionada por el MC68HC805B6 llamada "carga programa en RAM y ejecutar". Esta función permite grabar por vía serial un programa en la memoria RAM del microcontrolador y correrlo de inmediato. Para poder utilizar este modo de operación se requieren cumplir las siguientes condiciones para cuando la terminal de reset cambie a de 0 a 5 V:

IRQ debe de tener 9 volts por lo menos 2 ciclos de máquina después del reset.

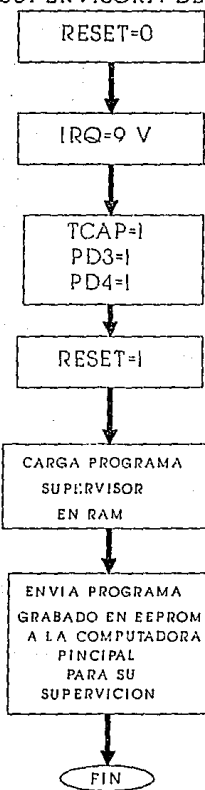
TCAP1 debe de tener 5 volts por lo menos 2 ciclos de máquina después del reset.

PD3 debe de tener 5 volts por lo menos 30 ciclos de máquina después de reset.

PD4 debe de estar a 0 volts por lo menos 30 ciclos de máquina después del reset.

Después de proporcionar estas señales al microcontrolador, la computadora principal del satélite le envía por vía serial el programa que utilizara como parte de la rutina supervisora. Estos datos se cargan secuencialmente a partir de la localidad \$0050 de la RAM hasta su final. El primer byte que se carga en la RAM es el número total de bytes en el programa mas el mismo byte de cuenta. Cuando el programa se termina de cargar el control del programa es transferido a la RAM comenzando a correr a partir de la localidad \$0051. El programa grabado en RAM se encarga de leer los datos del programa contenido en la memoria EEPROM del mismo microcontrolador y los envía vía serie a la computadora del satélite para su revisión. Si la computadora encuentra algún error en el programa puede corregir este mediante la rutina de grabación de memoria EEPROM.

RUTINA SUPERVISORA DE PROGRMA



3.1.4,8 DISEÑO DEL CIRCUITO IMPRESO

Para el diseño del circuito impreso que contiene al microcontrolador y su circuitería adicional, es necesario tener en cuenta varias consideraciones de diseño para garantizar el buen funcionamiento del microcontrolador y su compatibilidad electromagnética con los demás sistemas.

Los dispositivos HCMOS pueden producir señales periódicas con flanco de caída del orden de 2 ns que pueden generar armónicas significativas arriba de 160 MHz. Cualquier pista de circuito impreso, componentes, cables, o conectores relacionados directamente o capacitivamente a las señales de HCMOS, pueden actuar como antenas y radiar armónicas con varios grados de eficiencia.

Un inadecuado desacoplamiento de la alimentación decremента el margen de ruido que se puede soportar y conduce a una incorrecta, o inestable operación.

Un microcontrolador HCMOS típicamente puede generar picos de corriente transitorios de aproximadamente 100 mA. Aunque el promedio de demanda de corriente es de solo unos miliamperes, la fuente de poder debe de ser capaz de alimentar los niveles picos de corriente para garantizar una correcta operación. Una red de desacoplamiento es usada para reducir la impedancia de la fuente en el circuito, la configuración recomendada (MOTOROLA documento AN1050/D) es de un capacitor de tantalio de 1 μF en paralelo con un capacitor de 0.01 μF cerámico para alta frecuencia. Las redes de desacoplamiento deben de estar lo mas cerca posible de las terminales de alimentación.

Para los voltajes de referencia del convertidor analógico digital que se incluye en el microcontrolador se requiere un adecuado desacoplamiento con respecto a sus alimentaciones, MOTOROLA recomienda para tal efecto la siguiente red.

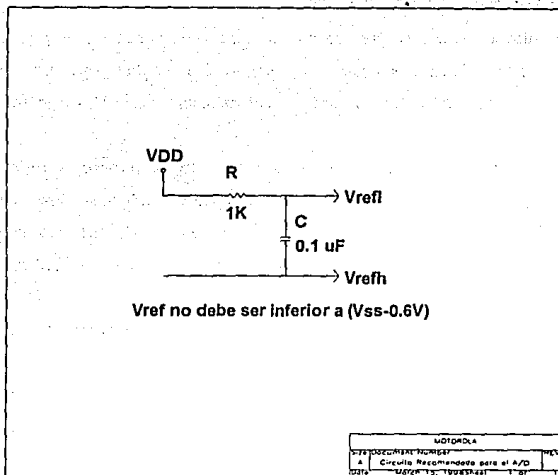


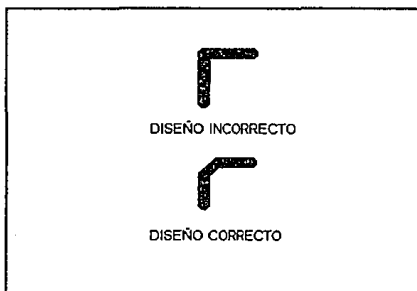
DIAGRAMA DE DESACOPLOAMIENTO PARA EL CONVERTIDOR A/D DEL MC68HC805B6.

El uso de circuitos impresos de varias capas proporciona un bajo suministro de inductancias, se recomienda poner los planos de tierra y alimentación en el exterior, intercalando las líneas de señal entre ellas. Para minimizar interferencia entre líneas (crosstalk), las señales que se encuentren en capas adyacentes deben de ser ruteadas perpendicularmente de una capa con respecto a la otra. Si no se usa un circuito impreso multicapas, se debe de llenar las áreas no usadas con planos de tierra; evitando crear lazos cerrados (loops) de tierra.

Los sistemas de reloj son con frecuencia las primeras fuentes de radiación. Los componentes del reloj deben de estar agrupados lo mas cerca posible, y todas sus líneas deben de ser lo mas cortas que sea posible y tener planos o pistas de tierra adyacentes.

Para evitar contaminación por crosstalk y subsecuentes problemas de radiación, la circuitería de reloj debe estar localizada lejos o protegida de cualquier línea de señal de entrada-salida u de otra circuitería.

Otra fuente de ruido es causado por un cambio brusco en la dirección de las pistas del circuito impreso las cuales pueden aparecer como una discontinuidad de impedancias y pueden convertirse en fuente de radiación. Para diseños con tecnología HCMOS, es importante que en la dirección de las pistas no ocurran cambios de 90 grados.



DISEÑO DE PISTAS PARA TECNOLOGÍA HCMOS.

Todas las entradas que no sean usadas por los dispositivos HCMOS deben de ser conectadas a un estado lógico para prevenir un switcheo no intencional o una generación de ruido. También, las entradas no conectadas de los dispositivos CMOS tienden a entrar en su región de operación, lo cual incrementa significativamente la corriente de DC. Además al no conectar estas entradas los dispositivos son mas susceptibles a daños por cargas electrostáticas.

ESTA TESIS NO DEBE
SALIR DE LA BIBLIOTECA

3.2. TEORÍA, DISEÑO Y CONSTRUCCIÓN DEL RECEPTOR DE ECOS DE METEORITOS.

3.2.1 Introducción

En el experimento planteado anteriormente, se menciona a un transmisor que envía pulsos de radiofrecuencia en 41 MHz a intervalos que la computadora central determina. Cuando un macrometeorito ingresa a la atmósfera, debido a la fricción del macrometeorito con ésta, se produce una traza ionizada la cual tiene la propiedad de reflejar las ondas electromagnéticas que se impactan en ella, así mismo la cabeza del meteorito produce un eco corrido en frecuencia por efecto Doppler debido a su velocidad. Por esta razón se requiere de un circuito receptor, el cual sea capaz de recibir la señal que refleja la ionización de la cabeza del meteorito cuando el transmisor envía su pulso de radiofrecuencia.

El receptor debe cumplir con las siguientes características:

- Tener una sensibilidad de al menos -110 dBm (0.708 microvolts). Este dato al igual que la potencia del transmisor se derivan de los cálculos efectuados para la detección de meteoritos capaces de producir 10^{14} iones/m.
- Tener una figura de ruido de al menos 1.5 dB.
- Ser de banda lateral. Debido a que se va a trabajar con efecto Doppler y dado que este efecto involucra velocidades relativas tanto positivas como negativas con respecto al satélite se requiere que el receptor sea de banda lateral.
- Entregar una señal de audio dentro del rango del convertidor analógico-digital del microcontrolador HC05 (señal de 0 a 2.5 volts y con frecuencia hasta de 10 KHz)

3.2.2 DESCRIPCIÓN DEL RECEPTOR

El receptor consta de las siguientes partes: una etapa de radiofrecuencia, una etapa de frecuencia intermedia, y una etapa de separación de las señales en: banda lateral superior y banda lateral inferior. A continuación describiremos cada una de las etapas mencionadas.

Etapas de radiofrecuencia. Para la recepción del radioeco contamos con una antena omnidireccional, la cual es un dipolo que se comparte con el transmisor, es decir el transmisor y el receptor van conectados a la misma antena a través de un circuito híbrido de cuadratura el cual aísla al transmisor del receptor 30 dB.

Siguiendo con la descripción del receptor, se cuenta con un circuito de switcheo fabricado con un arreglo de resistencias y un diodo pin, el cual a través de una señal de control (proveniente de la tarjeta del HC05) switchea el receptor hacia 50 ohms cuando el transmisor envía su pulso y switchea el receptor hacia la antena cuando el transmisor ha dejado de enviar su pulso.

Posteriormente se encuentran dos transistores los cuales se encargan de recibir el radioeco y de darle ganancia. El primero es un GaAs FET de doble compuerta, el cual trabaja en el rango de radiofrecuencia, este transistor está sintonizado para recibir señales de 40.998 MHz con un ancho de banda de 6 MHz.

El segundo transistor es uno de radiofrecuencia que nos sirve para aumentar la ganancia de la señal recibida por el preamplificador de Arsenuro de Galio.

La salida del segundo transistor se conecta a un par de mezcladores doblebalanceados en la terminal **RF** de cada uno, la señal del oscilador local para estos mezcladores llega del transmisor, esto es para que el oscilador local de los mezcladores sea exactamente de la misma frecuencia de la señal enviada al espacio por el transmisor. Esto se hace así para evitar errores en el corrimiento en frecuencia que se espera debido al efecto Doppler en la señal que regresa al satélite. Además como se requiere que el receptor sea capaz de detectar si el meteorito se acerca o se aleja del satélite, es decir, que detecte velocidades relativas tanto negativas como positivas del meteorito con respecto al satélite, el receptor tiene que ser de banda lateral.

Para que el receptor sea de banda lateral se requiere que la señal del oscilador local de uno de los mezcladores esté defasada 90° con respecto a la señal del oscilador local de el otro mezclador sin cambiar la frecuencia. Esto se logra tomando la señal que se va a utilizar como oscilador local (la que proviene del transmisor), esta señal se hace pasar primero a través de un transistor con el objeto de darle corriente y para no cargar al transmisor ya que la señal se toma de su excitador; después esta señal pasa a través de un circuito híbrido de cuadratura el cual nos entrega dos señales: una señal que está en fase con la que proviene del transmisor y la otra defasada 90° con respecto a la primera. Estas señales se conectan cada una a la terminal LO de los mezcladores doblebalanceados.

Etapas de frecuencia intermedia. En la salida de los mezcladores doble balanceados se encuentra entre otras señales la diferencia entre la frecuencia de la señal que se envía al espacio y la señal que regresa al satélite, debido al efecto Doppler la señal que regresa al satélite está corrida en frecuencia por lo que cancelamos la frecuencia del pulso y nos quedamos con el corrimiento. Para tomar sólo la diferencia entre las señales mencionadas anteriormente, utilizamos un filtro activo con un pasabanda de 1 a 10 KHz en cada salida de los mezcladores doblebalanceados (terminal IF), posteriormente las señales que entregan los filtros se amplifican para poder ser aplicados a una red de adelanto-atraso pasiva. Se utiliza una red pasiva debido a que se pretende manejar un rango de frecuencias de 1 a 10 KHz por banda, y las redes activas presentan la dificultad de que se diseñan para una frecuencia en particular además de que contribuyen al consumo energético del receptor lo cual es una limitante en el satélite. Para poder utilizar la red para tener las dos bandas laterales es necesario entrar a ésta con dos señales en la parte de adelanto y con dos señales en la parte de atraso. Por lo tanto utilizamos un amplificador con ganancia unitaria para darle un defasamiento de 180° a cada una de las señales que se obtienen de los mezcladores después de ser filtradas. Esta red nos permite defasar $+45^\circ$ ó -45° a las señales que entran a ella. Esto da como resultado el tener cuatro señales a la salida de la red. Dos de estas señales están defasadas 180° entre ellas y las otras dos están defasadas 0° .

Esta relación de fases cambia cuando cambia la velocidad relativa del meteorito con respecto al satélite, de tal forma que si la relación de velocidad es positiva y dos señales tienen un defasamiento de 180° y las otras 0° , cuando cambia a negativa la relación de velocidades, las señales con defasamiento de 180° cambia a un defasamiento de 0° y recíprocamente las otras señales. Estas cuatro señales nos servirán en la siguiente etapa.

Etapa de separación de señales en bandas laterales. Las salidas de la red anteriormente descrita nos permiten hacer un arreglo con dos amplificadores operacionales en configuración de sumadores diferenciales para poder obtener las bandas laterales, de esta manera la salida de uno de los amplificadores operacionales es la banda lateral superior y la salida del otro amplificador operacional es la banda lateral inferior. Estas salidas van a un filtro pasa bajas para eliminar cualquier señal de alta frecuencia no deseada y por último entran a la tarjeta de control del HC05 para su procesamiento.

Los componentes utilizados en este receptor fueron escogidos de acuerdo a los requerimientos del propio receptor (los transistores, los mezcladores y el circuito híbrido de cuadratura) y además en estándar militar lo cual garantiza su funcionamiento en el espacio. A continuación se presenta un diagrama a bloques del receptor

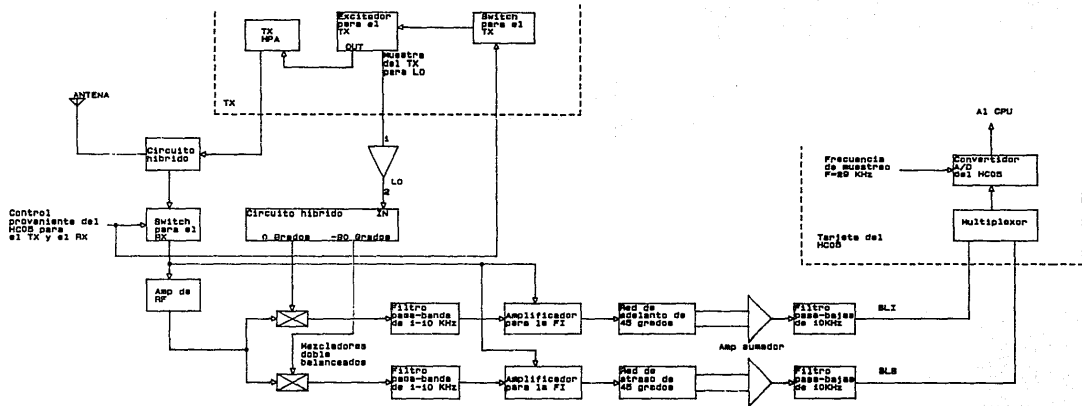


DIAGRAMA DE BLOQUES
DEL RECEPTOR DE ECHO

SIZE	DOCUMENT NUMBER	REV
B	LAB. PUIDE	
DATE:	REV 18. 1985.00001	07

3.2.3 TEORÍA BÁSICA DE MEZCLADORES

Dado que la etapa de frecuencia intermedia es una parte muy importante para la determinación de el corrimiento en frecuencia de la señal que se espera en el satélite, los mezcladores doblebalanceados juegan un papel primordial en esta etapa por lo que describiremos a continuación su funcionamiento.

Los mezcladores doblebalanceados se han venido usando en los sistemas de comunicaciones, enlaces de microondas, y analizadores de espectros. Utilizados en la forma correcta, los mezcladores doblebalanceados les permiten a los diseñadores de sistemas lograr los mínimos niveles de distorsión con un alto grado de aislamiento de las señales de interferencia. Sin embargo, usados de forma incorrecta los mezcladores doblebalanceados pueden degradar el funcionamiento de los sistemas. De forma similar una mala interpretación de las especificaciones de los mezcladores doblebalanceados puede ser muy costosa.

A continuación describiremos a los mezcladores simple balanceados.

Mezcladores simple-balanceados. Para empezar analicemos una versión típica de un mezclador simple-balanceado, como se muestra en la Fig.3.2.1. La característica de los mezcladores simple-balanceados es la existencia de un aislamiento entre el oscilador local (LO) y la entrada de radiofrecuencia (RF), debido al balance inherente del circuito entre el LO y la RF. Sin embargo, no existe un balance entre RF y la frecuencia intermedia (IF); como se puede ver en la Fig.3.2.2.

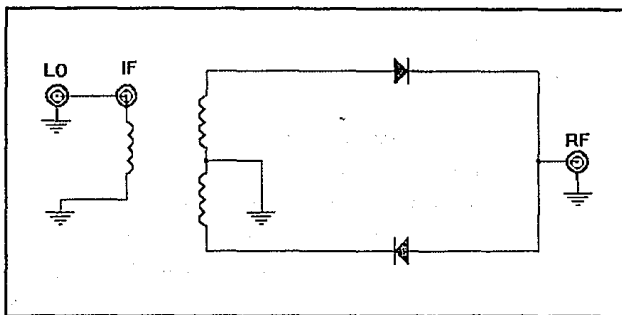


Fig.3.2.1 Un mezclador simple-balanceado ofrece un buen aislamiento entre LO y RF, pero un mal aislamiento entre RF e IF.

Quando se aplica la señal de LO asumimos la polaridad mostrada en el transformador de LO; la dirección de las corrientes de LO deben aparecer entonces como se muestra para i_{LO1} e i_{LO2} . La corriente total a través de las resistencias internas de IF y RF es la suma de las corrientes de las entradas LO y RF. Primero consideremos lo que pasa cuando se aplica la señal LO. Con la polaridad mostrada en el secundario del transformador de LO, el flujo de corriente para i_{LO1} e i_{LO2} es en el sentido de las manecillas del reloj. Estas corrientes fluyen a través de las resistencias internas de IF y RF. Viendo la corriente que fluye a través de la resistencia interna R_{RF} de RF, debe haber una cancelación completa de la componente de LO (asumiendo que las corrientes i_{LO} son exactamente iguales en amplitud y fase). De manera similar examinando el flujo de corriente de LO a través de la resistencia interna R_{IF} de IF, otra vez la cancelación debe ocurrir. Por lo tanto no debe haber señal de LO en las salidas tanto de IF como de RF.

Por lo tanto un mezclador simple-balanceado proporciona aislamiento del puerto LO hacia los puertos IF y RF.

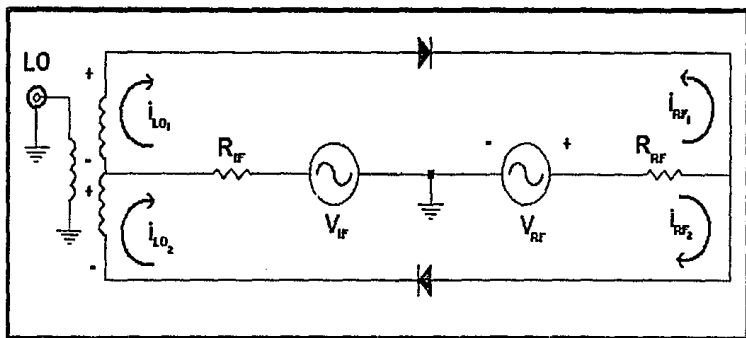


Fig.3.2.2 El análisis de las corrientes en un mezclador simple-balanceado explica el pobre aislamiento entre los puertos IF y RF.

Ahora analicemos que pasa cuando se aplica la señal de RF. Asumiendo la polaridad mostrada para la fuente RF, aparecen dos corrientes de malla que son i_{RF1} e i_{RF2} como se muestra. Ambas corrientes se suman cuando pasan a través de la resistencia interna R_{IF} de IF y no se produce cancelación. Así, para un mezclador simple-balanceado no existe aislamiento entre los puertos IF y RF.

Ahora, que sucede con el balance entre los puertos RF y LO. Como i_{RF1} fluye en la parte superior (en la Fig.3.2.2) del transformador de LO en dirección contraria de i_{RF2} que fluye en la inferior del devanado, no se produce voltaje en el puerto LO, por lo tanto se produce aislamiento.

Todas las referencias anteriores para el balance están basadas en que las corrientes son iguales en amplitud. En la práctica, los siguientes factores tienden a trastornar las condiciones ideales.

Las variaciones en el balance del transformador y una inadecuada impedancia del diodo causan desviaciones en el balance de corriente. A altas frecuencias, arriba de 100 MHz, la capacitancia de los alambres, la capacitancia del embobinado del transformador y la localización física de los componentes también trastornará el balance.

Mezcladores doble-balanceados. Un diagrama típico de un mezclador doble-balanceado se muestra en la Fig.3.2.3. Examinemos ahora como es que se logra el balance. Si CR_1 , CR_2 y el transformador de LO son simétricos, entonces el voltaje en el punto A es el mismo que en el tap central del transformador o tierra. De manera similar, si CR_3 es igual a CR_4 , el voltaje en B es el mismo que tierra. Por lo tanto, no hay voltaje entre A y B y tampoco hay voltaje a través de los puertos IF y LO. Esto nos muestra como se obtiene el aislamiento entre el puerto LO y los puertos IF y RF.

Ahora veamos la entrada RF. Si CR_4 es igual a CR_1 y CR_2 es igual a CR_3 , el voltaje en C será igual que en D. No habrá diferencia de voltaje entre C y D y así no aparecerá RF en el puerto LO. De la simetría, puede verse que el voltaje en el puerto IF es el mismo voltaje que en C, D o cero, así no hay salida de RF en el puerto IF. Un diagrama simplificado del esquemático de los doble-balanceados se muestra en la Fig.3.2.4

Otra vez, las suposiciones para el balance están basadas en la simetría de los transformadores y que los diodos son iguales.

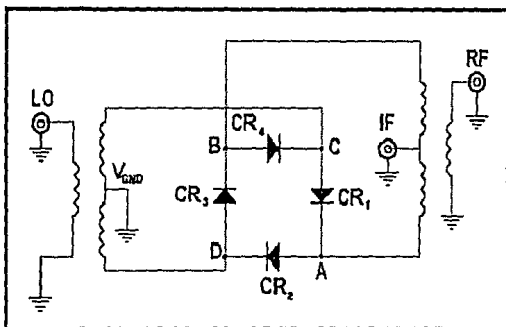


Fig.3.2.3 La simetría de los mezcladores doble-balanceados es la clave para el excelente aislamiento entre los puertos LO, RF e IF.

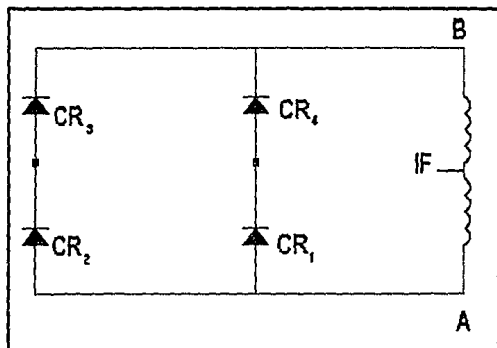


Fig. 3.2.4 La fuga de IF hacia los puertos de RF y LO se minimiza en dBm utilizando transformadores balanceados y diodos acoplados.

3.2.4 COMPORTAMIENTO DEL TRANSISTOR EN RADIO FRECUENCIA

Al igual que las resistencias, los capacitores e inductores pueden ser modelados por un circuito equivalente en radiofrecuencia, el comportamiento de un transistor puede ser descrito como lo muestra la Fig. 3.2.5 La figura muestra una configuración de emisor común del circuito equivalente conocido como modelo híbrido- π . Después de definir los componentes del modelo, haremos algunas simplificaciones que nos ayudarán en el proceso de análisis.

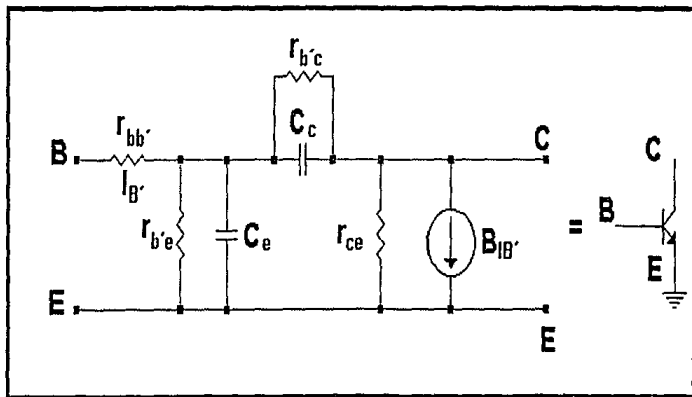


Fig.3.2.5 Circuito equivalente de un transistor configurado como emisor común.

$r_{bb'}$ = Resistencia ancha de entrada. Esta es una resistencia inevitable que ocurre entre la unión de la terminal de la base o contacto y el material semiconductor que compone la base del transistor. su valor está generalmente en las decenas de ohms. Los transistores pequeños tienden a exhibir valores más grandes de $r_{bb'}$.

$r_{b'e}$ = Resistencia de entrada. Esta resistencia ocurre en la unión base-emisor de un transistor polarizado en la región activa. Los valores típicos de esta resistencia están alrededor de 1000Ω .

$r_{b'c}$ = Resistencia de retroalimentación. Esta es una resistencia muy grande ($5 M\Omega$) que aparece de la base al colector del transistor.

r_{ce} = Resistencia de salida. Como su nombre lo indica, esta resistencia se observa viendo hacia el colector del transistor. Un valor para un transistor típico es $100 K\Omega$.

C_e = Capacitancia de difusión de emisor. Esta capacitancia es en realidad la suma de la capacitancia de difusión del emisor y la capacitancia de la juntura del emisor, ambas relacionadas con la física de la juntura del semiconductor. Sin embargo, y debido a que la capacitancia de la unión es muy pequeña, C_e es llamada generalmente capacitancia de difusión con un valor típico de $100 pF$.

C_c = Capacitancia de retroalimentación. Este componente se forma con la polarización en inversa de la juntura colector-base del transistor. Conforme la frecuencia de operación del transistor aumenta, C_c puede empezar a tener efecto muy grande en la operación del transistor. Un valor típico para esta capacitancia es de $3 pF$.

También se muestra en la Fig.3.2.5 una fuente de corriente de valor $\beta I_B'$. Beta (β) es, por supuesto la ganancia de corriente en a.c. para señal pequeña del transistor, mientras que I_B' es la corriente a través de $r_{b'e}$.

Se puede considerar a la fuente de corriente simplemente como una indicación de que el flujo de corriente en el colector es dependiente de la corriente que fluye en la base del transistor. Por lo tanto, la corriente en el colector es igual a β veces la corriente que fluye en la base del transistor, esto es

$$I_c = \beta I_B'$$

Obsérvese que la Fig.3.2.5 muestra solamente los elementos parásitos internos inherentes al material semiconductor. Sin embargo, de alguna manera, se tiene que hacer una conexión entre las terminales del semiconductor y los alambres que le servirán al transistor como sus terminales. Dichos alambres en altas frecuencias agregan una pequeña inductancia al circuito mostrado en la Fig.3.2.5. Este efecto se muestra en la Fig.3.2.6 donde L_B , L_E y L_C son las inductancias debidas a los contactos del semiconductor y las que se agregan debidas a los alambres de conexión para la base, el emisor y el colector respectivamente.

Esto implica que el circuito equivalente de un transistor típico no es trivial y contiene numerosos componentes que afectarán su comportamiento en altas frecuencias. Sin embargo si se hacen algunas simplificaciones, es posible determinar el comportamiento del transistor en radio frecuencia.

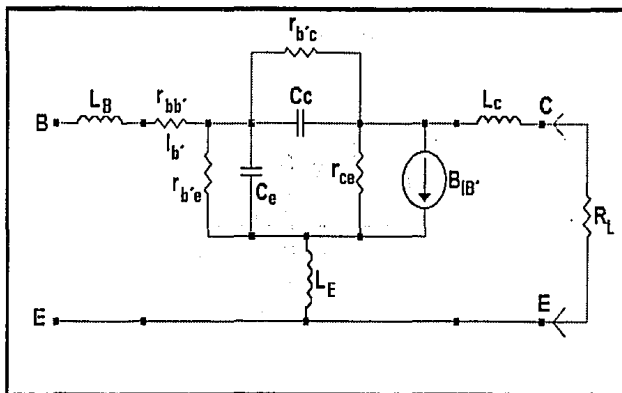


Fig.3.2.6 Circuito equivalente que incluye las inductancias debidas a las terminales agregadas.

Impedancia de entrada.

Una de las primeras simplificaciones que se pueden hacer al circuito de la Fig.3.2.6 es la eliminación de $r_{b'c}$. Cinco mega-ohms es, después de todo, una resistencia muy grande y para nuestros propósitos se puede ver como un circuito abierto. El próximo paso es usar el principio llamado efecto Miller para pasar a C_c de su conexión serie entre la base y el colector a una posición en paralelo con C_e , con el nuevo valor: $(C_c)(1-\beta R_L)$. Donde R_L es la resistencia de carga. Esta capacitancia se combina entonces con C_e para formar la nueva capacitancia C_T . Estos cambios se muestran en la Fig.3.2.7

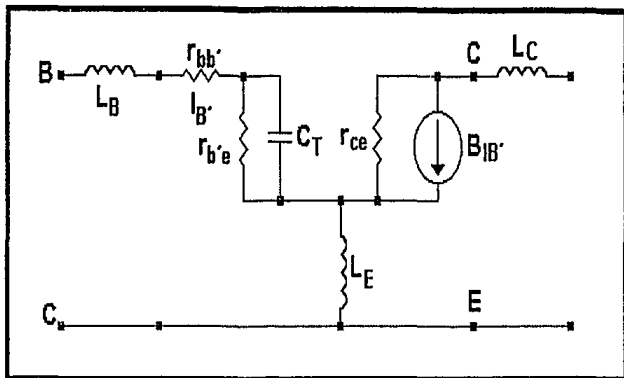


Fig.3.2.7 Circuito equivalente utilizando el efecto Miller.

La variación de la impedancia de entrada debida a la variación de frecuencia se puede encontrar analizando el circuito de la Fig.3.2.8 Aquí hemos incluido solamente los elementos del circuito equivalente que afectan la impedancia de entrada del transistor. Obsérvese que la contribución primaria se debe a $r_{b'e}$ y a C_T y el diseñador no tiene control sobre ninguna de las dos. Por otra parte la cantidad $r_{bb'}$ es muy pequeña mientras que L_B y L_E varían su valor dependiendo de la extensión del circuito. Si somos cuidadosos estas inductancias pueden ser englobadas dentro de las inductancias debidas a los alambres agregados para ser terminales del transistor. Si es este el caso, estos elementos no tendrán prácticamente efecto en la impedancia de entrada sino hasta arriba de muy altas frecuencias (VHF).

Comencemos nuestro análisis en dc, por lo tanto el circuito de la Fig.3.2.8 se reduce a $r_{bb'}$ en serie con $r_{b'e}$ y la impedancia de entrada es puramente resistiva y tiene su valor máximo. Sin embargo conforme la frecuencia de operación se incrementa, C_T comienza a jugar un papel muy importante. Su efecto paralelo (en $r_{b'e}$) tiende a reducir la impedancia considerablemente, hasta en altas frecuencias, elimina a $r_{b'e}$ del circuito. Cuando esto ocurre, $r_{bb'}$, L_B , y L_E tienen su contribución mayor en la impedancia de entrada del transistor.

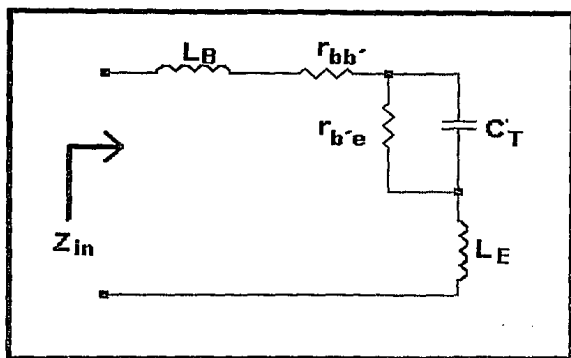


Fig.3.2.8 Impedancia de entrada equivalente.

La impedancia vista en las terminales de la Fig.3.2.8 puede ser descrita como sigue:

$$\begin{aligned}
 Z_{in} &= jZ_N = j\omega L_B + r_{bb'} + \frac{1}{\frac{1}{j\omega C_T} + r_{b'e}} + j\omega L_E \\
 &= j\omega(L_B + L_E) + r_{bb'} + \frac{r_{b'e}}{1 + r_{b'e}j\omega C_T} \\
 &= j\omega L_T + r_{bb'} + \frac{r_{b'e}}{1 + j\omega r_{b'e} C_T}
 \end{aligned}$$

Muchos fabricantes utilizan parámetros de admitancia en vez de parámetros de impedancia para describir las características de un transistor en sus hojas de especificaciones. Esto puede ser confuso si no estamos acostumbrados a trabajar con admitancias, pero en la práctica se debe trabajar tanto con impedancias como con admitancias.

Impedancia de salida.

La impedancia de salida de un transistor disminuye conforme aumenta la frecuencia. Esto lo podemos analizar viendo hacia el colector del transistor para observar los elementos que intervienen en su impedancia de salida. El primer componente que vemos es r_{ce} , el cual tiene un valor típico de 100K. Esta resistencia es muy grande en comparación con los otros componentes de la red y generalmente se ignora. La misma consideración puede hacerse para $r_{b'c}$. Esto nos conduce al circuito de la Fig.3.2.9

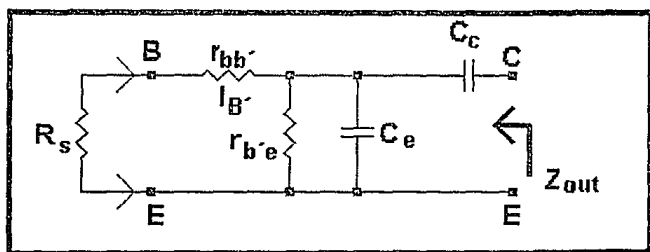


Fig.3.2.9 Circuito equivalente para la impedancia de salida.

Lo primero que se piensa al ver el circuito es que C_c y C_e deberían ser los factores determinantes en cualquier cálculo de la impedancia de salida y que ellos por sí mismos causan que la impedancia de salida se decremente con la frecuencia. Aunque C_c y C_e tienen un efecto en la impedancia de salida del dispositivo, existe otro mecanismo que no es muy obvio y que también tiene un efecto en la impedancia de salida. Esto lo podemos ver si consideramos que el transistor está en operación y que parte de la señal del colector se retroalimenta a la base a través de C_c . Cuando esto ocurre parte de la señal que se está retroalimentando aparece en $r_{b'e}$ y esto causa un flujo de corriente a través de la resistencia. Este flujo de corriente en la región de la base es amplificada por la β del transistor, esto incrementa la corriente en el colector. El incremento de la corriente en el colector ocasiona que la impedancia del colector disminuya. Por lo tanto aunque C_c y C_e

actúan para reducir el nivel de la impedancia de salida del transistor a través de la reducción de su reactancia capacitiva, existe un elemento escondido que tiende a decrementar aún más esta impedancia más allá de lo que se esperaría encontrar viendo solamente el circuito equivalente de la impedancia de salida. Cualquier cambio en la resistencia (R_S) de alguna fuente externa ocasionará un cambio en la impedancia de salida (Z_{Out}). El incremento de R_S ocasiona un decremento en Z_{Out} porque un porcentaje mayor de la señal de corriente que retroalimenta es forzado a pasar por $r_D'e$.

Características de retroalimentación.

Los componentes de retroalimentación del circuito equivalente del transistor que se muestran en la Fig.3.2.5 son $r_{b'c}$ y C_c . C_c es el más importante porque es el elemento cuyo valor cambia con la frecuencia. Por otro lado la cantidad $r_{b'c}$, es muy grande y además es constante y contribuye muy poco a la característica de retroalimentación del dispositivo.

Conforme la frecuencia de operación aumenta C_c se vuelve más y más importante debido a que su reactancia disminuye. De esta manera más y más señal del colector se retroalimenta a la base. A bajas frecuencias, la retroalimentación no es muy grave porque C_c , acoplado con alguna otra capacitancia parásita localizada en y alrededor del circuito o en el área de la tarjeta del circuito, usualmente no causa problemas de inestabilidad. Sin embargo en altas frecuencias las capacitancias parásitas acopladas con C_c podrían producir un cambio de fase de 180° de colector a base en la señal de retroalimentación. Cuando este cambio de fase de 180° se suma con el cambio de fase de 180° que se produce en la inversión normal de fase de base a colector durante la amplificación, el transistor puede convertirse rápidamente de un amplificador a un oscilador.

Otro problema asociado con la retroalimentación interna del transistor es el hecho de que el circuito del colector no está totalmente aislado del de la base. Por lo tanto cualquier cambio en la resistencia de carga en el circuito del colector afecta directamente la impedancia de entrada del transistor. O de manera similar cualquier cambio en la resistencia de entrada en la base del circuito de la base afecta directamente la impedancia de salida del transistor. Este efecto se debe de tomar en cuenta cuando se tratan de acoplar tanto la entrada como la salida del transistor. Si por ejemplo, se acopla la impedancia de entrada del transistor a una determinada fuente, y luego se acopla la impedancia de salida del transistor a una carga, la red de acoplamiento de salida causará un cambio en la impedancia de entrada del transistor. Esto invalidará el acoplamiento entre la impedancia de entrada y la fuente a la que fue acoplada. Si se rediseña la red de acoplamiento de entrada, este cambio se reflejará en la impedancia de salida del transistor lo cual ocasionará que el acoplamiento entre la impedancia de salida del transistor y la carga se pierda. Por otro lado si se ignoran totalmente los elementos de retroalimentación del circuito equivalente del transistor en el

diseño de las redes de acoplamiento, no se obtendrá un acoplamiento muy bueno para el transistor. Sin embargo, si C_C es pequeña, el acoplamiento tanto para la entrada como para la salida será aceptable en muchos casos.

Ganancia.

La ganancia en la cual nos interesamos realmente para los transistores de radiofrecuencia es la ganancia en potencia más que en la ganancia de voltaje o de corriente.

La ganancia de potencia se clasifica generalmente como: unilateralizada, neutralizada y no neutralizada.

La ganancia de potencia unilateralizada se define como la ganancia que se puede obtener de un transistor cuando se cancelan los efectos de los dos elementos de retroalimentación ($r_{D'C}$ y C_C). Recuérdese que $r_{D'C}$ y C_C proporcionan la retroalimentación negativa interna al transistor y esto decreta la ganancia del mismo. Por lo tanto la eliminación de esta retroalimentación se traduce en un incremento en la ganancia del dispositivo. *La ganancia de potencia neutralizada* es la ganancia que solo toma en cuenta la eliminación del efecto de C_C y por último, *la ganancia no neutralizada* ocurre cuando ninguno de los dos efectos (ni el de $r_{D'C}$ ni el de C_C) se compensan. De las tres ganancias de potencia la unilateralizada es la que proporciona la mayor ganancia y la no neutralizada proporciona la menor. La diferencia en ganancia de potencia entre la unilateralizada y la neutralizada no es mucha así que la utilización de la ganancia en potencia neutralizada es suficiente.

La neutralización se basa en proporcionar al dispositivo una retroalimentación externa del colector a la base del transistor con una amplitud y una fase tal que cancele el efecto de la retroalimentación interna del transistor.

Parámetros Y.

La admitancia como ya mencionamos puede ser útil en el análisis de un transistor para cuando éste trabaja en radiofrecuencia. La admitancia es el recíproco de la impedancia y se expresa de la forma $Y=G\pm jB$, donde G es conductancia o el recíproco de la resistencia y B es la susceptancia o el recíproco de la reactancia. Ambas tanto la conductancia como la susceptancia se toman como componentes en paralelo en oposición a la representación serie ($Z=R\pm jX$) para la impedancia.

Los parámetros de admitancia de un transistor son sólo una herramienta que nos ayuda en la presentación ambigua de las características de un transistor a una determinada frecuencia y punto de operación. O visto de otra manera, son una herramienta que nos sirve para saber "como se ve" el transistor cuando se le conectan cosas en sus terminales bajo ciertas condiciones. Los parámetros de admitancia pueden ser utilizados para el diseño de redes de acoplamiento para el transistor, para determinar su máxima ganancia posible y para determinar su estabilidad o su falta de estabilidad.

El transistor visto como una red de dos puertos.

El transistor es obviamente un dispositivo de tres terminales, pero sin embargo, en muchas aplicaciones, una de las terminales es común tanto a la entrada como a la salida como se muestra en la Fig. 3.2.10 En la configuración de emisor común (Fig.3.2.10A), el emisor se encuentra conectado a tierra. Debido a esto es común tanto a la red de entrada como a la red de salida. Así para describir al transistor como un dispositivo de tres terminales, es conveniente describirlo como una caja negra y llamarlo como una red de dos puertos. Uno de los cuales es llamado puerto de salida y el otro puerto de entrada. Una vez hecho esto se puede caracterizar al transistor analizando su comportamiento en los puertos.

(A) Emisor común. (B) Base común. (C) Colector común.

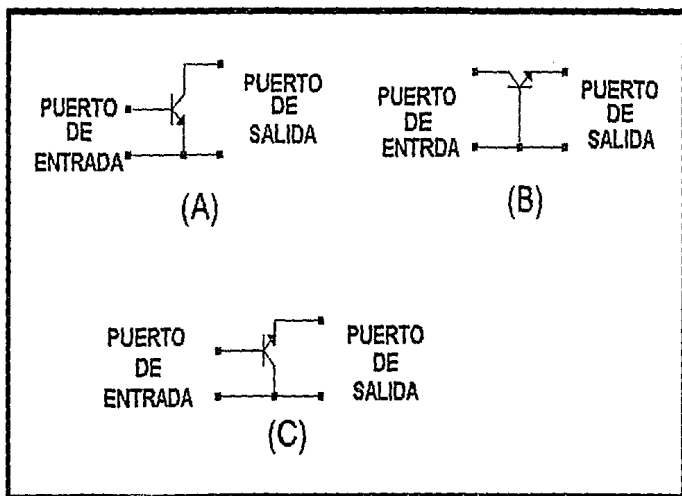


Fig.3.2.10 El transistor visto como una red de dos puertos.

Parámetros Y para dos puertos.

Los parámetros de admitancia para dos puertos se pueden utilizar para determinar el comportamiento de un transistor a una determinada frecuencia y punto de operación y se consideran independientes del nivel de la señal de entrada en el rango lineal. La configuración de caja negra usada para crear la caracterización por parámetros Y se muestra en la Fig.3.2.11

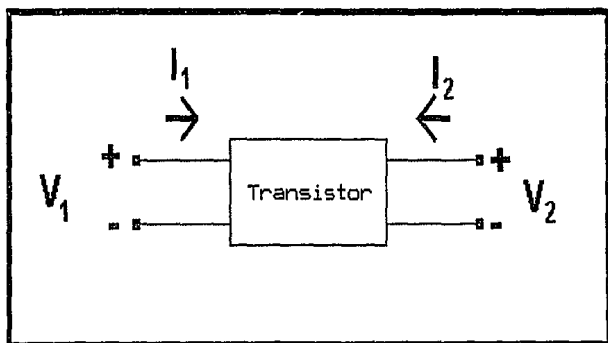


Fig.3.2.11 El transistor visto como una caja negra de dos puertos.

Los parámetros Y para corto circuito de la Fig.3.2.11 están dados por:

$$y_1 = \frac{I_1}{V_1} \dots V_2 = 0$$

$$y_r = \frac{I_1}{V_2} \dots V_1 = 0$$

$$y_l = \frac{I_2}{V_1} \dots V_2 = 0$$

$$y_o = \frac{I_2}{V_2} \dots V_1 = 0$$

donde:

y_1 = admitancia de entrada para corto circuito.

y_r = admitancia de transferencia inversa para corto circuito.

y_l = admitancia de transferencia directa para corto circuito.

y_o = admitancia de salida para corto circuito.

El corto circuito que es usado para hacer a V_1 y a V_2 igual a cero no es corto circuito en dc, sino un corto circuito que se presenta cuando se aplica la señal de prueba. Esto se logra colocando un capacitor en la terminal que se quiere cortocircuitar. Así para medir Y_1 , lo primero que hay que hacer es colocar un capacitor en las terminales de salida. Esto ocasionará que V_2 se haga igual a cero. Después se inyecta una señal de voltaje conocido (V_1) en el puerto de entrada y se mide la corriente I_1 . Así el cociente entre I_1 y V_1 con su correspondiente relación de fase es la admitancia de entrada para corto circuito del dispositivo, el cual es generalmente un número complejo de la forma $Y=G \pm jB$. De manera similar, para medir y_r , simplemente se quita el corto circuito, se aplica la señal V_1 y se mide I_2 . Para medir y_o y y_l se siguen procedimientos similares.

El corto circuito se utiliza para la medición de los parámetros Y debido a que se utiliza modelo de dos puertos. Si nos referimos a la Fig.3.2.11 es obvio que la corriente I_1 depende del voltaje V_1 en las terminales de entrada del dispositivo. Pero lo que no es obvio es el hecho de que I_1 también depende del voltaje V_2 .

Esto es debido a la realimentación interna ($r_{b'c}$ y C_c) del transistor y debe ser tomado en cuenta. Matemáticamente se puede escribir como:

$$I_1 = y_1 V_1 + y_2 V_2$$

lo cual indica simplemente que I_1 depende de la admitancia de entrada, de la admitancia de transferencia inversa (retroalimentación), de V_1 y de V_2 . Notamos sin embargo que si hacemos $V_2=0$, I_1 es totalmente dependiente de V_1 y de la admitancia de entrada. O dicho de otra manera, la admitancia de entrada se puede encontrar inyectando V_1 y midiendo I_1 . De manera similar se puede encontrar y_r , si en la ecuación (3.2.1) se hace

$$V_1 = 0$$

La ecuación de salida se puede escribir como:

$$I_2 = y_f V_1 + y_o V_2 \quad (3.2.2)$$

La variación de los parámetros de admitancia de un transistor con la frecuencia es generalmente proporcionada por los fabricantes de transistores. Dichos parámetros son muy útiles pero algunas veces difíciles de medir en altas frecuencias.

Esta dificultad estriba en el hecho de que en altas frecuencias es muy difícil hacer un corto circuito. Obviamente si alguna reactancia aparece en el corto circuito el voltaje en ese puerto no es estrictamente cero y la medición no es completamente válida. Mientras más grande sea la impedancia en el puerto "cortocircuitado" más grande será nuestro error de medición. Aunque existen otros métodos de realizar el corto circuito en altas frecuencias,

estos métodos son generalmente tediosos, y en los que se consume mucho tiempo. Debido a los problemas asociados con la realización del corto circuito en altas frecuencias, en últimos años se ha venido utilizando los parámetros de dispersión o parámetros S para la caracterización de los transistores.

Parámetros S.

Los parámetros de dispersión o parámetros S son otra herramienta útil para el diseño en radiofrecuencia que también proporcionan los fabricantes de transistores para alta frecuencia.

La ventaja de utilizar los parámetros S radica en el hecho de que mientras que los parámetros Y utilizan los voltajes y corrientes tanto de entrada como de salida para caracterizar la operación de la configuración de la red de dos puertos, los parámetros S utilizan el viaje de ondas normalizadas tanto incidentes como reflejadas en cada puerto. Además, no se necesita establecer un corto circuito en cada puerto. En lugar de eso los puertos se diseñan para tener una impedancia igual a la impedancia característica de los sistemas de medición. En la mayoría de los sistemas de medición esta impedancia es de 50 ohms (puramente resistivos). Por último el requerimiento de la terminación de 50 ohms es más fácil de controlar que el requerimiento de corto circuito para los parámetros Y. En suma la impedancia de 50 ohms que el dispositivo ve tanto de la fuente como en la carga ocasionan que éste sea estable y no oscile. Esto no siempre es posible bajo las condiciones de medición para corto circuito donde muchas veces al dispositivo no le gusta ver un corto circuito aplicado en uno de sus puertos.

Muchas veces el corto circuito ocasiona que un dispositivo activo como el transistor sea inestable y esto ocasiona que no se puedan llevar a cabo mediciones. En cambio la medición de los parámetros S es mas fácil de llevar a cabo, como se muestra en la Fig.3.2.12

Breve comentario acerca de las líneas de transmisión.

Como se muestra en la Fig.3.2.12, el voltaje, la corriente o la potencia que emana una fuente con una impedancia Z_S hacia una carga con impedancia Z_L puede ser considerada en forma de ondas incidente y reflejada que viajan a través de una línea de transmisión de impedancia Z_O . Si la impedancia de la carga Z_L es exactamente igual a Z_O , la onda incidente será totalmente absorbida por la carga Z_L y no existirá onda reflejada. Si por otro lado Z_L difiere de Z_O , algo de la onda incidente no es absorbida por Z_L y se reflejará hacia la fuente. Si la impedancia de la fuente fuese igual a Z_O la onda reflejada sería totalmente absorbida por la fuente y no ocurrirían más reflexiones. Pero por otro lado si Z_S es diferente de Z_O una parte de la onda reflejada es nuevamente reflejada hacia la carga Z_L y todo el proceso se repetiría perpetuamente de no ser por la pérdida de la línea de transmisión.

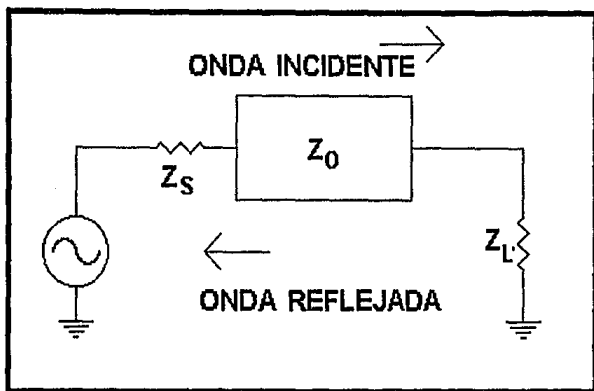


Fig.3.2.12 Ondas incidente y reflejada en una línea de transmisión.

El grado de desacoplamiento entre Z_0 , Z_S y Z_L determina la cantidad de onda reflejada que se va a tener de la onda incidente. La relación entre la onda reflejada y la onda incidente es conocida como coeficiente de reflexión y es simplemente una medición de la calidad del acoplamiento entre la línea de transmisión y las impedancias de terminación.

El coeficiente de reflexión es una cantidad compleja y se puede expresar de la siguiente forma:

$$\Gamma = \rho \angle \theta \quad \text{donde}$$

$$\Gamma = \text{coeficiente de reflexión.}$$

$$\Gamma = \frac{V_{\text{reflejada}}}{V_{\text{incidente}}} \quad (3.2.3)$$

de la ecuación anterior se puede ver que cuando existe un acoplamiento perfecto entre la línea de transmisión y las impedancias de las terminales el coeficiente de reflexión es cero. Si por otro lado la impedancia de la carga es un corto circuito o un circuito abierto no existirá absorción de la onda incidente en la carga por lo que ésta se reflejará totalmente hacia la fuente . En este caso, el coeficiente de reflexión es igual a uno, o lo que es lo mismo un desacoplamiento perfecto.

1. Por lo tanto el rango normal de variación del coeficiente de reflexión va de cero a uno.

El coeficiente de reflexión para la Fig.3.2.12 se puede expresar también como:

$$\Gamma = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (3.2.4)$$

Nótese que si Z_L es igual a Z_0 en la ecuación 3.2.4, el coeficiente de reflexión es cero. De manera contraria si Z_L es igual a cero (corto circuito) la magnitud del coeficiente de reflexión es igual a uno. Por lo que la ecuación 3.2.4 sigue siendo válida.

Muchas veces la ecuación 3.2.4 se normaliza a la impedancia característica de la línea de transmisión. Por lo que dividiendo la ecuación 3.2.4 por Z_0 tenemos:
es la impedancia característica de la línea de transmisión.

$$\Gamma = \frac{\frac{Z_L}{Z_0} - 1}{\frac{Z_L}{Z_0} + 1}$$

$$\Gamma = \frac{Z_n - 1}{Z_n + 1}$$

donde:

Z_n es la impedancia de carga normalizada

Z_L es la impedancia de carga.

Z_0 es la impedancia característica de la línea de transmisión.

Los parámetros S y la red de dos puertos.

Si insertamos ahora una red de dos puertos entre la fuente y la carga en la Fig.3.2.12, nos queda el circuito que se muestra en la Fig.3.2.13

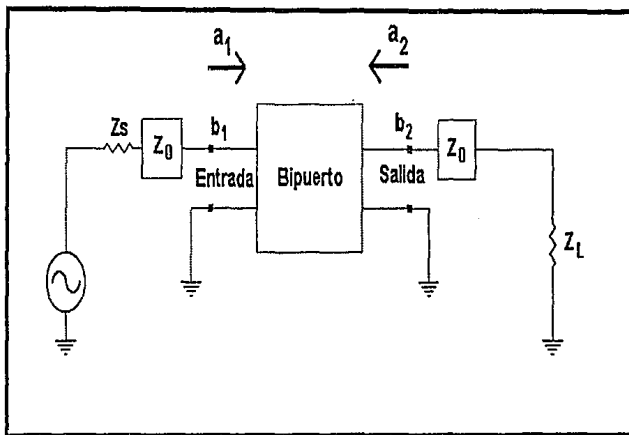


Fig.3.2.13 Ondas incidente y reflejada para un dispositivo de dos puertos.

Lo siguiente se puede decir para cualquier onda que se genere en una fuente:

1. Una parte de la onda que se genera en la fuente y que se introduce al dispositivo (a_1) será reflejada (b_1) y otra será transmitida a través de la red de dos puertos.
2. Entonces una fracción de la señal transmitida se refleja de la carga a la salida de la red de dos puertos (a_2).
3. Una porción de la señal (a_2) se refleja entonces del puerto de salida hacia la carga (b_2), mientras que una fracción se transmite hacia la fuente a través de la red de dos puertos.

Si colocamos lo anterior en forma de ecuación tenemos lo siguiente:

$$b_1 = S_{11}a_1 + S_{12}a_2 \quad (3.2.6)$$

$$b_2 = S_{21}a_1 + S_{22}a_2 \quad (3.2.7)$$

donde,

S_{11} = coeficiente de reflexión de entrada.

S_{12} = coeficiente de transmisión de reversa.

S_{21} = coeficiente de transmisión de directa.

S_{22} = coeficiente de reflexión de salida.

Nótese que si hacemos $a_2 = 0$ en la ecuación 3.2.6 tenemos:

$$S_{11} = \frac{b_1}{a_1} \quad a_2 = 0 \quad (3.2.8)$$

la cual es una onda reflejada dividida por una onda incidente y, por lo tanto, por definición es igual al coeficiente de reflexión de entrada. Así podemos encontrar la impedancia de entrada. De manera similar usando la ecuación 3.2.7,

$$S_{22} = \frac{b_2}{a_2} \quad a_1 = 0 \quad (3.2.9)$$

que también es un coeficiente de reflexión. Y podemos encontrar la impedancia de salida. Los otros dos parámetros S pueden encontrarse de la siguiente manera:

$$S_{21} = \frac{b_1}{a_1} \quad a_2 = 0 \quad (3.2.10)$$

$$S_{12} = \frac{b_2}{a_2} \quad a_1 = 0 \quad (3.2.11)$$

Nótese que para medir los parámetros S individualmente se tiene que hacer $a_1=0$ ó $a_2=0$ en las ecuaciones de 3.2.8 a la 3.2.11. Esto se logra haciendo que tanto Z_S como Z_L sean iguales a la impedancia característica de el sistema de medición.

La importancia de S_{21} y de S_{12} de las ecuaciones 3.2.10 y 3.2.11 es que son simplemente la ganancia de directa y de reversa (o pérdida) de la red de dos puertos respectivamente, cuando ésta está terminada en la impedancia característica del sistema de medición. Estas cantidades se entienden mejor que sus contrapartes en parámetros Y que son y_f y y_r . El parámetro y_f por ejemplo, es la transadmitancia de directa y y_r es la transadmitancia de reversa, y ninguna de las dos puede ser relacionada intuitivamente con la ganancia o pérdida por inserción de la red de dos puertos.

Los parámetros S así como los parámetros Y , son simplemente un método conveniente para presentar las características de un dispositivo a un posible usuario. Muchas veces los fabricantes publican un juego de ambos parámetros y su variación con la frecuencia para darle al diseñador la flexibilidad para trabajar con los parámetros con los cuales se sienta más comfortable. Sin embargo algunas veces publican un solo tipo de parámetros.

Este problema lo podemos solucionar utilizando las siguientes fórmulas de conversión:

$$S_{11} = \frac{(1-y_i)(1+y_o) + y_i y_r}{(1+y_i)(1+y_o) - y_i y_r}$$

$$S_{12} = \frac{-2y_r}{(1+y_i)(1+y_o) - y_i y_r}$$

$$S_{21} = \frac{-2y_r}{(1+y_i)(1+y_o) - y_i y_r}$$

$$S_{22} = \frac{(1+y_i)(1-y_o) + y_i y_r}{(1+y_i)(1+y_o) - y_i y_r}$$

$$y_i = \frac{(1+S_{22})(1-S_{11}) + S_{12}S_{21}}{(1+S_{11})(1+S_{22}) - S_{12}S_{21}} \left(\frac{1}{Z_o}\right)$$

$$y_r = \frac{-2S_{11}}{(1+S_{11})(1+S_{22}) - S_{12}S_{21}} \left(\frac{1}{Z_o}\right)$$

$$y_l = \frac{-2S_{21}}{(1+S_{11})(1+S_{22}) - S_{12}S_{21}} \left(\frac{1}{Z_o}\right)$$

$$y_o = \frac{(1+S_{11})(1-S_{22}) + S_{12}S_{21}}{(1+S_{22})(1+S_{11}) - S_{12}S_{21}} \left(\frac{1}{Z_o}\right)$$

Se debe tener cuidado cuando se esté convirtiendo de parámetros Y a parámetros S ya que cuando se está realizando esta conversión cada parámetro Y se debe multiplicar por Z_o antes de sustituirse en las ecuaciones.

Algo acerca de las hojas de especificaciones de los transistores de RF.

La hoja de especificaciones del transistor para altas frecuencias es solamente un poco más compleja que su contraparte para bajas frecuencias. Así como se incluyen las características del transistor para bajas frecuencias también se incluyen las características de RF del transistor como son los parámetros Y y los parámetros S y alguna otra información relacionada con ellos.

La Fig.3.3.14 muestra la hoja de especificaciones para el transistor de silicio npn de alta frecuencia 2N5179. Escogimos este transistor simplemente porque el fabricante proporciona en su hoja de especificaciones tanto los parámetros Y como los parámetros S.

Una de las primeras cosas que notamos es que este transistor tiene cuatro terminales. La terminal extra no está conectada internamente al transistor, si no que está conectada al casco del transistor el cual es de metal. En operación normal esta terminal se conecta a tierra para proporcionarle aislamiento al transistor y ayudar así a reducir campos magnéticos no deseados.

La primera página de la hoja de especificaciones del transistor proporciona los rangos en los que el transistor funciona y que nunca deben ser excedidos. Nótese que el fabricante lista algunas aplicaciones en las que siente que el transistor va a ser usado. Este dispositivo en particular fue diseñado para tener una alta ganancia, para ser utilizado como un amplificador de bajo ruido, como oscilador y como mezclador.

En la página 2 de la hoja de especificaciones bajo el título de características dinámicas se listan varios parámetros de interés para el diseño en RF.

f_T . Este parámetro es llamado frecuencia de transición o comúnmente, el producto ganancia-ancho de banda del dispositivo. f_T es teóricamente la frecuencia a la cual la ganancia de corriente de emisor común (h_{fe}) es unitaria o 0 dB.

f_T raramente se usa en el proceso de diseño excepto para verificar que tan cerca se está del límite superior en frecuencia del transistor. Generalmente f_T no se mide directamente para los transistores de muy alta frecuencia si no que se extrapola del dato dado para frecuencias más bajas. La precisión de la medición es entonces algo cuestionable y como dijera un fabricante, f_T se lista en la hoja de especificaciones por razones históricas.

C_{cb} . Esta es la capacitancia de colector a base del transistor medido a 1 MHz con el voltaje de colector a base de 10 volts y emisor a circuito abierto.

Mientras más pequeña sea esta capacitancia es mejor, si se está utilizando al transistor en configuración de amplificador. Esta capacitancia se puede adecuar a C_c en el circuito equivalente del transistor de la Fig.3.2.5

h_{fe} . Esta es la ganancia de corriente de emisor común o beta del transistor a la baja frecuencia especificada de 1 KHZ.

Para el diseño de un circuito de RF, h_{fe} no ayuda mucho. Sin embargo, la beta de dc del transistor (h_{FE}) proporciona información para el control de la corriente de colector o corriente de alimentación. Este parámetro se lista bajo el título de características de encendido en la segunda página.

t_{pC} . Esta es la constante de tiempo de colector a base para el transistor. Esta es otra medición de su característica de realimentación.

Mientras mas pequeño sea este número, será mejor. Este es otro dato al que se le tiene poco interés.

NF. La figura de ruido del transistor es simplemente la medición de que tanto ruido le suma el transistor a la señal durante el proceso de amplificación. Nótese que para esta hoja de especificaciones, la máxima figura de ruido de 4.5 dB fue medida bajo un conjunto de condiciones muy rígidas.

La figura 1 de la hoja de especificaciones de transistor fue usada para la medición de la figura de ruido del transistor con las siguientes características: $V_{CE}=6$ volts, $I_C=1.5$ mA, y la resistencia de fuente de 50 ohms. Este método para la presentación de la figura de ruido como se podrá imaginar es prácticamente inservible. Raramente un diseñador utiliza al transistor bajo estas condiciones de operación. Cualquier variación de estas condiciones hacen variar drásticamente la figura de ruido medida. Por esta razón, los fabricantes proporcionan muchas veces gráficamente algunas mediciones de la figura de ruido alrededor de la presente NF con alguna variación en las condiciones de operación. Estas mediciones se muestran en las figuras 3, 4 y 5 de la hoja de datos. La figura 3 de la hoja de especificaciones es una gráfica de figura de ruido contra frecuencia. La NF se midió a varias frecuencias y bajo las mismas condiciones de alimentación. Nótese sin embargo que esta medición fue hecha con variación de la resistencia de fuente, donde R_S fue hecha igual a su valor óptimo para una mínima figura de ruido. Nótese que la figura de ruido se incrementa conforme aumenta la frecuencia. Esto es típico de los transistores de RF.

La figura 4 en la hoja de especificaciones es la gráfica de la figura de ruido contra la corriente de colector y contra resistencia de fuente para el transistor con $V_{CE}=6$ volts y

frecuencia de operación de 105 MHz. Del diagrama, es obvio que existe un número infinito de combinaciones de R_S, I_C que proporcionan una determinada figura de ruido. Por ejemplo las siguientes combinaciones proporcionan una figura de ruido de 3.5 dB.

I_C (mA)	R (Ω)
0.5	105 o 800
1.0	90 o 500
1.5	85 o 430
2.0	82 o 360
3.0	81 o 320
5.0	94 o 250

Nótese que para cada valor de la corriente de colector existen dos valores de resistencia de fuente que proporcionan la figura de ruido especificada. Obviamente cualquier variación de la corriente de alimentación o de la resistencia de fuente podría cambiar la figura de ruido drásticamente.

La figura 5 es simplemente otro conjunto de mediciones de figura de ruido a los mismos niveles de alimentación pero en torno a una frecuencia diferente (200 MHz). Si se requiere por ejemplo utilizar el transistor a 300 MHz y se desea conocer la corriente de alimentación y la resistencia de fuente para alguna figura de ruido específica, esto no podrá llevarse a cabo debido a que no existen gráficas de mediciones de figura de ruido para esa frecuencia.

La figura 6 de la hoja de especificaciones, es una gráfica de f_T contra corriente de colector. La f_T óptima se obtiene en el pico de la curva la cual ocurre aproximadamente con la corriente de colector de 12 mA. Esta gráfica se vuelve más importante a frecuencias cercanas a f_T , cuando se está tratando de "sacarle" la máxima ganancia posible al transistor. Esto indica la corriente óptima de colector a la cual el transistor opera. Una vez que se determina el valor de la corriente de colector, una muestra del dispositivo puede entonces ser polarizado y las mediciones de sus parámetros Y o S se pueden realizar para continuar el proceso de diseño.

Las figuras 7, 8, 9 y 10 son una representación gráfica de los parámetros Y contra frecuencia para el 2N5179. Las mediciones fueron hechas con $V_{CE}=6$ e $I_C=1.5$ mA. Si se requiere de otras condiciones de polarización, el diseñador tendrá que medir sus propios parámetros Y porque no se incluyen otras condiciones de operación.

El eje vertical de cada diagrama está calibrado en milimhos (mmhos). Así la admitancia de entrada (Figura 7) del 2N5179 a 200 MHz es aproximadamente $y_i=2.5+j7.5$ mmhos, la cual puede ser representada por el circuito de la Fig.3.2.15A. Recordar que una susceptancia positiva (+jB) indica un capacitor en paralelo mientras que una susceptancia negativa (-jB) indica un inductor en paralelo. De manera similar, la admitancia de salida de este transistor a 200 MHz se lee en la Figura 8 como $y_o=0.25+j1.8$ mmhos. El circuito equivalente para la admitancia de salida se muestra en la Fig.3.2.15B. Las admitancias de transferencia tanto de directa como de inversa para este transistor se muestran en las Figuras 9 y 10 respectivamente en la hoja de especificaciones.

Más adelante veremos la aplicación de estos parámetros en el diseño de amplificadores de RF de señal pequeña.

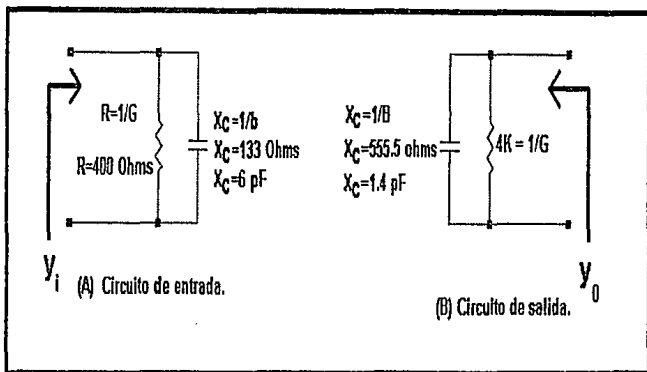


Fig.3.2.15 Circuito equivalente del transistor 2N5179 (a 200 MHz).

Las Figuras 11, 12, 13, 14 y 15 en la hoja de especificaciones se muestran las gráficas de los parámetros S contra frecuencia para dos niveles de polarización: $V_{CE}=6.0$ volts, $I_C=1.5$ mA y $V_{CE}=6.0$ volts, $I_C=5.0$ mA. Las cuatro gráficas que se muestran en la página 5 de la hoja de datos proporcionan los parámetros S en forma polar. La distancia radial desde el centro de la carta hacia la curva es igual a la magnitud; y el ángulo se lee a lo largo del perímetro de la carta. Por ejemplo, los parámetros S para para el 2N5179 con $V_{CE}=6.0$ volts, $I_C=5\text{mA}$, a 100 MHz son:

$$S_{11}=0.65 \angle 309^\circ$$

$$S_{22}=0.84 \angle 348^\circ$$

$$S_{12}=0.03 \angle 70^\circ$$

$$S_{21}=8.20 \angle 123^\circ$$

Los parámetros S_{12} y S_{21} son las ganancias de directa e inversa del dispositivo en magnitud. Para encontrar la ganancia en dB, se toma simplemente el logaritmo de base 10 del número y se le multiplica por 20.

$$S_{12}(\text{dB}) = 20 \log_{10} 0.03$$

$$= -30.5 \text{ dB}$$

$$S_{21}(\text{dB}) = 20 \log_{10} 8.2$$

$$= 18.3 \text{ dB}$$

De los cálculos anteriores, podemos deducir que el aislamiento entre los puertos de entrada y salida (S_{12}) del transistor es muy buena ya que es de -30.5 dB. En cuanto a la ganancia del transistor (S_{21}), podemos decir que cuando tanto la resistencia de fuente como la carga son de 50 ohms (aún sin acoplamiento de impedancias), es mejor que 18 dB. Nótese que cada ganancia fue calculada como una ganancia de voltaje. De hecho, en este caso las ganancias de voltaje y de potencia son iguales debido a que los niveles tanto de la entrada como de salida son iguales (50 ohms).

La Figura 15 en la última página de la hoja de especificaciones es otra gráfica de los coeficientes de reflexión de entrada y salida del transistor. Sin embargo, en este caso, se ha usado una carta Smith. Como ya se ha mencionado S_{11} y S_{22} son simplemente coeficientes de reflexión y pueden ser graficados como cualquier otro coeficiente de reflexión. Una vez que la información ha sido graficada, la impedancia de entrada y de salida del dispositivo se puede leer directamente de la carta.

La carta mostrada en la Figura 15 ha sido normalizada a 50 ohms. Por lo tanto el centro de la carta representa la impedancia $50 \pm j0$ ohms. Este tipo de normalización es usada comúnmente cuando el diseñador está trabajando con una impedancia de determinado valor-en este caso 50 ohms.

La impedancia de entrada del 2N5179 leída directamente de la carta Smith a 100 MHz con una corriente de colector de 5 mA y $V_{CE}=6$ volts, es:

$$Z_{in}=48-j79 \Omega$$

Esto está de acuerdo, dentro de la precisión de la lectura, con la gráfica de S_{11} (Figura 11) con las mismas características de operación y además puede ser verificado numéricamente poniendo S_{11} en la ecuación 3.2.4 y resolviendo para Z_L .

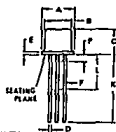
**MOTOROLA**
Semiconductors

30K 20R12, PHOENIX, ARIZONA 85036

The RF Line**NPN SILICON RF HIGH FREQUENCY TRANSISTOR**

... designed primarily for use in high-gain, low-noise amplifier, oscillator, and mixer applications. Can also be used in UHF converter applications.

- High Current-Gain - Bandwidth Product - $f_T = 1.4 \text{ GHz (Typ) @ } I_C = 10 \text{ mA dc}$
- Low Collector-Base Time Constant - $\tau_{bc} = 14 \text{ ps (Max) @ } I_C = 2.0 \text{ mA dc}$
- Characterized with Scattering Parameters
- Low Noise Figure - $\text{NF} = 4.5 \text{ dB (Max) @ } I = 200 \text{ MHz}$

2N5179
4.5 dB @ 200 MHz
HIGH FREQUENCY
TRANSISTOR
NPN SILICON

STYLE 18
 PIN 1: EMITTER
 2: BASE
 3: COLLECTOR
 4: CASE

DIM	MILS (IN)		INCHES	
	MIN	MAX	MIN	MAX
A	1.41	1.65	0.200	0.212
B	0.87	0.94	0.014	0.015
C	0.20	0.32	0.010	0.013
D	0.51	0.64	0.016	0.021
E	0.10	0.16	0.004	0.006
F	0.11	0.19	0.004	0.008
G	0.10	0.16	0.004	0.006
H	0.11	0.17	0.004	0.007
I	0.10	0.16	0.004	0.006
J	0.26	0.30	0.010	0.012
K	0.17	0.20	0.007	0.008
L	0.26	0.30	0.010	0.012
M	0.17	0.20	0.007	0.008
N	0.27	0.32	0.011	0.013
O	0.17	0.20	0.007	0.008

All JEDEC dimensions and notes apply

CASE 70-83
10-72
***MAXIMUM RATINGS**

Rating	Symbol	Value	Unit
Collector-Emitter Voltage Applicable 1.0 to 20 mA dc	V _{CEO}	12	Vdc
Collector-Base Voltage	V _{CB}	20	Vdc
Emitter-Base Voltage	V _{EB}	3.5	Vdc
Collector Current	I _C	50	mA dc
Total Device Dissipation @ T _A = 25°C	P _D	200	mW
Derate above 25°C		1.14	mW/°C
Total Device Dissipation @ T _C = 25°C	P _D	300	mW
Derate above 25°C		1.71	mW/°C
Storage Temperature Range	T _{stg}	-65 to +200	°C

*Indicates JEDEC Registered Data.

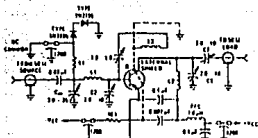
*ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Sustaining Voltage ($I_C = 3.0\text{ mAdc}$, $I_B = 0$)	$V_{CE(su)}$	12	—	Vdc
Collector-Base Breakdown Voltage ($I_C = 0.001\text{ mAdc}$, $I_E = 0$)	BV_{CBO}	20	—	Vdc
Emitter-Base Breakdown Voltage ($I_E = 0.01\text{ mAdc}$, $I_C = 0$)	BV_{EBO}	2.5	—	Vdc
Collector Cutoff Current ($V_{CE} = 15\text{ Vdc}$, $I_B = 0$) ($V_{CE} = 15\text{ Vdc}$, $I_E = 0$, $T_A = 150^\circ\text{C}$)	I_{CBO}	—	0.02 1.0	μAde
ON CHARACTERISTICS				
DC Current Gain ($I_C = 2.0\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)	β_{FE}	25	250	—
Collector-Emitter Saturation Voltage ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$)	$V_{CE(sat)}$	—	0.4	Vdc
Base-Emitter Saturation Voltage ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$)	$V_{BE(sat)}$	—	1.0	Vdc
DYNAMIC CHARACTERISTICS				
Current Gain - Bandwidth Product $\text{\textcircled{1}}$ ($I_C = 5.0\text{ mAdc}$, $V_{CE} = 5.0\text{ Vdc}$, $f = 100\text{ MHz}$)	f_T	900	2000	MHz
Collector-Base Capacitance ($V_{CE} = 10\text{ Vdc}$, $I_C = 0$, $f = 0.1\text{ to }1.0\text{ MHz}$)	C_{cb}	—	1.0	pF
Small-Signal Current Gain ($I_C = 2.0\text{ mAdc}$, $V_{CE} = 5.0\text{ Vdc}$, $f = 1.0\text{ kHz}$)	β_{fe}	25	300	—
Collector-Base Time Constant ($I_C = 2.0\text{ mAdc}$, $V_{CE} = 5.0\text{ Vdc}$, $f = 31.8\text{ MHz}$)	τ_{cb}	3.0	14	ps
Noise Figure (See Figure 1) ($I_C = 1.5\text{ mAdc}$, $V_{CE} = 6.0\text{ Vdc}$, $R_g = 50\text{ ohms}$, $f = 200\text{ MHz}$)	NF	—	4.5	dB
FUNCTIONAL TEST				
Common-Emitter Amplifier Power Gain (See Figure 1) ($V_{CE} = 6.0\text{ Vdc}$, $I_C = 5.0\text{ mAdc}$, $f = 200\text{ MHz}$)	G_{pe}	15	—	dB
Power Output (See Figure 2) ($V_{CE} = 10\text{ Vdc}$, $I_C = 12\text{ mAdc}$, $f = 500\text{ kHz}$)	P_{out}	20	—	mW

*Indicates d.c./d.c. Measured Values.

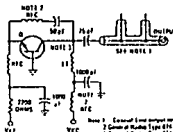
 $\text{\textcircled{1}}$ f_T is defined as the frequency at which $|\beta_{fe}|$ extrapolates to unity.

FIGURE 1 - 300 MHz AMPLIFIER POWER GAIN AND NOISE FIGURE CIRCUIT



- L1 1.54 Turns, #18 AWG, 0.5" x 1", 0.5" Diameter
 L2 2 Turns, #18 AWG, 0.5" x 1", 0.5" Diameter
 L3 2 Turns, #18 AWG, 0.5" x 1", 0.5" Diameter (Phase 180° from L2)

FIGURE 2 - 500 MHz OSCILLATOR CIRCUIT



- Note 1: External Load circuit network consisting of:
 2 Capacitors: 1 each 500 pF, 100 pF in parallel
 1 Inductor: 1 each 500 pF inductor, 100 pF in parallel
 1 Capacitor: 1 each 500 pF, 100 pF in parallel
 1 Inductor: 1 each 500 pF inductor, 100 pF in parallel
 Note 2: $R_{TC} = 0.2 \text{ pF}$ (Value of 100 pF capacitor)
 Note 3: Load Network 4 is not shown
 L1: 2 Turns, #18 AWG, 0.5" x 1", 0.5" Diameter
 L2: 2 Turns, #18 AWG, 0.5" x 1", 0.5" Diameter

FIGURE 3 - NOISE FIGURE versus FREQUENCY

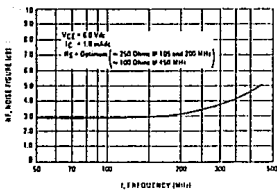


FIGURE 4 - NOISE FIGURE versus SOURCE RESISTANCE and COLLECTOR CURRENT

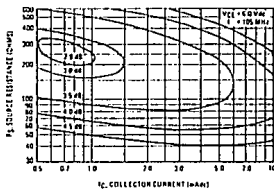


FIGURE 5 - NOISE FIGURE versus SOURCE RESISTANCE and COLLECTOR CURRENT

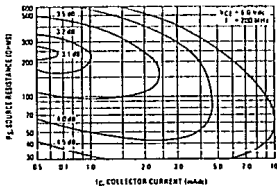


FIGURE 6 - CURRENT-GAIN-BANDWIDTH PRODUCT

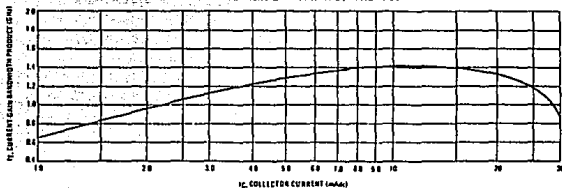


FIGURE 7 - INPUT ADMITTANCE versus FREQUENCY

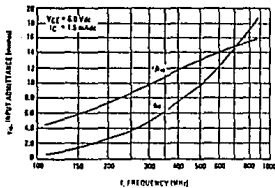


FIGURE 8 - OUTPUT ADMITTANCE versus FREQUENCY

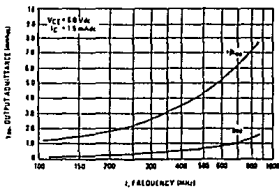


FIGURE 9 - FORWARD TRANSFER ADMITTANCE versus FREQUENCY

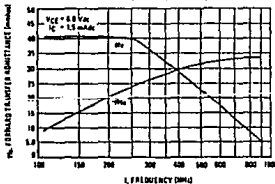
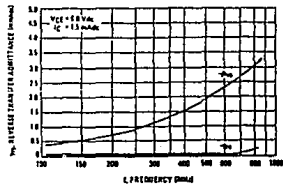
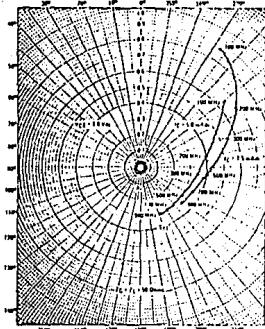
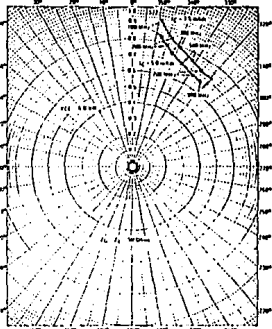
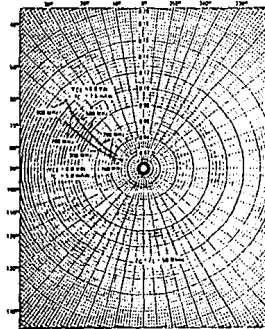
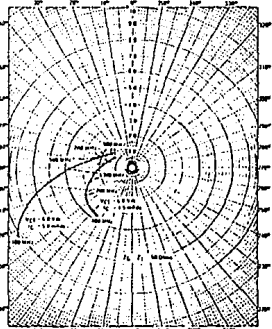


FIGURE 10 - REVERSE TRANSFER ADMITTANCE versus FREQUENCY



MOTOROLA Semiconductor Products Inc.

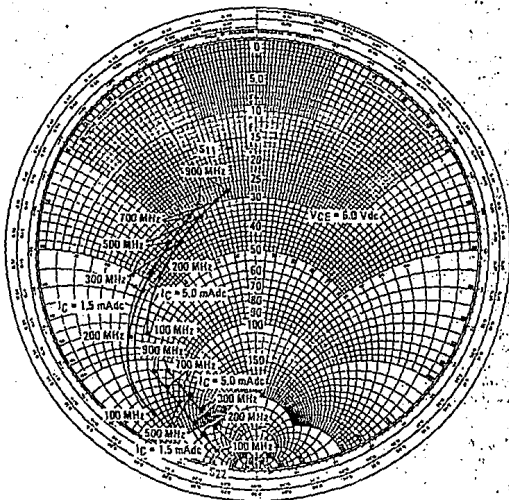
FIGURE 11— S_{11} , INPUT REFLECTION COEFFICIENTFIGURE 12— S_{22} , OUTPUT REFLECTION COEFFICIENTFIGURE 13— S_{12} , REVERSE TRANSMISSION COEFFICIENTFIGURE 14— S_{21} , FORWARD TRANSMISSION COEFFICIENT

MOTOROLA Semiconductor Products Inc.



2N5179

FIGURE 15— S_{11} , INPUT REFLECTION COEFFICIENT AND S_{22} , OUTPUT REFLECTION COEFFICIENT



MOTOROLA Semiconductor Products Inc.

3.2.5 DISEÑO DEL AMPLIFICADOR PARA SEÑAL PEQUEÑA EN RF.

Polarización del transistor.

Es de todos conocido que existen básicamente dos parámetros internos del transistor que afectan directamente el punto de operación de éste con la temperatura; estos parámetros son V_{BE} y β . El objetivo del diseño contra variaciones de temperatura es el de reducir los efectos de estos parámetros.

Conforme se incrementa la temperatura, el voltaje base-emisor (V_{BE}) del transistor se decrementa a una razón de 2.5 mV/°C de su valor nominal a temperatura ambiente que es de 0.7 volts (para un transistor de silicio). Conforme V_{BE} disminuye, permite que exista un mayor flujo de corriente en la base del transistor, produciendo a su vez un mayor flujo de corriente en el colector que es exactamente lo que queremos evitar. El cambio total de V_{BE} para una temperatura dada se conoce como ΔV_{BE} . El primer factor externo que se debe controlar y el cual tiende a minimizar los efectos de ΔV_{BE} , es el voltaje de emisor del transistor (V_E). Esto se muestra en la Fig.3.2.16, aquí, un decremento en V_{BE} debido a la temperatura causará un incremento en la corriente del emisor y por lo tanto un incremento en V_E . El incremento en V_E es una forma de realimentación negativa la cual tiende a polarizar en inversa la unión base-emisor y por lo tanto decrementar la corriente del colector. Por lo tanto un decremento en V_{BE} tiende a ser contrareestado por el incremento en V_E , y la corriente de colector no se incrementa demasiado con la temperatura. Si ponemos estas observaciones en forma de ecuación, tenemos:

$$\Delta I_C \approx -\frac{\Delta V_{BE} I_C}{V_E} \quad (3.2.11)$$

donde,

ΔI_C = es el cambio en la corriente de colector

I_C = la corriente de reposo de colector

ΔV_{BE} = el cambio de voltaje de base - emisor

V_E = el voltaje de reposo del emisor

Así, si se hiciera a V_E igual a 20 veces V_{BE} , la corriente de colector sólo cambiaría 5% su valor con la temperatura debido a V_{BE} . Es importante notar que es el valor del voltaje del emisor (V_E) el que es importante para el criterio de polarización y no el valor de la resistencia de emisor (R_E).

La ecuación 3.2.11 tiende a implicar que mientras V_E sea más grande, es mejor. Esto sería cierto si no tuviésemos que preocuparnos más que por la polarización del transistor para un determinado punto de operación. Sin embargo existen otras cosas que debemos considerar en el diseño. Un voltaje muy grande en el emisor, por ejemplo ocasiona un desperdicio de potencia y además decreta la ganancia de señal en a.c. Para remediar este problema generalmente se coloca un capacitor de paso (bypass) a la frecuencia de la señal a través de R_E para evitar la pérdida en la ganancia, pero permanece el problema del desperdicio de potencia.

Si asumimos que el transistor va a operar en una temperatura con un rango de variación de $\pm 50^\circ\text{C}$, entonces un voltaje de emisor de 2.5 volts proporcionará una variación en I_C del 5% debido a V_{BE} . De hecho es común que los transistores polarizados como el de la Fig.3.2.16 trabajen con un voltaje de emisor de dos a cuatro volts dependiendo del voltaje de alimentación (V_{CC}) y voltaje de colector (V_C) escogidos.

El cambio en la ganancia de corriente de dc de un transistor, o β , con la temperatura también es un factor importante en el diseño. Cualquier variación de β producirá un cambio en la corriente de reposo del transistor y por lo tanto un cambio drástico en el punto de operación del diseño. La β para un transistor de silicio generalmente se incrementa con la temperatura a una razón de 0.5% por $^\circ\text{C}$. Así, para una variación de temperatura de $\pm 50^\circ\text{C}$ se puede esperar un valor de β y por lo tanto una variación de la corriente de colector de $\pm 25\%$.

El cambio de la corriente del colector debido al cambio de β se puede aproximar como:

$$\Delta I_C = I_{C1} \left(\frac{\Delta \beta}{\beta \beta_2} \right) \left(1 + \frac{R_B}{R_E} \right) \quad (3.2.12)$$

donde:

I_{C1} = es la corriente de colector a $\beta = \beta_1$.

β_1 = el valor mas pequeño de β .

β_2 = el valor mas grande de β .

$\Delta \beta = \beta_2 - \beta_1$.

R_B = la resistencia paralela de R_1 y R_2 (en la Fig.3.2.19).

R_E = la resistencia de emisor.

Esto indica que una vez que el transistor ha sido especificado, el único control que tiene el diseñador sobre el efecto que tiene la variación de β sobre la corriente del colector es la relación entre las resistencias R_B y R_E (R_B/R_E). Mientras más pequeña sea esta relación, menos varía la corriente de colector. Pero otra vez, existe un compromiso. Conforme disminuimos la relación R_B/R_E , también ocasionamos que la ganancia en corriente del transistor disminuya. De igual manera cuando esta relación se acerca a la unidad, las mejoras que se hayan hecho para la estabilidad del punto de operación disminuyen rápidamente. Como una regla práctica para diseños estables, se considera que la relación R_B/R_E sea menor que 10.

Las Figuras 3.2.16, 3.2.17 y 3.2.18 indican tres posibles configuraciones para polarizar un transistor. Incluimos tres ejemplos con cada configuración. Nótese que las redes de polarización de las Figuras 3.2.17 y 3.2.18 contienen la resistencia de emisor (R_E) la cual proporciona la realimentación negativa necesaria para contrarrestar las variaciones de la corriente de colector debido a la temperatura. En vez de R_E , se conecta una resistencia R_F del colector a la base del transistor para proporcionar la realimentación negativa.

Obviamente para estos dos diseños no tenemos control ni sobre la relación R_B/R_E ni sobre el voltaje V_E de la Fig.3.2.16

Las Figuras 3.2.20 y 3.2.21 muestran configuraciones similares de polarización y ejemplos para transistores de efecto de campo (FET). Estos están basados en la conocida fórmula:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

donde:

I_D = es la corriente de drain.

I_{DSS} = la corriente de drain con $V_{GS}=0$.

V_{GS} = el voltaje gate-source.

V_P = el voltaje de pinch-off.

Algoritmo para el primer diseño.

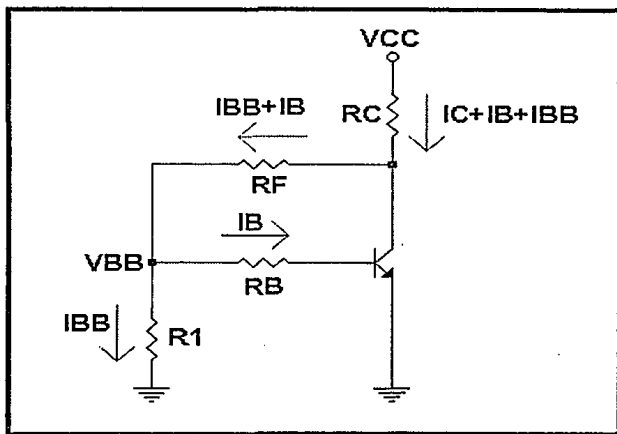


Fig.3.2.16 Diagrama para la red de diseño 1.

I. Escogemos el punto de operación para el transistor.

$$I_C = 10 \text{ mA}, V_C = 10 \text{ V}, V_{CC} = 20 \text{ V}, \beta = 50$$

II. Asumimos un valor para V_E para la estabilidad de polarización:

$$V_E = 2.5 \text{ volts}$$

III. Asumimos que $I_E \approx I_C$ para transistores de beta grande.

IV. Conociendo I_E y V_E , calculamos R_E .

$$R_E = \frac{V_E}{I_E}$$

$$R_E = \frac{2.5}{10 \times 10^{-3}}$$

$$R_E = 250 \ \Omega$$

V. Conociendo V_{CC} , V_C e I_C , calculamos R_C .

$$R_C = \frac{V_{CC} - V_C}{I_C}$$

$$R_C = \frac{20 - 10}{10 \times 10^{-3}}$$

$$R_C = 1000 \ \Omega$$

$$I_B = \frac{I_C}{\beta}$$

$$I_B = 0.2 \text{ mA}$$

VII. Conociendo V_E y V_{BE} , calculamos V_{BB} .

$$V_{BB} = V_E + V_{BE}$$

$$= 2.5 + 0.7$$

$$= 3.2 \text{ volts}$$

VIII. Asumimos un valor para I_{BB} , mientras más grande mejor.

$$I_{BB} = 1.5 \text{ mA}$$

IX. Conociendo I_{BB} y V_{BB} , calculamos R_1 .

$$R_1 = \frac{V_{BB}}{I_{BB}}$$

$$R_1 = \frac{3.2}{1.5 \times 10^{-3}}$$

$$R_1 = 2133 \ \Omega$$

X. Conociendo V_{CC} , V_{BB} , I_{BB} e I_B , calculamos R_2 .

$$R_2 = \frac{V_{CC} - V_{BB}}{I_{BB} + I_B}$$

$$R_2 = \frac{20 - 3.2}{1.7 \times 10^{-3}}$$

$$R_2 = 9882 \ \Omega$$

Algoritmo para el segundo diseño 2.

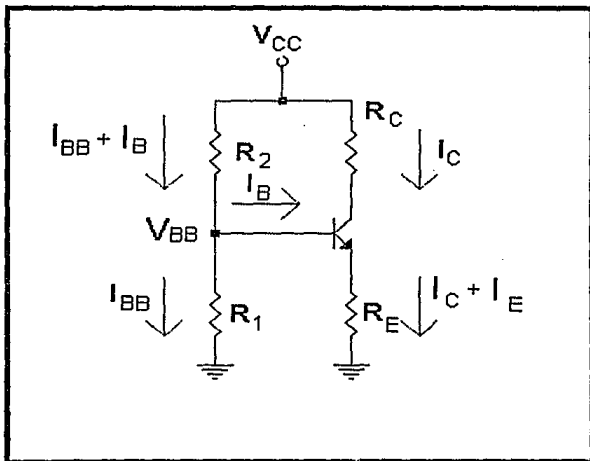


Fig.3.2.17 Diagrama para la red de diseño 2.

I. Escogemos el punto de operación para el transistor.

$$I_C = 10 \text{ mA}, V_C = 10 \text{ V}, V_{CC} = 20 \text{ V}, \beta = 50$$

II. Asumimos valores para V_{BB} e I_{BB} para tener I_B constante.

$$V_{BB} = 2 \text{ volts}$$

$$I_{BB} = 1 \text{ mA}$$

III. Conociendo I_C y β , calculamos I_B .

$$I_B = \frac{I_C}{\beta}$$

$$I_B = 0.2 \text{ mA}$$

IV. Conociendo V_{BB} , $V_{BE}=0.7 \text{ V}$ e I_B , calcular R_B .

$$R_B = \frac{V_{BB} - V_{BE}}{I_B}$$

$$R_B = \frac{2 - 0.7}{0.2 \times 10^{-3}}$$

$$R_B = 6500 \ \Omega$$

V. Conociendo V_{BB} e I_{BB} , calculamos R_1 .

$$R_1 = \frac{V_{BB}}{I_{BB}}$$

$$R_1 = \frac{2}{1 \times 10^{-3}}$$

$$R_1 = 2000 \ \Omega$$

V1. Conociendo V_{BB} , I_{BB} , I_B y V_C calculamos R_F .

$$R_F = \frac{V_C - V_{BB}}{I_{BB} + I_B}$$

$$R_F = \frac{10 - 2}{12 \times 10^{-3}}$$

$$R_F = 6667 \ \Omega$$

V11. Conociendo V_{CC} , V_C , I_C , I_B e I_{BB} , calculamos R_C .

$$R_C = \frac{V_{CC} - V_C}{I_C + I_{BB} + I_B}$$

$$R_C = \frac{20 - 10}{112 \times 10^{-3}} \ \Omega$$

$$R_C = 893 \ \Omega$$

Algoritmo para el tercer diseño.

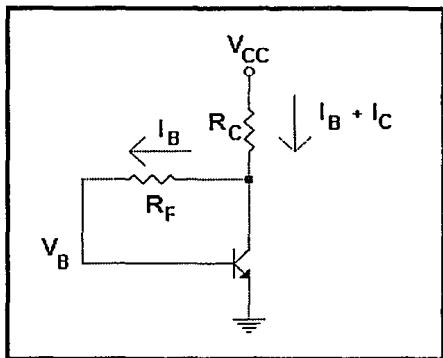


Fig.3.2.18 Diagrama para la red de polarización del tercer diseño.

1. Escogemos el punto de operación para el transistor.

$$I_C = 10 \text{ mA}, V_C = 10 \text{ V}, V_{CC} = 20 \text{ V}, \beta = 50$$

2. Conociendo I_C y β , calculamos I_B .

$$I_B = \frac{I_C}{\beta}$$

$$I_B = 0.2 \text{ mA}$$

3. Conociendo V_C , $V_B = V_{BE} = 0.7$ V e I_B , calculamos R_F .

$$R_F = \frac{V_C - V_B}{I_B}$$

$$R_F = \frac{10 - 0.7}{200 \times 10^{-3}}$$

$$R_F = 46.5 \text{ K}\Omega$$

4. Conociendo I_B , I_C , V_{CC} y V_C , calculamos R_C .

$$R_C = \frac{V_{CC} - V_C}{I_B + I_C}$$

$$R_C = \frac{20 - 10}{10.2 \times 10^{-3}}$$

$$R_C = 980 \text{ }\Omega$$

Algoritmo para el cuarto diseño.

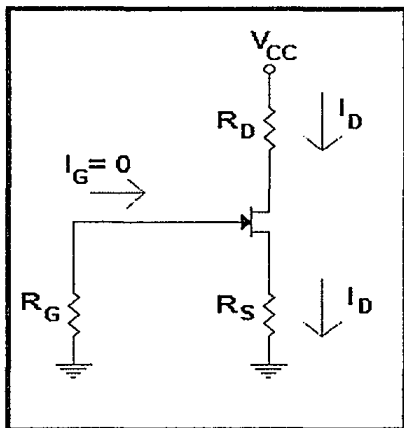


Fig.3.2.20 Diagrama para la red de polarización para el cuarto diseño.

1. Escogemos el punto de operación para el transistor.

$$I_D = 10 \text{ mA}, V_D = 10 \text{ V}, V_{CC} = 20 \text{ V}.$$

2. Conociendo V_{CC} , V_D e I_D , calculamos R_d .

$$R_d = \frac{V_{cc} - V_D}{I_D}$$

$$R_d = \frac{10 \text{ V}}{10 \text{ mA}}$$

$$R_d = 1000 \ \Omega$$

3. En la hoja de especificaciones leemos el valor de V_p e I_{DSS} .

$$V_p = -6 \text{ volts}$$

$$I_{DSS} = 5 \text{ mA}$$

4. Conociendo I_D , I_{DSS} y V_p , calculamos V_{GS} .

$$V_{GS} = V_p \left(1 - \sqrt{\frac{I_D}{I_{DSS}}}\right)$$

$$V_{GS} = -6 \left(1 - \sqrt{\frac{10 \times 10^{-3}}{5 \times 10^{-3}}}\right)$$

5. Asumimos un valor para V_S en el rango de 2 a 3 volts.

$$V_S = 2.5 \text{ volts}$$

6. Conociendo V_S e I_D , calculamos R_S .

$$R_S = \frac{V_S}{I_D}$$

$$R_S = \frac{2.5}{10 \times 10^{-3}}$$

$$R_S = 250 \ \Omega$$

7. Conociendo V_S y V_{GS} , calculamos V_G .

$$V_G = -V_{GS} + V_S$$

$$= -2.48 + 2.5$$

$$= 4.98 \text{ volt}$$

8. Asumimos un valor para R_1 basado en los requerimientos de dc para la resistencia de entrada.

$$R_1 = 220 \text{ K}\Omega$$

9. Conociendo R_1 , V_G y V_{CC} calculamos R_2 .

$$R_2 = \frac{R_1(V_{CC} - V_G)}{V_G}$$

$$R_2 = \frac{220 \times 10^3 (20 - 4.98)}{4.98}$$

$$R_2 = 664 \text{ K}\Omega$$

Algoritmo para el quinto diseño.

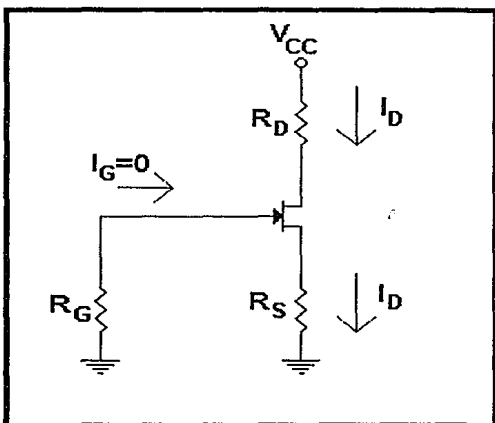


Fig.3.2.21 Diagrama para la red de polarización para el quinto diseño.

1. Escogemos el punto de operación para el transistor.

$$I_D = 10 \text{ mA}, V_D = 10 \text{ V}, V_{CC} = 20 \text{ V}$$

2. Conociendo V_{CC} , V_D e I_D , calculamos R_D .

$$R_D = \frac{V_{CC} - V_D}{I_D}$$

$$R_D = \frac{20 - 10}{10 \times 10^{-3}}$$

$$R_D = 1000 \ \Omega$$

3. En la hoja de especificaciones leemos el valor de V_p e I_{DSS} .

$$V_p = -6 \text{ volts}$$

$$I_{DSS} = 5 \text{ mA}$$

4. Conociendo I_D , I_{DSS} y V_p , calculamos V_{GS} .

$$V_{GS} = V_p \left(1 - \sqrt{\frac{I_D}{I_{DSS}}} \right)$$

$$V_{GS} = -6 \left(1 - \sqrt{\frac{10 \times 10^{-3}}{5 \times 10^{-3}}} \right)$$

$$V_{GS} = -2.48 \text{ V}$$

5. Debido a que $I_G \approx 0$, se puede escoger a R_G con un valor muy grande aproximadamente $1 \text{ M}\Omega$.

Diseño por parámetros Y.

El funcionamiento de un transistor en RF para señal pequeña puede ser completamente caracterizado por los parámetros de admitancia de sus dos puertos.

Uno de los primeros requerimientos en el diseño de un amplificador, es escoger el transistor a utilizar. Dos consideraciones importantes que se deben hacer al escoger un transistor son: su estabilidad y su máxima ganancia disponible (MAG). La estabilidad es una medición de la tendencia a oscilar del transistor. MAG es un tipo de figura de mérito para el transistor la cual indica teóricamente, la máxima ganancia en potencia que se puede esperar del transistor cuando éste está acoplado tanto a su entrada como a la salida.

Cálculos de estabilidad.

Es posible predecir el grado de estabilidad (o falta de) de un transistor. Esto se hace a través del cálculo del factor de estabilidad de Linvill, C.

$$C = \frac{|y_r y_f|}{2g_i g_o - R_e(y_r y_f)} \quad (3.2.13)$$

donde,

$| \quad |$ = la magnitud del producto dentro de las barras.

y_r = la admitancia de transferencia de reversa.

y_f = la admitancia de transferencia de directa.

g_i = la conductancia de entrada.

g_o = la conductancia de salida.

R_e = la parte real del producto en el paréntesis.

Cuando C es menor que uno, el transistor es incondicionalmente estable al punto de operación escogido. Esto significa que se puede escoger cualquier combinación posible de la impedancia de la fuente y con la impedancia de la carga para el dispositivo y el amplificador permanecerá estable.

Si C es mayor que 1, el transistor es potencialmente inestable y oscilará para algunos valores de impedancia de fuente y carga. Sin embargo cuando el factor C es mayor que 1, no indica que el transistor no se pueda utilizar como amplificador. Simplemente indica que se debe tener mucho cuidado al escoger los valores de la impedancia de fuente y de carga para que el transistor no oscile.

El factor de estabilidad de Linvill no indica los valores de la impedancia de fuente y de carga a las cuales el transistor será inestable. Pero obviamente si se escoge a un transistor para determinado diseño y su factor C es menor que 1 (incondicionalmente estable), será mucho más fácil trabajar con él que con un transistor que sea potencialmente inestable. Por otra parte si el factor C de un transistor es menor pero muy cercano a 1, entonces cualquier cambio en el punto de operación debido a la variación de la temperatura podría causar que el transistor se vuelva potencialmente inestable y que pueda oscilar a cierta frecuencia. Esto se debe a que los parámetros Y están especificados para un determinado punto de operación el cual varía con la temperatura, por lo tanto mientras más chico sea el valor de C es mejor.

Los parámetros Y también pueden ser utilizados para calcular la estabilidad de un amplificador cuando se dan los valores de la impedancia de fuente y de carga. Este factor es llamado el factor de estabilidad de Stern y está dado por:

$$K = \frac{2(g_s + G_o)(g_o + G_L)}{|y_{11}| + R_o(y_{11})} \quad (3.2.14)$$

donde,

G_S = la conductancia de la fuente.

G_L = la conductancia de la carga.

En este caso, si K es mayor que 1, el circuito será estable a los valores de la impedancia de fuente y de carga dados. Si K es menor que 1, el circuito es potencialmente inestable y probablemente oscilará a alguna frecuencia. Nótese que el factor K es un cálculo más definitivo para la predicción de la estabilidad de un circuito en particular.

Por otro lado el factor C predice un conjunto de posibilidades no muy claras para la inestabilidad sin dar alguna indicación de donde puede ocurrir esa inestabilidad.

Por lo tanto el factor de estabilidad de Linvill se utiliza para determinar si un transistor es estable mientras que el factor de estabilidad de Stern se usa para predecir posibles problemas de oscilación en los circuitos.

Máxima ganancia disponible.

La MAG de un transistor se puede calcular utilizando la siguiente ecuación:

$$MAG = \frac{|y_i|^2}{4g_o} \quad (3.2.15)$$

Este parámetro nos indica si el transistor podrá proporcionarnos la ganancia que necesitamos para nuestra aplicación.

La máxima ganancia disponible de un transistor ocurre cuando $y_r=0$, y cuando Y_L y Y_S son complejos conjugados de y_o y y_i respectivamente. La condición de que y_r sea igual a cero para tener la máxima ganancia es debido a que bajo condiciones normales y_r actúa como una línea de retroalimentación negativa interna del transistor. Con $y_r=0$ no se permite realimentación negativa y se tiene la máxima ganancia.

En situaciones prácticas, es físicamente imposible hacer $y_r=0$ y como resultado la MAG no puede ser obtenida. Sin embargo es posible acercarse mucho a la MAG de la ecuación 3.2.15 si utilizamos el acoplamiento conjugado simultáneo para la impedancia de entrada y la impedancia de salida del transistor. Por lo tanto la ecuación 3.2.15 sigue siendo verdadera para la búsqueda del transistor a utilizar, pero entendiendo sus limitaciones. Por ejemplo, si se requiere diseñar un amplificador con una ganancia mínima de potencia de 18 dB a 200 MHz, no se escoge un transistor cuyo cálculo de MAG sea de 19 dB. Se debe de dejar un cierto margen de seguridad para un rango de valores de y_r que cubran las pérdidas en la red de acoplamiento y las variaciones del punto de operación con la temperatura.

Acoplamiento conjugado simultáneo (para transistores incondicionalmente estables)

La ganancia óptima de potencia de un transistor se obtiene cuando y_i y y_o están acopladas y conjugadas con Y_S y Y_L respectivamente. Sin embargo la admitancia de transferencia de reversa (y_r) asociada con cada transistor tiende a reflejar cualquier cambio hecho en un puerto hacia el otro puerto causando un cambio en las características de impedancia de ese otro puerto. Esto hace difícil el diseño de buenas redes de acoplamiento para un transistor mientras se esté utilizando solamente sus admitancias de entrada y salida y se ignore totalmente la contribución que hace y_r en los cambios de impedancia del transistor. Aunque Y_L afecta la admitancia de entrada de un transistor y Y_S afecta su admitancia de salida, se puede considerar al transistor con acoplamiento conjugado simultáneo para máxima transferencia de potencia (de fuente a carga) utilizando las siguientes ecuaciones de diseño:

$$G_s = \frac{\sqrt{[2g_o g_o - R_o(y_i y_r)]^2 - |y_i y_r|^2}}{2g_o} \quad (3.2.16)$$

$$B_s = -jb_1 + \frac{I_m(y_i y_r)}{2g_o} \quad (3.2.17)$$

$$G_L = \frac{\sqrt{[2g_i g_i - R_i(y_i y_r)]^2 - |y_i y_r|^2}}{2g_i} \quad (3.2.18)$$

$$G_i = \frac{G_s g_o}{g_i} \quad (3.2.19)$$

$$B_L = -jb_0 + \frac{I_m(y_i y_r)}{2g_i} \quad (3.2.20)$$

donde,

G_S = es la conductancia de fuente.

B_S = la susceptancia de fuente.

G_L = la conductancia de la carga.

B_L = la susceptancia de la carga.

I_m = la parte imaginaria del producto entre paréntesis.

A continuación se presenta un ejemplo para ilustrar las ecuaciones anteriores.

Ejemplo 3.2.1 Un transistor tiene los siguientes parámetros Y a 100 MHz, con $V_{CE}=10$ volts e $I_C=5$ mA.

$$y_i=8+j5.7 \text{ mmhos}$$

$$y_o=0.4+j1.5 \text{ mmhos}$$

$$y_f=52-j20 \text{ mmhos}$$

$$y_r=0.01-j0.1 \text{ mmho}$$

Diseñar un amplificador que proporcione su ganancia máxima de potencia entre una fuente y una carga de 50 ohms a 100 MHz.

Solución:

Primero calculemos el factor de estabilidad de Linvill usando la ecuación 3.2.13.

$$C = \frac{|y_i y_r|}{2g_o g_s - R_e (y_i y_r)}$$
$$C = \frac{|(52 - j20)(0.01 - j0.1)|}{2(8)(0.4) - R_e [(52 - j20)(0.01 - j0.1)]}$$
$$C = 0.71$$

Como C es menor que 1, el dispositivo es incondicionalmente estable y podemos proseguir con el diseño. Si se tuviese a C mayor que 1, se tendría que tener mucho cuidado al acoplar al transistor con la fuente y la carga ya que se podría tener una inestabilidad.

La MAG para este transistor se calcula con la ecuación 3.2.15:

$$MAG = \frac{|y_{12}|^2}{4g_o g_i}$$

$$MAG = \frac{|52 - j20|^2}{4(8)(0.4)}$$

$$MAG = 242.5$$

$$MAG = 23.8 \text{ dB}$$

La ganancia que se puede lograr es un poco menor que la calculada debido al efecto de y_r y a las pérdidas de los componentes.

Utilizando las ecuaciones 3.2.16 hasta 3.2.8, calculamos las admitancias de fuente y carga para acoplamiento conjugado simultáneo. Para la fuente, utilizamos la ecuación 3.2.16:

$$G_s = \frac{\sqrt{[2g_o g_i - R_o(y_r, y_i)]^2 - |y_r y_i|^2}}{2g_o}$$

$$G_s = \frac{\sqrt{[6.4 + 1.47]^2 - |5.57|^2}}{2(4)}$$

$$G_s = 6.95 \text{ } \Omega$$

y, con la ecuación 3.2.17:

$$B_s = -jb_i + \frac{\text{Im}(y_r y_i)}{2g_o}$$

$$B_s = -j5.7 + j \frac{-5.37}{2(4)}$$

$$B_s = -j12.41 \text{ mm}\Omega$$

Así, la admitancia de fuente que el transistor quiere "ver" para la máxima transferencia de potencia es $6.95 + j12.41$ mmhos. Por otro lado para la carga utilizamos la ecuación 3.2.19:

$$G_L = \frac{G_s G_o}{G_i}$$

$$G_L = \frac{(6.95)(0.4)}{8}$$

$$G_L = 0.347 \text{ mm}\Omega$$

y, con la ecuación 3.2.20:

$$B_L = -jb_o + \frac{\text{Im}(y_i y_e)}{2g_i}$$

$$B_L = -j1.5 + j \frac{-5.37}{2(8)}$$

$$B_L = -j1.84 \text{ mm}\Omega$$

Así, para una óptima transferencia de potencia, la admitancia de carga debe de ser $0.347 - j1.84$ mmhos. Debido a esto, la admitancia de salida del transistor es el conjugado de la admitancia de la carga, es decir, $0.347 + j1.84$ mmhos.

El siguiente paso es calcular las redes de acoplamiento de entrada y salida que transformaran los 50 ohms a las impedancias a las cuales el transistor proporciona la máxima transferencia de potencia. La red de acoplamiento de entrada se muestra en la carta Smith de la Fig. 3.2.22

Esta carta está normalizada, así que el centro de la carta representa 50 ohms o 20 mmhos. Así, el punto $Y_S=6.95-j12.41$ mmhos, está normalizado a:

$$Y_S=50(6.95-j12.41) \text{ mmhos}$$

$$Y_S=0.34-j0.62 \text{ mmho}$$

Esta admitancia normalizada se muestra en la Fig.3.2.22 Nótese que su correspondiente impedancia se puede leer directamente de la carta y es $Z_S=0.69+j1.2$ ohms. La red de acoplamiento de entrada debe transformar la impedancia de 50 ohms a la impedancia representada en este punto. Por facilidad utilizamos la red de dos elementos en "L" para realizar el acoplamiento.

Arc AB = capacitor (C) en serie = $-j1.3$ ohms

Arc BC = inductor (L) en derivación = $-j1.1$ mhos

El circuito de salida se muestra en la Fig.3.2.23 Debido a que los valores de admitancias que se necesitan plotear son muy pequeñas se ha normalizado la carta a 200 ohms (5 mmhos). Así la admitancia normalizada que se muestra en la carta es :

$$Y_L=200(0.347-j1.84) \text{ mmhos}$$

$$Y_L=0.069-j0.368 \text{ mho}$$

o

$$Z_L=0.495+j2.62 \text{ ohm}$$

Fig.3.2.22. DISEÑO DE LA RED DE ACOPLAMIENTO DE ENTRADA PARA EL EJEMPLO

3.2.1

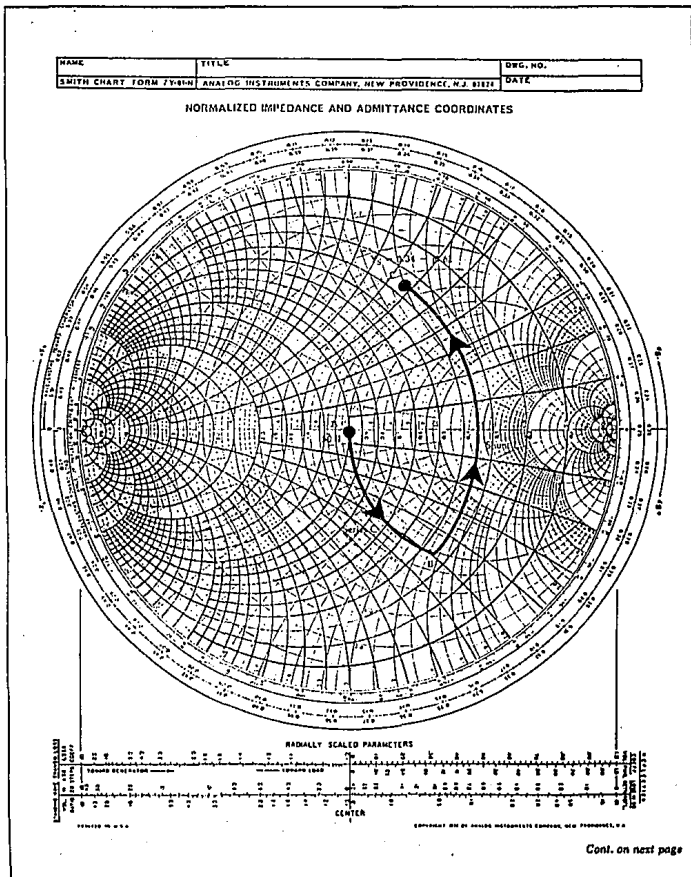
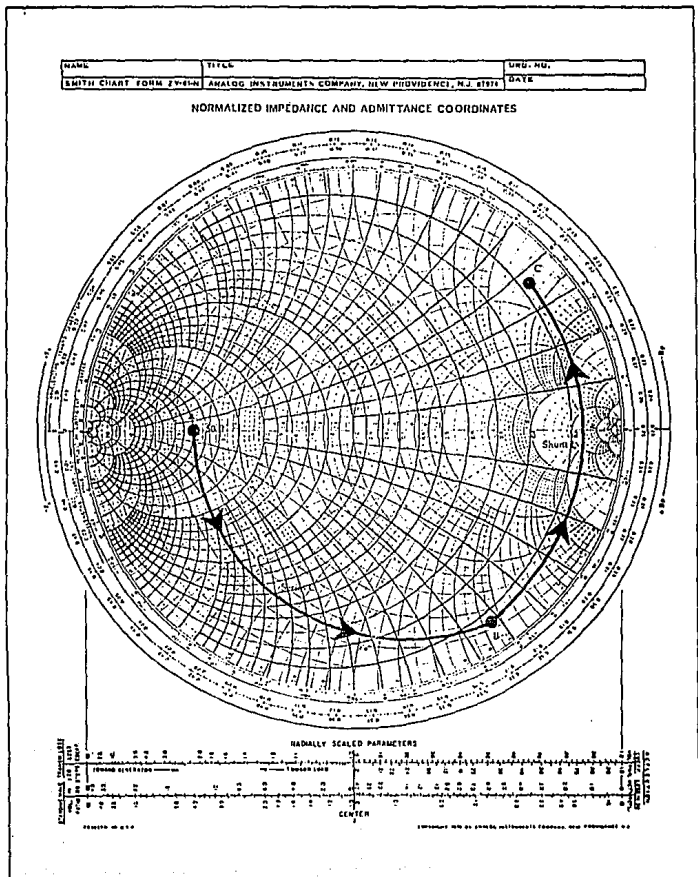


Fig.3.2.23. DISEÑO DE LA RED DE ACOPLAMIENTO DE SALIDA PARA EL EJEMPLO

3.2.1



La carga normalizada de 50 ohms debe ser transformada a esta impedancia para tener la máxima transferencia de potencia. otra vez utilizamos la red de dos elementos en "L" para realizar el acoplamiento.

Arc AB = C en serie = $-j1.9$ ohms

Arc BC = L en derivación = $-j0.89$ ohms

Las redes de acoplamiento de entrada y salida se muestran en la Fig.3.2.24 Por simplicidad los componentes de polarización no se incluyen. Los valores de los componentes se calculan con las ecuaciones para las redes de dos elementos en "L".

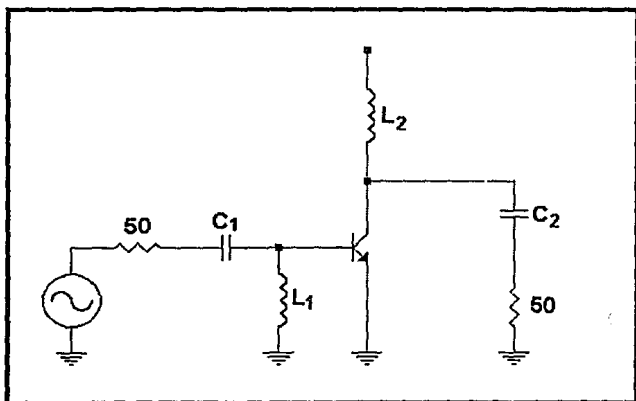


Fig.3.2.24 Circuito que muestra las redes de acoplamiento para el ejemplo 3.2.1.

$$C_1 = \frac{1}{\omega X_N}$$

$$C_1 = \frac{1}{2\pi(100 \times 10^6)(1.3)(50)}$$

$$C_1 = 24.5 \text{ pF}$$

$$L_1 = \frac{N}{\omega B}$$

$$L_1 = \frac{50}{2\pi(100 \times 10^6)(1.1)}$$

$$L_1 = 72 \text{ nH}$$

De manera similar, para la red de salida:

$$C_2 = \frac{1}{2\pi(100 \times 10^6)(1.9)(200)}$$

$$C_2 = 4.18 \text{ pF}$$

y,

$$L_2 = \frac{200}{2\pi(100 \times 10^6)(0.89)}$$

$$L_2 = 358 \text{ nH}$$

El circuito final incluyendo los componentes de polarización se muestra en la Fig.3.2.25
 Los capacitores de 0.1 μF proporcionan bypass en RF a 100 MHz.

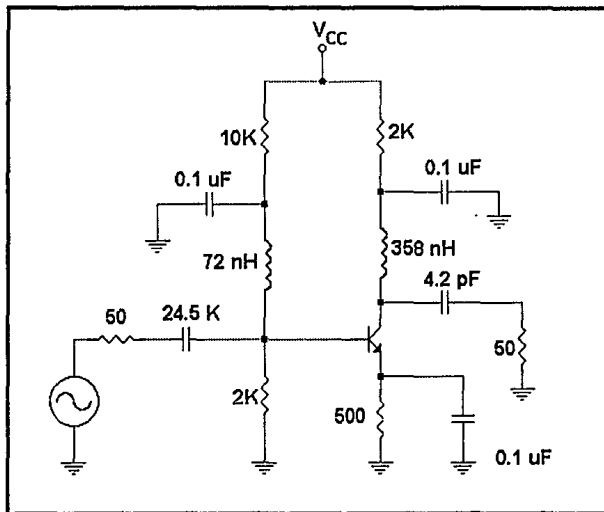


Fig.3.2.25 Circuito final para el ejemplo 3.2.1.

Ganancia de transducción.

La ganancia de transducción se define como la potencia de salida que es entregada a la carga por una fuente dividida por la máxima potencia disponible de la fuente. Este es el término de ganancia que comúnmente se referencia a un amplificador. La ganancia de transducción incluye los efectos del acoplamiento tanto de la entrada como de la salida así como la contribución del transistor en la ganancia total de la etapa de amplificación. No considera las pérdidas resistivas.

Dada la admitancia de fuente (Y_S) y la admitancia de carga (Y_L) que "ve" el transistor, la ganancia de transducción se calcula como:

$$G_T = \frac{4G_o G_i |y_f|^2}{|(y_i + y_o)(y_o + y_L) - y_f y_r|^2} \quad (3.2.21)$$

Ejemplo 3.2.2 Encontrar la ganancia de transducción del ejemplo anterior.

Solución:

La ganancia de transducción se encuentra sustituyendo los valores dados en el ejemplo anterior en la ecuación 3.2.21:

$$G_T = \frac{4(6.95)(0.347)^2 |52 - j20|^2}{|(8 + j5.7 + 6.95 - j12.41)(0.4 + j1.5 + 0.347 - j1.84) - 52 - j20(0.01 - j0.1)|^2}$$

$$G_T = 2312$$

$$G_T = 23.64 \text{ dB}$$

La ganancia de transducción calculada en el ejemplo 3.2.2 es muy parecida a la MAG que fue calculada en el ejemplo 3.2.1. Por lo tanto en este caso, la admitancia de transferencia de reversa (y_r) tiene poco efecto en la etapa de ganancia. sin embargo en muchos casos, y_r puede tener un efecto muy grande en la ganancia. Por esta razón, es mejor calcular G_T una vez que se hayan determinado los valores de las impedancias de carga y de fuente. Este cálculo nos dará una buena indicación de la verdadera ganancia del amplificador.

Diseño con transistores potencialmente inestables.

Si el factor de estabilidad de Linvill (C) es mayor que 1, entonces el transistor seleccionado es potencialmente inestable y puede oscilar bajo ciertas condiciones de impedancias de fuente y carga. Si es este el caso, existen ciertas medidas que se pueden tomar para utilizar al transistor en una configuración estable de amplificación:

1. Seleccionar un nuevo punto de operación para el transistor.
2. Unilateralizar o neutralizar al transistor.
3. Un desacoplamiento selectivo de la impedancia de entrada y de salida del transistor para reducir la ganancia de la etapa.

La solución mas simple para un problema de estabilidad es muchas veces la opción 1. Esto es especialmente válido si C es mayor pero muy cercano a 1. Recuérdese que cualquier cambio en el punto de operación del transistor tiene un efecto directo en sus características en RF. Por lo que un simple cambio en la polarización, puede causar un cambio en los parámetros Y del transistor y por lo tanto en su estabilidad. Por supuesto si se toma esta opción, es muy crítico el punto de operación y la temperatura a la cual el transistor es estable contra el rango de temperaturas a las cuales operará el transistor.

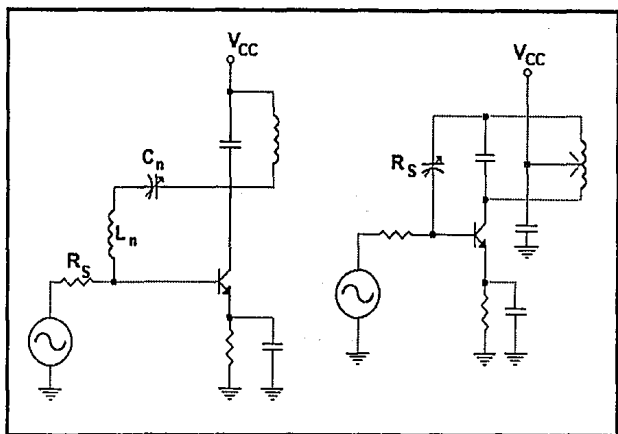
Debido a que la inestabilidad es causada generalmente por la línea de realimentación, la cual es la admitancia de transferencia de reversa (y_r) del transistor, la unilateralización o la neutralización estabilizan muchas veces el diseño.

La unilateralización consiste en proporcionar una línea de retroalimentación externa (Y_f) de la salida a la entrada, de tal manera que $Y_f = -y_r$. Así, Y_f cancela y_r quedando una impedancia de transferencia de reversa compuesta (y_{rc}) igual a cero. Con y_{rc} igual a cero, el dispositivo

es incondicionalmente estable. Esto se puede verificar sustituyendo $y_{rc}=0$ en la ecuación 3.2.13. El factor de estabilidad de Linvill se hace cero y esto indica estabilidad incondicional.

Muchas veces, y_r es una admitancia compleja de la forma $g_r + jb_r$, esto hace muy difícil eliminar el efecto de y_r . En estos casos se tiene que usar la neutralización. La neutralización es similar a la unilateralización excepto que sólo se contrarresta el término imaginario de y_r . Se construye una línea de realimentación externa tal que $B_f = -b_r$. Así, la susceptancia de transferencia de reversa compuesta (b_{rc}) es igual a cero. Por otro lado la neutralización tiende a disminuir la ganancia de los amplificadores de alta ganancia debido a que, en muchos transistores, g_r es insignificante comparada con b_r . Por lo tanto, la eliminación de b_r elimina y_r . Por esta razón, generalmente se prefiere la neutralización sobre la unilateralización. Dos circuitos de neutralización se muestran en la Fig.3.2.26 En la Fig.3.2.26A, el inductor en serie con el capacitor se pueden sintonizar para proporcionar la cantidad necesaria de susceptancia negativa (inductancia) para cancelar la susceptancia de transferencia de reversa positiva interna del transistor. El circuito de la Fig.3.2.26B puede usarse para proporcionar la cantidad necesaria de susceptancia positiva externa necesaria para cancelar cualquier $-jb$ interna del transistor.

El agregar componentes externos para neutralizar un transistor, tiende a incrementar el costo y la complejidad del circuito. De igual forma, mucha neutralización tiende a neutralizar al amplificador sólo en la frecuencia de operación, y puede causar problemas (inestabilidad) a otras frecuencias. Sin embargo, es posible estabilizar al amplificador sin utilizar realimentación externa. Esto lo podemos ver en el factor de estabilidad de Stern (K), en la ecuación 3.2.14.



(A) Para $y_r = +jB$

(B) Para $y_r = -jB$

Fig.3.2.26 Circuitos de neutralización.

Si se hacen G_S y G_L lo suficientemente grandes para forzar a K a ser mayor que 1, el amplificador permanecerá estable para esas condiciones. Esto implica desacoplar selectivamente al transistor para lograr la estabilidad. Por lo tanto, la ganancia del amplificador es menor que la que podría ser posible con acoplamiento conjugado simultáneo. El procedimiento para el diseño con dispositivos inestables es como sigue:

1. Escoger G_S basado en la información de la óptima figura de ruido en la hoja de especificaciones del transistor. De manera alternativa, escoger G_S basado en otro criterio, como el de la calidad (Q) de la red de entrada.
2. Seleccionar un valor de K que asegure la estabilidad del amplificador ($K > 1$).
3. Sustituir los valores de K y de G_S en la ecuación 3.2.14 y resolver para G_L .
4. Ahora se conocen G_S y G_L , todo lo que queda es encontrar los valores de B_S y B_L . Se escoge el valor de B_L igual al de $-b_o$ del transistor. Con esto encontramos Y_L .

La cual es muy cercana al valor verdadero de Y_L , que teóricamente se necesita para completar el diseño.

5. Ahora, se calcula la admitancia de entrada del transistor (Y_{in}) usando la carga escogida en el paso 4 y la fórmula de la ecuación 3.2.22.

$$y_{in} = y_i - \frac{y_i y_f}{y_o + y_L} \quad (3.2.22)$$

donde,

$$Y_L = G_L \pm jB_L \text{ (encontradas en los pasos 3 y 4).}$$

6. Una vez que se conoce Y_{in} , se hace B_S igual a la parte imaginaria de Y_{in} pero de signo contrario, o:

$$B_s = -B_{in}$$

7. Calcular la ganancia de la etapa usando la ecuación 3.2.21.

Desde este punto de vista, sólo se necesita proporcionar las redes de entrada y salida que presentarán Y_S y Y_L al transistor. El ejemplo 3.2.3 ilustra el procedimiento.

Ejemplo 3.2.3 Un transistor 2N5179 tiene los siguientes parámetros Y a 200 MHz:

$$y_i = 2.25 + j7.2$$

$$y_o = 0.40 + j1.9$$

$$y_f = 40 - j20$$

$$y_r = 0.05 - j0.7$$

Todos los parámetros anteriores están en mmhos. Encontrar las admitancias de fuente y carga que aseguren un diseño estable. Encontrar la ganancia del amplificador.

Solución:

El factor de estabilidad de Linvill (C) para el transistor es igual a 2.27 utilizando la ecuación 3.2.13. Por lo tanto, el dispositivo es potencialmente inestable y se debe tener mucho cuidado al escoger los valores para las admitancias de entrada y salida para el transistor. Debido a esto debemos proceder de acuerdo al procedimiento anterior.

La hoja de especificaciones para el transistor 2N5179 nos indica que la óptima resistencia de fuente para tener la mejor figura de ruido es 250 ohms. Así, $G_S = 1/R_S = 4$ mmhos. Escogemos el factor de estabilidad de Stern $K=3$ para tener un margen de seguridad.

Sustituyendo G_S y K en la ecuación 3.2.14 y resolviendo para G_L , tenemos:

$$K = \frac{2(g_i + G_s)(g_o + G_L)}{|y_{12}| + R_s(y_{11})}$$
$$3 = \frac{2(2.25 + 4)(0.4 + G_L)}{3135 + (-12)}$$

y,

$$G_L = 4.24 \text{ mm}\Omega$$

Hacemos $B_L = -b_o$ del transistor,

$$B_L = -j1.9 \text{ mmhos}$$

La admitancia de carga queda definida como.

$$Y_L = 4.24 - j1.9 \text{ mmhos}$$

Calculamos la admitancia de entrada del transistor usando la ecuación 3.2.22 y Y_L .

$$Y_{in} = y_1 - \frac{y_r y_f}{y_o + Y_L}$$

$$Y_{in} = 2.25 + j7.2 - \frac{(0.701 - 85.9)(44.72 - 26.6)}{0.4 + j19 + 4.24 - j19}$$

$$Y_{in} = 4.84 + j13.44 \text{ mm}\Omega$$

Hacemos B_S igual a la parte imaginaria de Y_{in} con el signo contrario.

$$B_S = -j13.44 \text{ mmhos}$$

La admitancia de fuente que se necesita para el diseño está ahora definida como:

$$Y_S = 4.84 - j13.44 \text{ mmhos}$$

Ahora Y_S y Y_L son conocidos, y se puede calcular la ganancia esperada del amplificador usando la ecuación 3.2.21.

$$G_T = \frac{4(4.84)(4.24)|44.72|^2}{|(7.08 - j6.24)(4.64) - (-12 - j28.96)|^2}$$

$$G_T = 67.61$$

$$G_T = 18.3 \text{ dB}$$

Por lo tanto, aunque el transistor no está acoplado de forma conjugada, la ganancia que resulta es considerable mientras se mantenga estable al amplificador. Los valores de los componentes se pueden encontrar de la forma en que se hizo para el ejemplo 3.2.11.

Diseño por parámetros S.

Como ya se ha comentado, los transistores pueden ser completamente caracterizados también por sus parámetros S. Con estos parámetros es posible calcular la tendencia a oscilar, la máxima ganancia disponible, las impedancias de entrada y salida y la ganancia de transducción. También es posible calcular las impedancias óptimas de entrada y salida para acoplamiento conjugado simultáneo o también para escoger las impedancias de entrada y salida determinadas para una ganancia de transducción específica.

Al igual que los parámetros Y, los parámetros S varían con la frecuencia y con el nivel de polarización. Por lo tanto primero se debe escoger el transistor, seleccionar un punto de operación estable y determinar sus parámetros S en ese punto de operación (ya sea midiéndolos o tomándolos de la hoja de especificaciones) para proseguir con el diseño del amplificador.

Estabilidad.

La tendencia a oscilar de un transistor puede ser medida por sus datos de parámetros S de la misma manera como se hace para los parámetros Y. Este cálculo puede hacerse incluso antes de construir el amplificador y así proporcionamos información útil para encontrar el transistor adecuado.

Para calcular la estabilidad de un transistor utilizando parámetros S, primero se debe calcular la cantidad D_S

$$D_S = S_{11}S_{22} - S_{12}S_{21} \quad (3.2.23)$$

El factor de estabilidad de Rollett (K) se puede entonces calcular como:

$$K = \frac{1 + |D_S|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{21}||S_{12}|} \quad (3.2.24)$$

Si K es mayor que 1, el dispositivo será incondicionalmente estable para cualquier combinación de impedancias de fuente y carga. Si por otro lado, K es menor que 1, el dispositivo será potencialmente inestable y podrá oscilar para ciertas combinaciones de impedancia de fuente y carga. Con K menor que 1, se debe de tener mucho cuidado al escoger los valores de impedancia de fuente y carga para el transistor. No significa que el transistor no se pueda usar, sino que será mas difícil de utilizar.

Cuando K es menor que 1, hay varias medidas que se pueden tomar en cuenta para terminar el diseño:

1. Seleccionar otro punto de operación para el transistor.
2. Escoger otro transistor.
3. Seguir los pasos que se mencionarán más adelante.

Máxima ganancia disponible.

La máxima ganancia que se puede esperar lograr de un transistor bajo las condiciones de acoplamiento conjugado se llama máxima ganancia disponible (MAG). Para calcular la MAG, primero debemos calcular la cantidad B_1 :

$$B_1 = 1 + |S_{11}|^2 - |S_{22}| - |D_s|^2 \quad (3.2.25)$$

donde D_s es la cantidad calculada usando la ecuación 3.2.23. La MAG calculada es entonces:

$$\text{MAG} = 10 \log \left| \frac{S_{21}}{S_{12}} \right| + 10 \log \left| k \pm \sqrt{k^2 - 1} \right| \quad (3.2.26)$$

donde,

MAG está en dB,

K es el factor de estabilidad calculado con la ecuación 3.2.24.

La razón por la cual se calcula primero B_1 es porque su polaridad determina cual de los signos (\pm) se va a usar antes del radical en la ecuación 3.2.26. Si B_1 es negativo, se usa el signo positivo y si B_1 es positivo, se usa el signo negativo.

Acoplamiento conjugado simultáneo (para transistores incondicionalmente estables)

Los siguientes procedimientos de diseño darán como resultado los coeficientes de reflexión de carga y fuente los cuales proporcionarán un acoplamiento conjugado para los valores de impedancia de entrada y salida del transistor respectivamente. Recuérdese que el valor de la impedancia verdadera de salida del transistor depende del valor de la impedancia de fuente que "ve" el transistor. De manera contraria, el valor de la impedancia verdadera de entrada del transistor depende de el valor de impedancia de carga que "ve" el transistor. Esta dependencia es causada por la ganancia de reverse del transistor (S_{12}). Si S_{12} fuese igual a cero, entonces, las impedancias de carga y fuente no tendrían ningún efecto en las impedancias de entrada y salida del transistor.

Para encontrar el coeficiente de reflexión de carga deseado para acoplamiento conjugado, se realiza la siguiente operación:

$$C_2 = S_{22} - (D_1 S_{11}^*) \quad (3.2.27)$$

donde, el asterisco indica el complejo conjugado de S_{11} (misma magnitud, pero el ángulo con signo contrario). Ahora calculemos B_2 :

$$B_2 = 1 + |S_{22}|^2 - |S_{11}| - |D_1|^2 \quad (3.2.28)$$

La magnitud del coeficiente de reflexión se encuentra de la siguiente manera:

$$|G| = \frac{B_2 \pm \sqrt{(B_2)^2 - 4|C_2|^2}}{2|C_2|} \quad (3.2.29)$$

El signo que precede al radical es el opuesto al de B_2 (calculado con la ecuación 3.2.28). El ángulo del coeficiente de reflexión de carga es simplemente el de C_2 pero con el signo contrario (calculado con la ecuación 3.2.27). Una vez que se ha calculado el coeficiente de reflexión de carga deseado, se puede graficar en la carta Smith y puede encontrarse la impedancia de carga correspondiente directamente. O si se prefiere hacerlo matemáticamente, se puede sustituir Γ_L en la ecuación 3.2.4 y resolver para Z_L .

Con el coeficiente de reflexión de carga especificado, se puede calcular el coeficiente de reflexión de fuente que se necesita para terminar adecuadamente la entrada del transistor.

$$G_S = \left[S_{11} + \frac{S_{12} S_{21} G_L}{1 - (G_L S_{22})} \right]^* \quad (3.2.30)$$

El asterisco indica que se debe tomar el complejo conjugado de la cantidad entre barras (misma magnitud pero el ángulo de signo contrario). Una vez que se ha calculado S , se puede graficar su valor en la carta Smith o sustituirse en la ecuación 3.2.31 para encontrar la correspondiente impedancia de fuente. El siguiente ejemplo aclarará este procedimiento.

Ejemplo 3.2.4 Un transistor tiene los siguientes parámetros S a 200MHz, con $V_{CE}=10$ V e $I_C=10$ mA:

$$\begin{aligned} S_{11} &= 0.40 \angle 162^\circ \\ S_{22} &= 0.35 \angle -39^\circ \\ S_{12} &= 0.04 \angle 60^\circ \\ S_{21} &= 5.20 \angle 63^\circ \end{aligned}$$

El amplificador debe operar entre terminaciones de 50 ohms. Diseñar las redes de acoplamiento de entrada y salida para tener acoplamiento conjugado simultáneo y máxima ganancia.

Solución

Primero, para saber si el transistor es estable a la frecuencia y punto de operación, utilizamos las ecuaciones 3.2.23 y 3.2.24:

$$D_s = (0.4 \angle 162^\circ)(0.35 \angle -39^\circ) - (0.04 \angle 60^\circ)(5.2 \angle 63^\circ)$$

$$D_s = 0.14 \angle 123^\circ - 0.208 \angle 123^\circ$$

$$D_s = 0.068 \angle -57^\circ$$

Se usa la magnitud de D_s para calcular K

$$K = \frac{1 + (0.068)^2 - (0.4)^2 - (0.35)^2}{2(5.2)(0.04)}$$

$$K = 1.74$$

Debido a que K es mayor que 1, el transistor es incondicionalmente estable. Ahora calculamos B_1 usamos la ecuación 3.2.25.

$$B_1 = 1 + (0.4)^2 - (0.35)^2 - (0.068)^2$$

$$B_1 = 1.03$$

Entonces la máxima ganancia disponible se encuentra con la ecuación 3.2.26:

$$\text{MAG} = 10 \log \frac{5.2}{0.04} + 10 \log \left[1.74 - \sqrt{(1.74)^2 - 1} \right]$$

$$\text{MAG} = 21.14 + (-5)$$

$$\text{MAG} = 16.1 \text{ dB}$$

El signo negativo antes del radical en la ecuación de arriba se debe a que B_1 es positivo.

Si en el diseño se hubiese especificado una ganancia mínima de 16 dB, se tendría que escoger otro transistor. En este caso consideramos que esta ganancia es adecuada a nuestros propósitos. El siguiente paso es encontrar el coeficiente de reflexión de carga necesario para acoplamiento conjugado.

Las dos cantidades intermedias (C_2 y B_2) se encuentran de las ecuaciones 3.2.27 y 3.2.28:

$$\begin{aligned}C_2 &= 0.35 \angle -39^\circ - [(0.068 \angle -57^\circ)(0.4 \angle -162^\circ)] \\C_2 &= 0.272 - j0.22 - [-0.021 + j0.017] \\C_2 &= 0.377 \angle -39^\circ\end{aligned}$$

$$\begin{aligned}B_2 &= 1 + (0.35)^2 - (0.4)^2 - (0.068)^2 \\B_2 &= 0.958\end{aligned}$$

Así, la magnitud del coeficiente de reflexión de carga se puede encontrar con la ecuación 3.2.29

$$\begin{aligned}|\Gamma_L| &= \frac{0.958 - \sqrt{(0.958)^2 - 4(0.377)^2}}{2(0.377)} \\|\Gamma_L| &= 0.487\end{aligned}$$

El ángulo del coeficiente de reflexión de carga es igual al de C_2 pero de signo contrario, o $+39^\circ$. Así,

$$|\Gamma_L| = 0.487 \angle 39^\circ$$

Usando Γ_3 , calculamos Γ_L

$$\begin{aligned}\Gamma_L &= \left[0.4 \angle 162^\circ + \frac{(0.04 \angle 60^\circ)(5.2 \angle 63^\circ)(-0.487 \angle 39^\circ)}{1 - (0.487 \angle 39^\circ)(0.35 \angle -39^\circ)} \right] \\ \Gamma_L &= [0.522 \angle 162^\circ] \\ \Gamma_L &= 0.522 \angle -162^\circ\end{aligned}$$

Una vez que se han calculado las Γ_s y Γ_L deseadas, todo lo que queda es colocarle al transistor los componentes que le proporcionen las impedancias de fuente y carga "que se vean" como Γ_s y Γ_L

El diseño de la red de acoplamiento de entrada se muestra en la carta Smith de la Fig.3.2.27 El objeto del diseño es forzar a los 50 ohms de la fuente a presentar un coeficiente de reflexión de $0.522 \angle -162^\circ$. De la gráfica de Γ_S en la carta Smith se puede leer directamente la impedancia deseada normalizada como $Z_S=0.32-j0.14$ ohm. Nótese que la carta ha sido normalizada a 50 ohms. Por lo que la verdadera impedancia es $50(0.32-j0.14)=16-j7$ ohms. Para que la impedancia de fuente de 50 ohms aparezca como una impedancia de $16-j7$ ohms al transistor, solamente agregamos un componente reactivo en derivación y uno en serie como lo muestra la carta de la Fig.3.2.27

Procediendo de la fuente, tenemos:

$$\text{Arc AB} = C \text{ en derivación} = j1.45 \text{ mhos}$$

$$\text{Arc BC} = L \text{ en serie} = j0.33 \text{ ohm}$$

Los valores de los componentes, se pueden encontrar utilizando las fórmulas para las redes de dos elementos en "L" (apéndice B).

$$C_1 = \frac{1.45}{2\pi(200 \times 10^6)50}$$

$$C_1 = 23 \text{ pF}$$

$$L_1 = \frac{(0.33)(50)}{2\pi(200 \times 10^6)}$$

$$L_1 = 13 \text{ nH}$$

Fig.3.2.27. DISEÑO DE LOS VALORES DE LA RED DE ENTRADA DEL EJEMPLO 3.2.4.

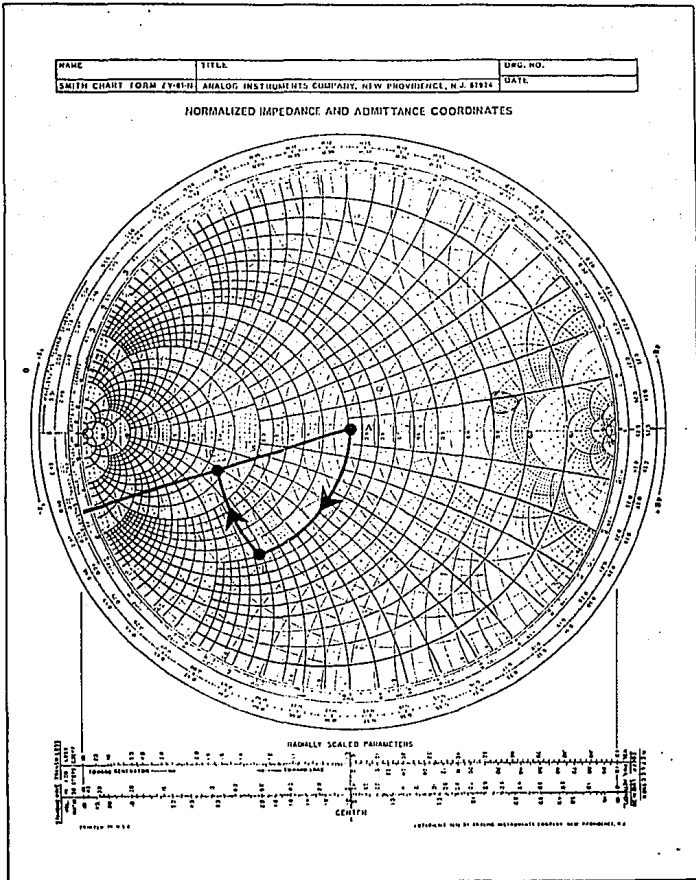
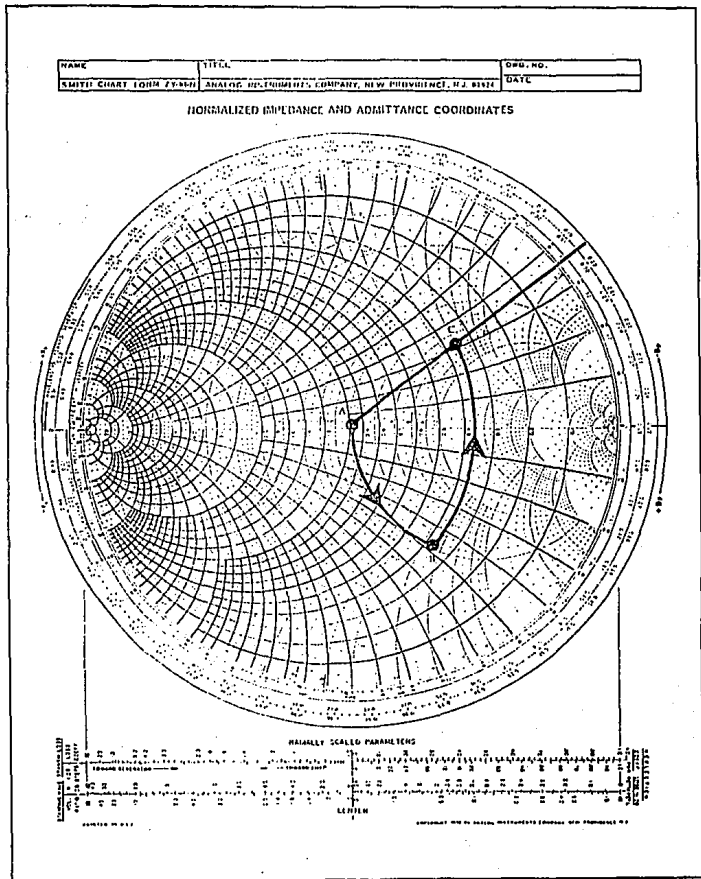


Fig.3.2.28. DISEÑO DE LOS VALORES DE LA RED DE SALIDA PARA EL EJEMPLO

3.2.4.



Esto completa la red de acoplamiento de entrada. El coeficiente de reflexión de carga está graficado en la Fig.3.2.28 y representa la impedancia de carga deseada (como se lee de la carta) de $Z_L=50(1.6+j1.28)$ ohms, o $80+j64$ ohms. La red de acoplamiento se diseña como sigue. Procediendo de la carga:

$$\text{Arc AB} = C \text{ en serie} = -j1.3 \text{ ohms}$$

$$\text{Arc BC} = L \text{ en derivación} = -j0.78 \text{ mho}$$

Los valores de los componentes se encuentran utilizando las fórmulas para las redes de dos puertos en "L" (apéndice B).

$$C_2 = \frac{1}{2\pi(200 \times 10^6)(1.3)(50)}$$
$$C_2 = 12 \text{ pF}$$

$$L_2 = \frac{50}{2\pi(200 \times 10^6)(1.3)(50)}$$
$$L_2 = 51 \text{ nH}$$

El circuito final, excluyendo los componentes de polarización se muestra en la Fig.3.2.29

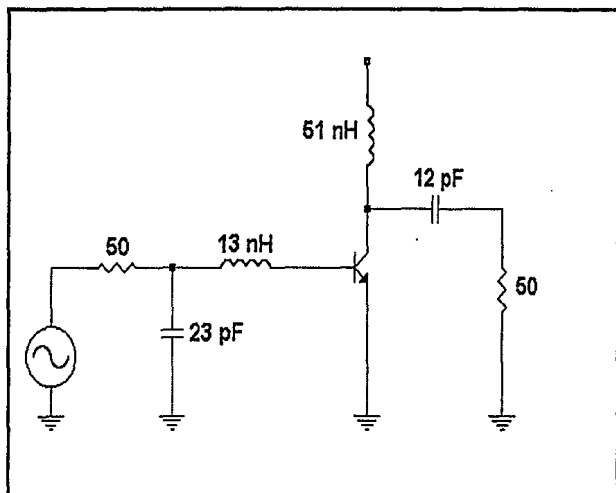


Fig.3.2.29 Circuito final para el ejemplo 3.2.4.

Ganancia de transducción.

La ganancia de transducción como ya se ha definido, es la verdadera ganancia del amplificador incluyendo los efectos del acoplamiento de entrada y salida y la ganancia del dispositivo. No incluye las pérdidas ocasionadas por la disipación de potencia de los componentes. La ganancia de transducción la podemos encontrar por medio de la siguiente ecuación:

$$G_T = \frac{|S_{21}|^2 (1 - |\Gamma_s|^2) (1 - |\Gamma_L|^2)}{|(1 - S_{11}\Gamma_s)(1 - S_{22}\Gamma_L - S_{12}S_{21}\Gamma_L\Gamma_s)|^2} \quad (3.2.31)$$

donde,

Γ_S y Γ_L son los coeficientes de reflexión de fuente y carga respectivamente.

El cálculo de la ganancia de transducción es un método muy útil para checar la ganancia de potencia de un amplificador antes de construirlo. A continuación un ejemplo para este cálculo.

Ejemplo 3.2.5 Calcular la ganancia de transducción del amplificador diseñado en el ejemplo 3.2.4.

Solución

utilizando la ecuación 3.2.31, tenemos:

$$G_T = \frac{(5.2)^2 (1 - (0.522)^2) (1 - (0.487)^2)}{|(1 - 0.2088)(1 - 0.170) - (0.04 \angle 60^\circ)(5.2 \angle 63^\circ)(0.487 \angle 39^\circ)(0.522 \angle -162^\circ)|^2}$$

$G_T = 4115$
 $G_T = 16.1 \text{ dB}$

Nótese que la ganancia de transducción calculada es muy parecida a la MAG. Si se toman en cuenta más cifras significativas en el cálculo, se encontrará que G_T sigue siendo menor que la MAG en unas cuantas centésimas de un decibel. Esto se debe al hecho de que S_{12} no es igual a cero y está, por lo tanto proporcionando una pequeña cantidad de realimentación negativa interna al transistor.

Diseño para una ganancia específica.

Muchas veces, en el diseño de amplificadores se requiere que una sola etapa proporcione una cierta ganancia, no más y no menos. En estas situaciones un acoplamiento conjugado simultáneo para el transistor probablemente proporcione demasiada ganancia para la etapa y sature su carga (o la etapa siguiente). Es posible buscar entre los transistores disponibles a aquel transistor que proporcione la ganancia deseada. Pero esto implica una pérdida de tiempo y se estará a merced de lo que ofrezcan los fabricantes. Sin embargo existe un método por el cual se puede tener la ganancia deseada una vez que se ha seleccionado el transistor adecuado para la aplicación y que se llama desacoplamiento selectivo.

El desacoplamiento selectivo es simplemente el control en decremento de la ganancia por medio de desacoplar al transistor de su carga. Esto podría sonar un poco ilógico para alguien, pero es un procedimiento de diseño práctico, lógico y muy aceptado. Existen sin embargo aquellos que creen que a frecuencias de rf el transistor debe ser acoplado a sus impedancias de fuente y carga. Esto no es completamente válido. Un transistor se acopla de forma conjugada y simultánea a su fuente y a su carga sólo si se desea tener la máxima ganancia, sin importar ningún otro parámetro como la figura de ruido y el ancho de banda. Uno de los métodos más fáciles de desacoplar selectivamente un transistor es mediante el uso de los círculos de ganancia constante graficados en la carta Smith. Un círculo de ganancia constante, es simplemente un círculo, cuya circunferencia representa un conjunto de puntos (impedancia de carga) que forzarán la ganancia del amplificador a un valor específico. Por ejemplo, cualquiera del infinito número de impedancias localizadas en un círculo de ganancia constante de 10 dB forzarán a que la ganancia del amplificador sea 10 dB. Una vez que el círculo es dibujado en la carta Smith, se pueden ver las impedancias de carga que proporcionarán la ganancia deseada.

Un círculo de ganancia constante se puede graficar en la carta Smith ejecutando algunos cálculos para determinar:

1. Dónde se encuentra en centro del círculo.
2. El radio del círculo.

Esta información se calcula de la siguiente manera:

1. Calcular D_1 usando la ecuación 3.2.23.

2. Calcular D_2 .

$$D_2 = |S_{22}|^2 - |D_1|^2 \quad (3.2.32)$$

3. Calcular C_2 .

$$C_2 = S_{22} - D_1 S_{11} \quad (3.2.33)$$

4. Calcular G .

$$G = \frac{\text{Ganancia absoluta deseada}}{|S_{21}|^2} \quad (3.2.34)$$

Nótese que el numerador en la ecuación 3.2.34 debe ser ganancia absoluta y no ganancia en dB.

5. Calcular la localización del centro del círculo.

$$r_0 = \frac{GC_2}{1 + D_2 G} \quad (3.2.35)$$

6. Calcular el radio del círculo.

$$K = \frac{\sqrt{1 - 2K|S_{12}S_{21}|G + |S_{12}S_{21}|^2 G^2}}{1 + D_2 G} \quad (3.2.36)$$

La ecuación 3.2.35 produce un número complejo en forma polar similar a un coeficiente de reflexión. Este número se grafica en la carta Smith exactamente como se gráfica un valor de coeficiente de reflexión.

El radio del círculo que fue calculado con la ecuación 3.2.36 es simplemente un número fraccionario entre 0 y 1, el cual representa el tamaño del círculo en relación a la carta Smith. Un círculo con un radio de 1 tiene el mismo radio que la carta Smith, un radio de 0.5 representa la mitad del radio de la carta Smith, y así por el estilo.

Una vez que se ha escogido el coeficiente de reflexión de carga y por lo tanto, la impedancia de carga que se va a utilizar, el siguiente paso es determinar el valor del coeficiente de reflexión de fuente que se necesita para completar el diseño sin producir algún decremento extra en la ganancia. Este valor de coeficiente de reflexión de fuente es el conjugado del coeficiente de reflexión de entrada verdadera del transistor con la carga especificada y que está dada por la ecuación 3.2.30. El ejemplo 3.4.6 explica este método.

Ejemplo 3.2.6 Un transistor tiene los siguientes parámetros S a 250 MHz, con $V_{CE}=5$ V e $I_C=5$ mA.

$$S_{11}=0.277 \angle -59^\circ$$

$$S_{22}=0.848 \angle -31^\circ$$

$$S_{12}=0.078 \angle 93^\circ$$

$$S_{21}=1.92 \angle 64^\circ$$

Diseñar un amplificador que proporcione una ganancia de 9 dB a 250 MHz. La impedancia de fuente es $Z_S=35-j60$ ohms y la impedancia de carga es $Z_L=50-j50$ ohms.

El transistor es incondicionalmente estable con $K=1.033$.

Solución

Usando la ecuación 3.2.23 y las ecuaciones de la 3.2.32 a la 3.2.36, y procediendo por números, tenemos:

$$\begin{aligned}D_s &= S_{11}S_{22} - S_{12}S_{21} \\D_s &= (0.277 \angle -59^\circ)(0.848 \angle -31^\circ) - (0.078 \angle 93^\circ)(1.92 \angle 64^\circ) \\D_s &= 0.324 \angle -64.8^\circ \\D_s &= (0.848)^2 - (0.324)^2 \\D_s &= 0.614\end{aligned}$$

$$\begin{aligned}C_2 &= 0.848 \angle -31^\circ - (0.324) \angle -64.8^\circ (0.277 \angle 59^\circ) \\C_2 &= 0.768 \angle -33.9^\circ\end{aligned}$$

$$G = \frac{7.94}{(1.92)^2}$$

$$G = 2.15$$

El centro del círculo se localiza entonces en el punto:

$$\begin{aligned}r_0 &= \frac{2.15(0.768 * 33.9)}{1 + (0.614)(2.15)} \\r_0 &= 0.712 * 33.9\end{aligned}$$

Este punto se puede graficar ahora en la carta Smith. El radio para el círculo de ganancia de 9 dB se calcula como:

$$\begin{aligned}p_0 &= \frac{\sqrt{1 - 2(1.033)(0.078)(1.92)(2.15) + (0.150)^2(2.15)^2}}{1 + (0.614)(2.15)} \\p_0 &= 0.285\end{aligned}$$

La construcción en la carta Smith se muestra en la Fig.3.2.30 Nótese que cualquier impedancia de carga localizada a lo largo de la circunferencia del círculo producirá una ganancia del amplificador de 9 dB, si la impedancia del transistor tiene acoplamiento conjugado.

La impedancia con la que tenemos que trabajar es $50-j50$ ohms, como lo indica el problema. Su valor normalizado $(1-j1)$ se muestra en la Fig.3.4.14 (punto A).

La red de salida del transistor debe transformar el valor de la impedancia de carga a un valor que caiga en el círculo de ganancia constante. Obviamente, existen numerosas configuraciones de circuitos para hacerlo. Escogemos la configuración de dos elementos en "L" por simplicidad.

Procediendo de la carga:

$$\text{Arc AB} = C \text{ en serie} = -j2 \text{ ohms}$$

$$\text{Arc BC} = L \text{ en derivación} = -j0.425 \text{ mho}$$

De nuevo utilizando las ecuaciones para las redes de dos elementos en "L", tenemos que los valores son:

$$C_1 = \frac{1}{2\pi(250 \times 10^6)(2)(50)}$$

$$C_1 = 6.4 \text{ pF}$$

y

$$L_1 = \frac{50}{2\pi(250 \times 10^6)(0.425)}$$

$$L_1 = 75 \text{ nH}$$

Para acoplar de forma conjugada la entrada del transistor con $\Gamma_L = 0.82 \angle 14.2^\circ$ (punto C), el coeficiente de reflexión de fuente deseado debe ser, usando la ecuación 3.2.30:

Fig.3.2.30. DISEÑO DE LOS VALORES DE LA RED DE SALIDA PARA EL EJEMPLO

3.2.6.

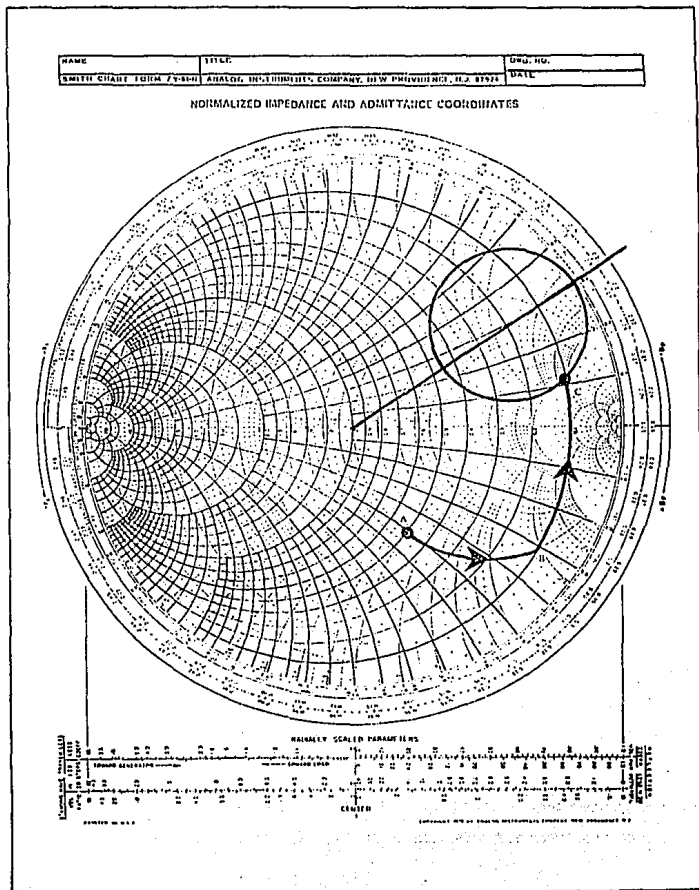
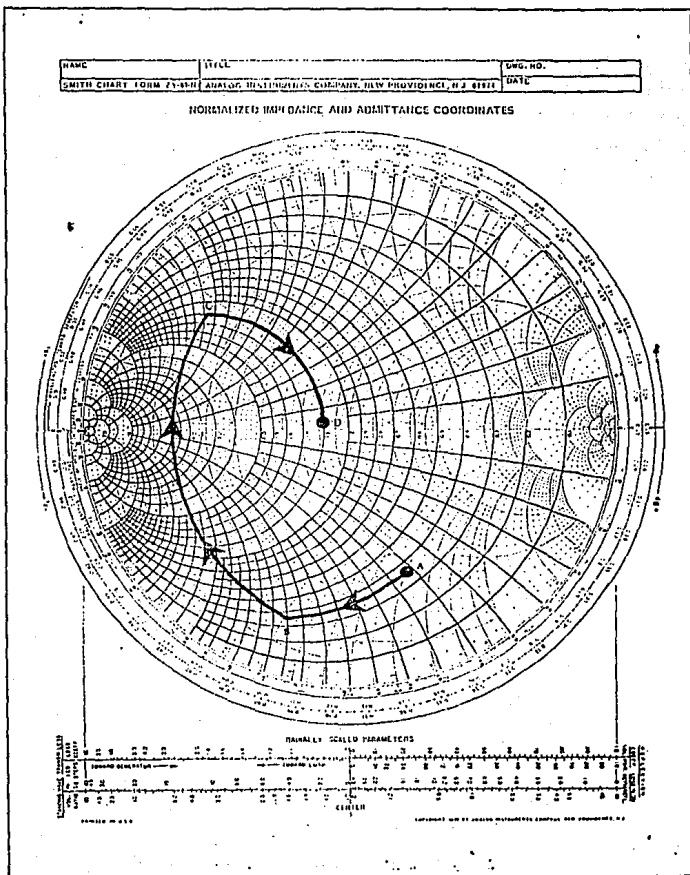


Fig.3.2.31. DISEÑO DE LOS VALORES DE LA RED DE ENTRADA PARA EL EJEMPLO

3.2.6.



$$\Gamma_s = \left[\frac{0.277^* - 59 + (0.078^* 93)(1.92^* 64)(0.82^* 14.2)}{1 - (0.82^* 14.2)(0.848^* - 31)} \right]$$

$$\Gamma_s = 0.105^* 160$$

Este punto está graficado como el punto D en la Fig.3.2.31. El valor normalizado de la impedancia de fuente está planteado en el punto A (0.7-j0.1.2). Así, la red de entrada debe transformar el valor de la impedancia del punto A a la impedancia deseada del punto D. Por cuestiones prácticas, esto fue hecho con un diseño de tres elementos como se muestra en la carta Smith.

$$\text{Arc AB} = C_2 \text{ en derivación} = j0.62 \text{ mho}$$

$$\text{Arc BC} = L_2 \text{ en serie} = j1.09 \text{ ohms}$$

$$\text{Arc CD} = C_3 \text{ en derivación} = j2.1 \text{ mhos}$$

De las ecuaciones para redes de tres elementos (del apéndice B) tenemos:

$$C_2 = \frac{(0.62)}{2\pi(250 \times 10^6)(50)}$$

$$C_2 = 7.9 \text{ pF}$$

$$C_3 = \frac{2.1}{2\pi(250 \times 10^6)(50)}$$

$$C_3 = 27 \text{ pF}$$

$$L_2 = \frac{(1.09)(50)}{2\pi(250 \times 10^6)}$$

$$L_2 = 34.7 \text{ nH}$$

El diseño completo, excluyendo los componentes de polarización, se muestra en la Fig.3.2.32

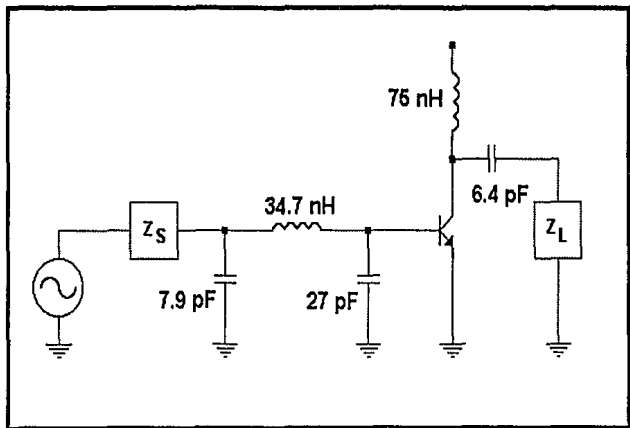


Fig. 3.2.32 Circuito final para el ejemplo 3.4.6.

Círculos de estabilidad.

Cuando el factor de estabilidad de Rollett, indica una potencial inestabilidad con el transistor, existe la posibilidad de que el transistor oscile con algunas combinaciones de impedancias de fuente y carga. Por lo tanto, cuando K es menor que 1, es extremadamente importante que la elección de los valores de impedancia de fuente y carga se hagan con mucho cuidado. Uno de los mejores métodos para determinar esos valores de impedancia para fuente y carga que causan que el transistor se vuelva inestable, es graficando los círculos de estabilidad en la carta Smith. Un círculo de estabilidad es simplemente un círculo en la carta Smith el cual representa el límite entre los valores de impedancia de carga o de fuente que causan inestabilidad y los que no la causan. Por lo tanto el perímetro del círculo representa el conjunto de puntos que forzan a $K=1$. La parte de adentro o la parte de afuera del círculo puede representar la región inestable y esa determinación se hace una vez que los círculos han sido dibujados.

Las localizaciones y los radios de los círculos de estabilidad de entrada y salida se pueden determinar de la siguiente manera:

1. Calcular D_S utilizando la ecuación 3.2.23
2. Calcular C_1 .

$$C_1 = S_{11} - D_S S_{22}^* \quad (3.2.37)$$

3. Calcular C_2 utilizando la ecuación 3.2.27
4. Calcular la localización del centro del círculo de estabilidad de entrada.

$$r_{e1} = \frac{C_1}{|S_{11}|^2 - |D_S|^2} \quad (3.2.38)$$

5. Calcular el radio del círculo de estabilidad de entrada.

$$p_{e1} = \left\{ \frac{S_{12} D_{21}}{|S_{11}|^2 - |D_S|^2} \right\} \quad (3.2.39)$$

6. Calcular la localización del centro del círculo de estabilidad de salida.

$$r_{s2} = \frac{C_2}{|S_{22}|^2 - |D_s|^2} \quad (3.2.40)$$

7. Calcular el radio del círculo de estabilidad de salida.

$$P_{s2} = \frac{|S_{12} S_{21}|}{|S_{11}|^2 - |D_s|^2} \quad (3.2.41)$$

Una vez que se han hecho los cálculos, los círculos de estabilidad se pueden graficar directamente en la carta Smith. Sin embargo, nótese que si se quiere graficar los círculos de estabilidad para un transistor incondicionalmente estable nunca se encontrarán. Esto se debe a que para un transistor incondicionalmente estable, toda la carta Smith representa una región de operación estable, como muestra la Fig. 3.2.33.

Para un transistor potencialmente inestable, los círculos de estabilidad deben parecerse a los que se muestran en la Fig. 3.2.34. Muchas veces sólo una parte del círculo de estabilidad intersecta la carta Smith.

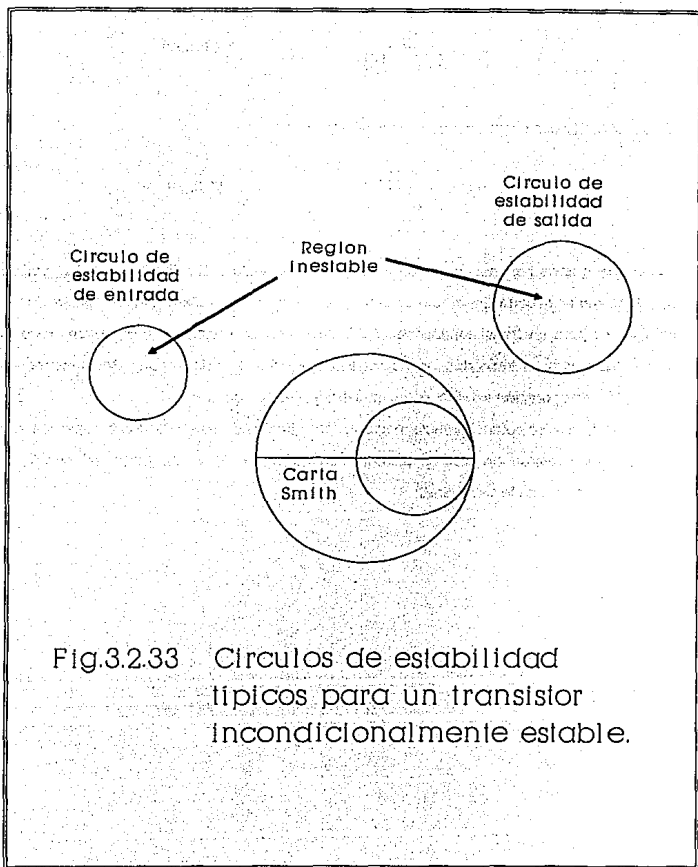
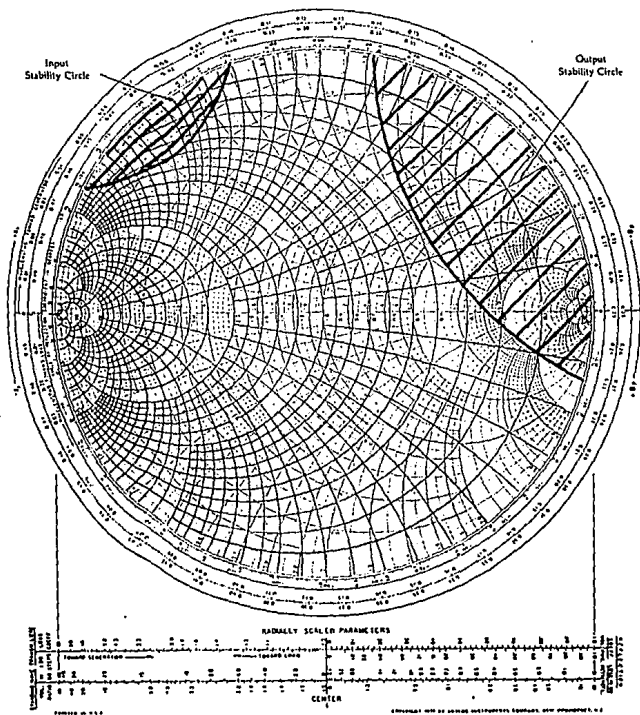


Fig.3.2.33 Círculos de estabilidad típicos para un transistor incondicionalmente estable.

Fig. 3.2.34. CIRCULOS DE ESTABILIDAD PARA UN TRANSISTOR POTENCIALMENTE INESTABLE.

NAME	SYLL	DRG. NO.
SMITH CHART FORM 75-81-N	ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J. 07861	DATE

NORMALIZED IMPEDANCE AND ADMITTANCE COORDINATES



Después de que se han graficado los círculos de estabilidad en la carta, el siguiente paso es determinar que lado del círculo (el lado de adentro o el lado de fuera) es el que representa la región estable. Esto se determina chequeando si S_{11} y S_{22} para el transistor son menor que 1. Debido a que los parámetros S fueron medidos con una fuente y una carga de 50 ohms, y ya que el transistor permanece estable bajo estas condiciones (S_{11} o S_{22} serian mayor que 1 para un transistor inestable), entonces el centro de la carta Smith normalizada debe de ser parte de la región estable. Por lo tanto, en este caso, si uno de los círculos contiene el centro de la carta, el interior de este círculo representa la región de impedancias estables para ese puerto. Si, de otra manera, el círculo no contiene el centro de la carta, entonces toda la área fuera de este círculo representa la región estable de operación para ese puerto. Es muy extraño encontrar un transistor que sea inestable con una fuente y una carga a 50 ohms y, si se encuentra es recomendable mejor probar con otro dispositivo. Así, el procedimiento señalado arriba debe ser considerado como el método mas directo para localizar las regiones estables de operación en una Carta Smith. El ejemplo 3.2.7 ilustra el procedimiento.

Ejemplo 3.2.7 Los parámetros S para un transistor 2N5179 en 200 MHz, con un $V_{CE}=6$ volts y un $I_C=5$ mA, son (de la hoja de datos):

$$S_{11} = 0.4 \angle 280^\circ$$

$$S_{22} = 0.78 \angle 345^\circ$$

$$S_{12} = 0.048 \angle 65^\circ$$

$$S_{21} = 5.4 \angle 103^\circ$$

Seleccionar una carga estable y un coeficiente de reflexión de fuente que pueda proporcionar una ganancia en potencia de 12 dB en 200 MHz.

Solución

El cálculo del factor de estabilidad de Rollett (K) para el transistor indica inestabilidad potencial con $K=0.802$. Por lo tanto, se debe de tener mucho cuidado en la selección de las impedancias de la fuente y de la carga para el dispositivo o este puede oscilar. Para encontrar las regiones de operación estable en la Carta Smith, dibujamos los círculos de estabilidad de entrada y salida. Del procedimiento anterior tenemos:

$$D_S = (0.4 \angle 280^\circ)(0.75 \angle 345^\circ) - (0.048 \angle 65^\circ)(5.4 \angle 103^\circ)$$

$$= 0.429 \angle -58.18^\circ$$

$$C_1 = 0.4 \angle 280^\circ - (0.429 \angle -58.2^\circ)(0.78 \angle -345^\circ)$$

$$= 0.241 \angle -136.6^\circ$$

$$C_2 = 0.78 \angle 345^\circ - (0.429 \angle -58.2^\circ)(0.4 \angle -280^\circ)$$

$$= 0.65 \angle -24^\circ$$

Entonces, el centro de el círculo de estabilidad de entrada se localiza en el punto:

$$r_{st} = \frac{0.241 \angle 136.6^\circ}{(0.4)^2 - (0.429)^2} = 10 \angle 136.6^\circ$$

El radio del círculo se calcula como:

$$P_{st} = \left| \frac{(0.048 \angle 65^\circ)(5.4 \angle 103^\circ)}{(0.4)^2 - (0.429)^2} \right| = 10.78$$

De manera similar, para el círculo de estabilidad de salida:

$$r_{s2} = \frac{0.65 \angle 24^\circ}{(0.78)^2 - (0.429)^2} = 153 \angle 24^\circ$$

$$P_{s2} = \left| \frac{(0.048 \angle 65^\circ)(5.4 \angle 103^\circ)}{(0.78)^2 - (0.429)^2} \right| = 0.610$$

Estos círculos se muestran en la figura 3.2.35. Nótese que el círculo de estabilidad de entrada está dibujado como una línea recta debido a que el radio del círculo es muy grande. Debido a que S_{11} y S_{12} son menores a 1, podemos deducir que el interior del círculo de estabilidad de entrada representa la región de estabilidad para impedancias de fuente mientras que el exterior del círculo de estabilidad de salida representa la región de estabilidad para impedancias de carga para el dispositivo.

El círculo de ganancia de 12 dB se muestra gráficamente en la Fig.3.4.19. El cual se encuentra usando la ecuación 3.2.23 y las ecuaciones de la 3.2.32 a la 3.2.36. Nótese que D_S y C_2 tienen que haber sido ya calculadas.

La localización del centro del círculo se encuentra en:

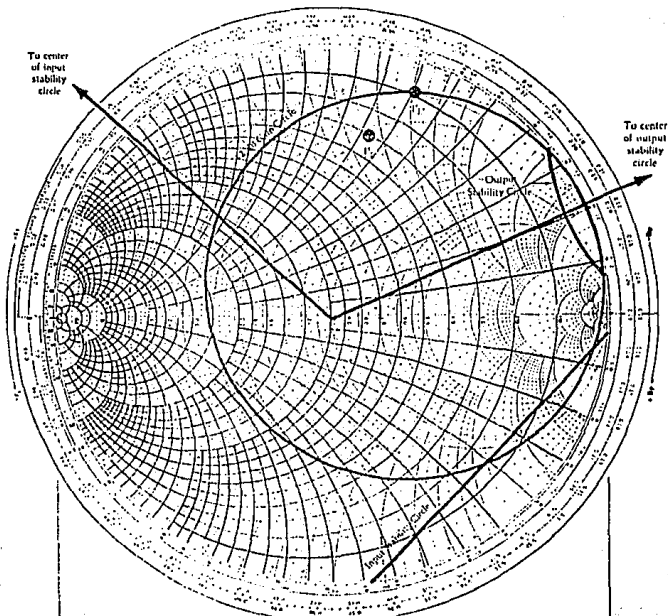
$$r_O = 0.287 \angle 24^\circ$$

Fig.3.235. CIRCULOS DE ESTABILIDAD Y GANANCIA PARA EL TRANSISTOR DEL EJEMPLO 3.2.7.

EXAMPLE 3-7—Cont.

NAME	TITLE	DRG. NO.
SMITH CHART FORM 77-2111	ANALOG INSTRUMENT COMPANY, NEW PROVIDENCE, N.J. 07934	DATE

NORMALIZED IMPEDANCE AND ADMITTANCE COORDINATES



UNUSUALLY SCALED PARAMETERS

SWR	1.0	1.2	1.5	2.0	3.0	4.0	5.0	6.0	8.0	10.0	15.0	20.0	30.0	40.0	50.0	60.0	80.0	100.0
Reflection Coefficient (Voltage)	0.000	0.050	0.100	0.167	0.250	0.333	0.400	0.462	0.538	0.600	0.690	0.766	0.833	0.885	0.923	0.950	0.975	1.000
Reflection Coefficient (Power)	0.000	0.002	0.010	0.033	0.069	0.111	0.160	0.213	0.289	0.360	0.474	0.578	0.694	0.783	0.842	0.906	0.950	1.000
Transmission Loss (dB)	0.00	0.04	0.14	0.22	0.35	0.48	0.58	0.68	0.80	0.90	1.10	1.29	1.50	1.69	1.84	2.00	2.15	2.30
Return Loss (dB)	∞	20.8	14.0	10.0	7.8	6.0	5.0	4.3	3.8	3.5	3.0	2.7	2.4	2.2	2.1	2.0	1.9	1.8
Attenuation (dB)	∞	20.8	14.0	10.0	7.8	6.0	5.0	4.3	3.8	3.5	3.0	2.7	2.4	2.2	2.1	2.0	1.9	1.8

Copyright © 1968 Analog Instruments Company, New Providence, N.J.

con un radio de:

$$p_0 = 0.724$$

Las únicas impedancias de carga que no podríamos seleccionar para el transistor están localizadas dentro de el círculo de estabilidad de entrada. Cualquier otra impedancia de carga localizada en el círculo de ganancia de 12 dB puede proporcionar la ganancia requerida mientras la entrada del dispositivo esté acoplada en forma conjugada y la impedancia requerida para el acoplamiento conjugado caiga dentro del círculo de estabilidad de entrada.

Seleccionar Γ_L igual a un valor conveniente en el círculo de ganancia de 12 dB.

$$\Gamma_L = 0.89 \angle 70^\circ$$

Usando la ecuación 3.2.30, calcular el coeficiente de reflexión de fuente que se requiere para un acoplamiento conjugado y graficar este punto en la carta Smith.

$$\Gamma_s = 0.678 \angle 79.4^\circ$$

Nótese que Γ_s cae dentro de la región estable del círculo de estabilidad de entrada y, por lo tanto, representa una terminación estable para el transistor.

La figura de ruido de cualquier red de dos puertos da una medida de la cantidad de ruido que se suma a la señal que es transmitida a través de la red. Para cualquier circuito práctico, la relación señal a ruido en su salida será peor (muy pequeña) con respecto a su entrada. Sin embargo, en la mayoría de las aplicaciones de diseño de circuitos es posible minimizar la contribución de ruido de cada red de dos puertos a través de una juiciosa selección del punto de operación y de la resistencia de fuente.

Muchos fabricantes especifican una resistencia óptima de fuente en su hoja de especificaciones, como en el caso del transistor 2N5179. Otros pueden especificar un

coeficiente de reflexión de fuente óptimo. Como es el caso de "Microwave Associates". En su hoja de especificaciones de su serie de transistores MA-2120 incluye estas gráficas. Pero, en muchas ocasiones, los datos se presentan sólo para algunas frecuencias. Para solucionar este problema el diseñador tiene que medir los parámetros que requiere.

El diseño de amplificadores para una mínima figura de ruido es simplemente determinar, ya sea experimentalmente o de la hoja de especificaciones, la resistencia de la fuente y el punto de polarización que produce una mínima figura de ruido para el dispositivo (Ejemplo 3.2.8). Una vez determinada, se fuerza a la impedancia de fuente a "parecer" como el valor óptimo. Por supuesto, todas las consideraciones de estabilidad se siguen aplicando. Si el factor de estabilidad de Rollett (K) es menor a 1, entonces se debe ser muy cuidadoso al seleccionar los coeficientes de reflexión de fuente y carga. Lo mejor, en este caso, es dibujar los círculos de estabilidad para tener una exacta indicación gráfica de dónde se encuentran las regiones de inestabilidad.

Después de proporcionarle al transistor su impedancia óptima de fuente, el siguiente paso es determinar el coeficiente de reflexión de carga óptimo que se necesita para terminar adecuadamente la salida del transistor, esto se puede encontrar con la siguiente ecuación:

$$\Gamma_L = \left[S_{22} + \frac{S_{12} S_{21} \Gamma_S}{1 - S_{11} \Gamma_S} \right] \quad (3.2.42)$$

Donde,

Γ_S es el coeficiente de reflexión de fuente para mínima figura de ruido.

Ejemplo 3.2.8 Se ha determinado que el punto óptimo de polarización para mínima figura de ruido para un transistor es $V_{CE} = 10 \text{ V}$ e $I_C = 5 \text{ mA}$. Su coeficiente de reflexión de fuente óptimo, dado por la hoja de especificaciones es:

$$\Gamma_S = 0.7 \angle 140^\circ$$

Los parámetros S para el transistor a 200 MHz, para las condiciones de polarización dadas, son:

$$S_{11} = 0.4 \angle 162^\circ$$

$$S_{22} = 0.35 \angle -39^\circ$$

$$S_{12} = 0.04 \angle 60^\circ$$

$$S_{21} = 5.2 \angle 63^\circ$$

Diseñar un amplificador de bajo ruido el cual operará entre una fuente de 75Ω y una carga de 100Ω a 200 MHz. ¿Que ganancia se espera del amplificador una vez que se ha construido ?

Solución:

El factor de estabilidad de Rollett (K) es 1.74 lo que indica una estabilidad incondicional del transistor. (ecuación 3.2.24).

Por lo tanto, podemos proseguir con el diseño. El diseño de los valores para la red de acoplamiento de entrada se muestra en la figura 3.2.29. Aquí la resistencia normalizada de 75Ω se transforma a Γ_s utilizando la red de dos componentes.

$$\text{Arc AB} = C \text{ en derivación} = j1.7 \text{ mhos}$$

$$\text{Arc BC} = L \text{ en serie} = j0.86 \text{ ohm}$$

Usando las ecuaciones del apéndice B, los valores de componentes se calculan de la siguiente manera:

$$C_1 = \frac{17}{(50)(2\pi)(200 \times 10^6)} = 27 \text{ pF}$$

$$L_1 = \frac{(0.86)(50)}{2\pi(200 \times 10^6)} = 34 \text{ nH}$$

El coeficiente de reflexión de carga que se necesita para terminar adecuadamente el transistor se encuentra utilizando la ecuación 3.20.42

$$\Gamma_L = \left[0.35 \angle -39^\circ + \frac{(0.04 \angle 60^\circ)(5.2 \angle 63^\circ)(0.7 \angle 140^\circ)}{1 - (0.4 \angle 162^\circ)(0.7 \angle 140^\circ)} \right]^* = 0.427 \angle 60.7^\circ$$

Fig.3.2.36. DISEÑO DE LOS VALORES PARA LA RED DE ENTRADA DEL EJEMPLO 3.2.8.

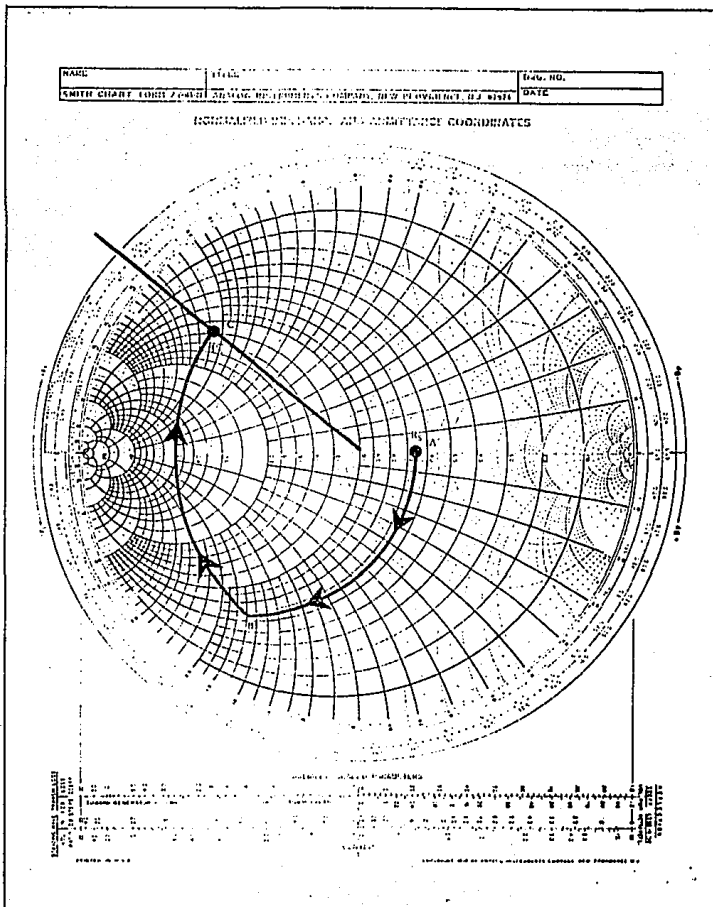
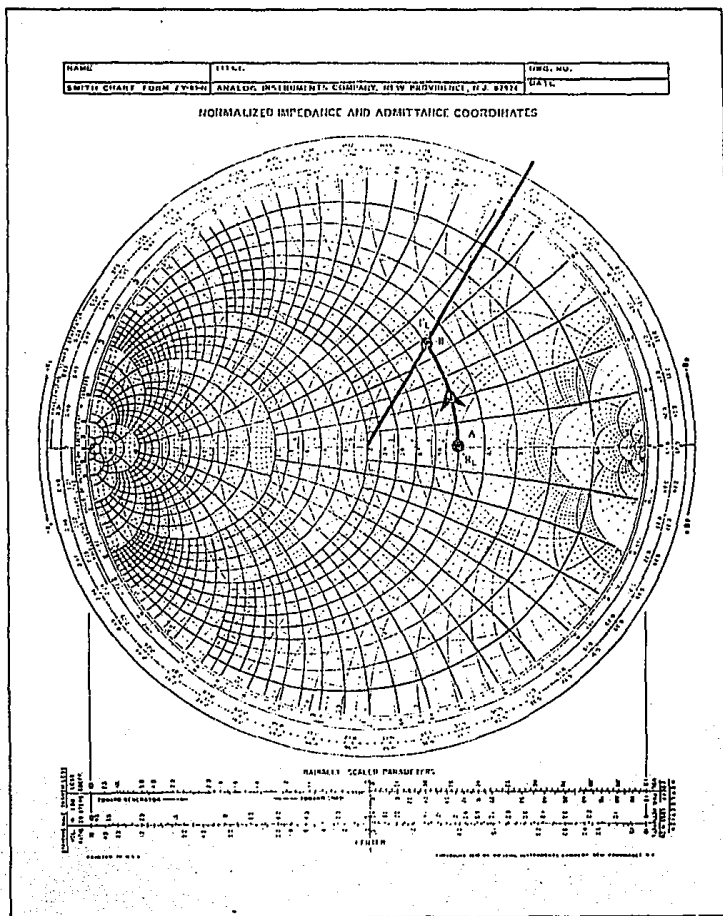


Fig.3.2.37. DISEÑO DE LOS VALORES PARA LA RED DE SALIDA DEL EJEMPLO 3.2.8.



Este valor, se grafica en la figura 3.2.37 con la resistencia de carga normalizada. La carga de 100Ω debe de ser transformada en Γ_L . Un posible método se muestra en la figura 3.2.36. Nótese que un inductor en derivación proporciona la impedancia de transformación necesaria:

$$\text{Arc AB} = L \text{ en derivación} = -j0.48 \text{ mho}$$

Nuevamente usando las ecuaciones del apéndice B, el valor de inductor es:

$$L_2 = \frac{50}{2\pi(200 \times 10^6)(0.48)} = 83 \text{ nH}$$

El diseño final, incluye una red típica de polarización y se muestra en la figura 3.2.38. Los capacitores de $0.1 \mu\text{F}$ se usan solo como bypass y elementos de acoplamiento. La ganancia del amplificador, calculada con la ecuación 3.2.31, es de 13.3 dB.

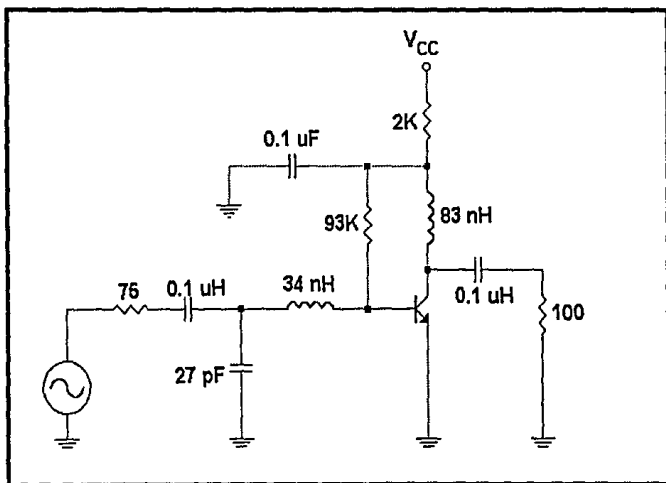


Fig. 3.2.37 Circuito final para el ejemplo 3.2.8.

3.2.6 Diseño y construcción del receptor de ecos de meteoritos.

Amplificador de radio-frecuencia.

Las características que debe cumplir el amplificador son las siguientes:

1. El receptor debe detectar el corrimiento en frecuencia que sufrirá la señal que envía el transmisor² al espacio al ser rebolada en la traza ionizada de un meteorito. Este corrimiento en frecuencia se debe a la velocidad del meteorito. Este corrimiento es conocido como efecto Doppler. El corrimiento en frecuencia que se espera según el cálculo de los astrónomos es de 10 KHz.
2. El receptor debe ser del tipo de detector de producto, es decir que entregue dos salidas: una que es llamada banda lateral superior y otra que es llamada banda lateral inferior. Esto se debe al hecho de que van a existir (debido al efecto Doppler), velocidades tanto positivas como negativas de los meteoritos con respecto al satélite.
3. Estar sintonizado en la frecuencia de 40.9983 MHz (HF). Esto se debe a que el transmisor envía sus pulsos en esta frecuencia y como se trata de detectar los corrimientos en frecuencia, esto implica que se debe cancelar la frecuencia que se envía al espacio y quedarse sólo con el corrimiento de frecuencia, y dado que se utiliza un receptor del tipo de detector de producto, la frecuencia del oscilador local debe ser la misma que la del transmisor.
4. La mínima señal que el receptor debe detectar es de -100 dBm (2.24 μ volts). Este nivel de señal se obtuvo del cálculo de la onda reflejada en el capítulo I. Por razones de seguridad la sensibilidad del receptor se ajustó a -110 dBm (0.708 μ volts).
5. tener un consumo máximo de 200 mW. Esto se debe a que el presupuesto energético del satélite es limitado.

² DISEÑO Y CONSTRUCCION DE UN TRANSMISOR PARA LA DETECCION DE MACROMETEORITOS POR RADIOECOS DESDE UN MICROSATELITE.
CESAR AGUSTO LOPEZ.
F.I UNAM TESIS EN ELABORACION.

Para cumplir con lo anterior se propone un amplificador de dos etapas. Se ha seleccionado un FET de arsenuro de galio de doble puerta de baja figura de ruido, de alta ganancia, de alta transconductancia, y además está caracterizado como de calidad espacial. Para la segunda etapa se propone utilizar un transistor npn para radio-frecuencia de silicio el cual también está caracterizado como de calidad espacial.

Se propone para el GaAsfet una $I_D = 15 \text{ mA}$ y $V_D = 5.0 \text{ volts}$. El voltaje de alimentación es $V_{CC} = 8.5 \text{ volts}$. De las hojas de especificaciones $I_{DSS} = 10 \text{ mA}$ $V_p = -8 \text{ volts}$.

$$R_D = \frac{(8.5 - 5)}{I_D}$$

$$R_D = 233.3 \ \Omega$$

$$V_{GS} = V_p \left(1 - \sqrt{\frac{I_D}{I_{DSS}}}\right)$$

$$V_{GS} = 1.799 \text{ volts}$$

haciendo

$$V_S = 2 \text{ volts}$$

Calculamos

$$R_S = \frac{V_S}{I_D}$$

$$R_S = 133 \ \Omega$$

Para el Gate 2 tenemos:

$$V_o = V_{os} + V_s$$

$$V_o = 3.799 \quad V_o = 3.799 \text{ volts}$$

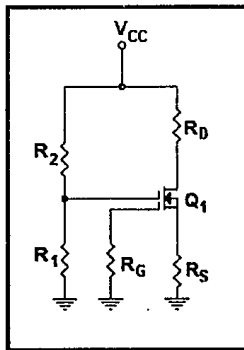
Si

$$R_1 = 220 \text{ K}\Omega$$

$$R_2 = \frac{R_1(V_{CC} - V_o)}{V_o}$$

$$R_2 = 272.23 \text{ K}\Omega$$

Para la otra puerta asumimos un valor grande de resistencia para el Gate1. La red de polarización se muestra en la siguiente figura.



Para la segunda etapa se tiene que la β del transistor es de 50 , el $V_{cc} = 8.5$ volts y se propone:

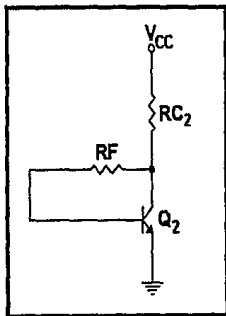
$$V_c = 6 \text{ volts} \quad \text{e} \quad I_c = 5 \text{ mA.}$$

$$I_b = \frac{I_c}{\beta} = 100 \mu\text{A}$$

$$R_f = \frac{(V_c - V_{BE})}{I_b} = \frac{(6 - 0.7)}{100 \mu\text{A}} = 53 \text{ K}\Omega$$

$$R_c = \frac{(V_{cc} - V_c)}{I_b + I_c} = 490 \Omega$$

El diagrama de esta red de polarización se muestra a continuación.



Para el circuito del oscilador local no se requiere de mucha ganancia (el mezclador acepta hasta 7dBm en la terminal de oscilador local), por lo que se propone una $I_C = 1\text{mA}$ y $V_C = 4.5$ volts. Utilizamos el mismo transistor por lo que $\beta = 50$ y $V_{CC} = 8.5$ volts.

Asumiendo que $V_E = 2.5$ volts:

$$R_E = \frac{V_E}{I_E} = 2.5\text{K}\Omega$$

$$R_C = \frac{(V_{CC} - V_C)}{I_C} = 4\text{K}\Omega$$

$$I_B = \frac{I_C}{\beta} = 20\mu\text{A}$$

$$V_{BB} = V_B + V_{BE} = 3.2\text{ volts}$$

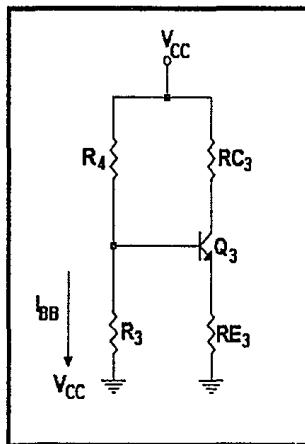
Haciendo :

$$I_{BB} = I_{B3} = 1.5\text{mA}$$

$$R_3 = \frac{V_{BB}}{I_{BB}} = 2.13\text{K}\Omega$$

$$R_4 = \frac{(V_{CC} - V_{BB})}{I_{BB} + I_B} = 3.419\text{K}\Omega$$

El diagrama para la red de polarización de este circuito se muestra en la siguiente figura:



Los parámetros S para el amplificador de rf con los puntos de operación propuestos a 40.9983 MHz, son los siguientes:

Para el GaAsFET

$$s_{11}=1.1938 - j0.121267;$$

$$s_{12}=-0.0001391 + j0.0009902;$$

$$s_{21}=-2.098 + j0.0732;$$

$$s_{22}=1.0997 - j0.04625;$$

Primero, calculamos la cantidad intermedia ds:

$$ds = s_{11} \cdot s_{22} - s_{12} \cdot s_{21}$$

$$1.30699 - 0.186483$$

Para simplificar las operaciones siguientes, calculamos los módulos de los parámetros S y la cantidad intermedia ds.

$$c = \text{Abs}[s_{11}];$$

$$d = \text{Abs}[s_{12}];$$

$$e = \text{Abs}[s_{21}];$$

$$f = \text{Abs}[s_{22}];$$

$$b = \text{Abs}[a];$$

Ahora, calculamos el factor de estabilidad de Rollett:

$$k = (1 + b^2 - c^2 - f^2) / (2 \cdot e \cdot d)$$

$$21.8344$$

dado que este factor es mayor que 1, el transistor bajo estas condiciones de operación es incondicionalmente estable.

Para calcular la máxima ganancia disponible, primero debemos calcular la cantidad intermedia b1:

$$b1 = (1 + c^2 - f^2 - b^2)$$

$$-0.514624$$

Ahora podemos calcular la máxima ganancia disponible como:

$$\text{mag} = 10 \cdot \text{Log}[a/d] + 10 \cdot \text{Log}[k + \text{Sqrt}[k^2 - 1]]$$

$$114.255$$

el signo antes del radical es positivo debido a que el signo de b1 es negativo.

Para el cálculo del coeficiente de reflexión de carga óptimo para estas condiciones, primero calculamos la cantidad c_2 ya que su ángulo será el ángulo del coeficiente de reflexión de carga, pero con signo contrario.

$$c_2 = s_{22} - (a \cdot \text{Conjugate}[s_{11}])$$

$$-0.483204 + 0.0178781 \text{ i}$$

Ahora, calculamos la cantidad b_2 :

$$b_2 = 1 + f^2 - c^2 - b^2$$

$$-0.971394$$

Como el signo de b_2 es negativo, el signo antes del radical para el cálculo de la magnitud del coeficiente de reflexión de carga es positivo y se calcula de la siguiente manera:

$$\Gamma_L = (b_2 + \text{Sqrt}[b_2^2 - 4 \cdot \text{Abs}[c_2]]) / (2 \cdot \text{Abs}[c_2])$$

$$-1.00447 + 1.02915 \text{ i}$$

$$\Gamma_{LL} = \text{Abs}[\Gamma_L]$$

$$1.43809$$

Entonces el coeficiente de reflexión de carga es el siguiente:

$$\Gamma_L = 1.4370 + \text{i} 0.05319 ;$$

El coeficiente de reflexión de fuente lo calculamos de la siguiente manera:

$$\Gamma_s = (s_{11} + ((s_{12} \cdot s_{21} \cdot \text{tc}) / (1 - (\text{tc} \cdot s_{22}))))$$

$$1.193 - 0.11615 \text{ i}$$

$$\Gamma_{ss} = \text{Conjugate}[\Gamma_s]$$

$$\Gamma_s = 1.193 + 0.11615 \text{ i}$$

Con los cálculos anteriores localizamos los coeficientes de reflexión tanto para la red de carga como para la fuente en la carta Smith. Y obtenemos los arcos para calcular los valores de los componentes. Para el GaAsFET las redes de acoplamiento tanto de salida como de entrada se acoplan a 50Ω .

Para la red de entrada tenemos:

$$\text{Arco } AB_1 = C_1 \text{ en serie} = -j0.55$$

$$\text{Arco } BC_1 = L_1 \text{ en derivación} = -j0.61$$

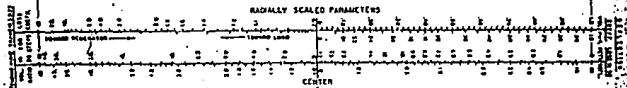
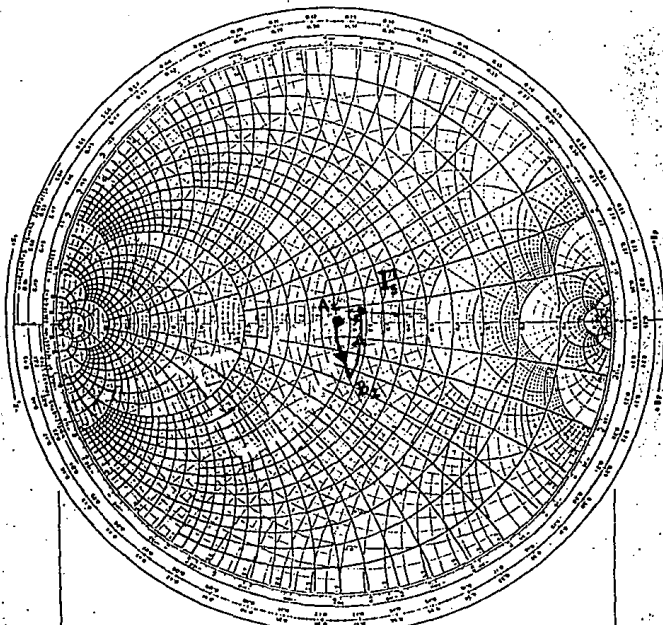
$$C_1 = \frac{1}{2\pi(40.9 \times 10^9)(0.55)(50)} = 140 \text{ pF}$$

$$L_1 = \frac{50}{2\pi(40.9 \times 10^9)(0.61)} = 318 \text{ nH}$$

Los diagramas de carta Smith para el diseño de las redes de acoplamiento se muestran a continuación:

NAME	TITLE	ORG. NO.
SMITH CHART FORM 27-4341	ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J. 07974	DATE

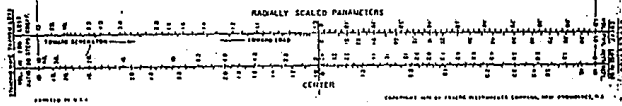
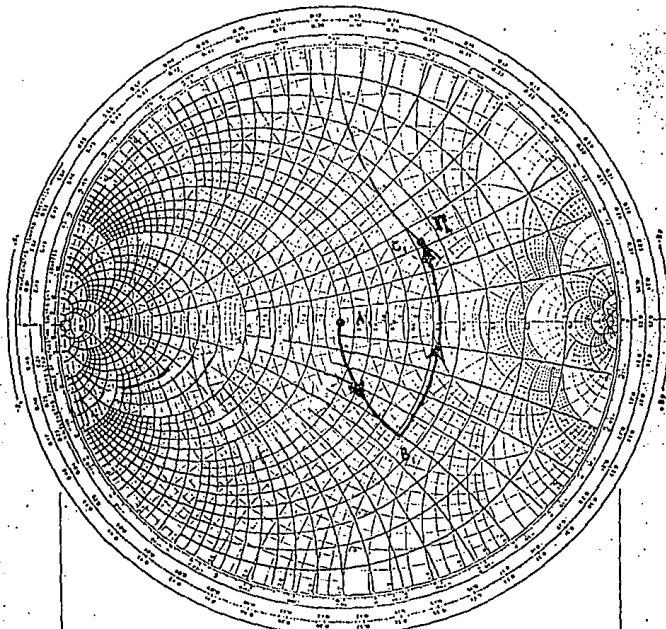
NORMALIZED IMPEDANCE AND ADMITTANCE COORDINATES



RED DE ACOPLAMIENTO DE ENTRADA

NAME	TITLE	DWG. NO.
SMITH CHART FORM ZY-9131	ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J. 07912	DATE

NORMALIZED IMPEDANCE AND ADMITTANCE COORDINATES



RED DE ACOPLAMIENTO DE SALIDA

Para la red de acoplamiento de salida tenemos:

$$\text{Arco } AB_2 = C_2 \text{ en serie} = -j0.65$$

$$\text{Arco } BC_2 = L_2 \text{ en derivación} = -j0.55$$

$$C_2 = \frac{1}{2\pi(40.9 \times 10^6)(0.65)(50)} = 0.12 \text{ nF}$$

$$L_2 = \frac{50}{2\pi(40.9 \times 10^6)(0.55)} = 353 \text{ nH}$$

Para la segunda etapa de amplificación se tienen los siguientes parámetros S (el procedimiento es el mismo empleado para el transistor anterior):

$$s_{11} = 0.4493 - j 0.5457;$$

$$s_{22} = 0.72164 - j 0.097464;$$

$$s_{12} = 0.0099026 - j 0.019819;$$

$$s_{21} = -4.366 + j 6.5777;$$

Primero, calculamos la cantidad intermedia ds:

$$ds = s_{11} \cdot s_{22} - s_{12} \cdot s_{21}$$

$$0.183918 - 0.589256 j$$

El módulo de las cantidades anteriores es:

$$c = \text{Abs}[s_{11}];$$

$$d = \text{Abs}[s_{12}];$$

$$e = \text{Abs}[s_{21}];$$

$$f = \text{Abs}[s_{22}];$$

$$b = \text{Abs}[a];$$

El factor de estabilidad de Rollett es:

$$k=(1 + b^2 - c^2 - f^2)/(2*e*d)$$

1.00372

como es mayor que 1, el transistor es incondicionalmente estable para estas condiciones de operación.

La cantidad b1 es:

$$b1=(1 + c^2 - f^2 - b^2)$$

0.588347

Como el signo de b1 es positivo, el signo antes del radical en el cálculo de la máxima ganancia disponible es negativo y la mag la calculamos como:

$$\text{mag}=10*\text{Log}[e/d]+10*\text{Log}[k-\text{Sqrt}[k^2-1]]$$

57.8962

La cantidad c2 (que sirve para obtener el ángulo del coeficiente de reflexión de carga) es:

$$c2=s22-(a*\text{Conjugate}[s11])$$

0.317449 + 0.0669245 i

La cantidad b2 es:

$$b2=1+f^2-c^2-b^2$$

0.649557

Como el signo de b2 es positivo, el signo antes del radical para el cálculo del coeficiente de reflexión de carga es negativo y esta magnitud se calcula como:

$$\Gamma_L=(b2 - \text{Sqrt}[b2^2-4*\text{Abs}[c2]])/(2*\text{Abs}[c2])$$

1.00108 - 1.44229 i

$$\Gamma_{LL}=\text{Abs}[\Gamma_L]$$

1.75567

Por lo que el coeficiente de reflexión de carga queda de la siguiente manera:

$$\Gamma_L = 1.7179 - j0.362026 ;$$

El coeficiente de reflexión de fuente se calcula como:

$$\Gamma_s = (s_{11} + ((s_{12} * s_{21} * \Gamma_L) / (1 - (\Gamma_L * s_{22}))))$$

$$0.699121 - j1.14207$$

$$\Gamma_{ss} = \text{Conjugate}[\Gamma_s]$$

$$\Gamma_3 = 0.699121 + j1.14207$$

Para el transistor npn, la red de acoplamiento de entrada se diseña para 50Ω , mientras que la red de acoplamiento de salida se diseña para 25Ω debido a que tenemos dos mezcladores. Por lo tanto, de los cálculos anteriores, tenemos para la red acoplamiento de entrada:

$$\text{Arco } AB_3 = L_3 \text{ en derivación} = -j0.68$$

$$\text{Arco } BC_3 = L_4 \text{ en serie} = j0.55$$

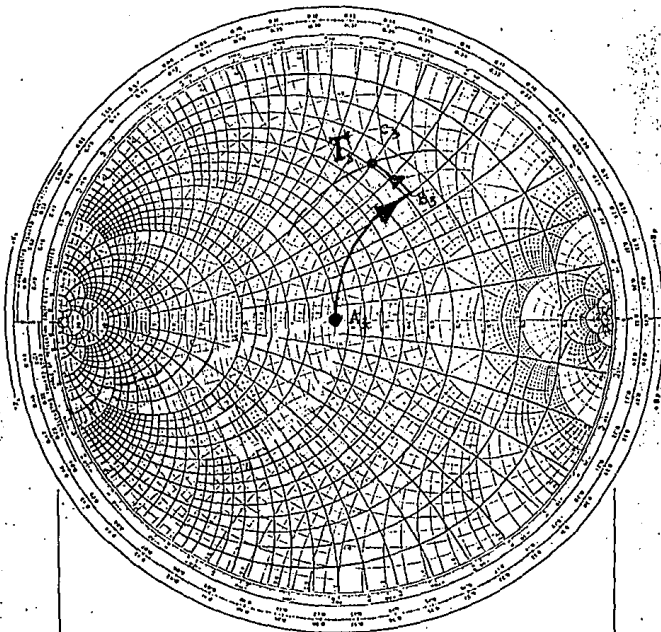
$$L_3 = \frac{50}{2\pi(40.9 \times 10^9)(0.68)} = 286 \text{ nH}$$

$$L_4 = \frac{(0.55)(50)}{2\pi(40.9 \times 10^9)} = 107 \text{ nH}$$

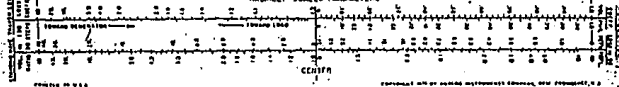
Los diagramas de carta Smith se muestran a continuación:

NAME	TITLE	DRW. NO.
SMITH CHART FORM 27-9111	ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J. 07911	DATE

NORMALIZED IMPEDANCE AND ADMITTANCE COORDINATES



RADIALLY SCALED PARAMETERS



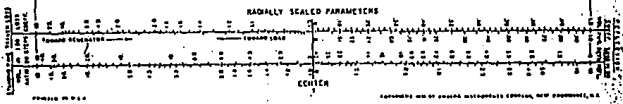
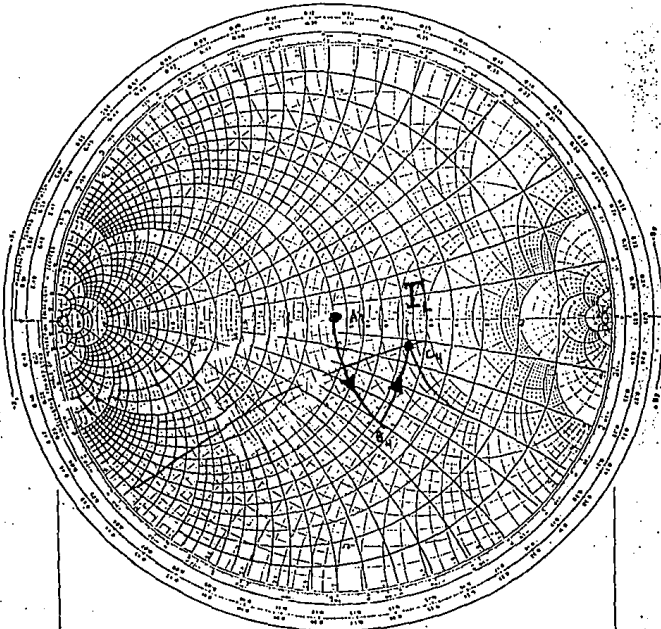
PRINTED IN U.S.A.

FORM 27-9111-1 (REV. 10-65) ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J.

RED DE ACOPLAMIENTO DE ENTRADA

NAME	TITLE	DWG. NO.
SMITH CHART FORM 27-41-41	ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J. 07111	DATE

NORMALIZED IMPEDANCE AND ADMITTANCE COORDINATES



RED DE ACOPLAMIENTO DE SALIDA

Para la red de acoplamiento de salida tenemos:

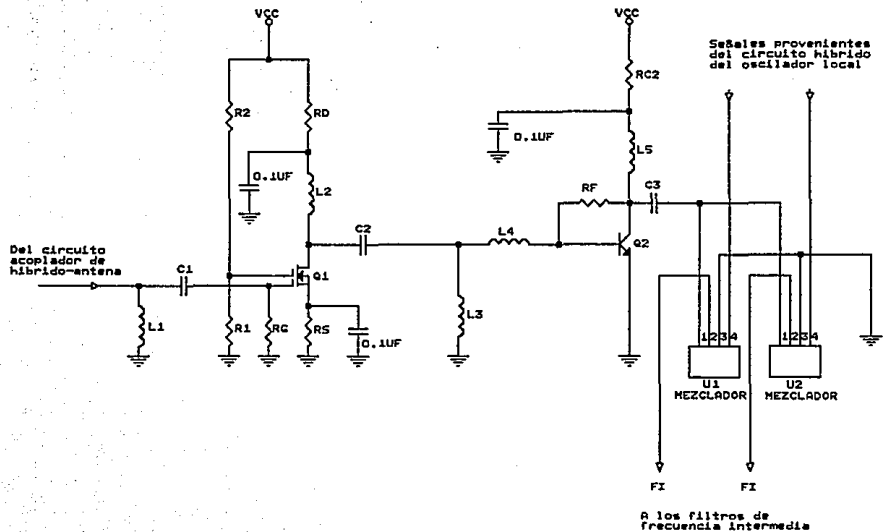
$$\text{Arco } AB_4 = C_3 \text{ en serie} = -j0.82$$

$$\text{Arco } BC_4 = L_3 \text{ en derivación} = -j0.84$$

$$C_3 = \frac{1}{2\pi(40.9 \times 10^6)(0.82)(25)} = 189.8 \text{ pF}$$

$$L_3 = \frac{25}{2\pi(40.9 \times 10^6)(0.84)} = 115.81 \text{ nH}$$

El diagrama final del amplificador de rf se muestra a continuación:



AMPLIFICADOR DE RF		
Size	Document Number	REV
A	LAB. PUIDE	
Date:	July 25, 1994	Sheet of

Los parámetros S para el oscilador local son los siguientes (el procedimiento es el mismo que para los transistores anteriores):

$$s_{11}=0.6498 - j0.332;$$

$$s_{22}=0.8227 - j0.17936;$$

$$s_{12}=0.0185 + j0.0317;$$

$$s_{21}=-1.7127 + j1.995;$$

La cantidad intermedia ds es:

$$ds=s_{11} \cdot s_{22} - s_{12} \cdot s_{21}$$

$$0.569969 - 0.372299 j$$

El módulo de estos parámetros es:

$$c=|s_{11}|;$$

$$d=|s_{12}|;$$

$$e=|s_{21}|;$$

$$f=|s_{22}|;$$

$$b=|a|;$$

El factor de estabilidad de Rollett es:

$$k=(1 + b^2 - c^2 - f^2)/(2 \cdot e \cdot d)$$

$$1.15021$$

como este factor es mayor que 1, el transistor es incondicionalmente estable bajo estas condiciones.

La cantidad b1 se calcula como:

$$b_1=(1 + c^2 - f^2 - b^2)$$

$$0.359987$$

Dado que b_1 es positivo, el signo antes del radical para el cálculo de la máxima ganancia disponible es negativo y la calculamos como:

$$\text{mag}=10*\text{Log}[e/d]+10*\text{Log}[k-\text{Sqrt}[k^2-1]]$$

37.3015

Calculamos c_2 (para obtener el ángulo del coeficiente de reflexión de carga) de la siguiente manera:

$$c_2=s_{22}-(a*\text{Conjugate}[s_{11}])$$

0.32873 - 0.12667 j

Calculamos la cantidad b_2 para saber el signo a utilizar antes del radical en la fórmula del cálculo del coeficiente de reflexión de carga.

$$b_2=1+f^2-c^2-b^2$$

0.713069

La magnitud del coeficiente de reflexión de carga es:

$$\Gamma_L=(b_2 - \text{Sqrt}[b_2^2-4*\text{Abs}[c_2]])/(2*\text{Abs}[c_2])$$

1.01205 - 1.34697 j

$$\Gamma_{LL}=\text{Abs}[\Gamma_L]$$

1.6848

Por lo que el coeficiente de reflexión de carga es:

$$\Gamma_L=1.6848 + j 0.605781 ;$$

El coeficiente de reflexión de fuente lo calculamos de la siguiente manera:

$$\Gamma_s=(s_{11} + ((s_{12} * s_{21} * \text{tc})/(1 - (\text{tc} * s_{22}))))$$

0.970861 - 0.283882 j

$$\Gamma_{ss} = \text{Conjugate}[\Gamma_s]$$

$$\Gamma_s = 0.970861 + 0.283882j$$

De los cálculos anteriores, tenemos para la red de acoplamiento de entrada:

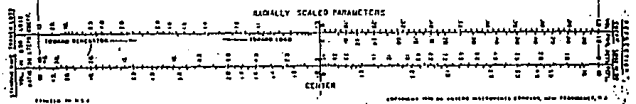
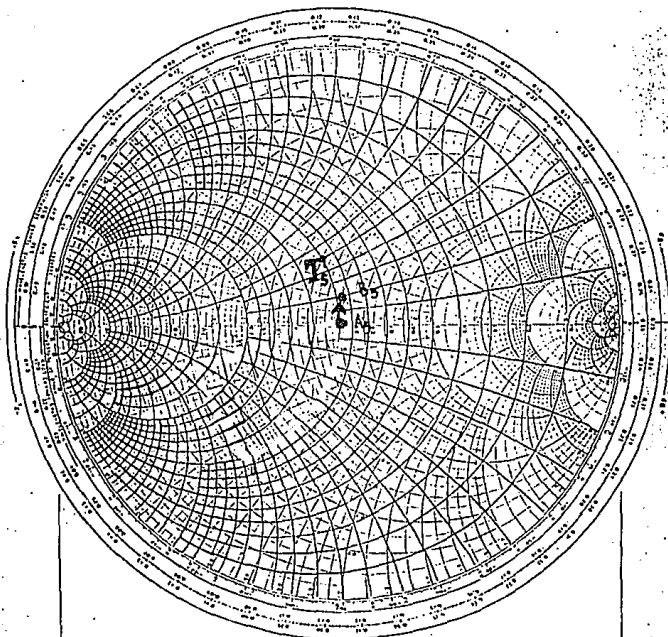
$$\text{Arco } AB_s = L_s \text{ en serie} = j0.3$$

$$L_s = \frac{(0.3)(50)}{2\pi(40.9 \times 10^6)} = 58.36 \text{ nH}$$

Los diagramas de carta Smith se muestran a continuación:

NAME	TITLE	DWG. NO.
SMITH CHART FORM 27-64W	ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J. 07972	DATE

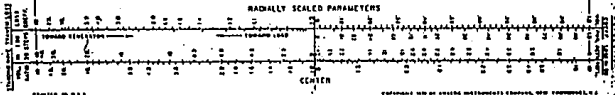
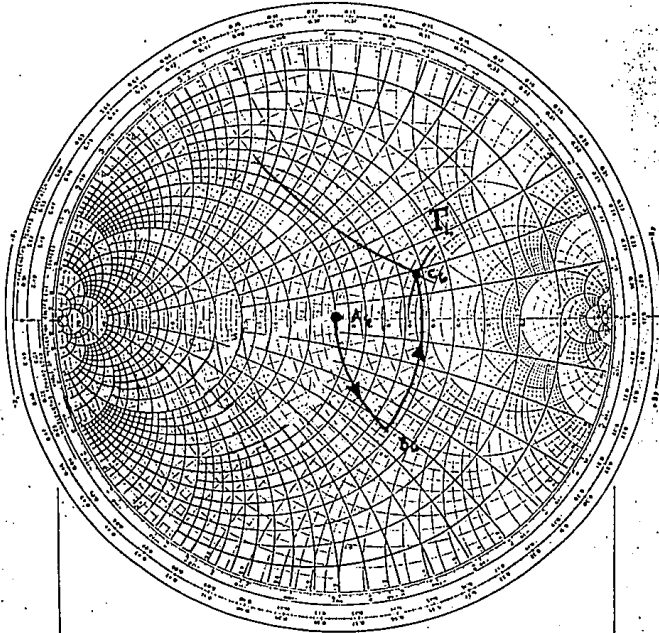
NORMALIZED IMPEDANCE AND ADMITTANCE COORDINATES



RED DE ACOPLAMIENTO DE ENTRADA

NAME	TITLE	ORG. NO.
SMITH CHART FORM 27-47H	ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J. 07914	DATE

NORMALIZED IMPEDANCE AND ADMITTANCE COORDINATES



RED DE ACOPLAMIENTO DE SALIDA

Para la red de acoplamiento de salida tenemos:

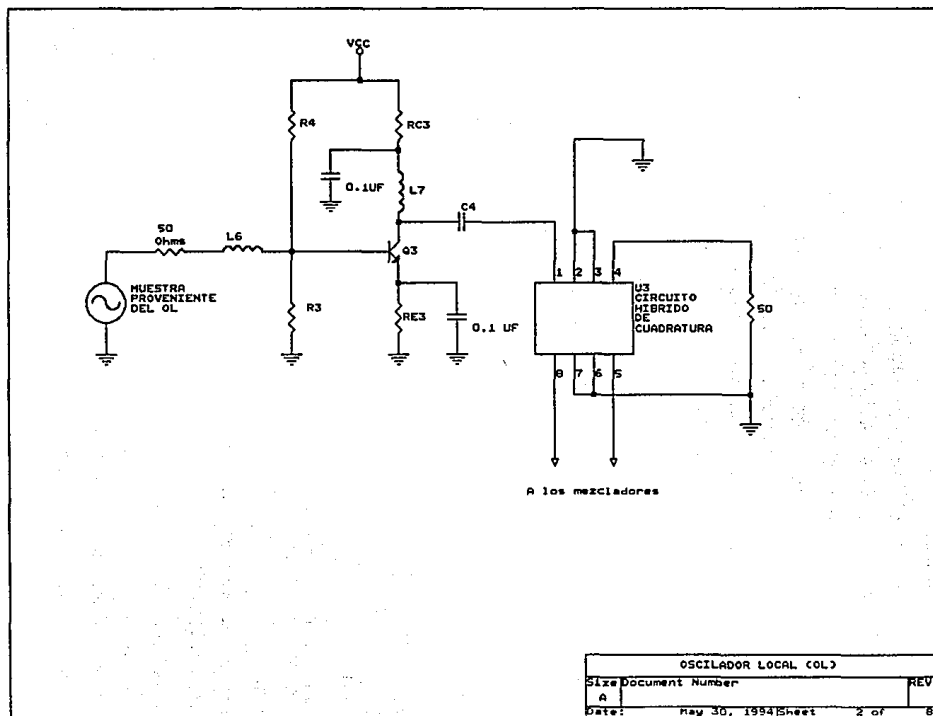
$$\text{Arco } AB_0 = C_4 \text{ en serie} = -j0.9$$

$$\text{Arco } BC_0 = L_7 \text{ en derivación} = -j0.74$$

$$C_4 = \frac{1}{2\pi(40.9 \times 10^6)(0.9)(50)} = 86.47 \text{ pF}$$

$$L_7 = \frac{50}{2\pi(40.9 \times 10^6)(0.74)} = 256 \text{ nH}$$

El diagrama final para el oscilador local se muestra a continuación:



Para la medición de los parámetros S, se utilizó el analizador de redes HP 8505A y el medidor de parámetros S, HP 8503A.

Para la selección de los mezcladores que se utilizaron para realizar la mezcla y obtener la frecuencia intermedia, se tomó en cuenta el nivel de la señal mínima a detectar, es decir -100dBm y el nivel del oscilador local que es de -32 dBm, por lo que se seleccionó un mezclador de superficie (por el espacio disponible) que trabaja con límites para el oscilador local de 7 dBm y para señal de radiofrecuencia de 1 dBm. Este mezclador tiene un aislamiento entre las terminales de oscilador local y radiofrecuencia típico de 42 dB y un aislamiento entre las terminales de oscilador local y frecuencia intermedia típico de 47 dB. A partir de este momento lo que nos queda después de mezclar las señales es la diferencia entre el oscilador local(40.99983 MHz) y la señal de radiofrecuencia recorrida algunos KHz este corrimiento según el cálculo de los astrónomos es de 10 KHz por lo que a continuación del mezclador se incluye un amplificador de video(por su anchura de banda) y posteriormente un filtro pasa-bajas con frecuencia de corte de 10 KHz. El filtro utilizado, se construye con dos filtros pasa-bajas butterworth de dos polos cada uno para tener una mejor respuesta en frecuencia. El cálculo se describe a continuación:

Para el cálculo de los componentes utilizamos las fórmulas para este tipo de filtro, como se ilustra a continuación:

$$C_3 = \frac{1}{\omega_c R}$$

$$C_1 = \frac{C_3}{2}$$

$$C_2 = 2C_3$$

Proponemos los valores de las resistencias de la siguiente manera:

$$R_1 = R_2 = R_3 = R_r = 11 \text{ K}\Omega$$

De acuerdo a esto tenemos los siguiente:

$$C_3 = 1.44 \text{ nF}$$

$$C_1 = 723.43 \text{ nF} \quad \text{este valor se aproximó a } 820 \text{ pF}$$

$$C_2 = 2.89 \text{ nF} \quad \text{este valor se aproximó a } 2.7 \text{ nF}$$

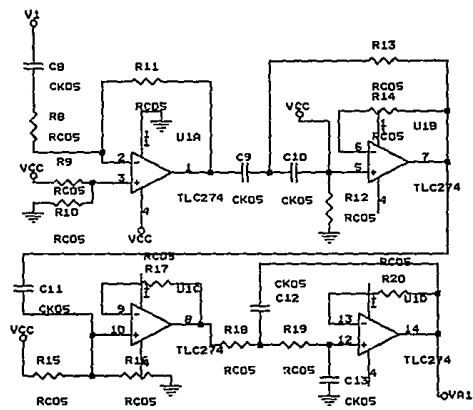
El diagrama de este circuito se muestra a continuación (a partir de este circuito en adelante, los circuitos se hacen por duplicado debido a que requerimos de las dos bandas laterales).

La etapa que sigue es amplificar las señales debido a la pérdida que tiene el filtro y darles un defasamiento de -180° para poder obtener cuatro señales para entrar a la red de adelanto-atraso. Esta etapa se muestra en el diagrama que sigue:

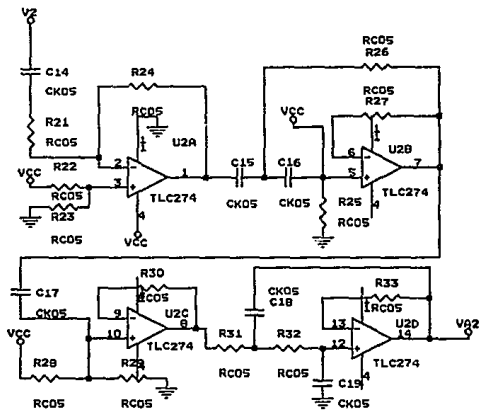
La siguiente etapa es la red de adelanto-atraso necesaria para poder obtener cuatro señales por banda las cuales se requieren para realizar la cancelación de una de las bandas dependiendo de la fase que les da el circuito híbrido de cuadratura que se empleó en la etapa del oscilador local. La red de adelanto-atraso fue tomada de PROCEEDINGS OF THE IEEE (noviembre 1971) del artículo "Broad-band Passive 90° RC Hybrid with Low component Sensitivity for Use in the Video Range of frequencies" y también la configuración para el puente donde se tienen la suma y resta de las señales mismas que se utilizarán en la siguiente etapa. El diagrama de la red de adelanto-atraso se muestra en la siguiente figura.

La arquitectura de la red de adelanto atraso fue propuesta por AMSAT en base al artículo mencionado (ver apéndice).

La etapa que sigue es simplemente un sumador diferencial de las señales que entrega la red, el puente de resistencias de la red de adelanto-atraso se incluye en esta etapa para ilustrar la suma de éstas en el amplificador operacional. El rechazo de la banda lateral no deseada medida fue de 20dB. El circuito correspondiente a esta etapa se muestra a continuación.

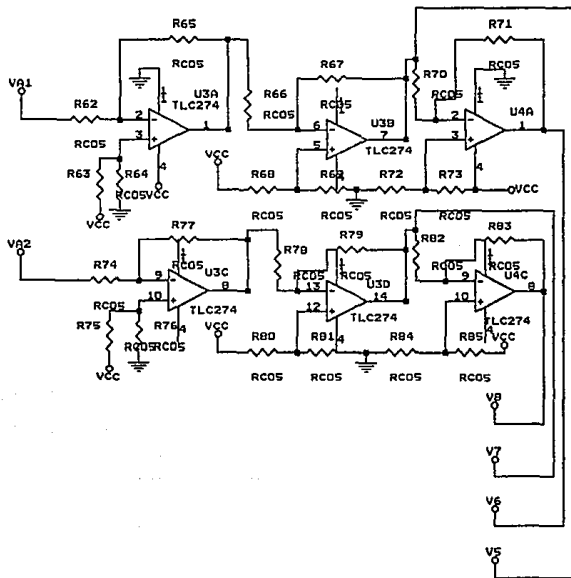


FILTRO PASA-BANDA 1-10 KHz		
C13		
Size Document Number		
A	LAB. PUIDE	REV
Date:	June 1, 1994	Sheet 1 of 1

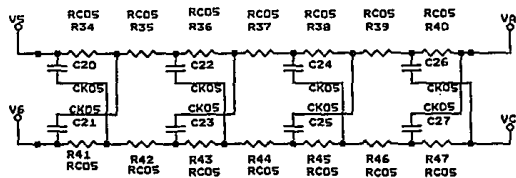


FILTRO PASA-BANDA 1-10 KHz
(2)

Size	Document Number	REV
A	LAB. PUIDE	
Date:	June 1, 1994	Sheet 1 of 1



AMPLIFICACION DE FI		
Size	Document Number	REV
A	LAB. PUIDE.	
Date:	June 18, 1994	Sheet 1 of 1



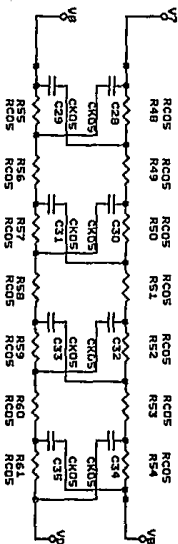
RED DE ADELANTO-ATRASO

Size Document Number

REV

A LAB. PUIDE

Date: May 31, 1954 Sheet 1 of 1

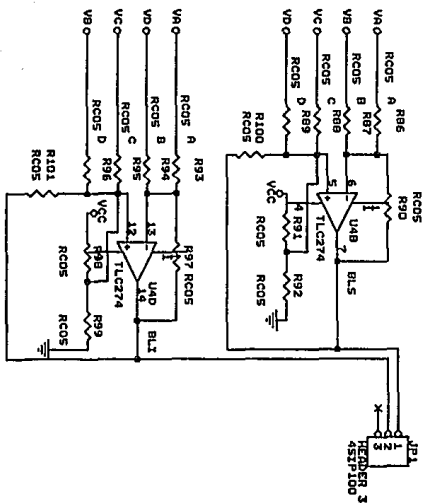


RED DE ADELANTO-ATRASO

Size Document Number
LAB. PUJOL

Date

Rev. 21-1948



AMPLIFICADOR SUMADOR DIFERENCIAL.	
SEPARACION DE BANDAS 2	
SISTEMA	LAB. PULCE
Documento	Numero
Fecha	June 18, 1945 sheet
A	REV
1	1

3.3 TEORÍA , DISEÑO Y CONSTRUCCIÓN DE LA FUENTE CONMUTADA PARA EL TRANSMISOR DEL EXPERIMENTO.

3.3.1 Teoría básica.

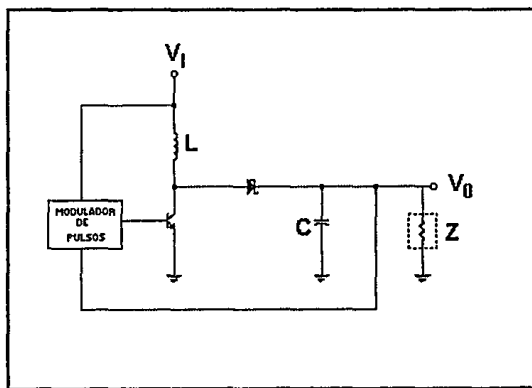
"Ventajas de una fuente conmutada"

- 1.- Son de alta eficiencia, cuando menos un 80% a lo más un 90%.
- 2.- Son ligeras. (Hasta un 10 % del peso de una fuente lineal.)
- 3.- Son pequeñas.

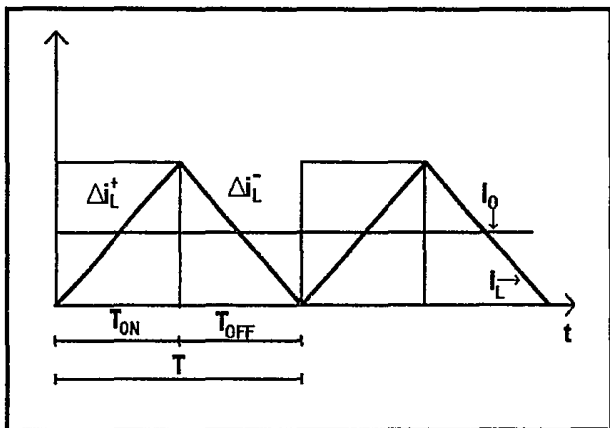
"Desventajas de una fuente conmutada"

- 1.- Su regulación no es inmediata, solo se puede corregir hasta el siguiente ciclo.
- 2.- El voltaje de salida siempre tiene un rizo.
- 3.- Produce emisiones de radiofrecuencia.

Configuración elevadora de fuente conmutada: Entrega un voltaje mayor que el voltaje de entrada. (Para este tipo de diseños se tiene una relación de transformación máxima de 5)



CONFIGURACIÓN ELEVADORA DE UNA FUENTE CONMUTADA



GRÁFICA DE CORRIENTE EN EL INDUCTOR.

$$I_{o\min} = \Delta i_L / 2$$

$$\Delta i_L = I_{o\min}$$

$$V = L \frac{di}{dt}$$

$$V \approx L \frac{\Delta i}{\Delta t} \rightarrow \Delta t = \frac{V t_{on}}{L}$$

$$V_1 - V_o = -L \frac{\Delta i}{t_{off}} \rightarrow \Delta t = -t_{off} \frac{V_1 - V_o}{L}$$

$$\Delta i_L^* = \Delta i_L$$

$$\frac{V_i t_{on}}{L} = -t_{off} \frac{V_i - V_o}{L}$$

$$V_i (t_{on} - t_{off}) = V_o t_{off}$$

$$V_o = V_i \left[\frac{t_{on}}{t_{off}} + 1 \right]$$

$$V_o = V_i \left[\frac{t_{on}}{t_{off}} + 1 \right]$$

$$T = t_{on} + t_{off}$$

$$t_{off} = T - t_{on}$$

$$V_o = \left[\frac{t_{on}}{T - t_{on}} + 1 \right] = V_i \left[\frac{T}{T - t_{on}} \right]$$

$$V_o = V_i \left[\frac{1}{1 - \delta} \right]$$

$$\text{Si } \dots \quad \delta = 1 \quad V_o \rightarrow \infty$$

No es posible, el transistor estaría siempre en saturación.

Cálculo del Inductor.

$$V_i = L \frac{\Delta i_L}{t_{on}} \rightarrow t_{on} = L \frac{\Delta i_L}{V_i}$$

$$V_i - V_o = -L \frac{\Delta i_L}{t_{off}} \rightarrow t_{off} = L \frac{\Delta i_L}{V_o - V_i}$$

$$T = t_{on} + t_{off}$$

$$T = L \frac{\Delta i}{V_i} + L \frac{\Delta i}{V_o - V_i}$$

$$T = L \Delta i \left[\frac{V_o}{V_i V_o - V_i^2} \right]$$

$$L = \frac{T(V_i V_o - V_i^2)}{\Delta i V_o}$$

$$\Delta i = 2 I_{omin}$$

$$L = \frac{V_i V_o - V_i^2}{f 2 I_{omin}}$$

Cálculo del Capacitor

$$I_o = C \frac{dV_o}{dt}$$

$$I_o = C \frac{\Delta V_o}{\Delta t}$$

$$\Delta V_o = \Delta V_o$$

$$C = \frac{I_o \Delta t}{\Delta V_o}$$

$$\text{Pero } \Delta t = \frac{t_{\text{off}}}{2}$$

$$C = \frac{l_0 t_{\text{off}}}{2 \Delta V_0}$$

$$\Delta l_0 = \frac{\Delta l_i}{2}$$

$$C = \frac{\Delta l_i}{2} \left(\frac{t_{\text{off}}}{2 \Delta V_0} \right)$$

$$t_{\text{off}} = L \frac{\Delta l_i}{V_0 - V_i}$$

$$C = \frac{\Delta l_i}{2} \left(\frac{L \Delta l_i}{(V_0 - V_i) 2 \Delta V_0} \right)$$

$$C = \frac{L \Delta l_i^2}{4 (V_0 - V_i) \Delta V_0}$$

$$C = \frac{L 4 l_{0 \text{ min}}^2}{4 (V_0 - V_i) \Delta V_0}$$

$$C = \frac{L l_{0 \text{ min}}^2}{(V_0 - V_i) \Delta V_0}$$

Nota: En la practica el capacitor debe ponerse 5 a 10 veces mas grande que el calculado. Se utiliza para cargas resistivas y capacitivas.

Para el diseño que se presenta de fuente conmutada elevadora, la corriente de salida nunca debe ser igual a cero; esto implica que la fuente debe de tener una carga mínima, así mismo el voltaje de salida nunca es cero y tampoco es igual al voltaje de entrada.

Es importante también que el circuito de control, que maneja al transistor, lo someta a corte y saturación, de lo contrario se pierden grandes cantidades de potencia.

3.3.2 DISEÑO Y CONSTRUCCIÓN

CRITERIOS DE CONSTRUCCIÓN

a) Parámetros de diseño.

- 1.- Voltaje de entrada.
- 2.- Voltaje de salida
- 3.- Voltaje de rizo ΔV_o
- 4.- Frecuencia de operación (entre 10 y 100 KHz)

b) Características del transistor.

- 1.- El transistor se debe de adecuar a los tiempos mínimos y máximos de encendido y apagado del switcheo utilizado.
- 2.- Voltaje colector-emisor debe ser igual al menos al voltaje máximo de entrada esperado.

c) Selección del Diodo.

- 1.- El diodo debe cumplir con las características de velocidad impuestas por la frecuencia de operación.
- 2.- El voltaje de inversa deberá ser al menos V_o (voltaje de salida).
- 3.- Se recomienda utilizar un diodo Schottky por su velocidad de operación.

d) Circuito de modulación.

Existen tres formas de modular que son: por ancho de pulso, por variación de pulso y a tiempos variables.

La modulación por ancho de pulso se realiza a frecuencia constante, siendo los tiempos de encendido y apagado variables, lo cual permite determinar, la frecuencia de operación y las armónicas existentes.

La modulación por posición determina uno de los tiempos, dejando el otro libre. En este tipo de modulación, la frecuencia es variable y es necesario poner dispositivos para fijar un límite a los tiempos de operación.

La modulación a tiempos variables. A diferencia de los dos casos anteriores, esta no requiere ningun oscilador ni circuito monoestable, se utiliza un comparador para poner a corte o a saturación el transistor de paso.

Es necesario que se le ponga histéresis al comparador, de lo contrario, la frecuencia de operación puede alcanzar valores superiores a los deseados.

Para este tipo de modulación es imposible tener rizos pequeños.

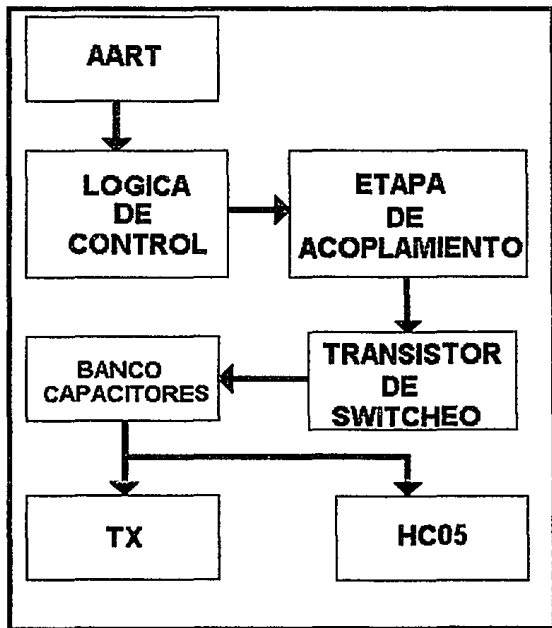


DIAGRAMA A BLOQUES DE LA FUENTE CONMUTADA.

DISEÑO DE LA FUENTE CONMUTADA.

A continuación se presentan los requerimientos de diseño para la fuente conmutada elevadora para el módulo del experimento del UNAMSAT-1.

Voltaje de entrada $V_i = 10$ volts

Voltaje de salida $V_o = 40$ volts

frecuencia de operación $f = 25$ KHz

Corriente de salida $I_{omin} = 1.5$ A

Voltaje de rizo $\Delta v_o = 10$ mV

$$L = \frac{V_i V_o - V_i^2}{2 I_{omin} f V_o} = \frac{10 \times 40 - 10^2}{2 \times 1.5 \times 25 \times 10^3 \times 40} = 100 \text{mHy}$$

$$C = \frac{1.5^2 \times 100 \times 10^{-9}}{(40 - 10)(10 \times 10^{-3})} = 750 \mu\text{F}$$

De acuerdo al criterio de selección del capacitor para una fuente conmutada, y tomando en cuenta que disponemos de capacitores de calidad espacial de $330 \mu\text{F}$ a 50 V y el espacio en este módulo para este circuito en particular, se lograron colocar 16 capacitores en paralelo que en conjunto dan:

$$C = 5280 \mu\text{F}$$

Con esta capacitancia y considerando que el pulso de duración máxima es de 10 mSeg. tenemos que cuando la fuente se ha cargado hasta 40 volts y se dá el pulso, tenemos un voltaje en la fuente de:

$$V_c(t) = V_i e^{-t/\tau}$$

$$\tau = RC$$

$$\tau = (22.857)(5280 \times 10^{-6})$$

$$\tau = 120.68 \text{ mSeg}$$

$$V_c(t) = (40)(0.92047)$$

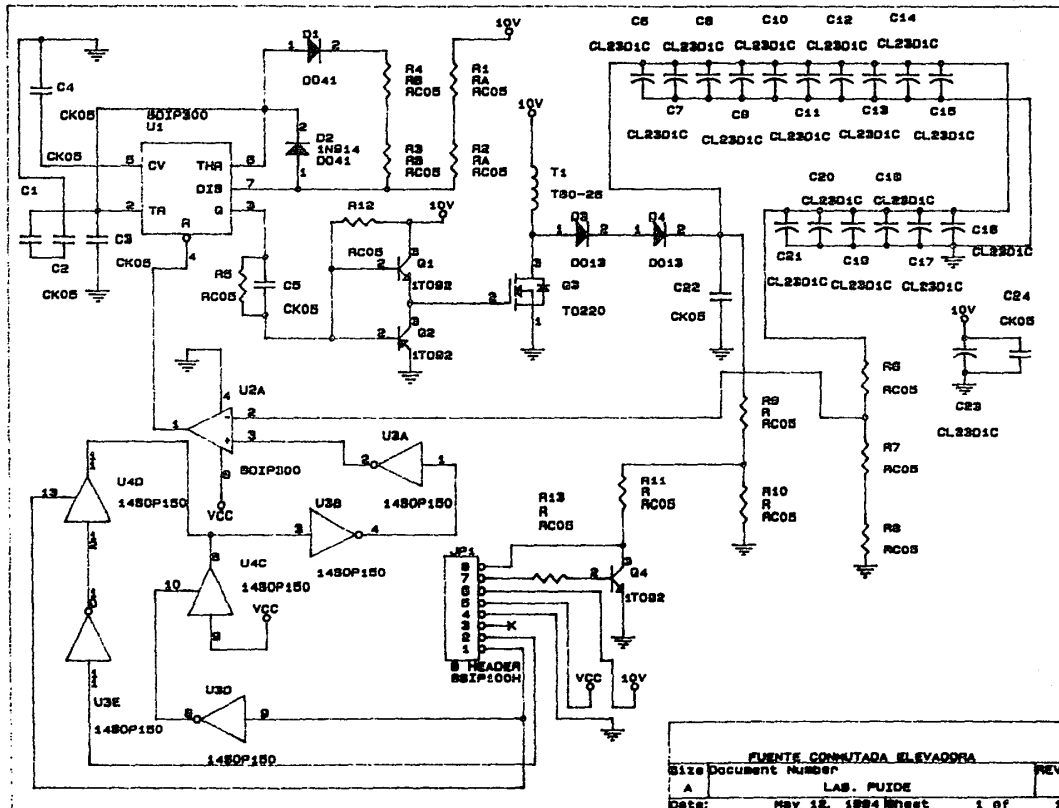
$$V_c(t) = 36.8 \text{ volts}$$

Por otro lado el tiempo de carga de la fuente queda determinado despejando a τ de la ecuación anterior lo que nos da el siguiente valor:

$$t = -\tau \ln \left[\frac{V_c(t)}{V_i} \right]$$

$$t = 10 \text{ mSeg}$$

Que es tiempo suficiente para que la fuente tome su nivel de 40 volts antes de que se envíe el pulso siguiente, considerando que el tiempo mínimo entre pulsos es de 1 segundo.



3.4 ANALISIS DE INFORMACION CAPTURADA.

3.4.1 REQUERIMIENTOS QUE DEBE CUMPLIR EL ALGORITMO MATEMÁTICO PARA VALIDACIÓN DE ECOS.

- Capaz de determinar la frecuencia de una señal.
- El tiempo de respuesta del algoritmo debe ser menor a 3 seg.
- Número de operaciones reducido.
- Programable en lenguaje C.
- Utilice un mínimo de funciones matemáticas (SEN, COS, etc).
- Utilice menos de 2 Mbytes de memoria.

Un algoritmo que cumple con los requerimientos antes mencionados es el de anidamiento, para la utilización del mismo se contó con la colaboración del matemático Gerardo Vega Hernández quien desarrollo su tesis profesional en base a este tipo de algoritmos.

A continuación se hará un breve resumen de la conclusión de la tesis¹ mencionada donde se observa la ventaja que tiene un algoritmo de anidamiento con el algoritmo de Cooley Tuckey.

Por lo general el desarrollo de un algoritmo más eficiente que otro, desde un punto de vista de rapidez, repercute de manera directa en una mayor complejidad del algoritmo y por consiguiente en un programa con un mayor código.

Al comparar un programa basado en el algoritmo de Cooley Tuckey y un programa basado en el algoritmo de anidamiento se observan las diferencias en cuanto complejidad y tamaño. Se ha visto que la herramienta matemática empleada para los nuevos algoritmos de anidamiento y factor primo, es mucho mayor a la empleada en el algoritmo de Cooley Tuckey.

Los algoritmos matemáticos que emplean anidamiento ofrecen las siguientes ventajas:

- Mayor Rapidez.
- Mayor variedad en el orden de las transformadas.
- Mayor precisión.

¹ALGORITMOS RECIENTES PARA EL CALCULO DE LA TRANSFORMADA DE FOURIER DISCRETA
MAT. GERARDO VEGA HERNADEZ
CIUDAD UNIVERSITARIA, MEXICO, D.F 1991.

MAYOR RAPIDEZ.

Para ejemplificar este punto se hace una comparación de un programa basado en el algoritmo de anidamiento y en un programa basado en el algoritmo de Cooley Tuckey, se observa que el primero es aproximadamente 30% más rápido que el segundo. Se estima además que una vez implementado, el algoritmo del factor (una de las características de los algoritmos de anidamiento) primo su tiempo de ejecución será aproximadamente 40% más rápido que el en el caso del programa basado en el algoritmo de Cooley Tuckey.

TABLA DE COMPARACIÓN EN SEGUNDOS

ORDEN DE LA TFD	COOLEY TUCKEY	ALGORITMO ANIDAMIENTO
256	0.66	
260		0.49
504		0.77
512	1.54	
1024	3.40	
1040		2.25
2048	7.47	
2184		5.43

MAYOR VARIEDAD EN EL ORDEN DE LAS TRANSFORMADAS,

En cuanto a la variedad del orden de las transformadas puede decirse que tomando en cuenta el algoritmo óptimo para el cálculo de la transformada de orden 13, los nuevos algoritmos permiten calcular hasta 120 diferentes tipos de ordenes desde 1 hasta una transformada de orden 655208 que es el producto de $(16^9 \cdot 5^7 \cdot 13)$ que es aproximadamente 2^{16} .

En cambio, en el algoritmo de Cooley Tuckey requiere que el orden de la transformada sea una potencia de 2, aunque no existe límite para el orden de la transformada, el valor aumenta considerablemente cuando el orden crece por lo que seleccionar el orden en base al número de muestras se dificulta más que en el algoritmo de anidamiento.

MAYOR PRECISION.

La mayor precisión de los nuevos algoritmos de anidamiento y factor primo sobre el algoritmo clásico de cooley tuckey, se debe a que estos nuevos algoritmos requieren menos operaciones de punto flotante, con lo cual se logra una menor pérdida de precisión al calcular las transformadas, aunque los nuevos algoritmos requieren aproximadamente el mismo número de adiciones que el algoritmo de Cooley Tuckey, no sucede así con las multiplicaciones, en donde para transformadas de ordenes grandes se logra un ahorro de más de la mitad de las multiplicaciones.

Obsérvenos el siguiente ejemplo: Para calcular una transformada de orden 512 empleando el algoritmo de Cooley Tuckey se requiere de 7172 multiplicaciones reales.

Por otro lado, para calcular una transformada de orden 520 empleando el algoritmo de anidamiento es necesario realizar 2980 multiplicaciones reales, lo cual implica un ahorro de aproximadamente un 60% de las multiplicaciones sobre el algoritmo de Cooley Tuckey.

3.5 CONCLUSIONES.

El estudio de la materia oscura es cada vez de mayor importancia para la comunidad astronómica, por lo que el desarrollo de nuevas herramientas que permitan un conocimiento más profundo de esta parte del universo es indispensable, en este contexto, el desarrollo del módulo experimental para detectar meteoritos que lleva a bordo el satélite UNAMSAT-1 intenta contribuir en la búsqueda de respuestas a las interrogantes que sobre la materia oscura se han desatado.

A través del presente trabajo de tesis se ha presentado el desarrollo de los instrumentos con los que se medirá la velocidad de entrada de los meteoritos a la atmósfera terrestre, transmisor¹, receptor y controlador de pulsos (HC05).

Receptor:

El receptor de ecos de meteoritos sufrió cambios en cuanto a su ganancia, debido a que una de las limitantes del satélite (además del consumo) fue el espacio disponible para el circuito impreso de los módulos que se requirieron diseñar para el experimento planteado. Este hecho ocasionó que no se tuvieran buenos planos de tierra lo que ocasionó que disminuyera la ganancia con respecto al prototipo empleado. Esta limitante también ocasionó que se tuvieran inducciones del oscilador local hacia el amplificador de rf, por lo que se tuvo que emplear un blindaje entre las tres etapas: la de rf, la del oscilador local y la de frecuencia intermedia. Pero finalmente aún con estos problemas se logró la sensibilidad requerida. Algo en lo que queremos hacer hincapié es que la construcción de la red de adelanto-atraso es un diseño que tomamos como herramienta ya existente y que fue desarrollado por gente de la IEEE. En cuanto a los demás sistemas se utilizaron filtros Butterworth de dos polos en cascada activos (debido también al espacio) para tener una mejor respuesta en frecuencia. Tal vez en un proyecto próximo exista la posibilidad de mejorar la calidad de este tipo de circuitos, empleando circuitos de control de ganancia automático para tener un mejor rango de recepción de señales y teniendo mayores espacios para obtener mejores circuitos de radio-frecuencia.

¹Diseño y construcción de un transmisor para la detección de macrometeoritos por radio ecos desde un microsátélite.
Cesar Augusto López
Tesis en elaboración. F.I. UNAM
248

Controlador de pulsos. Se logro realizar un sistema mínimo capaz de cubrir los requerimientos de diseño establecidos que son:

- a) Capacidad de generar pulsos susceptibles de variar de 1 a 16 mseg de duración a intervalos también susceptibles de variar de 1 a 16 seg.
- b) Comunicación serial asíncrona.
- c) Capacidad de almacenar hasta 4 kbytes de datos.
- d) Capacidad para ser programado desde tierra una vez que este en órbita.
- e) Tener un sistema supervisor (watch -dog)
- f) Sistema de bajo consumo energético.

El desarrollo de este circuito se facilito gracias a las ventajas que los microcontroladores ofrecen. Logrando un circuito mínimo compuesto básicamente de un multiplexor analógico un microcontrolador y un arreglo mínimo para grabar al microcontrolador.

Se logro que el circuito consumiera 40 mWatts, debido a que se utilizo tecnología de montaje de superficie HCMOS.

Es de suma importancia destacar la presencia de un circuito de watch-dog el cual protege al satélite en caso de que el circuito controlador llegue a sufrir alguna alteración. En su construcción se siguió la filosofía de utilizar el mínimo de elementos tratando de tener un mínimo de posibles fallas y por lo tanto obtener un máximo de confiabilidad en este sistema.

En el diseño y construcción del circuito impreso del controlador de pulsos se realizo bajo las normas sugeridas por MOTOROLA para el diseño de circuitos digitales con la finalidad de evitar al máximo la emisión de ruido de radiofrecuencia.

El software utilizado en el microcontrolador puede ser modificado si el experimento lo llegara a requerir proporcionando una gran flexibilidad en el manejo de los parámetros que controla este circuito.

El desarrollo del circuito controlador de pulsos fue un gran logro debido a que el sistema es de muy bajo consumo, no genera ruido hacia los demás sistemas, puede salir de operación interrumpiendo casi la totalidad de su consumo (varios microamperes) y es ideal para controlar un proceso experimental susceptible de ser modificado a distancia.

Al momento de escribir estas líneas se han obtenido resultados satisfactorios en las pruebas realizadas en el laboratorio, ya que el sistema es capaz de recibir y analizar señales de hasta -110 db, lo que nos permite esperar resultados positivos del sistema cuando se encuentre el satélite en órbita.

La construcción de este satélite nos permitió conocer diferentes aspectos de la tecnología espacial, siendo este proyecto el primero en su tipo en México, permitiéndonos conocer una ingeniería de muy alta calidad, la cual permite la formación de recursos humanos capaces de participar en el diseño y construcción de una nueva generación de microsátélites.

Como egresados de la carrera de ingeniería en electrónica de la facultad de ingeniería de la Universidad Nacional Autónoma de México, consideramos que la preparación que nos proporciono la facultad fue suficiente para poder participar con éxito en este proyecto sobre todo en el área de electrónica digital, sin embargo consideramos que en la parte de electrónica de radiofrecuencia nuestra preparación es muy básica y por lo tanto para incursionar en el diseño y construcción de sistemas de radiofrecuencia se requiere de conocimientos mas profundos y de una experiencia adicional, que la facultad debe proporcionar con un curriculum más amplio y con profesores más especializados en esta importante área.

APÉNDICE A

CALCULO DE LOS TIEMPOS DE REGRESO DE ECOS DE METEORITOS.

Altura de vuelo del satélite con respecto al nivel medio del mar	730 Km
Altura de la capa superior de la atmósfera con respecto al nivel medio del mar	120 Km
Distancia mas corta entre la atmósfera y el satélite	610 Km
Distancia mas lejana que puede cubrir el satélite	5500 Km

- a) Calculo para determinar el menor tiempo en que regresa un eco de meteorito, el cual determina la máxima duración de un pulso.

$$d = 610 \text{ km}$$

$$c = \frac{d}{t}$$

$$t' = \frac{d}{c}$$

$$t' = \frac{610 \text{ km}}{300 \times 10^3 \text{ km/s}} = 2.033 \text{ mseg}$$

$$t = 2 t' = 4.066 \text{ mseg}$$

Tenemos que 4.066 mseg es el tiempo en que tarda un eco en regresar al satélite cuando un meteorito ionice la parte mas cercana de atmósfera a él, por lo tanto no se puede enviar un pulso de mayor duración a este tiempo ya que de hacerlo el pulso estaría regresando antes de terminar de enviarlo.

b) Cálculo para determinar el mayor tiempo que tarda un pulso en regresar al satélite, lo que permite establecer el tiempo necesario de muestreo de "vigilancia" para poder recibir el eco en este caso extremo y por lo tanto permite conocer la memoria mínima necesaria para almacenar los datos muestreados.

$$d = 5380 \text{ km}$$

$$t' = \frac{5500 \text{ km}}{300 \times 10^3 \text{ km/s}} = 18.333 \text{ mseg}$$

$$t = 2 t' = 36.666 \text{ mseg}$$

Este pulso tarda en regresar 36.666 mseg, por lo tanto se necesita muestrear durante 36.666 mseg después de que se termina de enviar el pulso para poder recibir el eco en este caso extremo.

La memoria mínima que se requiere teniendo en cuenta el tiempo de muestreo mencionado y la frecuencia de muestreo con del convertidor A/D que es de 30 kHz se calcula de la siguiente forma:

$$\text{No. bytes} = t \times F_m$$

$$1100 \text{ bytes} = 36.666 \text{ mseg} \times 30\,000 \text{ bytes/seg}$$

Por lo tanto se requiere como mínimo una memoria que pueda almacenar a 1100 bytes para poder cubrir este caso extremo.

APENDICE B.

B.1 IMPEDANCIAS Y ADMITANCIAS EN LA CARTA SMITH.

Es de todos conocido que la impedancia se forma con una parte real y una parte compleja de la forma:

$$Z=R\pm jX$$

donde :

Z=impedancia en Ohms.

R=resistencia en Ohms.

X=reactancia en Ohms.

Cuando la reactancia tiene signo negativo representa una reactancia capacitiva y se localiza en parte baja de la carta Smith a partir de la línea de resistencia pura en el diagrama de la Fig. B.1. Cuando la reactancia tiene signo positivo, representa una reactancia inductiva y se localiza en la parte alta de la carta Smith en el diagrama de la Fig. B.1.

Para localizar una impedancia Z en la carta Smith, se localiza primero la línea de resistencia constante R, después se localiza la línea de reactancia constante X y la intersección de ambas líneas representa la impedancia Z buscada.

La admitancia es simplemente el inverso de la impedancia y se conoce por la forma:

$$Y = \frac{1}{Z} = G \pm jB$$

donde:

Y=admitancia en mhos.

G=conductancia en mhos.

B=suceptancia en mhos.

Cuando la suceptancia tiene signo negativo, representa una suceptancia inductiva y se localiza en la parte superior de la carta Smith a partir de la línea de conductancia pura en el diagrama de la Fig. B.2. cuando la suceptancia tiene signo positivo, representa una suceptancia capacitiva y se localiza en la parte inferior de la carta Smith en el diagrama de la Fig. B.2.

Para localizar una admitancia en la carta Smith para admitancias, se localiza primero la línea de conductancia constante G, después se localiza la línea de suceptancia constante B y la intersección de ambas líneas representa la admitancia Y buscada.

Generalmente la carta Smith se normaliza a 50Ω .

B.2 OPERACIONES BÁSICAS EN LA CARTA SMITH.

Generalmente en el acoplamiento de impedancias se requiere de sumar capacitancias o inductancias en la carta Smith las cuales siguen el siguiente comportamiento:

NAME	TITLE	DWG. NO.
SMITH CHART FORM 62-01-PRIS-CC	RAY ELECTRIC COMPANY, FINE BROOK, N. J. ©1964 PRINTED IN U.S.A.	DATE

IMPEDANCE OR ADMITTANCE COORDINATES

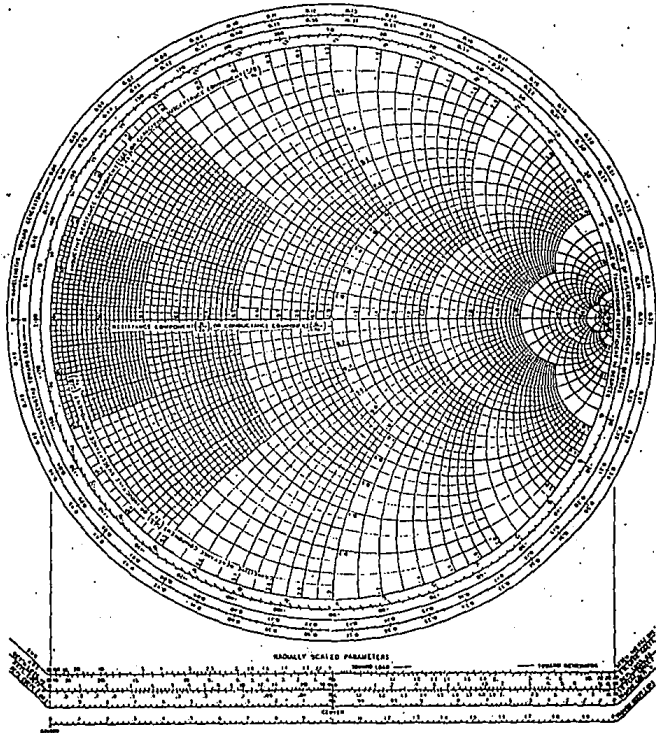
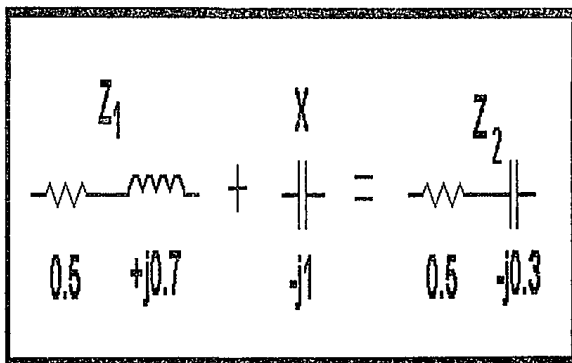


Fig. B.1 CARTA SMITH PARA IMPEDANCIAS

Por ejemplo si tenemos la impedancia $Z_1=0.5+j0.7$ y queremos sumarle una reactancia $X=-j1$ el resultado será una impedancia $Z_2=0.5-j0.3$. Esto equivale haberle sumado a la impedancia Z_1 un capacitor que quedara en serie con la impedancia Z_1 .



Esta operación se muestra en la Fig. B.3 .

Por otro lado si tenemos una impedancia $Z_1 =0.8-j1$ y queremos sumarle una reactancia inductiva $X=j1.8$ el resultado será una impedancia $Z_2=0.8+j0.8$. Esto equivale haberle sumado a la impedancia Z_1 un inductor que quedará en serie con Z_1 .

NAME	TITLE	DWG. NO.
SAFETY CHART FORM 07-05-PR13-66	RAY ELECTRIC COMPANY, PINE BROOK, N. J. © 1964 PRINTED IN USA	DATE

IMPEDANCE OR ADMITTANCE COORDINATES

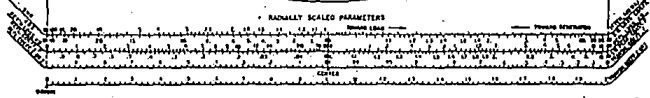
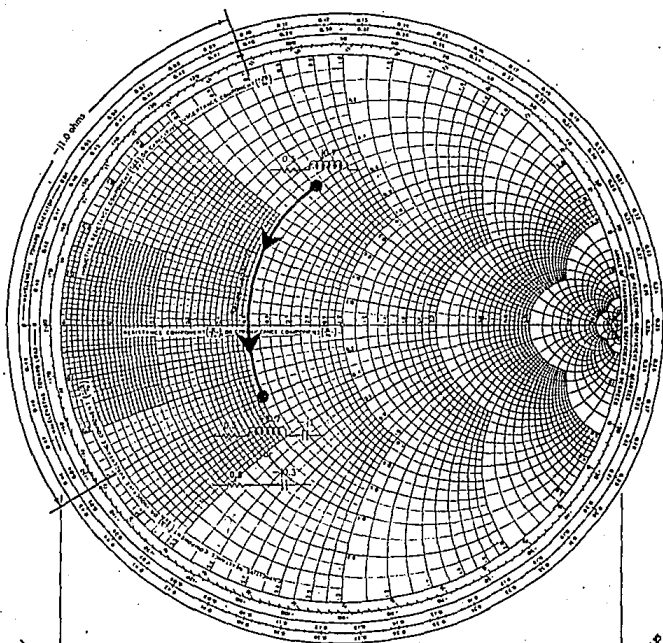
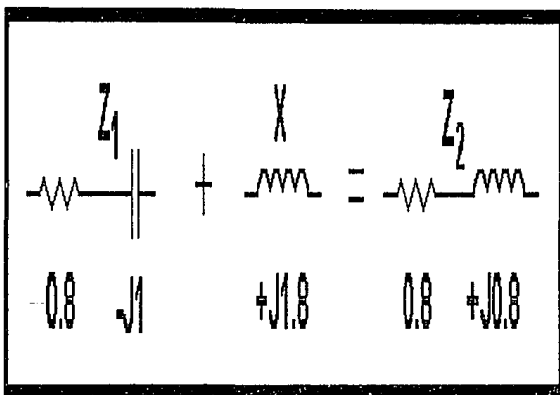


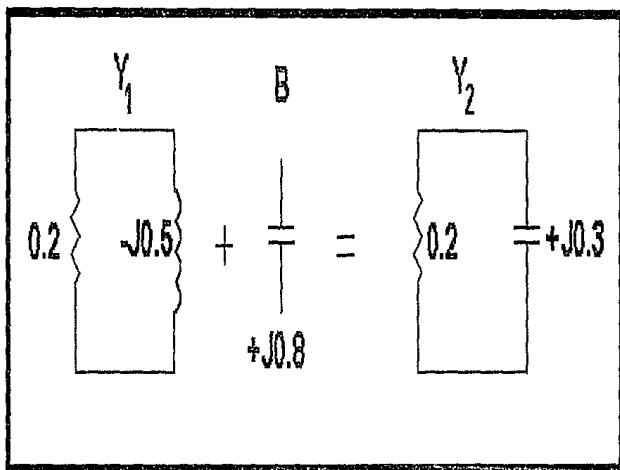
Fig. B.3 EFECTO QUE SE PRODUCE AL AGREGAR UN CAPACITOR EN SERIE



Esta operación se muestra en la Fig. B.4.

De manera análoga para las admitancias tenemos lo siguiente:

Si tenemos la admitancia $Y_1=0.2-j0.5$ y queremos sumarle una susceptancia capacitiva $B=j0.8$ el resultado será una admitancia $Y_2=0.2+j0.3$. Esto equivale haberle sumado a la admitancia Y_1 un capacitor que quedará en derivación con Y_1 .



Esta operación se muestra en la Fig. B.5.

Por otro lado si tenemos una admittancia $Y_1=0.7+j0.5$ y queremos sumarle una suceptancia $B=-j1.5$ el resultado será una admittancia $Y_2=0.7-j1.0$. Esto equivale haberle sumado a la admittancia Y_1 un inductor que quedará en derivación con Y_1 .

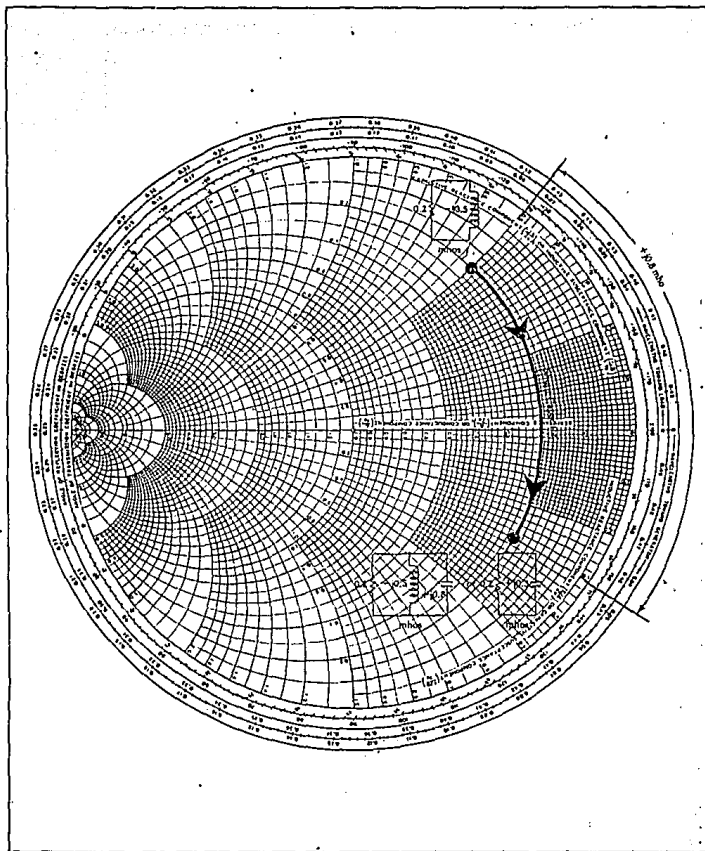
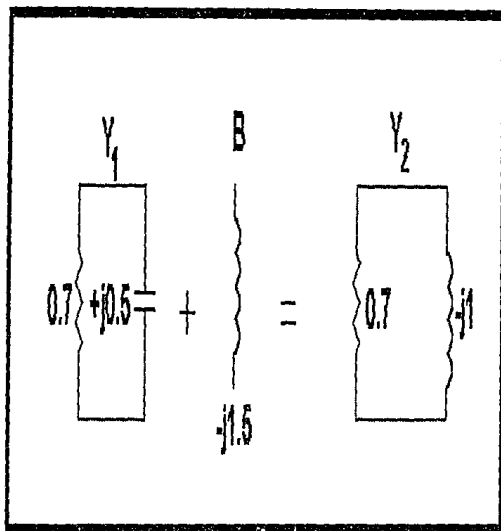


Fig. B.5 EFECTO QUE SE PRODUCE AL AGREGAR UN CAPACITOR EN DERIVACION



Esta operación se muestra en la Fig. B.6.

B.3 ACOPLAMIENTO POR DOS ELEMENTOS.

Para acoplar dos impedancias (o admittancias), podemos utilizar dos configuraciones típicas que son: del tipo de un filtro paso altas y del tipo de un filtro pasa bajas como se muestra en los diagramas de la Fig. B.7.

Para encontrar los valores de dichos elementos, utilizamos las siguientes fórmulas:

Para una capacitancia en serie:

$$C = \frac{1}{\omega XN}$$

Para una inductancia en serie:

$$L = \frac{XN}{\omega}$$

Para una capacitancia en derivación:

$$C = \frac{B}{\omega N}$$

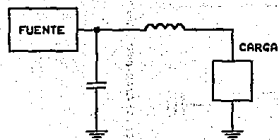
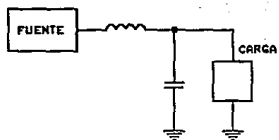
Para una inductancia en derivación:

$$L = \frac{N}{\omega B}$$

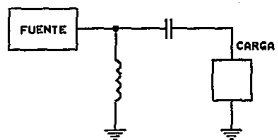
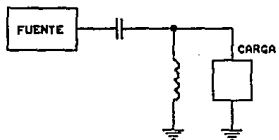
Para ilustrar el empleo de estas fórmulas consideremos el siguiente ejemplo:

Se requiere acoplar una fuente de impedancia $Z_s = 25 - j15$ Ohms a una carga de impedancia $Z_L = 100 - j25$ Ohms a 60 MHz y la red de acoplamiento debe trabajar como un filtro paso bajas como lo ilustra Fig. B.8.

tomando $N=50$, las impedancias quedan de la siguiente manera:



CONFIGURACION
PASA-BAJAS



CONFIGURACION
PASA-ALTAS

FIG. B0		
Size document Number		
A	LAB. PUIDE	REV
Date:	July 28, 1994	Sheet of

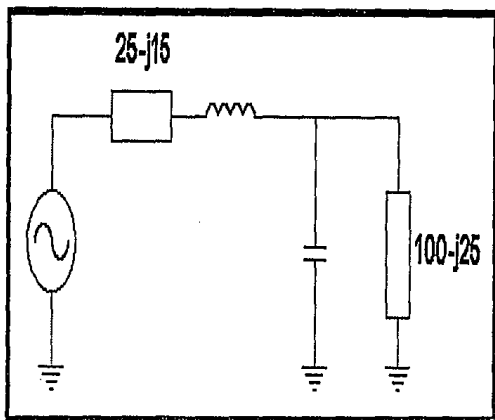


Fig.B.8 Diagrama para el ejemplo.

$$Z_s = 0.5 - j0.3$$

$$Z_g^* = 0.05 + j0.3$$

$$Z_L = 2 - j0.5$$

Estos valores están graficados en la carta Smith de la Fig B.9. El procedimiento para el diseño de la red de acoplamiento es como sigue: Apartir de la impedancia Z_L , se sigue la curva de conductancia constante (en Y), es decir 0.47 mhos, hasta intersectar la línea constante (en Z) de 0.5, luego se lee la magnitud de la susceptancia para obtener jB de la carta Smith y después se lee la magnitud de la reactancia para obtener jX en la carta Smith. De acuerdo con lo anterior se tiene lo siguiente:

$$jB = 0.73 \text{ mhos, para convertir a Ohms: } \frac{1}{jB} = X_c = -j1.37 \ \Omega$$

$$jX = 1.2 \ \Omega$$

$$X_L = (50)(1.2) = 60 \ \Omega$$

NAME	TITLE	DWG. NO.
SMITH CHART FORM IZ-61-N	ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J. 07034	DATE

NORMALIZED IMPEDANCE AND ADMITTANCE COORDINATES

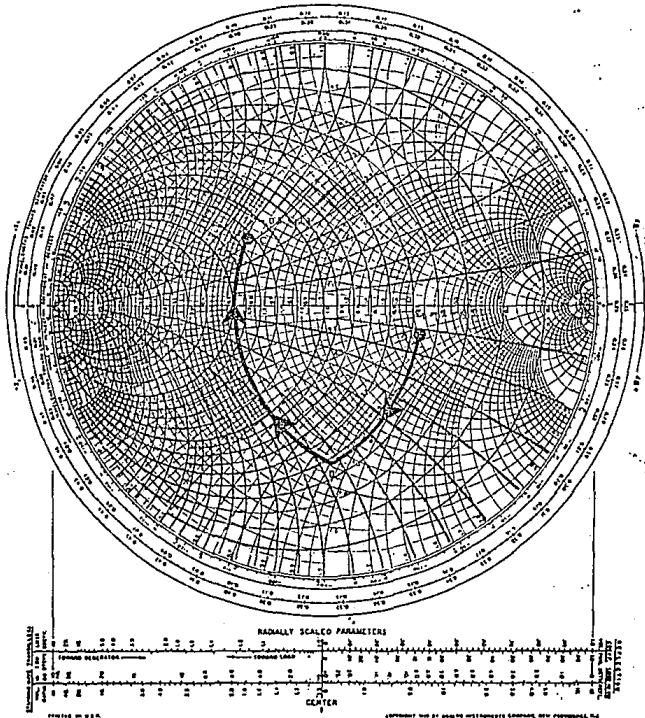


Fig. B.9 DIAGRAMA DEL ACOPLAMIENTO DEL EJEMPLO ANTERIOR

$$X_c = (50)(1.37) = 68.5 \Omega$$

Por lo tanto utilizando las fórmulas dadas anteriormente, los valores de los componentes son:

$$L = \frac{X_L}{\omega} = 159 \text{ nH}$$

$$C = \frac{1}{\omega X_c} = 38.7 \text{ pF}$$

El circuito final para este acoplamiento se muestra en la Fig B.10.

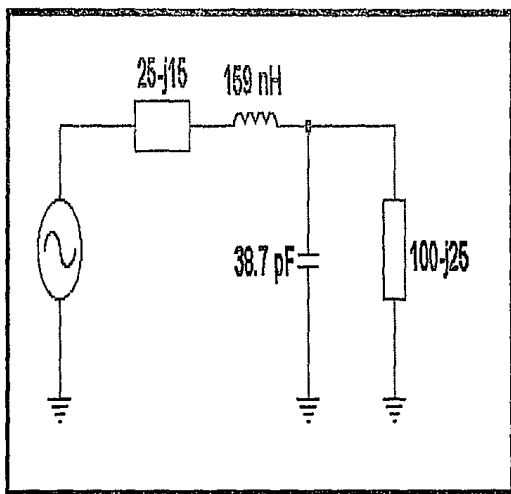
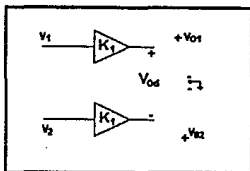


Fig. B.10 Diagrama final para el ejemplo.

Este procedimiento se puede extender para tres, cuatro o más elementos, pero se tiene que tomar en cuenta la calidad (Q) de la red de acoplamiento.

Amplificador diferencial.



De acuerdo a la figura anterior:

$$V_{o1} = k_1 V_1$$

$$V_{o2} = k_1 V_2$$

$$V_{od} = V_{o1} - V_{o2}$$

$$V_{od} = k_1 V_1 - k_1 V_2$$

$$V_{od} = k_1 (V_1 - V_2)$$

si

$$V_1 = V_1' + N$$

$$V_2 = V_2' + N$$

donde N =ruido, entonces:

$$V_{od} = k_1 (V_1' + N) - k_1 (V_2' + N)$$

$$V_{od} = k_1 V_1' + k_1 N - k_1 V_2' - k_1 N$$

$$V_{od} = k_1 V_1' - k_1 V_2'$$

$$V_{od} = k_1 (V_1' - V_2')$$

De la forma general del amplificador diferencial, podemos decir que las señales comunes en este amplificador se eliminan.

APÉNDICE C

LISTADO DEL PROGRAMA DEL MICRONTROLADOR MC68HC805B6

```

*23 JUNIO*****
*****PROGRAMA CONTROLADOR DE PULSOS UNHATSAT-1*****
*****23 DE OCTUBRE DE 1993*****
*****PROGRAMA PARA RECIBIR ECOS SIN VALIDACION DEL*****
*****"ECOS PARA TIERRA"*****
*****
*****PROGRAMACION DE VARIABLES*****
*****
PORTA EQU $00
PORTB EQU $01
PORTC EQU $02
PORTD EQU $03
SCDAT EQU $11 ;donde se almacena el dato a ser enviado
SCSR EQU $10 ;nos indica si la transferencia serie se a efectuado
BRATE EQU $0D ;velocidad de comunicacion
SCCR1 EQU $0E ;tamaño de la palabra
SCCR2 EQU $0F ;para habilitar la comunicacion
TRE EQU $12 ;para habilitar interrupcion del timer
TSR EQU $13 ;bandera del timer
LO EQU $19 ;para arrancar el timer
TEMP1 EQU $50 ;número de muestras (128)
NMUE EQU $51 ;número de pulsos 15
HPUL EQU $52 ;tiempo en alto
LPUL EQU $53 ;tiempo en bajo
AUX EQU $54 ;variable que indica si el pulso es válido
LPUL2 EQU $55 ;se guarda tiempo en bajo para el segundo pulso enviado
HPUL2 EQU $56 ;se guarda tiempo en alto para el segundo pulso enviado
AUXD EQU $57 ;auxiliar para tiempo en alto y bajo
SEGUN EQU $58 ;nos indica si es la segunda muestra
NMUE1 EQU $59 ;auxiliar para número de pulsos
MEMOR EQU $60 ;auxiliar para cambiar de banda
AVU EQU $61 ;auxiliar para muestreo de dos bandas una-otra
MEM1 EQU $62 ;auxiliar para direccionamiento de memoria
MEM2 EQU $63 ;auxiliar para direccionamiento de memoria
CONTA EQU $64 ;auxiliar para tiempo en bajo
CRESET EQU $65 ;contador de resets
VUELA EQU $66 ;PRUEBA DE VUELA
TIME EQU $67 ;Para defasar pulso
TIME1 EQU $68
TIME2 EQU $69
BANDA EQU $5A ;nos indica la banda (superior-inferior)

ORG 800

NOP
CLI
*****
*****"APAGAR WATCHDOG"*****
*****
LDA #$10
STA $0C

***** CONFIGURACION SERIE *****
LDA #$18
STA BRATE
LDA #$0
STA SCCR1
LDA #$0C
STA SCCR2

***** ENVIO DE # DE RESETS *****

LDA CRESET
TRU BRCLR 7,SCSR,TRU
STA SCDAT
INC CRESET

```

CONFIGURACION DE PUERTOS**

PUERTO A COMO SALIDA ***
 ETO LDA #3FF
 STA \$04

PUERTO B COMO SALIDA ***
 LDA #3FF
 STA \$05 ;para rutina de escritura
 PUERTO C COMO SALIDA **
 LDA #3FF
 STA \$00

*****APAGO EL PUERTO C *****
 LDA #300
 STA PORTC
 ***** APAGO CONVERTIDOR A/D *****
 STA \$09

***** RETARDO DESPUES DEL RESET *****
 LDA #3FF
 STA LPUL
 LDA LO
 ZOR BRCLR 5,TSR,ZOR
 LDA LO
 LDA LPUL
 DEC LPUL
 DECA
 AND #3FF
 BNE ZOR

****CARGO EL NUMERO DE PULSOS QUE VOY HA ENVIAR****
 LDA #3DA
 STA NMUE
 STA NMUE1

****CARGO EL VALOR DE SEGUNDA MUESTRA*****
 LDA #302
 STA SEGUN

****RUTINA PARA GUARDAR LOS VALORES DE TIEMPO EN BAJO*****
 LDX #371
 LDA #301
 STA CONTA
 II LDA CONTA
 STA X
 INCX
 INC CONTA
 INC CONTA
 LDA #31F
 SUB CONTA
 BNE II

***** CONFIGURACION DE COMUNICACION SERIE *****
 LDA #318
 STA BRATE
 LDA #300
 STA SCCR1
 LDA #0C
 STA SCCR2

*****RUTINA PARA LEER TIEMPO DE PULSOS*****

*****PUERTO D*****
 NOP
 NOP
 NOP
 ETI1 LDA PORTD ; VALOR CAMBIA PARA VARIAR LOS TIEMPOS
 AND #3F0
 AND #3F0
 BEQ ETI1 ;no sale hasta encontrar un pulso diferente de cero

```

***** BMS contienen la informaci3n del tiempo en bajo
STA LPUL ;se envia el tiempo del pulso en bajo
LDA #S04
HH ROR LPUL
DECA
BNE HH
LDA LPUL
*****
*****RUTINA PARA CAMBIAR EL TIEMPO EN BAJO *****
ADD #S70
STA X
LDX X
LDA X
LDX #S4
MUL
STA LPUL
STA LPUL2

```

```

***** RUTINA DE ESPERA PARA TIEMPO HPUL *****
ZOE LDA #S00
AND #SF0
AND #SF0
BNE ZOE
NOP
ZOE1 LDA PORTD ;VUELVO A LEER EL PUERTO D
AND #SF0
AND #SF0
BEQ ZOE1
STA HPUL
LDA #S04
H24 ROR HPUL
DECA
BNE H24
LDA HPUL
STA HPUL2

```

```

***** CONFIGURACION CONVERTIDOR A/D *****
LDA #S81
STA S09
LDA #SFF
ZIX DECA
BNE ZIX

```

```

*****COMIENZA EL PULSO PEQUEVO*****
ALFA1 LDA LPUL2
STA LPUL
LDA HPUL2
STA HPUL
*****MANDO PULSO *****
LDA #S10
STA PORTC ;se envia pulso por PC4 para el receptor

```

```

*****RUTINA PARA DEFASAR*****
*****RUTINA DE DEFASAMIENTO*****
LDA #S04
STA TIME
ETIA LDA #SA7
ETIB DECA
BNE ETIB ;se consume medio milisegundo en este loop
LDA #SA7
ETIC DECA
BNE ETIC ;se consume medio milisegundo en este loop
DEC TIME
BNE ETIA

```

```

*****PULSO NORMAL*****
LDA #S30
STA PORTC
ETI2 LDA #SA7
ETI3 DECA

```

```

BNE ETI3 ;se consume medio milsegundo en este loop
LDA #A7
ETM DECA
BNE ETM4 ;se consume medio milsegundo en este loop
DEC HPUL
BNE ETI2

*****TERMINA EL PULSO*****
LDA #S10
STA PORTC
*****RUTINA PARA DEFASAR PULSO*****
*****RUTINA DE DEFASAMIENTO*****
LDA #S04
STA TIME
ETIO LDA #A7
ETIE DECA
BNE ETIE ;se consume medio milsegundo en este loop
LDA #A7
ETIF DECA
BNE ETIF ;se consume medio milsegundo en este loop
DEC TIME
BNE ETIO

LDA #S00 ;se termina el pulso
STA PORTC

*****COMIENZA EL MUESTREO*****
*****PARA OBTENER PRIMERA MUESTRA*****
*****RETRASO DE 4mscg PARA EL ESPACIO*****
LDA #S04
STA TIME1
ETIX LDA #A7
ETIY DECA
BNE ETIY ;se consume medio milsegundo en este loop
LDA #A7
ETIZ DECA
BNE ETIZ ;se consume medio milsegundo en este loop
DEC TIME1
BNE ETIX

*****FIN DE RETRASO*****
*****MUESTREO DE PAQUETES*****
LDA #SF
STA S05
LDA #S00
STA MEM1
STA MEM2

MDIR LDA MEM2
STA PORTC
LDA MEM1
STA PORTA
LOOPX BRCLR 7,S09,LOOPX
LDA S08
LDA S08
LDA S08
STA PORTB
RECB INC MEM1
BNE MDIR ;continua hasta completar 256 muestras
LDA #S00
STA MEM1
INC MEM2
LDA #S09 ;este numero es el factor x256 = num total de muest.
SUB MEM2
BNE MDIR

```

***** ENVIO DE PAQUETES COMPLETOS VALIDADOS *****

LDA #500 ;configuro puerto B como entrada
STA \$05
LDA #502
STA BANDA

*****RUTINA DE LA BANDA LATERAL SUPERIOR*****

LDA #508
A1 BRCLR 7,SCSR,A1
STA SCDAT
LDA #506
B1 BRCLR 7,SCSR,B1
STA SCDAT
LDA #501
C1 BRCLR 7,SCSR,C1
STA SCDAT
LDA #501
D1 BRCLR 7,SCSR,D1
STA SCDAT

LDA #500
STA MEM1
ZXZ LDA #540
STA MEM2

MDIR2 LDA MEM2
STA PORTC
LDA MEM1
STA PORTA
LDA PORTB
HIT BRCLR 7,SCSR,HIT
STA SCDAT
INC MEM1
LDA MEM1
BEQ CHI
INC MEM1
LDA MEM1
BNE MDIR2
LDA #500
STA MEM1
NN INC MEM2
LDA #549
SUB MEM2
BNE MDIR2

*****AQUI VA LA SEGUNDA BANDA*****

LDA BANDA
DECA
BEQ VV
STA BANDA

*****RUTINA DE LA BANDA LATERAL INFERIOR*****

LDA #508
A2 BRCLR 7,SCSR,A2
STA SCDAT
LDA #506
B2 BRCLR 7,SCSR,B2
STA SCDAT
LDA #501
C3 BRCLR 7,SCSR,C3
STA SCDAT
LDA #505
D4 BRCLR 7,SCSR,D4
STA SCDAT

LDA #501
STA MEM1
JMP ZXZ
CHI INC MEM1
JMP NN
VV DEC SEGUN
BNE ET6
JMP ET7

```

*****
***** RUTINA PARA CONSUMIR EL TIEMPO EN BAJO *****
ETI6 NOP
    CLI
    LDA #5FF
    STA $18
    STA $19
    LDA LO
LOOP2 BRCLR 5,TSR,LOOP2
    LDA LO
    LDA LPUL
    DEC LPUL
    DECA
    AND #57F
    BNE LOOP2
    JMP ALFA1

***** PROGRAMA PARA RECIBIR DATOS VIA SERIE *****
***** CON VALIDACION DE DSP *****
***** VOY A CAMBIAR LA VELOCIDAD A 9600 *****
ETI7 LDA #503
    STA VUELA
    LDA #5C0
    STA BRATE

*****
    LDA SCDAT
HHH NOP
LOOP3 BRCLR 5,SCSR,LOOP3
    LDA SCDAT
    STA AUX
    AND #501
    STA AUX
    DEC VUELA
    BNE HHH
***** REGRESO A VELOCIDAD NORMAL *****
    LDA #516
    STA BRATE

    LDA AUX
    SUB #501
    BEQ ETI8 ;alta si el evento es valido

***** RUTINA PARA CUANDO EL PULSO NO ES VALIDO *****
    LDA LPUL2
    STA LPUL
    LDA LO
LOOP8 BRCLR 5,TSR,LOOP8
    LDA LO
    LDA LPUL
    DEC LPUL
    DECA
    AND #57F
    BNE LOOP8
    JMP ALFA1

***** SI EL EVENTO ES VALIDO MANDO PULSOS CADA SEGUNDO *****
ETI8 NOP
    CLI
    LDA #5FF
    STA $18
    STA $19
    LDA #504
    STA LPUL
    LDA LO
LOOP4 BRCLR 5,TSR,LOOP4
    LDA LO
    LDA LPUL
    DEC LPUL
    DECA
    AND #57F
    BNE LOOP4 ;se consume 1 segundo

```



```

*****MANDO EL PULSO DE 1mseg*****
LDA #S10
STA PORTC

*****RUTINA PARA DEFASAR PULSO*****
*****RUTINA DE DEFASAMIENTO*****
LDA #S04
STA TIME
ETIG LDA #SA7
ETIH DECA
BNE ETIH ;se consume medio milisegundo en este loop
LDA #SA7
ETII DECA
BNE ETII ;se consume medio milisegundo en este loop
DEC TIME
BNE ETIG

*****
LDA #S30
STA PORTC
ETI9 LDA #SA7
ETI10 DECA
BNE ETI10 ;se consume medio milisegundo en este loop

LDA #SA7
ETI11 DECA
BNE ETI11 ;se consume medio milisegundo en esta rutina
*****
*****APAGO EL PULSO DE 1mseg*****
LDA #S10
STA PORTC
*****RUTINA DE DEFASAMIENTO*****
LDA #S04
STA TIME
ETIJ LDA #SA7
ETIK DECA
BNE ETIK ;se consume medio milisegundo en este loop
LDA #SA7
ETIL DECA
BNE ETIL ;se consume medio milisegundo en este loop
DEC TIME
BNE ETIJ

LDA #S00
STA PORTC

*****RETRASO DE 4mseg PARA EL ESPACIO*****
*****FIN DEL RETRASO DE 4mseg*****
LDA #S04
STA TIME2
ETIW LDA #SA7
ETIQ DECA
BNE ETIQ ;se consume medio milisegundo en este loop
LDA #SA7
ETIT DECA
BNE ETIT ;se consume medio milisegundo en este loop
DEC TIME2
BNE ETIW

*****FIN DE RETRASO*****
*****MUESTREO DE PAQUETES *****
LDA #SF
STA S05
LDA #S00
STA MEM1
STA MEM2

```

```

MDIR3 LDA MEM2
      STA PORTC
      LDA MEM1
      STA PORTA
LOOPH BRCLR 7,$09,LOOPH
      LDA $08
      LDA $06
      LDA $06
      STA PORTB
      INC MEM1
      BNE MDIR3 ; continua hasta completar 256 muestras
      LDA #500
      STA MEM1
      INC MEM2
      LDA #500 ;este numero es el factor x256 = num total de muesl.
      SUB MEM2
      BNE MDIR3

```

```

***** ENVIO DE PAQUETES COMPLETOS VALIDADOS *****
LDA #500
STA $C5 ;se configura puerto B como salida
LDA #502
STA BANDA

```

```

*****RUTINA DE LA BANDA LATERAL SUPERIOR*****

```

```

LDA #506
A3 BRCLR 7,SCSR,A3
  STA SCDAT
  LDA #506
B3 BRCLR 7,SCSR,B3
  STA SCDAT
  LDA #501
C33 BRCLR 7,SCSR,C33
  STA SCDAT
  LDA #501
D3 BRCLR 7,SCSR,D3
  STA SCDAT

```

```

LDA #500
STA MEM1
ZCZA LDA #540
STA MEM2

```

```

MDIR4 LDA MEM2
      STA PORTC
      LDA MEM1
      STA PORTA
      LDA PORTB
HITO BRCLR 7,SCSR,HITO
      STA SCDAT
      INC MEM1
      BEQ CHA
      INC MEM1
      BEQ MDIR4
      LDA #500
      STA MEM1
NNN INC MEM2
      LDA #540
      SUB MEM2
      BNE MDIR4

```

```

*****AQUI VA LA SEGUNDA BANDA*****
LDA BANDA
DECA
BEQ VVV
STA BANDA

```

```

*****RUTINA DE LA BANDA LATERAL INFERIOR*****

```

```

LDA #508
A8 BRCLR 7,SCSR,A8
  STA SCDAT
  LDA #508
B6 BRCLR 7,SCSR,B6
  STA SCDAT
  LDA #501
C7 BRCLR 7,SCSR,C7

```

STA SCDAT
LDA #S01
D7 BRCLR 7,SCSR,D7
STA SCDAT

LDA #S01
STA MEM1
JMP ZXZA
CHA INC MEM1
JMP NNN
VVV DEC NMUE

BNE PUC ;salta si faltan mas pulsos
LDA #S08
STA LPUL

CLI ;se consume un segundo antes de regresar por nuevo meteorito
LDA #S04
STA LPUL
LDA #S18
STA #19
LDA LO
LOOT BRCLR 5,TSR,LOOT
LDA LO
LDA LPUL
DEC LPUL
DECA
AND #S7F
BNE LOOT
JMP ETD ;fin de el programa

PUC JMP ETB

APENDICE D

LISTADO DEL PROGRAMA QUE REALIZA LA TRANSFORMADA DE FOURIER PARA LA VALIDACIÓN DE ECOS.

```
.....)
IMPLEMENTACION DEL ALGORITMO DE GOOD PARA EL CALCULO DE LA TFD *)
Este programa obtiene la transformada de Fourier discreta *)
(TFD) de una señal cuyo orden sea de la forma: *)
      N = N1*N2*N3*N4*N5 *)
donde: *)
N1 = {1,2,4,8,16} *)
N2 = {1,3,9} *)
N3 = {1,5} *)
N4 = {1,7} *)
N5 = {1,13} *)
Esta versión corre adecuadamente en una computadora PC-XT *)
siempre y cuando el orden de la TFD no sea mayor a 5040, sin *)
embargo es posible obtener TFD's de orden mayor en equipos *)
de cómputo con mayor capacidad, simplemente modificando el *)
valor de la constante maxotf. *)
Programaron: *)
Mat. Javier Aumcoechan H. Facultad de Ciencias, UNAM. *)
Mat. Gerardo Vega H. Dpto. de Innovación y *)
Desarrollo en Sistemas, *)
DGSCA, UNAM. *)
.....)
Program ArteFFT;

uses
Dos;

Const
maxotf = 5030; { máximo orden de la TFD = 16*9*7*5 }
{ Multiplicaciones para una TFD de orden 3 }
c13 = -1.50000000000000000000;
c23 = 0.99902540378443894677;

{ Multiplicaciones para una TFD de orden 5 }
c15 = -1.25000000000000000000;
c25 = 0.56901899437494742410;
c35 = -0.951050951829515357211;
c45 = -1.53884178858782870129;
c55 = 0.36327128400288044294;

{ Multiplicaciones para una TFD de orden 7 }
c17 = -1.18006686868686868686;
c27 = 0.79015846852540019719;
c37 = 0.6559542672898473765;
c47 = 0.734302201226575245857;
c57 = -0.44065855184409843175;
c67 = 0.34087293082383137898;
c77 = -0.53396836033772517527;
c87 = 0.87484229098185653223;

{ Multiplicaciones para una TFD de orden 8 }
c18 = 0.70710678118654752440;
c28 = -0.70710678118654752440;

{ Multiplicaciones para una TFD de orden 9 }
c19 = 1.50000000000000000000;
c29 = -0.50000000000000000000;
c39 = 0.78604444311897803820;
c49 = 0.93868262078590638405;
```

```

c5f9 = -0.17364817766693034885;
c6f9 = -0.88902540378443864677;
c7f9 = -0.86602540378443864677;
c8f9 = 0.64278760896653832632;
c9f9 = 0.34202014332566873305;
c10f9 = 0.98480775301220605937;

```

{ Multiplicaciones para una TFD de orden 13 }

```

c2f13 = -1.08333333333333333333333333333333;
c3f13 = 0.30048260828866577443;
c4f13 = 0.24374866265844040840;
c5f13 = 0.33569135524251108483;
c6f13 = -0.09194269158406187643;
c7f13 = -0.08706930057606705250;
c8f13 = -0.28757038473700156069;
c9f13 = -0.37463066531306951319;
c10f13 = 0.16960497300879095889;
c11f13 = 0.17731083260989152506;
c12f13 = 0.34891590671669062395;
c13f13 = 0.08799781700294737452;
c14f13 = -0.09727803360101643700;
c15f13 = -0.32128751946391146937;
c16f13 = 0.07063449899220623920;
c17f13 = -0.02664353460881019870;
c18f13 = -0.25095302047170523017;
c19f13 = -0.00928041659196866338;
c20f13 = -0.23328990245486389485;
c21f13 = 0.15863211600125381373;
c22f13 = -0.41856555306492790728;

```

{ Multiplicaciones para una TFD de orden 16 }

```

c1f16 = 0.70710678118654752440;
c2f16 = 0.70710678118654752440;
c3f16 = 0.38268343236508977173;
c4f16 = 1.30658296487837652786;
c5f16 = -0.54119610014819698440;
c6f16 = -0.70710678118654752440;
c7f16 = -0.70710678118654752440;
c8f16 = -0.82387953251126675813;
c9f16 = 0.54119610014819698440;
c10f16 = -1.30658296487837652786;

```

Type

```

vector = Array(0..maxof(d,1..2) Of Real;
indices = Array(0..maxof(d) Of Integer;

```

Var

```

x : vector; { señal de entrada y de salida. }
t1r, t2r, t3r, t4r, t5r, t6r, t7r, t8r, t9r, t10r, { variables para las }
t11r, t12r, t13r, t14r, t15r, t16r, t17r, t18r, t19r, t20r, { sumas de entrada. }
t21r, t22r, t23r, t24r, t25r, t26r, t27r, t28r, t29r,
t1i, t2i, t3i, t4i, t5i, t6i, t7i, t8i, t9i, t10i,
t11i, t12i, t13i, t14i, t15i, t16i, t17i, t18i, t19i, t20i,
t21i, t22i, t23i, t24i, t25i, t26i, t27i, t28i, t29i,
m0r, m1r, m2r, m3r, m4r, m5r, m6r, m7r, m8r, m9r, { variables para las }
m10r, m11r, m12r, m13r, m14r, m15r, m16r, m17r, m18r, m19r, { multiplicaciones. }
m20r, m21r,
m0i, m1i, m2i, m3i, m4i, m5i, m6i, m7i, m8i, m9i,
m10i, m11i, m12i, m13i, m14i, m15i, m16i, m17i, m18i, m19i,
m20i, m21i,
s1r, s2r, s3r, s4r, s5r, s6r, s7r, s8r, s9r, s10r, { variables para las }
s11r, s12r, s13r, s14r, s15r, s16r, s17r, s18r, s19r, s20r, { sumas de salida. }
s21r, s22r, s23r, s24r, s25r, s26r, s27r, s28r, s29r, s30r,
s31r, s32r, s33r, s34r, s35r, s36r, s37r,
s1i, s2i, s3i, s4i, s5i, s6i, s7i, s8i, s9i, s10i,
s11i, s12i, s13i, s14i, s15i, s16i, s17i, s18i, s19i, s20i,
s21i, s22i, s23i, s24i, s25i, s26i, s27i, s28i, s29i, s30i,
s31i, s32i, s33i, s34i, s35i, s36i, s37i : Real;
id, i, j, k, l, m, n, o, p, q, r, s, t, u, v, w, x, y, z, { indices para las }
i1, i2, i3, i4, i5, { redondeamientos. }
N, N1, N2, N3, N4, N5, { orden de la TFD y }
NM1, NM2, NM3, NM4, NMS, { sus factores. }
desp, ctd, l, j, j0 : Integer;
pot : Longint;
h1, m1, s1, hund1, h2, m2, s2, hund2 : Word;

```

```

(-----)
(                                     )
( Procedimiento que genera y reordena la señal x de orden N. )
( El reordenamiento se realiza según una variante del leorema )
( chino del residuo. )
(                                     )
(-----)

```

```

Procedure Gen_Vector(Var xvector; N:Integer);

```

```

Var
  index      : Indices; { arreglo para el reordenamiento
                        { del vector x }
  t,coef     : Real;
  I1,I2,I3,I4,I5,J,k : Integer;

Begin
  J := 0;
  k := 0;
  For I5 := 1 To N5 Do { obtención del arreglo Index }
  Begin { según una variante de el }
    For I4 := 1 To N4 Do { leorema chino del residuo. }
    Begin
      For I3 := 1 To N3 Do
      Begin
        For I2 := 1 To N2 Do
        Begin
          For I1 := 1 To N1 Do
          Begin
            If (k >= N) Then k := k Mod N;
            index[I] := J;
            J := J + 1;
            k := k + NM1 { NM1 = N / N1 }
          End;
            k := k + NM2 { NM2 = N / N2 }
          End;
            k := k + NM3 { NM3 = N / N3 }
          End;
            k := k + NM4 { NM4 = N / N4 }
          End;
            k := k + NM5 { NM5 = N / N5 }
          End;
        End;
      End;
    End;
  End;
  For J := 0 To N - 1 Do
  Begin
    If (J - (N Div 2)) < 0 Then x[index[J],1] := - 1
    Else x[index[J],1] := 1;
    x[index[J],2] := 0
  End;
  }
  coef := 2*PVN;
  For J := 0 To N - 1 Do
  Begin { entrada }
    t := coef;
    x[index[J],1] := 5*Sin(2* $\pi$ )*2*Cos(t)+4;
    x[index[J],2] := 7*Cos(5* $\pi$ )+2
  End;
  End;
End;

```

```

(-----)
(                                     )
( Procedimiento que realiza N / 2 TFD's de orden 2 )
(                                     )
(-----)

```

```

Procedure Transformada_de_orden_2(Var xvector; Var desp:Integer);

```

```

Begin
  ID := 0;
  For I := 1 To N Div 2 Do { realiza N / 2 TFD's de orden 2 }
  Begin
    I1 := ID + 1;
    t1r := x[I0,1];
    t1i := x[I0,2];
    x[I0,1] := t1r + x[I1,1];
    x[I0,2] := t1i + x[I1,2];
    x[I1,1] := t1r - x[I1,1];
    x[I1,2] := t1i - x[I1,2];
    ID := ID + 2
  End;
  desp := 2 { desplazamiento para sig. TFD }
End;

```

```

.....
)
)
Procedimiento que realiza N / 3 TFD's de orden 3
)
)
.....
Procedure Transformada_de_orden_3(Var x:vector; Var desp,NM:Integer);
Begin
  otfd := 3*desp;
  j0 := 0;
  For l := 1 To N Div otfd Do ( realiza N / 3 TFD's de orden 3 )
  Begin
    j0 := j0;
    For j := 1 To desp Do ( realiza desp TFD's de orden 3 )
    Begin
      i1 := j0 + desp;
      i2 := i1 + desp;
      i1r := x[i1,1] + x[i2,1]; ( sumas de entrada )
      i1i := x[i1,2] + x[i2,2];
      m0r := i1r * x[0,1]; ( multiplicaciones )
      m0i := i1i + x[0,2];
      m1r := c1f3*i1r;
      m1i := c1f3*i1i;
      m2r := c2f3*(x[i1,2] - x[i2,2]);
      m2i := c2f3*(x[i2,1] - x[i1,1]);
      s1r := m0r + m1r; ( sumas de salida )
      s1i := m0i + m1i;
      x[i0,1] := m0r;
      x[i0,2] := m0i;
      x[i1,1] := s1r + m2r;
      x[i1,2] := s1i + m2i;
      x[i2,1] := s1r - m2r;
      x[i2,2] := s1i - m2i;
      j0 := j0 + 1
    End;
  j0 := j0 + otfd ( sig. grupo de TFD's de Ord. 3 )
  End;
  desp := otfd; ( desplazamiento para sig. TFD )
  pot := NM;
  NM := (pot*pot) Mod N ( NM := ((N/3)^2*(N/3)) Mod N )
  End;

```

```

.....
)
)
Procedimiento que realiza N / 4 TFD's de orden 4
)
)
.....
Procedure Transformada_de_orden_4(Var x:vector; Var desp,NM:Integer);
Begin
  j0 := 0;
  For l := 1 To N Div 4 Do ( realiza N / 4 TFD's de orden 4 )
  Begin
    i1 := j0 + 1;
    i2 := i1 + 1;
    i3 := i2 + 1;
    i1r := x[i0,1] + x[i2,1]; ( sumas de entrada )
    i1i := x[i0,2] + x[i2,2];
    i2r := x[i1,1] + x[i3,1];
    i2i := x[i1,2] + x[i3,2];
    m0r := x[0,1] - x[i2,1]; ( multiplicaciones )
    m0i := x[0,2] - x[i2,2];
    m3r := x[i1,2] - x[i0,2];
    m3i := x[i3,1] - x[i1,1];
    x[i0,1] := i1r + i2r; ( sumas de salida )
    x[i0,2] := i1i + i2i;
    x[i1,1] := m2r + m3r;
    x[i1,2] := m2i + m3i;
    x[i2,1] := i1r - i2r;
    x[i2,2] := i1i - i2i;
    x[i3,1] := m2r - m3r;
    x[i3,2] := m2i - m3i;
    j0 := j0 + 4
  End;
  desp := 4; ( desplazamiento para sig. TFD )
  pot := NM;
  NM := (pot*pot) Mod N ( NM := ((N/4)^2*(N/4)) Mod N )
  End;

```

```

(-----)
( Procedimiento que realiza N / 5 TFD's de orden 5 )
(-----)

```

```

Procedura Transformada_de_orden_5(Var x:vector; Var desp,NM:Integer);

```

```

Begin
  otd := 5*desp;
  j0 := 0;
  For i := 1 To N Div otd Do { realiza N / 5 TFD's de orden 5 }
  Begin
    j0 := j0;
    For j := 1 To desp Do { realiza desp TFD's de orden 5 }
    Begin
      i1 := i0 + desp;
      i2 := i1 + desp;
      i3 := i2 + desp;
      i4 := i3 + desp;

      t1r := x[i1,1] + x[i4,1]; { sumas de entrada }
      t1i := x[i1,2] + x[i4,2];
      t2r := x[i2,1] + x[i3,1];
      t2i := x[i2,2] + x[i3,2];
      t3r := x[i1,1] - x[i4,1];
      t3i := x[i1,2] - x[i4,2];
      t4r := x[i3,1] - x[i2,1];
      t4i := x[i3,2] - x[i2,2];
      t5r := t1r + t2r;
      t5i := t1i + t2i;

      m0r := x[i0,1] + t5r; { multiplicaciones }
      m0i := x[i0,2] + t5i;
      m1r := c1t5*t5r;
      m1i := c1t5*t5i;
      m2r := c2t5*(t1r - t2r);
      m2i := c2t5*(t1i - t2i);
      m3r := -c3t5*(t3i + t4i);
      m3i := -c3t5*(t3r + t4r);
      m4r := -c4t5*t4r;
      m4i := -c4t5*t4i;
      m5r := -c5t5*t3r;
      m5i := -c5t5*t3i;

      s1r := m0r + m1r; { sumas de salida }
      s1i := m0i + m1i;
      s2r := s1r + m2r;
      s2i := s1i + m2i;
      s3r := m3r - m4r;
      s3i := m3i - m4i;
      s4r := s1r - m2r;
      s4i := s1i - m2i;
      s5r := m3r + m5r;
      s5i := m3i + m5i;
      x[i0,1] := m0r;
      x[i0,2] := m0i;
      x[i1,1] := s2r + s3r;
      x[i1,2] := s2i + s3i;
      x[i2,1] := s4r + s5r;
      x[i2,2] := s4i + s5i;
      x[i3,1] := s4r - s5r;
      x[i3,2] := s4i - s5i;
      x[i4,1] := s2r - s3r;
      x[i4,2] := s2i - s3i;
      i0 := i0 + 1
    End;
    j0 := j0 + otd { sig. grupo de TFD's de Ord. 5 }
  End;
  desp := otd; { desplazamiento para sig. TFD }
  pot := NM;
  pot := (pot*pot) Mod N;
  NM := (pot*pot) Mod N { NM = ((N/5)^4*(t5)) Mod N }
End;

```



```

.....)
(*                               *)
(* Procedimiento que realiza N / 7 TFD's de orden 7 *)
(*                               *)
.....)
Procedure Transformada_de_orden_7(Var xvector; Var desp,NM:Integer);
Begin
  ofid := 7*desp;
  j0 := 0;
  For l := 1 To N Div ofid Do { realiza N / 7 TFD's de orden 7 }
  Begin
    i0 := l0;
    For j := 1 To desp Do { realiza desp TFD's de orden 7 }
    Begin
      i1 := i0 + desp;
      i2 := i1 + desp;
      i3 := i2 + desp;
      i4 := i3 + desp;
      i5 := i4 + desp;
      i6 := i5 + desp;
      t1r := x(i1,1) + x(i6,1); { sumas de entrada }
      t1i := x(i1,2) + x(i6,2);
      t2r := x(i2,1) + x(i5,1);
      t2i := x(i2,2) + x(i5,2);
      t3r := x(i3,1) + x(i4,1);
      t3i := x(i3,2) + x(i4,2);
      t4r := t1r + t2r + t3r;
      t4i := t1i + t2i + t3i;
      e5r := x(i1,1) - x(i6,1);
      e5i := x(i1,2) - x(i6,2);
      e6r := x(i2,1) - x(i5,1);
      e6i := x(i2,2) - x(i5,2);
      t7r := x(i4,1) - x(i3,1);
      t7i := x(i4,2) - x(i3,2);
      m0r := x(i0,1) + t4r; { multiplicaciones }
      m0i := x(i0,2) + t4i;
      m1r := c17r*t4r;
      m1i := c17i*t4i;
      m2r := c27r*(t1r - t3r);
      m2i := c27i*(t1i - t3i);
      m3r := c37r*(t2r - t2i);
      m3i := c37i*(t2i - t2r);
      m4r := c47r*(t2r - t1i);
      m4i := c47i*(t2i - t1i);
      m5r := -c57r*(t5i + t6i + t7i);
      m5i := c57r*(t5r + t6r + t7r);
      m6r := c67r*(t5i - t7i);
      m6i := c67i*(t7i - t5r);
      m7r := c77r*(t7i - t6i);
      m7i := c77i*(t6r - t7i);
      m8r := c87r*(t6i - t5i);
      m8i := c87i*(t5r - t6r);
      s1r := m0r + m1r;
      s1i := m0i + m1i;
      s2r := s1r + m2r + m3r; { sumas de salida }
      s2i := s1i + m2i + m3i;
      s3r := s1r - m2r - m4r;
      s3i := s1i - m2i - m4i;
      s4r := s1r - m3r + m4r;
      s4i := s1i - m3i + m4i;
      s5r := m5r + m6r + m7r;
      s5i := m5i + m6i + m7i;
      s6r := m5r - m6r - m8r;
      s6i := m5i - m6i - m8i;
      s7r := m5r - m7r + m8r;
      s7i := m5i - m7i + m8i;
      x(i0,1) := m0r;
      x(i0,2) := m0i;
      x(i1,1) := s2r + s5r;
      x(i1,2) := s2i + s5i;
      x(i2,1) := s3r + s6r;
      x(i2,2) := s3i + s6i;
      x(i3,1) := s4r + s7r;
      x(i3,2) := s4i + s7i;
      x(i4,1) := s4r + s7r;
      x(i4,2) := s4i + s7i;
      x(i5,1) := s3r + s6r;

```



```

a1r := m0r + m2r + m2r;      { sumas de salida }
a1l := m0l + m2l + m2l;
a2r := a1r - m1r;
a2l := a1l - m1l;
a3r := a1r + m2r;
a3l := a1l + m2l;
a4r := a2r + m3r + m4r;
a4l := a2l + m3l + m4l;
a5r := a2r - m4r + m5r;
a5l := a2l - m4l + m5l;
a6r := a2r - m3r - m5r;
a6l := a2l - m3l - m5l;
a7r := m7r + m8r + m9r;
a7l := m7l + m8l + m9l;
a8r := m7r - m8r + m10r;
a8l := m7l - m8l + m10l;
a9r := m7r - m8r - m10r;
a9l := m7l - m8l - m10l;
x[0,1] := m0r;
x[0,2] := m0l;
x[1,1] := a4r + a7r;
x[1,2] := a4l + a7l;
x[2,1] := a5r - a8r;
x[2,2] := a5l - a8l;
x[3,1] := a3r + m6r;
x[3,2] := a3l + m6l;
x[4,1] := a5r + a9r;
x[4,2] := a5l + a9l;
x[5,1] := a5r - a9r;
x[5,2] := a5l - a9l;
x[6,1] := a3r - m6r;
x[6,2] := a3l - m6l;
x[7,1] := a5r + a8r;
x[7,2] := a5l + a8l;
x[8,1] := a4r - a7r;
x[8,2] := a4l - a7l;
i2 := i2 + 1
End;
j0 := j0 + otfd      { sig. grupo de TFD's de Ord. 8 }
End;
desp := otfd;      { desplazamiento para sig. TFD }
pot := NM;
pot := (pot*pot) Mod N;
pot := (pot*NM) Mod N;
NM := (pot*pot) Mod N      { NM := ((NM*2)4(NM) Mod N }
End;

```

```

(-----)
(      )
( Procedimiento que realiza N / 13 TFD's de orden 13      )
(-----)
Procedure Transforma_de_orden_13(Var xvector; Var desp, NM: Integer);
Begin
  otfd := 13*desp;
  j0 := 0;
  For i := 1 To N Div otfd Do { realiza N / 13 TFD's de orden 13 }
  Begin
    For j := 1 To desp Do { realiza desp TFD's de orden 13 }
    Begin
      i1 := i0 + desp;
      i2 := i1 + desp;
      i3 := i2 + desp;
      i4 := i3 + desp;
      i5 := i4 + desp;
      i6 := i5 + desp;
      i7 := i6 + desp;
      i8 := i7 + desp;
      i9 := i8 + desp;
      i10 := i9 + desp;
      i11 := i10 + desp;
      i12 := i11 + desp;
      t1r := x[i1,1] + x[i0,1] + x[i3,1]; { sumas de entrada }
      t1l := x[i1,2] + x[i0,2] + x[i3,2];
      t2r := x[i7,1] + x[i11,1] + x[i9,1];
      t2l := x[i7,2] + x[i11,2] + x[i9,2];
    End;
  End;
End;

```

```

t3r := x[10,1] + x[11,2] + x[4,1];
t3i := x[10,2] + x[11,2] + x[4,2];
t4r := x[5,1] + x[6,1] + x[2,1];
t4i := x[5,2] + x[6,2] + x[2,2];
t5r := x[1,1] + x[12,1];
t5i := x[1,2] + x[12,2];
t6r := x[7,1] + x[6,1];
t6i := x[7,2] + x[6,2];
t7r := x[10,1] + x[3,1];
t7i := x[10,2] + x[3,2];
t8r := x[5,1] + x[6,1];
t8i := x[5,2] + x[6,2];
t9r := x[9,1] + x[4,1];
t9i := x[9,2] + x[4,2];
t10r := x[11,1] + x[2,1];
t10i := x[11,2] + x[2,2];
t11r := x[1,1] - x[12,1];
t11i := x[1,2] - x[12,2];
t12r := x[7,1] - x[6,1];
t12i := x[7,2] - x[6,2];
t13r := x[10,1] - x[3,1];
t13i := x[10,2] - x[3,2];
t14r := x[5,1] - x[6,1];
t14i := x[5,2] - x[6,2];
t15r := x[9,1] - x[4,1];
t15i := x[9,2] - x[4,2];
t16r := x[11,1] - x[2,1];
t16i := x[11,2] - x[2,2];
t17r := t1r + t2r + t3r + t4r;
t17i := t1i + t2i + t3i + t4i;
t18r := t7r + t10r;
t18i := t7i + t10i;
t19r := t5r + t8r - t10r;
t19i := t5i + t8i - t10i;
t20r := t6r + t9r - t16r;
t20i := t6i + t9i - t16i;
t21r := t1r - t3r;
t21i := t1i - t3i;
t22r := t2r - t4r;
t22i := t2i - t4i;
t23r := t10r - t7r;
t23i := t10i - t7i;
t24r := t5r - t8r + t23r;
t24i := t5i - t8i + t23i;
t25r := t9r - t9r - t23r;
t25i := t9i - t9i - t23i;
t26r := t11r - t15r;
t26i := t11i - t15i;
t27r := t12r - t16r;
t27i := t12i - t16i;
t28r := t13r + t15r;
t28i := t13i + t15i;
t29r := t14r + t16r;
t29i := t14i + t16i;
m0r := x[0,1] + t17r;
m0i := x[0,2] + t17i;
m1r := c11t3r + t7r;
m1i := c11t3i + t7i;
m2r := c2t13*(t1r + t3r - t2r - t4r);
m2i := c2t13i*(t1i + t3i - t2i - t4i);
m3r := c3t13*t19r;
m3i := c3t13i*t19i;
m4r := c4t13*t20r;
m4i := c4t13i*t20i;
m5r := c5t13*(t20r - t19r);
m5i := c5t13i*(t20i - t19i);
m6r := c6t13*t21r;
m6i := c6t13i*t21i;
m7r := c7t13*t22r;
m7i := c7t13i*t22i;
m8r := c8t13*(t21r + t22i);
m8i := c8t13i*(t21i + t22i);
m9r := c9t13*t24r;
m9i := c9t13i*t24i;
m10r := c10t13*t25r;
m10i := c10t13i*t25i;
m11r := c11t13*(t24r + t25r);

```

{ multiplicaciones }

```

m11 := c1113*(24 + 25);
m12 := -c1213*(28);
m13 := c1213*(28);
m13r := -c1313*(27);
m13l := c1313*(27);
m14 := -c1413*(28);
m15 := c1413*(28);
m15l := -c1513*(28);
m16 := -c1613*(27+28);
m16l := c1613*(27+28);
m17 := -c1713*(28+29);
m17l := c1713*(28+29);
m18 := -c1813*(28+27);
m18l := c1813*(28+27);
m19 := -c1913*(28+28);
m19l := c1913*(28+28);
m20 := -c2013*(28+29);
m20l := c2013*(28+29);
m21 := -c2113*(27+28);
m21l := c2113*(27+28);

```

(sumas de salida)

```

s1 := m0r + m1r;
s2 := s1r + m2r;
s3 := s1r - m2r;
s3l := s1l - m2l;
s4 := m3r - m4r;
s4l := m3l - m4l;
s5 := s4r + s4r;
s5l := s4l + s4l;
s6 := s2r + s5r;
s6l := s2l + s5l;
s7 := s2r - s4r;
s7l := s2l - s4l;
s8 := s3r + s5r;
s8l := s3l + s5l;
s9 := s3r - s4r;
s9l := s3l - s4l;
s10 := m5r + m3r;
s10l := m5l + m3l;
s11 := s10r + s10r;
s11l := s10l + s10l;
s12 := s5r - s10r;
s12l := s5l - s10l;
s13 := s7r - s10r;
s13l := s7l - s10l;
s14 := s8r - s10r;
s14l := s8l - s10l;
s15 := s9r - s10r;
s15l := s9l - s10l;
s16 := s8r + s11r;
s16l := s8l + s11l;
s17 := s7r + s11r;
s17l := s7l + s11l;
s18 := m9r - m10r;
s18l := m9l - m10l;
s19 := m11r - m9r;
s19l := m11l - m9l;
s20 := s18r + s18r;
s20l := s18l + s18l;
s21 := s18r - s18r;
s21l := s18l - s18l;
s22 := s18r + s20r;
s22l := s18l + s20l;
s23 := s18r + s21r;
s23l := s18l + s21l;
s24 := s19r - s18r;
s24l := s19l - s18l;
s25 := m6r - m7r;
s25l := m6l - m7l;
s26 := s25r + s25r;
s26l := s25l + s25l;
s27 := m6r - m6r - m7r;
s27l := m6l - m6l - m7l;
s28 := s26r + s26r;
s28l := s26l + s26l;

```

```

a27r := m12r + m13r - m14r;
a27i := m12i + m13i - m14i;
a28r := m15r - m17r;
a28i := m15i - m17i;
a29r := m14r + m15r;
a29i := m14i + m15i;
a30r := a27r - m18r;
a30i := a27i - m18i;
a31r := -a27r + a28r + m18r;
a31i := -a27i + a28i + m18i;
a32r := -m12r - m15r + m16r + m18r;
a32i := -m12i - m15i + m16i + m18i;
a33r := -a27r - a28r - a29r - m14r + m17r + m20r + m21r;
a33i := -a27i - a28i - a29i - m14i + m17i + m20i + m21i;
a30r := a30r + a30r;
a30i := a30i + a30i;
a31r := a31r + a31r;
a31i := a31i + a31i;
a32r := a32r + a32r;
a32i := a32i + a32i;
a33r := a33r + a33r;
a33i := a33i + a33i;
a34r := a30r + a30r;
a34i := a30i + a30i;
a35r := a31r + a31r;
a35i := a31i + a31i;
a36r := a32r + a32r;
a36i := a32i + a32i;
a37r := a33r + a33r;
a37i := a33i + a33i;
x[0,1] := m0r;
x[0,2] := m0i;
x[1,1] := a12r + a25r + a22r + a34r + a32r;
x[1,2] := a12i + a25i + a22i + a34i + a32i;
x[2,1] := a10r + a26r + a23r + a35r + a33r;
x[2,2] := a10i + a26i + a23i + a35i + a33i;
x[4,1] := a13r - a25r + a24r + a30r + a36r;
x[4,2] := a13i - a25i + a24i + a30i + a36i;
x[6,1] := a14r - a26r - a22r + a31r + a37r;
x[6,2] := a14i - a26i - a22i + a31i + a37i;
x[3,1] := a17r + a25r - a23r - a30r + a32r;
x[3,2] := a17i + a25i - a23i - a30i + a32i;
x[5,1] := a15r + a26r - a24r - a31r + a33r;
x[5,2] := a15i + a26i - a24i - a31i + a33i;
x[12,1] := a12r - a25r + a22r - a34r - a32r;
x[12,2] := a12i - a25i + a22i - a34i - a32i;
x[11,1] := a16r - a26r + a23r - a35r - a33r;
x[11,2] := a16i - a26i + a23i - a35i - a33i;
x[9,1] := a13r + a25r + a24r - a30r - a36r;
x[9,2] := a13i + a25i + a24i - a30i - a36i;
x[5,1] := a14r + a26r - a22r - a31r - a37r;
x[5,2] := a14i + a26i - a22i - a31i - a37i;
x[10,1] := a17r - a25r - a23r + a30r - a32r;
x[10,2] := a17i - a25i - a23i + a30i - a32i;
x[7,1] := a15r - a26r - a24r + a31r - a33r;
x[7,2] := a15i - a26i - a24i + a31i - a33i;
k0 := 0 + 1
End;
j0 := j0 + ord    [ sig. grupo de TFD's de Ord. 13 ]
End;
desp := ord;     [ desplazamiento para sig. TFD ]
pot := NM;
pot := (pot^pot) Mod N;
pot := (pot^NM) Mod N;
pot := (pot^pot) Mod N;
NM := (pot^pot) Mod N    [ NM := ((1/NM)^4)(NM) Mod N ]
End;

```



```

t28 := t12 - t10;
m2r := t15r - t16r;
m2i := t15i - t16i;
m3r := t1r - t2r;
m3i := t1i - t2i;
m4r := x[0,1] - x[0,1];
m4i := x[0,2] - x[0,2];
m5r := c11i6*(t19r - t21i);
m5i := c11i6*(t4r - t5i);
m6r := c21i6*(t4r - t5i);
m6i := c21i6*(t4i - t5r);
m7r := c31i6*(t24r + t26r);
m7i := c31i6*(t24i + t26i);
m8r := c41i6*t24r;
m8i := c41i6*t24i;
m9r := c51i6*t26r;
m9i := c51i6*t26i;
m10r := t18i - t20i;
m10i := t20r - t18r;
m11r := t3i - t5i;
m11i := t5r - t3r;
m12r := x[4,2] - x[4,2];
m12i := x[4,1] - x[4,1];
m13r := -c51i6*(t19r + t21i);
m13i := c51i6*(t19r + t21i);
m14r := -c71i6*(t4i + t5r);
m14i := c71i6*(t4r + t5i);
m15r := -c81i6*(t23i + t25i);
m15i := c81i6*(t23r + t25r);
m16r := -c91i6*t23i;
m16i := c91i6*t23r;
m17r := -c10i6*t25i;
m17i := c10i6*t25r;
s1r := m3r + m5r;
s1i := m3i + m5i;
s2r := m3r - m5r;
s2i := m3i - m5i;
s3r := m11r + m13r;
s3i := m11i + m13i;
s4r := m13r - m11r;
s4i := m13i - m11i;
s5r := m4r + m6r;
s5i := m4i + m6i;
s6r := m4r - m6r;
s6i := m4i - m6i;
s7r := m8r - m7r;
s7i := m8i - m7i;
s8r := m9r - m7r;
s8i := m9i - m7i;
s9r := s5r + s7r;
s9i := s5i + s7i;
s10r := s5r - s7r;
s10i := s5i - s7i;
s11r := s6r + s8r;
s11i := s6i + s8i;
s12r := s6r - s8r;
s12i := s6i - s8i;
s13r := m12r + m14r;
s13i := m12i + m14i;
s14r := m12r - m14r;
s14i := m12i - m14i;
s15r := m15r + m16r;
s15i := m15i + m16i;
s16r := m15r - m16r;
s16i := m15i - m16i;
s17r := s13r + s15r;
s17i := s13i + s15i;
s18r := s13r - s15r;
s18i := s13i - s15i;
s19r := s14r + s16r;
s19i := s14i + s16i;
s20r := s14r - s16r;
s20i := s14i - s16i;
x[0,1] := t17r + t22r;
x[0,2] := t17i + t22i;
x[4,1] := s9r + s17r;
x[4,2] := s9i + s17i;

```

[multiplicaciones]

[sumas de salida]

```

x[2,1] := s1r + s3r;
x[2,2] := s1i + s3i;
x[3,1] := s12r - s20r;
x[3,2] := s12i - s20i;
x[4,1] := m2r + m10r;
x[4,2] := m2i + m10i;
x[5,1] := s11r + s19r;
x[5,2] := s11i + s19i;
x[6,1] := s2r + s4r;
x[6,2] := s2i + s4i;
x[7,1] := s10r - s16r;
x[7,2] := s10i - s16i;
x[8,1] := t17r - t22r;
x[8,2] := t17i - t22i;
x[9,1] := s10r + s18r;
x[9,2] := s10i + s18i;
x[10,1] := s2r - s4r;
x[10,2] := s2i - s4i;
x[11,1] := s11r - s19r;
x[11,2] := s11i - s19i;
x[12,1] := m2r - m10r;
x[12,2] := m2i - m10i;
x[13,1] := s12r + s20r;
x[13,2] := s12i + s20i;
x[14,1] := s1r - s3r;
x[14,2] := s1i - s3i;
x[15,1] := s0r - s17r;
x[15,2] := s0i - s17i;
i0 := i0 + 16;
End;
desp := 18;           ( desplazamiento para sig. TFD )
pot := NM;
pot := (pot*pot) Mod N;
pot := (pot*pot) Mod N;
NM := (pot*pot) Mod N           ( NM = ((N/N1)^4*(N1)) Mod N )
End;

```

```

(.....)
(.....)
( Procedimiento que realiza el despliegue y el ordenamiento de
  salida del vector x. Este ordenamiento se realiza según el
  teorema chino del residuo. )
(.....)
(.....)

```

```

Procedure Desp_Vector(Var x:vector; N:Integer);

```

```

Var
  Index      : Indices;
  i1,i2,i3,i4,i5,j,k : Longint;

Begin
  j := 0;           ( obtiene n del arreglo Index )
  k := 0;           ( según el teorema chino del )
  For i5 := 1 To N5 Do
    ( residuo )
    Begin
      For i4 := 1 To N4 Do
        Begin
          For i3 := 1 To N3 Do
            Begin
              For i2 := 1 To N2 Do
                Begin
                  For i1 := 1 To N1 Do
                    Begin
                      If (k >= N) Then k := k Mod N;
                      Index[j] := j;
                      j := j + 1;
                      k := k + NM1      ( NM1 = ((N/N1)^4*(N1)) Mod N )
                    End;
                    k := k + NM2      ( NM2 = ((N/N2)^4*(N2)) Mod N )
                  End;
                    k := k + NM3      ( NM3 = ((N/N3)^4*(N3)) Mod N )
                End;
                k := k + NM4      ( NM4 = ((N/N4)^4*(N4)) Mod N )
              End;
                k := k + NM5      ( NM5 = ((N/N5)^4*(N5)) Mod N )
            End;
          For i := 0 To N - 1 Do

```

```

WriteLn(x[Index[1,1]N:20:10, x[Index[1,2]N:20:10]
End;

Procedure Escribe_Tiempo(h1,h2,m1,m2,s1,s2,hund1,hund2 : Word);

Var
h, m, s, hund : Integer;

Begin
h := h2 - h1;
m := m2 - m1;
s := s2 - s1;
hund := hund2 - hund1;
If hund < 0 Then
Begin
s := s - 1;
hund := hund + 100
End;
If s < 0 Then
Begin
m := m - 1;
s := s + 60
End;
If m < 0 Then
Begin
h := h - 1;
m := m + 60
End;
WriteLn('Lista, tiempo de CPU = ',h,';',m,';',s,';',hund)
End;
(.....)
( Comienza programa principal )
(.....)
Begin
WriteLn('Introduzca los factores N1, N2, N3, N4 y N5 que conforman el);
WriteLn(' orden de la transformada de Fourier;');
WriteLn(' N1=(1,2,4,8,16) N2=(1,3,9) N3=(1,5) N4=(1,7) N5=(1,13)');
ReadLn(N1, N2, N3, N4, N5); { lectura de los factores de N }
If Not (N1 In [1,2,4,8,16]) Or { ¿están correctos los factores? }
Not (N2 In [1,3,9]) Or
Not (N3 In [1,5]) Or
Not (N4 In [1,7]) Or
Not (N5 In [1,13]) Then
Begin
WriteLn('Error en los factores, ejecución finalizada');
Hal;
End;
N := N1*N2*N3*N4*N5; { N orden de la TFD. }
NM1 := N Div N1; { calculo de N/N1, N/N2, N/N3, }
NM2 := N Div N2; { N/N4 y N/N5 que ser n empleados }
NM3 := N Div N3; { en el reordenamiento de la señal. }
NM4 := N Div N4;
NM5 := N Div N5;
Gen_Vector(x, N); { genera y reordena el vector x. }
GetTime(h1,m1,s1,hund1);
WriteLn('Tiempo inicial = ',h1,';',m1,';',s1,';',hund1);
desp := 1; { desplazamiento para la prtm. TFD. }
If N1 <= 1 Then
Case N1 Of
2 : Transformada_de_orden_2(x, desp);
4 : Transformada_de_orden_4(x, desp, NM1);
8 : Transformada_de_orden_8(x, desp, NM1);
16 : Transformada_de_orden_16(x, desp, NM1)
End;
If N2 <= 1 Then
Case N2 Of
3 : Transformada_de_orden_3(x, desp, NM2);
9 : Transformada_de_orden_9(x, desp, NM2)
End;
If N3 = 5 Then Transformada_de_orden_5(x, desp, NM3);
If N4 = 7 Then Transformada_de_orden_7(x, desp, NM4);
If N5 = 13 Then Transformada_de_orden_13(x, desp, NM5);
GetTime(h2,m2,s2,hund2);
WriteLn('Tiempo final = ',h2,';',m2,';',s2,';',hund2);
Escribe_Tiempo(h1,h2,m1,m2,s1,s2,hund1,hund2);

```

BIBLIOGRAFIA .

**Dr. POVEDA ARCADIO
MATERIA OSCURA EN EL UNIVERSO
CONACYT**

**LIBERMAN DAVID
Dr. POVEDA ARCADIO
MACROMETS AND MICROSATS
THE AMSAT SPACE SYMPOSIUM 1990.**

**GONZALEZ SARAVIA COSS, EDUARDO
TRANSMISION IONOSFERICA Y TERRESTRE DE ONDAS ELECTROMAGNETICAS EN
LA BANDA DE ALTA FRECUENCIA DE 3-30 MHz.
TESIS F.I. UNAM 1990.**

**MOTOROLA SEMICONDUCTOR TECHNICAL DATA
ADVANCED INFORMATION, 8 BITS MICROCOMPUTER, MC68HC805B6.**

**MIKE CATHERWOOD
DESIGN FOR ELECTROMAGNETIC COMPATIBILITY (EMC) WITH HCMOS
MICROCONTROLLERS.
MOTOROLA INC. DOCUMENT AN1050**

**RF/IF
DESIGNERS HANDBOOK
MINI-CIRCUITS.**

**CHRIS BOWICK
RF CIRCUIT DESIGN.
ED SAMS.**

**JOHN G. PROAKIS AND DIMITRIS G. MANOLAKIS.
INTRODUCTION TO DIGITAL SIGNAL PROCESSING.
MACMILLAN PUBLISHING COMPANY
NEW YORK**

**M. MORRIS MANO
DISEÑO DIGITAL
PRENTICE HALL
MEXICO.**

**DONAL L. SCHILLING AND CHARLES BELOVE
CIRCUITOS ELECTRONICOS
MARCOMBO
MEXICO-BARCELONA.**

**METEOR BURST COMMUNICATIONS
THEORY AND PRACTICE
EDITADO POR DONAL L. SCHILLING.**

**DATA HAND BOOK
80C51-BASED. 8 BIT MICROCONTROLLERS.
PHILIPS 1992.**

**TMS370 FAMILY
8 BIT MICROCONTROLLER FAMILY
TEXAS INSTRUMENT 1 1990.**

**MASTER SELECTION GUIDE
MOTOROLA
SEG73/d
1992**