

01170



UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

DIVISION DE ESTUDIOS DE POSGRADO
DE LA FACULTAD DE INGENIERIA

9
201

**CARACTERIZACION Y DISEÑO DE CIRCUITOS
AMPLIFICADORES VLSI QUE UTILIZAN
TRANSISTORES BIPOLARES**

T E S I S

Que para obtener el Grado de:

MAESTRO EN INGENIERIA ELECTRICA

Presentar:

DAVID GONZALEZ MAXINEZ

Asesor: **Dr. Francisco García Ugalde**

**TESIS CON
FALLA DE ORIGEN**

Ciudad Universitaria Febrero de 1994



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

*Caracterización y Diseño de
Circuitos Amplificadores VLSI
que Utilizan Transistores Bipolares*

*Introducción
a la Microelectrónica*

Prólogo

Todos los sistemas electrónicos de vanguardia tienen como elemento principal de diseño al transistor, elemento que aparece en los primeros años de la década de los sesentas y sobre el cual se sustenta el desarrollo tecnológico actual. Este dispositivo, ya sea de forma discreta o integrada (a través de circuitos monolíticos), interviene tanto en sistemas electrónicos como en sistemas digitales.

Muy probablemente para cada uno de nosotros es mucho más fácil el percibir las aplicaciones de los sistemas digitales como por ejemplo los cajeros automáticos, los relojes digitales, el semáforo de una avenida, etc. que constituyen dispositivos típicos de este tipo de sistemas. Por otra parte, los circuitos electrónicos analógicos describen sistemas cuya visualización no es comprendida de forma inmediata tal es el caso de las ondas de radio que son transmitidas a través del aire y que posteriormente son escuchadas en un sistema receptor y aunque comprendemos el efecto nos es imposible observar a simple vista el desplazamiento de estas ondas de información. Es precisamente, este tipo de concepción, el que hace que dentro de las universidades, los estudiantes tengan mayor preferencia hacia el estudio de los sistemas digitales.

Teniendo presente la observación arriba citada, el presente trabajo tiene como objetivo interesar al lector en el diseño de sistemas analógicos, y particularmente, en la caracterización de circuitos amplificadores que utilizan transistores bipolares para su funcionamiento, a través de un enfoque diferente en lo que respecta a la manera de diseñar y proyectar los circuitos amplificadores; utilizando para este fin el simulador electrónico PSpice, que permite la realización de todo tipo de pruebas sobre el circuito previamente proyectado por el diseñador.

Bajo esta idea, la investigación se encuentra dividida en siete capítulos y un apéndice. En síntesis: el capítulo uno describe en forma cualitativa el porqué una señal analógica debe de ser amplificada, así como las características de los cuatro diferentes tipos de amplificadores, haciendo énfasis en el concepto de señal pequeña.

El transistor se diseña y fabrica utilizando dos diferentes tipos de tecnología: de metal óxido semiconductor y bipolar de juntura, teniendo de esta forma los transistores MOSFET y TBJ respectivamente. El capítulo dos resume el funcionamiento del transistor bipolar de juntura, presentando las regiones de operación y las características de éste cuando se polariza en la región de activo directa, estableciendo las ecuaciones que rigen su comportamiento.

En el capítulo tres se ejemplifican las consideraciones que deben de tomarse en cuenta para polarizar en la región de amplificación al TBJ, tanto para circuitos de una etapa como para circuitos multietapa. Al final de dicho capítulo se establecen las reglas básicas de proyección para configuración de fuente y sumidero de corriente.

En el capítulo cuatro se desarrolla a través de las herramientas CAD (Diseño Asistido por Computadora), específicamente el simulador electrónico PSpice, la caracterización del comportamiento de los circuitos que contienen transistores cuando son polarizados en corriente directa. Dentro de dicho capítulo se hace énfasis en lo que respecta al diseño de circuitos integrados, tema que será retomado en el capítulo siete. En el capítulo cinco, se analiza el comportamiento del TBJ cuando es excitado a través de una señal de valor pequeño, empleando en su análisis el modelo π y T de primero orden; estableciendo las ecuaciones que rigen este comportamiento, con el fin de calcular la ganancia de voltaje, la resistencia de entrada, la resistencia de salida y la frecuencia de corte inferior para las diferentes configuraciones del transistor. En el capítulo seis se detalla el comportamiento del transistor en alta frecuencia utilizando, para el cálculo de ésta, el Teorema de Miller y el modelo de segundo orden del transistor.

Finalmente en el capítulo siete se detalla el proceso de fabricación de un circuito integrado monolítico, mostrando inicialmente el proceso de fabricación de los principales elementos de diseño como transistores, diodos, capacitores y resistencias; para luego finalizar con el diseño de mascarillas (layouts) de circuitos de amplificación. Estos esquemas se realizan con el editor SMagic, sistema CAD auxiliar en el diseño y fabricación del circuito integrado; introduciendo al lector, de esta manera, en el campo de la miniaturización de compuestos electrónicos mejor conocido como Microelectrónica.

El apéndice A muestra la caracterización y los pasos a seguir para modelar los parámetros en baja y alta frecuencia de los circuitos amplificadores, detallando la forma de utilizar el simulador electrónico PSpice.

Índice

1 Circuitos Electrónicos Analógicos	
Introducción	1
1.1 Concepto de Señal Pequeña	5
1.2 Modelado de Circuitos Amplificadores	9
1.2.1 Amplificador de Voltaje	10
1.2.2 Amplificador de Corriente	13
1.2.3 Amplificador de Transconductancia	15
1.2.4 Amplificador de Transresistencia	17
2 El Transistor Bipolar de Juntura como un Dispositivo Activo	
Introducción	20
2.1 Funcionamiento del Transistor en la Región Activo Directa	23
2.2 Polarización del Transistor Bipolar de Juntura	26
3 Polarización del Transistor Bipolar de Juntura	
Introducción	36
3.1 Características para la Polarización del TBJ	36
3.2 Métodos para la Polarización de Circuitos Amplificadores	45
3.2.1 Polarización de Circuitos Discretos	46
3.3 Polarización de Amplificadores Multietapa	54
4 Simuladores Electrónicos	
Introducción	64
4.1 Programa de Simulación con Énfasis en Circuitos Integrados	67
4.2 Análisis en Corriente Directa utilizando PSpice	69
5 Modelo de Señal Pequeña para el Transistor Bipolar	
Introducción	79
5.1 Consideraciones Preliminares y Transconductancia	81
5.2 Modelos de Señal Pequeña para el TBJ	84

5.2.1	Modelo π de Primer Orden	85
5.2.2	Modelo T de Primer Orden	88
5.2.3	Equivalencia entre el Modelo π y el Modelo T	90
5.2.4	Ganancia de Voltaje	90
5.2.5	Modelo π y T considerando el Efecto de Early	91
5.3	Configuraciones para el TBJ	96
5.3.1	Configuración Colector Común o Emisor Seguidor	97
5.3.2	Configuración Emisor Común	107
5.3.3	Configuración Base Común	110
5.4	Cálculo de Frecuencia de Corte Inferior	121
6	Respuesta en Alta Frecuencia del Transistor Bipolar	
	Introducción	128
6.1	Teorema de Miller	129
6.2	Modelo Completo de Señal Pequeña para el Transistor Bipolar	132
6.3	Cálculo de Frecuencia de Corte Superior	142
7	Diseño de Circuitos Integrados	
	Introducción	155
7.1	Antecedentes	156
7.2	Tecnología de Circuitos Integrados Monolíticos	158
7.2.1	Proceso de Fabricación de los Circuitos Integrados	159
7.3	Fabricación del Transistor Bipolar de Juntura	169
7.4	Fabricación de Diodos Monolíticos	178
7.5	Fabricación de Resistencias	180
7.6	Fabricación de Capacitores	185
7.7	Diseño de Mascarillas en Circuitos Integrados Monolíticos	193
	Conclusiones	196
A1	Caracterización de los Parámetros de Señal Pequeña del TBJ empleando PSpice	
	Introducción	i
A.1	Resistencia de Entrada	iv
A.2	Resistencia de Salida	viii

A.3 Ganancia de Voltaje	ix
A.4 Frecuencia de Corte Inferior	ix
Ejemplo Ilustrativo	x

Circuitos Electrónicos Analógicos

INTRODUCCIÓN

El estudio de los sistemas electrónicos se divide en dos grandes áreas de investigación: sistemas electrónicos analógicos y sistemas electrónicos digitales. La diferencia principal en esta clasificación, radica en el tipo de señal que procesan cada una de ellas; mientras que los dispositivos digitales utilizan una señal discreta, basada exclusivamente en dos valores 0 y 1 lógicos, la señal analógica es representada a través de valores continuos variantes en el tiempo. En la figura 1.1 se muestra la diferencia entre estas dos señales.

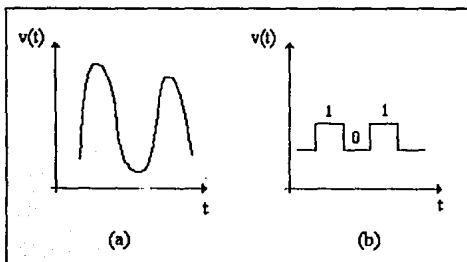


Fig. 1.1 (a) Señal analógica. (b) Señal digital.

Bajo la anterior descripción, el lector podría pensar en la existencia de dos diferentes tipos de componentes electrónicos: uno enfocado al desarrollo de los sistemas digitales y el otro a los dispositivos analógicos; sin embargo, esta suposición es incorrecta y los circuitos analógico o digitales, se diseñan y construyen utilizando las tecnologías bipolar ó MOS (Metal Oxido Semiconductor).

Un circuito integrado tiene como elemento básico dentro de su proceso de fabricación el transistor, principal dispositivo electrónico sobre el que se sustenta el avance tecnológico actual; y puede ser fabricado con cualquiera de las dos tecnologías antes mencionadas, recibiendo el nombre de transistor bipolar de juntura (TBJ) o transistor MOS.

Siendo este componente la base principal en el desarrollo de los sistemas electrónicos y dado que puede ser utilizado en forma analógica o digital, cabe hacernos la siguiente pregunta : ¿cómo se debe utilizar este dispositivo para que actúe de una u otra forma?. La constatación a esta interrogante, como se verá más adelante, radica en el tipo de conexión utilizada para activar o polarizar a este dispositivo. Aquí la palabra polarizar define a la técnica empleada para mantener al dispositivo funcionando en una determinada zona de trabajo (digital o analógica).

En el presente texto, el transistor siempre será utilizado como un dispositivo analógico predispuesto para manejar, procesar e influir sobre una señal continua como la mostrada en la figura 1.1a

La información contenida en esta señal, generalmente se origina y toma su valor del mundo que nos rodea; siendo, por ejemplo, la fuente de su origen la voz de un ser humano, el gruñido de un animal, la temperatura de un objeto, etc.

El primer problema que podemos encontrar en el procesamiento de esta información radica en el hecho, de que inicialmente, es necesario efectuar la conversión de la señal física a una señal eléctrica, sea esta de voltaje o de corriente. Esta conversión se realiza a través de elementos conocidos como transductores, cuya función principal es la conversión de un tipo de energía a otra distinta. (En el caso de un micrófono, se convierte una señal de presión a una señal de voltaje).

En la figura 1.2 puede observarse cómo la voz originada por un ser humano, se aplica a un transductor (micrófono), con el objeto de obtener una cantidad eléctrica que represente físicamente a la señal emitida por este.

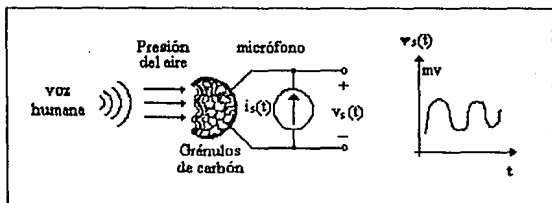


Fig. 1.2 Conversión de una señal física a una señal eléctrica.

Es importante remarcar que el valor de la magnitud del voltaje tomado en la salida del transductor y representado en la figura 1.2 como v_s , es del orden de los milivoltios -mV- (valor muy pequeño que impide que esta señal pueda ser utilizada con fines prácticos). Es aquí, dentro de este proceso, que surge la necesidad de poder contar con algún mecanismo que nos permita amplificar la señal v_s , para así poder analizarla y tratarla con detenimiento. El elemento a través del cual se aumenta la magnitud de la señal se le denomina circuito amplificador, el cual puede ser esquematizado mediante el símbolo mostrado en la fig. 1.3.

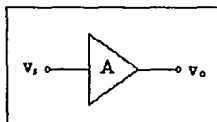


Fig. 1.3 Símbolo de un circuito amplificador.

En la figura 1.4 se muestra el proceso de amplificación. La entrada del circuito amplificador es v_s y la salida es un réplica de la señal de entrada, sólo que aumentada por un factor A . El voltaje de salida v_o puede ser escrito como

$$v_o = Av_s \quad (1.1)$$

A representa la ganancia del amplificador y es igual a la relación que existe entre la entrada y la salida llamada comúnmente función de transferencia:

$$A = \frac{v_o}{v_e} \quad (1.2)$$

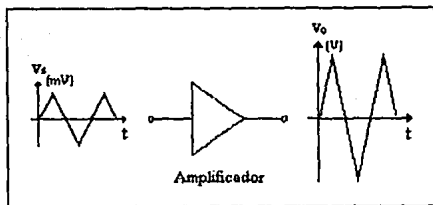


Fig. 1.4 Proceso de amplificación de una señal analógica.

Una característica notable que puede ser observada en la figura 1.4 es que que la señal de salida, no tiene distorsión alguna, y sigue fielmente en forma y frecuencia a la señal de entrada.

Ahora, una cuestión interesante consiste en preguntarse de dónde proviene la potencia extra de un amplificador para aumentar la magnitud de la señal de salida. La respuesta está en que los amplificadores requieren para su funcionamiento fuentes de alimentación de corriente directa, siendo estas las que porporcionan la potencia extra que se entrega a la carga. En la figura 1.5 se dibuja un circuito amplificador que emplea una ó dos fuentes de alimentación de corriente directa.

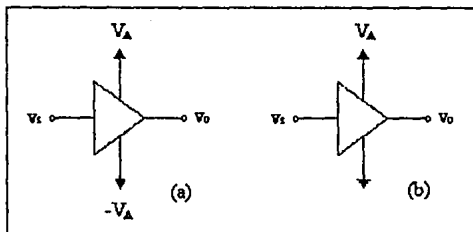


Fig. 1.5 (a) Circuito amplificador que emplea dos fuentes de alimentación.
(b) Circuito amplificador que emplea una fuente de alimentación.

1.1 CONCEPTO DE SEÑAL PEQUEÑA

Anteriormente se mencionó que la señal de salida del amplificador, no presenta distorsión alguna: la salida es una réplica amplificada de la señal de entrada. Esta característica nos indica que el circuito amplificador debe de tener un comportamiento lineal, es decir que la señal amplificada debe conservar las características de la señal de entrada, tanto en forma como en frecuencia. (Figura 1.6).

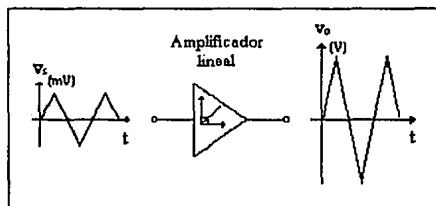


Fig. 1.6 Representación de una amplificación lineal.

Los dispositivos electrónicos que forman parte del circuito amplificador no tienen un comportamiento lineal, por lo que el problema de la amplificación consistirá en hacer que dichos dispositivos puedan trabajar de forma lineal.

En la figura 1.7a se muestra un elemento de dos terminales o un puerto. El potencial eléctrico instantáneo es $v_s(t)$ y la corriente instantánea es $i_s(t)$. La curva característica estática se realiza dibujando punto a punto el potencial eléctrico y la corriente correspondiente como se muestra en la figura 1.7b. De donde se observa que la curva característica es claramente una señal no lineal.

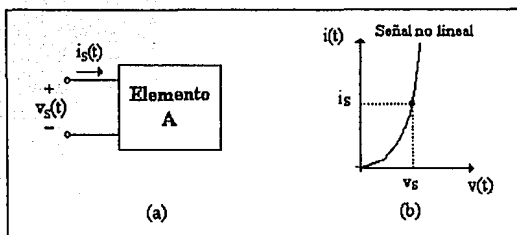


Fig. 1.7 (a) Elemento de dos terminales o un puerto.
 (b) Comportamiento de los dispositivos del circuito amplificador.

Un método comúnmente empleado para utilizar a un dispositivo no lineal en forma lineal, consiste en colocar una fuente de alimentación de corriente directa V_s , en serie con la fuente de señal v_s de un valor pequeño, tal y como se muestra en el figura 1.8a.

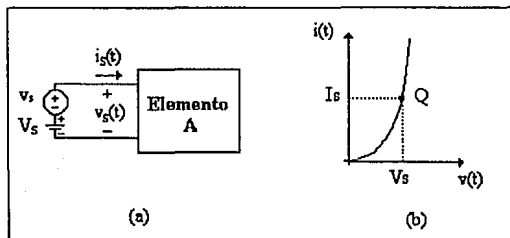


Fig. 1.8

Iniciemos nuestra explicación considerando la curva característica de nuestro dispositivo no lineal (Elemento A), dibujada por conveniencia en la figura 1.8b. Si aplicamos un voltaje V_s al circuito bajo estudio, este establecerá una corriente directa de valor I_s , el valor de voltaje aplicado y la corriente establecida se dibujan sobre la curva de corriente contra voltaje de nuestro dispositivo, lográndose con esto una intersección en algún punto de la curva.

Este punto de intersección así encontrado, se define como el punto de operación Q en directa de un dispositivo no lineal.

Por otro lado el valor instantáneo del voltaje aplicado a nuestro circuito es

$$v_s = V_S + v_a \quad (1.3)$$

indicando que el voltaje total aplicado al Elemento A es la suma de un valor en corriente directa V_S y otro de corriente alterna o señal v_a . Se puede demostrar que el valor de la señal de salida esta montada sobre la componente de voltaje de directa. (Figura 1.9)

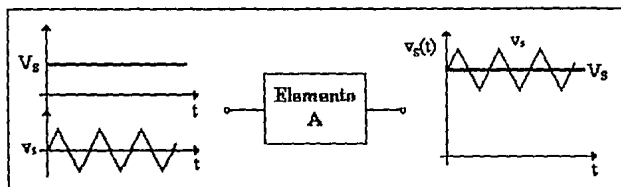


Fig. 1.9 Representación de una señal alterna montada sobre su componente en directa.

Regresando al circuito de la figura 1.8a, si la amplitud del voltaje v_a es lo suficientemente pequeña, de manera tal que la variación en su amplitud se restrinja a un segmento "casi" lineal alrededor del punto de operación Q (figura 1.10), entonces la corriente de la señal $i_s(t)$ puede relacionarse con el voltaje que la origina v_a a través de la pendiente del segmento (AB), región considerada como de comportamiento lineal.

La pendiente mostrada se encuentra representada por una ganancia incremental o de señal pequeña, definida como g_m , en donde:

$$g_m = \frac{\partial i_s}{\partial v_a} \Big|_{v_a = V_a} \quad (1.4)$$

y posee unidades de conductancia (Amper/volt).

EL valor de la corriente i_s en términos de g_m y v_a puede ser escrita como:

$$i_s(t) = g_m v_a(t) \quad (1.5)$$

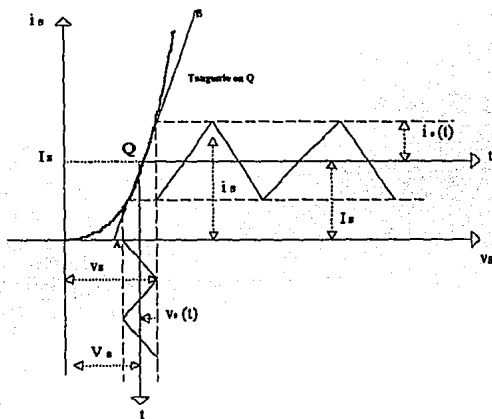


Fig. 1.10 Representación del concepto de Señal Pequeña.

Finalmente sobre la figura 1.10 puede intuirse que cuando la señal analógica $v_s(t)$ aumenta, la corriente $i_s(t)$ se deforma con respecto a la señal $v_s(t)$, debido a que su operación rebasa el límite considerado como lineal (segmento AB). Este cambio en la forma de onda es indeseable y constituye un efecto denominado distorsión, que es una señal no deseable en los circuitos de amplificación.

Es, dentro del diseño de circuitos amplificadores, compromiso del diseñador hacer que los dispositivos, funcionen siempre dentro de una región lineal.

Durante el desarrollo de este trabajo las cantidades instantáneas se representan mediante una letra minúscula con un sufijo en mayúscula, por ejemplo $i_s(t)$, $v_s(t)$. Las cantidades de corriente directa se denotarían por una letra mayúscula con sufijo en mayúscula, por ejemplo I_s , V_s . Por último, las cantidades de señal incremental se conocerán con una letra minúscula con sufijo minúsculo, por ejemplo $i_s(t)$, $v_s(t)$.

1.2 MODELADO DE CIRCUITOS AMPLIFICADORES

Como se mencionó en la sección anterior, la información contenida dentro de una señal analógica sólo puede ser procesada por un amplificador cuando ésta se encuentra representada por una señal eléctrica, siendo los transductores los principales elementos utilizados en el acondicionamiento de éstas señales. No deben perderse de vista algunos aspectos interesantes: el transductor utilizado en la sección 1.1, que permite la conversión de ondas sonoras a señales eléctricas, puede modelarse a través de una fuente de voltaje o una fuente de corriente, tal y como se indica en la figura 1.11.

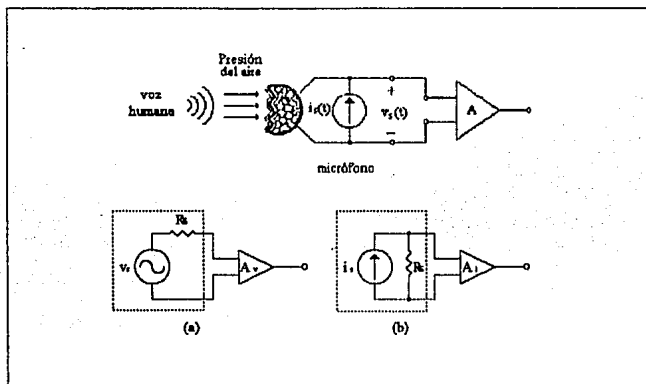


Fig. 1.11 Modelado de un transductor.
(a) Circuito equivalente de Thévenin. (b) Circuito equivalente de Norton.

El valor de R_s permite el modelado de la resistencia interna del micrófono. El circuito equivalente de Norton muestra cómo una fuente de voltaje en serie con una resistencia R_s , puede ser sustituida por una fuente de corriente en paralelo con el valor de la resistencia R_s .

Ahora es relativamente fácil comprender, que lo que antes era un voltaje de entrada al circuito amplificador se ha convertido en una señal de corriente i_s ; si esta señal requiere ser amplificada, es necesario que el amplificador de voltaje A_v , sea sustituido por un amplificador de corriente A_i .

Esta última característica, relevante con respecto al tipo de variable (corriente o voltaje) que puede existir a la entrada o a la salida de un circuito amplificador, nos induce a modelar cuatro diferentes tipos de amplificadores

- Amplificador de voltaje
- Amplificador de corriente
- Amplificador de transconductancia
- Amplificador de transresistencia

La figura 1.12 muestra las características en voltaje y corriente para estos cuatro modelos.

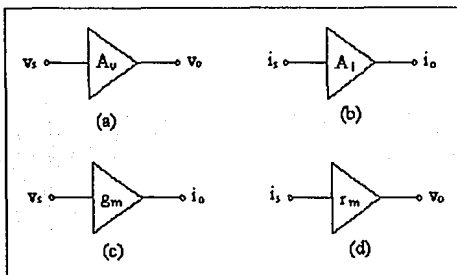


Fig. 1.12 Características de los circuitos amplificadores básicos.
(a) Amplificador de voltaje. (b) Amplificador de corriente.
(c) Amplificador de transconductancia. (d) Amplificador de transresistencia.

1.21 AMPLIFICADOR DE VOLTAJE

Un amplificador de voltaje idealmente puede modelarse como una fuente de voltaje controlada por voltaje (figura 1.13a). La característica de este amplificador es que la señal de salida es una réplica amplificada de la de entrada v_s y cumple con la siguiente relación

$$v_o = A v_s \quad (1.6)$$

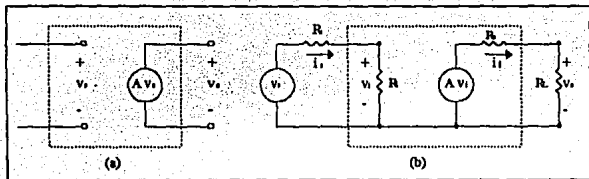


Fig. 1.13 Caracterización de un amplificador de voltaje.
(a) Modelo ideal. (b) Modelo Real.

La relación ideal $v_o = A v_s$ escrita en la ecuación (1.6) puede demostrarse en el modelo real haciendo las siguientes consideraciones: la corriente de entrada a un amplificador de voltaje es igual a cero, la resistencia de entrada R_i tiende a infinito y la resistencia de salida R_o tiende a cero. Con respecto al circuito de la figura 1.13b, si la corriente de entrada $i_s = 0$ entonces el voltaje en la resistencia R_i ($R_i \rightarrow \infty$) será

$$v_s = v_i$$

la ecuación establece que no hay caída de voltaje en la resistencia interna del transductor (R_s).

El voltaje de salida v_o , considerando el valor de R_o , ($R_o \rightarrow 0$) será

$$v_o = A v_i$$

de donde

$$A = \frac{v_o}{v_i} = \frac{v_o}{v_s}$$

Esta relación supone que i_l proporciona cualquier demanda en la carga R_L , por lo tanto la potencia disipada

$$P_L = \frac{v_o^2}{R_L}$$

es infinita, siendo la potencia en la carga suministrada por la fuente de corriente directa (CD) la que polariza al amplificador.

Los amplificadores de voltaje reales presentan una resistencia de entrada finita y una resistencia de salida diferente de cero. Figura 1.13b.

Para considerar el efecto de la resistencia de entrada y salida del amplificador, la corriente (i_i) del circuito de entrada se calcula como

$$i_i = \frac{v_s}{R_s + R_i} \quad (1.7)$$

y el valor de v_i

$$v_i = i_i R_i$$

$$v_i = \frac{v_s}{R_s + R_i} R_i \quad (1.8)$$

De la ecuación (1.8) se deduce que para que no se pierda una parte importante de la señal de entrada v_s es necesario que

$$R_i \gg R_s$$

de esta manera la ecuación (1.8) puede aproximarse a

$$v_i \approx v_s$$

que indica que la señal del transductor v_s es la señal de entrada al amplificador (v_i), y por ende la señal a amplificarse.

El voltaje en la resistencia de carga (R_L) puede encontrarse calculando el divisor de voltaje a la salida

$$i_i = \frac{A v_i}{R_o + R_L}$$

$$v_o = \frac{A v_i}{R_o + R_L} R_L \quad (1.9)$$

Para que no se pierda ganancia al acoplar la salida del amplificador a la carga es necesario hacer que

$$R_L \gg R_o$$

y la ecuación (1.9) puede ser reescrita como

$$v_o = A v_i$$

que es ciertamente la relación ideal de un amplificador de voltaje

Por otro lado si sustituimos la ecuación (1.8) en la ecuación (1.9) encontramos la ecuación real de un amplificador de voltaje

$$\frac{v_o}{v_s} = A \frac{R_i}{R_s + R_i} \frac{R_L}{R_o + R_L} \quad (1.10)$$

No debemos de perder de vista que para obtener una característica ideal es necesario que

$$R_i \gg R_s$$

$$R_L \gg R_o$$

1.2.2 AMPLIFICADOR DE CORRIENTE

Un amplificador de corriente puede ser modelado por una fuente de corriente controlada por corriente (Figura 1.16a). Las características ideales para este amplificador se establecen como :

- La resistencia de entrada R_i debe ser mucho menor que la resistencia R_s de la fuente de la señal.

- La resistencia de salida R_o debe ser mucho mayor que la resistencia de carga R_L .

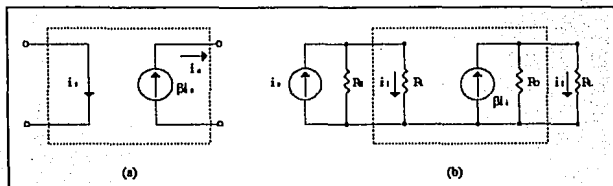


Fig. 1.16 Caracterización de un amplificador de corriente.
(a) Modelo ideal. (b) Modelo Real.

Bajo la consideración anterior

$$R_s \gg R_i$$

y

$$R_o \gg R_L$$

Es posible relacionar la corriente de salida (i_o) con respecto a la corriente de entrada del circuito 1.16a como

$$\beta = \frac{i_o}{i_s} \quad (1.11)$$

Donde la ganancia de corriente se expresa mediante el factor beta (β). El amplificador real (Figura 1.16b), muestra la resistencia de entrada R_i y la resistencia de salida R_o . Debe de observarse que la función de transferencia escrita en la ecuación 1.11 ahora se encuentra expresada por:

$$\beta = \frac{i_i}{i_s} \quad (1.12)$$

la corriente de salida (i_i), se determina a través del divisor de corriente

$$i_i = \beta i_b \frac{R_o}{R_o + R_L} \quad (1.13)$$

para obtener una característica ideal $i_i = \beta i_b$, el amplificador debe ser diseñado de tal forma que la resistencia R_o , sea mayor que la resistencia de carga R_L y se obtenga la máxima ganancia posible.

La corriente de entrada (i_i) se calcula como

$$i_i = i_s \frac{R_s}{R_s + R_i} \quad (1.14)$$

Sustituyendo la ecuación (1.14) en la ecuación (1.13) obtenemos la característica real de un amplificador de corriente

$$\frac{i_i}{i_s} = \beta \frac{R_s}{R_s + R_i} \frac{R_o}{R_o + R_L} \quad (1.15)$$

1.23 AMPLIFICADOR DE TRANSCONDUCTANCIA (GM)

El amplificador de transconductancia puede ser modelado por una fuente de corriente controlada por voltaje. (Figura 1.17a)

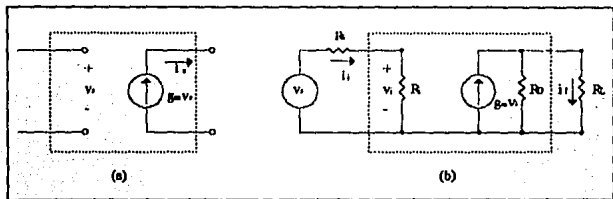


Fig. 1.17 Caracterización de un amplificador de transconductancia.
(a) Modelo ideal. (b) Modelo real.

La corriente de salida (i_o) se expresa como

$$i_o = g_m v_i$$

en donde la relación entrada-salida puede establecerse como

$$g_m = \frac{i_o}{v_i}$$

g_m representa la relación entre la corriente de salida y el voltaje de entrada sus, unidades son (Ampere/Volt).

En el caso ideal de g_m , la relación entre las resistencias del amplificador (R_i y R_s) y las resistencias externas (R_L y R_o) para obtener la máxima ganancia es:

$$R_i \gg R_s \\ R_L \ll R_o$$

La característica real de este amplificador se deduce a partir del circuito mostrado en la figura 1.17b. Mientras que la corriente de salida (i_i) será igual a:

$$i_i = g_m v_i \frac{R_o}{R_o + R_L} \quad (1.16)$$

el voltaje de entrada v_i es

$$v_i = v_s \frac{R_i}{R_i + R_s} \quad (1.17)$$

La sustitución de la ecuación (1.17) en la ecuación (1.16) relaciona la corriente de salida con respecto al voltaje de entrada

$$\frac{i_i}{v_s} = g_m \frac{R_i}{R_i + R_s} \frac{R_o}{R_o + R_L} \quad (1.18)$$

1.24 AMPLIFICADOR DE TRANSRESISTENCIA (RM)

El modelo de este amplificador se encuentra dibujado en la figura 1.18a. Básicamente consiste en una fuente de voltaje controlada por corriente, el voltaje de salida v_o se establece por

$$v_o = r_m i_i$$

y la función de transferencia ideal como:

$$r_m = \frac{v_o}{i_i} \quad (1.19)$$

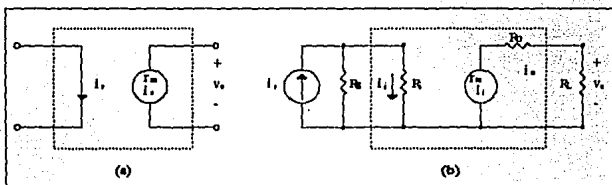


Fig. 1.18 Caracterización de un amplificador de transresistencia.
(a) Modelo ideal. (b) Modelo real.

Las condiciones ideales pueden expresarse como:

$$R_s \gg R_i$$

y

$$R_o \gg R_L$$

La característica real de este amplificador se calcula a partir del circuito mostrado en la figura 1.18b. El voltaje de salida v_o

$$v_o = r_{m1} \frac{R_L}{R_s + R_L} \quad (1.20)$$

y la corriente de entrada (i_i)

$$i_i = i_s \frac{R_s}{R_s + R_L} \quad (1.21)$$

La relación v_o/i_s se encuentra sustituyendo la ecuación (1.21) en la ecuación (1.20)

$$\frac{v_o}{i_s} = r_{m1} \frac{R_s}{R_s + R_L} \frac{R_L}{R_L + R_o} \quad (1.22)$$

Es posible observar que en cada uno de los amplificadores anteriores la relación entrada-salida queda expresada completamente en función de las resistencias del amplificador y las resistencias de salida.

Esta característica permite al diseñador de circuitos amplificadores, poder adecuar el valor de estas resistencias para obtener una ganancia máxima en función de A_v , A_s , g_m y r_m .

En la tabla 1.1 se muestran los resultados obtenidos en los circuitos amplificadores.

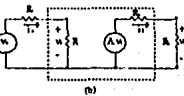
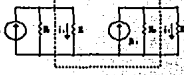
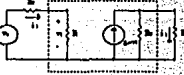
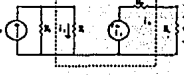
Tipos de Amplificadores	Configuración Típica	Funciones de Transferencia	Características Deseables
Amplificador de Voltaje A_v		$\frac{v_o}{v_s} = A \frac{R_i}{R_s + R_i} \frac{R_L}{R_o + R_L}$	$A = \frac{v_o}{v_s}$ $R_i \gg R_s$ $R_L \gg R_o$
Amplificador de Corriente β		$\frac{i_o}{i_s} = \beta \frac{R_s}{R_s + R_i} \frac{R_o}{R_o + R_L}$	$\beta = \frac{i_o}{i_s}$ $R_s \gg R_i$ $R_o \gg R_L$
Amplificador de Transconductancia g_m		$\frac{i_o}{v_s} = g_m \frac{R_i}{R_i + R_s} \frac{R_o}{R_o + R_L}$	$g_m = \frac{i_o}{v_s}$ $R_i \gg R_s$ $R_o \gg R_L$
Amplificador de Transresistencia f_m		$\frac{v_o}{i_s} = f_m \frac{R_s}{R_s + R_i} \frac{R_L}{R_L + R_o}$	$f_m = \frac{v_o}{i_s}$ $R_s \gg R_i$ $R_L \gg R_o$

Tabla 1.1 Características de los circuitos amplificadores.

El Transistor Bipolar de Juntura como un Dispositivo Activo

INTRODUCCIÓN

El transistor bipolar de juntura (TBJ) es un elemento semiconductor formado por dos uniones de material tipo P y tipo N, de tal forma que el arreglo puede ser NPN ó PNP. De ahí radica el origen de las denominaciones de los transistores (NPN ó PNP).

El transistor tiene 3 terminales situadas en cada uno de los materiales semiconductores que lo componen, denominadas emisor, base y colector. La caracterización real de este elemento y el símbolo utilizado en su representación se dibujan en la figura 2.1.

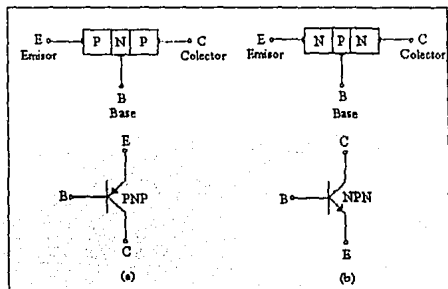


Fig. 2.1 (a) Transistor PNP. (b) Transistor NPN

Los sentidos de las corrientes en el transistor, definidas como: corriente de base (I_B), corriente de emisor (I_E) y corriente de colector (I_C), se dibujan en el circuito de la figura 2.2. A la relación $I_E = I_B + I_C$ se le denomina ecuación fundamental del transistor bipolar de juntura.

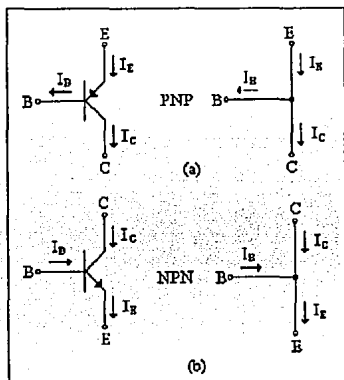


Fig. 2.2 (a) Relación de corrientes para el transistor PNP.
 (b) Relación de corrientes para el transistor NPN.

Las uniones PN, que forman la estructura de un transistor, pueden ser modeladas a través de dos diodos, figura 2.3. En esta representación el potencial eléctrico entre los extremos de cada uno de los diodos, se puede esquematizar considerando las terminales del transistor.

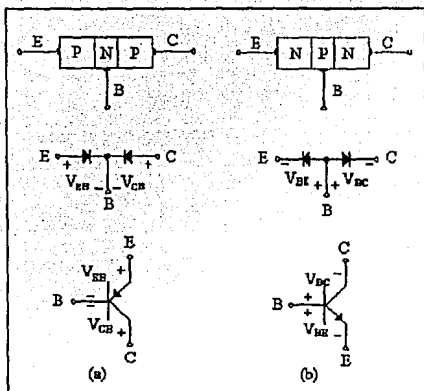


Fig. 2.3 Analogía del transistor bipolar con diodos.
 (a) Transistor PNP. (b) Transistor NPN.

Las regiones de trabajo en las que puede operar un transistor, dependen en buena medida del tipo de polarización directa o inversa aplicada a cada uno de sus diodos internos.

En la tabla 2.1 se muestran las regiones de trabajo o modo de operación del transistor NPN. Si se quisiera obtener la relación para un transistor PNP, la unión de polarización sería emisor-base y colector-base. Las regiones de trabajo, sin embargo, no se verán modificadas.

Polarización Juntura BE	Polarización Juntura BC	Modo de Operación del TBJ
Inversa	Inversa	Corte
Inversa	Directa	Activo Inversa
Directa	Inversa	Activo Directa
Directa	Directa	Saturación

Tabla 2.1 Modos de operación para el TBJ.

Las regiones de corte, saturación y activo inversa son utilizadas en el diseño de circuitos digitales, mientras que la región de activo directa se utiliza extensivamente en la amplificación de señales analógicas.

En la figura 2.4 se muestra el tipo de polarización que debe aplicarse en las terminales del transistor para que opere en su región de amplificación (región activo directa). Es decir, deberá existir una caída de potencial eléctrico entre la unión base-emisor (como valor típico se considera 0.7V, aunque este valor depende de las especificaciones del fabricante para la polarización de esta unión); el diodo formado por esta unión estará conduciendo. Y el potencial eléctrico del colector deberá ser mayor o igual al potencial de la terminal de la base; no habrá caída de potencial eléctrico en dicha unión.

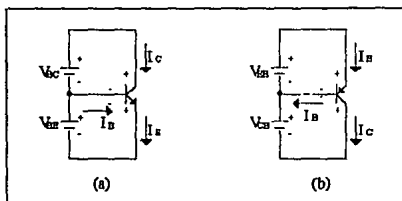


Fig. 2.4 Polarización activo directa del transistor bipolar.
(a) Transistor NPN. (b) Transistor PNP

2.1 FUNCIONAMIENTO DEL TRANSISTOR EN LA REGIÓN ACTIVO DIRECTA

El funcionamiento del transistor como amplificador puede describirse haciendo referencia a la figura 2.5. En el dibujo podemos apreciar que la fuente V_{BE} polariza en sentido directo a la unión emisor base, los huecos que el emisor inyecta al material tipo N, tienden a cruzar esta región desplazándose, casi en su totalidad a la región de colector. Existe una pequeña recombinación de huecos y electrones en la región de base, aproximadamente un uno por ciento (1%). Esto es debido a que la región de base está formada por un área muy delgada en comparación con la región de emisor y colector. (Figura 2.1).

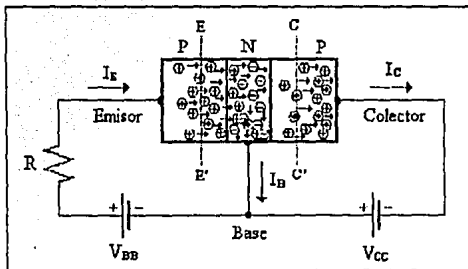


Fig. 2.5 Funcionamiento del TBJ en la región Activo Directa.

Puede observarse que la fuente V_{BB} origina que el diodo JBE esté polarizado en forma directa y el voltaje V_{CC} polariza al diodo colector base en forma inversa.

La corriente media en el circuito de emisor que atraviesa el límite EE' , por unidad de tiempo, se reconoce como corriente de emisor (I_E), y la corriente media que atraviesa el límite CC' se le conoce como corriente del colector (I_C). Esta corriente de colector está formada por dos términos: el primero es debe al porcentaje de corriente de emisor que llega al colector y el segundo originado por la batería V_{CC} , que hace que el diodo del colector-base se polarice inversamente, circulando por este una corriente inversa de saturación cuando la corriente de emisor es igual a cero.

El porcentaje de electrones inyectados en el emisor y que llegan al colector, está dado por la literal α (alfa), cuyo valor característico se encuentra en el rango de $0.9 < \alpha \leq 0.99$. Este valor se encuentra afectado por el tamaño, forma y contaminación del emisor; todos estos parámetros están involucrados en el proceso de fabricación.

Como se puede ver este dispositivo es, esencialmente, una fuente de corriente controlada por el voltaje aplicado en la unión base-emisor.

La corriente de colector se define como

$$I_C = \alpha I_E + I_S \quad (2.1)$$

siendo el valor de la corriente inversa de saturación de un valor muy pequeño, típicamente $I_S = 10^{-13}$ Ampere. De este modo la ecuación (2.1) puede aproximarse a

$$I_c = \alpha I_E \quad (2.2)$$

De la ecuación característica del transistor

$$I_E = I_B + I_c \quad (2.3)$$

se obtiene que la corriente de la base es

$$I_B = I_E - I_c$$

Sustituyendo la ecuación (2.2) en la expresión anterior se encuentra que

$$I_B = I_E - \alpha I_E$$

$$I_B = I_E(1 - \alpha) \quad (2.4)$$

El valor de I_E puede despejarse de la ecuación (2.2) y sustituirse en la ecuación (2.4) para obtener la corriente de base en términos de la corriente de colector y α (alfa). Entonces la corriente de base es

$$I_B = \left[\frac{1 - \alpha}{\alpha} \right] I_c$$

y la corriente de colector es

$$I_c = \left[\frac{\alpha}{1 - \alpha} \right] I_B \quad (2.5)$$

Al factor $\left[\frac{\alpha}{1 - \alpha} \right]$ se le denomina β , es decir

$$\beta = \left[\frac{\alpha}{1 - \alpha} \right] \quad (2.6)$$

y representa la "ganancia de corriente" en un transistor

$$I_c = \beta I_b \quad (2.7)$$

En el recuadro de la figura 2.6 se realiza una síntesis de las relaciones más importantes entre las corrientes del transistor y los términos de α y β .

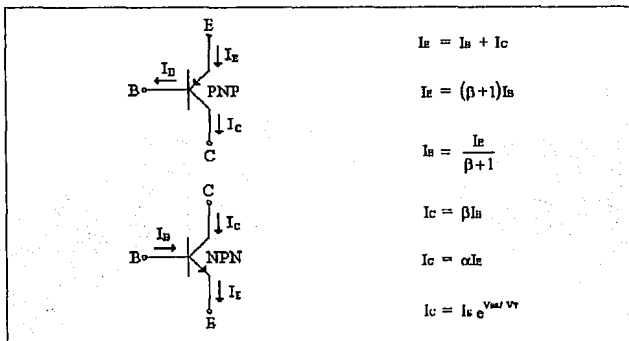


Fig. 2.6 Relación de corrientes entre las terminales del transistor bipolar.

2.2 POLARIZACIÓN DEL TRANSISTOR BIPOLAR DE JUNTURA

Polarización es aquella técnica que se emplea con el propósito de lograr que un dispositivo funcione en una determinada región de trabajo. El hecho de mantener operando a este dispositivo dentro de alguna zona de especial interés es tarea exclusiva del proyectista o diseñador de circuitos electrónicos.

En la tabla 2.1 se han esquematizado los diferentes tipos de polarización que deben de existir en las terminales del transistor para hacer que este funcione en cualquiera de sus cuatro modos de operación, para esclarecer este punto consideremos los siguientes ejemplos.

Para el circuito mostrado en la figura P2.1 calcule:

- Las corrientes I_c e I_E .
- El voltaje en los puntos V_c y V_E .
- Determine la región en la que opera el transistor.

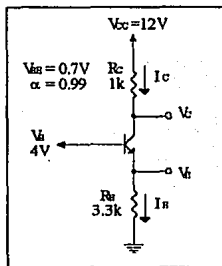


Fig. P2.1

Nuestro análisis se inicia, calculando el voltaje de emisor V_E .

$$\begin{aligned}V_E &= V_B - V_{BE} \\V_E &= 4\text{ V} - 0.7\text{ V} \\V_E &= 3.3\text{ V}\end{aligned}$$

El valor de la corriente en el emisor se determina por

$$I_E = \frac{V_E}{R_E} = 1\text{ mA}$$

Si suponemos que el transistor bajo estudio, se encuentra trabajando en la región de amplificación, entonces

$$I_c = \alpha I_E$$

y en consecuencia

$$I_c = (0.99)(1 \text{ mA}) = 0.99 \text{ mA}$$

El voltaje en el colector se calcula mediante las ecuaciones de malla

$$V_{cc} = V_c - I_c R_c$$

$$V_c = 12 \text{ V} - I_c R_c$$

$$V_c = 8.7 \text{ V}$$

Los valores calculados se ilustran sobre el circuito P2.1.1

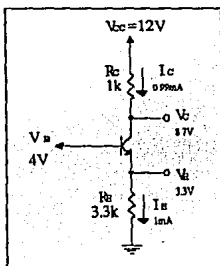


Fig. P2.1.1

- Los voltajes encontrados en los puntos V_b , V_c , V_e nos servirán para determinar la región en la que opera el transistor.
- El potencial eléctrico en el colector (8.7V) es mayor que el de la base (4V), por lo que el diodo de la unión base-colector se encuentra polarizado en sentido inverso.
- El voltaje en la base (4V) es mayor que el voltaje en el emisor (3.3V) en 0.7V, y con esto la unión base-emisor se encuentra polarizado en la región activo directa o de amplificación.

Juntura BE	Juntura BC	Región de trabajo
Directa	Inversa	Activo Directa

- Para este resultado en particular, el transistor trabaja como amplificador, y la relación supuesta $I_c = \alpha I_E$ puede ser empleada sin restricción para el cálculo de la corriente de colector.

Ahora consideremos dos ejemplos más: en el ejercicio P2.2 es importante resaltar que la diferencia que existe con el circuito del ejercicio P2.1 es el valor de la resistencia R_C que pasa del valor de $1k\Omega$ a $9k\Omega$ respectivamente; la variación de esta resistencia permite que el transistor pase de la región de amplificación a la de saturación. En el ejemplo P2.3 se muestra cómo puede calcular el valor de R_C para forzar al transistor para que permanezca en la región de amplificación.

Ejemplo 2.2

Polarización

Para el circuito mostrado en la figura P2.2 calcule:

- Las corrientes I_C e I_E .
- El voltaje en los puntos V_C y V_E .
- Determine la región en la que opera el transistor.

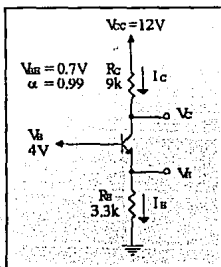


Fig. P2.2

Como en el ejemplo P2.1, el voltaje y la corriente de emisor son

$$V_E = 3.3 \text{ V}$$

$$I_E = 1 \text{ mA}$$

Si consideramos que el transistor opera en la región activo, entonces

$$I_C = \alpha I_E$$

$$I_C = 0.99 \text{ mA}$$

Nuevamente como en el caso anterior el voltaje en el colector se calcula mediante la relación:

$$V_C = 12 \text{ V} - I_C R_C$$

$$V_C = 12 \text{ V} - (0.99)(9 \text{ k}\Omega)$$

$$V_C \approx 3 \text{ V}$$

Los resultados obtenidos para este circuito se dibujan sobre la figura P2.2.1

Como podemos observar el voltaje en el colector es menor que el voltaje en la base, y el voltaje en la base es mayor que el voltaje en el emisor, es decir

Juntura BE	Juntura BC	Región de trabajo
Directa	Directa	Saturación

Por lo tanto el transistor se encuentra polarizado para trabajar en la región de saturación y la relación $I_C = \alpha I_E$ no puede ser utilizada para calcular la corriente de colector.

En consecuencia los resultados encontrados son erróneos y no pueden utilizarse para describir el comportamiento del circuito de la figura P2.2

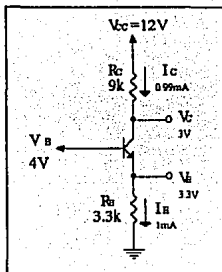


Fig. P2.2.1

Ejemplo 2.3

Polarización

Para el circuito mostrado en la figura P2.3 determine el valor de la resistencia R_c , que provoca que el transistor funcione en la región de amplificación.

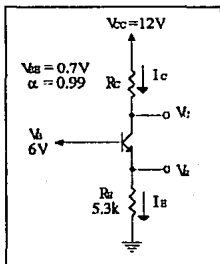


Fig. P2.3

La corriente y el voltaje de emisor se determinan como

$$V_E = 6 - 0.7 = 5.3\text{V}$$

$$I_B = \frac{5.3\text{V}}{5.3\text{k}\Omega} = 1\text{mA}$$

Si suponemos que el transistor trabaja en la región activo, entonces

$$I_C = \alpha I_E$$

$$I_C \approx 1\text{mA}$$

Para que la unión base-colector se encuentre polarizada en sentido inverso es necesario que el voltaje V_C sea mayor o igual a 6V .

Para calcular el valor de R_C se puede emplear la relación siguiente

$$R_C = \frac{V_{CC} - V_C}{I_C}$$

Si hacemos el cálculo con el valor de $V_C = 6\text{V}$, entonces

$$R_C = \frac{(12 - 6)\text{V}}{1\text{mA}} = 6\text{k}\Omega$$

En la figura P2.3.1 se dibujan los voltajes en las terminales del transistor.

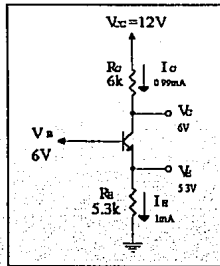


Fig. P2.3.1

Puede apreciarse que no existe diferencia de potencial eléctrico en la unión base-colector, esto presupone que el diodo interno se encuentra polarizado en inversa, y con esto el transistor está forzado a trabajar en la región de amplificación.

Hasta este momento, se han calculado las corrientes de colector y emisor del transistor, sin prestar atención a al corriente de base. De antemano se sabe que por ella circula aproximadamente el 10% de la corriente total del transistor y en consecuencia este valor es despreciable. Considere el ejemplo P2.4.

Ejemplo 2.4

Polarización

Calcule las corrientes en las terminales del transistor en el circuito P2.4 y determine la región en la que opera el transistor.

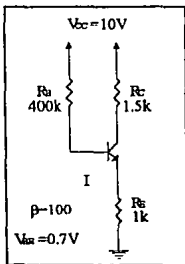


Fig. P2.4

Aplicando la ley de voltajes de Kirchhoff en la malla de entrada (I):

$$-V_{CC} + \left(\frac{I_E}{\beta + 1} \right) R_B + V_{BE} + I_E R_E = 0$$

sustituyendo el valor de $I_B = \frac{I_E}{\beta + 1}$ en la ecuación anterior se obtiene

$$I_E = \frac{V_{CC} - V_{BE}}{\frac{R_B}{\beta + 1} + R_E} = \frac{(10 - 0.7)V}{\left(\frac{400}{101} + 1\right)k\Omega} = 1.875\text{mA}$$

La corriente de emisor nos permite calcular la corriente de base y la corriente de colector como:

$$I_B = \frac{I_E}{\beta + 1} = \frac{1.875\text{mA}}{101} = 18.564\mu\text{A}$$

$$I_C = \beta I_B = 100(18.564\mu\text{A}) = 1.856\text{mA}$$

En la ecuación fundamental del transistor

$$I_E = I_B + I_C$$

la corriente $I_C \gg I_B$ por lo cual I_B puede despreciarse sin alterar sustancialmente el valor de I_E . Finalmente

$$V_B = I_E R_B = 1k\Omega(1.875\text{mA}) = 1.875\text{V}$$

$$V_C = V_{CC} - I_C R_C = (10 - 1.856(1.5))\text{V} = 7.187\text{V}$$

$$V_D = V_{BE} + V_B = (0.7 + 1.875) = 2.575\text{V}$$

En la figura P2.4.1 se esquematizan estos resultados.

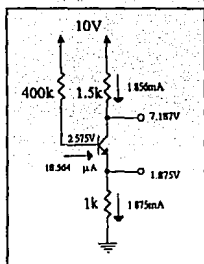


Fig. P2.4.1

El diodo base-colector se encuentra en inversa y el diodo base-emisor en directa lo que origina que el transistor se encuentre trabajando en la región activo directa.

Juntura BE	Juntura BC	Región de trabajo
Directa	Inversa	Activo directa

Dado que la corriente de base es muy pequeña, podemos despreciar su efecto sobre los circuitos amplificadores que operan a través del transistor bipolar de juntura TBJ.

Polarización del Transistor Bipolar de Juntura

INTRODUCCIÓN

El problema de la polarización consiste en hacer que un dispositivo opere dentro de una zona de trabajo; en el caso del transistor bipolar esto puede funcionar en cuatro diferentes regiones, conocidas como: activo directa, corte, saturación y de activo inversa. Siendo la región activo directa la que se utiliza en el proceso de amplificación de señales.

El presente capítulo describe la técnica y las consideraciones que deben hacerse para emplear al transistor de manera óptima como elemento amplificador.

3.1 CARACTERÍSTICAS PARA LA POLARIZACIÓN DEL TBJ

Las fuentes de corriente continua dentro de la polarización de los circuitos amplificadores permiten entre otras cosas, el establecer un punto de operación Q en corriente directa; determinado generalmente por la corriente de colector en el transistor bipolar de juntura (fig. 3.1)

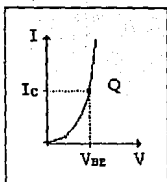


Fig 3.1 Punto de operación en corriente continua para el transistor bipolar de juntura.

Para explicar este concepto, consideremos el circuito mostrado en la figura 3.2, el cual se encuentra alimentado por una fuente de corriente directa V_{CC} aplicada en los extremos de las resistencias R_{B1} y R_C . Las corrientes y voltajes producidas por este circuito (si se supone que el transistor opera en la región de amplificación), pueden obtenerse mediante el siguiente desarrollo

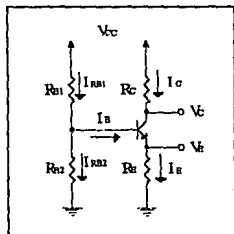


Fig. 3.2 Polarización del transistor bipolar de juntura.

Las resistencias R_{B1} y R_{B2} forman un divisor de voltaje, cuyo potencial eléctrico resultante (V_{BE}) se aplica a la base del transistor. Figura 3.3a.

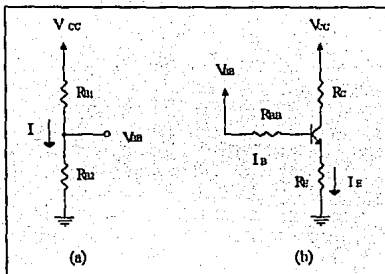


Fig. 3.3 Polarización del transistor bipolar de juntura.
(a) Divisor de voltaje. (b) Circuito equivalente.

El valor de la corriente I será igual a

$$I = \frac{V_{CC}}{R_{B1} + R_{B2}} \quad (3.1)$$

con esta expresión, puede calcularse el voltaje en el divisor

$$V_{BB} = \frac{V_{CC}}{R_{B2} + R_{B1}} R_{B2} \quad (3.2)$$

Puede verse que las resistencias R_{B1} y R_{B2} se encuentran en paralelo con respecto a la base del transistor. Si sustituimos el valor del paralelo $R_{B1} \parallel R_{B2}$ por la resistencia R_{BB} , podemos dibujar el circuito equivalente como se muestra en la figura 3.3b.

Si la corriente de polarización en el transistor se establece mediante la intensidad I_c o aproximadamente por su valor a I_E ($I_c \approx I_E$), en el circuito de la figura 3.3b el valor de la corriente de emisor puede obtenerse partiendo de la ecuación de malla iniciada en V_{BB} y terminada en tierra a través de R_E , tomando en cuenta que $I_B = I_E/(\beta + 1)$

$$V_{BB} - I_B R_{BB} - V_{BE} - I_E R_E = 0$$

$$I_E = \frac{V_{BB} - V_{BE}}{R_E + \frac{R_{BB}}{\beta + 1}} \quad (3.3)$$

Ahora, la suposición de $I_C = \alpha I_E$ con α aproximado a la unidad, nos permite encontrar el voltaje en el colector mediante la ecuación

$$V_C = V_{CC} - I_C R_C$$

$$V_C = V_{CC} - \frac{(V_{BB} - V_{BE})}{R_E + \frac{R_{BB}}{\beta + 1}} R_C \quad (3.4)$$

No debe de pasarse por alto que la corriente de colector permite determinar el punto de operación del transistor (fig. 3.1).

Sobre el resultado obtenido en la ecuación (3.3) es necesario hacer la siguiente reflexión: la corriente de emisor depende de las variaciones del factor de amplificación β y del efecto que pueda causar la temperatura en el diodo formado en la unión base-emisor, y representado por el voltaje V_{BE} . Para hacer que el valor $I_E \approx I_C$ sea insensible a la temperatura y a las variaciones de β , se deben de diseñar circuitos que minimicen estos efectos. Una forma de reducir este fenómeno consiste en hacer que el voltaje V_{BB} sea mayor que el voltaje base-emisor.

$$V_{BB} \gg V_{BE}$$

y que la resistencia de emisor R_E sea mayor que el factor $\frac{R_{BB}}{\beta + 1}$

$$R_E \gg \frac{R_{BB}}{\beta + 1}$$

La importancia de la estabilidad de la corriente de polarización radica en el hecho de que influye en los parámetros de amplificación de señal cuando se realiza el análisis en corriente alterna.

Por otro lado y a manera de ilustración, consideremos el efecto causado por el aumento de temperatura sobre el diodo formado en la unión base-emisor dibujado en la figura 3.4a; que hace que varíe el potencial eléctrico en la unión pn alrededor de $-2\text{mV}/^\circ\text{C}$.

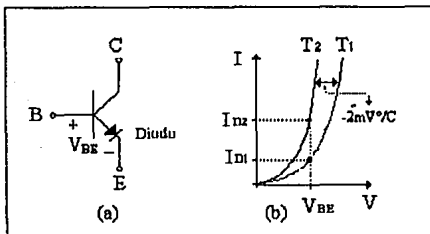


Fig. 3.4 Dependencia de la temperatura en la unión pn.
(a) Caracterización ideal. (b) Gráfica característica en la curva I-V.

En la figura 3.4b se ilustra la dependencia de la temperatura en el elemento semiconductor PN. Cuando la temperatura T_2 es mayor a la temperatura T_1 . Puede observarse cómo para un mismo valor de voltaje de encendido (V_{BE}), la corriente que circula por el diodo aumenta sustancialmente en comparación con su valor inicial determinado por la temperatura T_1 .

Retomando el circuito de la figura 3.3 y representándolo mediante su equivalente en la figura 3.4, podemos graficar el voltaje de colector en corriente directa y el efecto que causa la adición de la señal alterna v_i .

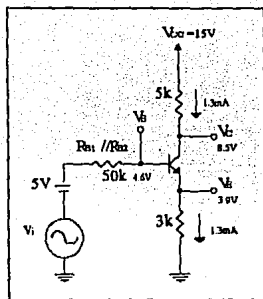


Fig. 3.4i Circuito bajo análisis para demostrar el efecto de la variación del punto de operación.

Si empleamos el Teorema de Superposición para resolver este circuito y se considera que inicialmente $v_i = v_{max} \sin(\omega t) = 0$, entonces el valor de la corriente de emisor de la ecuación (3.3)

$$I_E = \frac{V_{BB} - V_{BE}}{R_B + \frac{R_{EE}}{\beta + 1}}$$

es aproximadamente igual a

$$I_E \approx 1.3 \text{ mA}$$

tomando en cuenta este valor, los voltajes V_C , V_E y V_B se obtienen como

$$V_C = V_{CC} - I_C R_C = 8.5 \text{ V}$$

$$V_E = I_E R_E = 3.9 \text{ V}$$

$$V_B = V_{BE} + V_E = 4.6 \text{ V}$$

Estos resultados mostrados en la figura 3.4i, nos indican que la suposición $I_E \approx I_C$ es correcta dado que el transistor opera en la región de amplificación.

En la figura 3.5b se ha representado el valor del voltaje en corriente directa que se encuentra en el colector del transistor.

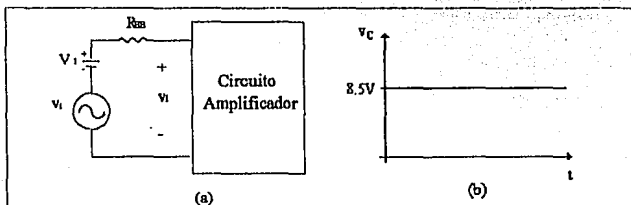


Fig. 3.5 (a) Sustitución de un circuito transistorizado por una red de dos puertos.
(b) Voltaje de colector en directa.

Si continuamos con nuestro análisis, y sustituimos el circuito del transistor por una red de dos puertos (fig. 3.5a), se puede intuir que el voltaje instantáneo de entrada v_i , se compone por la suma de la fuente en corriente directa (V_1) y el voltaje de señal (v_i)

$$v_i = V_1 + v_i$$

De igual forma, el voltaje instantáneo de salida en la terminal del colector será la suma de la componente en directa más la componente de la señal (figura 3.6)

$$v_C = V_C + v_c$$

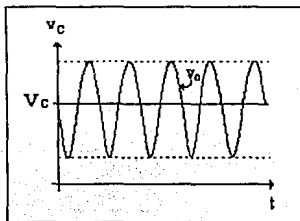


Fig. 3.6 Representación del valor instantáneo v_C .

Si se supone de manera ideal que el valor de la señal en el colector v_c , excursiona dentro de un rango dinámico de $\pm 3V$ pico a pico, es posible tener un voltaje instantáneo en el colector que varía entre $5.9 \leq v_c \leq 11.9$ Volts. Los límites de variaciones se representan en la figura 3.7a y 3.7b.

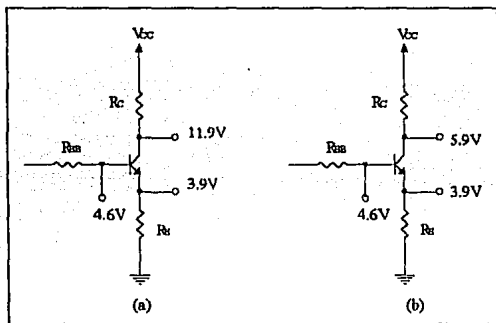


Fig. 3.7 Representación de la excursión del voltaje instantáneo en el colector.
 (a) Valores de excursión máxima. (b) Valores de excursión mínima.

Es evidente que para cualquier caso, el transistor sigue operando dentro de su región de amplificación: la juntura base-emisor está polarizada en sentido directo y la juntura base-colector en sentido inverso.

Consideremos ahora el caso en el cual la resistencia de emisor R_E del circuito 3.4 es sustituida por un valor de $2k\Omega$ (fig. 3.7i).

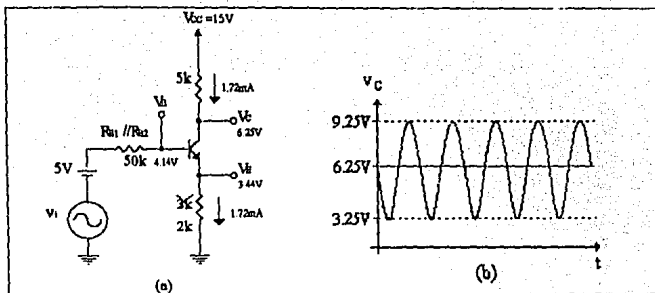


Fig. 3.71 Circuito bajo análisis para delimitar el efecto de variación del punto de operación.

Para este circuito, los valores de corrientes y voltajes son los siguientes:

$$I_E = 1.72 \text{ mA}$$

$$I_C \approx 1.72 \text{ mA}$$

$$V_C = 6.25 \text{ V}$$

$$V_E = 3.44 \text{ V}$$

$$V_B = 4.14 \text{ V}$$

Los valores antes calculados y mostrados sobre el circuito, demuestran que el transistor trabaja dentro de la región de amplificación.

Si como en el ejemplo anterior se supone que la señal de salida excursiona en $\pm 3\text{V}$, los límites del voltaje instantáneo del colector varían entre

$$V_{C \text{ máx}} = 6.25 \text{ V} + 3 \text{ V} = 9.25 \text{ V}$$

$$V_{C \text{ mín}} = 6.25 \text{ V} - 3 \text{ V} = 3.25 \text{ V}$$

fig 3.71b.

El valor instantáneo de 9.25V, mantiene al transistor en la región activo directa, mientras que el valor 3.25V hace que la unión del base-colector se polarice en sentido directo, llevando al transistor a la región de saturación.

Bajo esta condición el transistor será incapaz de amplificar la señal de entrada. La señal de salida se satura justo en el valor de voltaje en el cual el transistor sale de la región de amplificación (figura 3.7ii).

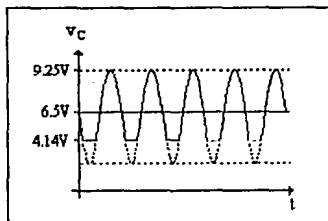


Fig. 3.7ii Efecto que muestra el paso del transistor de la región de amplificación a la región de saturación.

Finalmente, la diferencia entre el circuito de la figura 3.4 y el de la figura 3.6 fué el cambio en el valor de la resistencia del emisor, pasando de $3k\Omega$ a $2k\Omega$ respectivamente. Ésta representó una razón suficiente para hacer una proyección errónea en el diseño de circuitos amplificadores. Por ello se recomienda que

$$R_E \gg \frac{R_{in}}{\beta + 1}$$

3.2 MÉTODOS PARA LA POLARIZACIÓN DE CIRCUITOS AMPLIFICADORES

Los métodos empleados en la polarización del transistor bipolar de juntura se aplican por separado dependiendo del tipo de amplificador a proyectar: discreto o integrado.

La fuente y sumidero de corriente son esquemas típicos usualmente utilizados en la polarización de circuitos discretos. Mientras que la arquitectura de espejo de corriente es extensamente empleada a nivel de circuito integrado; esta configuración junto con la del par diferencial serán tratadas posteriormente.

En forma independiente al tipo de configuración empleada, todas las polarizaciones tienen como único objetivo la generación de una corriente directa constante que permita la obtención del punto de operación Q.

3.3.1 POLARIZACIÓN DE CIRCUITOS DISCRETOS.

En la figura 3.8 se han dibujado los circuitos conocidos como sumidero y fuente de corriente. El valor de la corriente de polarización por fuente de corriente se establece como

$$I_C = \alpha \frac{V_{BB} - V_{BE}}{R_E + \frac{R_{BB}}{\beta + 1}}$$

y para sumidero de corriente

$$I_C = \alpha \frac{V_{BB} - V_{BE}}{R_E + \frac{R_{BB}}{\beta + 1}}$$

donde

$$V_{BB} = \frac{R_{B2}}{R_{B1} + R_{B2}} V_{CC}$$

$$R_{BB} = R_{B1} \parallel R_{B2}$$

$$V_{BE} \approx 0.7V$$

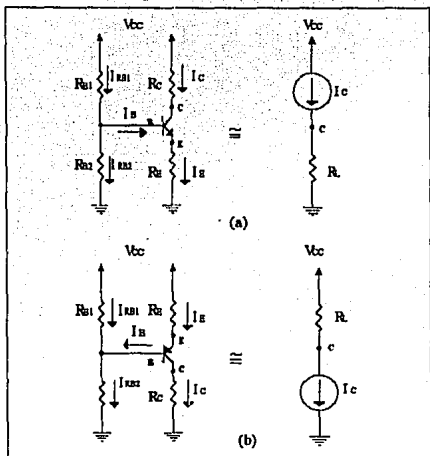


Fig. 3.8 Polarización de circuitos discretos.
 (a) Fuente de corriente. (b) Sumidero de corriente.

La diferencia entre las ecuaciones anteriores sólo se debe a la forma de indicar la caída de voltaje en la unión base emisor (V_{BE} para el NPN y V_{EB} para el PNP). Estos esquemas de polarización basan su funcionamiento en el divisor de voltaje dibujado en la figura 3.3, el cual establece que para generar una corriente de polarización estable y predecible, es necesario minimizar su dependencia de β y del voltaje V_{BE} , haciendo

$$R_E \gg \frac{R_{BB}}{\beta + 1}$$

$$V_{BB} \gg V_{BE}$$

La manera de minimizar estos efectos parte de la experiencia personal de cada diseñador de circuitos electrónicos, es decir, no existe una metodología general para el cálculo y proyección de estos circuitos.

Por ejemplo en *Microelectronic Circuits*¹ se propone una guía de diseño práctica para realizar una proyección inicial por divisor de voltaje que permite al diseñador predecir el comportamiento del circuito bajo estudio. En el cuadro 3.1 se proporciona esta guía.

Guía de Diseño para la Proyección de Amplificadores Discretos

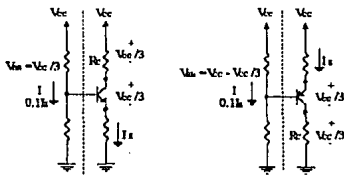
1. La caída de potencial eléctrico en la base debe ser aproximadamente un tercio del voltaje de alimentación ($V_B \approx \frac{1}{3} V_{CC}$).
2. La caída de potencial en la resistencia R_C debe ser aproximadamente un tercio del voltaje de alimentación ($V_{RC} = I_C R_C \approx \frac{1}{3} V_{CC}$).
3. La caída de potencial eléctrico entre el colector y el emisor debe ser aproximadamente un tercio del voltaje de alimentación ($V_{CE} \approx \frac{1}{3} V_{CC}$).

Con respecto a la corriente que fluye a través de las resistencias R_{B1} y R_{B2} se tiene:

$$I_{RB1} = I_{RB2} + I_B \quad \text{pero si } I_B \ll I_{RB2}$$

$$I_{RB1} \approx I_{RB2}$$

Las resistencias R_{B1} y R_{B2} se determinan de tal forma que la corriente que circule a través de ellas esté en el rango de $0.1 I_E$ a I_E .



Cuadro 3.1 Guía de diseño para la polarización de amplificadores discretos basada en los esquemas de fuente y sumidero de corriente.

¹ Sedra, Adel S. y Smith, Kenneth C. *Microelectronic Circuits*. 3ª Ed. p. 242.

Aunque las anteriores consideraciones se proponen como una herramienta para un buen diseño, se pueden elegir otros valores y proporciones de corrientes de polarización, y caídas de potenciales eléctricos; esto debido a que en muchas ocasiones se requiere que el circuito satisfaga otras necesidades propias de la aplicación; por ejemplo, si la caída de potencial entre el colector y el emisor se propone mayor a un tercio del voltaje de alimentación, la configuración del circuito permitirá que exista una mayor incursión de la señal en corriente alterna ("swing").

Para ilustrar el uso de la guía de diseño se propone el siguiente ejemplo.

Ejemplo 3.1

Diseño

Para el circuito de la figura P3.1.1, se desea establecer una corriente de polarización $I_E = 2\text{mA}$. Calcular el valor de las resistencias R_{B1} , R_{B2} , R_E y R_C .

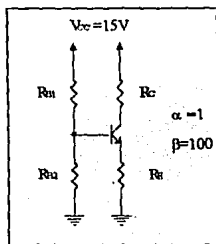


Fig. P3.1.1 Diseño de una red de polarización para una fuente de corriente.

El voltaje V_{BB} se establece como $1/3 V_{CC}$

$$V_{BB} = \frac{15\text{V}}{3} = 5\text{V}$$

Si la corriente que circula por R_{B1} y R_{B2} se supone como el 10% de I_E y se desprecia la corriente de base

$$I = \frac{V_{CC}}{R_{B1} + R_{B2}}$$

de donde

$$R_{B1} + R_{B2} = \frac{V_{CC}}{0.1I_E} = \frac{15V}{0.2mA} = 75k\Omega$$

A través de la expresión del divisor de voltaje

$$V_{BB} = \frac{R_{B2}}{R_{B2} + R_{B1}} V_{CC}$$

se puede calcular R_{B2}

$$R_{B2} = \frac{5V \cdot 75k\Omega}{15V} = 25k\Omega$$

de esta forma

$$\begin{aligned} R_{B1} &= 75k\Omega - R_{B2} \\ R_{B1} &= 50k\Omega \end{aligned}$$

El voltaje en el emisor puede determinarse como

$$V_E = V_{BB} - V_{BE} = 4.3V$$

y en consecuencia

$$R_E = \frac{V_E}{I_E} = \frac{4.3V}{2mA} = 2.15k\Omega$$

Finalmente el valor de la resistencia de colector se determina suponiendo que la caída en sus extremos es igual a un tercio del voltaje de alimentación V_{CC}

$$R_C = \frac{V_{RC}}{I_C} = \frac{5V}{2mA} = 2.5k\Omega$$

y el voltaje en la terminal del colector es

$$V_c = V_{CC} - V_{RC}$$

$$V_c = 10V$$

En la figura P3.1.2a se muestran los voltajes y corrientes de polarización cuando la corriente de base se desprecia.

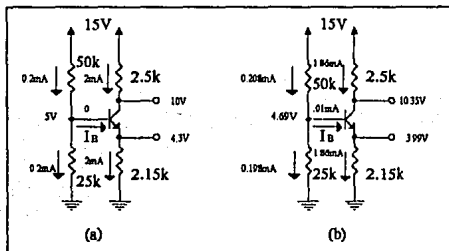


Fig. P3.1.2 Resultados para el circuito del ejemplo 3.1

(a) Despreciando la corriente de base. (b) Considerando la corriente de base.

Por otra parte, en la figura P3.1.2b se ilustran los valores de polarización para el mismo ejemplo cuando la corriente de base no es despreciada. Como puede observarse, para cualquiera de las dos soluciones, el transistor sigue en la región de amplificación; sin embargo, la solución del circuito P3.1.2b es más exacta.

Para reforzar más la aplicación de las reglas del cuadro 3.1, se propone el siguiente ejemplo.

Para el circuito de la figura P3.2.1, se desea establecer una corriente de polarización de $500\mu\text{A}$. Calcule el valor de las resistencias.

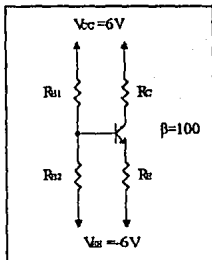


Fig. P3.2.1 Diseño de una red de polarización con dos fuentes de alimentación.

Debido a que se tienen dos fuentes de alimentación (V_{CC} y V_{EE}), el potencial eléctrico total de alimentación está dado por:

$$V_{\text{alimentación}} = V_a = V_{CC} - V_{EE}$$

$$V_a = 6 - (-6) = 12\text{V}$$

Tomando los parámetros de diseño, se determinan los potenciales de polarización (fig. P3.2.2)

$$V_{BB} = V_{EE} + \frac{1}{2}V_a = (-6 + \frac{1}{2}(12))\text{V} = -2\text{V}$$

$$V_E \approx V_{BB} - V_{BE} = (-2 - 0.7)\text{V} = -2.7\text{V}$$

$$V_C = V_{CC} - \frac{1}{2}V_a = (6 - \frac{1}{2}(12))\text{V} = 2\text{V}$$

Con estos valores, se pueden calcular el valor de las resistencias R_E , R_{B1} y R_{B2} .

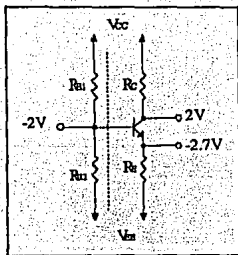


Fig. P3.2.2

$$R_E = \frac{V_E - V_{E2}}{I_E} = \frac{(-2.7 - (-6))\text{V}}{500\text{mA}} = 6.6\text{k}\Omega$$

$$R_{B2} = \frac{V_B - V_{E2}}{0.1I_E} = \frac{(-2 - (-6))\text{V}}{0.1(500\mu\text{A})} = 80\text{k}\Omega$$

$$R_{B1} = \frac{V_{CC} - V_B}{0.1I_E} = \frac{(6 - (-2))\text{V}}{0.1(500\mu\text{A})} = 160\text{k}\Omega$$

La corriente de emisor considerando la corriente que circula por la terminal de la base es

$$I_E = \frac{V_{BB} - V_{BE} - V_{E2}}{\frac{R_{BB}}{\beta + 1} + R_E} = \frac{(-2 - 0.7 - (-6))\text{V}}{\left(\frac{53.333}{101} + 6.6\right)\text{k}\Omega} = 462.96\mu\text{A}$$

con este valor, se puede calcular la corriente de colector

$$I_C = \frac{100}{101}(462.96\mu\text{A}) = 458.37\mu\text{A}$$

conociendo el valor de la corriente y la caída de potencial en R_c , se puede conocer el valor de dicha resistencia

$$R_c = \frac{V_{cc} - V_c}{I_c} = \frac{(6-2)V}{458.37\mu A} = 8.726k\Omega$$

$$R_c \approx 8.7k\Omega$$

Si se hubiesen considerado todos los valores que influyen en el comportamiento del circuito, se habría obtenido una corriente de polarización muy cercana al valor especificado en el diseño. Pero, en este punto es importante resaltar, que la finalidad del diseñador es proyectar en primera instancia las características del circuito.

Finalmente, el circuito queda de la siguiente forma:

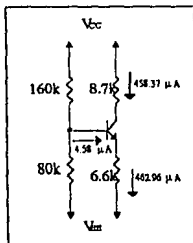


Fig. F3.2.3 Polarización del circuito del ejercicio 3.2.

3.3 POLARIZACIÓN DE AMPLIFICADORES MULTITAPA

Los circuitos amplificadores de una etapa (aquellos que emplean únicamente un transistor) rara vez son utilizados con fines prácticos, y en su lugar se proyectan circuitos multitapa o de varios transistores conectados en cascada. Estos, como se verá posteriormente, sirven para aumentar la amplificación de la señal, para acoplar la impedancia de entrada o salida de los elementos transductores, etc.

Una configuración común de los circuitos multietapa se muestra en la figura 3.9. Como puede observarse el circuito está formado por dos transistores: Q1 de tipo NPN y Q2 de tipo PNP. El primero se encuentra conectado como una fuente de corriente y el segundo bajo el esquema de un sumidero.

Para realizar un análisis sobre este circuito considere los valores de resistencias ahí mostrados. Se puede observar que la etapa inicial formada alrededor de Q1 corresponde al ejemplo 3.1, por lo que los resultados obtenidos se dibujan sobre el circuito.

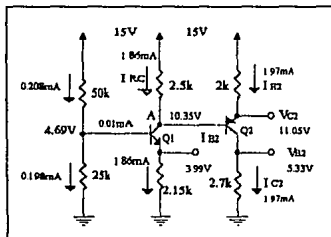


Fig. 3.9 Representación de un circuito multietapa.

Es prioritario en el análisis de este circuito suponer que el transistor Q2 se encuentra en el modo activo, pero para confirmarlo es necesario calcular el voltaje en las terminales V_{C2} , V_{E2} y V_{B2} .

En el nodo A, la ecuación de corrientes aplicando la ley de Kirchhoff se establece como

$$I_{RC} + I_{B2} = I_{C1}$$

si se desprecia la corriente de base (por ser ésta muy pequeña) $I_{RC} = I_{C1} = 1.86\text{mA}$. El voltaje en el emisor de Q2 se calcula siguiendo la trayectoria del voltaje base-emisor de Q2 y del voltaje de colector en Q1, es decir

$$\begin{aligned} V_{E2} &= V_{EB2} + V_{C1} \\ V_{E2} &= 0.7\text{V} + 10.35\text{V} = 11.05\text{V} \end{aligned}$$

y con esto el valor de la corriente de emisor en Q2 es

$$I_{E2} = (V_{CC} - V_E) / R_E$$
$$I_{E2} = (15 - 11.05) \text{V} / 2 \text{k}\Omega = 1.97 \text{mA}$$

Ya que se supuso que Q2 está en el modo activo, entonces

$$I_{C2} = \alpha I_{E2}$$
$$I_{C2} \approx 1.97 \text{mA}$$

a partir de este valor se puede calcular el voltaje en el colector de Q2

$$V_{C2} = I_{C2} R_{C2}$$
$$V_{C2} = (1.97 \text{mA})(2.7 \text{k}\Omega) = 5.32 \text{V}$$

Los voltajes V_{B2} , V_{C2} y V_{E2} dibujados en la figura 3.9 confirman nuestra suposición de que Q2 se encontraba en la región de amplificación. Nuevamente como en el ejemplo 3.1, la corriente de base de Q2 ha sido despreciada y los valores obtenidos no son los correctos sino únicamente aproximaciones, por ello se requiere realizar un recálculo.

RECÁLCULO DE VALORES DE POLARIZACIÓN

Si conocemos que la corriente de colector de Q2 es igual a

$$I_{C2} = 1.97 \text{mA}$$

la corriente de base es entonces

$$I_{B2} = \frac{I_{C2}}{\beta} = \frac{1.97 \text{mA}}{100} = 0.0197 \text{mA}$$

si este valor no se desprecia en el cálculo de corrientes en el nodo A se tiene que

$$I_{RC1} = I_{C1} - I_{B2}$$
$$I_{RC1} = 1.97 \text{mA} - 0.0197 \text{mA} = 1.95 \text{mA}$$

Este valor provoca que el voltaje en el colector de Q1 sea igual a

$$V_{C1} = V_{CC} - I_{RC1}R_{C1}$$

$$V_{C1} = 15V - (1.95\text{mA})(2.5\text{k}\Omega)$$

$$V_{C1} = 10.125V$$

En la figura 3.10 se muestran los valores para este recálculo.

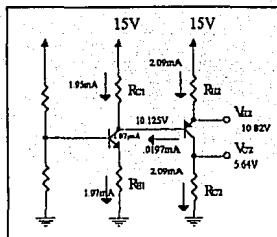


Fig. 3.10 Valores obtenidos del recálculo del circuito de la figura 3.9.

El voltaje en el emisor V_{E2} es

$$V_{E2} = V_{EB} + V_{C1}$$

$$V_{E2} = 0.7V + 10.125V$$

$$V_{E2} = 10.82V$$

El nuevo valor de la corriente de emisor de Q2 es entonces

$$I_{E2} = \frac{15V - V_{E2}}{2\text{k}\Omega} = 2.09\text{mA}$$

y la corriente de colector tiene aproximadamente el mismo valor a la de emisor

$$I_{C2} \approx I_{E2} = 2.09\text{mA}$$

El voltaje V_{C2} puede entonces calcularse como

$$V_{C2} = (2.09 \text{ mA})(2.7 \text{ k}\Omega)$$

$$V_{C2} = 5.64 \text{ V}$$

Los valores de los potenciales eléctricos en Q2 lo mantienen en la región de amplificación. El nuevo valor de la corriente de base en este transistor es

$$I_{B2} = \frac{I_{C2}}{\beta} = \frac{2.09 \text{ mA}}{100} = 0.0209 \text{ mA}$$

Este valor difiere del anteriormente calculado ($I_{B2} \neq I_{B21}$) por lo que es necesario recalcular nuevamente los voltajes de polarización en el circuito.

Es evidente que este procedimiento puede ser rutinario y aunque al final se obtendrán los valores exactos, para fines prácticos la variación de los voltajes que determinan la polarización es despreciable.

Una herramienta que puede ser útil en el cálculo de la respuesta de un circuito es el la realización de programas que calculen de forma iterativa estos parámetros. Sin embargo, el desarrollo de un programa como el antes descrito sólo sería útil para ese circuito en especial y nuevamente resultaría impráctico.

La otra alternativa que existe en la solución de circuitos electrónicos es el la utilización de simuladores electrónicos de propósito general, como el caso del simulador PSpice.

En el ejemplo siguiente se propone realizar una red de polarización para un amplificador multietapa, y como una primera aproximación se realizará un recálculo sobre el diseño propuesto.

En el circuito de la figura P3.3.1 se desea que exista una corriente de polarización de 1mA para los tres transistores. Determinar el valor de las resistencias.

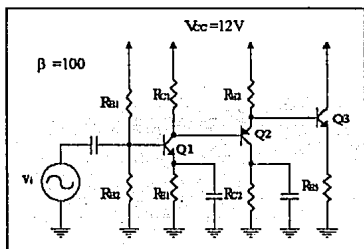


Fig. P3.3.1 Circuito Amplificador multietapa.

Como se observa de la figura, el circuito amplificador posee capacitores, pero, en el análisis en corriente directa estos se comportan como circuito abierto por lo que no interfieren en este análisis.

De forma preliminar se calcularán los potenciales en las terminales de los transistores con los que se quiere que se polaricen los transistores.

Para el transistor Q1 se tiene un esquema de fuente de corriente, de esta manera se puede seguir la guía de diseño del cuadro 3.1, proponiendo

$$V_{BB1} = \frac{1}{3} V_{CC} = \frac{1}{3}(12V) = 4V$$

$$V_{E1} \approx V_{BB1} - V_{BE1} = 4V - 0.7V = 3.3V$$

$$V_{CE1} = \frac{1}{3} V_{CC} = \frac{1}{3}(12V) = 4V$$

$$V_{C1} = V_{E1} + V_{CE1} = 3.3V + 4V = 7.3V$$

La base del transistor Q2 se encuentra conectada al colector de Q1, por lo tanto

$$V_{B2} = V_{C1} = 7.3V$$

Para el voltaje entre el emisor y colector se propone $\frac{1}{3}V_{CC}$ y el potencial eléctrico en cada uno de estos puntos se puede determinar entonces como

$$V_{EC2} = \frac{1}{3}V_{CC} = 4V$$

$$V_{E2} = V_{B2} + V_{BE2} = 7.3V + 0.7V = 8V$$

$$V_{C2} = V_{E2} - V_{EC2} = 8V - 4V = 4V$$

Nuevamente como en el transistor anterior, la base de Q3 se encuentra conectada al emisor de la etapa anterior, por lo que el voltaje en la base y en el emisor es

$$V_{B3} = V_{E2} = 8V$$

$$V_{E3} = V_{B3} - V_{BE3} = 8V - 0.7V = 7.3V$$

El colector está conectado directamente a la fuente de alimentación, de esta forma

$$V_{C3} = 12V$$

Los valores anteriores se muestran gráficamente en la figura P3.3.2.

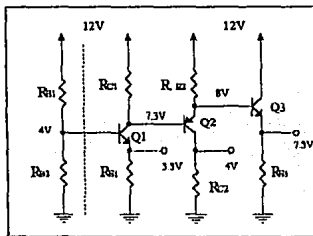


Fig. P3.3.2 Voltajes propuestos en las uniones del circuitos amplificador.

Una vez determinados los voltajes de polarización, se pueden calcular los valores de las resistencias. Para Q1 se propone una corriente para R_{B1} y R_{B2} del 10% de la corriente de polarización

$$R_{B1} = \frac{(12 - 4)V}{0.1(1\text{mA})} = 80\text{k}\Omega$$

$$R_{B2} = \frac{4V}{0.1(1\text{mA})} = 40\text{k}\Omega$$

$$R_{E1} = \frac{3.3V}{1\text{mA}} = 3.3\text{k}\Omega$$

Si se establecen las corrientes de colector, se pueden calcular las resistencias restantes:

$$I_{C1} = I_{C2} = I_{C3} \approx I_E = 1\text{mA}$$

$$R_{C1} \approx \frac{(12 - 7.3)V}{1\text{mA}} = 4.7\text{k}\Omega$$

$$R_{E2} = \frac{(12 - 8)V}{1\text{mA}} = 4\text{k}\Omega$$

$$R_{C2} \approx \frac{4V}{1\text{mA}} = 4\text{k}\Omega$$

$$R_{E3} = \frac{7.3V}{1\text{mA}} = 7.3\text{k}\Omega$$

Concluido el cálculo de las resistencias que permiten la polarización de los transistores, es necesario realizar un cálculo (análisis preliminar) para comparar cada uno de los potenciales y corrientes de polarización obtenidos con los valores que se proyectaron.

El primer transistor se sustituye por el equivalente de Thévenin

$$V_{TH} = \frac{40}{40 + 80}(12V) = 4V$$

$$R_{TH} = 40\text{k}\Omega \parallel 80\text{k}\Omega = 26.66\text{k}\Omega$$

y se determina el valor de I_{E1} e I_{C1} :

$$I_{E1} = \frac{(4 - 0.7)V}{(3.3 + 26.66/101)k\Omega} = 0.925mA$$
$$I_{C1} \approx I_{E1} = 0.925mA$$

asi como los potenciales eléctricos en las terminales del transistor Q1

$$V_{E1} = 3.3k\Omega(0.925mA) = 3.052V$$
$$V_{B1} = (3.052 + 0.7)V = 3.752V$$
$$V_{C1} = 12 - 0.925mA(4.7k\Omega) = 7.652V$$

como el nodo de la base del segundo transistor es el mismo que el nodo de colector del primero, se pueden calcular los potenciales eléctricos y corrientes para el segundo y tercer transistor:

$$V_{B2} = 7.652V$$
$$V_{B2} = (7.652 + 0.7)V = 8.352V$$
$$I_{E2} = \frac{(12 - 8.358)V}{4k\Omega} = 0.92mA$$
$$I_{C2} \approx I_{E2} = 0.92mA$$
$$V_{C2} = 0.92mA(4k\Omega) = 3.68V$$
$$V_{B3} = 8.352V$$
$$V_{E3} = (8.352 - 0.7)V = 7.652V$$
$$I_{E3} = \frac{7.652V}{7.3k\Omega} = 1.048mA$$

Finalmente, la polarización del circuito se muestra en la fig. P3.3.3

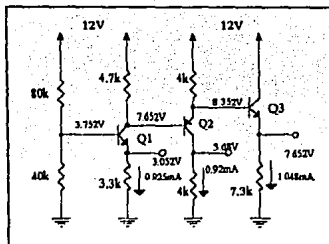


Fig. P3.3.3 Polarización del circuito amplificador ejemplo 3.3

Como se observa de ésta figura y de la anterior (P3.3.2), los voltajes de polarización no difieren notablemente, al igual que las corrientes con las que se inició la proyección. Sin embargo, es necesario seguir calculando iterativamente los valores de polarización para obtener los valores exactos; dado que se asumió que las corrientes de colector eran iguales a las de emisor, así como se depreciaron las corrientes de base para calcular los voltajes sobre algunas resistencias.

Simuladores Electrónicos

INTRODUCCIÓN

La tendencia actual para la producción de casi cualquier producto es la utilización de programas computacionales -software de aplicación- cuyo enfoque es el diseño asistido por computadora CAD (Computer Aided Design). Estos programas permiten al diseñador modelar y moldear detalladamente las características del producto a elaborar, sobre el diseño preliminar efectuado el cual contiene esbozadas las características generales del producto.

La utilización de estos programas (que actualmente se consideran como una herramienta poderosa en el diseño), representan para la industria que los emplee la optimización de los recursos con los que cuenta, así como el aprovechamiento de recursos tecnológicos de vanguardia; reflejando mediante esto su capacidad competitiva en el mercado y la calidad de los productos que desarrolla.

En el terreno de la Electrónica, a esta clase de programas computacionales que permiten, en este caso, la optimización en el diseño de circuitos se les conoce con el nombre de simuladores electrónicos por computadora, ya que simulan el entorno físico del circuito.

Los hay para simular equipos de medición de laboratorio (como osciloscopio, multímetro, analizador de estados lógicos, etc.); para obtener un análisis matemático muy preciso sobre las características de interés del circuito (como la respuesta en corriente alterna o en el dominio de la frecuencia); para conocer la respuesta del circuito cuando se le somete a pruebas como variación de temperatura y efectos del ruido; para la fabricación de tarjetas sobre las cuales se elaborarán las conexiones de los circuitos, etc.

Las ventajas que representan la utilización de los simuladores en la elaboración de circuitos sean del tipo análogo o digital son importantes ya permiten conocer de forma anticipada el comportamiento del circuito antes de ser fabricado físicamente; reduciendo notablemente el tiempo empleado desde el diseño hasta la fabricación, así como los costos de producción (pues en lugar de emplear equipo electrónico, instalaciones adecuadas, material y personal capacitado para efectuar las pruebas preliminares y modificaciones del diseño del circuito, sólo se tendrán que adquirir los simuladores que se enfoquen a las necesidades requeridas).

Ya que el uso de los simuladores constituyen una herramienta ampliamente difundida en las áreas de investigación y producción, el análisis y diseño de circuitos amplificadores se realizará siguiendo esta tendencia; siendo de especial interés el empleo de estos para la fabricación de circuitos integrados.

Los pasos que se siguen para la producción de circuitos en forma integrada se ilustran en la figura 4.1¹; en donde se puede observar que de forma preliminar el diseñador debe de proyectar las características generales de operación, y mediante el uso de los simuladores, obtener un análisis completo y detallado de la respuesta del circuito. Si el análisis muestra que las características del circuito no se apegan a las especificaciones bajo las cuales el diseñador proyectó el circuito, entonces se tiene que elaborar otro diseño. En caso contrario, se procede a diseñar la mascarilla (layout) del circuito que representa la plantilla de cómo se construirá físicamente el circuito integrado y de igual forma se realiza una simulación por computadora. Dependiendo de los resultados obtenidos por el simulador se procede a realizar nuevamente el diseño o se lleva a cabo la fabricación inicial del circuito; a la que posteriormente se le aplicarán pruebas necesarias para verificar el correcto funcionamiento del circuito para finalmente realizar la producción. En este punto es necesario enfatizar que la función principal de los simuladores electrónicos es la optimización en el diseño, y que de ninguna forma sustituye la capacidad de proyección y análisis del diseñador.

¹Geiger, Randal L, et al. VLSI Design Techniques for Analog and Digital Circuits. p.14.

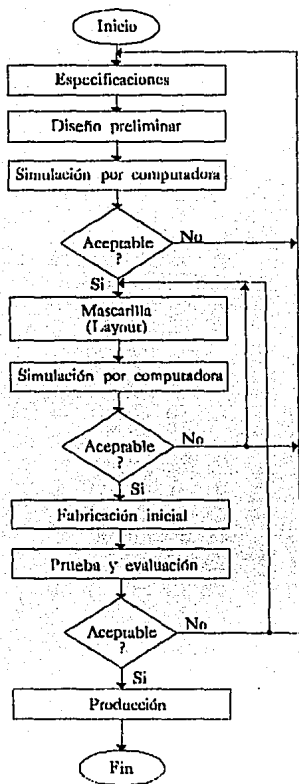


Fig. 4.1 Proceso para la elaboración de un circuito integrado.

4.1 PROGRAMA DE SIMULACIÓN CON ÉNFASIS EN CIRCUITOS INTEGRADOS SPICE

Los simuladores de circuitos electrónicos más completos y poderosos que existen en la actualidad para realizar un análisis detallado del circuito son los pertenecientes a la familia SPICE (HSPICE, IG-SPICE, ISPICE y PSPICE). Todos ellos se derivan del simulador SPICE2 desarrollado en el Laboratorio de Investigación Electrónica de la Universidad de California, Berkeley en la década de 1970 por el Dr. Lawrence Nagel y modificado posteriormente por el Dr. Ellis Cohen.

El enfoque principal de la familia SPICE es la simulación de circuitos que se fabricarán en forma integrada (circuitos integrados). Alternativamente a este enfoque, se han explotado otras ventajas como el análisis de circuitos (sean del tipo analógico o digital) que no se desarrollarán en forma integrada; esto debido a Spice permite caracterizar todo tipo de circuitos.

En el apéndice B se proporciona una descripción detallada de declaraciones y comandos utilizados por Spice versión para computadoras personales (PSpice).

La figura no. 4.2 muestra el diagrama de flujo de pasos a seguir para la simulación de un circuito: una vez que se ha bosquejado el circuito y se ha desarrollado un análisis preliminar en forma manual, se decide qué tipo de análisis es el que se desea que efectúe PSpice. Se edita el archivo de entrada con extensión .CIR en formato ASCII (Control Shell incluye un editor de textos), el archivo debe contener la descripción del circuito, así como el tipo de análisis a efectuar. En seguida, se corre Spice, el cual genera dos archivos: NOMBRE.OUT y PROBE.OUT, si en este punto se detectan errores, se pueden localizar en NOMBRE.OUT y se corrigen en el archivo de entrada (NOMBRE.CIR). En caso contrario, los resultados de el análisis se encuentran en el NOMBRE.OUT. Si se solicitó que se corriera el analizador gráfico (PROBE), éste se corre y se da por terminada la simulación.

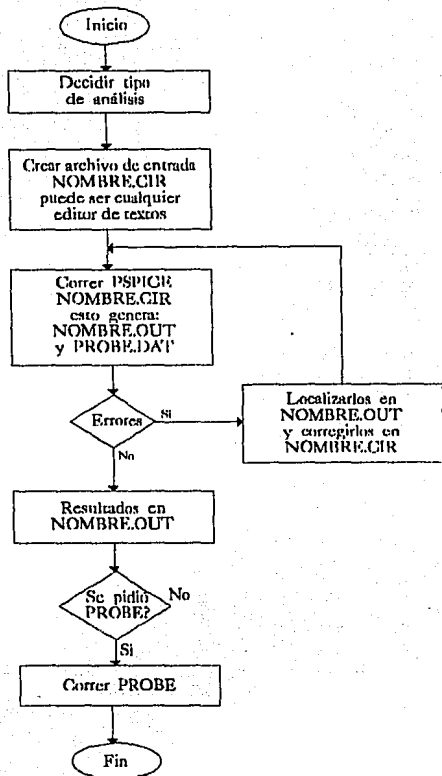


Fig. 4.2 Diagrama de flujo para la utilización de PSpic.

4.2 ANÁLISIS EN CORRIENTE DIRECTA UTILIZANDO PSPICE

Hasta el momento se ha visto cómo calcular el punto de operación del transistor (conocer las corrientes y potenciales eléctricos de las terminales del transistor), y cómo polarizar a este para utilizarlo como amplificador.

Todos los cálculos que se han hecho han sido efectuados de forma genérica, precisamente porque el diseñador debe proyectar las características generales de operación del circuito, para que posteriormente, mediante el uso de PSpice se obtengan los valores exactos. Para la caracterización del circuito mediante el simulador es necesario conocer de forma preliminar que los nodos se representan mediante cadenas, aunque usualmente se emplean números enteros para denotarlos (siguiendo el formato de Spice2), y debe existir un nodo de referencia o tierra, el cual es nombrado como nodo 0 (cero). Conociendo esto se puede editar el archivo de entrada utilizando los comandos básicos u declaración de elementos que se proporcionan a continuación.

Comandos básicos para el análisis en cd y declaración de los elementos utilizando PSpice.

- Declaración de resistencias:
Rnombre nodo_positivo nodo_negativo [nombre_del_modelo] valor [TC=TC1 [,TC2]]
Ejemplo: Rbase 3 2 10K
- Declaración de el transistor de bipolar de juntura (TBJ):
Qnombre nodo_colector nodo_base nodo_emisor [nodo_sustrato] nombre_modelo [área]
Ejemplo: Quno 3 4 5 Tipo1
- Declaración del modelo para el TBJ:
.MODEL nombre_modelo PNP/NPN ([parámetro=valor]...)

Nota: En caso de que no se defina algún parámetro, PSpice toma los valores predeterminados.
Los parámetros para el TBJ se listan en la tabla no. 4.1²

Ejemplo: .MODEL Tipo1 PNP (BF=200 VA=150 RE=50)

²Tuincaga, Paul W. SPICE: A Guide to Circuit Simulation and Analysis Using PSpice. 2ª Ed. p.232-234.

- Declaración de fuentes independientes de voltaje
Vnombre nodo_positivo nodo_negativo [[DC] valor] [AC magnitud [fase]] [valor_en_el_transitorio]
Ejemplo: VCC 3 0 15V
- Comando para obtener información detallada acerca del punto de operación (polarización en CD).
.OP

Nota: Las palabras en **negritas** son palabras reservadas de PSpice, las sentencias entre corchetes ([]) son opcionales.

Parámetro	Significado	Unidades	Valor predeterminado
IS	Corriente de saturación en la unión pn	A	1E-16
BF	Beta ideal máxima		100
NF	Coefficiente de emisión de corriente		1
VAF o VA	Potencial eléctrico de Early	V	∞
IKF o IK	Máxima corriente antes de entrar a saturación	A	∞
IBF o C2	Pérdida de corriente de saturación en base-emisor	A	0
NE	Coefficiente de pérdida de emisión en base-emisor		1.5
BR	Beta inversa ideal máxima		1
NR	Coefficiente de emisión de corriente inversa		1
VAR o Vb1	Potencial eléctrico de Early	V	∞
IKR	Máxima corriente en inversa antes de entrar a saturación	A	∞
ISB o C4	Pérdida de corriente de saturación en base-colector	A	0
NC	Coefficiente de pérdida de emisión en base-colector		2
NK	Coefficiente de movilidad de alta conducción		0.5
ISS	Corriente de saturación en el sustrato pn	A	0
NS	Coefficiente de emisión de sustrato pn		1
RE	Resistencia óhmica del emisor	Ω	0
RB	Máxima resistencia de base con polarización 0	Ω	0

RBM	Mínima resistencia de base	Ω	RB
IRB	Corriente a la que R_b cae a la mitad de RBM	A	∞
RC	Resistencia óhmica del colector	Ω	0
CJE	Capacitancia de base-emisor con polarización 0	F	0
VJE o PE	Potencial eléctrico incorporado de base-emisor	V	0.75
MJE o ME	Factor de graduación pn de base-emisor		0.33
CJC	Capacitancia de base-colector con polarización 0	F	0
VJC o PC	Potencial eléctrico incorporado de base-colector	V	0.75
MJC o MC	Factor de graduación pn de base-colector		0.33
XCJC	Fracción de C_{bc} conectada internamente a R_b		1
CJS o CCS	Capacitancia pn del sustrato con polarización 0	F	0
VJS o PS	Potencial eléctrico incorporado del sustrato pn	V	0.75
MJS o MS	Factor de graduación pn del sustrato		0
TF	Tiempo ideal de transición en directa	S	0
FC	Coefficiente de agotamiento del capacitor con polarización inversa		0.5
XTF	Coefficiente de dependencia del tiempo de transición de polarización	S	0
VTF	V_{bc} con dependencia en el tiempo de transición	V	∞
ITF	I_c con dependencia en el tiempo de transición	A	0
FTF	Exceso en fase a $1/(2\pi TF)$ Hz	°	0
TR	Tiempo de transición inversa ideal	S	0
QCO	Factor de carga en la región epitaxial	C	0
RCO	Resistencia en la región epitaxial	Ω	0
VO	Potencial eléctrico de novitidad en la región epitaxial	V	10
GAMMA	Factor de dopado en la región epitaxial		1E-11
EG	Voltaje en la región de conducción	eV	1.11
XTB	Coefficiente de temperatura para beta inversa y directa		0
XTI o PT	Exponente de efecto de temperatura de IS		3
TRE1	Coefficiente lineal de temperatura en RE	$^{\circ}C^{-1}$	0
TRE2	Coefficiente cuadrático de temperatura en RE	$^{\circ}C^{-2}$	0
TRB1	Coefficiente lineal de temperatura en RB	$^{\circ}C^{-1}$	0
TRB2	Coefficiente cuadrático de temperatura en RB	$^{\circ}C^{-2}$	0
TRM1	Coefficiente lineal de temperatura en RBM	$^{\circ}C^{-1}$	0
TRM2	Coefficiente cuadrático de temperatura en RBM	$^{\circ}C^{-2}$	0

TRC1	Coefficiente lineal de temperatura en RC	α_C^{-1}	0
TRC2	Coefficiente cuadrático de temperatura en RC	α_C^{-2}	0
KF	Coefficiente de oscilación de ruido		0
AF	Exponente de oscilación de ruido		1

Tabla 4.1 Parámetros del modelo para el TBJ.

Ejemplo 4.1

Spice Análisis en CD Polarización

Obtener el análisis en corriente directa de el ejemplo 2.4 utilizando Spice.

De acuerdo con la figura P4.1 se realizará la declaración del archivo de entrada.

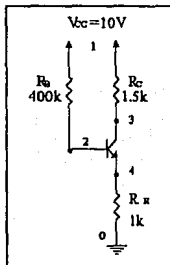


Fig. P4.1 Distribución de nodos para la caracterización en PSpice.

Los resultados teóricos obtenidos para este ejemplo son:

$$V_B = 2.575V \quad V_C = 7.187V \quad V_E = 1.875V$$

$$I_B = 18.564\mu A \quad I_C = 1.856mA \quad I_E = 1.875mA$$

El archivo de entrada y la forma de editarlo se muestran a continuación

```
PSpice Control Shell - ver 4.05
Files Circuit SimEd Analysis Display Probe Quit

Edit

Ejemplo 1.1 Polarizacion
*      Nodos Valor
VCC   1 0   10
RB    1 2   400K
RC    1 3   1.5K
RE    4 0   1K
Q1    3 2 4 MOD1
.OP
.MODEL MOD1 NPN
.END
```

Nota: Un asterisco denota un comentario, por lo tanto la línea será ignorada por PSpice.

Una vez que se ha introducido el archivo de datos, se verifica que no existan errores de edición. En caso de que los hubiese, PSpice no podría correr hasta que se hayan corregido. El archivo se guarda físicamente en disco con la opción Save File dentro del menú Files, y se procede a correr Spice como se indica en la figura:

```
PSpice Control Shell - ver 4.05
Files Circuit SimEd Analysis Display Probe Quit

Run PSpice
```

El archivo de salida proporcionado por PSpice se divide en varias secciones (dependiendo de el tipo de análisis que se solicitó), cada página de el listado incluye en el encabezado, la fecha y hora de creación del archivo, la versión de PSpice y la 1ª línea del archivo de datos (que siempre se considera como el título del circuito y es ignorada por el PSpice); para este ejemplo, las secciones del archivo se dividen en: los parámetros de modelo del TBJ, polarización y punto de operación. El listado de dicho archivo es el siguiente:

PSpice Control Shell - ver 4.05
File Circuit SimEd Analysis Display Probe Quit

Browser: Output

**** 06/03/93 22:47:00 **** Evaluation PSpice (January 1991) ****

Ejemplo 1.1 Polarizacion

**** BJT MODEL PARAMETERS

.....

```
MOD1
NPN
IS 100.000000E-18
BF 100
NF 1
BR 1
NR 1
```

Los parámetros aquí descritos corresponden a los valores predeterminados y los más básicos para obtener la caracterización, debido a que no se especificó ninguno en la declaración del modelo del transistor.

**** 06/03/93 22:47:00 **** Evaluation PSpice (January 1991) ****

Ejemplo 1.1 Polarizacion

**** SMALL SIGNAL BIAS SOLUTION TEMPERATURE = 27.000 DEG C

.....

NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE
(1)	10.0000	(2)	2.6467	(3)	7.2425	(4)	1.8567

VOLTAGE SOURCE CURRENTS
NAME CURRENT

VCC -1.857E-03

TOTAL POWER DISSIPATION 1.86E-02 WATTS

La solución de polarización para fijar los puntos de operación en señal pequeña muestra el potencial eléctrico en todos los nodos del circuito, la corriente total entregada por la fuente de alimentación y la potencia total disipada por el circuito. En este punto se muestra un tabla comparativa con los cálculos efectuados de forma manual.

Nodo	Valor proporcionado por PSpice	Valor calculado teóricamente
1	10.0000 V	10.000 V
2	2.6467 V	2.575 V
3	7.2425 V	7.187 V
4	1.8567 V	1.875 V

**** 06/03/93 22:47:00 ***** Evaluation PSpice (January 1991) *****

Ejemplo 1.1 Polarizacion

**** OPERATING POINT INFORMATION TEMPERATURE = 27.000 DEG C

**** BIPOLAR JUNCTION TRANSISTORS

```

NAME      Q1
MODEL    MOD1
IB        1.84E-05
IC        1.84E-03
VBE       7.90E-01
VBC       -4.60E+00
VCR       5.39E+00
BETADC    1.00E+02
GM        7.11E-02
RPI       1.41E+03
RK        0.00E+00
RO        1.00E+12
CBE       0.00E+00
CBC       0.00E+00
CBX       0.00E+00
CJS       0.00E+00
BETAAC    1.00E+02
FT        1.13E+18
    
```

JOB CONCLUDED

TOTAL JOB TIME 1.65

La última parte del archivo corresponde a la información detallada del punto de operación (resultado del comando .OP), así como el tiempo total en segundos en que Spice efectuó el análisis. Se muestra a continuación un cuadro comparativo como en la sección anterior.

	Valor proporcionado por PSpice	Valor calculado teóricamente
IB	18.4 μ A	18.56 μ A
IC	1.84 mA	1.856 mA
VBE	0.79 V	0.700 V
VBC	-4.6 V	-4.612 V
VCE	5.39 V	5.312 V

La tabla comparativa del ejemplo anterior muestra pequeñas variaciones, por lo que se puede concluir que el análisis llevado al cabo fue correcto. En el siguiente ejemplo, se propone realizar la caracterización de una red de polarización de diseño para verificar su comportamiento.

Ejemplo 4.2

PSpice Análisis en CD Diseño

De acuerdo al ejercicio no. 3.3 de diseño, verificar mediante PSpice los potenciales eléctricos de polarización cuando se utiliza una β igual a 200 en todos los transistores. El circuito correspondiente se muestra en la figura P4.2 con la distribución de nodos.

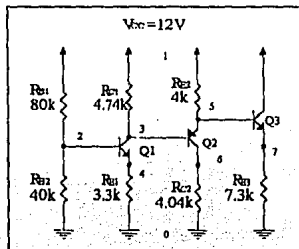


Fig. P4.2

Valores teóricos

$V_{C1} = 7.658V$	$V_{B1} = 3.752V$	$V_{E1} = 3.052V$
$V_{B2} = 7.658V$	$V_{C2} = 3.64V$	$V_{E2} = 8.358V$
$V_{B3} = 8.358V$	$V_{C3} = 12V$	$V_{E3} = 7.658V$

Listado del archivo de entrada:

Analisis en CD y Diseno

```

VCC 1 0 12V
RB1 1 2 80K
RB2 2 0 40K
RC1 1 3 4.74K
RE1 4 0 3.3K
RE2 1 5 4K
RC2 6 0 4.04K
RE3 7 0 7.3K
Q1 3 2 4 MOD1
Q2 6 3 5 MOD2
Q3 1 5 7 MOD1
.MODEL MOD1 NPN (BF=200)
.MODEL MOD2 PNP (BF=200)
.OP
.END
    
```

El archivo de resultados mostrando los parámetros de interés es:

NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE
(1)	12.0000	(2)	3.8753	(3)	7.5868	(4)	3.1028
(5)	8.3583	(6)	3.6390	(7)	7.5833		

NAME	Q1	Q2	Q3
MODEL	MOD1	MOD2	MOD1
TB	4.68E-06	-4.50E-06	5.17E-06
IC	9.36E-04	-9.01E-04	1.03E-03
VBE	7.72E-01	-7.72E-01	7.75E-01
VBC	-3.71E+00	3.95E+00	-3.64E+00
VCE	4.48E+00	-4.72E+00	4.42E+00
BETADC	2.00E+02	2.00E+02	2.00E+02
GM	3.62E-02	3.48E-02	4.00E-02
RPI	5.53E+03	5.74E+03	5.00E+03
RX	0.00E+00	0.00E+00	0.00E+00
RO	1.00E+12	1.00E+12	1.00E+12
CBE	0.00E+00	0.00E+00	0.00E+00
CBC	0.00E+00	0.00E+00	0.00E+00
CBX	0.00E+00	0.00E+00	0.00E+00
CJS	0.00E+00	0.00E+00	0.00E+00
BETAAC	2.00E+02	2.00E+02	2.00E+02
FT	5.76E+17	5.54E+17	6.36E+17

	Valores proporcionados por Spice	Valores teóricos
Nodo 1	12 V	12 V
Nodo 2	3.8753 V	3.752 V
Nodo 3	7.5868 V	7.658 V
Nodo 4	3.1028 V	3.052 V
Nodo 5	8.3583 V	8.358 V
Nodo 6	3.6390 V	3.640 V
Nodo 7	7.5833 V	7.658 V

De la tabla comparativa anterior, se puede verificar que la configuración utilizada en el circuito amplificador proporciona estabilidad en los puntos de operación cuando el valor de β cambia; los potenciales eléctricos de polarización no se ven afectados de manera significativa.

Modelo de Señal Pequeña para el Transistor Bipolar

INTRODUCCIÓN

En el estudio y diseño de los circuitos amplificadores se realizan esencialmente tres tipos de análisis:

- Análisis en corriente directa.
- Análisis en corriente alterna.
- Análisis en el dominio de la frecuencia.

El análisis en corriente directa, permite al diseñador establecer un punto de operación del circuito amplificador sobre el cual se centrará la señal de salida. El punto de operación se obtiene a través de una corriente de polarización que como se verá posteriormente, influye en los parámetros de amplificación de la señal. La corriente de polarización (sea del emisor o del colector) la proporciona una fuente de voltaje constante (fuente de alimentación), que además de polarizar al circuito amplificador, entrega la corriente necesaria para que la señal de salida posea una potencia mayor con respecto a la señal de entrada.

En el análisis en corriente alterna se realiza el estudio de la amplificación de la señal de entrada que es muy pequeña en magnitud -señal pequeña- y que generalmente es proporcionada por un transductor, ésta señal requiere ser amplificada para que la información que transporta pueda ser manejada y procesada de forma adecuada, como se vio en el capítulo uno.

ESTA TESIS NO DEBE
SALIR DE LA BIBLIOTECA

Todo circuito amplificador trabaja dentro de un rango de frecuencias en el que la ganancia de voltaje es la máxima, denominado banda de frecuencia media. Los dos límites de este rango son denotados como frecuencias de corte, al límite inferior se le llama frecuencia de corte inferior (f_{c1}) y al límite superior se le denomina frecuencia de corte superior (f_{c2}). (Fig. 5.0)

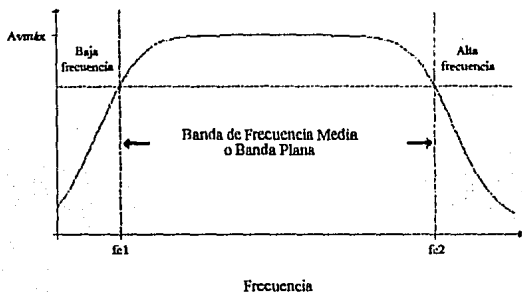


Fig. 5.0 Banda de Frecuencia Media o Banda Plana.

Si la señal de la frecuencia de entrada se encuentra dentro del rango de frecuencia media (o banda plana), entonces se obtendrá una ganancia del circuito amplificador que es máxima y casi constante (la ganancia representa la relación de la señal de salida con respecto a la de la entrada). A frecuencias inferiores a f_{c1} o superiores a f_{c2} , la ganancia del circuito amplificador disminuye notablemente (véase la pendiente de la curva en estos puntos).

Los elementos que determinan el ancho de banda son las capacitancias de las cuales existen dos tipos dentro de los circuitos amplificadores:

- Capacitancias que el diseñador agrega para conectar las terminales de los transistores a tierra (esta conexión determina el tipo de configuración), a una señal o a otro elemento del circuito amplificador. Estas capacitancias, que inicialmente se consideran de un valor grande, se comportan como corto circuito en corriente alterna, y en corriente directa como circuito abierto, por lo que no tienen efecto alguno en la polarización del circuito amplificador. Este tipo de capacitancias son las que determinan la frecuencia de corte inferior f_{c1} .
- Capacitancias parásitas, las cuales son propias de los materiales con los que está construido el transistor; el valor de estas capacitancias lo proporciona el fabricante y son las que determinan la frecuencia de corte superior f_{c2} .

Debido a la naturaleza de cada tipo de capacitancias, el diseñador puede determinar la frecuencia a la que el circuito amplificador empezará a proporcionar la ganancia máxima (f_{c1}), eligiendo los valores adecuados para los capacitores que intervendrán en el circuito; pero, el valor de f_{c2} no es modificable por el diseñador ya que depende del tipo de tecnología con el que fué fabricado el transistor, en este punto sólo es viable escoger el tipo de transistor cuyas capacitancias parásitas proporcionen la frecuencia de corte superior requerida.

5.1 CONSIDERACIONES PRELIMINARES Y TRANSCONDUCTANCIA

Para realizar el análisis en señal pequeña se considera el circuito amplificador de la figura 5.1, la señal v_{be} entra por la terminal de la base y la salida del circuito es tomada en el colector.

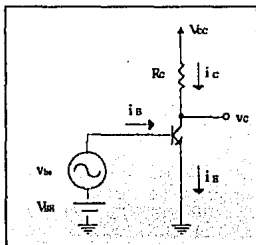


Fig. 5.1 Circuito amplificador.

Como se observa de la figura, en la unión base-emisor se encuentran dos tipos de potencial eléctrico: uno en corriente directa que es el proporcionado por la fuente de polarización V_{BE} y otro en corriente alterna que es el de la fuente de señal v_{be} . Consecuentemente el valor instantáneo es la suma de ambos

$$v_{BE} = V_{BE} + v_{be} \quad (5.1)$$

La corriente de colector instantánea también posee dos componentes: en directa la corriente I_C la proporciona V_{CC} y en señal la corriente i_c es originada por la señal de entrada

$$i_c = I_C + i_c \quad (5.2)$$

Por otra parte, en corriente directa se conoce que el comportamiento de la corriente del colector depende de la corriente de saturación en la unión pn y en forma exponencial del voltaje en la unión base emisor y el potencial térmico V_T (aprox. 25mV)

$$I_C = I_S e^{V_{BE}/V_T} \quad (5.3)$$

de esta forma, la ecuación (5.3) se puede emplear de forma análoga para obtener una expresión para la corriente de colector instantánea si se considera el potencial eléctrico instantáneo de polarización v_{BE}

$$\begin{aligned} i_c &= I_S e^{v_{BE}/V_T} \\ &= I_S e^{(V_{BE} + v_{be})/V_T} \\ i_c &= \underbrace{I_S e^{V_{BE}/V_T}}_{I_C} e^{v_{be}/V_T} \end{aligned} \quad (5.6)$$

en la ec. (5.6) se observa que los dos primeros términos representan la corriente de colector en directa, quedando

$$i_c = I_C e^{v_{be}/V_T} \quad (5.7)$$

Ahora bien, si se considera que la magnitud de la señal aplicada (v_{be}) es mucho menor que el potencial térmico ($v_{be} \ll V_T$), se puede desarrollar en serie la función exponencial de la expresión anterior (ec. 5.7)

$$i_c = I_C \left(1 + \frac{v_{be}}{V_T} + \frac{1}{2!} \left(\frac{v_{be}}{V_T} \right)^2 + \frac{1}{3!} \left(\frac{v_{be}}{V_T} \right)^3 + \dots \right)$$

Para obtener una aproximación a la corriente de colector instantánea, se conservan los dos primeros términos, ya que el valor de los siguientes términos representa una cantidad despreciable.

$$i_c = I_C + \frac{I_C}{V_T} v_{be} \quad (5.8)$$

Ya que la corriente de colector instantánea está compuesta de los términos en directa y alterna (ec. 5.2), se deduce de la ec. (5.8) que la corriente de colector en señal es

$$i_c = \frac{I_C}{V_T} v_{be} \quad (5.9)$$

Si se define a g_m como

$$g_m = \frac{I_C}{V_T} \quad (5.10)$$

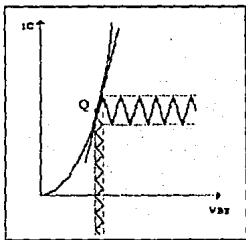
la corriente de colector en señal es

$$i_c = g_m v_{be} \quad (5.10a)$$

y la ecuación (5.8) para la corriente de colector instantánea puede ser reescrita en consecuencia como

$$i_c = I_C + g_m v_{be} \quad (5.11)$$

Del capítulo uno se conoce que g_m representa la transconductancia y matemáticamente es la pendiente de la curva característica del transistor en el punto de operación Q.



$$g_m = \left. \frac{\partial i_c}{\partial v_{be}} \right|_{v_{ce} = v_{ceQ}}$$

En la gráfica se observa que la magnitud de la señal de entrada en la unión BE es lo suficientemente pequeña para que la operación del transistor esté restringido en un segmento lineal sobre el punto de operación Q.

5.2 MODELOS DE SEÑAL PEQUEÑA PARA EL TBJ

Para analizar al transistor como amplificador se emplean circuitos equivalentes que modelan su comportamiento, a estos circuitos se les conoce como modelos de señal pequeña y para nuestro estudio se emplearán :

- El modelo π que representa al transistor como una fuente de corriente (la corriente de colector) controlada por voltaje (el potencial eléctrico aplicado en la unión base-emisor).
- El modelo T que representa al transistor como una fuente de corriente (la corriente de colector) controlada por corriente (la corriente del emisor).

5.21 MODELO π DE PRIMER ORDEN

El comportamiento del circuito amplificador en corriente alterna de la figura 5.1 se analiza poniendo en corto circuito las fuentes de voltaje constantes V_{BE} y V_{CC} ⁴, quedando el circuito mostrado en la fig. 5.2

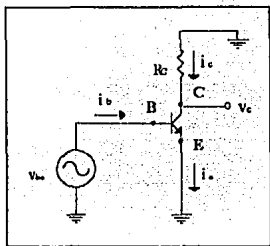


Fig. 5.2 Circuito para el análisis en corriente alterna.

Una forma alternativa para representar al transistor del circuito anterior es la mostrada en la fig. 5.3. El diodo representa la polarización directa de la unión base-emisor en donde existe un potencial eléctrico en señal v_{be} ; y la fuente de corriente dependiente indica la corriente en señal del colector la cual tiene un valor de $\beta_{ac} v_{be} - i_c$ (5.10a).

⁴Para conocer la respuesta de los circuitos amplificadores es ampliamente empleado el Teorema de Superposición: en corriente directa las fuentes de señal se reemplazan por corto circuito y en corriente alterna, las fuentes constantes.

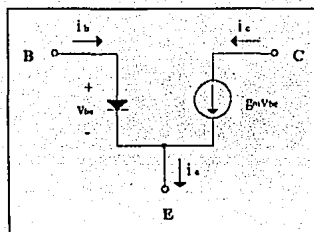


Fig. 5.3 Representación del transistor en señal con diodo.

Ya que la señal pequeña v_{be} originará que existan cambios pequeños en el punto de operación, el diodo puede sustituirse por una resistencia incremental a la que se llamará r_x .
Fig. 5.4.

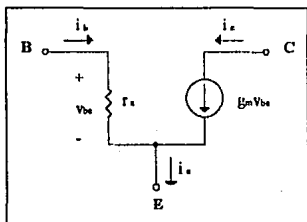


Fig. 5.4 Representación del transistor en señal con resistencia.

En la entrada del circuito, la señal v_{be} puede expresarse en términos de la corriente de base i_b y la resistencia r_x de la unión base-emisor

$$v_{be} = i_b r_x \quad (5.14)$$

r_x representa la resistencia que existe entre las terminales de base y emisor mirando hacia la base, si se despeja ésta de la expresión anterior se obtiene

$$r_{\pi} = \frac{v_{be}}{i_b} \quad (5.15)$$

Para encontrar el valor de i_b , se conoce que en corriente directa la corriente de base es proporcional a la corriente de colector dividida por el factor de amplificación β ($i_b = I_c/\beta$). De forma análoga, el valor instantáneo de la corriente de base puede expresarse en términos de la corriente de colector como la suma de sus componentes en directa y alterna

$$i_b = \frac{i_c}{\beta} = \frac{I_c + i_c}{\beta}$$

$$i_b = \frac{I_c}{\beta} + \frac{i_c}{\beta} \quad (5.16)$$

De la ec. (5.16) se deduce que la corriente de base en señal es $i_b = i_c/\beta$, y puede reemplazarse el valor de i_c como $g_m v_{be}$ encontrado en la sección anterior, quedando

$$i_b = \frac{g_m v_{be}}{\beta} \quad (5.17)$$

Para conocer el valor de r_{π} , se sustituye la ecuación (5.17) en (5.15)

$$r_{\pi} = \frac{v_{be}}{\frac{g_m v_{be}}{\beta}} = \frac{\beta}{g_m} \quad (5.18)$$

cuyo valor depende directamente de β y de la corriente de polarización ya que $g_m = I_c/V_T$.

En la figura 5.4 al potencial v_{π} se le puede nombrar v_{π} (para hacer referencia a la caída de voltaje en la resistencia r_{π}), quedando el modelo que se muestra en la fig. 5.5, al cual se le denomina modelo π de primer orden.

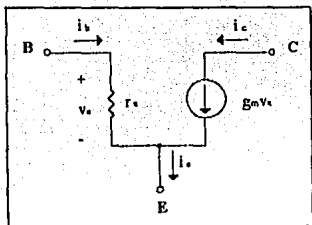


Fig. 5.5 Modelo π de primer orden.

5.2.2 MODELO T DE PRIMER ORDEN

Existe otro enfoque para estudiar el comportamiento del transistor en señal y éste es mediante el análisis de la corriente del emisor. En corriente directa se conoce que

$$I_E = \frac{I_C}{\alpha}$$

en consecuencia la corriente de emisor instantánea puede establecerse en términos de la corriente de colector como la suma de sus componentes en directa y alterna

$$i_E = \frac{i_c}{\alpha} = \frac{I_C}{\alpha} + \frac{i_c}{\alpha} \quad (5.19)$$

Anteriormente se encontró que $i_c = g_m v_{be}$, y se puede emplear esta igualdad en la ec. (5.19) para obtener otra expresión de la corriente de emisor en señal

$$i_E = \frac{i_c}{\alpha} = \frac{g_m v_{be}}{\alpha}$$

$$i_c = \frac{I_C}{V_T} \frac{v_{be}}{\alpha} = \frac{v_{be}}{V_T} I_E \quad (5.21)$$

El modelo equivalente al presentado en la sección anterior es el que se muestra en la figura 5.6 y se le conoce como modelo T de primer orden.

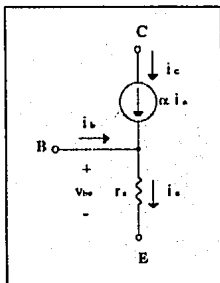


Fig. 5.6 Modelo T de primer orden.

De la figura se observa que v_{be} representa la caída de voltaje en la resistencia r_e , sobre la que fluye la corriente i_e .

$$v_{be} = i_e r_e \quad (5.22)$$

para obtener el valor de la resistencia r_e en términos del potencial térmico V_T y de la corriente de polarización I_E , se sustituye la ec. (5.21) en (5.22) y se despeja a ésta obteniendo

$$r_e = \frac{v_{be}}{\frac{v_{be}}{V_T} I_E} = \frac{V_T}{I_E} \quad (5.23)$$

A r_e se le conoce como resistencia entre base y emisor mirando hacia el emisor.

5.2.3 EQUIVALENCIA ENTRE EL MODELO π Y EL MODELO T

Los modelos π y T nos permiten analizar el comportamiento del transistor en corriente alterna; ambos se pueden utilizar en forma indistinta, aunque muchas veces, dependiendo de la configuración del circuito, es mucho más fácil trabajar con uno de los dos modelos. Ahora bien, para establecer una equivalencia entre las resistencias r_e y r_π se sabe que la corriente de emisor en señal pequeña, en términos de la corriente de base es

$$i_e = (\beta + 1)i_b \quad (5.24)$$

Del modelo π se conoce que $v_{be} = r_\pi i_b$, así que se puede sustituir la corriente de base en la ec. (5.24) obteniendo

$$i_e = (\beta + 1) \frac{v_{be}}{r_\pi} \quad (5.25)$$

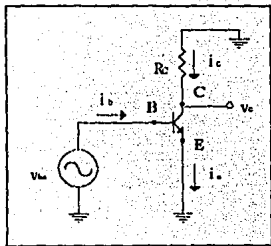
Si $\frac{v_{be}}{i_e}$ representa la resistencia r_e , entonces se llega a la siguiente igualdad

$$r_e = \frac{r_\pi}{\beta + 1} \quad (5.26)$$

Donde r_e representa una fracción de la resistencia r_π y es menor a ésta debido a que en la terminal del emisor fluye una corriente mayor (consecuentemente existe una menor resistencia) que en la terminal de la base.

5.2.4 GANANCIA DE VOLTAJE

De acuerdo al circuito de la figura 5.2 mostrado nuevamente a continuación, se observa que el voltaje de colector en señal es la caída que existe en la resistencia R_c sobre la que fluye la corriente de colector en señal cuyo valor es $\beta i_b v_{be}$.



$$v_c = -i_c R_C = -g_m v_{be} R_C$$

Relacionando el potencial eléctrico de salida (v_c) con el de entrada (v_{be}) se obtiene la ganancia de voltaje del circuito amplificador:

$$A_v = \frac{v_c}{v_{be}} = -g_m R_C \quad (5.27)$$

En este circuito, la ganancia A_v se obtuvo de forma inmediata ya que la expresión del voltaje de salida se encontraba en términos del de entrada y fácilmente se pudo obtener la relación v_c/v_{be} ; pero, muchas veces, debido a que los circuitos amplificadores constan de varias etapas, el cálculo de ganancia resulta complicado, por lo que el empleo de los modelos presentados con anterioridad (π y T) es conveniente ya que permite visualizar de una forma más clara el comportamiento de las corrientes en las terminales, así como de los potenciales en las uniones.

5.25 MODELO π Y T CONSIDERANDO EL EFECTO DE EARLY

A nivel de estructura interna los transistores experimentan un efecto denominado Efecto de Early, que ocasiona que la corriente de colector dependa del potencial eléctrico aplicado entre el colector y el emisor, y no sólo del potencial aplicado en la unión base-emisor. Esta dependencia puede ser representada agregando una resistencia r_o entre las terminales de colector y emisor de los modelos π y T como se muestra en la fig. 5.10.

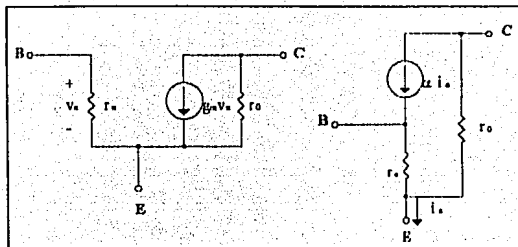


Fig. 5.10 Modelos de señal pequeña considerando el efecto de Early.

El valor de la resistencia r_o puede ser calculado a partir de la siguiente expresión

$$r_o = \frac{V_A}{I_c}$$

donde V_A representa el potencial eléctrico de Early y generalmente este valor oscila entre 50 y 100V, e I_c es la corriente de polarización en el colector (para nuestro estudio V_A se considerará como 100V en caso de que no se especifique valor alguno).

Generalmente el valor de r_o es mucho mayor que el de las resistencias del circuito amplificador por lo que se puede despreciar ésta cuando se encuentra en paralelo con otra resistencia de mucho menor valor. A nivel de fabricación, los circuitos amplificadores tienen una resistencia de r_o de aproximadamente 200k Ω cuando $I_c \approx 500\mu A$.

Conociendo la forma en que se puede modelar el comportamiento del transistor en señal y el efecto de Early en éste, es necesario que el lector se familiarice con el uso de los modelos π y T en los circuitos amplificadores; para que posteriormente se puedan analizar y comprender los parámetros de señal pequeña. Por ello se exponen a continuación dos ejemplos cuyo objetivo es el modelado de los circuitos amplificadores.

Ejemplo 5.1

Modelos de Señal Pequeña
Modelo π

Dibujar el modelo de señal pequeña para el circuito mostrado en la figura 5.7

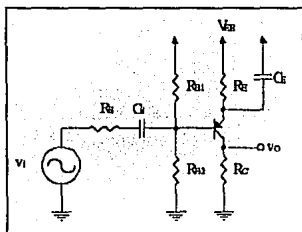


Fig. 5.7 Circuito amplificador ejemplo 5.1.

De forma preliminar para realizar el bosquejo en señal del circuito, se pone en corto circuito la fuente de alimentación V_{CC} quedando las resistencias R_{B1} y R_E conectadas a tierra. Por otro lado se considera que los valores de las capacitancias C_E y C_i son lo suficientemente grande para considerar las impedancias de estos nula -corto circuito-; así R_E queda en paralelo con el corto circuito ocasionado por C_E , y la resistencia R_E conectada a la base del transistor como se muestra en la figura 5.7a.

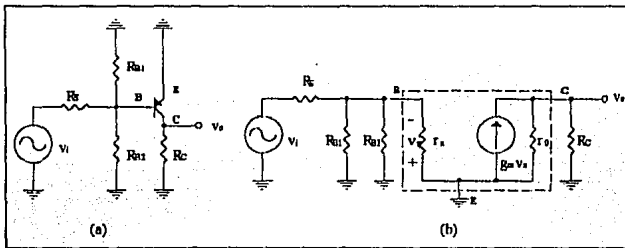


Fig. 5.7a Circuito amplificador en corriente alterna.

Fig. 5.7b Modelo de señal pequeña para el circuito amplificador.

También se observa que la fuente v_i se encuentra en serie con R_s cuyo otro extremo se encuentra conectado a la base del transistor; de igual forma, en la base se encuentran conectadas en paralelo las resistencias R_{B1} y R_{B2} (ambas tienen en común los dos extremos).

Ya que se ha analizado el circuito y sus conexiones, se dibuja el modelo del transistor indicando sus terminales, el aquí empleado es el modelo π (fig 5.7b) y nótese que el sentido de las corrientes se ha invertido debido a que el transistor es del tipo PNP. En la terminal del colector se conecta la resistencia R_c , el emisor se conecta a tierra y en la base se sitúan R_{B1} y R_{B2} . En el mismo punto de la base se encuentra R_s y luego la fuente de la señal.

Finalizado el modelo π , se observa que r_o y R_c se encuentran en paralelo al igual que R_{B1} , R_{B2} y r_{π} , y ésta última combinación en serie con R_s y v_i .

Ejemplo 5.2

Modelos de Señal Pequeña

Modelo T

Dibujar el modelo de señal pequeña para el circuito mostrado en la fig. 5.8

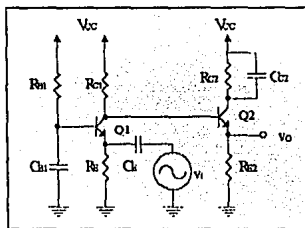


Fig. 5.8 Circuito amplificador ejemplo 5.2.

Nuevamente para el análisis de señal pequeña del circuito amplificador se pone en corto circuito V_{CC} , y se considera que la impedancia de C_{B1} , C_{B2} y C_{C2} es cero. De esta forma, al encontrarse R_{B1} en paralelo con un corto circuito, la base de $Q1$ queda conectada a tierra; R_{C1} se encuentra conectada entre el colector de $Q1$ y tierra; y en el emisor de $Q1$, R_{E1} y v_i se encuentran en paralelo. El colector de $Q1$ y la base de $Q2$ están sobre el mismo nodo, es decir que la entrada de la señal al transistor dos es a través de la base y la salida en el emisor; el colector de $Q2$ queda conectado a tierra por la impedancia de C_{C2} .

En este caso, como la base de Q1 se encuentra conectada a tierra, el modelo a emplear es el T que como se mencionó con anterioridad, en determinados circuitos es más conveniente el uso de un determinado modelo. Siguiendo la descripción del párrafo anterior y dibujando de forma preliminar los dos transistores, como se muestra en la figura 5.8a, se conectan R_{E1} y v_i entre el emisor de Q1 y tierra, es decir, entre el extremo de r_{e1} y tierra; la base a tierra y R_{C1} entre el colector y tierra. La base de Q2 se une al colector de Q1, el colector de Q2 se conecta a tierra y el emisor se une R_{E2} .

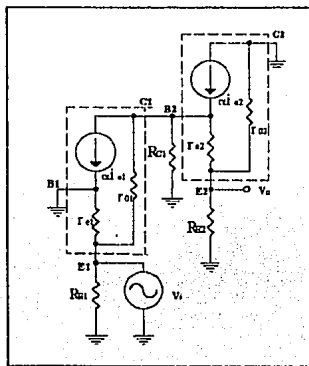


Fig. 5.8a Modelo T para el circuito amplificador del ejemplo 5.2.

5.3 CONFIGURACIONES PARA EL TBJ

Los circuitos amplificadores con tecnología bipolar a nivel discreto pueden desarrollarse a partir de la configuración general mostrada en la figura 5.11.

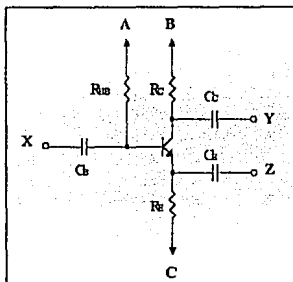


Fig. 5.11 Configuración general para los circuitos amplificadores

En los puntos A, B o C se conectan a fuentes de alimentación o tierra, que junto con las resistencias R_{mb} (que puede representar un paralelo). R_c y R_e polarizan al circuito amplificador. Los capacitores C_b , C_c y C_e conectan o acoplan las terminales del transistor en corriente alterna a los puntos X, Y ó Z, los cuales pueden encontrarse a tierra, a un elemento pasivo (como una resistencia de carga) o a un elemento activo (como una fuente de señal o un transistor en el caso de circuitos en varias etapas).

En caso de que cualquiera de los puntos X, Y o Z estén conectados a tierra, las terminales del TBJ: base, colector o emisor quedarían acopladas a tierra, teniendo las tres configuraciones siguientes:

- Base común.
- Colector común.
- Emisor común.

A estas configuraciones se les considera básicas y a partir de la combinación de éstas se pueden modelar otras como la cascoda, par diferencial, darlington, etc. que son ampliamente utilizadas en la electrónica analógica.

En las secciones siguientes se analizará cada una de las configuraciones básicas, siendo de interés el cálculo de la resistencia de entrada, resistencia de salida y ganancia de voltaje.

5.3.1 CONFIGURACIÓN COLECTOR COMÚN O EMISOR SEGUIDOR

Considere el circuito amplificador de la figura 5.12, en señal el capacitor C_c (que determina la configuración del transistor) conecta la terminal del colector a tierra en corriente alterna, el capacitor C_b acopla la terminal de la base a la señal de entrada y el capacitor C_e conecta el emisor a una resistencia de carga R_L sobre la cual se tomará la salida del circuito.

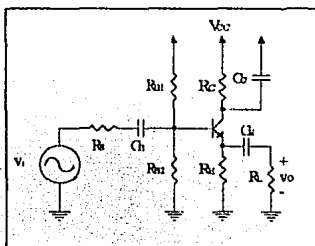


Fig. 5.12 Configuración colector común.

El modelo de señal pequeña se muestra en la figura 5.13.

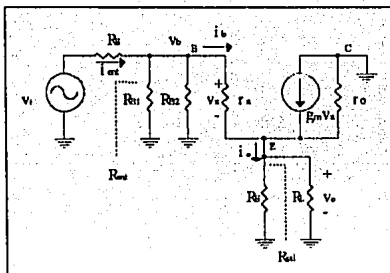


Fig. 5.13 Modelo de señal pequeña para la configuración colector común.

GANANCIA DE VOLTAJE Y RESISTENCIA DE ENTRADA

La ganancia de voltaje o factor de amplificación del circuito es la relación del voltaje de salida con respecto al de entrada

$$A_v = \frac{v_o}{v_i}$$

De la figura se observa que v_o representa una fracción del potencial eléctrico v_b de la base; y por otra parte v_b , es el voltaje de entrada v_i menos la caída que existe en la resistencia R_s . De esta forma, se puede calcular la ganancia de voltaje en etapas, es decir, calcular el voltaje de base en términos del de entrada y luego el voltaje de salida en términos del de base.

$$A_v = \frac{v_o}{v_i} = \frac{v_b}{v_i} \frac{v_o}{v_b} \quad (5.28)$$

Del capítulo uno se conoce que un amplificador de transresistencia posee una resistencia de entrada R_{in} , la cual se encuentra en serie con la resistencia de la fuente R_s y sobre las cuales fluye una corriente proporcionada por v_i

$$R_{e_{in}} = \frac{v_b}{i_{in}}$$

ésta resistencia de entrada es la resistencia equivalente reflejada desde la base a tierra, por lo tanto el potencial eléctrico en la base se puede expresar como un divisor de voltaje entre R_s y $R_{e_{in}}$

$$v_b = \frac{R_{e_{in}}}{R_s + R_{e_{in}}} v_i \quad (5.29)$$

Como se observa en la figura 5.13, las resistencias R_{B1} y R_{B2} están conectadas en paralelo, al igual que las resistencias R_e , R_L y r_o , pudiéndose sustituir por el circuito de la figura 5.14.

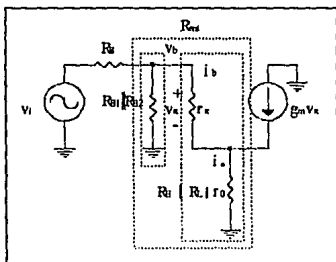


Fig. 5.14 Modelo de señal pequeña simplificado para la configuración colector común.

En éste circuito el potencial eléctrico en la base es la caída de voltaje en las resistencias $R_{B1} \parallel R_{B2}$ ó la suma de los potenciales en las resistencias r_e y $(R_e \parallel R_L \parallel r_o)$ sobre las que fluyen las corrientes de base y de emisor en señal:

$$\begin{aligned}
 v_b &= i_b r_\pi + i_e (R_E \parallel R_L \parallel r_o) \\
 v_b &= i_b r_\pi + i_b (\beta + 1) (R_E \parallel R_L \parallel r_o) \\
 v_b &= i_b (r_\pi + (\beta + 1) (R_E \parallel R_L \parallel r_o))
 \end{aligned} \tag{5.30}$$

La ecuación (5.30) muestra que r_π está conectada en serie con la resistencia equivalente $R_E \parallel R_L \parallel r_o$ multiplicada por un factor $(\beta + 1)$ (el de la corriente de emisor en términos de la de base). Por lo tanto $r_\pi + (\beta + 1)(R_E \parallel R_L \parallel r_o)$ se encuentra en paralelo con $R_{B1} \parallel R_{B2}$, de esta forma la resistencia de entrada del circuito amplificador es

$$R_{in} = R_{B1} \parallel R_{B2} \parallel \left\{ r_\pi + (\beta + 1) (R_E \parallel R_L \parallel r_o) \right\} \tag{5.31}$$

Sustituyendo la ec. (5.31) en la ec. (5.29) para conocer la relación v_o/v_i se obtiene

$$\frac{v_o}{v_i} = \frac{R_{B1} \parallel R_{B2} \parallel \left\{ r_\pi + (\beta + 1) (R_E \parallel R_L \parallel r_o) \right\}}{R_S + R_{B1} \parallel R_{B2} \parallel \left\{ r_\pi + (\beta + 1) (R_E \parallel R_L \parallel r_o) \right\}} \tag{5.32}$$

Por otra parte el voltaje v_o representa una fracción del potencial eléctrico de la base v_b , es decir

$$\begin{aligned}
 v_o &= \frac{(R_E \parallel R_L \parallel r_o)(\beta + 1)}{r_\pi + (R_E \parallel R_L \parallel r_o)(\beta + 1)} v_b \\
 \frac{v_o}{v_b} &= \frac{(R_E \parallel R_L \parallel r_o)(\beta + 1)}{r_\pi + (R_E \parallel R_L \parallel r_o)(\beta + 1)}
 \end{aligned} \tag{5.33}$$

Sustituyendo las ecuaciones (5.32) y (5.33) en (5.28), se obtiene la ganancia de voltaje de la configuración analizada.

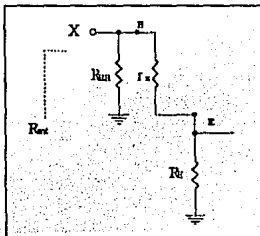
$$A_v = \frac{v_o}{v_i} = \frac{R_{B1} \parallel R_{B2} \parallel \left(r_{\pi} + (\beta + 1)(R_E \parallel R_L \parallel r_o) \right)}{R_s + R_{B1} \parallel R_{B2} \parallel \left(r_{\pi} + (\beta + 1)(R_E \parallel R_L \parallel r_o) \right)} \frac{(R_E \parallel R_L \parallel r_o)(\beta + 1)}{r_e + (R_E \parallel R_L \parallel r_o)(\beta + 1)} \quad (5.34)$$

Regla de Cálculo para $R_{e_{in}}$

Para reflejar una resistencia situada en el emisor hacia el lado de la base, ésta se multiplica por el factor $(\beta + 1)$; en este caso, esta resistencia sería igual a $r_{\pi} + (\beta + 1)R_E$, la cual a su vez se encuentra en paralelo con la resistencia R_{BB} .

Por lo tanto la resistencia de entrada vista desde el punto X hasta tierra es

$$R_{BB} \parallel \left(r_{\pi} + (\beta + 1)R_E \right)$$



Los cálculos anteriores también se pueden realizar a partir del modelo T (fig. 5.15).

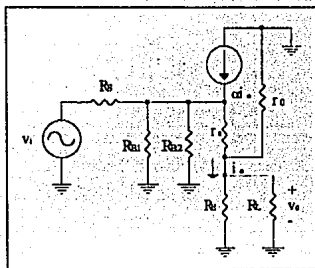


Fig. 5.15 Modelo T para la configuración colector común.

Ejercicio 5.1 Obtener la expresión de R_{eL} empleando el modelo T.

CÁLCULO DE LA RESISTENCIA DE SALIDA

Para realizar el cálculo de la resistencia de salida del circuito amplificador es necesario

- (1) Que el valor de la fuente de voltaje v_i sea cero.
- (2) Colocar una fuente de voltaje de prueba v en lugar de la resistencia de carga (fig. 5.16).

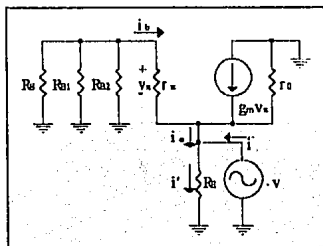


Fig. 5.16 Cálculo de la resistencia de salida.

De la figura se observa que la resistencia de salida es

$$R_{sal} = \frac{v}{i} \quad (5.35)$$

y puede reemplazarse el circuito de la figura 5.16 por el mostrado en la fig. 5.17.

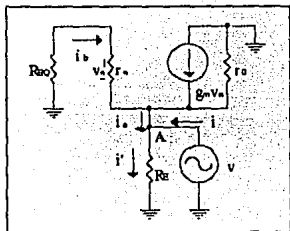


Fig. 5.17

donde $R_{BQ} = R_S \parallel R_{B1} \parallel R_{B2}$.

Si en el nodo A se aplica la Ley de Kirchhoff de corrientes se obtiene

$$i = i' - i_x = \frac{v}{R_E \parallel r_o} - (\beta + 1)i_b \quad (5.36)$$

y por otra parte se conoce que

$$i_b = \frac{-v}{R_{BQ} + r_x} \quad (5.37)$$

sustituyendo (5.37) en (5.36) se puede conocer el valor de la corriente i

$$\begin{aligned}
 i &= \frac{v}{R_E \parallel r_o} - (\beta + 1) \left(\frac{-v}{R_{BQ} + r_\pi} \right) \\
 i &= v \left(\frac{1}{R_E \parallel r_o} + \frac{1}{(R_{BQ} + r_\pi) / (\beta + 1)} \right) \\
 i &= v \left(\frac{1}{R_E \parallel r_o} + \frac{1}{\left((R_{B1} \parallel R_{B2}) + r_\pi \right) / (\beta + 1)} \right) \quad (5.38)
 \end{aligned}$$

con las expresiones (5.35) y (5.38) obtenemos el valor de la resistencia R_{in}

$$R_{in} = R_E \parallel r_o \parallel \left[\frac{R_{B1} \parallel R_{B2} \parallel R_S + r_\pi}{\beta + 1} \right] \quad (5.39)$$

Regla de Cálculo para R_{ext}

Todas las resistencias situadas en la base pueden ser reflejadas hacia el lado del emisor después de dividir sus valores por $(\beta + 1)$. Para aplicar esta regla se considera el punto de referencia Y (fig. 5.18) y se observa hacia la izquierda entre el punto Y y tierra. La resistencia R_E se encuentra en paralelo con una trayectoria a través del emisor del transistor.

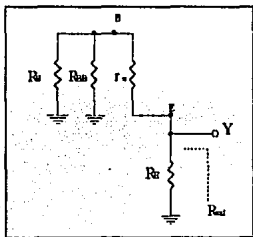


Fig. 5.18

$$R_{ext} = R_E \parallel \left[\frac{R_{B1} \parallel R_{B2} \parallel R_S + r_\pi}{\beta + 1} \right]$$

CARACTERÍSTICAS DEL AMPLIFICADOR COLECTOR COMÚN

De acuerdo con las expresiones obtenidas se pueden enumerar los parámetros para este tipo de configuración

- La resistencia de entrada del circuito amplificador es

$$R_{e\text{ in}} = R_{B1} \parallel R_{B2} \parallel \left(r_\pi + (\beta + 1)(R_E \parallel R_L \parallel r_o) \right)$$

y generalmente es de un valor elevado.

- La magnitud de la resistencia de salida es

$$R_{sal} = R_E \parallel r_o \parallel \left[\frac{R_{B1} \parallel R_{B2} \parallel R_S + r_\pi}{\beta + 1} \right]$$

y en comparación con $R_{e\text{ est}}$, R_{sal} es mucho menor que aquella.

- La expresión para la ganancia de voltaje es

$$A_v = \frac{R_{B1} \parallel R_{B2} \parallel \left(r_\pi + (\beta + 1)(R_E \parallel R_L \parallel r_o) \right)}{R_S + R_{B1} \parallel R_{B2} \parallel \left(r_\pi + (\beta + 1)(R_E \parallel R_L \parallel r_o) \right)} \cdot \frac{(R_E \parallel R_L \parallel r_o)(\beta + 1)}{r_\pi + (R_E \parallel R_L \parallel r_o)(\beta + 1)}$$

y es casi unitaria $A_v \approx 1$ se se considera que $R_S \ll \left(R_{B1} \parallel R_{B2} \parallel \left(r_\pi + (\beta + 1)(R_E \parallel R_L \parallel r_o) \right) \right)$
 y $r_\pi \ll (R_E \parallel R_L \parallel r_o)(\beta + 1)$.

- La señal de salida se encuentra en fase con respecto a la señal de entrada.

Este tipo de configuración se utiliza generalmente para acoplar impedancias, es decir, para conectar una fuente de alta impedancia a una carga de baja impedancia sin que redunde en una pérdida de voltaje.

5.3.2 CONFIGURACIÓN EMISOR COMÚN

La configuración de este amplificador se muestra en la fig. 5.19; en este caso el capacitor C_e conecta a tierra la terminal del emisor en corriente alterna, el capacitor C_a acopla la fuente de señal v_i a la base y el capacitor C_c acopla la terminal del colector a la resistencia de carga R_L .

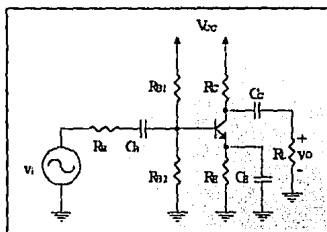


Fig. 5.19 Configuración Emisor Común.

La fig. 5.20 muestra el modelo π equivalente al circuito anterior.

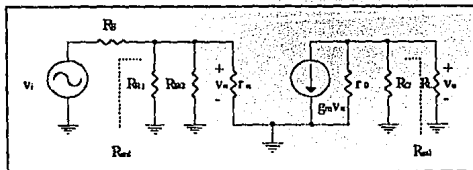


Fig. 5.20 Modelo de señal pequeña para la configuración emisor común.

La resistencia de entrada del circuito amplificador mostrado, es el paralelo de las resistencias R_{B1} , R_{B2} y r_{π}

$$R_{e\text{ in}} = R_{B1} \parallel R_{B2} \parallel r_{\pi} \quad (5.40)$$

La caída de potencial eléctrico en la base v_b o v_x es un divisor de voltaje entre la resistencia de entrada y la resistencia de la fuente.

$$v_x = \frac{R_{ent}}{R_{ent} + R_S} v_i$$

$$v_x = \frac{R_{B1} \parallel R_{B2} \parallel r_x}{R_{B1} \parallel R_{B2} \parallel r_x + R_S} v_i \quad (5.41)$$

conociendo el valor del potencial v_x , se puede determinar la caída de voltaje en la salida

$$v_o = -g_m v_x (r_o \parallel R_L) \quad (5.42)$$

sustituyendo la ec. (5.41) en (5.42), se obtiene una expresión para la voltaje de salida en términos de la voltaje de entrada

$$v_o = -g_m \left(\frac{R_{B1} \parallel R_{B2} \parallel r_x}{R_{B1} \parallel R_{B2} \parallel r_x + R_S} v_i \right) (r_o \parallel R_L \parallel R_C) \quad (5.43)$$

De la ecuación (5.43) se despeja v_o/v_i , que representa la ganancia de voltaje

$$A_v = -g_m \left(\frac{R_{B1} \parallel R_{B2} \parallel r_x}{R_{B1} \parallel R_{B2} \parallel r_x + R_S} \right) (r_o \parallel R_L \parallel R_C) \quad (5.44)$$

Para calcular la resistencia de salida R_{out} , se coloca una fuente de voltaje de prueba v en lugar de la resistencia de carga R_L y se anula la fuente v_i , quedando el circuito como se muestra en la fig. 5.21. Donde $R_{out} = v/i$

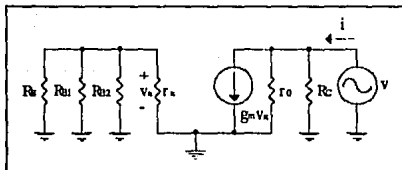


Fig. 5.21 Cálculo de la resistencia de salida para la configuración emisor común.

El potencial eléctrico v_x es cero (ya que en ésta resistencia no fluye corriente alguna) y por lo tanto la fuente de corriente $g_m v_x$ también vale cero; así la resistencia de salida es

$$R_{sal} = r_o \parallel R_c \quad (5.45)$$

CARACTERÍSTICAS DE LA CONFIGURACIÓN EMISOR COMÚN.

Con el análisis anterior se pueden enumerar las características para este tipo de configuración:

- La resistencia de entrada $R_{e, in}$ es

$$R_{e, in} = R_{b1} \parallel R_{b2} \parallel r_x$$

y se puede realizar una aproximación si se considera que $R_{b1} \parallel R_{b2} \gg r_x$, quedando

$$R_{e, in} \approx r_x$$

- La resistencia de salida depende casi completamente de la resistencia de colector

$$R_{sal} = r_o \parallel R_c$$

y como generalmente r_o representa un valor muy grande, se puede realizar una aproximación

$$R_{sal} \approx R_c$$

- La ganancia de voltaje es alta y depende en gran medida del valor de las resistencias R_C y R_L

$$A_v = -g_m \left(\frac{R_{B1} \parallel R_{B2} \parallel r_\pi}{R_{B1} \parallel R_{B2} \parallel r_\pi + R_S} \right) (r_o \parallel R_L \parallel R_C)$$

Se puede realizar una aproximación de la expresión anterior, considerando que las resistencias R_{B1} , R_{B2} y r_o son mucho mayores que las resistencias con las que se encuentran en paralelo, quedando

$$A_v \approx -g_m \left(\frac{r_\pi}{r_\pi + R_S} \right) R_C \parallel R_L = -\frac{\beta}{r_\pi + R_S} (R_C \parallel R_L)$$

- La señal de salida se encuentra defasada 180° con respecto a la señal de entrada.

5.3.3 CONFIGURACIÓN BASE COMÚN

En la configuración del amplificador base común, esquematizada en la fig. 5.22, la señal de entrada es acoplada a la terminal del emisor a través del capacitor C_E , el capacitor C_C acopla la terminal de salida -el colector- a la resistencia de carga y el capacitor C_B conecta la base a tierra.

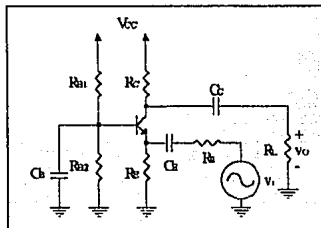


Fig. 5.22 Configuración Base Común.

Como se mencionó en el ejemplo 5.2, cuando la base del transistor se encuentra conectada a tierra, el análisis en señal puede efectuarse de una forma más comprensible a partir del modelo T; por lo tanto, el modelo de señal pequeña para esta configuración es el que se muestra en la figura 5.23.

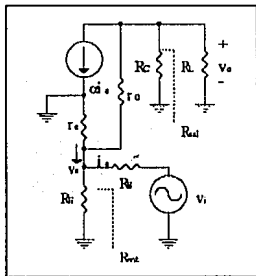


Fig. 5.23 Modelo de señal pequeña para la configuración base común.

De la figura se observa que la resistencia de entrada, es decir, la resistencia desde el emisor a tierra es el paralelo de R_E y r_e

$$R_{Ext} = R_E \parallel r_e \quad (5.46)$$

Para determinar la ganancia de voltaje es necesario conocer la corriente de colector y además expresarla en términos del potencial de entrada v_i . En la figura 5.23 se observa que el potencial en el emisor es

$$v_e = \frac{R_{Ext}}{R_S + R_{Ext}} v_i \quad (5.47)$$

conociendo este valor y la resistencia de base-emisor r_e , se puede determinar la corriente que fluye a través de la terminal del emisor

$$i_e = -\frac{v_e}{r_e} = -\frac{R_{e\text{al}}}{r_e(R_S + R_{e\text{al}})} v_i$$

sustituyendo la ec. (5.46) en la expresión anterior se obtiene que

$$i_e = -\frac{r_e \parallel R_E}{r_e(R_S + r_e \parallel R_E)} v_i \quad (5.48)$$

Así, el potencial de salida es una relación entre la corriente de emisor y las resistencias de carga y de colector

$$v_o = -\alpha i_e (R_C \parallel R_L) \quad (5.49)$$

Sustituyendo la ec. (5.48) en (5.49) y despejando v_o/v_i se obtiene la ganancia de voltaje del circuito amplificador

$$A_v = \alpha \left(\frac{r_e \parallel R_E}{r_e(R_S + r_e \parallel R_E)} \right) (R_C \parallel R_L) \quad (5.50)$$

La resistencia de salida, reflejada desde el colector hasta tierra siguiendo la Regla de Cálculo para $R_{e\text{al}}$ es

$$R_{e\text{al}} = R_C \quad (5.51)$$

CARACTERÍSTICAS DE LA CONFIGURACIÓN BASE COMÚN

- La resistencia de entrada es

$$R_{e\alpha} = R_E \parallel r_e$$

y si se considera que $r_e \ll R_E$, entonces se puede efectuar una aproximación al valor de la resistencia de entrada

$$R_{e\alpha} \approx r_e$$

- La resistencia de salida depende exclusivamente del valor de la resistencia R_C

$$R_{sal} = R_C$$

- La expresión para la ganancia de voltaje es

$$A_v = \alpha \left(\frac{r_e \parallel R_E}{r_e(R_S + r_e \parallel R_E)} \right) (R_C \parallel R_L)$$

y puede aproximarse a

$$A_v \approx \frac{(R_C \parallel R_L)}{R_S + r_e}$$

si se considera que $\alpha \approx 1$ y $r_e \ll R_E$. La ganancia sólo depende del valor de la resistencia de carga R_L , de la resistencia de la fuente R_S y de la resistencia r_e de la unión BE

- La señal de salida se encuentra en fase con respecto a la señal de entrada.

Del amplificador mostrado en la figura 5.24, obtener la ganancia de voltaje (A_v), la resistencia de entrada y la resistencia de salida. Las corrientes y potenciales de polarización son las que se indican en la figura.

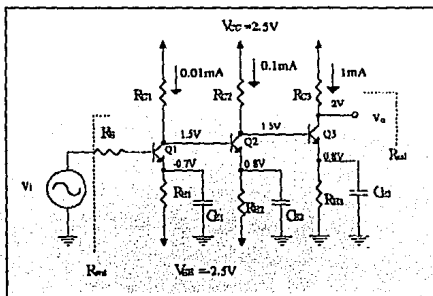


Fig. 5.24 Circuito amplificador multietapa ejemplo 5.3.

$R_s = 1k\Omega$	$R_{C1} = 100k\Omega$	$R_{E1} = 180k\Omega$
$R_{C2} = 10k\Omega$	$R_{E2} = 33k\Omega$	$R_{C3} = 500\Omega$
$R_{E3} = 800\Omega$	$V_A = 100V$	$\beta = 100$

La polarización de cada una de las terminales del transistor indican que todos se encuentran en la región de amplificación. La configuración de los tres transistores empleados es emisor común por la disposición de los capacitores C_{E1} , C_{E2} y C_{E3} ; por lo que se espera, de acuerdo a las características antes analizadas, que la magnitud de la ganancia de voltaje sea de un valor elevado.

El modelo de señal π de señal pequeña para el amplificador se muestra en la fig. 5.25; las resistencias R_s y $r_{\pi 1}$ se encuentran en serie; $r_{\pi 1}$, R_{C1} y $r_{\pi 2}$ se encuentran en paralelo al igual que $r_{\pi 2}$, R_{C2} y $r_{\pi 3}$, y en la salida $r_{\pi 3}$ y R_{C3}

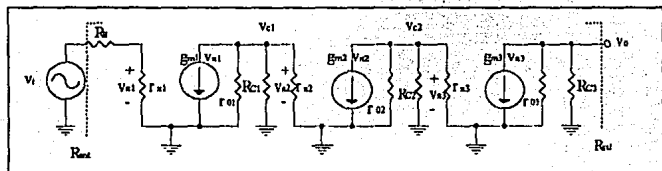


Fig. 5.25 Modelo π para el ejemplo 5.3

Para efectuar el análisis de señal pequeña, es necesario calcular el valor de las transconductancias y el de las resistencias r_{π} y r_x . Si se conoce que

$$g_m = \frac{I_C}{V_T} \quad r_x = \frac{\beta}{g_m} \quad r_o = \frac{V_A}{I_C}$$

se pueden obtener los parámetros para cada uno de los transistores

$$\begin{aligned} g_{m1} &= \frac{0.01 \text{ mA}}{25 \text{ mV}} = 0.4 \text{ mA/V} & r_{\pi 1} &= \frac{100}{0.4 \text{ mA/V}} = 250 \text{ k}\Omega & r_{o1} &= \frac{100 \text{ V}}{0.01 \text{ mA}} = 10 \text{ M}\Omega \\ g_{m2} &= \frac{0.1 \text{ mA}}{25 \text{ mV}} = 4 \text{ mA/V} & r_{\pi 2} &= \frac{100}{4 \text{ mA/V}} = 25 \text{ k}\Omega & r_{o2} &= \frac{100 \text{ V}}{0.1 \text{ mA}} = 1 \text{ M}\Omega \\ g_{m3} &= \frac{1 \text{ mA}}{25 \text{ mV}} = 40 \text{ mA/V} & r_{\pi 3} &= \frac{100}{40 \text{ mA/V}} = 2.5 \text{ k}\Omega & r_{o3} &= \frac{100 \text{ V}}{1 \text{ mA}} = 100 \text{ k}\Omega \end{aligned}$$

El circuito de la figura 5.24 indica que se considerará la resistencia R_s como parte de la resistencia de entrada del circuito, por lo tanto

$$R_{e \text{ nt}} = R_s + r_{\pi 1} = 251 \text{ k}\Omega$$

La resistencia de salida que es la reflejada desde la terminal del colector de Q3 a tierra es el paralelo de R_{c3} y r_{o3} .

$$R_{out} = R_{c3} \parallel r_{o3} = 100k\Omega \parallel 500\Omega = 497\Omega$$

La ganancia de voltaje se calcula en etapas, esto es

$$A_v = \frac{V_o}{V_i} = \frac{v_{e1}}{v_i} \frac{v_{e2}}{v_{e1}} \frac{v_o}{v_{e2}}$$

La caída de potencial en la base del transistor Q1 es un divisor de voltaje

$$v_x = \frac{R_x}{R_x + R_s} v_i$$

sustituyendo los valores, y dejándolo en términos de v_{e1}/v_i nos queda

$$\frac{v_{e1}}{v_i} = \frac{250k\Omega}{(1k + 250k)\Omega} = 0.996$$

Las relaciones de los potenciales eléctricos restantes se calculan de la siguiente forma

$$\begin{aligned} v_{e1} &= -g_{m1} v_{x1} [r_{o1} \parallel R_{c1} \parallel r_{e2}] \\ \frac{v_{e1}}{v_{x1}} &= -0.0004 [10M \parallel 100k \parallel 25k] = -8 \\ v_{e2} &= -g_{m2} v_{e1} [r_{o2} \parallel R_{c2} \parallel r_{e3}] \\ \frac{v_{e2}}{v_{x1}} = \frac{v_{e2}}{v_{e1}} &= -0.004 [1M \parallel 10k \parallel 2.5k] = -8 \\ v_{e3} &= -g_{m3} v_{e2} [r_{o3} \parallel R_{c3}] \\ \frac{v_{e3}}{v_{x1}} = \frac{v_{e3}}{v_{e2}} &= -0.04 [100k \parallel 500] = -20 \end{aligned}$$

Sustituyendo los valores anteriores en la expresión para la ganancia de voltaje se obtiene

$$A_v = (0.996)(-8)(-8)(-20) = -1274.8$$

es decir, la señal de entrada será amplificada 1274.8 veces y estará defasada 180° .

Ejemplo 5.4

Análisis de Señal Pequeña Amplificador Multietapa

Calcular la ganancia de voltaje así como las resistencias de entrada y salida del circuito amplificador mostrado en la figura 5.26, si se proporcionan las corrientes y potenciales de polarización.

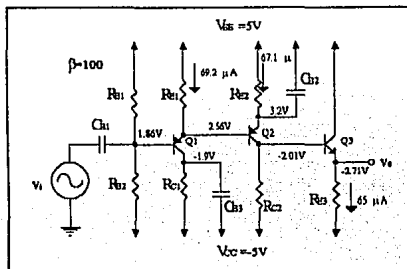


Fig. 5.26 Circuito amplificador multietapa ejemplo 5.4.

$$R_{B1} = 444\text{k}\Omega \quad R_{B2} = 888\text{k}\Omega \quad R_{E1} = 35\text{k}\Omega \quad R_{E2} = 25\text{k}\Omega$$

$$R_{C1} = 44\text{k}\Omega \quad R_{C2} = 44\text{k}\Omega \quad R_{E3} = 35\text{k}\Omega$$

$$C_{B1} = 0.06\text{nF} \quad C_{B2} = 1\mu\text{F} \quad C_{B3} = 0.2\mu\text{F}$$

Para el circuito mostrado, se observa que la configuración del primer transistor es de colector común; para el segundo, emisor común y para el tercero, colector común. Conociendo esto y las características de cada una de las configuraciones, se espera que

- La resistencia de entrada sea de un valor elevado.
- La resistencia de salida represente un valor pequeño.
- La ganancia para el primer y tercer transistor sea unitaria, y que la amplificación de la señal la lleve a cabo el segundo transistor.

En la figura 5.27 se presenta el modelo de señal pequeña

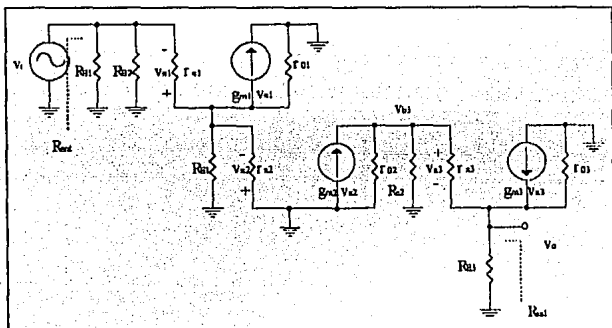


Fig. 5.27 Modelo de señal pequeña del ejemplo 5.4.

El cálculo de g_m , r_π y r_o para cada uno de los transistores se realiza considerando las siguientes relaciones

$$g_m = \frac{I_C}{V_T} \approx \frac{I_E}{V_T} \quad r_\pi = \frac{\beta}{g_m} \quad r_o = \frac{V_A}{I_C} \approx \frac{V_A}{I_E}$$

de esta forma, los parámetros para cada uno de los transistores son

$$\begin{aligned}
 g_{m1} &= \frac{69.2 \mu\text{A}}{25\text{mV}} = 2.768 \text{mA/V} & r_{\pi 1} &= \frac{100}{2.768 \text{mA/V}} = 36.13 \text{k}\Omega & r_{o1} &= \frac{100\text{V}}{0.01 \text{mA}} = 10 \text{M}\Omega \\
 g_{m2} &= \frac{67.1 \mu\text{A}}{25\text{mV}} = 2.684 \text{mA/V} & r_{\pi 2} &= \frac{100}{2.684 \text{mA/V}} = 25 \text{k}\Omega & r_{o2} &= \frac{100\text{V}}{0.1 \text{mA}} = 1 \text{M}\Omega \\
 g_{m3} &= \frac{65 \mu\text{A}}{25\text{mV}} = 2.6 \text{mA/V} & r_{\pi 3} &= \frac{100}{40 \text{mA/V}} = 2.5 \text{k}\Omega & r_{o3} &= \frac{100\text{V}}{1 \text{mA}} = 100 \text{k}\Omega
 \end{aligned}$$

Para el cálculo de la resistencia de entrada, se lleva a cabo el razonamiento efectuado en la sección anterior para la configuración de colector común obteniendo

$$\begin{aligned}
 R_{e \text{ in}} &= R_{B1} \parallel R_{B2} \parallel \left(r_{\pi 1} + (\beta + 1)(R_{E1} \parallel r_{\pi 2}) \right) \\
 R_{e \text{ in}} &= 444 \text{k} \parallel 888 \text{k} \parallel \left(36.13 \text{k} + (101)(35 \text{k} \parallel 37.26 \text{k} \parallel 1.44 \text{M}) \right) = 254.9 \text{k}\Omega
 \end{aligned}$$

La resistencia de salida se obtiene anulando la fuente v_i y reflejando desde el emisor del transistor Q3 hasta tierra la resistencia, obteniendo

$$\begin{aligned}
 R_{e \text{ out}} &= R_{E3} \parallel r_{o3} \parallel \left[\frac{r_{o2} \parallel R_{C2} + r_{\pi 3}}{\beta + 1} \right] \\
 R_{e \text{ out}} &= 35 \text{k} \parallel 1.54 \text{M} \parallel \left[\frac{1.49 \text{M} \parallel 44 \text{k} + 38.46 \text{k}}{101} \right] = 785.5 \Omega
 \end{aligned}$$

El cálculo de la ganancia de voltaje puede obtenerse analizando el circuito en etapas:

$$A_v = \frac{v_{\pi 2}}{v_i} \cdot \frac{v_{\pi 3}}{v_{\pi 2}} \cdot \frac{v_o}{v_{\pi 3}}$$

La caída de potencial en la resistencia $r_{\pi 2}$ representa una fracción del proporcionado por la fuente v_i

$$v_{e2} = \frac{(\beta + 1)(r_{\pi 2} \parallel R_{E1} \parallel r_{o2})}{r_{\pi 2} + (\beta + 1)(r_{\pi 2} \parallel R_{E1} \parallel r_{o2})} v_i$$

$$\frac{v_{e2}}{v_i} = \frac{(101)(37.26k \parallel 35k \parallel 1.49M)}{36.13k + (101)(37.26k \parallel 35k \parallel 1.49M)} = 0.98$$

El potencial eléctrico en la base del transistor Q3 se calcula considerando que en este punto existe una resistencia equivalente y sobre la cual circula la corriente de la fuente con valor $g_{m2}v_{e2}$

$$v_{b3} = -\left[r_{o2} \parallel R_{C2} \parallel (r_{\pi 3} + (\beta + 1)(R_{B3} \parallel r_{o3})) \right] g_{m2} v_{e2}$$

$$\frac{v_{b3}}{v_{e2}} = -\left[1.49M \parallel 44k \parallel (38.46k + (101)(35k \parallel 1.54M)) \right] \cdot (2.684m) = -113.32$$

Finalmente, el potencial de la salida es un divisor de voltaje de v_{b3}

$$v_o = \frac{(r_{o3} \parallel R_{B3})(\beta + 1)}{r_{\pi 3} + (r_{o3} \parallel R_{B3})(\beta + 1)} v_{b3}$$

$$\frac{v_o}{v_{b3}} = \frac{(1.54M \parallel 35k)(101)}{38.46k + (1.54M \parallel 35k)(101)} = 0.989$$

Sustituyendo los valores de las ganancias parciales, se obtiene la ganancia total del circuito:

$$A_v = (0.98)(-113.32)(0.989) = -109.83$$

5.4 CÁLCULO DE FRECUENCIA DE CORTE INFERIOR

Como se mencionó en la introducción de este capítulo, los capacitores empleados en el circuitos ya sea para acoplar o conectar un elemento a otro, actúan sobre la frecuencia de corte inferior. Este punto constituye un límite del rango de frecuencias de banda plana en el cual el amplificador empieza a proporcionar la ganancia máxima.

En el ejemplo 5.4 se tienen tres capacitores C_{B1} , C_{B2} y C_{B3} , cada uno de los cuales siente reflejadas en sus terminales una resistencia equivalente. Si se redibuja el circuito de la fig. 5.27 considerando estas capacitancias se tiene el circuito mostrado en la figura 5.28.

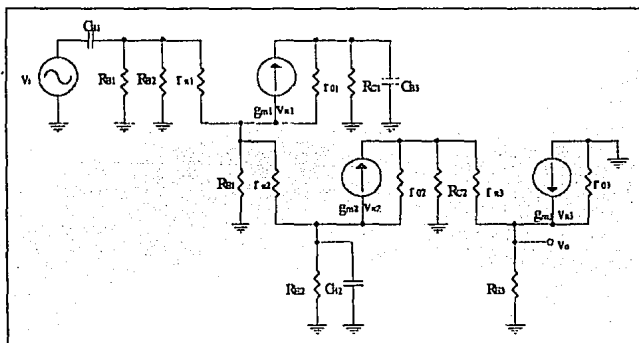


Fig. 5.28 Circuito amplificador del ejemplo 5.4 considerando los capacitores de acoplo.

Para determinar la resistencia equivalente en cada una de las terminales de los capacitores, se pone en corto circuito la fuente de señal y se analiza el comportamiento de los capacitores en forma individual, considerando los restantes como corto circuito.

El capacitor C_{B1} se encuentra entre los puntos A y B (fig. 5.29), a la izquierda de A no existe resistencia alguna; pero a la derecha de B existe una trayectoria resistiva que llega hasta tierra, la cual es R_{∞} .

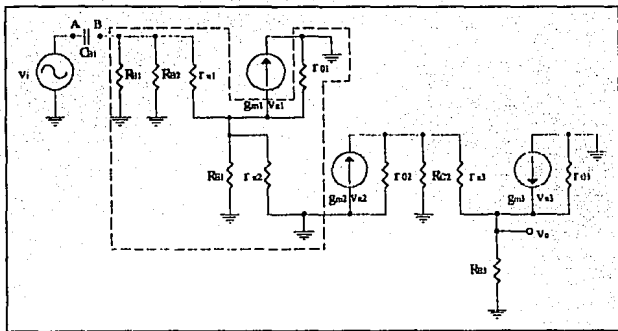


Fig. 5.29 Resistencia reflejada para el capacitor C_{n1} .

De esta forma la resistencia equivalente vista por el C_{n1} es $R_{e\text{ eq}}$

$$R_{Cn1} = R_{e\text{ eq}} = R_{B1} \parallel R_{B2} \parallel \left(r_{e1} + (\beta + 1)(R_{B1} \parallel r_{e2} \parallel r_{o1}) \right) = 254.9\text{ k}\Omega$$

Para el capacitor C_{n2} , la resistencia reflejada entre sus puntos C y tierra es la que se muestra en la fig. 5.30

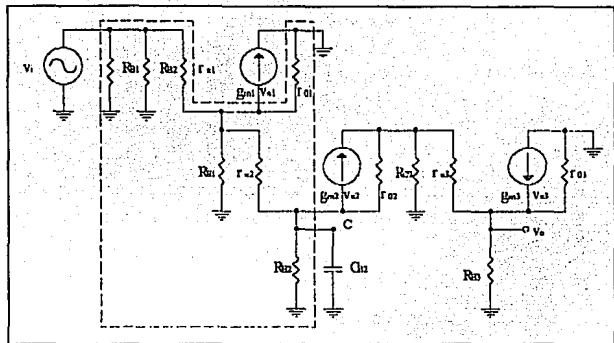


Fig. 5.30 Resistencia reflejada para el capacitor C_{b2} .

Nótese que a la derecha del punto C (es decir hacia el colector de Q2) se encuentra un nodo de alta impedancia (r_{o2}), por lo que esa trayectoria no tiene efecto en la resistencia equivalente de C_{b2} .

El capacitor C_{b2} se encuentra en paralelo con la resistencia R_{E2} , y luego a la izquierda del punto C se encuentra una red resistiva que sube desde el emisor de Q2 hasta la base de Q1 llegando a tierra. Aquí hay que recordar que para reflejar una resistencia que se encuentra en el emisor hacia la base, la resistencia se divide por $(\beta + 1)$. Por lo tanto la resistencia equivalente observada por C_{b2} es

$$R_{CB2} = R_{E2} \left\| \left[\frac{r_{\pi 2} + R_{E1} \parallel (r_{\pi 1} / (\beta + 1))}{\beta + 1} \right] \right\|$$

sustituyendo el valor de las resistencias en la expresión anterior se obtiene el valor numérico para R_{CB2}

$$R_{CB2} = 248.57 \Omega$$

Finalmente el capacitor C_{C3} (Fig. 5.31) se encuentra entre el punto D y tierra, únicamente sienta entre sus terminales la resistencia R_{C1} (con la que se encuentra en paralelo), porque la trayectoria donde se encuentra r_{O1} del transistor Q1 refleja una alta impedancia, por lo tanto

$$R_{\text{C3}} = R_{\text{C1}} = 44 \text{ k}\Omega$$

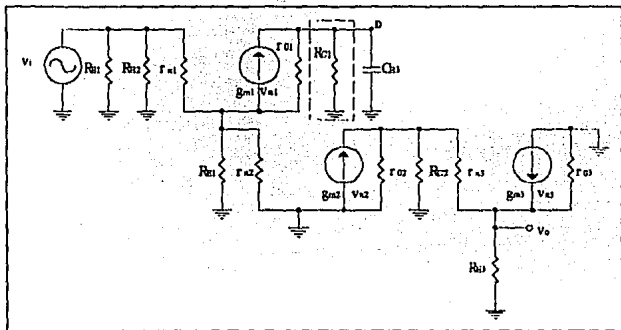


Fig. 5.31 Resistencia reflejada para el capacitor C_{C3} .

Si cada resistencia equivalente reflejada en las terminales del capacitor se iguala a la magnitud de la reactancia de éste, se obtiene

$$R_{\text{eq}} = \frac{1}{2\pi f_c C} \quad (5.52)$$

de donde f_c es la frecuencia en la que la magnitud de la impedancia de R_{eq} es igual a la magnitud de la impedancia del capacitor C ($|Z_{R_{\text{eq}}}| = |Z_C|$), es decir que la potencia en el circuito RC equivalente se estaría disipando en partes iguales entre R_{eq} y C :

$$P_C = P_{R_{\text{eq}}}$$

A f_c se le denomina frecuencia de corte, y en este caso como se está analizando el efecto de las capacitancias que el diseñador agrega al circuito para modelar su configuración, se trata de la frecuencia de corte inferior f_{c1} .

Del circuito RC equivalente se puede obtener la ganancia de voltaje

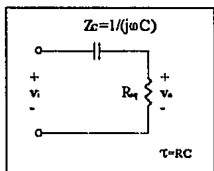


Fig. 5.32 Circuito RC equivalente para cálculo de frecuencia de corte inferior.

En fasor la ganancia es

$$A_v = \frac{v_o}{v_i} = \frac{Z_{R_{eq}}}{Z_{R_{eq}} + Z_C} = \frac{R}{R + 1/j\omega C} \quad (5.53a)$$

y en magnitud

$$|A_v| = \frac{v_o}{v_i} = \frac{Z_{R_{eq}}}{\sqrt{Z_{R_{eq}}^2 + Z_C^2}} \quad (5.53)$$

Nótese de la ecuación (5.53a) que cuando la frecuencia de la señal aumenta, la impedancia del capacitor disminuye tendiendo a cero, y la ganancia de voltaje tiende a ser la máxima. A un circuito con estas características se le denomina filtro pasabajos (fig. 5.32).

Si la frecuencia a la que está operando el circuito es f_c , es decir cuando $|Z_{R_{eq}}| = |Z_C|$, se puede obtener de la ec. (5.53) que la ganancia a es

$$|A_v| = \frac{Z_{R_{eq}}}{\sqrt{Z_{R_{eq}}^2 + Z_{R_{eq}}^2}} = \frac{1}{\sqrt{2}} \approx 0.7071 \quad (5.54)$$

El valor obtenido en la expresión (5.54) indica que cuando se disipa la misma potencia tanto en el capacitor como en la resistencia equivalente, se obtiene una ganancia de voltaje que representa aprox. 0.7071 del valor máximo, gráficamente

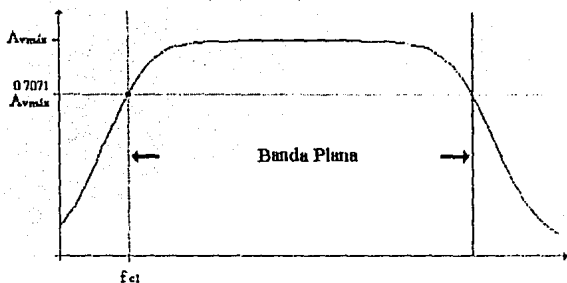


Fig. 5.33 Ganancia de voltaje en la frecuencia de corte.

Regresando al ejemplo, se tienen tres resistencias equivalentes para cada uno de los capacitores empleados en el circuito, si se calcula la frecuencia a la que cada uno de ellos disipa la mitad de la potencia total de su circuito RC equivalente se obtiene

- Para el capacitor C_{B1}

$$f_{c1}' = \frac{1}{2\pi R_{CB1} C_{B1}} = \frac{1}{2\pi(254.9\text{k}\Omega)(0.06\text{nF})} = 10.4\text{kHz}$$

- Para el capacitor C_{B2}

$$f_{c1}'' = \frac{1}{2\pi R_{CB2} C_{B2}} = \frac{1}{2\pi(248.57\Omega)(1\mu\text{F})} = 640.281\text{Hz}$$

- Para el capacitor C_{B3}

$$f_{c1}''' = \frac{1}{2\pi R_{CB3} C_{B3}} = \frac{1}{2\pi(44\text{k}\Omega)(0.2\mu\text{F})} = 18\text{Hz}$$

La suma de las tres frecuencias, determina la frecuencia de corte inferior; sin embargo, f_{ci} influye notablemente debido a su magnitud, por lo tanto

$$f_{ci} = f_{ci}' + f_{ci}'' + f_{ci}'''$$

$$f_{ci} \approx 10.4 \text{ kHz}$$

representando la frecuencia en la que los tres transistores proporcionan una ganancia mayor a 0.7071 de $A_{v_{máx}}$.

Cuando se realiza el análisis en frecuencia, la ganancia de voltaje, corriente o potencia de un circuito amplificador se indica también en decibeles; teniendo una expresión para cada una de ellas:

$$G_v = 20 \log A_v \quad (5.55)$$

$$G_i = 20 \log A_i \quad (5.56)$$

$$G_p = 10 \log A_p \quad (5.57)$$

Se conoce que a la frecuencia de corte f_c , la ganancia de voltaje es igual a $1/\sqrt{2} A_{v_{máx}}$, por lo tanto, para conocer la ganancia en decibeles se sustituye este valor en la ec. (5.55)

$$G_v = 20 \log \left(\frac{1}{\sqrt{2}} \right) = -3 \text{ dB}$$

esto quiere decir que en la frecuencia de corte, la ganancia de voltaje experimenta una caída de 3 dB de su valor máximo.

Capítulo

6

Respuesta en Alta Frecuencia del Transistor Bipolar

INTRODUCCIÓN

Anteriormente se mencionó que la respuesta en alta frecuencia de los circuitos amplificadores depende de las capacitancias internas del transistor, por medio de las cuales se sitúa la frecuencia de corte superior que delimita el rango de frecuencia media. Las capacitancias internas, que también se les denomina capacitancias parásitas, sirven para modelar el comportamiento eléctrico interno de la estructura del transistor; específicamente el efecto capacitivo en las uniones "pn" y el ocasionado por la carga de los portadores en la base. Sin embargo, no sólo existen efectos capacitivos, sino que también se reconocen efectos resistivos en los materiales; aunque estos últimos no afectan el comportamiento en el dominio de la frecuencia del circuito amplificador.

En este capítulo se presenta el modelo de señal pequeña que incluye los elementos parásitos, así como el estudio y caracterización en alta frecuencia del TBJ. Y de forma preliminar se estudia el Teorema de Miller, mediante el cual se puede sustituir una impedancia Z situada entre dos puntos, por dos impedancias equivalentes conectados unos de sus extremos a los puntos antes mencionados y los otros a tierra; este teorema es útil debido, esencialmente, a que en el modelo de señal pequeña del transistor bipolar es necesario reemplazar algunos elementos parásitos por impedancias equivalentes para poder analizar el efecto de estos en el dominio de la frecuencia.

6.1 TEOREMA DE MILLER

Supóngase que se tiene una impedancia Z conectada entre los puntos A y B como se muestra en la figura 6.1a. En el punto A existe un potencial eléctrico V_A , y en el punto B otro potencial eléctrico V_B que puede ser expresado linealmente en términos de V_A como AvV_A , donde Av representa la constante de amplificación de voltaje.

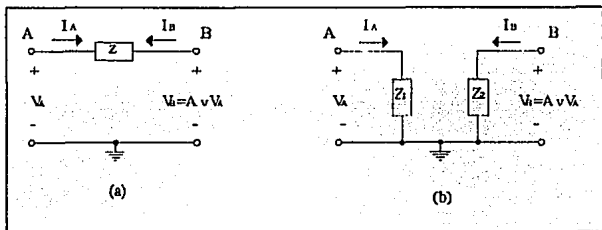


Fig. 6.1 Teorema de Miller.

Este circuito puede reemplazarse por el mostrado en la figura 6.1b, donde Z ha sido sustituida por las impedancias Z_1 y Z_2 , situadas entre los puntos A y tierra, y B y tierra respectivamente. Lo único por determinar es el valor de estas.

Del circuito 6.1a la corriente I_A es

$$I_A = \frac{V_A - V_B}{Z} = \frac{V_A - AvV_A}{Z} = \frac{V_A}{Z}(1 - Av) \quad (6.1)$$

y por otra parte se conoce del circuito 6.1b que

$$I_A = \frac{V_A}{Z_1} \quad (6.2)$$

si se sustituye el valor de I_A de la ec. (6.1) en la expresión (6.2) y se despeja Z_1 , se obtiene

$$Z_1 = \frac{V_A}{I_A} = \frac{V_A}{\frac{V_A}{Z}(1-A_v)} = \frac{Z}{1-A_v} \quad (6.3)$$

Para determinar el valor de Z_2 se procede de forma similar, despejando la corriente I_B del circuito 6.1a

$$I_B = \frac{V_B - V_A}{Z} = \frac{V_B - V_B/A_v}{Z} = \frac{V_B}{Z} \left(1 - \frac{1}{A_v} \right) \quad (6.4)$$

y sustituyéndola en la expresión de I_B del circuito 6.1b

$$I_B = \frac{V_B}{Z_2} \quad (6.5)$$

para encontrar Z_2

$$Z_2 = \frac{V_B}{I_B} = \frac{V_B}{\frac{V_B}{Z}(1-1/A_v)} = \frac{Z}{1-\frac{1}{A_v}} = \frac{A_v \cdot Z}{A_v - 1} \quad (6.6)$$

Si la impedancia proviene de un capacitor, las expresiones (6.3) y (6.6) pueden reemplazarse como

$$\frac{1}{j\omega C_1} = \frac{1}{j\omega C} \left(\frac{1}{1-A_v} \right)$$

$$C_1 = C(1-A_v) \quad (6.7)$$

$$\frac{1}{j\omega C_1} = \left(\frac{1}{j\omega C} \right) \left(\frac{A_v}{A_v - 1} \right)$$

$$C_2 = C \left(\frac{A_v - 1}{A_v} \right) \quad (6.8)$$

Ejemplo 6.1
Teorema de Millor

Supóngase que se tiene un capacitor situado entre los puntos A y B como se muestra en la figura P6.1.1, y cuyo valor es de 10pF. Encontrar los capacitores equivalentes que se situarían desde los puntos A y B hasta tierra, si se conoce que $A_v = -30$.

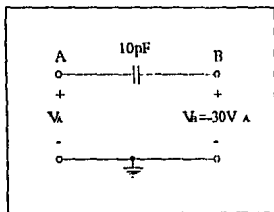


Fig. P6.1.1 Circuito del ejemplo 6.1.

El valor de los capacitores se encuentra empleando las relaciones (6.7) y (6.8). Para el capacitor C_1

$$C_1 = 10\text{pF} \left(1 - (-30) \right) = 310\text{pF}$$

y para C_2

$$C_2 = 10\text{pF} \left(\frac{-30 - 1}{-30} \right) = 10.33\text{pF}$$

Los resultados se ilustran en la figura P6.1.2

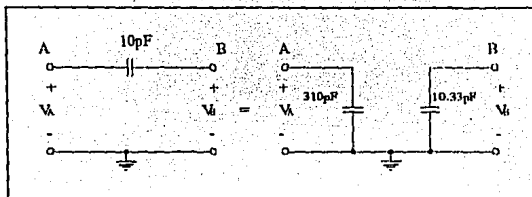


Fig. P6.1.2 Circuito equivalente del ejemplo 6.1.

6.2 MODELO COMPLETO DE SEÑAL PEQUEÑA PARA EL TRANSISTOR BIPOLAR

En el capítulo 3 se introdujo el modelo de señal pequeña de primer orden para el transistor bipolar en dos modalidades: π y T. Estos modelos representan en forma genérica el comportamiento del transistor y excluyen algunos efectos internos que pueden ser ignorados en determinadas circunstancias; tal es el caso de los efectos capacitivos que no influyen en la respuesta del circuito amplificador en baja frecuencia, o los efectos resistivos de los materiales, que comparados con las resistencias empleadas para polarizar tiene un valor muy pequeño o demasiado grande para considerarse como circuito abierto.

De forma preliminar, y para explicar el concepto anterior, se considera un transistor npn construido de forma integrada sobre un soporte o base de material tipo p llamado sustrato, como se muestra en la figura 6.2.

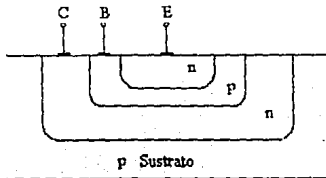


Fig. 6.2 Transistor npn vertical.

Se observa que en el transistor se tienen tres uniones pn: sustrato-colector, colector-base y base-emisor. En estas uniones, como en el caso del diodo⁶, se presentan capacitancias en la región de agotamiento que dependen del voltaje aplicado cuando están polarizados inversamente; en alta frecuencia, los efectos capacitivos son importantes y se pueden modelar agregando capacitores, cada uno de los cuales recibe el nombre de C_{cs} , C_{cb} y C_{ce} , respectivamente, para las uniones antes citadas. El modelo de señal pequeña incluyendo estos elementos se muestra en la figura 6.3.

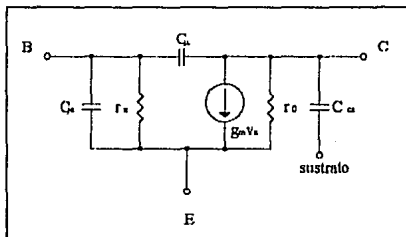


Fig. 6.3 Modelo π de señal pequeña del transistor bipolar considerando los efectos capacitivos en las uniones pn.

Además de este tipo de capacitancias, existe otro ocasionado por el voltaje aplicado en la unión base-emisor que origina una concentración de carga debida a los portadores mayoritarios en la base. Para modelar este efecto, se agrega un capacitor entre dichas terminales, y recibe el nombre de C_b . De esta forma, el capacitor C_b se encuentra en paralelo con C_{ce} , los cuales pueden sustituirse por un capacitor equivalente al que se le denomina C_{ce} y es igual a

$$C_{ce} = C_{ce} + C_b \quad (6.9)$$

Por otra parte, el efecto resistivo del transistor de la figura 6.2 es ocasionado por dos factores distintos. El primero se debe a la resistencia óhmica que se presenta en las terminales del transistor y los contactos de las mismas, que puede ser reducida minimizando la distancia entre ellos. Para modelar este efecto se agregan las resistencias r_b , r_c y r_{es} para las terminales de base colector y emisor respectivamente.

⁶Una de las aplicaciones del diodo en alta frecuencia es, precisamente, la de capacitor.

El otro efecto que se presenta es ocasionado por el voltaje entre colector-emisor, que origina un incremento en la región de agotamiento y, consecuentemente, una reducción de la corriente de base; este efecto se representa agregando una resistencia r_{μ} entre las terminales de base y colector, y su valor típico es mayor a $10\beta r_o$.

El modelo de señal pequeña del transistor de la figura 6.2 incluyendo los elementos antes descritos se muestra en la figura 6.4.

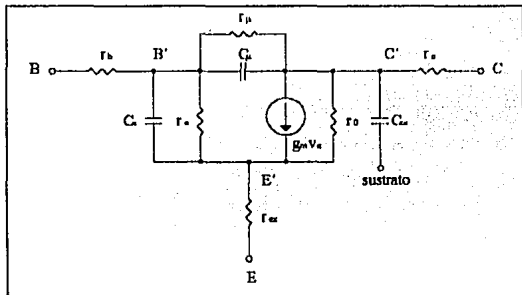


Fig. 6.4 Modelo π completo de señal pequeña para el transistor npn.

De acuerdo con *Analysis and Design of Analog Integrated Circuits*⁷, el valor de los capacitores C_b , C_{cs} , C_{μ} y C_{cs} puede obtenerse mediante las siguientes expresiones cuando la unión BE se encuentra polarizada directamente, y las uniones BC y CS inversamente

$$C_b = \tau_F g_m \quad (6.10)$$

$$C_{cs} \approx 2C_{je0} \quad (6.11)$$

$$C_{\mu} = \frac{C_{\mu 0}}{(1 - V_{BC}/\phi_{0c})^{0.5}} \quad (6.12)$$

⁷Gray, Paul R. y Meyer, Robert G. *Analysis and Design of Analog Integrated Circuits*. 3ª ed. p.81.

$$C_{cs} = \frac{C_{cs0}}{(1 - V_{sc}/\phi_{0s})^{n_s}} \quad (6.13)$$

donde

- τ_F es el tiempo de transición en la base y representa el tiempo promedio que emplea cada portador de la base en cruzarla.
- g_m la transconductancia.
- C_{je0} capacitancia parásita en la región de agotamiento de la unión base-emisor con polarización cero.
- $C_{\mu0}$ capacitancia parásita en la región de agotamiento de la unión base-colector con polarización cero.
- V_{bc} voltaje de polarización directo entre base-colector.
- ϕ_{0c} potencial incorporado entre base y colector.
- n_c exponente de la capacitancia en la unión base-colector.
- C_{cs0} capacitancia parásita en la región de agotamiento de la unión colector-sustrato con polarización cero.
- V_{cs} voltaje de polarización directo entre colector-sustrato.
- ϕ_{0s} potencial incorporado entre colector y sustrato.
- n_s exponente de la capacitancia en la unión colector-sustrato.

Los parámetros para describir los efectos parásitos antes descritos, se encuentran disponibles para ser incluidos en el modelo del transistor en PSpice. A continuación se proporciona una tabla con cada uno de ellos y su correspondiente en el simulador (esta relación, así como los valores predeterminados se encuentran disponibles en la tabla 2.1).

Real	PSpice
τ_F	TF
C_{je0}	CJE
$C_{\mu0}$	CJC
ϕ_{0c}	VJC
n_c	MJC

C_{cs}	CJS
φ_{0s}	VJS
β_s	MJS
r_b	RB
r_c	RC
r_{es}	RE

Tabla 6.1 Parámetros para el modelado del TBJ

El modelo de señal pequeña presentado en la figura 6.4 incluye los efectos internos de un transistor integrado; sin embargo, para poder realizar el estudio genérico de los circuitos amplificadores, se desprecian las resistencias óhmicas dado que su magnitud es muy pequeña (generalmente decenas o centenas de ohms); y se desprecia de igual forma la resistencia r_b ya que es muy grande ($\approx 10\beta r_o$) y puede considerarse que entre las terminales de base y colector del modelo de señal pequeña existe un circuito abierto. De esta forma estos parámetros y sus efectos se dejan para que PSpice realice el cálculo exacto. Por otro lado, y siguiendo con el modelado genérico del transistor bipolar, no se incluye el efecto ocasionado entre la unión de colector y sustrato (la capacitancia C_{cs}).

Con las anteriores consideraciones, se puede esquematizar en la figura 6.5 el modelo de señal pequeña a emplear en el estudio de la respuesta en alta frecuencia del TBJ.

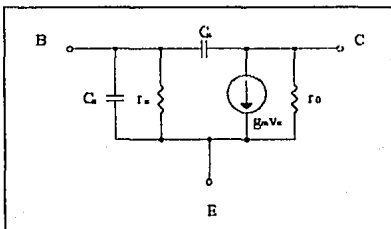


Fig. 6.5 Modelo π de señal pequeña en alta frecuencia.

Como se observa del circuito anterior, si se desea encontrar la resistencia equivalente reflejada en las terminales del capacitor C_{μ} cuando la configuración del transistor es emisor común, ésta sería difícil de calcular, por ello, específicamente en este caso, es en donde se emplea el Teorema de Miller por medio del cual C_{μ} puede ser sustituida por los capacitores $C_{\mu 1}$ y $C_{\mu 2}$ situados entre base-tierra, y colector-tierra como se muestra en la figura 6.6.

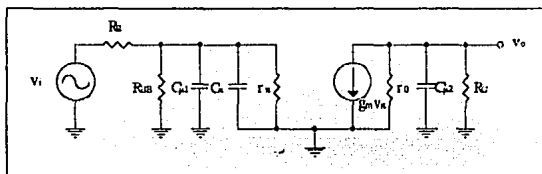


Fig. 6.6 Modelo π equivalente de señal pequeña para la configuración emisor común empleando el Teorema de Miller.

Los dos capacitores equivalentes en el circuito ($C_{\mu 2}$ y $C_{\mu 1} \parallel C_s$) tienen reflejadas en sus terminales una resistencia, formando así un circuito RC, el cual determinará la respuesta en alta frecuencia de esta configuración.

Antes de continuar, es necesario analizar la configuración colector común cuyo modelo de señal pequeña en alta frecuencia es el que se esquematiza en la figura 6.7.

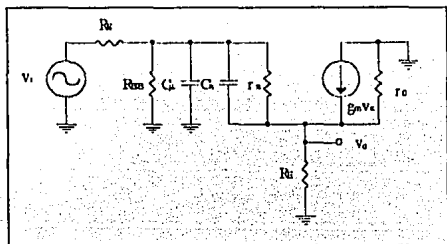


Fig. 6.7 Modelo de señal pequeña para la configuración colector común.

Obsérvese que las resistencias equivalentes reflejadas para C_{μ} y C_{π} son distintas. En el caso del capacitor C_{μ} no existe problema puesto que uno de sus extremos está conectado a tierra; sin embargo, para C_{π} , que se encuentra entre la base y el emisor, siente entre sus terminales el efecto de r_{π} , R_E y la resistencia equivalente de la base. En primera instancia podría pensarse en la utilización del Teorema de Miller para la sustitución del capacitor C_{π} , pero éste es únicamente aplicable a la configuración emisor común. Por lo tanto R_E tendrá que ser reflejada hacia el lado de la base.

De forma preliminar se considera el circuito de la figura 6.8, en donde el efecto de C_{μ} es ignorado ($C_{\mu} = 0$), y a través de un análisis de corrientes en el nodo del emisor se obtendrá un circuito equivalente reflejado desde la base a tierra. El efecto de la resistencia r_o puede despreciarse si se considera que $r_o \gg R_E$.

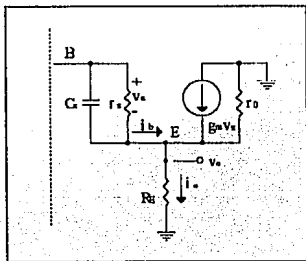


Fig. 6.8

En el nodo del emisor se tiene

$$i_b + g_m v_{\pi} = i_e$$

el valor de la corriente de base en señal puede sustituirse por v_{π}/Z_{π} y la corriente de emisor por v_o/R_E , quedando

$$\frac{v_{\pi}}{Z_{\pi}} + g_m v_{\pi} = \frac{v_o}{R_E} \quad (6.14)$$

$$\text{en donde } Z_x = r_x \parallel \frac{1}{j\omega C_x} = \frac{1}{1/r_x + j\omega C_x}$$

Si se despeja el valor de v_o de la ecuación (6.14) se obtiene

$$v_o = R_E v_n (1/Z_x + g_m) \quad (6.15)$$

Siguiendo con el desarrollo, en el lado del emisor mirando desde la base, puede considerarse que existe una impedancia equivalente Z_{eq} que incluye el efecto de R_E y la impedancia de la fuente $g_m v_n$ (Teorema de Absorción de Fuentes) como se observa en la figura 6.9.

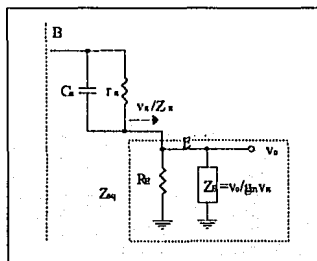


Fig. 6.9 Resistencia equivalente vista desde la base hacia el emisor.

De esta forma

$$Z_{eq} = \frac{v_o}{v_n/Z_x} \quad (6.16)$$

si se sustituye el valor de v_o encontrado en (6.15) en la expresión anterior se obtiene

$$Z_{eq} = \frac{v_o}{v_n/Z_x} = \frac{R_E v_n}{v_n/Z_x} \left(\frac{1}{Z_x} + g_m \right)$$

$$Z_{eq} = R_E + R_E Z_{\pi} g_m \quad (6.17)$$

La resistencia total desde la base a tierra es

$$\begin{aligned} Z_B &= Z_{\pi} + Z_{eq} \\ &= Z_{\pi} + (R_E + R_E Z_{\pi} g_m) \end{aligned}$$

$$Z_B = Z_{\pi}(1 + g_m R_E) + R_E \quad (6.18)$$

De la ecuación (6.18) se puede deducir que la impedancia total desde la base a tierra es R_E en serie con la impedancia Z_{π} multiplicada por el factor $(1 + g_m R_E)$. Si se desarrolla la expresión anterior, sustituyendo el valor de Z_{π} , se puede encontrar el circuito equivalente

$$Z_B = \frac{r_{\pi}}{1 + r_{\pi} j \omega C_{\pi}} (1 + g_m R_E) + R_E$$

$$Z_B = \frac{r_{\pi}(1 + g_m R_E)}{1 + r_{\pi} j \omega C_{\pi} \frac{1 + g_m R_E}{1 + g_m R_E}} + R_E$$

Al término $r_{\pi}(1 + g_m R_E)$ se le denominará r_{π}' , y al término $\frac{C_{\pi}}{1 + g_m R_E} C_{\pi}'$, de esta forma la expresión anterior puede ser reescrita como

$$Z_B = \frac{r_{\pi}'}{1 + j \omega r_{\pi}' C_{\pi}'} + R_E = r_{\pi}' \parallel j \omega C_{\pi}' + R_E \quad (6.19)$$

Así, el circuito final para reflejar la resistencia desde la base a tierra de acuerdo a la ecuación (6.19) es el mostrado en la figura 6.10a.

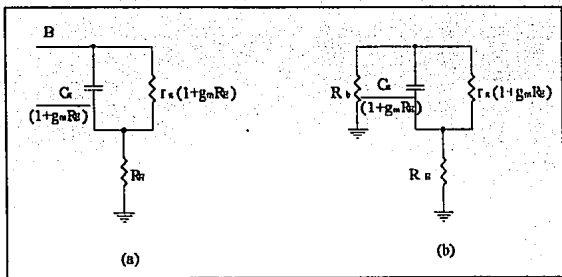


Fig. 6.10a Resistencia del emisor reflejada hacia la base.
 Fig. 6.10b Resistencia del emisor reflejada hacia la base con resistencia en la base.

Si en la base se encuentra una resistencia equivalente R_b (fig. 6.10b), entonces la resistencia equivalente reflejada en los extremos de C_x' es

$$R_{C_x'} = r_x' \parallel (R_b + R_E)$$

y la constante de tiempo τ del circuito RC equivalente es consecuentemente

$$\tau = \frac{1}{r_x' C_x'} = \frac{1}{\left[r_x (1 + g_m R_E) \right] \parallel \left[(R_b + R_E) \right] C_x / (1 + g_m R_E)}$$

$$\tau = \frac{1}{\left(r_x \parallel \frac{R_b + R_E}{1 + g_m R_E} \right) C_x} \quad (6.20)$$

Finalmente y de acuerdo con la ecuación (6.20), r_x se encuentra en paralelo con la combinación de las resistencias de base y emisor divididas por el factor $(1 + g_m R_E)$; por lo tanto, la resistencia equivalente reflejada en C_x es la que se muestra en la figura 6.11.

$$R_G = r_x \parallel \frac{R_b + R_E}{1 + g_m R_E} \quad (6.21)$$

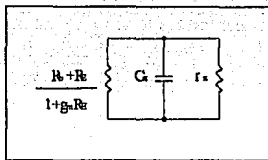


Fig. 6.11 Resistencias equivalentes vistas por el capacitor C_x en configuración colector común.

Conociendo los aspectos anteriores, se puede analizar y determinar la resistencia equivalente en las terminales del capacitor para la respuesta en alta frecuencia.

6.3 CÁLCULO DE LA FRECUENCIA DE CORTE SUPERIOR.

El estudio del circuito amplificador en el dominio de la frecuencia se centra, esencialmente, en la determinación de dos puntos denominados frecuencias de corte; a través de los cuales se conoce el ancho de banda (el rango de frecuencia media) del circuito. Nuestro objetivo es calcularlos o determinarlos de una forma muy general, ya que en cualquier otro caso, se tendría que realizar un estudio exhaustivo de la función de transferencia en términos de s (frecuencia compleja) y el efecto en determinados puntos llamados polos y ceros.

En el capítulo cinco, cuando se realizó el estudio en baja frecuencia, se calcularon ciertas frecuencias, que precisamente corresponden a los polos del circuito amplificador. Estos puntos se determinan poniendo corto circuito la fuente de la señal así como los capacitores sobre los que no se está realizando el análisis; y se calcula la resistencia equivalente reflejada en las terminales del capacitor, para luego sustituirla en la expresión $\omega = 1/RC$ y encontrar la frecuencia. Este método se repite para todos los capacitores.

La suma de todos los puntos en el dominio de la frecuencia de los circuitos RC equivalentes, representa la frecuencia de corte inferior,

$$\omega_{c1} = \sum (\omega_i)$$

pero, del conjunto de puntos, existe uno cuya magnitud es la mayor, a este punto se le denomina polo dominante en baja frecuencia, y como una aproximación a la frecuencia de corte inferior se considera este punto

$$\omega_{c1} \approx \text{mÁX}(\omega_i) \quad \therefore \quad f_{c1} \approx \frac{\omega_{c1}}{2\pi}$$

En el caso del cálculo de la frecuencia de corte superior, la fuente de señal se pone en corto circuito, y a diferencia de la frecuencia de corte inferior, los capacitores sobre los que no se está efectuando el análisis, se consideran circuito abierto. La resistencia reflejada se multiplica por el capacitor, obteniendo las constantes de tiempo τ_i (o $1/\omega_i$). El inverso de la suma de todas las τ_i en alta frecuencia representa el polo dominante y con éste valor se puede aproximar la frecuencia de corte superior f_{c2}

$$\omega_{c2} \approx \frac{1}{\sum C_i R_i} = \frac{1}{\sum \tau_i} \quad (6.22)$$

consecuentemente

$$f_{c2} \approx \frac{\omega_{c2}}{2\pi} \quad (6.23)$$

A continuación se consideran distintos tipos de circuitos amplificadores, cuyo objetivo principal se centra en el análisis en alta frecuencia y en la aplicación de los conceptos antes referidos.

Ejemplo 6.2**Alta Frecuencia
Frecuencia de Corte Superior**

Para la configuración base común mostrada en la figura P6.2, obtener una expresión para la frecuencia de corte superior.

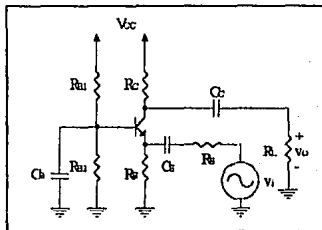


Fig. P6.2 Configuración Base Común.

En alta frecuencia, los capacitores de acople C_B , C_C y C_E se comportan completamente como corto circuito; y se analiza únicamente el efecto de las capacitancias parásitas, incluyendo en el modelo de señal los capacitores C_π y C_μ como se dijo en la sección 6.2. De esta forma, y dado que la configuración a analizar es base común, se emplea el modelo T como se muestra en la figura P6.2.1.

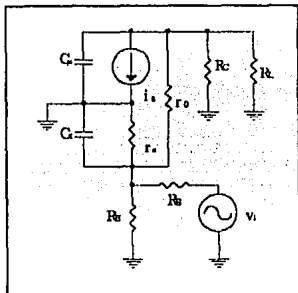


Fig. P6.2.1 Modelo de señal pequeña en alta frecuencia de la configuración base común.

Obsérvese que uno de los extremos de los capacitores C_{μ} y C_{π} se encuentran conectados a tierra; por una parte, C_{μ} está situado hacia el lado del colector, y por otra parte C_{π} hacia el lado del emisor.

Para encontrar la resistencia equivalente reflejada en las terminales del transistor, es necesario a) poner en corto circuito la fuente de señal v_i , b) poner en circuito abierto los capacitores sobre los que no se está efectuando el análisis y c) determinar dicha resistencia. De esta forma, para el capacitor C_{π} (figura P6.2.2a) se tiene

$$R_{C_{\pi}} = R_B \parallel R_S \parallel r_o$$

la resistencia r_o no se considera pues representa un nodo de alta impedancia.

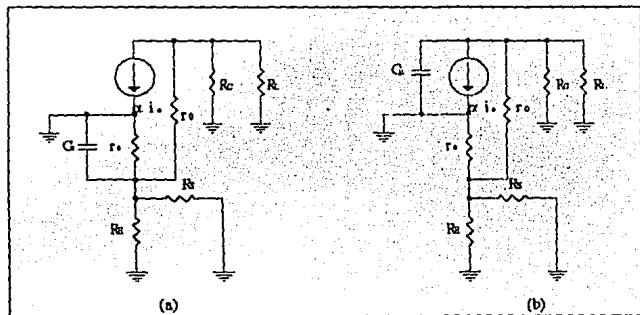


Fig. P6.2.2 Análisis de los polos del ejemplo 6.2.

Si se analiza el efecto del capacitor C_{μ} , se tiene el circuito mostrado en la figura P6.2.2b; en donde se observa que la resistencia equivalente para este capacitor es $R_C \parallel R_L$ (despreciando nuevamente el efecto de r_o)

$$R_{C_{\mu}} = R_C \parallel R_L$$

Las constantes de tiempo τ para cada circuito RC equivalente son

$$\tau_1 = C_x R_{C_x} = C_x (R_E \parallel R_S \parallel r_e)$$

y

$$\tau_2 = C_\mu R_\mu = C_\mu (R_C \parallel R_L)$$

De acuerdo con la sección anterior, el polo ω_{c2} a la frecuencia de corte superior es

$$\omega_{c2} = \frac{1}{\Sigma \tau_i} = \frac{1}{C_x (R_E \parallel R_S \parallel r_e) + C_\mu (R_C \parallel R_L)}$$

finalmente, la expresión para la frecuencia de corte superior es

$$f_{c2} = \frac{1}{2\pi (C_x (R_E \parallel R_S \parallel r_e) + C_\mu (R_C \parallel R_L))}$$

En repetidas ocasiones se ha mencionado que los circuitos amplificadores no constan únicamente de una etapa, sino que se encuentran formados por transistores dispuestos en cascada. El ejemplo siguiente es un circuito típico con estas características.

Ejemplo 6.3

Alta Frecuencia
Cálculo de Frecuencia de Corte Superior

De acuerdo con el circuito amplificador del ejemplo 3.3, calcular la frecuencia de corte superior si $C_{\pi} = 5\text{pF}$ y $C_{\mu} = 0,5\text{pF}$ para todos los transistores. El diagrama del circuito es el que se muestra en la figura P6.3.

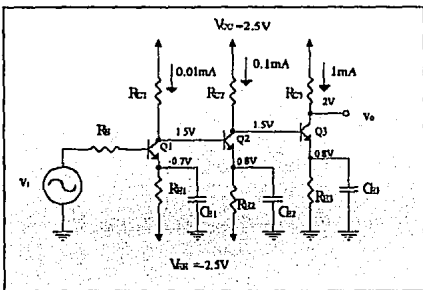


Fig. P6.3 Circuito amplificador multietapa ejemplo 5.3 y 6.3.

$$\begin{array}{lll}
 R_s = 1\text{k}\Omega & R_{C1} = 100\text{k}\Omega & R_{E1} = 180\text{k}\Omega \\
 R_{C2} = 10\text{k}\Omega & R_{E2} = 33\text{k}\Omega & R_{C3} = 500\Omega \\
 R_{E3} = 800\Omega & V_A = 100\text{V} & \beta = 100
 \end{array}$$

En el análisis de banda plana, se encontró que las ganancias parciales para cada etapa de acuerdo al modelo de señal pequeña de la figura P6.3.1 son:

$$\frac{V_{c1}}{V_{s1}} = -8 \qquad \frac{V_{c2}}{V_{s2}} = -8 \qquad \frac{V_{c3}}{V_{s3}} = -20$$

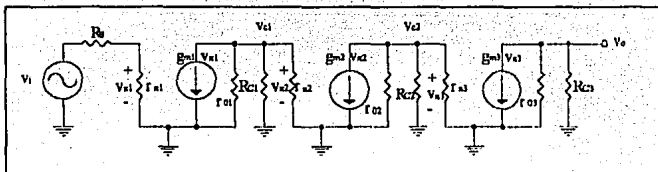


Fig. P6.3.1 Modelo π en banda plana para el ejemplo 5.3 y 6.3.

y las resistencias r_{π} y r_o

$$\begin{aligned} r_{\pi 1} &= 250\text{k}\Omega & r_{o1} &= 10\text{M}\Omega \\ r_{\pi 2} &= 25\text{k}\Omega & r_{o2} &= 1\text{M}\Omega \\ r_{\pi 3} &= 2.5\text{k}\Omega & r_{o3} &= 100\text{k}\Omega \end{aligned}$$

El modelo de señal pequeña considerando las capacitancias parásitas para cada uno de los transistores se esquematiza en la figura P6.3.2.

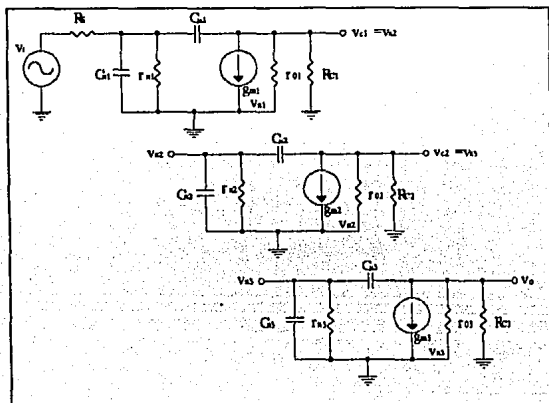


Fig. P6.3.2 Modelo de señal pequeña en alta frecuencia.

Dado que la configuración general del circuito amplificador es emisor común, el Teorema de Miller se puede aplicar para la sustitución de los capacitores C_{μ} . De esta forma, las capacitancias equivalentes para cada transistor considerando las ganancias de cada etapa son

Transistor Q1

$$C_{\mu 1'} = C_{\mu 1}(1 - v_{c1}/v_{s1}) = 0.5 \text{ pF}(1 - (-8)) = 4.5 \text{ pF}$$

$$C_{\mu 1''} = C_{\mu 1} \left(\frac{v_{c1}/v_{s1} - 1}{v_{c1}/v_{s1}} \right) = 0.5 \text{ pF} \left(\frac{-8 - 1}{-8} \right) = 0.5625 \text{ pF}$$

Transistor Q2

$$C_{\mu 2'} = C_{\mu 2}(1 - v_{c2}/v_{s2}) = 0.5 \text{ pF}(1 - (-8)) = 4.5 \text{ pF}$$

$$C_{\mu 2''} = C_{\mu 2} \left(\frac{v_{c2}/v_{s2} - 1}{v_{c2}/v_{s2}} \right) = 0.5 \text{ pF} \left(\frac{-8 - 1}{-8} \right) = 0.5625 \text{ pF}$$

Transistor Q3

$$C_{\mu 3'} = C_{\mu 3}(1 - v_{c3}/v_{s3}) = 0.5 \text{ pF}(1 - (-20)) = 10.5 \text{ pF}$$

$$C_{\mu 3''} = C_{\mu 3} \left(\frac{v_{c3}/v_{s3} - 1}{v_{c3}/v_{s3}} \right) = 0.5 \text{ pF} \left(\frac{-20 - 1}{-20} \right) = 0.525 \text{ pF}$$

El modelo de señal pequeña incluyendo estos elementos se muestra en la figura P6.3.3. Obsérvese que hacia el lado de la base de Q1 se encuentra C_{s1} y $C_{\mu 1'}$ en paralelo formando un polo; de la misma forma se encuentran $C_{\mu 1''}$, C_{s2} y $C_{\mu 2'}$ entre el colector de Q1 y la base de Q2; así como $C_{\mu 2''}$, C_{s3} y $C_{\mu 3'}$ en el colector de Q2 y la base del transistor Q3 y finalmente hacia el colector de Q3 se encuentra $C_{\mu 3''}$.

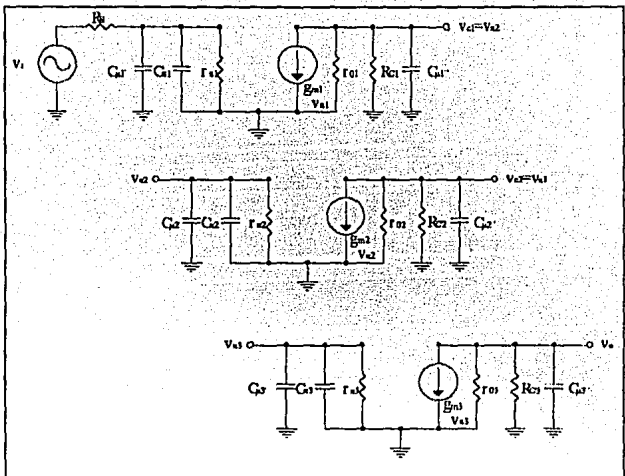


Fig. P6.3.3 Modelo equivalente de señal pequeña en alta frecuencia.

El modelo de señal pequeña agrupando los capacitores que conforman los polos mencionados se encuentran en la figura P6.3.4, donde se pueden determinar fácilmente las resistencias equivalentes reflejadas para cada uno de los capacitores que constituyen los polos en alta frecuencia del circuito amplificador.

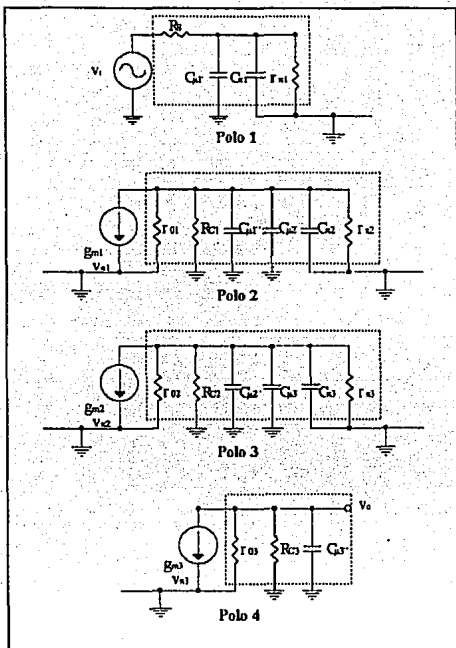


Fig. P6.3.4 Polos del circuito amplificador en alta frecuencia.

De esta forma para el polo uno, la constante de tiempo τ es

$$\begin{aligned} \tau_1 &= (R_s \parallel r_{\pi 1})(C_{\mu 1} + C_{\mu 1}') \\ &= (1k \parallel 250k)(5pF + 4.5pF) = 9.462ns \end{aligned}$$

de forma análoga para los restantes se obtiene

$$\begin{aligned}\tau_2 &= (r_{01} \parallel R_{C1} \parallel r_{\pi 2})(C_{\mu 1'} + C_{\mu 2'} + C_{s2}) \\ &= (10\text{M} \parallel 100\text{k} \parallel 25\text{k})(0.5625\text{pF} + 4.5\text{pF} + 5\text{pF}) = 200.848\text{ns}\end{aligned}$$

$$\begin{aligned}\tau_3 &= (r_{02} \parallel R_{C2} \parallel r_{\pi 3})(C_{\mu 2'} + C_{\mu 3'} + C_{s3}) \\ &= (1\text{M} \parallel 10\text{k} \parallel 2.5\text{k})(0.5625\text{pF} + 10.5\text{pF} + 5\text{pF}) = 32.060\text{ns}\end{aligned}$$

$$\begin{aligned}\tau_4 &= (r_{03} \parallel R_{C3})(C_{\mu 3'}) \\ &= (100\text{k} \parallel 500)(0.525\text{pF}) = 0.261\text{ns}\end{aligned}$$

De acuerdo con la expresión (6.22), el polo dominante en alta frecuencia es

$$\omega_{c1} = \frac{1}{\tau_1 + \tau_2 + \tau_3 + \tau_4} = 4.1214\text{rad/s}$$

y la frecuencia de corte superior es

$$f_{c2} = \frac{\omega_{c2}}{2\pi} = \frac{4.1214\text{rad/s}}{2\pi} = 655.954\text{kHz}$$

Como ejemplo final se propone un circuito amplificador que incluye la configuración colector común en una de sus etapas, y se propone la caracterización mediante PSpice.

Ejemplo 6.4
**Frecuencia de Corte Superior
Cálculo y Caracterización**

Para el circuito amplificador del ejemplo A.1, mostrado nuevamente a continuación en la figura 6.12, determinar y caracterizar mediante PSpice la frecuencia de corte superior, así como el ancho de banda.

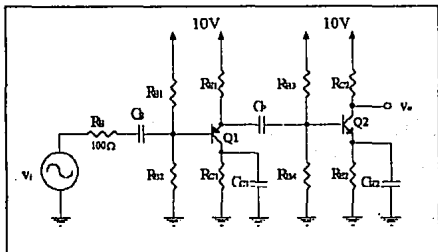


Fig. 6.12 Circuito amplificador ejemplo A.1

Los datos para cada uno de los transistores se listan en la tabla 6.2, los cuales serán empleados para el cálculo de las capacitancias parásitas y la caracterización.

	NPN	PNP
β	311	83.7
V_A	105V	89.6V
I_B	0.719fA	0.305fA
C_{je0}	0.11pF	0.10pF
$C_{\mu0}$	0.20pF	0.20pF
Φ_{bc}	0.5V	0.5V
π_c	0.4	0.4
τ_f	2ns	9ns
r_b	240Ω	157Ω
r_c	55Ω	117Ω
r_{es}	10.2Ω	28.5Ω

Tabla 6.2 Parámetros para los transistores del ejemplo 6.2.

De forma preliminar para iniciar el análisis en alta frecuencia se consideran los resultados obtenidos en el capítulo cuatro. Específicamente, la polarización para conocer el voltaje en las uniones y poder así calcular la capacitancia parásita entre base-colector; la transconductancia para determinar la capacitancia parásita entre base-emisor; las ganancias parciales para la sustitución del capacitor C_{μ} y finalmente la frecuencia de corte inferior que se situó en 500Hz para conocer el ancho de banda.

El valor de C_{T0} , $C_{\mu0}$, φ_{0c} , n_c y τ_F de la tabla 6.2 únicamente serán empleados para la determinación de los parámetros anteriores. Los restantes serán utilizados para el cálculo exacto mediante PSpice; y como se observa de la tabla, los valores de las resistencias óhmicas son muy pequeños y oscilan en el rango de decenas y centenas de ohms. El cambio notable que existe es en la β de los transistores, pues se consideró de 100, y de hecho ésta tiene un valor de 311 para el transistor npn y de 83.7 para el pnp. Sin embargo, con los dos tipos de configuraciones empleadas se espera que éste parámetro no influya notablemente.

El punto de operación del circuito amplificador es el que se muestra en la figura 6.13.

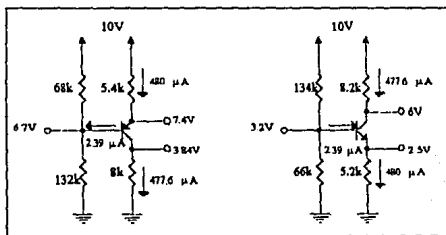


Fig. 6.13 Punto de operación del circuito amplificador ejemplo A.1 y 6.2.

de este se pueden calcular los voltajes en las uniones de cada transistor

$$\begin{aligned} V_{EB1} &= 0.7V & V_{CB1} &= -2.86V & V_{EC1} &= 3.56V \\ V_{BE2} &= 0.7V & V_{BC2} &= -2.8V & V_{CE2} &= 3.5V \end{aligned}$$

La ganancia de voltaje es:

$$A_v = \frac{V_{out}}{V_i} = \frac{V_{b1}}{V_i} \cdot \frac{V_{x2}}{V_{b1}} \cdot \frac{V_{out}}{V_{x2}} = -154.62$$

Capítulo

7

Disño de Circuitos Integrados

INTRODUCCIÓN

La evolución de los circuitos integrados se ha visto favorecida gracias a los intentos realizados por los fabricantes para mejorar el comportamiento del transistor y reducir su costo. Estos esfuerzos culminaron en los últimos años de la década de 1950 con el desarrollo del transistor de difusión planar. Posteriormente, en los primeros años de la década de los 60's, hace su aparición el primer circuito integrado, dándose con esto un gran paso hacia el desarrollo tecnológico actual.

Este desarrollo en el diseño de los circuitos integrados (abreviado como CI's), ha permitido que la industria electrónica tienda a la reducción sistemática y generalizada de todos los sistemas, sean estos de aplicación industrial o de uso militar. Así, por ejemplo, las calculadoras de bolsillo, las agendas electrónicas, los relojes digitales, las computadoras de abordo, etc. no son más que algunos ejemplos típicos que muestran la evolución de los circuitos integrados, también conocidos como "chips".

En este capítulo se presentan de forma detallada los antecedentes en el diseño y miniaturización de los sistemas electrónicos, hasta llegar al campo actual de fabricación, conocido como Microelectrónica.

7.1 ANTECEDENTES

El proceso de miniaturización de los sistemas electrónicos comenzó con la interconexión de elementos discretos como resistencias, capacitores, transistores, bobinas, etc., todos ellos colocados entre sí en un chasis reducido con una escasa separación. Posteriormente se diseñaron y construyeron los primeros circuitos impresos, que actualmente siguen vigentes, los cuales relacionan e interconectan los elementos antes mencionados a través de cintas delgadas de cobre adheridas a un soporte aislante (generalmente baquelita) que permite el montaje de estos elementos (figura 7.1).

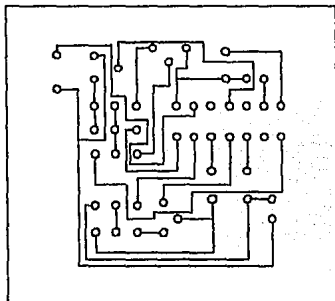


Fig. 7.1 Circuito impreso.

El desarrollo del transistor de difusión planar² construido durante 1947 y 1948, permitió la fabricación del primer circuito integrado en los primeros años de 1960; el cual internamente se encuentra formado por cientos de transistores, resistencias, diodos y capacitores, todos ellos fabricados sobre una sola pastilla de silicio.

Esta descripción inicial de los circuitos integrados permite clasificarlos tomando en cuenta la cantidad de elementos activos (transistores) diseñados e integrados dentro de un chip. En la tabla 7.1 se presenta esta clasificación.

²El término planar se refiere a la fabricación del transistor sobre un sólo plano.

Nivel	Significado	No. Dispositivos Activos	Tipos de circuitos
SSI	Pequeña escala de integración	1 a 100	Opamps, compuertas
MSI	Mediana escala de integración	100 a 1000	Registros, filtros
LSI	Gran escala de integración	1000 a 100000	Microprocesadores, A/D
VLSI	Muy grande escala de integración	Más de 100000	Memorias, computadoras

Tabla 7.1 Clasificación de los circuitos integrados por su nivel de integración.

Otra clasificación de los circuitos integrados, puede realizarse considerando el proceso empleado en su fabricación. En la figura 7.2 se muestra los tipos de procesos.

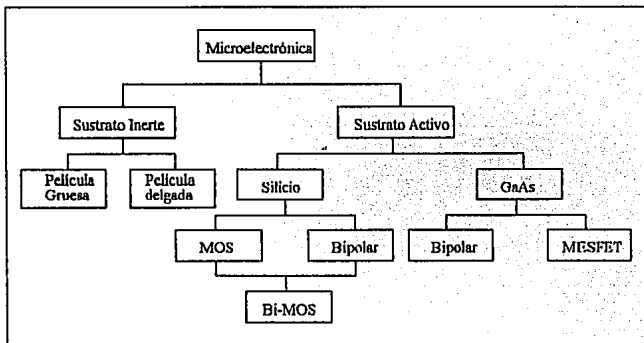


Fig. 7.2 Fabricación de circuitos integrados.

Como se observa, los procesos de fabricación de circuitos integrados se sustentan, esencialmente, en dos tipos de sustratos o materiales de soporte: de sustrato inerte y de sustrato activo.

En el sustrato inerte se fabrican esencialmente capacitores, resistores, transistores de potencia y amplificadores de potencia ya sea en película delgada o película gruesa dependiendo de las características del dispositivo. En esta tecnología, los CI's están sobre la superficie del sustrato.

Por otra parte se encuentran los circuitos de sustrato activo o monolíticos, del cual se distinguen dos materiales para su construcción: el silicio y el arsenuro de galio. De la figura se observa que dependiendo del material a emplear se construyen transistores de efecto de campo (MOSFET y MESFET), así como transistores bipolares; en esta tecnología se construyen también tanto resistores como capacitores.

Nuestro estudio se centra en la fabricación de circuitos integrados monolíticos de tecnología bipolar con sustrato de silicio.

7.2 TECNOLOGÍA DE CIRCUITOS INTEGRADOS MONOLÍTICOS

El término monolítico dentro de la tecnología de los circuitos integrados se deriva de las raíces griegas "mono" y "lithos" que significan uno y piedra, respectivamente. Por lo tanto, un circuito monolítico está construido sobre una piedra única o crista de silicio. Dicho cristal tiene generalmente un grosor de 0.25mm y una cubierta de 1mm^2 a 10mm^2 que contiene tanto elementos activos (transistores, diodos), como elementos pasivos (resistencias, capacitores), y las conexiones entre ellos.

La fabricación de los circuitos monolíticos se basa en los mismos principios de materiales, procesos y diseño que constituyen la tecnología altamente desarrollada de los transistores y diodos individuales. Dicha fabricación incluye la preparación de la oblea o base, el crecimiento epitaxial, la difusión de impurezas, la implantación de iones, la oxidación, la fotolitografía, la metalización y la limpieza química. Antes de estudiar en detalle el proceso de fabricación de los circuitos integrados, se presentarán los pasos que se requieren para la construcción de circuitos monolíticos.

7.21 PROCESO DE FABRICACIÓN DE LOS CIRCUITOS INTEGRADOS

7.21.1 PREPARACIÓN DE LA OBLEA

Inicialmente, una pequeña "semilla" de cristal de silicio se une a un delgado y largo pedazo de madera sumergido en un recipiente que contiene silicio al que se le han agregado impurezas. Mientras el pedazo de madera se va sacando poco a poco de la mezcla bajo condiciones cuidadosamente controladas de temperatura, un cristal⁹ dopado del orden de 4 pulg. (aprox. 10 cm.) de diámetro y 20 pulg. (aprox. 50 cm.) de largo, está creciendo dentro del recipiente a altas temperaturas (fig. 7.3).

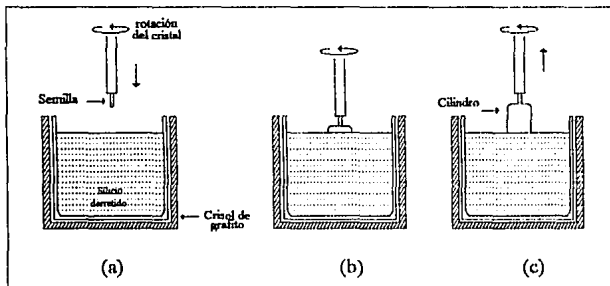


Fig. 7.3 Crecimiento del cristal o cilindro de silicio dopado.
(a) Introducción de la semilla. (b) Crecimiento del cristal.
(c) Obtención del cilindro.

El cilindro que se obtiene de este proceso (fig. 7.4a) se corta en obleas redondas las cuales tienen un espesor que varía entre $250\mu\text{m}$ y $400\mu\text{m}$; estas obleas constituyen el sustrato donde se fabricarán los elementos de los circuitos integrados. Específicamente, el sustrato sirve "como un medio físico sobre y dentro del cual un CI es construido y como parte de un circuito eléctrico en sí".¹⁰

⁹El término cristal se refiere a un material cuyos átomos se encuentran arreglados de forma ordenada.

¹⁰Geiger, Randal L., et al. VLSI Design Techniques for Analog and Digital Circuits, p. 3.

En la figura 7.4b se muestra una oblea típica, cuya construcción fué elaborada siguiendo la descripción anterior.

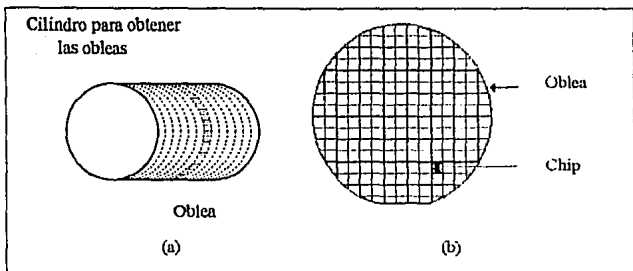


Fig. 7.4 (a) Cilindro de silicio del cual se cortan las obleas.
(b) Oblea para la fabricación de CI's.

Dependiendo del tipo de tecnología (bipolar o de efecto de campo) se elige el tipo de impurezas para el sustrato; en el proceso bipolar el sustrato es de tipo p.

Finalmente, un lado de la oblea se pule para eliminar las imperfecciones de la superficie y continuar con el siguiente paso.

7.2.1.2 CRECIMIENTO EPITAXIAL

Consiste en la formación de una estructura cristalina de silicio cuyo dopado es generalmente opuesto al material del sustrato, el grosor de ésta varía de 1 a $20\mu\text{m}$. El grado de impurezas en la capa epitaxial puede ser mayor o menor que la del sustrato y puede controlarse independientemente. Los valores de resistividad para esta capa varían entre $0.1\ \Omega\text{cm}$ y $0.5\ \Omega\text{cm}$. (Figura 7.5).

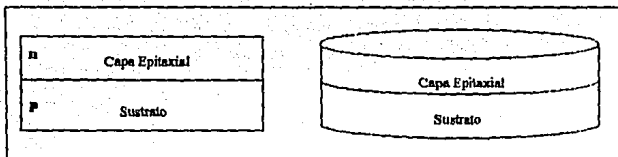
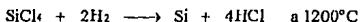


Fig. 7.5 Crecimiento epitaxial tipo n.
(a) Sección frontal. (b) Crecimiento en la oblea.

La estructura epitaxial se hace crecer por medio de un horno epitaxial y la reacción química básica empleada en el crecimiento de silicio puro es la reducción con hidrógeno del tetracloruro de silicio para obtener silicio y ácido clorhídrico



Cuando se necesita producir una película epitaxial con una determinada concentración de impurezas, es preciso introducir dopantes tales como compuestos de fósforo para el tipo n o de boro para el tipo p, en la atmósfera de gas del tetracloruro de silicio y del hidrógeno.

En el sistema de fabricación, una bobina de inducción de radio frecuencia envuelve un tubo de cuarzo largo cilíndrico. Las obleas de silicio se colocan en una rejilla de grafito denominada barquilla. La barquilla se introduce en la cámara de reacción y el grafito se calienta por inducción hasta unos 1200°C. En la entrada de la cámara, una válvula de control permite la introducción de los distintos gases requeridos para el crecimiento de las capas epitaxiales apropiadas.

7.2.1.3 OXIDACIÓN

El siguiente paso consiste en oxidar la superficie del silicio para formar una delgada capa de dióxido de silicio (SiO_2) que es vidrio. Figura 7.7.

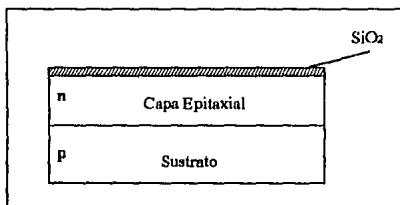


Fig. 7.7 Proceso de oxidación de la oblea de silicio.

Este proceso se realiza colocando la oblea de silicio sobre una bandeja de cuarzo, el cual se introduce en un horno de oxidación, y se expone a vapor u oxígeno seco a una temperatura que oscila entre 1000 y 1200°C. Figura 7.8.

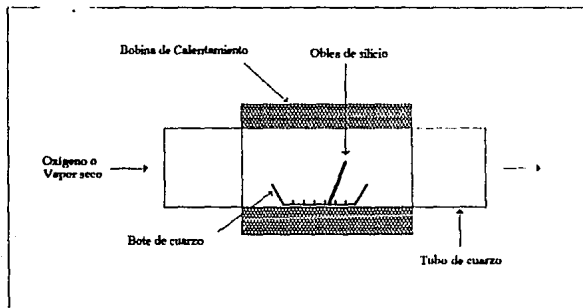


Fig. 7.8 Sección transversal de una oxidación básica.

La capa de óxido presenta características importantes en el diseño del circuitos integrado:

1. Sirve como una superficie para una película sensible a la luz.
2. Es capaz de ser removida por el ácido fluorhídrico (HF), sustancias ante las cuales no puede ser removido el silicio.
3. Las impurezas utilizadas para dopar el silicio no penetran ésta capa de silicio cuando se emplean las técnicas de enmascaramiento en el dopado de regiones específicas del circuito integrado.
4. Protege al circuito contra la contaminación, rasguños y daños mecánicos, los cuales representan un problema serio en el proceso de circuitos integrados.

La capa de dióxido de silicio crecido en vapor u oxígeno seco, es generalmente del orden de 0.02 a 2 μ m. El valor específico depende de la temperatura, concentración de impurezas y el tiempo de procesamiento.

7.2.1.4 FOTOLITOGRAFÍA

Este proceso consta de cuatro etapas: fotoprotección, definición de áreas o fabricación de mascarilla, exposición a la luz de determinada longitud de onda y atacado. Todas ellas con el fin de "abrir ventanas" sobre la oblea para la introducción de determinado tipo de impurezas.

- **Fotoprotección.** Un líquido orgánico viscoso denominado fotoprotector se aplica sobre toda la superficie de la oblea que contiene dióxido de silicio tal como se muestra en la figura 7.9

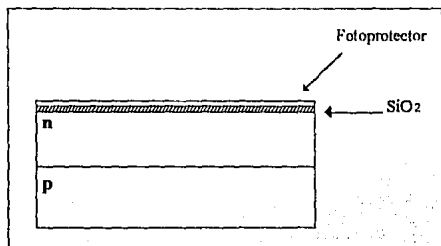


Fig. 7.9 Aplicación del fotoprotector en la oblea de silicio.

Esto se lleva a cabo aplicando unas cuantas gotas del fotoprotector sobre la oblea que se encuentra girando durante un tiempo de 10 a 30 segundos, obteniendo de esta forma una capa uniforme de aproximadamente $1\mu\text{m}$ de espesor.

Después de la aplicación del fotoprotector o (resist), éste es endurecido por cocimiento; para que posteriormente mediante el empleo de una mascarilla, sean expuestas ciertas zonas a luz de cierta longitud de onda (comúnmente se emplea luz ultravioleta -UV-), obteniendo con ello una alteración molecular del fotoprotector denominada polimerización, tal como se muestra en la figura 7.10.

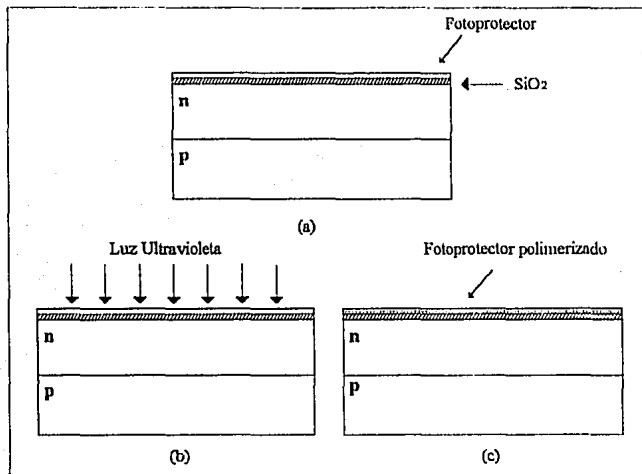


Fig. 7.10 Proceso de polimerización del fotoprotector.
(a) Capa del fotoprotector. (b) Exposición a la luz UV.
(c) Fotoprotector polimerizado.

- **Definición de áreas a ser expuestas o fabricación de mascarilla.** En esta etapa se definen las regiones en las cuales se hará incidir la luz ultravioleta a través de un patrón maestro denominado mascarilla. La mascarilla contiene dibujadas tanto las geometrías que serán expuestas a la luz (regiones transparentes) como las que no (áreas oscuras);

más específicamente, se encuentran definidas las áreas sobre las cuales la luz UV cambiará las características moleculares del fotoprotector.

De este último se distinguen dos tipos: fotoprotector positivo y fotoprotector negativo. Las áreas expuestas con el fotoprotector positivo son removidas; análogamente, con el fotoprotector negativo, las áreas que no son expuestas son removidas.

- **Atacado o grabado al agua fuerte.** Después de terminada la exposición (la cual polimeriza las regiones expuestas), se retira la máscara y la oblea se "revela" empleando un productor químico como el H_3PO_4 que disuelve las porciones no expuestas de la película (en caso del fotoprotector negativo) o las expuestas si el fotoprotector es positivo, y deja la superficie parcelada de acuerdo al patrón deseado. (Figuras 7.11c).

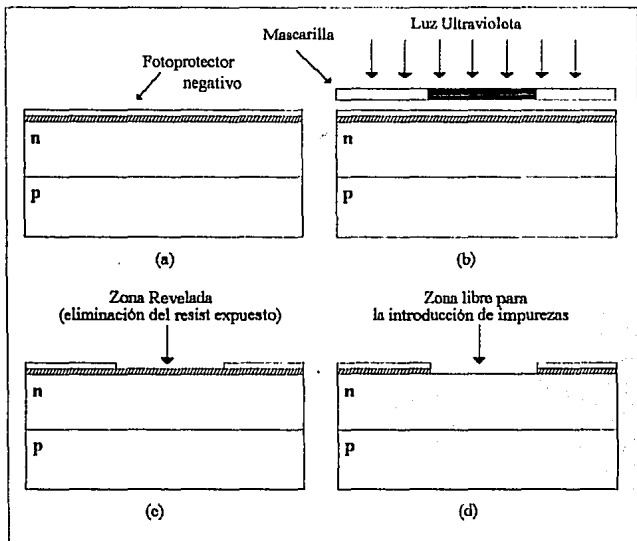


Fig. 7.11 Proceso para la apertura de ventanas en la oblea de silicio.

- (a) Fotoprotector negativo. (b) Máscara de patrón deseado y exposición de luz ultravioleta.
 (c) Superficie lista para el dopado de impurezas. (d) Eliminación de óxido.

La emulsión que no se eliminado en el revelado se fija ahora por cocimiento, para que se transforme en un elemento resistente a la corrosión que se emplea en el paso siguiente.

El chip así tratado, se sumerge en una solución corrosiva de ácido fluorhídrico que elimina el dióxido de las áreas en las que se va a difundir los elementos de dopado (figura 7.11d). Las porciones de dióxido de silicio protegidas por el resist no quedan afectadas por el ácido. Después de la difusión de impurezas, la máscara resistiva se elimina con un disolvente químico (tal como ácido sulfúrico caliente H_2SO_4).

En resumen, el atacado o grabado al agua fuerte se refiere a la eliminación del material no deseado de la superficie del sustrato por medio de distintos disolventes químicos. Los tipos de disolventes dependen del material específico a eliminar, generalmente H_3PO_4 para el fotoprotector, HF para el dióxido de silicio, CCl_4 para el aluminio, etc.

Cada uno de los chips de la oblea de la figura 7.3 pueden contener un número elevado tanto de componentes activos como pasivos. Por ello es evidente que las regiones del chip deberán definirse de una forma muy precisa, ya que el proceso fotolitográfico representa y envuelve tareas caras y complicadas.

Para la mascarilla se utiliza una "una base de mylar, que es dimensionalmente estable con respecto a la temperatura y a la humedad, sobre la cual se encuentra una capa cubierta con tinta roja. Este material se conoce como *Rubylith*".

"El modelo se forma cortando a través de la capa entintada (no la base de mylar) y desprendiendo de la cubierta que no se desea sobre la capa. Para realizar esto con la precisión necesaria... se emplea una máquina que proporciona la exactitud requerida de corte."

"Finalmente, la máscara se reduce al tamaño actual de chip... El modelo deberá repetirse hasta completar la oblea. Este procedimiento se realiza con una *cámara* accionada por *paso y repetición*, en la cual se reduce la mascarilla a su tamaño final y repite el modelo sobre un disco de vidrio que tiene una emulsión de alta resolución. Se hace un disco para cada una de las máscaras."¹¹

7.2.1.5 DIFUSIÓN

Una vez abiertas las "ventanas" en el circuito integrado, por medio de los pasos antes descritos, es necesario difundir las impurezas deseadas en ésta región. Para ello es necesario colocar átomos de impurezas en la superficie de la oblea (a este paso se le llama **predeposición** y puede llevarse a cabo por diferentes técnicas), generalmente se emplean átomos de boro para el tipo p, y fósforo, arsénico o antimonio para las impurezas n.

La introducción de las impurezas se lleva a cabo en un horno de difusión cuya temperatura oscila entre 1100°C y 1200°C en un periodo de 1 a 2 horas. Durante el proceso, los átomos impuros reemplazan a los átomos de silicio de la superficie tal como se muestra en la figura 7.12. La profundidad de penetración y la concentración dependen del tipo de contaminante, el tiempo y la temperatura.

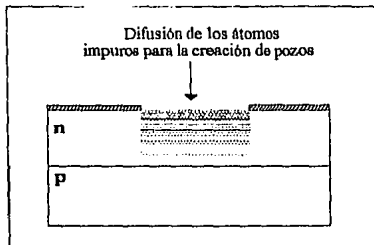


Fig. 7.12 Difusión de impurezas en las ventanas abiertas por la fotolitografía.

7.2.1.6 METALIZACIÓN

El proceso de metalización es utilizado para formar las conexiones de los componentes de un circuito. Estas se forman colocando una capa delgada de aluminio sobre toda la superficie del chip. La colocación de dicha capa se lleva a cabo al alto vacío dentro de un recipiente de vidrio; el aluminio se calienta hasta que se vaporiza, esto ocasiona que las moléculas del gas se distribuyan de forma *uniforme* sobre la superficie de la oblea. Finalmente, una máscara se utiliza para definir los patrones de la conexión entre componentes, y el resto del aluminio sobrante se retira del circuito, siguiendo el proceso fotolitográfico antes descrito.

En el cuadro 7.1 se recopilan los procesos básicos utilizados para la fabricación de los circuitos integrados monolíticos.

Proceso Básico para la Fabricación de Circuitos Integrados Monolíticos

1. Preparación de la oblea.
2. Crecimiento epitaxial.
3. Oxidación.
4. Fotolitografía.
5. Difusión de impurezas.
6. Metalización.

Cuadro 7.1 Proceso para la fabricación de CI's.

Ante de continuar es importante mencionar las unidades dimensionales más utilizadas en el proceso de diseño y fabricación de un circuito integrado. Estas son mostradas en la tabla 7.2.

Unidad	Símbolo	Conversión
Angstrom	Å	1×10^{-10} m
Micra	μ	1×10^{-6} m
Mil	mil	2.54×10^{-5} m
Pulgada	pulg	2.54×10^{-2} m

Tabla 7.2 Unidades dimensionales empleadas en la fabricación de CI's.

Después de haber detallado el procedimiento básico para la fabricación de los circuitos integrados, es importante describir el proceso que se sigue para la fabricación de los diferentes componentes empleados en el diseño de sistemas electrónicos: diodos, transistores, resistencias y capacitores.

7.3 FABRICACIÓN DEL TRANSISTOR BIPOLAR DE JUNTURA

En esta sección se describirá de forma cualitativa el proceso empleado para la fabricación del transistor bipolar de juntura (figura 7.13a). Para ello se considera el esquema terminal mostrado en la figura 7.13b.

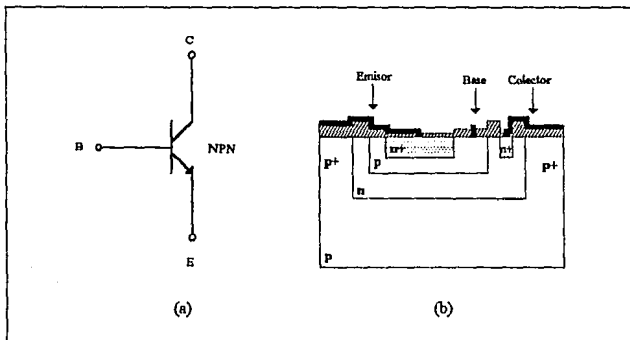
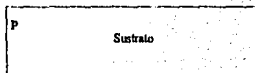


Fig. 7.13 (a) Símbolo del transistor bipolar NPN.
(b) Estructura final integrada del transistor NPN.

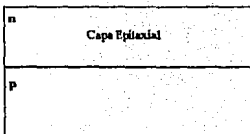
METODOLOGÍA

- **Sustrato tipo p.**
El material de inicio es el silicio tipo p.



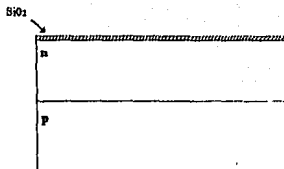
- **Capa epitaxial.**

Se crece una región n sobre el silicio tipo p.



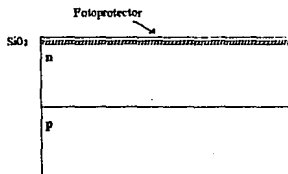
- **Capa de óxido.**

La capa de silicio es oxidada y se forma una capa de dióxido de silicio (SiO_2)



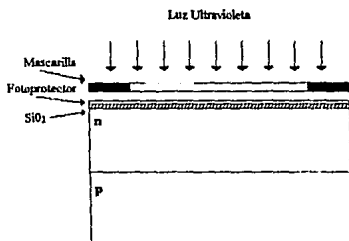
- **Fotoprotección.**

Aplicación de la sustancia sensible a la luz.



• **Mascarilla para la formación del colector.**

Las áreas oscuras de la mascarilla evitan que la luz ultravioleta alcance el fotoprotector negativo empleado.



El área transparente de la mascarilla permite el paso de la luz ultravioleta, formándose un fotoprotector fuertemente resistente en esta área.

Fotoprotector altamente resistente

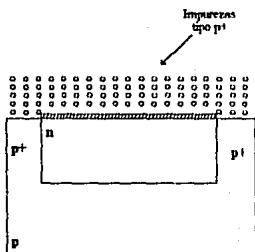


La oblea se revela empleando tricloroetileno que disuelve las porciones no polimerizadas de la película del fotoprotector.



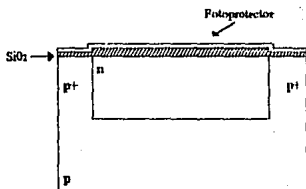
- **Difusión tipo p⁺.**

Se introducen una cantidad suficiente de impurezas tipo p⁺, por ejemplo boro. Éstas se depositan en el área no protegida, formándose una región aislada tipo n llamada isla.



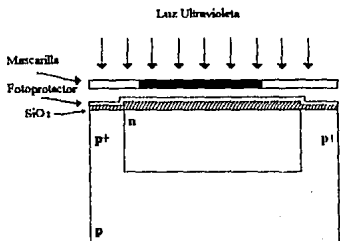
- **Oxidación y fotoprotección.**

Se crece nuevamente una capa de dióxido de silicio y se aplica el fotoprotector.

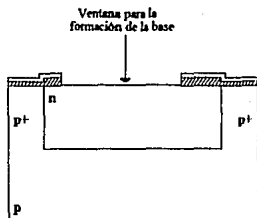


- **Mascarilla para la formación de la base.**

La mascarilla de la base se expone a la luz ultravioleta.

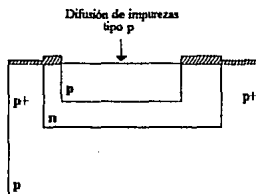


Las regiones que no fueron expuestas, desaparecen por corrosión; lo cual da como resultado la apertura de una ventana para la difusión de la base.



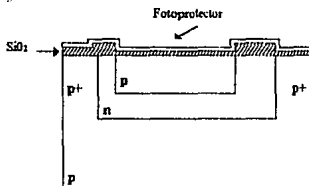
• **Difusión de la base.**

Las impurezas de tipo p se difunden a través de la ventana para formar la base del transistor.



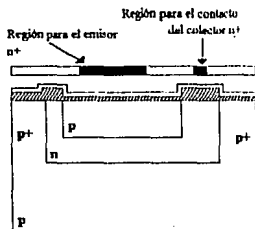
• **Oxidación y Protección.**

Se oxida la superficie de la oblea y se aplica el fotoprotector.



- **Mascarilla del emisor.**

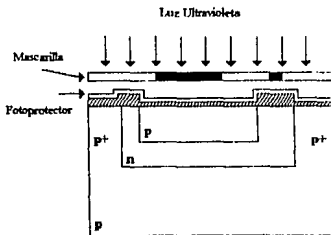
El emisor se forma con el empleo de una concentración muy alta de impurezas tipo n la cual se denomina n^+ .



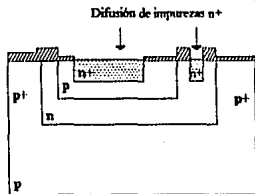
Las conexiones entre las regiones difundidas en un circuito integrado monolítico se hacen generando una película delgada de material conductor, como por ejemplo aluminio, que es un material tipo p.

Si un material tipo p se pone en contacto con un material n, se forma una unión pn dando origen a un diodo; sin embargo, una región n^+ en contacto con el aluminio proporciona un contacto no rectificador.

Posteriormente se le hace incidir la luz ultravioleta a la oblea para la polimerización del fotoprotector.

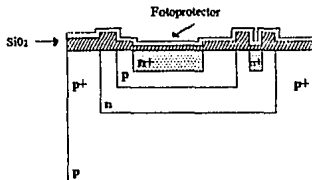


Nuevamente, las regiones no expuestas desaparecen en el atacado y se difunden las impurezas tipo n^+ para la región del emisor y la formación del contacto en el colector.



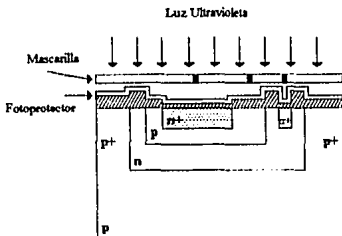
- **Oxidación y fotoprotección.**

Una capa de óxido se genera y se aplica el fotoprotector para realizar los contactos.



- **Mascarilla para la formación de los contactos.**

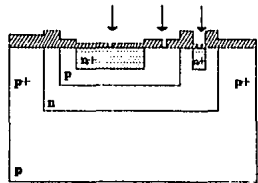
En esta etapa se definen las ventanas para la formación de los contactos tanto en el emisor como en el colector y la base.



- **Revelado y atacado.**

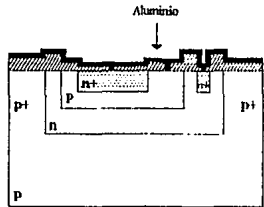
Las regiones que no fueron expuestas son eliminadas, quedando de esta forma, las regiones para la formación de los contactos.

Zonas libres para la formación de los contactos



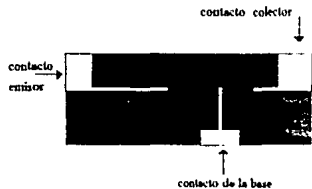
- **Metalización.**

Para proporcionar las conexiones entre las regiones difundidas, se deposita el material que servirá para realizar los contactos sobre toda la oblea, generalmente se emplea aluminio. El aluminio se deposita al vacío formando una película delgada.



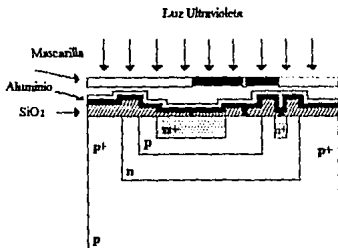
- **Mascarilla de metalización.**

La mascarilla empleada en la metalización define con las áreas oscuras el metal a eliminar.

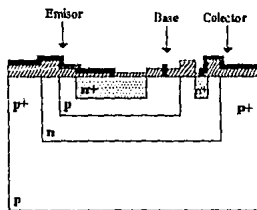


- Mascarilla y exposición para el establecimiento de contactos.

El aluminio depositado se cubre con el fotoprotector y es expuesto a la luz ultravioleta a través de la mascarilla de metalización de la figura anterior.



Realizada la exposición, se elimina el fotoprotector y el aluminio no protegido, quedando el transistor npn mostrado en la figura.



A este transistor se le aplican las pruebas necesarias para verificar su óptimo funcionamiento, y finalmente, se realiza el empaquetado.

7.4 FABRICACIÓN DE DIODOS MONOLÍTICOS

En la figura 7.14 se muestra el esquema final que permite el acoplo de dos diodos conectados en configuración de cátodo y ánodo común respectivamente.

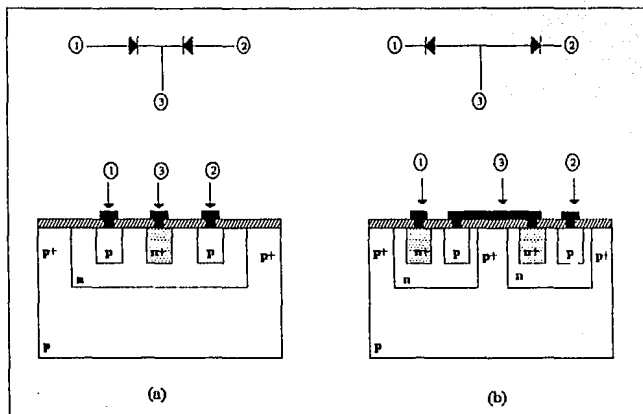


Fig. 7.14 Pares de diodos conectados en configuración
(a) cátodo común, (b) ánodo común.

Puede observarse de la configuración cátodo común, cómo los ánodos de cada diodo se han difundido sobre el material tipo n formando una sola isla; en el caso de la configuración ánodo común, se requiere un aislamiento (p^+) separado para cada diodo. De esta manera, los ánodos de este último arreglo, marcados con el punto 3 en la figura 7.14b, se realizan mediante el proceso de metalización.

Teniendo presente el tipo de conexión antes mostrada, podemos ahora remarcar que los diodos empleados en la fabricación de los circuitos integrados monolíticos se construyen a través de cinco posibles conexiones basadas en la estructura del transistor mostradas en la figura 7.15.

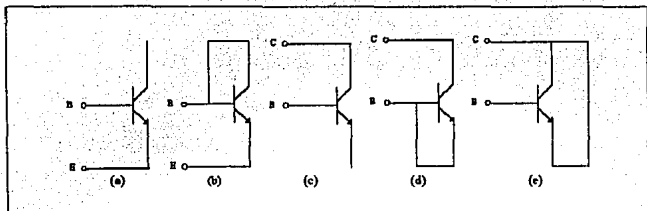


Fig. 7.15 Conexiones básicas de un transistor para actuar como diodo

- (a) El diodo base-emisor con el colector abierto.
- (b) El diodo base-emisor con el colector cortocircuitado a la base.
- (c) El diodo base-colector con el emisor abierto.
- (d) El diodo base-colector con el emisor cortocircuitado a la base.
- (e) El diodo base-colector con el emisor cortocircuitado al colector.

La elección en el uso de la configuración a emplear depende de la aplicación y el funcionamiento del circuito deseado. Generalmente los diodos entre base y colector tienen un rango de voltaje de ruptura inverso muy alto (aprox. 40V) y 12V como mínimo; mientras que los diodos base-emisor tienen un voltaje de ruptura inverso del orden de 7V.

Finalmente la conexión más utilizada en el proceso de diseño la constituye el diodo que se forma entre las terminales de base-emisor (teniendo en corto circuito las terminales colector-base). Esta preferencia tiene la particularidad de permitir mayor conducción de corriente, cuando el diodo se polariza en sentido directo. Figura 7.16.

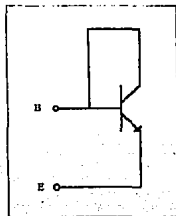


Fig. 7.16 Conexión más utilizada para el diodo.

7.5 FABRICACIÓN DE RESISTENCIAS

Para la elaboración de resistencias en la tecnología bipolar monolítica se emplean las áreas difundidas del TBJ, es decir, se emplean las zonas dispuestas para la base, el emisor o el colector, las cuales forman un volumen con área transversal A y largo l como se muestra en la figura 7.17.

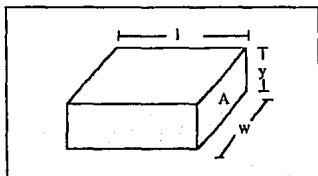


Fig. 7.17 Geometría del volumen difundido.

el material del volumen forma una resistencia R cuyo valor está determinado por

$$R = \rho \frac{l}{A} \quad (7.1)$$

donde ρ es la resistividad del material en $\Omega \cdot \text{cm}$.

El área de la sección transversal puede expresarse como

$$A = yw$$

si se sustituye esta expresión en la ecuación (7.1) se obtiene

$$R = \frac{\rho l}{yw} \quad (7.2)$$

la profundidad y del volumen es una cantidad fija, pues depende de la difusión realizada; por ello, para obtener un valor determinado de resistencia, es necesario variar el largo l y el ancho w de la región difundida.

Al término ρ/w de la ecuación (7.2) se le denomina resistencia de la hoja R_{\square} y está dada en Ω/\square ; por lo tanto, el valor de la resistencia es

$$R = R_{\square} \frac{l}{w} \quad (7.3)$$

Esquemáticamente y de acuerdo con la figura 7.18, se pueden representar las expresiones anteriores como

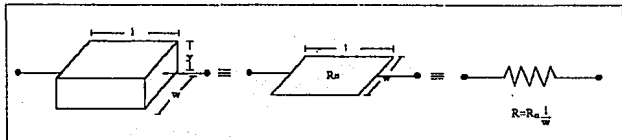


Fig. 7.18 Resistencia del área difundida.

Ejemplo 7.1

Resistores Integrados

Calcular el largo l que se requiere para construir un resistor de $10k\Omega$ región tiene $20\mu\text{m}$ de ancho, siendo la resistencia de la hoja $R_{\square} = 20\Omega/\square$.

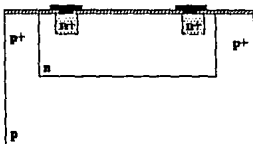
De la ecuación (7.3), el largo l puede ser calculado como

$$L = \frac{wR}{R_{\square}} = \frac{20\mu\text{m} \cdot 10k\Omega}{20\Omega} = 1\text{cm}$$

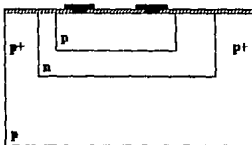
del resultado anterior se observa que la longitud del resistor es considerable en comparación con los demás elementos; por ello, las resistencias a emplearse en el diseño de circuitos integrados no deben de ser muy grandes y deben ocupar el menor espacio posible.

La construcción de los resistencias puede realizarse en:

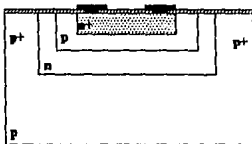
- La región dispuesta para el colector o de estructura epitaxial.



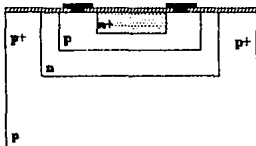
- La región difundida para la base.



- La región difundida para el emisor.



- La región difundida para la base con región del emisor.

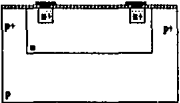
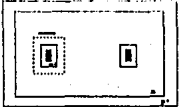

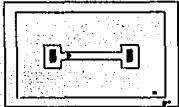


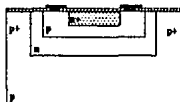
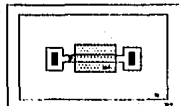


Cada una de las estructuras antes citadas tiene un valor de resistencia de hoja típica, y consecuentemente existe un rango de valores de resistencias construibles con cada una de ellas, las cuales se muestran en la tabla 7.2

Tipo de Resistor	Resistencia de la hoja $R\Omega$	Rango de resistencias construibles
Colector	2k - 5k	1k - 10k
Base	100 - 200	50 - 50k
Emisor	2 - 10	5 - 100
Base con región de emisor	2k - 10k	10k - 500k

Tabla 7.2

La elaboración de cada tipo de resistor sigue los pasos descritos para la construcción del TBJ de la sección 7.3. Para ello se emplean las mascarillas correspondientes como se muestra en el cuadro 7.2. En este punto hay que destacar que cada región de la mascarilla mostrada representa una mascarilla por si sola, por ejemplo, en el resistor de estructura epitaxial o de colector se emplean tres mascarillas: para la formación de la isla (región p^+), región para los contactos (n^+) y los contactos, todos ellos colocados sobre la región epitaxial crecida n .

Estructura del Resistor	Vista transversal	Mascarilla
Epitaxial o de Colector		
De Base		
De Emisor		
De Base con Región de Emisor		

Cuadro 7.2 Tipos de resistencias en la Tecnología Bipolar.

Generalmente los resistores no se elaboran en líneas rectas, dado que ello conllevaría a la utilización de áreas considerables, por eso se emplean geometrías que permitan la utilización óptima del espacio disponible, como la de serpentina mostrada en la figura 7.19.

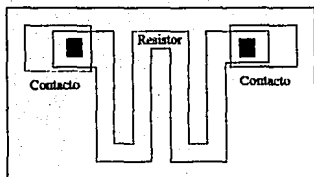


Fig. 7.19 Resistor integrado con geometría de serpiente.

7.6 FABRICACIÓN DE CAPACITORES

La estructura más comúnmente empleada en la fabricación de capacitores con tecnología bipolar es la que se ilustra en la figura 7.20.

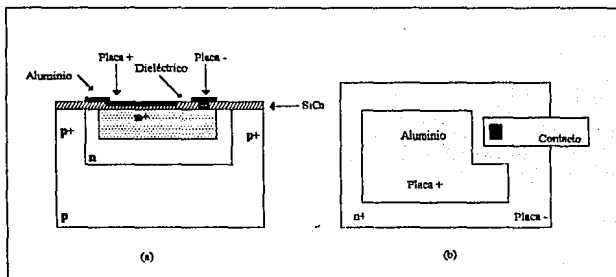


Fig. 7.20 Capacitor monolítico bipolar.
(a) Estructura interna. (b) Mascarilla.

Como se observa, una de las placas del capacitor la constituye la región predispuesta para el emisor ($n+$); el dieléctrico se forma con la capa del dióxido de silicio que se encuentra sobre la superficie del circuito integrado, y finalmente la otra placa se elabora con aluminio (material p). Es capacitor así formado tiene una capacitancia de 0.2 a 0.3 pF/mil^2 .

Después de haber analizado el proceso de fabricación de los principales dispositivos electrónicos, es conveniente mostrar la secuencia de integración de un circuito monolítico a partir de un circuito discreto, que incluye a los elementos anteriormente vistos. Para este fin considere la integración del circuito siguiente.

Ejemplo 7.2

Proceso de Integración

La figura P7.2 muestra el circuito discreto sobre el cual se desarrollará el proceso de integración.

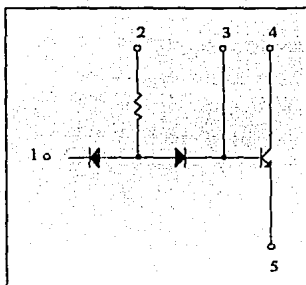
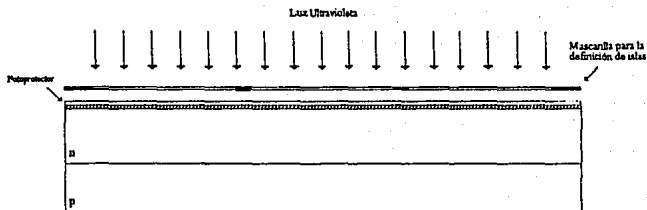


Fig. P7.2 Circuito discreto ejemplo 7.2.

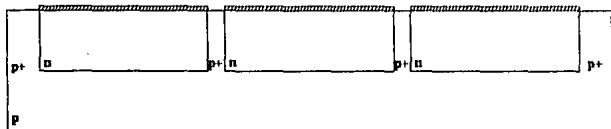
Proceso

1. Sobre el sustrato tipo p se hace crecer una capa epitaxial de material tipo n.
2. La oblea de silicio se oxida para posteriormente aplicar el fotoprotector y la máscara que permita la abertura de ventanas de las islas¹² para la difusión p⁺.

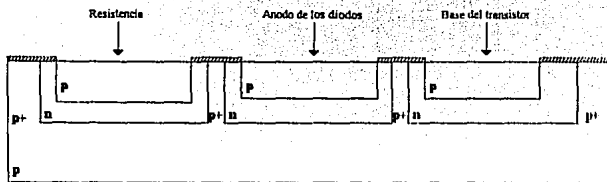
¹² De la figura se observa que se tienen dos diodos en configuración ánodo común, un transistor y una resistencia; por lo tanto, y de acuerdo con lo visto anteriormente, se requiere de la definición de tres islas: una para los diodos, otra para la resistencia y la última para el transistor.



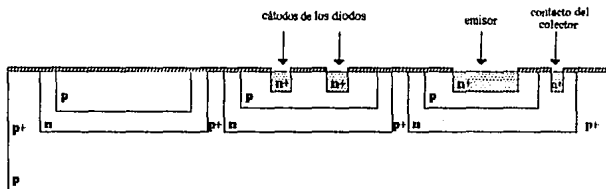
3. La oblea se somete a la denominada difusión de aislamiento que consiste en la penetración de impurezas tipo p^+ a través de la capa epitaxial tipo n , hasta llegar al sustrato tipo p . Este proceso permite obtener regiones aisladas o islas sobre las que se realiza la difusión de los dispositivos electrónicos.



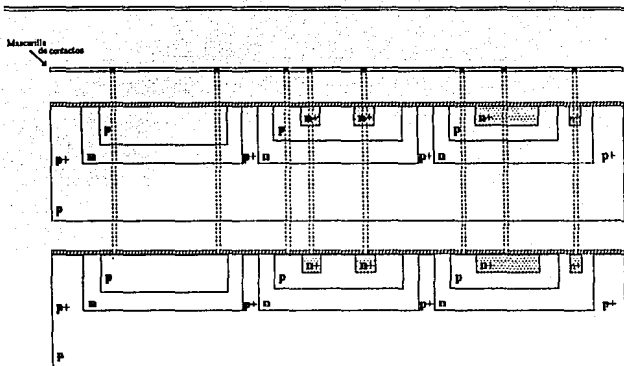
4. El paso siguiente consiste en crecer sobre la oblea una nueva capa de óxido para posteriormente aplicar el fotoprotector y la mascarilla diseñada para realizar la difusión sobre el elemento n .
5. Después del proceso anterior, las impurezas tipo p (generalmente boro), se difunden en las aberturas creadas del paso anterior; formándose de esta manera la región de la base para el transistor, la resistencia y el ánodo de los diodos.



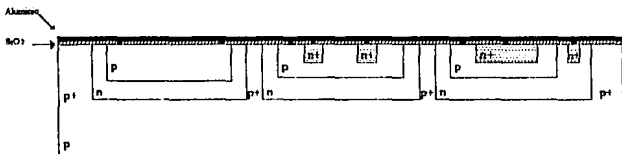
6. Posteriormente se hace crecer, nuevamente, la capa de óxido sobre la oblea y se aplica el protector. A la mascarilla diseñada para crear las regiones de los cátodos de los diodos, el emisor y el contacto del colector se le hace incidir luz UV para crear las ventanas en donde se difundirán las impurezas.



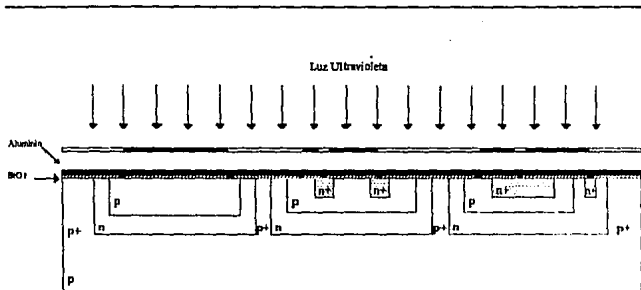
7. Hasta este momento, todos los componentes han sido formados dentro del circuito, por lo que ahora es preciso interconectarlos entre sí. Para ello, es necesario crecer una nueva capa de dióxido de silicio y abrir las ventanas correspondientes en donde se realizarán los contactos.



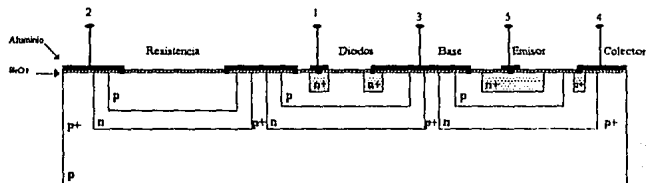
8. El contacto entre estas ventanas se realiza colocando una capa de aluminio sobre toda la superficie de la oblea. Primeramente, el aluminio se calienta hasta que se vaporiza, y es entonces cuando las moléculas del gas se distribuyen de forma uniforme y cubren por completo la superficie de la oblea.



9. Finalmente se aplica nuevamente el fotoprotector y se diseña la máscara que determina cuál es el aluminio que ha de ser eliminado de la superficie para obtener el circuito deseado.



10. Finalmente se retira el aluminio no deseado con la limpieza química, y queda el circuito completamente integrado.



Ejemplo 7.3

Proceso de Integración

Considere el circuito mostrado en la figura P7.3 que requiere ser integrado dentro de un circuito monolítico.

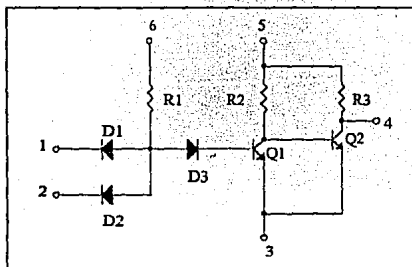


Fig. P7.3 Circuito discreto a integrar.

Metodología de solución.

1. Primero recordemos el circuito de la figura P7.3, para determinar el número de islas presentes.

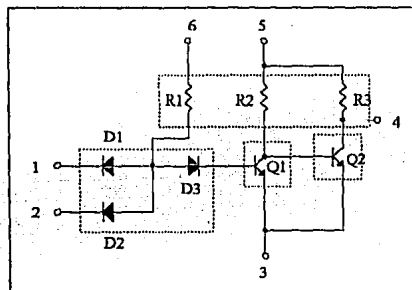


Fig. P7.3.1 Definición de islas del circuito de la figura P7.3.

El circuito ya reordenado nos permite observar que se requieren cuatro islas.

- a) Los colectores Q1 y Q2 se encuentran a diferente potencial y por tanto se requieren dos islas, una para cada uno de ellos.
 - b) Las resistencias se agrupan en un sólo bloque.
 - c) Los diodos se forman en una sola isla.
2. En la figura P7.3.2 se muestra la vista transversal del circuito, y en la figura P7.3.3 la distribución del circuito integrado.

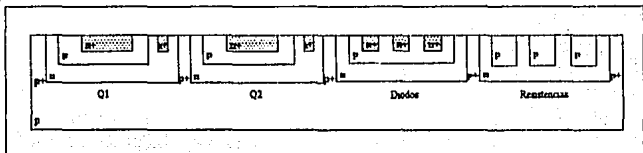


Fig P7.3.2 Vista transversal.

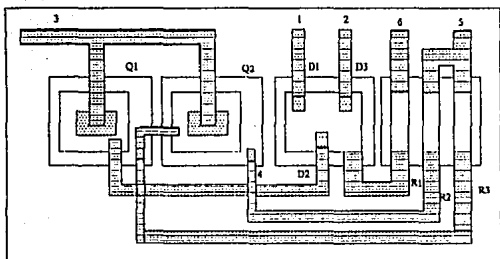


Fig. P7.3.3 Distribución del circuito integrado.

7.7 DISEÑO DE MASCARILLAS EN CIRCUITOS INTEGRADOS MONOLÍTICOS.

En esta sección se resume el proceso que se sigue para la integración de un circuito monolítico a partir de un circuito discreto; introduciendo de manera cualitativa, el diseño de mascarillas -layouts- a través de sistemas asistidos por computadora y utilizando el editor gráfico Magic. Algunas reglas básicas utilizadas para este fin se enumeran a continuación:

1. El circuito discreto a integrar debe de redibujarse, con el fin de evitar y lograr un número mínimo de líneas de cruce.
2. Los colectores de los transistores con diferente potencial eléctrico deberán estar en islas separadas.
3. Colocar todas las resistencias que tengan tensiones fijas en un extremo de la misma isla, poniendo ésta al potencial más positivo del circuito.
4. Los capacitores requieren un aislamiento diferente para cada uno de ellos.
5. Los diodos base-emisor generalmente conforman una misma isla.
6. Conectar el sustrato al potencial más negativo del circuito.
7. En el croquis, mantener entre los bordes de las islas una separación del doble del espesor epilaminar, para evitar una posible interconexión por difusión lateral.
8. Mantener los recorridos metálicos tan cortos y tan anchos como sea posible. Particularmente en las conexiones de salida del emisor y del colector del transistor en saturación.

Una vez expuestas las reglas básicas, es necesario describir el uso de uno de los simuladores más empleados a nivel industrial en la fabricación de circuitos integrados: Magic. Magic es una herramienta que permite formar los elementos electrónicos por medio de la colocación de las capas de conductividad sobreimpuestas (mascarillas). Estas capas se encuentran en dirección perpendicular a la superficie.

Este simulador es un paquete poderoso y complejo, difícil de instalarse en una computadora personal; por ello se emplea una versión pequeña de éste denominada SMagic versión 1.0, diseñada por el Dr. Ronald R. Williams de la Universidad de Vermont.

La utilización de este programa es muy sencilla: se llama con SMagic. Posteriormente se visualizará una pantalla de edición, y en la parte inferior se encuentra el espacio destinado para indicar los comandos; los cuales se activan previamente con dos puntos ":".

Los comandos principales se listan a continuación.

Comando	Función
:grid	Muestra la rejilla, que a su vez define la tecnología.
:print	Permite llanar las capas del editor.
:zoom	Permite realizar acercamientos, alejamientos de una región.
:center	Centra el cursor.
:box	Dá las dimensiones del área definida.
:undo	Borra la última acción.
:label	Establece etiquetas.
:load	Carga en memoria los archivos elaborados en el editor.
:quit	Salida del programa.
:help	Petición de ayuda.
:paint	Define el tipo de material de la estructura (p, p+, n, n+, etc.)

Para la elaboración de la serie de mascarillas para definir el circuito integrado, es necesario la construcción de rectángulos, los cuales definen las regiones para cada tipo de material. De esta forma, el material para cada de ellos en la tecnología bipolar puede establecerse como:

pwell	pozo tipo p
pdiff	difusión tipo p+
nwell	pozo tipo n
ndiff	difusión tipo n+
m1	metal 1 (aluminio)

Para realizar el contacto entre un metal y cualquier otra capa (pwell, ndiff, etc) se requiere abrir una ventana para que el metal pase al otro nivel y pueda conectar las capas.

De esta forma, los tipos de contactos son:

pdc	contacto entre difusión p y metal 1
ndc	contacto entre difusión n y metal 1
pwc	contacto entre pozo p y metal 1
psc	contacto entre sustrato y metal 1

Un punto importante resaltar es que toda la pantalla del editor puede ser considerada ya como el sustrato, y más específicamente, como la capa epitaxial crecida tipo n.

Supóngase que se desea definir la base de un transistor, para ello es necesario:

- Definir el área, es decir, dibujar el rectángulo correspondiente con ayuda del ratón - mouse- de la computadora.
- Indicar el tipo de material desde el área reservada para los comandos (para este caso tipo p) como:
:paint pwell

Como se observa, el empleo de ésta herramienta es muy sencilla, y de forma rápida se pueden elaborar las mascarillas del circuito integrado, indicando de forma sucesiva el tipo de capas que lo constituyen.

Conclusiones

El trabajo aquí desarrollado cumple con las expectativas establecidas en el contenido de cada capítulo y expuestas en el prólogo; sin embargo, las ventajas de éste pueden resumirse como sigue:

- El análisis y diseño de circuitos amplificadores que utilizan tecnología bipolar, se desarrolla paso a paso haciendo énfasis más en el concepto que en el desarrollo de ecuaciones.
- La polarización de los circuitos amplificadores de una o varias etapas puede establecerse mediante inspección y de una manera eficaz, para dejar que posteriormente el simulador PSpice realice los cálculos exactos.
- El análisis de señal pequeña dentro del proceso de amplificación se realiza mediante el modelo π , ya que con éste se logra una comprensión mucho más fácil que con el modelo híbrido.
- El cálculo de frecuencia en banda plana se expone de manera clara; de tal forma, que el lector puede comprender fácilmente este concepto.
- El cálculo de respuesta en alta frecuencia se realiza mediante el modelo π de segundo orden, explicando el porqué son despreciables algunos parámetros.
- La caracterización de circuitos amplificadores utilizando simuladores electrónicos, reducen considerablemente el tiempo de diseño y prueba de la estructura diseñada.

El presentar este escrito, que se basa en conceptos y no en cálculos, hace que el lector pueda comprender de manera lógica el funcionamiento de los circuitos amplificadores en cascada. Aunado a esto, se utiliza la mínima cantidad de gráficas de comportamiento de los circuitos y se enfoca más al diseño práctico, dado que lo anterior es una herramienta útil, pero a nivel de fabricación de circuitos integrados.

Todo el análisis desarrollado puede ser empleado como una herramienta indispensable en el diseño y aplicación de tecnología de vanguardia; tal es el caso de las redes neuronales y los sistemas de control Fuzzy Logic. Es importante remarcar que dentro del contexto anterior, las aplicaciones de punta pueden ser realizables mediante estructuras lógicas tradicionales con el diseño de circuitos VLSI.

Finalmente, las expectativas de continuación sobre este tópico, a nuestro juicio, deben de orientarse hacia el diseño modular de bloques analógicos clásicos como: par diferencial, circuitos cascode, espejos de corriente, etc., ya que puede considerarse a éstos como la base para la creación de un sin fin de circuitos de aplicación analógica. Como un ejemplo, tenemos el diseño de multiplicadores para circuitos modulares de AM y FM.

Caracterización de los Parámetros de Señal Pequeña del TBJ empleando PSpice

INTRODUCCIÓN

Anteriormente se vió que Spice representa una herramienta muy útil para el diseñador, ya que a través de él se puede conocer la respuesta del circuito en el dominio del tiempo y la frecuencia de una forma rápida y precisa. Así, conociendo la importancia que esto implica, se pueden caracterizar los parámetros de señal pequeña del transistor bipolar de juntura analizados en el capítulo anterior; siendo de especial interés el cálculo de la resistencia de entrada, resistencia de salida, ganancia de voltaje y frecuencia de corte inferior del circuito amplificador.

De manera preliminar se explicará la forma de obtener el potencial eléctrico en los nodos y la corriente en las ramas del circuito en corriente alterna o en corriente directa dentro de un intervalo. Esencialmente existen dos formas, una es mediante el archivo de salida que proporciona PSpice y otra es mediante el analizador gráfico Probe; ambas requieren que se indique el tipo de análisis a llevar al cabo en el archivo de datos (o entrada) por medio de las siguientes instrucciones:

- `.TRAN periodo_de_impresión tiempo_final [inicio_impresión [periodo_de_cálculo]]`

Esta instrucción especifica el intervalo de tiempo en el que se realizará el análisis del circuito, empezando en $t=0$ y finalizando en *tiempo_final*. La impresión de resultados se efectuará cada *periodo_de_impresión*. De manera opcional se encuentra

inicio_impresión	indica en que tiempo se empezarán a imprimir los resultados obtenidos.
periodo_de_cálculo	indica el periodo máximo en el que PSpice realizará el cálculo de la respuesta del circuito en el tiempo; si no se indica esta opción se toma el valor predeterminado de <i>tiempo_final/50</i> .

Ejemplo: .TRAN 0.1U 10M 3M .01U

La instrucción anterior originará que el cálculo en el tiempo (valores instantáneos) se replice desde $t=0$ hasta $t=10\text{ms}$, empezando la impresión en $t=3\text{ms}$ cada $0.1\mu\text{s}$, y el cálculo se realizará con un periodo de $0.01\mu\text{s}$.

- .DC nombre_fuente inicio final incremento

A través de DC se calcula el punto de operación del circuito sobre un rango de valores especificado para *nombre_fuente* que representa una fuente de corriente o voltaje independiente. El rango sobre el cual se realizará el cálculo empezará en *inicio* y terminará en *final*, incrementándose con un valor de *incremento*.

Ejemplo: .DC VI 0 10 1

La instrucción indica que se realizará el cálculo del punto de operación del circuito cuando la fuente de voltaje VI varía desde 0V hasta 10V con incrementos de 1V.

- .AC [LIN/OCT/DEC] puntos inicio final

Mediante esta instrucción se realiza el cálculo de la respuesta en frecuencia (análisis fasorial) del circuito en un rango que inicia en la frecuencia *inicio* y termina en la frecuencia *final*. En caso de que el análisis se haya señalado de forma logarítmica, es decir, con las opciones OCT o DEC, *puntos* indicará el número de puntos por octava o década respectivamente; en caso contrario, *puntos* indicará el número de puntos en todo el intervalo sobre el que se realizará el cálculo.⁵

⁵Existen más formatos para las instrucciones de PSpice referidas en este capítulo, aunque sólo se han proporcionado los parámetros necesarios para la caracterización de los circuitos amplificadores.

Ejemplo: .AC DEC VENT 10 1K 10MEG

El barrido en la frecuencia se hará sobre la fuente VENT de forma logarítmica con 10 puntos por década en el intervalo comprendido entre 1kHz y 10MHz.

La forma de conocer el comportamiento del circuito en el archivo de salida es mediante las instrucciones .PRINT y .PLOT.

PRINT imprime los resultados de una variable en forma de tabla, el formato general es

```
.PRINT AC/DC/TRAN variable_de_salida
```

Se debe de especificar el tipo de análisis ya sea en corriente directa (DC), en el dominio del tiempo (TRAN) o en el dominio de la frecuencia (AC) y *variable_de_salida* representa cualquier punto sobre el que se desea conocer el voltaje o la corriente del circuito.

Ejemplo: .PRINT DC I(R1) VBE(Q1) V(3)

La instrucción listará el valor de la corriente en la resistencia R1, el potencial eléctrico en la unión base-emisor del transistor Q1 y en el nodo 3, todo esto en corriente directa.

Cuando el análisis sea en AC, se pueden especificar para la *variable_de_salida* si se requiere la impresión de la magnitud, la fase, la parte real, la parte imaginaria o la magnitud expresada decibeles agregando los sufijos M, P, R, I, DB respectivamente.

Ejemplo: .PRINT AC V(3) VM(5) VP(5) IDB(R3)

Esto ocasionará que se imprima la magnitud del potencial en los nodos 3 y 5, el ángulo del nodo 5 y el valor de la corriente en R3 será impresa como $20\log(I_{R3})$.

La instrucción PLOT tiene las mismas características que PRINT sólo que ésta muestra las variables de salida en forma de gráfica en el archivo de salida a través de caracteres. El formato es:

```
.PLOT AC/DC/TRAN variable_de_salida
```

Alternativamente a estas dos instrucciones se encuentra Probe, el cual es un procesador que se incluye con PSpice para observar de forma gráfica el comportamiento del circuito. La forma de llamarlo desde el archivo de entrada es mediante la instrucción .PROBE, la cual generará un archivo de datos para el procesador con extensión .DAT cuyo contenido es la información correspondiente a todas las variables de salida.

A.1 RESISTENCIA DE ENTRADA

Para conocer la resistencia de entrada del circuito amplificador existe una instrucción dentro de PSpice llamada TF (Transfer Function) cuya función básica es el cálculo de la función de transferencia en el punto Q (incluye también el cálculo de la resistencia de salida y la ganancia entre dos puntos). El reporte del resultado se encuentra en el archivo de salida y su formato para la declamación en el archivo de datos es:

```
.TF variable_de_salida fuente_independiente
```

`variable_de_salida` es un potencial eléctrico o una corriente a través de una fuente de voltaje que representa la salida del circuito.

`fuente_independiente` es una fuente de corriente o voltaje independiente que representa la entrada del circuito, para nuestro caso es la fuente de señal pequeña.

En el caso de que la fuente de la señal del circuito amplificador esté acoplada por un capacitor como se muestra en la figura A.1, PSpice reportará una resistencia de entrada infinita (siendo erróneo), por lo que se tiene que obtener este parámetro de forma indirecta.

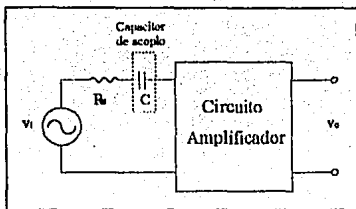


Fig. A.1 Circuito Amplificador.

Del capítulo uno se conoce que la entrada de un circuito amplificador de voltaje puede representarse como se ilustra en la figura A.2, donde la resistencia de la fuente y el capacitor de acoplo se encuentran en serie con la resistencia de entrada y sobre los cuales circula una corriente i_{ent}

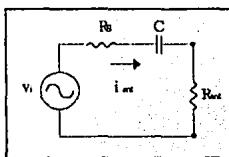


Fig. A.2 Entrada del circuito amplificador de la figura A.1.

Si se considera que la frecuencia de la fuente v_i está en el rango donde la ganancia es máxima (y donde la impedancia del capacitor es cero), la corriente de entrada es la relación de v_i entre las resistencias R_s y R_{ent}

$$i_{ent} = \frac{v_i}{R_s + R_{ent}}$$

consecuentemente la resistencia de entrada del circuito amplificador es

$$R_{ent} = \frac{v_i}{i_{ent}} - R_s \quad (A.1)$$

Para conocer i_{c2} es necesario incluir la instrucción .TRAN y .PROBE para graficar la corriente que circula en el capacitor, y encontrar el valor pico de esta para luego sustituirla en la expresión (A.1).

Supóngase que se tiene la declaración completa del circuito amplificador, incluyendo las instrucciones antes mencionadas (.TRAN y .PROBE); una vez que PSpice haya concluido la simulación, aparecerá una pantalla similar a la que se muestra en la figura A.3: en la cual se encuentran los tipos de análisis disponibles para el graficador Probe.

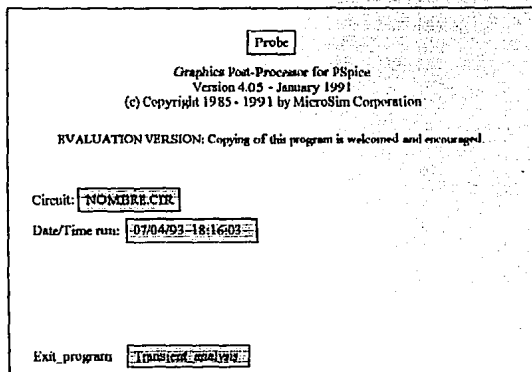
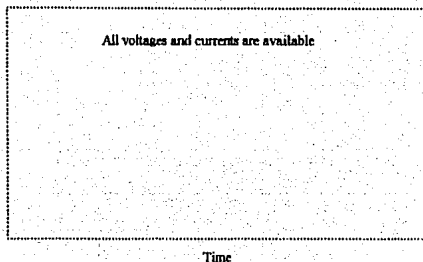


Fig. A.3 Probe

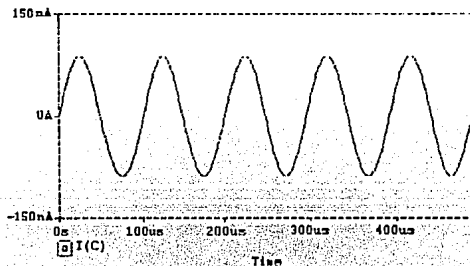
Se selecciona la opción Transient analysis y en seguida se visualizará otra pantalla indicando que todas las corrientes y voltajes del circuito están disponibles para ser graficadas.



Exit Add_trace X_axis Y_axis Plot_control Display_control Macros
 Hard_copy Zoom Label

Fig. A.4 Opción del análisis en el tiempo.

En la parte inferior del espacio reservado para la gráfica se encuentra un menú y la opción predeterminada es Add_trace (añadir trazo), en ésta se escoge la corriente del capacitor I(C), de forma inmediata aparecerá dibujada dentro del rango en que se definió la sentencia .TRAN con un nuevo menú



Exit Add_trace Remove_trace X_axis Y_axis Plot_control Display_control
 Macros Hard_copy Cursor Zoom Label

Fig. A.4a

en el cual se escoge la opción Cursor y dentro de ésta la opción maX; con ello el cursor se situará en el valor pico de la corriente, y el valor correspondiente estará en un recuadro de la esquina inferior derecha. Este valor es el que se empleará para conocer la resistencia de entrada.

A.2 RESISTENCIA DE SALIDA

Al igual que la resistencia de entrada, la resistencia de salida es calculada con la instrucción TF si no existen capacitores en la salida.

Por ejemplo, si se tiene el circuito mostrado en la fig. A.5, la instrucción TF se declararía de la siguiente forma:

.TF V(6) V1

el nodo 6 representa la salida y la resistencia de salida R_{out} será calculada a partir de este punto.

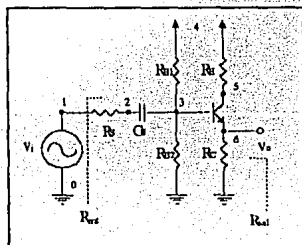


Fig. A-5

En el caso de que existiese una resistencia de carga con o sin capacitor de acople, se tiene que emplear un archivo de datos auxiliar en el que se encuentren definidos todos los elementos del circuito exceptuando la resistencia de carga y el capacitor, para luego proceder de la forma antes descrita.

A.3 GANANCIA DE VOLTAJE

Como anteriormente se mencionó la ganancia de voltaje puede obtenerse con la instrucción TF si no existen capacitores en la entrada y salida del circuito. En caso contrario, la caracterización de este parámetro se tendrá que realizar de forma gráfica mediante el análisis en banda plana, es decir, con la opción .AC y PROBE. De forma similar al cálculo de $R_{e_{in}}$, dentro de Probe se escoge la opción Ac_sweep, posteriormente se visualizará en la pantalla un menú similar al de la figura A.4, sólo que al pie del recuadro reservado para las gráficas se encuentra el rango de frecuencias (Frequency) que se definió con el comando Ac. Se grafica el potencial eléctrico en el nodo de salida con la opción Add_trace y nuevamente mediante la opción maX dentro del menú Cursor, se puede conocer el valor máximo del potencial de salida. Este valor se divide entre el valor de la fuente de la señal de entrada, encontrando así la ganancia del circuito amplificador.

Alternativamente al graficador Probe se encuentran las opciones PRINT y PLOT, mediante las cuales se puede conocer en forma de tabla o gráfica, el valor máximo de voltaje en el nodo de salida, así como el valor pico de la corriente del capacitor para la caracterización de la ganancia de voltaje y la resistencia de entrada.

A.4 FRECUENCIA DE CORTE INFERIOR.

Del capítulo tres se conoce que la frecuencia de corte inferior es la frecuencia en la que se obtiene una ganancia de aprox. 0.7071 (-3dB) de la ganancia máxima que puede proporcionar el circuito amplificador. El valor de este parámetro se obtendrá mediante Probe en el barrido de corriente alterna (Ac_sweep); al igual que en la ganancia de voltaje, se graficará el potencial eléctrico en el nodo de salida y con la opción Cursor, se posicionará el cursor de forma manual en el valor que represente $0.7071 A_{vmax}$. En el recuadro de la esquina inferior derecha aparecerá la frecuencia que corresponde a este punto.

Ejemplo A.1**Circuito Amplificador
Diseño y Caracterización**

Proyectar y caracterizar el circuito amplificador que se muestra en la fig. A.6 el cual debe cumplir con las siguientes características:

- Corriente de polarización en el intervalo ($100\mu\text{A}$, 1mA)
- Frecuencia de corte inferior mayor o igual a 500Hz .

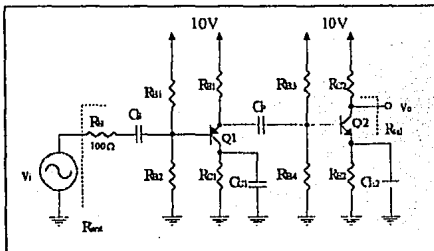


Fig. A.6 Circuito amplificador ejemplo A.1

De forma preliminar se propondrá una corriente de polarización para los dos transistores de $500\mu\text{A}$ así como los potenciales eléctricos mostrados en la fig. A.7 siguiendo los esquemas de sumidero y fuente de corriente vistos en el capítulo dos.

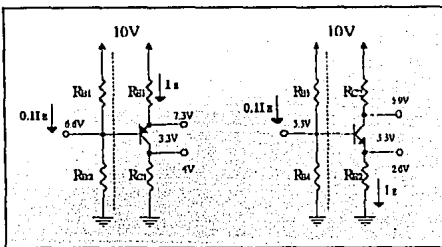


Fig. A.7 Polarización del circuito amplificador.

Con los valores propuestos se calculan las resistencias del circuito:

$$R_{B1} = \frac{(10 - 6.6)V}{0.1(500\mu A)} = 68k\Omega$$

$$R_{B3} = \frac{(10 - 3.3)V}{0.1(500\mu A)} = 134k\Omega$$

$$R_{B2} \approx \frac{6.6V}{0.1(500\mu A)} = 132k\Omega$$

$$R_{B4} \approx \frac{3.3V}{0.1(500\mu A)} = 66k\Omega$$

$$R_{E1} = \frac{(10 - 7.3)V}{500\mu A} = 5.4k\Omega$$

$$R_{E2} = \frac{2.6V}{500\mu A} = 5.2k\Omega$$

$$R_{C1} \approx \frac{4V}{500\mu A} = 8k\Omega$$

$$R_{C2} = \frac{(10 - 5.9)V}{500\mu A} = 8.2k\Omega$$

Una vez que se han determinado los valores de las resistencias, se realiza un análisis preliminar del circuito para conocer la polarización del circuito; ambos transistores se sustituyen por el equivalente de Thévenin para encontrar la corriente de emisor:

Para Q1:

$$V_{BB1} = \frac{R_{B2}}{R_{B1} + R_{B2}} 10V = \frac{132k}{68k + 132k} 10V = 6.6V$$

$$R_{BB1} = R_{B1} \parallel R_{B2} = 68k \parallel 132k = 44.88k\Omega$$

$$I_{E1} = \frac{V_{CC} - V_{CE1} - V_{BE1}}{R_{E1} + R_{BB1}/(\beta + 1)} = \frac{(10 - 0.7 - 6.6)V}{(5.4 + 44.88/201)k\Omega} \approx 480\mu A$$

Para Q2:

$$V_{BB2} = \frac{R_{B4}}{R_{B3} + R_{B4}} 10V = \frac{66k}{134k + 66k} 10V = 3.3V$$

$$R_{BB2} = R_{B3} \parallel R_{B4} = 134k \parallel 66k = 44.22k\Omega$$

$$I_{E2} = \frac{V_{BB2} - V_{BE2}}{R_{E2} + R_{BB2}/(\beta + 1)} = \frac{(3.3 - 0.7)V}{(5.2 + 44.22/201)k\Omega} \approx 480\mu A$$

Los potenciales eléctricos en las terminales de los transistores son:

$$V_{B1} = V_{CC} - I_{B1}R_{B1} = 10 - 480\mu\text{A}(5.4\text{k}\Omega) = 7.4\text{V}$$

$$V_{B1} = V_{B1} - V_{EB1} = (7.4 - 0.7)\text{V} = 6.7\text{V}$$

$$V_{B2} = I_{B2}R_{B2} = 480\mu\text{A}(5.2\text{k}\Omega) = 2.5\text{V}$$

$$V_{B2} = V_{E2} + V_{EB2} = (2.5 + 0.7)\text{V} = 3.2\text{V}$$

Los voltajes en los colectores de ambos transistores se pueden aproximar si se considera que sobre sus terminales fluye una corriente aproximadamente igual a la del emisor.

$$V_{C1} \approx I_{E1}R_{C1} = 480\mu\text{A}(8\text{k}\Omega) = 3.84\text{V}$$

$$V_{C2} = V_{CC} - I_{E2}R_{C2} = 10 - 480\mu\text{A}(8.2\text{k}\Omega) = 6\text{V}$$

La figura A.8 muestra de forma gráfica el punto de operación del circuito amplificador. Como se observa, los valores obtenidos son muy cercanos a los propuestos en el diseño.

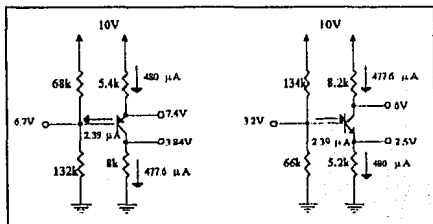


Fig. A.8 Punto de operación del circuito amplificador ejemplo A.1

Ya que se ha determinado la respuesta del circuito en corriente directa es necesario conocer la respuesta de este en señal para el cálculo de los parámetros de interés; por ello se calcula el valor de la transconductancia y el de las resistencias r_{π} y r_o de cada uno de los transistores:

$$g_{m1} = g_{m2} \approx \frac{I_T}{V_T} = \frac{480 \mu\text{A}}{25 \text{mV}} = 19.2 \text{mA/V}$$

$$r_{\pi 1} = r_{\pi 2} = \frac{\beta}{g_m} = \frac{200}{19.2 \text{mA/V}} = 10.416 \text{k}\Omega$$

$$r_{o1} = r_{o2} \approx \frac{V_A}{I_E} = \frac{100 \text{V}}{480 \mu\text{A}} = 208 \text{k}\Omega$$

El modelo de señal pequeña es el que se muestra en la figura A.9.

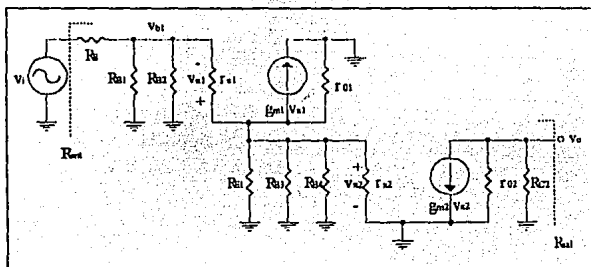


Fig. A.9 Modelo de señal pequeña para el circuito ejemplo A.1

La resistencia de entrada del circuito que como se indica en la figura, incluye a R_s es

$$R_{e\text{ in}} = R_s + R_{B1} \parallel \left(r_{\pi 1} + (\beta + 1) (R_{E1} \parallel R_{B2} \parallel r_{\pi 2} \parallel r_{o1}) \right)$$

$$= 100 + 44.88 \text{k} \parallel \left(10.416 \text{k} + 201 (5.4 \text{k} \parallel 44.22 \text{k} \parallel 10.416 \text{k} \parallel 208 \text{k}) \right)$$

$$R_{e\text{ in}} = 42.129 \text{k}\Omega$$

para la resistencia de salida se sigue la regla de cálculo descrita en el capítulo tres; de la figura se observa que la resistencia reflejada desde el punto de salida a tierra es el paralelo de r_{o2} y R_{C2}

$$R_{e\text{ out}} = r_{o2} \parallel R_{C2} = 208 \text{k} \parallel 8.2 \text{k} = 7.88 \text{k}\Omega$$

La ganancia de voltaje puede calcularse como

$$A_v = \frac{V_{out}}{V_i} = \frac{V_{b1}}{V_i} \cdot \frac{V_{s2}}{V_{b1}} \cdot \frac{V_{out}}{V_{s2}} \quad (\text{A.2})$$

$$\begin{aligned} V_{b1} &\approx \frac{R_{BB1} \parallel \left(r_{s1} + (\beta + 1)(R_{E1} \parallel R_{BB2} \parallel r_{s2}) \right)}{R_E + R_{BB1} \parallel \left(r_{s1} + (\beta + 1)(R_{E1} \parallel R_{BB2} \parallel r_{s2}) \right)} V_i \\ &= \frac{44.88k \parallel \left(10.416k + 201(5.4k \parallel 44.22k \parallel 10.416k) \right)}{100 + 44.88k \parallel \left(10.416k + 201(5.4k \parallel 44.22k \parallel 10.416k) \right)} V_i = 0.9976 V_i \end{aligned}$$

$$\frac{V_{b1}}{V_i} \approx 0.9976 \quad (\text{A.3})$$

$$\begin{aligned} V_{s2} &\approx \frac{(R_{E1} \parallel R_{BB2} \parallel r_{s2})(\beta + 1)}{r_{s1} + (R_{E1} \parallel R_{BB2} \parallel r_{s2})(\beta + 1)} V_{b1} \\ &= \frac{(5.4k \parallel 44.22k \parallel 10.416k)(201)}{10.416k + (5.4k \parallel 44.22k \parallel 10.416k)(201)} V_{b1} = 0.9845 V_{b1} \end{aligned}$$

$$\frac{V_{s2}}{V_{b1}} = 0.9845 \quad (\text{A.4})$$

$$V_{out} = -(g_{m2} V_{s2})(r_{o2} \parallel R_{C2}) \approx -(19.2\text{m})(8.2k) V_{s2} = -157.44 V_{s2}$$

$$\frac{V_{out}}{V_{s2}} = -157.44 \quad (\text{A.5})$$

sustituyendo los valores anteriores en la expresión para la ganancia del circuito amplificador se obtiene

$$A_v = (0.9976)(0.9845)(-157.44) = -154.62$$

MAGNITUD MÁXIMA DE LA SEÑAL DE ENTRADA

En el circuito la señal v_i es amplificada 154.62 veces, pero existe una cuestión por resolver: ¿de qué magnitud debe ser la señal de entrada para que la amplificación sea lineal?

De forma preliminar se debe verificar que los transistores estén siempre operando en la región de amplificación. Aún con los voltajes instantáneos, la polarización en las uniones debe ser la adecuada; en caso contrario, se puede llevar a los transistores a las regiones de activo inversa, corte o saturación. Además se debe de considerar que la magnitud de la señal en la unión base-emisor debe ser menor que el voltaje térmico.

Por ejemplo, para el transistor Q1 se considerará que la caída de voltaje entre emisor-base (v_{e1}) es 10mV. Situando este valor se puede conocer el voltaje en la base, en la figura A.9 se observa que este es la suma de v_{e1} y v_{e2}

$$v_{b1} = v_{e1} + v_{e2} \quad (\text{A.6})$$

pero del cálculo de la ganancia de voltaje en la expresión (A.4) se conoce que

$$v_{e2} = 0.9845v_{b1}$$

por lo tanto sustituyendo este valor en (A.6) y despejando v_{e1} en términos de v_{b1} se obtiene

$$v_{b1} = v_{e1} + 0.9845v_{b1}$$

$$v_{e1} = (1 - 0.9845)v_{b1} = 0.0155v_{b1} \quad (\text{A.7})$$

el valor anterior indica que en r_{e1} se caerá únicamente el 1.55% del potencial total de la base. Por otra parte se conoce de la expresión (A.3) que $v_{b1} = 0.9976v_i$, así que se puede emplear esta relación en la expresión anterior para obtener v_{e1} en términos de v_i

$$v_{e1} = 0.0155(0.9976v_i) = 0.0154v_i \quad (\text{A.8})$$

si v_{e1} se sitúa en 10mV, el voltaje de entrada con este valor es

$$v_i = \frac{10\text{mV}}{0.0154} \approx 650\text{mV}$$

y los voltajes instantáneos en cada terminal de Q1 serían:

$$v_{B1} = V_{B1} + v_{b1} = V_{B1} + \frac{v_{b1}}{v_i} v_i = 6.6\text{V} + 0.9976(650\text{mV}) = 7.248\text{V}$$

$$v_{C1} = V_{C1} + v_{c1} = 3.84\text{V} + 0\text{V} = 3.84\text{V}$$

$$v_{E1} = V_{E1} + v_{e1} = V_{E1} + \frac{v_{e2}}{v_{b1}} \frac{v_{b1}}{v_i} v_i = 7.4\text{V} + 0.9845(0.9976)(650\text{mV}) = 10.032\text{V}$$

De los resultados obtenidos se observa que el transistor Q1 permanece siempre en la región de amplificación: la unión EB polarizada directamente y la unión CB inversamente.

Con el valor de 650mV de entrada existe un inconveniente para Q2: el voltaje en la base en señal en la juntura base-emisor (v_{e2}) tendría un valor mucho mayor a V_T porque

$$\begin{aligned} v_{e2} &= 0.9845 v_{b1} = 0.9845(0.9976 v_i) \\ &= 0.9845(0.9976)(650\text{mV}) = 638\text{ mV} \gg 25\text{mV} \end{aligned}$$

Consecuentemente, el voltaje de entrada máximo v_{max} se debe de determinar a partir de la segunda etapa, en este caso. Si nuevamente se considera que $v_{e2} = 10\text{mV}$, se puede verificar de forma preliminar la polarización de Q2 con este valor.

De la expresión A.5 se conoce que el voltaje en el colector en señal es:

$$\begin{aligned} v_{c2} &= v_o = -157.44 v_{e2} \\ &= -157.44(10\text{mV}) = -1.5744\text{V} \end{aligned}$$

de esta manera, los voltajes instantáneos para Q2 son

$$v_{B2} = V_{B2} + v_{b2} = 3.2\text{V} + 10\text{mV} = 3.21\text{V}$$

$$v_{C2} = V_{C2} + v_{c2} = 6\text{V} - 1.5744\text{V} = 4.42\text{V}$$

$$v_{E2} = V_{E2} + v_{e2} = 2.5\text{V} + 0\text{V} = 2.5\text{V}$$

Los resultados obtenidos indican que Q2 permanece siempre en la región de amplificación. Por lo tanto, a partir de las expresiones (A.2) y (A.5) se calcula la magnitud máxima de la señal de entrada:

$$v_o = -157.44 v_{i2} = -157.44(10\text{mV}) = -157.44\text{V}$$

$$v_{i\text{máx}} = \frac{v_o}{A_v} = \frac{-1.5744\text{V}}{-154.62} = 10.18\text{mV}$$

Por lo tanto la magnitud máxima de la señal de entrada debe ser 10.18mV para que el circuito amplificador trabaje dentro de un segmento lineal.

Para situar la frecuencia de corte inferior se analiza el efecto de los capacitores del circuito C_s , C_P , C_{c1} y C_{c2} , gráficamente se muestran con el modelo de señal pequeña en la fig. A.10.

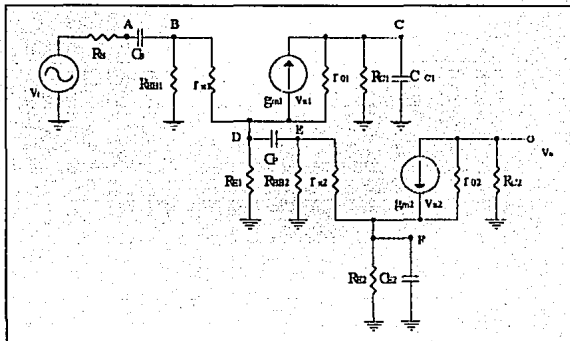


Fig. A.10 Frecuencia de corte inferior.

El capacitor C_s se encuentra entre los puntos A y B, a la izquierda de A se encuentra la resistencia R_s y a la derecha de B se encuentra una trayectoria resistiva desde las bases de Q1 y Q2 hasta tierra, esto es

$$R_{Cs} = R_s + R_{BB1} \parallel \left(r_{\pi 1} + (\beta + 1) \left(R_{E1} \parallel R_{BB2} \parallel r_{\pi 2} \parallel r_{o1} \right) \right) = R_{Cs} = 42.129 \text{ k}\Omega$$

El capacitor del colector de Q1 situada entre el punto C y tierra siente en sus terminales únicamente la resistencia R_{C1} ,

$$R_{Cc1} = R_{C1} = 8 \text{ k}\Omega$$

Para el capacitor de paso C_P se tienen dos trayectorias, una que se extiende desde el punto D hasta la base de Q1 (el nodo a la derecha de D representa un nodo de alta impedancia) y la otra que es desde la base de Q2 a tierra (a la derecha de F).

$$R_{CQ} = R_{E1} \parallel \left[\underbrace{\left[(r_{\pi 1} + R_{BB1} \parallel R_S) / (\beta + 1) \right]}_{\text{En el punto D}} + \underbrace{(R_{BB2} \parallel r_{\pi 2})}_{\text{En el punto E}} \right]$$

$$R_{CQ} = 5.4 \text{ k} \parallel \left[\left[(10.416 \text{ k} + 44.88 \text{ k} \parallel 100) / 201 \right] + (44.22 \text{ k} \parallel 10.416 \text{ k}) \right] = 8.482 \text{ k}\Omega$$

Finalmente el capacitor C_{E2} que se encuentra entre F y tierra, éste está en paralelo con una serie de resistencias que situadas desde el emisor de Q2 hasta la base de Q1, nuevamente, el nodo a la derecha del punto F presenta una alta impedancia.

$$R_{C_{E2}} = R_{E2} \parallel \left(\frac{r_{\pi 2} + R_{E1} \parallel R_{BB2} \parallel \left[(r_{\pi 1} + R_{BB1} \parallel R_S) / (\beta + 1) \right]}{\beta + 1} \right)$$

$$= 5.2 \text{ k} \parallel \left(\frac{10.416 \text{ k} + 5.4 \text{ k} \parallel 44.22 \text{ k} \parallel \left[(10.416 \text{ k} + 44.88 \text{ k} \parallel 100) / (201) \right]}{201} \right)$$

$$R_{C_{E2}} = 51.562 \Omega$$

Con los resultados obtenidos, se pueden calcular el valor de cada uno de los capacitores mediante la relación $C = 1 / (2\pi f_c R_{eq})$, conociendo que f_{c1} se quiere situar en 500Hz

$$C_S = \frac{1}{2\pi(500\text{Hz})(42.129\text{k}\Omega)} = 7.55\text{nF} \approx 8\text{nF}$$

$$C_{C1} = \frac{1}{2\pi(500\text{Hz})(8\text{k}\Omega)} = 39.78\text{nF} \approx 40\text{nF}$$

$$C_P = \frac{1}{2\pi(500\text{Hz})(8.482\text{k}\Omega)} = 37.53\text{nF} \approx 38\text{nF}$$

$$C_{E2} = \frac{1}{2\pi(500\text{Hz})(51.562\Omega)} = 6.17\mu\text{F} \approx 6.2\mu\text{F}$$

Los cuatro capacitores en conjunto sitúan la frecuencia de corte inferior, aunque C_{E2} , cuyo valor es el mayor, tiene mayor influencia en ésta; de esta manera, es usual multiplicar a los restantes por un factor de 10 para separar la frecuencia de ellos una década del mayor, y dar forma a la gráfica de la frecuencia en banda plana. Así los valores definitivos de los capacitores son

$$\begin{aligned} C_s &= 80\text{nF} \\ C_{C1} &= 400\text{nF} \\ C_F &= 380\text{nF} \\ C_{E2} &= 6.2\mu\text{F} \end{aligned}$$

Habiendo desarrollado el diseño del circuito amplificador, se realizará la caracterización mediante PSpice; se desea obtener el cálculo del punto de operación (sentencia .OP), cálculo de las resistencias de entrada y salida y ganancia de voltaje (sentencia .TF y barrido en el tiempo -TRAN-) y la frecuencia de corte inferior (análisis en corriente alterna -AC-). La distribución de nodos para la declaración del archivo de entrada se presenta en la figura A.11.

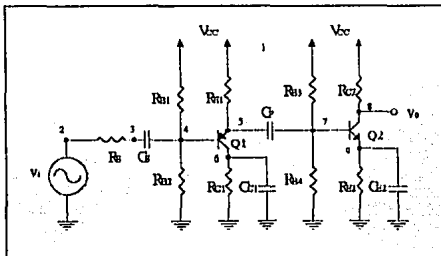


Fig. A.11 Disposición de nodos para la definición de elementos en el archivo de entrada.

Listado del archivo

Circuito Amplificador A.1

VCC 1 0 10
 VI 2 0 AC 10M SIN(0 10M 10K)

**** Declaracion de elementos ****

CS 3 4 80N
 CC1 6 0 400N
 CP 5 7 380N
 CE2 9 0 6.2U
 RS 2 3 100
 RB1 1 4 68K
 RB2 4 0 132K
 RE1 1 5 5.4K
 RC1 6 0 8K
 RB3 1 7 134K
 RB4 7 0 66K
 RC2 1 8 8.2K
 RE2 9 0 5.2K
 Q1 6 4 5 MOD_PNP
 Q2 8 7 9 MOD_NPN

.MODEL MOD_PNP PNP (BF=200 VA=100)

.MODEL MOD_NPN NPN (BF=200 VA=100)

*

**** Informacion detallada sobre el punto de operación ****

.OP

*

**** Barrido en corriente directa ****

.DC VI 0 5 0.25

*

**** Barrido en corriente alterna ****

.AC DEC 10 100 1MEG

*

**** Barrido en el tiempo (valores instantaneos) ****

.TRAN 1U 0.5M 0 1U

*

**** Llamada al analizador grafico ****

.PROBE

*

**** Impresion de la grafica de salida en frecuencia ****

.PLOT AC VM(8)

*

**** Calculo de la funcion de transferencia ****

.TF V(8) VI

.END

A continuación se muestra la caracterización de cada uno de los parámetros del circuito amplificador, así como un cuadro comparativo con los resultados obtenidos de forma manual.

Polarización

El potencial eléctrico en cada uno de los nodos es

**** 07/09/93 19:45:41 ***** Evaluation PSpice (January 1991) *****

Circuito Amplificador A.1

**** SMALL SIGNAL BIAS SOLUTION TEMPERATURE = 27.000 DEG C

.....

NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE
(1)	10.0000	(2)	0.0000	(3)	0.0000	(4)	6.7022
(5)	7.4561	(6)	3.7506	(7)	3.1995	(8)	6.1620
(9)	2.4457						

Nodo	Valor proporcionado por Pspice	Valor calculado teóricamente
1	10.0000V	10.00V
2	0	0
3	0	0
4	6.7022V	6.70V
5	7.4561V	7.40V
6	3.7506V	3.84V
7	3.1995V	3.20V
8	6.1620V	6.00V
9	2.4457V	2.50V

La información detallada del punto de operación de los transistores es

**** 07/09/93 19:45:41 ***** Evaluation PSpice (January 1991) *****

Circuito Amplificador A.1

**** OPERATING POINT INFORMATION TEMPERATURE = 27.000 DEG C

**** BIPOLAR JUNCTION TRANSISTORS

NAME	Q1	Q2
MODEL	MOD PNP	MOD NPN
IB	-2.28E-06	2.27E-06
IC	-4.69E-04	4.68E-04
VBE	-7.54E-01	7.54E-01
VBC	2.95E+00	-2.96E+00
VCE	-3.71E+00	3.72E+00
BETADC	2.06E+02	2.06E+02
GM	1.81E-02	1.81E-02
RPI	1.14E+04	1.14E+04
RX	0.00E+00	0.00E+00
RO	2.20E+05	2.20E+05
CBF	0.00E+00	0.00E+00
CEC	0.00E+00	0.00E+00
CBX	0.00E+00	0.00E+00
CJS	0.00E+00	0.00E+00
BETAAC	2.06E+02	2.06E+02
FT	2.88E+17	2.88E+17

	Valor proporcionado por Pspice	Valor calculado teóricamente
I_{B1}	2.28 μ A	2.39 μ A
I_{C1}	469 μ A	477.6 μ A
V_{BE1}	0.754V	0.7V
V_{CB1}	-2.95V	-2.86V
V_{CE1}	3.71V	3.71V
g_{m1}	18.19mA/V	19.2mA/V
$r_{\pi 1}$	11.40k Ω	10.416k Ω
r_{O1}	220k Ω	208k Ω
I_{B2}	2.27 μ A	2.39 μ A
I_{C2}	468 μ A	477.6 μ A
V_{BE2}	0.754V	0.7V
V_{BC2}	-2.96V	-2.8V
V_{CE2}	3.72V	3.5V
g_{m2}	18.10mA/V	19.2mA/V
$r_{\pi 2}$	11.40k Ω	10.416k Ω
r_{O2}	220k Ω	208k Ω

Resistencia de Entrada

En el circuito se encuentra un capacitor (C_s) acoplado la fuente de entrada a la base de Q1, por ello la resistencia de entrada que proporciona PSpice es infinita ($1E+20$); por lo tanto la caracterización de este parámetro debe de realizarse de forma indirecta como se indicó en la sección A.1.

La gráfica de la corriente del capacitor C_s que es la misma que circula en R_{ent} según el modelo del circuito amplificador, se muestra en la figura A.12.

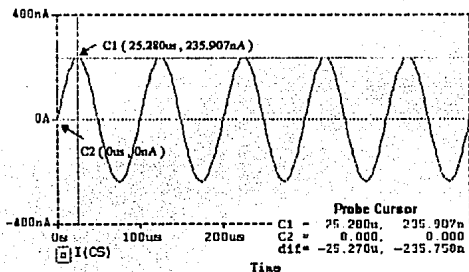


Fig. 4.12 Gráfica de la corriente del capacitor C_S .

el valor pico de la corriente es 235.907nA , este valor se sustituye en la expresión $R_{ent} = v_i/i(C_s)$ (porque la resistencia de entrada incluye la de la fuente), de donde se conoce que $v_i = 10\text{mV}$

$$R_{ent} = \frac{10\text{mV}}{235.907\text{nA}} = 42.389\text{k}\Omega$$

	Valor proporcionado por Pspice	Valor calculado teóricamente
R_{ent}	42.389k Ω	42.129k Ω

Resistencia de Salida

Este parámetro se puede obtener del archivo de salida de forma inmediata:

**** SMALL-SIGNAL CHARACTERISTICS

V(8)/VI = 0.000E+00

INPUT RESISTANCE AT VI = 1.000E+20

OUTPUT RESISTANCE AT V(8) = 8.184E+03

	Valor proporcionado por Pspice	Valor calculado teóricamente
R_{out}	8.18k Ω	7.88k Ω

Ganancia de Voltaje

En el archivo de entrada se incluyó la impresión de la gráfica (PLOT) en el dominio de la frecuencia para el nodo de salida, la cual se muestra a continuación

**** 07/09/93 19:45:41 ***** Evaluation PSpice (January 1991) *****

Circuito Amplificador A.1

**** AC ANALYSIS

TEMPERATURE = 27.000 DEG C

```

.....
FREQ          VM(8)
(*)-----
1.0000E-01  1.0000E+00  1.0000E+01  1.0000E+02  1.0000E+03
1.000E+02  2.538E-01 .
1.259E+02  3.269E-01 .
1.585E+02  4.130E-01 .
1.995E+02  5.140E-01 .
2.512E+02  6.288E-01 .
3.162E+02  7.522E-01 .
3.981E+02  8.783E-01 .
5.012E+02  9.987E-01 .
6.310E+02  1.105E+00 .
7.943E+02  1.192E+00 .
1.000E+03  1.259E+00 .
1.259E+03  1.307E+00 .
1.585E+03  1.340E+00 .
1.995E+03  1.363E+00 .

```

2.512E+03	1.377E+00	*
3.162E+03	1.387E+00	.	*	.	.	.
3.981E+03	1.393E+00	.	.	*	.	.
5.012E+03	1.397E+00	.	.	.	*	.
6.310E+03	1.399E+00	*
7.943E+03	1.401E+00
1.000E+04	1.402E+00
1.259E+04	1.403E+00
1.585E+04	1.403E+00
1.995E+04	1.403E+00
2.512E+04	1.403E+00
3.162E+04	1.404E+00
3.981E+04	1.404E+00
5.012E+04	1.404E+00
6.310E+04	1.404E+00
7.943E+04	1.404E+00
1.000E+05	1.404E+00
1.259E+05	1.404E+00
1.585E+05	1.404E+00
1.995E+05	1.404E+00
2.512E+05	1.404E+00
3.162E+05	1.404E+00
3.981E+05	1.404E+00
5.012E+05	1.404E+00
6.310E+05	1.404E+00
7.943E+05	1.404E+00
1.000E+06	1.404E+00

Los asteriscos (*) representan la forma de la gráfica, la primera columna indica el valor de la frecuencia en la que el caracter se imprimió y la segunda denota el valor de éste. El valor del voltaje de salida en banda plana donde permanece constante es 1.404V; con este cantidad y conociendo la magnitud del voltaje de entrada (10mV) se calcula la ganancia de voltaje

$$A_v = \frac{1.404 \text{ V}}{10 \text{ mV}} = 140.4$$

	Valor proporcionado por Pspice	Valor calculado teóricamente
A_v	140.4	154.62

Este valor puede también conocerse a través de las gráficas proporcionadas por Probe en el dominio de la frecuencia (sección A.3).

Frecuencia de Corte Inferior

La ganancia de voltaje en la frecuencia de corte inferior tomando en cuenta la caracterización de PSpice es

$$A_{vR1} = \frac{140.4}{\sqrt{2}} = 99.277$$

y el potencial eléctrico correspondiente a este valor de ganancia es entonces

$$v_{R1} = A_{vR1} \cdot v_i = (99.277)(10\text{mV}) = 992.77\text{mV}$$

Si se aproxima el cursor en la gráfica de Probe (barrido de AC) para el valor de 992.77mV se observa que a éste valor corresponde una frecuencia de aproximadamente 500Hz que es sobre la cual se elaboró el diseño. Fig. A.13.

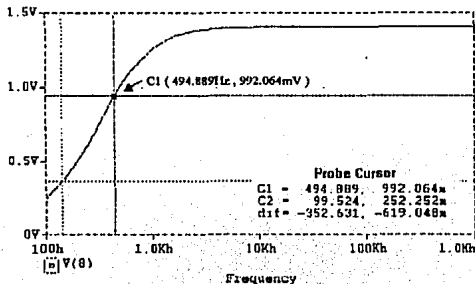


Fig. 4.13 Frecuencia de corte inferior.

En secciones anteriores se calculó el voltaje máximo de entrada para que la amplificación fuera realizada en una región lineal. Para verificar este hecho, el archivo de entrada se modificará proponiendo un valor pico de 25mV para la señal de entrada, que es mucho mayor al determinado como máximo ($V_{máx} = 10.18mV$). La figura A.14 muestra la gráfica de de los valores instantáneos para la entrada -V(2) con 25mV y para la salida -V(8)-.

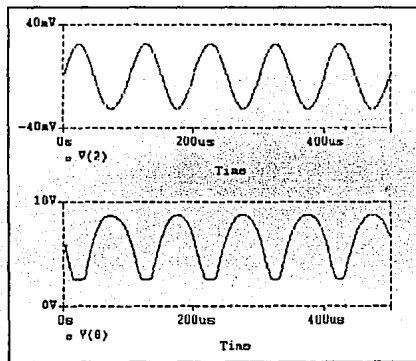


Fig. A.14 Distorsión de la señal de salida V(8) cuando la magnitud de v_i excede la región lineal.

Como se observa, la señal de salida presenta distorsión con respecto a la de entrada, aún cuando los dos transistores se encuentran polarizados en la región de amplificación; ya que, en este caso, el voltaje en señal de la unión base-emisor de Q2 excede al voltaje térmico. Por ello, es importante verificar y asegurar las condiciones sobre las cuales los elementos activos trabajan linealmente.

MÉTODO ALTERNATIVO PARA LA CARACTERIZACIÓN DE LOS PARÁMETROS DE SEÑAL PEQUEÑA

Una forma alternativa para obtener la caracterización de la resistencia de entrada, resistencia de salida y ganancia de voltaje es mediante la introducción del modelo de señal pequeña en baja frecuencia, es decir, sustituyendo a los transistores como fuentes de corrientes controladas por voltaje (modelo π) o como fuentes de corriente controladas por corriente (modelo T). Aunque ésta alternativa podría parecer rudimentaria, representa otra opción para verificar el comportamiento del circuito amplificador. En la figura A.15 se muestra el circuito del ejemplo A.1 en su modelo de señal pequeña y la distribución de nodos como se ha de declarar en el archivo de datos para obtener los parámetros de interés mediante este método; aunque aquí se empleó el modelo π , se puede utilizar de igual forma el modelo T.

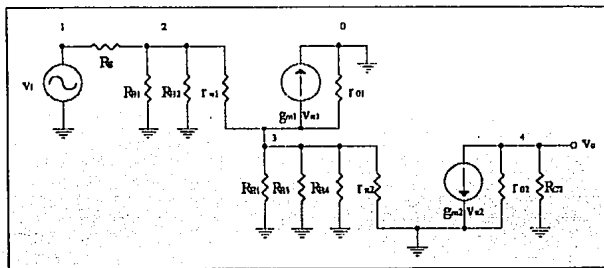


Fig. A.15 Modelo de señal pequeña para la caracterización mediante PSpice.

Del análisis efectuado de forma preliminar para el circuito se conoce que:

- El valor de las resistencias entre base y emisor es
 $r_{e1} = r_{e2} = 10.416\text{k}\Omega$
- La transconductancia para las fuentes de corriente es
 $g_{m1} = g_{m2} = 19.2\text{mA/V}$
- Las resistencias entre colector y emisor para considerar el efecto de Early son
 $r_{o1} = r_{o2} = 208\text{k}\Omega$

Con estos valores se puede declarar el archivo de entrada:

Caracterización de los parámetros de señal pequeña mediante el modelo de señal pequeña

* Para el transistor Q1

* Elementos de la base

VI	1	0	AC	10M	SIN(0	10M	10K)
RS	1	2	100				
RB1	2	0	68K				
RB2	2	0	132K				
RPI1	2	3	10.416K				

* Elementos del colector

Fuente de corriente controlada por voltaje

Gnombre	Nodo+	Nodo-	Voltaje	Transconductancia
GMP11	0	3	2,3	19.2M

R01	0	3	208KK
-----	---	---	-------

* Elementos del emisor

RE1	3	0	5.4K
-----	---	---	------

* Para el transistor Q2

* Elementos de la base

RB3	3	0	134K
RB4	3	0	66K
RPI2	3	0	10.416K

* Elementos del colector.

GMVPI2	0	4	3,0	19.2M
R02	0	4	208K	
RC2	0	4	8.2K	

* El emisor no contiene elementos, se encuentra conectado a tierra

* Cálculo de la función de transferencia para obtener

* resistencia de entrada, resistencia de salida y ganancia de

* voltaje

.TF V(4) VI

.END

El archivo de salida muestra lo siguiente

**** SMALL-SIGNAL CHARACTERISTICS

V(4)/VI = 1.487E+02

INPUT RESISTANCE AT VI = 4.213E+04

OUTPUT RESISTANCE AT V(4) = 7.889E+03

	Valor proporcionado por Pspice	Valor calculada teóricamente
R_{in}	42.130k Ω	42.129k Ω
R_{out}	7.889k Ω	7.88k Ω
A_v	148.7	154.62

Como se observa del cuadro comparativo la diferencia que existe entre los valores obtenidos mediante el cálculo manual y la caracterización es mínima; pero no por ello se asegura que el circuito amplificador opera correctamente ya que en éste método se consideraron completamente los valores del cálculo teórico y en estos puede existir un error por parte del diseñador. Por ello es más recomendable emplear el primer método que se proporcionó, caracterizando los parámetros a través de la descripción de los transistores (y no la de sus modelos como en este caso), aunque ello implique más instrucciones y la obtención de la caracterización de señal pequeña de forma no tan inmediata.

Bibliografía

- Elliot, David J. *Integrated Circuit Fabrication Technology*. 2° ed., Mc Graw Hill, New York, 1989.
- Franco, S. *Design with Operational Amplifiers and Analog Integrated Circuits*. Mc Graw Hill, New York, 1988.
- Geiger, Randall L. , Allen, Phillip E. and Straeder, Noel R. *VLSI Design Techniques for Analog and Digital Circuits*. Mc Graw Hill, New York 1990.
- Gray, Paul R. and Meyer, Robert G. *Analysis and Design of Analog Integrated Circuits*. 3° ed., Wiley, New York, 1993.
- Gray, Paul R. and Searle, C.L. *Electronic Principles*. Wiley, New York, 1971.
- Grebene, A. B. *Bipolar and MOS Analog Integrated Circuits Design*. Wiley, New York, 1984.
- Mead, C.A. and Conway, L.S. *Introduction to VLSI Systems*. Addison Wesley, Mass., 1980.
- Millman, A. and Grabel, A. *Microelectronics*. 2° ed., Mc Graw Hill, New York, 1987.
- Runyan, W.R. and Bean, K.E. *Semiconductor Integrated Circuit Processing Technology*. Addison-Wesley, Mass. 1990.
- Sedra, Adel S. and Smith, Kenneth C. *Microelectronic Circuits*. 3° ed., Saunders HBJ, New York, 1991.

- Tuinenga, Paul. *SPICE: A Guide to Circuit Simulation and Analysis Using PSpice*. 2^o ed.
- Vladimirescu, A, et. al. *SPICE Verston 2G.1 User's Gulde*. University of California, Berkeley, 1980.
- Vladimirescu, A. et. al. *SGS SPICE Verston 2G-B User's Gulde*. University of California, Berkeley, 1984.