

7
rej



UNIVERSIDAD NACIONAL AUTONOMA
DE MEXICO

ESCUELA NACIONAL DE ESTUDIOS PROFESIONALES
ARAGON

DISEÑO Y CONSTRUCCION DE LAS INTERFACES
PARA LA ADQUISICION DE DATOS.
DE UNA CENTRAL GENERADORA.

T E S I S

QUE PARA OBTENER EL TITULO DE:
INGENIERO EN COMPUTACION
P R E S E N T A N :
DENNYS DIAZ CORREA
MARIA DE LA SALUD TRIGUEROS LOBERA

DIRECTOR DE TESIS: DAVID J. GONZALEZ MAXINEZ

SAN JUAN DE ARAGON, EDO. DE MEXICO,

1993

TESIS CON
FALLA DE ORIGEN



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE

INTRODUCCION, i

1 IDENTIFICACION DEL SISTEMA, 1

- 1.1 Funcionamiento de una Central Generadora de energía eléctrica, 2
- 1.2 Importancia de las protecciones eléctricas en una central, 5
 - 1.2.1 Relevadores usados en la protección del Generador y Transformador, 7
- 1.3 Sistemas de protecciones basado en microprocesadores, 11
 - 1.3.1 Configuración y características del sistema de protección, 14

2 DISEÑO Y CONSTRUCCION DE LAS INTERFACES, 21

- 2.1 Interfaz de Voltaje, 24
 - 2.1.1 Módulo de aislamiento/acondicionamiento, 26
 - 2.1.2 Módulo de conversión RMS, 28

- 2.2 Interfaz de Corriente, 32
 - 2.2.1 Interfaz de corriente simple, 32
 - 2.2.2 Interfaz de corriente diferencial del generador, 39
- 2.3 Interfaz de Secuencia Negativa, 40
- 2.4 Interfaz de Angulo de Fase, 45
- 2.5 Interfaz de Frecuencia, 53

3 PRUEBA Y VALIDACION DE HARDWARE, 66

- 3.1 Características del equipo de prueba, 66
- 3.2 Prueba de la Interfaz de Corriente, 67
- 3.3 Prueba de la Interfaz de Voltaje, 69
- 3.4 Prueba de la Interfaz de Frecuencia, 76
- 3.5 Prueba de la Interfaz de Secuencia Negativa, 81
- 3.6 Prueba de la Interfaz de Angulo de Fase, 86

4 ALTERNATIVA DE DISEÑO DE LAS INTERFACES, 93

- 4.1 Filtros analógicos & filtros digitales, 94
 - 4.1.1 Filtros digitales, 97
 - 4.1.2 Especificaciones del filtro, 103
 - 4.1.3 Estructura de los filtros, 104
- 4.2 Aplicación del filtrado digital, 105
- 4.3 Implementación del acondicionamiento de una señal usando DSP, 113
- 4.4 Pruebas a los algoritmos de DSP, 123
- 4.5 Procesador DSP, 139

CONCLUSIONES, 145

BIBLIOGRAFIA, 147

APENDICE A Algoritmos para DSP, 151

APENDICE B Glosario de términos, 165

INTRODUCCION

Existe una gran tensión tanto a nivel nacional como mundial debido a que la demanda de energía eléctrica crece día con día, por lo que se procura que la generación de ésta sea lo más segura y eficiente posible; para lograr esto, es indispensable contar con un sistema adecuado de protección eléctrica en la central generadora, el cual vigile constantemente su óptimo funcionamiento, de tal forma que detecte y corrija cualquier disturbio que se presente en cualquiera de los dispositivos que integran dicha central.

En la actualidad este tipo de sistemas de protección esta diseñado fundamentalmente en el empleo de relevadores electromagnéticos, pero con la llegada de los microprocesadores, se establece una nueva tecnología basada en éstos para realizar la protección eléctrica de centrales generadoras sustituyendo a los relevadores electromagnéticos. Estos relevadores basados en microprocesadores no pueden adquirir las señales que vienen de campo, por lo que el presente trabajo de tesis tiene como objetivo diseñar, construir, probar y validar las interfaces que serán utilizadas para acondicionar las señales de corriente, voltaje, frecuencia y ángulo de fase provenientes del generador y transformador.

Estas señales serán adquiridas por el sistema de adquisición de datos para posteriormente ser procesadas por su algoritmo de protección correspondiente, de esta manera se tendrá un sistema de protección eléctrica en base a microprocesadores.

Para llevar a cabo dicho objetivo se organizó este trabajo de tesis en cuatro capítulos, los cuales se describen a continuación.

En el capítulo uno se expone primeramente a grandes rasgos el funcionamiento de una central generadora de energía eléctrica, así como las características del generador y transformador (tomando como referencia los de la central termoeléctrica de Tula Hgo.) y las protecciones necesarias para vigilar su buen funcionamiento, mencionando también el tipo de relevador utilizado con la señal que maneja cada uno . Por otra parte se plantea el nuevo

sistema de protecciones en base a microprocesadores, mencionando cada una de las partes que lo integran con sus características más importantes. Una de estas partes la constituye la tarjeta de adquisición de datos, la cual dará la pauta para determinar que niveles de voltaje deben obtenerse de las interfaces a diseñar, de manera que cada uno de los diseños, sean capaces de acondicionar adecuadamente las señales eléctricas de campo.

En el capítulo dos se diseñó cada una de las interfaces necesarias para cubrir todas las protecciones eléctricas del generador y transformador, las cuales son:

- Interfaz de voltaje
- Interfaz de corriente
- Interfaz de corriente diferencial del generador
- Interfaz de corriente de secuencia negativa
- Interfaz de ángulo de fase
- Interfaz de frecuencia

Después del diseño e implementación de cada una de las interfaces, se prosiguió con las pruebas y validación de cada una de ellas, estas pruebas se describen en el capítulo tres, mediante las cuales se ratifica la linealidad, estabilidad, tiempo de respuesta y rango de operación de cada una de las interfaces. De esta respuesta real se obtiene el porcentaje de error con respecto a la respuesta ideal.

El diseño de las interfaces puede ser enfocado desde otro punto de vista, debido a que la tecnología avanza apresuradamente, por lo que es necesario buscar nuevas alternativas, aunque estas sean a mediano plazo, considerando las nuevas perspectivas que nos da el adelanto tecnológico. Por tal motivo se realizó en el último capítulo un análisis para la posible implementación de las interfaces utilizando la tecnología de Procesamiento Digital de Señales (DSP). La finalidad de este análisis es la de tener una perspectiva de aplicación de esta tecnología en cuanto al procesamiento de señales eléctricas enfocado a la protección eléctrica de centrales generadoras.

1

IDENTIFICACION DEL SISTEMA

INTRODUCCION

En este capítulo se da un enfoque del sistema de protecciones eléctricas mediante relevadores convencionales. De esta forma se tendrán las primeras bases para desarrollar las interfaces requeridas por el sistema de adquisición de datos para la protección de una Central Generadora, identificando en primera instancia que elementos de la Central serán considerados para el desarrollo de este tema de tesis. Así como que protecciones son necesarias para cada uno de estos elementos, y el relevador que es utilizado con la señal que maneja cada uno para su funcionamiento.

Para culminar con las bases de diseño para la interfaces, se describirán las características que deben tener cada una de éstas considerando ahora, que el sistema de protección es en base a microprocesadores.

1.1 FUNCIONAMIENTO DE UNA CENTRAL GENERADORA DE ENERGIA ELECTRICA.

La generación de energía eléctrica, juega un papel muy importante en nuestras vidas, ya que la disponibilidad de electricidad mejora muy significativamente el nivel y la calidad de vida. Todo este trabajo es realizado por las *centrales eléctricas*.

Llamaremos *central eléctrica* al conjunto de máquinas motrices, generadores, aparatos de maniobra y protección etc., que sirven para la producción de energía eléctrica. En realidad, el nombre de <<central eléctrica>>, es la abreviación de *Central Generadora de Energía Eléctrica*.

La central eléctrica se denomina *central termoeléctrica* cuando la energía eléctrica se produce por medio de máquinas motrices térmicas (turbinas de vapor, motores Diesel, etc...), *central hidráulica* cuando las máquinas motrices son turbinas hidráulicas y *central nuclear* cuando se aprovecha la energía existente en los núcleos atómicos de ciertos cuerpos, en realidad las centrales nucleares son centrales térmicas en las que la energía térmica producida por combustión, ha sido sustituida por la energía, también térmica, producida al fisionarse (es decir, partirse) los nucleos atómicos de materiales adecuados.

Se describe a continuación, el funcionamiento de una central termoeléctrica fósil, cuya función es transformar la energía del vapor en electricidad. Su equipo principal es:

- Generador de Vapor.
- Turbina de Vapor.
- Generador de Corriente Alterna.
- Transformadores Elevadores.
- Sistema de Precaentado de Agua de alimentación.
- Sistema de combustible.

y su correspondiente equipo auxiliar, sin el cual no sería posible su funcionamiento.

Una planta termoeléctrica fósil genera energía eléctrica a partir de la energía contenida

en combustibles fósiles como el carbón, gas o petróleo. Dicha energía es liberada en forma de calor al combinar, en el quemador de una caldera el combustible fósil con aire.

La caldera es alimentada con agua tratada químicamente (fluido de trabajo), que al calentarse sube a un depósito llamado "domo de vapor", donde se separa el agua del vapor. Al vapor así generado se le denomina "vapor saturado".

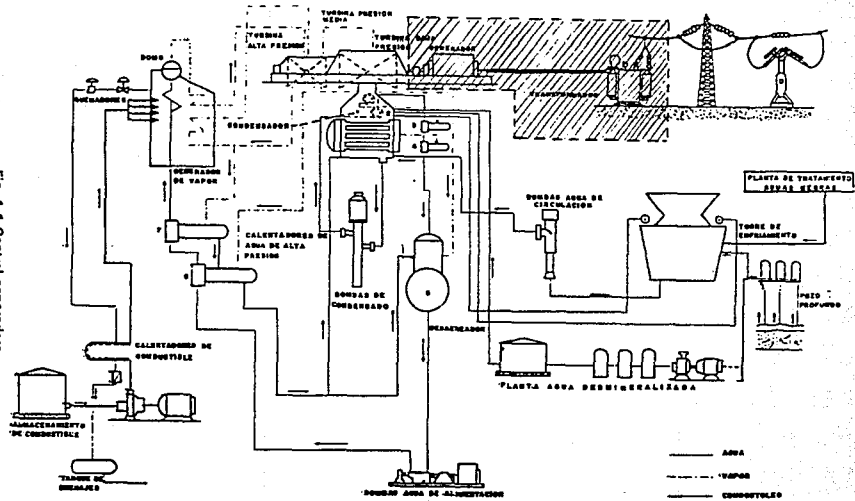
Posteriormente, este vapor es sobrecalentado con el fin de que alcance las condiciones apropiadas para ser llevado a la turbina, en donde realizará "trabajo" al expandirse y chocar contra los álabes, imprimiendo a la flecha de la turbina un movimiento mecánico giratorio que se transmite a un generador eléctrico. La energía mecánica se ha transformado en energía eléctrica. Ahora ésta se conducirá por cables a transformadores encargados de elevar su voltaje para transportarla, a través de grandes distancias, hasta centros de consumo en donde su voltaje es disminuido a valores adecuados para su empleo en industrias o casas habitación (ver figura 1.1).

Asimismo, una vez que el vapor ha hecho trabajo en la turbina y perdido presión, se hace pasar a un equipo llamado Condensador, donde pasa a su fase líquida para, seguidamente, almacenarlo en un depósito conocido como Pozo Caliente. Durante su fase líquida el vapor se denomina "condensado".

Desde el pozo caliente el condensado se hace pasar a través de una serie de calentadores, los que le agregan calor por medio de vapor extraído de la turbina. Aquí se presenta un problema, y es que el condensado arrastra oxígeno y gases no condensables que provocan la corrosión de varios equipos.

Haciendo pasar el condensado por un tanque desaerador estos gases se eliminan: se extraen y ventean a la atmósfera, quedando nuevamente purificado el condensado que ahora se almacena en la parte inferior del tanque desaerador. A partir de aquí, el antes condensado, se llama "agua de alimentación", la cual es bombeada nuevamente a la caldera pasando por una segunda etapa de calentamiento. Con esto se completa el ciclo cerrado de trabajo agua - vapor, iniciándose de nuevo el proceso.

Fig. 1.1 Central generadora.



1.2 IMPORTANCIA DE LAS PROTECCIONES ELECTRICAS EN UNA CENTRAL.

El abastecimiento continuo de energía eléctrica es de suma importancia, por lo que, en las centrales generadoras de este tipo de energía, y en general la red eléctrica, se necesita que algún sistema de protección vigile constantemente su buen funcionamiento y reconozca cualquier fenómeno u operación anormal en las diferentes partes que la integran, y que además efectúe una serie de acciones preventivas y/o correctivas. Debido a que siempre existe la posibilidad de una falla, se corre el riesgo de que ésta se propague a los demás elementos, por lo que es necesario aislar el elemento afectado para primero: mantener la integridad del sistema y segundo: para minimizar el daño al propio elemento.

Tradicionalmente este tipo de sistemas de protección están diseñados fundamentalmente en el empleo de relevadores electromagnéticos. La función de este sistema es originar el retiro rápido del servicio de cualquier elemento, cuando éste sufra un cortocircuito o cuando empieza a funcionar en cualquier forma anormal que pueda originar daño o interferir con el funcionamiento eficaz del resto del sistema de potencia. El equipo de protección esta ayudado por interruptores que son capaces de desconectar el elemento defectuoso cuando el equipo de protección se lo manda.

Aunque la función principal de la protección por relevadores es reducir los efectos de los cortocircuitos, surgen otras condiciones anormales de funcionamiento, que también necesitan esta protección.

Una función secundaria de la protección por relevadores es indicar el sitio y el tipo de la falla. Dichos datos no sólo ayudan en la reparación oportuna sino que también, proporcionan los medios para el análisis de la eficacia de la prevención de la falla.

La filosofía general en el diseño de un sistema de protección, es dividir al sistema eléctrico de potencia en zonas que puedan ser adecuadamente protegidas, con la mínima cantidad de desconexión del sistema. Las zonas en las cuales se divide un sistema de potencia para su protección son los siguientes:

- Generador

- Transformador
- Bus
- Líneas de transmisión y distribución
- Motores

Los elementos más importantes a proteger de una Central Generadora, sea ésta de la naturaleza que sea (termoeléctrica, hidroeléctrica, etc.) son: el generador y los transformadores principal, auxiliar y de reserva o de arranque.

Siendo el Generador el equipo de mayor costo de la Central y que está sujeto a tipos de perturbaciones más posibles que cualquier otro equipo, debe protegerse adecuadamente contra fallas que podrían causarle daños severos y cuya reparación sería muy costosa y tardía, quedando así fuera del sistema por prolongados periodos de tiempo.

En contraste con los Generadores, el Transformador es una máquina que falla poco, pero que requiere de cuidados y atenciones, que se puede decir son mínimos. Los tres tipos de condiciones anormales que pueden presentarse son :

- a) Fallas internas
- b) Calentamiento excesivo por sobrecargas
- c) Sobrecalentamiento y esfuerzos mecánicos por fallas externas.

Estos elementos los podemos observar encerrados con línea punteada en la figura 1.1.

Se describen a continuación las características de la Unidad número 1 de la Central Termoeléctrica Fósil de Tula, Hgo., la cual ha servido como prototipo para otros estudios realizados por el Instituto de Investigaciones Eléctricas.

GENERADOR:

Capacidad 300 MVA (nominales)
Factor de Potencia 0.9
3600 rpm
3 fases, 60 Hz
Enfriado por Hidrógeno

TRANSFORMADOR PRINCIPAL:

Potencia 107 MVA, 1 fase, 60 Hz.

Voltaje 20 - 230 KV

Enfriado por aceite (FOA)

Conexión Delta-Estrella

TRANSFORMADOR AUXILIAR:

Potencia 21 MVA, 3 fases, 60 Hz

Voltaje 20 - 4.36 / 2.52 KV

Enfriado por Aceite y Aire (OA - FA)

Conexión Delta - Estrella

1.2.1 RELEVADORES USADOS EN LA PROTECCION DEL GENERADOR Y DEL TRANSFORMADOR.

Básicamente un relevador electromagnético de protección consiste de un elemento de operación (sensor y comparador) y un conjunto de interruptores (contactos). El elemento de operación recibe señales de transformadores de instrumentos TC's (Transformadores de corriente) y/o TP's (Transformadores de potencial) en forma de corrientes, voltajes, o una combinación de ambos (por ejemplo, impedancia o potencia), por cambios individuales o relativos de estas magnitudes las fallas señalan su presencia, tipo y localización en los relevadores de protección. Para cada tipo y localización de falla, hay alguna diferencia característica en estas magnitudes así como varios tipos de equipos de protección por relevadores disponibles, cada uno de los cuales está diseñado para reconocer una diferencia particular y funcionan en respuesta a ésta.

Principio de funcionamiento.

El relevador debe responder a un cambio en la magnitud de la señal de entrada, el ángulo de fase entre dos señales, la suma (o diferencia) de dos cantidades o la relación entre dos señales. En cualquier caso, el relevador realiza una operación de medición (o comparación) basada en las señales de entrada y refleja el resultado en la decisión de efectuar un cierre de contactos. Cuando esto ocurre los contactos activan una señal de alarma y/o aíslan la zona

de falla por medio de la acción de abrir interruptores del sistema.

En general, un relevador de protección está provisto con un indicador que muestra cuando ha funcionado el relevador para disparar un interruptor, los cuales son accionados ya sea mecánicamente, por el movimiento del mecanismo de accionamiento del relevador, o eléctricamente por el flujo de la corriente de contacto. Tales indicadores salen a la vista cuando el relevador ha funcionado, quedando dispuestos para reponerse manualmente, después de que se ha notado su indicación, listos para el siguiente funcionamiento.

El ajuste de "puesta en trabajo" o de "reposición" está constituido eléctricamente por bobinas, con tomas de corriente; por transformadores de potencial auxiliares, con tomas o resistencias; o mecánicamente, con resorte de tensión ajustable o por variación del entrehierro inicial del elemento de maniobra con respecto a su solenoide o electroimán.

Algunos relevadores tienen acción de retardo ajustable, y otros son instantáneos o de alta velocidad. El término instantáneo significa que no tiene acción de retardo intencional y se aplica a relevadores que funcionan en un tiempo mínimo aproximado de 0.1 seg. El término "alta velocidad" indica funcionamiento en menos de 0.1 seg aproximadamente y, por lo general, en 0.05 seg o menos. El tiempo de funcionamiento para relevadores de alta velocidad está expresado en ciclos y se basa en la frecuencia del sistema de potencia.

Todos los tipos de relevadores de protección se derivan ya sea directamente de estos elementos básicos, por combinación de dos o más de estos elementos en la misma caja cerrada o en el mismo circuito con ciertas interconexiones eléctricas, o bien accionando de un modo directo de dos o más de esos elementos para controlar un sólo conjunto de contactos. A continuación se explica brevemente el funcionamiento de algunos relevadores de protección típicos.

Relevadores Diferenciales.

Los relevadores diferenciales toman una variedad de formas que dependen del equipo que éstos protegen. Un relevador diferencial se define como "uno que funciona cuando el vector diferencia de dos o más magnitudes eléctricas similares excede una cantidad predeterminada".

La mayoría de las aplicaciones del relevador diferencial son del tipo diferencial de corriente. El ejemplo más simple de un arreglo semejante se muestra en la fig. 1.2. La parte punteada del circuito representa el elemento de sistema que está protegido por el relevador diferencial.

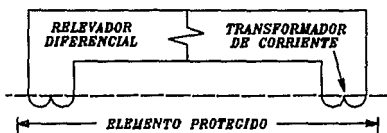


Fig 1.2 Protección del relevador diferencial

Este elemento de sistema puede ser una longitud de circuito, un arrollamiento de un generador, una parte de las barras colectoras, etc. En cada conexión al elemento de sistema se muestra un transformador de corriente (TC). Los secundarios de los TC se interconectan uno a otro; mientras que la bobina de un relevador de sobrecorriente se conecta a través del circuito secundario de los TC.

La corriente en el relevador diferencial será proporcional al vector diferencia entre las corrientes que entran y salen del circuito protegido. Si la corriente diferencial excede el valor de puesta en trabajo del relevador, éste funcionará.

Relevadores de Distancia (Tipo Impedancia).

En los relevadores anteriores, con los que se equilibra una corriente contra otra corriente, su característica de funcionamiento puede expresarse como una relación entre dos corrientes.

En los relevadores de distancia, hay un equilibrio entre tensión y corriente que puede expresarse en función de la impedancia. La impedancia, es la medida eléctrica de la distancia a lo largo de una línea de transmisión, lo que explica el nombre aplicado a estos relevadores.

En un relevador de impedancia el par producido por un elemento de corriente está

equilibrado con el par de un elemento de tensión. El elemento de corriente produce un par positivo (puesta en trabajo), mientras que el elemento de tensión produce un par negativo (reposición). En otras palabras, un relevador de impedancia es un relevador de sobrecorriente de tensión de retención. Si decimos que el efecto del resorte de control es K_3 , la ecuación del par es:

$$T = K_1 I^2 - K_2 V^2 - K_3 \quad \dots[1]$$

donde I y V son magnitudes eficaces de la corriente y de la tensión, respectivamente. En el punto de equilibrio, cuando el relevador está en el límite del funcionamiento, el par neto es cero, y

$$K_2 V^2 = K_1 I^2 - K_3 \quad \dots[2]$$

si despreciamos el efecto del resorte de control, de manera que su efecto sólo es notorio a magnitudes de corriente razonablemente bajas de aquellas encontradas ordinariamente, entonces K_3 es igual a cero, y al dividir entre el par de corriente la ecuación se transforma en:

$$Z = \frac{V}{I} = \sqrt{\left(\frac{K_1}{K_2}\right)} = cte \quad \dots[3]$$

En otras palabras, un relevador de impedancia está en el límite de funcionar a un valor constante dada la relación de V a I que puede expresarse como una impedancia.

Una vez descritos algunos de los principios de la protección por relevadores, es necesario identificar la ubicación de cada una de las protecciones dentro de la central eléctrica mediante el diagrama de la fig. 1.3, cuya conexión es de tipo unidad.

Para cada tipo de protección existe un relevador específico, cuyo nombre frecuentemente se relaciona con el relevador usado. Las diferentes funciones de estos relevadores de protección han sido identificadas con números de clasificación del dispositivo, junto con una o dos letras como sufijo cuando es necesario, por la norma ANSI/IEEE C37.2-1979, y son usadas como estándar en diagramas, libros de instrucción y especificaciones.

En la tabla 1.1 se da una lista de las protecciones que serán consideradas en este proyecto, así como el tipo de relevador y señales utilizadas por estas.

1.3 SISTEMAS DE PROTECCIONES BASADO EN MICROPROCESADORES.

La filosofía de las protecciones y la forma de operar para proteger los diferentes circuitos eléctricos de potencia no ha cambiado, lo que sí ha cambiado es la tecnología empleada para la detección y medición de señales así como, el procesamiento de dichas señales, basado en tecnología digital, obteniéndose mayor sensibilidad, un alto grado de confiabilidad, bajo costo y lo que es más importante, el de poder integrar este equipo a la nueva tecnología de Control Distribuido que se está implantando en las plantas generadoras.

Desde 1950 la computadora ha sido ampliamente utilizada en el campo de la Ingeniería Eléctrica (especialmente en el área de los Sistemas Eléctricos de Potencia) realizando tareas como estudios de fallas, flujo de cargas, estabilidad en transitorios, etc. También ha sido utilizada para realizar funciones de control en línea tales como: Control de frecuencia, Control de carga, Control Supervisorio y adquisición de datos, Monitoreo de eventos, Sectorización y administración de carga.

La investigación y desarrollo de aplicación digital por computadora para protección de Sistemas de Potencia por medio de relevadores digitales fue iniciada en 1960 cuando un número de expertos en el campo de relevadores empezó a considerar la posibilidad de utilizar algoritmos almacenados en computadoras digitales que simulaban la función de distintos relevadores. Rockefeller en 1969 realizó alrededor de 30 algoritmos que cumplían la función de distintos relevadores para la protección de una subestación. Desde que inició la investigación, Hitachi ha desarrollado tecnologías esenciales tanto para software como para hardware con el fin de implementar un relevador digital con un uso práctico. Posteriormente han aparecido diversos estudios (en su mayor parte editados por el IEEE) sobre el mismo tema.

De esta manera surge el término de "relevador digital". Las pocas pruebas de campo han sido el resultado de la cooperación entre empresas privadas y centros de investigación extranjeros, y están enfocadas principalmente a la protección de líneas de transmisión usando algoritmos de impedancia.

NOMBRE Y NUMERO DE LA PROTECCION	TIPO DE RELEVADOR	SEÑAL
PROTECCION DE RESPALDO DE FASE (21)	RELEVADOR DE DISTANCIA	V Y I
PROTECCION DE POTENCIA INVERSA (32G)	RELEVADOR TIPO COPA DE INDUCCION	α
PROTECCION CONTRA PERDIDA DE CAMPO (40G)	RELEVADOR DE DISTANCIA TIPO MHO	V Y I
PROTECCION DE SOBRECORRIENTE DE SECUENCIA NEGATIVA (46)	REL. DE SOBRECORRIENTE DE SECUENCIA NEGATIVA	I
PROTECCION DE SOBRECORRIENTE DE FASE (50/51)	REL. DE SOBRECORRIENTE DE TIEMPO INVERSO	I
PROTECCION DE SOBRECORRIENTE A TIERRA (51N)	RELEVADORÉS DE SOBRECORRIENTE	I
PROTECCION DE SOBRECORRIENTE A TIERRA (51 NT)	RELEVADORÉS DE SOBRECORRIENTE	I
PROTECCION CONTRA SOBREVOLTAJE (59G)	RELEVADOR DE SOBREVOLTAJE	V
PROTECCION DE VOLTAJE BALANCEADO (60)	RELEVADOR DE VOLTAJE BALANCEADO	V
PROTECCION CONTRA FALLAS A TIERRA EN EL CAMPO (64G)	RELEVADOR INSTANTANEO DE CD	V
PROTECCION CONTRA FALLAS A TIERRA EN EL ESTATOR (64G)	RELEVADOR DE SOBREVOLTAJE	V
PROTECCION DE BAJA FRECUENCIA (81G)	RELEVADOR INSTANTANEO DE FRECUENCIA	V
PROTECCION DIFERENCIAL DEL GENERADOR (87G)	RELEVADOR DIFERENCIAL	I
PROTECCION DIFERENCIAL DEL TRANSFORMADOR PRINCIPAL (87T)	RELEVADOR DIFERENCIAL	I
PROTECCION DIFERENCIAL DEL TRANSFORMADOR AUXILIAR (87A)	RELEVADOR DIFERENCIAL	I

V: Voltaje
 I: Corriente
 α : Angulo de fase

Tabla 1.1 Tipos de Protecciones

ESQUEMA DE PROTECCIONES CONVENCIONALES DE UNA CENTRAL
TERMoeLECTRICA EN CONEXION TIPO UNIDAD.

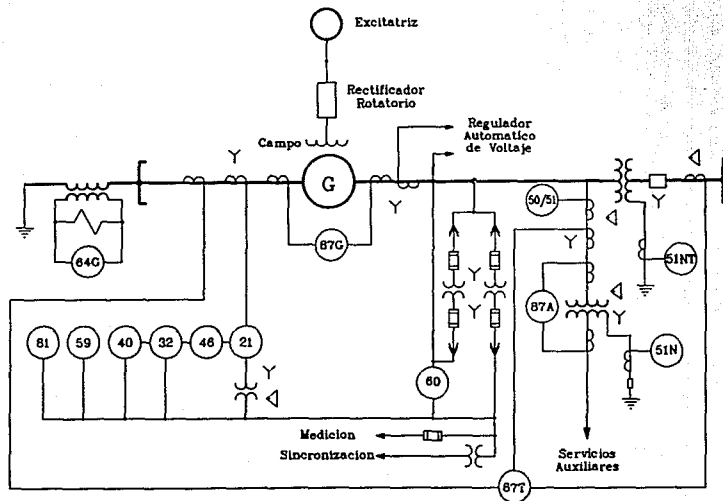


Fig. 1.3

Los factores que no permitieron que el microprocesador sustituyera total y ampliamente a los relevadores convencionales fueron los costos extremadamente altos del hardware y de los programas de software para implementar funciones específicas, así como también, la velocidad de procesamiento que se requería no era aún satisfactoria en los microprocesadores de esa época.

No obstante, en los últimos años se han hecho avances muy significativos en el hardware de los microprocesadores con el empleo de la tecnología de VLSI. De esta manera se ha logrado disminuir su tamaño, consumo de energía y costo. Mientras que la velocidad de procesamiento se ha incrementado a más del doble.

Actualmente, en México, la protección de Centrales Generadoras se realiza mediante relevadores electromagnéticos o de estado sólido, que hasta la fecha han cumplido con eficiencia su función; sin embargo, debido al crecimiento y a la complejidad que hoy presenta la red nacional, y con la llegada de los microprocesadores su avance en cuanto a la rapidez de operación de la tecnología digital de muestreo, filtrado, manejo de datos y cálculo, surge la necesidad de establecer una nueva tecnología basada en éstos, con el propósito de realizar la medición, comparación y operación del relevador por medio de programas en base a algoritmos que caracterizan las curvas, zonas de operación del relevador cuando ocurre una falla.

1.3.1 CONFIGURACION Y CARACTERISTICAS DEL SISTEMA DE PROTECCION.

Desde hace un par de años, en el Instituto de Investigaciones Eléctricas se realiza el proyecto de PROTECCIONES ELECTRICAS EN BASE A MICROPROCESADORES, cuyo objetivo es la obtención de un prototipo electrónico que realice las mismas funciones de las protecciones eléctricas convencionales que operan en una Central Generadora, la configuración requerida para este nuevo sistema, es la que se muestra en la figura 1.4.

De antemano, sabemos que el sistema de potencia que estamos protegiendo es de naturaleza analógica, por lo que es importante tomar en cuenta ciertas consideraciones técnicas al convertir una señal analógica a digital para alimentar un relevador digital. Algunas

de estas consideraciones son los requerimientos de exactitud, resolución, linealidad y estabilidad de la calibración. Factores tales como errores generados por cambios de temperatura, tiempo de conversión, y estabilidad en el suministro de alimentación deben analizarse cuidadosamente.

Para la realización de este proyecto se analizaron las diferentes configuraciones en base a microprocesadores (Sistema de protección centralizado, Sistema de protección individual y Sistema de protección con respaldo), que se pueden aplicar para las protecciones. Dando como resultado la elección de la arquitectura del Sistema de Protección con Respaldo, cuya configuración se muestra en la figura 1.4. Como se puede apreciar existe otro sistema, esto es con el fin de que en caso de falla del sistema de protección principal, se tenga otro que lo respalde inmediatamente.

Del diagrama de la figura 1.4 se observa que el primer paso, es obtener una información confiable de los equipos que se protegen. Esto se logra mediante el uso de transformadores de corriente o voltaje, los cuales tienen niveles normalizados en sus secundarios, estos son 5 Amp y 120 V respectivamente. Estos son los rangos de entrada para la mayoría de los relevadores de protección convencionales, pero no son niveles típicos para los circuitos encontrados en computadoras. Por lo tanto es necesario que las amplitudes de voltaje y/o corriente sean atenuadas a valores normalizados para equipo electrónico, teniendo niveles de 4 a 20 miliAmp y de 0 a 5 V, realizado por medio de un módulo de interfaces o acondicionadores de señal.

El diseño, implementación y pruebas de tales interfaces es precisamente el objetivo del presente trabajo de tesis.

Las características de dichas interfaces deben ser:

- Filtraje de armónicas
- Inmunidad al ruido
- Proporcionar un valor RMS requerido
- Nivel de señal de 0 a 5 VDC.

Este módulo es de suma importancia, ya que además de acondicionar las señales de

CONFIGURACION DE PROTECCION EN BASE A
MICROPROCESADORES PARA CENTRALES TERMoeLECTRICAS

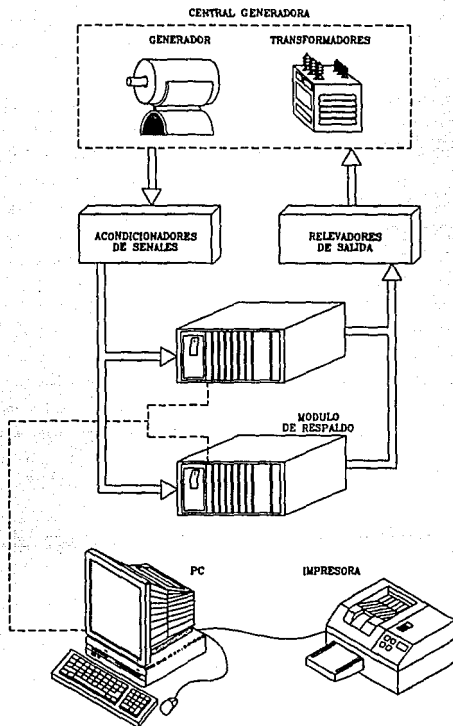


Fig. 1.4 Configuración de Protección en base a Microprocesadores para una central termoelectrónica.

entrada, aislará completamente al sistema de protección de los efectos indeseables que la central pueda ejercer sobre él.

Estas señales obtenidas de campo alimentarán al sistema de protecciones en base a microprocesadores con un conjunto de valores para que éste haga las comparaciones, cálculos, retardos de tiempo y coordinación necesarios para poder generar las señales de salida que activarán a los diferentes interruptores de potencia o de alarma. Para llevar a cabo esto se tendrán tarjetas con salida por relevador, los cuales accionarán a una bobina de disparo de protección.

En el departamento de electrónica del IIE se han desarrollado una serie de tarjetas para la supervisión y control de procesos, con el fin de apoyar los estudios y proyectos de ingeniería eléctrica de potencia que se llevan a cabo dentro de este instituto. Este equipo es un sistema digital con arquitectura modular, donde cada uno de los módulos se encarga de una función específica. De manera que se cuenta con tarjeta procesadora (CPU), tarjetas de conversión A/D, tarjetas de entradas digitales, tarjetas de salidas digitales, tarjeta de comunicación, etc. Esta arquitectura facilita que el sistema SAC se adecue a las necesidades particulares de este proyecto.

Las características principales de estos módulos son las siguientes:

Tarjeta Procesadora

Esta tarjeta tiene una unidad central de proceso de uso general que contiene todos los elementos de una microcomputadora.

Esta basada en la arquitectura del microprocesador 8088, el cual tiene 8 bits externos y 16 bits internos en la unidad central de procesamiento. Entre los recursos con los que cuenta se tienen hasta un máximo de 256 Kbytes en las diferentes mezclas de memoria.

Existen además, 3 contadores programables, 9 niveles de interrupción y un canal de expansión compatible eléctricamente con INTEL.

En esta aplicación se requiere alta velocidad en cálculo numérico, por lo que se cuenta

con un coprocesador matemático que puede funcionar concurrentemente con la Unidad de Proceso Central. Otras características de esta tarjeta son:

RELOJES DEL SISTEMA.

- CPU	8 MHz.
- BUS	9.216 MHz.
- CANAL DE EXPANSION	9.216 MHz.
- ENTRADA CONTADOR: 0,1,2	1.2288 MHz.

COPROCESADOR.

	8087.
- Palabra	8/16 bits.
- Reloj	8.0 MHz.
- Ciclo de reloj	125 nseg.
- Ciclo del Bus	500 nseg.

CAPACIDAD DE MEMORIA

- ROM (EPROM)	192 Kbytes (6 x 27256)
- RAM (estática)	128 Kbytes (4 x 43c256)
- EEPROM	16 Kbytes (2 x 2864)
- Memoria interna max.	256 Kbytes.

Tarjeta de Entradas Analógicas con Conversión A/D.

Esta tarjeta es un sistema para controlar la conversión analógica digital, presenta un microcontrolador con RAM, puertos de E/S, reloj de tiempo real e indicadores del funcionamiento de la tarjeta.

El convertidor A/D utiliza el método de conversión de aproximaciones sucesivas, el cual tiene las siguientes características:

- Multiplexor para 8 canales de entrada.
- Sample/hold on chip.
- 100% programable por software.
- Resolución de 10 bits.

- Unipolar 0 - 5 volts o bipolar de -5 a +5 volts.
- Entradas single-ended o diferencial.
- Tiempo de conversión por canal de 28 microseg.

Tarjeta de Comunicaciones.

El circuito principal es un DUART, el cual transmite los datos en serie por los canales A y B independientemente, los cuales llegan a los drivers que convierten los niveles TTL a RS-232C para comunicar el sistema a cualquier equipo que tenga dicha interfaz.

Tarjeta de Salidas Digitales con Relevador.

Esta tarjeta tiene 16 salidas digitales con relevador, los cuales pueden abrirse o cerrarse individualmente. El relevador, con contacto de mercurio, es de un polo un tiro, normalmente abierto y soporta en el contacto hasta 1 Amp con carga resistiva. El máximo voltaje de conmutación es de 500 Vdc.

Tiene bajo consumo de potencia y alta inmunidad al ruido, características de los circuitos CMOS.

Se propone adicionar una interfaz al operador en donde pueda observar, mediante una computadora personal, que protecciones se activarán, obteniendo también un registro impreso de que protección operó y en que momento. Así mismo se tendrá la opción de modificar algún parámetro de operación de las protecciones del sistema.

Finalmente, cabe mencionar que se utilizó un lenguaje de alto nivel para el desarrollo de la programación del sistema, el cual es el lenguaje "C" de Intel y el lenguaje de Turbo C de Borland.

2

DISEÑO Y CONSTRUCCION DE LAS INTERFACES

INTRODUCCION

Después del análisis del sistema de protecciones en modo convencional, realizado en el capítulo anterior, y de los algoritmos diseñados por el Departamento de Ingeniería Eléctrica para sustituir cada una de las protecciones por medio de sistemas basados en microprocesadores, se han encontrado los tipos de interfaces necesarias para satisfacer los requerimientos de cada uno de los algoritmos de protección. El diseño de cada una de estas interfaces será expuesto en este capítulo.

En la tabla 2.1 se observa el resultado de este análisis, conteniendo el nombre de la protección y el tipo de interfaz requerida, y en la figura 2.1 se observa la configuración que tendrá el sistema de protecciones en base a microprocesadores, en el cual, se muestra la distribución de interfaces necesarias para otorgar al sistema todas las señales requeridas.

En la tabla 2.2 se muestran las especificaciones de entrada/salida que deben satisfacer cada una de las interfaces.

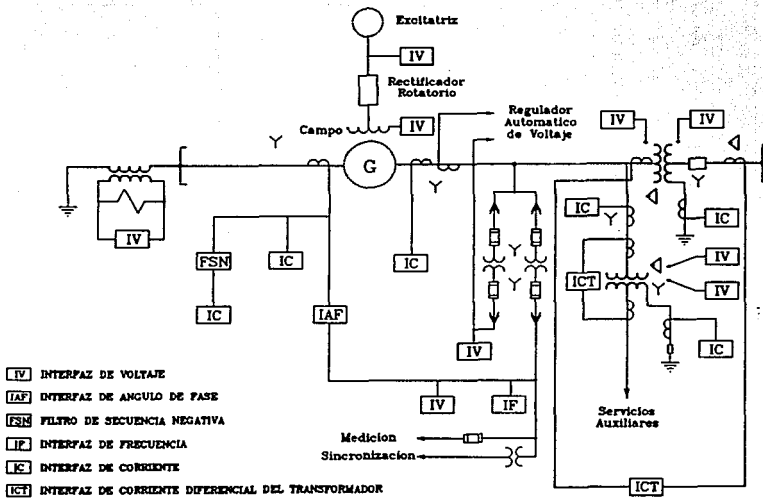
NOMBRE Y NUMERO DE LA PROTECCION	TIPO DE INTERFASES	FASES QUE SON NECESARIAS
DE RESPALDO DE FASE (21)	IV, IC	TRIFASICA
DE POTENCIA INVERSA (32)	IAF	TRIFASICA
CONTRA PERDIDA DE CAMPO (40G)	IV, IC	MONOFASICA
SOBRECORRIENTE DE SECUENCIA NEGATIVA (46)	IC	TRIFASICA
TEMPERATURA ALTA EN EL ESTATOR (49G)	IV	MONOFASICA
DE SOBRECORRIENTE DE FASE (50/51)	IC	MONOFASICA
DE SOBRECORRIENTE A TIERRA (51N)	IC	MONOFASICA
DE SOBRECORRIENTE A TIERRA (51NT)	IC	MONOFASICA
DE SOBREVOLTAJE (59G)	IV	MONOFASICA
CONTRA SOBREEJITACION (59T)	IV, IF	MONOFASICA
DE VOLTAJE BALANCEADO (60)	IV	TRIFASICA
BUCHHOLZ (63)	IV	MONOFASICA
FALLAS A TIERRA EN EL ESTATOR (64G)	IV	MONOFASICA
FALLAS A TIERRA EN EL CAMPO (64F)	IV	MONOFASICA
DE BAJA FRECUENCIA (81)	IF	MONOFASICA
DIFERENCIAL DEL GENERADOR (87G)	IC	TRIFASICA
DIFERENCIAL DEL TRANSFORMADOR (87T)	ICT	TRIFASICA
DIFERENCIAL AUXILIAR (87A)	IC	TRIFASICA

Tabla 2.1 Tipo de interfaces necesarias.

TIPO DE INTERFAZ	PARAMETRO	RANGO DE ENTRADA		RANGO DE SALIDA	
		DESDE	HASTA	DESDE	HASTA
I V	VOLTAJE	120 V	1200 V	0.5 V DC	5 V DC
I C	CORRIENTE	5 A	150 A	0.5 V DC	5 V DC
I F	FRECUENCIA	55 Hz	65 Hz	0.5 V DC	5 V DC
I AF	ANGULO DE FASE	0°	90°	0.0 V DC	5 V DC

Tabla 2.2 Rangos necesarios para cada una de las interfaces.

Fig. 2.1 Distribución de interfaces en el esquema de protecciones en base al microprocesador.



2.1 INTERFAZ DE VOLTAJE.

La interfaz de Voltaje, se diseñó para soportar grandes incrementos de voltaje en condiciones anormales, siendo su función principal, la de sensar el voltaje en un punto determinado de la Central en el menor tiempo posible. Por tal motivo los elementos que constituyen dicha interfaz son de alta precisión, respuesta rápida y con una alta linealidad. El tiempo de respuesta así como la linealidad son factores importantes porque la salida de la interfaz debe reflejar linealmente a la entrada en un tiempo mínimo para que las protecciones que dependan de ésta actúen rápidamente.

Después de haber analizado diferentes alternativas se obtuvo el diseño mostrado en la figura 2.2, consta de tres módulos principales: aislamiento/accondicionamiento, filtrado y cálculo del valor RMS.

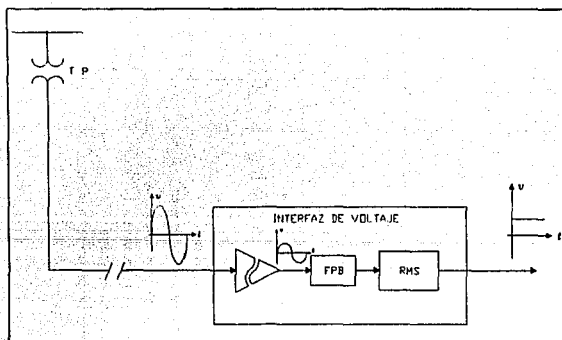


Fig. 2.2 Diagrama a bloques de la Interfaz de Voltaje.

A continuación se describe cada uno de los módulos, obsérvese la figura 2.3.

2.1.1 MODULO DE AISLAMIENTO/ACONDICIONAMIENTO.

Como la señal de voltaje se toma del secundario de un transformador de potencial, el cual entrega un valor nominal de $120 V_{RMS}$ (169.7 Vp), es necesario reducir la magnitud de este voltaje a un nivel adecuado, considerando no exceder los límites que soportan los componentes que constituyen esta interfaz, así como los niveles que maneja el equipo de procesamiento de dicha señal. Por lo cual el divisor de tensión se ajusto de manera que nos reduzca el voltaje nominal de $120 V_{RMS}$ a un nivel de $0.5 V_{RMS}$ (0.707 Vp), y un voltaje de falla estimado de $1200 V_{RMS}$ (1697.05 Vp) a un nivel de $5 V_{RMS}$ (7.07 Vp). Obsérvese que se considero el máximo voltaje de falla de 10 veces el voltaje nominal.

Una vez obtenido el voltaje adecuado se requiere aislar el área eléctrica de la de potencia para proteger las siguientes etapas, esto se hizo mediante un amplificador de aislamiento cuya función es proporcionar un aislamiento en modo común e interrumpir lazos de tierra y trayectorias de fuga, y rechazar voltajes y ruido de modo común que pueden degradar la exactitud de la medición.

El amplificador de aislamiento que se utilizó es el AD210 de Analog Devica, el cual proporciona aislamiento en modo común $2500 V_{RMS}$ (3500 Vp), baja capacitancia de entrada y salida de 5 pf en 120 dB CMR, con un máximo de no-linealidad de $\pm 0.012 \%$.

Otra posibilidad de aislamiento es utilizar acoplamiento óptico, sin embargo, para los circuitos de aislamiento óptico se encuentra que tienen mayor no linealidad, la no linealidad de un amplificador es la máxima desviación de su función de transferencia ideal, esta desviación se expresa en porcentaje (%) respecto al valor pico-pico de la señal de salida.

En la tabla 2.3 se hace una comparación de las características de los dos tipos de aislamiento: acoplamiento por transformador (AD210) y acoplamiento óptico.

En la figura 2.3 se puede observar que la configuración utilizada para el AD210 es de ganancia unitaria (pines 16 y 17 cortocircuitados), por lo que la señal de salida, es la misma que la de entrada más una pequeña señal de ruido de alta frecuencia, este ruido se debe a la interferencia electromagnética (EMI) que genera el oscilador interno del AD210 con frecuencia

CARACTERÍSTICAS	AD210	ACOPLAMIENTO OPTICO
NO-LINEALIDAD (%) MAX.	0.025	0.2
VOLTAJE DE AISLAMIENTO (KV)	3.5	5.0
RECHAZO EN MODO COMUN A 60 Hz (dB)	120	100
RESPUESTA EN FRECUENCIA (KHz)	15 - 20	10 - 30
GENERACION EMI	BAJA	NINGUNA
TAMANO (in)	0.74	MEMOR A 0.5

Tabla 2.3 Comparación del acoplamiento óptico y del amplificador de aislamiento AD210.

de 50 KHz, esto es porque el principio de acoplamiento de este amplificador es por transformador. Este oscilador alimenta al modulador de onda completa, el cual traslada la señal llevando la frecuencia para aplicarla al transformador, al demodulador sincrónico, cuya función es reconstruir la señal de entrada y enviarla al puerto de salida.

Es importante eliminar la presencia de esta señal de ruido, ya que para esta interfaz y para el sistema de adquisición de datos, este rizo podría causar mediciones inexactas, por lo que la conversión analógico-digital no sería muy confiable. Esto se solucionó mediante un filtro pasobajas Butterworth de dos polos, diseñado con los siguientes cuatro pasos:

- Eligiendo la frecuencia de corte, $f_c = 65$ Hz
- Haciendo $R_1 = R_2 = R = 165$ K Ω
- Se calculó C_1 , mediante la ecuación [1]:

$$C_1 = \frac{0.707}{\omega_c R} = \frac{0.707}{(408.407 \text{ rad/seg})(165 \text{ K}\Omega)} = 10.49 \text{ nF} \quad \dots[1]$$

- Para C_2 se utilizó la ecuación [2]:

$$C_2 = 2C_1 = 20.98 \text{ nF} \quad \dots[12]$$

Valores comerciales:

$$- C_1 = 10 \text{ nF}$$

$$- C_2 = 0.022 \text{ } \mu\text{F}$$

Se eligió este filtro activo, debido a que su respuesta en frecuencia es muy plana a la mitad de la banda de paso, y un poco redondeada en las cercanías del corte, por lo que su aproximación a un filtro paso bajas ideal es buena; además es mayor su rendimiento comparable al de los filtros LC, ya que estos no trabajan a bajas frecuencias. Estos filtros Butterworth son fáciles de fabricar porque los valores resultantes de los componentes son más prácticos que la mayoría de los otros tipos, y menos críticos para las tolerancias de los componentes. Para la implementación del filtro se utilizó el OPAMP AD544 de Analog Devices.

El amplificador no inversor al final del módulo entrega un voltaje de salida con la misma polaridad que el de entrada, además permite ajustar el nivel de la señal de salida del filtro para corregir posibles errores de exactitud en el divisor resistivo, su ganancia se puede variar de 1 a 1.5 por medio de un trimpot multivuelas de 5 K Ω .

2.1.2. MÓDULO DE CONVERSIÓN RMS.

Este módulo consiste únicamente de un convertidor RMS-DC, el cual es un circuito integrado que entrega un voltaje de DC equivalente al valor RMS de la señal de entrada.

El circuito integrado seleccionado es el AD536 de Analog Devices; existen otros convertidores de la misma familia, pero tienen el inconveniente de manejar como máximo señales de entrada de 1 V_{RMS}, solamente el AD637 y el AD536 pueden manejar señales de hasta 7 V_{RMS}.

Este dispositivo calcula el valor RMS, basándose en la ecuación [3]:

$$V_{RMS} = Avg \left[\frac{V_{rms}^2}{V_{rms}} \right] \quad \dots[13]$$

El proceso que utiliza este convertidor para calcular el valor RMS es tomar el valor absoluto, elevarlo al cuadrado y dividirlo entre la salida retroalimentada, y finalmente filtrar el resultado.

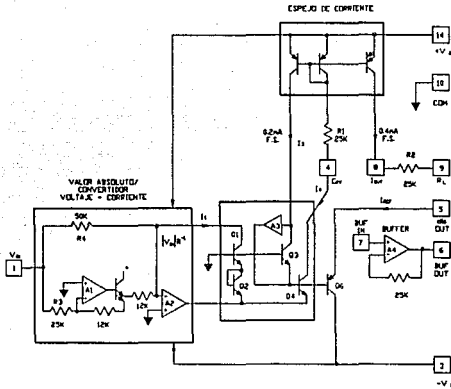


Fig. 2.4 Esquema simplificado del AD536.

En la figura 2.4 se muestra un esquema simplificado de dicho circuito. Como se puede observar esta dividido en cuatro secciones: circuito de valor absoluto (rectificador activo), "squarer/divider", corriente de espejo y un buffer amplificador. El voltaje de entrada V_{ENT} puede ser de AC o DC y es convertido a una corriente unipolar I_1 por el rectificador activo A_1, A_2 . La corriente I_1 maneja una entrada del squarer/divider, el cual tiene la siguiente función de transferencia $I_4 = I_1^2 / I_3$. La corriente de salida I_4 del S/D maneja la corriente de espejo a través de un filtro paso-bajas formado por R_1 y un capacitor externo (C_{AV}). Si la constante de tiempo es mucho mayor que el período más largo de la señal de entrada, entonces I_4 es el promedio. El espejo de corriente regresa una corriente I_3 , la cual es igual al promedio I_4 , hacia el S/D para completar el cálculo del rms, esto es:

$$I_4 = Avg \left[\frac{I_1^2}{I_3} \right] = I_{1,rms} \quad \dots[4]$$

Un mejor método para reducir el rizo en la salida es usar un "post - filter" como se observa en la figura 2.6. Si se usa un filtro de un polo (eliminando C_3 y disminuyendo R_x), y C_2 es aproximadamente el doble del valor del C_{AV} , el rizo es reducido como se muestra en la figura 2.7. Por ejemplo con $C_{AV} = 1 \mu f$ y $C_2 = 2.2 \mu f$ el rizo para una señal de entrada a 60 Hz se reduce de un 10 % a 0.3 % aproximadamente. El tiempo de conversión, sin embargo es incrementado por aproximadamente un factor de 3.

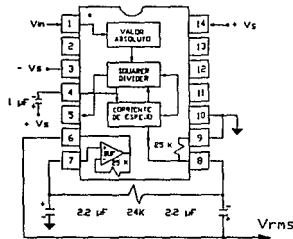


Fig. 2.6 Diagrama de conexión para un "post - filter" de dos polos.

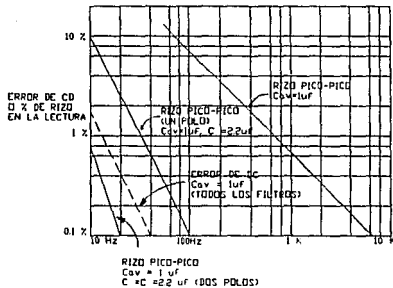


Fig. 2.7 Curvas características de varios tipos de filtros.

Utilizando un "post - filter" de dos polos se obtiene una gran reducción del rizo sin incrementar sustancialmente el tiempo de conversión. Los valores de C_{AV} , C_2 y C_3 pueden ser reducidos para obtener tiempos de ajuste extremadamente rápidos para una cantidad constante de rizo. Debe tenerse cuidado al escoger el valor de C_{AV} ya que el error por DC es dependiente de este valor e independientemente del "post - filter".

Una vez analizadas las alternativas para obtener una mejor respuesta del circuito con un porcentaje de rizo y un error de DC mínimos, se optó por los siguientes valores a partir de las curvas características que proporciona el fabricante para diferentes tipos de filtros, los cuales fueron:

$$C_{AV} = 0.1 \mu f \text{ y } C_2 = C_3 = 2.2 \mu f$$

2.2 INTERFAZ DE CORRIENTE.

La interfaz de corriente es una de las interfaces más importantes dentro del Sistema de Adquisición de Datos de la Central, debido a que varias protecciones utilizan como señal de entrada la corriente. Además este parámetro es uno de los más afectados cuando ocurre una falla en cualquier elemento de la Central.

En los sistemas de potencia, la corriente presenta algunos comportamientos interesantes que pueden variar de acuerdo al elemento específico y a ciertas condiciones.

Es necesario contar con dos interfaces de corriente distintas, ya que una servirá para sensor corrientes en forma individual, denominada interfaz de corriente simple, la cual se utiliza para la mayoría de las protecciones que necesitan este parámetro, y la otra, denominada interfaz de corriente diferencial del generador, la cual sensa las corrientes de entrada y salida. Estas dos interfaces se describen a continuación.

2.2.1 INTERFAZ DE CORRIENTE SIMPLE.

La función de esta interfaz es obtener el valor rms de la corriente en los puntos de la Central que se requieran para la protección del Generador y del Transformador, es importante hacer

incafié que este valor rms debe ser un voltaje, debido a las características del equipo de adquisición de datos. La interfaz es capaz de soportar incrementos de corriente en condiciones de falla muy grandes con respecto a su valor nominal. En el caso de la corriente estos incrementos son más frecuentes y de mayor magnitud que en el caso de voltaje, ya que por lo general una falla se presenta en forma de un corto circuito causando que la corriente aumente rápidamente alcanzando valores de 20 a 30 veces la corriente nominal.

Su diagrama a bloques se ilustra en la figura 2.8 en la cual se observa que consta de un módulo de aislamiento/ acondicionamiento, y de un módulo que calcula el valor rms de la señal acondicionada.

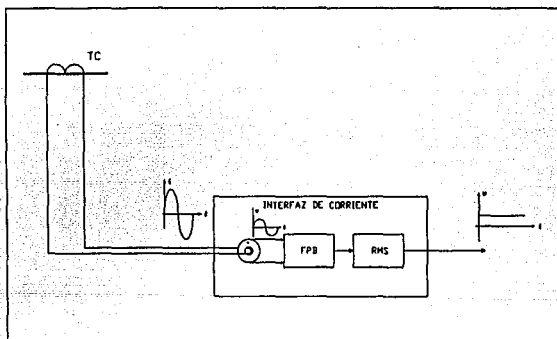


Fig. 2.8 Diagrama a bloques de la interfaz de corriente.

Como se observa en la figura 2.9 la etapa de aislamiento la constituye : un transductor, un filtro pasobajas y un amplificador no inversor.

Para la etapa de aislamiento se analizaron dos alternativas, en la primera se consideró la utilización de una resistencia Shunt con un amplificador de aislamiento, esta configuración es esencialmente la misma que en la interfaz de voltaje, su diferencia radica en la sección de entrada, en donde la señal de corriente proveniente del TC se convierte a un voltaje

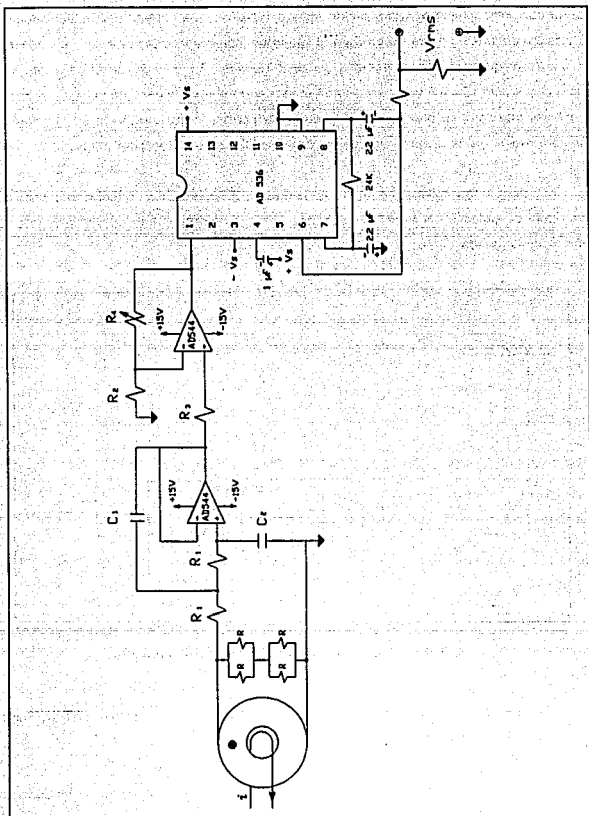


Fig. 2.9 Diagrama eléctrico de la interfaz de corriente.

proporcional por medio de una resistencia Shunt de potencia (R_s). Este voltaje es el que alimentaría al amplificador de aislamiento AD210; en configuración de seguidor, y sería tomado sin ningún riesgo por el filtro pasobajas.

Para calcular la resistencia R_s , se estimó una corriente de falla de hasta 20 veces la corriente nominal. Es decir, en condiciones normales, con la corriente del secundario del TC igual a 5 Amp, la resistencia R_s con un valor de 0.05Ω generaría $0.25 V_{RMS}$ ($0.35 V_p$), y en condiciones de falla generaría con una corriente de 100 Amp del TC un voltaje igual a $5 V_{RMS}$ ($7.07 V_p$), el cual es el máximo voltaje que acepta el Sistema de Adquisición de Datos para procesar dicha señal. Aunque en realidad, la interfaz será capaz de resistir una corriente de falla de hasta 40 veces la corriente nominal ($10 V_{RMS}$ en la entrada del AD210) sin ocasionar problemas con el aislamiento, únicamente se saturará el RMS sin sufrir daño alguno.

Las desventajas que se encontraron al analizar esta alternativa fueron las siguientes:

- Como se habrá observado son resistencias de valor muy pequeño y que deben soportar, en caso de que ocurra una falla, corrientes muy grandes, aproximadamente 150 Amp, por lo que deben disipar una potencia muy grande, cerca de 1 KWatt, este tipo de resistencias se tendrían que mandar a fabricar al extranjero, serían de tamaño muy grande y el voltaje que se obtendría a través de ésta a altas corrientes no sería muy lineal, además el costo de estas resistencias es muy elevado.

La segunda opción que se estimó fue la utilización de un transductor de corriente a voltaje, el cual sustituiría a la resistencia Shunt y al amplificador de aislamiento, en este caso la señal de corriente proveniente del TC circulará a través del núcleo del transductor (como se observa en la figura 2.9).

En la tabla 2.4 se muestran las características de varios transductores de este tipo, el que más se adecua a las necesidades de la interfaz es el 5308 de este transductor se obtiene 0.1 volt por cada amper que circula a través de él.

Dicho transductor se sometió a diversas pruebas para comprobar su linealidad, tiempo

P/N	I, A	VOLT PDR AMP.	R, Ω	R.C.F. A	
				$\frac{100 \times}{L}$	$\frac{100 \times}{L}$
5301	5	.1	100	100.0	106.1
5302	10	.1	100	100.0	103.4
5303	15	.1	100	100.0	103.0
5304	20	.1	100	100.0	102.8
5305	25	.1	100	100.0	102.0
5306	30	.1	100	100.0	101.9
5307	40	.1	100	100.0	102.0
5308	50	.1	100	100.0	101.9
5309	60	.1	100	100.0	101.8
5310	75	.1	100	100.0	101.6
5311	100	.1	100	100.0	101.4
5312	150	.1	100	100.0	101.0
5313	200	.1	100	100.0	100.9

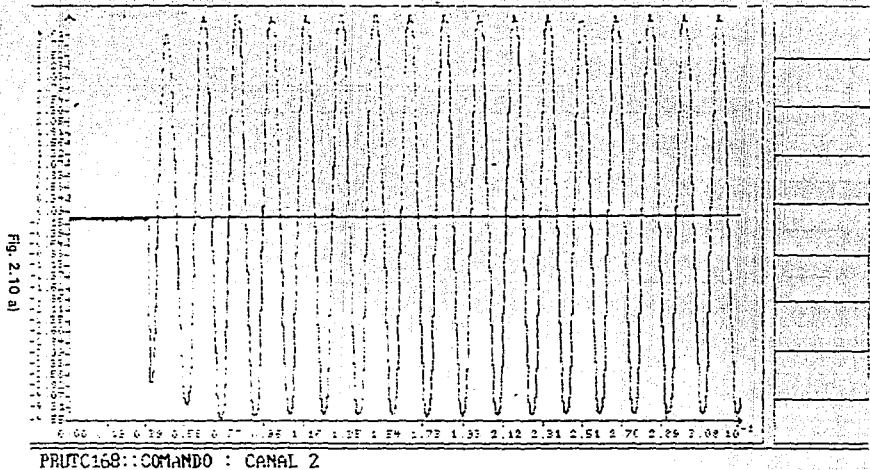
Tabla 2.4 Características de algunos transductores.

de respuesta en presencia de un transitorio y su rango de operación. Los resultados de estas pruebas fueron los siguientes:

- Se comporta linealmente siempre y cuando la resistencia de carga R_L sea de alta precisión, y tenga un alto coeficiente térmico capaz de disipar 1 Watt.
- El fabricante especifica un rango de operación de 0 a 50 Amp, pero se probó hasta 150 Amp conservando su linealidad.
- Se provocó un transitorio y mediante un digitalizador de señales se observó la respuesta de éste, comprobando de esta forma que es capaz de percibir dicho transitorio, como se muestra en la figura 2.10.

Por lo anteriormente expuesto se concluye que el transductor es la mejor opción en cuanto a:

- Linealidad

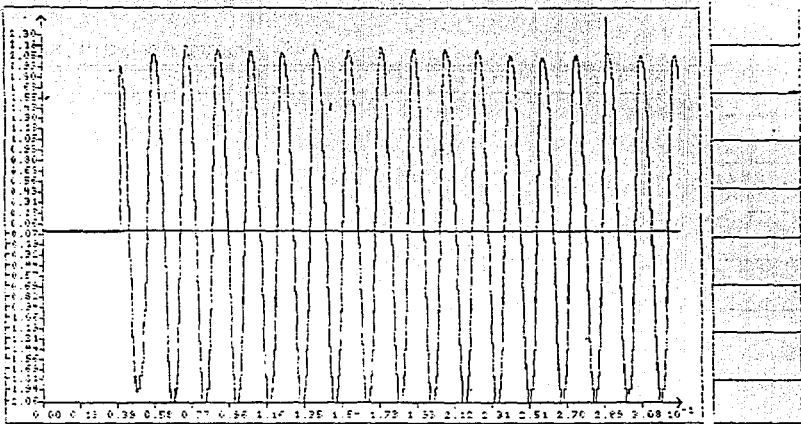


X : Segs.

Y : AMPERES

SIGRAT-4.

Detalle y construcción de las interfaces



PRUTC16B::COMANDO : CANAL 1

X : Segs.

Y : AMPERES

SIGRAT-4

Fig. 2.10 b)

- Rango de Operación
- Costo
- Dimensión

Por lo tanto la etapa de aislamiento/acondicionamiento está formada por el transductor, el filtro pasabajos y un amplificador no inversor, el cual permite ajustar la señal a la salida del filtro para corregir posibles errores de exactitud debidos a la calidad de los componentes, mediante el trimpot de 5 K Ω .

El módulo RMS es exactamente el mismo que se utilizó para la interfaz de voltaje. Debido a que los niveles de voltaje que manejan estas etapas varía de 0 a 15 V fue necesaria la utilización de un limitador de voltaje constituido por un divisor de tensión, el cual fue calculado para obtener un rango de salida de 0 a 5 V. De tal manera que, cuando se tienen 5 Amp (corriente nominal) en la entrada, se obtiene a la salida 0.1665 V_{RMS} y para una corriente de 150 Amp se obtendrán aproximadamente 5 V_{RMS}.

2.2.2 INTERFAZ DE CORRIENTE DIFERENCIAL DEL GENERADOR.

La protección diferencial del generador protege principalmente contra corto circuitos entre fases dentro del embobinado del generador. Esta protección compara la corriente que sale de un embobinado con la corriente que entra por el otro extremo del mismo embobinado, debido a eso el algoritmo necesita sensor el valor RMS de las corrientes de entrada y salida de las tres fases, para llevar a cabo dicho análisis.

Debido a que la interfaz de corriente solo es capaz de recibir una señal y obtener de ésta su correspondiente valor RMS, fue necesario realizar un arreglo de seis interfaces de corriente, las cuales constituyen la interfaz de corriente diferencial del Generador.

Estas señales son leídas posteriormente por los canales A/D del sistema de adquisición de datos, para que el algoritmo detecte si la diferencia (entre entrada y salida) está en el límite o por arriba de lo establecido, en este caso el algoritmo responde activando su protección, esto significa que existe una falla en el generador, por lo que envía una señal para sacar de operación a los dispositivos involucrados, y da aviso a la Central de que operó dicha protección.

2.3 INTERFAZ DE SECUENCIA NEGATIVA.

Debido a que esta interfaz, así como la Interfaz de corriente diferencial del Generador son de uso específico, es importante considerar la teoría básica sobre la Protección de Secuencia Negativa, por lo que a continuación se expondrán algunos puntos importantes.

El relevador para la protección de sobrecorriente de secuencia negativa protege al generador contra toda clase de corrientes asimétricas que causan corrientes de doble frecuencia y calentamiento en el rotor.

Estas corrientes asimétricas se pueden deber a:

1. Fallas asimétricas en alta tensión.
2. Una fase abierta en algún circuito conectado al generador.
3. Cargas desbalanceadas o monofásicas.

Este relevador funciona a partir de la salida de un filtro de corriente de secuencia negativa, que a su vez se alimenta de los transformadores de corriente del generador, obteniéndose un voltaje proporcional a la componente de secuencia negativa del sistema trifásico.

Este filtro esta basado en el modelo matemático de las componentes simétricas del sistema eléctrico de potencia, la ecuación que determina al circuito de secuencia negativa esta definido por la ecuación [6]:

$$V_2 = \frac{1}{3} (V_a + a^2V_b + aV_c) \quad \dots[6]$$

Cada una de las corrientes se encuentran defasadas 120° , es decir la fase de la corriente b esta defasada 240° y la fase de la corriente c esta defasada 120° en relación a la fase de la corriente de entrada a, sustituyendo estas relaciones en la ecuación anterior se obtiene el voltaje de salida el cual queda definido por la ecuación [7]:

$$e_2 = \frac{R}{3} (I_a + I_b \angle 240^\circ + I_c \angle 120^\circ) \quad \dots[7]$$

Si consideramos que la resistencia es igual a 1Ω la ecuación [7] se reduce a:

$$e_2 = \frac{1}{3}(I_a + a^2 I_b + a I_c) \quad \dots[18]$$

Como los relevadores digitales están diseñados a partir del principio de funcionamiento de los relevadores convencionales, es necesario contar con un filtro de corriente de Secuencia Negativa que está diseñado de acuerdo a esta nueva filosofía basada en microprocesadores.

Según el teorema de Fortescue, tres vectores desequilibrados de un sistema trifásico pueden descomponerse en tres sistemas equilibrados de vectores. Los conjuntos equilibrados de componentes son:

1. Componentes de secuencia positiva, formados por tres vectores de igual módulo, con diferencias de fase de 120° y con la misma secuencia de fases que los vectores originales.
2. Componentes de secuencia negativa, formados por tres vectores de igual módulo, con diferencia de fase de 120° y con la secuencia de fases opuestas a la de los vectores originales.
3. Componentes de secuencia cero, formados por tres vectores de igual módulo y con una diferencia de fase nula.

Cuando se resuelve un problema por componentes simétricos, se acostumbra a designar las tres fases de un sistema por las letras a, b, y c, de tal forma, que la secuencia de fases de las tensiones y corrientes en el sistema sea abc. Por tanto, la secuencia de fases de los componentes de secuencia positiva de los vectores desequilibrados, es abc y la de los componentes de secuencia negativa, acb. Si los vectores originales son tensiones, pueden designarse por V_a , V_b y V_c . Los tres conjuntos de componentes simétricos se designan con el subíndice adicional 1 para los componentes de secuencia positiva, 2 para los componentes de secuencia negativa y 0 para los componentes de secuencia cero. La figura 2.11 muestra los tres conjuntos de componentes simétricos.

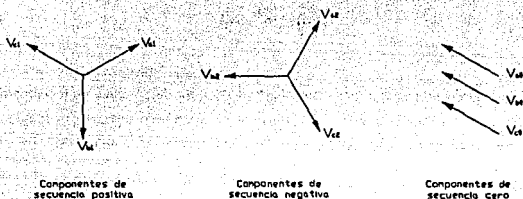


Fig. 2.11 Componentes simétricos.

Por lo que la ecuación que determina al filtro de corriente de Secuencia Negativa esta definida de la siguiente manera:

$$I_2 = \frac{1}{3}(I_a + a^2 I_b + a I_c) \quad \dots[9]$$

Cada una de las corrientes se encuentran defasadas 120° , es decir, la fase de la I_b esta defasada 240° y la fase de la I_c esta defasada 120° en relación a la fase de la I_a .

La interfaz de Secuencia Negativa esta constituida por un módulo de aislamiento acondicionamiento, el filtro de corriente de secuencia negativa y un convertidor RMS, de tal manera que se obtiene de esta interfaz un voltaje proporcional a la componente de secuencia negativa del sistema trifásico.

Su diagrama a bloques se muestra en la figura 2.12.

El módulo de aislamiento/acondicionamiento los constituyen tres transductores, a los cuales les llegan I cada una de las fases que provienen de los TC's, como se mencionó anteriormente la función de cada transductor es convertir una corriente a voltaje, de tal manera que a la salida de los transductores se manejarán solo voltajes implicando la utilización de la ecuación del Filtro de Secuencia Negativa en términos de voltaje:

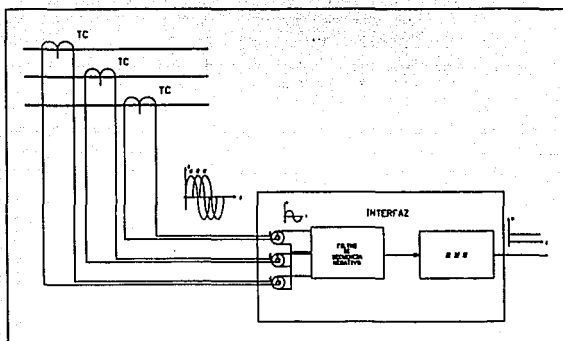


Fig. 2.12 Diagrama a bloques de la interfaz para la protección de secuencia negativa.

$$V_{a2} = \frac{1}{3}(V_a + a^2V_b + aV_c) \quad \dots[10]$$

Una vez obtenidos estos voltajes pasan al filtro de Secuencia Negativa, el cual esta constituido por un seguidor de voltaje, dos filtros pasa-todo de corrimiento de fase (uno de 240° y otro de 120°), un sumador inversor y un inversor, su diagrama eléctrico se muestra en la figura 2.13.

El filtro pasa-todo con un corrimiento de fase de 240° se diseño para un frecuencia de 60 Hz mediante la siguiente fórmula:

$$R = \sqrt{3}/\omega_0 C \quad \dots[11]$$

con $C = 0.22 \mu f$, 250 V, 10%
2 kΩ, 1/2 W, 5%

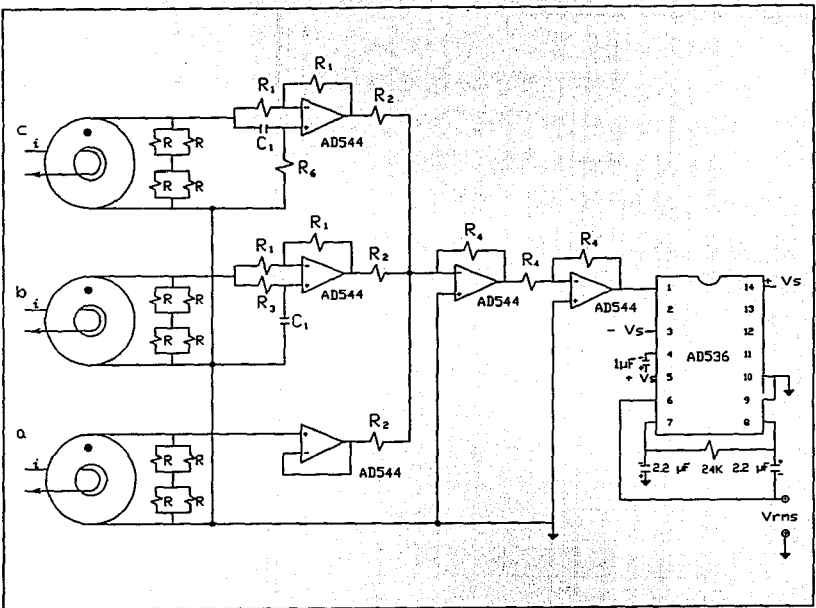


Fig. 13 Diagrama eléctrico de la interfaz de Secuencia Negativa.

obteniéndose

$$R = 20.88 \text{ K}\Omega, 1/2 \text{ W}, 5\%$$

$$\text{Valor comercial} = 20 \text{ K}\Omega$$

Para un filtro pasa-todo con un corrimiento de fase de 120° se utilizó la siguiente fórmula:

$$R = 1/\omega_0 C\sqrt{3} \quad \dots[12]$$

$$\text{con } C = 0.22 \mu\text{f}, 240 \text{ V}, 10 \%$$

$$R_1 = 22 \text{ K}\Omega, 1/2 \text{ W}, 5\%$$

obteniéndose

$$R = 6.96 \text{ K}\Omega$$

Se implementó un seguidor de voltaje en la fase a con el fin de que las entradas al sumador presenten la misma impedancia.

El sumador se diseñó de tal manera que se obtenga a la salida $1/3$ de la suma de las señales de entrada, como lo requiere la fórmula [6], mediante un sumador inversor. Posteriormente la señal pasa a un inversor, y de ahí al módulo de conversión RMS (convertidor AD536), cuya configuración se explicó anteriormente junto con el limitador de tensión que se utiliza en la Interfaz de Corriente.

2.4 INTERFAZ DE ANGULO DE FASE.

El algoritmo para la protección de Potencia Inversa necesita detectar el voltaje, la corriente y el ángulo de defasamiento que existe entre estas dos señales, para cada una de las fases, de tal forma que pueda calcular la potencia del generador, así como su factor de potencia.

Debido a los requerimientos del algoritmo, es necesario diseñar una interfaz que entregue el valor RMS del voltaje y la corriente y además un nivel de DC que sea equivalente al ángulo de defasamiento entre estas dos señales, por lo tanto la interfaz de ángulo de fase esta constituida a su vez por dos interfaces, una para adquirir la señal de corriente y otra para la de voltaje, además de un módulo de detección de ángulo de fase, como se observa en la figura 2.14.

Las interfaces proporcionan valores adecuados de las señales de voltaje y corriente provenientes de los transformadores de instrumentos (TP y TC respectivamente), para no exceder los límites que soporta en ambas entradas el detector de ángulo de fase, además de proporcionar el aislamiento requerido en contra de los altos voltajes de modo común inducidos por el ambiente ruidoso de la Central y de los altos voltajes desarrollados en las terminales secundarias de los mismos transformadores de instrumentos en condiciones de falla.

Para obtener el valor RMS del voltaje y la corriente se utilizarán las interfaces de voltaje y corriente que fueron diseñadas anteriormente, con una pequeña modificación en la interfaz de corriente, ya que el divisor de tensión a la salida del convertidor RMS será cambiado a la entrada de este, como se observa en la figura 2.15 para adecuar esta señal de entrada a los rangos que maneja el detector de ángulo de fase.

El detector de ángulo de fase es en sí el corazón de esta interfaz, el cual consta de un multiplicador y de un promediador. Este detector proporciona una señal de DC, la cual es utilizada para calcular el ángulo de defasamiento (dentro de un rango de $\pm 180^\circ$) que existe entre las dos señales de entrada.

A continuación se mencionan los fundamentos teóricos y el diseño del detector de ángulo de fase.

Los multiplicadores analógicos son arreglos complejos de amplificadores operacionales y otros elementos de circuitos disponibles en la actualidad en forma de C.I. ó módulos funcionales. Una de sus aplicaciones es la detección de la diferencia en ángulo de fase de dos señales, el cual es el propósito de esta interfaz.

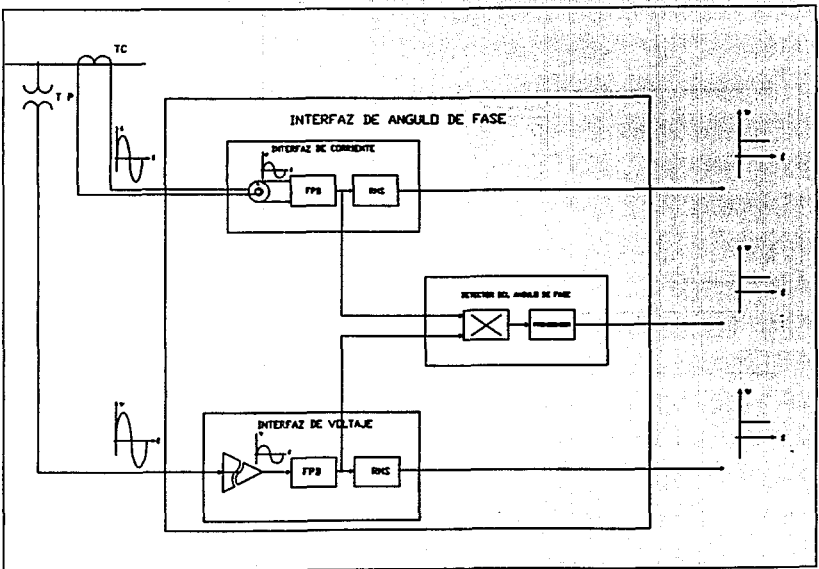


Fig. 2.14 Diagrama a bloques de la interfaz de ángulo de fase.

Diseño y construcción de las interfaces

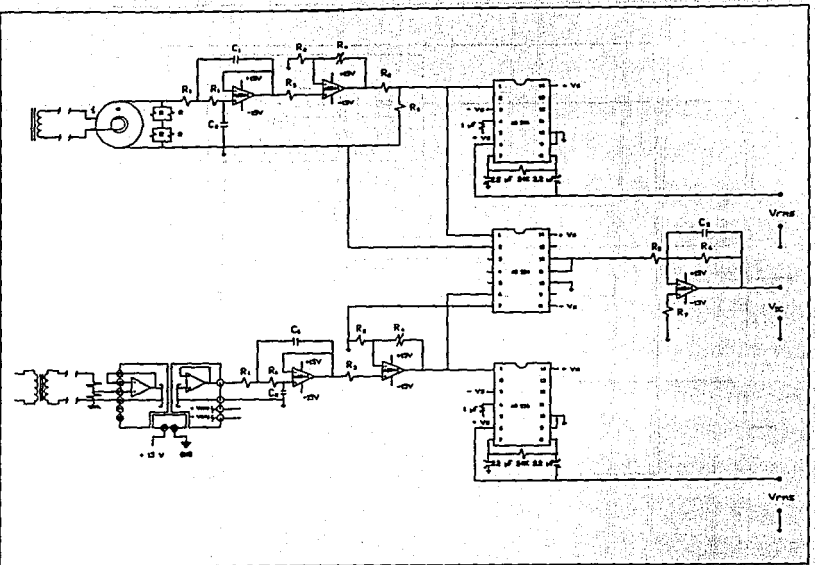


Fig. 2.15 Diagrama eléctrico de la interfaz de ángulo de fase.

Los multiplicadores de circuitos integrados de bajo costo ordinarios como el AD533, 4200 y XR2208 requieren de un ajuste manual con circuitos externos. Los multiplicadores de precisión como el AD534 requieren poco o ningún ajuste manual. Cualquier tipo de desbalance interno esta eliminado por el ajuste fino realizado precisamente por el fabricante, utilizando lasers por computadora, de tal forma que se tiene un máximo de error de $\pm 0.25\%$, obteniéndose una exactitud encontrada anteriormente solo en productos híbridos o modulares muy caros. Es el primer multiplicador que ofrece todas las entradas en modo diferencial, operando con un alta impedancia en todas sus entradas, incluyendo una entrada Z, una característica que incrementa gratamente su flexibilidad y facilita su uso, el factor de escala es preajustado a un valor estándar de 10.0 V, este valor pueda ser reducido a valores tan bajos como 3 V, mediante una resistencia externa.

Para un rango de $0^{\circ}\text{C} - 70^{\circ}\text{C}$ el AD534 tiene 1 % máximo de error, el AD534K $\pm 0.5\%$ y el AD534L $\pm 0.25\%$.

El AD534 es el primer multiplicador de propósito general capaz de obtener ganancias hasta de $\times 100$, frecuentemente elimina la necesidad de separar amplificadores de instrumentación para preacondicionar las entradas. El AD534 puede ser efectivamente empleado como un amplificador de entrada diferencial de ganancia variable con un alto rechazo en modo común. La opción de ganancia esta disponible en todos los modos, es facilitada para simplificar la implementación de muchos algoritmos adecuados de funciones tales como las que son usadas para generar el seno y la tangente. La utilidad de esta característica es mejorar el bajo ruido propio del AD534 de $90 \mu\text{V}_{\text{RMS}}$ (dependiendo de la ganancia) a un factor de 10 más bajo que los anteriores multiplicadores monolíticos.

La figura 2.16 muestra el diagrama funcional del AD534. Las entradas son convertidas a corrientes diferenciales por tres convertidores idénticos de voltaje a corriente, cada una ajustada con un offset de cero. El producto de las corrientes X y Y es generado por una celda multiplicadora usando la técnica "Translinear Gilbert". Un circuito "Buried Zener" provee una referencia altamente estable. La diferencia entre XY/SF y Z es aplicada a un amplificador de salida de alta ganancia. Esto permite varias configuraciones de lazo cerrado

y reduce no linealidades convenientes a los amplificadores de entrada.

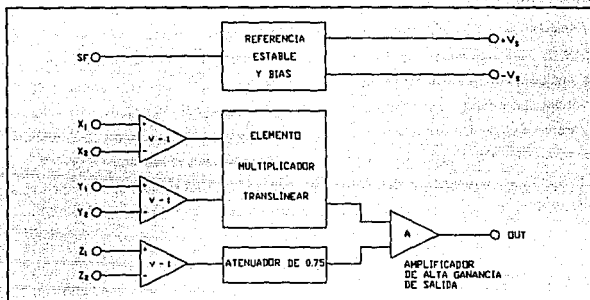


Fig. 2.16 Diagrama a bloques del multiplicador AD534.

La función de transferencia de este circuito es:

$$V_s = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10V} + Z_2 \quad \dots[13]$$

dicha función de transferencia puede variar dependiendo de la aplicación que se le dé, ya que este circuito puede ser utilizado como : Divisor, Modulador AM lineal, convertidor de voltaje a frecuencia, convertidor RMS-DC, duplicador de frecuencia, también se puede configurar para que calcule la diferencia de cuadrados, la raíz cuadrada de una señal, etc.

Debido a estas características se optó por utilizar el AD534 para el diseño de esta interfaz.

Como el factor de escala para esta aplicación es 1/10, los voltajes aplicados, ya sea a las entradas X ó Y no deben exceder ± 10 V con respecto a tierra, si ambos voltajes de entrada están en sus límites positivos de + 10 V, la salida estará al límite positivo de 10 V.

La ecuación 13 puede expresarse como:

$$V_o = \frac{(X_1)(Y_1)}{10} \quad \dots[14]$$

debido a que X_2 , Y_2 y Z_2 están conectadas a tierra.

Al aplicar dos ondas senoidales de la misma frecuencia a las entradas del multiplicador, el voltaje de salida V_o tiene una componente de voltaje de DC y una componente de AC cuya frecuencia es el doble de la frecuencia de entrada. Si una onda senoidal de entrada difiere en ángulo de fase de la otra, es posible calcular o medir la diferencia en el ángulo de fase mediante el voltaje componente de DC en V_o . Este voltaje de V_{dc} esta dado por:

$$V_{dc} = \frac{X_{1p} Y_{1p}}{20} (\cos\theta) \quad \dots[15]$$

en donde X_{1p} y Y_{1p} son las amplitudes pico de X_1 y Y_1

Si X_1 y Y_1 están en fase, entonces el V_{dc} será igual a $V_o/2$, ya que cuando las señales no están defasadas, el voltaje de salida del multiplicador tendrá una señal de ca al doble de la frecuencia de las señales de entrada más un término de cd de $1/2$ de V_o del multiplicador.

Este será el valor de referencia a 0° , a medida que se defasan las señales de entrada, el valor de DC se decrementa hasta llegar a 0 V, el cual corresponde a un defasamiento de 90° .

Por ejemplo, si $X_{1p} = 10$ V, $Y_{1p} = 5$ V, y están en fase, entonces V_{dc} indicará 2.5 V en un voltmetro de DC. Este punto en el voltmetro puede marcarse como un ángulo de fase de 0° ($\cos 0^\circ = 1$). Si $\theta = 45^\circ$ ($\cos 45^\circ = 0.707$), el medidor de DC leería 0.707×2.5 V = 1.75 V. De esta manera para 0° correspondería 2.5 V, a 45° 1.75 V y a 90° 0 V.

La ecuación 15 puede expresarse también por:

$$\cos\theta = \frac{20 V_{dc}}{X_{1p} Y_{1p}} \quad \dots[16]$$

de tal forma que si existen en el generador las siguientes condiciones: voltaje nominal a 120 V, corriente nominal a 5 Amp, se obtendrán las relaciones mostradas en la tabla 2.5.

Como ya se menciono anteriormente, de las dos componentes del voltaje de salida, la de mayor interés es la componente de DC, para obtener esta señal se utilizará un promediador, el cual entrega un voltaje de salida que es proporcional al valor promedio de la señal de entrada que vendría siendo el valor de DC deseado, esto lo hace mediante un capacitor de alto valor y de baja fuga ($10 \mu\text{f}$), en virtud de la inversión de fase debida al amplificador operacional, el voltaje de salida es un nivel de V_o negativo, por lo que es necesario adicionar un inversor de ganancia unitaria. Esta salida tendrá una variación con respecto a la salida ideal debido a cierta cantidad de rizo, para disminuirlo se utilizará un filtro RC.

V_{nom}	I_{nom}	V_o	V_{sda}	$\cos \theta$	θ
0.5	0.168	0.0083	4.1500×10^{-3}	1	0°
0.5	0.168	0.0083	4.1300×10^{-3}	0.9981	5°
0.5	0.168	0.0083	4.0860×10^{-3}	0.9848	10°
0.5	0.168	0.0083	4.0080×10^{-3}	0.9859	15°
0.5	0.168	0.0083	3.8987×10^{-3}	0.9398	20°
0.5	0.168	0.0083	3.8478×10^{-3}	0.9271	22°
0.5	0.168	0.0083	3.8200×10^{-3}	0.9206	23°
0.5	0.168	0.0083	3.7812×10^{-3}	0.9135	24°
0.5	0.168	0.0083	3.7611×10^{-3}	0.9083	25°
0.5	0.168	0.0083	3.6900×10^{-3}	0.8910	27°
0.5	0.168	0.0083	3.6640×10^{-3}	0.8829	28°
0.5	0.168	0.0083	3.6297×10^{-3}	0.8746	29°
0.5	0.168	0.0083	3.5940×10^{-3}	0.8660	30°
0.5	0.168	0.0083	3.3995×10^{-3}	0.8192	35°
0.5	0.168	0.0083	3.1791×10^{-3}	0.7860	40°
0.5	0.168	0.0083	2.9345×10^{-3}	0.7071	45°
0.5	0.168	0.0083	2.6678×10^{-3}	0.6428	50°
0.5	0.168	0.0083	2.0750×10^{-3}	0.5000	60°
0.5	0.168	0.0083	0	0.0000	90°

TABLA 2.5

2.5 INTERFAZ DE FRECUENCIA.

El algoritmo de la protección de baja frecuencia analiza las condiciones del estado de la turbina del generador, ya sea que se encuentre en condiciones normales de operación o si al existir cambios significativos en la frecuencia de operación de la línea de origen, en un momento determinado, dé un aviso de alarma o disparo de unidad.

Los rangos que se manejan de un estado a otro son los que se muestran en la figura 2.17.

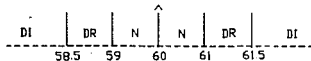


Fig. 2.17 Rangos de ajuste de los relevadores de frecuencia.

En donde:

- DI : Disparo instantáneo
- DR : Disparo con retardo
- N : Operación normal.

De estos rangos se parte para el diseño de la Interfaz de Frecuencia, la entrada a esta interfaz es el voltaje proveniente de los TP's con una frecuencia alrededor de 60 Hz en condiciones normales, a la salida de la misma se tendrá un voltaje de DC equivalente a la frecuencia de la señal de entrada, de tal manera que al variar la frecuencia de la señal de entrada variará el voltaje de salida proporcionalmente (en un rango de 0-5 VDC).

Tomando en consideración los requerimientos que debe cubrir la interfaz de frecuencia, se obtuvo el diseño mostrado en la figura 2.18, la cual está integrada de una etapa de aislamiento/acondicionamiento, una de filtrado y la etapa de conversión de F/V.

Como la señal de entrada a esta interfaz tiene las mismas características de la señal que maneja la interfaz de voltaje se tomó la etapa de aislamiento de esta, modificando el

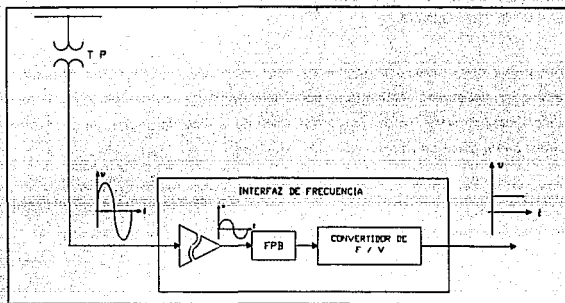


Fig. 2.18 Diagrama a bloques de la interfaz de frecuencia.

divisor a la entrada del AD210, por características de diseño ($R_2 = 300.884 \text{ K}\Omega$ y $R_1 = 6.8 \text{ M}\Omega$), como se muestra en la figura 2.19.

Para la etapa de filtrado se diseñó un filtro pasa banda, cuya banda de frecuencias esta entre 55 Hz y 65 Hz.

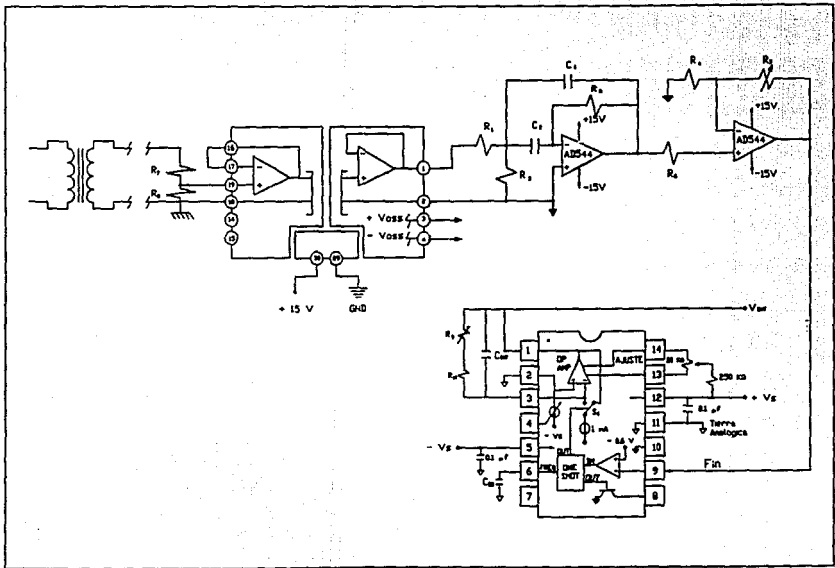
Este filtro tiene un voltaje máximo de salida V_{max} o una ganancia máxima de voltaje A_v , a una frecuencia denominada frecuencia resonante W_r , para nuestro caso $A_v = 5 \text{ V}$ y $W_r = 376.991 \text{ rad/seg}$ (para una frecuencia de 60 Hz). La frecuencia arriba de W_r se designa como $W_h = 408.4070 \text{ rad/seg}$ ($f_h = 65 \text{ Hz}$), siendo esta la frecuencia de corte alta, y la frecuencia abajo de W_r , denominada frecuencia de corte bajo $W_l = 345.5752 \text{ rad/seg}$ ($f_l = 55 \text{ Hz}$). La banda de frecuencias entre W_h y W_l es el ancho de banda B:

$$B = W_h - W_l \quad \dots[17]$$

por lo tanto,

$$B = 62.8318 \text{ rad/seg}$$

Fig. 2.19 Diagrama eléctrico de la interfaz de frecuencia.



Diseño y construcción de las interfaces

Este filtro es de banda ancha debido a que su ancho es mayor de un décimo de la frecuencia de resonancia ($B > 0.1 W$). La razón de la frecuencia de resonante al ancho de banda se conoce como el factor de calidad, Q , del circuito, el cual indica la selectividad del circuito y está dado por

$$Q = \frac{W_r}{B} \quad \dots[18]$$

por lo tanto,

$$Q = \frac{376.991}{62.8318} = 6$$

Para reducir el número de cálculos se eligieron:

$$C_1 = C_2 = C = 0.1 \mu f$$

y se calcularán R_1 , R_2 y R_3 mediante las siguientes ecuaciones:

$$R_2 = \frac{2}{BC} = \frac{2}{(62.83)(0.1 \mu f)} = 31.83 \text{ K } \Omega \quad \dots[19]$$

$$R_1 = \frac{R_2}{2A_r} = \frac{31.83}{2(5)} = 3.18 \text{ K ohms} \quad \dots[20]$$

$$R_3 = \frac{R_2}{4Q^2 - 2A_r} = \frac{31.83}{134} = 237 \Omega \quad \dots[21]$$

Una vez filtrada la señal es dirigida hacia el módulo de conversión de F/V, esta conversión se hace mediante el circuito AD650 (Convertidor de V/I y F/V), cuyo funcionamiento y características se describen a continuación.

Este circuito además de tener una alta linealidad, puede operar a una frecuencia de

salida arriba de 1 MHz, la combinación de estas dos características hacen que el AD650 sea una solución no muy costosa para aplicaciones que requieren alta resolución. Tiene una arquitectura muy versátil, ya que puede ser configurado para voltajes de entrada bipolar, unipolar o diferencial o corrientes de entrada unipolares. El AD650 tiene separadas la tierra analógica de la digital, esta característica permite prevenir lazos de tierra en aplicaciones del mundo real.

El error de linealidad del AD650 es típicamente 0.002 % a 10 KHz, 0.005 % a 100 KHz y 0.07 % a 1 MHz.

La configuración del AD650 en modo F/V se observa en la figura 2.20.

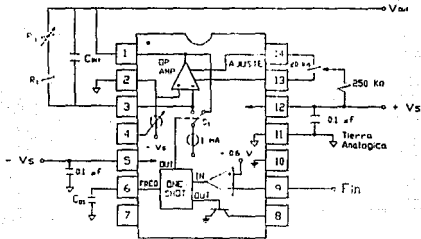


Fig. 2.20 Diagrama de conexión del AD650 para una conversión F/V.

Cuando la señal es aplicada al comparador, este se encarga de comparar esta señal con un voltaje de referencia dado (-0.6 V), cuando la señal es menor a -0.6 el voltaje a la salida del comparador será $+V_{sat}$, cuando sea mayor será $-V_{sat}$, como se observa en la figura 2.20.

Durante el período en que V_o es igual a $+V_{sat}$, el circuito de disparo (ONE SHOT), es activado. El tiempo t_{on} , en que deberá permanecer $V_o = +V_{sat}$, es mayor a 300 ns por el tiempo de propagación de los circuitos internos.

El tiempo t_{on} se determinó analizando el comportamiento de la señal de entrada a tres frecuencias diferentes, obsérvese la figura 2.21.

Definimos la señal de entrada como:

$$f(\theta) = V_1 \text{ sen } \theta \quad 0^\circ \leq \theta \leq 360^\circ \quad \dots [22]$$

$$V_1 = 5 \text{ Volts}$$

Utilizando la ecuación [22], obtenemos el ángulo de la señal en donde es disparado el ONE SHOT.

$$\theta = \text{ang sen } \frac{-0.6}{5}$$

$$\theta = 6.892^\circ$$

Como se observa en la figura 2.21, para el primer punto:

$$\theta = 186.892^\circ$$

para el segundo punto,

$$\theta = 353.1^\circ$$

Con estos datos se determina el tiempo t_{on} , utilizando la siguiente relación

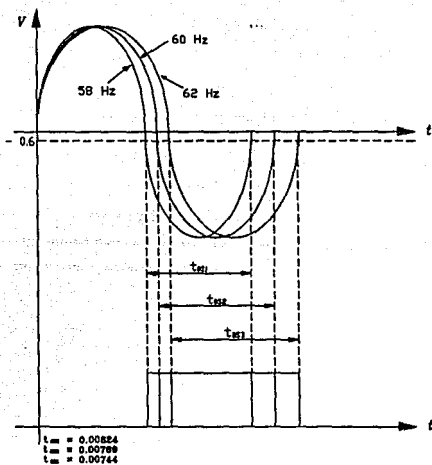
En el caso de 58 Hz

Para obtener el primer punto,

$$360.0^\circ = 0.0178571 \text{ seg}$$

$$186.9^\circ = x$$

$$x = 0.009270 \text{ seg}$$

Fig. 2.21 t_{58} para tres frecuencias diferentes.

y para el segundo,

$$360.0^\circ = 0.0178571$$

$$353.1^\circ = x \quad x = 0.01751 \text{ seg}$$

Se utiliza el mismo procedimiento para obtener los puntos para 60 Hz

$$360.0^\circ = 0.0166666 \text{ seg}$$

$$186.9^\circ = x \quad x = 0.00865 \text{ seg}$$

$$360.0^\circ = 0.0166666 \text{ seg}$$

$$353.1^\circ = x \quad x = 0.0163472 \text{ seg}$$

y para 62 Hz

$$360.0^\circ = 0.016129$$

$$186.9^\circ = x \quad x = 0.008373 \text{ seg}$$

$$360.0^\circ = 0.016129 \text{ seg}$$

$$353.1^\circ = x \quad x = 0.015819 \text{ seg}$$

De las gráficas mostradas en la figura 2.21, se puede observar que t_{on} es aproximadamente $1/2$ del período (T), y que la frecuencia que debe tomarse como base es a 58 Hz, ya que esta es la que tiene un t_{on} mas amplio, por lo que, este tiempo cubre el rango en que puede variar la señal de entrada, y a su vez, evita que se active nuevamente el circuito de disparo en el mismo ciclo, esto se observa en la figura 2.22.

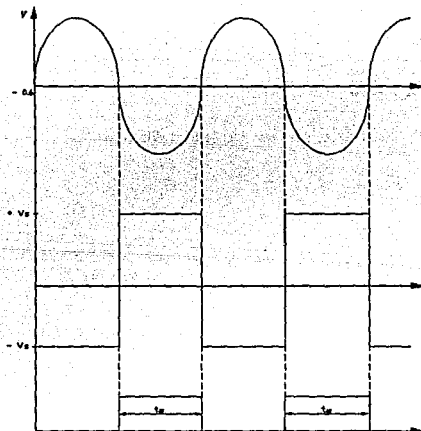


Fig. 2.22 Comportamiento del circuito a 58 Hz.

Por lo tanto,

$$t_{on} = \frac{1}{2} T = \frac{1}{2F} \quad \dots[23]$$

$$t_{on} = 0.008928$$

El circuito de disparo trabaja de la siguiente manera.

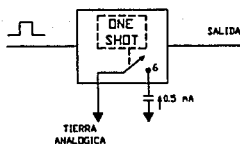


Fig. 2.23 "One Shot" .

Cuando el circuito de disparo es activado, el switch que mantiene al pin 6 a tierra analógica es abierto permitiendo que el voltaje cambie. Una fuente interna de corriente de 0.5 mA conectada al pin 6 drena la corriente del capacitor C_{on} , causando que el voltaje en el pin 6 decaiga linealmente. En aproximadamente -3.4 V, el circuito de disparo se autoresetea, finalizando el período de tiempo e iniciando nuevamente otro ciclo de conversión. El tiempo del "ONE-SHOT" t_{on} es calculado con la ecuación [24]:

$$t_{on} = \frac{\Delta V C_{on}}{I_{DESCARGA}} + \text{Tiempo de propagación} \quad \dots[24]$$

sustituyendo con los valores anteriormente citados:

$$t_{on} = \frac{-3.5 C_{on}}{-0.5 \times 10^{-3} A} + 300 \times 10^{-9} \text{seg}$$

despejando C_{on} de la ecuación [24], se obtiene.

$$C_{int} = \frac{(I_{sat} - 300 \times 10^{-9})(-0.5 \times 10^{-3})}{-3.4}$$

Cuando la salida del ONE-SHOT esta en bajo, la corriente es dirigida al switch S_1 , el cual desvía toda la corriente hacia la salida del amp op; esto es llamado período de INTEGRACION. Cuando el ONE-SHOT ha sido disparado y su salida esta en alto, el switch S_1 , desvía toda la corriente hacia la entrada inversora del amp op; esto es llamado período de RESET. Estos dos estados se muestran en la figura 2.24.

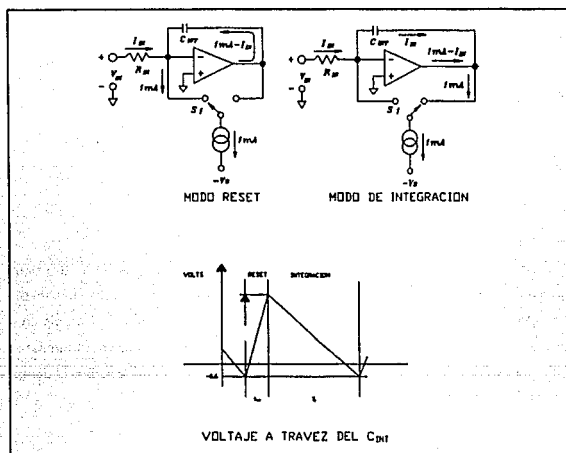


Fig. 2.24.

El mejor valor para el capacitor de integración (C_{int}) puede ser calculado usando la ecuación [25]:

$$C_{integración} = \frac{10^{-4} F/seg}{f_{max}} \quad (1000 \text{ pf mínimo}) \quad \dots[25]$$

$$C_{\text{integración}} = \frac{10^{-4} [F/seg]}{62Hz} = 1.61 \mu f$$

Cuando el valor de C_{NT} es el adecuado, el AD650 integra continuamente la señal de entrada, rechazando el ruido o interferencia que pueda existir. Sin embargo si el integrador es saturado por exceso de ruido, la integración continua de la señal puede ser interrumpida y el ruido aparecerá en la salida. Si el valor aproximado de ruido (V_{NOISE}) que aparece en C_{NT} es conocido, el valor de C_{NT} puede ser verificado usando la siguiente inecuación

$$C_{\text{integración}} > \frac{I_{SA} \times 10^{-3} A}{+V_S - 3V - V_{NOISE}} \quad \dots [26]$$

Estimando un voltaje de ruido igual a 0.5 V se cumple la inecuación [26].

$$1.61 \mu f > 0.7763 \mu f$$

A medida que la frecuencia varía, la cantidad de carga inyectada dentro del capacitor de integración varía proporcionalmente. El voltaje a través del capacitor de integración es estabilizado cuando la corriente de fuga a través de R_1 y R_3 es igual al promedio de la corriente switchada dentro del integrador. El resultado de estos dos efectos es un voltaje de salida promedio, el cual es proporcional a la frecuencia de entrada. Estimando $R_1 = 100 \Omega$ y R_3 variable, se ajustará el nivel de salida que se requiera.

Los capacitores cerámicos de 0.1 μf aplicados entre los pines de la alimentación (positiva y negativa) y la señal de tierra analógica sirven para eliminar posibles señales de ruido. Esta precaución es muy importante en aplicaciones de adquisición de datos de alta resolución donde se requiere una alta linealidad y un rango dinámico.

Como se puede observar en la figura 2.19 este circuito maneja dos tierras separadas, la tierra analógica y la digital, con el propósito de permitir el aislamiento entre las señales analógicas de alta precisión y la sección digital de la circuitería. De tal manera que ciertos

milivolts de ruido pueden ser tolerados en la tierra digital sin afectar la exactitud del convertidor. Tal ruido es inevitable cuando se switchean corrientes grandes asociadas con la frecuencia de la señal de salida.

3

PRUEBA Y VALIDACION DE HARDWARE

INTRODUCCION.

En este capítulo se exponen las pruebas que fueron realizadas a las interfaces para observar la respuesta de estas, en condiciones normales y de falla, esto es, observar su linealidad, tiempo de respuesta, así como los niveles de salida. En todo diseño se hacen diferentes consideraciones para predeterminar la respuesta que se obtendrá de estas, sin embargo siempre existirá un margen de error, tratando de que éste sea mínimo. Con estas pruebas se conocerá el porcentaje de error que existe en cada una de las interfaces diseñadas.

3.1 CARACTERISTICAS DEL EQUIPO DE PRUEBA,

El equipo que a continuación se describe se utilizó para la realización de dichas pruebas:

- Fuente. Se utilizó una fuente GLOBAL SPECIALTIES, modelo 1302 DC POWER SUPPLY, con tres fuentes independientes, una fuente fija de 5 V a 5 Amp. y dos fuentes variables de 0 - 30 V a 1 Amp, necesarias para la polarización de las interfaces (± 15).
- Multímetro Digital marca KEITHLEY.
- Osciloscopio Digital KIKUSUI a 20 MHz con dos memorias.
- MULTIAMP MODEL SR-76A

El modelo SR-76A combina los avances tecnológicos de prueba con durabilidad y confiabilidad, es el más versátil. Diseñado para comodidad de operación y con técnicas de prueba. Contiene todas las salidas necesarias para los circuitos de instrumentación y control para prueba de una gran variedad de relevadores de protección electromagnéticos y de estado sólido. Las pruebas a estos relevadores pueden ser: sobrecorriente, sobre/bajo voltaje, diferencial, sobrecorriente direccional, corriente de fase balanceada, térmica, tiempo de disparo, etc. Adicionalmente el modelo SR-76A puede ser usado en varias aplicaciones tales como calibración de instrumentos y transductores, relación de los transformadores de corriente, como fuente de propósito variable.

- GENERADOR DE FRECUENCIA VARIABLE MODELO FG-50-DM.

El MULTI-AMP modelo FG-50-DM está diseñado específicamente para pruebas de campo, taller o laboratorio y calibración de relevadores electromecánicos e instantáneos de estado sólido de baja y sobre frecuencia. También puede ser usado para ver la respuesta en frecuencia de otros dispositivos como transductores, registradoras, sincronizadores y

medidores. La unidad tiene incorporada un generador de frecuencias variables de estado sólido, un sistema de control y medición digital de frecuencia de estado sólido. Podrá ser usado independientemente o en conjunto con otros aparatos de prueba, de la misma línea.

- **DEFASADOR DE FASE MODELO CS-7B**

Este modulo provee un defasamiento de fase con diferentes configuraciones: para una fase y trifásico (delta abierta o estrella), tiene incorporado un medidor digital de ángulo de fase de estado sólido y un circuito de control, el cual simplifica las pruebas del más complejo relevador de protección. La unidad puede ser usada en conjunto con varios aparatos de prueba, tales como resistencias de carga.

Esta diseñado para ser usado en prueba y calibración de prácticamente todos los relevadores electromecánicos de protección de estado sólido de una fase o trifásicos, los que requieran un control de la relación del ángulo de fase. Los tipos típicos de relevadores, sin tener en cuenta el fabricante, con los que el modelo CS-7B son: sobrecorriente direccional, potencia, potencia inversa, pérdida de campo, pérdida de excitación y virtualmente todos los tipos de relevadores de distancia (mho, ohm, impedancia, reactancia, etc.).

A continuación se describen las pruebas a las que fueron sometidas cada una de las interfaces diseñadas en el CAPITULO II, para observar su funcionamiento en diferentes condiciones .

3.2 PRUEBA DE LA INTERFAZ DE CORRIENTE.

Para la prueba de la interfaz de corriente el primer paso que se siguió fue su calibración, para esto, se le aplicaron a la entrada 5 Amp del equipo MULTI-AMP, se observo su salida en un multímetro digital. La lectura de éste no fue de 0.5 Vdc (valor esperado), debido a esto se calibró con el trimpot de ajuste. Una vez calibrada la interfaz, se le aplicaron diferentes corrientes de entrada para observar su linealidad (las corrientes aplicadas y los voltajes obtenidos se muestran en la tabla 3.1). Como se puede observar, la linealidad de esta interfaz es bastante satisfactoria. Para observar su tiempo de respuesta y linealidad se hicieron variaciones bruscas de corriente, observándose una respuesta rápida y lineal, el tiempo de

respuesta aproximado es menor a 83 mseg. (< 5 ciclos). De los valores mostrados en la tabla 3.1 se obtuvo su porcentaje de error, el cual indica que el diseño realizado para esta interfaz cumple con todos los requerimientos para el relevador digital. En la figura 3.1 se puede comprobar que la curva característica real de la interfaz es muy cercana a la curva característica ideal.

También se probó esta interfaz en su límite máximo (150 Amp) para verificar que su comportamiento sigue siendo lineal, y además que su componente de aislamiento soporta corrientes muy altas, con esto se obtiene una protección a las siguientes etapas de la interfaz y al equipo donde se ejecuta el algoritmo del relevador digital.

De la tabla 3.1 se observa también que la diferencia de los voltajes de salida de una amper y otro es muy pequeña, debido al rango que necesita cubrir la interfaz, ya que de 0-150 Amp debe corresponder de 0-5 Vdc. Aún así, estas variaciones son sensadas por la tarjeta de adquisición de datos. Estos datos pueden ser tomados con el valor que tienen o ser multiplicados por algún factor para utilizarse en el algoritmo del relevador digital correspondiente.

En la figura 3.2 se muestra el diagrama de conexión que se utilizó para probar la interfaz de corriente.

Para obtener el % de Error entre el valor medido y el valor ideal se utilizó la siguiente ecuación, para cada una de las interfaces.

$$\% E = \frac{V_{ideal} - V_{real}}{V_{real}} \times 100$$

Los resultados obtenidos se muestran en cada una de las tablas de dichas interfaces.

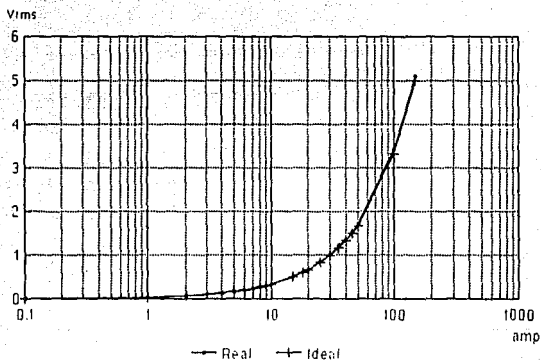


Fig. 3.1 Curvas características ideal y real de la interfaz de corriente.

3.3 PRUEBA DE LA INTERFAZ DE VOLTAJE.

Al igual que la interfaz de corriente, se realizó la prueba de calibración, la cual consistió en aplicar 127 Vac a la entrada para obtener a la salida 0.5 Vdc, como no se obtuvo este voltaje se ajustó mediante el trímpot.

Debido a que esta interfaz se utilizará para las protecciones de bajo y sobre voltaje, además de la de voltaje balanceado, se realizaron las pruebas a diferentes amplitudes de voltaje tratando de cubrir todo el rango de posibles voltajes en condiciones normales y en caso de falla. El rango que se tomó fue de 40 V hasta 300 V, observándose en los valores de salida de la interfaz un comportamiento lineal, así como un tiempo de respuesta menor a 83 mseg. (5 ciclos). Estas pruebas se realizaron variando el voltaje paulatinamente. La siguiente prueba fue variar de un voltaje a otro bruscamente, esto se hizo para verificar que su comportamiento siguiera siendo lineal y con el mismo tiempo de respuesta, los resultados

CORRIENTE Amp.	Valor real Vrms	Valor ideal Vrms	% Error
0	0.0006	0.0000	- 0.0006
1	0.0334	0.0333	- 0.2994
2	0.0668	0.0666	- 0.2994
3	0.0995	0.0999	+ 0.4020
4	0.1333	0.1332	- 0.0750
5	0.1669	0.1665	- 0.2397
6	0.2003	0.1998	- 0.2496
7	0.2234	0.2331	+ 4.3420
8	0.2643	0.2664	+ 0.7945
9	0.3005	0.2997	- 0.2662
10	0.3338	0.3330	- 0.2397
15	0.5038	0.4995	- 0.8535
18	0.6076	0.5994	- 1.3496
20	0.6665	0.6660	- 0.7502
25	0.8457	0.8326	- 0.5490
30	1.0182	0.9991	- 1.8758
35	1.2169	1.1656	- 4.2156
40	1.3408	1.3321	- 0.6488
45	1.5331	1.4987	- 2.2438
50	1.7158	1.6652	- 2.9491
100	3.4216	3.3304	- 0.7789
150	5.0945	4.9957	- 1.9393

Tabla 3.1 Resultados obtenidos de la validación de la interfaz de Corriente.

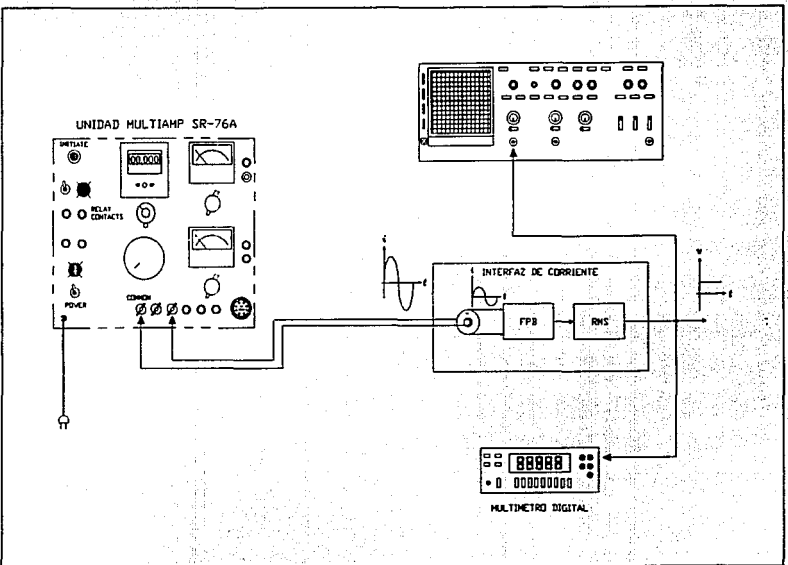


Fig. 3.2 Diagrama de conexión para prueba de la de interfaz de corriente.

fueron los adecuados. El voltaje máximo que se aplicó a la interfaz, fue de 300 V debido al máximo voltaje que entrega el equipo de prueba, sin embargo la interfaz fue diseñada para soportar como máximo un voltaje de 1270 V.

En la figura 3.3 se ilustra la curva característica de salida ideal de la interfaz, así como la real, obsérvese que los valores reales de salida son muy cercanos a los ideales existiendo un porcentaje de error mínimo entre ambas curvas características, por lo que este error es aceptable para la aplicación en cuestión, ya que es muy pequeño, y si se consideran las condiciones de prueba este error es insignificante.

De la misma manera que la interfaz de corriente la diferencia entre un voltaje de prueba y otro es muy pequeña, debido también al rango de voltaje que debe soportar la interfaz, en este caso es de 0 a 1270 Vac a la entrada y de 0 a 5 Vdc a la salida de dicha interfaz.

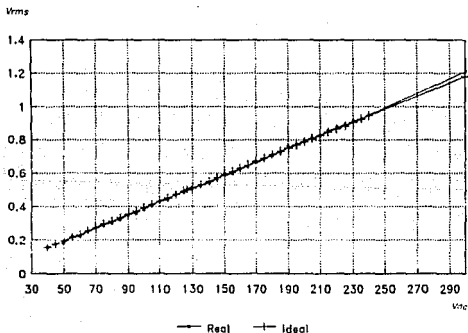


Fig. 3.3 Curvas características ideal y real de la interfaz de voltaje.

El diagrama de conexión para la prueba a esta interfaz se observa en la figura 3.4.

En la tabla 3.2 se muestran los valores obtenidos para diferentes entradas a la interfaz de voltaje.

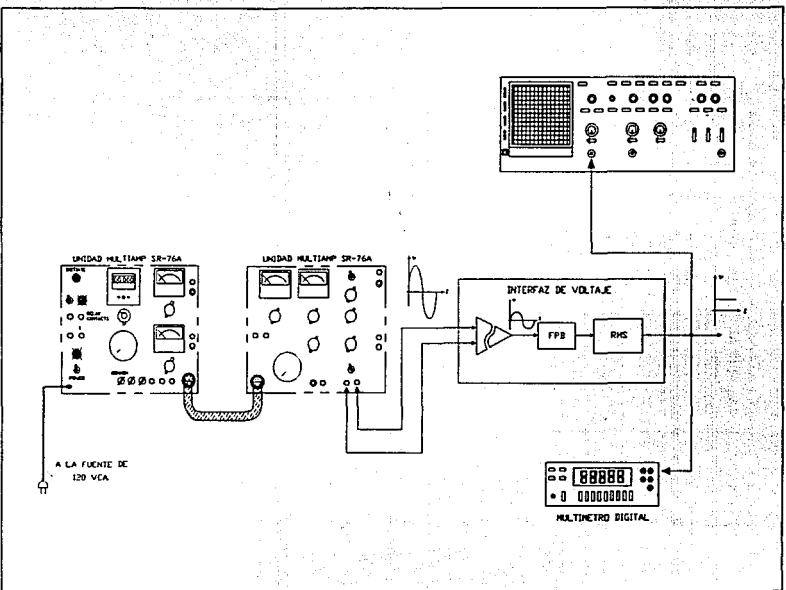


Fig. 3.4 Diagrama de conexión para prueba de la interfaz de voltaje.

VOLTAJE AC	VALOR REAL Vrms	VALOR IDEAL Vrms	% Error
40	0.159	0.1574	- 1.2579
45	0.176	0.1771	+ 0.5682
50	0.182	0.1968	+ 7.6923
55	0.219	0.2165	- 1.3699
60	0.225	0.2362	+ 4.8889
65	0.252	0.2559	+ 1.1905
70	0.271	0.2755	+ 1.4760
75	0.288	0.2952	+ 2.4306
80	0.307	0.3149	+ 2.2801
85	0.324	0.3346	+ 3.0864
90	0.351	0.3543	+ 0.8547
95	0.366	0.3740	+ 2.1858
100	0.384	0.3937	+ 2.3438
105	0.412	0.4133	+ 0.2427
110	0.429	0.4330	+ 0.0932
115	0.447	0.4527	+ 1.1186
120	0.472	0.4724	0.0000
125	0.488	0.4921	+ 0.8197
127	0.500	0.5000	0.0000
130	0.510	0.5118	+ 0.1961
135	0.527	0.5314	+ 0.7590
140	0.545	0.5511	+ 1.1009
145	0.566	0.5708	+ 0.7067
150	0.589	0.5905	+ 0.1698

Tabla 3.2 Resultados obtenidos de la validación de la Interfaz de Voltaje.

Continuación de la tabla 3.2

VOLTAJE AC	VALOR REAL Vrms	VALOR IDEAL Vrms	% Error
155	0.600	0.6102	+ 1.6660
160	0.625	0.6299	+ 0.6400
165	0.642	0.6496	+ 1.0903
170	0.662	0.6692	+ 1.0574
175	0.683	0.6889	+ 0.7321
180	0.705	0.7086	+ 0.4255
185	0.726	0.7283	+ 0.2755
190	0.756	0.7480	- 1.0582
195	0.772	0.7677	- 0.6476
200	0.792	0.7874	- 0.6313
205	0.810	0.8070	- 0.3704
210	0.827	0.8267	-0.1209
215	0.852	0.8464	- 0.7042
220	0.873	0.8661	- 0.8018
225	0.892	0.8858	- 0.7848
230	0.914	0.9055	- 0.9847
235	0.924	0.9251	- 0.1082
240	0.948	0.9448	- 0.4219
300	1.210	1.1811	- 2.3967

Tabla 3.2 Resultados obtenidos de la validación de la Interfaz de Voltaje.

3.4 PRUEBA DE LA INTERFAZ DE FRECUENCIA.

Para realizarle las pruebas a esta interfaz se usó el equipo MULTIAMP módulo FG-50-DM-F, como se muestra en la figura 3.5.

En primera instancia se obtuvo el voltaje de salida de la interfaz, aplicándole como entrada 60 Hz (a 120 V) del MULTI-AMP, este voltaje fue $2.5 V_{DC}$.

La segunda prueba consistió en incrementar la frecuencia de entrada paulatinamente para observar su linealidad y tiempo de respuesta, los datos obtenidos se ilustran en la tabla 3.3.

La siguiente prueba fue observar la respuesta de salida de la interfaz al aplicarle bajas frecuencias (obsérvese la tabla 3.3).

Como última prueba se varió el voltaje de entrada, sin variar su frecuencia, para verificar si la salida de la interfaz no dependía del voltaje de entrada, sino de su frecuencia, pero se observó que para voltajes comprendidos entre 15 - $145 V_{CA}$ (el máximo que proporciona el MULTIAMP) el voltaje de salida se mantiene sin variaciones, y para voltajes menores de $15 V_{CA}$ se pierde.

Haciendo una recopilación de los resultados obtenidos en las pruebas a la interfaz de frecuencia, se puede afirmar que el comportamiento que presentó es excelente. Este comportamiento se logró ajustando el capacitor de integración del convertidor F/V, así como su resistencia.

El Instituto de Investigaciones Eléctricas contaba ya con un transductor de frecuencia FT060X5. Las pruebas para observar el comportamiento del transductor de frecuencia consistieron en realizar los mismos pasos que se le aplicaron a la interfaz; es decir, solo necesito como entrada una señal de voltaje, en la cual se varió su frecuencia, para observar su voltaje de salida, su diagrama de conexión se observa en la figura 3.6. Los resultados obtenidos de estas pruebas son aproximadamente los ideales (ver tabla 3.4), pero sin embargo, estas respuestas no son muy constantes, debido a que probablemente este mal

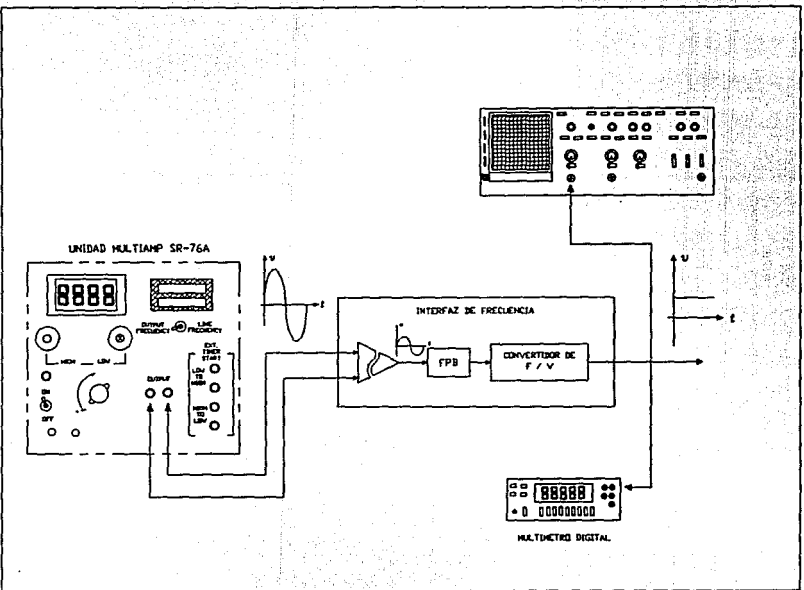


Fig. 3.5 Diagrama de conexión para prueba de la interfaz de frecuencia.

FRECUENCIA (Hertz)	Vout (Vdc)
58	2.417
58.2	2.426
58.4	2.434
58.6	2.442
58.8	2.451
59	2.458
59.2	2.467
59.4	2.475
59.6	2.484
59.8	2.492
60	2.500
60.2	2.508
60.4	2.517
60.6	2.525
60.8	2.533
61	2.540
61.2	2.551
61.4	2.559
61.6	2.568
61.8	2.576
62	2.583
62.2	2.592
62.4	2.601
62.6	2.609
62.8	2.618
63	2.625
63.5	2.644
64	2.664

Tabla 3.3 Resultados obtenidos de la validación de la interfaz de frecuencia.

calibrado el transductor por el fabricante. Las variaciones que se presentan en el nivel de salida son muy significativas, para el sistema de adquisición de datos, debido a que tiene una alta resolución provocando que el algoritmo de la protección no actué adecuadamente.

El porcentaje de error del transductor es pequeño, pero las variaciones que presenta hacen que este componente no se pueda utilizar por el momento hasta que este totalmente calibrado, esto es, que el voltaje de salida permanezca constante mientras no haya ningún cambio de frecuencia en la entrada.

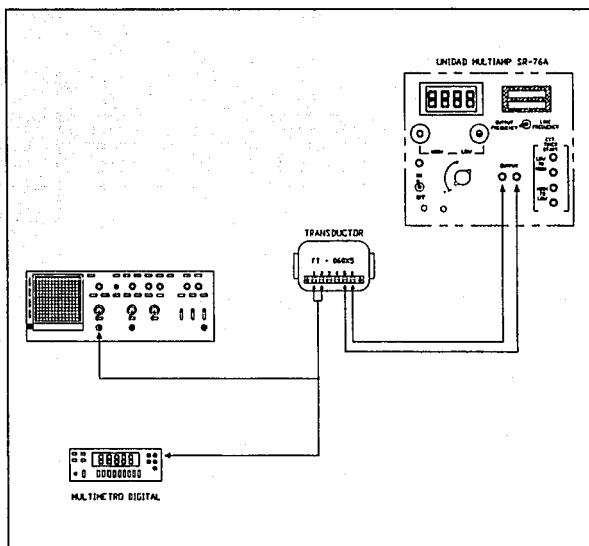


Fig. 3.6 Diagrama de conexión para prueba del transductor de frecuencia.

En la figura 3.7 se ilustra el comportamiento ideal y real del transductor.

Vin [Vac]	Frecuencia [Hertz]	Vout _{ideal} [Vdc]	Vout _{REAL} [Vdc]	% Error
127	57.4	1.200	*	
127	57.5	1.250	1.210	3.3058
127	58.0	1.500	1.462	2.5992
127	58.5	1.750	1.710	2.3392
127	59.0	2.000	1.962	1.9368
127	59.5	2.250	2.208	1.9022
127	60.0	2.500	2.476	0.9693
127	60.5	2.750	2.715	1.2891
127	61.0	3.000	2.967	1.1122
127	61.5	3.250	3.216	1.0572
127	62.0	3.500	3.462	1.0976
127	62.5	3.750	3.715	0.9421
127	63.0	4.000	3.961	0.9846
127	63.5	4.250	4.212	0.9021
127	64.0	4.500	4.459	0.9195
127	64.5	4.750	4.706	0.9349
127	65.0	5.000	4.954	0.9285
127	65.5	5.250	5.207	0.8258
125	60.0	2.500	2.471	1.1736
120	60.0	2.500	2.473	1.0918
130	60.0	2.500	2.469	1.2556

* Empieza a distorsionarse la señal

Tabla 3.4 Resultados obtenidos de la validación de la interfaz de Frecuencia.

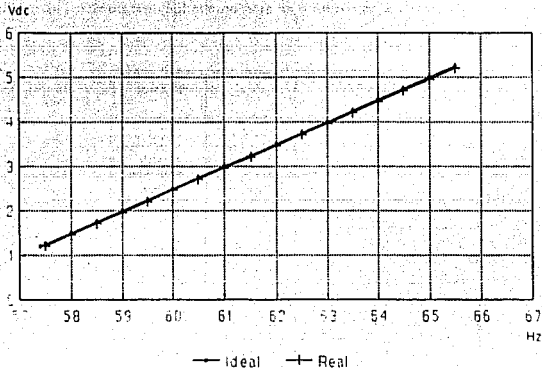


Fig. 3.7 Curvas características ideal y real del transductor de frecuencia.

3.5 PRUEBA DE LA INTERFAZ DE SECUENCIA NEGATIVA.

Las pruebas necesarias para comprobar el buen comportamiento de la interfaz de secuencia negativa son: secuencia cero, secuencia positiva y secuencia negativa.

El procedimiento que permitió comprobar la existencia de componentes de secuencia cero de las señales de entrada de la interfaz, fue el aplicar a cada una de las fases la misma señal generada por el MULTI-AMP SR-76A (en un rango de 0 a 150 Amp), obteniéndose a la salida un voltaje aproximadamente igual a cero, como se puede apreciar en la tabla 3.5. Obsérvese que los resultados son muy similares entre sí, por lo que es notorio que no importa el incremento de las señales de entrada, mientras sean iguales y de la misma fase.

En la figura 3.8 se muestra el diagrama de conexiones que se empleó para esta prueba.

El porcentaje de error que se encontró en esta prueba fue de 0.0557 %, esto indica que su comportamiento es óptimo.

CORRIENTE AMP.	V_{RMS}	% Error
0	0.001	0.001
1	0.002	0.002
2	0.005	0.005
3	0.007	0.007
4	0.009	0.009
5	0.011	0.011
6	0.013	0.013
7	0.015	0.015
8	0.017	0.017
9	0.019	0.019
10	0.022	0.022
15	0.033	0.033
18	0.039	0.039
20	0.043	0.043
25	0.054	0.054
30	0.063	0.063
35	0.073	0.073
40	0.083	0.083
45	0.094	0.094
50	0.104	0.104
100	0.207	0.207
150	0.311	0.311

Tabla 3.5 Resultados obtenidos de la validación de la interfaz de secuencia negativa

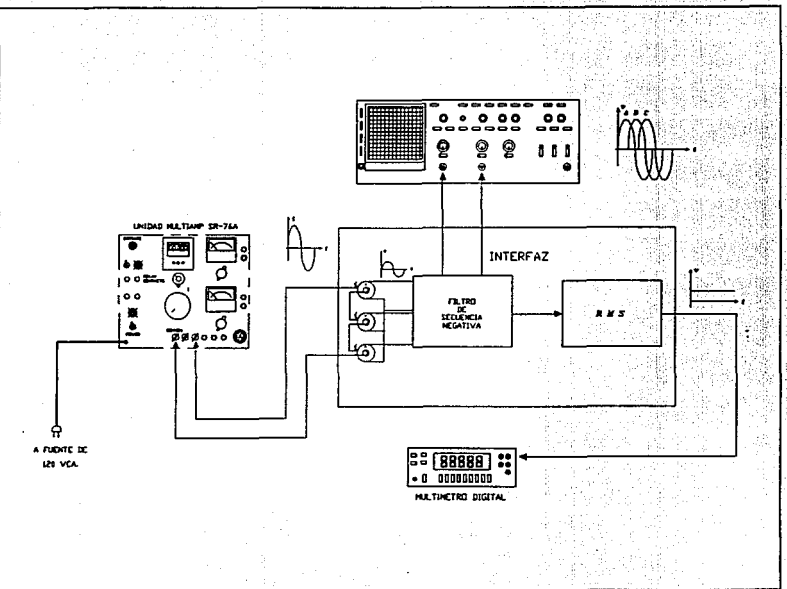


Fig. 3.8 Diagrama de conexión para prueba de la interfaz de secuencia negativa.

En la figura 3.9 se ilustra el comportamiento real e ideal de esta interfaz.

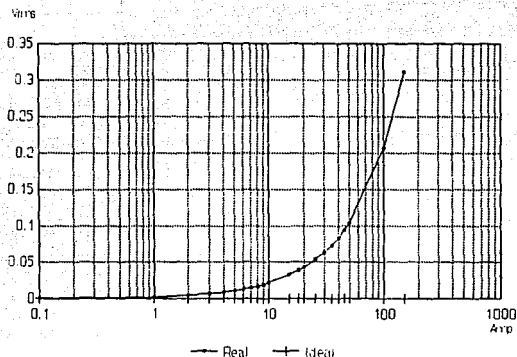


Fig. 3.9 Curvas característica ideal y real de la interfaz de secuencia negativa.

Es necesario realizar las otras pruebas para verificar que el comportamiento de esta interfaz en los otros dos casos sea el adecuado.

Para el caso de secuencia positiva, la prueba que se realizó consistió en aplicar a cada una de las fases, corrientes equilibradas, cuyas amplitudes fueron de 1.5 Amp con un defasamiento entre éstas de 120° , el voltaje que se obtuvo a la salida fue de 3 mV, como se observa en la tabla 3.6, aún incrementando las corrientes de entrada sin variar el defasamiento entre éstas, el voltaje de salida es casi cero, con esto se concluye que la secuencia positiva no es detectada por la interfaz.

En cuanto a la detección de secuencia negativa, se realizaron dos pruebas, debido a que existen dos condiciones que provocan la secuencia negativa en un sistema trifásico, en primera instancia se desequilibraron las amplitudes de las corrientes de entrada aplicando a

cada una de las fases las corrientes mostradas en la tabla 3.7.

I_A (Amp)	I_B (Amp)	I_C (Amp)	V_{DC} (mV)
1.53	1.49	1.50	3.000
3.06	3.01	3.00	6.214
4.47	4.50	4.48	8.987
6.03	6.00	6.07	12.008
7.61	7.56	7.54	15.234

Tabla 3.6 Valores obtenidos para la prueba de secuencia positiva.

I_A (Amp)	I_B (Amp)	I_C (Amp)	I_{2C} (Amp)	V_{DC} (mV)	% Error
2.08	0.80	0.76	0.432	37.14	-14.12
3.00	0.54	0.55	0.817	67.20	-17.74
7.56	4.50	4.50	1.010	89.02	-11.00
4.47	0.55	0.56	1.304	111.18	-14.74
4.47	0.80	0.76	1.229	104.80	-14.72
6.00	0.54	0.55	1.817	154.75	-14.86
7.54	1.49	1.49	2.013	172.04	-14.55
9.06	3.01	0.76	2.480	207.63	-16.29
9.06	0.80	0.77	2.757	235.50	-14.58
9.85	0.80	0.77	3.020	257.67	-14.67

Tabla 3.7 Valores obtenidos para la prueba de secuencia negativa, desequilibrando las corrientes de entrada.

Para el segundo caso se invirtió la fase "b" por la fase "c" con las magnitudes de las corrientes iguales, para obtener un desbalance únicamente en cuanto al defasamiento de las corrientes, posteriormente se variaron estas magnitudes teniendo así un desbalance tanto en

magnitud como en fase, los resultados obtenidos se muestran en la tabla 3.8.

I_A (Amp)	I_B (Amp)	I_C (Amp)	I_{2-C} (Amp)	V_{DC} (mV)	% Error
1.53	1.49	1.50	1.507	122.10	-18.98
2.10	0.80	0.77	1.223	100.04	-18.23
3.04	0.55	0.56	1.383	114.04	-17.57
7.62	4.51	4.59	5.573	462.96	-16.92
5.09	0.55	0.57	2.070	172.42	-16.71
4.52	0.81	0.77	2.033	169.58	-16.58
6.07	0.55	0.56	2.393	200.22	-16.34
7.61	1.55	1.55	3.543	296.14	-16.43
9.14	3.03	0.77	4.313	361.63	-16.14
9.14	0.81	0.78	3.577	300.84	-15.91
9.92	0.80	0.77	3.833	322.76	-15.78

Tabla 3.8 Valores obtenidos para la prueba de secuencia negativa, desequilibrando corrientes de entrada e invirtiendo las fases b y c.

Como se puede observar en la tabla 3.7 y 3.8 el porcentaje de error permanece casi constante en todas las mediciones, esto indica que el problema proviene de la precisión de los capacitores y resistencias que componen dicha interfaz. Para reducir este porcentaje de error se recomienda utilizar componentes con mayor precisión y construir el diseño en circuito impreso.

3.6 PRUEBA DE LA INTERFAZ DE ANGULO DE FASE.

Las pruebas que se le realizaron, fueron para comprobar su linealidad, tiempo de respuesta y rango de operación.

Para realizar estas pruebas además de utilizar el módulo principal y auxiliar del equipo

MULTIAMP, se hizo uso del módulo CS-7B, mediante el cual se tiene control sobre el ángulo de defasamiento entre la corriente y el voltaje que fueron aplicados como entrada a la interfaz.

La señal de entrada de corriente de la interfaz se tomó de la unidad principal, y la señal de entrada de voltaje se tomó del módulo defasador, el cual es alimentado del módulo auxiliar tomando como referencia para el defasamiento este voltaje, el cual se variará para observar las diferentes salidas de voltaje de DC de la interfaz, que son proporcionales al ángulo de fase entre ambas entradas.

El diagrama de conexión para dichas pruebas se ilustra en la figura 3.10.

Los valores de las entradas al detector del ángulo de fase se ajustaron a $1 V_{RMS}$ para lograr una mejor respuesta, en cuanto a resolución y linealidad. De la tabla 3.9 se aprecia que el porcentaje de error es muy pequeño, lo cual denota que el comportamiento de la interfaz es el apropiado.

Finalmente podemos decir que los resultados obtenidos de las interfaces, indican que su respuesta es satisfactoria.

La realización de cada una de estas pruebas fue en forma individual, posteriormente se tendrán funcionando todas las interfaces al mismo tiempo formando parte de un relevador digital multifuncional para realizar la protección oléctrica del generador y transformador de una central generadora. El diagrama de conexión que se tendrá, se muestra en la figura 3.11.

Como se pudo apreciar el porcentaje de error en todas las interfaces es muy pequeño y es debido:

- a) A la baja calidad de los resistores y capacitores.
- b) Al tipo de alambrado (alambrado rápido).
- c) A la inestabilidad de salida del equipo de prueba.

Este porcentaje de error se reducirá en gran medida, en la construcción final de la interfaces en circuito impreso, y utilizando capacitores y resistores de alta precisión.

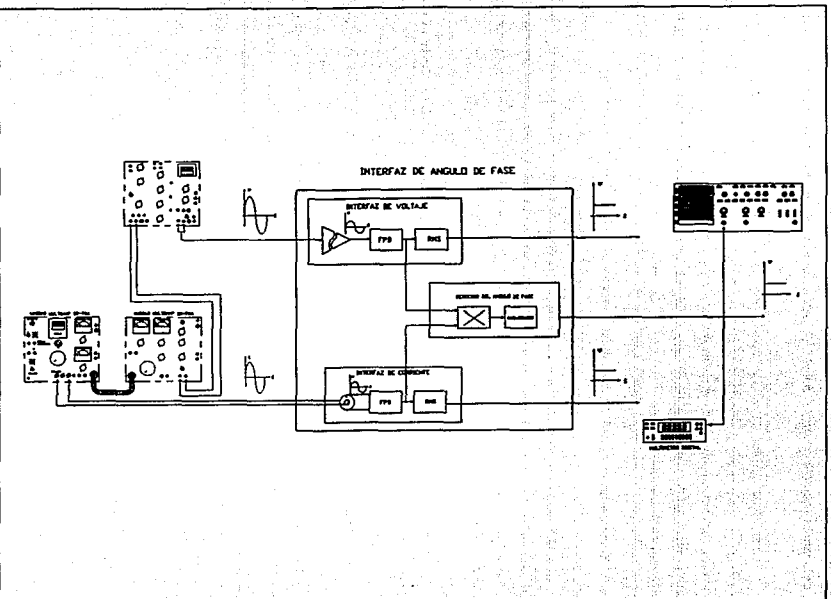


Fig. 3.10 Diagrama de conexión para prueba de la interfaz de ángulo de fase.

V_P (V) Volteje	V_P (V) Corriente	V_{oc} (mV)	α_{CAL}	α_{MUL}	% Error
1	1	100	0.00	0.0	0
1	1	98	11.47	10.1	13.56
1	1	94	19.94	19.80	0.707
1	1	87	29.54	30.00	-1.533
1	1	77	39.64	39.90	-0.652
1	1	65	49.45	49.80	-0.702
1	1	49	60.65	60.60	0.082
1	1	35	69.51	70.30	-1.124
1	1	18	79.63	80.00	-0.463
1	1	2	88.85	90.00	-1.278

α_{CAL} : Angulo calculado con la ecuación [16] del capítulo II.

α_{MUL} : Angulo medido por el equipo de prueba MULTIAMP.

Tabla 3.9 Resultados obtenidos de la validación de la interfaz de ángulo de fase.

Es importante hacer incapie que los relevadores convencionales son dispositivos muy sensibles y tienen que ser calibrados y probados de una forma especial para que tengan un correcto funcionamiento. La calibración se realiza con un ajuste llamado de Pick-up, que varia en su disposición, dependiendo del tipo de relevador que se trate (51,29,89,...etc.). De manera general se puede describir de la siguiente manera: se aplica una excitación mínima a la bobina de disparo y se incrementa poco a poco hasta que se observe un movimiento de rotación en el disco. A la corriente que circula en ese momento se le conoce como "corriente de pick-up" y debe de ser igual a un valor predeterminado por el fabricante. En caso de que éste no sea igual, se tiene que modificar el valor de la corriente de Pick-up ajustando la posición del imán permanente ya que éste sirve de freno para el disco.

La prueba de disparo consiste en verificar que el relevador actué según su curva característica, es decir, que a una determinada corriente y con los ajustes de tap y dial requeridos dispare en el tiempo que se especifica en dicha curva.

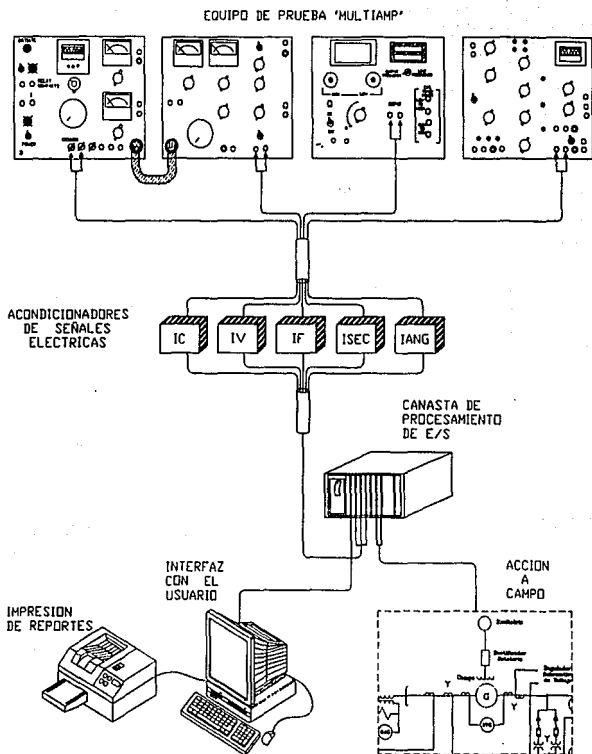


Fig. 3.11

Estos ajustes se hacen también para relevadores digitales, solo que se hacen mediante software, por lo que la calibración de un relevador digital es mucho más fácil y rápida en comparación a la de los relevadores convencionales. De tal manera que se obtienen las siguientes ventajas al utilizar en sistemas de protección relevadores digitales.

- a) Se pueden manejar más curvas de ajuste controlando los taps y los diales por software.
- b) No se requiere de un equipo especial para su calibración, como en el caso de los relevadores convencionales, esto se realiza mediante software.
- c) Ocupa un menor espacio.
- d) Su costo es menor.
- e) Su vida útil es mucho mayor.

**NO
EXISTE
PAGINA**

4

ALTERNATIVA DE DISEÑO DE LAS INTERFACES

INTRODUCCION

Fundamentalmente hay dos posibilidades en el diseño de relevadores digitales. En la primera, en base al microprocesador en donde sólo reemplaza el relevador lógico pero no acondiciona las señales de voltaje ni de corriente y por lo tanto usa acondicionadores de señal. El funcionamiento de estos relevadores depende de la precisión de los componentes electrónicos que se empleen y está sujeto a los desplazamientos de la c_d , las variaciones con la temperatura, cambios en el suministro de voltaje, etc.

Esta ha sido la filosofía empleada en el desarrollo del proyecto de protecciones eléctricas en base a microprocesadores, debido a la utilización de los sistemas de adquisición y control desarrollados por el Instituto de Investigaciones Eléctricas.

En la segunda posibilidad se puede usar una nueva tecnología que está teniendo mucho auge actualmente, esta es conocida como Procesamiento Digital de Señales (DSP), la cual hace posible diseños más sencillos y de mejor funcionamiento. Con la llegada de los DSP's se abrió el camino para el diseño de nuevos sistemas para la protección eléctrica de una central generadora.

En el presente capítulo se hará un estudio de la segunda opción para el acondicionamiento de señales.

4.1 FILTROS ANALOGICOS & FILTROS DIGITALES.

El DSP es el procesamiento aritmético de muestreo de señales en tiempo-real en intervalos regulares y digitalizados. Ejemplos del proceso DSP son los siguientes:

- Filtrado de señales.
- Convolución.
- Correlación.
- Rectificación de una señal.
- Amplificación de una señal.
- Transformación de una señal.

Todas estas funciones han sido tradicionalmente ejecutadas usando circuitos electrónicos. Recientemente la tecnología ha desarrollado el procesamiento necesario para digitalizar la ejecución de éstas y otras funciones usando DSP's.

Muchos filtros digitales son diseñados basados en la teoría desarrollada para los filtros analógicos, por esta razón es importante reconocer las ventajas y desventajas de los filtros analógicos comparados con los filtros digitales.

Los filtros analógicos son circuitos contruidos de elementos reactivos y capacitivos, los cuales crean un filtro mediante el almacenamiento y liberación de energía con diferentes constantes de tiempo. La entrada y salida de un filtro analógico de tiempo continuo esta siempre acoplada dentro de sus elementos de almacenamiento, de tal forma que éste siempre

tendrá una respuesta impulso infinita. También, los elementos del circuito no son perfectos, de tal forma que una función de transferencia ideal (debido a que requiere elementos de almacenamiento sin pérdidas) nunca es obtenida. Las consideraciones prácticas para el diseño de filtros analógicos tales como impedancias de ajuste, efectos de la línea de transmisión y sintonización pueden hacer que los filtros analógicos sean difíciles de diseñar, usar y fabricar. Estas limitaciones prácticas también limitan el máximo orden del filtro, el cual restringe el ancho de banda a un valor menor de la frontera dependiendo de la frecuencia del filtro y el tipo de los elementos del circuito que son usados.

Debido a que todas las operaciones en un filtro digital son discretas en naturaleza (esto es, cada resultado es calculado durante un intervalo fijo de tiempo) y son determinísticos, un filtro digital de orden n puede ser construido. Las consideraciones prácticas, tales como el número de componentes, la velocidad a la cual las multiplicaciones y sumas deben ocurrir, y el número de bits determinan el costo y el tamaño del filtro digital. Los filtros digitales pueden ser implementados en forma económica usando técnicas de microelectrónica no disponibles para circuitos analógicos. De hecho los filtros que son muy difíciles de implementar con filtros analógicos (tal como la precisión y el orden del filtro) pueden ser implementados usando filtros digitales.

Aunque los filtros digitales pueden implementar filtros analógicos, éstos consumen más potencia y son más caros debido a que requieren más componentes activos. Una importante excepción a esto es cuando un gran número de filtros analógicos son requeridos, los cuales pueden ser implementados usando un solo circuito integrado que procese señales digitales. También, el rango dinámico de los filtros analógicos puede ser realizado para exceder el funcionamiento de cualquier implementación digital equivalente.

Los filtros analógicos pueden ser construidos para operar a mayores frecuencias que los filtros digitales. Usando técnicas de circuitos de microondas, los filtros analógicos pueden ser diseñados para trabajar adecuadamente arriba de un gigahertz. Los filtros digitales están limitados por el convertidor A/D disponible y por la velocidad y complejidad del circuito digital que usualmente implementa éste. Los convertidores A/D dependen del tiempo de estabilización de los circuitos analógicos, los cuales limitan la exactitud obtenible a un índice de muestreo particular. Así el tiempo de estabilización y el ruido en el convertidor A/D, limitan el rango dinámico de la señal de entrada, limitando en número los bits de datos válidos.

La figura 4.1 es una descripción gráfica del procesamiento analógico de una señal. El circuito filtra una señal de un sensor usando un amplificador operacional y controla al actuador con el resultado. Ya que no es posible diseñar un filtro ideal, el ingeniero debe diseñar un filtro aceptable en cuanto a su respuesta, considerando variaciones en la temperatura, variación de la fuente de alimentación y exactitud de componentes. El circuito típicamente tiene inmunidad al ruido, requiere de ajustes y es difícil de modificar.

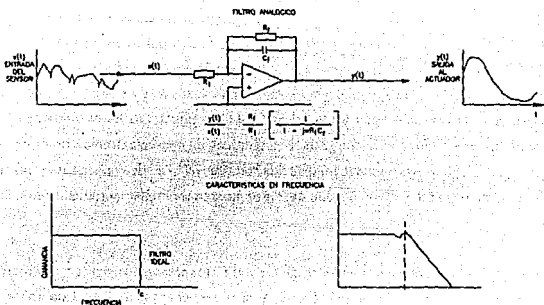


Fig. 4.1 Procesamiento de una señal analógica.

El circuito equivalente que usa un DSP, es mostrado en la figura 4.2 Estas aplicaciones requieren un convertidor Analógico/Digital (A/D) y un convertidor Digital/Analógico (D/A) en adición al DSP. Incluso con estas partes adicionales, la cantidad de componentes, puede ser más baja usando un DSP debido a la alta integración disponible en componentes actuales.

El procesamiento en este circuito se inicia por la limitación de banda de la entrada con un filtro el cual evita la superposición espectral, eliminando las señales fuera de la banda, evitando el proceso de muestreo. La señal es entonces muestreada, digitalizada con un convertidor A/D, y entonces enviada al DSP.

La implementación del DSP se puede hacer por hardware o software, el cual puede realizar cualquier filtro que se pueda hacer usando técnicas analógicas. Además los filtros adaptivos pueden ser fácilmente diseñados usando DSP.

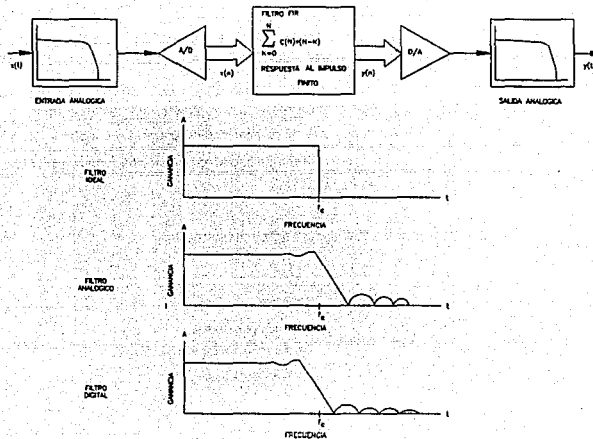


Fig. 4.2 Procesamiento de una señal digital

La salida del DSP es procesada por un convertidor D/A y un filtro paso-bajas para remover los efectos de digitalización.

4.1.1 FILTROS DIGITALES.

En general, la palabra FILTRO se utiliza para describir una circuitería específica ó un algoritmo computacional que se aplica a una "señal ruidosa" con el propósito de extraer información de un proceso en particular. La definición anterior también puede establecerse como: "Un filtro

es un circuito ó un algoritmo computacional que aumenta la relación señal a ruido en un proceso".

Una primera clasificación de los filtros analógicos y digitales es la de filtros lineales y filtros no lineales; entendiéndose por filtro lineal aquel dispositivo cuya salida es una función lineal de las observaciones aplicadas a la entrada del filtro.

El diseño de filtros puede ser con parámetros fijos ó variables, los cuales definen su respuesta al impulso; bajo especificaciones que no requieren ó requieren un conocimiento a "priori" de la señal de interés y del ruido involucrados; bajo ciertos criterios de funcionamiento, en ambientes estacionarios ó no-estacionarios.

La siguiente tabla presenta la clasificación antes mencionada.

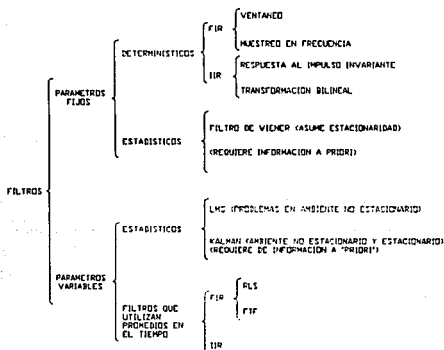


Fig. 4.3 Clasificación de Filtros

La figura 4.4 muestra la estructura típica de un filtro digital, conteniendo N elementos de memoria usados para almacenar las muestras de entrada y N elementos de memoria (o elementos de retardo) usados para almacenar la serie de salida. Cuando una nueva muestra

empieza, el contenido de cada uno de los elementos de memoria son copiados a los elementos de memoria a la derecha. Como cada una de las muestras de salida esta formada por los productos acumulados de los coeficientes y los valores almacenados, la salida de los elementos de memoria son copiados a la derecha. Los valores retrasados usados para formar la salida del filtro son llamados taps porque cada una de las salidas hace una conexión intermedia a lo largo de la línea de retraso para proveer un retardo particular.

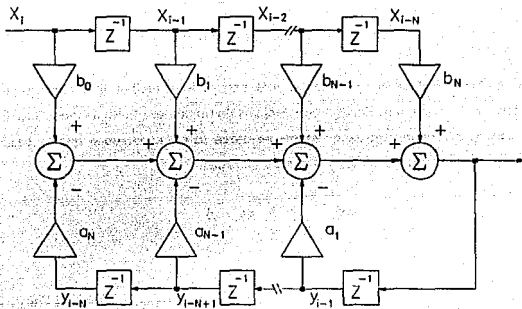


Fig. 4.4 Estructura de un filtro de orden N. Las entradas previas N y las muestras de salida almacenadas en los elementos de retardo son usadas para formar la sumatoria de salida.

Esta estructura del filtro implementa la siguiente ecuación en diferencias:

$$f_i = \sum_{n=0}^N b_n x_{i-n} - \sum_{n=0}^N a_n y_{i-n} \quad (1)$$

Hay dos clases amplias de filtros digitales, los filtros de respuesta finita al impulso (FIR) y los filtros de respuesta infinita al impulso (IIR), los cuales se describirán a continuación.

Filtros FIR.

De la ecuación diferencial de un operador general:

$$y(n) = \sum_{q=0}^{Q-1} b_q x(n-q) - \sum_{p=1}^{P-1} a_p y(n-p) \quad \dots[2]$$

Se observa que las sumas infinitas, se reemplazaron por sumas finitas. Esto es necesario a fin de que los filtros puedan ser físicamente realizables.

Para los filtros FIR los coeficientes $a_p = 0$, para todo p , reciben este nombre debido a que su respuesta a un impulso desaparece después de un número finito de muestras. Estos filtros son llamados también filtros de promedio móvil (ó MA), debido a que la salida es simplemente el valor promedio de los valores de entrada.

$$y(n) = \sum_{q=0}^{Q-1} b_q x(n-q) \quad \dots[3]$$

Comparando esta ecuación con la relación de convolución para operadores lineales (de la ecuación [12]) se puede observar que los coeficientes en un filtro FIR son idénticos a los elementos en la serie de respuesta al impulso, si esta respuesta al impulso es finita en longitud.

$$b_q = h(q) \quad \text{para } q = 0, 1, 2, \dots, Q-1$$

Esto significa que una vez dada la serie de respuesta al impulso para un operador lineal con una respuesta finita al impulso, se puede inmediatamente escribir los coeficientes del filtro FIR.

Existen varios métodos para determinar los coeficientes para los filtros FIR, obteniéndose la respuesta en el dominio de la frecuencia. Los dos métodos más populares para el diseño de los filtros FIR son los siguientes:

1. Uso de la Transformada Discreta de Fourier (DFT). En este método la respuesta en frecuencia requerida del filtro es muestreada en un intervalo de frecuencia de $1/T$, en donde T es el tiempo entre muestras en el sistema DSP. La transformada inversa de Fourier discreta es entonces aplicada a esta respuesta muestreada para producir la respuesta al impulso del filtro.
2. Aproximación óptima de mínimos y máximos usando técnicas de programación lineal. El método de aproximación más conocido es el desarrollado por McClellan y Parks [19].

La respuesta en frecuencia de los filtros FIR puede ser obtenida usando la función de transferencia desarrollada por el operador lineal general:

$$H(z) = \frac{Y(z)}{X(z)} = \frac{\sum_{q=0}^{Q-1} b_q z^{-q}}{1 + \sum_{p=1}^{P-1} a_p z^{-p}} \quad \dots[4]$$

Como se puede observar, la suma tiene que ser finita para hacer el filtro posible. Puesto que para los filtros FIR el coeficiente a_p es igual a 0, por lo que la ecuación quedaría así:

$$H(z) = \frac{Y(z)}{X(z)} = \sum_{q=0}^{Q-1} b_q z^{-q} \quad \dots[5]$$

La transformada de Fourier o respuesta en frecuencia de la función de transferencia se obtiene haciendo $z = e^{j\omega}$, quedando:

$$H(f) = H(z)|_{z=e^{j\omega}} = \sum_{q=0}^{Q-1} b_q e^{-j\omega q} \quad \dots[6]$$

Este es el polinomio con exponentes de z^{-1} o una suma de productos de la forma:

$$H(z) = b_0 + b_1 z^{-1} + b_2 z^{-2} + b_3 z^{-3} + \dots + b_{Q-1} z^{-(Q-1)} \quad \dots[7]$$

Esta es una clase importante de los filtros FIR, para los cuales este polinomio puede ser factorizado mediante una suma de productos como:

$$H(z) = \prod_{m=0}^{M-1} (z^{-2} + \alpha_m z^{-1} + \beta_m) \prod_{n=0}^{N-1} (z^{-1} - \gamma_n) \quad \dots[8]$$

Esta expresión para la función de transferencia hace explícitos los valores de la variable Z^{-1} , lo cual causa que $H(z)$ empiece en 0. Estos puntos son simplemente el origen de la ecuación cuadrática:

$$0 = z^{-2} + \alpha_m z^{-1} + \beta_m \quad \dots[9]$$

Filtros IIR.

La segunda clase de filtros digitales son los Filtros de respuesta infinita al impulso (IIR). Esta clase incluye a los filtros autoregresivos (AR) y los de forma más general, los filtros autoregresivos de promedio móvil (ARMA). En el caso AR todos los coeficientes b_q para $q = 1$ hasta $Q - 1$ se igualan a 0.

$$y(n) = x(n) - \sum_{p=1}^{P-1} a_p y(n-p) \quad \dots[10]$$

Para los filtros ARMA, se aplica la ecuación general (2). En cualquier tipo de filtro IIR, la respuesta de un simple impulso a la entrada pueda continuar para obtener una salida de una duración infinita, con coeficientes estables dados. La estabilidad puede ser un problema para los filtros IIR, puesto que con pequeños cambios de los coeficientes, la salida puede crecer fuera del límite para algunas entradas.

La transformada z de la función de transferencia de un filtro IIR es:

$$H(z) = \frac{Y(z)}{X(z)} = \frac{\sum_{q=0}^{Q-1} b_q z^{-q}}{1 + \sum_{p=1}^{P-1} a_p z^{-p}} \quad \dots[11]$$

No existe una relación simple entre los coeficientes del filtro IIR y la serie de respuesta al impulso, tal como se presenta en el caso de los filtros FIR. Los filtros IIR tienen una importante ventaja sobre las estructuras FIR, ya que éstos requieren menos coeficientes para sus aproximaciones, dando su respuesta en frecuencia tal como lo hacen los filtros FIR.

4.1.2 ESPECIFICACIONES DEL FILTRO.

Los filtros son generalmente especificados en el dominio de la frecuencia, tanto las respuestas en amplitud y fase estén como una función de la frecuencia. La figura 4.5 muestra la característica de la respuesta en magnitud de un filtro pasobajas. La ganancia del filtro ha sido normalizada para ser aproximadamente uno para bajas frecuencias. La figura ilustra los términos más importantes asociados con las especificaciones del filtro.

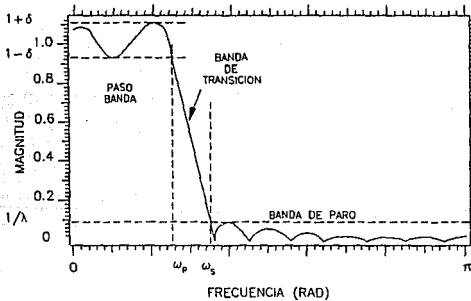


Fig. 4.5 Respuesta en magnitud de un filtro pasobajas.

La región donde el filtro permite a la señal de entrada pasar sin ninguna atenuación o muy poca, es llamada pasobanda. En un filtro pasobajas, el pasobanda se extiende desde una frecuencia $\omega = 0$ hasta el inicio de la banda de transición marcada con una frecuencia ω_p en la figura. La banda de transición es aquella región donde el filtro fácilmente cambia del paso

de la señal hacia la señal límite. El fin de la banda de transición ocurre hacia la frecuencia de la banda límite, W_p . La banda límite es el rango de frecuencias sobre la cual el filtro es especificado para atenuar la señal por un factor dado. Típicamente, un filtro es especificado por los siguientes parámetros:

- 1) Rizo del pasobanda - $2(\delta)$ en la figura.
- 2) Atenuación de la banda límite - $1/\lambda$.
- 3) Inicio de la transición y frecuencias límites W_p y W_s , alternativamente.
- 4) Amplitud de transición $W_s - W_p$.

La mayoría de los programas que calculan los coeficientes del filtro para la respuesta en magnitud en el dominio de la frecuencia, utilizan las características anteriores para realizar los cálculos.

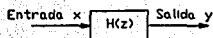
4.1.3 ESTRUCTURA DE LOS FILTROS.

Para obtener la ecuación FIR e IIR para un filtro hay un número de estructuras de implementación que pueden ser usadas. Cada estructura, en su equivalente matemático puede producir diferentes resultados debido a inexactitudes numéricas en la computadora ó el hardware usado con propósito especial.

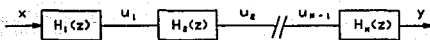
La figura 4.6 muestra tres estructuras para la implementación del filtro. La primera es una forma directa de implementación de la función de transferencia.

Esta estructura usa la ecuación de la Transformada Z de la función de transferencia del filtro e implementa cada retardo y la multiplicación de coeficientes directamente.

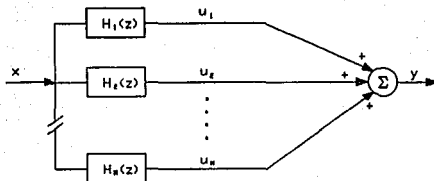
La forma directa del filtro puede ser convertida en cascada con la factorización de la función de transferencia en funciones cuyo producto es el resultado total de la función de transferencia (figura 4.6b). En forma similar, el aumento de una fracción parcial puede ser ejecutado en la función de transferencia para producir funciones cuya suma es igual a la función de transferencia. Este aumento de fracción parcial conduce a la forma en paralelo del filtro digital (figura 4.6c).



a) Funcion de transferencia en forma directa



b) Funcion de transferencia en cascada



c) Funcion de transferencia en paralelo

Fig 4.6 Estructuras de filtros digitales

4.2 APLICACION DEL FILTRADO DIGITAL.

El procesamiento digital de señales empieza con la cuantización de la señal en tiempo discreto el cual aparece en la computadora como una serie de valores digitales. La figura 4.7 muestra un ejemplo de la operación del procesamiento digital de señales. Tiene una serie de entrada $x(n)$, el operador $O\{ \}$ y una serie de salida $y(n)$. Los operadores más comúnmente usados en el DSP son los lineales e invariantes en el tiempo. A continuación se hace un sumario de la representación de estos operadores, con su ecuación asociada.

- (1) Respuesta al impulso - $h(m)$

Ecuación asociada:

$$y(n) = \sum_{m=0}^{\infty} h(m) x(n - m) \quad \dots[11]$$

- (2) Función de transferencia en el dominio de la frecuencia - $H(f)$

Ecuación asociada:

$$Y(f) = H(f) X(f) \quad \dots[13]$$

- (3) Representación de una ecuación en diferencias.

Ecuación asociada:

$$y(n) = \sum_{q=0}^{\infty} b_q x(n - q) - \sum_{p=1}^{\infty} a_p y(n - p) \quad \dots[14]$$

- (4) Función de transferencia de la transformada z - $H(z)$

Ecuación asociada:

$$Y(z) = H(z) X(z) \quad \dots[15]$$

Cada una de estas representaciones es muy útil en el estudio de los sistemas en tiempo discreto.

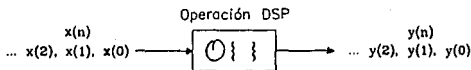


Fig 4.7 Operador DSP.

Los operadores son aplicados a las series para obtener los siguientes resultados:

- 1.- Extraer parámetros o características de la serie de entrada.
- 2.- Producir una serie similar a la de entrada, con características particulares mas acentuadas, o eliminadas.
- 3.- Almacenar la serie de entrada en memoria.
- 4.- Codificar o comprimir la serie de entrada.

Ventaneo

Todas las rutinas de ventaneo tienen como propósito la reducción de los lóbulos de la salida espectral de las rutinas de la FFT o la DFT. Estas cumplen su propósito forzando el inicio y el final de alguna serie para aprovechar el valor de cada muestra. Debido a que deben trabajar con una serie, estas forzan las muestras del principio y el final de la serie a un valor cercano a cero, para realizar esta reducción en potencia, las rutinas de ventaneo dan un ancho extra a los valores cercanos a la mitad de la serie. La diferencia entre ventanas consiste en la transición que hay de las amplitudes más pequeñas cercanas a los bordes, hasta las amplitudes más grandes cercanas a la mitad de la serie.

Hay una variedad de ventanas, pero todas ellas trabajan esencialmente de la misma manera, atenúan los elementos de la serie cerca a los límites (cerca a $n = 0$ y $n = N-1$) y esto se compensa incrementando los valores lejanos a los límites. Cada ventana tiene su propia transición individual del centro de la señal hacia fuera.

Las ventanas más conocidas son:

1. Rectangular
2. Hamming
3. Hanning
4. Triangular
5. Blackman
6. Blackman - Harris de 4 términos.

Transformada discreta de Fourier.

La transformada discreta de Fourier (DFT) es frecuentemente usada como una herramienta de análisis para determinar el espectro de una serie de entrada. Más frecuentemente es utilizada para analizar la amplitud de una componente particular de frecuencia en la señal de entrada.

Se hace uso de la transformada de Fourier varias veces en el desarrollo de las características de una serie y de los operadores lineales. La transformada de Fourier de una serie es:

$$F x(n) = X(f) = \sum_{n=0}^{\infty} x(n) e^{-j2\pi f n} \quad \dots[16]$$

donde el período de tiempo de muestreo ha sido normalizado a ($T = 1$).

Si la serie es de duración limitada, entonces:

$$X(f) = \sum_{n=0}^{N-1} x(n) e^{-j2\pi f n} \quad \dots[17]$$

donde el muestreo en el dominio del tiempo de una forma de onda es N muestras. La transformada inversa de Fourier es:

$$F^{-1}X(f) = \int_{-\frac{1}{2}}^{\frac{1}{2}} X(f) e^{-j2\pi f n} df \quad \dots[18]$$

ya que $X(f)$ es periódica con un período de $1/T = 1$, la integral puede ser tomada sobre un período completo. Por esto,

$$x(n) = \int_0^1 X(f) e^{-j2\pi f n} df \quad \dots[19]$$

Estas representaciones para la transformada de Fourier son exactas pero tienen una gran desventaja para aplicaciones digitales, ya que la variable en frecuencia es continua no discreta. Para vencer este problema se debe aproximar ambas representaciones en tiempo y en frecuencia, de la señal.

Para crear la transformada discreta de Fourier (DFT) debemos usar una versión muestreada de la forma de onda en frecuencia. Este muestreo en el dominio de la frecuencia es el equivalente a la convolución en el dominio del tiempo, con la siguiente forma de onda en tiempo,

$$h_1(t) = \sum_{r=-\infty}^{\infty} \delta(t-rT) \quad \dots[20]$$

Esta crea duplicados de la señal muestreada en el dominio del tiempo, lo que se repite en un período T . Esta T es igual a la T usada en la serie en el dominio del tiempo. Consecuentemente, para usar el mismo número de muestras en un período de la señal repetida en el dominio de la frecuencia como en un período de la señal en el dominio del tiempo, al igual que en la transformada de Fourier, se puede obtener la transformada discreta de Fourier y su inversa. De tal manera que la transformada discreta de Fourier es:

$$X(k) = \sum_{n=0}^{N-1} x(n)e^{-2\pi kn/N} \quad \dots[21]$$

y la transformada discreta inversa de Fourier es,

$$x(n) = \frac{1}{N} \sum_{k=0}^{N-1} X(k)e^{2\pi kn/N} \quad \dots[22]$$

La transformada rápida de Fourier.

La transformada rápida de Fourier es un algoritmo eficiente para calcular la DFT de una serie. Tomando promedios del factor de muchos cálculos que son repetidos en la DFT y su inversa del período natural del núcleo discreto de Fourier:

Asignándole a la ecuación [20] la siguiente igualdad:

$$W^{nk} = e^{-j2\pi nk/N} \quad \dots[23]$$

se reescribe la ecuación como:

$$X(k) = \sum_{n=0}^{N-1} x(n) W^{nk} \quad \dots[24]$$

Ahora,

$$W^{N+q)(k+r)} = W^{nk} \quad \dots[25]$$

para todo "q" y "r", los cuales son enteros para la periodicidad del núcleo de Fourier.

Dividiendo la DFT en dos partes:

$$X(k) = \sum_{n=0}^{(N/2)-1} x(2n) W_N^{2nk} + \sum_{n=0}^{(N/2)-1} x(2n+1) W_N^{(2n+1)k} \quad \dots[26]$$

Donde el subíndice N en el núcleo de Fourier representa el tamaño de la serie.

Si se representan los elementos pares de la serie $x(n)$ por el X_p y los elementos impares por X_o entonces la ecuación puede ser reescrita:

$$X(k) = \sum_{n=0}^{N/2-1} x_p(n) W_{N/2}^{nk} + W_N^{k} \sum_{n=0}^{N/2-1} x_o(n) W_{N/2}^{nk} \quad \dots[27]$$

Ahora se tienen dos expresiones en la forma de DFT's, escribiendo,

$$X(k) = X_{\text{ev}}(k) + W^{k/N} X_{\text{od}}(k) \quad \dots[28]$$

Unicamente las DFT's de los puntos $N/2$ necesitan ser calculadas para encontrar el valor de $X(k)$. Por lo que el índice k deberá ir hacia $N-1$, usando la propiedad periódica de los pares e impares (DFT's). En otras palabras,

$$X_{\text{ev}}(k) = X_{\text{ev}}(k - \frac{N}{2}) \text{ para } \frac{N}{2} \leq k \leq N-1 \quad \dots[29]$$

El proceso de dividir las DFT's resultantes en mitades pares e impares puede ser repetido hasta obtener el cálculo de la DFT de solamente dos puntos:

$$\Delta(k) = \lambda(0) + \lambda(1)e^{-j2\pi k/2} \text{ para todo } k \quad \dots[30]$$

$$= \lambda(0) + \lambda(1) \quad \text{para todo par} \quad \dots[31]$$

$$= \lambda(0) + \lambda(1) \quad \text{para todo impar} \quad \dots[32]$$

Así, para el cálculo de la DFT de dos puntos no se requiere la multiplicación, solo sumas y restas.

Para calcular la DFT completa aún se requiere la multiplicación de las DFT's de los dos puntos individuales para factores apropiados de W que varíen de W^0 a $W^{N/2-1}$.

Para la DFT original, se requieren N multiplicaciones complejas por cada N valores de k . Además $N-1$ sumas para cada k .

En una FFT cada función de la forma

$$\lambda(0) \pm W^p \lambda(1) \quad \dots[33]$$

(llamada un par mariposa para este patrón de flujo gráfico) requiere una multiplicación y dos sumas, de la figura 4.8a, se pueda generalizar que el número de mariposas es:

$$\text{Numero de mariposas} = \frac{N}{2} \log_2(N) \quad \dots[134]$$

Esto es porque hay $N/2$ líneas de mariposas (para cada mariposa hay dos entradas) y tiene $\log_2(N)$ columnas de mariposas.

Lenguaje 'C'

Hay dos amplias áreas de aplicaciones de software en el DSP:

- 1) Aplicaciones en donde el software es usado para simular hardware.
- 2) Aplicaciones donde el software es el mismo producto final.

El lenguaje C es un lenguaje de alto nivel muy conveniente para cualesquiera de estas áreas. Este tiene las características de los lenguajes de alto nivel que lo hacen conveniente para un trabajo de simulación y permite al ingeniero realizar un código, cuya eficiencia se aproxima a la del lenguaje ensamblador para aplicaciones en tiempo real.

El lenguaje C tiene ventajas significativas para aplicaciones de DSP sobre otros lenguajes tales como FORTRAN y Pascal. Una razón importante es la utilidad de las estructuras de datos en C para las tareas en el procesamiento de señales. También, la modularidad inherente es una valiosa ventaja en la programación DSP. El procesamiento de señales digitales usa repetitivamente una habilitación bien definida de herramientas matemáticas con pequeñas variaciones en los parámetros. El ordenamiento y adaptación de estos algoritmos para aplicaciones específicas es el arte del DSP. El lenguaje C está construido de manera que se pueda fomentar el desarrollo de las rutinas en librerías generales, las cuales deben ser usadas como bloques, tal como lo requiere el DSP.

Otra razón por la que el lenguaje C es una buena opción para el DSP es la popularidad y uso general de este lenguaje. Los compiladores son disponibles para todos los

microprocesadores populares incluyendo los nuevos diseños de 32 bits. Además, muchos fabricantes de los dispositivos DSP's (tales como Texas Instruments, AT&T, Motorola y Analog Devices) proveen compiladores en C tanto para circuitos integrados de procesamiento de señales para números enteros de 16 bits, como para los de punto flotante de 32 bits. El código producido por los compiladores es compacto y eficiente y existen las suficientes características comunes entre compiladores para permitir un código portátil.

4.3 IMPLEMENTACION DEL ACONDICIONAMIENTO DE UNA SEÑAL USANDO DSP.

La utilización del DSP para sustituir el hardware usado en el acondicionamiento de las señales de campo (CAP. II) para la protección eléctrica del generador y transformador, se analizará primeramente tomando en consideración los recursos con los que cuenta el Instituto de Investigaciones Eléctricas, en segunda instancia se describirá a grandes rasgos el microprocesador DSP 56000/001, como posible alternativa al proyecto.

Recordando que los parámetros requeridos para cada una de las protecciones eléctricas son: valor RMS de voltaje, corriente y secuencia negativa; frecuencia y ángulo de fase. También cabe mencionar que la obtención de cada uno de estos parámetros mediante el uso del DSP es laborioso, ya que las señales ya aisladas provenientes de TC's y TP's, deberán pasar por diferentes etapas de procesamiento para convertirse en los parámetros requeridos por el relevador digital.

Debido a la complejidad y a la extensibilidad que significaría sustituir el hardware (diseñado en el capítulo II) por el software del DSP, no se contemplará en el presente trabajo de Tesis, en forma total, solo se obtendrá el valor RMS de una señal, así como el filtrado necesario, y el análisis espectral de dicha señal.

La nueva arquitectura que se tendrá es la siguiente:

Llega una señal de campo de los TC's y TP's, esta señal se puede acondicionar de la misma manera como se hizo en los diseños realizados en el capítulo II, de tal manera que esta señal analógica de AC estará normalizada a $\pm 5V$, lista para ser analizada por la PC.

La primer etapa es la conversión analógico-digital, por la naturaleza de la señal que se manejará, se utilizó la PC-LAB 714, la cual tiene una resolución de 14 bits, realiza la conversión mediante el método de aproximaciones sucesivas, ejecuta dicha conversión en menos de 40 microsegundos. Esto se realiza mediante el programa MUESTREO, el cual genera un archivo de datos con un formato DSP. Esta tarjeta realizará un muestreo de 16 veces la frecuencia del sistema de potencia (960 Hz. para el sistema de 60 Hz.). Tal frecuencia de muestreo ofrece varias ventajas:

- Detección más precisa de voltaje máximo durante la ferorrresonancia.
- Medición más precisa de RMS cuando las señales contienen armónicas.
- Un filtro para evitar la superposición espectral sencillo y de menor costo.
- Mejoramiento en el funcionamiento total del relevador.

El filtro para evitar la superposición espectral mencionado anteriormente sirve para reducir al mínimo los efectos de las armónicas y del ruido en los límites de frecuencia sobre la mitad de la frecuencia de muestreo, por lo que este filtro debe ser implementado antes de la conversión A/D.

Una vez obtenida la señal muestreada, es necesario almacenarla para su posterior análisis. El modo más óptimo de acceso a los datos almacenados, para la aplicación en cuestión, es la utilización del acceso directo a memoria (DMA) debido a la velocidad con la que hay que manejar estos datos para que sean procesados lo más rápido posible y sean entregados al relevador digital, el cual realizará el algoritmo de protección, en tiempo real.

En este momento se tiene una señal discretizada, es decir, la señal analógica de entrada es ahora una serie de muestra. Esta señal discretizada será ahora filtrada. El filtrado digital puede ser ejecutado en el dominio del tiempo como en el dominio de la frecuencia en computadoras de propósito general, para este caso se utilizó una PC 286 con coprocesador

matemático. Debido a los fines, que persigue este trabajo de Tesis, el filtrado digital se aplicó a muestras almacenadas previamente y no en tiempo real.

En primera instancia se considerarán los métodos en el dominio del tiempo para la implementación de los filtros digitales. Posteriormente se hará referencia a los métodos en el dominio de la frecuencia utilizando la DFT.

A continuación se discute el diseño de filtros FIR desarrollado por McClellan y Parks [19]. El programa general McClellan puede ser usado para diseñar filtros con varios pasobandas y bandas de paro, diferenciadores y transformadores Hilbert. Los coeficientes FIR obtenidos usando el programa McClellan pueden ser usados directamente con la estructura mostrada en la figura 4.7 (con los términos $a_n = 0$). Los coeficientes de punto flotante obtenidos pueden ser implementados usando aritmética de punto flotante o pueden ser redondeados y usados como enteros.

El programa McClellan-Parks requiere la siguiente información:

1. Tipo de filtro.- múltiple pasobanda/banda de paro, diferenciador o transformada Hilbert.
2. Longitud del filtro.- Número de taps (N).
3. Número de bandas.
4. Corte de las bandas.- el corte más bajo y más alto de cada pasobanda y banda de paro, así como la fracción de la frecuencia de muestreo.
5. La respuesta deseada para cada banda (1 para el pasobanda y 0 para la banda de paro, por ejemplo).
6. El peso asociado con cada banda.

Debido a que la atenuación en la banda de paro y el rizo del pasobanda no son especificados como una entrada al programa McClellan-Parks frecuentemente es difícil determinar la longitud del filtro requerida para la especificación de un filtro en particular. Si la longitud del filtro obtenida esta muy lejos del valor requerido, el algoritmo no podrá converger. Para un banda de paro y un pasobanda, se obtuvo la siguiente aproximación para la longitud del filtro (N) de un filtro pasobajas óptimo, desarrollada por Kaiser [14]:

$$N = \frac{-20 \log_{10} \sqrt{\delta_1 \delta_2} - 13}{14.6 \Delta f} + 1 \quad \dots[35]$$

donde:

$$\delta_1 = 1 - 10^{A_{\max}/40}$$

$$\delta_2 = 10^{-A_{\max}/20}$$

$$\Delta f = \frac{f_{\text{stop}} - f_{\text{pass}}}{f_s}$$

A_{\max} es el rizo pasobanda total (en dB) del pasobanda de 0 a f_{pass} . Si el máximo de la magnitud de respuesta es 0 dB, entonces A_{\max} es la máxima atenuación a través del pasobanda. A_{stop} (en dB) del banda de paro hasta f_{stop} para $f_s/2$. La aproximación para N es exacta cercana al 10% de la actual longitud del filtro (δ_1) al error banda de paro (δ_2) es introducido para escoger apropiadamente el peso de cada banda.

Considerando las siguientes especificaciones del filtro [9], se tiene lo siguiente:

pasobanda (f_{pass}):	0-0.2 f_s .
rizo pasobanda (A_{\max}):	< 0.5 dB
Atenuación de la banda de paro (A_{stop}):	> 40 dB

De estas especificaciones se encontró que:

$$\delta_1 = 0.02837$$

$$\delta_2 = 0.01$$

$$Af = 0.05$$

El resultado de la ecuación [35] es entonces $N = 32$. Después de correr el programa McClellan-Parks con las especificaciones anteriores con una peso de 3 veces el "peso" pasobanda (redondeado 2.837, la razón de $\delta_1; \delta_2$ a 3 por conveniencia), las especificaciones no son totalmente encontradas (A_{stop} es 38.4 dB y $A_{max} = 0.61$ dB). Después de una pequeña prueba y error se encontró que un filtro pasobajas de 35 puntos encuentra las especificaciones con $A_{stop} = 40.6$ dB y $A_{max} = 0.48$ dB.

Aunque los cortes de banda del pasobanda y de la banda de paro pueden ser especificados para ser algún valor de 0 a $0.5f_s$, en la práctica esto resulta más fácil usando la ecuación del diseño anterior para la longitud del filtro y entonces trasladar el filtro pasobajas a una frecuencia central diferente para hacer un filtro pasobanda ó paso altas.

Los filtros FIR pueden ser implementados con valores enteros o de punto flotante. Las implementaciones con punto flotante tienen la ventaja de que los coeficientes generados por el programa McClellan-Parks pueden ser usados directamente sin cambios en la resultante respuesta en frecuencia. La función `fir_filter_array` [9], toma un arreglo de punto flotante a la entrada, filtra y almacena el resultado en un arreglo de punto flotante a la salida, este arreglo es almacenado para ser utilizado en una llamada. Los coeficientes del filtro son pasados a la función usando la estructura `FILTER` (es definida en `FILTER.H` [9]). La función `fir_filter_array` directamente implementa la siguiente ecuación de convolución:

$$Y_i = \sum_{n=0}^{L-1} b_n X_{i-n} \quad \dots[36]$$

Donde X , es el arreglo de entrada, Y , es el arreglo de salida y b_n es el arreglo de coeficientes. Por lo tanto la función `fir_filter_array` realiza el filtrado pasobajas (pasobanda de 0 a $0.2f_s$ y banda de paro de 0.25 a $0.5f_s$) y pasoaltas (pasobanda de 0.3 a $0.5f_s$ y banda de paro de 0.0 a $0.25f_s$).

Los filtros de respuesta infinita al impulso (IIR) son comúnmente realizados recursivamente para retroalimentar una sumatoria de valores de salida anteriores y adicionar a éstos una sumatoria de valores previos y valores de la actual entrada. Los términos de la estructura se muestran en la figura 4.4. los filtros IIR tienen valores diferentes de cero para algunos o todos los valores a_n .

La forma directa de la realización del filtro IIR se muestra en la figura 4.4 se piensa que su aparición puede tener problemas severos en su respuesta sensitiva por los coeficientes cuantizados, especialmente cuando el orden de los filtros se incrementa. Para reducir estos efectos, la función de transferencia es descompuesta en secciones de segundo orden, realizando posteriormente cualquiera de las secciones en paralelo o en cascada.

Los filtros digitales IIR pueden ser diseñados de diferentes formas, pero la manera más común de diseñar un IIR es por el método de la transformada bilineal. Este método cuenta con la función de transferencia del filtro, en el dominio s o de Laplace para ser diseñado. Los coeficientes del filtro en el dominio s son transformados a sus coeficientes equivalentes en el dominio z para usarse en el filtro digital IIR. Afortunadamente, los métodos de la transformada de Laplace y la función de transferencia en el dominio s fueron desarrollados hace muchos años para diseñar filtros analógicos así como también para modelos mecánicos e incluso para sistemas biológicos. De esta manera, existen muchas tablas de coeficientes de filtros son disponibles para casi todos los tipos de filtros. También se encuentran disponibles algoritmos para generar los coeficientes de muchos filtros comunes (ver referencias [1], [13] y [22]). El diseño de un filtro requiere de una examinación cuidadosa de todos sus parámetros dentro de un gran número de arreglos de tablas de filtros disponibles y tipos de filtros, en donde se analizan el rizo, pasobanda, atenuación del paro de banda, así como también la etapa de respuesta del filtro.

Los coeficientes en el dominio s son tomados para ser divididos en una serie de secciones de segundo orden para la implementación de un filtro en cascada. Los coeficientes en el dominio z de la transformada bilineal se obtienen mediante el programa IIRDEZN (ver referencia [9]), estos coeficientes son usados directamente por la función `iir_filter` para el filtrado de respuesta infinita al impulso, haciendo dos tipo de filtrado: un filtro paso-bajas de 5° orden elíptico con las mismas especificaciones del filtro FIR, tomando las tablas para los filtros elípticos encontradas en el libro Zverev [24], y un filtro paso-altas de sexto orden Chebyshev con un pasobanda de 0.3 a 0.5 f_c , este filtro fue diseñado con las tablas encontradas en la referencia [12].

Una vez filtrada la señal, independientemente del filtrado que se haya utilizado puede ser calculado su valor RMS. Sabiendo que el valor RMS de una señal periódica, $f(t)$, con período T se define así:

$$Z_{RMS} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} f^2(t) dt} \quad \dots[37]$$

En una manera discreta, el valor RMS de una señal periódica f_r , se puede obtener como:

$$Z_{RMS} = \sqrt{\frac{1}{N} \sum_{r=0}^{N-1} f_r^2} \quad \dots[38]$$

y el número de muestras en un ciclo de frecuencia fundamental se da por N.

La cantidad de Z_{RMS} representa el valor RMS de la señal completa, considerando la cd, fundamental y hasta el n° armónico en el cual n es igual a ((N/2)-1).

El programa FILTRO usa las funciones de filtrado `fir_filter_array` e `iir_filter`, las cuales realizan los cuatro tipos de filtrado disponibles (opción 1 a 4), definidos como se menciono anteriormente en `FILTER.H` [9].

Si se quiere la señal sin filtrar se elige la opción 0. También se puede calcular el valor RMS de la señal de entrada, ya sea filtrada o sin filtrar. Este programa genera dos archivos de datos, uno de la señal filtrada y otro del valor RMS de la señal. Estos archivos de datos son graficados, mostrando primero la señal de entrada, después la señal filtrada y finalmente su valor RMS.

Con lo descrito anteriormente se terminó el análisis de la señal en tiempo, ahora se describirá el análisis en frecuencia.

El análisis espectral es el proceso para determinar la representación correcta en el dominio de la frecuencia de una serie. Del análisis espectral se deriva información acerca del contenido de las frecuencias de la señal muestreada así como su ancho de banda y su frecuencia fundamental.

Las técnicas más comunes para el análisis espectral se basan en la transformada de Fourier, estas técnicas empiezan con la transformada discreta de Fourier y su inversa. La razón

por lo que las técnicas basadas en la transformada de Fourier son más populares y prácticas es la existencia del algoritmo de cálculo rápido, la-FFT, que fue discutida anteriormente.

Antes de ejecutar la DFT en una serie, es necesario aplicarle los coeficientes de una ventana para reducir los efectos de discontinuidad en los bordes de la forma de onda. La implementación de las funciones de ventaneo más populares se discutirán más adelante, esta sección mostrará los programas necesarios para el análisis espectral de una señal discretizada.

El programa IDFT ilustra el uso de las funciones para la DFT e IDFT, el cual acepta un archivo de entrada en el dominio del tiempo y crea dos archivos de datos, uno con la magnitud logarítmica del espectro de potencia y el otro es una versión reconstruida de la señal original.

El cálculo para la FFT de una serie de longitud N necesita $N \log_2(N)$ adiciones complejas y $(N/2) \log_2 N$ multiplicaciones complejas, mientras que la DFT requiere N^2 multiplicaciones complejas y $N(N - 1)$ adiciones complejas, dando con esto una diferencia considerable en la velocidad de cálculo de la FFT con respecto a la DFT. Sin embargo, existen las siguientes desventajas en la aplicación de la FFT:

1. La FFT (potencia 2) solo puede aplicarse a una serie con longitud igual a una potencia de 2. En muchos casos uno puede ajustar la longitud de la serie a una potencia de dos, pero en otros esto no es posible, en estos casos se puede utilizar la rutina de la DFT.
2. La FFT tiene una cierta cantidad de "overhead" (específicamente para el ordenamiento del bit inverso) la cual es inevitable. Esto puede hacer que el cálculo de la FFT para una serie de longitud corta no sea tan rápido con respecto a la DFT.

El elemento básico de una FFT es la mariposa, hay dos maneras de implementar ésta para realizar el algoritmo de la FFT, la primera llamada **decimación en tiempo (DIT)** y la segunda **decimación en frecuencia (DIF)**, ambos algoritmos tienen la misma complejidad de cálculo. Difieren el uno de otro en que para la decimación en frecuencia, la entrada es en orden natural, mientras que la salida es en el orden de bit-inverso, al contrario para la decimación en tiempo.

El diagrama de flujo de una forma DIT y DIF para una FFT de 8 puntos (con una entrada en orden normal y una salida en bit inverso) es mostrado en la figura 4.8a y 4.8b respectivamente.

El programa IFFT ilustra el uso de las funciones para calcular la FFT y la IFFT de una serie de entrada en el dominio del tiempo, crea dos archivos de datos, uno es de la magnitud espectral y el otro es la señal reconstruida aplicándole la inversa de la FFT.

El programa FFT ilustra el uso de la función para la FFT, las funciones de ventaneo y de el espectro con una magnitud logarítmica. El programa acepta un archivo de entrada en formato DSP, y el usuario elige el tipo de ventaneo a realizar, una vez hecho esto se ejecuta la FFT en los datos ventaneados en el dominio del tiempo. El logaritmo de la magnitud del espectro de potencia es entonces calculado y almacenado en un archivo.

Una de las aplicaciones de la FFT es la implementación del filtro FIR mediante el uso de la convolución rápida.

El teorema de convolución establece que la convolución en el dominio del tiempo es equivalente a la multiplicación en el dominio de la frecuencia. La ecuación de convolución puede ser escrita en el dominio de la frecuencia como sigue:

$$Y(k) = H(k) X(k)$$

Esto significa que si la representación en el dominio de la frecuencia de $h(n)$ y $x(n)$ son conocidas, entonces $Y(k)$ puede ser calculada por una simple multiplicación. La serie $y(n)$ puede entonces ser obtenida por la transformada inversa de Fourier. La secuencia de pasos es la siguiente:

1. Crear el arreglo $H(k)$ de la respuesta al impulso $h(n)$ usando la FFT.
 2. Crear el arreglo $X(k)$ de la serie $x(n)$ usando la FFT.
 3. Multiplicar H por X punto por punto y de esta forma obtener $Y(k)$.
 4. Aplicar la IFFT a $Y(k)$ para obtener $y(n)$.
-

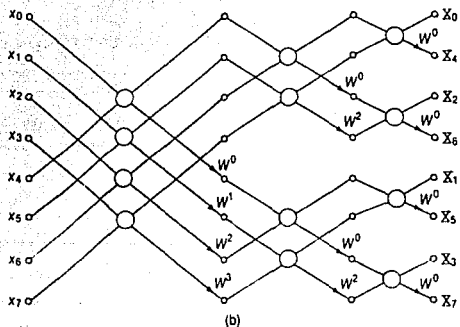
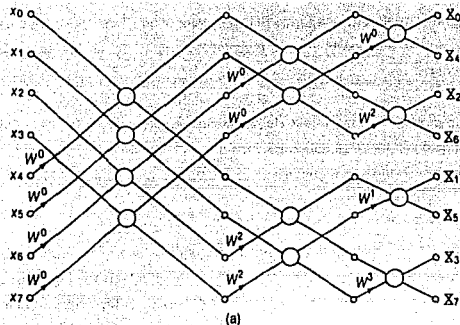


Fig. 4.B a) Gráfica de flujo de la decimación en tiempo (DIT)
 b) Gráfica de flujo de la decimación en frecuencia (DIF)

La velocidad de la FFT es la que hace a la convolución, usando la transformada de Fourier, una técnica práctica. En efecto, en muchas aplicaciones la convolución rápida usando la FFT, puede ser significativamente más rápida que en el dominio del tiempo normal. El número real de multiplicaciones y sumas requeridas para una convolución rápida de una serie de entrada de longitud N (donde N es una potencia de 2) y las FFT's es de $2N(1 + 2\log_2(N))$.

El programa FASTCON ejecuta la convolución rápida usando la FFT. Este ejecuta la convolución requerida para implementar un filtro FIR de 35 puntos de un archivo de entrada de longitud arbitraria especificado por el usuario, el filtro es pasobajas con una frecuencia de corta de $0.2 f_c$.

4.4 PRUEBAS A LOS ALGORITMOS DE DSP.

La señal discretizada que se utiliza como entrada al programa FILTRO se puede obtener mediante un programa llamado MKWAVE o por medio de un generador de funciones, haciendo su conversión correspondiente mediante el programa MUESTREO a una $f_c = 6250$ Hz, esto es 104 muestras por ciclo aproximadamente. Los datos obtenidos de cualquiera de las dos maneras son almacenados en un archivo con formato DSP [9]. La señal ideal almacenada en coseno.dat con una amplitud de 1 Vp y la del generador de funciones almacenada en entrada.dat, cuyo voltaje pico es de 0.8 V (ambas señales se observan en la figura 4.9), estas señales se analizaron con el programa FILTRO para observar la respuesta de los filtros pasobajas (LPF) y pasaltas (HPF).

El diálogo con la computadora usando este programa es el siguiente:

a) Utilizando la señal ideal

Introduzca nombre del archivo de entrada: coseno.dat

Filtros disponibles:

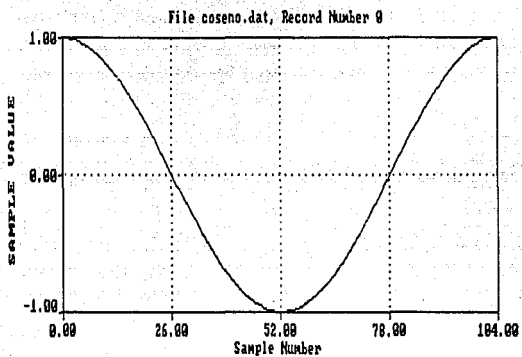
- 0 - Sin filtrar
- 1 - FIR 35 puntos paso-bajas, Paso 0-0.2, Stop 0.25-0.5
- 2 - FIR 35 puntos paso-altas, Paso 0.3-0.5, Stop 0-0.25
- 3 - IIR Elíptico paso-bajas, Paso 0-0.2, Stop 0.25-0.5
- 4 - IIR Chebyshev paso-altas, Paso 0.3-0.5, Stop 0-0.25

Introduzca tipo de filtro [0...4] : 0

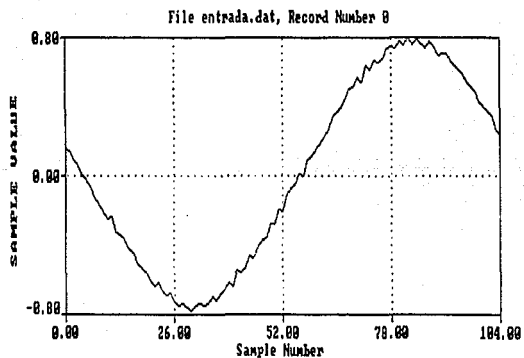
Introduzca el archivo de salida del filtro: ideal0.fil

Introduzca el archivo de salida p/Vrms : ideal0.rms

Se eligió la opción 0 para comprobar el cálculo del valor RMS. En la figura 4.10 se muestra el valor RMS de la señal, observe que este valor es aproximadamente igual a 0.7071, que es el $V_{RMS} = V_p/\sqrt{2}$ de la señal.



a)



b)

Fig.4.9 a) Señal ideal a 60 Hz. b) Señal real a 60 Hz.

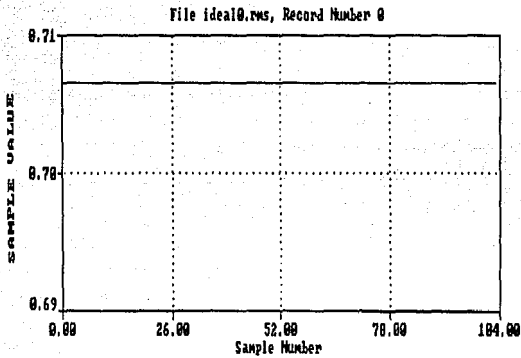


Fig. 4.10 Valor RMS de la señal ideal

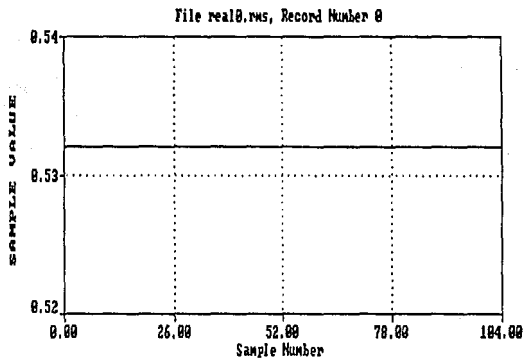


Fig. 4.11 Valor RMS de la señal real.

b) Utilizando la señal real.

Se hicieron tres pruebas, la primera para obtener el valor RMS de la señal sin filtrar eligiendo la opción 0. La gráfica de salida se muestra en la figura 4.11, el diálogo con la computadora es similar al anterior, se comprobó que el valor RMS es aproximadamente igual al leído por un multímetro, cuya lectura fue $V_{RMS} = 0.53026$. Las siguientes dos pruebas fueron para observar la respuesta del filtro paso-bajas FIR e IIR. Sus gráficas son mostradas en la figura 4.12 y 4.13 respectivamente, así como su correspondiente valor RMS.

Comparando la respuesta de ambos filtros se observa que tienen aproximadamente la misma respuesta en magnitud. Note que ambos filtros remueven la frecuencia más alta de la señal real. Sin embargo los datos no son idénticos, el resultado del IIR tiene un considerable transitorio inicial más grande y es desplazado insignificadamente con respecto al resultado del filtro FIR.

Cuando se elige algún filtro paso-altas (FIR o IIR), se observa que solo deja pasar el ruido existente en la señal como se muestra en la figura 4.14.

Para el análisis en frecuencia de la señal real se utilizaron los programas: IDFT, IFFT, FFT y FASTCON.

El diálogo con la computadora para el programa IFFT es el siguiente:

Introduzca el nombre de la señal de entrada: `entrada.dat`

Tamaño de la FFT = 128

Introduzca el archivo de la magnitud espectral: `ifftm`

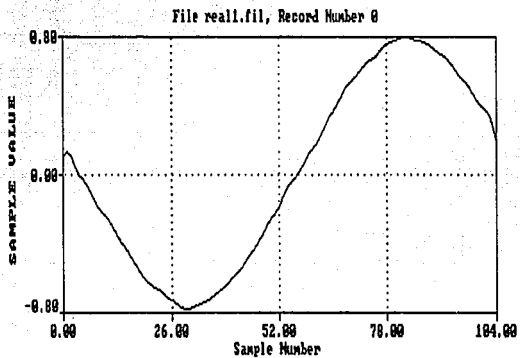
Introduzca el comentario de la gráfica:

Introduzca el archivo de la señal reconstruida: `ifftca`

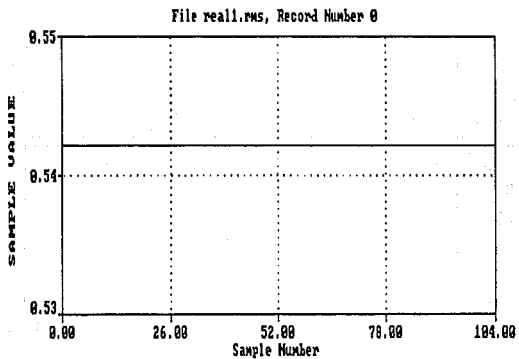
Introduzca el comentario:

En la figura 4.15 se muestran las dos gráficas de salida.

En la gráfica de magnitud espectral se observa la frecuencia fundamental así como el ruido introducido en ésta, también se observa que está duplicado el espectro, ya que el

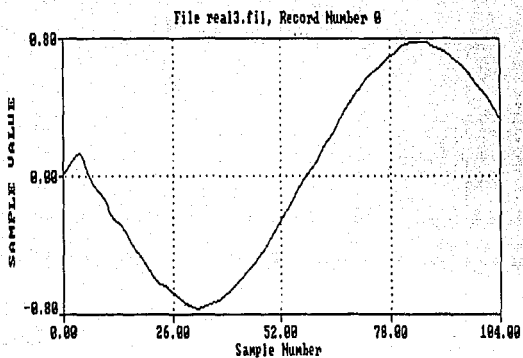


a)

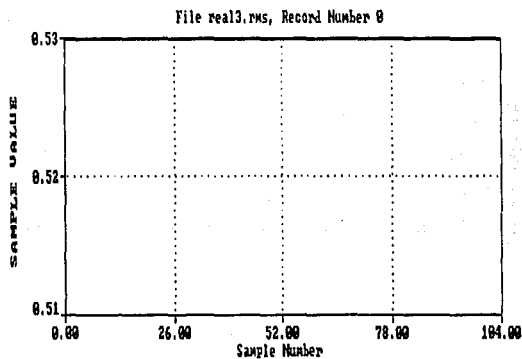


b)

Fig. 4.12 a) Señal de salida del filtro FIR, b) Valor RMS de la señal filtrada.

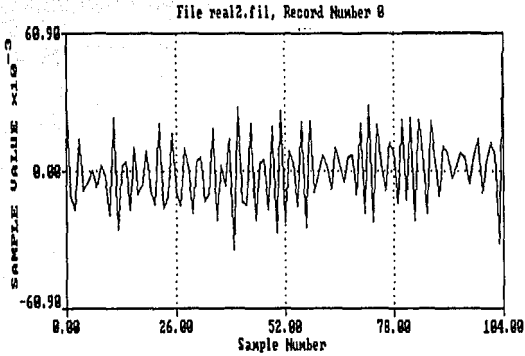


a)

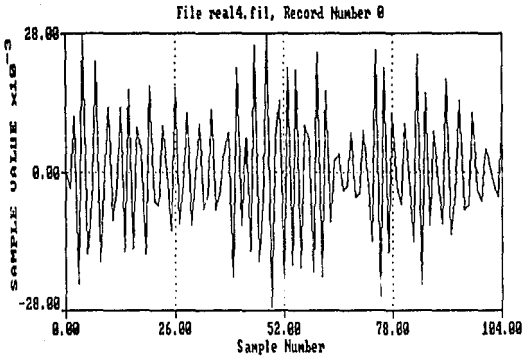


b)

Fig. 4.13 a) Señal de salida del filtro IIR paso-bajas elíptico,
b) Valor RMS de la señal filtrada.

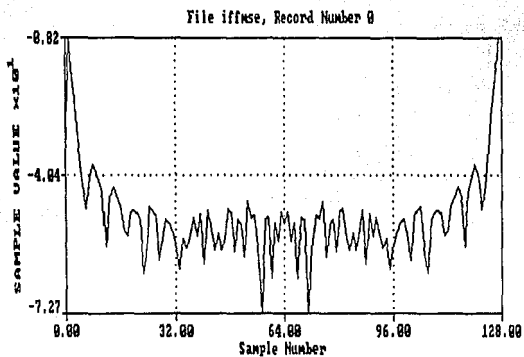


a)

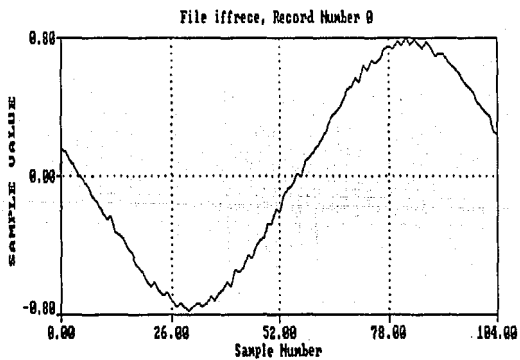


b)

Fig 4.14 a) Filtro paso-altas FIR de 35 puntos.
b) Filtro IIR paso altas Chebyshev de 6° orden.



a)



b)

Fig. 4.15 a) Magnitud espectral de la señal real
b) Señal reconstruida aplicando la IFFT

programa no gráfica frecuencias negativas. En la figura 4.15 b) se ilustra la señal reconstruida en el dominio del tiempo, la señal reconstruida es idéntica a la señal de entrada, demostrando que la IFFT es realizada satisfactoriamente. Estos resultados son los mismos que se obtienen al correr el programa IDFT, comparando el tiempo de ejecución de los dos programas, se obtiene un factor de velocidad mucho más rápido con la FFT.

Hay dos maneras para optimizar al máximo la FFT. El primer método, llamado "recombinación trigonométrica", el cual acepta una serie real y la procesa usando una FFT de la mitad del tamaño normalmente requerido para una serie compleja, dando como resultado un factor al doble de la velocidad en cuestión de cálculo. El segundo método, llamado la serie doble FFT, este algoritmo acepta dos series reales de longitud N y las procesa usando una FFT compleja de N puntos.

El diálogo con la computadora usando el programa FFT seleccionando la primer ventana es el siguiente:

Introduzca el nombre del archivo de entrada: **entrada.dat**

Introduzca la longitud en potencia de 2 [10..12]: **12**

Las funciones de ventaneo disponibles son:

- 1 -- Rectangular
- 2 -- Hamming
- 3 -- Hanning
- 4 -- Triangular
- 5 -- Blackman
- 6 -- Blackman-Harris (4 términos)

Introduzca el número de la función ventana deseada [1..6]: **1**

Introduzca el nombre del archivo de la señal ventaneada: **real1w.dat**

Introduzca el comentario de la gráfica:

Introduzca el centro de la ventana [0 ... 4095]: **2048**

Introduzca la longitud de la ventana [10 ... 4096]: **4096**

Introduzca el nombre del archivo de magnitud espectral: **real1m.dat**

Introduzca el comentario:

Los resultados de este diálogo son graficados en la figura 4.16, **real1w.dat** y **real1m.dat**. En este caso la señal ventaneada (fig.4.16a) es idéntica a la entrada, la figura 4.16 b) es la magnitud espectral, note los lóbulos debido a la ventana rectangular.

El mismo programa se empleo para crear cinco salidas, cada una con una ventana diferente, las figuras 4.17 a 4.21 muestran los depts ventaneados en el dominio del tiempo y su magnitud espectral para las ventanas Hamming, Triangular, Blackman y Blackman-Harris, respectivamente.

La ventana Blackman-Harris de 4 términos es la mejor para reducir el nivel de lóbulos (dispersión espectral) pero el ancho de banda de este ruido equivalente es el más grande. Esto se muestra en los ejemplos observando el ancho del lóbulo principal del espectro. La ventana rectangular tiene el ancho de banda equivalente más pequeño pero también tiene la peor dispersión espectral (el nivel de lóbulos es más grande). El tamaño de los lóbulos es una medida de la dispersión espectral y las características del lóbulo principal son una medida de las pérdidas en el procesamiento debido al tipo de ventana usado. La ventana Hamming es una excelente composición entre los dos extremos y es probablemente la más popular y ampliamente usada en las funciones de ventaneo de propósito general.

Para obtener la frecuencia en la que se encuentra el lóbulo principal se utiliza la siguiente relación:

$$f = \frac{L f_s}{N} \quad \dots[39]$$

donde:

- L = número de muestra, donde se ubica el lóbulo
- f_s = frecuencia de muestreo
- N = tamaño de la FFT (número de muestras)

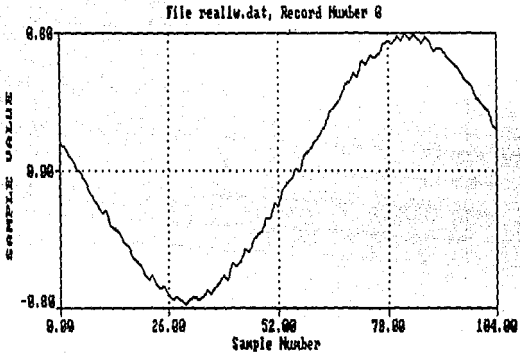
La magnitud espectral esta dada en dB, si se quiere obtener el voltaje equivalente se puede utilizar la siguiente relación:

$$db = 20 \log\left[\frac{V}{V_{ref}}\right] \quad \dots[40]$$

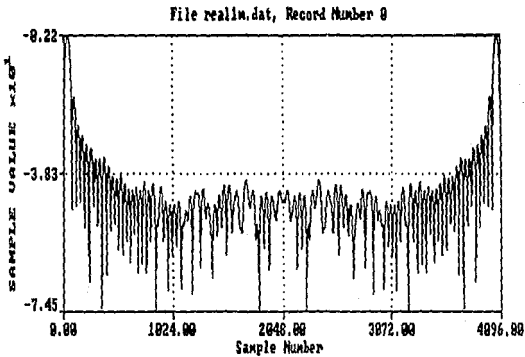
en donde:

$$V_{ref} = 1 V$$

para este caso.

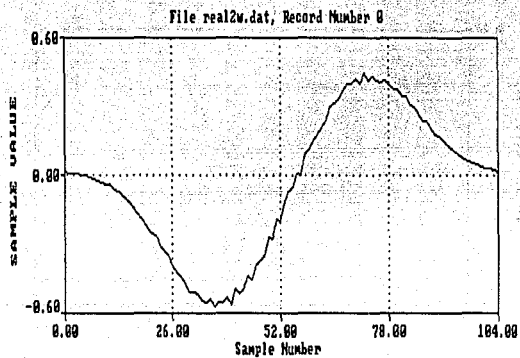


a)

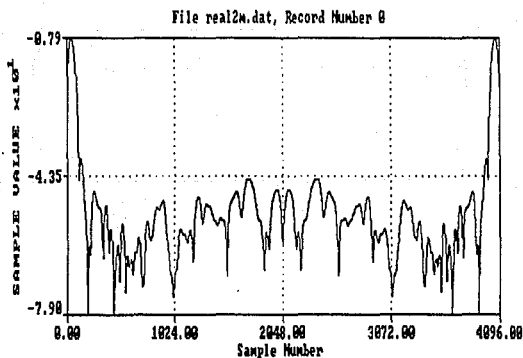


b)

Fig 4.16 a) Señal ventanada rectangular.
b) Espectro en magnitud usando una ventana rectangular.



a)

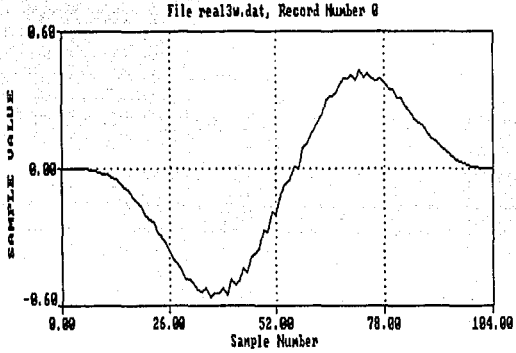


b)

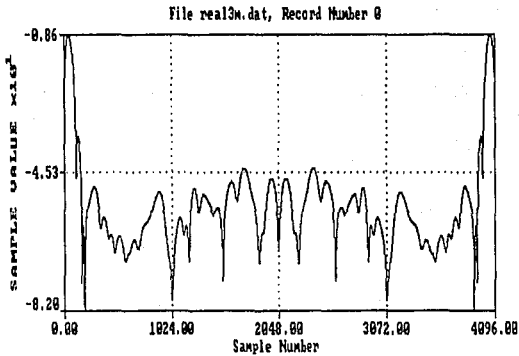
Fig 4.17

a) Señal ventaneada Hamming.

b) Magnitud espectral usando la ventana Hamming.

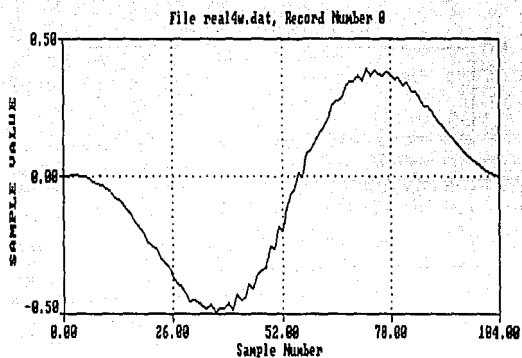


a)

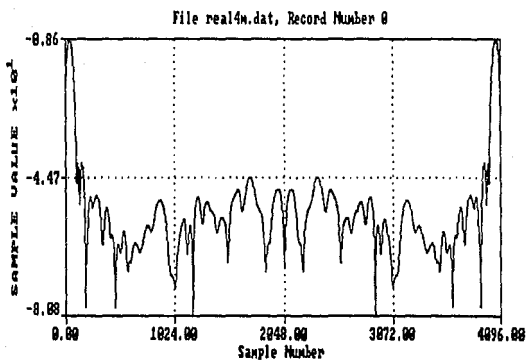


b)

Fig 4.18 a) Señal ventaneada Hanning.
b) Magnitud espectral usando una ventana Hanning.

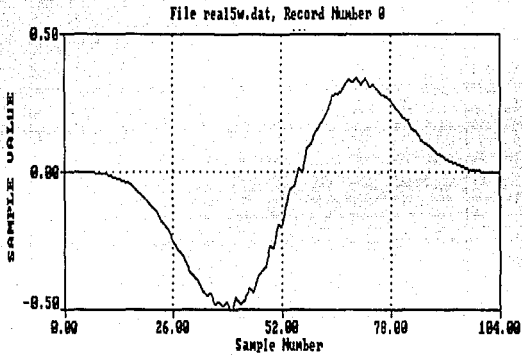


a)

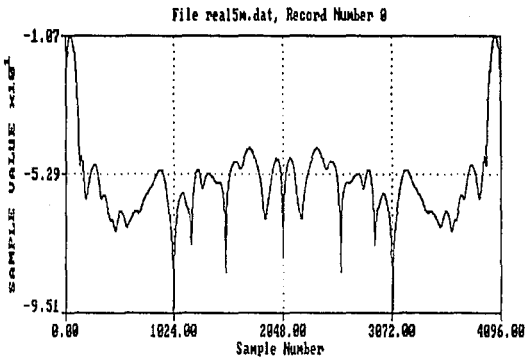


b)

Fig 4.19 a) Señal ventaneada triangular.
b) Espectro en magnitud usando una ventana triangular.



a)

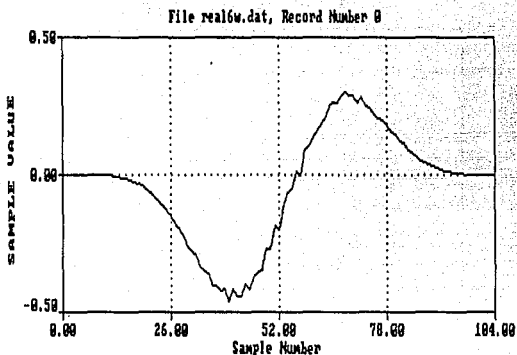


b)

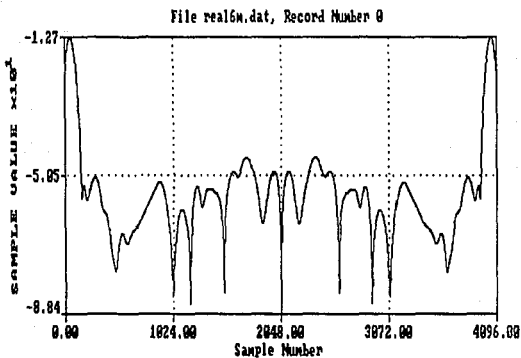
Fig 4.20

a) Señal ventaneada Blackman.

b) Magnitud espectral usando una ventana Blackman.



a)



b)

Fig 4.21 a) Señal ventaneada Blackman-Harris.
b) Magnitud espectral usando una ventana Blackman - Harris.

Para el programa FASTCON se presenta el siguiente diálogo con la computadora:

Introduzca el nombre de la señal de entrada: `entrada.dat`

Introduzca el comentario de la gráfica:

Introduzca el archivo del espectro de respuesta al impulso del FIR: `entrada.msf`

Introduzca el archivo de salida del filtro: `entrada.out`

Introduzca el comentario:

Los resultados del programa son ilustrados en las figuras 4.22 y 4.23. La figura 4.22 muestra la función de transferencia del filtro y la 4.23 ilustra la salida del filtro usando la convolución rápida.

4.5 PROCESADOR DSP.

Todo el procesamiento digital de señales anteriormente descrito, puede ser realizado utilizando el microprocesador DSP56000/DSP56001 de Motorola, con una arquitectura específica para el propósito que se persigue, pero también existen en el mercado diferentes familias para la tecnología DSP como TEXAS, ANALOG DEVICES, etc. Sin embargo este trabajo de tesis describirá únicamente a grandes rasgos las características del DSP5660/DSP56001 de Motorola.

El DSP56001 y el DSP56000 son procesadores digitales de señales (DSP's) CMOS programables, son optimizados para ejecutar algoritmos DSP en operaciones fijas como sea posible, manteniendo un alto grado de exactitud. La arquitectura ha sido diseñada para maximizar la capacidad de almacenar o transmitir información durante un período de tiempo específico en aplicaciones DSP.

Como se observa en la figura 4.24 los elementos básicos para el DSP son los siguientes:

- Las operaciones de multiplicar y sumar (MAC).
 - Búsqueda de operandos por el MAC.
 - Control del programa para dar una operación versátil.
-

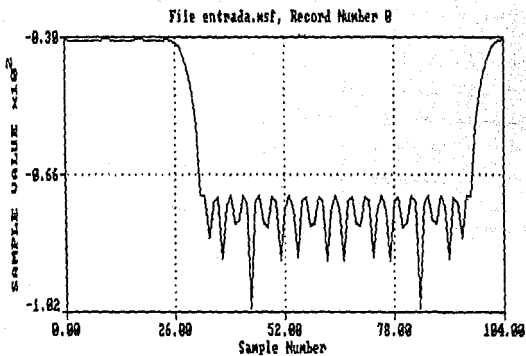


Fig 4.22 Espectro de respuesta al impulso del filtro FIR.

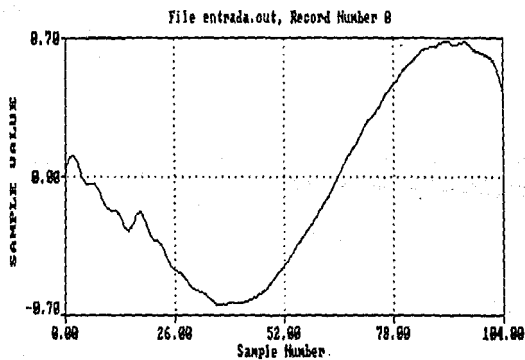


Fig 4.23 Salida del filtro FIR usando la convolución rápida.

- Canales de entrada y salida para manejar los datos hacia dentro y fuera del DSP.

El MAC es la operación básica usada en un DSP. Los dos operandos, C() y X() son multiplicados y el resultado es sumado. Este proceso es realizado dentro del DSP56000/DSP56001 mediante dos memorias separadas (X y Y) para alimentar un simple ciclo MAC. El proceso completo debe correr sobre un programa de control para dirigir los operandos correctos al multiplicador y guardar la sumatoria cuando sea necesario. Como las dos memorias y el MAC son independientes, es posible ejecutar dos movimientos, una multiplicación y una suma en una operación simple.

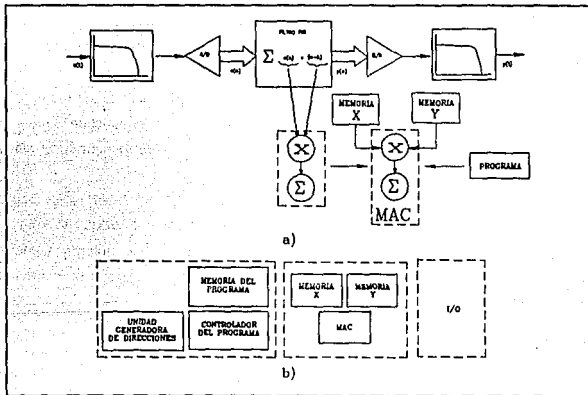


Fig 4.24 a) Orígenes del Hardware DSP.
b) Diagrama a bloques del DSP.

En la figura 4.24 b) se muestra el MAC, las memorias y el controlador del programa; en la figura 4.24 a) se observa como estos elementos son configurados en el DSP56000/DSP56001, se usan tres memorias independientes y los buses de memorias para mover dos operandos al MAC, mientras concurrentemente es traída una instrucción del programa. La unidad generadora de direcciones (AGU) es dividida en dos unidades aritméticas

usadas para controlar independientemente las memorias X y Y y conducir los operandos al MAC. También se muestra un bloque adicional etiquetado como I/O. Muchos DSP's necesitan partes adicionales para interfazar sus circuitos de entrada y salida (como convertidores A/D, D/A, o un procesador anfitrión). La figura 4.25 es un diagrama a bloques del DSP56000, el cual muestra sus principales bloques con sus buses de interconexión. La familia DSP56000 de microprocesadores tiene una arquitectura dual Harvard optimizada para operaciones MAC.

Sumario de las características de la familia DSP56000.

De manera resumida, el dispositivo está constituido por tres procesadores dedicados que operan en paralelo, a una frecuencia de operación de 20 MHz. Estos procesadores son, respectivamente, la unidad aritmética y lógica de datos, la unidad generadora de direcciones y el controlador del programa. El dispositivo opera con base en tres áreas de memoria, de hasta 65,536 palabras de 24 bits por cada área. Una de estas áreas corresponde al programa y las otras dos a datos. El hecho de disponer de dos áreas de datos permite el manejo eficiente de números complejos.

La alta capacidad para procesar o transmitir del DSP56000/ DSP56001 lo hace muy conveniente para comunicación, control de alta velocidad, procesamiento numérico, aplicaciones de cálculo y audio. Las principales características que facilitan este procesamiento de datos son las siguientes:

- **Velocidad.** Procesa 10.25 millones de instrucciones por segundo (MIPS), el DSP56000 puede ejecutar una FFT compleja de 1024 puntos en 3.23 ms.

- **Precisión.** Las rutas de datos son de 24 bits, obteniéndose 144 dB del rango dinámico; los resultados intermedios mantenidos en los acumuladores de 56 bits pueden alcanzar un rango sobre 336 dB.

- **Paralelismo.** La ejecución de cada elemento del chip (AGU, controlador del programa y ALU), la memoria y los periféricos operan independientemente y en paralelo con otras unidades a través de un sistema de bus sofisticado. La ALU, AGU y el controlador del programa operan en paralelo para que una instrucción prebuscada, una multiplicación de 24

bits x 24 bits, una suma de 56 bits, el movimiento de dos datos, y dos actualizaciones del puntero de direcciones usando uno de los tres tipos de aritmética (lineal, modular o acarreo inverso) puedan ser ejecutadas en un simple ciclo de instrucción. Este paralelismo permite que cuatro coeficientes para un filtro IIR se ejecuten en solo cuatro ciclos, que es el mínimo teóricamente para una arquitectura de multiplicación simple. Al mismo tiempo los dos controladores seriales pueden enviar y recibir datos por full-duplex y el puerto principal (anfitrión) puede enviar/recibir datos en forma simplex.

- *Integración.* Además de la ejecución independiente de las tres unidades, el DSP56000 tiene seis memorias, tres periféricos estilo MCU (interfase de comunicación serial (SCI), interfase sincrónica serial (SSI), y la interfase anfitriona), un generador de reloj, y siete buses (tres de direcciones y cuatro de datos), todo esto hace que el sistema sea de bajo costo y compacto.

- *Baja potencia.* Como todos los CMOS, el DSP56000/DSP56001 tiene muy baja potencia, sin embargo tiene tres características que pueden reducir el consumo de potencia a niveles excepcionales.

- La instrucción WAIT guarda el reloj en la porción central de procesador del DSP56000/DSP56001.
- La instrucción STOP detiene al oscilador interno.
- La potencia se incrementa linealmente (aproximadamente con la frecuencia, de esta manera, reduciendo la frecuencia del reloj se reduce el consumo de potencia).

CONCLUSIONES

Haciendo una valuación de los diseños realizados de cada una de las interfaces se concluye que su comportamiento fue el idóneo, es decir el tiempo de respuesta, estabilidad, linealidad y rango de operación para condiciones normales y de falla fue mejor de lo esperado, obteniéndose solo un porcentaje de error muy pequeño.

Se puede mejorar el porcentaje de error, realizando un adecuado circuito impreso y adquiriendo componentes resistivos y capacitivos con una tolerancia más pequeña, lográndose con ello la obtención de acondicionadores de señales de mayor calidad y precisión. El porcentaje de error que tiene cada una de estas interfaces no afecta en la exactitud de la adquisición de datos, esto significa que las señales del mundo real serán reflejadas íntegramente mediante los niveles de voltaje adecuados para el Sistema de Protecciones Eléctricas en base a microprocesadores.

Cabe mencionar que los niveles de voltaje y corriente que manejan las interfaces tanto de entrada como de salida están normalizados, por lo que estos diseños pueden ser utilizados en diversas áreas, como por ejemplo en el área de control de procesos industriales, etc.

Una importante ventaja que presenta en sí todo el sistema es que la señal que es obtenida por una interfaz, una vez adquirida por el Sistema de Adquisición de Datos, puede ser utilizada por diferentes algoritmos de protección, cumpliendo la función que realizarían varios relevadores convencionales, por lo tanto, podemos asegurar que se disminuye tanto el espacio como el costo de todo el sistema, conservando la misma eficiencia.

Actualmente existen en el mercado diferentes transductores que podrían utilizarse para acondicionar las señales de campo a niveles adecuados para el Sistema de Adquisición de Datos, más sin embargo es importante enfatizar que el costo de éstos es más elevado en comparación con el de las interfaces diseñadas en el presente trabajo.

Haciendo una comparación entre el procesamiento digital de señales por software y el procesador DSP56000 se llega a la conclusión de que la opción de menor costo para el IIE es

el software, debido a que ya cuenta con las herramientas mínimas para implementar el filtrado digital, obtención del valor RMS y análisis espectral de una señal, sin embargo, el tiempo de ejecución de los cálculos necesarios para lograr lo anterior esta limitado por la velocidad de la PC que se utilizo.

Si se utilizara, el procesador DSP56000 se reduciría considerablemente este tiempo de ejecución, debido a la gran velocidad a la que opera el procesador que es de 10.25 millones de instrucciones por ciclo. Otra ventaja de la utilización del DSP56000 es su alta precisión, paralelismo, integración y baja potencia. El inconveniente del uso de este circuito es la arquitectura que hay que diseñar para esta aplicación, tomando en cuenta la nueva estructura que tendrá el Sistema de Protecciones Eléctricas, ahora en base al Procesamiento Digital de Señales.

Se recomienda el uso de la tecnología de Procesamiento Digital de Señales (DSP) como alternativa para sustituir el hardware empleado en las interfaces de señales, con la cual se vislumbra un panorama muy prometedor. Esta tecnología no se implementó debido a que se esta trabajando con un sistema en base a microprocesadores que requiere entradas normalizadas de 0 a 5 V_{DC}, no teniéndose aún un sistema en el que se pueda integrar un procesador digital de señales, queda de manifiesto la aplicación de esta tecnología en las protecciones eléctricas.

BIBLIOGRAFIA.

- [1] **ANTONIOU, A.,** " *Digital Filters: Analysis and Design* ", McGraw-Hill, New York, N.Y. 1979.
- [2] **ARRILLAGA J., BRADLEY D.A. y BODGER P.S.,** " *Power and System Harmonics* ", John Wiley & Sons, 1985.
- [3] **BOYLESTAD ROBERT, NASHESKY LOUIS,** " *Electrónica Teoría de circuitos* ", Prentice-Hall Hispanoamericana, julio 87.
- [4] **BRIGHAM, E. O.,** " *The Fast Fourier Transform and its Applications* ", Prentice-Hall, Englewood Cliffs, New Jersey 1988.
- [5] **BUBAN PETER, MALVINO ALBERT PAUL, MARSHAL Ph. D., SCHMITTL.,** " *Electricidad y electrónica. Aplicaciones prácticas* ", tomos I, III y IV, Editorial Mc Graw-hill.
- [6] **BYRON S- GOTTFRIED,** " *Programación en C* ", Mc Graw-Hill 1991.
- [7] **COMISION FEDERAL DE ELECTRICIDAD,** " *Esquemas de Protección Eléctrica* ", Centro Editorial de la Comisión Federal de Electricidad, 1981.
- [8] **COOPER WILLIAM D., HELFRICK ALBERT D.,** " *Instrumentación Electrónica Moderna y Técnicas de Medición* ", Prentice-Hall Hispanoamericana, S. A. 1990.

- [9] EMBREE PAUL M. y KIMBLE BRUCE, " C Lenguaje algorithms for digital signal processing ", Prentice-Hall, Englewood Cliffs, New Jersey 1991.

- [10] HOSTETER G.H., SAVANT C.J. Jr y STEFANI R. T., " Sistemas de Control ", Mc Graw-Hill 1990.

- [11] HSU HWEI P., " Análisis de Fourier ", Addison-Wesley Iberoamericana 1987.

- [12] JOHNSON, D. E., JOHNSON, J. R., AND MOORE, H. P., " A Handbook of Active Filters ", Prentice Hall, Englewood Cliffs, N. J. 1980.

- [13] JONG, M. T., " Methods of Discrete Signal and System Analysis ", McGraw-Hill, New York, N. Y., 1982.

- [14] KAISER, J. F. and SCHAFFER, R. W., " On the Use of the I_0 -Sinh Window for Spectrum Analysis ", IEEE Transactions on Acoustic, Speech, and Signal Processing, vol. ASSP-28, No. 1, February 1980.

- [15] LATHI B. P., " Introducción a la teoría y sistemas de comunicación ", Ed. Limusa, quinta reimpresión 1985.

- [16] LENK JOHN D., " Manual de pruebas y mediciones electrónicas ", Marcombo Boixareu Editores 1978.

- [17] MASON C. RUSSEL, " El arte y la ciencia de la protección por relevadores ", C.E.C.S.A., 1971.

-
- [18] MALVINO ALBERT PAUL, Ph. D., "Principios de electrónica", Mc Graw-Hill, julio 1982, primera edición español.
- [19] McCLWLLAN, J. H. PARKS, T. W. AND RABINER L. R., " A computer Program FIR Linear Phase Digital Filters", IEEE Transactions on Audio and Electroacoustics, AU-21, No. 6, 1973.
- [20] NASAR SYED A., " Sistemas eléctricos de potencia ", Mc Graw-Hill, 1991.
- [21] OPPENDHEIM A. AND SHAFER R., " Digital Signal Processing", Prentice Hall, Englewood Cliffs, N. J. 1975.
- [22] STEARNS, S. D. AND DAVID, R. A., " Signal Processing Algorithms ", Prentice Hall, Englewood Cliffs, N. J., 1988.
- [23] WHESTINGHOUSE, " Applied Protective Relaying ", Electric Corporation, 1979.
- [24] ZVEREV, A. I., " Handbook of Filter Synthesis ", John Wiley & Sons, Inc., New York, N: Y: 1967.
- [25] ANSI/IEEE C57.13-1978, IEEE Standard Requeriments for Instrument Transforms.
- [26] Data Adquisition Linear Devices Databook, National Semiconductor, Inc., 1989.
- [27] Enciclopedia CEAC DE ELECTRICIDAD, Centrales eléctricas, Ediciones CEAC S. A., quinta edición 1982.
-

[28] *IEEE Standard Dictionary of Electrical and Electronics Terms*, Frank Jay, Wiley-Interscience a division of John Wiley & Sons, Inc. Second printing 1978.

[29] *LS/S/TTL Logic Databook*, National Semiconductor, Inc. 1987.

[30] *1990/91 Linear Products Databook*, Analog Devices, Inc.

Diseño y construcción de interfaces

```
#include <stdlib.h>
#include <stdio.h>
#include <string.h>
#include <math.h>
#include "disk.h"
#include "get.h"

main()
{
    DSP_FILE *dsp_info;
    int i,status,nfreqs,length;
    float *signal;
    float freqs[20]; /* 20 frecuencias maximo */
    char prompt[20];
    static char trailer[300];

    float *wave();

    length = get_int("numero de muestras a generar",2,10000);
    nfreqs = get_int("numero de frecuencias en la suma",1,20);

    for(i = 0 ; i < nfreqs ; i++) {
        sprintf(prompt,"frecuencia #%d",i);
        freqs[i] = get_float(prompt,0.0,0.5);
    }

    signal = wave(length, freqs, nfreqs);
    dsp_info = open_write(get_string("nombre del archivo"),FLOAT,1,length);
    if(!dsp_info) exit(1);

    write_record((char *)signal,dsp_info);

/* escribe el archivo */

    sprintf(trailer,
        "\nLongitud de la señal %d igual a la suma de %d\n",length,nfreqs);
    strcat(trailer,"ondas cosenoidales en las siguientes frecuencias:\n");

/* adiciona en cada frecuencia */
    for(i = 0 ; i < nfreqs ; i++)
        sprintf(trailer+strlen(trailer),"f/fs = %f\n",freqs[i]);

    puts(trailer); /* manda a pantalla */
    write_trailer(trailer,dsp_info); /* envia al archivo */
}

/*.....

wave - hace una señal igual a la suma de ondas senoidales

float *wave(int length, float *freqs, int number)

    length    número de muestras a generar.
    freqs     puntero al arreglo flotante de valores usados para
              generar cada frecuencia (razon de muestreo = 1).
    number    número de frecuencias a generar.
.....*/
```

Apéndice A

ALGORITMOS PARA DSP

Este apéndice describe los programas utilizados para el análisis de una señal analógica en tiempo y en frecuencia. Estos programas son los mencionados en el capítulo cuatro, los cuales utilizan las funciones contenidas en la librería DSP tomadas del libro [9].

A.1 MKWAVE

El programa MKWAVE.C genera una señal muestreada la cual es la suma de ondas cosenoidales y crea un archivo de datos en formato DSP.

```

float *wavel length, freq, number)
int length; /* número de muestras a generar */
float *freq; /* puntero al arreglo de frecuencia */
int number; /* número de frecuencias a generar */
{
    int i, j;
    double arg, twopi;
    float *samp; /* puntero a las muestras */

    /* asigna la muestra al arreglo y habilita a cero */
    samp = (float *) calloc(length, sizeof(float));
    if(!samp) {
        printf("\n No hay espacio en memoria. \n");
        exit(1);
    }

    /* Ciclo sobre el número de frecuencias creadas de las muestras */
    twopi = 8.0*atan(1.0); /* cálculo de 2*PI */
    for (j = 0; j < number; j++) {
        arg = twopi * freq[j];
    /* Ciclo para la longitud del arreglo */
        for (i = 0; i < length; i++)
            samp[i] += cos(i*arg);
    }

    /* Amplitud normalizada por el número de frecuencias */
    for (i=0; i<length; i++)
        samp[i] = samp[i]/number;

    return(samp);
}

```

A.2 MUESTREO

El programa MUESTREO.C ejecuta un muestreo a 6250 Hz mediante el uso de la tarjeta PC-LAB 714, almacena en memoria las muestras de sólo un ciclo de la señal con un formato especial DSP para que posteriormente sean utilizados por los algoritmos para el procesamiento digital de señales.

```

#include <dos.h>
#include <stdio.h>
#include <conio.h>
#include <stdlib.h>
#include <process.h>
#include <string.h>
#include <math.h>
#include <disk.h>
#include <get.h>
#include <filter.h>

```

```
main()
{
    DSP_FILE *muestra;
    int base, i, signo = 0, lecturas = 0, length;
    unsigned char hi, lo;
    float v[106], referencia = 0;
    char *file;
    base = 0x220;
    clrscr();

    gotoxy(15,5); print("MUESTREO DEL CANAL 5\n");

    outportb(base + 10,5);
    outportb(base + 3,0x74);
    outportb(base + 1,32);
    outportb(base + 1,0);
    outportb(base + 3,0xB4);
    outportb(base + 2,10);
    outportb(base + 2,0);
    outportb(base + 11,2);

    for (i=0; i <= 106; ++i) {
        do
            hi = inportb(base + 5);
            while (hi >= 64);
            lo = inportb(base + 4);
            v[i] = hi * 256 + lo;
        }

    outportb(base + 11,0); /* deshabilitar pacer */

    lecturas = i;

    referencia = v[0];

    for (i=0; i <= lecturas; ++i) {
        v[i] = (v[i] - 8192) * 10.0 / 16384.0;
        printf("v[%d] = %f\n", i, v[i]);
        length = i;
        if ((v[i] < referencia) && (signo == 0)) signo = -1;
        else if ((v[i] > referencia) && (signo == -1)) signo = -2;
        else if ((v[i] < referencia) && (signo == -2)) break;
        else if ((v[i] > referencia) && (signo == 0)) signo = 1;
        else if ((v[i] < referencia) && (signo == 1)) signo = 2;
        else if ((v[i] > referencia) && (signo == 2)) break;
    }

    file = get_string("Archivo de salida");
    muestra = open write(file, FLOAT, 1, length);
    if (!muestra) exit(1);

    write_record((char *)v, muestra);

    getch();
}
```

A.3 FILTRO

El programa `FILTRO.C` despliega un menú del cual se pueden elegir 4 tipos de filtrado, un filtrado pasobajas utilizando un filtro FIR de 35 puntos ó uno IIR Elíptico, también se puede elegir un filtrado pasoaltas con un filtro FIR de 35 puntos ó uno IIR Chebyshev, la opción 0 es para dejar a la señal de entrada sin filtrar. Después de elegir cualquiera de estas opciones el programa calcula el valor RMS de la señal filtrada o sin filtrar, dependiendo de la opción elegida, posteriormente muestra las gráficas de la señal de entrada, de la señal filtrada y la que muestra el valor RMS de la señal filtrada.

```
#include <stdlib.h>
#include <process.h>
#include <stdio.h>
#include <string.h>
#include <math.h>
#include <disk.h>
#include <get.h>
#include <filter.h>
#include <dft.h>

main()
{
    DSP_FILE *dsp_in,*dsp_out,*dsp_out_rms;
    FILTER *filt_ptr;
    int i,j,type,length;
    char *ptr;
    float *signal_in,*signal_out,*signal_out_rms,sumatoria=0,rms=0;
    static char *file_in,*file,*file_rms,*file_plot="plot ",*file_plot1="plot ";

    /* Abre el archivo de entrada */

    file_in = get_string(" Nombre del archivo");
    dsp_in = open_read(file_in);
    if (!dsp_in) exit(1); /* archivo erróneo */

    length = dsp_in->rec_len;

    signal_in = (float *)calloc(length,sizeof(float));

    signal_out = (float *)calloc(length,sizeof(float));

    signal_out_rms = (float *)calloc(length,sizeof(float));

    if(!signal_out) {
        printf("\ No hay espacio en memoria. \n");
        exit(1);
    }
}
```


Diseño y construcción de interfaces

```
printf("\nFiltros disponibles:\n");
printf("\n0 - Señal de entrada sin filtrar");
printf("\n1 - FIR de 35 puntos pasobajas, Pass 0-0.2, Stop 0.25-0.5*");
printf("\n2 - FIR de 35 puntos pasobajas, Pass 0.3-0.5, Stop 0-0.25*");
printf("\n3 - IIR pasobajas elíptico, Pass 0-0.2, Stop 0.25-0.5*");
printf("\n4 - IIR pasobajas Chebyshev, Pass 0.3-0.5, Stop 0-0.25*");

type = get_int("Introduzca el tipo de filtro",0,4);

if(type == 1) filt_ptr = &fir_lpf;
if(type == 2) filt_ptr = &fir_hpf;
if(type == 3) filt_ptr = &iir_lpf;
if(type == 4) filt_ptr = &iir_hpf;

file = get_string(" Archivo de salida del filtro");
dsp_out = open_write(file,FLOAT,dsp_in->records,length);
if(!dsp_out) exit(1);

for(i = 0 ; i < dsp_in->records; i + 1) {
    signal_in = read_float_record(dsp_in);
    if(type == 0) for(j=0;j<length;j++) signal_out[j] = signal_in[j];
    else if(type == 1 || type == 2) fir_filter_array(signal_in,signal_out,length,filt_ptr);
    else if(type >= 3)
    {
        for(j=0; j < length ; j + 1)
            signal_in[j] = iir_filter(signal_in[j],filt_ptr);
        signal_out = signal_in;
    }

    for(i=0;i<length;i++) sumatoria = (signal_out[i]*signal_out[i]) + sumatoria;
    sumatoria = (sumatoria/length);
    rms = sqrt(sumatoria);
    for(i=0;i<length;i++) signal_out_rms[i]=rms;

file_rms = get_string("el nombre del archivo de salida para el valor rms de la señal");
dsp_out_rms = open_write(file_rms,FLOAT,1,length);
if(!dsp_out_rms) exit(1);

write_record((char *)signal_out_rms,dsp_out_rms);

write_record((char *)signal_out,dsp_out);
fcloseall();

file_plot1 = strcat(file_plot1,file_in);
system(file_plot1);

file = (strcat("plot ",file));
system(file);

file_plot = strcat(file_plot,file_rms);
system(file_plot);
}
```

A.4 IDFT

El programa IDFT.C acepta un archivo de entrada en el dominio del tiempo y crea dos archivos, uno con la magnitud logarítmica del espectro de potencia de la señal de entrada, aplicando la transformada discreta de Fourier (DFT) y el otro archivo es una versión reconstruida de la señal original, esto es mediante el uso de la inversa de la DFT.

```
#include <stdlib.h>
#include <stdio.h>
#include <math.h>
#include "dft.h"
#include "get.h"
#include "disk.h"

main()
{
    int          i, length;
    float        a, *signal;
    double       tempflt;
    COMPLEX     *samp, *Dataout;
    DSP_FILE     *dsp_info;

    dsp_info = open_read(get_string("El nombre de la señal de entrada"));
    length = dsp_info->rec_len;

    signal = read_float_record(dsp_info);

    samp = (COMPLEX *) calloc(length, sizeof(COMPLEX));
    if(!samp){
        printf("\n No hay espacio en memoria. \n");
        exit(1);
    }

    for (i=0; i<length; i++) samp[i].real = signal[i];

    Dataout = (COMPLEX *) calloc(length, sizeof(COMPLEX));
    if(!Dataout){
        printf("\n No hay espacio en memoria.\n");
        exit(1);
    }

    printf(" Ejecutando DFT...\n");
    dft(samp,Dataout,length);

    a = (float) length*length;
    for (i=0; i<length; ++i){
        tempflt = Dataout[i].real * Dataout[i].real;
        tempflt += Dataout[i].imag * Dataout[i].imag;
        tempflt = tempflt/a;
        signal[i] = 10 * log10(MAX(tempflt,1.e-14));
    }
}
```

```

dsp_info = open_write(get_string("el nombre del archivo de la magnitud espectral"),
                     FLOAT,1,length);

write_record((char *)signal,dsp_info);

write_trailer(get_string("comentario de la gráfica"),dsp_info);

/* Ahora ejecuta la transformada inversa de fourier para obtener la señal original nuevamente */

printf(" Corriendo la inversa DFT...\n");
idft(Dataout,samp,length);

for (i=0; i<length; ++i) signal[i] = samp[i].real;

dsp_info = open_write(get_string("el nombre de la señal reconstruida"),
                     FLOAT,1,length);

write_record((char *)signal,dsp_info);

write_trailer(get_string("el comentario a la gráfica"),dsp_info);
}

```

A.5 IDFT

El programa IFFT.C, al igual que el IDFT acepta un archivo de entrada en el dominio del tiempo y crea dos archivos, uno con la magnitud logarítmica del espectro de potencia de la señal de entrada, aplicando ahora la transformada rápida de Fourier (FFT) y el otro archivo es una versión reconstruida de la señal original, esto es mediante el uso de la inversa de la FFT. Los resultados del programa IFFT son idénticos al los del programa IDFT, pero la diferencia estriba en el tiempo de ejecución de ambos programas, el programa IFFT es mucho más rápido.

```

#include <stdlib.h>
#include <stdio.h>
#include <string.h>
#include <math.h>
#include "dft.h"
#include "get.h"
#include "disk.h"

main()
{
    int          i, length, fft_length, m;
    double      a, tempflt;

```

```

float      *signal, *log_mag;
COMPLEX    *samp;
DSP_FILE    *dsp_info;

dsp_info = open_read(get_string("el nombre del archivo de la señal de entrada"));
length = dsp_info->rec_len;

signal = read_float_record(dsp_info);

m = log2(length);
fft_length = 1 << m;

samp = (COMPLEX *) calloc(fft_length, sizeof(COMPLEX));
if(!samp) {
    printf("\nError guardando la fft en memoria\n");
    exit(1);
}

printf("untamaño de la FFT = %d\n",fft_length);
for (i=0; i<length; i++) samp[i].real = signal[i];

fft(samp,m);

log_mag = (float *)calloc(fft_length,sizeof(float));
if(!log_mag) {
    printf("\nError guardando la magnitud en memoria\n");
    exit(1);
}

a = (float) length * length;
for (i=0; i< fft_length; i++) {
    tempflt = samp[i].real * samp[i].real;
    tempflt += samp[i].imag * samp[i].imag;
    tempflt = tempflt/a;
    log_mag[i] = 10 * log10(MAX(tempflt,1.e-14));
}

dsp_info = open_write(get_string("el nombre del archivo para la magnitud espectral"),
                      FLOAT, 1,fft_length);

write_record((char *)log_mag,dsp_info);

write_trailer(get_string("el comentario de la gráfica"),dsp_info);
/* Realiza la fft inversa y escribe el archivo de salida para la señal reconstruida*/
ifft(samp,m);

for (i=0; i<length; ++i) signal[i] = samp[i].real;

dsp_info = open_write(get_string("el nombre del archivo para la señal reconstruida"),
                      FLOAT, 1,length);

write_record((char *)signal,dsp_info);

```

```

write_trailer(get_string("comentario de la gráfica"),dsp_info);
}

```

A.6 FFT

El programa FFT.C acepta un archivo de entrada con un formato DSP, ventanea estos datos de entrada utilizando la función de ventaneo escogida por el usuario, y entonces ejecuta la FFT en los datos ventaneados en el dominio del tiempo, posteriormente se calcula el logaritmo del espectro en potencia, crea dos archivos de salida, uno con la señal ventaneada y otro con la magnitud espectral de la señal ventaneada.

```

#include <stdlib.h>
#include <stdio.h>
#include <math.h>
#include "dft.h"
#include "get.h"
#include "disk.h"

main()
{
    int          i, length, fft_length, m, wnum;
    int          k, view, begin, center;
    float        *signal, *log_mag;
    double       a, tempfft;
    COMPLEX     *samp;
    DSP_FILE     *dsp_info;

    dsp_info = open_read(get_string("el nombre del archivo de la señal de entrada"));
    length = dsp_info->rec_len;

    signal = read_float_record(dsp_info);

    m = get_int("la longitud de la FFT, potencia de 2", log2(length), 12);
    fft_length = 1 < m;

    samp = (COMPLEX *) calloc(fft_length, sizeof(COMPLEX));
    if(!samp){
        printf("\n No hay espacio en memoria. \n");
        exit(1);
    }

    for (i = 0 ; i < length ; i++) samp[i].real = signal[i];

    printf("\n Funciones de ventaneo disponibles:\n");
    printf(" 1 -- Rectangular\n");
    printf(" 2 -- Hamming\n");
    printf(" 3 -- Hanning\n");

```

```
printf(" 4 -- Triangular\n");
printf(" 5 -- Blackman\n");
printf(" 6 -- Blackman-Harris de 4 términos\n");

wnum = get_int("el número de la función de ventaneo deseada",1,6);

switch (wnum) {
case 1:
    break;
case 2:
    ham(samp,length);
    break;
case 3:
    han(samp,length);
    break;
case 4:
    triang(samp,length);
    break;
case 5:
    black(samp,length);
    break;
case 6:
    harris(samp,length);
    break;
}

for (i = 0 ; i < length ; i++) signal[i] = samp[i].real;

dsp_info = open_writel(get_string("el nombre del archivo para la señal ventaneada"),
    FLOAT,1,length);
write_record((char *)signal,dsp_info);

write_trailer(get_string("el comentario de la gráfica"),dsp_info);

fft(samp,m);

a = 4.0/((double)length * length);
for (i = 0 ; i < fft_length ; i++) {
    tempflt = samp[i].real * samp[i].real;
    tempflt += samp[i].imag * samp[i].imag;
    tempflt *= a;
    samp[i].real = 10 * log10(MAX(tempflt,1.e-14));
}

center = get_int("centro de la magnitud del archivo",0,fft_length-1);
view = get_int("longitud de la magnitud del archivo",10,fft_length);
begin = center-view/2;

log_mag = (float *) calloc(view,sizeof(float));
if(!log_mag){
    printf("\n No hay espacio en memoria para la magnitud log.\n");
    exit(1);
}
```

```
for(k = 0; k < view; k++){
    i = k + begin;
    if (i < 0) i = 0;
    if (i >= fft_length) i = fft_length - 1;
    log_mag[k] = samp[i].real;
}

dsp_info = open_write(get_string("el nombre del archivo para la magnitud espectral"),
                    FLOAT, 1, view);
write_record((char *)log_mag, dsp_info);

write_trailer(get_string("el comentario de la gráfica"), dsp_info);
}
```

A.7 FASTCON

El programa FASTCON ejecuta la convolución rápida usando la FFT, ejecuta la convolución requerida para implementar un filtro FIR de 35 puntos en un archivo de entrada de longitud arbitraria especificada por el usuario.

```
#include <stdlib.h>
#include <stdio.h>
#include <string.h>
#include <math.h>
#include "dft.h"
#include "get.h"
#include "disk.h"
#include "filter.h"

main()
{
    int          i, length, m, fft_length;
    float        a,*signal;
    double       tempfft;
    COMPLEX      *samp, *filt;
    DSP_FILE     *dsp_info;
    char         *trail;

    dsp_info = open_read(get_string("el nombre del archivo de la señal de entrada"));
    length = dsp_info->rec_len;

    signal = read_float_record(dsp_info);

    m = log2(length);
    samp = (COMPLEX *) calloc(fft_length = 1 << m, sizeof(COMPLEX));
    if(!samp){
        printf("\n No hay espacio en memoria. \n");
        exit(1);
    }
}
```

```

for (i = 0; i < fft_length; i++) samp[i].real = signal[i];

fft(samp,m);

a = (float) length*length;
for (i = 0; i < length; i++) {
    tempflt = samp[i].real * samp[i].real;
    tempflt += samp[i].imag * samp[i].imag;
    tempflt = tempflt/a;
    signal[i] = 10 * log10(MAX(tempflt,1.e-14)) ;
}

dsp_info = open_writel
    get_string("el nombre del archivo para la magnitud espectral de la señal original"),
    FLOAT,1,length);

write_record((char *)signal,dsp_info);

write_trailer(get_string("el comentario de la gráfica"),dsp_info);

filt = (COMPLEX *) calloc(fft_length, sizeof(COMPLEX));
if(!filt){
    printf("\n No hay espacio en memoria. \n");
    exit(1);
}

for (i = 0; i < 35; i++) filt[i].real = fir_lpf35[i];

fft(filt,m);

a = 35*35;

for (i = 0; i < length; i++) {
    tempflt = filt[i].real * filt[i].real;
    tempflt += filt[i].imag * filt[i].imag;
    tempflt = tempflt/a;
    signal[i] = 10 * log10(MAX(tempflt,1e-14));
}

dsp_info = open_writel
    get_string("el nombre del archivo para la magnitud espectral filtrada."),
    FLOAT,1,length);

write_record((char *)signal,dsp_info);

trail = "\nEspectro de respuesta al impulso de un FIR filter con tap 35.\n";
write_trailer(trail,dsp_info);

for (i = 0; i < length; i++) {
    tempflt = samp[i].real * filt[i].real
        - samp[i].imag * filt[i].imag;
    samp[i].imag = samp[i].real * filt[i].imag
        + samp[i].imag * filt[i].real;
}

```

```
samp[i].real = tempflt;
}

ifft(samp,m);

for (i = 0; i < length; i++) signal[i] = samp[i].real;
dsp_info = open_write(get_string("nombre del archivo de la señal de salida filtrada."),
                     FLOAT,1,length);

write_record((char *)signal,dsp_info);

write_trailer(get_string("el comentario de la gráfica"),dsp_info);
}
```

Apéndice B

GLOSARIO DE TERMINOS

En este apéndice se fijan las definiciones de algunos términos empleados en la tesis, a fin de precisar la forma en que deben entenderse dichos términos.

Amplificador de instrumentación.

Es aquel que se utiliza para combatir el ruido, incrementando la intensidad de las señales de bajo nivel antes de ser transmitidas a través de los alambres.

Atenuación.

Es la pérdida progresiva de energía de una señal conforme se propaga en un medio.

Condensador.

Dispositivo de refrigeración donde el vapor se condensa y se transforma nuevamente en agua.

Diagrama unifilar.

En este tipo de diagrama se muestran las interconexiones entre los componentes básicos: generadores, transformadores, líneas de transmisión y cargas del sistema de potencia, éstos componentes se representan mediante símbolos.

Distorsión.

Es la alteración de la señal debida a la respuesta imperfecta del sistema.

Error.

Desviación a partir del valor real de la variable medida.

Estabilidad.

Por estabilidad de un sistema de potencia entendemos su capacidad de permanecer en equilibrio de operación o sincronismo, aún cuando ocurran perturbaciones en él.

Exactitud.

Se refiere al grado de aproximación o conformidad al valor real de la cantidad medida.

Filtro.

Un filtro es un circuito que se ha diseñado para dejar pasar una banda de frecuencias especificada, mientras atenúa todas las señales fuera de esta banda.

Generador.

Una máquina que convierta energía mecánica en energía eléctrica.

Interferencia.

Es la contaminación por señales extrañas, generalmente artificiales de forma similar a las de la señal.

Linealidad.

La proximidad de la curva de transferencia del elemento de medición a una línea recta.

Muestreo.

Es la representación en tiempo discreto de las señales de tiempo continuo.

Potencia.

Se define como la razón del tiempo en que se realiza trabajo. En otras palabras, la potencia es la razón del cambio de energía en el tiempo.

Precisión.

Medida de la reproducibilidad de las mediciones; esto es, dado el valor fijo de una variable, la precisión es una medida del grado con el cual las mediciones

sucesivas difieren una de otra.

Resolución.

Una importante especificación de un convertidor D/A es la resolución de que es capaz. La resolución se define como el menor incremento de tensión que puede ser discernido por el circuito y depende principalmente del número de bits de la palabra digital.

Ruido.

Son las señales aleatorias e impredecibles de tipo eléctrico originadas en forma natural dentro o fuera del sistema.

Señales analógicas.

En el dominio del tiempo, se caracterizan por tener datos cuyo valor varía en un rango continuo y puede tomar un número infinito de valores posibles de amplitud.

Señales digitales.

Son aquellas que sólo pueden tomar un número finito de valores en amplitud.

Sistema de adquisición de datos.

Se utiliza para medir y registrar señales obtenidas básicamente de dos maneras:
a) aquellas que se originan a partir de la medición directa de cantidades eléctricas que pueden incluir voltajes de cd y ca, frecuencia o resistencia, b) señales que se originan a partir de transductores.

Superposición espectral.

Fenómeno de traslación de frecuencia hacia valores menores, ocurre siempre

que se muestrea a una frecuencia menor a la frecuencia nominal de Nyquist.

S/N.

Razón de la potencia de la señal a la potencia de ruido.

Transductor.

Transforma parámetros físicos en señales eléctricas aceptables para el sistema de adquisición.

Transformadores de instrumentación.

Estos transformadores se utilizan para reducir los niveles de corriente y voltaje anormales y transmitir señales de entrada a los relevadores de un sistema de protección. Estos son denominados: transformadores de corriente y transformadores de voltaje (o potencial).

Turbina.

Equipo térmico rotatorio cuya función es aprovechar la alta entalpía que lleva el fluido térmico para convertirlo en energía mecánica.

Valor pico.

Es el valor máximo que alcanza una onda senoidal. La onda senoidal tiene un pico positivo a los 90° y un pico negativo a los 270° .

Valor promedio.

El valor promedio de una onda senoidal sobre un ciclo es cero. Esto se debe a que la onda es simétrica.

Valor RMS.

El valor RMS (del inglés "root-mean-square") o valor eficaz de una corriente periódica cualquiera es igual al valor de la corriente continua que al circular por una resistencia R le entrega la misma potencia que la corriente periódica.