



UNIVERSIDAD NACIONAL AUTÓNOMA
DE MÉXICO

FACULTAD DE INGENIERIA

"ANÁLISIS Y DISEÑO DE UN INTEGRADOR
DE EVENTOS A INTERVALOS DE
MUESTREO DEFINIDOS PARA LAS
BANDAS DE FRECUENCIA DE 10, 27 y 100kHz"

T E S I S

QUE PARA OBTENER EL TÍTULO DE
INGENIERO MECANICO ELECTRICISTA
con área de especialización en Electronica

P R E S E N T A :

JORGE ANTONIO ESCALANTE GONZALEZ

Director de Tesis: Ing. Víctor Zarraluqui Such



MEXICO, D. F.

1993

TESIS CON
FALLA DE ORIGEN



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE

1.	INTRODUCCION.....	1
1.1	<i>Definición y descripción de las descargas atmosféricas a ser tratadas como "eventos".....</i>	<i>3</i>
1.2	<i>Bosquejo inicial del Integrador de Eventos.....</i>	<i>5</i>
2.	DESCRIPCION DEL INTEGRADOR DE EVENTOS POR ETAPAS.....	7
2.1	<i>Funciones de cada una de las etapas.....</i>	<i>8</i>
2.1.1	<i>Etapa de Protección.....</i>	<i>9</i>
2.1.2	<i>Etapa de distribución.....</i>	<i>11</i>
2.1.3	<i>Etapa de selección de banda de frecuencia.....</i>	<i>12</i>
2.1.4	<i>Etapa de detección.....</i>	<i>13</i>
2.1.5	<i>Etapa de integración.....</i>	<i>13</i>
2.1.6	<i>Etapa de desplgado digital.....</i>	<i>13</i>
2.1.7	<i>Etapa de salida para sistema captador de datos.....</i>	<i>14</i>
2.1.8	<i>Etapa de conversión digital-analógica.....</i>	<i>14</i>

3.	DISEÑO DE LA ETAPA DE SELECCION DE LA BANDA DE FRECUENCIA.....	16
3.1	<i>Análisis de los criterios para el diseño de filtros paso-banda y selección de filtros óptimos.....</i>	<i>17</i>
3.2	<i>Diseño de los filtros.....</i>	<i>27</i>
3.2.1	<i>Selección de filtros óptimos.....</i>	<i>37</i>
3.3	<i>Pruebas de laboratorio.....</i>	<i>38</i>
4.	DISEÑO DE LA ETAPA DETECTORA DE SEÑAL.....	52
4.1	<i>Análisis de alternativas.....</i>	<i>53</i>
4.1.1	<i>Selección del detector óptimo.....</i>	<i>60</i>
4.2	<i>Diseño del circuito detector.....</i>	<i>61</i>
4.3	<i>Pruebas de laboratorio.....</i>	<i>63</i>
5.	DISEÑO DE LA ETAPA DE CONTEO A INTERVALOS DEFINIDOS.....	67
5.1	<i>Análisis de alternativas.....</i>	<i>67</i>
5.1.1	<i>Alternativas para la base de tiempo.....</i>	<i>68</i>
5.1.2	<i>Elección de la base de tiempo óptima.....</i>	<i>72</i>
5.1.3	<i>Alternativas para a etapa de conteo.....</i>	<i>72</i>
5.1.4	<i>Elección del contador óptimo.....</i>	<i>80</i>

5.2	<i>Diseño del contador controlado.....</i>	80
5.3	<i>Pruebas de laboratorio.....</i>	81
6.	<i>DISEÑO DE LA ETAPA DE CONVERSION DIGITAL-ANALOGICA.....</i>	86
6.1	<i>Análisis de alternativas.....</i>	87
6.2	<i>Selección del convertidor óptimo.....</i>	92
6.3	<i>Diseño del convertidor digital-analógico.....</i>	93
6.4	<i>Pruebas de laboratorio.....</i>	95
7.	<i>PRUEBA FINAL DE LAS ETAPAS ACOPLADAS.....</i>	101
7.1	<i>Pruebas de laboratorio.....</i>	102
	7.1.1 <i>Experimentos con señal de F. M.</i>	103
	7.1.2 <i>Pruebas con señal tipo FSK</i>	104
7.2	<i>Pruebas de campo.....</i>	108
7.3	<i>Precisión</i>	110
7.4	<i>Calibración del equipo</i>	111
7.5	<i>Rangos de operación.....</i>	113

CONCLUSIONES..... 118

BIBLIOGRAFIA..... 120

CAPITULO 1.

INTRODUCCION

El objetivo de esta tesis es ejemplificar la aplicación de diversas técnicas y métodos de ingeniería para dar solución a una necesidad planteada, ocupando como herramienta principal la electrónica.

El proyecto surge de la inquietud mostrada por el departamento de Electricidad Atmosférica del Centro de Ciencias de la Atmósfera de la UNAM ante el departamento de Instrumentación Meteorológica del mismo centro. acerca de la investigación de la correlación entre ciertos fenómenos que ocurren en la ionósfera terrestre con algunos fenómenos meteorológicos, tales como las tormentas, y en condiciones de tiempo despejado, con la iniciación de los procesos de formación de las nubes.

El fenómeno mediante el cual se pretende encontrar esta correlación se refleja en variaciones bruscas de campo eléctrico, originadas entre la superficie terrestre y la ionósfera. las cuales generan señales capaces de ser captadas por una antena unipolar (ya existente al momento de hacer el planteamiento del problema). Dichas señales son de tipo aleatorio, originadas por la suma de variaciones eléctricas naturales y ondas electromagnéticas debidas a las comunicaciones electrónicas El resultado es "ruido" eléctrico, dentro del cual se ha encontrado que existen ciertas componentes armónicas de frecuencias bien definidas que tienden a aparecer con mayor amplitud y a su vez, en forma aleatoria.

El objetivo final de este proyecto es diseñar un instrumento que registre y clasifique estas señales, al cual se le denominará "Integrador de Eventos".

Cabe aclarar que esta tesis se enfoca exclusivamente al diseño de un instrumento como parte de un sistema de registro de cierto tipo de eventos, limitándose a desarrollarlo en base a las especificaciones dadas por el científico encargado del área de Electricidad Atmosférica del Centro de Ciencias de la Atmósfera, y no constituye ninguna clase de aportación a la teoría de electricidad atmosférica

Para el desarrollo del proyecto se lleva una secuencia que va del análisis teórico (teoría de instrumentación, electrónica analógica, electrónica digital, teoría de circuitos, etc.) a la obtención de un prototipo, pasando por las fases del diseño y utilizando herramientas prácticas, tales como generadores de funciones, osciloscopios y una computadora.

La metodología utilizada se puede resumir en cinco etapas principales; las cuales serán descritas a continuación :

- *Formulación del problema.*
- *Análisis del problema.*
- *Búsqueda de soluciones.*
- *Decisión.*
- *Especificación.*

La formulación del problema consiste en dar en forma amplia y sin detalles una definición de aquello que se desea satisfacer. Este paso proporciona una visión panorámica del problema Otra labor de esta etapa es el realizar una depuración de la información dada hasta lograr el planteamiento del objetivo específico

Dentro de este primer capítulo se describirá el problema a resolver por medio de un planteamiento inicial del instrumento a ser desarrollado, a modo de hacer la formulación del problema

El análisis del problema es la formulación a detalle del mismo previamente definido. En esta fase se deben considerar las restricciones pertinentes y las variables involucradas para describir totalmente el problema en cuestión.

En el capítulo 2 se realizará el análisis del problema, aclarándose qué es lo que se quiere medir, cómo se quiere medir y qué tipos de salidas se desea tener. Aquí se dividirá el instrumento en etapas.

La siguiente etapa llamada búsqueda de soluciones, consiste en hacer todo un proceso de análisis de alternativas, tratando de utilizar todos los recursos disponibles para este efecto. Algunas fuentes de consulta pueden ser la literatura científica y técnica,

manuales, revistas especializadas, etc. Otros recursos que pueden ser de gran utilidad lo constituyen la experiencia y la creatividad.

Como resultado de una búsqueda de soluciones se pueden obtener algunas que sean del conocimiento general que ya existían previamente, soluciones diseñadas en base a teorías generales y calculadas para el caso particular, o bien soluciones originales (parcial o totalmente).

La fase de decisión consiste en evaluar cada una de las diversas alternativas planteadas en la etapa anterior, para elegir la más adecuada. La alternativa elegida deberá tener las mejores características en cuanto a la forma en que resuelve el problema, conservar la eficiencia y a la vez ser la solución que equilibre el aspecto económico.

Los capítulos 3, 4, 5 y 6 se dedican a la búsqueda de soluciones para cada etapa en particular, haciendo en cada caso las evaluaciones pertinentes para elegir la más adecuada (etapa de decisión).

La especificación es una organización de información que aclara los detalles y ventajas de la solución elegida. Todo este material debe presentarse de tal modo que la gente a la que va dirigida (usuarios, técnicos encargados de la construcción del prototipo, técnicos de mantenimiento, etc.), pueda comprender los detalles más importantes referentes al proyecto. En esta etapa se pueden incluir diagramas, reportes técnicos, croquis detallados de cada parte que comprenda al sistema y un modelo o prototipo que tenga la capacidad de hacer una demostración del funcionamiento del sistema en cuestión.

Al final de esta tesis se dará, después de hacer una evaluación global del instrumento diseñado, una especificación completa y las conclusiones del trabajo.

1.1 Definición y descripción de las descargas atmosféricas a ser tratadas como "eventos"

Existen variaciones características en el campo eléctrico de la atmósfera que guardan relación con la intensidad y duración de las tormentas. Son dos los aspectos que se estudian: la radiación electromagnética en la región de radiofrecuencia y las corrientes

de descarga puntual, que se manifiestan como corrientes debidas al efecto corona, las cuales fluyen de objetos puntiagudos relativamente altos hacia las partes bajas de las nubes.

El registro de las corrientes puntuales se hace por medio de un sensor especial constituido por una aguja hipodérmica unida a una bujía de automóvil, con uno de sus electrodos conectado a tierra. Cada vez que haya una descarga, se producirá un pequeño arco. La perturbación se registra como una variación pequeña de corriente (del orden de los nanoamperes), visible a través de la aguja de un electrómetro y del trazo de un graficador conectado a la salida analógica de éste.

Las variaciones electromagnéticas se captan por medio de una antena de tipo monopolar, constituida por un tubo de acero de 68 cm de diámetro mayor y una altura de 8.20 m, la cual está conectada al sistema de integradores de eventos (cuyo diseño se analiza en esta tesis), por medio de un cable coaxial de tipo RG59/U, con diámetro externo de 0.64 mm e impedancia nominal de 73Ω .

Dentro de las variaciones electromagnéticas captadas por la antena, se le denominará "evento de ruido atmosférico" a la aparición de un armónico de frecuencia central que van desde los Hz hasta los MHz, y se le denominará "evento de corriente puntual" a un tren de picos que inicia en un tiempo inicial t_0 y es seguido por una serie de oscilaciones hasta que se reestablece la corriente inicial.

A cada tipo de evento se le asocia con diferentes fenómenos, por ejemplo, los eventos de menos de 30 kHz se relacionan con los "rayos de regreso" en una descarga nube tierra. Los eventos de más de 10 MHz se suponen causados por impulsos radiados provenientes de procesos de intercambio eléctrico entre nubes durante las descargas de rayos.

El registrador de eventos de corriente puntual ya existía al momento de proponerse el diseño del integrador de eventos, por lo que este trabajo se enfoca exclusivamente al instrumento que registra eventos de ruido atmosférico.

Los estudios que se van a realizar se enfocarán en tres bandas de frecuencia, 10, 27 y 100 kHz, por lo que el instrumento deberá trabajar para registrar los armónicos que se encuentran en dichas bandas.

El aspecto que se está estudiando en relación a los eventos es su intensidad, considerándose alta o baja dependiendo de la frecuencia de aparición de armónicos dentro de un periodo de muestreo. Esta intensidad puede variar desde menos de diez eventos hasta cientos de ellos por segundo. Se desean investigar posibles relaciones entre los periodos de duración de una precipitación pluvial (lluvia) y la intensidad de eventos de ruido atmosférico registrados.

La investigación se lleva a cabo comparando los registros de eventos comparados con la información sobre tormentas proporcionada por estaciones pluviométricas independientes y corroborada con los datos obtenidos gracias a servicios públicos tales como el Servicio Meteorológico Nacional.

1.2 Bosquejo inicial del integrador de eventos.

Una vez descrito el fenómeno, la metodología que se utilizará para el desarrollo del proyecto y las características de los eventos a registrarse, se llevará a cabo la formulación del problema, haciendo un resumen de las características necesarias para el diseño del instrumento.

El "integrador de eventos" será un instrumento que formará parte de un sistema de registro de descargas eléctricas atmosféricas, siendo el encargado de informar sobre el número de armónicos presentes en señales captadas por una antena monopolar dentro de un periodo de muestreo.

El instrumento deberá dar la opción de poder ajustar el periodo de muestreo, siendo la limitante la saturación. Los periodos irán desde un mínimo necesario (para momentos de alta intensidad), hasta un valor máximo que proporcione lecturas significativas para momentos de baja actividad.

Para tener registros de los eventos de cada frecuencia en forma independiente, se construirán tres instrumentos separados, o sea, tres integradores de eventos, que harán registros para las bandas de frecuencia de 10, 27 y 100 kHz.

Se deberá contar con tres salidas: una lectura directa en forma numérica (display) que indicará la cuenta acumulada al final de cada periodo de muestreo, otra en forma analógica capaz de ser trazada por un graficador y un registro digital capaz de mandarle información a un sistema captador de datos en cassette.

Con el bosquejo anterior se puede dividir entonces el integrador de eventos en cuatro etapas principales: antena, registro por frecuencia, etapa de conteo a intervalos de tiempo definidos y etapas de salida, como se muestra en la fig. 1.1:

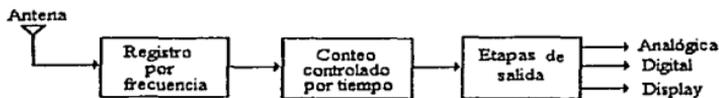


fig 1.1 Etapas principales del Integrador de Eventos.

Cada una de las etapas anteriores se puede dividir en otras partes funcionales. En el capítulo siguiente se presentará esa división y se describirá cada parte en forma amplia y detallada.

CAPITULO 2

DESCRIPCION DEL INTEGRADOR DE EVENTOS POR ETAPAS.

En este capitulo se hará una descripción detallada de las etapas que forman al integrador de eventos, desglosando cada una de ellas por secciones. A continuación se explicará la función y el porqué de cada una en el subtema 2.1.

Lo anterior tiene la finalidad de establecer los parámetros de cada etapa y así facilitar el análisis de alternativas y toma de decisiones que se hará en cada caso.

El integrador de eventos está constituido principalmente por cuatro etapas: antena, registro por frecuencia, conteo controlado y salidas. Partiendo de esa base, es conveniente hacer la siguiente subdivisión:

La etapa de registro por frecuencia se dividirá en dos secciones: etapa de protección y distribución y la de selección de banda de frecuencia.

La etapa de conteo controlado por tiempo se dividirá también en dos: detección de señal y de conteo controlado, esta última gobernada por una base de tiempo.

Las etapas de salida quedarán tal como se plantearon desde un principio display (para monitoreo directo), conversión digital-analógica (para un graficador analógico) y salida digital en paralelo (para ser conectados a un sistema captador de datos en cassette).

Esta división se ilustra en forma funcional en el diagrama de la figura 2.1:

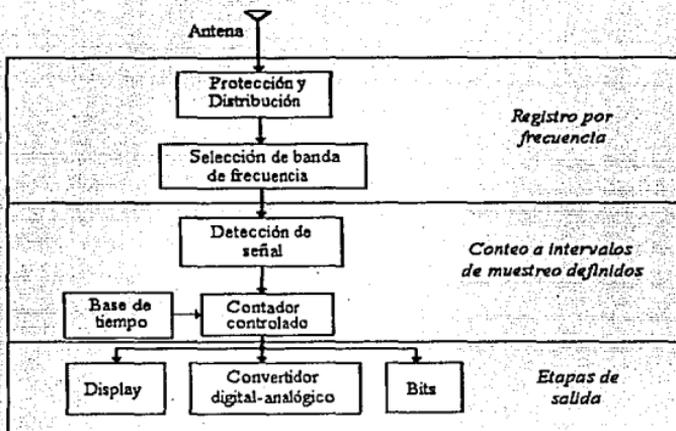


fig. 2.1 Integrador de eventos por secciones.

2.1 Funciones de cada una de las etapas.

En este tema se presentará el análisis de la función y las restricciones o especificaciones que debe cumplir cada una de las etapas que conforman al integrador de eventos. De esta manera, se obtendrá un panorama completo de los requerimientos para el desarrollo de cada caso, lo cual ayudará a establecer los criterios de diseño.

Con esto, se habrá llevado a cabo el segundo paso de la metodología planteada en el capítulo anterior: el análisis del problema.

Antes de iniciar, resulta conveniente hacer un resumen de las características del transductor de este instrumento (la antena), que como ya se dijo, fue diseñado e instalado con anterioridad, y su inclusión fue una de las especificaciones fijadas al plantearse el proyecto.

La antena es de tipo omnidireccional y está formada por un mástil metálico de forma cilíndrica con un diámetro de 0.04 m, y una altura de 8.20 m. En la parte superior

de la antena se colocó un sensor para registrar efectos de descargas puntuales, que serán registradas por otro instrumento (un electrómetro). La información entregada por éste se complementará con la del integrador para realizar estudios acerca de los fenómenos eléctricos atmosféricos (ver fig 2.2).

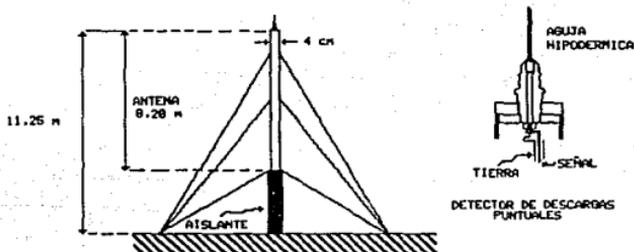


fig. 2.2 Antena y detector de señal.

2.1.1 Etapa de protección.

Dada la naturaleza aleatoria de las descargas atmosféricas en cuanto a amplitud se refiere, existe la probabilidad de que se capte una descarga demasiado elevada, lo cual podría causar daños irreversibles en el instrumento. Experimentalmente se ha visto que las señales de interés no son mayores a un valor de 1 volt pico a pico, pero de cualquier modo, no se debe permitir pasar a señales que sobrepasen cierto rango especificado de voltaje.

Una alternativa para proteger al equipo es evitar que la amplitud de la señal sobrepase al valor de los voltajes de polarización del circuito. Esto implica limitar la entrada.

Existen algunos circuitos "recortadores" o "limitadores de voltaje", cuya función es precisamente lo que se requiere para esta primera etapa. Dentro de éstos, se encuentra uno que resulta eficiente además de económico.

Se trata de un circuito con dos diodos zener, cuyo funcionamiento se puede comprender observando el circuito y la gráfica de transferencia de la figura 2.3.

La señal de salida sigue a la de entrada mientras su amplitud no alcance el valor V_z o $-V_z$. Cuando la señal rebasa los valores mencionados, alguno de los diodos zener se polariza inversamente y provoca el efecto "avalancha", convirtiéndose en regulador, manteniendo el voltaje en ese nivel hasta que la entrada vuelva a ser menor a dichos valores.

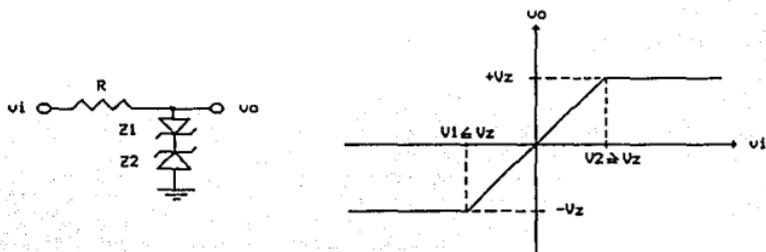


fig 2.3 Diagrama y gráfica de transferencia del circuito limitador de voltaje.

Es conveniente elegir los diodos zener con el valor comercial igual o menor al de polarización.

Por otra parte, se tomó la decisión de utilizar polarizaciones de $+5$ y -5 volts para todo el circuito, ya que en general se adaptan a cualquier clase de circuito integrado (circuitos analógicos lineales tales como amplificadores operacionales, circuitos analógicos no lineales como comparadores de voltaje, circuitos digitales de tecnología tipo TTL y circuitos digitales de tecnología tipo CMOS, entre otros).

De este modo quedó especificado que las señales a manejarse no podrán exceder en amplitud de $+5$ o -5 volts. Dada esta restricción, se encontró adecuado el valor de 4.7 volts para los zener.

2.1.2 Etapa de distribución.

Como ya se mencionó en el capítulo 1, la señal captada será analizada en tres bandas de frecuencia (10, 27 y 100 kHz) en forma simultánea e independiente, para determinar si existen o no armónicos en cada una de ellas.

Para lograr lo anterior, se requiere insertar una etapa intermedia antes de analizar la señal, que la divida en tres.

Viendo posibles alternativas, podría pensarse que la solución más simple sería repartir la señal mediante un nodo del cual saldrían tres conductores hacia la siguiente etapa; pero aquí surge un problema, el acoplamiento de impedancias. Si éste no es adecuado, puede provocar un regreso de corriente y consecuentemente una distorsión, e incluso, en casos extremos, la pérdida de la señal. Por esta razón, el circuito divisor debe tener una impedancia de entrada alta y a la salida, una muy baja respecto a la de la siguiente etapa.

La función descrita puede ser realizada por un circuito de seguidores de voltaje. De entre los circuitos existentes para realizar esta tarea, los amplificadores operacionales aseguran un buen acoplamiento, dadas sus características intrínsecas de alta impedancia de entrada y baja impedancia de salida, conectándolos en configuración "seguidora" (ver figura 2.4).

Un circuito integrado adecuado para este caso particular es el TL084, ya que contiene cuatro amplificadores operacionales con entradas configuradas con transistores de efecto de campo (JFET), los cuales tienen excelentes características en cuanto a la impedancia de entrada y al margen de ruido (estas son dos de las ventajas que tienen los JFET respecto a los transistores bipolares), con la ventaja adicional de que la etapa completa se lograría con una sola unidad.

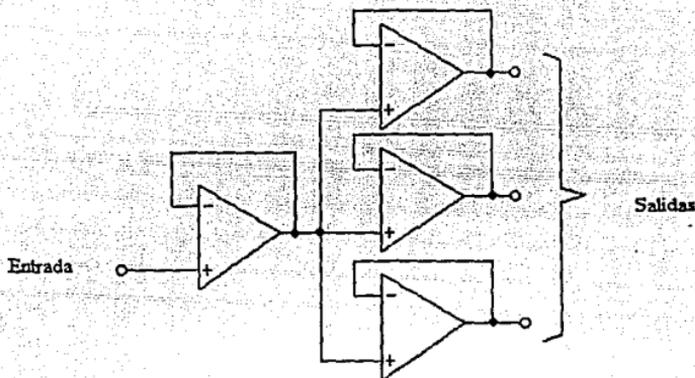


fig. 2.4 Etapa de distribución de señal.

2.1.3 Etapa de selección de banda de frecuencia.

La etapa de selección de banda de frecuencia se encargará de "distinguir" si dentro de la señal entregada por la antena existen componentes armónicas pertenecientes a una banda de frecuencia determinada. Para ejecutar dicha labor, esta etapa amplificará la señal de interés y atenuará cualquier otra de las que compongan su entrada.

Lo anterior describe la función de un filtro paso-banda. Como se diseñarán tres integradores independientes para diferentes bandas de frecuencia, cada filtro tendrá una especificación diferente. La tabla 2.1 las resume:

Frecuencia central F_0 [Khz]	Ancho de banda B (% F_0)	Atenuación A [dB]	Rizo R [dB]
10	10	30	1
27	10	30	1
100	10	30	1

Tabla 2.1 Especificaciones para los filtros paso-banda.

El análisis y diseño de esta etapa se describirá a detalle en el capítulo 3.

2.1.4 Etapa de detección.

La etapa detectora de señal está encargada de convertir cualquier señal que le entregue la etapa anterior en un pulso capaz de ser reconocido y contado por cualquier sistema digital, posibilitando de esta manera el registro de eventos.

La especificación necesaria para considerar a una señal filtrada un "evento" digno de contarse, será la amplitud mínima que deberá tener. Esta amplitud se describirá en el capítulo 3 al hacer la descripción de los experimentos realizados con los filtros una vez sintonizados.

2.1.5 Etapa de conteo a intervalos definidos.

La etapa de conteo tiene como objetivo acumular cuentas de eventos que pasaron por el filtro y fueron convertidos en pulsos durante un periodo determinado de muestreo.

El contador sumará números enteros en décadas. La cuenta máxima será de 999 eventos.

La base de tiempo deberá ser variable, pero no en forma continua, sino discreta. El investigador del Area de Electricidad Atmosférica del Centro de Ciencias de la Atmósfera pidió concretamente los periodos de muestreo de 1, 10, 30 y 60 segundos como valores posibles para dicha base de tiempo.

2.1.6 Etapa de despliegado digital.

Esta es la primera etapa de salida del integrador de eventos, y fue concebida para permitir el monitoreo directo al operador del instrumento.

Para ser legible, el despliegado deberá presentar la cuenta acumulada y mantenerla "congelada" hasta que termine el siguiente muestreo, renovándose en ese instante y

esperando una nueva cuenta. Dado que el contador controlado solo podrá contar hasta el número 999, el despliegue requerirá tres dígitos.

2.1.7 Etapa de salida para sistema captador de datos.

La siguiente etapa de salida hará posible el registro de eventos por largos períodos de tiempo. Estamos hablando de una salida para un sistema captador de datos por cassette. Esta presentará la lectura del contador en forma binaria, entregando 12 bits en paralelo.

El análisis completo de esta etapa y las dos anteriores se hará en el capítulo 5.

2.1.8 Etapa de conversión digital-analógica.

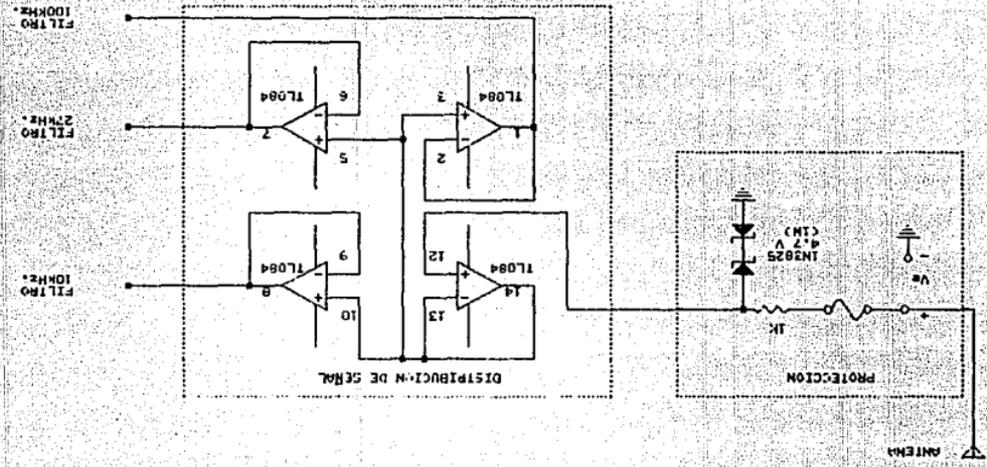
Una necesidad adicional planteada para el integrador de eventos fue el tener un medio de corroborar que los datos capturados por el sistema captador de datos para cassette fueran fidedignos, para lo cual se necesitaría tener acceso a otro sistema de registro para periodos largos.

Un sistema de esas características es un graficador. La naturaleza analógica de este aparato, obliga a contar con una etapa de salida que convierta la salida obtenida en forma digital a un voltaje que varía en función de un número binario. Esta función la cumple perfectamente un convertidor digital-analógico.

En el capítulo 6 se hará el análisis de esta etapa.

En la página siguiente se muestran los diagramas de las etapas de protección y distribución.

CIRCUITOS DE PROTECCION Y ELIMINACION DE CLAF.



CAPITULO 3.

DISEÑO DE LA ETAPA DE SELECCION DE LA BANDA DE FRECUENCIA.

Como se definió en el capítulo anterior, esta etapa se encargará de reconocer si dentro de la señal que captó la antena existen componentes armónicos pertenecientes a cierta banda de frecuencia. Se mencionó también que dicha función la realizará un filtro paso-banda; y dado que la selección se llevará a cabo en tres bandas (10, 27 y 100kHz), se tendrá que diseñar uno para cada caso.

La razón para elegir un filtro paso-banda, es la función que lo describe, misma que consiste en atenuar las amplitudes de toda señal cuya frecuencia se encuentre fuera de un intervalo (ancho de banda) especificado. Su comportamiento se puede observar en las gráficas de la figura 3.1, en donde además de la ganancia, existe una variación de la fase respecto a la frecuencia. La característica relevante para este caso será la ganancia.

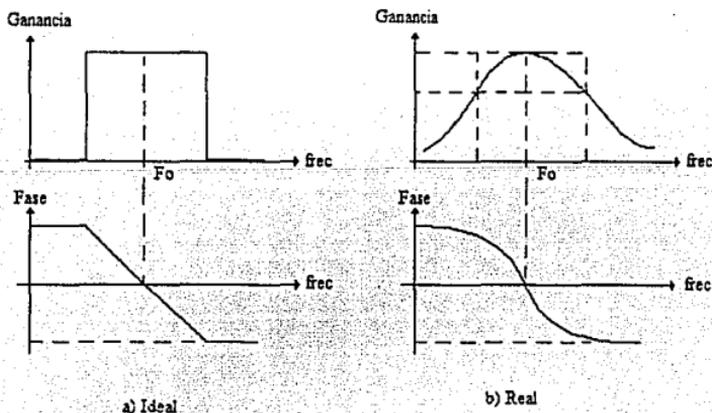


fig. 3.1 Respuestas ideal y real de filtros paso-banda.

3.1 *Análisis de los criterios para el diseño de filtros paso-banda y selección de filtros óptimos.*

Definiendo por ancho de banda al intervalo de frecuencias que se desea dejar pasar, se pueden clasificar a los filtros paso-banda en:

$$\text{Filtros paso-banda} \begin{cases} \text{De banda angosta} & B < 10\% f_0 \\ \text{De banda ancha} & B > 10\% f_0 \end{cases}$$

B = Ancho de banda.
 f_0 = frecuencia central.

El integrador de eventos requiere separar hasta donde sea posible una sola frecuencia contenida dentro de una señal, por consiguiente los primeros resultan adecuados para este fin.

Dentro de los filtros paso-banda de "banda angosta" existen diferentes opciones, las cuales pueden ser clasificadas como sigue:

$$\text{Filtros paso-banda de banda angosta} \begin{cases} \text{Analógicos} \begin{cases} \text{Pasivos (Chebyshev, Butterworth)} \\ \text{Activos (Chebyshev, Butterworth)} \end{cases} \\ \text{Digitales} \begin{cases} \text{Clásicos (Chebyshev, Butterworth)} \\ \text{Nuevos (Ecuaciones en diferencia)} \end{cases} \end{cases}$$

Los filtros analógicos son aquellos que manejan señales de tipo continuo en el tiempo.

Los filtros pasivos se caracterizan por contener exclusivamente elementos que no aportan energía al circuito (resistencias, capacitores y/o inductancias).

Los filtros activos contienen elementos capaces de proporcionar energía al circuito, tales como transistores o amplificadores operacionales.

Tanto los activos como los pasivos pueden estar basados en aproximaciones matemáticas tales como la Butterworth o la de Chebyshev.

Los filtros llamados digitales utilizan funciones matemáticas discretas y requieren procesadores de datos digitales. Consisten en un algoritmo que multiplica los datos de entrada por una función de transferencia (relación entre la entrada y la salida del sistema), dando como resultado de esta operación un dato que será la "respuesta" del filtro. Tanto los datos de entrada como los de salida representan valores instantáneos de funciones analógicas, los cuales se "muestran" y codifican mediante interfases.

Dentro de los filtros digitales, los denominados clásicos son versiones discretas de los analógicos, tratados por medio de matemáticas aplicadas a sistemas muestreadores de señal (ecuaciones en diferencias); así se podrán tener filtros digitales Butterworth o Chebyshev.

Los filtros digitales nuevos son desarrollos matemáticos que no dependen de una función de transferencia clásica, sino han sido consecuencia de investigaciones más recientes sobre funciones de tiempo discreto, y se obtienen en forma directa dada una especificación.

Una vez presentados los diferentes tipos de filtros paso-banda, así como las diferentes opciones, se hará un breve análisis de ellos para elegir el que se utilizará en el integrador de eventos.

Por su naturaleza, un filtro de tipo digital necesita forzosamente de un sistema mínimo con microprocesador o una computadora. Por el costo que esto significa, su uso debe quedar plenamente justificado dentro de cualquier desarrollo.

Ahora bien, el proyecto para el cual se está desarrollando este instrumento contempla la instalación de varias estaciones de muestreo en lugares aislados, donde se pretende registrar durante largos periodos de tiempo. Una forma de lograrlo es almacenar la información en cassette mediante un sistema captador de datos y después vaciarla en una computadora. Otra opción sería registrar los datos en computadora tal como van llegando, lo que elevaría los costos, pues se requeriría una por estación. Por estas razones se decidió utilizar filtros analógicos en vez de digitales desde un principio.

Una vez tomada la decisión anterior, se debe elegir cual de los tipos de filtro analógico se utilizará en cada caso (recordar que se diseñarán tres filtros paso-banda distintos e independientes).

En el caso de los pasivos como ya se dijo, requieren entre otros elementos de inductancias, las cuales son difíciles de conseguir en el mercado con las características deseadas, por lo que en muchas ocasiones se tienen que mandar hacer; por otra parte, su comportamiento se puede alejar del ideal. Un filtro activo paso-banda necesita solamente capacitores, resistencias y algún dispositivo amplificador, ya sea un transistor o un amplificador operacional. Por lo general se prefiere utilizar operacionales para realizar filtros, dadas sus excelentes características y bajo costo. Por lo anteriormente expuesto, se optó por los filtros activos con operacionales.

Finalmente, se debe seleccionar la aproximación matemática mas adecuada para el caso. Como ya se mencionó, existen dos tipos de filtro analógico de banda angosta: Chebyshev y Butterworth; ambos con características que los pueden hacer adecuados para alguna aplicación particular, a la vez que inadecuados para otra.

En este caso, las señales captadas por la antena son totalmente aleatorias y dado que los dos tipos de filtro elevan la ganancia de la frecuencia de interés, cualquiera de ellos puede resultar adecuado, puesto que para saber si hubo o no un evento dentro de una descarga, bastará con detectar y contar aquellas señales cuya amplitud sobrepase cierto umbral preestablecido.

Para analizar alternativas se hará un resumen de las ventajas y desventajas que presenta cada tipo de aproximación. Primero se analizará la característica en cuanto a la ganancia (ver fig. 3.2):

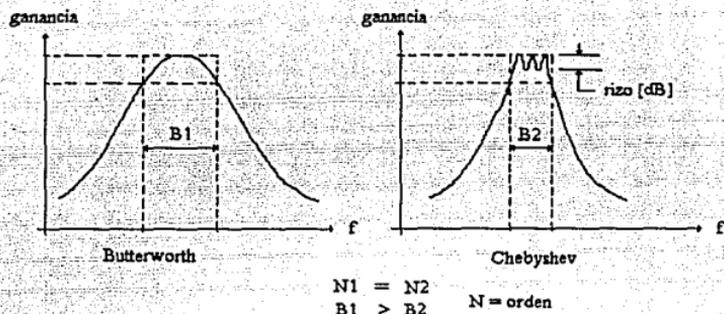


fig. 3.2 Respuestas de ganancia contra frecuencia para filtros paso-banda Chebyshev y Butterworth del mismo orden.

En la figura 3.2 se observa que la curva típica de respuesta de un filtro tipo Butterworth tiende a ser más "plana" que la otra. El filtro Chebyshev presenta una serie de variaciones bruscas de ganancia (denominadas rizo) en la banda pasante.

A pesar de las variaciones referidas, el filtro Chebyshev logra una mayor selectividad que el Butterworth para un mismo orden. La selectividad natural en los filtros Chebyshev se acerca más a la ideal que el otro, pero la estabilidad puede ser menor (hay una mayor tendencia a la oscilación espontánea).

Por otra parte, debe aclararse que cualquier selectividad se podría lograr con cualquiera de los dos tipos de filtro, pero a expensas de utilizar un circuito más o menos complicado. Esto último se puede definir al calcular el parámetro denominado "orden".

En resumen, un filtro Butterworth requerirá un orden mayor que uno Chebyshev para cumplir una especificación dada, sin embargo, la simplificación del orden se contrapone al deterioro del comportamiento deseado. Es por esto que vale la pena calcular varias alternativas y hacer un balance entre ellas.

Para evaluar las alternativas es necesario obtener una ecuación llamada función de transferencia, la cual es la relación salida-entrada del filtro, y consiste en un cociente de polinomios de la variable compleja de Laplace (s):

$$H(s) = \frac{N(s)}{D(s)} \quad \text{en donde:} \quad s = \sigma + j\omega$$

En una función de transferencia, las raíces del numerador N(s) se definen como "ceros", y las raíces del denominador D(s) como "polos".

Las funciones de transferencia de Butterworth y Chebyshev tienen en su numerador solo una constante, porque tienen sus ceros localizados en el origen del plano complejo; y el denominador está constituido por un polinomio de grado "n", el cual determinará el llamado "orden" del filtro.

Una forma general de esta función es:

$$H(s) = \frac{H_0 \alpha_0 \omega_0 s^{n/2}}{a_0 s^n + a_1 s^{n-1} + \dots + a_{n-1} s^1 + a_n}$$

n = par.

Usualmente un filtro de orden "n" se descompone en etapas de 2o. orden para analizar su estabilidad y facilitar su realización. Esto se lleva a cabo descomponiendo la función en factores:

$$H_i(s)_{2o. \text{ orden}} = \frac{H_{oi} \alpha_i \omega_{oi} s}{s^2 + \alpha_i \omega_{oi} s + \omega_{oi}^2} \quad \text{donde:} \quad i = 1, 2, \dots, (n-1)$$

La función de transferencia original sería entonces el producto:

$$H(s)_{\text{total}} = \prod_{i=1}^{n/2} H_i(s)_{2o. \text{ orden}}$$

En la práctica, para lograr el orden deseado, las etapas de segundo orden deberán ser conectadas en cascada (una vez terminada su sintonización).

El número de etapas de segundo orden es un medio del orden total de la función de transferencia. Este valor determina, consecuentemente, cantidad de componentes. Para calcularlo, se necesitan las siguientes especificaciones (ver también fig. 3.3):

- *Frecuencia central: f_0* - Componente armónica principal que se desea dejar pasar a través del filtro.
- *Ancho de banda: BW [Hz]* - Intervalo de frecuencias que dejará pasar el filtro.
- *Rizo: r [dB]* - Máxima variación de la ganancia en la banda de paso en decibeles.
- *Frecuencia de paso superior: f_{ps}* - Frecuencia que inicia el ancho de banda del filtro.
Por convención, se marca cuando la ganancia alcanza el 70% de su valor máximo, ($G_{max}-3dB$).
- *Frecuencia de paso inferior: f_{pi}* - Frecuencia que termina el ancho de banda del filtro.
Por convención se marca cuando la ganancia disminuye al 70% de su valor máximo, (misma ordenada que f_{ps}).
- *Frecuencia inferior de supresión: f_{is}* - Frecuencia que limita por la izquierda el intervalo de frecuencias para las cuales se considera que el filtro no permitirá pasar.
- *Frecuencia superior de supresión: f_{ss}* - Frecuencia que limita por la derecha el intervalo de frecuencias para las cuales se considera que el filtro no permitirá pasar.
- *Atenuación: A [dB]* - Razón de ganancias entre la de banda pasante y las suprimidas en decibeles.

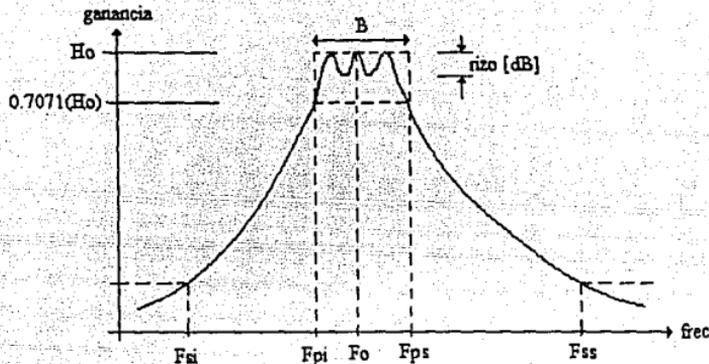


fig. 3.3 Especificaciones principales de diseño para un filtro paso-banda.

Con las especificaciones se aplican unas ecuaciones para calcular un filtro paso-bajas normalizado. Esto se hace así porque la teoría fue desarrollada inicialmente para una función genérica paso-bajas con ganancia unitaria y frecuencia de corte igual a 1 Hz. Al filtro referido se le aplican después unas ecuaciones para hacer un "corrimiento en la frecuencia" y un escalamiento de ganancia para obtener un filtro paso-banda con las especificaciones indicadas.

Para obtener el filtro paso-bajas normalizado, se calcula un orden mínimo que cumpla con la especificación. Con ese dato, se consultan unas tablas para filtros Chebyshev o Butterworth, las cuales proporcionan el valor de los polos correspondientes a las secciones de primer y segundo orden que componen la función total.

El filtro paso-banda desnormalizado se obtiene aplicando una transformación en frecuencia a cada polo paso-bajas de tablas normalizadas para convertirlo en un par de polos correspondientes a una función de transferencia paso-banda de segundo orden. La función de transferencia total se construye mediante el producto de las de segundo orden.

A continuación se presentan las ecuaciones.

Para filtros Butterworth:

$$n = \text{int} \left\{ \frac{10^{\frac{A}{20}}}{20 \log \left[\frac{\omega_s}{\omega_p} \right]} \right\} + 1 \quad \forall A < 20$$

$$n = \text{int} \left\{ \frac{A}{20 \log \left[\frac{\omega_s}{\omega_p} \right]} \right\} + 1 \quad \forall A > 20$$

Para filtros Chebyshev:

$$n = \text{int} \left\{ \frac{\cosh^{-1} \left[\frac{\sqrt{10^{\frac{A}{10}} - 1}}{\epsilon} \right]}{\cosh^{-1} \left[\frac{\omega_s}{\omega_p} \right]} \right\} + 1$$

$$\epsilon = \sqrt{10^{\frac{r}{10}} - 1}$$

En donde: A = Ganancia a frecuencia central [dB].

r = rizo [dB]

ω_s y ω_p son las frecuencias angulares de un filtro paso-bajas normalizado, calculadas a partir del filtro paso-banda dado.

Las frecuencias angulares ω' y ω_p' se obtienen de:

$$\omega_i' = Q \left[\frac{F_u}{F_o} - \frac{F_o}{F_u} \right]$$

$\omega_p' = 1$ (Por ser un filtro paso-bajas normalizado)

$$y, \quad Q = \frac{F_o}{F_u - F_m}$$

Una vez averiguado el orden del filtro paso-bajas normalizado, se procede a buscar de la tabla correspondiente los factores α' y ω_o' , que corresponden a las funciones genéricas paso-bajas normalizadas:

$$H(s') = \frac{1}{s' + \omega_o'} \quad (\text{factor de primer orden})$$

$$H(s') = \frac{1}{s'^2 + \alpha' \omega_o' s' + \omega_o'^2} \quad (\text{factor de segundo orden})$$

Posteriormente se deben encontrar las raíces de los denominadores (polos), para con ellos hacer una transformación en frecuencia, la cual convierte la función de transferencia paso-bajas normalizada en la función de transferencia paso-banda desnormalizada.

Raíces reales de factores de 1er. orden:

$$s' = -\omega_o'$$

Raíces complejas de factores de 2o orden:

$$s'_{1,2} = \frac{\alpha' \omega_o' \pm \sqrt{(\alpha' \omega_o')^2 - 4\omega_o'^2}}{2}$$

Transformación de frecuencia:

$$s = \frac{\omega_o}{2Q} \left[s' \pm \sqrt{(s')^2 - 4Q^2} \right]$$

en donde: $\omega_o = 2\pi(f_o)$

y: $f_o =$ frecuencia central *paso-banda*

El doble signo del radical de la transformación en frecuencia indica que a partir de un polo normalizado se producen dos polos, por lo tanto el orden del filtro paso-banda desnormalizado será el doble del orden del paso-banda normalizado:

$$n \text{ p-banda} = 2n \text{ p-baja}$$

Dentro de cada etapa de segundo orden, los parámetros de interés son la ganancia de la etapa, la frecuencia central y el factor de calidad.

La ganancia de cada etapa se obtiene de:

$$H_{oa} = 10^{\frac{H_z}{20n}} \sqrt{1 + Q^2 \left[\frac{\omega_{oa}}{f_o} - \frac{f_o}{\omega_{oa}} \right]^2}$$

En primer lugar el parámetro α es el valor del coeficiente de amortiguamiento del sistema. Un coeficiente demasiado elevado producirá una respuesta sobreamortiguada para una entrada escalón, un coeficiente demasiado bajo producirá a su vez una respuesta subamortiguada. El último caso llevado a un nivel extremo puede producir un efecto de resonancia, y de esa manera, crear en forma espontánea, oscilaciones que no existían a la entrada. Esto último explica la importancia de tomar en cuenta este parámetro α como un criterio de diseño (se desea filtrar, no hacer un oscilador).

El "factor de calidad" (Q), está relacionado con el factor de amortiguamiento del circuito (α); y se define como:

$$Q = \frac{1}{\alpha}$$

En la práctica, se puede decir que valores de Q mayores a 20 podrían producir las indeseadas oscilaciones antes mencionadas.

Otro criterio importante, es el grado mínimo de complejidad que requiere la especificación dada, esto es, el orden del filtro (n). Este orden es directamente proporcional al número de etapas de 2o. orden y a su vez al número de componentes electrónicos.

Se propuso como máximo valor posible un orden de filtro paso-banda igual o menor a ocho ($n < 8$), dado que existen circuitos integrados que contienen cuatro amplificadores operacionales, y existen varias configuraciones electrónicas activas que requieren un operacional por etapa de segundo orden.

3.2 *Diseño de los filtros*

Con la finalidad de facilitar la elección del mejor tipo de aproximación matemática para cada caso, se desarrolló un programa en computadora para generar funciones de transferencia desnormalizadas a partir de una especificación de diseño (frecuencia central, ancho de banda, frecuencia superior de supresión y atenuación). Para lograrlo, se incluyeron dos subrutinas que calculan los valores de polos paso-bajas normalizados Butterworth y Chebyshev, aparte de las subrutinas de cálculo del orden mínimo y de desnormalización. Estas inclusiones facilitan mucho el trabajo, pues se elimina la necesidad de usar nomogramas y tablas normalizadas, además disminuyen la probabilidad de cometer errores.

Los valores normalizados se generaron a partir de las siguientes ecuaciones en recurrencias:

-Filtros Chebyshev:

$$\sigma_k = -\operatorname{sen} \left[\frac{2k-1}{2n} \pi \right] \operatorname{senh}(v_k)$$

$$\omega_k = \cos \left[\frac{2k-1}{2n} \pi \right] \operatorname{cosh}(v_k)$$

en donde:

$$\sinh(\nu_k) = \frac{1}{2} \left\{ \left[\sqrt{1 + \left[\frac{1}{\epsilon} \right]^2} + \frac{1}{\epsilon} \right]^{\frac{1}{n}} - \left[\sqrt{1 + \left[\frac{1}{\epsilon} \right]^2} + \frac{1}{\epsilon} \right]^{\frac{1}{n}} \right\}$$

$$\cosh(\nu_k) = \frac{1}{2} \left\{ \left[\sqrt{1 + \left[\frac{1}{\epsilon} \right]^2} + \frac{1}{\epsilon} \right]^{\frac{1}{n}} + \left[\sqrt{1 + \left[\frac{1}{\epsilon} \right]^2} + \frac{1}{\epsilon} \right]^{\frac{1}{n}} \right\}$$

Filtros Butterworth:

$$\sigma_k = \frac{-\sin[(2k-1)\pi]}{2n}$$

$$\omega_k = \frac{\cos[(2k-1)\pi]}{2n}$$

Al correr, el programa presenta en pantalla primero el orden mínimo requerido y en caso de ser aceptable, se muestran los coeficientes de 2o orden que componen la función de transferencia desnormalizada, así como los valores particulares de calidad y de ganancia de cada etapa. Posteriormente se presenta la opción de imprimir los coeficientes calculados. A continuación se presenta el diagrama de flujo del programa principal para el cálculo de los filtros:

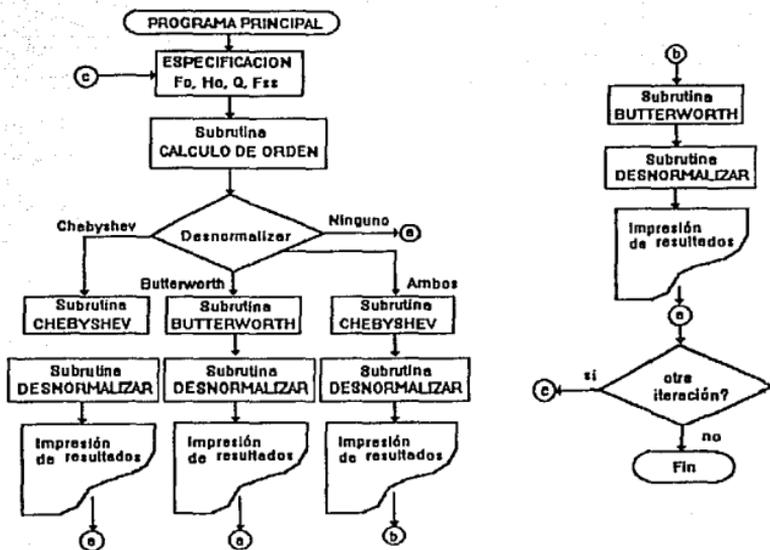


Diagrama de flujo del programa que calcula las funciones de transferencia de filtros Chebyshev y Butterworth

Después de varias iteraciones, se llegó al diseño de tres filtros que cumplieron con las especificaciones y con los criterios prefijados. A manera de ejemplo, se mostrará una de las alternativas que no cumplió con los requisitos, para después mostrar las alternativas elegidas.

Especificaciones de diseño

Frecuencia central 10, 27 y 100 kHz.
 Factor de calidad total Q 10.
 Frecuencia superior de supresión $F_0 + 10\%$.
 Atenuación mínima 30 dB.

Criterios de selección óptima:

Máximo factor de calidad por etapa de 2o. orden ... 20.

Orden de complejidad máximo 8.

- CORRIDAS DEL PROGRAMA -

Dame la FRECUENCIA CENTRAL [Hz]? 10000

Dame el RIZO en dB? 0.1

Factor de CALIDAD? 10

GANANCIA en frecuencia central [dB]? 35

FRECUENCIA superior de SUPRESION [Hz]? 11500

PARA LA ESPECIFICACION DADA, EL FILTRO PASO-BAJAS
NORMALIZADO DE CHEBYSHEV TIENE UN ORDEN MINIMO DE: 4

PARA LOS MISMOS DATOS, EL FILTRO PASO-BAJAS NORMALIZADO DE
BUTTERWORTH REQUIERE UN ORDEN MINIMO DE: 4

ELIGE UNA OPCION Y TECLEA:

Desnormalizar para un filtro paso-bandas CHEBYSHEV 1

Desnormalizar para un filtro paso-bandas BUTTERWORTH ... 2

Desnormalizar para AMBOS filtros 3

No desees desnormalizar [RETURN]

?3

F I L T R O C H E B Y S H E V

FO = 10000 Hz Q = 10 ATEN = 35 dB RIZO = 0.10dB

FSS= 11500 Hz

ETAPAS DE SEGUNDO ORDEN

FREC Fo (Hz)	FAC. CALIDAD Q	GANANCIA Ho
9454.3896484375	37.91626739501953	11.97447395324707
10577.09765625	37.91569519042969	11.97430801391602
9770.0869140625	15.68488788604736	3.389991760253906
10235.32421875	15.68483829498291	3.389991760253906

DESEAS IMPRIMIR LA TABLA (S/N)? n

F I L T R O B U T T E R W O R T H

FO = 10000 Hz Q = 10 ATEN = 35 dB FSS = 11500 Hz

ETAPAS DE SEGUNDO ORDEN

FREC Fo (Hz)	FAC. CALIDAD Q	GANANCIA Ho
9548.6435546875	26.15911865234375	7.163463592529297
10472.69140625	26.15914535522461	7.163465976715088
9810.2890625	10.825927734375	2.964586496353149
10193.380859375	10.82588863372803	2.964587926864624

DESEAS IMPRIMIR LA TABLA (S/N)? n
 OTRA ITERACION (S/N)? n

Como puede verse, se obtuvieron dos posibles funciones de transferencia para el filtro de 10 kHz, las cuales tienen el orden máximo permisible según los criterios de diseño establecidos. Sin embargo, para ambos casos se tienen dos etapas con factores de calidad demasiado elevados (26.15 para el Butterworth y 37.91 para el Chebyshev), razón por la cual fueron rechazados.

A continuación se presentarán las tablas correspondientes a los filtros que cumplieron con las especificaciones y criterios de diseño:

F I L T R O B U T T E R W O R T H

FO = 10000 Hz Q = 10 ATEN = 30 dB

FSS = 12000 Hz

ETAPAS DE SEGUNDO ORDEN

FREC Fo (Hz)	FAC. CALIDAD Q	GANANCIA Ho
9576.2294921875	20.01883316040039	6.33049488067627
10442.5244140625	20.01868057250977	6.330469608306885
10000.0009765625	10.00000095367432	3.162277698516846

F I L T R O B U T T E R W O R T H

FO = 27000 Hz Q = 10 ATEN = 30 dB FSS = 32000 Hz

ETAPAS DE SEGUNDO ORDEN

FREC (Hz)	Fo	FAC. CALIDAD Q	GANANCIA Ho
25855.8203125		20.01883316040039	6.33049201965332
28194.81640625		20.01868057250977	6.3304715156555
27000.00195312		10	3.16227769851684

F I L T R O C H E B Y S H E V

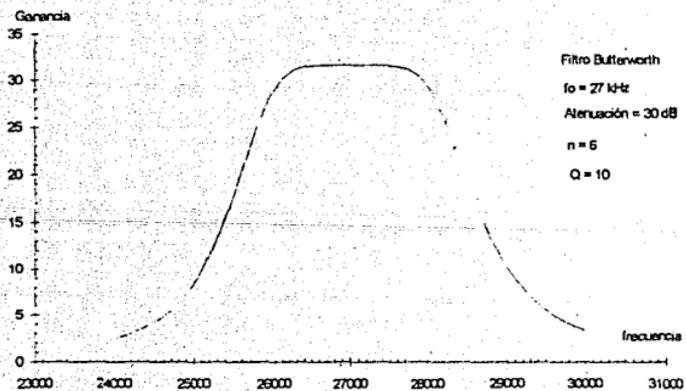
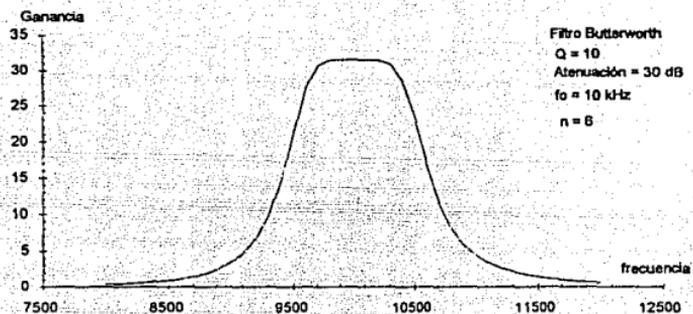
FO = 100000 Hz Q = 15 ATEN = 30 dB RIZO = 0.10dB

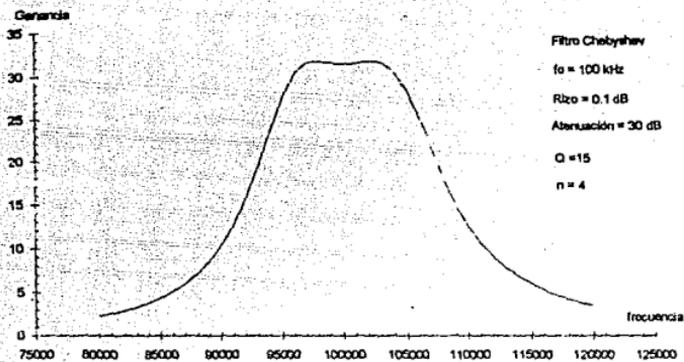
FSS= 125000 Hz

ETAPAS DE SEGUNDO ORDEN

FREC	Fo (Hz)	FAC. CALIDAD Q	GANANCIA Ho
95499.296875		12.65907287597656	8.639513969421387
104712.8125		12.65906047821045	8.639509201049805

Con los parámetros obtenidos para cada etapa de segundo orden, se construyeron las gráficas de respuesta de ganancia respecto a la frecuencia que se presentan a continuación:





Gráficas de ganancia vs frecuencia de los filtros paso-banda calculados.

Teniendo la función de transferencia, el paso a seguir consiste en escoger la configuración electrónica más adecuada para cada filtro. Para ello, se presenta un resumen de las características que algunas alternativas ofrecen:

Alternativa 1. Configuración de retroalimentación múltiple.

Este circuito es muy usado por requerir solamente de un amplificador operacional como elemento activo y puede lograr etapas con valores de Q medios, (aproximadamente hasta $Q = 10$). Su configuración básica se muestra en la figura 3.4:

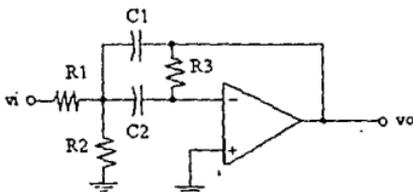


fig. 3.4 Filtro paso-banda en configuración de retroalimentación múltiple.

La función de transferencia del circuito es:

$$H(s) = \frac{H_o \alpha \omega_o s}{s^2 + \alpha \omega_o s + \omega_o^2}$$

Los parámetros de la función de transferencia se calculan mediante las ecuaciones:

$$\omega_o^2 = \frac{1}{R_1 C_1 C_2}$$

$$H_o = \frac{R_2 C_2}{R_1 (C_1 + C_2)}$$

$$B = \frac{F_o}{Q}$$

Una desventaja de este circuito la constituye el hecho de que los valores de Q y F_o no son independientes.

Alternativa 2 Configuración bicuadrática (biquad):

Está basada en el análisis de variables de estado de la teoría de control analógico, y se le denomina bicuadrática porque es capaz de realizar la función del cociente de dos polinomios cuadráticos. Tiene excelentes características de estabilidad y sintonía, además de poder lograr valores altos de Q . Su estructura básica se puede ver en la figura 3.5:

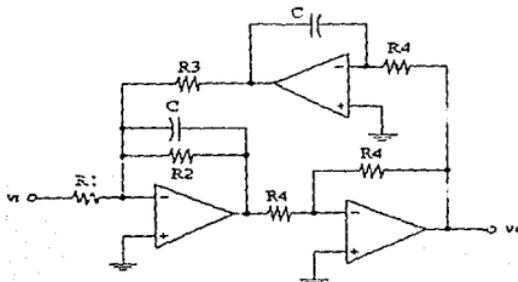


fig. 3.5 Filtro paso-banda bicuadrático.

La función de transferencia es:

$$H(s) = \frac{H_o \alpha \omega_o s}{s^2 + \alpha \omega_o s + \omega_o^2} = \frac{\frac{H_o \omega_o s}{Q}}{s^2 + \frac{\omega_o s}{Q} + \omega_o^2}$$

Parámetros de la función:

$$R_1 = \frac{Q}{H_o \omega_o C}$$

$$R_2 = \frac{Q}{\omega_o C}$$

$$R_3 = \frac{1}{\omega_o^2 R_1 C^2}$$

Alternativa 3 Configuración con doble amplificador.

Esta ocupa dos amplificadores operacionales y tiene la ventaja de que sus parámetros Q y f_o son ajustables en forma independiente Su circuito se observa en la figura 3.6:

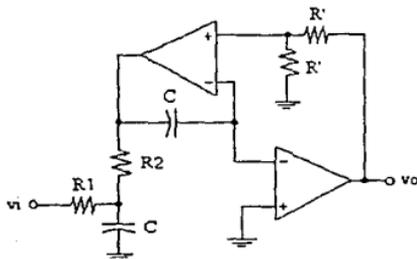


fig. 3.6 Filtro paso-banda en configuración de doble amplificador.

Los valores de los componentes del circuito se calculan mediante las siguientes expresiones:

$$R_2 = R_3 = R = \frac{1}{2\pi f_o C}$$
$$R_1 = QR$$
$$H_o = 2$$

El valor de R' se elige arbitrariamente.

3.2.1. Selección de filtros óptimos.

Para los tres casos, la configuración más adecuada resultó la de retroalimentación múltiple, ya que con un solo circuito integrado (el TL084) se puede alcanzar el orden calculado, porque contiene cuatro operacionales, lo cual permitiría realizar filtros hasta de octavo orden.

Para calcular los valores reales de componentes del circuito se utilizó el siguiente método: se elige uno de los parámetros en forma arbitraria (lo más sencillo es fijar la capacitancia), de manera que nos queden los demás parámetros resueltos por álgebra simple. Este método simplifica el cálculo de componentes del circuito. Para el caso de retroalimentación múltiple, las ecuaciones serían:

$$C_1 = C_2 = C$$

$$R_3 = \frac{Q}{\pi f_o C}$$

$$R_1 = \frac{R_3}{2H_o}$$

$$R_2 = \frac{\frac{R_1}{2}}{2Q^2 - H_o}$$

Con este procedimiento, se calcularon los valores que resume la tabla 3.1:

Frecuencia	R1 [k Ω]	R2 [k Ω]	R3 [k Ω]	C [nF]
10kHz	15.434	0.18817	317.652	2.2
	13.68	0.166	281.553	2.2
	19.478	0.357	149.243	2.2
27kHz	19.466	0.154	246.448	1
	17.851	0.142	226	1
	18.642	0.299	117.892	1
100kHz	2.442	0.0676	42.194	1
	2.227	0.0617	38.481	1

Tabla 3.1 Componentes de cada etapa de segundo orden para los filtros paso-banda.

3.3 Pruebas de laboratorio.

Las pruebas realizadas a cada filtro consistieron en sintonizar por separado cada una de las etapas de segundo orden, ajustando valores de parámetros hasta lograr la ganancia, el factor de calidad y frecuencia central correspondientes, para finalmente conectarlas en cascada y medir el comportamiento total de filtro. Para hacerlo, se armó el siguiente circuito (fig. 3.7):

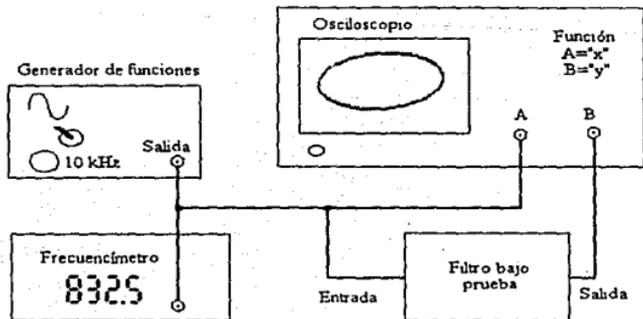


fig. 3.7 Pruebas de laboratorio para los filtros paso-banda.

El generador de funciones se ajustó a la frecuencia calculada, con señal senoidal. El osciloscopio se colocó en la función "trazar x contra y", conectando la entrada de la señal senoidal del generador de funciones a "x", y la salida del filtro a "y", de tal suerte que lo que aparezca en la pantalla sea una de las "figuras de Lissajous". Estas figuras pueden evolucionar desde una línea inclinada recta hasta una circunferencia, dependiendo del ángulo de fase (Φ), que exista entre la entrada y la salida del filtro:

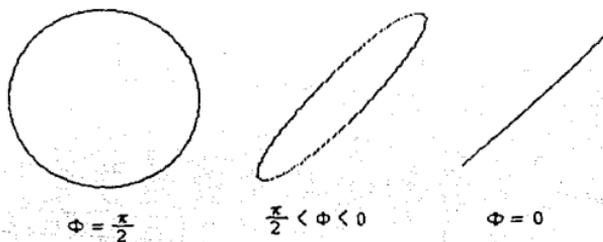


fig. 3.8 Figuras de Lissajous para señales senoidales de frecuencia y amplitud iguales.

Para utilizar los trazos de Lissajous, es necesario observar el comportamiento típico de un filtro paso-banda de segundo orden en frecuencia respecto a la fase (figura 3.9):

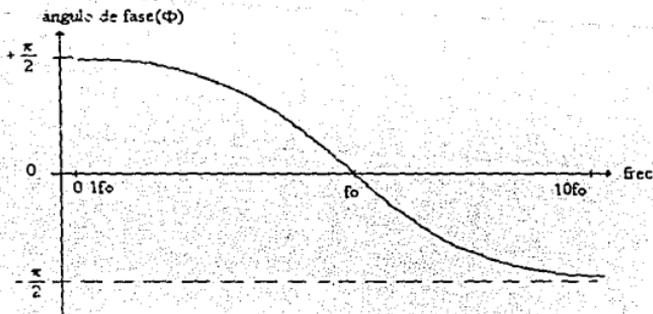


fig. 3.9 Comportamiento típico de un filtro paso-banda de segundo orden en fase respecto a la frecuencia.

Observando la gráfica de la figura 3.9, se puede afirmar que cuando la frecuencia de la señal que entra al filtro sea igual a la central, la entrada y salida guardarán entre sí un ángulo de fase igual a cero grados. Si se está viendo al osciloscopio el trazo de Lissajous de la entrada contra la salida, deberá aparecer en pantalla una línea recta cuando se esté pasando por frecuencia central, equivalente al desfase nulo mencionado.

Se determinó en forma experimental que tan lejos de la frecuencia central calculada estaban cada una de las etapas de segundo orden, procediendo como se describe a continuación.

Inicialmente, se colocó un capacitor variable en paralelo con el capacitor C2, y se observó la evolución de la figura de Lissajous a medida que la capacitancia aumentaba. Si la figura tendiera a una circunferencia, C2 debería disminuirse; en caso contrario la capacitancia se incrementaría hasta producirse la línea recta. Una vez obtenida la línea recta, se midió el valor de capacitancia incrementada (capacitor variable) y se sustituyó por uno o varios capacitores conectados en paralelo a C2, volviendo a observar la figura de Lissajous obtenida.

Para ajustar la H_0 , se eliminó la función "trazar x contra y" del osciloscopio y se observaron separadas la entrada y salida del filtro. A continuación se variaron las resistencias R1 y R5, viendo los cambios provocados a la ganancia. Como existe una alta interdependencia entre los parámetros del filtro y los componentes de una configuración de retroalimentación múltiple, al ajustarse H_0 se desajustó la frecuencia central y el factor de calidad. Se inició entonces un proceso de "ensayo y error" hasta lograr que la etapa se comportara lo más cercano posible a lo calculado. Con este procedimiento, cada etapa de segundo orden quedó calibrada por separado, para finalmente conectarlas en cascada (serie) y obtener los filtros completos.

Posteriormente, se hizo una evaluación global de cada filtro para verificar si su comportamiento cumplía con la especificación original. Para hacerlo, al circuito original se le sumó un multimetro digital para voltaje de corriente alterna.

Por medio del generador de funciones se movió la frecuencia hasta leer en el multimetro la máxima ganancia; a partir de ese punto, se varió la frecuencia hacia adelante hasta leer una ganancia igual o menor al 70.71% de la máxima (punto que atenuó a -3dB) y se leyó la frecuencia correspondiente, consignándola al valor F_{ps} . A continuación se

regreso el generador de funciones a la frecuencia central (en donde se da la máxima ganancia), y se continuó disminuyendo la frecuencia hasta lograr la misma atenuación que en el caso anterior, midiéndose así la frecuencia f_{pi} .

La Q total se calculó entonces mediante la ecuación:

$$Q = \frac{f_o}{f_{\mu} - f_{pi}}$$

La evaluación final de los tres filtros se resume en la tabla 3.2:

Frecuencia central [kHz]	Frecuencia de paso inferior [kHz]	Frecuencia de paso superior [kHz]	Ganancia máxima	Factor de calidad
10.372	9.867	10.852	29.14	10.529
27.45	26.24	28.93	28.66	10.204
99.89	93.95	105.18	34.86	8.896

Tabla 3.2 Evaluación final de los filtros paso-banda

Una prueba final a los filtros consistió en observar su respuesta a la señal real, esto es, la señal de la antena. Dado que las señales que entran al filtro son prácticamente aleatorias, a la salida es de esperarse que aparezcan repentinamente senoidales de diversas amplitudes, lo cual no es demasiado sencillo de ser observado en un osciloscopio analógico. Para resolver este problema, se puso el barrido horizontal del osciloscopio al valor más bajo (que en el caso del utilizado, resultó ser 10 ms) y se "memorizó" cada barrido. Con este método, se obtuvieron los trazos que se esquematizan en la figura 3.12:

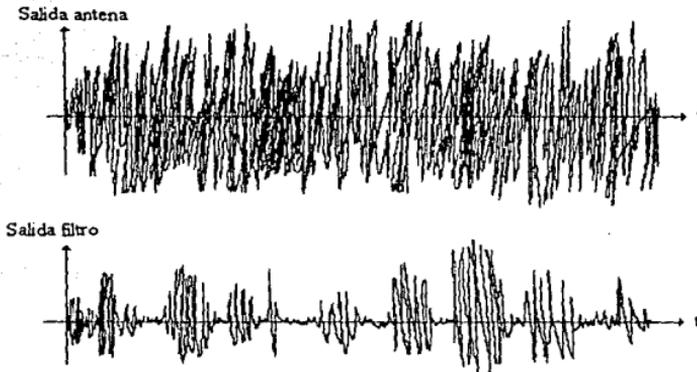


fig. 3.12 Prueba de un filtro paso-banda con la señal de antena.

En la figura se puede notar la selectividad del filtro, manifestándose en aumentos de ganancia cuando encontré armónicos de frecuencia igual a la central y atenuaciones cuando no los había. El trazo no se ve senoidal (como en realidad sucede), debido a la escala de tiempo utilizada en el osciloscopio.

En las siguientes páginas se muestran los circuitos completos de cada filtro. También se incluyen los listados completos del programa que calcula la función de transferencia, dividido en programa principal y subrutinas.

*LISTADO DEL PROGRAMA PARA EL CALCULO DEL ORDEN
Y FUNCION DE TRANSFERENCIA DE FILTROS PASO-BANDA
TIPOS CHEBYSHEV Y BUTTERWORTH.*

Programa para calcular funciones de transferencia de filtros paso-banda
CHEBYSHEV y BUTTERWORTH

Jorge Antonio Escalante González.
Instrumentación Meteorológica, C. C. A.
U.N.A.M. 1991.

***** PROGRAMA PRINCIPAL *****

RESS = "S"
G = 0

DO UNTIL RESS = "N" OR RESS = "n"

CLS

GOSUB ORDEN

PRINT

PRINT "ELIGE UNA OPCION Y TECL.E.A."

PRINT "Desnormalizar para un filtro paso-bandas CHEBYSHEV 1"

PRINT "Desnormalizar para un filtro paso-bandas BUTTERWORTH ... 2"

PRINT "Desnormalizar para AMBOS filtros 3"

PRINT "No desees desnormalizar [RETURN]"

BEEP

INPUT OPCION

SELECT CASE OPCION

CASE 1

N = NC

GOSUB TAB1

GOSUB DESN

CASE 2

N = NB

GOSUB TAB2

GOSUB DESN

CASE 3

N = NC

GOSUB TAB1

GOSUB DESN

N = NB

GOSUB TAB2
GOSUB DESN

END SELECT

INPUT " OTRA ITERACION (S/N)"; RESS

G=1

LOOP

FOR I=1 TO 3

 SOUND I*100,I*2

NEXT I

END

LPRINT CHR\$(27)"E"

LPRINT CHR\$(27)"G"

*****SUBROUTINA PARA CALCULAR EL ORDEN MINIMO *****

ORDEN:

INPUT "Dame la FRECUENCIA CENTRAL [Hz]": F0

INPUT "Dame el RIZO en dB":rizo

INPUT "Factor de CALIDAD": Q

INPUT "GANANCIA en frecuencia central [dB]": H0

INPUT "FRECUENCIA superior de SUPRESION [Hz]":FSS

EPSI = SQR((10^(RIZO/10)-1)

WS = Q*(FSS/F0-F0/FSS)

IF (WS^2 - 1) < 0 THEN

 DO UNTIL (WS^2-1)>0

 PRINT

 PRINT "La FRECUENCIA DE SUPRESION tecleada no se puede dar en"

 PRINT "este tipo de filtro, teclea otra (DEBE ESTAR MAS ALEJADA

 PRINT "DE LA FRECUENCIA CENTRAL)"

 INPUT FSS

 WS = Q*(FSS/F0-F0/FSS)

 LOOP

END IF

A = SQR((10^(H0/10)-1)/EPSI)

P = A-SQR(A^2-1)

NUME = LOG(P)

C = WS+SQR(WS^2-1)

DENO = LOG(C)

NC = FIX (NUME/DENO) + 1

NB = FIX (H0/(20*LOG10(WS))) - 1

IF G < 1 THEN

 DIM preal(2*n),pimag(2*n), sigma(2*n),omega(2*n),frec(n),Q(n),Ar(n)

END IF

PRINT

PRINT "PARA LA ESPECIFICACION DADA. EL FILTRO PASO-BAJAS "

```

PRINT " NORMALIZADO DE CHEBYSHEV TIENE UN ORDEN MINIMO DE: ";NC
PRINT
PRINT "PARA LOS MISMOS DATOS, EL FILTRO PASO-BAJAS NOMALIZADO DE"
PRINT " BUTTERWORTH REQUIERE UN ORDEN MINIMO DE: ";NB
RETURN

```

```

***** SUBRUTINA DE DESNORMALIZACION *****

```

```

DESN:

```

```

B = 0

```

```

pi= 4*atn(1)

```

```

fac1 = (2*pi*f0)/(2*q)

```

```

FOR K = 1 TO n2

```

```

IF OMEGA (K) < 1E-006 THEN OMEGA (K) = 0

```

```

radicalre =(sigma(k))^2 - (omega(k))^2 - 4*q^2

```

```

radicalim = 2*(sigma(k))*(omega(k))

```

```

raizmag = sqr ( sqr(radicalre^2 + radicalim^2))

```

```

radican = atn(radicalim/radicalre)

```

```

IF (radicalre > 0 and radicalim < 0) or (radicalre < 0 and radicalim < 0)

```

```

RADICAN = RADICAN + PI

```

```

END IF

```

```

IF (radicalre < 0 and radicalim = 0 ) THEN

```

```

RADICAN = RADICAN + PI

```

```

END IF

```

```

RAIZAN = RADICAN/2

```

```

raizre = raizmag * cos (raizan)

```

```

IF ABS(RAIZRE)<1E-006 THEN RAIZRE = 0

```

```

raizim = raizmag * sin (raizan)

```

```

FOR L = 1 TO 2

```

```

B = B+1

```

```

preal (B) = fac1*((( -1)^L)*raizre + sigma(k))

```

```

pimag (B) = fac1*((( -1)^L)*raizim + omega(k))

```

```

FREC(B) = SQR(((PREAL(B))^2 + (PIMAG(B))^2)/(2*PI)

```

```

Q(B) = (FREC(B)*(2*PI))/(-2*(PREAL(B)))

```

```

A0 = 10^(H0/(20*N))

```

```

AR(B) = A0*(SQR(1+(Q(B))^2*((F0/FREC(B)-FREC(B)/F0)^2)))

```

```

NEXT L

```

```

NEXT K

```

```

COLOR 3,1

```

```

CLS

```

```

PRINT

```

```

IF TIPOS="CHE" THEN
  PRINT TAB(22) "F I L T R O   C H E B Y S H E V"
  PRINT
  PRINT TAB(5)"F0 =";F0;"Hz";" Q =";Q;" ATEN =";H0;"dB";
  PRINT " RIZO = ";
  PRINT USING "#.##"; RIZO;
  PRINT "dB";
  PRINT " FSS=";FSS;"Hz"
  PRINT
  PRINT TAB(26) "ETAPAS DE SEGUNDO ORDEN"
ELSE
  PRINT TAB(20) "F I L T R O   B U T T E R W O R T H"
  PRINT
  PRINT TAB(11)"F0 =";F0;"Hz";" Q =";Q;" ATEN =";H0;"dB";
  PRINT " FSS =";FSS;"Hz" : PRINT
  PRINT TAB(26) "ETAPAS DE SEGUNDO ORDEN"
END IF

PRINT " -----"
PRINT TAB(11) "FREC (Hz)";TAB(31)"FAC. CALIDAD";TAB(54)"GANANCIA"
PRINT " -----"
PRINT
FOR M = 1 TO N
  PRINT TAB(7)FREC(M);TAB(28)Q(M);TAB(49)AR(M)
  PRINT
NEXT M
PRINT " -----"
PRINT
INPUT " DESEAS IMPRIMIR LA TABLA (S/N)";XS
IF XS = "S" OR XS = "s" THEN
  PRINT "Prepara la impresora y tecllea S cuando esté lista
  PRINT "Si deseas cancelar, tecllea N"
  INPUT IMPRIMIRS
  IF imprimir$="S" or imprimir$="s" then

```

```

IF TIPOS="CHE" THEN
  LPRINT TAB(22) "F I L T R O   C H E B Y S H E V"
  LPRINT
  LPRINT TAB(5)"F0 =";F0;"Hz";" Q =";Q;" ATEN =";H0;"dB";
  LPRINT " RIZO = ";
  LPRINT USING "#.##"; RIZO;
  LPRINT "dB";
  LPRINT " FSS=";FSS;"Hz"
  LPRINT
  LPRINT TAB(26) "ETAPAS DE SEGUNDO ORDEN"

```

```

ELSE
  LPRINT
  LPRINT
  LPRINT TAB(20) "FILTRO BUTTERWORTH"
  LPRINT
  LPRINT TAB(11) "F0 =";F0;"Hz";" Q =";Q;" ATEN =";H0;"dB";
  LPRINT " FSS =";FSS;"Hz"; LPRINT
  LPRINT TAB(26) "ETAPAS DE SEGUNDO ORDEN"
END IF
LPRINT " -----"
LPRINT TAB(11) "FREC (Hz)";TAB(31)"FAC. CALIDAD";TAB(54)"GANANCIA"
LPRINT " -----"
LPRINT
FOR M = 1 TO N
  LPRINT TAB(7)FREC(M);TAB(28)Q(M);TAB(49)AR(M)
  LPRINT
NEXT M
LPRINT " -----"
LPRINT
END IF
END IF
RETURN

```

***** SUBROUTINA GENERADORA DE POLOS CHEBYSHEV *****

```

TAB1:
TIPOS="CHE"
IF (nc/2 - int(nc/2)) > 0 THEN
  n2 = (nc-1)/2 + 1
ELSE
  n2 = nc/2
END IF
pi = 4*atn(1)

FOR i=1 TO n2
  epsilon = sqr (10^(rizo/10) - 1)
  factor = sqr (1+1/(epsilon^2)) + 1 epsilon
  senhv = 0.5*( factor^(1/nc) - factor^((-1)*(1/nc))
  coshv = 0.5*( factor^(1/nc) + factor ^(-1/nc))
  sigma(i) = (-1)^sin(((2*i-1)*pi)/(2*nc)) * senhv
  omega(i) = cos (((2*i-1)*pi)/(2*nc))*coshv
NEXT I

RETURN

```

***** SUBROUTINA GENERADORA DE POLOS BUTTERWORTH *****

TAB2:

TIPOS="BUT"

IF (nb/2 - int(nb/2)) > 0 THEN

 n2 = (nb-1)/2 + 1

ELSE

 n2 = nb/2

END IF

PI = 4*ATN(1)

FOR j=1 TO n2

 sigma(j) = (-1)^j * sin(((2*j-1)*pi)/(2*nb))

 omega(j) = cos(((2*j-1)*pi)/(2*nb))

NEXT j

RETURN

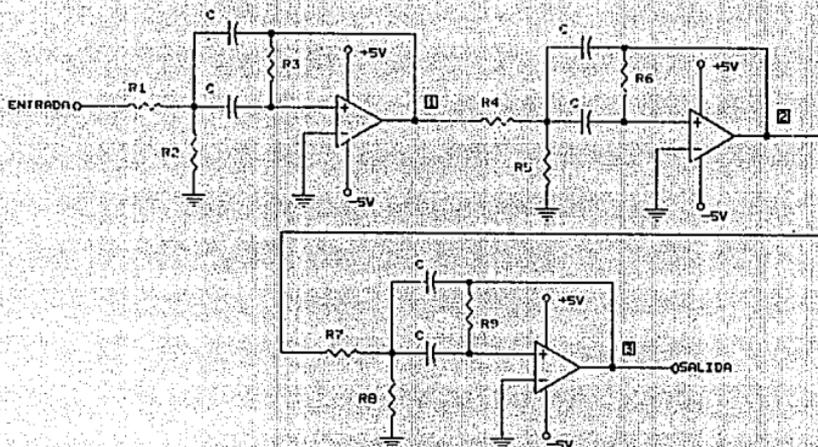


FIGURA 10. PARÁMETROS DE UN FILTRO PASA BAJAS DE TERCER ORDEN

$$N = 6$$

$$F_0 = 10 \text{ KHZ}$$

$$Q = 10$$

$$\text{ATEN} = 30 \text{ dB}$$

$$F_{55} = 12 \text{ KHZ}$$

PARÁMETROS POR ETAPA DE SEGUNDO ORDEN

$$\textcircled{1} F_{01} = 9.57 \text{ KHZ}, Q_1 = 20.018, H_{01} = 6.33$$

$$\textcircled{2} F_{02} = 10.44 \text{ KHZ}, Q_2 = 20.018, H_{02} = 6.33$$

$$\textcircled{3} F_{03} = 10 \text{ KHZ}, Q_3 = 10, H_{03} = 3.16$$

$$R_1 = 15.43 \text{ K}$$

$$R_2 = 0.186 \text{ K}$$

$$R_3 = 317.65 \text{ K}$$

$$R_4 = 13.60 \text{ K}$$

$$R_5 = 0.166 \text{ K}$$

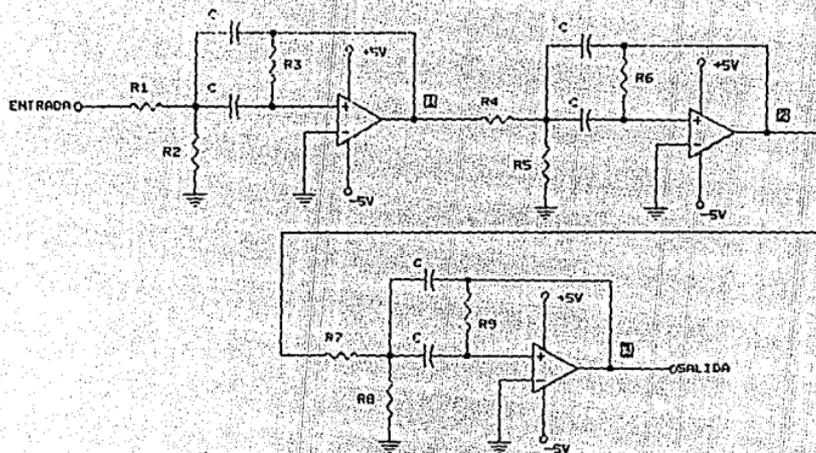
$$R_6 = 281.55 \text{ K}$$

$$R_7 = 19.478 \text{ K}$$

$$R_8 = 0.357 \text{ K}$$

$$R_9 = 149.24 \text{ K}$$

$$C = 2.2 \text{ nF}$$



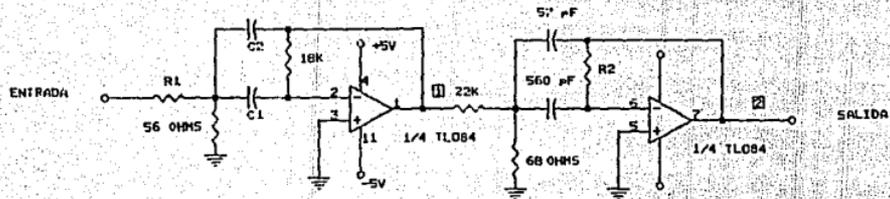
FILTRO PASO-BANDA BUTTERWORTH

$M = 6$
 $F_0 = 27 \text{ KHZ}$
 $Q = 10$
 $ATEN = 20 \text{ dB}$
 $F_{SS} = 32 \text{ KHZ}$

PARAMETROS POR ETAPA DE SEGUNDO ORDEN

1) $F_{01} = 25.6 \text{ KHZ}$, $Q_1 = 20.010$, $H_{01} = 6.33$
 2) $F_{02} = 29.194 \text{ KHZ}$, $Q_2 = 20.010$, $H_{02} = 6.11$
 3) $F_{03} = 27 \text{ KHZ}$, $Q_3 = 10$, $H_{03} = 3.16$

$R1 = 19.46\text{K}$
 $R2 = 0.154\text{K}$ $R8 = 0.299\text{K}$
 $R3 = 246.44\text{K}$ $R9 = 117.9\text{K}$
 $R4 = 17.05\text{K}$
 $R5 = 0.142\text{K}$
 $R6 = 226\text{K}$ $C = 1 \text{ nF}$
 $R7 = 18.642\text{K}$



FILTRO PASO-BANDA CHERYSHEV

$N = 4$

$F_0 = 96.957 \text{ KHz.}$

$F_{p1} = 94.611 \text{ KHz.}$

$F_{ps} = 108.712 \text{ KHz}$

$Q = 7.01$

$H_0 = 1$

$RI_{20} = 0.1 \text{ dB}$

PARAMETROS POR ETAPA

1 $Q_1 = 16.02347$, $F_{01} = 94.731 \text{ KHz}$

2 $Q_2 = 16$, $F_{02} = 105.561 \text{ KHz}$

$R_1 = 3.9 \rightarrow 0.330 \text{ K}$

$R_2 = 82 + 6.8 \text{ K}$

$C_1 = 15 + 56 + 560 \text{ pF}$

$C_2 = 3.3 \text{ nF.} + 82 \text{ pF}$

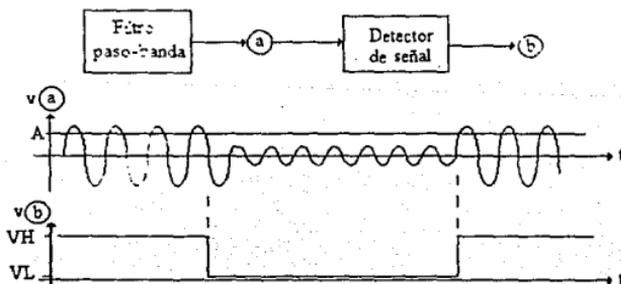
CAPITULO 4

DISEÑO DE LA ETAPA DETECTORA DE SEÑAL

Como se mencionó al plantear los objetivos de este proyecto, la función principal del integrador de eventos consiste en seleccionar y registrar señales en las frecuencias determinada (10, 27 o 100 kHz), que se encuentran en la atmósfera dentro de una señal de ruido, captada por una antena omnidireccional (figura 2.2).

A continuación la señal que fué seleccionada por un filtro como se describe en el capítulo anterior, debe ser convertida en pulsos que puedan ser acumulados en una cuenta durante un periodo de muestreo prefijado (1, 5, 10, 30 o 60 segundos)

Una forma de llevar a cabo lo anterior, es convertir las señales filtradas que estén dentro de cierto rango de amplitud en un estado "lógico" Este debera mantenerse hasta que las señales se hayan atenuado o desaparecido; y en el instante en que éso suceda, producir el estado "logico" complementario. En la figura 4.1 se puede apreciar de manera más clara la función descrita.



A = Amplitud mínima de detección.

fig. 4.1 Función del detector de señal.

A la etapa que realizará esta operación se le dió el nombre de detector de señal.

La amplitud mínima será la especificación que este circuito deberá cumplir, y se fijará entre aquella en que el detector distinga entre una señal que pertenece a la frecuencia central indicada y otra que no pertenece a la banda.

Por otro lado, dado que la actividad eléctrica varía mucho dependiendo de la época del año, habrá ocasiones en que las señales filtradas tengan mayor amplitud que en otras; por lo tanto, el criterio de detección en cuanto a la amplitud se refiere, deberá ser variable también.

Experimentalmente, con ayuda de un osciloscopio, se llevaron a cabo varios muestreos para determinar la variación en amplitud de señales filtradas, concluyendo que el nivel mínimo de detección deberá ser ajustable y estar dentro del rango de 0.01 a 1 volt .

Otra característica que deberá poseer el circuito detector, es una rapidez de respuesta ante cambios bruscos en la amplitud de la entrada, pues se sabe que los "eventos" tienden a llegar en forma intermitente a velocidades que varían aproximadamente desde los décimos de Hertz hasta 1kHz.

4.1 *Análisis de alternativas y elección del circuito óptimo.*

Existen varias combinaciones de circuitos que se pueden ocupar para realizar la función descrita. Los criterios que determinarán la selección óptima son los siguientes:

- a) Capacidad para cumplir con las especificaciones.
- b) Costo
- c) Número de componentes.
- d) Alimentación compatible con el resto del sistema.
- e) Disponibilidad de los componentes en el mercado nacional.
- f) Facilidad para el mantenimiento.

Estos factores se aplican a cada etapa y su peso específico dependerá del caso y las circunstancias. A continuación se presentan algunas alternativas.

Alternativa 1

Se trata básicamente de un circuito compuesto por tres secciones: a) sección formadora de pulsos, b) filtro y c) comparador de histéresis (ver figura 4.2).

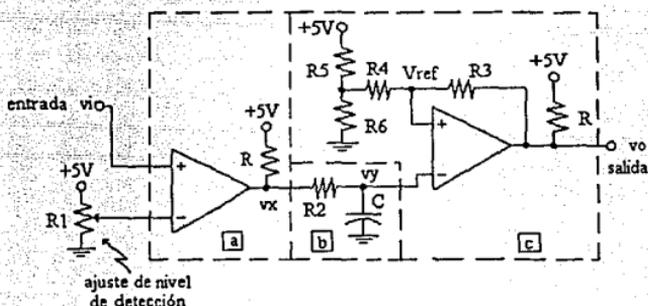


fig. 4.2 Alternativa 1 para detector de señal.

La sección formadora de pulsos (a), consiste en un comparador de voltaje, el cual convertirá la señal de entrada en un tren de pulsos. La condición que se requiere para realizar la conversión mencionada, es que la senoide comparada sea mayor en amplitud al nivel de referencia de la entrada no inversora. Este nivel será de tipo ajustable y permitirá adaptar el registro de eventos a las diferentes condiciones atmosféricas

La segunda sección (b), se encargará de convertir los trenes de pulsos (cuando se presenten), en una señal lo más cercana posible a una de corriente directa.

Debido a que se trata de un filtro paso bajas de un polo, su capacidad de discriminación de armónicos es pobre, razón por la cual a la salida aparecerá una señal oscilante "rizada", montada en una componente de directa

La tercera sección (c), es un comparador de histéresis, cuya función principal consiste en entregar un nivel (o estado), cuando no haya señal a su entrada; y cambiar de estado cuando el voltaje pase en forma *secuencial* por dos niveles de referencia prefijados

(V1 y V2). Cuando la señal pasa solamente por uno de los niveles de comparación, la salida permanece en el mismo estado.

Si se utilizara un comparador convencional para esta sección, se correría el riesgo de obtener un tren de pulsos en vez de un nivel lógico estable en los momentos de transición entre la aparición de un evento y su extinción (ver figura 4.3).

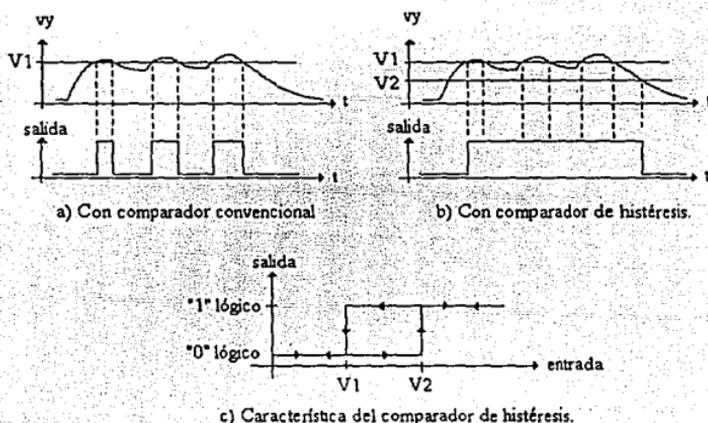


fig. 4.3 Diferencias entre el comportamiento de un comparador convencional y uno de histéresis.

A continuación se presentan las formas de onda que se esperarían para cada sección de la alternativa 1 del detector de señal (figura 4.4).

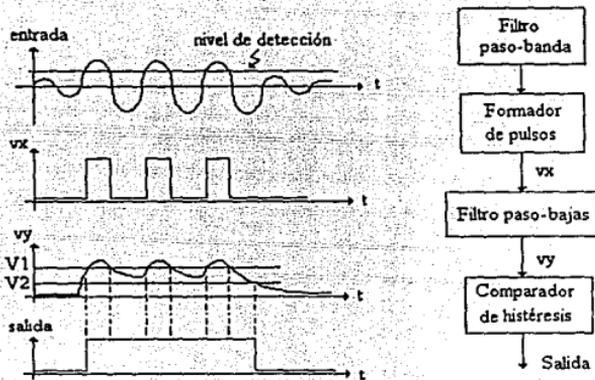


fig. 4.4 Formas de onda de la alternativa 1.

Alternativa 2

Como en la alternativa anterior, el circuito 2 incluye un formador de pulsos y además un circuito básico conocido como "decodificador de tonos" (ver figura 4.4).

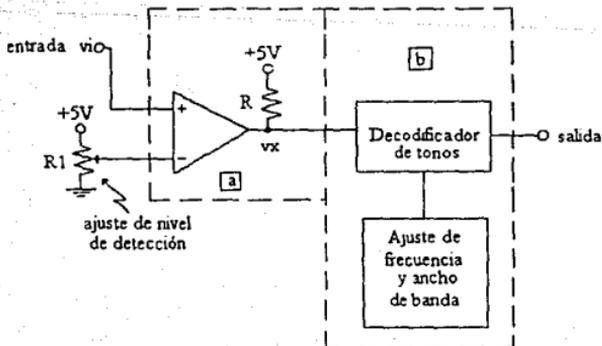


fig 4.4 Alternativa 2 para detector de señal.

La función de un decodificador de tonos consiste en indicar en forma digital si se tiene una señal de frecuencia y fase iguales a las que se le programaron a su entrada. Dicha indicación la hace entregando a la salida un "cero" lógico, y la presencia de cualquier otro tipo de señal o su ausencia se indica mediante un "uno".

El decodificador de tonos es a su vez una aplicación de otro circuito básico denominado "PLL" (del inglés: phase-locked-loop), el cual es un circuito de control de fase en malla cerrada.

La configuración básica de un PLL es la siguiente: un detector de fase que compara la entrada con una señal creada por un oscilador controlado por voltaje (VCO); la salida del detector se conecta a un filtro paso-bajas y éste a un amplificador cuya salida se conecta a la entrada del VCO (véase la figura 4.5)

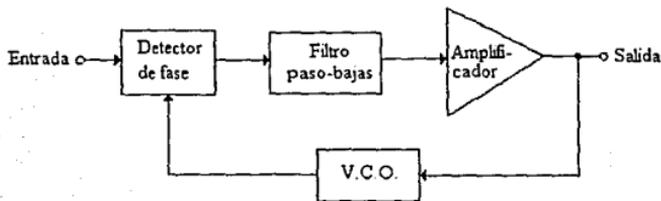


fig. 4.5 Diagrama de bloques de un circuito "P.L.L."

La señal de entrada es comparada con la que genera el VCO, mediante el detector de fase. A la salida del PLL se tendrá entonces, un voltaje proporcional a la diferencia de fase entre las señales en cuestión. Este mismo voltaje es aplicado mediante la escala que indique la ganancia del amplificador, a la entrada de modulación del oscilador, el cual cambiará de frecuencia dependiendo del nivel a su entrada. El circuito PLL se estabilizará cuando se registre en el detector de fase una diferencia cercana o igual a cero, momento en que el oscilador controlado por voltaje quedará estabilizado en una frecuencia fija.

Si un circuito PLL es conectado entre la salida un filtro y la entrada de un comparador de voltaje, al cual se le ajustó previamente un nivel de referencia, se tendrá un par de estados correspondientes al momento en que el PLL esté fuera de sintonía (con

señal de entrada fuera del rango indicado) y el otro indicando que la entrada se encontraba dentro de la banda de frecuencia predeterminada.

La función del decodificador de tonos explicada se puede observar en la figura 4.6.

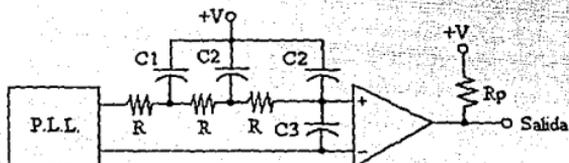


fig. 4.6 Diagrama de un decodificador de tonos.

Se podría pensar que el decodificador de tonos por sí solo podría cumplir con la función de detector de señal; sin embargo, como se indicó al principio del capítulo, la amplitud de algunas señales pequeñas limitaría la detección de eventos considerados importantes. En realidad, la discriminación ya se llevó a cabo mediante la etapa formadora de pulsos; el decodificador de tonos se utiliza exclusivamente para convertir el tren de pulsos en un estado "lógico", y la ausencia de señal en el estado complementario.

En cuanto a la complicación aparente que presenta esta alternativa, se puede decir que existen en el mercado circuitos integrados que en una sola unidad incorporan todos los componentes de un decodificador de tonos, tales como el XR2211 o el LM567.

Alternativa 3.

Consiste en un comparador convencional usado nuevamente como formador de pulsos, y un circuito básico denominado multivibrador monoestable, cuya función es la de crear un pulso de ancho ajustable mediante una combinación de resistencia y capacitancia (ver figura 4.7).

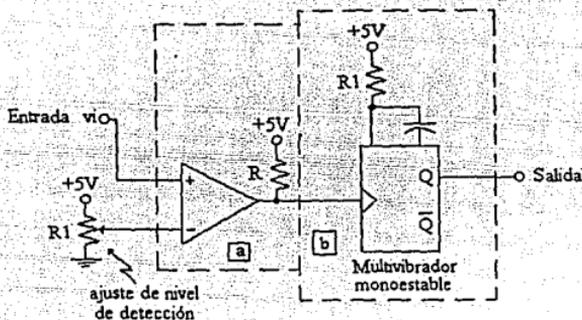


fig. 4.7 Alternativa 3 para detector de señales.

El pulso se crea en respuesta a un cambio de estado a la entrada del multivibrador, ya sea un frente de subida (paso de cero a uno) o a uno de bajada. Hay multivibradores monoestables que tienen además la ventaja de ser "redisparables", lo cual significa que si se aplica nuevamente un frente a la entrada antes de que concluya el periodo de salida, se provocara que la salida permanezca en estado alto hasta concluir nuevamente el periodo programado (ver fig. 4.8).

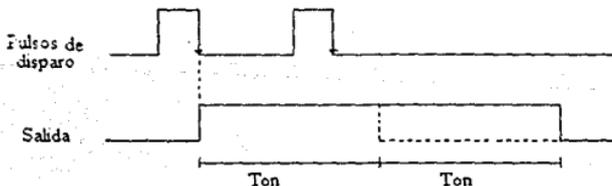


fig. 4.8 Respuesta de un multivibrador monoestable "redisparable".

Esta última característica permite convertir directamente el tren de pulsos que existía a la entrada del multivibrador en un solo estado lógico, y en el complementario cuando se deje de aplicar la señal. La única condición que se deberá cumplir será que el periodo de estado alto del multivibrador sea mayor al periodo del tren de pulsos de la entrada, el cual es el recíproco de la frecuencia central de cada evento.

Para esta alternativa en particular, se debe tomar en cuenta una restricción más: existe un compromiso entre el período de encendido y el de ocurrencia de eventos, pues se corre el riesgo de interpretar varios eventos como uno solo. Entonces, la alternativa tres deberá cumplir lo siguiente:

$$T_{\text{evento}} > T_{\text{on}} > T_{\text{aparición evento}}$$

4.1.1 Selección del detector óptimo

Para elegir la mejor opción se tomaron en cuenta los criterios descritos en la sección 4.1.

Las tres alternativas poseen la capacidad de cumplir con las especificaciones establecidas. A continuación se mencionarán algunas de sus características.

La sección formadora de pulsos, común a las tres, permite la fijación del nivel mínimo de detección.

En cuanto a la rapidez de respuesta, la alternativa uno requiere una constante de tiempo en la sección del filtro paso bajas menor al recíproco de la frecuencia del evento a detectarse. Este compromiso no representa problema alguno ni siquiera para el caso de 10 kHz, pues la frecuencia de aparición de eventos máxima es 1 kHz. Otro detalle importante es que los niveles de referencia para el comparador de histéresis deberán situarse lo suficientemente lejos de la máxima amplitud en el rizo proveniente del filtro para garantizar que la aparición genere únicamente en pulso y no varios.

En el caso de la alternativa dos, para alcanzar la velocidad de respuesta necesaria, tendría que sacrificar el ancho de banda de detección (haciéndolo más amplio), cosa que no nos afecta porque la única señal que ingresa al PLL es un tren de pulsos de frecuencia igual a la del evento. El ancho de banda del instrumento lo proporcionó ya la etapa de selección de banda de frecuencia junto con la etapa formadora de pulsos.

Finalmente, la alternativa tres tiene que cumplir con la restricción que se refiere al tiempo de encendido, para la cual sucede lo mismo que en el caso de la alternativa uno (deberá estar entre 1 y 10 kHz).

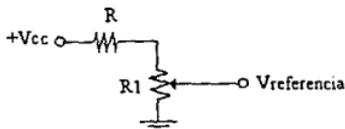
Las tres alternativas pueden utilizar una sola fuente de polarización (5V).

La alternativa más sencilla en cuanto al diseño es la tres, pues sus dos secciones se calculan de una forma inmediata y no dependen una de la otra, el número de componentes es el menor. Lo anterior simplifica el diseño del circuito impreso y el mantenimiento. Estos últimos argumentos nos condujeron a decidimos por ella.

4.2 Diseño del circuito detector.

El circuito detector 3 requiere solamente de dos cálculos: un divisor de voltaje que nos proporciona los valores posibles de nivel de amplitud mínima del comparador, y los valores de la constante de tiempo del multivibrador monoestable.

Al inicio de este capítulo, se dijo que se requeriría una variación de voltaje para el nivel de referencia del comparador de 0.01 hasta 0.1V. Si se fija un potenciómetro de 100 kohms, se calculará la resistencia necesaria para obtener una caída de 4.9V, poniéndola en serie con el potenciómetro y conectándola a +5V (fig 4.9) :



$$R = \frac{V_{cc} R_1}{V_{ref}} - R_1$$

fig 4.9 Divisor de voltaje para obtener el nivel de referencia del comparador en la alternativa 3.

Esto nos da un resultado de: $R = 4900 \text{ kohms}$ (4.9 Mohms). El valor comercial más cercano a éste es 4.7 Mohms.

Antes de calcular los parámetros para constante de tiempo del multivibrador monoestable, se debe elegir el circuito integrado que cumpla dicha función.

Existen varios multivibradores monoestables en circuitos integrados comerciales. Uno adecuado para nuestro caso es el 74123 de Texas Instrument, el cual es "redesizable", y tiene la capacidad de proporcionar periodos de encendido desde 40 hasta 10000 nseg. Este tiempo depende de una resistencia conectada a V_{cc} y un capacitor externo (ver fig. 4.10).

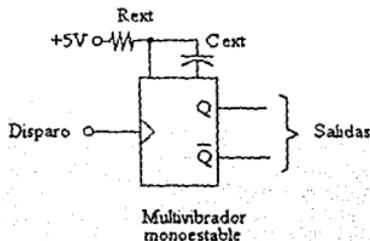


fig 4.10 Diagrama esquemático de un multivibrador monoestable 74123.

El periodo de encendido, T_{on} , se calcula mediante la aproximación:

$$T_{on} = K R C_{ext} \left(1 + \frac{0.7}{R} \right)$$

donde: T_{on} = periodo de encendido [nseg]

R = resistencia en $K\Omega$

C_{ext} = capacitor externo [pF]

K = constante del c. i. = 0.28

Como se había mencionado al describir las restricciones que debe cumplir la alternativa tres, el periodo de encendido debe estar comprendido entre 1/1000 y 1/10000, esto es:

$$0.001 < T_{on} < 0.0001$$

Despejando la resistencia de la ecuación 4, y prefijando un capacitor de 2.2 nF y un periodo de 0.0005 seg, la resistencia adecuada sería de :

$$R = 12354 \text{ ohms}$$

El valor comercial más aproximado al calculado es de 12 kohms, con el cual, se obtendría un ancho de pulso de 7823 nseg., el cual entra dentro del rango requerido.

4.3 Pruebas de laboratorio.

Para probar el funcionamiento correcto del detector de señales, se armó el circuito de la figura 4.11:

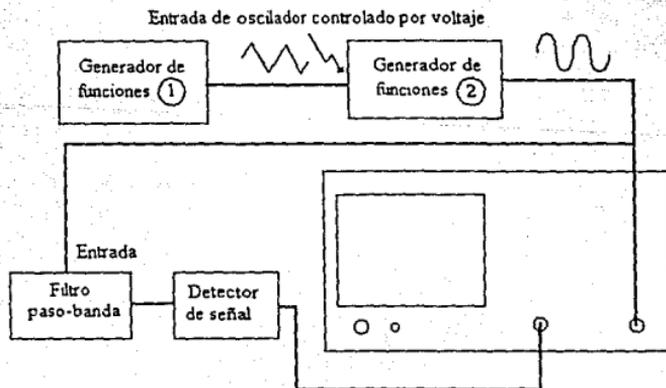


fig 4.11 Conexiones para pruebas de laboratorio.

Los generadores de funciones simulan la llegada de eventos produciendo una señal que cambia constantemente su frecuencia. La señal de frecuencia cambiante se conectó a uno de los filtros paso-banda, para que cuando se pasa por frecuencia central, se tenga a la salida una senoide de amplitud máxima. Esta última señal es la que debe convertirse en un pulso digital a la salida del detector.

La señal creada fué una de frecuencia modulada. Esta última producida por un generador de funciones con entrada de control de frecuencia mediante voltaje (VCO). La señal moduladora fué una triangular de amplitud igual a 2V p-p y frecuencia de 10 Hz (generador 1).

El segundo generador se acondicionó para entregar señal senoidal de amplitud igual a 2 volt p-p, y frecuencia igual a la central del filtro bajo prueba (que puede ser 10, 27 o 100kHz).

Con el arreglo anterior, se obtuvo una senoide de FM, con una frecuencia de modulación de 10 Hz, y variación de 10% de la frecuencia central (el generador de funciones varía la frecuencia en proporción 50.1 para una rampa de 10V).

Al osciloscopio, las señales se observaron como se ilustra en la fig.4.12.

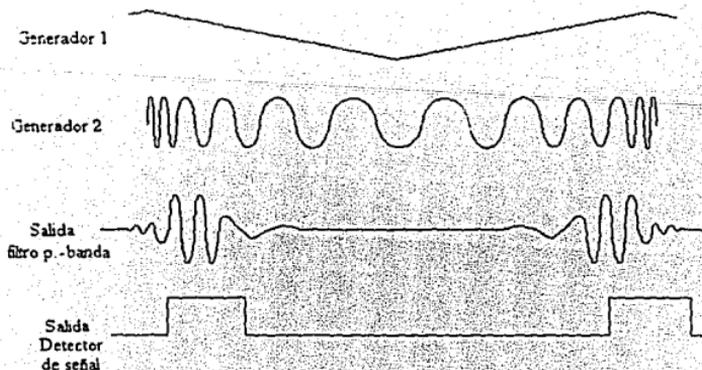
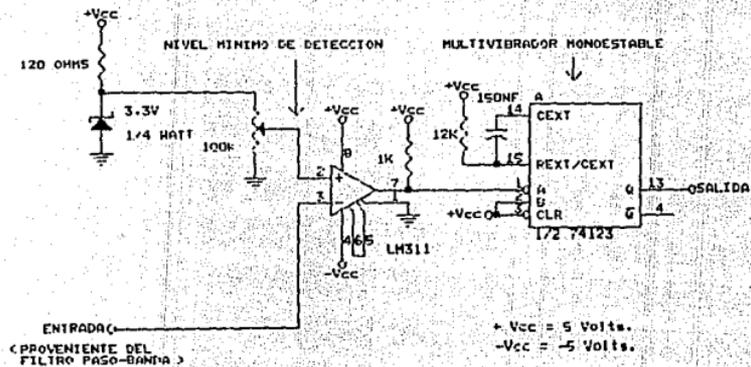


fig 4.12 Oscilogramas de la prueba del detector de señal.

Posteriormente, se probó el funcionamiento del detector cuando aparecen eventos más rápidamente, subiendo gradualmente la frecuencia del generador 1 (frecuencia de modulación) hasta llegar a 1 kHz, para probar si a esa velocidad no se traslapan los pulsos digitales producidos por el detector, en cuyo caso, se haría la corrección aumentando la resistencia o capacitancia externas del monoestable.

El proceso se repitió variando también la amplitud de la señal de entrada al filtro (generador 2), de modo que a su salida, la amplitud máxima fuera de 0.01mV, para probar la amplitud mínima de detección. En caso de no aparecer pulsos a la salida, se variaría el voltaje de referencia ajustando el potenciómetro de precisión.

Para concluir, en la página siguiente se muestra el diagrama eléctrico completo del detector de señal.



CIRCUITO DETECTOR DE SEÑAL

DISEÑO DE LA ETAPA DE CONTEO A INTERVALOS DEFINIDOS

Esta etapa se encargará de registrar y acumular cuentas a partir de los pulsos digitales transmitidos por la etapa detectora, en un periodo de muestreo ajustable entre 1, 5, 10, 30 o 60 segundos.

El periodo de muestreo será gobernado por una base de tiempo (la cual, también será diseñada en este capítulo).

El contador deberá presentar la última cifra acumulada en pantalla al final de cada muestreo, y a la vez entregará salidas digitales que representen la misma cuenta. Estas últimas deben aparecer en paralelo y en forma simultánea al despliegue, para ser captadas por un sistema de adquisición de datos en cassette.

5.1 Análisis de alternativas.

El diseño del contador controlado se dividirá en unidad contadora y base de tiempo.

Al igual que en el capítulo 4, se hará un análisis de alternativas para tomar la decisión final con base a las características de cada una.

En realidad, existen muchos circuitos que pueden cumplir con los requerimientos. Para no extenderse demasiado, se expondrán dos posibles bases de tiempo y dos posibles unidades contadoras (los que se consideraron más adecuados para acoplar al sistema y económicos), sin que con esto se pretenda decir que sean los mejores.

5.1.1 Alternativas para la base de tiempo.

La base de tiempo es un oscilador que gobernará los periodos de muestreo del integrador, los cuales fueron determinados por el investigador que solicitó el desarrollo de este equipo, y como ya se mencionó, quedaron en 1, 5, 10, 30 y 60 segundos.

Alternativa 1

Como primera alternativa se propone un circuito integrado muy popular entre los diseñadores por su facilidad de manejo, versatilidad, relativa precisión y economía, se trata del multivibrador 555, el cual es un conjunto de elementos que pueden realizar diferentes funciones dependiendo de la configuración externa que se les dé. En principio, el circuito puede operar de dos formas, como multivibrador monoestable o como oscilador (o multivibrador "astable").

Para utilizar el 555 como base de tiempo, es necesaria una breve descripción de su configuración interna, para después explicar su funcionamiento en modo "astable". Se tienen dentro del circuito integrado dos divisores de voltaje, que generan voltajes de referencia que se conectan a las terminales inversora y no inversora de dos comparadores de voltaje, cuyas salidas se conectan a las entradas "set" y "reset" de un "flip-flop". La salida de éste se conecta a una etapa de ganancia de corriente (ver figura 5.1).

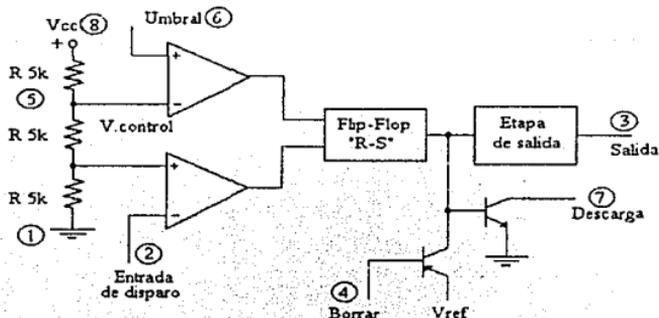


fig 5.1 Configuración interna del circuito integrado "555".

La operación del circuito en modo "estable" se obtiene retroalimentando la salida del "flip-flop" a la entrada de los comparadores mediante un circuito R-C, para provocar una descarga en el capacitor en un tiempo definido y producir un cambio de estado en los comparadores, lo cual a su vez provocará un cambio de estado en el "flip-flop", volviendo a comenzar una nueva carga de potencial en el capacitor, y así sucesivamente. Esta configuración se esquematiza en la figura 5.2:

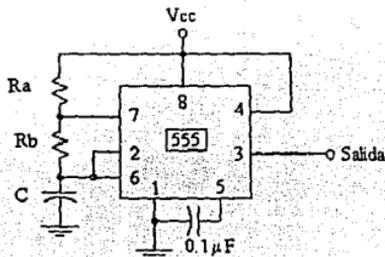


fig. 5.2 Circuito para el c. i. 555 en modo "estable".

La frecuencia de oscilación del circuito se obtiene calculando el inverso del periodo total:

$$f = \frac{1}{T}$$

en donde: $T = T_{\text{alto}} + T_{\text{bajo}}$
 $T_{\text{alto}} = 0.7 (R_a + R_b) C$
 $T_{\text{bajo}} = 0.7 R_b C$

Alternativa 2.

La alternativa 2 está formada por un oscilador con inversores lógicos y un divisor de frecuencia (fig. 5.3).

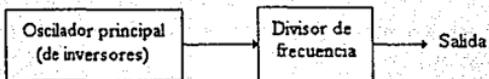


fig. 5.3 Alternativa 2 para la base de tiempo.

El oscilador principal está constituido por dos inversores interconectados a través de un arreglo R-C (fig. 5.4):

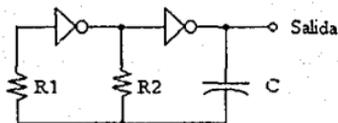


fig 5.4 Oscilador basado en inversores.

El fabricante proporciona una ecuación empírica para calcular la frecuencia de oscilación (para osciladores formados por inversores de tecnología CMOS):

$$\text{si } R1 = R2 = R$$

$$f = \frac{0,559}{R C}$$

El divisor de frecuencia es un contador digital. Se propone utilizar uno de tecnología CMOS, porque debido a la alta escala de integración que logra, ofrece contadores binarios de 14 etapas en un solo circuito integrado. Entre estos circuitos, hay uno que aparte de sus divisores, tiene a la entrada del primer flip-flop un par de compuertas lógicas que se pueden utilizar como inversores. El circuito referido es el CD4060 (fig. 5.5).

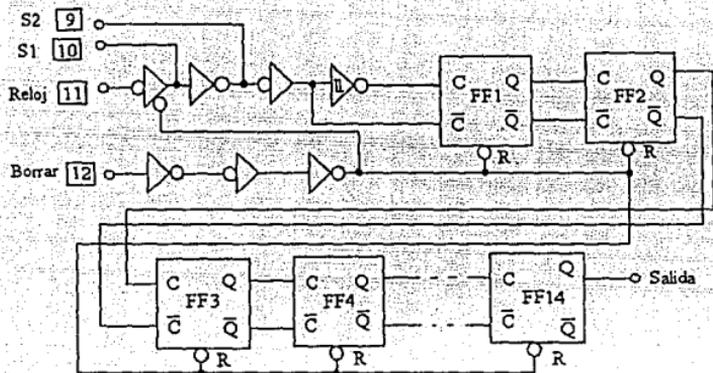


fig. 5.5 Estructura del circuito integrado CD4060

Haciendo un arreglo externo, se puede producir el oscilador de inversores, el cual queda conectado directamente al divisor de frecuencia. De esta manera, la frecuencia obtenida originalmente se puede dividir entre 16384. Dicha división puede resultar muy conveniente, pues si existiera una variación en la frecuencia del oscilador con inversores, el error se dividiría también entre 16384, obteniéndose así un abatimiento en el corrimiento de frecuencia de salida. El circuito completo se muestra en la figura 5.6.

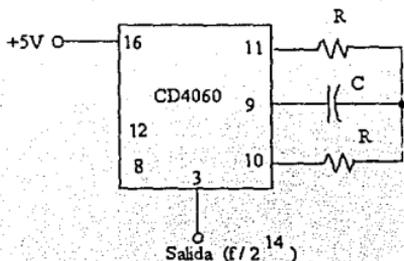


fig. 5.6 Oscilador 2 completo.

5.1.2 Elección de la base de tiempo óptima.

Como se puede apreciar, las dos alternativas son muy económicas por constar ambas de un solo circuito integrado, utilizan pocos componentes externos y pueden ser operadas con fuentes de +5V. Sin embargo, se hallaron ventajas del contador 4060 sobre el multivibrador 555, como se verá a continuación.

Para el caso actual, se requiere generar frecuencias relativamente bajas (1, 0.2, 0.1, 0.033 y 0.016 Hz). En este rango, se recomienda utilizar componentes de precisión para lograr una buena estabilidad en la frecuencia de oscilación cuando se aplica un circuito como el 555, debido a que los tiempos de subida o bajada son altos y pueden afectar en su comportamiento. Estos últimos causan pocos problemas a frecuencias mayores.

Por otro lado, el oscilador basado en inversores tiene la ventaja de que para generar una frecuencia baja, se debe producir inicialmente una alta para ser dividida mediante el contador de catorce etapas, además de que la variación en frecuencia se dividirá también por el mismo factor.

Una ventaja adicional del CD4060, es que antes de entrar al primer flip-flop, el tren de pulsos pasa a través de un amplificador con histeresis. Este dispositivo permite tiempos bajos de subida y bajada.

Las anteriores ventajas fueron probadas en la práctica también, puesto que se contaba con los dos circuitos integrados en el momento de hacer el análisis y diseño del integrador de eventos, concluyendo que la estabilidad en frecuencia es mayor para el CD4060 que para el 555.

Dadas las características se optó por la alternativa dos

5.1.3 Alternativas para la etapa de conteo.

En la actualidad existe una amplia variedad de circuitos integrados de diferentes tecnologías que pueden cumplir con la función de contador, por lo cual no es necesario realizar diseños de circuitos secuenciales con unidades básicas de memoria (flip-flops):

sino elegir de entre los existentes, aquél que se adapte a nuestras necesidades y reúna las mejores características en cuanto a economía y funcionamiento.

Alternativa 1

Esta primera opción consiste en desarrollar un circuito ocupando contadores en décadas (que cuentan hasta el 9 y se borran para volver a empezar) Los contadores pueden ser de tecnología TTL o CMOS. Dichos circuitos poseen una salida que manda un pulso cuando se alcanzó la cuenta máxima (de 9 a 0). La salida anterior posibilita la conexión de otro contador en cascada, el cual representará las decenas, y éste a su vez podrá ser conectado a un tercero que represente las centenas

Dado que los periodos de muestreo son continuos y los contadores deben ser borrados para iniciar una nueva cuenta, se requiere de un dispositivo que almacene la última cuenta durante unos instantes, para presentarla en pantalla y a la vez enviarla a un sistema de adquisición de datos.

Un dispositivo que cumple con la función anterior es la memoria temporal o "latch". Existen circuitos integrados que contienen cuatro u ocho unidades de memoria, que son capaces de "retener" el mismo número de bits. Para funcionar, cada "latch" necesita un pulso de duración muy corta (menor a la duración de los pulsos que incrementan al contador)

Ahora bien, una vez atrapada la cuenta, se debe reiniciar un nuevo muestreo, para lo cual debe mandarse otro pulso que borre los tres contadores. El pulso deberá ser tan corto como el que ordena "atrapar la cuenta", y posterior a él

Tanto el pulso de "atrapar cuenta", como el de "borrar contadores" serán gobernados por la base de tiempo. Estas señales se comprenderán al ver el diagrama de tiempos de la figura 5.7

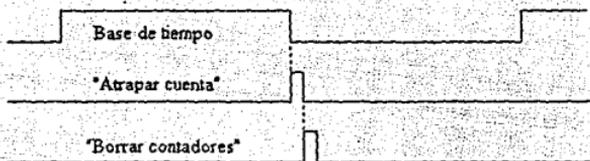


fig 5.7 Diagrama de tiempos para los pulsos de "atrapar cuenta" y "borrar contadores".

El circuito ideal para generar los pulsos mencionados es un multivibrador monoestable. Se han mencionado dos tipos, el 555 y el 74123. Para esta aplicación en particular, es más conveniente el último por ser capaz de generar pulsos de duraciones muy cortas (del orden de los nanosegundos).

Para visualizar la cuenta se utilizan unos circuitos combinacionales integrados llamados decodificadores de BCD a 7 segmentos que proporcionan una señal adecuada para encender los caracteres luminosos que forman la pantalla, llamados "displays".

La salida digital para leer los datos y grabarlos en un cassette, puede ser tomada directamente de las salidas de los "latches".

En la figura 5.8 se presenta el diagrama completo de la alternativa 1.

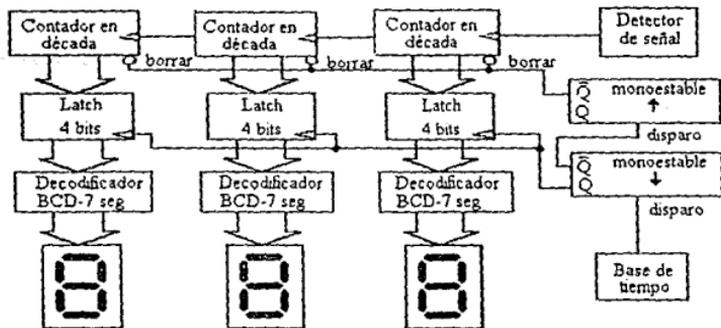


fig 5.8 Circuito completo de la alternativa 1.

Alternativa 2

Existen unidades contadoras completas de tecnología CMOS con capacidad de encender tres displays mediante un solo circuito integrado (desde 000 hasta 999). Un ejemplo de éstas lo constituye el circuito integrado MC14553.

El circuito contiene tres contadores en década, doce memorias temporales, un oscilador interno y cuatro salidas digitales en formato BCD (binario codificado decimal), las cuales cambian simultáneamente con unas salidas encargadas de encender el dígito correspondiente al número en BCD que aparece en los cuatro bits.

El principio de funcionamiento de estos dispositivos es el de encender un display en cada instante de tiempo, e ir recorriéndolos en forma secuencial, a una velocidad tal que parecen estar encendidos los tres dígitos a la vez. De ese modo se crea la ilusión óptica de que la cuenta aparece simultáneamente.

A continuación explicaremos el funcionamiento del circuito, basándonos en los bloques funcionales de la figura 5.9 (siguiente página).

Los pulsos de cuenta ingresan a un formador de pulsos, el cual está encargado de limpiar entrada de ruido y niveles débiles que pudieran ser interpretados erróneamente como "unos", siendo originalmente "ceros" o viceversa.

Los pulsos depurados entran a la entrada "C" (reloj) de un primer contador en década. Cuando éste alcanza la cuenta "9", se da una condición para que el siguiente pulso de reloj se transmita otro pulso al segundo contador, provocando que incremente su cuenta en una unidad.

El mismo mecanismo se aplica al tercer contador, para que cuando el segundo pase de la cuenta 99, incremente al tercer contador una unidad al siguiente pulso de reloj. Al tercer contador se conecta una compuerta NAND, para indicar cuando alguna cuenta sobrepasó el máximo (más de 999), por medio de un bit de salida llamado "sobreflujo".

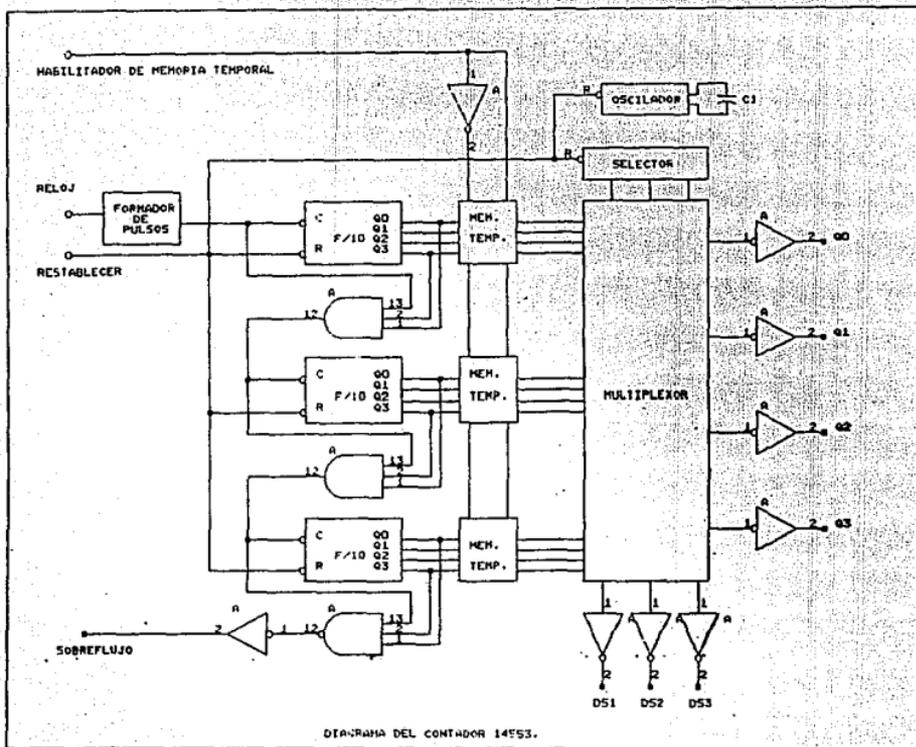


DIAGRAMA DEL CONTADOR 1453.

La entrada "habilitador de memoria temporal" ordena al contador detener la cuenta acumulada. Para realizar esta operación, se debe aplicar un pulso de duración más corta que los pulsos de cuenta (igual al pulso "atrapar cuenta" de la alternativa uno). La salida de las memorias permanecerá invariable hasta que aparezca otra transición.

También se requerirá proporcionar a la unidad contadora la orden de "borrar contadores", como en la alternativa uno. Para hacerlo, se debe aplicar el pulso en la entrada "reestablecer".

Para encender secuencialmente cada display del contador, se requiere de un "selector de dígito" y un multiplexor. El multiplexor es un circuito combinacional de doce entradas y cuatro salidas. Las cuatro salidas corresponderán en cada instante de tiempo, a cuatro de las entradas. Cada grupo de entradas corresponde a una cuenta final de uno de los contadores.

El selector de dígito funciona mediante un oscilador. Este último está construido dentro del circuito integrado y se puede controlar su frecuencia de oscilación externamente mediante un capacitor.

El selector de dígito tiene tres salidas: DS1, DS2 y DS3. La indicación de "encender display", se lleva a cabo poniendo un "cero" lógico a la salida correspondiente y manteniendo las dos restantes en "uno". La tabla 5.1 resume esta operación

Estado	Salida DS1	Salida DS2	Salida DS3	Condición
A	0	1	1	Pulso
B	1	0	1	Pulso
C	1	1	0	Pulso
A	0	1	1	Pulso

TABLA 5.1 Función del selector de dígito.

Como puede verse, este circuito tiene la desventaja de no poder tener simultáneamente 12 bits en la salida para ser grabados en cassette.

Para resolver este problema se propone conectar, en paralelo a la entrada de los pulsos del detector de señal, un contador binario de 12 etapas. A la salida de éste, se conectaría una unidad de memorias latch.

Una diferencia importante entre esta alternativa y la anterior es que para encender los displays se requiere solamente de un decodificador de BCD a siete segmentos, debido a que el multiplexor solo proporciona un dígito por cada pulso del oscilador interno.

Para encender cada dígito, se requieren interruptores que activen exclusivamente el carácter correspondiente a los cuatro bits que están presentes en ese instante, y a la vez proporcionen la corriente necesaria para que los LEDS del display tengan suficiente brillantez. Para tal fin se utilizan unos transistores PNP en configuración emisor-seguidor, conectando a sus bases cada una de las salidas de selección de dígito. DS1, DS2 y DS3.

En cuanto a los displays, existen dos opciones: cátodo común o ánodo común.

El contador 14553 está diseñado en principio para funcionar con displays de ánodo común. Se debe incluir también un decodificador de BCD a 7 segmentos de salidas verificadas "bajas" (la orden de encendido se da mediante un cero lógico), y un transistor PNP por dígito. El decodificador presentará cero volts para encender los segmentos correspondientes al dígito que se desea presentar, y el transistor correspondiente deberá proporcionar la corriente necesaria para que los segmentos enciendan con suficiente brillantez para ser visualizados. La corriente se limitará mediante unas resistencias conectadas entre las salidas del decodificador y los segmentos de los displays.

En caso de utilizarse displays de cátodo común se puede utilizar una etapa amplificadora de corriente inversora y un decodificador de BCD a siete segmentos con salidas verificadas altas. Existen decodificadores que tienen salidas con corriente regulada y calculada para encender adecuadamente un display. Como etapa amplificadora de corriente se pueden utilizar transistores NPN en configuración emisor común, para proporcionar ganancia en corriente e inversión de fase.

Como puede deducirse, para esta alternativa no se pueden tener simultáneamente las salidas digitales en paralelo para el captador de datos, pues las salidas para display se van turnando en el tiempo para encender uno a la vez.

Este problema se puede resolver colocando independientemente al contador MC14553, otro contador binario, el cual recibirá los mismos pulsos provenientes del detector de señal, y a su salida se conectaría un grupo de memorias temporales o "latches". De este modo, se tendrán disponibles todos los bits correspondientes a la última cuenta acumulada en los contadores del integrador durante todo el periodo de muestreo, para ser renovados al iniciarse uno nuevo.

Esto le proporcionará al captador de datos el tiempo suficiente para que tome toda la información y la codifique para ser transmitida a la grabadora que registrará las cuentas correspondientes al periodo de muestreo.

La alternativa 2 completa se muestra en la figura 5 10.

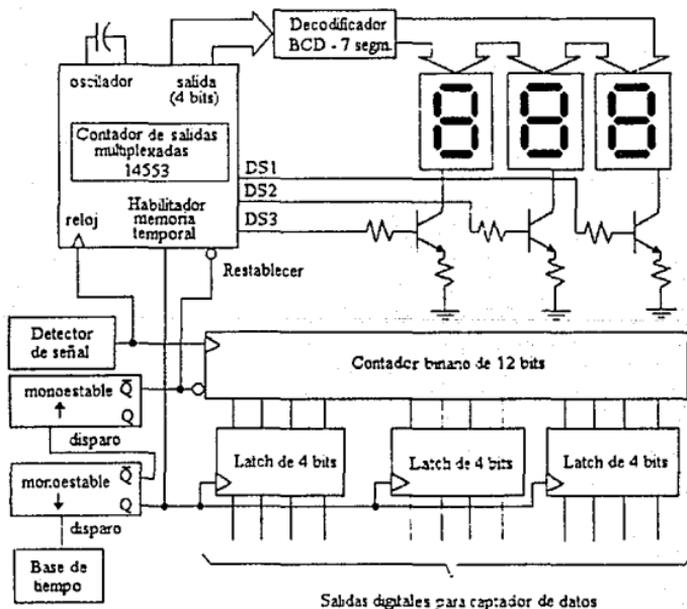


fig 5.10 Alternativa 2 para contador controlado.

5.1.4 Elección del contador óptimo.

Dadas las características de cada una de las alternativas, resultó más adecuada la segunda, por tener dos ventajas principales:

1. Ahorra el consumo de corriente a un tercio de lo que consumiría la primera, porque enciende un solo display a la vez, siendo éste el dispositivo que demanda más energía eléctrica debido a que está constituido por diodos emisores de luz (LEDS).

2. El número de circuitos integrados es significativamente menor que la otra, lo cual facilita el diseño del circuito impreso y el mantenimiento posterior, ahorra espacio y dinero también.

5.2 Diseño final de la unidad contadora.

La base de tiempo es una función directa de una capacitancia y una resistencia y se deben calcular tomando en cuenta que la frecuencia deseada debe ser 16384 veces la frecuencia obtenida:

$$f = f_{deseada} 2^{14}$$

Recordando la ecuación de la frecuencia de un oscilador con inversores:

$$f = \frac{0.559}{R C}$$

Se tiene entonces que:

$$C = \frac{0.559}{2^{14} R f_{deseada}} = \frac{0.559 T_{muestreo}}{2^{14} R}$$

Se calcularon los valores necesarios para obtener los diferentes periodos de muestreo. Aquí se puede fijar uno de los dos parámetros involucrados (capacitancia o resistencia), y dejar libre el otro. Se dejó libre la capacitancia.

Con la finalidad de llegar al valor exacto de los periodos de muestreo, se puso primero un capacitor de valor nominal inmediato inferior al teórico, y después en paralelo, otros capacitores de valores pequeños, hasta lograr la frecuencia deseada.

Para elegir el período de muestreo, se propone utilizar una llave de paso, la cual conectará al circuito un capacitor diferente para cada posición de ella.

Los cálculos arrojaron los resultados que se resumen en la tabla 5.2:

Período de muestreo	R [k Ω]	C [nF]
1 seg	10	818.84
5	10	409.4
10	10	136.47
30	10	68.23
60	10	13.64

Tabla 5.2 Cálculos para la base de tiempo ajustable.

El contador requiere de dos especificaciones para asegurar su correcto funcionamiento: una frecuencia interna de oscilación que gobernará las salidas de datos alternadas en el tiempo y la corriente de salida de los "segmentos" de los displays para monitoreo directo.

El primer aspecto no necesita ningún cálculo. El fabricante ya ha simplificado ese trabajo sugiriendo colocar un capacitor externo de 0.01 μ F. para hacer que los displays cambien de información a una razón de 100000 veces por segundo; lo cual produce una lectura clara a la vista.

5.3 Pruebas de laboratorio.

La base de tiempo se verificó mediante un osciloscopio y un frecuencímetro, observando primero si se estaba generando una oscilación en los inversores, y posteriormente confirmando que en la última salida se tenga la frecuencia deseada. De no

ser así, se aumentó o disminuyó la capacitancia hasta obtener la frecuencia calculada (ver figura 5.11).

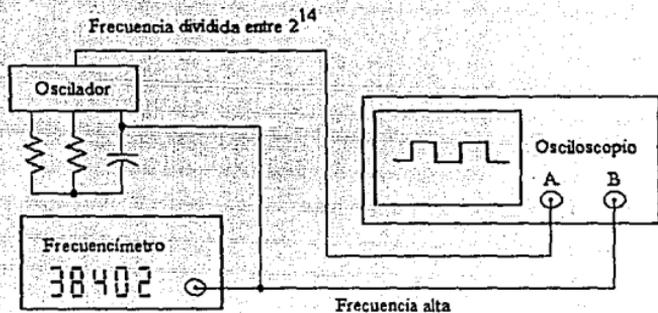


fig. 5.11 Pruebas de laboratorio para la base de tiempo.

Posteriormente se probó la unidad contadora en dos etapas, primero la que entrega la cuenta final en display y después la parte que entrega las salidas digitales para el captador de datos.

Para la primera parte, se conectó la base de tiempo a la entrada habilitadora de memoria temporal de la unidad contadora y mediante un generador de funciones, se simularon los trenes de pulsos que entrega el detector de señal, ajustándolo para entregar onda cuadrada de frecuencia mayor a la de muestreo y menor a 1kHz, se observó en los displays la cuenta acumulada (fig 5 12)

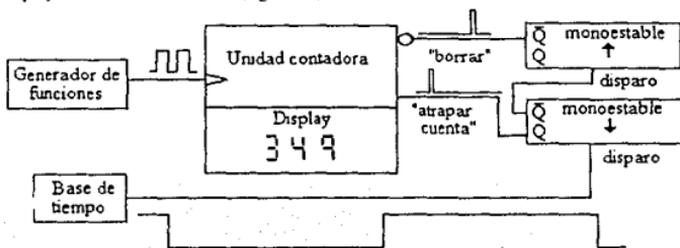


fig. 5.12 Prueba para el circuito 14553 y los displays.

La prueba para la segunda etapa consistió en verificar que la cuenta que aparece en display era la misma que se generaba a la salida del contador binario, para lo cual a cada salida de las memorias temporales se conectó un amplificador digital de corriente (también conocido como "buffer"), el cual alimenta un diodo emisor de luz (o "led") en serie con una resistencia a tierra, para visualizar su cuenta en forma de unos y ceros (fig 5.13).

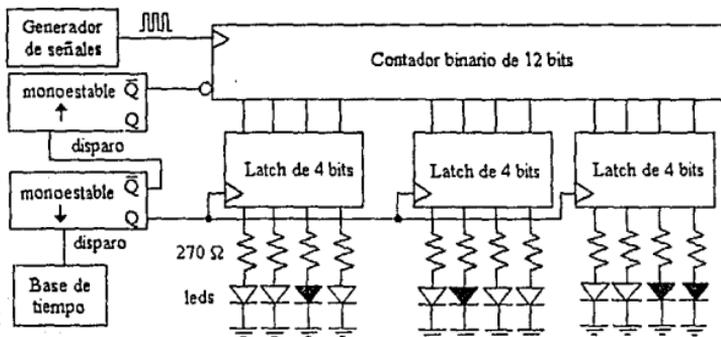
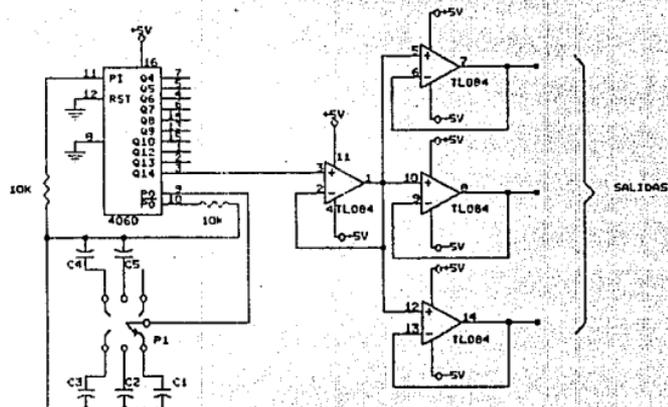


fig. 5.13 Prueba de las salidas para captador de datos de la unidad contadora.

El diagrama completo de la unidad contadora se muestra en la siguiente página.



$C1 = 918.84 \text{ nF}$
 $C2 = 409.4 \text{ nF}$
 $C3 = 136.47 \text{ nF}$
 $C4 = 68.23 \text{ nF}$
 $C5 = 13.64 \text{ nF}$

P1 = LLAVE PARA ELEGIR PERIODO DE MUESTREO

BASE DE TIEMPO PARA INTEGRADOR DE EVENTOS

CAPITULO 6

DISEÑO DE LA ETAPA DE CONVERSION DIGITAL-ANALOGICA

Originalmente, se planteó que una de las salidas del integrador de eventos sería analógica, para ser conectada a un graficador y así llevar un registro para largos periodos de tiempo.

Para obtener esta salida, se decidió utilizar un convertidor digital-analógico, el cual se encargará de convertir el dato digital generado por la etapa de conteo a intervalos definidos en un nivel de voltaje, cuyo valor represente la cuenta de eventos acumulada en el periodo de muestreo que se esté aplicando.

El graficador analógico es un instrumento de registro que consiste en una plumilla (de tinta o térmica), que traza sobre un papel en movimiento lento (ajustable desde 5 hasta 500 mm/seg). La altura del trazo de la plumilla es directamente proporcional al voltaje aplicado a la entrada. El factor de escala vertical lo proporciona un control que va desde 5 mV hasta 500 volts para escala completa. La impedancia de las entradas es de 1 Mohm.

Normalmente, la especificación para un convertidor D/A es la resolución de que es capaz. Esta se define como el menor incremento de tensión que puede ser discernido por el circuito y depende principalmente del número de bits de la palabra digital.

Para calcular el número de bits que el convertidor deberá poseer, necesitamos conocer la cantidad máxima de eventos captados dentro de un periodo de muestreo dado. Esta es de 999 eventos.

Entre la cuenta 000 y la 999 existen 1000 posibles valores, entonces.

$$2^n > 1000$$

en donde: n = número de bits (entero positivo)

Tomando logaritmos en ambos lados de la desigualdad:

$$\begin{aligned}n \log 2 &> \log 1000 \\n &> 9.965\end{aligned}$$

Como n debe ser entero:

$$n = 10 \text{ bits (mínimo)}$$

Una vez determinado el número de bits del convertidor, se obtiene la resolución. Sabemos que 10 bits proporcionan 1024 valores posibles, así pues, el voltaje máximo del convertidor se dividirá entre esa cantidad por cada incremento en la entrada.

La resolución se especifica como porcentaje de la amplitud total:

$$R = \frac{1}{1024} (100)$$

$$R = 0.0976 \%$$

6.1 Análisis de alternativas.

La conversión digital a analógica puede lograrse utilizando diferentes métodos, entre ellos tenemos el convertidor D/A con resistencia ponderada (alternativa 1) y el convertidor en escalera R-2R (alternativa 2), de los cuales se hará un breve análisis a continuación.

Se eligieron estos dos tipos de convertidor porque el primero es una red que se realiza con componentes discretos, y el segundo es el circuito básico de los convertidores integrados. Al exponerlos podemos hacer una comparación directa de las ventajas de uno y otro, y ejemplificar adecuadamente un análisis de alternativas.

Para facilitar las explicaciones, en ambas alternativas se analizarán convertidores de cuatro bits, haciendo después la extrapolación para 10 bits.

Alternativa 1. Convertidor D/A de resistencias ponderadas.

En la figura 6.1 se tiene una red de resistencias que convierte una palabra digital de 4 bits en paralelo A3, A2, A1, A0 en una tensión analógica que es proporcional al número binario representado por la palabra digital.

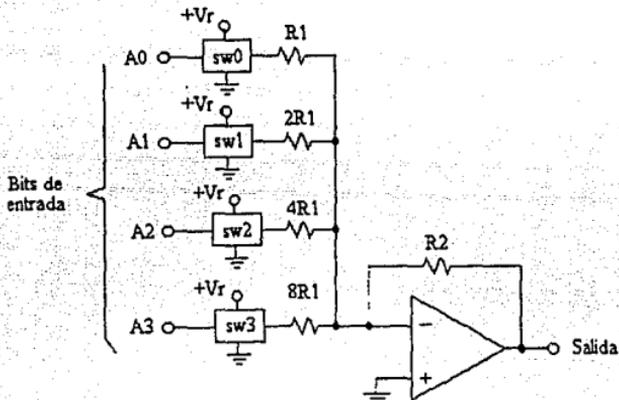


fig. 6.1 Convertidor digital-analógico de resistencias ponderadas (4 bits).

Las tensiones lógicas que representan los bits individuales A3, A2, A1 y A0 no se aplican directamente al convertidor sino que se utilizan para activar interruptores electrónicos sw3, sw2, sw1 y sw0, respectivamente

Cuando cualquiera de las entradas "A" son 1, el interruptor correspondiente es conectado a una tensión de referencia V_r , en caso contrario ($A=0$), el interruptor es conectado a tierra. En la red de resistores ponderados, el valor o peso de uno de ellos es igual al del anterior dividido por dos, por lo que los valores individuales de las resistencias son inversamente proporcionales a la significación numérica del dígito binario respectivo.

La relación descrita se comprende mejor viendo la fórmula para este tipo de convertidor. Si se representa un número binario por $b_3b_2b_1b_0$, en donde las "b" pueden valer 0 ó 1, entonces el voltaje de salida, V_o es

$$V_o = \frac{V_r R_2}{R_1} \left[b_3 + \frac{b_2}{2} + \frac{b_1}{4} + \frac{b_0}{8} \right]$$

Así, la tensión de salida es directamente proporcional al valor numérico de la entrada binaria.

En este punto son pertinentes algunos comentarios acerca de este circuito. El primero concierne a la exactitud y la estabilidad, las cuales dependen de las relaciones de resistencia entre las potencias de dos y su aptitud para que se mantengan cuando cambia la temperatura.

Como todas las resistencias tienen valores diferentes, es difícil obtener características idénticas de seguimiento. Además, como las sucesivas resistencias se diferencian por ser cada una igual a la anterior dividida por dos, la razón de la resistencia mayor a la resistencia menor es 2 elevado a la n-1, donde n es el número de bits de la palabra digital. Así en un convertidor de 10 bits en que R_0 tenga que ser 1 kohm, la resistencia LSB R_9 debe ser $210 \times 1 \text{ kohm} = 1024 \text{ kohms}$. Si el valor real de R_9 difiere del valor teórico del resistor de 1024 kohms en 1 kohm, es decir, una precisión de aproximadamente 0.1 %, la tensión de error será tan grande como la tensión producida por el bit menos significativo. Así en este caso el convertidor D/A será capaz de convertir con precisión únicamente 9 bits en lugar de 10. A causa de esta dificultad, el circuito se utiliza principalmente en aplicaciones de baja resolución.

Una posible solución al problema, es diseñar dos convertidores D/A de cinco bits cada uno de amplitudes distintas, y sumar analógicamente las salidas.

Para que la salida del sumador corresponda a un convertidor D/A de diez bits, la amplitud máxima del convertidor correspondiente a los cinco bits menos significativos deberá ser igual al cambio de voltaje correspondiente a un paso del otro. Lo anterior se puede lograr haciendo ajustables los voltajes de referencia de ambos convertidores.

Alternativa 2. Convertidor en escalera R-2R

La figura 6.2 corresponde a un convertidor D/A resistivo en escalera que no requiere un amplio margen de valores de resistencia, solo requiere dos valores, R y 2R.

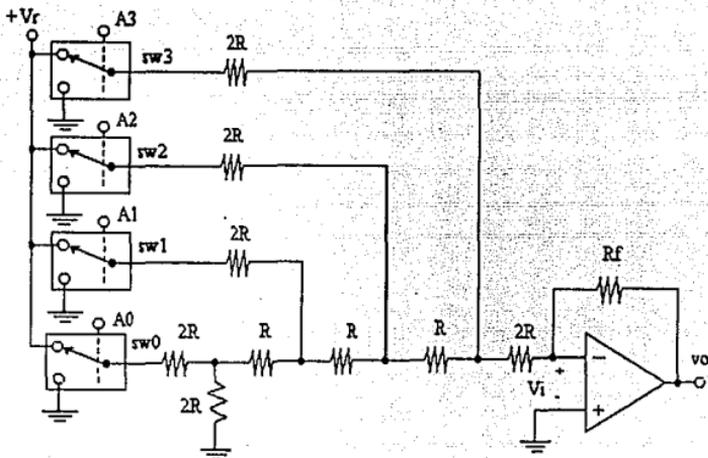


fig 6.2 Convertidor D/A tipo R-2R para cuatro bits.

Este circuito tiene la propiedad de que la resistencia equivalente hacia cualquiera de sus terminales $sw0$, $sw1$, $sw2$ o $sw3$ será igual a $3R$, estando las terminales restantes conectadas a tierra. A continuación se demostrará lo anterior con un caso particular.

Para facilitar la demostración, supóngase que en la figura 6.2 todos los interruptores están conectados a tierra excepto $sw0$ (bit menos significativo, LSB = 1). El circuito resistivo resultante se muestra en la figura 6.3:

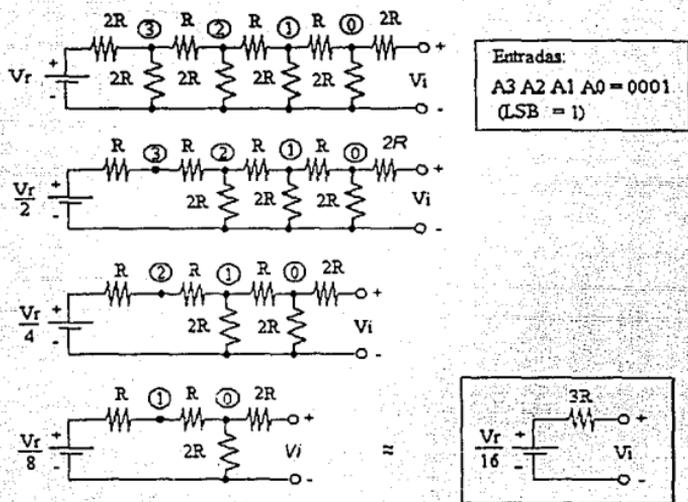


fig. 6.3 Conversiones de Thevenin para determinar el valor equivalente de voltaje y resistencia en un convertidor D/A tipo R-2R cuando el LSB = 1.

En la figura 6.3, se representan paso a paso una sucesión de conversiones de Thevenin para llegar a un circuito simplificado con una fuente de voltaje y una resistencia equivalentes que "ve" la entrada del operacional de la figura 6.2 (terminales V_i).

Las conversiones se llevan a cabo sustituyendo cada nodo por la resistencia equivalente entre sus terminales, y una fuente con potencial igual al que se tendría en ese punto. La resistencia equivalente se va transformando en R , y el voltaje se va dividiendo entre dos en cada nodo a medida que se aproxima a la entrada del operacional. Al final queda una resistencia equivalente de $3R$ y un voltaje de $V_r/16$.

Del mismo modo, se puede demostrar que para el caso de que el bit más significativo valga uno y los demás cero, el voltaje de Thevenin será igual a $V_r/2$ y la resistencia equivalente a $3R$.

Uniendo los resultados anteriores, y representando un número binario de cuatro bits por $b_3b_2b_1b_0$, se puede demostrar por superposición, que el voltaje de salida del convertidor es:

$$V_o = \frac{R_f V_r}{3R} \left[\frac{b_3}{2^1} + \frac{b_2}{2^2} + \frac{b_1}{2^3} + \frac{b_0}{2^4} \right]$$

Por sus características, este tipo de redes se utilizan ampliamente para fabricar circuitos integrados para convertidores D/A de 8, 12 o 16 bits, tales como el DAC0800, DAC1200 y el DAC1600. En este caso, bastaría con utilizar cualquiera de los dos últimos para realizar la función buscada.

6.2 Selección del convertidor óptimo.

Según lo expuesto, un convertidor digital-analógico integrado tiene varias ventajas sobre el de resistencias ponderadas, pues el último requeriría valores muy precisos para tener un funcionamiento aceptable.

Como en el mercado nacional es difícil conseguir resistencias de precisión, se pueden utilizar potenciómetros tipo "trimpots", ajustables con tornillo, lo cual elevaría significativamente el costo.

Otra ventaja intrínseca del circuito integrado sobre el discreto es que solo necesita dos valores resistivos, que además serán muy parecidos por haber sido fabricados dentro de la misma pastilla semiconductor.

A las ventajas anteriores habría que sumar la simplificación del diseño del circuito impreso y el mantenimiento del mismo.

6.3 Diseño del convertidor digital-analógico.

En el momento de seleccionar entre los circuitos integrados de 12 o 16 bits, se presentó el problema de que no se tenían en el mercado nacional. El único circuito disponible en ese momento era el de 8 bits (DAC0800). Como puede verse, a veces la solución óptima encuentra problemas adicionales. Aquí se puede entonces proponer alguna adaptación para la alternativa elegida que mantenga las ventajas que ofrecía la solución inicial.

La adaptación consistió en aplicar la idea propuesta para la alternativa 1. Esto es, utilizar dos convertidores de 8 bits, utilizando solamente dos bits del segundo convertidor y sumando analógicamente sus salidas. Esta idea se ilustra mejor en la figura 6.4:

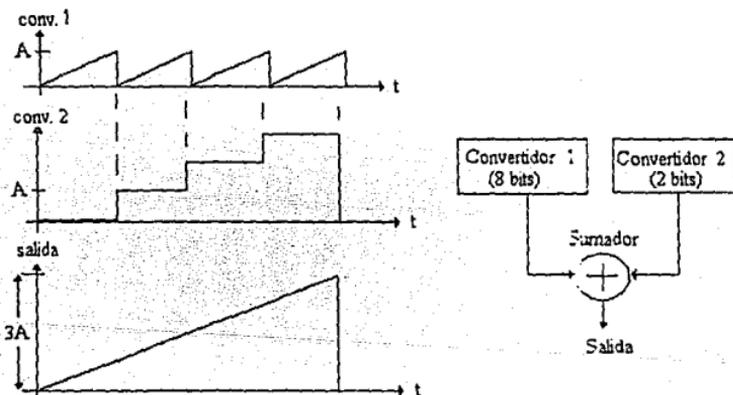


fig 6.4 Convertidor digital analógico de diez bits utilizando dos convertidores de 8 bits.

La única inclusión que requiere este circuito es un control del voltaje de referencia al convertidor de los ocho bits menos significativos, para forzar su salida a ser igual al cambio de nivel equivalente a un paso del convertidor de los dos bits más significativos.

La inclusión referida se reduce a un simple divisor de voltaje, que posea la suficiente estabilidad como para permanecer invariable una vez que ha sido calibrado. Esto último se puede lograr mediante un regulador de voltaje basado en diodo Zener.

La suma analógica se lleva a cabo por medio de un amplificador operacional en configuración "sumadora". A esta etapa se le incluyó un circuito de compensación de offset, para garantizar que la salida analógica no se sature o "recorte" antes de tenerse a la entrada la cuenta máxima (999). Los detalles se pueden ver en la figura 6.5:

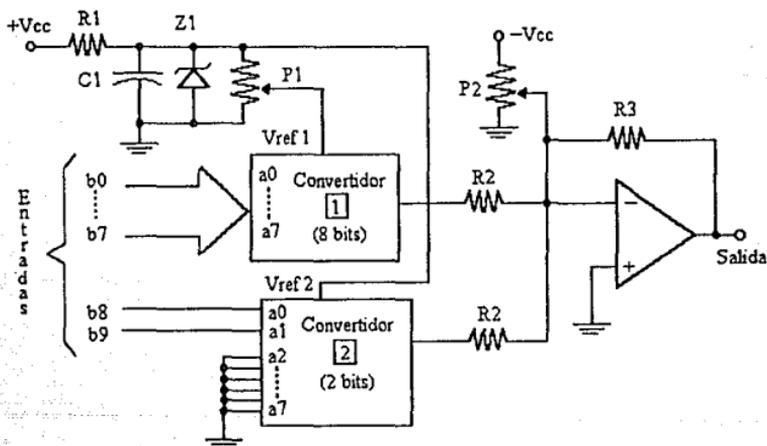


fig 6.5 Diagrama del convertidor de diez bits con compensación de offset y de forma de onda.

Como entradas digitales se tomaron las salidas del contador binario que se incluyó en la etapa contadora del capítulo anterior; esto es, las salidas del circuito integrado CD4040 se conectarán en paralelo respecto al convertidor D/A. Estas conexiones se comprenden globalmente viendo el diagrama de bloques de la figura 6.6

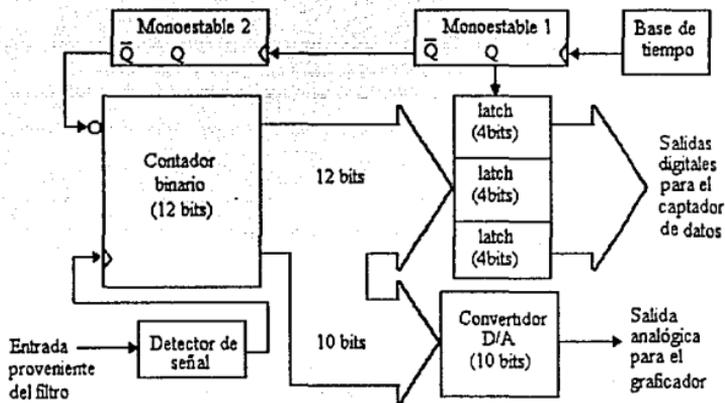


fig. 6.6 Diagrama a bloques de las conexiones para las etapas de salida del integrador de eventos.

6.3 Pruebas de laboratorio.

En el laboratorio, se realizaron pruebas al circuito convertidor D/A para evaluar su comportamiento y hacerle una calibración inicial.

Las pruebas se pueden resumir en tres pasos: verificar la salida de cada convertidor por separado, ajustar el voltaje de referencia del convertidor para los ocho bits menos significativos y finalmente, revisar y ajustar (si es necesario) el offset de la salida total.

Para realizar estas pruebas, se utilizó el contador binario que constituye la etapa de salida digital para la cuenta de la etapa anterior, un osciloscopio y un generador de funciones, conectados como lo indica la figura 6.7:

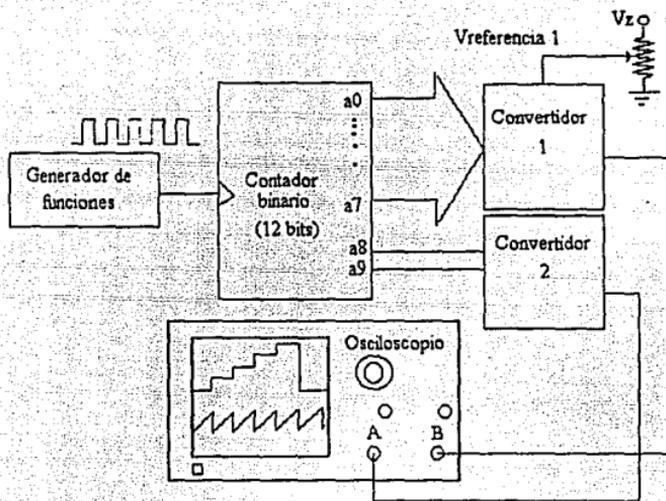


fig. 6.7 Conexión para la primera prueba de laboratorio del convertidor digital-analógico.

El osciloscopio se puso en lectura dual, con barrido horizontal lento (10 mseg). y escalas verticales de cinco volts/división para ambos canales. El generador de funciones se seleccionó para proporcionar un tren de pulsos de cero y cinco volts con frecuencia de 1MHz.

La primera prueba fue visual, observando la salidas individuales de cada convertidor D:A. Se obtuvieron dos señales similares a las mostradas en la figura 6.4, esto es, rampas formadas por "escalones". La diferencia entre ellas es que la perteneciente al convertidor de ocho bits apareció más "definida", porque esta formada por 256 "escalones", mientras que la otra está formada por cuatro escalones, correspondientes a los dos bits más significativos.

Posteriormente fue necesario verificar que las señales de todos los convertidores se sumaran adecuadamente en la entrada del amplificador operacional, nuevamente mediante el osciloscopio.

Esta segunda prueba se realizó con el generador de funciones nuevamente entregando trenes de pulsos de 0 y 5 volts a 1 MHz, y con el osciloscopio puesto en la función de "sumar A y B", para simular lo que debe suceder a la salida del operacional sumador.

Esto se realizó con la finalidad de observar si la suma de las dos señales daba por resultado una rampa uniforme. Existía la posibilidad de que la ganancia del primer convertidor estuviera descalibrada, produciéndose en el punto de suma una señal de tipo discontinua, como las "señales a+b" 1 ó 2 de la figura 6.7:

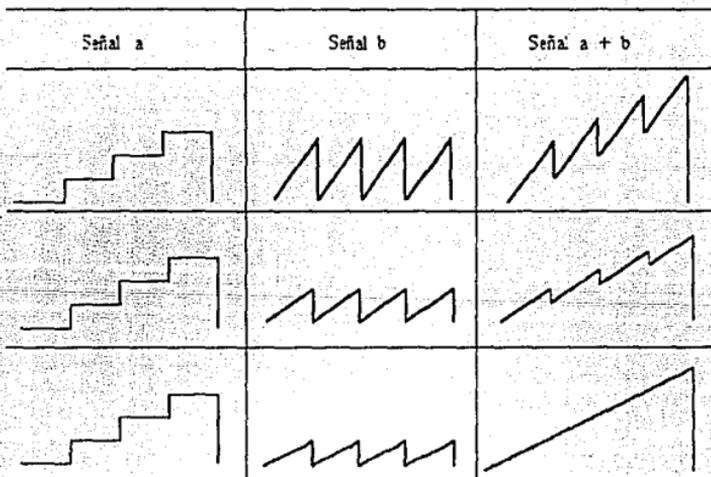


fig. 6.- Resultados posibles en la suma de las señales "a" y "b" en el osciloscopio mediante la función de suma de canales.

Haciendo ajustes en el voltaje de referencia, la señal suma $a+b$ fue evolucionando hasta obtenerse una como la "3" de la figura 6.7. Observando la figura, se puede demostrar que se obtuvo la rampa uniforme cuando la amplitud de la señal "b" de la figura fue exactamente igual a la de un "escalón" de la señal "a".

Finalmente se verificó que la salida del amplificador sumador no estuviera saturada. Para ello, se conectó la salida del operacional a uno de los canales del osciloscopio, y éste se volvió a colocar en lectura dual. Como se observó una rampa aplanada, se ajustó el potenciómetro que regula el offset de la señal de salida, hasta ver una rampa uniforme sin "cortes" (ver fig. 6.8).

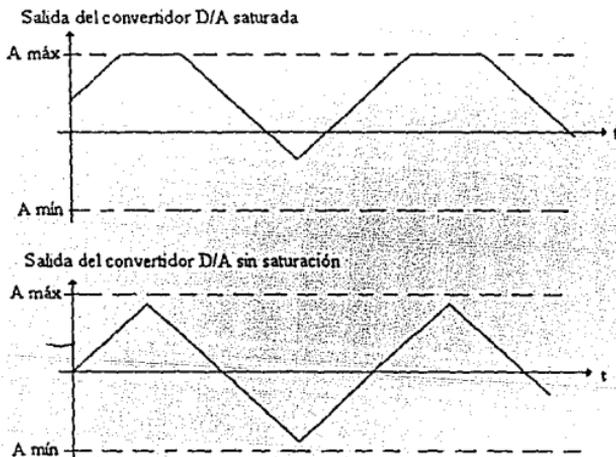


fig. 6.8 Compensación del offset en la salida del convertidor D A para suprimir la saturación de la señal

Concluido lo anterior, se realizaron pruebas con el graficador analógico, poniéndolo en vez del osciloscopio y con las mismas características que la prueba anterior, obteniéndose rampas uniformes de amplitud proporcional a la cuenta obtenida (fig. 6.9).

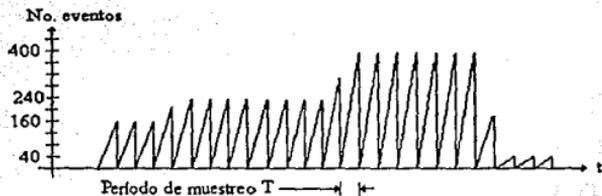


fig.6.9 Trazos del graficador analógico en pruebas de laboratorio (con cuentas constantes y controladas).

El diagrama completo del convertidor D/A se muestra en la siguiente página.

PRUEBA FINAL DE LAS ETAPAS ACOPLADAS

Al presentar el diseño de cada una de las etapas, también se incluyeron las pruebas de operación que les fueron realizadas y en los casos que así lo requerían, su calibración. En este capítulo se harán las pruebas de operación en laboratorio y campo del instrumento con sus etapas ya acopladas, verificando si cumple con las especificaciones propuestas al inicio del proyecto.

Con esto, se tendrá una evaluación completa del funcionamiento del instrumento y se podrá elaborar una tabla con los rangos reales de operación.

Se llevaron a cabo dos tipos de pruebas, de laboratorio y en condiciones reales. En el primer caso se simularon las señales de entrada mediante dos generadores de funciones y un frecuencímetro, verificando el comportamiento en los puntos indicados en la figura 7.1. Para monitorear las señales fue necesario un osciloscopio y un analizador lógico.

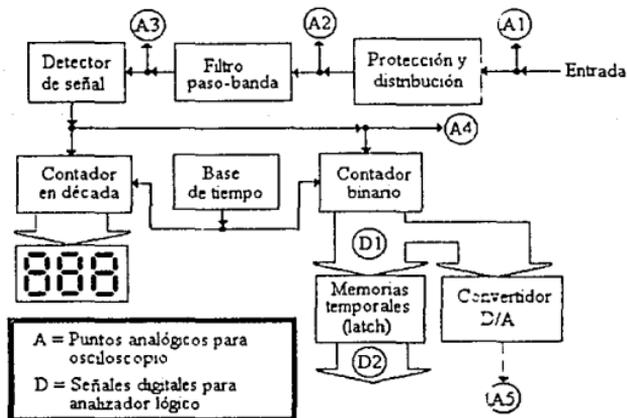


fig. 7.1 Puntos de prueba del integrador de eventos para su evaluación final.

En el segundo caso la señal de entrada fue tomada directamente de la antena con la cual trabajará el aparato, la verificación se realizó en los mismos puntos que en la prueba anterior.

7.1 Pruebas de laboratorio.

Para estas pruebas se generaron dos tipos de señal, mediante un arreglo con dos generadores de funciones como se muestra en la figura 7.2. En la misma se puede apreciar que los generadores producen señales moduladas en frecuencia: una de F.M. (frecuencia modulada lineal), y otra de tipo FSK (frecuencia modulada en dos valores discretos).

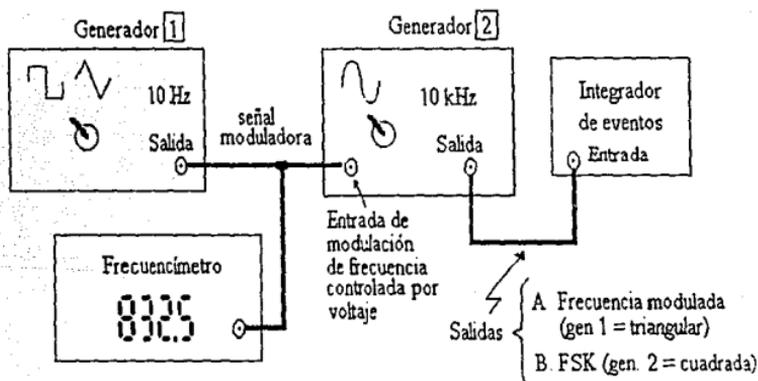


fig. 7.2 Conexiones de dos generadores de funciones para obtener señales de F.M. y tipo F.S.K.

La señal de FM sirvió para observar la respuesta típica del filtro paso-banda en el osciloscopio. Esta prueba es en realidad una repetición de la que se le hizo a cada filtro

por separado después de haberse sintonizado y calibrado (capítulo 3). El fin de la repetición fue corroborar si el filtro no sufrió alguna alteración al ser acoplado con las etapas de distribución (a su entrada) y detección de señal (a su salida).

La señal de tipo FSK se utilizó para simular la llegada "repentina" de eventos, y corroborar si el filtro paso-banda y el detector de señal son capaces de distinguir eventos separados que llegan a diferentes frecuencias (desde 1 por minuto hasta 1000 por segundo). El frecuencímetro incluido en la figura 7.2 se usó para indicar la frecuencia de modulación, equivalente a la frecuencia de "aparición de eventos" simulada.

7.1.1 Experimentos con señal de entrada de F.M.

Para hacer el experimento con esta señal, se ajustó la amplitud de salida del generador "2" a 6 volts de pico, con el fin de observar el comportamiento de la etapa de protección (punto A2 de la figura 7.1). Posteriormente, se visualizaron la salida del filtro (punto A3) y la salida del detector de señal (punto A4). El resultado de esta prueba se muestra en los oscilogramas esquemáticos de la figura 7.3:

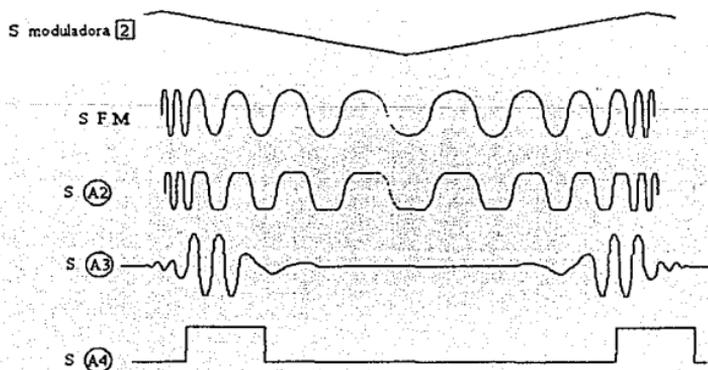


fig. 7.3 (Oscilogramas de las señales de salida de las etapas de protección y distribución, filtrado y detección de señal para una entrada de F.M.)

En la figura, podemos observar como el nivel en el voltaje de la señal triangular moduladora gobierna la frecuencia de la señal de F.M.. La A2 muestra cómo la etapa de protección del sistema limitó la amplitud de la senoide, "recortandola" cuando su entrada sobrepasó los niveles máximos de voltaje. En el trazo A3 se vé cómo el filtro paso-banda aumentó la amplitud de la salida a medida que la frecuencia de la entrada se acercaba paulatinamente a la central, y que la atenuó cuando se alejaba. En A4 se vé la respuesta del detector de señal creando un pulso cuando su entrada rebasó el nivel mínimo de detección.

7.1.2 Pruebas con señal tipo FSK.

Para producir una señal FSK adecuada para nuestro caso (con una de las dos frecuencias que la componen igual a la central del filtro bajo prueba), se ajustó el generador 1 de la figura 7.2 a una frecuencia de 0.5 Hz, y se conectó el frecuencímetro a la salida del generador 2 Girando el control para la frecuencia de salida de este último, hasta leer en el frecuencímetro la central del evento que se registrará (10, 27 o 100 kHz).

Una vez ajustada la señal FSK, se probó la respuesta del integrador de eventos empezando con una frecuencia de modulación de 1 Hz (medida con frecuencímetro), y una amplitud de salida de 6 volts de pico. Al igual que en la prueba anterior, se observaron las diferentes formas de onda en los puntos A1, A2, A3 y A4. El resultado se esquematiza en la figura 7.4.

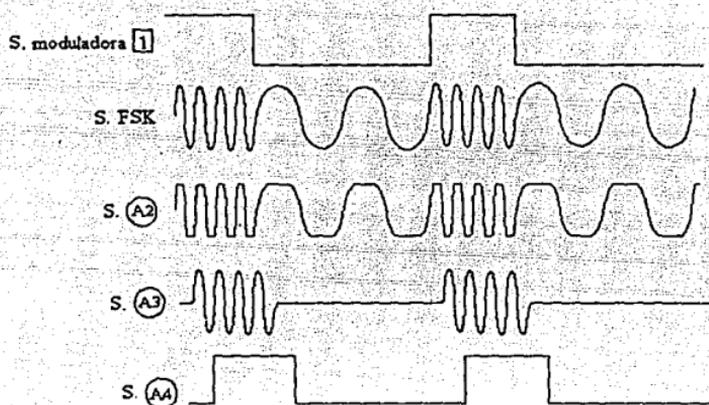


fig. 7.4 Oscilogramas de las señales de salida de las etapas de protección y distribución, filtrado y detección de señal para una entrada FSK.

Como puede verse, las señales observadas fueron muy similares a las de la prueba anterior. La diferencia principal estriba en que el cambio en la frecuencia de la señal tipo FSK es instantáneo entre dos valores exclusivamente, en consecuencia, el filtro responde entregando a su salida señal por lapsos sin variaciones en la amplitud, y el detector de señal crea los pulsos correspondientes a la presencia de ésta.

Como se explicó anteriormente, mediante esta función se pretendía simular la llegada de eventos a diferentes frecuencias de aparición, para probar la respuesta del integrador y verificar su comportamiento con los diferentes periodos de muestreo. Se comenzó variando la frecuencia de aparición y dejando fijo un periodo de muestreo. Después se repetiría el procedimiento para cada uno de los restantes.

Se fijó el periodo de muestreo a 1 segundo, y comenzó la prueba con una frecuencia de aparición de 10 Hz. En display aparecieron las lecturas "009" y "010" en diferentes momentos. Lo anterior se consideró correcto, tomando en cuenta que por naturaleza, todo contador digital tiene una tolerancia de ± 1 dígito para la cifra menos

significativa. Se aumentó la frecuencia de aparición a 30 Hz, obteniendo en pantalla las lecturas "029" y "030". Finalmente, para una frecuencia de 1000 Hz (la máxima esperada), aparecieron las cifras "999" y "000".

Continuó el experimento fijando ahora el periodo de muestreo a 5 segundos. Para la frecuencia de 10 Hz, se presentaron las cantidades "049" y "050" en pantalla. Con 30 Hz como frecuencia de aparición, se obtuvieron las lecturas "149" y "150". Aquí, ya no se podía probar con una frecuencia de 1000 Hz como en el caso anterior, pues el contador sobrepasa la máxima cuenta cinco veces. La máxima frecuencia de aparición fue de 200 Hz, como era de esperarse, para obtener las lecturas "999" y "000".

Del mismo modo se experimentó con los otros periodos de muestreo (10, 30 y 60 segundos), obteniéndose resultados correctos. Los resultados se resumen en la tabla 7.1:

Periodo de muestreo [seg]	Frecuencia de aparición [Hz]	Lecturas
1	10	009 - 010
	30	029 - 030
	1000	999 - 000
5	10	049 - 050
	30	149 - 150
	200	999 - 000
10	10	099 - 100
	30	299 - 300
	100	999 - 000
30	10	299 - 300
	30	899 - 900
	33.3	999 - 000
60	5	299 - 300
	10	599 - 600
	16.6	999 - 000

Tabla 7.1 Resultados de las pruebas con señal FSK.

Con la misma señal de tipo FSK, se hicieron las verificaciones a los canales digitales (o "buses") D1 y D2, mediante un analizador lógico. Estos canales contienen a los bits que ingresan al convertidor D/A y los que se "congelan" en las memorias temporales para ser tomados por el captador de datos.

Las lecturas digitales se realizaron tomando los tres bits menos significativos de cada canal, con la finalidad de poder hacer una comparación directa de ellos.

En la figura 7.5, se muestra un diagrama de tiempo de los tres bits mencionados:

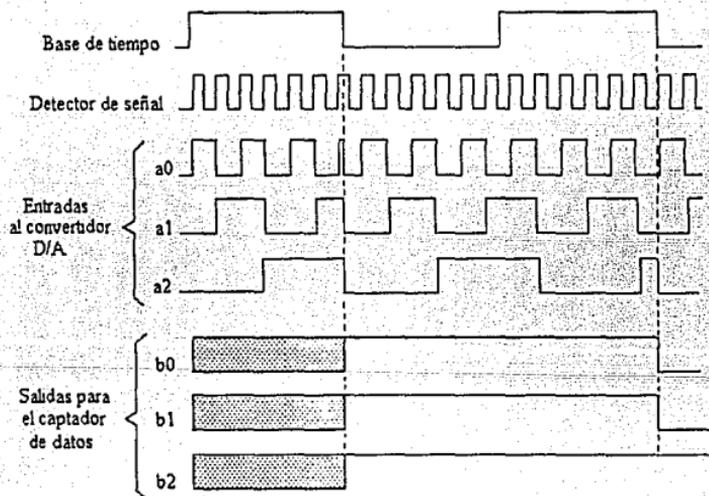


Fig. 7.5 Diagrama de tiempo de tres bits de los buses D1 y D2, comparados con las señales de la base de tiempo y el detector de señal.

Como se puede observar, al finalizar cada periodo de muestreo, los bits que ingresan al convertidor D/A se convierten automáticamente en ceros, y comienza inmediatamente una nueva cuenta. Esto es adecuado si se toma en cuenta que la salida analógica se conectará a un graficador, ya que de ese modo se obtendrán segmentos de

"rampa", que se interrumpirán al concluir un periodo de muestreo. La altura de éstos representará el número de eventos registrados durante ese intervalo (fig. 7.6).

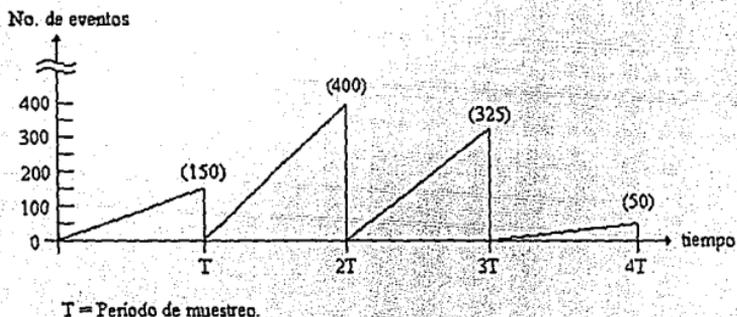


fig. 7.6 Grafica de la salida del convertidor D.A.

7.2 Pruebas de campo

La tercera y última prueba se realizó eliminando los generadores de funciones y el frecuencímetro, y conectando a la entrada del integrador la señal proveniente de la antena

Con la señal real, se tomaron lecturas en osciloscopio, nuevamente en los puntos A1, A2, A3, A4 y A5. Los resultados se presentan en la figura 7.7

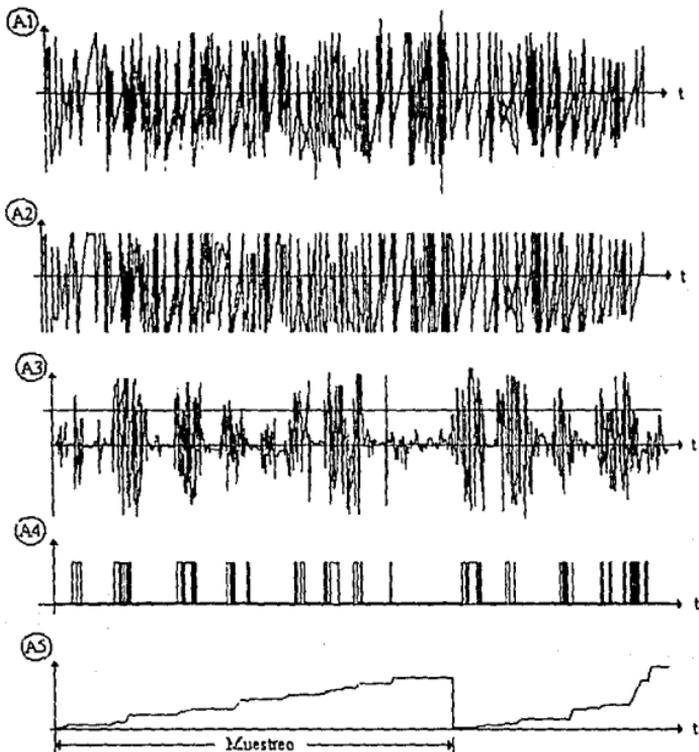


fig. 7.7 Señales de antena y las diversas etapas del integrador de eventos.

Las señales mostradas fueron tomadas del osciloscopio, con una escala de tiempo muy lenta, para tener la capacidad de abarcar gran cantidad de eventos en un solo trazo.

Su interpretación es la siguiente: En A1 se observa una señal totalmente aleatoria en amplitud y frecuencia, como es de esperarse en el ruido eléctrico, que es lo que capta la

antena. A2 muestra cómo el sistema de protección limita la amplitud de la salida cuando la entrada sobrepasa el valor máximo permisible. A3 es la salida típica de un filtro paso-banda; presentando variaciones en amplitud cuando encuentra armónicos de frecuencia igual a la central. A4 es la respuesta del detector de señal cuando la amplitud de la entrada sobrepasó el nivel mínimo de detección. Debido a la escala de tiempo, cuando hubo muchos eventos detectados apareció un tren muy "estrecho", provocando que se viera como si estuvieran encimados los pulsos. A5 es la respuesta del convertidor D/A, en el cual se observa que cuando vino una cantidad elevada de eventos detectados, el nivel del convertidor D/A subió bruscamente, mientras que cuando hubo pocos eventos, el cambio fue casi imperceptible.

7.3 *Precisión.*

Como se mencionó al principio de esta tesis, el integrador de eventos no es un instrumento de medición propiamente dicho, sino más bien un sistema de registro de señales con la característica específica de que contengan armónicos de 10, 27 o 100 kHz.

Por lo anterior, no tiene sentido el hablar de la "exactitud" ni "precisión" del integrador de eventos, pues no existe una unidad "evento patrón", para hacer una evaluación. Sin embargo, se puede hablar de precisión en dos de las etapas: para discriminar señales en cuanto a frecuencia y amplitud en el detector y precisión en la frecuencia de la base de tiempo.

Para evaluar el detector de señal, se utilizó solamente el generador 2 de la figura 7.1, variando manualmente la frecuencia y amplitud de salida de la senoide, y se observó en ambos casos para qué valores se dejaba de detectar su presencia.

Después de varios ensayos, se obtuvieron las lecturas que variaron entre 0.09 y 0.10 volts, por lo que se considerará el voltaje mínimo igual a:

$$V \text{ mínimo de entrada} = 0.095 = 0.005 \text{ volts}$$

Para medir la precisión en la base de tiempo, se utilizó un frecuencímetro conectado a alguna de las etapas anteriores a la salida. No se midió directamente ésta,

debido a que su frecuencia es tan baja, que sale del rango de medición. Se midieron entonces las etapas correspondientes a la frecuencia multiplicada por 2 elevado a la 13 (8192). El error en la frecuencia de salida se dividió entonces entre la misma cantidad.

Las pruebas descritas se ensayaron para cada período de muestreo. La tabla 7 2 las resume:

Período (seg)	frec x 8192 [kHz]	f teorica [kHz]	error [kHz]
1	8.023	8.192	2.06 e (-5)
5	1.654	1.6384	1.9 e (-6)
10	0.816	0.819	3.6 e (-7)
30	0.272	0.273	1.2 e (-7)
60	0.135	0.136	1.2 e (-7)

7.4 Calibración del equipo.

El prototipo de integrador de eventos fue calibrado por etapas antes de acoplarlas (los filtros ya estaban sintonizados, el detector ya estaba ajustado, la base de tiempo se había calibrado para todos los períodos de muestreo y al convertidor D/A se le ajustaron voltaje de referencia y offset).

Cuando se desee realizar un mantenimiento preventivo al equipo cuando haya trabajado un período prolongado de tiempo se hará siguiendo los procedimientos descritos para calibrar cada etapa por separado

En esta fase del proyecto, la única calibración externa que le haría falta sería el nivel mínimo de detección, el cual se ajustará con base en la amplitud de las señales registradas en el momento de hacer el registro en campo. Este nivel debe combinarse adecuadamente con el período de muestreo, de modo que al final de éste, la cuenta no sobrepase los 999 eventos.

La fijación del nivel mínimo de detección y período de muestreo dependen directamente del criterio del investigador que va a hacer uso del integrador de eventos.

Este ajuste elevará o disminuirá la "sensibilidad" del instrumento en cuanto a amplitud de señal se refiere.

La figura 7.8 muestra un ejemplo de la diferencia en la sensibilidad del instrumento debida al nivel de detección, tomando la misma señal de salida del filtro paso-banda

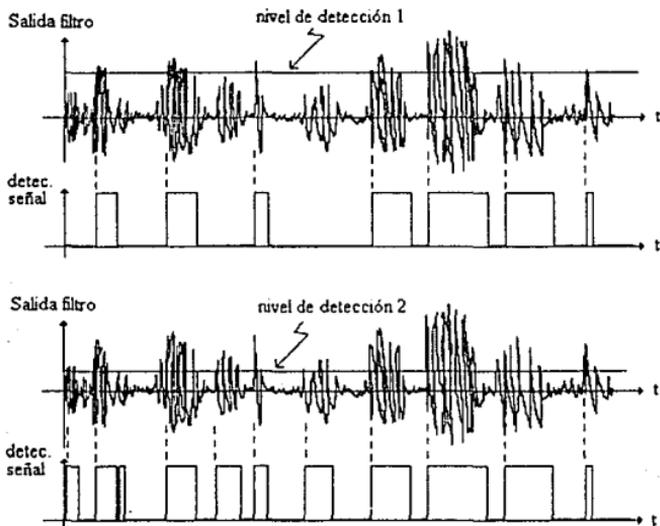
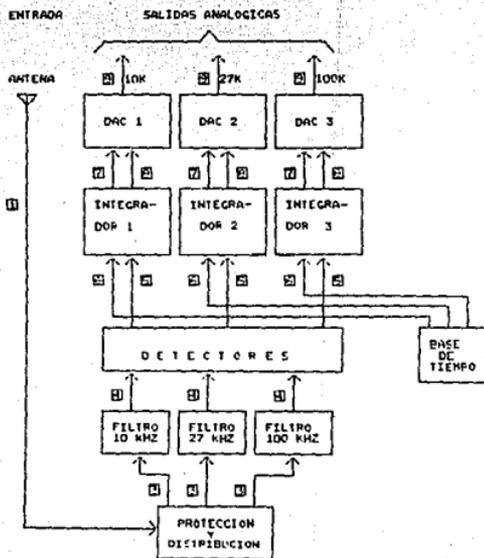


fig 7.8 Aumento en la sensibilidad de detección para una misma señal filtrada.

Una vez ajustado el nivel mínimo de detección, se hizo la prueba final del instrumento, dejándolo funcionar con la señal de la antena por un tiempo y observando los trazos del graficador analógico, verificando si las alturas alcanzadas por éste coincidían con la lectura del display.

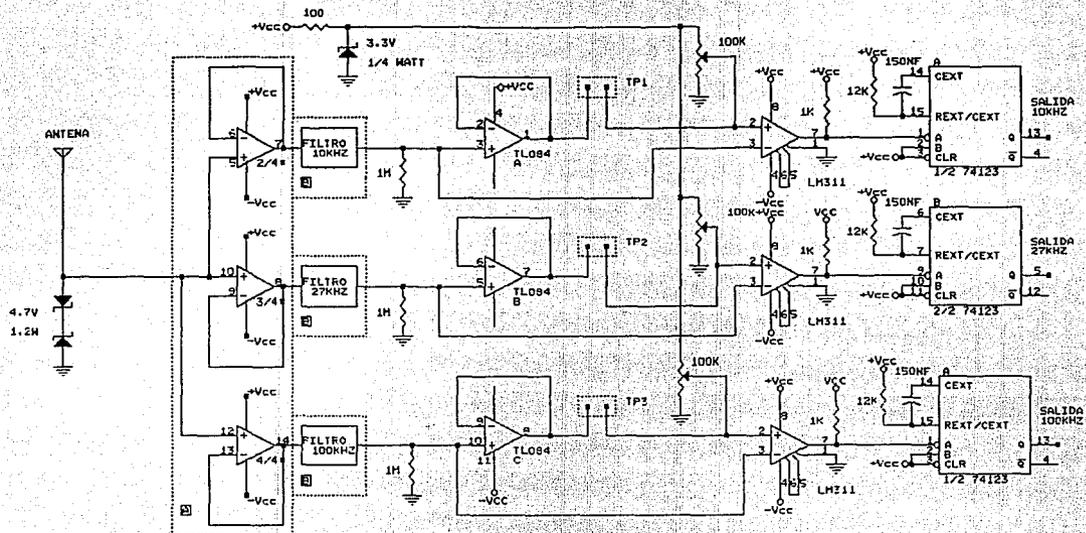


C O D I G O S

- 11 SENAL DE ANTENA (HORADO)
- 12 SENAL DE ANTENA AMPLIFICADA (HORADO)
- 13 REPLICAS DE LA SENAL 2 REPARTIDAS (HORADO)
- 14 SENALES FILTRADAS (HORADO)
- 15 PULSO INDICADOR DE EXISTENCIA DE EVENTO (HORADO)
- 16 PULSOS DE INICIO Y FIN DE MUESTRO (VERDE)
- 17 PULSOS PARA INCREMENTAR LA CUENTA DEL CONVERTIDOR DIGITAL-ANALOGICO (CK, NARANJA)
- 18 PULSOS DE BORRADO DEL CONTADOR DEL CONVERTIDOR DIGITAL-ANALOGICO (RESET, BLANCO)
- 19 SALIDAS PARA GRAFICADOR ANALOGICO (CAFE)

NOTA : TODAS LAS TARJETAS REQUIEREN VOLTAJES DE POLARIZACION DE -5V (ROJO) ; -5V (AMARILLO) Y TIERRA (NEGRO) EXCEPTO LAS INTEGRADORAS QUE SOLO NECESITAN +5V Y TIERRA.

INTERCONEXIONES DE TARJETAS Y CODIGOS DE COLORES PARA EL INTEGRADOR DE EVENTOS



INTEGRADOR DE EVENTOS (1ª. PARTE)

NOTAS

* COMPONENTES DEL TL084

+Vcc 5Volts

-Vcc -5Volts

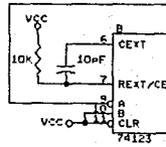
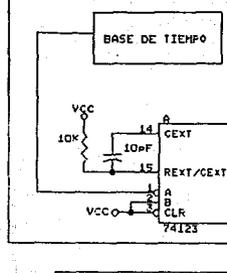
CIRCUITOS PERTENECIENTES A OTRAS TARJETAS:

□ CIRCUITO DIVISOR DE SENAL

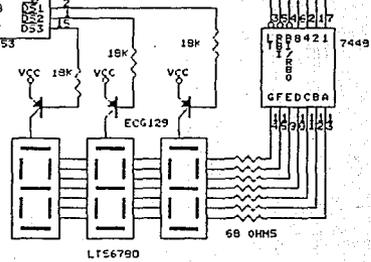
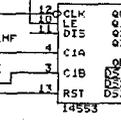
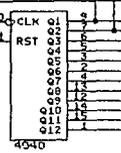
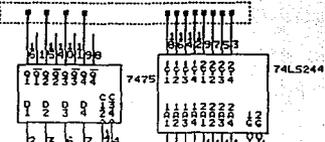
▣ FILTROS PASA BANDA

TP1, TP2 Y TP3 : PUNTOS DE PRUEBA
PARA OSCILOSCOPIO

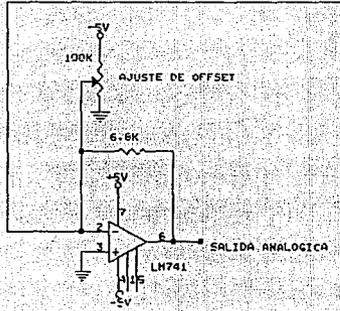
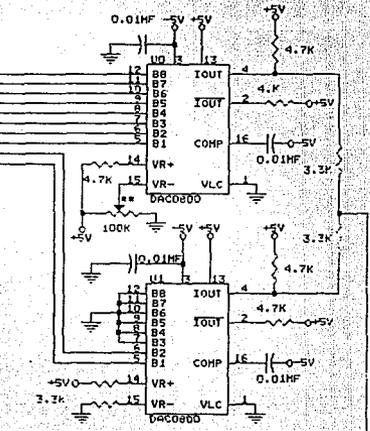
ENTRADA DE PULSOS DEL DETECTOR



SALIDAS DIGITALES



INTEGRADOR DE EVENTOS
(2a. PARTE)



CONCLUSIONES

Mediante la aplicación de diversas técnicas propias de la ingeniería electrónica se pudo solucionar satisfactoriamente un problema concreto: diseñar y construir un prototipo de un sistema de registro para fenómenos eléctricos atmosféricos.

Para realizar los objetivos planteados, se utilizaron también las herramientas tecnológicas actuales como es el caso de las computadoras personales, el software desarrollado para problemas de ingeniería, osciloscopios digitales, analizadores lógicos, etc.

Además de cumplir con la especificación originalmente planteada, se obtuvo una opción económica y con la posibilidad de ser mantenida con los recursos existentes en el país, pues todos los componentes fueron elegidos de modo tal que aparte de adecuarse a las características mínimas necesarias para su funcionamiento, fueran fáciles de hallar en el mercado electrónico.

Otro aspecto importante que se resaltó en este trabajo fue el proponer soluciones provenientes de la creatividad. Ejemplo de esto es el programa desarrollado para obtener las funciones de transferencia de los filtros paso-banda, los circuitos planteados como detectores de señal, las adaptaciones propuestas para el convertidor digital analógico, entre otros.

De igual manera, este trabajo demuestra que la ingeniería es un elemento fundamental de apoyo para la investigación científica, ya que a partir del planteamiento de una necesidad de registro de cierto tipo de fenómenos, se diseñó y construyó un instrumento que no existía en el mercado. Esto se comprende fácilmente si tomamos en cuenta que el científico estudia aspectos muy particulares de la naturaleza.

Sin embargo, debe aclararse que aunque se cumplió completamente con lo esperado, el diseño original tendrá siempre la posibilidad de mejorarse. Con esto queremos decir que las soluciones halladas en casi cualquier proyecto de ingeniería, son propuestas

para solucionar un problema técnico particular para una situación y momento dados, mas no constituyen ni la única ni la última solución.

Dentro de este aspecto, dado que se diseñó un prototipo original que forma parte de un equipo de monitoreo de la actividad eléctrica en la atmósfera, éste podrá ser mejorado con base en el avance que se tenga en los estudios realizados, así como por lo que se pueda observar de su comportamiento durante los monitoreos realizados (p.e. posibles fallas que se originen solo en ciertas condiciones, por lo que no hayan podido ser detectadas).

Básicamente, se cumplió con los objetivos planteados en un principio: demostrar un proceso completo de análisis y diseño en ingeniería electrónica para un caso concreto.

Por último, dado que se piensa instalar una red de monitoreo, como parte de este trabajo se realizaron los diseños de los circuitos impresos (por computadora), para facilitar la producción en serie de este prototipo.

BIBLIOGRAFIA

- Williams, Arthur B., *Amplificadores Operacionales. Teoría y sus aplicaciones.* 1a edición, Mc Graw-Hill, México, 1988.
- Taub, Herbert, *Circuitos Digitales y Microprocesadores.* 1a edición, Mc Graw-Hill, México, 1988.
- Schilling, Donald y Belove, Charles, *Circuitos Electrónicos, Discretos e Integrados.* 1a edición, Publicaciones Marcombo, S.A., México, 1989.
- Holman, J.P., *Métodos Experimentales para Ingenieros.* 1a edición, Mc Graw-Hill, México, 1979.
- Graeme, Jerald, Tobey, Gene y Huelsman, Lawrence, *Operational Amplifiers. Design and Applications.* 21st printing, International Edition, Mc Graw-Hill, 1989.
- Johnson, David E., *Introduction to Filter Theory.* 1st. edition, Prentice Hall. 1976
- Von Krick, Edward, *Introducción a la Ingeniería y al Diseño en Ingeniería.* Limusa, México, 1976.
- Chirlian, Paul M., *Analysis and Design of Integrated Electronic Circuits.* Harper and Row publishers, N. Y., USA, 1987.
- Schneider, David E. y Mosher, Frederick E., *Programación en Turbo-Basic.* Mc Graw-Hill, Madrid, España, 1988
- Boylestad, Robert, *Electronics Devices and Circuit Theory.* Prentice/Hall, 1978.
- Millman, Jacob, *Microelectronics, Digital and Analog Circuits and Systems.* Mc Graw-Hill. Tokyo, Japón, 1984.

Manuales.

CMOS LOGIC DATA, Motorola Inc., U.S.A., 1988.

NTE Technical Guide & Cross Reference, Bloomfield, New Jersey, January 1988.

The TTL Data Book for Design Engineers, 2nd. edition, Texas Instruments Inc., U.S.A., 1981.

Data book. Telecommunications circuits. Data communication & Peripheral circuits. Industrial circuits. Instrumentation & Interface circuits. EXAR Co., San Jose, Cal., 1987.

Linear Data Book. National semiconductor Co., Santa Clara, Cal., 1982.

Artículos de Investigación.

"Electromagnetic Radiation from Severe Storms in Oklahoma during April 29-30, 1970"

William L Taylor, National Oceanic and Atmospheric Administration Environmental Research Laboratories, Wave Propagation Laboratory Boulder, Colorado 80302.
Journal of Geophysical Research, December 20, 1973, vol. 78, no. 36

"Study of Electric Field Changes Accompanied by Atmospheric radio noise at 10 kHz at Mexico Valley".

Oscar Troncoso Lozada. Centro de Ciencias de la Atmósfera, UNAM
Revista Mexicana de Física 33 No. 2, 1987