

107
2oj



UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE INGENIERIA

DISEÑO DE UN KILOWATTMETRO DIGITAL
PARA USO DE LABORATORIO

T E S I S

QUE PARA OBTENER EL TITULO DE:

INGENIERO MECANICO ELECTRICISTA

P R E S E N T A N :

JAVIER PADILLA AYALA

JOSE LUIS MARTINEZ ROMERO

ASESOR: ING. FRANCISCO RODRIGUEZ RAMIREZ



TESIS CON
FALLA DE ORIGEN

MEXICO, D. F.

1992



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE

	Pag.
Capítulo I Introducción	1
Capítulo II Wattmetros	5
II.1 Wattmetros analógicos	
II.1.1.- Tipo dinamómetro	6
II.1.2.- Tipo de inducción	15
II.1.3.- Tipo electrostático	23
II.2 Wattmetros digitales	
II.2.1.- Diseño de un wattmetro digital CMOS	33
II.2.2.- Medidor digital de potencia emplean- un ADC no lineal	38
II.2.3.- Diseño de un wattmetro digital basa- do en un microprocesador	48
II.2.4.- Medición digital de la potencia activa y reactiva empleando "sample/hold"	51
Capítulo III Formalización del problema y especificaciones del dispositivo	
III.1.- Análisis del diseño del wattmetro digital CMOS	55
III.2.- Análisis del medidor digital de potencia empleando un ADC no-lineal	56
III.3.- Análisis del diseño de un wattmetro digital basado en un microprocesador	57
III.4.- Análisis de la medición digital de la potencia activa y reactiva empleando "sample/hold"	59

Capítulo IV	Diseño del medidor	
	IV.1.- Diagramas de bloques	62
	IV.2.- Transductor de corriente	66
	IV.3.- Transductor de voltaje	70
	IV.4.- Red multiplicadora-sumadora de V	72
	IV.5.- Reducción de voltaje	77
	IV.6.- Red multiplicadora-sumadora de Ω	82
	IV.7.- Autorango	84
	IV.7.1- Detector de voltajes de pico positivo	87
	IV.7.2- Circuito selector de rango	88
	IV.8.- Representación en punto flotante	89
	IV.9.- Software del microcontrolador HC11F1	93
Capítulo V	Pruebas al medidor	107
Capítulo VI	Costo del aparato y diagramas electrónicos	109
Capítulo VII	Conclusiones	112
Apéndice A	Fuentes de alimentación	116
Apéndice B	Microcontrolador MC68HC11F1	128

CAPITULO I

INTRODUCCION

La forma convencional de medición de potencia eléctrica, emplea instrumentos que utilizan métodos analógicos (Dinamómetro, Inducción, Electrostático, ...) para multiplicar y promediar las formas de onda de voltaje y corriente, efectuando así procesos físicos en el dispositivo.

El *Wattmetro tipo Dinamómetro* ha dominado la cima del mercado con un diseño que no ha cambiado por varias décadas, no obstante que se dispone de instrumentos comerciales con una precisión de 0.25%, es necesario un medio ambiente más controlado para mantener un alto grado de precisión.

Avances rápidos en la tecnología de los dispositivos de estado sólido, han provisto muchas implementaciones baratas y útiles en los campos de instrumentación, control. ... etc.

Por tanto, los instrumentos de medición basados en esta nueva tecnología, están reemplazando a los diversos equipos convencionales de medición, especialmente en los campos de medición eléctrica y electrónica.

En los instrumentos digitales, la multiplicación involucra números discretos que no introducen errores experimentales (por fricción, campos magnéticos y eléctricos, ruido, ...), excepto, los errores predecibles de redondeo.

Las técnicas digitales ofrecen una excelente precisión y velocidad de respuesta sobre los instrumentos electromecánicos. Se utilizan particularmente en aplicaciones de control de potencia, donde una respuesta rápida es esencial, así como en los laboratorios para calibración de instrumentos.

Sin embargo, una constante investigación y desarrollo ha producido nuevos equipos de uso más flexible y simple. Estos intentos se han basado en diferentes métodos, entre otros, usando Microprocesadores, ADC lineales y no lineales, etc.

El objetivo de esta tesis es diseñar y construir un medidor digital de potencia activa, potencia aparente y factor de potencia para utilización en laboratorio. Este dispositivo es monofásico y emplea el Microcontrolador HC11F1 de 8 bits.

El algoritmo a utilizar, es una simple aproximación que se basa en la generación de tres señales de c.d. proporcionales a V_m , I_m e $I_m \cdot \cos \theta$.

El uso del Microcontrolador nos ofrece las siguientes ventajas:

- Autorango para la corriente.
- Autodiagnóstico del instrumento y mensajes al usuario.
- Posibilidad de cambiar o expandir los algoritmos.
- Gracias a su muy alta integración digital, reduce notablemente el "hardware" de nuestro medidor.
- Realiza las operaciones con punto fijo y punto flotante.

A continuación se da un panorama global de la presente tesis.

En el capítulo II se habla sobre los diferentes tipos de wattmetros analógicos y digitales. Se mencionan solo tres tipos de wattmetros analógicos, por ser estos los más representativos.

En cuanto a los wattmetros digitales se discuten cuatro formas diferentes de obtener la potencia real.

En el capítulo III se analiza cada uno de los wattmetros digitales presentados en el capítulo anterior, y se escoge el algoritmo que será utilizado.

También se presentan las especificaciones del dispositivo.

En el capítulo IV se presenta el diseño fundamental del medidor en "hardware" y "software", y las pruebas aplicadas al "hardware" del mismo.

En el capítulo V se realizan simulaciones para determinar si el dispositivo funciona correctamente y se comentan los resultados obtenidos.

En el capítulo VI se presenta parte de los diagramas electrónicos necesarios para la construcción del medidor, así como los costos aproximados de sus componentes.

Se concluye con el siguiente capítulo.

En el capítulo VII se presentan las conclusiones del presente trabajo y las expectativas a futuro.

REFERENCIAS

JOHN J. HILL and W. E. ALDERSON, "Design of a Microprocessor-Based Digital Wattmeter", IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS AND CONTROL INSTRUMENTATION, VOL. IECI-28, NO. 3, AUGUST, 1981.

Raymond S. Turgel, "Digital Wattmeter Using a Sampling Method", IEEE TRANSACTIONS ON INSTRUMENTATION AND MEASUREMENT, VOL. IM-23, NO. 4, DECEMBER 1974.

KAREEM A. HAMAD, MUNTHAR Y. JABOURI and TARIK R. AL-KHATEEB, "Digital active and reactive power measurement using sample/hold", INT. J. ELECTRONICS, VOL. 65, NO. 2, 263-267, 1988.

NICHOLAS J. KRIKELIS and SPILIOS D. FASSOIS, "Microprocessor Implementation of PID Controllers and Lead-Lag Compensators", IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, VOL. IE-31, NO. 1, FEBRUARY, 1984.

CAPITULO II

WATTMETROS

II.1- WATTMETROS ANALOGICOS

II.1.1.- Tipo Dinamómetro

II.1.2.- Tipo de Inducción

II.1.3.- Tipo Electrostatico

II.2- WATTMETROS DIGITALES

II.2.1.- Diseño de un Wattmetro digital CMOS

II.2.2.- Medidor digital de potencia empleando un ADC no-lineal

II.2.3.- Diseño de un Wattmetro digital basado en un microprocesador

II.2.4.- Medición digital de la potencia activa y reactiva usando "sample/hold"

II.1.- WATTMETROS ANALOGICOS

II.1.1.- WATTMETRO DINAMOMETRO

Este instrumento es similar en diseño y principio de operación al Ampermetro Dinamómetro.

En este instrumento las bobinas fijas transportan la corriente del circuito, mientras que la bobina móvil actúa como la bobina de voltaje del wattmetro y la corriente que transporta es proporcional al voltaje del circuito a través del cual está conectado. Tiene una resistencia grande no inductiva conectada en serie con la bobina de voltaje.

Puede ser empleado tanto en circuitos de a.c. como de d.c.

Las bobinas generalmente son de núcleos de aire. Por lo regular el uso del hierro se evita debido a: la introducción de histéresis, "corrientes de Eddy", y otros errores que se presentan cuando el instrumento se usa para la medición de corriente alterna.

El efecto de las "corrientes de Eddy" sobre la distribución del flujo, es de suma importancia en transformadores y en otros aparatos, en donde el hierro está presente.

II.1.1.1.- NATURALEZA DE LAS "CORRIENTES DE EDDY"

El término "corrientes de Eddy" se aplica para aquellas corrientes eléctricas que circulan en el interior de una masa de material conductor, cuando este se coloca en un campo magnético variable.

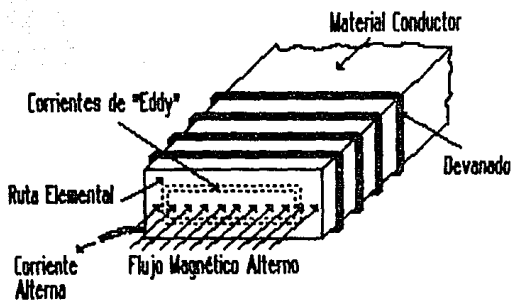


Figura II.1 Corrientes de "Eddy" de Inducción

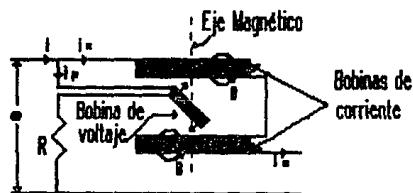


Figura II.3 Conexiones de un Wattmetro Dinamómetro

Se puede considerar que en el material conductor existe un gran número de rutas de conducción y cada una se comporta igual a los devanados en corto circuito de un transformador, donde el campo magnético variable es el flujo con el cual funciona.

Las "f.e.m. de Eddy" son inducidas (en estas rutas elementales) por campos magnéticos variables. Estas producen a las "corrientes de Eddy". La figura II.1 ilustra esta inducción.

II.1.12.- EFECTOS DE LAS "CORRIENTES DE EDDY"

Las "corrientes de Eddy" producen pérdidas de potencia, con el consecuente calentamiento del material. La magnitud de esta pérdida de potencia es de gran importancia en la ingeniería eléctrica.

Puesto que las "corrientes de Eddy" fluyen en rutas cerradas del material (usualmente hierro), estas tienen un campo magnético axial que se opone al campo magnético inducido y por tanto lo reduce.

Como todas las rutas elementales de las "corrientes de Eddy" pasan por el centro del material y viajan a la superficie exterior; la reducción del campo magnético inducido es más grande en el centro del hierro. Esto resulta en una distribución de flujo que no es uniforme; la densidad de flujo en las porciones externas del conductor es más grande que en el centro, el cual, está rodeado por las "corrientes de Eddy".

Por tanto, se presenta una reducción del área efectiva del hierro.

Las "corrientes de Eddy" no sólo afectan la distribución del flujo en el hierro, también afectan la magnitud del flujo, la cual se reduce por la corriente magnetizante, y la fase del flujo resultante es diferente a la que tiene la corriente magnetizante.

Los errores ocasionados por las "corrientes de Eddy" son eliminados tanto como es posible con devanados de alambre trenzado para las bobinas de corriente, y empleando partes no metálicas dentro de la región del campo magnético del instrumento.

II.1.3.- PRINCIPIO DE OPERACION DEL WATTMETRO DINAMOMETRO

Este instrumento tiene una bobina móvil de voltaje, la cual está casi completamente contenida por las bobinas fijas de corriente. La bobina móvil se transporta sobre el pivote del eje y el movimiento es controlado por un resorte.

El sistema móvil transporta: al indicador de lectura de potencia y la veleta de amortiguamiento. Usualmente las bobinas de corriente son trenzadas o laminadas, especialmente cuando transporta corrientes elevadas. Corrientes hasta aproximadamente 200 Amperes pueden ser operadas con un diseño apropiado de *Wattmetro Dinamómetro de Indicación Directa*.

Para corrientes arriba de 200 Amperes se emplea generalmente un wattmetro de bajo rango, en conjunción con transformadores de corriente.

Similarmente para voltajes arriba de 800 Volts, el circuito de la bobina de voltaje se diseña para 110 Volts, y se usa un transformador de voltaje para bajar el voltaje.

Las partes metálicas deben ser removidas de los campos magnéticos del instrumento, tanto como sea posible, no obstante,

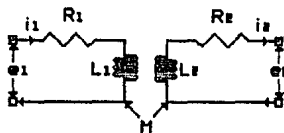
se debe cuidar de escoger bien, para asegurar que esta eliminación de metal no resulte en algún movimiento relativo de las bobinas de trabajo, debido a la deformación de los materiales que sustituyeron al metal.

En la figura II.2 se presenta el modelo matemático de las bobinas de corriente, estas se representan con la resistencia R_1 y la inductancia L_1 , y la bobina de voltaje con R_2 y L_2 . Existe una inductancia mutua entre las bobinas de corriente y la bobina de voltaje.

El par del *Wattmetro Dinamómetro* depende de la fuerza de los campos magnéticos de las bobinas fijas y de la bobina móvil.

A continuación se presenta la relación entre el Par y la Inductancia Mutua.

Se pueden escribir las relaciones de los circuitos de corriente y voltaje, en valores instantáneos, como sigue



$$e_1 = R_1 i_1 + L_1 \frac{di_1}{dt} + M \frac{di_2}{dt}$$

$$e_2 = R_2 i_2 + L_2 \frac{di_2}{dt} + M \frac{di_1}{dt}$$

Figura II.2

El trabajo hecho sobre el sistema combinado en el tiempo t es:

$$W = \int_0^t e_1 i_1 dt + \int_0^t e_2 i_2 dt$$

Sustituyendo y agrupando convenientemente:

$$W = \int_0^t \left[R_1 i_1^2 + R_2 i_2^2 \right] dt + \int_0^t \left[L_{11} i_1 \frac{di_1}{dt} + L_{22} i_2 \frac{di_2}{dt} \right] dt +$$

$$+ \int_0^t M \left(i_2 \frac{di_1}{dt} + i_1 \frac{di_2}{dt} \right) dt$$

$$W \approx \int_0^t M \left(i_2 \frac{di_1}{dt} + i_1 \frac{di_2}{dt} \right) dt$$

El último término representa la energía mutua de ambos sistemas y se evalúa como

$$\text{Energía Mutua Almacenada} = M i_1 i_2$$

A nosotros sólo nos interesan los eventos cuando la bobina tiene un movimiento relativo con respecto a la otra bobina; así que los primeros dos términos pueden ser ignorados, puesto que ninguno es afectado por el movimiento relativo, bajo condiciones de corriente constante.

Existe una fuerza entre las dos bobinas, y nuevamente sólo a una de las bobinas se le permite moverse una pequeña distancia bajo la acción de esta fuerza, cuando las corrientes se han mantenido constantes.

Si la inductancia mutua se incrementa una cantidad ΔM debido a este movimiento, entonces, el cambio en la *Energía Mutua Almacenada* es $i_1 i_2 \Delta M$.

Si la inductancia mutua se incrementa, debe haber un incremento en los voltajes aplicados a las dos bobinas a fin de mantener las corrientes constantes durante el cambio. Por tanto,

el incremento en la bobina de voltaje uno, es:

$$\Delta e_1 = i_2 \frac{dM}{dt}$$

La energía adicional de entrada para el sistema uno, es:

$$\int_0^t \Delta e_1 i_1 dt = \int_0^t i_1 i_2 \frac{dM}{dt} dt = i_1 i_2 \Delta M$$

Puesto que i_1 e i_2 se han mantenido constantes

Similarmente, la energía adicional de entrada para el sistema dos es $i_1 i_2 \Delta M$, y el total es $2i_1 i_2 \Delta M$.

Del principio de conservación de la energía

La energía adicional de entrada total = al cambio en la energía mutua almacenada + el trabajo mecánico hecho.

Si el movimiento de la bobina es rotatorio a través de un ángulo $\Delta\theta$ pequeño, bajo la acción de un par T , entonces el trabajo mecánico hecho es $T\Delta\theta$.

$$\text{Puesto que} \quad 2i_1 i_2 \Delta M = i_1 i_2 \Delta M + T\Delta\theta$$

$$0 \quad T = i_1 i_2 \frac{dM}{d\theta}$$

La corriente en la bobina de voltaje está dada por

$$i_1 = \frac{e_1}{R} = \frac{E \sin \omega t}{R} \text{ Sen } \omega t$$

y la corriente en la bobina de corriente es

$$i_2 = I_2 \text{máx} \text{ Sen } (\omega t - \theta)$$

Sustituyendo i_1 e i_2 para el par instantáneo, nosotros tenemos

$$T = \frac{E_1 \text{máx} I_2 \text{máx}}{R} \frac{dM}{d\theta} \text{ Sen } \omega t \text{ Sen } (\omega t - \theta)$$

El par medio es

$$T_M = \frac{E_1 \text{máx} I_2 \text{máx}}{R} \frac{dM}{d\theta} \frac{1}{2\pi} \int_0^{2\pi} \text{Sen } \omega t \text{ Sen } (\omega t - \theta) d(\omega t)$$

Aplicando identidades trigonométricas, se obtiene

$$\text{Sen } \omega t \text{ Sen } (\omega t - \theta) = \text{Sen}^2 \omega t \text{ Cos } \theta - \frac{1}{2} \text{Sen } (2\omega t) \text{ Sen } \theta$$

$$\begin{aligned} \frac{1}{2\pi} \int_0^{2\pi} \text{Sen } \omega t \text{ Sen } (\omega t - \theta) d(\omega t) &= \frac{1}{2\pi} \text{Cos } \theta \int_0^{2\pi} \frac{1 - \text{Cos } 2\omega t}{2} d(\omega t) \\ &= \frac{1}{2} \text{Cos } \theta \end{aligned}$$

Por tanto

$$T_M = \frac{E_1 \text{máx}}{\sqrt{2}} \frac{I_2 \text{máx}}{\sqrt{2}} \frac{\text{Cos } \theta}{R} \frac{dM}{d\theta}$$
$$T_M = \frac{E_1 I_2}{R} \text{Cos } \theta \frac{dM}{d\theta}$$

donde E_1 e I_2 son valores r.m.s.

La figura II.3 es una representación esquemática de un wattmetro dinamómetro. Las bobinas fijas de corriente están conectadas en serie y la bobina móvil de voltaje se muestra en la posición cero.

Normalmente La bobina de voltaje rotará en el sentido de las manecillas del reloj (este sentido horario se determina aplicando la regla de la mano izquierda). Asimismo, se puede notar que de esta forma las espiras de la bobina móvil incrementan el efecto magnético de las bobinas fijas.

Así, cuando las bobinas son energizadas con corriente alterna, hay una inductancia mutua f.e.m. entre las dos bobinas fijas y la bobina móvil. Esta inductancia cambia en magnitud y signo con la deflexión del instrumento.

Por tanto, la inductancia mutua introduce un error que varía con la posición relativa de las bobinas. Este error es usualmente despreciable a frecuencias de potencia, sin embargo, llega a ser significativo a frecuencias más altas.

Los instrumentos cuyos sistemas de bobina son arreglados de tal forma que haya siempre una posición cero en la inductancia mutua (esto es, cuando el plano de la bobina móvil es perpendicular a los planos de las bobinas fijas), desarrollan un par máximo para cada valor de corriente.

Un núcleo de hierro-níquel reduce las pérdidas ocasionadas por las "corrientes de Eddy"; las cuales podrían causar errores de fase que pueden ser compensados empleando un pequeño capacitor entre la bobina móvil y el circuito de la resistencia.

II.12.- WATTMETRO DE INDUCCION

Los wattmetros de inducción sólo se pueden emplear en circuitos de corriente alterna.

La ventaja principal de los instrumentos de inducción, es la posibilidad de obtener una deflexión a escala completa de unos 300° . Los campos magnéticos extraviados afectan poco a estas lecturas y la amortiguación es buena.

Sin embargo, ellos tienen diversas desventajas serias, las cuales, para la mayoría de las aplicaciones, pesan más que sus ventajas. Como el esfuerzo es proporcional a la deflexión, una gran deflexión produce un incremento grande del esfuerzo en el resorte de control. Otro inconveniente, es justamente el alto consumo de potencia y el alto costo de estos instrumentos.

Todos los instrumentos de inducción para entrar en operación requieren del par producido por la reacción entre las "corrientes de Eddy" y un flujo, cuya magnitud depende del valor de la corriente o del voltaje a ser medido. Las "corrientes de Eddy" son inducidas en un disco (ó tambor) metálico por otro flujo, y su valor depende otra vez de la corriente o voltaje a ser medida.

II.12.1- CONSTRUCCION DEL WATTMETRO DE INDUCCION

Estos instrumentos tienen dos electroimanes laminados: la bobina de corriente es excitada con la corriente de carga (o una fracción de esta), y la bobina de voltaje con la corriente proporcional al voltaje del circuito de carga, donde la potencia será medida.

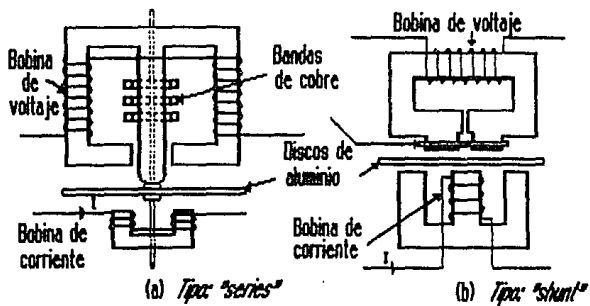


Figura II.4 Wattmetro de Inducción

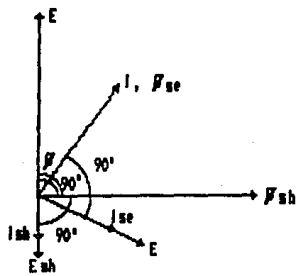


Figura II.5 Diagrama vectorial de un Wattmetro de Inducción

Un disco delgado de aluminio se monta de tal forma que corte al flujo de ambos imanes (ver figura II.4), el par de deflexión se produce por la interacción entre estos flujos y las "corrientes de Eddy" que se inducen en el disco.

Uno o más "copper rings" son adaptados sobre una rama del imán en "derivación" (i.e. el imán se excita con la bobina de voltaje y las bobinas de corriente) a fin de causar que el flujo resultante en el imán, se atrase en fase por exactamente 90° atrás del voltaje aplicado.

La figura II.4 muestra dos formas comunes de imanes con sus devanados, los imanes han sido colocados, en cada caso, uno arriba y el otro abajo del disco móvil del instrumento. Las posiciones y formas de los imanes son semejantes, el flujo del imán en "derivación" corta al disco móvil. Lo mismo ocurre con el imán "serie".

En la figura II.4a se presenta el wattmetro de inducción de imán "serie".

Las dos bobinas de voltaje conectadas en serie son devanadas de tal forma que ambas envíen el flujo a través de la rama central. Este instrumento cuenta con dos bobinas pequeñas de corriente, devanadas de tal forma que ambas magnetizan al núcleo, por tanto, los devanados tienen la misma dirección.

Las posiciones de las bandas de cobre son ajustables, a fin de que el desplazamiento corrija la fase entre los flujos que podrían ser obtenidos en el imán "serie" (ver figura II.4a), y en "derivación" (ver figura II.4b).

En la figura II.4b se presenta el wattmetro de inducción de imán en "derivación".

En este instrumento sólo hay una bobina de voltaje y una de corriente. Una banda de cobre cuya posición es ajustable, rodea las dos piezas polares del instrumento de imán en "derivación".

Ambos tipos son controlados por un resorte y tienen la ventaja de una escala grande y uniforme (hasta 300°).

A estos instrumentos se les puede proporcionar directamente corrientes elevadas. Para corrientes arriba de 100 Amperes se emplean transformadores de corriente en conjunción con el wattmetro.

A diferencia del *Wattmetro Dinamómetro*, el circuito de bobina de voltaje del instrumento de inducción es fabricado tan inductivo como sea posible, a fin de que el flujo del imán en "derivación" pueda atrasarse lo más cerca de 90° atrás del voltaje aplicado.

A continuación se presenta la teoría básica del wattmetro de inducción de imán en "derivación".

II.122.- PRINCIPIO DE OPERACION DEL WATTMETRO DE INDUCCION

El principio de operación en los wattmetros de inducción es el mismo que utilizan los ampermetros y voltmetros de inducción.

La teoría se ha simplificado con las siguientes suposiciones:

- El par no es tan independiente de la frecuencia.
- También se asume que el flujo ϕ de la bobina de corriente (bobina serie) es proporcional y está en fase con la corriente de la línea, y
- Los efectos de histéresis y saturación en el hierro son despreciables.

Estas suposiciones se justifican debido a una gran brecha de aire en el núcleo.

Sin embargo, son suficientes para indicar el principio de operación del instrumento.

La figura II.5 muestra un diagrama vectorial simplificado del wattmetro de inducción. En el flujo Φ_{sh} de la bobina de voltaje (bobina en derivación) se asume que se atrasa por exactamente 90° atrás del voltaje aplicado. Como previamente se expuso se produce por el ajuste de las bandas.

Se asigna el vector E para representar al voltaje aplicado, y el vector I para la corriente de carga, la I está atrasada θ atrás de E, y Φ_{se} está en fase con I (Observe la figura II.5).

A continuación se presenta la simbología empleada en las bobinas.

En la bobina de corriente

e_{sh} = f.e.m. de eddy, inducida en el disco por Φ_{sh}

i_{sh} = "Corrientes de eddy" debidas a e_{sh} y en fase con e_{sh}

En la bobina de voltaje

e_{se} = f.e.m. inducida por el flujo Φ_{se}

i_{se} = "Corrientes de Eddy" debidas a e_{se} y en fase con e_{se}

Cabe hacer notar que en i_{sh} ha sido despreciada la inductancia de las rutas de las "corrientes de eddy".

De la teoría de los ampermetros de inducción, la acción del par instantáneo sobre el disco es

$$T \approx \Phi_{sh} i_{se} - \Phi_{se} i_{sh}$$

estos valores de corriente y flujo son instantáneos.

Considerando que el voltaje aplicado es $e = E_{\text{máx}} \text{ Sen } \omega t$

y la corriente es $i = I_{\text{máx}} \text{ Sen } (\omega t - \rho)$

Los flujos son $\phi_{se} = K I_{\text{máx}} \text{ Sen } (\omega t - \rho)$

$$\text{y } \phi_{sh} = K' \int e \, dt = -K' \frac{E_{\text{máx}}}{\omega} \text{ Cos } \omega t$$

donde K y K' son constantes.

El voltaje aplicado (e) tiene la fase opuesta al voltaje inducido.

La f.e.m. inducida de eddy por el flujo ϕ_{se} , es

$$e_{se} = - \frac{d\phi_{se}}{dt} = - K I_{\text{máx}} \omega \text{ Cos } (\omega t - \rho)$$

e

$$i_{se} = \frac{e_{se}}{Z} = - \frac{K I_{\text{máx}}}{Z} \omega \text{ Cos } (\omega t - \rho - \beta)$$

donde Z es la impedancia de la ruta de eddy y β es el ángulo de fase.

También

$$e_{sh} = - \frac{d\phi_{sh}}{dt} = - K' E_{\text{máx}} \text{ Sen } \omega t$$

e

$$i_{sh} = \frac{e_{sh}}{Z} = - \frac{K' E_{\text{máx}}}{Z} \text{ Sen } (\omega t - \beta)$$

Entonces, como el par instantáneo sobre el disco es

$$T = \theta_{sh} i_{se} - \theta_{se} i_{sh}$$

Sustituyendo valores se obtiene

$$T = \frac{K K'}{Z} E_{mdx} I_{mdx} \left[\cos \omega t \cos (\omega t - \theta - \beta) + \text{Sen } (\omega t - \theta) \text{ Sen } (\omega t - \beta) \right]$$

El par medio sobre el disco es: $T_M = \frac{1}{2\pi} \int_0^{2\pi} T dt$

Aplicando identidades trigonométricas y resolviendo:

$$T_M = \frac{K K'}{2\pi Z} E_{mdx} I_{mdx} \left[\cos(\theta + \beta) \int_0^{2\pi} \frac{1 - \cos 2\omega t}{2} d\omega t + \int_0^{2\pi} \frac{1}{2} \cos(\theta - \beta) d\omega t \right]$$

Se llega a que

$$T_M = \frac{K K'}{Z} E_{mdx} I_{mdx} \frac{1}{2} \left[\cos(\theta + \beta) + \cos(\theta - \beta) \right]$$

Finalmente, aplicando identidades trigonométricas y resolviendo se obtiene el par medio sobre el disco.

$$T_M = \frac{K K'}{Z} E_{mdx} I_{mdx} \cos \beta \cos \theta$$

Por tanto

$$T_M = \left[\frac{2 K K'}{Z} \cos \beta \right] E I \cos \theta$$

donde E e I son valores r.m.s.

Así el par medio sobre el disco no realiza una fluctuación cíclica.

Puesto que el par de deflexión es directamente proporcional a la potencia del circuito, y el instrumento es controlado por un resorte, la escala es uniforme.

Comparado con los Wattmetros Dinamómetro, los Wattmetros de Inducción tienen la ventaja de un par de operación más grande y por tanto de una escala más grande.

Sin embargo, sufren de las desventajas inherentes de una precisión menor, sistema móvil con mayor peso, mayor consumo de potencia y sólo pueden ser aplicados para la medición de circuitos de corriente alterna.

Los Wattmetros de Inducción son idóneos para precisión industrial sólo a frecuencia y temperatura fija.

II.13.- WATTMETRO ELECTROSTATICO

Este tipo de wattmetro no puede ser considerado un instrumento comercial como los tipos dinamómetro e inducción discutidos con anterioridad.

Sin embargo, este es un instrumento muy útil para la medición de pequeñas cantidades de potencia, especialmente cuando el voltaje es alto y el factor de potencia bajo.

Se usa para medición de pérdidas de potencia dieléctrica. También es útil en el laboratorio para la calibración de wattmetros y medidores de watt-horas comerciales.

Los instrumentos electrostáticos involucran la medición de una caída de voltaje a través de una impedancia conocida.

Las ventajas que presenta este instrumento son: mediciones correctas en circuitos de corriente alterna y corriente directa, y está libre de todos los errores debidos a histéresis y "corrientes de eddy" (por no estar presente el hierro en la operación del sistema).

También, no son importantes las variaciones en: la forma de onda y la frecuencia. La pérdida de potencia en estos instrumentos es extremadamente pequeña.

Sin embargo, ellos tienen las siguientes desventajas:

- La fuerza de operación es muy pequeña, especialmente para voltajes bajos (del orden de cientos de volts).
- El rango mas util es de aproximadamente 500 Volts hasta varios cientos de Kilovolts.

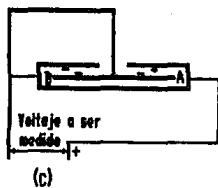
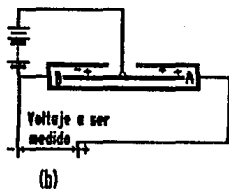
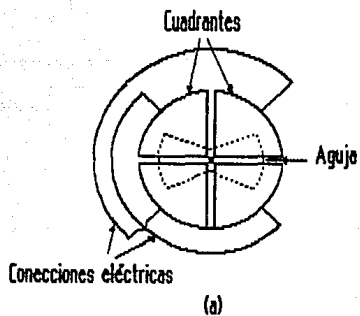


Figura 11.6 Electrómetro de cuadrante

Antes de indicar el principio de operación de este wattmetro, conviene mencionar la teoría del *electrómetro de cuadrante*.

II.13.1.- PRINCIPIO DE OPERACION DEL ELECTROMETRO DE CUADRANTE

El principio de operación del *Electrómetro de cuadrante* se ilustra en los diagramas de la figura II.6.

En la figura II.6a se aprecian cuatro metales fijos de doble cuadrante, arreglados como caja poco profunda de forma circular y con pequeñas brechas entre los cuadrantes. En el interior de esta caja (cerrada incompletamente) se suspende una aguja metálica con un filamento de fósforo-bronce (o plata de cuarzo).

La aguja es tipo "sector doble" y se suspende para ser equidistante a los platos del cuadrante, los cuales, están arriba y abajo de esta. Se muestra una idea en la figura II.6b.

En los diagramas (b) y (c) de esta figura se presentan dos métodos de conexión de los cuadrantes y la aguja.

En el diagrama (b) una batería de alto voltaje se usa para cargar la aguja a un potencial muy superior al voltaje de los cuadrantes, para que al estar conectado, sea medido un voltaje negativo.

Cuando el *electrómetro* se conecta así, se usa "heterostáticamente". Cuando la aguja se conecta a un par de cuadrantes como se muestra en el diagrama (c), el *electrómetro* se usa "idiostáticamente".

La conexión "idiostática" se emplea generalmente en instrumentos comerciales.

Con las polaridades mostradas en el diagrama (b), el extremo A de la aguja se repele con el cuadrante fijo adyacente a este, mientras que el extremo B es atraído por los cuadrantes fijos adyacentes, así se produce la rotación de la aguja.

En el diagrama (c) la aguja se repele en el extremo B, y es atraída en el extremo A por los cuadrantes fijos cercanos a ésta.

En la conexión "idíostática", la rotación del par producido (se demuestra más tarde) es proporcional al cuadrado del voltaje a ser medido.

Por tanto, el instrumento puede ser empleado para la medición voltajes alternos.

Por supuesto que las fuerzas de atracción y de repulsión no son puramente rotacionales, sin embargo, en la dirección perpendicular a la aguja tienen componentes (en cada extremo de la aguja, uno arriba y otro abajo) que se neutralizan unas con otras, quedando solo las componentes rotacionales.

II.13.2.- TEORIA DE LOS ELECTROMETROS

La teoría del instrumento es más simple cuando sólo se considera para su análisis la mitad de la aguja y los dos cuadrantes adyacentes a ella.

En figura II.7 se muestra la conexión "heterostática", esta emplea solo la mitad de la aguja (un sector de círculo de radio r). Esencialmente se tiene un arreglo de dos capacitores lado por lado, cada uno de estos capacitores está compuesto de las porciones de los platos superior e inferior de uno de los cuadrantes dobles, y una porción de la aguja.

Cuando la aguja gira las capacitancias cambian, una se hace más pequeña y la otra más grande.

Así en la figura II.7 se supone que la aguja gira en la dirección de las manecillas del reloj, y por tanto, la capacitancia del lado derecho se incrementará y la del lado izquierdo se decrementará.

Se asigna la V para el potencial de la aguja, V_2 para el cuadrante P y V_1 para el cuadrante Q, donde $V > V_2 > V_1$ y se supone que los capacitores del lado derecho e izquierdo son C_1 y C_2 , respectivamente.

Cuando la aguja ha rotado un ángulo θ desde la posición cero se tiene que

$$\begin{aligned} \text{la energía almacenada en el capacitor del lado derecho} &= \\ &= \frac{1}{2} C_1 (V - V_1)^2 \end{aligned}$$

$$\begin{aligned} \text{la energía almacenada en el capacitor del lado izquierdo} &= \\ &= \frac{1}{2} C_2 (V - V_2)^2 \end{aligned}$$

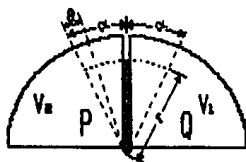
Así, la energía almacenada en cualquier posición θ =

$$W = \frac{1}{2} (C_1 (V - V_1)^2 + C_2 (V - V_2)^2)$$

Cuando la aguja está en esa posición se asigna el par T_θ . Al considerar un avance infinitesimal $d\theta$ de la aguja, el trabajo hecho sobre el sistema móvil es $T_\theta d\theta$.

El incremento en la energía almacenada es dW .

Sin embargo, estas dos cantidades deben ser iguales.



V = Potencial de la aguja

Figura II.7 Conexión "heterostática"

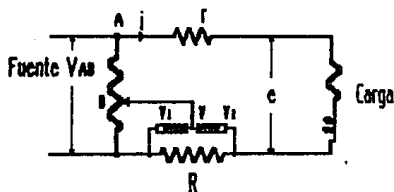


Figura II.8 Conexiones de un Wattmetro Electrostático

Por tanto

$$T_{\theta} d\theta = dW$$

o

$$T_{\theta} = \frac{dW}{d\theta}$$

$$T_{\theta} = \frac{d}{d\theta} \left[\frac{1}{2} C_1 (V-V_1)^2 + \frac{1}{2} C_2 (V-V_2)^2 \right]$$

$$T_{\theta} = \frac{(V-V_1)^2}{2} \frac{dC_1}{d\theta} + \frac{(V-V_2)^2}{2} \frac{dC_2}{d\theta}$$

Nuevamente, si d es la distancia de la aguja a alguno de los platos (superior o inferior) de los cuadrantes, y si 2α es el ángulo del sector de la aguja, entonces, puesto que los platos están en el aire,

$$C = \frac{A}{d} \epsilon, \text{ para el aire } \epsilon = \epsilon_0$$

El área de este sector es $A = \frac{\pi}{360} R^2 n$ cuando n está en grados, pero si n está en radianes, el área será: $A = \frac{1}{2} R^2 n$

$$C_1 = \frac{2\left(\frac{1}{2} r^2 (\alpha + \theta)\right)}{d} \epsilon_0 = \frac{r^2}{d} (\alpha + \theta) \epsilon_0$$

y

$$C_2 = \frac{2\left(\frac{1}{2} r^2 (\alpha - \theta)\right)}{d} \epsilon_0 = \frac{r^2}{d} (\alpha - \theta) \epsilon_0$$

Entonces

$$T_{\theta} = \frac{(V-V_1)^2}{2} \left[\frac{r^2}{d} \epsilon_0 \right] - \frac{(V-V_2)^2}{2} \left[\frac{r^2}{d} \epsilon_0 \right]$$

$$T_{\theta} = \frac{r^2}{2d} \epsilon_0 \left[(V-V_1)^2 - (V-V_2)^2 \right]$$

o

$$T_{\theta} = \frac{r^2}{2d} \epsilon_0 (V_2 - V_1) \left[2V - (V_1 + V_2) \right]$$

Esta expresión para el par es positiva sólo cuando $2V > V_1 + V_2$, y esta magnitud para valores dados de V_1 y V_2 , obviamente depende del valor de V .

En la conexión "idiostática" como la aguja y el cuadrante Q se conectan en el mismo punto, V es igual a V_1 , y por tanto, la expresión para el par es

$$T_{\theta} = - \frac{r^2}{2d} \epsilon_0 (V_2 - V_1)^2 = - \frac{r^2}{2d} \epsilon_0 V^2$$

donde V es la diferencia de potencial a ser medida.

Esto es, $V = V_2 - V_1$.

En este caso, como se mostró previamente el par negativo hace girar la aguja en dirección antihoraria.

El par completo del *electrómetro de cuadrante* (los cuatro cuadrantes y una aguja "tipo sector doble") está dado por

$$T_{\theta} = - \frac{r^2}{d} \epsilon_0 V^2$$

II.13.3.- PRINCIPIO DE OPERACION DEL WATTMETRO ELECTROSTATICO

El *Wattmetro Electrostatico* consiste de un *electrómetro de cuadrante* usado en conjunción con una *resistencia no inductiva*. Las conexiones básicas para el circuito de carga se muestran en la figura II.8.

Como se muestra en esta figura se asigna a la corriente de carga la letra i ; V , V_1 y V_2 son los voltajes instantáneos tanto de la aguja indicadora como de los dos pares de cuadrantes.

El método que se presenta a continuación utiliza la conexión sugerida por el prof. Miles Walker.

Se conecta una resistencia no inductiva (r) en serie con la carga, y la aguja del *electrómetro* se conecta a un punto apropiado sobre el divisor de potencial.

$$\text{Haciendo } \frac{\text{Voltaje de A a C}}{\text{Voltaje de B a C}} = n, \text{ Donde } 0 \leq n \leq 1$$

V_{AC} (o Voltaje de A a C) es el voltaje instantáneo de la fuente de voltaje.

Cuando se presentó la teoría del *electrómetro de cuadrante* se llegó a la siguiente expresión para el par instantáneo

$$T \propto (V-V_1)^2 - (V-V_2)^2$$

Para seguir el procedimiento se debe observar la figura II.8.

$$(V-V_1) = \frac{e + ri + Ri}{n} = V_{AC} = \frac{1}{n} V_{AC}$$

$$\text{y } V-V_2 = V-V_1 - (V_2-V_1) = V - V_1 - R_1 = \frac{e + ri + Ri}{n} - R_1$$

Por tanto, sust. $(V-V_1)$ y $(V-V_2)$ en la ec. del par instantáneo:

$$T \propto \left[\frac{e + ri + Ri}{n} \right]^2 - \left[\frac{e + ri + Ri}{n} - R_1 \right]^2$$

esta ecuación es de la forma: $x^2 - (x-y)^2 = 2xy - y^2$

$$T \propto 2R_1 \left[\frac{e + ri + Ri}{n} \right] - R_1^2$$

$$T \propto \frac{2Rie}{n} + \frac{2Rr i^2}{n} + \frac{2}{n} R^2 i^2 - R^2 i^2$$

$$T \propto \frac{2Rie}{n} + \frac{2Rr i^2}{n} + \frac{2R^2 i^2 - nR^2 i^2}{n}$$

Ahora, si el valor de r se hace igual a $\frac{R}{2} (n-2)$, se tiene por sustitución que

$$T \propto \frac{2Rie}{n} + \frac{R^2 i^2}{n} (n-2) + \frac{R^2 i^2 (2-n)}{n}$$

$$T \propto \frac{2Rie}{n}$$

$$T \propto i e$$

Por tanto, $T \propto$ Potencia verdadera en la carga.

Del análisis anterior se puede hacer notar que la corriente tomada por el *electrómetro* (como capacitor) es depreciable.

II.2.- WATTMETROS DIGITALES

II.2.1.- DISEÑO DE UN WATTMETRO DIGITAL CMOS

II.2.1.1- PRINCIPIO DE OPERACION

La medición de la potencia eléctrica se determina con la siguiente fórmula:

$$P = \frac{1}{T} \int_0^T v \cdot i \, dt \quad \dots (2.1)$$

Donde:

P es la potencia real o promedio.

V e i son los valores instantáneos de las señales senoidales de voltaje y corriente, respectivamente.

t es el tiempo y T es el intervalo de tiempo en un periodo o más de la frecuencia fundamental de la señal.

Para proceder a una solución digital, es indispensable discretizar las formas de onda senoidal de voltaje y corriente.

El método de medición adoptado es la integración digital. Este método muestra directamente a las señales de entrada para obtener así los valores instantáneos de voltaje y corriente.

Por tanto, la ecuación (2.1) se reemplaza por la siguiente ecuación discreta

$$P = \frac{1}{N} \sum_{j=1}^N V_j I_j \quad \dots (2.2)$$

Donde:

V_j e I_j representan la j -ésima muestra de voltaje y corriente respectivamente, y

N es el número de pares de muestras (muestras de potencia) tomadas por ciclo de voltaje.

Esta expresión se utiliza para determinar digitalmente la potencia real (P). El procedimiento es el siguiente.

Se multiplican los valores instantáneos de voltaje y corriente (Cias muestras) y los productos son acumulados en la unidad aritmética.

Finalmente, este valor se divide entre el número total de muestras (2^{10} o 1024) para obtener así la medición.

Todo proceso de discretización produce error. El porcentaje de error en la conversión depende del número de bits del convertidor analógico a digital (A/D o ADC).

Por tanto, decrecerá el error al aumentar el número de bits y el número de muestras de las señales de potencia.

II.2.12- OPERACION DEL WATTMETRO DIGITAL

En la figura II.9 se presenta el diagrama de bloques de este Wattmetro monofásico. A continuación se comenta brevemente su funcionamiento.

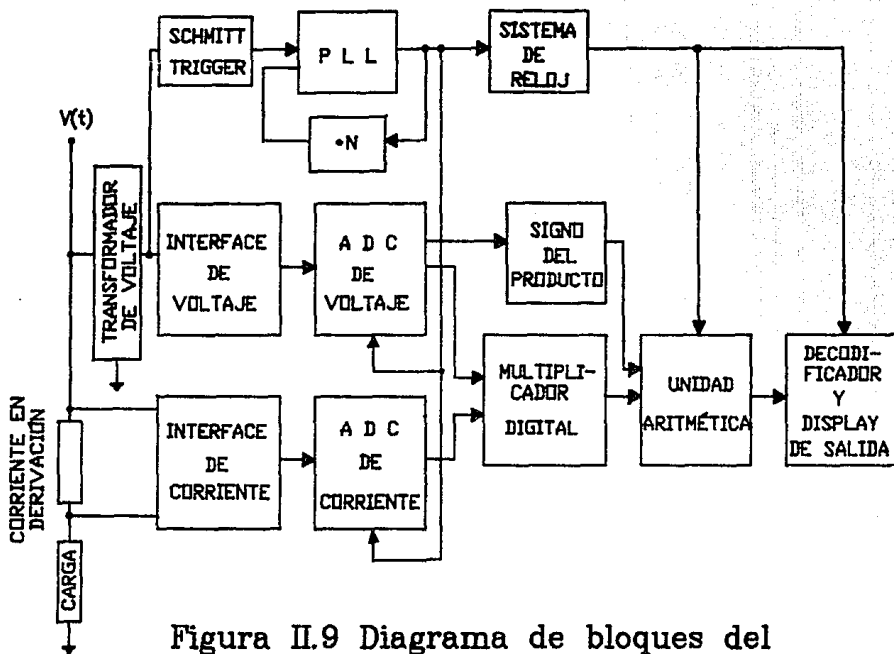


Figura II.9 Diagrama de bloques del Wattmetro Digital CMOS

- Ambas señales analógicas (de voltaje y corriente) son aplicadas a su A/D correspondiente.

Estos convertidores son bipolares y su salida es de 9 bits. emplean 1 bit que determina el signo de la medición y 8 bits para representar digitalmente al voltaje (o corriente) instantáneo.

Si la señal fué negativa su representación binaria será en complemento a 1.

- Los bits de salida de los A/D se aplican al Multiplicador Digital, cuando alguna de las señales de entrada es negativa, su representación binaria se debe convertir a magnitud (valor positivo) empleando compuertas EX-OR.

El producto se representa con 16 bits más el bit de signo del producto y se aplica a la Unidad Aritmética.

- La Unidad Aritmética acumula 2^{10} muestras en un ciclo de la señal de voltaje.

- El acumulador almacena la suma de todos los productos (operandos de 17 bits) de voltaje y corriente (en un ciclo).

- El acumulador requiere del uso de 27 bits (17 bits de los productos y 10 bits del número de muestras, esto es, $2^{27} = 2^{17} \cdot 2^{10}$) para representar este resultado.

- Para obtener un valor proporcional a la potencia real se realiza un corrimiento de 10 lugares binarios a la derecha. De esta forma se obtienen los 17 bits más significativos (16 bits de dato y 1 bit de signo).

- Para desplegar en forma decimal el resultado de la medición, la salida de la Unidad Aritmética se convierte a su equivalente binario codificado en decimal (B.C.D.).

- El periodo de muestreo depende de la frecuencia de la señal de voltaje. La frecuencia de muestreo debe ser seleccionada de tal forma que las N pares de muestras de potencia, estén igualmente espaciadas sobre el intervalo de medición.

Este Wattmetro digital está diseñado para aceptar variaciones de $\pm 30\%$ en la frecuencia de la línea (50 Hz).

Por tanto, se mantiene constante el número de muestras de potencia.

Para tal efecto, se emplea el PLL ("phase lock loop") como multiplicador de frecuencia para controlar la razón de muestreo.

Se conecta un Schmitt Trigger entre el transformador de voltaje y el PLL, para generar así una señal cuadrada adecuada a la entrada del PLL. Esta señal tiene la frecuencia de la señal de voltaje senoidal.

El PLL es usado para generar 1024 muestras por cada ciclo de la señal de voltaje. También se emplea para generar diferentes pulsos (o señales de control) necesarios para sincronizar los circuitos empleados por el instrumento.

II.2.2.-MEDIDOR DIGITAL DE POTENCIA EMPLEANDO UN ADC NO-LINEAL

En un sistema monofásico en condiciones de estado estable, los valores instantáneos de las señales de voltaje y corriente están plenamente definidos por las siguientes ecuaciones.

$$V(t) = V_p \cdot \text{Sen}(2\pi f t) \quad \dots (2.3)$$

$$i(t) = i_p \cdot \text{Sen}(2\pi f t \pm \theta) \quad \dots (2.4)$$

La potencia real es

$$P(t) = V_p \cdot i_p \cdot \text{Cos} \theta \quad \dots (2.5)$$

Donde:

V_p e i_p son los valores de pico del voltaje y la corriente, respectivamente.

f es la frecuencia de la línea de potencia y

θ es el ángulo de fase entre el voltaje y la corriente.

II.2.2.1.- PRINCIPIO DE OPERACION

Este instrumento obtiene la multiplicación digital de las señales de voltaje y corriente, empleando el principio de "un cuarto de los cuadrados" o "la diferencia de dos números elevados al cuadrado".

Este principio se basa en la siguiente identidad, para dos números V_v y V_i .

$$4 \cdot V_v \cdot V_i = (V_v + V_i)^2 - (V_v - V_i)^2 \quad \dots (2.6)$$

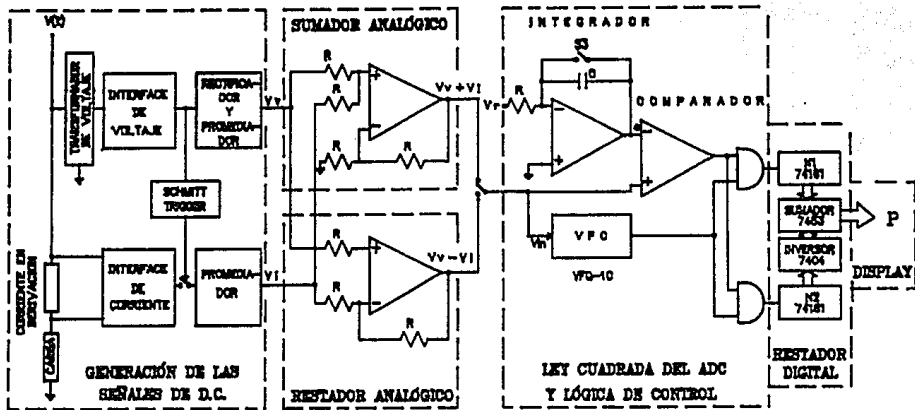


Figura 11.10 Diagrama de bloques del Wattmetro Digital que emplea un ADC no-lineal

Como se puede apreciar de esta ecuación, es factible determinar en forma indirecta la multiplicación de dos señales analógicas.

El procedimiento resulta ser simple: Sumar ambas señales (o "números: V_v y V_i ") y elevarlas al cuadrado (se obtiene $(V_v+V_i)^2$), después se hace lo mismo con la diferencia de estas señales. La resta de las dos cantidades resultantes es proporcional al producto deseado (ver la ecuación 2.5).

En la figura II.10 se presenta el diagrama de bloques del dispositivo.

II.2.2.- GENERACION DE LAS SEÑALES DE D.C.

Observe la etapa correspondiente en la figura II.10.

En esta etapa se generan dos señales de corriente directa (DC) (V_v y V_i) proporcionales a V_p e $i_p \cdot \cos \theta$, respectivamente. Ambas señales de DC son sumadas y restadas, para luego ser convertidas a una serie de pulsos con una frecuencia proporcional al cuadrado (ley cuadrada del ADC) de la suma y diferencia, respectivamente.

En este instrumento se emplea un convertidor de voltaje a frecuencia (VFC) altamente lineal.

Todos los dispositivos analógicos son implementados con la ayuda de una computadora analógica e híbrida, la cual, tiene implementada estas funciones con un alto grado de linealidad.

Al rectificar la señal de voltaje descrita en la ecuación (2.3), se genera una señal V_v de DC proporcional a V_p .

$$V_v = \frac{1}{T} K_v \cdot K_i \int_0^T V_p \cdot \text{Sen}(\omega t) dt$$

integrando en medio periodo con $T = \frac{\pi}{\omega}$ se obtiene

$$V_v = \frac{K_v \cdot V_p \cdot K_i}{\pi / \omega} \int_0^{\pi / \omega} \text{Sen}(\omega t) dt$$

$$V_v = \frac{K_v \cdot V_p \cdot K_i}{\pi} \left[\text{Cos}(\omega t) \right]_0^{\pi / \omega}$$

por tanto

$$V_v = \frac{2 \cdot V_p}{\pi} \cdot K_i \cdot K_v \quad \dots (2.7)$$

donde:

K_v es la relación de vueltas del transformador de voltaje y el factor de escalamiento del divisor de voltaje y

K_i es la ganancia constante del circuito promediador de V_a .

Como se indica en la figura II.10, la señal de corriente es controlada por un interruptor analógico, este se activa por una señal cuadrada proveniente de la señal de voltaje.

Con la etapa de "corriente en derivación" se obtiene un voltaje proporcional a la señal de corriente de entrada. Se habilita su promediador cuando el interruptor analógico está activo, esto es, cuando se presenta la segunda mitad del periodo de la señal de voltaje de entrada. La salida de este promediador es una señal de DC proporcional a $i_p \cdot \text{Cos}\theta$.

$$V_I = \frac{K_v \cdot K_z}{\pi/\omega} \int_0^{\pi/\omega} i_p \cdot \text{Sen}(\omega t - \theta) dt$$

Se puede demostrar que

$$V_I = \frac{2 \cdot K_v \cdot K_z}{\pi} \cdot i_p \cdot \text{Cos} \theta \quad \dots (2.8)$$

Donde:

K_z es la ganancia constante del circuito promediador de V_b .

Ambos voltajes V_v y V_I son aplicados a un sumador y restador. Cada una de estas salidas se aplica por separado al Comparador Analógico y al VFC.

II.2.2.3.- LEY CUADRADA DEL ADC EMPLEANDO UN VFC

Observe la etapa correspondiente en la figura II.10.

Cuando la salida del integrador alcanza el nivel del voltaje de entrada, el comparador envía a su salida un cero lógico. En caso contrario, se mantiene en uno lógico. Al mismo tiempo, el VFC produce una serie de pulsos con una frecuencia proporcional al voltaje de entrada.

La salida del contador será

$$N = f \cdot t \quad \dots (2.9)$$

Donde:

f = frecuencia de salida del VFC

$$f = K_s \cdot V_{in} \quad \dots (2.10)$$

Donde:

K_3 es el factor de escala del VFC. y

$V_{in} = V_v + V_r$ o $V_{in} = V_v - V_r$ Esto depende de la posición del interruptor

El voltaje de salida del integrador es $e = \frac{-V_R}{RC} \cdot t$

Haciendo $K_4 = \frac{|-V_R|}{RC}$ → $t = \frac{1}{K_4} \cdot e$... (2.11)

Cuando se presenta un cero lógico a la salida de comparador se debe a que $e = V_{in}$, entonces, la ecuación (2.11) se convierte en

$$t = \frac{1}{K_4} \cdot V_{in} \quad \dots (2.12)$$

Sustituyendo las ecuaciones (2.10) y (2.12) en (2.9) se tiene

$$N = \frac{K_3}{K_4} \cdot V_{in}^2 \quad \dots (2.13)$$

Observe la etapa del Restador Digital en la figura II.10.

El contador N_1 determina el número de pulsos de frecuencia f_1 (proporcional al cuadrado de la suma de V_v y V_r), en el periodo de tiempo t_1 y el contador N_2 determina los otros pulsos de frecuencia f_2 (proporcional al cuadrado de la diferencia de V_v y V_r), en el periodo de tiempo t_2 .

El número de pulsos de ambos contadores se resta, para obtener

$$\frac{K_3}{K_4} \cdot [(V_V + V_I)^2 - (V_V - V_I)^2] \quad \dots (2.14)$$

Sin embargo, de la ecuación (2.6) se sabe que la diferencia de los cuadrados es cuatro veces el producto de V_V y V_I , entonces de la ecuación (2.14) se obtiene la potencia real

$$P \propto \frac{4 \cdot K_3}{K_4} \cdot V_V \cdot V_I \quad \dots (2.15)$$

Finalmente al sustituir las ecuaciones (2.7) y (2.8) en (2.15) se obtiene la expresión para la potencia real.

$$P \propto \left[\frac{K_V}{\pi} \right]^2 \cdot \frac{K_I \cdot K_2 \cdot K_3}{K_4} \cdot V_p \cdot I_p \cdot \cos \theta \quad \dots (2.16)$$

$$P \propto V_p \cdot I_p \cdot \cos \theta \quad \dots (2.17)$$

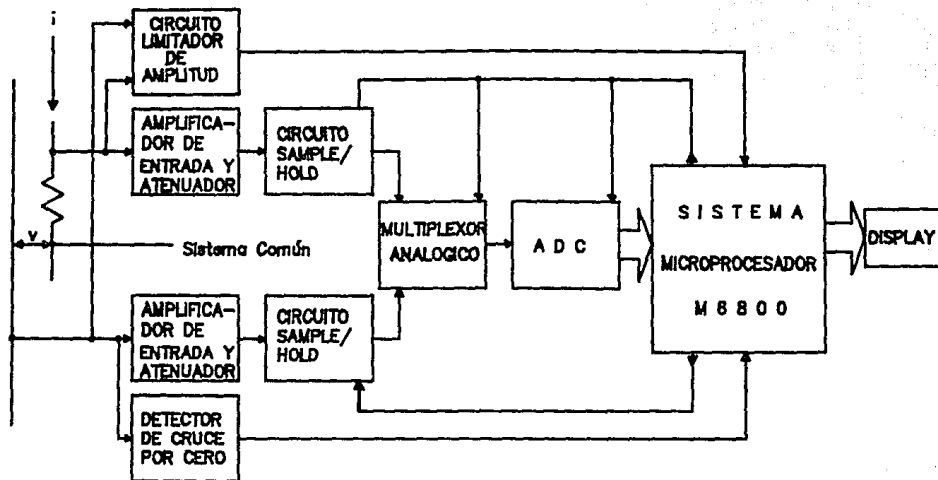


Figura II.11 Diagrama de bloques del Wattmetro Digital basado en un uP

II.2.3.- DISEÑO DE UN WATTMETRO DIGITAL BASADO EN UN MICROPROCESADOR

El método de medición adoptado emplea el muestreo sistemático de las formas de onda de voltaje y corriente, utiliza el mismo método de la sección II.2.1 "Diseño de un Wattmetro Digital CMOS". Por tanto, son válidas sus ecuaciones (2.1) y (2.2).

II.2.3.1.- "HARDWARE" DEL SISTEMA

Observe el diagrama de bloques de este Wattmetro monofásico, en la figura II.11.

Este diseño obtiene la potencia real empleando la ecuación (2.2), funciona en un rango amplio de frecuencia y emplea al menos 30 pares de muestras.

Para lograr este objetivo, debe seleccionar una frecuencia de muestreo tal que las N pares de muestras esten igualmente espaciadas (en intervalos de tiempo T_s) sobre el intervalo de medición (número entero de ciclos de la forma de onda de voltaje M.T.).

Este Wattmetro fué implementado con el microprocesador M6800 de 8 bits de Motorola, a este procesador se le agrega un Multiplicador por "hardware" (esto es, un circuito electrónico integrado que realiza esta función) de 8x8 bits y circuitos analógicos dedicados.

Los voltajes presentes en los circuitos de entrada son proporcionales al voltaje y corriente de carga.

Se empleó el Multiplicador por "hardware" para poder realizar los cálculos (el producto del voltaje y la corriente) en tiempo real, es decir, en el momento en el que se presentan las señales de entrada.

Para almacenar el programa del wattmetro fueron requeridos aproximadamente 2K Bytes de memoria.

Se emplean dos circuitos "sample/hold" (S/H) para obtener y retener simultáneamente los valores instantáneos de las señales de voltaje y corriente.

Las muestras son representadas con los 12 bits (11 bits para la magnitud y 1 bit para el signo) del ADC.

II.2.32- OPERACION DEL SISTEMA

Para controlar la razón de muestreo se determina el periodo de la señal de voltaje, como sigue:

El tiempo que se tiene entre dos interrupciones al microprocesador (μP) representa el periodo de la forma de onda de voltaje, se detecta dos veces el cruce por cero en el momento que pasa de negativo a positivo.

Siempre y cuando la frecuencia de la señal de entrada este en el rango del instrumento (DC a 1 KHz), el proceso de medición de la potencia real o promedio inicia con la primer interrupción.

El número de muestras (N) puede ser obtenido de la relación

$$N = \text{parte entera} \left[\frac{N_c \cdot T_c}{T_d} \right] \quad \dots (2.18)$$

Donde:

N_c es la cuenta entre dos interrupciones sucesivas.

T_c es el tiempo de un ciclo del contador (temporizador por "software"), y

T_d es el tiempo del ciclo de la rutina de lectura de datos.

Cuando se detecta la segunda interrupción se calcula el periodo de tiempo de la señal.

Si el valor de N (calculado con la ecuación 2.18) es menor a 30 muestras, entonces el intervalo de medición se incrementa y se recalcula el número de muestras, este proceso se repite hasta encontrar un valor de $N \geq 30$. Entonces la relación $2M/N$ es probada y si el resultado es entero, el intervalo de medición (M.T) se incrementa en un periodo (T) de la señal de voltaje mientras N permanece constante.

El periodo de muestreo (el tiempo T_s entre muestras sucesivas) se puede calcular con la siguiente expresión

$$T_s = \frac{M.T}{N} \quad \dots (2.19)$$

Una vez obtenido el T_s se procede a iniciar la rutina de lectura de datos, no obstante, debido a la velocidad del μP , es indispensable el uso de un retardo de tiempo. Este fue implementado por "software" con instrucciones de no-operación (NOP). Cuando concluye este retardo la rutina de lectura de datos se inicia.

Los circuitos S/H se fijan en el modo de retención ("hold") y el multiplexor analógico se fija para que la muestra de voltaje se envíe al ADC, mientras la muestra de corriente se mantiene aislada.

Con un programa ("software") el μP se hace cargo de la sincronización del dispositivo, genera todas las señales de control y controla los circuitos S/H. el Multiplexor Analógico. el ADC.... Habilita el ADC al inicio de la conversión y este envía al μP una señal de control para indicarle que la conversión ha concluido.

Después habilita la muestra de corriente a la entrada del ADC y el proceso se repite tantas veces como muestras se requieran (N veces).

Las palabras digitales que corresponden a cada par de muestras son convertidas a números sin signo. El producto se obtiene por partes empleando el multiplicador de 8 bits. los productos parciales son ensamblados para producir el resultado. el cuál, finalmente es redondeado a 16 bits.

El producto se resta o suma (eso depende del signo del producto j-ésimo) a un acumulador de 32 bits, y el resultado se guarda en el acumulador con el signo asociado al producto de cada par de muestras.

El valor promedio de la potencia puede ser calculado al dividir (por "software") el resultado por N.

La potencia real es escalada y desplegada (en B.C.D.) con su signo.

Para calcular la potencia real en la Tabla 2.1 se presenta el número de pares de muestras (N), el periodo de muestreo (T_s) y el período de medición (M.T) para varias frecuencias de entrada en el rango de DC a 1 KHz.

Como se aprecia en esta Tabla, a frecuencias abajo de 100 Hz el instrumento toma solo un ciclo de la señal de entrada para responder a los cambios en la potencia o en la frecuencia. A manera de comprobación, si la frecuencia es de 50 Hz, entonces, el periodo de muestreo será

$$T_s = (M.T)/N = (1 \times 20 \times 10^3 \mu s) / 65$$

$$T_s = \approx 308 \mu s$$

TABLA 2.1

FRECUENCIA (Hz)	PERIODO DE SENAL (ms)	NUM. DE MUESTRAS N	PERIODO DE MUESTREO (μs)	PERIODO DE MEDICION (ms)
10	100	328	305	100
50	20	65	308	20
100	10	32	313	10
500	2	32	313	10
1000	1	32	313	10

Este Wattmetro detecta cuando la frecuencia de entrada y/o la amplitud de las señales de entrada están fuera de rango. Cuando esto sucede el "display" presenta ceros y se mantiene con ese despliegue hasta que se corrija el problema.

El programa monitor (o programa del wattmetro) únicamente detecta errores en los programas (en el "software").

Finaliza este capítulo con la descripción del siguiente método.

II.2.4.- MEDICION DIGITAL DE LA POTENCIA ACTIVA Y REACTIVA EMPLEANDO "SAMPLE/HOLD"

El principio de operación se presenta a continuación.

Considere un sistema normal de potencia monofásica, donde las señales de voltaje y corriente, bajo condiciones de estado estable, son de naturaleza senoidal y por tanto estas se describen como sigue:

$$V(t) = V_m \text{ Sen } (\omega t)$$
$$i(t) = I_m \text{ Sen } (\omega t + \theta)$$

Donde:

- V_m es el valor de pico del voltaje de fase $V(t)$
- I_m es el valor de pico de la corriente de la línea $i(t)$
- ω es 2π veces la frecuencia de la señal $V(t)$ o $i(t)$
- θ es el ángulo de fase entre $i(t)$ y $V(t)$.

La técnica propuesta requiere de la multiplicación de V_m e $I_m \text{ Cos } \theta$, para obtener la potencia activa, y de la multiplicación de V_m e $I_m \text{ Sen } \theta$ para la potencia reactiva.

Esta se basa en la generación de tres señales de Corriente Directa (DC) empleando "sample/hold", la primera es proporcional al V_m , la segunda es proporcional a la $i(t)$, en el instante en el cual $V(t) = 0$, esto es, cuando la $i(t)$ es igual a $I_m \text{ Sen } \theta$, y la tercera es proporcional a la $i(t)$, en el instante en el cual $V(t) = V_m$, esto es, cuando la $i(t)$ es igual a $I_m \text{ Cos } \theta$.

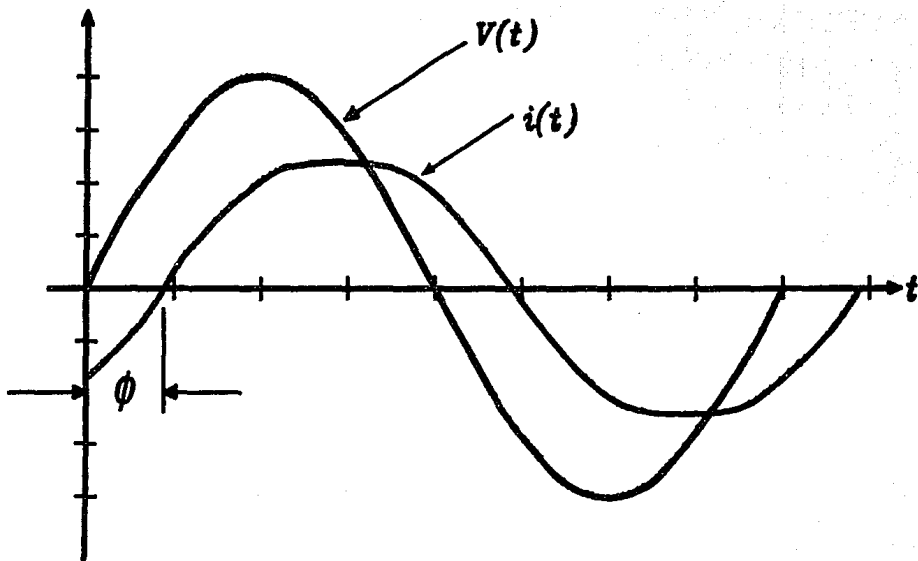


Figura II.12 Señales de voltaje y corriente

Para la obtención de estas señales de Corriente Directa, se emplea la figura II.12.

cuando $\omega t = 0$, esto es, en el cruce por cero

se obtiene $i(t) = I_m \text{ Sen } (0 + \theta)$

$$i(t) = I_m \text{ Sen } \theta$$

Sustituyendo $\omega t = \frac{\pi}{2}$

se determina $V(t) = V_m$

$$i(t) = I_m \text{ Sen } \left(\frac{\pi}{2} + \theta \right)$$

$$i(t) = I_m \text{ Cos } \theta$$

REFERENCIAS

E.W. Golding and F.C. Widdis, "Electrical Measurements and Measuring Instruments", 5a. ed., Gran Bretaña, Ed. PITMAN PAPERBACKS, 1983.

Z.M.A. ISMAIL and M.A.H. ABDUL-KARIM, "CMOS digital wattmeter design", INT. J. ELECTRONICS, VOL. 63, NO. 4, 631-640, 1987.

BASIM A. HAFETH and MAJID A.H. ABDUL-KARIM, "Digital power meter using a non-linear ADC", INT. J. ELECTRONICS, VOL. 57, NO. 1, 179-186, 1984.

JOHN J. HILL and W.E. ALDERSON, "Design of a Microprocessor-Based Digital Wattmeter", IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS AND CONTROL INSTRUMENTATION, VOL. IECI-29, NO. 3, AUGUST 1981.

C.H. Dix, "Calculated performance of a digital sampling wattmeter using systematic sampling", Proc. Inst. Elec. Eng., Vol. 129, Pt. A, No. 3, 172-175, MAY 1982.

KAREEM A. HAMAD, MUNTHAR Y. JABOURI and TARIK R. AL-KHATEEB, "Digital active and reactive power measurement using sample/hold", INT. J. ELECTRONICS, VOL. 65, NO. 2, 263-267, 1988.

CAPITULO III

FORMALIZACION DEL PROBLEMA Y ESPECIFICACIONES DEL DISPOSITIVO

A continuación se presenta el análisis de los métodos digitales mencionados en el capítulo anterior.

III.1- ANALISIS DEL DISEÑO DEL WATTMETRO DIGITAL CMOS

Para la obtención de la potencia real este diseño emplea la multiplicación e integración digital de las muestras instantáneas de voltaje y corriente.

Ventajas de este diseño:

- Emplea únicamente circuitos CMOS y por tanto la disipación de potencia es mínima.
- Utiliza un PLL para sincronizar la frecuencia de muestreo con el periodo de la señal. El instrumento fué diseñado para trabajar con una señal senoidal a una frecuencia de 50 Hz \pm variaciones del 30%.
- Para obtener un seguimiento de la señal de entrada, usa un ADC que emplea la técnica "tracking", este provee una velocidad y costo razonables, además, como la entrada analógica cambia lentamente, no requiere circuitos "sample-hold" para muestrear y retener a la señal analógica.
- La medición digital de la potencia está continuamente disponible a la salida.

Desventajas de este diseño:

- El "hardware" de la Unidad Aritmética restringe un incremento en el número de muestras de las señales de entrada. También se limita a medir únicamente la Potencia Real.
- Se complica la medición de otros parámetros del triángulo de potencias: la potencia reactiva, la potencia aparente y el factor de potencia.
- No se puede autodiagnosticar.

III.2.- ANALISIS DEL MEDIDOR DIGITAL DE POTENCIA EMPLEANDO UN ADC NO-LINEAL

Este artículo presenta un método para la medición de la potencia eléctrica, este consiste en la generación de dos señales de D.C., proporcionales a V_m e $I_m \cdot \cos\theta$. Emplea el principio de "un cuarto de la diferencia de dos números elevados al cuadrado", esto es

$$V \cdot I = \frac{1}{4} [(V+I)^2 - (V-I)^2]$$

Ventajas de este medidor:

- Requiere solo de dos muestras (V_m e $I_m \cdot \cos\theta$) para obtener la potencia real.
- La multiplicación se realiza en forma indirecta, empleando el principio de "un cuarto de la diferencia de dos números elevados al cuadrado". Así, el cuadrado de la suma y la resta de las señales de entrada, producen respectivamente dos voltajes analógicos.

Estos voltajes se envían a un oscilador controlado por voltaje (VFC) y los pulsos que este genera los emplea un contador, para determinar el número de pulsos que representa a esta señal analógica.

Desventajas de este medidor:

- La precisión del dispositivo disminuye al emplear dispositivos analógicos para: obtener las señales de D.C., realizar la suma y resta, y convertir el voltaje en frecuencia.
- Solo funciona a la frecuencia de la línea.
- Se complica la medición de otros parámetros del triángulo de potencias: la potencia reactiva, la potencia aparente y el factor de potencia.
- No se puede autodiagnosticar.

III.3.- ANALISIS DEL DISEÑO DE UN WATTMETRO DIGITAL BASADO EN UN MICROPROCESADOR

La implementación de este Wattmetro de muestreo, emplea un μP para realizar la integración digital de la multiplicación instantánea de las muestras de las señales de voltaje y corriente. El muestreo de las formas de onda, se realiza en instantes discretos equiespaciados en el tiempo.

El proceso de medición se toma sobre un número entero CM de ciclos de la señal. El periodo de muestreo es MCT/N , siempre y cuando $2(M/N)$ no sea entero. Donde T es el periodo de la señal de entrada y N es el número de pares de muestras del voltaje y la corriente.

Ventajas de este Wattmetro Digital:

- No requiere del PLL, en su lugar, calcula el periodo de la señal de entrada, interrumpiendo al μP en el cruce por cero de la señal de voltaje.
- Funciona en un rango de frecuencia de dc a 1 KHz.
- Si detecta la amplitud o la frecuencia fuera de rango inicializa al dispositivo.
- Al emplear un multiplicador por "hardware", la multiplicación de las muestras del voltaje y la corriente son calculados en tiempo real.
- Autodiagnóstica problemas del software.

Desventajas del Wattmetro Digital:

- Emplea un periodo de muestreo igual a MCT/N , siempre y cuando $2CM/N$ no sea entero. Sin embargo, esta condición es un caso particular, ya que evita el error únicamente en la frecuencia fundamental.

En cambio cuando m y n son números primos, la contribución al error en la potencia instantánea se presenta únicamente en los múltiplos de la frecuencia fundamental de la señal.

- Requiere de dispositivos analógicos de gran precisión.
- Al usar el método de integración digital, la medición de la potencia reactiva, la potencia aparente y el factor de potencia; requieren de más programación y mayor capacidad de memoria.

A continuación se presenta el método adoptado en la presente tesis:

III.4.- ANALISIS DE LA MEDICION DIGITAL DE LA POTENCIA ACTIVA Y REACTIVA EMPLEANDO "SAMPLE/HOLD"

El autor de este método digital obtuvo la Potencia Real (P) y la Potencia Reactiva (Q).

Las ventajas que presenta son excelentes, ya que únicamente requiere de la generación de tres señales de c.d. proporcionales a los valores instantáneos de las señales de voltaje y corriente: V_m , I_m e $I_m \cdot \cos\theta$.

Así se evita, el muestreo sistemático (con un intervalo de medición múltiplo del período de señal) de las señales de voltaje y corriente. Por tanto, el error de truncamiento no se presenta.

A CONTINUACION SE PRESENTA LA FILOSOFIA DE DISEÑO Y LAS ESPECIFICACIONES DEL DISPOSITIVO.

Empleando un ciclo de la señal y rectificando digitalmente las señales de entrada, es factible generar dos veces cada una de estas señales de c.d. y por tanto obtener los valores promedio de los parámetros del triángulo de potencia.

El medidor fue diseñado e implementado para operar en un sistema normal de potencia monofásica, donde las señales de corriente y voltaje, bajo condiciones de estado estable, son de naturaleza senoidal.

El medidor es capaz de sensar la Potencia Real (P), la Potencia Aparente (S) y el Factor de Potencia (f.p.). Estos parámetros se obtienen como sigue:

$$\left. \begin{array}{l} P \propto V_m \cdot I_m \cdot \cos\theta \\ f.p. = \frac{I_m \cdot \cos\theta}{I_m} \end{array} \right\} \begin{array}{l} \text{Multiplicando dos señales de c.d.} \\ \text{Dividiendo dos señales de c.d.} \end{array}$$

Para el cálculo de la S, no se emplea el teorema de Pitágoras, ya que esto implica el uso de la raíz cuadrada. En su lugar se emplea una simple división de dos parámetros del triángulo de potencias:

$$S = \frac{P}{f.p.}$$

Este medidor está diseñado para funcionar en una rango de corriente de 1 a 18 Amperes de pico (15 Amperes RMS), tolera la variación de la frecuencia en la línea (Según la CFE) de 60 Hz \pm 10% y también acepta variaciones en el voltaje monofásico de 127 Vrms \pm 10%.

REFERENCIAS

Z.M.A. ISMAIL and M.A.H. ABDUL-KARIM. "CMOS digital wattmeter design", INT. J. ELECTRONICS, VOL. 63, NO. 4. 631-640, 1987.

BASIM A. HAFETH and MAJID A.H. ABDUL-KARIM. "Digital power meter using a non-linear ADC", INT. J. ELECTRONICS, VOL. 57, NO. 1, 179-186, 1984.

JOHN J. HILL and W.E. ALDERSON. "Design of a Microprocessor-Based Digital Wattmeter". IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS AND CONTROL INSTRUMENTATION, VOL. IECI-28, NO. 3, AUGUST 1981.

C.H. Dix. "Calculated performance of a digital sampling wattmeter using systematic sampling", Proc. Inst. Elec. Eng., Vol. 129, Pt. A, No. 3, 172-173, MAY 1982.

KAREEM A. HAMAD, MUNTHAR Y. JABOURI and TARIK R. AL-KHATEEB. "Digital active and reactive power measurement using sample/hold", INT. J. ELECTRONICS, VOL. 65, NO. 2, 263-267, 1988.

F.J.J. Clark and J.R. Stockton. "Principles and Theory of Wattmeters Operating on the Basic of Regularly Spaced Sample Pairs", Jour. of Physics E: Scientific Instruments, Vol. 15, No. 6, pp. 645-652, June 1982.

CAPITULO IV

DISEÑO DEL MEDIDOR

IV.1- DIAGRAMAS DE BLOQUES

La representación más simple del medidor, es una "caja negra". A esta le entran señales y como respuesta, el instrumento realiza un despliegue. Tal y como se describe en la figura IV.1 que a continuación se presenta:

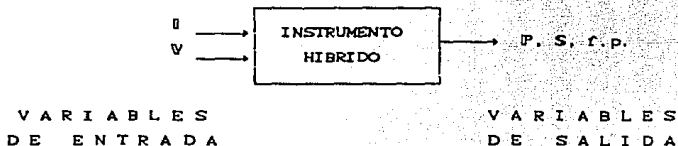


Figura IV.1

En un sistema normal de potencia monofásica, en condiciones de estado estable, se generan las señales de voltaje (V) y corriente (I) de naturaleza senoidal, esto es, las VARIABLES DE ENTRADA.

Este INSTRUMENTO HIBRIDO emplea dispositivos eléctricos, analógicos y digitales para sensar y realizar operaciones con V e I y obtiene el despliegue de las VARIABLES DE SALIDA: Potencia Real (P), Potencia Aparente (S) y Factor de Potencia (f.p.).

El diagrama de Bloques de la figura IV.2 es básico en los instrumentos digitales de medición de potencia. En seguida se explica brevemente su funcionamiento.

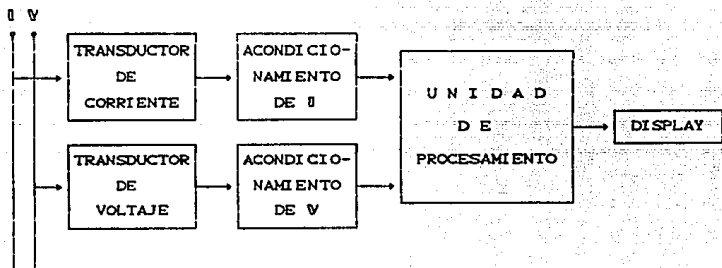


Figura IV.2

El transductor de corriente convierte la señal senoidal de corriente en una señal senoidal de voltaje.

El transductor de voltaje, atenúa la amplitud de la señal de voltaje a un nivel apropiado para la etapa de acondicionamiento de V, y esta adapta el voltaje de la señal a los requerimientos de la unidad de procesamiento.

El diseño de la etapa de acondicionamiento de I, depende de los niveles de voltaje que envía el sensor de corriente y del nivel de voltaje que acepta la unidad de procesamiento.

El "display" se emplea para desplegar: el resultado numérico de la medición y posibles errores en la lectura de V e I.

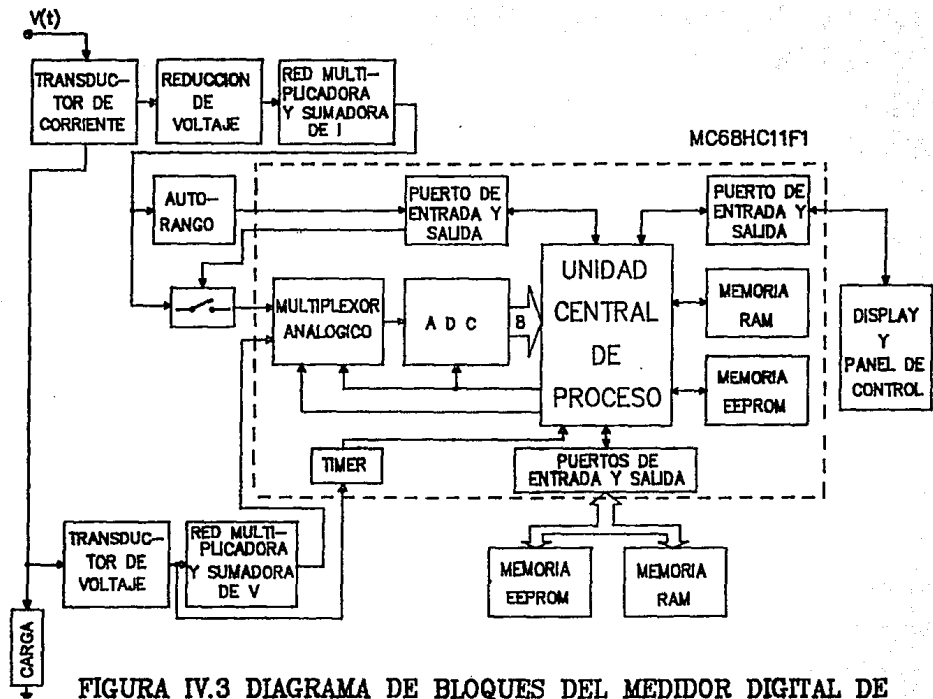


FIGURA IV.3 DIAGRAMA DE BLOQUES DEL MEDIDOR DIGITAL DE POTENCIA REAL (P), APARENTE (S) Y FACTOR DE POTENCIA (f.p.)

La unidad de procesamiento realiza operaciones con las señales V e I, de acuerdo con la secuencia de pasos (algoritmo) establecida en el capítulo III y determina el equivalente digital de P, S y f.p.

En la figura IV.3. se presenta el diagrama de bloques del instrumento monofásico, tema de la presente tesis.

A continuación se describe el diseño fundamental de este diagrama de bloques, así como las pruebas pertinentes para comprobar su funcionamiento correcto.

El criterio a seguir será el comparar los resultados experimentales de cada prueba, con sus correspondientes valores teóricos de diseño y se aceptará dicha prueba, si los resultados obtenidos cumplen con las condiciones de diseño.

Las pruebas que se emplearan (dependen de la naturaleza del diseño) son las siguientes:

- a) *Pruebas pasivas* se les denomina así, debido a que el sistema no cuenta con alguna excitación eléctrica.
- b) *Pruebas activas* se les denomina así, debido a que el sistema que se somete a prueba se encuentra energizado.

Se sensan las señales de voltaje y corriente, debido a su gran amplitud, ambas señales son acondicionadas a señales de voltaje, en un rango de 0 a 5 volts. Es recomendable que estas etapas tengan protección.

IV.2.- TRANSDUCTOR DE CORRIENTE

El objetivo de esta etapa es obtener un voltaje alterno proporcional a la señal de corriente senoidal (de la fase). Para lograrlo emplea un transductor de corriente en derivación, y una red de amplificadores para desacoplar y amplificar 10 veces la señal de entrada.

El sensor de corriente es una resistencia de valor pequeño que no afecta a la impedancia de carga (usualmente de unos cuantos ohms). Esta elección se debe a su alta linealidad (la señal de salida no defasa a la señal de entrada), bajo costo y fácil construcción.

Se propone una resistencia de precisión (R_D) de 0.01Ω de Nicromel.

A continuación se presenta el procedimiento para construir la resistencia de precisión, empleada en nuestro transductor de corriente.

Se empleó el Nicromel (material resistivo) por su alta densidad resistiva ($\rho = 100 \times 10^{-8}$ en $\Omega \cdot m$), bajo coeficiente de variación de temperatura ($\alpha = 0.0004 \text{ } ^\circ C^{-1}$) y elevado punto de fusión.

Para determinar la longitud de esta resistencia se empleó

- La siguiente ecuación:

$$R = \rho \cdot \frac{L}{A} \quad \dots (4.1)$$

- Micromel de calibre 11 (Área de 4.17 mm²)

Se despeja L (longitud del material) de la ec. (4.1) para obtener así su valor. Sustituyendo valores se obtiene

$$L = \frac{A \cdot R}{\rho} = \frac{4.17(0.01)}{100 \times 10^{-8} \times 1000} = 41.7 \text{ mm}$$

Para determinar su error en el peor caso se realizó la siguiente prueba activa.

Se aplicó una corriente de 15 Amperes rms (o 21.2132 Amperes de pico) a esta resistencia, para lo cual, se utilizó una Fuente de poder de corriente de D.C. Con ayuda de un Termómetro de mercurio se determinó que la temperatura de esta resistencia fué de aproximadamente 60°C.

Se empleó el siguiente análisis matemático para determinar la magnitud de la variación de la resistencia con la temperatura

$$R = R_{20^{\circ}\text{C}} (1 + \alpha \Delta T) \quad \dots (4.2)$$
$$\Delta T = T_{\text{máx}} - T_{\text{amb}} = 60^{\circ}\text{C} - 24^{\circ}\text{C} = 36^{\circ}\text{C}$$

Sustituyendo valores en la ec. (4.2) se obtiene:

$$R = 0.01(1 + 0.0004(36))$$
$$R = 0.01(1 + 0.0144)$$

Por tanto, el error que se presenta en este transductor de corriente (en un caso crítico, esto es, cuando sensa una corriente en la fase de 21.2 Amperes de pico) es menor al 1.5%.

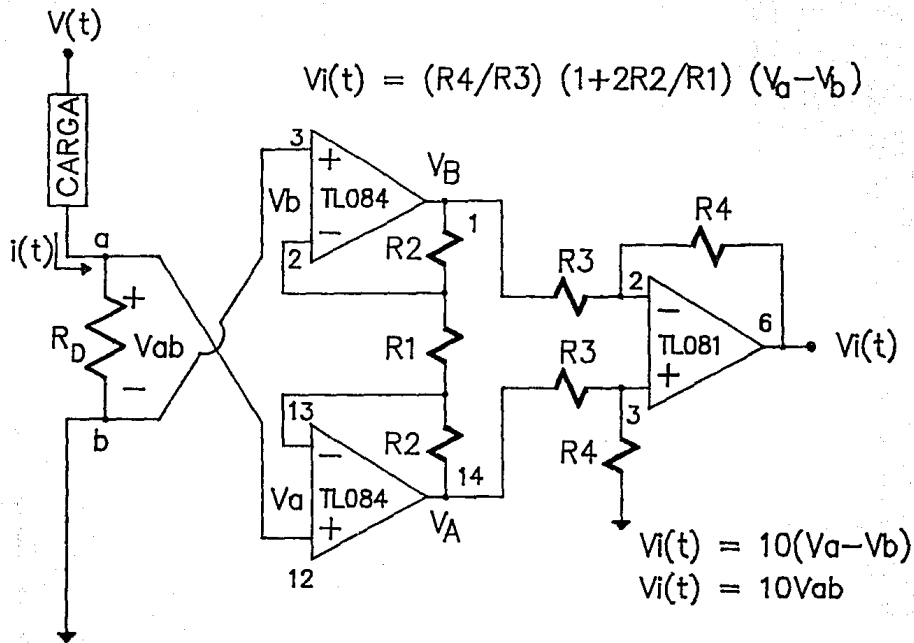


Figura IV.4

El rango aceptable en este transductor de corriente, y por tanto, en el instrumento de medición es de 0 a 21.2 Amperes de pico (esto es de 0 a 15 Amperes rms).

Observe la figura IV.4.

El voltaje máximo a la salida del transductor de corriente es

$$V_{ab\text{ m}dx} = R \cdot i_{\text{m}dx} = 0.01\Omega (21.21 \text{ Amp. de pico})$$

$$V_{ab\text{ m}dx} = 0.2121 \text{ Volts de pico}$$

Sin embargo, la etapa de autorango y reducción de voltaje requieren que el $V_{ab\text{ m}dx}$ sea amplificado 10 veces.

$$\text{Por tanto, } V_{ip}(t) = 10 \cdot V_{ab\text{ m}dx} = 2.121 \text{ Volts de pico}$$

IV.3.- TRANSDUCTOR DE VOLTAJE

El objetivo de esta etapa es disminuir la amplitud de la señal de voltaje monofásico (de fase a neutro) a ± 2.5 volts de pico (en la sección IV.4 se justifica esta condición de diseño).

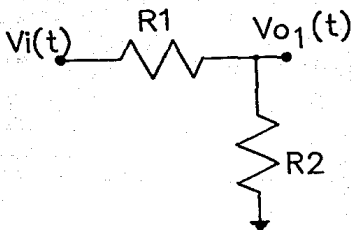
También es importante que esta etapa no introduzca ningún defasamiento en la señal de voltaje de salida, ya que de ello depende la veracidad del método digital adoptado y por tanto, la exactitud del instrumento (ver Capítulo III).

Para satisfacer estas condiciones de diseño es conveniente emplear un divisor de voltaje puramente resistivo. Con esta elección la señal de voltaje de salida no defasa al voltaje de entrada. Además es un elemento pasivo de bajo costo.

Se recomienda un valor alto en la impedancia de la red de transducción de voltaje, para que no afecte a la impedancia de carga (usualmente de unos cuantos ohms), a la cual se desea medir su potencia y factor de potencia.

La CFE envía a los usuarios un voltaje monofásico de 127 Vac (o Vrms) con una variación de $\pm 10\%$ (generalmente con -10%). Para diseño se empleará el voltaje en el peor caso.

Se propone la siguiente red resistiva de la figura IV.5.



$$V_{o_1}(t) = \frac{R_2}{R_1 + R_2} \cdot V_i(t) \quad \dots (4.3)$$

Para el $V_i(t)$ máximo de 139.72 V_{RMS}, el voltaje de salida será.

$$V_{o_1}(t) = \frac{2.5}{\sqrt{2}} = 1.767767 \text{ V}_{\text{RMS}}$$

Figura IV.5

Por tanto, $1.767767 = \frac{139.72 R_2}{R_1 + R_2}$

Despejando R_1 , se tiene

$$R_1 \approx 78 R_2 \quad \dots (4.4)$$

Es indiferente fijar una u otra resistencia, se fija $R_1 = 1 \text{ M}\Omega$

Sustituyendo el valor de R_1 en la ecuación (4.4) se obtiene el valor $R_2 = 12.82 \text{ K}\Omega$, sin embargo como este valor no es comercial se empleará una resistencia con un valor inferior, $R_2 = 12 \text{ K}\Omega$.

Empleando los valores de R_1 y R_2 en la ec. (4.3), el voltaje máximo de salida es $V_{o_1}(t) = 1.6567 \text{ V}_{\text{RMS}}$, y el voltaje mínimo $V_o(t) = 1.3555 \text{ V}_{\text{RMS}}$.

De la ley de Joule se determina la disipación de potencia en la R_2 , esta es, $P_{R2} = (1.6567 \text{ V})^2 / 12 \text{ K}\Omega = 0.229 \text{ mW}$.

Se puede demostrar que la disipación de calor en la resistencia R_1 se determina con la siguiente expresión.

$$P_{R1} = R_1 \left[\frac{V_{i(c)} D}{R_1 + R_2} \right]^2$$

Sustituyendo valores para conocer la disipación de potencia en el peor caso, se obtiene $P_{R1} = 0.019$ mW.

Por tanto, con las resistencias $R_1 = 1$ M Ω y $R_2 = 12$ K Ω a $\frac{1}{4}$ de watt basta y sobra, ya que sólo emplean (en el peor caso) el 0.00% de su capacidad de disipación de calor.

IV.4.- RED MULTIPLICADORA-SUMADORA DE V

El objetivo de esta etapa es agregar a la señal senoidal de voltaje, un voltaje de "offset" de 2.5 volts de c.d., con lo cual, se produce un voltaje alterno que varía de 0 a 5 volts pico.

Una de las condiciones de diseño es no atenuar ni amplificar la señal de voltaje de entrada.

Para realizar estas operaciones, inicialmente se propone el circuito de la figura IV.6. Se puede demostrar que el voltaje de salida de este circuito es $V_o = V_{o1} + 2.5$.

Sin embargo, como se puede apreciar, este circuito requiere otra fuente adicional. Para evitarlo, se propone el circuito de la figura IV.7.

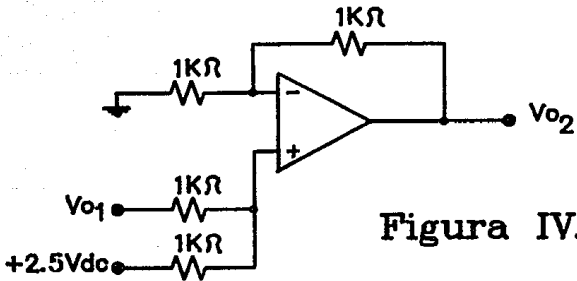


Figura IV.6

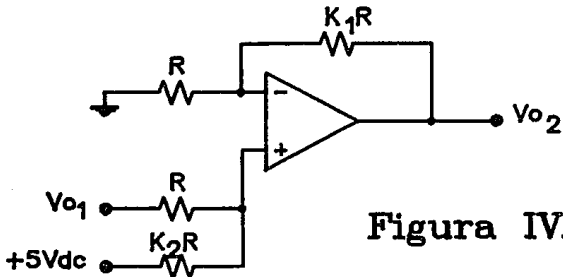


Figura IV.7

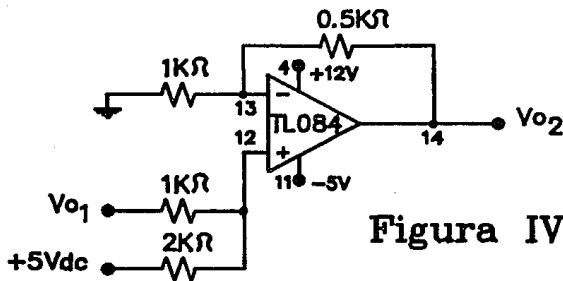


Figura IV.8

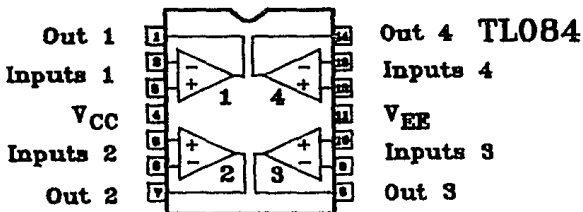
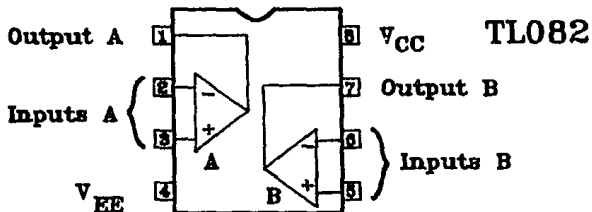
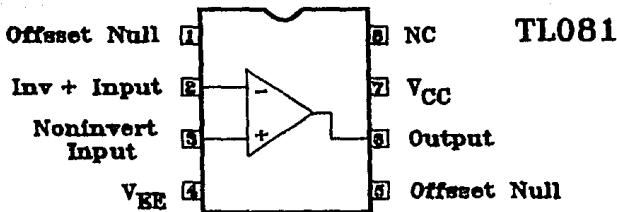


Figura IV.9 Amplificadores Operacionales entrada J F E T (Vista por arriba)

El amplificador operacional está conectado como "no inversor". Al emplear la propiedad de superposición se obtiene

$$V_{o_{tot}} = V_o \Big|_{V_{DC}=0} + V_o \Big|_{V_{o1}=0} \dots (4.6)$$

Aplicando propiedades del Amplificador operacional se obtiene:

$$V_o = (K_1 + 1) V_A \dots (4.7)$$

$$V_A \Big|_{V_{DC}=0} = \frac{K_2}{K_2+1} V_{o1} \dots (4.8)$$

$$V_A \Big|_{V_{o1}=0} = \frac{5}{K_2+1} \dots (4.9)$$

Sust. ec. (4.8) en (4.7):

$$V_o \Big|_{V_{o1}=0} = \frac{5(K_1+1)}{K_2+1} \dots (4.10)$$

Sust. ec. (4.8) en (4.7):

$$V_o \Big|_{V_{DC}=0} = \frac{K_2(K_1+1)}{K_2+1} V_{o1} \dots (4.11)$$

Si la ec. (4.10) se iguala a + 2.5 V_{DC}, se det. la relación entre

$$K_1 \text{ y } K_2: \quad K_2 = 2K_1+1 \dots (4.12)$$

Sustituyendo la ec. (4.12) en (4.11), se obtiene

$$V_o \Big|_{V_{DC}=0} = (K_1+0.5)V_{o1} \dots (4.13)$$

Como V_{o1} debe estar multiplicado por 1 (ver fig. IV.11)

$$K_1 = 0.5$$

sust. este valor en la ec. (4.12), se obtiene:

$$K_2 = 2$$

Por tanto, la función de transferencia es

$$V_{o2} = V_{o1} + 2.5 \quad \dots (4.14)$$

Este circuito fué implementado como se muestra en la figura IV.8, en esta figura se sustituye a R con 1 K Ω .

Como los resultados fueron los esperados, el circuito fué aceptado.

IV.5.- REDUCCION DE VOLTAJE

El objetivo de esta etapa es atenuar el voltaje V_{ab} que entrega el *Transductor de corriente*(tc) (ver la sección IV.2. Ahí se determinó que un voltaje de 2.2 Volts de pico corresponde a 21.2 Amperes de pico). esto se logra al emplear un simple divisor de voltaje resistivo.

Para obtener la relación de resistencias de este divisor se toma en cuenta el rango de trabajo del tc: de 0 a 21.2 Amperes de pico. Nosotros consideramos un voltaje mínimo del tc igual al 10% de su voltaje máximo. Por tanto, empleando la siguiente expresión se determinan algunos parámetros del *divisor de voltaje resistivo*.

$$\text{Relación de resistencias} = \frac{\text{Voltaje máximo del tc}}{\text{Voltaje mínimo del tc}} \quad \dots \text{ (4.15)}$$

Esto es,

$$\frac{R_{eq}}{R} = \frac{2.121 \text{ V}}{0.2 \text{ V}} \approx 10.6$$

R_{eq} debe ser mayor o igual a 10.6 R, ya que un valor menor a este, tendría un efecto indeseable: mover el rango utilizable del tc, esto es, el instrumento aceptaría un voltaje mayor al mínimo del tc y un voltaje menor al máximo del tc.

Por tanto, se propone $R_{eq} = 11 R$ y el circuito de la figura IV.10.

Para determinar el valor apropiado de la resistencia R, es indispensable tomar en cuenta las características de salida del amplificador V_{ab} , para evitar problemas de acoplamiento entre etapas (entre dispositivos).

Otra condición de diseño es que esta resistencia disipe la menor cantidad de potencia.

Se propone una $R = 1\text{K}\Omega$ en el diagrama de la figura IV.10.

En la Tabla IV.1 de la sección IV.6 (la cual será presentada posteriormente) se observa que el voltaje de salida del interruptor número 2 en el peor caso, es de 0.2 volts de pico.

A continuación se determina la disipación de calor de la resistencia R , de acuerdo a la Ley de Joule es $P = V^2/(2R)$. Cuando se cierra este interruptor, se obtiene que $P = 5 \mu\text{W}$.

Por tanto, con una resistencia $R = 1\text{K}\Omega$ a $\frac{1}{4}$ de watt basta y sobra, ya que solo emplea 0.002% de su capacidad de disipación de calor.

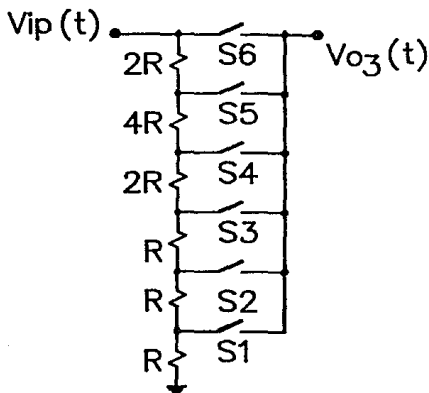


Figura IV.10

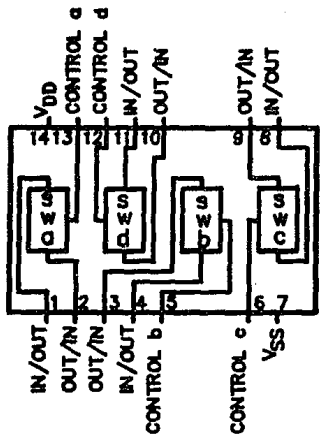
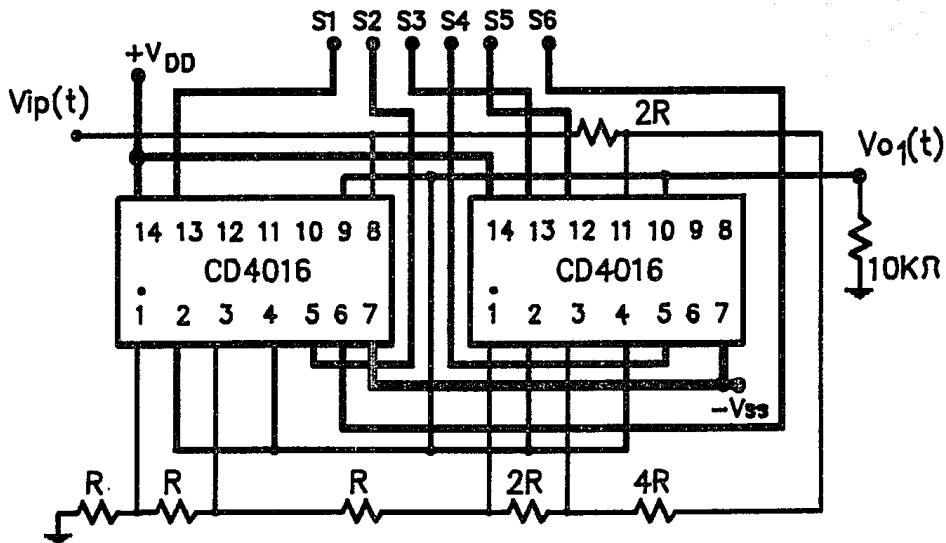


DIAGRAMA
ESQUEMATICO

INTE- RRUPTOR	SEÑAL DE CONTROL	LA SALIDA ES:
CERRADO	UNO LOGICO	SEÑAL DE ENTRADA
ABIERTO	CERO LOGICO	NO HAY SEÑAL

TABLA DE FUNCIONAMIENTO

Figura IV.11 Interruptor analógico CD4016BC



Donde R es de $1K\Omega$

Figura IV.12

Para implementar el diagrama de la figura IV.10 se empleó interruptores analógicos. Se utilizó el CD4016 por poseer las siguientes características:

- Alto grado de linealidad. 0.4% de distorsión (típica).
- Impedancia extremadamente alta de la entrada de control, $10^{15} \Omega$.
- Amplio rango de voltaje de la fuente de poder (V_{DD}) de 3V a 15V.
- Amplio rango de voltaje de entrada (V_{IN} , de la señal) de 0 a V_{DD} .

En la figura IV.11 se presenta el diagrama esquemático y la tabla funcional de este interruptor analógico.

La implementación del circuito de la figura IV.10 se muestra en la figura IV.12. Para polarizar los interruptores analógicos se empleó $V_{DD} = +5V$ y $V_{SS} = -5V$.

La prueba activa realizada a este circuito, fué con la finalidad de comprobar experimentalmente su funcionamiento correcto, en su rango de trabajo, además, verificar que el voltaje de salida de esta etapa es atenuado y no supera el valor de 0.1 volts de pico.

a) Se aplica una señal de voltaje senoidal, a la entrada del circuito. Con un Osciloscopio se observó que efectivamente la señal fué atenuada. El interruptor no afecto en forma apreciable la linealidad (el circuito no presento: atenuación, defasamiento ni distorsión) de la señal de salida.

Se vario la amplitud de la señal de voltaje, para así cubrir el rango de trabajo establecido por el transductor de corriente (observe la Tabla IV.1 de la sección IV.6). Para tal efecto los interruptores se abren o cierran con la restricción de cerrar uno a la vez.

Como los resultados de la prueba fueron los esperados el circuito fué aprobado.

IV.6.- RED MULTIPLICADORA-SUMADORA DE I

El objetivo de esta etapa es multiplicar por una constante a la señal senoidal de entrada (voltaje de salida de la etapa de *reducción de voltaje* de la sección IV.5).

Se amplifica la señal (proviene de la etapa de *transducción de corriente* de la sección IV.2) para obtener como máximo ± 2.5 volts, a este voltaje se le agrega un voltaje de "offset" de 2.5 volts de c.d., con lo cual se produce un voltaje que varía de 0 a 5 volts.

Este voltaje de "offset" es indispensable debido a que fueron discontinuados los ADC bipolares, incluso el μC HC11 sólo cuenta con un ADC monopolar.

El parámetro de diseño es que el voltaje de pico de 0.2 volts (voltaje mínimo del t_c) sea igual a +5 volts (máximo voltaje aceptable por el ADC).

Para realizar estas operaciones, se propone el circuito de la figura IV.13.

Haciendo un análisis similar al realizado en la sección IV.4 (de la red multiplicadora-sumadora de V) se puede demostrar que

$K_1 = 12$ y $K_2 = 25$ y el voltaje de salida es

$$V_{o4} = 12.5 V_{o3} + 2.5 V_{dc} \quad \dots(4.16)$$

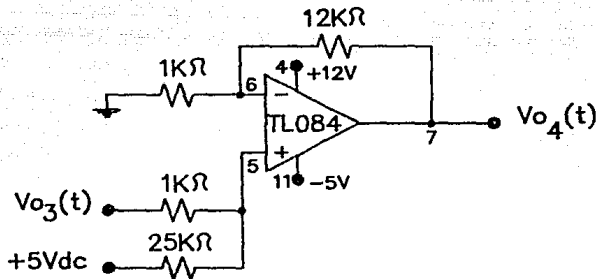


Figura IV.13

A partir de la figura IV.10 y la ecuación 4.16, se obtiene la tabla IV.4 que a continuación se presenta:

TABLA IV.2

SW	$V_i(t)_p$ [V]	$V_{os}(t)$ [V]	$V_{os}(t)$ [V] V_{ip} (negativo)	% de uso del ADC
1	2.2 a 1.1	0.2 a 0.1	0 a 1.25	50
2	2.2 1.1 a 0.733	0.4 0.2 a 0.132	-2.5 0 a 0.833	Para Dño. 55
3	0.733 a 0.44	0.2 a 0.12	0 a 1	60
4	0.44 a 0.244	0.2 a 0.11	0 a 1.111	55
5	0.244 a 0.2	0.2 a 0.118	0 a 0.454	82
6	0.2	0.2	0	100

IV.7.- AUTORANGO

Su objetivo es ubicar la amplitud de la señal en el rango correcto: de 2.5 a 5 volts (de c.d.), esto es, cerrar el interruptor analógico apropiado (uno a la vez).

Quando este voltaje es mayor a 5 volts el circuito selector de rango, detecta que la señal tiene un sobrevoltaje y avisa al μC HC11F1 para que corrija esta condición, al seleccionar el rango correcto, esto es, el interruptor anterior (para tener así mayor atenuación del voltaje). Se obtiene así, la máxima resolución.

En el rango correcto el μC abre el interruptor SW1 (cerrado inicialmente por protección) y cierra el siguiente interruptor (SW2).

Este proceso se repite hasta que el μC detecte que la señal está fuera de rango. cuando esto ocurre, el μC cierra el ultimo interruptor que presentó la condición de "rango correcto".

El diseño de la etapa de autorango depende del voltaje de salida del transductor de corriente (ver las especificaciones del dispositivo en el Capitulo III) y de los requerimientos de voltaje del multiplexor analógico (integrado en el μC HC11F1).

Su funcionamiento es como sigue:

- Con un *detector de picos negativos* (será presentado en esta sección) se obtiene el voltaje V_{ip} de pico (V_{ip} es un voltaje de c.d. (corriente directa)) de la señal de salida del *transductor de corriente*.

- Se reduce la amplitud de V_{ip} (utiliza la etapa de *reducción de voltaje* de la sección IV.5) antes de que se aplique a la *red multiplicadora-sumadora de 0* (de la sección IV.6), así el voltaje de salida de esta etapa variará de 2.5 a 5 volts de c.d. (siempre y cuando V_{ip} se encuentre en el rango correcto).

- Después se aplica este nivel de voltaje al *circuito selector de rango* (será presentado en esta sección).

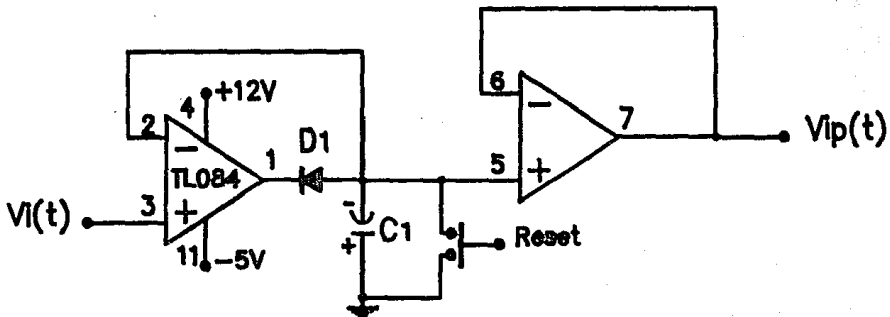
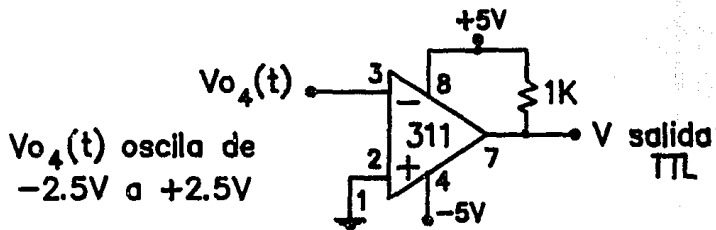


Figura IV.14



$V_{o_4}(t)$ oscila de
-2.5V a +2.5V

Figura IV.15

IV.7.1.- DETECTOR DE VOLTAJES DE PICOS NEGATIVOS

Su objetivo se establece por sí mismo.

El circuito de la figura IV.14 funciona como sigue:

El amplificador operacional A1 tiene la configuración de "seguidor de voltaje", por tanto, desacopla al circuito de la derecha del voltaje de entrada.

El capacitor se carga hasta el voltaje de pico de la señal de entrada. Se empleó un capacitor polarizado para ignorar los voltajes positivos de entrada.

El objetivo del diodo es evitar que el capacitor se descargue a través del amplificador A1.

El amplificador A2 también es un "seguidor de voltaje", por tanto, el voltaje V_{ip} de salida, es el voltaje de c.d. retenido por el capacitor.

Se realizó una prueba activa a este circuito. El circuito de la figura IV.14, fué implementado, tal y como se muestra en dicha figura.

Se le aplicó una señal senoidal a la entrada y empleando un Osciloscopio, se observó que el voltaje de c.d. de salida fué igual al voltaje de pico negativo de esta señal. Se varió la amplitud de la señal de entrada y el circuito presentó una respuesta correcta e inmediata, por lo que la prueba fué aceptada y en consecuencia el circuito.

IV.7.2.- CIRCUITO SELECTOR DE RANGO

Su objetivo es determinar si la amplitud de la señal de entrada (V_{e2}) está en el rango correcto (de 0 a 2.5 volts de pico).

Para lograr esto, se propone el circuito comparador de la figura IV.15. Su funcionamiento es muy simple, cuando el comparador detecta que el voltaje de entrada (V_{e2}) es menor a 0 volts (a "tierra"), V_{e2} está fuera de rango y el voltaje de salida de esta etapa es un '1' lógico, en caso contrario será un '0' lógico. Este nivel lógico se envía al μC para continuar con el algoritmo del autorango.

Note que el voltaje máximo de V_{e2} es 2.5 volts o el voltaje de "offset" (cuando $V_{ip} = 0$).

A continuación se describe la aritmética utilizada.

IV.8.- REPRESENTACION EN PUNTO FLOTANTE

Para efectuar operaciones aritméticas generalmente se emplean números: enteros y reales. Aún cuando los enteros son un subconjunto de los reales, el μC trabaja de forma distinta con ambos.

El μC opera con facilidad los números enteros, al emplear la representación binaria de números en complemento a dos.

La representación en punto flotante permite una buena aproximación a los números reales, en el fondo es una variación de la notación científica. Con este sistema, la representación de un número consta de tres partes: el signo, el exponente y la mantisa (o magnitud).

En la representación de números se presentan dos problemas fundamentales: la precisión y el rango.

En la representación en punto flotante, la mantisa es la encargada de la precisión (o exactitud del número). La mantisa contiene los bits significativos del número, independientemente de donde este colocado el punto binario (o punto decimal, después de una conversión apropiada a BCD). Por tanto, para incrementar la precisión basta con agregar bytes o nybles a la mantisa.

En el caso de los enteros la precisión no es un problema, puesto que todo entero está representado exactamente por su complemento a dos.

El rango está relacionado con el máximo número que se puede representar.

En los enteros el rango depende del número de bits que se utilizan. Con n bits se pueden representar números comprendidos entre -2^{n-1} y $2^{n-1}-1$. Como se puede apreciar, incluso los enteros tienen un rango restringido.

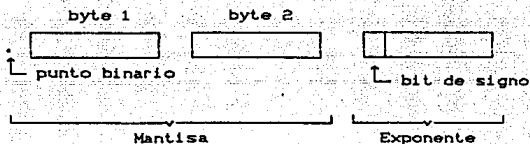


Figura IV.16 Representación en punto flotante

En la notación en punto flotante, el exponente (de n bits) es el que fija el rango. A continuación se presenta la expresión exponencial que determina el rango de números

$$2^{-2^{n-1}} \text{ a } 2^{+2^{n-1}-1}$$

Por tanto, la notación en punto flotante (ver figura IV.16) es una representación compacta que ofrece ventajas en la programación, y permite obtener un amplio rango (2^{-128} A 2^{+127} ó 2.93×10^{-39} a $1.7 \times 10^{+38}$) de números con una precisión razonable, así como una mejor explotación de la capacidad del μC .

Sin embargo, tiene la desventaja de requerir un incremento en el tamaño de la memoria y se reduce la velocidad de la operación aritmética.

Por tanto, para facilitar la programación la mantisa se representa con dos bytes y el exponente emplea un byte, mientras que el punto binario se asume que está a la extrema izquierda.

El exponente representa a los números positivos o negativos con el complemento a dos. Así, el primer bit es tratado como bit de signo.

Para representar a la mantisa, se optó por emplear únicamente la magnitud, esto es, un número sin signo, (para nosotros positivo), con lo cual se gana mayor precisión en las operaciones. Además, esta selección se hizo para realizar correctamente la división (de dos números de 16 bits) en el μC (con la instrucción FDIV).

Con una mantisa de 16 bits se consigue una precisión de 4 dígitos decimales y $3/4$ (o $2^{-10} = 0.00001526$).

Con el fin de incrementar la eficiencia del sistema, después de cada operación los números deben ser normalizados. Un número está normalizado si el MSB (bit más significativo) es 1.

Para normalizar un número se mueve la mantisa a la izquierda tantos bits como sea necesario y se incrementa el exponente (en complemento a dos).

Sin embargo, si se requiere que el corrimiento en la mantisa sea a la derecha, el exponente se debe decrementar.

Para efectuar la suma o resta de dos números normalizados, es indispensable ajustar los números al mismo exponente y normalizar el resultado final.

En contraste con la notación científica que utiliza la base 10, el μ C utiliza la base 2 como base para representar a: la expresión exponencial, la mantisa y el exponente.

Así por ejemplo, el número decimal 5.375 se escribe en potencias de dos como:

$$4 + 1 + 1/4 + 1/8 = 101.011 \text{ (base 2)}$$

En punto flotante se escribe:

.1010 1100 0000 0000 0000 0011

o en hexadecimal como .AC 00 03. Este número está normalizado y su equivalente digital es

$$0.671875 \times 2^3 = 5.375$$

Por último cabe mencionar que el cero es un caso muy especial que no puede ser normalizado. El cero se representa por aproximación a un número muy pequeño, es igual a

$$.80 00 80 \text{ o } 1.46 \times 10^{-39}$$

IV.9.- SOFTWARE DEL MICROCONTROLADOR HC11F1

El funcionamiento básico de este *Microcontrolador* se presentará en el apéndice A. Ahí se describe con cierto detalle el "hardware" (Mux, ADC, S/H, Puertos de Entrada/Salida, Memoria) asociado al microprocesador (μ P), tal y como se aprecia en el Diagrama de Bloques de nuestro dispositivo (ver figura IV.3).

El objetivo del *Microcontrolador* (μ C) es realizar operaciones (conversiones y cálculos) con las señales de corriente y voltaje para poder determinar así la P, S y f.p. de acuerdo con el algoritmo establecido en el capítulo III.

El display del medidor indica la medición exacta con la posición correcta del punto decimal.

En esta sección únicamente se presentan los listados de los algoritmos que consideramos, los fundamentales en el diseño de este dispositivo.

A continuación se presenta estos programas.

```

ORG $4000

NUMSW EQU $0A ; ALMACENAR EL INTERRUPTOR QUE FUE CERRADO
PG EQU $1002 ; REGISTRO DE LECTURA PARA EL PUERTO G.
PGC EQU $1003 ; REGISTRO DE CONTROL PARA EL PUERTO G.
PA EQU $1000 ; REGISTRO DE LECTURA PARA EL PUERTO A.
PAC EQU $1001 ; REGISTRO DE CONTROL PARA EL PUERTO A.
PD EQU $1008 ; REGISTRO DE LECTURA PARA EL PUERTO D.
N EQU $2026 ; NUM.DE PARES DE MUESTRAS DE VeI (AccA: AccB)
TEMP EQU $201C ; NUM.DE MUESTRAS PARA EL DO-UNTIL
ADCTL EQU $30 ; REGISTRO DE CONTROL/ESTADO DEL ADC
ADR1 EQU $31 ; REGISTRO TEMPORAL DE CONVERSION ADC (PE.0)
ADR3 EQU $33 ; REGISTRO TEMPORAL DE CONVERSION ADC (PE.2)
REGBAS EQU $1000 ; DIRECCION BASE PARA LOS REGISTROS DE CONTROL
TFLG1 EQU $23 ; BANDERAS PARA DETECCION DEL FLANCO
TIC1 EQU $10 ; REGISTRO ICI DE 16 BITS
FRSTE EQU $200 ; LOCALIDAD TEMPORAL PARA EFECTUAR LA RESTA
TCTL2 EQU $21 ; REGISTRO PARA ABILIITAR LOS FLANCOS POSITIVOS
PERC EQU $2059 ; SALVA PERIODO EN CICLOS
Frec_E EQU $205B ; Guarda el valor normalizado de la FRECUENCIA
Frec_M EQU $205C ; Guarda el valor normalizado del PERIODO
T_E EQU $205E ; Guarda el valor decimal de la FRECUENCIA
T_M EQU $205F ; Guarda el valor decimal del PERIODO
T EQU $2063 ; Guarda el valor decimal del PERIODO
VeI_dat EQU $2100 ; 1er par de muestras de V e i
Vmaxv EQU $2020
Vminv EQU $2021
Vmaxi EQU $2022
Vmini EQU $2023
Ivpa EQU $2024
Ivpb EQU $2025
Vdcv EQU $2027
Vdci EQU $2028
Vp EQU $2029
Ip EQU $202A
Ivp EQU $202B
Ivo EQU $202C
Ie1 EQU $202D ; "Corriente" en el cruce por cero
Is2 EQU $202E ; "Corriente" en el cruce por cero
SIGNO EQU $202F
P_Exp EQU $2030
P_Mati EQU $2031
S_Exp EQU $2036
S_Mati EQU $2037
Fp_Exp EQU $2039
Fp_Mati EQU $203A
K1_Exp EQU $203C
K1_Mati EQU $203D
K2_Exp EQU $203F
K2_Mati EQU $2040
K3_Exp EQU $2042

```

```

K3_Mat1 EQU $2043
K4_Exp EQU $2045
K4_Mat1 EQU $2046
K5_Exp EQU $2048
K5_Mat1 EQU $2049
K6_Exp EQU $204B
K6_Mat1 EQU $204C
K_Exp EQU $204E
K_Mat1 EQU $204F
ERRORP EQU $2065
ERRORS EQU $2067
ERRORVP EQU $2068
ERRORIP EQU $2069

RUNING LDA # $40 : PA --- # $40 ENCIENDE CARGA Y SW16 ABIERTO
      STAA $1000
      JSR AUT : CALL AUTORANGO
      LDA # $48
      STAA $1000 : PA --- # $08 CIERRA EL INTERRUPTOR SW16 Y
                : PA --- # $40 ENCIENDE LA CARGA
      JSR VeI
      JSR ALGO : CALL ALGORITMO
                : CUANDO RETORNA DE ALGO SE PUEDE DAR EL CASO
                : DE TENER UN MENSAJE DE VP O IP DE CERO.

      TST ERRORIP
      BEQ NOERROR : SI Z=1 NO HAY NINGUN MENSAJE DE
                  : VP O IP QUE SEAN CERO
                  : ($CC) SE USA PARA INDICARLE AL SCNTEC
                  : QUE NO SE OPRIMIO NINGUNA TECLA
                  : JMP JUMPTC CUANDO SALTE NO BORRA LOS
                  : MENSAJES DE VP O IP QUE SEAN CERO.
                  : PARA INDICAR QUE UNA TECLA SE OPRIMIO
                  : BK-$17 CODIGO DE LA TECLA DISPLAY POT.
                  : CUANDO SALTE MANDA AL DISPLAY LOS
                  : VALORES DE DE LAS POTENCIAS

NOERROR LDA # $FF :
        LDAB # $17 :
        JMP $E0B7 :

ALGO LDA # $02 : 3.7445
      STAA K1_Exp
      LDD # $EFA6
      STD K1_Mat1
      LDA # $03 : 7.4628
      STAA K2_Exp
      LDD # $EECE
      STD K2_Mat1
      LDA # $04 : 11.1808
      STAA K3_Exp
      LDD # $B2E5
      STD K3_Mat1
      LDA # $05 : 18.6510
      STAA K4_Exp
      LDD # $9535
      STD K4_Mat1

```

```

LDAA #S06 ; 33.512
STAA K6_Exp
LDD #6660B
STD K6_Mat1
LDAA #S06 ; 40.96
STAA K6_Exp
LDD #A3D7
STD K6_Mat1
LDD #S503D ; Equivale a P=
STD $2070
LDD #S2020 ; Equivale a dos espacios nulos
STD $2077
LDD #S463D ; Equivale a F= (Frecuencia)
STD $2079
LDAA #SFF ; Equivale al carácter de control
STAA $2080
LDD #S533D ; Equivale a S=
STD $2081
LDAA #S20 ; Equivale a un espacio nulo
STAA $2088
LDD #S663D ; Equivale a f= (fp)
STD $2089
LDAA #SFF ; Equivale al carácter de control
STAA $2091
LDX #VeI_dat; Apunta a la tabla de datos de V e i
LDD 0,X ; (D) <-- (2100:2101) Lee 2 muestras
; v = AccA y i = AccB (Nuevo valor)
STAA Vminv ; Inicializo locs. de memoria con
STAA Vmaxv ; el primer par de muestras
STAB Vmini
STAB Vmaxi
STAB Ivpa
STAB Ivpb
LDAB N ; Recupero el Núm. de muestras
DECB
LDAA #S00 ; D <-- 00:80 - 1
ASLD ; Y lo multiplico por dos
XGDY ; Y <-- D (dos pares de VeI)
INX ; Apunta a la sig. loc. de memoria
INX ; Apunta a la sig. loc. de memoria
LDD 0,X
CMPA Vmaxv ; A - (Vmaxv) Comparo el valor actual
; con el anterior
BLS MAXV ; Salta si V <= Vmaxv
STAA Vmaxv ; Vmaxv <-- V
STAB Ivpa ; Ivpa <-- i
CMPA Vminv
MAXV ; Salta si V >= Vminv
STAA Vminv ; Vminv <-- V
STAB Ivpb ; Ivpb <-- i
MINV ; A - (Vmaxi)
CMPB Vmaxi ; A - (Vmaxi)
BLS MAXI ; Salta si i <= Vmaxi

```

```

MAXI      STAB Vmaxi      ; Vmaxi <-- i
          CMPB Vmini
          BHS MINI      ; Salta si i >= Vmini
          STAB Vmini    ; Vmini <-- i
MINI      DEY           ; n <-- n - 1
          BNE Otra_Mu
          LDD Vmaxi     ; CD <-- Vmaxi:Vmini
          ABA           ; A <-- A + B
          RORA         ; A <-- A/2
          STAA Vdci
          LDD Vmaxcv   ; CD <-- Vmaxcv:Vminv
          ABA           ; A <-- A + B
          RORA         ; A <-- A/2
          STAA Vdcv
          LDD Vmaxv   ; CD <-- Vmaxcv:Vminv
          SBA           ; A <-- A - B
          RORA         ; A <-- A/2
          STAA Vp
          LDD Vmaxi    ; CD <-- Vmaxi:Vmini
          SBA           ; A <-- A - B
          RORA         ; A <-- A/2
          STAA Ip
          BNE OKIP
          INC ERRORIP
          JMP MAL
OKIP      LDAA ERRORVP
          BNE SALTA
          LDD Ivpa     ; CD <-- Ivpa:Ivpb
          SBA           ; A <-- A - B
          RORA         ; A <-- A/2
          STAA Ivp
          JMP PASA
SALTA     JMP MAL
PASA      LDAB #2B      ; Signo mas del Factor de potencia
          STAB $208B
          LDX #Vei_dat ; Apunta a la tabla de datos de V e i
          LDD 0,X      ; CD <-- (2100:2101) Lee el par de muestras
          ; Voltaje = AccA y Corriente = AccB (Nuevo valor)
          SUBA Vdcv    ; A <-- Vk - Vdcv
          STAA Ivo     ; Inicializo variable (memoria temporal)
          STAB Isi     ; Valor inicial de Isi
          LDAA N
          DECA
          STAA TEMP
Otra_Is   INX          ; Apunta a la sig. loc. de memoria
          INX          ; Apunta a la sig. loc. de memoria
          LDD 0,X
          SUBA Vdcv    ; A <-- Vk+1 - Vdcv
          CMPA Ivo     ; A - (Ivo) o Vk+1 - Vk
          ; Comparo el valor actual con el anterior
          BHS Verucel ; Salta si Vk+1 >= Vk (cruce por cero)
          STAA Ivo     ; Nuevo valor del voltaje de cruce p/cero

```

```

Veruce1      STAB Is1      ; Is1 <-- i
             DEC TEMP    ; n <-- n - 1
             BNE Otra_Is
             INX         ; Apunta a la sig. loc. de memoria
             INX         ; Apunta a la sig. loc. de memoria
             LDD O,X
             SUBA Vdcv   ; A <-- Vk - Vdcv
             STAA Ivo    ; Inicializo variable (memoria temporal)
             STAB Is2    ; Valor inicial de Is2
             LDAA N      ; Recupero el Núm. de muestras

Otra_Is2     INX         ; Apunta a la sig. loc. de memoria
             INX         ; Apunta a la sig. loc. de memoria
             LDD O,X
             SUBA Vdcv   ; A <-- Vk+1 - Vdcv
             CMPA Ivo    ; A - (Ivo) o Vk+1 - Vk
             ; Comparo el valor actual con el anterior
             BHS Vcruce2 ; Salta si Vk+1 >= Vk (cruce por cero)
             STAA Ivo    ; Nuevo valor del voltaje de cruce p/cero

Vcruce2     STAB Is2    ; Is2 <-- 1
             DEC TEMP    ; n <-- n - 1
             BNE Otra_Is2
             LDD Is1    ; (D) <-- (Is1:Is2) por software
             SBA        ; A <-- A - B
             ; Termina el programa si el Cy es cero
             BCC FINALG ; esto es, cuando Ivo es positivo
             INC SIGNO   ; (SIGNO) <-- 01h
             LDAB #2D    ; Signo menos en el factor de potencia
             STAB $208B
             NEGA       ; Ivo <-- - Ivo
             RORA       ; A <-- A/2

FINALG      LDAA Ivp
             BEQ CEROP
             STAA $200A ; COPAD <-- Ivp
             LDAA Vp
             STAA $200B ; B <-- (Vp)
             JSR PRO    ; JSR PRODUCTO
             STD P_Mati ; P_Mati <-- (RES)
             LDAA $200E
             DECA
             STAA P_Exp
             LDAB #$00 ; Se normaliza Ivp
             LDAA #$09 ; A <-- 9 Núm. de bits + uno
             STAA $2000 ; (NUM_EXP) <-- A
             LDAA Ivp

Rep_Ivp     ASLD       ; Cy <-- D <-- 0
             DEC $2000
             BCC Rep_Ivp
             RORA
             RORB
             STD $2001 ; (NUM_MATI) <-- D
             LDAB #$00 ; Se normaliza Ip

```

```

Rep_Ip      LDAA #309          ; A <-- 9
            STAA $2003       ; CNUM_EXP) <-- A
            LDAA Ip
            ASLD             ; Cy <-- D <-- 0
            DEC $2003
            BCC Rep_Ip
            RORA
            RORB
            STD $2004        ; CNUM_MATI) <-- D
            JSR DIV          ; JSR DIVISION
            STD Fp_Mati      ; Fp_Mati <-- (COC_MATI)
            LDAA $2006       ; A <-- (COC_EXP)
            STAA Fp_Exp
            JMP BIENP
CEROP      INC ERRORP
BIENP      LDX #K1_Mati     ; X <-- Inicializa al apuntador de K
            LDAB $0A        ; A <-- Posición del interruptor
            ABX             ; X <-- X+00:B Apunta a la "mantisa"
            LDD 0,X         ; D <-- (Kn_Mati)
            STD K_Mati
            DEX             ; X <-- X - 1 Apunta al "exponente"
            LDAA 0,X        ; A <-- (Kn_Exp)
            STAA K_Exp
            LDAA ERRORP
            BNE SALTAP
            LDAA P_Exp      ; Se requiere solo una vez
            STAA $2000       ; CNUM_EXP) <-- P_Exp
            LDD P_Mati
            STD $2001        ; CNUM_MATI) <-- P_Mati
            LDAA K_Exp
            STAA $2003       ; CDEN_EXP) <-- K_Exp
            LDD K_Mati
            STD $2004        ; CDEN_EXP) <-- K_Mati
            JSR DIV          ; JSR DIVISION
            STD P_Mati      ; P_Mati <-- (COC_MATI)
            LDAA $2006       ; A <-- (COC_EXP)
            STAA P_Exp
            JMP OKP
SALTAP     LDAA #32E        ; P = .0000
            STAA $2072
            LDD #3030
            STD $2073
            LDD #3030
            STD $2075
OKP        LDAA P_Exp
            STAA $2000       ; CNUM_EXP) <-- P_Exp
            LDD P_Mati
            STD $2001        ; CNUM_MATI) <-- P_Mati
            LDAA Fp_Exp
            STAA $2003       ; CDEN_EXP) <-- Fp_Exp
            LDD Fp_Mati
            STD $2004        ; CDEN_EXP) <-- Fp_Mati

```

```

JSR DIV          ; JSR DIVISION
STD S_Mati      ; S_Mati <-- (COC_MATI)
LDAA #2008     ; A <-- (COC_EXP)
STAA S_Exp
RTS            ; ** Termina el Algoritmo **

MAL            LDAA #S01
               STAA $C000          ; Limpia display
               JSR DISOCU
               LDY #CEROI          ; "PRECAUCION NO"
               JSR DISPLAY         ; "HAY CORRIENTE"
               LDAA #S00
               STAA $C000
               INY
               JSR DISPLAY
               RTS            ; ** Termina el Algoritmo **

DISPLAY       LDAA 0,Y            ; Subprograma DISPLAY
               CMPA #SFF
               BEQ TERMINA
               STAA $C001          ; STAA DIS
               INY
               JSR DISOCU
               BRA DISPLAY
               RTS

TERMINA       DISOCU            LDAA $C000          ; LDAA DISCON
               ANDA #S80
               CMPA #S80
               BEQ DISOC
               RTS

AUT           LDAA #SFF
               STAA PGC            ; PG COMO SALIDA
               LDAA #S71
               STAA PAC            ; PA.1, PA.2 (IC1-TIMER) y PA.7 COMO ENTRADA
               LDAA #S80            ; 1000 0000 SW8 CERRADO DESCARGAR CAPACITOR
               STAA PG
               JSR DELAY            ; RETARDO DE 10 mS
               LDAA #S20            ; 0010 0000 SW2 Y SW7 CERRADOS (SW8 ABIERTO)
               STAA PG
               JSR DELAY            ; RETARDO DE 10 mS
               LDAA PA              ; LEE PA.1
               ANDA #S02            ; MASCARA
               BNE SW1              ; Brinca a SW1 (Rango Correcto) si es 'uno'
               STAB PG              ; ABRIR SW2 CERRAR SW7
               JSR DELAY
               LDAA #S10            ; 0001 0000 CERRAR SW3 Y SW7
               STAA PG
               JSR DELAY
               LDAA PA              ; LEE PA.1
               ANDA #S02            ; MASCARA

```



```

BNE SW2
STAB PG ; ABRIR SW3 Y CERRAR SW7
JSR DELAY
LDAA #S08 ; 0000 1000 CERRAR SW4 Y SW7
STAA PG
JSR DELAY
LDAA PA ; LEE PA.1
ANDA #S02 ; MASCARA
BNE SW3
STAB PG ; ABRIR SW4, CERRAR SW7
JSR DELAY
LDAA #S02 ; 0000 0010 CERRAR SW5, SW7
STAA PG
JSR DELAY
LDAA PA ; LEE PA.1
ANDA #S02 ; MASCARA
BNE SW4
STAB PG ; ABRIR SW5, CERRAR SW7
JSR DELAY
LDAA #S01 ; 0000 0001 CERRAR SW6, SW7
STAA PG
JSR DELAY
LDAA PA ; LEE PA.1
ANDA #S02 ; MASCARA
BNE SW5
LDAB #S05 ; El Rango Correcto fué en el SW6
STAB PG ; 0000 0101 CERRAR SW6 Y SW12
LDAA #S0F ; Solo se requiere la Señal alterna
JMP FIN

SW1
LDAB #S04 ; Unicamente cierra el SW12
STAB PG ; ABRIR SW2, SW7 Y CERRAR SW12
JSR DELAY
LDAA #S44 ; 0100 0100 CERRAR SW1 Y SW12
STAA PG
LDAA #S01 ; Indica la posicion de K1
JMP FIN

SW2
LDAB #S04 ; ABRIR SW3, SW7 Y CERRAR SW12
STAB PG ; ABRIR SW3, SW7 Y CERRAR SW12
JSR DELAY
LDAA #S24 ; 0010 0100 CERRAR SW2 Y SW12
STAA PG
LDAA #S02

SW3
JMP FIN
LDAB #S04 ; ABRIR SW4, SW7 Y CERRAR SW12
STAB PG ; ABRIR SW4, SW7 Y CERRAR SW12
JSR DELAY
LDAA #S14 ; 0001 0100 CERRAR SW3 Y SW12
STAA PG
LDAA #S03

SW4
JMP FIN
LDAB #S04 ; ABRIR SW5, SW7 Y CERRAR SW12
STAB PG ; ABRIR SW5, SW7 Y CERRAR SW12

```

```

JSR DELAY
LDA #80C
STAA PG
LDA #S04
JMP FIN
SW5 LDA #S04
STAB PG
JSR DELAY
LDA #S08
STAA PG
LDA #S05
PULA
FIN RTS
VeI LDX #REGBAS
LDA #00010000
STAA TCTL2,X
LDA #S04
STAA TFLG1,X
BRCLR TFLG1,X $04
LDD TIC1,X
STD FRSTE
LDA #S04
STAA TFLG1,X
BRCLR TFLG1,X $04
LDD TIC1,X
SUBD FRSTE
LDA #17
STAA $2003
LDD PERC
ASLD
DEC $2003
BCC OTRO_NOR
RORA
RORB
STD $2004
LDA #S15
STAA $2000
LDD #F424
STD $2001
JSR DIV
LDA #S2006
STAA Frec_E
LDD $2007
STD Frec_M
LDA #S01
STAA $2000
LDD #S8000
STD $2001
LDA #Frec_E
STAA $2003
LDD Frec_M
; 0000 1100 CERRAR SW4 Y SW13
; ABRIR SW6, SW7 Y CERRAR SW12
; 0000 0110 CERRAR SW5 Y SW12
; END
; EDG1B:EDG1A = 0:1 FLANCOS POSITIVOS
; HABILITA ENTRADA IC1 (PA.2) TIMER
; BORRANDO LA BANDERA IC1F
; HASTA QUE SE PRESENTE EL FLANCO
; LECTURA DEL PRIMER FLANCO
; SALVA PRIMER VALOR
; BORRA BANDERA DE CAPTURA 1er FLANCO
; LECTURA DEL SEGUNDO FLANCO
; D <-- 2nd - 1st
; A <-- 17
; (EXP) <-- A
; D <-- ($2030) o (Den_Mati)
; Cy <-- D <-- 0
; (EXP) = (EXP) - 1
; Si el Cy es uno, pasa a la sig.
; Instrucción
; Operación inversa a ASLD
; (Den_Mati) normalizado
; (Num_Exp) <--21
; (Num_Mati) <--0.953674316
; CALL DIVISION
; A <-- (COC_EXP)
; D <-- (COC_MATI)
; (NUM_EXP) <-- 01h
; (NUM_MATI) <-- 8000h
; (DEN_EXP) <-- (Frec_E)

```

```

STD $2004 ; CDEN_MATI) <-- (Frec_MD
JSR DIV
LDAA $3006 ; A <-- (COC_EXP)
STAA T_E
LDD $2007 ; D <-- (COC_MATI)
STD T_M
STD $2001
LDAA T_E ; NUM_EXP
STAA $2000
LDD #$C0F0
STD $2004 ; DEN_MATI
LDAA #$F3
STAA $2003 ; DEN_EXP
JSR DIV ; CALL DIVISION N=T/Tm
STD $2011 ; SALVA [MATI] <----D
LDAA $2006 ; SE USA LA RUTINA DESNORMA ****
STAA $2010 ; [EXP]<----A
JSR DESNORMA ; CALL DESNORMA EL RESULTADO
STAB TEMP ; (TEMP) <-- N
STAB N ; [N]<----D SALVA EL NUMERO DE MUESTRAS
LDAA #$10 ; ADC EN EL MODO MULTICANAL CANAL
STAA $1030
LDAA #$90 ; POWER ON AL ADC
STAA $1039
LDX #REGBAS ; APUNTA A LOS REGISTROS DE CONTROL
LDY #$2100 ; INICIO DE LA TABLA DE MUESTRAS
LDAA #100010000 ; EDG1B:EDG1A = 0:1 FLANCOS POSITIVOS
STAA TCTL2,X
LDAA #$04 ; HABILITA LA ENTRADA IC1 (PA.2) DEL TIMER
STAA TFLG1,X ; BORRANDO LA BANDERA DE IC2F
BRCLR TFLG1,X $04 ; LOOP HASTA QUE SE PRESENTE EL FLANCO
LOOPADC LDAA #$10
STAA ADCTL,X ; INICIO CONVERT ADC
BRCLR ADCTL,X $80 ; LOOP SALE DE ESTE HASTA QUE CCF=1
LDD ADR1,X ; SALVA LOS VALORES DE LA ULTIMA CONVERSION
STD 0,Y
LDD ADR3,X
STD 2,Y
XGDY ; ACTUALIZA APUNTA A LA TABLA DE MUESTRAS
ADD $104
XGDY
DEC TEMP
BNE LOOPADC
RTS
DELAY PSHA ; RETARDO DE 10 mS
PSHB
LDAA #$10
LDAB #$FF
LOOP2 DECB
LOOP1 BNE LOOP1
DECA
BNE LOOP2

```

```

PULB
PULA
RTS
DESNORMA NOP
NOP
CLR $2015
CLR $2016 : Se inicializa FRACH:FRACL
LDAA #16 : A <-- 10h Numero de bits en la 'mantisa'
SUBA $2010 : A <-- A - (EXP)
STAA $201C : (TEMP) <-- A Cuenta corrimientos a la derecha
LDD $2011 : D <-- (MATT)
OTROBIT LSRD : 0 --> D --> Cy
ROR $2015
ROR $2016 : Cy --> FRACH --> Cy --> FRACL --> Cy
DEC $201C : (TEMP) = (TEMP) - 1
BNE OTROBIT
STD $2013 : (ENTE) <-- D. Afecta la bandera "Z" del CCR.
RTS
; Efectua la división de núm. en pto. flotante
; 16 bits para la 'mantisa' y 8 bits para el exponente.
; Resultado queda en COC_MATT ('mantisa') y en NUM_MATT
DIV LDAA $2000 : A <-- (NUM_EXP)
STAA $201C : (TEMP) <-- 0
LDD $2001 : D <-- (NUM_MATT)
CPD $2004 : (NUM_MATT) - (DEN_MATT)
BEQ ESUNO : Salta si la comparación da 0 (cociente uno)
LDX $2004 : (X) <-- (DEN_MATT)
BLO DIVIDE : Salta a DIVIDE si el numerador (D) es menor
INC $201C : Si (D) es mayor, se inc. el exp. numerador
LSRD : 0 --> D --> Cy Divide al reg. D por dos
DIVIDE FDIV : Hace DIVISION. cociente en X y residuo en D
LDAA $201C
SUBA $2003 : A <-- (NUM_EXP) - (DEN_EXP)
STAA $2006 : Guarda el exponente del cociente
XGDX : D <-- X. Cociente en D
; Normalización de la 'mantisa' del cociente
CONTINUA ASLD : Cy <-- D <-- 0
DEC $2006
BCC CONTINUA : Si Cy = 1 pasa a la sig. instrucción
INC $2006 : Para ejustar el valor del exponente
RORA
RORB : Operación inversa de ASLD
STD $2007 : (COC_MATT) <-- D
BRA FIN_DIV
ESUNO LDAA $2000
SUBA $2003 : A <-- (NUM_EXP) - (DEN_EXP)
INCA : A <-- A + 1 Incrementa el exponente
; del numerador (0.5x2=1)
STAA $2006 : Guarda exponente cociente en (COC_EXP)
LDD #8000
STD $2007 : (COC_MATT) <-- 8000h
FIN_DIV RTS

```

; Efectúa la multiplicación. Lee los operandos de 8 bits en OPA y
 ; OPB. El resultado en pto. flotante queda en el reg. DC'mantisa'
 ; y el exponente en la localidad de memoria EXP

```

PRO      LDAA #17          ; A <-- 17
         STAA $200E       ; (EXP) <-- A
         LDAA $200A       ; A <-- (OPA)
         LDAB $200B       ; B <-- (OPB)
         MUL              ; D = A*B
OTRO_DEC ASLD             ; Cy <-- D <-- 0
         DEC $200E       ; (EXP) = (EXP) - 1
         BCC OTRO_DEC    ; Si Cy = 1 pasa a la sig.instrucción
         RORA
         RORB             ; Operación inversa a ASLD
         STD $200C       ; (RES) <-- D
         RTS
DESNORMA CLR $2015
         CLR $2016       ; Se inicializa FRACH:FRACL
         LDAA #16        ; A <-- 10h Número de bits de la 'mantisa'
         SUBA $2010      ; A <-- A - (EXP)
         STAA $201C      ; (TEMP) <-- A Cuenta corrimientos a la -
         LDD $2011       ; D <-- (MANT) derecha
OTROBIT  LSRD            ; 0 --> D --> Cy
         ROR $2015
         ROR $2016       ; Cy --> FRACH --> Cy --> FRACL --> Cy
         DEC $201C       ; (TEMP) = (TEMP) - 1
         BNE OTROBIT
         STD $2013       ; (ENTE) <-- D, Afecta bandera "Z" del CCR.
         RTS
CEROI   FDB $2220
         FDB $5052
         FDB $4543
         FDB $4155
         FDB $4349
         FDB $4F4E
         FDB $204E
         FDB $4F20
         FDB $FF20
         FDB $4841
         FDB $5920
         FDB $434F
         FDB $5252
         FDB $4945
         FDB $4E54
         FDB $4520
         FDB $22FF
  
```

REFERENCIAS

SALEEM M. R. TAHA and SAFA S. OMRAN. "Microcomputer-controlled autoranging DMM with autocalibration". INT. J. ELECTRONICS. VOL. 62, No. 1, 105-113, 1987.

STEPHEN E. DERENZO. "INTERFACING: A Laboratory Approach Using the Microcomputer for instrumentation, Data Analysis, and Control". N.J., U.S.A., PRENTICE-HALL. ENGLEWOOD CLIFFS, 1990. pp.436.

Francis W. Sears. "Fundamentos de Física II, Electricidad y Magnetismo". España. Ed. Aguilar, 6ªed., 3er. Reimpresión.1974. pp.440.

Alcantar F.J. Fovilloux M.G., Osorio V. L. y Tacher C. V., "Diseño y construcción de un medidor de Factor de Potencia". Tesis de licenciatura, F.I., UNAM (1986).

Robert F. Coughlin y Frederick F. Driscoll. "Circuitos Integrados Lineales y Amplificadores Operacionales". 2a. edición. México. Prentice-Hall Hispanoamericana, pp.394, 1987.

THE TTL DATA BOOK

CMOS Logic Databook National Semiconductor, 1988.

LINEAR AND INTERFACE INTEGRATED CIRCUITS, MOTOROLA DATA BOOK

MS8HC11 REFERENCE MANUAL. MOTOROLA INC., 1991

CAPITULO V

PRUEBAS AL MEDIDOR

Para conocer el funcionamiento de este dispositivo monofásico (medidor de potencia real P , potencia aparente S , factor de potencia fp y frecuencia f) se simuló la carga monofásica: capacitiva, inductiva y resistiva; con lo cual, el fp está adelantado, atrasado y en fase, respectivamente. Para tal efecto se utilizó una simple red de atrazo o adelanto.

Además se realizaron mediciones en el rango de corriente para el cual fue diseñado este aparato (de 0 a 21.21 Amperes de pico).

Como los resultados fueron los esperados la prueba se acepta y en consecuencia nuestro aparato.

Finalmente, el aparato se probó sólo con una carga real (esto de debió a la falta de equipo para realizar otras pruebas) tipo inductiva.

Para tal efecto, se emplearon dos ventiladores conectados en paralelo.

Se hicieron mediciones con un Multímetro digital FLUKE 77 y se obtuvo que la señal alterna de la carga tiene las siguientes características: $V(L) = 132.8 \text{ VRMS}$ e $i(L) = 1.7 \text{ Amperes RMS}$.

Por tanto, la $S_{TEORICA} = \text{VRMS} \cdot \text{IRMS} = 225.76 \text{ (VA)}$.

Empleando nuestro medidor monofásico se obtuvieron treinta mediciones de la misma variable eléctrica (C/a carga inductiva), y se obtuvieron lo siguientes valores promedio:

$P = 140.10 \pm 2.922$ [W]	o	$P = 140.10 \pm 2.08\%$ [W]
$S = 234.08 \pm 3.876$ [VA]	o	$S = 234.08 \pm 1.65\%$ [VA]
$f_p = -0.600 \pm 0.0155$	o	$f_p = -0.600 \pm 2.58\%$
$f_{rec} = 60.00 \pm 0.034$ [Hz]	o	$f_{rec} = 60.00 \pm 0.056\%$ [Hz]

Como se puede apreciar el valor experimental difiere del valor teórico, esto se debe fundamentalmente a que la señal estuvo variando mucho, y que solo se ajusto la pendiente de la F.T., para el interruptor SW1, esto es cuando se presenta la corriente máxima (ver sección del AUTORANGO en el capítulo IV), y a que el multímetro utilizado no es muy exacto.

CAPITULO VI

COSTO DEL APARATO Y DIAGRAMAS ELECTRONICOS

A continuación se presenta el costo aproximado de este aparato de medición.

RESISTENCIAS a 1/4 W. Precio unitario \$100

VALOR (Ω)	CANTIDAD	PRECIO TOTAL
5.8 M	8	\$ 800
1 M	1	100
12 K	4	400
10 K	42	4,200
1 K	23	2,300
330	1	100
	SUBTOTAL	\$ 7,900

POTENCIOMETROS Precio unitario \$2,500

VALOR (Ω)	CANTIDAD	PRECIO TOTAL
100 K	1	2,500
22 K	5	12,500
	SUBTOTAL	\$ 15,000

CAPACITORES		Precio unitario \$500
VALOR (F)	CANTIDAD	PRECIO TOTAL
C ₁ = 1 μ	1	\$ 500
33 μ	1	500
18 p	2	1.000
SUBTOTAL		\$ 2.000

CI	CANTIDAD	PRECIO UNITARIO	TOTAL
311	1	\$ 2.000	\$ 2.000
TL081	7	1.800	11.200
TL082	1	2.000	2.000
TL084	2	2.530	5.060
CD4016	4	1.200	4.800
UA339	4	1.650	6.600
7404	2	1.900	3.800
74LS32	1	1.900	1.900
7400	1	2.000	2.000
MC74HC138	1	4.000	4.000
74HC244	1	6.000	6.000
74HC273	1	4.000	4.000
27C84	2	10.500	21.000
GM76C89L-15	1	32.000	32.000
AND491	1	115.000	115.000
MC68HC11F1	1	50.000	50.000
SUBTOTAL			\$ 271.360

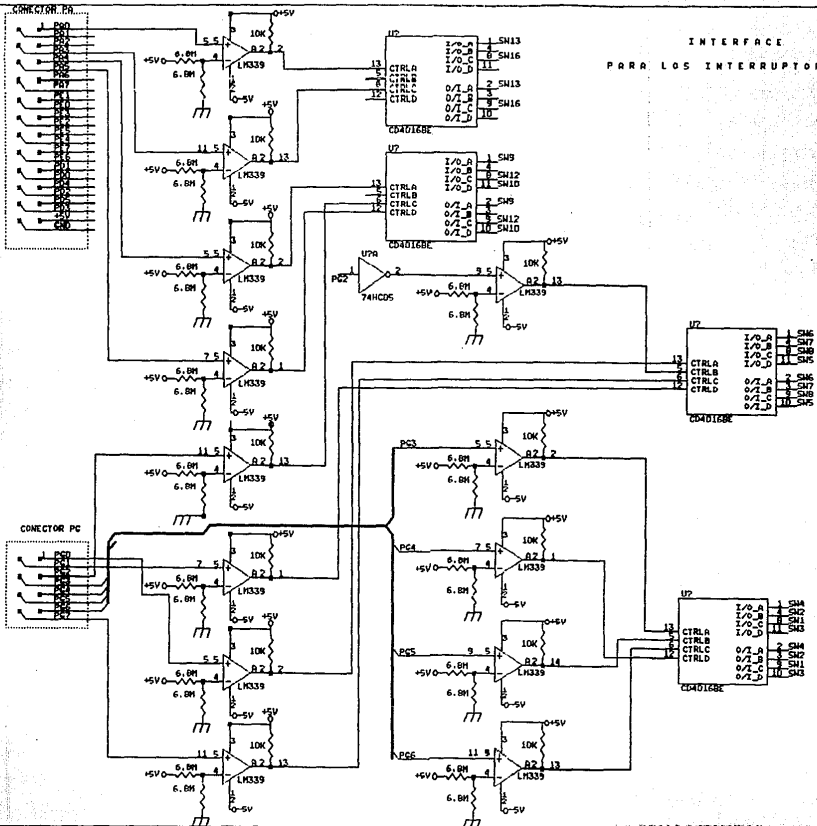
Otros componentes son:

	CANTIDAD	PRECIO UNITARIO	TOTAL
Di = IN914	1	\$ 135	\$ 135
Reloj de 8 MHz	1	8,000	8,000
Teclas	33	1,000	33,000
Microinterruptores	2	1,000	2,000
Base del MC68HC11F1	1	15,000	15,000
Base de 28 patas	3	5,000	15,000
Base de 20 patas	2	3,000	6,000
Base de 14 patas	15	350	5,250
Base de 8 patas	9	300	2,700
Cable plano - 25 patas	3	6,000/m	18,000
Conector - cable plano	8	1,300	10,400
Cabezal doble	4	14,400	57,600
Carrete de "wire wrap"	4	20,000	80,000
Tarjeta perforada (21.5x13.5 cm)	1	20,000	20,000
Tarjeta perforada (11x10 cm)	3	11,000	33,000
Acrílico	1	100,000	100,000
Ventilador	1	25,000	25,000
		SUBTOTAL	\$ 431,085

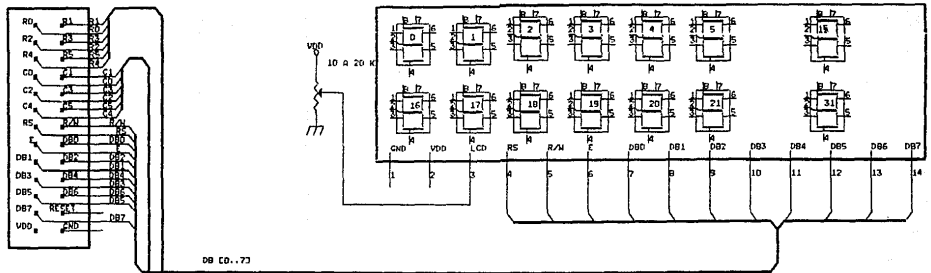
La suma de los subtotales da \$ 727,345 pesos M/N. Este total fue obtenido con precios de Mayo de 1992, y por tanto no toma en cuenta la inflación del país.

Tomando en cuenta otros gastos se considera que el costo aproximado de este aparato de medición es \$ 800,000 pesos M/N.

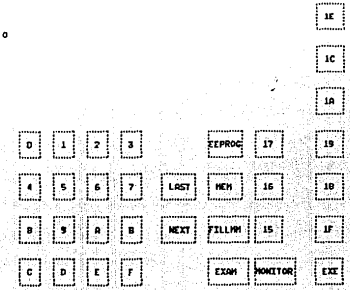
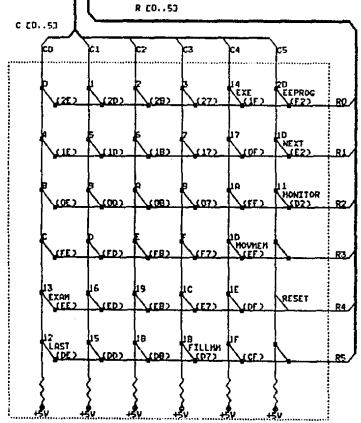
INTERFACE
PARA LOS INTERRUPTORES



D I S P L A Y



T E C L A D O



CAPITULO VII

CONCLUSIONES

El uso creciente de los *microcontroladores* (computadoras en un chip) en los sistemas híbridos (analógicos y digitales) se debe a su estructura compacta (cuenta con un microprocesador, memoria RAM y ROM, puertos serie y paralelo, convertidores A/D y/o D/A, contadores y temporizadores), bajo costo, tamaño, funcionalidad y facilidad de manejo.

El "hardware" que se requiere para su funcionamiento es mínimo y de fácil instrumentación. Sin embargo, el "software" no es tan simple como el "hardware".

El algoritmo utilizado en la presente tesis es simple y novedoso, emplea un método digital indirecto que se basa en la generación de tres señales de c.d. proporcionales a V_m , I_m e $I_m \cos \theta$; con la multiplicación digital de estos valores numéricos se obtiene la Potencia Real (P), el Factor de Potencia (fp), y se indica si el fp está atrasado o adelantado.

Su atractivo fundamental es que evita el error de truncamiento (ocasionado por la integración digital de las n muestras de voltaje y corriente).

La Potencia Aparente tampoco se obtiene con la ecuación clásica del Teorema de Pitágoras $S = \sqrt{P^2 + Q^2}$ en su lugar se emplea la forma indirecta $S = P/fp$.

La aritmética utilizada fué la representación en punto flotante, esta se utilizó por ser muy versátil, fácil de manipular, pero más que nada, se empleó para colocar adecuadamente el punto decimal en el resultado, ya que debido al rango de trabajo del instrumento no se utilizaron resistencias en décadas en la etapa de autorango. De haber procedido así, se perdería exactitud y precisión en la medición, al emplear menos veces el convertidor A/D, y por tanto,

Los resultados obtenidos con este instrumento de medición fueron satisfactorios, esto confirma las expectativas de exactitud y precisión del método digital y de la aritmética utilizada. Las características fundamentales de este instrumento son una escala lineal, procesada y desplegada digitalmente, con una resolución de 4 dígitos, una exactitud de aproximadamente 1% (únicamente afectada por el transductor de corriente (aporta 0.5% de error, gracias al uso de un disipador y un ventilador), y por el número de bits del convertidor A/D, 0.39% tanto para el voltaje como para la corriente) y una precisión de 4 dígitos y 3/4.

Para calibrar el aparato es indispensable aplicar señales estables al instrumento y medir correctamente las señales de entrada y salida de cada etapa del aparato, para lo cual, es indispensable emplear un "Laboratorio de precisión".

La exactitud de este instrumento monofásico supone la utilización de un medio ambiente más controlado.

Al conocer el valor exacto de las señales analógicas de entrada (voltaje y corriente), eliminar el "offset" de los amplificadores operacionales y conocer el valor exacto de las resistencias (de precisión) es factible multiplicar por una constante de proporcionalidad (menor o mayor a uno) al resultado final de la medición, calibrando así al aparato.

Por tanto, antes de calibrar el aparato (modificar la pendiente de entrada-salida) la medición digital desplegada será mayor o menor a la obtenida.

También es importante mencionar que en los diagramas de bloques de los Wattmetros digitales analizados, el sensor de corriente se conectó antes de la carga. Esto es correcto si este sensor es un Transformador de Corriente, pero cuando se emplea una resistencia (no defasa la señal y es de fácil construcción) como sensor de corriente el panorama cambia y su conexión producirá la destrucción de los componentes de la etapa de entrada (Amplificadores de instrumentación).

Por tanto, cuando este es el caso (como en nuestro instrumento) el sensor de corriente debe conectarse después de la carga, esto es, cerca del neutro, en lugar de colocarla en el voltaje monofásico de entrada.

Las expectativas a futuro deberán ser:

- Desplegar también el valor decimal de: la Potencia Reactiva ($Q = \sqrt{S^2 - P^2}$), el voltaje monofásico y la corriente de la carga.

- Ampliar el sistema para que este medidor sea trifásico

- Mejorar la etapa de entrada, agregando una sección de protección contra sobrevoltaje, regresos de corriente por tierra y cortocircuitos.

- Agregar una etapa de filtrado, si se desea utilizar este medidor a un sistema ruidoso, como los es, la industria.

- Además, dado el tratamiento digital de las señales analógicas de interés, también será factible desplegar digitalmente el valor del voltaje y la corriente.

La cuestión de industrializar este instrumento de medición se ha dejado fuera del alcance de este trabajo de investigación. No obstante al diseñar y construir un prototipo nos da la certeza de que este aparato es competitivo en el mercado, ya que no existe en el mercado como tal, excepto en los Laboratorios de Calibración, pero a un precio demasiado alto.

APENDICE A

FUENTES DE ALIMENTACION

A.1.- INTRODUCCION.

Para polarizar (poner en operación) a los dispositivos electrónicos se requiere de fuentes de voltaje de C.D. (corriente directa). La cantidad de corriente de C.D. que debe suministrar cada fuente de poder depende de la carga que se habrá de alimentar.

Cuando a la fuente de alimentación se conecta una carga su voltaje de salida disminuye, debido a la corriente que circula en su impedancia interna.

Este cambio de voltaje se conoce como "Factor de Regulación" (F.R.), está definido por

$$F.R. = \frac{\Delta}{V_{CN}} \frac{V_{CA} - V_{CN}}{V_{CN}} \times 100\%$$

Donde:

V_{CA} es el voltaje a "circuito abierto" (sin carga)

V_{CN} es el voltaje a "carga nominal" (con carga)

Otro factor que determina el buen funcionamiento de la fuente, es un "bajo nivel de rizo" que debe aparecer en el voltaje de C.D. (debido a la carga y descarga del capacitor). Esto es, la componente de C.A. (corriente alterna) debe ser menor al nivel de C.D.

El primer paso para diseñar una fuente de alimentación es determinar los requerimientos de voltaje y corriente de nuestro instrumento.

Se emplearon tres polarizaciones ± 5 Vcd. y ± 12 Vcd.

Se consultaron las hojas de datos de cada uno de los circuitos integrados (C.I.) para hacer el conteo de la corriente de suministro necesaria para su funcionamiento, los resultados fueron los siguientes:

Para la fuente de + 5 volts

CI	CANTIDAD	CORRIENTE MAXIMA (mA)	SUBTOTAL (mA)
311	1	7.5	7.5
TL081	5	2.8	14.0
TL082	1	2.8	2.8
TL084	2	2.8	5.6
CD4016	4	0.0075	0.03
UA339	4	2.0	8.0
7404	2	33.0	66.0
74LS32	1	38.0	38.0
7400	1	22.0	22.0
MC74HC138	1	0.08	0.08
74HC244	1	0.08	0.08
74HC273	1	0.08	0.08
27C64	2	10.0	20.0
GM76C98L-15	1	110.0	110.0
AND491	1	2.0	2.0
MC68HC11F1	1	150.0	150.0
			445.17 mA

Por tanto, para la fuente de + 5 volts se considera que la corriente máxima total es de 0.6 Amperes.

Para la fuente de - 5 volts

CI	CANTIDAD	CORRIENTE MAXIMA (mA)	SUBTOTAL CmA
311	1	7.5	7.5
TLO81	5	2.8	14.0
TLO82	1	2.8	2.8
TLO84	2	2.8	5.6
CD4016	4	0.0075	0.03
UA339	4	2.0	8.0
			<hr/> 70.93 mA

Para la fuente de + 12 volts

CI	CANTIDAD	CORRIENTE MAXIMA (mA)	TOTAL
TLO81	2	2.8	5.6 mA

Para obtener los voltajes de C.D. a partir de una señal alterna se emplea una de las configuraciones mas usuales para fuente de alimentación (ver la figura a.1).

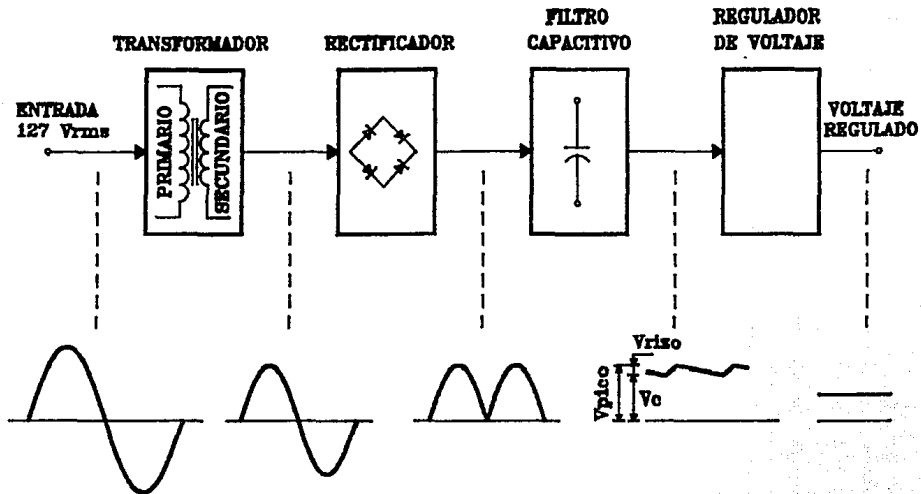


Figura a.1

A continuación se explica cada una de las etapas que conforman a la fuente de alimentación (figura a.1).

A.2. - TRANSFORMADOR

Este dispositivo realiza dos funciones:

- Aislar al equipo de la línea de C.A. En el transformador los devanados primario y secundario están eléctricamente aislados, con lo cual se elimina el riesgo real de corto circuito.

- Reducir el voltaje de entrada (voltaje de la línea de A.C.).

El voltaje de salida (voltaje del secundario) se ha seleccionado para que los reguladores de la familia 78xx funcionen correctamente.

A.3. - ETAPA RECTIFICADORA

Con esta etapa el voltaje alterno del secundario del transformador se convierte en voltaje y corriente unidireccional. sin embargo, debido a la carga y descarga exponencial del capacitor, esta señal es de C.D de tipo pulsatoria.

Se emplea el rectificador tipo puente de onda completa en lugar del rectificador de media onda, porque se puede obtener mayor regulación en las etapas subsecuentes.

Esto es muy importante, porque la carga TTL es muy sensible a las variaciones de voltaje (menos del 5% de regulación).

Otra ventaja es que aprovecha todo el voltaje secundario del transformador y por tanto, se pueden obtener niveles más altos de voltaje que en el rectificador de media onda.

Para escoger al rectificador se deben tomar en cuenta tres consideraciones:

- 1.- La cantidad de corriente alterna de suministro (más un factor de seguridad) o *I_{surge}*.
- 2.- El voltaje inverso de pico o PIV ("peak inverse voltage").

A.4.- ETAPA DE FILTRADO

En esta etapa la señal pulsatoria (presente a la salida de la etapa rectificadora) se convierte en un nivel de C.D. con un valor mínimo de rizo. Para realizar este objetivo se utiliza la característica de retén del capacitor.

En la implementación se debe tener cuidado con la conexión del capacitor electrolítico (ya que tiene polaridad) y además, tomar en cuenta el voltaje máximo que soporta este capacitor (debe ser mayor al voltaje aplicado a sus terminales).

A.5.- REGULADOR

El voltaje de rizo es inversamente proporcional al valor del capacitor y es directamente proporcional a la corriente en la carga.

Debido a esto, es necesario regular el voltaje de suministro contra variaciones de corriente en la carga. La forma más simple y correcta es utilizar un regulador integrado de la familia 78xx que ofrece un comportamiento satisfactorio para las condiciones de suministro.

Todos los reguladores realizan la misma tarea: ellos convierten un cierto voltaje de C.D. de entrada en un voltaje específico de salida de C.D. estable, y mantiene este valor a pesar de las amplias variaciones (en el rango del dispositivo) del voltaje de entrada y de la corriente de carga.

Al consultar los datos del fabricante se encontró que estos reguladores entregan un voltaje regulado con menos de 1% de rizo a voltaje nominal.

En la siguiente tabla se presentan estos datos.

C. I.	VOLTAJE REQUERIDO	RANGO DE VENTANA	CORRIENTE MAXIMA
7805	5 Vcd	8.5 a 25 Vcd	2
7812	12 Vcd	16.0 a 22 Vcd	0.5

La configuración final de las fuentes de voltaje se presenta en la figura a.2.

Cada fuente incorpora una sección para el filtro de entrada.

A continuación se presenta el procedimiento que se empleó para obtener la fuente de - 5 volts.

Se usó el regulador 7805 que genera + 5 volts y se cambió la polaridad, para obtener así la fuente requerida.

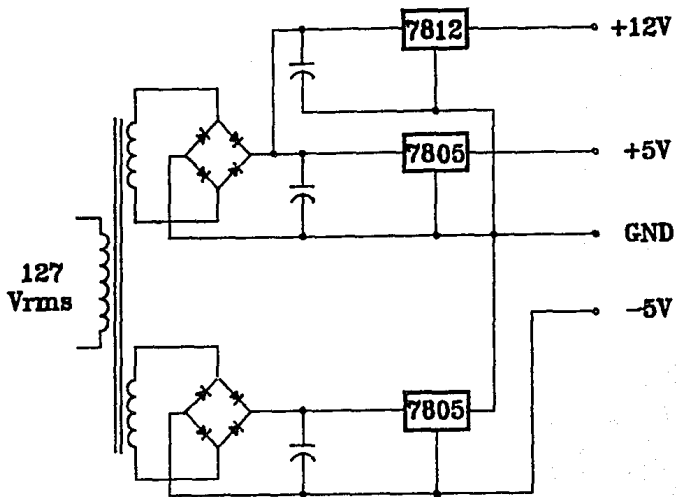


Figura a.2

Para fines de diseño se considera que el voltaje mínimo a la entrada del regulador (V_c) es igual a 12 volts y el factor de rizo (Y_r) es de 20% (ver figura a.1).

El factor de rizo esta definido por

$$Y_r = \frac{V_{\text{pico}} - V_c}{V_c} \times 100\% \dots \text{(A.1)}$$

Por tanto, si en la ec. (A.1) se despeja el voltaje de pico (V_{pico}) se obtiene que

$$V_{\text{pico}} = (1 + Y_r/100) \cdot V_c = 1.2(12) = 14.4 \text{ volts}$$

Para elegir el tamaño del capacitor se emplea la siguiente relación

$$I = C \frac{dV}{dt} \quad \text{o bien} \quad C = \frac{dt}{dV} I$$

donde:

dt = tiempo de carga del capacitor

dt = 8.3 mS (120 Hz)

dV = voltaje de rizo permitido = 2.4 Volts

I = corriente máxima del regulador = 0.5 A

C = valor del capacitor en farads = ¿?

Por sustitución directa se obtiene

$$C = \frac{8.3 \times 10^{-8} \times 0.5}{2.4} = 2.075 \times 10^{-8} \text{ farads}$$

o

$$C = 2075 \mu\text{F}$$

Debido a que la tolerancia en los capacitores electrolíticos comerciales es de +50 a -20%, se empleará un capacitor más grande, logrando con ello disminuir el rizo.

Como el voltaje de salida (voltaje secundario) del transformador es superior al etiquetado se recomienda un capacitor a 25 Vdc.

Por tanto, el capacitor será de 2200 μF a 25 Vdc.

En cuanto al voltaje secundario del transformador, se obtiene como sigue (ver figura a.1)

$$V_{\text{sec}} = \frac{V_c + V_{\text{rizo}} + V_{\text{rectificadores}}}{\sqrt{2}} = \frac{12 + 2.4 + 2}{\sqrt{2}} = 11.48 \text{ Vrms}$$

En la práctica se usa un transformador de un valor standar de 12 Vac a 500 mA, el cual resulta bastante cercano.

Se utilizaron cuatro diodos discretos, el IN4007 con las siguientes características eléctricas:

PIV = 1000V
Isuroe = 30 Amp/ciclo
Io = 1 A
Vr = 0.93 V (típico)

Se realizaron pruebas a esta fuente y se obtuvieron los siguientes resultados:

Vout = - 5 Volts
Vc = 13.8 Volts
Vpico = 14.2 Volts
Vrizo = 1.2 Volts
Yr = 9.23 %

La magnitud que presentó el voltaje de rizo y el factor de rizo fué menor a la que se propuso, esto se debe a que la magnitud de Vc fué mayor a la esperada y al empleo de un capacitor más grande.

Como los resultados fueron los esperados se acepta la prueba y en consecuencia el circuito.

El diseño de las otras dos fuentes no se presenta por ser similar al diseño ya analizado.

Se utilizó un disipador del tipo normal que recomienda el fabricante.

REFERENCIAS

Alcantar F. J. Fovilloux M.G., Osorio V. L. y Tacher C.V., "Diseño y construcción de un medidor de Factor de Potencia". Tesis de Licenciatura, F.I., UNAM (1988).

Steve Garcia, "Build Your Own Z80 Computer, Design Guidelines and application Notes", BYTE Books, Ed. Mc Graw-Hill, 1981.

A P E N D I C E B

MICROCONTROLADOR MC68HC11F1

B.1 INTRODUCCION.

En la actualidad se cuenta con microprocesadores que han sido combinados en un solo chip con memorias RAM, ROM, puertos serie, puertos paralelo, convertidores A/D y/o D/A y a los cuales se les ha dado el nombre de *microcontroladores*. Estos dispositivos nos permiten hacer un sistema rápido en tiempo real gracias a su estructura compacta, ofreciendo beneficios en costo, tamaño, funcionalidad y facilidad de manejo. Es por ello que se determino elegir el microcontrolador con las ventajas antes mencionadas como lo es el MCU 68HC11F1.

En este apéndice será descrito dicho microcontrolador, presentandose de una manera breve su arquitectura y características principales. La información obtenida para este microcontrolador está basada en sus manuales, si se desea profundizar en alguna sección, esta podrá ser consultada en las referencias que aparecen al final de este apéndice.

El microcontrolador HCMOS MC68HC11F1 de Motorola se destaca por ser un avanzado microcontrolador de 8 bits con capacidades periféricas sofisticadas. Puede alcanzar una velocidad de bus de 2 MHz (con un cristal de 8 MHz), su consumo de potencia es bajo y su inmunidad al ruido es alta.

Un sistema monitor de reloj re-iniciará al sistema en caso de que el reloj se pierda ó baje su velocidad. Además cuando es detectado un código de operación ilegal se provee una interrupción no mascarable.

A continuación se presentan sus características principales.

B.2 CARACTERISTICAS

A. Hardware

- 1024 bytes de RAM.
- 512 bytes de EEPROM.
- 256 bytes de ROM en el modo "bootstrap".
- Sistema de reloj de 16 bits de carrera libre con: Preescalador programable, 3 funciones de entrada para captura y 5 funciones de salida para comparación.
- Interfaz de comunicación serie (SCI).
- Interfaz periférica serie (SPI).
- 8 canales de conversión A/D de 8 bits cada uno.
- Circuitería para interrupciones en tiempo real.
- Circuitería para acumulador de pulsos de 8 bits.
- Sistema WATCHDOG para fallas de software.

B. Software

- Conjunto de instrucciones mejorado (en relación al MS800/MS801).
- División entera y fraccionaria de 16 x 16.
- Bit de manipulación.
- Modo de espera.
- Modo de paro.

Su diagrama de bloques correspondiente se muestra en la siguiente figura b.1.

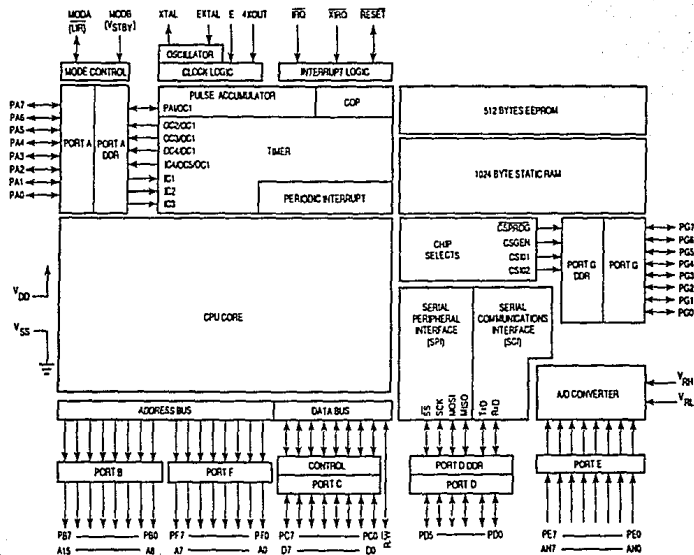


Figura b.1 Diagrama de bloques

B.3 SEÑALES Y MODOS DE OPERACION.

En esta sección se describe la función de las terminales del microcontrolador MC68HC11F1, así como sus distintos modos de operación.

A. Señales.

El MC68HC11F1 está disponible en una presentación de 68 terminales (encapsulado tipo PLCC). En la figura b.3 se muestra el paquete que fué empleado (ver la sección B.5).

1. Fuentes de poder V_{DD} y V_{SS}.

La fuente de suministro V_{DD} es una fuente positiva entre -0.3 y +7 Volts (este rango también se aplica a los voltajes de entrada de los puertos), mientras la terminal de la fuente V_{SS} debe encontrarse aterrizada a 0 Volts (Se recomienda un capacitor de 0.1 μ F entre V_{DD} y V_{SS}).

2. Reset.

La terminal de reset se activa baja y se emplea para inicializar al microcontrolador (la señal de control es bidireccional).

3. Entradas de reloj externa y manejador de cristal (EXTAL, XTAL).

Estas dos terminales son la interfaz para el cristal u oscilador externo, el cual controla la circuitería interna del generador de reloj en el microcontrolador. Para mayor información acerca de la circuitería recomendada para el cristal u oscilador ver el manual de datos técnicos del MC68HC11F1.

4. - Salida de reloj (E).

Esta terminal está conectada al reloj E (generado internamente) el cual puede ser usado como referencia de tiempo. La frecuencia de este reloj es la cuarta parte de la frecuencia del cristal u oscilador.

5. Interrupción pedida (IRQ).

Esta terminal de entrada provee una interrupción asincrónica al 68HC11F1. La interrupción es programada en el registro OPTION (la terminal requiere de una resistencia de "pull up" a V_{DD} de 4.7 KΩ).

6. Interrupción no enmascarada (XIRQ).

Esta terminal de entrada provee una interrupción no enmascarada es decir el microcontrolador decide cuando hacer la interrupción (también requiere una resistencia de "pull up").

B. Modo de operación.

Para seleccionar el modo de operación es necesario colocar niveles lógicos en las terminales MODA y MODB.

Se emplea el modo expandido multiplexado en el presente trabajo, en este modo el microcontrolador tiene la capacidad de acceder 64 K de memoria externa cuando se usan los puertos B y F para el bus de direcciones, el puerto C para el bus de datos, y las señales de control AS y R/W.

B.4 REGISTROS DE LA CPU, MODOS DE DIRECCIONAMIENTO Y CONJUNTO DE INSTRUCCIONES.

A. Registros de la CPU.

En los siguientes párrafos serán descritos los 7 registros del microcontrolador que están disponibles para ser programados tal como lo muestra la figura.

7	A	0	7	B	0	Acumulador de 8 bits A y B			
15				D	0	o doble acumulador D de 16 bits			
15				IX	0	Registro Indexado X			
15				IY	0	Registro Indexado Y			
15				SP	0	Apuntador de pila			
15				PC	0	Contador de programa			
		7			0	Registro de código de condición			
		S	X	H	I	N	Z	V	C

Figura b.2. Registros de programación

1. Acumuladores A y B.

Estos acumuladores son de propósito general y de 8 bits, siendo su función principal el retener resultados de cálculos aritméticos, operandos ó la manipulación de datos. Al ser concatenados ambos acumuladores forman el registro D.

2. Registros Indexados X(IX) Y(IY).

Estos registros son de 16 bits y son utilizados para el modo de direccionamiento indexado, pudiendo ser empleados como contadores o registros de almacenamiento temporal. El registro IY utiliza un byte y un ciclo extra para su ejecución.

3. Apuntador de pila (SP).

Este registro es de 16 bits y permite importar que son almacenados durante interrupciones o llamados de subrutinas ya que contiene la dirección de la próxima localidad. La pila es configurada en la secuencia "El último en entrar (Push) es el primero en salir (Pull)".

4. Contador de programa (PC).

Este registro de 16 bits contiene la dirección de la próxima instrucción a ejecutar.

5. Registro de Código de Condición (CCR).

Este registro de 8 bits tiene en cada uno de sus bits el resultado de la última instrucción ejecutada. A continuación se explican cada uno de sus bits:

- Carry/Borrow (C).- Es 1 si existió acarreo durante la última operación.
- Overflow (V).- Es 1 si existió sobreflujo aritmético en la última operación.
- Zero (Z).- Es 1 si la última operación aritmética, lógica o manipulación de datos fué cero.
- Negative (N).- Es 1 si la última operación aritmética, lógica o manipulación de datos fué negativa.
- Máscara de interrupción (I).- El bit I es fijado por hardware o instrucción de programa desabilitando todas las fuentes de interrupción mascarables.
- Medio Carry (M).- Es 1 cuando existe acarreo entre los bits 3 y 4 de la ALU para una instrucción ADD, ABA, ADC.
- Máscara de interrupción (X).- El bit X se fija por hardware (reset o nixto) y es limpiada por programa (TAP ó RTI).
- Desabilitación de paro (S).- El bit S es fijado cuando la instrucción de paro fué desabilitada.

B. Modos de direccionamiento.

A continuación se describen 6 modos de direccionamiento los cuales son usados para referencia de memoria; estos son:

1. Direccionamiento Inmediato.

El dato actual está contenido en el byte inmediatamente siguiente a la instrucción.

2. Direccionamiento Directo.

Este direccionamiento permite el acceso de memoria de \$0000 a \$00FF. Estos 256 bytes de área están disponibles para datos.

3. Direccionamiento Extendido.

Este direccionamiento contiene la dirección absoluta del operando en 16 bits.

4. Direccionamiento Indexado.

Este direccionamiento utiliza los registros indexados (X ó Y) para calcular la dirección efectiva. La cual es variable y depende tanto del contenido de los registros indexados, como de la cantidad de offset contenida en la instrucción.

5. Direccionamiento Inherente.

Toda la información está contenida en el código de operación.

6. Direccionamiento Relativo.

Este direccionamiento es usado por instrucciones enramadas en donde el byte signado seguido del código de operación es sumado al contenido del contador de programa.

C. Conjunto de instrucciones.

El CPU del MC68HC11F1 cuenta con 91 códigos de operación, un segundo registro indexado IY de 16 bits, instrucción de espera e instrucción de paro, dos instrucciones de división de 16 x 16 e instrucciones para manipulación de bits.

Al final de este apéndice se presentan todas las posibles instrucciones en todos los modos de direccionamiento. Mostrando para cada instrucción el operando, la expresión booleana, modo de direccionamiento para el operando, código objeto, número de bytes, tiempo de ejecución, y como se afecta el registro de código de condición (las banderas).

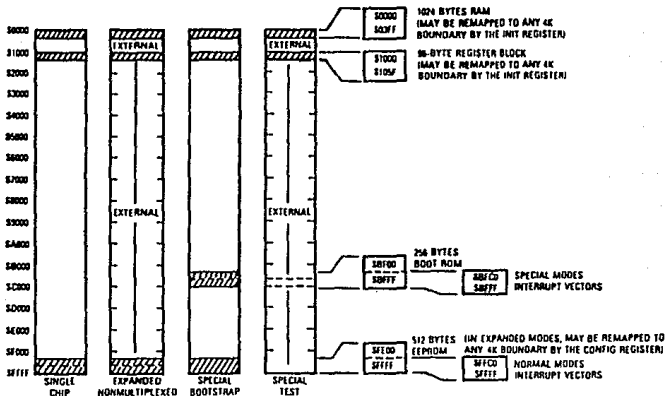
En el manual de referencia del MC68HC11F1 se provee la información del bus de direcciones, del bus de datos y de las líneas de lectura y escritura durante cada ciclo ó instrucción. La información está categorizada en grupos de acuerdo al modo de direccionamiento y número de ciclos por instrucción, indicando las excepciones.

B.5 MEMORIAS.

En esta sección se describen las memorias RAM, ROM y EEPROM; así como su espacio respectivo en el mapa de memoria.

A. Mapa de memoria.

La composición del mapa de memoria depende del modo de operación elegido; para este trabajo se ha empleado el modo de operación expandido por lo que su correspondiente mapa de memoria se muestra en la siguiente figura b.4.



NOTE: The EEPROM can be enabled in special test mode by writing a one to the EEM0 bit of the CONFIG register after reset.

Figura b4 Mapa de memoria

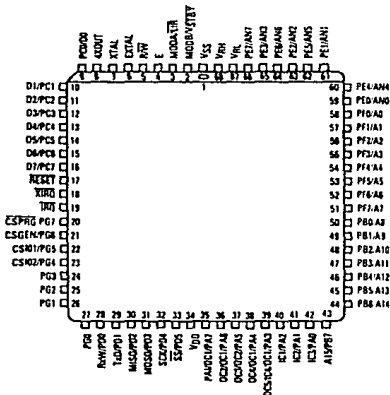


Figura b3 Asignación de terminales

Las áreas del mapa de memoria designadas como "EXTERNAL" se encuentran disponibles para memoria externa y/o algún dispositivo de E/S. Las localidades \$1000 a \$105F son ocupadas por los 64 registros y bits de control.

B. RAM.

Esta memoria permite almacenar o leer datos que son manipulados a lo largo del programa. Los 1024 bytes de RAM estática, así como los registros de control pueden ser relocalizados durante la inicialización al ser configurado el registro INIT.

C. EEPROM.

Esta memoria puede almacenar la información aún sin suministro de energía; además de que es posible borrar o reprogramar dicha información.

El mecanismo de escritura o programación de la EEPROM es controlado por el registro PPROG. Para el caso donde se desee deshabilitar dicha memoria bastara con limpiar el bit EEON del registro CONFIG.

B.6 CONVERSION A/D.

En esta sección se describen las características del convertidor A/D y los distintos modos en que este se puede operar.

El MC68HC11F1 incluye 8 canales de entrada multiplexada y de aproximaciones sucesivas para los cuales son minimizados los errores de conversión causados por las variaciones en la señal de entrada mediante un MUESTREADOR-RETENEDOR.

La referencia de voltaje de la conversión es provista por las terminales VRL y VRH por lo que se recomienda aplicar VRL = 0V y VRH = 5V (la diferencia VRH - VRL no debe ser menor de 2.5 o 3V para que no exista degradación del dispositivo).

Con esto, si la señal de entrada es VRL la conversión dara \$00 y si es VRH dara \$FF (escala completa). De esta forma cada conversión será hecha en 32 ciclos de reloj, siempre y cuando la velocidad del reloj sea mayor a 750 KHz.

A. Operación como canal-simple.

Están presentes 2 tipos de operación.

Cuando el bit SCAN del registro ADCTL se limpia, se hacen 4 conversiones en uno de los canales seleccionados, colocandose el primer resultado en el registro ADR1 y el cuarto resultado en el registro ADR4. Al terminar las cuatro conversiones el proceso se detiene.

Cuando SCAN = 1 se están haciendo conversiones en dicho canal almacenando la quinta conversión en el registro ADR1, la sexta conversión reescrita en ADR2 y así sucesivamente.

B. Operación como canal-multiple.

Están presentes 2 tipos de operación.

Cuando el SCAN = 0 se hacen 4 conversiones, una por cada canal; el primer resultado del canal 1 es almacenado en el registro ADR1, mientras que el resultado en el canal 4 es almacenado en el registro ADR4. Al terminar las cuatro conversiones el proceso se detiene.

Cuando SCAN = 1 se están haciendo conversiones en cada uno de los cuatro canales almacenando la quinta conversión en el registro ADR1, la sexta conversión reescrita en ADR2 y así sucesivamente, siendo esta última operación la empleada en el presente trabajo.

C. Registro ADCTL.

Este registro nos indica en su bit 7 si la conversión ha sido terminada, mientras que con sus otros bits configuramos el modo de operación y elegimos los canales de conversión.

D. Habilitación y selección

La habilitación del convertidor es hecha con el bit ADPU = 1 del registro OPTION, mientras que la selección del reloj es hecha con el bit CSEL del mismo registro. Si CSEL = 0 el sistema A/D utiliza el reloj E > 750 KHz; cuando CSEL = 1 el sistema A/D utiliza el reloj interno RC el cual corre a 2 MHz aproximadamente.

B.7 COMUNICACION.

El MCS8HC11F1 cuenta con dos tipos de comunicación:

1. Interfaz de Comunicación Serie (SCI).

Este sistema puede ser empleado para conectar una computadora personal ó una terminal al microcontrolador, ó a varios microcontroladores interconectados formando una red de comunicación serie.

Esta comunicación está provista con un formato estandar NRZ (un bit de inicio, 8 ó 9 bits de datos y un bit de paro) y gran variedad de velocidades de baudaje.

2. Interfaz Periférica Serie (SPI).

Como su nombre lo indica esta comunicación permite al microcontrolador comunicarse con otros dispositivos periféricos. Esta interfaz asincrona es capaz de interprocesar comunicación en un sistema MAESTRO-MULTIPLE y los dispositivos periféricos pueden ser tan simples como un registro TTL ó tan complejos como un subsistema completo tal como un display ó un convertidor A/D.

La SPI es bastante flexible con los numerosos periféricos estandar y además puede ser configurada ya sea como maestro o como esclavo.

B.8 TEMPORIZADOR

El sistema temporizador se basa en un contador de 16 bits con un pre-escalador programable de cuatro etapas. Cuando el μ C (microcontrolador) se inicializa, este contador inicia la cuenta desde \$0000 y cuando alcanza el valor de \$FFFF regresa a \$0000, y habilita la bandera de sobreflujo y continúa contando. La función de sobreflujo permite al temporizador extender su rango de trabajo (arriba de los 16 bits del contador).

Cuando el μ C está operando en modo normal no hay forma de cambiar el valor del contador.

Se emplean tres funciones independientes de CAPTURA-ENTRADA para detectar una transición en una entrada del temporizador (previamente seleccionado) y grabar automáticamente el tiempo.

El temporizador tiene cinco funciones de comparación, cada una tiene su registro comparador de 16 bits y un comparador dedicado de 16 bits que verifica el valor del contador, compara su valor con el registro de comparación durante cada cuenta del contador, si son iguales se habilita la bandera OCxF, y la salida del temporizador automáticamente cambia de acuerdo a los bits de control.

Puede ser generada una interrupción si el usuario la habilita.

**PR1.PRO - SELECCIONA EL FACTOR DEL PRE-ESCALADOR
EN EL TEMPORIZADOR.**

Estos dos bits seleccionan el rango del pre-escalador.

La siguiente tabla muestra la relación entre el factor del pre-escalador y el valor de los bits de control.

**PROGRAMACION DE LOS BITS DE CONTROL PR1 Y PRO DEL
REGISTRO TMSK2 (\$1024).**

			FRECUENCIA DEL CRISTAL		
PR1	PRO	FACTOR	12×10^{23} HZ	8 MHZ	4 MHZ
			RESOLUCION/SOBRE FLUJO		
0	0	1	477ns/31.25ms	500ns/32.77ms	1µs/65.54ms
0	1	4	191µs/125ms	2µs/131.1ms	4µs/262.1ms
1	0	8	3.81µs/250ms	4µs/262ms	8µs/524.3ms
1	1	16	7.63µs/0.5s	8µs/524ms	16µs/1.04ms

**PROGRAMACION DE LOS BITS TOI Y TOF DEL TMSK2 (\$1024) Y
TFLG2 (\$1025), RESPECTIVAMENTE.**

Cada vez que el contador de 16 bits pasa de \$FFFF A \$0000, el bit de estado TOF automáticamente se pone a uno. Este bit se pone a cero escribiendo uno en el bit-7 del registro TFLG2. El bit de control TOI permite al usuario habilitar las interrupciones del temporizador.

Se genera una interrupción por hardware si los bits TOI y TOF son uno.

PROGRAMACION DE LOS BITS ICxI E ICxF DEL TMSK1 (\$1022) Y TFLG1(\$1023), RESPECTIVAMENTE.

Los bits de control ICxI e ICxF habilitan las interrupciones y banderas de las funciones de CAPTURA-ENTRADA (x = 1, 2 o 3), respectivamente.

Los bits de estado de ICxF (IC3F, IC2F e IC1F) automáticamente son puestos a uno, cada vez que un flanco es detectado en la correspondiente entrada del temporizador. Cuando en el registro TFLG1 se escribe uno en la posición del bit correspondiente (a una de las funciones de CAPTURA-ENTRADA), este bit de estado se pone a cero.

Los bits de estado de ICxI (IC3I, IC2I e IC1I) permiten al usuario habilitar las interrupciones de cada una de las funciones de CAPTURA-ENTRADA.

Se genera una interrupción por hardware cuando el bit de control ICxI es uno y su correspondiente bit ICxF también es uno.

PROGRAMACION DE LOS BITS EDGxB Y EDGxA DEL REGISTRO TCTL2 (\$1021).

Este par de bits determina cuales flancos activaran a las funciones de CAPTURA-ENTRADA.

EDGxB	EDGxA	CONFIGURACION
0	0	Captura inhabilitada
0	1	Captura solamente flancos positivos
1	0	Captura solamente flancos negativos
1	1	Captura cualquier flanco

PROGRAMACION DE LOS BITS OMx Y OLx (x = 1,2,3,4 o 5) DEL REGISTRO TCTL1 (\$1020).

Este par de bits determinan las acciones que ocurren en las salidas del temporizador del puerto A, cuando una salida de la función COMPARA (del puerto A) ha sido satisfecha (esto es, cuando el registro de comparación tiene un valor igual al del contador de 16 bits).

Cada una de las funciones de OC5 a OC2 corresponden a las patas específicas del puerto A.

La salida de la función COMPARA se activa de acuerdo a la siguiente tabla.

OMx	OLx	CONFIGURACION
0	0	OCx no afecta la pata de salida
0	1	Cambia de estado la pata de salida
1	0	Limpia la pata de OCx
1	1	Pone a uno la pata de OCx

ACUMULADOR DE PULSOS

El sistema acumulador de pulsos se basa en un contador de 8 bits, y los bits de control PAEN y PAMOD permiten al usuario configurarlo como: simple contador de eventos o para medición de tiempo. El contenido del acumulador puede ser leído o escrito en cualquier tiempo.

Se asocian con este sistema dos interrupciones, ambas tienen su propio vector de interrupción.

La siguiente tabla es un resumen de los periodos de tiempo del acumulador de pulsos para varios tipos de cristales.

E	FRECUENCIA DEL CRISTAL	PERIODO E	RESOLUCION	RANGO
2.1 MHz	2×10^{23} Hz	477 ns	30.52 μ s	7.81 ms
2 MHz	8 MHz	500 ns	32 μ s	8.19 ms
1 MHz	4 MHz	1 μ s	64 μ s	16.38 ms

PROGRAMACION DEL BIT DDRA7 EN EL REGISTRO PACTL (\$1026).

Este bit (bit-7 del puerto A) se usa para controlar la dirección del dato.

0 = es configurado unicamente como entrada.

1 = es configurado unicamente como salida.

El diseño debe tomar en cuenta que cualquier función de salida que controle al bit-7 del puerto A también manejará al acumulador de pulsos.

PROGRAMACION DEL BIT PAEN EN EL REGISTRO PACTL (\$1026).

Este bit habilita al acumulador de pulsos.

0 = inhabilitado.

1 = habilitado.

Cuando el acumulador de pulsos es inhabilitado, el contador de 8-bits deja de contar y se desactivan las interrupciones del acumulador.

PROGRAMACION DEL BIT PAMOD EN EL REGISTRO PACTL (\$1026).

Este bit de control se usa para seleccionar el modo de operación del acumulador de pulsos.

0 = Opera como contador de eventos externos.

1 = Opera en el modo de medición de tiempo.

PROGRAMACION DEL BIT PEDGE EN EL REGISTRO PACTL (\$1026).

Este bit se usa para seleccionar el flanco que activará al acumulador de pulsos.

0 = Responde a los flancos negativos.

1 = Responde a los flancos positivos.

PROGRAMACION DE LOS BITS PAOVI EN TMSK2 (\$1024) Y PAOVF EN TFLG2 (\$1026).

Estos bits de control habilitan la interrupción de sobreflujo y la bandera del acumulador de pulsos.

Cada vez que el acumulador de pulsos pase de \$FF A \$00, el bit de estado PAOVF automáticamente se pone a uno. Este bit se pone a cero escribiendo en el bit-4 del registro TFLG2.

El bit PAOVI permite al usuario configurar el sobreflujo en el acumulador de pulsos para "polled" o manejo de interrupciones.

Se genera una *interrupción por hardware* cuando los bits PAOVI y PAOVF son uno.

PROGRAMACION DE LOS BITS DE CONTROL PAII Y PAIF EN EL REGISTRO TMSK2(\$1024) Y TFLG2 (\$1025), RESPECTIVAMENTE.

Estos bits se usan para habilitar las interrupciones, en conjunción con la bandera de flanco que activa al acumulador de pulsos.

El bit de estado PAIF automáticamente se pone a uno cada vez que el flanco es detectado en la pata PA7/PAI/OC1. Este bit se pone a cero al escribir uno en el bit-5 del registro TFLG2.

El bit de control PAII permite al usuario habilitar la interrupción cuando detecte un flanco en la entrada del acumulador de pulsos. Se genera una *interrupción por hardware* cuando los bits PAII y PAIF son uno.

REFERENCIAS

MC68HC11 REFERENCE MANUAL, MOTOROLA INC., 1991

MC68HC11F1 TECHNICAL DATA, MOTOROLA INC., 1991 (HIGH-DENSITY
COMPLEMENTARY METAL OXIDE SEMICONDUCTOR (CMOS) MICROCONTROLLER
UNIT)

Peatman B. John, "Design with microcontrollers", Estados Unidos,
McGraw-Hill, 1988, pp.618

Table 12-1. Instructions, Addressing Modes, and Execution Times (Sheet 5 of 7)

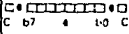
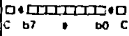
Source Form(s)	Operation	Boolean Expression	Addressing Mode for Operand	Machine Coding (Hexadecimal)		Cycles	Condition Codes							
				Opcode	Operand(s)		S	X	H	I	N	Z	V	C
NEG (opri)	Two's Complement Memory Byte	0 - M # M	A EXT A IND X A IND Y	70 60 18 60	hh ff ff ff	3 2 3	6 6 7	---	---	---	---	---	---	---
NEGA	Two's Complement A	0 - A # A	A INH	40		1	2	---	---	---	---	---	---	---
NEGB	Two's Complement B	0 - B # B	B INH	50		1	2	---	---	---	---	---	---	---
NOP	No Operation	No Operation	INH	01		1	2	---	---	---	---	---	---	---
ORAA (opri)	OR Accumulator A (Inclusive)	A - M # A	A IMM A DIR A EXT A IND X A IND Y	8A 9A BA AA 18 AA	ii dd hh ff ff ff	2 2 3 2 3	2 3 4 4 5	---	---	---	0	---	---	
ORAB (opri)	OR Accumulator B (Inclusive)	B - M # B	B IMM B DIR B EXT B IND X B IND Y	8A 9A FA EA 18 EA	ii dd hh ff ff ff	2 2 3 2 3	2 3 4 4 5	---	---	---	0	---	---	
PSHA	Push A onto Stack	A # Stk.SP - SP - 1	A INH	36		1	3	---	---	---	---	---	---	---
PSHB	Push B onto Stack	B # Stk.SP - SP - 1	B INH	37		1	3	---	---	---	---	---	---	---
PSHX	Push X onto Stack (Lo First)	IX # Stk.SP - SP - 2	INH	3C		1	4	---	---	---	---	---	---	---
PSHY	Push Y onto Stack (Lo First)	IY # Stk.SP - SP - 2	INH	18 3C		2	5	---	---	---	---	---	---	---
PULA	Pull A from Stack	SP - SP - 1, A # Stk	A INH	32		1	4	---	---	---	---	---	---	---
PULB	Pull B from Stack	SP - SP - 1, B # Stk	B INH	33		1	4	---	---	---	---	---	---	---
PULX	Pull X from Stack (Hi First)	SP - SP - 2, IX # Stk	INH	38		1	5	---	---	---	---	---	---	---
PULY	Pull Y from Stack (Hi First)	SP - SP - 2, IY # Stk	INH	18 38		2	6	---	---	---	---	---	---	---
ROL (opri)	Rotate Left		A EXT	79	hh ff	3	6	---	---	---	---	---	---	---
ROLA			A IND X	69	ff	2	6	---	---	---	---	---	---	---
ROLB			A IND Y	18 69	ff	3	7	---	---	---	---	---	---	---
ROR (opri)	Rotate Right		A EXT	75	hh ff	3	6	---	---	---	---	---	---	---
RORA			A IND X	65	ff	2	6	---	---	---	---	---	---	---
RORB			A IND Y	18 65	ff	3	7	---	---	---	---	---	---	---
ROP--			A INH	49		1	2	---	---	---	---	---	---	---
RORB			B INH	59		1	2	---	---	---	---	---	---	---
RTI	Return from Interrupt	See Special Ops	INH	3B		1	12	---	---	---	---	---	---	---
RTS	Return from Subroutine	See Special Ops	INH	39		1	5	---	---	---	---	---	---	---
SBA	Subtract B from A	A - B # A	INH	10		1	2	---	---	---	---	---	---	---
SBCA (opri)	Subtract with Carry from A	A - M C # A	A IMM A DIR A EXT A IND X A IND Y	82 92 B2 A2 18 A2	ii dd hh ff ff ff	2 2 3 2 3	2 3 4 4 5	---	---	---	---	---	---	
SBBC (opri)	Subtract with Carry from B	B - M C # B	B IMM B DIR B EXT B IND X B IND Y	C2 D2 F2 E2 18 E2	ii dd hh ff ff ff	2 2 3 2 3	2 3 4 4 5	---	---	---	---	---	---	
SEC	Set Carry	1 # C	INH	0D		1	2	---	---	---	---	---	1	---
SEI	Set Interrupt Mask	1 # I	INH	0F		1	2	---	---	---	1	---	---	---
SEV	Set Overflow Flag	1 # V	INH	0B		1	2	---	---	---	---	1	---	---

Table 12-1. Instructions, Addressing Modes, and Execution Times (Sheet 7 of 7)

Source Form(s)	Operation	Boolean Expression	Addressing Mode for Operand	Machine Coding (Hexadecimal)		Bytes	Cycle	Condition Codes								
				Opcode	Operand(s)			S	X	H	I	N	Z	V	C	
TXS	Transfer X to Stack Pointer	$IX - 1 \neq SP$	INH	35		1	3	---	---	---	---	---	---	---	---	---
TYS	Transfer Y to Stack Pointer	$IY - 1 \neq SP$	INH	18 35		2	4	---	---	---	---	---	---	---	---	---
WAI	Wait for Interrupt	Stack Regs & WAIT	INH	3E		1	**	---	---	---	---	---	---	---	---	---
XGDX	Exchange D with X	$IX \neq D, D \neq IX$	INH	8F		1	3	---	---	---	---	---	---	---	---	---
XGDY	Exchange D with Y	$IY \neq D, D \neq IY$	INH	18 8F		2	4	---	---	---	---	---	---	---	---	---

Cycle
 * Infinity or until reset occurs
 ** 12 Cycles are used beginning with the opcode fetch. A wait state is entered which remains in effect for an integer number of MPU E-clock cycles (n) until an interrupt is recognized. Finally, two additional cycles are used to fetch the appropriate interrupt vector (14 · n total).

Operands

- dd - 8-Bit Direct Address (S0000-S00FF) (High Byte Assumed to be S00)
- ff - 8-Bit Positive Offset S00 (0) to SFF (255) (Is Added to Index)
- hh - High-Order Byte of 16-Bit Extended Address
- ii - One Byte of Immediate Data
- ji - High-Order Byte of 16-Bit Immediate Data
- kk - Low-Order Byte of 16-Bit Immediate Data
- ll - Low-Order Byte of 16-Bit Extended Address
- mm - 8-Bit Mask (Set Bits to be Affected)
- rr - Signed Relative Offset \$80 (- 128) to \$7F (- 127)
 (Offset Relative to the Address Following the Machine Code Offset Byte)

Condition Codes

- Bit not changed
- 0 Bit always cleared
- 1 Bit always set
- 00 Bit cleared or set, depending on operation
- 000 Bit can be cleared, cannot become set

IMPRESOS " MORALES "
Rep. de Cuba 99 Local 21
Tel. 5 21 - 12 - 44