

20  
2º ej.



UNIVERSIDAD NACIONAL AUTONOMA  
DE MEXICO

ESCUELA NACIONAL DE ESTUDIOS PROFESIONALES  
" A R A G O N "

DESARROLLO DE UN TRANSDUCTOR ELECTRONICO  
APLICADO EN LA RED DE DISTRIBUCION DE  
ENERGIA ELECTRICA

**T E S I S**

QUE PARA OBTENER EL TITULO DE:  
INGENIERO MECANICO ELECTRICISTA  
P R E S E N T A :  
CESAR JAVIER RUIZ ARMENTA



**ENEP**  
ARAGON

Escuela Nacional de Estudios Profesionales  
Aragón

TESIS CON  
FALLA DE ORIGEN

MEXICO, D. F.

OCTUBRE 1992



Universidad Nacional  
Autónoma de México



## **UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso**

### **DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

# INDICE

---

INTRODUCCION .....	1
<b>1 DESCRIPCION GENERAL DE LA RED DE DISTRIBUCION DE ENERGIA ELECTRICA .....</b>	<b>5</b>
1.1 Panorama general del sistema eléctrico de potencia .....	5
1.2 La red de distribución de energía eléctrica .....	6
1.2.1 Problemática en la operación actual de la red .....	8
1.3 La automatización en la red de distribución .....	11
1.3.1 Un sistema piloto de automatización para la red .....	13
<b>2 ESPECIFICACION FUNCIONAL DEL TRANSDUCTOR ELECTRONICO .....</b>	<b>17</b>
2.1 Elementos asociados al Transductor .....	17
2.2 La especificación funcional del Transductor Electrónico para Medición (TEM) ...	21
<b>3 DISEÑO Y CONSTRUCCION DEL CIRCUITO TRANSDUCTOR ELECTRONICO PROTOTIPO .....</b>	<b>27</b>
3.1 Principio de operación del Transductor Electrónico para Medición prototipo ...	27
3.2 Diseño del Transductor Electrónico para Medición prototipo .....	30
3.2.1 Módulo de entrada .....	33

*Desarrollo de un Transductor Electrónico para Medición  
aplicado en la red de distribución de energía eléctrica.*

---

3.2.1.1	Circuito detector de cruce por cero .....	34
3.2.2	Módulo de conversión .....	37
3.2.2.1	Circuito acondicionador de señal .....	40
3.2.3	Módulo de control y procesamiento .....	41
3.2.3.1	Juego de instrucciones .....	46
3.2.4	Módulo de salidas .....	48
3.2.4.1	Salidas de alarma .....	48
3.2.4.2	Valores límites para voltaje y corriente .....	50
3.2.4.3	Salidas para medición .....	52
3.3	Diagramas eléctricos del Transductor prototipo .....	57
3.4	Programa del microcontrolador .....	63
4	PRUEBAS DE OPERACION AL PROTOTIPO .....	71
4.1	Construcción del circuito de prueba .....	71
4.1.1	Circuito desviador de fase .....	72
4.2	Resultado de las pruebas .....	75
4.2.1	Medición de valores eficaces .....	75
4.2.2	Medición del factor de potencia .....	75

*Desarrollo de un Transductor Electrónico para Medición  
aplicado en la red de distribución de energía eléctrica.*

---

CONCLUSIONES Y RECOMENDACIONES .....	80
ANEXO 1. Error en el proceso de medición del TEM. ....	82
ANEXO 2. Juego de instrucciones 8751 .....	91
ANEXO 3. Programa del 8751 para el cálculo de la raíz cuadrada .....	94
ANEXO 4. Diagramas de flujo del programa del TEM .....	100
BIBLIOGRAFIA .....	115

## INTRODUCCION

Las características del suministro eléctrico imponen requerimientos especiales de operación de las redes de distribución en cuanto a su confiabilidad y continuidad. El tiempo de interrupción por usuario, que representa un indicador básico de la calidad del servicio, es afectado por el tiempo de focalización y atención de fallas y por la dimensión geográfica del alcance del disturbio, particularmente en zonas con alta densidad de población.

Para apoyar a la operación de la red de distribución, las compañías suministradoras están desarrollando proyectos de automatización basados en los equipos de procesamiento de información y los medios de comunicación disponibles actualmente.

El objetivo principal de la automatización de la red de distribución es reducir el número de usuarios afectados por interrupciones y la duración de éstas.

En México, en varias divisiones de distribución, se han dado pasos hacia la automatización de la red a través de varias acciones: instalación de sistemas de telecontrol para desconectores motorizados en la División Bajío, lo cual ayudó a reducir los tiempos de interrupción por manobras, realizadas anteriormente por cuadrillas de trabajadores. La implantación de un sistema de control supervisorio en subestaciones y la aplicación de un sistema de adquisición de datos y control supervisorio al control de desconectores en la División Sureste mejoró notablemente el desempeño de las redes de distribución con los consiguientes beneficios para los usuarios y la propia compañía suministradora.

En el Instituto de Investigaciones Eléctricas (IIE) se planteó un proyecto para la automatización de la red de distribución. Tal proyecto contempla la instalación de equipo para monitoreo y control en la red, así como el desarrollo de programas de cómputo y adaptación de programas ya existentes para auxiliar en el manejo de información.

Se ideó la implantación de un sistema piloto, integrado por un Centro de Control simulado por una computadora personal, terminales remotas tipo poste ( $\mu$ TRs), aparatos de radio como medio de comunicación y sensores para medición. Las funciones que realizará este sistema piloto pueden describirse en los siguientes términos:

La comunicación vía radio entre las  $\mu$ TRs y el Centro de Control permite al operador del Centro recibir la información de campo referente a valores de parámetros eléctricos, estado de los

elementos de protección y seccionamiento, así como indicación de condiciones anormales en el funcionamiento de la red por medio de señales de alarma.

Durante el funcionamiento normal de la red, el Centro de Control procesa la información recibida y la almacena en una base de datos que se actualiza periódicamente; de esta forma el Centro de Control puede determinar en forma rápida la localización y magnitud de una falla cuando ésta se presenta, y en base a la información sobre cargas y energía disponible, determina la mejor alternativa para reconfigurar la red y lograr con ello reducir al mínimo la cantidad de usuarios afectados. Tal reacomodo de cargas se logra por medio de órdenes de apertura-cierre enviadas a las  $\mu$ TRs para que éstas a su vez accionen sobre sus elementos de seccionamiento asociados. En todo momento, el operador del Centro de Control está informado de los eventos ocurridos y por ocurrir, por medio de diagramas unifilares de la red presentados en pantalla.

En cuanto a los sensores para medición, que se utiliza uno por fase, son elementos que proporcionan salidas de voltaje alterno proporcionales a las corrientes y voltajes de fase en la red.

Para la implantación del sistema piloto se dispone de  $\mu$ TRs concebidas para aplicación general y cuya operación consiste, como ya se mencionó, en informar al Centro de Control sobre cambios detectados en sus entradas digitales (abierto-cerrado) y el valor de sus entradas analógicas las cuales, para el caso de las  $\mu$ TRs existentes, deben ser señales de frecuencia. También, cuando el Centro de Control así lo indica, las  $\mu$ TRs envían órdenes de apertura-cierre a los elementos de protección o seccionamiento a ellas asociados.

De acuerdo con lo anterior, las  $\mu$ TRs disponibles no están habilitadas para recibir directamente las señales proporcionadas por los sensores y tampoco cuentan con la capacidad de realizar la medición de parámetros eléctricos tales como voltaje, corriente y factor de potencia.

Para resolver este inconveniente, se descartó la posibilidad de sustituir a las  $\mu$ TRs por otras con la capacidad de manejar las señales analógicas provenientes de los sensores y realizar la medición, puesto que el cambio implicaría una inversión elevada. El costo de una  $\mu$ TR está en función del tipo y número de entradas a procesar.

Como una mejor alternativa se optó por desarrollar un circuito electrónico que efectuara la medición de las señales provenientes del sensor y proporcionara a la  $\mu$ TR señales en frecuencia

representativas de los valores medidos. También, el circuito deberá ser capaz de detectar condiciones de falla en la red y notificarlo, por medio de señales de alarma, a la  $\mu$ TR para que ésta a su vez así lo indique al Centro de Control.

De lo anteriormente expuesto, puede resumirse que el diseño del circuito electrónico mencionado salva la necesidad de adquirir una  $\mu$ TR para la aplicación específica permitiendo el aprovechamiento del equipo existente y en consecuencia el ahorro de recursos. Por otra parte, y lo que se considera más importante, se propicia el desarrollo de tecnología propia que puede ser explotada posteriormente en diferentes aplicaciones.

El objetivo de este trabajo es el presentar el desarrollo del circuito electrónico mencionado, que en lo sucesivo se denomina Transductor Electrónico para Medición (TEM), el cual representa un pequeño aporte en lo que a diseño de equipo aplicado en las redes de distribución de energía eléctrica se refiere.

#### Contenido de la Tesis.

En el capítulo uno se describe en forma general el sistema eléctrico de potencia con el fin de mostrar al lector la parte que de dicho sistema será el campo de aplicación del circuito desarrollado. La parte de interés del sistema será la red de distribución.

Se hace mención de los beneficios que brinda la automatización en la red de distribución de energía eléctrica y que representa una posible solución a la problemática de operación que actualmente afecta en forma considerable su funcionamiento. Se describe un sistema piloto de automatización, propuesto por el Instituto de Investigaciones Eléctricas y para el cual se planteó el desarrollo del circuito Transductor Electrónico para Medición.

El capítulo dos presenta la especificación funcional del TEM establecida por el IIE y en la cual se indican en detalle las funciones y características que deberá cubrir el circuito. También en este capítulo se describen los elementos asociados al TEM: los sensores para medición y la unidad terminal remota.



El capítulo tres comprende el diseño del TEM en base a las especificaciones proporcionadas. Se describe la teoría de funcionamiento del TEM y se presenta el diseño de los módulos que lo integrarán, así como los criterios aplicados para la selección de los componentes empleados en su construcción.

El diseño del circuito está basado en un microcontrolador, lo cual permitirá, con cierta facilidad, realizar cambios y mejoras en las funciones del TEM modificando el programa del microcontrolador. El diseño modular permitirá que puedan efectuarse cambios en el tipo y cantidad de salidas pensando en otra posible aplicación del TEM.

Se incluye en el capítulo tres un diagrama a bloques que describe en forma general el funcionamiento del TEM y la descripción, más en detalle, de las subrutinas que forman el programa del microcontrolador. Se incluyen también los diagramas eléctricos de cada uno de los módulos del TEM.

En el capítulo cuatro se presenta la implementación del circuito de prueba y los resultados obtenidos de las pruebas realizadas al TEM prototipo para verificar su correcta operación.

Por último, se concluye sobre el trabajo desarrollado y se sugieren algunas adiciones que podrán realizarse en el circuito para aumentar su utilidad.

## CAPITULO 1

### DESCRIPCION GENERAL DE LA RED DE DISTRIBUCION DE ENERGIA ELECTRICA

#### 1.1 Panorama general del sistema eléctrico de potencia.

Fundamentalmente un sistema eléctrico de potencia está integrado por instalaciones de Generación, Transmisión, Subtransmisión y Distribución, como se muestra en la Figura 1.1.

Las instalaciones de Generación están constituidas por las plantas que pueden ser Termoelectricas convencionales, Hidroelectricas, Turbogas, Ciclo combinado, Carboelectricas, Nucleoelectricas, Geotermoelectricas.

Las Instalaciones de Transmisión comprenden las grandes subestaciones elevadoras y reductoras, así como sus respectivas líneas de transmisión, generalmente de 230 y 400 kV. Las instalaciones de Subtransmisión se refieren a las líneas de subtransmisión de 115 y 138 kV, y sus respectivas subestaciones reductoras a 13.8, 23 y 34.5 kV.

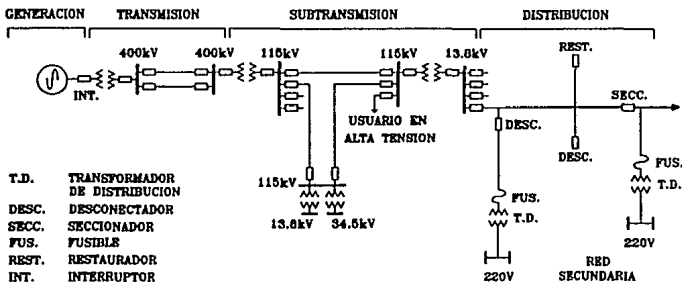


Figura 1.1 Diagrama esquemático de un sistema eléctrico de potencia. (Adaptada de José L.A., "Funciones del área de distribución relacionadas con la confiabilidad", RVP-88, agosto 1988, p.41).

Los sistemas de Distribución comprenden las líneas y redes de 13.8, 23 y 34.5 kV, así como también los transformadores de distribución y sus correspondientes redes secundarias.

Una parte del sistema eléctrico de potencia con alta problemática en su funcionamiento es la red de distribución. En ella se presenta el mayor porcentaje de fallas ocurridas en el sistema; por tal motivo, las compañías suministradoras de energía eléctrica ponen especial interés en mejorar el desempeño de sus redes. Uno de los aspectos considerados para esta mejora es la optimización de la metodología de atención a fallas, agilizando los procesos de detección, localización y reparación.

Teniendo como objetivo lo anterior, existen proyectos dentro de los cuales se han desarrollado equipos e implantado sistemas para el apoyo en la supervisión y control de las redes de distribución.

Este trabajo representa un pequeño aporte al desarrollo de equipo aplicado en la red de distribución de energía eléctrica y puesto que ésta será el campo de interés, se presentará una descripción del funcionamiento y problemática de la red de distribución, antes de iniciar el desarrollo del tema principal.

## 1.2 La red de distribución de energía eléctrica.

La red de distribución se divide en dos partes: red primaria y red secundaria (Figura 1.2). La red primaria opera con los niveles de distribución propiamente dichos (13.8, 23 y 34.5 kV) y su función es el suministrar energía a la red secundaria y a los usuarios industriales relativamente grandes. La red secundaria o de baja tensión (220 V) alimenta a usuarios residenciales, comerciales y a pequeñas industrias.

La red secundaria es aquella que empieza en el secundario de un transformador reductor de distribución (T.D.) y termina en la entrada de servicio de los usuarios en donde se miden los consumos.

La red primaria tiene su origen en la Subestación de Distribución (SE), después del interruptor. A partir de este punto surgen caminos para la circulación de la energía siguiendo una configuración radial, en otras palabras, el extremo final de la línea (remate) no regresa a la SE. Estos circuitos son conocidos como *alimentadores*. En una SE típica salen de cinco a ocho alimentadores, los cuales se

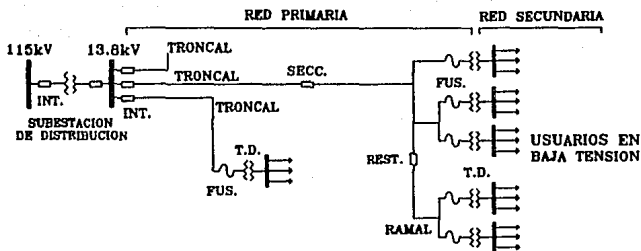


Figura 1.2 Diagrama típico de una red en conexión radial.

enlazan entre sí y con alimentadores de otras subestaciones, utilizando equipos de maniobra y protección con el fin de poder cambiar la configuración de la SE y de la red en caso que así se requiera.

La sección del alimentador que no cuenta con equipos que interrumpan automáticamente una sobrecorriente se le denomina *troncal*, y constituye la primera sección del alimentador. Las fallas ocurridas en la troncal sólo pueden ser liberadas por el interruptor de la SE. Con objeto de dar flexibilidad a la operación, la troncal del alimentador se divide en secciones de longitud variable usando para este fin seccionadores o cuchillas de operación bajo carga, cuya función es desenergizar una sección determinada, ya sea por cuestiones de mantenimiento o para el apoyo al interruptor de la SE en la localización de fallas.

Las secciones que salen del troncal se conocen como *ramales*. En los ramales se instalan equipos de protección automática tales como restauradores y cortacircuitos fusibles, cuya función principal es la de interrumpir el paso de la corriente en caso de presentarse una elevación de ésta fuera de los límites permitidos, protegiendo así al resto del alimentador.

De lo anterior, puede resumirse que los sistemas de distribución son aquéllos que llevan la energía eléctrica hasta el consumidor haciendo la transferencia desde los sistemas de transmisión o subtransmisión.

Los objetivos de las redes de distribución se basan en los requerimientos de los usuarios:

1. Disponer de la energía eléctrica en el momento que se requiera.
2. Que las características del suministro cumplan con normas de calidad en cuanto a variaciones de tensión y frecuencia.
3. Que la energía eléctrica se suministre con el mínimo de interrupciones y que la duración de las mismas también sea mínima.
4. Que el costo de la energía sea mínimo.

Para cubrir estos requerimientos, los proyectos encargados han establecido entre otros, los siguientes objetivos:

1. Mantener una constante mejora en los parámetros de calidad del servicio destacando la tensión de suministro, el Índice de salidas y el Tiempo de Interrupción por Usuario (TIU)<sup>1</sup>.
2. Operación eficiente reduciendo pérdidas de energía. Las estadísticas muestran que la mayor cantidad de las pérdidas en un sistema eléctrico son localizadas en la red de distribución<sup>2</sup>.
3. Contar con estadísticas de operación de la red que retroalimenten con información al diseño de las mismas y a las especificaciones de selección y adquisición de los componentes.

#### 1.2.1 Problemática en la operación actual de la red.

La calidad del servicio eléctrico es definida como la capacidad del sistema para proporcionar, dentro de los límites establecidos, un suministro aceptable; las variables que se deben tomar en cuenta para su evaluación son:

---

<sup>1</sup>El TIU es el tiempo promedio en que cada usuario no dispuso del servicio, durante un período específico.

<sup>2</sup>ROBERTO ESPINOSA Y FELIPE PEREZ, "Principios básicos de confiabilidad en sistemas de distribución", en: RVP-68 Vol. Sistemas de Distribución 2a. parte (1); Acapulco, Méx.: IEEE, 1988) pp. 45-49.

- Tensión
- Frecuencia
- Forma de onda
- Relación entre fases
- Confiabilidad
- Interrupciones

De éstas, los disturbios más comunes que afectan a los usuarios son la tensión y las interrupciones, siendo éstas últimas las que afectan considerablemente la continuidad del servicio, debido al tiempo que se requiere para restablecerlo a la normalidad después de la ocurrencia de una falla (en 1990 el TIU nacional fue del orden de 400 minutos al año). Por otra parte, el número de usuarios afectados depende de la configuración de la red, por lo que la disminución de tal número se logra modificando la red de tal forma que para una misma interrupción, se tenga una cantidad menor de usuarios afectados.

La duración de una interrupción está constituida por:

- El tiempo de detección
- El tiempo de atención
- El tiempo de reparación, seccionamiento o transferencia
- El tiempo de restablecimiento

Por lo tanto, disminuyendo cualesquiera de ellos, se obtiene una reducción del TIU.

Para llevar a cabo la función operativa de las redes aéreas, se cuenta con sectores de operación cuyo personal se auxilia de cuadrillas para atender maniobras. La filosofía de operación está basada en la utilización de los elementos de protección y seccionamiento, instalados tanto en la subestación como en los circuitos, usando los medios de comunicación de teléfono a las subestaciones y de radio a las cuadrillas de campo.

Cuando una falla ocurre en ramales, el equipo de protección opera para liberarla. En el caso de los restauradores, el servicio se restablece automáticamente si la falla es transitoria. Por el contrario, si la falla es permanente, el operador se entera de la ubicación aproximada del disturbio por medio de las llamadas telefónicas que hacen los usuarios afectados. Entonces, se comunica por radio con las cuadrillas de mantenimiento del área, para que revisen y corrijan el daño, restableciendo el servicio posteriormente.

En el caso de la troncal, por la cantidad y tipo de usuarios, se puede contar con procedimientos de atención a fallas conocidos como planes de contingencia. La función principal de estos planes es restablecer el servicio en las secciones de troncal no falladas, en el menor tiempo posible, para poder dedicar mayores esfuerzos a la reparación del daño.

Considerando la secuencia lógica a seguir en caso de falla en la troncal, suponiendo que no se tienen restauradores ni fusibles, lo cual representa el caso general, se sucede al ocurrir una falla que el interruptor de la subestación se dispara, abre el circuito y todo el alimentador queda sin energía. El operador se entera del disturbio pero no de su ubicación. Como primer paso se comunica con la cuadrilla para que se traslade al sitio donde está localizado el seccionador que divide en dos partes la troncal y lo abran. La cuadrilla le comunica la ejecución de esta acción, con lo que cierra nuevamente el interruptor de la subestación. Si la falla está ubicada en la primera sección del alimentador, el interruptor abre nuevamente bajo la acción del cortocircuito. La secuencia se repite tantas veces como sea necesario, dependiendo del número de seccionadores instalados en la troncal y de la ubicación de la falla.

Una vez ubicada y aislada la sección fallada, se revisan los enlaces disponibles con otros alimentadores que permitan energizar las secciones no falladas. Es importante que el operador conozca en ese momento la capacidad de energía disponible en los otros alimentadores y la que se dejó de alimentar por la falla, para que reconfigure la red en forma adecuada.

Por lo anterior, en la atención de un disturbio se pueden clasificar tres actividades bien definidas:

- a) Localización y aislamiento de la falla
- b) Reparación del daño
- c) Puesta en servicio del alimentador

El tiempo de atención de un disturbio depende de la cantidad de maniobras, facilidad para ejecutarlas y sobre todo el tiempo de traslado del personal a los lugares de maniobra. Todos estos factores están relacionados con la longitud del circuito, condiciones ambientales y de tráfico.

De acuerdo a estadísticas sobre disturbios se encontró que el tiempo promedio empleado en la localización y aislamiento de la falla, incluyendo el tiempo de traslado para la primera maniobra,

representa el 70% del tiempo total de atención. La reducción de este tiempo a valores mínimos es factible de conseguir mediante la automatización de la red de distribución<sup>3</sup>.

### 1.3 La automatización en la red de distribución.

Históricamente, los sistemas de distribución han operado con un mínimo de monitoreo: principalmente con un control manual y local de capacitores, desconectores y reguladores de voltaje, pero careciendo de un apoyo computacional extenso para los operadores del sistema.

El tema de la automatización de la red de distribución se ha venido tratando en México desde hace más de diez años<sup>4</sup>. Desde entonces se han realizado algunos trabajos sobre este campo en diferentes zonas del país, actividades tales como instalación de sistemas de telecontrol para desconectores motorizados<sup>5</sup>, control supervisorio en subestaciones<sup>6</sup> y aplicación de un sistema de adquisición de datos y control supervisorio al control de desconectores<sup>7</sup>. Sin embargo, a pesar de los trabajos que se han realizado sobre el tema de la automatización de la red, hasta la fecha la información publicada al respecto en nuestro país es escasa.

En años anteriores han evolucionado tecnologías automatizadas para monitoreo de subestaciones y alimentadores, para reconfiguración de alimentadores y para control de reactivos. Esta innovación en las tecnologías de las comunicaciones y los controles por microprocesadores, prometen apoyar en forma importante la habilidad de los sistemas de distribución para satisfacer las demandas futuras y redundar en beneficios importantes para la confiabilidad y eficiencia en la operación de los circuitos de distribución.

---

<sup>3</sup>HUMBERTO SOLÓRZANO A. Y FCO. JAVIER ROBLEDO V., "El diferimiento de inversiones: un beneficio potencial de la automatización de redes de distribución aéreas", en RVP-90, Vol. Conductores aislados y Distribución, (3; Acapulco, Méx.: IEEE, 1990) pp. 198-205.

<sup>4</sup>RAMÓN DE LA ROSA A., JAIME CARRILLO C. [et.al.], "Arquitectura funcional de un sistema piloto de automatización de la red de distribución", en: Conferencia sobre Globalización de la Ingeniería y Control de Calidad, LATINCON-90 Tomo II (Monterrey, Méx.: IEEE, 1990).

<sup>5</sup>CFE, Div. de Distribución Bajío, "Telecontrol de la red de distribución de la Cd. de Guajuato", en: Reunión de Verano de Potencia 1989 (2; Acapulco, Méx.: IEEE, 1989).

<sup>6</sup>CFE, Div. de Distribución Sureste, Control supervisorio en subestaciones de distribución. Gerencia de Distribución (México: 1989).

<sup>7</sup>CFE, Div. de Distribución Sureste, Enlaces de circuitos de distribución por telecontrol. Gerencia de Distribución (México: 1989).



En el trabajo de Peralta Barros<sup>8</sup> se plantea un método de localización de fallas en los alimentadores de distribución empleando un sistema de control supervisorio. La Figura 1.3 ilustra el esquema de la configuración para un sistema de automatización de la red de distribución con una estructura jerárquica de tres niveles. En dicha figura las flechas indican jerarquía de control y de comunicaciones hacia arriba. El sistema de comunicaciones es un medio que permite transferencia de datos en ambos sentidos.

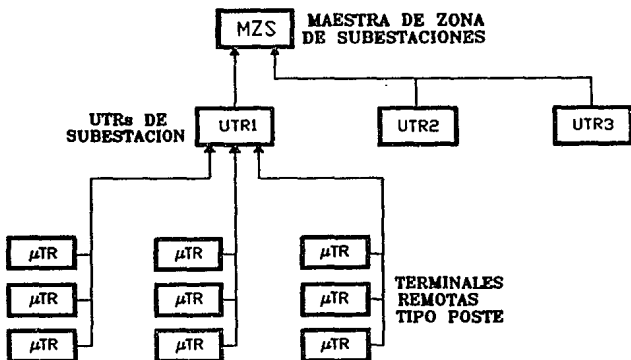


Figura 1.3 Niveles jerárquicos en un sistema autoestizado.

El funcionamiento del sistema de automatización puede resumirse en los siguientes términos: El nivel más alto de capacidad computacional es el de la Maestra de Zona de Subestaciones (MZS). Este computador actualiza continuamente una base de datos la cual comprende todas las subestaciones y sus alimentadores; para adquirir esta información la MZS se comunica con las Unidades Terminales

<sup>8</sup> ALBERTO J. PERALTA B., "Localización de fallas en las redes de distribución de energía eléctrica". (Tesis de Maestría en Electrónica: 1982).

Remotas de Subestación (UTRs). La MZS puede generar una acción de control como resultado de un procedimiento de exploración.

La UTR monitorea los puntos de importancia dentro de la subestación y se comunica con las microterminales remotas ( $\mu$ TRs) para actualizar su base de datos, la cual comprende la configuración de dicha subestación con sus alimentadores. La UTR realiza sus cálculos, basados en los parámetros disponibles dentro de su rango de control y recomienda las acciones a tomar a la MZS cuando sea explorada por ésta.

Las  $\mu$ TRs son el nivel de inteligencia más bajo en el sistema y se localizan en los aparatos de protección contra sobrecorriente (APS) y en los puntos claves de monitoreo de los alimentadores. La  $\mu$ TR calcula en todo momento la magnitud de las corrientes de línea y las compara con valores preestablecidos para poder determinar si el APS asociado debiera disparar debido a la ocurrencia de fallas. Las  $\mu$ TRs envían la siguiente información a la UTR para formar la base de datos de distribución: el estado de los APS, una señal que indique la detección de sobrecorriente, una señal que indique la detección de no corriente, y opcionalmente, enviarán la magnitud de la corriente de falla.

### 1.3.1 Un sistema piloto de automatización para la red.

Para apoyar a la operación de la red, las compañías suministradoras están desarrollando proyectos piloto de automatización basados en los equipos de procesamiento de información y los medios de comunicación disponibles actualmente.

Sin embargo, además de los problemas puramente técnicos, la implantación de un sistema para automatizar las redes de distribución se ha enfrentado al problema de determinar la factibilidad económica de su aplicación. La capacidad del sistema automatizado, las funciones a realizar y el crecimiento del mismo son la base de su evaluación económica, mediante la comparación de la operación de la red antes y después de la automatización.

Por otra parte, en los últimos diez años el sector eléctrico nacional ha visto mermados sus recursos económicos para la atención de sus programas de inversión y mantenimiento, por lo que a últimas fechas ha sido necesario reconsiderar la filosofía y alcance del programa de automatización, a fin de aumentar la posibilidad de su realización con un costo mínimo e incremento de su confiabilidad.

En el IIE se ha trabajado en un proyecto sobre el tema, que tiene como objetivo medir los beneficios de la automatización de la red de distribución mediante la evaluación del incremento de la confiabilidad del servicio eléctrico suministrado en una zona piloto automatizada.

El proyecto ha sido dividido en tres etapas, a saber:

ETAPA 1. Creación del sistema de detección de fallas y monitoreo de cargas.

ETAPA 2. Sistema de control remoto.

ETAPA 3. Automatización de alimentadores.

La arquitectura funcional propuesta para el sistema de distribución automatizado se ilustra en la Figura 1.4.

El primer nivel de control jerárquico está integrado por un Centro de Despacho de Distribución (CDD) cuyas funciones son, principalmente, de carácter administrativo o de gestión de la red.

El segundo nivel lo constituye un conjunto de Estaciones Maestras de Alimentadores (EMA), cuyo número depende de la cantidad de puntos de control y monitoreo de la red a controlar. La función principal de las EMA es la atención a disturbios en la red, mediante la localización y aislamiento de secciones falladas del alimentador, así como la reconfiguración automática de la red para alimentar las secciones sanas y disminuir al mínimo la cantidad de usuarios afectados.

Para realizar estas funciones, la EMA contará con su propia base de datos en la que estará almacenada la información del estado de los equipos de manobra y valores medidos de parámetros eléctricos, tanto del alimentador dañado como de los enlaces sanos. De acuerdo con la información recabada, la EMA decidirá las acciones correctivas que será necesario ejecutar para la mejor alternativa de reconfiguración de la red. Esto será realizado a través de ordenar tales acciones a las  $\mu$ TRs involucradas, las cuales a su vez actuarán sobre los equipos de seccionamiento. En caso necesario, la EMA informará al CDD la ocurrencia del evento, las acciones ejecutadas y la configuración final de la red.

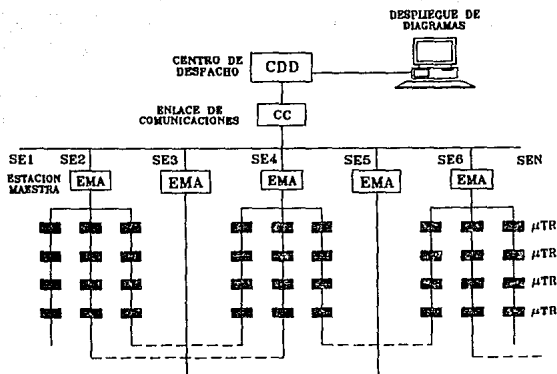


Figura 1.4 Arquitectura funcional del sistema de distribución automatizado. (Adaptada de R. De la Rosa, [et al.], "Arquitectura funcional de un sistema de automatización de la red de distribución", LATINCON-90, sept. 1990).

La configuración básica de la EMA y el equipo de campo se muestra en la Figura 1.5; está compuesta por la Estación Maestra propiamente dicha y por unidades de monitoreo, detección y control instaladas en los puntos de seccionamiento de la red.

La configuración modular permite iniciar la implantación del sistema en forma piloto a nivel EMA, incluyendo las funciones de control de alimentadores. El sistema piloto debe incluir los equipos de campo suficientes para evaluar la factibilidad del proyecto completo.

Para contar con la capacidad de medir parámetros de las líneas tales como voltaje, corriente y factor de potencia e indicar condiciones anormales de los mismos, y por los motivos expuestos al inicio de la tesis (*Introducción*, p.2) se planeó el desarrollo del circuito Transductor Electrónico para Medición (TEM). La información generada por el TEM será presentada a una terminal remota tipo poste que contará con un radio como medio de comunicación hacia el nivel jerárquico superior.

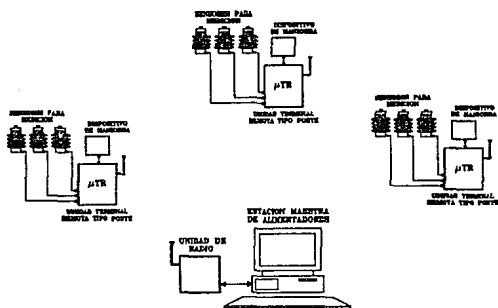


Figura 1.5 Sistema básico para automatización de alimentadores. (Adaptada de Ramón De la Rosa, [et.al.], op.cit.).

En el siguiente capítulo se presenta la especificación funcional del circuito Transductor Electrónico para Medición, también se describen brevemente los elementos que estarán asociados al TEM: sensores para medición y microterminales remotas.

## CAPITULO 2

### ESPECIFICACION FUNCIONAL DEL TRANSDUCTOR ELECTRONICO

#### 2.1 Elementos asociados al Transductor.

Los sensores para medición constituyen el enlace directo entre el Transductor Electrónico para Medición (TEM) y las líneas de distribución, las cuales pueden ser de 13.8, 23 o 34.5 kV. Por su parte, la microterminal remota ( $\mu$ TR) se mencionó como el nivel de inteligencia más bajo en la arquitectura de un sistema automatizado; sin embargo, cabe mencionar que la  $\mu$ TR considerada en esta aplicación no es un elemento propiamente "inteligente", es decir no posee la capacidad de tomar decisiones por cuenta propia, sino que sus acciones sobre los elementos de campo están controladas por el nivel inmediato superior, la UTR de subestación.

#### Sensores para medición.

Existen diferentes tipos de sensores para la medición de variables en una red de distribución de energía eléctrica.

El sensor considerado para el desarrollo de este trabajo es uno tipo M-0349, fabricado por Beckwith Electric Co. Inc., de EUA (esto es sólo como referencia ya que podrá utilizarse cualquier dispositivo que cumpla con las especificaciones de entrada del TEM). Este sensor, cuyo aspecto físico y conexión de sus elementos internos se muestran en la Figura 2.1, puede ser utilizado como aislador convencional con la ventaja de que permite sensar tanto la corriente como el voltaje en las líneas de una red de distribución.

El sensor proporciona en una de sus dos salidas una señal de voltaje ( $E_{SI}$ ) linealmente proporcional a la corriente del conductor primario; en la otra salida, entrega una señal de voltaje ( $E_{SV}$ ) linealmente proporcional al voltaje de línea a tierra del conductor primario.

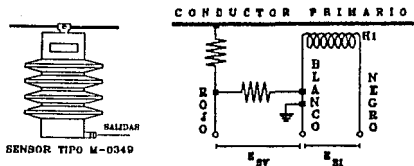


Figura 2.1 Aspecto físico y elementos internos del sensor para medición.

a) Salida de voltaje proporcional a la corriente ( $E_{SI}$ ).

Una salida de voltaje de 60 Hz ( $E_{SI}$ ) entre las terminales blanco y negro (Figura 2.1) es producida por la circulación de corriente a través del conductor primario. El valor de  $E_{SI}$  está afectado directamente por el diámetro del conductor primario de la siguiente manera:

$$I_p = K * E_{SI} \quad \text{donde } K = (17.52 * OD) + 77.81$$

$I_p$	corriente en el conductor primario, amperes
K	factor de corrección por el diámetro del conductor primario
$E_{SI}$	salida de voltaje, volts
OD	diámetro externo del conductor primario desnudo, pulgadas

b) Salida de voltaje proporcional al voltaje de línea ( $E_{SV}$ ).

Una señal de voltaje de 60 Hz ( $E_{SV}$ ) linealmente proporcional al voltaje de línea a tierra del conductor primario es obtenida en la correspondiente salida del sensor (terminales blanco y rojo) y cuyo valor puede determinarse por medio de la siguiente relación:

$$E_p = 10^3 * E_{SV}$$

$E_p$	voltaje de línea a tierra del conductor primario
$E_{SV}$	salida de voltaje

Algunas de las especificaciones proporcionadas por el fabricante para los sensores considerados se indican en la Tabla 1.

TIPO DE SENSOR	15 kV	25 kV	34.5 kV
TENSION NOMINAL L-L, kV	15.0	25.0	34.5
TENSION MAX. L-TIERRA, kV	8.95	16.0	22.0
TENSION SOSTENIDA DE PRUEBA, kV			
a. 60 Hz en seco	34.0	50.0	70.0
b. 60 Hz en húmedo	45.0	70.0	95.0
c. Impulso 1.5x50 BIL, kV	110.0	150.0	200.0
TENSION DE FLAMEO, kV			
a. 60 Hz en seco	85.0	110.0	145.0
b. 60 Hz en húmedo	55.0	75.0	100.0
c. Impulso 1.5x50			
1. Positivo	125.0	170.0	225.0
DISTANCIA DE FUGA, pulgadas	15.5	24.0	37.0
TEMPERATURA DE OPERACION	-40°C a +60°C		
CARACTERISTICAS DE SALIDA			
a. Sensor de corriente			
1. Salida 60 Hz, $E_{SI}$	Ver explicación en texto		
2. Exactitud	±3% de lectura		
3. Impedancia de salida 60 Hz	577 ohms		
b. Sensor de voltaje			
1. Salida 60 Hz, $E_{SV}$	Ver explicación en texto		
2. Voltaje máximo de salida, V	0.895	1.6	2.2
3. Exactitud	±3% de lectura		
SALIDA DE CORTOCIRCUITO 60 Hz			
a. Corriente	$517 \times 10^3$ Amperes		
b. Voltaje	298.2 Volts		

Tabla 1. Especificaciones del sensor de corriente y voltaje M-0349.



#### Microterminal remota.

La  $\mu$ TR que recibirá la información del TEM es una tipo DTE-532DL, fabricada por la compañía Desarrollo Tecnológico en Electrónica, de Chihuahua, México. Esta  $\mu$ TR es un equipo de adquisición de datos y telecontrol orientado al monitoreo de un número reducido de puntos que cuenta con un modem integrado para manejo de comunicaciones y una interfase directa para línea telefónica o bien para enlace directo con radio.

A través de su interfase de comunicaciones, el equipo puede enviar la información adquirida a una estación maestra localizada remotamente (en una subestación de distribución), así como recibir comandos de control para la actuación sobre puntos específicos del sistema.

La operación de la  $\mu$ TR se centra en el microcontrolador Intel 8749. La figura 2.2 muestra un diagrama a bloques de los componentes de la  $\mu$ TR.

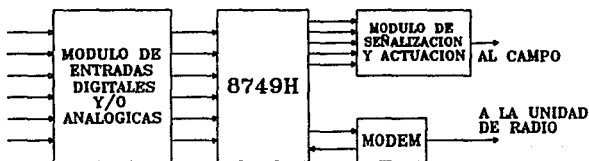


Figura 2.2 Bloques componentes de la  $\mu$ TR DTE532-DL.

La  $\mu$ TR posee 8 puntos de entrada, los cuales pueden ser configurados como entradas analógicas o digitales, según se requiera.

Para las entradas analógicas, el microcontrolador recibe el estado del esquema de aislación óptica asociado a la entrada (Figura 2.3a). Las entradas analógicas reciben del campo una señal de

frecuencia, la cual es procesada y puesta a disposición del programa y/o del usuario, según sea el caso.

La adquisición de las señales digitales es efectuada directamente por el microcontrolador, el cual recibe el estado de aislación óptica asociado a las entradas (Figura 2.3b). La interfase de entradas digitales es igual para cualquier tipo, sean éstas de detección de cambio momentáneo, estándar o para acumuladores de pulsos, ya que la diferenciación se hace por medio de la programación del microcontrolador, de acuerdo a las funciones del protocolo de comunicaciones. Las entradas digitales reciben del campo un contacto seco (sin voltaje) y están provistas de polarización interna para detectar su movimiento.

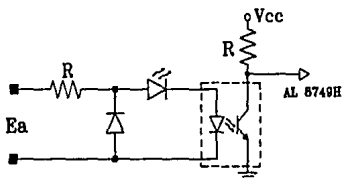


Figura 2.3a Configuración para una entrada analógica de la  $\mu$ TR.

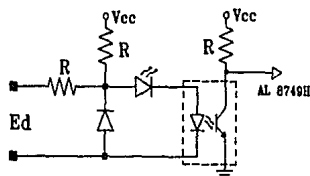


Figura 2.3b Configuración para una entrada digital de la  $\mu$ TR.

Las especificaciones técnicas de la  $\mu$ TR DTE532-DL proporcionadas por el fabricante se listan en la Tabla 2.

## 2.2 La especificación funcional del Transductor Electrónico para Medición (TEM).

De acuerdo con la información presentada en el punto anterior, puede determinarse que el circuito Transductor Electrónico para Medición deberá ser capaz de manejar las señales alternas

<b>CONFIGURACION MAXIMA DEL EQUIPO.</b>	
Entradas digitales:	8 puntos (*)
Salidas digitales:	4 puntos (2 pandos dobles)
Entradas analógicas:	8 puntos (*)
<b>PROCESAMIENTO.</b>	
Procesador:	8 bits
Memoria EPROM:	2 kilobytes
Memoria RAM:	128 bytes
Puertos paralelos E/S:	2 de 8 bits
Temporizador:	1 de 8 bits
<b>ENTRADAS DIGITALES.</b>	
Máx. de puntos:	8
Acumuladores:	Hasta 1 (de los 8)
Conexión:	Contacto seco
Duración del pulso:	10 ms (elíptico)
Protecciones:	Aislamiento óptico
Interposición:	Relayador (opcional)
<b>ENTRADAS ANALÓGICAS.</b>	
Núm. Máx. de canales:	Hasta 8 (de los 8 puntos digitales)
Aislación:	Opto-transistor
Señales de entrada:	Frecuencia de 1-6 kHz Frecuencia de 0-100 Hz (Otras escalas según se solicite)
<b>SALIDAS DE CONTROL.</b>	
Núm. de salidas:	Hasta 4 (2 dobles)
Tipo de salida:	Contacto NA o NC
Capacidad:	10 A @ 250 Vac
Tiempo de operación:	Programable (0,5s t <sub>fp</sub> .)
Alim. contactos de salida:	Hasta 250 Vac
<b>DIAGNOSTICOS.</b>	
Local:	Lámparas indicadoras
<b>COMUNICACIONES.</b>	
Modem integrado:	
Modulación:	FSK
Velocidad:	300 bauds
Impedancia de salida:	600 ohms
Protecciones:	Transistores (SNC)
Radio:	15 watts
<b>PROTOCOLO DE COMUNICACIONES.</b>	
Dirección:	7 bits
Función:	1 a 8 bits
Código de seguridad:	Redundante/Completo
Longitud del Telegrama:	Variable
<b>FUENTE DE ALIMENTACION.</b>	
Alimentación primaria:	127 Vac ±10%
Voltaje de salida:	14 Vdc @ 4,5 Amperes
Batería de respaldo:	12 Vdc @ 4 Amperes-hora
<b>GABINETE.</b>	
Operación:	Exteriores
Norma:	NEMA 4X
Dimensiones:	20x16x8 pulgadas
*Mutuamente excluyentes	

Tabla 2. Especificaciones para la  $\mu$ TR DTE-532DL.

proporcionadas por los sensores, procesarlas y entregar en su salida señales compatibles con las entradas de la  $\mu$ TR.

La información recibida por la  $\mu$ TR pueda ser utilizada en un sistema de control supervisorio con fines de protección, monitoreo, medición, automatización, corrección de factor de potencia, etc.

#### Características funcionales.

Las funciones y características generales que deberá cubrir el Transductor Electrónico para Medición (TEM) son las siguientes:

- a) Construido a base de dispositivos de estado sólido y emplear como elemento principal un microcontrolador.
- b) Tarjeta del circuito impreso lo más pequeña posible de tal forma que pueda ser integrada dentro de una UTR tipo poste ( $\mu$ TR). En su defecto, la tarjeta será protegida en una caja metálica tipo intemperie.
- c) Contar con dispositivos locales indicadores de falla (LEDs) que muestren su estado de operación (correcto-incorreto).
- d) Asimismo, existirán en la tarjeta puntos especiales para medición en campo de los parámetros manejados por el TEM.
- e) La alimentación para el TEM será proporcionada por una fuente propia que recibirá una señal alterna en baja tensión (127 Vac, 60 Hz) y contendrá una batería como respaldo.
- f) El TEM deberá ser capaz de procesar las seis entradas alternas provenientes de los sensores para medición, calcular el valor eficaz de cada una de ellas y luego determinar:
  - el valor promedio de los tres voltajes de fase
  - el valor promedio de las tres corrientes de fase
- g) También, el TEM deberá calcular el factor de potencia de cada fase y después el valor promedio de los mismos.

h) Indicar, por medio de alarmas, la detección de las siguientes condiciones:

- voltaje alto (V<sub>alto</sub>)
- voltaje bajo (V<sub>bajo</sub>)
- corriente de cortocircuito (I<sub>cc</sub>)
- corriente de sobrecarga (I<sub>sc</sub>)

Las señales de entrada serán continuamente comparadas con sus respectivos valores límites, previamente establecidos, para que al momento en que cualesquiera de ellas caiga fuera de su rango se genere la correspondiente señal de alarma.

Toda esta información, analógica y digital, será presentada en las entradas de la  $\mu$ TR.

El siguiente bloque (Figura 2.4) muestra la denominación de las entradas y salidas del TEM.

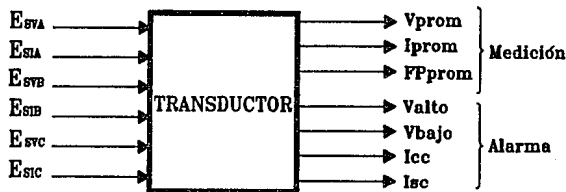


Figura 2.4 Entradas y salidas del Transductor Electrónico para Medición.

#### Entradas.

$E_{SV}$  y  $E_{SI}$  son ambas señales alternas de voltaje en el rango de  $\pm 5$  V<sub>pico</sub>, representativas del voltaje y la corriente de fase respectivamente.

### Salidas para medición.

Estas tienen fines de medición y estadística, por lo que se hace necesario obtener un valor promedio y no el valor instantáneo. La definición de estas salidas es como sigue:

*I<sub>prom</sub>* es una salida que representará el promedio de los valores eficaces (r<sub>cm</sub>) de las tres corrientes de fase.

*V<sub>prom</sub>* es una salida que representará el promedio de los valores eficaces (r<sub>cm</sub>) de los tres voltajes de fase.

*F<sub>pprom</sub>* es una salida que representará el valor promedio de los ángulos entre voltaje y corriente de cada fase.

El intervalo de actualización de estas salidas de medición deberá ser el mínimo posible y serán presentadas en un rango de frecuencia compatible con las entradas de la  $\mu$ TR. El valor mínimo de frecuencia corresponderá a una entrada mínima y el valor máximo de frecuencia al correspondiente límite superior en la entrada.

### Salidas de alarma.

Las señales de alarma están orientadas para ser utilizadas en sistemas automáticos de control y protección. El TEM proporcionará las siguientes salidas:

*V<sub>máx</sub>* señal que indica que el voltaje de una o más fases está por encima del valor máximo permitido.

*V<sub>mín</sub>* señal que indica que el voltaje de una o más fases ha caído por debajo del valor permitido.

*I<sub>cc</sub>* cuando en cualesquiera de las fases se detecta una corriente superior a un valor de cortocircuito establecido, la señal *I<sub>cc</sub>* se activa.

**/sc** cuando se detecta en cualesquiera de las fases una corriente de operación superior a un valor de sobrecarga dado, la señal **Is** se activa.

Estas salidas de alarma son señales digitales del tipo activa-inactiva con niveles de voltaje de cinco (activa) o cero volts (inactiva).

#### **Valores límites.**

Los valores límites para las señales de alarma podrán ser establecidos externamente para las tres fases.

En base a las especificaciones proporcionadas en este capítulo se diseñará el circuito Transductor Electrónico para Medición (TEM). El siguiente capítulo presenta el procedimiento seguido para el desarrollo del diseño.

**DISERNO Y CONSTRUCCION DEL TRANSDUCTOR ELECTRONICO PROTOTIPO**

**3.1 Principio de operación del Transductor Electrónico para Medición prototipo.**

De acuerdo con las especificaciones establecidas en el capítulo 2, el Transductor Electrónico para Medición (TEM) deberá calcular los valores eficaces o rcm (raíz cuadrática media) de seis señales alternas (representativas de voltajes y corrientes de fase) y también el factor de potencia de cada fase para luego determinar los valores promedio de estos tres parámetros. Cada uno de los resultados promedio obtenidos serán presentados como una señal de frecuencia variable en las respectivas salidas y se activarán las señales de alarma correspondientes en caso de condiciones anormales en los valores eficaces medidos.

La Figura 3.1 muestra un diagrama a bloques que describe en forma general la secuencia de acciones que deberá realizar el TEM, desde la adquisición de las señales alternas de entrada hasta la generación de las señales digitales de salida.

En las especificaciones para el TEM se indicó que éste debería ser diseñado en base a un microcontrolador. Por otra parte, como se expuso en el punto 1 del capítulo 2, las señales que entrega en su salida un sensor para medición, proporcionales al voltaje y a la corriente de fase, son ambas señales de voltaje ( $E_{S1}$  y  $E_{S2}$ ), por lo que será necesario convertir estas señales a una forma digital para que así puedan ser procesadas por el TEM.



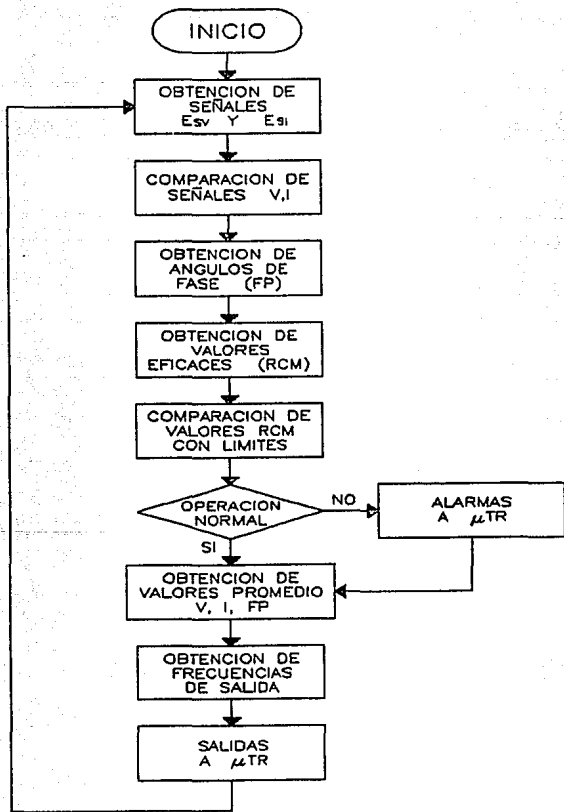


Figura 3.1 Funcionamiento general del Transductor Electrónico para Medición.

Una expresión matemática general para el cálculo del factor de potencia en un circuito de corriente alterna, para cualquier forma de onda de voltaje y corriente, se establece como sigue:

$$FP = \frac{\text{Potencia media}}{V_{\text{rcm}} \cdot I_{\text{rcm}}} \dots \dots \dots (3.1)$$

donde FP es el factor de potencia y  $V_{\text{rcm}}$  e  $I_{\text{rcm}}$  son los valores eficaces de las ondas de voltaje y corriente. Expresada en forma equivalente:

$$FP = \frac{\frac{1}{T} \int_0^T v(t) \cdot i(t) dt}{\sqrt{\frac{1}{T} \int_0^T v(t)^2 dt} \cdot \sqrt{\frac{1}{T} \int_0^T i(t)^2 dt}} \dots \dots \dots (3.2)$$

La evaluación de esta ecuación puede realizarse por medio de la técnica digital de muestreo<sup>9,10</sup>. Esta consiste en tomar muestras simultáneas de las señales de voltaje y corriente a intervalos iguales de tiempo sobre un número entero de ciclos; por lo tanto, un ciclo es dividido en  $N$  secciones, cada una de las cuales tiene su correspondiente valor instantáneo de voltaje y corriente.

En la ecuación 3.2 las integrales pueden ser reemplazadas por una sumatoria y el intervalo de tiempo  $T$  por el número de muestras tomadas  $N$ :

$$FP = \frac{\frac{1}{N} \sum_{j=1}^N v(t_j) \cdot i(t_j)}{\sqrt{\frac{1}{N} \sum_{j=1}^N v(t_j)^2} \cdot \sqrt{\frac{1}{N} \sum_{j=1}^N i(t_j)^2}} \dots \dots \dots (3.3)$$

<sup>9</sup>TURGEL, RAYMOND S. "Digital Wattmeter Using a Sampling Method". En: IEEE Transactions on Instrumentation and Measurement, v.M-63, n.4 (Dic.1974), pp.337-341.

<sup>10</sup>DIRWAN, S.S. [et.al.]. "Microcomputer-controlled sampling digital power, rms and PF meter". En: Int. Journal of Electronics, v.63, n.3 (1987), pp.455-461.

Los valores instantáneos de voltaje y corriente pueden ser digitalizados utilizando un convertidor analógico-digital (CAD) y las salidas resultantes,  $v_j$  e  $i_j$ , pueden ser entonces empleadas por el microcontrolador para el cálculo de los valores eficaces, la potencia promedio y con éstos el factor de potencia.

### **3.2 Diseño del Transductor Electrónico para Medición prototipo.**

La utilización de un microcontrolador en el diseño del TEM proporcionará flexibilidad en cuanto a futuros cambios en su operación modificando su programa. Para contribuir a lo anterior, el circuito será diseñado en forma modular para facilitar también su modificación.

Se ha dividido el desarrollo del TEM en cuatro módulos principales, denominados:

- 1) Módulo de entrada
- 2) Módulo de conversión
- 3) Módulo de control y procesamiento
- 4) Módulo de salida

La Figura 3.2 muestra un diagrama a bloques del circuito prototipo del TEM y se indica la relación entre ellos.

En el diagrama, las líneas de control servirán para seleccionar cada uno de los tres pares de señales de entrada e iniciar el muestreo de éstas para luego almacenarlas dentro del microcontrolador. Otras líneas controlarán el envío de información hacia el módulo de salidas.

Un circuito detector de cruce por cero (DCC) será utilizado para sincronizar el ciclo de muestreo con el inicio y fin de la señal de referencia.

Los valores eficaces de voltaje y corriente de cada fase serán comparados dentro del microcontrolador con los niveles límites preestablecidos para cada uno de ellos y si caen fuera del rango permitido, se activarán las señales de alarma correspondientes.

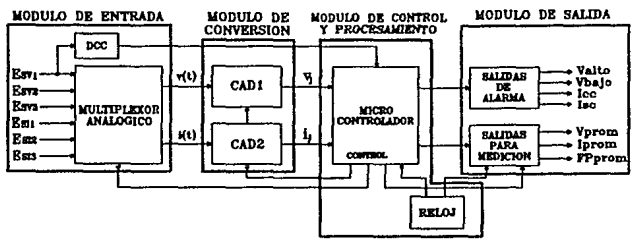


Figura 3.2 Diagrama a bloques del Transductor Electrónico para Medición prototipo.

El circuito de reloj será el encargado de generar la base de tiempos para el funcionamiento del microcontrolador y la generación de las salidas en frecuencia.

Para diseñar cada uno de los módulos es necesario considerar algunos aspectos para la selección de los elementos electrónicos que los integrarán, en especial para los módulos de conversión y de control y procesamiento, puesto que en ellos se basará primordialmente el funcionamiento del TEM.

Como puede observarse en la anterior ecuación 3.3, el módulo de control y procesamiento deberá realizar operaciones de suma, multiplicación, división y obtención de raíz cuadrada. Por otra parte, ¿qué cantidad de muestras por ciclo será necesario tomar para obtener un resultado correcto en la evaluación de esta ecuación? En Omran et.al., 1987 se presenta un análisis del error en función del número de muestras por ciclo y una gráfica, mostrada en la Figura 3.3, en la cual puede apreciarse que el porcentaje de error entre el valor real y el calculado se mantiene constante y aproximadamente igual a 0.02% para un número de muestras por ciclo mayor a 500 (considerando un CAD de 8 bits<sup>11</sup> y una frecuencia de 30 a 70 Hz para la señal de entrada).

<sup>11</sup>bit (binary digit o dígito binario).

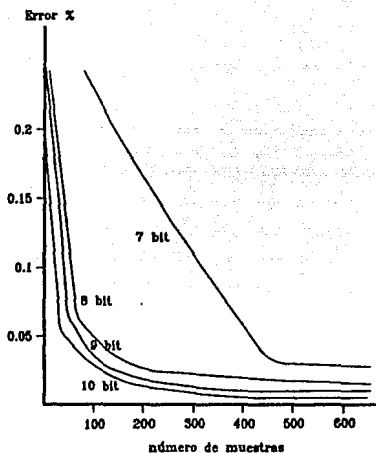


Figura 3.3 Error en el cálculo del FP en función del número de muestras y resolución de conversión.

Suponiendo la aplicación de una razón de muestreo de 512 muestras/ciclo para cada uno de los tres pares de señales de entrada, la frecuencia de muestreo sería  $(512)(3)(60) = 92.16$  kHz (para señales de 60 Hz); es decir, una muestra por fase cada  $10.85 \mu\text{s}$  ( $1/92.16$  kHz). Para almacenar las muestras tomadas durante un ciclo sería necesaria una memoria de lectura/escritura o RAM (Random Acces Memory) con una capacidad de 3 kilobytes<sup>12</sup>; las muestras adquiridas al final del ciclo de conversión serían luego empleadas para realizar los cálculos necesarios. La mayor parte de los  $10.85 \mu\text{s}$  se emplearían para seleccionar las señales de entrada, direccionar la RAM y generar las órdenes de escritura, por lo que sería necesario un CAD con un ciclo de conversión<sup>13</sup> menor a  $2 \mu\text{s}$ .

<sup>12</sup>kilobyte = 1000 bytes. Una palabra de 8 bits constituye un byte.

<sup>13</sup>Tiempo que transcurre desde la aplicación de una orden de conversión hasta la obtención de datos válidos en la salida del CAD.

El empleo de una memoria RAM de tal capacidad implica un costo extra y sobre todo complejidad en el sistema. Por esto, se realizó un programa de computadora para determinar el número mínimo necesario de muestras por ciclo, que combinado con un CAD de bajo tiempo de conversión y un microcontrolador de alta capacidad de procesamiento, permitiera la eliminación de la memoria RAM del diseño; por otra parte, el número de muestras tomadas deberá ser tal que no afecte considerablemente la exactitud en el cálculo de la ecuación 3.3.

Con el análisis realizado, presentado en el ANEXO 1, se determinó un error de aproximadamente 1% para una frecuencia de muestreo de 4.5 kHz (25 muestras/ciclo por fase), es decir se muestrearía una fase cada 222  $\mu$ s. Con la selección de un CAD con un tiempo de conversión mínimo y un microcontrolador con buena capacidad de procesamiento, este tiempo podría ser más que suficiente para muestrear las seis señales de entrada y procesar las muestras obtenidas antes de tomar las siguientes, evitándose así la utilización de una RAM.

Otro aspecto del diseño lo constituye la selección del tipo de circuitos a utilizar. Para la construcción de los módulos del TEM se ha elegido circuitería con tecnología CMOS de alta velocidad o HCMOS (High speed Complementary Metal Oxide Silicon, o Silicón con Complemento de Oxido Metálico), en primer lugar, por la razón de que se requiere el manejo de gran cantidad de información tanto analógica como digital en cortos períodos de tiempo y por otra parte, este tipo de tecnología consume baja potencia, lo cual la hace adecuada para su aplicación en sistemas alimentados con baterías, como es el caso del TEM.

Otras características de los circuitos HCMOS que los hacen más adecuados para esta aplicación sobre otro tipo de tecnologías son su alta inmunidad al ruido (0.9 a 1.35 volts), amplio rango de temperatura de operación (-55 a 125 °C) y excelente respuesta a variaciones del voltaje de alimentación ( $V_{cc}$  de 2 a 6 volts)<sup>14</sup>

### 3.2.1 Módulo de entrada.

Este módulo consta básicamente de un multiplexor analógico para el manejo de las señales de entrada. Se ha incluido en este punto el diseño del circuito detector de cruce por cero (DCC), ya que a éste le es aplicada una de las señales de entrada tomada como referencia.

---

<sup>14</sup>MOTOROLA INC. Motorola High-speed CMOS Logic Data. (EUA: Motorola Inc.,c1989). pp. 4-3,4-4.

Puesto que se requiere tomar muestras simultáneas de un par de señales a la vez, se ha seleccionado un multiplexor doble de 4 a 1, el 74HC4052 cuyo diagrama se muestra en la Figura 3.4.

Con una polarización de  $V_{DD} = +5V$  y  $V_{EE} = -5V$ , el multiplexor podrá manejar las señales alternas de  $\pm 5V$  pico especificadas como entradas máximas para el TEM. En la Figura 3.4 se muestra también el esquema de protección para las entradas y salidas del multiplexor, los diodos utilizados para tal efecto son de silicio de pequeña señal (1N914) y se emplean para limitar los voltajes de entrada a los niveles de polarización en el caso de que se presenten voltajes transitorios por encima de  $V_{DD}$  o por debajo de  $V_{EE}$ .

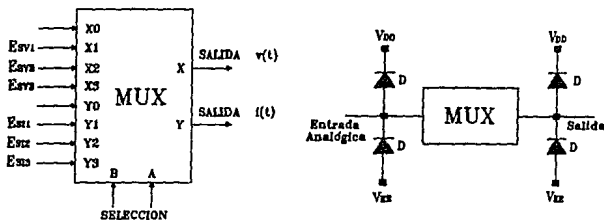


Figura 3.4 Diagrama lógico del multiplexor analógico 74HC4052. Protección de entradas y salidas contra voltajes transitorios excesivos.

Las líneas de selección A y B del multiplexor serán utilizadas por el microcontrolador para hacer llegar hacia el módulo de conversión cada uno de los tres pares de señales de entrada ( $X_1-Y_1$ ,  $X_2-Y_2$ ,  $X_3-Y_3$ ).

### 3.2.1.1 Circuito detector de cruce por cero.

El circuito mostrado en la Figura 3.5 es un detector de cruce por cero con histéresis. El funcionamiento del circuito, compuesto por un amplificador operacional (op-amp) en configuración de

Inversor, es como sigue: cuando la señal de entrada  $V_e$  sobrepasa un valor  $V_{US}$  (voltaje de umbral superior) la salida  $V_s$  irá al voltaje de saturación negativo  $-V_{sat}$ , y cuando el voltaje de entrada sea menor a un valor  $V_{UI}$  (voltaje de umbral inferior), la salida será igual al voltaje de saturación positivo  $+V_{sat}$  tal como se ilustra en la gráfica de la misma figura.

Los niveles de saturación en la salida del op-amp generalmente son un volt menor que los voltajes de polarización, que para este caso serán de  $\pm 12$  V. Se ha elegido un op-amp de precisión, el LM108, debido a sus características de baja corriente de polarización de entrada y bajo consumo de corriente aún en saturación, entre otras.

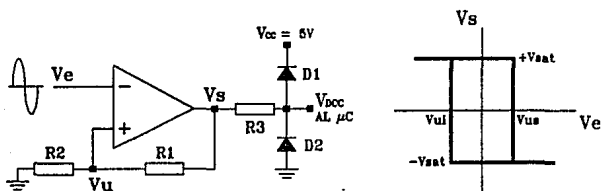


Figura 3.5 Diagrama del circuito detector de cruce por cero.

Puesto que la señal generada por este circuito será aplicada al módulo de control, en la salida del op-amp se emplean dos diodos para limitar la señal  $V_s$  a los niveles de 0 y 5 volts, que son los niveles lógicos mínimo y máximo que maneja el microcontrolador.

El voltaje de referencia  $V_u$ , aplicado en la entrada no inversora del op-amp, es una fracción del voltaje de salida  $V_s$  y es obtenido por medio de un divisor resistivo ( $R_1$  y  $R_2$ ). Este voltaje de referencia debe ser lo suficientemente pequeño para que los cambios en la salida se efectúen cuando la señal de entrada tiene un valor cercano a cero y también,  $V_u$  debe ser lo suficientemente grande para prevenir que el circuito discrimine posibles señales de ruido que ocasionarían detecciones falsas de cruce por cero.



Para calcular los voltajes de umbral que determinan el ciclo de histéresis se tiene que<sup>15</sup>:

$$V_{US} = \frac{R_2}{R_1 + R_2} (+V_{sat}) \dots \dots \dots (3.4)$$

$$V_{UI} = \frac{R_2}{R_1 + R_2} (-V_{sat}) \dots \dots \dots (3.5)$$

Si  $+V_{sat} = -V_{sat} = V_{sat}$ :

$$V_U = \frac{R_2}{R_1 + R_2} V_{sat} \dots \dots \dots (3.6)$$

Despejando  $R_2$ :

$$R_2 = \frac{V_U}{V_{sat} - V_U} R_1 \dots \dots \dots (3.7)$$

Para un ciclo de histéresis de 5 mV, es decir  $V_{US} = 2.5 \text{ mV}$  y  $V_{UI} = -2.5 \text{ mV}$ , un voltaje de saturación  $V_{sat} = 12 \text{ V}$  y una resistencia  $R_1 = 10 \text{ M}\Omega$ :

$$R_2 = \frac{5 \text{ mV}}{12 \text{ V} - 5 \text{ mV}} 10 \text{ M}\Omega$$

$$R_2 = 4.16 \text{ K}\Omega$$

Para un voltaje  $V_s = -V_{sat}$  se tiene en la malla de salida:

$$R_3 = \frac{V_{sat} - V_{DCC}}{I} \dots \dots \dots (3.8)$$

<sup>15</sup> ROBERT F. COUGHLIN, FREDERICK F. DRISCOLL. Circuitos integrados lineales y amplificadores operacionales. (México: Prentice-Hall, c1987). 394 pp.

donde  $I$  es la corriente a través del diodo  $D_2$  fluyendo hacia el op-amp y  $V_{DDC}$  es el voltaje en el diodo, el cual está especificado como  $1\text{ V} @ 10\text{ mA}$ . Sustituyendo estos valores en la Ec. 3.8:

$$R_3 = \frac{12\text{V} - 1\text{V}}{10\text{mA}}$$

$$R_3 = 1.1\text{ K}\Omega$$

### 3.2.2 Módulo de conversión.

El convertidor analógico-digital (CAD) utilizado para el diseño del módulo de conversión es el ADC0820, cuyas características se listan en la Tabla 3 y la identificación de sus terminales se muestra en la Figura 3.6.

Como puede observarse en la tabla, este CAD cubre el requisito de un tiempo de conversión mínimo; sin embargo, sólo puede manejar señales analógicas en el rango de 0 a 5 volts, por lo que será necesario diseñar un circuito que acondicione las entradas al TEM ( $\pm 5\text{ V}$ ) a niveles de 0 a 5 volts pico-pico. Este circuito acondicionador será descrito en el siguiente punto.

El convertidor tiene dos modos de funcionamiento seleccionables por medio de la terminal MODE. El primero de ellos es el Modo de Lectura (MODE en bajo), en este modo con CS en bajo, la conversión se iniciará en la transición negativa del pulso RD; CS y RD deben permanecer en bajo hasta el final de la conversión, lo cual será indicado por la transición alto-bajo de INT y un estado de alta impedancia en la terminal RDY para habilitar la salida de datos (DB0 a DB7). La Figura 3.7a muestra el diagrama de tiempos para este modo.

En el Modo Escritura-Lectura (MODE en alto), con CS en bajo la conversión se inicia en la transición negativa del pulso WR. Aproximadamente 800 ns después de la transición positiva del pulso WR, el resultado de la conversión estará dispuesto para ser leído y esto será indicado por la transición alto-bajo de INT. Los datos DB0 a DB7 estarán presentes en la salida cuando se realice la transición negativa del pulso RD. El diagrama y especificaciones de tiempos para este modo se muestran en la Figura 3.7b.

• Resolución	8 bits
• Tiempo de conversión	2.5 $\mu$ s máx (modo lectura) 1.5 $\mu$ s máx (modo escritura-lectura)
• Señales de entrada cuya rapidez de variación sea menor a 100 nV/ $\mu$ s son convertidas sin necesidad de circuitos de muestreo/retención externos.	
• Error total (sin ajuste)	$\pm 1/4$ LSB, $\pm 1$ LSB
• Ajustes de cero o escala completa no necesarios	
• No pérdida de códigos	
• Reloj externo no necesario	
• Niveles lógicos de entrada y salida compatibles con MOS y TTL	
• Alimentación única	+5 V
• Rango de voltaje analógico de entrada	0 a 5 V
• Salida de sobreflujo para conexiones en cascada	

Tabla 3. Características del convertidor analógico-digital ADC0820

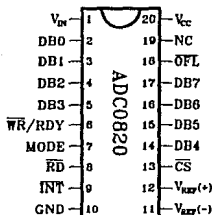


Figura 3.6 Identificación de terminales del convertidor analógico-digital ADC0820.

Se requieren dos CADs para esta aplicación y serán utilizados en el modo Escritura-Lectura, esto permitirá generar una señal única WR para iniciar la conversión en ambos al mismo tiempo y después leer en secuencia las salidas utilizando un pulso RD para cada convertidor.

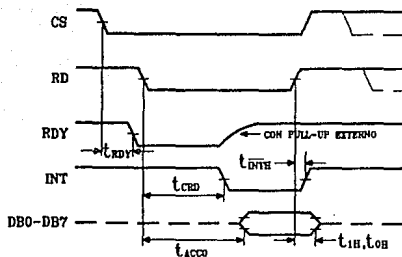


Figura 3.7a Diagrama de tiempos para el modo lectura (MODE en bajo).

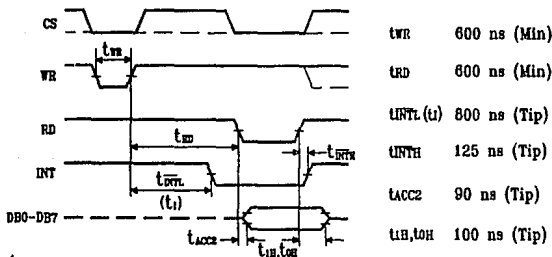


Figura 3.7b Diagrama y especificación de tiempos para el modo escritura-lectura (MODE en alto).

Si el voltaje analógico de entrada en un instante es mayor que el voltaje de referencia  $V_{REF(+)} = +5$  V, la terminal OFL cambiará de alto a bajo al final del ciclo de conversión. Esta señal puede ser utilizada para conectar en cascada dos o más convertidores y aumentar así el número de bits, o como es el caso de este diseño, puede ser utilizado como una alarma para indicar un voltaje de entrada fuera del límite superior permitido.

## 3.2.2.1 Circuito acondicionador de señal.

Este circuito convertirá la señal alterna de entrada (10 V pico-pico) a una señal directa variable entre 0 y 5 V con la misma forma de onda de la señal de entrada. El circuito considerado y la relación de las señales de entrada y salida se muestran en la Figura 3.8.

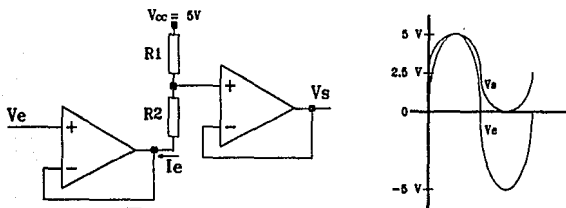


Figura 3.8 Circuito acondicionador de las señales de entrada aplicadas al CAD.

El circuito está constituido por dos op-amps como seguidores de voltaje, el primero proporciona una impedancia de entrada alta y el segundo una impedancia de salida lo suficientemente baja para un adecuado acoplamiento de este circuito al CAD. El divisor resistivo monta la salida en una componente de 2.5V ( $V_s = 2.5V$  si  $V_e = 0$ ) y proporciona la señal dentro de los límites requeridos.

La ecuación para el voltaje de salida  $V_s$  es:

$$V_s = \frac{(V_{cc} - V_e) R_2}{R_1 + R_2} + V_e \dots \dots \dots (3.9)$$

Si  $R_1 = R_2 = R$  se tendrá que:

$$V_s = \frac{V_{cc} - V_e}{2} + V_e \dots \dots \dots (3.10)$$

Para obtener la máxima excursión de voltaje en la salida del primer seguidor de voltaje la corriente de salida del op-amp debe ser mínima; estableciendo un valor máximo de 250  $\mu\text{A}$  para lo se tiene que para el primer op-amp:

$$I_c = \frac{V_{cc} - V_e}{2R} \dots \dots \dots (3.11)$$

le será máxima para  $V_e = 0$ , por lo tanto:

$$R = \frac{5V}{2(250\mu A)}$$

$$R = 10K\Omega$$

### 3.2.3 Módulo de control y procesamiento.

El módulo de control y procesamiento, que será el corazón del TEM, lo constituye el microcontrolador. Como se menciona al inicio de este capítulo, este circuito deberá contar con la capacidad de realizar operaciones de suma, multiplicación y división a una velocidad lo mayor posible. Después de un análisis de diferentes microcontroladores, se eligió para el diseño del TEM a la familia 8051 de Intel<sup>®</sup>. Las características del microcontrolador utilizado, el 8751H, se listan en la Tabla 4. (Las figuras que hacen referencia al microcontrolador 8751 fueron traducidas y adaptadas del manual: Intel 8-bit Embedded Controller Handbook, 1990; el cual puede consultarse para mayor información sobre éste y otros dispositivos de la familia MCS-51<sup>®</sup>).

La Figura 3.9 muestra la estructura básica de la arquitectura del microcontrolador 8751H. A continuación se presenta una breve descripción de las características de este circuito, que lo hacen ideal para su aplicación en este trabajo y además pueden permitir futuras mejoras en el desempeño del TEM.

Para el funcionamiento del 8751H se ha seleccionado la frecuencia más alta de reloj, 12 MHz, lo cual representa un ciclo de instrucción de 1  $\mu\text{s}$ . Esto permitirá tomar una mayor cantidad de muestras de las señales de entrada y sobre todo procesar los datos obtenidos y actualizar las salidas con mayor rapidez.

• Tecnología de fabricación	HMOS
• Voltaje de alimentación	+5 V
• Frecuencia de reloj	3.5 a 12 MHz
• Puertos de entrada-salida	4 (8 líneas c/u)
• Puerto para comunicación serie	Full duplex
• Fuentes de interrupción	5 (2 externas, 3 internas)
• Niveles de prioridad de interrupción	2
• Contadores/Temporizadores internos	2 de 16 bits
• Unidad Central de Procesamiento (CPU) <sup>16</sup>	8 bits
• Memoria de programa (EPROM) <sup>17</sup>	4K x 8
• Memoria RAM	128 x 8
• Juego de instrucciones	111 (64 de un sólo ciclo) <sup>18</sup>

Tabla 4. Características del microcontrolador 8751H.

Para generar la frecuencia de trabajo del microcontrolador se utilizará un cristal de cuarzo de 12 MHz conectado en las terminales correspondientes del circuito (XTAL1 y XTAL2).

El 8751H posee cinco fuentes de interrupción: dos externas, dos internas y una proveniente del puerto para comunicación serie. Una de las primeras será generada por la señal del circuito detector de cruce por cero (DCC), para iniciar en ese instante el proceso de muestreo y cálculo.

La Figura 3.10 muestra en mayor detalle el bloque de control de interrupciones. Cada una de éstas puede ser habilitada/deshabilitada individualmente por medio de la asignación de un valor 1 o 0 respectivamente, en los correspondientes bits del registro IE. Físicamente esto equivale a cerrar

<sup>16</sup>CPU (Central Process Unit)

<sup>17</sup>EPROM (Erasable Programmable Read Only Memory o Memoria de sólo Lectura Programable y Borrable)

<sup>18</sup>El tiempo de duración de un ciclo de instrucción es igual a  $12/f_{RELOJ}$ .

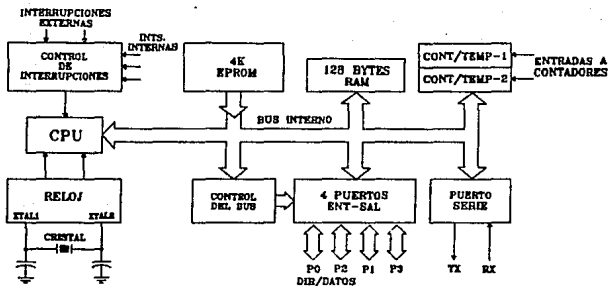


Figura 3.9 Diagrama a bloques de la estructura interna del microcontrolador 8751.

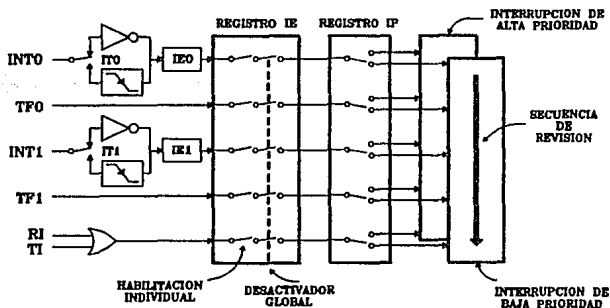


Figura 3.10 Sistema de control de interrupciones del microcontrolador 8751.



o abrir un interruptor electrónico que ceda o niegue el paso de las señales de interrupción hacia la CPU. También, como puede observarse en la figura, existe un control (un bit en el registro IE) para deshabilitación de todas en conjunto.

Por otro lado, cada interrupción puede tener uno de dos niveles de prioridad: alto (bit=1) o bajo (bit=0), según se programen los bits del registro IP. Los niveles de prioridad se refieren a que una interrupción de baja prioridad puede ser a su vez interrumpida por una de alta prioridad, pero no por otra de baja prioridad y que una interrupción de alta prioridad no puede ser interrumpida por ninguna otra.

Si dos peticiones de interrupción de diferente nivel se presentan simultáneamente, la petición de mayor prioridad será atendida. Cuando se presentan dos peticiones simultáneas de interrupción del mismo nivel, se realiza una secuencia de revisión (polling) para determinar cuál petición será atendida en primer lugar.

En la Figura 3.10, INTO e INT1 son las entradas para las señales que generan las interrupciones externas y RI junto con TI (interrupciones de recepción y transmisión) generan la del puerto serie. TFO y TF1 son las señales de interrupción internas generadas por sobreflujos en los contadores T0 y T1 respectivamente.

El 8751H posee dos temporizadores, uno de ellos será utilizado para establecer el intervalo de muestreo, es decir, los instantes en que deberán tomarse muestras de las señales de entrada. El segundo temporizador servirá como un "escape" en el caso de que por algún motivo la señal DCC que indica el final del ciclo de muestreo no se presentara.

La CPU es el "cerebro" del 8751H, es aquí desde donde se accesan, se decodifican y ejecutan las instrucciones de programa contenidas en la memoria EPROM. La CPU está integrado básicamente por la Unidad Aritmética-Lógica (ALU, Arithmetic-Logic Unit) y sus registros asociados, denominados Acumulador (A), Registro B, Registro de Estado del Programa (PSW, Program Status Word), el Apuntador de la Pila (SP, Stack Pointer) y los registros de 16 bits Contador de Programa (PC, Program Counter) y Registro Apuntador de Datos (DPTR, Data Pointer Register), todos ellos contenidos en una sección de la RAM.

La CPU realiza todas las operaciones aritméticas y lógicas indicadas por las instrucciones del programa con datos contenidos en la RAM o provenientes de los puertos de entrada-salida; también controla la transferencia de información entre los diferentes registros.

#### Memoria RAM.

Los 256 bytes de memoria RAM interna del 8751H están divididos en dos partes: Memoria de Trabajo y Registros de Función Especial (SFR, Special Function Registers).

La sección de trabajo está dividida a su vez como se muestra en la Figura 3.11. Dentro de esta sección existen cuatro bancos, cada uno de ellos con 8 registros denominados como R0 a R7, y enseguida se encuentra un espacio de 16 bytes direccionable por bit lo cual significa que cada bit puede ser accedido en forma independiente por medio de una dirección propia. El espacio superior (30H a 7FH) es para uso general de almacenamiento de información.

La sección SFR de la RAM contiene los registros de almacenamiento (latches) de los puertos (P0 a P3), los temporizadores, los registros de la CPU y registros de control.

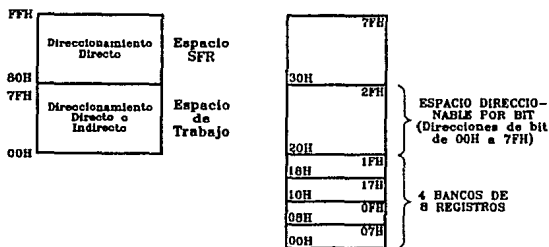


Figura 3.11 Partición de la memoria RAM interna del microcontrolador 8751.

### 3.2.3.1 Juego de instrucciones.

Dentro del juego de instrucciones del 8751H existen tres modos de direccionamiento a memoria, éstos son:

1) **Directo.** Cada una de las localidades de memoria RAM puede ser accesada directamente por medio de su código hexadecimal especificado en la instrucción correspondiente. Algunas localidades poseen un mnemónico particular que sustituye en la instrucción a su código hexadecimal, como por ejemplo: el Acumulador (A), los Registros de trabajo (R0 a R7), el PSW, etc.

2) **Indirecto.** En este modo, el acceso a una localidad de memoria del espacio de trabajo se realiza a través de un registro el cual contiene el código hexadecimal de la localidad considerada. El registro utilizado para direccionar sólo puede ser R0 o R1 del banco de registros seleccionado.

3) **Indexado.** Este modo es exclusivo para leer la memoria de programa en el caso de utilizar tablas de datos contenidas en ella. El dato se selecciona a través del registro DPTR y el Acumulador. El DPTR apunta hacia la base de la tabla y el Acumulador determina la localidad final deseada.

El juego de instrucciones del 8751H está clasificado en cinco grupos:

- 1) Operaciones aritméticas
- 2) Operaciones lógicas
- 3) Transferencia de datos (RAM interna, RAM externa)
- 4) Manipulación de variables Booleanas
- 5) Control de máquina y saltos de programa

En el ANEXO 2 se presenta el juego completo de instrucciones para el microcontrolador 8751H. Dentro de las instrucciones de transferencia de datos a memoria externa se encuentran las dos siguientes:

```
MOVX A, @Ri
      i = 0 o 1
MOVX @Ri, A
```

La primera realiza una operación de lectura. Con esta instrucción se transfiere al Acumulador, a través del conductor colectivo de datos o BUS (puerto P0), el dato de la localidad de la RAM externa (si existe) direccionada por Ri.

La segunda instrucción es una operación de escritura. En ésta, el dato contenido en el Acumulador es grabado en la localidad de la RAM externa (si existe) direccionada por Ri.

Los diagramas de tiempo para las instrucciones de transferencia se muestran en la Figura 3.12. Como puede observarse, con la ejecución de cada una de ellas, el microcontrolador genera pulsos de salida hacia la RAM externa para leer o grabar datos. Aprovechando lo anterior, la instrucción de lectura será utilizada para leer los datos de los convertidores analógico-digital del módulo de conversión; habilitando un CAD a la vez, la instrucción de lectura facilitará la transferencia de los datos hacia el microcontrolador.

El pulso de escritura podría utilizarse para iniciar la conversión en los CADs; sin embargo en el ADC0820, para mantener la exactitud de conversión dentro de 1 LSB, se especifica una duración mínima del pulso WR de 600 ns, mientras que la duración del pulso generado por el microcontrolador es de 400 ns (para  $f_{RELOJ} = 12$  MHz). Por tal motivo, se utilizará otro método para activar la conversión en los CADs: por medio de un par de instrucciones se generará un pulso de aproximadamente 1  $\mu$ s en una terminal del 8751H y este pulso será aplicado a los CADs.

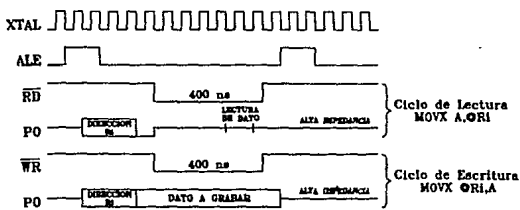


Figura 3.12 Diagramas de tiempo para las operaciones de lectura y escritura a memoria externa.

### 3.2.4 Módulo de salidas.

Este módulo consta de dos secciones, una para las salidas de alarma y la otra para las salidas de medición. El TEM generará cuatro posibles señales de alarma: Voltaje Alto (Valto), Voltaje Bajo (Vbajo), Corriente de Cortocircuito (Icc) y Corriente de Sobrecarga (Isc); también, después de cada ciclo de medición el TEM actualizará las tres salidas para medición (Vprom, Iprom y Fpprom).

Se ha incluido en este punto la descripción del método utilizado para establecer los valores límites de voltaje y corriente por estar relacionados estos con la generación de las alarmas aunque la circuitería no forme parte precisamente del módulo de salidas.

#### 3.2.4.1 Salidas de alarma.

La configuración para una salida de alarma se muestra en la Figura 3.13. Cuando el microcontrolador activa la salida correspondiente (salida en bajo) se genera una señal de alarma encendiendo un Diodo Emisor de Luz (LED, Light Emitting Diode) para señalización local y al mismo tiempo se cierra un contacto seco (sin polarización) ópticamente aislado para indicar la condición de falla a la  $\mu$ TR.

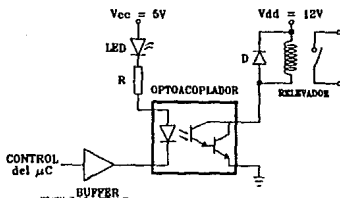


Figura 3.13 Configuración de una salida digital para alarma.

El diodo D (1N4001) conectado en paralelo con la bobina protege al optoacoplador contra los transitorios desarrollados por el campo magnético en colapso del relevador. Algunas características del optoacoplador utilizado, el 4N30 con salida Darlington, se listan en la Tabla 5.

CARACTERÍSTICAS	SÍMBOLO	VALOR
ENTRADA (LED)		
Corriente inversa de fuga	$I_R$	100 $\mu$ A (Max)
Voltaje en directa	$V_F @ I_{Fmax}$	1.5 V (Max)
Corriente en directa	$I_F$	50 mA (Max)
ACOPPLAMIENTO		
Corriente de colector	$I_C @ I_F = 10mA$	10 mA (Min)
Voltaje de saturación C-E	$V_{CE(sat)}$	1 V (Max)
Tiempo de encendido	$t_{on}$	5 $\mu$ s (Max)
Tiempo de apagado	$t_{off}$	40 $\mu$ s (Max)

Tabla 5. Características del optoacoplador 4N30 con salida tipo Darlington.

Para el funcionamiento correcto del LED indicador de falla se requiere una corriente de 10 a 20 mA a un voltaje de 1.5 V. Considerando una valor medio de 15 mA para el cálculo de R:

$$R = \frac{V_{CC} - V_{LED} - V_{OPT} - V_O}{I} \dots \dots \dots (3.12)$$

donde:

$V_{CC} = 5$ V	voltaje de alimentación
$V_{LED} = 1.5$ V @ 15 mA	voltaje en el LED
$V_{OPT} = 1.2$ V @ 15 mA	voltaje en el optoacoplador
$V_O = 0.26$ V	voltaje en la salida del buffer

Sustituyendo estos valores en la Ec. 3.12:

$$R = \frac{5V - 1.5V - 1.2V - 0.26V}{15 \text{ mA}}$$

$$R = 136 \Omega$$

Con una corriente de 15 mA a través del diodo de entrada del optoacoplador y con el voltaje de polarización de 12 V se tendrá la capacidad suficiente para accionar la bobina del relevador de salida.

### 3.2.4.2 Valores límites para voltaje y corriente.

Para establecer los valores límites permitidos en los voltajes y corrientes de fase ( $V_{m\acute{a}x}$ ,  $V_{m\acute{i}n}$ ,  $I_{cc}$  e  $I_{sc}$ ), definidos en el capítulo 2, se utilizarán contactos DIP (Dual In Line Package), de esta forma y de acuerdo con una tabla de combinaciones para los DIP, podrán ser fácilmente modificados los valores límites dentro de un cierto rango. Cada uno de los contactos DIP estará conectado por medio de un buffer de tres estados al BUS, a través del cual el microcontrolador podrá acceder la información (Figura 3.14).

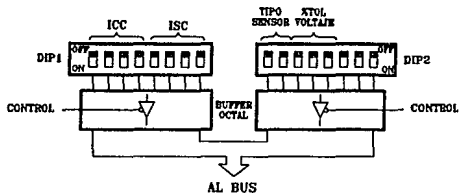


Figura 3.14 Interruptores DIP para establecer los valores límites de voltajes y corrientes de fase.

Dos contactos son utilizados para identificar el tipo de sensor al que está conectado el TEM (13.8, 23 o 34.5 KV). Con los tres contactos destinados a establecer la tolerancia en la variación del voltaje se tendrán ocho posibles valores a escoger (por ejemplo:  $\pm 1\%$ ,  $\pm 2\%$ ,  $\pm 5\%$ , etc.). Para los valores de corriente de cortocircuito y sobrecarga se podrá escoger entre 16 valores para cada límite y por cada tipo de sensor; es decir, se tendrán 48 valores de  $I_{cc}$  y 48 valores de  $I_{sc}$ .

Los valores de  $I_{cc}$ ,  $I_{sc}$  y las tolerancias para el voltaje estarán contenidos en una tabla en la memoria EPROM desde donde podrán ser accedidos por el microcontrolador para hacer las respectivas comparaciones con los valores medidos. La Figura 3.15 ejemplifica lo anterior con las tablas de datos para  $I_{cc}$  que contendrá el microcontrolador, también se muestra la asignación del tipo de sensor para las combinaciones de los interruptores 1 y 2 del DIP2.

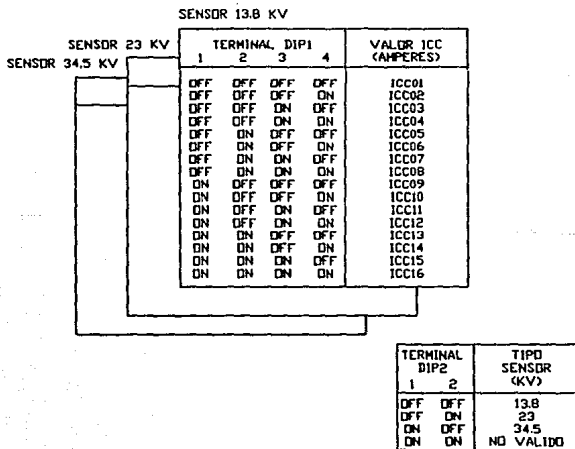


Figura 3.15 Tabla de valores límites para  $I_{cc}$  y tipo de sensor de acuerdo a la combinación de los interruptores DP.



## 3.2.4.3 Salidas para medición.

Las salidas para medición son señales en frecuencia que varían en el rango de 3 a 6 kHz para representar voltajes de entrada al TEM comprendidos entre 0 y 5 volts eficaces o un factor de potencia entre 0 y 1. Las expresiones que relacionan voltaje, corriente y factor de potencia de las señales de entrada con las respectivas frecuencias de salida son:

Para el voltaje y la corriente,

$$V_{rcm} = \frac{f_v - 3000}{602.35} \dots \dots \dots (3.13)$$

$$I_{rcm} = \frac{f_i - 3000}{602.35} \dots \dots \dots (3.14)$$

donde:  $V_{rcm}$  voltaje rcm promedio de entrada, volts  
 $I_{rcm}$  corriente rcm promedio de entrada, volts  
 $f_v$  salida para el voltaje rcm promedio, hertz  
 $f_i$  salida para la corriente rcm promedio, hertz

Para determinar el valor de la corriente rcm promedio en amperes, representada por el voltaje  $I_{rcm}$ , será necesario multiplicar la expresión 3.14 por la constante  $K=17.52*OD+77.81$ , según se estableció en el punto 1 del capítulo 2.

Para el caso del factor de potencia se tiene que,

$$FP = \frac{f_{FP}}{3000} - 1 \dots \dots \dots (3.15)$$

donde:  $FP$  factor de potencia promedio de las fases A,B y C  
 $f_{FP}$  salida para el factor de potencia promedio, hertz

El arreglo utilizado para generar cada una de las tres salidas en frecuencia se muestra en la Figura 3.16. La frecuencia del reloj de 12 MHz se divide entre 8 para obtener una base de tiempos  $f_{REF}$  de 1.5 MHz, esta frecuencia se aplica a un contador de 8 bits el cual permite generar frecuencias entre 6 y 12 kHz dividiendo la entrada de 1.5 MHz entre un factor  $T$ , el cual es calculado por el microcontrolador y cargado hacia los contadores a través del puerto P1. Puesto que existen tres salidas, se utilizan tres registros de almacenamiento (latches) de 8 bits para retener los factores de división ( $T_1$  a  $T_3$ ).

La frecuencia final de salida  $f_S$ , que se aplica en las entradas de la  $\mu TR$  se obtiene dividiendo la señal  $2f_S$  entre dos para obtener el rango especificado de 3 a 6 kHz.

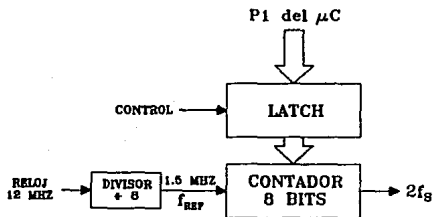


Figura 3.16 Circuito generador de frecuencia en las salidas para medición.

Para obtener la frecuencia  $f_{REF} = 1.5$  MHz se utilizó el circuito 74HC4024, que es un contador binario de 7 estados. La Figura 3.17 muestra el diagrama lógico y la tabla de funcionamiento de este circuito; en cada una de sus terminales  $Q_x$  se tiene una salida cuya frecuencia es igual a:

$$f_x = \frac{f_{RELOJ}}{2^x} \dots \dots \dots (3.16)$$

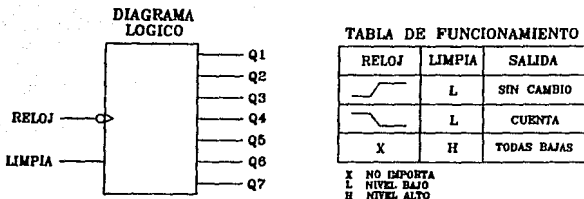


Figura 3.17 Diagrama lógico y tabla de funcionamiento del contador de siete estados 74C4024.

Para esta aplicación se utilizó la salida  $Q_3$ , la cual proporciona una frecuencia de:

$$f_3 = \frac{12\text{MHz}}{2^3}$$

$$f_3 = 1.5\text{MHz}$$

Para generar la frecuencia  $2f_3$  se empleó el circuito MC14569, que es un contador descendente binario o BCD<sup>19</sup> programable para dividir entre un factor T que puede variar entre diferentes rangos según se programe el contador. El diagrama a bloques de este circuito se muestra en la Figura 3.18.

Las terminales de control CTL1 y CTL2 establecen el modo de funcionamiento del contador respectivo y entre ambas definen el rango del factor divisor T. Si CTLX es bajo la salida del contador X será en binario y si CTLX es alto la cuenta será en BCD. La combinación de CTL1 y CTL2 determina el rango para el factor T según se especifica en la Tabla 6.

<sup>19</sup>BCD (Binary Coded Decimal o Decimal Codificado en Binario).

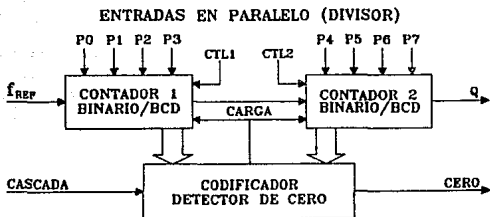


Figura 3.18 Configuración del contador descendente de 8 bits programable MC14569.

CTL1	CTL2	T(P0 a P7)
0	0	2 a 256
0	1	2 a 160
1	0	2 a 160
1	1	2 a 100

Tabla 6. Selección de rangos para el factor divisor T.

La salida del contador denominada CERO es una salida normalmente baja que adquiere un nivel alto durante un ciclo de la señal  $f_{REF}$  cuando el contador es decrementado a cero (Figura 3.19). La duración del pulso de salida para este caso será:

$$t_p = \frac{1}{f_{REF}} \dots \dots \dots (3.17)$$

$$t_p = \frac{1}{1.5\text{MHz}}$$

$$t_p = 666.67\mu\text{s}$$

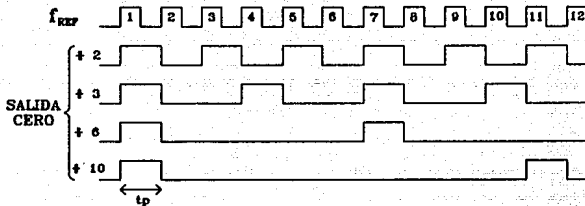


Figura 3.19 División de la frecuencia RELOJ realizada por el circuito MC14569.

El MC14569 será utilizado como contador binario para tener un rango de factores de división entre 2 y 256. Para obtener la frecuencia  $2f_c$  máxima se tiene que:

$$T_{min} = \frac{1.5MHz}{12KHz}$$

$$T_{min} = 125$$

Similarmente, para la frecuencia mínima:

$$T_{max} = \frac{1.5MHz}{6KHz}$$

$$T_{max} = 250$$

Con esto, el rango de valores T podrá ser expresado en binario en una palabra de 8 bits.

### 3.3 Diagramas eléctricos del Transductor prototipo.

En esta sección se incluyen los diagramas eléctricos de los módulos que integran al Transductor Electrónico para Medición prototipo:

- a) Módulo de Entradas Analógicas (MEA)
- b) Módulo de Conversión Digital (MCD)
- c) Módulo de Control y Procesamiento (MCP)
- d) Módulo de Salidas para Medición (MSM)
- e) Módulo de Salidas de Alarma (MSA)

Cada una de las entradas y salidas de los módulos están identificadas con una etiqueta que incluye, entre paréntesis, las siglas del módulo del cual provienen (en el caso de entradas) o hacia donde se aplican (en el caso de salidas); similarmente, cada uno de los dispositivos que integran los circuitos están identificados con una etiqueta numerada.

La relación de etiquetas y números de parte para los circuitos integrados del TEM prototipo es la siguiente:

<u>No PARTE</u>	<u>DESCRIPCION</u>	<u>ETIQUETA</u>
74HC4052	Doble Multiplexor Analógico 4 a 1	IC1
LM308	Amplificador Operacional	IC2-IC7
ADC0820	Convertidor Analógico Digital 8 bits	IC8,IC9
74HCT08	Cuádruple compuerta AND	IC10
8751H	Microcontrolador	IC11
74HCT138	Decodificador 8 a 1	IC12
74HCT244	Buffer octal, 3 estados	IC13-IC15
74HCT373	Pestillo (Latch) octal, 3 estados	IC16-IC18
14569	Contador programable	IC19-IC21
74HCT73	Doble Flip-Flop JK	IC22-IC24
74HCT04	Inversor sextuple	IC25
4N30	Optodarlington	IC26-IC29

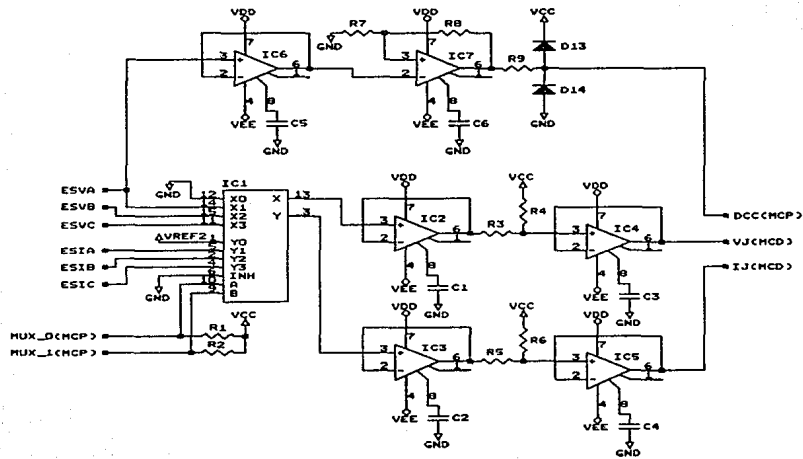


Figura 3.20 Módulo de Entradas Analógicas del TEM.

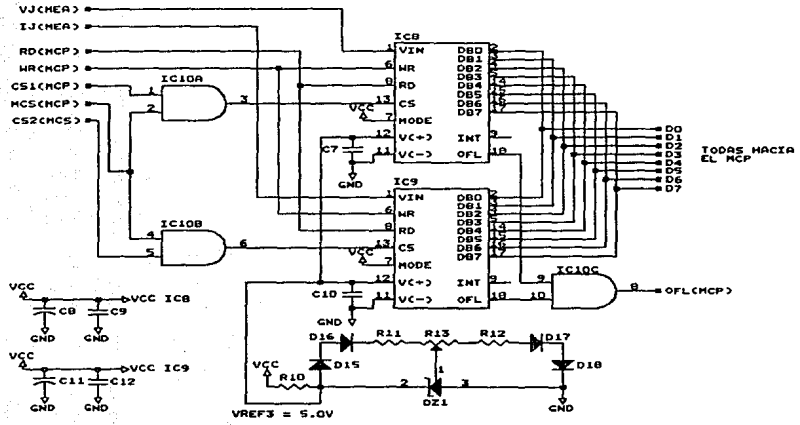


Figura 3.21 Módulo de Conversión Digital del TEM.



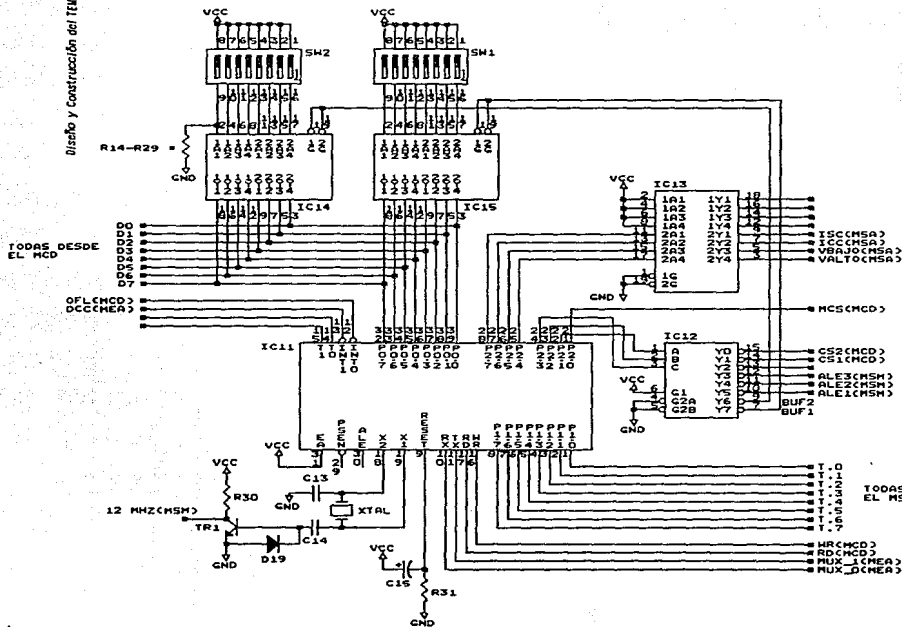


Figura 3.72 Módulo de Control y Procesamiento del TEM.

\* CADA UNA DE LAS ENTRADAS DE LOS CIRCUITOS IC14 E IC15 TIENEN UNA RESISTENCIA CONECTADA A TIERRA (GND), R14-R29.



TOODAS DESDE  
EL MCP

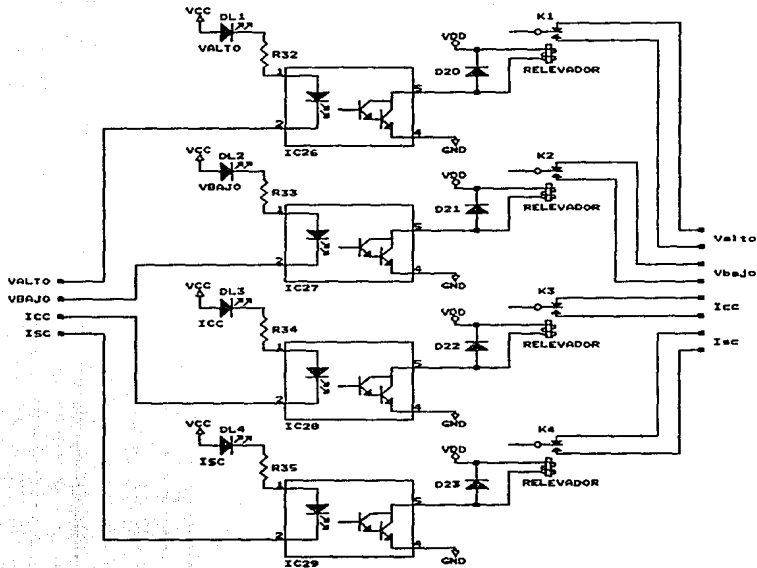


Figura 3.24 Módulo de Salidas de Alarma del TEM.

### 3.4 Programa del microcontrolador.

Una vez definidos los componentes y la configuración del Transductor Electrónico para Medición (TEM), resta desarrollar el programa que contendrá el microcontrolador y que permitirá a éste, junto con el resto de los circuitos, realizar las funciones para las cuales han sido integrados.

Como ya antes se ha mencionado los objetivos del microcontrolador son calcular los valores eficaces de voltajes y corrientes de entrada, compararlos con valores límites y generar alarmas en caso de ser necesario; calcular el factor de potencia de cada fase y por último, calcular los siguientes valores promedio:

$$V_{\text{prom}} = \frac{V_{\text{rmsA}} + V_{\text{rmsB}} + V_{\text{rmsC}}}{3} \dots \dots \dots (3.18)$$

$$I_{\text{prom}} = \frac{I_{\text{rmsA}} + I_{\text{rmsB}} + I_{\text{rmsC}}}{3} \dots \dots \dots (3.19)$$

$$FP_{\text{prom}} = \frac{FP_A + FP_B + FP_C}{3} \dots \dots \dots (3.20)$$

El proceso que realiza el microcontrolador para la obtención de los valores promedio se describe en forma general en el diagrama de flujo de la Figura 3.25.

La señal de cruce por cero (DCC) de la señal de referencia da inicio al proceso de conversión. Se obtienen muestras de voltaje y corriente de la fase A y se almacenan en la RAM del microcontrolador, luego se obtienen y almacenan muestras de la fase B y por último de la fase C.

Una vez muestreadas las tres fases, las muestras obtenidas se procesan (multiplicación y elevación al cuadrado) y se suman a las anteriores para obtener:

$$\sum v_{\mu}^2 \cdot \sum i_{\mu}^2 \cdot \sum v_{\mu} i_{\mu}$$

y las sumatorias similares para las fases B y C.

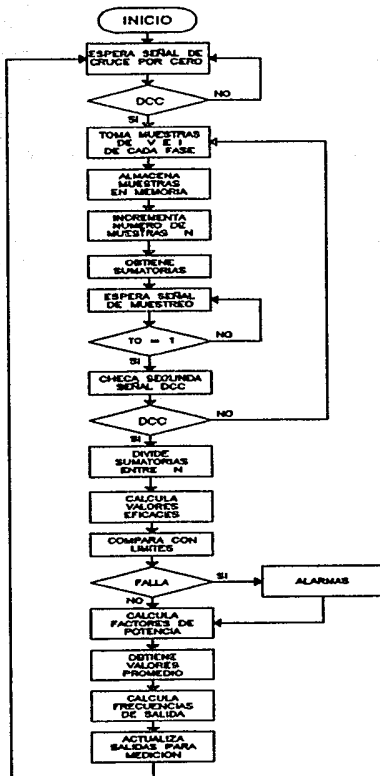


Figura 3.25 Funcionamiento general del programa del TEM.

El proceso de conversión y procesamiento continúa hasta que se presenta nuevamente la señal DCC indicando el fin del ciclo (un ciclo de la señal de referencia). Hasta ese instante se han tomado  $N$  pares de muestras para cada fase. Posteriormente, el microcontrolador divide las sumatorias entre el número  $N$  de muestras para obtener:

$$\frac{1}{N} \sum v_{jA}^2, \frac{1}{N} \sum i_{jA}^2, \frac{1}{N} \sum v_{jA} i_{jA}$$

y los cocientes para las fases B y C.

El siguiente paso es calcular la raíz cuadrada de los cocientes de voltaje y corriente para obtener los valores eficaces respectivos:

$$V_{\text{rmsA}} = \sqrt{\frac{1}{N} \sum v_{jA}^2}, I_{\text{rmsB}} = \sqrt{\frac{1}{N} \sum i_{jA}^2}, P_{\text{modA}} = \frac{1}{N} \sum v_{jA} i_{jA}$$

Igualmente se procede con los cocientes de las fases B y C. En el ANEXO 3 se describe el método utilizado para calcular la raíz cuadrada en base a un proceso de sumas, divisiones y comparaciones (método de aproximaciones sucesivas de Newton).

Los valores eficaces de voltaje y corriente hasta aquí obtenidos son comparados con los correspondientes valores máximo y mínimo establecidos. Si todos los valores eficaces se encuentran dentro de los límites permitidos se continúa con el proceso, de lo contrario se generan las alarmas correspondientes y luego se continúa con el proceso.

Con el valor de la potencia promedio y los valores eficaces de voltaje y corriente se calcula el factor de potencia para cada fase:

$$FP_A = \frac{P_{\text{modA}}}{V_{\text{rmsA}} I_{\text{rmsA}}}$$

Similarmente se calculan  $FP_B$  y  $FP_C$ . Finalmente, se determinan los valores promedio definidos en las ecuaciones 3.20 a 3.22, los cuales serán presentados en frecuencia en las respectivas salidas

para medición.

Para calcular los factores de división  $T$  para los valores promedio se procede de la siguiente manera: en primer lugar se multiplica el valor promedio por el rango de frecuencia y enseguida se divide entre el valor binario máximo que puede adquirir el valor promedio (255):

$$f_V = F \cdot V_{prom} \quad f_I = F \cdot I_{prom} \quad f_{FP} = F \cdot FP_{prom}$$

donde:

$$F = \frac{f_{max} - f_{min}}{255}$$

El siguiente paso es sumarle al resultado anterior el valor mínimo de frecuencia que correspondería a un valor nulo de  $V_{prom}$ ,  $I_{prom}$  o  $FP_{prom}$ :

$$f_V = F \cdot V_{prom} + f_{min}$$

$$f_I = F \cdot I_{prom} + f_{min}$$

$$f_{FP} = F \cdot FP_{prom} + f_{min}$$

Por último, dividiendo la frecuencia de referencia  $f_{REF}$  entre los valores  $f$  calculados se obtienen los factores de división  $T_V$ ,  $T_I$  y  $T_{FP}$  que el microcontrolador carga en los contadores para actualizar las salidas para medición.

$$T_V = \frac{1.5MHz}{f_V} \quad T_I = \frac{1.5MHz}{f_I} \quad T_{FP} = \frac{1.5MHz}{f_{FP}}$$

Después de realizado lo anterior, el microcontrolador espera nuevamente por la señal DCC para reiniciar el proceso descrito.

El Programa desarrollado para el microcontrolador se describe en el diagrama a bloques de la Figura 3.26. Como puede observarse, está constituido por un nivel primario de bloques de programa, cada uno de los cuales realiza diferentes tareas auxiliándose de una serie de subrutinas, algunas de las cuales son comunes a diferentes bloques primarios.

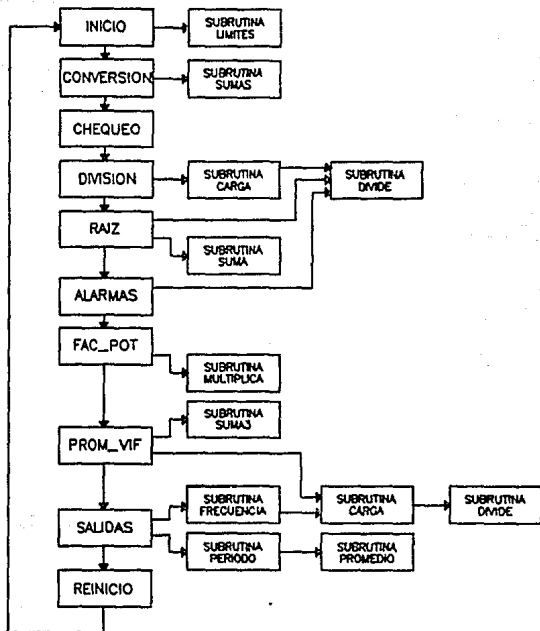


Figura 3.26 Bloques principales y subrutinas del programa del TEM.

Los diagramas de flujo que describen con mayor detalle el contenido de los bloques de programa y subrutinas se incluyen en el ANEXO 4. A continuación se describe brevemente cada uno de los bloques primarios y sus subrutinas asociadas.



**INICIO** En este bloque se inicializan los puertos del microcontrolador, se limpia la RAM interna y se establecen las condiciones iniciales en los registros de control (interrupciones y contadores). Desde esta parte del Programa se llama a la subrutina LIMITES.

**LIMITES** Esta subrutina se encarga de introducir a las localidades respectivas de la RAM, los valores límites máximo y mínimo para los voltajes y corrientes de fase, así como el tipo de sensor conectado al TEM.

**CONVERSION** En este bloque se obtienen las muestras de las señales de voltaje y corriente de las tres fases y se almacenan en diferentes localidades de la RAM. Desde aquí se accesa a la subrutina SUMAS. Cada vez que se completa el proceso de conversión se incrementa un registro para llevar la cuenta del número de muestras tomadas.

**SUMAS** Las muestras de voltaje y corriente de cada fase son multiplicadas entre sí ( $v_1$ ) y elevadas al cuadrado ( $v^2, i^2$ ) para luego ser sumados cada uno de estos términos a su respectivo acumulativo (sumatoria).

**CHEQUEO** El proceso de conversión y procesamiento se interrumpe por la señal DCC. Esta puede presentarse durante el desarrollo de las subrutinas CONVERSION o SUMAS. Si en el bloque CHEQUEO se determina que la señal DCC se presentó durante la subrutina SUMAS, el Programa regresa a esta subrutina para concluirla. Si DCC se presenta en cualquier otro instante el Programa salta al siguiente bloque.

**DIVISION** Con el apoyo de sus subrutinas asociadas, este bloque divide las sumatorias de voltaje, corriente y potencia media entre el número de muestras tomadas.

**CARGA** Esta subrutina carga los registros denominados Dividendo (24 bits) y Divisor (16 bits) con datos obtenidos de localidades específicas de la RAM.

**DIVIDE** Aquí se realiza una división de un registro de 24 bits entre un registro de 16 bits.

**RAIZ** En este bloque se obtiene la raíz cuadrada de cada uno de los cocientes de voltaje y corriente calculados en el bloque DIVISION.

**SUMA** Esta subrutina auxilia al bloque principal RAIZ en el proceso iterativo para el cálculo de la raíz cuadrada.

**ALARMAS** Es en esta parte del Programa donde se comparan los valores eficaces obtenidos con sus respectivos valores límites y en dado el caso, se activan las señales de alarma correspondientes.

**FAC POT** Para la evaluación del factor de potencia se procede como sigue: en primer lugar se realiza la división de la potencia media  $P_{med}$  entre la corriente eficaz  $I_{rcm}$ , este cociente se multiplica por 255 (FF hexadecimal) y el resultado obtenido se divide entre el voltaje eficaz  $V_{rcm}$ . De esta forma se obtendrá un valor entre 0 y 255 para representar un factor de potencia entre 0 y 1.

**MULTIPLICA** En esta subrutina se multiplica el cociente  $P_{med}/I_{rcm}$  por 255 (FF hexadecimal).

**PROM VIF** La obtención de los valores promedio de voltaje, corriente y factor de potencia se realiza en este bloque con auxilio de tres subrutinas: SUMA3, CARGA y DIVIDE.

**SUMA3** Esta subrutina suma los factores de potencia, suma los voltajes eficaces y por último suma las corrientes eficaces. Cada una de las sumas obtenidas son divididas entre tres (subrutinas CARGA y DIVIDE).

**SALIDAS** Este bloque de programa es el encargado de enviar los factores de división T hacia las entradas en paralelo de los contadores conectados al puerto P1.

**FRECUENCIA** Esta subrutina calcula las frecuencias  $f_x$  que representarán a los valores promedio de voltaje, corriente y factor de potencia.

**PERIODO** Esta subrutina calcula el factor divisor T para cada una de las salidas.

**REINICIO** Este bloque restablece las condiciones iniciales necesarias para que el Programa puede realizar un nuevo ciclo de operación.

El Programa del microcontrolador desarrollado en lenguaje ensamblador fue revisado utilizando un programa de computadora, el AVSIM5<sup>MR</sup>, el cual simula el desempeño del Programa dentro del microcontrolador. Con esta herramienta se puede ejecutar el Programa paso a paso (una instrucción por vez) y observar si funciona en la forma deseada, o en su defecto realizar las correcciones necesarias (depuración). La Figura 3.36 muestra una pantalla de computadora con el Programa del microcontrolador cargado en el AVSIM5<sup>MR</sup>. Pueden observarse en ella las instrucciones del Programa, parte de los espacios de memoria, registros de control, el contador de programa (PC), puertos de entrada-salida (P0 a P3), etc.

Una vez realizada la depuración (localización y corrección de errores), se utilizó un programa llamado Ensamblador para traducir el Programa a lenguaje de máquina y estar en condiciones de ser grabado en la memoria EPROM del microcontrolador. Ya programado el microcontrolador y montado éste junto con el resto de la circuitería en una tabilla para pruebas se procedió a verificar el funcionamiento del Transductor Electrónico para Medición. Las pruebas realizadas y los resultados obtenidos se presentan en el siguiente capítulo.

```

LABEL      OPERATION      8051/8751 AVSIM 8051 Simulator/Debugger      V1.32
0000H     JMP      0260H    CPU REGISTERS      FLAGS      SCL SPD DSP SKP CURSOR
0002H     NOP                               C Accumulator      AC FO OV P OFF LOW ON OFF MENU
0003H     NOP                               0 0000111:07:      0 0 0 1      Cycles
0004H     NOP                               addr      data
0005H     NOP                               PC:0000 > 44 60 00 00      Timers TH/TL TF/TR G/T/M1/M0
0006H     NOP                               SP: 02 > 45 00 45 00      T0: 00 00 0 0 0 0 0 0
0007H     NOP                               52 01 00 00      T1: 00 00 0 0 0 0 0 0
0008H     NOP                               DP:0000 > FF FF FF FF
0009H     NOP                               R0:4C:L > 7F:0 RB:11      Ints A S T1 X1 T0 X0 Edg IT IE
000AH     MOV      R1,#4EH  R1:3D:- > 00:0 B:00      En 0 0 0 0 0 0 X0: 0 0
000CH     CLR      A        R2:00 R4:03 R6:00      Pr 0 0 0 0 0 0 X1: 0 0
000DH     MOV      @R1,A    R3:FF R5:00 R7:00      SBUF: In Out PCON:0xxxxxx
000EH     INC      R1       Data Space      00:0 00:0 SCON:00000000
000FH     MOV      @R1,A    0000 00 00 00 00 00 00 00 00 00000000 Ports
0010H     INC      R1       0008 00 00 00 00 00 00 00 00 00000000 P0 11111111
0011H     MOV      @R1,A    0010 00 00 00 00 00 00 00 00 00000000 FF:0:11111111
0012H     MOV      R0,#11H  0018 00 00 00 00 00 00 00 00 00000000 P 11111111
0014H     CALL    0400H    Data Space:R7\+2EH      FF:0:11111111
0016H     MOV      R1,#4EH  0020 00 00 00 00 00 00 00 00 00000000 P2 11111111
0018H     MOV      A,#01H   0028 00 00 00 00 00 00 00 00 00000000 FF:0:11111111
001AH     ADD     A,@R1     0030 00 00 00 00 00 00 00 00 00000000 P3 11111111
001BH     MOV      @R1,A    0018 00 00 00 00 00 00 00 00 00000000 FF:0:11111111
>CPU RESET

Dump Expression Commandfile Help IO Load      --Space--      ESC to screen

```

Figura 3.36 Programa del TEM simulado en computadora utilizando el paquete AVSIM5<sup>MR</sup>

PRUEBAS DE OPERACION AL PROTOTIPO

4.1 Construcción del circuito de prueba.

Las pruebas a efectuar al Transductor Electrónico para Medición prototipo, construido en tabillas "proto-board", serán realizadas para determinar en que medida el circuito cumple con las especificaciones de funcionamiento establecidas. Básicamente, las pruebas serán para determinar la exactitud<sup>20</sup> de las mediciones de voltaje, corriente y factor de potencia promedio efectuadas por el TEM.

Con los resultados obtenidos podrá hacerse una evaluación del desempeño del TEM y observar las correcciones necesarias a efectuar para mejorar su funcionamiento.

El circuito empleado para simular la alimentación trifásica de señales de entrada al TEM, proveniente de los sensores para medición, se ilustra en la Figura 4.1. Este circuito está formado por los siguientes elementos: tres transformadores monofásicos alimentados por la red trifásica, divisores de tensión resistivos y circuitos desviadores de fase construidos con amplificadores operacionales.

Con el arreglo de divisores de tensión utilizado será posible variar los voltajes eficaces de las señales de entrada para evaluar así el funcionamiento del TEM dentro del rango especificado y verificar la correcta señalización de alarmas al simular condiciones de falla. Los circuitos desviadores de fase servirán para modificar el ángulo entre voltaje y corriente (factor de potencia) para cada una de las fases.

---

<sup>20</sup>La exactitud se refiere al grado de aproximación de la lectura presentada al valor real de la cantidad medida.

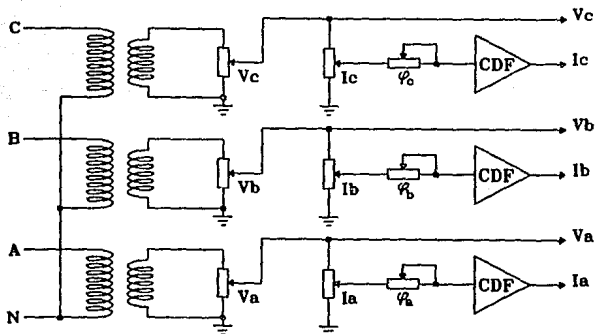


Figura 4.1 Circuito para simulación de las entradas al TDM.

#### 4.1.1 Circuito desviador de fase.

El circuito desviador de fase (CDF) se muestra en la Figura 4.2<sup>21</sup>. El ángulo de fase  $\phi$  depende del valor de los componentes  $R_i$ ,  $C_i$  y la frecuencia de la señal  $V_i$ ; la relación es:

$$\phi = 2 \arctan(2 \cdot \pi \cdot f \cdot R_i \cdot C_i) \dots \dots \dots (4.1)$$

donde  $\phi$  está en grados,  $f$  en hertz,  $R_i$  en ohms y  $C_i$  en farads.

Para los fines de las pruebas se requiere variar el ángulo de fase entre voltajes y corrientes ( $FP = \cos \phi$ ) dentro del mayor rango posible. Se estableció un rango de 0.2 a 0.99, lo cual corresponde a valores de  $\phi$  de 78.46 a 8.11 grados respectivamente.

<sup>21</sup>Para mayor información sobre este circuito consultar: ROBERT F. COUGHLIN, FREDERICK F. DRISCOLL, op.cit., pp.93-95.

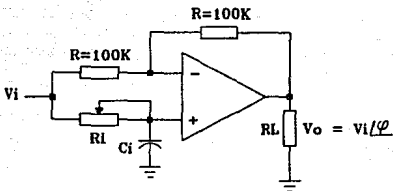


Figura 4.2 Circuito desviador de fase.

Para el cálculo de los valores máximo y mínimo de  $R_1$  que proporcionarán la variación del ángulo  $\phi$  se procede como sigue:

De la ecuación 4.1 se tiene que:

$$R_1 = \frac{\tan \phi / 2}{2 \cdot \pi \cdot f \cdot C_i} \dots \dots \dots (4.2)$$

Para un valor de  $C_i = 0.01 \mu\text{F}$  y un  $FP = 0.2$  el valor de  $\phi$  es  $\phi_1 = \cos^{-1} 0.2 = 78.46^\circ$  y el valor máximo de  $R_1$  será:

$$R_{1_{\max}} = \frac{\tan 39.23^\circ}{2 \cdot \pi \cdot 60 \cdot 0.01}$$

$$R_{1_{\max}} = 216.58 \text{ K}\Omega$$

Para el valor de  $FP = 0.99$  se tendrá que  $\phi_2 = \cos^{-1} 0.99 = 8.11^\circ$  y:

$$R_{1_{\min}} = \frac{\tan 4.05^\circ}{2 \cdot \pi \cdot 60 \cdot 0.01}$$

$$R_{1_{\min}} = 18.80 \text{ K}\Omega$$

La Figura 4.3 ilustra el equipo de medición utilizado para efectuar las pruebas de operación al TEM prototipo. El equipo empleado es el siguiente:

- 1) Osciloscopio de 4 canales marca Tektronix, modelo 7633 (20 MHz).
- 2) Temporizador/Contador de alta resolución (120 MHz) marca Philips, modelo PM6671.
- 3) Multímetro digital marca Fluke, modelo 8842A.

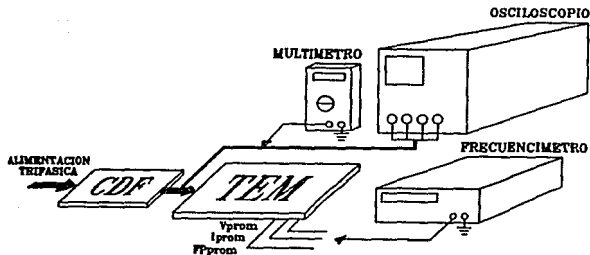


Figura 4.3 Equipo utilizado en las pruebas del TEM prototipo.

#### 4.2 Resultado de las pruebas.

Se ha dividido la realización de las pruebas en dos partes, la primera consiste en la determinación de la exactitud para las mediciones de los valores eficaces de voltaje y corriente promedio y la segunda, para la medición del factor de potencia promedio.

##### 4.2.1 Medición de valores eficaces.

En esta parte de la prueba se alimentaron las entradas del TEM con diferentes valores de voltaje variando en el rango de 0 a 3.8 V<sub>r</sub>cm (0 a 5.37 V<sub>p</sub>ico) y con incrementos de aproximadamente 0.2 V<sub>r</sub>cm. Las lecturas de frecuencia de salida obtenidas para V<sub>prom</sub> e I<sub>prom</sub>, así como el porcentaje de error calculado para cada una de las lecturas se muestran en la Tabla 7.

El porcentaje de error para las salidas se calcula como:

$$|\% \text{Err}| = \frac{f_{\text{teórica}} - f_{\text{medida}}}{6000} \cdot 100 \dots \dots \dots (4.3)$$

donde  $f_{\text{teórica}}$  representa las frecuencias de salida para voltaje y corriente promedio definidas por las ecuaciones 3.13 y 3.14 respectivamente, presentadas en el capítulo anterior.

De acuerdo con los resultados obtenidos, el error absoluto promedio para las mediciones de voltaje y corriente eficaces, dentro del rango especificado de voltaje de entrada para el TEM, es de 0.18%.

##### 4.2.2 Medición del factor de potencia.

Para efectuar la medición del factor de potencia promedio FP<sub>prom</sub>, se aplicaron señales al TEM de 3 V<sub>p</sub>ico en cada una de las fases, tanto para la entrada de voltaje como para la de corriente. Los factores de potencia de entrada se hicieron variar entre 0.2 y 1 (78.46 a 0 grados), tal como se indica en la Tabla 8. Los resultados obtenidos en las lecturas y el error calculado para cada una de ellas se indican también en la Tabla 8.



Va (V)	Ia (V)	Vb (V)	Ib (V)	Vc (V)	Ic (V)	Vprom (Hz)	Iprom (Hz)	Err( $f_v$ ) (%)	Err( $f_i$ ) (%)
3.61	0.202	3.88	0.209	3.85	0.206	5244.162	3130.551	0.546	0.111
3.40	0.400	3.61	0.408	3.62	0.400	5139.030	3238.545	0.078	0.067
3.21	0.611	3.41	0.601	3.42	0.616	5030.358	3364.567	0.241	0.041
3.06	0.782	3.19	0.822	3.22	0.810	4903.911	3489.760	0.041	0.084
2.81	1.036	2.99	1.059	3.00	1.044	4776.708	3624.630	0.163	0.094
2.641	1.208	2.80	1.188	2.81	1.209	4660.238	3732.827	0.059	0.150
2.410	1.389	2.612	1.413	2.608	1.408	4546.263	3847.683	0.238	0.040
2.204	1.615	2.407	1.586	2.407	1.620	4425.018	3969.832	0.265	0.031
2.019	1.814	2.192	1.795	2.206	1.804	4312.059	4084.399	0.394	0.041
1.811	2.002	2.011	2.072	2.011	2.024	4185.822	4218.796	0.244	0.093
1.608	2.205	1.803	2.202	1.817	2.194	4055.666	4336.984	0.099	0.193
1.440	2.383	1.615	2.408	1.591	2.397	3938.287	4439.633	0.091	0.060
1.209	2.598	1.403	2.605	1.391	2.593	3823.813	4574.988	0.335	0.161
1.067	2.796	1.196	2.83	1.206	2.783	3697.408	4689.362	0.015	0.016
0.807	3.03	1.017	3.00	1.075	2.98	3589.942	4809.812	0.131	0.009
0.608	3.20	0.807	3.22	0.803	3.25	3456.413	4936.171	0.185	0.090
0.392	3.41	0.604	3.40	0.615	3.42	3327.021	5035.555	0.059	0.308
0.227	3.54	0.437	3.58	0.460	3.66	3234.042	5139.025	0.139	0.424
0.227	3.66	0.286	3.76	0.221	3.82	3149.609	5174.467	0.037	1.372

Tabla 7. Resultados para la prueba de medición de valores eficaces de voltaje y corriente promedio.

El porcentaje de error para las salidas se calcula como:

$$|\%Err| = \frac{f_{teórica} - f_{medida}}{8000} \cdot 100$$

donde  $f_{teórica}$  representa la frecuencia de salida para el factor de potencia promedio definida por la ecuación 3.15.

Va=Ia	Vb=Ib	Vc=Ic	FPprom (Hz)	Error( $f_{FP}$ ) (%)
FPa	FPb	FPc		
0.175	0.211	0.374	3790.962	0.483
0.099	0.283	0.424	3818.013	0.131
0.119	0.211	0.321	3676.950	0.390
0.541	0.374	0.541	4494.306	0.560
0.408	0.476	0.647	4501.104	0.582
0.476	0.525	0.689	4643.982	0.911
0.541	0.587	0.742	4900.312	0.400
0.588	0.625	0.778	4991.270	0.142
0.661	0.661	0.824	5081.450	1.199
0.696	0.716	0.864	5292.600	0.161
0.766	0.778	0.903	5404.890	0.879
0.813	0.823	0.930	5543.976	0.518
0.854	0.864	0.961	5657.409	0.535
0.844	0.864	0.965	5662.470	0.350
0.882	0.899	0.982	5746.992	0.447
0.844	0.790	0.961	5587.470	0.378
0.882	0.873	0.982	5935.070	0.375
0.915	0.907	0.996	5840.180	0.202
0.963	0.955	0.997	5997.310	1.165
0.996	0.986	0.997	5975.679	0.250

Tabla 8. Resultados para la prueba de edición del factor de potencia promedio.

De acuerdo con los resultados obtenidos, el error absoluto promedio para la medición del factor de potencia promedio es de 0.5%.

La Figura 4.4 muestra las gráficas del error para la medición de los valores eficaces de voltaje y corriente promedios. Similarmente, la Figura 4.5 ilustra la curva del error para la medición del factor de potencia promedio.

### MEDICION DE VALORES EFICACES PORCENTAJE DE ERROR

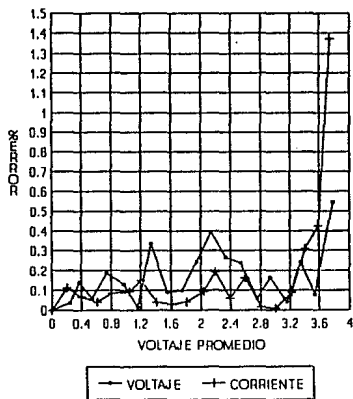


Figura 4.4 Error en la medición del voltaje y la corriente eficaces promedio.

MEDICION DE FACTOR DE POTENCIA  
PORCENTAJE DE ERROR

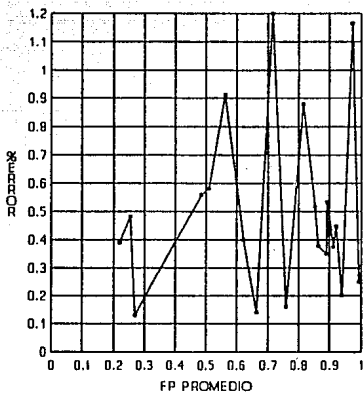


Figura 4.5 Error en la medición del factor de potencia promedio.

## CONCLUSIONES Y RECOMENDACIONES

De acuerdo con los resultados obtenidos en las pruebas de operación realizadas al Transductor Electrónico para Medición (TEM), puede concluirse sobre el trabajo desarrollado, que el objetivo planteado al inicio se ha cumplido satisfactoriamente al haber realizado el diseño y la construcción del dispositivo prototipo, y al comprobar su funcionamiento de acuerdo a las especificaciones establecidas.

El TEM prototipo realiza la medición del valor efectivo o r.m.s. de las señales de voltaje y corriente en cada una de las fases de un sistema trifásico, señales que son alimentadas al TEM a través de un sensor apropiado. El TEM genera salidas variables en frecuencia proporcionalmente al valor promedio de cada uno de los parámetros medidos con un porcentaje de error de aproximadamente 0.18% a escala completa, error cuyo valor resultó menor al esperado. Para el caso de la medición del factor de potencia promedio, el error resultó de aproximadamente 0.5% a escala completa, lo cual representa una buena aproximación y con posibilidades de reducirlo aún más para lo cual se recomienda la utilización de un convertidor analógico digital con mayor resolución (mayor número de bits).

Los dispositivos de estado sólido empleados en el diseño del Transductor Electrónico para Medición son elementos que fácilmente pueden conseguirse en el mercado nacional, lo cual cubre también la especificación de disponibilidad del material para la construcción del TEM.

Por otra parte y como se mencionó anteriormente, el diseño modular de TEM permitirá, con cierta facilidad su modificación de acuerdo a las necesidades de nuevas aplicaciones. Realizando algunos cambios en la programación y arquitectura del TEM, éste podría tener las siguientes aplicaciones:

1) El módulo de salidas podría ser sustituido por convertidores digital-analógicos para así tener salidas en voltaje de corriente directa proporcionales a los valores promedio medidos.

2) Alternativamente, el módulo de salidas podría consistir en una pantalla digital por medio de la cual se visualizarían los valores medidos de voltaje, corriente, potencia media y factor de potencia para cada una de las fases, así como sus valores promedio (Figura A).

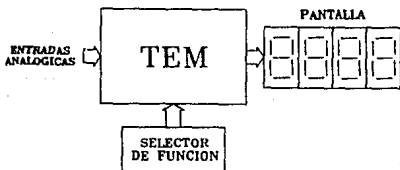


FIGURA A.

3) También, se recomienda evaluar la posibilidad de incluir en el programa del TEM un protocolo de comunicaciones, para así, con la adición de un radio al circuito del TEM, se pueda convertir a éste en una microterminal remota con todas las capacidades ya descritas.

Al término de este trabajo, se ha cubierto aproximadamente un 90% de las especificaciones establecidas por el Instituto de Investigaciones Eléctricas para el TEM prototipo; sólo restará el diseño de la fuente de alimentación y del circuito impreso sobre el cual se montará el dispositivo final.

## ANEXO 1

### ERROR EN EL PROCESO DE MEDICION DEL TEM

Este programa, desarrollado en el paquete de simulación MATHCAD<sup>MR</sup>, se empleó para determinar el error aproximado que se espera obtener en las salidas de frecuencia del Transductor Electrónico para Medición (TEM), representativas de los valores promedio de voltaje, corriente y factor de potencia.

Básicamente, se espera determinar el error en función del número de muestras de las señales de entrada consideradas para el cálculo, ya que es el número de muestras el factor más importante en la determinación de la rapidez de conversión necesaria en el convertidor analógico digital y la frecuencia de operación del microcontrolador.

Parámetros iniciales:

$k := 0 \dots 2$   
 $VP_0 := 0.8$  ; valores pico de las señales  
 $VP_1 := 0.8$  de voltaje para cada una  
 $VP_2 := 0.8$  de las fases  
 $I := 0.4$  ; valor pico de la señal de corriente  
 $FP := 0.7$   $\phi := \arccos(FP)$  ; factor de potencia  
 $\theta := 2\pi/3$  ; ángulo entre fases (120°)  
 $T := 1/60$  ; frecuencia  
 $V_{off} := 0.001$  ; voltaje de desviación de entrada  
 $bit := 2^7$  ; convertidor analógico digital de 8 bits  
 $n := 40$  ; número de muestras por ciclo  
 $l := 0 \dots n-2$

Las señales representativas de voltajes y corrientes, provenientes de los sensores para medición y que son aplicadas en las entradas del TEM, están definidas por:

$$V_k := VP_k \cdot \sin(120 \cdot \pi \cdot t + k \cdot \theta) + 0.1 \cdot VP_k \cdot \sin(360 \cdot \pi \cdot t + k \cdot \theta)$$

$$I_k := I \cdot \sin(120 \cdot \pi \cdot t + k \cdot \theta) + 0.1 \cdot I \cdot \sin(360 \cdot \pi \cdot t + k \cdot \theta)$$

$$V_{rms_k} := \sqrt{\frac{1}{T} \int_0^T V_k^2 dt}$$

$$I_{rms_k} := \sqrt{\frac{1}{T} \int_0^T I_k^2 dt}$$

El valor promedio de estas señales de entrada será:

$$V := \sum_{k=1}^3 \frac{V_{rms_k}}{3}$$

$$I := \sum_{k=1}^3 \frac{I_{rms_k}}{3}$$

$$V = 0.569$$

$$I = 0.284$$

El factor de potencia para cada una de las fases y el factor de potencia promedio están dados por:

$$FPan_k := \frac{\frac{1}{T} \int_0^T V_k \cdot I_k dt}{V_{rms_k} \cdot I_{rms_k}}$$

$$FPpan := \sum_{k=1}^3 \frac{FPan_k}{3}$$

$$FPpan = 0.703$$

Las señales de entrada al TEM son acondicionadas para poder ser aplicadas al convertidor analógico digital (CAD), limitándolas al rango de 0 a 5 volts pico-pico:

$$V_{k,j} := 2.5 + 0.5 [VP_k \cdot \sin(120 \cdot \pi \cdot \frac{1}{n} \cdot T + k \cdot \delta) + 0.1 \cdot VP_k \cdot \sin(360 \cdot \pi \cdot \frac{1}{n} \cdot T + k \cdot \delta)] + Voff$$

$$I_{k,j} := 2.5 + 0.5 [I \cdot \sin(120 \cdot \pi \cdot \frac{1}{n} \cdot T + \phi + k \cdot \delta) + 0.1 \cdot I \cdot \sin(360 \cdot \pi \cdot \frac{1}{n} \cdot T + k \cdot \delta)] + Voff$$

Considerando que el rango para las señales de entrada al TEM es de  $\pm 5V$  pico, éstas serán reducidas a la mitad y montadas sobre una componente de directa de 2.5V. Los valores digitales en código binario que proporcionará el CAD, representando a los valores instantáneos de las señales de entrada (muestras), están dados por:



$$V_{cad_{k,j}} := \frac{\text{bit}}{2.5} \cdot V_{k,j} \qquad I_{cad_{k,j}} := \frac{\text{bit}}{2.5} \cdot I_{k,j}$$

y el valor digital del voltaje de desviación (voltaje de entrada cero) será:

$$V_0 := \frac{\text{bit}}{2.5} \cdot (2.5 + V_{\text{off}})$$

Redondeando los valores digitales para obtener el valor entero:

$$V_{cad_{k,j}} := \text{if} [( \text{ceil}(V_{cad_{k,j}}) - V_{cad_{k,j}} ) \leq 0.5, \text{ceil}(V_{cad_{k,j}}), \text{floor}(V_{cad_{k,j}})]$$

$$I_{cad_{k,j}} := \text{if} [( \text{ceil}(I_{cad_{k,j}}) - I_{cad_{k,j}} ) \leq 0.5, \text{ceil}(I_{cad_{k,j}}), \text{floor}(I_{cad_{k,j}})]$$

$$V_0 := \text{if} [( \text{ceil}(V_0) - V_0 ) \leq 0.5, \text{ceil}(V_0), \text{floor}(V_0)]$$

El valor digital máximo que puede proporcionar el CAD es 255, por lo tanto:

$$V_{cad_{k,j}} := \text{if} [V_{cad_{k,j}} \geq (2 \cdot \text{bit} - 1), (2 \cdot \text{bit} - 1), V_{cad_{k,j}}]$$

$$I_{cad_{k,j}} := \text{if} [I_{cad_{k,j}} \geq (2 \cdot \text{bit} - 1), (2 \cdot \text{bit} - 1), I_{cad_{k,j}}]$$

Al inicio del cálculo realizado por el microcontrolador ( $\mu\text{C}$ ), a cada valor digital se le sustrae el valor de la componente directa de la señal ( $V_0$ ):

$$V_{\mu\text{C}_{k,j}} := V_{cad_{k,j}} - V_0 \qquad I_{\mu\text{C}_{k,j}} := I_{cad_{k,j}} - V_0$$

Para obtener los valores efectivos o r.m.s de las señales de entrada y el valor del factor de potencia de cada fase, se realizan los siguientes cálculos.

Primero, se obtienen las sumatorias del cuadrado de cada una las muestras de voltajes y corrientes, así como las sumatorias de los productos  $V$  por  $I$ :

$$Vrcm_k := \sum_{j=0}^{n-2} V\mu_{C_{k,j}} + V\mu_{C_{k,n}}$$

$$Ircm_k := \sum_{j=0}^{n-2} I\mu_{C_{k,j}} + I\mu_{C_{k,n}}$$

$$VI_k := \sum_{j=0}^{n-2} V\mu_{C_{k,j}} * I\mu_{C_{k,j}}$$

Segundo, se obtiene el valor promedio de las sumatorias al dividir entre el número de muestras por ciclo:

$$Vrcm_k := \frac{Vrcm_k}{n} \quad Ircm_k := \frac{Ircm_k}{n} \quad VI_k := \frac{VI_k}{n}$$

$$Vrcm_k := \text{if} \{[(\text{ceil}(Vrcm_k) - Vrcm_k) \leq 0.5, \text{ceil}(Vrcm_k), \text{floor}(Vrcm_k)]\}$$

$$Ircm_k := \text{if} \{[(\text{ceil}(Ircm_k) - Ircm_k) \leq 0.5, \text{ceil}(Ircm_k), \text{floor}(Ircm_k)]\}$$

$$VI_k := \text{if} \{[(\text{ceil}(VI_k) - VI_k) \leq 0.5, \text{ceil}(VI_k), \text{floor}(VI_k)]\}$$

Tercero, se calcula la raíz cuadrada de los cocientes de voltaje y corriente anteriores para obtener los valores efectivos o rcm:

$$Vrcm_k := \sqrt{Vrcm_k} \quad Ircm_k := \sqrt{Ircm_k}$$

$$Vrcm_k := \text{if} \{[(\text{ceil}(Vrcm_k) - Vrcm_k) \leq 0.5, \text{ceil}(Vrcm_k), \text{floor}(Vrcm_k)]\}$$

$$Ircm_k := \text{if} \{[(\text{ceil}(Ircm_k) - Ircm_k) \leq 0.5, \text{ceil}(Ircm_k), \text{floor}(Ircm_k)]\}$$

Como se indica en párrafos anteriores, las señales de entrada al TEM son reducidas para poder ser procesadas, por lo tanto, los resultados obtenidos hasta ahora representan la mitad de los valores reales efectivos:

$$Vrcm_k := 2 * Vrcm_k \quad Ircm_k := 2 * Vrcm_k \quad VI_k := 4 * VI_k$$

Cuarto, por último se calcula el factor de potencia de cada fase de la manera siguiente:

$$FP_k := \frac{Vl_k}{Ircm_k}$$

$$FP_k := \text{if} \{[(\text{cell}(FP_k) - FP_k) \leq 0.5, \text{cell}(FP_k), \text{floor}(FP_k)]\}$$

$$FP_k := \frac{FP_k \cdot (2 \cdot \text{bit} - 1)}{Vrcm_k}$$

$$FP_k := \text{if} \{[(\text{cell}(FP_k) - FP_k) \leq 0.5, \text{cell}(FP_k), \text{floor}(FP_k)]\}$$

Las salidas para medición del TEM representan el valor promedio de voltajes, corrientes y factor de potencia, por lo tanto:

$$Vprom := \sum_{k=1}^3 \frac{Vrcm_k}{3} \quad Iprom := \sum_{k=1}^3 \frac{Ircm_k}{3} \quad FPprom := \sum_{k=1}^3 \frac{FP_k}{3}$$

$$Vprom := \text{if} \{[(\text{cell}(Vprom) - Vprom) \leq 0.5, \text{cell}(Vprom), \text{floor}(Vprom)]\}$$

$$Iprom := \text{if} \{[(\text{cell}(Iprom) - Iprom) \leq 0.5, \text{cell}(Iprom), \text{floor}(Iprom)]\}$$

$$FPprom := \text{if} \{[(\text{cell}(FPprom) - FPprom) \leq 0.5, \text{cell}(FPprom), \text{floor}(FPprom)]\}$$

$$Vprom = 28 \quad Iprom = 14 \quad FPprom = 185$$

La correspondencia entre los rangos de frecuencia en la salida y voltaje pico en la entrada, será la siguiente:

$$f_{min} := 3000 \text{ Hz} \quad \text{para} \quad V_{min} := 0 \text{ V}$$

$$f_{max} := 6000 \text{ Hz} \quad \text{para} \quad V_{max} := 5 \text{ V}$$

De acuerdo con esto, las relaciones entre voltaje/corriente de entrada y frecuencia de salida están definidas por:

$$f_v := \frac{f_{max} - f_{min}}{2 \cdot \text{bit} - 1} \cdot Vprom \quad f_i := \frac{f_{max} - f_{min}}{2 \cdot \text{bit} - 1} \cdot Iprom$$

$$f_v := \text{if} \{[(\text{cell}(f_v) - f_v) \leq 0.5, \text{cell}(f_v), \text{floor}(f_v)]\}$$

$$f_i := \text{if} \{[(\text{cell}(f_i) - f_i) \leq 0.5, \text{cell}(f_i), \text{floor}(f_i)]\}$$

$$f_v := f_{\min} + f_v \quad f_i := f_{\min} + f_i$$

$$f_v = 3.329 \cdot 10^8 \quad f_i = 3.165 \cdot 10^8$$

Con los valores de frecuencia de salida calculados y con el valor de la frecuencia de referencia ( $C = 1.5$  MHz), se determina el factor  $T$  que será necesario aplicar a un contador descendente de 8 bits para que divida la frecuencia de referencia:

$$T_v := \frac{C}{f_v} \quad T_i := \frac{C}{f_i}$$

$$T_v := \text{If}[(\text{ceil}(T_v) - T_v) \leq 0.5, \text{ceil}(T_v), \text{floor}(T_v)]$$

$$T_i := \text{If}[(\text{ceil}(T_i) - T_i) \leq 0.5, \text{ceil}(T_i), \text{floor}(T_i)]$$

$$T_v = 451 \quad T_i = 474$$

El máximo valor que puede obtenerse para  $T$  resulta para el mínimo valor de  $f$  de 3 kHz:  
 $T_{\max} = 1.5 \text{ MHz} / 3 \text{ kHz} = 500$ . Este valor necesita de nueve bits para representarse (1F4H, en hexadecimal), por lo tanto será necesario dividir entre dos el factor  $T$  para que éste pueda ser acomodado en 8 bits (250 = FAH).

Físicamente, lo anterior significa que la frecuencia de referencia  $C$  será dividida, primero entre  $2T$  por el contador de 8 bits, y después entre 2 por otro circuito divisor. Por lo tanto:

$$T_v := \frac{T_v}{2} \quad T_i := \frac{T_i}{2}$$

$$T_v := \text{If}[(\text{ceil}(T_v) - T_v) \leq 0.5, \text{ceil}(T_v), \text{floor}(T_v)]$$

$$T_i := \text{If}[(\text{ceil}(T_i) - T_i) \leq 0.5, \text{ceil}(T_i), \text{floor}(T_i)]$$

$$T_v = 226 \quad T_i = 237$$

Los valores esperados para las frecuencias de salida representativas de los promedios de voltaje y corriente son:

$$f_{van} := f_{min} + \frac{f_{max} - f_{min}}{V_{max}} \cdot V$$

$$f_{lan} := f_{min} + \frac{f_{max} - f_{min}}{V_{max}} \cdot I$$

$$f_{van} = 3.341 \cdot 10^3$$

$$f_{lan} = 3.171 \cdot 10^3$$

Con los valores esperados ( $f_{van}, f_{lan}$ ) y los calculados ( $f_v, f_l$ ), se determina el porcentaje de error en las salidas:

$$err_v := \frac{\frac{C}{2T_v} - f_{van}}{f_{max}}$$

$$err_l := \frac{\frac{C}{2T_l} - f_{lan}}{f_{max}}$$

$$\underline{err_v = -0.375\%}$$

$$\underline{err_l = -0.1\%}$$

Similarmente, aplicando el procedimiento anterior se calcula el factor divisor  $T_{FP}$ , la frecuencia de salida esperada y el porcentaje de error, para la salida representativa del factor de potencia promedio.

Factor divisor:

$$f_{FP} := \frac{f_{max} - f_{min}}{2 \cdot bH - 1} \cdot FP_{prom}$$

$$f_{FP} := \text{if}[(\text{ceil}(f_{FP}) - f_{FP}) \leq 0.5, \text{ceil}(f_{FP}), \text{floor}(f_{FP})]$$

$$f_{FP} := f_{min} + f_{FP}$$

$$f_{FP} = 5.178 \cdot 10^3$$

$$T_{FP} := \frac{C}{f_{FP}}$$

$$T_{FP} := \text{if}[(\text{ceil}(T_{FP}) - T_{FP}) \leq 0.5, \text{ceil}(T_{FP}), \text{floor}(T_{FP})]$$

$$T_{FP} = 290$$

$$T_{FP} := \frac{T_{FP}}{2}$$

$$T_{FP} := \text{if}[(\text{cell}(T_{FP}) - T_{FP}) \leq 0.5, \text{cell}(T_{FP}), \text{floor}(T_{FP})]$$

$$T_{FP} = 145$$

Frecuencia de salida esperada:

$$f_{FPan} := f_{min} + \frac{f_{max} - f_{min}}{1} \cdot FPan$$

$$f_{FPan} = 5.109 \cdot 10^3$$

Porcentaje de error:

$$\text{err}_{FP} := \frac{\frac{C}{2T_{FP}} - f_{FPan}}{f_{max}}$$

$$\underline{\underline{\text{err}_{FP} = 1.058\%}}$$

Como puede observarse en los resultados obtenidos, se tiene un porcentaje de error pequeño, más aún considerando que el voltaje pico de entrada es relativamente pequeño y el número de muestras tomadas por ciclo es reducido.

Realizando un análisis por medio de programas similares a este, acerca de la contribución de parámetros tales como voltaje pico de entrada, número de muestras, forma de onda y resolución del convertidor analógico digital, sobre el error en las salidas, se observó que la mayor influencia negativa sobre la exactitud de los resultados, la representa el nivel pico de la señal de entrada (voltajes de entrada menores a 1 Vpico).

Por otra parte, se observó que aumentando la resolución del CAD a 12 bits, el error en los cálculos se reduce considerablemente (85% aproximadamente, considerando el valor absoluto del error máximo). Como muestra de estos análisis se presentan las siguientes gráficas que indican el error en función del voltaje pico de entrada; la primera para un CAD de 8 bits y la segunda, para un CAD de 12 bits, respectivamente.

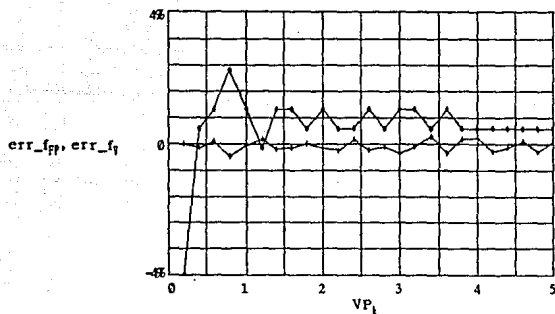


FIGURA 1-1. Error en las salidas representativas de factor de potencia y voltaje en función del voltaje pico de las señales de entrada (utilizando un CAD de 8 bits).

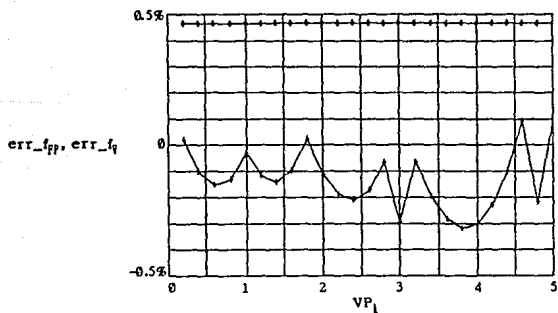


FIGURA 2-1. Error en las salidas representativas de factor de potencia y voltaje en función del voltaje pico de las señales de entrada (utilizando un CAD de 12 bits).

err\_fv
   
 err\_fpp

ANEXO 2

## JUEGO DE INSTRUCCIONES 8751

		Mnemónico	Descripción	Bytes	$\mu s$ <sup>1</sup>
Sintaxis utilizada en el juego de instrucciones del 8751.		OPERACIONES ARITMETICAS			
Rn	-Registro R0 a R7 del Banco de Registros seleccionado.	ADD A,Rn	Suma registro al Acumulador	1	1
direct	-dirección de 8 bits de una localidad interna. Esta puede ser una localidad de la RAM de Datos (0-127) o un Registro de Función Especial,SFR (128-255).	ADD A,direct	Suma byte directo al Acumulador	2	1
data	-Localidad interna de la RAM de Datos (0-255) direccionada indirectamente por el registro R0 o R1.	ADD A,data	Suma dato inmediato al Acumulador	2	1
data	-Constante de 8 bits incluida en la instrucción.	ADD A,Rn	Suma registro al Acumulador con Acarreo	1	1
data 16	-Constante de 16 bits incluida en la instrucción.	ADDC A,direct	Suma byte directo al Acumulador con Acarreo	2	1
addr 16	-Dirección destino de 16 bits. Utilizada por las instrucciones LCALL y LAMP. Permite un salto dentro de los 64 Kbytes de la memoria de Programa.	ADDC A,data	Suma byte de RAM al Acumulador con Acarreo	1	1
addr 11	-Dirección destino de 11 bits. Utilizada por las instrucciones ACALL y AJMP. Permite un salto dentro de la misma página de 2 Kbytes en la que se localiza el primer byte de la siguiente instrucción.	ADDC A,data	Suma dato inmediato al Acumulador con Acarreo	2	1
rel	-Byte de 8 bits signado (Complemento a 2's). Utilizado en la instrucción SJMP y todas aquellas de salto incondicional. El rango es -128 a +127 bytes con respecto al primer byte de la siguiente instrucción.	SUBB A,Rn	Sustraer registro al Acumulador con Préstamo	1	1
bit	-Bit directamente direccionado dentro de la RAM de Datos o el espacio SFR.	SUBB A,direct	Sustraer byte directo al Acumulador con Préstamo	2	1
		SUBB A,data	Sustraer byte de RAM al Acumulador con Préstamo	1	1
		SUBB A,data	Sustraer dato inmediato al Acumulador con Préstamo	2	1
		INC A	Incrementa Acumulador	1	1
		INC Rn	Incrementa registro	1	1
		INC direct	Incrementa byte directo	2	1
		INC data	Incrementa byte de RAM	1	1
		DEC A	Decrementa Acumulador	1	1
		DEC Rn	Decrementa registro	1	1
		DEC direct	Decrementa byte directo	2	1
		DEC data	Decrementa byte de RAM	1	1
		INC DPTR	Incrementa Apuntador de Datos	1	2
		MUL AB	Multiplifica A por B	1	4
		DIV AB	Divide A entre B	1	4
		DA A	Ajuste Decimal del Acumulador	1	1

<sup>1</sup> Tiempo de ejecución de instrucción considerando una frecuencia de reloj de 12 MHz.



## JUEGO DE INSTRUCCIONES 8751

Mnemónico	Descripción	Bytes	µs	Mnemónico	Descripción	Bytes	µs
<b>OPERACIONES LÓGICAS</b>				<b>MOVIMIENTO DE DATOS</b>			
ANL A,Rn	AND Registro y Acumulador	1	1	MOV A,Rn	Muevo Registro al Acumulador	1	1
ANL A,direct	AND byte directo y Acumulador	2	1	MOV A,direct	Muevo byte directo al Acumulador	2	1
ANL A,@Ri	AND byte de RAM al Acumulador	1	1	MOV A,@Ri	Muevo byte de RAM al Acumulador	1	1
ANL A,#data	AND dato inmediato y Acumulador	2	1	MOV A,#data	Muevo dato inmediato al Acumulador	2	1
ANL direct,A	AND Acumulador y byte directo	2	1	MOV Rn,A	Muevo Acumulador al Registro	1	1
ANL direct,#data	AND dato inmediato y byte directo	3	2	MOV Rn,direct	Muevo byte directo al Registro	2	2
ORL A,Rn	OR Registro y Acumulador	1	1	MOV Rn,#data	Muevo dato inmediato al Registro	2	1
ORL A,direct	OR byte directo y Acumulador	2	1	MOV direct,A	Muevo Acumulador al byte directo	2	1
ORL A,@Ri	OR byte de RAM al Acumulador	1	1	MOV direct,Rn	Muevo Registro al byte directo	2	2
ORL A,#data	OR dato inmediato y Acumulador	2	1	MOV direct,direct	Muevo byte directo a otro	3	2
ORL direct,A	OR Acumulador y byte directo	2	1	MOV direct,@Ri	Muevo byte de RAM al byte directo	2	2
ORL direct,#data	OR dato inmediato y directo	2	1	MOV direct,#data	Muevo dato inmediato al byte directo	3	2
XRL A,Rn	OR-Exclusivo Registro y Acumulador	1	1	MOV @Ri,A	Muevo Acumulador al byte de RAM	1	1
XRL A,direct	OR-Exclusivo byte directo y Acumulador	2	1	MOV @Ri,direct	Muevo byte directo al byte de RAM	2	2
XRL A,@Ri	OR-Exclusivo byte de RAM y Acumulador	1	1	MOV @Ri,#data	Muevo dato inmediato al byte de RAM	2	1
XRL A,#data	OR-Exclusivo dato inmediato y Acumulador	2	1	MOV DPTR,#data16	Carga dato inmediato de 16 bits al Apuntador de Datos	3	2
XRL direct,A	OR-Exclusivo Acumulador y byte directo	2	1	MOVC A,@A+DPTR	Muevo byte de RAM indicado por Acumulador más DPTR al Acumulador	1	2
XRL direct,#data	OR-Exclusivo dato inmediato y byte directo	3	2	MOV A,@A+PC	Muevo byte de RAM indicado por Acumulador más Contador de Programa al Acumulador	1	2
CLR A	Limpia Acumulador	1	1	MOVX A,@Ri	Muevo byte de RAM externa indicado por Registro al Acumulador	1	2
CPL A	Complementa Acumulador	1	1	MOVX A,@DPTR	Muevo byte de RAM externa indicado por el DPTR al Acumulador	1	2
RL A	Rota Acumulador a la izquierda	1	1	MOVX @Ri,A	Muevo Acumulador al byte de RAM externa indicado por Registro	1	2
RLC A	Rota Acumulador y Acarreo a la izquierda	1	1				
RR A	Rota Acumulador a la derecha	1	1				
RRC A	Rota Acumulador y Acarreo a la derecha	1	1				
SWAP A	Intercambia los nibbles del Acumulador	1	1				

## JUEGO DE INSTRUCCIONES B751

Mnemónico	Descripción	Bytes	µs	Mnemónico	Descripción	Bytes	µs
MOVIMIENTO DE DATOS (continuación)				SALTOS Y LLAMADAS			
MOVX @DPTR,A	Mueve Acumulador el byte de RAM externa indicado por el DPTR	1	2	ACALL addr11	Llamada Absoluta a subrutina	2	2
PUSH direct	Carga byte directo en la pila (Stack)	2	2	LCALL addr16	Llamada Larga a Subrutina	3	2
POP direct	Carga byte de la pila (Stack) en byte directo	2	2	RET	Retorno de subrutina	1	2
XCH A,Rn	Intercambia Registro con Acumulador	1	1	RETI	Retorno de interrupción	1	2
XCH A,direct	Intercambia byte directo con Acumulador	2	1	AJMP addr11	Salto Absoluto	2	2
XCH A,(Ri)	Intercambia byte de RAM con Acumulador	1	1	LJMP addr16	Salto Largo	3	2
XCHD A,(Ri)	Intercambia Bytes bajos de byte de RAM y Acumulador	1	1	SJMP rel	Salto Corto	2	2
				JMP @A+DPTR	Salto a la dirección Acumulador más DPTR	1	2
				JZ rel	Salta si Acumulador es 0	2	2
				JNZ rel	Salta si Acumulador no es 0	2	2
				CJNE A,direct,rel	Compara byte directo con Acumulador y salta si no son iguales	3	2
				CJNE A,#data,rel	Compara dato inmediato con Acumulador y salta si no son iguales	3	2
				CJNE Rn,#data,rel	Compara dato inmediato con Registro y salta si no son iguales	3	2
				CJNE @Ri,#data,rel	Compara dato inmediato con byte de RAM y salta si no son iguales	3	2
				DJNZ Rn,rel	Decrementa Registro y salta si no es cero	2	2
				DJNZ direct,rel	Decrementa byte directo y salta si no es cero	3	2
				HOP	Sin acción	1	1
MANIPULACION DE VARIABLES BOOLEANAS							
CLR C	Limpia Acarreo	1	1				
CLR bit	Limpia bit directo	2	1				
SETB C	Pone Acarreo a uno	1	1				
SETB bit	Pone bit directo a uno	2	1				
CPL C	Complementa Acarreo	1	1				
CPL bit	Complementa bit directo	2	1				
ANL C,bit	AND bit directo y Acarreo	2	2				
ANL C,/bit	AND complemento del bit directo y Acarreo	2	2				
ORL C,bit	OR bit directo y Acarreo	2	2				
ORL C,/bit	OR complemento del bit directo y Acarreo	2	2				
MOV C,bit	Mueve bit directo al Acarreo	2	1				
MOV bit,C	Mueve Acarreo al bit directo	2	2				
JC rel	Salta si Acarreo es 1	2	2				
JNC rel	Salta si Acarreo es 0	2	2				
JB rel	Salta si bit directo es 1	3	2				
JNB rel	Salta si bit directo es 0	3	2				
JBC rel	Salta si bit directo es 1 y limpia el bit	3	2				

## ANEXO 3

### PROGRAMA DEL 8751 PARA EL CALCULO DE LA RAIZ CUADRADA<sup>1</sup>

La raíz cuadrada de un número positivo puede calcularse aplicando el método de aproximaciones sucesivas de Newton. Este método utiliza la siguiente expresión para realizar el cálculo, el cual se repite hasta obtener el resultado deseado:

$$X_{new} = (R/X_{old} + X_{old})/2 \quad ; \quad X_{old} = X_{new}$$

donde:            R es el radicando  
                       X<sub>old</sub> es la aproximación actual de la raíz  
                       X<sub>new</sub> es la nueva aproximación

El valor aproximado de la raíz cuadrada se determina cuando se obtiene, consecutivamente en dos cálculos, el mismo valor de X<sub>old</sub>. Para mostrar como funciona este método considérese el siguiente ejemplo en el cual se calcula la raíz cuadrada de 39 partiendo de un valor inicial X<sub>old</sub> igual a 1:

$$\begin{aligned} X_{new} &= (39/1 + 1)/2 = 20 & ; & \quad X_{old} = 20 \\ X_{new} &= (39/20 + 20)/2 = 10 & ; & \quad X_{old} = 10 \\ X_{new} &= (39/10 + 10)/2 = 6 & ; & \quad X_{old} = 6 \\ X_{new} &= (39/6 + 6)/2 = 6 & ; & \quad X_{old} = 6 \text{ (final)} \end{aligned}$$

Puede notarse que los residuos de las divisiones fueron ignorados y sólo se consideró el cociente entero, por lo que el valor calculado será siempre un valor menor o igual al real ( $(39) \approx 6.24 \approx 6$ ).

A continuación se presenta el listado del programa empleado para el cálculo de la raíz cuadrada. En el programa se manejan números binarios de 16 bits; con esto, el valor máximo será de FFFFH o 65,535 cuya raíz cuadrada es igual a FFH o 255 (8 bits). La adecuada selección del valor inicial X<sub>old</sub> ayuda a reducir el tiempo de cálculo; para el caso de números de 16 bits o menos, el valor inicial indicado es FFH.

<sup>1</sup>Basado en: SMITH, LIONEL, "Integer Square Root Routine for the 8096". En: Intel Embedded Applications. (California, EUA: Intel Corporation, c1987) pp. 6-193,6-196.

En este programa se toman en cuenta los residuos obtenidos de las divisiones realizadas durante el cálculo, redondeando el cociente obtenido; es decir, si la parte fraccionaria del residuo es mayor o igual a 0.5, el cociente se redondea al valor inmediato superior y si la parte fraccionaria del residuo es menor a 0.5 se toma la parte entera como resultado.

Avocet AYMAC8051 Assembler.

8051 Assembler.

Copyright (c) 1986,1987 Avocet Systems, Inc. All rights reserved.

Ver.2.04 OS/MS/DOS #01340

By: Avocet Systems, Inc.

## Avocet Macro Preprocessor

Source file : raiz.asm

Macro expansion : raiz.mxp

Object file : raiz.obj

```

1  $ALL PUBLIC
2  $EJECT(60)
3
4  ;ESTE PROGRAMA FUENTE OBTIENE LA RAIZ CUADRADA DE UN NUMERO APLICANDO EL
5  ; METODO DE APROXIMACIONES SUCCESIVAS DE NEWTON.
6  ;      ENTRADAS: RADICANDO EN R4\,R5\ Y R6\
7  ;      SALIDAS:  RAIZ EN LA LOCALIDAD DIRECCIONADA POR R1'
8  ;      RESIDUO PARCIAL EN R4' Y R5'
9
-004C  10 RAIZ_0 EQU 4CH ;localidad base del resultado (raiz)
11
12 DEFSEG resin, ABSOLUTE
13 SEG resin
14
-0035  15 ORG 0035H
0035 C2 D4 16 RAIZ: CLR R51 ;selección del banco de
0037 D2 D3 17 SETB R50 ;registros uno
0039 79 4C 18 MOV R1',#RAIZ_0 ;R1' base de raíz
003B C2 D4 19 CLR R51 ;selección del banco de
003D D2 D3 20 SETB R50 ;registros uno
003F 77 FF 21 MOV @R1',#FFH ;valor inicial xold = FFH
0041 09 22 INC R1'
0042 77 00 23 MOV @R1',#00H
0044 19 24 DEC R1'

```

```

0045 A8 09 25  RAIZLOOP: MOV  R0',#RAIZ_0 ;R0' apuntador para divisor (Xold)
0047 86 0A 26      MOV  R2',@R0' ;carga divisor
0049 08 27      INC  R0' ; en R2'
004A 86 0B 28      MOV  R3',@R0' ; y R3'
004C 7C 00 29      MOV  R4',#00H ;residuo parcial en R4'
004E 7D 00 30      MOV  R5',#00H ; y R5'
0050 7E 18 31      MOV  R6',#18H ;número de bits del dividendo
0052 D2 D4 32      SETB RS1 ;selección del banco tres
0054 A8 0F 33      MOV  R0',R1' ;R0\ apuntador para radicando
0056 79 1C 34      MOV  R1',#1CH ;apuntador para el dividendo
0058 7A 00 35      MOV  R2',#00H ;cociente en R2\
005A 7B 00 36      MOV  R3',#00H ; y R3\
005C 7F 03 37      MOV  R7',#03H ;número de bytes del dividendo
005E 11 6D 38      ACALL CARG_DIV ;carga dividendo
0060 11 DD 39      ACALL SUMA ;suma R/Xold + Xold
0062 E7 40      MOV  A,@R1'
0063 B5 0A DF 41     CJNE A,R2',RAIZLOOP;compara el valor de Xnew
0066 09 42      INC  R1' ; con el valor obtenido
0067 E7 43      MOV  A,@R1' ; en el cálculo anterior
0068 B5 0B DA 44     CJNE A,R3',RAIZLOOP; (Xold) para checar
006B 09 45      INC  R1' ; si son iguales y terminar
006C 22 46      RET ; o continuar en RAIZLOOP
47
48 ;CARG_DIV: CARGA EL DIVIDENDO DE 24 BITS EN LOS REGISTROS R4\,R5\ Y R6\
49 ; AL TERMINO DE LA DIVISION CHECA EL RESIDUO Y REDONDEA EL COCIENTE
50
006D E6 51  CARG_DIV: MOV  A,@R0\ ;carga el dividendo, contenido
006E F7 52      MOV  @R1',A ; en las localidades apuntadas
006F 08 53      INC  R0\ ; por R0\, en los registros
0070 09 54      INC  R1\ ; R4\, R5\ y R6\
0071 DF FA 55      DJNZ R7',CARG_DIV
0073 11 90 56  PROMEDIO: ACALL DIVIDE ;realiza división
0075 C3 57      CLR  C ;limpia acarreo
0076 EC 58      MOV  A,R4' ;se multiplica por dos el residuo,
0077 33 59      RLC  A ; contenido en R4' y R5'.
0078 FC 60      MOV  R4',A ; Si el doble del residuo
0079 ED 61      MOV  A,R5' ; es menor que el divisor
007A 33 62      RLC  A ; significa que la parte fraccionaria
007B B5 0B 04 63     CJNE A,R3',CHECA_C; del residuo es menor de 0.5.
007E EC 64      MOV  A,R4' ; Si el doble del residuo
007F B5 0A 00 65     CJNE A,R2',CHECA_C; es igual o mayor al divisor, el
0082 40 09 66  CHECA_C: JC  RETCARG ; acarreo = 0

```

0084 D2 D4	67	SETB RS1	;selección del banco tres
0086 D3	68	SETB C	;acarreo = 1
0087 E4	69	CLR A	;limpia acumulador
0088 3A	70	ADDC A,R2\	;se incrementa en uno el
0089 FA	71	MOV R2\,A	; cociente, contenido
008A 50 01	72	JNC RETCARG	; en los registros
008C 0B	73	INC R3\	; R2\ y R3\
008D D2 D4	74	RETCARG: SETB RS1	;
00BF 22	75	RET	
	76		
	77	;DIVIDE: REALIZA LA DIVISION DEL DIVIDENDO DE 24 BITS CONTENIDO EN R4\, R5\ Y	
	78	; R6\, ENTRE EL DIVISOR DE 16 BITS CONTENIDO EN R2\ Y R3\ EL COCIENTE	
	79	; QUEDA EN R2\ Y R3\, EL RESIDUO QUEDA EN R4\ Y R5\.	
	80		
0090 C2 D4	81	DIVIDE: CLR RS1	;selección del banco de
0092 D2 D3	82	SETB R50	; registros uno
0094 11 C3	83	ROTAR: ACALL ROTADIV	;rota dividendo hasta encontrar el primer
0096 40 06	84	JC CONTINUA	; bit significativo igual a uno
0098 DE FA	85	DJNZ R6\,ROTAR	;decrementa número de bits del dividendo
009A 80 24	86	SJMP RETDIV	;si dividendo = cero, fin
009C 11 C3	87	DIVLOOP: ACALL ROTADIV	;rota dividendo
009E EC	88	CONTINUA: MOV A,R4'	;rota el residuo parcial
009F 33	89	RLC A	; (R4' y R5') a través
00A0 FC	90	MOV R4',A	; del acarreo, el cual contiene
00A1 ED	91	MOV A,R5'	; el bit más significativo
00A2 33	92	RLC A	; del dividendo
00A3 FD	93	MOV R5',A	
00A4 C3	94	CLR C	;limpia acarreo
00A5 9B	95	SUBB A,R3'	;chea si el residuo parcial es mayor al dividendo
00A6 10 D7 10	96	JBC C,N_RESTA	;C = 1 si R3' > R5'
00A9 70 05	97	JNZ S_RESTA	;salta si R3' < R5'
00AB EC	98	MOV A,R4'	;si R3' = R5', checa si R2' < R4'
00AC 9A	99	SUBB A,R2'	;A = R4' - R2'
00AD 10 D7 09	100	JBC C,N_RESTA	;C = 1 si R2' > R4'
00B0 EC	101	S_RESTA: MOV A,R4'	;sustrae el divisor del residuo parcial
00B1 9A	102	SUBB A,R2'	; A = R4' - R2'
00B2 FC	103	MOV R4',A	
00B3 ED	104	MOV A,R5'	
00B4 9B	105	SUBB A,R3'	; A = R5' - R3' - Préstamo
00B5 FD	106	MOV R5',A	
00B6 D3	107	SETB C	;Acarreo = 1
00B7 D2 D5	108	SETB F0	;Pone bandera auxiliar para indicar el primer uno

00B9 30 D5 02	109	N_RESTA:	JNB	FO,SIGUE	; en el cociente
00BC 11 D2	110		ACALL	ROTACOC	;rota cociente
00BE DE DC	111	SIGUE:	DJNZ	R6',DIVLOOP	;decrementa número de bits del dividendo
00C0 C2 D5	112	RETDIV:	CLR	FO	;limpia bandera FO
00C2 22	113		RET		
00C3 D2 D4	114	ROTADIV:	SETB	RS1	;selección del banco tres
00C5 C3	115		CLR	C	;limpia acarreo
00C6 EC	116		MOV	A,R4\	;rota el dividendo, contenido
00C7 33	117		RLC	A	; en los registros
00C8 FC	118		MOV	R4\,A	; R4\, R5\ y R6\,
00C9 ED	119		MOV	A,R5\	; una posición hacia
00CA 33	120		RLC	A	; la izquierda
00CB FD	121		MOV	R5\,A	; quedando el bit
00CC EE	122		MOV	A,R6\	; más significativo
00CD 33	123		RLC	A	; en el acarreo
00CE FE	124		MOV	R6\,A	
00CF C2 D4	125		CLR	RS1	;selección del banco uno
00D1 22	126		RET		
00D2 D2 D4	127	ROTACOC:	SETB	RS1	;selección del banco tres
00D4 EA	128		MOV	A,R2\	;se introduce al acarreo
00D5 33	129		RLC	A	; en el bit menos
00D6 FA	130		MOV	R2\,A	; significativo del
00D7 EB	131		MOV	A,R3\	; cociente,
00D8 33	132		RLC	A	; contenido en los registros
00D9 FB	133		MOV	R3\,A	; R2\ y R3\
00DA C2 D4	134		CLR	RS1	;selección del banco uno
00DC 22	135		RET		
	136				
	137	SUMA:	SUMA	LOS NUMEROS DE 16 BITS CONTENIDOS EN LOS REGISTROS R2'-R3' Y	
	138			R2\--R3\ (R/Xold + Xold)	
	139				
00DD D2 D3	140	SUMA:	SETB	RS0	;selección del banco de
00DF C2 D4	141		CLR	RS1	; registros uno
00E1 18	142		DEC	RO'	;
00E2 C3	143		CLR	C	;limpia acarreo
00E3 EA	144		MOV	A,R2'	;suma dividendo con cociente
00E4 25 1A	145		ADD	A,R2\	;A = R2' + R2\
00E6 F6	146		MOV	@RO',A	
00E7 08	147		INC	RO'	
00E8 EB	148		MOV	A,R3'	
00E9 35 1B	149		ADDC	A,R3\	;A = R3' + R3\ + Acarreo
00EB C3	150		CLR	C	;limpia acarreo

00EC 13	151	RRC A	;divide entre dos
00ED F6	152	MOV @R0',A	; la suma de R/Xold
00EE 18	153	DEC R0'	; más Xold,
00EF E6	154	MOV A,@R0'	; (R/Xold + Xold) / 2
00F0 13	155	RRC A	
00F1 F6	156	MOV @R0',A	
00F2 C3	157	CLR C	;limpia acarreo
00F3 22	158	RET	
	159		
	160	END	

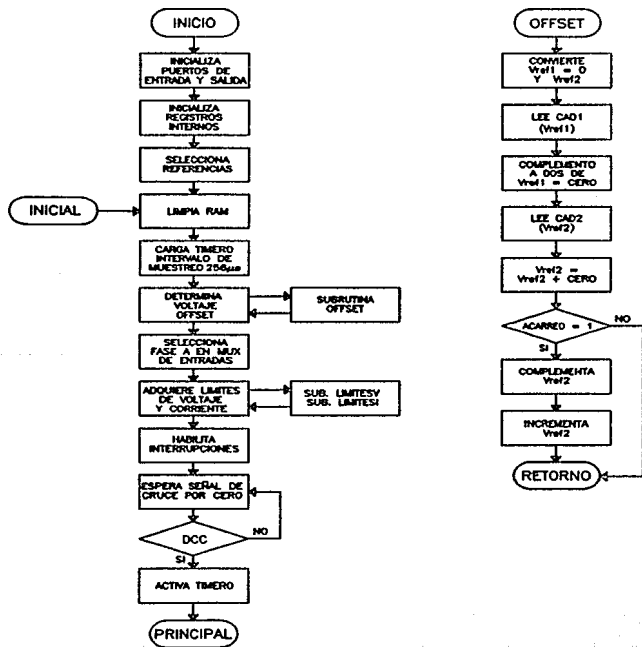
**No Errors Were Detected**



## ANEXO 4

### DIAGRAMAS DE FLUJO DEL PROGRAMA DEL TEM

Los diagramas de flujo presentados en este anexo describen la secuencia de acciones que se realizan durante la ejecución del programa del Transductor Electrónico para Medición. El primer diagrama describe el bloque de instrucciones al inicio del programa y desde donde se llama a diferentes subrutinas, una de las cuales es la llamada OFFSET, descrita en el segundo diagrama de flujo.



Diagramas de flujo para las subrutinas LIMITESV y LIMITESI.

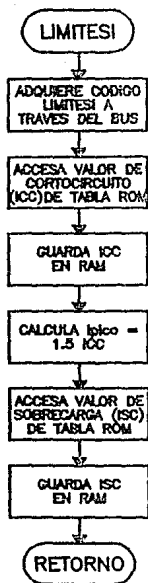
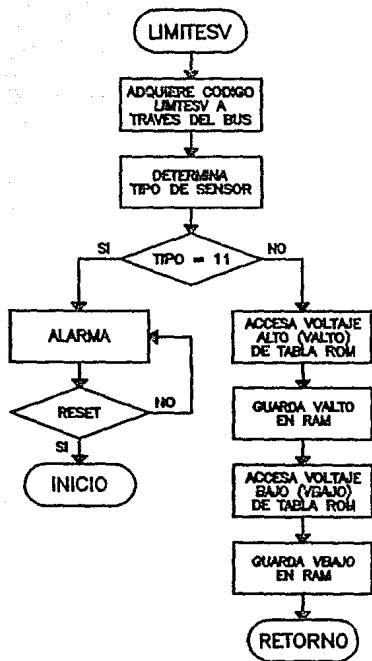
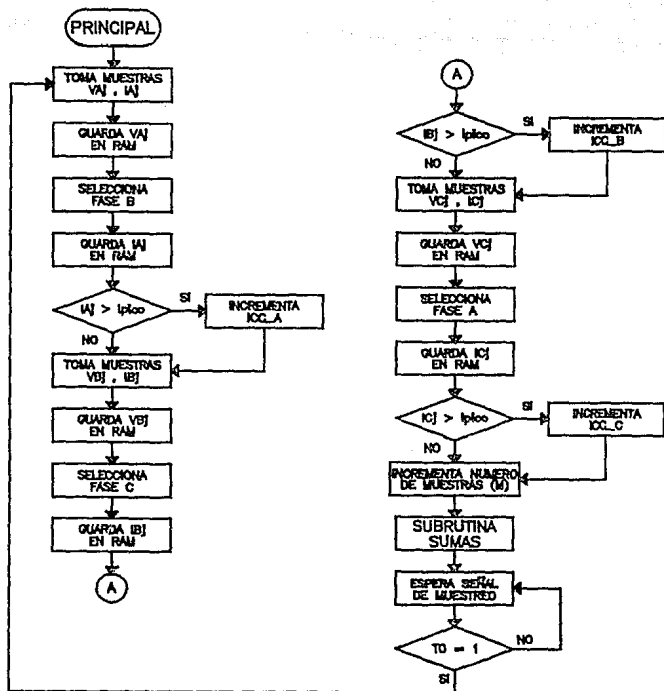
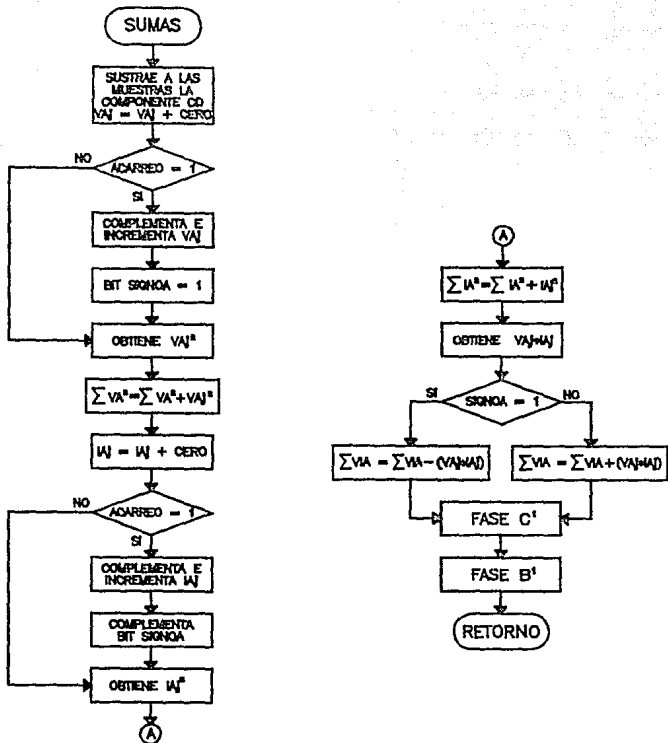


Diagrama de flujo para el bloque PRINCIPAL del programa.



NOTA: Este proceso de muestreo se realiza hasta que se interrumpe por el segundo cruce por cero de la seña de referencia.

Diagrama de flujo para la subrutina SUMAS.



<sup>1</sup> En los bloques FASE C y FASE B se aplica el mismo proceso a las respectivas muestras de voltaje y corriente que el aplicado a las muestras de la FASE A.

Diagrama de flujo para la subrutina de interrupción CHEQUEO.

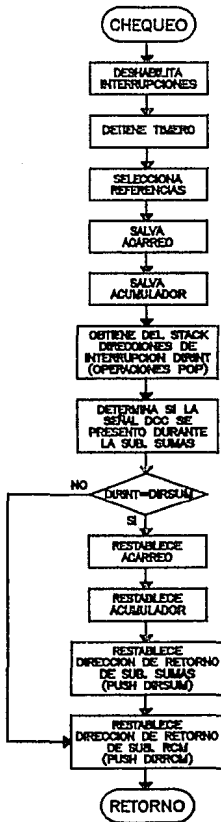


Diagrama de flujo para el bloque de programa RCM y la subrutina DIVISION.

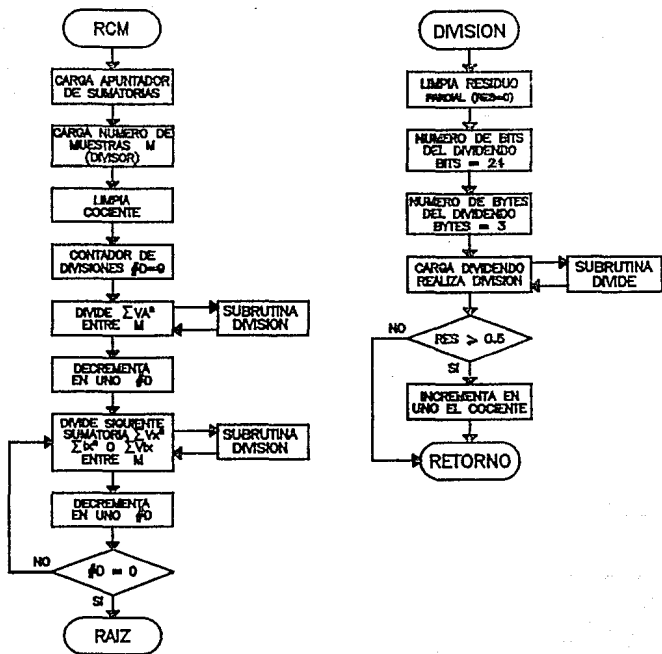


Diagrama de flujo para la subrutina DIVIDE.

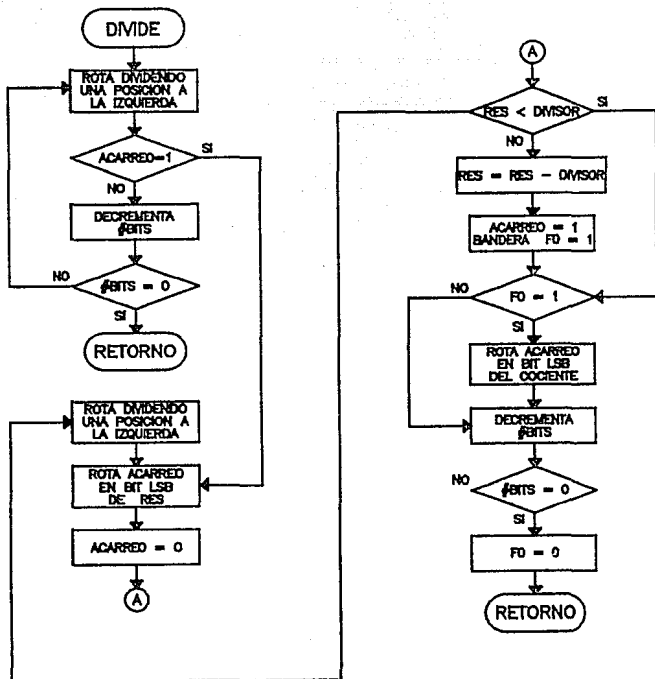


Diagrama de flujo para el bloque de programa RAIZ.

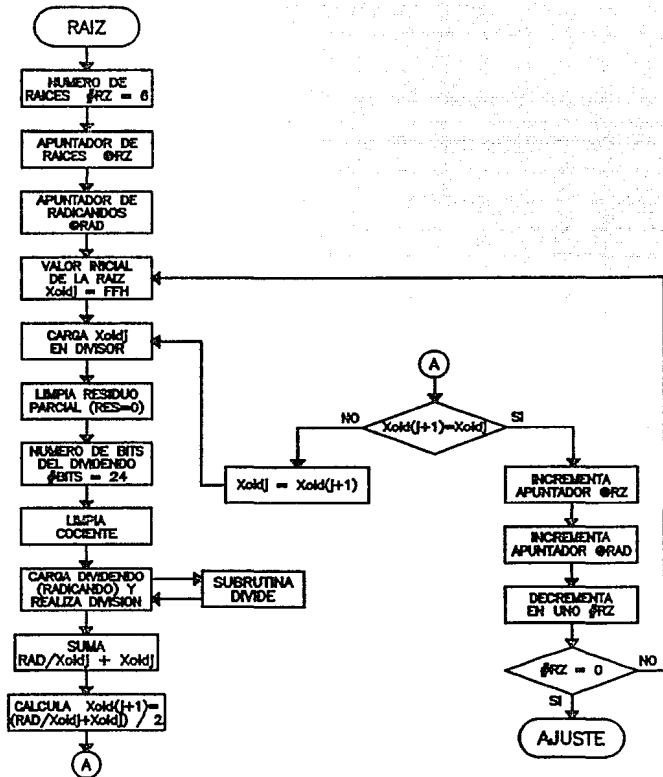






Diagrama de flujo para el bloque de programa ALARMAS.

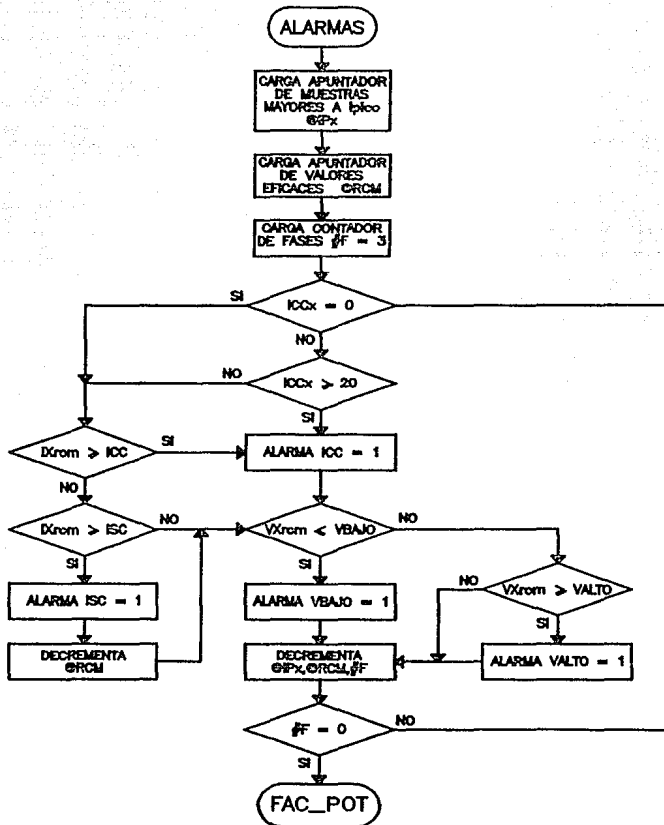


Diagrama de flujo para el bloque de programa FAC\_POT.

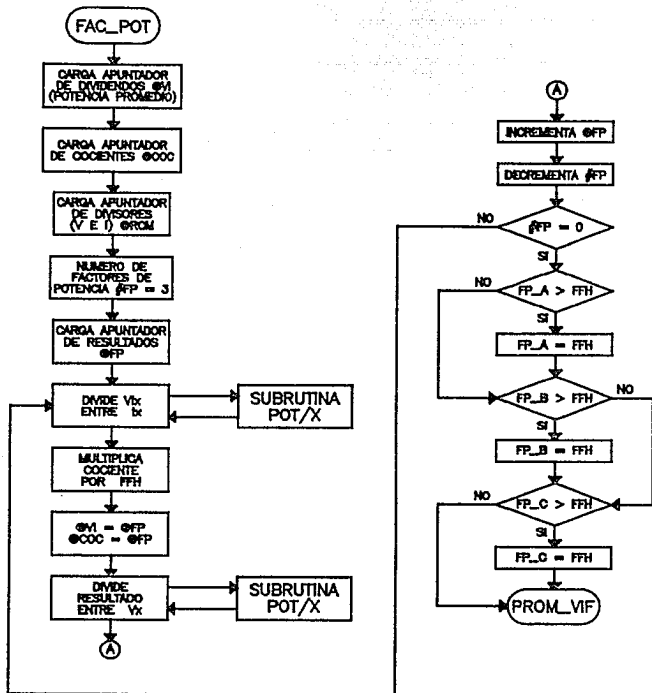


Diagrama de flujo para la subrutina POT/X.

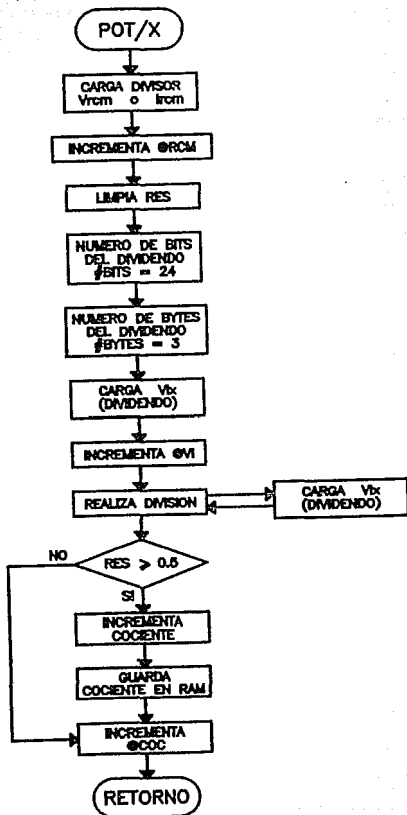
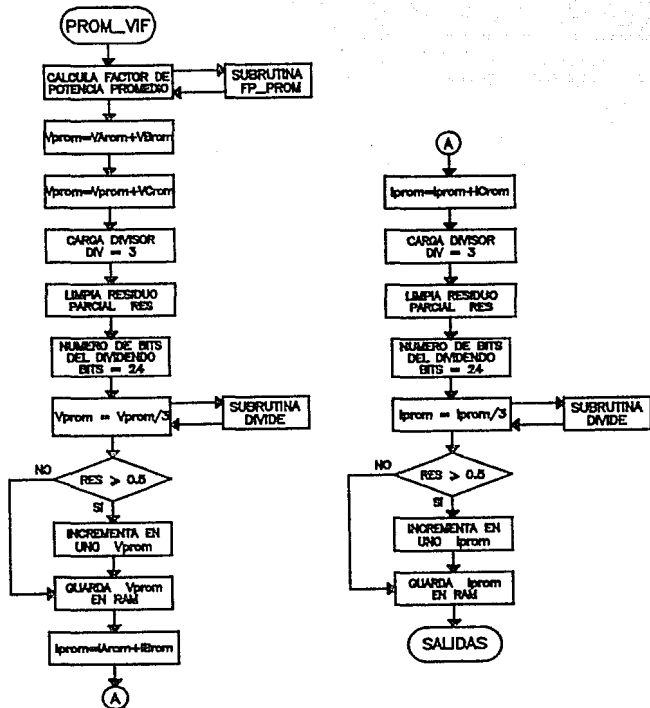
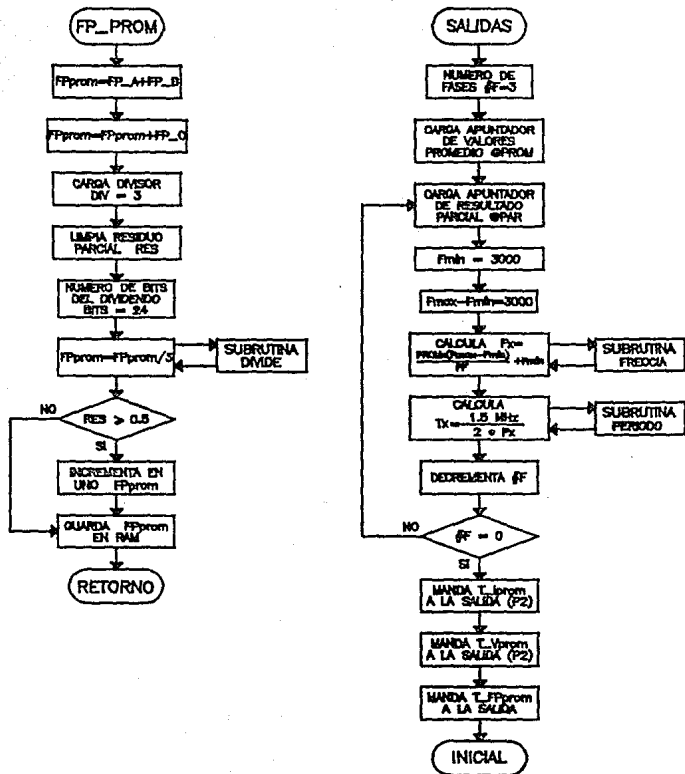


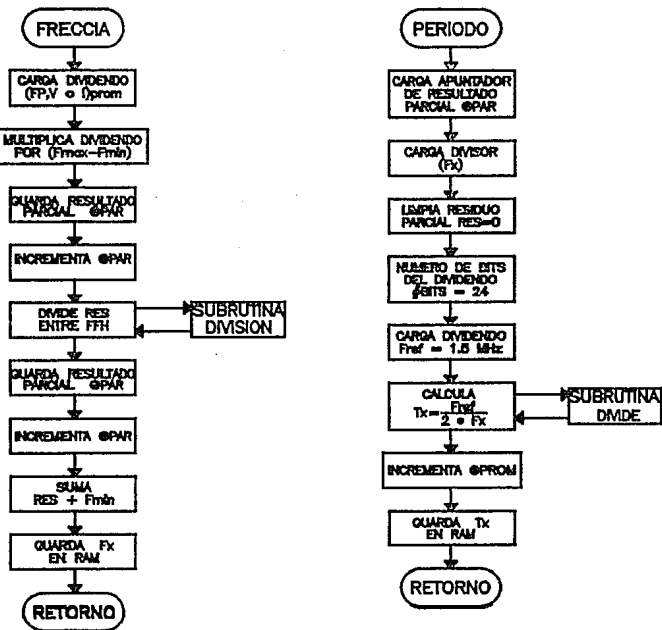
Diagrama de flujo para el bloque de programa PROM\_VIF.



Diagramas de flujo para la subrutina FP\_PROM y el bloque de programa SALIDAS.



Diagramas de flujo para las subrutinas FRECCIA y PERIODO.



## BIBLIOGRAFIA

1. APODACA, JOSE LUIS. "Funciones del área de distribución relacionadas con la confiabilidad". Curso Tutorial: Temas Selectos en Sistemas de Distribución, 2a. Parte, Reunión de Verano de Potencia del IEEE secc. México. Acapulco, Gro., México: 1988.
2. CERVANTES, ENRIQUE. "Evaluación de la confiabilidad en el suministro de energía eléctrica en México". Curso Tutorial: Temas Selectos en Sistemas de Distribución, 2a. Parte, Reunión de Verano de Potencia del IEEE secc. México. Acapulco, Gro., México: 1988.
3. COMISION FEDERAL DE ELECTRICIDAD. Programa de Inversiones en el Area de Distribución de Comisión Federal de Electricidad 1990-1994. México, D.F.: CFE, Subdirección de Operación, Gerencia de Distribución, 1989. 70 pp.
4. COUGHLIN, ROBERT F.; DRISCOLL, FREDERICK F. Circuitos Integrados lineales y amplificadores operacionales. México: Prentice-Hall Hispanoamericana, c1987. 394 pp.
5. DE LA ROSA A., RAMON [et.al]. "Arquitectura funcional de un sistema piloto de automatización de la red de distribución". Conferencias sobre Globalización de la Ingeniería y Control de Calidad, LATINCON-90, IEEE secc. Monterrey. Monterrey, N.L., Méx.: 1990, Tomo II.
6. DESARROLLO TECNOLÓGICO EN ELECTRONICA. Sistema de Control Supervisorio DTE-5000, Manual de Hardware y Software: UTR DTE-532DL. Chihuahua, Chih., México: 1990. 41 pp.
7. ENRIQUEZ HARPER, GILBERTO. "Sistemas de distribución aérea". En: Líneas de transmisión y redes de distribución de potencia eléctrica, vol. II. México, D.F.: Limusa, c1978. 827 pp.
8. ESPINOSA, ROBERTO; PEREZ, FELIPE. "Principios básicos de confiabilidad en sistemas de distribución". Curso Tutorial: Temas Selectos en Sistemas de Distribución, 2a. Parte, Reunión de Verano de Potencia del IEEE secc. México. Acapulco, Gro., México: 1988.
9. INTEL. 8-bit Embedded Controllers. EUA: Intel Corporation, 1990.
10. MOTOROLA. CMOS Logic Data. EUA: Motorola inc., 1988.



11. MOTOROLA. High-Speed CMOS Logic Data. EUA: Motorola Inc., 1989.
12. NATIONAL SEMICONDUCTOR. Linear Databook. EUA: Nat. Semiconductor Corporation, 1980.
13. NATIONAL SEMICONDUCTOR. Linear Databook 2. EUA: Nat. Semiconductor Corporation, 1988.
14. OMRAN, S.S.; TAHA, S.M.R.; ABDUL-KARIM, M.A.H. "Microcomputer-controlled sampling digital power, rms and PF meter". En: International Journal of Electronics, v.83, n.3 (1987), pp. 455-461.
15. ORTIZ V., LUIS S. "Localización de fallas en un sistema automatizado de distribución". Morelia, Mich., México: Instituto Tecnológico de Morelia, 1990. 84H. (Tesis de Licenciatura).
16. PARSONS, JOHN S.; BARNETT, H.G. "Distribution Systems". En: Electrical Transmission and Distribution Reference Book, pp. 666-688, Westinghouse Electric Corporation, East Pittsburg, Pennsylvania, EUA: c1984, 824 pp.
17. PERALTA BARROS, ALBERTO J. "Localización de fallas en las redes de distribución de energía eléctrica". 1982. 286 pp., (Tesis de Maestría).
18. SARMIENTO, HECTOR G. "Tendencias futuras en los sistemas de distribución". Curso Tutoría: Temas Selectos en Sistemas de Distribución, 2a. Parte, Reunión de Verano de Potencia del IEEE secc. México. Acapulco, Gro., México: 1988.
19. SCHUE, RICK. "32-Bit Math Routines for the 8051". En: Embedded Applications Handbook, pp. 2.166-2.174. Sta. Clara, Cal.: Intel Corporation, 1990.
20. SMITH, LIONEL. "Integer Square Root Routine for the 8096". En: Embedded Applications Handbook, pp. 6.193-6.196. Sta. Clara, Cal.: Intel Corporation, 1990.
21. SOLORZANO ARAUJO, HUMBERTO; ROBLEDO V., FCO. JAVIER. "El diferimiento de inversiones un beneficio potencial de la automatización de redes de distribución aéreas". Conferencias sobre Conductores Aislados y Distribución, Reunión de Verano de Potencia del IEEE secc. México. Acapulco, Gro., México: 1990, Tomo IV.

22. STENBAKKEN, GERARD N. "A Wideband Sampling Wattmeter". En: IEEE Transactions on Power Apparatus and Systems, v. PAS-103, n. 10 (octubre 1984), pp. 2919-2925.

23. TURGEL, RAYMOND S. "Digital Wattmeter Using a Sampling Method". En: IEEE Transactions on Instrumentation and Measurement, v. IM-23, n. 4 (diciembre 1974), pp. 337-341.