

115
2ej.



UNIVERSIDAD NACIONAL
AUTONOMA DE MEXICO

FACULTAD DE INGENIERIA

DISEÑO Y CONSTRUCCION DE UNA FUENTE
ININTERRUMPIBLE DE POTENCIA

T E S I S

Que para obtener el Titulo de :
INGENIERO MECANICO ELECTRICISTA

P r e s e n t a n :

HECTOR REYES CEDEÑO
VICTOR TOCHIJARA NASHIKI



DIRECTOR DE TESIS: ING. MARTIN FUENTES CRUZ

México, D.F.

1992

TESIS CON
FALLA DE ORIGEN



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE.

	Página
INTRODUCCION.	1
Capítulo 1.	
Introducción a las fuentes ininterrumpibles de potencia.	5
1.1 Fuentes ininterrumpibles de potencia.	6
1.1.1 Equipo UPS y componenetes.	7
1.1.2 Baterías.	11
1.1.3 Cargadores de baterías.	12
1.1.4 Inversores.	13
1.1.5 Interruptores de transferencia.	14
1.1.6 Sincronización de fase.	14
1.1.7 Sensado de la interrupción de línea.	16
1.1.8 Análisis del sistema completo.	17
Capítulo 2.	
Conceptos básicos.	19
2.1 Fuentes conmutadas.	20
2.1.2 Tipos de convertidores.	22
2.1.2.1 Convertidor flyback.	22
2.1.2.2 Convertidor forward.	28
2.1.2.3 Convertidor push-pull.	32
2.1.2.4 Convertidor medio puente.	37
2.1.2.5 Convertidor de puente completo.	41

2.2	Transistores de potencia.	43
2.2.1	Selección del transistor.	43
2.2.2	Circuitos utilizados para manejar MOSFETs.	49
2.2.3	Circuitos de protección para MOSFET de potencia como interruptor.	51
2.3	Diseño del transformador de potencia.	56
2.3.1	Principios de electromagnetismo.	56
2.3.2	Teoría básica del transformador.	58
2.3.3	Diseño del transformador de potencia.	62
2.4	Circuitos de control.	71
2.4.1	Técnicas de aislamiento para sistemas reguladores de conmutación.	71
2.4.2	Descripción del SG3526 circuito de control por modulación de ancho de pulso.	77
 Capítulo 3.		
	Estabilidad e interferencia electromagnética.	79
3.1	Estabilidad.	80
3.1.1	Análisis de estabilidad en fuentes conmutadas fuera de línea.	81
3.1.2	Medidas de estabilidad.	84
3.2	Interferencia electromagnética	86
3.2.1	Especificaciones para ruido de FCC y VDE.	86
3.2.2	Fuentes de interferencia de radiofrecuencia en fuentes conmutadas de potencia.	88
3.2.2.1	Filtros de entrada de CA para supresión de IRF.	88

Capitulo 4.	
Descripción y desarrollo del UPS prototipo.	92
Introducción.	93
4.1 Etapa inversora.	94
4.2 Etapa elevadora de voltaje.	106
4.3 Sincronización de fase y frecuencia.	117
4.3.1 Detector de línea.	118
4.3.2 Etapa de sincronía.	120
4.3.3 Etapa de detección de línea.	123
4.4 Cargador de baterías.	128
4.5 Filtro de entrada de supresión de IRF.	144
4.6 Diseño de control de voltaje de línea.	148
Conclusiones.	153
Bibliografía.	156
Equipo de laboratorio utilizado.	158
Anexo A	159

INTRODUCCION.

El mercado para computadoras ha experimentado la tasa de crecimiento más fuerte de todos los sectores de la industria en México durante los últimos años, estimándose del 33 % cada año desde 1983.

En 1988 el total del mercado de computadoras fue de \$ 398.6 millones de USD, de los cuales \$198.1 millones de USD correspondieron a microcomputadoras. Ver Tabla I.1.

MERCADO MEXICANO PARA COMPUTADORAS.

(Millones de Dolares)

Categoría	1984	1985	1986	1987	1988	1991
Microcomputadoras	34.2	76.4	101.5	135.3	198.1	348.9
Minicomputadoras	65.4	78.7	84.9	95.4	89.3	109.3
Mainframes	60.1	93.8	82.1	118.9	111.2	144.0
Total	159.5	248.9	268.5	349.6	398.6	606.2

Tabla I.1

En 1987 se vendieron 86 508 microcomputadoras, así como 99 000 en 1988 y 136 650 en 1989, teniendo una base instalada de 277 767 unidades en 1986 y de 294 633 en 1987.

Por otro lado, considerando los cambios estructurales en la economía mexicana como son la incorporación cada vez más estrecha con el Acuerdo General de Tarifas y Trueques (GATT) y con el Tratado de Libre Comercio, se espera para el año 1992 una base instalada total cerca de un millón de computadoas en todo el país.

Este panorama nos muestra el gran desarrollo del mercado de computadoras personales en nuestro país, dentro del cual los

periféricos tienen una participación muy importante.

En el Instituto de Investigación en Matemáticas Aplicadas y Sistemas se detectó la necesidad de diseñar un sistema de respaldo para el sistema de alimentación de potencia de las microcomputadoras personales del Laboratorio de Diseño de Sistemas Digitales. Este sistema conocido como Fuente Ininterrumpible de Potencia (UPS.- Uninterrimpible Power Supply) es un equipo periférico que es de gran utilidad para el usuario de computadoras personales, ya que en caso de una falla en la alimentación de voltaje de línea 115 Vca, no verá perdido su trabajo de varias horas por una interrupción de este tipo, ya que la UPS sustituirá al voltaje de línea y alimentará al sistema de cómputo con energía suficiente para continuar con su operación, así como respaldar sus archivos, en caso de una interrupción prolongada.

Debido a las características de este tipo de UPS, a las necesidades del DDSD y a las condiciones del mercado se decidió trabajar sobre este proyecto que ocupa a la presente tesis.

El objetivo de esta tesis es el diseño de una fuente ininterrumpible de potencia que pueda respaldar una microcomputadora durante el tiempo necesario para resguardar la información en memoria y esperar al restablecimiento de la energía de alimentación habitual. Esta UPS deberá utilizar los últimos avances en diseño de fuentes conmutadas para hacer competitivo al sistema en el mercado y no solamente sea un producto de laboratorio. Por lo que deberá ser compacta, ligera, eficiente, de bajo costo, en su mayoría de componentes nacionales, modular, fácil de operar y reparar.

El presente documento está dividido principalmente en dos partes. La primera parte se trata de los conceptos teóricos que son la base para poder entender la filosofía de la UPS's así como el principio

de las fuentes conmutadas con sus implicaciones de control, interferencia electromagnética, configuraciones, componentes y normatividad. Así en el primer capítulo tenemos "Fuentes Ininterrumpibles de Potencia" donde se tratan las configuraciones más comunes, describiendo cada uno de los bloques funcionales. En el capítulo dos se estudian a las fuentes de potencia conmutadas, las cuales representan la vanguardia en la tecnología de sistemas de alimentación de potencia. Se describen las configuraciones más populares mencionando sus ventajas y desventajas en diversas aplicaciones. Después se empiezan a discutir los elementos que componen a un sistema de potencia conmutado, principiando por los elementos de conmutación, los cuales son claves en el desempeño global del sistema. Más adelante se habla del transformador de potencia, mencionando la metodología que se emplea en el diseño de un elemento tan importante en la transformación de energía a altas frecuencias. En ese mismo capítulo se tratan las técnicas de control para la regulación y monitoreo de la operación del sistema. Un tema muy importante que se menciona en el capítulo tres es el de la interferencia electromagnética. Este es un factor muy importante, ya que puede afectar al comportamiento de las señales dentro de la UPS, debido a los niveles que puede alcanzar si no se tienen las precauciones suficientes. Finalmente, en ese capítulo se tocan los aspectos de normatividad, donde se hace referencia a los diferentes organismos que a nivel mundial dictan las especificaciones técnicas con que deben cumplir los equipos eléctricos y electrónicos.

En la segunda parte se describe el diseño e implementación del sistema. Se explica el funcionamiento de cada uno de los bloques, con sus componentes y formas de onda, así como las soluciones de diseño y construcción encontradas durante su desarrollo. En el

capítulo cuatro el sistema queda dividido en :

- 4.1 Etapa inversora.
- 4.2 Etapa elevadora de voltaje.
- 4.3 Sincronización de fase y frecuencia.
- 4.4 Cargador de baterías.
- 4.5 Filtro de entrada de supresión de interferencia de radio frecuencia.
- 4.6 Control de voltaje de línea.

CAPITULO 1

INTRODUCCION A LAS FUENTES ININTERRUMPIBLES DE POTENCIA

1.1 FUENTES ININTERRUMPIBLES DE POTENCIA.

INTRODUCCIÓN.

Un constante incremento en la necesidad de fuentes de poder de CA confiables y de calidad, ha creado aplicaciones y la necesidad de fuentes ininterrumpibles de potencia o UPS (por las iniciales de su denominación en inglés Uninterrumpible Power Systems), refiriendonos aquí, posteriormente como UPS. El comité de Potencia en el Comercio y en la Industria de la IEEE define a una UPS como un sistema, el cual proporciona potencia eléctrica durante los periodos de tiempo en que la fuente principal de potencia o habitual esté fuera de los límites aceptables, sin causar interrupción en el flujo de una potencia apropiada para la carga. Históricamente la función de la UPS era proporcionar respaldo de potencia a cargas críticas para mantener su operación cuando la principal fuente de poder fallara. Recientemente, la UPS se hace necesaria como resultado de un deterioro en la calidad de la potencia disponible y proporcionada por la principal fuente de poder. Como ocurre durante periodos picos en los que el voltaje puede caer en niveles por debajo de los mínimos requeridos para operar una carga crítica, y la duración de esta condición puede durar, desde un segundo hasta horas. Esto es especialmente cierto para las computadoras modernas, las cuales son incluso sensibles a pequeños disturbios como son transitorios de voltaje y ruido, así como a sobrevoltajes o bajos voltajes. También equipo como procesadores de datos y maquinaria controlada por computadora, necesitan una fuente de poder confiable para operar o cuando menos proteger el contenido de sus memorias. La UPS entonces, provee

potencia de respaldo para mantener la operación hasta que la energía de la fuente principal regrese o hasta que el equipo se saque de operación de una manera adecuada y segura. En condiciones de emergencia o críticas, donde la potencia debe mantenerse en la carga, una UPS puede proporcionar potencia durante el tiempo que se requiere arrancar un generador de voltaje, hasta que este llegue a su estado estable y conmute la carga a una de sus terminales.

1.1.1 EQUIPO UPS Y COMPONENTES.

Una UPS estática o de estado sólido está compuesta por las siguientes unidades: (1) dispositivo de almacenamiento de energía (usualmente una batería, por lo tanto una fuente de CD) para proporcionar potencia cuando la fuente principal de energía se ve interrumpida; (2) un rectificador-cargador el cual recargará a la unidad de almacenamiento de energía, cuando la energía de la fuente principal regrese; (3) un inversor, el cual es alimentado por la fuente de CD, y proporciona la deseada salida de CA regulada; (4) un interruptor automático, el cual conecta a la carga con el inversor o con la línea, dependiendo de la configuración deseada.

Varias topologías, configuraciones y métodos de instalación son posibles, dependiendo de las necesidades del usuario. Las dos topologías más importantes son: el sistema fuera de línea, donde el inversor alimenta continuamente a la carga y el sistema en línea, donde la fuente principal de poder es la que alimenta a la carga.

SISTEMA EN LÍNEA.

El sistema en línea es la configuración para UPS más común y se utiliza en aplicaciones de baja, media y alta potencia. En la figura 1.1 (a), la línea alimenta a un rectificador-cargador regulado, el cual proporciona corriente de CD al inversor y mantiene una condición flotante o "carga por goteo" en la batería. El cargador normalmente contiene un transformador para escalar el voltaje y proporciona aislamiento para propósitos de seguridad. Una salida regulada del rectificador-cargador es necesaria para mantener a la batería a carga plena independiente de las variaciones de la línea. El inversor está acoplado a un interruptor de transferencia cuya salida está conectada a la carga.

En la figura 1.1 (B), la alimentación en la línea ha caído a cero y ahora la batería proporciona potencia al inversor, el cual continúa alimentando a la carga, así ésta última no ha sido afectada, de ningún modo, por la pérdida de la potencia principal. Después de un cierto lapso de tiempo, el voltaje de la batería bajará de nivel, debido a su capacidad amper-hora, hasta llegar al mínimo requerido por el inversor para mantener la salida regulada. Muchos fabricantes de UPS ofrecen alarmas para indicar que la situación anteriormente descrita, está ocurriendo, lo cual permite al operador sacar de servicio a la unidad, si el voltaje de la línea todavía no regresa. Si el voltaje ya ha regresado, y no se llegó al voltaje mínimo aceptable por el inversor, el rectificador-cargador proporciona corriente al inversor y a la batería para ser recargada. Por lo que, el rectificador-cargador debe ser capaz de alimentar al inversor y a la batería

proporcionando el nivel de corriente recomendado por el fabricante. La corriente de carga de la batería va disminuyendo hasta llegar a la "carga por goteo".

Los inversores estáticos son conocidos por tener un mal funcionamiento, aun así se utilicen componentes de alta calidad y diseños altamente confiables.

Supongamos que el sistema está operando como en la figura 1.1 (a) y el inversor deja de operar. Un circuito de control sensa esta situación y cambia al interruptor de posición. Ahora el sistema opera como en la figura 1.1 (c). Por supuesto que bajo esta condición, no existe respaldo de potencia para la carga y ésta puede quedar sin alimentación en cualquier momento. Para resolver el problema, muchos fabricantes ofrecen etapas inversora redundantes, cada una de las cuales es capaz de proporcionar potencia a plena carga, por lo que al fallar alguna, puede entrar a suplirla cualquiera de las restantes.

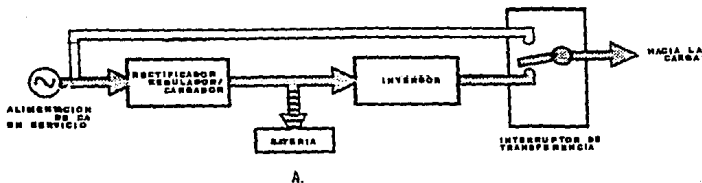


Figura 1.1 (a). UPS en línea.

salida, durante los primeros ciclos. De hecho, el voltaje del inversor no se presentará en el momento de la transferencia. Circuitos monitores deben indicar el mal funcionamiento del inversor, en caso dado.

Cuando el voltaje de la línea regresa, el interruptor de transferencia actúa, volviendo a la condición de la figura A.

La carga debe ser capaz de tolerar las interrupciones que normalmente ocurren en el voltaje de la línea. Este tipo de sistema se utiliza para proteger a la carga de los apagones, es decir, cuando el voltaje desaparece totalmente.

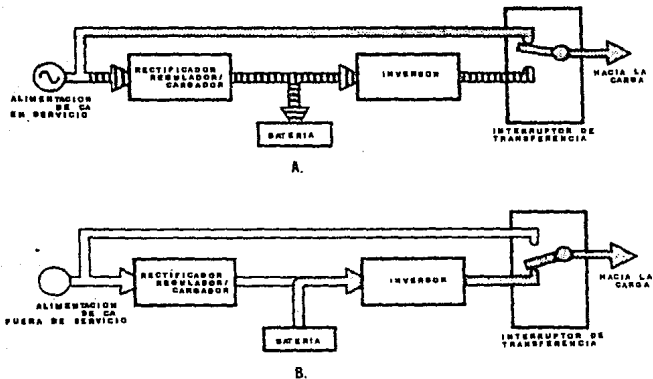


Figura 1.2 UPS fuera de línea.

1.1.2 BATERIAS.

Las baterías se pueden agrupar en dos clasificaciones, primarias y secundarias. Las del tipo primario, como las zinc-carbón, mercurio-litio, sólo se pueden utilizar una vez, no pueden ser recargadas normalmente por lo que su uso se limita a aparatos portátiles. Las baterías del tipo secundario, como las de ácido-plomo, níquel-cadmio y algunos tipos alcalinos pueden ser descargadas y recargadas cientos de veces. Por lo tanto, las baterías de tipo secundario son aplicables al caso de una UPS donde la batería:

- (1) Almacena energía durante el tiempo en que la fuente principal de energía está presente.
 - (2) Alimenta de energía a un inversor o convertidor cuando el voltaje de línea cae por debajo de un nivel determinado.
 - (3) Es recargada cuando la energía de la línea se reestablece.
- La batería de plomo-ácido es la más utilizada en UPS, debido principalmente a su bajo costo.

CAPACIDAD DE LA BATERÍA.

La capacidad de las baterías se define como la energía total disponible en una batería totalmente cargada. Ya que se conoce el voltaje por celda, la capacidad se expresa en ampere-hora (Ah). La capacidad de la batería depende de la corriente de descarga, la capacidad de carga, la temperatura de la batería y el voltaje de cierre (cutoff). El tiempo de respaldo es directamente proporcional a la capacidad de la batería. Para determinar la capacidad requerida de una batería totalmente cargada para una

UPS, los siguientes parámetros deben conocerse:

- (1) La potencia de salida de la UPS hacia una carga externa.
- (2) El factor de potencia de la carga.
- (3) La eficiencia de la etapa inversora.
- (4) La corriente de descarga promedio.
- (5) El voltaje promedio de descarga.
- (6) El tiempo de respaldo requerido.
- (7) El voltaje al final de la descarga.

Los rangos de capacidad van normalmente de 1 Ah a 80 Ah. Por lo tanto, una batería de 10 Ah entregará 0.5 Amperes por 20 horas. Sin embargo, mientras más grandes sean las corrientes de descarga, el voltaje decaerá debido a la resistencia interna, y la capacidad, por su parte, hará lo mismo. El voltaje de una batería se mantiene casi constante por un largo periodo de tiempo antes de que decaiga rápidamente.

1.1.3 CARGADORES DE BATERIA.

Los cargadores de baterías (frecuentemente llamados rectificador/cargador o simplemente cargador) operan normalmente a partir de una fuente de CA y entrega una salida controlada para cargar una batería. En una UPS el cargador puede o no proporcionar potencia a una carga adicional. Un cargador es en efecto una fuente de poder con características especiales u opcionales, por lo que puede ser diseñada de distintas maneras. Las topologías más comunes son: (1) ferrosónico controlado; (2) rectificación controlada por tiristor; (3) rectificación de la línea seguida por una regulación en serie o un regulador conmutado.

Los cargadores regulan en voltaje por medio de realimentación,

protegiendo contra variaciones en la línea y en la carga. Deben ser incluidos limitadores de corriente y protección contra corto circuito. Indicadores adicionales como alarmas y pantallas para indicar el estado de carga de la batería y monitoreo de la temperatura de la batería para preveer sobrecarga, también deben incluirse.

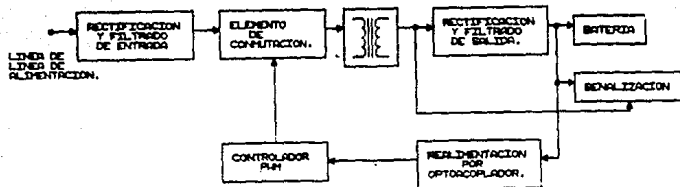


Figura 1.3 Diagrama de bloques de un cargador de baterías.

1.1.4 INVERSORES.

El inversor se alimenta por medio de la batería o por el cargador de batería y proporciona una onda de CA senoidal o cuadrada, simétrica hacia la carga crítica. Para salidas de una sola fase y baja potencia con transistor de conmutación, las siguientes topologías son las más comunes:

- (1) Modulado por ancho de pulso, inversor de forma de onda de paso sencillo.
- (2) Inversor de pulso demodulado.
- (3) Inversor con transformador resonante.

Independientemente de la topología, el inversor debe tener una buena regulación de línea, baja distorsión en la salida, buena estabilidad en frecuencia, límite en la corriente de salida y protección contra corto circuito, además de otros dispositivos de protección, los cuales generalmente se incluyen en el diseño.

En el caso de inversores de alta potencia, puede ser importante contar con un circuito interruptor o fusible en caso de tener una falla en la carga. Otra consideración importante es la sincronización de la frecuencia de operación, con la frecuencia de la línea.

1.1.5 INTERRUPTORES DE TRANSFERENCIA.

Los interruptores de transferencia son esencialmente de un polo y dos tiros, los cuales conmutan a la carga, de la salida del inversor al voltaje de la línea, o viceversa. El interruptor de transferencia puede ser electrónico o electromecánico.

Los interruptores electromecánicos, como contactos y relevadores, son relativamente lentos ya que tardan más de un ciclo del voltaje de línea en realizar la transferencia. Los interruptores electrónicos, como triacs o SCR, pueden conmutar en menos de un cuarto de ciclo.

1.1.6 SINCRONIZACION DE FASE.

Sincronización de la fase, así como de la frecuencia, de la línea y del inversor, son una consideración importante en la operación del interruptor de transferencia.

Si se presenta un desbalance en fase o en frecuencia cuando se

activa el interruptor, pueden ocurrir transitorios, dependiendo del tipo de carga. Un método para lograr la sincronización, es mediante un PLL (Phase Locked Loop ó Amarre de fase). Para entender la importancia de la sincronización en fase entre la línea y el inversor, primero se considerará a un interruptor de transferencia sin PLL como en la figura 1.4 (a), la cual muestra a un relevador como un interruptor de malla abierta y sus formas de onda se muestran en la figura 1.4 (b).

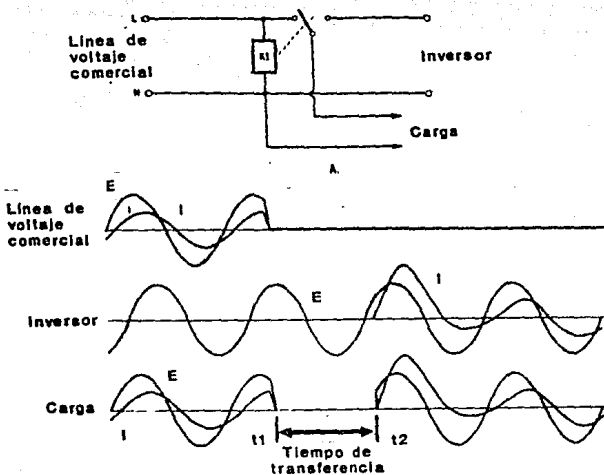


Figura 1.4 Interruptor de transferencia electromecánico y sus formas de onda.

La bobina del relevador se energiza con la línea y la carga se alimenta de la línea a través de los contactos del relevador. Cuando la línea falla, en el tiempo t_1 , el relevador se desenergiza durante el tiempo de transferencia, T_{tr} , y los contactos rompen con la línea y hacen contacto con el inversor, en el tiempo t_2 . El tiempo de transferencia mostrado es de aproximadamente un ciclo. Esta conmutación aleatoria causa una alta corriente durante el transitorio en la carga del transformador, ya que cerca de tres cuartas partes de ciclo positivo estaba presente cuando la línea falló y aproximadamente tres cuartas partes del ciclo positivo de la mitad del ciclo es aplicado de nuevo al inversor. Este voltaje de valor relativamente grande produce un pico alto de corriente al aplicarse súbitamente. Este transitorio de corriente puede causar que el voltaje del inversor disminuya o que el inversor limite la corriente hasta que se obtenga una condición de estado estable. Nótese que este transitorio puede existir aun si el ángulo de fase entre el inversor y la línea es pequeño. Por lo tanto, los interruptores electromecánicos no se recomiendan para cargas críticas, aún con PLL.

1.1.7 CONDICIONES DE LA LÍNEA.

Una circuitería de control debe sensar la condición de la línea o de la fuente principal de poder, en el caso de las UPS fuera de línea, y activar al interruptor de transferencia si el voltaje de entrada cae a un valor menor al mínimo solicitado para mantener la regulación a la salida.

El voltaje de la línea se puede reducir por medio de un

transformador, rectificarlo y filtrarlo para mantener un voltaje de CD mínimo, el cual se aplica a una de las entradas del comparador, la otra entrada se conecta a una referencia de voltaje menor al voltaje mínimo rectificado y filtrado. Cuando el voltaje de la línea se ve interrumpido, el comparador activa al interruptor de transferencia. Sin embargo, el tiempo que toma descargar cualquier capacitor hasta un voltaje por debajo de la referencia del comparador, es mayor al deseado para una rápida transferencia.

1.1.8 ANALISIS DEL SISTEMA COMPLETO.

Una UPS, con sus propias etapas de conversión de potencia, normalmente alimenta a otro equipo, el cual a su vez tiene sus propias etapas de conversión de potencia.

Las fuentes de poder se instalan en equipo electrónico que va a dar a manos de un usuario final. Las fuentes de poder son generalmente conmutadas, aunque se instalan también algunas lineales. Para protección de respaldo contra fallas en la línea, el usuario adquiere una UPS para alimentar a su equipo. La energía, entonces, sigue el siguiente camino:

(1) CA de la línea se rectifica a CD para cargar la batería y proporcionar potencia al inversor.

(2) El inversor entrega una salida de CA a las fuentes de poder.

(3) Las fuentes de poder, entonces alimentan a sus cargas con CD.

Esta conversión CA-CD-CA-CD, con sus pérdidas de potencia asociadas a cada etapa, parece inútil. El costo del equipo que se encarga de esto también parece ser alto. Un método para mejorar esto, puede ser, eliminar la conversión "-CA-" para tener una

conversión CA-CD-CD con lo que tendríamos:

- (1) Los convertidores son más baratos que los inversores.
- (2) La potencia de salida del cargador de la batería se reduce al menos en un 20%.
- (3) La capacidad de la batería se reduce también en un 20%.
- (4) Disminuye la potencia demandada a la línea.

CAPITULO 2

CONCEPTOS BASICOS

2.1 FUENTES CONMUTADAS.

INTRODUCCION.

La proliferación de tecnología de alta integración, en especial el desarrollo de microprocesadores, a producido una nueva generación de sistemas electrónicos los cuales son compactos, ligeros, eficientes y menos costosos.

Los diseños de sistemas electrónicos de potencia basados en regulación lineal son voluminosos, ineficientes, y obsoletos en la mayoría de los sistemas actuales.

La tendencia natural, por lo tanto, se ha desarrollado hacia los sistemas de poder pequeños, ligeros y altamente eficientes, como los basados en fuentes conmutadas.

En el diseño de fuentes conmutadas y en el campo de la electrónica de potencia se abre una nueva perspectiva en el mundo de los inversores.

En una fuente conmutada fuera de línea la rectificación y el filtrado de la línea de CA se realiza directamente, sin la utilización de un transformador de baja frecuencia. Este tipo de fuentes puede ser diseñada de formas diversas tales como un medio puente, flyback o forward dependiendo principalmente de costo y aplicación.

Sin importar la técnica de diseño que se desee utilizar, el diagrama de bloques de una fuente conmutada fuera de línea esta constituido como se puede observar en la Figura 2.1:

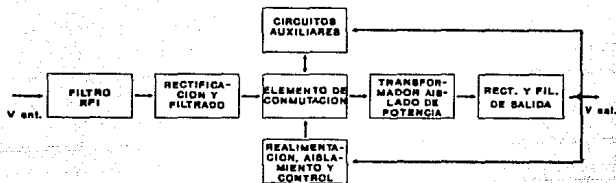


Figura 2.1 Diagrama de bloques de una fuente conmutada fuera de línea.

De la Figura 2.1, el voltaje de línea de CA es directamente rectificado y filtrado para producir un alto voltaje de CD, y es alimentado a un elemento de conmutación, el cual puede ser un transistor o un SCR, este voltaje es conmutado a alta frecuencia (normalmente arriba de 20 KHz.) produciendo una señal cuadrada de alto voltaje.

La señal cuadrada resultante es alimentada a un transformador de aislamiento, y el voltaje resultante en el lado secundario es rectificado y filtrado para producir un voltaje de salida de CD. Para regular la salida, a pesar de cambios en la señal de entrada o variaciones de carga, el voltaje de salida es monitoreado y alimentado a un circuito de control, dicho circuito de control compara este voltaje contra una referencia y ajusta el período de conducción del elemento de conmutación para regular la salida. Por otra parte, debido a que el elemento de conmutación corta la señal de CD y la transforma en una señal de

CA cuadrada, el rizo y el tiempo de caída contienen un cierto número de armónicas de la frecuencia fundamental, las cuales vician la línea de alimentación de CA y pueden interferir con otros instrumentos conectados en la misma línea, si estas armónicas regresan a ella. Por esta razón, para un buen diseño, es necesario colocar un filtro que reduzca la interferencia de radio frecuencia sobre la línea de entrada de CA para reducir ésta a niveles aceptables.

2.1.2 TIPOS DE CONVERTIDORES.

En el diseño de convertidores de potencia se utilizan un gran número de configuraciones; sin embargo, estas configuraciones son derivadas de tres configuraciones clásicas conocidas como "flyback o buck-boost", "forward o buck" y "push-pull o buck derivado".

2.1.2.1 Convertidor Flyback.

Un circuito flyback simple es el siguiente:

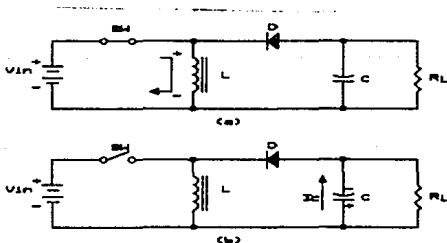


Figura 2.2 Convertidor flyback.

El circuito opera de la siguiente manera:

Cuando el interruptor "s" esta cerrado la corriente fluye através de L, el diodo se encuentra en inversa y no se presenta voltaje a través de R_L . Cuando el interruptor se abre el inductor L cambia de polaridad porque el campo magnético es colapsado, provocando la conducción del diodo D, e induciendo un flujo de corriente I_c como el mostrado en la figura 2.2. De esta manera aparece un voltaje de salida a través de R_L con polaridad opuesta al voltaje de entrada. Si el interruptor es conmutado continuamente la energía será almacenada en el inductor durante el periodo que permanece cerrado y la energía es transferida a la carga durante el período en el que el interruptor permanece abierto.

Convertidor Flyback Aislado.

El modelo de flyback anterior no presenta un aislamiento seguro entre la entrada y la salida. En una fuente conmutada fuera de línea normalmente se requiere un mayor aislamiento mediante un transformador. Este transformador es denominado "transformador de choque".

La figura siguiente muestra un convertidor flyback aislado y sus respectivas formas de onda.

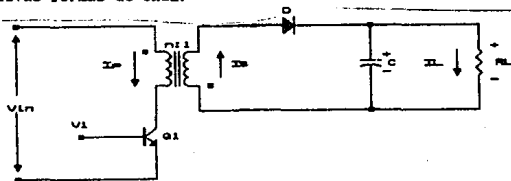


Figura 2.3. Convertidor flyback aislado.

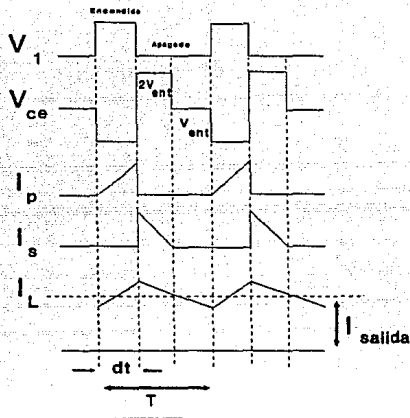


Figura 2.3 Formas de onda del convertidor flyback aislado.

El circuito funciona de la siguiente manera:

Cuando el transistor está encendido la corriente circula a través del devanado primario, almacenando energía. Debido a que un transformador de choque presenta polaridades opuestas en sus devanados, este transformador no transfiere energía a la carga debido a que el diodo D se encuentra en inversa.

Cuando el transistor se apaga, la polaridad de los devanados se invierte debido a que el campo magnético se colapsa. Ahora el diodo D conduce cargando el capacitor de salida C e inyectando corriente I_L hacia la carga. Debido a la acción del transformador choke no es necesario un inductor en la etapa de salida del convertidor. En la práctica un pequeño inductor puede ser necesario entre el rectificador y el capacitor de salida para suprimir picos de ruido debido a la conmutación de alta frecuencia.

El Transistor de Conmutación en Flyback.

Este transistor debe seleccionarse para manejar voltajes de pico en el colector durante el apagado y picos de corriente en el colector durante el encendido. El voltaje de pico en el colector que debe soportar el transistor al apagarse es:

$$V_{CEmax} = \frac{V_{in}}{1 - \delta_{max}}$$

donde V_{in} es el voltaje de CD de la entrada y

δ_{max} es el máximo ciclo de trabajo.

Para permitir una transferencia completa de energía al devanado secundario es necesario mantener el ciclo de trabajo por debajo del 50%.

El segundo criterio de diseño que debe tomarse en cuenta es la corriente de pico en el colector al encenderse y está dada por:

$$I_c = \frac{I_L}{n}$$

donde I_L es la corriente de pico en el devanado secundario y

n es la relación de transformación.

Para obtener una expresión de la corriente de pico del colector en términos de la potencia de salida y el voltaje de entrada, la siguiente ecuación es desarrollada en términos de la transferencia de energía del devanado:

$$P_{sal} = \left(\frac{L I_L^2}{2T} \right) \eta$$

donde η es la eficiencia del convertidor.

El voltaje a través del inductor (transformador) es:

$$V_{in} = L \frac{di}{dt}$$

si $di = I_L$ y

$$\frac{1}{dt} = \frac{f}{\delta_{max}}$$

entonces

$$V_{in} = \frac{L I_L f}{\delta_{max}}$$

o también

$$L = \frac{V_{in} \delta_{max}}{I_L f}$$

sustituyendo

$$P_{out} = \frac{1}{2} \eta V_{in} \delta_{max} I_L$$

y por lo tanto

$$I_L = \frac{2P_{out}}{\eta V_{in} \delta_{max}}$$

Sustituyendo en la expresión de corriente de colector pico

tenemos:

$$I_c = \frac{\frac{2P_{out}}{\eta \cdot V_{in} \delta_{max}}}{n}$$

Si asumimos una eficiencia del 80% y un ciclo de trabajo del 40% tenemos:

$$I_c = \frac{6.2P_{out}}{V_{in}}$$

Transformador-Choque en Flyback.

El transformador choque se maneja en una sola dirección de la curva B-H y debe ser diseñado para que no se sature. Debe utilizarse un núcleo con volumen relativamente grande y debe utilizarse entrehierro de aire.

Debe seleccionarse también una permeabilidad relativa alta para evitar excesivo gradiente de temperatura en el núcleo y que las pérdidas, tanto en el núcleo como en el cobre de los devanados, sean mínimas.

Una gran ventaja del convertidor flyback es la facilidad de construir un fuente conmutada de múltiples salidas. Esto se debe a que el elemento de aislamiento es común para todas las salidas y sólo se requiere de un diodo y de un capacitor extra para cada salida.

2.1.2.2 Convertidor Forward.

La figura 2.4 nos muestra en forma sencilla un modelo de convertidor forward:

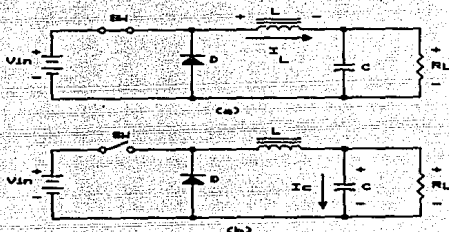


Figura 2.4 Convertidor forward.

El circuito funciona como sigue:

Cuando el interruptor se cierra, la corriente I fluye a través de L , produciendo un voltaje de salida en la carga con la polaridad mostrada. El diodo D se encuentra en inversa debido a la polaridad del voltaje de entrada. Cuando se abre el interruptor el campo magnético de L cambia de polaridad, el diodo conduce y mantiene el flujo corriente a través de L , produciendo el voltaje de salida con la misma polaridad. El diodo es llamado diodo volante ó "flywheel". Debido a la acción de la conmutación, la corriente de salida es constante y por lo tanto no pulsativa como en el flyback. En contraste, la corriente de entrada es discontinua fluyendo cuando se cierra el interruptor y es interrumpida en forma abrupta al abrirse.

Convertidor Forward Aislado.

A simple vista el convertidor forward aislado es parecido al flyback, sin embargo, existen diferencias significativas entre ambos circuitos tanto en su topología como en su operación.

La figura 2.5 nos muestra el convertidor forward básico y sus respectivas formas de onda:

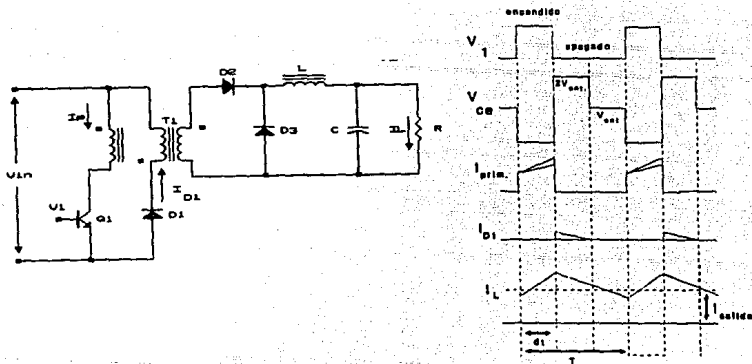


Figura 2.5 Convertidor forward y sus respectivas formas de onda.

Debido a que el elemento de aislamiento es un transformador puro, se hace necesario un segundo inductor para almacenar energía en la salida y de esta forma transferir la energía en forma más eficiente. El devanado primario, en este convertidor, tiene la

misma polaridad que el devanado secundario. El funcionamiento del circuito es el siguiente:

Cuando se enciende Q_1 , la corriente fluye a través del devanado primario, almacenando energía. Debido a que el devanado secundario tiene la misma polaridad, la energía es transferida a la salida y almacenada en el inductor L a través del diodo D_2 , el cual se encuentra en conducción. El diodo D_3 se encuentra en inversa.

Cuando se apaga Q_1 el voltaje en el devanado del transformador cambia de polaridad y el diodo D_2 se pone en inversa. En este momento D_3 conduce y drena corriente a la malla de salida liberando energía hacia la carga por medio de L .

El tercer devanado y el diodo D_1 proporcionan la desmagnetización del transformador cuando Q_1 se apaga, retornando la energía de magnetización hacia el bus de entrada. El área sombreada en las formas de onda muestra la corriente de magnetización y desmagnetización dada por:

$$I_{mag} = \frac{T \delta_{max} V_{in}}{L}$$

donde $T \delta_{max}$ es el periodo

y L es el inductor de salida en μ Henrys.

Transistor de Conmutación en Forward.

Debido al devanado terciario y al diodo D_1 el voltaje a través del transistor al apagarse se limita a:

$$V_{CEmax} = 2 V_{in}$$

En las formas de onda puede apreciarse que el voltaje de pico en

el colector se mantiene mientras conduce D_1 ; esto es, por un periodo de $T \delta_{max}$.

También puede apreciarse que la corriente en el colector de Q_1 tiene un valor igual a la corriente en el colector del transistor trabajando en flyback más la corriente de magnetización:

$$I_c = \frac{I_L}{n} + \frac{T \delta_{max} V_{in}}{L}$$

donde n es la relación de transformación

I_L es la corriente del inductor de salida en amperes

$T \delta_{max}$ es el periodo en que Q_1 permanece encendido y

L es la inductancia del inductor de salida en μ Henrys.

Por otro lado, de la expresión:

$$V_{out} = \frac{\delta_{max} V_{in}}{n}$$

o también

$$V_{in} = \frac{n V_{out}}{\delta_{max}}$$

Podemos reescribir la ecuación para I_c como:

$$I_c = \frac{I_L}{n} + \frac{n T V_{out}}{L}$$

Si la corriente de magnetización es muy pequeña en comparación con la corriente de colector de pico, podemos simplificar la expresión a:

$$I_c = \frac{I_L}{n} \approx \frac{6.2 P_{out}}{V_{in}}$$

Transformador Forward.

Al diseñar el transformador debe seleccionarse el tamaño apropiado de núcleo y entrehierro para evitar la saturación.

El volumen del núcleo puede calcularse como:

$$V = \frac{\mu_0 \mu_e I_{mag}^2 L}{B_{max}^2}$$

donde

$$I_{mag} = \frac{n I_{Vout}}{L}$$

El ciclo de trabajo debe ser menor al 50 % para evitar que el transformador se vaya a saturación produciendo altos picos de corriente en el colector que dañarían el transistor de conmutación.

Si bien, la acción supresora del devanado terciario y el diodo D_1 limitan los picos de voltaje de entrada, para evitar picos de corriente que podrían dañar el transistor, causadas por inductancias de dispersión, es necesario realizar bifilarmente los devanados primario y terciario.

El convertidor también puede utilizarse para obtener múltiples salidas utilizando un diodo extra y una inductancia choke para cada salida. El diodo de volante debe seleccionarse para manejar al menos el mismo rango de corriente que los diodos de rectificación para proporcionar el total de la corriente de salida cuando se apaga el transistor.

2.1.2.3 Convertidor Push - Pull.

Este convertidor es en realidad un arreglo de dos convertidores forward trabajando en contrafase. Cada mitad del convertidor

entrega potencia a la carga durante medio ciclo. La siguiente figura muestra una configuración básica de push - pull con sus asociadas formas de onda;

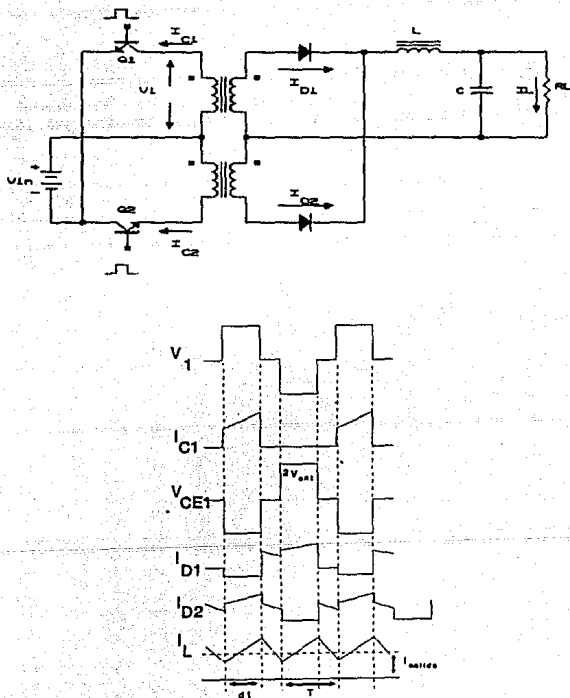


Figura 2.6 Convertidor push-pull y sus formas de onda.

De las formas de onda puede apreciarse que debido a la presencia de dos convertidores forward el porcentaje de corriente que maneja cada convertidor se reduce en un 50 % con respecto al equivalente convertidor forward.

Puede notarse que durante el intervalo entre la conducción del transistor, los diodos D_1 y D_2 conducen simultáneamente, proporcionando potencia a la carga, actuando como diodos volantes.

El voltaje de salida está dado por:

$$V_{out} = \frac{2 \delta_{max} V_{in}}{n}$$

El valor de δ_{max} debe ser menor al 50 % para evitar la conducción simultánea de ambos transistores y por lo tanto la destrucción de los mismos. Si asumimos un δ_{max} de 40 %, podemos reescribir como:

$$V_{out} = \frac{0.8 V_{in}}{n}$$

El Transformador Push-Pull.

A diferencia de los convertidores flyback y forward, en el convertidor push-pull, debido a que los tiempos de conducción de los transistores son iguales, el transformador utiliza ambas partes de la curva B-H y, por lo tanto, el volumen del núcleo se reduce a la mitad y puede no ser necesario el uso de entrehierro.

El Transistor para Push-Pull.

Debido a que esencialmente un convertidor push-pull está consistuido por dos convertidores forward el voltaje a través de cada transistor es:

$$V_{CEmax} = 2 V_{in}$$

y de la misma forma que en forward:

$$I_c = \frac{I_L}{n}$$

La siguiente expresión se deduce en términos de la potencia de salida, eficiencia y ciclo de trabajo:

$$I_c = \frac{P_{out}}{\eta \delta_{max} V_{in}}$$

Si $\eta = 80\%$ y $\delta_{max} = 80\%$ entonces:

$$I_c = \frac{1.6 P_{out}}{V_{in}}$$

Limitaciones del Convertidor Push-Pull.

Así como este circuito presenta ciertas ventajas, también presenta desventajas que lo hacen poco práctico para utilizarse en fuentes conmutadas fuera de línea.

La primera limitación es el rango de voltaje de los transistores el cual debe ser dos veces el voltaje de entrada más picos resultantes de la inductancia de fuga del transformador. Lo que significa que el transistor debe ser capaz de bloquear un voltaje de los 800 volts si se utiliza en fuentes conmutadas fuera de línea.

El segundo y más serio problema es el de la saturación del transformador.

Hoy en día, en las fuentes consultadas, se utiliza material de ferrita para los núcleos por sus bajas pérdidas a frecuencias mayores de 20 KHz. Desafortunadamente la ferrita es muy susceptible a saturación por su baja densidad de flujo, la cual es alrededor de 3000 Gauss. Una pequeña componente de CD en el núcleo lo dirige a saturación. Esto es exactamente lo que ocurre en un circuito push-pull. El swing de flujo en la curva B-H, para ambos transistores, debe ser idéntica bajo cualquier condición de trabajo. Si las características de los transistores no son idénticas, el núcleo tiende a saturarse en una sola dirección. Esta saturación significa altos picos de corriente en el colector de alguno de los transistores.

Esta excesiva corriente produce una gran pérdida de potencia en el transistor, sobrecalentamiento, desbalanceando al transistor y saturando cada vez más el núcleo en una sola dirección, produciendo mayor corriente de saturación. Este ciclo vicioso continua hasta destruir al transistor.

Existen dos posibles soluciones a este problema. La primera es un entrehierro en el núcleo, lo que significa un incremento en la inductancia de fuga y por lo tanto la necesidad de un snubber a expensas de una eficiencia más baja. La segunda solución es el uso de un circuito de corrección de simetría, lo que asegura un balance en la operación del transformador.

El stress al cual están sometidos los transistores (800 volts) del push-pull pueden ser mitigadas utilizando un convertidor de medio puente o puente completo.

2.1.2.4 Convertidor de Medio Punte.

Existen principalmente dos razones para desarrollar el circuito de medio puente. Una razón es que el circuito es capaz de trabajar a voltajes de 115 y 230 volts sin preocuparse por el uso de transistores de alto voltaje. La otra razón es para incorporar un simple balanceo de intervalo volts-segundos de cada transistor de conmutación sin el uso de un entrehierro o circuito de corrección de simetría.

Un circuito de medio puente básico es el mostrado en la figura

2.7:

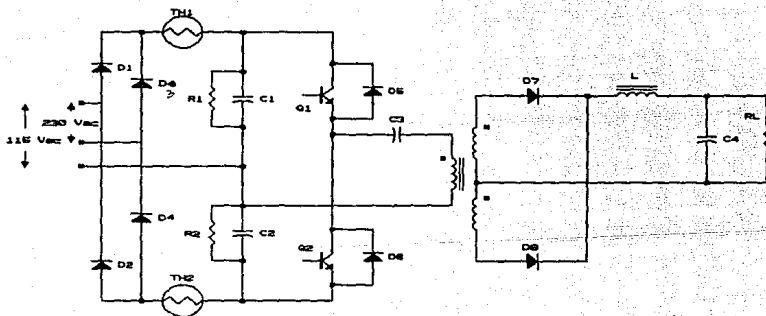


Figura 2.7 Circuito medio puente.

En el medio puente el transformador de potencia está conectado por un lado a un potencial de voltaje flotante creado por los

capacitores C_1 y C_2 el cual tiene un valor de $V_{in}/2$, 160 volts de CA a voltaje de entrada nominal. El otro lado del transformador es conectado al emisor de Q_1 y colector de Q_2 através de un capacitor C_3 . Cuando se enciende Q_1 , un lado del transformador se conecta al bus positivo, generando un pulso de voltaje de 160 volts. Cuando Q_1 se apaga y Q_2 se enciende, la polaridad del transformador del lado primario cambia, ahora el transformador queda conectado al bus negativo, generando un pulso negativo de 160 volts. La acción de conmutación de Q_1 y Q_2 , por lo tanto, genera una señal cuadrada de 320 volts de pico a pico. Este voltaje es reducido, rectificado y filtrado produciendo un voltaje de salida en el secundario. De esta manera logramos, mediante este convertidor, reducir el voltaje através del transistor de conmutación a no más de V_{in} . Existe un inconveniente al reducir el voltaje del transformador a $V_{in}/2$, el transistor trabaja al doble de corriente. Si la eficiencia es del 80% y el ciclo de trabajo también, entonces:

$$I_c = \frac{3 P_{out}}{V_{in}}$$

El segundo objetivo de esta topología es el balancear la integral volts-segundos de cada transistor automáticamente para evitar saturación en el núcleo. Esto se realiza colocando un capacitor en serie con el lado primario del transformador.

La siguiente figura 2.8 nos muestra el efecto de apagado lento del transistor Q_1 sobre la señal del voltaje de CA en el cruce de Q_1 y Q_2 .

En las gráficas un desbalanceo en la integral volts-segundo es representado, si este desbalanceo es permitido el núcleo del transformador se saturará produciendo en el transistor picos de

corriente los cuales provocan una reducción en la eficiencia del convertidor y sobrecalentamiento en el transistor que puede provocar su destrucción.

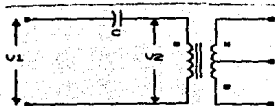
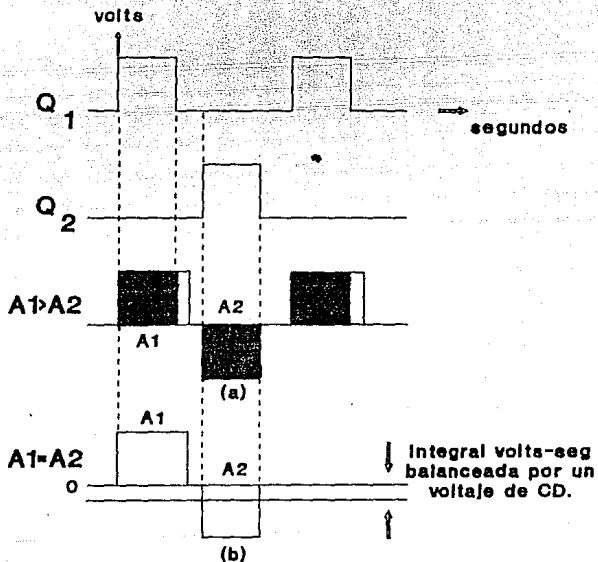


Figura 2.8 Efecto de apagado lento del transistor Q_1 sobre la señal de voltaje de CA en el cruce de Q_1 y Q_2 .

Si se coloca un capacitor en serie con el devanado primario del transformador, un voltaje de CD proporcional al desbalanceo es suministrado por el capacitor, cambiando el nivel de CD como en la figura. De esta manera se balancea la integral volts-segundos de los dos periodos de conmutación.

Un camino para disminuir el tiempo de apagado de los transistores es utilizando diodos supresores "baker" en el circuito básico, los cuales no permiten que los transistores se saturen completamente, disminuyendo así el tiempo de carga.

El capacitor acoplado en serie al transformador es normalmente un capacitor de película no polarizado, capaz de manejar el total de corriente en el primario. Para minimizar el calentamiento debe tener una baja resistencia equivalente o utilizar varios capacitores para disminuir dicha resistencia.

Diodos de Conmutación.

En el circuito básico de medio puente, existen dos diodos, D_5 y D_6 , (vease figura 2.7) los cuales se usan a través de Q_1 y Q_2 . Estos diodos son llamados diodos de conmutación y tienen una doble función:

- Cuando los transistores se apagan, los diodos se encargan de conducir la inductancia de fuga del transformador hacia el bus principal. De esta manera se elimina la alta energía proporcionada por los picos de las inductancias de fuga.
- Los diodos de conmutación evitan el swing negativo del colector

del transistor, con respecto al emisor, cuando repentinamente la carga queda fuera debido al incremento del flujo en el transformador. De esta manera los diodos funcionan como bypass para evitar la conducción del transistor en inversa, y el posible daño.

Los diodos utilizados son de recuperación rápida y deben tener la capacidad de bloquear un voltaje de al menos dos veces el voltaje de colector-emisor.

2.1.2.5 Circuito de Puente Completo.

En el circuito de medio puente, se ha discutido, que el precio que hay que pagar por reducir el voltaje a través del transistor de conmutación a la mitad del voltaje de entrada, es el incremento de la corriente de colector al doble del valor de un circuito push-pull.

Esta situación no es del todo crítica cuando se trabaja a baja o mediana potencia, pero no puede despreciarse cuando la aplicación es de alta potencia y la corriente y el voltaje de los transistores son muy altos.

Una solución es la construcción de un circuito de puente completo el cual mantiene el voltaje apropiado de un circuito medio puente y además presenta una corriente similar a la de un básico circuito push-pull.

La figura 2.9 nos muestra un típico circuito de puente completo:

En este circuito los transistores opuestos diagonalmente, Q_1 y Q_4 ó Q_3 y Q_2 son simultáneamente encendidos.

Esta acción causa que el voltaje a través del devanado primario del

transformador tenga un swing entre $+V_{in}$ y $-V_{in}$. De esta manera los transistores nunca presentan en el colector un voltaje superior a V_{in} .

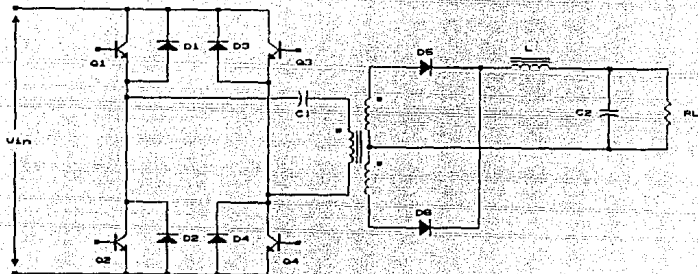


Figura 2.9 Circuito puente completo.

La corriente a través de ellos es la mitad de la corriente en un circuito de medio puente.

Un inconveniente en este circuito es la utilización de cuatro transistores.

Si la eficiencia es del 80% y el ciclo de trabajo del 80%, la corriente de trabajo de los transistores está dada por:

$$I_c = \frac{1.6 P_{out}}{V_{in}}$$

Todas las otras propiedades de este convertidor son similares a un circuito de medio puente y las fórmulas desarrolladas para calcular los elementos restantes son válidas para este convertidor.

2.2 TRANSISTORES DE POTENCIA.

INTRODUCCION.

En el diseño de una fuente de alimentación o de un inversor por el método de conmutación, se contempla el elemento de conmutación, el cual puede ser transistor, SCR, etc., siendo los más utilizados los transistores bipolares y en los últimos años el MOSFET. A continuación se discutirán las características de estos dos tipos de transistores, incluyendo la selección hecha en nuestro proyecto con su respectiva justificación.

2.2.1 SELECCIÓN DEL TRANSISTOR.

Los parámetros básicos del transistor a utilizar en una fuente de alimentación conmutada o en un inversor son: primero el voltaje que es capaz de soportar en la juntura colector-emisor al trabajar en la zona de corte y segundo la corriente que es capaz de conducir al encontrarse en saturación. Estos parámetros van íntimamente ligadas al tipo de convertidor o inversor que se desee utilizar. Otra importante decisión que se debe tomar está en seleccionar transistores bipolares o MOSFET.

Algunas de las ventajas y desventajas que presentan los transistores bipolares son bajo costo, una frecuencia máxima de trabajo de 50 KHz aproximadamente, mientras que para un MOSFET la frecuencia de conmutación puede ser mayor a los 200 KHz provocando así componentes de menor tamaño, ganando de ésta manera espacio, factor importantísimo en las fuentes de poder actuales. Otro

factor importante es que los MOSFET utilizan circuitería muy simple para su manejo, a diferencia de los transistores bipolares.

El MOSFET de Potencia como Interruptor.

Aunque el transistor de efecto de campo (FET) ha sido utilizado por largo tiempo, el transistor de efecto de campo de semiconductor-metal-óxido ha sido perfeccionado en los últimos años para hacerlo comercialmente disponible para diseños en electrónica de potencia.

El MOSFET fué desarrollado a partir de la necesidad de un dispositivo de potencia que pudiera trabajar más allá del espectro de los 20 KHz, entre 100 KHz y 200 KHz, sin sufrir las limitaciones de un transistor bipolar de potencia.

La razón por la que se busca trabajar a altas frecuencias es que el tamaño y el peso se ven muy reducidos bajo estas condiciones.

El MOSFET de potencia ofrece alta velocidad, alta potencia, soporta altos voltajes con bastante ganancia, casi no presenta tiempo de almacenamiento, sin fuga térmica. Los fabricantes utilizan diferentes técnicas para construir un FET de potencia y nombres como HEXFET, VMOS, TMOS, etc. vinieron a ser marcas de diferentes compañías. Sin embargo todos trabajan bajo el mismo principio.

Definiciones Básicas del MOSFET.

El símbolo eléctrico del MOSFET es el siguiente (Figura 2.10):



Figura 2.10 Símbolos eléctricos para MOSFET's de canal N y P.

En donde el MOSFET canal N es la contraparte del transistor bipolar NPN y el MOSFET canal P del transistor bipolar PNP.

A pesar de que los dos dispositivos arriba mencionados son transistores, existe una diferencia muy importante entre ambos, debido a que el MOSFET es un dispositivo semiconductor de portadores mayoritarios, mientras que el bipolar es un semiconductor de portadores minoritarios, por lo que este último es un dispositivo más lento.

Consideraciones para el Manejo de la Compuerta del MOSFET.

El MOSFET, a diferencia del transistor bipolar, es un dispositivo controlado por voltaje, esto es, se debe aplicar un voltaje de cierto valor entre la compuerta y la fuente con el propósito de producir un flujo de corriente en el drenaje. Debido a que la compuerta está eléctricamente aislada de la fuente por una capa de óxido de silicón, sólo una pequeña corriente de fuga fluye hacia la compuerta, por lo que podemos decir que el MOSFET tiene una alta ganancia y alta impedancia.

Para encender a un MOSFET, es necesario un pulso de voltaje entre compuerta y fuente, tal que proporcione la suficiente corriente para cargar al capacitor de entrada (C_{gs}) en el tiempo deseado. Por lo que la impedancia del generador que maneja a la compuerta

R_g debe ser muy pequeña para alcanzar la alta velocidad del transistor.

Una forma de estimar la impedancia del generador que maneja a la compuerta, más la corriente requerida es:

$$R_g = \frac{t_r (\text{ó } t_f)}{2.2 C_{iss}}$$

y

$$I_g = C_{iss} \frac{dv}{dt}$$

donde R_g es la resistencia del generador, en Ω

C_{iss} es la capacitancia de entrada, en pF

dv/dt es la razón de cambio del voltaje del generador, en V/ns.

Para apagar al MOSFET, no requerimos de un elaborado circuito generador de corriente en inversa como el que necesita un transistor bipolar. Debido a que el MOSFET es un dispositivo de portadores mayoritarios, se empieza a apagar inmediatamente después de retirar el voltaje aplicado entre la compuerta y la fuente, presentando una alta impedancia entre el drenaje y fuente, inhibiendo cualquier flujo de corriente, excepto las corrientes de fuga.

En las figuras 2.11 y 2.12 se ilustra la relación entre la corriente en el drenaje I_d y el voltaje entre drenaje y fuente V_{ds} . Nótese que la corriente I_d no fluye hasta que el voltaje V_{ds} de avalancha es excedido, mientras V_{gs} se mantiene en 0 volts.

Las curvas de operación del MOSFET revelan dos zonas de operación llamadas "resistencia constante" y "corriente constante". Así al ir incrementando el voltaje V_{ds} , en el drenaje la corriente se incrementa proporcionalmente, hasta que el voltaje de

estrangulamiento es alcanzado, cualquier incremento en el V_{ds} produce una corriente constante.

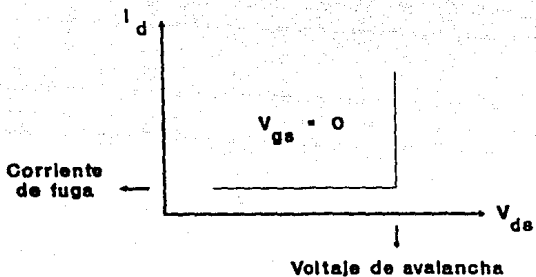


Figura 2.11 Característica de un bloqueo drain-source. Nótese que cuando se alcanza el voltaje de avalanche, la corriente en el drain crece linealmente.

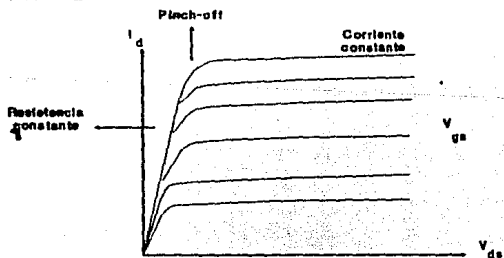


Figura 2.12 Curvas características del voltaje de salida de un MOSFET.

Cuando el MOSFET trabaja como interruptor, se encuentra en la región de resistencia constante por lo que se comporta esencialmente como un elemento resistivo. Consecuentemente la resistencia de encendido $R_{DS(on)}$ es un parámetro que determina las pérdidas de potencia debidas a determinada corriente en el drenaje.

La transconductancia g_{fs} , la cual es definida como la razón de cambio entre la corriente de drenaje y el voltaje de compuerta es prácticamente constante a altos valores de I_D por lo que el transistor tiene una ganancia que crece proporcionalmente al voltaje en la compuerta, pero desafortunadamente esto aumenta la capacitancia de entrada del MOSFET por lo que se debe cuidar el diseño de los circuitos que manejen a la compuerta para alcanzar las velocidades deseadas.

Consideraciones de Diseño para Manejo de MOSFETs de Potencia.

Ya que la principal característica del MOSFET es poder trabajar a altas frecuencias, se deben tomar ciertas precauciones para minimizar problemas, especialmente oscilaciones.

Para esto existen básicamente dos reglas que previenen al transistor de oscilaciones. Primero, minimizar todas las terminales largas que van hacia las terminales del MOSFET, especialmente la terminal de la compuerta. Si no es posible acortar las terminales, entonces el diseñador puede utilizar una ferrita o una pequeña resistencia en serie con el MOSFET. Cualquiera de los dos elementos mencionados, colocados cerca de la compuerta del transistor, suprimirá las oscilaciones parásitas.

Segundo, debido a la extremadamente alta impedancia del MOSFET, la impedancia de la fuente que maneja al transistor debe ser baja para evitar realimentación positiva la cual puede conducir a oscilaciones.

La impedancia de entrada del MOSFET en CD siempre es alta, pero en CA varía con la frecuencia por lo que el tiempo de subida y de caída dependerán de la impedancia del circuito excitador.

Es importante hacer notar que la capa de óxido de silicón entre gate y source puede ser fácilmente perforada y destruida al exceder el voltaje indicado por el fabricante (alrededor de ± 20 V) por lo que hay que asegurar que este voltaje no será rebasado bajo ninguna condición.

2.2.2 Circuitos Utilizados para Manejar MOSFETs.

MOSFET Manejado desde TTL.- El manejo directo desde TTL no es recomendable, debido a que el transistor se mantiene en la región lineal por un largo tiempo antes de alcanzar la saturación. Para mejorar los tiempos de subida y de caída se utiliza un circuito buffer para descargar y cargar rápidamente las capacitancias que se presentan en la compuerta del transistor.

¶

Los transistores Q₁ y Q₂ deben seleccionarse para obtener alta ganancia y proporcionar la corriente demandada por el efecto Miller durante el encendido y el apagado.

Otra manera de manejar al MOSFET es utilizando buffers integrados.

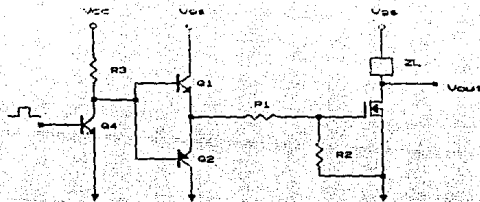


Figura 2.13 Un buffer emisor-seguidor se emplea entre el circuito TTL y el MOSFET para disminuir los tiempos de subida y de caída. Estos transistores deben tener alta ganancia y un extenso ancho de banda.

MOSFET Manejado desde CMOS.- Debido a la alta impedancia del MOSFET, puede ser directamente manejado por una compuerta CMOS. Para alcanzar velocidades altas se puede utilizar un buffer de emisor-seguidor o utilizar en paralelo más de una compuerta CMOS para proporcionar más corriente.

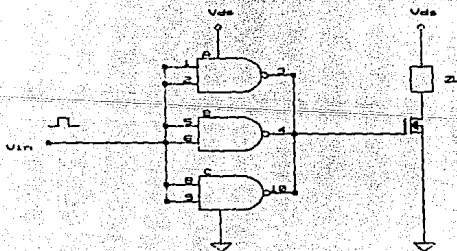


Figura 2.14 Se utilizan más de una compuerta CMOS para aumentar la velocidad del MOSFET, proporcionándole más corriente.

2.2.3 Circuitos de Protección para MOSFET de Potencia como Interruptor.

El MOSFET tiene una región de operación de seguridad tal que permite su operación como interruptor sin que sea necesario agregar un snubber. Sin embargo es recomendable su utilización por dos razones. Primero, el RC altera la carga de línea del MOSFET, incrementando su eficiencia, y segundo, el snubber disipa el exceso de energía del apagado, la cual de otra manera sería disipada por el mismo transistor.

Utilizando MOSFETs de potencia el diodo de conmutación de la inductancia de fuga no es necesario debido a que todas las estructuras del MOSFET tienen una juntura PN, es decir, un diodo incluido.

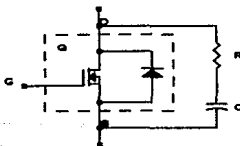


Figura 2.15 MOSFET de potencia como interruptor con diodo de conmutación integrado.

Red de Protección para Transistores de Conmutación: Snubbers RC.

Es claro que la porción más peligrosa del ciclo de conmutación

ocurre cuando el transistor se apaga. Los circuitos que se utilizan para excitar o manejar a los transistores bipolares provocan una corriente en reversa en la base, con el objeto de que el transistor se apague en el menor tiempo posible. Desafortunadamente esta condición puede avalanchar la Juntura base-emisor y destruir el transistor. Alternativamente existen dos opciones para prevenir esto:

- Apagar al transistor a valores bajos de voltaje colector-emisor, V_{CE} .
- Reduciendo la corriente en el colector incrementando el voltaje en este.

Desde luego cuando el diseño corresponde a un inversor o fuente fuera de línea, la segunda solución puede ser más realista. La siguiente figura muestra como esto puede ser logrado con una red RC Snubber a través del transistor para desviar corriente del colector durante el apagado.

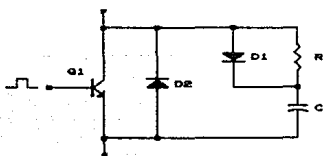


Figura 2.16 Red snubber RC mejorada.

El circuito funciona como sigue. Cuando el transistor Q_1 está apagado, el capacitor C es cargado a través del diodo D_1 a un voltaje $(V_{CC}-V_0)$. Cuando Q_1 se enciende, el capacitor se descarga

a través de R. Es importante notar que el snubber disipa una importante cantidad de potencia, la cual hubiera sido disipada por el transistor en ausencia de este.

En el análisis siguiente y procedimiento de diseño están basados en resultados cuasiempíricos, pero las ecuaciones han sido utilizadas exitosamente en desarrollo de redes snubber en diseños prácticos.

Refiriéndonos a la figura 2.17, el área que representa la energía durante el apagado del transistor puede escribirse como:

$$E = \frac{C V_{CE}^2}{2} = \frac{I_c V_{CE} (t_r + t_f)}{2}$$

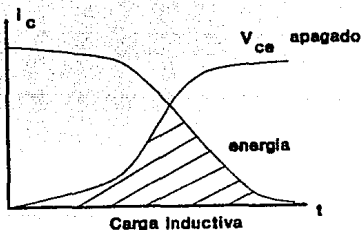


Figura 2.17 Energía existente durante el apagado del transistor.

Donde I_c es la máxima corriente de colector, en A.

V_{CE} es el máximo voltaje colector-emisor, en V.

t_r es el máximo tiempo de subida del voltaje de colector, en μs .

t_f es el máximo tiempo de caída de la corriente de colector, en μs .

Resolviendo la ecuación anterior para capacitancia, tenemos:

$$C = \frac{I_c (t_r + t_s)}{V_{CE}}$$

Como se mencionó anteriormente, el capacitor se carga en el apagado, y se descarga a través de R durante el tiempo en que el transistor está encendido. El voltaje en el capacitor se puede escribir como:

$$V_c = V_{CE} e^{-\left(\frac{t_{on}}{RC}\right)}$$

Para garantizar la carga total del capacitor hasta cerca de V_{CE} , debemos escoger una RC tal que la expresión $\exp(-t_{on}/RC)$ se acerque a la unidad. También debe escogerse una RC tal que el capacitor sea descargado al final del tiempo de encendido t_{on} .

De la teoría básica de circuitos sabemos que toma cinco constantes de tiempo (5τ , $\tau = RC$) para que un capacitor se descargue completamente a través de una resistencia. Asumiendo que el capacitor, para este caso, será esencialmente descargado al final de tres constantes de tiempo, la siguiente expresión nos da el máximo valor para la resistencia de descarga:

$$R = \frac{t_{on}}{3C}$$

Una vez calculada la resistencia, debemos calcular la corriente de descarga del capacitor a través del transistor al encenderse este último, limitándola a $0.25I_c$, utilizando la siguiente expresión:

$$I_{descarga} = \frac{V_{CE}}{R}$$

Si la resistencia es muy pequeña e $I_{descarga} > 0.25I_c$, entonces,

el valor de R debe ser aumentado arbitrariamente hasta cumplir con la condición.

El último paso es calcular la potencia que disipará la resistencia:

$$P_R = \frac{1}{2} C V_{CC}^2 f$$

donde f es la frecuencia de trabajo en KHz.

2.3 DISEÑO DEL TRANSFORMADOR DE POTENCIA.

TRANSFORMADOR DE POTENCIA DE ALTA FRECUENCIA.

En el diseño de componentes magnéticos es necesario seguir con precisión las leyes fundamentales del electromagnetismo desarrolladas por científicos como Maxwell, Ampere, Oesterd y Gauss.

2.3.1 Principios del Electromagnetismo.

Partiendo de un simple circuito consistente en una fuente de voltaje, un interruptor, y una carga L , en forma de bobina con núcleo de aire, si en un instante se cierra el interruptor, una corriente fluye a través del cable de la carga. Al pasar una corriente a través de la bobina un campo magnético se establece, el cual está ligado a las vueltas de la bobina. Este campo magnético es llamado flujo.

Este flujo no es muy fuerte. Si se coloca una barra de material ferromagnético dentro de la bobina, un campo magnético adicional se induce en la bobina y el flujo aumenta. Las líneas de flujo atraviesan la barra y retornan a través del aire circulante. Si se construye un núcleo ferromagnético tal que el flujo presente una trayectoria continua a través del material, se inducirá un fuerte campo magnético.

La siguiente figura representa dicho núcleo:

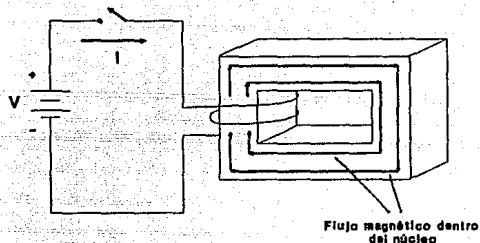


Figura 2.18 Núcleo ferromagnético conteniendo a todo el flujo, produciendo un fuerte campo magnético.

El grado de concentración del flujo es llamado densidad de flujo magnético o inducción magnética (B). Las unidades en el sistema cgs son Gauss (G). Su equivalencia es:

$$1 \text{ Tesla} = 10^4 \text{ Gauss}$$

Por otro lado, la fuerza magnetizante que produce el flujo magnético es conocida como intensidad de campo magnético (H) y sus unidades son los Oerstedes (Oe).

La intensidad del campo magnético puede escribirse como:

$$H = \frac{0.4 \pi NI}{l}$$

donde N es el número de vueltas de la bobina

I es la magnitud de la corriente que fluye en la bobina

l es la longitud del núcleo.

Otra importante relación entre el flujo magnético y la fuerza de magnetización es la llamada permeabilidad, dada por:

$$\mu = \frac{B}{H}$$

Esta permeabilidad nos indica la facilidad con la cual un material puede ser magnetizado por una cierta fuerza de inducción.

2.3.2 Teoría Básica del Transformador.

La teoría básica del electromagnetismo nos indica que cuando fluye una corriente a través del devanado de un núcleo cerrado se induce un flujo dentro de dicho núcleo. Si esta corriente es periódica y un segundo devanado se coloca en el mismo núcleo, se experimenta el efecto opuesto, esto es, el flujo induce un voltaje y una corriente fluye en este segundo devanado.

En la siguiente figura, se muestra un simple transformador de dos devanados:

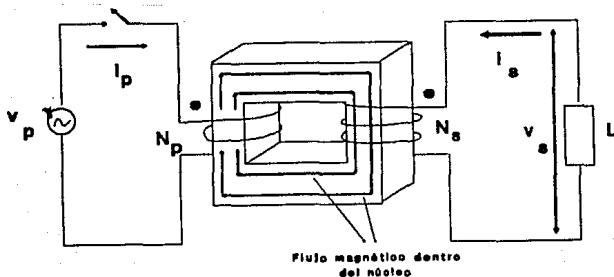


Figura 2.19 Transformador típico de dos devanados.

Normalmente un transformador opera con alta eficiencia aumentando o disminuyendo el voltaje de salida en proporción a su relación de vueltas, dada por:

$$\frac{N_p}{N_s} = \frac{V_p}{V_s}$$

Así, un transformador puede ser elevador, reductor o tener relación unitaria. Una de las más importantes características es el aislamiento eléctrico que presentan el devanado secundario y primario.

De la relación de un transformador:

$$e = N A_e \left\{ \frac{db}{dt} \right\} 10^{-8}$$

puede derivarse una expresión para calcular la densidad de flujo y asegurar que el transformador opere en la región lineal de la curva de magnetización.

Esta expresión está dada por:

$$B_{max} = \frac{V_p 10^8}{k f N_p A_e}$$

donde V_p es el voltaje en el primario, en volts
 f es la frecuencia del convertidor, en hertz
 N_p es el número de vueltas en el primario
 A_e es el area efectiva del núcleo, en cm^2
 k es una constante igual a 4.44 para señal senoidal y 4 para señal cuadrada.

Generalmente, para diseñar el transformador de potencia se selecciona B_{max} , en forma arbitraria. Una buena aproximación es

seleccionar $B_{max} = B_{sat}/2$, con lo que se proporciona un factor de seguridad para evitar saturación en el núcleo.

De la expresión para calcular la densidad de flujo máxima, puede derivarse una expresión para calcular el número de vueltas:

$$N_p = \frac{V_p 10^8}{4 f B_{max} A_c}$$

Existen dos parámetros de diseño muy importantes en la selección del núcleo apropiado. Una es el área para devanar y la segunda la capacidad de potencia que debe manejar el núcleo. Estos parámetros se derivan de la siguiente ecuación:

$$P_{out} = (1.16 B_{max} f d A_c A_w) 10^{-9}$$

Donde P_{out} es la capacidad de potencia del núcleo, en W.

B_{max} es la densidad de flujo de pico, en Gauss.

f es la frecuencia del convertidor, en Hz.

d es la densidad de corriente que maneja el alambre, en A/cm^2 .

A_c es el área de devanado, en cm^2 .

A_w es el área efectiva del núcleo, en cm^2 .

Normalmente la densidad de corriente está expresada en circular mil por ampere, simbolizada por D , y la cual relaciona a la densidad de corriente d por:

$$d = \frac{1.27 \times 10^6}{D}$$

y sustituyendo:

$$P_{out} = \frac{(1.47 B_{max} f A_w A_c) 10^{-3}}{D}$$

Reorganizando esta expresión, para calcular y seleccionar el

tamaño del núcleo:

$$A_e A_c = \frac{(0.68 P_{out} D)^2 10^3}{f B_{max}} \text{ cm}^4$$

La densidad de corriente es dada por el fabricante basada en 1000 circular mils por ampere (CM/A). Los diseños prácticos utiliza una densidad de corriente menor a este número.

Selección del Material y Geometría del Núcleo.

Aunque existen gran variedad de materiales magnéticos que pueden ser utilizados en el transformador de potencia de alta frecuencia, la ferrita es casi exclusivamente usada en los diseños de convertidores e inversores modernos.

La ferrita presenta una densidad de flujo no muy alta de operación (la mayoría entre 3000 y 5000 Gauss) pero ofrece bajas pérdidas en el núcleo a altas frecuencias, buen acoplamiento magnético y fácil ensamblaje.

Los núcleos de ferrita son hechos en muchas formas y tamaños, y existen ferritas de potencia especialmente diseñadas para utilizarse a alta frecuencia.

La geometría del núcleo depende principalmente de los requerimientos de potencia. De esta manera E-E, E-I, C-C y núcleos "pot" son las más formas populares. Los núcleos "pot" son muy utilizados para aplicaciones de baja y mediana potencia, entre 20 y 200 watts. Son particularmente atractivos para diseños que requieren bajo flujo de fuga y autoblandaje minimizando así la interferencia electromagnética.

Para diseños de alta potencia, los núcleos E-E, E-I y C-C son muy utilizados.

Los fabricantes de núcleos proporcionan los parámetros más importantes requeridos para el diseño de transformadores de potencia.

2.3.3 Diseño del Transformador de Potencia.

A continuación se enlistan los pasos que deben seguirse para el diseño del transformador de potencia de alta frecuencia.

Este procedimiento puede ser utilizado en forma general para convertidores de potencia tales como medio puente, puente completo o push-pull.

Para obtener las especificaciones necesarias en este diseño, debe utilizarse el manual proporcionado por el fabricante de núcleos magnéticos.

Procedimiento de diseño:

- 1.- Seleccionar la geometría y material del núcleo a utilizar.
- 2.- Seleccionar la B_{max} de trabajo del catálogo de especificaciones del núcleo a utilizar.
- 3.- Hallar la máxima corriente de trabajo en el devanado primario; el devanado primario tiene que conducir la máxima corriente posible a el menor voltaje de entrada de CA. La corriente del devanado primario varía para cada convertidor y es igual a la corriente de colector del transistor de conmutación.
- 4.- Determinar el tamaño del núcleo. Para fines prácticos es conveniente trabajar con una densidad de corriente de 400 CH/A para una frecuencia de operación de 15 KHz en adelante:

$$A_c A_s = \frac{0.68 P_{out} (400 \text{ CM/A}) 10^3}{f B_{max}}$$

El tamaño del núcleo seleccionado debe ser cercano al calculado $A_c A_s$.

- 5.- Calcular el calibre del alambre y el número de vueltas del devanado primario.

El calibre del cable se determina obteniendo el área nominal en circular mils y relacionando en la tabla de especificaciones del alambre magneto dado por el fabricante (ver anexo A):

$$\text{Área en } \frac{\text{CM}^2_{\text{nominal}}}{\text{CM}^2_{\text{nominal}}} = I_p 400 \text{ CM/A}$$

Donde I_p es la corriente en el devanado primario.

Para calcular el número de vueltas se utiliza la ecuación:

$$N_p = \frac{V_p \times 10^8}{4 f B_{max} A_s}$$

- 6.- Verificar la B_{max} a V_{in} máximo:

$$B_{max} = \frac{V_p \times 10^8}{k f N_p A_s}$$

El valor de la densidad de flujo debe ser menor a la densidad de flujo de saturación especificada.

- 7.- Calcular el número de vueltas en el devanado secundario.

$$N_s = N_p \frac{V_s}{V_p}$$

- 8.- Calcular el calibre del alambre en el devanado secundario.

Consideraciones prácticas:

Cuando se prueba el transformador pueden ser necesarios algunos

ajustes para mejorar su comportamiento. Aunque en la mayoría de los transformadores se aplica un devanado sobre otro, puede ser necesario intercalar los devanados para reducir el efecto de fuga inductiva.

Algunos diseños también pueden requerir una jaula de Faraday entre el primario y secundario para reducir interferencia de radiofrecuencia (RFI) por radiación, aunque el núcleo pot presenta un excelente autoblandaje.

2.3.3.1 Diseño del Transformador Choke para Convertidor Flyback.

Existen dos modos de operación en el transformador choke de un convertidor flyback:

- (1) Transferencia completa de energía, donde toda la energía almacenada en el transformador es transferida al secundario antes de que se encienda el transistor de conmutación.
- (2) Transferencia incompleta de energía, donde no toda la energía almacenada en el transformador es transferida al secundario antes de que el transistor de conmutación se encienda.

La figura siguiente muestra los dos tipos de operación:

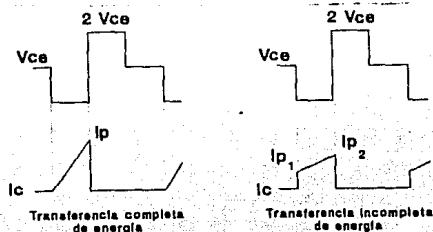


Figura 2.20 Relaciones entre corriente y voltaje para un transformador en flyback.

La forma de onda de la transferencia completa de energía muestra un gran pico de corriente en el colector del transistor durante el período de encendido. Esto significa que un relativamente bajo valor de inductancia en el primario es necesario para alcanzar este pico, a expensas de incrementar las pérdidas en el devanado y una corriente de rizo en el capacitor de entrada.

La forma de onda de la transferencia incompleta exhibe un pico de corriente en el colector relativamente bajo a expensas de que en el transistor fluya una alta corriente de colector. De cualquier manera, debido a que una relativamente alta inductancia en el primario es necesaria para su operación, el almacenamiento de energía residual en el núcleo del transformador ocasiona que el volumen de un transformador choke de transferencia incompleta sea mayor al de transferencia completa, todos los demás factores son iguales.

Procedimiento de diseño:

Los pasos siguientes están dados para el diseño de un transformador choke con transferencia completa de energía. Para el diseño de un transformador choke de transferencia incompleta son válidos estos mismos pasos con la consideración de que la corriente de pico en el colector debe ser $(I_{p1}-I_{p2})$.

1.- Corriente de pico en el primario del transformador.

De la relación fundamental de voltaje en un inductor:

$$V = L \frac{di}{dt}$$

Si la transferencia de energía es completa, la corriente de rampa, desde cero hasta la corriente de pico de colector se

realiza en un tiempo t_c que es el que permanece cerrado el interruptor, y el voltaje de entrada puede escribirse como:

$$V_{in} = L_p \frac{I_{pp}}{t_c}$$

Considerando que:

$$\frac{1}{t_c} = \frac{f}{\delta_{max}}$$

entonces:

$$V_{in, min} = \frac{L_p I_{pp} f}{\delta_{max}}$$

Donde V_{in} es el voltaje de entrada, en volts.

L_p es la inductancia del devanado primario, en μH .

I_{pp} es la corriente de pico en el transformador, en A.

δ_{max} es el máximo ciclo de trabajo.

f es la frecuencia de conmutación, en kHz.

La potencia de salida es igual a la energía almacenada por ciclo de tiempo de operación:

$$P_{out} = \frac{1}{2} L_p I_{pp}^2 f$$

Por lo tanto:

$$I_{pp} = \frac{P_{out}}{V_{in, min}} = \frac{L_p I_{pp}^2 f \delta_{max}}{2 L_p I_{pp} f}$$

$$I_{pp} = I_c = \frac{2 P_{out}}{V_{in, min} \delta_{max}}$$

2.- Ciclo de trabajo mínimo y máximo.

En el convertidor flyback, la regulación se realiza variando el ciclo de trabajo de la conmutación dentro de ciertos

límites, los cuales son δ_{\min} y δ_{\max} . Si la entrada de voltaje varía de $V_{in,\min}$ a $V_{in,\max}$, entonces:

$$\delta_{\min} = \frac{\delta_{\max}}{(1 - \delta_{\max}) K + \delta_{\max}}$$

Donde
$$K = \frac{V_{in,\max}}{V_{in,\min}}$$

- 3.- Calcular la inductancia del devanado primario.

Esta inductancia puede calcularse por:

$$L_p = \frac{V_{in,\min} \delta_{\max}}{I_{pp} f}$$

- 4.- Selección del tamaño mínimo de núcleo:

$$A_c A_e = \frac{(25.32 L_p I_{pp} D^2) \times 10^9}{B_{\max}}$$

Donde D es el diámetro del alambre

B_{\max} es $B_{sat}/2$

Esta ecuación nos da una primera aproximación, por lo tanto, el núcleo puede variar.

- 5.- Calcular la longitud del entrehierro del núcleo.

En el convertidor flyback, el transformador choke usa la mitad de la capacidad de flujo, por lo tanto, el flujo y la corriente no pueden ser negativos. Este factor presenta un problema, puede llevar al núcleo hacia saturación.

Para solucionar este problema existen dos posibles soluciones. La primera utilizar un núcleo de gran volumen, o la segunda, introducir un entrehierro de aire en la trayectoria de flujo para alisar la malla de histeresis, disminuyendo la densidad de flujo de trabajo para el mismo nivel de CD.

Normalmente, la solución más común es la segunda, la cual ofrece transformadores más compactos.

El entrehierro de aire presenta una mayor reluctancia en la trayectoria del flujo, y la mayoría de la energía almacenada se encuentra en el volumen del entrehierro de aire ω_g , cuya longitud es l_g .

Entonces:

$$\frac{1}{2} L_p I_{pp}^2 = \left(\frac{1}{2} B_{max} H \nu_g \right) 10^{-8}$$

Donde $\omega_g = A_e l_g$

y

$$\mu_0 H = \frac{B_{max}}{0.4 \pi}$$

Donde μ_0 es la permeabilidad del aire y es igual a la unidad.

Por lo tanto:

$$l_g = \frac{(0.4 \pi L_p I_{pp}^2) \times 10^8}{A_e B_{max}^2} \text{ cm}$$

6.- Calcular el número de vueltas del primario.

Conociendo la longitud del entrehierro de aire, el número de vueltas puede calcularse como:

$$N_p = \frac{B_{max} l_g}{0.4 \pi I_{pp}}$$

o también:

$$N_p = \frac{(L_p I_{pp}) \times 10^8}{A_e B_{max}}$$

Donde cualquiera de las dos ecuaciones proporciona el mismo resultado.

7.- Calcular el número de vueltas del secundario.

El voltaje secundario V_s debe calcularse para el mínimo

voltaje de entrada con un ciclo de trabajo máximo.

Donde $V_{in,min} = 1.4 V_{in,CA}$ - voltaje de rizo de CD y caída del diodo.

Tomando en cuenta la caída del diodo, el voltaje de salida puede escribirse como:

$$V_{out} + V_D = V_{in,min} \frac{\delta_{max}}{1 - \delta_{max}} \frac{N_s}{N_p}$$

y por consiguiente:

$$N_s = \frac{N_p (V_{out} + V_D) (1 - \delta_{max})}{V_{in,min} \delta_{max}}$$

Consideraciones Generales para Transformadores de Alta Frecuencia.

En general los componentes magnéticos utilizados en la construcción de una fuente conmutada deben cumplir con ciertos estándares de seguridad tanto nacionales como internacionales. De esta manera para norteamérica se cuenta con los estándares de Underwriters Laboratories (UL) y para países europeos el West German Verband Deutscher Elektronotechniker (VDE).

Existen diferencias fundamentales entre los estándares de seguridad UL y VDE, el UL se concentra más en la prevención de riesgo de fuego, mientras el VDE está enfocado a dar seguridad al operador.

En la construcción de transformadores de aislamiento, UL y VDE limitan la temperatura de los devanados a un rango de 65 °C arriba de la temperatura ambiente.

En cualquier caso, es recomendable en la práctica, mantener en

un nivel bajo la temperatura que alcanzarán los transformadores de fuentes de poder conmutadas, ya que muchos de estos transformadores son construidos con ferrita, la cual tiene limitaciones térmicas. La ferrita tiene una temperatura de Curie arriba de los 200 °C, lo cual limita la temperatura de operación del núcleo a valores cercanos a los 100 °C.

La temperatura de Curie es la temperatura a la cual el material cambia sus propiedades electromagnéticas.

El estándar de seguridad VDE, por otra parte, tiene estrictos requerimientos en cuanto técnicas de aislamiento entre entrada y salida, la cual debe ser de 3750 volts de CA.

El impregnado de barniz no es necesario cuando se utilizan los transformadores con núcleo de ferrita. Además el ruido acústico asociado con transformadores de baja frecuencia no se presenta en transformadores de ferrita de alta frecuencia, los cuales operan generalmente arriba del rango de frecuencias audibles.

Esto no quiere decir que los transformadores de ferrita no generan ruido mecánico. Un fenómeno asociado con la ferrita, llamado magnetostricción, provoca resonancia mecánica en el núcleo.

INTRODUCCION.

La gran mayoría de fuentes de poder conmutadas son del tipo moduladas por ancho de pulso o PWM por las siglas en inglés de Pulse Width Modulated. Esta técnica varía el tiempo de conducción del transistor de conmutación durante el periodo de encendido para controlar y regular el voltaje de salida a un valor predeterminado. Aún cuando otros métodos pueden ser utilizados para el control y regulación, el método de modulación por ancho de pulso ofrece un desempeño excelente, como buena regulación de línea y de carga, y estabilidad durante variaciones de temperatura.

En los últimos años se han desarrollado un número considerable de circuitos integrados, los cuales incluyen todas las funciones necesarias para diseñar una fuente de poder conmutada con sólo añadir unos cuantos componentes externos.

2.4.1 TÉCNICAS DE AISLAMIENTO PARA SISTEMAS REGULADORES DE SWITCHEO.

Una de las características que las fuentes de poder conmutadas deben proporcionar a los usuarios es la de tener un alto aislamiento entre entrada y salida con el objeto de proteger al usuario de altos voltajes ó fugas de corriente.

En la siguiente figura se presentan dos diferentes diagramas de bloques, mostrando como se logra el aislamiento en una fuente de poder fuera de línea. Estos diagramas de bloques son universales, y deben ser utilizados en cualquier diseño básico de fuente de

poder conmutada, ya sea medio puente, puente completo, flyback , forward, etc.

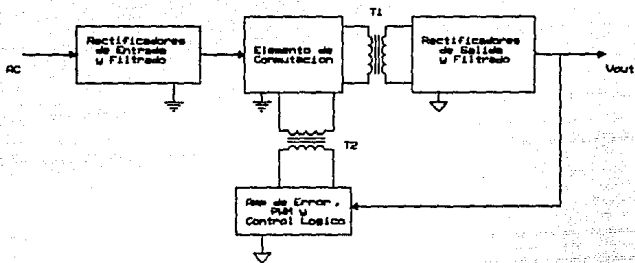


Figura (a)

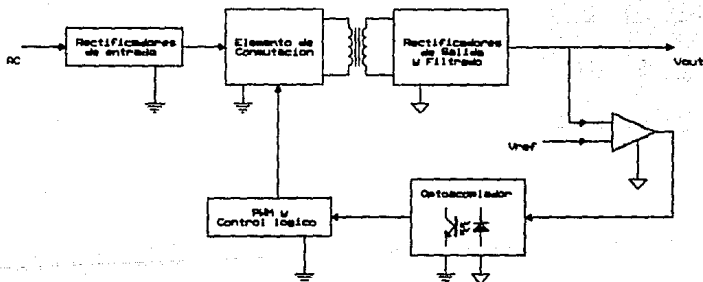


Figura (b)

Figura 2.21 Técnicas de aislamiento que se utilizan en fuentes conmutadas fuera de línea: (a) por transformador y (b) por optoacoplador.

En el diagrama de bloques de la figura 2.21(a), el amplificador de

error, el PWM y el circuito de control tienen una tierra común con los rectificadores de salida y el filtro. El aislamiento entre entrada y salida se logra en el transformador de potencia T_1 y en el transformador T_2 que maneja al transistor. En el diagrama de bloques (b) el circuito de control y el PWM tienen tierra común con el elemento de conmutación y los rectificadores de entrada y filtro. El aislamiento entre entrada y salida se logra con el transformador de potencia T_1 y el optoacoplador. Las dos técnicas de aislamiento mostradas tienen un excelente rendimiento si el diseño del circuito es bueno. Para escoger entre un circuito y otro se debe tomar en cuenta principalmente la economía y el tipo de convertidor conmutado de potencia. En general, el aislamiento a través de transformador puede ser utilizado en todas las diferentes diseños de convertidores de potencia, mientras que la versión del optoacoplador se utiliza más comunmente en convertidores flyback y forward.

2.4.1.1 SISTEMAS PWM.

Aunque muchas técnicas de conmutación pueden ser utilizadas en fuentes de poder conmutadas, la técnica de PWM de frecuencia ajustable es por mucha la opción más popular. En un sistema PWM un pulso cuadrado es normalmente generado para manejar al transistor de conmutación encendido o apagado. Si se varía el ancho del pulso, el tiempo de conducción del transistor es aumentado o disminuido de acuerdo a la variación en el ancho del pulso, de esta manera regulando el voltaje de salida.

El circuito de control PWM puede tener una sola terminal de salida, capaz de manejar a un convertidor de un solo transistor,

como puede ser un flyback o un forward. Si dos o más transistores son empleados, como sucede en un circuito medio puente o en un puente completo, es necesario un PWM con doble salida.

La figura 2.22 muestra los bloques básicos que conforman un simple controlador PWM y sus formas de onda asociadas. El circuito funciona como sigue. Un amplificador operacional compara la señal de realimentación de la salida de la fuente de poder con una referencia de voltaje V_{ref} ajustable, generando una señal de error la cual es amplificada y alimentada a la entrada inversora de un comparador. La entrada no inversora es alimentada con un diente de sierra con pendiente lineal, generado por un oscilador de frecuencia ajustable. La salida del oscilador se utiliza también para excitar a un flip-flop, produciendo salidas con ondas cuadradas en Q y \bar{Q} .

La salida de onda cuadrada del comparador y las salidas del flip-flop son utilizadas para alimentar las compuertas AND, habilitando cada salida cuando las dos entradas de la compuerta son "altas". El resultado es un tren de pulsos con ciclo de trabajo variable en los canales A y B. La figura muestra como el ancho del pulso de salida es modulado cuando la señal de error cambia su amplitud, como se muestra con las líneas punteadas. Normalmente las salidas de un controlador PWM son buffereadas externamente para poder excitar al principal transistor de potencia conmutado. Este tipo de circuito puede ser utilizado para excitar dos transistores o uno solo. Para este último caso las salidas se pasan a través de una compuerta OR, ó se utiliza una sola salida.

Las principales características de un PWM son frecuencia programable del oscilador, sección lineal del PWM con

ciclo de trabajo del 0% al 100%, tiempo muerto ajustable para prevenir conducción simultánea de los transistores de salida y simplicidad, confiabilidad y efectividad-costo

En los comienzos de los setentas, las fuentes de poder conmutadas comenzaron a expandirse comercialmente, lo que provocó que los fabricantes de circuitos integrados ofrecieran circuitos de control PWM en un solo chip. Siendo el primer chip en aparecer el Motorola MC3420 Circuito Control Regulador de Conmutación y el Silicon General SG3524 Circuito de Control PWM, el cual fue destinado a ser el estandar industrial.

Estos controladores PWM fueron y son el corazón de un completo diseño de fuentes de poder conmutadas, utilizados ya sea en aplicaciones de un solo canal o de dos canales. Al poco tiempo los fabricantes empezaron a introducir más circuitos de control PWM con características mejoradas y más funciones. El TL494 de Texas Instruments es una versión mejorada del SG3524, ofreciendo funciones como tiempo muerto ajustable, salida para transistores con gran capacidad para proporcionar corriente, control mejorado de límite de corriente, etc.

Con la introducción del MOSFET de potencia, los primeros circuitos de control PWM aparecieron con salidas totem-pole, capaces de manejar MOSFETs directamente así como bipolares, como el SG1525A y

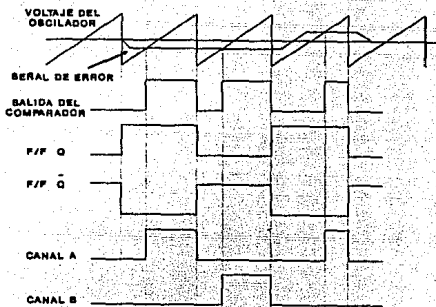
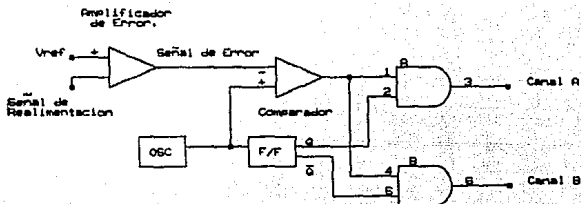


Figura 2.22 Circuito de control PWM y sus asociadas formas de onda.

el SG1526. Ofreciendo características adicionales como el apagado por falta de voltaje, inicio lento programable, límite de corriente digital y operación desde 1 Hz hasta 400 KHz.

Estos circuitos pueden ser utilizados en todas las topologías populares de conmutación. Algunas compañías han introducido al mercado circuitos controladores PWM optimizados para tener alta

eficiencia en convertidores de poder forward ó flyback. Un ejemplo de esto es el MC34060 controlador PWM de Motorola.

2.4.2 DESCRIPCIÓN DEL SG3526 CIRCUITO CONTROL POR MODULACIÓN DE ANCHO DE PULSO.

El SG3526 es un modulador por ancho de pulso de alto rendimiento, diseñado para reguladores conmutados con frecuencia fija y otras aplicaciones de control de potencia.

Las funciones incluidas en este circuito integrado son compensación contra la temperatura, referencia de voltaje, oscilador de diente de sierra, amplificador de error, modulador por ancho de pulso, medición del pulso y lógica, y dos salidas totem-pole de alta corriente totalmente capaces de manejar las capacitancias de los MOS FETs a altas velocidades.

Además son incluidas funciones de protección como arranque suave, apagado por bajo voltaje, límite de corriente digital, inhibición de pulso doble, tiempo muerto ajustable y retención de datos para medición de un pulso sencillo. Todos los puertos de control digitales son TTL y en series B son compatibles con CMOS. Diseños con lógica activa baja permite conexiones OR sencillas para mayor flexibilidad. La versatilidad de este dispositivo permite su implementación para manejar un solo transistor o reguladores push-pull los cuales pueden estar acoplados por transformador o sin este último. El SG3526 está especificado para un rango de temperatura en la juntura de 0 °C a 125 °C.

- Voltaje de operación de 8 a 35 volts.
- Referencia de voltaje 5.0 volts $\pm 1\%$.
- Rango del oscilador de 1 Hz a 400 KHz.
- Salida doble con capacidad de - 100 mA.

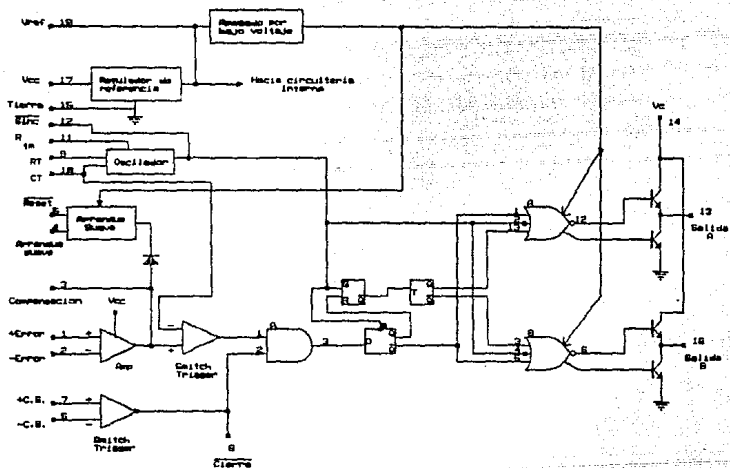


Figura 2.23 Diagrama esquematizado del circuito de control PWM SG3526.

ESTA TESIS NO DEBE
SALIR DE LA BIBLIOTECA

CAPITULO 3

ESTABILIDAD E INTERFERENCIA ELECTROMAGNETICA.

3.1 ESTABILIDAD.

La mayor parte de los reguladores conmutados son diseñados con un sistema de control realimentado en malla cerrada. Un diagrama típico de estos sistemas de control se muestra a continuación:

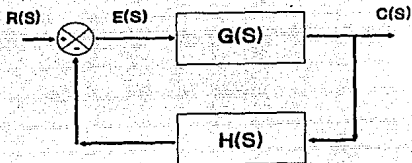


Figura 3.1 Diagrama de bloques de un sistema de control realimentado de malla cerrada.

En este diagrama se puede observar que la señal de salida es realimentada y comparada con la entrada. Una señal de referencia $R(s)$ es comparada con una señal realimentada $B(s)$ en un punto, y la señal de error $E(s)$ resultante se introduce al bloque $G(s)$ y una señal de salida $C(s)$ es obtenida.

Por lo tanto para obtener una función de transferencia $f(s)$ de malla cerrada, observamos que:

$$C(s) = G(s)E(s)$$

$$B(s) = H(s)C(s)$$

$$E(s) = R(s) - B(s) = R(s) - H(s)C(s)$$

$$C(s) = G(s)R(s) - H(s)G(s)C(s)$$

por lo tanto

$$f(s) = \frac{C(s)}{R(s)} = \frac{G(s)}{1 + G(s)H(s)}$$

El término $G(s)$ es la ganancia de malla abierta, mientras que el término $G(s)H(s)$ es llamada función de transferencia de malla abierta.

Para obtener una conclusión acerca de la estabilidad del sistema, la solución de la ecuación característica:

$$1 + G(s)H(s) = 0$$

dará los polos de la malla cerrada de la función de transferencia, a partir de la respuesta característica del sistema. Por lo tanto, la realimentación del sistema debe ser examinado para cada valor de ganancia de malla cerrada para determinar la razón de acercamiento entre ganancia de malla abierta y malla cerrada. El objetivo del análisis de estabilidad es el reducir el rango de ganancia de malla cerrada a la región de ganancia unitaria (0 db). También, que el punto de cambio de fase sea menor a 360° , una condición de estabilidad.

3.1.1 ANALISIS DE ESTABILIDAD EN FUENTES CONMUTADAS FUERA DE LÍNEA.

Función de Transferencia del Control de Salida.

El modulador por ancho de pulso de una fuente conmutada fuera de línea consiste a grandes rasgos, en un modulador, un amplificador de error, un transformador de aislamiento y un filtro LC.

La función de transferencia del control de salida utilizando un PWM en circuito integrado incluye la ganancia del modulador, el circuito de conmutación de potencia y las características del filtro de salida.

Utilizando solo un puerto de la topología de un PWM, un voltaje V_c

aplicado al puerto de control del comparador del PWM es comparado con un voltaje diente de sierra de amplitud constante V_s cambiando la salida del comparador de "0" a "1".

El ciclo de trabajo δ de la señal manejada es entonces:

$$\delta = \frac{V_c}{V_s}$$

La ganancia para los convertidores forward, push-pull y puente, está dada por:

$$\frac{V_{out}}{V_{in}} = \frac{N_s}{N_p} \delta = \frac{N_s}{N_p} \frac{V_c}{V_s}$$

donde N_s/N_p es la relación de transformación del convertidor.

La ganancia para el convertidor flyback, está dada por:

$$\frac{V_{out}}{V_{in}} = \frac{N_s}{N_p} \frac{\delta}{1-\delta} = \frac{N_s}{N_p} \frac{V_c}{V_s - V_c}$$

Para obtener la ganancia de voltaje de CD del control de salida del PWM las dos ecuaciones anteriores son diferenciadas con respecto a V_c , $\partial V_{out} / \partial V_c$.

Por lo tanto, para los convertidores forward, push-pull y puente tenemos:

$$\frac{\partial V_{out}}{\partial V_c} = \text{Ganancia de CD} = \frac{V_{in} N_s}{V_s N_p}$$

o también:

$$(\text{Ganancia de CD})_{dB} = 20 \text{ Log}_{10} \left(\frac{V_{in} N_s}{V_s N_p} \right)$$

y para un convertidor flyback:

$$\frac{\partial V_{out}}{\partial V_c} = \text{Ganancia de CD} = \frac{V_{in}}{(V_s - V_c)^2} \frac{N_s}{N_p}$$

o también:

$$(\text{Ganancia de CD})_{dB} = 20 \text{ Log}_{10} \left(\frac{V_{in}}{(V_s - V_c)^2} \frac{N_s}{N_p} \right)$$

Amplificador de Error.

En la mayoría de los PWM, el amplificador de error es un amplificador operacional de alta ganancia, el cual genera una señal de error hacia la entrada de control del modulador.

Examinando un simple amplificador operacional

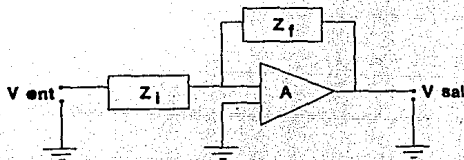


Figura 3.2 Amplificador operacional con impedancias de realimentación.

La función de transferencia de este amplificador, está dada por:

$$\frac{V_{out}}{V_{in}} = \frac{Z_f}{Z_i}$$

A partir de que Z_f y Z_i son impedancias complejas, aplicando la transformada de Laplace obtenemos:

$$\frac{V_{out}}{V_{in}} = \frac{(\tau_1 s + 1)(\tau_2 s + 1)}{\tau_3 s (\tau_4 s + 1)}$$

El operador τ representa las constantes de tiempo RC.

A pesar de que existen muchos circuitos compensadores de error, estos circuitos pueden ser derivados de la función de transferencia anterior.

3.1.2 Medidas de Estabilidad.

Aunque existen numerosos métodos para medir la ganancia total de malla de una fuente de alimentación conmutada, una manera muy simple y muy utilizada es la medición de la respuesta transitoria de la fuente. La respuesta transitoria es medida por conmutación de la carga de salida de 75% a 100% del valor total a un rango de dos veces la frecuencia de la línea de CA de entrada. Estos cambios en la carga forzan al amplificador de realimentación de una condición de malla abierta a una condición de malla cerrada al final del tiempo de recuperación.

La siguiente figura muestra unas respuestas transitorias típicas a cambios de carga de $\pm 25\%$:

La conmutación de la señal A causa al voltaje de salida un "tip" ó salto. La magnitud V_r de este transitorio depende principalmente de la resistencia equivalente en serie del capacitor de salida, mientras que el tiempo de recuperación t_r es función del filtro de salida y de la respuesta de la malla.

La figura B muestra la respuesta de recuperación deseable.

La figura C tiene también una respuesta aceptable a pesar del

"ringing" que permanece durante un ciclo ó dos.

La figura D, sin embargo, muestra una tendencia de la fuente de poder hacia la oscilación.

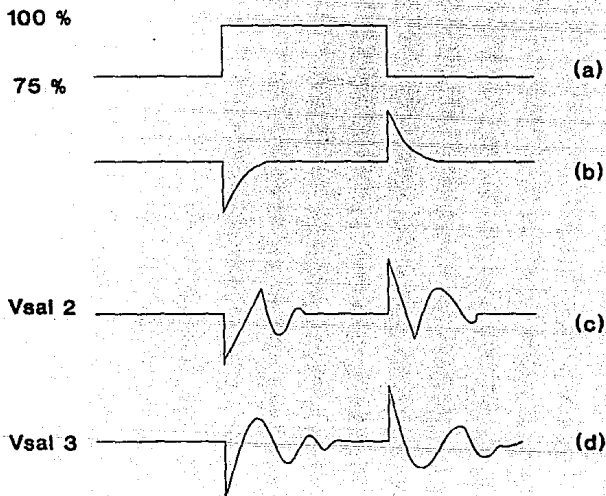


Figura 3.3 Respuesta transitoria de una fuente de poder conmutada con diferentes valores en la compensación del amplificador causadas por la variación del $\pm 25\%$ en la carga.

3.2 INTERFERENCIA ELECTROMAGNETICA.

INTRODUCCIÓN.

Se han establecido estándares internacionales para interferencia electromagnética (IEM), los cuales obligan a los fabricantes de equipo electrónico a minimizar la interferencia radiada y conducida por sus equipos a niveles aceptables.

En los Estados Unidos el documento que establece estos estándares es el FCC Docker 20 780, mientras que los estándares de seguridad de la Alemania Occidental Verbant Deustcher Elektronotechniker (VDE), ambos han sido ampliamente aceptados.

Es muy importante entender que ambos, ya sea el FCC o el VDE, incluyen a los subensamblajes para cumplir con sus estándares, lo que se toma en cuenta es el equipo final o total, donde la fuente conmutada de alto poder va a ser utilizada. El equipo en su totalidad es el que debe de cumplir con las especificaciones de IEM e interferencia de radio frecuencia (IRF).

3.2.1 Especificaciones para Ruido de las FCC y VDE.

Los dos documentos, el FCC y el VDE, se abocan a supresión de IRF generada por equipo conectado a la línea de CA, el cual utiliza circuitería digital de alta frecuencia. La VDE ha dividido la regulación para IRF en dos categorías, siendo la primera, alta frecuencia generada no intencionalmente por el equipo que va de 0 a 10 KHz y la segunda, trata con generación intencional de alta frecuencia por equipo arriba de los 10 KHz.

Por otra parte la FCC incluye regulación para IRF a todos los

dispositivos electrónicos y sistemas los cuales generan y utilizan señales de reloj o pulsos en un rango mayor de los 10 KHz.

Las especificaciones FCC clase A cubren ambientes comerciales, industriales y de negocios. La clase B cubre ambientes residenciales y es más estricto que la clase A.

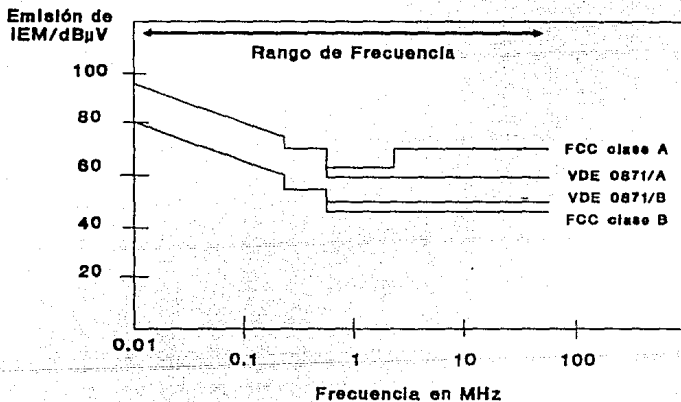


Figura 3.4 Curvas de regulación VDE y FCC, las cuales muestran las emisiones máximas permitidas de IEM en dB por μV .

3.2.2 Fuentes de Interferencia de Radiofrecuencia (IRF) en Fuentes Conmutadas de Potencia.

Toda fuente de poder conmutada es un fuente de interferencia de radiofrecuencia debido a los rapidísimos tiempos de caída y subida de corriente y las formas de onda de voltaje inherentes a la operación del convertidor. Las principales fuentes de ruido por conmutación son los transistores de conmutación, los rectificadores principales, los diodos de salida, los diodos protectores de los transistores y por supuesto la propia unidad de control. Dependiendo de la topología del convertidor utilizado, el nivel de ruido debido a la IRF en las entradas principales puede variar de crítico a muy crítico.

Los convertidores flyback, los cuales por diseño tienen una onda triangular como entrada, generan menos IRF que convertidores con formas de onda de corriente rectangulares, como los convertidores de puente.

Análisis por Fourier demuestran que las amplitudes de las armónicas de alta frecuencia de una onda triangular, decaen a razón de 40 dB por década, comparadas con 20 dB por década de una onda rectangular.

3.2.2.1 Filtros de Entrada de CA para Supresión de IRF.

El método más común de supresión de ruido en una fuente conmutada de potencia, es la utilización de un filtro LC para supresión de IRF en modo diferencial y en modo común.

Normalmente el inductor de acoplamiento está insertado en serie con una de las líneas de CA, mientras que los capacitores se encuentran entre las líneas (llamados capacitores X) y entre cada línea y tierra (llamados capacitores Y).

Las capacitancias e inductancias pueden encontrarse entre los siguientes valores:

C_x : 0.1 a 2 μF

C_y : 2200 pF a 0.033 μF

L : 1.8 mH a 25 Amp. a 47 mH a 0.03 Amp.

La siguiente figura muestra el estándar para un filtro de entrada en una fuente conmutada de potencia.



Figura 3.5 Filtro de entrada para fuente conmutada para supresión de ruido de IRF.

Durante la selección de los componentes del filtro es importante asegurarse de que la frecuencia de resonancia del filtro de entrada está por debajo de la frecuencia de trabajo de la fuente de potencia.

Por otra parte, el filtrado del ruido se hace mucho más sencillo al aumentar la frecuencia de trabajo de la fuente de potencia. La resistencia R a través de las líneas de CA es una resistencia de descarga para los capacitores X, y es recomendada por las

especificaciones de seguridad de la VDE-0806 e IEC-380.

El hecho es que IEC-380 sección 8.8 establece que si el capacitor X de IRF tiene un valor mayor a 0.1 μF , un resistencia de descarga del valor siguiente es necesaria:

$$R = \frac{t}{2.21 C}$$

donde $t = 1$ segundo

C es la suma de los capacitores X en μF .

Una reducción mayor de la interferencia de voltaje simétrica y asimétrica puede lograrse por medio de la inserción de un choke extra en la línea como se muestra a continuación:

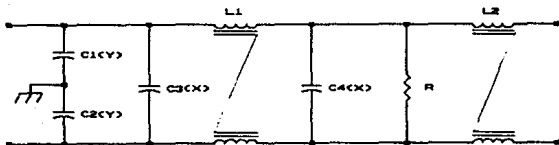


Figura 3.6 Filtro de línea de AC mejorado.

Lo que provoca L_2 es que se limita la corriente de $C_4(X)$.

Aunque los circuitos descritos suprimen la IRF generada a niveles aceptable, es importante entender que si el ensamble ó empacado de la fuente de potencia o el layout cambia, un cierto filtro puede o no funcionar adecuadamente. Por ejemplo, si un transistor de potencia o rectificador de potencia, el cual maneja formas de onda

de alta frecuencia, está directamente montado sobre el chasis de la fuente de potencia, con solamente una mica como aislamiento entre los dos, si el chasis esta conectado al conductor de tierra de la línea de CA , el ruido de radiofrecuencia será acoplado al conductor de tierra, disminuyendo la efectividad del filtro principal. Se ha visto que en transistores de conmutación TO-3 trabajando a 20 KHz con 200 volts en la entrada, montado en un disipador aterrizado con una mica como aislamiento, genera una corriente de radiofrecuencia de 1 mA. a 1 MHz.

La solución es colocar una placa de metal entre aislantes, entre el transistor y el chasis, conectando la placa a tierra. Esta técnica elimina efectivamente el capacitor creado por la mica del transistor, reduciendo las corrientes de radiofrecuencia.

El layout del sistema y de la fuente de potencia son muy importantes en la reducción o eliminación de los problemas de IRF.

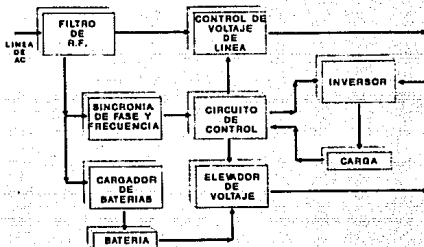
El diseñador debe tener mucho cuidado analizando todos los problemas potenciales antes de seleccionar el filtro de línea.

CAPITULO 4

DESCRIPCION Y DESARROLLO DE LA UPS PROTOTIPO.

INTRODUCCION.

En este capítulo se describe detalladamente, cada una de las etapas que conforman a la UPS desarrollada, las cuales se muestran en el siguiente diagrama a bloques:



El voltaje de CA de la línea comercial, pasa a través de un filtro que protege a la misma línea y al sistema UPS de interferencia electromagnética. Después la energía de la línea pasa a la etapa de sincronía de fase, frecuencia y nivel, donde se detecta su buen o mal estado. De esta etapa se obtiene una señal que accionará al control de voltaje, el cual dejará o no pasar la energía de la línea hacia el inversor, quien permanentemente alimenta a la carga con corriente alterna. En caso de falla en la energía comercial, el voltaje se tomará de una batería de 12 volts y se elevará a 170 volts aproximadamente para alimentar al inversor, convirtiendo este voltaje directo, en alterno. El sistema cuenta con un cargador que mantiene en buen estado a la batería. El circuito de control lleva a cabo acciones sobre las diferentes etapas de acuerdo a señales que recibe de las mismas, para el correcto funcionamiento del sistema.

4.1 ETAPA INVERSORA.

Esta etapa es la encargada de convertir la señal de CD en una señal de CA, la cual finalmente se aplica a la carga.

Esta conversión se hace a través de un inversor de onda cuadrada como el mostrado en la Figura 4.1.

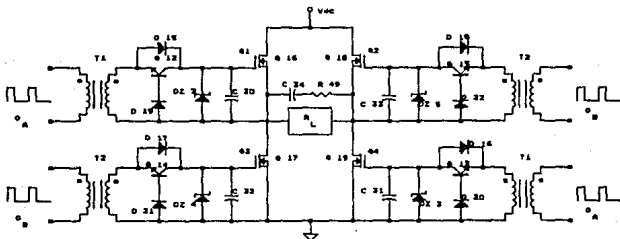


Figura 4.1 Inversor de onda cuadrada.

El circuito funciona de la siguiente manera: El transformador T1 se alimenta con una onda rectangular con un ciclo de trabajo menor al 50% para evitar la conducción simultanea de los dos pares de transistores , Q16 Q19 y Q17 Q18.

El transformador T2 también se excita con una onda rectangular, con el mismo ciclo de trabajo que la señal de T1 pero defasada 180 grados.

El transformador T1 enciende y apaga a Q16 y Q19, haciendo que la corriente fluya de Q16 a Q19 a través de la carga, obteniendo así un semiciclo de onda alterna.

Para producir otro semiciclo, una vez que se han apagado Q16 y Q19, el transformador T2 enciende a Q17 y Q18, provocando que la corriente fluya en el otro sentido a través de RL.

El voltaje que entregará el sistema UPS será de 115 V_{rms}, debido a que hay equipo extranjero que no trabaja con más de 118 V_{rms}, por lo que se entregarán 115 V_{rms}, exista o no línea de alimentación. Si consideramos que a una carga la alimentamos con una señal de corriente alterna sinusoidal de 115 V_{rms}, el voltaje de pico de ésta es:

$$V_p = V_{rms} \sqrt{2} = 115\sqrt{2} = 162.63 \text{ V}_{pico}$$

Si se requiere una potencia en la carga de 175 watts se tiene que:

$$I_{rms} = \frac{P_{sal}}{V_{rms}} = 1.52 \text{ A}$$

y la corriente de pico es:

$$I_{pico} = I_{rms} \sqrt{2} = 2.15 \text{ A}$$

Puesto que existe una caída de voltaje causada por las resistencias R_{DS} del canal de los MOSFETs IRF630 de 0.4 Ω (recuérdese que en el puente inversor en cada semiciclo se encienden dos MOSFETs al mismo tiempo), por lo tanto:

$$V_{Rds} = 2(R_{ds \text{ on}})(I_p) = 1.72 \text{ V}$$

Por lo tanto, el voltaje de CD aplicado al puente inversor es:

$$V_{cd} = 162.63 + 1.72 + 1 = 165.35 \text{ Volts}$$

donde se considera una caída de 1 volt en el filtrado de IRF.

Si se desea entregar a la carga un voltaje de 115 V_{rms} , el ciclo de trabajo debe ser:

$$V_{rms}^2 = \frac{1}{T} \int_0^T V_p^2 dt$$

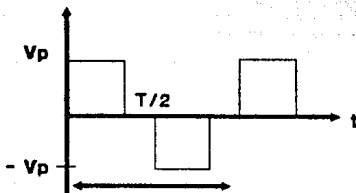


Figura 4.2
Forma de onda de la
señal de salida de
la UPS.

De la figura 4.3:

$$V_{rms}^2 = \frac{1}{T} \left[\int_0^{\tau_1} V_p^2 dt + \int_{\tau/2}^{\tau_2} (-V_p)^2 dt \right] ; \tau_1 = \tau_2 = \tau$$

$$= \frac{1}{T} V_p^2 2\tau$$

si el ciclo de trabajo es τ/T se tiene que:

$$V_{rms} = \tau \delta V_p^2$$

Por lo tanto

$$2 \delta = \frac{V_{rms}^2}{V_p^2}$$

de donde
$$\delta = \frac{V_{rms}^2}{2 V_p^2} ; \quad \text{si } V_p = 163.62 \text{ Volts}$$

entonces
$$\delta = \frac{115^2}{2(163.62^2)} = 0.2469$$

Por consiguiente, cuando no hay línea de alimentación, el voltaje se toma de la batería y se eleva a un valor tal que la etapa inversora entregue 115 V_{rms}. (ver 4.2) este valor pico debe ser de 163.62 Volts.

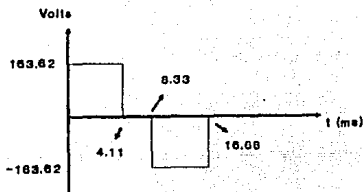


Figura 4.3 Señal de salida del sistema UPS.

La onda cuadrada se toma originalmente de la salida del VCO (Voltage Control Oscillator) del decodificador de tonos LM567, esta onda se aplica a unas compuertas OR exclusivas para generar las señales que excitan a los transformadores T₁ y T₂. Las compuertas OR exclusivas se encuentran conectadas como en la Figura 4.4.

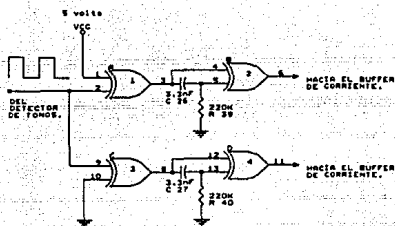


Figura 4.4 Etapa excitadora de la etapa inversora.

Las redes RC que se encuentran a la entrada de las compuertas 2 y 4 crean un pequeño pulso, el cual genera el tiempo muerto necesario para evitar que conduzcan simultáneamente los pares de transistores. Observando las formas de onda y la tabla de verdad de la Figura 4.5, tenemos que el pulso se genera con el flanco de subida de la señal cuadrada. Mientras este pulso tenga un voltaje mayor a $V_{cc}/2$, el cual es el umbral de transición para CMOS, tenemos un nivel bajo a la salida de la compuerta. Cuando el nivel del pulso decae por debajo de $V_{cc}/2$, a la salida se obtiene un nivel alto, hasta que llega el flanco negativo de la señal proveniente del VCC.

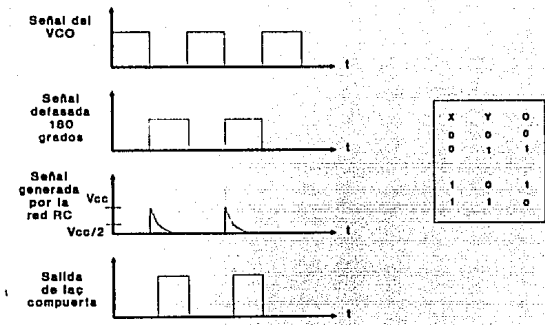


Figura 4.5 Formas de onda de la etapa excitadora del inversor.

La duración del tiempo muerto depende del retardo de la red RC, este retardo se puede calcular de la siguiente forma:

Sabemos que:

$$V_R = k e^{-t/RC}$$

por lo que para obtener un tiempo muerto de 4 ms, ya que

$$\frac{1}{2(60\text{Hz})} = 4.11 \text{ ms} \approx 4 \text{ ms}$$

Tenemos que $V_R = V_{cc}/2$ donde $V_{cc} = 5$ volts, ya que se están empleando circuitos de la serie HC y su polarización máxima es de 6 volts, por lo tanto, $k = V_{cc}$, entonces:

$$R = - \frac{t}{C \ln (V_R/V_{CC})}$$

si $C = 3.3 \text{ nF}$.

$R = 1.7487 \text{ M}\Omega \approx 1.5 \text{ M}\Omega$

Con el proceso anterior, obtenemos como resultado, reducir el ancho del pulso unos cuantos milisegundos, logrando tiempos muertos suficientemente grandes para que no enciendan simultáneamente los pares de transistores.

La compuerta 1 tiene como función defasar a la señal 180 grados, para excitar en un semiciclo a los transistores Q_{17} y Q_{18} del inversor. Debido al retraso que genera una compuerta, el tiempo muerto es más grande que el de la otra señal, por lo que es necesario incluir una compuerta más, únicamente para blanquear e igualar la duración de los tiempos muertos en ambas señales.

La forma de onda que finalmente se obtiene se muestra en la Figura 4.6.

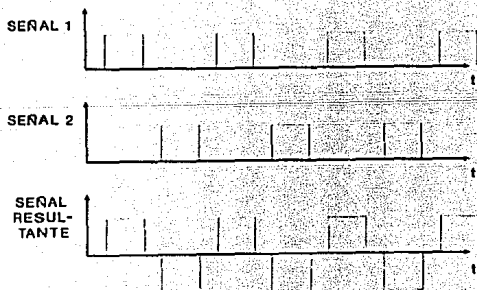


Figura 4.6 Forma de onda con tiempos muertos.

Estas señales para poder excitar al transformador necesitan de un buffer de corriente, ya que los circuitos HCMOS no proporcionan la corriente necesaria, típicamente proporcionan 25 mA cuando $V_{cc} = 5$ volts. La configuración empleada se muestra en la Figura 4.7

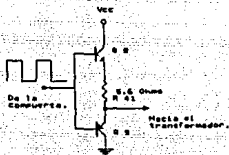


Figura 4.7 Etapa buffer del inversor de onda cuadrada.

Con un nivel alto a la entrada del buffer Q_8 se enciende y Q_9 se apaga obteniendo un nivel alto a la salida. Para proporcionar 500 mA máximo en el momento de encendido tenemos que R es:

$$R = \frac{V_{cc} - V_{ce \text{ sat}}}{500 \text{ mA}} = 9.6 \Omega$$

ya que en el momento de cargar la capacitancia de entrada de los VMOS, éstas se presentan como un corto circuito.

Cuando el nivel es bajo a la entrada del buffer, Q_9 se enciende y Q_8 se apaga obteniendo a la salida un nivel bajo de 0.2 volts.

Después del buffer viene una red RC la cual tiene el propósito de evitar la resonancia del sistema debido a la inductancia que presenta el transformador y la capacitancia de los VMOS.

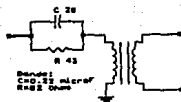


Figura 4.8 Red de compensación.

El capacitor se carga con un voltaje igual a V_{cc} , provocando un pulso que se aplica al transformador, saturándolo, ya que su permeabilidad es muy baja.

La resistencia hace que el sistema sea sobreamortiguado limitando la corriente del devanado a:

$$I_{estable} = \frac{V_c}{R} = \frac{4 \text{ volts}}{82 \Omega} = 48 \text{ mA}$$

así se evitan sobrepasos negativos de corriente y oscilaciones parásitas, obteniendo pulsos en el primario del transformador con un valor máximo de 4 volts, como se muestra en la Figura 4.9.

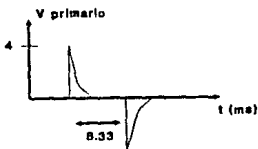


Figura 4.9

Forma de onda en el primario de los transformadores T_1 y T_2 .

El transformador tiene una relación entre primario y secundario de 1:3. Su función es la de aislar a la carga del sistema y proporcionar una señal de excitación adecuada para manejar al MOSFET de la etapa inversora. Como el pulso en el primario del transformador es de 4 volts de pico, en el secundario se tienen pulsos de 12 volts de pico, suficientes para encender al MOSFET. Para salvar costos y espacio, se buscó que los transformadores de la etapa inversora fueran lo más pequeños posible, por lo que se utilizan núcleos laminados pequeños de 1cm por 1 cm. Debido a la baja permeabilidad de estos núcleos, son fácilmente saturables por lo que en el secundario se colocó un arreglo que mantiene encendido al MOSFET durante el mismo tiempo que dura el pulso de excitación. Esta configuración se muestra en la Figura 4.10.

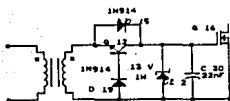


Figura 4.10 Etapa excitadora de MOSFETs.

Quando se aplica una señal cuadrada a un transformador de baja permeabilidad, lo que sucede es que el flujo del núcleo sigue, en un principio, a la señal, hasta que se satura y cae a cero. Cuando llega el flanco negativo de la señal cuadrada, el flujo cambia de dirección y el transformador se vuelve a saturar pero ahora en el otro sentido, esto si se excede la capacidad volts-segundo del núcleo. De esta manera en el primario del transformador tenemos una forma de onda como la de la Figura 4.11.

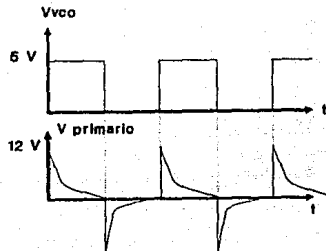


Figura 4.11 - Voltaje en el primario del transformador , etapa inversora.

Durante la parte positiva de la forma de onda, Dis está polarizado en directa y recibe un voltaje de excitación positivo en la compuerta.

Cuando T se satura, Dis aísla el desplome del voltaje en el devanado del transformador y C₃₀ mantiene el voltaje durante un tiempo limitado solamente por la corriente de fuga de la compuerta. Cuando llega el pulso negativo de -12 volts, Q₁₂ se enciende descargando a C₃₀ y apagando completamente a Q₁₆. Cuando el transformador vuelve a saturarse, Q₁₂ se apaga.

D₁₉ tiene la función de limitar el voltaje entre emisor y base, ya que si este voltaje rebasa, en inversa, los 5 volts, la juntura base emisor se avalancha. De esta manera:

$$V_{be \text{ max}} = V_{be} + V_{D19} \text{ en directa} = 1.4 \text{ volts}$$

Para limitar el pico positivo de voltaje mayores de 13 volts se

colocó a Dz 2 y evitar así los daños a la compuerta del MOSFET.
Condición que puede suceder circunstancialmente al momento de
encender al sistema.

4.2 ETAPA ELEVADORA DE VOLTAJE.

Esta etapa está constituida básicamente por una fuente de alimentación conmutada que eleva el voltaje de la batería de 16 volts de CD, a 163.6 volts de CD, que se entrega a la etapa inversora cuando se necesita potencia de respaldo, ya sea porque la línea de alimentación principal se encuentra fuera de los rangos requeridos (voltaje de la línea menor a 95 V_{rms} o frecuencia fuera del rango preestablecido, es decir, $60 \text{ Hz} \pm 3\text{Hz}$ o se requiera alimentación sin línea). La etapa inversora necesita 163.6 volts de CD debido a que la carga debe tener 115 V_{rms} . De la etapa inversora sabemos que $\delta = 24.2\%$ y $V_{rms} = 115 V_{rms}$.

$$V_{pico} = \sqrt{\frac{V_{rms}^2}{2\delta}} = \sqrt{\frac{115^2}{2(0.246)}} = 163.6 \text{ volts}$$

El diagrama de bloques de la etapa elevadora de voltaje es como el mostrado en la Figura 4.12.

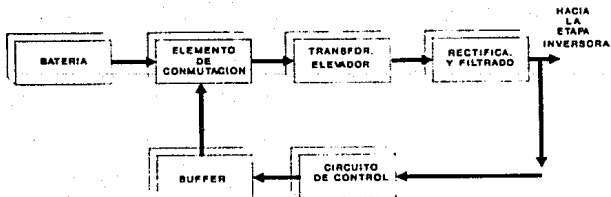


Figura 4.12 Diagrama de bloques de la etapa elevadora.

Esta etapa debe diseñarse para suministrar a la carga 175 watts, por lo tanto, el transformador elevador debe manejar dicha potencia.

Para esta etapa se utiliza un circuito de control que es un modulador por ancho de pulso que tiene salida dual por lo que se utilizan dos transformadores, uno para cada salida. Estos transformadores trabajan en contrafase, por lo tanto, cada transformador debe manejar 87.5 watts.

Después de varias pruebas a diferentes transformadores comerciales, se utiliza para esta etapa un transformador de ferrita que puede suministrar 80 watts.

4.2.1 Diseño del Transformador de Potencia.

El voltaje a la salida de la etapa elevadora debe ser de 163.6 volts, pero el circuito de control tiene un tiempo muerto mínimo del 3% para evitar la conducción simultanea de los transistores de potencia que funcionan en contrafase, por lo tanto, el ciclo de trabajo para cada salida es de 47%, ya que la salida es dual. La frecuencia de conmutación es de 30 Khz.

Por lo tanto el voltaje promedio en el secundario debe ser de:

$$V_s = \frac{163.6}{2\delta} = \frac{163.6}{0.96} = 170.4 \text{ volts}$$

1.- Para este circuito se selecciona un núcleo de ferrita con una

$$B_{max} = 3\ 000 \text{ Gauss y } A_e = 0.96 \text{ cm}^2.$$

Por lo tanto

$$B_{sat} = \frac{B_{max}}{2} = 1\ 500 \text{ Gauss}$$

2.- La corriente de pico en el primario es:

$$I_{pp} = \frac{2 P_{out}}{V_{inmax} \delta_{max}} = \frac{2(80)}{10(0.47)} = 34.04 \text{ Amperes.}$$

3.- Inductancia primaria del transformador

$$L_p = \frac{V_{inmin} \delta}{I_{pp} f} = \frac{10(0.47)}{34.04(30 \times 10^{-3})} = 4.45 \mu\text{H}$$

4.- Cálculo del calibre

$$400 \text{ CM/a } (34.04 \text{ A}) = 13 \text{ 616 CM}$$

y de tablas de alambre de cobre tenemos que el calibre adecuado para dicha corriente es el número 8 (ver Anexo A).

5.- Número de vueltas en el primario

$$N_p = \frac{L_p I_{pp} 10^8}{A_e B_{max}} = \frac{(4.45 \times 10^{-6})(34.04)10^8}{(0.96)(1500)} = 10.52 \text{ vueltas}$$

6.- Número de vueltas en el secundario

$$N_s = \frac{N_p (V_{out} + V_D)(1 - \delta_{max})}{V_{inmin} \delta_{max}} = \frac{10.5 (170.4 + 1)(1 - 0.47)}{10 (0.47)} = 202.9 \text{ vueltas}$$

7.- Calibre en el secundario.

Se requiere a la salida una potencia igual a $P_{out} = 80 \text{ watts}$ y un voltaje en el secundario de 163.6 volts, por lo tanto:

$$I_s = \frac{80 \text{ W}}{163.6 \text{ V}} = 0.488 \text{ A}$$

y $400 \text{ CM/A}(0.488\text{A}) = 195.51 \text{ CM}$

de tablas tenemos que el calibre correspondiente es del número 27. Todos estos calculos son los mismos para los dos transformadores utilizados.

El diagrama eléctrico de la etapa elevadora se muestra en la siguiente Figura:

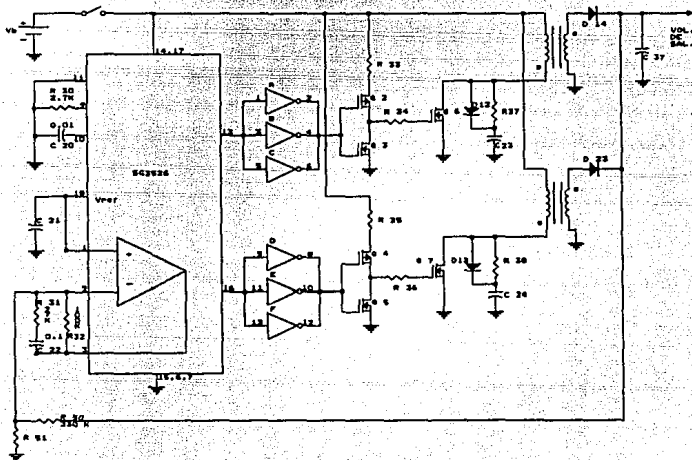


Figura 4.13 Etapa elevadora de voltaje.

El circuito de control funciona basado en la técnica de modulación por ancho de pulso (PWM). El circuito genera pulsos cuadrados para manejar el apagado y encendido de los transistores de conmutación Q7 y Q6. Este circuito tiene dos salidas, (terminales 13 y 16), que generan pulsos cuadrados en contrafase. Por variación del ancho de los pulsos de salida, el tiempo de conducción de Q7 y Q6 aumenta o

disminuye, regulando así, el voltaje de salida.

Ya que el voltaje de salida en el secundario del transformador después de la rectificación debe ser de 170.4 volts de corriente directa, se toma una muestra de éste y como un divisor de voltaje por el comparador de error, (pata 2), la cual compara este voltaje con el voltaje de referencia aplicado en la entrada no inversora del comparador, (pata 1).

Cuando el voltaje de realimentación tomado de la salida del transformador es mayor a 5 volts en la pata 2, el PWM disminuye el ancho de pulso a la salida y por consiguiente disminuye el tiempo de encendido de los transistores, regulando así el voltaje de salida.

Los valores de R_{50} y R_{51} deben ser:

$$V_{pata2} = \frac{R_{51}}{R_{50} + R_{51}} V_{sal}$$

Si se requiere que cuando $V_{sal} = 163.6$ volts, $V_{pata2} = 5$ volts, entonces, fijando R_{51} a $10 \text{ K}\Omega$ tenemos que

$$R_{50} = \frac{R_{51}}{V_{pata2}} V_{sal} - R_{51} = \frac{10 \text{ K}\Omega}{5 \text{ V}} (163.6) - 10 \text{ K}\Omega = 317.2 \text{ K}\Omega$$

$\approx 330 \text{ K}\Omega$

El tiempo muerto a la salida del PWM se fija en 3X del periodo de conmutación para entregar el voltaje deseado a la etapa inversora, 163.6 volts de CD, este tiempo muerto es el mínimo que entrega el PWM y se logra colocando la pata 11 del circuito a tierra.

La frecuencia de conmutación se fija con R_{30} y C_{20} y es de 30 KHz. Para obtener los valores de R_{30} y C_{20} se conoce el periodo de la

señal de 30 KHz, que es:

$$T = \frac{1}{f} = 0.033 \text{ mseg}$$

Con este valor de T en mseg, se fija $C_{20} = 0.01 \mu\text{f}$ y utilizando la gráfica de período de oscilación proporcionada por el fabricante se obtiene el valor de R_{30} .

$$R_{30} = 2.7 \text{ K}\Omega$$

Para evitar que el PWM entre en oscilación o para evitar mal funcionamiento en su modulación por ancho de pulso debido a errores de fase entre las salidas, patas 13 y 16, y la entrada del amplificador de error, pata 2, se coloca una red de compensación entre las patas 2 y 3 del modulador para corregir estos errores de fase. La red de compensación es un filtro paso bajas:

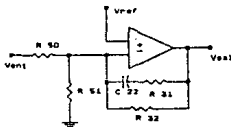


Figura 4.14 Red de compensación.

La frecuencia de corte de esta red, debe calcularse mediante su función de transferencia. Esta frecuencia de corte debe estar por debajo de la frecuencia de conmutación.

La ganancia de voltaje de la red de compensación es, por superposición:

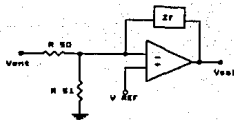


Figura 4.15 Red de compensación simplificada.

Si $V_i = 0$ y $V_{ref} = 5$ volts, entonces:

$$A_v = 1 + \frac{Z_f}{R_{50}R_{51}}$$

Si $V_{ref} = 0$ y V_{ent} es diferente de 0 volts

$$A_v = - \frac{Z_f}{R_{50}}$$

Por lo tanto:

$$A_v = \frac{R_4 + Z_f}{R_{51}}$$

$$\text{donde } Z_f = \frac{SC_{22}R_{31}R_{32} + R_{32}}{SC_{22}(R_{31} + R_{32}) + 1}$$

como

$$H(s) = \frac{V_o}{V_i}$$

$$H(s) = \frac{R_{51}}{R_{51} + R_{31}} + \frac{\frac{(R_{31} - R_{32})R_{51}}{C_{22}(R_{31} + R_{32})(R_{51} + R_{31})}}{s + \frac{R_{51} + R_{32}}{C_{22}(R_{31} + R_{32})(R_{51} + R_{31})}}$$

Por lo tanto sustituyendo valores si $R_{32} = 100$ K Ω , $R_{31} = 27$ K Ω , 10 K Ω y $C_2 = 0.1$ μ F, tenemos que la frecuencia de corte es:

$$f_c = \frac{R_{s1} + R_{s2}}{C_{z2}(R_{s1} + R_{s2})(R_{s1} + R_{s1})} = 234 \text{ Hz}$$

El elemento de conmutación está constituido por Q7 y Q6 los cuales son manejados por las salidas 13 y 16 el circuito de control, respectivamente.

Los transistores Q7 y Q6 son MOSFETs de potencia los cuales tienen sus respectivos circuitos buffer, que deben proporcionar la corriente necesaria para manejar adecuadamente la capacitancia de sus compuertas.

Los transistores Q7 y Q6 no son manejados directamente por el circuito de control debido a que este circuito presenta altos tiempos de levantamiento y caída (típicos de 300 ns) lo cual afecta la velocidad de conmutación de ellos.

Por lo tanto, para alcanzar tiempos de conmutación altos, se utiliza un circuito buffer configuración "source común", el cual proporciona una corriente de carga y descarga dada por:

$$I_{\text{carga}} = \frac{(C_{iss} - C_{rss})V_{gs}}{t_r} = 600 \text{ mA}$$

$$I_{\text{descarga}} = \frac{C_{rss} V_{i_{\text{max}}}}{t_r (1 - \delta_{\text{max}})} = 202 \text{ mA}$$

Los valores necesarios para calcular estas corrientes se obtienen de datos del fabricante de los MOSFETs de potencia Q7 y Q6 (IRF 240).

Los transistores utilizados en el "source común" son: Q2 y Q4 (IRF D9123) $V_{ds_{\text{max}}} = -60$ volts e $I_{d_{\text{max}}} = -800$ mA y, Q3 y Q5 (IRF D113) con $V_{ds_{\text{max}}} = 60$ volts e $I_{d_{\text{max}}} = 800$ mA.

Debido a que la configuración "source común" invierte la fase de la señal, es necesario colocar antes de él, un circuito inversor (4049), el cual a su vez funciona también como buffer.

Durante la transición de alto a bajo o viceversa de la señal que entra a Q2 y Q4 ó Q3 y Q5, existe un instante en que ambos transistores Q2 y Q3 ó Q4 y Q5, se encuentran encendidos por lo que la fuente de 16 volts sólo ve como carga a la resistencia de encendido Rds de los transistores, lo cual puede provocar un pico de corriente que destruya a los MOSFETs de aproximadamente:

$$I_{pico} = \frac{V_{bateria}}{R_{dsQ2} + R_{dsQ3}} = 133 \text{ A}$$

Para evitar esta excesiva corriente de pico se coloca una pequeña resistencia (10 Ω) en el source de Q2 y Q4 y la corriente de pico disminuye a:

$$I_{pico} = \frac{V_{bat}}{R_s + R_{dsQ2} + R_{dsQ3}} = 1.6 \text{ A}$$

esta corriente de pico no es peligrosa para los transistores debido a que su corriente máxima de pico es de 6.4 A.

Los transistores Q7 y Q6 se seleccionan para manejar un voltaje de pico en el drain al apagarse de :

$$V_{dsmax} = \frac{V_{in\ max}}{1 - \delta_{max}} = 30.2 \text{ volts}$$

y debe soportar un pico de corriente en el drain al encenderse de:

$$I_{dsmax} = \frac{2P_{out}}{\eta V_{inmin} \delta_{max}}$$

Si $\eta \approx 80 \%$

$$I_{dmax} = 42.6 \text{ A}$$

Por lo que se selecciona para Q7 y Q6 el MOSFET IRF 240 con $V_{DSmax} = 50$ volts e $I_{dmax} = 51$ A.

Para reducir los sobretiros de voltaje en Q7 y Q6, se coloca una red de protección RC, la cual disipa el exceso de energía durante el apagado, que de otra manera disiparían los transistores.

La red de protección está compuesta por D13, R38 y C24 para Q7, y D12, R37 y C23 para Q6 y funciona de la siguiente manera: cuando se apaga Q7, el capacitor C24 se carga a un voltaje de sobretiro, absorbiendo cierta cantidad de energía, lo que hace que el sobretiro se amortigüe. Cuando Q7 se enciende el capacitor se descarga a través de R38. La red disipa por R38 cierta potencia ayudando así al transistor, suavizando los sobretiros de voltaje que pueden dañarlo. La red de protección de Q6 funciona de la misma manera.

Un cálculo aproximado de la red se realiza de la siguiente manera: Sabemos que $V_{DSmax} = 30.2$ volts e $I_D = 42.6$ A. Además

$$C = \frac{I_D(t_r + t_f)}{V_{DS}}$$

donde para IRF 240, $t_r = 25$ ns y $t_f = 12$ ns.

Por lo tanto:

$$C_{23} = C_{24} = C \approx 0.047 \mu\text{F}$$

si $\delta_{max} = 47 \%$ entonces

$$t_{on} = \frac{\delta_{max}}{f} = 15.7 \mu s$$

y se considera como la máxima corriente de descarga debe ser igual a $0.25I_D$, entonces:

$$R_{37} = R_{38} = R = \frac{V_{DS}}{0.25I_D} = 2.7 \Omega$$

y la potencia de $R_{37} = R_{38}$ debe ser:

$$P_R = \frac{1}{2} C V_{DS}^2 f = 643 \text{ mWatts}$$

Estos valores en los componentes de la red de protección nos dan una aproximación de los valores que realmente se necesitan.

El capacitor C_{37} es un capacitor de conmutación de $470 \mu F$ a 200 volts y el voltaje de rizo está dado por:

$$V_{rizo} = \frac{0.25 I_{out}}{8fC_{37}} = 8 \text{ mV}$$

Para prevenir posibles oscilaciones en los MOSFETs de conmutación Q_7 y Q_6 , los cables que llegan a sus terminales, deben ser lo más cortos posibles, sobre todo en el gate, y además debe colocarse una resistencia pequeña (10Ω) en serie con dicha terminal.

De esta manera colocando R_{34} y R_{36} lo más cercano posible a los gates de los transistores se previenen oscilaciones parásitas.

4.3 SINCRONIZACION DE FASE Y FRECUENCIA.

La sincronización de fase y frecuencia se realiza mediante un circuito PLL (Phase Locked Loop). El voltaje de la línea de CA se reduce a través de un transformador para obtener una muestra e introduciría al circuito. El PLL nos entrega una señal cuadrada que sigue en fase y frecuencia a la onda de CA de la línea, dentro de un rango de mantenimiento de $60 \text{ Hz} \pm 3 \text{ Hz}$. En caso de que la línea de alimentación salga del rango mencionado, el PLL se desengancha y oscila a una frecuencia libre de 60 Hz . La función del PLL es, por lo tanto, asegurar que la frecuencia de salida del sistema UPS permanezca dentro de ciertos límites, $60 \pm 3 \text{ Hz}$.

De esta manera el PLL excita permanentemente a la etapa inversora por lo que se eliminan los problemas que se tendrían si no existiera sincronía en fase y frecuencia. Por ejemplo: cuando el equipo trabaja con la línea de alimentación presente, el voltaje aplicado al inversor, tiene un cierto rizo, el cual podría provocar un desbalanceo en la carga, si los semiciclos de la onda alterna no son simétricos, como se puede ver en la Figura 4.16.

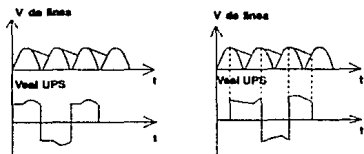


Figura 4.16 Sincronía en fase y frecuencia : (a) voltaje de línea y señal de salida del sistema UPS totalmente sincronizados (b) voltaje de línea y señal de salida del sistema UPS fuera de sincronía.

Además el PLL nos proporciona una señal de amarre que nos indica si la señal del VCO está enganchada o no a la línea de voltaje, y se combina junto con la señal de detección de línea para activar las compuertas de los SCR's que dejan o no pasar al voltaje de la línea de alimentación, hacia la etapa inversora.

4.3.1 DETECTOR DE LÍNEA.

Esta etapa se emplea para detectar que la línea principal de alimentación se encuentra dentro de los límites aceptables, $V_{línea} > 95 V_{rms}$. El circuito funciona de la manera siguiente: Por medio de un transformador reductor de $127 V_{rms}/15 V_{rms}$ se toma una muestra de la señal de la línea de alimentación, la cual se rectifica y se filtra para obtener una señal de CD proporcional a ella. Esta señal de CD proporcional al voltaje de CA de la línea, se introduce a un comparador con histéresis, el cual nos entrega un valor lógico bajo cuando el voltaje de la línea es menor a $95 V_{rms}$, y permanece bajo hasta que el voltaje de la línea sobrepasa los $100 V_{rms}$, entregando así un voltaje de salida alto. Esta señal de salida del comparador es, por lo tanto, una señal de control que nos indica cuando es necesaria potencia de respaldo debido a bajo voltaje en la línea de alimentación principal. La Figura 4.17 muestra el ciclo de histéresis del detector de línea.

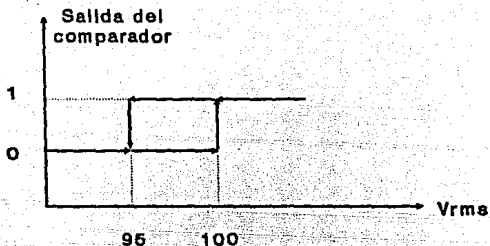


Figura 4.17 Ciclo de histéresis del detector de línea.

El circuito de sincronía y detección de línea queda entonces de la siguiente manera, Figura 5.3.

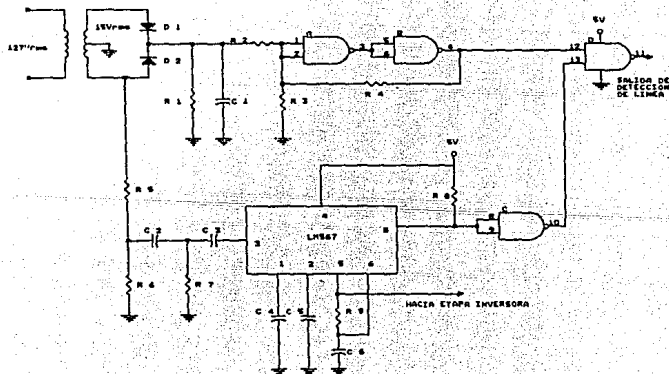


Figura 4.18 Circuito de sincronía y detección de línea.

4.3.2 ETAPA DE SINCRONIA.

Las resistencias R_5 y R_6 se utilizan como un divisor de voltaje que reduce el nivel a la salida del transformador a un valor que cae dentro de los límites que maneja el PLL.

$$V_{sec} = 15 \sqrt{2} = 21.2 \text{ Vpico}$$

El voltaje de entrada al PLL debe ser menor a 5 volts, por lo tanto:

$$V_{entPLL} = \left[\frac{R_6}{R_5 + R_6} \right] V_{sec}$$

Si $V_{inPLL} = 3.5$ volts y $R_6 = 2.2 \text{ K}\Omega$

$$R_5 = \frac{R_6 V_s}{V_{inPLL}} - R_6 = \frac{(2.2\text{K}\Omega)(21.2)}{3.5} - 2.2 \times 10^3 = 11.1 \text{ K}\Omega$$

por lo tanto $R_5 = 12 \text{ K}\Omega$

Debido a que el PLL presenta un error de fase cuando se encuentra amarrado, se coloca un arreglo C_2R_7 para compensar este error, adelantando la fase de la línea de alimentación 30 grados. Para calcular los valores de C_2 y R_7 tenemos que:



donde $V_{ent} = \cos(\omega t + 0) = e^{j0}$

calculando la admitancia total tenemos

$$\hat{Y}_T = \hat{Y}_R + \hat{Y}_C = 1/R_7 + j\omega C_2 = \hat{I}/\hat{V}_i$$

$$I = \sqrt{(1/R_7)^2 + (\omega C_2)^2} e^{j \text{ang } \tan \omega C_2 R_7}$$

Por lo tanto

$$V_s = \hat{I} \hat{Z}_{R7} = R_7 \sqrt{(1/R_7)^2 + (\omega C_2)^2} e^{j \text{ang } \tan \omega C_2 R_7}$$

Si lo que se requiere es $V_s = A e^{j30}$ entonces

$$e^{j30} = e^{j \text{ang } \tan \omega C_2 R_7} \quad \text{por lo tanto}$$

$$30 = \text{ang } \tan \omega C_2 R_7 \quad \text{y} \quad C_2 = \frac{\tan 30}{\omega R_7}$$

de donde tenemos que A es

$$\frac{A}{R_7} = \sqrt{(1/R_7)^2 + (\tan 30 / R_7)^2} = \sqrt{(1 + \tan^2 30) / R_7} = 1.15$$

Si $R_7 = 1.8 \text{ K}\Omega$, tenemos que

$$C_2 = \frac{\tan 30}{120\pi(1800)} = 0.85 \mu\text{F}$$

La frecuencia libre de oscilación del PLL dada por el fabricante es:

$$f_0 = \frac{1.1}{R_9 C_6}$$

si C_6 tiene un valor igual a $1 \mu\text{F}$ y f_0 es 60 Hz entonces

$$R_9 = 18.6 \text{ K}\Omega$$

Para facilitar el ajuste de la frecuencia libre de oscilación del PLL (f_0) R_9 se compone de una resistencia de $15 \text{ K}\Omega$ en serie con un potenciómetro de $5 \text{ K}\Omega$.

Para obtener el rango de mantenimiento, tenemos que:

$$BW = \pm 3 \text{ Hz} = 10 \% \text{ de } f_0$$

de las gráficas proporcionadas por el fabricante

$$f_0 C_4 = 1 \times 10^{-3} \text{ de donde}$$

$$C_4 = 16.667 \mu\text{F} \approx 15 \mu\text{F}$$

El valor de C_5 min es dos veces C_4 , por lo tanto

$$C_5 = 30 \mu\text{F} \approx 33 \mu\text{F}$$

El PLL tiene una salida (pata 8) de colector abierto por lo que requiere de una resistencia de pull-up. Esta salida es baja cuando la frecuencia y fase del VCO interno se encuentran enganchados con la frecuencia y fase de la línea de alimentación.

4.3.3 ETAPA DE DETECCIÓN DE LÍNEA.

Esta etapa toma la señal del devanado secundario del mismo transformador utilizado en la etapa de sincronía y realiza la rectificación de onda completa teniendo un voltaje V_p , tal que:

$$V_p = V_s \text{ pico} - V_D$$

donde V_D es el voltaje de caída del diodo.

La relación de vueltas es:

$$n = \frac{V_p}{V_s} = \frac{127 \text{ V}}{15 \text{ V}} = 8.46$$

Cuando el voltaje de la línea baja a 95 V_{rms} a la salida del secundario del transformador tenemos:

$$V_s = \frac{V_p}{n} = \frac{95 \text{ V}}{8.46 \text{ V}} = 11.23 \text{ } V_{rms}$$

y
$$V_{pico} = 11.23 \sqrt{2} - 1 = 14.9 \text{ } V_{pico}$$

Por otro lado cuando el voltaje de la línea tiene 100 V_{rms} a la salida del secundario tenemos:

$$V_s = \frac{100 \text{ V}}{8.46 \text{ V}} = 11.8 \text{ } V_{rms}$$

y
$$V_{pico} = 11.8 \sqrt{2} - 1 = 16.7 \text{ } V_{pico}$$

La salida del detector de línea debe entregar un nivel lógico alto cuando la línea esté dentro del rango de voltaje aceptable, es decir, mayor a 95 V_{rms} y debe entregar un nivel lógico bajo cuando

sea menor a este rango. Además este nivel debe permanecer bajo hasta que el voltaje de la línea sobrepase los 100 V_{rms} . Para esto se utiliza un comparador con histéresis el cual entrega un nivel lógico alto mientras su voltaje de entrada no baje de 14.9 volts, que es el voltaje a la salida de la rectificación del transformador cuando se tienen 95 V_{rms} en la línea de alimentación. y permanecerá así hasta que su voltaje de entrada sobrepase los 16.7 volts, que corresponde a un voltaje de 100 V_{rms} en la línea de CA.

Para evitar que el comparador con histéresis cambie de niveles en la transición de cada medio ciclo, es necesario filtrar la señal para provocar una descarga RC suave como se muestra en la Figura 4.19. Este filtrado provoca un voltaje de CD con una pequeña componente de CA o rizo.

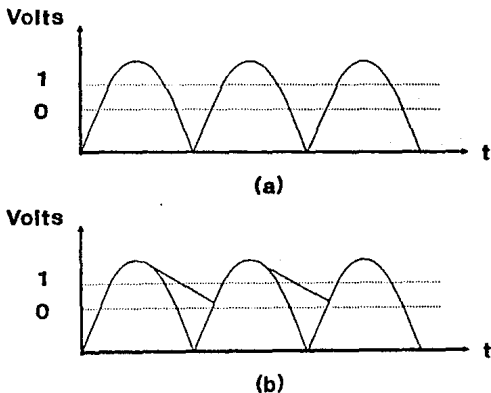


Figura 4.19 Muestra de la señal de CA de la línea de alimentación. (a) Filtrada (b) Sin filtrar.

El tiempo de descarga no debe ser mayor a 5 mseg. para que en caso de que la línea baje a un valor menor a 95 V_{rms} , el comparador detecte este cambio de voltaje antes de que transcurra un semiciclo de la señal de CA, entregando rápidamente la señal de control. Por lo que el tiempo de descarga del filtro RC se fijó a 5 ms.

Por lo que el voltaje en C_1 está dado por:

$$V_c = V_p e^{-t/R_1C_1}$$

de donde

$$\ln \frac{V_c}{V_{p \max}} = - \frac{t}{R_1C_1}$$

El voltaje V_c debe estar entre los voltajes de comparación, es decir, entre 14.9 V y 16.7 V, por lo que se fijó en 15.8 volts.

Sustituyendo valores en la ecuación anterior tenemos que:

$$t = 0.294 R_1C_1$$

si $t = 0.5$ ms y $C_1 = 0.33$ μ F entonces

$$R_1 = 5.2 \text{ K}\Omega \approx 5.1 \text{ K}\Omega$$

Para calcular los valores de los elementos del comparador con histéresis tenemos que para 95 V_{rms} V_L toma el valor de 14.9 volts y para 100 V_{rms} V_H es igual a 16.7 volts. Además el umbral de transición del circuito integrado es $V_{cc}/2$, por tratarse de CMOS, lo que para nuestra caso es

$$5 \text{ volts}/2 = 2.5 \text{ volts}$$

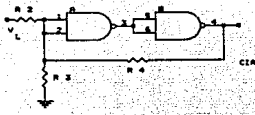


Figura 4.20 Comparador con histéresis de la etapa de detección de línea.

Así tenemos que para $V_L = 14.9$ volts corresponde una salida con un nivel lógico bajo, bajo estas condiciones obtenemos la siguiente expresión:

$$\frac{V_L - 2.5}{R_2} = \frac{2.5}{R_4} + \frac{2.5}{R_3} \dots\dots\dots(1)$$

La otra condición nos dice que para $V_H = 16.7$ volts, el comparador debe entregar un nivel alto a su salida, y por lo que la otra ecuación nos queda:

$$\frac{V_H - 2.5}{R_2} + \frac{5 - 2.5}{R_4} = \frac{2.5}{R_3} \dots\dots\dots(2)$$

Igualando (1) y (2) tenemos que

$$R_4 = 2.78 R_2$$

si $R_2 = 10 \text{ K}\Omega$ entonces $R_4 = 27.8 \text{ K}\Omega \approx 27 \text{ K}\Omega$

sustituyendo este valor en (2) tenemos que $R_3 \approx 1.65 \text{ K}\Omega$

Para que la línea de CA suministre potencia a la carga y no sea necesaria potencia de respaldo, deben cumplirse dos condiciones:

- (a) que el voltaje de la línea de alimentación sobrepase los 95 V_{rms} , para lo que se emplea el detector de línea y (b) que la frecuencia del VCO del PLL esté enganchada con la frecuencia de la

línea. Por esta razón es necesario introducir la señal de amarre del PLL junto con la salida del detector de línea a una compuerta NAND, la cual tiene una salida lógica baja cuando la línea se encuentra dentro de los rangos aceptables. La salida de la compuerta NAND es alta cuando el voltaje de la línea de CA disminuye a menos de 95 V_{rms}, o cuando la frecuencia de la línea varía a más de 60 Hz \pm 3 Hz o cuando ocurren ambas cosas.

4.4 CARGADOR DE BATERIAS.

El UPS diseñado está respaldado por una batería de gel, la cual, siempre debe contar con la totalidad de su capacidad, para que en el momento en que la línea de alimentación falle, la batería nos pueda entregar la energía suficiente para operar durante el mayor tiempo posible. Es por eso que el equipo cuenta con un cargador de baterías que reestablece la capacidad de la batería a niveles óptimos. Este cargador de baterías funciona sólo cuando hay voltaje en la línea de alimentación, por lo que al no contar con la línea, el equipo depende exclusivamente de la batería. El cargador entrega una corriente promedio de 4 A y está formado por las etapas mostradas en la Figura 4.21.

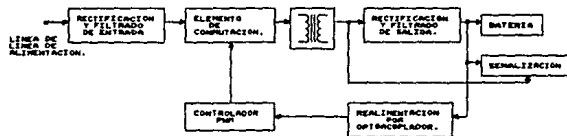


Figura 4.21 Diagrama de bloques del cargador de baterías.

El cargador es en sí, una fuente conmutada en configuración flyback con realimentación por medio de optoacoplador. El sistema está formado básicamente por un elemento de conmutación, un PWM, un transformador de aislamiento, realimentación para la regulación de voltaje de salida, así como sus filtros de entrada y salida.

El funcionamiento del circuito es de la siguiente manera: el elemento de conmutación, que en este caso es el MOSFET IRF830 se excita por medio de un circuito controlador PWM modo corriente UC3842 de Unitrode. Con este circuito se pueden implementar circuitos de control de frecuencia fija con un mínimo de componentes externos. Además cuenta con salidas totem pole, capaces de manejar altos picos de corriente debidos a una carga capacitiva, como lo puede ser la compuerta de un MOSFET de potencia. El diagrama de bloques del UC3842 es el siguiente.

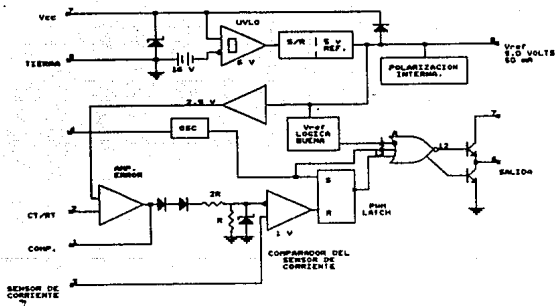


Figura 4.22 Diagrama de bloques del
PWM UC3842.

El circuito opera a una frecuencia libre cerca de los 30 KHz, la cual se fija por medio de capacitor C_{15} y la resistencia R_{15} . De sus características tenemos que para $R_{15} > 5k\Omega$ la frecuencia es igual a:

$$f \approx \frac{1.72}{C_{15}R_{15}}$$

si $C_{15} = 5.6 \text{ nF}$ entonces $R_{15} = 10.23 \text{ k}\Omega \approx 10 \text{ k}\Omega$

Además junto con estos elementos, se conecta en paralelo un capacitor de $0.01 \mu\text{F}$ para filtrar la fuente de 5.0 volts del regulador interno del PWM.

El UC3842 cuenta con una protección contra corriente, ésta funciona en base a un comparador, el cual tiene como referencia un voltaje igual a 1 volt. De tal manera que al excederse este voltaje, en la otra terminal, es decir, en la pata 3 del CI, éste último deja de proporcionar señal a su salida en la pata 6. Por lo tanto, se calcula una resistencia tal que al excederse el límite de corriente, que soporta el elemento de conmutación, el UC3842 deje de entregar señal. La corriente pico en el drenaje del transistor para la potencia que se desea manejar se obtiene de la ecuación:

$$I_{pp} = \frac{2 P_{sal}}{V_{ent, \min} \delta_{\max} \eta}$$

tenemos que la potencia de salida es:

$$P_{sal} = (16 \text{ V})(4 \text{ A}) = 64 \text{ watts}$$

$$y \quad V_{ent, \min} = (95 V_{rms})(1.4) - 20 \text{ V} = 113 \text{ V}$$

Al voltaje pico se le restan 20 volts debido a la caída en los

diodos y al voltaje de rizo.

El tiempo muerto para los C15 y R18 escogidos es de 1.5 μ s, por lo tanto si $f = 30$ KHz entonces el periodo es igual a 33.33 μ s, por lo tanto, el ciclo de trabajo es:

$$\delta_{\max} = \frac{(33.33/2) - 1.5}{33.33} = 45.5 \%$$

y asumiendo $\eta = 80\%$ finalmente tenemos:

$$I_{pp} = \frac{2(64)}{113(0.45)(0.8)} = 3.11 \text{ Amperes}$$

por lo tanto

$$R_{20} = \frac{1 \text{ V}}{3.11 \text{ A}} = 0.321 \Omega$$

con una potencia de $P = I^2 R = (3.111)^2 (0.321) = 3.1$ watts

por lo tanto si colocamos cuatro resistencias de 1.2 Ω en paralelo, obtenemos la resistencia necesaria.

El filtro a la entrada de la pata 3 es necesario para eliminar los pequeños transitorios que produce la conmutación. Vease Figura 4.24.

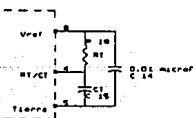


Figura 4.23

Elementos que determinan la frecuencia libre de oscilación.

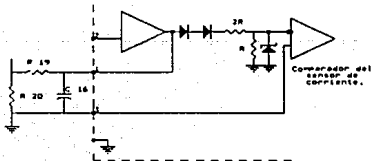
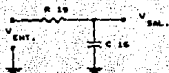


Figura 4.24 Sensor de corriente.

Para encontrar su frecuencia de corte tenemos que:



$$V_o = \frac{V_i (1/SC)}{R + 1/SC}$$

de donde la función de transferencia es:

$$\frac{V_o}{V_i} = \frac{1}{SCR + 1}$$

y la frecuencia de corte es

$$f_c = \frac{1}{RC} = \frac{1}{(1 \text{ K}\Omega)(470 \text{ pF})} = 2.12 \text{ MHz}$$

La frecuencia de corte se encuentra por arriba de la frecuencia de trabajo, ya que no debe distorsionar el pico de corriente entregado por el divisor de voltaje, sólo debe eliminar los impulsos de corriente con tiempos de levantamiento excesivamente rápidos, que serían amortiguados si presentan armónicas mayores a 2.12 MHz.

El UC3842 cuenta con una característica especial que hace que el circuito no arranque hasta que el voltaje de polarización rebase los 16 volts y no se apaga si este voltaje no disminuye a menos de 10 volts, como se muestra en la Figura 4.25.

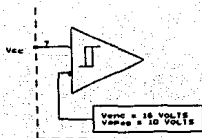
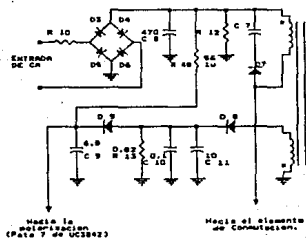


Figura 4.25 Histeresis en etapa de polarización.

Esta histeresis nos permite arrancar al circuito por medio de una resistencia de $56\text{ K}\Omega$ a 1 watt conectada entre el voltaje rectificado y filtrado de la línea de CA y la pata que polariza al circuito. De manera que al conectarse el circuito a la línea, el UC3842 arranca inicialmente gracias a la resistencia que carga al capacitor C_9 , rebasando los 16 volts, para que una vez iniciada la conmutación, el tercer devanado del transformador sea quien se encargue de la polarización del circuito. Este tercer devanado configurado en flyback emplea una resistencia de $820\ \Omega$ como sangría para evitar que la polarización alcance valores altos, manteniendo su valor en 14 volts aproximadamente, protegiendo la compuerta del MOSFET, la cual no soporta voltajes mayores a ± 20 volts.



* Todos los valores de los capacitores en microF y los valores de las resistencias en Ohms, excepto cuando se especifica.

Figura 4.26 Polarización del UC3842.

El diodo D_9 tiene como función evitar formar un divisor de voltaje con R_{8a} y R_{13} , porque de ser así el voltaje de polarización del UC3842 jamás alcanzaría los 16 volts necesarios para que arranque el modulador.

Una vez arrancado el circuito, éste nos entrega una onda cuadrada de aproximadamente 30 KHz, que excita al elemento de conmutación, en nuestro caso, este elemento es un MOSFET IRF830 cuyas características principales se mencionan a continuación:

- $V_{DS} = 500$ V
- $R_{DS(on)} = 1.5 \Omega$
- $I_D = 4.5$ A
- $I_{Dmax} = 18$ A
- $V_{GS} = \pm 20$ volts
- $C_{iss} = 600$ pF
- $t_r = 30$ ns
- $t_f = 30$ ns

La salida del circuito modulador se acopla al elemento de conmutación, como se muestra en la Figura D.6.

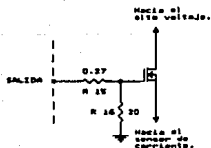


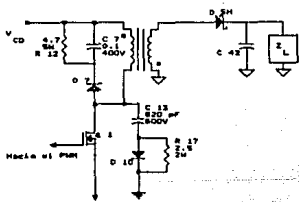
Figura 4.27 Etapa excitadora del MOSFET.

Para evitar oscilaciones parásitas en el transistor se acortaron al máximo las conexiones a terminales del mismo, especialmente la de la compuerta, y además se colocó una resistencia de 27Ω muy cerca de la compuerta del transistor.

Debido a que el MOSFET presenta una capacitancia C_{iss} en su compuerta, ésta se descarga en el momento de apagado a través de la resistencia R_{15} y R_{16} asegurando que el transistor se apague.

Las resistencias R_{15} y R_{16} forman un divisor de voltaje que no afecta de manera importante al voltaje de la señal excitadora.

Para proteger al MOSFET de los altos picos de voltaje que se producen en el drenaje durante la conmutación, se coloca una red snubber como la mostrada en la Figura 4.28. Dicha red tiene como propósito, limitar los sobretiros de voltaje que se producen al apagar impulsivamente el transistor, protegiéndolo de daños provocados por sobrevoltajes.



HACIA EL
sensor de Corriente
* Todos los valores de los capacitores en nicroF
y los valores de las resistencias en Kohms, excepto
cuando se especifica.

Figura 4.28 Red snubber.

R_{17} y C_{13} se seleccionan de manera que el capacitor se carga y descarga completamente durante los tiempos de encendido y apagado.

Asumiendo que una red RC se descarga casi completamente al final de tres constantes de tiempo, tenemos:

$$R = \frac{t_{on}}{3C}$$

de donde $t_{on} = \frac{1}{30 \text{ KHz}} (0.455) = 15.16 \mu\text{s}$

y si $C_{13} = 829 \text{ pF}$

entonces $R_{17} = 6.16 \text{ K}\Omega \approx 6.2 \text{ K}\Omega$

Para asegurar aún más la carga total del capacitor se puede seleccionar una resistencia de $2.7 \text{ K}\Omega$. Checando la corriente de descarga del capacitor:

$$I_{des} = \frac{V_{ps}}{R_{17}} = \frac{140 \text{ volts}}{2.7 \text{ K}\Omega} = 51 \text{ mA}$$

Debido a que está empleando una configuración flyback, el secundario del transformador de aislamiento se encuentra como en la Figura 4.29.

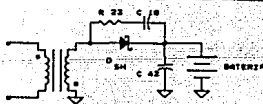


Figura 4.29 Configuración flyback.

El transformador se diseña para transferencia completa de energía. Los parámetros que definen al transformador son los siguientes:

Primeramente calculamos la inductancia del primario del transformador de la siguiente manera:

$$L_p = \frac{V_{in \min} \delta_{\max}}{I_{pp} f}$$

$$= \frac{113 (0.455)}{3.111(30 \times 10^3)} = 550 \mu H$$

después calculamos el número de vueltas en el primario tomando en cuenta que para el transformador seleccionado $A_e = 0.96 \text{ cm}^2$ y $B_{sat} = 3 \text{ 000 Gauss}$.

$$N_p = \frac{(L_p I_{pp}) 10^8}{A_e B_{sat}} = 59.4 \text{ vueltas}$$

El calibre adecuado del alambre magneto para el primario es: tomando una densidad de corriente para diseño de 400 cm/A

$$(3.111 \text{ A})(400 \text{ cm/A}) = 1 \text{ 244.4 cm}$$

y de tablas (Anexo A) tenemos que el calibre apropiado es el No. 19.

El número de vueltas en el secundario es:

$$N_s = \frac{N_p (V_p + V_o)(1 - \delta_{\max})}{V_{in \min} \delta_{\max}}$$

$$= \frac{60 (16 + 1)(1 - 0.455)}{113 (0.455)} = 10.812 \text{ vueltas}$$

El calibre en el alambre magneto en el secundario es:

$$(400 \text{ cm/A})(4.0 \text{ A}) = 1 \text{ 600 cm}$$

ya que la corriente de salida es de 4 amperes. Por lo tanto el calibre adecuado es el No. 18.

En la Figura 4.29, se puede ver que se emplea un diodo Schottcky,

debido a su buen comportamiento en altas frecuencias por la baja capacitancia que presenta en su juntura. Sin embargo, esta característica puede producir resonancias junto con la inductancia de fuga, lo que puede hacer que crezca mucho el voltaje a través del diodo y dañarlo. Para evitar altos transitorios de voltaje, así como interferencia electromagnética, se ha colocado una red snubber adecuada para salidas de alta corriente y altas frecuencias de trabajo.

Para determinar los valores de R_{23} y C_{18} aplicamos la relación empírica:

$$\tau_f = 0.01$$

donde
$$\tau = R_{23}C_{18} = \frac{1}{30 \text{ KHz}} (0.01)$$

y
$$R_{23} = \frac{V_{Drev,max}}{I_{max}} = \frac{2V_{sec}}{I_{max}} = 8 \Omega \approx 8.2 \Omega$$

además
$$C_{18} = \frac{0.01 \text{ T}}{R_{23}} = 40.6 \text{ nF} \approx 39 \text{ nF}$$

Para este circuito se emplea un optoacoplador para aislar a la entrada de la salida, además del transformador de potencia. El optoacoplador también se emplea como realimentación de la regulación de voltaje. El sistema se encuentra como en la Figura 4.30.

El circuito funciona como sigue: las resistencias R_{46} y R_{47} forman un divisor para muestrear el voltaje de salida del convertidor y entregarlo al TL430, cuya referencia de voltaje es de 2.75

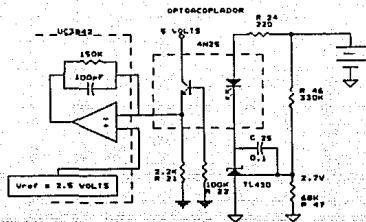


Figura 4.30 Optocoplador.

volts, de manera que al rebasarse este voltaje, hace conducir al LED del optocoplador y este a su vez excita al fototransistor, fluyendo así una corriente por el emisor y generando un voltaje a través de R21.

De esta manera se tiene una relación entre este voltaje y el voltaje entregado por el convertidor.

Para no cargar a la salida del convertidor, se consideró que la corriente que consumen R46 y R47 es de 40 μA , de manera que si:

$$R47 = \frac{V_{ref}}{I} = \frac{2.75}{40 \times 10^{-6}} = 68.75 \text{ K}\Omega \approx 68 \text{ K}\Omega$$

entonces

$$R46 = \frac{V_{sal \text{ max}} - V_{ref}}{I} = \frac{16 - 2.75}{40 \times 10^{-6}} = 331.25 \text{ K}\Omega$$

$$R23 = 330 \text{ K}\Omega$$

El UC3842 cuenta con un amplificador de error, el cual empleamos para regular el voltaje de salida. Este comparador tiene un voltaje de comparación igual a 2.5 volts, si suponemos que en el colector del fototransistor tenemos 1 mA, entonces la resistencia del emisor es:

$$R_{21} = \frac{2.5}{1 \text{ mA}} = 2.5 \text{ K}\Omega \approx 2.2 \text{ K}\Omega$$

Para evitar que el sistema oscile, se coloca una red de compensación en el comparador de error haciendo que el defasamiento sea diferente a los 360 grados, ya que de ser así el sistema podría entrar en resonancia. Por lo que a continuación se encuentra la frecuencia de corte de la red y el ángulo de defasamiento para la frecuencia de operación del sistema.

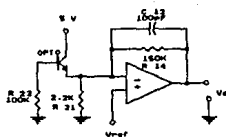


Figura 4.31 Red de compensación del comparador de error del UC3842.

La función de transferencia para el circuito anterior es:

$$\frac{V_o}{V_i} = \frac{1}{SCR + 1} \left[\frac{R_e R}{(R_t + R_e)R_t} + \frac{R}{R_t + R_e} - \frac{R}{R_t} \right] + \frac{R_e}{R_t + R_e}$$

de donde $f_c = 1/RC = 1/(150 \times 10^3)(100 \times 10^{-12}) = 10.6 \text{ KHz}$
 y el defasamiento está dado por:

$$\phi = -\tan^{-1} \omega T = -\tan^{-1} 2\pi(30 \times 10^3)(150 \times 10^3)(100 \times 10^{-12})$$

$$\phi = -70.522$$

De esta manera encontramos que la frecuencia de corte es de 10.6 KHz, valor por debajo de la frecuencia de operación, haciendo más plana a la señal de realimentación evitando fluctuaciones.

El ángulo de defasamiento es de $-70.5^\circ \approx 360^\circ$ como se buscó para evitar que el circuito oscilara.

Al operar un sistema ininterrumpible de potencia, el usuario debe conocer perfectamente el estado de la batería de respaldo, ya que de ésta depende su buen funcionamiento. Por lo que se ha colocado una señalización especial que indica, por medio de LEDs, las condiciones de la batería. La Figura 4.32 muestra el circuito empleado.

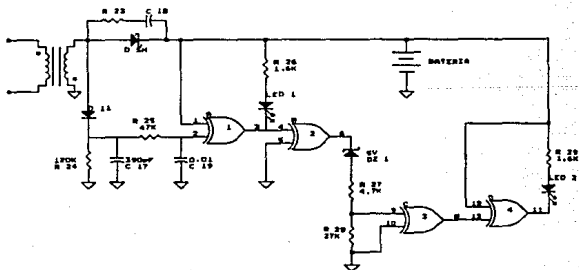


Figura 4.32 Señalización.

Para indicar que la batería está en carga, se toma la señal del secundario del transformador de potencia y se filtra de tal manera que se tenga un nivel de voltaje por arriba del umbral fijado por el circuito CMOS, es decir $V_{cc}/2$, para que a la salida de la compuerta se tenga un nivel bajo y encienda el LED.

Cuando la batería alcanza un voltaje de 16 volts, la carga es por goteo, por lo que se indica que la batería tiene carga plena y el LED1 debe apagarse. Bajo estas condiciones los pulsos en el secundario del transformador son como se muestra en la Figura 4.33.

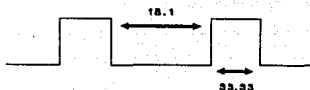


Figura 4.33 Forma de onda en el secundario del transformador.

Se colocó una red RC para sostener el pulso por arriba de $V_{cc}/2$, el cual es el umbral de transición para CMOS. Esta red RC nos da una pendiente como la mostrada en la Figura 4.34, que nos permite mantener el nivel de voltaje por arriba de $V_{cc}/2$ durante el proceso de carga, y por debajo de $V_{cc}/2$ cuando la carga sea por goteo.

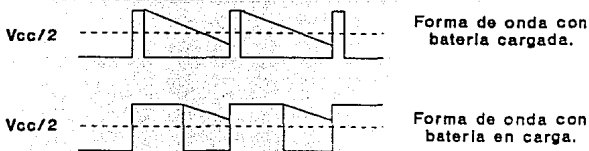


Figura 4.34 Niveles de voltaje a la entrada de la compuerta bajo diferentes condiciones.

el voltaje en el capacitor está dado por

$$V_{C17} = V_{CC} e^{-t/R24C17}$$

para $t = 31.66 \mu s$ y $V_{C31} = V_{CC}/2$

por lo tanto

$$C17 = - \frac{t}{\ln(1/2)R24}$$

si $R24 = 120 K\Omega$ entonces $C17 = 220 pF$

Para suavizar la señal se colocó un arreglo $R25C19$ para evitar una conmutación repetida y frecuente de la compuerta 1.

Si la batería está cargada, a la salida de la compuerta 1 se tiene un nivel alto, que apaga al LED1. Este nivel se transmite por medio de la compuerta 2 a la siguiente etapa, entregando un voltaje igual a V_{bat} . Si V_{bat} está por arriba de 12.5 volts, el LED2 se enciende indicando que la batería está cargada. Si $V_{bat} = 12.5$ volts, el voltaje a la entrada de la compuerta 3 es:

$$V_{ent} = \frac{(V_{bat} - V_z) R27}{R28 + R27} = 6.3 \text{ volts} \approx \frac{V_{bat}}{2} = \frac{13}{2} = 6.25 \text{ V.}$$

así la compuerta 4 nos entrega un nivel bajo, encendiendo al LED2, indicando que la batería está cargada.

4.5 FILTRO DE ENTRADA DE SUPRESION DE INTERFERENCIA DE RADIO FRECUENCIA.

Existen principalmente dos razones para reducir al mínimo posible la interferencia de radio frecuencia (I.R.F.) en la etapa de entrada del sistema UPS:

- Evitar que la UPS contamine la línea de alimentación de corriente alterna, evitando así la inducción de IRF hacia otros equipos.
- Hacer inmune al sistema UPS de IRF proveniente de la línea de alimentación.

Para nuestro caso se empleó un filtro LC multietapa como el que se muestra en la Figura 4.35.

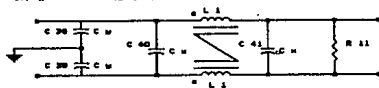


Figura 4.35 Filtro LC multietapa.

En este filtro la capacitancia a tierra (C_y) debe ser pequeña para limitar la corriente de fuga a los valores que indican los estándares internacionales. La atenuación que se logra es aproximadamente de 30 dB a 450 KHz, la cual es la frecuencia límite para requerimientos de FCC. La razón por la que se seleccionó este filtro es porque elimina emisiones de IRF en modo común y en modo diferencial. El inductor de núcleo común con dos devanados iguales, uno sobre cada lado de la línea de ac, si se coloca con la

polaridad mostrada, tenemos que toda la inductancia queda disponible para la supresión en modo común, ya que el flujo en el núcleo se cancela debido a las corrientes de ac.

Los estándares internacionales (IEC y VDE 0565) dividen a los capacitores en dos grupos. Capacitores Cx, que se emplean cuando una falla en el capacitor pueda exponer al usuario a un choque eléctrico y se aplica a los capacitores conectados entre las líneas de voltaje. Los capacitores Cy están conectados de una línea de alimentación a tierra y puede presentar un potencial peligroso si la línea de tierra presenta un circuito abierto, por lo que se limitan a un valor pequeño.

ANÁLISIS DEL FILTRO.

Por métodos empíricos se ha obtenido que los valores de capacitancia e inductancia más apropiados para reducir el ruido de radio frecuencia deben estar entre los siguientes valores:

Cx : 0.1 μ F a 2 μ F

Cy : 22 000 pF a 0.033 μ F

L : 1.8 mH

Para el cálculo de los capacitores Cy, se consultaron las siguientes normas internacionales dadas por las agencias UL (Underwriter Laboratories) en los Estados Unidos y CSA (Canadian Standards Association) en Canada:

UL478: Standars for Electronic Data Processing Unit and Systems, y CSA 22.2 # 154: Data Processing Equipment, las cuales marcan la corriente de fuga máxima entre la línea y tierra es de 5 mA, mientras que las normas IEC 435 Class 1: Safety of Data Processing Equipment y la VDE 0804 Class 1: Telecommunication and Data

Processing Equipment; marcan el valor máximo para la corriente de fuga de 3.5 mA.

Por lo tanto, si consideramos $I = 3.5 \text{ mA}$ tenemos:

$$Z = \frac{V}{I} = \frac{127 \text{ Vrms}}{3.5 \text{ mA}} = \frac{1}{j\omega C}$$

de donde $C_y = 0.073 \mu\text{F}$

De aquí podemos decir que cualquier valor menor a $0.073 \mu\text{F}$ cumple con la norma.

Por lo que seleccionamos:

$$C_x = 1 \mu\text{F}$$

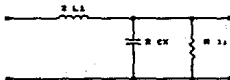
$$C_y = 0.033 \mu\text{F} \text{ con } I_{\text{fuga}} = 1.58 \text{ mA}$$

$$L = 1.8 \text{ mH}$$

$$R = 22 \text{ M}\Omega$$

Para asegurar que el filtro de IRF no producirá inestabilidad en el sistema, se calcula la frecuencia de resonancia del filtro, la cual no deberá rebasar la frecuencia de trabajo de los elementos de conmutación (para nuestro caso 30 KHz).

Para el análisis en modo común tenemos:



Despreciando las componentes parásitas, que para frecuencias de radio frecuencia son insignificantes, tenemos que la admitancia es:

$$A_{eq} = \frac{1 + j\omega CR}{R - \omega^2 LCR + j\omega L}$$

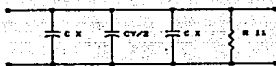
de donde la susceptancia B es:

$$B = \frac{(R - \omega^2 LCR) \omega CR - \omega L}{(R - \omega^2 LCR)^2 + (\omega L)^2}$$

ya que para que el circuito entre en resonancia $B = 0$, por lo tanto:

$$\omega_{resonancia} = \sqrt{\frac{CR^2 - L}{LC^2 R}} = 16.667 \text{ KHz} < 30 \text{ KHz}$$

Para el análisis en modo diferencial, tenemos el siguiente circuito:



tenemos que

$$Z_{eq} = j\omega Cx + j\omega Cx + j\omega Cy/2 + 1/R$$

de donde $A_{eq} = 1/R + j(2\omega Cx + \omega Cy/2)$

de donde a su vez obtenemos la susceptancia B:

$$B = \frac{-2\omega Cx + \omega Cy/2}{1/R^2 + (2\omega Cx + \omega Cy/2)^2}$$

para la condición de resonancia tenemos que $B = 0$, por lo tanto $\omega \neq 0$.

De manera que no existen problemas de estabilidad en el filtro de IRF.

4.6 DISEÑO DEL CONTROL DE VOLTAJE DE LINEA.

El sistema UPS empleado, es un sistema "en línea" por lo que la señal que entrega a su salida siempre proviene del circuito inversor. Este circuito funciona a partir de un voltaje de corriente continua de 170.4 volts provenientes de la línea de energía comercial, en condiciones normales de funcionamiento, o en el caso emergencia, ese voltaje se obtiene de la batería de respaldo.

El circuito que ha continuación se describe, se encarga de controlar el paso de la energía de línea dependiendo de sus características.

Como ya se ha mencionado en capítulos anteriores, el sistema cuenta con un circuito para la detección de la sincronía, frecuencia y amplitud del voltaje de la línea comercial. Este circuito entrega una señal con las siguientes características:



NIVEL BAJO: Las condiciones del voltaje de la línea son buenas.



NIVEL ALTO: Las condiciones del voltaje de la línea no son satisfactorias.

Los niveles de voltaje anteriores se utilizan para controlar un triac que determina el paso de energía de voltaje de la línea comercial hacia la etapa inversora.

El circuito se encuentra de la siguiente manera:

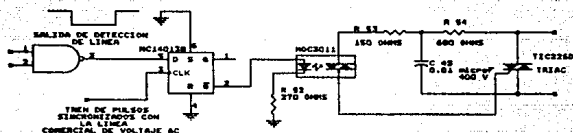
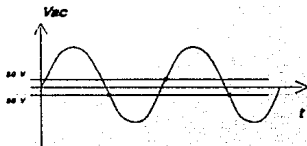


Figura 4.36 Circuito control de voltaje de línea.

El triac es un elemento que se comporta como un relevador de estado sólido el cual ofrece la posibilidad de ser encendido en cualquier momento. Para evitar grandes picos de corriente en su encendido, evitando así daños al dispositivo, el disparo se hace en el momento que la señal tiene 30 volts después del cruce por cero de la señal alterna de voltaje.



Para asegurar que el encendido ocurre en el cruce por cero, se toma la señal del circuito detector de línea y se pasa a través de un flip-flop D cuyo reloj es un tren de pulsos sincronizado con los cruces por cero de la señal. Obteniendo el siguiente diagrama de tiempos:

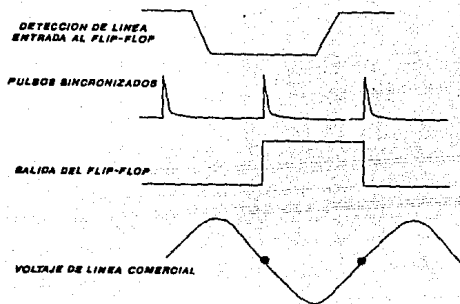


Figura 4.37 Diagrama de tiempos.

El tren de pulsos sincronizado, es el mismo que excita a la etapa inversora.

La señal de salida \bar{Q} del flip-flop D se emplea para excitar por un medio óptico al triac de potencia, aislando de esta manera las diferentes etapas.

El circuito que excita al triac de potencia es el siguiente:

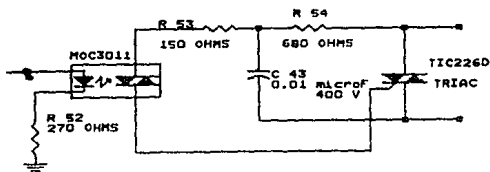


Figura 4.38 Circuito para el manejo del TRIAC.

Para el cálculo de R₅₂ tenemos que:

V_{cc} = 5 volts

I_{Led} = 15 mA

V_{Led} = 1.5 volts

$$R_1 = \frac{V_{cc} - 1.5}{0.015} = 233.33 \text{ ohms} \approx 270 \text{ ohms}$$

ya que la corriente recomendada para excitar al LED son 15 mA asegurando un desgaste adecuado para la vida útil del LED.

Para R₅₃ tenemos que el pico de corriente máximo que puede proporcionar el optoacoplador seleccionado; es decir, el dispositivo MOC3011, es 1.2 Amp., por lo que su valor mínimo es:

$$R_{53 \text{ min}} = \frac{V \text{ encendido}}{1.2 \text{ Amp.}} = \frac{30 \text{ V}}{1.2 \text{ A}} \approx 27 \Omega$$

Para determinar el máximo valor de R₅₃ se consideran las características de la compuerta del TRIAC a emplear. Para este caso el TRIAC seleccionado es el TIC226D cuyas características principales son las siguientes:

Voltaje de pico repetitivo de apagado	400 V
Corriente de ciclo completo RMS	8 A
Pico de corriente en compuerta	1 A
Pico de corriente de disparo de compuerta	30 mA
dv/dt estático	500 V/μs
dv/dt en conmutación (mínimo)	5 V/μs

$$R_{53 \text{ max}} = \frac{V \text{ encen.}}{I \text{ comp.}} = \frac{30 \text{ V}}{30 \text{ mA}} = 1 \text{ k}\Omega \approx 830 \Omega$$

se selecciona una R₅₃ de 830 Ω donde R₅₃ = R₅₃ + R₅₄ según la Figura 4.38.

El capacitor C43 y el resistor R54 forman una red snubber que protege a la compuerta del triac, por lo que C43 se calcula considerando que el pico de voltaje en la compuerta del TRIAC no debe exceder los 5 V/ μ s, por lo que:

$$\begin{aligned}
 dv/dt &= \frac{\text{Vencido}}{R54C43} \\
 &= \frac{30 \text{ V}}{(680 \Omega)(5 \text{ v}/\mu\text{s})} = 8.8 \text{ nF} \approx 10 \text{ nF}
 \end{aligned}$$

se selecciona C43 = 10 nF = 0.01 μ F/400 V.

CONCLUSIONES

Consideramos que el presente trabajo de tesis, cumplió con los objetivos planteados al inicio del proyecto, en un 90%. Además de ser uno de los pocos trabajos sobre fuentes de potencia conmutadas aplicadas a las fuentes ininterrumpibles de potencia, que se han realizado a nivel tesis de licenciatura.

Durante el trabajo de diseño y construcción, se exploraron nuevos conceptos de manejo de potencia y control, llegando en ocasiones a niveles demasiado complejos para los fines comerciales que se perseguían en un principio.

Un punto muy importante que fue premisa durante todo el desarrollo del proyecto, fué el empleo de componentes sencillos, de bajo costo y sobre todo, de fácil adquisición en el mercado mexicano. Tal es el caso de los núcleos para transformadores en la etapa inversora y elevadora de voltaje. Los primeros, son núcleos laminados tipo C-I de 1cm X 1cm y los segundos son núcleos utilizados en los televisores Philips, en ambos casos los costos son muy bajos.

El circuito integrado SG3526 es el modulador por ancho de pulso empleado en la etapa elevadora de voltaje, el cual es un componente fabricado por varias marcas como National, Motorola y Texas Instruments, por lo que es un componente muy comercial.

Las soluciones encontradas para las diferentes etapas se llevaron a cabo con elementos muy convencionales, por lo que consideramos que ese aspecto se cumplió al 100%.

La etapa de sincronización de fase y frecuencia presenta un circuito muy fácil de implementar basado en el detector de tono LM567. Después de probar varias opciones se llegó a la conclusión de que la salida del inversor siempre estuviera sujeta a la señal entregada por el oscilador, evitando así cambios fuertes de fase y frecuencia en caso de interrupción en el voltaje de línea.

Dado que se trata de un sistema de respaldo de energía para sistemas de informática, es muy importante contar con una fuente de energía confiable en casi 100%. Es por esto que la etapa que carga y mantiene en condiciones óptimas a la batería, tuvo un desarrollo especial que tal vez cayó en complejidades más allá del objetivo global del proyecto, siendo esta una solución demasiado cara y complicada.

En general el sistema de suministro de potencia ininterrumpida presenta soluciones interesantes para sus diferentes etapas, de las cuales se muestran los diagramas completos. El proyecto siempre tuvo un enfoque realista con el objeto de crear un producto factible de comercialización, ubicándolo dentro de un entorno de mercado y de competitividad. Creemos que la ingeniería es la conjunción de la ciencia pura y las necesidades creadas dentro de la sociedad humana. Esta combinación permite que los adelantos tecnológicos puedan ser llevados hasta los hogares, satisfaciendo así las necesidades básicas, siempre con el objeto

de mejorar la calidad de vida de las personas.

Debido a la amplitud con que se trataron los temas podemos considerar que este trabajo de tesis, bien puede ser utilizado como apuntes de fuentes de alimentación conmutadas, teniendo como ejemplo práctico, el desarrollo detallado del UPS que se presenta.

Esperamos que nuestro trabajo sirva como antecedente para futuros proyectos que se desarrollen dentro y fuera de nuestra Universidad.

BIBLIOGRAFIA.

1. HIGH FREQUENCY SWITCHING POWER SUPPLIES, THEORY AND DESIGN.
Chryssis, George.
McGraw-Hill Company.
2. PHASELOCK TECHNIQUES.
Gardner, Floyd M., Ph. D.
1966 By John Wiley & Sons, Inc.
3. POWER SUPPLIES.
Shepard, Jeffrey D.
1984 By Reston Publishing Company.
4. PRINCIPLES OF SOLID STATE POWER CONVERSION.
Tarter, Ralph E.
1985, Howard W. Sams & Co., Inc.
5. SWITCH MODE POWER CONVERSION, BASIC THEORY AND DESIGN.
Electronic Engineering and Electronics.
1984, New York.
6. LINEAR AND INTERFACE INTEGRATED CIRCUITS.
Motorola Inc. 1989.
7. POWER MOSFET HEXFET DATABOOK.
International Rectifier. 1896.

8. LINEAR NATIONAL DATABOOK.

National Semiconductor. 1986.

9. SEMICONDUCTOR DATABOOK.

Unitrode Corporation. 1986

EQUIPO DE LABORATORIO UTILIZADO.

1. Osciloscopio con memoria Tektronix 466.
2. Punta de corriente para prueba Tektronix tipo 131.
3. Variac.
4. Multímetro FLUKE 6803.

ANEXO

A

ESPECIFICACIONES DE ALAMBRE MAGNETO

AWG	DIAMETRO SOBRE AISLAMIENTO (PUL)		AREA NOMINAL CIR. MIL	RESISTENCIA POR CADA 1000 PIES	CAPACIDAD DE CORRIENTE EN mA BASADA EN 1000 cm/A
	MIN.	MAX.			
8	0.1300	0.1330	16510	0.6281	16510
9	0.1160	0.1190	13090	0.7925	13090
10	0.1040	0.1060	10380	0.9985	10380
11	0.0928	0.0948	8230	1.2610	8226
12	0.0829	0.0847	6530	1.5880	6529
13	0.0741	0.0757	5180	2.0010	5184
14	0.0667	0.0682	4110	2.5240	4109
15	0.0595	0.0609	3260	3.1810	3260
16	0.0532	0.0545	2580	4.0200	2581
17	0.0478	0.0488	2050	5.0540	2052
18	0.0425	0.0437	1620	6.3850	1621
19	0.0380	0.0391	1290	8.0460	1289
20	0.0340	0.0351	1020	10.1300	1024
21	0.0302	0.0314	812	12.7700	812.3
22	0.0271	0.0281	640	16.2000	640.1
23	0.0244	0.0253	511	20.3000	510.8
24	0.0218	0.0227	404	25.6700	404
25	0.0195	0.0203	320	32.3700	320.4
26	0.0174	0.0182	253	41.0200	252.8
27	0.0157	0.0164	202	51.4400	201.6
28	0.0141	0.0147	159	65.3100	158.8
29	0.0127	0.0133	128	81.2100	127.7
30	0.0113	0.0119	100	103.7000	100
31	0.0101	0.0108	79.2	130.9000	79.21
32	0.0091	0.0098	64	162.0000	64
33	0.0081	0.0088	50.4	205.7000	50.41
34	0.0072	0.0078	39.7	261.3000	39.69
35	0.0064	0.0070	31.4	330.7000	31.36