

32
2.0/1988



UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

Escuela Nacional de Estudios Profesionales
"ARAGON"

DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICION
DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO
DE LA C. T. E. DE DOS BOCAS, VERACRUZ

T E S I S
QUE PARA OBTENER EL TITULO DE
INGENIERO MECANICO ELECTRICISTA
P R E S E N T A
ANTONIO SALDIVAR UGALDE

FALLA DE ORIGEN



MEXICO, D. F.,

1989



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

TESIS

DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICIÓN DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.T.E DE DOS BOCAS, VERACRUZ.

INTRODUCCION

I.- ANTECEDENTES

- 1.1 Sistema Eléctrico Mexicano.
- 1.2 Ventajas de la modernización y sistemas de control en las plantas termoeléctricas.
- 1.3 Sistemas de Control en plantas termoeléctricas.
 - 1.3.1 Evolución de los sistemas de control.
- 1.4 Planta de ciclo combinado de Dos Bocas, Veracruz.
 - 1.4.1 Historia.
 - 1.4.2 Descripción.
 - 1.4.3 Sistema de control actual.

II.- DEFINICION DEL SISTEMA Y CRITERIOS DE DISEÑO

- 2.1 Criterios de diseño.
 - 2.1.1 Control Coordinado.
 - 2.1.2 Control Automático.
 - 2.1.3 Arranque y protección de las turbinas.
 - 2.1.4 Interfaz Hombre-Máquina.
 - 2.1.5 Reportes.
 - 2.1.6 Cálculos elaborados.
- 2.2 Características del Sistema de Control Distribuido.
- 2.3 Arquitectura del Sistema.
- 2.4 Funcionamiento del Sistema de Control Distribuido.
 - 2.4.1 Instrumentación.
 - 2.4.2 Canastas SAC IBUS-III.
 - 2.4.3 Interfaz Hombre-Máquina.
 - 2.4.4 Comunicaciones.
 - 2.4.5 Tolerancia a Falias.

III.- CARACTERISTICAS DEL HARDWARE Y SISTEMA OPERATIVO

- 3.1 Características del Hardware (Canasta SAC IBUS-III).
- 3.2 Descripción tarjeta procesadora SAC-1887.
- 3.3 Tarjeta de Comunicaciones Sac-821.
- 3.4 Tarjeta de Expansión de Memoria SAC-929.
- 3.5 Tarjeta de Entradas digitales optoacopladas SAC-415.
- 3.6 Tarjeta de Entradas digitales con interrupción SAC-421.
- 3.7 Tarjeta controladora de entradas analógicas SAC-700.
- 3.8 Tarjeta de entradas analógicas SAC-720 y SAC-720/01.
- 3.9 Tarjeta de salidas digitales con relevador SAC-158.

- 3.10 Tarjeta de salidas analógicas de voltaje 5V0-5V2.
- 3.11 Sistema Operativo MTOS (Multitasking Operating System).
 - 3.11.1 Naturaleza del MTOS.
 - 3.11.2 Eventos en tiempo real.
 - 3.11.3 Multitareas y pseudoconurrencia.
 - 3.11.4 Características de las tareas en MTOS.
 - 3.11.5 Manejo de Tareas.
 - 3.11.6 Control y coordinación de tareas.
 - 3.11.8 Semáforos.
 - 3.11.9 Programas Controlados.
 - 3.11.10 Manejo de Memoria.
 - 3.11.11 Sistemas de Buzones.
 - 3.11.12 Reloj del Sistema.
 - 3.11.13 Servicios de Entrada/Salida.
- 3.12 Lenguaje de Programación.

IV.- ADQUISICION Y PROCESAMIENTO DE SEÑALES

- 4.1 Estrategia de desarrollo.
- 4.2 Actividades desarrolladas.
- 4.3 Etapas funcionales de canastas.
- 4.4 Diagnósticos e Inicialización.
 - 4.4.1 Limpieza de Memoria RAM.
 - 4.4.2 Prueba de Leds y habilitación canal serie.
 - 4.4.3 Cargador de datos a RAM.
 - 4.4.4 Diagnóstico del Vigilante.
 - 4.4.5 Diagnóstico de las memorias RAM.
 - 4.4.6 Diagnóstico de memoria ROM.
 - 4.4.7 Diagnóstico coprocesador matemático 8007.
 - 4.4.8 Configuración de la canasta.
 - 4.4.9 Diagnóstico de tarjetas.
 - 4.4.10 Inicialización en MTOS.
 - 4.4.11 Diagnósticos en línea.
- 4.5 Adquisición digital.
- 4.6 Salidas Digitales.
- 4.7 Adquisición digital con monitor de secuencia de eventos.
- 4.8 Adquisición analógica.
- 4.9 Salidas Analógicas.

V.- PRUEBAS

- 5.1 Estrategia de pruebas.

CONCLUSIONES

APENDICES

BIBLIOGRAFIA

INDICE DE FIGURAS

- FIGURA 1: CENTRAL TERMoeLECTRICA DE CICLO COMBINADO.
- FIGURA 2: NIVELES DE JERARQUIA.
- FIGURA 3: SISTEMA DE CONTROL DISTRIBUIDO.
- FIGURA 4: ARQUITECTURA DEL SISTEMA DE CONTROL DISTRIBUIDO.
- FIGURA 5: UNIDAD BASICA (CANASTA).
- FIGURA 6: DIAGRAMA A BLOQUES DE LA TARJETA SAC-1087.
- FIGURA 7: DIAGRAMA A BLOQUES DE LA TARJETA SAC-929.
- FIGURA 8: DIAGRAMA A BLOQUES DE LA TARJETA SAC-415.
- FIGURA 9: CIRCUITO DE ENTRADA DE LA TARJETA SAC-415.
- FIGURA 10: DIAGRAMA A BLOQUES DE LA TARJETA SAC-421.
- FIGURA 11: DIAGRAMA A BLOQUES DE LA TARJETA SAC-720.
- FIGURA 12: CIRCUITO DE SALIDA DE LA TARJETA SAC-158.
- FIGURA 13: TRAYECTORIAS OPCIONALES DE CARGA.
- FIGURA 14: DIAGRAMA A BLOQUES DE LA TARJETA SAC-512.
- FIGURA 15: DIAGRAMA DE TRANSICION DE ESTADOS DE TAREAS EN MTOS.
- FIGURA 16: ETAPAS FUNCIONALES EN CANASTAS.
- FIGURA 17: NIVELES DE DIAGNOSTICOS EN CANASTA.
- FIGURA 18: DIAGRAMA DE FLUJO: SECUENCIA LOGICA DE ARRANQUE DE CANASTAS DE ADQUISICION.
- FIGURA 19: TAREAS EN LINEA.
- FIGURA 20: DIAGRAMA DE FLUJO DE DATOS: ADQUISICION DIGITAL.
- FIGURA 21: DIAGRAMA DE FLUJO DE DATOS: SALIDAS DIGITALES.
- FIGURA 22: DIAGRAMA DE FLUJO DE DATOS: MONITOR DE SECUENCIA DE EVENTOS.
- FIGURA 23: DIAGRAMA DE FLUJO DE DATOS: ADQUISICION ANALOGICA.
- FIGURA 24: DIAGRAMA DE ACTIVACION DE TAREAS: ADQUISICION ANALOGICA.
- FIGURA 25: DIAGRAMA DE FLUJO DE DATOS: SALIDAS ANALOGICAS.
- FIGURA 26: ARQUITECTURA DEL PROBADOR DE SISTEMAS.
- FIGURA 27: CURVAS: RELACION VARIABLE-SEÑAL ELECTRICA.
- FIGURA 28: CURVAS: EVOLUCION DE VARIABLES.

INTRODUCCIÓN

En México, la generación, transmisión y distribución de energía eléctrica se ha confiado a un solo organismo gubernamental, la Comisión Federal de Electricidad (CFE). Vinculado estrechamente a la CFE, así como a la industria de manufacturas eléctricas, el Instituto de Investigaciones Eléctricas (IIE), es un centro de investigación y desarrollo tecnológico del sector eléctrico.

En años recientes México ha pasado por dificultades económicas que han conducido al gobierno a tomar medidas económicas, tales como el recorte del gasto público. Además, ha existido un déficit agudo de divisas que ha forzado la reducción de importación de equipos y servicios. De algún modo estos dos aspectos han producido un efecto sobre el presupuesto destinado a la investigación y desarrollo del sector eléctrico, el cual ha sido insuficiente. Otra consecuencia de esta situación es un mayor interés en los resultados a corto plazo.

Las actividades de investigación y desarrollo tecnológico del sector eléctrico en México, durante los últimos años, se han enfocado principalmente a dos aspectos:

- El incremento de la disponibilidad de las centrales eléctricas de combustibles fósiles.
- Y la promoción y apoyo a la fabricación nacional de materiales y equipos.

Los estudios que se realizan en lo que corresponde a las centrales eléctricas cubren diversos aspectos de la combustión,

aditivos que se utilizan para evitar la corrosión en las zonas de alta temperatura, tratamiento del agua, la instrumentación y el control.

En lo que se refiere a la manufactura local de componentes, equipos y subsistemas, El IIE desarrollo una línea de subsistemas usados en los sistemas de adquisición de datos, simuladores de alcance total y comunicaciones por medio de fibras ópticas. Así mismo, en el propio IIE, se está llevando a cabo trabajo de investigación relativo a materiales y equipo eléctrico, en particular fusibles, restauradores, seccionalizadores, interruptores y apartarrayos.

En lo que respecta a grandes equipos se realizan esfuerzos en la asimilación de tecnología para el diseño y la manufactura locales de turbogeneradores geotérmicos.

En cuanto a los proyectos de investigación a mediano y largo plazo, se ha puesto especial atención en el desarrollo de herramientas: en particular, en el diseño de un Sistema de Control Distribuido Generalizado, diseño de Sistemas Expertos y diseño de Sistemas de Información.

Concretamente, dentro del marco de las Centrales Termoeléctricas, el IIE por conducto del Departamento de Instrumentación y Control de la División de Estudios de Ingeniería desarrolla, instalará y pondrá en servicio un Sistema de Control Distribuido en la Central Termoeléctrica de Ciclo Combinado de Dos Bocas, Veracruz, el cual será el primer sistema de este tipo que se instalará en una unidad en operación.

El diseño del Sistema de Adquisición es una parte importante

en el Sistema de Control Distribuido. Ya que a partir de ellas, constantemente se supervisarán las variables del proceso. Cada variable adquirida por el sistema de adquisición de datos se procesará y finalmente proporcionará información en formatos útiles a los usuarios.

El objetivo de ésta Tesis es realizar un análisis del proceso de diseño del Sistema de Adquisición de señales eléctricas, describiendo en detalle la función y operación de éste sistema electrónico basado en el microprocesador 8088 y diseñado en el IIE con fines de su utilización en Sistemas de Control Distribuido.

El presente trabajo se divide en cinco capítulos.

El Capítulo I trata sobre los antecedentes generales, tales como las necesidades de generación de energía eléctrica de manera eficiente y confiable, objetivos que se tratan de alcanzar por medio de la modernización de sus equipos e instrumentos y del esquema general de control implementado. Este mismo capítulo aborda en forma breve el ciclo termodinámico del proceso denominado Ciclo Combinado, por ser el que se utiliza en la Planta de Dos Bocas, finalmente se presenta una descripción de esta planta.

En el Capítulo II se hace una descripción del Sistema de Control distribuido para la planta, explicando cuales fueron los criterios que se tomaron en cuenta en el diseño del esquema, su arquitectura, elementos de hardware y software necesarios para su implementación, además se hace una breve explicación de las

características de las señales que se acondicionarán para su posterior procesamiento.

En el Capítulo III se describen las características del Hardware del Sistema de Adquisición, una descripción del Sistema Operativo utilizado en las tarjetas de las unidades, además se hace una descripción de las principales características del lenguaje de programación C, todo esto con el fin de plantear su importancia como un sistema de cómputo (basado en microprocesadores) que monitoreará y manejará dispositivos del mundo real (actuadores).

En el Capítulo IV se explica la composición del Sistema de Adquisición, definición de módulos utilizados, estructura general y código utilizado para el procesamiento de señales.

En el Capítulo V se describen los resultados de la estrategia de las pruebas realizadas al Sistema de Adquisición y la simulación realizada en computadora.

1.- ANTECEDENTES

1.1 SISTEMA ELÉCTRICO MEXICANO

Durante los últimos veinte años, la producción nacional de electricidad ha crecido a un ritmo anual promedio de 10%. A causa de la difícil situación económica por la que atraviesa nuestro país desde 1982, el ritmo de crecimiento de la demanda de energía ha sido del 5.1% y se ha tenido una tasa media anual de crecimiento de 5.3%.

La producción total de energía eléctrica en México se incrementó de 73 225 GWh en 1982 a 89 383 GWh en 1986. De ésta 57% se obtuvo de las centrales termoeléctricas accionadas con combustóleo o gas y 31% de las centrales hidroeléctricas. Las centrales geotermoeléctricas, de ciclo combinado y de carbón representan 8% y las unidades usadas sólo en periodos de máxima demanda proporcionan el restante 4%.

A fines de 1986, la capacidad instalada total fue de 21 266 MW. La mayor parte de las unidades generadoras de vapor son de 80, 150 y 300 MW. A la fecha se han hecho esfuerzos para estandarizar la capacidad de nuevas unidades en 350 MW.

En lo que respecta a la red eléctrica, existen 250 000 kilómetros de líneas de transmisión, con 7500 km en 400 KV, 12300 km en 230 KV, y el resto en 115 KV y voltajes un poco menores.

La mayor parte de la red eléctrica está interconectada. El Centro de Control de Energía (CENACE) opera el sistema interconectado nacional. Para propósitos de control, el país se

dividió en ocho áreas; de éstas, seis forman el sistema interconectado y las otras dos son sistemas aislados en las penínsulas que se localizan en los dos extremos geográficos del país, la de Yucatán y la de Baja California.

El incremento en la disponibilidad de las plantas, que ha sido menor del 70% en promedio, se tiene como una de las principales metas en desarrollo a corto plazo.

1.2 VENTAJAS DE LA MODERNIZACIÓN Y SISTEMAS DE CONTROL EN LAS PLANTAS TERMoeLECTRICAS.

Las ventajas que representa el control automático en un proceso son independientes, en primera instancia, del equipo con que se realice. Los sistemas de control normalmente se enfocan a mejorar las características del proceso para hacerlo más eficiente, aumentar la calidad del producto o servicio, y reducir los riesgos de operación.

Los beneficios que se obtienen al controlar automáticamente un proceso se deben a que se cuenta con herramientas poderosas que permiten establecer el control, en tal forma que -por una parte- se alcancen ahorros considerables de energía y otros factores de costo y -por otra- se proceda en forma repetitiva y normalmente predecible. De este modo, el proceso, no depende de la atención que le presta un operador, que puede tener altibajos, para obtener el producto con la calidad deseada. Así la calidad es más constante y más fácil de controlar.

También, puede mejorarse la seguridad del proceso, ya que los equipos de control incluyen elementos que reducen al máximo

las posibilidades de accidentes. La mayor parte de los accidentes industriales se deben a errores humanos que deshabilitan los elementos de seguridad de dichos sistemas.

1.3 SISTEMAS DE CONTROL EN PLANTAS TERMÓELECTRICAS

1.3.1 EVOLUCIÓN DE LOS SISTEMAS DE CONTROL

Hasta antes de los años 50 el control de plantas generadoras de energía eléctrica consistía en estaciones de control mecánicas, geográficas y funcionalmente distribuidas. Desafortunadamente la coordinación adecuada de la planta era virtualmente imposible, ya que los operadores también estaban distribuidos y los mecanismos de control no eran del todo adecuados.

Desde aquél entonces y a la fecha ha habido notables avances en los automatismos de plantas de energía en lo que se refiere a la implementación física y configuración funcional de los sistemas de control.

En el aspecto de implementación física es donde más innovaciones se han dado debido a los grandes avances de la industria electrónica. Primeramente, como se mencionaba, fue la época de los sistemas de control mecánicos los cuales dieron paso a los del tipo electromecánico, mejor conocidos como los de lógica de relevadores, cuyos inconvenientes mayores eran su gran volumen físico y la complejidad de implementación.

El avance de la tecnología en las áreas de la electrónica hicieron obsoleta a la lógica de relevadores, y así nacieron los sistemas de lógica alamburada.

Aunque los sistemas de control de lógica alambrada significarón un avance notable, el advenimiento del microprocesador abrió nuevas y mejores alternativas de implementación, con las características de "programabilidad" y mayor poderío funcional en menos espacio y costo.

La incorporación del microprocesador a los sistemas de control, incrementó el grado de disponibilidad sobre los sistemas de lógica alambrada debido, principalmente, a la gran capacidad de procesamiento que permitió la incorporación de mecanismos adicionales con el fin de mantener operando, adecuadamente, el sistema aún en presencia de fallas del mismo. Estos mecanismos son implementados tanto en software como en hardware y su objetivo consiste en hacer el sistema tolerante a fallas mediante la detección de éstas y el restablecimiento automático del sistema, ya sea recobrándose del disturbio o mediante la entrada de módulos físicos redundantes (respaldos).

El incremento de disponibilidad de los sistemas basados en microprocesadores los situó muy por encima de los de lógica alambrada, y ha eliminado la necesidad de contar con los tradicionales módulos de protección independientes que pretendían proteger la planta contra fallas del sistema de control.

En el aspecto de configuración funcional de los sistemas de control, las investigaciones se concentraron en arquitecturas organizacionales y en esquemas de distribución física y funcional acordes con el proceso en plantas termoeléctricas. De esta manera, el estado actual y la tendencia es hacia los Sistemas de Control Distribuido.

1.4 PLANTA DE CICLO COMBINADO DE DOS BOCAS. VERACRUZ

1.4.1 HISTORIA

La Planta Termoelectrica de Ciclo Combinado de Dos Bocas Veracruz, esta localizada en el kilometro 7 1/2 de la carretera Veracruz-Medellin, sobre el margen izquierdo del Rio Cotaxtlá a 6 metros sobre el nivel de mar, ocupando una superficie de 285000 m²

La construcción de la Planta fué iniciada en el año de 1973 y oficialmente inaugurada en 1976.

La central fue diseñada totalmente por la Westinghouse Electric Corporation con una potencia nominal de 480 MW, con el fin de alimentar principalmente al puerto de Veracruz y a las grandes factorías instaladas en la Ciudad Industrial Framboyanes.

La planta generadora tipo ciclo combinado, conocida como PACE (Power At Combined Efficiency = Potencia en Eficiencia Combinada) tanto en México como Estados Unidos de Norteamérica, combina la tecnología de las Turbinas de Gas y de Vapor para el desarrollo de unidades de rápido encendido (picos de carga) y carga base en un régimen térmico bajo.

La planta de potencia de ciclo combinado FACE260 de la Westinghouse (cada "paquete") está compuesta por dos turbogeneradores de turbina de gas, dos calderas que utilizan los gases de escape de las turbinas de gas como fuente de calor para generar vapor (con quemadores complementarios), y un generador de turbina de vapor simple.

Esta central consta de dos "paquetes" de ciclo combinado (Bryton/Rankine regenerativo) de 240 MW de capacidad cada uno. La generación producida por estos dos paquetes es enviada a través

de 2 líneas de 115 KV y una línea de 230 KV en la subestación de Veracruz II, de donde es distribuida a los consumidores industriales y urbanos de la zona, así como también por medio de dicha subestación es enlazada al sistema eléctrico nacional utilizando dos líneas adicionales de Veracruz II a Temazcal II de 230 KV entroncando en Temazcal II con la red de 400 KV.

Cada paquete consta de :

- a) Dos turbinas de gas de 65 MW cada una.
- b) Dos calderas recuperadoras de calor para aprovechar la energía de los gases de escape de las turbinas de gas con quemadores adicionales para incrementar la producción de vapor en cargas altas.
- c) Una turbina de vapor de 110 MW con escape axial de condensación.

Las turbinas de gas y los quemadores adicionales de los recuperadores pueden quemar indistintamente gas natural o diesel y transferir combustibles en operación.

El consumo máximo de gas a carga total con todas las unidades de la central en operación, las 4 Turbinas de Gas y las 2 Turbinas de Vapor, es de 120 millones de pies cúbicos/día.

La central cuenta con dos pozos profundos para sus necesidades de agua de repuesto desmineralizada.

Para sus sistemas de circulación el agua se toma del río Cotaxtla y se descarga a un canal para unirse nuevamente al río aguas abajo.

1.4.2 DESCRIPCION

El diagrama de la figura 1, muestra los componentes principales de la planta. En este diagrama se indican los dos generadores (GEN) de las turbinas de gas (T.G) con su equipo auxiliar complementario, todo montado en una flecha común. Los dispositivos de arranque (M.A) son motores de inducción de 1600 H.P. y 4160 V, los cuales aceleran la turbina desde el arranque inicial, pasando por la ignición del combustible, hasta cerca de 2200 rpm; en este punto el proceso de combustión mantiene la aceleración y los dispositivos de arranque se sacan de servicio. El excitador (EXC.) es una maquina de escobillas la cual proporciona la excitación de campo del generador de 95 MVA enfriado por hidrógeno.

El compresor (CM?) toma aire del medio circundante y lo conduce a través de 17 pasos para producir una relación de compresión de 8 a 10, lo cual produce una presión de descarga de 120 a 160 psi. del flujo de aire de combustión. Tres válvulas derivadoras extraen parte del aire del compresor durante el arranque para producir una aceleración estable de la turbina. Una aspa guía (I.G.V = Inlet Guide Vane) en la entrada del compresor regula el volumen de aire para mejorar el funcionamiento total de la turbina de gas/turbina de vapor. El combustor (COM) quema gas natural o combustible líquido (diesel) en la mezcla adecuada de aire para producir los gases calientes utilizados en la turbina de 4 pasos. Las válvulas de estrangulamiento de combustible son reguladas para controlar la generación de potencia (MW) dentro de los límites apropiados de temperatura del empaletado de la

C.T.E. DE CICLO COMBINADO

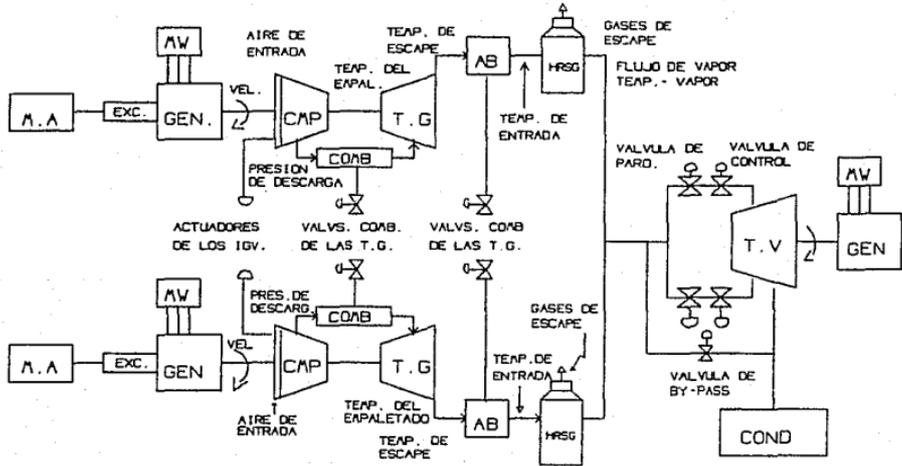


FIGURA 1

TESIS PROFESIONAL: ANTONIO SALDIVAR UGALDE

	INSTITUTO DE INVESTIGACIONES ELECTRICAS DEPARTAMENTO DE DISTRIBUCION Y CONTROL	UNAM ENEP ARAGON INGENIERIA MEDICINA ELECTRICA	TESIS DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICION DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.T.E. DE DOS BOCAS, VERACRUZ

turbina, mientras la temperatura de los gases de escape tienen un efecto sobre el quemado de combustible.

Así también en el mismo diagrama se encuentran representados los dos generadores de vapor de calor recuperado (HRSG) o calderas, cuyas funciones son convertir el calor de los gases de escape de las turbinas de gas en energía de vapor. El escape a 910 grados F (487 grados Centígrados) es llevado desde las turbinas hasta los ductos de entrada de la caldera, para transmitir el calor contenido al agua circulante de los tubos de la caldera. Para poder alcanzar las temperaturas adecuadas del vapor es necesario suministrar más calor, lo que se obtiene con quemadores complementarios (afterburnes AB), que operan con gas natural o diesel para aumentar la temperatura de entrada del HRSG hasta cerca de 1150 grados F (621 grados C). Las calderas están compuestas por los domos de alta y baja presión, bombas de alimentación, deareador, economizador, bombas auxiliares y equipo necesario para la obtención de vapor de condiciones de 943 grados F., 1151 psi. y con un flujo total de 880,000 libras/horas.

En el extremo derecho del diagrama se muestran la turbina de vapor (T.V.), la válvula de bypass y el condensador (COND). La turbina de vapor es de tipo simple, no recalentado, flujo simple y de escape axial; mueve un generador de 110 MVA el cual es enfriado por hidrógeno. La turbina tiene dos válvulas de estrangulamiento, las que controlan la entrada de vapor, y dos válvulas de paro para operación de emergencia. La válvula de vapor de bypass principal está diseñada para poder llevar el flujo de vapor desde la carga total hasta el disparo de la turbina. La válvula de bypass cumple también la función de

regular la presión durante el arranque de la planta, así como en condiciones de baja carga, cerrándose gradualmente durante la toma de carga de la máquina. El condensador es una unidad horizontal que toma la descarga axial del vapor utilizado en la turbina. Se tiene bombas que impulsan el agua de enfriamiento desde un río cercano, la cual se hace pasar através del condensador con el objetivo de intercambiar el calor remanente del vapor de descarga de la turbina. El condensado resultante se colecta en un pozo caliente y es mandado de nuevo al sistema generador de vapor por dos bombas de condensado.

1.4.3 SISTEMA DE CONTROL ACTUAL

El sistema de control de la planta de ciclo combinado se concentra en el cuarto de control, desde el cual se pueden supervisar y controlar el estado de las variables de la planta. El cuarto de control tiene varios tableros, cada tablero agrupa los comandos de control, indicadores, registradores y alarmas de cada uno de los equipos imprescindibles (Turbinas, Recuperadores, Generadores eléctricos y Subestación). Anteriormente se contaba con impresoras para reportar el estado de la planta.

Los diferentes niveles de control con que cuenta el operador para controlar o manipular las variables del proceso a través de tableros, gabinetes y equipos de campo son los siguientes:

- Control Coordinado con computadora digital.
- Control Automático con computadora digital.
- Control Analógico con computadora analógica.
- Control Manual.

El control coordinado se lleva a cabo con ayuda de teclas específicas en los tableros de control, mediante las cuales el operador tiene la capacidad de poder seleccionar la carga a la que debe trabajar todo el paquete, y la computadora manipula los elementos rínicos de control para mantener en cada turbina el valor fijo de la carga que ella misma define.

Para el control automático la planta cuenta con una computadora digital donde el operador selecciona y ajusta los diferentes valores de los parámetros con los que cada turbina debe cumplir, a fin de que la computadora los calcule y ejecute, para el control total del proceso.

En el nivel del control analógico se cuenta con varios gabinetes con dispositivos eléctricos y electrónicos, los cuales permiten al operador definir los puntos de ajuste de los controladores de las variables auxiliares del proceso. Este nivel está estrechamente ligado al nivel de control manual ya que se debiera arrancar, acelerar, cargar y parar las turbinas en forma manual.

En la actualidad el sistema anteriormente descrito ha disminuido su confiabilidad a causa de la ausencia de los niveles de control automático y coordinado. En base a los análisis realizados para determinar de si era posible de hacer nuevamente automática la operación, además de adecuada, se concluyó que sería más rentable instalar un equipo más moderno que efectúe las mismas funciones además de varias más requeridas.

En consecuencia, la Comisión Federal de Electricidad encargó al Instituto de Investigaciones Eléctricas diseñar, desarrollar, instalar y probar un sistema de mayor confiabilidad.

11.- DEFINICIÓN DEL SISTEMA Y CRITERIOS DE DISEÑO

2.1 CRITERIOS DE DISEÑO

Investigadores del Instituto de Investigaciones Eléctricas y Personal de la Comisión Federal de Electricidad especificaron las principales funciones que deberá tener el nuevo sistema.

2.1.1 CONTROL COORDINADO

Este deberá permitir al operador definir un valor de carga total en MW de cada paquete, para que el sistema arranque, acelere, sincronice y mantenga la carga de las turbinas de acuerdo a lo calculado por el propio sistema, por lo que no se requerirá por parte del operador efectuar alguna acción adicional.

En el caso de que alguna o varias turbinas no cumpla con las condiciones iniciales el sistema deberá pasar al modo de control automático.

2.1.2 CONTROL AUTOMÁTICO

Este deberá permitir que el operador controle los equipos más importantes de cada paquete con solo definir varias rampas de operación (arranque, aceleración, paro o cargas) y el tipo de control. Esto se ejecutará para las tres turbinas o sólo para una, únicamente si se cumplen con las condiciones iniciales de cada equipo. Estas condiciones iniciales implican que varios equipos auxiliares de las turbinas tales como los sistemas de hidrógeno, lubricación, enfriamiento, sellos, etc., se encuentran funcionando satisfactoriamente.

2.1.3 ARRANQUE Y PROTECCIÓN DE LAS TURBINAS

El equipo encargado de estas funciones deberá interactuar con el control analógico de la turbina. El equipo deberá inicializar la operación de las turbinas, verificando que las condiciones de los equipos auxiliares sean las correctas y acelerar la turbina hasta el punto donde sea transferido el control al Control Analógico. Apartir de ese instante su función será la de supervisar que la turbina trabaje dentro de los límites permisibles; si los límites son superados deberá "sacarla" de servicio y únicamente permitir su función cuando las condiciones de operación sean las adecuadas.

2.1.4 INTERFAZ HOMBRE-MADINA

A la interfaz que tendrá el operador en el cuarto de control (controladores, indicadores, registradores y cuadros de alarmas) se anexaran funciones de presentación en monitores a color de alta resolución. Con el fin de que el operador pueda supervisar y analizar de manera rápida y eficaz todas las variables del proceso y tome acciones de forma correcta e instantánea.

2.1.5 REPORTE

Deberá existir una serie de reportes automáticos y por petición del operador, los cuales permitirán saber cual ha sido el orden cronológico de las alarmas en la planta, la secuencia de un "disparo" y la trayectoria de una variable en el tiempo.

2.1.6 CALCULOS ELABORADOS

De la eficiencia, consumo, horas de operación y números de arranques de equipos principales de la central.

2.2 CARACTERÍSTICAS DEL SISTEMA DE CONTROL DISTRIBUIDO

El Sistema de Control Distribuido se apega a la norma de Instrumentación, control y automatización (ICA J-100) elaborada por la Comisión Federal de Electricidad para las centrales termoeléctricas de 150 a 350 MW. Esta norma contempla una estructura jerárquica física y funcionalmente hablando (figura 2).

El nivel 1 contempla la interfaz al proceso vía sensores y elementos finales; su adquisición, linealización y acondicionamiento digital. Se realizan funciones de control analógico y lógico incluyendo las protecciones de la planta. Así mismo, el arranque, control y supervisión de las turbinas de gas y vapor se realizan a este nivel, además se monitorea y registra el valor de las variables no involucradas en el control; la resolución en las acciones de control y adquisición es de 10 milisegundos a un segundo.

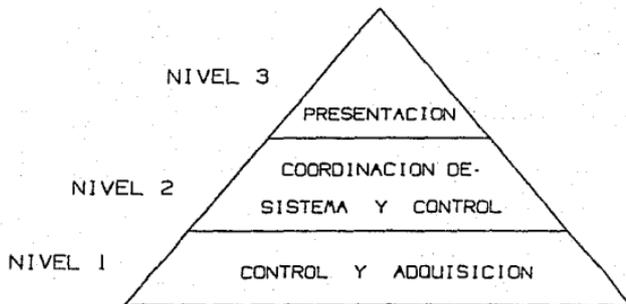
El nivel 2 incluye la coordinación del control y del sistema lo cual incluye lo siguiente:

- monitoreo y administración de los mensajes del sistema de control.
- distribución eficiente de la carga en megawatts en cada paquete y cálculo de los puntos de ajuste óptimos.
- supervisión de la integridad y confiabilidad del sistema.

La actualización periódica se realiza en un tiempo máximo de un segundo.

El nivel 3 involucra la interfaz con el operador; los desplegados mimicos de la planta, el estado funcional del sistema

NIVELES DE JERARQUIA



TESIS PROFESIONAL: ANTONIO SALDIVAR UGALDE



INSTITUTO DE
INVESTIGACIONES
ELECTRICAS
DEPARTAMENTO DE
DISTRIBUCION
Y CONTROL

UNAM
ENEP ARAGON
INGENIERIA
MECANICA ELECTRICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICION DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
DOS BOCAS, VERACRUZ

y de las variables se presentan aquí. Los servicios provistos incluye la impresión de reportes, historial gráfico y el cálculo de eficiencias y del balance de materia. El tiempo de actualización depende del servicio requerido; oscilando entre ocho horas hasta un segundo.

2.3 ARQUITECTURA DEL SISTEMA

El sistema está diseñado para controlar y monitorear los dos paquetes de que consta la planta.

La operación de cada subsistema de cada paquete será completamente independiente siempre y cuando el funcionamiento del sistema sea normal ya que se tendrá un respaldo cruzado cuando exista algún problema.

Los equipos que integran el sistema son:

- Dos computadoras Mvax de Digital con 8 Mb de memoria principal cada una.
- Una unidad de disco de 150 Mb por cada computadora
- Dos impresoras por paquete.
- Dos unidades de cartucho de cinta
- Un generador de despliegues por paquete.
- Cuatro monitores por paquete.
- Un teclado dedicado por paquete.
- Tres registradores por paquete.
- Doce "canastas" de la línea SAC (IBUS-III) dedicadas a adquisición.
- Cuatro "canastas" dedicadas al Control Coordinado.
- Dieciséis "canastas" dedicadas al control de las turbinas de gas (Cuatro para cada turbina).

- Ocho "canastas" para el control de las turbinas de vapor.
- Ocho "canastas" para el secuenciador de la turbina de gas.
- Una red de control.
- Una red de adquisición.
- 410 señales analógicas de entrada.
- 20 señales analógicas de salida.
- 693 señales lógicas de entrada.
- 406 señales lógicas de salida.

2.4 FUNCIONAMIENTO DEL SISTEMA DE CONTROL DISTRIBUIDO

De acuerdo a la figura 3 el funcionamiento será:

2.4.1 INSTRUMENTACION

El propósito de la instrumentación es entregar a las canastas señales eléctricas que se puedan manipular en forma confiable. Se debe de asegurar que la señal entregada a la canasta sea una imagen real y confiable de la variable de proceso que representa.

La instrumentación engloba todos los equipos o dispositivos que serán utilizados para determinar el valor de una variable tanto analógica como digital.

Para el caso de variables analógicas se harán mediciones de presión, temperatura, flujo, tensiones, corrientes, etc. Para el caso de variables digitales se encuentran principalmente posiciones de válvulas, estado de equipo eléctrico, señales del tipo on-off.

A fin de determinar el total de variables requeridas para el control de la planta, se realizó un estudio para determinar la información requerida por los operadores y por la interfaz

SISTEMA DE CONTROL DISTRIBUIDO

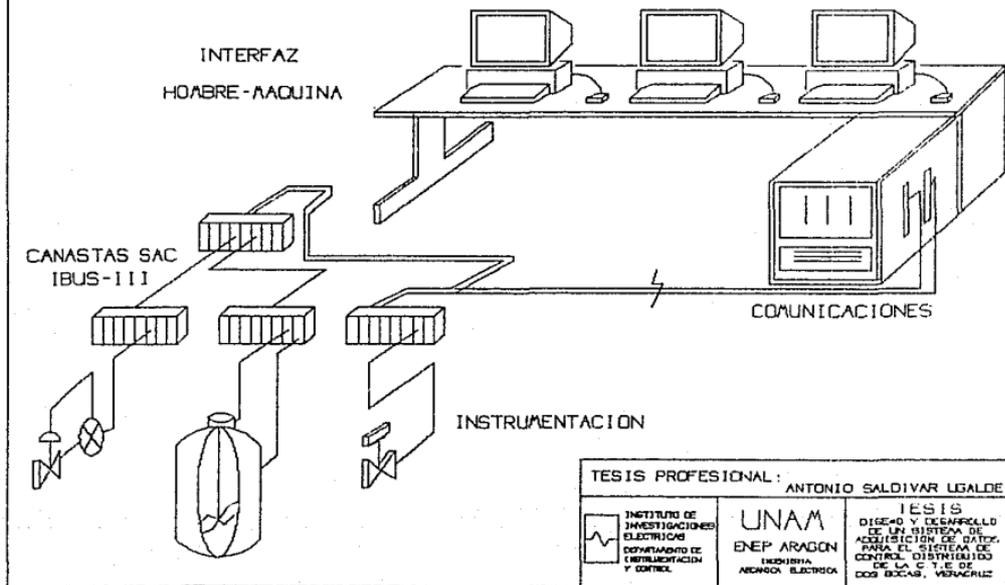


FIGURA 3

TESIS PROFESIONAL: ANTONIO SALDIVAR LEGALDE

 <p>INSTITUTO DE INVESTIGACIONES ELECTRICAS COMISIÓN DE INSTRUMENTACIÓN Y CONTROL</p>	<p>UNAM ENEP ARAGON INDUSTRIA REDONDA ELECTROSA</p>	<p>TESIS DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICIÓN DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA S.T.E. DE DOS Bocas, VERACRUZ</p>
--	---	---

hombre-máquina, así como también la determinación de las variables ya acondicionadas y las variables que se deberán acondicionar.

Las variables acondicionadas (analógicas o digitales) se deberán cablear desde donde se localicen hasta el nuevo sistema. En el sistema a sustituir los acondicionadores de éstas variables se encuentran repartidos por toda la planta y puesto que no todas sus señales eran adquiridas por la computadora o llegaban al cuarto de control, éste grupo se subdividió en:

- Variables acondicionadas de adquisición por la computadora anterior, ya cableadas a los gabinetes donde serán colocadas las canastas y que únicamente se necesitará conectarlas hacia las tarjetas de entrada o salida.

- Variables acondicionadas dentro del cuarto de control, pero no cableadas hacia los gabinetes.

- Variables acondicionadas que no entran al cuarto de control y por lo tanto se tendrán que cablear al cuarto de control y de ahí a los gabinetes del sistema.

Las variables que deberán ser acondicionadas son todas aquellas que no pueden entrar al nuevo sistema por falta de un acondicionador que transmita niveles de voltaje que puedan recibir las canastas o que no tengan acondicionador.

Al igual que en las variables acondicionadas, para las variables a acondicionar éstas se subdividieron en:

- Variables que llegan al cuarto de control y que se deben conectar a un acondicionador y luego cablearlas de éste a los gabinetes del sistema.

- Variables para las que se deberá instalar el

acondicionador directamente de campo y que se deben cablear primero hacia el cuarto de control y luego hacia los gabinetes del sistema.

2.4.2 CANASTAS SAC (BUS-III):

El objetivo básico de las canastas es conectar la(s) computadora(s) del cuarto de control con los dispositivos de campo, tanto en adquisición como en control. Este sistema (las canastas) está diseñado en forma modular, donde cada uno de los módulos se encarga de una función específica. Las canastas pueden efectuar tareas tales como control y/o supervisión de procesos; dentro de esta última se considera la adquisición de señales analógicas y digitales.

La adquisición de señales analógicas y lógicas se realizará por medio de las canastas SAC (BUS-III) a través de las tarjetas de entradas analógicas o digitales según el caso y serán enviadas por la red de información a la computadora principal, donde serán almacenadas y que por medio del generador de despliegues serán presentadas al operador. Además de las funciones anteriores, las canastas dedicadas al control tendrán la capacidad de ejecutar algoritmos especiales de control y generar una o varias señales de salida al proceso para manejar los elementos finales de control.

Todas las canastas enviarán a la computadora principal las variables de adquisición, variables de procesamiento interno y las que se están enviando hacia los elementos finales de control.

Las canastas dedicadas al control tendrán una estructura maestro-esclavo, en la que solo una canasta principal (maestro)

recibirá y enviará comandos de la 70 a la computadora, así como también será la encargada de distribuir las ordenes hacia las canastas de control (esclavas).

2.4.3 INTERFAZ HOMBRE-MAQUINA

La función de la interfaz Hombre-Maquina es la de recibir los valores de las variables adquiridas por las canastas, procesarlas, almacenarlas y desplegarlas en monitores a color de alta resolución con el fin de que la información presentada al operador le permita asimilar el estado del proceso de manera rápida y en caso de ser necesario sea preciso en la toma de decisiones ya que además podrá manipular algunos elementos finales de control desde el teclado del sistema.

Los desplegados y cálculos que incluya serán:

1) Diagramas del Proceso: Estos se presentarán con los valores de las variables más representativas; éstos estarán ordenados por vista general, sistemas y subsistemas.

2) Diagramas de Barras: Se presentarán los valores de 320 variables analógicas en formas de barras dinámicas verticales en dos vistas general y grupos de 8 variables en 40 vistas particulares.

3) Gráficas de tendencias: Se desplegarán en forma de curvas la evolución en el tiempo de un grupo de 4 variables analógicas.

4) Gráficas de coordenadas: Se desplegará la gráfica de un par de variables analógicas en un plano de coordenadas cartesianas con el fin de dar una relación en tiempo real entre las variables.

5) Gráficas en papel: Serán desplegadas en registradores de

papel la evolución de un grupo de tres variables analógicas que entren al sistema.

6) Lista de variables: Se presentarán todas las variables del sistema perfectamente ordenadas y agrupadas por sistema y subsistema de tal manera que se pueda supervisar el valor de cualquier variable.

7) Diálogo de control: Con este diálogo será posible manipular la variable de salida a los elementos rinales de control más importantes de la central.

8) Reportes: Los reportes se realizarán a petición o automáticos, para analizar el comportamiento de las variables más importantes.

9) Arranque y paro de unidad: La computadora MVAX tendrá programas que permitirán supervisar el arranque y paro de los equipos más importantes que conforman la central.

10) Diálogo de alarmas y estados: Esto presentará en pantalla y papel las variables que se encuentren en estado de alarma, así como el cambio de estado de los equipos más importantes.

11) Guías en caso de alarma: En caso de alarma será presentado una serie de recomendaciones y acciones a tomar cuando alguna de las variables de mayor importancia tomen valores hipercríticos.

12) Monitor de Secuencia de Eventos: En el caso de un posible disturbio que cause un estado de fuera de servicio de alguno de los equipos principales, será posible conocer la secuencia con que ocurrió el evento.

13) Respaldo histórico: Se podrá mantener el registro

histórico de los valores de las variables analógicas en tres archivos diferentes de 20 minutos cada uno y otro de 8 horas.

14) Diálogo de servicios: Se podrá dar mantenimiento en línea a los atributos de cualquiera de las variables involucradas en el sistema.

15) Cálculo de variables elaboradas: Los cálculos que se realizarán será para determinar eficiencias, consumos, horas de operación y números de arranques de los principales equipos de la central.

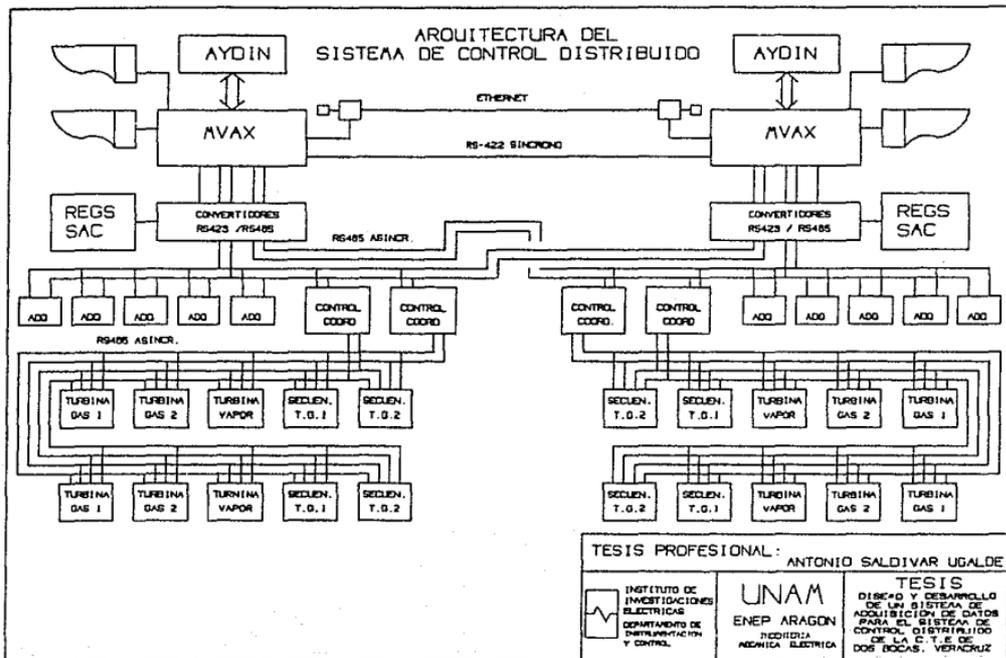
2.4.4 COMUNICACIONES

De acuerdo a la Arquitectura del Sistema de Control Distribuido es posible observar los equipos que forman la red y darse cuenta de las diferentes necesidades de comunicación que se presentan en el conjunto del sistema.

El sistema tiene una configuración maestro-esclavo, cuyas conexiones son representadas en la figura 4, en la que se puede observar los canales de información (superior) y control (inferior).

El canal de información maneja los datos producto de la adquisición de las variables del proceso, además de los comandos enviados desde el maestro hacia los esclavos, como son la inicialización y cambios de parámetros.

El canal de control maneja los datos vinculados con el control del proceso, así como los comandos enviados por el operador desde el tablero central, tales como cambio en los parámetros del controlador, transferencia del modo de control automático a manual y viceversa, además de la manipulación de la



salida del controlador.

Una característica importante del Sistema es la redundancia completa de ambos canales (tolerancia a fallas) y eléctricamente se maneja bajo el estándar RS-485 el cual se caracteriza por tener únicamente dos hilos, es bidireccional y diferencial (siempre debe haber una diferencia de potencial de 5 volts). Su velocidad máxima de transmisión es de 38400 bauds.

Resumiendo, la red se encuentra dividida en dos niveles de información. El primero, de adquisición, cuyo maestro es la computadora VAX y los esclavos son las canastas dedicadas solo a adquisición. Y el segundo, de control, en el cual el maestro es la canasta dedicada al control coordinado (controlador de grupo) y los esclavos son las canastas que manejan el control de las turbinas de gas, de la turbina de vapor y el secuenciador.

2.4.5 TOLERANCIA A FALLAS

La función de tolerancia a fallas consiste en mantener en la medida de lo posible al Sistema en funcionamiento. El sistema de tolerancia a fallas consistente tanto en software como en hardware redundante y deberá tener la capacidad de decidir la acción a seguir en caso de falla del sistema-hardware (computadora principal, registradores, canastas, elementos básicos, etc) o sistema-software (programas en VAX o programas en canasta).

De las probables decisiones puede ser la de realizar la transferencia de los principales a los respaldos, llevar a estado seguro al equipo o a la planta, y de ser posible autocorregirse, etc,

III.- CARACTERISTICAS DEL HARDWARE-CANASTA Y SISTEMA OPERATIVO

3.1 CARACTERISTICAS DEL HARDWARE (CANASTA SAC IBUS-III)

El objetivo básico de la canasta es conectar (a) las computadoras del centro de control con los dispositivos de campo. Su función principal se entoca al control automático industrial, por ello sus características físicas le permiten soportar condiciones ambientales difíciles.

El sistema SAC IBUS-III está diseñado en forma modular, donde cada uno de los módulos se encarga de una función específica. Los módulos electrónicos que lo constituyen pueden efectuar tareas tales como control y/o supervisión de procesos; dentro de esta última se considera la adquisición de datos. Lo cual permite que el sistema se adecue a las necesidades particulares del proceso, así como permitir un mantenimiento más rápido y eficiente (figura 5).

Las tarjetas electrónicas que constituyen la canasta tienen el propósito de monitorear variables físicas, controlar variables continuas o lógicas o para que el sistema se comunique con otro similar, o con una computadora externa.

Las tarjetas que forman la línea SAC IBUS-III son:

- Tarjeta procesadora SAC-1887.
- Tarjeta de comunicaciones SAC-821.
- Tarjeta de expansión de memoria SAC-929.
- Tarjeta de entradas digitales optoacopladas SAC-415.
- Tarjeta de entradas digitales con interrupción SAC-421.
- Tarjeta de salidas digitales con relevador SAC-158.
- Tarjeta controladora de entradas analógicas SAC-700.

- Tarjeta de entradas analógicas SAC-720.
- Tarjeta de salidas analógicas SAC-512.

3.2 DESCRIPCIÓN TARJETA PROCESADORA SAC-1887

La tarjeta SAC-1887 constituye la CPU (Unidad Central de Proceso) y actúa como maestro único en un sistema (BUS-III) en una canasta de la línea SAC. Esta tarjeta está diseñada para ser utilizada en aplicaciones de control de procesos, control supervisorio o sistemas de cómputo en aplicaciones industriales.

La tarjeta está basada en el microprocesador 8086-11 de INTEL, el cual es un dispositivo de 16 bits internos y 8 bits externos. Para aplicaciones que requieran alta velocidad de procesamiento numérico, la tarjeta tiene opción de incluir el Coprocesador Matemático 8087-11 de INTEL que puede operar en paralelo con el Microprocesador.

Las principales características del microprocesador son que con él se puede direccionar hasta 1 Mb de memoria, tiene 14 registros de 16 bits, 24 modos de direccionamiento, operaciones en byte, palabra o bloque y realiza operaciones aritméticas con o sin signo en 8 o 16 bits, binario o hexadecimal, incluyendo multiplicación y división.

Un circuito 82084 suministra la señal de reloj para una frecuencia de 8 MHz, además de ser utilizado para sincronizar las señales de READY y RESET del procesador.

Otro de los recursos con los que cuenta la tarjeta, es la capacidad máxima 256 Kbytes de memoria. Se tiene la opción de configurar la memoria con varios arreglos, tomándose en cuenta que se tienen hasta 192 Kbytes de ROM o 128 Kbytes de RAM o 16

Kbytes de EEPROM. Una configuración recomendable es:

- 128 Kbytes de EPROM ocupando 4 bases con un mapa de memoria de E0000H a FFFFFH.
- 64 Kbytes de RAM estática, ocupando dos bases y con un mapa de memoria de 00000H a 0FFFFH.
- 16 Kbytes de EEPROM ocupando dos bases con un mapa de memoria de 10000H a 1FFFFH.

El módulo de memoria está compuesto por 8 bases tipo JEDEC junto con puentes de programación para obtener las diferentes configuraciones y mezclas de memoria.

Se cuenta con 3 contadores programables de 16 bits cada uno en el circuito 82C54. El reloj principal alimenta a un divisor realizado en un PLD el cual a su vez alimenta a los contadores programables para proporcionar tiempos estándares para la generación del BAUD RATE e interrupciones en tiempo real.

La tarjeta maneja nueve niveles de interrupción. El primer nivel es la interrupción NMI (No Mascarable). Las ocho siguientes se manejan por software através del circuito 82C59A-2(PIC). El usuario mediante puentes puede seleccionar y dar prioridad a dichas interrupciones.

En aplicaciones que requieren de un vigilante del CPU existe un contador independiente el cual en caso de no ser reestablecido dentro de un lapso de tiempo determinado, pueda inicializar la tarjeta. El registro de estado de la tarjeta indica cuando ha ocurrido una inicialización causada por el vigilante.

El IBUS-III es el medio de comunicación con el resto del sistema del cual la tarjeta SAC-1887 es la única maestra.

Para el caso de desarrollo, se cuenta con un canal de comunicaciones. El 'microbus' proporciona un extension del bus del CPU para agregar un circuito que maneja uno o dos canales de comunicación.

La tarjeta SAU-100T, posee un registro de estado estructurado de tal manera que proporciona 6 registros de un solo bit. El registro de estado está realizado en un circuito PLD de Altera Corp. y proporciona las siguientes funciones:

- Informar la causa de error por acceso a IBUS-III.
- Procesar y dar indicación de interrupción pendiente para las señales que se generan a consecuencia de error de operación en IBUS-III o tiempo vencido en acceso a IBUS-III (TIME-OUT).
- En escritura al registro #4 proporciona un reset al Vigilante y en modo lectura indica el valor de la bandera del vigilante
- Habilitación de los contadores.
- Máscara para NMI.

Como se puede observar de la figura 6 se cuenta con el controlador del IBUS-III, el cual permite la sincronización del CPU con el secuenciador del bus para lectura y escritura de datos.

En una transacción del bus, si un esclavo activa la señal WAIT/ y no responde en el tiempo debido, la lógica del CPU terminará el periodo de espera y después generará una interrupción al CPU con una bandera de vencimiento de tiempo TIME-OUT. A su vez la lógica del CPU automáticamente liberará la señal, para continuar con la siguiente transacción.

UNIDAD BASICA (CANASTA)

LINEA SAC IBUS-III

TARJETA DE PROCESAMIENTO (SAC-1887)

FUENTE DE PODER

TARJETA SX-233

TARJETA DE EXPANSION DE MEMORIA (SAC-929)

TARJETAS DE COMUNICACIONES (SAC-821)

TARJETAS E/S

SAC-700

SAC-720

SAC-421

SAC-415

SAC-512

SAC-418

FIGURA 5

TESIS PROFESIONAL: ANTONIO SALDIVAR UGALDE



INSTITUTO DE INVESTIGACIONES ELECTRICAS
COMANDO EN JEFE DE INVESTIGACION Y CONTROL

UNAM
ENEP ARAGON
INGENIERIA MECANICA ELECTRICA

TESIS
DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICION DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.T.E. DE DOS BOCAS, VERACRUZ

El CPU procesará una interrupción de 'error' en el bus si el esclavo está ausente de la posición direccionada en el bus. Si el esclavo no activa la señal de error a tiempo o si la lógica del esclavo detecta un error en la transferencia de datos, respondiendo debidamente con ERR='1'.

3.3 TARJETA DE COMUNICACIONES SAC-B21.

Esta tarjeta está provista de tres canales serie tipo UART (Universal Asynchronous Receiver/Transmitter); dos "full duplex" de alta velocidad (hasta 58.4 Kbauds) RS485 y un "half duplex" de baja velocidad (1.2 Kbauds).

Las características técnicas de la interfaz RS485 le permiten soportar los más comunes arreglos topológicos de redes de comunicaciones (estrella, bus, etc.). También la hacen adaptable a esquemas de funcionamiento jerárquico.

Esta tarjeta opera como módulo esclavo y es compatible con la norma IBUS-III. El módulo cuenta con inteligencia ya que ésta la provee un microcontrolador 80C39.

Adicionalmente cuenta con un reloj de tiempo real programable para el registro desde décimas de segundo hasta decenas de año.

Otras características principales son:

- 128 bytes de RAM.
- Hasta 4 Kbytes de ROM.

La comunicación por el bus con módulos maestros se efectúa a través de dos memorias tipo FIFO, una para escritura en el sentido BUS-TARJETA y otra para lectura en el sentido TARJETA-BUS.

DIAGRAMA A BLOQUES DE LA TARJETA SAC-1887

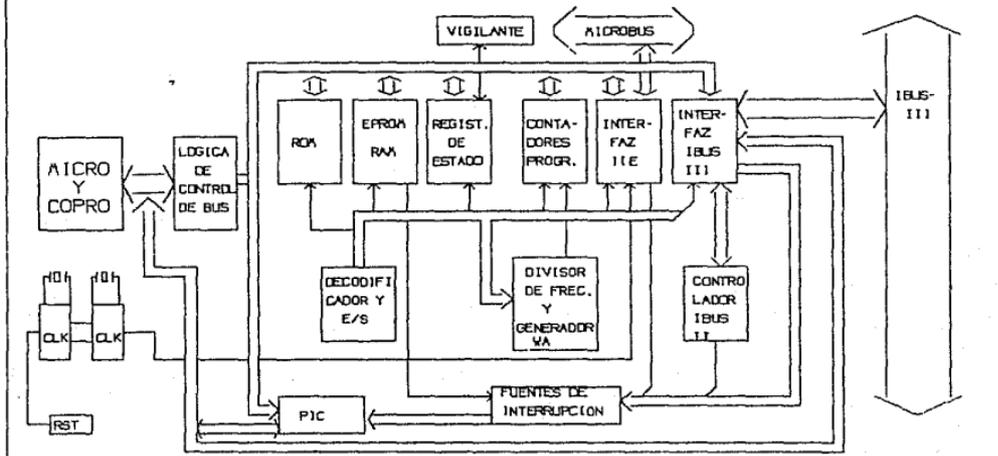


FIGURA 6

TESIS PROFESIONAL: ANTONIO SALDIVAR LEGALDE

<p>INSTITUTO DE INVESTIGACIONES ELECTRICAS DEPARTAMENTO DE DISTRIBUCION Y CONTROL</p>	<p>UNAM ENEP ARAGON MEDICINA ARAGON ELECTRO</p>	<p>TESIS DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICION DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA S. T. E. DE DOS BARRAS, VERACRUZ</p>
---	---	--

Las FIFO's son de 512 bytes con acceso independiente y simultáneo desde ambos sentidos (TARJETA-BUS) y totalmente asíncrono. Se proveen con líneas de estado para señalización de FIFO VACIA, para el caso de lectura, y FIFO LLENA, para el caso de escritura. La señal de FIFO VACIA la condiciona el procesador de la tarjeta para flexibilidad de operación. Ambas banderas pueden ser accesadas desde el bus a través del registro de estados de la tarjeta.

Se tiene la opción de que la señal de FIFO VACIA pueda alambrarse a cualquier interrupción del bus. La salida de esta interrupción es controlada por el procesador de la tarjeta a través de una Flip-Flop (74HC74). El CLR/ de este flip-flop puede ser activado por comando desde el bus o por el procesador de la tarjeta. Por medio de un comando de escritura en la dirección base se reconoce la interrupción del esclavo.

El reset general de la tarjeta puede ser ejecutado de tres maneras:

1. Por secuencia de apagado-encendido.
2. Por activación de un interruptor localizado en la tarjeta.
3. Por comando a través del bus.

La línea de interrupción del procesador de la tarjeta puede ser activado de dos maneras:

1. Por activación del interruptor localizado en la tarjeta.
2. Por comando a través del bus.

La comunicación TARJETA-BUS se efectúa por medio de las memorias FIFO, una de lectura y otra de escritura. El procesador accesa a través del bus de datos las líneas de estado (banderas).

Los controles de Reset de apuntadores de las memoria los erectúa el procesador, así como el control de retransmisión de la memoria FIFO de entrada.

La lógica de comunicación RS485 está formada por un DUART, MC2881, y los transmisores/receptores RS485, (DS3696).

Para asignar una dirección funcional a la tarjeta para los canales de comunicación RS-485 se proveen 5 puentes programables con lo cual se pueden tener 32 códigos diferentes de dirección de tarjeta en el canal de comunicaciones.

Para seleccionar el reloj de tiempo real se utiliza el puerto P16 del procesador.

La dirección base de la tarjeta depende de la ranura donde se inserte la tarjeta.

Así también, la Tarjeta SAC-B21 cuenta con algunas opciones funcionales configurables mediante puentes. Estas opciones son:

- Generación de Interrupción Externa.
- Interrupción del reloj de tiempo real.
- Memoria ROM 2716.
- Memoria ROM 2732.
- Memoria ROM del Procesador.
- Memoria ROM Externa.
- Terminador de Línea Rx.
- Terminador de Línea de Canal A.
- Terminador de Línea de Canal B.

3.4 TARJETA DE EXPANSION DE MEMORIA SAC-929

La tarjeta de expansión de memoria cuenta con 36 kbytes de memoria divididos en 3 páginas de 12 kbytes cada una.

Es posible utilizar el espacio de memoria dentro de las páginas generales de memoria.

Las características principales de la tarjeta son:

- Capacidad de seleccionar entre memorias RAM (6264), EPROM (2764), EEPROM (2864) de 8K x 8 bytes.
- Alimentación de 5 Volts dc.

La memoria está organizada en tres bancos: 1, 2 y 3 como lo muestra la figura 7, cada banco consta de 4 circuitos, RAM, EPROM o EEPROM, dependiendo de la aplicación que se requiera.

Al bus se le pueden colocar hasta 3 tarjetas y la dirección de cada una de ellas es seleccionada mediante un puente.

Cada circuito de memoria cuenta con puentes, los cuales son utilizados para seleccionar el tipo de memoria a utilizar: RAM, EPROM o EEPROM.

La posición que puede ocupar la tarjeta dentro del espacio de direccionamiento general de memoria de iBUS-III, se tiene la posibilidad de escoger la página de memoria a ocupar.

La tarjeta SAC-929 permite seleccionar tres bloques de una página cada uno.

DIAGRAMA A BLOQUES DE LA TARJETA SAC-929

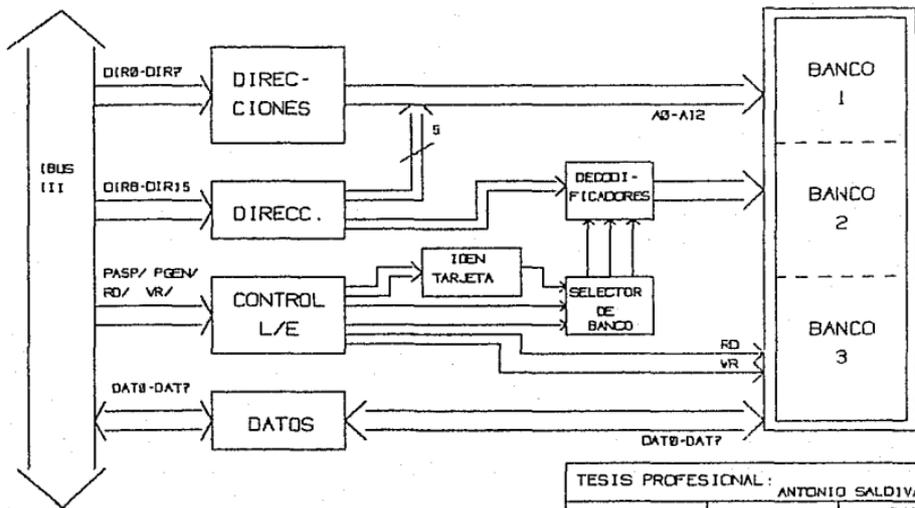


FIGURA 7

TESIS PROFESIONAL: ANTONIO SALDIVAR LEGALDE

 <p>INSTITUTO DE INVESTIGACIONES ELECTRICAS DEPARTAMENTO DE INSTRUMENTACION Y CONTROL</p>	<p>UNAM ENEP ARAGON ENERGIA ELECTROICA</p>	<p>TESIS DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICION DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.T.E. DE DOS BOCAS, VERACRUZ.</p>
--	---	--

3.5 TARJETA DE ENTRADAS DIGITALES OPTOACOPLADAS SAC-415

La tarjeta SAC-415 provee 16 entradas de Vcc direccionables en dos conjuntos de 8, ópticamente aisladas con el IBUS-III por medio de los optoacopladores 4N26.

Sus características principales son:

- Tarjeta direccionable por posición dentro de la canasta.
- Alimentación de 5 Vcc.
- Tiempo de respuesta de 5 ± 1.5 mseg.
- Rango de voltaje de entrada de 21 a 50 Vcc.
- Protección contra voltajes inversos.
- Corriente máxima por entrada 15 mA dc.
- Aislamiento de hasta 500 V entre entradas y entre una entrada y tierra del sistema.
- Circuito eliminador de rebotes (Filtro digital).

En la figura 8 se representa el diagrama funcional a bloques de la tarjeta SAC-415, en la que se puede observar que la primer etapa consiste en el acondicionamiento y acoplamiento óptico de la señal al puerto paralelo programable NCS831 y la interfaz al IBUS-III.

Un circuito típico de una entrada digital es presentada en la figura 9. La cual consiste en el acoplamiento de la señal para obtener una corriente proporcional al voltaje de campo Vc a la entrada del optoacoplador. Se tiene también un filtro y un diodo zener de protección contra sobrevoltajes o voltajes inversos.

DIAGRAMA A BLOQUES DE LA TARJETA SAC-415

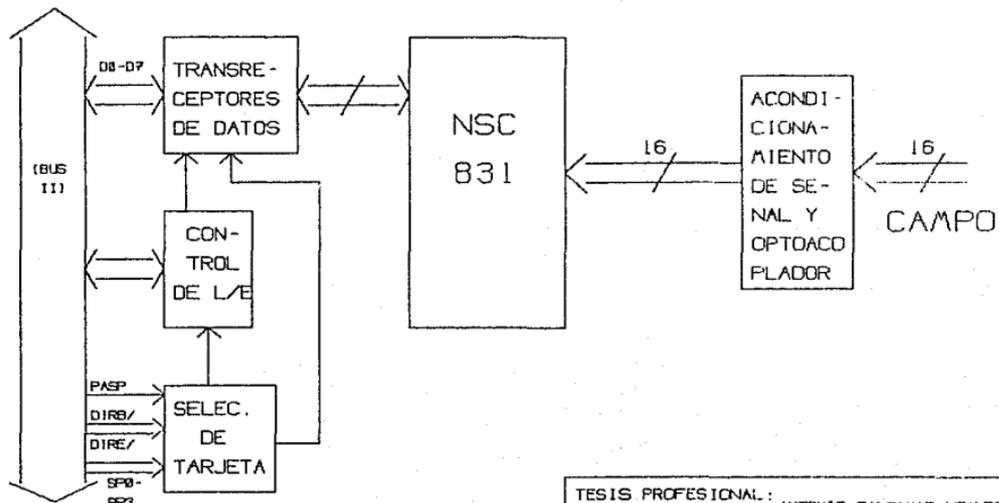


FIGURA 3

TESIS PROFESIONAL:

ANTONIO SALDÍVAR IZALDE



INSTITUTO DE
INVESTIGACIONES
ELÉCTRICAS
DEPARTAMENTO DE
INSTRUMENTACIÓN
Y CONTROL

UNAM

INEP ARAGON
INGENIERIA
ALANCA ELÉCTRICA

TESIS

DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICIÓN DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C. T. E. DE
DOS BOCAS, VERACRUZ

CIRCUITO DE ENTRADA DE LA TARJETA SAC-415

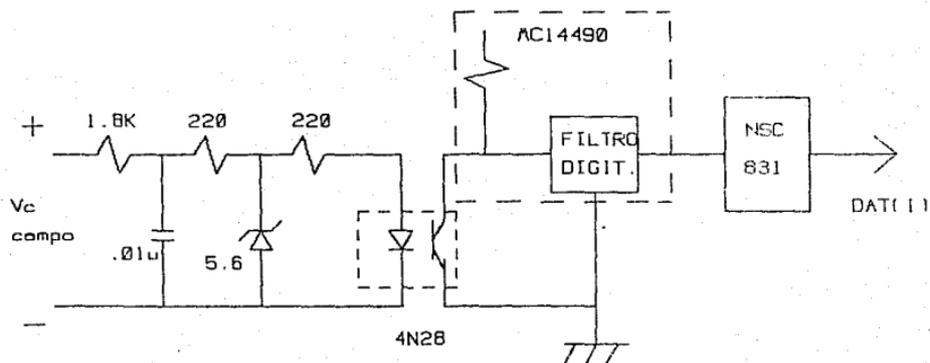


FIGURA 9

TESIS PROFESIONAL: ANTONIO SALDIVAR LIZALDE



INSTITUTO DE
INVESTIGACIONES
ELECTRÓNICAS
COMANDO EN
JEFE DE INVESTIGACIÓN
Y CONTROL

UNAM
ENEP ARAGÓN
INSTRUMENTACIÓN
ELECTRÓNICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICIÓN DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA T.S. DE
DOS BOCAS, VERACRUZ

En la misma figura se puede observar el Acoplamiento Óptico de la señal y el filtrado digital mediante el circuito MC14490, el cual elimina rebotes y valida la información una vez que esta se estabiliza. Y finalmente la etapa de lectura y escritura de datos a través del puerto paralelo programable NSC831 y la interfaz al IBUS-III.

El filtro digital consiste en un circuito eliminador de rebotes DEBOUNCER MC14490, en la que la entrada es validada únicamente cuando la entrada permanece estable al menos por cuatro pulsos de reloj. El reloj se logra con un oscilador interno y por medio de un capacitor externo.

Por las características del IBUS-III, las tarjetas pueden colocarse en cualquiera de los slots de la canasta, (con excepción de los dos primeros, los cuales están reservados para las tarjetas maestras), adquiriendo una dirección base según su posición. Lo cual se logra con cuatro terminales del conector del trasplano, las cuales adquieren un código diferente para cada una de las 16 posiciones. El código consiste en combinaciones de conexiones a tierra o libre de las cuatro terminales.

Un driver unidireccional (74HC244) se utiliza para el identificador de la tarjeta, el cual le sirve a la maestra para saber que tarjeta se encuentra presente en la canasta.

3.6 TARJETA DE ENTRADAS DIGITALES CON INTERRUPTOR SAC-421

La tarjeta SAC-421 provee 16 entradas digitales aisladas ópticamente con capacidad de interrumpir al procesador maestro en caso de algún cambio en el estado de las entradas. Este cambio puede ser en cualquier sentido, lo cual es programado por el usuario.

Las entradas aceptan voltajes nominales de 24 y 48 Vdc con un solo rango de 21 a 56 Vdc.

Sus características principales son:

- Operación de la tarjeta con 5 Vdc.
- Resolución desde 2 mseg entre cambios en dos entradas.
- Protección contra voltajes inversos.
- Filtro contra rebotes en las entradas con un tiempo programable.
- Procesador esclavo 8741 (UPI).
- Corriente máxima de entrada de 15 mA.
- Aislamiento de hasta 500 V entre entradas y entre una entrada y tierra del sistema.

En la figura 10 se muestra el circuito típico de una entrada.

Al generarse la señal de selección de tarjeta, se habilitará la entrada de las señales de control, así como la entrada o salida de datos del /o al IBUS-III.

Existe también una señal del IBUS que pasa directamente a la lógica de la tarjeta sin importar que esté o no seleccionada. Esta señal se aplica directamente al RESET del procesador UPI.

DIAGRAMA A BLOQUES DE LA TARJETA SAC-421

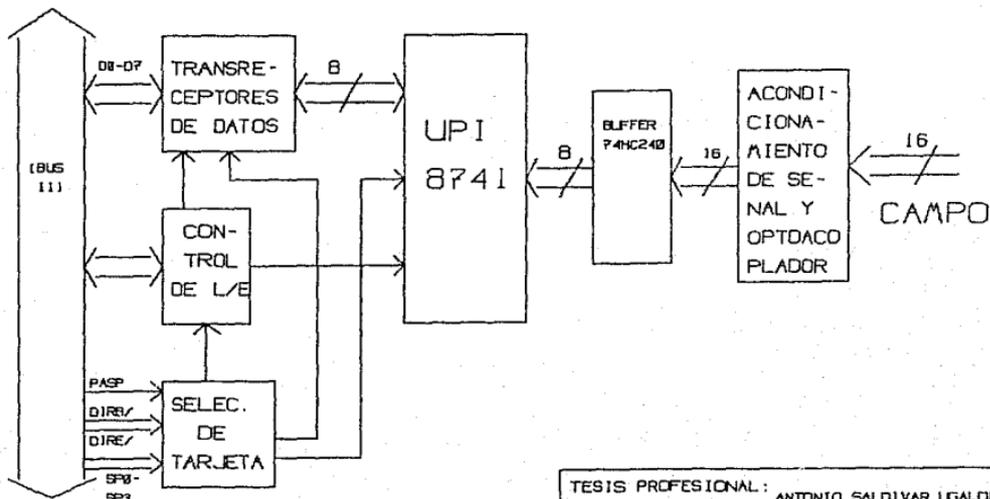


FIGURA 10

TESIS PROFESIONAL: ANTONIO SALDIVAR LICALDE



INSTITUTO DE
INVESTIGACIONES
ELECTRÓNICAS
CONSEJO NACIONAL DE
INVESTIGACIONES
Y CONTROL

UNAM
ENEP ARAGÓN
INVESTIGACIÓN
ELECTRÓNICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICIÓN DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
DOS BOCAS, VERACRUZ

El módulo de procesamiento consiste principalmente del UPI 8741 (UNIVERSAL PERIPHERAL INTERFACE). Cuyas funciones son:

- La comunicación con el procesador maestro (8088).
- La generación de la interrupción.
- La comunicación por el canal serie.
- La lectura de las 16 entradas.

La comunicación con el 8088 se lleva a cabo con las líneas de control y datos del UPI y mediante un protocolo de comunicaciones.

La generación de la interrupción se decide por programa interno del UPI de acuerdo a la condición programada y a la condición de las líneas de entrada de campo.

La comunicación con la interfaz serie se logra por medio de dos líneas, una para la transmisión y otra para la recepción. Estas líneas obedecen al programa interno del UPI para lograr la comunicación serie.

La lectura de las 16 líneas de campo se logra a través de un bus multiplexado que utiliza el puerto 1 más la línea 0 y 1 del puerto 2 para la habilitación de las primeras o segundas 8 líneas.

El acoplamiento de la señal para obtener una corriente proporcional al voltaje de campo V_c a la entrada del optoacoplador es idéntica a la de la tarjeta SAC-415.

Una de las líneas del UPI (P24) es conectada directamente al transceptor trapezoidal. A la salida, esta señal puede ser puenteadá con alguna de las líneas de interrupción del BUS-111 (INT0/, INT1/, INT2/), por medio del puente W1.

3.7 TARJETA CONTROLADORA DE ENTRADAS ANALÓGICAS SAC-700

La tarjeta SAC-700 es un sistema para controlar conversión analógica-digital, mediante un esquema de aproximaciones sucesivas. Se conecta v/a IBUS-III a la tarjeta maestra de la canasta, para la transmisión de información relativa a las variables analógicas del sistema y recibir, dado el caso, los datos de configuración, ganancia por canal y operación. Por otro lado opera el canal serie, el cual tiene el propósito de enlazar a las tarjetas de entradas analógicas SAC-720, de tal forma que se conjunte el proceso de adquisición y conversión de variables analógicas. La comunicación con las tarjetas de entradas analógicas se lleva a cabo por medio de una de las líneas de IBUS-III en modo HALF DUPLEX.

Las características principales de la tarjeta son:

- Sistema de procesamiento mediante el microcontrolador 80C31BH.
- Contiene memorias EPROM y RAM de 8kbytes cada una.
- El intercambio de información y comandos entre la tarjeta maestra de la canasta y la SAC-700 se realiza por medio de FIFOs de 512x9 bits.
- A través del canal serie, la tarjeta controladora puede acceder hasta 16 tarjetas de entradas analógicas por canasta, lo cual implica el acceso de hasta 256 canales analógicos single-ended o 128 diferenciales.
- Presenta capacidad de retransmisión en ambos FIFU's.
- Indicadores del funcionamiento de la tarjeta.
- Indicadores de uso general.

- Reset de la tarjeta SAC-700 desde la tarjeta maestra.

El enlace entre la tarjeta controladora y la tarjeta maestra es llevado a cabo por medio de 2 FIFUS de 512 bytes: uno de recepción denominado FIFUR, y otro de transmisión nombrado FIFUT. La tarjeta SAC-700 se encuentra localizada dentro del mapa de memoria de la tarjeta maestra. Presenta su propio identificador.

Al igual que las tarjetas anteriormente descritas, su dirección base depende de las líneas SF3-SF0 de IBUS-III.

El status de los FIFUS puede ser leído directamente desde la tarjeta controladora.

La comunicación entre la tarjeta controladora y las de entradas analógicas es llevada a cabo por medio del canal serie, utilizando una de las líneas reservadas del transplano (BUS-III). La velocidad de transmisión/recepción en el canal serie es de 288 KB/seg.

Es posible interrumpir al procesador de la tarjeta maestra de la canasta al momento de que se tengan datos que enviar a la tarjeta SAC-1887. La interrupción a la tarjeta maestra puede estar conectada a cualquiera de las líneas de interrupción de IBUS-III de acuerdo a la prioridad requerida, utilizando el puente disponible para tal fin.

Otra manera de realizar la transferencia de datos, por petición de la tarjeta SAC-1887.

3.8 TARJETA DE ENTRADAS ANALÓGICAS SAC-720 y SAC-720/01

Las tarjetas SAC-720, SAC-720/01 son sistemas que deben utilizarse en conjunto con la tarjeta controladora SAC-700 con la finalidad de lograr un esquema de adquisición y conversión de datos analógicos completo.

Las tarjetas SAC-720's adquieren señales de campo en forma 'diferencial' o 'single-ended', operación que es seleccionable por puentes.

Las señales analógicas son acopiadas a través de un multiplexor hacia las etapas de amplificación y de muestreo, presentes en las tarjetas; lo que hace posible el acondicionamiento adecuado de la variable analógica en cuestión, para poder llevar a cabo su conversión a su equivalente digital mediante un esquema de aproximaciones sucesivas.

Presentan un microcontrolador 80C31 con RAM, puertos de I/O, 2 Timers/counters y UART; asimismo contienen memoria EPROM de 8K.

La tarjeta SAC-720 corresponde a entradas analógicas de voltaje, en tanto que la SAC-720/01 corresponde a entradas analógicas de corriente (4-20mA).

Una de las características principales de las tarjetas es la de ganancia variable programable en forma independiente por canal (1, 2, 5, 10, 20, 50, 100 y 200).

El rango de voltaje de entrada al convertidor seleccionable por puente:

- a) Unipolar 0-10 V
- b) Bipolar -10 a 10 V

Para entradas de corriente:

Rango de corriente de entrada unipolar 4-20 mA.

El diagrama a bloques de estas tarjetas es mostrado en la figura 11. En la que se puede observar un DAC y un comparador, los cuales forman parte del convertidor analógico-digital de aproximaciones sucesivas. Dicho convertidor es comandado por el microcontrolador 80C31BH.

De las lecturas posibles en las tarjetas se puede verificar:

- La presencia de conector de campo.
- Polaridad (Unipolar o Bipolar).
- Tipo de entrada 'Single-ended' o Diferencial.
- La lectura del DAC así como la posición de las tarjetas en la canasta es efectuada de igual forma.

Las tarjetas SAC-720 de entradas analógicas de voltaje pueden ser configuradas como:

- Unipolar Single-Ended (0 - 10 V).
- Unipolar Diferencial (0 - 10 V).
- Bipolar Single-Ended (-10 - +10 V).
- Bipolar Diferencial (-5 - +5 V).
- Bipolar Diferencial (-10 - +10 V).

Y las tarjetas SAC-720/01 de entradas de corriente (4-20mA):

- Unipolar Diferencial (0 - 10 V).

Las tarjetas requieren de alimentaciones de +5V, +18V y -18V y su consumo de corriente es de 145 mA. Se tiene una resolución de 12 bits y una exactitud de 0.03 %, el tiempo de conversión es de 11 msecs por canal.

DIAGRAMA A BLOQUES DE LA TARJETA SAC-720

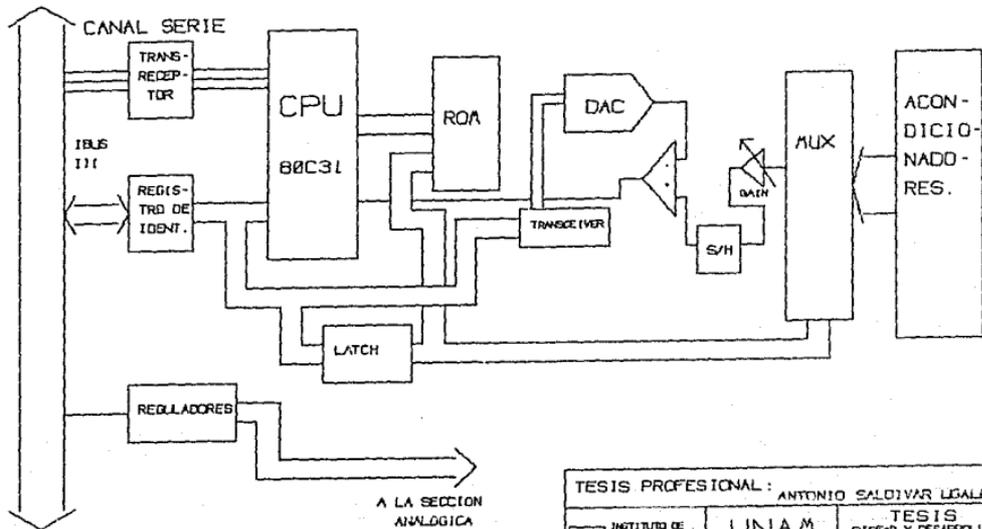


FIGURA 11

TESIS PROFESIONAL: ANTONIO SALDIVAR LEGALDE



INSTITUTO DE INVESTIGACIONES
ELECTRICAS
DEPARTAMENTO DE INSTRUMENTACION
Y CONTROL

UNAM
ENEP ARAGON
INGENIERIA
ANALOGA ELECTRONICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICION DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
DOS BARRAS, VERACRUZ

3.9 TARJETA DE SALIDAS DIGITALES CON RELEVADOR SAC-158

La tarjeta SAC-158 provee 16 salidas digitales con relevador, direccionables en dos conjuntos de 8. La habilitación de los relevadores puede ser leída para propósito de diagnóstico de la parte digital.

El relevador, con contacto de mercurio, es de un polo un tiro, normalmente abierto y soporta en el contacto hasta 1 ampere con carga resistiva.

Sus características principales son:

- Tarjeta direccionable por posición geográfica dentro de la canasta.
- Los relevadores pueden abrirse o cerrarse individualmente.
- Relevadores con contactos de mercurio.
- Máximo voltaje de conmutación de 100 Vdc.
- Trayectoria opcional para supresión de transitorios y para limitación de corriente.
- Bajo consumo y alta inmunidad al ruido, característico de los circuitos CMOS empleados.
- Alimentación de 5 Vdc y 24 Vdc.

Como se mencionó anteriormente, la tarjeta SAC-158 permite manejar 16 relevadores individualmente en conjuntos de 8 relevadores. Cada relevador es habilitado por medio de las líneas de datos del bus a través de dos circuitos integrados de configuración Darlington (LS638) utilizados como drivers para el manejo de los relevadores.

En la figura 12 se muestra un circuito típico de una salida. Cada uno de estos circuitos Darlington es habilitado por medio de los dos puertos del circuito NSC631.

CIRCUITO DE SALIDA DE LA TARJETA SAC-158

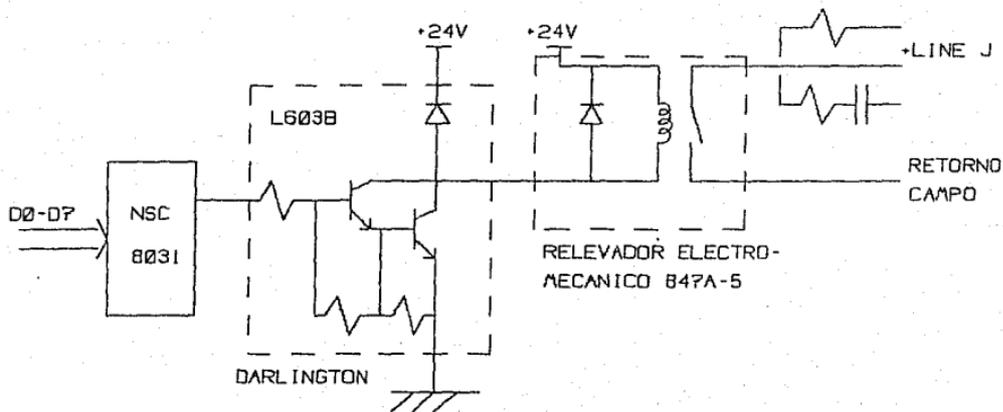


FIGURA 12

TESIS PROFESIONAL: ANTONIO SALDIVAR LEGALDE

INSTITUTO DE INVESTIGACIONES ELÉCTRICAS
CENTRO DE INVESTIGACIÓN Y CONTROL

UNAM
ENEP ARAGON
(INGENIERIA MECÁNICA ELÉCTRICA)

TESIS
DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICIÓN DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.T.E. DE DOS BANCOS, MEXICALTEPEC

Para conectar cargas inductivas en AC, se puede utilizar la trayectoria del circuito RC, figura 13, cuyos valores pueden ser calculados por:

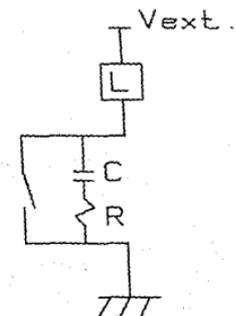
$$R = \frac{E}{10 \cdot I(1 + 50/E)} \quad \text{Ohms}$$

$$C = \frac{I^2}{10} \quad \text{Microfarads}$$

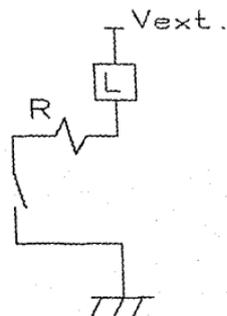
Donde E es el voltaje entre los contactos justo antes de cerrarlos, sin exceder 200 V a I, la corriente en amperes, fluyendo por el contacto justo antes de abrirlo, sin exceder 0.5 amps.

Para conectar cargas capacitivas o lámparas incandescentes, la corriente se puede limitar con el resistor en serie, ver figura 13.

TRAYECTORIAS OPCIONALES DE CARGA



Carga Inductiva



Carga Capacitiva.

TESIS PROFESIONAL: ANTONIO SALDIVAR LEGALDE

INSTITUTO DE INVESTIGACIONES ELECTRICAS
CENTRO DE INVESTIGACION Y CONTROL

UNAM
ENEP ARAGON
INGENIERIA
MORERA ELECTRONICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICION DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE L.A.S.T.I.S DE
DOS BOCAS, VERACRUZ

3.10 TARJETA DE SALIDAS ANALÓGICAS DE VOLTAJE SAC-512

La tarjeta SAC-512 es un sistema digital/analogico (D/A), que proporciona cuatro señales analógicas a partir de la información digital que se envle la tarjeta maestra a través del IBUS-111.

Las funciones de esta tarjeta se basan en ciclos de escritura desde la maestra. Dichos ciclos proporcionan la palabra de 12 bits que es cargada en cualquiera de los cuatro DAC's. Al finalizar cada ciclo se tenorá la salida analógica deseada en el canal seleccionado una vez que haya ocurrido el tiempo de asentamiento de los dispositivos utilizados.

Además la tarjeta cuenta con sensado remoto que tiene como función evitar los errores debidos a cableados en el sistema, minimizando las caídas de voltaje parásitas debidas a la resistencia no nula de los elementos de conexión.

Las características principales de la tarjeta SAC-512 son:

- Direccionable por posición geográfica.
- Cuatro canales analógicos.
- Doce bits de resolución.
- Salidas de voltaje con o sin sensado remoto.
- Tiempo de asentamiento 50 useg.
- Alimentación de 5 Vdc y +18 Vdc.
- Registro de identificación.

El diagrama a bloques de la tarjeta SAC-512 se presenta en la figura 14.

Al momento de efectuarse el primer ciclo de escritura, se transfieren los 8 bits menos significativos, los cuales quedan

DIAGRAMA A BLOQUES DE LA TARJETA SAC-512

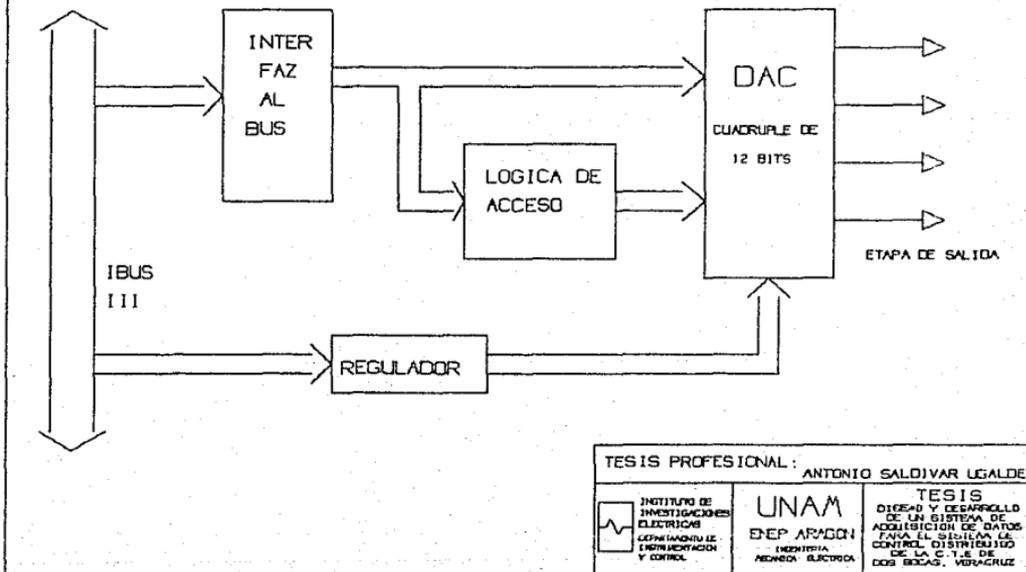
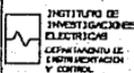


FIGURA 14

TESIS PROFESIONAL: ANTONIO SALDIVAR LEGALDE



UNAM
ENEP ARAGÓN
INGENIERIA
REDONDA SUICROSA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICIÓN DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
DOS BOCAS, VERACRUZ

retenidos en el LATCH externo del DAC; Durante el segundo ciclo de escritura se completa la palabra de 12 bits. Una vez realizado lo anterior se tendrá la salida analógica.

Las formas de conexión de las salidas de voltaje en la tarjeta SAC-512 pueden tener dos modalidades principales, dependiendo del tipo de carga que se les presente:

- Cargas con sensado remoto, es decir, cargas compartiendo líneas de retorno. En este caso se requieren dos hilos por carga con retorno independiente por tarjeta.

- Sin sensado remoto, la cual es recomendada para cargas aisladas donde no representa problema la caída de tensión en las líneas de conexión. Se requieren dos hilos por carga.

3.11 SISTEMA OPERATIVO MTOS (MULTITASKING OPERATING SYSTEM)

3.11.1 NATURALEZA DEL MTOS

El MTOS es un sistema operativo manejador de eventos en tiempo real que posee la propiedad de soportar multitareas y opcionalmente multiprocesamiento, además de ser configurable. Centraliza los recursos del sistema y canaliza el acceso a éstos através de un servicio de interface. Mantiene un conjunto de convenciones internas, las cuales facilitan la realización y ampliación de el sistema, así como la producción de manejadores (drivers) de E/S.

Una vez configurado el sistema, el código ejecutable generado por el MTOS puede ser cargado directamente a una ROM.

3.11.2 EVENTOS EN TIEMPO REAL

El MTOS responde a varios tipos de eventos para el control del sistema. Algunos ejemplos de eventos son:

- Interrupciones.
- Que un requerimiento de E/S sea completado.
- La transición de una bandera de un estado a otro.
- El arranque o terminación de una tarea.
- Transmisión de mensajes a través de buzones (mailbox).

El MTOS responde a la ocurrencia de un evento en tiempo real, esto quiere decir que la respuesta a la ocurrencia de un evento es inmediata.

3.11.3 MULTITAREAS Y PSEUDO-CONCURRENCIA

No obstante que es evidente que un CPU sólo puede ejecutar una instrucción en un tiempo, se obtienen considerables beneficios con el uso de el procesamiento multitareas. Una aplicación que puede ser dividida en tareas, cada una de las cuales es considerada por el MTOS como un código de ejecución independiente, en la mayoría de los casos tiene una eficiencia mayor que la misma aplicación en forma puramente secuencial.

La ejecución pseudo-concurrente de varias tareas permite que una tarea se ejecute bajo ciertas condiciones, tomando ventaja de las regiones en el tiempo en las cuales esas condiciones bloquean la ejecución de otras tareas de mayor prioridad. Este arreglo tiene un mayor rendimiento cuando las tareas son bloqueadas de tiempo en tiempo esperando la ocurrencia de un evento, tal como la liberación de un semáforo o la existencia de una configuración particular de banderas.

3.11.4 CARACTERÍSTICAS DE LAS TAREAS EN MTOS.

Una tarea (TASK) es el programa de más bajo nivel reconocido por el MTOS. Las Tareas pueden hacer uso de los servicios proporcionados por el MTOS, tales como comenzar una tarea, cambiar la prioridad de una tarea, esperar por una bandera, etc.

El sistema operativo MTOS, maneja dos tipos de tareas:

- Tareas estáticas.
- Tareas dinámicas.

Las Tareas estáticas son aquellas tareas que están configuradas permanentemente en el sistema. Estas tareas no pueden ser destruidas (DELETE).

Las Tareas dinámicas son tareas que son creadas en el tiempo de corrida de la aplicación, utilizando el servicio del MTOS CREATE, poseen todos los atributos de las estáticas, además, de poder ser destruidas o borradas. Estas tareas pueden destruirse por sí mismas (utilizando el servicio DELETE), o si está en estado de LATENTE (DORMANT), puede ser destruida por otras tareas (utilizando el servicio DELTSK).

Al igual que las tareas estáticas, una tarea dinámica que termina y no se destruye puede ser restablecida en cualquier tiempo. Una vez destruidas las tareas dinámicas desaparecen del MTOS.

En un tiempo dado, una tarea puede estar en alguno de cuatro estados mutuamente exclusivos (figura 15):

1. LATENTE (DORMANT): Una tarea que nunca a principiado o ya se ejecuto y terminó incondicionalmente (ENDT) es llamada dormant. Las tareas que estan en estado dormant nunca son

anexadas. En el arranque del sistema, todas las tareas excepto las designadas como tareas de inicialización son marcadas como dormant.

2. LISTA (READY): Una tarea entra en estado ready cuando se le da la orden de principiar por medio de los servicios del MTO5, START ó QSTART. Una tarea en estado ready sera anexada inmediatamente si su prioridad es mayor a las prioridades de las otras tareas que estan en ready.

3. BLOQUEADA (BLOCKED): Una tarea bloqueada no puede anexarse porque necesita la ocurrencia de un evento. Las tareas bloqueadas pueden estar esperando por un evento de banderas, por un semáforo, requerimientos de E/S, disponibilidad de memoria, la salida de un programa controlado, además de otros tipos de eventos.

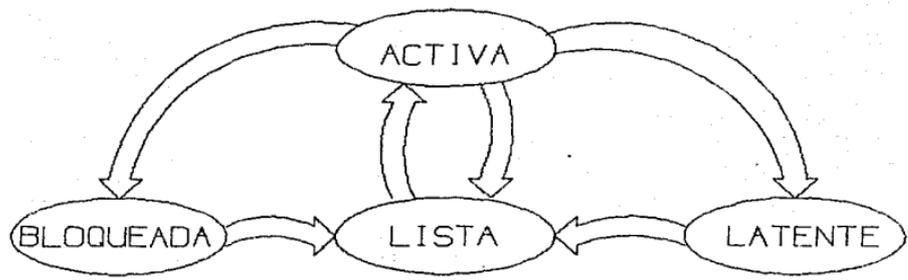
4. ACTIVA: Solamente una tarea puede estar activa corriendo en el MTO586 en cualquier tiempo. Una tarea activa es la que está ejecutándose actualmente.

3.11.5 MANEJO DE TAREAS:

Como ya se ha mencionado, las tareas estáticas son parte permanente del sistema, son creadas como parte de la configuración del sistema. Estas tareas no pueden ser destruidas (borradas).

Las tareas dinámicas son creadas por medio del servicio CREATE, el cual debe ser llamado por una tarea que ya existe. Una vez que es creada, puede ser borrada (DELETE), con lo cual retorna a la no existencia.

DIAGRAMA DE TRANSICION DE ESTADOS DE TAREAS EN MTOS.



- LATENTE: La tarea nunca o principiado o ya se ejecuto y termino incond.
- LISTA: Se detiene en la cola para ejecucion mientras se ejecuta otra.
- BLOQUEADA: Espero que suceda un evento.
- ACTIVA: La que esta ejecutandose.

TESIS PROFESIONAL: ANTONIO SALDIVAR LEGALDE		
 INSTITUTO DE INVESTIGACIONES ELÉCTRICAS DEPARTAMENTO DE INSTRUMENTACIÓN Y CONTROL	UNAM INEP ARAGÓN INGENIERÍA MECÁNICA ELÉCTRICA	TESIS DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICIÓN DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.T.E. DE DOS TOCCAS, VERACRUZ

Existen cuatro formas de principiar una tarea:

1.- Si una tarea se designa como tarea de inicialización, es comenzada automáticamente por el MTOS después del arranque del sistema.

2.- Cualquier tarea puede causar que otras comiencen utilizando, cualquiera de los dos servicios proporcionados por MTOS para comenzar tareas START o QSTART. La tarea que llama estos servicios tiene la opción de pasar dos datos a la tarea que esta principiando.

3.- Una tarea que termina con ENDR se restablecerá automáticamente cuando el intervalo de restablecimiento expire.

4.- Una tarea puede ser comenzada directamente por una interrupción.

La prioridad de las tareas depende de la forma en que éstas comienzan:

- Si la tarea es de inicialización o es una tarea que es restablecida cada cierto intervalo de tiempo o es comenzada directamente por una interrupción, la prioridad asignada a éste tipo de tareas es la prioridad inherente declarada en el archivo de configuración del sistema.

- Si la tarea que fue principiada utilizando los servicios START o QSTART, la prioridad asignada será determinada por los campos PRIS (selección de la prioridad) y PRIV (valor de la prioridad) asociados con STRT o QSTKT.

3.11.6 CONTROL Y COORDINACION DE TAREAS

1) Una tarea puede terminar incondicionalmente (ENDT), o puede restablecerse automáticamente después de la expiración de

un intervalo de tiempo (EMDR). Cuando una tarea finaliza con ENDT el estado de la tarea al término de la ejecución es DURMENT.

2) Una tarea puede parar su ejecución (PAUSE) un intervalo de tiempo dado, bloqueándose hasta que el intervalo de tiempo expire u otra tarea ordene al MTOS cancelar la pausa (RESUME).

3) Una tarea puede ordenar que otra tarea comience utilizando la instrucción del MTOS STRT. Esta instrucción no tiene ningún efecto si la tarea a la cual se ordena que comience no está en esos momentos en estado latente (dormant). Una tarea puede ordenar que otra tarea comience si actualmente está en estado latente o si en el futuro estará en estado latente (QSTRT).

4) Las tareas pueden crear (CREATE) otras tareas (tareas dinámicas), pueden destruirse a si mismas (DELETE), o pueden ser destruidas por otras tareas si su estado actual es latente (DELTSK).

5) Una tarea puede requerir que el MTOS cambie su prioridad (CPRI), incrementándose de esta forma la respuesta de la aplicación a los eventos.

6) Las tareas pueden activar otros tipos de coordinación, tales como semáforos, banderas de eventos y programas controlados.

3.11.7 BANDERAS DE EVENTOS

Las banderas de eventos proporcionan la forma de coordinación más pura entre tareas. Una bandera de un evento es un bit el cual obviamente tiene 2 estados disponibles (0 y 1). Las banderas de eventos son coleccionadas en grupos de 16. El

RTOS proporciona a cada tarea un grupo de banderas de eventos locales cuyo identificador es siempre cero. Estas banderas locales no son visibles a las otras tareas. El RTOS puede configurar hasta 31 grupos de banderas globales visibles y manipulables por todas del sistema. Las banderas pueden ser puestas a uno (SEF, SEFET), limpiadas (REF), y probadas (TEF). Las tareas pueden esperar por una configuración específica de banderas (WEF). El uso más común de banderas globales es la coordinación y señalización entre tareas. Las banderas locales se usan para la coordinación y sincronización de tareas y elementos manejadores.

NOTA: Todas las tareas que están bloqueadas esperando por una bandera de eventos entran en estado READY (listo) cuando es puesta a uno.

3.11.8 SEMAFOROS

Un semáforo tiene solo 2 estados 1 o 0 (semáforo binario) y con él se pueden realizar solo dos operaciones: Un semáforo puede ser limpiado (RSF) o probado y puesto a uno si es cero (TSF). Una tarea que prueba un semáforo (TSF) es bloqueada si éste ya es uno; cuando el semáforo es finalmente limpiado (RSF) los requerimientos de la tarea bloqueada son satisfechos, por lo que retorna al estado ready y el semáforo es puesto de nuevo a uno. Si varias tareas están bloqueadas esperando que un semáforo sea limpiado (RSF), solo entrara en estado de ready aquella tarea que halla llegado primero a la cola de espera. Uno de los usos más común de los semáforos, es controlar el acceso de las tareas a

áreas de memoria compartidas.

3.11.9 PROGRAMAS CONTROLADOS

El MTOS proporciona otro mecanismo de exclusión mutua, además de los semáforos, los programas controlados. Este servicio permite que 2 programas diferentes, los cuales son mutuamente exclusivos (cuando se ejecuta uno el otro no debe ejecutarse por ninguna causa), pueden codificarse como programas controlados (CID). Con esto se asegura que solo uno de estos programas se ejecutara en un tiempo dado. El código controlado es delimitado por el ENTER CONTROLLED PROGRAM y el EXIT CONTROLLED PROGRAM; una tarea que llama a el servicio de entrada será bloqueada mientras otra tarea con el mismo identificador de programa controlado se está ejecutando.

3.11.10 MANEJO DE MEMORIA

En muchas aplicaciones es necesario optimizar el uso de la memoria RAM, MTOS proporciona capacidad para definir depósitos de memoria para el control de éste recurso. La memoria de un depósito esta disponible para ser asignada (ALOC) a las tareas que lo requieran. Una tarea a la cual se le asigna un bloque de memoria debe liberarla (DALOC) para poder ser nuevamente asignada a otra tarea. Una tarea puede bloquearse, esperando por la asignación de un bloque de memoria, si el depósito de memoria especificado no tiene en esos momentos la memoria requerida por la tarea. El máximo tamaño de un depósito de memoria es 64K. Se pueden definir hasta 32 distintos depósitos de memoria.

3.11.11 SISTEMAS DE BUZONES

Las tareas frecuentemente necesitan enviar datos a otras tareas. El sistema de buzones (mailbox) proporciona este servicio de manera muy general. Un buzón es una estación en donde una tarea puede enviar y recibir datos a otras tareas. Los buzones pueden asociarse si se desea, a una tarea específica. Los mensajes son direccionados a los buzones no a las tareas. El tamaño máximo de un mensaje es de 6 bytes, el uso más común de estos 6 bytes es enviar la dirección de los datos a la tarea que recibe.

3.11.12 RELOJ DEL SISTEMA

El MTOS es muy rico en servicios para el manejo y medida del tiempo. Si se desea se puede implementar un reloj con la fecha y hora del sistema el cual puede ser leído o alterado por cualquier tarea (STIME, TIME). Una tarea puede parar su ejecución un intervalo de tiempo específico (PAUSE) o puede ser restablecida después de la expiración de un intervalo de tiempo (ENDR).

3.11.13 SERVICIO DE ENTRADA/SALIDA (I/O)

MTOS proporciona dos interfaces para los requerimientos de E/S. El servicio para señales discretas (USCRTE), el cual se utiliza para el manejo de señales de control y señales de status mapeadas a memoria, éste servicio se utiliza en el control y monitoreo de numerosos elementos ON/OFF (motores, reles, lámparas, interruptores) y servicio de interfaz para elementos manejadores (periféricos) de E/S (RÍÚ).

3.12 LENGUAJE DE PROGRAMACION

Debido a los requerimientos especiales para rendimiento y fiabilidad demandado por el sistema, características del hardware y del sistema operativo, se eligieron para el diseño de tareas y programas al Lenguaje C de programación y al Lenguaje Ensamblador del 8086.

El Lenguaje C fue originalmente desarrollado como lenguaje para implementaciones de sistemas operativos. Sin embargo, actualmente se ha construido una gran cantidad de productos de software, de aplicaciones empotradas a sistemas y de software de sistemas, usando el lenguaje C. El lenguaje C contiene potentes posibilidades que le dan una considerable flexibilidad.

El Lenguaje C soporta estructuras de datos sofisticadas y tiene características de tipificación, hace uso intensivo de apuntadores y tiene un rico conjunto de operadores para el cálculo y manipulación de datos. Además, permite "acercarse a la máquina" al suministrar posibilidades similares al lenguaje ensamblador.

IV.- ADQUISICION Y PROCESAMIENTO DE SEÑALES

4.1 ESTRATEGIA DE DESARROLLO

El desarrollo del sistema de adquisición se dividió en fases que comprenden desde los requerimientos, en los cuales se fundamentará la arquitectura de programación, su diseño y el desarrollo en sí de los programas de aplicación y tareas operativas; y por último la fase de simulación y pruebas del sistema.

Es importante mencionar que la ejecución de las actividades no ha sido completamente secuencial, sino que por la naturaleza del proyecto se requiere de actividades paralelas y compartidas con Profesionales de distintas ramas de la Ingeniería.

Como se mencionó con anterioridad, los conocimientos mínimos necesarios para el desarrollo de las actividades son:

- Conocer el funcionamiento y estructura de la planta.
- Características principales de las señales a procesar.
- Conocimiento del Lenguaje de programación C.
- Conocimiento del Lenguaje ensamblador del Microprocesador 8086 y periféricos asociados.
- Conocimiento del Sistema Operativo MSDOS.
- Conocimientos de programación concurrente y en tiempo real.
- Conocimiento de la Arquitectura de las tarjetas de la línea SAC IBUS-III.

4.2 ACTIVIDADES DESARROLLADAS

Las actividades desarrolladas son:

1.- A partir de la especificación del Sistema de Control Distribuido y de los Subsistemas que lo constituyen es necesario determinar el número total de variables de adquisición lógica y analógica, definiendo las características inherentes a cada variable.

2.- Distribución de las señales en canastas.

3.- Configuración y acondicionamiento de tarjetas.

4.- Delimitar el alcance del Sistema y definición en detalle del flujo de información entre sistemas.

Una vez determinada y realizada una especificación de requerimientos del software, se procede al diseño, es decir, se desarrolla una estructura modular, se definen las interfaces y se establece la estructura de los datos, cuyas actividades fueron:

1.- Definición de módulos de inicialización.

2.- Definición de módulos de Adquisición Digital, Adquisición Digital con monitor de secuencia de Eventos, Adquisición Analógica, Salidas Digitales, Salidas Analógicas, Diagnósticos "fuera de línea" y Diagnósticos "en línea".

3.- Definición de la arquitectura y estructuración de los módulos antes mencionados e interfaces entre los mismos.

4.- Definición de la estructura de datos de cada uno de los módulos, determinando los métodos de acceso y organización de los mismos.

5.- Codificación en el lenguaje apropiado de los módulos que constituyen el sistema (Lenguaje C o Lenguaje Ensamblador).

6.- Una vez realizado el código, éste es revisado para mantener un estilo y claridad suficiente, además de cumplir con los requerimientos especificados.

7.- Simulación de Tareas Operativas y Programas de Aplicación en PC.

8.- Prueba de Tareas Operativas y Programas de Aplicación en canastas.

9.- Instalación en planta.

10.- Mantenimiento del Software, para la corrección, adaptación o mejoras del sistema.

Para la determinación del total de variables que manejará el sistema, se realizó un estudio para determinar la información que requieren los lazos de control y la capacidad de la Interfaz Hombre-Máquina.

Para determinar la forma más conveniente de obtener las señales se hizo un levantamiento del estado real de la central, el cual se inició con una revisión de diagramas y posteriormente la inspección de campo con el propósito de validar la información que se obtuvo de los diagramas. Una vez validada la información se determina las características de cada una de las señales. Con esta información se prepara un documento denominado Lista de Señales.

Una vez realizado lo anterior, se procedió a elaborar especificación del equipo y los diagramas de conexión.

Con el fin de organizar la información, las señales se agruparon según su interacción con las unidades, identificándose:

- Señales Analógicas:

Las señales analógicas se proveerán linealizadas y sus rangos serán de 0-10V, 0-5V, 1-5V, 4-20mA en tipos diferencial o simple unipolar o bien -5 - +5 V diferencial o simple bipolar.

- Señales Lógicas:

Las señales lógicas provienen generalmente de contactos secos.

Una vez que se establecieron las características de las señales y que se recolectó la información de proceso se procedió a especificar el equipo necesario para cubrir las exigencias del proyecto.

Las diferentes especificaciones se asientan en hojas de datos, cuya finalidad es proporcionar la mayor cantidad de información posible sobre los instrumentos, cuyas principales características dependen generalmente de las condiciones que se presentan en el proceso, según la carga generada y las circunstancias de operación tales como arranques, paros y situaciones de emergencia provocadas por fallas de equipos de proceso o de control.

Las características generales del equipo que se usará son las siguientes:

- Transmisores que tengan aislada la entrada de la salida.
- Transmisores con salida de 4-20mA.
- Los transmisores de flujo a partir de presión diferencial y los transmisores de temperatura a partir de termopar se pidieron con linealización.

Como se mencionó en capítulos anteriores, las canastas SAC tienen el fin de conectar las computadoras del Cuarto de Control con los dispositivos a controlar, es decir, la adquisición de señales analógicas y lógicas se realiza en ellas a través de las tarjetas de Entradas analógicas o digitales, y para el caso de las unidades dedicadas al control éstas serán capaces de ejecutar

algoritmos especiales de control y generar una o varias señales de salida al proceso para manejar los elementos finales de control.

A continuación se explicara cada una de las tareas realizadas por las canastas, a partir del encendido, su puesta en estado normal de operación, la estructura de datos, tareas operativas y programas de aplicación.

4.3 ETAPAS FUNCIONALES DE CANASTAS

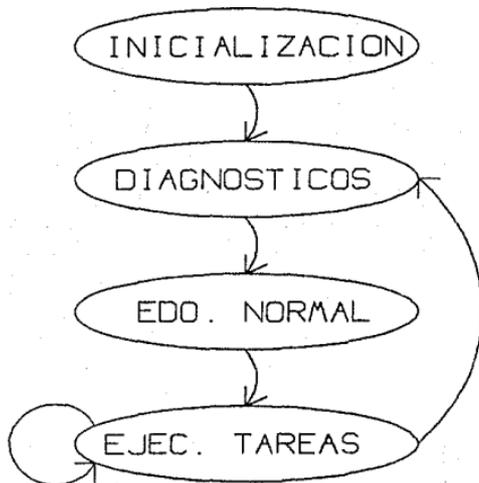
Las etapas funcionales de cada canasta se representan en la figura 16.

La INICIALIZACIÓN comprende la limpieza de memoria RAM, reservar y asignar valores a localidades de memoria para la base de datos requerida en las fases posteriores e inicializar los vectores de interrupción con la dirección en la que se localizará la rutina de servicio a una determinada interrupción.

Los DIAGNOSTICOS se realizan en todas y cada una de las tarjetas que constituye la canasta, para lo cual es necesario realizar una identificación de la configuración de la canasta y de acuerdo a ella efectuarse los tres niveles de diagnóstico (figura 17):

- A nivel de elemento, que consiste en probar el estado particular de algún elemento de tarjeta, tales como probar el estado del vigilante, estado de las memorias ram, memorias rom, timer programable(8254), controlador de interrupciones(8259), controlador del bus(8288), coprocesador(8087), para la tarjeta procesadora 1887, prueba del UART de la tarjeta SX-233, etc.

ETAPAS FUNCIONALES EN CANASTAS



INICIALIZACION:

- VECTORES DE INTERRUPCION
- LIMPIEZA MEMORIA RAM
- INIC. REGISTROS Y B.D.

DIAGNOSTICOS:

- NIVEL ELEMENTO
- NIVEL TARJETA
- NIVEL CANASTA

ESTADO NORMAL DE TARJETAS:

- TARJETA PROCESADORA
- TARJETAS DE COMUNICACIONES
- TARJETAS DE E/S

EJECUCION DE TAREAS:

- TAREAS DE DIAGNOSTICO EN LINEA
- TAREAS OPERATIVAS
- PROGRAMAS DE APLICACION

TESIS PROFESIONAL:

ANTONIO SALDIVAR UGALDE



INSTITUTO DE
INVESTIGACIONES
ELECTRICAS
DEPARTAMENTO DE
INSTRUMENTACION
Y CONTROL

UNAM
ENEP ARAGON
INGENIERIA
MECANICA ELECTRICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICION DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
DOS SOCAS, VERACRUZ

NIVELES DE DIAGNOSTICOS EN CANASTA

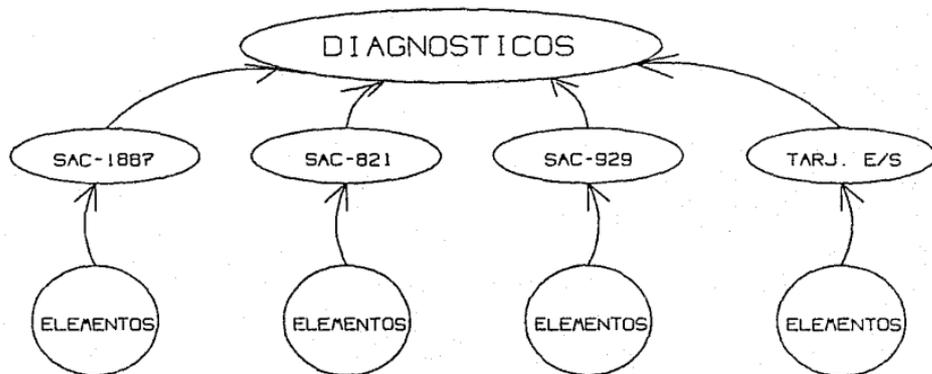


FIGURA 17

TESIS PROFESIONAL: ANTONIO SALDIVAR UGALDE



INSTITUTO DE
INVESTIGACIONES
ELÉCTRICAS
DEPARTAMENTO DE
INSTRUMENTACIÓN
Y CONTROL

UNAM
ENEP ARAGON
INGENIERIA
NÚMICA ELÉCTRICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICIÓN DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
DOS BOCAS, VERACRUZ

- El nivel de tarjeta, es dependiente del nivel anterior y consiste en evaluar el estado de una tarjeta particular, determinando si la tarjeta funciona o no, si esto es significativo para la canasta o no, es decir, para canastas de adquisición el hecho de que una tarjeta de entradas se diagnosticará como dañada, la canasta deberá continuar las siguientes etapas y acopiarse al sistema y para el caso de canastas dedicadas al control no es posible lo anterior, sino que se deberá de realizar la transferencia a una canasta de respaldo.

- El nivel de canasta, resultado de los dos niveles anteriores consiste en determinar si las condiciones particulares de la canasta son las adecuadas para poder realizar el enlace con el sistema total.

La etapa de ESTADO NORMAL consiste en colocar a las tarjetas en su estado normal de operación, es decir, programar los puertos de las tarjetas de entradas digitales SAC-415, salidas digitales SAC-158 con las palabras de control adecuadas o bien en el caso de las tarjetas de entradas analógicas en el estado de listo para conversión de señales analógicas a digital.

En la etapa de EJECUCION DE TAREAS se lleva a cabo a partir de arrancar el sistema operativo MTOS e iniciar transmisión de mensajes entre los elementos del sistema, iniciar tareas operativas, diagnósticos en línea y programas de aplicación; recibiendo ya señales de campo para el caso de adquisición o bien enviando señales de control a campo para el caso de control.

La flecha que sale y retorna en la etapa de EJECUCION DE TAREAS, significa que existen tareas recurrentes en el tiempo, o bien la existencia de tareas que son arrancadas y terminadas

cíclicamente, y la flecha que retorna a la etapa de DIAGNÓSTICO representa la existencia de diagnósticos en línea del hardware y para lo cual es necesario deshabilitar las salidas o entradas de campo para efectuar el diagnóstico, posteriormente colocarla en ESTADO NORMAL y seguir ejecutándose las tareas de adquisición y control en EJECUCION DE TAREAS.

A continuación se describirá a detalle los algoritmos ejecutados en las etapas anteriormente descritas, para lo cual se utilizarán diagramas de flujo de datos, diagramas de estados, diagramas de activación, algoritmos expresados en pseudolenguaje o bien el código fuente.

4.4 DIAGNOSTICOS E INICIALIZACION

La secuencia se representa en los diagramas de flujo de la figura 18.

4.4.1 LIMPIEZA DE MEMORIA RAM

Al encender la canasta se efectua una limpieza de memoria RAM, la cual consiste en cargar con ceros todas las localidades de memoria disponible, la rutina encargada de realizar esto es CERUS, y su ejecución consiste en utilizar la segmentación del microprocesador 8086, cargando la dirección inicial de cada memoria al registro de segmento DS y cargar al registro CX con los 32kbytes a limpiar o ir sustituyendo con 00 cada localidad indexada tomando como apuntador al registro BX incrementado, puesto que se tienen memorias de 32k cada uno lo anterior se realiza cuatro veces, el código representativo se muestra en la página 82.

DIAGRAMA DE FLUJO
SECUENCIA LOGICA DE ARRANQUE
DE CANASTAS DE ADQUISICION

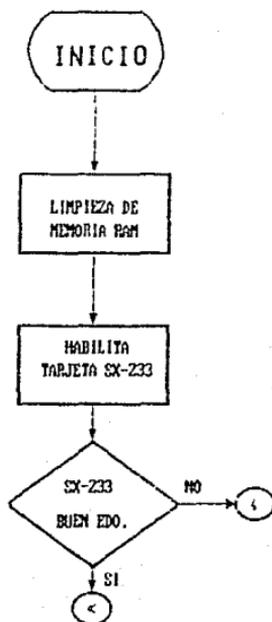


DIAGRAMA 1/7.

TESIS PROFESIONAL:

ANTONIO SALDIVAR UGALDE

 INSTITUTO DE INVESTIGACIONES ELECTRICAS DIVISION ESTUDIOS DE INGENIERIA	UNAM ENEP ARAGON INGENIERIA MECANICA ELECTRICA	TESIS DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICIÓN DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.T.E. DE DOS BOCAS, VERACRUZ
---	--	--

FIGURA 18

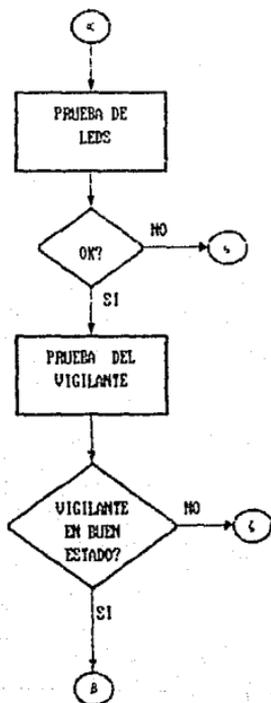


DIAGRAMA 2/7

TESIS PROFESIONAL:

ANTONIO SALDIVAR UGALDE

 <p>INSTITUTO DE INVESTIGACIONES ELECTRICAS DIVISION ESTUDIOS DE INGENIERIA</p>	<p>UNAM ENEP ARAGON INGENIERIA MECANICA ELECTRICA</p>	<p>TESIS DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICION DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.T.E. DE DOS BUCAS, VERACRUZ</p>
--	---	---

FIGURA 18

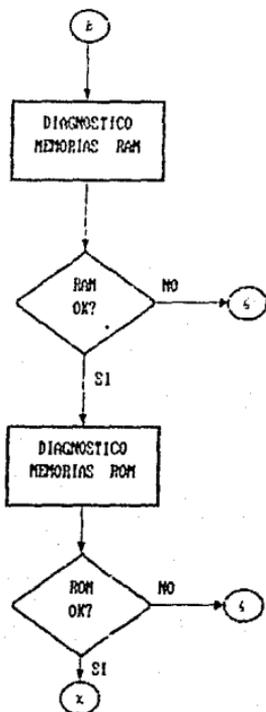
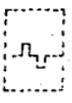


DIAGRAMA 3/7

TESIS PROFESIONAL:

ANTONIO SALDIVAR UGALDE


 INSTITUTO DE
 INVESTIGACIONES
 ELECTRICAS
 DIVISION ESTUDIOS
 DE INGENIERIA

UNAM
 ENEP ARGON
 INGENIERIA
 MECANICA ELECTRICA

TESIS
 DISEÑO Y DESARROLLO
 DE UN SISTEMA DE
 ADQUISICIÓN DE DATOS
 PARA EL SISTEMA DE
 CONTROL DISTRIBUIDO
 DE LA C.T.E. DE
 DOS BUCAS, VERACRUZ

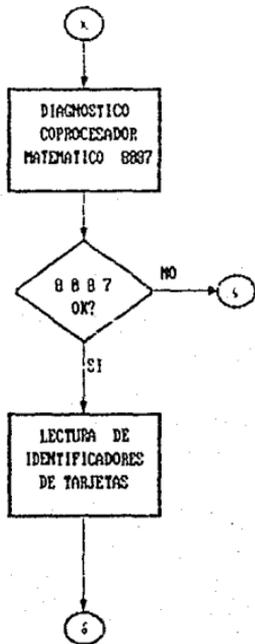
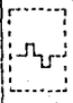


DIAGRAMA 47

TESIS PROFESIONAL:

ANTONIO SALDIUAR UGALDE


 INSTITUTO DE
INVESTIGACIONES
ELECTRICAS
DIVISION ESTUDIOS
DE INGENIERIA

UNAM
 ENEP AARON
 INGENIERIA
 MECANICA ELECTRICA

TESIS
 DISEÑO Y DESARROLLO
 DE UN SISTEMA DE
 ADQUISICIÓN DE DATOS
 PARA EL SISTEMA DE
 CONTROL DISTRIBUIDO
 DE LA C.T.E. DE
 DOS BOCAS, VERACRUZ

FIGURA 1B

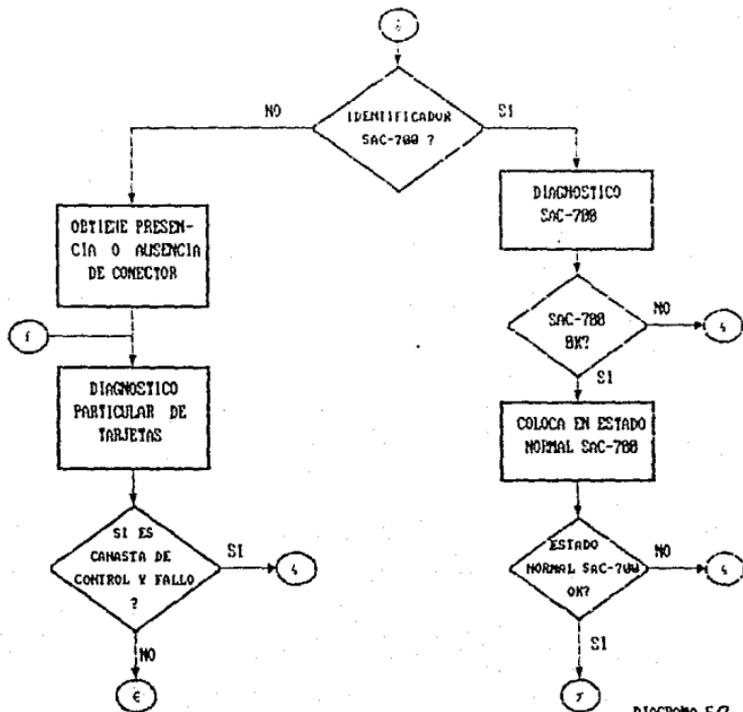


DIAGRAMA 5/7

TESIS PROFESIONAL:

ANTONIO SALDIVAR UGALDE

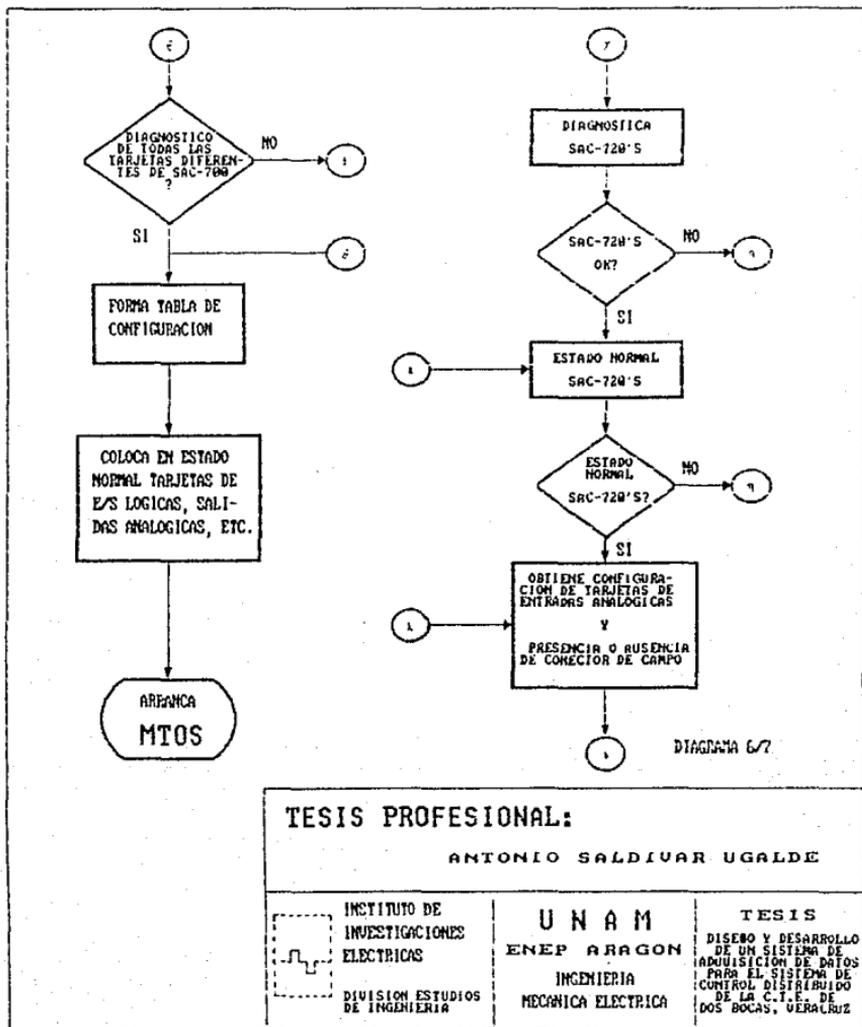
INSTITUTO DE
INVESTIGACIONES
ELECTRICAS
DIVISION ESTUDIOS
DE INGENIERIA

UNAM
ENEP ARGON
INGENIERIA
MECANICA ELECTRICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICION DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
DOS BOSQUES, VERACRUZ

FIGURA 18

ESTA TESIS NO DEBE
SALIR DE LA BIBLIOTECA



TESIS PROFESIONAL:

ANTONIO SALDIVAR UGALDE

INSTITUTO DE INVESTIGACIONES ELECTRICAS

 DIVISION ESTUDIOS DE INGENIERIA

UNAM
 ENEP ARAGON
 INGENIERIA MECANICA ELECTRICA

TESIS
 DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICIÓN DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.T.E. DE DOS BOCAS, VERACRUZ

FIGURA 18

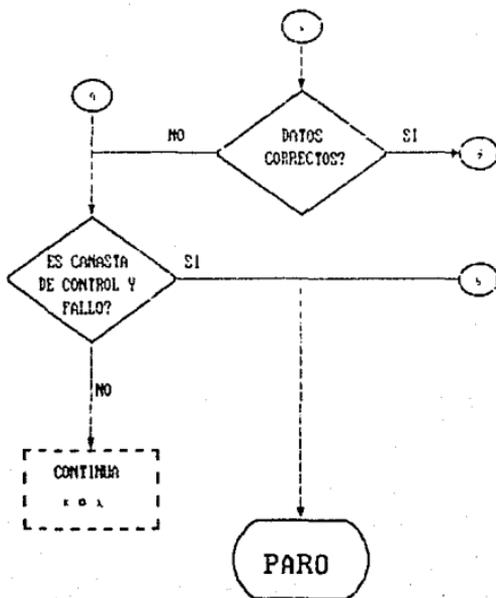


DIAGRAMA 7/7

TESIS PROFESIONAL:

ANTONIO SALDIUAR UGALDE

INSTITUTO DE
INVESTIGACIONES
ELECTRICAS
DIVISION ESTUDIOS
DE INGENIERIA

UNAM
ENEP ARGON
INGENIERIA
MECANICA ELECTRICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICION DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
LOS BUCAS, VERACRUZ

FIGURA 18

```

;-----
;
; RUTINA: CERD
; PROPOSITO: LIMPIAR LA MEMORIA RAM DE LA TARJETA SX-1887
; DATOS PERTINENTES: DIRECCIONES DE LA MEMORIA RAM
; RAM0 ( 00000H-07FFFH)
; RAM1 ( 08000H-0FFFFH)
; RAM2 ( 10000H-17FFFH)
; RAM3 ( 18000H-1FFFFH)
;-----

```

```

.....
.....
MOV AX,800H      ; DIRECCION DE LA MEMORIA RAM1 8000H+
MOV DS,AX       ; A 0FFFFH (32Kbytes)
MOV CX,07FFFH   ; 32Kbytes=07FFFH
CERD: MOV BYTE PTR [BX],0 ; CARGA CON 00 EL BYTE APUNTADO POR BX
      INC BX     ; APUNTA AL SIGUIENTE BYTE
      LOOP CERD  ; DECREMENTA CX Y SI NO ES 0
                ; REGRESA A CERD
.....
.....

```

Procedimiento CERD.

4.4.2 PRUEBA DE LEDS Y HABILITACION CANAL SERIE

Es necesario habilitar la tarjeta SX-233, ya que en ella se encuentran los leds que nos indicarán en primera instancia el resultado de cada uno de los diagnósticos efectuados y en segunda será posible mediante una computadora personal conectada a su canal serie, desplegar los resultados de los eventos ocurridos.

Para lo cual es necesario programar los puertos del DUART 2681, para la transmisión de datos a través de dos canales independientes RS233, y el encendido y apagado de los leds.

La prueba de leds es una prueba de tipo visual y únicamente el operador puede darse cuenta del resultado de esta prueba, la prueba consiste en mantener en estado intermitente a los leds por un breve espacio de tiempo, una muestra de código representativo

se muestra a continuación.

```
-----  
;  
; RUTINAS: ENC_LEDS Y APAG_LEDS  
; PROPOSITO: ENCENDER Y APAGAR LOS LEDES DE LA TARJETA SX-233  
; CON EL FIN DE OBSERVAR OCURRENCIA DE EVENTOS.  
; DATOS PERTINENTES: DIRECCIONES DE LOS PUERTOS Y PALABRAS  
; DE CONTROL  
; PTO_ENC = 0BEH PTO_AFAG = 0BCH  
; LED_A = 040H LED_B = 0B0H  
; AMBOS_LEDS = 0C0H  
;-----
```

```
-----  
; RUTINA ENC_LEDS  
;-----
```

ENC_LEDS PROC NEAR

```
PUSH AX  
PUSH DX  
MOV DX,PTO_ENC ; CARGA EL PUERTO DE CONTROL  
MOV AL,AMBOS_LEDS ; CARGA EL BYTE DE CONTROL  
OUT DX,AL ; ENVIA  
POP DX  
POP AX
```

ENC_LEDS ENDP

```
-----  
; RUTINA APAG_LEDS  
;-----
```

APAG_LEDS PROC NEAR

```
PUSH AX  
PUSH DX  
MOV DX,PTO_AFAG ; CARGA EL PUERTO DE CONTROL  
MOV AL,AMBOS_LEDS ; CARGA EL BYTE DE CONTROL  
OUT DX,AL ; ENVIA  
POP DX  
POP AX
```

APAG_LEDS ENDP

Rutinas para encender y apagar los leds de SX-233.

Y la llamada desde el programa principal es de la forma:

```
-----  
; Llamadas a las rutinas de encendido y apagado de LEDs  
-----
```

```
MOV CX,5 ; CINCO ENCENDIDOS Y APAGADOS  
INTERMITENTE: CALL ENC_LEDS ; LLAMA PROC. DE ENCENDIDO  
CALL DELAY ; RETARDO  
CALL APAG_LEDS ; LLAMA PROC. DE APAGADO  
LOOP INTERMITENTE ; SI NO HA TERMINADO CONTINUA.
```

Llamada desde el programa principal.

4.4.3 CARGADOR DE DATOS A RAM.

A continuación se realiza la carga de datos de las memorias ROM a las memorias RAM, es decir, se reserva e inicializan las localidades que almacenarán los resultados de diagnósticos, configuración de la canasta, localidades para variables y apuntadores utilizados en los programas; las areas de stacks de los programas que corren en MTOS son reservadas al momento de producir el código ejecutable.

La carga se realiza de la siguiente manera:

```
=====  
; PROCEDIMIENTO: CARGA  
; PROPOSITO: CARGAR EN MEMORIA RAM Y EN LAS DIRECCIONES ADE-  
; CUADAS LOS VALORES DE INICIALIZACION DE VARIA-  
; BLES O ARREGLOS A UTILIZAR EN PROCEDIMIENTOS POS-  
; TERIORES.  
; DATOS PERTINENTES: DIRECCIONES DE LAS VARIABLES Y ARREGLOS,  
; VALOR DE INICIALIZACION.  
;=====
```

.....

```
LEA BX,CONFIG_DIAG ; CARGA LA DIRECCION EFECTIVA DE  
MOV CX,14H ; LA TABLA DE DIAGNOSTICO.  
CARGA: MOV BYTE PTR[BX],VAL_ADEC ; CARGA EL VALOR ADECUADO PARA  
INC BX ; CADA TARJETA.  
LOOP CARGA  
MOV DI,0 ;
```

(Continúa)

aplicaciones en las cuales el entorno del sistema puede provocar disturbios y afectar la ejecución de programas, y así poder restablecer al sistema cuando el CPU quede bloqueado, el vigilante es un contador independiente el cual en caso de no ser restablecido dentro de un tiempo determinado, pueda inicializar toda la tarjeta. La prueba del vigilante consiste en permitir el reset por vigilante; al efectuarse un reset por vigilante, queda grabada su ocurrencia en un registro de la tarjeta por lo que puede ser verificado la ocurrencia o no del evento.

Si el vigilante provocó un reset, se limpia el puerto que indica la ocurrencia y si no se provoca reset la secuencia es interrumpida.

A continuación el procedimiento que lo efectúa.

```

;=====
;
; PROCEDIMIENTOS: VIGILA Y ENABLE
; PROPOSITO:  PROBAR EL ESTADO DEL VIGILANTE, AL ENCENDER
;             LA CANASTA EL RESET FUE 'NATURAL', SE PROVOCA
;             RESET POR VIGILANTE, SI OCURRE BIEN, SI NO EL
;             ESTADO DEL VIGILANTE ES MALO.
; DATOS PERTINENTES: DIRECCIONES DEL PUERTO DEL VIGILANTE,
;                   DEL PUERTO DE HABILITACION.
; SALIDA :  RES_DIAG (BIEN O MAL)
;
;=====

```

```

-----
;
;             PROCEDIMIENTO VIGILA
;
-----

```

VIGILA PRDC NEAR

```

PUSH AX      ; SALVA REGISTROS Y LIMPIA
PUSH DX      ;
XOR DX,DX    ;
MOV DX,DIR_WATCHDOG ; CARGA LA DIRECCION DEL VIGILANTE
IN AL,DX     ; PARA LEER SI FUE O NO RESET POR VIGI-
MOV (AYUDA),AL ; LANTE SI FUE SALE BIEN.
CMP AL,RST_WDG ; SI NO, DEBE EFECTUARSE DIAGNOSTICO.

```

(Continua)

```

JE SAL_EXIT
CALL ENABLE ; LLAMA A RUTINA PARA HABILITAR EL VIG.
CALL ESPERA_MAL ; ESPERA MAS DE UN SEGUNDO.
MOV (RES_DIAG).MAL ; SI LLEGO AQUÍ VIGIL. EN MAL EDO.
JMP SALE Rutina

```

```

SAL_EXIT: (RES_DIAG).BIEN ; VIGILANTE EN BUEN ESTADO.
JMP SALE Rutina ;

```

```

SALE Rutina: POP DX
POP AX
RET

```

```

VIGILA ENDP

```

Procedimiento principal de prueba del vigilante.

```

-----
;                               Rutina ENABLE
;
-----

```

```

ENABLE PROC NEAR

```

```

PUSH AX
PUSH DX
MOV DX,HABILITA ; HABILITA CONTADOR DEL VIGILANTE.
MOV AL,RES_WDG ;
OUT DX,AL
POP DX
POP AX

```

```

ENABLE ENDP

```

Rutina de habilitación del vigilante.

4.4.5 DIAGNOSTICO DE LAS MEMORIAS RAM

El diagnóstico de las memorias RAM consiste en escritura y lectura en cada una de las 128kbytes de localidades con valores típicos de información tales como 00h, 55h, AAh y FFh; ya que de esta forma se prueban todos los bits que pueda almacenar la memoria.

```

00h : 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
55h : 0 1 1 0 1 1 0 1 1 0 1 1 0 1 1 0
-----

```

(Continúa)

```

AAH      : 1 : 0 : 1 : 0 : 1 : 0 : 1 : 0 :
          :-----:
FFH      : 1 : 1 : 1 : 1 : 1 : 1 : 1 : 1 :
          :-----:

```

En caso de tener localidades en mal estado la secuencia es interrumpida, si todas las localidades se encuentran en buen estado se continúa con la secuencia.

La secuencia consiste en probar memoria por memoria llamando a la rutina PRUEB desde el procedimiento RAM_DIAG:

```

;-----:
;
; RUTINAS:      RAM_DIAG Y PRUEB
; PROPOSITO:    PRUBAR LA MEMORIA RAM DE LA TARJETA SAC-1887
; DATOS PERTINENTES: DIRECCIONES DE LA MEMORIA RAM
;                 RAM0 ( 0000H-07FFFH)
;                 RAM1 ( 0800H-0FFFFH)
;                 RAM2 ( 1000H-17FFFH)
;                 RAM3 ( 1800H-1FFFFH)
;                 VALORES DE PRUEBA (00H,55H,AAH,FFH)
; SALIDAS  :    DIAG_MEM ( RESULTADO DEL DIAGNOSTICO )
;              RAM_OFF  ( MEMORIA EN MAL ESTADO )
;
;-----:

```

-----:
PROCEDIMIENTO RAM_DIAG
-----:

RAM_DIAG PROC NEAR

```

PUSH AX ; SALVA REGISTROS A UTILIZAR
PUSH BX ;
PUSH CX ;
PUSH DX ;
PUSH DS ;

MOV AX,DATA ; CARGA EL REG. DS CON EL SEGMENTO DE
MOV DS,AX ; DATOS.
MOV AX,(DIR_RAM0) ; CARGA LA DIRECCION DE LA RAM0
MOV CX,NUM_BYTES ; CARGA EL NUMERO DE BYTES A PRUBAR
PUSH DS ; SALVA EL SEGMENTO DE DATOS EN LA PILA

MOV DS,AX ; CARGA EL SEGMENTO DONDE SE LOCALIZA, LA
MOV BX,0 ; MEMORIA.

```

(Continua)

```

CALL PRUEB      : RUTINA QUE ESCRIBE Y LEE LOS VALORES DE
                  : PRUEBA
POP  DS         : RECUPEREA EL SEGUENTO DE DATOS
CMP  AH,0       : EL RESULTADO QUEDO EN AH
JE   MEM_MALAO  : SI O LA MEMORIA ESTA MAL

```

.....
CONTINUA CON LAS SIGUIENTES MEMORIAS
.....

```

MEM_BIEN: MOV (DIAG_MEM),BIEN      : MEMORIA BIEN !!
          JMP ADIOS                ;
MEM_MALAO: MOV (RAM_OFF),OFOM      : MEMORIA RAMO EN MAL EDO. !
          JMP MEM_MALA

```

.....
MEM_MALA: MOV (DIAG_MEM),MAL : MEMORIA RAM MAL
 JMP ADIOS ;

```

ADIOS:   POP DS ; RECUPEREA EDO. ORIGINAL DE REGISTROS
          POP DX ;
          POP CX ;
          POP BX ;
          POP AX ;
          RET

```

```
RAM_DIAG ENDP
```

Procedimiento RAM_DIAG.

```

-----
;
;          RUTINA PRUEB
;
-----

```

```

PRUEB    PROC    NEAR

LOC_MEM:  MOV AL, BYTE PTR[BX] ; SALVA AL BYTE AFUNTADO POR BX
          MOV BYTE PTR[BX],00H ; ESCRIBE 00H
          CMP BYTE PTR[BX],00 ; CHECA
          JNE MEM_ERROR        ; SI NO SON IGUALES, MEMORIA MAL
          MOV BYTE PTR[BX],55H ; ESCRIBE 55H
          CMP BYTE PTR[BX],55H ; CHECA
          JNE MEM_ERROR        ;

```

(Continua)

```

MOV BYTE PTR(BX),0AAH: ESCRIBE AAH
CMP BYTE PTR(BX),0AAH: CHECA
JNE MEM_ERROR      :
MOV BYTE PTR(BX),0FFH: ESCRIBE FFH
CMP BYTE PTR(BX),0FFH: CHECA
JNE MEM_ERROR      :
MOV BYTE PTR(BX),AL : RESTAURA EL BYTE EN LA
                    : DIRECCIÓN PRUBADA
INC BX              :
LOOP LOC_MEM       : SI YA FUERON TODOS
MEM_CORR: MOV AH,1  : LA MEMORIA ESTA BIEN : RETORNA
JMP FINAL          :
MEM_ERROR: MOV AH,0 : LA MEMORIA ESTA MAL
FINAL:      RET     :
PRUEB      ENDP

```

Rutina PRUEB para el diagnostico de RAM.

4.4.6 DIAGNÓSTICO DE MEMORIA ROM

El diagnóstico de las memorias ROM consiste en calcular el CHECKSUM de cada una de las memorias y compararlos con los checksum previamente calculados y almacenados en las últimas localidades de memoria.

El procedimiento ROMDIAG hace uso de la rutina CHECKSUM para cada una de las memorias, el checksum consiste en obtener el complemento a 2 de la suma de todos los bytes de información que contenga la memoria, los procedimientos utilizados son los siguientes:

```

;*****
;
; RUTINAS: ROMDIAG Y CHECKSUM
; PROPOSITO: PRUBAR LA MEMORIA ROM DE LA TARJETA SAC-1807
; DATOS PERTINENTES: DIRECCIONES DE LA MEMORIA ROM
; ROM3 ( 0E0000H-0E7FFFH)
; ROM2 ( 0E8000H-0EFFFFH)
; ROM1 ( 0F0000H-0F7FFFH)
; ROM0 ( 0F8000H-0FFFFFH)
; SALIDAS : DIAG_ROM ( RESULTADO DEL DIAGNOSTICO )
; ROMALA ( MEMORIA EN MAL ESTADO )
;

```

(Continua)

ROMDIAG PROC NEAR

PUSH AX ; SALVA REGISTROS A UTILIZAR
PUSH BX ;
PUSH CX ;
PUSH DX ;
PUSH DS ;

MOV AX,DATA ; INICIALIZA EL SEGMENTOS DE DATOS
MOV DS,AX ;

MOV AX,(DIR_ROM3) ; CARGA AL DIR DE LA MEMORIA ROM 3
MOV CX,NUM_BITES ; CARGA EL TOTAL DE BITES A SUMAR

PUSH DS ; SALVA EL DIR. DEL SEGMENTO DE DATOS

MOV DS,AX ;CARGA LA DIR. DEL SEGMENTO DE LA ROM
CALL PREPARAR ;LIMPIA REGISTROS A UTILIZAR EN LA CHECKSUM.
CALL CHECKSUM ;RUTINA QUE REALIZA LA SUMA
NEG AL ;OBTIEN EL COMPLEMENTO A DOS DE LA SUMA.

POP DS ; RECUPERA LA DIR. DEL SEGMENTO ORIGINAL.
MOV DL,AL ; CARGA EL CHECKSUM DE LA MEMORIA.
MOV AX,0F800H ; DIRECCION DONDE SE LOCALIZA EL CHECKSUM
MOV BX,7FE0H ; DE LA MEMORIA 3
MOV DS,AX ; APUNTA ALLA.

CMP DL,BYTE PTR[BX] ; COMPARA CON EL CALCULADO.
JNE RES_ER03 ; SI NO SON IGUALES, MAL.

.....
.....
CONTINUA CON LAS SIGUIENTES MEMORIAS
.....
.....

RES_BIEN: MOV (DIAG_ROM),BIEN ; MEMORIA ROM EN BUEN ESTADO
JMP SALIR ;

RES_ER03: MOV AX,DATA ; LA MEMORIA ROM 3 ESTA EN MAL
MOV DS,AX ; ESTADO.
MOV (ROMALA),0F3H ; INDICACION.
JMP RES_ERRONEU ;

RES_ERRONEU: MOV (DIAG_ROM),MAL; MEMORIA ROM MAL
JMP SALIR ;

(Continua)

```

SALIR:   POP DS ; RECUPERA VALORES ORIGINALES DE LOS REGISTROS.
         POP DX ;
         POP CX ;
         POP BX ;
         POP AX ;
         RET

ROMDIAG  ENDP

```

Procedimiento RUMDIAG para prueba de memoria ROM.

```

;-----;
;          RUTINA PREPARAR
;-----;

PREPARAR PROC NEAR

    XOR AX,AX    ; LIMPIA REGISTROS Y APUNTA AL PRIMER BYTE
    XOR DX,DX    ;
    MOV BX,0000H ;
    RET          ;

PREPARAR ENDP

```

Rutina PREPARAR para efectuar el checksum.

```

;-----;
;          RUTINA CHECKSUM
;-----;

CHECKSUM PROC NEAR

SUMA: MOV DL,BYTE PTR[BX] ; CARGA EL BYTE APUNTADO EN DL
      ADD AL,DL           ; LO SUMA CON EL VALOR OBTENIDO ANTERIORMENTE
      INC BX              ; APUNTA AL SIGUIENTE
      DEC CX              ; DECREMENTA CX ( CX TIENE EL TOTAL BYTES
      JNZ SUMA           ; A SUMAR)
      RET                ;

CHECKSUM ENDP

```

Rutina CHECKSUM efectua la suma de bytes.

Si la memoria ROM se encuentra en perfecto estado, se continúa con el diagnóstico del coprocesador matemático 0087.

4.4.7 DIAGNOSTICO COPROCESADOR MATEMATICO 8087

Al coprocesador matemático 8087 se prueban los registros, los cuales estan agrupados en forma de pila, así como un conjunto representativo de las operaciones en punto flotante. Entre las operaciones de punto flotante que se utilizan estan la suma, resta, multiplicacion, division tanto en forma directa como inversa, la raíz cuadrada, la tangente parcial y el logaritmo base 2, en los cuales se basan los cálculos para las funciones trigonométricas, funciones trigonométricas hiperbólicas, etc.

A continuación se presentan las rutinas básicas de prueba del coprocesador matemático 8087:

```

;=====
;
;  RUTINAS:   SUMA, RESTA, MULT, DIVI
;  PROPOSITO: PRÓBAR EL FUNCIONAMIENTO DEL COPROCESADOR 8087
;  DATOS PERTINENTES: VALORES DE PRUEBA EN PUNTO FLOTANTE.
;
;=====
;-----
;                               RUTINA SUMA
;-----

```

```

SUMA   PROC   NEAR

        FLD  ST1           ; CARGA EL PRIMER VALOR A LA FILA
        FLD  ST2           ; CARGA EL SEGUNDO VALOR A LA FILA
        FADD             ; EJECUTA LA SUMA DE AMBOS Y DEJA EL VALOR EN
        FCOM  RESUL        ; LA PRIMER POSICIÓN DE LA FILA Y COMPARA CON
        RET                ; RESUL.

```

```

SUMA   ENDP

```

```

;-----
;                               RUTINA RESTA
;-----

```

```

RESTA  PROC   NEAR

        FLD  CUATRO        ; CARGA LA FILA CON 4.0
        FSUBR ST,ST(1)     ; RESTA INVERSA ST<-ST(1)-ST
        FCOM  CUATRO       ; (ST(1)=8.0),COMPARA CON CUATRO.
        RET                ;

```

```

RESTA  ENDP

```

```

-----
;
;                               RUTINA MULT
;
-----
MULT PROC NEAR

    FXCH ST(1) ; INTERCAMBIO ENTRE ST(1) Y ST.
    FLD CINCO ; CARGA CON CINCO
    FMUL ST,ST(3) ; ST $\leftarrow$ ST*ST(3)
    FCOM RESULT ; COMPARA CON 8
    RET ;

MULT ENDP

```

```

-----
;
;                               RUTINA DIVI
;
-----
DIVI PROC NEAR

    FLD DOS ;
    FLD RESULT ;
    FDIV ST,ST(1) ; DIVIDE 8.0 / 2.0
    FCOM CUATRO ; COMPARA CON 4.0
    RET ;

DIVI ENDP

```

Rutinas de prueba en punto flotante.

Las pruebas de raíz, logaritmo y funciones trigonométricas se realizan dentro del procedimineto principal, teniéndose un código similar al siguiente:

```

-----
;
; PROCEDIMIENTO: PRUEBAS7
; PROPOSITO: PROBAR EL FUNCIONAMIENTO DEL COPROCESADOR 8087
; DATOS PERTINENTES: VALORES DE PRUEBA EN PUNTO FLUTANTE.
; SALIDA : DIAGPRB7_ ( BUEN EDU O MAL ESTADU )
;
;
-----
.....
.....

```

```

RAIZ: FSQRT ; INTERCAMBIA ST Y ST(2),EXTRAE LA RAIZ DE 4.0
      FCOM DOS ; EXTRAE LA RAIZ DE 4.0
      FWAIT

```

(Continua)

```

CALL COMP : SI NO ES IGUAL A 2.0 SALTA A ERROR
JNE ERROR ;
LOG: FLD D05 : CARGA UN 2.0 EN EL TOPE DE LA PILA
FLXMI : ELEVA AL CUADRO 2.0 Y LE RESTA 1.0
FCOM TRES : COMPARA CON 3.0
FWAIT
CALL COMP : SI NO ES IGUAL A 3.0 SALTA A ERROR
JNE ERROR ;
TAN: FLD ANO : CARGA EN EL TOPE DE LA PILA 3.0
FPTAN : OBTIENE LA TANGENTE PARCIAL DE F1.0
FDIVR ST,ST(1) : ST = ST(1)/ST
FCOMP MEDIO : COMPARA CON EL VALOR CORRECTO
FWAIT
CALL COMP : SI NO ES IGUAL SALTA A ERROR
JNE ERROR ;
MOV DIAGFRST_1 : EL COPROCESADOR FUNCIONA BIEN.
.....

```

Bloque de código para probar RAIZ, LOG y TAN.

Se tiene previsto anexas los diagnósticos del controlador de interrupciones, del controlador de acceso al bus, del y timers, rutinas que se encuentran en etapa de prueba.

4.4.8 CONFIGURACIÓN DE LA CANASTA

Lo anterior constituye el diagnóstico de la tarjeta maestra, y una vez efectuado y determinado el buen funcionamiento de la misma, se procede a detectar las tarjetas que forman la canasta, lo cual se realiza leyendo los identificadores de cada una de las tarjetas y puesto que el mismo registro de identificación contiene la información de si la tarjeta tiene conector de campo o no (para el caso de tarjetas de E/S), se forman las tablas de identificadores de tarjetas y la tabla de presencia o ausencia de conectores de campo.

Como se mencionó en el capítulo III, cada tarjeta toma una dirección base según su posición geográfica en la canasta. Esta dirección base está mapeada en memoria principal de la tarjeta

procesadora, la dirección base para cada slot de la canasta se puede observar en la tabla 1.

SLOT	DIRECCIÓN BASE
0	8000H
1	8800H
2	9000H
3	A000H
4	A800H
---	---
---	---
D	E800H
E	F000H
F	F800H

Tabla 1.

Para la detección de configuración, se cuenta con una tabla que contiene las direcciones base para cada slot y realizando un "scan" para toda la canasta se va realizando la identificación de las tarjetas que la constituyen. Como se mencionó anteriormente, el identificador de cada tarjeta se obtiene leyendo en la dirección 0B+100H, asimismo en la misma palabra leída contiene un bit correspondiente a la presencia o ausencia de conector de campo, el cual se logra obtener enmascarando dicho bit.

Observando el diagrama 5/7, se puede observar que se pregunta por la existencia de la tarjeta controladora de entradas analógicas SAC-700, lo cual se debe a que la única forma de comunicarse con las tarjetas de entradas analógicas SAC-720, es a través de la SAC-700.

Parte del código que realiza la identificación se presenta a continuación:

```

;
; =====
; PROCEDIMIENTO : LEEIDE
; PROPOSITO: OBTENER LA CONFIGURACION DE LA CANASTA Y VERIFICA
; LA PRESENCIA DE CONECTOR DE CAMPO, DEJANDO LAS
; TABLAS CORRESPONDIENTES.
; DATOS PERTINENTES: DIRECCION HARDWARE DE LAS TARJETAS.
; SALIDAS : TABLA DE IDENTIFICADORES LEIDOS.
; TABLA DE PRESENCIA DE CONECTOR.
;
; =====

```

LEEIDE PROC FAR

```

PUSH AX
.....
LEA BX,DIR_HW ; BX APUNTA A LA TABLA DE DIRECCIONES BASE.
MOV CL,16 ; SON 16 SLOTS.
INICIO: MOV DX,[BX] ; CARGA UNA DIRECCION BASE
ADD DX,100H ; APUNTA AL REGISTRO DE IDENTIFICACION
IN AL,DX ; LEE EL REGISTRO

MOV (TEMP),AL ; LO ALMACENA TEMPORALMENTE
ADD BX,2 ; APUNTA AL SIGUIENTE SLOT
MOV (SLDT),BX ;
AND AL,MASCARA ; ENMASCARA PARA VERIFICAR PRESENCIA DE
CMP AL,0 ; CONECTOR
JNE AUS_CONEC ; SI NO FUE IGUAL CONECTOR AUSENTE

P_CONEC: MOV BX,(AP_CONEC) ; APUNTA BX A LA TABLA DE CONECTORES
MOV AL,1 ; FORMATEA LA TABLA.
MOV [BX],AL ;
JMP ACT_CON ;

AUS_CONEC: MOV BX,(AP_CONEC)
MOV AL,0 ; FORMATEA LA TABLA INDICANDO AUSENCIA
MOV [BX],AL ;
ACT_CON: INC BX ;
MOV (AP_CONEC),BX ; ACTUALIZA APUNTA A LA TABLA DE
; CONECTORES.

MOV AL,(TEMP) ;
AND AL,03FH ; ENMASCARA EL IDENTIFICADOR DE LA TARJETA
MOV BX,(AP_IDEN) ;
MOV [BX],AL ; COLOCA EL IDENT. EN LA TABLA ADECUADA.
INC BX ;
MOV (AP_IDEN),BX ; ACTUALIZA APUNTA
MOV BX,(SLDT) ;
CMP AL,IDEN_CONT ; PREGUNTA POR CONTROLADORA DE ANALOGICAS
JE FINLEC ; SI ES TERMINA.

```

(CONTINUA)

ACT_CONTA: DEC CL ; SI PREGUNTARA POR MAS.
JNZ INICIO ;
FINLEC:
..... ;
POP AX ;
LEEIDE ENDF

Procedimiento de lectura de identificadores
y presencia de conectores de campo.

4.4.9 DIAGNÓSTICO DE TARJETAS

Una vez obtenida las tablas de conectores e identificadores, se procede a realizar el diagnóstico particular de cada tarjeta identificada, escribiendo el resultado en una tabla de diagnósticos de tarjeta.

Para las tarjetas SAC-821, SAC-421, SAC-700 y SAC-720's el diagnóstico y manejo en general de ellas, se realiza mediante un protocolo bien establecido, que consisten en enviar comandos y esperar recibir respuestas correctas al comando enviada.

Para la tarjeta de expansión de memoria SAC-929, el diagnóstico depende del tipo de memoria que sea utilizado, RAM o EPROM, y se realiza de forma similar al diagnósticos de las mismas en la tarjeta procesadora SAC-1887; esto es, si se tiene memoria RAM, escritura y lectura sucesivas de valores significativos, y si es EPROM checar el checksum de cada banco.

Para las tarjetas de entradas digitales y salidas digitales, se prueban los puertos A y B de cada tarjeta con los valores de 00H, AAH, SSH y FFH con lo cual se asegura que todos los bits de los puertos de datos esten correctos, a la vez que se asegura que los registros de control de la tarjeta esten en condiciones adecuadas.

Para realizar el diagnóstico sin afectar a la planta, el registro de control de las tarjetas, puede ser programado en tercer estado, por lo que los puertos pueden programarse para escribir y leer de ellos.

En la canasta realiza funciones de adquisición analógica, es necesario seguir un protocolo para poder realizar el diagnóstico de la controladora, diagnóstico de las tarjetas de entrada analógica, obtener configuración, presencia o ausencia de conector y colocarlas ya listas para iniciar la adquisición.

En el caso de existir 720's en la canasta se confirma el tipo de señal que manejan las tarjetas (unipolar single ended, unipolar diferencial, bipolar single ended y bipolar diferencial).

En el caso de las canastas dedicadas a monitor de secuencia de eventos, que son aquellas que utilizarán la tarjeta SAC-421 de entradas digitales con interrupción, se "resetea" y se toma una muestra base de los estados de las entradas y se procede al diagnóstico; una vez realizado se sensa la presencia de conector a campo instalando ambos resultados en la tabla correspondiente. Se enmascaran las señales que se van a supervisar y se chequea su estado. En éste momento se programa el tiempo de rebote (debouncing) de la tarjeta.

Así, las tarjetas completan el ciclo de estado normal (entiéndase estado normal los pasos anteriormente descritos).

En este punto se pueden integrar las siguientes tablas:

CONFIGURACION
DIAGNOSTICO
PRESENCIA DE CONECTOR
CONFIGURACION DE TARJETAS ENT. ANALOGICAS

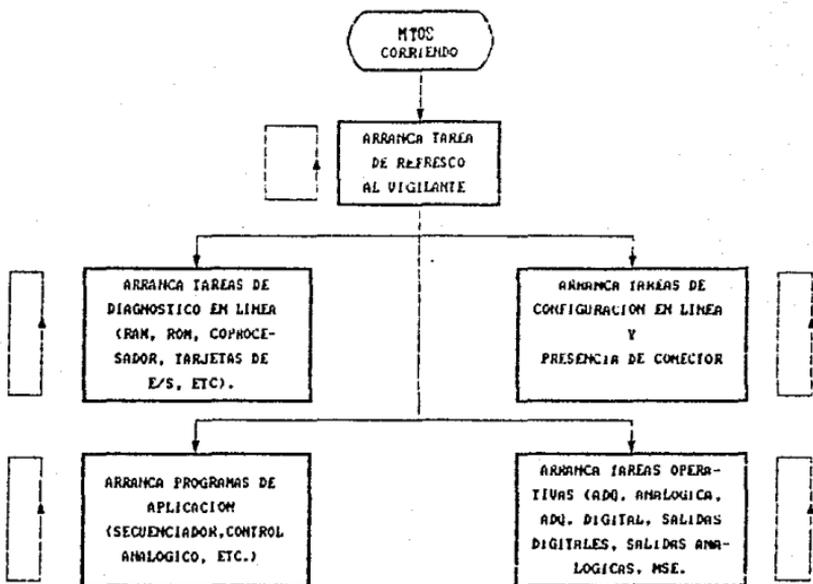
Todas las tarjetas que fueron diagnosticadas se ponen en operación normal en espera de su tarea que las maneja (tarea operativa de adquisición y comunicaciones).

4.4.10 INICIALIZACION EN MTOS

La segunda parte de la inicialización comienza a partir del arranque del MTOS y que consiste en activar tareas de envío y recepción de mensajes con la uvax, restrescamiento del vigilante, configuración de tarjetas de las canastas y elaboración de bases de procesamiento.

En el diagrama de flujo de la figura 19, se representa los sucesos y se indica con un cuadro cíclico que una vez arrancada esa tarea seguirá corriendo dentro del MTOS, dependiendo de su prioridad, tiempo de recurrencia o de la coordinación establecida entre las tareas.

TAREAS EN LINEA



TESIS PROFESIONAL:

ANTONIO SALDIUAR UGALDE

INSTITUTO DE INVESTIGACIONES ELECTRICAS  DIVISION ESTUDIOS DE INGENIERIA	UNAM ENEP AARAGON INGENIERIA MECANICA ELECTRICA	TESIS DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICION DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.T.E. DE DOS BUCAS, VERACRUZ
---	--	---

4.4.11 DIAGNÓSTICOS EN LINEA

La tarea de resresco del vigilante es la primera en activarse, el vigilante se activa al arrancar MTOS, y como se mencionó anteriormente, el vigilante es un contador que una vez que llega a su cuenta máxima y que sucede en aproximadamente un segundo, es capaz de resetear la tarjeta.

El resresco consiste en resetear el contador, lo cual se realiza escribiendo un uno lógico en el puerto adecuado (OÉGH). El código fuente de esta tarea se presenta a continuación:

```
*****  
;  
; NOMBRE DE LA TAREA: VIGILANTE  
; PROPOSITO: REFRESCAR VIGILANTE DE TARJETA SAC-1887.  
; (ACTIVADA POR LA PRIMER TAREA DENTRO DE MTOS).  
;  
; TIPO: PROGRAMA RECURRENTE EN 900 MSEC.  
;  
*****
```

```
NAME REFRESCA_VIGILANTE  
PUBLIC VIGILANTE
```

```
*INCLUDE (:F1:SDB.INC)
```

```
CODE SEGMENT CODE  
ASSUME CS:CODE
```

```
TERMINO: ENDR 1,MSEC100.9 ; DEFINE TERMINO. TAREA RECURREN-  
; CADA 900 MSEC.
```

```
-----  
; TAREA VIGILANTE  
-----
```

```
VIGILANTE PROC FAR
```

```
PRINCIPIO: CALL REFRESH ; LLAMA A RUTINA REFRESH  
SVC TERMINO ; SE BLOQUEA POR 900 MSEC Y  
; SE ARRANCA SOLA NUEVAMENTE
```

```
VIGILANTE ENDP
```

(Continua)

```

-----
:
:                               RUTINA REFRESH
:
-----

```

```

REFRESH PROC NEAR
VIGILA:  MOV AL,01H           ; ENVIA EL RESET DE VIGI-
          OUT 0E8H,AL         ; TE.
          RET
REFRESH ENDP
CODE     ENDS
        END

```

Tarea de resresco del vigilante.

Esta tarea hace uso del recurso ENDR del sistema operativo, el cual provoca que la tarea sea arrancada y terminada cada 900 milisegundos por el propio sistema operativo. El propósito de la tarea es servir como un medio de diagnóstico del software de la canasta, ya que en caso de ocurrir una inicialización de tarjeta, significaría, la pérdida del control de las tareas.

Puesto, que las tablas de configuración inicial ya han sido formadas, se arrancan las tareas de comunicación con UNVAX, con el fin de enviar tales tablas, recibir la contestación adecuada, configuración de canales y arrancar las tareas de adquisición continua particulares a cada canasta.

NOTA: Las tareas de comunicación con UNVAX, en los momentos de escribir el presente trabajo, están en proceso de desarrollo y prueba, por lo que no es posible describirlas con más detalle.

Al mismo tiempo se arrancan las tareas de diagnóstico en línea de las tarjetas de E/S digital y analógicas, de memoria RAM, memoria ROM, coprocesador 8087, configuración de tarjetas

(identificador de tarjeta y presencia de conector de todas), construyéndose las mismas tablas que el diagnóstico fuera de línea.

La manera de realizarse tales diagnósticos es similar a los de fuera de línea, los cambios realizados a tales programas tienen que ver con directivas requeridas por el sistema operativo o bien la utilización de algún recurso del mismo, con el fin de coordinar éstas tareas con las demás y eliminar en lo posible rallas de software.

El recurso más utilizado para tales tareas es el CTRL (de código controlado), el cual asegura la exclusión mutua de dos tareas, es decir, una tarea únicamente se puede ejecutar si la otra tarea no se ha terminado de ejecutar, un ejemplo de esto es el de declarar la adquisición continua digital y al diagnóstico en línea de las tarjetas de entrada digitales SAC-415 como tareas de código controlado, con el fin de no obtener valores equivocados al momento de leer de los puertos de la tarjeta, que como se recordará, en diagnóstico se envían y leen valores de prueba.

Regresando a la función de las tareas de comunicaciones, éstas, se han diseñado, de tal forma que la tarea encargada de formatear los datos a enviar queden bloqueadas en espera de una bandera que posiciona comunicaciones para desbloquearlas; la transferencia de datos a UVAX se realizará a petición de la misma.

A continuación se describirá el procesamiento ejecutado por las tareas de adquisición continua.

4.5 ADQUISICIÓN DIGITAL

La tarea principal de procesamiento en las canastas de adquisición digital es IN(), la cual es la encargada de leer de los puertos de las tarjetas de entradas digitales SAC-415, el estado de las señales lógicas de campo. Por la existencia de canastas de control o que requerirán efectuar cálculos o secuencias establecidas, se requiere mantener una base interna "manejable", una base de recepción directa de datos y una base de envío de datos a UVAX.

Una tarjeta de entradas digitales tiene la capacidad de manejar 16 entradas lógicas, colocando los estados de éstas en dos puertos de 1 byte cada uno. Por lo que al leer cada puerto, el valor del bit_posicion es el indicador del estado de la señal de campo.

Primero se realiza la lectura de los puertos de todas las tarjetas de entradas digitales de la canasta, dejando 2 bytes por tarjeta (ver figura 20), en la base val_ent.

Posteriormente se copian los valores de entrada a la base que será enviada a UVAX, y se formatea la base "manejable".

Diagrama de Flujo de datos Adquisición Digital

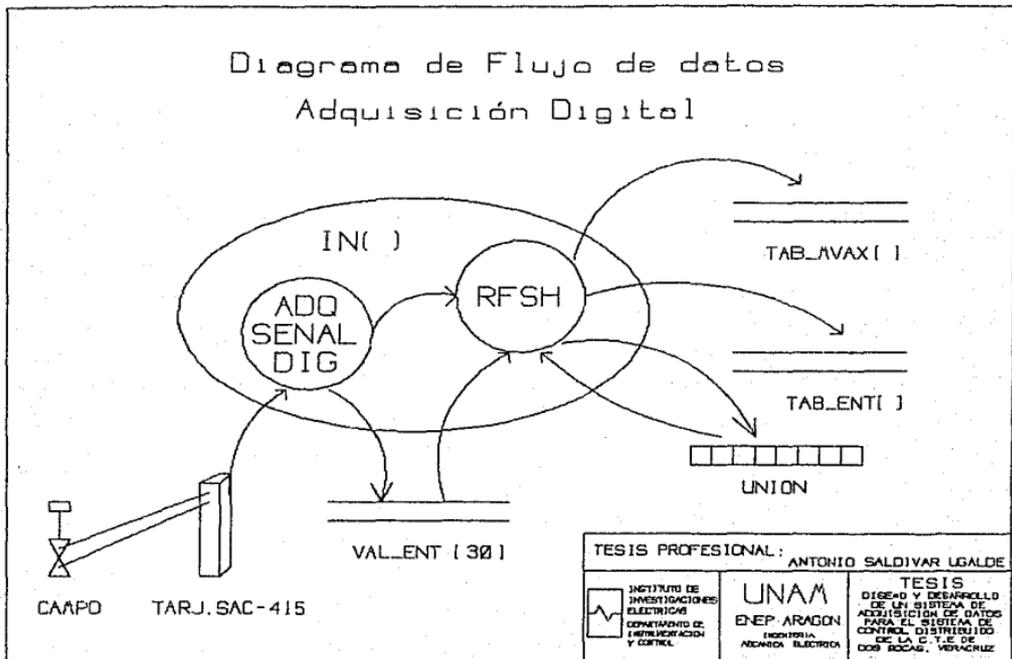


FIGURA 20

CAMPO

TARJ. SAC-415

VAL_ENT (30)

TAB_AVAX ()

TAB_ENT ()

UNION

TESIS PROFESIONAL:

ANTONIO SALDIVAR L GALDE



INSTITUTO DE
INVESTIGACIONES
ELÉCTRICAS
DEPARTAMENTO DE
INSTRUMENTACIÓN
Y CONTROL

UNAM
ENEP-ARAGON
INGENIERIA
ENERGIA ELECTRICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICIÓN DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
DOS RÍOS, VERACRUZ

llamada tab_ent en el diagrama presentado, donde cada señal se representa por un byte.

En el diagrama se puede observar una base llamada union, la cual es una estructura de datos soportada por el lenguaje C, la cual permite acceder a ella, ya sea por un bit individual o por todo el byte completo, sin necesidad de enmascarar el bit a procesar.

En el mismo diagrama, las flechas indican la dirección del flujo de datos, el círculo indica un proceso de transformación, las dos rayas paralelas bases de datos y un esquema de la tarjeta de entradas digitales.

A continuación se representa en pseudocódigo la tarea IN().

/*****

```
TAREA: IN()
PROPOSITO: TAREA PRINCIPAL DE ADQUISICION DIGITAL CONTINUA
           FORMATEA CADA SENAL DE ENTRADA A UN BYTE.
           FORMA EL BUFFER DE ENVIO DE SENALES A MVAX.
PARTICULARIDAD: ESTA TAREA ACTUALIZA LOS VALORES DE ENTRADA
                CADA 20 MSEC Y EL ENVIÓ A MVAX ES CADA SEGUNDO.
                (PSEUDOCÓDIGO)
```

*****/

```
IN()
(
  Declara variables locales y apuntadores;
  Inicializa apuntadores y variables;
  WHILE(TRUE)
  {
    CNTRL(CSTART, diagnostico_en_linea);
    Adquisicion_senales_digitales();
    CNTRL(CEND, diagnostico_en_linea);
    Retresca_base_usuario_y_mvax();
    PAUSE(MSEC, 20);
  }
  ENDT();
)
```

(Continua)

```

/*****
  FUNCION: Adquisicion_senales_digitales()
  *****/

Adquisicion_senales_digitales()
{
  Declara variables locales y apunadores;
  Inicializa apunadores a bases correspondientes;
  FOR(Total de tarjetas en canasta)
  {
    Identifica tipo de tarjeta();
    IF( tarjeta == SAC-415 )
    {
      Captura(puertoA, puertoB);
    }
  }
}

/-----
  FUNCION: Captura(ptoA, ptoB)
  -----

Captura(ptoA, ptoB)
direccion del ptoA;
direccion del ptoB;
{
  *apuntador_a_tabla_de_ent= INP(ptoA);
  incrementa apuntador;
  *apuntador_a_tabla_de_ent= INP(ptoB);
}

/*****
  FUNCION:   Refresca_base_usuario_y_uVAX()
  *****/

Refresca_base_usuario_y_uVAX()
{
  Inicializa apunadores a base_usuario y a uVAX;
  for( Total de puertos en canasta)
  {
    copia tabla_de_valores de entrada a tabla_uVAX;
    formatea_de_bit_a_byte();
  }
}

/-----
  FUNCION: formatea_de_bit_a_byte()
  -----
}

formatea_de_bit_a_byte()
{
  Declara variables;

```

(Continua)

```

Inicializa apuntadores y variables
FOR (Total de Ptos de entrada de la canasta;
(
  union.byte = valor de entrada_esimo;
  if ( union.bit0==UN0)
    coloca un 01H en tabla_manejable;
  else
    coloca un 00H en tabla_manejable;

    .....
    .....

  if ( union.bit7==UN0)
    coloca un 01H en tabla_manejable;
  else
    coloca un 00H en tabla_manejable;
)
)

```

Pseudocódigo de la tarea principal de adquisición digital.

Del pseudocódigo presentado, se puede observar que los recursos del MTDS utilizados es la PAUSE y CNTRL: PAUSE provoca un bloqueo de la tarea por 20 ms, siguiendo nuevamente al expirar tal tiempo y CNTRL "encierra" en código controlado la función de adquisición de señales digitales con la tarea de diagnósticos en línea de las tarjetas de entradas digitales SAC-415, asegurando que únicamente una de las tareas pueda acceder a los datos en los puertos de tales tarjetas y así evitar posibles errores de lectura. El bloqueo es requerido para dar oportunidad a otras tareas pasar a ejecución lo más pronto posible.

Recuérdese que se están realizando diagnósticos de la tarjeta procesadora, verificando la configuración de la canasta, chequeando la presencia de conectores de campo, ejecutándose posiblemente programas de aplicación, tareas de tolerancia a fallas, comunicaciones, etc.

A continuación se tratará el procesamiento efectuado por las

tareas de salidas digitales, con el propósito de visualizar a una canasta SAC, no solo capaz de adquirir señales, si no también capaz de realizar control de equipo y por lo tanto ser tratada como un controlador lógico programable independiente o como parte constituyente de un Sistema de Control Distribuido.

4.6 SALIDAS DIGITALES

La tarea principal de procesamiento en las canastas de salidas digitales es OUT(), la cual es la encargada de leer de la base de salidas de la aplicación, formatearlas (convertir 8 bytes a un byte), enviarlas a campo y a UVAX.

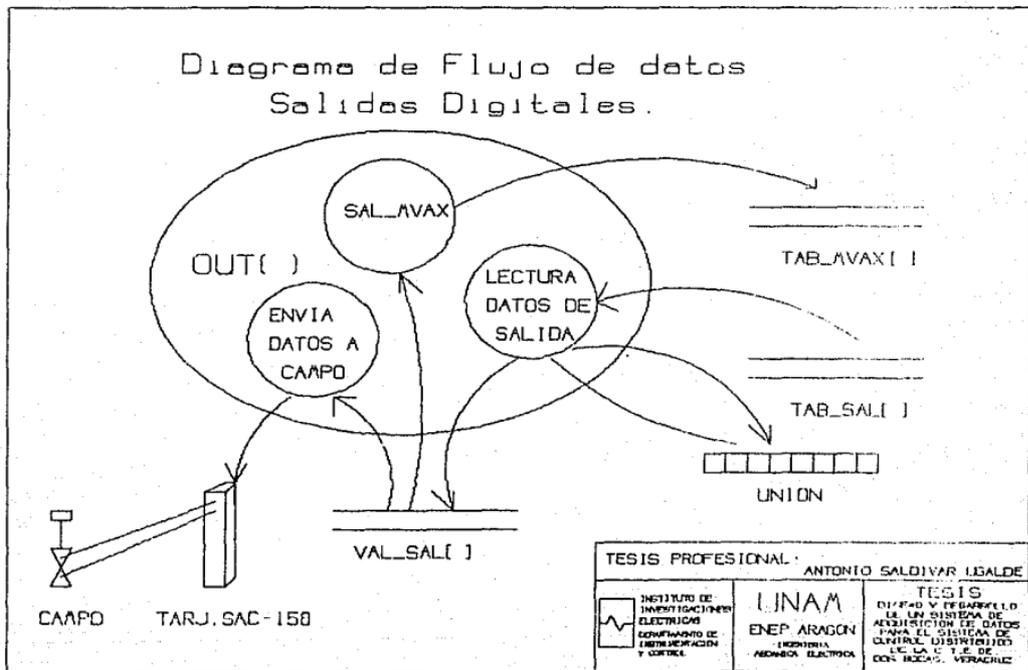
Una tarjeta de salidas digitales tiene la capacidad de manejar 16 salidas lógicas, colocando los estados de éstas en dos puertos de 1 byte cada uno. Por lo que para colocar un estado alto a la salida, es necesario colocar el valor del bit_posicion con el valor requerido y escribir al puerto adecuado de la tarjeta especificada.

Primero se realiza la lectura de los datos de salida de tab_sal y las formatea en 1 byte por cada 8 salidas, con ayuda de la estructura union (de forma inversa a adquisición digital), formando la base val_sal, ver diagrama de flujo de datos de la figura 21.

Una vez formada la tabla de salida, se envían los datos a las tarjetas, mediante la instrucción OUTP.

Posteriormente se copian los valores de entrada a la base que será enviada a UVAX.

A continuación se representa en pseudocódigo la tarea OUT().



```

.....
TAREA: OUT()
PROPOSITO: TAREA PRINCIPAL DE SALIDAS DIGITALES CONTINUA.
            FORMATEA CADA SENAL DE SALIDA A UN BIT.
            FORMA EL BUFFER DE ENVIÓ DE SEÑALES A MVAX.
PARTICULARIDAD: ESTA TAREA ACTUALIZA LOS VALORES DE SALIDA
                CADA 20 MSEC Y EL ENVIÓ A MVAX ES CADA SEGUNDO.
                (PSEUDOCODIGO)
.....

```

```

OUT()
{
  Declara variables locales y apuntadores;
  Inicializa apuntadores y variables;
  WHILE(TRUE)
  {
    Lectura_datos_de_salida();
    Envia_datos_a_campo();
    Sai_uVAX();
    PAUSE(MSEC,20);
  }
  ENDT();
}

```

```

/*****
FUNCION: Lectura_datos_de_salida()
*****/

```

```

Lectura_datos_de_salida()
{
  Declara variables locales y apuntadores;
  Inicializa apuntadores a bases correspondientes;
  FOR(Total de Ptos. a programar)
  {
    val_sai(num_pto)=Señal_formateada();
  }
}

```

```

-----
FUNCION: Señal_formateada()
-----

```

```

Señal_formateada()
{
  Declara variables;
  Inicializa apuntadores y variables
  FOR(Un Octeto)
  {
    SWITCH(Octeto)
    {

```

(Continua)

```
CASE 0: IF( byte == 00H)
        union.bit0=01H;
    ELSE
        union.bit0=00H;
    BREAK;
```

```
CASE 1: IF( byte == 00H)
        union.bit1=01H;
    ELSE
        union.bit1=00H;
    BREAK;
```

```
.....
.....
```

```
CASE 7: IF( byte == 00H)
        union.bit7=01H;
    ELSE
        union.bit7=00H;
    BREAK;
```

```
    )
    Apunta al siguiente byte de salida;
```

```
    )
    RETURN(union.byte)
```

```
);
```

```
/*=====
   FUNCION: Envia_datos_a_campo()
   =====*/
```

```
Envia_datos_a_campo()
```

```
{
    Declara variables y apuntadores;
    Inicializa variables y apuntadores;
    FOR(TOTAL DE TARJETAS)
    {
        campo{ptoA,ptoB,bytes_a_enviar};
        lee_dato_enviado();
        IF(enviado==leido)
            diagnostico_de_tarjeta[i] = BIEN;
        ELSE
            diagnostico_de_tarjeta[i] = MAL;
    }
}
```

(Continua)

```

/*****
FUNCION:   Sai_uvax()
*****/

Reinicia_base_usuario_y_uvax()
{
  Inicializa apuntadores a base_usuario y a uvax;
  for( Total de puertos en canasta)
  {
    copia tabla_de_valores de salida a tabla_uvax;
  }
}

```

Pseudocódigo de la tarea principal de salidas digitales.

Del pseudocódigo presentado, se puede observar que el recurso del MTOS utilizado es únicamente PAUSE; PAUSE provoca un bloqueo de la tarea por 20 ms, siguiendo nuevamente al expirar tal tiempo. El bloqueo es requerido para dar oportunidad a otras tareas pasen a ejecución lo más pronto posible.

Así como también, puede observarse, la forma de diagnosticar las tarjetas de salida es leyendo el dato enviado a los puertos de las tarjetas de salida y compararlo con el enviado, si no son el mismo, se marca en la tabla de diagnóstico correspondiente tal ocurrencia.

4.7 ADQUISICION DIGITAL CON MONITOR DE SECUENCIA DE EVENTOS.

Para adquisición digital con monitor de secuencia de eventos (MSE), se tiene una estructura diferente con respecto a la anterior, la razón de ello es el manejo de interrupciones provocadas por "disparos" de equipo importante de planta, el propósito de las canastas de MSE, es la de poder registrar que eventos ocurrieron, registrar el tiempo de ocurrencia y el estado actual de la señales disparadas.

Con ayuda del diagrama de flujo de datos de la figura 22, se puede observar que existen varias tareas para poder realizar la función principal de las canastas de MEE. Se observa, a primera vista, la existencia de dos caminos relativamente separados de procesamiento. Por un lado, se observa el flujo a partir de la tarjeta provocadora, una rutina de atención a la interrupción RUTINT y la tarea INTER; la tarea INTER es arrancada por la rutina de servicio RUTINT, la cual es la que realiza el salvamento del estado del programa interrumpido, determina la naturaleza de la interrupción, la sirve, restaura el estado del programa interrumpido y regresa al programa interrumpido o continuación de las tareas en ejecución.

La tarea INTER plasma primeramente el tiempo de la ocurrencia del evento, identifica por "pooling" cual de las tarjetas SAC-421 provocó la interrupción, obtiene la dirección base de la tarjeta, la posición en la canasta y el estado actual de la variable que cambió. Además hace uso de la banderita colocándola en 1 lógico, desbloqueando la tarea MANEJA_INT.

La tarea MANEJA_INT es arrancada por la tarea IMSE. Su función es la de almacenar en una cola los datos de los eventos ocurridos en una secuencia, para ser transmitidos a UVAX, aunque es arrancada por UVAX, MANEJA_INT espera que la banderita sea puesta en 1 y mientras tal bandera sea 0 la tarea permanece bloqueada. Una vez colocada en la cola el evento, resetea la banderita, bloqueándose nuevamente en espera de la puesta a 1.

Diagrama de Flujo de Datos Monitor de Secuencia de Eventos

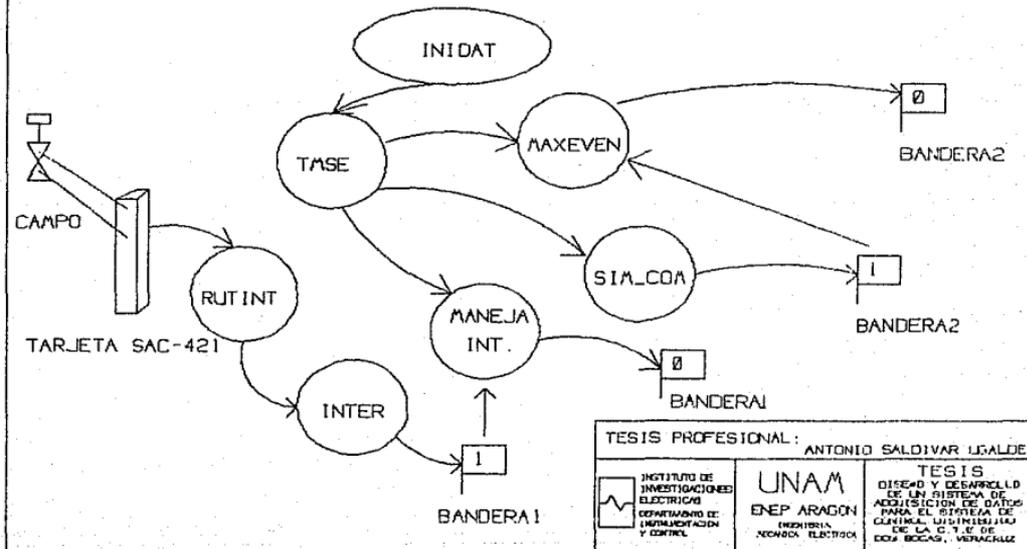


FIGURA 22

TESIS PROFESIONAL: ANTONIO SALDIVAR UJALDE



UNAM
ENEP ARAGÓN
INGENIERÍA
NÓNDA ELÉCTRICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICIÓN DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
DOS BOCAS, VERACRUZ

La tarea MAX_EVEN es la encargada de recuperar los eventos almacenados en la cinta y colocarlos en buffer de salida a UVAX. Esta tarea es arrancada también por TIME, al iniciarse resetea la bandera2, y espera por que tal bandera sea puesta a uno por la tarea de comunicaciones (permaneciendo bloqueada hasta tal ocurrencia). Una vez recuperadas todos los eventos, resetea la bandera2 y se bloquea hasta esperar su puesta a uno.

La tarea TIME es la encargada de actualizar la variable que contiene al tiempo, la cual se hace cero cada pulso de sincronía vía UVAX; la actualización del tiempo es cada milisegundo. Otras acciones que realiza TIME es la de arrancar las tareas MANEJA_INT, SIM_COM y MAX_EVEN. La tarea TIME es arrancada por la tarea INIDAT.

La tarea INIDAT es la primer tarea que se corre dentro del MTUS, y es la encargada de subir el primer muestreo de datos obtenidos por las tarjetas SAC-421. Estos datos se consideran para el tiempo 0.

La tarea SIMCOM, es una tarea simuladora de comunicaciones la cual únicamente sirve para simular los efectos directos de la tarea real de comunicaciones, tal como como colocar la bandera2 a uno cada segundo.

A continuación se representa en pseudocódigo las tareas encargadas de MSE.

```

.....
TAREAS: RUTINT() E INTER()
PROPOSITO: TAREA RUTINIT() ES LA RutINA DE SERVICIO A LA
INTERRUPTION.
TAREA INTER() ES LA TAREA ENCARGADA DE IDENTIFICAR
POR POOLING CUAL ES LA TARJETA QUE INTERRUPIO,
ESTAMPAR EL TIEMPO DE OCURRENCIA Y EL ESTADO DE LA
SEÑAL QUE INTERRUPIO.
PARTICULARIDAD: INTER() ES ARRANCADA POR RUTINT().
RUTINT() ES LA RutINA DE ATENCION.
.....

```

```

;=====
; TAREA: RUTINT()
;=====

```

NAME RUTINT

```
PUBLIC IQSTART_TASK_3          : SE ARRANCARA LA TAREA 3
```

```

EXTRN X_ELIPSE   : FAR          : PROCEDIMIENTO DE MIOS DE
EXTRN X_SYSTATE : FAR          : ATENCION A INTERRUPTIONES
EXTRN X_IQSTRT  : FAR          ;

```

```
INTER_CS SEGMENT PUBLIC 'INTER_CODE'
```

```
IQSTRT_TASK_3 PROC FAR
```

```

CALL X_ELIPSE   : PASA LA INTERRUPTION DIRECTA AL ESTADO DE
                 : INTERRUPTION.
MOV AX,3        : CARGA EL IDENTIFICADOR DE LA TAREA A
                 : ARRANCAR
CALL X_SYSTATE  : PASA DE ESTADO DE INTERRUPTION A EL ES-
                 : TADO DEL SISTEMA.
JMP X_IQSTRT    : SE ENCARGA DE PRINCIPIAR LA TAREA.

```

```
IQSTRT_TASK_3 ENDP
```

```
INTER_CS ENDS
```

```
END
```

(Continua)

```
/*=====
TAREA : INTER()
=====*/
```

```
/* ESTRUCTURA DE LOS DATOS DE EVENTOS */
```

```
STRUCT DATOS
(
  UNSIGNED INT TIEMPO_DEL_EVENTO;
  UNSIGNED CHAR ESTADO_DE_SENAL;
  UNSIGNED CHAR IDENTIFICADOR: /* CANAL*SLOT */
)
```

```
Declarar variables globales:
```

```
INTER()
{
  Declara variables locales y apunadores;
  Inicializa apunadores y variables;
  ACTUALIZA TIEMPO DE EVENTO;
  Identifica_tarjeta_de_interrupcion();
  Carga_datos_de_tarjeta;
  SEF(banderas_a_1); /* Set */
  ENDT();
}
```

```
-----
FUNCION: Identifica_tarjeta_de_interrupcion()
-----
```

```
Identifica_tarjeta_de_interrupcion()
{
  Declara variables locales;
  Inicializa variables;
  FOR( TOTAL_DE_SLOTS)
  {
    IF(TARJETA==SAC_421)
    {
      Lee_status_de_SAC-421;
      Salvar_direccion_de_tarjeta;
      Salvar_slot;
    }
  }
}
```

(Continúa)

```

/*****
TAREA: MANEJA_INT()
*****/
MANEJA_INT()
{
  Declara variables locales;
  Inicializa variables;
  REF(bandera1_a_0); /* Reset */
  FOR(SIEMPRE)
  {
    WEF(bandera1_a_1); /* Wait */

    /* Coloca los datos de los eventos en la cola: */
    Estampa_tiempo;
    Coloca_edo_de_la_senal;
    Coloca_identificador_formateado;
    REF(bandera_1_a_0);
  }
  ENDT();
}

```

```

/*****
TAREA: INIDAT()
*****/
INIDAT()
{
  Declara variables locales y apuntadores;
  Inicializa apuntadores a bases correspondientes;
  Supe_configuracion(); /* Diagnostico, Conector, Configuracion */
  FOR(TOTAL_DE_TARJETAS)
  {
    FOR(NUMERO_DE_SENALES_POR_TARJETA)
    {
      Lee_datos_de_tarjeta_421;
      Forma_tabla_con_datos;
    }
  }
  Transmite(bloque1);
  Transmite(bloque2);
  STRT(TAREA_TMSE);
  ENDT();
}

```

(Continua)

```

/*****
TAREA: TMSE()
*****/

```

```

TMSE():
(
  Declara variables;
  Inicializa apuntadores y variables;
  Sincronia=0;
  STRT(MANEJA_INT);
  STRT(COM);
  STRT(MAX_EVEN);
  FOR(SIEMPRE)
  (
    IF(Sincronia==1 O tiempo_llimite)
    (
      tiempo=0;
    )
    ELSE
    (
      PAUSE(MSEC,1);
      tiempo++;
    )
  )
)
ENDT();
)

```

```

/*****
TAREA: MAXEVEN()
*****/

```

```

MAXEVEN():
(
  Declara variables y apuntadores;
  Inicializa variables y apuntadores;
  REF(bandera2_a_0); /* Reset */
  FOR(SIEMPRE)
  (
    WEF(bandera2_a_1); /* Wait */
    FOR(TOTAL_DE_EVENTOS)
    (
      Forma_tabla_de_envio_a_UVAX;
    )
    REF(bandera_1_a_0);
  )
)
ENDT();
)

```

Pseudocódigo de las tareas principales de MSE.

Como puede observarse, el recurso utilizado para sincronizar las tareas son las banderas: WEF espera por que la bandera especificada, sea puesta a uno y desbloquee, SEF coloca la bandera especificada a uno y REF coloca la bandera especificada a cero.

4.8 ADQUISICION ANALOGICA

En adquisición analógica se pueden distinguir las siguientes funciones:

- Recepción de datos de configuración.
- Generación de bases de procesamiento.
- Reprogramación de tarjetas SAC-720.
- Tarjetas SAC-720 en estado normal.
- Adquisición continua de señales.
- Filtrado de Señales.
- Procesamiento.
- Envío de variables hacia UVAX.

Las primeras tres funciones mencionadas, forman todavía parte de la inicialización de la canasta, ya que tienen el fin de configurarla.

En la función de recepción de datos, se leerán los campos necesarios para la programación de las tarjetas y para el procesamiento de las señales.

Los campos necesarios son:

- Rango de Señal, campo que especifica la característica del instrumento del cual se recibe la señal, el cual puede ser de 0-10 V, 1-5 V, 4-20 mA o 0-5V. Estos datos son enviados codificados.

- Ganancia con la cual se programará el amplificador de la tarjeta SAC-720, codificados.

- Porcentaje de variación de la señal, éste campo especifica el valor de referencia, a comparar con la variación ocurrida a una variable (diferencia absoluta de dos muestras continuas validadas).

- Rango de la variable, campo que determina el rango de la variable en unidades de ingeniería; realmente para éste se envían los límites inferior y superior de la variable, por ejemplo 0-1000 F, 1-5 A.

Puesto que la adquisición analógica puede ser utilizada por la Función de Adquisición del SCD o bien formar parte de las canastas de control analógico (TG1, TG2, TV1, TV2), es necesario generar base de datos útiles para procesamiento interno de las variables.

Puesto que los datos recibidos, están codificados, se realiza una decodificación formando nuevas bases, como por ejemplo, las ganancias se reciben como enteros y codificadas, y para el procesamiento es necesario éste campo en punto flotante.

La reprogramación de las tarjetas SAC-720, consiste en programar la ganancia de cada canal y colocarlas en estado normal, listas para iniciar la adquisición y conversión.

Después de haberse generado las bases de procesamiento, se envía el comando de inicio de conversión a todas las tarjetas SAC-720 vía tarjeta SAC-700 (Como se recordara, el envío de ordenes a las tarjetas SAC-720, se realiza únicamente a través de la tarjeta controladora SAC-700).

Una vez iniciada, las tarjetas SAC-720, realizarán la adquisición y conversión de sus 16 canales cada 164.6 milisegundos, es decir, cada 164.6 ms se refrescarán los valores en la tarjeta SAC-720 (Las tarjetas SAC-720 operan en paralelo).

Posteriormente, los datos convertidos son enviados a la FIFO de transmisión de la tarjeta SAC-700, de donde serán transmitidos a la tarjeta procesadora SAC-1887.

La tarjeta SAC-1887 puede acceder cada 161.66 ms. los requerimientos del SCD es el de refrescar los valores cada segundo, por lo que da tiempo de realizar cinco muestreos cada segundo.

El filtrado consiste en obtener el promedio de las últimas cinco muestras, considerando a éste como el valor actual de adquisición, y ser utilizado para el procesamiento interno.

El procesamiento para las unidades de adquisición, consiste en determinar el número de variables adquiridas que variaron en un porcentaje de su escala previamente establecido y con respecto al valor adquirido anteriormente (hace un segundo); si el valor de cambio fue mayor al valor especificado, el valor de la variable debe ser almacenado y ser enviado a la UVAX.

La determinación se realiza de la siguiente manera:

```
CAMBIO= ABS(Valor_actual-Valor_anterior)
IF (CAMBIO < Valor_de_referencia)
  LA_SENAL_NÚ_CAMBIO;
ELSE
  (
    LA_SENAL_CAMBIO;
    PROCESA();
  )
```

Esta determinación es necesaria, para la descarga de mensajes en la red de información del SCD. Ya que una canasta de

adquisición manejará alrededor de 100 señales analógicas:

Para el caso de las canastas dedicadas al control analógico, el valor_de_referencia debe de ser cero, para que la actualización sea continua. Además, los valores adquiridos deben ser convertidos a unidades de ingeniería (Psi, grados F, rpm, etc).

La conversión se realiza tomando en cuenta, los rangos de la señal, el rango de la variable, la ganancia y resolución del convertidor A/D.

La ecuación para determinar el valor en unidades de ingeniería es:

$$\text{VALOR_UI} = \text{RANGO_VARIABLE} * \text{VOLTAJE} / \text{RANGO_SEÑAL} * \text{GANANCIA}$$

Donde :

VALOR_UI es el valor de la variable en unidades de ingeniería.

RANGO_VARIABLE es el rango de la variable en unidades de ingeniería.

VOLTAJE es el valor adquirido en volts.

RANGO_SEÑAL es el rango del instrumento del cual se recibe la señal en volts.

GANANCIA es el valor de amplificación de la señal, es adimensional.

La variable VOLTAJE se determina mediante la siguiente ecuación:

$$\text{VOLTAJE} = \text{VALOR_ADQUIRIDO} * (\text{RANGO_TOTAL} / \text{NUMERO_DE_CUANTOS})$$

Donde:

VOLTAJE es el valor adquirido en volts.

RANGO_TOTAL rango de la escala completa del convertidor A/D, el cual es de 10 V.

NUMERO_DE_CUANTOS se determina por 2^N donde N es el número de bits del convertidor, que para este caso es de 12 bits y el NUMERO_DE_CUANTOS es de 4096.

A la división de RANGO_TOTAL/NUMEROS_DE_CUANTOS, se le conoce como resolución del convertidor y determina el valor mínimo de voltaje que se puede convertir, que para éste caso es de 2.4414 mv.

Para el caso de que el rango de la señal sea de 1 a 5 volts, a VOLTAJE se le restan dos unidades, es decir:

VOLTAJE=VOLTAJE-2.0;

Los valores convertidos a unidades de ingeniería son colocados en una base de aplicación y utilizados por los algoritmos de control.

La tarea principal de procesamiento en las canastas de adquisición es ADQSEN(), la cual es la coordinadora para arrancar las tareas o funciones de programación de las tarjetas SAC-720 RPSAC720(), generar bases de procesamiento, colocarlas en estado normal, iniciar la conversión, realizar la adquisición continua, filtrado y arrancar la tarea de procesamiento TA_ADQ().

El diagrama de flujo de datos de la figura 23, muestra el flujo de información entre las tareas, y el diagrama de flujo de activación de la figura 24 muestra la secuencia del procesamiento.

A partir de la página 131 se presenta en pseudocódigo, las tareas y funciones para la adquisición analógica:

FIGURA 23

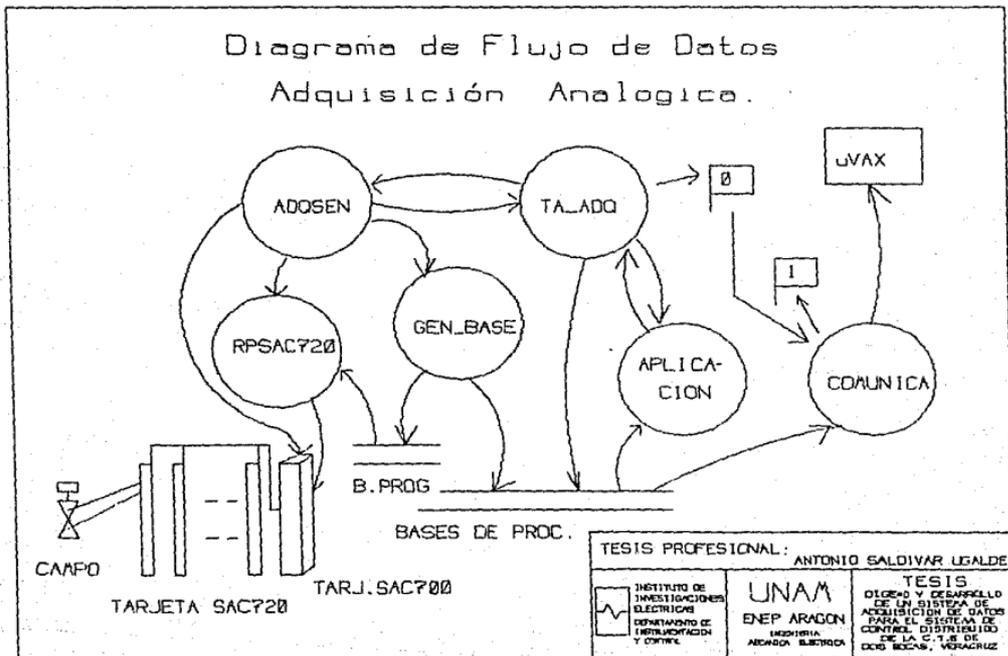
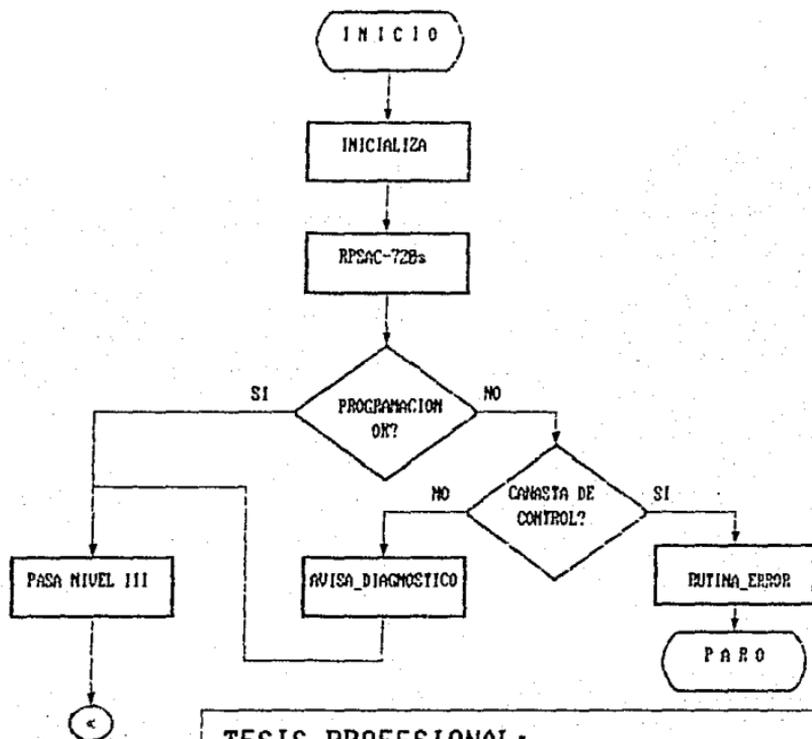


DIAGRAMA DE ACTIVACION TAREAS: ADQUISICION ANALOGICAS



TESIS PROFESIONAL:

ANTONIO SALDIUAR UGALDE

Diagrama 1/3

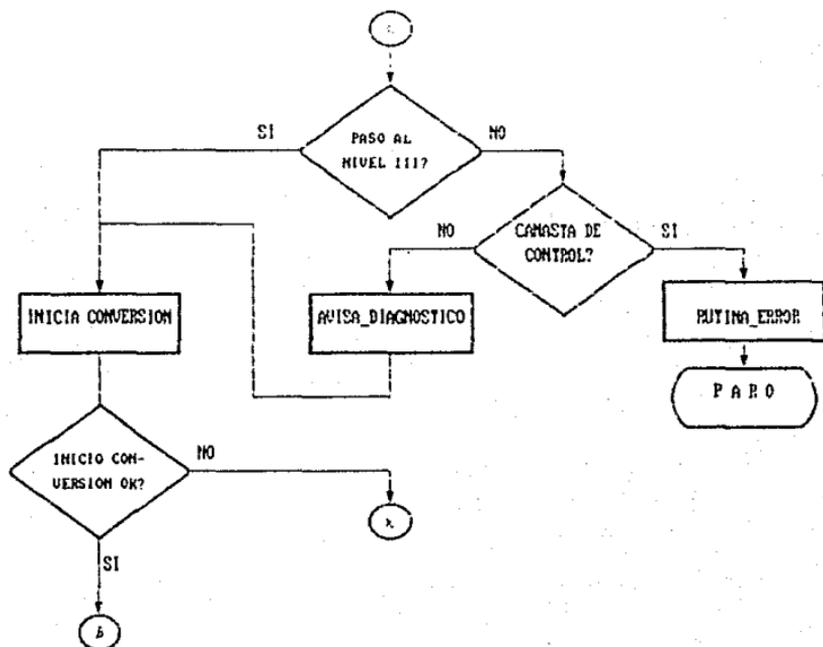
INSTITUTO DE
INVESTIGACIONES
ELECTRICAS

DIVISION ESTUDIOS
DE INGENIERIA

U N A M
ENEP ARAGON
INGENIERIA
MECANICA ELECTRICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICION DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
DOS BOCAS, VERACRUZ

DIAGRAMA DE ACTIVACION TAREAS: ADQUISICION ANALOGICAS



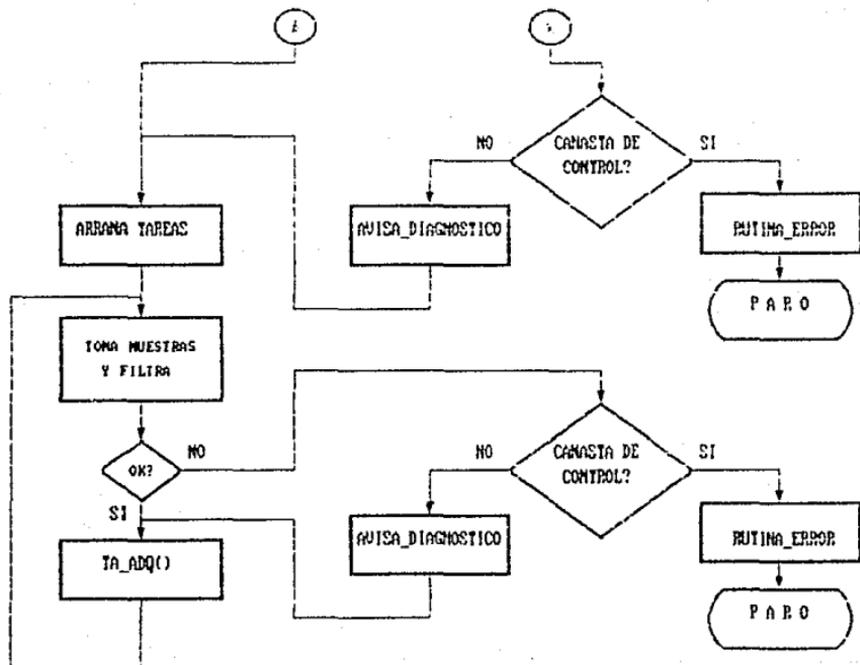
TESIS PROFESIONAL:

ANTONIO SALDIVAR UGALDE

Diagrama 2/3

INSTITUTO DE INVESTIGACIONES ELECTRICAS DIVISION ESTUDIOS DE INGENIERIA	UNAM ENEP ARAGON INGENIERIA MECANICA ELECTRICA	TESIS DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICION DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.J.E. DE DOS BOCAS, VERACRUZ
---	--	---

DIAGRAMA DE ACTIVACION TAREAS: ADQUISICION ANALOGICAS



TESIS PROFESIONAL:

ANTONIO SALDIUAR UGALDE

Diagrama 3/3

INSTITUTO DE
INVESTIGACIONES
ELECTRICAS

DIVISION ESTUDIOS
DE INGENIERIA

UNAM
ENEP ARAGON
INGENIERIA
MECANICA ELECTRICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICION DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C. I. E. DE
DOS BOCAS, VERACRUZ

FIGURA 24

```

.....
TAREA: ADQSEN()
PROPÓSITO: TAREA PRINCIPAL DE ADQUISICIÓN ANALÓGICA CONTINUA
           CÓLOCA TARJETA A EDU. NÓRMAL.
           REALIZA LA ADQUISICIÓN DE CINCO MUESTRAS EN UN
           SEGUNDO Y FILTRADO.
           FORMA LA TABLA DE VALORES ADQUIRIDOS.
PARTICULARIDAD: ESTA TAREA VALIDA LOS VALORES DE ADQUISICIÓN
                CADA SEGUNDO.
                (PSEUDOCÓDIGO)
.....

```

```

ADQSEN()
(
  Declara variables locales y apuntadores:
  Inicializa apuntadores y variables:
  START(INTER_CÓMUNICACIÓN)
  Reprograma_tarjetas_SAC_720();
  IF( Resultado_de_Reprog == MAL ;
    (
      IF(CANASTA == DE_CONTROL)
      (
        Rutina_de_error();
        ENDT();
      )
      Avisa_a_diagnostics;
    )
  DO
  (
    Envia_comando_a_nivel_III();
    IF(Intento>=Max_Permitido)
      BREAK;
    )WHILE(Respuesta_a_comando == FALSE);
  IF(Intento>=Max_Permitido)
  (
    IF(CANASTA == DE_CONTROL)
    (
      Rutina_de_error();
      ENDT();
    )
    Avisa_a_diagnostics;
  )
  ELSE
    Intento=0;
  START(FORMA_BASES);
  DO
  (
    Envia_comando_de_inicia_Conv();
    IF(Intento>=Max_Permitido)
      BREAK;
    )WHILE(Respuesta_a_comando == FALSE);

    (Continua)

```

```

IF(Intento<=Max_Permitido)
{
  IF(CANASTA == DE_CONTROL)
  {
    Rutina_de_error();
    ENDT();
  }
  Avisa_a_diagnostics;
}
ELSE
  Intento=0;
START(CONFIG_EN_LINEA);
DO
{
  CNTRL(CONFIG_EN_LINEA);
  Envia_comando_de_Tx(BLOQUE1);
  PAUSE(MSEC,200);
  LeeFIFO_TX1;
  IF( Total_de_tarjetas >= 0CHU )
  {
    Envia_comando_de_Tx(BLOQUE2);
    LeeFIFO_TX2;
  }
  IF(Respuesta_a_comando == FALSE)
    Intento ++;
  ELSE
  {
    Actualiza_base(BLOQUE1);
    IF(Total_de_tarjetas >= 0CHD)
      Actualiza_base(BLOQUE2);
    Intento=0;
    CNTRL(CONFIG_EN_LINEA);
    Filtrado();
    START(TA_ADQ);
    Clear_bases_ocupadas();
  }WHILE(Intento<=Max_Permitido);
  Rutina_de_error();
  ENDT();
}

```

```

/*****
  FUNCION:   Reprograma_tarjetas_SAC_720();
  *****/

```

```

Reprograma_tarjetas_SAC_720();
{
  Declara variables locales y apuntadores;
  Inicializa apuntadores a bases correspondientes;
  WHILE(Contador<Total_de_senales)
  {
    Calcula_tarjeta_720_a_programar();

```

(Continua)

```

IF(Tarjeta_720 == BIFOCAR_DIFERENCIAL o UNIPOLAR_DIFERENCIAL)
  NUM_CANALES=0CHD;
ELSE
  NUM_CANALES=DIECISEIS;
Formar_encabezado_de_tabla_de_reprog;
FOR( NUM_CANALES )
  (
  Incrementa Contador;
  IF(Tarjeta_720 == DIFERENCIAL)
    Formatea Canal y Canalico;
  ELSE
    Formatea Canal;
  )
Result_parcial= Envia_Reprog;;
IF(Result_parcial != BIEN)
  (
  R_reprog == ERROR_EN_REPROG;
  IF(CANASTA == DE_CONTROL)
    (
    Rutina_de_error();
    ENDT();
    )
  )
  Avisa_a_diagnosticos;
)
ELSE
  (
  R_reprog == BIEN;
  Result_repro[1]++ /* total de tarjetas reprogramadas */
  )
)
RESULTADO = R_reprog;

```

```

/*****
TAREA: TA_ADQ()
*****/

```

```

TA_ADQ()
{
  Inicializa apuntadores y Variables
  Copia(Tabla_datos_adquiridos a Valores_actuales)
  FOR( TOTAL DE SENALES)
  (
  IF( CANASTA_DE_CONTROL )
    TABLA_UNIC= VALOR_VARIABLE_EN_UI;
  R_Compara=COMPARA(Valor_actual-Valor_anterior);
  IF(R_Compar < Valor_de_referencia)
    Bandera_de_cambio[iesima]=ND;
  ELSE

```

(Continúa)

```

    (
      Bandera_de_cambio[iesima]=SI;
      Valor_anterio=valor_actual;
      Contador_de_camios++;
    )
  )
  Forma_tabla_a_uvAX();
  ENDT();
)

-----
FUNCIÓN: Forma_tabla_a_uvAX()
-----
Forma_tabla_a_uvAX()
(
  Declara variables locales y apunadores;
  Inicializa variables y apunadores;
  FOR( TOTAL DE SEÑALES )
  (
    IF( Bandera_de_cambio[iesima] == SI )
    (
      Formatea_tabla_de_salida(Identificador,Valor_actual);
      Incrementa_contador_de_bytes;
    )
  )
  Carga_en_primera_posicion(contador_de_bytes);
)

```

Pseudocódigo de Adquisición Analógica.

Como puede observarse, en caso de que en alguna etapa del procesamiento suceda una falla, el flujo a seguir depende de si la canasta está dedicada o no a control. Si la canasta se dedica únicamente a adquisición, el tipo de falla se comunica a las tareas de Tolerancia a Fallas, funciones que determinaran la gravedad de las mismas y la acción a tomar; que para éste caso sería continuar la adquisición con las tarjetas en buen estado. En caso de que la canasta realice Control, se procede a determinar la gravedad de la misma, la acción a tomar o bien ceder el Control a una canasta de respaldo.

4.9 SALIDAS ANALÓGICAS

La tarea de salidas analógicas a campo, es activada a petición del programa de aplicación: de acuerdo al diagrama de flujo de datos de la figura 25, la tabla de salida en riotante Sal_flot() es "llenada" por la tarea de aplicación (Control Analógico), arranca la tarea de salida analógica la cual tomará los valores de la tabla de salidas Sal_flot(), las salidas estarán en porcentaje de la escala de la variable.

A continuación se presenta en pseudocódigo, el procesamiento efectuado por ésta tarea:

```

/*****
TAREA: SALIDA_ANALÓGICA()
PROPÓSITO: TAREA DE SALIDAS ANALÓGICAS
PARTICULARIDAD: TAREA ARRANCADA A PETICIÓN DE LOS PROGRAMAS DE APLICACIÓN.
*****/
SALIDA_ANALÓGICA()
{
  Declara variables locales y apunadores;
  Inicializa variables y apunadores;
  FOR( TOTAL_DE_TARJETAS )
  {
    FOR( TOTAL_DE_SENALES_POR_TARJETA )
    {
      HEX=Calcula_valor_HEX_de_salida(valor);
      IF(HEX > 0xFFFF)
      {
        Rutina_error();
        ENDT();
      }
      Forma_byte_menos_significativo;
      Forma_byte_mas_significativo;
      Envia_byte(pto,byte_menos_significativo);
      Envia_byte(pto+0x100,byte_mas_significativo);
    }
  }
  ENDT();
}

```

(Continúa)

```

/*****
  FUNCION: Calcula_valor_HEX_de_salida()
  *****/
Calcula_valor_HEX_de_salida(valor)
FLOAT valor;
{
  Declara variables locales y apuntadores;
  Inicializa variables y apuntadores;

  Valor_HEX = valor * (ESCALA/100.0);

  RETURN(Valor_HEX);
}

```

Pseudocódigo de la tarea principal de salidas analógicas.

En la función Calcula_valor_HEX_de_salida, ESCALA es la representación máxima en doce bits de la escala del convertidor D/A (0xFFFF).

Resumiendo, en este capítulo se ha descrito el procesamiento realizado por las canastas de adquisición y control, se trató de balancear el detalle con la simplificación de las acciones realizadas por las mismas, con el objeto de visualizar en forma general las posibilidades del equipo. Es importante recordar, que para el diseño y desarrollo de las tareas, se tuvo que realizar estudios de los requerimientos del dominio de la información, de comportamiento funcional dentro del SCD, de las características del hardware (LINEA SAC IBUS-III), ventajas y desventajas al utilizar un sistema operativo de multitareas, ventajas y desventajas de utilizar un lenguaje de alto nivel (Lenguaje C) o un lenguaje de bajo nivel (Lenguaje Ensamblador del microprocesador 8086), y en que casos.

Diagrama de Flujo de Datos Salidas Analógicas.

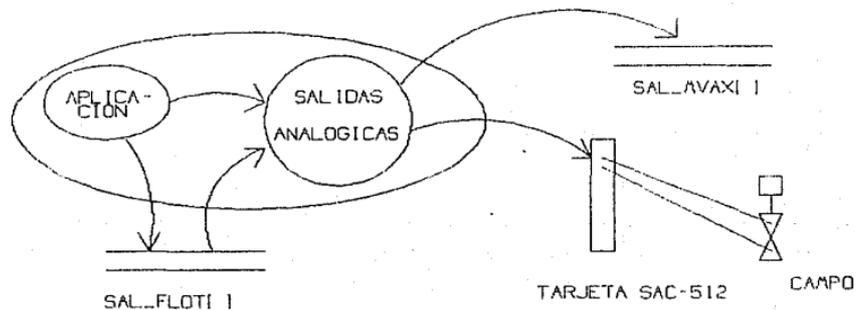


FIGURA 25

TESIS PROFESIONAL: ANTONIO SALDIVAR UGALDE



INSTITUTO DE
INVESTIGACIONES
ELECTRICAS
DEPARTAMENTO DE
IMPLEMENTACION
Y CONTROL

UNAM
ENEP ARAGON
(INGENIERIA
NACIONAL ELECTROSA)

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICION DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.F. DE
DOS RUCAS, VERACRUZ

V. - PRUEBAS

5.1 ESTRATEGIA DE PRUEBAS

Las pruebas que deben realizarse a un sistema deben apegarse, en todo lo posible, a las condiciones reales de proceso con el fin de verificar que se cumple con lo especificado, así como también, reducir al mínimo los problemas que puedan presentarse en campo y reducir el tiempo de puesta en servicio.

Con el objeto de comprobar la funcionalidad y estabilidad tanto del equipo de adquisición como de los programas desarrollados para el proceso y despliegue de información de los sistemas adquisición de datos y control, se han efectuado una serie de pruebas desde el diseño de programas-rutinas, tareas de aplicación, controlador y posteriormente sistema total.

Puesto que la intención de la presente tesis es la de describir las etapas de diseño y desarrollo del sistema de adquisición y procesamiento de señales, se describirá únicamente las pruebas desarrolladas a nivel canasta.

La Ingeniería del sistema de adquisición y control define el papel del software, y lleva al análisis del requerimiento del software, donde se establece el dominio de la información, la función, el rendimiento, las limitaciones y los criterios de validación del software, realizar el diseño y la codificación.

Una estrategia para las pruebas, es la división de las mismas por etapas:

- 1.- La prueba de unidad, la cual se centra en cada una de las unidades que forman el sistema, tal y como están implementadas en código fuente.

2.- La prueba de integración, donde el foco de atención es el diseño y la construcción de la arquitectura del software, es decir, la prueba de integración se dirige a todos los aspectos asociados con la verificación y construcción de los programas, con el fin de asegurar que se cubren los principales caminos de control.

3.- La prueba de validación, donde se proporciona la seguridad final de que el sistema satisface todos los requerimientos funcionales y de rendimiento.

4.- Finalmente, se llega a la prueba del sistema, en la que se probará todo el Sistema de Control Distribuido, verificando que cada elemento encaja de forma adecuada y que se alcanza la funcionalidad y rendimiento del sistema total.

La prueba de unidad requiere de varias pruebas particulares, las cuales son realizadas a la interfaz entre módulos, asegurando que la información fluye de forma adecuada hacia y desde la unidad del programa que está siendo probada. Se examinan las estructuras de datos locales para asegurar que los datos que se mantienen temporalmente conservan su integridad durante todos los pasos de ejecución del algoritmo. Se prueban las condiciones límites para asegurar que el módulo funciona correctamente en los límites establecidos como restricciones de procesamiento, así mismo se prueban los caminos de manejo de errores.

La primera prueba realizada tiene que ver con el flujo de datos de la interfaz del módulo. Si los datos no entran correctamente, todas las demás pruebas no tienen sentido.

Generalmente la prueba de unidad, se considera adyacente al paso de la codificación y en varios niveles, es decir, se diseñó

la programación lo más modular posible, observando su fácil acoplamiento con el fin de realizar pruebas de integración incrementales.

Para la prueba de unidad se utilizaron herramientas generadas o bien existentes. Para los programas de diagnóstico se utilizó un depurador comercial de programas en ensamblador para el microprocesador 8086, mediante el cual era posible observar el estado de los registros, palabra de estado y memoria principal, así como los efectos producidos al realizarse una instrucción. De esta manera se probaba la unidad del programa en computadora personal PC.

Para los programas desarrollados en Lenguaje C, las pruebas se realizaron con ayuda del depurador del sistema operativo MÚS-PC, el cual es un ambiente muy similar al de las canastas. Con el Debugger, se hacía posible ver el estado de las tareas, valor de las variables para ciertos tiempos, impresión de resultados, realizar breakpoints en puntos claves de las secuencias, etc.

Posteriormente se integran los programas y se realiza de nueva cuenta la depuración o pruebas necesarias, procurando que la integración fuera incremental, con el fin de probar pequeños segmentos en los que errores fueran más fáciles de aislar y de corregir.

Posteriormente es necesario adecuar el código a un formato acorde con los sistemas de desarrollo de Intel y producir código que se pueda "cargar" a la tarjeta SAC-1887.

Para facilitar las pruebas de integración en canasta, se desarrollaron simuladores de Tareas Operativas o de Programas de

Aplicación para MTOS-FC.

Una vez que los programas han sido procesados en F1, se unifican y son cargados a la tarjeta procesadora y se realizan de nueva cuenta pruebas de unidad y de integración.

Tras la culminación de las pruebas de integración, el software está completamente ensamblado como un paquete; se encontrarón y corrigieron errores de interfaces se procede a las pruebas de validación.

Para la prueba de validación, que proporciona la seguridad que se satisfacen los requerimientos funcionales y de rendimiento a nivel sistema, se realiza con un Equipo de Prueba para Sistemas de Adquisición de Datos y Control, el cual se diseño y construyó en IIE.

En su etapa inicial, la función principal del equipo de prueba es proporcionar señales analógicas y digitales que representen unívocamente las señales reales de proceso que recibirá el sistema bajo prueba una vez instalado en campo.

El equipo de prueba se basa en un esquema de tareas jerarquizadas y distribuidas. Consta, básicamente, de una computadora personal PC y de tarjetas electrónicas (similar a una canasta). La computadora personal se encarga de suministrar la información necesaria para ejecutar tareas preestablecidas en los demás bloques, así como de generar los comandos para controlar la ejecución de las tareas, ver figura 10.

El procesador es capaz de generar 354 señales analógicas y 476 digitales. Las analógicas se comportan con las mismas características lineales o no de las señales provenientes de los

ARQUITECTURA DEL PROBADOR DE SISTEMAS

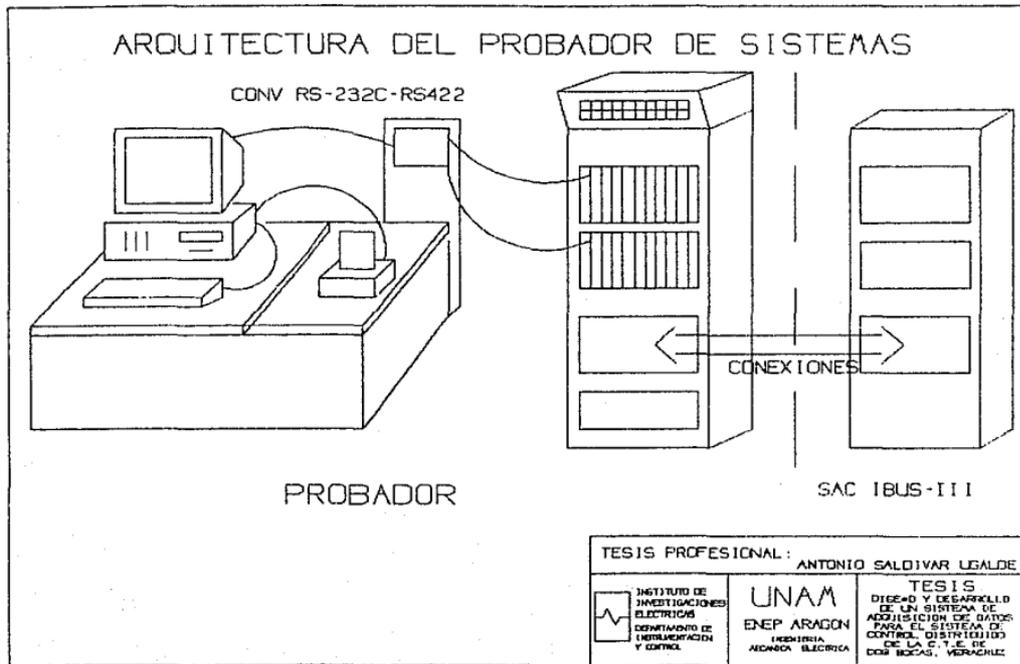


FIGURA 28

sensores: señales de termopares, de RTD (Resistive Temperature Detector), cuadráticas, etc. Las digitales se generan con niveles de 0 - 24 volts, con los que pueden representarse las diferentes señales digitales de campo: contactos abiertos o cerrados, niveles altos o bajos, motores en operación, etc.

El control de las pruebas se lleva a cabo desde la computadora, donde se tienen diferentes programas para realizar, a través de diálogos con el usuario, pruebas funcionales al sistema.

El probador tiene la capacidad de generar la misma cantidad de señales que maneja el sistema bajo prueba.

El proceso de prueba se configura por partes. Se configura el equipo para manejar el número de señales permitido y se llevan a cabo las pruebas necesarias. Una vez terminado, se configura de nuevo para generar otra cantidad de señales y se continúa el proceso hasta terminarlo.

Las relaciones que se emplean en la generación de señales analógicas son de dos tipos:

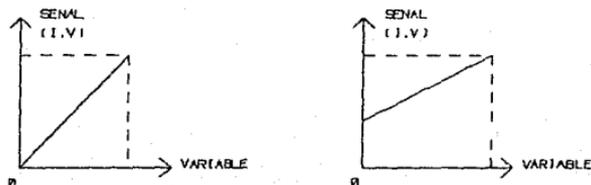
- * Variable - Señal Eléctrica.
- * Variable - Tiempo.

En cuanto a la relación variable-senal eléctrica las señales analógicas a generar pueden ser lineales o no. Con base en las características de las señales representadas por las diferentes curvas de la figura 27, la siguiente ecuación matemática describe el comportamiento de salida de las mismas dependiendo de los parámetros dados.

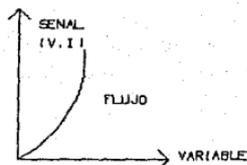
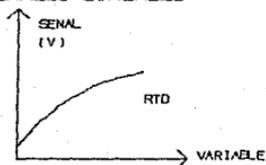
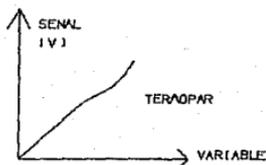
$$S = a + b(\text{Var}) + c(\text{Var})$$

Esta ecuación proporciona una buena aproximación de la

CURVAS: RELACION VARIABLE-SEÑAL ELECTRICA



A) SEÑALES LINEALES



B) SEÑALES NO LINEALES

FIGURA 27

TESIS PROFESIONAL: ANTONIO SALDIVAR LEGALDE



INSTITUTO DE
INVESTIGACIONES
ELÉCTRICAS
COMITÉ DE
INSTRUMENTACIÓN
Y CONTROL

UNAM
ENEP ARAGÓN
INDUSTRIA
NEÓNICA ELÉCTRICA

TESIS
DISEÑO Y DESARROLLO
DE UN SISTEMA DE
ADQUISICIÓN DE DATOS
PARA EL SISTEMA DE
CONTROL DISTRIBUIDO
DE LA C.T.E. DE
DOS BOCCAS, VERACRUZ

señal eléctrica de salida (voltaje o corriente) sea lineal o no. Por ejemplo, para el caso de las lineales, el parámetro c vale cero, por lo que la señal de salida estará en función de a y b y el valor de la variable Var . En esta forma se determina la relación variable-señal eléctrica de todas las señales analógicas que maneja el sistema de control distribuido.

En cuanto a la relación variable-tiempo el sistema de pruebas hace posible la variación en el tiempo de las señales eléctricas de salida. Para esto, se definieron las curvas que aparecen en la figura 26, por medio de las que se proporciona la forma de evolución que se desea. Al seleccionar alguna de las curvas, se solicitarán los parámetros de la misma, tales como los valores de la variable (en unidades de ingeniería), entre los cuales se moverá la señal eléctrica de salida y el tiempo (período) en que recorrerá todo este intervalo. El intervalo de variación suministrado podrá ser el de la variable o algunos valores dentro de éste.

Los valores de la variables enviadas por el probador, serán adquiridas y enviadas a una terminal, la cual simulará a la UVAX, llevándose registros o bien, mediante mensajes visuales será posible determinar el funcionamiento de la misma.

Para las canastas de adquisición lógica, el probador enviara señales lógicas y en los niveles adecuados a la canasta a probar, los estados de estas, puede ser visualizadas mediante la PC y con ayuda del Debugger, o bien enviando mensajes a una terminal.

Para las canastas de MSE, el probador cuenta también, con la capacidad de generar secuencias de eventos y selección del tiempo de ocurrencia entre cambios de estado de las variables, para las

CURVAS: EVOLUCION DE VARIABLES

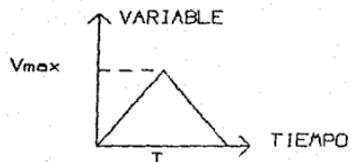
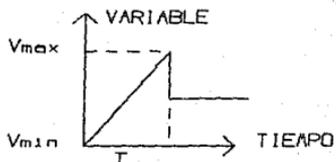
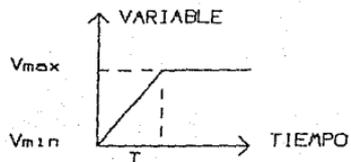
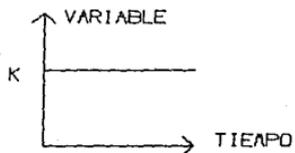


FIGURA 28

TESIS PROFESIONAL: ANTONIO SALDIVAR LEGALDE

 INSTITUTO DE INVESTIGACIONES ELÉCTRICAS DEPARTAMENTO DE INSTRUMENTACIÓN Y CONTROL	UNAM ENER ARAGON <small>INSTITUTO NACIONAL DE ENERGÍA ELÉCTRICA</small>	TESIS DISEÑO Y DESARROLLO DE UN SISTEMA DE ADQUISICIÓN DE DATOS PARA EL SISTEMA DE CONTROL DISTRIBUIDO DE LA C.T.E. DE DOS BOCAS, VERACRUZ
---	--	---

pruebas de éstas. Se verificarán las tablas de envío o bien se enviarán los mensajes a la terminal.

Para las canastas de control, el probador "corre" un modelo del proceso a controlar, adquiriendo, procesando y enviando salidas a la canasta de control, además se configura la prueba con equipo adicional, tales como registradores o arreglos lógicos de leds.

La canasta de adquisición a probar, recibe las salidas del probador, las procesa y regresará los valores adquiridos o obtenidos, mediante mensajes a una terminal se monitoreará los valores adquiridos.

Para las variables digitales, el estado lógico de salida se selecciona de antemano, para el caso de control, el probador tiene la capacidad de recibir variables digitales

CONCLUSIONES

En la Introducción de la Tesis, se mencionó que el objetivo del presente trabajo era la de realizar un análisis del proceso de diseño y desarrollo del Sistema de Adquisición y Procesamiento de señales para el Sistema de Control Distribuido de la Central Termoelectrónica de Dos Bocas Veracruz.

Los primeros tres capítulos enmarcan al Sistema en una realidad específica (o problemática), definiendo los requerimientos globales y particulares del sistema.

El capítulo cuatro describe con cierto grado de detalle algunas de las rutinas, tareas o programas de las canastas, algunas, por la razón de que personalmente participe en el diseño y desarrollo de las mismas. Y cierto grado de detalle, por la razón de que algunas tareas o programas han tenido que ser modificados, adaptados al grado de avance del proyecto o ligados con diversos módulos.

El capítulo cinco describe la importancia de las pruebas realizadas al sistema.

Así mismo, se mencionó algunas de las múltiples actividades realizadas para el desarrollo de un sistema de tal magnitud.

Personalmente, el haber participado en el diseño y desarrollo del mismo, observo que al ser el primer sistema en su tipo desarrollado en el país con tecnología nacional, a la falta de experiencia y de recursos, ha provocado dificultades y situaciones imprevistas en el desarrollo del mismo, aclarando que tales dificultades son a causa de "naturaleza de desarrollo" y no de falta de capacidad o calidad profesional de sus participantes,

ya que el IIE cuenta con Personal altamente calificado para desarrollar proyectos de tal magnitud.

Como conclusión final, afirmo, que es preciso ser un activo participante para recibir el cambio tecnológico y no ver como se produce el cambio por referencia ajena.

APENDICE I

GLOSARIO DE TERMINOS UTILIZADOS

SISTEMA DE CONTROL DISTRIBUIDO

Sistema moderno utilizado para el control de procesos, con características de "inteligencia" distribuidas: módulos inteligentes de entrada y salidas de datos; dispositivos para la gestión de los buses de comunicación; controladores de lazos de control; actuadores y transmisores de señal.

La descentralización puede establecerse con mayor o menor número de niveles; en el caso más general se tendría:

Unidad central de control.- Responsable de la gestión integral del sistema y de su explotación.

Centros locales de operación.- Encargados de la gestión inteligente de una zona determinada del proceso; además de la consola de operación, módulos de entradas y salidas de datos y para la gestión de las comunicaciones, son fundamentalmente, los centros responsables de la regulación de los controladores.

Controladores.- con capacidad de regulación individual.

Actuadores.- que obedecen a señales de control de tipo analógico o digital.

FULL DUPLEX

Sistema de transmisión entre dos equipos de comunicación en ambos sentidos, de manera simultánea.

HALF DUPLEX

Sistema de transmisión entre dos equipos de comunicación en ambos sentidos, pero no simultánea.

INTERRUPCIÓN

Es una forma de que el procesador provea un servicio rápido y uniforme para la E/S, correcciones y ciertos tipos de error.

SCAN

Secuencia cíclica de leer todas las entradas, ejecutar programas y actualizar salidas.

RTD (Resistive Temperature Detector)

Detector Resistivo de Temperatura.

DISPARO

Evento ocurrido en planta que desencadena otros eventos o bien, evento de gran importancia para el proceso (alarmas, falta de condiciones específicas, etc.).

CARGAR

Acción de grabar en memoria RAM o memoria ROM.

DEPURADOR

Programa que permite realizar correcciones o pruebas a programas desarrollados.

MULTITAREAS

Término utilizado para especificar la capacidad del Sistema Operativo de coordinar varios programas, en función de prioridades o métodos de sincronización.

CANASTA

Término empleado para denotar a una unidad básica de adquisición y control de la línea SAC (BUS-III (Rack, fuentes de alimentación y tarjetas).

TAREAS OPERATIVAS

Programas de interface y soporte a Tareas de Aplicación. (

Tarea de refresco al vigilante, diagnósticos en línea, adquisición digital, etc).

TAREAS DE APLICACION

Son programas que determinan la función específica de la canasta (Control Lógico del Secuenciador de la Turbina de Gas 1, Control Analógico de la Turbina de Gas 1, etc.)

APENDICE II

COSTOS DE LAS TARJETAS DE LA LINEA SAC (BUS-III) (Noviembre 1963)

TARJETA SAC-1887 CON SA-133	\$ 1780.00
TARJETA SAC-821	\$ 502.00
TARJETA SAC-929	\$ 294.00
TARJETA SAC-415	\$ 320.00
TARJETA SAC-421	\$ 320.00
TARJETA SAC-700	\$ 518.00
TARJETA SAC-720	\$ 600.00
TARJETA SAC-158	\$ 462.00
TARJETA SAC-512	\$ 701.00
CABINETE DE ALOJAMIENTO	\$ 2178.00
ACONDICIONAMIENTO POR SENAL	\$ 17.00

* COSTOS EN DOLARES

BIBLIOGRAFIA:

LIBROS:

Moore J. A. y S. M. Herb Understanding Distributed Process Control USA: ISA 1985.

Podesto. B. Real Time Digital Data Acquisition System for Determining Load Characteristics USA:EPRI, 1980.

Traverí Donal Precision Signal Handling and Converter Microprocessor Interface Techniques USA:ISA 1984.

Alvarez Gallegos Joaquin y Alvarez Gallegos Jaime Control Digital CINVESTAV 1984.

AMICEE Instrumentación Digital LIMUSA 1984.

Andrew S. Tenenbaum Sistemas Operativos: Diseño e Implementación PHH 1988.

Brian W. Kernighan, Dennis M. Ritchie El Lenguaje de Programación C. PHH 1988.

Pressmann Ingeniería de Software Mc.Graw Hill 1989.

Niklaus Wirth Algoritmos y Estructura de Datos PHH 1989.

Maloney Electrónica Industrial: Dispositivos y Sistemas PHH 1983.

REVISTAS:

Automática e Instrumentación Potente Sistema de Control Distribuido Diciembre 1987.

Automática e Instrumentación Sistemas Inteligentes de Instrumentación por Jose Antonio Arrimadas Octubre 1987.

Comisión Federal de Electricidad Central Ciclo Combinado Dos Bocas.

Intech Data Acquisition Systems: The Microprocessor
Revolution por Alan Krigman Julio 1983.

Mexicon86 Selección y aplicación de transductores para un
sistema de Adquisición de Datos. Enrique Díaz de la Serna 1986.

Boletín IIE. Equipo de Prueba para Sistemas de Adquisición
de Datos y Control Carlos Hernández, Amerto Bautista Volumen
11, Numero 4.

ARTICULOS TECNICOS DE CIRCULACION INTERNA EN EL IIE.

Juan L. Muñoz, Fabian Guadarrama, A. S. Kernel del Sistema
Operativo MTOS86 Junio 1986.

Fernando Araujo, Juan L. Muñoz, A.S. Programa de
Actividades para el Desarrollo del Sistema de Adquisición para el
Sistema de Control Distribuido de la Planta de Ciclo Combinado de
Dos Bocas, Veracruz Marzo 1988.

Fernando Araujo, Juan L. Muñoz, A.S. Determinación de la
Base de Datos residente en canastas, Tareas Operativas y
Programas de Aplicación para la Adquisición de Señales Analógicas
y Digitales Julio 1988.

Juan L. Muñoz, Fernando Araujo, A. S. Tareas Operativas de
Adquisición Digital y Actualización de Entrada-Salidas Digitales
Agosto 1988.

Juan L. Muñoz, A. S. Diagnóstico para las tarjetas de
Entradas Digitales SAC-415 y Salidas Digitales SAC-156 Agosto
1988.

Juan L. Muñoz, Fernando Araujo, A. S. Diagnosticos e

Inicialización de la Canasta del Secuenciador de la Turbina de
Gas Marzo 1989.

Sergio Alvarez Protocolo de Aceptación del Sistema Enero
1989.