



40
2ef

UNIVERSIDAD NACIONAL AUTONOMA
DE MEXICO

FACULTAD DE INGENIERIA

DISEÑO DE UNA INTERFAZ PARA CONTROLAR
DIGITALMENTE UN OSCILOSCOPIO PARA
MEDICIONES DE SEÑALES BIOELECTRICAS

T E S I S

QUE PARA OBTENER EL TITULO DE:
INGENIERO MECANICO ELECTRICISTA
P R E S E N T A N :
ENRIQUE CRUZ FLORES
VICTOR EMMANUEL MARQUEZ FLORES

DIRECTOR: ING. ANGEL R. ZAPATA FERRER

CODIRECTOR: ING. ROBERTO MACIAS PEREZ

MEXICO, D. F.

1991





Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE

	Introducción.	1
1	Señales Bioeléctricas.	3
2	El osciloscopio de rayos catódicos.	12
	2.1 Principios de operación.	
	2.2 Osciloscopios de memoria.	
3	Generalidades del sistema.	20
4	Microcontrolador B751.	23
	4.1 Descripción funcional.	
	4.2 Características de la unidad de procesamiento central.	
	4.3 Descripción de los sistemas periféricos.	
	4.4 Organización de la memoria, modos de direccionamiento y operaciones de datos.	
	4.5 Instrucciones de programación.	
	4.6 Conexión al sistema	
5	Circuito del teclado	43
6	Adquisición de señales de entrada y funciones del sistema.	51
	6.1 Amplificación de las señales de entrada.	
	6.2 Conversión analógica-digital.	
	6.3 Circuito de disparo.	
	6.4 Memorización y modos de operación.	
	6.5 Control de posición.	
7	Etapa de salida.	95
	7.1 Señal proporcionada al eje X del osciloscopio.	
	7.2 Señal proporcionada al eje Y del osciloscopio.	
	7.3 Señal proporcionada al eje Z del osciloscopio.	
	Conclusiones.	105
	Apéndice A. Circuito de base de tiempos.	112
	Apéndice B. Programa del microcontrolador.	116
	Apéndice C. Organización de los componentes en las tarjetas del sistema.	131
	Bibliografía.	135

INTRODUCCION

En el desarrollo de cualquier rama de la investigación científica, el hombre se ha visto en la necesidad de crear herramientas, métodos y técnicas que lo auxilien para obtener resultados más confiables de una forma más fácil. La instrumentación electrónica es una disciplina que ha aportado una serie de herramientas útiles para este fin.

La evolución acelerada de la electrónica ha hecho posible que actualmente exista una extensa variedad de instrumentos electrónicos que son usados, prácticamente, en cualquier rama del quehacer humano. Dentro de esta diversidad de instrumentos encontramos al osciloscopio. Este instrumento permite ver en forma gráfica cualquier tipo de señal eléctrica en función del tiempo. El osciloscopio es muy útil para el ingeniero en electricidad y electrónica para el análisis de las señales eléctricas.

Las señales eléctricas son generadas por diversas fuentes y son estudiadas en diversas áreas de la ingeniería eléctrica (generación, rectificación, regulación, etc. de la electricidad) y electrónica (comunicaciones, audio, video, computación, etc).

Por otro lado, sabemos que los descubrimientos y las investigaciones recientes, se hacen cada vez en forma más interdisciplinaria.

Tal es el caso de la bioingeniería, que hace uso de una gran variedad de instrumentos electrónicos. Uno de estos es el osciloscopio, ya que las señales bioeléctricas que produce el organismo pueden ser analizadas utilizando este instrumento.

El osciloscopio ha contribuido al conocimiento fisiológico de algunas partes del cuerpo humano, como el corazón, el cerebro, el sistema nervioso y neuronal, órganos o sistemas que son capaces de generar señales o impulsos eléctricos. Por este motivo, el osciloscopio ha sido de gran ayuda en el diagnóstico de enfermedades y padecimientos de nuestro organismo.

Actualmente, se ha generalizado en los laboratorios de investigación biomédica, el recurso de utilizar osciloscopios con almacenamiento de señales (memoria). Esto es con el fin de obtener información en el instante justo con que es registrada la señal, o también para comparar la señal almacenada, con alguna otra, obtenida a partir de la misma fuente, o bien, por otros medios. Estos osciloscopios con almacenamiento de información, cuentan con dispositivos -en su mayoría electrónicos- capaces de memorizar la señal y desplegarla cada vez que así se requiera.

En esta tesis se describe el diseño de una interfaz, la cual permite utilizar un osciloscopio ordinario, que carezca de dispositivos de retención de señales, como un osciloscopio de memoria, además de operar digitalmente algunas de las funciones del mismo.

Esta interfaz, es el complemento de un proyecto que se lleva al cabo en el Instituto Mexicano de Psiquiatría, denominado "Minilaboratorio para la adquisición de datos" -Biomínilab. Este proyecto surge de la necesidad de lograr un conjunto de aparatos usados, en su mayoría, para el registro, obtención y procesamiento exterior de las señales bioeléctricas, el cual es aplicado principalmente en el área de la investigación en neurociencias.

En este trabajo se describe el diseño de cada una de las partes que constituye la interfaz.

Así, en el capítulo 1, se mencionan los conceptos básicos de las señales bioeléctricas, conociendo sus características y posibilidades de ser analizadas mediante un osciloscopio, y al ser procesadas por la interfaz, se puedan memorizar para su análisis durante el trabajo de investigación.

En el capítulo 2, se menciona el funcionamiento básico de un osciloscopio y posteriormente se refiere a los osciloscopios con dispositivos de memoria, esto es con la finalidad de comprender y explicar que partes de este instrumento se debe tomar en cuenta para el diseño de nuestro sistema.

El capítulo 3, describe cada una de las partes con que cuenta la interfaz, ya que esto puede ayudar a comprender la interrelación de los diferentes bloques, discutidos, cada uno de ellos, en los capítulos posteriores.

La descripción del microcontrolador 8751, utilizado para gobernar el funcionamiento del sistema, es discutida en el capítulo 4.

En el capítulo 5 se describe el circuito de teclado, que es el medio de comunicación con el microcontrolador, por medio del cual, el usuario pueda ejecutar cualquiera de las opciones con que cuenta la interfaz.

En el capítulo 6 se presenta la explicación de la adquisición de las señales y las funciones con que cuenta el sistema, este capítulo describe las siguientes partes:

- Amplificación de las señales de entrada.
- Conversión analógica digital.
- Circuito de disparo.
- Memorización de las señales y modos de operación.
- Control de posición.

En el capítulo 7 se explica el procedimiento utilizado para adecuar las señales que se envían al osciloscopio, por el eje X, Y y Z. Además se menciona otra función del sistema, que es la referencia de las señales.

1 SEÑALES BIOELECTRICAS

Las señales bioeléctricas generadas en un organismo, particularmente en el caso del ser humano, tienen su origen fundamental en las células que forman los diversos tejidos de nuestro cuerpo. Se puede hablar de señales bioeléctricas generadas prácticamente por todo el organismo: en los músculos, los órganos y particularmente en el sistema nervioso.

En este capítulo se mencionan dos casos particulares de la actividad bioeléctrica en el organismo humano: las señales generadas en el corazón, contenidas en un electrocardiograma (ECG) y la actividad cerebral, contenida en un electroencefalograma (EEG).

Biopotenciales:

El corazón está formado básicamente por tejido muscular estriado, por lo que para entender su funcionamiento de manera general, es necesario comenzar por la actividad bioeléctrica característica de los músculos estriados:

Quando se extrae un músculo del organismo, éste permanece en reposo hasta ser estimulado por una fuente externa, es decir, carece de automatismo. Sin embargo, la fibra muscular en reposo, o bien, una sola célula, muestran una diferencia de potencial eléctrico constante entre su interior y su exterior, este es el llamado *potencial de reposo*, ahora bien, cuando se estimula una célula se produce un *potencial de acción*. Suponiendo que esta célula está conectada por una fibra nerviosa y que a su vez, esta fibra nerviosa entra en íntimo contacto con la fibra muscular, al recibir el estímulo que se propaga a través de la fibra nerviosa se produce un fenómeno eléctrico denominado *potencial de acción nervioso*, que al llegar a una terminación donde se produce una transmisión intercelular a través de la unión neuromuscular (sinapsis) se produce una despolarización de la membrana celular, liberando un neurotransmisor denominado acetilcolina, el cual está contenido en las vesículas sinápticas. Estos circuitos locales excitan las membranas musculares y producen en ellas potenciales de acción propagados que constituirán el movimiento del músculo. Este potencial de acción muscular, por ciertas diferencias cualitativas de las propiedades del músculo como conductor, es de mayor duración y progresa algo más lentamente (3 m/s) que el potencial de acción de las grandes fibras nerviosas. Simplificando este concepto diremos que el fenómeno de excitación-contracción de un músculo, o del propio corazón, es el resultado de esta actividad eléctrica.

Actividad Eléctrica en el corazón:

a) Células cardíacas: Desde el punto de vista anatómico-funcional, las células cardíacas son de dos tipos: contráctiles y específicas. Las células contráctiles cuya función principal es la mecánica de bomba, son todas ellas parecidas entre sí (largas y estrechas) están formadas por tres componentes, la

membrana celular, los sarcómeros y el sistema mitocondrial. (figura 1.1). Electrofisiológicamente corresponden a las células llamadas de respuesta rápida. Las células específicas tienen como función principal la formación del estímulo y la conducción del mismo desde el nodo sinusal, donde normalmente nacen, hasta las fibras contráctiles auriculares y ventriculares.

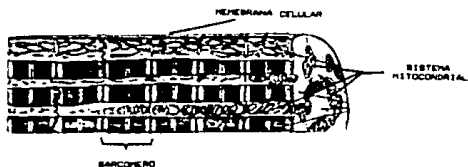


Figura 1.1. Corte de célula contráctil miocárdica

b) Ciclo cardíaco: La despolarización secuencial y ordenada de las fibras musculares que constituyen al corazón, produce una respuesta mecánica secuencial y ordenada. Estos fenómenos contráctiles originan los cambios de presión y volumen que se presentan en las cámaras del corazón, la arteria pulmonar y la aorta. Todas las células cardíacas, tanto las automáticas como las contráctiles cuando están lo suficientemente polarizadas poseen la propiedad de la excitabilidad, es decir, la propiedad de responder a un estímulo, activándose. El automatismo celular se produce cuando en un pulso cardíaco se cruzan las permeabilidades o conductancias g del K^+ que disminuye y de Na y Ca^{++} que aumentan dando lugar a una corriente iónica entrante de Na^+ Ca^{++} superior a la saliente del K^+ ; esta es la condición básica para que se forme un potencial de acción transmembrana (PAT) que determine el automatismo (figura 1.2).



Figura 1.2. A) Célula automática. B) Célula contráctil. Las células automáticas presentan en la diástole una curvatura de conductancia g .

No todas las células producen el mismo PAT, y este no se origina espontáneamente, sino que se produce gracias a un estímulo procedente de las células marcapaso.

c) Electrocardiograma: Para explicar como se registra un electrocardiograma recurriremos al dipolo eléctrico:

Bases teóricas del dipolo:

Un dipolo eléctrico está constituido por dos cargas iguales de signo opuesto separadas una distancia determinada. Ahora si tenemos una lámina aislante entre las cargas, en todos los puntos del medio que rodea a dicha lámina existirá un potencial eléctrico cuyo valor en cada punto depende de tres factores a saber:

1. Características eléctricas del medio.
2. Densidad de los dipolos sobre la lámina polarizada.
3. Posición geométrica del punto considerado respecto a la lámina polarizada.

Esta última característica, mediante un ángulo sólido, que subtende a la lámina desde el punto considerado con un ángulo Ω . Si además denominamos por ρ a la densidad de polarización de la lámina e indicando por K a las propiedades eléctricas del medio, tendremos entonces que el potencial generado en el punto P por la lámina es:

$$V_p = K \cdot \rho \cdot \Omega$$

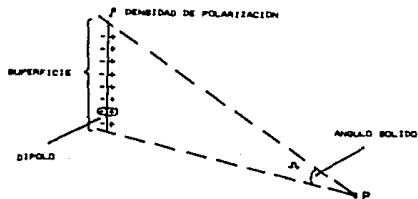


Figura 1.3 Potencial en un punto debido a una superficie polarizada

Dipolos en las células: Se define como dipolo a la pareja de cargas eléctricas (+-) ó (-+) que separa la parte de la superficie celular con carga positiva de la parte con carga negativa. Esta pareja de cargas se puede formar durante la despolarización y repolarización pero no una vez completada esta. La diferencia de potencial que existe entre la carga eléctrica positiva y la negativa, la podemos expresar por un vector que representamos partiendo de la carga negativa y terminando en la positiva tal como se indica en la figura 1.4.

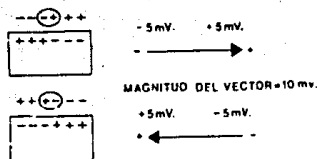


Figura 1.4 Cambios de diferencia de potencial durante la polarización o despolarización de las células

Los electrocardiógrafos registran diferencia de potencial entre una zona positiva y otra negativa (derivación bipolar) o entre una zona positiva y otra considerada cero (derivación monopolar). Dichas diferencias de potencial pueden tener una expresión vectorial y este vector se registrará como una deflexión positiva o negativa según el electrodo explorador esté enfrentado con su cabeza o su cola.

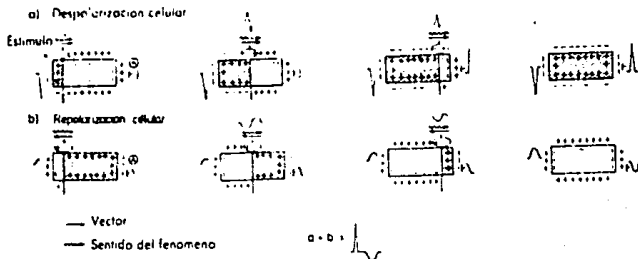


Figura 1.5. Diagrama explicativo de como se origina la curva del electrocardiograma celular (a+b) según la teoría del dipolo.

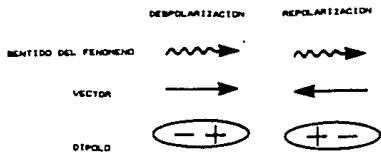


Figura 1.6. Dipolo de polarización y despolarización.

Nomenclatura de ondas: Cuando se registra un electrocardiograma se inscriben una serie de ondas por cada ciclo cardíaco, cuyo voltaje se mide en sentido vertical y su duración y relación temporal en sentido horizontal. Estas ondas son llamadas P, Q, R, S, T y U según su orden de inscripción, correspondiendo la onda P a la despolarización auricular, el complejo QRS a la despolarización ventricular y la onda T a la repolarización ventricular. La génesis de la onda U es discutible aunque existen trabajos experimentales que apoyan la hipótesis de que se debe a la repolarización de las fibras de Purkinje o a las postpotencial.

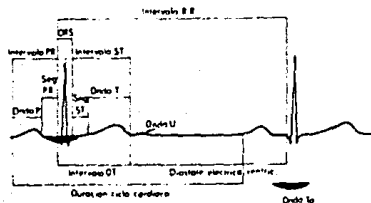


Figura 1.7. Onda característica de un electrocardiograma

Actividad bioeléctrica cerebral:

Desde el siglo pasado, se descubrió que existe actividad eléctrica cerebral, ya que, el fisiólogo Du Bois-Reymond, demostró que una señal eléctrica generada por un tejido nervioso, ocurre simultáneamente a un impulso nervioso. En 1875, Richard Caton demostró que lo mismo ocurría en el cerebro.

En 1929, Hans Berger, al realizar estudios sobre la actividad cerebral humana, la llamó con el término alemán "elektrenkephalogramm", o bien, "electroencefalograma", mejor conocido como EEG.

En sus observaciones, Berger describió muchas de las características que hoy conocemos sobre el EEG. Él demostró que la actividad eléctrica del cerebro consiste más o menos en una mezcla de señales con forma de onda casi sinusoidales y rítmicas que tienen una frecuencia de 1 a 60 oscilaciones por segundo. Las formas de onda más conocidas tienen una frecuencia de 10 Hz, llamadas *ondas alfa*. A las ondas con frecuencias mayores de 15 Hz se les llamó *ondas beta*. Berger observó que el EEG tiene diferentes características en desórdenes neurológicos como la epilepsia, traumas y tumores cerebrales. Berger fué el primero en registrar la epilepsia.

Características del EEG:

Tal como lo describió Berger, el EEG es una mezcla de señales rítmicas y sinusoidales. Estas señales presentan dos características variables, la frecuencia de las oscilaciones y su amplitud. Las mayores frecuencias alcanzadas son de 35 Hz y las amplitudes típicas son del orden de microvolts (μV). Estas señales son extremadamente pequeñas, por lo que se utilizan sistemas electrónicos de amplificación y filtrado para su registro.

Espectro del EEG:

El espectro de frecuencia de una señal EEG, se divide en rangos o bandas de frecuencia que se identifican con las letras griegas alfa, beta, delta, y teta.

La banda alfa, define la actividad eléctrica en el rango de 8 a 13 Hz. Esta banda incluye el ritmo *alfa*, el cual se registra normalmente cuando un individuo es despertado después de haber estado dormido. Su amplitud es variable, en un rango de 5 a 100 μV , pero su mayor parte es menor a 50 μV . Esta banda de frecuencia se observa mejor cuando el individuo tiene los ojos cerrados y bajo condiciones de relajación física y muy poca actividad mental. La amplitud del ritmo alfa disminuye al abrir los ojos, al poner atención y al realizar esfuerzo mental. Otras acciones de la actividad cerebral incluyen la banda alfa. Una de éstas, es durante el ritmo "mu", el cual tiene frecuencias entre 7 y 11 Hz y ocurre en las regiones centro-parietales y en el centro del cerebro. Este ritmo ocurre cuando un individuo se encuentra desvelado.

El ritmo beta incluye frecuencias de más de 13 Hz. Esta actividad rítmica llega a tener frecuencias de hasta 35 Hz. Su amplitud es variable y menor a 30 μV . El ritmo beta puede ocurrir bajo un amplio conjunto de condiciones. Los transitorios muy largos y agudos caen dentro de este rango de la banda beta.

La banda teta, consiste en la actividad eléctrica con frecuencias entre 4 y 8 Hz. Ocurre normalmente cuando el individuo está adormecido y durante largas etapas de sueño y cuando se está desvelado.

La banda delta, contiene frecuencias menores a 4 Hz. Esta actividad se registra normalmente en etapas profundas del sueño y en anomalías de la etapa en que el individuo está despertando, principalmente en los adultos. Esta actividad es la que presenta el mayor nivel de amplitud, registrando cientos de μV .

En la figura 1.8, se muestran las diferentes actividades bioeléctricas cerebrales descritas anteriormente. Es importante destacar que estas señales reproducidas ilustran una pequeña porción de las diferentes características que presenta el EEG. Estas señales mostradas sólo son muestras tomadas bajo condiciones normales.

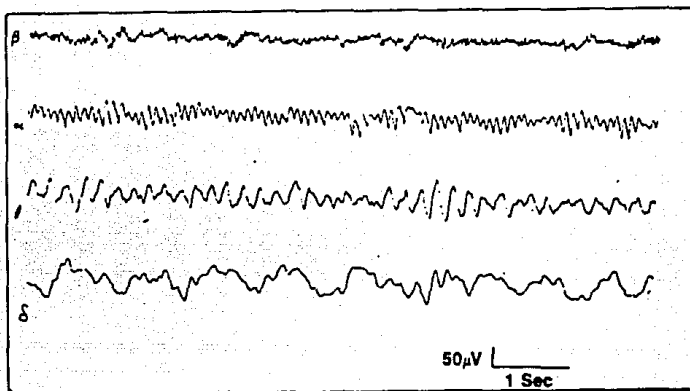


Figura 1.8. Las cuatro categorías del espectro de frecuencia del EEG. El ejemplo muestra de arriba a abajo la actividad típica de las bandas beta, alfa, teta y delta.

Principales señales biológicas:

La siguiente tabla muestra los principales parámetros fisiológicos (señales biológicas) del organismo humano:

Parámetro o técnica de medición	Rango de medición	Rango de frecuencia (Hz)	Transductor o método para hacer la medición
Balistocardiografía (BCG)	0-7 mg	dc-40	Acelerómetro, calibrador de fuerza. Desplazamiento LVDT
	0-100 μ m	dc-40	
Flujo de sangre	1-300 ml/s	dc-20	Flujómetro por ultrasonido o electromagnético
Presión de sangre directa (arterial)	10-400 mm Hg	dc-50	Manómetro
	Indirecta (venosa)	25-400 mm Hg 0-50 mm Hg	
			Auscultación, puño Calibrador de fuerza

Gases en la sangre: PO	30-100 mm Hg	dc-2	Electrodo específico volumétrico o manómetro
PCO	40-100 mm Hg	dc-2	
PN	1-3 mm Hg	dc-2	
PCO	0.1-0.4 mm Hg	dc-2	
pH en la sangre.	6.8-7.8 pH	dc-2	Electrodo específico
Salida cardiaca.	4-25 lts/min	dc-20	Dilución en tinta o flujómetro
Electrocardiografía (ECG)	0.5-4 mV	0.01-250	Electrodos en la piel
Electroencefalografía (EEG)	5-300 μV	dc-150	Electrodos en el cuero cabelludo
Electrocortigrafía y fondo del cerebro	10-5000 μV	dc-150	Electrodos profundos o en la superficie del cerebro
Electrogastrografía	10-1000 μV	dc-1	Electrodos en la piel
Electromiografía (EMG)	0.1-5 mV	dc-10000	Electrodos de aguja
Potenciales oculares EOG.	50-3500 μV	dc-50	Electrodos de contacto
ERG	0-900 μV	dc-50	
Respuesta galvánica de la piel (RGP)	1-500 k Ω	0.01-1	Electrodos en la piel
pH gástrico	3-13 pH	dc-1	Electrodo de pH
Presión gastrointestinal	0-100 cm H ₂ O	dc-10	Manómetro
Fuerzas gastrointestinales	1-50 gr	dc-1	Sistema de desplazamiento LVDT
Potenciales nerviosos	0.01-3 mV	dc-10000	Electrodos de superficie o de aguja

Fonocardiografía	Rango dinámico 80 dB cerca de 10^{-4} Pa	5-2000	Micrófono
Plestimografía (cambio de volumen)	varia con el órgano en medición	dc-30	Cámara de despla- zamiento o cambio de impedancia
Circulación	0-30 ml	dc-30	Cámara de despla- zamiento o cambio de impedancia
Funciones respiratorias Pneumotacografía	0-600 l/min	dc-40	Pneumotacografía de la cabeza y presión diferencial
Rango de respiración	2-50 expiros/ml	0.1-10	Calibrador de fuerza en el pecho, impe- dancia y termistor nasal
Temperatura corporal	32-40 °C	dc-0.1	Termistores o termopares
Presión de la orina en la vejiga	1-100 cm de H ₂ O		Manómetro

2 EL OSCILOSCOPIO

El osciloscopio es un instrumento diseñado para reproducir en forma gráfica por medio de una pantalla la amplitud de señales eléctricas, en función de una base de tiempo usada como barrido de referencia. Podemos decir que reproduce automáticamente la forma de la señal o señales aplicadas a la entrada. En un osciloscopio existen cuatro secciones principales: el tubo de rayos catódicos (TRC), un sistema de deflexión horizontal para amplificar la componente de la base de tiempo, un sistema de deflexión vertical, para amplificar la amplitud de la componente vertical de la señal y una etapa de sincronización.

2.1 Principios de operación:

■ **Tubo de rayos catódicos:** Es el elemento principal del osciloscopio y consta de las siguientes partes básicas:

1. Un cañón electrónico, que produce una corriente de electrones o haz electrónico.
2. Elementos de foco y aceleración que permiten producir un haz electrónico bien definido.
3. Placas de deflexión horizontal y vertical para controlar la ruta del haz electrónico.
4. Una cubierta de vidrio al vacío con una pantalla fosforescente.

La construcción básica de un tubo de rayos catódicos se muestra en la figura 2.1:

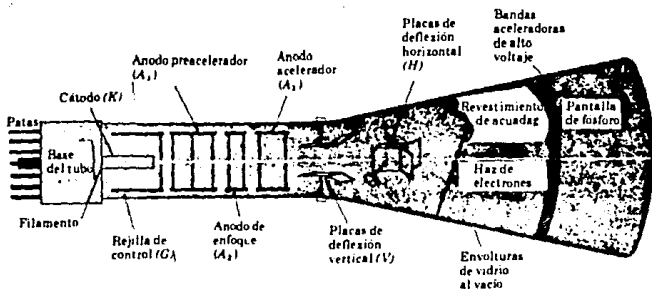


Figura 2.1. Tubo de rayos catódicos.

Utilizando el esquema anterior, se puede explicar su forma de operación como sigue:

El cátodo es calentado por un filamento, lo que produce una liberación de electrones en la superficie del cátodo. Los nodos de preaceleración y aceleración están a un potencial positivo para atraer a los electrones generados en el cátodo, produciendo un desplazamiento hacia la pantalla fosforescente. La rejilla de control, polarizada un poco negativamente, permite adecuar la cantidad de electrones que pasarán hacia el tubo. Los electrones son enfocados en un haz estrecho y acelerados para obtener una alta velocidad. Este haz de electrones bien definido y de alta velocidad pasa por un conjunto de placas deflectoras. Primero se encuentran las placas de deflexión vertical, que dirigen el haz electrónico hacia arriba o hacia abajo dependiendo de la polaridad del voltaje aplicado a las placas deflectoras. La cantidad de deflexión es impuesta por la magnitud del voltaje aplicado. Posteriormente y de manera semejante, el haz electrónico es deflectado horizontalmente por un segundo par de placas paralelas. El haz, finalmente chocará contra la pantalla cubierta de un material fosforescente donde se iluminarán los puntos golpeados por el flujo electrónico. La operación del TRC requiere de alto voltaje, negativo en el cátodo y positivo en los ánodos, lo que es necesario para que los electrones adquieran la suficiente energía para que iluminen la pantalla al incidir sobre ella.

El cañón electrónico está constituido por el cátodo, la rejilla de control y los ánodos de aceleración. El cátodo es cilíndrico construido de níquel y recubierto con una película de óxido de bario o estroncio. Un filamento de tungsteno se utiliza para elevar la temperatura del cátodo. Este filamento está aislado del cátodo, aunque permite una buena conducción del calor hacia el tubo de níquel. Para contrarrestar el campo magnético que pudiera producirse el filamento se enrolla en forma de espiral. El calentamiento del cátodo liberará electrones de su superficie. La intensidad del punto que se formará en la pantalla depende de la cantidad y energía de los electrones que incidan sobre ella. Los electrones emitidos por el cátodo tienden a formar una nube a su alrededor, a no ser que se les aplique la fuerza de un campo eléctrico que les obligue a formar un haz bien definido. Para proporcionar el enfoque se coloca la rejilla de control inmediatamente después del cátodo. Si el voltaje de la rejilla se hace negativo respecto al cátodo, habrá una reducción en el número de electrones que pasan a través de la apertura de la rejilla. Con un voltaje lo suficientemente negativo, se impedirá el paso de todos los electrones liberados en el cátodo. Todos los electrones que pasan a través de la rejilla de control se les da una aceleración inicial en el ánodo A_1 que tiene un potencial positivo respecto al cátodo. El ánodo de enfoque A_2 y el de aceleración A_3 operan para enfocar los electrones en un haz estrecho y contribuir para acelerarlos aún más. La diferencia de potencial entre los ánodos A_2 y A_3 establecerá un campo electrostático que enfocará el haz de electrones como se muestra en la figura 2.2:

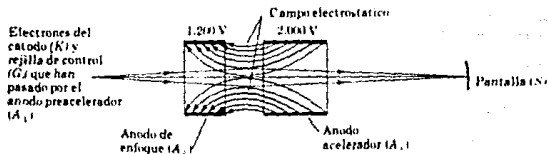


Figura 2.2. CAMPO ELECTROSTATICO

Placas deflectoras: La deflexión electrostática se efectúa empleando placas paralelas a través de las cuales pasa el haz electrónico proveniente del cañón. Se ha visto que el haz de electrones se desvía cuando cruza un campo eléctrico. En el caso del osciloscopio este sistema consta de dos juegos de placas. Las cuatro placas de desviación se colocan directamente frente a la armadura del cañón electrónico, de manera que el haz pase directamente por el espacio situado entre las placas y equidistante a cada una de ellas. Estas placas se encuentran colocadas por pares, uno para la desviación vertical y otro para la horizontal. La deflexión es el resultado de la atracción o repulsión producidas por los potenciales eléctricos aplicados a las placas. Así, los electrones que salen del cañón al pasar entre las placas, son atraídos hacia la placa positiva y repelidos por la negativa. Los dos pares de placas son puestos en diferentes partes del eje del tubo para prevenir interacción entre los voltajes de los dos conjuntos. En comparación con los voltajes de los cátodos aceleradores, los voltajes aplicados a las placas deflectoras son pequeños.

Pantalla fosforescente: Al continuar su viaje, el haz electrónico finalmente chocará contra la pantalla iluminándola. El fenómeno que se produce es la fosforescencia. La luminiscencia, es la producción de luz por medios que no sean calentamiento, llamándose fluorescencia a la que ocurre durante el proceso de excitación y fosforescencia a la luminiscencia que persiste después de haber cesado la excitación. La duración de la fosforescencia de la imagen varía con el material y con la cantidad de energía del haz electrónico. Esta fosforescencia, comúnmente llamada persistencia de la pantalla puede clasificarse en corta, con duración de μs , en la que la imagen cambia rápidamente, media, con duración de ms y larga, que puede durar varios segundos. En algunos osciloscopios de memoria (analógicos), la persistencia puede durar horas. El color de la luz emitida depende del tipo de fósforo o del material empleado; el más común es la Willemita, que emite una luz verde, aunque existen otros materiales usados en el revestimiento de la pantalla, que emiten diferentes colores y de distintas características de persistencia. Así tenemos el óxido de zinc, para una luz de color azul, silicato de zinc y berilio para una luz amarilla, etc.

■ **Amplificador vertical:** La señal de entrada que se desea observar, es internamente conducida al amplificador vertical el cual proporciona una amplificación determinada por la posición del control Volts/división del osciloscopio. La salida de este amplificador es aplicada a través de una línea de retardo a las placas de deflexión vertical del tubo de rayos catódicos.

■ **Líneas de retardo:** La mayor parte de los circuitos son incapaces de responder y producir el barrido horizontal simultáneamente a la aparición de la señal vertical. Por lo anterior, la señal que produce el disparo alcanza generalmente las placas de deflexión vertical unos pocos cientos de nanosegundos antes de que se inicie el barrido horizontal. Cuando esto ocurre, la señal aplicada durante ese pequeño intervalo de tiempo se pierde. Con el objeto de evitar esto, la señal en el amplificador vertical deberá ser retardada, de tal modo que el pulso de disparo (trigger) y el circuito de barrido actúen en el mismo instante en que la señal llega a las placas de deflexión vertical. Este retardo se logra mediante líneas de transmisión especiales denominadas líneas de retardo.

■ **Barrido horizontal:** El barrido horizontal o base de tiempo tiene por objetivo producir un diente de sierra necesario para deflexionar el haz del TRC linealmente a lo largo del eje horizontal. El generador de barrido, controlado externamente por la posición del control seg/div, determina cuan rápidamente el haz es deflectado sobre la pantalla. Si la frecuencia de la señal de entrada es muy alta, el haz deberá de deflectarse rápidamente para obtener un pulso simple, o ciclo en la pantalla. Para señales de baja frecuencia el haz deberá de ser deflectado más lentamente. Este amplificador tiene también un circuito inversor de fase, de modo que se producen dos dientes de sierra de polaridades opuestas. La elevación positiva, es aplicada a la placa de deflexión horizontal de la derecha mientras que el diente de sierra negativo es aplicado a la placa izquierda. El resultado es una deflexión lineal del haz de izquierda a derecha sobre la pantalla. Otra de las funciones del generador de base de tiempo es producir otra señal denominada de No Borrado, su duración coincide con el tiempo que dura la elevación del diente de sierra. Puesto que la rejilla está normalmente polarizada más allá del voltaje de corte, la onda positiva de no borrado, hace que el TRC entre en conducción. Al final de cada barrido, la señal de no borrado termina y el haz se corta, de manera que el regreso no es visible en la pantalla.

■ **Sincronización y disparo:** Cuando la frecuencia del barrido horizontal no es la misma de la señal de entrada, la imagen no está sincronizada y aparece como si se desplazara y no es reconocible. Lo que ocurre es que si el voltaje de entrada no es el mismo cada vez que comienza un nuevo ciclo de barrido, el mismo gráfico no será visto cada vez en la pantalla. Para ver una imagen estable es necesario que la señal de entrada se repita exactamente con el mismo patrón para cada barrido del haz. El método usual de sincronización utiliza una porción de la señal de entrada para disparar el generador de barrido de forma que la tasa de la señal de barrido se amarre o se sincronice con la señal de entrada. Cuando se recurre a la sincronización interna del osciloscopio,

una porción de la señal de entrada es tomada del amplificador vertical y llevada al circuito de barrido. Así, un nuevo barrido sólo se iniciará hasta después que se presente la señal de disparo.

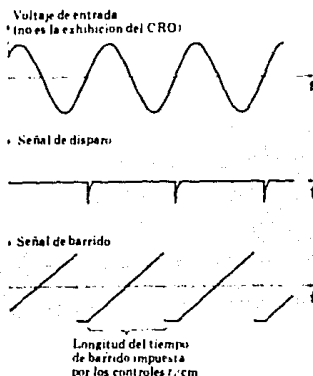


Figura 2.4. Disparo del generador del barrido horizontal

Otras formas de sincronización son la sincronización por línea, la cual proporciona una sincronización con la frecuencia de la línea de alimentación, tomando una muestra del transformador de la fuente del osciloscopio. Este tipo de sincronización es útil para mediciones de señales relacionadas con la línea de potencia. Existe otro tipo de fuente de sincronización denominado externo en el cual una señal diferente a la aplicada en la entrada vertical, pero por lo regular de la misma frecuencia o un múltiplo de esa frecuencia, puede ser usada como señal de disparo. Así, cualquier medición que se esté haciendo en cualquier otro punto del circuito, estará sincronizada por una señal de la misma frecuencia.

■ **Modo de operación X-Y:** Este modo de operación permite comparar dos señales de entrada, una que será relacionada al eje vertical y otra al eje horizontal. En este modo, los circuitos de barrido del osciloscopio no son utilizados. En osciloscopios de un solo trazo, lo anterior se logra aplicando una señal al eje vertical y la otra a la conexión de entrada del amplificador horizontal. Cuando el osciloscopio es de dos canales, se tienen dos amplificadores verticales y un modo de operación X-Y, en el cual uno de los amplificadores de entrada vertical permanece conectado a las placas de deflexión verticales y el otro se conecta a las placas de deflexión horizontales.

■ **Amplificador del eje Z:** El amplificador del eje Z establece las condiciones de polarización del TRC controlando la intensidad del trazo de la señal de entrada. La modulación de la intensidad puede ser utilizada como una tercera variable o coordenada cuando se utiliza el modo X-Y. El control está dado de forma externa y en general consiste en la aplicación de un voltaje dentro de un rango en cuyos extremos el haz tendrá la intensidad normal o se apagará completamente teniendo para voltajes intermedios una intensidad variable de "grises".

2.2 Osciloscopios con memoria:

Los osciloscopios con memoria constituyen una herramienta de suma importancia en muchas disciplinas de investigación y en varias ramas de la ingeniería.

Existen osciloscopios de memoria, analógicos y digitales. Cada método de almacenamiento tiene distintas ventajas y aplicaciones pero el almacenamiento digital presenta una mayor posibilidad de aplicaciones y de procesamiento de la señal.

Osciloscopios de memoria analógicos: Estos utilizan un TRC especial como dispositivo de almacenamiento, reteniendo la forma de onda en una malla cargada atrás de la pantalla o directamente en una pantalla especial de fósforo. Existen tres formas de memorizar las formas de onda en un TRC: de forma biestable, persistencia variable y de malla de transferencia rápida. En el almacenamiento biestable, después de que la señal ha sido almacenada, esta puede observarse durante horas. El método de persistencia variable almacena pulsos de bajas tasas de repetición o eventos de un solo tiro y los muestran en la pantalla como trazos limpios y brillantes. El método de malla de transferencia rápida es más complejo. Este utiliza una tarjeta cargada en conjunción con una segunda tarjeta, biestable o de persistencia variable justo detrás de la pantalla. La tarjeta de malla puede capturar formas de onda de alta velocidad y las transfiere a la segunda tarjeta para almacenarlas y mostrarlas en la pantalla. Esta combinación ofrece el almacenamiento analógico de mayor capacidad - 400 MHz - en una pantalla reducida. En general en un osciloscopio de memoria analógico, existe un compromiso entre la amplitud de las señales y la máxima frecuencia almacenada. Los osciloscopios analógicos tienen dificultades para la escritura cuando existen transiciones importantes en la señal durante un solo barrido. Para evitar la posible distorsión de la señal en estos casos, el operador del equipo tiene que manejar varios potenciómetros para almacenar exitosamente la señal, lo que dificulta su utilización.

Osciloscopios de memoria digitales: Los osciloscopios de memoria digitales, digitizan o convierten, la señal de entrada analógica, en una señal digital que es almacenada en una memoria semiconductora y después, mediante un proceso inverso, se convierte esta información digital en una señal analógica que puede ser vista nuevamente en el osciloscopio. La utilización de memorias semiconductoras para el almacenamiento, permite que las

señales sean memorizadas sin distorsión al pasar el tiempo, además un osciloscopio analógico no puede reposicionar la señal para su comparación con otras señales. La resolución en un osciloscopio digital está dada por el número de bits del convertidor analógico-digital de entrada, así un A/D tiene una resolución de:

$$1/2^n$$

donde n es el número de bits del convertidor. En la digitización, la forma de onda de entrada es muestreada y convertido su valor analógico en una palabra digital. Las frecuencias de muestreo y de conversión quedan determinadas por la base de tiempo del sistema que el usuario puede seleccionar. Una vez que se realiza una conversión, la palabra digital se almacena en una memoria donde queda lista para desplegarse en la pantalla o bien para ser procesada. La salida de un osciloscopio digital, puede realizarse de tres maneras: como puntos individuales, como puntos unidos por líneas rectas y como formas de onda senoidales interpoladas. En la figura 2.5 se muestra un diagrama de bloques general de un osciloscopio de memoria digital:

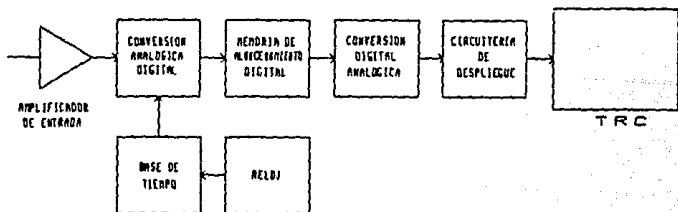


Figura 2.5. Diagrama de bloques de un osciloscopio con memoria.

3 GENERALIDADES DEL SISTEMA

Este capítulo es una introducción general al funcionamiento del sistema completo, se explica de manera breve cada una de las partes principales en que está dividido y finalmente se incluye un diagrama que muestra los principales bloques funcionales del sistema.

La interfaz:

El sistema tiene por objetivo sensar hasta dos señales bioeléctricas, provenientes de algún sistema de amplificación, como por ejemplo un polígrafo o bien el módulo amplificador del Biomintlab; se digitizan y se memorizan, si así se desea, y se despliegan en un osciloscopio convencional utilizando el modo de operación X-Y y adicionalmente controlando el eje Z. El sistema es también capaz de controlar ciertos parámetros tales como el nivel de disparo, la posición de las señales, la pendiente de disparo. Las dos señales pueden ser amplificadas o atenuadas de manera independiente una de la otra y se puede variar la frecuencia de la conversión.

El sistema está dividido en cinco partes principales:

1. Teclado.

Para indicarle al microcontrolador de la interfaz cual es la función que se desea ejecutar, se cuenta con un teclado como medio de comunicación entre el usuario y este microcontrolador. Una vez que ha sido oprimida alguna tecla, el microcontrolador responde activando el led correspondiente a la tecla oprimida indicando que se está ejecutando la función seleccionada.

Por medio del teclado se puede tener acceso a las siguientes funciones:

- a) Selección y activación del canal deseado.
- b) Ver la señal de entrada en el osciloscopio.
- c) Ver el nivel de referencia de la señal.
- d) Amplificar la señal de entrada.
- e) Controlar la posición de la señal en el osciloscopio.
- f) Memorizar la señal.
- g) Ver la señal memorizada.
- h) Seleccionar el nivel de disparo.

Cada una de las anteriores opciones es por canal. Por otra parte el teclado cuenta con otras funciones, llamadas funciones de control, aplicables a los dos canales simultáneamente, estas son:

- a) Control de la frecuencia de muestreo en función del tiempo total que representa la pantalla del osciloscopio.
- b) Selección de la pendiente de disparo (positiva-negativa).

- c) Disparo por medio del canal 1.
- d) Disparo por medio del canal 2.
- e) Disparo automático.
- f) Disparo externo.
- h) Escribir en memoria ambas señales.
- i) Restablecimiento general del sistema.

2. Circuito controlador.

Esta etapa está constituida por el microcontrolador 8751 y algunos circuitos auxiliares que permiten controlar al sistema. El modo de operación es determinado por el usuario del equipo por medio del teclado, las instrucciones llegan al microcontrolador y este las interpreta generando las señales de control necesarias para que el sistema opere en el modo que se desea.

3. Etapa de entrada y memorización.

Esta parte del sistema se encarga de acondicionar las señales de entrada para la conversión analógica-digital. Una vez acondicionadas las señales para la conversión A/D, se multicanalizan para llegar al convertidor y el resultado de las conversiones se almacena en una memoria de acceso aleatorio (RAM). Esta memoria se utiliza para la visualización de las señales en el osciloscopio y la información que contiene se actualiza constantemente recibiendo datos nuevos provenientes del convertidor A/D. Para memorizar las señales, se utiliza una segunda memoria RAM exclusiva para esta función.

4. Control de opciones.

Los circuitos que controlan las opciones disponibles se encuentran en varias partes del sistema y determinan por ejemplo, la posición de las señales, el nivel de disparo y la selección de la pendiente con que se va a realizar el disparo, el momento en que debe iniciarse la escritura en memoria de las conversiones A/D y la selección de los canales.

5. Etapa de salida.

En esta última etapa, es la que permite desplegar la información contenida en las memorias RAM a la pantalla del osciloscopio. Consiste principalmente en la conversión digital-analógica. Se tienen dos convertidores D/A, uno para el eje X del osciloscopio, que proporciona el barrido horizontal y que consiste en una señal diente de sierra, y otro que va al eje Y del osciloscopio y que entrega un voltaje proporcional a las señales de entrada. Además se tiene control sobre el eje Z para impedir que el haz del osciloscopio sea visible en algunos modos de operación.

En la figura 3.1, se muestra el diagrama de bloques de todo el sistema, cada bloque es explicado en el capítulo correspondiente.

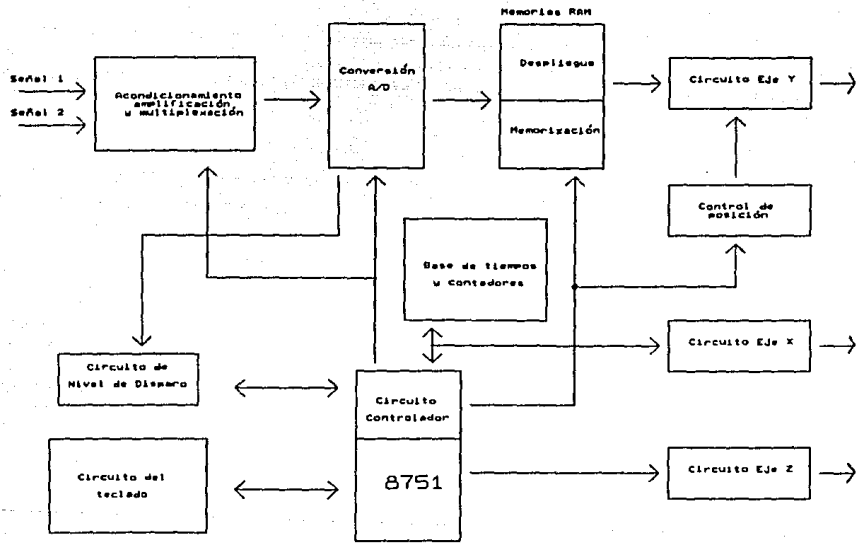


Figura 3.1. Diagrama de bloques del sistema.

4 EL MICROCONTROLADOR 8751

4.1 DESCRIPCION FUNCIONAL.

El circuito 8751 es un circuito integrado que constituye una microcomputadora en una sola pastilla de semiconductor, es decir, es un conjunto de varios bloques que constituyen un sistema conocido como circuito microcontrolador.

El circuito integrado 8751, es de la familia de circuitos microcontroladores que se denominan *MCS-51* desarrollados por *INTEL*. La familia de estos microcontroladores además del 8751, son los circuitos 8051 y 8031. La diferencia entre estos circuitos es la memoria interna de programación. El primero, el 8051 consta de una memoria interna de programación de solo lectura (Read Only Memory -ROM), a diferencia el 8751 tiene memoria de programación que puede ser borrada con luz ultravioleta y nuevamente ser programada (Ultra-Violet erasable /electrically-programable Programming Read Only Memory -UVPRDM). El circuito, 8031, carece de memoria interna ROM para programación. Estas son las únicas diferencias en esta familia de circuitos microcontroladores pues en cuanto a arquitectura, funcionalidad y programación, son similares.

Esta familia de microcontroladores consta de una unidad de procesamiento central (Central Processing Unit CPU), 4k x 8 memoria no volátil ROM, 128x8 de memoria de escritura/lectura volátil, dos relojes de 16-bits (timer-counter/events) 32 líneas-bits de entrada salida (I/O), 5 fuentes de interrupción con dos niveles de prioridades, puerto serie (I/O) para comunicación con cualquier microprocesador o sistema digital. Se listan a continuación las características principales de la familia de microcontroladores:

- Capacidad de programa en memoria interna: 4k bytes.
- Direccionamiento de 64k bytes para programa externo.
- Memoria de datos 128 bytes.
- 4 Bancos de registro de 8 bytes c/u.
- 2 Temporizadores/contadores internos de 16 bits.
- Puerto serie.
- Cuatro puertos paralelos P0, P1, P2, P3.
- Reloj interno que puede operar desde 1.2MHz hasta 12MHz.
- Cinco fuentes de interrupciones. (Dos externas, una para la transmisión-recepción serie de datos y dos para los contadores/temporizadores.

4.2 CARACTERISTICAS DE LA UNIDAD DE PROCESAMIENTO CENTRAL CPU.

El CPU manipula sus operaciones en cuatro espacios de memoria: 64k byte de programa de memoria, 64k byte de memoria externa de datos, 384 bytes de memoria interna de datos y 16-bits

de espacios del contador del programa (program counter -PC). La memoria interna de datos está dividida en 256 bytes de memoria de acceso aleatorio (Read only memory -RAM), 128 bytes como registros especiales de funciones (special function register -SFR), cuatro bancos de registros (cada uno de ocho bytes), 128 bits direccionables y la pila, que reside en una parte de la RAM y es determinado por el apuntador de pila (Stack Pointer -PC). Todos los registros, excepto el contador de programa (PC) y los cuatro bancos de registros de 8 bytes, residen en las direcciones del SFR. En este mapa de registros se encuentran incluidos los registros aritméticos, apuntadores, los puertos paralelos y serie de entrada y salida (Input/Output -I/O) y los dos temporizadores. Los bits de los registros del SFR son direccionables como bits independientes.

El 8751 consta de cinco métodos para direccionar las fuentes de operandos: Por registro, direccionamiento directo, registro indirecto, direccionamiento inmediato y por direccionamiento registro-indexado-indirecto. Los primeros tres métodos pueden ser usados para direccionar los destinos de los operandos hechos por el microcontrolador. En cuanto a los cuatro bancos de registros, se puede tener acceso a ellos por registro directo, o por direccionamiento registro-indirecto; los 128-bytes de memoria de datos RAM se acceden directamente o por direccionamiento registro-directo y los SFR por direccionamiento directo. La memoria externa de datos se puede direccionar por registro-indirecto. En la sección 4.4.2, se explica detalladamente el direccionamiento de la memoria y la manipulación de datos.

El 8751 está clasificado como un microcontrolador de ocho bits. Además de realizar operaciones entre 8 bits, ejecuta operaciones de un solo bit y operaciones tomando la mitad de la palabra de 8 bits.

Un diagrama detallado de cada una de las partes del microcontrolador 8751 se observa en la figura 4.1.

Observamos que cuenta con las siguientes bloques:

Decodificador de instrucciones. Cada instrucción del programa es decodificada por esta unidad, la cual genera señales internas que controlan las funciones de todo el sistema.

Contador del programa. Program Counter -PC, el cual se encarga de llevar la secuencia de instrucciones que son ejecutadas en la memoria del programa.

Programa interno de memoria. Para los 8051/8751 cuenta con 4k bytes de memoria.

Memoria interna de datos. El 8751 cuenta con 128 bytes de memoria interna de datos, la cual incluye cuatro bancos de registros con ocho registros cada uno (del registro R0 al R7), veinte registros mapeados que son los Registros Especiales de Funciones (Special Function Register -SFR). Además en una parte de la memoria existen 128 bits direccionables individualmente.

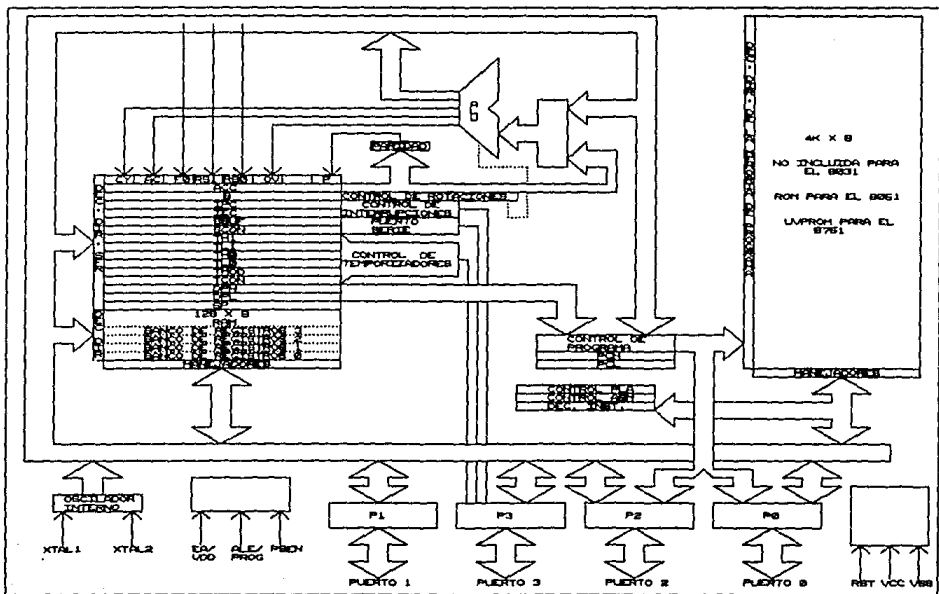


Figura 4. 1. Diagrama de bloques del microcontrolador 8751

El SFR contiene los siguientes registros:

-El registro A: Funciona como registro acumulador.

-El registro B: Que es utilizado en operaciones de multiplicación y división.

-Registro del Estado del Programa (*Program Status Word PSW*). En este registro se localizan las banderas del acarreo (CY), el acarreo auxiliar (AC), bandera de usuario (FO), la selección del banco de registro (RS0 y RS1), la bandera de sobreflujo (OV) y la bandera de paridad (P) del registro acumulador.

-Apuntador de pila (*Stack Pointer*). El cual se encarga de direccionar la última localidad de memoria de datos almacenados en la pila.

-Apuntador de datos, parte alta y baja (*Data Pointer High -DPH, Data Pointer Low -DPL*). Este registro apuntador de datos (*Data Pointer Register -DPTR*), formado por dos registros de ocho bits, es usado para el direccionamiento indirecto, para transferir datos a la memoria externa.

-Puertos 3, 2, 1 y 0. Los cuatro puertos forman las 32 líneas de entrada y salida del microcontrolador. Todos los puertos son direccionables como bytes o bits individuales. También el 8751 puede expandirse en memoria, usando dispositivos externos (memorias de acceso aleatorio -RAM), entonces se utilizan los puertos 0 y 2 para el direccionamiento y transferencia de datos, mientras que en el puerto 3 contiene señales de control para la lectura y escritura de las memorias externas (-RAM). En el puerto 3, además es utilizado para la transmisión y recepción de datos en serie.

-Registro habilitador de interrupciones. (*Interrupt Enable Register -IEC*). Este registro contiene un bit de control para habilitar, o deshabilitar cada fuente de interrupción. Además contiene un bit para la habilitación o deshabilitación de las interrupciones, en forma global.

-Registro de prioridad de interrupciones. (*Interrupt Priority Register -IEP*). Este registro permite establecer la prioridad de las interrupciones, de modo que cuando aparezcan más de una interrupción simultáneamente, el microcontrolador reconozca cual de las señales de interrupción tiene mayor prioridad para ser ejecutada primero.

-Registro de modo de operación para los temporizadores/contadores. (*Timer Mode -THOD*). En este registro están los bits que seleccionan el modo de operación de cada uno de los temporizadores/contadores.

-Registro de control para los temporizadores/contadores. (*Timer/Counter Control -TCON*). Este registro permite activar a los temporizadores/contadores e indica el fin de la cuenta cuando hay un acarreo en los contadores. Además este registro contiene los

bits para especificar si las interrupciones se habilitarán por flanco o por nivel lógico, así como banderas que indican cuando se han activado las interrupciones externas.

-Cuatro registros para los temporizadores/contadores. Debido a que estos dispositivos son capaces de manejar cuentas de 16 bits cada uno, las cuentas son divididas en dos registros de 8 bits, que son: Registro del temporizador/contador 1, parte alta y baja (Timer/Counter high -TH1, Timer/Counter low TL1) y del mismo modo para el temporizador/contador 2 (-TH2, -TL2). Estos registros pueden ser escritos o leídos a través de la programación.

-Registro para el control del puerto serie (Serial Control Register -SCON). Este registro contiene los bits de información para habilitar la recepción del puerto serie. Además contiene bits de selección para el modo de operación de este puerto.

-Registro de memoria temporal de datos en serie (Serial Data Buffer -SBUF). El contenido de este registro sirve para mantener los datos en serie de salida o de entrada, dependiendo si el puerto está recibiendo o transmitiendo información.

Unidad aritmética-lógica (Arithmetic Logic Unit -ALU). Esta sección permite realizar operaciones entre datos de ocho bits. La ALU realiza operaciones tales como incremento, decremento, suma, resta, multiplicación, división, ajuste de suma al código BCD, comparación, operaciones lógicas AND, OR, XOR, complemento de un número, rotaciones de datos a la izquierda, derecha, operaciones entre bits individuales y cuatro bits, a partir de una palabra de ocho bits.

Sección del control del programa. Esta sección controla el orden en que las instrucciones almacenadas en la memoria del programa son ejecutadas, también controla los saltos condicionados y llamadas a las subrutinas durante la ejecución de algún programa.

4.3 DESCRIPCIÓN DE LOS SISTEMAS PERIFÉRICOS INCLUIDOS EN EL MICROCONTROLADOR.

4.3.1 SISTEMA DE INTERRUPTIONES.

El microcontrolador reconoce cinco fuentes de interrupciones, dos externas: denominadas /INT0, /INT1; una para cada uno de los dos relojes/temporizadores y una para el puerto serie. Cuando una interrupción es aceptada, la rutina de interrupción comienza en una localidad de la memoria del programa ya establecida. Cada una de las interrupciones está asociada a una localidad diferente, ya definida. A cada una de las cinco fuentes de interrupción se le puede asignar cualquiera de los dos niveles de prioridad que maneja el 8751. Cada una de las interrupciones puede ser habilitada o deshabilitada independientemente o las cinco, globalmente. Adicionalmente, las interrupciones externas /INT0 y /INT1 pueden ser programadas para que se activen por niveles

lógicos o por transiciones de señales provenientes del exterior. En la figura 4.2 se muestra el sistema de interrupciones del microcontrolador 8751.

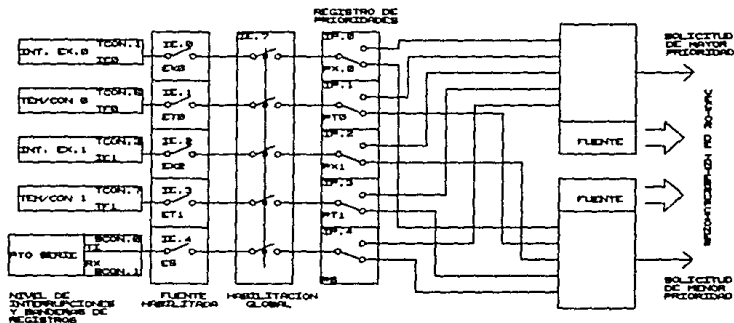


Figura 4.2. Sistema de interrupciones

Descripción funcional.

Las interrupciones provocan una transferencia del control de la secuencia del programa en ejecución a otra localidad de la memoria del programa. Esto es debido a que algún evento no previsto en la secuencia del programa produce una señal que solicita al microcontrolador que ejecute otro programa diferente, que está contenido en la subrutina de interrupción asociada. Cada una de las cinco fuentes de interrupción posibles, posee una dirección ya establecida dentro de la memoria del programa, en la cual inicia su rutina de interrupción. Cada una de estas direcciones se muestra en la tabla 4.1.

FUENTE DE INTERRUPCION	DIRECCION DE INICIO
Externa 0 (INT0)	3 (0003H)
Temporizador/contador 0	11 (000BH)
Externa 1 (INT1)	19 (0013H)
Temporizador/contador 1	27 (001BH)
Puerta serie	35 (0023H)

TABLA 4.1. Localidades en el mapa de memoria de las fuentes de interrupción

Para generar una solicitud de interrupción, cada una de las fuentes de interrupción enciende una bandera en alguno de los registros especiales de funciones, específicamente, en los registros TCON y SCON. La localización de estos indicadores o banderas se muestra en la tabla 4.2.

FUENTE DE INTERRUPCION	BANDERA SOLICITAD Y ESTABLECIDA	LOCALIZADO EN EL BIT
Externa 0 (/INT0)	IE0	TCON.1
Temporizador/Contador 0	TFO	TCON.5
Externa 1 (/INT1)	IE1	TCON.3
Temporizador/Contador 1	TF1	TCON.7
Puerto Serie Transmisión	T1	SCON.1
Puerto serie recepción	R1	SCON.0

TABLA 4.2. Banderas de las fuentes de interrupciones

Ahora bien, cuando es solicitada una interrupción, el microcontrolador verifica en el registro de habilitación de interrupciones si la fuente de interrupción que solicita atención, está habilitada. El registro de habilitación de interrupciones se describe en la tabla 4.3.



FUNCION	BANDERA DE HABILITACION	LOCALIZADO EN EL BIT
Habilita todos los bits de control. Restablecido por programación (software). Es independiente de IE.4-IE.0	EA	IE.7
RESERVADO	--	IE.6
RESERVADO	--	IE.5
Habilita el puerto serie establecido/restablecido por software para habilitar y deshabilitar banderas de interrupción T1 o R1.	ES	IE.4
Habilita el temporizador 1 establecido/restablecido por software para habilitar y deshabilitar la interrupción temporizador/contador 1.	ET1	IE.3

FIGURA 4.3. Habilidad del registro de interrupciones.

FUNCION	BANDERA DE HABILITACION	LOCALIZADO EN EL BIT
Habilita la Interrupción Externa 1 Establecido/Restablecido por programación para habilitar y deshabilitar la interrupción /INT1.	EX1	IE.2
Habilita el Temporizador 2 Establecido/Restablecido por programación para habilitar y deshabilitar la interrupción Temporizador/ Contador 2.	ETO	IE.1
Habilita la Interrupción Externa 2 Establecido/Restablecido por programación para habilitar y deshabilitar la interrupción /INT0	EXO	IE.0

TABLA 4.3. (Continuación)

Si dicha interrupción es solicitada, pero su bandera está deshabilitada, el microcontrolador ignora a esta solicitud.

La prioridad que existe entre las interrupciones cuando se genera más de una interrupción a la vez, queda designado por el registro de prioridad de interrupciones. Cuando se asigna un 1, la fuente de interrupción tiene mayor prioridad, cuando se asigna un 0, la fuente de interrupción tiene menor prioridad. Una interrupción de prioridad 1, puede interrumpir la ejecución de una rutina de interrupción de prioridad 0 pero no a la inversa. Entre dos o más interrupciones de la misma prioridad, no se ejecuta la segunda rutina de interrupción hasta que no haya terminado la ejecución de la primera subrutina que es atendida.

La tabla 4.4 muestra el contenido de dicho registro asignado para cada fuente el nivel de prioridad que le corresponde:

FUENTE DE INTERRUPCION	BANDERA DE PRIORIDAD	LOCALIZADO EN EL BIT
RESERVADO	Ninguna	IP.7
RESERVADO	Ninguna	IP.6
RESERVADO	Ninguna	IP.5
Puerto serie	PS	IP.4
Temporizador/ Contador 1	PT1	IP.3
Interrupción Externa 1	PX1	IP.2
Temporizador/ Contador 0	PT0	IP.1
Interrupción Externa 0	PX0	IP.0

TABLA 4.4. Contenido del registro de prioridad de interrupciones IEP

De este modo, cuando se genera una solicitud de interrupción se establece el bit de solicitud de interrupción asociado a la fuente y se le asigna el valor de prioridad correspondiente (tablas 4.2 y 4.4). Debe tomarse en cuenta que para que sea atendida la solicitud de interrupción, debe estar encendido el bit correspondiente en el registro de habilitación, así como también la habilitación global de las cinco fuentes de interrupciones (tabla 4.3). Cada uno de estos bits se establece por programación.

4.3.2 PUERTOS PARALELO.

El 8751 incluye instrucciones aplicables solamente a los puertos en paralelo 0, 1, 2 y 3; cada uno de estos cuatro puertos pueden ser usados y programados como tales, puertos de ocho bits, o bien, pueden ser tratados como 32 bits de entrada y salida independientes. Los puertos 0, 2, y 3, también efectúan otras funciones. El puerto 0 puede ser utilizado como un canal que puede multicanalizar datos y direcciones para que el 8751 maneje externamente memoria de datos o de programa. El puerto 2 maneja la parte alta del direccionamiento conjuntamente con el puerto 0 para que sumen en total 16 bits de direcciones, para así poder manejar una memoria externa de hasta 64k. El puerto 3 tiene ciertas funciones asociadas a cada entrada-salida que pueden ser utilizadas así si se desea. Las funciones que tiene son: solicitud de interrupciones externas, entradas para los temporizadores, puerto serie y generación de señales de control para memorias externas de datos. El puerto 1 es sólo utilizado como puerto de entrada y/o de salida.

Dadas las características del puerto 0, para poder ser utilizado como multiplexor de datos y direcciones, éste puede tener como carga dos circuitos lógicos de la familia lógica transistor-transistor (Transistor Transistor Logic -TTL). Los puertos 1, 2 y 3 pueden soportar como carga un circuito TTL.

4.3.3 CONTADORES/TEMPORIZADORES.

El 8751 tiene dos contadores/temporizadores de 16 bits para medir intervalos de tiempo, medir ancho de pulso, contar eventos y generar intervalos de solicitud de interrupción precisos. Los dos pueden ser programados independientemente. Los contadores son iniciados y detenidos por medio de programación. Los modos de operación en que cada contador puede operar son descritos a continuación:

Contador 0

Modo 0-2) Son los mismos modos de operación que en el contador 1.

Modo 3) Está configurado como un temporizador de 8 bits.

Contador 1

Modo 0) Está provisto de un contador o temporizador de 8 bits con división entre 32, preescalado.

Modo 1) Configurado como un contador/temporizador de 16 bits.

Modo 2) Está configurado como un contador de 8 bits con auto carga. La parte alta del contador, TH1, retiene el valor con que empezará la nueva cuenta durante la auto carga. El valor de la parte baja es propiamente el contador, TL1. Así el valor de TH1 es recargado en TL1 cuando TL1 llega al valor 11111111.

Modo 3) Cuando el contador/temporizador es reprogramado desde los modos 0, 1, 2, al modo 3, deshabilita el incremento del contador. Este modo está previsto como una alternativa en vez de usar el registro TCON, específicamente en el bit 6 de este registro (TCON.6).

4.3.4 PUERTO SERIE.

El 8751 tiene un puerto serie de comunicaciones de entrada y salida (I/O) utilizado para la conexión de dispositivos periféricos del mismo sistema o para comunicaciones asincrónicas protocolarias con otros sistemas con operaciones completamente bidireccionales (full-duplex). El puerto serie también tiene versatilidad de comunicación sincrónica para expandir el sistema de entrada y salida -I/O, a través de circuitos externos TTL ó CMOS. Estos circuitos pueden ser registros convertidores serie-paralelo o viceversa.

4.3.5 CIRCUITO OSCILADOR.

El circuito temporizador del 8751 está contenido en el propio circuito excepto la base de referencia, que puede ser un cristal o una fuente de circuito temporizador externo. La fuente de oscilación puede tener rangos desde 1.2MHz hasta 12MHz. Las conexiones externas para el 8751 son XTAL1 y XTAL2. En la conexión XTAL2 es la salida de un amplificador de alta ganancia mientras que en XTAL1 es la entrada. Un cristal conectado entre XTAL1 y XTAL2 forman una ruta de realimentación y cambio de fase requeridos para la oscilación.

4.4 ORGANIZACION DE LA MEMORIA, MODOS DE DIRECCIONAMIENTO Y OPERACIONES DE DATOS.

4.4.1 Organización de la memoria.

El 8751 puede operar dentro de cuatro espacios de memoria, estos son:

- 1) 16 bits del contador del programa *Program Counter -PC*.
- 2) 64k de direcciones del Programa de Memoria.
- 3) 64k de direcciones de Datos de Memoria Externos.
- 4) 384 bytes de direcciones de Datos Internos de Memoria.

Internamente el 8751 maneja 4k de memoria de programa. Cuando está en el modo correspondiente y el microcontrolador busca, por sí mismo el programa en la memoria externa cuando sobrepasa la localidad 4095.

Ciertas localidades del programa interno de programa están reservadas. La localidades 0000 a 0002 están reservadas para iniciar el programa. Las localidades 0003 a 0042 son reservadas para las cinco fuentes de interrupciones.

Los datos internos de memoria están divididos en dos grupos: 256 bytes para el espacio de memoria y 128 bytes que son los registros especiales de funciones *SFR*.

En el espacio de memoria desde las localidades 0 a 31 son para los cuatro bancos de registros. El apuntador de pila *SP* puede estar en cualquier parte de la memoria de datos. En este espacio de memoria, además están localizados 128 bits que pueden ser direccionados cada uno individualmente. Estos ocupan desde la dirección 32 a la 47. El *SFR* las localidades 128 a 255.

4.4.2 Modos de direccionamiento.

En la sección 4.2 se mencionaron cuales son los modos de direccionamiento para tener acceso a los datos localizados en la memoria del programa, en esta sección se describe cada uno de estos modos de direccionamiento.

Existen cinco métodos para direccionar las fuentes de operandos cuando se realizan operaciones sobre estas mismas fuentes. Los métodos de direccionamiento son:

a) *Direccionamiento por registro*; el cual permite el acceso a los ocho registros (R0-R7) de cualquiera de los cuatro bancos de registros. El banco de operación es seleccionado por los dos bits del banco de registros, RB, del registro PSW. Estos registros pueden tener acceso por direccionamiento directo y direccionamiento por registro indexado. Otras localidades de memoria a las que se puede tener acceso como registros son: el acumulador A, el registro B, el registro DTPR, pero éste en forma de 16 bits.

b) *Direccionamiento Directo*. Con este direccionamiento se puede tener acceso al SFR únicamente como palabras de ocho bits, a la parte baja de la memoria interna de datos (los primeros 128 bytes).

c) *Direccionamiento por registro-indirecto*. En el contenido de los cuatro bancos de registros en R0 y R1, se puede escribir una dirección para tener acceso a la memoria interna de datos, y en caso de tener una memoria externa de datos se puede también utilizar este modo de direccionamiento.

d) *Direccionamiento Inmediato*. Con este modo de direccionamiento, se puede tener en cualquier instrucción de la memoria del programa, un valor constante, y este valor es la dirección de alguna localidad a la que se quiere tener acceso en la memoria interna de datos.

d) *Direccionamiento Registro-Indexado Indirecto*. Este tipo de direccionamiento se logra con la suma de dos registros, uno es de base y puede ser el registro DPTR o el PC y teniendo como registro índice al acumulador A. Este direccionamiento es utilizado para tener acceso a las localidades de la memoria expandida.

4.4.3 Operaciones de datos.

El 8751 realiza operaciones de un bit, cuatro bits, ocho bits (las dos primeras operaciones se toman de una palabra de ocho bits) y de doble byte (16 bits). Las operaciones que realiza el 8751 son operaciones booleanas, lógicas y aritméticas.

En cuanto a operaciones booleanas, el 8751 tiene su propio juego de instrucciones de un solo bit, y puede utilizarse para la bandera de acarreo CY y para los puertos si se consideran como puertos de entrada/salida de un solo bit. También cuando se utilizan en operaciones de un solo bit en los registros especiales de funciones que son divisibles entre ocho (tales como TCON, SCON, etc.).

En las operaciones lógicas, el 8751 permite operaciones AND, OR, OR exclusiva entre el registro A y un segundo operando, el cual puede ser un valor inmediato, un registro seleccionado del Banco de Registros, una dirección de la memoria interna de datos o cualquier registro del SFR. También se permiten operaciones

lógicas como complemento y establecer a cero o a uno un byte de cualquier dirección de la memoria de datos. En cuanto a operaciones de rotaciones de un byte, a la derecha, izquierda, rotaciones con acarreo, sólo son permitidas en el acumulador A.

Las operaciones aritméticas que realiza el 8751, son suma incremento, decremento, comparación con cero, decremento y comparación con cero, ajuste a decimal y resta con préstamo.

En una operación aritmética el acumulador A en el primer operando y recibe el resultado de dicha operación. El segundo operando puede ser un dato inmediato, una dirección por registro-indirecto o por direccionamiento inmediato.

Hay cuatro operaciones aritméticas reservadas para el registro acumulador A que son: ajuste decimal para obtener un dato en código BCD, hacer un brinco si el acumulador A es cero y brincar si no es cero. Este brinco es a otra parte de la memoria del programa. Por último resta sólo mencionar las operaciones de multiplicación y de división, que son ejecutadas entre los registros A y B.

4.5 INSTRUCCIONES DE PROGRAMACION

Las instrucciones para programar el 8751 están divididas en cuatro grupos funcionales que son:

1. De transferencia de datos.
2. Aritméticas.
3. Lógicas.
4. De transferencia de control.

A continuación se describe cada una de estos grupos.

1. Instrucciones de transferencia de datos.

a) *De propósito general.* Pueden ser aplicadas en varios casos, entre los que destacan la transferencia de una palabra de ocho bits, o de un solo bit, provenientes de un operando tomado como fuente, a otro que es considerado como destino. Otras operaciones permiten transferir una palabra fuente de ocho bits a una localidad apuntada por la dirección del apuntador de pila SP.

b) *De transferencia específica para el acumulador A.* Estas instrucciones son aplicadas sólo al registro A, tales como intercambio de datos de una palabra de ocho bits o cuatro bits (en este caso la parte baja de una palabra de ocho bits). Estas operaciones se realizan entre algún otro registro o localidad de memoria, pero el registro fuente con el que se realiza el intercambio siempre debe ser el registro A.

c) *Instrucción de transferencia "dirección-objeto".* Esta instrucción es específica para el registro DTPR. Carga un dato inmediato de 16 bits y los mantiene en el par de registros de

ocho bits, que forman al registro *DTPR* que son *DHP* (parte alta) y *DLP* (parte baja).

2. Instrucciones aritméticas.

El 8751 puede hacer las siguientes operaciones básicas:

a) Adición. Son cuatro las instrucciones que implican esta operación:

Incremento, en la cual, a un operando fuente se le suma uno (1) y el resultado es guardado nuevamente en el mismo operando.

Suma con el acumulador. Esta instrucción realiza la suma entre el registro acumulador *A* y una segunda fuente que puede ser otro operando. El resultado es guardado en el registro *A*.

Suma y ajuste a código BCD. Esta instrucción corrige el resultado de la suma si dicho resultado sobrepasa un dígito en código decimal. La operación se realiza tomando como fuente al acumulador *A* y la corrección es retornada también al acumulador. Si una suma sobrepasa el valor de 99 en código BCD, se genera un uno (1) en la bandera de acarreo (*CY*).

b) Resta. Existen dos operaciones que realizan la resta:

Resta con préstamo. Resta al contenido del acumulador (minuendo) al contenido de una segunda fuente (sustraendo). Además resta uno (1), al resultado guardado en el acumulador, si la bandera de acarreo *CY* está el valor de uno (1).

Decremento. Resta en uno (1), a una fuente operando y el resultado es retornado al mismo operando.

c) Multiplicación. Es el producto entre los registros *A* y *B*; retornando un resultado en doble byte (16 bits). La parte baja de este resultado queda guardado en el registro *A* y la parte baja en el registro *B*.

d) División. Es el cociente entre el registro *A* y el registro *B*. El resultado queda guardado en el registro *A* y el residuo en el registro *B*. Si se ejecuta una división entre cero, con el registro *A* y el *B*, habrá un valor indeterminado y en el registro *PSW*, en la bandera *OV* se establecerá en uno (1).

3. Instrucciones lógicas.

Las instrucciones lógicas son aplicables al registro *A* o bien, a operandos de un solo bit. Estas operaciones están divididas en operaciones de uno o dos operandos.

a) Operaciones de un solo operando.

Limpiar, esto es, establecer a cero el acumulador *A* o de cualquier otro bit direccionable tal como la bandera de acarreo (*CY*).

Complemento a uno. Se efectúa el complemento a uno del registro A y el resultado retorna a este mismo registro. Para operandos de uno sólo bit, como la bandera de acarreo CY, o cualquier otro bit direccionable, se complementa y el resultado retorna a este mismo bit direccionable.

Rotaciones. Se efectúan sobre el contenido del registro A. Existe rotación a la derecha y a la izquierda; en estas dos operaciones también se puede tomar la bandera de acarreo CY y en este caso como si fuera el bit más significativo o menos significativo, dependiendo del sentido de la rotación. Otra rotación incluida, en este grupo de instrucciones, es tomar del acumulador los primeros bits menos significativos y ponerlos en los cuatro más significativos del acumulador y viceversa.

b) Operaciones de dos operandos.

Conjunción. Se realiza esta operación lógica entre dos operandos; ya sea de un byte o de un bit, (esta operación es conocida como Y o AND). El resultado queda guardado en el primer operando.

Disyunción. Esta operación se efectúa también entre dos operandos, ya sea operandos de un bit o un byte, (esta operación es conocida como OR). El resultado queda guardado en el primer operando.

Disyunción exclusiva. Se realiza esta operación con dos operandos, de un byte o de un bit. El resultado queda guardado en el primer operando. (Esta operación es conocida como XOR).

4) Instrucciones de transferencia de control.

Las instrucciones de transferencia de control, hacen que la ejecución del programa continúe en una localidad de la memoria del programa, diferente a la siguiente instrucción en la secuencia.

Estas instrucciones se dividen en tres grupos: llamadas, saltos y retornos incondicionales, saltos condicionales e interrupciones.

a) Llamadas, saltos y retornos incondicionales.

Llamada absoluta y llamada larga. Esta instrucción transfiere el control de la secuencia del programa de memoria a otra localidad (llamada a una subrutina) y la dirección de la siguiente instrucción del programa, apuntada por el contador del programa, PC, queda guardada en la memoria interna de datos. La localidad en donde queda guardado el PC, está dada por el contenido del apuntador de pila, SP. Una llamada absoluta, es usada cuando la transferencia de control es menor a un salto de 2k byte de dirección y una llamada larga, es utilizada para un salto de más de 2k byte de dirección del programa de memoria.

Retorno. Transfiere el control a cierta localidad de la memoria del programa tomando el valor guardado en el apuntador de

pila, SP y asignándolo al contador del programa, PC; y continúa el programa principal. Esta instrucción es utilizada cuando termina la ejecución de una subrutina.

Brincos absolutos, brincos largos y brincos cortos. Estos brincos permiten transferir el control de la secuencia de la dirección del programa de memoria en cualquier instante, si así se requiere durante la ejecución del programa, sin ninguna condición. El brinco absoluto es similar a la llamada absoluta en cuanto a la transferencia máxima que se requiere direccionar; del mismo modo el brinco largo, es similar a la llamada larga, en cuanto a la transferencia que puede direccionar. El brinco corto está provisto para transferencias de direcciones de más de y menos de 256 bytes de longitud.

b) Brincos condicionales.

Este grupo de instrucciones, realiza una transferencia de control del programa bajo una condición específica por cierta instrucción. El destino de la transferencia es dentro -128 bytes atrás de la instrucción y +127 bytes adelante de la instrucción. Este grupo de instrucciones comprenden:

Brinco si el acumulador es cero.

Brinco si el acumulador no es cero.

Brinco si la bandera de acarreo -CY, es uno (1).

Brinco si la bandera de acarreo -CY, no es uno (1).

Brinco si un bit direccionable en la memoria de datos, en esa instrucción, es uno (1).

Brinco si un bit direccionable en la memoria de datos, en esa instrucción, no es uno (1).

Comparación entre dos operandos, y brincar si no son iguales.

Decremento. Se resta uno (1) a un operando, (registro tomado como fuente en esa instrucción) y brinco si el resultado de esa operación es cero.

c) Interrupciones.

La transferencia en la secuencia del programa puede ser llevada a otra localidad debido a las fuentes de interrupción externas o internas. Cuando se atiende a un pedido de interrupción, el contenido del contador del programa, -PC, es transferido al apuntador de pila, -SP; entonces se realiza la transferencia a cualquiera de las localidades 3, 11, 19, 27 y 35 de la memoria del programa. Al final de cada interrupción se utiliza un retorno de interrupción, el cual toma del apuntador de pila, -SP, la localidad del contador del programa, -PC y regresa a la secuencia que se estaba ejecutando antes de que la interrupción fuese aceptada.

4.6 CONEXION AL SISTEMA

Organización de los puertos del microcontrolador 8751 y conexiones de sus líneas al sistema.

Como se observó en la sección 4.3.2, el microcontrolador 8751 consta de cuatro puertos paralelos bidireccionales de ocho bits cada uno, y a su vez, pueden conectarse estos cuatro puertos como señales de entradas y salidas individuales.

Cada uno de los puertos están programados de la siguiente forma:

-Puerto P0. Este puerto está programado para recibir señales de entrada. Cinco de esas entradas corresponden al código generado por el circuito del teclado de la interfaz. Otras dos señales conectadas a este puerto, informan al microcontrolador que realice incrementos o decrementos en ciertas opciones de la interfaz. Pueden ser por ejemplo: aumento o disminución de la amplificación de las señales de entrada a la interfaz, subir o bajar la posición de la señal respecto a la pantalla del osciloscopio, mover el nivel de disparo, entre otras.

Otra señal conectada al puerto P0, que completa el total de ocho señales a este puerto, es para indicarle al microcontrolador que se ha oprimido una tecla. En la figura 4.3 se muestra el diagrama correspondiente a la programación de puertos.

-Puerto P1. Este puerto está programado como salida. Proporciona una palabra de ocho bits, la cual, es utilizada en varias partes del sistema; en algunas se traduce en conversión digital-analógica llevada al cabo por otras partes del sistema, (como ejemplo la posición). En otro caso se usa para compararse la palabra de ocho bits con la del convertidor analógico-digital de las señales de entrada de la interfaz, para el nivel de disparo. Otra funciones es cuando se usa en el amplificador de ganancia programable, donde la palabra de ocho bits del microcontrolador proporciona una ganancia de acuerdo al código respectivo. También se usa para proporcionar señales de control al sistema y cambiar la frecuencia de muestreo de los pulsos de conversión analógico digital de las señales de entrada de la interfaz. Finalmente, otra de las funciones, de esta palabra de ocho bits, es para poder activar un banco de diodos emisores de luz, -leds, los cuales cuando se encienden, indican que función o funciones están en operación en un momento determinado.

Cabe señalar que el puerto P0, forma un canal de ocho líneas (como se ve en la figura 4.3). Cada una de las etapas descritas en el párrafo anterior recibe simultáneamente este canal, no sin antes ser capturado, en cada una de esas etapas por circuitos biestables TTL de ocho bits, 74LS374, mostrados en la figura 4.3.

Estos circuitos mantienen la última información de ocho bits del puerto P0 en cada etapa, si estas no requieren ser modificadas en determinado momento.

La selección de que circuito biestable 74LS374, debe retener la palabra generada por el microcontrolador se realiza por medio de la generación de la señal de reloj del circuito biestable correspondiente, así, a pesar de que la palabra del microcontrolador llega a todas las entradas de todos los circuitos biestables, sólo uno de estos debe capturar la información. La obtención de las señales de reloj, para cada circuito biestable se realiza por medio de un decodificador de 4 a 16 líneas, el circuito 74154. La entrada de selección del decodificador es generada por el puerto P3.

-Puerto P2. Este puerto está programado para utilizarse como entrada y salida de bits independientes. La función de cada una de estas entradas y salidas en el sistema serán descritas en los capítulos 6 y 7.

De este puerto tomamos 6 señales de salida (figura 4.3) que son:

P2.0) El cual habilita la memoria de acceso aleatorio -RAM que despliega la información al eje Y de la interfaz. La información de la memoria -RAM proviene del convertidor analógico-digital, de las señales de entrada de la interfaz.

P2.1) Pone en modo de escritura o lectura, dependiendo de la operación de la interfaz, a la memoria -RAM, que despliega la información al eje Y de la interfaz.

P2.2) Habilita la memoria -RAM donde se almacena la señal cuando así se requiera.

P2.3) Pone en lectura o escritura la memoria -RAM donde se almacenan las señales de entrada de la interfaz, cuando se requiere.

P2.4) Esta señal manda pulsos al circuito convertidor analógico-digital para que realice conversiones cada vez que llega la interrupción correspondiente (INT T0).

P2.5) Esta señal es la que pone en funcionamiento a los circuitos contadores que direccionan a la memoria -RAM, que despliegan la información al eje Y de interfaz.

Las señales configuradas como entrada son:

P2.6) La cual informa al microcontrolador que canal se está desplegando en la pantalla del osciloscopio.

P2.7) Esta señal informa al microcontrolador si la señal de entrada es de mayor o menor amplitud que el nivel de disparo. Es utilizada para definir la pendiente de disparo.

-Puerto P3. En este puerto están incluidas las cuatro fuentes de interrupciones (véase sección 4.3.1) que son utilizadas en el diseño de la interfaz.

Las dos interrupciones externas son usadas de la siguiente forma:

La interrupción *INT EXT0*. Indica al microcontrolador que la señal de entrada ha alcanzado el nivel de disparo y como respuesta, el microcontrolador inicializa la adquisición de la señal digitizada escribiendo la información en la memoria *-RAM de despliegue*.

La interrupción *INT EXT1*. Informa al microcontrolador que se ha llenado la memoria *-RAM de despliegue de información*. Como respuesta, se inhibe el reloj de los contadores que direccionan a la memoria para que se deje de escribir en ella y si es el caso, el microcontrolador iniciará la transferencia de información a la memoria de escritura si se desea memorizar las señales contenidas en la memoria de *despliegue*.

Las interrupciones de los relojes/temporizadores, están programadas en el diseño de la interfaz a su máxima cuenta, para que así, con el primer pulso de señal de reloj, se interrumpa al microcontrolador.

En la interrupción *INT T0*, llegan señales de reloj con frecuencia programable y como respuesta a esta interrupción se generan pulsos que inician conversiones en el convertidor analógico-digital de las señales de entrada de la interfaz.

La interrupción *INT T1*, se genera cada vez que se ha realizado un barrido completo del eje X del osciloscopio, lo que indica que la información de alguno de los dos canales ha sido desplegada. Como respuesta, el microcontrolador prepara la información correspondiente al otro canal para desplegar la información correspondiente durante el siguiente barrido del eje X.

Las cuatro señales restantes del puerto P3.0, P3.1, P3.6 y P3.7 son configuradas como salida, y estas entran al circuito decodificador 74154, que selecciona la habilitación de la señal de reloj de cada circuito biestable 74LS374.

En la figura 4.3, se muestra la configuración en que el microcontrolador es utilizado y la conexión del canal de ocho bits por el puerto P1 a los circuitos biestables, así como las señales de reloj proporcionadas por el decodificador 74154.

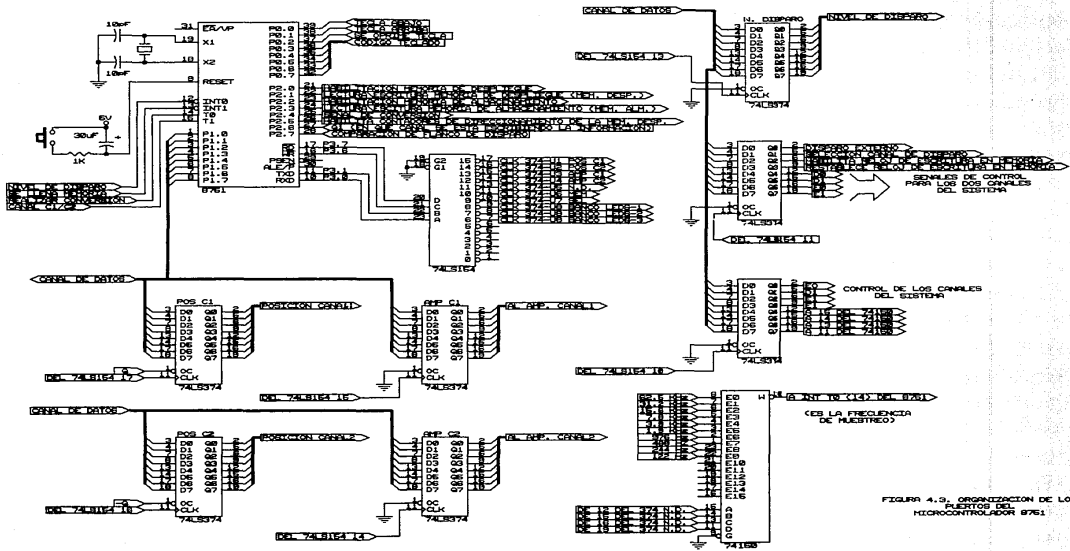


FIGURA 4.3. ORGANIZACION DE LOS PUERTOS DEL MICROCONTROLADOR 8761

5 CIRCUITO DE TECLADO

El teclado es el medio de comunicación con el cual el usuario puede ejecutar cualquier opción que realiza la interfaz. En total son 24 opciones, las cuales están divididas en tres grupos.

Los dos primeros grupos comprenden acciones similares, uno correspondiente al canal 1 y el otro al canal 2. Las funciones son:

1. Activar el canal.
2. Ver la señal de entrada al canal.
3. Amplificación de la señal de entrada en ese canal.
4. Ver la referencia de la señal.
5. Mover la posición de la señal.
6. Seleccionar el nivel de disparo.
7. Escribir la señal en memoria.
8. Ver la señal memorizada.

El tercer grupo comprende:

1. Selección del muestreo de las dos señales de entrada.
2. Selección del flanco de disparo hacia arriba.
3. Selección del flanco de disparo hacia abajo.
4. Disparar por medio del canal 1.
5. Disparar por medio del canal 2.
6. Disparo automático (se proporciona un disparo interno).
7. Disparo externo (se toma una señal externa para proporcionar el disparo).
8. Escribir en memoria los dos canales.

Adicionalmente se cuentan con otras tres teclas que son: Una que reestablece a las condiciones iniciales al microcontrolador, que a su vez pone en condiciones iniciales a todas las etapas del sistema. Otras dos teclas permiten incrementar o decrementar cualquier acción que se esté ejecutando. Esto es, si se tiene la opción de amplificación, con estas dos teclas se puede aumentar o disminuir la ganancia. Otro caso es cuando se tiene la opción de posición, se sube o se baja la referencia de la señal en la pantalla del osciloscopio. Al final de este capítulo se describe el funcionamiento del circuito de teclas de incremento-decremento.

Organización del teclado:

El teclado genera un código binario que llega al microcontrolador, el cual lo interpreta y ejecuta la acción correspondiente a la tecla oprimida. La generación del código correspondiente se realiza por medio de una matriz que está organizada en ocho columnas y cuatro renglones en los cuales se ubican las teclas.

Se puede hacer notar que el total de celdas formadas por la matriz es de 32; -ocho columnas x cuatro renglones = 32 celdas-. El total de las celdas a utilizar es de 24 que corresponden a cada opción del teclado, las celdas restantes se ignoran.

El barrido entre renglones y columnas, y la obtención del código dado por el teclado se lleva al cabo de la siguiente forma:

Dos contadores binarios BCD de cuatro bits 74LS393, realizan cuentas desde 00000 hasta 11111, el primer contador realiza la cuenta en los primeros cuatro bits y el segundo contador proporciona el quinto bit. En realidad, el segundo contador continúa su cuenta en los tres restantes bits; pero cuando el primer contador llega a su cuenta máxima, 1111, éste se carga nuevamente a la cuenta 0000 y continúa nuevamente la cuenta; lo mismo ocurre para el segundo contador. Entonces no importa si los tres bits más significativos del segundo contador siguen su cuenta, pues se puede observar que en los cinco primeros bits se repite el mismo código que nos interesa.

Estos contadores son los que proporcionan el código correspondiente a cada opción del teclado, y es suministrada esta información al microcontrolador por el puerto PO (como se muestra en la figura 4.3, capítulo 4). Como este puerto es de ocho bits, los otros tres bits sobrantes son usados para otras tres señales que se proporcionan al microcontrolador que son: las señales obtenidas de las teclas de incremento y decremento y la otra señal es para indicarle al microcontrolador que se ha oprimido una tecla. La generación de la señal que indica que se ha oprimido tecla se describirá más adelante.

Por otra parte, para el barrido de las columnas, sólo los tres bits menos significativos de los contadores son los que proporcionan la cuenta que generan las ocho columnas de la matriz. Estos tres bits entran a un decodificador de código BCD a decimal. El circuito que proporciona esta decodificación es el 74LS42. Aunque las entradas de este circuito son cuatro bits de control, se ignora el cuarto bit más significativo, conectándolo a tierra ("0" lógico).

El barrido de los cuatro renglones de la matriz, se hace por medio de un multiplexor digital de ocho entradas, el 74LS151. La selección de sus canales se lleva al cabo por los dos bits más significativos de los cinco obtenidos de los circuitos contadores. Con la combinación de estos dos bits, se genera la selección de cuatro canales, que forman los cuatro renglones. El tercer selector del canal se ignora, conectándolo a tierra ("0" lógico), así, del circuito multiplexor, sólo se seleccionan los cuatro bits menos significativos.

De este modo, el decodificador 74LS42 genera siete columnas, por los tres primeros bits proporcionados por los circuitos contadores, mientras que los dos últimos bits realizan los cambios de renglones. Una vez que se obtiene el barrido entre renglones y columnas. La detección de la tecla se realiza de la siguiente forma:

La señal de reloj antes de entrar a los circuitos contadores pasa por una compuerta lógica AND 74LS08. Por una de sus entradas pasa la señal de reloj y por la otra entra la salida del circuito multiplexor que siempre se mantiene en nivel lógico "1", mientras no se haya oprimido alguna tecla.

En la figura número 5.1, se muestra el circuito del teclado:

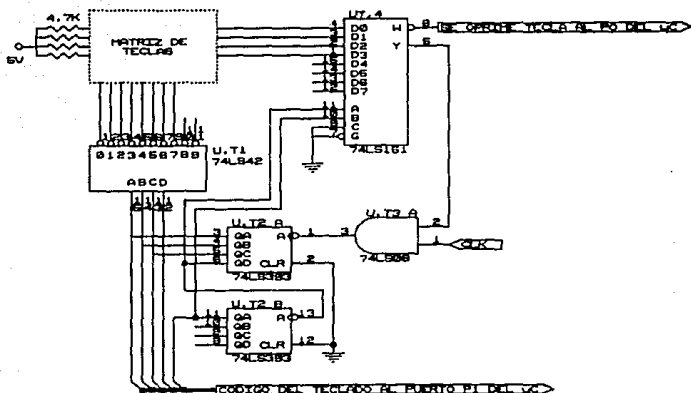


Figura 5.1. Circuito del teclado para obtener el código de cada una de las opciones con que cuenta la interfaz

Cada una de las 24 teclas van conectadas en la matriz, es decir, están unidas cada una por su renglón y columna correspondiente. Cuando no se aprieta ninguna tecla, se encuentran en circuito abierto. Cada tecla, en grupos de ocho, van conectadas formando los cuatro renglones y por cada renglón, común al grupo de ocho teclas, va conectado al nivel "1" lógico (5V a través de las resistencias) y a su vez a la entrada del circuito multiplexor. (El cuarto renglón sólo se forma por dos teclas). El otro extremo de cada una de las teclas va conectado a la salida del circuito decodificador (ocho columnas). Así mientras no se oprima ninguna tecla se proporcionará un "1" lógico a cada canal del multiplexor, llevando a la salida del multiplexor un "1" lógico.

Si se aprieta alguna tecla que corresponda a determinado renglón y columna (obtenido del multiplexor y decodificador respectivamente), se obtendrá el correspondiente código, pues ahora a la entrada del multiplexor, por el renglón habrá "0" lógico y consecuentemente a la salida del multiplexor, también habrá "0" lógico, inhibiendo la señal de reloj por la compuerta AND. Con esto se detiene la señal de reloj y la cuenta de los circuitos contadores, y por consiguiente, se obtiene el código

correspondiente. El "0" lógico se obtiene del circuito decodificador, pues cuando éste proporciona su código su salida, se activa en "0" lógico y al momento de oprimirse la tecla, los dos extremos de la tecla se ponen en circuito cerrado y la decodificación de salida del circuito 74LS42 (que es "0" lógico), es la que entra por el ó los canales correspondientes del multiplexor.

El circuito multiplexor 74LS151 proporciona a su salida dos señales, una que corresponde a la entrada del microcontrolador, y la otra complementaria a esta, que va a la compuerta AND. Esto es, si se oprime alguna tecla, por un lado hay "0" lógico a la salida, que va directamente a la compuerta AND y la otra genera la señal en "1" lógico. Esta señal es la que indica al microcontrolador que se ha oprimido alguna tecla. Si no se oprime ninguna tecla, sucede lo contrario, la señal que va directamente a la AND se pone en "1" lógico y su respectivo complemento informa al microcontrolador que no hay tecla oprimida (está en "1" lógico).

A continuación se muestra el código binario de cada opción del teclado, pues será útil en la programación del algoritmo en cada parte de las funciones del sistema.

OPICION	CODIGO BINARIO
ACTIVACION CANAL 1	00000
AMPLIFICACION DE LA SEÑAL CANAL 1	00001
VER LA SEÑAL MEMORIZADA DEL CANAL 1	00010
SELECCIONAR NIVEL DE DISPARO CANAL 1	00011
ACTIVACION CANAL 2	00100
AMPLIFICACION DE LA SEÑAL CANAL 2	00101
VER LA SEÑAL MEMORIZADA DEL CANAL 2	00110
SELECCIONAR NIVEL DE DISPARO CANAL 2	00111
ACTIVAR LA ENTRADA PARA LA SEÑAL CANAL 1	01000
SELECCIONAR LA POSICION DEL CANAL 1	01001
ESCRIBIR EN LA MEMORIA DEL CANAL 1	01010
ACTIVAR LA ENTRADA PARA LA SEÑAL DEL CANAL 2	01011
SELECCIONAR LA POSICION DEL CANAL 2	01100
ESCRIBIR EN LA MEMORIA DEL CANAL 2	01101
VER LA REFERENCIA DEL CANAL 1	01110
SELECCION DEL MUESTREO DE LAS SEÑALES DE ENTRADA	01111
SELECCIONAR FLANCO DE DISPARO DE LA SEÑAL HACIA ARRIBA	10000
DISPARAR POR MEDIO DEL CANAL 1	10001
VER LA REFERENCIA DEL CANAL 2	10010
DISPARAR POR MEDIO DEL CANAL 2	10011
DISPARO AUTOMATICO	10100
DISPARO EXTERNO	10101
ESCRIBIR EN MEMORIA AMBOS CANALES	10110
SELECCIONAR FLANCO DE DISPARO DE LA SEÑAL HACIA ABAJO	10111

Por otro lado, para cada tecla se tiene un diodo emisor de luz, *-led*, que se enciende una vez que se oprime una tecla de opción de la interfaz. Este *led*, cuando se enciende, indica al usuario que acción esta activada. De esta forma, cuando se teclea una opción el microcontrolador además de ejecutar la acción que se solicita, manda por su puerto paralelo P1 (como se vio en la sección 4.6, capítulo 4), un código que enciende el *-led* que corresponde a dicha opción.

Como el total de las teclas son 24, entonces se utilizan tres circuitos biestables de ocho bits, 74LS374, cada uno de estos circuitos comandan a ocho *leds*, los cuales corresponden a los tres grupos que forman el teclado de la interfaz. Las entradas de los tres circuitos biestables de ocho bits están conectados al puerto P1, y dependiendo de que tecla se activa, uno de los tres circuitos biestables reciben el código de ocho bits proporcionado por el microcontrolador.

Como pueden estar activadas dos o más opciones a la vez, cada circuito biestable retiene la información de ocho bits proveniente del puerto P1 del microcontrolador. Esta información cambia cada vez que se oprime una nueva tecla indicando que se quiere cambiar de opción.

En la figura 5.2, se muestra en el diagrama, el canal del puerto P1 y los circuitos biestables que comandan al banco de *leds* de cada una de las opciones del teclado.

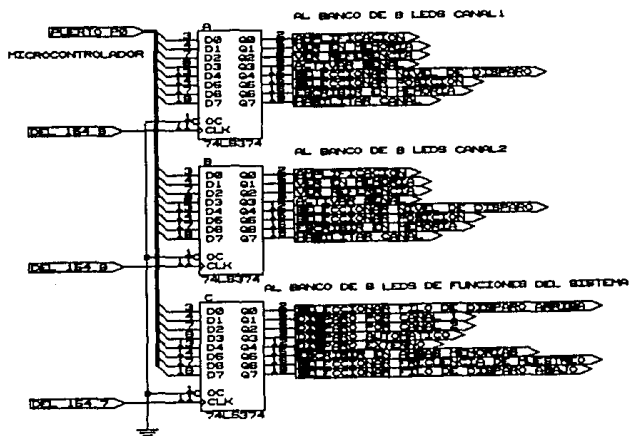
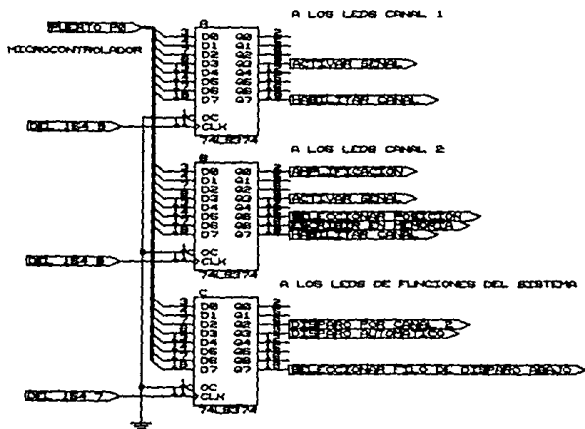


Figura 5.2. Interconexión entre el canal del puerto P1 y los circuitos biestables que comandan los bancos de leds.

El funcionamiento del circuito anterior se puede ejemplificar como sigue:

En el canal 1 se está viendo la señal, entonces en el circuito biestable A (figura 5.3), está retenida la información que enciende a los leds canal 1 y señal. Mientras en el canal 2, se está viendo la señal y se está amplificando, entonces, en el circuito biestable B, está retenida la información que enciende a los leds de canal 2, señal y amplificación, (figura 5.3) Para el otro circuito biestable C, están activadas las acciones de flanco de disparo hacia abajo, disparo automático y disparándose las señales con el canal 2.



EN LAS SALIDAS DE LOS CIRCUITOS 74LS374 SOLO SE SEÑALAN LAS FUNCIONES QUE ESTÁN ACTIVADAS EN "1" LOGICO, Y ENCENDIENDO A SUS LEDS CORRESPONDIENTES. LAS DEMÁS SALIDAS ESTÁN EN "0" LOGICO

Figura 5.3. En este ejemplo se muestra el estado de los circuitos biestables 74LS374 que encienden a los leds que indican las acciones que ejecuta el microcontrolador

El microcontrolador también se encarga de apagar los leds, por los circuitos biestables 74LS374, una vez que el usuario cambia a otra opción, dentro del teclado, es decir, cambia la información proporcionada por el puerto P1, con algún otro código, que encenderá unos leds y apagará otros dependiendo de la nueva opción elegida por el usuario.

Funciones proporcionadas por las teclas de incremento y decremento.

Una vez que se seleccionan algunas de las siguientes opciones:

- a) Amplificación.
- b) Posición.
- c) Nivel de disparo.

El microcontrolador pregunta si se debe incrementar o decrementar alguna de estas tres opciones, por medio de dos teclas: una llamada incremento y la otra decremento. Cuando se oprimen estas teclas conectadas a las entradas P0.0 y P0.1 del microcontrolador, (véase figura 4.3 del capítulo 4), en realidad lo que se le envían a estas entradas, es un tren de pulsos cuadrados que se activan una vez que se oprimen una de estas teclas. Esto es con el fin de tener un retardo, con el cual, el microcontrolador realiza las operaciones de incremento o decremento de posición, nivel de disparo o amplificación. Con el flanco de bajada de alguno de los pulsos, el microcontrolador realiza dichas operaciones. Esto quiere decir que el retardo se logra por la duración de los pulsos. El retraso, es con el fin, de que con el sistema funcionando, en cualquiera de estas tres opciones, se tenga la sensación de que los incrementos o decrementos se hacen paso a paso, en un tiempo considerable, pues el tiempo que tarda el microcontrolador en ejecutar cada instrucción es de entre $1\mu s$ y $2\mu s$, y sumando el tiempo total en que el microcontrolador necesita para hacer desde la cuenta mínima a la máxima de incremento, o decremento, desde la máxima a la mínima, lo haría demasiado rápido y el usuario no podría fijar el nivel deseado.

La frecuencia de este tren de pulsos es de 30.5Hz, así que para que la posición o el nivel de disparo vaya desde el código de ocho bits, 00000000, proporcionado por el microcontrolador, hasta el código 11111111, que en total son 256 pasos es de:

$$T = 256 \times 1/30 = 8.5 \text{ [segundos]}$$

En cuanto a la amplificación, como se verá en el capítulo 6, se tienen 56 pasos entonces, en esta opción se implementa por programación una rutina de retardo.

El circuito que activa a estas teclas de incremento y decremento se muestra en la figura 5.4.

Una vez que se aprieta una de las teclas de incremento o decremento, desinhiben el tren de pulsos cuadrados que pasa por la compuerto AND y esta señal pasa, ya sea al puerto P2.0 ó al P2.1, dependiendo de cual fué la tecla apriada. Entonces el microcontrolador interpreta los niveles lógicos del tren de pulsos y comienza a realizar instrucciones de incremento o decremento con el flanco de bajada de los pulsos.

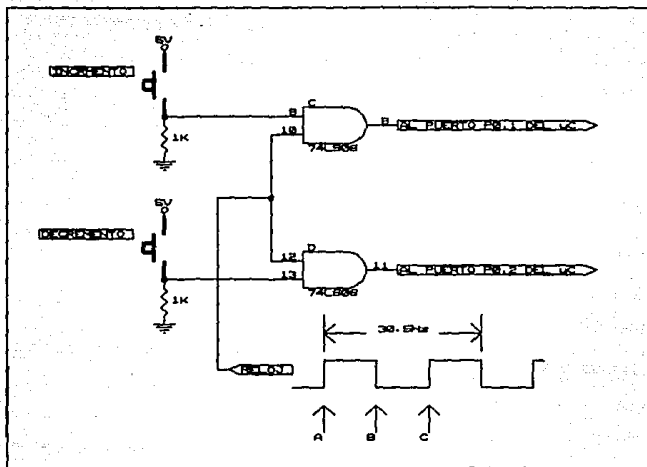


Figura 5.4. Si se tiene alguna de las opciones de posición, amplificación o nivel de disparo, de cualquiera de los dos canales de la interfaz, el microcontrolador, inicialmente pregunta cuando llega el nivel alto del tren de pulsos (POSICION A). Una vez que se llega a este nivel, el microcontrolador espera a preguntar, hasta que se tenga el flanco de bajada de los trenes de pulsos (posicion B). El microcontrolador entonces realiza las instrucciones correspondientes de incremento o decremento. Se repite la misma secuencia hasta el siguiente periodo del tren de pulsos. (POSICION C).

6. ADQUISICION DE SEÑALES DE ENTRADA Y FUNCIONES DEL SISTEMA

En este capítulo se explica el modo en que las señales de entrada son digitizadas y como las funciones con que cuenta el sistema modifican las características de las señales durante el despliegue en la pantalla del osciloscopio. Al final de cada una de las secciones se incluyen los diagramas de flujo y una explicación de la parte del programa correspondiente a cada una de las opciones.

6.1 Amplificación

Las dos señales de entrada llegan al sistema a través de dos amplificadores operacionales en configuración de seguidor, uno por cada canal con la finalidad de acoplar las señales provenientes de otro sistema a la interfaz. Una vez que las señales han sido introducidas al sistema, la primera etapa por la cual pasan las señales de entrada es el circuito de amplificación.

Para poder visualizar convenientemente las señales de entrada, es necesario tener un control sobre su amplitud, es decir, tener la capacidad de atenuar o amplificar las señales con el fin de facilitar las mediciones.

En el sistema se realiza una amplificación controlada digitalmente, basada en un amplificador de ganancia variable que utiliza un convertidor digital-analógico, DAC 1022. Este dispositivo tiene un arreglo de resistencias del tipo R-2R, el cual cuenta con una entrada de realimentación que conecta a la señal de entrada, por medio de una resistencia interna de aproximadamente $15\text{ k}\Omega$, a la red R-2R. Así, colocando al DAC en el lazo de realimentación de un amplificador operacional, se puede obtener un bloque de amplificación con ganancia controlada digitalmente.

La configuración básica se muestra en la figura 6.1.1.

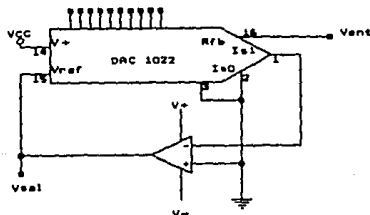


Figura 6.1.1. Amplificador programable.

Internamente, el convertidor tiene la configuración mostrada en la figura 6.1.2.

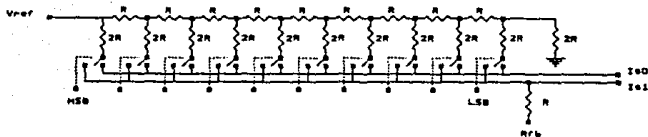


Figura 6.1.2. Configuración interna del DAC 1022.

Como se puede observar, la terminal R_{fb} posee una resistencia de valor R . Si se aplica una señal de entrada en esta terminal y además conectamos la terminal I_{01} a la entrada inversora del amplificador operacional y la salida del mismo a la terminal del voltaje de referencia V_{ref} , lo que se obtiene, es la configuración básica de un amplificador inversor, donde la resistencia de entrada es la resistencia interna R de la terminal R_{fb} y la resistencia de realimentación queda constituida por el conjunto $R-2R$ del convertidor (figura 6.1.3). Por lo tanto, variando el código digital de entrada en el convertidor, se puede variar la resistencia de realimentación y así controlar la ganancia del conjunto digitalmente.

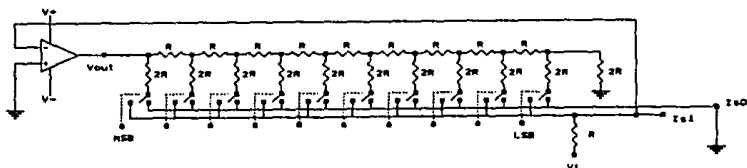


Figura 6.1.3. Modelo del amplificador.

La expresión del voltaje de salida en función del voltaje de entrada y del código digital de control se obtiene de la siguiente forma:

Si se aplica una entrada digital igual a 10000 00000. Esto significa que todos los interruptores internos serán conectados a la terminal I_{00} , que se encuentra con el potencial de tierra,

excepto el interruptor correspondiente al bit más significativo que conecta la resistencia correspondiente $2R$ a la terminal I_{in} obteniendo el modelo del circuito de la figura 6.1.4:

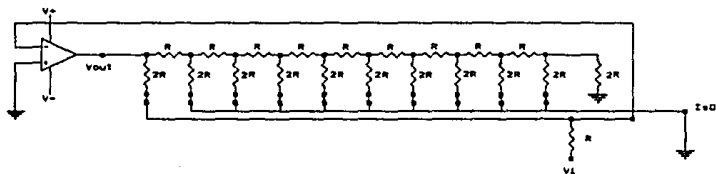


Figura 6.1.4. Circuito obtenido para una entrada digital 10000 00000.

El circuito puede reducirse hasta obtener el circuito equivalente que se muestra en la figura 6.1.5:

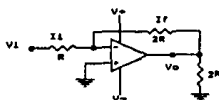


Figura 6.1.5. Circuito equivalente para una entrada 10000 0000.

En donde se cumple que

$$I_i = -I_f$$

y como

$$I_i = \frac{V_i}{R}$$

e

$$I_f = \frac{V_o}{2R}$$

relacionando las ecuaciones anteriores se obtiene la expresión:

$$V_i = \frac{-V_o}{2} \quad \dots (a)$$

Ahora, para la entrada digital 01000 00000 el circuito reducido que se puede obtener se muestra en la figura número 6.1.6:

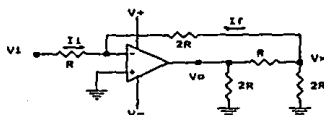


Figura 6.1.6. Circuito obtenido para una entrada digital 01000 00000.

Partiendo nuevamente de que $I_i = -I_f$

como $V_x = \frac{V_o}{2}$

la corriente I_f está determinada por:

$$I_f = \frac{V_o}{4R}$$

y finalmente:

$$V_i = \frac{-V_o}{4} \quad \dots \quad (b)$$

Si ahora el código digital de entrada es 00100 00000, el circuito reducido que se obtiene es el mostrado en la figura 6.1.7.

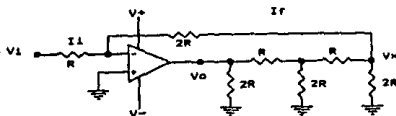


Figura 6.1.7. circuito equivalente para una entrada 00100 00000

Y en este caso teniendo nuevamente que $I_i = -I_f$ y observando que el voltaje V_x es:

$$V_x = \frac{V_o}{4}$$

se cumple que:

$$I_f = \frac{V_o}{8R}$$

por lo que:

$$V_i = \frac{-V_o}{8} \quad \dots (c)$$

Análogamente para los demás casos y utilizando el principio de superposición utilizando la forma de las ecuaciones (a), (b) y (c) llegamos a la expresión:

$$V_i = - \left[\frac{V_o}{2} + \frac{V_o}{4} + \frac{V_o}{8} + \dots + \frac{V_o}{512} + \frac{V_o}{1024} \right]$$

o bien:

$$V_o = \frac{V_i}{\left[\frac{A_{10}}{2} + \frac{A_0}{4} + \frac{A_8}{8} + \dots + \frac{A_1}{512} + \frac{A_0}{1024} \right]}$$

donde A_0 a A_{10} representa el código digital de entrada.

Se puede observar que si el código de entrada fuese 00000 00000, esto provocaría que el amplificador se saturara. Para evitar esto, A_1 y A_0 se ponen en estado alto. Así queda un amplificador controlado por un código de ocho bits con ganancia máxima de 341.333 (para el código 0000 0000 11) y una ganancia mínima de 1 (para el código 1111 1111 11).

Para permitir al sistema atenuar las señales de entrada, se puede colocar una resistencia en serie con R_{fb} (en la terminal 16 del convertidor) de modo que la ganancia del amplificador se reduce.

Para controlar la ganancia del circuito amplificador, el microcontrolador proporciona el código digital de acuerdo al nivel de amplificación que seleccione el usuario y queda fijo utilizando un circuito integrado de biestables tipo D.

La figura 6.1.8 muestra el diagrama del circuito amplificador, se puede observar que adicionalmente existe un conjunto de diodos zener que limita la amplitud de la señal de salida a $\pm 5V$ y otro amplificador operacional que tiene por objetivo proporcionar una salida de voltaje dentro del rango de 0V a 5V, nivel aceptado por los interruptores analógicos que envían la señal al convertidor analógico-digital que sólo trabaja con señales positivas.

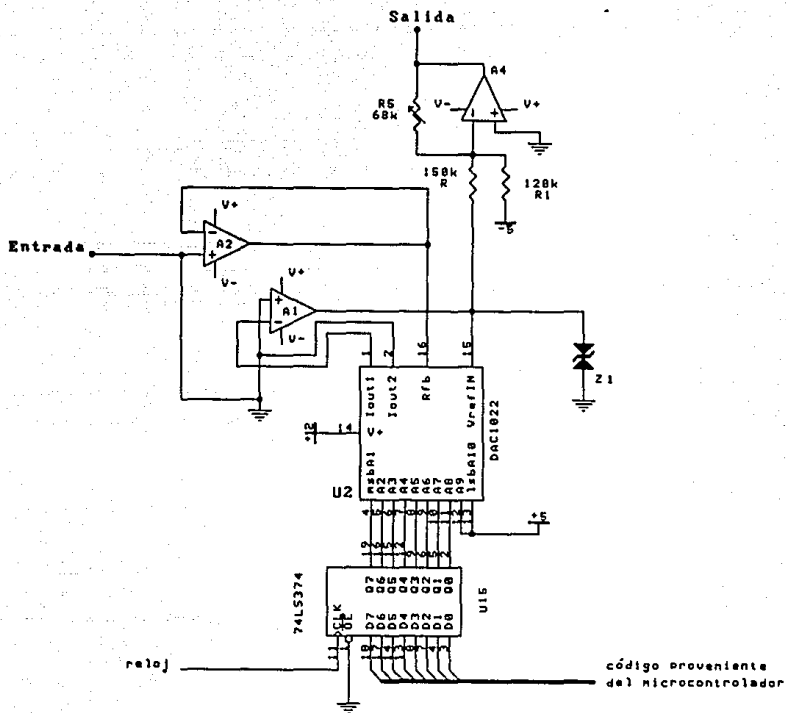


Figura d.1.8. Circuito de amplificación programable.

Programación:

El programa que permite amplificar las señales se muestra en los diagramas de flujo mostrados en las figuras 6.1.9 y 6.1.10. Se tienen dos rutinas principales denominadas AMP1 y AMP2 que indican al microcontrolador que señal debe ser amplificada. Estas rutinas envían las direcciones de los registros que contienen el nivel de amplificación del canal respectivo a una subrutina común a los dos canales denominada SUBAMP. Esta subrutina selecciona el nivel de amplificación adecuado según se oprima la tecla de incremento o la de decremento y posteriormente envía el nuevo nivel de amplificación a los circuitos amplificadores.

AMPLIFICACION CANAL 1 O 2

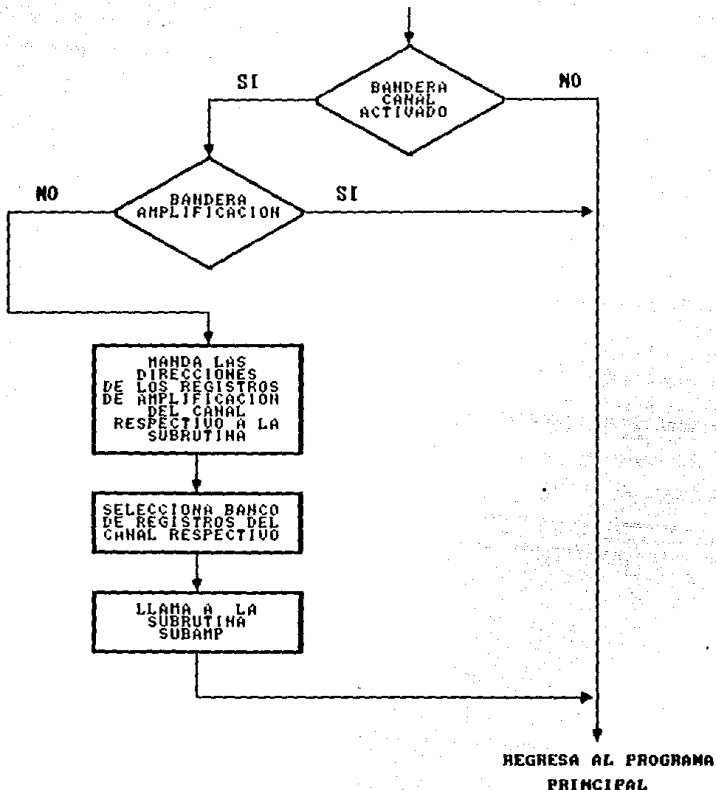


FIGURA 6.1.9 DIAGRAMA DE FLUJO DE AMPLIFICACION CANAL 1 O 2

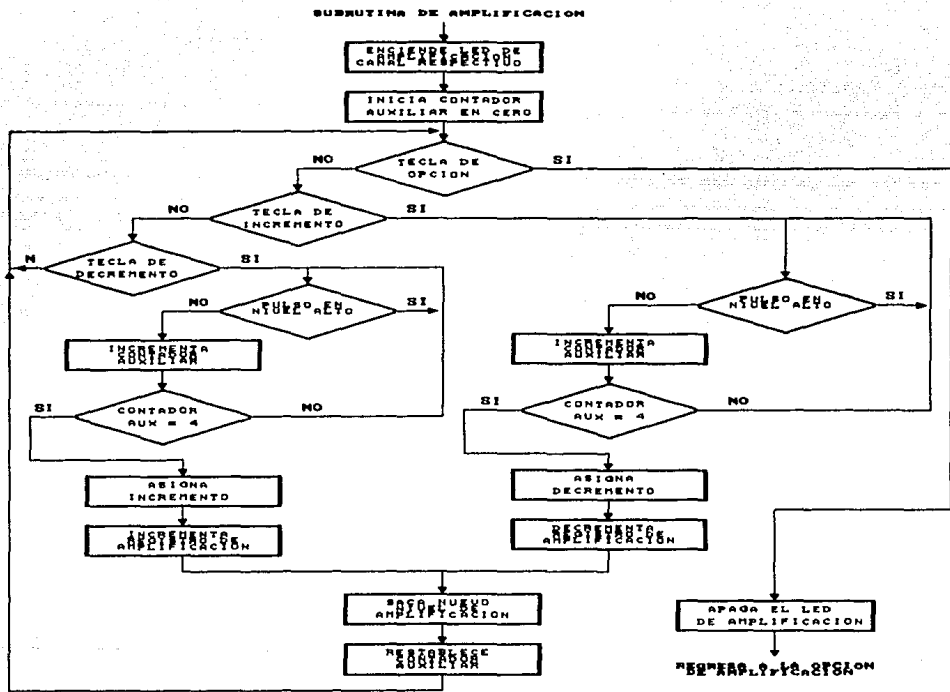


FIGURA 8-1-10 SUBROUTINA DE AMPLIFICACION

6.2 Conversión Analógica-Digital

Puesto que la memorización de las señales de entrada se realiza digitalmente, es necesaria la existencia de una etapa de conversión analógica-digital. Esta etapa consiste de una multicanalización analógica y un convertidor analógico-digital.

La multicanalización se realiza mediante dos interruptores analógicos CMOS 4066, uno para cada canal de entrada. Se habilita uno a la vez, comandados por las salidas Q y \bar{Q} de un circuito biestable, de tal forma que mientras un interruptor permite el paso de la señal aplicada a su entrada, el otro necesariamente se encuentra en estado de alta impedancia. Las salidas de ambos interruptores se encuentran interconectadas entre ellas y se envían a la entrada del convertidor analógico-digital. El cambio de estado del circuito biestable queda determinado por una señal proveniente del microcontrolador que indica cuando empezar una nueva conversión. Cada vez que se convierte un dato, el pulso que le indica al ADC que inicie una nueva conversión produce un cambio en el biestable de modo que las conversiones se realizan alternando el canal de entrada.

Puesto que no se utiliza ningún algoritmo de adquisición, mientras mayor sea el número de conversiones en cada periodo, la señal muestreada será más parecida a la señal analógica original. Por esto se usa un convertidor analógico-digital que tiene un tiempo pequeño de conversión. Se elige el convertidor ADC0820 que utiliza la técnica de conversión de medio-flash, es de ocho bits y ofrece un tiempo de conversión mínimo de $1.5\mu s$. La técnica de medio-flash emplea dos convertidores tipo flash, un ADC de los cuatro bits más significativos y otro ADC de los cuatro bits menos significativos. La circuitería interna de este convertidor permite prescindir de un muestreador-retenedor externo para señales que varíen menos de $100\text{ mV}/\mu s$, como es el caso de las señales bioeléctricas que el osciloscopio manejará, por lo cual no fué necesario utilizar ese tipo de circuitos externos.

Técnica de conversión: El ADC0820 usa dos convertidores A/D tipo flash de cuatro bits (figura 6.2.1). Cada convertidor consta de 15 comparadores, los cuales comparan la señal de entrada con una señal de referencia obtenida a partir de una red resistiva, dando un resultado de cuatro bits. Para obtener la lectura de ocho bits, primero se realiza la conversión de los cuatro bits más significativos, el resultado es mantenido por biestables y además pasa a un convertidor D/A (DAC) que genera una aproximación del voltaje de entrada. Entonces, la señal analógica obtenida de este DAC es restada de la señal de entrada y la diferencia de voltaje es convertida por un segundo convertidor flash de cuatro bits, que provee los cuatro bits menos significativos de la palabra digital de salida.

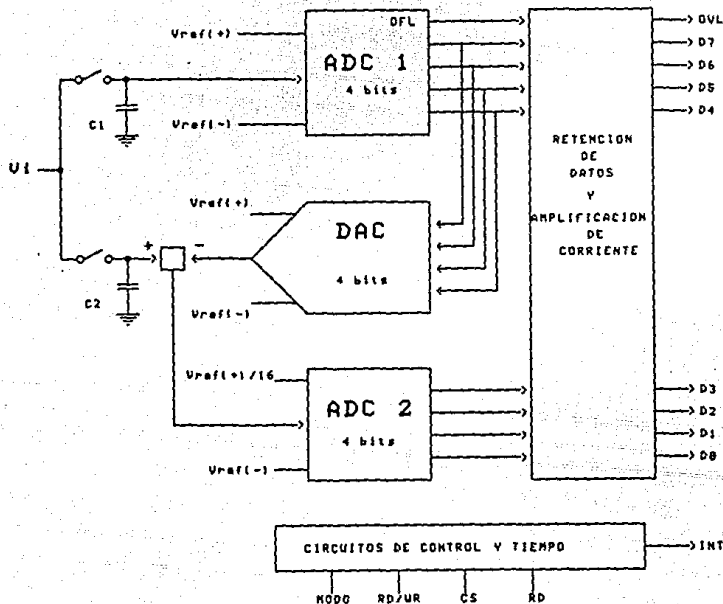


Figura 6.2.1.
Diagrama de bloques del convertidor analógico-digital.

Las referencias de voltaje que requiere el convertidor A/D se fijaron a 0V, la referencia baja y a 5V la referencia alta, de modo que tiene una resolución de:

$$\text{Resolución} = \frac{(5 - 0)}{256} = 0.01953 \text{ V}$$

El ADC0B20, es compatible con microprocesadores y posee señales de control para este fin, como son RD y WR que le indican al convertidor en que momento debe iniciar las conversiones. También el convertidor genera una señal denominada INT para indicar que ya ha terminado una conversión.

El convertidor puede operar en dos modos principales, modo RD-WR y modo RD, que difieren con respecto a la forma en que se inicia la conversión. El modo RD-WR realiza conversiones hasta en $1.5\mu s$, mientras que el modo RD proporciona conversiones hasta en $2.5\mu s$. El modo de operación es seleccionado mediante la terminal de control MODE, si se pone en estado lógico alto, el modo de operación es RD-WR, si se encuentra en estado bajo, el modo de operación es RD. En la aplicación que se le da al desarrollo de este sistema, se elige el modo de operación RD-WR, ya que éste permite un tercer modo de operación denominado STAND ALONE, el cual requiere únicamente de una señal de control para indicarle al convertidor que inicie una nueva conversión. Cada conversión inicia cuando llega un flanco de bajada a la terminal WR.

La figura 6.2.2, muestra el diagrama del circuito de conversión.

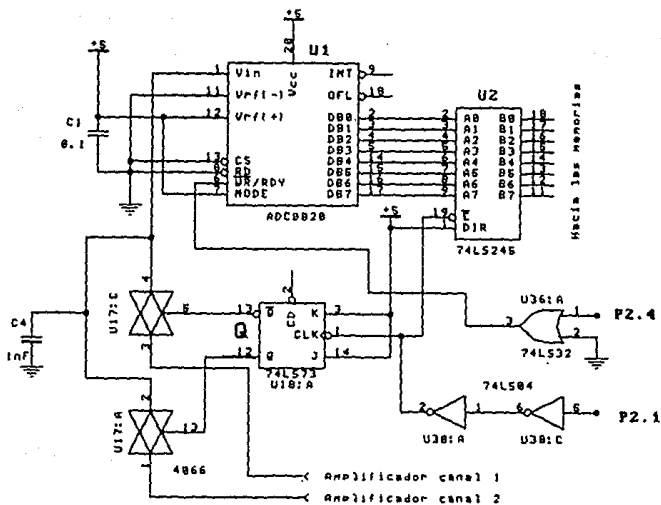


Figura d. 2. 2. Diagrama del circuito de conversión.

Programación:

En la conversión A/D, está involucrada la interrupción del contador T0 del microcontrolador. El modo en que se utiliza este contador permite utilizarlo como una interrupción externa más. Esta interrupción se produce cada vez que llega un pulso de reloj a la terminal correspondiente del microcontrolador. El objetivo de esta interrupción es generar un pulso que le indica al convertidor A/D que debe iniciar una nueva conversión. Además escribe en la memoria de despliegue el resultado de la conversión previa.

Como la memoria de despliegue es utilizada para mostrar en la pantalla del osciloscopio las señales, siempre que no se requiera escribir un dato, la memoria debe estar en modo de lectura. La interrupción T0 remueve el modo de operación en el que se encuentre la memoria cuando llega la interrupción, escribe el dato que ha sido convertido y luego retoma el modo de operación anterior para que el sistema continúe funcionando de la forma que lo hacía antes de que llegara la interrupción. El diagrama de tiempos relativo a dicha esta operación es mostrado en la figura 6.2.3.

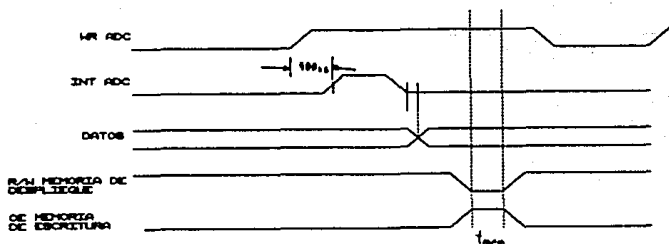


Figura 6.2.3. Diagrama de tiempos de la conversión A/D.

El diagrama de flujo que representa el funcionamiento del programa se muestra en la figura 6.2.4.

INTERRUPCION CONTADOR CERO

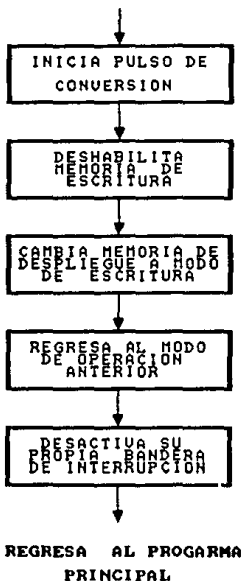


FIGURA 6.2.4 RUTINA DE GENERACION DE PULSOS DE CONVERSION ANALOGICA-DIGITAL

6.3 Circuito de disparo

Para sincronizar el despliegue de la señal almacenada en memoria (eje Y) con el barrido horizontal del eje X, se utiliza una muestra de la misma señal de entrada ya digitizada proveniente del convertidor analógico-digital y se compara con otra señal digital de la misma longitud de palabra que aporta el microcontrolador. Esta señal, junto con el punto digitizado de la señal de entrada, son comparados por un comparador lógico TTL, construido por medio de comparadores de magnitud TTL 74LS85. Este circuito es un comparador de magnitud de cuatro bits, y conectando dos en cascada, se forma un comparador de ocho bits.

La señal de disparo obtenida por la comparación de la señal proporcionada por el microcontrolador y la muestra digitizada de la señal de entrada, es recibida por el microcontrolador, para determinar dos aspectos, que son:

El primero, cuando ambas señales digitales que entran a los circuitos comparadores 74LS85 son iguales en magnitud, se obtiene una señal de los comparadores, que indica esta igualdad. El microcontrolador recibe esta señal y como respuesta, proporciona una señal que desinhibe la señal de reloj de un conjunto de 3 circuitos contadores digitales 74LS393, (como se verá en la siguiente sección) iniciando su conteo. Estos circuitos contadores son los que direccionan a la memoria de acceso aleatorio (RAM) llamada memoria de despliegue, que almacena las señales digitizadas de ambos canales de la interfaz.

El segundo aspecto corresponde al flanco de disparo de la señal de entrada. Esto significa que el disparo se realiza con la pendiente negativa o positiva de la señal. Este flanco de disparo es determinado por el usuario informando al microcontrolador que filo de disparo desea. El microcontrolador por su parte, toma de los circuitos comparadores 74LS85 una señal que indica que las entradas son de diferente magnitud, de tal forma que dependiendo del flanco de disparo seleccionado (positivo o negativo); el microcontrolador decide si activa el reloj de los circuitos contadores o no.

En la figura 6.3.1, se presenta un diagrama en el que se muestra a los circuitos comparadores digitales y las señales de salida que son recibidas por el microcontrolador así como las señales digitales de ocho bits, una que corresponde al convertidor analógico-digital y la otra que es la señal de disparo proporcionada por el microcontrolador.

En el sistema desarrollado, se tiene la opción de disparar ya sea por medio de la señal del canal 1 o por medio del canal 2, y el microcontrolador determina la palabra correspondiente a la elección del canal 1 ó 2. Por el teclado con que cuenta la interfaz, el usuario informa al microcontrolador por medio de cual canal disparar, y este proporciona una señal de salida por uno de sus puertos. Si el microcontrolador proporciona un "1" lógico es por el canal 1 y un "0" lógico significa que es por medio del

canal 2. Esta señal de salida entra a una compuerta OR exclusiva ($-XOR$), y la otra entrada es la señal denominada $-Q$, que determina en que canal se está realizando la conversión, esto es, $-Q=1$ si se está realizando una conversión en el canal 1 y si $-Q=0$ la conversión se realiza en el canal 2. La salida de la compuerta XOR manda un pulso de reloj (CLK) al circuito biestable de ocho bits, 74LS374 que retiene la información digitizada del convertidor analógico-digital para luego pasar la a los comparadores.

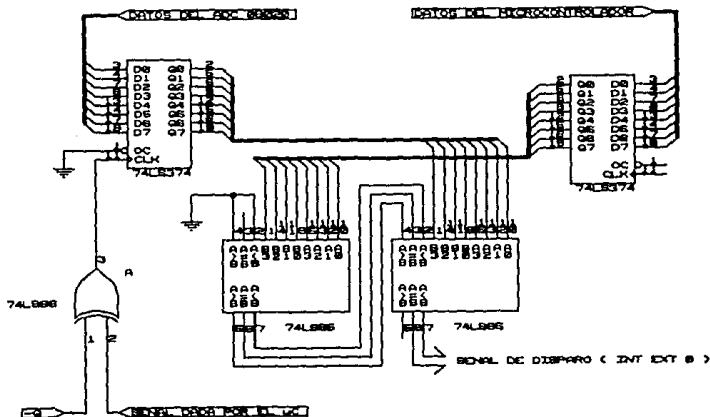


Figura 4.9.1. Circuito de nivel de disparo.

Modos de disparo.

El sistema desarrollado permite disparar de tres formas distintas:

Disparo automático: En este modo de operación, una de las palabras digitales que entran al comparador es la proveniente del convertidor A/D, ya sea correspondiente al canal 1 o al canal 2 según se haya seleccionado y la segunda palabra siempre constante (1000 0000) correspondiente al cero del sistema es proporcionada por el microcontrolador. Así es que se tiene un circuito de disparo automático de cruce por cero.

Disparo variable: Aquí, la palabra proveniente del microcontrolador no es fija, ya que el usuario puede cambiar el nivel de disparo desde el teclado para sincronizar los barridos vertical y horizontal.

Disparo Externo: Este modo de operación permite disparar al circuito utilizando una señal externa que llega directamente al microcontrolador. Cuando se está utilizando este modo de disparo el circuito de disparo interno queda inhibido y la señal externa de disparo llega directamente a la interrupción del microcontrolador. El circuito utilizado para inhibir el disparo interno y permitir que pase la señal externa de disparo se muestra en la figura 6.3.2. Se observa que cuando la señal DEXT del microcontrolador está en nivel alto, la señal proveniente del circuito comparador queda inhibida mientras que el disparo externo queda habilitado. En los modos de disparo interno la señal DEXT está en nivel bajo.

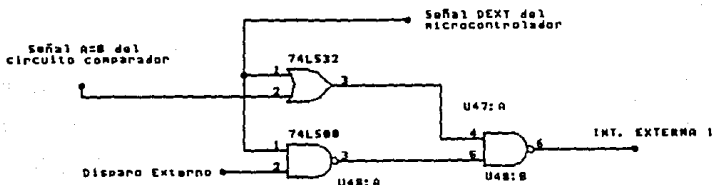


Figura 6.3.2. Circuito de disparo externo.

Programación:

Para las rutinas de programación en el nivel de disparo y los modos de disparo se muestran los diagramas de flujo en las figuras 6.3.3, 6.3.4, 6.3.5, 6.3.6 y 6.3.7.

De la figura 6.3.3, Para seleccionar el nivel de disparo, el usuario elige la opción, ya sea para el nivel con canal 1 o con el canal 2. El microcontrolador, activa el *led* correspondiente a esta opción, indicando que se está en disponibilidad de cambiar el nivel de disparo. Cuando se inicializa esta opción, el microcontrolador pregunta si está activado el canal correspondiente y si hay señal. Si no se cumplen ninguna de estas dos condiciones, el microcontrolador no entra a esta rutina de opción y tampoco activa el *led* correspondiente.

Una vez que se entra a esta opción, el microcontrolador llama a la subrutina *incrementa-decrementa*, en esta subrutina, el usuario puede mover el nivel de disparo hacia arriba o abajo, por medio de las teclas de incremento y decremento. Cuando se llega a

CONTROL DE NIVEL DE DISPARO

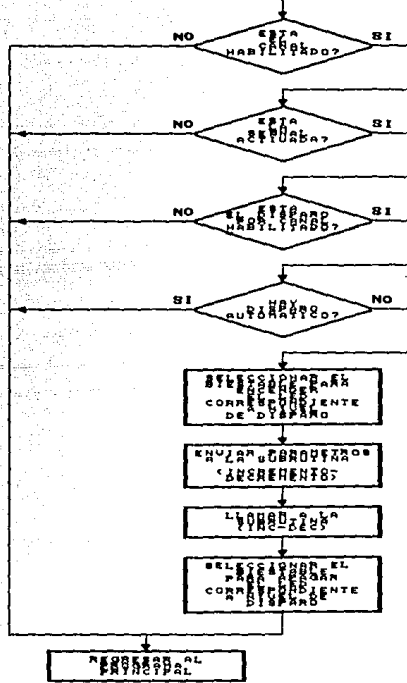


FIGURA 8.8.8. SELECCION DEL NIVEL DE DISPARO

la cuenta mínima o máxima de la selección del nivel de disparo, el microcontrolador ignora la tecla de incremento si se tiene el nivel máximo, si se sigue apretando esta tecla, ocurre el mismo caso moviendo el nivel de disparo hacia abajo. (El diagrama de flujo de la subrutina de *incrementa-decrementa* está descrito en al final de la sección 6.5).

Para las figuras 6.3.4 y 6.3.5, para seleccionar los modos de disparo, se tienen tres opciones, disparo por canal 1, canal 2 y automático. Cuando se tiene disparo por canal 1, se tienen dos combinaciones: disparar por el nivel de disparo a través del canal 1 y por la señal del mismo canal, aquí solo se enciende el *led* de disparo con canal 1; o se puede disparar automáticamente por el nivel generado por esta opción y disparar respecto a la señal del canal 1. Aquí se enciende el *led* disparo canal 1 y el *led* disparo automático. También se logra lo mismas dos combinaciones pero con el canal 2, con la activación de los *leds* correspondientes.

En la figura 6.3.6, el usuario puede seleccionar el flanco de disparo de las dos señales de la interfaz. Se tienen dos teclas, que corresponden al flanco de disparo arriba o abajo y son mutuamente excluyentes. Una vez que el usuario selecciona el filo de disparo deseado, el microcontrolador activa el *led* correspondiente y guarda en un registro interno, qué filo de disparo esta activado. Cuando se cambia el filo de disparo, ahora el microcontrolador cambia su contenido del registro el filo de disparo, conmutándose las señales de los *leds*, de los dos fillos de disparo.

Para disparar en modo de disparo externo, figura 6.3.7, el usuario selecciona esta opción y el microcontrolador desactiva los demás modos de disparo, y se tiene disponibilidad de disparar las señales de los dos canales de la interfaz, por una señal externa.

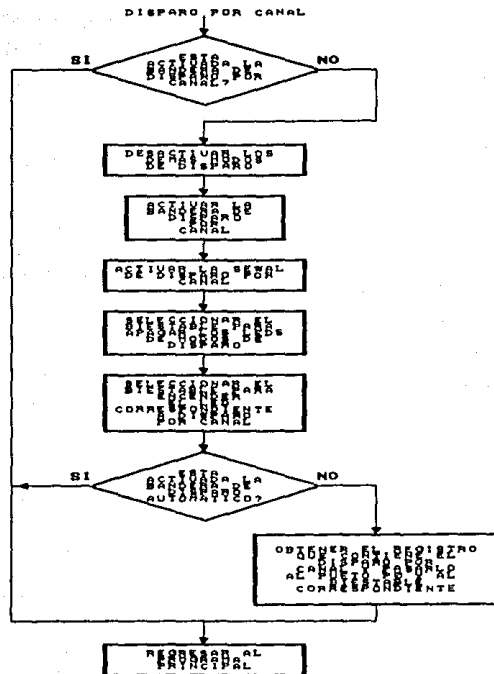


FIGURA 6.8.4. DISPARO POR CANAL 1 O CANAL 2

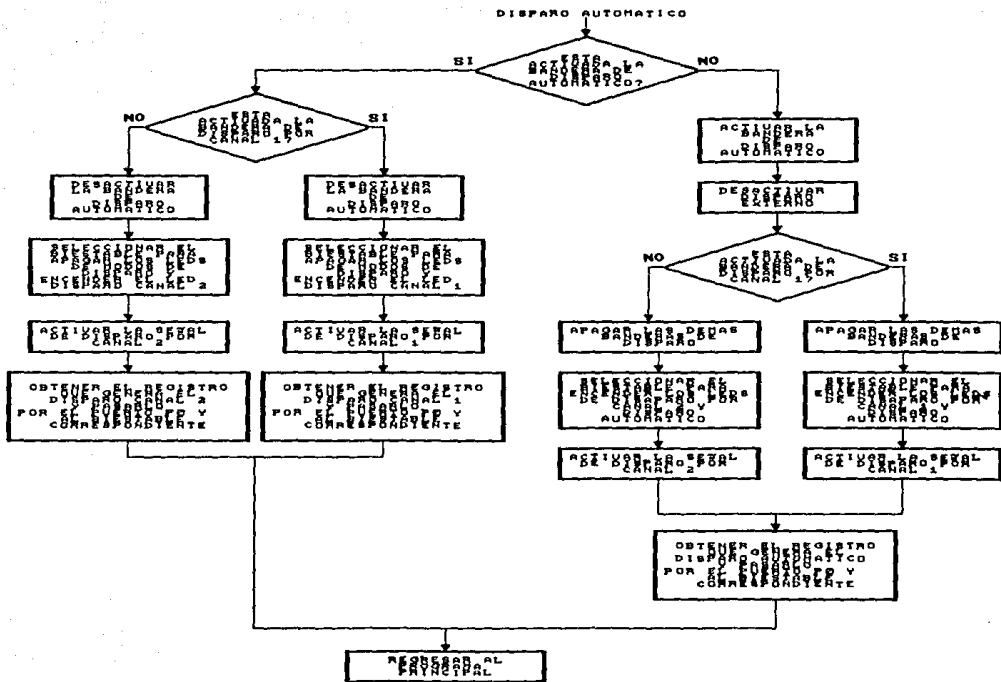


FIGURA 8.3.5. SELECCION PARA EL DISPARO AUTOMÁTICO.

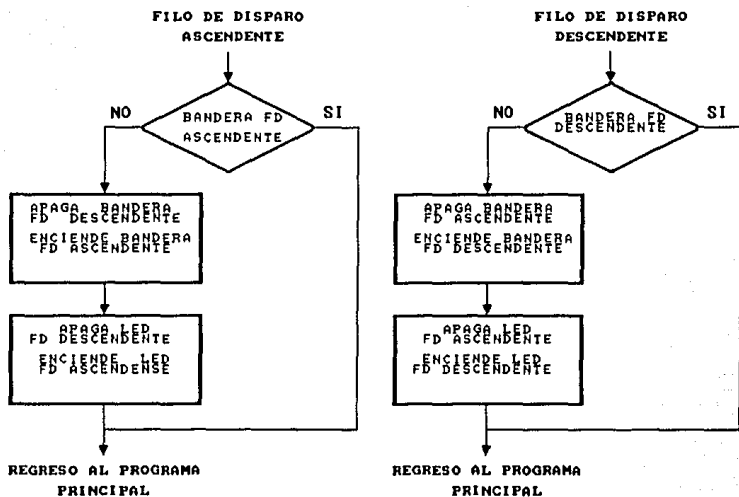


FIGURA 6.3.6 RUTINAS DE SELECCION DE FENDIENTE DE DISPARO

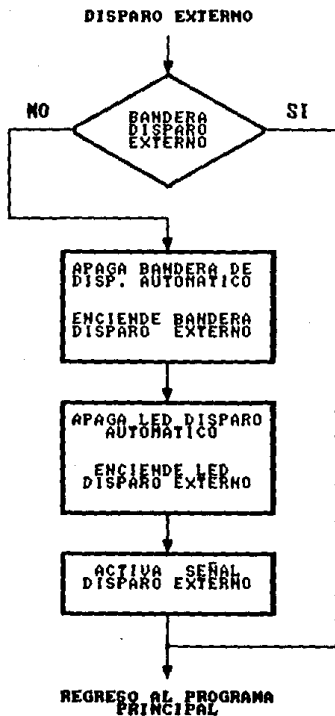


FIGURA 6.3.7

RUTINA DE DISPARO EXTERNO

6.4 Circuito de Memorización y modos de operación.

Una vez que las señales de entrada han sido digitizadas, el canal de información llega a un circuito de memorización. Este circuito puede funcionar en alguno de tres modos de operación posibles y está constituido de los siguientes elementos:

- 1 Dos memorias de acceso aleatorio (RAM).
- 2 Dos grupos de contadores binarios.
- 3 Un conjunto de circuitos biestables.
- 4 Un circuito auxiliar de control.

1 Las dos memorias RAM que tiene el circuito son del tipo 6116 con un tiempo de ciclo de lectura y escritura de aproximadamente 150 ns, pueden direccionar 2k bytes con una longitud de palabra de 8 bits. Una de las memorias es llamada *Memoria de Despliegue (MD)* y la otra, *Memoria de Escritura (ME)*.

La memoria de despliegue tiene por función recibir la información digital proveniente de la conversión A/D. El primer 1k byte, o parte baja de la memoria (localidades desde la 0-00000-00000 hasta la 0-11111-11111) contienen la información de la señal del canal 1 de entrada y el siguiente 1k byte o parte alta de la memoria (localidades desde la 1-00000-00000 hasta la 1-11111-11111), contienen la información de la señal del canal 2. El circuito A/D realiza conversiones alternando los canales de entrada, por esto la memoria MD va escribiendo un dato en la parte baja y otro en la parte alta conmutando el bit más significativo de sus direcciones por medio de la misma señal que efectúa el cambio de canales en el multiplexor que le pasa la señal al convertidor A/D. El tiempo entre conversiones es aprovechado para leer la información que está siendo almacenada en la memoria, de forma tal que aunque varíe la frecuencia de conversión, en la pantalla del osciloscopio se ve una señal aparentemente continua, evitando un posible parpadeo que se podría observar utilizando otras técnicas de despliegue de la información. Este modo de despliegue de la información tiene la ventaja de que señales de muy baja frecuencia, como son la mayoría de las señales bioeléctricas, se van "construyendo" en la pantalla del osciloscopio y no se ven como un punto desplazándose lentamente lo que permite realizar mejores mediciones.

La memoria de escritura, es la memoria en la que en realidad se memorizan las señales de entrada. Esta memoria permanece sin funcionar mientras el usuario no decide memorizar la señal presente en el osciloscopio en ese momento. Cuando se desea escribir en memoria alguno de los dos canales, o los dos si eso se quiere, la memoria de despliegue queda en modo de lectura, se deshabilita el canal proveniente del circuito de conversión A/D y la memoria ME queda en modo de escritura a la vez que se realiza un barrido simultáneo en las direcciones de ambas memorias hasta que se escribe la información deseada. En la figura 6.4.1 se muestran los mapas de memoria del sistema.

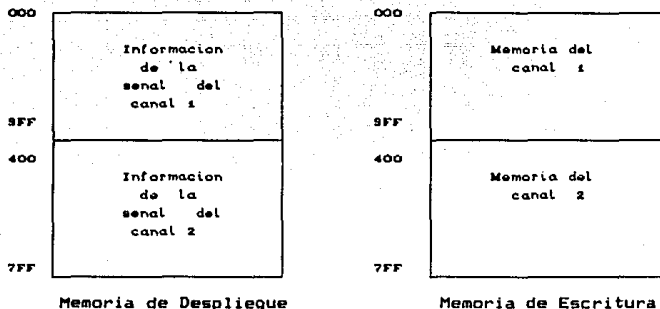


Figura 6.4.1. Mapas de memoria del sistema.

2 El circuito (figura 6.4.2) tiene dos grupos de contadores binarios de 10 bits que realizan el barrido de las direcciones de las memorias, (el bit más significativo de las direcciones de las memorias es controlado por el biestable de cambio de canal de conversión que forma parte de otro pequeño circuito).

El primer grupo de contadores es controlado indirectamente por los pulsos que le indican al convertidor A/D cuando realizar las conversiones. Estos pulsos son de frecuencia variable y dependen de la razón de conversión seleccionada por el usuario para ver las señales adecuadamente en la pantalla del osciloscopio. Este primer grupo de contadores realiza un incremento cada vez que llega un dato nuevo proveniente del convertidor A/D para escribirlo.

El segundo grupo de contadores, tienen un entrada de reloj fija ya determinada y son utilizados para leer la información contenida en las memorias durante el despliegue y en la memorización. Es por esto que este segundo grupo de contadores controla al circuito del eje X para sincronizar el despliegado de información con el barrido horizontal.

Cuando uno de los grupos de contadores funciona, el otro permanece en la última cuenta a la que llegó para retomarla cuando vuelvan a funcionar. La conmutación entre los dos grupos de relojes es controlada por un circuito auxiliar de control al que llegan señales provenientes de varios circuitos, entre ellos el microcontrolador. Cuando no llegan nuevos datos provenientes del circuito de conversión A/D funciona el segundo grupo de contadores con la finalidad de ver la información escrita en la memoria de despliegue.

3 El conjunto de biestables sirve para aislar los canales de los contadores cuando se conmutan según el modo de operación deseado.

4 Este circuito auxiliar está formado por algunas compuertas lógicas a las que llegan señales provenientes del circuito de conversión A/D, del microcontrolador y del mismo circuito de memorización. Su función es indicar al circuito el modo de operación deseado mandando las señales de habilitación y modo de operación de las memorias, así como los pulsos de reloj y las señales de conmutación de los circuitos de biestables.

Modos de operación:

El circuito puede operar en cualquiera de tres modos seleccionados por el usuario que permiten ver las señales de entrada, memorizar dichas señales en un momento dado o bien ver las señales memorizadas. Estos modos de operación son aplicables para los dos canales de entrada de forma independiente. Así por ejemplo, se puede ver la señal memorizada de un canal mientras se ve la señal de entrada en el otro. Además tiene la función de memorizar los dos canales simultáneamente para observar el comportamiento que tuvieron las señales en ambos canales durante un momento específico. A continuación se explican los tres modos de operación.

Modo de operación Normal. En este modo de operación, la memoria de despliegue está todo el tiempo habilitada, por momentos se escriben los datos provenientes de la conversión A/D y por momentos entra en lectura para desplegar la información en la pantalla del osciloscopio. La memoria de escritura permanece deshabilitada.

Modo de ver señal memorizada. En este modo de operación la memoria de despliegue se habilita para escribir la información nueva que va llegando del circuito de conversión A/D y se deshabilita todo el tiempo entre conversiones. Estos periodos de tiempo son aprovechados por la otra memoria para desplegar en la pantalla del osciloscopio la señal o señales memorizadas. Cuando llega un nuevo dato, esta memoria se deshabilita permitiendo que se renueve la información en la memoria de despliegue.

Modo de escritura. Una vez que la memoria de despliegue se ha llenado, se genera una señal que interrumpe al microcontrolador indicándole que la información que tiene puede ser memorizada. Si el usuario ha indicado al microcontrolador que escriba en memoria, se entrará a una rutina de escritura que pone a la memoria de despliegue en modo de lectura y habilita a la memoria de escritura para memorizar la información. Durante este modo de operación se seleccionan las direcciones provenientes de los contadores de frecuencia fija y se barren simultáneamente ambas memorias. Cuando termina la transferencia de información de la memoria de despliegue a la de escritura, se envía otra señal al microcontrolador indicándole que se ha terminado la escritura y se regresa al modo de operación con que estuviera funcionando antes de la interrupción.

Las terminales de datos de las memorias están interconectadas formando una canal de información común y esta información pasa a una etapa posterior de conversión digital-analógica para el despliegado de la señal en la pantalla del osciloscopio. Esta señal, junto con otras señales que llegan de otras partes del sistema y que permiten controlar la posición vertical de la señal desplegada constituyen el barrido vertical del osciloscopio o eje Y.

Programación:

La programación de los modos de operación permite cambiar la forma en que funciona el sistema para ver en la pantalla del osciloscopio ya sean las señales de entrada, las señales memorizadas o su nivel de referencia.

Ver señales de entrada y ver señales memorizadas: Las opciones SERIAL y VM, permiten respectivamente ver la señal de entrada o la señal memorizada de cualquiera de los dos canales.

La programación respectiva se encarga de encender el led correspondiente del modo de operación seleccionado y según sea el caso carga el registro de modo de operación del canal correspondiente con la información para que el sistema trabaje en el modo de operación deseado. Los diagramas de flujo de estas rutinas de programación se muestran en las figuras 6.4.3 y 6.4.4.

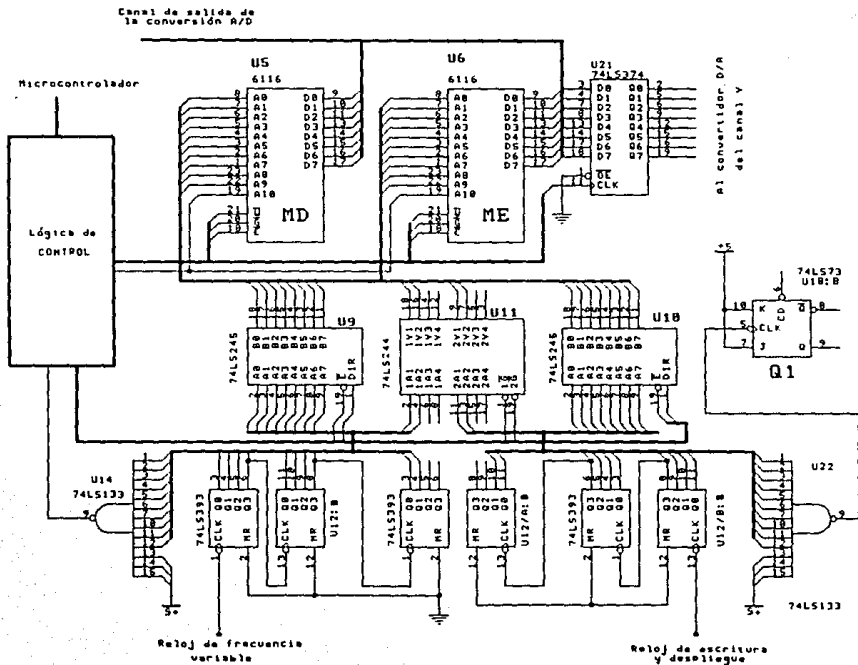


Figura d. e. 2 Diagrama del circuito de memorización

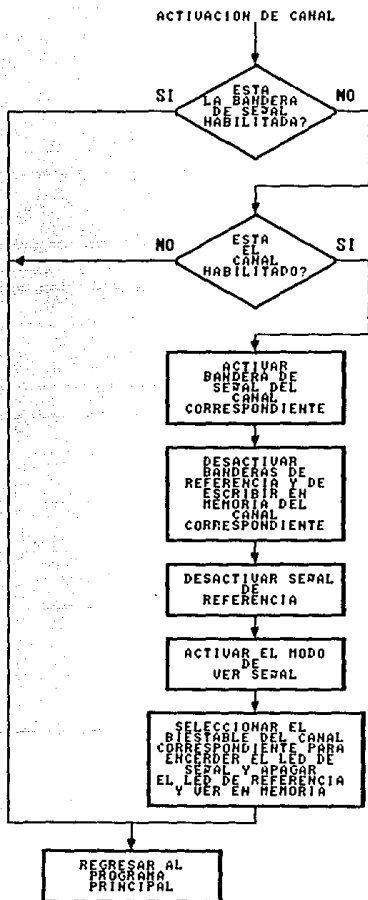


FIGURA 6.4.3. RUTINA DE VER SEÑAL DE ENTRADA.

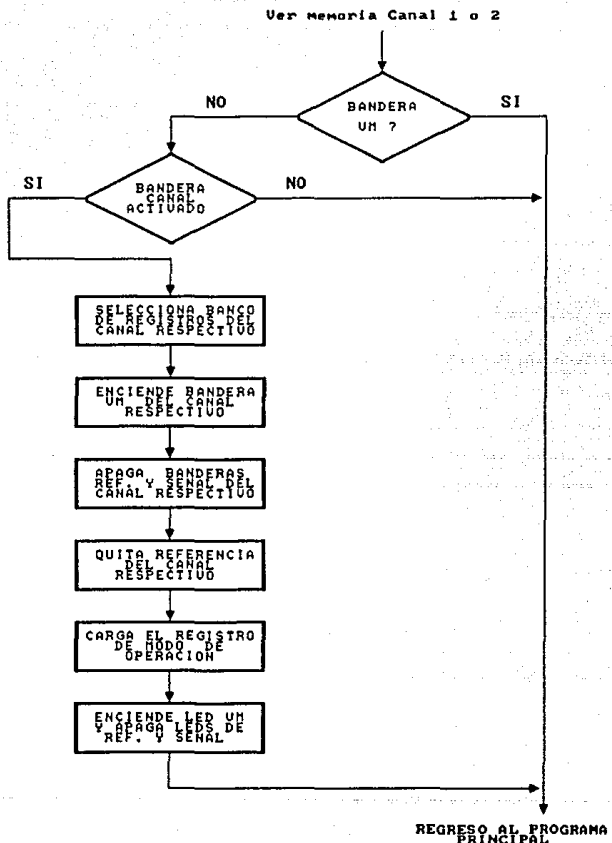


FIGURA 6.4.4 RUTINA DE VER MEMORIA CANAL 1 O CANAL 2

Interrupción contador 1 (INTT1): Esta interrupción tiene dos funciones. Una de ellas es enviar el modo de operación correspondiente cada que conmuta el biestable Q1 que indica que canal está siendo desplegado en la pantalla. Esta interrupción es generada cada vez que se completa un barrido en el eje horizontal del osciloscopio. En cada uno de estos barridos, se despliega la información proveniente de alguno de los dos canales, alternándose la información del canal 1 y la del canal 2. Al llegar la interrupción al microcontrolador, éste lee el estado en el que se encuentra el biestable y carga en el registro de despliegue la información contenida en el registro de modo de operación del canal que debe ser desplegado en la pantalla durante el siguiente barrido para que el sistema opere correctamente. El diagrama de flujo que muestra el funcionamiento de esta interrupción se muestra en la figura 6.4.6.

Ver nivel de referencias: Esta opción permite observar en la pantalla en nivel de referencia que tiene cada una de las señales. Las rutinas de programación generan una señal denominada REF1 o REF2 dependiendo del canal. Estas señales pasan a un circuito lógico junto con las señales Q1 y -Q1 del biestable que indica que canal está siendo desplegado. La función del circuito es impedir que llegue la información proveniente de las memorias al circuito de salida del eje Y con lo que únicamente se observa la componente de directa que modifica la posición de la señal. El diagrama de flujo se observa en la figura 6.4.5. El circuito lógico al que se hace referencia se muestra en la figura 6.2.1 en la sección correspondiente al circuito del eje Y.

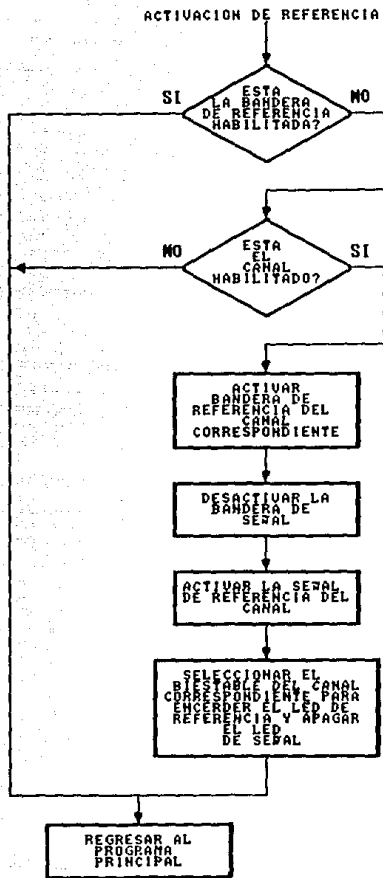


FIGURA 6.4.5. DIAGRAMA DE FLUJO DE LA OPCION VER EL NIVEL DE REFERENCIA DE LA SEÑAL.

Memorización de las señales: La memorización de las señales de entrada se puede realizar de dos maneras, una de ellas es memorizar la información de alguno de los dos canales independientemente una de otra y a diferente tiempo, la otra forma de memorización permite guardar la información presente en los dos canales durante un momento dado. Las opciones de teclado que indican como y cuando escribir en la memoria de escritura son tres: EM 1, EM 2, y EM 1/2, las cuales permiten escribir la información presente en el canal 1, en el canal 2 o bien, en ambos canales. La programación correspondiente a estas opciones se limita a encender los *leds* y banderas respectivas y son las rutinas de interrupción INT EXT1 (interrupción externa 1) y INT T1 (interrupción del contador 1), las que escriben en memoria. La interrupción INT EXT1 se genera cuando la memoria de despliegue ha sido escrita en su totalidad desde que se alcanzó el nivel de disparo. Si al llegar esta interrupción alguna de las banderas de escritura ha sido activada, el microcontrolador envía las señales de control necesarias para realizar la transferencia de información desde la memoria de despliegue hacia la de escritura para así memorizar una o las dos señales. La interrupción INT EXT1 permite escribir las señales separadamente y escribe la información del canal 1 durante la memorización de las dos señales. La interrupción INT T1, generada cuando ha sido escrito un canal (o realizado un barrido completo en la memoria de escritura), escribe posteriormente la información del canal 2. Los diagramas de flujo de estas rutinas se muestran en la figuras 6.4.6, 6.4.7, 6.4.8, 6.4.9 y 6.4.10.

INTERRUPCION CONTADOR UNO

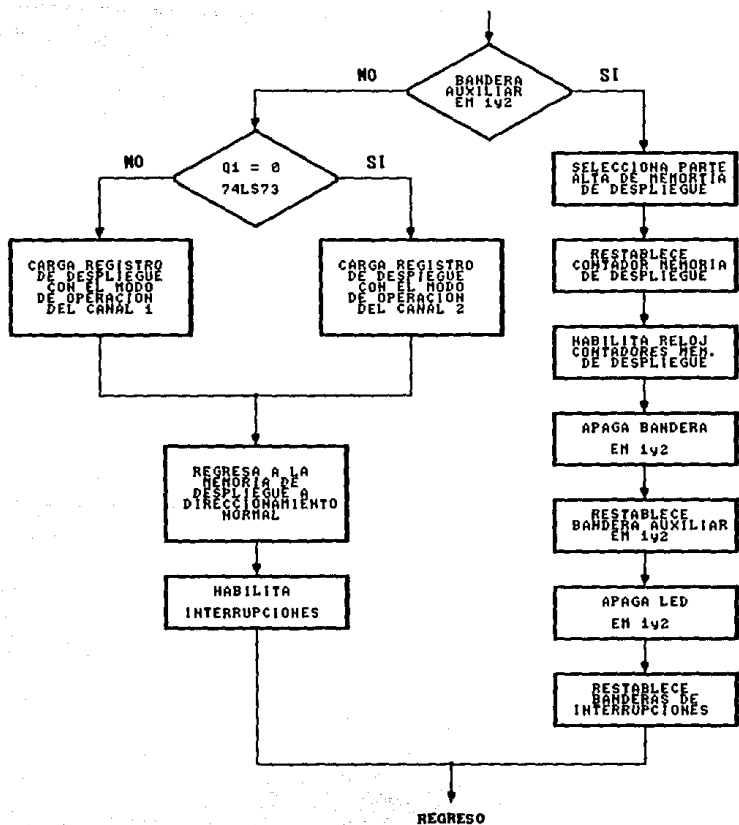


FIGURA 6.4.6 RUTINA DE CAMBIO DE CANAL DESPLIEGADO

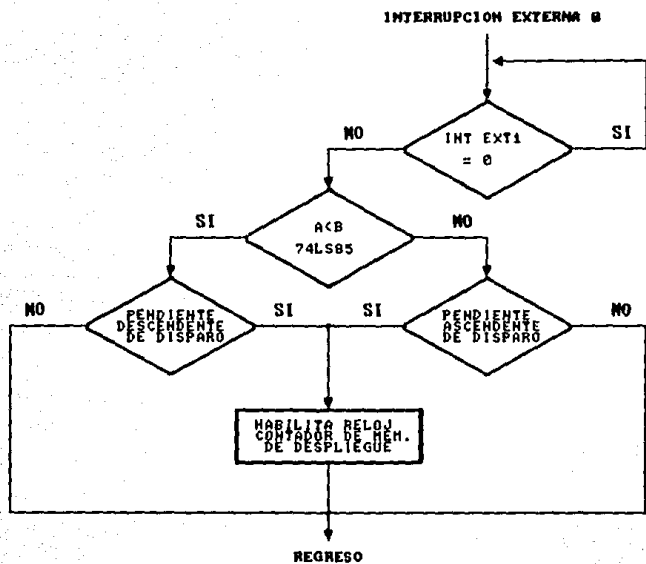


FIGURA 6.4.7 RUTINA DE DISPARO

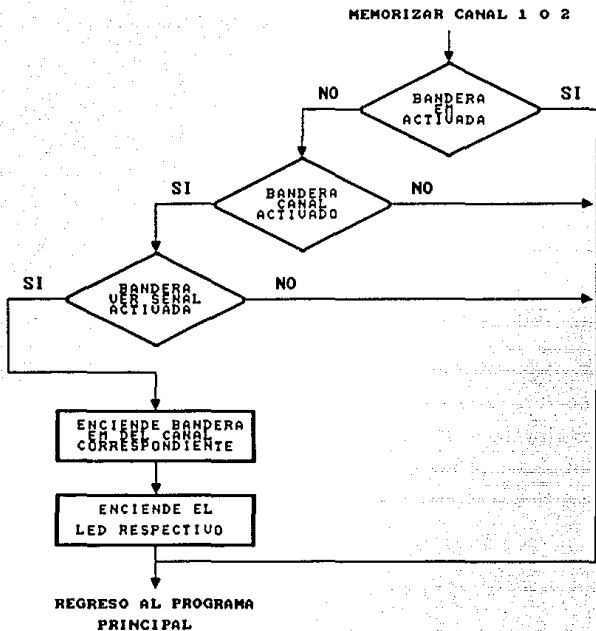


FIGURA 6.4.8 RUTINA DE ESCRIBIR EN MEMORIA CANAL 1 O 2

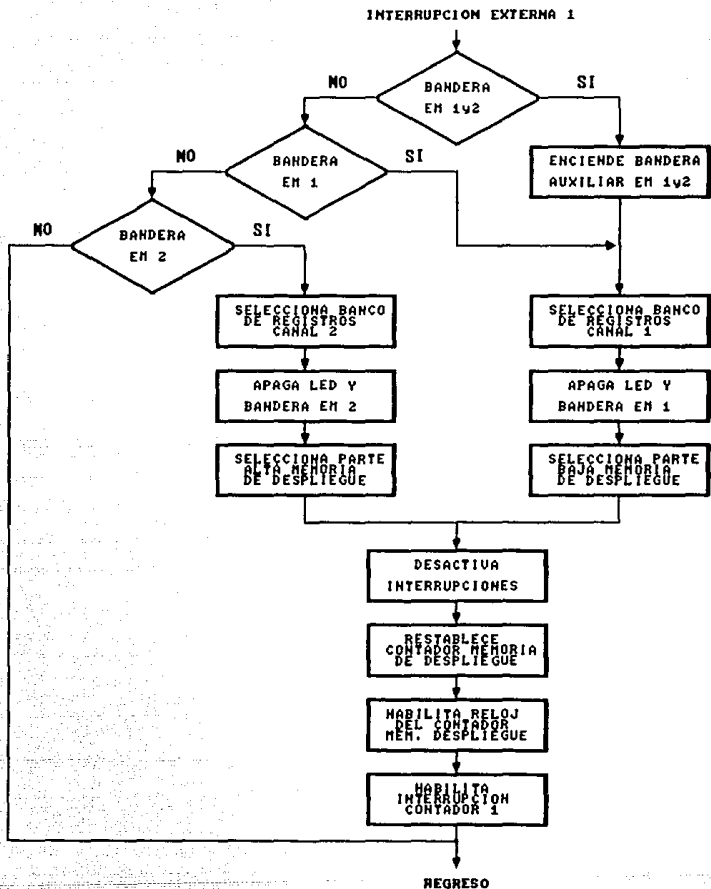


FIGURA 6.4.9 RUTINA DE MEMORIZAR SEÑALES DE ENTRADA

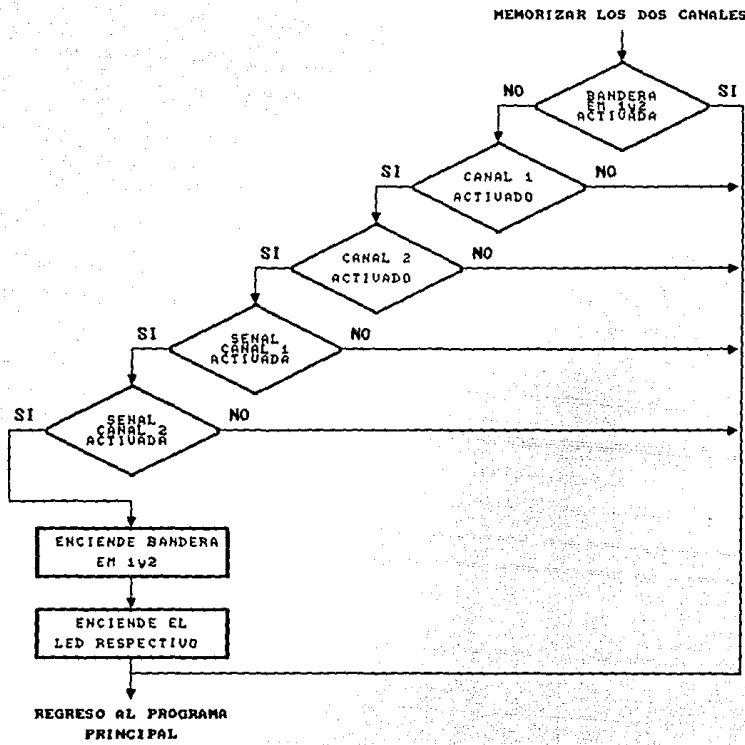


FIGURA 6.4.10 RUTINA DE MEMORIZAR AMBOS CANALES

6.5 Control de la Posición de las señales en la pantalla del osciloscopio.

La señal contenida en las memorias, va a formar parte del barrido vertical en el osciloscopio (eje Y). La interfaz tiene la capacidad de cambiar la posición de esta señal desplegada en la pantalla en movimientos hacia arriba o hacia abajo en la pantalla del osciloscopio. Esto implica mover la referencia de la señal.

La forma en que se controla la posición, es la siguiente: se obtiene la suma de la señal proveniente de las memorias ya convertida de digital a analógica, con un nivel de voltaje directo utilizando un circuito sumador por medio de un amplificador operacional en configuración inversora. Esta suma es la que nos proporciona la salida al eje Y de la interfaz.

El microcontrolador genera un código de salida por su puerto de datos, esta palabra digital, representa una posición determinada que se traduce en un nivel de voltaje directo por medio de un convertidor digital-analógico, de ocho bits. De este modo, cuando se desea cambiar la posición de cualquiera de las dos señales, basta seleccionar el canal correspondiente e indicarle al microcontrolador que genere un nuevo código para el convertidor D/A.

El microcontrolador internamente toma el registro correspondiente a la posición del canal que se selecciona, incrementa o decrementa según sea el caso, esto es suma ó resta un 1 al contenido del registro y saca esta información al puerto de datos. El microcontrolador también sabe si dicha posición llegó a su cuenta máxima, es decir los ocho bits en uno (1111 1111), o bien cuando se llegó a la mínima, todos los bits en cero (0000 0000), para no modificar el contenido del registro aunque se oprima la tecla correspondiente.

Por otro lado, hay que tomar en cuenta que por la misma señal proporcionada al eje Y de la interfaz, se tienen las señales de los dos canales, lo que implica que estas deben conmutarse durante el despliegue de la información esto es, se despliega primeramente la información de un canal en la pantalla del osciloscopio, terminado este barrido, se repite la misma secuencia para el siguiente canal, y así sucesivamente. Esta conmutación se realiza de la siguiente manera:

La información digital de la posición para los dos canales, dada por el microcontrolador, es retenida por dos circuitos integrados biestables de ocho bits, uno para cada canal. Ambos circuitos son TTL 74LS374 y tienen una señal de control que nos permite tener la salida en alta impedancia ("tercer estado lógico"). Este tercer estado lógico permite conectar ambas salidas de los dos circuitos biestables a la entrada de un solo circuito convertidor digital-analógico. Así cuando se está realizando el despliegue de uno de los canales, se activa el circuito de biestables correspondiente para sumar el nivel de voltaje directo correspondiente al nivel de posición de ese canal.

El convertidor digital analógico usado es el DAC0800 de ocho bits, el cual se selecciona porque permite tener a su entrada interfaz directa con circuitos TTL y se puede configurar de tal forma que, dada su entrada en escala completa positiva (los ocho bits de entrada en "1" lógico) y negativa (los ocho bits de entrada en "0" lógico); a su salida se tenga un nivel de voltaje analógico bipolar y simétrico.

En el diseño de la interfaz se determina tener un máximo nivel de posición de 5V y el mínimo de -5V, teniendo así un rango de 10V. Este valor máximo de 10V permite tener en la selección de la amplitud desde 0.5 a 2 volt/división de un osciloscopio, pues en la pantalla de la mayoría de estos instrumentos están divididos en forma cuadrículada teniendo una altura típica de 10 cuadros y al menos algún valor dentro de este rango de selección (de 0.5 a 2 Volt/división). El convertidor digital-analógico, DAC0800 permite como máxima salida +18V y un voltaje mínimo de -10V, y esta es otra de las razones de usar este circuito pues permite tener un rango aceptable.

Para tener entonces una salida de $\pm 5V$ por el convertidor se tienen dos entradas de referencia, positiva y negativa, que están limitadas por la corriente de escala completa (Full Scale Current -I_{FS}) que se especifica en el circuito integrado DAC0800, siendo de 2mA como límite máximo. En la configuración usada para este circuito, la referencia negativa la conectamos a tierra por medio de una resistencia. Entonces la referencia positiva debe drenar los 2mA. Para limitar esta corriente a la entrada, la resistencia de entrada a la referencia positiva es:

$$R_{REF} = \frac{5V}{0.002 A} = 2500 \Omega$$

Para no llegar al límite máximo de 2mA en la referencia positiva se utiliza una resistencia de 2.7K Ω . Entonces la corriente de entrada es:

$$I_{REF} = \frac{5 V}{2.7 k\Omega} = 1.85 \text{ mA}$$

Otra resistencia del mismo valor -2.7K Ω , se conecta en la referencia negativa a tierra para así tener una simetría en la entrada del convertidor.

Por otro lado, el convertidor proporciona salidas diferenciales de corriente que van conectadas a la entrada de un amplificador operacional en configuración convertidor de corriente a voltaje.

En la figura 6.5.1 se presenta un diagrama que corresponde a esta etapa del control de posición vertical de la señal al osciloscopio.

En este diagrama se puede observar que las terminales de habilitación de los circuitos biestables 74LS374, van conectados a dos señales mutuamente excluyentes denominadas Q y -Q respectivamente, las cuales son proporcionadas por otra etapa del sistema. Estas dos señales indican que canal se está desplegando en la pantalla. Si Q=1 y -Q=0 esto indica que se está sacando la información del canal 1 y si Q=0 y -Q=1 es la correspondiente al canal 2 de la interfaz.

Las señales de reloj de los 74LS374 (CLK) son generadas por el microcontrolador, el cual por medio de la programación determina cada uno de los bits que se deben activar para modificar la palabra digital de los biestables para cambiar la posición de las señales.

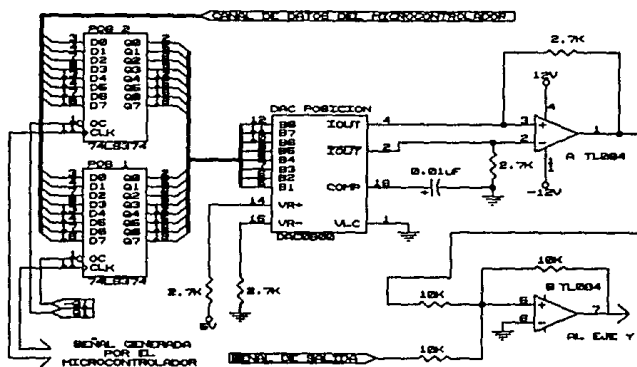


Figura 6.5.1. Circuito del control de posición.

Programación:

Para la programación de la nivel de posición, diagrama 6.5.2 de los dos canales, el usuario selecciona la tecla que corresponde a esta opción, por el canal correspondiente. El microcontrolador pregunta si habilitado el canal con el que se quiere mover la posición. Si no esta habilitado, el microcontrolador ignora a esta opción.

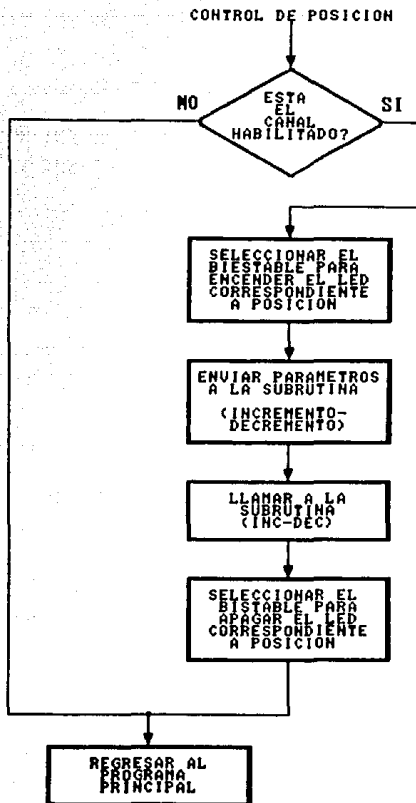
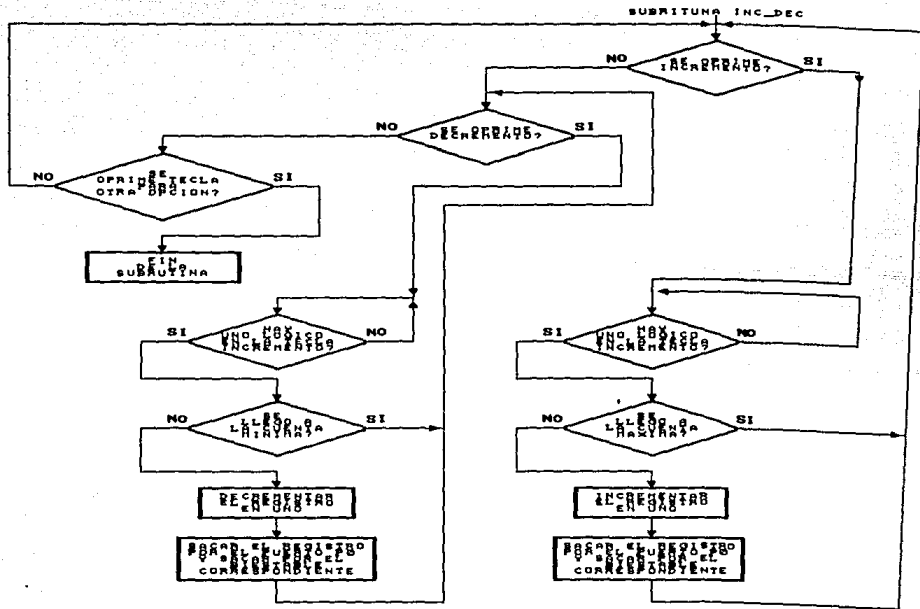


FIGURA 6.E.2. CONTROL DEL NIVEL DE POSICION.

Cuando se entra a esta opción, el microcontrolador activa el led correspondiente y entonces llama a la subrutina *inc-dec*, la cual recibe los parámetros de la posición y decodificación del circuito biestable correspondiente a la posición y canal.

Entonces, dentro de esta subrutina, el microcontrolador, pregunta si la posición se mueve hacia arriba o abajo, por medio de las teclas de incremento y decremento. Si el usuario selecciona la posición hacia arriba y se llega a la posición máxima, el microcontrolador ignora esta tecla si sigue oprimida. Del mismo modo sucede cuando se selecciona si se quiere mover la posición hacia abajo.

En la figura 6.5.3, se muestra la subrutina de *incremento-decremento*. En esta subrutina se envían dos parámetros que son compatibles con la selección del nivel de posición y la selección del nivel de disparo, que también es utilizada en esta opción. Dichos parámetros se obtienen de los registros del nivel de posición y nivel de disparo, del microcontrolador, uno para cada canal. El otro parámetro que es un valor constante para cada opción, que es la decodificación con que se selecciona el circuito biestable de ocho bits 74LS374, el cual captura la nueva información y que corresponde a determinada opción: nivel posición o nivel de disparo, para cada canal.



7.1 Señal proporcionada al Eje X del osciloscopio.

El eje X del osciloscopio es utilizado para realizar el barrido horizontal del haz electrónico sobre la pantalla.

El circuito del eje X se muestra en la figura 7.1.1. El elemento básico del circuito es un convertidor digital-analógico DAC-1022. Como se observa, la palabra digital de entrada al convertidor es generada por un conjunto de contadores binarios. Estos contadores son utilizados además para el direccionamiento de las memorias, con lo que se consigue sincronizar el barrido horizontal con la salida de información del eje Y.

Cuando llega la señal de reloj a los contadores (250 kHz en operación normal y 1MHz durante la memorización de las señales), éstos empiezan a cambiar de estado generando una secuencia binaria desde la cuenta 00000 00000 hasta 11111 11111. Estos diez bits de salida constituyen un canal común de información para direccionar las memorias y para que el convertidor genere un voltaje analógico variable proporcional al código digital de entrada.

La señal de reloj de 250 kHz llega constantemente a los contadores mientras el microcontrolador manda las señales de control necesarias para desplegar la información en los modos de operación normal (ver la señal de entrada presente en ese momento) y de ver en memoria (desplegar en la pantalla la señal previamente memorizada). Cuando el microcontrolador envía las señales para memorizar, el reloj de los contadores conmuta a una señal de 1MHz de frecuencia para transferir la información desde la memoria de despliegue a la de escritura lo más rápidamente posible.

De cualquier forma, el convertidor recibe en todo momento la palabra digital generada por los contadores y la convierte en un voltaje analógico. La configuración utilizada permite obtener 1024 valores de voltaje diferentes. Puesto que el barrido deseado es de $\pm 10V$ para tener la máxima resolución en la escala del osciloscopio de 2V/div (20 V/pantalla) y el circuito se comporta según se muestra en la tabla 7.1.1.

Entrada Digital	V salida
1 1 1 1 1 1 1 1 1 1	10V X 1022/1024
1 0 0 0 0 0 0 0 0 0	0
0 0 0 0 0 0 0 0 0 0	- 10V

Tabla 7.1.1. Voltajes de salida del circuito

Para calcular el valor de las resistencias a utilizar a fin de obtener la excursión de voltaje deseada se cuenta con las siguientes expresiones:

$$R_{17} = (2A_v - 1) R \quad (1)$$

$$\frac{R_{15}}{R_{1d}} = \frac{A_v}{A_v - 1} \quad (2)$$

$$R_{14} + R_{1d} \parallel R_{15} = R \quad (3)$$

$$A_v = \frac{V_{salida} \text{ (pico)}}{V_{ref}} \quad (4)$$

en donde $R = 20 \text{ k}\Omega$ y en este caso $V_{ref} = 2.5V$

de este modo se tiene que para obtener un voltaje de salida de $\pm 10V$ y teniendo un voltaje de referencia de $2.5V$, los valores de las resistencias a utilizar se calculan de la siguiente manera:

de (4) :

$$A_v = \frac{10}{2.5} = 4$$

de (1) :

$$R_{17} = (2(4) - 1) \times 20\text{k}\Omega = 140\text{k}\Omega \cong 150\text{k}\Omega$$

de (2) :

$$\frac{R_{15}}{R_{1d}} = \frac{4}{4 - 1} = 1.3333$$

Si $R_{1d} = 0.1R = 2\text{k} \cong 2.2 \text{ k}\Omega$ entonces:

$$R_{15} = 1.3333 (2.2\text{k}) = 2.9\text{k}\Omega \cong 3.3\text{k}\Omega$$

y finalmente de (3) :

$$R_{14} = 20\text{k} - \frac{(3.3\text{k} \times 2.2\text{k})}{(3.3\text{k} + 2.2\text{k})} = 18.68\text{k} \cong 18 \text{ k}\Omega$$

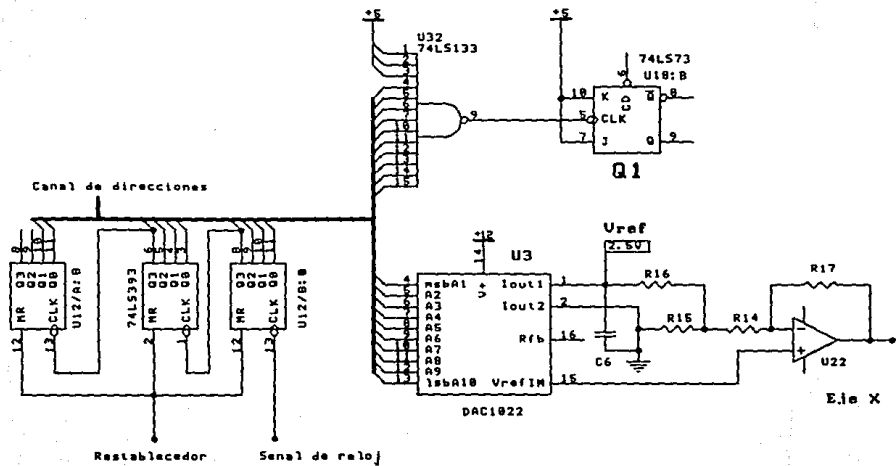


Figura 7.1.1. Circuito que proporciona el barrido horizontal.

7.2 Señal proporcionada al Eje Y del osciloscopio.

El circuito del eje Y integra dos señales diferentes en cada una de las dos señales desplegadas en la pantalla. Una de ellas es la información que representa a la señal de entrada al canal respectivo y la otra es un nivel de voltaje directo que permite variar la posición de esa señal cuando se muestra en la pantalla.

La señal del eje Y proporciona el barrido vertical y es, propiamente la señal que lleva la información hacia el osciloscopio. El circuito correspondiente se muestra en la figura 7.2.1.

El circuito del eje Y está constituido por cuatro partes principales. La primera parte es el circuito de conversión digital-analógica que convierte la información contenida en las memorias a su equivalente analógico. Un segundo convertidor digital-analógico proporciona un voltaje de directa que permite controlar la posición de las señales. La tercera etapa, que constituye propiamente la salida del circuito está formada por circuitos operacionales que suman el voltaje de la señal con su respectivo voltaje de posición. Adicionalmente se tiene un circuito que permite ver el nivel de referencia de cada una de las señales.

Señales provenientes de las memorias.

La conversión digital-analógica de la información contenida en las memorias se realiza por medio de un convertidor del tipo DAC 0800. Este convertidor es de 8 bits, con un tiempo de asentamiento de 100ns y según la configuración utilizada proporciona las salidas de voltaje mostradas en la tabla 7.2.1. El voltaje de salida se calcula haciendo uso de la expresión:

$$V_{sal} = \left[\frac{-255}{256} + \frac{2x}{256} \right] V_{ref}$$

si $V_{ref} = 5V$

Código de entrada digital	V salida (V)
1 1 1 1 1 1 1 1	+ 4.98
1 1 1 1 1 1 1 0	+ 4.94
1 0 0 0 0 0 0 0	+ 0.02
0 1 1 1 1 1 1 1	- 0.02
0 0 0 0 0 0 0 1	- 4.94
0 0 0 0 0 0 0 0	- 4.98

Tabla 7.2.1. Voltajes de salida del convertidor D/A de memorias.

La salida del amplificador operacional del circuito de conversión pasa a un multiplexor analógico CMOS 4052. Este circuito tiene por objetivo impedir el paso de la señal cuando se está operando en el modo de ver el nivel de referencia de la señal, con lo cual llega al circuito sumador solamente el voltaje de directa proveniente del otro convertidor que da la posición de la señal.

Nivel de referencia de las señales.

Toda señal desplegada en la pantalla de un osciloscopio tiene un nivel de referencia, normalmente cero volts, y las variaciones que presenta la señal son alrededor de este nivel de referencia para así determinar que porción de la señal es considerada positiva y cual negativa dependiendo del caso. Cuando son señales bioeléctricas por lo regular se presentan variaciones en ambos sentidos.

Ahora bien, al estar utilizando el osciloscopio resulta común que el usuario mueva la posición de las señales que aparecen en la pantalla para compararlas o simplemente para facilitar las mediciones.

Al mover las señales en la pantalla, el nivel de referencia se desplaza de igual manera que la señal y en muchas ocasiones resulta necesario saber en donde está localizado este nivel de referencia para determinar alguna característica de la señal. Es por esto que el sistema cuenta con una opción que permite mostrar en la pantalla en donde se localiza en un momento dado este nivel.

El nivel de referencia cero se encuentra inicialmente en un lugar determinado de la pantalla con un voltaje de posición cero, es decir no se le suma ninguna componente de directa a la señal proveniente de la conversión D/A. Cuando se modifica la posición de la señal en la pantalla lo que se está haciendo es agregar una componente, positiva o negativa a la señal.

En el circuito de la figura 7.2.1 se observa un conjunto de compuertas lógicas que permite mostrar en la pantalla únicamente la señal de voltaje directo impidiendo que se sume la señal proveniente de las memorias con lo que se logra mostrar el nivel de posición en cualquier lugar en el que se encuentre. Cada una de las dos compuertas AND recibe como entradas una señal proveniente del microcontrolador denominada Ref0 o Ref1, que corresponden a los canales 1 y 2 respectivamente, y otra señal proveniente del circuito biestable (Q1 o -Q1) que indica cual canal está siendo desplegado en ese momento. Este biestable conmuta cada vez que los contadores que controlan el barrido horizontal realizan una cuenta completa desde 00000 00000 hasta 11111 11111. De esta forma cuando se desea ver el nivel de referencia, la señal correspondiente Ref0 ó Ref1 se pone en estado bajo y durante el despliegue de la información de ese canal el circuito 4052 conmuta a la entrada que está atada a potencial cero evitando que llegue la señal de información al sumador quedando únicamente la componente de directa proveniente del circuito de posición con lo que se ve la pantalla el nivel de referencia.

Circuito Sumador

El circuito sumador proporciona una ganancia unitaria a las dos entradas y finalmente la suma pasa a un circuito inversor que aporta la señal entregada al eje Y del osciloscopio.

Los amplificadores operacionales son todos del tipo TL084 y son seleccionados de este tipo por tener las siguientes características:

-En un solo integrado se tienen 4 operacionales. Esto es conveniente en cuestión de reducción de espacio del sistema.

-Baja corriente de polarización de entrada: 50 pA.

-Baja corriente de alimentación: 7.2 mA.

-Alto slew rate: 13 V/ μ s. Esta es la principal característica a considerar ya que las señales de entrada, tanto la que proviene de la conversión de la información de las memorias como el nivel de posición están conmutando constantemente para integrar las dos imágenes que aparecen en la pantalla del osciloscopio. Es por esto que es necesario que los amplificadores operacionales tengan un buen slew rate para evitar distorsión de las señales de salida.

Eje Y

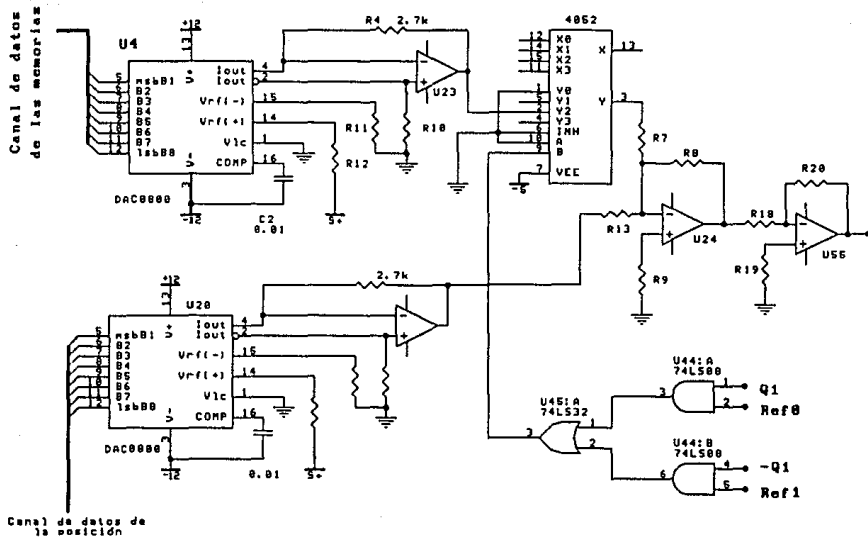


Figura 7.2.1. Circuito del Eje Y.

7.3 Señal proporcionada al Eje Z del osciloscopio.

El control sobre el eje Z es utilizado en las opciones de desactivar alguno de los canales o los dos si es el caso. El despliegue de las señales se realiza alternadamente, primero es desplegada la información correspondiente a la señal de un canal y luego la del otro. Así, si se desea desactivar algún canal, es decir, no ver la señal correspondiente en la pantalla, durante el despliegue de dicha señal el eje Z es desactivado de forma tal que el haz electrónico es inhibido y la señal del canal en cuestión desaparece.

En la figura 7.3.1 se muestra el diagrama electrónico básico del circuito. El despliegue de las señales, como se mencionó anteriormente, se realiza de manera alternada puesto que cada barrido de la memoria (1024 localidades) origina el cambio de estado de un circuito monoestable denominado Q1 que controla el paso de las señales a través del multiplexor analógico del eje Y.

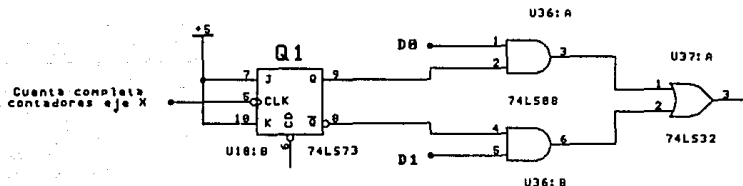


Figura 7.3.1. Circuito lógico de control del eje Z.

Las salidas del biestable, Q1 y -Q1, se aplican a dos compuertas AND como se muestra en el diagrama. Cada compuerta adicionalmente recibe una señal de control proveniente del microcontrolador. Estas señales son denominadas D0 (habilitación canal 1) y D1 (habilitación canal 2). Cuando se quiere desactivar un canal, la señal de control correspondiente debe ser forzada a nivel lógico cero. Esta salida es interpretada por el circuito como deshabilitar eje Z y en una etapa posterior es llevada al nivel de voltaje que necesita ser aplicado al eje Z del osciloscopio para que el haz electrónico desaparezca cuando se realiza el barrido de la información correspondiente al canal en cuestión. Este nivel de voltaje varía de osciloscopio a

osciloscopio, algunos manejan niveles TTL y algunos otros intensifican el haz luminoso con voltajes negativos y lo disminuyen con voltajes positivos. La figura 7.3.2, se muestra precisamente el circuito de salida que contempla ambos casos. Según el tipo de osciloscopio con que se cuente, el eje Z debe ser conectado a la salida 1, para osciloscopios que utilicen niveles TTL y a la salida 2 cuando se tiene un osciloscopio del segundo tipo. La selección se realiza moviendo un interruptor localizado a un lado del teclado de la interfaz.

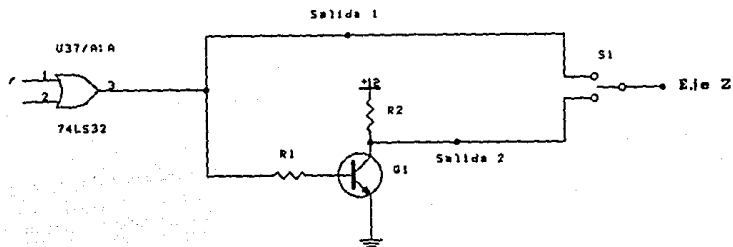


Figura 7.3.2. Salidas de control del eje Z.

Se puede observar que cuando ambas señales D0 y D1 están es nivel lógico bajo, la salida del circuito es también baja en todo momento independientemente del estado de Q1. Esto es interpretado por el circuito de salida como desactivar ambos canales y por consiguiente no se ve ninguna señal en la pantalla del osciloscopio.

Programación:

El circuito del eje Z permite "eliminar" las señales en la pantalla mandando las señales correspondientes al osciloscopio. Las rutinas de programación que generan estas señales son las denominadas CANAL 1 y CANAL 2. Los diagramas de flujo correspondientes se muestran en la figura 7.3.3.

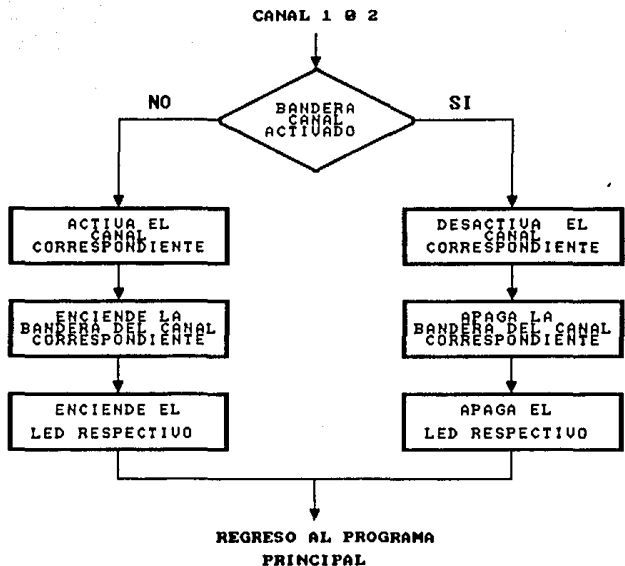


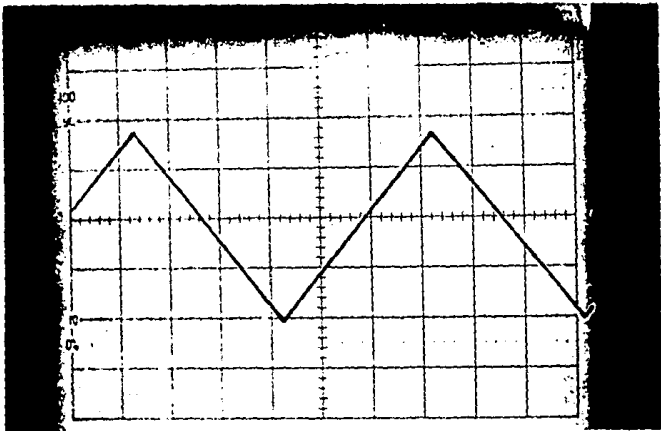
Figura 7.3.3 Rutinas para activar canal 1 o 2

Conclusiones

En este trabajo se construyó una interfaz que permite, además de memorizar las señales bioeléctricas de entrada, desplegar la información de forma tal que el usuario puede observar mejor todo este tipo de señales de baja frecuencia.

Puesto que en un osciloscopio común las señales de baja frecuencia se observan como un punto desplazándose en la pantalla, escribir la información digitizada en la memoria de despliegue y leerla continuamente tiene la gran ventaja de que las señales de baja frecuencia se ven como trazos aparentemente continuos, lo que facilita al usuario observar detalles de las formas de onda que resulta en muchas ocasiones difícil de hacer en un osciloscopio común.

De esta forma, las señales de muy baja frecuencia se van "construyendo" sobre la pantalla. Para ejemplificar esto supóngase que en un determinado momento se tiene una señal de entrada de forma triangular tal como se muestra en la figura A.



Inicialmente el osciloscopio presenta una onda triangular

Si ahora cambia la forma de onda de la señal de entrada, por ejemplo una onda senoidal de baja frecuencia, el sistema empezará a guardar la información digitizada en la memoria de despliegue escribiendo la nueva información sobre la información previa a medida que va llegando. Para llenar la memoria si se está muestreando a la frecuencia mínima de 122 Hz, será necesario un tiempo de 16.8 segundos para completar los 2k bytes de memoria de ambas señales de entrada. Ya que el tiempo entre conversiones es aprovechado para leer la información contenida en la memoria de despliegue a una frecuencia de 250 kHz, la información de salida es la señal triangular, presente inicialmente y la nueva señal que empieza a aparecer en la derecha de la pantalla como se observa en la figura B.

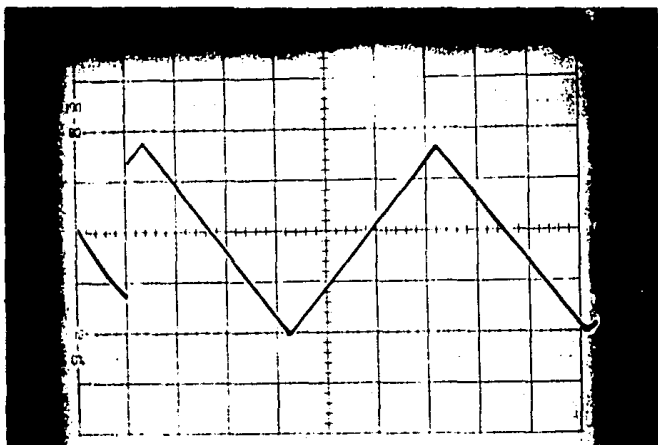


Figura B La pantalla del osciloscopio a dos segundos de haber aparecido la señal senoidal

El proceso de renovación de la información tardará 16.8 segundos y lo que se ve en la pantalla es la señal triangular que está siendo substituida lentamente por la nueva señal presente a la entrada. En las figuras C y D se observan otras dos etapas del proceso.

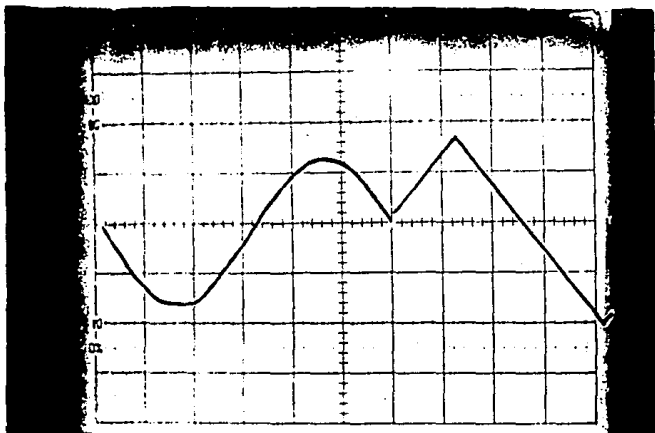


Figura C La pantalla del osciloscopio a diez segundos de haber aparecido la señal senoidal

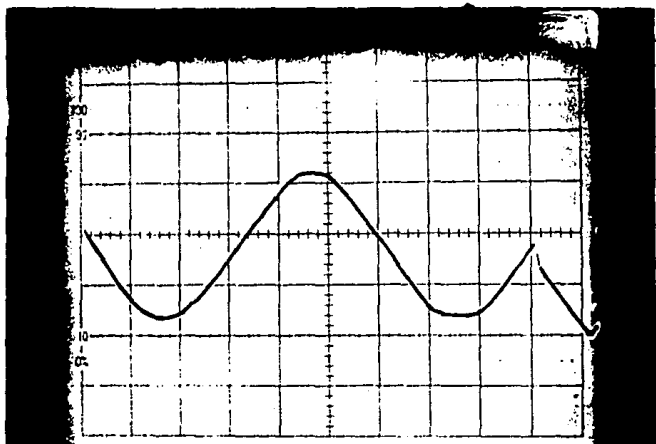


Figura D La pantalla del osciloscopio a 15 segundos de haber aparecido la señal senoidal

Otra ventaja del sistema es la capacidad de poder memorizar la información que se observa en la pantalla, lo que puede ser útil para posteriores análisis. Esta información memorizada se puede ver como señales fijas en la pantalla y ya que se tiene control sobre la posición de las mismas es factible desplazarlas para compararlas si se así se requiere. El disparo externo con que cuenta la interfaz permite analizar transitorios que se presenten a la entrada si la misma señal que comienza el transitorio es aplicada a la entrada de disparo externo.

El sistema puede ser utilizado en varias áreas de Neurociencias. En Neurofisiología puede ser útil para observar la actividad eléctrica del cerebro de animales de laboratorio durante los experimentos que se realizan. En otras áreas puede ser utilizado para observar potenciales evocados o la actividad característica del cerebro (EEG).

La figura E muestra la tarjeta principal del sistema en la cual se puede ver el circuito microcontrolador en la parte superior derecha y el circuito de memorización en la parte media superior.



Figura E Tarjeta principal del sistema

La figura F es una fotografía tomada al sistema en la etapa de pruebas. Se puede observar la tarjeta principal conectada a las tarjetas de teclado, base de tiempo y al osciloscopio utilizado.



Figura F El sistema completo en una etapa de prueba

En la fotografía de la figura G se ve la pantalla del osciloscopio con diferentes señales de entrada en los canales 1 y 2.

La figura H muestra al sistema ya instalado en el gabinete del Biominilab.

La figura I muestra al sistema en operación. Se pueden observar también los demás módulos del Biominilab. En la parte baja se ve a la izquierda el módulo del amplificador de alta ganancia, al centro la grabadora de señales bioeléctricas y a la derecha el módulo del lesionador de estructuras cerebrales.

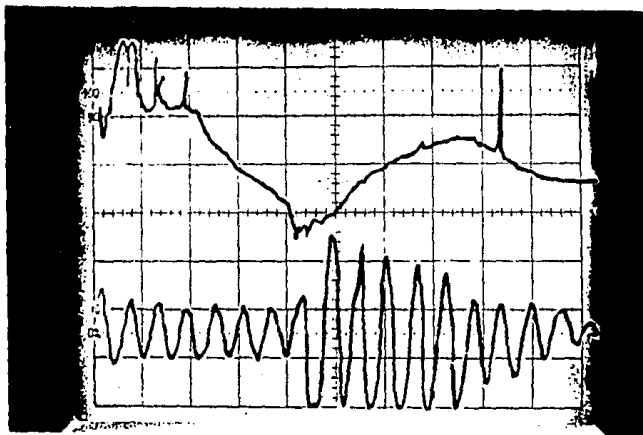


Figura G Un ejemplo de los dos canales del osciloscopio funcionando.



Figura H El sistema montado en el Biomilab.

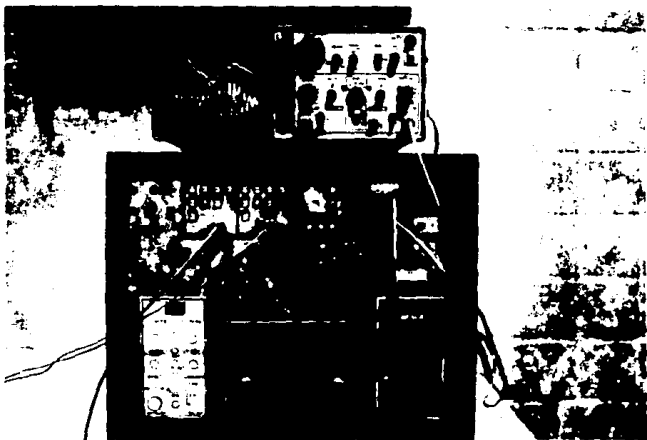


Figura I El sistema completo en operación

Apéndice A. Base de tiempo para las funciones del sistema

La base de tiempo con que cuenta el sistema, se usa para cuatro funciones:

A) Generar las frecuencias de muestreo para la adquisición de señales de entrada en el convertidor analógico digital. Se cuenta con diez rangos de frecuencias que se utilizan para la conversión. Se selecciona alguna de estas diez señales de reloj y entra al microcontrolador por medio de la interrupción *INT 0*, como se describió en la sección 4.6, del capítulo 4. Las selección de cual de las diez frecuencias entra se utiliza en la interrupción, se realiza con un circuito multiplexor 74LS150. El usuario por medio del teclado, informa al microcontrolador la frecuencia de muestreo. La frecuencia máxima de muestreo es de 62.5KHz y la mínima es de 122Hz. Las frecuencias utilizadas se muestran en la tabla A.1.

FRECUENCIA	TIEMPO
62.5 KHz	16 μ s
31.5 KHz	32 μ s
15.6 KHz	64 μ s
7.8 KHz	128 μ s
3.9 KHz	256 μ s
1.9 KHz	512 μ s
976 HZ	1024 μ s
488 HZ	2048 μ s
244 Hz	4096 μ s
122 Hz	8192 μ s

Tabla A.1. Frecuencias de conversión para el muestreo.

El usuario puede seleccionar paso a paso cada una de estas frecuencias mediante las teclas de incremento o decremento. En esta opción se tienen diez pasos de incremento o decremento, en vez de 256, como en las opciones de posición y nivel de disparo, utilizando por programación una rutina de retardo diferente.

Para que el usuario visualice qué frecuencia de muestreo está tomando, se utiliza un banco de diez diodos emisores de luz -*leds*, estos se activan con la salida de un decodificador de binario a decimal, 74LS42. Las entradas de este circuito son comunes con las del circuito multiplexor 74LS150 que selecciona la frecuencia de muestreo, y son proporcionadas por el microcontrolador, como se ve en la figura 4.3 del capítulo 4. Así, cuando el microcontrolador proporciona la palabra de cuatro bits y pasa por el circuito biestable 74LS374, se selecciona la frecuencia de muestreo junto con el *led* correspondiente a esta frecuencia. En la figura A.1 se muestra la interconexión entre el banco de *leds* y el circuito decodificador.

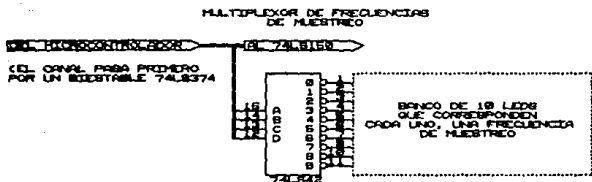


Figura A.1. Circuito decodificador 74LS42 que activa los leds que corresponden a la frecuencia seleccionada por el multiplexor 74LS150.

B) De la base de tiempo, se hace uso de señal de frecuencia de 1.9KHz, para hacer el barrido en los contadores de la matriz del teclado, descrito en el capítulo 5.

C) De la base de tiempo se obtiene una señal de frecuencia de 30.5Hz, para obtener el tren de pulsos utilizado en las teclas de incremento o decremento.

D) Otras señales que se obtienen de la base de tiempos son las señales de frecuencia de 250 kHz y 1MHz, que se utilizan para direccionar la memoria de despliegue durante la lectura y para direccionar las memorias de despliegue y de escritura durante la transferencia de información cuando se memoriza alguna señal de entrada.

La base de tiempo se forma a partir de un circuito oscilador controlado por cristal de cuarzo, como se muestra en la figura A.2. En este caso la frecuencia de oscilación del cristal determina la frecuencia base, 4MHz, y gracias a la estabilidad del cristal se puede mantener esta frecuencia constante a la salida. Para obtener los demás rangos de frecuencia, se usan dos circuitos contadores de doce etapas con acarreo, cada uno y son los circuitos integrados CMOS 4040. La salida de acarreo del 4040A es usada para generar la señal de reloj del 4040B. Se observa en la figura A.2 el circuito que genera las diferentes señales utilizadas en el sistema.

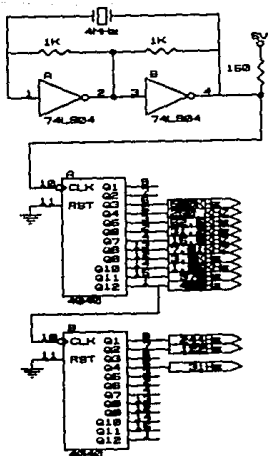


Figura A.2. Circuito de base de tiempo para el sistema

Programación:

En la figura A.3, se muestra el diagrama de flujo que corresponde a la opción de cambiar la razón de muestreo el cual consiste en lo siguiente:

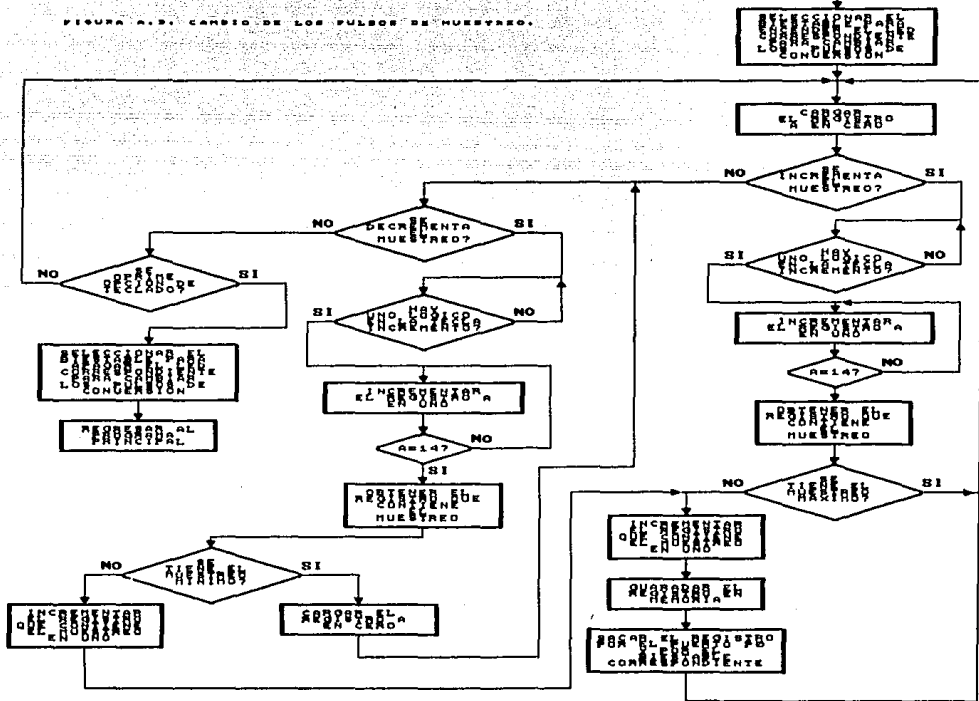
El microcontrolador, una vez que se tecléa esta opción, enciende el *led* correspondiente a dicha opción. Con las teclas de incremento y decremento el usuario, puede seleccionar si se desea otro muestreo, mayor o menor al respecto al ocurrente, automáticamente los *leds* del banco de muestreo van activándose de acuerdo a la selección dada por el usuario.

Cuando se llega a la máxima razón de muestreo, el microcontrolador ignora la tecla de incremento, si esta sigue oprimiéndose, lo mismo ocurre con la tecla de decremento si se llegó al mínimo muestreo.

Cuando se cambia a otra opción de la interfaz, la última razón de muestreo es la que queda activada junto con su *led* respectivo.

FIGURA A.3. CAMBIO DE LOS PULSOS DE MUESTREO.

CAMBIO PULSOS DE CONVERSION



APENDICE B.
Programa del microcontrolador.

Este apéndice muestra el listado completo del programa que contiene la memoria EPROM del microcontrolador. Ocupa aproximadamente 2k bytes de memoria y en él se pueden diferenciar las siguientes partes:

1. Instrucciones para el programa compilador. Los primeros renglones son instrucciones que sólo sirven para que el programa compilador interprete correctamente los mnemónicos y genere los archivos necesarios para utilizar el programa simulador.

2. Programación de puertos. Esta parte del programa proporciona las instrucciones necesarias para que el microcontrolador opere en la forma deseada.

3. Iniciación de condiciones. Este conjunto de instrucciones le indican al microcontrolador como iniciar al sistema, asignando un estado inicial al teclado, a los registros de opciones, banderas y algunos otros registros auxiliares. Además establece la prioridad de las distintas interrupciones utilizadas.

4. Programa principal. Esta parte lee constantemente la información proveniente del teclado asignando la dirección del programa correspondiente a cada opción cuando se oprime alguna tecla.

5. Rutinas de opciones. La mayor parte del programa está constituido por una serie de rutinas independientes. Estas rutinas contienen las instrucciones que le indican al microcontrolador que debe hacer en cada una de las funciones con que cuenta el sistema una vez que por medio del teclado se entra en alguna de estas rutinas.

6. La última parte de programa contiene las rutinas de interrupción. Estas rutinas de interrupción son las siguientes:

SUBINT0: Subrutina de interrupción externa cero. Esta interrupción es generada cada vez que la señal de referencia de entrada alcanza el nivel de disparo fijado por el microcontrolador. Esta rutina genera una señal que inicia el barrido de escritura de la memoria de despliegue tomando en consideración la pendiente de disparo seleccionada.

SUBINT1: Subrutina de interrupción externa uno. Esta interrupción aparece cada vez que la memoria de despliegue se llena permitiéndole al microcontrolador transferir la información a la memoria de escritura si así se requiere.

SUBT0: Subrutina de interrupción del contador 0. Esta interrupción genera el barrido horizontal y escribe la información en la memoria de despliegue. Es generada a una frecuencia determinada por la razón de muestreo seleccionada.

SUBT1: Subrutina de interrupción del contador 1. Selecciona el modo de operación de las memorias según el canal desplegado en la pantalla y ayuda en la transferencia de información entre las memorias durante la escritura.

Para comprender mejor el programa es conveniente definir que información está contenida en los registros a que se hace referencia en el listado del programa. Los registros utilizados son:

Banco de Registros 0

Registro	Función	Dirección
R0	Auxiliar	00 H
R1	Auxiliar	01 H
R2	Auxiliar	02 H
R4	Guarda modo de operación del canal 1	04 H
R5	Guarda modo de operación del canal 2	05 H
R6	Bandera de Escritura	06 H
R7	Ultimo modo de operación	07 H

Banco de Registros 1

Utilizado para guardar información del canal 1.

Registro	Función	Dirección
R0	Registro de Leds	08 H
R2	Nivel de amplificación	0A H
R4	Nivel de posición	0C H
R6	Nivel de disparo	0E H

Banco de Registros 2

Utilizado para guardar información del canal 2.

Registro	Función	Dirección
R0	Registro de Leds	10 H
R2	Nivel de amplificación	12 H
R4	Nivel de posición	14 H
R6	Nivel de disparo	16 H

Banco de Registros 3

Registro	Función	Dirección
R0	Registro de Leds	18 H
R4	Guarda el modo de operación durante el despliegue	1C H
R6	Frecuencia de muestreo y banderas de referencia	1E H

Además fueron utilizados algunos otros registros en la memoria RAM para guardar información. Los registros utilizados fueron los siguientes:

Localidad 21H

Banderas del canal 1.

Bit	Bandera
0	Amplificación 1
1	Ver en memoria 1
2	Referencia
3	Ver señal 1
4	Nivel de disparo 1
5	Posición Señal 1
6	Escribir en memoria
7	Canal 1 habilitado

Localidad 22H

Banderas del canal 2.

Bit	Bandera
0	Amplificación 2
1	Ver en memoria 2
2	Referencia
3	Ver señal 2
4	Nivel de disparo 2
5	Posición Señal 2
6	Escribir en memoria
7	Canal 2 habilitado

Localidad 23H Banderas de funciones comunes a los 2 canales.

Bit	Bandera
0	Filo de disparo ascendente
1	Disparo con canal 1
2	Disparo con canal 2
3	Disparo Automático
4	Disparo Externo 1
5	Escribir en ambas memorias
6	Segundos por división
7	Filo de disparo descendente

Localidad 24H Contiene el estado de algunas señales de salida.

Bit	Función
0	Activar disparo externo
1	Disparo con canal 1
2	Activar contadores rápidos
3	Restablecedor contadores rápidos
4	Deshabilitar canal 1
5	Deshabilitar canal 2
6	Escribir en canal 1
7	Escribir en canal 2

```

DEFER MAIN, CLASS=CODE, START=UJOOH
SEB #61H
LJMP INICIO
DRS 003H
LJMP SUBINTO
DRS 000H
LJMP SUBTO
DRS 0013H
LJMP SUBINT1
DRS 0013H
LJMP SUBT1
DRS 0024H

```

```

INICIO: NOV 5P, 624H          | INICIA APLICADOR DE PILA
|
| PROGRAMACION DE PUERTOS:
|
NOV IE, 000H                | DESHABILITA INTERRUPTONES
|
ANL A, 80000000B           | PROGRAMA P1 COMO SALIDA
NOV P1, A
|
DRL A, 81111111B         | PROGRAMA P0 COMO ENTRADA
NOV P0, A
|
ANL A, 81110110B         | PONE MODO DE OPERACION, MR ADC=0
| PROGRAMA P2.6=P2.7 COMO ENTRADAS
| Y HABILITACION RELOJ LENTO = 1
|
NOV P2, A
NOV ICH, A
NOV DM, 80000110B        | PONE MODO DE OPERACION CANAL 1
NOV OS, 80000110B        | PONE MODO DE OPERACION CANAL 2
|
NOV A, 800H
DRL A, 80011100B         | PROGRAMA PUERTO 3
|
| P3.0
| P3.1
| P3.2
| P3.3
| P3.4
| P3.5
| P3.6
| P3.7
DEC A
DEC B
INT E10
INT E11
INT I0
INT I1
DEC C
DEC D
|
NOV P3, A
NOV 24H, 80110101B
|
| BIT 0
| BIT 1
| BIT 2
| BIT 3
| BIT 4
| BIT 5
| BIT 6
| BIT 7
DEIT = 1
DISPARO CON CANAL 1
NO COMPUTACION RELOJ RAPIDO
REESTABLECER RELOJ RAPIDO
DO = 1
E1 = 1
EO = 1
E1 = 0
|
NOV P1, 24H
DRL P3, 42H
ANL P3, 83CH

```

```

| INICIACION DE CONDICIONES:
|
NOV R3, 8194
D3H1 R3, A1
AJMP B1
ACALL UN_SEB
AJMP C1
|
NOV P1, 80000000B       | APAGA LOS LEDS 3
DRL P3, 8B1H
ANL P3, 83CH
NOV P1, 80000000B       | APAGA LOS LEDS 2
DRL P3, 8B2H
ANL P3, 83CH
NOV P1, 80000000B       | APAGA LOS LEDS 1
DRL P3, 843H
ANL P3, 83CH
|
NOV 21H, 800H           | INICIA BANDERAS CANAL 1
NOV 22H, 800H           | INICIA BANDERAS CANAL 2
NOV 23H, 800H           | INICIA OTRAS BANDERAS
NOV 02H, 800H           | CONTADOR AUX
NOV 07H, 805EH           | RES AUX
|
NOV P0H, 80001000B     | SELECCIONA REGISTROS CANAL 1
NOV R2, 80FFH           | APP1 NIVEL INICIAL = 1
NOV P1, 80FFH           | SACA NIVEL DE AMPLIFICACION
DRL P3, 801H
ANL P3, 83CH
NOV R4, 81100000B       | POB 1
NOV P1, R4
DRL P3, 803H
ANL P3, 83CH
NOV R4, 81000000B       | NO 1
NOV P1, R4
DRL P3, 841H
ANL P3, 83CH
|
NOV P0H, 80001000B     | SELECCIONA REGISTROS CANAL 2
NOV R2, 80FFH           | APP2 NIVEL INICIAL = 1
NOV P1, 80FFH           | SACA NIVEL DE AMPLIFICACION
DRL P3, 807H
ANL P3, 83CH
NOV R4, 80100000B       | POB 2
NOV P1, R4
DRL P3, 840H
ANL P3, 83CH
NOV R4, 81000000B       | NO 2
|
DRL 21H, 81000100B     | ENCIENDE BANDERA CANAL 1 Y REF 1
NOV P0H, 80001000B

```

```

MOV R0H,01000100B      | ENCIENDE LEDS CANAL 1 Y REF 1
MOV R1, R0
DRL P3,001H
ANL P3,03CH

DRL T2H,01000100B      | ENCIENDE BANDERA CANAL 2 Y REF 2
MOV R0H,00010000B      | SELECCIONA BANCO 2
MOV ICH,01000100B      | ENCIENDE LEDS CANAL 2 Y REF 2
MOV R1, R0
DRL P3,000H
ANL P3,03CH

MOV R0H,00011000B      | SELECCIONA BANCO A
DRL T2H,000001011B      | SELECCIONA FD ACCIDENTE, DISPARO
                          | AUTOMATICO Y CON CANAL 1
                          | ENCIENDE FD ACCIDENTE ,D_A, DCI

MOV R1, R0
DRL P3,043H
ANL P3,03CH

MOV R0,00110000B       | SELECCIONA FRECUENCIA 1100 Y
                          | REF1 = REF2 = 0

MOV R1, R0
DRL P3,002H
ANL P3,03CH

MOV TP,00000010B      | PRIORIDAD INT TO
MOV T0D,001100110B      | SELECCIONA CONTADORES MODO 2
MOV TLO,00FFH
MOV TH0,00FFH
MOV TL1,00FFH
MOV TH1,00FFH
MOV TCDH,001010101B    | HABILITA CONTADORES
                          | E INTERRUPTIONES POR PLANCO
                          | HABILITA INTERRUPTIONES

MOV IE,010001111B

```

```

| INICIA PROGRAMA PRINCIPAL
|

```

```

LEE_TEC: JNB PO_2,LEE_TEC      | SIEMPRE NO TECLA AQUI SE QUEDA
MOV A,PO                 | LEE TECLADO
AJMP J9_PO_2,AQJ1        | SIEMPRE TECLA OPRIMIDA AQUI ESTA
                          |
                          | 11111000B
AQJ1: ANL A,00FFH
                          |
                          | POB_C1 01001000
OP_01: CJNE A,040H,OP_2      |
AJMP POB_C1
                          |
                          | POB_C2 01101000
OP_02: CJNE A,040H,OP_3      |
AJMP POB_C2
                          |
                          | NIVEL_DISPARO_C1 00011000
OP_03: CJNE A,010H,OP_4      |
AJMP HD_1
                          |
                          | NIVEL_DISPARO_C2 00111000
OP_04: CJNE A,010H,OP_5      |
AJMP HD_2
                          |
                          | RES/DIV7 10001000
OP_05: CJNE A,0000H,OP_6     |
AJMP RES_DIV
                          |
                          | DC17 10011000
OP_06: CJNE A,000H,OP_7      |
AJMP DC1
                          |
                          | DC27 10101000
OP_07: CJNE A,0000H,OP_8     |
AJMP DC2
                          |
                          | D_07 10110000
OP_08: CJNE A,0000H,OP_9     |
AJMP D_0
                          |
                          | CANAL 17 00000000
OP_09: CJNE A,000H,OP_10     |
AJMP CANAL_1
                          |
                          | CANAL 27 00100000
OP_10: CJNE A,020H,OP_11     |
AJMP CANAL_2
                          |
                          | REF 17 10000000
OP_11: CJNE A,000H,OP_12     |
AJMP REF1
                          |
                          | REF 27 10100000
OP_12: CJNE A,0000H,OP_13    |
AJMP REF2
                          |
                          | RESAL 17 01000000
OP_13: CJNE A,040H,OP_14     |
AJMP RESAL1
                          |
                          | RESAL 27 01100000
OP_14: CJNE A,040H,OP_15     |
AJMP RESAL2
                          |
                          | VH1 7 00010000
OP_15: CJNE A,010H,OP_16     |
AJMP VH1
                          |
                          | VH2 7 00110000
OP_16: CJNE A,030H,OP_17     |
AJMP VH2
                          |
                          | EBCR181R MER 17 01010000
OP_17: CJNE A,030H,OP_18     |
AJMP ER1
                          |
                          | EBCR181R MER 27 01110000
OP_18: CJNE A,070H,OP_19     |
AJMP ER2
                          |
                          | EBCR181R AMBAS MER? 11000000
OP_19: CJNE A,0000H,OP_20    |
AJMP ER1_2
                          |
                          | AMP 17 00001000
OP_20: CJNE A,000H,OP_21     |
AJMP AMP1
                          |
                          | AMP 27 00101000
OP_21: CJNE A,020H,OP_22     |
AJMP AMP2
                          |
                          | FD AMR18A 7 10010000
OP_22: CJNE A,070H,OP_23     |
AJMP FD_AMR
                          |
                          | FD AMR2D 7 11001000
OP_23: CJNE A,0000H,OP_24

```

AIMP FD_004
 DP_24 CAME 8,0000H,LEE_TEC 1 DISPARO EST ? 1011000
 AIMP DECT

1
 1 INICIAN RUTINAS DE OPCIONES
 1

***** CAMBIAR POSICION DE LA BETA *****

```

POB_C1: NOV PM,80000000B (SELECCIONA BANCO DE REG. 0
        JNB 21H,7,FIMP1 (CANAL_C1)

        DRL 08H,80010000B (ENCENDER LED 6 POS C1
        NOV P1,08H (Y PAGAR EL REGISTRO AL PUERTO P1
        DRL P3,961H (DEC. BIESTABLE LED3
        ANL P3,93CH (RELOJ BIESTABLE_LED3)

        NOV RO,0CH (ENVIAR PARAMETROS
        NOV R1,003H (A LA SUBROUTINA)

        CALL INC_DEC (LLAMADO A SUBROUTINA)

        ANL 08H,81101111B (APAGAR LED 6 POS C1
        NOV P1,08H (Y PAGAR EL REGISTRO AL PUERTO P1
        DRL P3,961H (DEC. BIESTABLE_LED3
        ANL P3,93CH (RELOJ BIESTABLE_LED3)

        NOV 0CH,RO (RESEÑAR PARAMETROS A ESTA OPCION)

FIMP1: AIMP LEE_TEC (PREGUNTA POR OPCION
        (DE TECLADO)

POB_C2: NOV PM,80000000B (SELECCIONA BANCO DE REG. 0
        JNB 23H,7,FIMP2 (CANAL_2)

        DRL 010H,80010000B (ENCENDER LED 6 POS C2
        NOV P1,010H (Y PAGAR EL REGISTRO AL PUERTO P1
        DRL P3,960H (DEC. BIESTABLE_LED3
        ANL P3,93CH (RELOJ BIESTABLE_LED3)

        NOV RO,010H (ENVIAR PARAMETROS
        NOV R1,940H (A LA SUBROUTINA)

        CALL INC_DEC (LLAMADO A SUBROUTINA)

        ANL 010H,81101111B (APAGAR LED 6 POS C 2
        NOV P1,010H (Y PAGAR EL REGISTRO AL PUERTO P1
        DRL P3,960H (DEC. BIESTABLE_LED3
        ANL P3,93CH (RELOJ BIESTABLE_LED3)

        NOV 010H,RO (RESEÑAR PARAMETROS A ESTA OPCION)

FIMP2: AIMP LEE_TEC (PREGUNTA POR OPCION
        (DE TECLADO)
  
```

***** MODIFICAR NIVEL DE DISPARO *****

```

ND_1: NOV PM,80000000B (SELECCIONA BANCO DE REG. 0
        JNB 21H,7,FIND1 (CANAL_C1)
        JNB 23H,1,FIND1 (SEAL_C1)
        JB 23H,1,FIND1 (PREGUNTAR SI ESTA HABILITADO
        (DISPARO NO C1)
        (PREGUNTAR SI ESTA HABILITADO EL
        (DISPARO AUTOMATICO)

        DRL 08H,80010000B (ENCENDER EL LED 3 NO C1
        NOV P1,08H (Y PAGAR EL REGISTRO AL PUERTO P1)
        DRL P3,961H (DEC. BIESTABLE_LED3
        ANL P3,93CH (RELOJ BIESTABLE_LED3)

        NOV RO,08H (ENVIAR PARAMETROS
        NOV R1,81H (A LA SUBROUTINA)

        CALL INC_DEC (LLAMADO A SUBROUTINA)

        ANL 08H,81101111B (APAGAR LED 3 NO C1
        NOV P1,08H (Y PAGAR EL REGISTRO AL PUERTO P1)
        DRL P3,961H (DEC. BIESTABLE_LED3
        ANL P3,93CH (RELOJ BIESTABLE_LED3)

        NOV 08H,RO (RESEÑAR PARAMETROS A ESTA OPCION)

FIND1: AIMP LEE_TEC (PREGUNTA POR OPCION
        (DE TECLADO)

ND_2: NOV PM,80000000B (SELECCIONA BANCO DE REG. 0
        JNB 22H,7,FIND2 (CANAL_C2)
        JNB 23H,3,FIND2 (SEAL_C2)
        JB 23H,3,FIND2 (PREGUNTAR SI ESTA HABILITADO
        (DISPARO NO C2)
        (PREGUNTAR SI ESTA HABILITADO EL
        (DISPARO AUTOMATICO)

        DRL 010H,80010000B (ENCENDER LED 3 NO C2
        NOV P1,010H (Y PAGAR EL REGISTRO AL PUERTO P1)
        DRL P3,960H (DEC. BIESTABLE_LED3
        ANL P3,93CH (RELOJ BIESTABLE_LED3)

        NOV RO,010H (ENVIAR PARAMETROS
        NOV R1,941H (A LA SUBROUTINA)

        CALL INC_DEC (LLAMADO SUBROUTINA)

        ANL 010H,81101111B (APAGAR LED 3 NO C2
        NOV P1,010H (Y PAGAR EL REGISTRO AL PUERTO 1
  
```

```

DRL P3,800H          ;DEC. BIESTABLE_LED8_2
ANL P3,83CH          ;RELOJ BIESTABLE_LED8_3
MOV 016H,R0          ;RESERVAR PARAMETROS A ESTA OPCION
FINND3: AJMP LEE_TEC  ;PREGUNTA POR OPCION
                                ;DE TECLADO

```

***** CAMBIAR FRECUENCIA DE MUESTRO *****

```

SEG_DIV:  DRL 18H,80100000H ;ENCENDER LED 7 SEG/DIV
          MOV P1,016H      ;Y PASAR EL REGISTRO AL PUERTO 1
          DRL P3,843H      ;DEC. BIESTABLE_LED8_1
          ANL P3,83CH      ;RELOJ BIESTABLE_LED8_1
          MOV 02H,800H     ;INICIA CONTADOR AUXILIAR

S_D3:    JNB P0.0,S_D1     ;SE OPRIME INCREMENTO?
SAU11:   JB P0.0,SAU11     ;ESPERA A QUE SE LEVANTE TECLA
          INC 02H
          MOV A,02H
          CJNE A,814H,S_D3

          MOV A,1EH        ;LEER EL CONTENIDO DEL REGISTRO
                                ;QUE CONTIENE EL VALOR DE SEG/DIV
          ANL A,80F0H
          CJNE A,80F0H,S_D2 ;EL REGISTRO ES IGUAL A 90?
          AJMP S_D3

S_D2:    ADD A,8010H
          MOV B,1EH
          ANL B,80F0H
          DRL A,B
          MOV 016H,A
          AJMP S_D4

S_D1:    JNB P0.1,S_D5     ;SE OPRIME DECREMENTO?
SAU12:   JB P0.1,SAU12     ;ESPERA A QUE SE LEVANTE TECLA
          INC 02H
          MOV A,02H
          CJNE A,814H,S_D3

          MOV A,1EH        ;LEER EL CONTENIDO DEL REGISTRO
                                ;QUE CONTIENE EL VALOR SEG/DIV
          ANL A,80F0H
          CJNE A,800H,S_D4 ;EL REGISTRO ES IGUAL A 00?
          AJMP S_D1

S_D5:    JB P0.2,S_D7
          AJMP S_D3

S_D4:    SUBB A,810H
          MOV B,1EH
          ANL B,80F0H
          DRL A,B
          MOV 016H,A
                                ;PASARLO AL REGISTRO
                                ;QUE CONTIENE EL VALOR SEG/DIV

S_D4:    MOV P1,016H
          DRL P3,882H
          ANL P3,83CH
          MOV 02H,800H
          AJMP S_D3
                                ; REESTABLECE EL CONTADOR AUXILIAR

S_D7:    ANL 016H,810111111B ;APAGAR LED 7 SEG/DIV
          MOV P1,016H      ;Y PASAR EL REGISTRO AL PUERTO 1
          DRL P3,843H      ;DEC. BIESTABLE_LED8_1
          ANL P3,83CH      ;RELOJ BIESTABLE_LED8_1
          LJMP LEE_TEC

```

***** CAMBIAR EL CANAL DE DISPARO *****

```

DC1:    JB 23H.1,DC1_1    ;ESTA ACTIVADA LA BANDERA DC_1?
          CLR 23H.2
          CLR 23H.4
          SETB 23H.1
                                ;SI NO ESTA ACTIVADO LOS DEMAS
                                ;DISPAROS DESACTIVARLOS
                                ;Y ACTIVAR DC_1
          SETB 24H.0
          CLR 24H.1
          MOV P1,26H
          DRL P3,842H
          ANL P3,83CH
                                ;DESACTIVAR DISPARO EXTEND
                                ;ACTIVAR LA SEÑAL DE DISPARO DC_1
          ANL 18H,81110010B
          DRL 18H,80000010B ;APAGAR TODOS LOS LEDS DE DISPARO
          MOV P1,18H      ;Y ENCENDER EL LED CORRESPONDIENTE A DC_1
          DRL P3,843H      ;PASAR EL REGISTRO AL PUERTO 1
          ANL P3,83CH      ;DEC. BIESTABLE_LED8_1
          ;RELOJ BIESTABLE_LED8_1
          JB 23H.3,DC1_1
                                ;BRINCA SI ES DISPARO AUTOMATICO
          MOV P1,0EH
          DRL P3,841H
          ANL P3,83CH
                                ;EL CONTENIDO DEL D_C1 AL P1
                                ;DEC. BIESTABLE_NO
                                ;RELOJ BIESTABLE_NO

DC1_1:   AJMP LEE_TEC

DC2:    JB 1AH,DC2_1
          CLR 23H.1
          CLR 23H.4
          SETB 23H.2
                                ;ESTA ACTIVADA LA BANDERA DC_2?
                                ;SI NO ESTA ACTIVADO LOS DEMAS
                                ;DISPAROS DESACTIVARLOS
                                ;Y ACTIVAR DC_2

```

```

BETS 244.0
      BETS 244.1
MOV P1,244
OPL P3,4424
ANL P3,4324

ANL 184,0111010018
OPL 184,0000010008
MOV P1,184
OPL P3,4434
ANL P3,4324

JB 234.3,DC2_1

MOV P1,144
OPL P3,4414
ANL P3,4324

DC2_1) AJMP LES_TEC

***** DISPARO AUTOMATICO *****

DA1) JB 234.3,DA_1
      BETS 234.3
      CLR 234.4
      BETS 244.0
      MOV P1,244
      OPL P3,4424
      ANL P3,4324

      JNB 234.1,DA_3
      ANL 184,0111000018
      OPL 184,0000010008
      MOV P1,184
      OPL P3,4434
      ANL P3,4324

      CLR 244.1
      MOV P1,244
      OPL P3,4424
      ANL P3,4324

      AJMP DA_3

DA_2) ANL 184,0111000018
      OPL 184,0000010008
      MOV P1,184
      OPL P3,4434
      ANL P3,4324

      BETS 244.1
      MOV P1,244
      OPL P3,4424
      ANL P3,4324

DA_3) MOV P1,0100000008
      OPL P3,4414
      ANL P3,4324
      AJMP DA_2

DA_3) JNB 234.1,DA_4
      CLR 234.3
      ANL 184,0111000018
      OPL 184,0000010008
      MOV P1,184
      OPL P3,4434
      ANL P3,4324

      CLR 244.1
      MOV P1,244
      OPL P3,4424
      ANL P3,4324

      MOV P1,044
      OPL P3,4414
      ANL P3,4324
      AJMP DA_3

DA_4) CLR 234.3
      ANL 184,0111000018
      OPL 184,0000010008
      MOV P1,184
      OPL P3,4434
      ANL P3,4324

      BETS 244.1
      MOV P1,244
      OPL P3,4424
      ANL P3,4324

      MOV P1,144
      OPL P3,4414
      ANL P3,4324

DA_5) LJMP LES_TEC

***** RUTINA DE INCREMENTO O DECREMENTO DE FUNCIONES *****

INC DEC: JNB PO.0,ET13
ET17: JB PO.0,ET17
      CJNE NO_ROFFN,ET18
      AJMP INC_DEC
ET18: INC
ET14: MOV P1,80
      MOV A,R1
      OPL P3,0
      DPHNE TECLA INCREMENTO
      COMPARA SI LLEGO A HAS
      SACAR DATO POR EL PUERTO
      SACAR POR EL DEC. CORRESPONDIENTE

```



```

ANL P3,03CH          | CLR AL LATCH CORRESPONDIENTE
AJMP INC_DEC         |
ET11: JB PO,1,ET13    | OPRINE TECLA DECREMENTO?
                    | (PREGUNTAR SI SE OPRINIO TECLA
                    | LMO SE HA OPRINIDO NINGUNA TECLA
ET13: CINE RO,000H,ET16 | (COMPARA SI LLEGO A MIN
AJMP INC_DEC
ET14: DEC RO
AJMP ET14
ET12: RET

LN MSR: MOV RO,PODH   | SUBROUTINA DE RETARDO
ET1_D: MOV R1,PODH
        CINE RO,NORH,ET1_A
        AJMP ET1_B
ET1_A: INC RO
ET1_C: CINE R1,OFFH,ET1_C
        AJMP ET1_D
ET1_C: INC R1
ET1_B: AJMP ET1_E
        RET

```

***** ACTIVAR / DEACTIVAR CANALES *****

```

CANAL1: JB 21H,7,APABA1 | SI YA ESTA ACTIVADO DE APABA
        ORL 21H,01000000H | ENCIENDE BANDERA CANAL1
        BETB 24H,4        | ACTIVA CANAL 1
        MOV P1,24H
        ORL P3,042H
        ANL P3,03CH

        MOV P0H,00001000B | SELECCIONA BANCO 2
        MOV RO,21H
        MOV P1,RO
        ORL P3,001H
        ANL P3,03CH
        AJMP LES_TEC

APABA1: CLR 24H,4        | DEACTIVA CANAL 1
        MOV P1,24H
        ORL P3,042H
        ANL P3,03CH

        MOV P0H,00001000B | SELECCIONA BANCO 2
        MOV ORH,PODH
        MOV P1,RO
        ORL P3,001H
        ANL P3,03CH
        CLR 21H,7
        AJMP LES_TEC

```

```

CANAL2: JB 22H,7,APABA2 | SI YA ESTA ACTIVADO DE APABA
        ORL 22H,01000000H | ENCIENDE BANDERA CANAL2
        BETB 24H,5        | ACTIVA CANAL 2
        MOV P1,24H
        ORL P3,042H
        ANL P3,03CH

        MOV P0H,00001000B | SELECCIONA BANCO 3
        MOV RO,22H
        MOV P1,RO
        ORL P3,001H
        ANL P3,03CH
        AJMP LES_TEC

APABA2: CLR 24H,5        | DEACTIVA CANAL 2
        MOV P1,24H
        ORL P3,042H
        ANL P3,03CH

        MOV P0H,00001000B | SELECCIONA BANCO 3
        MOV ORH,PODH
        MOV P1,RO
        ORL P3,001H
        ANL P3,03CH
        CLR 22H,7
        AJMP LES_TEC

```

***** VER EL NIVEL DE REFERENCIA DE LAS SEÑALES *****

```

REF1: JB 21H,2,FINR1   | REGRESA SI YA ESTABA HABILITADA
        JNB 21H,7,FINR1 | REGRESA SI CANAL 1 NO HABILITADO
                    | (REGRESA SI NO ESTABA EN SEÑAL
        BETB 21H,2      | ENCIENDE BANDERA REF1
                    | (APABA BANDERA SEÑAL 1
        CLR 21H,3

        MOV P0H,00001000B | SELECCIONA REGISTROS DEL CANAL 1
        ORL ORH,00000100B | ENCIENDE LED REF 1, APABA LED 01
        ANL ORH,01110111B
        MOV P1,RO
        ORL P3,001H
        ANL P3,03CH

        MOV P0H,00001000B | SELECCIONA BANCO 4
        ANL 10H,01111011B | SACA SEÑAL REF 1 (R6)
        MOV P1,R6
        ORL P3,002H
        ANL P3,03CH

FINR1: AJMP LES_TEC    | FIN REF 1

```

```

REF2: JB 22H.3,F1M2      ; RESERVA SI YA ESTABA HABILITADA
      JNB 22H.3,F1M2     ; RESERVA SI CANAL 2 NO HABILITADO
      JNB 22H.3,F1M2     ; RESERVA SI NO ESTABA B2AL
      RETB 22H.3        ; ENCIENDE BANDERA REF 2
      CLR 22H.3         ; APAGA BANDERA B2AL 2
      MOV PBW,0001000B   ; SELECCIONA REGISTROS DEL CANAL 2
      ORL 10H,00000100B  ; ENCIENDE LED REF 2, APAGA LED B2
      ANL 10H,01111011B
      MOV P1,#0
      ORL P3,#02H
      ANL P3,#3CH
      MOV PBW,0001000B   ; SELECCIONA BANCO 4
      ANL 18H,01111011B ; SACO B2AL REF 2 (NA)
      MOV P1,#A
      ORL P3,#02H
      ANL P3,#3CH
FIN2: AJMP LEE_TEC      ; FIN REF 2
;***** VER B2AL DE ENTRADA EN LA PANTALLA *****
B2AL1: JB 21H.3,F1M1    ; RESERVA SI YA SE ACTIVO ESTA OPCION
      JNB 21H.3,F1M1    ; RESERVA SI CANAL ESTA DESHABILITADO
      MOV PBW,00011000B ; SELECCIONA BANCO 4
      RETB 21H.3        ; PONE BANDERA B2AL 1
      ANL 21H,01111001B ; APAGA BANDERAS DE REF Y VH
      ORL 1EH,00000100B ; QUITA REFERENCIA CANAL 1
      MOV P1,#A
      ORL P3,#02H
      ANL P3,#3CH
      MOV 04H,00001100B ; PONER EN MODO DE VER B2AL
      MOV PBW,0001000B   ; SELECCIONA BANCO 2
      MOV 08H,21H
      MOV P1,#0
      ORL P3,#01H
      ANL P3,#3CH
FIN1: AJMP LEE_TEC      ; FIN B2AL 1
;*****
B2AL2: JB 22H.3,F1M2    ; RESERVA SI YA SE ACTIVO ESTA OPCION
      JNB 22H.3,F1M2    ; RESERVA SI CANAL ESTA DESHABILITADO
      MOV PBW,00011000B ; SELECCIONA BANCO 4
      RETB 22H.3        ; PONE BANDERA B2AL 2
      ANL 22H,01111001B ; APAGA BANDERAS DE REF Y VH
      ORL 1EH,00000100B ; QUITA REFERENCIA CANAL 2
      MOV P1,#A
      ORL P3,#02H
      ANL P3,#3CH
      MOV 05H,00001100B ; PONER EN MODO DE OPERACION
      MOV PBW,0001000B   ; SELECCIONA BANCO 3
      MOV 10H,22H
      MOV P1,#0
      ORL P3,#02H
      ANL P3,#3CH
FIN2: AJMP LEE_TEC      ; FIN B2AL 2
;***** VER B2AL MEMORIZADA EN LA PANTALLA *****
VH1: JB 21H.1,F1M1      ; RESERVA SI YA ESTABA HABILITADA
      JNB 21H.1,F1M1     ; RESERVA SI CANAL NO HABILITADO
      MOV PBW,00011000B ; BANCO 4
      RETB 21H.1        ; PONE BANDERA VH
      ANL 21H,01111001B ; APAGA BANDERAS REF Y B1
      ORL 1EH,00000100B ; QUITA REFERENCIA CANAL 1
      MOV P1,#A
      ORL P3,#02H
      ANL P3,#3CH
      MOV 04H,00001011B ; PONER EN MODO VER EN MEMORIA
      MOV PBW,0001000B   ; SELECCIONA BANCO 2
      ORL 08H,00000100B  ; PONE LED VH 1
      ANL 08H,01111011B ; APAGA LEDB B1 Y REF 1
      MOV P1,#0
      ORL P3,#01H
      ANL P3,#3CH
FIN1: AJMP LEE_TEC      ; FIN VH 1
;*****
VH2: JB 22H.1,F1M2      ; RESERVA SI YA ESTABA HABILITADA
      JNB 22H.1,F1M2     ; RESERVA SI CANAL 2 NO HABILITADO
      MOV PBW,00011000B ; SELECCIONA BANCO 4
      RETB 22H.1        ; PONE BANDERA VH 2
      ANL 22H,01111001B ; APAGA BANDERAS REF2 Y B2
      ORL 1EH,0001000B   ; QUITA REFERENCIA CANAL 2
      MOV P1,#A
      ORL P3,#02H
      ANL P3,#3CH
      MOV 05H,00001011B ; PONER EN MODO VER EN MEMORIA
      MOV PBW,0001000B   ; SELECCIONA BANCO 3
      ORL 10H,00000100B  ; PONE LED VH 2
      ANL 10H,01111001B ; APAGA LEDB B2 Y REF 2

```

MOV P1, R0
OPL P3, #00H
ANL P3, #3CH

FINAMP: AJMP LEE_TEC ; FIN VN 2

***** MEMORIZAR BEAL *****

EN1: JB Z1H.6, F1NEH1 ; RESPESA SI YA ESTABA HABILITADA
JNB Z1H.7, F1NEH1 ; RESPESA SI NO HAY CANAL 1
JNB Z1H.3, F1NEH1 ; RESPESA SI NO HAY CANAL 2
SETS Z1H.6 ; PONE BANDERA EN1
MOV P1H, #00010000H ; SELECCIONA BANCO 2
OPL 00H, #01000000H ; ENCIENDE LED EN1
MOV P1, R0
OPL P3, #01H
ANL P3, #3CH

F1NEH1: AJMP LEE_TEC ; FIN EN 1

EN2: JB Z2H.6, F1NEH2 ; RESPESA SI YA ESTABA HABILITADA
JNB Z2H.7, F1NEH2 ; RESPESA SI NO HAY CANAL 1
JNB Z2H.3, F1NEH2 ; RESPESA SI NO HAY CANAL 2
SETS Z2H.6 ; PONE BANDERA EN2
MOV P1H, #00010000H ; SELECCIONA BANCO 3
OPL 10H, #01000000H ; ENCIENDE LED EN2
MOV P1, R0
OPL P3, #00H
ANL P3, #3CH

F1NEH2: AJMP LEE_TEC

***** MEMORIZAR ANDAS BEAL *****

EN1_2: JB Z3H.3, F1NEH12 ; RESPESA SI YA SE ACTIVO
JNB Z1H.7, F1NEH12 ; PRESUNTA POR CANAL Y BEAL
JNB Z1H.3, F1NEH12
JNB Z2H.3, F1NEH12
JNB Z2H.3, F1NEH12 ; ENCIENDE BU BANDERA
SETS Z3H.3 ; ENCIENDE LED EN 1/2
MOV P1H, #00011000H
OPL 10H, #00100000H
MOV P1, R0
OPL P3, #43H
ANL P3, #3CH

F1NEH12: AJMP LEE_TEC ; FIN EN 1/2

***** AMPLIFICAR BEAL *****

AMP1: JNB Z1H.7, F1NAMP1
JNB Z1H.3, F1NAMP1 ; SELECCIONA BANCO 2
MOV P1H, #00010000H ; ENVIA PARAMETROS
MOV 00H, #01H
MOV 01H, #01H
ACALL SUBAMP
F1NAMP1: AJMP LEE_TEC ; FIN AMP 1

AMP2: JNB Z2H.7, F1NAMP2
JNB Z2H.3, F1NAMP2 ; SELECCIONA BANCO 3
MOV P1H, #00010000H
MOV 00H, #00H
MOV 01H, #02H
ACALL SUBAMP
F1NAMP2: AJMP LEE_TEC ; FIN AMP 2

SUBAMP: PUSH Z0H
MOV Z0H, R0 ; LA LOCALIDAD Z0H ES AUXILIAR CON VARIOS USOS
SETS Z0H.0 ; ENCIENDE LED

MOV P1, R0
MOV A, Z0H
OPL P1, A
ANL P3, #3CH ; INICIA CONTADOR AUXILIAR
MOV 02H, #00H

ETIDA1: JB P0.2, E8U1 ; TECLA OPRIMIDA
AJMP ETIDA1 ; TECLA INCREMENTO
AJMP ETIDA1 ; TECLA DECREMENTO

E8U1: AJMP ETIDA1

ETIDA2: JB P0.0, ETIDA2 ; ESPERA A QUE SE LEVANTE LA TECLA

INC 02H
MOV A, 02H ; A=320
CJNE A, #04H, ETIDA1 ; META A=NIVEL DE AMPLIFICACION
CLR C ; A=640
MOV A, #20H
SUBB A, #2
JNC ETIDA4
CLR C ; A=40
MOV A, #40H
SUBB A, #2
JNC ETIDA3
CLR C ; A=120
MOV A, #80H
SUBB A, #2
JNC ETIDA2
MOV B, #10H ; B=250
AJMP SUB ; B=1
ETIDA4: MOV B, #01H ; B=1
AJMP SUB ; B=3
ETIDA3: MOV B, #03H ; B=3

```

ETIDA6: AJMP BUIH          ; B=120
MOV B,BOCH              ;
BUIH:   MOV A,R2          ;
CLR C                    ;
SUBB A,B                 ;
JC ETIDA8                ;
MOV R2,B                 ;
AJMP RETARDO             ;
ETIDA8: MOV R2,BOCH      ;
AJMP RETARDO             ;
ETIDA10: JB P0.1,ETIDA10 ; ESPERA A QUE SE LEVANTE LA TECLA
INC D2H                  ;
MOV A,D2H                 ;
CJNE A,#04H,ETIDA11     ;
CLR C                      ;
MOV A,#20H                ; A=220
SUBB A,R2                 ; RESTA A=NIVEL DE AMPLIFICACION
JNC ETIDA6               ;
CLR C                      ;
MOV A,#40H                ; A=440
SUBB A,R2                 ;
JNC ETIDA8               ;
CLR C                      ;
MOV A,#80H                ; A=1280
SUBB A,R2                 ;
JNC ETIDA6               ;
MOV B,#19H                ; B=250
AJMP RET                  ;
ETIDA6A: MOV B,#03H      ; B=1
AJMP RET                  ;
ETIDA6B: MOV B,#03H      ; B=3
AJMP RET                  ;
ETIDA6C: MOV B,BOCH      ; B=120
RET:   MOV A,R2          ;
CLR C                    ;
ADDC A,B                 ;
JC ETIDA8                ;
MOV R2,A                 ;
AJMP RETARDO             ;
ETIDA9: MOV R2,#0FFH     ;
RETARDO: MOV P1,R2        ; SACA NUEVO NIVEL DE AMPLIFICACION
MOV A,#01H               ;
ORL P3,A                 ;
ANL P3,#3CH              ;
MOV D2H,#00CH            ;
AJMP ETIDA11             ; REESTABLECE CONTADOR
FINBAPP: MOV D0H,#0      ;
CLR D0H,#0              ; APAGA LED DE APP
MOV R0,#20H              ;
MOV P1,#0                ;
MOV A,#04H               ;
ORL P3,A                 ;
ANL P3,#3CH              ;
POP D0H                  ;
RET

```

***** SELECCIONAR FILO DE DISPARO *****

```

FD_AAR: JB Z3H.0,FINARR   ; SALE SI YA ESTA
CLR Z3H.7                ; LIMPIA BANDERA DE FD DESCENDENTE
RETB Z3H.0                ; ENCIENDE BANDERA
MOV P8H,#00011000B       ; SELECCIONA BANCO A
ORL 18H,#00000001B       ; ENCIENDE LED FD ASCENDENTE
ANL 18H,#01111111B       ; APAGA LED FD DESCENDENTE
MOV P1,#0                 ;
ORL P3,#43H               ;
ANL P3,#3CH               ;
FINARR: AJMP LES_TEC      ; FIN FD ASCENDENTE

```

```

FD_ABA: JB Z3H.7,FINABA   ; SALE SI YA ESTA
RETB Z3H.7                ; APAGA BANDERA DE FD DESCENDENTE
MOV P8H,#00011000B       ; SELECCIONA BANCO A
ORL 18H,#10000000B       ; ENCIENDE LED FD DESCENDENTE
ANL 18H,#11111110B       ; APAGA LED FD ASCENDENTE
MOV P1,#0                 ;
ORL P3,#43H               ;
ANL P3,#3CH               ;
FINABA: AJMP LES_TEC      ; FIN FD DESCENDENTE

```

***** DISPARO EXTERNO *****

```

DEXT:  JB Z3H.4,FINDE     ; REBRESA SI YA RE ACTIVO
ANL Z3H,#11100001B       ; APAGA BANDERAS D1 D2 D AUT
RETB Z3H.4                ; ENCIENDE BANDERA D_EXT
MOV P8H,#00011000B       ; SELECCIONA BANCO A
ANL 18H,#11110001B       ; APAGA LED D1 D2 Y D AUT
ORL 18H,#00010000B       ; ENCIENDE LED D EXT
MOV P1,#0                 ;
ORL P3,#43H               ;
ANL P3,#3CH               ;
CLR Z4H.0                 ; SACA METAL PARA D EXT
MOV P1,#24H               ;
ORL P3,#43H               ;
ANL P3,#3CH               ;
FINDE:  AJMP LES_TEC      ; FIN DEXT

```

***** SUBROUTINAS DE INTERRUPCION *****

```

SUBINT0: JNB P2.2,SUBINT0      | MIENTRAS SEA IGUAL DE DUEÑA AQUÍ
        JP P2.7,ETIQ2        | SALTA SI ACB
        JNB ZM4.0,FIN        | ACB (SUFUNDO QUE 1=FILO PARA
        SETB P2.5            | ARRIBA) FIN SI NO ES FILO ARRIBA
        CLR P2.3            | SACAR PULSO DE MELOJ
        SETB P2.3
        AJMP FIN

ETIQ2:  JP ZM4.0,FIN        | ACB, FIN SI NO ES FILO ARRIBA
        SACA PULSO

        RETB P2.5
        CLR P2.3
        RETB P2.3

FIN:    RETI                | FIN INT 0

SUBINT1: PUSH PSB

        JNB ZM4.3,OTRAA     | PREGUNTA POR EN 1/2
        MOV DAN,92CH       | ENCIENDE BANDERA
        AJMP ESCRIBIR      | ESCRIBE PRIMERO CANAL

OTRAA:  JNB ZM4.6,ETIQM1    | BRINCA SI NO HAY EN1
        AJMP ESCRIBIR

ETIQM1: JNB ZM4.6,AUSE      | BRINCA SI NO HAY EN2
        AJMP ETIQM2
        LJMP FININT1

ESCRIBIR: MOV PSB,80001008   | SELECCIONA BANCO 1
        ANL 0BH,81011111H   | APAGA LED EN1
        MOV P1,40
        ORL P3,80H
        ANL P2,82CH
        MOV IE,810001008    | DESACTIVA INT0, TO Y FI
        CLR ZM4.6          | APAGA BANDERA EN1
        CLR ZM4.4          | SACA EO
        MOV P1,24H
        ORL P3,80H
        ANL P2,82CH
        LJMP 818UE

ETIQM2:  MOV PSB,80001008   | SELECCIONA BANCO 2
        ANL 0BH,81011111H   | APAGA LED EN2
        MOV P1,40
        ORL P3,80H
        ANL P2,82CH
        MOV IE,810001008    | DESACTIVA INT0, TO Y FI
        CLR ZM4.6          | APAGA BANDERA EN2
        CLR ZM4.7          | SACA EI
        MOV P1,24H
        ORL P3,82CH
        ANL P2,82CH

S18UE:  MOV PSB,80001008   | CAMBIA A BANCO 3
        ANL 1CH,81110000H   | PONE MODO DE OPERACION
        ORL 1CH,80000010H   | SACA MODO DE OPERACION
        MOV P2,1CH          | RESTABLECE MELOJ RAPIDO
        SETB ZM4.3
        MOV P1,24H
        ORL P3,842H
        ANL P2,82CH

        CLR ZM4.3
        MOV P1,24H
        ORL P2,842H
        ANL P2,82CH

        | TERMINA EL RESTABLECIMIENTO

        SETB ZM4.2
        MOV P1,24H
        ORL P2,842H
        ANL P2,82CH
        CLR ZM4.2
        MOV P1,24H
        ORL P2,842H
        ANL P2,82CH
        SETB ZM4.2
        MOV P1,24H
        ORL P2,842H
        ANL P2,82CH

        | HABILITACION MELOJ RAPIDO
        | SACA PULSO

        ANL T0CH,80101101B  | APAGA BANDERA SI LLEGO INT ERO
        | APAGA BANDERA SI LLEGO INT FO
        | APAGA BANDERA SI LLEGO INT T1

        ORL IE,810001008    | HABILITA INT T1
        POP PSB
        RETI                | FIN INT 1

SUBT0:  SETB P2.6
        SETB P2.2
        ANL P2,81111111008  | DESHABILITA ME
        MOV P2,1CH         | CAMBIA MO A MODO DE ESCRITURA Y
        CLR T0CH.8        | REGRESA AL MODO DE OPERACION
        RETI                | DESACTIVA BANDERA BUSTO

SUBT1:  PUSH ACC
        JP ZM4.5,EM_3      | PREGUNTA POR EN 1/2

ETIQ3:  JNB P2.8,ETIQ1
        ANL 1CH,80FH
        MOV A,04H
        ORL 1CH,A
        MOV P2,1CH
        AJMP FININT1

ETIQ1:  ANL 1CH,80FH
        MOV A,08H
        ORL 1CH,A
        MOV P2,1CH
    
```

```

PINT14  BETS 244,6      ; ENCIENDE EO
        CLR 244,7
        MOV #1,244
        DRL P3,442H
        ANL P3,83CH
        ;
ETIQ73: MOV #1,810001111B ; HABILITA INTERRUPTIONES
        POP ACC
        RETI
;
EM_2:   MOV #8,832H
        BSRB #,0001
        JNE ETIQ77
;
        PUSH PSW
        BETS 244,4
        BETS 244,7
        MOV #1,244
        DRL P3,442H
        ANL P3,83CH
        ;
        MOV PSW,800011000B ; CAMBIA A BANCO 3
;
        BETS 244,3
        MOV #1,244
        DRL P3,442H
        ANL P3,83CH
        ;
        CLR 244,3
        MOV #1,244
        DRL P3,442H
        ANL P3,83CH
        ;
        BETS 244,2
        MOV #1,244
        DRL P3,442H
        ANL P3,83CH
        CLR 244,2
        MOV #1,244
        DRL P3,442H
        ANL P3,83CH
        BETS 244,2
        MOV #1,244
        DRL P3,442H
        ANL P3,83CH
        ;
        CLR 234,5
        MOV 044,000H
        ANL 184,011011111B ; APAGA BANDERA EM 1/2
        MOV #1,184
        DRL P3,442H
        ANL P3,83CH
        ANL 1004,801011101B ; RESTABLECE BANDERA AUXILIAR
        ; APAGA LED EM 1/2
;
        POP PSW
        LJM# 271873
        END

```

APENDICE C DISPOSICION DE LOS COMPONENTES EN LAS TARJETAS

Para localizar facilmente los componentes en las tarjetas del sistema se hicieron los diagramas de las dos tarjetas principales en donde se muestra la disposición de los componentes y listas de las partes que las componen.

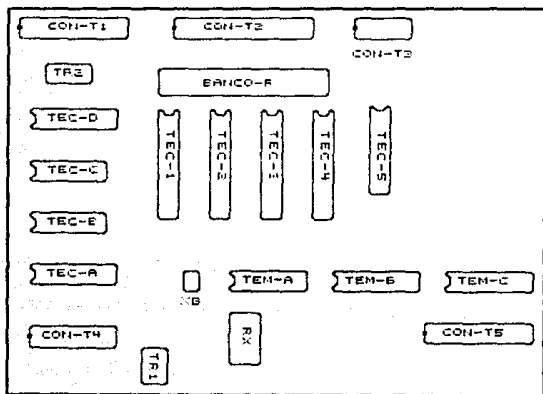


Figura C.1 Disposición de componentes en la tarjeta controladora del teclado y generación de base de tiempo.

Lista de componentes de la tarjeta de teclado y base de tiempo:

La siguiente relación indica cada uno de los componentes de la tarjeta del circuito del teclado, según la figura C.1.

Conectores:

- CON-T1. Conector de datos al microcontrolador 8751.
- CON-T2. Conector de activación de diodos emisor de luz, -leds, del teclado.
- CON-T3. Conector que transmite la activación de led, para indicar que muestreo está seleccionado.
- CON-T4. Conector que maneja las columnas y renglones de la matriz del teclado de la interfaz.

CON-T5. Conector que transmite la base de tiempo a la tarjeta del la interfaz.

Dispositivos:

Teclado:

TEC-A. C.I. 74LS42
TEC-B. C.I. 74LS393
TEC-C. C.I. 74LS08
TEC-D. C.I. 74LS151
TR1, TR2, Resistencias

Captura de datos para activar los leds del teclado:

TEC-1. C.I. 74LS374
TEC-2. C.I. 74LS374
TEC-3. C.I. 74LS374
TEC-4. C.I. 74LS374
TEC-5. C.I. 74LS42
BANCO-R. Banco de resistencias, a los leds del teclado.

Base de tiempo:

TEM-A. C.I. 74LS04
TEM-B. C.I. 4040
TEM-B. C.I. 4040
Xs. Cristal del cuarzo 4MHz.
Rx. Conjunto de resistencias de la base de tiempo.

Lista de componentes de la tarjeta principal:

La siguiente lista indica los componentes de la tarjeta principal mostrada en la figura C.2

Conectores:

C1 Común con el conector CON-T1 de la tarjeta del teclado.
C2 Común con el conector CON-T5 de la tarjeta del teclado.
C3 Salidas hacia el osciloscopio y entrada de disparo externo.
C4 Entradas de polarización.
C5 Señales de entrada.

Bases de componentes:

B1 Componentes del circuito de amplificación.
B2 Componentes del circuito del eje Y.
B3 Componentes del circuito del eje X.
B4 Componentes del circuito de posición.
B5 Componentes de amplificadores operacionales.
B6 Base del cristal de 12 MHz del microcontrolador.

Circuitos integrados:

U1	ADC 0820
U2	DAC 1022 Amplificación 1
U2A	DAC 1022 Amplificación 2
U3	DAC 1022 Barrido horizontal
U4	DAC 0800 Eje Y
U5	6116 Memoria de despliegue
U6	6116 Memoria de escritura
U7	87H51 Microcontrolador
U8	74LS245 Conversión A/D
U9	74LS245 Circuito de contadores
U10	74LS245 Circuito de contadores
U11	74LS244 Circuito de contadores
U12	74LS393 Contador variable
U12A	74LS393 Contador variable/fijo
U12B	74LS393 Contador fijo
U13	TL084 Amplificadores operacionales de entrada y amplificación.
U14	74LS133
U15	74LS374 Circuito de amplificación 1
U15A	74LS374 Circuito de amplificación 2
U16	74LS73 Biestable Q1
U17	4066 Interruptores analógicos
U18	74LS73 Biestable Q
U19	74LS08
U20	DAC 0800 Posición
U21	74LS374 Circuito del eje Y
U22	TL084 Amplificadores operacionales del eje Y
U23	TL084 Amplificadores operacionales del eje X y amplificación.
U24	4052 Circuito del eje Y
U25	74LS374 Circuito de posición 2
U26	74LS374 Circuito de posición 1
U27	74LS373 Amplificador de corriente del 8751
U28	74LS85 Comparador para el nivel de disparo
U29	74LS85 Comparador para el nivel de disparo
U30	74LS374 Circuito de nivel de disparo
U31	74LS374 Circuito de nivel de disparo
U32	74LS133
U33	74LS86
U34	74LS123
U35	74LS08
U36	74LS32
U37	74LS32
U38	74LS04
U40	74LS08 Disparo externo
U41	74LS374 Señales de control
U42	74LS150 Multiplexor
U43	74LS154 Decodificador

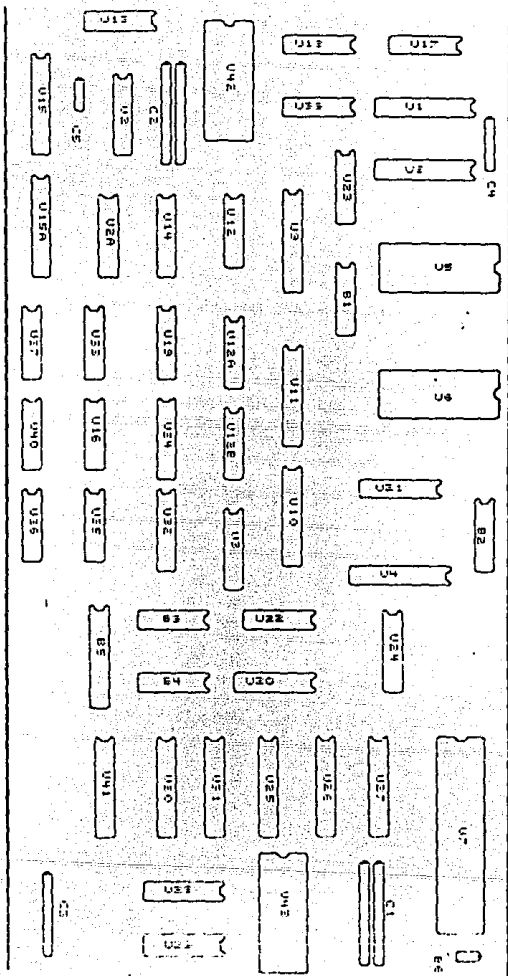


Figura C.2 Disposición de componentes en la tarjeta principal.

Bibliografía

1. Fisiología.

Schotelius B. A., Schotelius D. D.
Editorial Interamericana, S.A.
Catorceava Edición. México, D. F., 1982

2. Medical Engineering.

Ray C. D.
Year Book Medical Publishers.
Chicago, U.S.A., 1974.

3. Fundamentos de Electrocardiografía.

Bayes L. Antonio.
Ed. Científico-Médica.
Reimpresión 1.985. Barcelona, España, 1981.

4. Electrónica. Teoría de Circuitos.

Boylestad R., Nashelsky L.
Ed. Prentice Hall Hispanoamericana, S.A.
Tercera Edición. México, D.F. septiembre de 1986.

5. Instrumentación Electrónica y Mediciones.

Cooper W. D.
Ed. Prentice Hall Hispanoamericana, S.A.
Primera Edición, México, D.F. agosto de 1987.

6. "Digital Oscilloscopes"

Albert F. Shackil
IEEE Spectrum.
Piscataway N. J., U.S.A. July 1980.

7. El osciloscopio y sus aplicaciones.

Zapata F. A.
Ed. Limusa, S.A.
Primera reimpresión, México, D. F., 1988.

8. **Diseño y Construcción de un Analizador de Señales Bioeléctricas y sus Aplicaciones en la Psicofisiología.**

Lorenzo Soto Iris.

Tesis para obtener la maestría en Psicofisiología.
U.N.A.M., 1981.

9. **Apuntes de Microprocesadores y Sistemas Digitales.**

Martínez J. B.

Facultad de Ingeniería, U.N.A.M.
Primera Edición, México, D. F. 1985.

10. **Technical Guide & Cross Reference.**

NTE Electronics, Inc.

Edition 1988-1989, New Jersey, USA. January, 1988.

11. **CMOS Databook.**

National Semiconductor Corporation.

National Semiconductor Co. Santa Clara Ca., U.S.A. 1981.

12. **Linear Databook. (Volume 1, 2 and 3).**

National Semiconductor Corporation.

National Semiconductor Co. Santa Clara Ca., U.S.A. 1988.

13. **Low Power Schottky TTL Databook. (LS, ALS and FAST)**

Motorola Semiconductor Products Inc.

Ed. Motorola Inc. Phoenix, Arizona, USA. 1986.

14. **8 Bit Embedded Controllers.**

Intel Corporation.

Intel Co. Santa Clara Ca., U.S.A., 1970.

15. **Clinical Electroencephalography and topographic Brain Mapping, Technology and Practice.**

F.H. Duffy, V.G. Iyer, W.W. Surwillo.

Ed. Springer-Verlag
USA 1989