

1  
Zej



**UNIVERSIDAD NACIONAL AUTONOMA  
DE MEXICO**

**FACULTAD DE INGENIERIA**

**SISTEMA PARA MONITOREO Y CONTROL  
DE PROCESOS MONOVARIABLES  
ANALOGICOS BASADO EN LA  
NORMA IEEE-961**

**T E S I S**

QUE PARA OBTENER EL TITULO DE  
INGENIERO MECANICO ELECTRICISTA  
(AREA ELECTRONICA)

P R E S E N T A N :

ACOSTA CASTRO EDUARDO  
PALI RODRIGUEZ EDGAR MANUEL  
STONE AGUILAR JESUS EDUARDO

México, D. F.

1991

**FALLA DE ORIGEN**



Universidad Nacional  
Autónoma de México



## **UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso**

### **DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

## TEMARIO

- I Objetivo.
- II Introducción.
- III Diseño del módulo A/D.
  - III.1 Descripción del módulo.
  - III.2 Convertidor ADC1205.
  - III.3 Etapa analógica de entrada.
  - III.4 Decodificación de dispositivos.
  - III.5 Proceso de conversión.
- IV Diseño del módulo D/A.
  - IV.1 Descripción del módulo.
  - IV.2 Convertidor DAC1230.
  - IV.3 Decodificación de dispositivos.
  - IV.4 Proceso de conversión.
- V Diseño del módulo generador de interrupciones.
  - V.1 Descripción del módulo.
  - V.2 Temporizador programable 8253.
  - V.3 Decodificación de dispositivos.
  - V.4 Procedimiento de interrupción.
- VI Programación de los módulos.
  - VI.1 Programación del módulo A/D.
  - VI.2 Programación del módulo D/A.
  - VI.3 Programación del módulo de interrupciones.
- VII Planteamiento del problema: Control de un horno eléctrico de 1000°C.
  - VII.1 Acondicionamiento de la señal.
  - VII.2 Diseño de el actuador.
  - VII.3 Implementación del algoritmo de control.
  - VII.4 Resultados de las pruebas.
- VIII Conclusiones.
- IX Bibliografía.

**A Apéndices.**

- A.1 Revisión de la norma IEEE-961.
- A.2 Revisión del Controlador Universal Industrial (CUI).
- A.3 Revisión de sensores de temperatura.
- A.4 Revisión del Multibasic.
- A.5 Programas.
  - A.5.1 Programa de iniciación y uso de los módulos.
  - A.5.2 Programa del algoritmo de control.
- A.6 Procedimientos de ajuste.
- A.7 Listado de componentes.
- A.8 Mapa de componentes.
- A.9 Especificaciones técnicas de los módulos.

## I. OBJETIVO

El objetivo de este trabajo es el diseño y la construcción del prototipo de un sistema electrónico capaz de monitorear y controlar procesos monovariantes analógicos basado en el uso de convertidores A/D y D/A cumpliendo con la norma IEEE-961 en su bus de comunicación.

## II. INTRODUCCION

Las necesidades en la industria actual en México tienen requerimientos cada vez mayores de tecnología para poder competir en los mercados internacionales; ello se traduce en la necesidad de tener un control adecuado y autónomo en sus procesos de producción, lo que da por resultado que el industrial se vea obligado a importar dicha tecnología a un alto costo.

La idea de desarrollar en México un sistema de control de procesos que cumpla con las especificaciones de un estándar industrial internacional, que sea sencillo en cuanto a su manejo y programación, además de barato, es el motivo de este trabajo.

El sistema en conjunto se basa en el estándar industrial llamado STD-BUS.

Se cuenta con el apoyo de un sistema creado con anterioridad en el Instituto de Ingeniería de la UNAM llamado CUI (Controlador Universal Industrial) que se basa en la misma norma.

El CUI es un sistema que contiene la arquitectura básica de una computadora basada en el microprocesador 8088, contiene memorias RAM, ROM y puertos paralelo y serie.

En el CUI se encuentra instalado en memoria ROM el lenguaje de programación con el cual se trabajará. Este lenguaje llamado Multibasic es adecuado para las tareas de control, ya que es bastante rápido y tiene la posibilidad de

manejar varias rutinas de control dando la impresión de llevarlas a cabo a un mismo tiempo.

El sistema tiene además la ventaja de poder ser conectado a una terminal de computadora lo cual facilita la programación y los cambios que deseen hacerse, además de la visualización directa de las condiciones de operación, elaboración de reportes, realización de gráficos y el respaldo de la información en medios de almacenamiento permanentes ( cintas magnéticas, discos flexibles o duros).

Mediante la conexión de distintas tarjetas al bus, es posible entonces trabajar en forma modular para desarrollar distintas tareas.

Para cumplir con los objetivos de este trabajo se desarrollaron las tarjetas necesarias para realizar el control de alguna variable física. Se diseñó una tarjeta de adquisición de datos basada en un convertidor A/D, una tarjeta de control basada en un convertidor D/A y una tarjeta que se encarga de programar el periodo de las interrupciones. Estas tres tarjetas interactúan con el CUI de manera modular para realizar rutinas de control, monitoreo y supervisión.

Cada una de las tarjetas desarrolladas en el presente trabajo fueron diseñadas con base en la tecnología HCMOS de alta velocidad, lo cual presenta las ventajas de tener un consumo de energía muy bajo y de procesar la información con la velocidad suficiente para llevar a cabo un adecuado control del proceso.

Para poder probar el sistema en una situación real de operación, se tomó como ejemplo de aplicación el control de un horno eléctrico de 0 a 1000°C de temperatura usado en laboratorio para la calcinación de muestras orgánicas. Para poder cerrar el lazo de control, se desarrolló una etapa electrónica de acondicionamiento y compensación de unión fría para la señal de un termopar, y la etapa electrónica que sirve como actuador.

### III. DISEÑO DEL MÓDULO A/D.

#### III.1. DESCRIPCIÓN DEL MÓDULO A/D.

El objetivo de este módulo es el de servir de interfaz entre el proceso a monitorear (variable sensada) y el microprocesador.

El módulo se diseñó con base en el estándar STD-BUS (Ver apéndice A.1.), su función es la de convertir una señal analógica, proveniente de un circuito sensor de alguna variable física, en un código digital que será procesado por el sistema para realizar, con base en esa información, una rutina de procesamiento o registro.

El diagrama de bloques de la figura III.A muestra la relación entre los distintos dispositivos digitales de la tarjeta.

La tarjeta está constituida por las siguientes secciones digitales:

a) Decodificación de dispositivos.

Esta etapa es la encargada de dar acceso a las señales que realizan la decodificación de los distintos dispositivos internos de la tarjeta.

b) Acceso al bus de datos.

Esta sección se encarga del control del flujo de los datos ya sean de lectura o de escritura.

c) Señales de atención al convertidor A/D.

En esta parte se tiene la circuitería que maneja las ordenes que se darán al convertidor (de habilitación, conversión o de lectura)

Esta etapa cuenta además con la circuitería necesaria para dar servicio al convertidor. Se diseñó un generador de señal de reloj de 1 MHz, dos monoestables para realizar el muestreo de la señal analógica de entrada e iniciar su conversión, y dos referencias de voltaje ajustables para realizar los ajustes de cero y de escala completa.

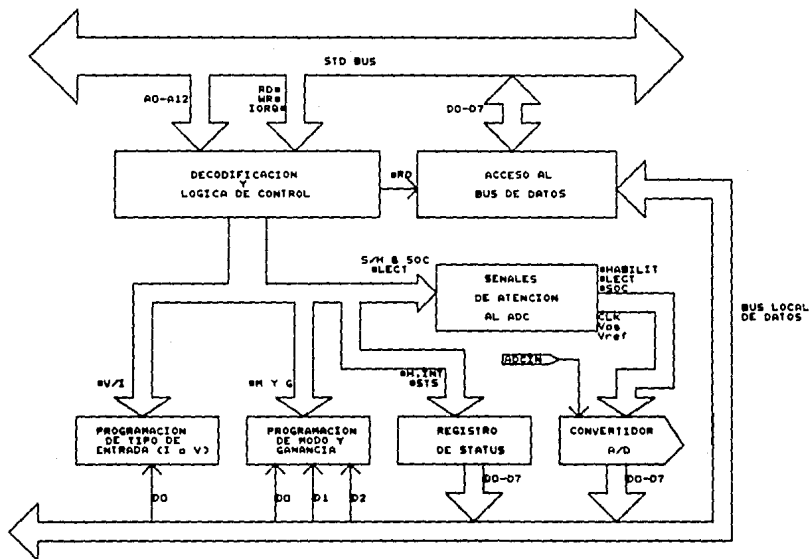


FIGURA III.A

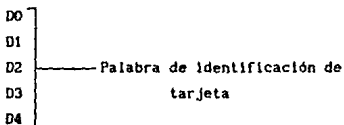


## d) Registro de status.

La tarjeta cuenta con un registro de status de 8 bits, de los cuales, los cinco menos significativos forman la palabra de identificación de tarjeta. Esta palabra se puede elegir a conveniencia del usuario, por medio de *jumpers*, para que cada uno de sus módulos cuente con una palabra distinta de identificación, la función de los restantes bits del registro de status se muestra a continuación:

## Registro de

Status.



D5.....Bit de existencia de tarjeta.

D6.....Bit de habilitación de interrupción

D7.....Bit de interrupción.

## e) Programación de modo y ganancia.

Esta sección cuenta con circuitos que almacenan información binaria (*flip-flop's*) en los cuales es posible modificar su status para realizar un cambio en el modo de entrada de la señal analógica (simple o diferencial) o bien, realizar un cambio en el factor de ampliificación de dicha señal.

## f) Programación del tipo de entrada.

Al igual que en la etapa anterior, esta sección cuenta con un *flip-flop* que realiza la selección del tipo de entrada con el que se trabajará (corriente o voltaje).

## g) Conversión analógica-digital.

En esta sección se cuenta con un convertidor análogo-digital de 12 bits (ADC1205) el cual es el encargado de realizar la transformación del valor de la señal analógica de entrada a un código digital reconocible por el microprocesador.

El módulo cuenta además con una etapa de electrónica analógica la cuál tiene por objeto el acondicionamiento de una señal análoga externa para su posterior conversión a código digital.

El diagrama de bloques de la figura III.B muestra la relación entre los distintos dispositivos analógicos.

La tarjeta se constituye por las siguientes secciones analógicas:

a) Convertidor de corriente a voltaje.

En esta etapa se diseñó un convertidor de corriente a voltaje el cual recibe como entrada una señal analógica en el rango de 4 a 20 mA el cual transforma en una salida de voltaje de 15V.

b) Selector de tipo y modo de entrada.

La tarjeta cuenta con la posibilidad de admitir entradas analógicas tanto de corriente como de voltaje, las cuales se escogen por programa. Si la señal analógica de entrada es de voltaje, entonces se puede elegir, también por programa, si será entrada simple o diferencial. En el caso de tener entrada de corriente, se deberá programar necesariamente en modo simple. Por entrada simple se entiende que la señal está referida a la masa del sistema, mientras que la entrada diferencial está "flotando".

c) Amplificador de instrumentación.

Se diseñó un amplificador de instrumentación con ganancia unitaria, el cual proporciona una alta impedancia de entrada y una alta razón de rechazo en modo común.

d) Amplificador de ganancia programable.

En esta etapa se encuentra un amplificador con 4 ganancias seleccionables por programa (0.5, 1, 10 y 100).

e) Retenedor de orden cero.

Para mantener el valor invariante de la señal durante el tiempo de conversión, se tiene un retenedor de orden cero. La señal que se tiene a la salida de dicho retenedor entra directamente al convertidor A/D.

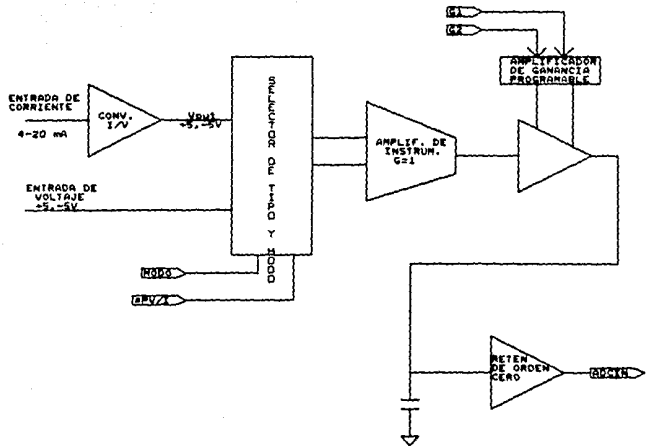


FIGURA III.8

### III.2. CONVERTIDOR ADC1205.

El convertidor usado en la tarjeta de adquisición de datos es el circuito ADC1205, el cual es un dispositivo de tecnología CMOS que realiza la conversión de señales analógicas de voltaje por el método de aproximaciones sucesivas, con una resolución de 12 bits, más un bit de signo. El bus de datos de salida del convertidor es compatible con los microprocesadores que manejan buses de datos de 8 bits ( Z-80, 68000, 8088, 8086, etc.)

Estos 13 bits de datos se entregan por medio de dos palabras de 8 bits. La primera palabra contiene en los 4 bits más significativos la información sobre el signo, mientras que los bits restantes representan los cuatro bits más significativos del valor del dato convertido. La segunda palabra de 8 bits completa el código convertido.

Los números negativos se representan en "complemento a dos". Todas las señales digitales son compatibles con tecnología TTL y MOS.

Si la entrada analógica varía entre 0 y +5V entonces el circuito se puede polarizar sólo con una fuente de +5V. Sin embargo, si la entrada varía entre  $\pm 5V$ , será necesaria una fuente adicional de -5V. Este dispositivo tiene un tiempo de conversión de 100  $\mu s$ , lo cual lo hace lento para algunas aplicaciones. Se eligió este integrado básicamente por su bajo costo y fácil adquisición en el mercado.

El circuito debe ser sincronizado con una señal de reloj de 1 MHz. Además cuenta con dos entradas analógicas para realizar los ajustes a cero y a escala completa ( $V_{os}$  y  $V_{ref}$ ).

### III.3. ETAPA ANALOGICA DE ENTRADA.

Esta etapa se diseñó para lograr un acondicionamiento de la señal analógica proveniente de algún dispositivo sensor, de tal forma que permita la entrada de señales tanto de

voltaje como de corriente; los rangos de entrada de dichas señales varían de  $\pm 5$  V y de 4 a 20 mA para escala completa, respetivamente.

La tarjeta cuenta con un convertidor de corriente a voltaje (CIV), el cual transforma la señal de corriente de 4 a 20 mA en una salida de  $\pm 5$  V (en modo simple). El CIV está compuesto por un par de amplificadores operacionales (U3C y U3D, Figura III.C), el primero con una configuración inversora con ajuste de *offset* y el segundo una configuración sumador no inversora.

Tanto la señal de entrada de voltaje como la salida del CIV pasan por un selector analógico (U1) que realiza la selección del tipo de entrada así como el modo (simple o diferencial), el cual es un circuito híbrido que contiene tres multiplexores de 2x1, los cuales se seleccionan por medio de 3 líneas digitales.

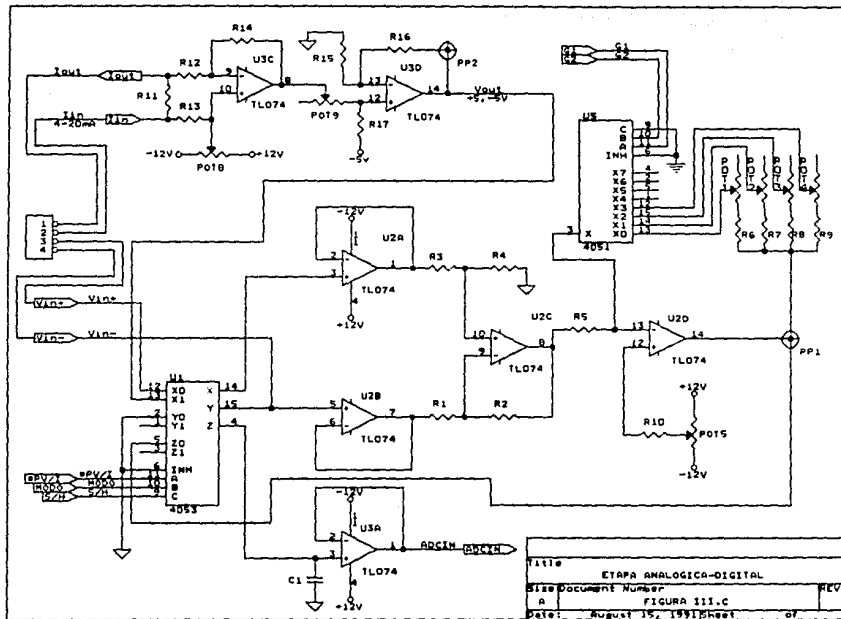
Una vez seleccionado el tipo y el modo de entrada de la señal analógica, ésta pasa a un amplificador de instrumentación con ganancia unitaria formado por los amplificadores U2A, U2B y U2C. Después la señal pasa a un amplificador de ganancia programable formado por un amplificador operacional en configuración inversora con ajuste de *offset* (U2D) y un circuito multiplexor híbrido de 8x1 con tres líneas de selección digitales. La señal que proviene de éste amplificador pasa por uno de los multiplexores de U1 para que en su momento sea seleccionada por la línea S/H y sea realizado un muestreo de la señal. El valor de la señal en éste instante es almacenado por un retén de orden cero para que se conserve invariante durante el proceso de conversión que se describirá más adelante.

#### III.4. DECODIFICACION DE DISPOSITIVOS.

En esta sección se realiza la selección de los dispositivos digitales que se encuentran en la tarjeta.

La decodificación se lleva a cabo de la siguiente manera :

Cuando se intenta decodificar un puerto cualquiera es



|                      |  |                          |  |
|----------------------|--|--------------------------|--|
| Title                |  | ETAPA ANALOGICA-DIGITAL  |  |
| Size Document Number |  | REV                      |  |
| A                    |  | FIGURA 111.C             |  |
| Date:                |  | August 15, 1991 Sheet of |  |

porque se quiere leer, o bien se quiere escribir un dato en algún dispositivo. Entonces, si se quiere leer un dato se debe enviar una señal que habilite los puertos (\*IORQ) y una dirección válida para el puerto de donde se quiere obtener dicho dato. De manera semejante, cuando se desea escribir un dato, se debe de enviar la señal de habilitación de puertos, una dirección válida y el dato que se desea escribir (8 bites).

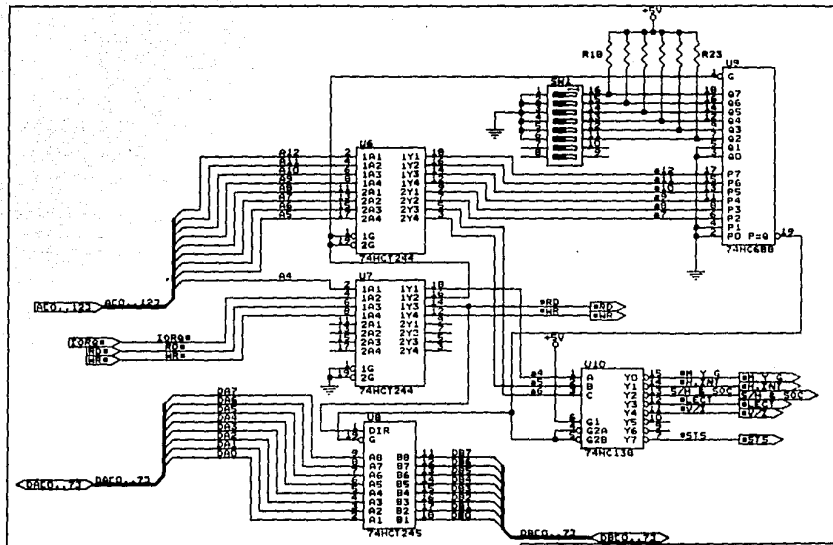
Debido a que está reservado en el CUI un bloque de direcciones para puertos externos de 0000H a 3FFFH entonces, tenemos de la línea A7 a A12 para realizar la decodificación de cada tarjeta.

La tarjeta, al recibir la señal de habilitación de puertos (\*IORQ), permite que las líneas de direcciones entren directamente, entonces se toman las líneas A12 a A7 (dirección base) y se alimenta con ellas al circuito comparador binario (U9, Figura III.D) el cual realiza una comparación entre dichas líneas y una dirección base de 6 bites fijada por los microinterruptores SW1.

La señal \*P=Q se encarga de habilitar al decodificador de 3x8 (U10). La selección de los dispositivos que habrán de habilitarse o programarse se hace por medio de los líneas A6, A5 y A4 del bus de direcciones (dirección relativa).

Las señales de salida del decodificador son todas activas bajas y son usadas para habilitar los circuitos que programan las características de operación de la tarjeta, como el modo de entrada (simple o diferencial), las ganancias, programar el dispositivo que se encarga de habilitar las interrupciones, para hacer el muestreo de la señal analógica de entrada e iniciar su conversión, para habilitar los latches de salida del convertidor y leer el dato convertido, para programar el tipo de entrada (voltaje o corriente), y para leer la palabra de status.

Para programar las características de operación de la tarjeta como el modo, el tipo y la ganancia de la señal analógica de entrada, se hace uso de circuitos que almacenan información binaria (*flip-flop's*). Estos circuitos son



|   |                 |          |
|---|-----------------|----------|
| Title                                   |                 |          |
| DECODIFICACION DE DISPOSITIVOS INTERNOS |                 |          |
| Size Document Number                    | REV             |          |
| A                                       | FIGURA III.D    |          |
| Date:                                   | August 15, 1991 | Sheet of |



habilitados por las líneas \*M Y G y \*V/I que provienen del decodificador (ver figura III.E).

El diagrama de tiempos de la Figura III.F muestra la secuencia de las señales involucradas en el proceso de decodificación.

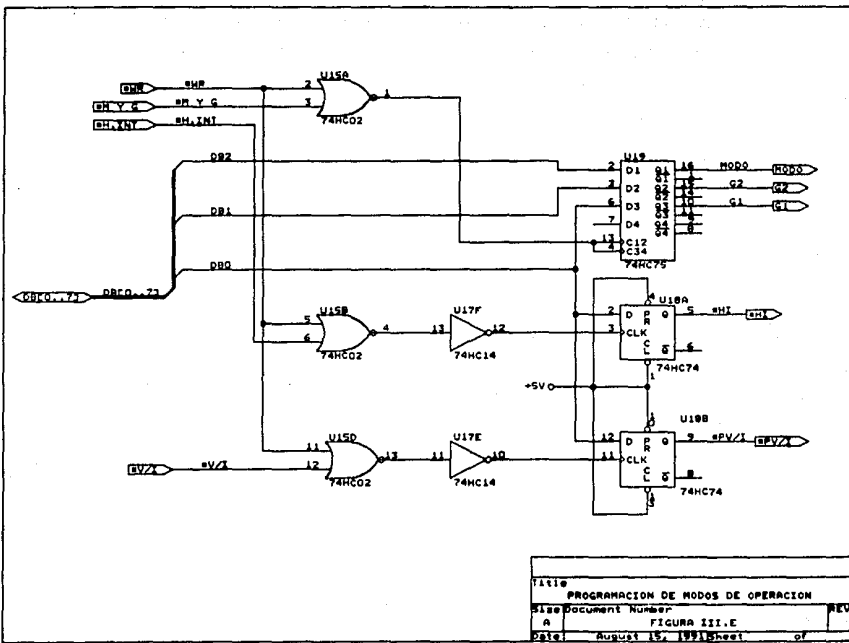
### III.5. PROCESO DE CONVERSION.

La conversión de la señal de entrada se inicia direccionando la tarjeta y logrando que la línea S/H & SOC del decodificador de 3x8 (U10), haga la transición de alto a bajo (ver Figura III.B). Esta acción provoca que se dispare el primer monoestable (U11A), el cual mediante su salida negada (S/H) realiza un muestreo de la señal que sale del amplificador programable durante el periodo que dura la constante de tiempo fijada por C2 y R24 (ver Figura III.G). Una vez transcurrido este tiempo y con el flanco de bajada de la salida complementaria del primer monoestable, se realiza el disparo del segundo monoestable (U11B), el cual se encarga de habilitar al convertidor por medio de la señal \*HABILIT e iniciar la conversión por medio de la señal \*SOC. La constante de tiempo del segundo monoestable es fijada por C3 y R25.

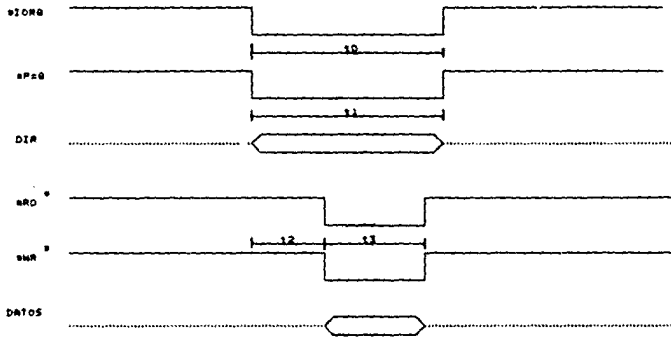
El proceso de conversión dura 100µs. Al término de este tiempo el convertidor envía una señal de interrupción (\*INT) para indicar que tiene en sus registros de salida los dos octetos que contienen el código digital equivalente a la señal analógica de entrada (ver Figura III.H). La señal de interrupción transfiere la ejecución actual del programa a una subrutina donde se atiende a dicha interrupción. Esta subrutina se encarga de realizar la lectura del dato convertido y de almacenarlo en alguna variable.

Basicamente la subrutina debe realizar lo siguiente:

El procesador direcciona de nuevo la tarjeta para bajar la señal \*LECT del decodificador (U10, Figura III.D) que es la encargada de habilitar de nuevo al convertidor por medio de



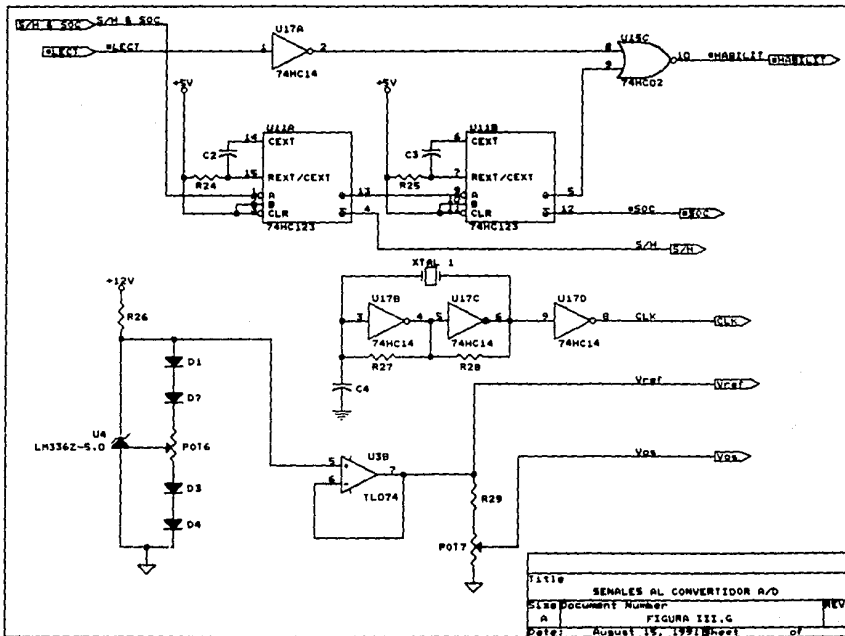
|                      |  |                                    |  |
|----------------------|--|------------------------------------|--|
| Title                |  | PROGRAMACION DE MODOS DE OPERACION |  |
| Size Document Number |  | A                                  |  |
| Date                 |  | August 15, 1991                    |  |
| Sheet                |  | of                                 |  |
| REV                  |  | FIGURA III.E                       |  |



$t_0=750ns$   
 $t_1=750ns$   
 $t_2=200ns$   
 $t_3=400ns$

# LAS SEÑALES #RD Y #WR NO SE PRESENTAN AL MISMO TIEMPO

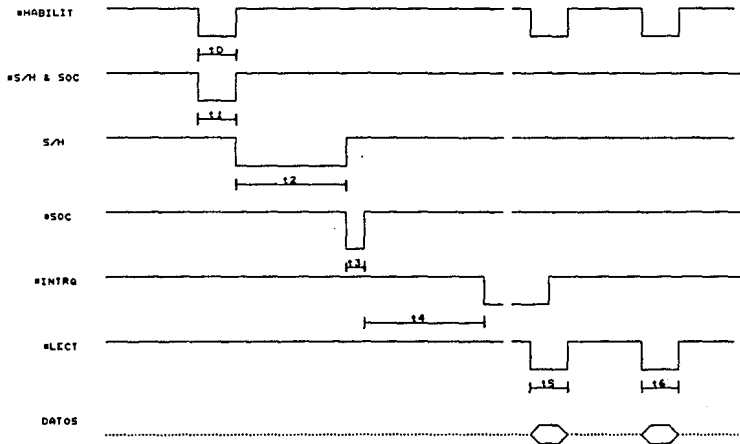
|   |              |
|---|--------------|
| TARJETA ANALOGICA/DIGITAL                           |              |
| Título<br>DIAGRAMAS DE TIEMPOS DE LA DECODIFICACION |              |
| Serie Document Number                               |              |
| A   | FIGURA III.F |
| Date: August 15, 1981                               | Sheet 4 of 5 |





\*HABILIT y de hacer la lectura del registro de salida del convertidor, habilitando además al *buffer* (U14) que pondrá la palabra extraída en el bus de datos. Debido a que el bus de datos es de sólo 8 bites, la lectura del dato convertido se debe de hacer en dos procesos como los anteriormente descritos. El primer octeto leído es el que contiene, en sus cuatro bites más significativos, la información sobre el signo y en los cuatro restantes contiene los bites más significativos del código convertido. La segunda palabra completa el código.

En el diagrama de tiempos de la Figura III.1 se muestra la secuencia de generación de las señales que intervienen en el proceso de conversión.



$t_0=750ns$        $t_4=100\mu s$   
 $t_1=750ns$        $t_5=750ns$   
 $t_2=30\mu s$          $t_6=750ns$   
 $t_3=1.3\mu s$

|   |              |          |
|---|--------------|----------|
| Title                                   |              |          |
| DIAGRAMA DE TIEMPOS DEL CONVERTIDOR A/D |              |          |
| Size Document Number                    |              | REV      |
| A                                       | FIGURA III.1 |          |
| Date: August 15, 1991                   |              | Sheet of |

#### IV. DISEÑO DEL MÓDULO D/A.

##### IV.1. DESCRIPCIÓN DEL MÓDULO.

El objetivo de éste módulo es, esencialmente, servir de forma analógica como medio de comunicación entre el microprocesador y un proceso externo (medio ambiente).

El funcionamiento de esta tarjeta puede simplificarse en el diagrama de bloques de la Figura IV.A. A continuación se hace la descripción de su funcionamiento.

Esta tarjeta está constituida por cinco secciones, que son :

a) Decodificación de dispositivos. Esta sección es la encargada de determinar qué función realizará la tarjeta, es decir, es quien rige y decide cuáles de los dispositivos internos deben habilitarse para realizar funciones específicas.

b) Palabra de status. Este módulo, para su identificación, posee una palabra de status que al ser leída por el microprocesador, éste puede conocer qué tipo de tarjeta se ha direccionado y saber qué características tiene la tarjeta direccionada. Dicha palabra de status es una palabra de ocho bites, con los cuales la tarjeta se identifica e informa de su forma de operación; es decir, si puede o no realizar interrupciones y en caso de que sí pueda interrumpir, poder informar que requiere de atención. La distribución de los bites correspondientes a la palabra de status se hace de la siguiente manera, utilizando el bus de datos :

D7 : INT. Indicación de que se ha realizado una interrupción.

D6 : HI. Bit de habilitación de interrupción.

D5 : 3. Bit que denota la existencia de tarjeta.

D4-D0 : Bites de identificación de la tarjeta.

c) Acceso al bus de datos. En esta sección se realiza el



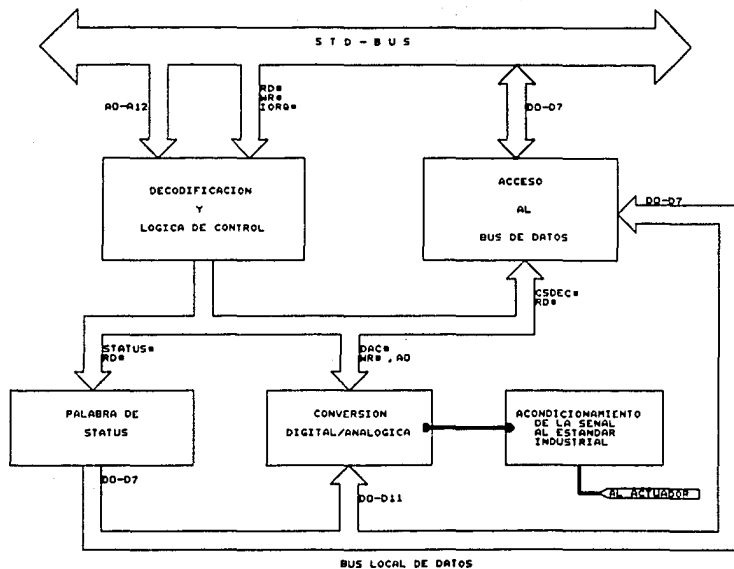


FIGURA IV.A

intercambio de señales para que microprocesador y proceso externo lleven a cabo la transferencia de información.

d) Conversión Digital/Analógica. En esta sección se realiza la conversión de un dato digital a un voltaje analógico. La conversión se realiza mediante un convertidor D/A de 12 bits. En este módulo el dato a convertir es un dato digital que consta de dos palabras, de ocho y cuatro bits respectivamente.

e) Acondicionamiento de la señal analógica. La señal analógica obtenida a la salida del convertidor puede ser proporcionada en forma de voltaje ( $\pm 5$  V) o corriente (4 a 20 mA). Esto se realiza para cumplir con normas utilizadas comúnmente en la industria.

#### IV.2. CONVERTIDOR DAC1230.

Esta etapa cuenta con un convertidor Digital/Analógico y un conjunto de amplificadores operacionales para obtener las distintas salidas, ya sean de corriente o de voltaje.

Para esto, se eligió el convertidor Digital/Analógico DAC1230, que tiene una resolución de 12 bits y maneja datos de entrada de 8 bits; este convertidor también posee 4 líneas analógicas de salida para la obtención del voltaje. El DAC1230 cuenta con otras 5 entradas digitales, las cuales son señales de control.

Este convertidor es compatible con tecnologías TTL, CMOS y puede ser interfaz directa con una amplia variedad de microprocesadores (8088, 8048, 8085, Z-80, etc). Sus registros de entrada y su control asociado permiten a este convertidor operar como un "stack" de dos octetos en la memoria del sistema o en el espacio reservado para dispositivos I/O sin que se requiera de una lógica adicional para la interfaz.

El DAC1230 puede usarse directamente con un bus de datos

de 8 bits tal como lo indica su constitución interna a partir de sus 8 líneas de entrada. Este DAC1230 acepta datos justificados a la izquierda provenientes del procesador.

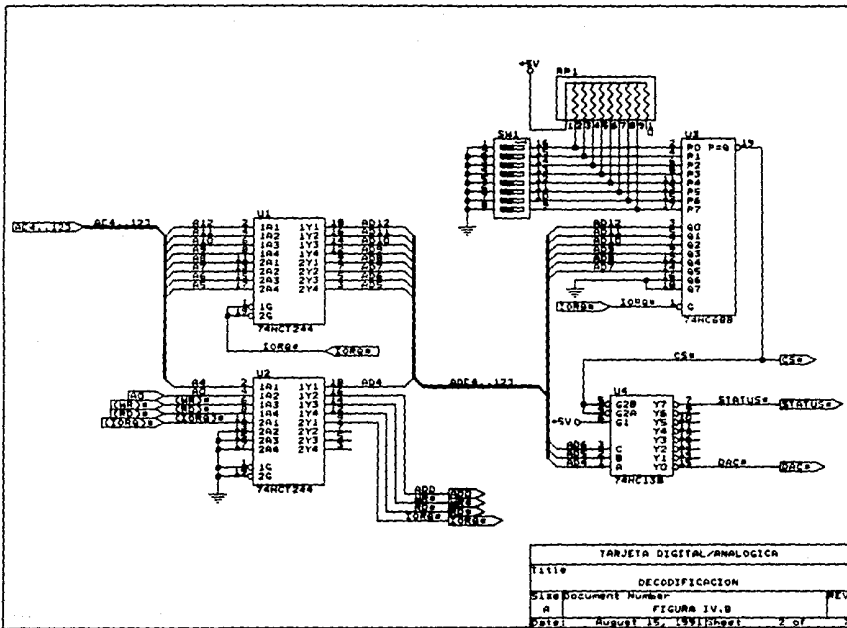
La sección analógica comprende a una red de escalera R-2R de precisión y a 12 interruptores CMOS de corriente. Una estructura de escalera R-2R invertida se usa con las corrientes ponderadas alternadas entre las salidas  $I_{out1}$  e  $I_{out2}$ , manteniendo una corriente constante en cada brazo de la escalera independientemente del estado del interruptor. Una circuitería especial permite la compatibilidad con niveles de voltaje de entrada para lógica TTL.

#### IV.3. DECODIFICACION DE DISPOSITIVOS.

En esta etapa se realiza la selección de cada uno de los dispositivos que forman parte de la tarjeta (Figura IV.B). La selección de dichos dispositivos se lleva a cabo mediante el envío de una dirección válida por el bus de direcciones a través de buffers con salida tres estados ( $U1$  y  $U2$ ), éste integrado fué utilizado porque tiene entradas compatibles con tecnología TTL y salidas compatibles con CMOS.

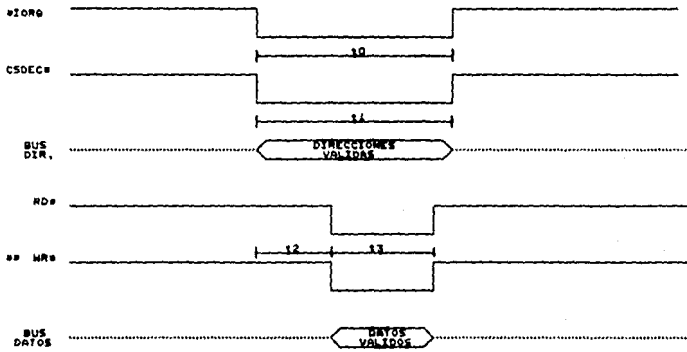
Las direcciones que son utilizadas para direccionar periféricos mediante el CUI (Ver Apéndice A.2) son las comprendidas de la  $A7$  a la  $A12$  y de la  $A0$  a la  $A6$  para direccionar dispositivos internos en los periféricos. Lo anterior se determinó de acuerdo con las especificaciones de diseño del CUI donde se aclara que el bloque de direcciones desde la  $0000H$  a la  $3FFFH$  está reservado para expansión de periféricos de I/O.

En la tarjeta D/A la decodificación se realiza de acuerdo con la siguiente secuencia (Figura IV.C) : al enviar una dirección válida, ésta es comparada con una palabra de 8 bits (dirección base) en un circuito comparador en magnitud de 8 bits ( $U3$ , Figura IV.B), el cual entrega una señal activa baja cuando la palabra enviada por el bus de



1-4

|                           |                              |
|---------------------------|------------------------------|
| TARJETA DIGITAL/ANALOGICA |                              |
| Title                     |                              |
| DECODIFICACION            |                              |
| Size                      | Document Number              |
| a                         | FIGURA IV.B                  |
| Date:                     | August 15, 1991 Sheet 2 of 7 |



$t_0=750ns$   
 $t_1=750ns$   
 $t_2=200ns$   
 $t_3=400ns$

\*\* RD# Y WR# NO SE PRESENTAN SIMULTANEAMENTE

|  |                          |
|--|--------------------------|
| TARJETA DIGITAL/ANALOGICA                          |                          |
| TITULO<br>DIAGRAMAS DE TIEMPO DE LA DECODIFICACION |                          |
| SISTEMA DOCUMENT NUMBER                            |                          |
| A  | FIGURA IV.C              |
| DATE   | August 15, 1991 sheet of |

direcciones es igual a la palabra fija en el comparador mediante un *DIP-Switch*. El resultado de la comparación, a su vez, habilita a un decodificador de 3x8 (U4), el cual utiliza las direcciones A6, A5 Y A4 para seleccionar los dispositivos internos de la tarjeta. Con la salida del decodificador se realizan dos actividades : que se dé la orden de conversión, habilitando al convertidor D/A con la señal DAC\*; o que se lea la palabra de status de la tarjeta mediante la señal STATUS\*.

Cuando es elegida la opción para leer la palabra de status de la tarjeta (Figura IV.D), se habilita un *buffer* con salidas tres estados (U10), el cual permite la salida de una palabra alambrada en *jaspers* o fijada con un *DIP-Switch*. Dicha palabra se envía al bus de datos a través de un circuito bidireccional con salida tres estados *transceiver* (U9) que es habilitado por la señal CSDEC\* que es resultado de la comparación. El *transceiver* determina el sentido en que se envían los datos de acuerdo con la señal de RD\* del STD-BUS, la cual, cuando se presenta, permite la lectura de la palabra de status.

Cuando el procesador selecciona al convertidor D/A, con la señal DAC\*, habilita al circuito y puede realizar la conversión de los datos de acuerdo con la secuencia de señales que se describe en la sección de Conversión Digital/Analógica. Los datos son enviados al convertidor a través del *transceiver*, el cual determina el sentido de los datos con la señal RD\*, la cual, al estar en un estado alto permite la escritura de los datos en los registros internos del convertidor.

#### IV.4. PROCESO DE CONVERSION.

La conversión de los datos digitales se lleva a cabo de acuerdo con la siguiente secuencia :

De acuerdo con los diagramas de tiempos proporcionados por

direcciones es igual a la palabra fija en el comparador mediante un *DIP-Switch*. El resultado de la comparación, a su vez, habilita a un decodificador de 3x8 (U4), el cual utiliza las direcciones A6, A5 Y A4 para seleccionar los dispositivos internos de la tarjeta. Con la salida del decodificador se realizan dos actividades : que se dé la orden de conversión, habilitando al convertidor D/A con la señal DAC\*; o que se lea la palabra de status de la tarjeta mediante la señal STATUS\*.

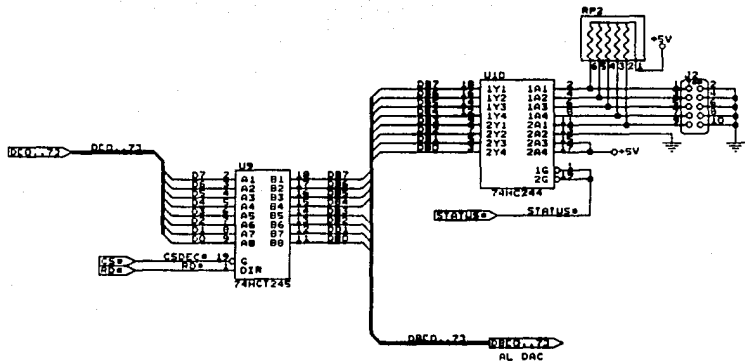
Cuando es elegida la opción para leer la palabra de status de la tarjeta (Figura IV.D), se habilita un *buffer* con salidas tres estados (U10), el cual permite la salida de una palabra alambrada en *jumpers* o fijada con un *DIP-Switch*. Dicha palabra se envía al bus de datos a través de un circuito bidireccional con salida tres estados *transceiver* (U9) que es habilitado por la señal CSDEC\* que es resultado de la comparación. El *transceiver* determina el sentido en que se envían los datos de acuerdo con la señal de RD\* del STD-BUS, la cual, cuando se presenta, permite la lectura de la palabra de status.

Cuando el procesador selecciona al convertidor D/A, con la señal DAC\*, habilita al circuito y puede realizar la conversión de los datos de acuerdo con la secuencia de señales que se describe en la sección de Conversión Digital/Analógica. Los datos son enviados al convertidor a través del *transceiver*, el cual determina el sentido de los datos con la señal RD\*, la cual, al estar en un estado alto permite la escritura de los datos en los registros internos del convertidor.

#### IV.4. PROCESO DE CONVERSION.

La conversión de los datos digitales se lleva a cabo de acuerdo con la siguiente secuencia :

De acuerdo con los diagramas de tiempos proporcionados por



| TARJETA DIGITAL/ANALOGICA                         |                 |             |
|---|-----------------|-------------|
| Title<br>TRANSMISION DE DATOS Y PALABRA DE STATUS |                 |             |
| Size Document Number                              |                 | REV         |
| A   |                 | FIGURA IV.D |
| Date:   | August 15, 1991 | Sheet of    |



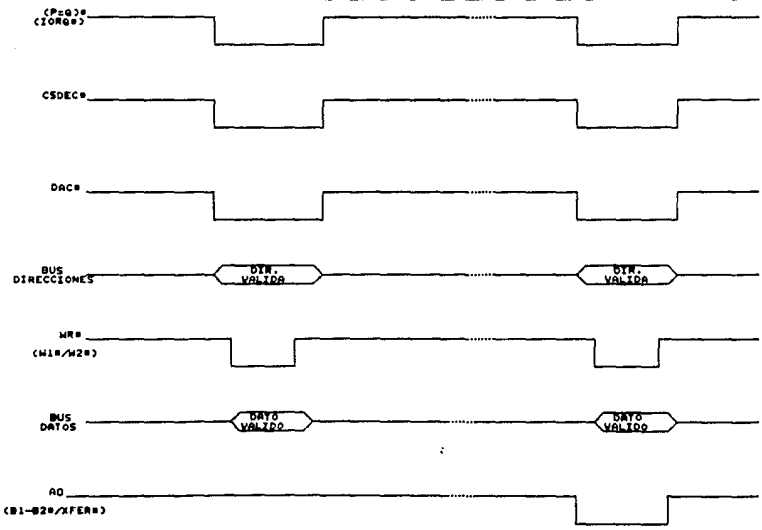
el fabricante, para esta configuración las señales deben generarse de la siguiente manera (Figura IV.E) : Cada vez que la tarjeta D/A es direccionada, se presenta la señal DAC\* que activa al convertidor; con la orden de escritura a puerto obtenemos también la señal de WR\*, la cual activa W1\*/W2\*, con lo que se realiza la escritura al registro del DAC\*; al direccionar el bit menos significativo del bus de direcciones en alto (A0=1) la señal B1-B2\*/XFER\* también estará en alto con lo que se escribe el octeto más significativo en el registro de 8 bits del DAC\*, cuando se direcciona nuevamente la escritura a puerto se presenta la señal DAC\* y con WR\* volvemos a activar la señal W1\*/W2\*, pero ahora se direcciona A0 en bajo con lo que la señal B1-B2\*/XFER\* permite la escritura del octeto menos significativo en el latch de 4 bits del DAC\*, y realiza la transmisión de la palabra completa de 12 bits al registro interno de convertidor, iniciando con ello la conversión.

Para enviar los datos al convertidor, estos tienen que ser acondicionados para que le lleguen en el orden adecuado, es decir, tienen que estar justificados hacia la izquierda, que es como se explica en las hojas de especificaciones del fabricante. Esta justificación hacia la izquierda indica que los 16 bits que llegan al convertidor, deben ser recorridos cuatro sitios a la izquierda de como fueron enviados por el microprocesador, así los dos datos se envían de la manera siguiente :

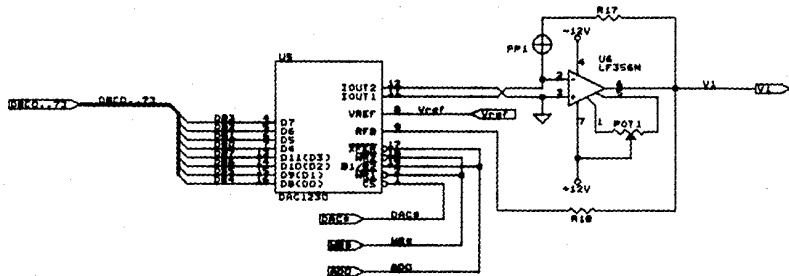
|          | msb                       | lsb |
|----------|---------------------------|-----|
| OCTETO 1 | D11 D10 D9 D8 D7 D6 D5 D4 |     |
| OCTETO 2 | D3 D2 D1 D0 • • • •       |     |

#### Salida de Voltaje.

En esta etapa se realizó la adaptación de la corriente (entregada por el convertidor) a una escala de voltaje adecuada para ser utilizada por el actuador (Figura IV.F).



|  |                              |
|--|------------------------------|
| TARJETA DIGITAL/ANALOGICA                      |                              |
| Title<br>DIAGRAMAS DE TIEMPOS DE LA CONVERSION |                              |
| Site Document Number                           |                              |
| A  | FIGURA IV.E                  |
| Date:  | August 15, 1991 Sheet 6 of 9 |



30

|                              |                 |
|------------------------------|-----------------|
| TARJETA DIGITAL/ANALOGICA    |                 |
| Title                        |                 |
| CONVERSION DIGITAL/ANALOGICA |                 |
| Size                         | Document Number |
| A                            | FIGURA IV.F     |
| Date                         | August 18, 1991 |
|                              | of              |

Esta escala de voltaje se basa en una norma estándar industrial que es de  $\pm 5$  volts.

Para implementar esta salida de voltaje (Figura IV.G), primero se tuvo que convertir la salida de corriente a una salida de voltaje mediante la utilización de un amplificador operacional (U6, Figura IV.F) en configuración convertidora de corriente a voltaje. Este amplificador entrega una salida de voltaje, para escala completa, de 0 a -5 V, con una resolución de 1.22 mV por bit del dato de entrada al convertidor. Posteriormente se utiliza un amplificador operacional en configuración sumador-inversor (U8D), en el cual se suman la señal de (0 a -5 V) y un voltaje de referencia de +5 volts para obtener así la señal de -5 a + 5 volts.

Con esta configuración, el voltaje de salida (PP2) está dado por la siguiente expresión :

$$V_o = V_{ref} \left[ \frac{D - 2048}{2048} \right]$$

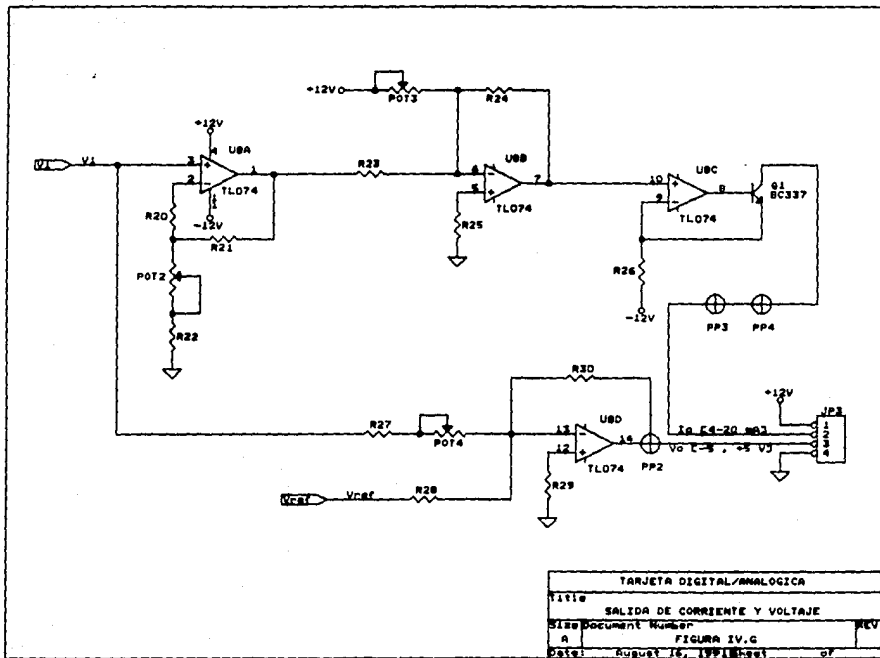
Donde D es el dato digital de 12 bites en valor decimal.

$$0 < D < 4095$$

Por ejemplo :    D = 0        ,     $V_o = - 5$  V  
                           D = 2047 ,     $V_o = 0.48$  mV  
                           D = 4095 ,     $V_o = + 4.997$  V

#### Salida de Corriente.

Para obtener esta salida, a partir de la señal entregada por el amplificador U6 (Figura IV.G), se utiliza un arreglo de amplificadores operacionales para poder acondicionar el voltaje de tal manera que un transistor NPN (Q1) trabaje en la región de conducción (activa directa), y proporcione una corriente equivalente a las variaciones de voltaje en su



|                               |                 |          |
|-------------------------------|-----------------|----------|
| TARJETA DIGITAL/ANALOGICA     |                 |          |
| Title                         |                 |          |
| SALIDA DE CORRIENTE Y VOLTAJE |                 |          |
| Size document Number          |                 |          |
| A                             | FIGURA IV.G     | REV      |
| Date:                         | August 16, 1991 | Sheet 07 |

base. Dicho acondicionamiento se lleva a cabo por medio de un amplificador operacional en configuración no inversora con ganancia variable (USA) y otro amplificador en configuración de sumador-inversor (USB). A continuación de este último amplificador se realiza una conversión de voltaje a corriente, este circuito consiste de un amplificador operacional en configuración de no inversor (USC) el cual utiliza como lazo de realimentación negativa a un transistor NPN cuya base se conecta a la salida del último operacional y su emisor a la entrada negada del mismo. Este transistor interpreta las variaciones de voltaje en su base como variaciones de corriente a través del lazo de realimentación y con esta variación de corriente en la base se puede obtener una variación de corriente en el colector, equivalente al voltaje de entrada. Dicha corriente de colector se obtuvo con un rango de 4 a 20 mA para una impedancia de carga de 250  $\Omega$ . Esta resistencia de carga debe ser conectada entre los bornes 1 y 2 del conector JP3.

## V. DISEÑO DEL MÓDULO DE INTERRUPCIONES.

### V.1. DESCRIPCIÓN DEL MÓDULO.

Este módulo está diseñado con la finalidad de establecer el tiempo en el cual se debe de realizar una actividad específica, es decir, crear una señal que a través del STD-BUS (mediante interrupciones) indique al microprocesador que debe atender cierta subrutina que enlazarse con un proceso externo con el proceso que se esté efectuando.

En esta tarjeta se realizan las siguientes actividades :

- a) Fijar el periodo de muestreo del sistema.
- b) Tomar la referencia de la temperatura
- c) Leer el STATUS de la tarjeta

La primera actividad se lleva a cabo en un circuito generador de interrupciones programable (Figura V.A), cuyo funcionamiento se describirá posteriormente, así como la manera en que se programa.

La segunda actividad se puede realizar con la utilización de un selector rotatorio BCD, cuya función es entregar en código BCD la referencia de temperatura; esta referencia se puede fijar por medio de tres selectores que indican un valor de tres dígitos al CUI. Una vez que se tiene el número en binario, éste es enviado a través de un *buffer* al STD-BUS para su manejo por programa.

La tercera actividad se lleva a cabo por medio de un *buffer*, el cual en su entrada tiene un status programado utilizando *jumpers*. El status indica si la tarjeta puede interrumpir al procesador del CUI, si hay una interrupción, indica también la existencia de tarjeta, y contiene el identificador de la tarjeta.

A continuación se presenta el formato de la palabra de

un octeto de datos constituido de la siguiente forma :

|     |     |     |     |    |    |    |     |
|-----|-----|-----|-----|----|----|----|-----|
| D7  | D6  | D5  | D4  | D3 | D2 | D1 | D0  |
| SC1 | SC0 | RL1 | RLO | M2 | M1 | M0 | BCD |

A continuación se describirá la función de cada bit de la palabra de control.

Los bits D7 y D6 (SC1, SC0) permiten la selección del contador como se muestra en la siguiente tabla.

| SC1 | SC0 | ACCION               |
|-----|-----|----------------------|
| 0   | 0   | Selección contador 0 |
| 0   | 1   | Selección contador 1 |
| 1   | 0   | Selección contador 2 |
| 1   | 1   | Ilegal               |

Los bits D5 y D4 (RL1,RLO) son utilizados para la operación de escritura y lectura en el registro del contador.

A continuación se detallan las funciones.

| RL1 | RLO | ACCION   |
|-----|-----|--|
| 0   | 0   | Lectura al vuelo   |
| 0   | 1   | Escribir/leer el octeto más significativo  |
| 1   | 0   | Escribir/leer el octeto menos significativo  |
| 1   | 1   | Escribir / leer primero el octeto menos significativo y después el más significativo |

Los bits D4, D3 y D2 (M2,M1,M0) se utilizan para seleccionar los modos de operación de los contadores como se muestra a continuación.



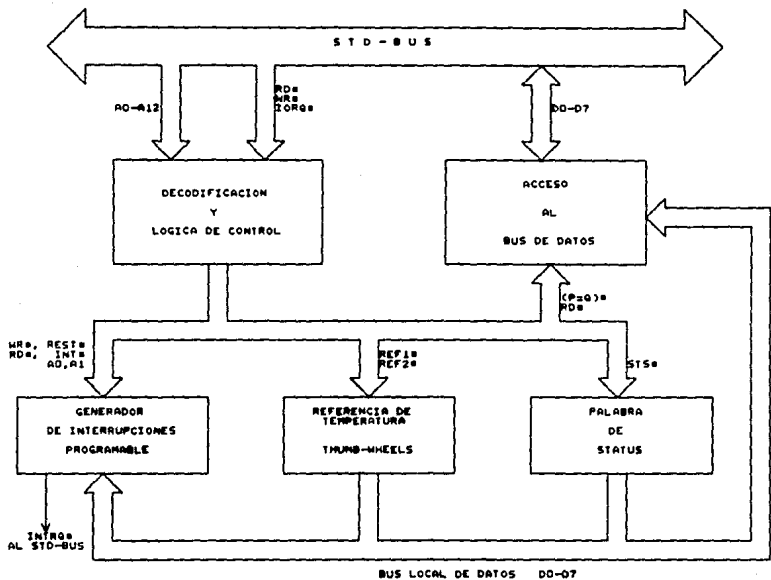


FIGURA V.A

status :

|    |    |    |    |    |    |    |    |
|----|----|----|----|----|----|----|----|
| D0 | D1 | D2 | D3 | D4 | D5 | D6 | D7 |
|----|----|----|----|----|----|----|----|

- D0-D4 : Identificación de la tarjeta  
 D5 : 3. Existencia de tarjeta  
 D6 : HI. Habilitación de Interrupción  
 D7 : INT. Interrupción

## V.2. TEMPORIZADOR PROGRAMABLE 8253.

El dispositivo temporizador utilizado en el módulo de interrupciones es el 8253 el cual es un contador programable de tecnología nMOS. Está constituido por tres contadores independientes de 16 bites y un registro de control (para programar el modo de operación).

Este circuito resuelve uno de los problemas comunes en cualquier sistema de microcomputadora que es la generación de retrasos exactos de tiempo bajo un control de *software*, al implementar ciclos de espera por programa. El programador configura al 8253 para que cumpla con sus requerimientos de diseño. La programación de este circuito es similar a la de un puerto de entrada-salida.

La definición funcional completa del 8253 es programada por *software*. Un conjunto de palabras de control deben ser enviadas por el CPU para inicializar cada contador con el modo de operación deseado y la información de la cuenta.

Una vez programado el 8253 esta listo para realizar cualquier labor de temporización.

La operación actual de conteo de cada contador es completamente independiente.

La programación del 8253 se realiza en dos operaciones básicamente: establecer el modo de operación y cargar un número base en cada contador. Esto se hace por medio de una palabra de control enviada al circuito la cual consiste en

| M2 | M1 | M0 | MOD0 | ACCION                          |
|----|----|----|------|---------------------------------|
| 0  | 0  | 0  | 0    | Interrumpir al fin de la cuenta |
| 0  | 0  | 1  | 1    | Monoestable programable         |
| 0  | 1  | 0  | 2    | Contador divisor entre n        |
| 0  | 1  | 1  | 3    | Generador de onda cuadrada      |
| 1  | 0  | 0  | 4    | Strobe disparada por programa   |
| 1  | 0  | 1  | 5    | Strobe disparada por hardware   |

Por último, el bite D0 especifica si el número de contador esta en código binario (BCD=0) o código BCD(BCD=1).

### V.3. DECODIFICACION DE DISPOSITIVOS.

La decodificación en la interfaz se efectúa cuando un grupo de direcciones enviadas por programa correspondan a las direcciones de uno de los dispositivos de la tarjeta.

El proceso de decodificación de dispositivos de éste módulo se lleva a cabo siguiendo la secuencia mostrada en el diagrama de bloques de la Figura V.B.

La decodificación se realiza comparando las direcciones del STD BUS con la programada en la tarjeta; esto lo realiza el circuito comparador de magnitud de ocho bites (U4, Figura V.C). Este dispositivo compara las direcciones A7-A12 con las de un microinterruptor programable (SW1). El resultado de esta comparación es una señal que permite enviar o recibir información a la interfaz y a su vez habilitar a un decodificador el cual por medio de las direcciones A4-A6 son generadas las siguientes señales de selección: \*INT, REF1, REF2, REST y STS (Figura V.C). La forma en que se presentan las señales mencionadas, puede observarse en el diagrama de tiempos de la Figura V.C.1.

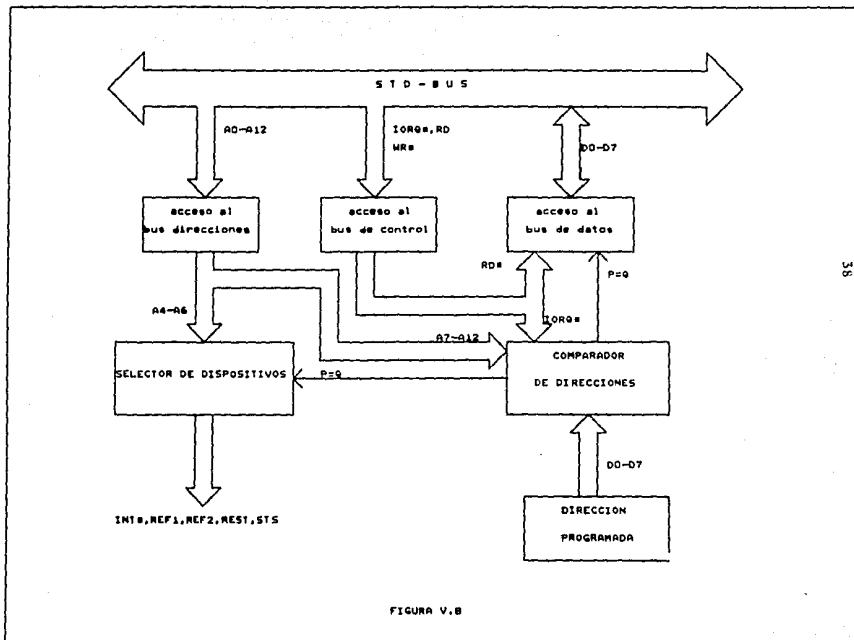
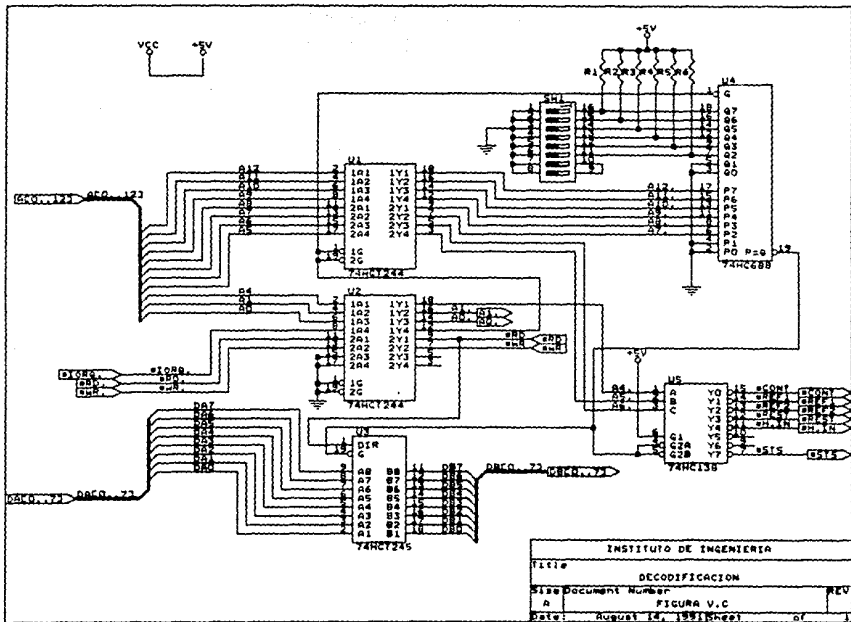
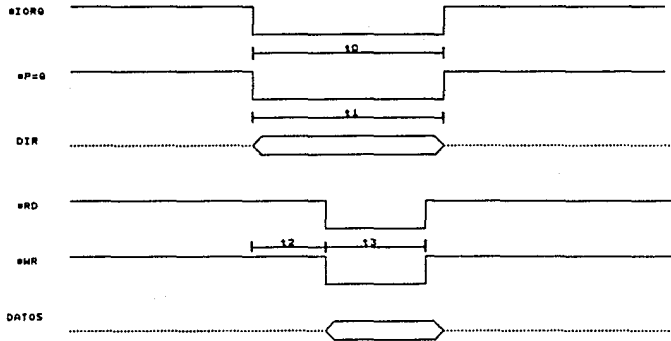


FIGURA V.8



|                         |                 |            |
|-------------------------|-----------------|------------|
| INSTITUTO DE INGENIERIA |                 |            |
| Title                   |                 |            |
| DECODIFICACION          |                 |            |
| Size Document Number    |                 |            |
| A                       | FIGURA V.C      | REV        |
| Date:                   | August 14, 1991 | Sheet of 1 |



$t_0=750\text{ns}$   
 $t_1=750\text{ns}$   
 $t_2=200\text{ns}$   
 $t_3=400\text{ns}$

| TARJETA DE INTERRUPCIONES |   |
|---------------------------|---|
| Title                     | DIAGRAMAS DE TIEMPOS DE LA DECODIFICACION |
| Size                      | Document Number                           |
| A                         | FIGURA V.C.1                              |
| Date:                     | August 15, 1991 Sheet 4 of 7              |

Cuando se presenta la señal \*CONT (Figura V.C) se habilita el generador de interrupciones programable lo que indica que se ha presentado a éste dispositivo una señal de escritura por medio la línea del WR o una lectura por medio del RD.

Las señales \*REF1 y \*REF2 permiten seleccionar a dos buffers de ocho bites (U11 y U12, Figura V.D) los cuales, junto con un selector rotatorio BCD permiten obtener la referencia de temperatura (en código BCD). Estas señales nos indica que se ha presentado una señal de lectura.

La señal \*REST sirve para restaurar al *flip-flop* que interrumpe al procesador, permitiendo de esta manera una nueva interrupción al procesador.

Cuando la señal \*STS se presenta, se habilita el buffer (U10) que contiene la palabra de status y así poder ser enviada al STD-BUS a través del bus de datos.

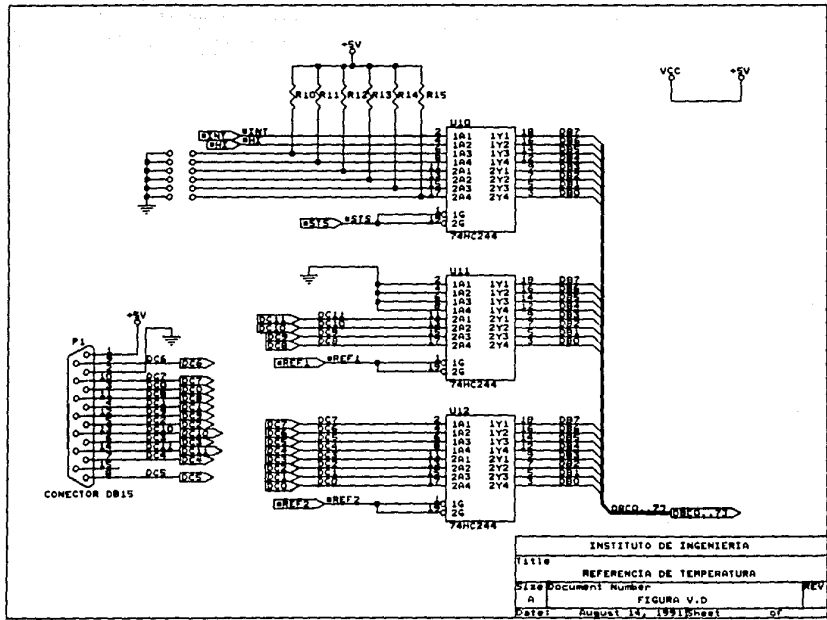
Resumiendo, en esta sección se realiza la selección de los dispositivos que componen al módulo. Se divide en las siguientes partes :

- Selección del generador de interrupciones programable.
- Selección de los dispositivos para la lectura de la referencia.
- Selección del registro de la palabra de status.
- Restauración de la señal de interrupción.

#### V.4.PROCEDIMIENTO DE INTERRUPCION.

En esta parte se fija el periodo de muestreo de el sistema, esto se logra mediante el generador de interrupciones programable (U6, Figura V.E). Este generador es un circuito CMOS de alta integración y consta de tres contadores binarios de 16 bites cada uno, con modos de funcionamiento programables.

Para hacer que funcione el generador de interrupciones se tiene una base de tiempo de 1 Mhz, que es generada por un circuito oscilador a cristal (U7), implementado con



|                         |                           |
|-------------------------|---------------------------|
| INSTITUTO DE INGENIERIA |                           |
| Title                   | REFERENCIA DE TEMPERATURA |
| Size Document Number    | REV                       |
| A                       | FIGURA V.D                |
| Date: August 14, 1991   | Sheet of                  |



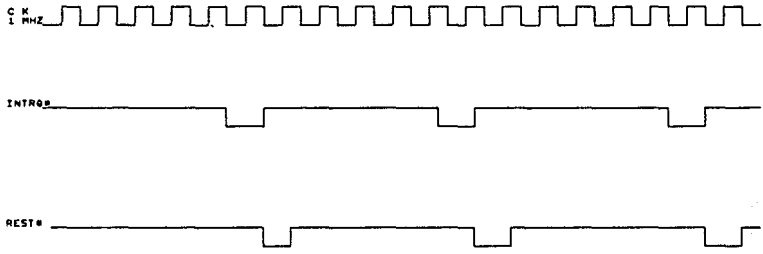


inversores, capacitores, resistencias y un cristal de 1 Mhz.

Este proceso se inicia direccionando la tarjeta para generar la señal \*CONT, que se encarga de seleccionar el generador de interrupciones programable; al mismo tiempo se presenta la señal de escritura o lectura, lo cual permite enviar o recibir datos al generador de interrupciones programable. En este circuito los contadores 0 y 1 están programados en modo 3 y el contador 2 está programado en modo 2; estos contadores se encuentran conectados en cascada. Así sus periodos de muestreo van desde 1  $\mu$ s hasta 78 horas (Figura V.F).

El contador 2 se programó de tal forma que al finalizar la cuenta se genere un pulso bajo (OUT2), cuya duración es un pulso de reloj. Esta señal es utilizada como reloj por un *flip-flop* tipo D (USA Figura V.E), que se dispara con flanco de subida, su salida maneja un transistor NPN (Q1, Figura V.E), el cual envía la señal de interrupción al procesador del CUI (INTRQ).

Cuando se atiende la solicitud de interrupción se va a una rutina de atención de interrupción la cual debe enviar una dirección para generar una señal llamada \*REST cuya función es la de restaurar al *flip-flop* para que se esté en condiciones de enviar la siguiente señal de interrupción (período de muestreo programado).



DIGRAMA DE TIEMPOS EN LA ETAPA GENERADORA DE INTERRUPCION

FIGURA V.F

## VI. PROGRAMACION DE LOS MODULOS.

## VI.1. PROGRAMACION DEL MODULO ANALOGICO/DIGITAL.

En esta sección se describe la manera en la cual debe ser programada la tarjeta, según las características de la señal de entrada.

La finalidad de la programación en este caso es la de evitar lo más posible el uso de interruptores y *jumpers* en el área de la tarjeta, para hacer más versátil el uso de la misma.

Por medio de la programación inicial podemos elegir si la entrada será de corriente o de voltaje, si será entrada simple o diferencial, el valor de la ganancia y habilitar las interrupciones para el sistema.

El sistema tiene reservadas las direcciones A12 a A7 para acceder a los dispositivos de entrada/salida. Estas direcciones son comparadas con una dirección base de 6 bits cada vez que se direccionan los dispositivos de entrada/salida. Dicha dirección base es seleccionable por medio de micro-interruptores (SW1 Figura III.B). Las direcciones más bajas (de A6 a A0) se pueden usar para direccionar los diferentes dispositivos que se encuentran en la tarjeta. En el caso de esta tarjeta sólo se usaron las direcciones A6 a A4 (dirección relativa).

En la siguiente tabla se puede ver la finalidad de cada direccionamiento:

| *RD | *WR | A6 | A5 | A4 | FUNCION                          |
|-----|-----|----|----|----|----------------------------------|
| 1   | 0   | 0  | 0  | 0  | Registro de modo y ganancia      |
| 1   | 0   | 0  | 0  | 1  | Habilitación de interrupciones   |
| *   | *   | 0  | 1  | 0  | Orden de muestreo y conversión   |
| 0   | 1   | 0  | 1  | 1  | Registro de dato convertido      |
| 1   | 0   | 1  | 0  | 0  | Selecc. de tipo de entrada (V/I) |
|     |     | 1  | 0  | 1  | Sin uso.                         |
|     |     | 1  | 1  | 0  | Sin uso.                         |
| 0   | 1   | 1  | 1  | 1  | Registro de la palabra de status |

En el caso de la programación del modo y ganancia, habilitación de interrupciones y la selección entre entrada de corriente o de voltaje, es necesario, además, enviar por el bus de datos las palabras adecuadas para su programación.

#### **Selección de Tipo de Entrada (Corriente o Voltaje).**

Esta selección se hace mediante una instrucción de escritura a puerto, direccionando la línea \*V/I del decodificador 3x8 (U10 Figura III.B).

La información para programar el tipo de entrada está manejada por el bit menos significativo del bus de datos (D0). Si se va a trabajar con entrada de voltaje es necesario cargar un cero en dicho bite. En caso de ser entrada de corriente, se carga con un uno lógico. Esta información es almacenada por un flip-flop tipo D (U18B), cuya salida (\*PV/I) mantiene la selección del tipo de entrada hasta que es nuevamente programado.

#### **Programación del Modo y la Ganancia.**

El modo de entrada de la señal analógica puede ser de dos formas: simple o diferencial. En el caso de estar trabajando con señales de entrada de corriente, el modo deberá ser fijado como simple, mientras que si la entrada es de voltaje podemos elegir entre alguno de los dos. Con respecto a la ganancia, podemos elegir entre cuatro distintas: 0.5, 1, 10 y 100.

En el caso de la programación de modo y ganancia, la información se envía en los tres bites menos significativos del bus de datos, de la siguiente manera:

|    |    |    |    |    |    |    |    |
|----|----|----|----|----|----|----|----|
| D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 |
| •  | •  | •  | •  | •  | M  | G2 | G1 |

Donde si;

M  
 0.... Modo simple  
 1.... Modo diferencial

y

| G2 | G1 | Ganancia   |
|----|----|------------|
| 0  | 0  | .... 0.5   |
| 0  | 1  | .... 1.0   |
| 1  | 0  | .... 10.0  |
| 1  | 1  | .... 100.0 |

Esta información es almacenada en un conjunto de *flip-flops* tipo D (U19 Figura III.C). Las salidas de dichos *flip-flops* mantendrán la selección del modo y la ganancia hasta una nueva programación.

Para realizar esta programación se debe direccionar la línea \*M Y G del decodificador U10 mediante una orden de escritura a la tarjeta.

#### **Habilitación de Interrupciones.**

Para la habilitación o deshabilitación de las interrupciones por parte de la tarjeta hacia el sistema se procede de manera similar a la selección del tipo de entrada. Se selecciona la línea \*H.INT del decodificador U10 mediante una instrucción de escritura a la tarjeta.

Si deseamos que la tarjeta sea atendida al dar una interrupción al sistema, debemos enviar por el bus de datos, en el bit menos significativo, un cero lógico. En caso contrario, un uno lógico. Esta información se almacena en el *flip-flop* U18A.

Esta información queda registrada en el séptimo bit de la palabra de status.

#### **PROGRAMACION DEL MODULO DIGITAL/ANALOGICO.**

La programación de esta tarjeta se lleva a cabo enviando la dirección adecuada por el bus de direcciones, es decir, la operación que realizará la tarjeta depende de que la dirección enviada sea decodificada correctamente como se indicó en la parte de decodificación de esta tarjeta.

Las direcciones adecuadas para realizar las distintas operaciones del módulo son enviadas por el bus de direcciones y son comparadas con la palabra contenida en el comparador de magnitud de 8 bites (dirección base), en el cual siempre están fijos los bites desde A7 a A12 (con un microinterruptor), una vez que la comparación fué efectuada satisfactoriamente se habilita el decodificador de dispositivos internos, quien es direccionado por los bites desde A4 a A6 (dirección relativa).

Las operaciones de la tarjeta son especificadas de acuerdo con la tabla siguiente :

| RD* | WR* | DIR. RELAT. |    |    |    | FUNCION                                |
|-----|-----|-------------|----|----|----|--|
|     |     | A6          | A5 | A4 | A0 |  |
| 0   | 1   | 1           | 1  | 1  | 0  | Leer registro de status                |
| 1   | 0   | 0           | 0  | 0  | 1  | Escribir el MSB en el registro del DAC |
| 1   | 0   | 0           | 0  | 0  | 0  | Escribir el LSB en el registro del DAC |

En esta tarjeta, la programación de la palabra de identificación está dada por medio de microinterruptores (SW1 Figura IV.B) y puede ser modificada. La habilitación de interrupciones y el bit de existencia de la tarjeta se alambraron por *hardware* y son un estado alto y otro bajo respectivamente.

#### PROGRAMACION DEL MODULO DE INTERRUPTIONES

A continuación se da un mapa de direcciones, así como la función que se realiza en la interfaz.

| *RD | *WR | DIR. REL. | FUNCION  |
|-----|-----|-----------|--|
| 1   | 0   | 0H        | Cargar contador 0  |
| 1   | 0   | 1H        | Cargar contador 1  |
| 1   | 0   | 2H        | Cargar contador 2  |
| 1   | 0   | 3H        | Escribir el modo de operación del registro de control.         |
| 0   | 1   | 10H       | Leer parte más significativa de la referencia de temperatura   |
| 0   | 1   | 20H       | Leer parte menos significativa de la referencia de temperatura |
| 0   | 1   | 30H       | Restaurar la señal de interrupción                             |
| 0   | 1   | 70H       | Leer el status   |

Las direcciones A7-A12 son enviadas por el bus de direcciones y comparadas con la palabra programada en el comparador de magnitud de 8 bits (dirección base), en el que siempre están fijos los bits desde A7 a 12, una vez que la comparación resultó exitosa se habilita el decodificador de dispositivos internos, el cual es direccionado por los bits desde A0-A6 (dirección relativa). La programación de los contadores se describió en la sección V.2.



## VII. PLANTEAMIENTO DEL PROBLEMA: Control de un horno eléctrico de 1000. C.

Para probar el sistema en una aplicación de control real y poder evaluar su desempeño, se eligió el control de un horno eléctrico de 1000 °C que se utiliza en algunos laboratorios para la calcinación de muestras químicas y biológicas.

El controlador que se implementó para dicho propósito es del tipo Proporcional-Integral (PI).

El sistema fue diseñado para el manejo y control de cualquier tipo de variable física, solo es necesario contar con las etapas electrónicas del sensado y acondicionamiento de dicha señal y el actuador encargado de regular el sistema. En el caso del control propuesto, fue necesario desarrollar dichas etapas electrónicas.

### VII.1 ACONDICIONAMIENTO DE LA SEÑAL.

El acondicionamiento de la señal está dividido en tres etapas.

- Sensado
- Transducción
- Amplificación

La primera etapa consiste en la elección del sensor adecuado, en este caso, como se va a sensar temperatura en un rango de 0°C hasta 1000°C, se llegó a la conclusión de escoger como elemento sensor un termopar tipo K.

La etapa de transducción, que nos da una señal analógica proporcional a la variable física que se está sensando, se incluye también como parte del termopar, ya que este elemento entrega variaciones de voltaje proporcionales a los cambios de temperatura.

En la tercer etapa, que es la de amplificación, se tuvo especial cuidado para realizarla, porque el voltaje

entregado por el termopar es del orden de  $\mu\text{V}$  y se requiere amplificarlo con ganancia alta e inmunizarla a fuentes externas de ruido. Por lo anterior, la mejor manera de lograr este objetivo fué utilizando un amplificador de instrumentación, el cual posee una alta razón de rechazo en modo común.

Un diagrama de bloques que ilustra la implementación de la etapa de acondicionamiento de la señal, es mostrado en la figura VII.A.

A continuación se hace una descripción del acondicionamiento, basado en dicho diagrama.

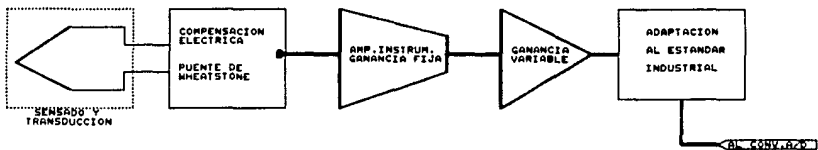
#### **a) Sensado y transducción.**

El funcionamiento esencial del mismo ya se describió en párrafos anteriores.

#### **b) Compensación.**

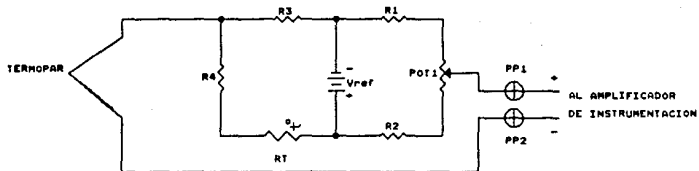
Como nuestro sensor elegido fué un termopar, éste también se ve afectado - de acuerdo con sus propiedades termoelectricas - en el voltaje entregado, de manera directa por las variaciones de temperatura del ambiente que lo rodea. Para poder contrarrestar el efecto anterior, se realizó un proceso de compensación eléctrica denominado "compensación de unión fría". Esta acción de compensación se lleva a cabo por medio de un circuito eléctrico (Figura VII.B) que incluye un elemento termoléctrico (termistor) que sirve como agente compensador a las variaciones de temperatura en las uniones del termopar; dicho circuito es un puente de Wheatstone y su función es de linealizar la salida del sensor.

Para determinar el valor de los elementos del puente, desde de un análisis de sensibilidad, se tomó en cuenta el efecto que provocaba cada uno de dichos componentes en la salida de voltaje del puente. Entonces, de la función del voltaje de salida del puente y realizando el análisis de sensibilidad de los elementos se concluyó que que los



53

|                                |              |     |
|--------------------------------|--------------|-----|
| ACONDICIONAMIENTO DE LA SENAL  |              |     |
| Title                          |              |     |
| DIAGRAMA DE BLOQUES            |              |     |
| Size Document Number           |              |     |
| A                              | FIGURA VII.A | REV |
| Date: August 19, 1991 Sheet 07 |              |     |



|                               |                          |
|-------------------------------|--------------------------|
| ACONDICIONAMIENTO DE LA SENAL |                          |
| Title                         |                          |
| COMPENSACION DE UNION FRIA    |                          |
| Size Document Number          |                          |
| A                             | FIGURA VII.B             |
| Date:                         | August 16, 1991 Sheet of |

parámetros que mayor peso tienen en la estabilidad del voltaje entregado por el puente son los siguientes :

- El voltaje de polarización del puente y
- la resistencia del brazo contiguo al del termistor.

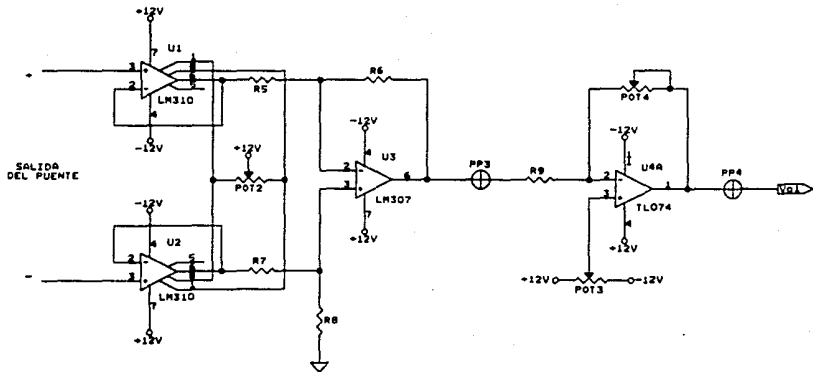
El termistor elegido fué de tipo NTC de valor nominal muy pequeño a la temperatura ambiente ( $5 \Omega$  a  $25 \cdot C$ ). Esto permite tener variaciones de resistencia muy pequeñas cuando cambia la temperatura que rodea al circuito y consecuentemente variaciones muy pequeñas (casi nulas) en el voltaje entregado por el puente, lográndose así el objetivo de compensar a los voltajes inducidos en el termopar debido a los cambios de temperatura ambiente.

### **c) Amplificación y adaptación.**

Esta etapa se dividió en dos secciones, una conformada por un amplificador de instrumentación y otra que comprende una etapa de ganancia variable (ajustable).

Para esta etapa, se tomaron como parámetros de diseño a los voltajes normalizados que entrega el termopar para el rango de temperatura de 0 a  $1000 \cdot C$ , los cuales son 0 y  $41.115 \text{ mV}$  respectivamente; además se toma en cuenta las condiciones con las que debía cumplir la señal de salida, de acuerdo con normas preestablecidas para industria (4 a  $20 \text{ mA}$ ).

El amplificador de instrumentación (Figura VII.C) se configuró tomando en cuenta que para tener una señal que cumpliera con la norma industrial de 4 a  $20 \text{ mA}$ , se debía tener una señal de voltaje acondicionada de tal manera que comprendiera un rango para toda la escala de voltajes que entrega el termopar. Con esto se determinó tener una salida de voltaje final de 0 a  $-5 \text{ V}$  y con ello determinar la ganancia total de la etapa completa de amplificación, que resultó ser de 121.447. Lo anterior corresponde a que a una temperatura de  $1000 \cdot C$  en donde el termopar entrega un voltaje de  $41.115 \text{ mV}$ , a la salida de la etapa se tenga un voltaje de  $-5 \text{ V}$ .



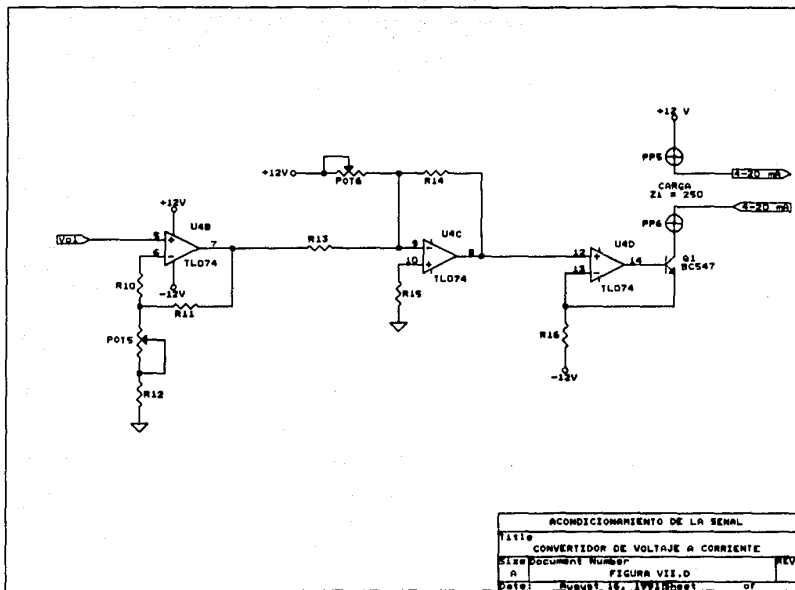
|                                 |                          |
|---------------------------------|--------------------------|
| ACONDICIONAMIENTO DE LA SENAL   |                          |
| Title                           |                          |
| AMPLIFICADOR DE INSTRUMENTACION |                          |
| Size Document Number            |                          |
| A                               | FIGURA VII.C             |
| Date:                           | August 16, 1991 Sheet of |

Para poder lograr la ganancia deseada se optó por que el amplificador de instrumentación tuviera una ganancia fija (se eligió una ganancia de 100) para que posteriormente se tuviera un control de ganancia más exacto y poder tener la señal deseada. En la segunda etapa de amplificación se tiene una ganancia de 1.21447 ajustada con un potenciómetro.

Una vez que se tiene acondicionada la señal a una escala de 0 a -5 V, se procede a realizar la conversión de voltaje a corriente (Norma de 4-20 mA). Para obtener esta salida, se parte de la señal entregada por el amplificador a la salida del de instrumentación (U4A, Figura VII.C), se utiliza un arreglo de amplificadores operacionales para acondicionar el voltaje de tal manera que un transistor NPN (Q1, Figura VII.D) trabaje en la región de conducción (activa directa) y proporcione una corriente equivalente a las variaciones de voltaje en su base. Dicho acondicionamiento se lleva a cabo por medio de un amplificador operacional en configuración no inversora con ganancia variable (U4B) y otro amplificador en configuración de sumador-inversor (U4C). A continuación de este último amplificador se realizó el convertidor de voltaje a corriente, que consiste de un amplificador operacional en configuración de no inversor el cual utiliza como lazo de realimentación negativa a un transistor NPN cuya base se conecta a la salida del último operacional. Este transistor interpreta las variaciones de voltaje en su base como variaciones de corriente a través del lazo de realimentación y con esta variación de corriente en la base se puede obtener una variación de corriente en el colector, equivalente al voltaje de entrada. Dicha corriente de colector se obtuvo con un rango de 4 a 20 mA para una impedancia de carga de 250  $\Omega$ .

## VII.2. DISEÑO Y CONSTRUCCION DEL ACTUADOR.

Se diseñó un dispositivo electrónico capaz de regular el suministro de energía al horno eléctrico por medio de una



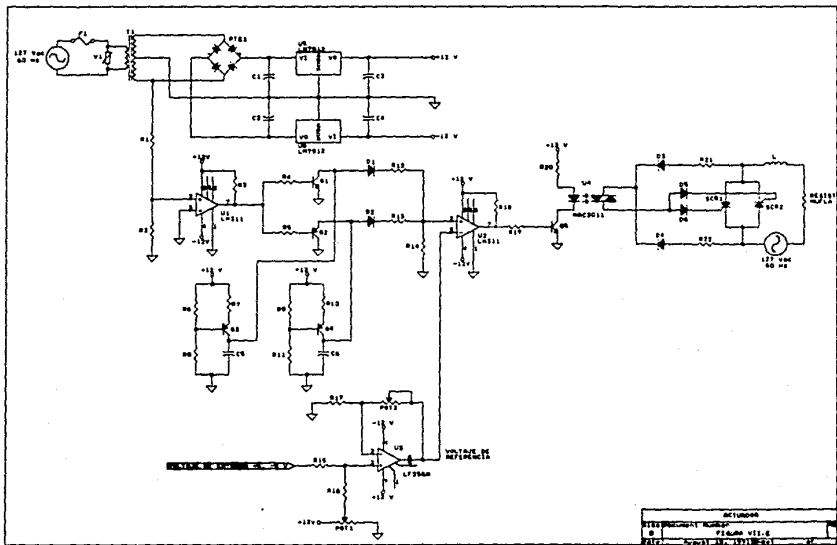


señal analógica proveniente de la tarjeta de control del sistema (Módulo D/A). Para realizar lo anterior, se desarrolló un circuito basado en el control de los periodos de conducción de un dispositivo semiconductor de potencia (Triac). Este dispositivo es el encargado de dejar pasar mayor o menor energía de la línea de alimentación hacia el horno, debido a que se encuentra en serie con la resistencia eléctrica que realiza el calentamiento del mismo. El control se lleva a cabo modificando el ángulo de disparo o de conducción del triac (ver Figura VII.E).

Para alimentar la circuitería encargada de realizar esta función se construyeron dos fuentes de voltaje ( $\pm 12$  Volts). Para ello se utilizó un transformador reductor de 127 Vrms a 36 Vrms con tap central, una etapa de rectificación de onda completa, filtros y regulación independiente de cada fuente (T1, PTE1, U5 y U6, Figura VII.E).

#### **Circuito de control de disparo.**

Se deriva la señal senoidal de la línea de alimentación a la salida del transformador, y se le hace pasar por un divisor de voltaje para tenerla en un nivel de voltaje adecuado. Esta señal se introduce a un detector de cruce por cero, el cual conmuta cada vez que la señal de entrada cruza la línea de referencia. Estos cambios en el detector se dan cada  $180^\circ$  de la señal de entrada (120 ciclos por segundo), esta señal cuadrada se utiliza para crear una señal diente de sierra mediante dos fuentes de corriente constante que cargan a dos capacitores (C5 y C6), cada fuente genera un diente de la sierra alternadamente, de tal forma que se presentan de forma sincronizada cada  $180^\circ$ . Estas dos señales se unen en un "punto suma", a la salida de este punto tenemos la señal de diente de sierra que está sincronizada con la señal de la línea de alimentación. Esta señal es introducida a la entrada no inversora de un circuito comparador. Por la entrada inversora del comparador se introduce un voltaje de referencia; la modificación en



ACTUADOR  
 FIGURA VII.6  
 FILE: D:\proy\17\_VIII\001

este voltaje de referencia provoca la variación del nivel de comparación, el cual hará que el comparador conmute cuando la pendiente de subida de cada una de las rampas del diente de sierra alcance el nivel de la señal de comparación. La salida del comparador alimenta a un dispositivo optoelectrónico (optotriac), el cual alista la etapa de control de la de potencia (formada por SCR1 y SCH2).

La salida del optotriac maneja a la compuerta (gate) del triac de potencia.

El propósito de hacer conmutar al comparador en distintos puntos de la rampa, se traduce en un control sobre el ángulo de disparo del triac de potencia, y como ya se dijo, en sincronía con la línea de alimentación.

Para poder hacer la variación del voltaje de comparación, el circuito cuenta con una etapa que realiza la conversión del rango de voltaje de entrada de  $\pm 5$  V a un rango de 0 a 10 V ( voltaje de referencia, U3).

### VII.3. IMPLEMENTACION DEL ALGORITMO DE CONTROL.

En la tarea de controlar un proceso, la teoría de control requiere de los modelos matemáticos de los dispositivos involucrados. En esta sección se muestra el proceso de obtención de los modelos que representan tanto a la planta (horno eléctrico) como al controlador.

La planta fué modelada con base en su respuesta a una entrada escalón.

Para llevar a cabo el proceso de control se eligió un controlador Proporcional-Integral discreto, ya que con este tipo de control se logra que el error en estado estable tienda a cero.

Para obtener el algoritmo de control se realizaron las siguientes actividades :

- a) Obtención de la función de transferencia de la planta mediante la respuesta temporal a una entrada escalón.
- b) Obtención de la función de transferencia del controlador proporcional-integral.
- c) Sintonización óptima de los parámetros del control.
- d) Obtención de la función de transferencia del sistema.
- e) Obtención del algoritmo recursivo.

Los incisos a) y b) se desarrollaron para realizar una simulación en computadora. Esta simulación fué útil para observar la respuesta de los parámetros del controlador obtenidos analíticamente, sin embargo, éstos no resultaron óptimos. Basándose en esos valores se hicieron modificaciones hasta obtener resultados esperados dentro de la simulación.

#### **Función de Transferencia de la Planta.**

Para encontrar un modelo matemático aproximado de nuestra planta a controlar, se aplicó una entrada escalón para observar su comportamiento en el dominio del tiempo (Figura VII.F). Dicho comportamiento es el de una respuesta de primer orden con tiempo muerto y su función de transferencia se obtiene de la siguiente manera.

De la respuesta temporal de la planta se extraen los parámetros para la construcción del modelo. Estos son : la constante de tiempo, el valor máximo en estado estable, el valor inicial y el tiempo muerto.

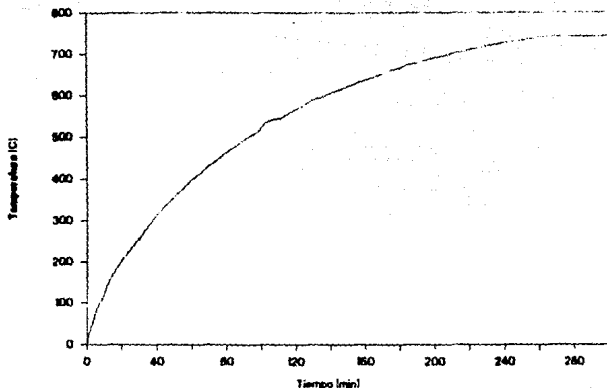


Figura VII.F.

Los valores de los parámetros son :

Constante de tiempo ( $\tau$ ) = 4860 s

Valor máximo ( $T_{max}$ ) = 742 °C

Valor inicial ( $T_0$ ) = 22 °C

Tiempo de levantamiento ( $t_r$ ) = 175 min

Tiempo muerto ( $t$ ) = 45 s

\* No se logra apreciar en la Figura VII.F.

En el desarrollo del modelo matemático se despreció la contribución del tiempo muerto debido a que resultó muy pequeño comparado con la constante de tiempo, esto facilita la elaboración del modelo.

En el dominio del tiempo la respuesta de la planta puede aproximarse al siguiente modelo:

$$p(t) = 1440 (1 - e^{-t/4860}) + 22 \quad \dots(1)$$

derivando

$$dp(t)/dt = (1440/4860) (e^{-t/4860}) \quad \dots(2)$$

aplicando la transformada de Laplace

$$z \left\{ \frac{dp(t)}{dt} \right\} = G(S) = \frac{0.2962}{S + 1/4860} \quad \dots(3)$$

pasando al dominio discreto (por tablas) y considerando un periodo de muestreo ( $\Delta T$ ) igual a 300 s.

$$Z \{G(S)\} = G(z) = \frac{0.2962 z}{z - e^{-300/4860}} \quad \dots(4)$$

la función de transferencia de la planta en la variable  $z$  queda :

$$G(z) = \frac{0.2962 z}{z - 0.9401} \quad \dots(5)$$

**Obtención de la Función de Transferencia del Controlador.**

En un control Proporcional-Integral (PI), la señal de salida del controlador  $u(t)$  queda definida de la siguiente manera :

$$u(t) = K_c e(t) + K_c/T_i \int_0^t e(t) dt \quad \dots(6)$$

y

$$e(t) = r(t) - y(t) \quad \dots(7)$$

donde

$K_c$  = ganancia proporcional

$T_i$  = tiempo integral

$e(t)$  = error (entrada al controlador)

$r(t)$  = valor de la referencia (set point)

$y(t)$  = valor de la variable controlada

$u(t)$  = valor de la variable manipulada (salida)

Pasando la ec.(6) a términos del dominio discreto y tomando en cuenta el período de muestreo ( $\Delta T$ ) tenemos :

$$e_k = e(k\Delta T), \quad u_k = u(k\Delta T), \quad r_k = r(k\Delta T) \text{ y } c_k = c(k\Delta T)$$

donde  $k$  es un número entero.  $k = 0, 1, 2, 3, \dots$

Entonces, la ec. (6) en el dominio discreto queda:

$$u_k = K_c \left\{ e_k + 1/T_i \left[ \frac{e_0 + e_1}{2} + \dots + \frac{e_{k-1} + e_k}{2} \right] \Delta T \right\} \quad \dots (8)$$

donde la integración del tiempo para la acción integral se reemplazó por una aproximación, que es una sumatoria basada en la regla trapezoidal.

Debido a que se utilizará un algoritmo recursivo, la ecuación anterior se maneja por diferencias, así:

$$\Delta u_k = u_k - u_{k-1}$$

entonces, la ec. (8) queda :

$$\Delta u_k = K_c \left\{ (e_k - e_{k-1}) + 1/T_i \left( \frac{e_{k-1} + e_k}{2} \right) \Delta T \right\} \quad \dots (9)$$

Aplicando el operador discreto:

$$U(z)(1-z^{-1}) = K_c \left\{ \left( E(z) - z^{-1}E(z) \right) + \Delta T/2T_i \left( z^{-1}E(z) + E(z) \right) \right\} \quad \dots (10)$$

agrupando términos

$$U(z)(1-z^{-1}) = E(z) \left\{ \left( \frac{\Delta T}{2T_i} K_c + K_c \right) + z^{-1} \left( \frac{\Delta T}{2T_i} K_c - K_c \right) \right\} \quad \dots (11)$$

si consideramos que

$$a = \frac{\Delta T}{2T_i} K_c + K_c \quad \dots (12) \quad \text{y} \quad b = \frac{\Delta T}{2T_i} K_c - K_c \quad \dots (13)$$

entonces la función de transferencia del controlador queda:

$$C(z) = \frac{U(z)}{E(z)} = \frac{az + b}{z - 1} \quad \dots (14)$$

**Sintonización Óptima de los Parámetros de Control.**

Las fórmulas de sintonización óptimas obtenidas por

Ziegler y Nichols para un controlador PI continuo están dadas por,

$$K_c = 0.9/RL \dots (15) \text{ y } T_i = L/0.3 \dots (16)$$

donde R es la pendiente más pronunciada de la recta tangente trazada a la gráfica de la respuesta temporal a una entrada escalón, y L es el tiempo en que la tangente cruza el eje del tiempo.

De la Figura VII.F se obtuvo una pendiente  $R=0.666$  y el cruce de la recta con el eje del tiempo es  $L=40$  s (no se aprecia en la figura).

El algoritmo que se propone a continuación se tomó de un ensayo experimental propuesto por Y. Takahashi, C.S. Chan y D.M. Auslander (Ref.11).

Para cumplir con dicho algoritmo, los parámetros del controlador se calculan a partir de la respuesta temporal de la planta a controlar. Las ecuaciones experimentales son las siguientes:

$$K_i = \frac{0.27 \Delta T}{R (L + \Delta T/2)^2} \dots (17)$$

$$K_p = \frac{0.9}{R(L + \Delta T/2)} - K_i/2 \dots (18)$$

La relación entre los parámetros experimentales anteriores y los parámetros del control PI ( $K_c$  y  $T_i$ ) es:

$$K_i = (K_c/T_i) \Delta T \dots (19)$$

$$K_p = K_c - K_i/2 \dots (20)$$

Tomando los valores de R y L. Considerando  $\Delta T = 300$  s y sustituyendo en las ecs. (17) y (18)

$$K_p = 5.4229 \times 10^{-3} \text{ y } K_i = 3.3659 \times 10^{-3}$$

sustituyendo en las ecs.(19) y (20), obtenemos los valores de  $T_i$  y  $K_c$ .

$$T_i = 633.338 \text{ y } K_c = 7.1058 \times 10^{-2}$$



Con estos valores podemos obtener los coeficientes (a y b) de la función de transferencia del controlador (ec.(14)).

Sustituyendo  $T_1$  y  $K_c$  en las ecs. (12) y (13),

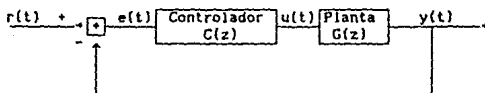
$$a = 8.7887 \times 10^{-3} \quad \text{y} \quad b = -5.4228 \times 10^{-3}$$

entonces la primera aproximación de la función de transferencia del controlador PI queda:

$$C(z) = \frac{U(z)}{E(z)} = \frac{8.7887 \times 10^{-3} z - 5.4228 \times 10^{-3}}{z - 1} \quad \dots (21)$$

#### Obtención de la Función de Transferencia del Sistema.

Para encontrar la función de transferencia del sistema se utiliza el siguiente esquema:



$$r(t) \longrightarrow \boxed{H(z) = \frac{C(z)G(z)}{1 + C(z)G(z)}} \longrightarrow y(t)$$

La ecuación de transferencia total usando (5) y (21) queda:

$$H(z) = \frac{2.596 \times 10^{-3} z (z - 0.617)}{(z - 0.9654)(z - 0.9712)} \quad \dots (22)$$

#### Obtención del Algoritmo Recursivo.

Para las aplicaciones de control digital es necesaria una ecuación de recurrencia para cuantificar el error entre muestras y generar una señal actuadora ( $u(t)$ ).

De la ec.(9), sustituyendo  $e_k = r_k - y_k$  y asumiendo que

$r_k = r_{k-1} = r_{k-2}$ , obtenemos

$$\Delta u(k) = K_c \left\{ \left( y_{k-1} - y_k \right) + \left( r_k - (y_{k-1} + y_k)/2 \right) \Delta T / T_1 \right\} \quad \dots (23)$$

quedando entonces la ecuación en forma canónica (ec. recursiva)

$$u_k = K_p (y_{k-1} - y_k) + K_i (r_k - y_k) + u_{k-1} \quad \dots (24)$$

La ecuación anterior es la que se incluye en el programa de control (sección VIII.2).

#### VII.4. RESULTADOS DE LAS PRUEBAS.

Con base en el algoritmo de control implementado fueron realizadas algunas pruebas para observar su desempeño.

El objetivo de la primera prueba fué el observar el efecto de los parámetros anteriores en la respuesta escalón y cuantificar el porcentaje de error en estado estable. En la Figura VII.G se tiene la respuesta obtenida para las condiciones citadas.

Esta prueba se realizó con los siguientes parámetros :

$$T_{ref} = 500 \text{ } ^\circ\text{C}$$

$$\Delta T = 300 \text{ s}$$

$$K_p = 9.6 \times 10^{-3}$$

$$K_i = 4.8 \times 10^{-3}$$

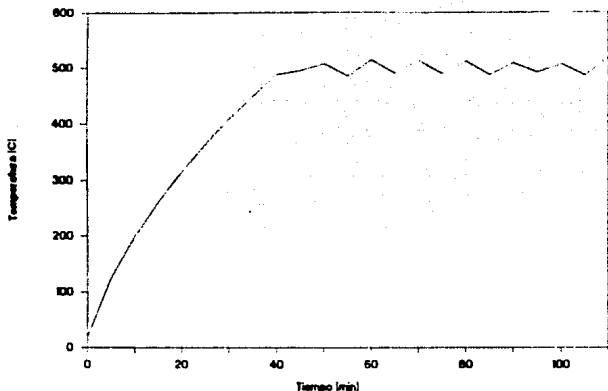


Figura VII.G

Como se observa en la figura anterior, con los parámetros de control utilizados ( $K_p$  y  $K_i$ ) se obtiene una respuesta que presenta un tiempo de asentamiento  $t_s = 37.5$  min; un tiempo de levantamiento  $t_r = 32$  min y pequeñas oscilaciones presentes alrededor de la temperatura de referencia.

La segunda prueba consistió en modificar el valor de la referencia después de alcanzado el estado estable. Los parámetros empleados fueron :

$$T_{ref1} = 300 \text{ } ^\circ\text{C}$$

$$T_{ref2} = 250 \text{ } ^\circ\text{C (a los 50 min.)}$$

$$\Delta T = 300 \text{ s}$$

$$K_p = 7.014 \times 10^{-3}$$

$$K_i = 3.546 \times 10^{-3}$$

Los resultados de esta prueba son mostrados en la Figura VII.H.

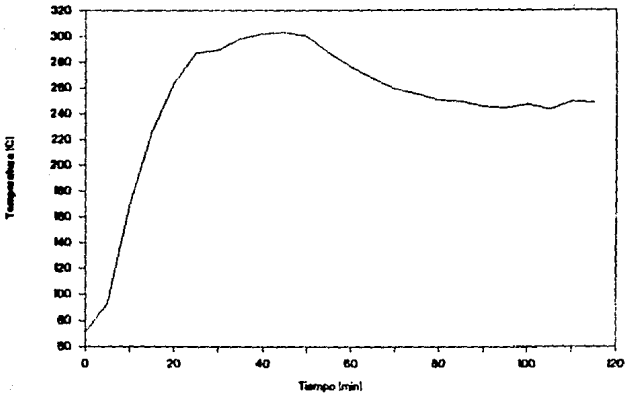


Figura VII.H

En la gráfica anterior, se observa que de acuerdo con los nuevos parámetros de control la respuesta fué más rápida ( $t_{r1} = 17.5$  min) y se presentó un pequeño sobrepaso. Se obtuvo un tiempo de asentamiento ( $t_{s1}$ ) de 30 min. Al estabilizarse a la primera temperatura de referencia se obtuvo un error en estado estable del 1 %. Después se modificó la referencia a  $T_{ref2}$  (en  $t_0 = 50$  min) y se observó que la respuesta fué igual de rápida que para la primera referencia ( $t_{r2} = 17.5$  min), el tiempo de asentamiento ( $t_{s2}$ ) de 27.5 min. medidos después del cambio de referencia.

En la última prueba se sometió a la planta a perturbaciones externas. Estas consistieron en permitir el escape del calor abriendo la puerta del horno, para después cerrarla. Esto representa perturbaciones de tipo escalón. La prueba se desarrolló usando los siguientes parámetros :

$$T_{ref} = 400 \text{ } ^\circ\text{C}$$

$$\Delta T = 60 \text{ s}$$

$$K_p = 9.6 \times 10^{-3}$$

$$K_i = 2.516 \times 10^{-3}$$

1ª Perturbación  $t_1 = 79 \text{ min.}$

2ª Perturbación  $t_2 = 117 \text{ min.}$

La Figura VII.1 muestra el comportamiento del sistema bajo las condiciones anteriores.

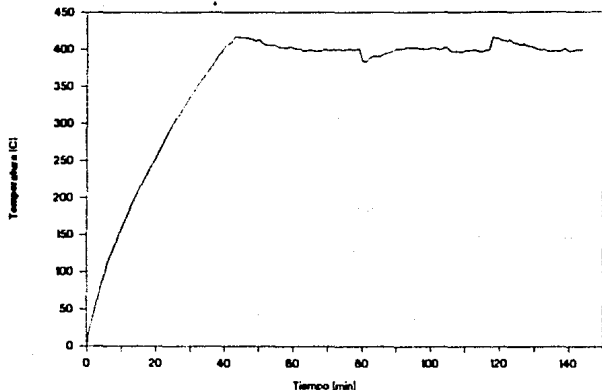


Figura VII.1

La respuesta anterior presenta un sobrepaso del 4.25% y un error en estado estable del 0.5%. Como se observa, al presentarse las perturbaciones, el algoritmo de control corrige las variaciones de la temperatura hasta forzarla a alcanzar de nuevo la de referencia.

Se realizaron cambios en los parámetros del algoritmo de control para lograr distintas respuestas y poder determinar los valores óptimos.

Los cambios realizados en las constantes  $K_p$  y  $K_i$  en cada una de las pruebas, muestran los efectos de ellas en la

respuesta del sistema. Entonces, con la modificación de dichos parámetros se logra alterar la velocidad de respuesta, así como las oscilaciones alrededor de la referencia.

### VIII. CONCLUSIONES

El desempeño de cada uno de los módulos desarrollados permiten concluir que el sistema es bastante versátil, debido a la facilidad para modificar los modos de operación de cada módulo con el fin de adaptarse a distintas aplicaciones de control.

El hecho de poder conectarse a una terminal de video logra, en gran medida, la versatilidad antes mencionada, debido a que permite la visualización directa de la información y la modificación de los programas; así como el poder guardar dicha información en medios masivos de almacenamiento (discos flexibles, duros y cintas magnéticas). Si la aplicación de control no justifica el tener permanentemente una terminal de video conectada al sistema, se tiene la opción de grabar el programa de aplicación en memoria ROM.

El sistema presenta la ventaja de operar bajo una norma industrial que permite la compatibilidad con otros sistemas comerciales para crear uno más complejo.

Como se menciona en los capítulos anteriores, todos los módulos desarrollados utilizan tecnología HCMOS, lo cual proporciona rapidez y un bajo consumo de energía.

Las señales analógicas de entrada para el módulo A/D y las señales de salida para el módulo D/A cumplen con características ampliamente usadas en la industria ( $\pm 5$  volts y 4 a 20mA). Lo cual permite la conexión con una amplia gama de dispositivos actuadores y acondicionadores de señal.

El sistema cuenta con la opción de manejar una referencia externa (*set point*) con el fin de que el usuario pueda modificarla según sus necesidades de control.

En lo que respecta al control realizado y tomando en cuenta las pruebas efectuadas en el capítulo anterior, se

concluye que éste tiene un comportamiento bastante bueno ya que siempre es posible modificar los parámetros de la prueba para poder obtener la respuesta que más se acerque a las necesidades del control. Además, que el algoritmo utilizado corrige cualquier alteración de la temperatura debido a perturbaciones o a un cambio en la referencia. Los porcentajes de error en estado estable son lo suficientemente pequeños como para decir que se obtuvieron resultados bastante satisfactorios.

Estamos conscientes de que cualquier proceso de importancia involucra más de una variable física a controlar. Sin embargo, este trabajo tiene además un fin didáctico, aunque bastarían algunos pequeños cambios en cuanto a la circuitería y otros tantos en la programación para poder manejar mayor número de variables.



## IX. BIBLIOGRAFIA

1. Sánchez Guzmán. USO DE TERMOPARES EN MEDICIONES DE TEMPERATURA. TESIS. Fac. de Química, UNAM. 1987.
  2. Cadena Delgado. DISEÑO Y CONSTRUCCION DE UN CONTROL POR MICROCOMPUTADORA PARA UN PROCESO TERMICO. TESIS. Fac. de Ingeniería, UNAM. 1987.
  3. Gon Wong/Alvarez Icaza. CONTROLADOR UNIVERSAL INDUSTRIAL. Instituto de Ingeniería, UNAM. Sept. 1989.
  4. IEEE Standard for an 8-Bit Microcomputer Bus System: STD bus. IEEE Std 961-1986. The Institute of Electrical and Electronics Engineers, Inc. New York, 1988.
  5. Ogata Katsuhiko. INGENIERIA DE CONTROL MODERNA. Ed. Prentice Hall. 1980.
  6. Carrera Méndez/García Cruz. IIACDA-21 INTERFAZ PC-COMPATIBLE PARA MANEJO DE SEÑALES ANALOGICAS Y DIGITALES. Informe interno. Instituto de Ingeniería, UNAM. Marzo 1990.
  7. Carrera Méndez/Guevara Garay. DESARROLLO DE UN EQUIPO DE ADQUISICION DE DATOS EN CAMPO. Informe interno. Instituto de Ingeniería, UNAM. Junio 1989.
  8. TRANSDUCER INTERFACING HANDBOOK. A guide to analog signal conditioning. Ed. Daniel H. Sheingold. Published by Analog Devices, Inc. 1980.
  9. Chase Donald. CONSIDER EVERY ERROR SOURCE FOR DATA ACQUISITION DESIGN. Control Engineering. Junio 1980.
  10. Jaeger/ Auburn University. TUTORIAL: ANALOG DATA ACQUISITION TECHNOLOGY.
    - Part I.- Digital-to-Analog Conversion. Mayo 1982.
    - Part III.- Sample-and-Holds. Instrumentation Amplifiers, and Analog Multiplexers. Noviembre 1982.
    - Part IV.- System Design, Analisis and Performance. Febrero 1983.
- IEEE MICRO.
11. Takahashi Y., Chan C.S., Auslander D.M. PARAMETER TUNING OF LINEAR DDC ALGORITHMS. ASME, 1971.

## A. APENDICES.

### A.1 REVISION DE LA NORMA IEEE-961 (STD-BUS).

#### Descripción del estándar

Este estándar, como toda norma internacional, está especificada en todas sus características tanto eléctricas como mecánicas. La norma fué aprobada por la directiva de estándares de la IEEE (The Institute of Electrical and Electronics Engineers, Inc.) el 10 de diciembre de 1987. El estándar es la descripción de un sistema basado en un microprocesador de 8 bites y es conocido como STD-BUS.

Tanto el tamaño del bus como su organización se seleccionaron para servir como interfaz entre cualquier microprocesador de 8 bites y una amplia variedad de dispositivos de memoria y de entrada/salida.

El propósito de este estándar es el de definir las características físicas, lógicas, eléctricas y los requerimientos de tiempo en sus señales para asegurar el mayor grado de compatibilidad en cualquier tarjeta que se quiera conectar al sistema. Ofrece además una distribución ordenada de las señales del bus que facilitan la incorporación de interfaces.

Esta especificación define un sistema estándar donde el tamaño reducido de las tarjetas, en conjunto con la tecnología de alta integración (LSI), da por resultado un sistema modular por funciones orientado al control de procesos industriales.

La norma define un conector tipo peine de 56 postes por el cual se realizan las conexiones con cada una de las tarjetas, de tal forma que es posible agregar funciones completas de manera modular a un sistema con sólo instalar

la tarjeta en el bus.

La forma de operación del STD-BUS se basa en suponer que en un instante dado solamente existe un dispositivo capaz de enviar direcciones validas al sistema.

#### Distribución de los postes según su función.

La disposición de los postes en el STD-BUS está organizada en cuatro grupos funcionales:

|                          |                    |
|--------------------------|--------------------|
| - Líneas de polarización | postes 1-6 y 53-56 |
| - Bus de datos           | postes 7-14        |
| - Bus de direcciones     | postes 15-30       |
| - Bus de control         | postes 31-52       |

Tabla A.1.1

#### Descripción de las señales del STD-BUS.

##### Líneas de polarización (postes 1-6 y 53-56)

Estas líneas incluyen las fuentes de alimentación para el sistema. Se tiene la posibilidad de conectar cuatro fuentes distintas con dos tierras separadas.

##### Bus de datos (D0 a D7, pines 7-14).

Este es un bus de 8 bites, bidireccional de tres estados. La dirección en la que se dan los datos es afectada por señales tales como la de lectura (\*RD), la escritura (\*WR) y por el reconocimiento de una interrupción (INTAK\*).

EL bus de datos emplea lógica activa alta y cuando no es empleado debe estar en estado de alta impedancia. Cuando algún sistema alterno exiga el manejo del bus de datos (BUSRQ\*), éste podrá ser entregado a dicha solicitud.

##### Bus de direcciones (A0 a A15, postes 15 al 30).

Este bus es de 16 bites, activo alto, tres estados; las direcciones las envía el dispositivo que tiene el control

del bus, el cual también puede ser liberado a algún controlador alterno.

Estas 16 líneas de direcciones pueden decodificar tanto a puertos de entrada/salida como a memoria, mediante las líneas de control IORQ<sup>o</sup> y MEMRQ<sup>o</sup>, respectivamente.

#### Bus de control (postes 31 a 52).

De este bus depende en gran medida la flexibilidad del STD-BUS. Sus señales se agrupan en cinco grupos: Control de memoria y puertos, temporización de periféricos, reloj y reset, interrupción y control del bus, además del encadenamiento de prioridad serie. A continuación, una breve explicación de cada grupo de señales:

**Control de memoria y puertos.** En este grupo de señales se encuentran aquellas que sirven para realizar operaciones básicas a memoria o puertos. Normalmente se requieren de las siguientes señales:

- WR<sup>o</sup> Escritura a memoria o puertos.
- RD<sup>o</sup> Lectura a memoria o puertos.
- IORQ<sup>o</sup> Habilitación de puertos.
- MEMRQ<sup>o</sup> Habilitación de memoria.
- IOEXP Expansión a puerto E/S.
- MEMEX Expansión de memoria.

**Control de temporización de periféricos.** Este grupo contiene las señales de control que permiten a cualquier microprocesador manejar sus periféricos de manera eficiente.

Este grupo lo componen las siguientes líneas:

- REFRESH<sup>o</sup> Refresco de memoria dinámica.
- MCSYNC<sup>o</sup> Sincronía de ciclo de máquina.
- STATUS 1<sup>o</sup> Línea 1 de control de status.
- STATUS 0<sup>o</sup> Línea 0 de control de status.

**Líneas de control de bus e interrupciones.** Por medio de estas señales se implementan las funciones de control tales como acceso directo a memoria, multiproceso, paso a paso, manejo de memoria lenta, restablecimiento por falla de energía y una variedad de métodos de interrupción. Permite además el encadenamiento para prioridad serie y algunos esquemas de prioridad en paralelo.

Este grupo lo forman las siguientes señales:

- BUSAK\* Reconocimiento del bus.
- BUSRQ\* Solicitud del bus.
- INTAK\* Reconocimiento de interrupción.
- INTRQ\* Solicitud de interrupción.
- WAITRQ\* Solicitud de espera.
- NMIRQ\* Solicitud de interrupción no-enmascarada..

**Reloj y reset.** Proporciona al sistema la temporización básica y la posibilidad de restablecimiento.

Lo forman las siguientes líneas:

- SYSRESET\* Restablecimiento del sistema.
- PBRESET\* Botón de restablecimiento.
- CLOCK\* Reloj del procesador.
- CNTRL\* Control. Temporización especial.

**Líneas de encadenamiento de prioridad serie.** Son dos líneas usadas para el control del bus y el manejo de interrupciones y que se deben de colocar en cadena, por lo cual requieren de lógica extra para implementarlas. De no usarse se conectan entre sí.

- PCO Prioridad de salida.
- PCI prioridad de entrada.

A continuación se presentan dos tablas, las cuales indican la disposición de los postes según el lado del circuito impreso:

## Cara de los componentes.

| Pin | Nombre    | Dirección | Descripción                       |
|-----|-----------|-----------|-----------------------------------|
| 1   | +5VDC     | entrada   | polarización                      |
| 3   | GND       | entrada   | tierra digital                    |
| 5   | VBB#1     | entrada   | -5VDC                             |
| 7   | D3        | ent/sal   | Parte baja del bus de datos       |
| 9   | D2        | ent/sal   |                                   |
| 11  | D1        | ent/sal   |                                   |
| 13  | D0        | ent/sal   |                                   |
| 15  | A7        | ent/sal   | Parte baja del bus de direcciones |
| 17  | A6        | ent/sal   |                                   |
| 19  | A5        | ent/sal   |                                   |
| 21  | A4        | ent/sal   |                                   |
| 23  | A3        | ent/sal   |                                   |
| 25  | A2        | ent/sal   |                                   |
| 27  | A1        | ent/sal   |                                   |
| 29  | A0        | ent/sal   |                                   |
| 33  | IORQ*     | salida    | Habilit. de puertos               |
| 35  | IOEXP     | ent/sal   | Expansión de puertos              |
| 37  | REFRESH*  | salida    | Refresco de memoria               |
| 39  | STATUS 1* | salida    | Status del CPU                    |
| 41  | BUSAK*    | salida    | Reconoc. del bus                  |
| 43  | INTAK*    | salida    | Reconoc. de interrup.             |
| 45  | WAITRQ*   | entrada   | Solicitud de espera               |
| 47  | SYSRESET* | salida    | Restabl. del sistema              |
| 49  | CLOCK*    | salida    | Reloj del procesador              |
| 51  | PCO       | salida    | Salida cadena prioridad           |
| 53  | AUX GND   | entrada   | Tierra auxiliar                   |
| 55  | AUX +V    | entrada   | +12 VDC                           |

Tabla A.1.2.

## Cara de la soldadura.

| Pin | Nombre    | Dirección | Descripción                       |
|-----|-----------|-----------|-----------------------------------|
| 2   | +5 VDC    | entrada   | Polarización                      |
| 4   | GND       | entrada   | Tierra digital                    |
| 6   | VBB#2     | entrada   | -5 VDC                            |
| 8   | D7        | ent/sal   | Parte alta del bus de datos.      |
| 10  | D6        | ent/sal   |                                   |
| 12  | D5        | ent/sal   |                                   |
| 14  | D4        | ent/sal   |                                   |
| 16  | A15       | ent/sal   | Parte alta del bus de direcciones |
| 18  | A14       | ent/sal   |                                   |
| 20  | A13       | ent/sal   |                                   |
| 22  | A12       | ent/sal   |                                   |
| 24  | A11       | ent/sal   |                                   |
| 26  | A10       | ent/sal   |                                   |
| 28  | A9        | ent/sal   |                                   |
| 30  | A8        | ent/sal   |                                   |
| 32  | RD*       | salida    | Lectura                           |
| 34  | MEMRQ*    | salida    | Sel. direcc. a memoria            |
| 36  | MEMEX     | ent/sal   | Expansión de memoria              |
| 38  | MCSYNC*   | salida    | Sinc. con ciclo de maq.           |
| 40  | STATUS 0* | salida    | Status del CPU                    |
| 42  | BUSRQ*    | entrada   | Solicitud del bus                 |
| 44  | INTRQ*    | entrada   | Solicitud de interrup.            |
| 46  | NMI RQ*   | entrada   | Int. no-mascarable                |
| 48  | PBRESET*  | entrada   | Restablecim. por botón            |
| 50  | CNTRL*    | entrada   | Temporización auxiliar            |
| 52  | PCI       | entrada   | Entrada cadena priorid.           |
| 54  | AUX. GND  | entrada   | Tierra auxiliar                   |
| 56  | AUX V-    | entrada   | -12 VDC                           |

Tabla A.1.3.

## ESPECIFICACIONES ELECTRICAS.

En las siguientes tablas se muestran los valores que definen eléctricamente las señales del STD-BUS.

Los rangos máximos y mínimos que se especifican no son condiciones de operación recomendadas. Cualquier sobrepaso encima del valor puede llegar a dañar permanentemente a los circuitos que las soportan.

## Rangos máximos absolutos.

| Parámetro  | Límite | Referencia |
|--|--------|------------|
| Voltaje positivo aplicado a una entrada lógica o deshabilitada en tres estados | +5.5V  | GND        |
| Voltaje negativo aplicado a una entrada lógica o deshabilitada en tres estados | -0.4V  |            |

Tabla A.1.4.

En la siguiente tabla se muestran las tolerancias permisibles en las fuentes de alimentación.

## Tolerancias en la polarización.

| Pin | Voltaje      | Tolerancia  | Referencia |
|-----|--------------|-------------|------------|
| 1,2 | VCC(+5V)     | $\pm 0.25V$ | GND        |
| 5   | VBB#1(-5V)   | $\pm 0.25V$ | GND        |
| 6   | VBB#2(-5V)   | $\pm 0.25V$ | GND        |
| 55  | AUX +V(+12V) | $\pm 0.5V$  | AUX GND    |
| 56  | AUX -V(-12V) | $\pm 0.5V$  | AUX GND    |

Tabla A.1.5.

En la tabla siguiente se presentan los umbrales de voltaje para que las señales sean reconocidas como altas o bajas. Se incluyen además los valores permitidos en los tiempos de subida ( $t_r$ ) y bajada ( $t_f$ ) para los cambios en el nivel de las señales.

## Características de la señal lógica.

| Parámetro de la tarjeta STD BUS | Condiciones de prueba | Min | Max | Unid. |
|---------------------------------|-----------------------|-----|-----|-------|
| VOH                             | VCC=MIN, IOH=15mA     | 2.4 | VCC | V     |
| VOL                             | VCC=MIN, IOL=24mA     | GND | 0.5 | V     |
| VIH                             |                       | 2.0 | VCC | V     |
| VIL                             |                       | GND | 0.8 | V     |
| $t_r, t_f$                      |                       | 4   | 100 | ns    |

Tabla A.1.6.



**Especificaciones mecánicas.**

Las siguientes tablas que se presentan muestran las características dimensionales que deben reunir cada una de las tarjetas que se quiera construir.

**Dimensiones de la tarjeta STD-BUS.**

| Dimensiones de la tarjeta | Pulgadas |                 | Milímetros |                |
|---------------------------|----------|-----------------|------------|----------------|
|                           | Nominal  | Tolerancia      | Nominal    | Tolerancia     |
| Largo                     | 6.50     | $\pm 0.025$     | 165.1      | $\pm 0.64$     |
| Altura                    | 4.50     | $+0.005, -.025$ | 114.3      | $+0.13, -0.64$ |
| Espesor                   | 0.062    | $\pm 0.003$     | 1.58       | $\pm 0.08$     |
| Espacio entre Tarjetas    | 0.50     | MIN             | 12.70      | MIN            |

Tabla A.1.7.

**Dimensiones del perfil del STD-BUS para un espacio mínimo entre tarjetas.**

| Dimensiones recomendadas para un espacio mínimo entre tarjetas | Pulgadas |       | Milímetros |      |
|--|----------|-------|------------|------|
|  | Max      | Min   | Max        | Min  |
| Altura de componentes  | 0.375    | ----  | 9.52       | ---- |
| Saliente de las patas del componente                           | 0.040    | ----  | 1.02       | ---- |
| Espacio libre entre tarjetas                                   | ----     | 0.010 | ----       | 0.25 |

Tabla A.1.8.

## Especificaciones del peine conector.

| Dimensiones  | Pulgadas |            | Milímetros |            |
|--|----------|------------|------------|------------|
|  | Nominal  | Tolerancia | Nominal    | Tolerancia |
| Largo del peine  | 3.610    | -----      | 91.70      | -----      |
| Distancia entre centros del primer y último diente       | 3.375    | ± 0.002    | 85.70      | ± 0.05     |
| Claro entre centros de los dientes                       | 0.125    | ± 0.002    | 3.18       | ± 0.05     |
| Ancho del diente   | 0.062    | ± 0.003    | 1.54       | ± 0.08     |
| Altura de diente   | 0.30 min | -----      | 7.60 min   | -----      |
| Claro entre la orilla de la tarjeta y el diente próximo. | 0.117    | ± 0.10     | 2.97       | ± 0.25     |

Tabla A.1.9.

## A.2. REVISIÓN DEL CONTROLADOR UNIVERSAL INDUSTRIAL (CUI).

Para la integración de este proyecto se tomó como apoyo un sistema controlador de procesos industriales denominado CUI (Controlador Universal Industrial).

La cualidad principal de este sistema es que puede ejecutar programas codificados en Basic en un ambiente multitareas, y además de soportar programas codificados en ensamblador a través de un monitor.

Este sistema es compatible tanto en su bus de comunicaciones y control como en sus especificaciones mecánicas con la norma IEEE-961 conocida como STD-BUS.

El sistema se construyó con base en un microprocesador 8088, memorias RAM y ROM, y un conjunto de periféricos: temporizadores, puerto serie y puerto paralelo.

### Decodificación de memoria y puertos:

El sistema cuenta con dos decodificadores de 3x8 (74LS138); uno genera las señales de la decodificación de puertos y otro la decodificación de memoria. Lo anterior se logra mediante la línea M<sup>o</sup>/IO emitida por el microprocesador indicando a cada decodificador si la dirección enviada es para decodificar memoria o puertos.

En la siguiente tabla se muestra el mapa de memoria del CUI, el cual se ha establecido para la elaboración de los programas:

| Dirección     | Disp. direccionado   | Nombre de la señal |
|---------------|----------------------|--------------------|
| 00000H-07FFFH | Primer banco de RAM  | RAM1*              |
| 08000H-0FFFFH | Segundo banco de RAM | RAM2*              |
| 10000H-17FFFH | Memoria ROM opcional | EPR0M*             |
| 18000H-87FFFH | SIN USO              | -----              |
| 88000H-97FFFH | Expansion de memoria | MEMS*              |
| 98000H-F7FFFH | SIN USO              | -----              |
| F8000H-FFFFFH | Memoria ROM Básica   | BASIC*             |

Tabla A.2.1

La decodificación de puertos utiliza las direcciones A15, A14 y A13. En la siguiente tabla se muestra el mapa de puertos E/S:

| Dirección   | Periferico seleccionado | Nombre de la señal |
|-------------|-------------------------|--------------------|
| 0000H-3FFFH | Expansión de ENT/SAL    | IOS*               |
| 4000H-BFFFH | SIN USO                 | -----              |
| C000H-DFFFH | 8256AH                  | 8256AH*            |
| E000H-FFFFH | Lectura de Baud Rate    | BAUD*(Sólo Lect.)  |
| E000H-FFFFH | Circuito de vigilancia  | WATCH*(Sólo esc.)  |

Tabla A.2.2

#### Memoria.

El CUI cuenta con dos circuitos para almacenamiento de información. Uno de ellos es el circuito de memoria RAM estática 43256 con capacidad de 32KBytes, el otro es el circuito de memoria ROM 27256 con la misma capacidad.

Existe la posibilidad de expandir la memoria dentro del área de la tarjeta, pero únicamente hay espacio para una memoria ROM ó una memoria RAM (de 32KBytes). Esta expansión es opcional y la selección del tipo de memoria que se utiliza se realiza por medio de microinterruptores. Es posible expandir la memoria aún más pero debe hacerse en otra tarjeta y utilizando apropiadamente las señales para su decodificación (MEMS\* y MEMEX).

#### Puertos.

El sistema cuenta con dispositivos internos, como son los puertos paralelo y serie, cinco temporizadores de 8 bits, el control del circuito de vigilancia y la programación de la velocidad de transmisión del puerto serie.

Salvo los dos últimos, todos son soportados por el circuito 8256AH (MUART).

Las distintas velocidades de transmisión son seleccionables por medio de microinterruptores. Las velocidades a escoger son: 110, 300, 600, 1200, 2400, 4800 y 9600 bites por segundo (BAUDS).

El CUI cuenta con toda una circuitería para adaptar sus señales internas al STD-BUS. Esto lo hace mediante *buffers* y compuertas.

El sistema maneja las siguientes señales de control del STD-BUS:

|         |                                |        |           |
|---------|--------------------------------|--------|-----------|
| BUSRQ*  | } Señales colector<br>abierto. | RD*    | MCSYNC*   |
| INTRQ*  |                                | WR*    | INTAK*    |
| WAITRQ* |                                | IORQ*  | SYSRESET* |
| NMIRQ*  |                                | MEMRQ* | CLOCK*    |
| PBRESET |                                | IOEXP  | MEMEX     |

### A.3. REVISION DE SENSORES DE TEMPERATURA.

#### Introducción.

La temperatura, a diferencia de otras cantidades físicas tal como longitud, tiempo, masa; es una cantidad abstracta que debe definirse en términos de comportamiento de materiales.

Algunos ejemplos del comportamiento de materiales que han sido usados en la medición de la temperatura incluyen cambios en el volumen de un líquido, cambios de longitud de una barra, cambio de resistencia eléctrica de un alambre, cambio de la presión de un gas a volumen constante y cambios de color del filamento de una lámpara.

La temperatura está relacionada con la energía cinética de las moléculas localizadas en una región de un cuerpo, esa energía no puede medirse directamente; debido a esta dificultad la escala internacional práctica de temperatura (EIPT) ha sido definida en términos del comportamiento de algunos materiales.

La EIPT es una referencia empírica usada para sustituir las mediciones directas de la energía cinética de una molécula. Esta escala cambia con el tiempo conforme los científicos mejoran sensores y otros aparatos. sin embargo, para propósitos de ingeniería, la exactitud de la escala existente es más que adecuada.

#### TERMOMETROS DE RESISTENCIA

Los termómetros de resistencia consisten de un elemento sensitivo que exhibe cambios de resistencia con algún cambio de temperatura.

Los RTD's son simplemente un elemento resistivo formado de materiales como platino, níquel, níquel-cobre (conocido

comercialmente como BALCO). Estos materiales exhiben un coeficiente positivo de resistividad, y son usados en RTD's por su estabilidad y proveen una respuesta reproducible de temperatura sobre períodos largos de tiempo.

#### TERMISTORES.

El nombre de termistor se deriva de las palabras Inglesas THERMAL RESISTOR. Entonces el termistor es un dispositivo que cambia su resistencia con la temperatura.

Los termistores son dispositivos altamente no lineales y por lo general pobremente caracterizados. Esta es la razón principal por lo cual muchos diseñadores de equipo electrónico no les resulta atractivo el trabajar con ellos.

Se debe de señalar que no todo dispositivo que cambia su resistencia con la temperatura es llamado termistor. Por ejemplo, tenemos a los termómetros de resistencia (RTD's), los cuales estan hechos de pequeñas bobinas de alambre o por depósitos de películas metálicas. Estos, aunque son dependientes de la temperatura, no tienen un desempeño igual al de los termistores.

El termino de termistor está reservado para los dispositivos semiconductores sensibles a la temperatura.

Existen dos clases de termistores: los NTC (Negative Temperature Coefficient) y los PTC (Positive Temperature Coefficient). Existen dos formas distintas de fabricar los PTC's. Una es fabricarlos de manera similar a los NTC's y la otra es fabricarlos a base de silicio. Debido a que los NTC's son más comunes, se hará mención únicamente de ellos, a menos que se especifique lo contrario.

Los NTC's son dispositivos que tienen un rango estrecho de variación, son altamente sensibles, son no lineales y su resistencia disminuye conforme la temperatura aumenta.

Básicamente los termistores son cerámicas semiconductoras.

Están formadas por polvos de óxidos de metal, como el óxido de níquel o el de manganeso y algunas veces con pequeñas cantidades de otros óxidos.

En el encapsulado de los termistores se utiliza por lo general resina epóxica o vidrio.

#### **Especificaciones Típicas de los Termistores.**

La amplia variedad de formas, tamaños, tolerancias y resistencias de los termistores, crean la necesidad de tener una gran variedad de especificaciones para ellos. Además, los distintos fabricantes de termistores ofrecen información que puede no ser compatible con otros.

#### **Tiempo de Respuesta.**

Se puede observar fácilmente que cuando movemos al termistor repentinamente de una temperatura a otra, como en cualquier termómetro, el termistor tardará algún tiempo en responder. La masa del termistor deberá calentarse o enfriarse para poder registrar la temperatura del medio. La respuesta se parece mucho a una respuesta exponencial en el tiempo de un circuito R-C, con una constante de tiempo ( $\tau$ ) al 63% de su voltaje final.

Para termistores pequeños la constante de tiempo es del orden de segundos. Los termistores grandes responden mucho más lentamente.

#### **Circuitos Puente.**

Si se conecta un termistor NTC en el puente de Wheatstone de la figura A.3.1 podemos generar un voltaje que incremente con la temperatura.



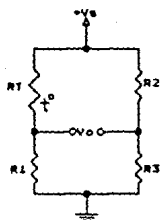


Figura A.3.1.

Si escogemos adecuadamente nuestros resistores, podremos asegurar que nuestro voltaje tendrá una respuesta linealizada aceptable con respecto a la temperatura (sólo para rangos cortos de temperatura).

#### TERMOPARES.

Los termopares ocupan un lugar destacado entre los diversos métodos utilizados en la medición de temperaturas. El método consiste en conectar dos alambres de materiales diferentes A y B, manteniendo una unión a la temperatura  $T_1$  y la otra a la temperatura  $T_2$ . La magnitud de la fuerza electromotriz que aparece entre sus terminales y que se puede detectar mediante un voltmetro, depende de los materiales y de la diferencia de temperaturas, a este efecto se le llama Efecto Seebeck.

Como la evaluación de estos efectos en la medición de la temperatura es muy complicada, en la aplicación práctica de los termopares la medición de temperatura se basa en calibraciones empíricas y en las llamadas leyes termoelectricas.

### Leyes Termoeléctricas.

1ª Ley. La *fem* de un termopar con uniones  $T_1$  y  $T_2$ , resulta inalterada por la temperatura en todo el circuito si los dos metales que se usan son homogéneos.

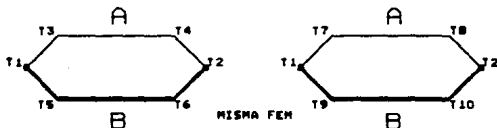


Figura A.3.2. (1ª Ley)

2ª Ley. Si se inserta un tercer metal homogéneo  $C$  en  $A$  o en  $B$ , mientras las dos uniones nuevas estén a temperaturas iguales, la *fem* neta del circuito permanece invariable, cualquiera que sea la temperatura de  $C$  fuera de las uniones.

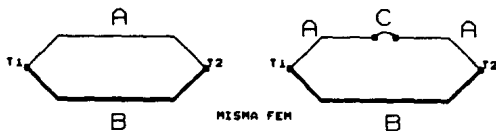
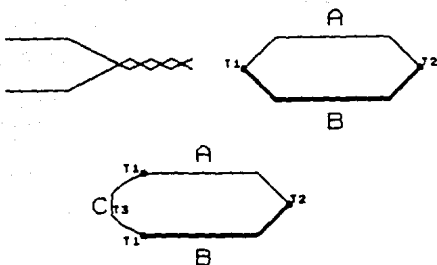


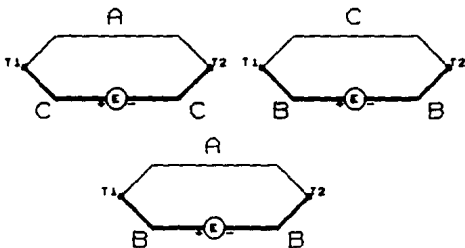
Figura A.3.4 (2ª Ley)

3ª Ley. Si se inserta el metal  $C$  entre  $A$  y  $B$  en una de las uniones, la temperatura de  $C$  en cualquier punto fuera de las uniones  $AC$  y  $BC$  es indiferente. Mientras las uniones  $AC$  y  $BC$  estén ambas a la temperatura  $T_1$ , la *fem* neta es la misma como si  $C$  no estuviera presente.



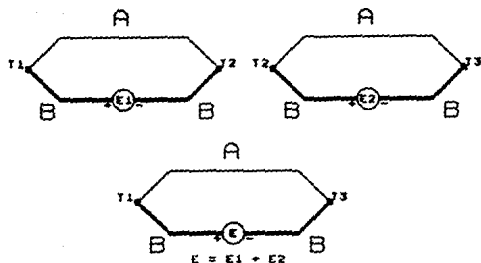
Figuras A.3.5 (3a Ley)

4a Ley. Si las *fem* de los metales A y C es  $E_{AC}$  y la de los metales B y C es  $E_{CB}$ , la *fem* térmica de los metales A y B es  $E_{AC} + E_{CB}$ .



Figuras A.3.6 (4a Ley)

5a Ley. Si un termopar produce la *fem*  $E_1$  cuando sus uniones están a  $T_1$  y  $T_2$ , y produce a  $E_2$  cuando están a  $T_2$  y  $T_3$ , se tendrá que cuando las uniones están a  $T_1$  y  $T_3$ , la *fem* producida es  $E_1 + E_2$ .



Figuras A.3.7 (5ª Ley)

### Tipos de Termopares.

Entre los termopares más utilizados para la medición de temperatura se encuentran los siguientes.

#### Hierro-Constantan (J).

Este tipo de termopar es recomendado para usarse en ambientes reducidos. Su rango de operación es de 1600°F para los tamaños más grandes. Los cables de tamaños más pequeños podrían operar en las correspondientes menores temperaturas.

#### Cobre-Constantan (T).

Este termopar se recomienda para usarse en ambientes reducidos y de mediana oxidación, para temperaturas arriba de 400°C. Estos termopares son apropiados para aplicaciones donde haya humedad. Esta aleación es recomendada para bajas temperaturas de trabajo debido a la homogeneidad de los alambres componentes, la cual puede mantenerse mejor que otros alambres de distinta base metal. Por tanto, los errores debidos a la no homogeneidad de los alambres en zonas con gradientes de temperatura son reducidos grandemente.

**Chromel-Alumel (K).**

El alambre de Alumel se recomienda para utilizarse en ambientes limpios de oxidación. El rango de operación de esta aleación es de 1260°C para los tamaños más grandes de alambre. Los tamaños menores pueden operar a las correspondientes menores temperaturas.

**Chromel-Constantan (E).**

Este termopar puede usarse para temperaturas arriba de 871°C en vacío, mediana oxidación y ambientes reducidos. A temperaturas por debajo de cero grados, el termopar no está propenso a la corrosión. Este termopar tiene la más alta fem de salida que cualquiera de los termopares metálicos estándar.

**Aleaciones de Platino-Rodio (S,R y B).**

Estos tres tipos de termopares de "metales nobles" son de uso común, estos tipos son : 1) un alambre con un 90% de platino y 10% de rodio ,usado con otro alambre de platino puro.; 2) un alambre con 87% de platino y 13% de rodio con otro alambre de platino puro, y 3) un alambre con 70% de platino y 30% de rodio se usa con otro que contiene 94% de platino y 6% de rodio.

Estos tres tipos son altamente resistentes a la oxidación y corrosión. No obstante, el hidrógeno, el carbón y muchos vapores de metales pueden contaminar al termopar de Platino-Rodio. El rango de operación recomendado para las distintas aleaciones platino-rodio es de 1538°C, aunque temperaturas tan altas como 1800°C pueden medirse con la aleación de Pt-30%Rh / Pt-6%Rh.

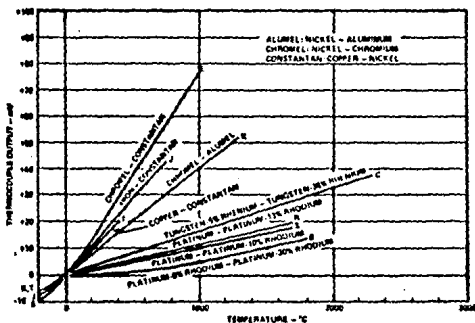
**Aleaciones de Tungsteno-Renio.**

Hay tres tipos de termopares con esta aleación que encuentran gran uso dentro de las mediciones de temperaturas mayores a 2760°C. Estas aleaciones tienen inherentemente una

pobre resistencia a la oxidación y pueden ser utilizados en vacío y en ambientes inertes o de hidrógeno.

#### Rangos de Operación de los Termopares.

Los tipos de termopares mencionados anteriormente, han sido probados para diferentes rangos de temperatura, para los cuales se han obtenido las siguientes curvas características de *fem* vs. Temperatura, para una referencia de temperatura de 0°C.



Curvas de Respuesta de los Termopares  
Figura A.3.8.

| Junction Materials                         | Typical Useful Temp Range (°C) | Voltage Range Over Range (mV) | ANSI Designation |
|--|--------------------------------|-------------------------------|------------------|
| Platinum 6% Rhodium - Platinum-30% Rhodium | 26 to 1800                     | 13.6                          | S                |
| Tungsten 5% Rhenium - Tungsten 26% Rhenium | 0 to 2300                      | 37.0                          | (C)              |
| Chromel - Constantan                       | 0 to 982                       | 75.0                          | E                |
| Iron - Constantan                          | -184 to 760                    | 50.0                          | J                |
| Chromel - Alumel                           | -181 to 1750                   | 56.0                          | K                |
| Platinum - Platinum-13% Rhodium            | 0 to 1593                      | 18.7                          | R                |
| Platinum - Platinum-10% Rhodium            | 0 to 1538                      | 16.0                          | S                |
| Copper - Constantan                        | -184 to 400                    | 26.0                          | T                |

Rangos de operación de termopares y límites de error para una referencia de 0°C

Figura A.3.9.

## Técnicas de Compensación de Termopares.

### Compensación de Unión Fría.

Como los termopares son dispositivos que proporcionan señales de bajo nivel, el acondicionamiento de la señal obtenida no es un problema trivial. Las señales de niveles de microvolts necesitan de electrónica muy elaborada para obtener resoluciones mejores a 1°C.

La linealidad en muchos tipos de termopares es pobre, pero las relaciones son predecibles y repetibles; entonces, pueden utilizarse técnicas tanto digitales como analógicas para la linealización de las respuestas.

Si la variación de la temperatura ambiente de una unión fría puede causar errores significativos en la salida de un termopar, existen dos alternativas: mantener la unión fría a una temperatura constante mediante técnicas como colocar la unión en un baño de hielo o en un horno controlado termostáticamente; o sustraer un voltaje igual al voltaje generado en la unión a cualquier temperatura en el rango de ambiente esperado.

Debido a que los baños helados son frecuentemente inconvenientes para mantenerse y no siempre son prácticos (hay que renovar constantemente el hielo), se han creado métodos alternativos los cuales se usan muy comunmente.

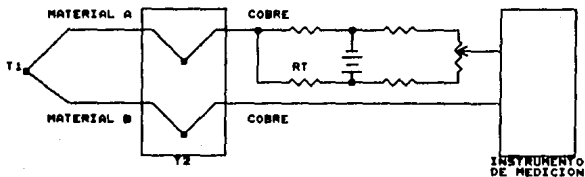
### Método del Punteo Eléctrico.

Este método emplea usualmente una red con un puente eléctrico autocompensado como el mostrado en la figura A.3.10. Este sistema incorpora un elemento resistivo sensible a la temperatura ( $R_r$ ), el cual es un brazo del puente y está térmicamente integrado con la unión fría ( $T_2$ ).

El puente se alimenta comúnmente con una batería de mercurio o por una fuente de voltaje constante. El voltaje de salida es proporcional al desbalanceo creado entre la

temperatura de referencia equivalente prefijada ( $T_2$ ) y la unión caliente ( $T_1$ ). En este sistema, la temperatura de referencia de 0°C o 32°F puede ser escogida.

Como la temperatura ambiente que rodea a la unión fría ( $T_2$ ) varía, un voltaje generado térmicamente aparece y produce un error en la salida. No obstante, un voltaje automático, igual y opuesto es introducido en serie con el error térmico; esto cancela el error y mantiene estable el voltaje de la unión de referencia sobre un amplio rango de temperatura ambiente con un buen grado de exactitud.



Método de Compensación Eléctrica.

Figura A.3.10.



#### A.4. REVISION DEL MULTIBASIC.

##### Descripción General.

El CUI está diseñado para ejecutar programas codificados en una versión de basic denominada Multibasic. En este apéndice se incluye una descripción del lenguaje y contiene nociones de sintáxis y de interpretación de comandos.

El Multibasic es un lenguaje multitareas, que puede ejecutar de manera coordinada más de un programa a la vez, es rápido y adecuado para control en tiempo real o adquisición de datos. Los programas se codifican en el formato normal de basic, pero antes de guardarse en memoria pasan por una etapa de compilación que genera un código intermedio que es el que realmente ejecuta el intérprete; dicho código intermedio permite aumentar la velocidad de ejecución y manejar el entorno multitareas; esta etapa es transparente al usuario.

En el Multibasic pueden manejarse hasta 16 tareas a la vez. El control se transfiere de una a otra tarea a la velocidad de operación del  $\mu P$ , por lo que se aparenta que las tareas se ejecutan simultáneamente. El intercambio de tareas se realiza bajo control del programa de usuario, por lo que la frecuencia de ejecución de cada tarea se determina por la aplicación del usuario.

Una gran ventaja del lenguaje es que puede dar servicio a señales de interrupción mediante programas codificados en basic. La estructura de atención a dichas interrupciones se soporta en paralelo con el ambiente multitareas. Las interrupciones son atendidas sin control del usuario y tienen mayor prioridad que las solicitudes del servicio de tareas.

Para rutinas especiales, es posible codificar estas en lenguaje máquina, el sistema las tratará como subrutinas y será posible ordenar su ejecución desde alguna tarea del Multibasic.

El conjunto de instrucciones del Multibasic está agrupado en tres niveles, cada nivel sucesivo permite operaciones más complejas que el anterior. El primer nivel se compone con los comandos estándar del basic, el siguiente nivel tiene comandos extendidos orientados específicamente para aplicaciones de control y el último nivel contiene comandos avanzados que incluyen instrucciones para el manejo de multitareas e interrupciones.

En total el Multibasic cuenta con 125 comandos y operadores, de los cuales 51 son los estándar de intérpretes normales de basic, 58 son comandos extendidos y 16 pertenecen al conjunto de comandos avanzados.

Los comentarios en Multibasic no disminuyen el tiempo de ejecución como ocurre en otros lenguajes interactivos, por lo que los programas escritos en Multibasic pueden ir ampliamente comentados sin afectar la velocidad de ejecución.

El Multibasic interactúa con el usuario por medio de una terminal serie, para lo que ocupa el puerto serie del 8256AH, lo que hace que este periférico no puede emplearse para otras aplicaciones a menos que se trate de subrutinas en lenguaje máquina. Por tanto el usuario debe conectarse al CUI a través de una terminal.

Se necesitan por lo menos 8 Kbytes de memoria RAM en el sistema para correr programas en Multibasic. Como las memorias RAM usadas son de 32 Kbytes, el usuario dispone de aproximadamente 24 Kbytes para realizar su programa de aplicación.

#### Modos de Operación.

En el Multibasic se tienen tres modos de operación : inmediato, ejecución y autoejecución.

En el modo inmediato los comandos se ejecutan inmediatamente una sola vez (no se requiere de número de línea). En el modo de ejecución las instrucciones son precedidas por un número de línea y se ejecutan hasta que se

manda el comando RUN, en este modo la secuencia de instrucciones se ejecuta según la sintáxis del programa que codifican. El modo de autoejecución es una opción prevista para almacenar programas en memoria EPROM opcional los cuales son ejecutados automáticamente al encender el sistema.

#### **Descripción del Conjunto de Instrucciones.**

En Multibasic, los nombres de las variables pueden tener una longitud máxima de 15 caracteres, aunque sólo los siete primeros tienen significado. El espacio de almacenamiento de las variables es de longitud fija y permite un máximo de 198 variables; de exceder este valor se producirá un error de "Demasiadas variables/etiquetas".

Puesto que el Multibasic está orientado para manejar volúmenes significativos de operaciones de entrada/salida a gran velocidad, maneja exclusivamente números enteros de 32 bites y aritmética de complemento a dos.

Para manejar números constantes se aceptan formatos decimales, hexadecimales y binarios. Es importante recalcar que cuando se manejan constantes hexadecimales y el dígito más significativo de la cantidad es una letra, debe anteponerse un cero pues de lo contrario el número no sería distinguible de una variable.

El Multibasic cuenta con tres tipos de operadores, que son: aritméticos, lógicos y relacionales. Los operadores aritméticos son la multiplicación, división, adición y substracción. Dentro de los operadores lógicos se cuentan la negación NOT, la conjunción AND, la disyunción OR y la disyunción exclusiva XOR; los operadores lógicos trabajan con operandos de 32 bites y resultados también de 32 bites. Finalmente se tienen los operadores relacionales que incluyen a la igualdad, desigualdad, mayor que, menor que, mayor o igual a, y menor o igual a.

### Instrucciones Estándares.

Este conjunto de instrucciones está formado por 51 comandos que corresponden con las versiones de basic conocidas. A continuación se proporciona un listado de los comandos e instrucciones más relevantes de este conjunto estándar.

- CHR\$......Convierte un código ASCII a su carácter equivalente.
- DELETE.....Borra líneas de programa.
- EDIT.....Desplega una línea para edición.
- END.....Detiene la ejecución de un programa.
- FOR/NEXT.....Realiza una serie de instrucciones en un ciclo un determinado número de veces.
- GOSUB/RETURN...Acude y regresa de una subrutina.
- GOTO.....Acude incondicionalmente de la secuencia de un programa a un número de línea especificado.
- IF/THEN/ELSE...Toma una decisión manteniendo el flujo del programa de acuerdo con el resultado obtenido por una expresión.
- INPUT.....Permite la entrada de un dato desde el teclado durante la ejecución del programa.
- LIST.....Lista el programa concurrente en memoria, por medio del puerto serie.
- NEW.....Restaura la RAM para un nuevo programa.
- PEEK.....Obtiene un byte leído de una dirección de memoria indicada.
- POKE.....Escribe un byte en una localidad de memoria.
- PRINT.....Saca un dato por pantalla o por el puerto serie.
- REM.....Permite la inserción de comentarios.
- RENUM.....Renumeración de líneas de programa.
- RUN.....Inicia la ejecución de un programa.

**Instrucciones Extendidas.**

El Multibasic tiene un conjunto de instrucciones extendidas que consta de 58 comandos, enunciados y funciones, que permite reducir el tiempo de ejecución de los programas, puesto que se trata de instrucciones que realizan un manejo directo y sencillo de operaciones a memoria, conversiones de números a distintas bases y tratamiento de cadenas este conjunto también contiene los comandos para invocar la utilería del programa monitor. Un listado de este conjunto de instrucciones, se muestra a continuación.

- BIN\$**.....Entrega un cadena binaria a partir de un dato de ocho bites (byte).
- DHEX\$**.....Entrega una cadena hexadecimal a partir de un dato de 16 bites (word).
- DPEEK**.....Entrega un dato de 16 bites almacenado en dos direcciones de memoria.
- DPOKE**.....Escribe un dato de 16 bites en dos localidades de memoria.
- HEX\$**.....Entrega una cadena hexadecimal a partir de un dato de 8 bites.
- MGET**.....Lee un dato de 8 bites de una dirección válida dentro del rango de I/O del 8088.
- MPUT**.....Escribe un dato de 8 bites a una dirección dentro del rango destinado a I/O del 8088.

**Instrucciones Avanzadas.**

Este conjunto de instrucciones permite establecer el ambiente multitareas y de manejo de interrupciones, estas características hacen del Multibasic un lenguaje con gran aplicación en control y medición.

Las tareas que ejecuta el lenguaje pueden clasificarse en involuntarias y voluntarias. Las primeras se ejecutan independientemente del usuario bajo control del Multibasic; éstas pueden ser el servicio a interrupciones y el manejo del reloj en tiempo real, que son acciones transparentes al

usuario y este no puede desactivar. Para activar las tareas voluntarias, el usuario debe declararlas positivamente como tales; la secuencia de ejecución de éste tipo de tareas se determina con el uso de la instrucciones de control de flujo de tareas. Todas las tareas voluntarias tienen la misma prioridad.

Para el manejo de rutinas de servicio a interrupciones el procedimiento es similar al que se sigue para las tareas voluntarias, pero aún más sencillo; las rutinas de servicio a interrupciones deben darse de alta y terminar en todos los casos con la instrucción IRET. La prioridad de las distintas rutinas queda establecida por el manejo interno del 8256AH. Una tarea de servicio a una interrupción no debe incluir instrucciones para el ambiente multitareas. Las solicitudes de interrupción se atienden una vez que se termina de ejecutar la instrucción en curso.

#### Descripción del Monitor.

El monitor del sistema está diseñado para soportar las aplicaciones en lenguaje máquina que deba realizar el usuario; para ello en el modo de operación inmediato se pueden teclear los comandos MENU o MON, los cuales permiten acceder la utilería (desplegar menú de comandos de manera simultánea) e invocar solamente la utilería, respectivamente.

#### Comandos del Monitor.

El menú de la utilería del monitor para manejo de programas objeto se despliega de la siguiente forma :

|               |                            |           |           |
|---------------|----------------------------|-----------|-----------|
| H [elp]       | .....Redespliega menú      |           |           |
| D [isplay]    | .....Despliega memoria     | SSSS:0000 | *CNT/EEEE |
| M [odify]     | .....Modifica memoria      | SSSS:0000 |           |
| C [heck sum]  | ...Verifica memoria        | SSSS:0000 | *CNT/EEEE |
| F [ill]       | .....Llena memoria         | SSSS:0000 | EEEE XX   |
| B [lock move] | ..Mueve un bloque          | SSSS:0000 | 0000 *CNT |
| R [egister]   | ....Muestra un registro(s) |           |           |

```

I [input] .....Lee un puerto
O [output] .....Escribe en un puerto
T [trace] .....Traza instrucciones SSSS:0000 *CNT
G [go] .....Ejecuta SSSS:0000 - 0000
X .....Sale del monitor a Multibasic
>>_

```

El símbolo ">>" es el cursor del modo del monitor.

Todas las direcciones y datos deben estar en código hexadecimal siguiendo el formato SSSS:0000 que indica segmento y offset respectivamente. La cuenta de caracteres en los comandos con CNT es decimal.

El monitor permite modificar o examinar el contenido de cualquier localidad de memoria y puede soportar la ejecución, sin pausa y trazada, de rutinas en lenguaje máquina.

#### Códigos de Error del Multibasic.

En la siguiente lista de mensajes de error que puede enviar el Multibasic, se indica, dentro del contexto de un programa, cuál ha sido el error cometido.

El número del código de error puede interceptarse con la función ERR y el número de línea en la cual el error ocurre puede conocerse con la función ERL.

- Error #0 ... Unknown Error : Se detectó un error durante la corrida pero no fué posible identificar la fuente del error.
- Error #1 ... NEXT w/o FOR : Un enunciado NEXT ha sido encontrado sin su correspondiente FOR.
- Error #2 ... Syntax : Se encontró una línea con una secuencia incorrecta de caracteres.
- Error #3 ... RETURN w/o GOSUB : Se encontró un enunciado RETURN sin su GOSUB previo.
- Error #4 ... Out of Data : Un enunciado READ o de OBJECT se ejecutó sin que halle datos a leer.
- Error #5 ... Illegal Function Call : Un parámetro fuera de rango se pasa a una función numérica.
- Error #6 ... Arithmetic Overflow : El resultado de un cálculo es demasiado grande para el formato de 32 bites.

- Error #7 ... Out of Memory : Un programa es demasiado largo o hay demasiadas variables.
- Error #8 ... Undefined Line : Una línea inexistente ha sido referenciada.
- Error #9 ... Subscript Exceeds Dimension : El elemento de un arreglo está referenciado a un subíndice fuera del rango dimensionado.
- Error #11 ... Divide by Zero : División entre cero.
- Error #14 ... Out of String Space : Las variables del tipo cadena han excedido el espacio libre de memoria.
- Error #24 ... FOR w/o NEXT : Se desbalanceó el programa por la existencia de un FOR sin su NEXT.
- Error #25 ... THEN w/o IF : Se encontró un enunciado THEN sin su correspondiente IF.
- Error #26 ... Break : Suspensión de la ejecución de un programa por envío de un carácter de ruptura al puerto serie.
- Error #28 ... Too Many Variables/Labels : El programa tiene demasiadas variables o etiquetas.
- Error #30 ... Constant Overflow : Existe sobreflujo de una constante.
- Error #31 ... Extra Character : Carácter extra.



## A.5. PROGRAMAS.

En esta sección se presentan los algoritmos y programas que realizan la inicialización de los módulos, así como la etapa de control.

### A.5.1. PROGRAMA DE INICIACION Y USO DE LOS MODULOS.

La implementación de este bloque de programación se basó en el siguiente algoritmo:

1. Programar el módulo de interrupciones.
  - 1.a. Número de identificación del módulo.
  - 1.b. Habilitación de interrupciones.
  - 1.c. Periodo de muestreo.
2. Programar el módulo A/D.
  - 2.a. Número de identificación del módulo.
  - 2.b. Habilitación de interrupciones.
  - 2.c. Tipo de entrada analógica (voltaje o corriente).
  - 2.d. Modo de entrada (simple o diferencial).
  - 2.e. Selección de ganancia de la señal analógica.
3. Programar el módulo D/A.
  - 3.a. Número de identificación del módulo.

A continuación se muestra el programa, codificado en Multibasic, que realiza la inicialización de cada uno de los módulos.

```

10 CLEARTR 2
20 REM *****
30 REM *** PROGRAMA PRINCIPAL DEL SISTEMA DE MONITOREO ***
40 REM *****
50 PR
60 PR"*****"

```

```

70 PR*** PRUEBA CONJUNTA DEL SISTEMA ***
80 PR*****
90 PR
100 PR
110 PR*****
120 PR** PROGRAMACION TARJETA DE INTERRUPCIONES **
130 PR*****
140 PR
150 INPUT" Numero de Identificacion de la Tarjeta : ";TINT
160 INPUT" Habilitacion de Interrupciones (S/N) ? ";HINT$
170 PR" Periodo de Muestreo ? "
180 PR" <1>.....1 seg "
190 PR" <2>.....5 seg "
200 PR" <3>.....30 seg "
210 PR" <4>.....1 min "
220 PR" <5>.....5 min "
230 INPUT" Opcion >>> ";TI
240 PR
250 PR*****
260 PR** PROGRAMACION TARJETA ANALOGICA/DIGITAL **
270 PR*****
280 PR
290 INPUT" Numero de Identificacion de la Tarjeta : ";ADC
300 INPUT" Habilitacion de Interrupciones (S/N) : ";HIS
310 INPUT" Tipo de Entrada (I/V) : ";V$
320 INPUT" Modo de Entrada [ Simple(S) o Diferencial(D) ] : ";MODOS$
330 PR " GANANCIAS : "
340 PR " <0>..... 0.5"
350 PR " <1>..... 1.0"
360 PR " <2>..... 10.0"
370 PR " <3>..... 100.0"
380 INPUT " Opcion >>> ";GANANCIA
390 REM
400 PR
410 PR*****
420 PR** PROGRAMACION TARJETA DIGITAL/ANALOGICA **
430 PR*****
440 PR
450 INPUT" Numero de Identificacion Tarjeta D/A : ";DAC
460 PR:PR
470 REM
480 REM **** PROGRAMACION DE LAS TARJETAS ****
490 IF V$="V" GOTO 530
500 MPUT 1FCOH,1
510 MODO=0
520 GOTO 580
530 MPUT 1FCOH,0
540 IF MODOS="S" GOTO 570
550 MODO=1
560 GOTO 580

```

```

570 MODO=0
580 IF H18="S" GOTO 610
590 MPUT 1F90H,1
600 GOTO 620
610 MPUT 1F90H,0
620 MOGAN=GANANCIA+MODO*4
630 MPUT 1F80H,MOGAN
635 REM SELECCION DE PERIODO DE MUESTREO
640 ON TI GOTO 650,660,670,680,690
650 AO=2:BO=0:A1=10:B1=0:A2=80:B2=195:GOTO 700
660 AO=10:BO=0:A1=100:B1=0:A2=136:B2=19:GOTO 700
670 AO=10:BO=0:A1=100:B1=0:A2=48:B2=117:GOTO 700
680 AO=244:BO=1:A1=255:B1=0:A2=214:B2=1:GOTO 700
690 AO=100:BO=0:A1=100:B1=0:A2=48:B2=117
695 REM
700 IF HINT8="S" GOTO 730
710 MPUT 15COH,1
720 GOTO 740
730 MPUT 15COH,0
740 MPUT 1580H,0
750 MPUT 1F80H,0
760 MPUT 1583H,34H
770 MPUT 1580H,A0
780 MPUT 1580H,B0
790 MPUT 1583H,76H
800 MPUT 1581H,A1
810 MPUT 1581H,B1
820 MPUT 1583H,0B4H
830 MPUT 1582H,A2
840 MPUT 1582H,B2
845 GOSUB 850

```

#### A.5.2. PROGRAMA DEL ALGORITMO DE CONTROL.

El algoritmo que se utilizó en este bloque es el siguiente:

1. Fijar parámetros de control ( $K_p$  y  $K_i$ ).
2. Leer valor de referencia (Set point).
3. Leer variable de entrada.
4. Aplicar rutina de control (PI).
5. Entregar variable de control.

El listado siguiente contiene la rutina que realiza el algoritmo anteriormente descrito.

```

850 KI=4800:KP=9600
860 N=0:PZ=0:VX=0
870 PR:PR:PR " TIEMPO (MIN)      TEMPERATURA ( C)"
880 ONITR2 930
890 MPUT 15B0H,0
900 REM
910 MPUT 15B0H,0
920 GOTO 900
930 REM
940 T=0
950 FOR X=1 TO 100
960 MPUT 1FA0H,0
970 P2=MGET(1FBOH)
980 P1=MGET(1FBOH)
990 COMP=P2 AND 11110000#
1000 IF COMP=0 THEN GOTO 1070
1010 P3=NOT P1
1020 P4=NOT P2
1030 P5=P4 AND OFFH:P6=P3 AND OFFH
1040 PO=P5*256+P6
1050 PT=PO*(-1)
1060 GOTO 1080
1070 PT=P2*256+P1
1080 PX=(5*100000/4096)
1090 PI=PT*PX/1000
1100 TEMP=(PI+500)
1110 TEMP=TEMP+T
1120 T=TEMP
1130 NEXT X
1140 TEMP=TEMP/100
1150 PR "      ";N:"      ";TEMP
1160 N=N+1
1170 R2=MGET(1590H)
1180 R1=MGET(15A0H)
1190 RTC=R2*100
1200 RID=R1 AND 11110000#
1210 RIU=R1 AND 00001111#
1220 RTD=RID*10/16
1230 RTU=RIU*1
1240 RT=RTC+RTD+RTU
1250 PR " TEMP. REF. = ";RT;" GRADOS"
1260 E=RT-TEMP
1270 PY=PZ-TEMP
1280 VC=(KP*PY+KI*E)/1000+VX
1290 IF VC<0 THEN VC=0
1300 IF VC>1000 THEN VC=1000
1310 VCTRL=VC/2
1315 VX=VC
1320 VT=VCTRL*8190/1000
1330 DACT1=VT*16

```

```
1340 PR " VCTRL = ";VCTRL
1350 DACT=NOT DACT1
1360 DPOKE 1003,DACT
1370 DAC2=PEEK(1004)
1380 DAC1=PEEK(1003)
1390 PR DAC2:PR DAC1
1400 MPUT 1081H, DAC2
1410 MPUT 1080H, DAC1
1420 F2=TEMP
1430 MPUT 15B0H, 0
1440 ONITR2 930
1450 IRET
1460 RETURN
```

#### A.6. PROCEDIMIENTOS DE AJUSTE.

Para realizar los siguientes ajustes por mencionar, se requiere que las tarjetas estén debidamente polarizadas.

Comprobar que en los siguientes postes del STD-BUS se tenga el voltaje requerido :

postes 1 y 2.....+5.0 VDC (referir al poste 3 o 4)  
 postes 5 y 6.....-5.0 VDC ( " )  
 poste 55 .....+12.0 VDC (referir al poste 53 o 54)  
 poste 56 .....-12.0 VDC ( " )

#### PROCEDIMIENTOS DE AJUSTE DE LA TARJETA A/D.

##### Ajuste de Corrimiento del Amplificador de Instrumentación.

Para realizar el ajuste de corrimiento, se programa la tarjeta para aceptar entrada de voltaje en modo diferencial y con ganancia unitaria. Se puentean las entradas de voltaje  $V_{in+}$  y  $V_{in-}$ . En el punto de prueba PP1 (ver Figura III.C) se mide la salida de voltaje del amplificador de instrumentación; ajustando con POTS debe dar una lectura de 0.000 VDC.

##### Ajuste de Ganancias.

Una vez ajustado el corrimiento del amplificador de instrumentación, se procede al ajuste de ganancias, para esto se requiere de un generador de ondas senoidal y un osciloscopio. Se programa la tarjeta para entrada de voltaje, introduciendo una rutina que permita hacer la selección de las distintas ganancias y distintos modos de entrada.

Se conecta la punta de prueba del osciloscopio en PP1.

Se introduce una señal de 1KHz a las entradas de voltaje

Vin+ y Vin-. La amplitud de dicha señal de entrada deberá ser como se muestra en la tabla A.5.1. Se ajustan los potenciómetros indicados para tener las salidas esperadas.

| Ganancia | Entrada Vpp | modo   | Potenciómetro de ajuste | Lectura Vpp |
|----------|-------------|--------|-------------------------|-------------|
| 0.5      | 2           | simpl. | POT1                    | 1           |
| 1.0      | 1           | simpl. | POT2                    | 1           |
| 10.0     | 0.5         | simpl. | POT3                    | 5           |
| 100.0    | 0.05        | dif.   | POT4                    | 5           |

Tabla A.6.1

#### Ajustes en el Convertidor de Corriente a Voltaje.

Para realizar este ajuste no es necesario programar la tarjeta. Es necesario introducir en las entradas corriente Iin e Iout una fuente que proporcione corriente en un rango de 4 a 20 mA, lo cual provocará una caída en la resistencia de entrada (R11) de 1 a 4 volts.

El procedimiento de ajuste es el siguiente:

Se coloca la punta de prueba de un multímetro en PP2.

Para una entrada de 4.00mA se ajusta con POT8 para que el multímetro registre -5.000 VDC. Después se lleva la entrada de corriente hasta 20mA y se ajusta el POT9 para llevar la salida hasta +5.000 VDC.

#### Ajuste de Cero y de Escala Completa del Convertidor A/D.

Para los siguientes ajustes, es necesaria una rutina que inicialice la tarjeta para entrada de voltaje en modo simple y ganancia unitaria, que ordene el inicio de la conversión, que lea los datos convertidos y los despliegue en la pantalla de la terminal reiteradamente.

El ajuste a cero se hace de la siguiente forma:

Se introduce una señal de 0.61 mV DC en las entradas Vin+ y Vin-. Se ajusta el POT7 para obtener una lectura que varíe en el bit menos significativo de 0,0000,0000,0000 a 0,0000,0000,0001.

Para ajustar a escala completa se procede de la siguiente manera:

Se aplica una señal de voltaje de +4.9982 VDC y se ajusta el POT6 de tal forma que la salida oscile entre 0,1111,1111,1110 y 0,1111,1111,1111.

Una vez hecho el procedimiento anterior, varíe el voltaje de entrada hasta que las lecturas de salida varíen entre 1,0000,0000,0001 a 1,0000,0000,0000. Anote el valor del voltaje de entrada negativo, llámelo VX. Siendo VF el voltaje analógico de escala completa (VF=+5.00 V), entonces, el voltaje de entrada ideal para realizar la transición anterior debe ser:

$$(-VF + VF/8192)$$

Calculando la diferencia entre VX y el voltaje ideal;

$$\Delta = VX - (-VF + VF/8192)$$

Entonces aplique un voltaje de entrada de

$$(VX - \Delta/2)$$

y ajuste la magnitud de Vref (POT6) de tal forma que la salida digital varíe entre 1,0000,0000,0001 a 1,0000,0000,0000. De esa manera se obtiene la transición de escala completa positiva a negativa con el mínimo error simétrico.

#### AJUSTES DEL MODULO DIGITAL/ANALOGICO.

##### Ajuste a Cero y para Escala Completa (Salida de $\pm 5$ V)

Para calibrar el circuito bipolar de salida, se requieren tres ajustes. El primer paso es hacer que todos los datos digitales de entrada estén en nivel bajo (para forzar que  $I_{OUT1}$  -entregada por el DAC- sea cero), entonces se nulifica el  $V_{os}$  del primer amplificador por medio del potenciómetro para ajuste de corriente POT1 (Figura IV.F), para forzar que el voltaje de la entrada inversora del amplificador



convertidor de corriente a voltaje sea cero volts. Después, con el código de entrada todavía en ceros, se realiza el ajuste para "escala completa negativa" por medio del voltaje de referencia (Figura IV.G). La polaridad del voltaje de salida ( $V_o$ ) en esta ocasión debe ser contraria a la del voltaje de referencia aplicado. Finalmente, fijando todas las entradas digitales en alto se realiza el ajuste para "escala completa positiva" hasta tener que  $V_o = V_{ref}(2047/2048)$  y la polaridad del voltaje de salida debe ser la misma que la de la referencia aplicada. Estos últimos ajustes se realizan mediante el potenciómetro POT4.

Resumiendo lo dicho en el párrafo anterior; se realizan los pasos siguientes : Para entradas digitales en nivel bajo, primero se nulifica el voltaje de *offset* del amplificador U6 (Figura IV.F), es decir, que el voltaje leído en el punto de prueba PP1 sea 0.000 V; segundo, con las entradas digitales todavía en nivel bajo, variando el potenciómetro POT4 (Figura IV.G), debe observarse una salida de -5 V en el punto de prueba PP2. Y tercero, para entradas digitales en nivel alto, debe observarse que el voltaje en el PP2 sea de +4.997 V (utilizando el POT4).

#### **Ajuste para Salida de Corriente de 4-20 mA.**

Para realizar este ajuste se sigue un procedimiento similar al de ajuste anterior (Figura IV.G). Primero, haciendo que todas las entradas digitales estén en bajo, se realiza el ajuste para menor corriente (4 mA) variando el voltaje a la entrada del amplificador sumador (POT3) con lo que se logra ajustar el rango de variación de corriente. Este ajuste se realiza colocando un amperímetro entre los puntos de prueba PP3-PP4 y en serie con una resistencia de 250  $\Omega$  conectada a la polarización. Después, para entradas digitales en estado alto, se lleva a cabo el ajuste para máxima corriente (20 mA) por medio de variar la ganancia del

## A.7. LISTADO DE COMPONENTES.

Módulo A/D.

| RESISTENCIAS: |       |    |
|---------------|-------|----|
| R1, R4        | 100K  | 1% |
| R5            | 10K   | 5% |
| R6            | 4.7K  | 5% |
| R7            | 8.2K  | 5% |
| R8            | 82K   | 5% |
| R9            | 820K  | 5% |
| R10           | 12K   | 5% |
| R11           | 0.25K | 1% |
| R12, R13      | 330K  | 5% |
| R14           | 820K  | 5% |
| R15           | 12K   | 5% |
| R16           | 12K   | 5% |
| R17           | 12K   | 5% |
| R18, R23      | 3.9K  | 5% |
| R24           | 1.2K  | 5% |
| R25           | 82K   | 5% |
| R26           | 5.6K  | 5% |
| R27, R28      | 1K    | 5% |
| R29           | 33K   | 5% |
| R30           | 10K   | 5% |
| RP1           | 3.9K  | 5% |

| POTENCIOMETROS |      |
|----------------|------|
| POT1           | 1K   |
| POT2           | 2K   |
| POT3           | 20K  |
| POT4           | 200K |
| POT5           | 50K  |
| POT6           | 10K  |
| POT7           | 10K  |
| POT8           | 100K |
| POT9           | 100K |

| CAPACITORES: |       |
|--------------|-------|
| C1           | 150nF |
| C2, C3       | 1nF   |
| C4           | 200nF |

| C. INTEGRADOS: |            |
|----------------|------------|
| U1             | 4053       |
| U2, U3         | TLO74      |
| U4             | LM336Z-5.0 |
| U5             | 4051       |
| U6, U7         | 74HCT244   |
| U8             | 74HCT245   |
| U9             | 74HC688    |
| U10            | 74HC138    |
| U11            | 74HC123    |
| U12            | ADC1205    |
| U13, U14       | 74HC244    |
| U15, U16       | 74HC02     |
| U17            | 74HC14     |
| U18            | 74HC74     |
| U19            | 74HC75     |

| DIODOS |        |
|--------|--------|
| D1, D4 | 1N4047 |

| TRANSISTORES |       |
|--------------|-------|
| Q1           | BC557 |

## Módulo D/A.

| INTEGRADOS |             |
|------------|-------------|
| U1         | 74HCT244    |
| U2         | 74HCT244    |
| U3         | 74HC688     |
| U4         | 74HC138     |
| U5         | DAC1230     |
| U6         | LF356N      |
| U7         | LM336 Z-5.0 |
| U8         | TL074       |
| U9         | 74HCT245    |
| U10        | 74HC244     |
| U11        | LF356N      |

| RESISTENCIAS  |        |
|---------------|--------|
| RP1, RP2      | 3.9K   |
| R17           | 1M     |
| R18           | 0.051K |
| R19, R27, R29 | 5.6K   |
| R20           | 15K    |
| R21           | 33K    |
| R22, R25      | 100K   |
| R23, R24      | 220K   |
| R26           | 0.39K  |
| R28, R30      | 12K    |

| POTENCIOMETROS |      |
|----------------|------|
| POT1           | 10K  |
| POT2           | 500K |
| POT3           | 500K |
| POT4           | 5K   |
| POT5           | 10K  |

| DIODOS |        |
|--------|--------|
| D1-D4  | 1N4047 |

| TRANSISTORES |       |
|--------------|-------|
| Q1           | BC547 |

## Módulo de interrupciones.

| INTEGRADOS |          |
|------------|----------|
| U1         | 74HCT244 |
| U2         | 74HCT244 |
| U3         | 74HCT245 |
| U4         | 74HC688  |
| U5         | 74HC138  |
| U6         | 8253     |
| U7         | 74HC04   |

| RESISTENCIAS   |      |
|----------------|------|
| R1-R6, R10-R15 | 3.9K |
| R7, R8         | 1K   |
| R9             | 10K  |

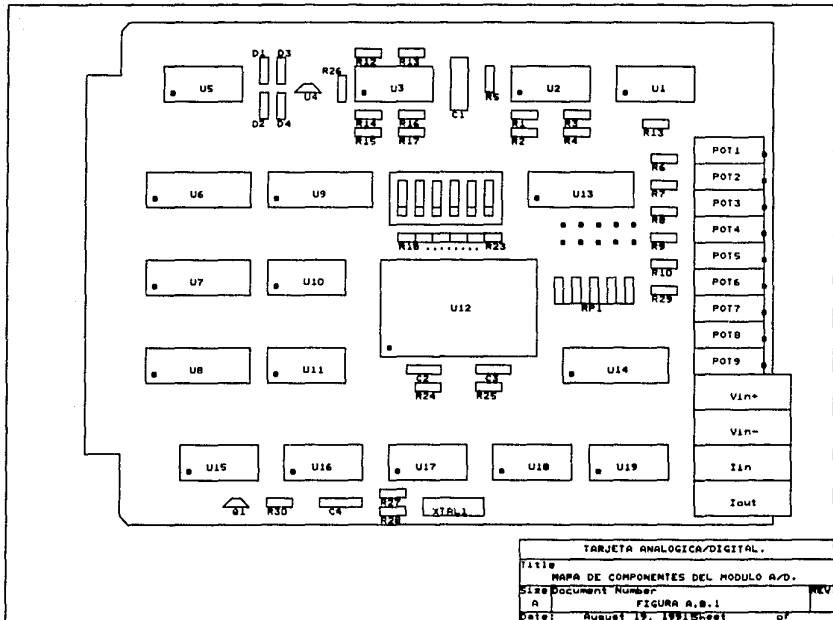
|     |         |
|-----|---------|
| U8  | 74HC74  |
| U9  | 74HC02  |
| U10 | 74HC244 |
| U11 | 74HC244 |
| U12 | 74HC244 |

1 TRANSISTOR BC547

1 CRISTAL 1 MHz

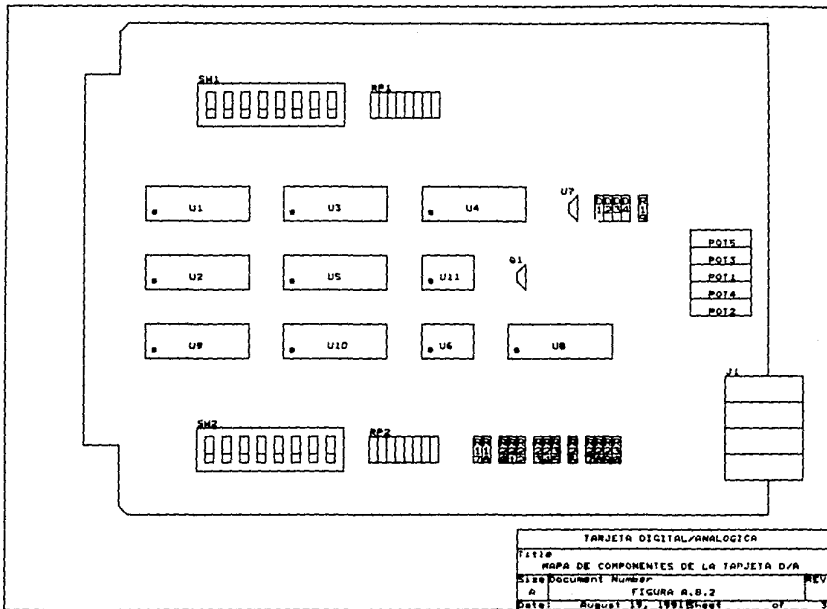
1 CAPACITOR 200 nF

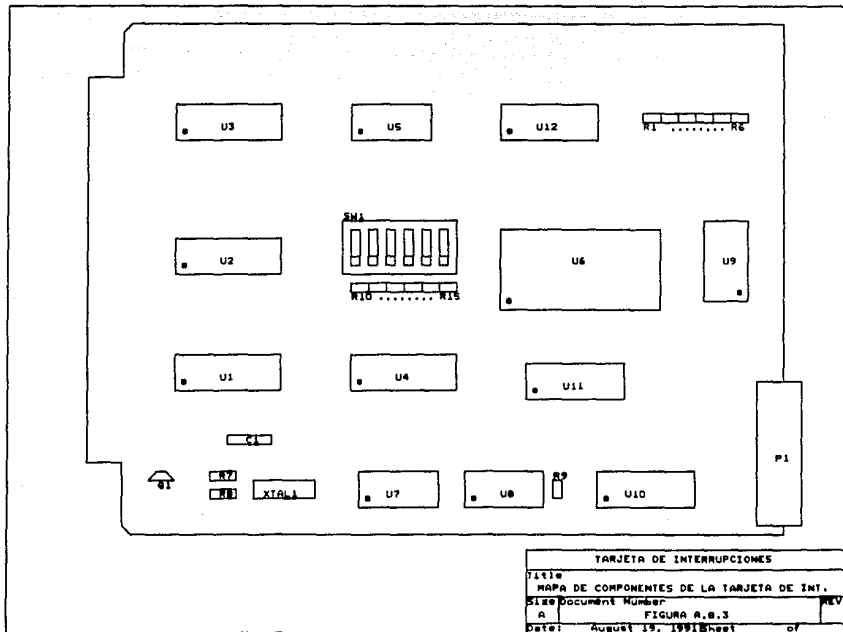
**A.8. MAPAS DE COMPONENTES.**



177

|                                     |                 |          |
|-------------------------------------|-----------------|----------|
| TARJETA ANALOGICA/DIGITAL.          |                 |          |
| Title                               |                 |          |
| MAPA DE COMPONENTES DEL MODULO A/D. |                 |          |
| Size Document Number                |                 |          |
| A                                   | FIGURA A.8.1    | REV      |
| Date:                               | August 19, 1991 | Sheet of |







### A.9. ESPECIFICACIONES TÉCNICAS DE LOS MÓDULOS.

Cada uno de los módulos siguientes se diseñaron basandose en la norma IEEE-961 (STD BUS).

El STD-BUS fué diseñado de manera que todas sus señales fueran compatibles con la familia TTL. Los módulos se diseñaron en base a tecnología HCMOS.

Para poder cumplir con las especificaciones eléctricas del estándar, y para evitar conflictos entre familias lógicas, todas las señales que se toman del STD-BUS, tanto las de datos, las de direcciones y las de control, son manejadas por circuitería de la familia HCT, la cual se caracteriza por tener entradas compatibles con tecnología TTL y salidas compatibles con la tecnología CMOS, que es con la que se diseñó la parte digital de los módulos. Estos circuitos son dos buffers 74HCT244 y un transceiver 74HCT245. Todos ellos de 8 bites con salidas tres estados.

#### MODULO A/D.

El módulo A/D es una interfaz para la lectura de una señal analógica y su conversión a código digital.

El módulo cuenta con las siguientes características:

|  |   |
|--|---|
| Número de señales analógicas                 | 1   |
| Tipos de entradas seleccionable por programa | corriente 4 a 20 mA                                 |
|  | voltaje (simple o diferencial) $\pm 5$ V.           |
| Razón de rechazo en modo común:              | 82 dB   |
| Ganancias:                                   | 4 seleccionables por programa<br>(0.5, 1, 10 y 100) |

|                            |  |
|----------------------------|--|
| Resolución:                | 12 Bites más uno de signo.   |
| Linealidad:                | 0.3 %  |
| Tiempo de conversión:      | 100 $\mu$ s  |
| Tipo de conversión:        | Aproximaciones sucesivas.  |
| Tecnología:                | Rápida y de bajo consumo (HCMOS).                                  |
| Consumos:                  | 17.0 mA, +12 V<br>30.2 mA, -12 V<br>40.0 mA, +5 V<br>0.15 mA, -5 V |
| Temperaturas de operación: | 0 a 70 °C  |
| Orden de conversión:       | Por programa.  |

**MODULO D/A.**

Este módulo es una interfaz que realiza la conversión de un dato digital a una señal analógica.

Esta tarjeta presenta las siguientes características :

|                                  |  |
|----------------------------------|--|
| Número de salidas analógicas :   | 1  |
| Tipo de las salidas analógicas : | $\left\{ \begin{array}{l} \text{Voltaje : } \pm 5 \text{ V} \\ \text{Corriente : } 4 \text{ a } 20 \text{ mA} \end{array} \right.$ |
| Resolución :                     | 12 bites (1.22 mV/bit)   |
| Linealidad :                     | 1 %  |

|                           |   |
|---------------------------|---|
| Tecnología :              | Rápida y bajo consumo (CMOS)                  |
| Temperatura de operación: | 0 a 70 °C                                     |
| Tipo de conversión:       | Red R-2R (escalera)                           |
| Orden de conversión:      | Por programa.                                 |
| Consumos :                | 13.3 mA, +12 V<br>12 mA, -12 V<br>24 mA, +5 V |

#### MODULO DE INTERRUPCIONES.

Este módulo es una interfaz que se encarga de fijar el período de muestreo en el proceso de control. Además, el módulo maneja una señal externa de referencia.

Esta tarjeta cuenta con las siguientes características.

|                        |                                  |
|------------------------|----------------------------------|
| Tecnología :           | Rápida y de bajo consumo (CMOS). |
| Consumos :             | 100 mA, +5 V                     |
| Rango de interrupción: | de 1µs a 78 hrs.                 |

Entrada de referencia (*set-point*):

Tipo: Codificador rotatorio en BCD de tres dígitos.

Acoplamiento: Conector DB25.