

15
20/



Universidad Nacional Autónoma de México

ESCUELA NACIONAL DE ESTUDIOS PROFESIONALES

A R A G O N

**DESARROLLO DE UN DISPOSITIVO
ELECTRONICO PARA MEJORAR LA
CALIDAD DE SERVICIO ELECTRICO EN
BAJA TENSION.**

T E S I S

QUE PARA OBTENER EL TITULO DE:

INGENIERO MECANICO ELECTRICISTA

P R E S E N T A:

FRANCISCO JAVIER MORENO HERNANDEZ



ENEP
ARAGON

**TESIS CON
FALLA DE ORIGEN**

MEXICO, D. F.

1991.



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE.

INTRODUCCION.

1.- CARACTERISTICAS DEL SUMINISTRO ELECTRICO EN BAJA TENSION.

1.1.- Descripción de la red de distribución.	1
1.2.- Indices de calidad del suministro.	5
1.3.- Requerimientos de la electrónica para mejorar la calidad del servicio.	15

2.- VALIDACION DEL PRINCIPIO DE OPERACION DEL DISPOSITIVO.

2.1.- Analisis funcional de la protección secundaria.	19
2.2.- Diseño y construcción del dispositivo electrónico.	23
2.3.- Descripción de los elementos del prototipo PROSEC de validación.	52
2.4.- Pruebas de operación e instalación en campo.	57

3.- DISEÑO Y CONSTRUCCION DEL DISPOSITIVO ELECTRONICO.

3.1.- Especificación funcional.	64
3.2.- Características del procesamiento de señales.	71
3.3.- Características de una microcomputadora de un solo microcircuito.	77
3.4.- Diseño e implementación del MODCONT y MODDET.	85

4.- INTEGRACION DEL EQUIPO.

4.1.- Descripción del equipo electrónico.	96
4.2.- Descripción de los módulos de actuación e interrupción.	102
4.3.- Descripción del equipo PROSEC V.2.	104

5.- PRUEBAS AL EQUIPO.

5.1.- Pruebas a la tarjeta electrónica.	107
5.2.- Pruebas a efectuar al PROSEC V.2.	112

CONCLUSIONES Y RECOMENDACIONES.

114

REFERENCIAS.

115

INTRODUCCION.

El diseño de algún nuevo dispositivo electrónico para mejorar sustancialmente lo creado anteriormente en la protección de sistemas eléctricos, provoca la necesidad de investigación no solo de una persona sino de un equipo completo, que haciendo uso de las facultades de cada persona integrante hacen realidad el objetivo proyectado. Este trabajo es solo una parte de lo investigado por este grupo de personas.

La electrónica hoy en día avanza a grandes pasos, por lo que es difícil considerar todos los avances tecnológicos, actualmente se opta por un equipo que sea de bajo costo y que cumpla con los requerimientos. Los sistemas eléctricos utilizados hoy en día son complicados, costosos y en algunos casos obsoletos, se vislumbran nuevas formas de modernizar lo existente, por lo que este trabajo de tesis pretende ser un sistema que vaya a la vanguardia y demostrar que un equipo muy usado en la industria eléctrica puede ser sustituido por un dispositivo electrónico.

Se sabe que un interruptor termomagnético (ITM) contiene un elemento térmico y otro magnético cuya calibración determina el tiempo de disparo o de apertura de los elementos en forma independiente. También se puede decir que los ITM'S no se comportan linealmente ya que la demanda de la corriente circulante varía dependiendo de la carga lo que hace que el sistema térmico se vaya calentando o enfriando en función del tiempo que dura la carga demandante lo cual determina que se abra o no el circuito de potencia. En forma similar actúa el elemento magnético que se puede disparar por la circulación extremada de una corriente de corto circuito.

En base a lo anterior es posible diseñar un circuito electrónico para muestrear y cuantificar la corriente circulante transformándola en una variable conocida, similar a una curva característica de tiempo inverso de un ITM. Usando en dicho circuito las nuevas tendencias de conversión analógica-digital y la rapidez de proceso en los microcontroladores de un solo microcircuito como se verá en el presente trabajo.

1.- CARACTERISTICAS DEL SUMINISTRO ELECTRICO EN BAJA TENSION.

1.1.- Descripción de la red de distribución.

Una red eléctrica se compone de varias partes principales, las centrales generadoras, las líneas de transmisión, las subestaciones y las redes de distribución. Las líneas de transmisión constituyen los eslabones de conexión entre las centrales generadoras y las subestaciones y a su vez estas con las redes de distribución, que conducen a otras redes de potencia por medio de interconexiones. Una red de distribución conecta las cargas aisladas de una zona determinada con las subestaciones y las líneas de transmisión.

Los sistemas de distribución tienen como función principal suministrar al consumidor la energía eléctrica producida en las plantas generadoras y transmitida por las líneas de transmisión, hasta las subestaciones de distribución, la alimentación primaria de estos sistemas se suministra en forma trifásica de tres hilos y la secundaria en forma trifásica de cuatro hilos.

Los sistemas de distribución típicos (1) (figura 1.1) comprenden los alimentadores primarios que parten de la subestación de distribución a los seccionadores de enlace, al circuito troncal y a los circuitos ramales y estos a su vez a los transformadores de distribución (TD), para reducir la tensión al valor de utilización de los consumidores, los circuitos de alimentación secundaria conducen la tensión, hasta la entrada de la instalación del consumidor.

Los sistemas de distribución se clasifican en:

- Sistemas de baja tensión (BT)
- Sistemas de media tensión (MT)

Los sistemas de baja tensión se definen como aquellos en los cuales la tensión es menor a los 1000 V, y los de media tensión como aquellos en los cuales la tensión es mayor a los 1000 V, en México las tensiones medias varían de 6 kV a 34.5 kV.

Los sistemas de distribución pueden adoptar diferentes disposiciones, ya sea que la distribución se haga aérea o subterránea adoptando diversos arreglos; radial, en anillo o

una área determinada y del tipo de carga.

Dispositivos finales de la red de distribución involucrados en el suministro eléctrico en baja tensión.

Como puede observarse en la figura 1.1 los dispositivos finales relacionados con el suministro de energía eléctrica en baja tensión son los transformadores de distribución conocidos como TD y su fusible de protección del lado primario.

- Transformadores de distribución (TD).

Los TD se clasifican según su capacidad de potencia aparente (kVA), tipo de construcción, tipo de tanque, aislamiento, etc. pero lo importante y común en ellos es su función que desempeña "transformar los niveles de tensión de distribución (34.5, 23 y 13.8 kV.) a los niveles de baja tensión (440, 220 y 127 V.)".

Hasta la fecha en general los TD no cuentan con una protección adecuada en los devanados de baja tensión quedando estos equipos a expensas de los fusibles del lado primario, limitando la continuidad del servicio eléctrico necesario.

Para poder proteger a un TD se debe tener conocimiento del perfil de cargas existentes que soporta el mismo, esta varía considerablemente de una zona a otra; en una zona habitacional o comercial la demanda de corriente es completamente diferente a una zona industrial.

El conocimiento adecuado de los perfiles de carga conectada al TD, así como los fenómenos de carácter transitorio originados por la carga dan lugar a considerar las características propias al transformador las cuales son:

Corrientes transitorias de energización (INRUSH) [2].

Estas corrientes tienen origen cuando se energiza un transformador y cuando por alguna razón se abate momentáneamente la tensión en el lado de la fuente, su magnitud y duración esta determinada por lo siguiente:

- * El flujo residual en el núcleo del TD.
- * El punto de la onda de tensión cuando ocurre la energización.

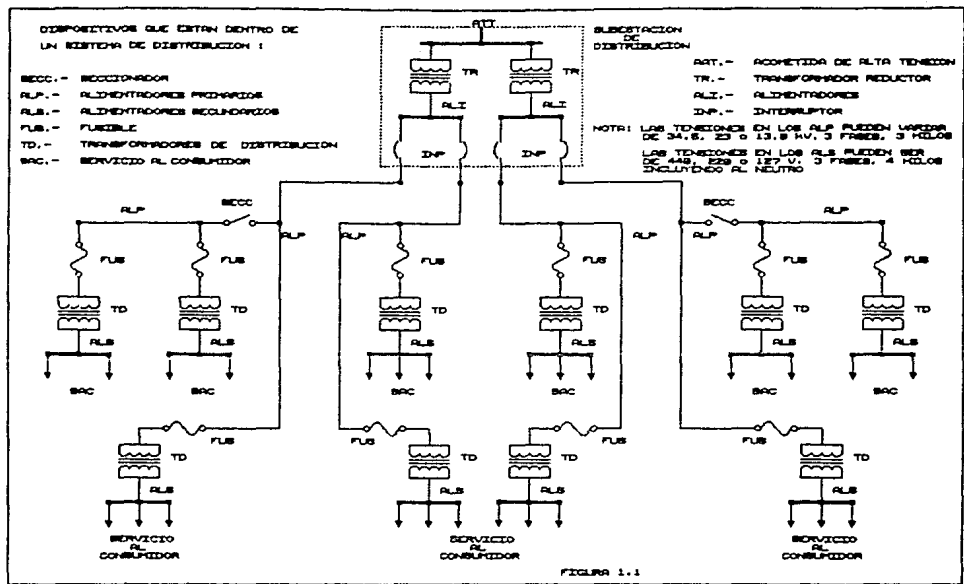


Figura 1.1. Típico sistema de distribución

Las magnitudes de las corrientes que deben soportar los equipos de protección sin dañarse son:

- 25 veces la corriente nominal para 0.01 seg.
- 12 veces la corriente nominal para 0.1 seg.

Corrientes de carga fría (cold load pick-up current). (1)

Estas corrientes se originan por la energización súbita de carga previamente conectada al TD que experimento una interrupción. Su magnitud y duración depende de cada sistema eléctrico en particular y de los tipos de carga conectada, debido a la diversidad de cargas conectadas no es posible definir los valores característicos de carga fría, sin embargo los valores sugeridos son:

- 6 veces la corriente nominal del TD para 1 seg.
- 3 veces la corriente nominal del TD para 10 seg.
- 2 veces la corriente nominal del TD para 100 seg.

En sistemas con grandes cargas eléctricas (industriales), el último valor puede incrementarse hasta 300 seg. Sin embargo se ha dado por llamar "Corriente de carga caliente (Hot load pick-up current)" al efecto combinado de la corriente de energización y corriente de carga fría (figura 1.2).

- Fusibles de protección para TD. (1)

La función primordial de los fusibles empleados en la protección primaria de los transformadores, es la de proporcionar un grado adecuado de protección contra corrientes de corto circuito. Estos dispositivos pueden tener la ventaja de tener una alta capacidad interruptiva y tener dimensiones bastante menores que las de interruptores y restauradores equivalentes, También otra ventaja adicional es su precio económico.

Los principales factores a considerar en la protección a transformadores de distribución son los siguientes, aún cuando no siempre se obtienen con la elección de un fusible en particular:

- Desconectar rápidamente el transformador del sistema de distribución, para proteger a éste.
- Prevenir una falla catastrófica (cualquiera que sea su origen) en el transformador fallado.

- Desconectar al transformador cuando existan sobrecargas severas.
- Soportar sobrecargas admisibles.
- Soportar las corrientes debidas a la inducción de sobretensiones por descargas atmosféricas.

En la selección del fusible, se busca que la coordinación de éste con los dispositivos de protección hacia el lado de la fuente, como hacia el lado de la carga sea selectiva, debiéndose además de tomar en consideración los siguientes puntos:

- Tensión nominal del sistema.
- Corriente de corto circuito disponible.
- Perfil de carga asociada al transformador a proteger.
- Consideraciones de las corrientes de magnetización y de carga fría.
- Características corriente-tiempo de fusión e interrupción total del fusible.

1.2.- índices de calidad del suministro.

El suministro de energía eléctrica sin embargo se debe realizar con una calidad adecuada, de tal forma que los aparatos que la utilizan funcionen correctamente, la calidad del suministro se encuentra afectada por los siguientes factores:

- Continuidad del servicio.
- Regulación de tensión .
- Control de frecuencia.

Así mismo las protecciones en los sistemas de distribución tienen la finalidad de prevenir o minimizar los daños en los circuitos y en el equipo. Una buena coordinación en los dispositivos de protección ayudan a reducir estos daños y obtener la máxima continuidad.

Algunos de los objetivos que se desean para obtener una mejor calidad en el suministro eléctrico son :

- Minimizar el número de fallas permanentes e interrupción del suministro eléctrico.
- Aislar las fallas de tipo permanentes.
- Minimizar el tiempo de localización de la falla.
- Prevenir daños al equipo (TD).
- Disminuir la probabilidad de daño en los conductores.
- Seguridad al usuario.

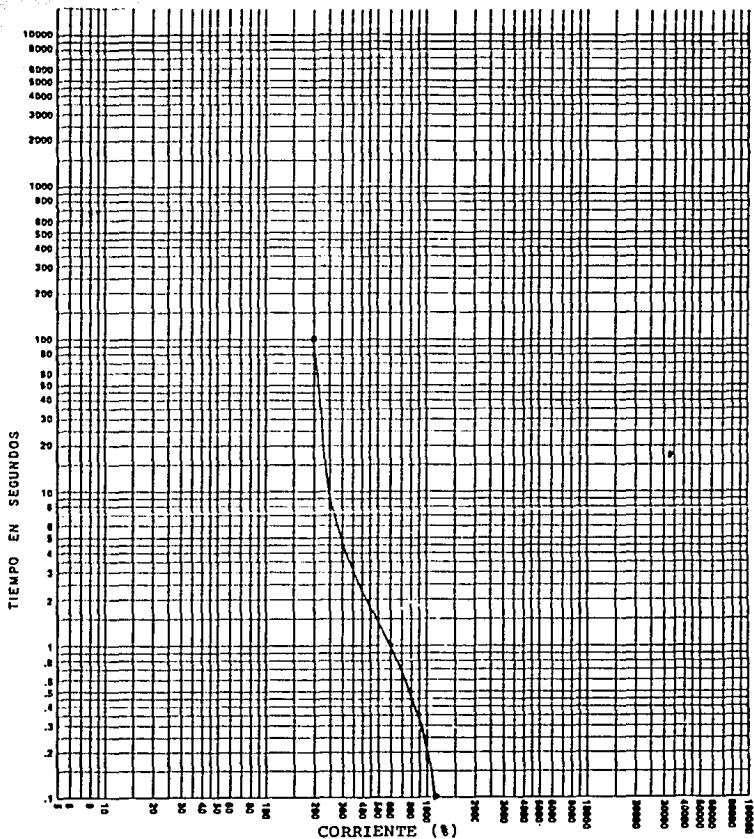


Figura 1.2

Representación de la curva característica de carga fría y energización de los transformadores de distribución.

Los tipos de fallas mencionadas en los sistemas de distribución se clasifican en:

- Transitorias.
- Permanentes.

Las fallas transitorias son aquellas que se pueden aislar por si mismas o por la operación instantánea de algún dispositivo de protección (fusible), éste tipo de fallas pueden producirse por descargas atmosféricas, cruzamientos entre líneas desnudas producidas por el viento, etc.

Las fallas de orden permanentes son aquellas que no pueden aislarse por si mismas, este tipo son producidas por daños en el aislamiento del equipo eléctrico o por esfuerzos mecánicos que pueden producir ruptura en los soportes de los conductores, así mismo por la caída de árboles sobre las líneas, equipo eléctrico fallado y errores humanos.

La mayoría de las fallas que ocurren son de naturaleza transitoria según datos estadísticos, los cuales muestran que son entre un 70 y 80 % del número total de fallas, por lo que una opción de solución es instalar un dispositivo de protección adecuado contra sobre corrientes, con el cual se trata de obtener la máxima calidad en el servicio, o sea en el caso de producirse una falla transitoria esta sea aislada momentáneamente (para proteger al usuario y al equipo) y automáticamente sea establecido el servicio, en caso de falla permanente, ésta sea aislada, se detecte, se corrija y se establezca el servicio. (1)

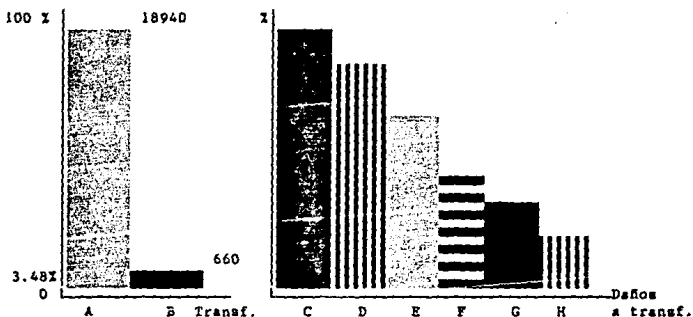
Fallas en los transformadores de distribución (TD).

En el sistema eléctrico nacional los TD proporcionan y distribuyen adecuadamente la energía eléctrica a los usuarios en medio urbano o rural, por lo que están propensos a quedar fuera de servicio por diversas causas que a continuación se describen.

De acuerdo a la norma C57.109 Transformer trough fault current duration guide, IEEE, las partes susceptibles a dañarse en un transformador son las siguientes:

-Aislamiento de los devanados	68 %
-Aislamiento de las terminales (bushings)	13 %
-Otros aislamientos	3 %
-Cambiadore de derivación	8 %
-Otras partes eléctricas auxiliares	3 %
-Mecánico o estructurales	1 %
-Otras	4 %

Por otra parte de una relación obtenida de CFE (división bajo) hubo 660 transformadores dañados en 1986 debido a la causa del daño siguiente (Figura 1.3). (2)



- A.-Total de transformadores instalados; 18940.
 B.-Total de transformadores fallados 660, y de estos en % la causa de falla:
 C.-36.36 % por corto circuito secundario.
 D.-25.30 % por impulso de rayo o switcheo.
 E.-14.85 % por hermeticidad defectuosa.
 F.-10.15 % por otras causas (vandalismo, etc.)
 G.- 6.86 % por defecto de reparación.
 H.- 6.52 % por sobrecarga.

Figura 1.3 Relación de transformadores dañados en 1986.

Así mismo en el IIE a partir de los resultados obtenidos de un estudio interno en el año de 1984 se mencionan las principales causas de fallas en transformadores de 75 y 112.5 Kva, las cuales son:

- Reparación previa.
- Sobrecalentamiento.
- Sobre carga.
- Corto circuito secundario de alta impedancia.
- Arqueo de boquillas de alta tensión.
- Sobre tensión.
- Humedad.
- Envejecimiento normal.
- Aislamientos fracturados.
- Vandalismo.

Limitaciones de la protección actual en los TD.

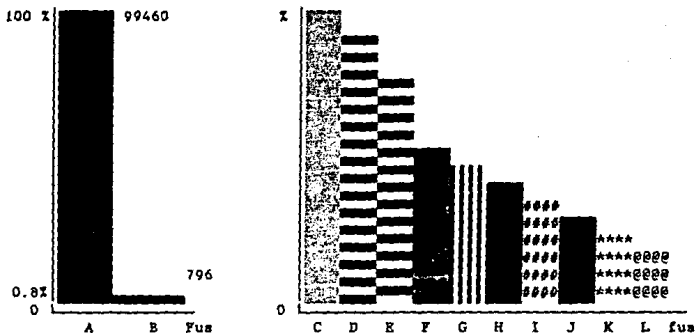
Los esquemas actuales en los TD no protegen contra sobrecarga, prácticamente es muy difícil con el empleo de un fusible por fase, ya que las curvas tanto del fusible como la del transformador presentan pendientes muy distintas. La del fusible generalmente es más inversa que la del daño del transformador, de tal forma que si se protege totalmente a este último, se pierde la posibilidad de sobre cargarlo bajo condiciones normales de pico de carga, además de que el fusible es más susceptible de dañarse debido a las características de carga fría y energización del TD.

- Relación de fusibles dañados.

La protección de los TD contra corto circuito y sobrecargas, generalmente se da con los fusibles del lado primario, lo que ocasiona un alto índice de fusibles repuestos.

Existe una relación de cortocircuitos en fusibles instalados en la división bajo de CFE, y su causa de falla (figura 1.4), de lo cual se observa que en 1986 fueron 796 fusibles dañados lo que trae como consecuencia daños progresivos al equipo (2).

Actualmente CFE y CLyFC están colocando interruptores termomagnéticos en el lado secundario para tratar de reducir el número de transformadores fallados.



- A.- Total de fusibles instalados 99460.
- B.- Fusibles fallados 796, de los cuales se indican su falla en I a continuación:
- C.- 33.04 % por falso contacto.
- D.- 28.27 % por impulso por rayo.
- E.- 13.69 % por fenómenos meteorológicos.
- F.- 6.03 % por defecto de fabricación.
- G.- 5.00 % por otras causas.
- H.- 4.65 % por desgaste natural.
- I.- 3.14 % por corrosión.
- J.- 2.64 % por objetos extraños.
- K.- 1.88 % por vandalismo.
- L.- 1.26 % por corto circuito secundario.

Figura 1.4 Relación de fusibles dañados en 1986.

- Características de la curva de daño de los TD.

Las características que se toman a consideración son a partir de la norma C57.109 del IEEE, la cual nos indica que "La curva de daños del transformador de categoría 1 (15 a 500 kVA), no es una curva de falla propiamente, sino que es una indicación de la pérdida de vida, es decir, cuando empieza a deteriorarse el aislamiento." Para definir la curva necesitamos considerar la siguiente tabla 1.1, tomada de la norma C57.109 del IEEE.

TIPO DE DAÑO.	NUMERO DE VECES LA CORRIENTE NOMINAL.	TIEMPO EN SEG.
TÉRMI- CO	2	2000
	3	300
	4	100
	5	50
	6	35
	7	25
	8	20
	9	15
	10	12.5
	15	5.8
	20	3.3
MECA- NICO.	25	2
	30	1.5
	40	0.8
	50	0.5

Tabla 1.1 Características para definir la curva de daño del TD categoría 1.

En la curva definida con los datos de la tabla anterior (figura 1.5) se tiene que los niveles de sobre corrientes comprendidas a la derecha de la curva entre los puntos 2 y 25 veces la corriente nominal del transformador puede ocurrir el daño térmico del aislamiento de los conductores, mientras que a la derecha de la curva localizada entre los puntos 30 y 50 veces la corriente nominal del TD toma bastante más importancia el daño mecánico acumulado,.

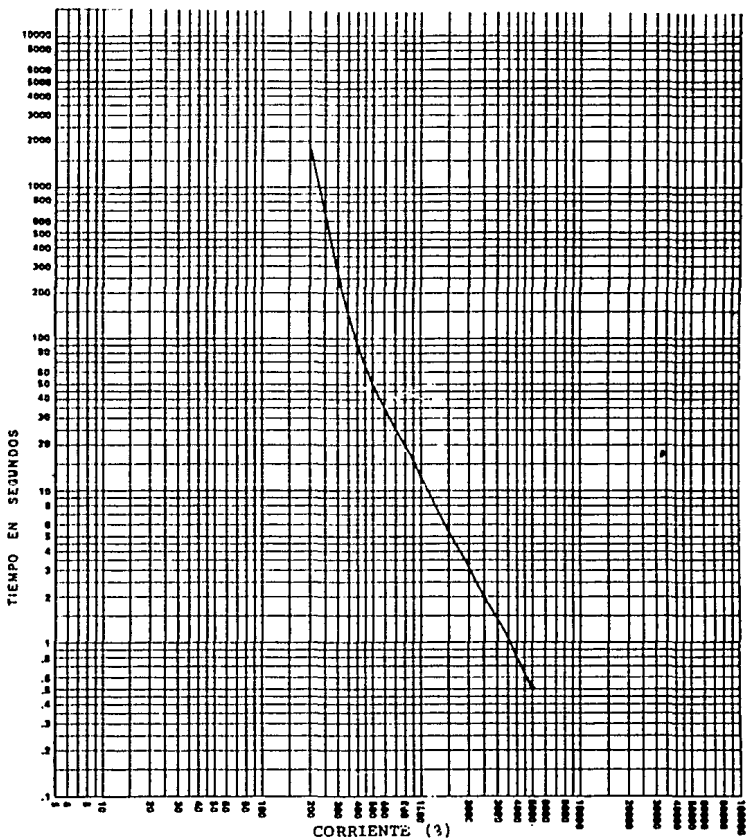


Figura 1.5 Representación de la curva de daño en transformadores de categoría 1 (15 a 500kVa).

- Fallas más comunes en el lado secundario de los TD.

Dado el tipo de conexión en los devanados del TD y la falla involucrada, las corrientes se distribuyen de distinta forma en los arrollamientos del transformador. Debido a la naturaleza de las fallas secundarias y la probabilidad de ocurrencia, solo se mencionan los tipos más comunes de un sistema delta estrella con neutro aterrizado.

- Trifásica.
- Bifásica.
- Monofásica o fase a tierra.

Puesto que la relación de transformación de la corriente de línea del lado primario al secundario está en función a la relación de tensiones del lado primario y secundario, la relación entre las corrientes de línea primaria para diferentes tipos de conexiones del TD está en función del tipo de falla del lado secundario. En la figura 1.6 se muestran las relaciones existentes entre las corrientes primarias del TD y las del lado secundario para los tipos de falla que se indican [2].

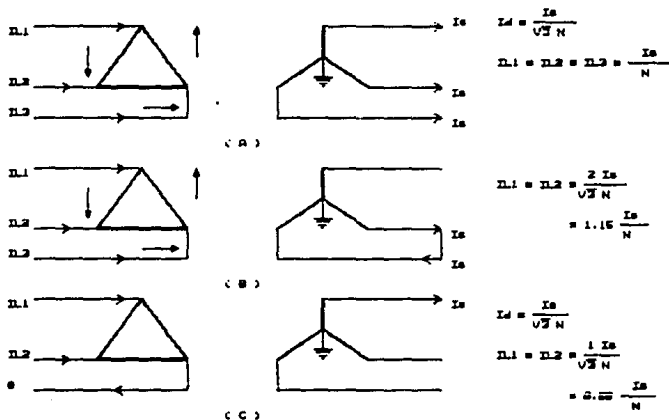


Figura 1.6 Relación de las corrientes de líneas para un transformador conexión delta estrella aterrizada.

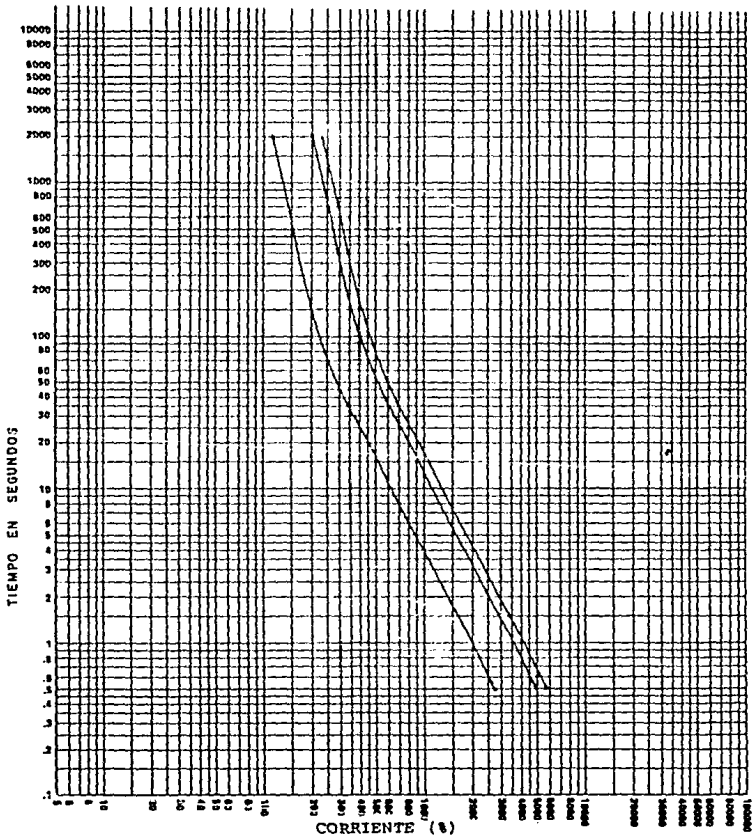


Figura 1.7.- Desplazamientos de la curva de daño para TD en conexión delta estrella aterrizada, considerando los 3 tipos de falla.

Como se observa en la figura 1.6.(a) para una falla trifásica, las corrientes de cada fase son iguales en magnitud y con 120 grados desplazadas una de la otra y las relaciones de corriente del lado primario al secundario es $1/N$. Para la falla monofásica a tierra figura 1.6.(c) y en la bifásica figura 1.6.(b) las corrientes están desbalanceadas y su magnitud representada en por unidad y las direcciones de corrientes de fases se indican con las flechas convencionales.

Hablando en términos de la protección primaria del transformador se tiene que la curva de daño térmico trazada con los valores de la tabla 1.1 se debe desplazar el 57.7 % a la izquierda en términos de la corriente al considerar una falla de fase a tierra, y el 15 % hacia la derecha al considerar una falla bifásica (figura 1.7).

1.3.- requerimientos de la electrónica para mejorar la calidad del servicio.

La electrónica ha creado hoy en día nuevos caminos en la modernización de redes eléctricas, ya sea en media o en baja tensión. Estas innovaciones son la automatización de las mismas; para lograr esto debe existir una perfecta coordinación entre los equipos a proteger o mejorar dependiendo del caso y el uso que se le determine (distribución o transmisión).

Desde hace varios años se ha trabajado en el Instituto de Investigaciones Eléctricas (IIE) en el desarrollo de un dispositivo de protección secundaria de transformadores de distribución, al que se le ha denominado PROSEC, el cual en principio debe tener la capacidad de interrumpir corrientes de corto circuito y sobre carga, realizando un determinado número de recierres, después de tiempos prestablecidos para reanudar el servicio.

Este dispositivo es electromecánico, pero controlado por elementos electrónicos. La aplicación del PROSEC esta orientado a reducir tanto las fallas en los transformadores como la cantidad de fusibles a reponer mejorando a su vez la continuidad del servicio.

Sin embargo existen ventajas y desventajas al utilizar elementos electrónicos en sistemas de distribución.

Ventajas:

- Bajo costo al producirse en serie.
- Respuesta rápida a las condiciones existentes.
- Confiables.

- Elementos fácilmente reemplazables.
- Soportan temperaturas hasta 55 grados centígrados.

Desventajas

- Susceptibles a dañarse los CI por malos manejos.
 - Se pueden dañar por los transitorios existentes en las líneas de distribución.
 - Los pueden afectar los campos electromagnéticos del TD.
- Requerimientos generales a cubrir por el PROSEC. (3 y 4)

Por lo anterior en principio los dispositivos PROSEC deben proteger uno a uno los transformadores de distribución en operación de la red nacional, sin embargo se considera conveniente limitar su aplicación a los transformadores que se dan en la tabla 1.2, ya sean trifásicos o monofásicos.

La última columna de la tabla 1.2 representa la sobrecarga permitida durante una hora, suponiendo que la carga inicial del TD era del 50 % de su capacidad nominal. Esta sobrecarga es del 60 %, por lo que se considera que a estos valores de corriente el PROSEC no debe operar.

CAPACIDAD (kVA)	TENSION (HT) (kv.)	TENSION (BT) (VOLTS)	CORRIENTE (BT) (AMPERE)	SOBRECARGA ADMISIBLE (AMP.)
15	13.2 ó 24	220/127	39	63
30	13.2 ó 24	220/127	79	126
45	13.2 ó 24	220/127	118	189
75	13.2 ó 24	220/127	197	315
112.5	13.2 ó 24	220/127	296	472
150	13.2 ó 24	220/127	394	630

Tabla 1.2 Características de los TD a proteger con el PROSEC.

Características de los cortos circuitos.

La corriente de corto circuito que el Prosec debe ser capaz de interrumpir, depende de la capacidad del alimentador de la potencia y la distancia del transformador al punto de falla en baja tensión.

En la referencia 5. se hizo un estudio de la corriente de corto circuito secundario para transformadores de 75 y 112.5 kV, de este estudio se observa que la corriente de corto circuito en las terminales del transformador es aproximadamente igual a 50 veces su corriente nominal. De estos datos se obtienen las capacidades interruptivas mínimas que debe tener el PROSEC, tabla 1.3 .

CAPACIDAD DEL TRANSFORMADOR (kVA)	CAPACIDAD INTERRUPTIVA DEL PROSEC (KA)
15	2
30	4
45	6
75	10
112.5	15
150	20

Tabla 1.3 Capacidad Interruptiva mínima del PROSEC.

Las características de disparo por corto circuito del PROSEC deberán coordinarse adecuadamente con las características de los fusibles de media tensión y con la curva de daños del TD a proteger.

Características de la sobrecarga.(3)

Los transformadores se diseñan para que soporten ciertas sobrecargas durante un tiempo determinado, los valores de sobrecarga medidos en transformadores de 75 y 112.5 kV durante las dos horas de demanda máxima se dan en la tabla 1.4 y fueron extraídos de la referencia 1.

La sobrecarga que debe ser capaz de detectar o interrumpir el PROSEC varía entre 2 y 10 veces su corriente nominal. En este caso, el PROSEC debe cubrir la curva de daño del transformador protegido.

POTENCIA DEL TRANSFORMADOR (kVA)	% DE TRANSFORMADORES OPERANDO EN LA CARGA INDICADA.				
	100 %	DE 100 A 120%	DE 120 A 140%	DE 140 A 170%	DE 170 A 210%
75	38.5	7.7	18.46	27.7	7.6
112.5	73.1	11.5	7.7	7.7	-----

Tabla 1.4 Distribución de carga en TD.

El dispositivo electrónico del PROSEC debe ser capaz de :

- Identificar si una falla es transitoria o permanente.
- Detectar en forma instantánea.
- Operar en forma monopolar.
- Tener dos recierres en tiempos preestablecidos.
- Señalizar si existe una falla.
- Llevar un conteo de las operaciones realizadas.
- Tener un restablecimiento automático o manual dependiendo el tipo de falla.

Así mismo el dispositivo debe cumplir con los siguientes requisitos.

- Debe tener capacidad de detectar en forma analógica.
- Llevar el control en forma digital.
- Tener temporizadores digitales.
- Tener salidas analógicas.

2.- VALIDACIÓN DEL PRINCIPIO DE OPERACIÓN DEL DISPOSITIVO.

2.1.- Análisis funcional de la protección secundaria.

En la práctica común de CFE y CLYFC en lo que se refiere a la protección contra sobrecorriente en los TD es emplear fusibles únicamente en el lado primario, lo que origina un alto índice de operaciones y reposiciones de los mismos, esto significa que los fusibles operan por fallas en los lados primario y secundario.

La aplicación de la protección secundaria (PROSEC), está orientada a reducir tanto las fallas en transformadores como la cantidad de fusibles a reponer mejorando a su vez la continuidad del servicio eléctrico [3].

- Consideraciones Funcionales.

Cuando se presenta una falla secundaria comprendida entre 10 y 50 veces la corriente nominal (corto-circuito), el PROSEC debe realizar la secuencia definida en la figura 2.1.

En dicha figura 2.1 se observa que se tiene dos recierres el primero de los cuales se denomina rápido debido a que solo tiene que esperar un tiempo "T1" del orden de 30 segundos para realizarse, mientras que el segundo denominado lento tiene que esperar un tiempo "T2" de 210 segundos para ser efectuado, con este esquema se podrán eliminar fallas de tipo transitorio.

Así mismo para cuando exista una sobrecarga, la magnitud de la corriente que hará operar al PROSEC esta entre 2 y 10 veces su valor nominal en un tiempo determinado por lo que la secuencia de operaciones para una falla de tipo permanente es la que se observa en la figura 2.2.

La operación funcional del PROSEC en la identificación de algún tipo de falla (corto circuito o sobrecarga) y de espera, se deberá considerar lo siguiente:

- a) Las características de la curva tiempo-corriente de los fusibles primarios del transformador a proteger para que el PROSEC opere antes que ellos.

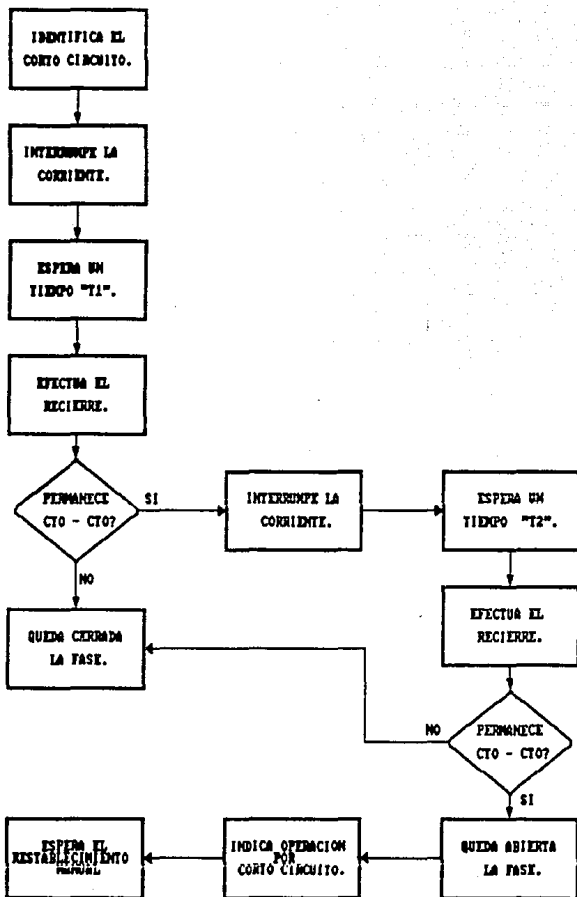


Figura 2.1 Diagrama de bloques de la operación del PROSEC bajo operaciones de corto-circuito.

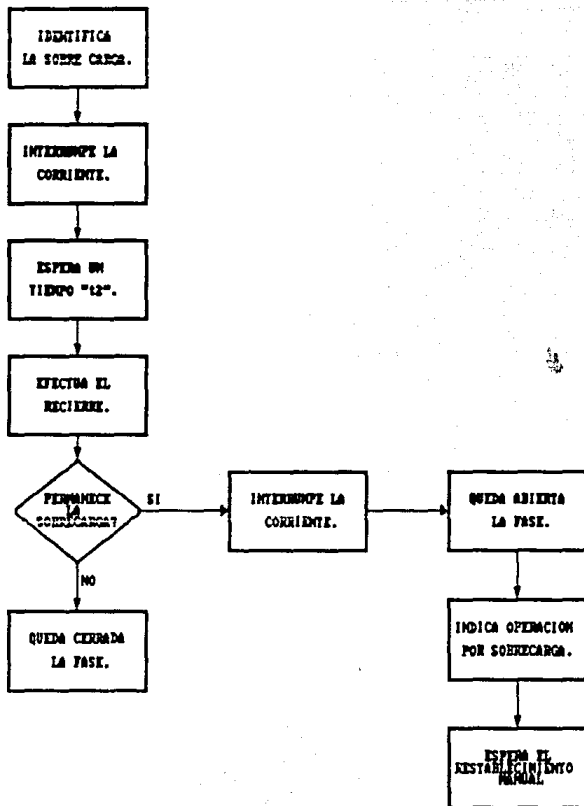


Figura 2.2

Diagrama de bloques de la operación del PROSEC bajo condiciones de sobrecarga.

- b) La curva de daño del transformador para que el conjunto PROSEC-fusibles primarios proteja al transformador.
- c) Los tiempos de espera T1 y T2 indicados en las figuras 2.1 y 2.2 serán de 30 y 210 segundos respectivamente.

Por lo anterior el PROSEC deberá presentar una característica tiempo-corriente tal que puede proteger al transformador contra sobrecargas pequeñas (110 %) con tiempo de duración largos (mayores a 4 hrs.), de acuerdo a la curva de daños del transformador.

- Módulos principales del PROSEC.(3)

En base a las funciones del PROSEC definidas anteriormente, es posible integrar cuatro módulos que sean relativamente independientes: Detección, interrupción, control y actuación. Sin embargo estos módulos no son necesariamente los requeridos, ya que dependiendo de las alternativas de desarrollo del prototipo, se podrán tener más o menos módulos siempre y cuando el dispositivo completo cumpla con lo establecido.

Módulo de detección (MODDET).

Este módulo detectará la corriente secundaria en forma continua. Haciendo referencia a los diagramas de bloques de la figuras 2.1 y 2.2 el MODDET estará encargado de identificar el cto-cto o la sobrecarga no siendo necesario que discrimine entre ellos. También intervendrá en la detección de corriente correspondiente a los bloques interrogativos de si permanece el cto-cto o la sobrecarga.

Módulo de interrupción (MODINT)

Como su nombre lo indica, este módulo deberá ser capaz de interrumpir la máxima corriente secundaria que se pueda presentar. Así mismo este módulo deberá ser capaz de abrir el circuito en condiciones de cto-cto. La interrupción de la corriente, en toda su gama de magnitudes deberá realizarse, como máximo en un ciclo de 60 Hz (15.67 msec.).

Con relación a las figuras 2.1 y 2.2 este módulo realizará las funciones definidas por los bloques de "interrumpe la corriente" y participará en los correspondientes al recierre.

Módulo de actuación (MODACT).

Su función principal será la de ejecutar las operaciones de apertura y cierre del PROSEC, coordinando al MODINT de acuerdo al estado de los otros módulos.

Este módulo también deberá soportar operaciones repetitivas sin sufrir alteraciones significativas en si mismo. Se deberá considerar un número de operaciones en su vida útil del orden de 10,000.

Módulo de control (MODCONT).

Este módulo procesará la información e interactuará con los demás módulos de acuerdo con las funciones siguientes:

- Recibirá la señal proveniente del MODACT en forma continua.
- Determina si la corriente que circula en forma instantánea, corresponde a un cto-cto, una sobrecarga o la operación normal.
- En caso de cto-cto o sobrecarga el MODINT interrumpirá la corriente, el MODCONT detectara la falta de tensión y corriente iniciándose la secuencia de espera.
- Determinará los tiempos de espera T1 y T2.
- Enviará la orden de recierre al MODACT.
- Si la falla permanece repetirá la secuencia de espera y recierre solo una vez más.
- Si la falla es liberada continuará censando la corriente circulante, regresando a su estado inicial.

La energía requerida por este módulo así como por el MODACT deberá ser tomada del propio circuito de potencia.

En este trabajo se dará mayor énfasis al módulo de control desarrollado en un circuito electrónico y el cual se describe en el punto 2.2 siguiente.

2.2.- Diseño y construcción del prototipo electrónico. [8]

El módulo de control está dividido en varias etapas las cuales son:

- Controlador.
- Etapa detectora.
- Etapa de salida.
- Fuente de alimentación.

La forma en que interactúan estas etapas o submódulos se muestran en la figura 2.3.

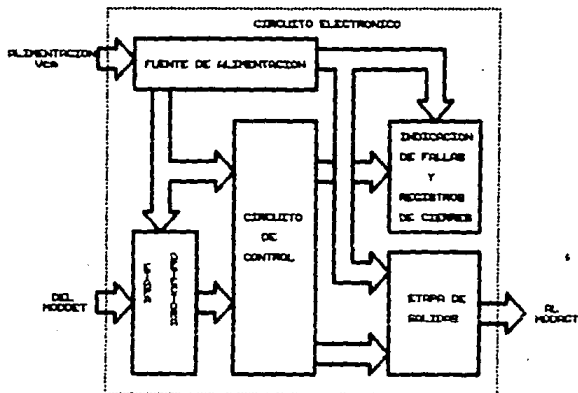


Figura 2.3.- Submódulos que integran el MODCONT y su relación entre ellos.

- Controlador.

Este dispositivo es un sistema secuencial que proporciona pulsos adecuados en tiempos requeridos para realizar una operación lógica sencilla, que en conjunto con otras realiza una operación complicada.

Así mismo este dispositivo es capaz de recibir o enviar señales digitales de las demás etapas ya sea la detectora o la de salida respectivamente.

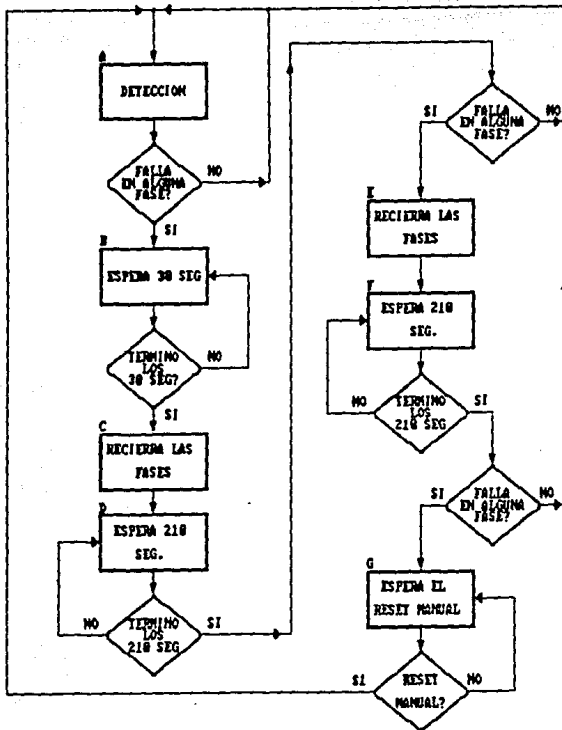


Figura 2.4.- Diagrama de flujo del funcionamiento del controlador del dispositivo electrónico MODCONT.

Las señales de la etapa de detección suministran la información necesaria para determinar que fase esta abierta. Por otra parte las señales de salida son capaces de activar la etapa de salida también en forma digital.

Forman parte del controlador, temporizadores electrónicos, los cuales deberán indicar en que momento ha transcurrido un tiempo establecido a fin de que el dispositivo pueda llevar a cabo alguna operación.

- Funciones a cubrir por el controlador del MODCONT. (s)

El controlador tiene como función principal determinar un número de recierres en tiempos determinados, así como enviar una señalización para indicar que existen fases abiertas y llevar un conteo de los recierres producidos. A continuación se describe las funciones a cubrir en base a la figura 2.4.

- A.- Detectará si existe tensión o no por medio de la etapa detectora.
- B.- En caso de que no exista tensión la etapa detectora enviara una señal indicando la falta de esta. El controlador esperará un tiempo T1 antes de enviar una señal para accionar un primer recierre (el de la (s) fase (s) fallada (s)), así como su registro.

En el instante que el circuito detecte la falta de tensión enviará una señal para activar una lámpara indicadora.
- C.- En caso de que en el primer recierre se haya restablecido la tensión en la línea, se apagará la lámpara indicadora, en caso contrario seguirá encendida.
- D.- Espera el controlador un tiempo T2 para verificar si no existe falla alguna , al no existir regresa a su estado inicial.
- E.- Si persiste la falla al terminar T2 el dispositivo enviara dos señales una para el segundo recierre y otra para registro.
- F.- El circuito secuencial espera un tiempo T2 para verificar si persiste la falla .

G.- Al terminar el tiempo T2 verifica el circuito si

existe falla o no, si no existe, el dispositivo regresa a su estado inicial de espera. Pero si persiste la falla esperará un tiempo indeterminado hasta que se identifique la falla y sea restablecido el servicio eléctrico.

Para el restablecimiento del dispositivo, el circuito deberá contar con un reset manual con el cual regresa a su estado inicial.

Diseño del controlador MODCONT. (8)

Para el diseño del controlador se utiliza el algoritmo de la máquina de estado (ASM). A partir de la descripción del punto anterior se puede determinar una carta ASM de las funciones del MODCONT (figura 2.5) que es muy parecida a la figura 2.4, la diferencia es la asignación de un "1" lógico a un "SI" y de un "0" lógico a un "NO".

Podemos identificar de la figura 2.5, 7 estados y 7 entradas que han sido transferidos para una mejor comprensión del funcionamiento del circuito (tablas 2.1 y 2.2).

ESTADO	CÓDIGO ASIGNADO	SEÑAL DE SALIDA	FUNCION ASIGNADA
A	000	DETECCION	ESPERA QUE OCURRA UNA FALLA.
B	001	ESPERA 1	ESPERA UN t_1 DE 30 SEG.
C	010	RECIERRE	RECIERRA FASE(S) FALLADA(S).
D	011	ESPERA 2	ESPERA UN t_2 DE 210 SEG.
E	100	RECIERRE	RECIERRA FASE(S) FALLADA(S).
F	101	ESPERA 3	ESPERA UN t_2 DE 210 SEG.
G	110	ESPERA 4	ESPERA RESETEO MANUAL.

Tabla 2.1 Tabla de estados asignados de acuerdo a la carta ASM.

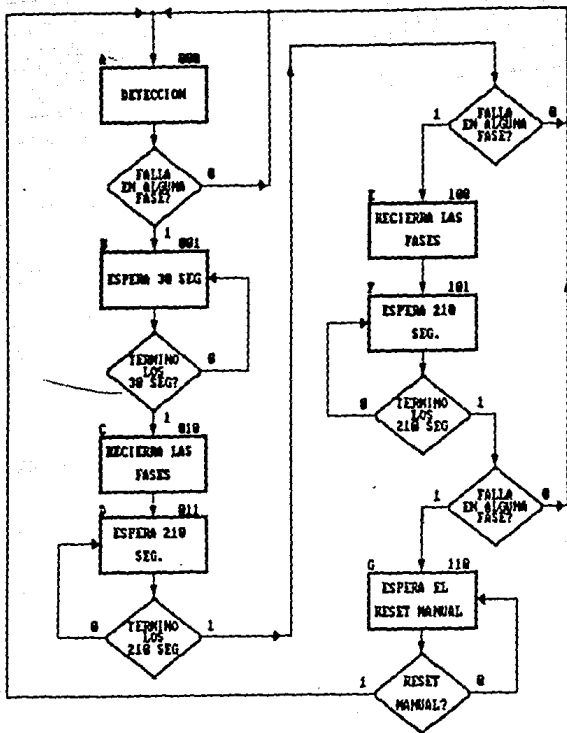


Figura 2.5.- Carta ASM del circuito electrónico del controlador del MODCONT.

NOMBRE ASIGNADO	SEÑAL DE ENTRADA	FUNCION ASIGNADA	NUMERO ASIGNADO
FALLA	FALLA	DETERMINA SI EXISTE FALLA O NO.	1
T1	TIEMPO T1	DETERMINA SI HA TRANSCURRIDO T1.	2
T2	TIEMPO T2	DETERMINA SI HA TRANSCURRIDO T2.	3
FALLA	FALLA	DETERMINA SI EXISTE FALLA O NO.	4
T2	TIEMPO T2	DETERMINA SI HA TRANSCURRIDO T2.	5
FALLA	FALLA	DETERMINA SI EXISTE FALLA O NO.	6
RESET	RESET	ESPERA EL RESETEO MANUAL.	7

Tabla 2.2 Tabla de entradas asignadas de acuerdo a la carta ASM.

En estas tablas se explican la función asignada, su código su señal de salida o entrada, dependiendo el caso, a cada función de la carta ASM.

Para este diseño se utilizó un circuito integrado (CI), que es un contador programable de 4 bits (MC 14161B), con reset asincrónico, el cual contiene 16 pines o patas (figura 2.6), las cuales se describen en la tabla 2.3. { 12 }

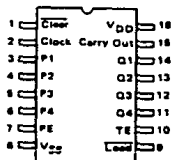


Figura 2.6 .-Contador programable MC 14161B.

PIN NUMERO	NOMBRE	DESCRIPCION
1	CLEAR	RESETEA AL CIRCUITO INTEGRADO
2	CLOCK	ENTRADA DEL TREN DE PULSOS
3,4,5,6	P1,P2,P3,P4	ENTRADA DE CARGA EN PARALELO
7	EP	ENTRADA DE CONTROL
8	VSS	ALIMENTACION GND
9	LOAD	ENTRADA DE CONTROL
10	TE	ENTRADA DE CONTROL
11,12,13,14	Q1,Q2,Q3,Q4	SALIDAS EN PARALELO
15	CARRY OUT	SALIDA PARA CONTADORES EN CASCADA
16	VDD	ALIMENTACION POSITIVA

Tabla 2.3 Descripción de los pines del CI MC14161B.

A partir de una combinación de pines es posible programar o llevar una secuencia lógica de acuerdo a las características que existan en la configuración a llevar del CI MC14161B, para la combinación utilizaremos la siguiente tabla de acción. Para simplificar se utilizan dos entradas de control juntas las cuales son "LOAD" y "TE" como se muestra en la siguiente tabla 2.4, aparte de "EP" que sirve para completar la programación.

LOAD TE	EP	ACCION
0	0	CARGA
0	1	CARGA
1	0	RETEN
1	1	CUENTA

Tabla 2.4 Tabla de acción para el CI MC14161B.

Conociendo ya en detalle el algoritmo a solucionar y de los puntos de control del contador programable, se puede implementar los mapas de estado para la solución del problema en cuestión. Estos mapas son representativos de las funciones a llevar a cabo por el circuito de control y a partir de ellos implementar el circuito, siendo los mapas y la solución de los mismos lo siguiente:

MAPA DE ESTADOS

Q1 \ Q3	Q2	00	01	11	10
0	A	C	G	E	
1	B	D	*	F	

MAPA DE ACCION

Q1 \ Q3	Q2	00	01	11	10
0	RETEN CUENT	CUENT	RETEN	CUENT	
1	RETEN CUENT	RETEN CUENT CARGA	*	RETEN CUENT CARGA	

Siendo "*" condición de No importa

A partir de las tablas de estado y acción anteriores, se determinan los mapas de control de modo para el circuito de control.

MAPA DE CONTROL DE MODO
PARA TE Y LOAD

Q1 \ Q3	Q2	00	01	11	10
0	1	1	1	1	
1	1	Z1	*	Z1	

MAPA DE CONTROL DE MODO
PARA EP

Q1 \ Q3	Q2	00	01	11	10
0	FALLA	1	0	1	
1	TEMP1	Z2	*	Z2	

Donde Z1 y Z2 son variables suscritas.

Para las variables suscritas, los mapas de control están dados por las siguientes variables:

MAPA DE ACCION

MAPA DE CONTROL

PARA TE Y LOAD

	TEMP2	0	1
FALLA	0	RETEN	CARGA
	1	RETEN	CUENTA

	TEMP2	0	1
FALLA	0	1	0
	1	1	1

Siendo la variable $Z1 = \overline{\text{TEMP2}} \text{ FALLA}$

Para hacer el arreglo se utilizara una compuerta NAND conectando la salida de esta hacia el multiplexor de ET y LOAD en las entradas 011 y 101 figura 2.7 .

MAPA DE ACCION

MAPA DE CONTROL

PARA EP

	TEMP2	0	1
FALLA	0	RETEN	CARGA
	1	RETEN	CUENTA

	TEMP2	0	1
FALLA	0	0	0
	1	0	1

Siendo la variable $Z2 = \text{TEMP2} \text{ FALLA}$

Para hacer el arreglo de la variable anterior se utiliza una compuerta lógica AND, siendo la salida de esta conectada hacia el multiplexor de EP en la entradas 011 y 101, de la figura 2.7 .

El arreglo definitivo del controlador del MODCONT se muestra en la figura 2.7, en ella se ve a detalle el alambrado de todos los componentes del circuito de control.

Estas tablas son definidas a partir de la tabla de acción (figura 2.4) para el MCI4161B y el mapa de acción de la carta ASM, siendo la implementación del circuito por medio de dos multiplexores de 8 a 1. El multiplexor para este tipo de implementación será el MCI4097B, que esta internamente compuesto por dos tipos de 8 a 1 que es el indicado para este tipo de arreglo, figura 2.7.

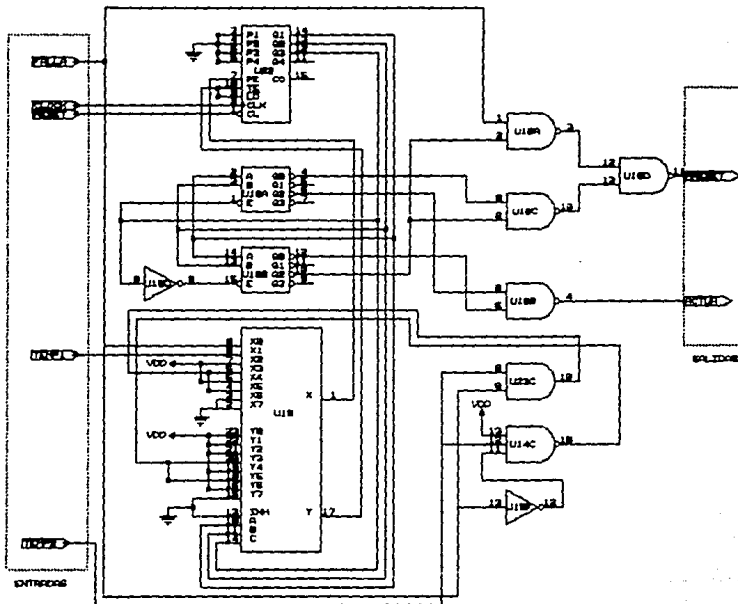


Figura 2.7.- Controlador del MODCONT implementado.

- Diseño de los temporizadores.

Los temporizadores son dispositivos electrónicos de tiempo capaces de ser programados de acuerdo a las necesidades que se tengan. Para el diseño se utilizará el MC 14541B (12) (figura 2.8), este CI esta constituido de un contador de 16 periodos binarios, un oscilador integrado para ser usado con un capacitor externo y dos resistencias, un circuito automático de reseteo y una salida de control lógico. El oscilador puede oscilar para una determinada frecuencia, que es determinada por el arreglo RC.

Las características de este CI son las siguientes:

- * Salidas variables de $2^3, 2^{10}, 2^{13}$ o 2^{15} .
- * Incremento en el flanco positivo.
- * El arreglo RC consume muy baja potencia.
- * El reset maestro externo es totalmente independiente de la operación del reset automático.
- * Opera como un divisor de frecuencia de 2^n o como un simple reloj de transición.
- * Suministra salidas lógicas de nivel flexible, Q / \bar{Q} .
- * Reset automático en el momento de encendido.

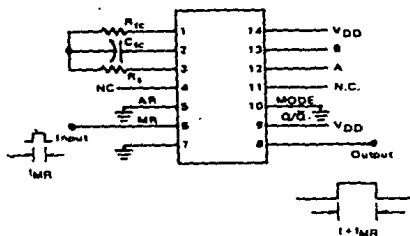


Figura 2.8 Temporizador programable MC 14541B

Características de operación.

El CI tendrá una salida de nivel lógico (0), siempre y cuando en el reset maestro (MR) se le aplique una entrada de nivel lógico (1), cuando en el MR cambia de nivel de 1 a 0 el temporizador empieza a contar, una vez transcurrido el tiempo establecido el dispositivo dará una salida de nivel lógico 1, figura 2.8.

El tiempo establecido esta dado por la ecuación 2.1.

$$T = \frac{2.3}{2} 2^n R_{1C} C_{1C} \quad \text{Ec. 2.1}$$

Y

$$F = \frac{1}{T}$$

Ec. 2.2

Donde

$$1 \text{ KHz} < F < 100 \text{ kHz.}$$

Y

$$R_1 = 2 R_{Tc}$$

Ec. 2.3

siendo

$$R_1 \gg 10 \text{ kOhm.}$$

De acuerdo con las necesidades del PROSEC los tiempos preestablecidos para el buen funcionamiento son los siguientes:

- * Temporizador 1 (T1) = 30 seg.
- * Temporizador 2 (T2) = 210 seg.
- * Oscilador = 166 mseg.

A	B	CONTADOR DE NUMERO DE ESTADOS	CUENTA 2 ⁿ
0	0	13	8192
0	1	10	1024
1	0	8	256
1	1	16	65536

(a)

PIN	ESTADO	
	0	1
AUTORESET 5	OPERACION DE AUTORESET	AUTORESET INHABILITADO
MASTER RESET 6	TIEMPO DE OPERACION	EN OPERACION MASTER RESET
Q / \bar{Q} 9	SALIDA INICIALMENTE BAJA DESPUES DEL RESET	SALIDA INICIALMENTE ALTA DESPUES DEL RESET
MODO 10	MODO DE CICLO SENCILLO	MODO DE RECICLO

(b)

Tabla 2.5 Tabla de estados para programación del MC 14541B.

- a) Contador de número de estados (oscilación)
- b) Modo de pines en la programación

Tomando la ecuación 2.1 que es la que determina el tiempo, se observa que se tienen dos variables que son el valor de R_{TC} y C_{TC} , a partir de una de ellas, en este caso C_{TC} , se fija un valor para poder determinar las características de los demás elementos.

Se calculo primero el arreglo para el temporizador 1 que es de 30 seg., utilizando la tabla de frecuencia (tabla 2.4 a) y la ecuación 2.1 así :

$$\begin{aligned} A &= 1 & \text{Temp 1} &= 30 \text{ seg.} & C_{TC} &= 0.01 \mu\text{F} \\ B &= 1 & 2^N &= 65536 \end{aligned}$$

Entonces:

$$T = \frac{2.3}{2} 2^N R_{TC} C_{TC} \quad \text{Ec. 2.1}$$

Como se desconoce el valor de R_{TC} se despeja este de la ecuación anterior obteniendo lo siguiente:

$$R_{TC} = \frac{2T}{2.3 2^N C_{TC}} \quad \text{Ec. 2.4}$$

Sustituyendo los valores conocidos en la ecuación 2.4 y resolviendo :

$$R_{TC} = 39805 \text{ Ohms.}$$

Tomando la ecuación 2.3 para determinar el valor de R_s :

$$R_s = 79611 \text{ Ohms}$$

Considerando valores comerciales para R_{TC} y R_s , por lo que estos valores se observan en la tabla 2.6, para los demás valores de Temp2 y Osc. se resumen en la misma tabla y que es el mismo cálculo para todos los casos.

En la tabla 2.6 se muestran los valores característicos de los elementos que necesita cada temporizador, así mismo como del reloj. El arreglo eléctrico de la tabla 2.6 se observa en la figura 2.9.

	TABLA DE SELECCION		C_{TC} F	R_{TC} (ohm)		R_s (ohm)		R_t (ohm)	
	A	B		·	·	·	·	·	·
				CALCULO	COMERCIO	CALCULO	COMERCIO		
TEMP 1	1	1	0.01	39805	+ 39000 820	79611	82000		
TEMP 2	1	1	0.1	27863	+ 27000 820	55727	56000		
RELOJ	0	1	0.01	7048	+ 6800 270	14096	15000		

Tabla 2.6 Características de los temporizadores del MODCONT.

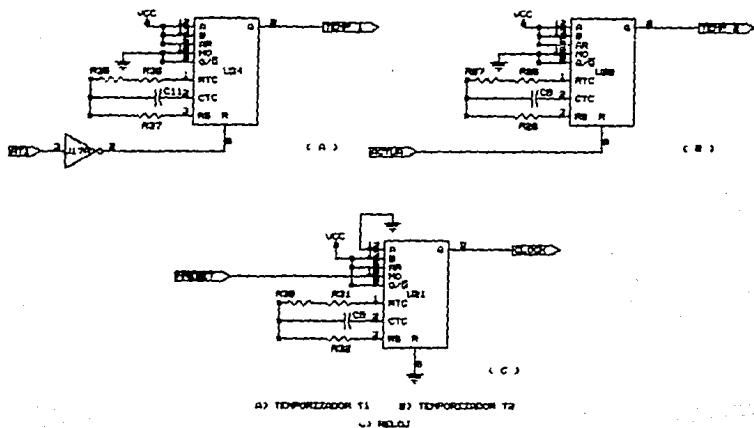


Figura 2.9 Circuitos temporizadores para el controlador.

- Etapa detectora.

El detector del circuito de control esta diseñado para recibir continuamente la señalización de entrada, es decir de manera constante, determina si existe o no voltaje en la línea de suministro eléctrico.

Si el suministro eléctrico no existe, producto de alguna falla (ya sea por cto-cto o sobrecarga) el circuito mostrado en la figura 2.10 es capaz de determinar y enviar un pulso indicando la falta de tensión en la línea, esta detección será por fase.

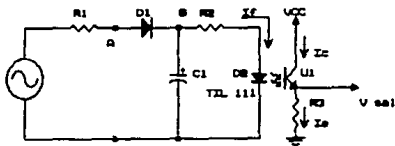


Figura 2.10 Circuito optoacoplado para la etapa detectora.

Es decir, cuando el circuito esta abierto, no circula corriente el diodo (D2) emisor de luz, "LED", no esta encendido y el optotransistor TIL 111, esta cortado y voltaje de salida es igual a cero volts.

Quando existe una circulación de corriente, esta pasa por R1, la cual disminuye la tensión, este voltaje disminuido pasa por un diodo rectificador de media onda (D1), el cual al pasar por el capacitor C1 reduce el voltaje de rizo, en este punto se encuentra una resistencia (R2) que limita la corriente del led, a la corriente de salida de R2 se le llamará I_f . La I_f enciende al diodo emisor de luz por el cual el optotransistor entrega un voltaje de salida aproximadamente igual a V_{cc} , ecuación 2.1.

$$V_{sal} = V_{cc} - V_{ce} \quad \text{Ec. 2.5}$$

$$V_{sal} = R_3 I_f \quad \text{Ec. 2.6}$$

Se sabe que I_e está en función directa de la corriente (I_f), que circula por el LED:

$$I_e = I_c$$

Se necesita calcular una corriente I_f necesaria para manejar varias compuertas lógicas. La corriente necesaria para activar una compuerta lógica en los estados mas criticos (altas temperaturas) es :

Corriente de entrada (I_{in}) = 1.0 μ A por Pin.

Utilizando la gráfica 1 (I_c vs I_f) del TIL 111 del manual de optocopladores (11), se localiza un punto en el cual se cumple esta condición satisfactoriamente de alimentar varias compuertas el cual es:

$I_c = 0.5$ mA. e $I_f = 2$ mA Valor Mínimo.

$I_c = 1$ mA. e $I_f = 3.5$ mA Valor Máximo.

Ahora utilizando las ecuaciones 2.5 y 2.6 e igualando términos podemos obtener el valor de R_3 .

$$R_3 = \frac{V_{cc} - V_{ce}}{I_c} \quad \text{Ec. 2.7}$$

Sustituyendo valores en la ecuación 2.3 se obtienen los siguientes valores:

$$R_{3 \text{ MIN}} = \frac{12 \text{ V} - 0.4 \text{ V}}{1 \text{ mA.}} = 11600 \text{ Ohms.}$$

$$R_{3 \text{ MAX}} = \frac{12 \text{ V} - 0.4 \text{ V}}{0.5 \text{ mA.}} = 23200 \text{ Ohms.}$$

A partir de estos valores se elige una resistencia de 22 kohms para hacerla óptima, y la corriente I_c es la siguiente:

$$I_c = \frac{V_{cc} - V_{ce}}{R_{3 \text{ REAL}}} = \frac{12 \text{ V} - 0.4 \text{ V}}{22 \text{ Kohms}} = 0.52 \text{ mA.}$$

Que es suficiente para soportar varias compuertas lógicas siendo la potencia que consume la siguiente:

$$P_{R3} = (I_c)^2 R_3$$

$$P_{R3} = (0.52 \text{ mA})^2 (22 \text{ kOhms})$$

$$P_{R3} = 5.94 \times 10^{-3} \text{ Watts.}$$

Retomando la figura 2.10 para el diseño del punto A se desea como máximo 50 volts, y hay que calcular una R_1 limitadora que reduzca la tensión de línea, de la figura 2.10 se tiene:

$$V_{\text{línea}} - R_1 I_r = \text{Volts en el punto A.} \quad \text{Ec 2.8}$$

Para este cálculo se utilizó una I_r máxima y la ecuación 2.8, despejando a R_1 .

$$R_1 = \frac{V_{\text{línea}} - \text{Volts}}{I_r} = \frac{127 \text{ V} - 50 \text{ V}}{3.5 \text{ mA}} = 22 \text{ kOhms}$$

Siendo la potencia que disipa R_1 igual a :

$$P_{R1} = (I_r)^2 (R_1)$$

$$P_{R1} = (3.5 \text{ mA})^2 (22 \text{ kOhms})$$

$$P_{R1} = 0.2695 \text{ Watts}$$

Entonces entre el punto A y B de la figura 2.10 se lleva a cabo el rectificado y el filtrado, por lo que la señal de salida en este punto será el siguiente, siendo V_d el voltaje de encendido del diodo.

$$V_{\text{sal}} = 50 \text{ V} - V_d$$

$$V_{\text{sal}} = 50 \text{ V} - 0.7 \text{ V.}$$

$$V_{\text{sal}} = 49.3 \text{ V.}$$

Se necesita que el % de Rizado sea el menor posible, como máximo el 6 %, ya que este % es para carga liviana, el % de rizado está dado por la siguiente ecuación 2.9 {8}:

$$\% \text{ Rizado} = \frac{\text{Voltaje de rizo } (V_r)}{V_{\text{sal}}} \times 100 \quad \text{Ec. 2.9}$$

$$V_r = (\% \text{ Rizado}) (V_{\text{sal}})$$

$$V_r = (0.06) (49.3 \text{ V})$$

$$V_r = 2.958 \text{ V.}$$

Ahora utilizando la Ec 14.7 de la referencia 8, se calcula el valor del capacitor para una carga liviana, siendo $I_c = I_r$.

$$V_r = \frac{2.4 V_{cc}}{R_1 C} = \frac{(2.4 \times 10^{-3}) I_r}{C}$$

Despejando a C y sustituyendo se tiene :

$$C = \frac{(2.4 \times 10^{-3}) (3.5 \text{ mA})}{2.958 \text{ V}}$$

$$C = 2.83 \mu\text{F}$$

Analizando un capacitor de $22 \mu\text{F}$ para reducir al máximo el V_r , se deduce que el voltaje de rizo es el siguiente.

$$V_r = \frac{(2.4 \times 10^{-3}) (3.5 \text{ mA})}{22 \mu\text{F}}$$

$$V_r = 0.38 \text{ volts.}$$

Por último se necesita calcular el valor de R_2 , de la figura 2.10 se tiene $I_r R_2 + V_r = 49.3 \text{ volts}$, siendo $V_r = 1.4 \text{ V}$ (13), despejando a R_2 , obteniendo lo siguiente.

$$R_2 = \frac{49.3 \text{ V} - V_r}{I_r}$$

$$R_2 = \frac{49.3 \text{ V} - 1.4 \text{ V}}{3.5 \text{ mA}}$$

$$R_2 = 13685 \text{ Ohms}$$

Siendo esta resistencia la que cumple con los requerimientos mínimos de corriente necesaria. Pero se necesita calcular una resistencia que suministre mayor corriente para un caso extremo, se eligió una R_2 de 5.6 Kohms , obteniendo la corriente I_r extrema.

$$I_r = \frac{49.3 \text{ V} - 1.4 \text{ V}}{5.6 \text{ Kohms}}$$

$$I_r = 8.55 \text{ mA.}$$

El circuito resultante de los cálculos anteriormente realizados es el mostrado en la figura 2.11, pero hay que tomar en cuenta que es un circuito detector por fase, por lo que se muestran 3 circuitos acoplados a una compuerta lógica NAND de 3 entradas, una salida, explicándose el porque de la compuerta en el siguiente punto.

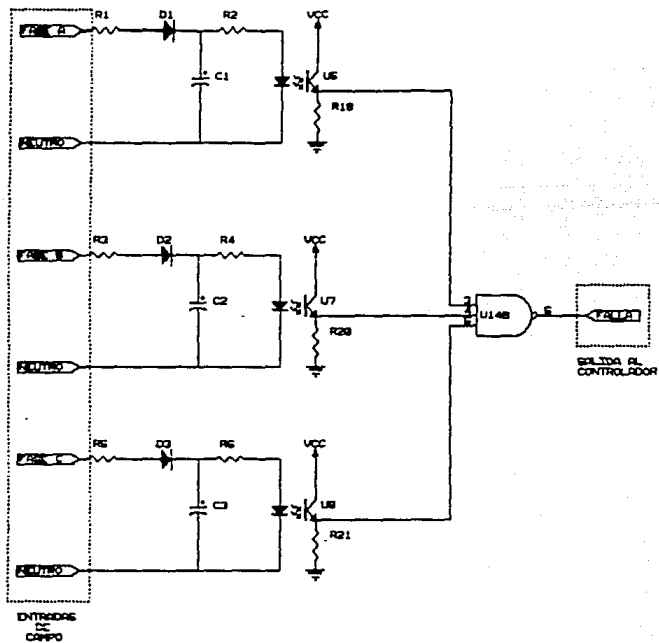


Figura 2.11 Etapa detectora completa del MODCONT.

- Acoplamiento en la detección por fase.

Para la detección de fallas, ya sean transitorias o permanentes se necesita que sea por fase, ya que eso implica un mejor funcionamiento de la etapa detectora. Para hacer la detección se muestran en la tabla 2.7 las posibles alternativas que se podrían presentar:

FASE A	FASE B	FASE C	EXISTE FALLA?
ABIERTA	ABIERTA	ABIERTA	SI
ABIERTA	ABIERTA	CERRADA	SI
ABIERTA	CERRADA	ABIERTA	SI
ABIERTA	CERRADA	CERRADA	SI
CERRADA	ABIERTA	ABIERTA	SI
CERRADA	ABIERTA	CERRADA	SI
CERRADA	CERRADA	ABIERTA	SI
CERRADA	CERRADA	CERRADA	NO

Tabla 2.7 Deteccion por fase, donde "abierta" indica que no circula corriente por esa fase y "cerrada" indica que si circula corriente por esa fase.

Esta tabla se puede convertir en una de estados, los cuales se pueden representar de la siguiente manera.

ABIERTO = Un nivel lógico bajo (0)
CERRADO = Un nivel lógico alto (1)
SI EXISTE FALLA = Un nivel lógico alto (1)
NO EXISTE FALLA = Un nivel lógico bajo (0)

Siendo este arreglo idéntico a la tabla de estados de una compuerta lógica NAND de 3 entradas, 1 salida por lo que el arreglo para detección por fase es el mostrado en la figura 2.11 .

- Etapa de salida

El circuito de salida es un dispositivo capaz de manejar diferentes tipos de carga, las cuales pueden accionar solenoides, contadores electromecánicos o una lámpara incandescente. Este circuito recibe señales del controlador, el cual determina que se debe accionar de acuerdo a los requerimientos necesarios del PROSEC, como el circuito detector actúa por fase, así también el dispositivo de salida debe actuar.

Este circuito recibe señales digitales, las cuales son optoacopladas para poder accionar los triacs, así mismo se protege al circuito de control contra cualquier anomalía en esta etapa.

- Descripción del optotriac MOC 3011.

El MOC 3011 es un manejador de triacs de no cruce por cero, consiste de un LED infrarrojo, que excita ópticamente a un circuito detector (figura 2.12), este circuito está diseñado para controlar triacs con carga de 127 V. con muy poca señal de excitación, también puede soportar tensiones hasta de 7.5 Kv. en la salida del dispositivo. El LED tiene un voltaje nominal de 1.3 V_{LED} y una corriente de 10 mA, soportando como máximo 50 mA.

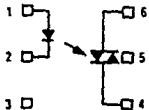


Figura 2.12 Diagrama esquemático del MOC 3011.

- | | |
|---------------|-----------------------|
| 1)Ánodo | 2)Cátodo |
| 3)No conexión | 4)Terminal principal. |
| 5)No conexión | 6)Terminal principal. |

El detector bloquea un voltaje mínimo en cualquier dirección cuando el LED está apagado, cuando está encendido el detector deja pasar 100 mA con 3V. accionando la malla de salida, siendo el máximo rango de corriente de la fuente (ITSM) de 1.2 amperes.

Descripción de los triacs TIC 216D y TIC 246D. [10]

Los triacs TIC 216D y 246D son tiristores bidireccionales, los cuales pueden ser disparados (de bloqueo a conducción) por una señal de compuerta positiva o negativa indistintamente, con la terminal principal polarizada también positiva o negativa. Las características de estos elementos semiconductores son las siguientes:

-Triac Tic 216 D.

Tensión pico de bloqueo (VDRM) 400 V.
Corriente efectiva de onda completa (It) 8 amperes rms.
Corriente de disparo de compuerta (Igt) 10 mA .
Tensión pico de disparo de compuerta (Vgt) 2 V.

-Triac Tic 246 D.

Tensión pico de bloqueo (VDRM) 400 V.
Corriente efectiva de onda completa (It) 15 amperes rms.
Corriente de disparo de compuerta (Igt) 50 mA .
Tensión pico de disparo de compuerta (Vgt) 2.2 V.

Descripción de los circuitos de salida.

A.- Cargas resistivas.

Cuando se trabaja con cargas resistivas el circuito mostrado en la figura 2.13 puede manejar, lámparas incandescentes y elementos resistivos como cargas que pueden ser utilizadas con una tensión de línea de 127 volts, y un triac que pueda soportar esta carga es el Tic 216D.

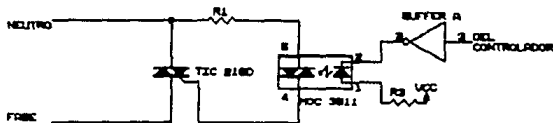


Figura 2.13 Esquema eléctrico para cargas resistivas.

El máximo rango de corriente de la fuente (ITSM) del MOC 3011 pone el mínimo valor de R1 como se ve en la ecuación 2.10

$$R1_{\text{MIN}} = \frac{V_{\text{in}} \text{ (pico)}}{\text{ITSM}} \quad \text{Ec. 2.10}$$

$$= \frac{180 \text{ Volts}}{1.2 \text{ Amp.}}$$

$$= 150 \text{ Ohms.}$$

En la práctica puede ser utilizada una resistencia de 180 ohms, ahora si el tic 216 D tiene una Igt de 10 mA, un Vtm de 3 V. y una Vgt de 2.2 V, entonces el voltaje necesario para disparar el triac es el dado por la ecuación 2.11.

$$V_{\text{in}} = R_1 I_{\text{gt}} + V_{\text{gt}} + V_{\text{tm}} \quad \text{Ec 2.11}$$

$$V_{\text{in}} = (180 \text{ ohms}) * (10 \text{ mA}) + 2.2 \text{ V.} + 3 \text{ V.}$$

$$V_{\text{in}} = 7 \text{ Volts.}$$

Suficiente tensión para activarlo.

B.- Cargas inductivas.

En las cargas inductivas (solenoides y contador electromecánico) se utilizará una red de circuitos (figura 2.14) para reducir el voltaje de rizo que se podría producir en el dispositivo de salida, a causa por el desfazamiento entre la corriente y el voltaje a través del triac tic 216D.

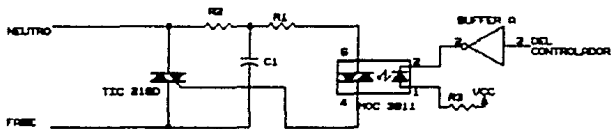
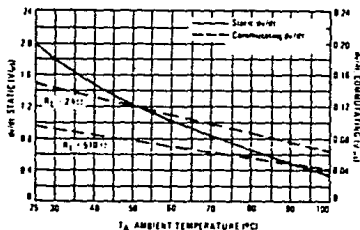


Figura 2.14 Esquema eléctrico utilizado para cargas inductivas

Asumiendo que se tiene una carga inductiva con un factor de potencia de 0.1 (caso crítico), se calcula primero R_1 , para limitar el pico de corriente con que será descargado el capacitor. El valor de la resistencia esta dado por la ecuación 2.10 y los valores sustituidos en esta, siendo el valor de R_1 igual a 180 ohms.

Es necesario determinar la constante de tiempo de descarga la cual esta dada por $\sigma = R_2 C$, asumiendo que el triac regresa al estado apagado muy rápido, entonces se tiene un pico de rizo que en el MOC 3011 esta dado por la ecuación 2.12.



Gráfica 2.1 Comutación dv/dt en función de la temperatura.

$$dv/dt = v_{to} / \sigma = v_{to} / R_2 C \quad \text{Ec 2.12}$$

Y observando la gráfica 2.1 se toma como temperatura máxima 70 °C, siendo el valor de dv/dt el siguiente:

$$dv/dt (T_j = 70^\circ C) = 0.8 V/\mu s$$

Entonces despejando de la ecuación 2.12 obtenemos lo siguiente.

$$R_2 C = v_{to} / (dv/dt)$$

$$R_2 C = 180 V / 8 \times 10^8$$

$$R_2 C = 225 \times 10^{-6} \text{ seg.}$$

2.12.a

Siendo este valor el característico de la descarga del arreglo RC. Para determinar el valor de R_2 hay que considerar las características del triac tic 216D.

Si la sensibilidad típica de la compuerta es 15 mA y V_{in} menor o igual a 40 V, entonces se puede considerar que para ser disparada se necesita que el valor de R_2 este dado por la siguiente ecuación.

$$\begin{aligned}(R_1 + R_2) &= V_{in} / I_{gt} && \text{Ec 2.13} \\ &= 40 \text{ V} / 15 \text{ mA} \\ &= 2667 \text{ Ohms.}\end{aligned}$$

Despejando a R_2 y sustituyendo a R_1 para obtener su valor.

$$\begin{aligned}R_2 &= 2267 - R_1 \\ R_2 &= 2667 - 180 \\ R_2 &= 2468 \text{ Ohms.}\end{aligned}$$

Por lo que se utiliza una resistencia de valor comercial de 2.2 kOhms. Conociendo el valor de R_2 se puede determinar el valor del capacitor el cual esta dado por la ecuación 2.12.a y despejando a C se tiene:

$$C = \frac{225 \times 10^{-6} \text{ seg.}}{2200 \text{ Ohms}}$$

$$C = 0.102 \mu\text{F.}$$

El arreglo de la figura 2.14 será utilizado en el contador ya que para los solenoides (electroimán de tracción) se utiliza solo una pequeña variación de la malla anterior, la red de circuitos para los solenoides se muestra en la figura 2.15, utilizando como variación del triac el TIC 246D para 16 amperes RMS.

- Circuito de entrada para la etapa de salida.

Al utilizar el MOC 3011 desde una compuerta TTL o CMOS solamente es necesario una resistencia R3 para conectar la compuerta y la entrada del LED en el optotriac . En algunos casos no es posible que la compuertas lógicas den a la salida de las mismas 10 mA. (corriente necesaria para el encendido del LED(s)), por lo que se tiene que incrementar este valor, la manera de incrementarlo es por medio de un buffer como por ejemplo el 4049 de la familia CMOS, dando a la salida esta compuerta 45 mA.

Ahora asumiendo que se tiene una caída de tensión de 1.5 Volts provocada por el LED y una corriente mínima de 10 mA. el valor de R3 esta dado por la ecuación 2.14, de la figura 2.13.

$$R3 = \frac{V_{CC} - V_{LED}}{I_{COMP}}$$

$$R3 = \frac{12 \text{ V} - 1.5 \text{ V}}{10 \text{ mA.}}$$

$$R3 = 1050 \text{ Ohms.}$$

Siendo el valor comercial de R3, para todas la entradas de la etapa de salida de 1 kOhms.

- Fuente de alimentación.

La necesidad de alimentar el circuito de control (MODCONT) del dispositivo PROSEC en C.D. permite implementar una fuente regulada, la cual recibe alimentación alterna del lado secundaria del transformador a proteger. Esta alimentación será de neutro a fase (127 V. RMS de C.A.), así mismo debe suministrar la corriente necesaria para el buen funcionamiento del dispositivo electrónico.

La alimentación de la tarjeta electrónica será de 12 Volts D.C. la corriente necesaria se desconoce, a continuación se estudia el circuito ,la corriente necesaria para su buen funcionamiento , evaluado los valores para 25°C. (tabla 2.8)

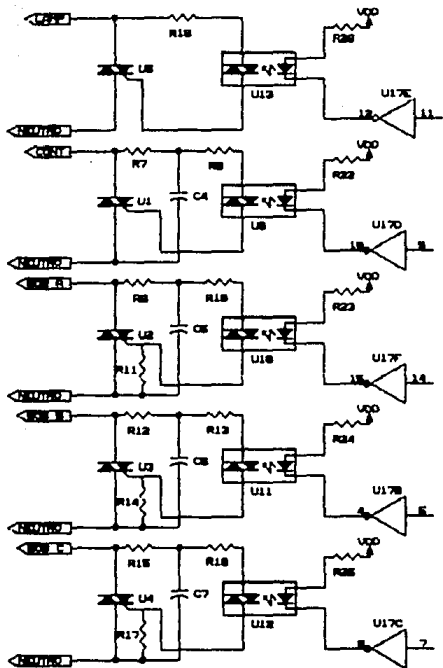


Figura 2.14 Circuito de salida del MODCONT.

CIRCUITO INTEGRADO	TOTAL	IDD uA.	Ec. DE CORRIENTE TOTAL (It)	CORRIENTE POR CI	CORRIENTE TOTAL
+MC14011B	1	4.0	$It = (0.3\mu A/kHz)F + IDD/4$	1.0054 uA	1.0054 uA
+MC14023B	1	4.0	$It = (0.3\mu A/kHz)F + IDD/3$	1.3387 uA	1.3387 uA
+MC14081B	1	4.0	$It = (0.3\mu A/kHz)F + IDD/3$	1.0054 uA	1.0054 uA
+MC14049U	1	16	$It = (5.3\mu A/kHz)F + IDD$	16.0319uA	16.0319uA
+MC14097B	1	80	$It = (0.3\mu A/kHz)F + IDD$	80.0023uA	80.0023uA
+MC14069U	1	4.0	$It = (0.9\mu A/kHz)F + IDD/6$	0.6724 uA	0.6724 uA
+MC14161B	1	80	$It = (1.9\mu A/kHz)F + IDD$	80.0121uA	80.0121uA
+MC14541B	3	80	$It = (1.2\mu A/kHz)F + IDD$	80.0076uA	240.02 uA
+MC14556B	1	80	$It = (2.6\mu A/kHz)F + IDD$	80.0166uA	80.0166uA
*MOC 3011	5	---	-----	10 mA	50 mA
'TIL 111	3	---	-----	7 mA	21 mA
TOTAL					71.484 mA

Tabla 2.8.- Corriente requerida por circuito integrado (CI).
+ Referencia 12
* Referencia 9
' Referencia 13

Por lo observado en la tabla 2.8, el circuito electrónico consumirá 72 mA aproximadamente siendo recomendable utilizar un transformador reductor de 120 mA.

El circuito para la alimentación constituido de un transformador, un puente rectificador de onda completa, capacitor como filtro, y un regulador de voltaje, (figure 2.16).

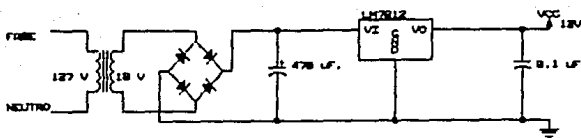


Figura 2.16 Circuito de alimentación del MODCONT.

- Implementación completa del circuito MODCONT.

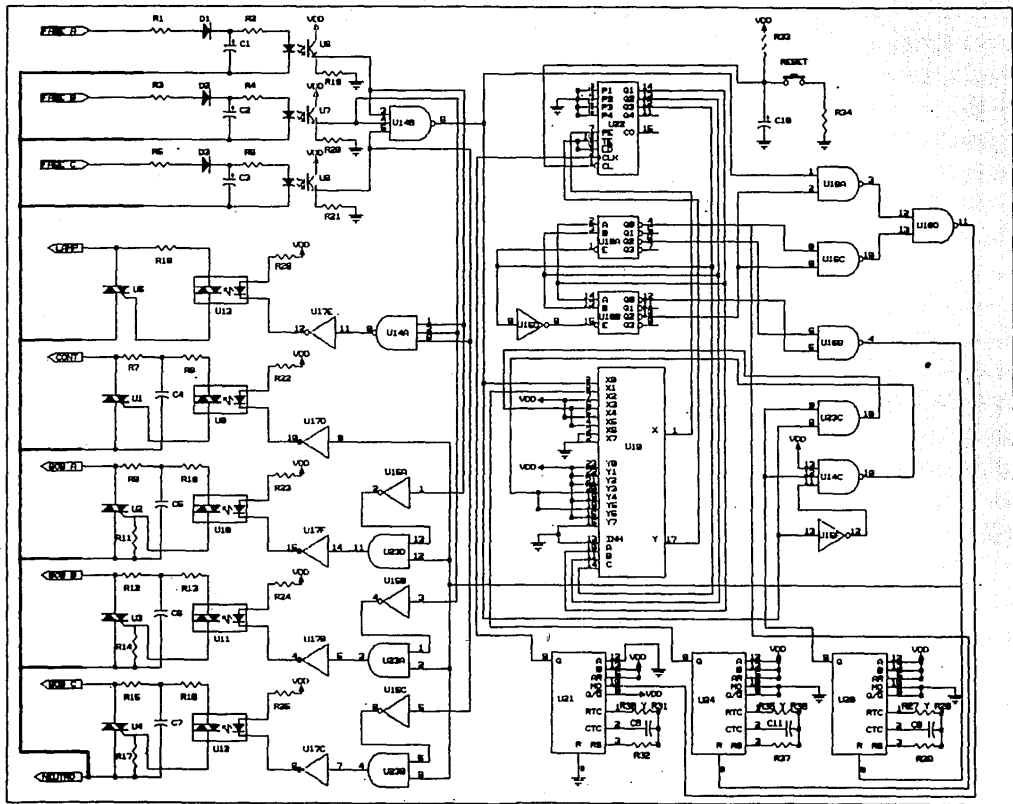
La implementación del circuito controlador, es la que se muestra en la figura 2.17. En esta figura se indican completamente todas las etapas antes mencionadas en los puntos anteriores.

Descripción de los elementos del prototipo PROSEC de validación.

El prototipo PROSEC, consta de los siguientes elementos; Módulo de detección (MODDET), Módulo de interrupción (MODINT), Módulo de actuación (MODACT) y el módulo de control (MODCONT) que ya fue citado en el punto anterior, por lo que centraremos nuestra atención en los tres restantes.

- Módulos de detección e interrupción; 4.1.

Las funciones de estos módulos son realizadas por medio de interruptores termomagnéticos (ITMS) en caja moldeada, uno por fase. Para la selección de los ITMS se consideró la capacidad del TD a proteger, debido a que sus características dependen de su corriente nominal (I_n). en la tabla 2:9 se muestran las características de estos equipos.



CAP. TRANSFORMADOR A PROTEGER (kVA)	In (A) SECUNDARIO	ITM SELECCIONADO	
15	40	UN POLO	50 A.
30	80	UN POLO	100 A.
45	120	DOS POLOS	70 A.
75	200	DOS POLOS	100 A.

Tabla 2.9 Relación capacidad transformador contra ITM seleccionado.

Las características técnicas de estos ITMS por capacidad de transformador instalados en el lado de baja tensión con frecuencia de 60 Hz se muestra en la tabla 2.10.

CAP. TRANSFORMADOR (kVA)	MARCO	In (A)	TENSION (Vca)	POLOS	CAP. INT. (A rms)
15	QO150	50	120/240	1	10 000
30	FA-100	100	240 MAX.	1	10 000
45	A1L270	70	120/240	2	10 000
75	FA-100	100	240 MAX.	2	10 000

Tabla 2.10 Características de los ITM'S seleccionados para el módulo de interrupción.

- Módulo de actuación.

El sistema de actuación es común para todos los equipos PROSEC, este módulo se encarga de transmitir la señal de apertura o cierre que proviene del MODCONT hacia el módulo de interrupción. Esta constituido por un mecanismo independiente para cada una de las fases, acoplado exteriormente a la palanca del propio interruptor termomagnético y a un electroimán de tracción (solenoido), observar figura 2.18 que actúa al recibir la señal del módulo de control. Este mecanismo se conforma de un elemento de enlace al que llamado

bieleta y de un resorte de tensión.
 El resorte se carga al pasar la palanca del interruptor termomagnético de "disparado" a "abierto" por la acción del electroimán al presentarse una falla en la línea secundaria.

Al termino de la acción del electroimán actúa el resorte regresando la palanca del ITM a la posición de cerrado (figura 2.18) por lo que se observará en detalle a los componentes que lo conforman.

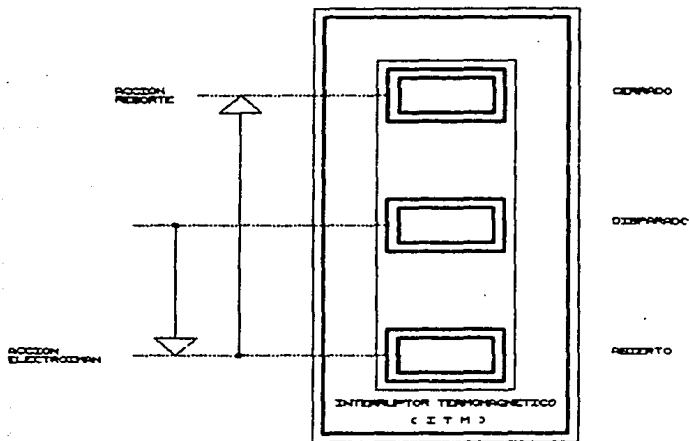


Figura 2.18 Acción del interruptor del termomagnético al presentarse alguna falla.

Resorte de recierre.

Es un resorte de carga cuya función es la de cerrar el interruptor termomagnético cada vez que esté sea restablecido por el electroimán. En base a los valores de fuerza con respecto a la carrera de la palanca y con el objeto de obtener un resorte ligero, se considerará un valor de precarga inicial para el mejor funcionamiento del mismo, (observar la figura 2.19).

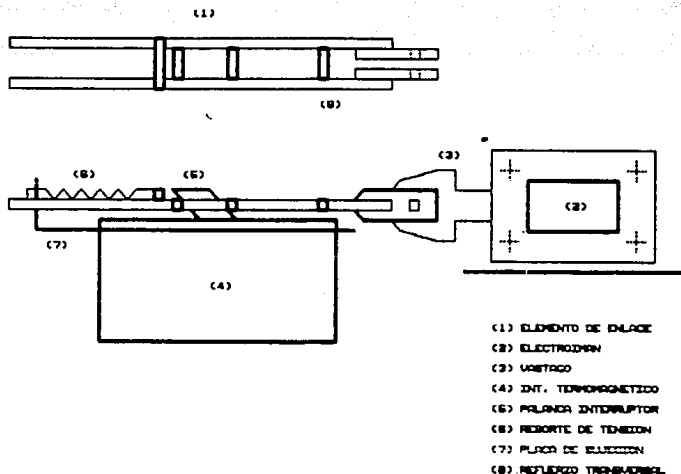


Figura 2.19 Módulo de actuación

Electroimán .

Este elemento del mecanismo transmite la energía necesaria al resorte de carga para que éste pueda restablecer al ITM operado por sobrecorriente , mediante un eslabón de enlace (bieleta) y el resorte de tensión acoplados a la palanca del ITM y al vástago del solenoide, el electroimán desplaza la palanca de la posición de "disparado" a "abierto" para lograr el recierre. Para su elección es necesario considerar la fuerza que debe ejercer con referencia a su voltaje de operación y la posición de su vástago respecto a su carrera nominal, ver figura 2.19

Elemento de enlace (bieleta).

La bieleta transmite las fuerzas inducidas por el electroimán y el resorte de tensión a la palanca del propio termomagnético, su desplazamiento es vertical y no debe tener rozamiento con el ITM ni sus puntos de apoyo. Este elemento consiste de una estructura de alambre acerado formada por dos elementos longitudinales, con una placa barrenada en uno de sus extremos que sirve para anexas al

perno del vástago del electroimán , consta también de 2 soportes transversales de unión formando una caja para alojar la palanca del ITM.

En uno de estos soportes, se inserta uno de los extremos del resorte de tensión. En el extremo contrario se insertan unos orificios hechos en la placa de sujeción los cuales sirven de guía a los elementos longitudinales de la bieleta. Con esto se evitan desviaciones en su trayectoria además de que se mantienen en posición firme los termomagnéticos, ver figura 2.19

En base al análisis dimensional y operativo de las partes componentes de cada módulo se procedió a lograr, una distribución adecuada de ellos dentro de un gabinete y así obtener un equipo de bajo peso, resistente a los efectos ambientales y funcionales.

-Accesorios.

El prototipo contiene los siguientes accesorios:

- Lámpara indicadora de "no restablecimiento" tipo intemperie, color verde.
- Botón interruptor de restablecimiento del sistema de control, tipo intemperie, color rojo.
- Interruptor de bloqueo temporal, interrumpe el sistema de control cuando la puerta del gabinete se abre y se deshabilitará al cerrar la puerta.
- Contador de operaciones de recierre, el registro de recierres será visible desde el exterior del gabinete.

2.4.- Pruebas de operación e instalación en campo.

El objetivo fue realizar una descripción y evaluación de los beneficios que aporta el recierre en baja tensión, tanto a la operación, como a los usuarios mediante la mejora de la continuidad del servicio.

Se construyeron 8 dispositivos en el IIE (4) con base a ITMS proporcionados por la División Bajío de C.F.E., los PROSECS construidos se instalaron para proteger TD trifásicos de las siguientes capacidades, en los siguientes sitios.

TRANSFORMADOR (KVA)	SITIO DE INSTALACION
15	Urireo 15, Salvatierra, Gto.
15	Urireo 12, Salvatierra, Gto.
30	Hermosillo, Salvatierra, Gto.
30	Las cumbres, Aguascalientes, Ags.
45	Área 1173, Aguascalientes, Ags.
45	Zona Plaza del Parque, Querétaro, Qro.
75	Área 1174, Aguascalientes, Ags.
75	Aguascalientes, Ags.

Estos dispositivos ejecutan hasta 2 recierres en caso de falla, con tiempos de espera de 30 seg. para el primero y 210 seg para el segundo recierre.

Todos los PROSECS se sometieron a una serie de pruebas tanto en el laboratorio del IIE en Salazar, como en el sitio de instalación, antes de su puesta en servicio, con resultados satisfactorios.

- Pruebas de laboratorio.

Para asegurar la confiabilidad de los prototipos PROSECS antes de su instalación en campo, se realizó una serie de pruebas, estas comprendieron desde la verificación de todos sus componentes, antes del ensamble final, hasta un ciclo completo de pruebas de Cto-cto. permanente en cada uno de los polos del dispositivo integrado.

Además en el laboratorio del IIE (21), en Salazar se realizaron pruebas 24 muestras de ITMS (6 de cada tipo) proporcionados por la División Bajío de CFE, de acuerdo a la norma UL-489, Standard for molded-case circuit breakers enclosures, de Julio de 1976, de estos equipos tanto a 25°C como a 40°C de temperatura ambiente se les aplicó una corriente a 6 muestras de interruptor termomagnético de cada tipo a utilizar para el desarrollo del equipo PROSEC (observar tabla 2.10), cubriendo una gama de 150 a 2000 % de su valor nominal. Se realizaron 3 disparos por polo en cada interruptor a cada porcentaje registrándose los tiempos de operación, así como la temperaturas ambiente y del interruptor. Obteniéndose como resultado de esta prueba lo siguiente; en general se observa una tendencia de los ITMS a trabajar en la curva mínima, esto es, más rápido, por lo que se obtiene mayor protección al transformador de distribución. Así mismo se identificaron tres

puntos probables de falla: El pivote de contacto móvil, por ser un punto que actúa en cualquier operación, la unión del cable flexible con el elemento térmico, debido a que es la unión entre "partes" móviles y fijas del ITM por donde circula la corriente y finalmente la zapata de conexión que requiere un apriete adecuado.

- Pruebas de operación.

Verificada la correcta operación de cada componente, se procedió al ensamble final de los prototipos, con objeto de llevar a cabo una serie de pruebas de tipo funcional sin carga, hasta la operación bajo condiciones de corto circuito y sobre carga permanente.

El informe 6675 -89-09 del IIE presenta "La evaluación de el procedimiento de la operación del PROSEC para transformadores de 15 kVA a temperatura ambiente de 15 °C" y en este se establecen los resultados obtenidos a las pruebas de operación con corrientes de falla del 500 % de su corriente nominal (250 Amperes) los resultados obtenidos para el primer prototipo del PROSEC fueron los siguientes; los tiempos de espera medidos fueron 28 seg. para el primer recierre y 204 seg. para el segundo , observándose una operación correcta del dispositivo en las tres fases.

Considerando que el PROSEC será instalado en poste, junto al transformador, donde se espera un incremento fuerte de la temperatura ambiente al medio día (aproximadamente hasta 50°C), fue necesario evaluar su operación, a una temperatura ambiente de 55°C, siendo el informe [11] de esta prueba el 6675-89-10 "Evaluación del PROSEC simulando fallas del sistema en el laboratorio de BT de Salazar, bajo una temperatura ambiente controlada de 55°C". Realizándose la prueba con resultados satisfactorios en ella se observa el funcionamiento del PROSEC al aplicarse una corriente de falla de 260 Amperes representativa de sobrecarga, bajo la cual se verifica la operación correcta de todos los componentes y mecanismos del dispositivo.

- Prueba de vida.

Se realizaron pruebas de vida [12] con objeto de determinar el número de operaciones que es capaz de soportar el PROSEC. En un primer grupo de estas pruebas se incluyeron las lámparas indicadoras, el contador de operaciones, la tarjeta electrónica y el mecanismo de actuación presentándose en la tabla 2.11 los resultados obtenidos.

Equipo probado:

Lámpara;

Foco de 110-140 VCA, de 10 Watts.

Electromecanismo PROSEC TD. 15 kVA.

- ITM 1X50 Amperes.
- 1 Tarjeta electrónica.
- Montaje en tablero PROSEC 15 kVA.

Electromecanismo PROSEC TD'S. 30, 45, 75 kVA.

- ITM 1 X 100, 2 X 70, y 2 X 100 Amperes.
- 1 Tarjeta electrónica.
- Montaje en tablero PROSEC 15 kVA.

ELEMENTO PROBADO	RESULTADO DE LA PRUEBA DE VIDA.
LAMPARA CON ENCENDIDO PERMANENTE	601 HORAS
LAMPARA CON ENCENDIDO INTERMITENTE	450 HORAS
TARJETA Y MECANISMO PROSEC - 15 KVA	24827 OPERACIONES
TARJETA Y MECANISMO PROSEC - 30 KVA	10550 OPERACIONES
TARJETA Y MECANISMO PROSEC - 45 KVA	9115 OPERACIONES
TARJETA Y MECANISMO PROSEC - 75 KVA	4910 OPERACIONES

Tabla 2.11.- Resultados de la prueba de vida, realizada a los elementos externos al ITM.

En conclusión el PROSEC soporta 5000 operaciones mínimas como promedio (Observar tabla 2.11) sin que ocurra daño en los elementos asociados al ITM.

El segundo grupo de pruebas corresponde a la determinación de operaciones del ITM, ante sobrecorrientes, los valores de sobrecorriente aplicados a las muestras de ITMS fuero del 200 % de la corriente nominal (In) y 4000 A. eficaces, siendo los resultados más relevantes los que se muestran en la siguiente tabla 2.12. Observándose en esta tabla que se tiene un número de operaciones reducidas al 200 % de corriente nominal en comparación con los resultados obtenidos en la prueba de vida de los demás elementos que conforman al PROSEC (tabla 2.11).Lo anterior será la base para el desarrollo de un nuevo circuito

ITM	NUMERO DE OPERACIONES REGISTRADAS	
	AL 200 % DE In	a 4000 AMP.
1x50 A.	502	4
1x100A.	857	7
2x70 A.	741	6
2x100A.	-	10

Tabla 2.12 Resultados de las pruebas de vida con sobrecorriente a itms.

- Operación en campo.

Cada uno de los 8 PROSEC fue sometido a pruebas de operación en campo, el ciclo de pruebas comprendió fallas monofásicas y trifásicas.

Al inicio de la operación de los PROSECS , particularmente con el primer dispositivo instalado, tomando como referencia el Estudio interno IIE 2465-03-04, " Pruebas en campo al primer prototipo de PROSEC para TD de 15 kVA." (11) se observa que se realizaron 11 pruebas de corto circuito provocándolos desde una distancia mínima de 55 metros al poste donde se encuentra el TD hasta 350 metros, obteniéndose los siguientes resultados:

Primer recierre: 29 segundos
 Segundo recierre: 3 minutos, 45 segundos.

Tomando en consideración que estos tiempos son acumulativos y se empiezan a contabilizar en el momento que abre el ITM, observándose en general el buen funcionamiento del PROSEC.

- Bitácora de operación.

Se estableció una bitácora para llevar un seguimiento completo de la operación de los dispositivos PROSEC, el llenado de estas la lleva a cabo personal de CFE asignado a la división bajo de acuerdo al sitio de instalación, en la tabla 2.13 se resumen las operaciones de los PROSECS registrados.

PROSEC	SITIO DE INSTALACION	FECHA DE INSTALACION	NUMERO DE OPERACIONES
315 - 01	URIREO-15	890422	105
315 - 02	URIREO-12	890727	403
330 - 01	HERMOSILLO	890909	182
330 - 02	AGUASCALIENTES	891013	14
345 - 01	AGUASCALIENTES	891111	23
345 - 02	QUERETARO	891124	--
375 - 01	AGUASCALIENTES	891109	2
375 - 02	AGUASCALIENTES	891213	--

Tabla 2.13 Resumen de operación de los 8 prosecs.

El número de operaciones consideran únicamente conteos reales de operación reportados en la bitacora, descontandose los conteos de pruebas de operación y verificación periódicas, así como los reportados como operaciones debidas a la desenergización del primario.

De acuerdo a la tabla 2.13, el mayor número de operaciones del PROSECS se encuentra en Salvatierra (sitio de instalación tipo suburbano o rural), aunque aparentemente esto se debe a que son los dispositivos que se instalaron primero, la proporción de conteos es mayor que en otras zonas, por ejemplo en el caso del PROSEC instalado en Queretaro (sitio de instalación tipo residencial nuevo), no se ha reportado una sola operación de recierre automático. Por lo que se indica que la instalación de los dispositivos PROSECS debe estar basado en el tipo y cantidad de usuarios servidos por el transformador a proteger. Además el 95 % de los recierres detectados en Salvatierra han sido debidos a fallas transitorias, lo que podría indicar que son cortos circuitos provocados en las propias acometidas de los usuarios.

Evaluación de los PROSECS. (4)

Los beneficios que representa la instalación de los PROSECS en campo son:

- Una disminución del tiempo empleado por las cuadrillas para resolver probables problemas como son reponer fusibles y en caso extremo transformadores.
- Una reducción del número de equipos dañados, esta reducción se está logrando en la división bajo de CFE con la instalación de ITMS.
- Antes de la instalación del PROSEC se tenía un índice de 1.9 salidas (o desconexión de la línea) por transformador al año.
- Al instalar los PROSECS se tiene un índice de 1.15 salidas por transformador al año.

Observándose una mejoría del 40 % en este índice con la instalación de PROSECS.

Por otra parte, un factor importante para la implementación generalizada del PROSEC, es su costo comercial. Este costo y su recuperación están basados en los beneficios económicos que aporta a CFE establecidos a partir de los beneficios técnicos y operativos. Estimándose que el costo del PROSEC en fabricación en serie, debe estar entre el 5 % y 10 % del costo del transformador que protege.

Recomendaciones.

Tanto de las pruebas de vida realizadas en el laboratorio del IIE en Salazar, como de los resultados de operación en campo de los PROSECS, se ha observado que la parte débil del aparato lo constituye el interruptor termomagnético.

Se recomienda mejorar los ITMS, esto debe estar basado en el análisis de operación y pruebas en laboratorio, realizadas a diferentes marcas y en cantidades suficientes para avalar resultados que se obtengan, o diseñar un nuevo dispositivo PROSEC que contenga en un circuito electrónico las curvas características del ITM, comportandose de igual manera a este.

3.- DISEÑO Y CONSTRUCCION DEL DISPOSITIVO ELECTRONICO.

3.1.- Especificación funcional.

El objetivo del presente punto es especificar las características funcionales que debe realizar la segunda versión de el PROSEC. Se indican las nuevas características del dispositivo, y los módulos que lo forman:

- Módulo de detección (MODDET).
- Módulo de interrupción (MODINT).
- Módulo de control (MODCONT).
- Módulo de actuación (MODACT).

Esta nueva versión del PROSEC se caracteriza por realizar las funciones del ITM con elementos electrónicos la cual integra a el módulo de control y detección en una tarjeta electrónica.

- Análisis funcional.

Como se recordará las funciones principales del PROSEC son proteger a los transformadores de distribución (TD), reducir el número de fusibles primarios dañados y mejorar la continuidad del servicio eléctrico, para lograr esto la versan número 2 (V2) debe contener las operaciones siguientes:

- Operación ante corto circuito (CTO-CTO).
- Operación ante sobre carga.

En la operación ante cto-cto por falla secundaria, el PROSEC V2 debe realizar la secuencia de operaciones definidas en la siguiente figura 3.1.

En el diagrama existen dos recierres ,el primero elimina fallas de tipo transitorio , y el segundo elimina fallas de tipo semipermanentes de cto-cto.

Ahora para operación ante sobre cargas debe realizar la secuencia de operaciones también definida en la figura 2.1, el primer recierre será discriminado por el sistema electrónico

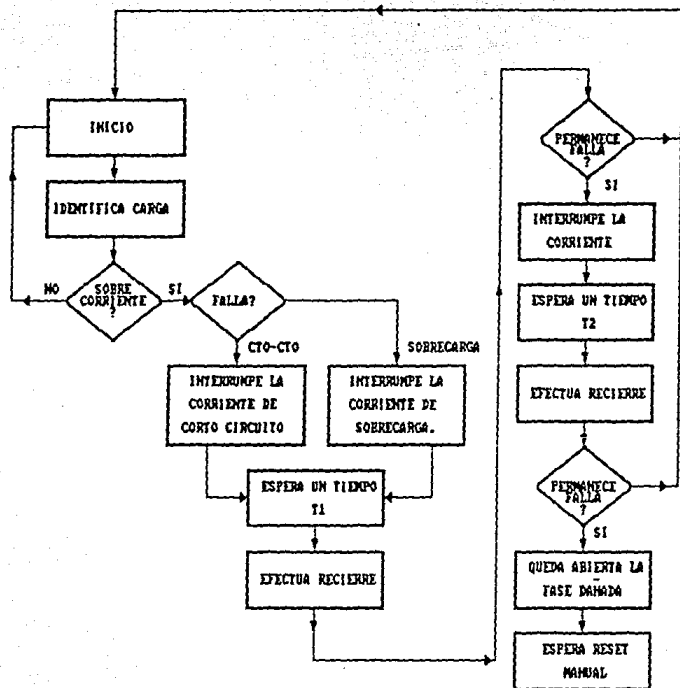


Figura 3.1 Diagrama de secuencia de corto-circuito y sobrecarga para fallas de tipo transitorias y permanentes.

de control y detección, ya que las condiciones de sobre carga en el circuito secundario del transformador de distribución provocarán una secuencia diferente en el programa que se desarrollará. Esto es debido a que la sobrecargas pueden ser definidas como una corriente arriba de la nominal en un tiempo demasiado grande como se vera más adelante.

En las funciones de identificación del tipo de falla (cto-cto o sobre carga) hay que tener en consideración una característica de tiempo-corriente, que se pueda almacenar en alguna memoria no alterable, que pueda eliminar sobre corrientes que puedan dañar al TD.

- Funciones de los módulos del PROSEC.

Los módulos de detección y control estarán integrados en una tablilla electrónica, con capacidad de discriminar una corriente nominal a una sobrecorriente, también determinará si existe una sobre carga o un cto-cto en el circuito de alimentación, en la figura 3.2 se indican las funciones a realizar por estos módulos.

A.- Se inicia la secuencia de detección (bloque 1) obteniendo datos (bloque 2) actuales de las condiciones que se encuentran en las 3 fases del TD (abiertas o cerradas). Si se encuentran abiertas se inicia una secuencia de cierre de las mismas (bloque 3) para empezar a llevar un registro de la corriente circulante de las 3 fases (bloque 4), si por el contrario se encuentran cerradas se comienza por llevar la cuantificación de la corriente en las fases.

B.- En el bloque 4 se lleva a cabo la cuantificación de la corriente circulante por el circuito alimentador, interactuando con una carga de datos (bloque 5), al cual obtiene información actual de la condiciones existentes.

Así mismo el bloque 4 actúa en conjunto con una base de datos (bloque 6), el cual contiene las condiciones en que se debe encontrar el circuito alimentador. El bloque 4 también tiene la opción de decidir si se encuentra el circuito en condiciones normales de carga o no teniendo la capacidad de indicar que se abra la fase dañada del circuito alimentador (bloque 7).

C.- En el bloque 7, al recibir la señal de fase en condiciones anormales de carga, actúa enviando una señal al módulo de actuación indicando que se abra la fase en cuestión.

D.- Al haber actuado el bloque 7 inmediatamente se activa una secuencia de espera con un tiempo T1.

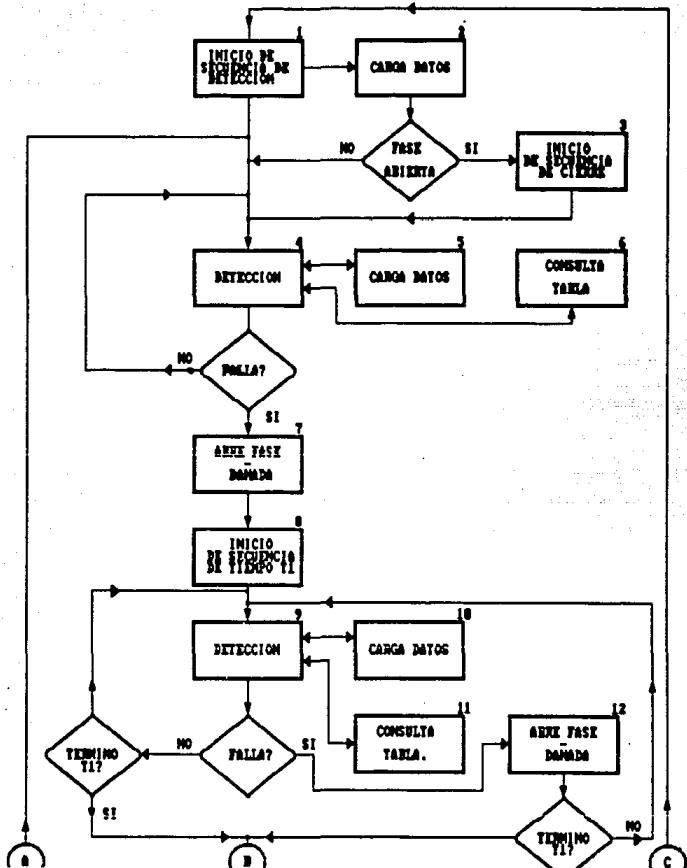


Figura 3.2.a Diagrama de bloques de operación del MODDET y MODCONT, de acuerdo a la especificación funcional.

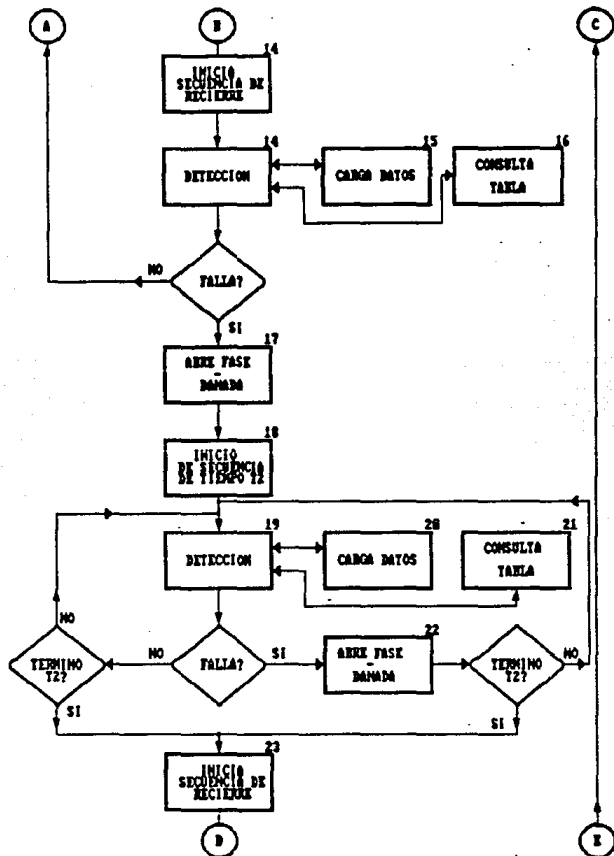


Figura 3.2.b Diagrama de bloques de operación del MODDET y MODCONT de acuerdo a la especificación funcional.

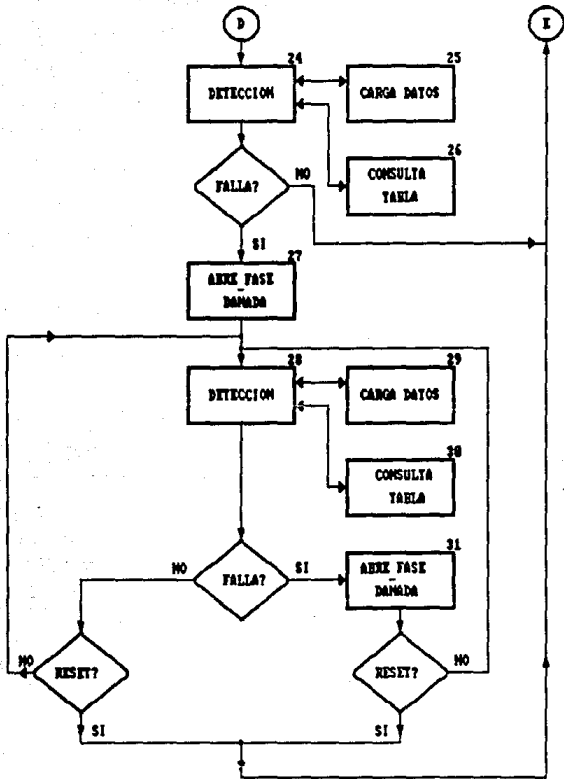


Figura 3.2.c Diagrama de bloques de operación del MODDET y MODCONT de acuerdo a la especificación funcional.

E.- Los bloques 9,10 y 11 actuarán respectivamente como lo indicado en el punto B y en caso de haber detectado una fase dañada actuará el bloque 12 repitiendo el inciso C.

F.- Al terminar el tiempo T1 se activa una secuencia de cierre de la(s) fase(s) abierta(s) ,bloque 13.

G.- En los siguientes bloques (14,15,16) actúan como lo indicado en el inciso B, pero en caso de no existir falla regresarán al bloque 4 para seguir censando; esto indica que ha sido liberada la falla en la(s) fase(s) anteriormente afectada(s).

H.- En el bloque 17 al igual que el bloque 7 realizan la misma secuencia interrumpiendo la corriente circulante.

I.- Se inicia la secuencia de tiempo o espera de duración T2, bloque 18.

J.- Los bloques 19,20,21 y 22 actúan como lo indicado en los incisos B y C.

K.- Actuará como se indica en el inciso B, el bloque 23.

L.- Los bloques 24,25,26 trabajan idénticamente al inciso G.

M.- El bloque 27 actúa como lo indicado en punto C.

N.- El 28,29,30 y 31 actúan según lo indicado en el inciso B, pero con la diferencia que solo saldrán de ese ciclo a partir que se restablezca la falla, es decir enviando una señal de reset.

Al igual que el prototipo anterior del PROSEC este dispositivo debe ser capaz de soportar operaciones repetitivas sin sufrir daño alguno en los componentes que lo conforman.

Principio de funcionamiento.

La necesidad de poder determinar una sobre corriente o una corriente nominal del circuito eléctrico a proteger sin necesidad de un ITM como se venía llevando a cabo, provoca crear un dispositivo capaz de sustituirlo enteramente, esto lleva a hacer un estudio de las características de detección del ITM, observándose que a cierta corriente existe un tiempo de disparo, siendo esto determinado por el elemento magnético o térmico del ITM.

La manera de detectar la sobre corriente en el circuito eléctrico sería cuantificandola por un sistema de adquisición/proceso/salida de datos analógicos, almacenado

cualquier tipo de curva, como tablas de corriente nominal contra tiempo en una área de memoria no alterable de un microcontrolador. Siendo la detección de fallas como un calculo del tiempo de disparo en base a la corriente circulante, utilizando esta como apuntador de una dirección en una determinada tabla. Esta tabla posee una serie de valores que se acumulan en una variable llamada "Valor máximo permisible (VMP)", así mismo el apuntador sirve como variable la cual es llamada "Valor asignado (VLR)".

Esta operación se lleva a cabo en cada fase de manera que cuando el VMP sobrepasa un valor dado se genera un disparo abriendo la fase dañada, siendo posible la detección de las otras fases aun después de que ha abierto alguna de ellas, se muestra el programa del circuito electrónico (a grandes rasgos) en la figura 3.2.

3.2.- Características del procesamiento de señales. [24]

En la actualidad es difícil encontrar un sistema de información sin que intervenga un procesador digital, pero hay que tomar en cuenta que una buena parte de las variables de proceso son de carácter analógico por lo que se precisa un elemento capaz de discretizar las señales, de manera que puedan tratarse como información binaria, siendo ese elemento el convertidor analógico-digital (CAD).

Las magnitudes digitales generadas por el computador como resultado de los algoritmos deben servir para el control del proceso, para ello han de traducirse en órdenes de conmutación, siendo estos apertura o cierre de actuadores.

Se puede decir entonces que los CAD'S se usan siempre que se realiza un control digital de un proceso en el que intervienen señales analógicas, ya sea con una configuración simple basada en un microprocesador o en una más compleja con el uso de ordenadores. La necesidad de este uso estriba en el intercambio de información y órdenes entre el sistema físico y el computador siendo imprescindible una traducción de las mismas para que sean correctamente asimiladas por ambos.

- Conversión analógica digital. [18]

En un sistema real es normal la necesidad de convertir varias magnitudes analógicas en digitales, para ello se emplea un sistema de adquisición de datos, siendo el propósito principal el de transformar la magnitud presente en su entrada en una digital proporcional codificada en binario natural.

Aunque existen numerosos tipos de convertidores cada uno de ellos con diferentes variantes, sus diseños se fundamentan básicamente en tres métodos:

- Método de comparación.
- Método de conteo.
- Método de ponderación.

Las realizaciones prácticas del primer método conducen a la comparación simultánea de la tensión de entrada con tensiones de referencia, por lo que el resultado se obtiene en una única operación y la conversión se realiza muy rápidamente.

El método de conteo es el más simple, se basa en la transformación de la variable analógica de entrada en una variable temporal, en función de la cual estará la palabra binaria de salida. La conversión con este método requiere de pocos componentes y puede ser obtenida con una alta precisión y con circuitos relativamente simples. Sin embargo, el tiempo de conversión es mayor que los otros métodos (algunos msec.), aunque suficiente para muchas aplicaciones.

El método de ponderación se basa en realizar tanteos y correcciones de la señal digital de salida de forma que converja rápidamente hacia el valor correcto, las conversiones se realizan con el apoyo de la tensión de comparación analógica que proporciona un convertidor digital-analógico (CDA).

- El convertidor analógico digital 820 (ADC 0820). [16]

El convertidor analógico-digital (CAD) que se utilizará en el diseño electrónico será el ADC 0820 basado en el método de comparación para la conversión.

La conversión como se ve en la figura 3.3 se realiza proporcionando una serie de niveles de referencia internos cuyo número estará en función del número de bits del convertidor(N), este número es de 2^{n-1} . Estos niveles de referencia son producidos por divisores resistivos de alta precisión a partir de la tensión de referencia Vr.

La señal analógica es comparada con todos los niveles de referencia a un tiempo mediante 2^{n-1} comparadores de alta velocidad, cuyas salidas se codifican en el código correspondiente para proporcionar la palabra digital de salida.

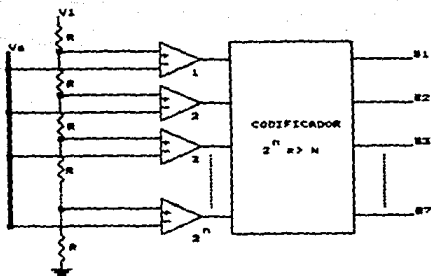


Figura 3.3 Convertidor paralelo (flash converter).

Para disminuir en gran medida la desventaja que supone el elevado número de componentes electrónicos discretos se utiliza una variante llamado convertidor paralelo extendido (Half-flash). Un convertidor de este tipo (ADC 0820) se obtiene conectando en cascada dos CAD'S en paralelo.

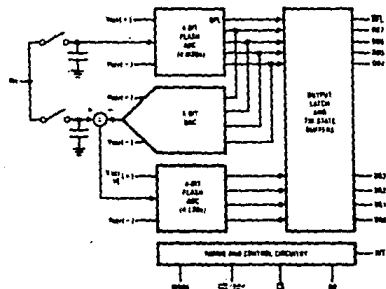


Figura 3.4 Convertidor paralelo extendido (Half flash).

Inicialmente se obtiene los 4 bits mas significativos (MSB) en el primer CAD, siendo necesario el uso de un CDA para obtener la tensión analógica que es sustraída de la tensión de entrada Va, el resto es digitalizado mediante el segundo CAD como se observa en la figura 3.4.

El C.I. ADC 0820 tiene las siguientes características:

- Resolución, 8 bits en paralelo.
- Tiempo de conversión, 2.5 uSeg. max. (modo RD) y 1.5 uSeg. max. (modo WR-RD).
- Función de carga y muestreo.
- No necesita reloj externo.
- Fácilmente puede ser interfazado con cualquier microprocesador.
- Alimentación 5 volts.
- Entrada analógica de 0 a 5 V.
- No necesita ajuste de cero.

Este C.I. tiene 20 pines y sus funciones son:

PIN	NOMBRE	FUNCION
1	Vin	Entrada analógica.
2	DB0	Salida de dato, bit 0
3	DB1	Salida de dato, bit 1
4	DB2	Salida de dato, bit 2
5	DB3	Salida de dato, bit 3
6	WR/RDY	Modo WR-RD (lectura-escritura) WR: con CS bajo, la conversión es iniciada en el borde de WR, después en el Borde de subida de WR el resultado de la conversión puede ser habilitada en el latch de salida. Modo RD RDY: esta es una salida de colector abierto. RDY puede ser bajo después del borde de CS;RDY puede ser de 3 estados cuando el resultado de conversión es habilitado en la salida del latch.
7	MODO	Modo de selección: Modo RD cuando es bajo. Modo WR-RD cuando es alto.
8	RD	Modo WR-Rd. Con CS bajo los datos de salida (DB0-DB7) pueden ser activados cuando RD va hacia abajo. Modo RD. Con CS bajo la conversión puede estar con RD cuando va hacia abajo.

9	INT(interruptión)	Modo WR-RD y RD. INT bajo indica que la conversión ha sido completada y los datos resultantes se encuentran en el latch de salida.
10	GND	Tierra.
11	Vref (-)	Voltaje de referencia negativo.
12	Vref (+)	Voltaje de referencia positivo.
13	CS	El CS debe ser bajo para que RD o WR sea reconocido por el convertidor.
14	DB4	Salida de dato, bit 4
15	DB5	Salida de dato, bit 5
16	DB6	Salida de dato, bit 6
17	DB7	Salida de dato, bit 7
18	OFL	Indicador de sobre carga en el voltaje de referencia (+).
19	NC	No conexión.
20	VCC	Voltaje de alimentación.

El CAD 0820 funcionará en el modo WR-RD de la siguiente manera, al ser aplicado un nivel bajo en los pines CS y WR se inicia una conversión de la información analógica contenida en la entrada Vin, al ser terminada la conversión el C.I. indica con una señal baja en INT, esperando un pulso en los pines de RD y CS bajo para entregar la información valida al microcontrolador, como lo indica la figura 3.5.

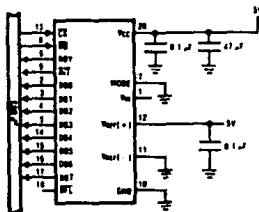


Figura 3.5 Configuración de resolución de 8 bits en modo WR - RD (CAD 0820) , donde pin 19 no tiene conexión alguna (NC).

Sistemas digitales de proceso programables. [24]

La utilización de sistemas secuenciales síncronos de control en combinación con un operador aritmético y lógico elemental ha permitido el diseño de los sistemas digitales de proceso síncronos especializados que realizan un proceso determinado mediante una secuencia de operaciones elementales denominadas microoperaciones.

Un sistema digital de proceso síncrono especializado o procesador digital, tiene una estructura cuyo diagrama de bloques se representa en la figura 3.6, la unidad de memoria es un sistema secuencial síncrono formado por biestables que almacenan los datos procedentes del exterior y los resultados parciales y finales del proceso. Si el número de datos y resultados es pequeño se utilizan registros de entrada y salida en paralelo disponibles en C.I. de escala de integración media (MSI).

La unidad aritmética y lógica (ALU) recibe información procedente de la memoria, realiza con ella los cálculos adecuados y le devuelve los resultados obtenidos. El gobierno de ambas unidades se realiza mediante una unidad de control constituida por un sistema secuencial síncrono que suele recibir una orden externa al inicio del proceso. Antes de la recepción de dicha orden el sistema secuencial se encuentra en un estado inicial y al recibir la orden inicia la evolución entre estados de una forma síncrona controlada por los impulsos del generador, siguiendo un determinado diagrama de flujo.

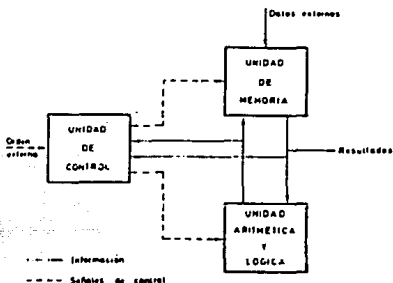


Figura 3.6 Diagrama de bloques de un sistema digital de proceso síncrono.

Los sistemas digitales de proceso sincronos especializados presentan el inconveniente de que un cambio en las especificaciones de funcionamiento implica la modificación de su unidad de control .

Desde su aparición en 1971 los microprocesadores y microcomputadoras han despertado una atención total de los diseñadores de automatismos complejos por su gran versatilidad y potencia lógica ó de calculo. De este modo se han diversificado sus aplicaciones y se siguen creando microprocesadores cada vez más potentes a partir de los dos primeros que existieron en el mercado (INTEL 4004 y 8008), esta potencia se ha concretado en varios factores como son: más velocidad, mas instrucciones, mas bits, mayor microprogramación. Y por otro lado también se ha evolucionado en la creación de elementos de nivel bajo.

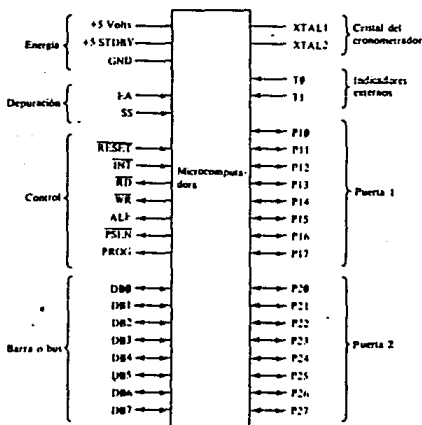


Figura 3.7 Terminales de conexión de una microcomputadora típica de un solo microcircuito (INTEL 8048).

3.3.- Características de una microcomputadora de un solo microcircuito. [15]

Algunas microcomputadoras como la intel 8048 están constituidas por completo en un solo C.I: de 40 terminales o pines, por esta razón se le denomina microcomputadora de un solo microcircuito. En la figura 3.7 se tiene un diagrama de las terminales de la 8048 (8049 ó 8749), éstas dan entrada a los datos, y permiten el flujo de aquellos en los periféricos.

En la figura 3.8 aparece una organización típica (o arquitectura) de los bloques fundamentales; el acumulador es un registro de corrimiento de 8 bits, entrada-salida en paralelo por cuyo conducto pasa la mayor parte de los datos que están siendo procesados. Los puertos de entrada-salida (I/O) son también registros pero estos están directamente accesibles desde el mundo exterior.

Una palabra de 8 bits en el puerto 1 puede ser leída (percibida) en las 8 terminales P10 a P17 del paquete (véase figura 3.7). En forma análoga la puerta 2 esta conectada a las terminales P20 a P27 y la barra (o bus) lo está a las terminales DB0 a DB7. Los datos pueden ser escritos (ingresados) a los puertos o barras I/O mediante dichas terminales.

En la figura 3.8 aparecen indicados dos bloques de memoria, uno para almacenar datos y otro para almacenar instrucciones (el microprograma). Cada memoria es un grupo de registros a los que se puede tener acceso, uno por vez utilizando una ubicación o dirección.

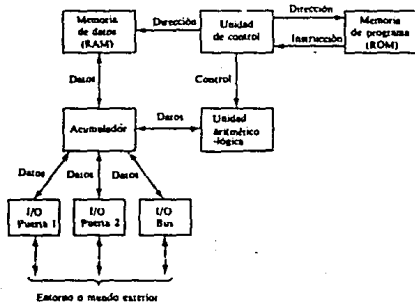


Figura 3.8 Estructura interior de una microcomputadora (INTEL 8048).

La unidad de control interpreta las instrucciones y aplica la dirección correcta a la memoria de datos, envía estos de un lugar a otro y señala a la unidad aritmético-lógica (ALU) lo que debe hacer. La ALU puede sumar, realizar funciones lógicas y desplazar bits a la izquierda o derecha, todas las complejas capacidades de una computadora pueden reducirse a estas pocas y simples operaciones de cómputo.

Con este esquema INTEL ha realizado una serie de microcomputadoras llamadas MCS 48, el número de chips se ha llevado al mínimo o sea uno.

Las características del 8048 son [14]:

- Unidad de control y proceso de 8 bits.
- Memoria de programa reprogramable de 2Kb. (borrable con luz ultra violeta); C.I. 8749.
- Capacidad de direccionamiento hasta 4 Kb.
- Memoria viva (RAM) de 128 bytes.
- Posibilidad de efectuar aritmética decimal.
- 3 puertos con 24 I/O programables por software.
- Temporizador incorporado.
- Una sola tensión de 5 Volts.
- Tiempo de ciclo de 1.36 uSeg.
- Una entrada de interrupción.

- Arquitectura del MCS 8749. [25]

La arquitectura de computador en un solo chip simplifica los tiempos de acceso a la memoria de datos (scratch pad) y a la memoria de programa puesto que todo se encuentra en el interior del chip y no hay que comunicarse con el exterior excepto en las entradas/salidas. De este modo la serie MCS 48 utiliza un tiempo de ciclo de instrucción de 1.36 uSeg dividido siempre en 5 tiempos. La mayoría de instrucciones se realizan en un solo ciclo de instrucción (incluyendo accesos indirectos a la memoria RAM). De esta forma el tiempo de ejecución y la longitud quedan disminuidos al máximo.

En la figura 3.9 puede verse el diagrama de tiempos en el que se observa como S1, tiempo de busca (fetch) ocupa solo 0.27 uSeg, el tiempo S2 se utiliza para decodificación (DECO) de la instrucción y para el incremento del contador de programas y los tiempos S3 a S5 se dedican a ejecución.

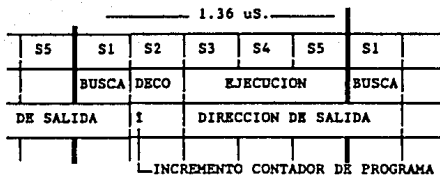


Figura 3.9 Diagrama de tiempos en un ciclo de instrucción.

En la figura 3.10 se observa la arquitectura interna del 8048/8749 en líneas generales. Básicamente la integran las unidades de proceso, control, memoria de programa, entradas/salidas y memoria viva, esta última unidad está compartida en las unidades de proceso (registros), memoria y control.

La unidad de entradas/salidas dispone de tres puertos de 8 bits, dos de ellos pueden ser indistintamente entradas o salidas a nivel bit y el tercero puede utilizarse como bus bidireccional o como los anteriores. En los puertos de salida pueden realizarse operaciones lógicas inmediatas sin necesidad de utilizar el acumulador.

La unidad de control dispone de los elementos típicos y además de una potente unidad de lógica de salto condicional que por programa puede hacer una prueba de las entradas de interrupción, del temporizador interno y de las banderas (Flags). La unidad de control posee salidas de expansión de memoria RAM y acepta entradas de interrupción, de inicialización de paso a paso etc.

El temporizador/contador de eventos es programable por software, puede utilizarse como temporizador interno o como contador exterior, al llegar a su máximo valor y pasar por cero genera una interrupción y posiciona una bandera especial del temporizador investigable por programa.

La memoria de programa para el 8749 aparece esquemáticamente en la figura 3.11 cuenta con 2048 bytes dirigidos mediante 12 bits de direcciones, como el programa está almacenado en bytes

(grupos de 8 bits) con frecuencia es conveniente que el programa cambie solamente los últimos 8 bits de una dirección de memoria de programa de 12 bits. En este caso todas las direcciones con los 4 primeros bits (el primer carácter hexadecimal) se denomina página de memoria, una página tiene 256 bytes y en el 8749 hay 8 páginas.

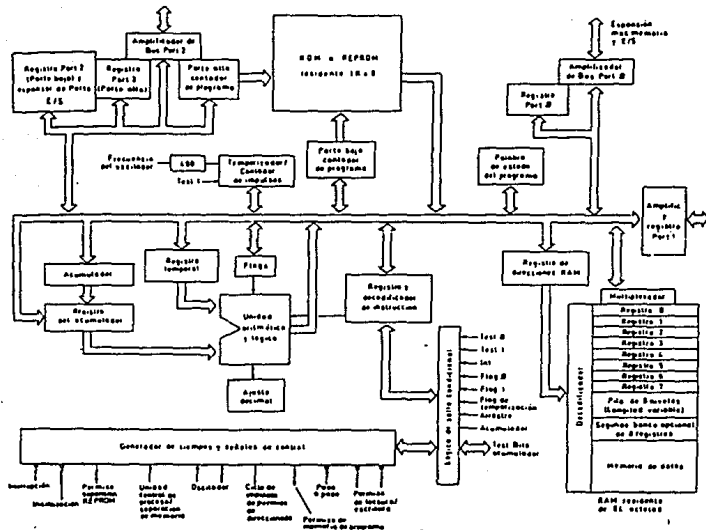


Figura 3.10 Arquitectura interna del 8048/8749 del INTEL.

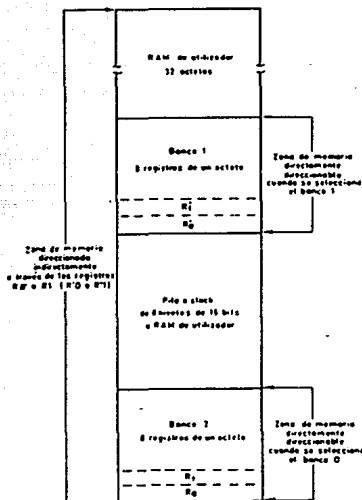


Figura 3.11 Esquema o mapa de la ROM (memoria del programa) del INTEL 8749, hay 2048 Bytes de memoria. Una señal de reset en la computadora lo pasa a 000 Hex y una señal de INT lo pasa a 003 Hex.

La memoria viva (figura 3.12) dispone de 128 bytes los cuales son direccionables indirectamente por los registros R0 y R1, además los primeros 8 registros R0-R7 son direccionables directamente por programa por varias instrucciones (aritméticas y lógicas con acumulador, de carga desde el acumulador o inmediata, de incremento o decremento).

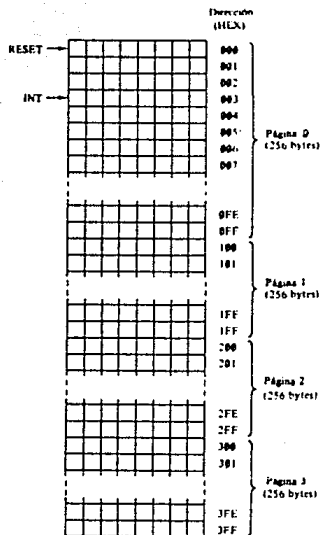


Figura 3.12 Diagrama de memoria tipo RAM (memoria viva).

Los registros son accesibles de 3 formas diferentes, por programa con direccionamiento directo, por programa con direccionamiento indirecto a través de dos 2 registros de índice e implícitamente por stack al llamar y volver de las subrutinas.

Los siguientes 16 bytes (R8-R23) son utilizables por el stack automáticamente. Los 8 registros siguientes R24-R31 constituyen un segundo banco similar al banco R0-R7 y que puede escogerse su utilización por programa, cambiando del banco 0 al banco 1. Este segundo banco puede utilizarse para aumentar el número de registros en el momento de una interrupción "almacenando" los registros de trabajo utilizados antes de la interrupción para su utilización posterior.

Los 96 registros 32-127 son utilizables totalmente como memoria viva, el stack es de 8 niveles y necesita una palabra de 12 bits para cada dirección de retorno a subrutina a

Las instrucciones pueden dividirse en varios tipos:

- a.-Aritméticas y lógicas.
- b.-Relativas a registros.
- c.-De ruptura de secuencia y salto.
- d.-De entrada/salida (I/O).
- e.-Relativas al temporizador/contador.

Dentro del grupo a se encuentran entre otras; instrucciones de suma con o sin arrastre e instrucciones lógicas, AND, OR, XOR, entre el acumulador y los registros, el acumulador y la memoria RAM así como inmediatos. Hay también instrucciones de incremento y decremento y de rotación derecha e izquierda, pasando o no por el arrastre.

En el grupo b se encuentran instrucciones de transferencia entre el acumulador y los registros y la memoria RAM, así como carga inmediata. Hay también instrucciones de incremento y decremento de registros y memoria. Dentro del grupo c hay instrucciones de salto incondicional, saltos condicionados, existen también instrucciones de decremento y hay salidas a subrutinas y retorno del puntero del stack y almacenado de direcciones de retorno.

En el grupo d hay instrucciones de entrada y salida de los 3 puertos, de enmascaramiento directo de los mismos y de transferencia de puertos externos al chip para su posible expansión.

En el grupo e hay instrucciones de transferencia del contador o temporizador al acumulador y viceversa, instrucciones de inicio, de fin de contar y permiso de contaje externo.

3.4.- Diseño e implementación del MODCONT y MODDET.

Para realizar el diseño del circuito electrónico del MODCONT y MODDET es necesario tomar en consideración la especificación funcional indicada en el punto 3.1 del presente capítulo, así mismo se tiene que considerar los avances en la adquisición y procesamiento de datos analógicos también presentados.

Para la adquisición de señales provenientes de cada fase del T.D. se utilizará un CAD 0820 y para el procesamiento y cuantificación de las corrientes se usará el microcontrolador 8749. En función del arreglo mostrado en la figura 3.15 será posible tener juntos el control y la detección del PROSEC V2, todo esto a partir de un programa que puede realizar conjuntamente lo antes mencionado.

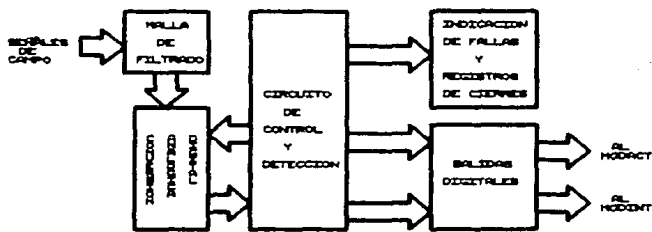


Figura 3.15 Diagrama de bloques de la forma en que interactúan el MODCONT y MODDET.

Para determinar los tiempos T1 y T2, así como la etapa electrónica de potencia utilizaremos los esquemas mostrados en el capítulo 2. Por consiguiente el primer punto a mostrar es el diagrama esquemático de la forma en que interactuarán las subrutinas y el programa principal en la detección y control del PROSEC, así como los diagramas de flujo que constituyen lo anterior.

-Programación del microcontrolador 8749.

Para realizar la programación del MCS 8749 es necesario el conocimiento del SOFTWARE y HARDWARE, así como los métodos de análisis y programación del mismo los cuales fueron mostrados en el presente capítulo. El análisis del problema consiste en la comprensión y evaluación del mismo y en la posterior obtención de un método de resolución más o menos optimizado y así mismo la obtención de varios algoritmos que solucionen el problema.

Como propuesta se presenta en la figura 3.16 en forma de diagrama de bloques la solución de la detección y control de la especificación funcional descrita anteriormente.

A continuación se indica la forma en que interactúan el programa principal y las subrutinas INICIO, CARGA DATOS, DETECCION, DISPARA, TIEMPO Y REGRESO.

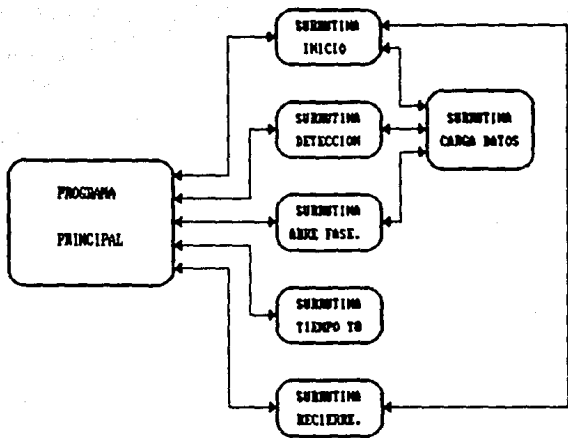


Figura 3.16 Diagrama de bloques de las subrutinas

- Diagramas de flujo.

A continuación se presentan los diagramas de flujo de cada subrutina.

Subrutina INICIO.

- Da inicio a una supervisión general de cada una de las fases en forma secuencial ya que puede existir al iniciar el funcionamiento del circuito electrónico alguna fase abierta o todas ellas, en caso de existir esta condición procede al cierre de cada una de ellas, en forma contraria da inicio al programa principal sin afectar alguna fase (figura 3.17).

Subrutina CARGA DATOS.

- Es la que se encarga de la adquisición de datos digitales provenientes de los CAD'S en forma secuencial guardándolos en la memoria viva del microcontrolador, figura 3.18

Subrutina DETECCION :

- Es la que se encarga del procesamiento y de la cuantificación de la corriente circulante en cada una de las fases, presentando las características de sobrecorrientes, en caso de que se presente alguna falla procede a enviar una señal al programa principal para su apertura de la fase en cuestión, figura 3.19

Subrutina DISPARA :

- Al presentarse la señal de apertura en el programa principal, este llama a la presente subrutina procediendo a abrir la fase dañada sin tomar en cuenta la corriente circulante, figura 3.20

Subrutina TIEMPO :

- Al ser abierta la fase se llama a esta rutina procediendo a activar a los temporizadores externos T1 y T2 dependiendo la situación, figura 3.21

Subrutina REGRESO :

- Tiene como función el restablecer a la fase o las fases abiertas después de haber transcurrido el tiempo establecido, figura 3.22

PROGRAMA PRINCIPAL :

- Es el que se encarga de supervisar cada una de las subrutinas antes mencionadas y contiene las características de la figura 3.2 del presente capítulo, figura 3.23.

Estos diagramas de flujo permiten estructurar el listado del microcircuito para su aplicación mencionada, no se presenta el listado por no ser informativo.

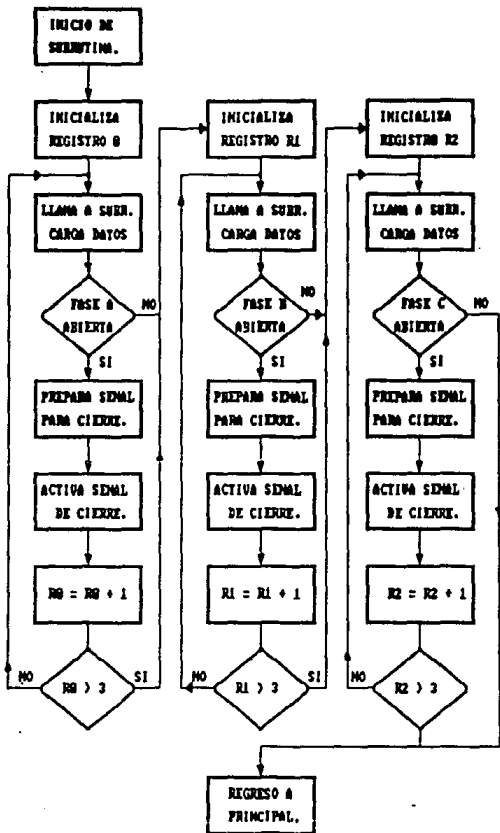


Figura 3.17 Diagrama de flujo de la subrutina INICIO.

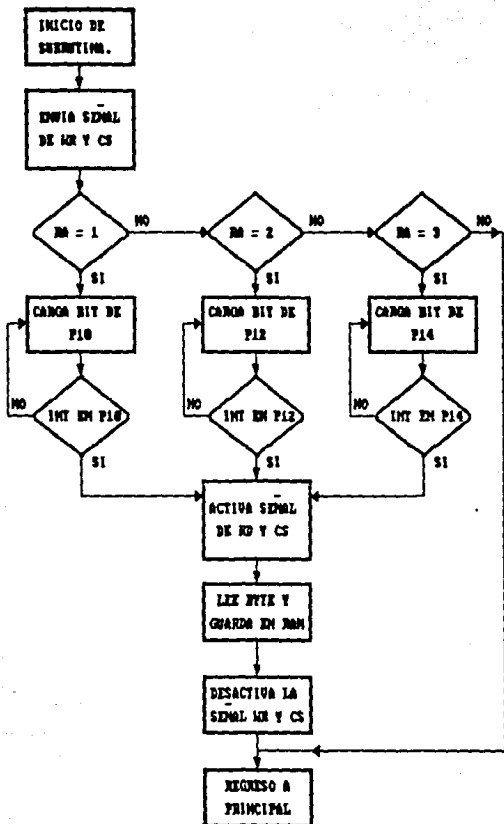


Figura 3.18 Diagrama de flujo de la subrutina CARGA DATOS.

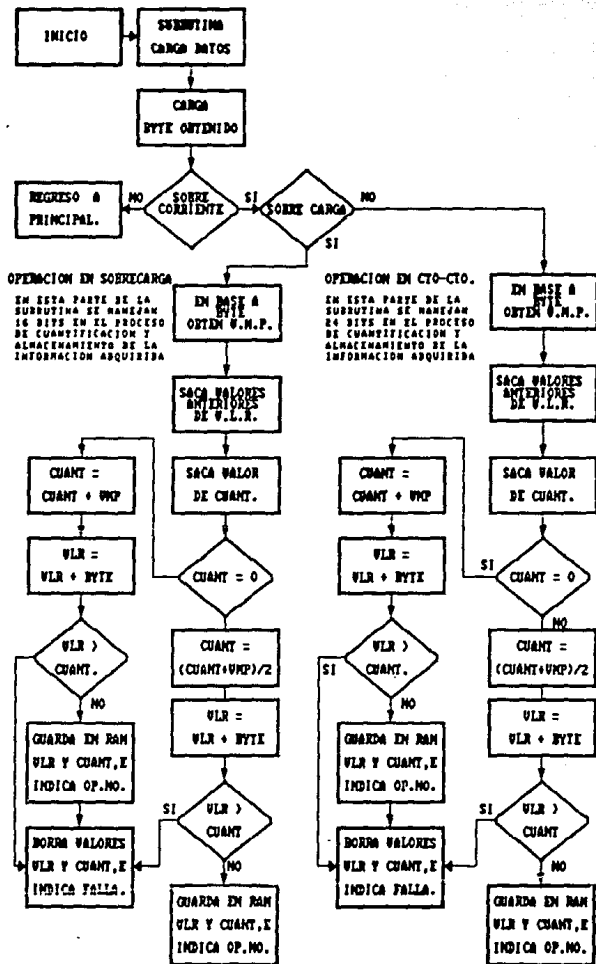


Figura 3.19 Diagrama de flujo de la subrutina DETECCION.

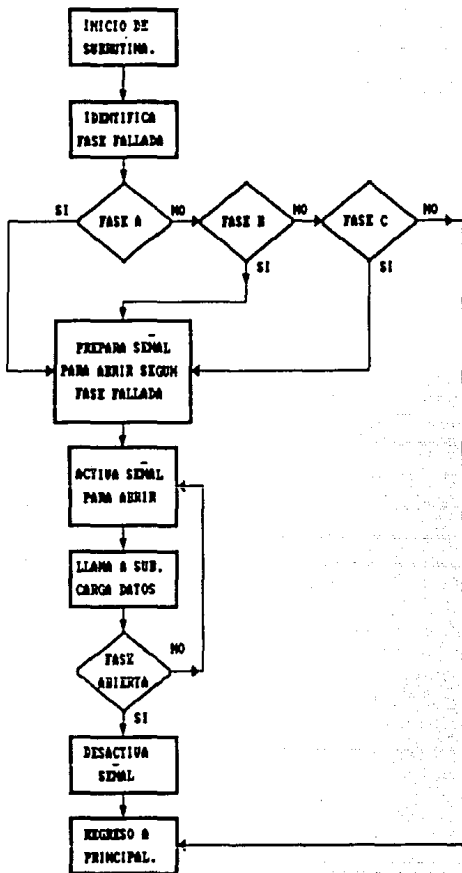


Figura 3.20 Diagrama de flujo de la subrutina DISPARA.

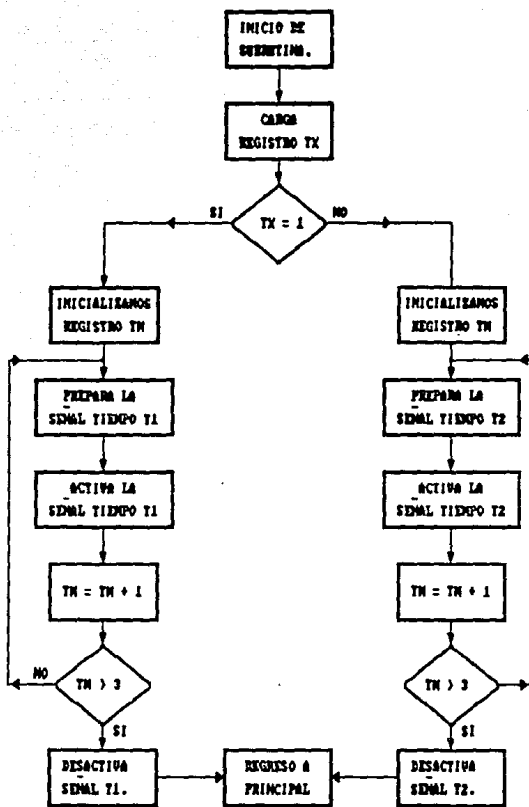


Figura 3.21 Diagrama de flujo de la subrutina TIEMPO.

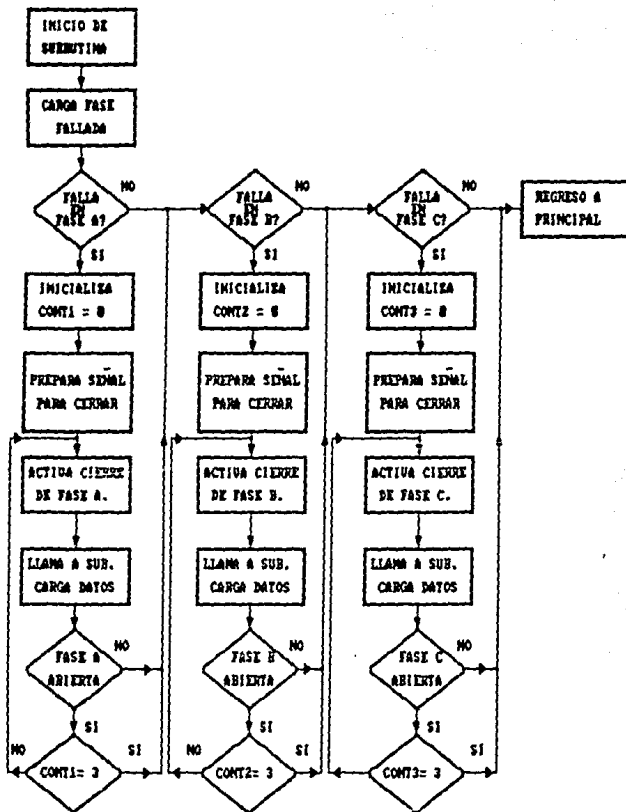


Figura 3.22 Diagrama de flujo de la subrutina REGRESO.

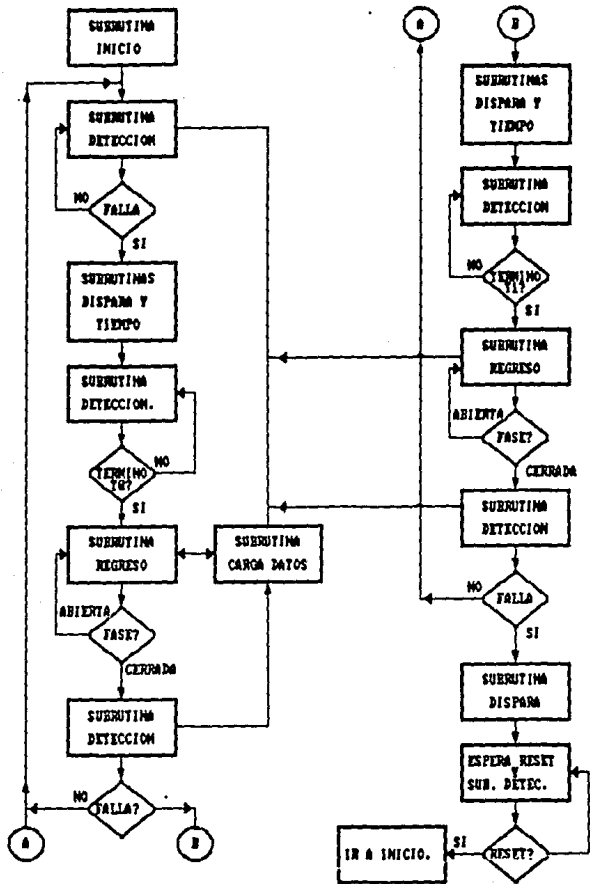


Figura 3.23 Diagrama de flujo del programa principal.

4.- INTEGRACION DEL EQUIPO.

4.1.- Descripción del equipo electrónico.

El equipo o los dispositivos que contendrá la tarjeta electrónica del MODDET y MODCONT conjuntamente es el mostrado en la figura 4.1, los cuales son los siguientes:

- 1 microcontrolador INTEL 8749.
- 3 convertidores analógico digital ADC 0820, uno por fase.
- 3 Mallas electrónicas para el filtrado y rectificado de las señales provenientes de los transformadores de corriente.
- 8 Mallas de salida para la etapa de potencia.
- 2 Temporizadores electrónicos MC 14161B.

Y sus respectivos elementos pasivos y activos (resistencias, capacitores, diodos y un oscilador) para cada parte señalada anteriormente.

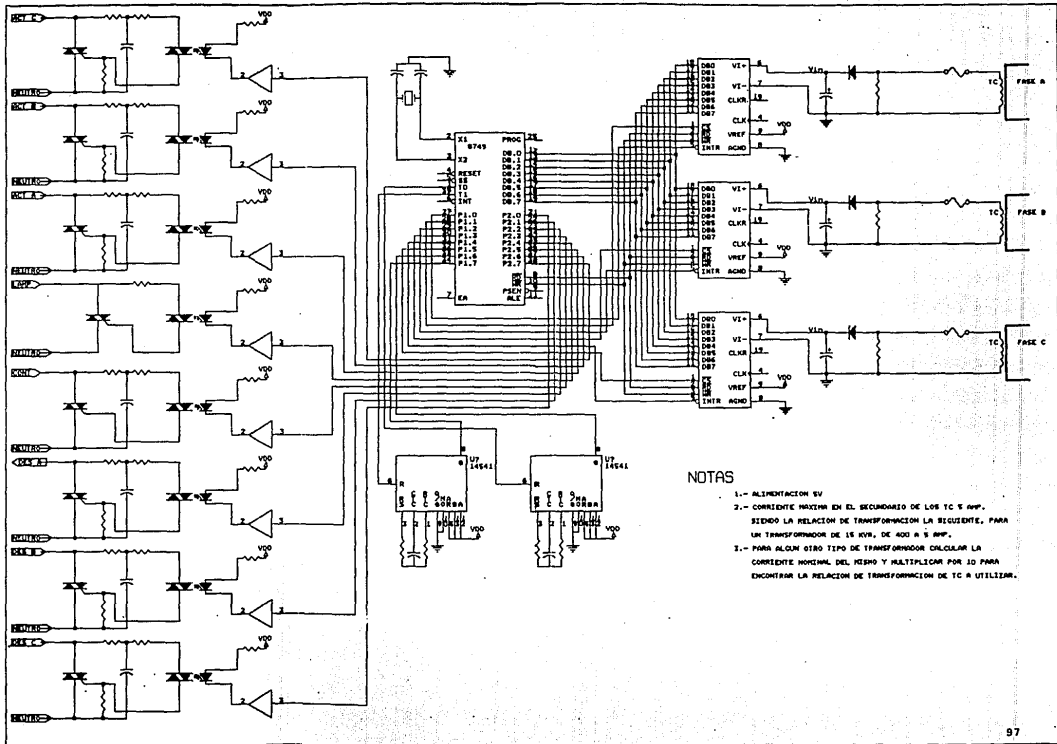
Con este esquema la tarjeta electrónica será capaz en forma secuencial detectar e interrumpir cualquiera de las fases (la detección y el control en forma trifásica). Teniendo como opción la posibilidad de adaptar el circuito con una tercera parte de lo descrito, para una detección monofásica en caso que fuera requerido.

Así mismo el funcionamiento de este equipo se describirá en detalle a continuación.

- Funcionamiento de la etapa detectora.

Para lograr un adecuado funcionamiento del módulo electrónico de control este será alimentado por 5 Volts en C.D. en todos sus circuitos. Para la etapa de entrada al dispositivo electrónico contará con lo siguiente; se utilizará un Transformador de corriente tipo "dona" (TC), con diferentes relaciones de transformación para cada tipo de TD y una malla de filtrada y rectificado única.

Tomando como ejemplo [23] que para un transformador de distribución de 15 kVA que maneja una tensión de 13,200 Volts y conociendo $I_{f_{sec}} = 39.36$ Amp. que es la corriente nominal que circula por una fase en el lado secundario del



NOTAS

- 1.- ALIMENTACION 5V
- 2.- CORRIENTE MAXIMA EN EL SECUNDARIO DE LOS TC 5 AMP.
SIENDO LA RELACION DE TRANSFORMACION LA SIGUIENTE, PARA
UN TRANSFORMADOR DE 15 KVA, DE 400 H Z 50V.
- 3.- PARA ALGUN OTRO TIPO DE TRANSFORMADOR CALCULAR LA
CORRIENTE NOMINAL DEL MISMO Y MULTIPLICAR POR 10 PARA
ENCONTRAR LA RELACION DE TRANSFORMACION DE TC A UTILIZAR.

transformador que es aproximadamente 40 Amp. Por lo que tomando en consideración la figura 4.2 se observa que en un ciclo la corriente de corto circuito es aproximadamente 10 veces la nominal (400 Amp.) por lo que la relación de transformación del transformador de corriente (T.C.) que sería la siguiente, de 400 a 5 Amp, de acuerdo a lo estandarizado en el mercado. Tomando este criterio es posible determinar la corriente de cortocircuito en un ciclo de señal para los diferentes capacidades de TD (30, 45 y 75 kVA.) así como la relación de transformación a utilizar para cada tipo mencionado.

Al obtener 5 amperes nominales a la salida de los TC y conectando una resistencia de 1 ohm en paralelo obtenemos 5 volts como máximo, voltaje ideal para el funcionamiento del circuito eléctrico de entrada. El filtrado y rectificado es para obtener una tensión en CD y que los convertidores analógico-digital detecten solamente la variación de la misma que se pueda encontrar en el circuito alimentador (figura 4.1) esta variación será de 0 a 5 Volts por lo que a la salida de los CAD obtendremos la siguiente tabla [16], en una palabra de 8 bits con un voltaje de referencia de 5.12 V.

HEX	BINARIO	VALOR BINARIO EN FRACCIONES PARA:		VOLTAJE DE ENTRADA CON 5.12 VOLTS DE REFERENCIA.	
		GRUPO M.S.	GRUPO L.S.	GRUPO M.S.	GRUPO L.S.
F	1 1 1 1	15/16	15/256	4.80	0.30
E	1 1 1 0	7/8	7/128	4.48	0.28
D	1 1 0 1	13/16	13/256	4.16	0.26
C	1 1 0 0	3/4	3/64	3.84	0.24
B	1 0 1 1	11/16	11/256	3.52	0.22
A	1 0 1 0	5/8	5/128	3.20	0.20
9	1 0 0 1	9/16	9/256	2.88	0.18
8	1 0 0 0	1/2	1/32	2.56	0.16
7	0 1 1 1	7/16	7/256	2.24	0.14
6	0 1 1 0	3/8	3/128	1.92	0.12
5	0 1 0 1	5/16	5/256	1.60	0.10
4	0 1 0 0	1/4	1/64	1.28	0.08
3	0 0 1 1	3/16	3/256	0.96	0.06
2	0 0 1 0	1/8	1/128	0.64	0.04
1	0 0 0 1	1/16	1/256	0.32	0.02
0	0 0 0 0			0.00	0.00

Tabla 4.1 Salida (palabra de 8 bits) de los CAD'S en función del voltaje de entrada.

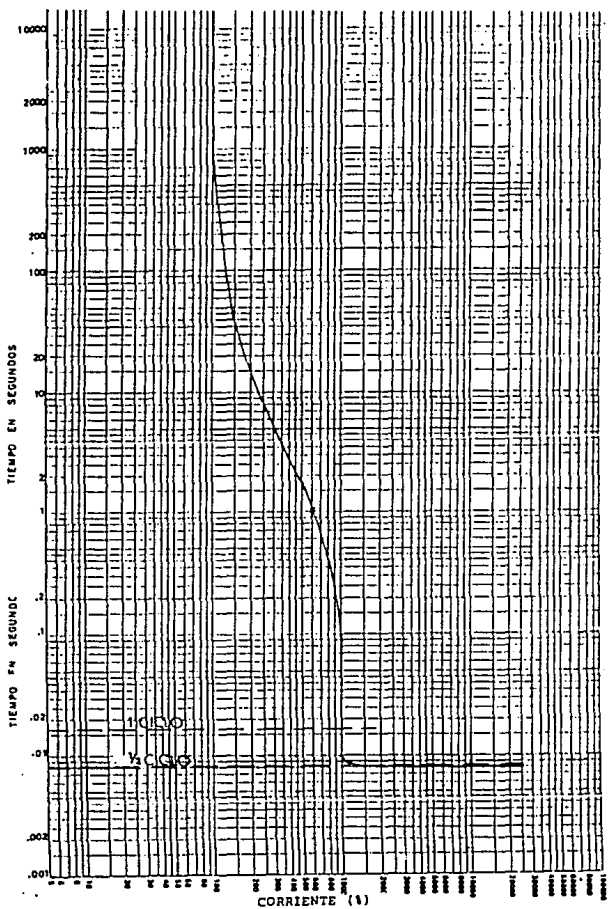


Figura 4.2 Curva de tiempo inverso para un ITM de 40 Amp.

Así mismo el funcionamiento de este equipo en conjunto con el microcontrolador se describe a continuación.

- Funcionamiento de la etapa de control y detección.

La etapa de control y detección constará de lo descrito anteriormente (figura 4.1), por lo que respecta a los temporizadores se usará el mismo arreglo que el mostrado en el capítulo 2 de la presente tesis, para los tiempos T1 y T2.

Al inicializarse el funcionamiento del circuito de acuerdo a la figura 3.2 supervirá que las tres fases se encuentren alimentadas en caso contrario procederá al cierre de las mismas, el siguiente paso es detectar en forma secuencial fase por fase (cada 100 uSeg. aproximadamente por fase) la tensión proveniente de las mallas de entrada por medio de los CAD'S. Estos muestrean y cargan un valor determinado cada 800 nSeg.cada uno de ellos presentando el byte obtenido (tabla 4.1) de muestrear en un tiempo total de conversión de 1.5 uSeg.

Este byte es cargado por el microcontrolador a través del Bus y es almacenado en memoria RAM para su posterior utilización. El programa principal llama a la rutina detección y cuantifica o compara el valor obtenido, determinando si es una corriente nominal o una sobrecorriente en un tiempo de 6.8 uSeg.

En caso de que sea una corriente nominal desecha el valor obtenido y prosigue el muestreo en la siguiente fase. En caso contrario al ser una sobrecorriente determina si es una sobrecarga o un corto circuito, en cualquiera de los dos casos revisa la tabla de datos almacenada y la compara con la obtenida en la muestra cuantificándola y tomando decisión en un tiempo de 174.08 uSeg. como máximo, para abrir la fase en cuestión.

Siendo el caso de que no la abra (por no ser el máximo valor permisible) suma este dato y lo almacena en una localidad específica de la memoria.

Si abre la fase fallada (en un tiempo de 126.48 uSeg.) llama inmediatamente a la subrutina tiempo y acciona el temporizador correspondiente, provocando que haya una espera de 30 segundos, mientras tanto sigue supervisando las demás fases que no han sido abiertas y por consiguiente muestreándolas y cuantificándolas. Si por alguna razón alguna de la fases restantes presenta falla procede a abrirlas sin afectar la rutina tiempo.

Al termino del tiempo T1 procede a cerrar la fase o las fases abiertas también en forma secuencial con un tiempo por fase de 48.96 uSeg. Al termino de esta acción continua muestreando las fases, en caso de que continúe la falla las abriera (las fases) y accionara la rutina tiempo para este caso de 210 segundos, procediendo a supervisar cada una de las fases que no han sido abiertas. Si por el contrario no presentan falla, el programa regresará a su estado de inicio sin accionar la rutina tiempo. Pero si presentaron falla y acciona la rutina tiempo el programa sacará muestra como se menciona anteriormente y determinara la secuencia a llevar.

Al termino del tiempo T2 volverá a tomar decisión el microcontrolador de cerrar las fases falladas. En caso de que la falla persista el programa esperará la señal de Reset para iniciar la primera rutina del programa principal, mientras espera seguirá supervisando las fases no abiertas como lo muestra la figura 3.2.

- Funcionamiento de la etapa de salida.

La etapa de salida será idéntica al funcionamiento indicado en el punto 2.2.3 con las mismas características, siendo la única diferencia existente la de 3 salidas mas de tipo de carga inductiva quedando el arreglo de la siguiente forma:

- 3 mallas de salida para abrir fases falladas.
- 1 malla de salida para una lámpara incandescente.
- 1 malla de salida para el contador electromecánico.
- 3 mallas de salida para cerrar fases abiertas.

Para estos puntos lo controlara el puerto número 2, siendo las patillas de control las siguientes:

- Pin P₂₀ abre la fase A.
- Pin P₂₁ abre la fase B.
- Pin P₂₂ abre la fase C.
- Pin P₂₃ lámpara incandescente.
- Pin P₂₄ contador de eventos.
- Pin P₂₅ cierra la fase A.
- Pin P₂₆ cierra la fase B.
- Pin P₂₇ cierra la fase C.

Con un tiempo de accionamiento de 0.2652 mSeg., a excepción de la lámpara ya que estará encendida en función del tiempo que dure la falla.

4.2.- Descripción del módulo de actuación e interrupción.

Los módulos de actuación deberán ser capaces de interrumpir y restablecer la corriente en el circuito de potencia, estos módulos estarán diseñados de acuerdo a la especificación funcional descrita en los capítulos 2 y 3 de la presente, ya que será la misma.

Como propuesta para el complemento del diseño se resumen las posibles características que contendrá cada módulo y su posible funcionamiento.

Se hace la propuesta tomando en consideración la funcionalidad del circuito electrónico, pero con la ventaja de sustituir esta propuesta por otra que convenga más al diseño.

- Módulo de interrupción.

El módulo de interrupción al igual que el ITM debe tener una capacidad interruptiva como mínimo de 5000 amperes dependiendo el caso, para esto deberá contener una cámara interruptiva (para la extinción del arco eléctrico) y un mecanismo de apertura. Este mecanismo debe ser operado en forma mecánica-eléctrica por la etapa de salida de la tarjeta electrónica mediante el uso de algún sistema (el cual es mostrado en el siguiente punto). Así mismo debe estar completamente encerrado en una caja moldeada para evitar impactos, con una alta resistencia dieléctrica para proporcionar alojamiento al mecanismo de operación.

También un punto importante es la extinción del arco eléctrico por lo que debe contener una característica de una cámara de extinción como lo indica la figura 4.3

El principio de ionizador de extinción de arco [19] consiste en una serie de placas de acero montadas paralelamente en un soporte fabricado de material aislante. Estas placas rodean a los contactos de manera que al separarse separan el arco segmentándolo hasta su extinción.

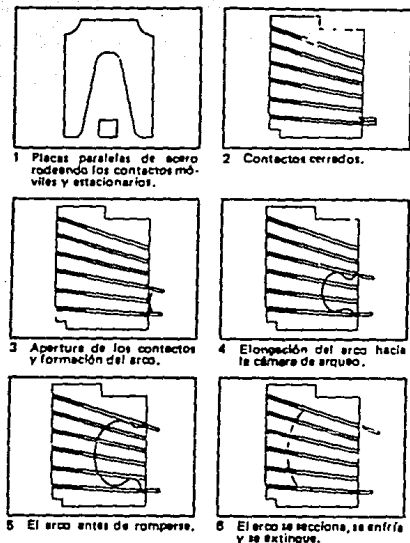


Figura 4.3 Principio deionizador para la extinción de arco eléctrico.

- Módulo de actuación.

El módulo de actuación, complemento del módulo de interrupción puede ser el descrito en la figura 4.4, ya que como se dijo en el punto anterior es una propuesta, la cual puede sufrir cambios en su estructura.

Esta figura esta compuesta de dos solenoides (pero de menor tamaño que los utilizados en el prototipo PROSEC VI), uno de los cuales esta encargado de abrir los contactos vivos del MODINT, mientras que el otro solenoide se encarga de cerrar estos contactos. Los dos solenoides se activarían por un impulso eléctrico (correspondiente a ya sea abrir o cerrar sus contactos), los dos son de tracción con una bieleta que sirve de guía entre ellos.

Así mismo este módulo debe estar aislado dieléctricamente para evitar daños a las partes eléctricas exteriores (solenoides, tarjeta electrónica, fuente de poder, etc.) así como para evitar descargas en los operadores que estén dando mantenimiento a las partes móviles y por último debe estar diseñado para soportar operaciones repetitivas sin sufrir alteraciones en sus componentes que lo conforman.

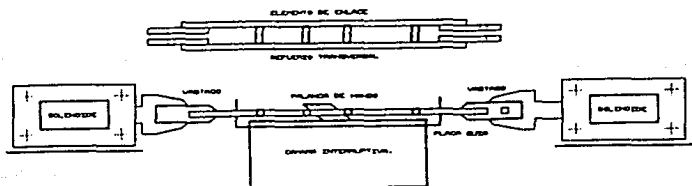


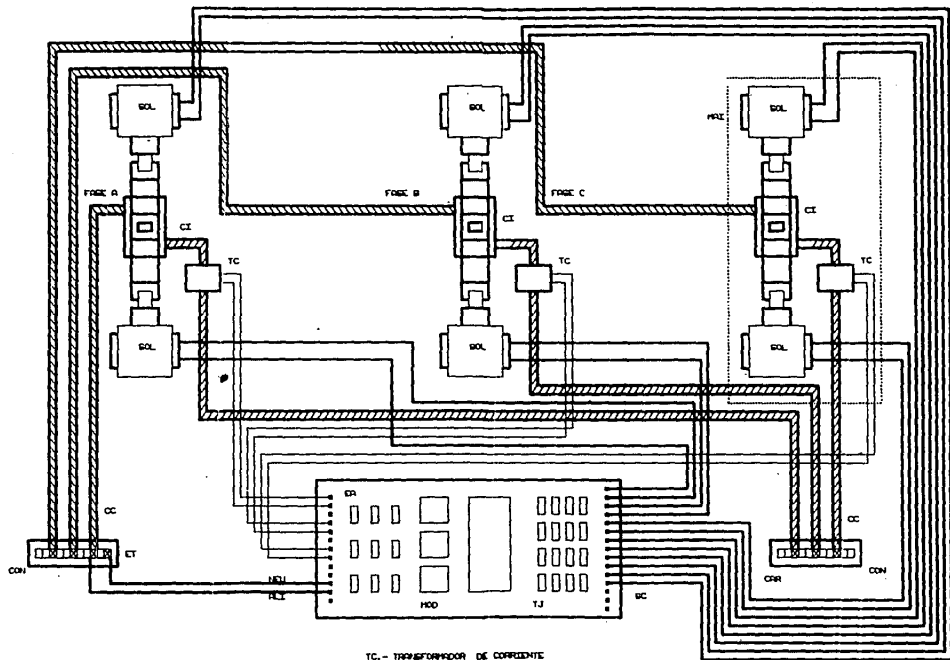
Figura 4.4 Diagrama esquemático de los módulos de actuación e interrupción.

4.3.- Descripción del equipo PROSEC V.2

El equipo PROSEC V.2 estará contenido de los módulos anteriormente descritos integrados en un gabinete como lo muestra la figura 4.5.

- 1 Tarjeta electrónica controladora detectora.
- 3 Módulos de actuación e interrupción (1 por fase).

Así como los accesorios necesarios para su funcionamiento adecuado descritos en el punto 2.3.3 de la presente, más los necesarios para la tarjeta electrónica (transformadores de corriente, uno por fase), este equipo podrá ser utilizado para diferentes capacidades de transformadores de distribución como los descritos en el punto 2.4, sustituyendo enteramente los prototipos que actualmente están trabajando y que presentan problemas con los ITM'S de la primera versión del PROSEC.



CON.- TERMINAL DE CONEXIONES
 MOD.- MÓDULO DE CONTROL Y DETECCIÓN
 T.J.- TARJETA ELECTRONICA
 ET.- ENTRADA DEL TRANSFORMADOR
 SOL.- SOLENOIDE
 CAR.- SALIDA A LA CARGA

TC.- TRANSFORMADOR DE CORRIENTE
 CC.- CABLES CONDUCTORES
 MAIZ.- MÓDULO DE ACTUACION E INTERFACCION
 CI.- CÁMARA INTERRUPTIVA
 EA.- ENTRADAS ANALÓGICAS
 SC.- SALIDAS DE CONTROL
 ALI.- ALIMENTACION
 NEU.- NEUTRO

FIGURA 4.5 EQUIPO PROSEC VERSION 2, DISTRIBUCION DE COMPONENTES
 (DISEÑO RA EMBRYATZCO).

Si siguiendo el criterio descrito en el punto 4.1 se puede tomar como opción la de poder utilizar transformadores de distribución más grandes para seguir mejorando la calidad del servicio eléctrico.

Este dispositivo deberá cumplir íntegramente con las características de funcionamiento de la primera versión del PROSEC sin ninguna excepción, también deberá cumplir con las pruebas de funcionamiento descritas en el siguiente capítulo.

5.- PRUEBAS AL EQUIPO.

5.1.- Pruebas a la tarjeta electrónica.

El Diseño de un sistema de microcomputación inicia con el diseño de la interconexión del microcontrolador en los puertos de I/O con los dispositivos periféricos. Algunas líneas de los puertos se dedican al control y otras a los datos (Bus) estableciéndose las direcciones. Esto representa el diseño del hardware, a continuación debe escribirse el programa para comunicar con los periféricos y llevar a cabo los cálculos y la traslación de datos. Esto representa el diseño de software, a fin de que pueda implementarse el programa de manera que pueda probarse tanto el hardware como el software, el programa debe reducirse a lenguaje máquina situando el programa en PROM. Indudablemente serán necesarias algunas repeticiones para depurar el programa; localizar y corregir errores. Por lo que es importante un simulador que pueda representar lo anteriormente descrito, así mismo cuando ya sea depurado el programa realizar pruebas electrónicas de funcionamiento y pruebas normalizadas.

- Simulación del dispositivo electrónico.

Para poder integrar el equipo es necesario simular el funcionamiento del microcontrolador, es decir, hay que comprobar que el microprograma funcione correctamente de acuerdo a los requerimientos mencionados en la especificación funcional del punto 3.1, para esto existen programas de computo los cuales ejecutan paso por paso el microprograma para observar si funciona en la forma adecuada.

El simulador que se utilizará será el AVSIM 48 programa diseñado para la familia MCS 48 de la INTEL el cual contiene las siguientes características que se observan en la figura 5.1

Las instrucciones con que cuenta este simulador son las siguientes:

ADDR: Muestra la dirección de la instrucción en página y localidad la cual esta siendo activada.

OPERATION: Muestra la instrucción del programa que esta siendo operada.

MENU: Muestran en la parte inferior de la pantalla los diferentes comandos que pueden ser activados.

ADDR	OPERATION	8049/8749/8039	AVSIM	8048	SIMULATOR/DEBUGGER	V1.0	
0000H	JMP 0260H	CPU REGISTER		FLAGS	SCL SPD DSP SKP CURSOR		
0002H	NOP	C	ACUMULATOR	AC FO F1	OFF LOW ON OFF	MENU	
0003H	NOP	0	11111111:FF:0	0 0 0		CYCLES OFF	
0004H	NOP	addr		data			
0005H	NOP	PC:0000	44 60 00 00	TIMER			
0006H	NOP	SE: 02	45 00 45 00	ctr:00	OFF	BUS: OUT	
0007H	NOP		52 01 00 00	tov:0	tf:0	IN	
0008H	NOP	RB:0	MB:0			00:0:00000b00	
0009H	NOP	RO:11: /	FF:0	INT Ffs	PINS	FF:0:11111111	
000AH	MOV R1,#4EH	R1:3D:=	/05:0	ie:0	to:0		
000CH	CLR A	R2:00	R4:03 R5:00	tie:0	tl:0	PORT: latch	
000DH	MOV @R1,A	R3:FF	R5:00 R7:00	iip:0	int:0	pins	
000EH	INC R1	Data space				F1	00000000
000FH	MOV @R1,A	0000	00 00 00 00 00 00 00 00	00000000	FF:11111111		
0010H	INC R1	0008	00 00 00 00 00 00 00 00	00000000	P2	00000000	
0011H	MOV @R1,A	0010	00 00 00 00 00 00 00 00	00000000	FF:11111111		
0012H	MOV R0,#11H	0018	00 00 00 00 00 00 00 00	00000000			
0014H	CALL 0400H	Data space				EXPANDED I/O	
0016H	MOV R1,#4EH	0000	00 00 00 00 00 00 00 00	00000000	P4/5	pins	
0018H	MOV A,#01H	0008	00 00 00 00 00 00 00 00	00000000	FF:11111111		
001AH	ADD A,@R1	0010	00 00 00 00 00 00 00 00	00000000	P6/7	pins	
001BH	MOV @R1,A	0018	00 00 00 00 00 00 00 00	00000000	FF:11111111		
DUMP EXPRESSION COMMANDFILE HELP IO LOAD --SPACE-- ESC TO SCREEN							

Figura 5.1 Pantalla del simulador AVSIM 48, para depurar el programa del MODCONT y MODDET.

- DUMP.- Basurero, podemos vaciar el contenido de la memoria RAM.
- EXPRESSION.- Sirve para intercambiar instrucciones en las cuales el cursor este posicionado.
- COMMANDFILE.- Sirva para guardar o recuperar archivos creados en el modo de edición.

OPERATION: Muestra la instrucción del programa que esta siendo operada.

MENU: Muestran en la parte inferior de la pantalla los diferentes comandos que pueden ser activados.

ADDR	OPERATION	8049/8749/8039	AVSIM	8048	SIMULATOR/DEBUGGER	V1.0
0000H	JMP 0260H	CPU REGISTER	FLAGS	SCL SPD DSP SKP CURSOR		
0002H	NOP	C ACUMULATOR	AC FO F1	OFF LOW ON OFF MENU		
0003H	NOP	0	11111111:FF:0	0 0 0	CYCLES	OFF
0004H	NOP	addr	data			
0005H	NOP	PC:0000	44 60 00 00	TIMER		
0006H	NOP	SP: 02	45 00 45 00	ctr:00 OFF	BUS:	OUT
0007H	NOP		52 01 00 00	tov:0	tf:0	IN
0008H	NOP	RB:0	MB:0		00:0	00000000
0009H	NOP	RO:11:	/ FF:0	INT FF: PINS	FF:0	11111111
000AH	MOV R1,#4EH	R1:3D:=	/05:0	1a:0 t0:0		
000CH	CLR A	R2:00	R4:03 R6:00	tl:0 t1:0	PORT: latch	
000DH	MOV @R1,A	R3:FF	R5:00 R7:00	llp:0 int:0	pins	
000EH	INC R1	Data space			F1	00000000
000FH	MOV @R1,A	0000	00 00 00 00 00 00 00 00	00000000	FF:11111111	
0010H	INC R1	0008	00 00 00 00 00 00 00 00	00000000	P2	00000000
0011H	MOV @R1,A	0010	00 00 00 00 00 00 00 00	00000000	FF:11111111	
0012H	MOV RO,#11H	0018	00 00 00 00 00 00 00 00	00000000		
0014H	CALL 0400H	Data space			EXPANDED I/O	
0016H	MOV R1,#4EH	0000	00 00 00 00 00 00 00 00	00000000	P4/5	pins
0018H	MOV A,@01H	0008	00 00 00 00 00 00 00 00	00000000	FF:11111111	
001AH	ADD A,@R1	0010	00 00 00 00 00 00 00 00	00000000	P6/7	pins
001BH	MOV @R1,A	0018	00 00 00 00 00 00 00 00	00000000	FF:11111111	
DUMP EXPRESSION COMMANDFILE HELP IO LOAD --SPACE-- ESC TO SCREEN						

Figura 5.1 Pantalla del simulador AVSIM 48, para depurar el programa del MODCONT y MODDET.

- DUMP.- Basurero, podemos vaciar el contenido de la memoria RAM.
- EXPRESSION.- Sirve para intercambiar instrucciones en las cuales el cursor esta posicionado.
- COMMANDFILE.- Sirva para guardar o recuperar archivos creados en el modo de edición.

HELE.- Menú de ayuda.
LOAD.- Carga archivos que pueden ser ejecutados a través del editor.
IO.- Sirve para introducir archivos creados a partir de un programa ensamblador
ESC TO SCREEN.-Se utiliza para aplicar los comandos siguientes:

C: Bandera del acarreo.

ACUMULATOR:Nos muestra como se comporta el registro de uso general.

FLAGS: Banderas de:

AC.- Acarreo auxiliar para conversiones de hexadecimal a decimal.

FO y FI.- Banderas de uso general.

PC: Contador de programa.

INT FF's: Muestra si esta activado o no el modo de interrupción en el contador y la interrupción externa.

PINS: Muestra el contenido externo de los pines T0, T1 y INT.

BUS: Sirve para identificar los datos de salida que tiene el microcontrolador y la entrada de este.

PORT: Al igual que el bus sirve para identificar como se comporta internamente y externamente el circuito.

DATA SPACE:Muestra como se mueven los datos en la memoria viva (RAM) y en la memoria externa si la hay.

EXPANDED I/O:Sirve para ver las entradas y salidas del puerto de expansión.

TIMER: Muestra si ha sido activado el temporizador interno.

A partir de estos comandos característicos es posible determinar los errores de programación y así corregirlos sin necesidad de grabar el microcontrolador y tener las variables controladas del programa.

- Prueba de funcionamiento.

El objetivo de esta prueba es verificar el funcionamiento de la tarjeta electrónica, después de que ha sido grabado el microcontrolador, para observar y verificar el adecuado procedimiento de las acciones a realizar de la misma, se podría utilizar para la realización de esta prueba un oscilador externo para dar la secuencia de instrucciones y así mismo observar la perfecta sincronización de los CAD'S con el microcontrolador.

Esta prueba es importante porque en base a ella se determinará la sustitución del ITM en su parte detectora a través de medios electrónicos.

- Prueba de susceptibilidad a la radiación (EMC).

Esta prueba esta basada en las especificaciones contenidas en la Norma ANSI/IEEE C37.1-1979 "Definition, specification and analysis of manual, automatic and supervisory station control and data acquisition", y sirve para observar el comportamiento de la tarjeta electrónica ante un campo electromagnético y su susceptibilidad ante este tipo de fenómeno que podría ser presentado ante el T.D. y el campo generado al circular una corriente por el mismo circuito de potencia.

Los límites de EMC especificados por la norma establecen que el equipo debe ser capaz de operar en un campo cuya emisión electromecánica sea menor o igual a 1V/M/Mhz (Un Volt/metro/megahertz).

El procedimiento será el descrito a continuación:

- a.- Se genera un campo electromagnético por medio de un "SPARK GAP" y una antena transmisora.
- b.- Para medir la intensidad del campo electromagnético se coloca una antena receptora a una cierta distancia del SPARK GAP y su antena transmisora. A la antena receptora se le conectara un analizador de espectros.
- c.- Mueva el SPARK GAP y su antena transmisora hasta que la intensidad de campo sea 1V/M/Mhz mida la distancia entre transmisor y receptor.

d.- Coloque el equipo separado del SPARK GAP y su antena transmisora a la misma distancia medida en el punto C anterior.

e.- Encienda el equipo y verifique el funcionamiento del mismo.

Si la tarjeta electrónica en operación no es afectada en sus funciones el resultado de la prueba es satisfactorio.

- Prueba de capacidad de soportar transitorios (SWC).

La Norma ANSI/IEEE C37.90-1971 "Guide for surge withstand capability test (SWC)" especifica que todas las entradas y salidas expuestas en una subestación eléctrica deben soportar transitorios.

Estos transitorios altos son una onda oscilatoria amortiguada de 1.0 a 1.5 Mhz con una amplitud de 2.5 kV a 3.0 kV de cresta en el primer ciclo. La envolvente de onda debe caer un 50 % del valor de cresta en un tiempo no menor de 6 microsegundos desde el comienzo de onda.

Esta onda debe ser aplicada al equipo en una razón repetitiva no menor de 50 veces por segundo por un periodo de 2 segundos. el procedimiento a seguir durante la prueba es el siguiente:

a.- La onda oscilatoria será producida por un generador de transitorios.

b.- Aplique esta onda en las terminales de los módulos siguientes:

-Entradas en general (como por ejemplo la entrada a la fuente de alimentación).

-Entradas analógicas.

-Salidas de control.

Los resultados deben ser los siguientes:

a.- Durante la prueba con el equipo encendido debe observarse que no genere salidas falsas y que no encienda indicaciones erróneas.

b.- Después de realizada la prueba envíele al equipo ordenes para verificar que no se ha dañado ningún módulo.

5.2.- Pruebas a efectuar en el PROSEC V.2.

Las pruebas a realizar en el prototipo PROSEC mas que nada son para verificar su completo funcionamiento de acuerdo a las especificaciones mencionadas anteriormente y que cumpla con la sustitución del ITM.

Por lo que al igual que los primeros prototipos de la versión anterior se realizaran en este nuevo dispositivo las mismas pruebas que se le hicieron al primero más las que sean convenientes para su completa conformación del dispositivo desarrollado. Siendo algunas de las pruebas las que se presentan:

- Determinación de la curva característica i-t del dispositivo electrónico.

Para poder sustituir enteramente a un ITM es necesario que cubra los mismos requerimientos en la detección de una sobrecorriente el circuito electrónico, por lo que es necesario determinar si cumple con la curva característica i-t de detección presentada por un ITM.

Es por esto que debe cubrir la norma UL-489 "Standard for molded case circuit breakers and circuit breakers enclosures". La cual nos indica que para determinar la curva característica corriente tiempo del operación del dispositivo se debe dar la aplicación de diferentes porcentajes de la corriente nominal a una temperatura ambiente controlada de 25 °C en la cual se deben registrar los tiempos de operación de la etapa interruptora y detectora. A cada etapa se le debe aplicar al menos 3 disparos para cada valor de sobrecorriente.

- Pruebas de operación al prototipo.

El objetivo de esta prueba es verificar la operación automática del dispositivo de protección secundaria de transformadores de distribución PROSEC V.2 al operar con corrientes de falla las cuales deben ser detectadas por el circuito de control y detección.

Siendo el funcionamiento general del dispositivo lo siguiente:

Al detectar una falla, abrirá el circuito de potencia y esperara un intervalo T_i el cual al final del mismo efectuara un recierre. Si la falla fue transitoria el circuito permanece cerrado, pero si por el contrario la falla aun

continúa el circuito es abierto y espera un intervalo de tiempo T2 al final del ejecuta un segundo recierre, si la falla continúa el circuito es abierto y bloqueado esperando el reset manual, de acuerdo a la especificación funcional presentada en el punto 3.1 de presente tesis.

No siendo aplicable ninguna norma ya que lo que se desea es verificar el funcionamiento correcto del prototipo.

- Prueba de vida.

Debido a que la mayoría de las partes integrantes del prototipo son desarrolladas y construidas en el IIE provoca la necesidad de efectuar la prueba de vida de dichas partes para asegurar su calidad y funcionalidad de operación.

Se debe realizar pruebas de operación a los mecanismos de recierre conjuntamente con la tarjeta electrónica y de acuerdo a la Norma UL-489 que nos indica que un ITM debe soportar 10 000 operaciones de apertura cierre a corriente nominal por lo que el prototipo también debe soportar al menos esta cantidad, siendo importante para su evaluación del mismo.

CONCLUSIONES Y RECOMENDACIONES.

Este trabajo titulado "Desarrollo de un dispositivo electrónico para mejorar la calidad del servicio eléctrico en baja tensión" tiene la finalidad de ser aplicado en sistemas de distribución para control de cargas excesivas, evitando que por las mismas sea dañado el transformador o los fusibles primarios, provocando la falta de continuidad en el servicio eléctrico y por consiguiente disminuir la calidad del mismo.

Actualmente el PROSEC versión 1 esta prestando servicio en diferentes partes de la república como ya se menciono anteriormente (capitulo 2), pero se ha detectado que los ITM'S presentan fallas en el sistema mecánico ya que al parecer no cumplen con lo indicado en las normas de fabricación, por lo que se deteriora este sistema a cada operación de apertura y recierre de este dispositivo.

Esta fue la causa de que surgiera la idea de diseñar un nuevo dispositivo electrónico que sea capaz de realizar las funciones de un ITM, el cual se pretende sustituir, así como el control que se venia llevando por medio de el MODCONT lográndose por medio de los avances tecnológicos con que se cuenta hoy en día. La nueva versión del PROSEC es presentado también en este trabajo de tesis (PROSEC versión 2), en el que influyen diferentes factores como es la adquisición de la señales analógicas provenientes de campo y el procesamiento a través de un microcontrolador así como la respuesta de apertura o cierre dependiendo de las condiciones existentes en campo.

La necesidad de mejorar el sistema ha hecho posible la implementación de este circuito electrónico el cual en el momento de redacción de este punto no contaba con el módulo de actuación e interrupción por lo que se recomienda implementarlo de acuerdo al bosquejo presentado en el capítulo 4, ya que corresponde a un diseño mecánico y eléctrico, pero presenta la ventaja de ser implementado de otra manera sin afectar el diseño electrónico, otra ventaja es la de que el mismo circuito puede ser utilizado para diferentes capacidades de transformador solamente implementando un TC para cada tipo de estos.

Así mismo se recomienda proseguir este trabajo electromecánico hasta lograr la finalidad de este proyecto y realizar completamente las pruebas que se recomiendan para hacer posible la instalación de este primer dispositivo en campo, obteniendo como producto final un nuevo dispositivo capaz de ser utilizado para diferentes situaciones, como por ejemplo puede ser un ITM de estado solido, en vez de un dispositivo de recierre automático, solamente adaptando el programa del microcircuito, la etapa detectora y la etapa de salida para una ,dos o tres fases dependiendo el ITM a implementar.

REFERENCIAS.

- [1].- Ings. A. Aranda, A. Avila; Estudio de evaluación de esquemas de protección. IIE, febrero de 1985.
- [2].- Ing. Marciano Pérez; Integración de un dispositivo de protección para los transformadores de distribución en baja tensión. Tesis para obtener el grado de licenciatura, Cuernavaca Morelos, 1989.
- [3].- MC. Ramón de la Rosa, Ing. Jaime Carrillo; Especificación funcional del dispositivo de protección secundaria de transformadores de distribución (PROSEC). IIE, febrero de 1989.
- [4].- MC. Ramón de la Rosa, Ing. Jaime Carrillo; Evaluación del dispositivo de protección secundaria de transformadores de distribución contra sobre corriente con recierre automático (PROSEC). IIE, marzo de 1990.
- [5].- MC. Ramón de la Rosa, Ing. Jaime Carrillo; Interruptor termomagnético con recierre para protección secundaria de transformadores de distribución. IIE, Noviembre de 1989.
- [6].- Ing. Jaime Carrillo, Francisco J. Moreno; Diseño y construcción del módulo de control (MODCONT) para el dispositivo de protección secundaria de los transformadores de distribución (PROSEC). IIE, México 1990.
- [7].- Ings. J. Domínguez, M. Pérez; Informe de pruebas de vida a prototipos PROSEC. IIE, marzo de 1990.
- [8].- Ings. R. Boylestad, L. Nashelsky; Electrónica teoría de circuitos. Editorial prectice hall hispanoamericana, 1986.
- [9].- Optoelectronics device data; Editado por MOTOROLA, 1989.
- [10].- Thyristor device data; Editado por MOTOROLA, 1985.
- [11].- Manual de semiconductores de silicio; Editado por texas instruments, edición técnica 79/80.
- [12].- CMOS logic data; Editado por MOTOROLA, 1988.
- [13].- Optoelectronics device data; Editado por texas instruments, boletín numero DL-S 7312030, Nov. 1973.

- [14].- 8 bit embeded controllers; Editado por INTEL 1990.
- [15].- Ings. H. Roadstrum, D. H. Wolaner; Introducción a la ingeniería eléctrica. Editorial Harla, 1989.
- [16].- Linear databook 2; Editado por National Semiconductor.
- [17].- Ings. C. Masallach Irlas, F. Hernández ; Relevador estático de sobrecorriente, RVP 1988, pag 183-188.
- [18].- Ings. H. López, D. Garcia; Convertidores A/D y D/A, artículo publicado en Automática e instrumentación, abril 1990.
- [19].- Avanzada tecnología de protección con interruptores termomagnéticos en caja moldeada; Editado por Federal Pacific de México.
- [20].- Ing. Marciano Pérez; Coordinación de protecciones con interruptores termomagnéticos (ITM'S) seleccionados por CFE. IIE, Junio de 1990.
- [21].- Especificación provisional CFE U0000-11; Condiciones de operación y métodos de prueba para evaluar equipo electrónico, CFE, 1989.
- [22].- Norma ANSI/IEEE C37.90 - 1971; Prueba de capacidad de soportar transitorios (SWC).
- [23].- Ing. Sabas López; Determinación de la curva característica i-t de interruptores termomagnéticos que serán utilizados en el dispositivo PROSEC. IIE, febrero de 1989.
- [24].- E. Mandado; Introducción a los sistemas digitales de proceso programables, serie mundo electrónico, Editorial Marcombo, 1978.
- [25].- Joan A. Fores; Microcomputadores de un solo chip, serie mundo electrónico, Editorial Marcombo, 1978.
- [26].- Ing. Sabas López, Ing. Manuel Garcia; Evaluación de la operación del PROSEC para transformadores de 15 kVA a temperatura ambiente de 15 °C. IIE, Junio de 1989.
- [27].- Ing. Sabas López; Evaluación de la operación del PROSEC simulando fallas del sistema en el laboratorio de BT, bajo una temperatura controlada de 55 °C. IIE, Julio de 1989.