



**UNIVERSIDAD NACIONAL AUTONOMA
DE MEXICO**

**FACULTAD DE ESTUDIOS SUPERIORES
"CUAUTITLAN"**



**"DISEÑO DE UN EQUIPO ELECTRONICO
DE ADQUISICION DE DATOS PARA LA
PERFORACION PETROLERA
(UNIDAD LOCAL II)"**

T E S I S

**QUE PARA OBTENER EL TITULO DE
INGENIERO MECANICO ELECTRICISTA**

P R E S E N T A N :

JOSE ANTONIO HERNANDEZ GUZMAN

JUAN HERNANDEZ HERNANDEZ

DIRECTOR DE TESIS :

ING. JORGE BUENDIA GOMEZ

ASESOR DE TESIS :

ING. VICTOR M. CASASOLA VARELA

CUAUTITLAN IZCALLI, EDO. DE MEXICO

1991

**TESIS CON
FALLA DE ORIGEN**



Universidad Nacional
Autónoma de México

UNAM



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

CONTENIDO

	PAG.	
I.-	INTRODUCCION.....	1
I.1	La perforación petrolera.....	3
I.1.1	La perforación petrolera en México.....	4
I.2	Algunas Pruebas para detección de una zona petrolera...	4
I.2.1	Pruebas eléctricas y electromagnéticas.....	5
I.2.2	Pruebas acusticas.....	5
I.2.3	Pruebas nucleares.....	6
I.3	Partes de un pozo petrolero.....	6
I.3.1	Torre o Mastil.....	6
I.3.2	Planta de energía.....	7
I.3.3	Aparejo elevador.....	7
I.3.4	Aparejo de perforación.....	7
I.3.5	Sistema circulatorio.....	8
I.4	Tipos de variables en la perforación petrolera.....	8
I.4.1	Análogicas.....	8
I.4.1.1	Lazo de corriente.....	9
I.4.1.2	Potenciometricas.....	9
I.4.2	Discretas.....	9
I.4.3	Parametros más importantes en la perforación petrolera..	9
I.4.3.1	Profundidad.....	10
I.4.3.2	Velocidad de penetración.....	10
I.4.3.3	Carga al gancho.....	10
I.4.3.4	Peso de la barrena.....	11
I.4.3.5	Presión de bombeo.....	11
I.4.3.6	Emboladas por minuto.....	12
I.4.3.7	R.P.M.....	12
I.4.3.8	Par de la mesa rotaria.....	13
I.4.3.9	Volumen de presas de lodo.....	13
I.4.3.10	Ganancia/perdida de lodo.....	13
I.4.3.11	Flujo de línea.....	14
I.4.3.12	Temperatura del lodo a la entrada y salida	14

I.4.3.13	Presión anular.....	14
I.4.3.14	Exponente D.....	15
I.5	Tipos de pozos.....	15
I.5.1	Pozos de Exploración	15
I.5.1.1	Equipo para monitoreo de los pozos de exploración.....	15
I.5.2	Pozos de Desarrollo.....	16
I.5.3	Sistemas actuales para la supervisión de pozos de desarrollo.....	16
I.5.3.1	Medidores de aguja.....	17
I.5.3.2	Unidad local I.....	17
I.5.3.2.1	Alcances y limitaciones.....	18
I.6	Necesidad de crear un equipo capaz de superar estas limitantes para la supervisión de pozos petroleros.....	19
II.-	UNIDAD LOCAL II.....	21
II.1	Introducción.....	21
II.2	Señales de adquisición.....	22
II.3	Bloque de adquisición	23
II.4	Bloque de procesamiento.....	23
II.5	Bloque de interfaz equipo-hombre.....	24
II.6	Bloque de presentación de información.....	25
III.-	HARDWARE.....	26
III.1	Unidad de procesamiento.....	26
III.2	Presentación de las tarjetas del equipo.....	32
III.2.1.	Bus Maestro.....	34
III.2.2	Tarjeta de C.P.U.....	36
III.2.3	Etapa de Desarrollo.....	43
III.2.4	Tarjeta de Conversión Analógico\Digital (CAD).....	47
III.2.5	Tarjeta de Adaptador de periféricos (PIA).....	55
III.2.6	Teclado (THEX).....	60
III.2.7	Botonera (BOT).....	62
III.2.8	Tarjeta Manejadora de Exhibidores (MEXH).....	64
III.2.9	Exhibidores.....	67
III.2.9.1	Tarjeta Exhibidores 1 (EXH1).....	67
III.2.9.2	Tarjeta Exhibidores 2 (EXH2).....	70

III.2.10	Tarjeta de Interconexiones (ICT).....	73
III.3	Tarjetas de Acondicionamiento.....	75
III.3.1	Bus de Acondicionamiento (BAC).....	75
III.3.2	Tarjeta Supresora Digital (SUD).....	77
III.3.3	Tarjeta de Profundidad (PROF).....	79
III.3.4	Tarjeta de RPM-EPM.....	82
III.3.5	Tarjeta Supresora Analógica (SUA).....	83
III.3.6	Tarjeta Potenciométrica (POT).....	84
IV.-	SOFTWARE.....	87
IV.1	Estructura general.....	87
IV.1.1	Reservación de localidades de memoria e igualdades.....	87
IV.1.2	Reestablecimiento.....	88
IV.1.3	Rutina Principal.....	90
IV.1.4	Utileria.....	90
IV.1.5	Interrupciones.....	92
V.-	OPERACION DE LA ULOCAL II.....	118
V.1	Operación en conjunto del equipo.....	119
V.2	Comandos de teclado.....	121
V.3	Comandos por botonera.....	123
VI.-	SISTEMAS DE PROTECCION DEL EQUIPO.....	125
VII.-	CONCLUSIONES.....	128

LISTA DE PARTES.

REFERENCIAS DE PARTES.

REFERENCIAS BIBLIOGRAFICAS.

PREFACIO

Desde la introducción de los circuitos integrados en los primeros años de la década de los sesentas se ha dado lugar a grandes cambios en la forma de diseñar y construir sistemas digitales. Las continuas mejoras en la tecnología de los circuitos integrados han incrementado el rango y la complejidad que se pueden incorporar en la compacta y no muy cara pastilla de material semiconductor que constituye a un típico circuito integrado.

En tanto a principios de los años setentas se marca un avance importante, al incluir todas las funciones de una unidad central de procesamiento (CPU) en un computador digital programable de propósito general en una sola pastilla a la cual se le denomina microprocesador. Los microprocesadores y otros productos de integración a gran escala han repercutido favorablemente en la economía y el diseño de sistemas digitales.

El bajo costo aunado a las pequeñas dimensiones y a la programación de los microprocesadores es posible que se tengan diversidad de aplicaciones que van desde simples juegos electrónicos, hasta complejos sistemas utilizados en la industria.

Por estas razones, el estudio de microprocesadores y sus aplicaciones en el diseño de sistemas digitales para la industria ha alcanzado un papel importante en el ambito de la ingeniería electrónica y ciencias aplicadas.

El objetivo fundamental de este trabajo de tesis es proporcionar nuevas ideas para el diseño de equipo necesario en el proceso de la supervisión de la explotación de mantos petrolíferos existentes en el país, teniendo en cuenta lo antes mencionado es fundamental el diseño de un equipo electrónico que sea capaz de facilitar estas tareas a todo el personal encargado de estas funciones.

Como primicia fundamental en la creación de un nuevo diseño es la de evitar la importación de equipos y mano de obra especializada, y al mismo tiempo facilitar las tareas antes mencionadas. Con la ayuda de este equipo se pretende obtener la información necesaria que permita conocer en todo momento el estado que guarde el pozo y con esto tener un mejor control del mismo.

CAPITULO I

INTRODUCCION

El presente trabajo de Tesis se desarrolla en un total de siete capítulos, en los cuales se describe el diseño de un Equipo Electrónico para la supervisión de la Perforación Petrolera.

En el capítulo I se da una visión global sobre lo que es la Perforación Petrolera, así como los métodos de detección de posibles zonas petroleras. Dentro de este mismo capítulo se da una breve descripción del equipo de perforación, además se mencionan las variables más importantes que intervienen en la perforación de un Pozo Petrolero; se hace también referencia al equipo con el que se cuenta para llevar a cabo la supervisión del proceso de Perforación así como las limitantes y ventajas que presenta, y por último se menciona la necesidad de crear un equipo capaz de superar las limitantes del equipo ya existente.

En el capítulo II se presenta una introducción de lo que es EL EQUIPO ELECTRONICO DE ADQUISICION DE DATOS PARA LA PERFORACION PETROLERA UNIDAD LOCAL II así como una explicación en forma global en base a bloques de adquisición, procesamiento, interfaz

hombre-máquina y presentación de información.

En el capítulo III es desglosado el diseño de Lógica Alambrada, en donde su funcionamiento y constitución es explicada por tarjetas.

En el capítulo IV se explica la estructura general de la programación y se presenta las diversas rutinas que son utilizadas.

En el capítulo V se explica el funcionamiento en conjunto del equipo UNIDAD LOCAL II y los diversos comandos con los que cuenta.

En el capítulo VI se refiere a los diversas protecciones con los que cuenta la UNIDAD LOCAL II .

En el capítulo VII se dan las conclusiones obtenidas al finalizar el diseño de la UNIDAD LOCAL II .

Por ultimo en el Apendice se hace referencia a la lista de partes de cada tarjeta mencionada y a la Bibliografía.

I.1 LA PERFORACION PETROLERA

La Perforación Petrolera es una de las actividades más importantes a nivel mundial, ya que por medio de esta se obtienen los hidrocarburos que juegan un papel importante en el desarrollo económico y tecnológico del país productor.

La industria Petrolera consta de diferentes actividades que van desde detección de zonas de yacimientos petroleros, explotación, transformación y comercialización.

Con lo que respecta a la explotación de zonas de pozos petroleros, es de vital importancia conocer el estado que guardan cada uno de los parámetros más importantes dentro del pozo petrolero, ya que, es a partir de esta actividad donde son observados los valores de cada una de las variables y por lo tanto podrá ser posible detectar un valor fuera del rango establecido pudiendo ser esta una indicación de una posible falla dentro del proceso y originar con esto graves consecuencias.

Dentro de las Actividades mencionadas con anterioridad, la industria petrolera se auxilia de diferentes ramas tecnológicas, siendo una de ellas la ELECTRONICA.

La Electrónica nos permite desarrollar equipos para monitorear los parámetros que se presentan durante la perforación petrolera y esta información se presenta al personal encargado del proceso de la perforación y poder con esto predecir algún problema y tomar medidas correctivas antes de que el problema sea mayor.

I.1.1 LA PERFORACION PETROLERA EN MEXICO

Actualmente la Industria Petrolera Nacional es la que aporta la mayor cantidad de divisas al país y a la vez es la que utiliza el mayor presupuesto para su desarrollo, parte de este presupuesto es asignado a la perforación de pozos petroleros.

Con el objetivo de crear una tecnología propia y sin tener gastos excesivos por conceptos de importación de equipo y mano de obra especializada, se ha preocupado por el diseño, construcción, instalación y mantenimiento de equipo electrónico que facilite la supervisión del proceso de la perforación.

I.2 PRUEBAS PARA LA DETECCION DE UNA ZONA PETROLERA.

Dentro de la industria petrolera una de las actividades que se realiza, es la detección de posibles zonas productoras de petróleo. Existen una serie de pruebas para determinar la localización de una zona petrolera, donde algunas de estas pruebas se realizan cuando todavía no se perfora la zona y otras pruebas se realizan cuando la zona ya ha sido perforada.

A continuación se mencionan alguna de estas pruebas:

1.2.1 PRUEBAS ELECTRICAS Y ELECTROMAGNETICAS

En este tipo de pruebas se manda una corriente eléctrica a través de la formación del subsuelo y se mide la resistencia al paso de la corriente.

Cuando los poros de una roca se llenan de agua salada su resistencia eléctrica es baja; pero si por el contrario estos poros contienen hidrocarburos su resistencia es alta; por lo tanto las mediciones electricas constituyen la técnica de base para localizar las rocas impregnadas de hidrocarburos.

Suele ocurrir que se encuentre petróleo en presencia de agua dulce y cuya resistencia sea también alta. Por ello se ha perfeccionado un instrumento que determina el contenido de agua en las rocas cualquiera que sea su salinidad por mediciones dielectricas, utilizando ondas electromagnéticas de alta frecuencia.

1.2.2 PRUEBAS ACUSTICAS

En esta prueba se utiliza una sonda acústica la cual mide la velocidad de propagación de una onda a través de la formación del subsuelo. La atenuación y la deformación, de dicha onda nos proporciona indicaciones sobre la estructura, la litología y porosidad de las rocas de esa superficie, esto sirve para evaluar el potencial de producción de la formación, detectar fractura, y comprobar datos sísmicos obtenidos en la superficie. Unas señales acústicas emitidas a frecuencias ultrasónicas permiten determinar la microestructura de las rocas; estos tipos de datos nos permiten saber de la existencia de hidrocarburos en estas zonas exploradas.

1.2.3 PRUEBAS NUCLEARES

Con las sondas nucleares se analizan las estructuras atómicas de las rocas para obtener información sobre su litología, porosidad y composición en los fluidos. Para este tipo de pruebas se efectúan varios tipos de mediciones, entre las cuales se pueden mencionar las siguientes:

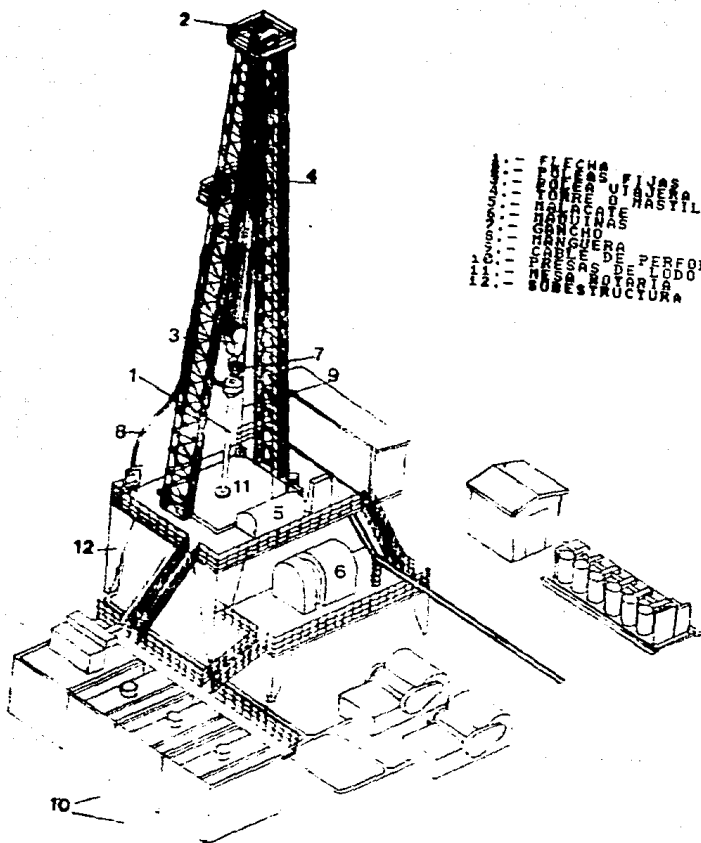
La detección de Rayos Gamma naturales emitidos por la formación, permite localizar las arcillas; el bombardeo de la formación con rayos gamma o con neutrones por una fuente radioactiva montada en la sonda sirve para medir la densidad de la roca y su contenido de hidrocarburos.

1.3 PARTES DE UN POZO PETROLERO

El equipo necesario para la perforación petrolera, según se muestra en la figura I.3.1.1, se puede clasificar como equipo de perforación rotatorio y se divide de la siguiente manera:

1.3.1 TORRE O MASTIL.

Su función principal es la de servir de soporte al equipo de perforación para su funcionamiento, además de proporcionar el espacio suficiente para una mejor operación del aparejo elevador, el cual sirve para levantar las pesadas herramientas y tuberías de perforación, otro elemento de soporte es la estructura en la base de la torre, la cual se utiliza con el propósito de tener una mejor distribución de la carga, además de proporcionar espacio para la instalación de válvulas de seguridad.



11 12 13 14 15 16 17 18 19 20 21 22 23 24 25 26 27 28 29 30 31 32 33 34 35 36 37 38 39 40 41 42 43 44 45 46 47 48 49 50 51 52 53 54 55 56 57 58 59 60 61 62 63 64 65 66 67 68 69 70 71 72 73 74 75 76 77 78 79 80 81 82 83 84 85 86 87 88 89 90 91 92 93 94 95 96 97 98 99 100 101 102 103 104 105 106 107 108 109 110 111 112 113 114 115 116 117 118 119 120 121 122 123 124 125 126 127 128 129 130 131 132 133 134 135 136 137 138 139 140 141 142 143 144 145 146 147 148 149 150 151 152 153 154 155 156 157 158 159 160 161 162 163 164 165 166 167 168 169 170 171 172 173 174 175 176 177 178 179 180 181 182 183 184 185 186 187 188 189 190 191 192 193 194 195 196 197 198 199 200 201 202 203 204 205 206 207 208 209 210 211 212 213 214 215 216 217 218 219 220 221 222 223 224 225 226 227 228 229 230 231 232 233 234 235 236 237 238 239 240 241 242 243 244 245 246 247 248 249 250 251 252 253 254 255 256 257 258 259 260 261 262 263 264 265 266 267 268 269 270 271 272 273 274 275 276 277 278 279 280 281 282 283 284 285 286 287 288 289 290 291 292 293 294 295 296 297 298 299 300 301 302 303 304 305 306 307 308 309 310 311 312 313 314 315 316 317 318 319 320 321 322 323 324 325 326 327 328 329 330 331 332 333 334 335 336 337 338 339 340 341 342 343 344 345 346 347 348 349 350 351 352 353 354 355 356 357 358 359 360 361 362 363 364 365 366 367 368 369 370 371 372 373 374 375 376 377 378 379 380 381 382 383 384 385 386 387 388 389 390 391 392 393 394 395 396 397 398 399 400 401 402 403 404 405 406 407 408 409 410 411 412 413 414 415 416 417 418 419 420 421 422 423 424 425 426 427 428 429 430 431 432 433 434 435 436 437 438 439 440 441 442 443 444 445 446 447 448 449 450 451 452 453 454 455 456 457 458 459 460 461 462 463 464 465 466 467 468 469 470 471 472 473 474 475 476 477 478 479 480 481 482 483 484 485 486 487 488 489 490 491 492 493 494 495 496 497 498 499 500 501 502 503 504 505 506 507 508 509 510 511 512 513 514 515 516 517 518 519 520 521 522 523 524 525 526 527 528 529 530 531 532 533 534 535 536 537 538 539 540 541 542 543 544 545 546 547 548 549 550 551 552 553 554 555 556 557 558 559 560 561 562 563 564 565 566 567 568 569 570 571 572 573 574 575 576 577 578 579 580 581 582 583 584 585 586 587 588 589 590 591 592 593 594 595 596 597 598 599 600 601 602 603 604 605 606 607 608 609 610 611 612 613 614 615 616 617 618 619 620 621 622 623 624 625 626 627 628 629 630 631 632 633 634 635 636 637 638 639 640 641 642 643 644 645 646 647 648 649 650 651 652 653 654 655 656 657 658 659 660 661 662 663 664 665 666 667 668 669 670 671 672 673 674 675 676 677 678 679 680 681 682 683 684 685 686 687 688 689 690 691 692 693 694 695 696 697 698 699 700 701 702 703 704 705 706 707 708 709 710 711 712 713 714 715 716 717 718 719 720 721 722 723 724 725 726 727 728 729 730 731 732 733 734 735 736 737 738 739 740 741 742 743 744 745 746 747 748 749 750 751 752 753 754 755 756 757 758 759 760 761 762 763 764 765 766 767 768 769 770 771 772 773 774 775 776 777 778 779 780 781 782 783 784 785 786 787 788 789 790 791 792 793 794 795 796 797 798 799 800 801 802 803 804 805 806 807 808 809 810 811 812 813 814 815 816 817 818 819 820 821 822 823 824 825 826 827 828 829 830 831 832 833 834 835 836 837 838 839 840 841 842 843 844 845 846 847 848 849 850 851 852 853 854 855 856 857 858 859 860 861 862 863 864 865 866 867 868 869 870 871 872 873 874 875 876 877 878 879 880 881 882 883 884 885 886 887 888 889 890 891 892 893 894 895 896 897 898 899 900 901 902 903 904 905 906 907 908 909 910 911 912 913 914 915 916 917 918 919 920 921 922 923 924 925 926 927 928 929 930 931 932 933 934 935 936 937 938 939 940 941 942 943 944 945 946 947 948 949 950 951 952 953 954 955 956 957 958 959 960 961 962 963 964 965 966 967 968 969 970 971 972 973 974 975 976 977 978 979 980 981 982 983 984 985 986 987 988 989 990 991 992 993 994 995 996 997 998 999 1000

FIGURA 1.2.1 : PARTES DE UN POZO PETROLERO

I.3.2 PLANTA DE ENERGIA

La planta de energía es una de las partes más importantes del pozo petrolero, ya que la energía que proporciona se utiliza principalmente en tres operaciones que son:

- a) Girar la columna de perforación.
- b) Operar las bombas de lodo.
- c) Sacar la tubería de perforación.

La mayor cantidad de energía proporcionada por la planta es consumida por las dos primeras operaciones, mientras que la tercera operación se está realizando las otras dos actividades no se encuentran en operación.

I.3.3 APAREJO ELEVADOR

Esta compuesto por todos los elementos de perforación rotatoria que son utilizados para soportar la columna de perforación y manejar la tubería de la misma, estos elementos son:

- a) El malacate
- b) Sistema de aparejos de poleas (la corona, polea viajera y cable de perforación.
- c) Equipo de elevación de herramienta.

I.3.4 APAREJO DE PERFORACION

El aparejo de perforación está compuesto de los siguientes elementos:

- a) La unión giratoria.

- b) La flecha o vastago de transmisión.
- c) La mesa rotaria
- d) La columna de perforación (incluye a la tubería de perforación, lastrabarrenas y barrenas).

1.3.5 SISTEMA CIRCULATORIO

La función primordial del sistema circulatorio es la de extraer los cortes que realiza la barrena del fondo del pozo, a la superficie. Este procedimiento es realizado mediante el bombeo de lodo el cual se encuentra depositado en presas para dicho propósito, el lodo es suministrado a través de las toberas de la barrena de perforación hacia el fondo del pozo.

El lodo es impulsado a la superficie por el espacio anular (espacio que se forma entre la tubería de perforación y la tubería de revestimiento) debido fundamentalmente a la diferencia de presiones que existen dentro del pozo de perforación, este lodo extraído es limpiado de todos los sedimentos y rocas mediante una "rejilla vibradora", para que el lodo puede volver a ser nuevamente utilizado.

1.4 TIPOS DE VARIABLES EN LA PERFORACION PETROLERA

Durante la perforación es necesario el registro de diversas señales que se pueden dividir en analógicas y discretas.

1.4.1 ANALOGICAS

Las señales analógicas se dividen en lazo de corriente y señales potenciométricas.

I.4.1.1 SEÑALES DE LAZO DE CORRIENTE

Esta señal tiene un rango de variación de 4 a 20 miliamperes, donde 4 miliamperes representa el valor mínimo dentro de esa escala y 20 miliamperes representa el valor máximo dentro de la misma.

I.4.1.2 SEÑALES POTENCIOMETRICAS

Estas señales tienen un rango de variación de 0 a 5 volts.

I.4.2 DISCRETAS

Es aquella que representa dos estados posibles, cero y uno lógico.

I.4.3 PARAMETROS MAS IMPORTANTES EN LA PERFORACION PETROLERA

Es de gran importancia tener un control sobre las variables involucradas en el proceso de perforación de un pozo petrolero, ya que esta ofrece una visión amplia sobre todo lo que sucede durante la perforación del pozo y de esta manera lograr una máxima optimización en el proceso.

El conocimiento de cada una de las variables dentro del proceso de la perforación petrolera y su estado normal de las mismas nos permite conocer el estado que guarda el pozo petrolero,

por lo que la supervisión de las principales variables en cada instante ayuda a tomar medidas preventivas de un problema dentro del pozo petrolero.

I.4.3.1 PROFUNDIDAD

Esta variable discreta nos indica en todo momento la cantidad de metros que han sido perforados de tal manera que nos permite conocer si la barrena esta avanzando o esta siendo extraída.

I.4.3.2 VELOCIDAD DE PENETRACION

La importancia de esta variable es mucha, ya que nos ayuda a saber en todo momento del posible aumento o disminución de la velocidad de penetración originado por el repentino cambio de la formación del pozo. Así como también si hubo interrupciones en la perforación y cual es el estado de la barrena.

Esta velocidad es directamente proporcional al costo de la perforación, además esta variable es útil para determinar los valores de algunas variables que se mencionarán posteriormente.

Esta variable esta catalogada dentro de las calculadas.

I.4.3.3 CARGA AL GANCHO

Esta variable se encuentra dentro de las de lazo de corriente, nos permite saber y controlar el peso del gancho que carga la sarta de perforación de la barrena durante el proceso de la perforación.

Además nos ayuda a saber si existe una tubería atascada dentro del pozo y así poder tomar las medidas necesarias para evitar un problema mayor.

Además el valor de la carga al gancho se utiliza para determinar el valor de el peso de la barrena, que es otra variable esencial en el proceso de la perforación.

I.4.3.4 PESO SOBRE LA BARRENA

Esta variable nos ayuda a saber en todo momento la carga que está ejerciendo la barrena sobre la formación, por otra parte, el peso de la barrena tiene un considerable efecto en el rendimiento y duración de la barrena y en la desviación del pozo.

Además es uno de los factores fundamentales para determinar la velocidad de penetración.

Esta variable es calculada en base a la información que es proporcionada por el estado que guarda el parámetro de carga del gancho.

1.4.3.5 PRESION DE BOMBEO

Esta variable nos permite saber de situaciones que podrían causar problemas costosos de corregir.

Algunos de los problemas posibles son la existencia de un collar de perforación agrietado, una fuga en la cadena de perforación, un surtidor obstruido en la barrena o un mal funcionamiento de la bomba. Esta variable forma parte de las de lazo de corriente.

I.4.3.6 EMBOLADAS POR MINUTO.

La variable de emboladas por minuto (EPM) es de las variables de mayor importancia debido a que conociendo esta variable se puede calcular el volumen de lodo suministrado en el pozo por unidad de tiempo, y con esto controlar la continuidad en el bombeo y de esta manera conocer el tiempo de llenado para una determinada profundidad; esto es con respecto a la máxima velocidad permitida para la buena operación de las bombas dado que llega a suceder que se inicia el desplazamiento de expulsión del embolo sin haber llegado a llenarse totalmente.

I.4.3.7 REVOLUCIONES POR MINUTO DE LA MESA ROTARIA R.P.M.

Las R.P.M. nos ayudan a fijar la velocidad de rotación deseada y conocer en forma rápida cualquier cambio que se produzca en dicha velocidad.

Las R.P.M. es una variable discreta que nos permite saber si existen problemas de tubería atascada, estado de la barrena y del orificio que se está perforando.

I.4.3.8 PAR DE LA MESA ROTARIA

Esta variable catalogada como lazo de corriente nos permite conocer el par giratorio durante la perforación y nos puede ayudar a evitar costosas roturas por torsión.

La mesa giratoria se utiliza para hacer girar la tubería de perforación, si existe un incremento en esta variable puede indicar la obstrucción de la barrena.

Además nos indica el estado de la barrena y el estado en que se encuentra el orificio que se está perforando.

I.4.3.9 VOLUMEN DE PRESAS DE LODO

El comportamiento anormal de esta variable es precisamente en el aumento o disminución en el volumen de las presas de lodo.

Si se presenta una disminución en las presas, esto nos indicará que puede existir en el interior del pozo una rotura en la tubería o una grieta en el orificio de perforación por donde se escapa el lodo. De lo contrario si se presenta un aumento en el volumen de las presas puede ser indicio de que al lodo se le añade algún fluido extraño que es encontrado durante la perforación.

Esta variable es potenciométrica

I.4.3.10 GANANCIA-PERDIDA DE LODO

Esta variable nos indica la ganancia o pérdida del volumen total del lodo en la perforación del pozo, cabe mencionar que se manejan 3 presas de lodo en una perforación.

Esta variable está relacionada con la variable de volumen de presas de lodo, por lo que se deduce que es una variable calculada.

I.4.3.11 FLUJO DE LINEA

Esta variable nos permite saber el índice de lodo que sale del pozo por la tubería de descarga mientras tiene lugar la perforación o durante el cambio de la barrena (viajando).

Esta variable nos puede auxiliar en la prevención de sacudidas de gas que pueden provocar revetones y pérdidas en la circulación del lodo. Esta es una variable potenciométrica.

I.4.3.12 TEMPERATURA DEL LODO A LA ENTRADA Y SALIDA

Durante el proceso de la perforación de un pozo petrolero, el cambio en la temperatura del lodo puede ser la primera indicación de un cambio inminente en las condiciones interiores del pozo.

Una zona de alta presión generalmente va acompañada de un aumento de temperatura, por lo tanto un aumento de temperatura del lodo a la salida indica la proximidad de una zona de alta presión antes de penetrar realmente en dicha zona: la temperatura de lodo puede ser un indicio en el cambio de la formación. Esta variable es del tipo lazo de corriente.

I.4.3.13 PRESION ANULAR

Esta variable del tipo lazo de corriente nos indica la presión en el anillo del pozo cuando el flujo que sale del mismo es cortado por un obturador, esto es importante cuando se intenta compensar un desequilibrio o corregir un brote.

I.4.3.14 EXPONENTE D

El exponente D sirve para predecir los excesos de presión a partir de los datos de algunas variables antes mencionadas, por lo que se trata de una variable calculada.

I.5 TIPOS DE POZOS.

Dentro de la perforación petrolera se encuentran dos tipos de pozos:

Pozos de exploración

Pozos de desarrollo

I.5.1 POZOS EXPLORATORIOS

Los pozos exploratorios como su nombre lo indica es el primer pozo que se perfora en una posible zona productora de petróleo, el cual nos proporciona la información de todas las condiciones que se presentan durante la perforación

I.5.1.1 EQUIPO PARA MONITOREO DE LOS POZOS DE EXPLORACION

Los parametros de los pozos de exploración son supervisados de una forma muy estrecha debido a que se desconocen las condiciones generales de la zona donde son perforados dichos pozos.

La supervisión es realizada por un sistema de Telesupervisión de la actividad de la perforación.

El sistema de Telesupervisión es un sistema de recopilación de información basado en una minicomputadora, cuya función es la de una estación maestra, cuenta con una serie de unidades remotas y su respectivo equipo de comunicación.

La función primordial de este sistema consiste en registrar las variables involucradas en la perforación de los pozos exploratorios y exhibir la información, previamente procesada, en forma local; además esta información es transmitida vía radio hacia la estación maestra en donde es registrada para de este modo llevar un historial del pozo en cuestión.

Las unidades remotas permiten programar límites de operación para cada variable, obteniendo una señal de alarma cuando alguna de ellas alcanza un valor fuera de los límites programados.

1.5.2 POZOS DE DESARROLLO.

Son los pozos que se perforan una vez que se ha detectado la presencia de petróleo en la zona explorada.

Para saber en que condiciones se debe de llevar a cabo la perforación del pozo de desarrollo.

1.5.3 SISTEMAS ACTUALES PARA LA SUPERVISIÓN DE POZOS DE DESARROLLO.

La supervisión de la perforación petrolera entre los pozos exploratorios y de desarrollo no es realizado en igual forma.

En los pozos de desarrollo el monitoreo es realizado solamente en algunos puntos del equipo de perforación y la cantidad de información que se tiene que procesar es menor con respecto a los pozos exploratorios ya que en este aspecto es apoyado por la información obtenido de estos últimos.

I.5.3.1 MEDIDORES DE AGUJA

La constitución interna de estos dispositivos esta basada fundamentalmente en el uso de resortes helicoidales que de acuerdo a una fuerza aplicada origina que el resorte tienda a tomar una posición lineal originando un movimiento en la aguja indicadora del medidor. Estos son conectados en forma directa en el lugar donde se desea obtener una medición, pero presentan el inconveniente que con el uso continuo los elementos que forman parte de este tipo de medidores se van desgastando en una forma paulatina, además que pueden originar errores debido a la construcción interna del mismo.

I.5.3.2 UNIDAD LOCAL I

Para optimizar la supervisión en el proceso de la perforación de un pozo de desarrollo, es necesario que la información que se obtenga sea de una forma precisa y facil de entender, por lo que se tuvo la necesidad de crear un equipo ELECTRONICO capaz de llevar una supervisión mayor de las variables que se presentan en la perforación, por eso tomando como antecedentes el procesamiento de las variables en los pozos exploratorios y teniendo en cuenta la confiabilidad de los circuitos integrados actuales, asimismo tratando de sustituir todos los elementos mecanicos surgio la necesidad de crear un equipo electrónico llamado UNIDAD LOCAL I.

I.5.3.2.1 ALCANCES Y LIMITACIONES

Dentro de los alcances que presenta la UNIDAD LOCAL I respecto a equipos de medición utilizados con anterioridad, es la de sustituir a los dispositivos que operaban con mecanismos puramente mecánicos y electromecánicos, la UNIDAD LOCAL I esta constituida con dispositivos de estado sólido lo que da como resultado una mayor confiabilidad en la supervisión de las variables.

La UNIDAD LOCAL I presenta la ventaja que gracias a sus componentes requiere un mínimo de mantenimiento, en comparación con los medidores mecánicos, ya que debido a su principio de funcionamiento de las partes que lo constituyen presentan un mayor grado de desgaste y requieren un mayor mantenimiento tanto preventivo como correctivo.

Además el principio de la UNIDAD LOCAL I es electrónico y esta basado en el microcomputador MC68701, disponible en un Circuito Integrado, lo que da como resultado una mayor rapidez en el procesamiento de las variables en comparación con los medidores de aguja.

En cuanto a las limitaciones de este equipo con respecto a la lógica alambrada son las siguientes:

Debido a la forma del diseño de la Unidad Local I no es posible realizar implementaciones, puesto que esto originaría todo un rediseño en la lógica alambrada lo que equivale a realizar el diseño de un nuevo equipo.

Con lo que respecta a la capacidad del microcomputador este solamente nos proporciona tres puertos paralelos de 8 bits con dos

líneas de control.

21 líneas de Entrada/Salida.

128 bytes de RAM.

2 Kbytes de EPROM.

Debido a las características anteriores se puede observar que no es factible el direccionamiento de dispositivos externos salvo los que se puedan conectar a través de las 21 líneas disponibles de E/S y el puerto paralelo con sus dos líneas de control, limitandonos con esto la cantidad de periféricos que pueden ser utilizados. Además este equipo presenta la limitante de no poderse programar más que de un solo modo.

Por otra parte la Unidad Local I no cuenta con alarma sonora ni con alarma visual, lo que da como resultado que no se cuente con una indicación en caso de que algún parámetro haya rebasado los límites establecidos.

Con respecto al software podemos decir que este está limitado por el diseño de la lógica alambrada.

I.6 NECESIDAD DE CREAR UN EQUIPO CAPAZ DE SUPERAR ESTAS LIMITANTES PARA LA SUPERVISION DE POZOS PETROLEROS DE DESARROLLO.

Debido a las limitantes que presenta la Unidad Local I, surgió la necesidad de realizar el diseño de un equipo capaz de superar estas deficiencias.

Dentro de las mejoras que se vislumbra en el diseño de este equipo están las siguientes:

La posibilidad de poder ampliar la lógica alambrada y la programación, esto nos brinda la oportunidad de realizar nuevas actividades en un menor tiempo en comparación con la Unidad Local I; además de contar con una mayor capacidad del equipo.

Una ventaja más que se tiene en la creación de este nuevo diseño es la de superar la velocidad con la que se lleva a cabo la supervisión de las variables presentes en la perforación de un pozo. Esto se puede lograr con el manejo de la información por medio de "Buses", siendo estos organizados, en bus de datos, bus de direcciones y bus de control, característica que no se presenta en el equipo denominado Unidad Local I.

La utilización de estos buses facilita y optimiza el manejo de las variables, permitiéndonos conocer el estado en que se encuentran las mismas de una forma casi inmediata, en relación al momento en que se suceden con tan solo realizar una determinada secuencia lógica, lo que nos da como resultado un equipo más rápido y más eficiente.

Tomando en cuenta las necesidades de satisfacer las limitantes que presenta la Unidad Local I y visualizando las posibles soluciones expuestas con anterioridad surge la idea de diseñar un nuevo equipo electrónico de adquisición de datos para la perforación petrolera. (UNIDAD LOCAL II).

CAPITULO II

UNIDAD LOCAL II

II.1 INTRODUCCION

El diseño del equipo local para la supervisión de la perforación petrolera (denominada Unidad Local II en los sucesivo) esta basado en componentes electrónicos, donde el componente principal es el Microcomputador MC68701 de la familia MC6800 de Motorola.

Las características del funcionamiento de estos componentes electrónicos proporcionan al diseño particularidades tales como: confiabilidad, un mayor tiempo de vida útil, un largo periodo de duración en comparación a las partes mecánicas y con esto una disminución en el mantenimiento.

Por otra parte la tarea a realizar por la Unidad Local II durante el proceso de la perforación de un pozo serán las siguientes:

- a) Adquisición del estado de cada una de las variables que se

presenten durante el proceso de la perforación y que serán manejadas por el equipo.

- b) Procesamiento de los valores de cada variable.
- c) Presentación de los valores y del estado que guarda cada una de las variables.

Para realizar el proceso del primer bloque es necesario precisar que tipo de señal se procesará, teniendo en cuenta que estas pueden ser de dos tipos Señales analógicas y señales discretas.

II.2 SEÑALES DE ADQUISICION

La unidad local II, durante la función de captación del estado de cada una de las principales variables presentes en el proceso de la perforación de un pozo petrolero, manejará como ya se mencionó anteriormente, dos tipos de señales:

- a) Señales Analógicas.
- b) Señales Discretas.

Dentro de las señales analógicas se encuentran las variables de:

- a) Carga al Gancho.
- b) Volumen de presas de lodo.
- c) Peso sobre la barrena.
- d) Presión de bombeo.
- e) Ganancia/Perdida de Lodo.

Por otra parte, las señales discretas abarcan variables tales como:

- a) RPM de la mesa rotaria.
- b) Emboladas de la bomba.
- c) Profundidad.

II.3 BLOQUE DE ADQUISICION

El bloque de adquisición es la etapa primaria donde se determina el tipo de señal que será registrada por el equipo ya sea de tipo discreta o analógica.

En esta etapa se debe tener el cuidado necesario de diferenciar que tipo de señal es la que se encuentra presente para que de acuerdo a esto se le proporcione el acondicionamiento necesario para su procesamiento.

La etapa de adquisición es una de las fases mas importantes dentro del equipo, ya que por medio de esta se introducen las señales hacia el bloque de Procesamiento, la importancia de ésta repercutirá directamente en el estado final que guarde cada una de las variables presentes en el proceso, ya que si en esta fase no se registran los valores reales que se presenten durante el proceso de la perforación se obtendrán valores que no corresponden a las características del pozo en proceso.

El diagrama correspondiente a la etapa de adquisición es mostrado en la figura II.3.1

II.4 BLOQUE DE PROCESAMIENTO

El bloque de procesamiento es una parte no menos importante de este diseño puesto que tiene la función de realizar todas las actividades encomendadas a la UNIDAD LOCAL II .

Dentro de estas actividades se encuentra, principalmente la de recibir las señales provenientes del bloque de adquisición y valorar el estado en que se encuentren las variables.

Para realizar todas las funciones encomendadas a este bloque de procesamiento será necesario utilizar los recursos ofrecidos por la estructura básica de un microprocesador, siendo estos:

- a) Unidad de Procesamiento. Para el procesamiento de la información se cuenta con una unidad de cálculo para la ejecución de operaciones aritméticas y lógicas, así como una unidad de control capaz de coordinar el funcionamiento de todo el sistema y realizar operaciones en función de resultados previos en base a una secuencia lógica.
- b) Unidad de Memoria. La unidad de memoria nos ofrece dos formas de almacenamiento de información.
 - 1.-una de ellas es la memoria RAM, la cual almacena información en forma temporal, es decir, en esta almacenaremos los valores de las variables durante el proceso de la perforación.
 - 2.-Por otro lado tenemos la memoria EPROM, la cual almacena la información en forma permanente, y es aquí donde será necesario almacenar el programa que se utilizará durante todo el proceso de operación y que nos ayudará para seguir una secuencia adecuada para el cálculo de las variables.

Puertos de Entrada y Salida. Este recurso nos ayuda a establecer una comunicación con los periféricos para la recepción de datos y entrega de los mismos.

El diagrama correspondiente a la etapa del bloque de procesamiento se muestra en la figura II.4.1

II.5 BLOQUE DE INTERFAZ HOMBRE - MAQUINA

En un equipo siempre es necesario contar con los medios para

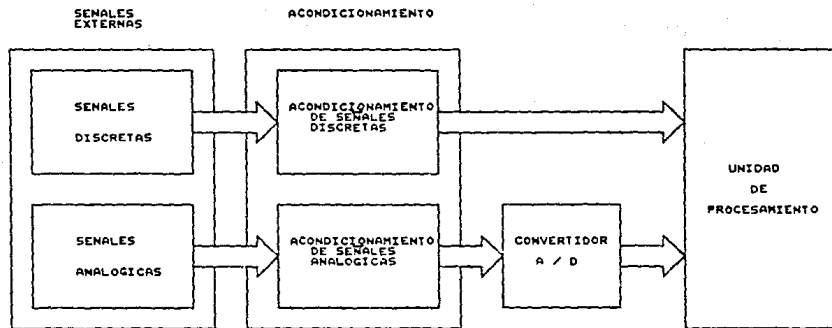


FIGURA 11.3.1 BLOQUE DE ADQUISICION

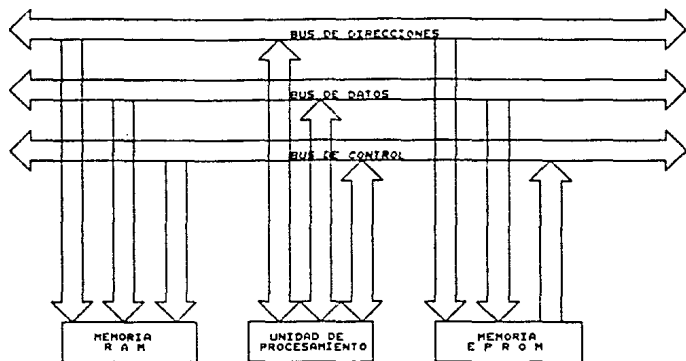


FIGURA II.4.1 DIAGRAMA A BLOQUES DE LA UNIDAD DE PROCESAMIENTO

establecer una comunicación directa entre el usuario y el equipo en cuestión (UNIDAD LOCAL II) y así de esta manera tener cierto control sobre las variables se se estén manejando, ya que por medio de esta comunicación se le podrán proporcionar determinadas condiciones de inicio o término de alguna operación en forma externa.

Todo lo anterior se puede lograr con la utilización de varios dispositivos periféricos tales como teclado, e interruptores entre otros.

El diagrama correspondiente se muestra en la figura II.5.1

II.6 BLOQUE DE PRESENTACION DE INFORMACION

Este bloque tendrá como finalidad presentar la información previamente procesada para conocer la situación en la que se encuentra cada variable y así poder tomar las decisiones que sean necesarias.

La presentación de esta información será realizada por medio de exhibidores, los cuales permiten una gran visualización permitiendonos con esto una mayor facilidad en la lectura de la misma.

En la figura II.6.1 se muestra el diagrama a bloques de la presentación de información.

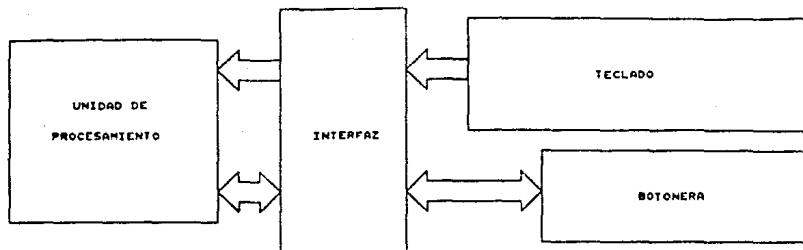


FIGURA II.5.1 BLOQUE DE INTERFAZ HOMBRE-MAQUINA.

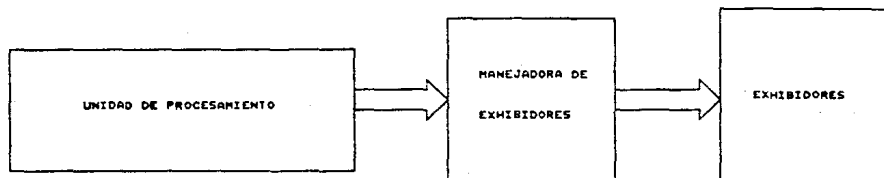


FIGURA II.6.1 BLOQUE DE PRESENTACION DE INFORMACION

III HARDWARE

Una de las dos partes de las que consta el desarrollo del diseño de la "UNIDAD LOCAL II", es la que se refiere a la lógica alamburada, normalmente llamada Hardware. En este capítulo nos referimos al desarrollo de la mencionada etapa.

III.1 UNIDAD DE PROCESAMIENTO

Como se mencionó anteriormente, la Unidad de procesamiento es el elemento principal en el que se basa la "UNIDAD LOCAL II" para su funcionamiento.

El componente principal de esta Unidad de Procesamiento es el Microcomputador (MCU) MC68701 perteneciente a la familia del Microprocesador MC6800 de Motorola, el cual tiene la característica de que en un mismo encapsulado se encuentra todo un sistema mínimo de Microcomputación; lo que origina una superioridad notoria en cuanto al Hardware y al Software sobre el propio Microprocesador MC6800.

El MP 68701 es una de las unidades de microprocesamiento más versátil y poderoso con los que se cuenta para el diseño de sistemas electrónicos. debido a la diversidad de recursos con los

que cuenta. Dentro de estos recursos se encuentran la variedad de los modos en los que se puede operar, ya que nos ofrece, la facilidad de configurarlo dependiendo de los requerimientos específicos del equipo que se quiere diseñar.

Los recursos principales con los que cuenta este μP se enlistan a continuación:

- a) Un máximo de 28 líneas de Entrada/Salida divididas en cuatro puertos y dos líneas de control.
- b) Dos Kbytes de EPROM.
- c) 128 bytes de RAM.
- d) Triple función del Temporizador Programable de 16 bits.
- e) Alimentación de +5 V c.d.
- f) Estructura de interrupciones internas y externas.
- g) Capacidad de conectar directamente a la línea de Entrada/Salida dispositivos periféricos pertenecientes a las familias TTL y MOS.
- h) Operación como unidad independiente o ampliado a 64 Kbytes direccionables.
- i) Comunicación Serie.

Por otro lado, para la programación del modo de este μP son utilizados los bits 0,1 y 2 del puerto 2, en donde dependiendo del nivel de voltaje encontrado en estas terminales y de la transición de bajo a alto de la línea de reestablecimiento, es programado el modo en el que va a operar el μP .

Hay ocho modos diferentes en los que se puede programar al μP 68701 para su funcionamiento, donde tres de estos son considerados como los modos principales o fundamentales.

Los tres modos principales de operación en los que puede ser programado el microcomputador son:

- a) Modo Independiente.
- b) Modo Expandido No Multiplexado.
- c) Modo Expandido Multiplexado.

En la figura III.1.1 se muestra el diagrama correspondiente a los 3 modos principales de operación.

Cabe mencionar que 18 terminales de las 40 de las que consta el μP 68701, son controladas por el modo de operación, mientras que la función de las 22 terminales restantes son independientes a cualquier modo de operación.

Dentro de los recursos con los que se puede contar a través de las 18 terminales que son dependientes al modo de operación son las siguientes:

- a) Líneas disponibles de Entrada/Salida.
- b) Localización física de vectores de interrupción.
- c) Configuración del puerto 3.
- d) Configuración del puerto 4.
- e) Señales de SC1 y SC2.
- f) La cantidad de bytes y localización de memoria externa direccionable (mapa de memoria).

Por otra parte, dentro de los recursos disponibles con los que se cuenta para todos los modos tenemos:

- a) Configuración del puerto 1.
- b) Configuración del puerto 2.
- c) Localización de registros internos en las primeras 32 localidades de memoria, propias del μP .
- d) Temporizador programable.

Dentro de los registros internos con que cuenta el μP 68701 se tienen los siguientes que son mostrados en la figura III.1.2.

A continuación se explica de una forma más detallada el modo de operación elegido para el funcionamiento de la "UNIDAD LOCAL II".

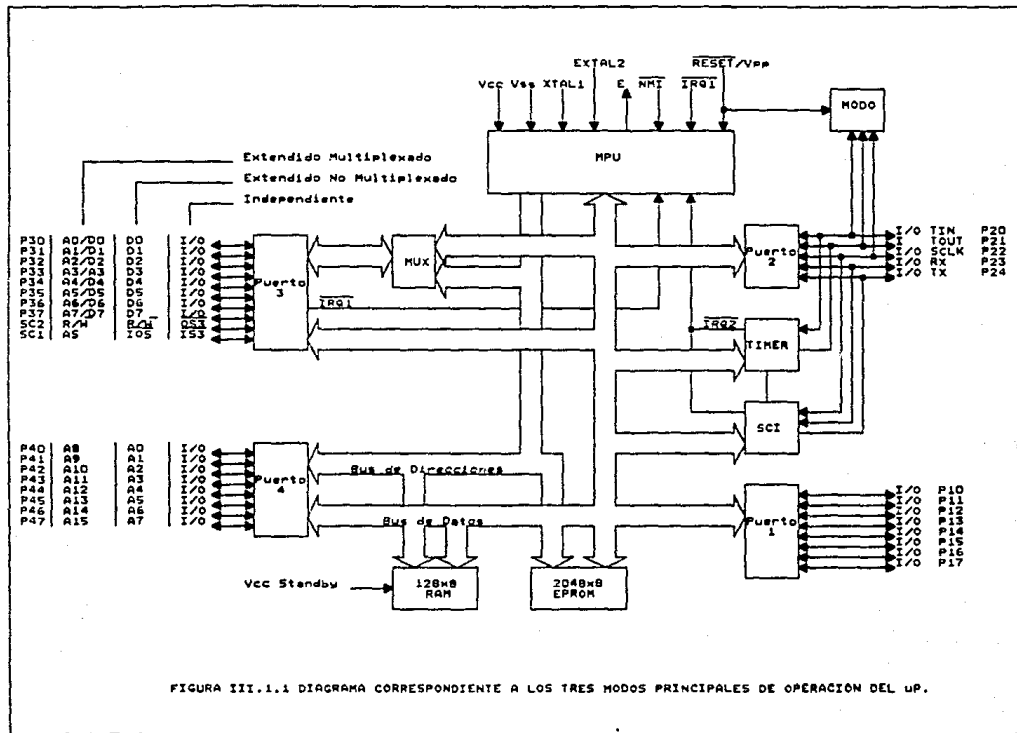
Dentro de los tres modos principales antes mencionados se seleccionó el modo no multiplexado debido a que este nos proporciona los recursos necesarios para llevar a cabo el diseño

de la "UNIDAD LOCAL II".

En la figura III.1.3 se muestra la configuración básica del modo No Mutiplexado.

REGISTROS		DIRECCION
REGISTRO DE DIRECCION DE DATOS	PUERTO 1	00
REGISTRO DE DIRECCION DE DATOS	PUERTO 2	01
REGISTRO DE DATOS	PUERTO 1	02
REGISTRO DE DATOS	PUERTO 2	03
REGISTRO DE DIRECCION DE DATOS	PUERTO 3	04
REGISTRO DE DIRECCION DE DATOS	PUERTO 4	05
REGISTRO DE DATOS	PUERTO 3	06
REGISTRO DE DATOS	PUERTO 4	07
REGISTRO DE CONTROL Y ESTADO DEL TEMPORIZADOR		08
CONTADOR	BYTE ALTO	09
CONTADOR	BYTE BAJO	0A
REGISTRO COMPARADOR DE SALIDA	BYTE ALTO	0B
REGISTRO COMPARADOR DE SALIDA	BYTE BAJO	0C
REGISTRO DE CAPTURA DE ENTRADA	BYTE ALTO	0D
REGISTRO DE CAPTURA DE ENTRADA	BYTE BAJO	0E
REGISTRO DE CONTROL Y ESTADO	PUERTO 3	0F
REGISTRO DE CONTROL DE MODO Y RANGO		10
REGISTRO DE CONTROL Y ESTADO DE TRANSMISION / RECEPCION		11
REGISTRO DE RECEPCION DE DATOS		12
REGISTRO DE TRANSMISION DE DATOS		13
REGISTRO DE CONTROL DE RAM / EPROM		14
RESERVADO		15-1F

FIGURA III.1.2 TABLA CORRESPONDIENTE A LOS REGISTROS INTERNOS CON QUE CUENTA EL μP . 08701



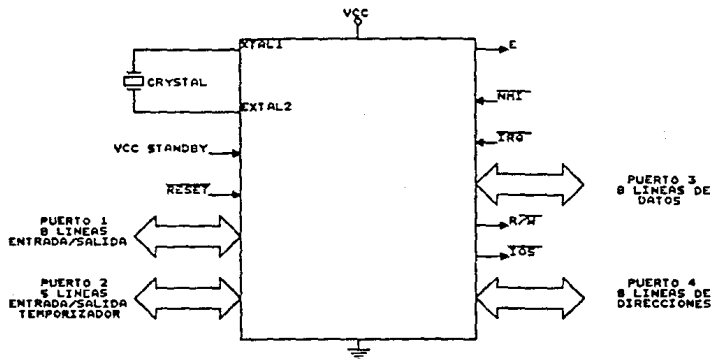


FIGURA III.1.3 DIAGRAMA DE LA CONFIGURACION BASICA DEL MODO NO MULTIPLEXADO

El modo No Multiplexado nos ofrece la posibilidad de direccionar un espacio de memoria externa de 256 bytes, además nos ofrece otros recursos tales como:

- a) 128 bytes de RAM.
- b) 2048 bytes de EPROM.
- c) Un mínimo de 8 líneas de E/S (puerto 1) y un máximo de 13 líneas de entrada y 12 líneas de salida (puerto 1 y 2). Estos puertos son configurados bit a bit en el registro de dirección de datos correspondiente a cada puerto.

En la figura III.1.4 se muestra el mapa de memoria correspondiente al modo No multiplexado.

Durante el reestablecimiento del μP , el puerto 3 es configurado como un bus de datos bidireccional de 8 bits y el puerto 4 es configurado como entrada de datos, pero en el caso que se desee contar con 8 líneas de direcciones externas, tan solo se tendrá que programar el puerto 4 como líneas de salidas.

Las líneas de direcciones altas (A8 - A15) son decodificadas en forma interna en el Microprocesador.

Otra característica del modo no Multiplexado es que la terminal SC1 podrá ser configurada como una línea de salida, esta señal llamada \overline{IOS} (selección de entrada /salida) nos indica cuando un rango de direcciones en el espacio de memoria externa es seleccionada por el bus interno de direcciones. Esta señal es el resultado de una decodificación de las direcciones altas (A8-A15) y se activa con un nivel bajo cuando se direccionan localidades de memoria entre la 100H a la 1FFH.

Por otra parte la línea SC2 se podrá configurar como señal de lectura/escritura (R/W), la cual es usada para controlar la dirección de la transferencia en el bus externo de datos.

Un nivel bajo en esta línea de Lectura/Escritura nos indica una operación de escritura y activará la salida de datos a través

del puerto 3, mientras que un nivel alto en esta misma línea activará la lectura de los dispositivos externos al μP .

Otro de los aspectos que se contemplan en este diseño, como ya se mencionó anteriormente, es la de una expansión a futuro, esta opción se puede lograr mediante la programación del μP en el modo Multiplexado.

En la figura III.1.5 se muestra la configuración básica del modo Multiplexado.

Este modo nos provee un bus de 16 líneas de direcciones, lo cual nos da la capacidad de manejar hasta 64 Kbytes de espacio direccionable.

Al igual que el modo No Multiplexado, el modo Multiplexado nos proporciona recursos tales como:

- a) 128 bytes de RAM.
- b) 2048 bytes de EPROM.
- c) Puerto 1 y puerto 2 configurables como líneas de E/S.
- d) Temporizador.

En la figura III.1.6 se muestra el diagrama del mapa de memoria del modo Multiplexado.

En este modo, por lo que respecta al puerto 3, será configurado como un bus alterno de direcciones y de datos, donde las 8 líneas de direcciones menos significativas ($A0 - A7$) son multiplexadas con las líneas del bus de datos ($D0 - D7$).

Un retenedor (latch) externo será requerido para multiplexar tanto al bus de datos como al bus de direcciones bajas generados por el μP en el modo Multiplexado, la señal que proveerá el control sobre el retenedor será la señal de habilitación de direcciones (AS). Cuando AS se encuentra en nivel alto, el retenedor permitirá el paso de las direcciones bajas ($A0 - A7$) y, por el contrario, cuando se encuentre en un nivel bajo la señal de AS , el circuito

MODO NO-MULTIPLEXADO

0000H



REGISTROS INTERNOS

001FH

NO UTILIZABLE

0080H



RAM INTERNA

00FFH

0100H

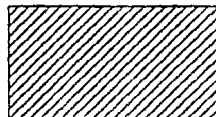


ESPACIO DE MEMORIA EXTERNA

01FFH

NO UTILIZABLE

F800H



EPROM INTERNA

FFFFH

VECTORES DE INTERRUPCION INTERNOS

FIGURA III.1.4 DIAGRAMA CORRESPONDIENTE AL MAPA DE MEMORIAS DEL MODO NO MULTIPLEXADO

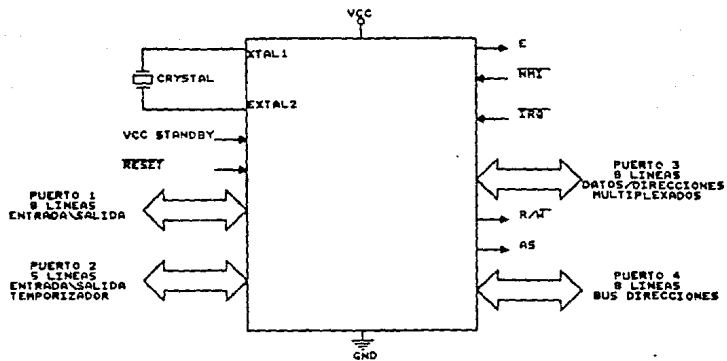


FIGURA III.1.5 DIAGRAMA DE LA CONFIGURACION BASICA DEL MODO MULTIPLEXADO

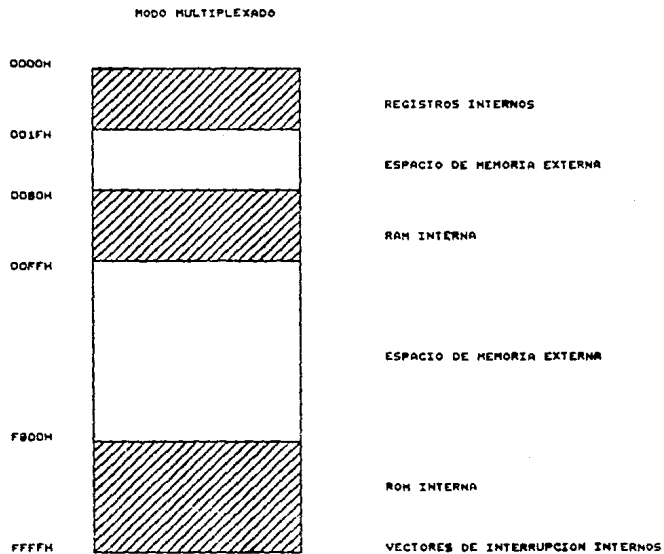


FIGURA III.1.6 DIAGRAMA DEL MAPA DE MEMORIA DEL MODO MULTIPLEXADO

retenedor permitirá el paso de el bus de datos.

Esta señal de habilitación de direcciones (AS) es el resultado de la configuración de la línea SC1.

Por lo que respecta a la línea SC2 será configurada como señal de lectura/escritura (R/W) y operará en forma similar en el modo no Multiplexado.

Por ultimo, el puerto 4 será configurado por reestablecimiento como un puerto de 8 líneas de entrada, pero puede ser reconfigurado, por software, para obtener las 8 líneas de direcciones más significativas (A8 - A15), esta configuración se podrá lograr programando a este puerto como líneas de salida, es decir, poniendo a uno todos los bits del registro de dirección de datos del puerto 4, donde el bit 0 corresponde a la línea de dirección A8.

III.2 PRESENTACION DE LAS TARJETAS DEL EQUIPO

En la etapa correspondiente al Hardware la "UNIDAD LOCAL II" estará compuesta de varias tarjetas que permitirán realizar todas las actividades requeridas por el diseño de este equipo, dentro de estas tarjetas se encuentran las siguientes:

BUS MAESTRO. Esta tarjeta esta destinada al soporte de las demas tarjetas, además de suministrar los voltajes y señales necesarias para el optimo funcionamiento de todo el equipo.

CPU. La tarjeta del CPU es una de las más importantes por que es la que se encargará del control de todo el funcionamiento del equipo, además de que es en esta donde serán procesadas todas las señales provenientes de las lecturas realizadas a los parametros involucrados por este equipo.

TARJETA DE CONVERSION ANALOGICA DIGITAL. En esta tarjeta se llevará a cabo la conversión de señales analógicas a señales de tipo digital.

TARJETA ADAPTADOR DE PERIFERICOS. Esta tarjeta tiene una primordial importancia ya que su objetivo será la de servir como interfaz entre el CPU y los dispositivos periféricos, esta comunicación se logra por medio de las señales de control del microcomputador.

Gracias a esta tarjeta llegará al CPU la información necesaria para ser procesada.

TECLADO. Esta tarjeta es una interfaz entre el usuario y el equipo, que por medio de una serie de comandos se podrá establecer la comunicación necesaria.

BOTONERA. Esta tarjeta será utilizada para tener acceso e inicializar en forma rápida a dos de las variables manejados por este equipo: otras de sus funciones será la de permitir la selección del modo de operación del equipo, ya sea el modo de perforación o el modo de viaje, además de controlar el funcionamiento de la alarma sonora.

TARJETA MANEJADORA DE EXHIBIDORES. A esta tarjeta le será enviada toda la información de el estado que guarde cada una de las variables manejadas por este equipo y esta a su vez se encargará de enviarla a los exhibidores para su visualización.

EXHIBIDORES. Estos dispositivos son de vital importancia ya que por medio de estos será posible presentar la información procesada en forma visual, esta información se presenta en dos tarjetas de exhibidores.

TARJETA DE INTERCONEXIONES. Esta tarjeta será la encargada de coleccionar a la mayoría de las señales manejadas por este equipo y distribuir las hacia las tarjetas donde sean requeridas.

BUS DE ACONDICIONAMIENTO. Esta tarjeta esta destinada al soporte de las demás tarjetas correspondientes a la etapa de acondicionamiento además de suministrar los voltajes y señales necesarias para el óptimo funcionamiento de esta etapa.

SUPRESORA ANALOGICA-DIGITAL. La tarjeta supresora de transitorios de señales discretas tendrá como función primordial la de eliminar los picos de corrientes e inducciones de voltaje que se manifiesten debido primordialmente a descargas atmosféricas.

También protegerá al equipo contra sobrecorriente o corto circuito.

PROFUNDIDAD. Por medio de esta tarjeta se recopilará la señal proveniente del pozo, la cual nos indicará la cantidad de metros que se han perforado durante un determinado tiempo.

E.P.M - R.P.M. A través de esta tarjeta se acondicionarán las señales provenientes de la mesa rotaria (revoluciones por minuto) y de la bombas de lodo (emboladas por minuto) para posteriormente conocer el estado en que se encuentra dichas variables.

POTENCIOMETRICA. Esta tarjeta tendrá como finalidad la de acondicionar las señales de lazo de corriente y potenciométricas de acuerdo a una norma, es decir, acondicionarla o manipularla dentro de determinados valores de voltaje para un buen tratamiento en la etapa posterior que es la de Conversión A/D.

III.2.1. BUS MAESTRO (EM)

La tarjeta del Bus Maestro contará con 7 conectores para circuitos impresos, en los cuales serán colocadas cada una de las tarjetas propias de la "UNIDAD LOCAL II". Todos los conectores estarán dispuestos de tal manera que puedan manejar las mismas

señales, en donde la mayoría de estas son generadas por el μP 68701 y distribuidas por el Bus Maestro, mientras que los voltajes de alimentación serán proporcionados al BM de una forma externa.

En la figura III.2.1.1 se indica la asignación de los conectores del Bus Maestro.

LADO COMPONENTES		LADO SOLDADURA	
TERMINAL	SEÑAL	TERMINAL	SEÑAL
1	+5 VCC	2	-5VCC
3	IRO *	4	STANDBY
5	NMI *	6	A11 *
7	AS *	8	RESET *
9	TOUT	10	R/Y *
11	E *	12	A12 *
13	OND +-12V	14	TX
15	AP *	16	RX
17	CA1	18	TCLK
19	CB1	20	A13 *
21	A10 *	22	A14 *
23	+12 VCC	24	A15 *
25	D3 *	26	D1 *
27	D7 *	28	D5 *
29	D2 *	30	DO *
31	D6 *	32	D4 *
33	-12 VCC	34	SC1 *
35	A6 *	36	A7 *
37	A5 *	38	A4 *
39	A2 *	40	A3 *
41	A1 *	42	A0 *
43	OND 5 VCC	44	OND 5 VCC

FIGURA III.2.1.1 ASIGNACION CORRESPONDIENTE A LOS CONECTORES DEL BUS MAESTRO

* TODAS ESTAS SE ALES SE ENCUENTRAN NEGADAS EN EL BM.

Esta tarjeta contará con una red de resistencias de un valor de 4.7 K Ω para mantener en un nivel alto a todas las señales manejadas por la tarjeta del Bus Maestro, a excepción de los voltajes de alimentación con sus respectivas tierras.

Esta tarjeta contará con varios puntos de prueba para las señales más importantes utilizadas, siendo estas:

- Señal de reloj (E).
- Señal de Lectura/Escritura (R/W).

- c) Interrupción Mascarable (IRQ).
- d) Interrupción No Mascarable (NMI).
- e) Señal de Reestablecimiento (RESET).
- f) Voltajes de +5vcc, -12vcc y +12vcc.
- g) Tierras de los voltajes antes mencionados.

Para la alimentación de esta tarjeta será necesario contar con un conector de 9 terminales, este conector tendrá la función de proporcionar tanto los voltajes como sus respectivas tierras.

En la figura III.2.1.2 se puede apreciar la asignación del conector de alimentación de la tarjeta del Bus Maestro.

TERMINAL	SEÑAL
1	+12 VCC
2	SIN CONEXION
3	GND +-12 VCC
4	-12 VCC
5	SIN CONEXION
6	+5 VCC
7	GND +5 VCC
8	GND +5 VCC
9	+5 VCC

FIGURA III.2.1.2 ASIONACION CORRESPONDIENTE AL CONECTOR DE ALIMENTACION DEL BUS MAESTRO.

III.2.2 TARJETA DE CPU (CPU)

La tarjeta de la "Unidad Central de Procesamiento" (CPU) esta basado en el μP 68701, el cual proveerá todas las señales necesarias para el buen funcionamiento del equipo. Esta tarjeta cuenta con 10 circuitos integrados que suministrarán las señales necesarias para el óptimo funcionamiento del equipo

Dentro de las características mas importantes con las que debe de contar esta tarjeta tenemos las siguientes:

- a) Funcionalidad con una frecuencia máxima de hasta 1.5MHz.
- b) Un circuito de Auto-reestablecimiento

- c) Capacidad para programarse y trabajar en dos modos de operación, siendo estos el modo 5 (modo no multiplexado) y el modo 6 (modo multiplexado).
- d) Todas las señales de control, así como los datos y direcciones sean transferidos al bus maestro a través de manejadores de línea (buffer's).

Para el funcionamiento de esta tarjeta, será necesario contar con un cristal de cuarzo, el cual nos proporcionará la frecuencia necesaria a la que debe de trabajar el μP 68701 (U1). Este cristal debe de ser conectado entre las terminales 2 y 3 de U1 (EX1-EX2) y con esto obtener una frecuencia de 4.9152 MHz. Esta frecuencia es dividida internamente por 4, lo que da como resultado una frecuencia de 1.2288 MHz a la salida, esta señal de salida será entregada a través de la terminal 40 de U1 (\bar{E}).

Por otra parte, esta tarjeta debe de contar con un circuito destinado a producir una señal de nivel bajo para el reestablecimiento del equipo ($\overline{\text{RESET}}$). este circuito debe de proporcionar un orden y definir el inicio de la actividad del μP partiendo de las condiciones de apagado, además de regresar al equipo a las condiciones de inicio sin necesidad de apagar el mismo.

El circuito de Reestablecimiento es mostrado en la figura III.2.2.1.a.

Este circuito (figura III.2.2.1.a). esta basado en el integrado LM555 (U2). el cual será configurado como un multivibrador monoestable. su funcionamiento radica fundamentalmente en el arreglo de resistencia-capacitor (R1-C1C) que nos proporciona el tiempo de duración necesario de un nivel lógico cero para el reestablecimiento del equipo.

En la figura III.2.2.1.b. se observan las graficas del comportamiento del circuito de reestablecimiento.

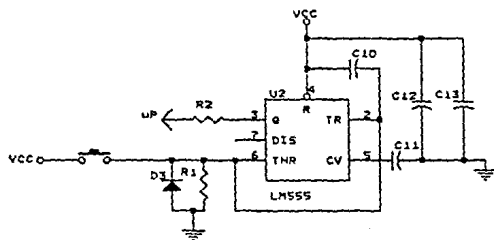


FIGURA III.2.2.1.a DIAGRAMA ELECTRICO CORRESPONDIENTE AL CIRCUITO DE RESET

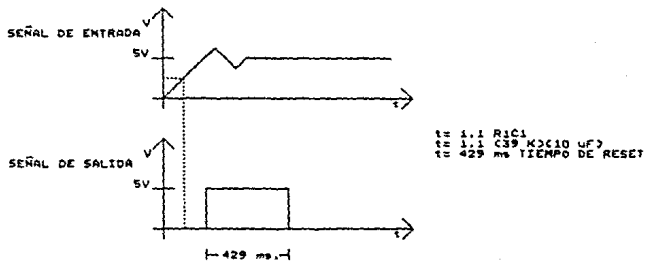


FIGURA III.2.2.1.b GRAFICAS DEL COMPORTAMIENTO DEL CIRCUITO DE RESET

Esta señal de reestablecimiento será conectada directamente a la terminal 6 de U1 (RESET) por medio de una resistencia limitadora de corriente.

La tarjeta de CPU, (figura III.2.2.4) como ya se mencionó, será capaz de operar tanto en el modo No multiplexado y el modo Multiplexado. Para la programación de estos modos de operación, la tarjeta contará con tres puentes de configuración llamados B0, B1 y B2 que corresponden en forma respectiva a los bits 0, 1 y 2 del puerto 2 del microprocesador.

Cuando el equipo sea encendido, el circuito U2 reestablecerá al microprocesador, al mismo tiempo que se programará el modo de operación del mismo por medio de sus terminales 8, 9 y 10, la programación es llevada a cabo cuando el microprocesador lee el valor de los bits B0, B1 y B2 del puerto 2 y cuyo valor en el sistema binario determina el modo de programación del mismo.

Dependiendo del modo de operación elegido para el funcionamiento del microprocesador, se tiene que configurar la tarjeta de CPU.

Esta configuración debe de ser realizada a través de 2 puentes llamados J1 y J2, los cuales son mostrados en el diagrama general de la tarjeta de CPU.

La configuración de estos puentes trae consigo la habilitación o deshabilitación de los circuitos integrados, dependiendo si son requeridos o no respecto al modo de operación elegido.

En la figura III.2.2.2 se observa la configuración que llevan los puentes J1 y J2 dependiendo del modo de operación programado.

MODO DE OPERACION	CONEXION J1	CONEXION J2
MODO NO-MULTIPLEXAD	1-2	2-3
MODO MULTIPLEXADO	2-3	1-2

FIGURA III.2.2.2 CONFIGURACION DE LOS PUENTES DEPENDIENDO DEL MODO DE OPERACION.

Por lo que respecta al funcionamiento de la tarjeta de acuerdo a la configuración de los puentes J1 y J2 se tendrá lo siguiente:

El circuito integrado 74LS373 denotado como U5 es un retenedor tipo D (Latch), el cual tendrá la función de separar las direcciones altas (A8-A15) de las direcciones bajas (A0-A7), dependiendo del modo en que vaya a operar el microprocesador. Así en el modo no Multiplexado la terminal 1 (\overline{OC}) de U5 está sujeta a un nivel lógico alto, mientras que la terminal 11 (G) del mismo, se deberá de conectar a la señal SC1 (\overline{IOS}), que es generada por el microprocesador y que tiene su estado activo en un nivel bajo. originándose de esta manera que las salidas de U5 se presenten en un estado de alta impedancia.

En el modo Multiplexado, la terminal 1 de U5 es activada con un nivel lógico bajo y la terminal 11 será conectada a la señal SC1 (AS) que genera el μP para que de esta manera se habilite U5 cuando las direcciones altas son válidas.

Por lo que respecta al circuito integrado 74LS240 denotado como U9 y que corresponde a un manejador inversor, tendrá la función de manejar la carga a que son sometidas las señales de direcciones altas por parte de los periféricos conectados al bus maestro. En ambos modos de operación, las terminales 1 y 19 ($\overline{1G}$ y $\overline{2G}$) son activadas con un cero lógico, de tal manera que U9 siempre será habilitado, sin embargo, para el modo no Multiplexado y cuando este circuito integrado presente en sus terminales de entrada niveles lógicos indeterminados, debido al estado de alta impedancia de el circuito integrado U5 se tendrán valores lógicos bajos a la salida del circuito integrado U9.

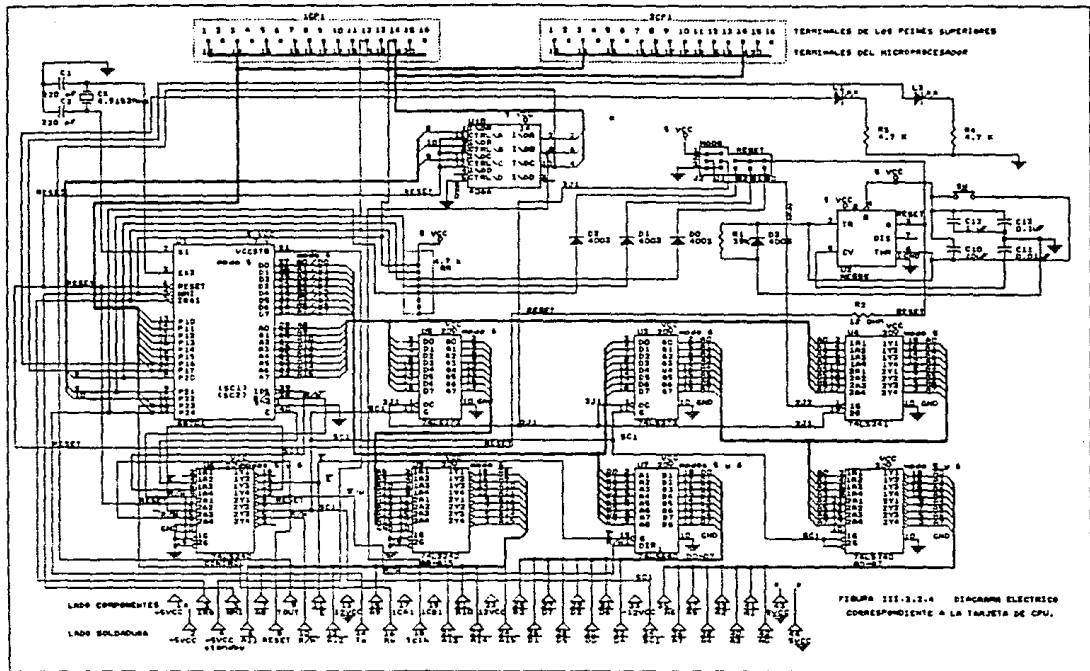


FIGURA III-3.2-4 DIAGRAMA ELECTRICO CORRESPONDIENTE A LA TARJETA DE CPU.

El circuito integrado 74LS241 denotado como U4 es un amplificador no inversor, que siempre será habilitado cuando se trabaje en el Modo No Multiplexado la terminal 1 ($\overline{1G}$), esta activada mediante un cero lógico, mientras que la terminal 19 (2G) es activada con un uno lógico, originando con esto la habilitación de U4 y permitiéndose así la transferencia de las direcciones bajas. Cuando se opera en el modo Multiplexado, el circuito integrado es deshabilitado proporcionándole un nivel lógico bajo en la terminal 19 y un nivel lógico alto en la terminal 1, de tal forma que las direcciones bajas que deben transferirse a U8 provengan de U3 y no de U4, tal y como se muestra en la figura III.2.2.4.

El circuito integrado 74LS240 denotado como U8 es un amplificador inversor que será destinado a manejar las señales de las direcciones bajas, de tal forma que es un circuito integrado que debe de estar habilitado para los dos modos posibles de operación. En el modo no Multiplexado las terminales 1 y 19 (1G y 2G) son habilitadas por medio de la señal SC1 (IOS) cuya activación es un nivel bajo. En el modo Multiplexado las terminales 1 y 19 son activadas por la señal SC1 (AS) lo que origina que la activación de U8 se realice en cada transición negativa de AS y así permitir el acceso de las direcciones bajas que son transferidos por U3.

El circuito integrado 74LS373 es un retenedor tipo D, el cual tendrá la función de Demultiplexar los datos (D0-D7) y las direcciones bajas provenientes del puerto 3 del μP cuando esté operando en el modo Multiplexado. En el modo no Multiplexado este circuito integrado será deshabilitado con tan solo poner un nivel lógico bajo en su terminal 1 ($\overline{1G}$), ya que solo se manejan señales de datos por el puerto 3 para el modo en cuestión.

El circuito integrado 74LS640 (U7) es un manejador de línea bidireccional, el cual será activado para ambos modos de operación. La terminal 1 (DIR) será controlada por la señal de R/\overline{W} , esta señal es proporcionada por el μP y tiene la función de

controlar la transferencia de los datos. Por lo que respecta a la terminal 19 (\bar{G}) es controlada por la señal de reloj (\bar{K}), esta señal de reloj también es generada por el μP e indica cuando son validos los datos, ya sea en una operación de lectura o escritura de los mismos.

El circuito integrado 74LS240 (U6) es un manejador inversor, el cual siempre será activado para ambos modos de operación (terminales 1 y 19 en un nivel bajo) y maneja las señales de control generadas por el μP así como las líneas de interrupción y reestablecimiento del mismo.

Esta tarjeta (figura III.2.2.4) cuenta también con 4 interruptores analógicos (U10), los cuales serán utilizados para aislar las señales del exterior de las terminales 8, 9 y 10 (bits 0, 1 y 2 del puerto 2) del μP en el momento del reestablecimiento. Durante el proceso del reestablecimiento también serán leídos los niveles de voltaje que son provistos para la programación del μP , en las terminales antes mencionadas. Para tal efecto, la línea de reestablecimiento es conectada a las terminales de habilitación de cada uno de los interruptores analógicos; una vez que el modo ha sido tomado y que la línea de reestablecimiento haya pasado a un nivel alto, los interruptores analógicos nuevamente permitirán conectar estas terminales del puerto 2 a las señales provenientes del exterior.

Esta tarjeta contará con dos conectores (1CPU y 2CPU) en su parte superior, los cuales permitirán conectar directamente al μP con señales provenientes del exterior.

En la figura III.2.2.3 se observa la asignación de los conectores 1CPU Y 2CPU.

NO. DE TERMINAL	SEÑAL
1	NO UTILIZADA
2	EPMI O EPM2
3	NO UTILIZADA
4	NO UTILIZADA
5	NO UTILIZADA
6	NO UTILIZADA
7	NO UTILIZADA
8	NO UTILIZADA
9	NO UTILIZADA
10	NO UTILIZADA
11	NO UTILIZADA
12	NO UTILIZADA
13	NO UTILIZADA
14	NO UTILIZADA
15	NO UTILIZADA
16	NO UTILIZADA

FIGURA CORRESPONDIENTE A LA ASIGNACION DEL CONECTOR 1CPU

NO. DE TERMINAL	SEÑAL
1	NO UTILIZADA
2	NO UTILIZADA
3	NO UTILIZADA
4	NO UTILIZADA
5	NO UTILIZADA
6	NO UTILIZADA
7	NO UTILIZADA
8	NO UTILIZADA
9	NO UTILIZADA
10	NO UTILIZADA
11	NO UTILIZADA
12	NO UTILIZADA
13	NO UTILIZADA
14	NO UTILIZADA
15	NO UTILIZADA
16	NO UTILIZADA

FIGURA CORRESPONDIENTE A LA ASIGNACION DEL CONECTOR 2CPU

FIGURA III.2.2.3 ASIGNACION CORRESPONDIENTE A LOS CONECTORES 1CPU Y 2CPU.

En la figura III.2.2.4 se observa el diagrama electrico correspondiente a la tarjeta de CPU.

III.2.3 ETAPA DE DESARROLLO.

La etapa de desarrollo consistirá en el diseño de un circuito que será utilizado como base para la posterior realización de algunas de las tarjetas que formarán parte de este equipo.

El propósito general de esta etapa será la de poder interfazar al μP con diferentes dispositivos externos, de tal forma que no se exceda de la capacidad de memoria disponible en el modo No Multiplexado o en el modo Multiplexado, según sea el caso. Por lo tanto podemos decir, que este circuito, aparte de que será compatible con la tarjeta de CPU, podrá ser configurado para operar en cualquiera de los dos modos antes mencionados.

Esta etapa de desarrollo (figura III.2.3.2) contará con tres circuitos manejadores (buffers 74LS240) que nos servirán para aumentar la potencia de las señales provenientes del bus, tales como direcciones bajas, direcciones altas y líneas de control; en lo concerniente al manejo de datos se utilizará el circuito amplificador de línea bidireccional 74LS640, el cual permitirá el acceso de los datos en una u otra dirección, dependiendo si se trata de una lectura o una escritura de los mismos.

Otros circuitos bases en el diseño de esta etapa serán dos memorias tipo PROM de 256 x 4 bits (82S129) que aunadas a los tres circuitos integrados tales como el 74LS11 compuertas AND tres entradas, el 74LS34 compuertas Inversoras y el 74LS27 compuertas NOR tres entradas, nos servirán para decodificar las direcciones correspondientes al periférico o periféricos que vayan a ser conectadas a esta etapa.

Cada memoria será grabada de forma tal que, sólo las direcciones correspondientes al periférico podrán habilitar a uno

de los tres bits de salida que serán utilizados para generar las habilitaciones de los integrados (chip select) CS que sean necesarios, ya sea del tipo negado o no negado.

La circuitería que compondrá a esta etapa será común a las tarjetas de todos los periféricos del μP , pues nos proporcionará las señales de direcciones, datos y control al dispositivo periférico desde los puntos de conexión denominados K1, K2, ..., K5. De esta manera, alguna de las tarjetas diseñadas para este equipo tomarán como base esta etapa de desarrollo.

Esta etapa de desarrollo podrá configurarse para que el dispositivo periférico trabaje, ya sea en el modo No Multiplexado o en modo Multiplexado; Para tal efecto, el circuito de desarrollo deberá configurarse según el modo a operar.

Para la configuración del modo, se contará con un puente denominado J1, que deberá de tener la posición de 2-1 para la configuración del modo Multiplexado, de tal forma, que el bit 4 de salida de la memoria EPROM U4 (Decodificador de direcciones bajas) habilitará la selección de la memoria EPROM U9 (Decodificador de direcciones altas). Para el modo 5, el puente deberá de conectarse en la posición 2-3 para dejar afuera la decodificación de las direcciones altas U9 y para habilitar la selección de U4, tal y como se hace referencia en la figura III.2.3.2.

El circuito integrado U1 es un excitador inversor cuyas terminales 1 y 19 se conectarán a tierra de manera que siempre está habilitado para dejar pasar las señales de control hacia los puntos de conexión denominados K2.

El circuito integrado U2 es un excitador bidireccional (transmisor-receptor inversor) que utilizará la combinación de una o tres señales de CS para dejar pasar los datos y la señal de \bar{R}/W para determinar el sentido en el que estos serán transferidos. Una vez que se tiene presente la señal \bar{O} en estado bajo, los datos serán transferidos hacia el bus maestro cuando la señal \bar{R}/W este

en estado bajo y hacia el periférico cuando esa señal se encuentre en estado alto, para ambos modos de configuración. Los datos serán recopilados a través de la terminal K3.

Los circuitos integrados U3 y U5 son manejadores inversores que siempre estarán habilitados para las direcciones bajas y direcciones altas respectivamente, en ambos modos de operación. Las señales de las direcciones bajas serán recopiladas por la terminal K4 y las direcciones altas por la terminal K1.

El circuito integrado U8 consta de 3 compuertas AND de 3 entradas destinadas a generar 3 señales de circuito seleccionado, a saber: CS1, CS2 y CS3.

El circuito integrado U6 utiliza una de sus compuertas NOR para generar la señal de habilitación de entrada y salida de datos a partir de una o más señales de CS.

En la figura III.2.3.1 se observa la asignación de las terminales donde llegan las señales de datos, direcciones y control.

En la figura III.2.3.2 se observa el diagrama eléctrico de la etapa de desarrollo.

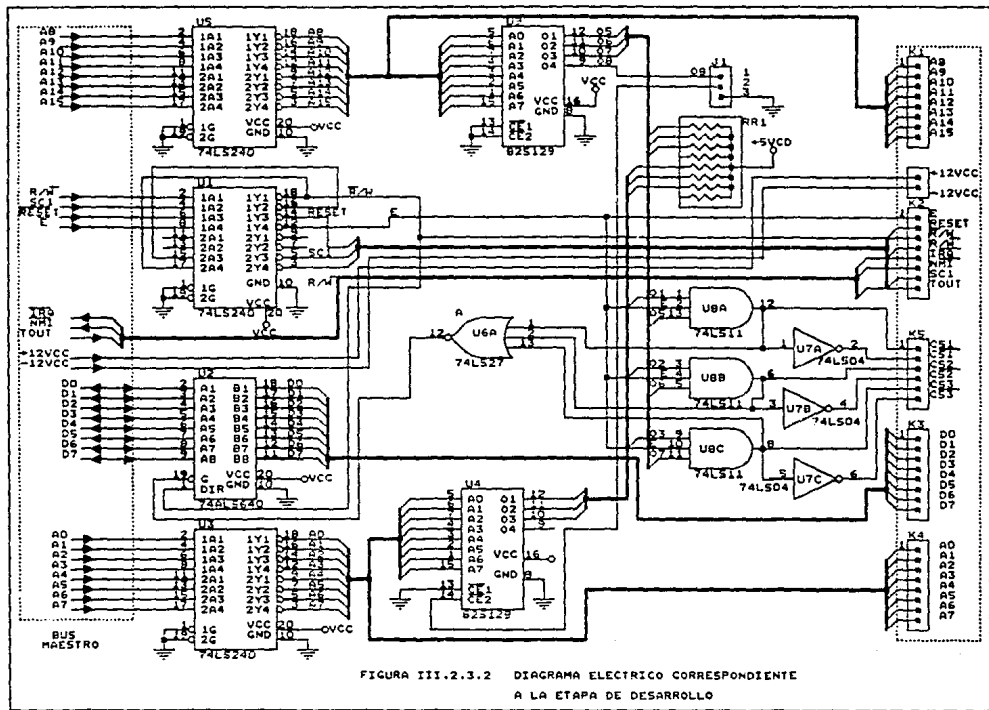


FIGURA III.2.3.2 DIAGRAMA ELECTRICO CORRESPONDIENTE
A LA ETAPA DE DESARROLLO

CONECTOR K1	
No. DE CONEXION	SEÑAL
1	AB
2	AP
3	A10
4	A11
5	A12
6	A13
7	A14
8	A15

CONECTOR K2	
No. DE CONEXION	SEÑAL
1	E
2	RESET *
3	R/V **
4	R/V ***
5	IRQ *
6	NMI *
7	SCI
8	TOUT *

CONECTOR K3	
No. DE CONEXION	SEÑAL
1	D0
2	D1
3	D2
4	D3
5	D4
6	D5
7	D6
8	D7

CONECTOR K4	
No. DE CONEXION	SEÑAL
1	A0
2	A1
3	A2
4	A3
5	A4
6	A5
7	A6
8	A7

CONECTOR K5	
No. DE CONEXION	SEÑAL
1	CS1
2	CS1*
3	CS2
4	CS2*
5	CS3
6	CS3*

CONECTOR DE VOLTAJES	
No. DE CONEXION	SEÑAL
1	+12 VCC
2	-12 VCC

- * SE ALES NEGADAS
- ** SE AL DE LECTURA NEGADA
- *** SE AL DE ESCRITURA NEGADA

FIGURA III.2.3.1 ASIGNACION DE LAS TERMINALES DE LAS SE ALES UTILIZADAS EN LA ETAPA DE DESARROLLO.

III.2.4 TARJETA DE CONVERSION ANALOGICA - DIGITAL (CAD).

La tarjeta para la conversión Analógico a Digital (figura III.2.4.6) contará con 8 canales de entrada diferencial. Se encargará de muestrear todos los parámetros analógicos y convertir el voltaje equivalente a un código digital de 12 bits, que luego se interpretará por la unidad de procesamiento.

Como se indicó anteriormente la tarjeta de conversión A/D tendrá la capacidad de muestrear 8 parámetros analógicos y dado que el convertidor A/D utilizado cuenta con una sola entrada, entonces se necesitará el uso de un esquema de multiplexión del canal deseado.

Los multiplexores analógicos seleccionarán una de las entradas para conversión y la conectarán a la salida, esta selección será regida por una lógica de control.

Cabe mencionar que la tarjeta del CPU direccionará al multiplexor de acuerdo a las direcciones establecidas en la tabla III.2.4.1

DIRECCION	ORDEN PARA EL CONVERTIDOR
120H	INICIO DE CONV. CANAL 1
121H	INICIO DE CONV. CANAL 2
122H	INICIO DE CONV. CANAL 3
123H	INICIO DE CONV. CANAL 4
124H	INICIO DE CONV. CANAL 5
125H	INICIO DE CONV. CANAL 6
126H	INICIO DE CONV. CANAL 7
127H	INICIO DE CONV. CANAL 8
128H	LECTURA DE 6 BITS MENOS SIGNIFICATIVOS
129H	LECTURA DE 6 BITS MAS SIGNIFICATIVOS

FIGURA III.2.4.1 DIRECCIONES ASIGNADAS PARA EL CAD

Las direcciones ahí indicadas podrán cambiarse a cualesquiera que se elijan, pero sin modificar los 3 bits menos significativos. Los tres bits menos significativos de las direcciones ahí indicadas serán usadas para seleccionar uno de las 8 entradas de los multiplexores analógicos HI508 (U17 y U18, de la figura III.2.4.6), y conectarla a la salida de los mismos. Las terminales 8 de U17 y U18, proporcionarán la entrada no inversora e inversora respectivamente del amplificador diferencial.

El circuito integrado 74LS175 (U11) contará con 4 biestables tipo D disparados por flanco positivo, los cuales tienen la finalidad de memorizar los 3 bits menos significativos A2, A1 y A0 de las direcciones antes mencionadas, tal como se indica en la tabla III.2.4.2, cuando la señal de habilitación es activada.

DIRECCION	3 BITS MENOS SIGNIFICATIVOS			CANAL SELECCIONADO
	A2	A1	A0	
120H	0	0	0	1
121H	0	0	1	2
122H	0	1	0	3
123H	0	1	1	4
124H	1	0	0	5
125H	1	0	1	6
126H	1	1	0	7
127H	1	1	1	8

FIGURA III.2.4.2 CANAL SELEC. CON LOS 3 BITS MENOS SIGNIFICATIVOS DE LAS DIRECCIONES ASIGNADAS

La utilización de este circuito se justifica por el hecho de que es necesario que el canal conectado a la salida, debe permanecer seleccionada durante el tiempo que dure la conversión.

La decodificación de las direcciones anteriormente mencionadas será realizada por una lógica de control, lo cual realizará funciones tales como seleccionar uno de los canales analógicos mediante los 3 bits menos significativos de las direcciones correspondientes.

En este caso, el selector CS1, siendo activo será sincronizado con la señal de R/\bar{W} a través de una compuerta NAND (U12A) cuya salida estará conectada a la terminal 9 del biestable tipo D (U11) a través del amplificador inversor 74LS240 (U13B).

Una vez que el canal haya sido seleccionado, la señal pasará a través de los multiplexores analógicos, y llegan a un amplificador de instrumentación.

El rango de entrada de voltaje diferencial de las señales analógicas es de cero a un volt. En esta aplicación el amplificador de instrumentación tendrá la función de amplificar este voltaje a 5 veces el valor del voltaje de entrada.

El amplificador de instrumentación que se utilizará es el C.I. A.D.521 (U21) debido a: el máximo rechazo a modo común, bajo ruido, exactitud y flexibilidad que ofrece.

De esta forma la ganancia podrá ajustarse de tal forma que el voltaje de salida será entonces $V_{sal} = G \times V_{ent}$, donde G es la ganancia de instrumentación.

La señal ya amplificada llegará a un circuito de muestreo y retención, antes de pasar al convertidor.

Esta etapa se hace necesaria ya que si el voltaje analógico varía durante el proceso de conversión, este puede ser interpretado incorrectamente.

Con el circuito de Muestreo y Retención se mantendrá constante una muestra de voltaje analógico en todo el tiempo en que la conversión A/D se lleve a cabo. Los componentes utilizados son el C.I. LF 398N (U20) y el capacitor de retención C23.

La retención de la muestra será comandada por el complemento de la señal que indica que la conversión se ha realizado, proporcionada por el convertidor A/D y proviene de U13B.

El componente principal, como ya se mencionó, será el convertidor del tipo de Aproximaciones Sucesivas, se utilizará por su alta resolución y por la velocidad de conversión de 100 μ segundos típico.

Un convertidor de aproximaciones sucesivas digitaliza una señal por comparación de entrada desconocida contra un voltaje preciso que toma como referencia el convertidor.

Esta referencia de voltaje es necesaria debido a que el convertidor A/D empleado, requiere la aplicación de un voltaje de precisión de +5V c.d. Este voltaje es utilizado como referencia positiva para llevar a cabo las comparaciones que realiza internamente.

Para obtener una referencia de voltaje lo mas alta posible, se utilizará una referencia de voltaje de precisión de +5V c.d. LM336-5 (D1).

Esta tarjeta estará configurada para un tiempo de conversión de 180 μ segundos, ya que depende de la frecuencia del microprocesador, la cual será dividida entre 16 por el contador sincrónico de 4 bits (U10) para tener la frecuencia del reloj del convertidor A/D de 62.5KHz.

La única señal de control externa que necesitará el convertidor para realizar su labor será la de inicio de conversión (\overline{SC}), que será proporcionada por una lógica de control.

Este pulso de inicio de conversión será obtenida cuando la salida de una compuerta NAND (U12A) proporcione un flanco descendente (originado por la activación de las señales SCI y escritura) a la terminal de disparo del circuito monoestable (U19A). En la terminal 7 de este circuito se obtendrá, finalmente la señal de inicio de conversión (\overline{SC}) para ser utilizada por el convertidor A/D (U16 terminal 13).

Al finalizar la tarea de conversión de una señal analógica a digital, el convertidor A/D enviará una señal donde se indica que la conversión se a completado.

Esta señal de fin de conversión completa (\overline{CC}) será proporcionada a través de la terminal 14 del convertidor A/D por medio de una señal con un nivel lógico bajo.

La figura III.2.4.3 contempla el diagrama de tiempos de las 2 señales \overline{SC} y \overline{CC} .

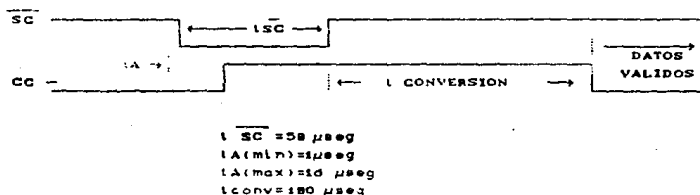


FIGURA III.2.4.3 DIAGRAMA DE TIEMPOS DE LAS SEÑALES \overline{SC}
Y \overline{CC}

La transición del nivel alto a bajo de la señal \overline{CC} disparará un monoestable (U19B) para generar un pulso de nivel bajo de 50 μseg y se conectará directamente a la terminal de habilitación de un amplificador inversor (U13B) dando origen a una interrupción mascarable a través de la línea correspondiente a \overline{IRQ} (si así se configurará).

La señal \overline{CC} será también pasada a la línea del dato 7 para que puede ser leída reiteradamente por el microprocesador para saber si la conversión a finalizado, en este caso se tendrá en el bus de datos un nivel lógico alto.

Una vez que el microprocesador se haya enterado que la conversión se ha realizado se tendrá que proceder a la lectura de los 12 bits, los cuales contendrán el valor digital equivalente al valor analógico previamente convertido.

Estos 12 bits serán divididos en 2 palabras de 6 bits cada uno, donde para la lectura de la palabra correspondiente a los 6 bits menos significativos, se tendrá que direccionar la lectura de estos bits, estas direcciones activarán al selector y sincronizándose con la señal de lectura por medio de una compuerta

NAND (U12C) para habilitar al buffer 4502 (U15) y así permitir el acceso al bus de datos de estos bits menos significativos.

Por lo que respecta a la lectura de la palabra correspondiente a los 6 bits más significativos, una vez realizada la lectura de los 6 bits menos significativos, el microprocesador proporcionará las direcciones necesarias para la habilitación del selector que a la vez se sincronizarán con la señal de lectura por medio de (U12D) para dar paso a estos 6 bits mas significativos. que el convertidor A/D otorga al Bus Maestro.

La tarjeta del convertidor A/D presentará en la parte superior un conector (CCAD), por donde serán suministrado los voltajes diferenciales de algunas señales.

Estos voltajes se conectarán directamente a los multiplexores analogicos (U17), los cuales dejarán pasar los voltajes de la señal correspondiente. dependiendo de las direcciones proporcionadas por el microcomputador. este procedimiento fue explicado anteriormente.

En la tabla III.2.4.4 se muestra la asignación del conector superior de la tarjeta del convertidor A/D.

Esta tarjeta podrá configurarse de 3 maneras posibles mediante la disponibilidad de 4 puentes.

La opción 1 será requerida para proporcionar alimentación de +5 V c.d. a través de la terminal 1 del conector CCAD.

La opción 2 se utilizará cuando los 7 canales conectados permanentemente sean insuficientes. y se necesite la adición de otro canal.

NUMERO DE CONEXION	SEÑAL
1	+SVCP.
2	NO UTILIZADA
3	NO UTILIZADA
4	NO UTILIZADA
5	VOL. DE LODO 1 (+)
6	VOL. DE LODO 1 (-)
7	VOL. DE LODO 2 (+)
8	VOL. DE LODO 2 (-)
9	VOL. DE LODO 3 (+)
10	VOL. DE LODO 3 (-)
11	FLUJO DE LINEA (+)
12	FLUJO DE LINEA (-)
13	CARGA AL GANCHO (+)
14	CARGA AL GANCHO (-)
15	PRESION DE BOMBEO (+)
16	PRESION DE BOMBEO (-)

FIGURA III.2.4.4 ASIONACION DEL CONECTOR SUPERIOR DE LA TARJETA DEL CAD.

La opción 3 será utilizada cuando se quiera enviar una interrupción mascarable (IRQ) hacia el microcomputador, indicando con ello que la conversión ha finalizado. Cuando el puente quede abierto se entenderá que se debe realizar la lectura del dato 7 para enterarse que la conversión ha terminado.

En la tabla III.2.4.5 se resume las posibles configuraciones de la tarjeta del convertidor A/D.

En el diagrama III.2.4.6 se muestra el diagrama eléctrico correspondiente al Convertidor Analógico/Digital.

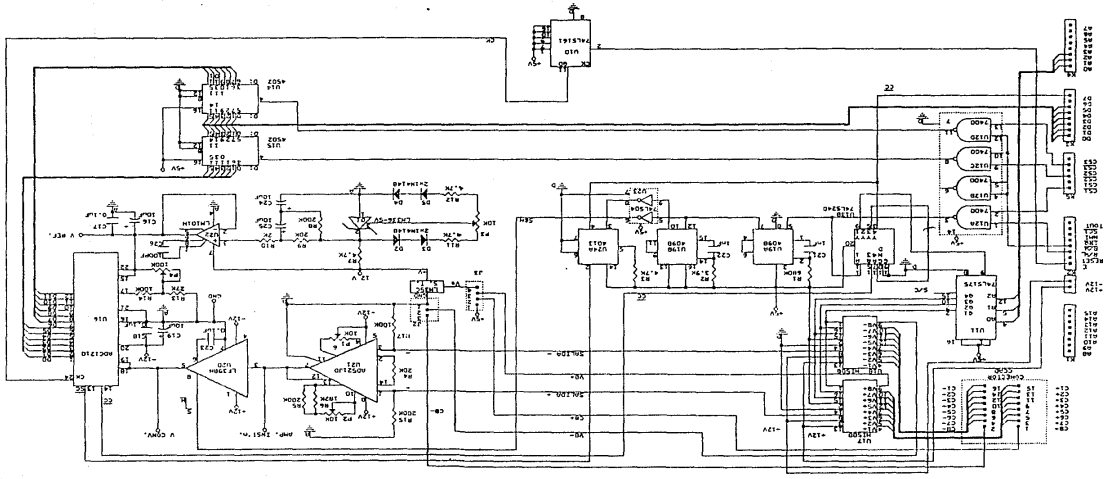
OPCION	TIPO DE CONFIGURACION	PUENTES A USAR
1	PROPORCIONA +5VCC A LA TERMINAL 1 DEL CONECTOR CCAD	1 y 2 J3
2	CONECTOR SENSOR DE TEMPERATURA A LOS CANALES B- Y B- DE LOS MULTIPLEXORES ANALOGICOS	1 y 2 J2 3 y 4 J3
3	RECEPCION DE LA SEÑAL DEL CANAL B DEL BLOQUE DE ACONDICIONAMIENTO.	2 y 3 J2 2 y 3 J3
4	PROPORCIONA LA INTERRUPCION DE LA CONVERSION CONCLUIDA POR IRQ	1 y 2 DE J4

FIGURA III.2.4.5 POSIBLES CONFIGURACIONES DE LA TARJETA DEL CONVERTIDOR ANALOGICO DIGITAL.

III.2.5 TARJETA DE ADAPTADOR DE PERIFERICOS (PIA).

La Tarjeta de Adaptador de Periféricos (figura III.2.5.4) permitirá la comunicación, en forma paralela, entre la unidad de procesamiento y los dispositivos externos (periféricos) que entreguen señales digitales al equipo.

FIGURA III.7.1.6. DIAGRAMA ELÉCTRICO CORRESPONDIENTE A LA MATRIZ DE CONVERSIÓN ANALÓGICO/DIGITAL.



El componente principal de esta tarjeta será un Adaptador para interfaz con periférico (PIA), el cual esta disponible en un encapsulado (MC6821) lo que nos permitirá un alto grado de flexibilidad en la operación global de las interfaces. Esta tarjeta consta de 2 PIA's.

Dentro de las características de esta tarjeta estan las siguientes: Contar con un bus de datos bidireccionales de 8 bits, por donde se lleva a cabo la transferencia de información de/o hacia la tarjeta de Adaptador de Periféricos y el CPU. Esta comunicación será controlada por señales tales como:

- a) Señal de Reloj (Enable \bar{E}).- Esta será la unica señal de tiempo suministrada a esta Tarjeta y proviene del μP .
- b) Señal de Lectura\Escritura ($R\bar{W}$).- Esta señal será generada por el μP y se usará para controlar la transferencia de información al Bus de Datos. Un Nivel bajo en esta linea indicará una transferencia de datos del μP a la PIA y un estado alto indicará una transferencia de información al bus de datos. Cabe mencionar que estas operaciones serán realizadas en sincronia con la señal de reloj (\bar{E}) y cuando la tarjeta haya sido seleccionada.
- c) Reestablecimiento (\overline{RESET}) Esta señal se activará por un nivel bajo y será utilizada para inicializar todos los registros de la PIA a un estado de cero lógico.

Esta tarjeta podrá ser direccionada en base a tres líneas de seleccion de integrado (Chip Select) que presenta cada PIA.

Estas líneas de selección ($CS0, CS1$ y $\overline{CS2}$) serán utilizadas para seleccionar a cada PIA, en donde la línea $\overline{CS2}$ de cada PIA se conectará directamente a tierra, quedando así habilitada. mientras que las otras dos líneas de selección ($CS1$ y $CS0$) serán cortocircuitadas entre si y conectadas directamente a un selector que es activado por el CPU. Esta activación dependerá de las condiciones establecidas en la figura III.2.5.1

DIRECCION	PIA SECCIONADA
104H	PIA 1
105H	PIA 1
106H	PIA 1
107H	PIA 1
108H	PIA 2
109H	PIA 2
10AH	PIA 2
10BH	PIA 2

FIGURA III.2.5.1 DIRECCIONES A LAS QUE RESPONDE ESTA TARJETA.

Esta tarjeta contará con dos puertos de datos periféricos (PA0-PA7 y PB0-PB7) bidireccionales de ocho bits cada uno por PIA. A través de estos puertos será accesada la información proveniente de los periféricos. Cada puerto contará con un registro de control, un registro de dirección de datos y un registro de datos periféricos; los registros de control y los registros de dirección de datos, serán usados para controlar los datos que entran y salen por cada puerto, mientras que el registro de datos periféricos manejará directamente los datos provenientes del periférico a la interfaz y viceversa.

Cada línea de los puertos de datos periféricos antes mencionados se pueden programar para que actúen como entradas o salidas. Esto se logra colocando en el registro de dirección de datos un uno si va a ser una salida o un cero si va a ser una entrada en el bit que corresponde a la línea.

Cada PIA consta de dos líneas de entrada de interrupción (CB1 y CA1), las cuales serán utilizadas para indicar que el periférico tiene información para ser accesada.

Además cuenta con otras dos líneas (CB2 y CA2) que pueden ser utilizadas para interrupción a la PIA o como salidas al periférico.

Esta tarjeta contará con dos conectores de 26 terminales cada uno (CPP1 y CPP2). Por medio de estos conectores se logrará la adquisición de las señales digitales provenientes del exterior, y a la vez se podrán enviar señales para señalización de control de periféricos. En la figura III.2.5.2 se observa la asignación del conector CPP1 y en la figura III.2.5.3 la asignación del conector CPP2.

En la figura III.2.5.4 se muestra el diagrama eléctrico de la tarjeta Adaptador de Periféricos.

NO. DE TERMINAL	SEÑAL
1	+ 5 VCD.
2	NO UTILIZADA
3	NO UTILIZADA
4	NO UTILIZADA
5	TIERRA
6	TIERRA
7	STROBE DE LA BOTONERA
8	STROBE DEL TECLADO
9	RPM
10	PROFUNDIDAD
11	NO UTILIZADA
12	NO UTILIZADA
13	NO UTILIZADA
14	NO UTILIZADA
15	ACTIVA LED DEL BOTON 2 (VIAJE)
16	ACTIVA ALARMA VISUAL LIMITE BAJO
17	ACTIVA LED DEL BOTON 1 (DESACT.)
18	ACTIVA ALARMA VISUAL LIMITE ALTO
19	ACTIVA ALARMA SONORA
20	BIT 3 DE TECLADO
21	BIT 2 DE BOTONERA
22	BIT 2 DE TECLADO
23	BIT 1 DE BOTONERA
24	BIT 1 DE TECLADO
25	BIT 0 DE BOTONERA
26	BIT 0 DE TECLADO

FIGURA III. 2. 5. 2 ASIGNACION CORRESPONDIENTE AL CONECTOR CPP1

NO. DE TERMINAL	SEÑAL
1	NO UTILIZADA
2	NO UTILIZADA
3	NO UTILIZADA
4	NO UTILIZADA
5	NO UTILIZADA
6	NO UTILIZADA
7	NO UTILIZADA
8	NO UTILIZADA
9	EPM1
10	EPM2
11	NO UTILIZADA
12	NO UTILIZADA
13	NO UTILIZADA
14	NO UTILIZADA
15	NO UTILIZADA
16	NO UTILIZADA
17	NO UTILIZADA
18	NO UTILIZADA
19	NO UTILIZADA
20	NO UTILIZADA
21	NO UTILIZADA
22	NO UTILIZADA
23	NO UTILIZADA
24	NO UTILIZADA
25	NO UTILIZADA
26	NO UTILIZADA

FIGURA III. 2. 5. 8 ASIGNACION CORRESPONDIENTE AL CONECTOR CFF2

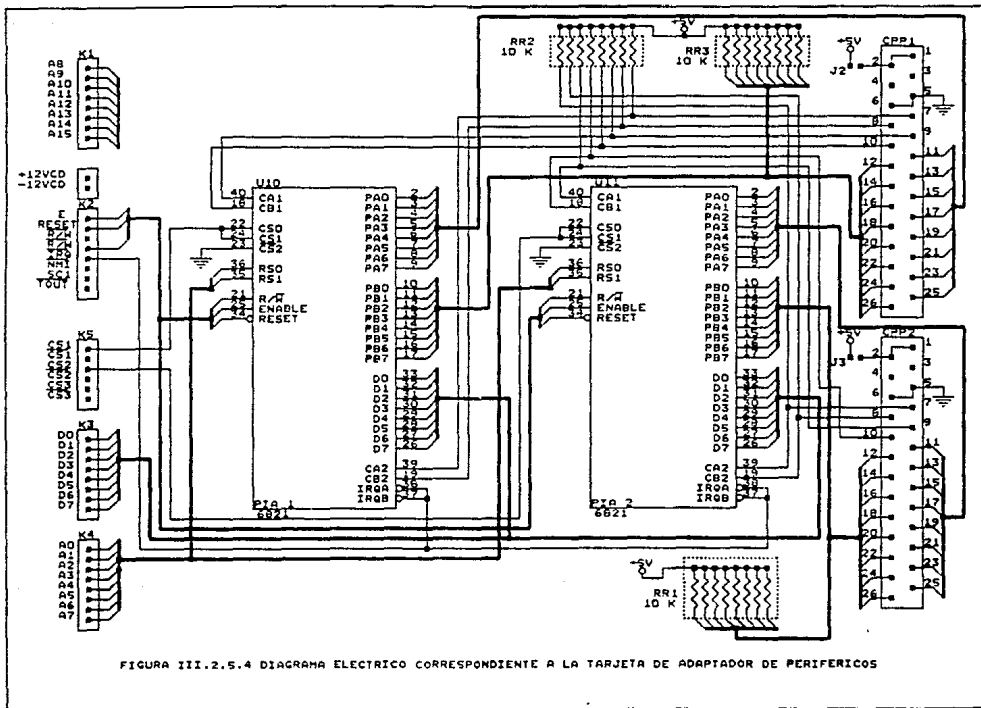


FIGURA III.2.5.4 DIAGRAMA ELECTRICO CORRESPONDIENTE A LA TARJETA DE ADAPTADOR DE PERIFERICOS

III.2.6 TECLADO (THEX).

La tarjeta de teclado nos servirá como una interfaz de comunicación entre el hombre y el equipo.

Esta tarjeta (figura III.2.6.2) contará con una serie de características las cuales la hacen muy útil para el manejo de el equipo, siendo estas las siguientes:

- a) Contendrá 16 teclas, lo que forma un teclado hexadecimal.
- b) Un circuito eliminador de rebotes.
- c) Contará con una señal de aviso (strobe) que será usada como petición de interrupción.
- d) Contará con diodos emisores de luz para verificar la correcta decodificación de la tecla presionada.
- e) Solo requerirá cinco volts para su operación.

El teclado hexadecimal irá conectado directamente a un codificador de 16 X 4. Este codificador (HDO165) se conectará en forma directa a las 16 teclas y tendrá la función de presentar el equivalente binario (4 bits) de cualquiera de las teclas que sea presionada.

Los datos entregados por este codificador serán enviados directamente hacia 4 retenedores tipo D (74LS175); estos datos no serán transferidos por los retenedores hasta que sean activados. La señal que activa esta transferencia de datos se generará a través de dos multivibradores monostables (74LS123). Los multivibradores originarán un doble retardo antes de proporcionar los datos a través de los retenedores tipo D. Este retardo será lo que evite los rebotes al ser presionada la tecla.

Al pasar la información a través de los retenedores se mandará hacia los diodos emisores de luz, los cuales nos indican

la tecla que fue presionada y a su vez esta información será transferida al conector CTHEX donde estará lista para ser procesada.

Otra señal que será generada en forma alterna, con la codificación de la tecla será la señal de activación (Strobe) que se utilizará para indicar que fue presionada alguna tecla.

Esta señal de activación (Strobe) será generada por un retenedor tipo D (74LS74), la entrada a este retenedor siempre se encontrará en estado alto, y la señal que permitirá el paso de este dato será generada también por los dos multivibradores monoestables antes mencionados.

Esta tarjeta presentará un conector por donde serán transferidos los datos hacia el exterior de la tarjeta.

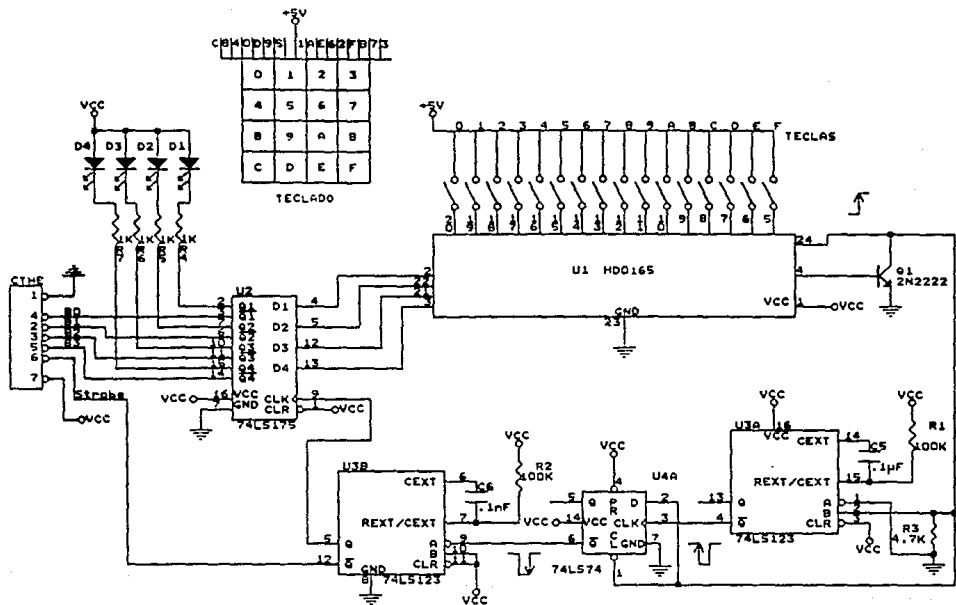
Este conector es denominado por las siglas CTHEX y su asignación se presenta en la figura III.2.6.1.

NO. DE TERMINAL	SEÑAL
1	OND
2	DATO A
3	DATO B
4	DATO C
5	DATO D
6	STROBE DEL TECLADO
7	VCD.

NOTA: EL DATO A ES EL MENOS SIGNIFICATIVO.

FIGURA III.2.6.1 ASIGNACION CORRESPONDIENTE AL CONECTOR CTHEX.

La figura III.2.6.2 muestra el diagrama eléctrico correspondiente a el teclado hexadecimal (THEX).



• Todos los C.I. tienen su capacitor de desacoplo de .1µF (C1 a C4).

FIGURA III.2.6.2 DIAGRAMA ELECTRICO CORRESPONDIENTE AL TECLADO

III.2.7 BOTONERA (BOT).

La Botonera es una tarjeta que nos permitirá tener acceso y control, en forma rápida y directa, sobre algunas funciones que son importantes en la operación del equipo.

Cada una de las funciones, o comandos, se activarán con tan solo oprimir cualquiera de los 4 botones de los que constará esta tarjeta.

En el momento que sea presionado uno de estos botones se generará un nivel bajo que será registrado por el circuito codificador 74LS147 (U3 de la figura III.2.7.2), cuya función será la de proporcionar el equivalente binario del botón que fue presionado. esta información será dirigida hacia cuatro retenedores tipo D de un circuito integrado 74LS175 (U1), los cuales no permitirán el paso de esta información hasta que una señal de reloj la active.

La señal de reloj que permitirá el paso de la información será generada de la siguiente forma: el nivel bajo que se presente al presionar cualquiera de los botones, también se mandará hacia una compuerta NAND de 8 entradas (74S30-U4) la cual, a su vez, generará un nivel alto en su salida que será captado por un multivibrador monoestable (74LS123-U2A), que se encargará de generar el pulso que será usado como señal de reloj para que los retenedores (U1) permitan el paso de la información hacia el conector CBOT. Por otra parte, este mismo pulso es sometido a un retardo para evitar el rebote del botón presionado, así como para la generación de la señal de activación de botonera (Strobe), la cual se enviará hacia el conector antes mencionado. El retardo será generado a través de otro multivibrador monoestable (U3B que se muestran en la figura III.2.7.2)

Cada uno de los cuatro botones que manejará esta tarjeta contará con un diodo luminoso (Led) como indicador; donde el encendido y el apagado de dos de ellos (Botones uno y dos) dependerá de una señal generada por programación; mientras que los diodos luminosos de los otros dos botones restantes (Botones tres y cuatro) solamente se encenderán mientras cuando se este presionado el botón.

El conector de esta tarjeta llamado CBOT, contará con 10 terminales en donde serán depositadas todas las señales que sean generadas por esta tarjeta para su posterior procesamiento dentro del equipo.

En la figura III.2.7.1 se muestra la asignación del conector CBOT.

NO. DE TERMINAL	SEÑAL
1	STROBE
2	OND
3	BIT 2
4	ACTIVA/DESACTIVA
5	ALARMA
6	BIT 1
7	BIT 0
8	MODO DE VIAJE
9	PERFORACION
10	VCD.

FIGURA III.2.7.1 ASIGNACION CORRESPONDIENTE AL CONECTOR CBOT.

En la figura III.2.7.2 se muestra el diagrama eléctrico de la tarjeta de botonera.

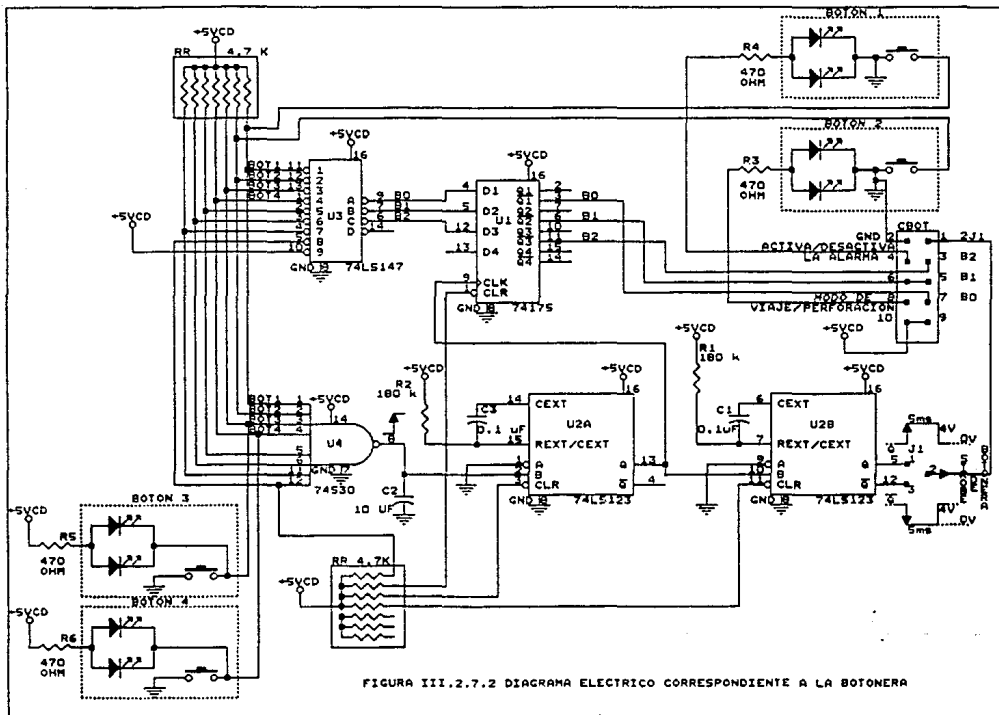


FIGURA III.2.7.2 DIAGRAMA ELECTRICO CORRESPONDIENTE A LA BOTONERA

III.2.8 TARJETA MANEJADORA DE EXHIBIDORES (MEXH).

La tarjeta manejadora de exhibidores (figura III.2.8.2) será la que se encargue de recibir la información ya procesada, de todos los parametros manejados por el equipo, para su posterior visualización.

La parte fundamental de esta tarjeta será el circuito integrado MM74C912, el cual es un manejador de exhibidores capaz de controlar hasta 6 digitos de 8 segmentos cada uno. Esta tarjeta contará con dos circuitos integrados de este tipo (U1 y U2), lo que nos ofrecerá la oportunidad de manejar hasta 12 exhibidores por tarjeta.

Cuando se requiera exhibir la información que se tenga disponible, se tendrá que mandar la información a través de 5 líneas de datos hacia esta tarjeta, donde esta información deberá de estar disponible en código BCD natural para que el circuito manejador de exhibidores convierta de este código binario al código de 7 segmentos.

Para que este circuito manejador de exhibidores empiece la conversión de un código a otro, necesitará de las siguientes señales de habilitación: 3 líneas de direcciones (A0-A2) que irán conectadas directamente a las terminales 26, 27 y 28 del manejador, se necesitará además una señal de selección de integrado que será generada por el μP al momento que direcciona a esta tarjeta, esta señal se mandará directamente a la terminal 1 (\overline{CE}) del manejador, y por ultimo las terminales 8 y 16 de este mismo circuito deberán de estar conectadas a un nivel bajo para que constantemente se refresque la información que será mandada a los exhibidores.

Cuando se cumplan todas las condiciones anteriormente mencionadas, la información que se encuentre disponible a la entrada del manejador de exhibidores, será leída por el mismo para dar inicio a el proceso de conversión de un código a otro. Una vez que la conversión se ha llevado a cabo, el manejador de exhibidores proporcionará, tanto las señales de activación de los segmentos como las señales de habilitación de cada uno de los exhibidores, esta actividad se realizará a través de 8 líneas y 6 líneas en forma respectiva.

Este equipo contará con dos tarjetas Manejadores de Exhibidores, donde la primera responderá a las direcciones 130H a la 135H y de la 138H a la 13DH y la segunda tarjeta responderá a las direcciones 140H a la 145H y de la 148H a la 14DH. A cada una de las direcciones antes mencionadas responderán cada uno de los exhibidores.

Esta tarjeta contará con un conector (CMEX) por donde serán transferidas las señales originadas por esta tarjeta hacia las tarjetas de exhibidores.

En la figura III.2.8.1 se muestra la asignación correspondiente al conector CMEXH.

En la figura III.2.8.2 se muestra el diagrama electrico correspondiente a la tarjeta manejadora de exhibidores.

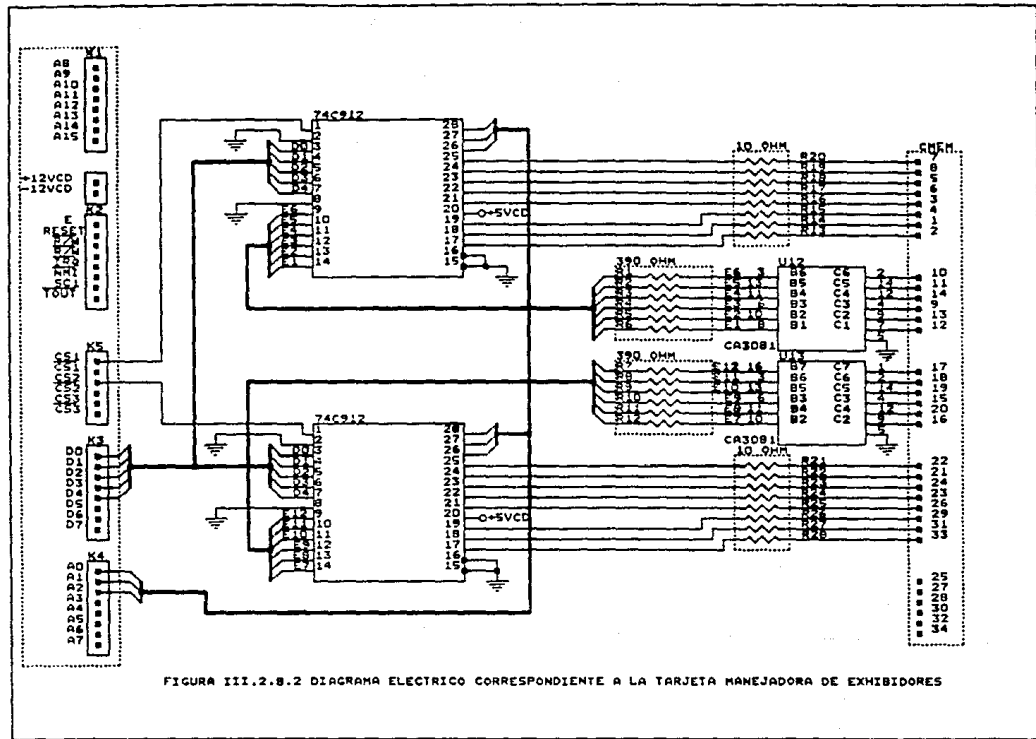


FIGURA III.2.8.2 DIAGRAMA ELECTRICO CORRESPONDIENTE A LA TARJETA MANEJADORA DE EXHIBIDORES

NO. DE TERMINAL	SEÑAL
1	SEGMENTO b DE E1 HASTA E6
2	SEGMENTO a DE E1 HASTA E6
3	SEGMENTO d DE E1 HASTA E6
4	SEGMENTO c DE E1 HASTA E6
5	SEGMENTO f DE E1 HASTA E6
6	SEGMENTO e DE E1 HASTA E6
7	SEGMENTO PD DE E1 HASTA E6
8	SEGMENTO g DE E1 HASTA E6
9	ACTIVA EXHIBIDOR 3
10	ACTIVA EXHIBIDOR 6
11	ACTIVA EXHIBIDOR 5
12	ACTIVA EXHIBIDOR 1
13	ACTIVA EXHIBIDOR 2
14	ACTIVA EXHIBIDOR 4
15	ACTIVA EXHIBIDOR 9
16	ACTIVA EXHIBIDOR 7
17	ACTIVA EXHIBIDOR 12
18	ACTIVA EXHIBIDOR 11
19	ACTIVA EXHIBIDOR 10
20	ACTIVA EXHIBIDOR 8
21	SEGMENTO q DE E7 HASTA E12
22	SEGMENTO PD DE E7 HASTA E12
23	SEGMENTO o DE E7 HASTA E12
24	SEGMENTO f DE E7 HASTA E12
25	NO UTILIZADA
26	SEGMENTO d DE E7 HASTA E12
27	NO UTILIZADA
28	NO UTILIZADA
29	SEGMENTO c DE E7 HASTA E12
30	NO UTILIZADA
31	SEGMENTO b DE E7 HASTA E12
32	NO UTILIZADA
33	SEGMENTO a DE E7 HASTA E12
34	NO UTILIZADA

FIGURA III.2.8.1 ASIGNACION CORRESPONDIENTE AL CONECTOR CMEXH.

III.2.9 EXHIBIDORES

Estas tarjetas contendrán 12 exhibidores de 7 segmentos de cátodo común, estos exhibidores tendrán la finalidad de presentar lecturas de los parámetros, con un rango de hasta tres dígitos con punto decimal en caso de ser necesario.

En este diseño se contará con dos tarjetas distintas de exhibidores, las cuales se explican a continuación.

III.2.9.1 TARJETA EXHIBIDORES 1 (EXH1)

La tarjeta de Exhibidores 1 (EXH1) (figura III.2.9.1.3), contará con 12 exhibidores (displays) de 8 segmentos con cátodo común, los cuales tendrán el propósito de presentar los valores de las lecturas realizadas a las variables.

Las señales que habilitan a cada exhibidor y a sus segmentos serán tomadas de un conector situado en la parte superior de la tarjeta denotado por las siglas (CEXH1).

La información que presentará esta tarjeta puede variar dependiendo de si el equipo se encuentra funcionando en el modo de perforación o en el modo de viaje. Si el equipo se encuentra en el modo de perforación, la tarjeta EXH1 desplegará la información de los parámetros que a continuación se nombran:

La profundidad de la barrena en los exhibidores E1 al E4.

El peso sobre la barrena en los exhibidores E5 al E6.

Carga al gancho en los exhibidores E7 al E9.

RPM en los exhibidores E10 al E12.

Si por el contrario, si el equipo esta operando en el modo de viaje, la tarjeta EXH1 desplegará la siguiente información:

Emboladas acumuladas en los exhibidores E1 al E4.

Emboladas por llenar en los exhibidores E10 al E12.

Carga al gancho en los exhibidores E7 al E9.

El resto de los exhibidores (E5 al E6) no son utilizados.

Lo anterior se puede visualizar de mejor manera en la figura III.2.9.1.1, la cual es mostrada a continuación.

EXHIBIDORES	VARIABLE QUE SE PRESENTA	
	EN MODO DE PEFORACION	EN MODO DE VIAJE
E1 A E4	PROFUNDIDAD DE BARRENA	EMBOBADAS ACUMULADAS
E5 A E6	PESO SOBRE LA BARRENA	- - - - -
E7 A E9	CARGA AL GANCHO	- - - - -
E10 A E12	REVOLUCIONES DE ROTARIA	EMBOBADAS POR LLENAR

FIGURA III.2.9.1.1.

En la figura III.2.9.1.2 muestra la asignación correspondiente al conector superior de la tarjeta CEXH1.

NO. DE TERMINAL	SEÑAL
1	ANODO B
2	ANODA A
3	ANODO D
4	ANODO G
5	ANODO F
6	ANODO E
7	ANODO PD
8	ANODO G
9	ACTIVA E3
10	ACTIVA E6
11	ACTIVA E5
12	ACTIVA E1
13	ACTIVA E2
14	ACTIVA E4
15	ACTIVA E9
16	ACTIVA E7
17	ACTIVA E12
18	ACTIVA E11
19	ACTIVA E10
20	ACTIVA E8
21	ANODO G
22	ANODO PD
23	ANODO E
24	ANODO F
25	NO UTILIZADA
26	ANODO D
27	NO UTILIZADA
28	NO UTILIZADA
29	ANODO C
30	NO UTILIZADA
31	ANODO B
32	NO UTILIZADA
33	ANODO A
34	NO UTILIZADA

FIGURA III.2.9.1.2 ASIGNACION CORRESPONDIENTE AL CONECTOR DE DE LA TARJETA DE EXHIBIDORES 1 (CEXH1.)

En la figura III.2.9.1.3 se muestra la distribución de la tarjeta de exhibidores 1 (EXH1).

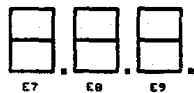


FIGURA III.2.9.1.3 DISTRIBUCION DE LOS EXHIBIDORES EN LA TARJETA EXH1.

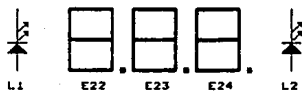
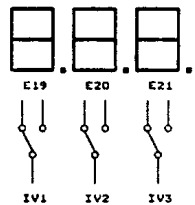
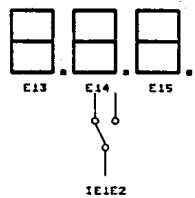


FIGURA III.2.9.2.3 DISTRIBUCION DE LOS EXHIBIDORES EN LA TARJETA EXH2.

III.2.9.2 TARJETA EXHIBIDORES 2 (EXH2)

La tarjeta de Exhibidores 2 (EXH2) (Figura III.2.9.2.5), además de estar constituida por los mismos elementos que la tarjeta EXH1 contará con cuatro interruptores o botones (push boton), donde tres de estos interruptores (IV1, IV2 y IV3) seleccionarán la presentación del parámetro volumen de lodo de las presas 1, 2 y 3 respectivamente y el interruptor cuatro (IKIE2 referido al diagrama III.2.9.2.3), seleccionará la presentación del número de emboladas de la bomba 1 o de la bomba 2. Esta conmutación se controlará en base a un circuito eliminador de rebotes de los botones y a un multivibrador biestable tipo Toggle.

La información que presenta esta tarjeta también dependerá del modo en que este operando el equipo. Si este se encuentra en el modo de perforación, los parámetros serán visualizados en el siguiente orden:

EPM en los exhibidores E13 al E15.

Presión de bombeo por los exhibidores E16 al E18.

Volumen de lodo por los exhibidores E19 al E21.

Ganancia o Perdida de lodo por los exhibidores E22 al E24.

Si por el contrario si el equipo se encuentra operando en el modo de viaje, la tarjeta EXH2 mostrará los siguientes parámetros:

Flujo de línea en los exhibidores E16 al E18.

Volumen de lodo en los exhibidores E19 al E21.

Ganancia o Perdida de lodo en los exhibidores E22 al E24.

El resto de los exhibidores no son usados para este modo.

Lo anterior se puede visualizar de mejor manera en la tabla III.2.9.2.1, la cual se muestra a continuación.

EXHIBIDORES	VARIABLE QUE SE PRESENTA	
	EN MODO DE PEFORACION	EN MODO DE VIAJE
E13 A E15	EMBOBADAS POR MINUTO	-----
E16 A E18	PRESION DE BOMBEO	FLUJO DE LINEA
E7 A E9	VOL. DE LODO	VOL. DE LODO
E10 A E12	GANANCIA O PERDIDA	GANANCIA O PERDIDA

FIGURA III. 2. 9. 2. 1

En la figura III.2.9.2.2 se muestra la asignación correspondiente a los conectores superiores de la tarjeta CEXH2.

En la figura III.2.9.2.3 se muestra la distribución de la tarjeta de exhibidores 2 (EXH2).

NO DE TERMINAL	SEÑAL
1	ANODO B
2	ANODO A
3	ANODO D
4	ANODO C
5	ANODO F
6	ANODO E
7	ANODO PD
8	ANODO G
9	ACTIVA E15
10	ACTIVA E18
11	ACTIVA E17
12	ACTIVA E13
13	ACTIVA E14
14	ACTIVA E16
15	ACTIVA E21
16	ACTIVA E19
17	ACTIVA E24
18	ACTIVA E23
19	ACTIVA E22
20	ACTIVA E20
21	ANODO G
22	ANODO PD
23	ANODO E
24	ANODO F
25	NO UTILIZADA
26	ANODO D
27	NO UTILIZADA
28	NO UTILIZADA
29	ANODO C
30	NO UTILIZADA
31	ANODO B
32	NO UTILIZADA
33	ANODO A
34	NO UTILIZADA

FIGURA III. 2. P. 2. 1 ASIGNACION CORRESPONDIENTE AL CONECTOR DE LA TARJETA DE EXHIBIDORES2 (CEXH2).

III.2.10 TARJETA DE INTERCONEXIONES (ICT).

La principal función de la tarjeta de interconexiones será la de recolectar y distribuir las señales provenientes del bus de acondicionamiento hacia algunas de las diversas tarjetas que componen al equipo, así como también la de enviar señales que habiliten o deshabiliten el funcionamiento de una actividad en particular.

Esta tarjeta contará con 8 conectores para la recolección y distribución de señales antes mencionada.

Para tener una idea amplia de la función que realizará la tarjeta de interconexiones, en la figura III.2.10.1 se enlistan las principales actividades que realizará esta tarjeta tomando como referencia el diagrama a bloques de la figura III.2.10.2.

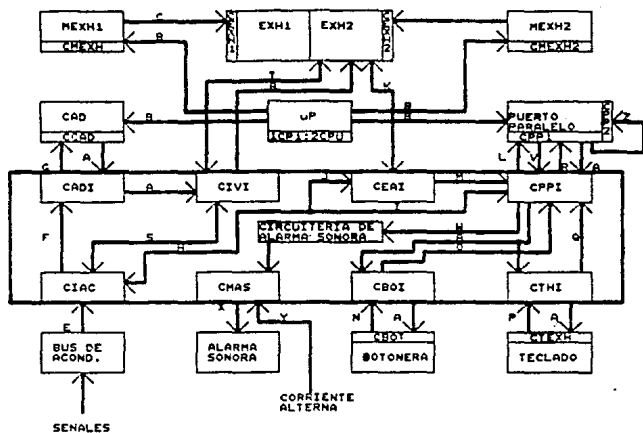


FIGURA III.2.10.2 DIAGRAMA A BLOQUES DE LA TARJETA DE INTERCONEXIONES

REFERENCIA A FIGURA III.2.1.9.2	S E A L E S
A	VOLTAJE DE ALIMENTACION.
B	BUS MAESTRO.
C	ACTIVACION DE LOS EXHIBIDORES E1 A E12.
D	ACTIVACION DE LOS EXHIBIDORES E13 A E24.
E	SE ALES PROVENIENTES DE LA ETAPA DE ACONDICIONAMIENTO.
F	SE ALES ANALOGICAS ACONDICIONADAS, INCLUYENDO EL CONTROL SOBRE LA VARIABLE VOLUMEN DE LODO POR LOS INTERRUPTORES 1 A 3.
G	SE ALES ANALOGICAS QUE SERAN ENVIADAS A LA ETAPA DE CONVERSION ANALOGICA/DIGITAL.
H	ALGUNAS SE ALES ANALOGICAS SERAN TRANSFERIDAS INTERNAMENTE POR LA TARJETA DE INTERCONEXIONES
I	SON TRANSFERIDAS LAS SE ALES DE RPM Y PROFUNDIDAD.
J	SON TRANSFERIDAS LAS SE ALES DE EPM1 Y EPM2.
K	INDICACION DE ACTIVACION PARA LOS LEDS DE ALARMA DE NIVEL BAJO Y ALARMA DE NIVEL ALTO.
L	SE COLECTARA LA SENAL DE RESPUESTA DESPUES DE SELECCIONAR EPM1 O EPM2 CON EL INTERRUPTOR 4.
M	ENVIAR SE ALES HACIA EL PUERTO PARALELO PARA INDICACION DE ACTIVADO DE LOS LEDS DE LA BOTONERA.
N	LAS SE ALES EPM1 Y EPM2 SERAN MANDADAS AL CONECTOR CFF1 CON INDICACION DE ACTIVACION PARA L1 Y L2.
O	SE COLECTARAN LOS BITS PROVENIENTES DE LA BOTONERA. ENVIARA LA SE AL DE ACTIVACION PARA LOS LEDES DE LA BOTONERA.
P	LOS BITS DE BOTONERA SERAN TRASFERIDOS HACIA EL CONECTOR CFF1. ACTIVACION DE LEDS DE BOTONERA HACIA CBO1.
Q	BITS DE TECLADO.
R	BITS DE TECLADO.
S	ENVIARA LOS BITS DEL TECLADO Y DE LA BOTONERA HACIA EL PUERTO PARALELO.
T	VOLUMEN DE LODO ACONDICIONADA HACIA CIVI
U	LAS SENALES DE LAS VARIABLES DE VOLUMENES DE LODOS SERAN ENVIADAS A LA TARJETA DE EXH2 DONDE POR MEDIO DE 3 INTERRUPTORES SE DECIDE SI LA SENAL SERA CONTABILIZADA O NO. ESTAS SENALES SERAN RETORNADAS PARA SABER CUAL ES EL PASO A SEGUIR.
V	EPM1 O EPM2.
W	ACTIVACION DE ALARMA SONORA.
X	ACTIVACION DE ALARMA SONORA.
Y	ACTIVACION DE ALARMA SONORA.
Z	127 VCA PARA AKRAMA SONORA.
	DOS PUNTES DE EPM1 Y EPM2 AL CONECTOR CFF2

FIGURA III.2.10.1 ASIGNACION DE LA TARJETA DE INTECONEXIONES

III.3 TARJETAS DE ACONDICIONAMIENTO

Las tarjetas de acondicionamiento tendrán como finalidad primordial, normalizar las señales provenientes del pozo de perforación para que posteriormente puedan ser procesadas por la UNIDAD LOCAL II.

A continuación se explican cada una de las tarjetas, propias de la etapa de acondicionamiento.

III.3.1 BUS DE ACONDICIONAMIENTO (BAC)

La tarjeta del bus de acondicionamiento servirá como soporte a las demás tarjetas propias de este diseño, puesto que proporcionará los voltajes y señales necesarias para el funcionamiento óptimo de todo el equipo. Además contará con doce conectores para circuito impreso, en los cuales serán colocadas cada una de las tarjetas, constará también de tres conectores del tipo D-25 hembra, donde dos de ellos serán utilizados para el suministro de las señales analógicas y discretas respectivamente y el tercer conector se utilizará para el envío de las señales ya acondicionadas, por último contará con un conector de alimentación de nueve terminales.

El conector que manejará las señales analógicas de entrada se denominará C.E.S.A.

El conector que manejará las señales discretas de entrada se denominará C.E.S.D.

El conector que manejará los voltajes de alimentación del bus se denominará C.A.B.A. El diagrama correspondiente es mostrado en la figura III.3.1.1.

El conector que manejará las señales de salida tanto digitales como analógica se denominará C.B.A.C.

Los conectores para circuito impreso propias del bus tendrán un orden cronológico que será: A,B,C,D,E,F,G,H,I,J,K,L.

El bus de acondicionamiento (BAC) en primera instancia estará configurado de tal manera que podrá manejar hasta seis señales de tipo analógica y cuatro de tipo digital, pero también tendrá la opción de poder manejar seis señales de tipo digital en los tres de los conectores disponibles que son (K,I,G.), además se tendrá una opción más de que cuando se requiere de una señal analógica adicional a las seis anteriores, esta podrá ser insertada en el lugar donde se localiza el conector E.

En los conectores G,H,I,J,K,L podrá realizarse un intercambio de las tarjetas Potenciométricas y de lazo de corriente con tan solo colocar un puente para su configuración.

En los conectores E y F se podrán intercambiar las tarjetas de RPM y Profundidad sin realizar modificación alguna.

En los conectores B y C se podrán intercambiar las tarjetas supresoras analógicas.

CONECTOR ORIGEN CABA	DESTINO A - L	TIPO DE SEÑAL
1	28	SENTIDO
2	25	12 VCD
3	1, 2	GND
4	16	-12 VCD
5	NO CONEXION	
6	2P	5 VCD
7	1, 2	GND
8	1, 2	GND
9	2P	5 VCD

FIGURA III. 3. 1. 1 ASIGNACION DEL CONECTOR DE ALIMENTACION DEL BUS DE ACONDICIONAMIENTO (BAC)

III.3.2 TARJETA SUPRESORA DIGITAL (SUD)

Esta tarjeta supresora digital (figura III.3.2.2) tendrá como finalidad la de eliminar los picos de corriente y de las inducciones de voltaje ocasionadas primordialmente a descargas atmosféricas, esto se logrará a través de un varistor y un diodo zener, además de un fusible conectado en serie con la línea de alimentación de c.d.

Esta tarjeta contará con dos voltajes, uno de 5 volts para señales potenciométricas y otro de 12 volts para señales de profundidad.

La asignacion correspondiente se muestra en la figura III.3.2.1

En la figura III.3.2.2 se muestra el diagrama electrico de la tarjeta supresora digital (SUD).

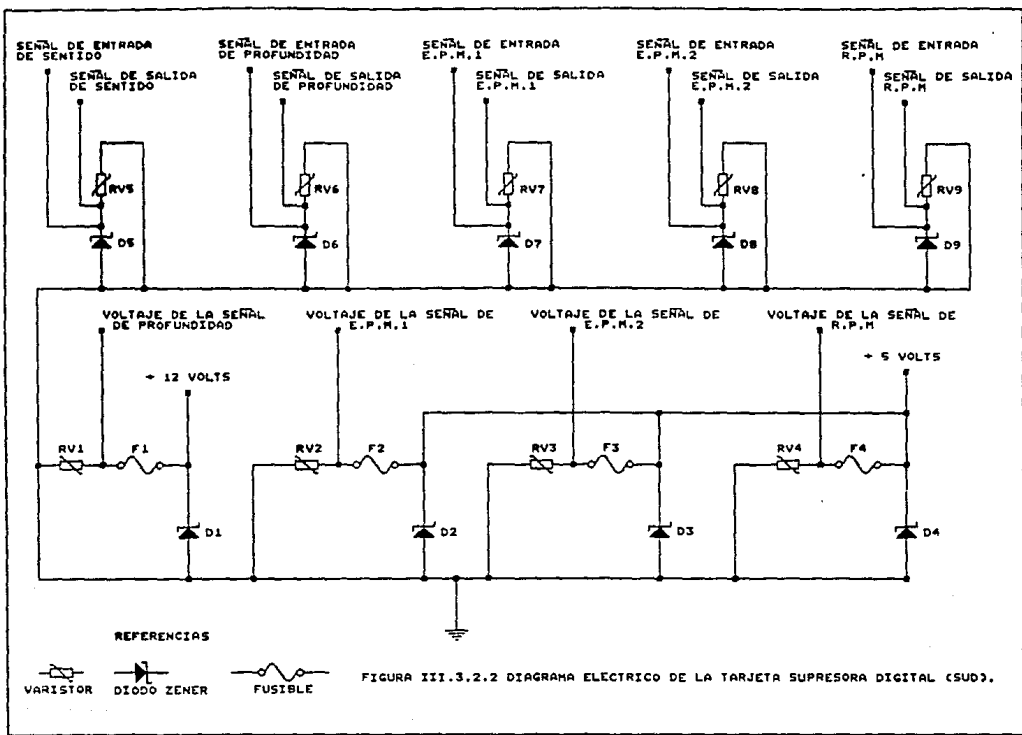


FIGURA III.3.2.2 DIAGRAMA ELECTRICO DE LA TARJETA SUPRESORA DIGITAL (CSUD).

NUMERO DE TERMINAL	TIPO DE SE AL
1,2	OND
3-5	NO CONEXION
6	VOLTAJE DE LA SE AL DE PROF.
7,9	NO CONEXION
8	SE AL DE ENTRADA DE PROFUNDIDAD
10	SE AL DE SENTIDO DE PROFUNDIDAD
11-13	NO CONEXION
14	VOLTAJE DE LA SE AL DE EPM1
15	SE AL A LA TARJETA DE RPM
16	SE AL DE ENTRADA DE EPM1
17	SE AL DE SALIDA DE PROFUNDIDAD
18	VOLTAJE DE LA SE AL DE EPM2
19	SE AL DE SALIDA DE RPM
20	SE AL DE ENTRADA DE EPM2
21	SE AL DE SALIDA DE EPM1
22, 25, 28, 30	NO CONEXION
23	SE AL DE SALIDA DE EPM2
24	VOLTAJE DE LA SE AL DE RPM
26	SE AL DE ENTRADA DE RPM
27	12 VCD
29	5 VCD

FIGURA III.3.2.1 ASIGNACION DE LA TARJETA SUPRESORA DIGITAL (SUD)

III.3.3 TARJETA DE PROFUNDIDAD (PROF).

Esta tarjeta tendrá como finalidad la de acondicionar las señales provenientes del pozo de perforación, de tal manera que mientras se esta perforando, la tarjeta enviará un determinado número de pulsos mientras se encuentre en el proceso antes mencionado, estos pulsos serán recopilados por la unidad de procesamiento, para que sean procesados y calculada la profundidad, si por el contrario se el equipo se encuentra funcionando en el modo de viaje, no sera generado ningun pulso por la tarjeta.

Esta tarjeta estará constituida fundamentalmente por dos optoacopladores que servirán para aislar opticamente a las señales de tipo digital, uno de estos integrados nos servirá para indicar el sentido de giro de la barrena y el otro para indicar la profundidad que ha sido perforada, la idea básica se puede ir analizando con el diagrama de las formas de onda que se muestran en las figuras III.3.3.1.a y III.3.3.1.b

Durante el proceso de la perforación la señal de profundidad, denotada con una letra P, pasará por un circuito de retardo, y como consecuencia de esto tendremos una señal denominada P', tal como es indicado en el diagrama de tiempos de la figura III.3.3.1.a, posteriormente estas señales serán introducidas a una compuerta OR1, la señal resultante servirá como señal de reloj para el retenedor (fli-flop) tipo D, el cual en su entrada tendrá la señal de sentido y obtendremos la señal Q como resultado, esta señal (Q) y la señal P serán procesadas por la compuerta OR2, dando como resultado un nivel alto o uno bajo, dependiendo del defasamiento de la señal de sentido. Por último una compuerta NAND comparará la señal de OR1 y OR2. Dependiendo de si el resultado de la compuerta OR2 es un nivel alto se tendrán

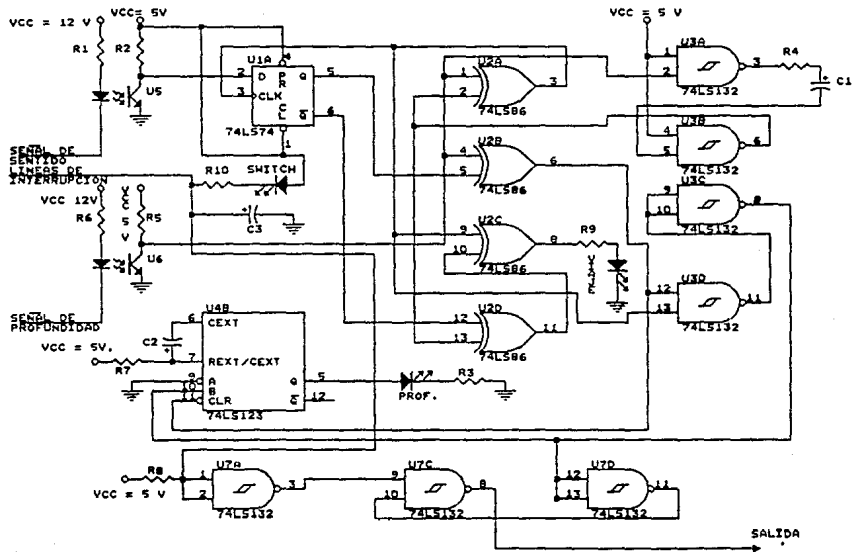


FIGURA III.3.3.3 DIAGRAMA ELECTRICO CORRESPONDIENTE A LA TARJETA DE PROFUNDIDAD (PROF).

ESTA TESIS NO DEBE
SALIR DE LA BIBLIOTECA

pulsos de salida como se muestra en la figura III.3.3.1.b. si por el contrario el resultado de la compuerta OR2 es un nivel bajo, se presentará la gráfica de la figura III.3.3.1.a.

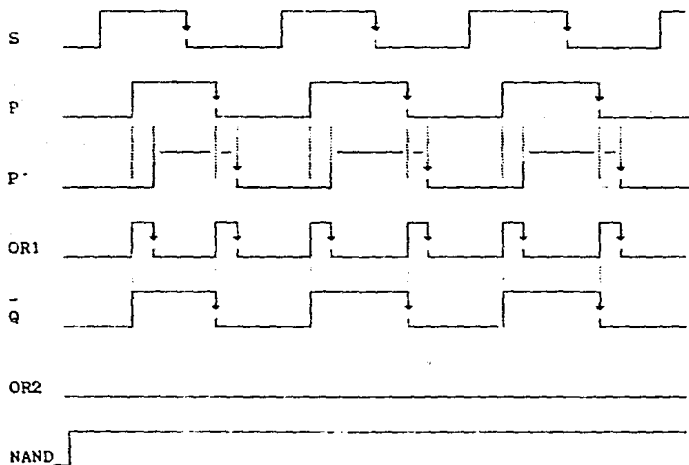


FIGURA III.3.3.1.A DIAGRAMA DE TIEMPOS DEL MODO DE VIAJE

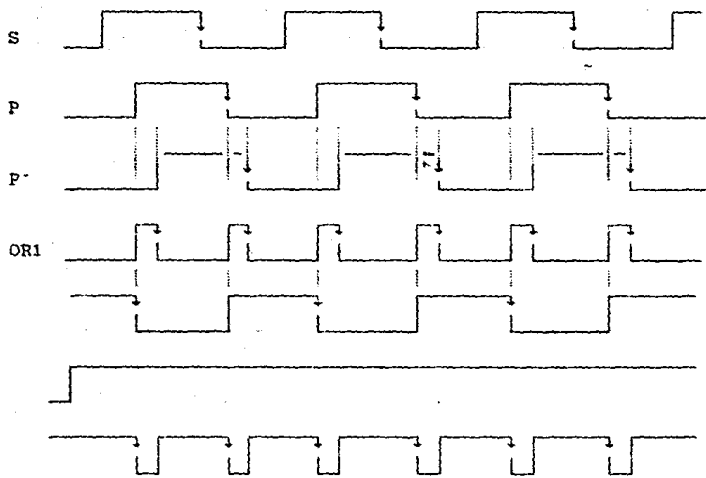


FIGURA III. 3. 3. 1. b DIAGRAMA DE TIEMPOS DEL MODO DE PERFORACION.

La asignación correspondiente a la tarjeta de profundidad se muestra en la figura III.3.3.2.

NO.DE TERMINAL	TIPO DE SEÑAL
1	OND
2	OND
3,4.	NO CONEXION
5	SEÑAL DE INTERRUPCION
6,7,8	NO CONEXION
9	SEÑAL DE ENTRADA DE SENTIDO
10	NO CONEXION
11	SEÑAL DE ENTRADA DE PROFUNDIDAD
12-26	NO CONEXION
27	+ 12 VCD
28	SEÑAL DE SALIDA
29	+ 5 VCD
30	NO CONEXION

FIGURA III.3.3.2 ASIGNACION CORRESPONDIENTE A LA TARJETA DE PROFUNDIDAD (PROF)

El diagrama eléctrico se muestra en la figura III.3.3.3

III.3.4 TARJETA DE RPM - EPM

La tarjeta de RPM-EPM tendrá como finalidad la de regenerar las señales digitales provenientes del pozo de perforación, asimismo permitirá la visualización de los pulsos a través de un monoastable y un led.

La asignación correspondiente de su conector se muestra en la figura III.3.4.1

NO. DE TERMINAL	TIPO DE SEÑAL
1, 2	GND
3-7	NO CONEXION
8	SEÑAL DE ENTRADA DE EPM1
9	NO CONEXION
10	SEÑAL DE ENTRADA DE EMP2
11	NO CONEXION
12	SEÑAL DE ENTRADA DE RPM
13-21	NO CONEXION
22	SEÑAL DE SALIDA DE EPM1
23	NO CONEXION
24	SEÑAL DE SALIDA DE EPM2
25	NO CONEXION
26	SEÑAL DE SALIDA DE RPM
27, 28, 30	NO CONEXION
29	+ 5 VCD

FIGURA III. 3. 4. 1 ASIGNACION CORRESPONDIENTE A LA TARJETA DE DE RPM-EPM.

El diagrama eléctrico correspondiente se muestra en la figura III.3.4.2.

III.3.5 TARJETA SUPRESORA ANALOGICA (SUA).

Esta tarjeta tendrá como finalidad la de suprimir los picos de corriente y las inducciones de voltaje ocasionadas primordialmente a descargas atmosféricas. Esto podrá lograrse a través de un varistor y un diodo zener, además de un fusible conectado en serie con la línea de alimentación de c.d.

Esta tarjeta trabajará con dos voltajes uno de 5 vcd. para señales potenciométricas y otra de 24 vcd. para señales de lazo de corriente.

El diagrama correspondiente a la asignación de su conector se muestra en la figura III.3.5.1.

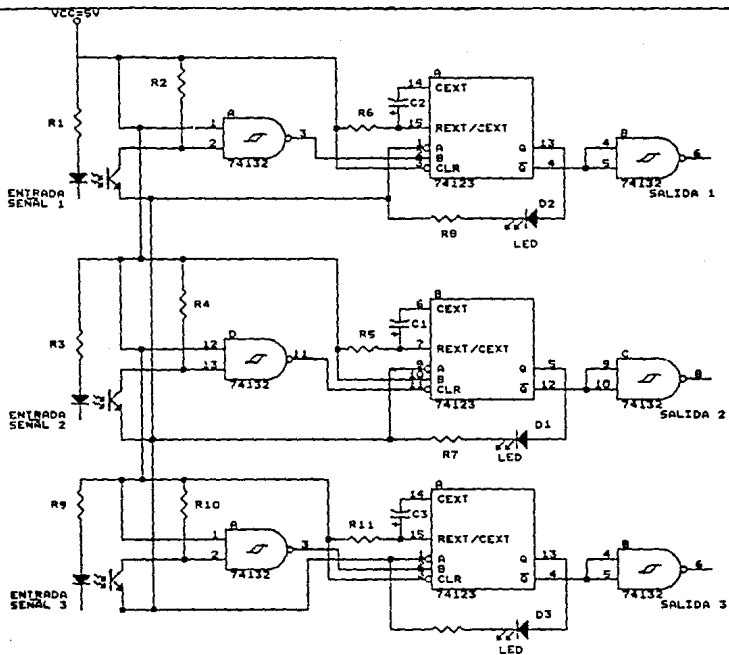


FIGURA III.3.4.2 DIAGRAMA ELECTRICO DE LA TERJETA DE REVOLUCIONES Y EMBOLADAS POR MINUTO (RPM-EPH).

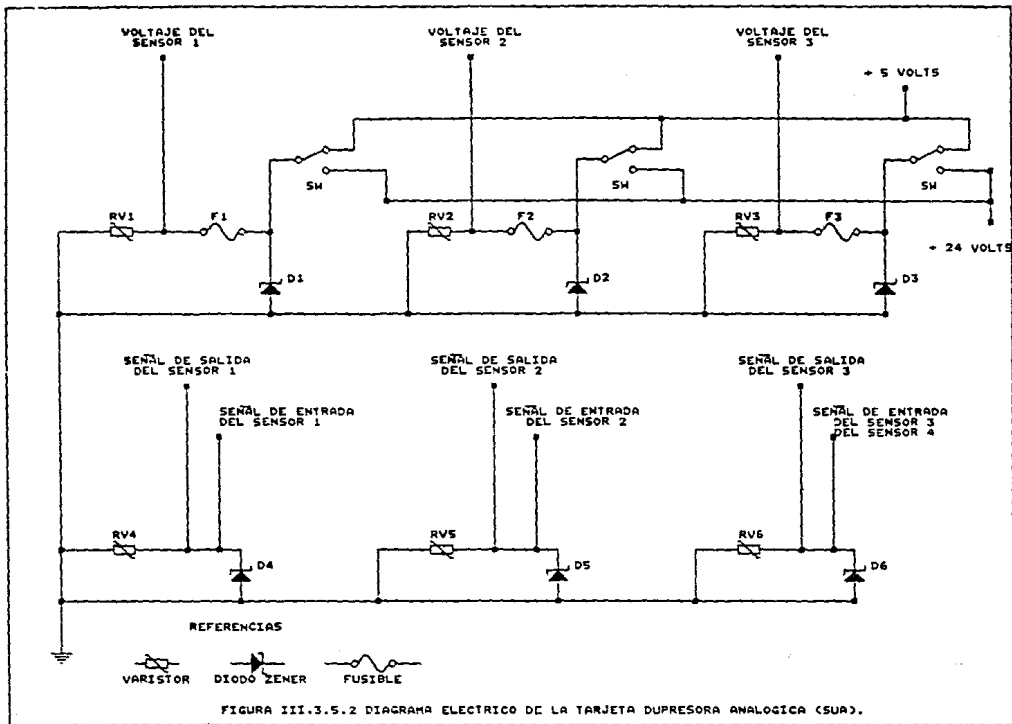


FIGURA III.3.5.2 DIAGRAMA ELECTRICO DE LA TARJETA DUPRESORA ANALOGICA (SUA).

NO. DE TERMINAL	TIPO DE SEÑAL
1, 2	OND
3-5	NO CONEXION
6	VOLTAJE DE LA SEÑAL
7	SEÑAL A LA TARJETA POT.
8	VOLTAJE DE LA SEÑAL
9-10	NO CONEXION
11	SEÑAL A LA TARJETA POT.
12-13	NO CONEXION
14	VOLTAJE DE LA SEÑAL
15	SEÑAL A LA TARJETA POT.
16	VOLTAJE DE LA SEÑAL
17-21	NO CONEXION
22	VOLTAJE DE LA SEÑAL
23	NO CONEXION
24	VOLTAJE DE LA SEÑAL
25	+ 24 VCD.
26-28	NO CONEXION
29	+ 5 VCD.
30	NO CONEXION

FIGURA III.3.5.1 ASIGNACION CORRESPONDIENTE A LA TARJETA SUPRESORA ANALOGICA (SUA)

El diagrama electrico correspondiente se muestra en la figura III.3.5.2.

III.3.6 TARJETA POTENCIOMETRICA (POT)

La tarjeta de acondicionamiento de las señales analogicas tendrá como finalidad principal la de normalizar las señales de voltaje y corriente provenientes del pozo de perforación y referirlas a una amplitud de voltaje, de 0-5 volts modo comun y de 0-1 volt a modo diferencial.

Tenderá a ejercer un máximo rechazo a las señales de modo comun, es decir, aquellas señales provenientes a una fuente de ruido, asimismo a partir de un filtro eliminar las señales de frecuencias altas.

La señal que recibirá esta tarjeta, ya sea que este configurada para trabajar con señales potenciométricas o señales de lazo de corriente, se aplicará directamente a un amplificador de instrumentación, el cual recibirá en su terminal no inversora, un voltaje aproximado de un volt proveniente del regulador de voltaje a través de una resistencia y un potenciómetro, esto se realizará con la finalidad de establecer una tierra flotada con un nivel de voltaje mínimo de un volt en modo común y cero volts a modo diferencial a la salida de la tarjeta.

A la salida del amplificador de instrumentación, se localizará un filtro pasa-bajas, con el cual se piensa disminuir el paso de altas frecuencias hacia la etapa de ganancia y salida diferencial que entregará la tarjeta.

Esta tarjeta se podrá configurar de tal manera que pueda operar con señales de lazo de corriente y potenciométricas en diferentes situaciones. Para la señal de lazo de corriente será necesario colocar dos puentes dispuestos para este propósito que conectan a dos resistencias, una a la entrada de la alimentación que convierte la señal de corriente que se encuentra en el rango de 0.4 a 20 mA. a una señal de voltaje, para la operación del amplificador de instrumentación, y el otro puente conecta una resistencia que se encuentra en la etapa de ganancia, que al conectarse en paralelo con otra resistencia disminuye el valor real de esta, originando con ello una mayor ganancia de voltaje. Cuando se utilice la opción de señal potenciométrica no será necesario el uso de los puentes.

El diagrama correspondiente a las asignaciones se muestra en la figura III.3.6.1

NO. DE TERMINAL	TIPO DE SEÑAL.
1,2	GND
3	SEÑAL DE ENTRADA
4-12	NO CONEXION
13	- 12 VOLTIOS
14-19	NO CONEXION
20	SALIDA DIF. (-)
21	NO CONEXION
22	SALIDA DIF. (+)
23-26	NO CONEXION
27	+ 12 VOLTIOS
28-30	NO CONEXION

FIGURA III.3.6.1 DIAGRAMA CORRESPONDIENTE A LA ASIGNACION DE LA TARJETA POTENCIOMETRICA (POT).

El diagrama eléctrico correspondiente se muestra en la figura III.3.6.2.

OUTER-AMERICA ELECTRONIC
BOULDER CO. 80503

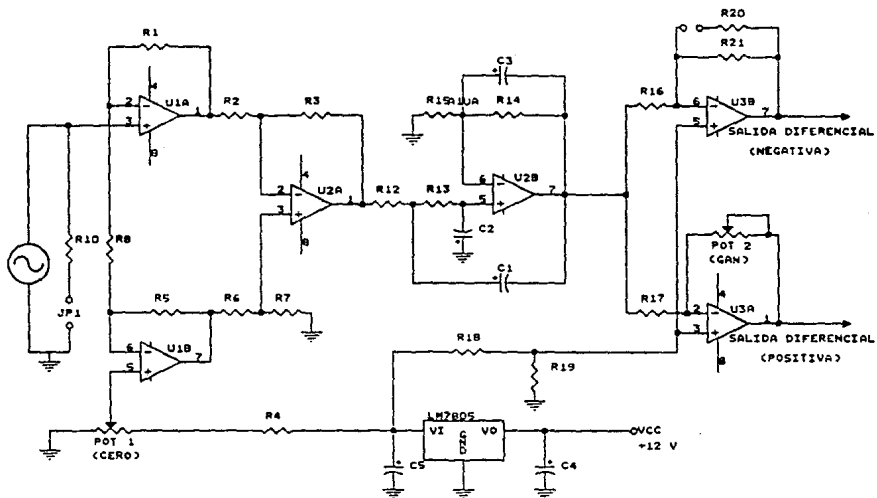


FIGURA III.3.6.2 DIAGRAMA ELECTRICO CORRESPONDIENTE A LA TARJETA POTENCIOMETRICA

CAPITULO IV

SOFTWARE

Este capítulo esta encaminado a describir la programación realizada para el funcionamiento de la UNIDAD LOCAL II. La descripción del programa se describe a continuación.

IV.1 ESTRUCTURA GENERAL

Toda secuencia que normalmente debe de seguir un programa estructurado, en caso particular el de la UNIDAD LOCAL II. es la que a continuación se muestra en la figura IV.1.1.

IV.1.1 RESERVACION DE LOCALIDADES DE MEMORIA E IGUALDADES.

El objetivo primordial al reservar localidades de memoria, en RAM. es el de facilitar el almacenamiento de la información que

esta siendo accesada para un procesamiento posterior y tener finalmente su presentación.

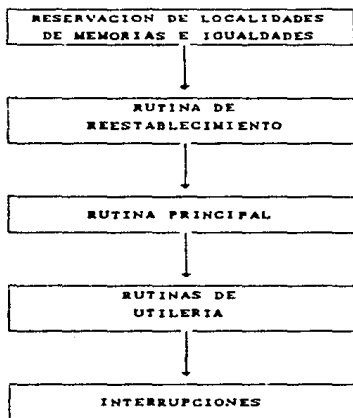


FIGURA IV.1.1 DIAGRAMA A BLOQUES DE LA ESTRUCTURA GENERAL DEL PROGRAMA.

IV.1.2 REESTABLECIMIENTO.

Como en el principio de cualquier programa, se tiene una rutina que proporciona lo que se conoce como el servicio de reestablecimiento. Este es muy importante, ya que con el se establecen las condiciones iniciales del sistema.

Esta rutina sirve para configurar a todos los dispositivos internos y externos que en un momento dado deben ser inicializados, a continuación se describe la secuencia utilizada en esta rutina.

Primeramente son programados los puertos internos del microprocesador. Los ocho bits del puerto uno son configurados como salidas, mientras que el puerto cuatro es configurado como un Bus de Direcciones. el puerto dos en su bit menos significativo es configurado como entrada.

Otra de las actividades que se realiza en esta rutina de reestablecimiento es la de corroborar que la memoria RAM interna del microprocesador este en buen estado, esto se logra y se realiza a través de una serie de pruebas de lectura y escritura a todas las localidades de la misma, en caso de que la localidad de memoria analizada este en buenas condiciones será borrada y, por el contrario, en el caso de que alguna localidad se encuentre en malas condiciones sera informado a través de un bit del puerto 1.

Despues de realizar la prueba de memoria RAM, se procede a programar a las interfaces utilizadas. En primera instancia se progama a los dos circuitos integrados Adaptadores de Periféricos (PIA's). La PIA 1 es programada para que por el puerto A controle a la botonera y a la señal de la variable de R.P.M. además de entregar la señal que activa la alarma de la ganancia/perdida de lodo, ya sea en su limite alto o en su limite bajo y la señal de modo de viaje o perforación en el cual esta operando , mientras que por el puerto B es atendido el teclado. y la señal de la variable de profundidad.

La PIA 2 es programada para que capte la señal de Emboladas por minuto de la bomba uno c de la bomba dos según se requiera.

En segunda instancia se procede a programar al Temporizador (Timer) interno del microprocesador. A través de este temporizador es accesada la señal de emboladas.

Como una actividad posterior se realiza el borrado de los exhibidores, para que en el momento de la inicializacion del equipo no se presenten valores causados por algun motivo en este proceso.

Dentro del proceso que se sigue en este diseño del software es el de inicializar las constantes en las que serán guardados los valores de referencia, para su uso posterior a lo largo de la programación para el cálculo de los valores a exhibir.

Como parte final en el proceso de la programación se procede a habilitar interrupciones, las cuales nos sirven para tener mayor capacidad de operación del microprocesador.

IV.1.3 RUTINA PRINCIPAL.

Dentro de la rutina principal, como su nombre lo indica es la parte fundamental del software, pues es a partir de aquí de donde se enviarán a ejecutar las rutinas de utilería para la realización de todas las actividades que desempeñará el equipo, la secuencia que se sigue es la que a continuación se describe.

Como primera tarea que se realiza en esta etapa es la de inspeccionar en que modo se va a trabajar, es decir en modo de viaje o en modo de perforación y según sea el caso se presentará la pantalla necesaria para dicho objetivo.

IV.1.4 UTILERIA.

En las rutinas de utilería se presenta cada una de las secuencias que deben de seguirse para el cálculo de cada una de las variables, cuando el equipo se encuentra en el modo de viaje se realiza la secuencia que a continuación se presenta.

Como primer variable a calcular se presenta la de porcentaje de flujo de línea a continuación las emboladas acumuladas, seguida de las de emboladas por llenar, flujo de línea, volumen de lodo,

ganancia perdida de lodo, apagar exhibidores de peso sobre la barrena y por último calcula las emboladas por minuto. Cuando se encuentra en este modo los parametros de carga al gancho y peso sobre la barrena en sus exhibidores no presentarán valor alguno sino por el contrario se mostrarán unos segmentos horizontales que indicarán que estas variables no son utilizados en este modo.

Cuando el equipo se encuentra en el modo de perforación la secuencia que siguen las rutinas de utileria para el cálculo de los valores de las variables es la que se presenta a continuación.

En primera instancia se calcula el valor de la profundidad seguida a continuación por las de emboladas por minuto, revoluciones por minuto, carga al gancho, peso sobre la barrena, presión de bombeo, volumen de lodo y por última la ganancia o perdida de lodo.

Cuando se trata de procesar señales analógicas se iniciará el proceso de conversión Analógico/Digital, el cual es proporcionado mediante una señal de inicio de conversión, mientras se esta llevando a cabo esta conversión es necesario darle un tiempo de espera para que termine la actividad antes mencionada, a partir de entonces se registra la señal que indique fin de conversión, en el momento que se presente dicha señal, se procedera a leer el valor brindado por la rutina de conversión Analógica/Digital; posteriormente se utilizará una rutina que se encargue de acondicionar el valor antes calculado. El siguiente paso es el de convertir el valor de código binario a código BCD natural a través de una rutina para tal proposito y por último se procederá a enviar la información hacia las direcciones de los exhibidores

Por otro lado, cuando se trata de señales de tipo digital tan solo será necesario ir a leer la información disponible en localidades dispuestas para este propósito, para que en una etapa posterior se realice un acondicionamiento del valor presente, a este tipo de señales, al igual que las señales de tipo analógico, será necesario realizarle una conversión al código BCD

natural para posteriormente exhibir la información.

IV.1.5 INTERRUPCIONES

El servicio de interrupciones, en general puede considerarse como un mecanismo con el cual se provee de una "atención" a un dispositivo periférico.

El servicio de interrupción se llevara a cabo, principalmente, por medio de la petición de interrupción Mascarable a través de la línea $\overline{\text{IRQ}}$. La cual atendera a interrupciones ocasionadas fundamentalmente por dispositivos periféricos, tales como son la botonera y el teclado.

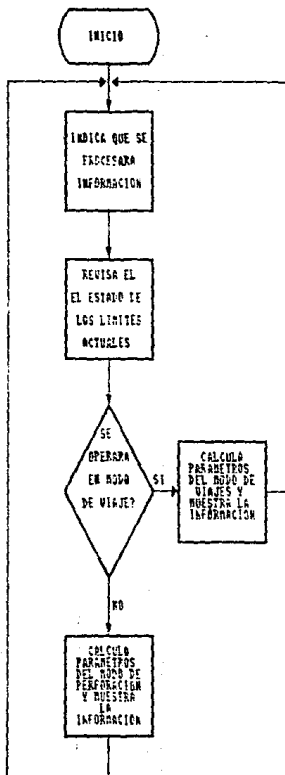
Los contenidos del contador del programa, registro indice, acumuladores A y B así como el registro de código de condición se introducen en la pila cuando comienza la interrupción.

Después de guardar los contenidos de los registros internos del procesador, el contador de programa se carga con la dirección de comienzo de un subrutina especial llamada rutina de servicio de interrupción.

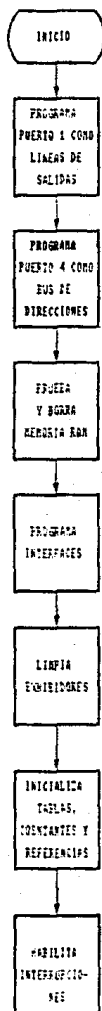
Cuando la línea de interrupción IRQ2 que es una interrupción interna del microprocesador es activada, el bit (EICI) de interrupción de captura de entrada del temporizador es activado para registrar el tiempo que tarda en completarse un pulso de reloj, por otro lado el bit (TOF) bandera de sobreflujo del temporizador se activa cuando el contador del registro del temporizador contenga 65536, es decir, cuando el pulso recibido del pozo de perforación se haya completado. Al termino de cada interrupción, el programa continuará ejecutandose, hasta que nuevamente se presente una de estas.

A continuación se presentan, en forma general, el diagrama de flujo de la programación utilizada para que conjuntamente con el "HARDWARE" (descrito en el capítulo 3) se logre el funcionamiento de este diseño denominado "UNIDAD LOCAL II"

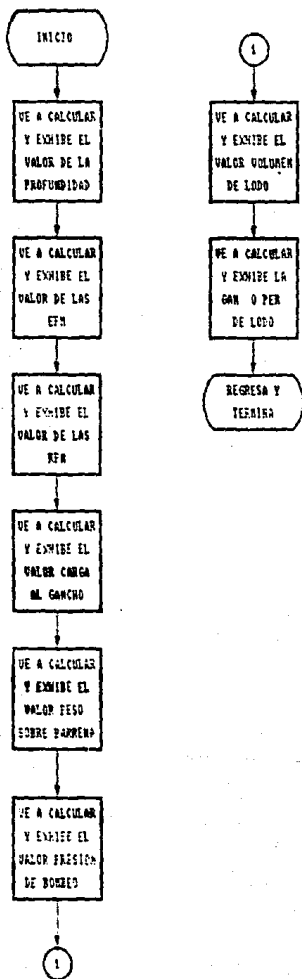
RUTINA PRINCIPAL



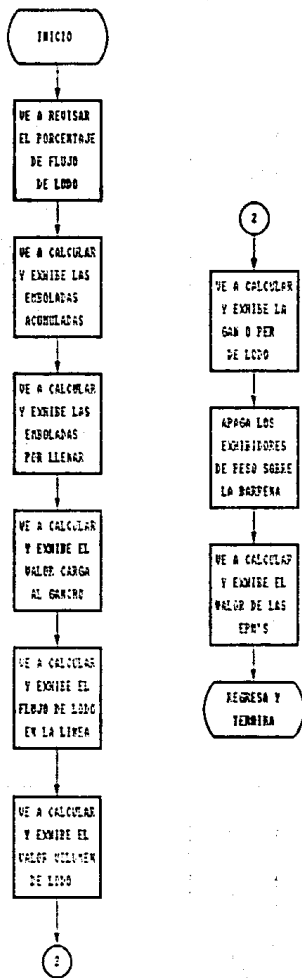
SERVICIO DE RESET



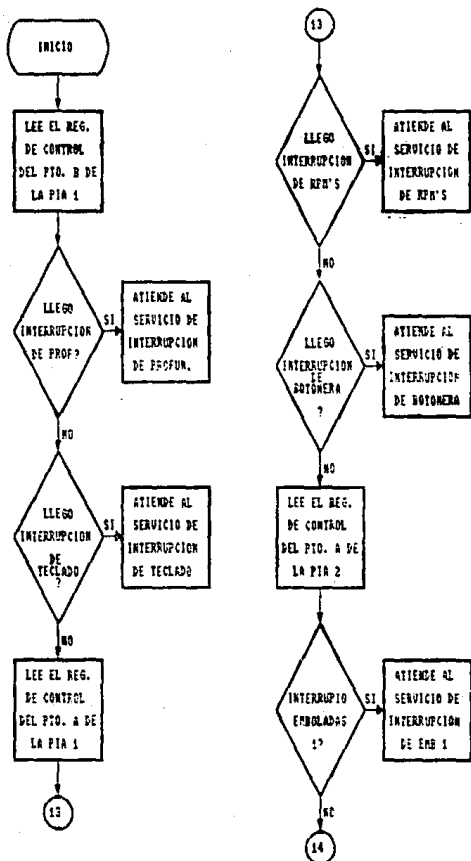
RUNTINA QUE CALCULA LOS PARAMETROS EN EL MODO DE PERFORACION



RUNTINA QUE CALCULA LOS PARAMETROS EN EL MODO DE VIAJE



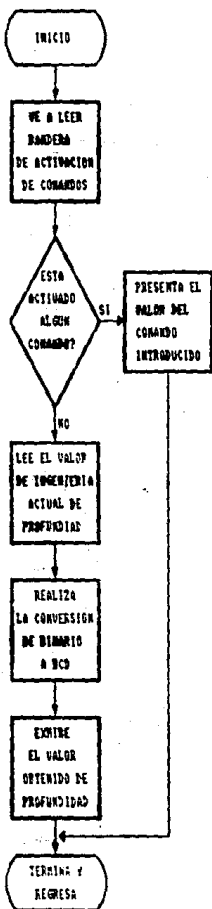
ESTRUCTURA DE LA ATENCION AL SERVICIO DE INTERRUPCION MASCARABLE (IRQ)



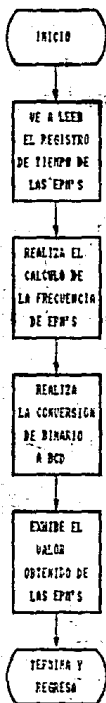
ESTRUCTURA DE LA ATENCION AL SERVICIO DE INTERRUPCION MASCARABLE (IRQ)



RUNTINA QUE CALCULA Y EXHIBE EL VALOR DE PROFUNDIDAD



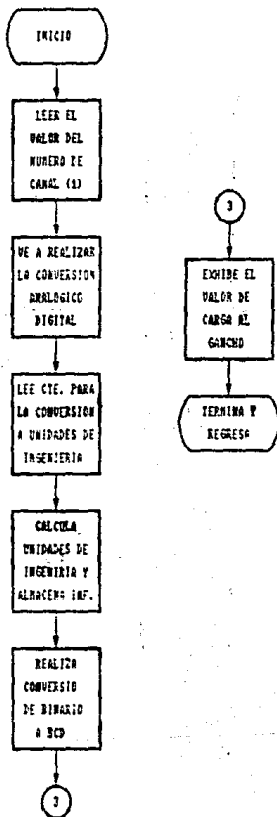
RUNTINA QUE CALCULA Y EXHIBE EL VALOR DE
EMBOLADAS POR MINUTO



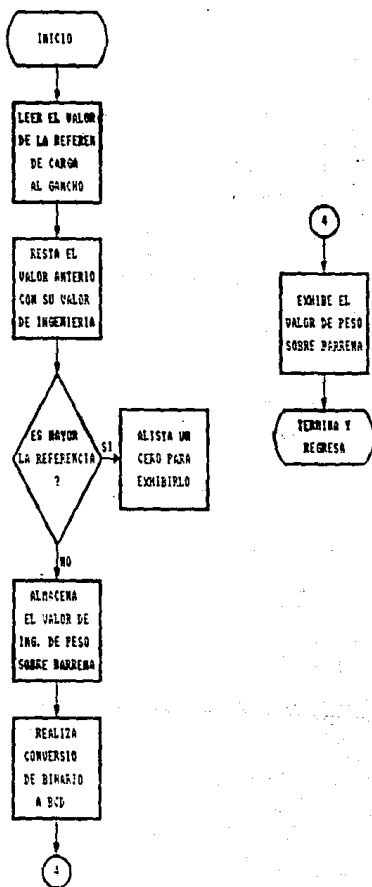
RUNTINA QUE CALCULA Y EXHIBE EL VALOR DE REVOLUCIONES POR MINUTO



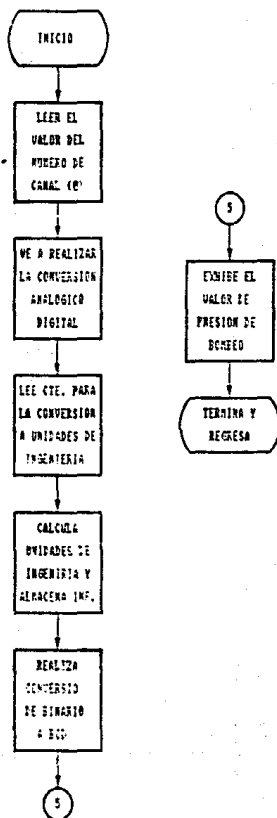
RUNTINA QUE CALCULA Y EXHIBE EL VALOR DE CARGA AL GANCHO



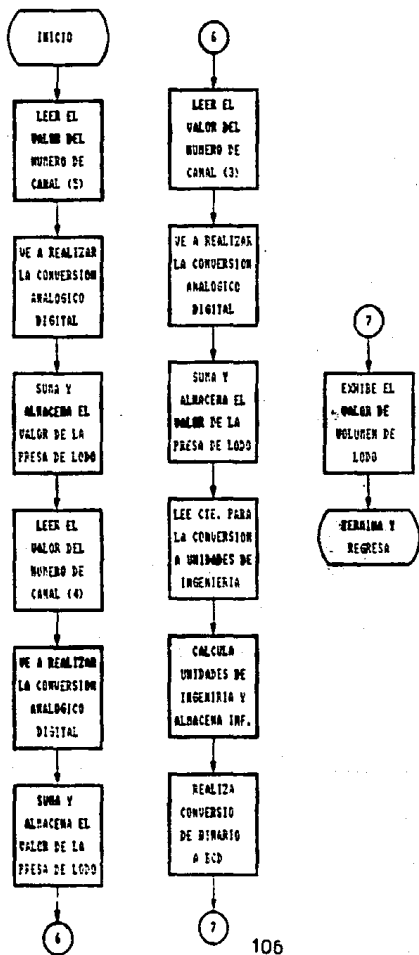
RUNTIMA QUE CALCULA Y EXHIBE EL VALOR DE PESO SOBRE LA BARRENA



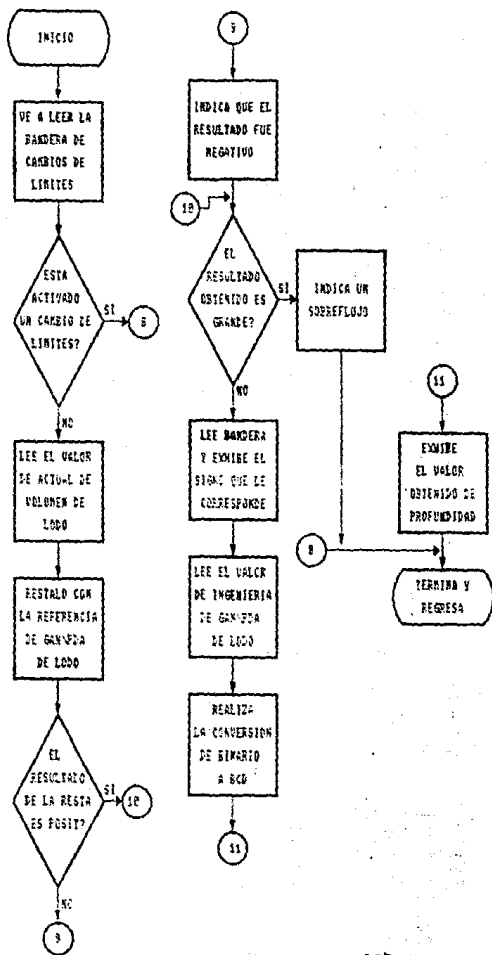
RUNTINA QUE CALCULA Y EXHIBE EL VALOR DE PRESION DE BOMBEO



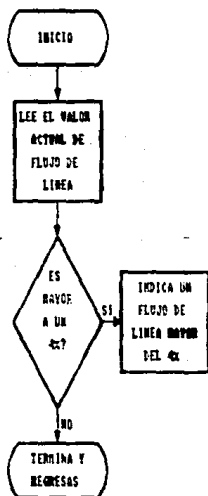
RUNTINA QUE CALCULA Y EXHIBE EL VALOR DE VOLUMEN DE LODO



RUNTINA QUE CALCULA Y EXHIBE EL VALOR DE GANANCIA O PERDIDA DE LODO



RUTINA QUE REVISAR EL PORCENTAJE DEL DEL FLUJO EN LA LINEA



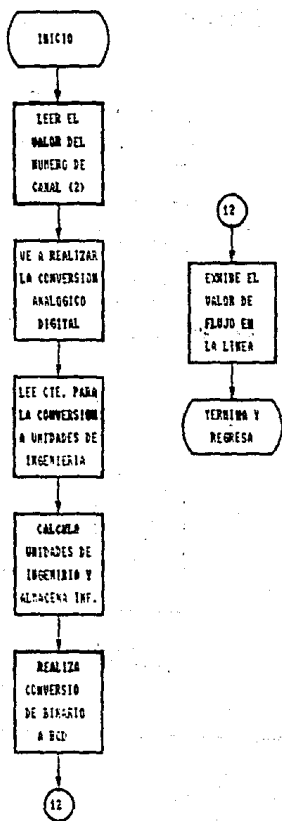
RUTINA QUE CALCULA EL VALOR DE EMBOLODAS ACUMULADAS



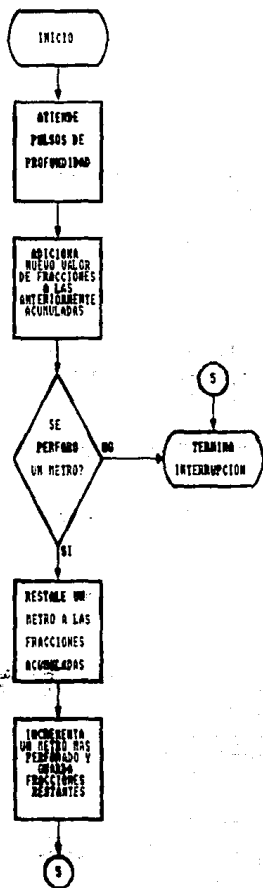
RUTINA QUE CALCULA EL VALOR DE EMBOLADAS POR LLENAR



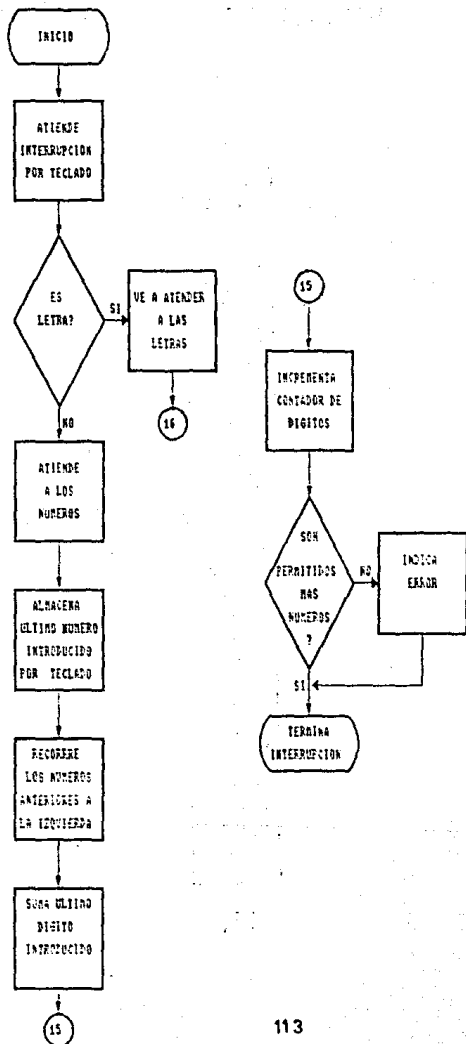
RUNTINA QUE CALCULA Y EXHIBE EL VALOR DE FLUJO EN LA LINEA

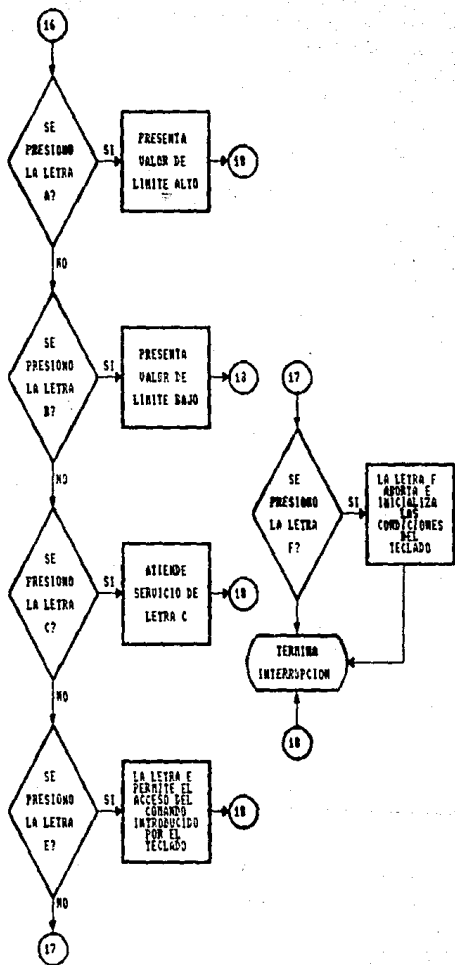


INTERRUPCION POR PULSOS DE PROFUNDIDAD

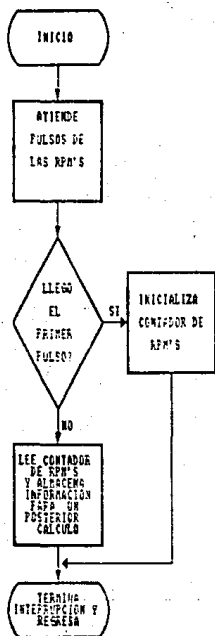


SERVICIO DE INTERRUPCION POR TECLADO

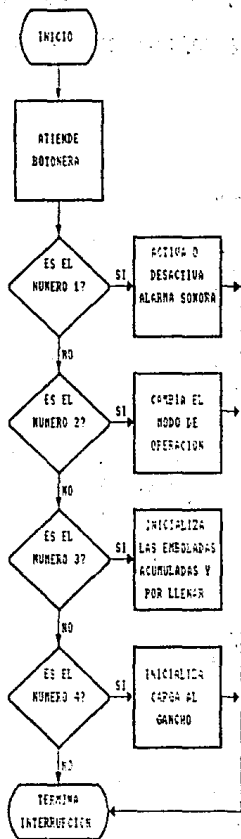




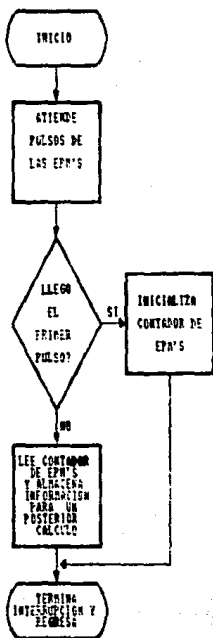
INTERRUPCION POR PULSOS DE LAS REVOLUCIONES POR MINUTO



INTERRUPCION POR BOTONERA



ATENCION AL SERVICIO DE INTERRUPCION POR ENTRADA DE CAPTURA DEL TIMER



ASAP-6574. Ensamblado del archivo LOCAL LOCAL II.ASM
 Archivo de archivo LOCAL LOCAL II.ASM

1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22

```

OPT WISE
*****
1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
*****
Programa utilizado en la LOCAL 2
UTILIZANDO EL MICROCOMPUTADOR MS6574
*****

```

34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56

```

.....
MEMORIA RAM RESERVADA
Asignaciones de banderas utilizadas
  han utilizadas
.....
Asignaciones de los puentes del micro
.....
FUENTE 1 :  BIT  DESCRIPCION
          1  Uso por tarjeta principal
          2  Sobrescrito de TDM
          3  Capura del SUMM : Emulador
          4  RPN
          5  Memoria
          6  Perifoneo
          7  Teclado
          8  Interruptor
.....
    
```

```

59
60
61
62
63
64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98
99
100
101
102
103
104
105
106
107
108
109
110
111
112
113
114

```

```

=====
:
:
:      Memoria   RAM   utilizada
:
:
=====
:      CDS   SWS   Inicio de RAM
: ; CONTADOR DE FRECUENCIA DE SEÑALES DIGITALES
0000 12  RESERV  RES  12
0001 12  KIL0J1  EQO  RESERV Contador de tiempo de emboladas
0002 12  KIL0J2  EQO  RESERV+3 Contador de tiempo de R.P.M
0003 12  KEBOLA  EQO  RESERV+6 Registro de tiempo de emboladas
0004 12  RPM     EQO  RESERV+9 Registro de tiempo de R.P.M

: DATOS EN UNIDADES DE INGENIERIA
0005 2  IPROFU  RES  2   Profundidad
0006 2  IEMOL  RES  2   Emboladas por minuto
0007 2  IRPM   RES  2   RPM
0008 1  IPESOB  RES  1   Peso sobre la barraza
0009 2  IPONB  RES  2   Presion de Bombeo
0010 1  IVOLID  RES  1   Volumen de lodo
0011 2  IFLINE  RES  2   Flujo en la linea
0012 1  IGANFR  RES  1   Ganancia/Perdida de Lodo
0013 2  ICARGA  RES  2   Carga al gancho
0014 2  IEMEAC  RES  2   Emboladas Acumuladas
0015 2  IEMELL  RES  2   Emboladas por llenar

: VARIABLES UTILIZADAS PARA RUTINA DE DIVISION
0016 9  DATO   RES  9   Variable utilizada para datos en rutina DIVIGB
0017 9  RESULT EQO  DATO
0018 9  CONSTA EQO  DATO+3

:
0019 2  DATING  RES  2   Data en unidades de ingenieria
0020 6  NUM     RES  6   Area numero en BCD
0021 1  CANAL   RES  1   Numero de canal a realizar conversion
0022 2  DATCOM  RES  2   Dato leído del convertidor
0023 2  FRACCI  RES  2   Fracciones perforadas
0024 2  KPROFU  RES  2   Constante Profundidad
0025 2  ICARGA  RES  2   Constante Carga al Gancho
0026 1  OPERAC  RES  1   Operacion
0027 1  ULTEC   RES  1   Ultima tecla presionada
0028 2  SECTEC  RES  2   Secuencia de teclado
0029 1  CANLETT RES  1   Indica limite A/B activado
0030 2  DIRLIN  RES  2   Direccion del limite
0031 1  LINALT  RES  1   Cerada limite alto
0032 1  LINALB  RES  1   Guarda limite bajo
0033 1  OPTEC   RES  1   Indica la operacion del teclado
0034 1  COMDIG  RES  1   Contador de digitos introducidos
0035 2  NUMTEC  RES  2   Numeros introducidos por teclado
0036 2  ALDICO  RES  2   Almacena direcciones de comando
0037 1  NUMCOM  RES  1   Numero de comando
0038 2  DIRESEP RES  2   Almacena Direcciones de DESPliegue
0039 1  NUMLIN  RES  1   Almacena numero de lineas
0040 1  REARPE  RES  1   Referencia de Gan/Pda de lodo

```


115	#PCD	2	RCARGA	RMB	2	Referencia de Peso sobre la Barrera
116	#PCP	1	PDRESUM	RMB	1	Bandera de despliegue de numeros
117	#PCQ	2	SUM/CD	RMB	2	Suma volumen de lodo
118	#PD2	1	ACALAR	RMB	1	Activa Alarma Sonora
119	#PD3	1	ACTENRAC	RMB	1	deACTIVA Emboladas ACumuladas
120						
121	#PC4	1	COMACT	RMB	1	Comando activado
122			:	*****		
123			:	#COMACT	BIT	DESCRIPCION
124			:	*****	0	Activado comando 1
125			:		1	Activado comando 99
126			:		2	-----
127			:		3	-----
128			:		4	-----
129			:		5	-----
130			:		6	-----
131			:		7	-----
132			:	1-SI 0-NO		
133						
134	#PC5	1	ENACULL	RMB	1	
135			:	*****		
136			:	#ENACULL	BIT	DESCRIPCION
137			:	*****	0	Flujo de linea mayor del 4%
138			:	0-SI 1-NO	1	Indicacion del signo de GARPE de lodo
139			:		2	-----
140			:		3	-----
141			:		4	-----
142			:		5	-----
143			:		6	-----
144			:		7	Control de encendido o apagado de la Chicharra
145			:			
146			:	0-OFF 1-ON		
147						
148	#PC6	1	CONDIC	RMB	1	Registro de condiciones para RMB1, RMB2 Y RPM
149			:	*****		
150			:	#CONDIC	BIT	DESCRIPCION
151			:	*****	0	1er. Pulso de Emboladas presa # 1
152			:		1	1er. Pulso de Emboladas presa # 2
153			:		2	1er. Pulso de RPM's
154			:		3	-----
155			:		4	-----
156			:		5	-----
157			:		6	-----
158			:		7	-----
159			:	0-SI 1-NO		
160			:			
161						
162				*****		
163						YLLIYD
164						
165						IGUALDADES
166						
167						Asignaciones de Registros Internos
168						Asignaciones de Perifericos utilizados
169						Otras igualdades
170						

171
172
173
174
175
176
177
178
179
180
181
182
183
184
185
186
187
188
189
190
191
192
193
194
195
196
197
198
199
200
201
202
203
204
205
206
207
208
209
210
211
212
213
214
215
216
217
218
219
220
221
222
223
224
225
226

.....

Asignaciones de Registros Internos

EDDP1	EGU	08	Registro de Direccion!de Datos del Puerto 1
EDDP2	EGU	1E	Registro de Direccion!de Datos del Puerto 2
EP1	EGU	2E	Registro de Datos del Puerto 1
EP2	EGU	3E	Registro de Datos del Puerto 1
EDDP3	EGU	4E	Registro de Direccion!de Datos del Puerto 3
EDDP4	EGU	5E	Registro de Direccion!de Datos del Puerto 4
EP3	EGU	6E	Registro de Datos del Puerto 3
EP4	EGU	7E	Registro de Datos del Puerto 4
ECY	EGU	8E	Registro de Control y Estado del Timer
ECBA	EGU	9E	Registro Contador!Byte Alto
ECBE	EGU	0AE	Registro Contador!Byte Bajo
ECBEA	EGU	0EE	Registro de Comparacion!de Salida Byte Alto
ECBEB	EGU	0CE	Registro de Comparacion!de Salida Byte Bajo
ECBEA	EGU	0DE	Registro de Captura de Entrada Byte Alto
ECBEB	EGU	0EE	Registro de Captura de Entrada Byte Bajo
ECYEG	EGU	0FE	Registro de Control y Estado del Puerto 3
ECNSCI	EGU	10E	Registro de Control de Modo y SCI rate
ECYTR	EGU	11E	Registro de Control y Estado de Transmision/Recepcion
ECNSCI	EGU	12E	Registro de Excepcion!de Datos de SCI
ECNSCI	EGU	13E	Registro de Transmision!de Datos de SCI
ECNSM	EGU	14E	Registro de Control de ELM

.....

Asignaciones de Perifericos utilizados

PIA 1			
PIA1	EGU	0104E	Direccion!base de la PIA 1
PIEDPA	EGU	PIA1	Registro de datos Puerto A
PIEDPA	EGU	PIA1	Registro de direccion!de datos Puerto A
PIECA	EGU	PIA1+1	Registro de control Puerto A
PIEDPB	EGU	PIA1+2	Registro de datos Puerto B
PIEDPB	EGU	PIA1+2	Registro de direccion!de datos Puerto B
PIECA	EGU	PIA1+3	Registro de control Puerto B
PIA 2			
PIA2	EGU	0105E	Direccion!base de la PIA 2
PIEDPA	EGU	PIA2	Registro de datos Puerto A
PIEDPA	EGU	PIA2	Registro de direccion!de datos Puerto A
PIECA	EGU	PIA2+1	Registro de control Puerto A
PIEDPB	EGU	PIA2+2	Registro de datos Puerto B
PIEDPB	EGU	PIA2+2	Registro de direccion!de datos Puerto B

	PZCS	EQO	PIA+3	Registro de control Puerto E	
227					
228					
229					
230					
231					
232					
233					
234					
235					
236					
237					
238					
239					
240					
241					
242					
243					
244					
245					
246					
247					
248					
249					
250					
251					
252					
253					
254					
255					
256					
257					
258					
259					
260					
261					
262					
263					
264					
265					
266					
267					
268					
269					
270					
271					
272					
273					
274					
275					
276					
277					
278					
279					
280					
281					
282					

```

283
284 *-----*
285 *          CONVERTIDOR          ANALOGICO/DIGITAL
286 *-----*
287
288 BASCON: EQU 120E
289
290 INICAN1 EQU BASCON: Inicio de conversión! CANAL 0
291 INICAN1 EQU BASCON+1 Inicio de conversión! CANAL 1
292 INICAN2 EQU BASCON+2 Inicio de conversión! CANAL 2
293 INICAN3 EQU BASCON+3 Inicio de conversión! CANAL 3
294 INICAN4 EQU BASCON+4 Inicio de conversión! CANAL 4
295 INICAN5 EQU BASCON+5 Inicio de conversión! CANAL 5
296 INICAN6 EQU BASCON+6 Inicio de conversión! CANAL 6
297 INICAN7 EQU BASCON+7 Inicio de conversión! CANAL 7
298
299
300 RESCONB EQU BASCON+8 Respuesta de conversión!MREGS significativo
301 RESCONA EQU BASCON+9 Respuesta de conversión!MAS significativo
302
303
304 ESTCON: EQU BASCON+8
305
306 *-----*
307 *
308 *          Otras igualdades
309 *
310 *-----*
311 *
312 *          Memoria RAM y STACK
313 *-----*
314
315 PRILOC EQU 00E Primera localidad de memoria RAM
316 ULTLOC EQU 0FFH Última localidad de memoria RAM
317 STACK EQU ULTLOC Inicio de STACK
318
319 *-----*
320 *
321 *          Rutina de división
322 *-----*
323
324 DIV1 EQU 2 Desplazamiento sobre el stack para DIV165 (LSB's)
325 DIV2 EQU 5 Desplazamiento sobre el stack para el dividendo (LSB's)
326 COC EQU 3 Desplazamiento sobre el stack para el cociente (LSB)
327 MDIV EQU 4 Desplazamiento sobre el stack para el dividendo (MSB)
328 DIVSOR EQU 7 Desplazamiento sobre el stack para el divisor!(MSB)
329 DVSOR EQU 3 Desplazamiento sobre el stack para el divisor!(LSB's)
330
331
332 CTE EQU 1125 Constante para el calculo de lecturas por/min.
333
334 ORG 0F920E
335
336 *-----*
337 *
338 *          S E R V I C I O
339 *          D E B U G
340 *
341 *
342 *
343 * - Inicializa puertos
344 * - Procesa y borra RAM interna
345 * - Inicializa el apuntador!STACK
346 * - Programa interfaces
347 * - Limpia Exhibidores
348 * - Habilita interrupciones

```

```

339
340
341 F900 86FF:  SBRST LDA  #FFFF
342 F902 8700:  STA  E0FF1  Programa Puerto 1 como SALIDAS
343 F904 8705:  STA  E0E74  Programa Puerto 4 como BUS DE DIRECCIONES.
344 F906 857E:  LDA  #1111110B
345 F908 8702:  STA  E01  Indica funcionamiento del Micro.
346 F90A 7E9335:  JMP  F9B88  Prueba y borra la memoria RAM
347 F90D 83A0FF:  FINPRO LBS  #STACK Inicializa apuntador de pila
348 F910 E0F9E5:  JSR  E0E01  Programa interfaces
349 F913 E0F9E4:  JSR  LIMEXH Limpia Exhibidores
350 F915 E0F9C2:  JSR  INITCR Inicializa Tablas, Constantes y Referencias
351 F919 01:  CLI  Habilita interrupciones
352
353
354
355
356
357
358 F91A 8E01:  EUTPRI LDA  #00000001
359 F91C 8E02:  BEQA  E01  >Indica que se procesa informacion
360 F91E 8702:  STA  E01
361 F920 8DF25F:  JSR  TIEMPO  Espera
362 F923 8E79C0:  JSR  ENLIM  Revisa limites
363 F926 7E40E5:  TST  OPRKAC Presentar pantalla en modo de perforacion
364 F929 2E05:  SMC  MODVIA No. Presenta en modo de Viaje
365 F92B 8DF90A:  JSR  PNEFOR Si. presenta en modo de perforacion
366 F92E 201A:  BEA  EUTPRI
367 F930 8DF923:  MODVIA JSR  VIAJE  Presenta pantalla en modo de Viaje
368 F933 2005:  BEA  EUTPRI
369
370
371
372
373
374 F935 C0F0FF:  F9B88 LDA  #STACK Registro X apunta a ultima localidad de la RAM
375 F938 86FE:  LDA  #0FEE
376 F93A A700:  BORLOC STA  X  Hace prueba de escritura
377 F93C 8E00:  LDB  X  Hace prueba de lectura
378 F93E C17E:  CMPE  #0FEE Verifica que este bien la localidad
379 F940 2E15:  SMC  ERAM No esta bien- va a informar del error
380 F942 8E00:  INC  X  Hace otra prueba a la localidad
381 F944 F000:  LBS  X  Verifica la informacion de la localidad
382 F946 C17F:  CMPE  #0FEE Es la correcta?
383 F948 2E00:  SMC  ERAM No. Informa la falla
384 F94A 8700:  INC  X  Borra la localidad
385 F94C 2E00:  SMC  ERAM Si la localidad no fue borrada. hay error
386 F94E 00:  DBI
387 F94F 8E0000:  CFX  #B010C La prueba fue hecha a la primera localidad?
388 F952 2A05:  SMC  BORLOC No. Prueba y borra otra localidad
389 F954 7E930D:  JMP  FINPRO Regresa
390 F957 8E00:  ERAM LDA  E01 Lee el Puerto 1
391 F959 8A7E:  ENDR  #00000005 Informa falla de la RAM
392 F95B 9700:  STA  E01
393 F95D 80FE:  S0F0N: BEA  S0F0N
394

```

395
 396
 397
 398 FB5F B503
 399 FB61 CFFFFF
 400 FB64 09
 401 FB65 267D
 402 FB67 4A
 403 FB68 2677
 404 FB6A 39
 405
 406
 407
 408
 409 FB6B EDP675
 410 FB6E EDP698
 411 FB71 RDP6A7
 412 FB74 39
 413
 414
 415
 416
 417
 418
 419
 420
 421
 422
 423
 424
 425
 426
 427
 428
 429
 430
 431
 432
 433
 434
 435
 436
 437
 438
 439
 440
 441
 442
 443
 444
 445
 446
 447
 448
 449
 450

```

=====
*                               TIEMPO                               Genera un tiempo de espera
=====
TIEMPO  LDA    43
NOT     LAX    00FFFFH
CCL01  ENX    CCL01
        ENCA
        ENY    NOT
        RTS

=====
*                               PROG1H                               Programa interfaces
=====
PROG1H JSR    PPIA1    Programa la PIA 1
        JSR    PPIA2    Programa la PIA 2
        JSR    PTIMER   Programa TIMER
        RTS

=====
*                               Programa PIA 1
*
*
*                               PUERTO A
*
* CA1.- EPN
*
* CA2.- Botonera
*
* 0.- \
* 1.- > BOTONERA
* 2.- /
* 3.- Activa alarma
* 4.- Indica alarma desactivada
* 5.- Indica modo [ Viaje (1) Perforacion (0) ]
* 6.-
* 7.-
*
*
*                               PUERTO B
*
* CB1.- Profundidad
*
* CB2.- Teclado
*
* 0.- \
* 1.- \ TECLADO
* 2.- /
* 3.- /
* 4.- Indica alarma de Gas/Pda. de lodo ( ALTO )
* 5.- Indica alarma de Gas/Pda. de lodo ( BAJO )
* 6.-
* 7.-
  
```

```

451
452
453
-----
454 FB75 7F0105 PPIA1 CLR PIRCA Acceso al reg. dir. de datos
455 FB78 86FB LDA #11111000B
456 FB7A 870104 STA PIRDDA Programa entradas y salidas
457 FB7D 860D LDA #00001101B
458 FB7F 870105 STA PIRCA Programa interrupcion por CA1 y por CA2
459 FB82 86FF LDA #00FF
460 FB84 870104 STA PIRDDA
461 FB87 7F0107 CLR PIRCB Acceso al reg. dir. de datos
462 FB8A 86F0 LDA #11111000B
463 FB8C 870106 STA PIRDDB Programa entradas y salidas
464 FB8F 860D LDA #00001101B
465 FB91 870107 STA PIRCB Programa interrupcion por CB1 y por CB2
466 FB94 7F0106 CLR PIRDPB
467 FB97 39 RTS
468
-----
469
470
471 PPIA2 Programa PIA 2
472
473 CA1 Pulso de Bomba 1
474 CB1 Pulso de Bomba 2
475
-----
476 FB98 86FB PPIA2 LDA #11111000B
477 FB9A 7F0109 CLR PIRCA Acceso al registro de direccion de datos
478 FB9D 7F010B CLR PIRCB !
479 FB9F 870106 STA PIRDDA Programa puerto A como entradas
480 FBA3 870104 STA PIRDDB Programa puerto B como entradas
481 FBA6 8605 LDA #00000101B Programa interrupcion por CA1 (CB1)
482 FBA8 870103 STA PIRCA Bomba 1
483 FBAB 87010B STA PIRCB Bomba 2
484 FBAD 39 RTS
485
-----
486
487 Programa TIMER (interno)
488
489 - INTERRUPCION Captura de entrada
490 - INTERRUPCION Sobreflujo del Timer
491
-----
492
493 FBAF 8614 PTIMER LDA #00010100B Carga el reg. de estado y control del timer
494 FBB1 970B STA RCTY Activa el timer
495 FBB3 39 RTS
496
-----
497
498 LIMEX Limpia Exhibidores
499
-----
500 FBB4 C0130 LIMEX LDA #EASXH Aponta a primer exhibidor
501 FBB7 850F LDA #00FE Apagalo
502 FBB9 A700 BORLEX STA I !
503 FBBE 05 IMI Aponta a otro exhibidor
504 FBBF 8C014D CPI #0LYEXH Es el ultimo?
505 FBCE 23FE ELS BORLEX No, ve a apagalo
506 FBC1 39 RTS Si, termina

```

507

508

509

510

511 FSC2 PCFFM

512 FPCS DSH7

513 FPC7 PCFFM

514 FPCA DSH5

515 FPC3 39

516

517

518

519

520

521

522 FPCD 9698

523 FPC7191C1

524 FPD1 2386

525 FPD3 9198

526 FPD5 2480

527 FPD7 2020

528 FPD9 8820

529 FPD8 8A0106

530 FPD8 870106

531 FSE1 2048

532 FSE3 0610

533 FSES 8A0106

534 FSES 870106

535 FSH8 9692

536 FSD 2A1A

537 FSH71868

538 FSP1 8A0184

539 FSP4 870184

540 FST7 2010

541 FST9 88671

542 FST8 84106

543 FST8 870106

544 FSP1 8677

545 FSP3 8A0184

546 FSP5 870184

547 FSP8 39

548

549

550

551

552 FSP8 EDF942

553 FSP8 EDF986

554 FSP8 EDF996

555 FSP8 EDF986

556 FSP8 EDF986

557 FSP8 EDF987

558 FSP8 EDF986

559 FSP8 EDF986

560 FSP8 EDF986

561

562

```
=====
*          INITCR          Inicializa Constantes
=====
INITCR  LDD  ICARG5      Lee constante Carga al gancho para 5 lineas
        STD  ICARG8      Inicializa constante Carga al gancho
        LDD  IPROF5      Lee constante Profundidad al gancho para 5 lineas
        STD  IPROF8      Inicializa constante de Profundidad
        RTS              Termina
=====
```

```
=====
*          REVLIN          Revisa limites.
=====
```

```
=====
REVLIN  LDA  IGMPE      Lee el valor de ganancia perdida de lodo
        CPA  LINRAJ      Es un valor menor al limite bajo?
        BLS  ALARAJ      Si, es menor o igual alarma
        CPA  LINALT      No, es un valor mayor al limite alto?
        BHS  ALAALT      Si, alarma
        BRS  DESALE      No, desactiva alarmas
ALARAJ  LDA  000100000B  Indica alarma de nivel bajo
        ORA  PIEDPB      !
        STA  PIEDPB      !
        BRS  ALASOW!     Ve a chequear activacion de alarma sonora
ALAALT  LDA  000010000B  Indica alarma de nivel alto
        ORA  PIEDPB      !
        STA  PIEDPB      !
ALASOW! LDA  ACALAR      EMACALL Activar alarma sonora?
        BPL  FEXVLI      No, termina
        LDA  000001000B  Si activa alarm sonora
        ORA  PIEDPA      !
        STA  PIEDPA      !
        BRS  FEXVLI      Termina
DESALE  LDA  011001111B  Desactiva alarma visual
        ANCA  PIEDPB      !
        STA  PIEDPB      !
        LDA  011110111B  Desactiva alarma sonora
        ANCA  PIEDPA      !
        STA  PIEDPA      !
FEXVLI  RTS              Regresa
=====
```

```
=====
*          FEXFOR          Exhibe informacion de los parametros en
                          el modo de perforacion
=====
```

```
=====
FEXFOR  JSR  CPROF8      Calcula profundidad
        JSR  CRESOL      Calcula emboladas por minuto
        JSR  CREP       Calcula revoluciones por minuto
        JSR  CCARGA      Calcula carga al gancho
        JSR  CPESON      Calcula peso sobre la barra
        JSR  CPROMB      Calcula presion de bombeo
        JSR  CVOLAD      Calcula volumen de lodo
        JSR  CGANPE      Calcula ganancia o perdida de lodo
        RTS              Termina
=====
```


563		1	VIAJE		Exhibe informacion de los parametros en	
564		2			el modo de viaje	
565					=====	
566	F923 EDFAE7		VIAJE	JSR	CFPROF02	////////////////////
567	F926 EDFA5F1			JSR	RPLINE	Revisa el porcentaje de flujo de linea
568	F929 EDFAAC			JSR	CACOMO	Calcula emboladas acumuladas
569	F92C EDFAE4			JSR	CLLEMA	Calcula emboladas por hilera
570	F92F EDFF9D0			JSR	CCARGA1	Calcula carga al gancho////////////////////
571	F932 EDFF9DA			JSR	CFRESO1	Calcula peso sobre la barra////////////////////
572	F935 EDFA06			JSR	CFIJO0	Calcula flujo en la linea
573	F938 EDFA18			JSR	CVOL00	Calcula volumen de lodo
574	F93B EDFAEA			JSR	CGANF1	Calcula ganancia o perdida de lodo
575	F93E EDFF9D0			JSR	CFRES01	Calcula emboladas por minuto
576	F941 39			RTS		Termina
577						=====
578						=====
579						=====
580		1	CFPROF0		Calcula el valor de profundidad	
581		2				=====
582						=====
583	F942 95D4		CFPROF0	LDA	COMACT	Lee bandera de comandos activados
584	F944 85E1			BITA	00000001B	Se actualizara el valor de profundidad?
585	F946 2617			MBE	CFPROF01	Si, ve a presenta el valor introducido
586	F948 85F2			BITA	000000010B	No, checa si esta activado el cambio de # lineas
587	F94A 2626			MBE	CHULIN1	Si, presenta informacion introducida
588	F94C D650			LDD	IPROF0	No, carga el valor de ingenieria de profundidad
589	F94E DCA6			STD	DATING	Descarga profundidad para convertirla BCD
590	F950 EDFAE7			JSR	BINBCD	Realiza conversion a BCD
591	F953 DCAB			LDD	MUM+1	\
592	F955 FD0130			STD	EPROF0	/ Presenta informacion
593	F958 DCAD			LDD	MUM+3	/
594	F95A FD0132			STD	EPROF0+2	/
595	F95D 2020			ERA	FIMPROF1	Termina
596	F95F DCC4		CFPROF01	LDD	MUMTEC	Lee informacion de teclado
597	F961 D0A8			STD	DATING	Descarga profundidad para convertirla BCD
598	F963 EDFAE7			JSR	BINBCD	Realiza conversion a BCD
599	F966 DCAB			LDD	MUM+1	\
600	F968 FD0130			STD	EPROF0	/ Presenta informacion
601	F96B DCAD			LDD	MUM+3	/
602	F96D FD0132			STD	EPROF0+2	/
603	F970 200D			ERA	FIMPROF1	Termina
604	F972 4F1		CHULIN1	CLRA		Prepara y lee informacion del
605	F975 D6C5			LDD	MUMTEC+1	Teclado
606	F978 D0A8			STD	DATING	Descarga profundidad para convertirla BCD
607	F97B EDFAE7			JSR	BINBCD	Realiza conversion a BCD
608	F97E DCA6			LDD	MUM+3	\
609	F980 FD0132			STD	EPROF0+2	/ Presenta informacion
610	F983 F139		FIMPROF1	RTS		Termina
611						=====
612						=====
613						=====
614		1	CFRES01		Esta rutina muestra las emboladas	
615		2			por minuto de las presas	
616						=====
617	F986 D2066		CFRES01	LDA	SEMEDIA	Carga el registro del tiempo de las emboladas
618	F988 EDFAE1			JSR	CALCFE	Realiza rutina de calculo para emb/ain

619	F986 DDA6	STD	DATING	Descarga ebl/min!para convertir!a BCD
620	F988 DDBK	STD	IRMBOL	Guarda unidades de ingenieria
621	F98A EDFBA7	JSR	BINBCD	Realiza conversi!a BCD
622	F98D DCAC	LDD	NUM+2	\
623	F98F!FD140	STD	KEMBOL	\ Presenta informacion
624	F932 96AF	LDA	NUM+4	/
625	F994 B70142	STA	KEMBOL+2	/
626	F997 39	RTS		Termina

627

628

629

630

631

632

```

=====
*          CPMH          Esta rutina muestra las RPM
*                               por minuto de las presas
=====

```

633	F998 CE0083	CPMH	LDI	#RPM	Carga el registro del tiempo de las RPM'S
634	F99B EDFBA7	JSR	CALFEB		Realiza rutinas de calculo para RPM'S/min
635	F99K DDA6	STD	DATING		Descarga RPM'S/min!para convertir!a BCD
636	F9A4 DD90	STD	IRPM		Guarda unidades de ingenieria
637	F9A2 BDFBA7	JSR	BINBCD		Realiza conversi!a BCD
638	F9A5 DCAC	LDD	NUM+2		\
639	F9A7 FD0138	STD	KRPM		\ Presenta informacion
640	F9AA 96AF	LDA	NUM+4		/
641	F9AC B7013D	STA	KRPM+2		/
642	F9AF!39	RTS			Termina

643

644

645

646

```

=====
*          CCARGA          Calcula carga al gancho
=====

```

647	F9B0 C601	CCARGA	LDB	#1	Lee el numero de canal
648	F9B2 BDFC0B	JSR	ERACOM!		Realiza conversi!de analogico a digital
649	F9B5 DDA6	STD	DATING		Guarda resultado de conversi!on
650	F9B7 DCB7	LDD	CCARGA		Lee constante para conversi!a unidades de ingenieria
651	F9B9 DD82	STD	CONSTA		Guarda constante
652	F9BB EDFC26	JSR	MUL212		Realiza multiplicacion
653	F9BE DD99	STD	ICARGA		Guarda unidades de ingenieria
654	F9C0 DDA6	STD	DATING		Guarda resultado
655	F9C2 EDFBA7	JSR	BINBCD		Realiza conversi!a BCD
656	F9C5 DCAC	LDD	NUM+2		\
657	F9C7 FD0138	STD	CCARGA		\ Presenta informacion
658	F9CA 96AF	LDA	NUM+4		/
659	F9CC B7013A	STA	CCARGA+2		/
660	F9CF!39	RTS			Termina

661

662

663

664

665

666

667

668

669

670

671

672

673

674

```

=====
*          CCARGA1          Presenta lineas horizontales en modo de viaje
=====

```

675	CCARGA1	LDB	#1	Lee el numero de canal
676	JSR	ERACOM!		Realiza conversi!de analogico a digital
677	STD	DATING		Guarda resultado de conversi!on
678	JSR	BINBCD		Realiza conversi!a BCD
679	LDD	NUM+1		\
680	STD	KPROFD		\ Presenta informacion
681	LDD	NUM+3		/
682	STD	KPROFD+2		/
683	RTS			Termina

```

=====
*          CCARGA1          Presenta lineas horizontales en modo de viaje
=====

```

```

675 F9D6 C04D0D      CCARSAI LDD      #0D0H
676 F9E3 F04139      STD      #CARGA
677 F9E6 57015A      STA      #CARGA+2
678 F9E9 39          RTS
679
680
681
682
683
684 F9EA F00134      CPESOB1 STD      #PESOB
685 F9ED 39          RTS
686
687
688
689
690
691
692
693
694
695
696
697
698
699
700
701
702
703
704
705
706
707
708
709
710
711
712
713
714
715
716
717
718
719
720
721
722
723
724
725
726
727
728
729
730

```

=====

```

*          CPESOB1          Presenta líneas horizontales en modo de viaje
=====
CPESOB1 STD      #PESOB
RTS
=====
*          CPESOB          Calcula peso sobre la barra
=====
CPESOB LDD      #CARGA          Lee referencia de carga al gacho
SOBD    #CARGA          Restala con el valor de ingenieria actual
SOB     #PESOB          Es mayor la referencia?
LDB     #0              Si, exhibe un zero
IFESOB STD      #PESOB        No, almacena valor de ingenieria
CLR     #ATING          Prepara informacion
STB     #ATING+1        !
JSE     #INBCD          Realiza conversión a BCD
LDB     #R0+3          \ Presenta informacion
STD     #PESOB          /
RTS                    Termina
=====
*          CPESOB          Calcula presión de bombeo
=====
CPESOB LDB     #0          Lee el número de canal
JSE     #RACON          Realiza conversión de analógico a digital
STD     #ATING          Guarda resultado de conversión
LDD     #PESOB          Lee constante para conversión a unidades de ingeniería
STD     #CONSTA          Guarda dato
JSE     #MULTI          Realiza multiplicación
STD     #PESOB          Guarda unidades de ingeniería
STD     #ATING          Guarda resultado
JSE     #INBCD          Realiza conversión a BCD
LDB     #R0+2          \ Presenta información
STD     #PESOB          /
LDB     #R0+4          /
STA     #PESOB+2        /
RTS                    Termina
=====
*          CPESOB          Calcula volumen de lodo
=====
CPESOB LDA     #R0+0+16
BITA   #P2R0          Lee el registro de datos del puerto A de PIA2
BRQ    #CPESOB1      Si es cero, No leas canal
LDB     #0          Lee el número de canal de la presa 1
JSE     #RACON          Realiza conversión de analógico a digital
STD     #SOBLOD          Guarda el valor de la rana de lodo
CPESOB1 LDA     #R0+0+16
BITA   #P2R0          Lee el registro de datos del puerto A de PIA2
BRQ    #CPESOB1      Si es cero, No leas canal
LDB     #0          Lee el número de canal de la presa 2

```

731	FA2F8DFPC8	JSR	BIACOM:	Realiza conversión de analógico a digital	
732	FA32 D3P2	ADDD	SUMLOD		
733	FA34 DDD0	STD	SUMLOD	Guarda resultado de conversión	
734	FA36 8584	CTCLOD2	LDA	#####1005	
735	FA36 E2P1A8	BITA	PERDFA	Lee el registro de datos del puerto A de PIA2	
736	FA3B 2709	BR	FCOLOD	Si es cero. No lee canal	
737	FA3D C683	LDB	#3	Lee el número de canal de la presa 3	
738	FA3F8DFPC8	JSR	BIACOM:	Realiza conversión de analógico a digital	
739	FA42 D3P0	ADDD	SUMLOD		
740	FA44 DDD0	STD	SUMLOD	Guarda el valor de la suma de lodo	
741	FA46 DCP0	CTCLOD	LDB	Lee el valor de la suma de lodo	
742	FA48 85A8	STD	DATING	Guarda valor para la conversión	
743	FA4A E2P1CA	LDB	IVOLOD	Lee constante para conversión a unidades de ingeniería	
744	FA4D DDC2	STD	CONSTA	Guarda dato	
745	FA4F8DFPC8	JSR	MULX2	Realiza multiplicación	
746	FA52 D7F5	STB	IVOLOD	Guarda unidades de ingeniería	
747	FA54 E2A8	STD	DATING	Guarda resultado de conversión	
748	FA56 DDF5A7	JSR	BINBCD	Realiza conversión a BCD	
749	FA59 DDCAC	LDB	NUM+2	\	
750	FA5B F2E1A8	STD	IVOLOD	\ Presenta información	
751	FA5E 95A8	LDA	NUM+4	/	
752	FA60 E7E1A4	STA	IVOLOD+2	/	
753	FA63 7F1A00	CLR	SUMLOD		
754	FA66 7F1A01	CLR	SUMLOD+1		
755	FA69 3F	RTS			
756					
757					
758					
759					
760	FA6A 7DD0ED	CGANPE	IST	Calcula ganancia o pérdida de lodo	
761	FA6D 2E1F:	ENK	CANLMT	Se va hacer cambio de límites?	
762	FA6F7A695	LDB	FIN:	Si, termina	
763	FA71 DDC0	LDB	IVOLOD	No, lee el valor actual de volumen de lodo	
764	FA73 2A05	SUBB	CGANPE	Restalo con la referencia de gan/pda de lodo	
765	FA75 50	BCC	POSIT	El resultado fue positivo? Si, indica que es positivo	
766	FA76 85A0	NEGB		Obten el complemento a 2 del acumulador:B	
767	FA78 28F2	LDA	#0DH	No, indica un signo negativo	
768	FA7A 85A7:	ELA	CGANPE1	Ve a calcular el valor de gan/pda de lodo	
769	FA7C 85A7:	POSIT	LDA	#0FH	Indica un signo positivo
770	FA7F E7E1B8	CGANPE1	STA	CGANPE	!
771	FA81 7F1A05	STB	IGANPE	Guarda el valor de ingeniería de gan/pda de lodo	
772	FA84 D7A9	CLR	DATING	Alista resultado para conversión	
773	FA86 85F5A7	STB	DATING+1	!	
774	FA8D DCA0	JSR	BINBCD	Realiza conversión a BCD	
775	FA8B F0A1AC	LDB	NUM+3	Lee información	
776	FA8E 3F	STD	CGANPE+1	Exhibela	
777		FIN:	RTS	Regresa	
778					
779					
780					
781					
782					
783	FA8F8585	EFLINE	LDA	IFLINE	Lee parte alta de valor actual de flujo de línea
784	FA91 2E93	ENK	INDM4:	Si es distinto de uno indica un flujo de línea mayor de 4X	
785	FA93 D697	LDB	IFLINE+1	No, lee parte baja de valor actual de flujo de línea	
786	FA95 C104	CHPP	#4	Es mayor de un cuarto portiente?	

```

=====
*
*      CGANPE      Calcula ganancia o pérdida de lodo
=====
CGANPE  IST      CANLMT  Se va hacer cambio de límites?
        ENK      FIN:    Si, termina
        LDB      IVOLOD  No, lee el valor actual de volumen de lodo
        SUBB     CGANPE  Restalo con la referencia de gan/pda de lodo
        BCC     POSIT   El resultado fue positivo? Si, indica que es positivo
        NEGB
        LDA     #0DH    Obten el complemento a 2 del acumulador:B
        ELA     CGANPE1  No, indica un signo negativo
        POSIT   LDA     #0FH  Ve a calcular el valor de gan/pda de lodo
        CGANPE1 STA     CGANPE  Indica un signo positivo
        STB     IGANPE  !
        CLR     DATING  Guarda el valor de ingeniería de gan/pda de lodo
        STB     DATING+1  Alista resultado para conversión
        JSR     BINBCD  !
        LDB     NUM+3   Realiza conversión a BCD
        STD     CGANPE+1  Lee información
        FIN:   RTS     Exhibela
                    Regresa
=====
*
*      EFLINE      Revisión del porcentaje del flujo de línea
=====
EFLINE  LDA     IFLINE  Lee parte alta de valor actual de flujo de línea
        ENK     INDM4:  Si es distinto de uno indica un flujo de línea mayor de 4X
        LDB     IFLINE+1  No, lee parte baja de valor actual de flujo de línea
        CHPP    #4      Es mayor de un cuarto portiente?

```

```

787 FAS7 2202      BBI  INDM44  SI, indicalo
788 FAS9 2806      BBA  FLINE   No. termina
789 FASE 9616      INDM44 LDA  EMACULL Indica un flujo de linea a partir del 48
790 FASD 8481      JEA  @@@@@@BIB !
791 FASF:8716      STA  EMACULL !
792 FAA1 39        FLINE RTS    Egress
793
794
795 =====
796 *          CACUM0          Calcula embotadas acumuladas
797 =====
797 FAAC DC9B      CACUM0 LDD  IEMRAC  Lee el valor de embotadas acumuladas
798 FAA4 D0A8      STD  DATING   Guarda resultado
799 FAAB EDFBA7    JSR  BINBCD   Realiza conversi6n a BCD
800 FAAP DCAC      LDD  NUM+2    \
801 FAAB FD0131   STD  CACUM0+1 \ Presenta informaci6n
802 FAAX 96A8     LDA  NUM+4    /
803 FAEB B70133   STA  CACUM0+3 /
804 FAS3 39       RTS    Termina
805
806 =====
807 *          CULENA          Calcula embotadas por l6nea
808 =====
808 FASA DC9D      CULENA LDD  IEMELL  Lee el valor de embotadas por l6nea
809 FASB D0A8      STD  DATING   Guarda resultado
810 FASB EDFBA7    JSR  BINBCD   Realiza conversi6n a BCD
811 FAS5 DCA7      LDD  NUM+2    \
812 FAED FD0133   STD  IULENA   \ Presenta informaci6n
813 FASB 96A8     LDA  NUM+4    /
814 FAS2 B70133   STA  IULENA+2 /
815 FAS5 39       RTS    Termina
816
817 =====
818 *          CFLOJO          Calcula flujo en la linea
819 =====
820 FAS6 C602      CFLOJO LDB  #2    Lee el numero de canal
821 FASB EDFC05    JSR  KEACON1  Realiza conversi6n de analogico a digital
822 FASB D0A8      STD  DATING   Guarda resultado de conversi6n
823 FASD FCFPC8    LDD  AFLINE   Lee constante para conversi6n a unidades de ingenieria
824 FAS4 D0A2      STD  CONSTA   Guarda dato
825 FAD2 EDFC26    JSR  MUL2X2   Realiza multiplicaci6n
826 FAS5 DC9E      STD  IFLINE   Guarda resultado
827 FAS7 D0A8      STD  DATING   Guarda resultado
828 FAS9 EDFBA7    JSR  BINBCD   Realiza conversi6n a BCD
829 FASD DCAC      LDD  NUM+2    \
830 FASD FD0143   STD  EFLINE   \ Presenta informaci6n
831 FAS1 96A8     LDA  NUM+4    /
832 FAS3 B70145   STA  EFLINE+2 /
833 FAS5 39       RTS    Termina
834
835 =====
836 *          APAGAR          Apagar exhibidores de peso sobre la barra
837 =====
838 FAS7 C06F1F0   CFAPAG LDB  @F1F0  Carga el acumulador D con factor de peso
839 FAS4 FD0138   STD  EBF1F0  Apaga Exhibidores
840 FASD FCFPC8    STD  EBF1F0+2
841 FAS1 39       RTS    Termina

```

843

844

845

846

847

848

849

850

851 FAF1 BC00

852 FAF3 2716

853 FAF5 D0A2

854 FAF7 A602

855 FAF9 97A4

856 FAFB CC465

857 FAFD 5D9F!

858 FB00 7F10A1

859 FB03 C943E!

860 FB06 EDFF0C

861 FB09 DC46

862 FB0B 39

863

864

865

866

867

868

869

870

871

872

873

874

875

876

877

878

879

880

881 FB0C 3C

882 FB0D C606

883 FB0F A505

884 FB11 36

885 FB12 09

886 FB13 5A

887 FB14 2679

888 FB16 8600

889 FB18 36

890 FB19 36

891 FB1A 36

892 FB1B 5C

893 FB1C 37

894 FB1D 36

895

896

897

898

```

=====
*
*
* CALPER :      Prepara DATO para realizar conversión (contador)/min
*               y lo convierte mediante la rutina DIV24B
*
*
*               Resultado en 'D'
*
=====
CALPER  LDD     X           Carga valor correspondiente de contador de tiempo
        MRR     CERO       Es cero? si -> CERO
        STD     DATO+3     Descarga los 2 primeros bytes del registro p'DIV
        LDA     2,X        Carga ultimo byte del contador
        STA     DATO+5     Descarga el byte en localidad para DIV24B
        LDD     #CTR       Carga Constante de conversión
        STD     DATO       Descarga valor para DIV24B
        CLR     DATO+2     Continúa valor de la constante
        LDX     #DATO      Prepara apuntador para DIV24B
        JSR     DIV24B     Realiza división: CTR/(Contador de tiempo)
        LDD     DATO+7     Carga resultado
        CERO    RTS       Termina CALPER
=====

```

```

=====
*
* DIV24B - Esta rutina divide dos enteros de 24 bits no signados
*          proporcionando un cociente de 24 bits y residuo.
*
* Para llamar a esta rutina:
*
*   LDX #DATO
*   JSR DIV24B
*
* Donde DATO esta definida como:
*
*   DATO  RMB 3  Dividendo
*         RMB 3  Divisor
*         RMB 3  Cociente
*
* Regresa con:
*
*   1.- Cociente en la localidad especificada
*   2.- Residuo en el acumulador:A:B (D)
*   3.- El bit de carry es limpiado si el divisor no es cero; si es
*       cero el bit de carry se pone y el cociente y el residuo estan
*       indefinidos
*
=====

```

```

=====
DIV24B  PSRA     Salva la información
        LDAB    #6        Introduce contador de datos
DIV100  LDAB    5,X       Carga de datos
        PSRA     Guarda en el stack
        DEI     Apunta a una localidad anterior
        DECB    Decrementa el contador
        ENI     DIV100   Si no es cero toma otro valor
        LDA     00
        PSRA
        PSRA
        PSRA     Reserva 3 bytes para el cociente en stack
        INCB    Apunta 1 al registro de corrección
        PSBB    Guardalo en el stack
        TSI     Apunta al stack pointer con X
=====

```

```
*** El STACK ahora esta asi:
```

```
*** +8 Contador
```

```
*** +3 LS byte ( de 3) Cociente
```

939				*** +4 MS byte (de 3) Dividendo	
940				*** +5 2o byte (de 3) Dividendo	
941				*** +7 MS byte (de 3) Divisor	
942				*** +8 2o byte (de 3) Divisor	
943				** +12 MS byte - Apuntador de dato	
944				** +11 LS byte	
945					
946	F51E EC88	LDD	DVSOR,I	Carga los 2 bytes menos significativos del divisor	
947	F520 2687	EMI	DIV101	Es cero? NO, prosigue con/division	
948	F522 2687	LEB	MDVSOR,I	Carga byte mas significativo del divisor	
949	F524 2683	EMV	DIV101	Es cero? NO, realiza division	
914	F526 8D	SXC		SI, preade bit de acarreo	
911	F527 22A1	EEA	DIV12E	Salta de DIV2AE	
912	F529 2687	DIV101	LDE	MDVSOR,I	Carga byte mas significativo del divisor
913	F52E 268E	EMI	DIV102	Esta puesto el bit MS? si -> DIV102	
914	F52D EC88	LDD	DVSOR,I	Carga divisor!(2 bytes LSB)	
915	F52F 6C2A	CIC1	INC	X	Incrementa el contador de corrimiento
916	F531 85	ASLD			
917	F532 6687	ROL	MDVSOR,I	Corre a la izquierda el divisor	
918	F534 237E	RFL	CIC1	Esta limpio el bit de N° no, otro corrimiento	
919	F536 8188	STD	DVSOR,I	Guarda el nuevo valor de divisor	
920	F538 EC8E	DIV102	LDD	DIV,I	Carga el dividendo
921	F53A 138E	SOED	DVSOR,I	Resta el divisor al dividendo	
922	F53C 8185	STD	DIV,I	Guarda el nuevo valor del dividendo	
923	F53E 8184	LDE	MDIV,I	Carga el byte mas significativo del dividendo	
924	F540 8187	SBC66	MDVSOR,I	Resta el byte MS del divisor al byte MS del dividendo	
925	F542 8184	STB	MDIV,I	Guarda nuevo valor del dividendo	
926	F544 2487	SCC	DIV104	No hay carry -> va a DIV104	
927	F546 EC85	LDD	DIV,I	Deja el divisor como antes	
928	F548 538E	ADDD	DVSOR,I		
929	F54A 8185	STD	DIV,I		
930	F54C 1694	LDE	MDIV,I		
931	F54E 8187	ANCB	MDVSOR,I		
932	F550 8184	STB	MDIV,I		
933	F552 8C	CLC		Limpia el bit de carry	
934	F553 2481	ERA	DIV105	Ve a DIV105	
935	F555 8C	SXC		Frontal bit de carry	
936	F556 5E83	DIV104	SXC		
937	F558 5382	DIV12E	ROL	CCC,I	
938	F55A 5381		ROL	CCC-1,I	
939	F55C 6487		ROL	CCC-2,I	Esta a la izquierda el cociente, incluye carry
940	F55E 6685		LSX	MDVSOR,I	
941	F560 6685		ROL	DVSOR,I	
942	F562 6689		ROV	DVSOR-1,I	Esta a la derecha el divisor
943	F564 268D		DEC	CONT,I	Decrementa el registro de corrimientos
944	F566 37		EMV	DIV102	Es cero? no, realiza otra division
945	F567 8281		PSHB		
946	F569 8D85		LDD	CCC-2,I	Obtenga el cociente
947	F56B 8583		STD	DATO-6	!
948	F56D 8583		LDB	CCC,I	!
949	F56F 8787		STB	DATO-8	Guarda el resultado en: DATO-6, DATO+7, DATO+8
950	F571 8C		PTLE		
951	F573 8C		CLC		Limpia el bit de acarreo
952	F575 8281		ERA	DIV107	Salta a DIV107
953	F577 8C	DIV105	SXC		Prede el bit de acarreo
954	F579 8187	DIV107	EMV	EMDIV	
955	F57B 38		PULL		

955	FE77 38		FOLI		
956	FE78 38		FOLI		
957	FE79 38		FOLI		
958	FE7A 38		FOLI		
959	FE7E 38		FOLI		
960	FE7C 39		RTS		Egreso de subrutina
961					
962	FE7D 7600A2	REDIV:	ROR	DATO+3	Divide el divisor:entre 2
963	FE80 7600A3		ROR	DATO+4	
964	FE83 7600A4		ROR	DATO+5	
965	FE86 D1A2		CMPE	DATO+3	Compara residuo MS con/DIVISOR MS/2
966	FE88 251C		ALO	FREDIV:	Es menor? si, no hay aproximacion
967	FE8A E2C5		LDI	D17,X	Carga residuo LS
968	FE8C 31A3		CMFA	DATO+4	
969	FE8E 2516		ALO	FREDIV	
970	FE90 D1A4		CMPE	DATO+5	Compara residuo LS con/DIVISOR LS/2
971	FE92 251E		ALO	FREDIV:	Es menor? si, no hay redondeo
972	FE94 9EAT		LDA	DATO+8	Carga cociente
973	FE95 86E1		ADDA	#1	!
974	FE98 9EAT		STA	DATO+8	!
975	FE9A 9E66		LDA	DATO+7	!
976	FE9C 8900		ADCA	#0	!
977	FE9E 9E66		STA	DATO+7	!
978	FEA0 9E66		LDA	DATO+6	!
979	FEA2 9E28		ADCA	#2	!
980	FEA4 9E66		STA	DATO+6	Incrementa en1 el resultado por:efecto de redondeo
981	FEA6 39	FREDIV:	RTS		
982					
983					
984					
985					
986					
987					
988					
989					
990	FEA7 7F10A4	BINBCD	CLR	NUM	Borra localidad de resultado
991	FEA8 7F10A5		LDI	NUM+1	
992	FEAB DC46		LDI	DATING	Lee valor:binario a convertir
993	FEAF 05A3		LDI	DATING	Lee valor:binario a convertir
994	FEB1 8C2718	B10000	CPI	#10000	Es mayor:que 10.000?
995	FEB4 250C		BLO	B10000	No, compara con:1000
996	FEB6 7C9FA1		INC	NUM	Si, suma diezmil al resultado BCD
997	FEB8 832718		SUED	#10000	Resta diezmil a numero binario
998	FEBC 25A9		STD	NUM+3	Guarda nuevo numero binario
999	FEBE 2EAD		LDI	NUM+3	Lee nuevo valor:binario
1000	FEC0 2A8F		BEA	#10000	Compara de nuevo con:10.000
1001	FEC2 8C03E3	B11000	CPI	#1000	Es mayor:que 1000?
1002	FEC5 250C		BLO	BES1000	No, compara con:1000
1003	FEC7 7C9FA5		INC	NUM+1	Si, suma mil a resultado BCD
1004	FECA 83A3E8		SUED	#1000	Resta 1000 a numero binario
1005	FECD 2EAD		STD	NUM+3	Guarda nuevo numero binario
1006	FECF 2EAD		LDI	NUM+3	Lee nuevo valor:binario
1007	FEF1 2A8F		BEA	B11000	Compara de nuevo con:1000
1008	FEF3 7F10A7	BES1000	LDI	NUM+3	Borra:area de operaciones
1009	FEF6 8C03E4	B11000	CPI	#100	Es mayor:que 100?
1010	FEF9 250C		BLO	BES10	No, compara con:10
1011	FEFB 7C9FA9		INC	NUM+2	Si, suma cien: resultado BCD

1811	FBEK 630064	SUBP	0100	Esta 100 a numero binario	
1812	FBE1 00AD	STP	NUM-3	Guarda nuevo numero binario	
1813	FBE3 00AD	LDI	NUM-3	Lee nuevo valor binario	
1814	FBE5 20FF	BEA	RES100A	Compara de nuevo con 100	
1815	FBE7 7F10AD	RES10	CLR	ROM-3	Borra localidad de resultado
1816	FBEA 000A	RES10A	CMPF	010	Es mayor que 10
1817	FBE0 250F	BL0	RES1	No, guarda unidades	
1818	FBE7 7000AD	INC	NUM-3	Si suma leste numero 600	
1819	FBE1 000A	SUBB	010	Sea 10 a numero binario	
1820	FBE3 20FF	BEA	RES100A	Compara de nuevo con 100	
1821	FBE5 000A	RES1	STB	NUM-4	Guarda unidades de numero 600
1822		*****	SE BORRAN/CIERRO A LA BARRERA		
1823	FBE7 000F	LDR	00FF	Carga factor de valor binulo	
1824	FBE9 0000AA	LDI	0000	"I" apunta a resultado BC	
1825	FBE0 A000	CTELOC	LEA	I	Compara localidad con 0000
1826	FBE1 000A	BEF	FINEUB		Es igual?
1827	FB00 0700	STB	I		Si, almacena factor binulo
1828	FB00 00	ISI			"I" apunta a siguiente localidad
1829	FB03 0000AA	CP1	0000-4		Es la ultima?
1830	FB06 2702	BEQ	FINEUB		Si, termina
1831	FB08 20FF	BEA	CTELOC		No, compara nuevamente
1832	FB0A 00	FINEUB	RTS		Regresa
1833					
1834					
1835					
1836					
1837					
1838	FB06 000100	ERACON:	LDI	ERACON:	Apunta a primerletra del CAD
1839	FB06 0A		BEI		Suma el numero de canal
1840	FB0F 0702		STB	I	Inicia conversion
1841	FB11 0677		LDA	0255	Espera un tiempo
1842	FB13 0A	ESPCON:	BEA		!
1843	FB14 26FD		BEH	ESPCON:	!
1844	FB16 700100	FRUBIT	TSY	ESTCON:	Ya termino la conversion?
1845			RPL	FRUBIT	No, pregunta de nuevo
1846	FB19 050100		LDA	RESCONA	Si, lee parte mas significativa
1847	FB1C 700100		LDB	RESCONB	Lee parte menos significativa
1848	FB1F 040100		AND	0001111115	Unifica los resultados leidos
1849	FB21 00		ASLE		!
1850	FB22 00		ASLB		!
1851	FB23 00		LSRD		!
1852	FB24 00		LSRD		!
1853	FB25 00		RTS		Termina
1854					
1855					
1856					
1857					
1858					
1859					
1860					
1861					
1862					
1863					
1864	FB28 700100	MULDI	CLR	RESULT	Limpia area de resultado:
1865	FB29 700100		CLR	RESULT-1	!
1866					

1067	FC2C 96A9	LDA	DATING+1	MULTIPLICA TIEMPO leído del timer
1066	FC2E D6A3	LDB	CONSTA+1	por: una constante
1069	FC30 3D	MUL		!
1070	FC31 97A1	STA	RESULT+2	!
1071				
1072	FC35 96A9	LDA	DATING+1	!
1073	FC35 D6A2	LDB	CONSTA	!
1074	FC37 3D	MUL		!
1075	FC3B D3A0	ADDD	RESULT+1	!
1076	FC3A D0A0	STD	RESULT+1	!
1077				
1078	FC3C 96A8	LDA	DATING	!
1079	FC3E D6A3	LDB	CONSTA+1	!
1080	FC40 3D	MUL		!
1081	FC41 D3A0	ADDD	RESULT+1	!
1082	FC43 D0A0	STD	RESULT+1	!
1083				
1084	FC45 96A5	LDA	DATING	!
1085	FC47 D6A2	LDB	CONSTA	!
1086	FC49 3D	MUL		!
1087	FC4A D09F!	ADDD	RESULT	!
1088	FC4C D09F!	STD	RESULT	!
1089	FC4E 39	RTS		Termina
1090				
1091				
1092				
1093				
1094				
1095				
1096				
1097				
1098				
1099				
1100		SKRIRQ		Atención: Interrupcion: Mascarable
1101				
1102				

```

=====
*
*
*          ATENCIONAL SERVICIO DE INTERRUPCIONES
*          ATENCIONAL SERVICIO DE INTERRUPCIONES
*          ATENCIONAL SERVICIO DE INTERRUPCIONES
*
=====

```

1103	FC4F B660	SKRIRQ	LDA	#10000000 \	
1104	FC51 96A2		ROPA	RPI	> Índice interrupcion: por: IEG
1105	FC53 97A2		STA	RPI	/
1106	FC55 B610?		LDA	P1RCB	Lee el registro de control del Pto. B PIA 1
1107	FC58 2B16		RO1	PROFUN1	Interrupcion profundidad atiendela
1108	FC5A 48		LSLA		
1109	FC5B 2B22		EMI	TECLAS	Interrupcion el teclado atiendela
1110	FC5D E6E1E!		LDA	P1RCA	Carga el registro de control PIA1 puerto A
1111	FC60 2B14		EMI	RPM1	Interrupcion RPM? si -> RPM
1112	FC62 48		LSLA		
1113	FC63 2B0E		EMI	ROT01	
1114	FC65 E6E1E9		LDA	P2RCA	Interrupcion EMB1?
1115	FC68 E6E1E!		EMI	CUENB1X	Si, atiende interrupcion
1116	FC6A B6E10B		LDA	P2RCB	Interrupcion EMB2?
1117	FC6D 2B0D		EMI	CUENB2X	Si, atiende interrupcion
1118	FC6F 3B		RTI		Termina la atención: Interrupcion: Mascarable
1119					
1120	FC70 7E7E9E	PROFUN1	JMP	PROFUN	
1121	FC73 7E7EE	ROT01	JMP	ROT0N	
1122	FC76 7E7E6C	RPM1	JMP	RPM1	

1123	FC79 7E7F15	CUMBE1	JMP	CUMBE1	
1124	FC7C 7E7F1A	CUMBE2	JMP	CUMBE2	
1125					
1126					
1127					
1128					
1129					
1130					
1131	FC7F 8648	TECLAS	LDA	\$0:000000B	\
1132	FC81 8682		FORA	RF1	> Interruccion/por/CB2
1133	FC83 8782		STA	RF1	/
1134	FC85 8812FF		LDA	PIENDE	Lee tecla y borra interrupcion
1135	FC87 889E		APTA	\$200:1115	Duplica informacion
1136	FC8A 87EA		STA	ULTEC	Guarda dato leido de Teclado
1137	FC8C 8878		CMFA	\$84E	Es letra?
1138	FC8E 8484		ENS	LETRA	Si, atiende letras
1139	FC90 7E7F5F		CEP	NUMERO	No, atiende numeros
1140	FC93 8B	FINCLA	STI		Termina interrupcion
1141					
1142					
1143					
1144					
1145					
1146					
1147	FC94 8188	LETRA	CMFA	\$84E	La letra presionada es una A?
1148	FC95 2715		ENQ	LETRAA	Si, atiendela
1149	FC98 818B		CMFA	\$02E	Es una B?
1150	FC9A 8727		ENQ	LETRAB	Si, atiendela
1151	FC9C 8187		CMFA	\$4CE	Es una C?
1152	FC9E 2745		ENQ	LETRAC	Si, atiendela
1153	FC10 818F		CMFA	\$02E	Es una E?
1154	FC12 2785		ENQ	LETRAE	Si, atiendela
1155	FC14 818F!		CMFA	\$4FE	Es una F?
1156	FC16 2779		ENQ	LETRAF	Si atiendela
1157	FC18 8819		SEA	FINCLA	Termina interrupcion
1158					
1159	FC1A 7E7F9E	LETRAE1	JMP	LETRAE	
1160					
1161					
1162					
1163					
1164					
1165					
1166	FC1D 86C2	LETRAA	LDA	CFEDEC	Lee operacion de teclado
1167	FC1F 8581		BITA	\$1	Hay secuencia?
1168	FC21 2644		ENS	FINCLA1	No, termina
1169	FC23 8A81		TEA	\$1	Indica secuencia de teclado
1170	FC25 87C2		STA	CFEDEC	!
1171	FC27 8780C0		LDA	\$18481	Ajusta a direccion del limite Alto
1172	FC2A 87E8		STA	PIELIM	Alinea esta direccion
1173	FC2C 8687		LDA	\$4CE	Exhibe un segmento alto
1174	FC2E 872145		STA	AGANDE	
1175	FC31 8615		SEA	PIELIM	Ve a presentar limites
1176					
1177					
1178					
1179					
1180					
1181					
1182					
1183					
1184					
1185					
1186					
1187					
1188					
1189					
1190					
1191					
1192					
1193					
1194					
1195					
1196					
1197					
1198					
1199					
1200					

```

1179                                     *           Presenta limite bajo de ganancia/perdida de lodo
1180                                     *
1181 -----
1182 F0C3 96C2          LSTRAS LDA OPETEC   Lee operacion/de teclado
1183 F0C5 8501          BITA  #1      Hay secuencia?
1184 F0C7 262E          BNE  FTRCLA1  No, termina
1185 F0C9 8A01          ORA  #1      Indica secuencia de teclado
1186 F0CB 97C2          STA  OPETEC   !
1187 F0CD C100C1       LDI  #LIMBAJ  Apunta a direccion/del limite Bajo
1188 F0D0 97BE          STI  DIRLIN   Almacena esta direccion
1189 F0D2 860E          LDA  #0EH    Exhibe un segmento bajo
1190 F0D4 97014B       STA  EGAMPE   !
1191 F0D7 200E          BRA  PRELIM   Ve a presentar limites
1192 -----
1193                                     *
1194                                     *           PRELIM           Presenta limites Bajo o Alto
1195                                     *           de ganancia/perdida de lodo
1196                                     *
1197 -----
1198 F0D9 7000F1       PRELIM INC FDESNUM  Indica despliegue de numeros
1199 F0DB 7000ED       INC  CAMLET   Indica cambio de limites
1200 F0DD 7710A8       CLR  DATING   !
1201 F0DF 8600          LDA  I        Lee el valor/del limite a cambiar
1202 F0E1 97A9          STA  DATING+1 Guarda informacion
1203 F0E3 B0FEA7       JSR  E1N8CD   Convierte a valor/BCD
1204 F0E5 9C0D         LDD  NUM+3    Lee informacion
1205 F0E7 F0014C       STD  EGAMPE+1 Habibela
1206 F0E9 580E          LDA  #2      Inicializa contador/de digitos
1207 F0EB 97C5          STA  CONDIG  !
1208                                     *           LDI  DIRLIN   Recupera la direccion/del limite
1209                                     *           LDA  I        Lee el valor/actual del limite
1210                                     *           STA  NUMTRC+1  Guarda informacion
1211 F0F2 C0FD32       LDI  #CAMLIN1 Indica secuencia a seguir
1212 F0F5 DFEB          STI  SECTEC  !
1213 F0F7 3B          FTRCLA1 RTI    Termina interrupcion
1214 -----
1215                                     *
1216                                     *
1217                                     *           LSTRAC           Atiende al servicio de la letra C
1218                                     *           Atiende a peticion/de comando
1219                                     *
1220 -----
1221 F0F9 96C2          LSTRAC LDA OPETEC   Lee operacion/de teclado
1222 F0FB 8501          BITA  #1      Hay secuencia?
1223 F0FD 260F         BNE  FLETEC   Si termina
1224 F0FF 8A01          ORA  #15     No, indica secuencia de teclado
1225 F101 97C2          STA  OPETEC   !
1226 F103 7710CF       CLR  FDESNUM  Inicializa despliegue de numeros
1227 F105 7710C8       CLR  NUMCOM   Inicializa numero de comando
1228 F107 F00D3C       LDI  #COMAND  Indica secuencia a seguir
1229 F109 DFEB          STI  SECTEC  !
1230 F10B 3E          FLETEC RTI    Termina interrupcion
1231 -----
1232                                     *
1233                                     *
1234                                     *           LSTRAN           Atiende al servicio de la letra E

```

```

1235
1236
1237 FD0E 56C2 LETRAF LDA OPNTEC Lee operacion de teclado
1238 FD18 8541 BITA #1 Hay secuencia?
1239 FD12 27F9 EQQ FLEPTEC No, termina
1240 FD14 07B9 LDX SECTEC SI, sigue secuencia
1241 FD16 51A0 JMP I !
1242
1243
1244
1245 LETRAF: Atiende al servicio de la letra F
1246 Inicializa condiciones de teclado
1247
1248
1249 FD18 ED81 LETRAF: BEB INICIAL Ve a inicializar condiciones
1250 FD1A 3B RTI Termina interrupcion
1251
1252
1253 INICIAL Inicializa condiciones para nuevo uso del teclado
1254
1255
1256 FD16 7F10C2 INICIAL CLR OPNTEC Inicializa condiciones de teclado
1257 FD18 7F10ED CLR CANLIM Inicializa banderas de cambio de limites
1258 FD21 7F10D4 CLR COMACT Inicializa banderas de comando actual
1259 FD24 6622 LDA #2 Inicializa contador de digitos
1260 FD26 57C3 STA COMDIG !
1261 FD2B 7F10CA INIBUS CLR NORTEC Inicializa localidades de teclado
1262 FD2B 7F10C5 CLR NORTEC+1 !
1263 FD2E 7F10C6 CLR NORTEC+2 !
1264 FD31 39 RTS Regresa
1265
1266
1267
1268 CANLIM
1269
1270
1271 FD32 DEEE CANLIM LDI DIELIM Recupera la direccion del limite
1272 FD34 9635 LPA NORTEC-1 Lee el valor a desplegar
1273 FD36 A78A STA I Exhibelo
1274 FD38 BDFD16 JSR INICIAL Ve a inicializar condiciones
1275 FD3B 3E RTI Termina interrupcion
1276
1277
1278
1279 COMAND: Ejecuta la rutina de Comandos
1280
1281
1282 FD3C D0C4 COMAND LDD NORTEC Lee valor de comando introducido
1283 FD3E C181 CMFB #1 Es el comando 1?
1284 FD40 2781 EQQ ACOM1 Si atiendolo
1285 FD42 C18A CMFB #18 Es el comando 18?
1286 FD44 2785 EQQ ACOM18 Si atiendolo
1287 FD46 C165 CMFB #22 Es el comando 22?
1288 FD48 278C EQQ ACOM22 Si atiendolo
1289 FD4A 2787 EQQ ACOM27 Si es otro numero de comando indica error
1290 FD4C 278F ACOM1 LBR #COM1 Indica secuencia

```

1291	FD4F!2008		ERA	FCOMAN:	Ejecuta secuencia
1292	FD51 CWDI7	ACOM10	LDA	#COM10	Indica secuencia
1293	FD54 2003		ERA	FCOMAN:	Ejecuta secuencia
1294	FD56 CEI7E1	ACOM99	LDA	#COM99	Indica secuencia
1295	FD59 6E00	FCOMAN:	JMP	X	Ejecuta secuencia
1296					
1297					
1298					
1299					
1300			ERROR		Rutina que indica error/de teclado
1301					
1302	FD5B 0610	ERROR	LDA	#10H	Indica error/de teclado
1303	FD5D 9AC2		ORA	OPTEC	!
1304	FD5F!97C2		STA	OPTEC	!
1305	FD61 6E2B		LDA	#05H	Exhibe que hubo error
1306	FD63 E70130		STA	EPFOFU	!
1307	FD66 BDF95F!		JSR	TIEMPO	!
1308	FD69 7EFC93		JMP	YTCIA	Termina interrupcion
1309					
1310					
1311					
1312			NUMERO		Procesa los numeros introducidos por teclado
1313					
1314					
1315	FD6C 96C2	NUMERO	LDA	OPTEC	Lee operacion/de teclado
1316	FD6E 85E1		BITA	#1	Hay secuencia?
1317	FD70 2716		BEQ	FNUMERO	No, termina
1318	FD72 8510		BITA	0000100000	Hay error/de teclado
1319	FD74 2612		BNE	FNUMERO	Si, termina
1320	FD76 7C0AC3		INC	CONDIG	Incrementa contador/de digitos
1321	FD79 1E03		LDE	CONDIG	!
1322	FD7B C105		CNFB	#5	Suma todos los digitos permitidos?
1323	FD7D 24DC		BHS	ERROR	No, indica error/de teclado
1324	FD7F!C80CA		LDA	#NUMTEC	Si, apunta a localidad de numeros de teclado
1325	FD82 8D47		BSR	MULT10	Multiplica por!10
1326	FD84 8C18		BSR	SUMTEC	Suma un!al digito introducido
1327	FD86 8D22		BSR	DESNUM	Despliega numero introducido
1328	FD88 7EFC93	FNUMERO	JMP	YTCIA	Termina interrupcion
1329					
1330					
1331					
1332			MULT10		Multiplica un!numero por!10
1333					
1334					
1335	FD8B E500	MULT10	LDD	X	Lee el dato a multiplicar
1336	FD8D 56		PSHA		Guarda parte mas significativa
1337	FD8E 860A		LEA	#10	Carga el !0
1338	FD90 3D		MUL		Multiplica
1339	FD91 E000		STD	X	Guarda el resultado
1340	FD93 32		PULA		Recupera la parte mas significativa
1341	FD94 C60A		LDB	#10	Carga el !0
1342	FD96 3F		MUL		Multiplica
1343	FD97 6900		ANCA	#2	Adicionalmente con!carry
1344	FD99 E000		ADCE	X	!
1345	FD9B E000		STB	X	Guarda resultado
1346	FD9D 39		RTS		Regresa

```

1347
1348
1349
1350
1351
1352 FDS1 D6C5 SUMULT LDB NUMTEC+1 Lee el valor del numero introducido por teclado
1353 FDB6 D3BA ARDB ULTEC adicional con el ultimo valor de la tecla
1354 FDC2 DT25 STB NUMTEC+1 Guardalo
1355 FDA4 24B3 BCC FDSUBL Si no hubo carry termina
1356 FDAG 7C8C04 INC NUMTEC Si hubo carry incrementa NUMTEC
1357 FDA9 33 FDSUBL RTS Regresa
1358
1359
1360
1361
1362
1363
1364 FDBA 7047F1 DESNUM TST FDESNUM Hay despliegue de numeros?
1365 FDB1 D615 ENI IESGP Si, Despliega en exhibidores de gan/perde todo
1366 FEAF DCC4 LDB NUMTEC No, Lee valor de teclado
1367 FDB1 D6A5 STD BATING Guardalo
1368 FDB3 BDFEAT JSR BINBCD Convertelo a BCD
1369 FDB5 D6A5 LLD NUM+1 \
1370 FDB1 D6A7B8 STD EPROFD \Despliega informacion en exhibidores de profun
1371 FDB5 D6A2 LLD NUM+3 /
1372 FDB2 F0A132 STD EPROFD+2 /
1373 FDB1 D6A7F1 BRA EDESNUM Termina
1374 FECC 7E1A1F DESGP CLR BATING
1375 FDB5 66C5 LLA NUMTEC+1 Lee valor de teclado
1376 FDB7 97A5 STA BATING+1 Guardalo
1377 FDB3 BDFEAT JSR BINBCD Convertelo a BCD
1378 FDB2 D6A2 LLD NUM+3 \Despliega informacion
1379 FDB1 F0A14C STD EDBATE+1 /
1380 FDB1 33 EDESNUM RTS Termina
1381
1382
1383
1384
1385
1386
1387 FDB2 C6B1 COM#1 LDB #0000001B Indica comando activado
1388 FDB4 D714 STB COMACT !
1389 FDB6 C0B1F7 LLD #0F1F8 Borra exhibidores donde se mostrara la
1390 FDB9 F0A154 STD EPROFD informacion
1391 FDB3 F0A132 STD EPROFD-1 !
1392 FDB1 771A03 CLR COMDIG Inicializa contador de digitos
1393 FDB2 C7F0ED LDX #COM#1A Indica secuencia a seguir
1394 FDB5 D7E5 STX SECTEC !
1395 FDB7 BDFEAT JSR BINBCD Inicializa introduccion de numeros
1396 FDBA 718C93 JMP FDB1A Inicializa
1397
1398
1399
1400
1401
1402
1403
1404
1405
1406
1407
1408
1409
1410
1411
1412

```

1403	FEND DCC4	COMB1A	LDD	NUMTEC	Lee el valor del teclado
1404	FEND!D08C		STD	IPROFPO	Guardalo en profundidad
1405	FDF1 BDFD1B		JSE	INICIAL	Inicializa condiciones
1406	FDF4 7KFC93		JMP	PTECIA	Termina
1407					
1408					
1409					
1410					
1411					
1412					
1413	FDF7 D695	COM10	LDE	IVGLCD	Lee el valor de Gan/Pda de lodo
1414	FDF9 D7CC		STB	2GANPE	Guardalo como referencia
1415	FDFB BDFD1B		JSE	INICIAL	Inicializa condiciones
1416	FDF7 7KFC93		JMP	PTECIA	termina
1417					
1418					
1419					
1420					
1421					
1422					
1423	FEP1 8602	COM39	LDA	80000010B	Indica cuando activado
1424	FE03 97D4		STA	COMACT	!
1425	FE05 CC071F!		LDD	68F1FE	Borra exhibidores
1426	FE08 F00130		STD	EPROFPO	!
1427	FE09 FC013C		STD	EPROFPO*2	!
1429	FE0E 8602		LGA	#2	Incrementa contador de digitos
1429	FE10 97C3		STA	COMD1G	!
1430	FE12 C0FE1D		LDI	6COM99A	Indica secuencia asegurar
1431	FE15 DFEB		STI	SECT8C	!
1432	FE17 BDFD2B		JSE	ININUM	Inicializa numeros introducidos por teclado
1433	FE1A 7KFC93		JMP	PTECIA	Termina
1434					
1435					
1436					
1437					
1438					
1439					
1440	FE1D 96C5	COM99A	LDA	NUMTEC*1	Lee el numero de lineas introducido por teclado
1441	FE1F 0108		CHPA	#8	Es 8?
1442	FE21 2713		EEQ	NL08	Si, ejecutalo
1443	FE23 810A		CHPA	#10	Es 10?
1444	FE25 2721		EEQ	NL10	Si, ejecutalo
1445	FE27 810C		CHPA	#12	Es doce?
1446	FE29 2727!		EEQ	NL12	Si, ejecutalo
1447	FE2B 2496		ERA	SEE	Si es otro valor indica error
1448	FE2D BDFD1B	VAL	JSE	INICIAL	Inicializa condiciones
1449	FE30 7KFC93		JMP	PTECIA	Termina interrupcion
1450					
1451	FE33 7EFD6B	ERR	JMP	ERR0A	
1452					
1453					
1454					
1455					
1456					
1457					
1458	FE36 97C3	NL08	STA	NUMLIN!	Guarda el nuevo valor de numero de lineas


```

1459 FX38 FCYFRB LDD KCAG08 Inicializa constante de carga al gancho para 8 lineas
1460 FX3E DCFE STP KCARGA !
1461 FX3D FCYFRB LDD KPROB8 Inicializa constante de profundidad para 8 lineas
1462 FX40 DCE5 STP KPROF8 !
1463 FX42 BCFD16 JSR INICIAL Inicia condiciones
1464 FX45 7KFC93 JMP FTRCLA Termina interrupcion
=====
:
:
: BL10 Numero de lineas igual a 10
:
=====
1470 FX48 9TCB BL10 STA NUMLIN! Guarda el nuevo valor de numero de lineas
1471 FX4A FCYFC2 LDD KCAG10 Inicializa constante de carga al gancho para 10 lineas
1472 FX4C DCFE STP KCARGA !
1473 FX4F ACFYFB LDD KPRO10 Inicializa constante de profundidad para 10 lineas
1474 FX52 DCE5 STP KPROF10 !
1475 FX54 BCFD16 JSR INICIAL Inicializa condiciones
1476 FX57 7KFC93 JMP FTRCLA Termina interrupcion
=====
:
:
: BL12 Numero de lineas igual a 12
:
=====
1483 FX5A 9TCB BL12 STA NUMLIN! Guarda el nuevo valor de numero de lineas
1484 FX5C FCYFC2 LDD KCAG12 Inicializa constante de carga al gancho para 12 lineas
1485 FX5F DCFE STP KCARGA !
1486 FX61 FCYFCB LDD KPRO12 Inicializa constante de profundidad para 12 lineas
1487 FX64 DCE5 STP KPROF12 !
1488 FX66 BCFD16 JSR INICIAL Inicializa condiciones
1489 FX69 7KFC93 JMP FTRCLA Termina interrupcion
=====
:
:
: ENB Cuenta las lineas
:
=====
1496 FX6C 9C08 ENB1 LDA #00010005 \
1497 FX6E 9C02 ENB1 ENBA KPI > indica interrupcion por CA1 ENBOL
1498 FX70 9702 ENB1 STA KPI /
=====
1500 FX72 8501 LDA #1 Realiza cambio de pulso
1501 FX74 8E06 ENBA ENBA COMD1C !
1502 FX76 9706 ENBA ENBA COMD1C !
1503 FX78 8501 ENBA ENBA BITA #1 !
1504 FX7A 2710 ENBA ENBA BEQ SIGUND Es segundo pulso? si -> SIGUND
1505 FX7C 2000 ENBA ENBA BRA PRIMER no -> PRIMER
1506
1507 FX7E 8509 PRIMER LDA ENBA Carga microsegundos
1508 FX80 9782 PRIMER STA ENLC01+2 Descarga en contador
1509 FX82 7F1050 PRIMER CLR ENLC01 Inicia 2 contador en 200 microsegs.
1510 FX85 7F1021 PRIMER CLR ENLC01+1 !
1511 FX88 B6+104 PRIMER LDA FIRMFA Borrta banderas del registro de la FIA
1512 FX8B 3B PRIMER RTI Termina IRQ
1513
1514 FX8C 9509 SIGUND LDA ENBA Carga microseg. transcurridos

```

1515	FEF7 9892	SUBA	RELOJ1+2	Realiza diferencia de microsegs.
1516	FEF8 9798	STA	RPM+2	Descarga calculo de microsegs.
1517	FEF2 D080	LDD	RELOJ1	Carga segs.
1518	FEF4 C0F8	SECB	#0	Calcula segs. transcurridos
1519	FEF6 92C0	SECA	#0	!
1520	FEF8 D060	STD	RPM	Descarga tiempo de emb. en el registro
1521	FEFA E60104	LDA	PIEDPA	Borra banderas del registro de la PIA
1522	FEFD 3F	RTI		Termina IRQ

```

=====
*
*
*           PROFUM:           Atiende pulso de profundidad
*
*
=====

```

1529	FEFE 6020	PROFUM:	LDA	00010000B	\
1530	FEF0 3582		RORA	RPI	> Interruccion!por:CB1
1531	FEF2 970C		STA	RPI	/
1532	FEFA F60105		LDB	PIEDPB	Borra interrupcion
1533	FEF7 D0E5		LDD	IPIROFU	\ Suma fracciones perforadas
1534	FEF8 D5E5		ADDB	FRACCI	/
1535	FEAB 8105		CMFA	#03	Se perforo un metro o mas
1536	FEAD 250C		BLO	TERMIN:	!
1537	FEAF C1E8		CMFB	00E8B	!
1538	FEB1 2508		BLO	TERMIN:	No, termina
1539	FEB3 63C710		SUBD	#10000	Si, restale un metro a las fracciones
1540	FE56 D58C		LDA	IPIROFU	Incrementa un metro mas perforado
1541	FE8B 05		INX		!
1542	FE99 D9FC		STI	IPIROFU	Guarda informacion
1543	FE9B D9E3	TERMIN:	STD	FRACCI	Guarda fracciones
1544	FE9D 3B		RTI		Termina interrupcion

```

=====
*
*
*           BOTON:           Atiende Botonera
*
*
=====

```

1551	FEFE 6010	BOTON:	LDA	00010000B	\
1552	FEF0 9202		RORA	RPI	> Interruccion!por:CB2
1553	FEF2 970C		STA	RPI	/
1554	FEFA E60104		LDA	PIEDPA	Lee el registro de datos perifericos puerto A
1555	FEF7 8407		ANDA	000000111B	Limpia la informacion
1556	FEF9 8104		CMFA	#4	Que boton fue presionado?
1557	FEFB 2204		RBI	FBOTON:	Es mayor que 4? Termina
1558	FEFD 3740		BNQ	EBOTON4	Fue el cuarto, atiendolo
1559	FEF7 8102		CMFA	#2	Fue el segundo o tercer boton?
1560	FEF1 2224		RBI	EBOTON3	Atiende tercer boton
1561	FEF3 2712		BNQ	EBOTON2	Atiende segundo boton
1562	FEF5 2001		RBI	EBOTON1	Atiende boton uno
1563	FEF7 3B	FBOTON:	RTI		Termina interrupcion

```

=====
*
*
*           BOTON1:          Atiende a Boton1
*
*
*           Babilita o desabilita alarma sonora
*
=====

```

```

1571 FFD0 96D2          BOTON1 LDA  ACALAR  ENACULL  Lee operacion de alarmas
1572 FFEA 8800          EDRA  #000  Habilita o deshabilita la Chibarra 4
1573 FFDC 97D2          STA  ACALAR  ENACULL  Guarda nueva informacion
1574 FFDE 9610          LDA  #00100000B Activa o desactiva el led del boton!
1575 FFE0 560104        BORA  FIEDFA  !
1576 FFEB 570104        STA  FIEDFA  !
1577 FF66 38           RTI           Termina interrupcion
1578
1579
-----
1580
*
*           BOTON2           Atiende Boton!2
1582                                     Indica cambio en el modo de operacion
*
*
-----
1585 FFET 5600          BOTON2 LDA  OPERAC  Lee modo de operacion
1586 FFEB 5601          EDRA  #00000001B Cambialo
1587 FFEB 97E9          STA  OPERAC  Almacena cambio
1588 FFED 5320          LDA  #00100000B Activa o desactiva el led del boton!2
1589 FFET 560104        BORA  FIEDFA  !
1590 FFEE 570104        STA  FIEDFA  !
1591 FF65 2020          BRA  FBOTON! Termina interrupcion
1592
1593
-----
1594
*
*           BOTON3           Atiende a Boton!3
1596                                     Inicializa variables de Emboledas acumuladas y
1597                                     Emboledas por llenar
*
*
-----
1600 FF67 56D3          BOTON3 LDA  ACTENBAC
1601 FF6F 2A06          BPL  APAEMAC
1602 FF7B 7F109B        CLR  IENBAC
1603 FF7F 7F109C        CLR  IENBAC+1
1604 FF11 7F109D        APAEMAC CLR  IENBLL
1605 FF14 7F109E        CLR  IENBLL+1
1606 FF17 8600          FBOTON3 LDA  #000
1607 FF19 9ED3          BORA  ACTENBAC
1608 FF1B 97C3          STA  ACTENBAC
1609 FF1D 20C6          BRA  FBOTON! Termina interrupcion
1610
1611
-----
1612
*
*           BOTON4           Atiende a Boton!4
1614                                     Inicializa Carga al gancho
*
*
-----
1617 FF1F 0C99          BOTON4 LOD  ICARGA  Lee unidades de ingenieria de carga al gancho
1618 FF1F 00C0          STD  ECARGA  Guardalas como referencia
1619 FF13 20C2          BRA  FBOTON! Termina interrupcion
1620
1621
-----
1622
*
*           CUENB1           Cuenta emboledas de la presa 1
*
*
-----
1625 FF15 560100        CUENB1 LDA  FZEDFA  Borra interrupcion del Pto. A PIAZ

```

```

1627 FF18 2005          BRA    CUERBO    Calcula emboladas acumuladas y porllenar
1628
1629
1630          CURMS2    Cuenta emboladas de la presa 2
1631
1632
1633 FF1A FF18A         CUERB? LDA    PZEPB    Borra interrupcion del Pto. B PIA?
1634 FF1D 2000          BRA    CUERBO    Calcula emboladas acumuladas y porllenar
1635
1636
1637
1638          CUERBO    Calcula emboladas acumuladas y porllenar
1639
1640
1641 FF1F19636         CUERBO LDA    IFLINE   Lee unidades de largueria de Flujo de linea
1642 FF21 2624          BRA    PCURMB    Es mayor de 4X Termina
1643 FF23 8697          LDA    IFLINE+1   !
1644 FF25 8184          CMFA   #4        Es mayor de 4X?
1645 FF27 201E          BHI    PCURMB    Si, termina
1646 FF29 96D5          LDA    EMACULL    Se tenia mas de 4X de flujo en la linea
1647 FF2B 8561          BITA   #00000010 !
1648 FF2D 278A          BRQ    CUENTA    No cuenta una embolada
1649 FF2F184FE         ANDA   #11111110B Si indica menos de 4X de flujo en la linea
1650 FF31 8715          STA   EMACULL    Guarda informacion
1651 FF33 7F109D        CLR    IEMBLL    Borra emboladas porllenar
1652 FF35 7F193E        CLR    IEMBLL+1  !
1653 FF39 DC9B          CUENTA LDD    IEMBAC  Lee emboladas acumuladas
1654 FF3B C3A001        ADDD   #1        Incrementalas
1655 FF3D D05B          STD    IEMBAC    Guarda informacion
1656 FF40 DC9D          LDD    IEMBLL    Lee emboladas porllenar
1657 FF42 C3A001        ADDD   #1        Incrementalas
1658 FF45 D09D          STD    IEMBLL    Guarda informacion
1659 FF47 3B           PCURMB RTI        Termina interrupcion
1660
1661
1662
1663          SERICP:    Servicio a entrada de captura del TIMER
1664
1665
1666 FF48 8604         SERICP? LDA   #00000100B \
1667 FF4A 9902         BORA   RPI       >Indica interrupcion por captura del TIMER
1668 FF4C 5782         STA   RPI       /
1669
1670
1671          LDA   #2          Realiza cambio de pulso
1672 FF50 55D6         EGRA   CONDIC   !
1673 FF52 97D6         STA   CNTVIC   !
1674 FF54 8542         BITA   #2       Es segundo pulso?
1675 FF56 2582         BNE   PRIMER1  No -> PRIMER
1676 FF58 2007!       BRA   SEGUN2   Si -> SEGUN2
1677
1678
1679          FRIME: LDA   RCEA    Carga microsegundos
1680          STA   RELG32+2  Descarga en contador
1681          CLR   RELG32    Inicia 2 contador en unos microsegs.
1682          CLR   RELG32+1  !
1683          LDA   RCET
1684          LDA   RCWEA
1685          RTI          Termina IRQ

```

```

1683
1684 FF69 6646 SKJWC LDA RCEA Carga microsegs. transcurridos
1685 FF6B 9465 SUPA BELLQ2-2 Realiza diferencia de microsegs.
1686 FF6D 9738 STA BMSOLA-2 Descarga calculo de microsegs.
1687 FF6F 6C33 LQO BELLQ2 Carga segs.
1688 FF71 C248 SRGB 00 Calcula segs. transcurridos
1689 FF73 6240 SRCA 00 !
1690 FF75 8D66 STD BMSOLA Descarga tiempo de emb. en el registro
1691 FF77 9646 LDA BCTY !
1692 FF79 954D LDA BCTY !
1693 FF7B 3B RTI Termina IRQ
1694
1695
1696
1697 *
1698 * SERVICIO DE INTERRUPCIONES.
1699 *
1700 FF7C 3B SKRSM1 RTI Atencion! Interruccion!por!Software
1701 FF7D 3B SKRSM1 RTI Atencion! Interruccion!No Mascarable
1702 FF7E 3B SKRSCF1 RTI Atencion! Interruccion!de captura de Timer
1703 FF7F13B SKRSC1 RTI Atencion! Interruccion!de comunicacion!serie
1704
1705
1706
1707 *
1708 * SERVICIO DE Interruccion!por!sobreflujo del TIMER
1709 *
1710
1711 FF92 6642 SKRSTP1 LDA 00000010B \
1712 FF94 9742 BORA EP1 >Indica interrupcion!por!sobreflujo del TIMER
1713 STA EP1 /
1714 FF95 667E LDA 007FE Carga clave para reg. de condiciones
1715 FF98 C84660 LDX SKRLOJ1
1716 FF9B 8D7F59 JSR INICIA Incrementa contador
1717
1718 FF9E 667D LDA 007FE Carga clave para reg. de condiciones
1719 FF99 C84653 LDI 00E042
1720 FF93 8D7F59 JSR INICIA Incrementa contador
1721
1722 FF95 DC88 PSEKTO LDD BCTY Borra la bandera de interrupcion de TOF
1723 FF98 3B RTI Termina TOF
1724
1725 FF99 3E INICIA PSHA Guarda clave para mascara del registro de condiciones
1726 FF9A 8C00 LDD X Carga contador
1727 FF9C C34401 ADDD 01 !
1728 FF9E7E7A STD X Incrementa en1 el contador
1729 FF91 8184 CRPA 04 !
1730 FF93 2511 RLO NOMIN1 !
1731 FF95 C166 CRFB 066E !
1732 FF97 254D RLO NOMIN1 El contador!es mayor!que 15 segundos? No -> NOMIN
1733 FF93 CC4400 LDD 00 SI, borra registros
1734 FF9C 8140 STD X !
1735 FF95 8446 STD 6,X !
1736 FF97 32 PULA saca clave de registro de condiciones
1737 FF9A 8426 ANDA CONDIC
1738 FF93 97D6 STA CONDIC Pone primer!pulso correspondiente al registro

```

1739	FFB5 39	RTS	termina rutina
1740	FFB6 32	FEMIR!	FULA
1741	FFB7 39	RTS	termina rutina

1742
1743
1744
1745
1746
1747

```

=====
* Constantes utilizadas para parámetros leídos del convertidor!&D a
* unidades de Ingeniería
=====

```

1748	FFB8 10C3	LFPO08	FDB	7363	Constante de profundidad para 8 líneas
1749	FFB9 1702	LFPO10	FDB	5890	Constante de profundidad para 10 líneas
1750	FFBC 132D	XPRO12	FDB	4989	Constante de profundidad para 12 líneas
1751	FFBE 046E	ICAG08	FDB	468E	Constante de Carga al gancho para 8 líneas
1752	FFC0 0589	ICAG10	FDB	589E	Constante de Carga al gancho para 10 líneas
1753	FFC2 06A5	ICAG12	FDB	6A5E	Constante de Carga al gancho para 12 líneas
1754	FFC4 044B	LEPOMB	FDB	448E	Constante de Presión de bombeo
1755	FFC6 009C	LEOTAR	FDB	9CE	Constante de EPH
1756	FFC8 0640	IFLIMS	FDB	546E	132E Constante de Flujo de línea
1757	FFCA 01F1	IVOLOD	FDB	1F1E	Constante de Volumen de lodo

1758
1759
1760
1761
1762
1763

```

=====
*
* VECTORES.
*
=====

```

1764		ORG	0FF1E	
1765	FF71 FF71!	FDB	SEMSCI	Interrupcion!Comunicacion!Serie
1766	FF72 FF70	FDB	SE70F!	Interrupcion:sobreflujo del Timer
1767	FF74 FF7E	FDB	SKOCF!	Interrupcion!de Comparacion!de salida
1768	FF75 FF4E	FDB	SE7CF!	Interrupcion!de Captura de entrada
1769	FF79 FC4F!	FDB	SE7IRQ	Interrupcion!Mascable
1770	FF7A FF7C	FDB	SE7SW!	Interrupcion!por!Software
1771	FF7F FF7D	FDB	SE7MM!	Interrupcion!NO Mascable
1772	FF7E 7900	FDB	SE7EST	Servicio de Reset
1773		END		

Fin de ensablado, numero de errores =

CAPITULO V

OPERACION DE LA UNIDAD LOCAL II.

La UNIDAD LOCAL II es un equipo que se utilizará para registrar algunas de las variables más importantes que se presenten durante el proceso de la perforación de un pozo de desarrollo.

La información que presente cada una de las variables será registrada por elementos sensibles, los cuales tendrán la capacidad de proporcionarnos toda la información necesaria del estado actual que guarde cada una de las variables en el momento en que se esté realizando la lectura. Esta información se obtendrá a partir de las señales analógicas y discretas que entreguen los dispositivos de lectura situados en forma estratégica en el pozo. Estas señales serán enviadas hacia el equipo de adquisición de datos "UNIDAD LOCAL II"; que es la parte medular del diseño, y es en esta etapa en la que se realizará todo el proceso de acceso, acondicionamiento, procesamiento y entrega de la información para su uso como fuente informativa del estado que guardan las variables antes mencionadas.

La presentación de la información de cada una de las variables podrá ser controlada a través de un teclado, una serie de botones e interruptores, con la ayuda de estos dispositivos se tendrá la facilidad de introducir datos, cambiar el valor de estos así como observar el valor de las diversas variables según se desee, por lo que el objetivo de este capítulo es el de describir el modo en que operará la UNIDAD LOCAL II.

V.1 OPERACION EN CONJUNTO DEL EQUIPO.

La UNIDAD LOCAL II, como se mencionó en su oportunidad, contará con una serie de exhibidores, en los cuales serán presentados los valores actuales de cada una de las variables que han sido procesadas. La agrupación de los exhibidores depende del valor de la variable a exhibirse y estas a su vez, dependerá del modo en el que opere, llámese modo de perforación o modo de viaje.

Cuando el equipo se encuentre operando en el modo de perforación, el valor de cada variable será presentada como a continuación se indica:

- a) Profundidad.-Este valor se visualizará a través de cuatro exhibidores que tendrán la leyenda "PROFUNDIDAD/AC".
- b) Carga al Gancho.-El valor de esta variable podrá ser observada en los exhibidores denotados como "CARGA AL GANCHO".
- c) R.P.M.-El valor de esta variable será observada a través de los exhibidores que presentarán la leyenda "RPM/FOR LLENAR".
- d) Peso sobre la barrena.-Esta variable podrá ser visualizada en los exhibidores denotados por la leyenda "PESO SOBRE LA BARRENA".
- e) E.P.M.-En estos exhibidores se visualizará la información correspondiente a la variable de Emboladas por minuto.

- f) PRESION DE BOMBEO/FLUJO DE LINEA.-En estos exhibidores se presentara la información correspondiente a la presión de bombeo.
- g) VOLUMEN DE LODO 1,2,3.-En estos exhibidores se visualizará la información correspondiente al volumen de lodo.
- h) GANANCIA O PERDIDA.-Estos exhibidores presentarán información de Ganancia o Perdida de Lodo.

Cuando el equipo se encuentre operando en el modo de viaje, el valor de cada variable se presentará como a continuación se indica:

- a) E.P.M. Acumuladas.-Este valor se visualizará a través de los exhibidores denotados con el nombre de "PROFUNDIDAD/AC"
- b) Carga al gancho.-Este valor podrá ser visualizado a través de los exhibidores "CARGA AL GANCHO".
- c) E.P.M. por llenar.-Este valor podrá ser observado a través de los exhibidores "RPM/POR LLENAR".
- d) Flujo de línea.-El valor de esta variable será visualizada en los exhibidores denotados como "PRESION DE BOMBEO/FLUJO DE LINEA".
- e) Volumen de lodo.-Esta valor se visualizará a través de los exhibidores "VOLUMEN DE LODO".
- f) Ganancia o Perdida.-El valor de esta variable podrá ser leído en los exhibidores "GANANCIA O PERDIDA".
- g) El resto de los exhibidores (PESO SOBRE LA BARENA y EPM) no son utilizados en este modo, por lo que los exhibidores solo presentarán líneas horizontales.

La presentación de la información de la variable Emboladas por minuto, contará con un interruptor de dos posiciones por medio del cual, se podrá seleccionar la lectura del valor de las emboladas de la bomba 1 o de la bomba 2.

Por otro lado la variable de volumen de lodo contará con tres interruptores de dos posiciones, los cuales nos permitirán seleccionar la presentación de volumen de lodo de las presas 1,2 o 3 respectivamente, según se requiera.

La variable de Ganancia/Perdida de lodo contará con dos diodos emisores de luz, los cuales tienen la función de indicar cuando el valor de esta variable sobrepase los límites preestablecidos, ya sea el límite superior o el límite inferior, estos diodos y demás componentes (exhibidores e interruptores) están dispuestos conforme se muestra en la figura V.1.1.

V.2 COMANDOS DE TECLADO

Una de las formas de acceder a la información que será indispensable para el funcionamiento del equipo, se realizará a través de una serie de comandos que serán introducidos a través del teclado, los cuales se enumeran a continuación.

Comando 1.- Este comando nos permitirá actualizar el valor de la profundidad en un momento determinado por medio de una secuencia de teclas. En primera instancia se presionará la tecla "C" de comando, a continuación se presionará el número 1 que corresponde al número de comando en cuestión, posteriormente se presionará la letra "E", la cual habilitará la entrada de la información anteriormente seleccionada al equipo, en este momento podrá ser introducido el nuevo valor de la profundidad, el cual será restringido hasta solo cuatro dígitos solamente y por último se presionará nuevamente la tecla "E" para habilitar el acceso de la nueva información al equipo.

Comando 10.- Este comando nos permitirá visualizar la referencia de la variable de Ganancia o Perdida de Lodo, para poder realizar esta operación, solo será necesario realizar la siguiente secuencia. Primeramente se presionará la tecla "C" de comando para posteriormente teclear el número de comando (10) y por último para que esta información sea accesada solo bastará con presionar la tecla de la letra "E".

Límite Alto.-Este comando nos permitirá actualizar en un momento dado cambios en el valor del límite superior de la variable de Ganancia de lodo. para que en el momento que éste sea rebasado se active una alarma visual que estará representada por un diodo emisor de luz y en el caso de que este no sea percibido también se activará una alarma sonora. Para llevar a cabo la ejecución de este comando se tendrá que realizar la siguiente secuencia. Primeramente se teclará la letra "A" que será la indicación que en ese momento se podrá introducir el nuevo valor del límite alto hasta con dos dígitos y por último se presionará la tecla "E" para indicarle al equipo que accese la información.

Límite Bajo.-Por el contrario al comando anterior, este nos permitirá actualizar el valor del Límite de Pérdida de Lodo. Al igual que el comando anterior, este también activará las alarmas visual y sonora cuando este límite sea rebasado. Para la ejecución de este comando será necesario teclar la letra "B" que corresponde al Límite Bajo de la variable Ganancia o Pérdida de lodo, en seguida se introducirá el nuevo valor del límite en cuestión hasta con dos dígitos y por último se presionará la tecla "E" para llevar a cabo el acceso de la información.

Comando 99.-Este comando nos permitirá actualizar el número de líneas, el cual es un valor que se utilizará para el cálculo de los metros que hayan sido perforados. La secuencia que se deberá seguir para llevar a cabo la ejecución de este comando será la siguiente. Se presionará la letra "C" de Comando, seguido del número de comando (99) para posteriormente introducir la letra "E" que habilitará el acceso de petición de comando.

Para una mejor visualización de lo expuesto anteriormente se presenta la siguiente secuencia de cada uno de los comandos del teclado, en la figura V.2.1.

NOMBRE	FUNCION	SECUENCIA DE TECLAS
COMANDO 1	ACTUALIZA PROFUNDIDAD	C 1 E PROF. HASTA 4 DIGITOS E
COMANDO 10	REFERENCIA O DE GANANCIA O PERDIDA	C 10 E
COMANDO 99	ACTUALIZA EL NUMERO DE LINEAS	C 99 E NO. DE LINEAS HASTA 10 LINEAS.
LIMITE ALTO	ACTUALIZA EL LIMITE DE GANANCIA DE LODO.	A LIMITE DE GANANCIA E
LIMITE BAJO	ACTUALIZA EL LIMITE DE PERDIDA DE LODO.	B LIMITE DE PERDIDA E

FIGURA V. 2. 1 RELACION DE COMANDOS DISPONIBLES EN LA TARJETA DE TECLADO.

V.3 COMANDOS POR BOTONERA

Otro de los medios para acceder información en forma directa es por medio de cuatro botones dispuestos al lado izquierdo del teclado tal como se muestra en la figura V.1.1.

Cada uno de estos cuatro botones nos permiten ejecutar un numero igual de comandos, los cuales son enumerados a continuación:

Botón 1.- El comando relacionado a este boton nos permitirá, en cualquier momento que sea indispensable, la activación o desactivación de la bocina (alarma sonora), según sea el caso, para poder tener una señal visual del estado en que se encuentra dicho boton, se contará con un diodo emisor de luz (led) que cuando se encuentre encendido será la condición de que la bocina se encuentra activada y si por el contrario, se encuentra apagado será la indicacion de que la bocina esta desactivada.

Boton 2.- Este boton nos servirá para determinar el modo en el que se encontrará operando el equipo, es decir, si este se encuentra en modo de viaje o modo de perforación. Cuando se encuentre en el modo de viaje, un diodo emisor de luz lo indicara

cuando se encuentre encendido, pero si por el contrario se encuentra apagado, será la indicación de que se encuentra en el modo de perforación.

Botón 3.-Este botón nos permitirá inicializar las condiciones de la variable Emboladas Acumuladas de la Bomba y Emboladas por llenar. Este botón contará con un diodo emisor de luz, el cual solo se encenderá en el momento en que es presionado.

Botón 4.-Este botón, al igual que el anterior, nos permitirá inicializar el valor de la variable Peso sobre la barrena. La activación de este botón encenderá a un diodo emisor de luz.

La función de los botones descrita anteriormente se podrá visualizar de una mejor manera en la figura V.3.1.

NO. DE BOTON	FUNCION
1	ACTIVA DESACTIVA ALARMA SONORA
2	CAMBIO DE MODO DE OPERACION
3	EPM ACUMULADAS Y POR LLENAR IGUAL A CERO
4	FIJAR PESO SOBRE BARRENA IGUAL A CERO

FIGURA V.3.1 FUNCION DE LOS BOTONES DISPONIBLES EN LA TARJETA DE BOTONERA

PROFUNDIDAD/AC

CARGA AL GANCHO

EPH

1 2PRESION DE BOMBEO
FLUJO DE LINEA

RPM/POR LLENAR

PESO SOBRE
BARRENA1 2 3
VOLUMEN DE LODO

GANANCIA O PERDIDA

U
N
I
D
A
D

II

Fijar peso sobre
barrena igual a ceroEPH acumuladas
y por llenar
igual a cero▲ modo de viaje
▲ modo de perforacion▲ bocina desactivada
▲ bocina Activada

7	8	9	A
4	5	6	B
1	2	3	C
F	D	E	0

RELACION DE COMANDOS DISPONIBLES

NOMBRE	FUNCION	SECUENCIA
COMANDO 1	ACTUALIZA PROFUNDIDAD	C 1 E - - - - E
COMANDO 10	REFERENCIA DE GANANCIA O PERDIDA	C 1 0 E
COMANDO 99	ACTUALIZAR NUMERO DE LINEAS	C 9 9 E - - - E
LIMITE ALTO	ACTUALIZA EL LIMITE DE GANANCIA DE LODO	A - - E
LIMITE BAJO	ACTUALIZA EL LIMITE DE PERDIDA DE LODO	B - - E

CAPITULO VI

SISTEMAS DE PROTECCION DEL EQUIPO

Uno de los aspectos más importantes en el desarrollo de este diseño, es lo concerniente a la protección del equipo, esta protección se realizará en base a las posibles variaciones de voltajes y corrientes que puedan presentarse durante el funcionamiento del mismo.

Para la protección de la UNIDAD LOCAL II se utilizará lo que se conoce como protecciones primarias y protecciones secundarias.

Las protecciones primarias son las que están destinadas a evitar variaciones de los voltajes alternos provenientes de las líneas de alimentación, los cuales son suministrados a un equipo para su funcionamiento, en este caso la UNIDAD LOCAL II.

Para la protección primaria se contará con una tarjeta cuyo componente principal es un filtro de línea, el cual nos permitirá atenuar señales altas de frecuencia de voltajes alternos provenientes de la línea de alimentación y solo permitirá el paso de señales con frecuencias entre 50 y 60 Hz.

Otro dispositivo que formará parte de la tarjeta de protección primaria en cuestión será un varistor, el cual será utilizado para evitar los cambios bruscos de voltajes (picos de voltaje) que puedan presentarse en la línea de alimentación. Cuando un pico de voltaje se presenta en en la línea de alimentación el varistor tiene la propiedad de disminuir su resistencia y si este es conectado a tierra originará que la señal sea mandada a tierra. Para nuestro caso se utilizarán cuatro varistores, los cuales se conectarán en paralelo entre la línea de alimentación y un fusible, el fusible irá conectado a tierra para que los varistores dirijan los picos de voltaje a tierra y así poder proteger al equipo.

Por otra parte, las protecciones secundarias son la que están encaminadas a evitar un mal funcionamiento del equipo debido a las variaciones de corrientes y voltajes de corriente directa.

Dentro del equipo que será necesario colocar para la protección secundaria de la UNIDAD LOCAL II de posibles descargas eléctricas, variación de voltajes, cortos circuitos, etc. podemos mencionar a la tarjeta supresora digital, la tarjeta supresora analógica y la tarjeta de fusibles. Estas tarjetas antes mencionadas deberán ser colocadas en la etapa de acondicionamiento.

A continuación se describen cada una de las tarjetas propias de la protección secundaria.

La tarjeta supresora digital presentará dos funciones:

- a) A través de un diodo zener que limitará los picos de corriente y un varistor que modificará su resistencia, es decir, al aumentar los niveles de intensidad del voltaje de alimentación este valor de resistencia tenderá a disminuir, este arreglo estará dispuesto de tal manera que cada una de las señales presentes cuenten con este tipo de protección que tenderán a eliminar los picos de corriente e inducciones de voltaje que se manifiesten en el cable por el que será suministrada la señal de alimentación a los

dispositivos sensibles esto debido fundamentalmente a descargas atmosféricas.

- b) Protegerá contra sobrecorrientes o corto circuito a los dispositivos encargados de captar la señal proveniente del pozo de perforación, esto se realizará a través de un fusible conectado en serie con la línea de alimentación de C.D. de los mismos, además del diodo zener y el varistor.

La tarjeta supresora analógica al igual que la tarjeta supresora digital tendrá las mismas funciones, pero con la única diferencia de que esta estará manejando señales de tipo analógico.

La tarjeta de fusibles estará compuesta fundamentalmente de 4 fusibles que serán utilizados como protección a sobrevoltajes y estarán en serie con las líneas de alimentación de los dispositivos sensibles, además de las líneas de alimentación para el funcionamiento del equipo, estos voltajes son de +5vcd., +12vcd., +24vcd. y de -12vcd.

CAPITULO VII

CONCLUSIONES

El objetivo que se planteo en primera instancia, para el diseño de un nuevo equipo denominado UNIDAD LOCAL II, fue el de que superara las limitantes presentadas por los equipos ya existentes en la supervisión de la perforación petrolera (UNIDAD LOCAL I) y este objetivo se ha cumplido en forma satisfactoria al término del presente diseño.

La UNIDAD LOCAL II proporciona grandes ventajas sobre el equipo para la supervisión de la perforación petrolera en cuanto a capacidad, velocidad de respuesta y funcionalidad del equipo.

Dentro de todos los alcances y mejoras que se han realizado en este diseño, es posible realizar una expansión del equipo en caso de ser necesario, lo anterior se podrá lograr con tan solo colocar unos puentes dispuestos para este propósito, en todas las tarjetas del equipo sin tener que elaborar cambios sustanciales, todo lo anterior se puede lograr a la capacidad de memoria externa que presenta el modo multiplexado y este nos brinda la oportunidad

de poder incorporar nuevas tareas al equipo , ademas de poder adicionar nuevos dispositivos perifericos.

Para la realizacion de nuevas tareas o adiccion de nuevos dispositivos periféricos. tan solo será necesario agregar las modificaciones pertinentes en el programa general del equipo concernientes a dichas tareas.

Otra ventaja más que presenta este equipo es la de ser facil de operar, asi como de un fácil mantenimiento. Por otro lado el μP 68701 cuenta internamente con otros recursos que pueden llegar a satisfacer necesidades inmediatas y futuras que se tengan para un nuevo diseño de esta indole u otro diferente.

A P E N D I C E

REFERENCIAS DE PARTES

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
U1	MICROPROCESADOR	MC68701
U2	TEMPORIZADOR	NE555
U3 Y U5	"LATCH" NO INVERSOR	74LS373
U4	"BUFFER" NO INVERSOR	74LS241
U6, U8, U9	"BUFFER" INVERSOR	74LS240
U7	"BUFFER" BIDIREC. INVERSOR	74LS640
U10	INTERRUP. ANALOG.	MC14066B
CK	CRISTAL	4. P152 MHZ
DO, D1, D2, D8	DIODOS RECTIFICADORES	1N4001
L1, L2	DIODO "LED"	
R1	RESISTENCIA	39 K - 1/4 W
R2	RESISTENCIA	12 - 1/4 W
R3	RESISTENCIA	4.7 K - 1/4 W
R4	RESISTENCIA	4.7 K - 1/4 W
RR	RED DE RESIST.	4.7 K
C10	CAPACITOR DE TANTALIO	10 F - 25V
C11	CAPACITOR DE CERAMICA	0.01 F - 250V
C12	CAPACITOR DE TANTALIO	1 F - 25V
C13	CAPACITOR DE CERAMICA	0.1 F - 250V
C1 Y C2	CAPACITOR DE CERAMICA	220pF - 25v
DE C3 A C9	CAPACITOR DE CERAMICA	0.1pF - 250V
SV	INTERRUPTOR N.A	

LISTA DE PARTES DE LA ETAPA DE DESARROLLO

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
U1, U3, U5	EXCITADOR INVERSOR	74LS240
U2	EXCITADOR BIDIRECCIONAL INVERSOR	74LS040
U4, U9	EPROM 256K X 4	82S12P
U6	COMPUERTAS "NOR" DE 3 ENTRADAS	74LS27
U7	COMPUERTAS INVERSORAS	74LS04
U8	COMPUERTAS "AND" DE 3 ENTRADAS	74LS11
C1 A C8	CAPACITOR DE POLIESTER	0.10F - 16 V
RR	RED DE 8 RESISTENCIAS	4.7 K
J1, K1, L1	TIRAS DE TERMINAL DE CONTACTO PASO 0.1	N/P AMP 5-020249

LISTA DE PARTES DE LA TARJETA ADAPTADORA DE PERIFERICOS

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
U1, U3, U5	EXCITADOR INVERSOR	74LS240
U2	EXCITADOR BIDIRECCIONAL INVERSOR	74LS640
U4, U9	EPROM 256K X 4	82S129
U6	COMPUERTAS "NOR" DE 3 ENTRADAS	74LS27
U7	COMPUERTAS INVERSORAS	74LS04
U8	COMPUERTAS "AND" DE 3 ENTRADAS	74LS11
C1 A C10	CAPACITOR DE POLIESTER	0.1uF - 16 V
	RED DE 8 RESISTENCIAS	4.7 K
J1, K1 A K5	TIRAS DE TERMINAL DE CONTACTOS PASO D.1	
U10, U11	PIA	MC6821CP
RR1, RR2, RR3	RED DE O RESISTENCIAS	10 K

LISTA DE PARTES DE LA TARJETA DE CONVERSION
ANALOGICA/DIGITAL

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
U11	F-F TIPO D CUADRUPLE	74LS175
U12	NAND DOS ENT CUAD.	74LS00
U13	BUFFER INV. OCTAL	74LS240
U14, U15	BUFFER INV. HEX.	MC14502
U16	C A/D 12 BITS	ADC1210
U17, U18	MUX. ANALOGICO 8 CANALES	HI508
U19	MULTIV. MONOEST. DUAL	CD4098
U20	RETENEDOR-MUESTREADOR	LF398N
U21	AMPLIFICADOR DE INST ^{DA} .	AD521JD
U22	AMPLIFICADOR OPERACIONAL	LM101H
D1	DIODO REF ^R . DE VOLTAJE	LM336-5
D2-D5	DIODO RECT. DE SILICIO	1N4148
R1, R2	RESISTENCIA PELICULA MET	56K, 5%
R3, R11, R12	RESISTENCIA	4.7K, 5%
R7	RESISTENCIA	4.7K, 5%
R4	RESISTENCIA	20K, 1%
R5	RESISTENCIA	200K, 1%
R6	RESISTENCIA	102K, 1%
R8	RESISTENCIA	200K, 5%
RP	RESISTENCIA	20K, 5%
R10	RESISTENCIA	2K, 5%
R13	RESISTENCIA	27K, 1%
R14	RESISTENCIA	100K, 1%
R15	RESISTENCIA VALOR SELECI	
R16	RESISTENCIA PELICULA MET	12M, 5%
R17	RESISTENCIA	100K, 1%
C10-C15	CAPACITOR CERAMICO	0.1µF
C17-18, C20	CAPACITOR CERAMICO	0.1µF
C16, C19	CAPACITOR TANTALIO	10µF
C24, C25	CAPACITOR TANTALIO	10µF
C21, C22	CAPACITOR CERAMICO	1nF
C26, C23	CAPACITOR CERAMICO	100pF
P1, P2	TRIMPOT MULTIVUELTA	10K
P3	TRIMPOT MULTIVUELTA	100
P4	TRIMPOT MULTIVUELTA	100K
ST	SENSOR DE TEMPERATURA/ C	LM35C

LISTA DE PARTES DE LA BOTONERA

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
U1	FLIP-FLOP TIPO D	74LS175
U2	MULTIVIBRADORES MONOASTABLE	74LS123
U3	DECODIFICADOR	74LS147
U4	COMPUERTA NAND DE 8 ENTRADAS	74LS30
RR	PAQUETE DE RESISTENCIAS	4.7 K 1/2 W
R1, R2	RESISTENCIAS	180 1/2 W
R3, R4, R5, R6	RESISTENCIA	470 1/2 W
C1, C3	CAPACITOR	0.1 F
C2	CAPACITOR	10 F
BOTONES 1, 2, 3, 4	BOTONES CON LED INDICADOR	

LISTA DE PARTES DE LA TARJETA DE TECLADO HEXADECIMAL

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
U1	DECODIFICADOR 16 X 4	H00165
U2	FLIP-FLOPS D	74LS175
U3	MULTIVIBRADORES MONOESTABLES	74LS123
U4	FLIP-FLOPS D CON CLEAR Y RESET	74LS74
Q1	TRANSISTOR NPN	2N2222
R1, R2	RESISTENCIAS	100 K Ω -0.5W
R3, R4, R5 R6, R7, R8	RESISTENCIAS	1 K Ω -0.5W
C1	CAPACITOR DE MYLAR	0.1 μ F - 16V
C2	CAPACITOR DE MYLAR	0.1 μ F - 10V
C3, C4	CAPACITOR DE MYLAR	0.001 μ F - 16V
L1, L2, L3, L4	LEDS EMISORES DE LUZ ROJOS	ROJOS

LISTA DE PARTES DE LA TARJETA MANEJADORA DE EXHIBIDORES

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
U10, U11	MANEJADOR DE EXHIBIDORES	MM74C912N
U12, U13	TRANSISTORES EMISOR COMUN	CA3081
R1 - R12	RESISTENCIAS	390 1/2 W
R13 - R28	RESISTENCIAS	10 1/2 W
C	CAPACITORES	330 F 30V

LISTA DE PARTES DE LA TARJETA DE EXHIBIDORES 1

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
E1 HASTA E6	EXHIBIDORES O DISPLAYS	HDSP-3903

LISTA DE PARTES DE LA TARJETA DE EXHIBIDORES 2

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
E1 HASTA E6	EXHIBIDORES O DISPLAYS	HDSP-3903
U1	LIP-FLOP TIPO D	74LS175
U2	COMPUERTAS "AND"	74LS30
U3	MULTIV. MONOESTAB.	74LS123
U4, U5	FLIP-FLOP JK (T)	74LS73
RR1, RR2	RED DE RESIST.	4.7k
IV1, IV2, IV3, IE1E2	INTERRUPT. N.A. "PUSH BOTON"	3.14001.022/00
RY1 A RY4	RELEVADOR	RP420012
C1, C2	CAPACITOR CERAMIC.	0.1 F - 12V
C3	CAPACITOR TANTALIO	10 F - 12V
R1	RESIST. PELIC. MET	150K - 1/4W
R2	RESIST. PELIC. MET	100K - 1/4W
R3 A R6	RESIST. PELIC. MET	270 - 1/4W
R7 A R10	RESIST. PELIC. MET	390 - 1/4W
R11 A R14	RESIST. PELIC. MET	180 - 1/4W
D1, D2	DIODO "LED" ROJO	3.14001.061/00
D3 A D6	DIODO LED (BOTON)	
Q1 A Q4	TRANSISTOR NPN	BD135

LISTA DE PARTES DE LA TARJETA DE INTERCONEXIONES

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
U1	OPTO ACOPLADOR	MOC 3011
T1	TRANSITOR NPN	BC549
MT	TRIAC	2N6343A
R1, R3	RESISTENCIAS	2.2 K 1/2 W
R2	RESISTENCIA	12 K 1/2 W
R4	RESISTENCIA	180 K 1/2 W
CADJ	CONECTOR	10 TERMINALES
CPPI	CONECTOR	26 TERMINALES
CIAC	CONECTOR	26 TERMINALES
CIVI	CONECTOR	14 TERMINALES
CEAI	CONECTOR	10 TERMINALES
CBOI	CONECTOR	10 TERMINALES
GTHI	CONECTOR	10 TERMINALES

LISTA DE PARTES DE LA TARJETA SUPRESORA DIGITAL

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
F1 AL F4	FUSIBLE	125 mg EUROPEO
Z2, Z3, Z4	VARISTOR SUPRESOR DE TRANSITORIOS	V8ZA2 PARA 5 V.
Z6, Z7, Z8, Z	VARISTOR SUPRESOR DE TRANSITORIOS	V18ZA3 PARA 12 V.
Z1, Z5	DIODO ZENER SUPRESOR	1N5908
V2, V3, V4 V6, V7, V8, V	DIODO ZENER SUPRESOR	1N6274

LISTA DE PARTES DEL BUS DE ACONDICIONAMIENTO

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
A, B, C, D, E, F, G, H, I, J, K, L	CONECTOR DE 30 TERMINALES DE UN PASO 156 MP	
C. E. S. D.		CONECTOR
C. E. S. A.	CONECTOR HEMBRA DE 25 TERMINALES	D-25
C. B. A. C.		
C. A. B. A.	CONECTOR DE 9 TERMINALES	SOCKET

LISTA DE PARTES DE LA TARJETA DE PROFUNDIDAD

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
U1	FLIP FLOP TIPO D	74LS74AN
U2	COMPUERTA OR	74LS86N
U3, U7	COMPUERTA NAND	74LS132N
U4	MONOESTABLE	74LS123N
U5, U6	OCAPACITORDOR	4N 132
C1, C2, C3	ELECTROLITICO	1 uF 100V
R1, R6, R8	RESISTENCIA	4.7 K Ω 10W
R2, R4, R5	RESISTENCIA	1 K Ω 10W
R3, R9, R10	RESISTENCIA	390 Ω 10W
R7	RESISTENCIA	10 K Ω 10W
SWITCH VIAJE PROF.	DIODO EMISOR DE LUZ	LED ROJO ROJO VSB...R

LISTA DE PARTES DE LA TARJETA DE RPM

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
C11, C13	COMPUERTA NAND CUADRUPLE CON HISTERISIS	74LS132
C12, C14	MULTIVIBRADOR DUAL MONOESTABLE	74LS123
C15, C16 C17	OPTOACOPLADOR	74N132
C1, C2, C3	CAPACITOR	10uF, 16V ELECTROLITICO
R7, R8, R12	RESISTENCIA	330, 5%, 1/2W
R1, R3, R9	RESISTENCIA	390, 5%, 1/2W
R2, R4, R10	RESISTENCIA	1.2k, 5%, 1/2W
R5, R6, R11	RESISTENCIA	10K, 5%, 1/2W
DI, D7, D3	DIODO EMISOR DE LUZ	LED

LISTA DE PARTES DE LA TARJETA SUPRESORA ANALOGICA

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
F1 AL F3	FUSIBLE	125 ma EUROPEO
Z1, Z2, Z3	VARISTOR SUPRESOR	V18ZA2 0
Z4, Z5, Z6	DE TRANSITORIOS	V33ZA1
V1, V2, V3	DIODO ZENER	1N5908 0
V4, V5, V6	SUPRESOR	1N6285

LISTA DE PARTES DE LA TARJETA POTENCIOMETRICA

REFERENCIA AL DIAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
U1, U2, U3	AMPLIFICADORES OPERACIONALES	LM358N
CERO GAN	POTENCIOMETRO	PRESET 5 K
7805	REGULADOR DE VOLTAJE	LM7805
1, 2, 3, 5	RESISTENCIA	33 K 1%, 1/2W
6, 7	RESISTENCIA	5.0K 1%, 1/2W
4	RESISTENCIA	182K 1%, 1/2W
8	RESISTENCIA	100 1%, 1/2W
10	RESISTENCIA	10 K 1%, 1/2W
12, 13, 17, 21	RESISTENCIA	0.8K 1%, 1/2W
14, 19	RESISTENCIA	27 K 1%, 1/2W
15, 16, 18	RESISTENCIA	4.7K 1%, 1/2W
20	RESISTENCIA	
C1, C2	CAPACITOR DE TANTALIUM	1uF A 35V
C3	CAPACITOR CERAMICO	22 PF.
C4	CAPACITOR DE TANTALIUM	0.47 uF.
C5, C6, C7	CAPACITOR CERAMICO	0.1 uF.
C8, C9, C10	CAPACITOR CERAMICO	

LISTA DE PARTES DE LA TARJETA DE FUSIBLES

REFERENCIA AL DÍAGRAMA ELECTRICO	TIPO DE COMPONENTE	VALOR O NOMBRE COMERCIAL
F1	FUSIBLE	
F2	FUSIBLE	
F3	FUSIBLE	
F4	FUSIBLE	

**MOTOROLA****MC68701****Advance Information****MC68701 MICROCOMPUTER UNIT (MCU)**

The MC68701 is an 8-bit single chip microcomputer unit (MCU) which significantly enhances the capabilities of the M6800 family of parts. It can be used in production systems to allow for easy firmware changes with minimum delay or it can be used to emulate the MC6801/03 for software development. It includes an upgraded M6800 microprocessor unit (MPU) with upward source and object code compatibility. Execution times of key instructions have been improved and several new instructions have been added including an unsigned multiply. The MCU can function as a monolithic microcomputer or can be expanded to a 64K byte address space. It is TTL compatible and requires one +5 volt power supply for nonprogramming operation. An additional V_{pp} power supply is needed for EPROM programming. On-chip resources include 2048 bytes of EPROM, 128 bytes of RAM, Serial Communications Interface (SCI), Paralel I/O, and a three function Programmable Timer. A summary of MCU features includes:

- Enhanced M6800 Instruction Set
- 8 x 8 Multiply Instruction
- Serial Communications Interface (SCI)
- Upward Source and Object Code Compatibility with the M6800
- 16-Bit Three-Function Programmable Timer
- Single-Chip or Expanded Operation to 64K Byte Address Space
- Bus Compatibility with the M6800 Family
- 2048 Bytes of UV Erasable, User Programmable ROM (EPROM)
- 128 Bytes of RAM 164 Bytes Retainable on Powerdown
- 29 Paralel I/O and Two Handshake Control Lines
- Internal Clock Generator with Divide-by-Four Output
- -40 to 85°C Temperature Range

MOS

IN-CHANNEL SILICON-GATE
DEPLETION LOAD

MICROCOMPUTER WITH EPROM

L BUFFED
CERAMIC PACKAGE
CASE 716

PIN ASSIGNMENT

V _{SS}	1	40	E
XTAL1	7	39	SC1
XTAL2	3	38	SC2
RES	4	37	P30
PROT	5	36	P31
RESET/V _{pp}	6	35	P32
V _{CC}	7	34	P33
P20	8	33	P34
P21	9	32	P35
P22	10	31	P36
P23	11	30	P37
P24	12	29	P40
P10	13	28	P41
P11	14	27	P42
P12	15	26	P43
P13	16	25	P44
P14	17	24	P45
P15	18	23	P46
P16	19	22	P47
P17	20	21	V _{CC} Standby

GENERIC INFORMATION

Package Type	Frequency (MHz)	Temperature	Generic Number
Ceramic	1.0	0°C to 70°C	MC68701C
L S.C.P.	1.6	-40°C to 85°C	MC68701CL
	1.25	0°C to 70°C	MC68701C-1
	1.25	-40°C to 85°C	MC68701CL-1
	1.8	0°C to 70°C	MC68701L
	3.0	0°C to 70°C	MC68701L



**National
Semiconductor
Corporation**

ADC1210, ADC1211 12-Bit CMOS A/D Converters

General Description

The ADC1210, ADC1211 are low power, medium speed, 12-bit successive approximation, analog-to-digital converters. The devices are complete converters requiring only the application of a reference voltage and a clock for operation. Included within the device are the successive approximation logic, CMOS analog switches, precision laser trimmed thin film R-2R ladder network and FET input comparator.

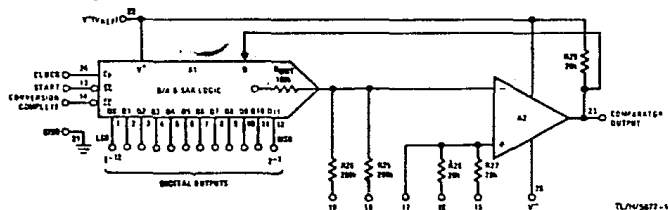
The ADC1210 offers 12-bit resolution and 12-bit accuracy, and the ADC1211 offers 12-bit resolution with 10-bit accuracy. The inverted binary outputs are directly compatible with CMOS logic. The ADC1210, ADC1211 will operate over a wide supply range, convert both bipolar and unipolar analog inputs, and operate in either a continuous conversion mode or logic-controlled START-STOP conversion mode. The devices are capable of making a 12-bit conversion in 100 μ s typ, and can be connected to convert 10 bits in 30 μ s.

Both devices are available in military and industrial temperature ranges.

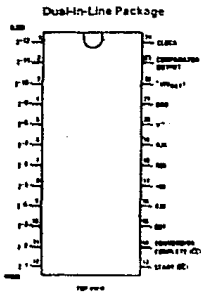
Features

- 12-bit resolution
- $\pm 1/2$ LSB or ± 2 LSB nonlinearity
- Single +5V to ± 15 V supply range
- 100 μ s 12-bit, 30 μ s 10-bit conversion rate
- CMOS compatible outputs
- Bipolar or unipolar analog inputs
- 200 k Ω analog input impedance

Block Diagram



Connection Diagram



Order Number ADC1210HD,
ADC1210HCD, ADC1211HD,
ADC1211HCD
See NS Package D24D



National
Semiconductor
Corporation

CD4066BM/CD4066BC Quad Bilateral Switch

General Description

The CD4066BM/CD4066BC is a quad bilateral switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with CD4016BM/CD4016BC, but has a much lower "ON" resistance, and "ON" resistance is relatively constant over the input-signal range.

- Extremely low "OFF" switch leakage $\leq 0.1 \text{ nA (typ.)}$ @ $V_{DD} - V_{SS} = 10\text{V}$, $T_A = 25^\circ\text{C}$
- Extremely high control input impedance $10^{12} \Omega$ (typ.)
- Low crosstalk -50 dB (typ.) between switches @ $f_{in} = 0.8 \text{ MHz}$, $R_L = 1 \text{ k}\Omega$
- Frequency response, switch "ON" 40 MHz (typ.)

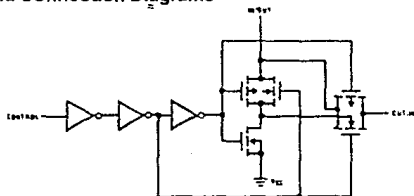
Features

- Wide supply voltage range $3\text{V to }15\text{V}$
- High noise immunity $0.45 V_{DD}$ (typ.)
- Wide range of digital and analog switching $\pm 7.5 V_{PEAK}$
- "ON" resistance for 15V operation 80Ω
- Matched "ON" resistance $\Delta R_{ON} = 5 \Omega$ (typ.) over 15V signal input
- "ON" resistance flat over peak-to-peak signal range
- High "ON"/"OFF" output voltage ratio 65 dB (typ.) @ $f_{in} = 10 \text{ kHz}$, $R_L = 10 \text{ k}\Omega$
- High degree linearity $0.1\% \text{ distortion (typ.)}$ @ $f_{in} = 1 \text{ kHz}$, $V_{in} = 5\text{V}_{pp}$
- High degree linearity $V_{DD} - V_{SS} = 10\text{V}$, $R_L = 10 \text{ k}\Omega$

Applications

- Analog signal switching/multiplexing
 - Signal gating
 - Squelch control
 - Chopper
 - Modulator/Demodulator
 - Commutating switch
- Digital signal switching/multiplexing
- CMOS logic implementation
- Analog-to-digital/digital-to-analog conversion
- Digital control of frequency, impedance, phase, and analog-signal-gain

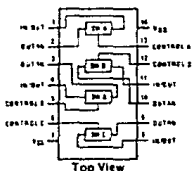
Schematic and Connection Diagrams



Dual-In-Line Package

Cavity Dual-In-Line Package (J)
Order Number CD4066BMJ or
CD4066BCJ
See NS Package Number J14A

Molded Dual-In-Line Package (N)
Order Number CD4066BMN or
CD4066BCN
See NS Package Number N14A



Top View

Small Outline Package (M)
Order Number CD4066BCM
See NS Package Number M14A

TL/P/5465-1

LM136-5.0/LM236-5.0/LM336-5.0, 5.0V Reference Diode

General Description

The LM136-5.0/LM236-5.0/LM336-5.0 integrated circuits are precision 5.0V shunt regulator diodes. These monolithic IC voltage references operate as a low temperature coefficient 5.0V zener with 0.6Ω dynamic impedance. A third terminal on the LM136-5.0 allows the reference voltage and temperature coefficient to be trimmed easily.

The LM136-5.0 series is useful as a precision 5.0V low voltage reference for digital voltmeters, power supplies or op amp circuitry. The 5.0V makes it convenient to obtain a stable reference from low voltage supplies. Further, since the LM136-5.0 operates as a shunt regulator, it can be used as either a positive or negative voltage reference.

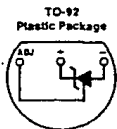
The LM136-5.0 is rated for operation over -55°C to +125°C while the LM236-5.0 is rated over a -25°C to +85°C temperature range. Both are packaged in a TO-46

package. The LM336-5.0 is rated for operation over a 0°C to +70°C temperature range and is available in a TO-92 plastic package. For applications requiring 2.5V see LM136-2.5.

Features

- Adjustable 4V to 6V
- Low temperature coefficient
- Wide operating current of 500 μA to 10 mA
- 0.6Ω dynamic impedance
- ± 1% initial tolerance available
- Guaranteed temperature stability
- Easily trimmed for minimum temperature drift
- Fast turn-on
- Three lead transistor package

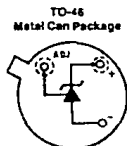
Connection Diagrams



Bottom View

Order Number LM336Z-5.0 or
LM336BZ-5.0
See NS Package Number Z03A

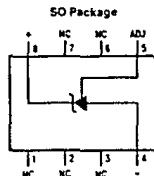
TLV5718-4



Bottom View

Order Number LM136H-5.0,
LM236H-5.0, LM136AH-5.0 or
LM236AH-5.0
See NS Package Number H03H

TLV5718-5



Order Number LM336M-5.0 or
LM236BM-5.0
See NS Package Number H03H

TLV5718-7

Typical Applications

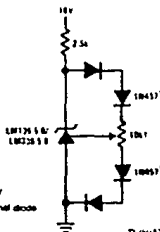
5.0V Reference



TLV5718-1

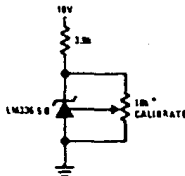
*Adjust to 5.00V
*Any silicon signal diode

5.0V Reference with Minimum Temperature Coefficient



TLV5718-13

Trimmed 4V to 6V Reference with Temperature Coefficient Independent of Breakdown Voltage



TLV5718-3

*Does not affect temperature coefficient



National
Semiconductor
Corporation

LF198/LF298/LF398, LF198A/LF398A Monolithic Sample and Hold Circuits

General Description

The LF198/LF298/LF398 are monolithic sample and hold circuits which utilize Bi-FET technology to obtain ultra-high dc accuracy with fast acquisition of signal and low droop rate. Operating as a unity gain follower, dc gain accuracy is 0.002% typical and acquisition time is as low as 6 μ s to 0.01%. A bipolar input stage is used to achieve low offset voltage and wide bandwidth. Input offset adjust is accomplished with a single pin, and does not degrade input offset drift. The wide bandwidth allows the LF198 to be included inside the feedback loop of 1 MHz op amps without having stability problems. Input impedance of $10^{10}\Omega$ allows high source impedances to be used without degrading accuracy.

P-channel junction FET's are combined with bipolar devices in the output amplifier to give droop rates as low as 5 mV/min with a 1 μ F hold capacitor. The JFET's have much lower noise than MOS devices used in previous designs and do not exhibit high temperature instabilities. The overall design guarantees no feed-through from input to output in the hold mode, even for input signals equal to the supply voltages.

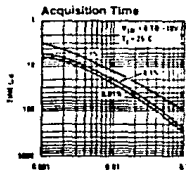
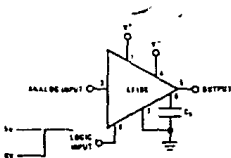
Features

- Operates from ± 5 V to ± 18 V supplies
- Less than 10 μ s acquisition time
- TTL, PMOS, CMOS compatible logic input
- 0.5 mV typical hold step at $C_H = 0.01 \mu$ F
- Low input offset
- 0.002% gain accuracy
- Low output noise in hold mode
- Input characteristics do not change during hold mode
- High supply rejection ratio in sample or hold
- Wide bandwidth

Logic inputs on the LF198 are fully differential with low input current, allowing direct connection to TTL, PMOS, and CMOS. Differential threshold is 1.4V. The LF198 will operate from ± 5 V to ± 18 V supplies. It is available in an 8-lead TO-5 package.

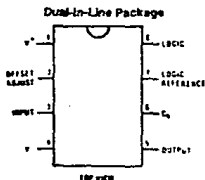
An "A" version is available with tightened electrical specifications.

Typical Connection and Performance Curve



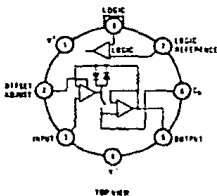
TLV45082-2

Connection Diagrams



Order Number LF398H or LF398AH
See NS Package Number N08E

Metal Can Package



Order Number LF198H, LF298H,
LF398H, LF198AH or LF398AH
See NS Package Number H08C

TLV45082-11

**MOTOROLA****MC6821****PERIPHERAL INTERFACE ADAPTER (PIA)**

The MC6821 Peripheral Interface Adapter provides the universal means of interfacing peripheral equipment to the M6800 family of microprocessors. This device is capable of interfacing the MPU to peripherals through two 8-bit bidirectional peripheral data buses and four control lines. No external logic is required for interfacing to most peripheral devices.

The functional configuration of the PIA is programmed by the MPU during system initialization. Each of the peripheral data lines can be programmed to act as an input or output, and each of the four control/interrupt lines may be programmed for one of several control modes. This allows a high degree of flexibility in the overall operation of the interface.

- 8-Bit Bidirectional Data Bus for Communication with the MPU
- Two Bidirectional 8-Bit Buses for Interface to Peripherals
- Two Programmable Control Registers
- Two Programmable Data Direction Registers
- Four Individually-Controlled Interrupt Input Lines, Two Usable as Peripheral Control Outputs
- Handshake Control Logic for Input and Output Peripheral Operation
- High-Impedance Three-State and Direct Transistor Drive Peripheral Lines
- Program Controlled Interrupt and Interrupt Disable Capability
- CMOS Drive Capability on Side A Peripheral Lines
- Two TTL Drive Capability on A2 A and B Side Buffers
- TTL-Compatible
- Static Operation

MOS

(IN CHANNEL, SILICON-GATE, DEPLETION LOAD)

PERIPHERAL INTERFACE ADAPTERL SUFFIX
CERAMIC PACKAGE
CASE 715S SUFFIX
CERAMIC PACKAGE
CASE 724P SUFFIX
PLASTIC PACKAGE
CASE 711**ORDERING INFORMATION**

Package Type	Frequency (MHz)	Temperature	Order Number
Ceramic L Suffix	1.0	0°C to 70°C	MC6821L
	1.0	-40°C to 85°C	MC6821CL
	1.5	0°C to 70°C	MC68A21L
	1.5	-40°C to 85°C	MC68A21CL
Ceramic S Suffix	1.0	0°C to 70°C	MC6821S
	1.0	-40°C to 85°C	MC6821CS
	1.5	0°C to 70°C	MC68A21S
	1.5	-40°C to 85°C	MC68A21CS
Plastic P Suffix	1.0	0°C to 70°C	MC6821P
	1.0	-40°C to 85°C	MC6821CP
	1.5	0°C to 70°C	MC68A21P
	1.5	-40°C to 85°C	MC68A21CP
	2.0	0°C to 70°C	MC68B21P

PIN ASSIGNMENT

VSS	1	4	CA1
PA0	2	29	CA2
PA1	3	28	TRQA
PA2	4	27	TRQB
PA3	5	26	TRSO
PA4	6	25	RS1
PA5	7	24	RESET
PA6	8	23	DO
PA7	9	22	DI
PB0	10	21	DO2
PB1	11	20	DO3
PB2	12	19	DO4
PB3	13	18	DO5
PB4	14	17	DO6
PB5	15	16	DO7
PB6	16	25	E
PB7	17	24	CS1
CB1	18	23	CS2
CB2	19	22	CS0
VCC	20	21	R/W

1024-BIT BIPOLAR PROM (256 x 4)

82S126A (O.C.)/82S129A (T.S.)

DESCRIPTION

The 82S126A and 82S129A are field programmable, which means that customer patterns are immediately available by following the fusing procedure given in this data manual. The 82S126A and 82S129A devices are supplied with all outputs at logical low. Outputs are programmed to a logic high level at any specified address by fusing a Ni-Cr link matrix.

These devices include on-chip decoding and 2 chip enable input for ease of memory expansion. They feature either open collector or tri-state outputs for optimization of word expansion in bused organizations.

Both 82S126A and 82S129A devices are available in the commercial and military temperature ranges. For the commercial temperature range (0°C to +75°C) specify 82S126A/129A N, and for the military temperature range (-55°C to +125°C) specify 82S126A/129A F or R.

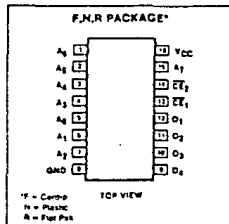
FEATURES

- Address access time:
N82S126A: 30ns max
82S129A: 27ns max
S82S126A/129A: 35ns max
- Power dissipation: 0.5mW/bit typ
- Input loading:
N82S126A/129A: -100 μ A max
S82S126A/129A: -150 μ A max
- On-chip address decoding
- Output options:
82S126A: Open collector
82S129A: Tri-state
- No separate fusing pins
- Unprogrammed outputs are low level
- Fully TTL compatible

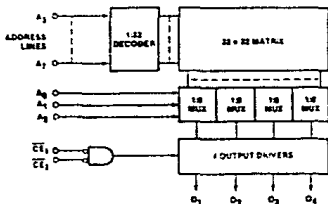
APPLICATIONS

- Prototyping/volume production
- Sequential controllers
- Microprogramming
- Hardwired algorithms
- Control stores
- Random logic
- Code conversion

PIN CONFIGURATION



BLOCK DIAGRAM



ABSOLUTE MAXIMUM RATINGS

PARAMETER	RATING	UNIT
V _{CC} Supply voltage	+7	Vdc
V _{IN} Input voltage	+5.5	Vdc
V _{OL} Output voltage	Vdc	Vdc
V _{OH} High (82S126)	+5.5	
V _O Off-state (82S129)	+5.5	
T _A Temperature range		°C
Operating		
N82S126A/129A	0 to +75	
S82S126A/129A	-55 to +125	
T _{STG} Storage	-65 to +150	



TYPES SN54ALS74, SN74ALS74 DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH CLEAR AND PRESET

description

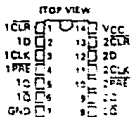
These devices contain two independent D-type positive edge-triggered flip-flops. A low level at the Preset or Clear inputs sets or resets the outputs regardless of the levels of the other inputs. When Preset and Clear are inactive (high), data at the D input meeting the setup time requirements are transferred to the outputs on the positive-going edge of the clock pulse. Clock triggering occurs at a voltage level and is not directly related to the time time of the clock pulse. Following the hold time interval, data at the D input may be changed without affecting the levels at the outputs.

The SN54ALS74 is characterized for operation over the full military temperature range of -55°C to 125°C. The SN74ALS74 is characterized for operation from 0°C to 70°C.

FUNCTION TABLE

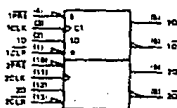
INPUTS				OUTPUTS	
PRESET	CLEAR	CLOCK	D	Q	\bar{Q}
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	L	L
H	H	↑	L	L	H
H	H	X	X	\bar{Q}_0	\bar{Q}_0

* The output levels in this configuration are not guaranteed to meet the maximum levels for \bar{Q} if the level of Preset and Clear are near V_{IL} , maximum if any mode. In a configuration in which preset or clear is not preset when Preset or Clear returns to its inactive (high) level.



J suffix—Case 632-071 (Ceramic)
N suffix—Case 636-05 (Plastic)

logic symbol



Pin numbers shown are for J and N packages

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, VCC	7 V
input voltage	7 V
Operating free-air temperature range:	-55°C to 125°C
SN54ALS74	0°C to 70°C
SN74ALS74	-55°C to 150°C

Portions of this data sheet are reprinted with permission from the Texas Instruments 1983 ALS/AS Logic Circuit Data Book.

**MOTOROLA****SN54LS/74LS640
thru
SN54LS/74LS645**

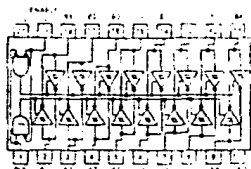
DESCRIPTION — These octal bus transceivers are designed for asynchronous two-way communication between data buses. Control function implementation minimizes external timing requirements. These circuits allow data transmission from the A bus to B or from the B bus to A bus depending upon the logic level of the direction control (DIR) input. Enable input (G) can disable the device so that the buses are effectively isolated.

OCTAL BUS TRANSCIEVERS**LOW POWER SCHOTTKY**

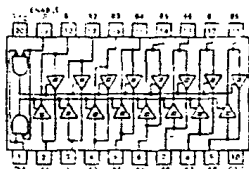
DEVICE	OUTPUT	LOGIC
LS640	3-State	Inverting
LS641	Open-Collector	True
LS642	Open-Collector	Inverting
LS643	3-State	True and Inverting
LS644	Open-Collector	True and Inverting
LS645	3-State	True

FUNCTION TABLE

CONTROL		OPERATION		
INPUTS	LS640	LS641	LS643	LS644
G	DIR	LS642	LS645	LS644
L	L	B data to A bus	B data to A bus	B data to A bus
L	H	A data to B bus	A data to B bus	A data to B bus
H	X	Isolation	Isolation	Isolation

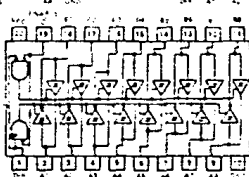
**CONNECTION DIAGRAMS
(TOP VIEW)**

SN54LS 74LS640
SN54LS 74LS642



SN54LS 74LS641
SN54LS 74LS643

SN54LS 74LS643
SN54LS 74LS644



J.S.M. — Case 732-03 (Ceramic)
N.S.M. — Case 732-01 (Plastic)



DESCRIPTION — The SN54LS/74LS373 consists of eight latches with 3-state outputs for bus organized system applications. The flip-flops appear transparent to the data (data changes asynchronously) when Latch Enable (LE) is HIGH. When LE is LOW, the data that meets the setup times is latched. Data appears on the bus when the Output Enable (OE) is LOW. When OE is HIGH the bus output is in the high impedance state.

The SN54LS/74LS374 is a high-speed, low-power Octal D-type Flip-Flop featuring separate D-type inputs for each flip-flop and 3-state outputs for bus oriented applications. A buffered Clock (CP) and Output Enable (OE) is common to all flip-flops. The SN54LS/74LS374 is manufactured using advanced Low Power Schottky technology and is compatible with all Motorola TTL families.

- EIGHT LATCHES IN A SINGLE PACKAGE
- 3-STATE OUTPUTS FOR BUS INTERFACING
- HYSTERESIS ON LATCH ENABLE
- EDGE-TRIGGERED D-TYPE INPUTS
- BUFFERED POSITIVE EDGE-TRIGGERED CLOCK
- HYSTERESIS ON CLOCK INPUT TO IMPROVE NOISE MARGIN
- INPUT CLAMP DIODES LIMIT HIGH SPEED TERMINATION EFFECTS

PIN NAMES

PIN NAMES	DATA INPUTS	LOADING (Note 1)	
		HIGH	LOW
D ₀ -D ₇	Data Inputs	0.5 U _I	0.25 U _I
LE	Latch Enable (Active HIGH) Input	0.5 U _I	0.25 U _I
CE	Clock (Active HIGH going edge) Input	0.5 U _I	0.25 U _I
OE	Output Enable (Active LOW) Input	0.5 U _I	0.25 U _I
O ₀ -O ₇	Outputs (Note 2)	65(25) U _I	15(7.5) U _I

NOTES

1. TTL Logic Levels: V_{CC} = 5.0 Vdc HIGH, 1.8 Vdc LOW
2. The Output Drivers are rated for 25 U_I for MCMs and 15 U_I for Commercial and Temperature Ranges. The Output Drivers are rated for 25 U_I for MCMs (Standard) and 15 U_I for Commercial and Temperature Ranges.

TRUTH TABLE

LS373

D _n	LE	OE	O _n
	L	L	H
	L	H	L
X	X	H	Z*

LS374

D _n	CP	OE	O _n
H	L	L	H
L	L	L	L
X	X	H	Z*

- H = HIGH Voltage Level
L = LOW Voltage Level
X = Don't Care
Z = High Impedance

*Note: Contents of the latches unaffected by the state of the Output Enable input (OE)

SN54LS/74LS373
SN54LS/74LS374

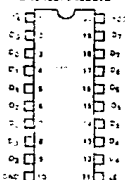
OCTAL TRANSPARENT LATCH
WITH 3-STATE OUTPUTS;

OCTAL D-TYPE FLIP-FLOP
WITH 3-STATE OUTPUT

LOW POWER SCHOTTKY

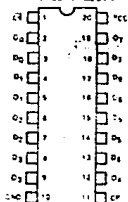
CONNECTION DIAGRAM
DIP (TOP VIEW)

SN54LS/74LS373



CONNECTION DIAGRAM
DIP (TOP VIEW)

SN54LS/74LS374



J Sub. Pin — Case 733-03 (Ceramic)
N Sub. Pin — Case 733-01 (Plastic)

NOTE

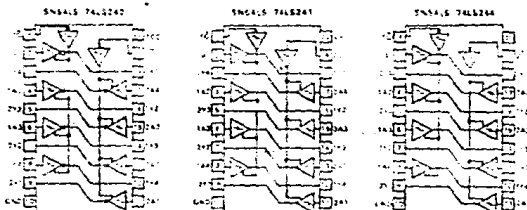
The Flatpack version has the same pinouts (Connection Diagram) as the Dual In-Line Package.

**MOTOROLA**
SN54LS/74LS240
SN54LS/74LS241
SN54LS/74LS244

DESCRIPTION - The SN54LS/74LS240, 241 and 244 are Octal Buffer/Line Drivers designed to be used for memory address drivers, clock drivers and bus terminated transmitters, receivers, which provide improved PC board density.

OCTAL BUFFER/LINE DRIVER
WITH 3-STATE OUTPUTS
LOW POWER SCHOTTKY

- HYSTERESIS AT INPUTS TO IMPROVE NOISE MARGINS
- 3-STATE OUTPUTS DRIVE BUS LINES OR BUFFER MEMORY ADDRESS REGISTERS
- INPUT CLAMP DIODES LIMIT HIGH-SPEED TERMINATION EFFECTS

LOGIC AND CONNECTION DIAGRAMS DIP "TOP VIEW"

TRUTH TABLES

INPUTS		OUTPUT
IG, ZC	D	
L	L	H
L	H	L
H	X	(Z)

INPUTS		OUTPUT
IG, ZC	D	
L	L	L
L	H	H
H	X	(Z)

INPUTS		OUTPUTS	
IG	D	ZC	D
L	L	L	L
L	H	H	H
H	X	(Z)	(Z)

H = HIGH Voltage Level
 L = LOW Voltage Level
 X = Indifference
 Z = HIGH Impedance

J Supply - Case 732 G3 (Ceramic)
 N Supply - Case 739 D1 (Plastic)

**MOTOROLA****SN54LS175
SN74LS175**

DESCRIPTION — The LS175, MS1SN54LS 74LS175 is a high-speed Quad D Flip-Flop. The devices are suitable for general applications where clock and clear inputs are common. The information on the D inputs is stored during the LOW to HIGH clock transition. Both true and complemented outputs of each flip-flop are provided. A Master Reset input resets all flip-flops independent of the Clock or D inputs when LOW.

The LS175 is fabricated with the Schottky barrier diode process for high speed and is completely compatible with all Motorola TTL families.

QUAD D FLIP-FLOP**LOW POWER SCHOTTKY**

- EDGE-TRIGGERED D TYPE INPUTS
- BUFFERED POSITIVE EDGE-TRIGGERED CLOCK
- CLOCK TO OUTPUT DELAYS OF 30 ns
- ASYNCHRONOUS COMMON RESET
- TRUE AND COMPLEMENT OUTPUT
- INPUT CLAMP DIODES LIMIT HIGH SPEED TERMINATION EFFECTS

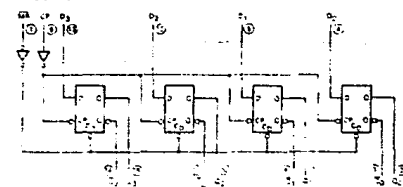
PIN NAMES

$D_0 - D_3$	Data Inputs
\overline{CP}	Clock (Active HIGH Going Edge) Input
\overline{MR}	Master Reset (Active LOW) Input
$Q_0 - Q_3$	True Outputs (Note b)
$\overline{Q}_0 - \overline{Q}_3$	Complement Outputs (Note b)

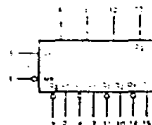
LOADING (Note a)	
HIGH	LOW
0.5 U _I L	0.25 U _I L
0.5 U _I L	0.25 U _I L
1.5 U _I L	0.25 U _I L
1.0 U _I L	1.75 U _I L
1.0 U _I L	5.75 U _I L

NOTES

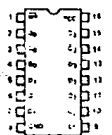
- a. TTL DRIVES U_IL = 40 Ω, HIGH = 16 Ω, LOW = 1 Ω.
 b. The Output Load Drive Factor is 25 U_IL for Military (14) and 5 U_IL for Commercial (14) Temperature Ranges.

LOGIC DIAGRAM

VCC — Pin 16
 GND — Pin 8
 ⊙ — Pin Numbers

LOGIC SYMBOL

Pin 8 Pin 16
 GND VCC

**CONNECTION DIAGRAM
DIP (TOP VIEW)**

J Suffix — Case 620-08
 (Ceramic)
 N Suffix — Case 618-05
 (Plastic)

NOTE
 The flip-flop symbol has the same pinouts (Connection Diagram) as the Dual In-Line Package.



MOTOROLA

DESCRIPTION — The SN54LS/74LS147 and the SN54LS/74LS148 are Priority Encoders. They provide priority decoding of 10 inputs to ensure that only the highest order data line is encoded. Both devices have data inputs and outputs which are active at the low logic level.

The LS147 encodes nine data lines to four line (8-4-2-1) BCD. The imbedded decimal zero condition does not require an input condition because zero is encoded when all nine data lines are at a high logic level.

The LS148 encodes eight data lines to three line (4-2-1) binary output B, providing cascading capability. Enable input EI and Enable Output EO exist providing expansion without needing external circuitry.

The SN54LS/74LS748 is a general purpose part incorporating a bus tri-state buffer network which minimizes glitches on the \bar{O}_S output. The glitch occurs on the first three-going-transition of the EI input when the outputs are in the high impedance state.

The only dc parameter differences between the LS148 and the LS748 are that (1) Pin 10 (input O) has a fan-in of 2 on the LS748 versus a fan-in of 1 on the LS148 (Pins 1, 2, 3, 4, 11, 12 and 13 (inputs 1, 2, 3, 4, 5, 6, 7) have a fan-in of 3 on the LS748 versus a fan-in of 2 on the LS148.

The only difference is that the \bar{O}_S pin 1 to EO is changed from 40 to 45 ps.

SN54LS/74LS147
FUNCTION TABLE

INPUTS									OUTPUTS			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	X	L	L	H	H
X	X	X	X	X	X	X	X	L	L	H	H	H
X	X	X	X	X	X	X	L	H	H	L	L	L
X	X	X	X	X	L	H	H	H	H	L	L	H
X	X	X	L	H	H	H	H	H	H	L	H	L
X	X	L	H	H	H	H	H	H	H	L	H	H
X	L	H	H	H	H	H	H	H	H	L	H	L
L	L	H	H	H	H	H	H	H	H	H	L	L

SN54LS/74LS148
SN54LS/74LS748
FUNCTION TABLE

INPUTS										OUTPUTS			
EI	0	1	2	3	4	5	6	7	A2	A1	A0	GS	EO
H	X	X	X	X	X	X	X	X	X	X	X	H	H
L	H	H	H	H	H	H	H	H	H	H	H	L	L
L	X	X	X	X	X	X	X	X	L	L	L	L	L
L	X	X	X	X	X	X	X	L	L	L	L	L	L
L	X	X	X	L	H	H	H	H	L	L	L	L	H
L	X	X	L	H	H	H	H	H	H	L	L	L	H
L	X	L	H	H	H	H	H	H	H	L	L	L	H
L	L	H	H	H	H	H	H	H	H	L	L	L	H
L	L	H	H	H	H	H	H	H	H	H	L	L	H

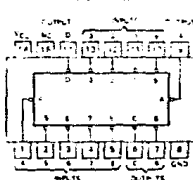
H = high logic level, L = low logic level, X = indeterminate

SN54LS/74LS147
SN54LS/74LS148
SN54LS/74LS748

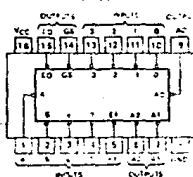
10-LINE-TO-4-LINE
AND 8-LINE-TO-3-LINE
PRIORITY ENCODERS

LOW POWER SCHOTTKY

SN54LS/74LS147
TOP VIEW



SN54LS/74LS148
SN54LS/74LS748
TOP VIEW



J Surface — Case 648-05 (Plastic)
N Surface — Case 648-05 (Plastic)



MOTOROLA

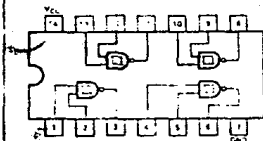
**SN54LS132
SN74LS132**

DESCRIPTION — The SN54LS/74LS132 contains four 2-input NAND Gates which accept standard TTL input signals and provide standard TTL output levels. They are capable of transforming slowly changing input signals into sharply defined, jitter-free output signals. Additionally, they have greater noise margin than conventional NAND Gates.

Each circuit contains a 2-input Schmitt trigger followed by a Darlington level shifter and a phase splitter driving a TTL totem pole output. The Schmitt trigger uses positive feedback to effectively speed up slow input transitions and provide different input threshold voltages for positive-going and negative-going transitions. This hysteresis between the positive-going and negative-going input thresholds (typically 800 mV) is determined internally by resistor ratios and is essentially insensitive to temperature and supply voltage variations. As long as one input remains at a more positive voltage than V_{OL} (MAX), the gate will respond to the transitions of the other input as shown in Figure 1.

**QUAD 2-INPUT
SCHMITT TRIGGER NAND GATE
LOW POWER SCHOTTKY**

**LOGIC AND CONNECTION DIAGRAM
DIP (TOP VIEW)**

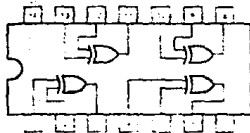


J Suffix — Case 612 (U) Cer. (M)
N Suffix — Case 646 (S) Plastic

**V_{IN} VERSUS V_{OUT}
TRANSFER FUNCTION**



Fig. 1

**MOTOROLA****SN54LS86
SN74LS86**

TRUTH TABLE

IN		OUT	
A	B	L	H
L	L	L	L
L	H	L	H
H	L	L	H
H	H	L	L

**QUAD 2-INPUT
EXCLUSIVE OR GATE**
• LOW POWER SCHOTTKYJ Substr. — Case 632-D7 (Ceramic)
N Substr. — Case 646-C5 (Plastic)**GUARANTEED OPERATING RANGES**

SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNITS
V _{CC}	Supply Voltage	5.4 7.4	4.5 4.75	5 5.25	V
T _A	Operating Ambient Temperature Range	54 74	-55 0	25 70	°C
I _{OH}	Output Current — High	54-74		24	mA
I _{OL}	Output Current — Low	54 74		42 60	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (Unless otherwise specified)

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN.	TYP.	MAX.		
V _{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V _{IL}	Input LOW Voltage	54 74		0.7 0.5	V	Guaranteed Input LOW Voltage for All Inputs
V _{IC}	Input Clamp Diode Voltage		-0.65	-1.5	V	V _{CC} = MIN. I _{OH} = -18 mA
V _{OH}	Output HIGH Voltage	54 74	2.5 2.7	3.5 3.5	V	V _{CC} = MIN. I _{OH} = MAX. V _{IH} or V _{IL} per Truth Table
V _{OL}	Output LOW Voltage	54-74	0.25 0.25	0.4 0.5	V	I _{OL} = 4.0 mA V _{CC} = V _{CC} MIN. I _{OL} = 80 mA V _{IH} = V _{IL} = V _{CC} per Truth Table
I _{ih}	Input HIGH Current C _A Current			0.2 1	mA	V _{CC} = MAX. V _{IH} = 2.7 V V _{CC} = MAX. V _{IL} = 0.5 V
I _{OS}	Short Circuit Current	20		100	mA	V _{CC} = MAX.
I _{CC}	Peak Supply Current			10	mA	V _{CC} = MAX.

AC CHARACTERISTICS: T_A = 25°C

SYMBOL	PARAMETER	LIMITS		UNITS	TEST CONDITIONS
		MIN.	MAX.		
t _{PLH}	Propagation Delay One Input LOW	12	23	ns	V _{CC} = 5.0 V C _L = 15 pF
t _{PHL}	Propagation Delay Other Input HIGH	10	17	ns	



SN54LS74A SN54LS74A

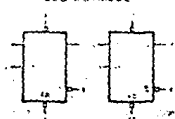
DESCRIPTION - The SN54LS 74LS74A dual edge-triggered flip-flop utilizes Schottky TTL technology to produce high speed D-type flip-flops. Each flip-flop has individual clear and set inputs and also complementary Q and \bar{Q} outputs.

Information at input D is transferred to the Q output on the positive-going edge of the clock pulse. Clock triggering occurs at a voltage level of the clock pulse and is not directly related to the transition time of the positive-going pulse. When the clock input is at either the HIGH or the LOW level, the D-type signal has no effect.

DUAL D-TYPE POSITIVE EDGE-TRIGGERED FLIP-FLOP

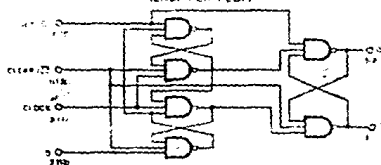
LOW POWER SCHOTTKY

LOGIC SYMBOL



VCC = Pin 14
GND = Pin 7
J Suffix - Case 832 07 (Overkill)
N Suffix - Case 646 05 (Pushed)

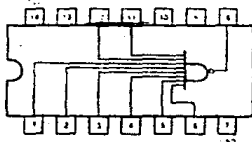
LOGIC DIAGRAM
(EACH FLIP-FLOP)



DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE - unless otherwise specified

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
V_{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V_{IL}	Input LOW Voltage	54 74		0.7	V	Guaranteed Input LOW Voltage for All Inputs
V_{IE}	Input Clamp Diode Voltage		-0.65	-1.5	V	$V_{CC} = \text{MIN}$, $I_{IH} = -18 \text{ mA}$
V_{OH}	Output HIGH Voltage	54 74	2.5 2.7	3.5 3.5	V	$V_{CC} = \text{MIN}$, $I_{OH} = \text{MAX}$, $V_{IN} = V_{IH}$ or V_{IL} per Truth Table
V_{OL}	Output LOW Voltage	54, 74		0.25 0.5	V	$I_{OL} = 4.0 \text{ mA}$, $V_{CC} = V_{CC \text{ MIN}}$, $V_{IN} = V_{IH}$ or V_{IL} per Truth Table $I_{OL} = 8.0 \text{ mA}$
I_{IH}	Input High Current Data Clock Set/Reset			20 40	μA	$V_{CC} = \text{MAX}$, $V_{IN} = 2.7 \text{ V}$
I_{IL}	Input Low Current Data Clock Set/Reset			0.1 0.2	mA	$V_{CC} = \text{MAX}$, $V_{IN} = 2.7 \text{ V}$
I_{OH}	Output HIGH Current Data Clock Set/Reset			-0.4 -0.8	mA	$V_{CC} = \text{MAX}$, $V_{IN} = 0.4 \text{ V}$
I_{OS}	Output Short-Circuit Current	-20		-100	mA	$V_{CC} = \text{MAX}$
I_{CS}	Power Supply Current			8.0	mA	$V_{CC} = \text{MAX}$

MOTOROLA



• Suffix — Case 632-07, Ceramic
 N Suffix — Case 646-05, Plastic

**SN54LS30
 SN74LS30**

**8-INPUT NAND GATE
 LOW POWER SCHOTTKY**

GUARANTEED OPERATING RANGES

SYMBOL	PARAMETER		MIN	TYP	MAX	UNIT
VCC	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
TA	Operating Ambient Temperature Range	54 74	-55 0	25 25	125 70	C
I _{OH}	Output Current — High	54, 74			-0.4	mA
I _{OL}	Output Current — Low	54 74			4.0 8.0	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
V _{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V _{IL}	Input LOW Voltage	54		0.7	V	Guaranteed Input LOW Voltage for All Inputs
		74		0.8		
V _{IK}	Input Clamp Diode Voltage		-0.65	-1.5	V	V _{CC} = MIN, I _{IN} = -18 mA
V _{OH}	Output HIGH Voltage	54	2.5	3.5	V	V _{CC} = MIN, I _{OH} = MAX, V _{IN} = V _{IH} or V _{IL} per Truth Table
		74	2.7	3.6		
V _{OL}	Output LOW Voltage	54, 74	0.25	0.4	V	V _{CC} = V _{CC} MIN, V _{IN} = V _{IH} or V _{IL} per Truth Table
		74	0.38	0.6		
I _{IH}	Input HIGH Current			20	μA	V _{CC} = MAX, V _{IN} = 2.7 V
				0.1		
I _{IL}	Input LOW Current			-0.4	mA	V _{CC} = MAX, V _{IN} = 0.4 V
I _{OS}	Short Circuit Current	-20		-100	mA	V _{CC} = MAX
I _{CC}	Power Supply Current Total Output HIGH Total Output LOW			0.5	mA	V _{CC} = MAX
				1.1		

AC CHARACTERISTICS: TA = 25°C

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
t _{PLH}	Turn Off Delay, Input to Output		8.0	15	ns	V _{CC} = 5.0 V
t _{PLL}	Turn On Delay, Input to Output		13	20	ns	C _L = 15 pF

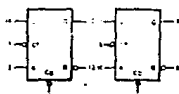


SN54LS73A SN74LS73A

DESCRIPTION — The SN54LS 74LS73A offers individual J, K, clear, and clock inputs. These dual flip-flops are designed so that when the clock goes HIGH, the inputs are enabled and data will be accepted. The logic level of the J or K inputs may be allowed to change when the clock pulse is HIGH and the device will perform according to the truth table as long as minimum setup times are observed. Input data is transferred to the outputs on the negative-going edge of the clock pulse.

**DUAL JK NEGATIVE
EDGE-TRIGGERED FLIP-FLOP
LOW POWER SCHOTTKY**

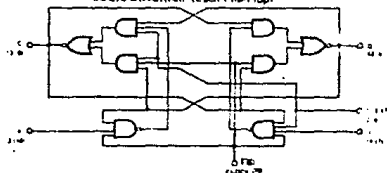
LOGIC SYMBOL



V_{CC} = P₁₄
GND = P₁₁

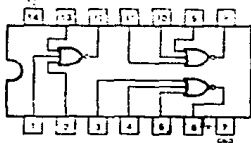
J Suffix — Case 632-07 (Ceramic)
N Suffix — Case 646-01 (Plastic)

LOGIC DIAGRAM (Each Flip-Flop)



DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER	UNITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
V _{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V _{IL}	Input LOW Voltage	54		0.7	V	Guaranteed Input LOW Voltage for All Inputs
		74		0.8		
V _{IK}	Input Clamp Diode Voltage		-0.65	-1.5	V	V _{CC} = MIN, I _{IK} = -18 mA
V _{OH}	Output HIGH Voltage	54	2.5	3.5	V	V _{CC} = MIN, I _{OH} = MAX, V _{IN} = V _{IH} or V _{IL} per Truth Table
		74	2.7	3.5	V	
V _{OL}	Output LOW Voltage	54, 74	0.25	0.4	V	I _{OL} = 4.0 mA, V _{CC} = V _{CC} MIN, V _{IN} = V _{IL} or V _{IH} per Truth Table
		74	0.35	0.5	V	
I _{IH}	Input HIGH Current	J, K		20	μA	V _{CC} = MAX, V _{IN} = 2.7 V
		Clear		50		
		Clock		80		
I _{IL}	Input LOW Current	J, K		0.1	mA	V _{CC} = MAX, V _{IN} = 2.7 V
		Clear		0.3		
		Clock		0.4		
I _{CL}	Input LOW Current	J, K		-0.4	mA	V _{CC} = MAX, V _{IN} = 0.4 V
Clear Clock			-0.8			
I _{SC}	Short Circuit Current		-20	-100	mA	V _{CC} = MAX
I _{CC}	Power Supply Current			6.0	mA	V _{CC} = MAX

**MOTOROLA**

15 Pin - Case 632 (DIP Ceramic)
 16 Pin - Case 446 (DIP Plastic)

SN54LS27
SN74LS27
TRIPLE 3-INPUT NOR GATE

LOW POWER SCHOTTKY

GUARANTEED OPERATING RANGES

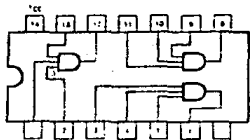
SYMBOL	PARAMETER	MIN	Typ	MAX	UNIT
V _{CC}	Supply Voltage	3.7	4.5	5.5	V
T _A	Operating Ambient Temperature Range	74	4.75	5.0	2.25
		54	0	25	125
I _{OH}	Output Current - High	54, 74			-0.4 mA
I _{OL}	Output Current - Low	54			4.0 mA
		74			8.0

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	Typ	MAX		
V _I	Input LOW Voltage	54 74		0.7 0.8	V	Guaranteed Input HIGH Voltage for All Inputs Guaranteed Input LOW Voltage for All Inputs
V _{IC}	Input Clamping Diode Voltage		-0.65	-1.5	V	V _{CC} = MAX, I _{IN} = -16 mA
V _{OH}	Output HIGH Voltage	54	2.5	3.5	V	V _{CC} = MAX, I _{OH} = MAX, V _{IN} = V _{IH} or V _{IL} per Truth Table
		74	2.7	3.5	V	
V _{OL}	Output LOW Voltage	54, 74	0.25	0.4	V	I _{OL} = 4.0 mA, V _{CC} = V _{CC} MIN, V _{IN} = V _{IH} or V _{IH} per Truth Table
		74	0.35	0.5	V	I _{OL} = 8.0 mA
I _{SH}	Input HIGH Current		0.1	1.0	μA	V _{CC} = MAX, V _{IN} = V _{IH}
I _L	Input LOW Current		-0.4		mA	V _{CC} = MAX, V _{IN} = 0 V
I _{CS}	Short Circuit Current		1.0		mA	V _{CC} = MAX
I _{CC}	Power Supply Current Total Output HIGH Total Output LOW		4.0		mA	V _{CC} = MAX
			6.8		mA	

AC CHARACTERISTICS T_A = 25 °C

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	Typ	MAX		
t _{PLH}	Turn On Delay, Input to Output		10	15	ns	V _{CC} = 5.0 V
t _{PHL}	Turn On Delay, Input to Output		10	15	ns	C _L = 15 pF

**MOTOROLA****SN54LS11
SN74LS11**

J-Suffix - Case 632-37 (Ceramic)
 M-Suffix - Case 646-05 (Plastic)

TRIPLE 3-INPUT AND GATE
 LOW POWER SCHOTTKY
GUARANTEED OPERATING RANGES

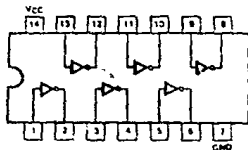
SYMBOL	PARAMETER		MIN	TYP	MAX	UNIT
VCC	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T _A	Operating Ambient Temperature Range	54 74	-55 0	25 25	125 70	°C
I _{OH}	Output Current - High	54, 74			-0.4	mA
I _{OL}	Output Current - Low	54 74			4.0 8.0	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
V _{IH}	Input HIGH Voltage	54 74	2.0		V	Guaranteed Input HIGH Voltage for All Inputs
V _{IL}	Input LOW Voltage	54 74		0.7 0.8	V	Guaranteed Input LOW Voltage for All Inputs
V _{IC}	Input Clamp Diode Voltage			-0.65 1.5	V	V _{CC} = MIN, I _{IN} = -18 mA
V _{OHH}	Output HIGH Voltage	54 74	2.5 2.7	3.5 3.5	V	V _{CC} = MIN, I _{OH} = MAX, V _{IN} = V _{IH} or V _{IL} per Truth Table
V _{OL}	Output LOW Voltage	54, 74 74	0.25 0.35	0.4 0.5	V	I _{OL} = 4.0 mA I _{OL} = 8.0 mA V _{CC} = V _{CC} MIN, V _{IN} = V _{IH} or V _{IL} per Truth Table
I _{IH}	Input HIGH Current			20	μA	V _{CC} = MAX, V _{IN} = 2.7 V
I _{IL}	Input LOW Current			0.1	mA	V _{CC} = MAX, V _{IN} = 2.0 V
I _{OS}	Short Circuit Current			0.4	mA	V _{CC} = MAX, V _{IN} = 0.4 V
I _{OS}	Short Circuit Current	-20		-100	mA	V _{CC} = MAX
I _{CC}	Power Supply Current			3.6	mA	V _{CC} = MAX
I _{CC}	Total Output HIGH			6.6	mA	V _{CC} = MAX
I _{CC}	Total Output LOW			6.6	mA	V _{CC} = MAX

AC CHARACTERISTICS: T_A = 25°C

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
t _{PH}	Turn On Delay: Input to Output		8.0	15	ns	V _{CC} = 5.0 V
t _{PL}	Turn On Delay: Input to Output		10	20	ns	C _L = 15 pF

**MOTOROLA****SN54LS04
SN74LS04**

J Suffix — Case 632-07 (Ceramic)
 H Suffix — Case 646-06 (Plastic)

HEX INVERTER

LOW POWER SCHOTTKY

GUARANTEED OPERATING RANGES

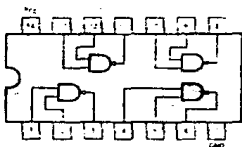
SYMBOL	PARAMETER	LIMITS			UNITS
		MIN	TYP	MAX	
VCC	Supply Voltage	5.1	4.5	5.0	V
		7.4	4.75	5.0	
TA	Operating Ambient Temperature Range	54	-55	25	°C
		74	0	25	
I _{OH}	Output Current — High	54.74			-0.4 mA
I _{OL}	Output Current — Low	54			0.4 mA
		74			

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
V _{IH}	Input HIGH Voltage	2.0			V	V _{IH} = Input HIGH Voltage for All Inputs
V _{IL}	Input LOW Voltage	5.1		0.7	V	Guaranteed Input LOW Voltage for All Inputs
		7.4		0.8		
V _{IK}	Input Clamping Diode Voltage	-	-0.85	-1.8	V	V _{CC} = MIN, I _{IN} = -18 mA
V _{OH}	Output HIGH Voltage	5.1	2.5	3.5	V	V _{CC} = MIN, I _{OH} = MAX, V _{IN} = V _{IH} or V _{IL} per Truth Table
		7.4	2.7	3.8		
V _{OL}	Output LOW Voltage	54.74	0.25	0.4	V	I _{OL} = 4.0 mA, V _{CC} = V _{CC} MIN, V _{IN} = V _{IH} or V _{IH} per Truth Table
		74	0.35	0.5		
I _{HI}	Input HIGH Current			20	μA	V _{CC} = MAX, V _{IN} = 2.7 V
I _{LI}	Input LOW Current			0.1	mA	V _{CC} = MAX, V _{IN} = 2.0 V
I _{LO}	Input LOW Current			-0.4	mA	V _{CC} = MAX, V _{IN} = 2.4 V
I _{OS}	Short-Circuit Current	-20		100	mA	V _{CC} = MAX
I _{CC}	Power Supply Current Total Output HIGH Total Output LOW			2.8	mA	V _{CC} = MAX
				6.6		

AC CHARACTERISTICS: TA = 25°C

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
t _{PLH}	Turn Off Delay, Input to Output		8.0	15	ns	V _{CC} = 5.0 V C _L = 15 pF
t _{PHL}	Turn On Delay, Input to Output		10	18	ns	

**MOTOROLA****SN54LS00
SN74LS00**

J.P. No. - Case 637 27 Pins
N.S. No. - Case 644 16 Pins

QUAD 2-INPUT NAND GATE
LOW POWER SCHOTTKY

GUARANTEED OPERATING RANGES

SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNITS
V _{CC}	Supply Voltage	5.4	5.0	6.5	V
I _A	Operating Ambient Temperature Range	54	25	70	°C
I _{OH}	Output Current - High	54, 74		-0.4	mA
I _{OL}	Output Current - Low	54, 74		4.0, 8.0	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN.	TYP.	MAX.		
V _{ih}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V _{il}	Input LOW Voltage	5.4, 7.4		0.7, 0.8	V	Guaranteed Input LOW Voltage to All Inputs
V _{IK}	Input Clamp Diode Voltage			-0.65, -1.5	V	V _{CC} = MIN, I _{IK} = -10 mA
V _{OH}	Output HIGH Voltage	5.4, 7.4	2.5, 2.7	3.5, 3.8	V	V _{CC} = MIN, I _{OH} = MAX, V _{OH} = typ. per Truth Table
V _{OL}	Output LOW Voltage	5.4, 7.4	0.25	0.4	V	I _{OL} = 4.0 mA, V _{CC} = V _{CC} MIN, V _{OH} = V _{IL} or V _{IH} per Truth Table
		7.4	0.35	0.5	V	I _{OL} = 8.0 mA
I _{IH}	Input HIGH Current			20	μA	V _{CC} = MAX, V _{IN} = 2.7 V
I _{IL}	Input LOW Current			0.1	mA	V _{CC} = MAX, V _{IN} = 2.3 V
I _{OS}	Short Circuit Current	-20		-100	mA	V _{CC} = MAX
I _{CC}	Power Supply Current Total Output HIGH Total Output LOW			1.8	mA	V _{CC} = MAX
				4.8	mA	

AC CHARACTERISTICS: T_a = 25 °C

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN.	TYP.	MAX.		
t _{PH}	Turn On Delay: Input to Output		9.0	15	ns	V _{CC} = 5.0 V
t _{PL}	Turn On Delay: Input to Output		10	15	ns	C _L = 15 pF

REFERENCIAS BIBLIOGRAFICAS

MC6801 Reference Manual - Motorola
Motorola

1984.

Manual Microprocesor Course. Benchmark
Family for Microcomputer Systems MC6800
Motorola

1988.

Manual Microprocessors Data
Motorola

1986.

Revistas Ingeniería Petrolera
Organo de la Asociación de
Ingenieros petroleros de México, A. C.

1985.

Manual Perforador Automático Teledrill
PEMEX

1987.

Manual Bipolar Memory Data
Signetics

The TTL Data Book
Texas Instruments.
1976.

Manual Linear Integrated Circuits
Motorola
1986.

Manual Logic Databook Volumen I
National Semiconductor
1984.

Manual Logic Databook Volumen II
National Semiconductor
1984.

Manual Linear Databook Volumen I
National Semiconductor
1980.

Manual Linear Databook Volumen II
National Semiconductor
1980.

Manual Linear Databook Volumen III
National Semiconductor
1980.

CMOS Integrated circuited
RCA Hamilton Avnet
1982.

Tower's International Transistor Selector
T. D. Towers