

14
2e1



UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

**FACULTAD DE ESTUDIOS SUPERIORES
"CUAUTITLAN"**

**DISEÑO DE LA ESTACION TERMINAL DE
DIAGNOSTICO PARA EL SISTEMA DE SU-
PERVISION DEL PUERTO DE ABASTECI-
MIENTO DE DOS BOCAS TABASCO, MEX.**

T E S I S

**QUE PARA OBTENER EL TITULO DE
INGENIERO MECANICO ELECTRICISTA**

P R E S E N T A N

JOSE ANTONIO GOMEZ CISNEROS

MIGUEL ANGEL HERNANDEZ HERNANDEZ

**DIRECTOR DE TESIS: ING. JOSE LUIS RIVERA LOPEZ
ASESOR DE TESIS: ING. VICTOR MANUEL CASASOLA VARELA**



V N A M

CUAUTITLAN IZCALLI, EDO. DE MEX.

1990

**TESIS CON
FALLA DE ORIGEN**



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

C O N T E N I D O

	PAG.
I.	INTRODUCCIÓN
I.1.	Generalidades del puerto de Dos Bocas.....2
I.1.1.	Importancia del puerto.....2
I.1.2.	Partes que conforman el puerto.....3
I.2.	Sistema de supervisión de maniobras.....5
I.2.1.	Descripción general del sistema de supervisión.....5
I.2.2.	Ubicación del sistema de supervisión.....7
I.2.3.	Funcionamiento general del equipo y manejo de información.....8
I.3.	Necesidad de la Estación Terminal de Diagnóstico.....9
II.	OBJETIVOS DE LA ESTACIÓN TERMINAL DE DIAGNÓSTICO.
II.1.	Introducción.....11
II.2.	La Estación Terminal de Diagnóstico.....11
II.2.1.	Objetivos del diseño.....12
II.3.	Comandos del equipo.....12
II.3.1.	Alcances del equipo.....13
II.3.2.	Comandos del equipo por teclado.....13
II.3.3.	Comandos del equipo por terminal.....14
II.4.	Limitaciones del diseño.....14

III.	DISEÑO DEL HARDWARE DEL EQUIPO.	
III.1.	Diagrama de bloques y módulos que integran la Estación Terminal de Diagnóstico (HARDWARE).....	15
III.1.1.	Bloque de la unidad de microprocesamiento.....	17
III.1.1.1.	Mapa de memoria interno del MC68701.....	20
III.1.1.2.	Descripción de señales en el modo 0.....	22
III.1.1.3.	Demultiplexión del bus.....	27
III.1.2.	Bloque del oscilador.....	29
III.1.3.	Bloque de reestablecimiento.....	30
III.2.	Mapa de memoria del equipo.....	31
III.3.	Lógica de decodificación.....	33
III.4.	Bloque de teclado.....	36
III.4.1	Bloque que indica la inicialización del equipo.....	38
III.5.	Bloque de presentación de información.....	40
III.6.	Descripción de las señales del bus del equipo.....	44
III.7.	Bloque de memoria externa.....	45
III.7.1.	RAM externa de usuario.....	46
III.8.	Bloque para programación de memorias PROM's 82S129...	48
III.9.	Bloque para lectura de memorias PROM's 82S129.....	49
III.10.	Bloque para programación de memorias EPROM's.....	51
III.11.	Interfase entre equipo y terminal via RS-232C.....	52
III.12.	Bus de expansión externo.....	57
III.12.1	Señales del bus externo	59
III.12.2	Opción de futuras expansiones para extender la capacidad de la Estación Terminal de Diagnóstico.....	61
IV.	PROGRAMACIÓN	
IV.1.	Estructura general.....	63
IV.1.1.	Servicio de reestablecimiento.....	63
IV.1.2	Rutina Principal.....	64
IV.2.	Interrupciones.....	65
IV.2.1.	Instrucciones utilizadas con interrupciones.....	66
IV.3.	Subrutinas de utilería.....	67

V.	OPERACIÓN DE LA ESTACIÓN TERMINAL DE DIAGNÓSTICO	
V.1.	Operación en conjunto del equipo.....	71
V.1.1.	Comandos por terminal.....	71
V.1.2.	Comandos introducidos mediante teclado.....	76
V.1.3.	Grabación de memorias PROM (82S129) y EPROM (2716 A 27128).....	81
VI.	CONCLUSIONES.....	83

APENDICES.

A) Hojas de especificaciones.....	85
B) Lista de componentes.....	121
C) Referencias Bibliográficas.....	125

P R E F A C I O

En los diferentes campos en que participa el hombre, tales como la industria y la investigación se hace necesario conocer el estado de los principales puntos críticos del proceso con respecto al tiempo con el objetivo de vigilar las actividades que allí se realicen, y de esta manera evaluar y optimizar el tiempo que se invierte para realizar las tareas específicas. Para ello se crean los sistemas de supervisión, que como su nombre lo indica tienen la función de supervisar y monitorear. (dependiendo que tan completo o complejo sea el sistema implementado, y también del proceso que se trate) las maniobras de dichos procesos teniendo como propósito primordial la optimización del tiempo de ejecución, lo cual finalmente repercute en gran medida en el ahorro de recursos económicos.

Hemos hablado de los sistemas de supervisión, de su importancia, y de los beneficios que estos brindan, ahora enfocaremos la atención a un sistema de supervisión de maniobras el cual se encuentra instalado en un puerto de abastecimiento, cuya función principal es la de checar el tiempo de carga y descarga de los buques que llegan a este puerto, los cuales transportan los materiales y/o substancias necesarias para las plataformas marinas del Golfo de México. La operación y funcionamiento del sistema se describe en forma más detallada en las secciones siguientes, así como también se resalta la importancia de este puerto de abastecimiento.

La funcionalidad de todo sistema de supervisión implantado, depende en gran medida de la continuidad de la operación en sus equipos periféricos de que consta, o de la rapidez con que se repare o sustituya el equipo que se encuentre fuera de operación.

De aquí la importancia de contar con la herramienta y el equipo mínimo necesario para diagnosticar y posteriormente reparar el equipo que presente la falla.

El objetivo fundamental del presente trabajo de tesis fue precisamente, el de diseñar y desarrollar un equipo electrónico con el que podrán realizarse una serie de pruebas a los equipos periféricos del sistema de supervisión de maniobras del Puerto de abastecimiento de Dos Bocas Tabasco Méx. Este equipo electrónico llamado "ESTACION TERMINAL DE DIAGNOSTICO" tendrá como finalidad diagnosticar algunas de las fallas que ocurren en los equipos antes mencionados del sistema.

CAPITULO I

INTRODUCCION

El presente trabajo de tesis muestra el diseño y desarrollo de un equipo electrónico, con el que podrán realizarse una serie de pruebas a los equipos periféricos del sistema de supervisión de maniobras, de carga y descarga de barcos con la finalidad de diagnosticar algunas de las fallas que ocurren en los mencionados equipos del sistema.

La tesis está dividida en seis capítulos. En el capítulo primero se tratan las generalidades del puerto de abastecimiento, se da una descripción breve del sistema de supervisión allí instalado y se justifica el diseño de la ESTACION TERMINAL DE DIAGNOSTICO. En el capítulo segundo se mencionan los objetivos, alcances y limitaciones del diseño. En el capítulo tercero se trata el desarrollo del soporte físico (hardware), el cual es desglosado en bloques, donde cada uno de éstos cuenta con su descripción y explicación correspondiente. En el capítulo cuarto se presenta la estructura general del soporte lógico (programa monitor), así como la documentación respectiva de las rutinas de usuario junto con el listado del programa monitor. El capítulo quinto explica la teoría de operación del equipo en cuestión, es decir, se describe cada uno de los comandos con que cuenta LA ESTACION TERMINAL DE DIAGNOSTICO. En el capítulo último se dan las conclusiones obtenidas al terminar el diseño.

Al final de la tesis se hallan los apéndices correspondientes que contienen una lista de los componentes electrónicos utilizados, así como también las hojas de especificaciones de los mismos y las referencias bibliográficas consultadas durante el desarrollo del diseño.

I.1 GENERALIDADES DEL PUERTO DE DOS BOCAS.

En el ámbito de la perforación petrolera existen yacimientos terrestres, así como también en zona marina, para la explotación de estos últimos es necesario crear plataformas marinas, que tienen que ser abastecidas de los materiales necesarios para su operación, estos materiales deben ser llevados hasta ellas por medio de buques, que se abastecen en el puerto más cercano a dichas plataformas. Este es el caso del puerto marítimo de Dos Bocas.

Las maniobras de abastecimiento en este puerto se tienen que optimizar en tiempo, que si no cuenta con esta reducción en tiempo causaría una fuga del presupuesto que se destina a esta actividad. Para evitar esta pérdida de tiempo se creó un sistema de supervisión completo que chequea la carga y descarga de los buques que lleguen a este puerto. El sistema surgió debido a las dimensiones extensas del puerto, así como también para llevar un control de los buques que ahí se abastecen de material y evitar así tiempos muertos.

En las secciones posteriores se describe en forma general el funcionamiento y operación de dicho sistema de supervisión de maniobras, esto se hace con la finalidad de situar dentro de éste al equipo diseñado.

I.1.1 IMPORTANCIA DEL PUERTO.

Dicha Terminal Marítima es de gran importancia al igual que otros puertos de abastecimiento. En este puerto de Dos Bocas se hace llegar a través de tubería submarina, parte del crudo producido por las plataformas petroleras instaladas mar adentro. Este crudo se almacena y posteriormente se envía a otras estaciones para su distribución y comercialización. Para llevar a cabo este proceso de perforación se necesitan de diversos materiales, así como de algunas sustancias en las plataformas y que son transportadas desde el puerto por medio de buques destinados para ello.

1.12. PARTES QUE CONFORMAN EL PUERTO.

Un diagrama aproximado de lo que es el puerto de Dos Bocas es el que se muestra en la figura 1.1.1. Aquí podemos ver las siguientes partes:

1.- Entrada/salida. Aquí, como su nombre lo indica es la parte de acceso al puerto.

2.- Logística. Es el lugar donde recopilan todos los datos del puerto, por medio de la Estación Terminal Centralizadora y una computadora del tipo PC.

3.- Tanques de almacenamiento. Es el lugar donde están contenidos los líquidos que se van a cargar en los buques, tales como agua cruda, agua tratada y diesel.

4.- Silos de barita. Es precisamente donde se almacena la barita que será transportada por los buques a las plataformas.

5.- Trinchera. Es el lugar por donde viajan las tuberías que transportan los materiales que serán llevados por los buques, también por este lugar se hacen pasar los cables que alimentan y llevan las señales de los equipos remotos pertenecientes al sistema de supervisión que allí se encuentra instalado.

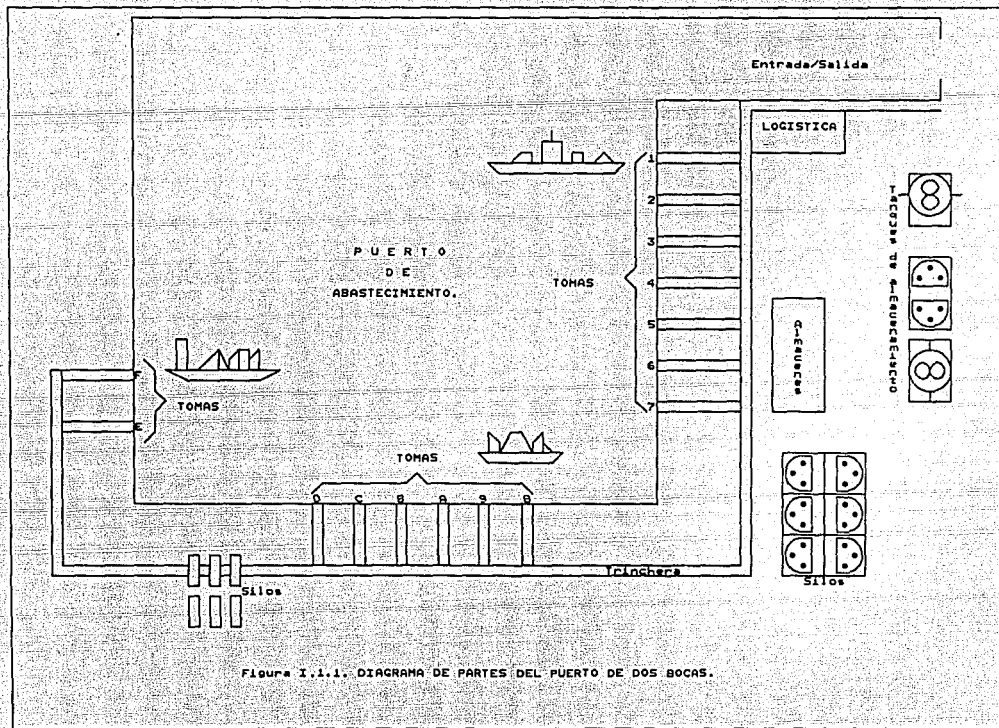
1.12.1. MANEJO DE MATERIALES.

En este puerto se manejan los siguientes materiales:

- Agua.
- Diesel.
- Cemento.
- Barita.

Estos materiales están contenidos en barriles y costales; se supervisan por medio de las siguientes variables:

- Presencia de barco.
- Carga de agua.
- Carga de diesel.
- Carga sobre cubierta del buque.
- Carga de cemento.
- Carga de barita.



Para el caso de carga sobre cubierta, se supervisa la carga de toda la tubería necesaria para la perforación, maquinaria así como las estructuras de las plataformas. En el caso de la señal de presencia de barco solo se detecta la llegada y partida de éste.

1.1.3.2. FUNCIONES DE LOS BUQUES.

Como se ha hecho notar, la función principal de los buques es llevar a las plataformas marinas todos los materiales necesarios para su construcción, mantenimiento y sobretodo para la perforación.

Estos buques deben de llegar a tiempo al puerto para abastecerse y salir con el material necesitado a la hora precisa, puesto que estas embarcaciones cobran sus servicios por hora, cada hora en que la embarcación es utilizada tanto para transporte como para la carga de materiales debe ser pagada en dólares.

1.2. SISTEMA DE SUPERVISIÓN DE MANIOBRAS.

1.2.1. DESCRIPCIÓN GENERAL DEL SISTEMA DE SUPERVISIÓN.

En el puerto de abastecimiento se encuentran 15 tomas, que son sitios alrededor del muelle del puerto, ver figura 1.2.1, frente a las cuales los barcos son anclados para llevar a cabo las maniobras de carga para el abastecimiento de las plataformas.

El sistema de supervisión, tiene como finalidad supervisar de manera directa las maniobras antes mencionadas para evitar los tiempos muertos que pudieran generarse al llevar a cabo tales maniobras. Además es muy completo, ya que integra tres grandes áreas de la electrónica para su funcionamiento que son:

- a) Una circuitería analógica en el inicio del sistema, en los sensores que detectan los eventos (maniobras que se realizan en el puerto) de nuestro interés, y en las fuentes de alimentación.
- b) Una circuitería digital, que acondiciona, procesa y comunica las señales adquiridas a una etapa posterior.

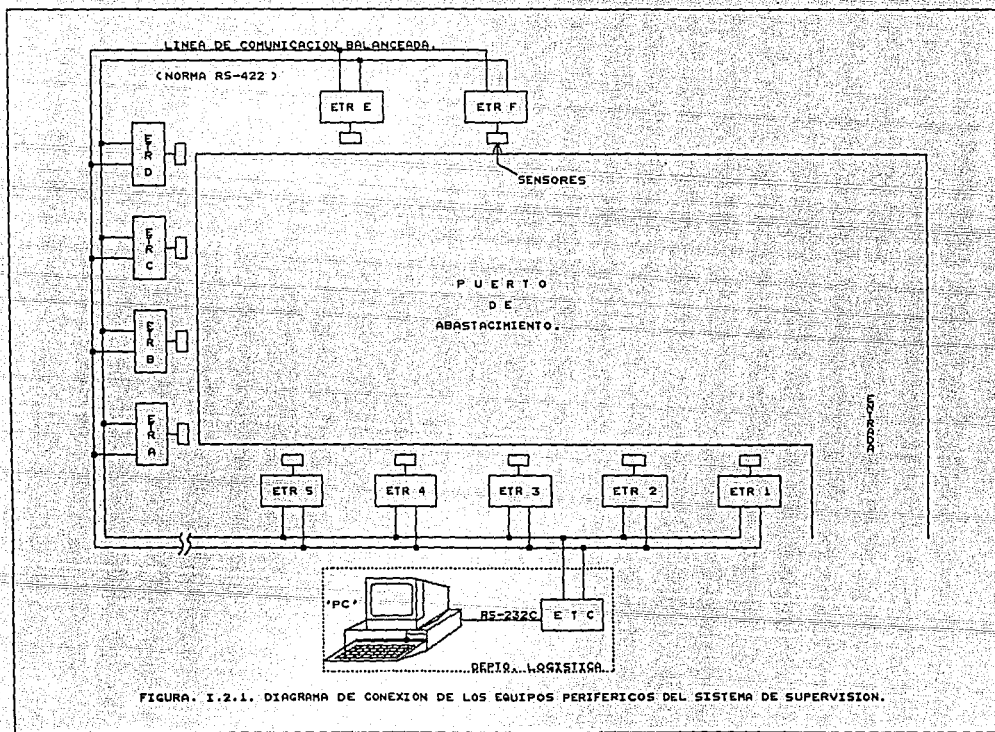


FIGURA. I.2.1. DIAGRAMA DE CONEXION DE LOS EQUIPOS PERIFERICOS DEL SISTEMA DE SUPERVISION.

c) Una programación de alto nivel (Software), que controla y procesa la información adquirida, para posteriormente presentarla en el monitor de una computadora del tipo personal (PC) al usuario.

Hasta aquí la descripción general del sistema. En las siguientes secciones se hablará sobre la ubicación de los equipos, funcionamiento y configuración del sistema.

1.2.2 UBICACIÓN DEL SISTEMA DE SUPERVISIÓN

Como ya se mencionó en la sección anterior, existen 15 tomas alrededor del muelle del puerto. En cada una de ellas está instalada una Estación Terminal Remota (ETR), llamada así por su ubicación, las cuales se auxilian de los sensores apropiados para obtener información de las maniobras que se realizan en el puerto, obviamente en la carga y descarga de los materiales transportados por los buques.

Todas las Estaciones Terminales Remotas están interconectadas entre sí y a la vez con una Estación Terminal Centralizadora (ETC) a través de una línea balanceada de comunicación común, (ver figura 1.2.1). En la misma figura también se muestra la computadora personal.

Las Estaciones Terminales Remotas y la Estación Terminal Centralizadora son equipos muy similares entre sí constituidos por varias tarjetas con circuito impreso, los cuales se encargan de recibir, procesar y comunicar la información que reciben de los sensores. Sus diferencias principales son como se verá a continuación.

1. Cada Estación Terminal Remota contiene una circuitería dedicada al acondicionamiento de las señales provenientes de los sensores, mientras que la Estación Terminal Central no necesita de esa circuitería, ya que la información que recibe proviene de las Estaciones Terminales Remotas.
2. Todas las Estaciones Terminales Remotas contienen en su

circuitería una tarjeta con un puerto paralelo, mientras que la Estación Terminal Central no necesita de dicha tarjeta, a cambio contiene una tarjeta de interfase para comunicación asíncrona (MC6850) para comunicarse con la 'PC'.

3. Por último, la diferencia más obvia consiste en que mientras, las Estaciones Remotas están ubicadas en cada toma a lo largo del puerto, la Estación Centralizadora se encuentra en un local cercano a la computadora (departamento de logística).

1.2.3. FUNCIONAMIENTO GENERAL DEL EQUIPO Y MANEJO DE LA INFORMACIÓN.

Antes de comenzar con tal descripción, es necesario señalar que tanto las Estaciones Terminales Remotas como la Estación Terminal Centralizadora, se construyeron siguiendo el concepto de equipo modular, es decir existe una tarjeta llamada "BUS MAESTRO", la cual lleva todas las señales de datos, direcciones y control del microprocesador para que éste se comunique con sus periféricos. Tales periféricos se encuentran en las tarjetas, las cuales se conectan a este bus por medio de conectores destinados para ello.

Dicho lo anterior, ahora es posible describir a groso modo el funcionamiento general del sistema de supervisión.

1. Cuando se encienden los equipos, las Estaciones Terminales Remotas contienen una tarjeta que manda un estado bajo de auto-reestablecimiento (autoreset) a la tarjeta donde se encuentra la unidad de microprocesamiento (MCU) MC68701, para que se inicialice el sistema.
2. A través de los sensores, se hacen llegar hasta las tarjetas de acondicionamiento de las Estaciones Terminales Remotas, las señales necesarias para detectar las maniobras realizadas. Dichas tarjetas acondicionan las señales en cuanto a tiempos, voltajes y corrientes para que puedan ser interpretadas por la interfase de puerto paralelo correspondiente (PIA).

3. Las interfases mantienen lista la información para que pueda entregarse al microprocesador en el tiempo justo. EL MC68701 cuenta internamente con un espacio de memoria del tipo EPROM, en donde tiene grabado un programa que hace que la información sea interpretada, procesada y preparada para entregarse a la Estación Terminal Centralizadora, cuando ésta lo requiera.
4. A través de su interfase para comunicación serie interna y auxiliándose de una tarjeta de puerto paralelo, el MCU entrega la información a una tarjeta de comunicación de la Estación Terminal Remota. La información es enviada a través de la línea balanceada de comunicación a la Estación Terminal Centralizadora, cada vez que ésta lo solicita.
5. La Estación Terminal Centralizadora muestrea a través de la línea de comunicación la información de cada Estación Terminal Remota con ayuda de su propia tarjeta de comunicación. Esta información obtenida es estructurada por el programa grabado en la EPROM interna del MC68701 y transmitida a la computadora personal, mediante una tarjeta con interfase de puerto serie (ACIA).
6. Finalmente la información una vez que llega a la computadora, es procesada con ayuda de un programa, gracias al cual se presenta en el monitor de la computadora de modo que pueda ser interpretada por el personal encargado de la supervisión del puerto.

1.3. NECESIDAD DE UNA ESTACIÓN TERMINAL DE DIAGNÓSTICO.

Como es bien sabido por todos, no existen los sistemas ideales físicamente, así como tampoco existen equipos que no presenten fallas durante su funcionamiento u operación. Es por esto que en los equipos del sistema de supervisión, en ocasiones, se presentan fallas, teniendo como consecuencia que parte del sistema quede fuera de servicio.

La falla más común que suele presentarse es porque alguna de

las Estaciones Terminales Remotas no envíe información a la Estación Centralizadora, cuando esta última lo requiere (como se recordará, la Estación Centralizadora muestrea la información de cada Estación Remota a través de la tarjeta de comunicación). Si esto sucede un determinado número de veces, entonces la Estación Terminal Centralizadora reporta este hecho a la computadora, para que esta última presente la información en su monitor al personal encargado del sistema.

La información presentada al usuario indica cuál Estación Terminal Remota es la que está fallando con el fin de que se repare.

Hasta el momento hemos hablado únicamente del funcionamiento del sistema de supervisión, y de las posibles fallas que pueden presentarse en los equipos que lo componen. Y es en esta última parte donde surge la necesidad de contar con un equipo que permita y ayude a reparar el equipo (específicamente a las Estaciones Terminales Remotas). Tales reparaciones consisten principalmente en hacer pequeñas modificaciones en el programa grabado en la EPROM del microprocesador.

Lo anterior sería una tarea relativamente sencilla y que no se llevaría mucho tiempo, si el equipo a reparar estuviera cercano de la Estación Terminal Centralizadora o en su defecto que fuera posible transportar la computadora personal (PC) a los lugares donde se localiza el equipo en mal funcionamiento. Sin embargo ninguna de esas opciones es muy práctica, y es por esta razón por la que se pensó en diseñar un equipo que simulara la función que desempeña la Estación Centralizadora, que fuera de fácil manejo para el usuario y además que pudiera llevarse fácilmente, al sitio donde se halle la Estación Terminal Remota y debido a estas necesidades es como surge la idea de diseñar una ESTACION TERMINAL DE DIAGNOSTICO.

CAPITULO II.

OBJETIVOS DE LA ESTACION TERMINAL DE DIAGNOSTICO

II.1. INTRODUCCIÓN

Actualmente, el desarrollo de equipos y sistemas electrónicos se ha extendido a las diferentes disciplinas tecnológicas que existen. Esto se debe en gran parte a las muchas ventajas que ofrecen los componentes electrónicos disponibles en el mercado nacional y a la extensa variedad que existen actualmente.

Lo anterior, se menciona porque en este capítulo se describirán los alcances que tiene un diseño que aprovecha en gran medida las características de dichos circuitos integrados.

Dentro de este mismo capítulo, además se mencionan las diversas actividades que el equipo podrá ejecutar, con los comandos introducidos a través de su teclado o por terminal de computadora según se necesite y desee.

II.2. LA ESTACIÓN TERMINAL DE DIAGNÓSTICO.

Partiendo de los antecedentes expuestos en el primer capítulo y tomando en cuenta los aspectos anteriores, surge el diseño de la Estación Terminal de Diagnóstico.

Este diseño utiliza como Unidad de Microprocesamiento (MCU) a la microcomputadora MC68701 del fabricante Motorola, la cual está contenida en un solo circuito integrado (chip), y cuyas características, y modo de operación se explicarán en el siguiente capítulo donde se tratarán las bases para el diseño del hardware del sistema.

11.2.1. OBJETIVOS DEL DISEÑO.

La Estación Terminal de Diagnóstico será de gran utilidad en el sitio donde se encuentra el sistema de supervisión, ya que el diseño está enfocado a la tarea de diagnosticar fallas de las Estaciones Remotas que forman parte de dicho sistema, y de hacer pequeñas modificaciones en el programa almacenado en la EPROM del MC68701 en las tarjetas de las Estaciones Terminales Remotas.

Una ventaja más de este diseño es que cuenta con los medios necesarios para ser manejado a través de una terminal de computadora si se desea, puesto que la unidad de microprocesamiento utilizada cuenta con una interfase para Comunicación Serie (SCI), que facilita el diseño de la interfase correspondiente.

Sin embargo, tal vez la ventaja más grande del diseño es que el equipo se ha dispuesto como un equipo portátil siguiendo el concepto de modularidad. Lo anterior significa que en una tarjeta se tiene el módulo correspondiente al teclado, en otra tarjeta se encuentra el módulo donde están montados los exhibidores y en una tarjeta de mayor tamaño se halla la unidad de microprocesamiento, así como la circuitería lógica y de decodificación.

En la siguiente sección se describen las funciones que se podrán ejecutar con los comandos introducidos por el teclado del equipo o por una PC configurada como terminal.

11.3. COMANDOS DE LA ESTACIÓN TERMINAL DE DIAGNÓSTICO.

Con el programa monitor de la Estación Terminal de Diagnóstico se pueden desarrollar, depurar y evaluar los programas de usuario. Además proporciona la flexibilidad para operar el equipo por medio de comandos introducidos tanto por su propio teclado, así como también por una terminal de computadora.

Una vez encendido el sistema, se puede acceder al mismo con comandos por teclado si se desea, presionando únicamente un "0" cero y oprimiendo un "1" si se quiere acceder a través de comandos por terminal.

Además el sistema tiene la capacidad de programar algunas memorias de INTEL, así como también la EPROM interna de la micro-computadora MC68701. Esto último se describe más detalladamente en la siguiente sección.

II.3.1. ALCANCES DEL EQUIPO.

El diseño tiene la capacidad de programar diferentes tipos de memorias EPROM y unicamente una clase de memoria PROM. A continuación se enlistan tales memorias.

EL único tipo de memoria PROM que puede programarse con el equipo es la 82S129 (74S287), la cual contiene 256x4 bits de capacidad de memoria disponible.

Para el tipo de memoria EPROM que puede ser programada se tiene una variedad un poco mayor, estas son:

-TMS2516 de Texas Instruments.

2716	compatible con INTEL	Vpp=25 V.
2732	" " "	Vpp=25 V.
2732A	" " "	Vpp=21 V.
2764	" " "	Vpp=21 V.
2764A	" " "	Vpp=12.5 V.
27128	" " "	Vpp=21 V.
27128A	" " "	Vpp=12.5 V.

Además tiene la posibilidad de programar la EPROM interna del MC68701, el cual necesita de 21 Volts como voltaje de programación (Vpp).

II.3.2. COMANDOS DEL EQUIPO POR TECLADO.

En esta sección se enlistan las tareas que se podrán realizar con el presente diseño, a través de los comandos introducidos por teclado.

1. Examinar y cambiar datos en memoria.
2. Examinar y cambiar datos en los registros del programa de usuario.
3. Mover un bloque de datos de un área de memoria a otra.
4. Correr un programa de usuario por pasos.
5. Checar el estado de borrado de las memorias EPROM'S, tanto del microprocesador como de las memorias arriba mencionadas.
6. Programar la EPROM del microprocesador y de memorias Intel.
7. Comparar valores grabados en la EPROM con memoria.

II.3.3. COMANDOS DEL EQUIPO POR TERMINAL.

1. Todos los comandos anteriores.
2. Desplegar bloques de memoria.
3. Corrida libre o por pasos de programas de usuario.
4. Declara la frecuencia del cristal oscilador.

II.4. LIMITACIONES DEL EQUIPO.

Aunque el equipo cubrirá las necesidades y requerimientos por los que fué diseñado, cabe mencionar que al igual que otros sistemas, este equipo tendrá sus propias ventajas, y de igual manera sus restricciones o limitantes.

La limitación más grande que tiene el diseño es la capacidad para programar únicamente las memorias antes mencionadas, realmente es una variedad pequeña, sin embargo, el objetivo fundamental no es el de diseñar un programador sino un equipo que como ya se dijo antes nos ayudará en la verificación de los equipos del sistema de supervisión, siendo ese el principal objetivo a cumplir.

CAPITULO III

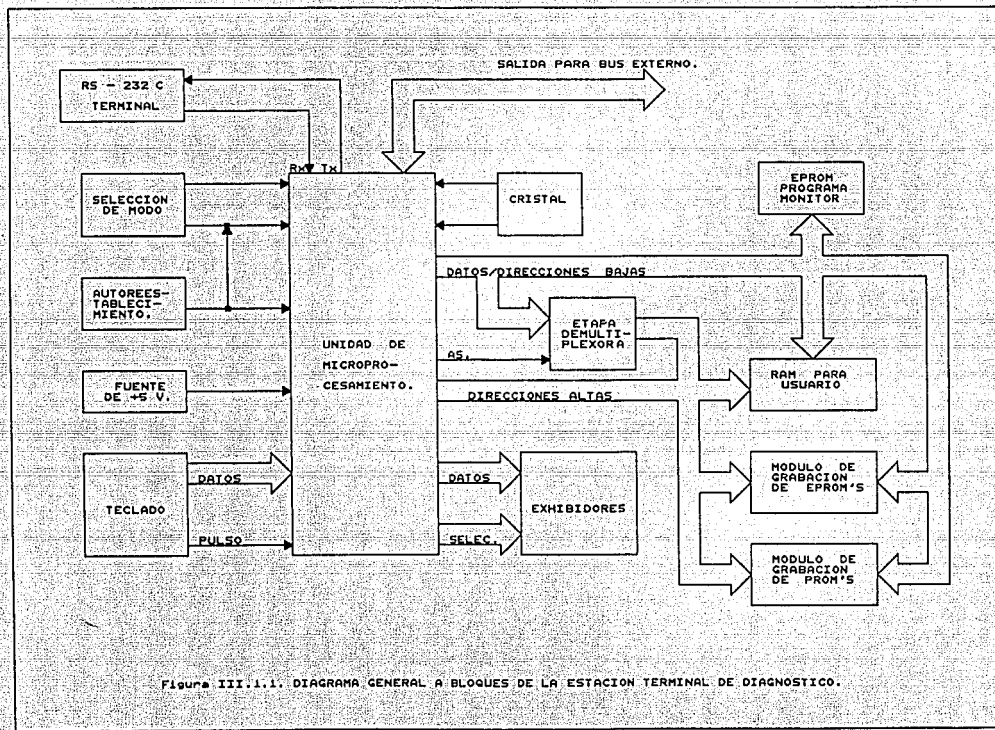
DISEÑO DEL HARDWARE DEL EQUIPO.

III.1. DIAGRAMA DE BLOQUES.

Al igual que todos los sistemas electrónicos basados en microprocesadores; el presente diseño se divide en dos grandes áreas de desarrollo que son el hardware y el software. El hardware abarca todo lo relacionado con la circuitería electrónica o lógica alamburada y el software trata la lógica programada del sistema, es decir del diseño del programa monitor.

En este capítulo se presenta el desarrollo del diseño del hardware del equipo. Y la mejor manera de llevar a cabo esto, es dividiendo al sistema en bloques, y describir la función de cada uno de estos por separado. En la figura III.1.1 se muestra un diagrama de bloques general del diseño.

En las siguientes secciones, se hace una descripción detallada de cada uno de los bloques que integran el diagrama de la figura III.1.1. Tal descripción incluye el diseño del mismo, la función que realiza y su forma de interconexión con los demás.



III.1.1. BLOQUE DE LA UNIDAD DE MICROPROCESAMIENTO.

Dada la importancia que representa, podemos decir que dicha unidad es el corazón del diseño. Pues como se verá más adelante, ésta se encarga de generar las señales de reloj, ejecutar las rutinas residentes en el programa monitor y como su nombre lo indica, lleva a cabo el procesamiento de la información recibida a través del teclado.

La unidad de microprocesamiento en que se basa el diseño es la microcomputadora (MCU) MC68701 que en realidad es un sistema mínimo de computación contenido en un solo circuito integrado. Dicha unidad provee diferentes recursos, por lo que es muy utilizada en diseños en su fase de prototipos. La MCU tiene la versatilidad de configurarse en 6 modos diferentes de operación, por tanto dependiendo de los requerimientos del diseño, se escoge un modo en particular y en base a esto se empieza a desarrollar la circuitería y la programación. A continuación se muestran algunas características de dicha unidad.

CARACTERISTICAS MAS IMPORTANTES DEL MC68701.

- Instrucción de multiplicación de 8x8 bits.
- Interfase de Comunicación Serie (SCI).
- Completamente compatible en código fuente y código objeto con el Microprocesador MC6800.
- Triple función de temporizador programable de 16 bits.
- Operación como unidad independiente o ampliado a 64 Kbytes de direccionamiento.
- 2048 bytes de EPROM interna.
- 128 bytes de RAM interna.
- Posibilidad de respaldar 64 bytes en caso de falla de energía.
- 29 Líneas de entrada/salida y 2 líneas de control.
- Generador de reloj interno con salida dividida por cuatro.
- Entradas y salidas compatibles con niveles TTL.
- Fuente única de alimentación de +5 Volts.
- Interrupciones internas y externas.

El diagrama interno de bloques del MC68701 se muestra a continuación en la figura III.1.2.

Aunque existen 8 modos de operación, son tres las configuraciones básicas en que puede operar el MCU;

- Unidad independiente.
- Modo extendido no multiplexado.
- Modo extendido multiplexado.

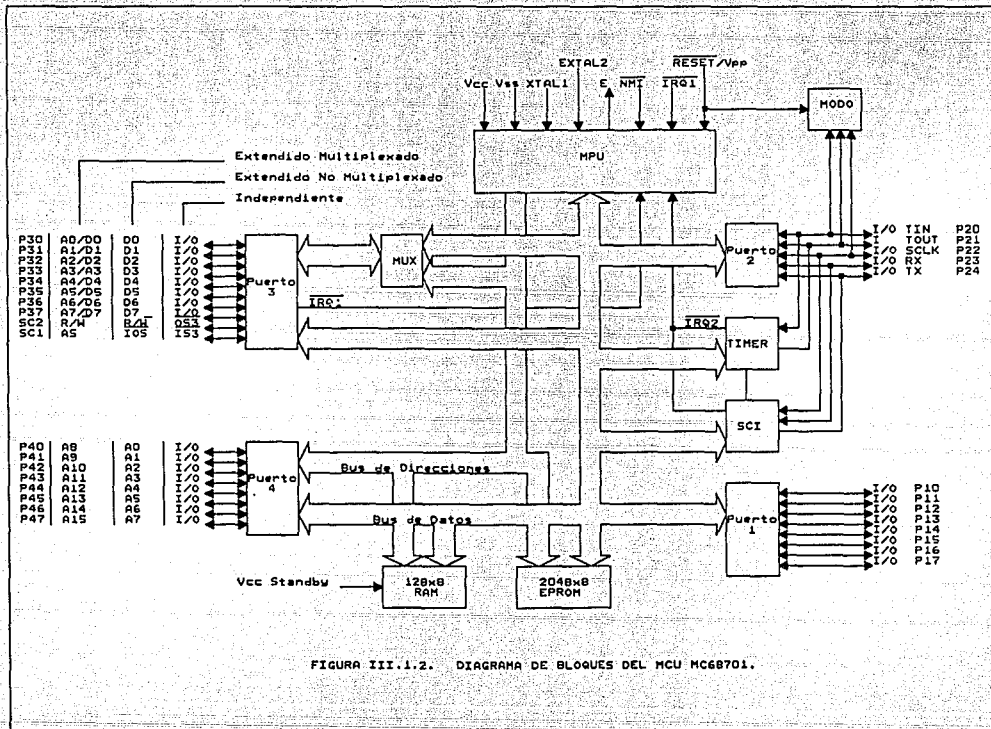
De las 40 terminales de la microcomputadora, 22 líneas son independientes del modo de operación, mientras que las 18 restantes si dependen del modo en que se configure al MC68701, e incluyen las señales de:

- Puerto 3.
- Puerto 4.
- Señales SC1 y SC2.
- La localización de los vectores de interrupción.

PROGRAMACION DEL MODO DE OPERACION.

La configuración del modo se define por los niveles de voltaje que se tengan en las terminales respectivas del puerto 2 durante el flanco positivo (transición bajo-alto) de la terminal de reestablecimiento (RESET).

El modo de operación puede ser leído del Registro de Datos del Puerto 2 en los bits 5, 6 y 7 durante el proceso de inicialización del sistema, como se muestra en la figura III.1.2.1



REGISTRO DE DATOS DEL PUERTO 2

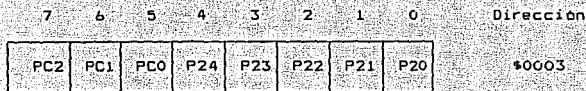


Figura III.1.2.1 Registro de Datos del Puerto 2.

El microprocesador MC68701 puede ser programado en diferentes modos, en uno de los cuales se basa nuestro diseño, es el Modo cero (Modo 0).

Para programar este modo es necesaria también una circuitería que junto con el circuito reestablecedor seleccionará el modo de operación.

Esta entra en funcionamiento cuando se enciende el equipo ó cuando el sistema pierde el control. El diagrama es como se muestra en la figura III.1.3:

III.1.1.1. MAPA DE MEMORIA INTERNO DEL MC68701 EN MODO 0.

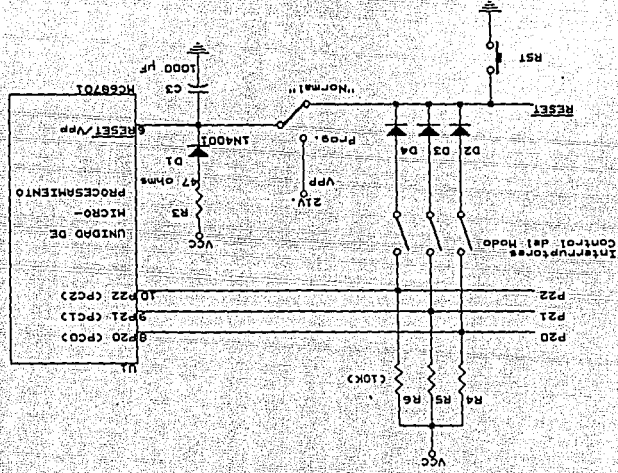
Para seleccionar un modo de operación en particular, es necesario tener establecido el mapa de memoria correspondiente, y además tener buen conocimiento de los requerimientos del diseño.

El Mapa de memoria interno para el Modo 0 se muestra en la figura III.1.4. Las primeras 32 localidades de memoria son reservadas para los registros internos de la MCU, no importando el modo de operación. En la figura III.1.5 se muestra la asignación de cada uno de estos registros internos.

En el diseño del equipo se configuró a la unidad de microcomputadora en el Modo 0, que es una variación del modo extendido multiplexado. A continuación se describe brevemente la operación de dicha unidad funcionando en esta modalidad.

Cabe mencionar que en este modo de operación, el área del vector de interrupciones es cambiado de las direcciones %FFFO-%FFFF a las direcciones %BFF0-%BFFF.

Figura III.1.3. CIRCUITO DE REESTABLECIMIENTO DE
 PROPOSITO GENERAL PARA EL MC68701



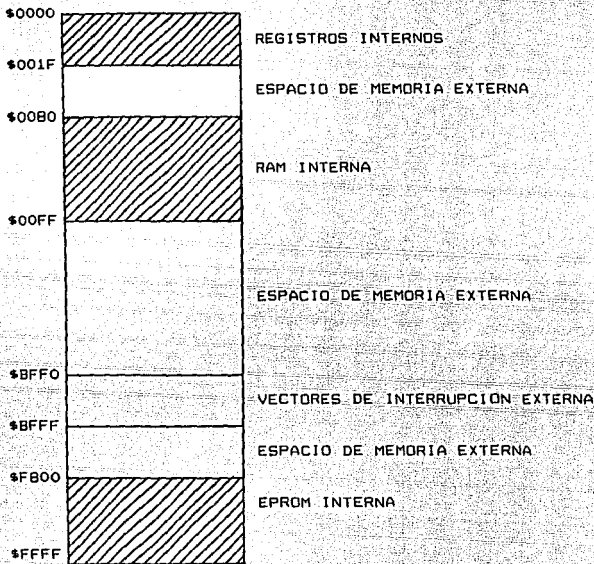
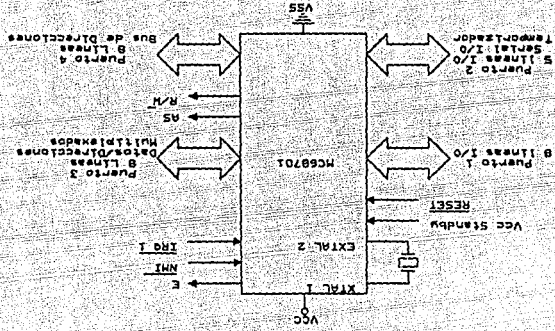


Figura III.1.4. Mapa de Memoria interno del MC68701 para el Modo 0.

III.1.12. DESCRIPCIÓN DE SEÑALES EN EL MODO 0.

En este modo de operación los puertos 1 y 2 del MC68701 son configurados como puertos paralelos de entrada/salida, como se puede apreciar en la figura III.1.6., la asignación de cada bit como entrada o como salida depende de la programación del Registro de Dirección de Datos correspondiente a cada puerto.

FIGURA III.1.6 CONFIGURACION DEL MC68701 EN EL MODO 0
EXTENDIDO MULTIFLEXADO.



EL PUERTO 1.

El puerto 1 provee un versátil puerto paralelo de entrada/salida (I/O) de 8 bits. Cada bit del puerto puede ser individualmente configurado como entrada o salida definida por el Registro de Dirección de Datos del mismo puerto. Durante el reestablecimiento los 8 bits son puestos a cero por lo tanto las 8 líneas son configuradas como entradas. Sin embargo, por programación podemos cambiar alguna o todas las líneas para que sean salidas, poniendo simplemente los bits correspondientes en el Registro de Dirección de Datos.

EL PUERTO 2.

Este puerto al igual que el puerto 1 también es independiente al modo de programación. Consiste de 5 líneas que pueden ser utilizadas como líneas de entrada o salida de datos, con excepción del bit 1 que no puede usarse como línea de dato de salida. También es configurado como puerto de entrada de datos en la inicialización del sistema. Hay que agregar que este puerto es compartido con la Interfase de Comunicación Serie (SCI) y con el Temporizador programable (Timer). Por lo que al habilitar cualquiera de estos últimos se restan por consiguiente el número de líneas disponibles del puerto.

La Interface de Comunicación Serie, está dedicada para expansiones de entrada/salida y comunicación serie. En esencia, este puerto es una interfase a muy bajo costo para la adición de periféricos lentos.

R E G I S T R O S	DIRECCION
Registro de Dirección de Datos del Puerto 1	00
Registro de Dirección de Datos del Puerto 2	01
Registro de Datos del Puerto 1	02
Registro de Datos del Puerto 2	03
Registro de Dirección de Datos del Puerto 3	04
Registro de Dirección de Datos del Puerto 4	05
Registro de Datos del Puerto 3	06
Registro de Datos del Puerto 4	07
Registro de Control y de Estado del Temporizador	08
Registro Contador (Byte alto)	09
Registro Contador (Byte bajo)	0A
Registro Comparador de Salida (Byte alto)	0B
Registro Comparador de Salida (Byte bajo)	0C
Registro Capturador de Entrada (Byte alto)	0D
Registro Capturador de Entrada (Byte bajo)	0E
Registro de Control y de Estado del Puerto 3	0F
Registro de Control de Modo y Rango de la SCI	10
Registro de Control y Estados de Transmisión /Recepción	11
Registro de Datos de Recepción de la SCI	12
Registro de datos de Transmisión de la SCI	13
Registro de Control de la RAM/EPRDM	14
Area de Registros Reservada	15-1F

Figura III.1.5. Asignación de los registros internos del MCU.

SC2. SEÑAL DE LECTURA/ESCRITURA (R/W).

Es configurada como señal de Lectura/Escritura (Read/Write) en los modos extendidos multiplexados y se utiliza para controlar la dirección de la transferencia de la información del Bus de Datos. Un nivel bajo (Escritura) en esta línea habilita el Bus de Datos del puerto 3 y entonces permite la transferencia de datos del MCU a un dispositivo externo.

SC1. SEÑAL HABILITADORA DE DIRECCIONES AS (ADDRESS STROBE).

La señal de Address Strobe es generada por el MC68701 para utilizarse en la demultiplexión del bus de Datos/Direcciones.

EL PUERTO 3.

Este puerto tiene la versatilidad de configurarse de acuerdo al modo de operación del MCU. Como la microcomputadora opera en el modo multiplexado, entonces el puerto es configurado como un bus multiplexado de datos (D0-D7) y direcciones bajas (A0-A7), controladas por la señal habilitadora de direcciones (AS) para demultiplexar los buses. Para evitar posibles conflictos en el bus, se mantiene en alta impedancia entre direcciones válidas y datos válidos.

PUERTO 4.

Al igual que los demás puertos, este puede ser configurado como; puerto paralelo de entrada/salida, como un bus de direcciones/puerto de entrada, dedicado a proporcionar la parte alta del bus de direcciones (A8-A15).

La descripción de este puerto está enfocada, cuando el MCU es configurado en el modo 0. En este caso el puerto suministra las líneas de A8-A15, las cuales son necesarias para direccionar completamente el espacio de memoria externa de 64K bytes. Los Registros de Dirección de Datos así como el de Datos, no son accesibles al programador, y esas líneas son decodificadas como localidades de memoria externa.

III.1.13. DEMULTIPLEXIÓN DEL BUS.

Dado que el puerto 3 provee un bus multiplexado de direcciones (A0-A7) y datos (D0-D7), existe la necesidad de separarlos (demultiplexarlos).

En esta sección se hace una descripción de como se lleva a cabo tal demultiplexión y para una mejor comprensión es conveniente referirnos a la figura III.1.7 donde se muestran las señales del bus, así como también el pulso de habilitación de direcciones AS . Se anexa una tabla con la nomenclatura utilizada en los diagramas de tiempos.

Durante un ciclo de escritura de la MCU , las B líneas de direcciones más significativas (AB-A15) y la línea R/W son validas después de que ocurre la transición alto-bajo de la señal de Enable (E). Un pequeño tiempo después, las B líneas de direcciones menos significativas también se hacen válidas, y permanecen así hasta antes de que ocurra una transición bajo- alto de la señal de Enable.

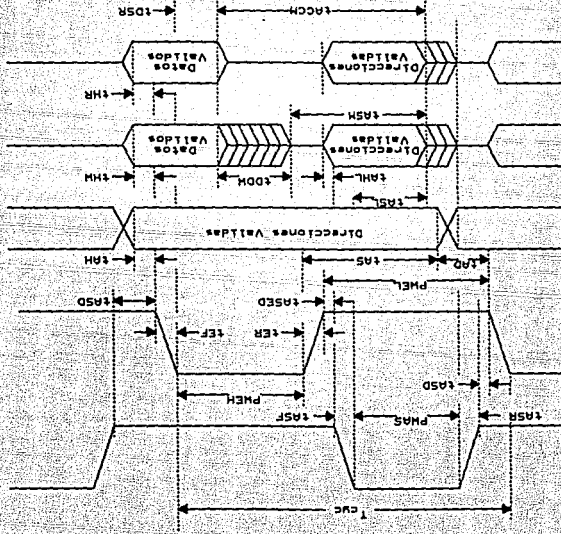
Es fácil darse cuenta que este intervalo de tiempo debe aprovecharse para atrapar la parte baja del bus de direcciones.

Después de que estas direcciones ya no son validas el bus permanece en estado de alta impedancia hasta el momento en que se hace válido el bus de datos, lo cual ocurre hasta después del flanco positivo de la señal de Enable y así permanecen hasta un poco después de que ocurre la transición bajo-alto de esta señal.

Para capturar la parte baja del bus de direcciones cuando estas se presentan y son validas, se utilizó un circuito retenedor transparente (Address Latch) del tipo D , C.I. 74LS373 . La terminal 11 del circuito denotada como (C), es precisamente para la habilitación del circuito, esta se activa cuando se presenta

HABILITACION DE DIRECCIONES (Address Strobe) (AS)

Raj del Sistema (Enable) (E)



NCU - Lectura (Puerto 3)
00-07, 00-07

NCU - Escritura (Puerto 3)
00-07, 00-07

R/A, R8-415 (Puerto 4)

FIG. III.1.7. LA FIGURA MUESTRA EL DIAGRAMA DE TIEMPOS DEL BUS MULTIPLEXADO EN EL TIEMPO.

CARACTERISTICAS	SIMBOLO	MC68701		UNIDAD
		Min.	Max.	
Tiempo de Ciclo	T_cwc	1.0	2.0	uS
Ancho de Pulso, E bajo	PHEL	430	1000	ns
Ancho de Pulso, E Alto	PHEN	450	1000	ns
Tiempo para el flanco de subida de E	tER	—	25	ns
Tiempo para el flanco de bajada de E	tEF	—	25	ns
Tiempo del flanco de Subida de AS	tASR	—	25	ns
Tiempo del flanco de Bajada de AS	tASF	—	25	ns
Tiempo de retencion de Direcciones	tAD	20	—	ns
Tiempo para Validar Direcciones	tAS	200	—	ns
Tiempo de Establecimiento de Datos para Lectura	tDSR	80	—	ns
Tiempo de Retardo de Datos para Escritura	tDDW	—	225	ns
Tiempo de Retencion de Datos para Escritura	tHW	20	—	ns
Tiempo de Retencion de Datos para Lectura	tHR	10	—	ns
Ancho de Pulso, AS Alto	PMASH	220	—	ns
Tiempo de Retardo, AS a la subida de E	tASED	90	—	ns
Tiempo de Retardo, de E a la subida de AS	tASED	90	—	ns
Tiempo de Acceso Utilizable	tACCH	595	—	ns
Tiempo para Validar Direcciones en la bajada de AS	tASL	60	—	ns
Tiempo para Retencion de Direcciones Multiplexadas	tAHL	20	—	ns

Tabla III.1.7.1 LA TABLA MUESTRA EL SIGNIFICADO DE LA NOMENCLATURA UTILIZADA EN EL DIAGRAMA DE TIEMPOS DEL BUS MULTIPLEXADO.

un nivel lógico alto, para que sus 8 salidas Q0-Q7 sigan a las entradas. Un nivel lógico bajo en esta terminal atrapa las salidas en el estado en que se encuentren las entradas. Por lo que conectando esta terminal de habilitación, con la señal AS, para la sincronización del circuito, se lleva a efecto la captura de las direcciones A0-A7 en la transición negativa de AS.

III.12. BLOQUE DEL OSCILADOR.

En este bloque se genera la señal de reloj que va a crear los intervalos de tiempo durante los cuales todas las operaciones del sistema se llevan a cabo. Este circuito fija la frecuencia de operación para las señales de reloj que necesita el MCU. Esta frecuencia es de 4.9152 MHz. El bloque consta de un cristal de cuarzo con sus respectivos capacitores conectados en su otro extremo a tierra como se muestra en la figura III.1.8.

El cristal se conecta entre las terminales 2 y 3 denotadas como XTAL1 y XTAL2 respectivamente del MC68701 para generar una señal de sincronización de la unidad de microprocesamiento con sus periféricos además de la Interfase para Comunicación Serie (SCI).

Cabe mencionar que en el programa monitor se tienen los comandos "HI" y "HY", los cuales podrán utilizarse para seleccionar la velocidad a la que se transmitirá la información (baud rate) entre el equipo y alguna terminal de computadora. Este bloque también proporciona la velocidad de transmisión cuando se utiliza la Interfase de Comunicación Serie. En el reestablecimiento inicializa a un bajo baud rate, como se muestra en la tabla III.1:

CRISTAL	4.9152 MHz
RELOJ (ENABLE)	1.228 MHz
Reestablecimiento	300 baud
HI	1200 baud
HY	9600 baud

Tabla III.1

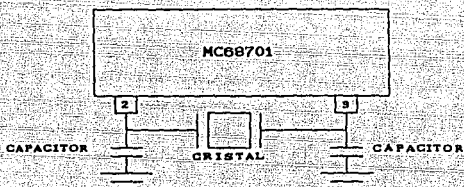


Figura III.1.8 Oscilador

III.13. BLOQUE DE REESTABLECIMIENTO.

Este bloque de reestablecimiento lleva a cabo las siguientes funciones principales a saber:

1. Proveer un inicio definido para la actividad de la microcomputadora en caso de que exista alguna falla de energía, y para reestablecer el estado interno de la misma.
2. Para retornar el equipo a condiciones iniciales sin que exista una condición de falla de energía.
3. Como una señal para atrapar el modo de operación en el cual va a operar el equipo, esto último ya fué explicado anteriormente.

El circuito utilizado para el reestablecimiento y para suministrar el voltaje de programación (Vpp) en el modo de programación de la EPROM interna de la microcomputadora se muestra en la figura III.1.3, donde se observan las terminales respectivas del MC68701.

III.2. MAPA DE MEMORIA DEL EQUIPO.

La lógica de decodificación se realiza en base a los rangos de direcciones que tiene asignado cada periférico dentro del Mapa de Memoria correspondiente previamente definido y establecido. (Ver figura III.2.1 correspondiente al mapa de memoria).

En el mapa de memoria se pueden ver los rangos de direcciones que tiene asignado cada periférico. A manera de ejemplo se cita al BUS INTERNO, el cual nos ocupa un espacio de memoria de (\$0100-\$BFFF). Otro ejemplo es el rango de direcciones para la EPROM 2764 que contiene el programa monitor (\$A000-\$BFFF). Igual sucede con los demás periféricos, como la RAM de usuario, EPROM de usuario, etc.

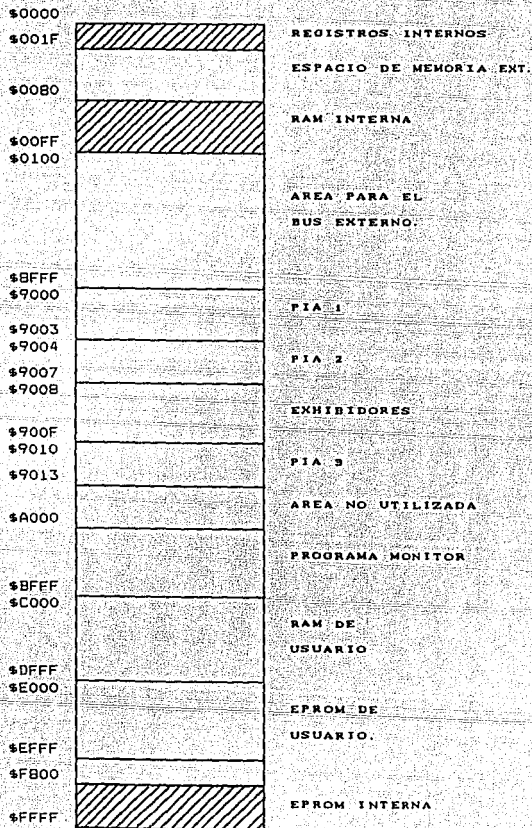


Fig. 111.2.1 Mapa de memoria de la Estación Terminal de Diagnóstico.

III.3. LÓGICA DE DECODIFICACIÓN.

En el desarrollo del diseño de la Estación Terminal de Diagnóstico, surgió la necesidad de diseñar una lógica de decodificación para que el MC68701 pudiera acceder a sus periféricos internos y externos.

Una manera sencilla de implementar esta decodificación fue en base a las memorias programable de solo lectura (PROM's) del tipo 82S129. Cuyas características las hacen idóneas para esta aplicación, pues únicamente contiene 256 localidades de memoria en cada una de las cuales se almacena una palabra de 4 bits.

Para la decodificación completa se utilizan 3 memorias de este tipo numeradas como: PROM1, PROM2 y PROM3 respectivamente, que para utilizarse es necesario programarlas con la información respectiva.

Para que el MCU pueda acceder a sus periféricos, se realiza un proceso de decodificación con ayuda de las memorias PROM y se hace de la siguiente manera:

Cuando se tecldea alguna dirección de alguna area de memoria, el teclado manda una señal al controlador de teclado, el cual se comunica con la unidad de microprocesamiento (MCU) por medio del Puerto 1. El MCU sacará por su Bus de Direcciones Altas (Puerto 3), la parte alta de las direcciones tecldeada por el usuario, esto es, si la dirección es por ejemplo la \$E000, entonces el MCU mandará solo la dirección \$E0. Esto se debe a que la decodificación se realiza a través de memorias PROM.

Sabemos que el programa monitor se halla en el espacio de memoria de la dirección \$A000 a la \$BFFF por lo tanto, mediante teclado se dará la dirección por ejemplo la \$A000 que es donde empieza el programa monitor, entonces el MCU pasará la dirección \$A0, la cual llegará a la memoria PROM 1. Esta memoria tiene en esta dirección el dato D en hexadecimal (DHEX = 1 1 0 1BIN) en los bits de datos de la PROM. Es decir, el dato contenido estará de la siguiente manera:

CS4	CS3	CS2	CS1
D3	D2	D1	D0
1	1	0	1

Debido a que la memoria que contiene el programa monitor, tiene una terminal de habilitación llamada CS (CHIP SELECT), que se activa con un nivel bajo, se conecta esta terminal al bit 1 de los datos de la PROM. Para los demás periféricos, sus terminales habilitadoras (CS) se conectan a otro bit de los datos de la PROM según el periférico de que se trate. Esto se maneja de acuerdo a la conveniencia del diseño. Es decir que en otra dirección se tiene grabado otros datos en las siguientes localidades de memoria.

En la figura III.3.1. se tiene el mapa de memoria correspondiente a la PROM 1. Donde se observa que de la dirección \$00 a la dirección \$BF está grabado el dato FHEX, es decir 1 1 1 1 que indica que no existe posibilidad de habilitar algún periférico externo, debido a que en este dato ningún bit tiene un cero (0) y por lo tanto no se genera un CS.

Es fácil darse cuenta que solamente la información que contiene la PROM 1 es la única que genera un CS a un tiempo porque si la memoria tuviera grabado algún otro dato, por ejemplo el dato ANEX cuya representación en notación binaria sería la siguiente:

D3	D2	D1	D0
1	0	1	0

se observa que este dato contiene ceros en los bits D0 y D2 por lo que esta información habilitaría a dos periféricos a la vez, que provocaría posibles conflictos en el bus.

Basicamente así es como se realiza este proceso de decodificación, mediante el cual el MC68701 habilita sus periféricos para mandar u obtener información a través de estos.

La siguiente figura muestra el mapa de memoria de la PROM1.

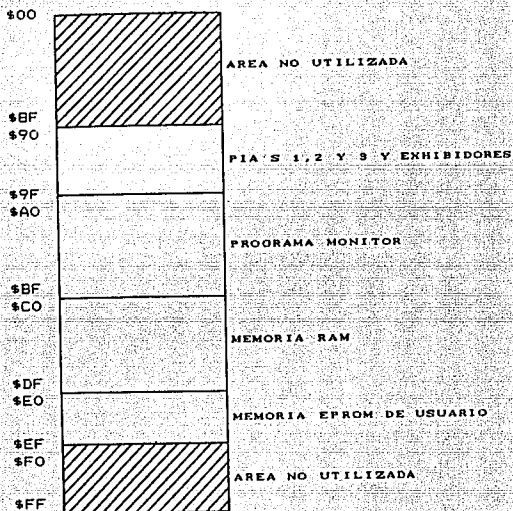


Fig. III.3.1 Mapa de memoria de la PROM 1.

En la figura III.3.2. se muestra el diagrama electrónico para este bloque de decodificación de periféricos.

La siguiente tabla muestra que los datos grabados en la PROM1 activan un CS a una vez, por lo que se habilita un periférico con una dirección dada.

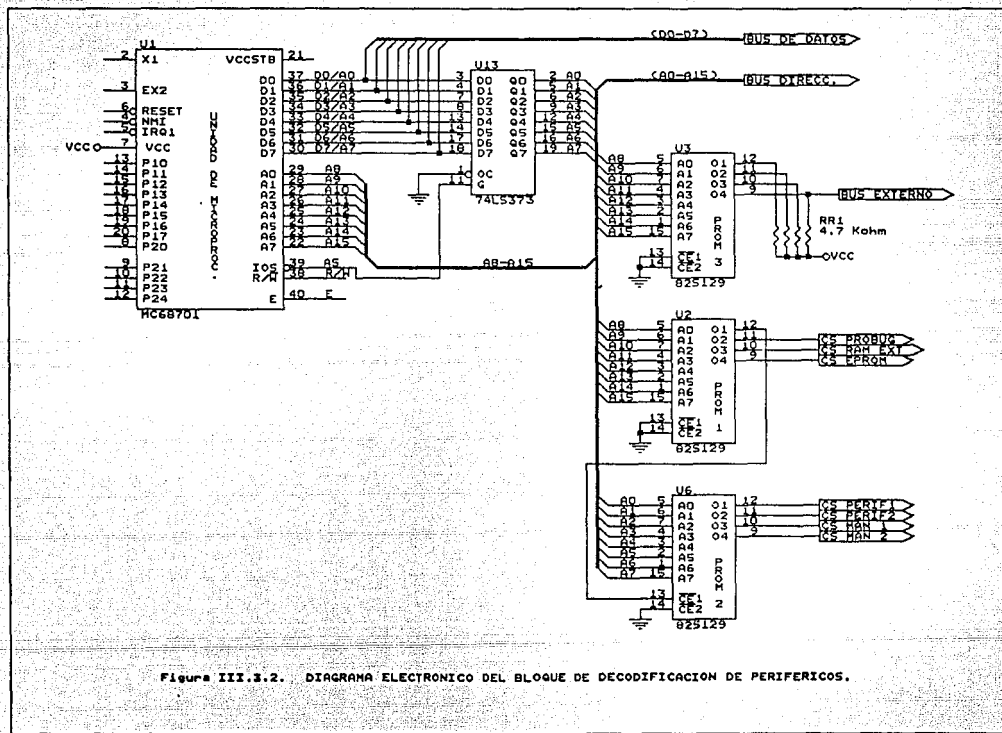


Figura III.3.2. DIAGRAMA ELECTRONICO DEL BLOQUE DE DECODIFICACION DE PERIFERICOS.

D3	D2	D1	D0	Hex
1	1	1	1	F
1	1	1	0	E
1	1	0	1	D
1	0	1	1	B
0	1	1	1	7

En el caso de que se tuviera grabado otro dato en esta memoria por ejemplo los siguientes, entonces se activarían dos o más CS a un mismo tiempo como se puede ver en la siguiente tabla.

D3	D2	D1	D0	Hex
1	0	1	0	A
1	0	0	1	9

III.4. EL BLOQUE DE TECLADO.

En este bloque se realiza la comunicación entre el usuario y el equipo. Ya que a través de éste, el usuario introducirá los comandos que requiere para ejecutar una tarea específica.

Para definir este bloque se consideraron algunos aspectos de diseño tales como:

- Definir el número de teclas necesarias para la introducción de los comandos de operación.
- Seleccionar el tipo de codificador de teclado adecuado para el teclado que se utilizaría.

De acuerdo a los requerimientos anteriores, este bloque está compuesto por las siguientes partes:

Se compone por un teclado de uso rudo de muelle, un codificador de teclado C.I. MM74C923 (U15) y un biestable tipo D 74LS74 (U31), el cual sirve para que la información que lee la unidad de microcomputadora sea válida y no capture algún dato erróneo causado por el funcionamiento mecánico del teclado. Este bloque de teclado se muestra en la figura III.4.1.

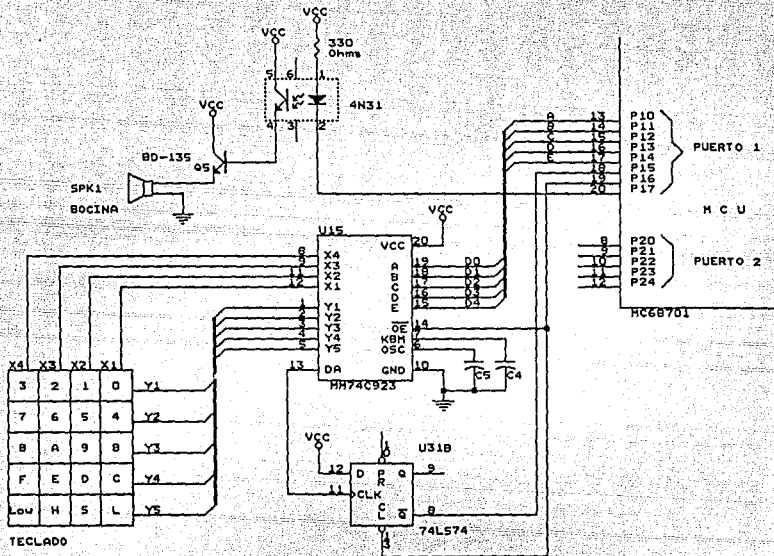


Figura III.4.1. DIAGRAMA ELECTRIC DEL BLOQUE DE TECLADO.

El teclado es leído por la MCU a través de su Puerto 1, con ayuda del codificador de teclado. Cuando una tecla es presionada, el MM74C923, envía un pulso llamado Dato disponible (DA) (DATA AVAILABLE), que es detectado por el MCU, y que le indica que se está en condición de ir a leer el código de 5 bits, correspondiente de la tecla oprimida, que el manejador de teclado entrega en sus salidas de datos A, B, C, D y E.

El biestable 74LS74, se utiliza para sincronizar la señal de Dato Disponible (DA).

El manejador de teclado implementa toda la lógica necesaria para interfazar la matriz de 20 teclas al sistema digital.

Dicha matriz de interruptores consta de 5 renglones por 4 columnas. Para el caso de que alguna tecla no sea liberada el renglón de entradas son mandadas a un nivel alto debido a las resistencias conectadas a un nivel alto (resistencia de Pull-up).

Una característica importante de este circuito es que internamente tiene un circuito eliminador de rebotes, que únicamente necesita de un simple capacitor externo conectado a la terminal respectiva para que funcione. Además también cuenta con registros internos que recuerdan la última tecla presionada, después de que esta ha sido liberada.

Otras de las características del decodificador de teclado se dan a continuación:

- Un generador interno de reloj de encendido o apagado.
- Un dispositivo interno de renglón con resistencias de Pull-up.
- Salidas en tercer estado y compatible con lógica TTL.
- Amplio rango de voltaje de polarización (3 - 15 V.)
- Bajo consumo de potencia.

III.4.1. BLOQUE QUE INDICA LA REINICIALIZACIÓN DEL EQUIPO.

Un circuito adicional que indica que el equipo, se encuentra preparado para operar, es el mostrado en la figura III.4.2. el cual se diseñó para indicar al usuario, mediante una señal sonora, esta disponibilidad.

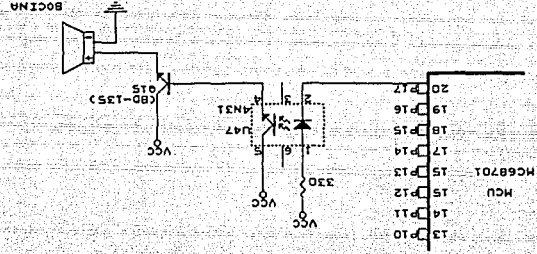


Figura III.4.2. LA FIGURA MUESTRA EL BLOQUE DE LA BOCINA LA CUAL INDICA CON UN SONIDO QUE EL EQUIPO ESTA PREPARADO PARA SU UTILIZACION.

En el programa monitor se tiene una subrutina dentro de la rutina del reestablecimiento, la cual saca un nivel lógico bajo durante un cierto tiempo por el bit 7 del puerto 1 (P 17), con lo cual el optoacoplador AN31 (U47) es habilitado. El transistor BD-135 (Q15) tiene la función de proporcionar la ganancia de corriente necesaria para excitar la pequeña bocina conque cuenta y que esta emita tal sonido. Hay que agregar que cada vez que el equipo sea reinicializado, entrará en funcionamiento la rutina del reestablecimiento, y por lo tanto se activará la bocina.

III.5. BLOQUE DE PRESENTACION DE INFORMACION.

En todo proceso donde se realiza un procesamiento de señales siempre es necesario contar con algún dispositivo que nos permita mostrar lo que ocurre durante dicho proceso. Para nuestro caso sucede lo mismo ya que existe la necesidad de conocer lo que ocurre dentro del proceso de programación de las memorias, y por esta razón es importante la descripción de este bloque.

Al igual que en el bloque de teclado, también se consideraron algunos aspectos de diseño, tales como:

- Tipo de exhibidores que permitieran desplegar algunos mensajes cuando se utilize a la Estación Terminal de Diagnóstico como programador de memorias.
- En base a lo anterior, seleccionar un controlador de exhibidores que nos permitiera tener un control individual de cada segmento de los exhibidores, con el fin de desplegar mensajes al momento de introducir los comandos de programación de memorias.

En base a las consideraciones anteriores, se seleccionó el tipo de exhibidor HDSP-5533 y el circuito controlador de exhibidores MM74C911.

Este bloque está integrado por 8 exhibidores de 7 segmentos de cátodo común, del tipo antes descrito y fue necesario

contar con dos controladores de exhibidores para nuestros requerimientos. Este bloque se muestra en la figura III.5.1.

A continuación se menciona una descripción general del controlador. El circuito MM74C911 manejador de exhibidores es un elemento de interface con memoria que maneja LED exhibidores, de 4 dígitos, y 8 segmentos (se incluye el punto decimal).

La característica tal vez más importante de este manejador es que tiene la capacidad de manejar los segmentos individualmente de los cuatro led's exhibidores. El número de segmentos por cada dígito puede ser expandido sin necesidad de ningún componente externo. Por ejemplo dos de estos circuitos conectados en cascada pueden manejar un exhibidor alfanumérico de 16 segmentos.

El manejador de exhibidores recibe datos de información a través de 8 líneas de datos a, b,...,PD, y los dígitos de información a través de 2 direcciones de entrada K1 y K2. El dato de entrada es escrito en el registro seleccionado por la información de la dirección cuando \overline{CE} y \overline{WE} están en estado bajo y es atrapada cuando las señales \overline{CE} y \overline{WE} registran el estado alto.

A continuación se mencionan algunas características de este circuito integrado:

- Manejo directo de los segmentos (100 mA).
- 4 Registros direccionables de RAM.
- Cuenta con un circuito oscilador interno.
- Manejo de un mayor número de segmentos sin necesidad de componentes externos.
- Entradas compatibles con lógica TTL.
- Manejo directo de la base del transistor para el dígito.

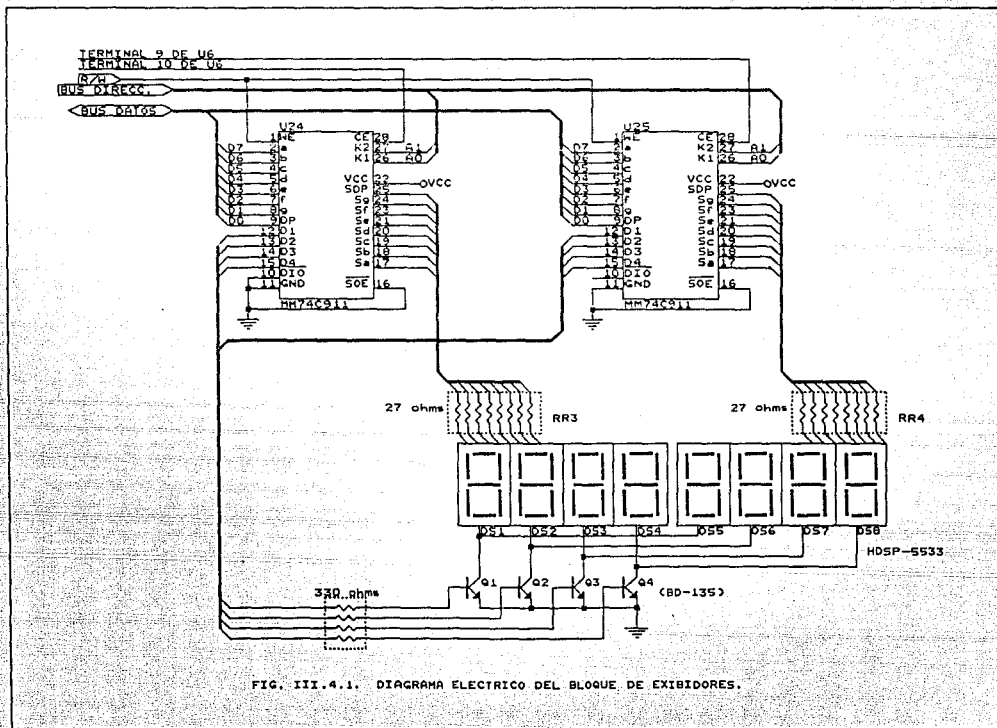


FIG. III.4.1. DIAGRAMA ELECTRICO DEL BLOQUE DE EXIBIDORES.

Este controlador cuenta con un oscilador interno independiente que secuencialmente presenta los datos almacenados al llevar a un nivel alto las salidas de tercer estado las cuales manejan directamente los led's exhibidores. Los manejadores son activados cuando la terminal de control Segment Output Enable, SOE, están en un nivel lógico bajo y van a tercer estado cuando la terminal SOE está en nivel alto. Esta característica permite un claro control para el rendimiento del ciclo.

Otra característica que hay que resaltar es que cuando se conectan dos circuitos de este tipo en cascada, como fue nuestro caso, entonces un controlador funciona como un dispositivo de refresco (hace la función del maestro), y el otro controlador hace el papel del esclavo a través de las líneas de operación como entradas de dígitos.

En la tabla III.5.1 se muestra la tabla de verdad de este controlador.

Tabla de verdad.

CE	DIRECCIONES DEL DIGITO		VE	OPERACION
	K2	K1		
0	0	0	0	ESCRIBE DIGITO 1
0	0	0	1	ATRAPA DIGITO 1
0	0	1	0	ESCRIBE DIGITO 2
0	0	1	1	ATRAPA DIGITO 2
0	1	0	0	ESCRIBE DIGITO 3
0	1	0	1	ATRAPA DIGITO 3
0	1	1	0	ESCRIBE DIGITO 4
0	1	1	1	ATRAPA DIGITO 4
1	X	X	X	DESABILITA ESCRITURA

TABLA III.5.1 Tabla de verdad del MM74C911.

III.6. DESCRIPCIÓN DE SEÑALES DEL BUS DEL EQUIPO.

Bus de Direcciones (A0-A15). Son líneas que proporciona la Unidad de Microcomputadora, y que sirven para enviar la dirección del elemento seleccionado para una transferencia.

Bus de Datos (D0-D7). Esta compuesto por 8 líneas bidireccionales, las cuales son utilizadas para el intercambio de información entre el MCU y sus periféricos.

Bus de Control (6 líneas). Como su nombre lo indica está formado por seis líneas, las cuales controlan tanto la sincronización del equipo, así como la dirección del flujo de la información. En los párrafos siguientes se describen brevemente cada una de estas señales.

-ENABLE. Esta señal es suministrada como el reloj para sincronizar la transferencia en el Bus de Datos. Un ciclo de bus consiste de un medio ciclo negativo de E seguido por un medio ciclo positivo. El bus de datos es activo únicamente mientras E es alto.

-READ/WRITE (Lectura/Escritura). Es usada para controlar la dirección de las transferencias en el bus de datos.

RESET (REESTABLECIMIENTO). La función de reset es usada para tres propósitos primarios en el sistema.

Para proveer un comienzo ordenado y definido del MPU después de una condición de falla de energía

Para retornar al equipo a sus condiciones iniciales sin la intervención de una falla de energía. Y como señal de control para capturar el modo de operación.

III.7. BLOQUE DE MEMORIA EXTERNA.

INTRODUCCION.

En todo sistema de microcomputación, uno de los bloques indispensables es el de memoria, puesto que este se utiliza para muchos propósitos, tales como el de almacenar el programa monitor o como el de almacenar en forma temporal las variables y datos manipulados por los programas. Dependiendo del diseño y de la aplicación que se vaya a dar al mismo, se seleccionan las memorias y capacidades a utilizar de los diversos tipos que existen disponibles comercialmente. Para ello se deben considerar muchos aspectos y criterios para la adecuada selección. Por mencionar algunos se encuentran los siguientes:

- Costo
- Tamaño (capacidad de memoria)
- Tiempo de acceso

entre algunos otras.

Los dos tipos principales de memorias son las no volátiles y las volátiles. El primer término se le asocia a las memorias de solo lectura (ROM), mientras que el segundo término es aplicable a las memorias de acceso aleatorio (RAM). (es común también utilizar el término de memoria viva cuando nos referimos a las memorias RAM y el de memoria muerta para referirnos al otro tipo).

Nuestra atención la enfocaremos a las memorias RAM. Para esta clase, existe dos tipos; las RAM estáticas y las RAM dinámicas. Las primeras mantienen almacenada la información, mientras exista alimentación en el circuito, a diferencia del segundo tipo, las cuales guardan la información en elementos capacitivos, por lo que es necesario un circuito de "refresco" para que la información no se pierda con el tiempo.

III.7.1 RAM DE USUARIO.

En el diseño de la ESTACION TERMINAL DE DIAGNOSTICO, surjio la necesidad de contar con un bloque de memoria de acceso aleatorio (RAM), ya que como es bien sabido, la característica de esta memoria es la capacidad que brinda para que la información contenida en sus localidades se modifique de acuerdo a la secuencia de ejecución del programa, y su utilización se debe a los requerimientos propios del diseño, dado que se tiene la necesidad de disponer de un medio, en el cual se introduzcan los bloques de información deseados por el usuario, para que posteriormente sean transferidos con los comandos de programación a las memorias PROM's o EPROM's.

Se utilizó una memoria RAM del tipo estática HM 6264, la cual consta de 65,536 bit, organizada como 8 192 palabras de 8 bits (8K x 8), cuyas características de este dispositivo facilitan en gran medida su interconexión con el resto del diseño ya que al pertenecer a este tipo, no requiere de circuitos externos que estén "refrescando" periódicamente la información almacenada en sus localidades como sucede cuando se utilizan las RAM del tipo dinámicas.

En la figura III.7.1 se muestra el diagrama eléctrico de esta memoria RAM:

A esta memoria se le conocerá en lo posterior como memoria RAM DE USUARIO, ya que precisamente será de gran utilidad para el usuario del equipo cuando se utilice en el modo de programación, ya que en esta modalidad, es necesario introducir los datos en RAM, para posteriormente copiarlos a las localidades de las memorias a programar. En otras palabras el uso que se le da a esta RAM DE USUARIO, es el de un Buffer.

Esta RAM DE USUARIO se encuentra en el rango de direcciones \$C000-\$DFFF. La decodificación para la habilitación de este periférico, la suministra las PROM's, tal procedimiento de decodificación ya ha sido explicado en el bloque correspondiente.

Debe mencionarse la versatilidad que brinda el diseño, ya que tan solo cambiando la posición de un interruptor (SW3), se puede insertar en su lugar una EPROM 2764 o 27128, según sea el caso.

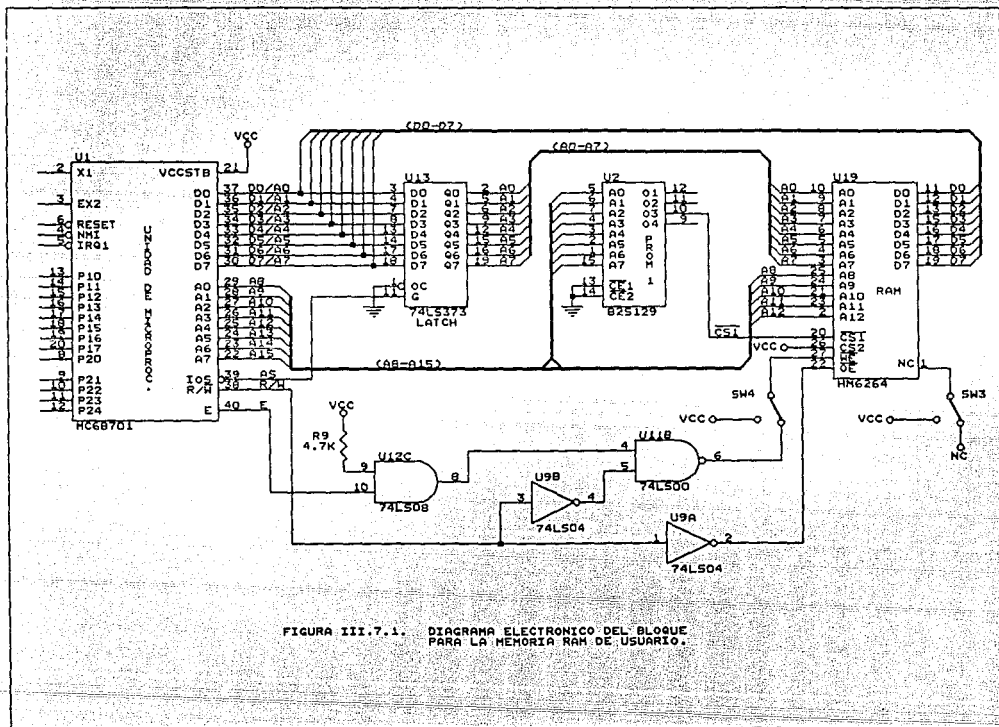


FIGURA III.7.1. DIAGRAMA ELECTRONICO DEL BLOQUE PARA LA MEMORIA RAM DE USUARIO.

III.8. BLOQUE PARA PROGRAMACION DE MEMORIAS PROM 82S129.

Otro de los bloques que constituyen la Estación Terminal de Diagnóstico, es el correspondiente al de programación de las memorias 82S129.

Cabe mencionar que en este bloque únicamente se tiene la posibilidad de programar.

Para la programación de las PROM'S 82S129, se tiene disponible una base de 16 terminales (U30), para insertar la memoria a programar. Dicha base tiene conectada en sus terminales, las señales necesarias para llevar a efecto el proceso. Tales señales son las siguientes;

-El bus de direcciones (A0-A7) , necesarias para direccionar las 256 localidades de la memoria. (00-FF^{HEX}). Tales direcciones provienen directamente del PIA 2 (U20).

-En la terminal 16 de la base, marcada como VCC, es indispensable que en el modo de programación se aplique un voltaje de 8.75 Volts, el cual es aplicado a través de un optoacoplador 4N31 (U41).

-Otras señales que se utilizan en la base son las terminales para los datos (D0-D7). Aquí es donde se introducirán los valores que el usuario desee programar tendiendo como rango (0-F^{HEX}). Esto se realiza con ayuda de unos mini interruptores (SW1)destinados para tal efecto.

-Por último, una señal también muy importante, sin lugar a duda es la correspondiente a la de habilitación de integrado (CE), que se conecta a la terminal 13 de la base. Esta señal es controlada por el terminal 2 del PIA 1 . Es indispensable esta señal, puesto que es precisamente la que habilita al integrado.

Lo descrito anteriormente, se comprende mejor, si se observa

la figura III.8.1, la cual muestra el diagrama eléctrico correspondiente a este bloque.

Los optoacopladores 4N31, son controlados por el PIA 3, a través de las terminales correspondientes. Se utilizaron los circuitos 74LS04 identificados como U41 para invertir la señal, que proviene del PIA, puesto que este proporciona en sus terminales niveles lógicos altos, y los optoacopladores, como se aprecia en la figura necesitan de niveles lógicos bajos en su terminal 2 para su activación.

III.9 BLOQUE PARA LECTURA DE MEMORIAS PROM 82S129.

Para confirmar que la información que se grabó en la memoria PROM, durante la programación sea la deseada, y la correcta, se debe contar con un bloque que permita al usuario del equipo, leer el contenido de la memoria grabada, para ello, se implementó tal bloque.

REQUERIMIENTOS:

Para el buen desarrollo de cualquier diseño, es necesario que se satisfagan ciertos requerimientos, así pues para este bloque, los requerimientos son:

1. Que se hagan llegar las líneas de las 8 direcciones menos significativas del Bus de Direcciones (A0-A7), las cuales se necesitan para acceder a todas las localidades de memoria.
2. Una señal muy importante también, es la de habilitación de integrado ($\overline{CE1}$ y $\overline{CE2}$), cuya función es precisamente la de habilitar a la memoria para la lectura o para escritura (en este caso se trata para lectural).
3. La señal de voltaje de +5V. en la terminal 16 marcada como Vcc, el cual es necesario para la polarización del C.I.

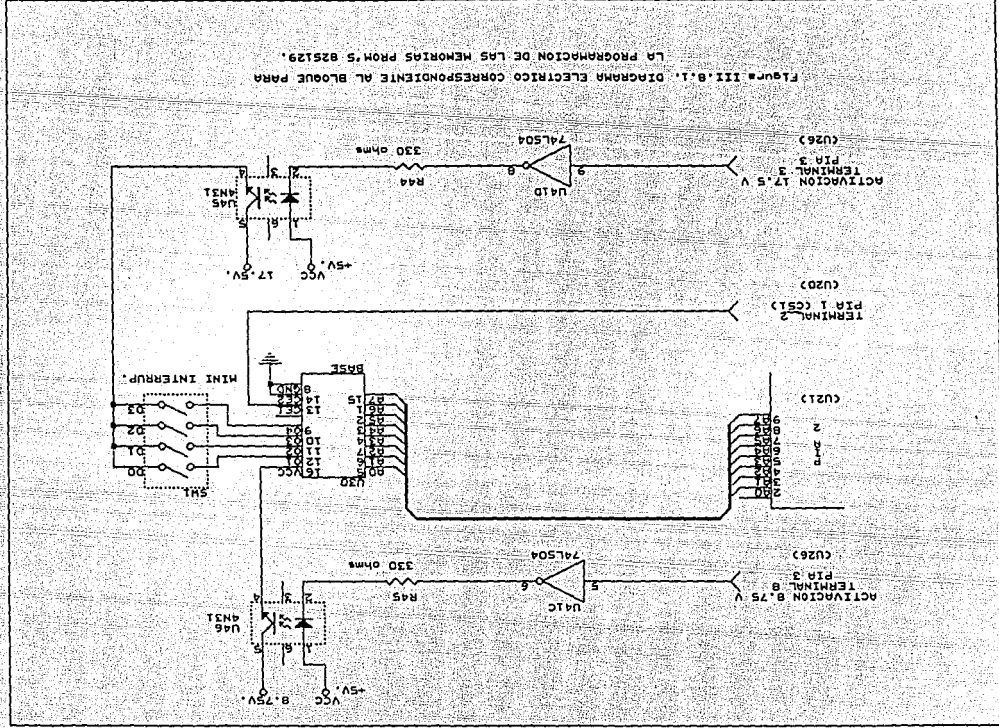
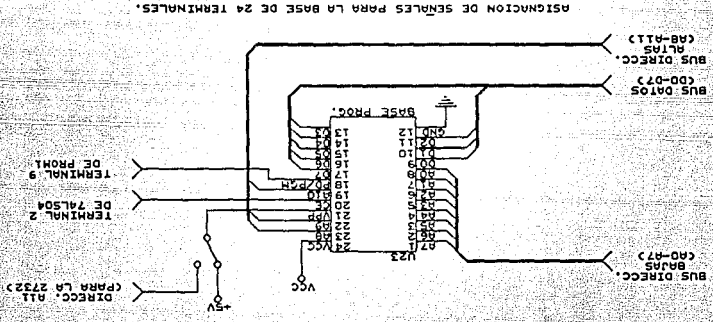


Figura III.8.1. DIAGRAMA ELECTRICO CORRESPONDIENTE AL BLOQUE PARA LA PROGRAMACION DE LAS MEMORIAS PROM'S 825129.



ASIGNACION DE SEÑALES PARA LA BASE DE 24 TERMINALES.

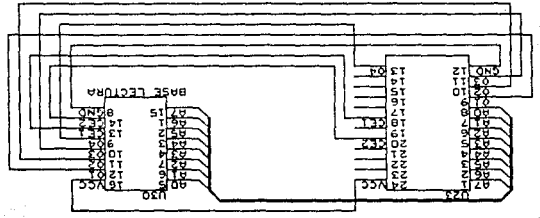


FIGURA III.9.1. LA FIGURA MUESTRA LAS SEÑALES PARA LA BASE DE 16 TERMINALES PARA LA LECTURA DE PROM. *

Las líneas de direcciones se obtienen directamente de la parte baja del bus de direcciones. No existe la necesidad de que las direcciones se hagan pasar a través de un amplificador de bus (buffer) para que lleguen a la base de lectura de las PROM's.

La señal del Chip Enable se obtiene de una PROM precisamente, de la lógica de decodificación, la cual ya se describió anteriormente. Con este Chip Enable la memoria es seleccionada.

En el programa monitor se tiene disponible una rutina en la cual se pueden leer todas las localidades de memoria de la PROM 82S129.

Finalmente se despliega el contenido de la memoria en los exhibidores de 7 segmentos. (Esto último se describe con mayor detalle en la parte correspondiente a la operación del equipo.

III.10. BLOQUE DE PROGRAMACION DE MEMORIAS EPROM.

El bloque correspondiente a la programación de las memorias EPROM'S se describe a continuación, además, se mostrará el diagrama eléctrico correspondiente.

Esta parte constituyente del equipo tuvo muchos aspectos de diseño a atacar y a considerar, tales como:

1. Los tipos de EPROM'S que se deseaban programar.
2. La posibilidad de poder también programar la EPROM interna del MCU MC68701.
3. Tener la posibilidad para que en dos bases (soquets); para C.I. se tuviera la posibilidad de programar así como de leer las memorias definidas en el punto 1.
4. Y al igual que como en el bloque para lectura de PROM'S, la activación de las fuentes se controlará mediante un Adaptador de Interfase para Periféricos (Puerto Paralelo) MC68A21.

A continuación se describe cada uno de los puntos anteriores.

1. Los tipos de EPROM'S. Este punto puede considerarse tal vez el más importante, puesto que aunque la variedad de memorias es pequeña, representó un cierto problema de diseño a atacar, más que nada con respecto a los diversos voltajes de programación que cada una de ellas maneja.

2. La posibilidad de programar la EPROM interna del MCU. Este es el punto fundamental y de mayor importancia del diseño, puesto que el objetivo primordial a cumplir, fué precisamente el de que se tuviera la posibilidad de hacer pequeñas modificaciones en el programa que tiene almacenado en la EPROM interna del MC68701 de las Estaciones Terminales Remotas, como ya se había mencionado en el primer capítulo.

3. La base de 28 terminales tiene las señales necesarias para la programación de las memorias. Esto gracias a la compatibilidad en las asignaciones para las señales en la memoria. Lo anterior se observa en la siguiente figura (Fig III.10.1).

III.11. INTERFACE ENTRE EQUIPO Y UNA TERMINAL VIA RS-232C.

En el capítulo II se menciona que el equipo tiene la posibilidad de poder manejarse a través de su propio teclado y/o por alguna terminal de computadora, según sea el caso.

En esta sección se hace una descripción de cómo se lleva a cabo esta comunicación.

Como sabemos, la MCU cuenta internamente con una interfase para Comunicación Serie. Este recurso, es una gran ventaja, ya que nos permitió establecer la comunicación entre el equipo y una terminal de computadora, via la norma internacional de comunicación RS-232C.

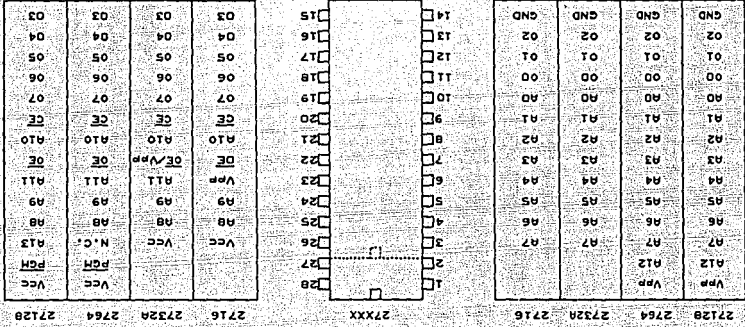


Figura III.10.1. LA FIGURA MUESTRA LA ASIGNACION PARA CADA UNA DE LAS TERMINALES EN LA QUE SE MUESTRA LA COMPATIBILIDAD ENTRE LAS DIFERENTES EPROM'S.

Tal norma de comunicación se adoptó, dado que sus especificaciones son las más apropiadas para el diseño. Sin embargo, para utilizarla hay que satisfacer sus requerimientos de voltaje, que son de +12 V. y -12 V., por lo que hubo necesidad de usar un circuito de interfaz, para obtener estos voltajes a partir de los niveles lógicos de voltaje TTL (0V y 5V).

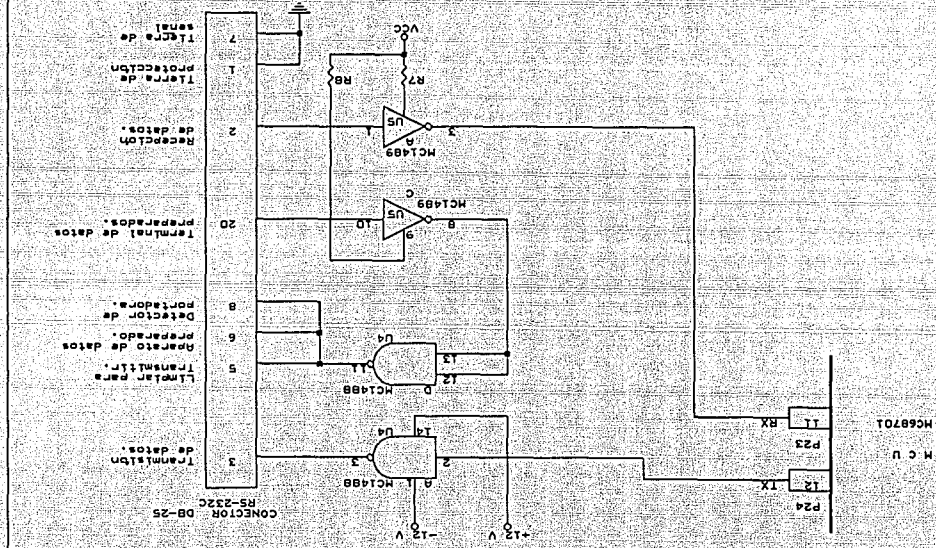
Se utilizaron los circuitos MC1488 y MC1489 para crear tal interfase. Estos circuitos integrados son transmisores y receptores de línea respectivamente, y proveen la interfase entre los voltajes de 0 y 5 volts y los definidos para la norma RS-232C.

El circuito para la interfaz se muestra en la figura III.11.1, y se aprecian las conexiones de estos circuitos con la MCU.

El C.I. MC1488 tiene la función de detectar los niveles de voltaje presentes en la terminal de transmisión de datos marcada como Tx del MCU (terminal 12), y obtener a la salida, los voltajes de +12 y -12 Volts. Estos voltajes son llevados a través de una línea hasta un circuito receptor MC1489 de la terminal de computadora, quien lleva a cabo una función inversa a la del circuito transmisor; es decir los voltajes de +12 Volts y -12 Volts son convertidos nuevamente a voltajes de lógica TTL y son entregados a la terminal de Recepción de datos (Rx) de la Adaptador de Interfase para Comunicación Asíncrona ACIA de la terminal. El proceso se lleva a cabo, cuando el equipo envía información a la terminal. Cuando la terminal transmite información al equipo, ocurre un procedimiento inverso al anterior.

Otro aspecto que también tuvo que considerarse fue la velocidad con que la información iba a ser transmitida o recibida entre la terminal y el equipo. Esto se resolvió con el programa monitor ya que se tienen los comandos "HI" y "HY" que permiten seleccionar esta velocidad de transmisión de datos, tomando en cuenta la frecuencia del cristal, como se aprecia en la tabla III.1.

Figura III.11.1. DIAGRAMA ELECTRICO PARA LA INTERFAZ DE COMUNICACION
 SERIE ASINCRONA VIA NORMA RS-232C.



Para asegurar que la comunicación entre la terminal de computadora y la Estación Terminal de Diagnosticos fuera en forma coherente, fué necesario establecer ciertas reglas que deben cumplirse. Sin embargo el protocolo establecido no es muy riguroso, ya que unicamente se manejaron las líneas más indispensables cuyas terminales son la mostradas en la siguiente tabla:

NUMERO DE TERMINAL EN EL CONECTOR DB-25P (J1)	NOMBRE EIA RS-232C	DESCRIPCION
1.	AA	TIERRA DE PROTECCION.
2.	BA	RECEPCION DE DATOS (RX)
3.	BB	TRANSMISION DE DATOS (TX)
5.	CB	BORRAR PARA TRANSMITIR (CTS)
6.	CC	PONER DATO PARA LECTURA (DSR)
7.	AB	TIERRA DE SENAL
8.	CF	DETECTOR DE PORTADORA (CD)
20.	CD	TERMINAL DE DATO PREPARADO (DTR)

Es conveniente que se describan brevemente las señales utilizadas en la comunicación serie.

Borrar para transmitir. Esta señal es generada por el equipo de comunicación de datos para indicar si o no el dato puesto está listo para transmitirse.

Terminal de dato preparado. Es utilizada para indicar el estado del dato local puesto.

Los distintos Baud Rate que están disponibles para la comunicación entre la terminal y la Estación Terminal de Diagnosticos están dados por la frecuencia del cristal del sistema y por el programa monitor. Así, la velocidad de transferencia de información puede cambiarse a modo, según las necesidades que existan por hacer más rápida esta transmisión de información.

El formato para cada carácter transmitido es 1 bit de inicio, 8 bits de dato, y 1 bit de paro. No hay bit de paridad, y se genera una interrupción al recibir un dato.

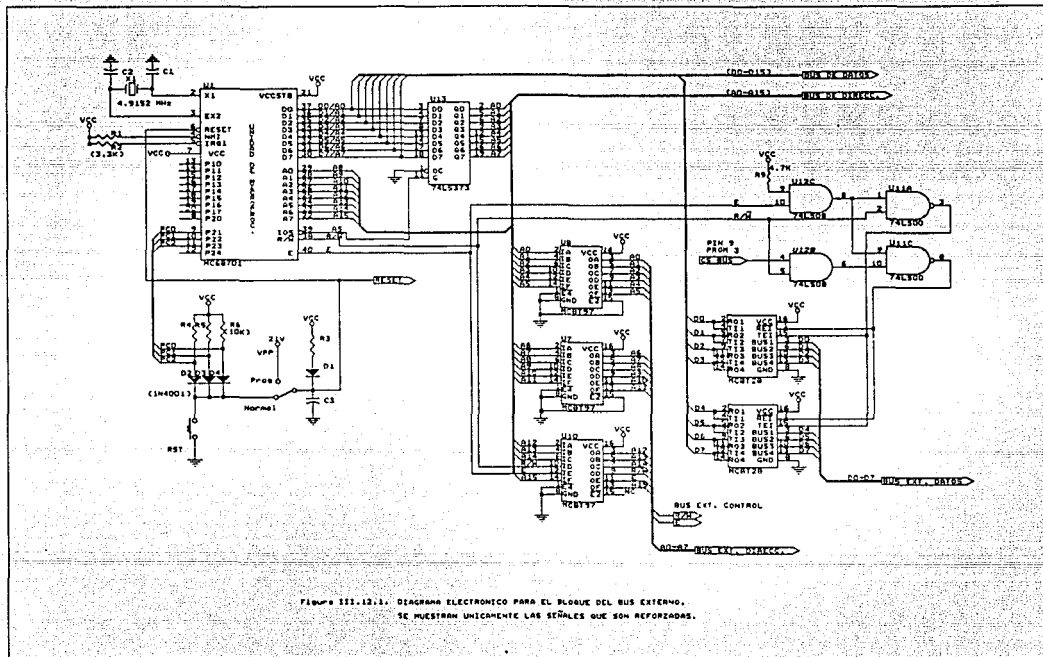
III.12. BUS DE EXPANSIÓN EXTERNO.

Para extender la capacidad de la Estación Terminal de Diagnóstico, se ha provisto de un Bus reforzado en el rango de direcciones de \$0100-\$BFFF, con el cual el equipo podrá conectarse con la Estación Terminal Remota (ETR), que presente las fallas en su operación.

Para tal efecto, hubo necesidad de utilizar amplificadores de bus de tercer estado, con el fin de reforzar el Bus de Direcciones, así como también las señales de control más importantes, tales como E, AS, R/W, entre otras, con ello estos manejadores de línea suministran la corriente suficiente para satisfacer el factor de carga, que se conecte a la salida de estos dispositivos, es decir, los periféricos únicamente tomarán la corriente que demanden, sin cargar seriamente el bus. Aunado a lo anterior, también sirven como protección de las líneas de direcciones de la unidad de microcomputadora (MCU). El diagrama de la figura III.12.1. muestra el diagrama electrónico correspondiente a este bloque.

Los circuitos U7, U8, U10, son MC8T97, y son los encargados de realizar la función antes descrita, dado que sus características son bien apropiadas, para extender la capacidad de carga del bus de direcciones en esta aplicación.

Al igual que como se reforzó el bus de direcciones, se hizo lo mismo con el Bus de Datos, emplando para ello los circuitos MC8T28 tranceptores de bus, puesto que estos dispositivos son muy utilizados para extender la capacidad del bus de datos en sistemas de bus orientado. Tales dispositivos están identificados como U17 y U18.



III.12.1. SEÑALES DEL BUS EXTERNO.

Las señales para este bus externo, se muestran en la tabla (III.12.2). La asignación corresponde a cada terminal de un conector de 22 posiciones por cada lado, en el que se conectará la Estación Terminal Remota a revisar.

Cabe aclarar que las señales marcadas con un asterisco (*), no se tienen disponibles en el "Bus Maestro" de las Estaciones Terminales Remotas. Sin embargo en el presente diseño se aumentaron tales señales, puesto que se contempla la posibilidad de expansiones futuras para tales equipos periféricos remotos del sistema de supervisión.

La tabla muestra las señales con que cuenta el bus externo, así como la asignación de las terminales del conector.

Asignación del conector para el BUS EXTERNO.

Terminal	señal asociada	Terminal	señal asociada
1	+5 V.	2	+5 V.
3	$\overline{\text{IRQ}}$	4	+5 Vcc Standby
5	NMI	6	A11
7	* AB	8	Reset
9	Tierra	10	R/W
11	E	12	* A12
13	Tierra	14	sin conex.
15	* A9	16	sin conex.
17	sin conex.	18	T clk
19	sin conex.	20	* A13
21	* A10	22	* A14
23	+12 V.	24	* A15
25	D3	26	D1
27	D7	28	D5
29	D2	30	D0
31	D6	32	D4
33	-12 V	34	A5
35	A6	36	A7
37	A5	38	A4
39	A2	40	A3
41	A1	42	A0
43	Tierra	44	Tierra

TABLA III.12.2.

III.12.2. OPCIÓN DE FUTURAS EXPANSIONES PARA EXTENDER LA CAPACIDAD DE LA ESTACIÓN TERMINAL DE DIAGNÓSTICO

Así como tenemos un bus para expansión externa, como ya se dijo con anterioridad, con el cual se podrá enlazar la Estación Terminal de Diagnóstico con la Estación Terminal Remota, también tenemos la posibilidad de expandir aún más la capacidad del equipo conectando otro Adaptador de Interfase para Periféricos (PIA).

Con esto se podrán conectar más periféricos a la Estación Terminal de Diagnóstico, dándole así una mayor versatilidad.

Esta expansión se puede hacer por medio de la base de 24 terminales que se ha adicionado al diseño. La conexión de tal base se muestra en la figura III.12.3.

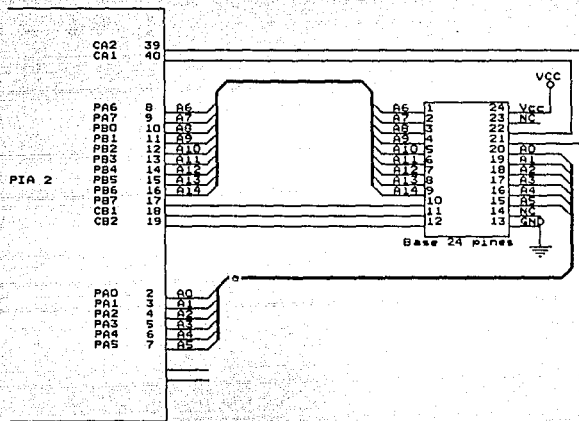
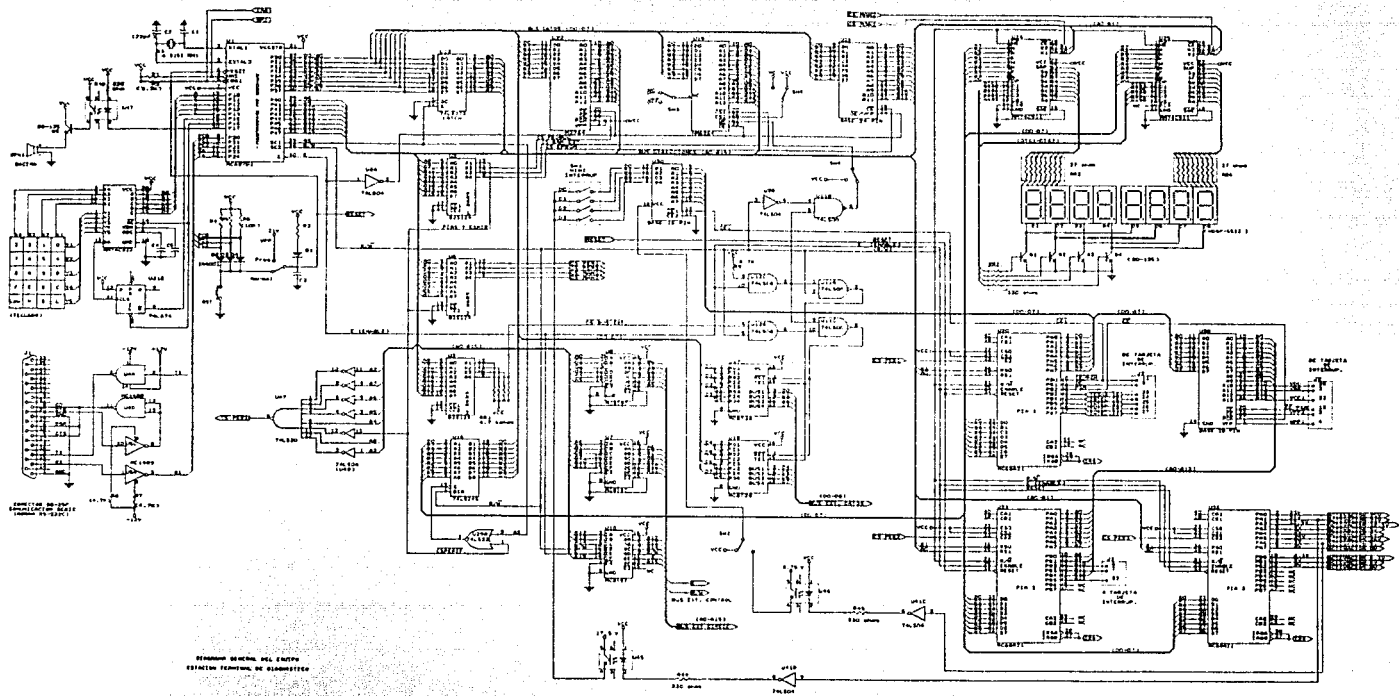


FIGURA III.12.3

LA FIGURA MUESTRA LA ASIGNACION DE SEÑALES
 PARA LA BASE DE 24 TERMINALES PARA CONECTAR
 UN NC6821 PIA OPCIONAL PARA USUARIO.



STANDARD SERIAL DEL. ENTRY
 SERIAL TERMINAL DEL. ELEMENTS

CAPITULO IV

PROGRAMACION

IV.1 ESTRUCTURA GENERAL.

Para dar comienzo a este capitulo, daremos una vista a lo que es la estructura del programa monitor en el cual se basa la ESTACION TERMINAL DE DIAGNOSTICO.

La estructura general del programa se compone de las siguientes partes;

- 1.- Servicio de Reestablecimiento.
- 2.- Rutina Principal.
 - Interrupciones.
 - Subrutinas de utileria.

IV.1.1 SERVICIO DE REESTABLECIMIENTO.

Como en el principio de cualquier programa, se tiene una rutina que proporciona lo que se conoce como el servicio de reestablecimiento. Este es muy importante, ya que con ella se establecen las condiciones iniciales del sistema. El primer paso del reestablecimiento es poner a ceros la memoria de acceso aleatorio interna (RAM interna) del MC68701. Después se inicializan las fuentes de poder a cero volts, se borran a cero los exhibidores y se programa el Puerto 1 de la unidad de microprocesamiento como entrada para leer el teclado.

Cuando el equipo se encuentre en condiciones de trabajo, entonces emitirá una señal sonora de dos bips para indicar esta disponibilidad.

También en el servicio de reestablecimiento se checan los exhibidores para lo cual se escribe en cada uno de ellos el número decimal 8. Con esto sabremos si existe alguna anomalía en algún segmento de los exhibidores.

IV.12. RUTINA PRINCIPAL

La parte central del programa es su rutina principal. Con esta llamamos a todas las subrutinas correspondientes para ejecutarlas y así obtener el resultado que deseamos como usuarios del equipo.

En la rutina principal inicializamos la pila (stack) de usuario a cero ; se despliega el prompt de usuario y espera a que se pulse alguna tecla para ejecutar el comando que esta indique. La Estación Terminal de Diagnóstico esperara el tiempo necesario hasta que alguna tecla de comando sea oprimida.

Así cuando exista el comando, se leerá el teclado para buscar en la tabla de comandos. Enseguida se ejecuta este saltando a la rutina correspondiente.

En el caso de que el dato no sea válido, se abortará el comando y se desplegará de nuevo el prompt de usuario para introducir nuevamente el comando.

IV.2 INTERRUPCIONES.

En este punto del capítulo dedicado al apoyo lógico (software) de nuestro equipo, veremos como el microprocesador maneja una interrupción.

Las interrupciones, en general pueden considerarse como un mecanismo con el cual se provee de un "servicio" a un dispositivo periférico

En el sistema una interrupción puede ocurrir en 1 de 3 formas

- a).- Atendiendo el recibo de una petición en la línea de interrupción mascarable (IRQ).
- b).- Atendiendo el recibo de una petición en la línea de interrupción no mascarable (NMI).
- c).- Se ejecuta una interrupción especial (SWI).

Después de cada interrupción, el programa continuará su ejecución, hasta que nuevamente se presente una de estas. Los contenidos de los registros internos del microprocesador controlados por el programador se conservarán de tal modo que después de que la interrupción haya sido atendida, se podrá restaurar la misma condición y continuará la secuencia del programa normalmente.

Los contenidos del Contador del Programa, Registro Índice, Acumuladores A y B así como el Registro de Código de Condición se introducen en la pila cuando comienza la interrupción.

Después de conservar los contenidos de los registros internos del procesador, el Contador de Programa se carga con la dirección de comienzo de un subrutina especial llamada rutina de servicio de interrupción.

Al comenzar una interrupción mascarable un ciclo de bus de escritura con el puntero de pila proporcionando la dirección se introduce en la pila; después de proporcionar la dirección, se decrementa el Apuntador de Pila (Stack Pointer).

Después de esto vienen 6 ciclos similares, solo diferentes en el contenido de los diferentes registros de la unidad de microprocesamiento. Y posteriormente 2 ciclos de bus de lectura

que utilizan direcciones fijas para situar la dirección de comienzo de la rutina de servicio de interrupción adecuada en el Contador de Programa.

Después de estos 9 ciclos, los contenidos de todos los registros internos del microprocesador han sido conservados y el contador de programa se ha cargado con la dirección de la primera instrucción de la rutina de servicio de interrupción, de modo que la primera instrucción de esta rutina se buscará durante el segundo ciclo de reloj.

IV.21 INSTRUCCIONES UTILIZADAS CON INTERRUPCIONES.

La primera instrucción "esperar para interrupción" prepara el procesador para aceptar una interrupción introduciendo el contenido del Contador de Programa, Registro Índice, Acumulador y Registro de Código de Condición dentro de la pila. Esto prepara a la unidad de microprocesamiento de modo que cuando se produce una petición de interrupción, la única tarea que queda es cargar el Contador de Programa con la dirección de la rutina de servicio de interrupción.

La segunda instrucción "interrupción por software" conserva el contenido de todos los registros internos y carga el Contador de Programa con la dirección de la rutina de servicio de interrupción.

La tercera instrucción "Retorno desde interrupción" restaura el contenido del registro interno del procesador extrayéndolo de la pila; es muy parecida a la instrucción "retorno desde subrutina".

IV.3. SUBROUTINAS DE UTILERIA.

Las subrutinas de utileria son aquellas rutinas que nos ayudan precisamente en la ejecución del programa monitor. Tales subrutinas de utileria se describen brevemente a continuación.

-LETECO.- Esta rutina es muy utilizada en el programa ya que con ella leemos el teclado mediante el puerto 1 del microprocesador.

Aquí se genera un retardo para evitar malas lecturas debidas a los rebotes de las teclas.

-PIA30.- Con esta subrutina podemos programar el PIA 3 (Peripheral Interface Adapter 3). Sus puertos A y B son configurados como salidas de datos.

GUYDES.- Esta rutina guarda y despliega 4 números hexadecimales. Al leerse un dato lo almacena en la dirección donde apunte X y lo desplegará en el dígito apuntado por X. El dato que se desplegará será el que se halle en el acumulador B.

DISLOC.- Despliega una dirección de memoria hacia donde está apuntando X.

DESOF.- La dirección que se desplegará se almacena en el doble acumulador D. La dirección será desplegada primero en A y después B.

DESOF1.- Aquí se despliega el contenido del acumulador B. Este para ser desplegado necesita que se le convierta en un código de 7 segmentos.

CONH7.- Esta rutina obtiene el código equivalente de 7 segmentos de un número hexadecimal que este contenido en el acumulador B para desplegarlo.

Como nos dimos cuenta, estas últimas 4 rutinas tienen que ver entre sí, ya que para hacer el despliegue en la rutina DISLOC necesitamos leer el acumulador B, con DESOF y DESOF1, y para desplegarlo necesitamos una conversión de hexadecimal a 7 segmentos (CONH7) para lo cual se tiene una tabla de conversión.

GUYDE.- Guarda y despliega 2 números hexadecimales leídos desde teclado.

LEEXYA.- Aquí leemos desde teclado 3 direcciones de 4 números hexadecimales, tales direcciones son DIR1, DIR2 y DIR3.

Almacenamos DIR1 en la localidad IMBEG, DIR2 en la localidad IMEND y DIR3 la almacenamos en la localidad PNTR. Podemos ver que esta rutina altera todos los registros.

Cada una de las localidades donde se almacenarán las direcciones son inicializadas con esta rutina. Por medio de un espaciador son diferenciadas estas, que en este caso será la tecla SHIFTH. Al ser presionada esta tecla, se desplegará la siguiente dirección para que sea introducida. Al presionar la tecla SHIFTH se abortará el comando.

En esta rutina hacemos uso de la rutina GUYDES antes mencionada para desplegar la dirección que se tecleó.

CHEC.- Con esta rutina se chequea la EPROM interna de la microcomputadora para que tenga ceros, o sea que se encuentre borrada. La dirección de inicio de EPROM será dada por DIR3.

ALPST.- Rutina de grabación estandar para la memoria 2732.

VOLTA.- Selecciona el voltaje de programación para las memorias INTEL, tanto el Vcc como el Vpp. Con esta rutina afectamos los registros A y B.

CEPGM.- Selecciona el pulso de programación para las memorias INTEL y prepara a las PIA's para lectura de datos.

SELCE.- selecciona solo el pulso de programación. En esta rutina solo afectamos el acumulador B.

VOLNDR.- Programa los PIA's para lectura de datos así como también activa los voltaje de Vcc y Vpp a 5V.

CELEC.- Selecciona el habilitador de dispositivo (CHIP ENABLE) y el habilitador de salida (OUTPUT ENABLE) de la EPROM's para lectura.

CHECFF.- Aquí checamos que la EPROM a grabar esté borrada o sea que no contenga ninguna información. Checamos la localidad AUX para que sea diferente de cero y así poder leer la EPROM y transferirla a la RAM DE USUARIO.

PPIAS1.- Programa a ceros los PIA's 1 y 2. Programa los puerto A y B del PIA 2 como salidas.

También se programa PA0-PA3 del PIA 1 como salidas y PA4-PA7 como entradas. El puerto B del PIA 1 será entrada.

LESW.- Lee el estado de los interruptores de selección de EPROM por medio del puerto A del PIA1 y dejando el dato en el registro almacenandolo en la localidad BANGO.

ESTEP.- Esta rutina se utiliza para saber el tipo de la EPROM con la que se está trabajando, ya sea del tipo estandard ó tipo A. Esto es muy importante ya que para estos diferentes tipos existen diferentes voltajes de programación como podemos ver:

2732	Vpp=25V
2732A	Vpp=21V
2764	Vpp=21V
2764A	Vpp=12.5V
2712B	Vpp=21V
2712BA	Vpp=12.5V

Esta rutina lee el teclado para saber la respuesta del usuario. El resultado se almacena en el acumulador B.

Si se desea el tipo A, se presionará la tecla A, pero si se requiere el tipo estandar, se presionará cualquier otra tecla. la tecla presionada se desplegará en el dígito B.

RETPRO.- Esta rutina programa un tiempo de retardo haciendo uso del temporizador (timer). El retardo está dado por la localidad WAITT. Aquí solo afectamos el registro B.

CHPGOK.- Checa que la EPROM haya sido grabada correctamente. Coloca los voltajes para lectura de EPROM a 5V (Vcc y Vpp).

También compara los valores de los dispositivos fuente y destino para que sean iguales, si no lo son, enviará un mensaje de error.

A continuación se presentan los diagramas de flujo y el programa monitor donde se puede ver la secuencia de los pasos tanto de la rutina principal como de las diferentes rutinas con que cuenta la Estación Terminal de Diagnóstico.

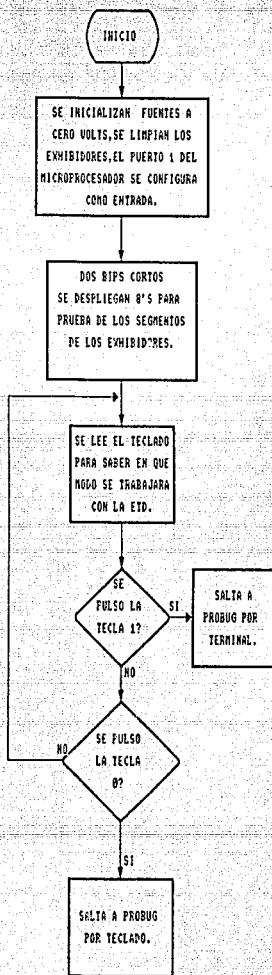


DIAGRAMA DE FLUJO DE LA RUTINA PRINCIPAL PARA LA ETD. PARTE 1.

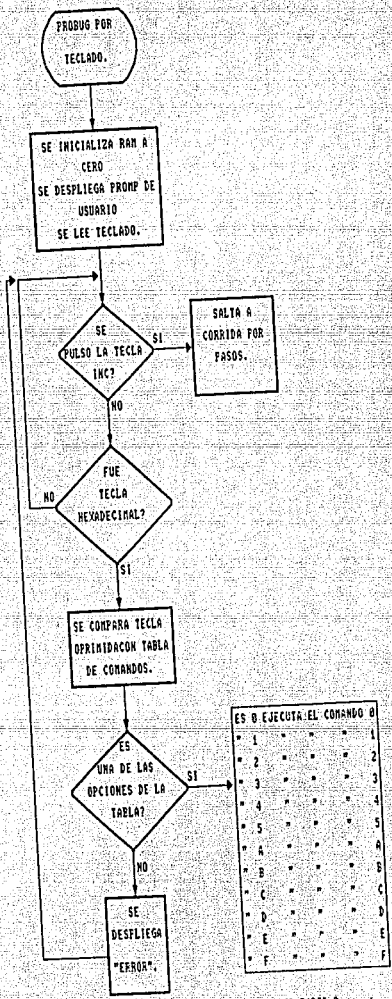


DIAGRAMA DE FLUJO DE LA RUTINA PRINCIPAL PARA LA LTD. PARTE 2.

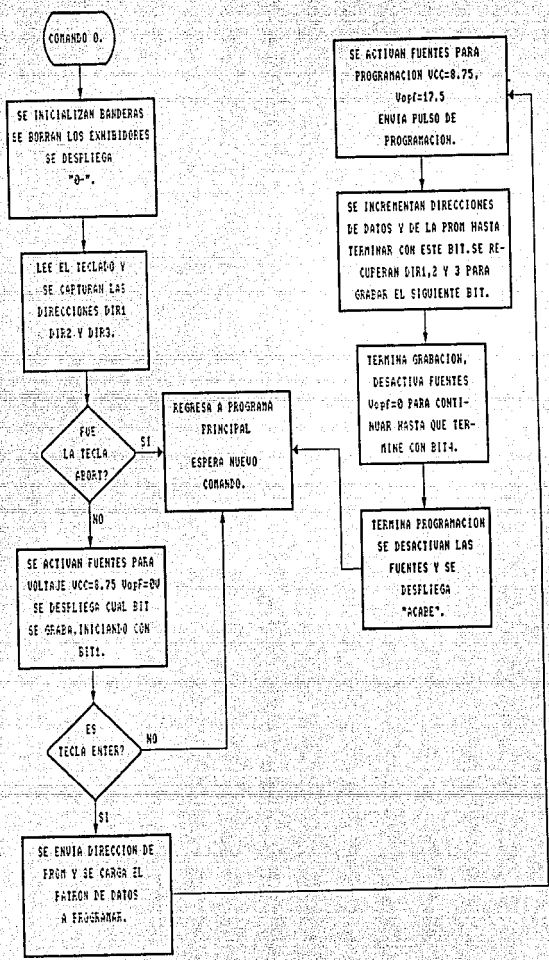


Diagrama de flujo del comando 0. PROGRAMACION DE MEMORIAS FRON.

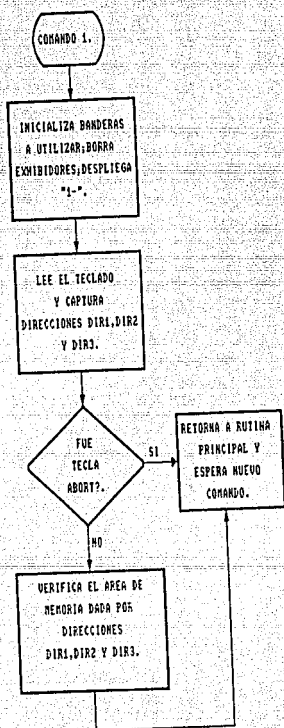


DIAGRAMA DE FLUJO DEL COMANDO 1. VERIFICACION DE UN AREA DE MEMORIA.

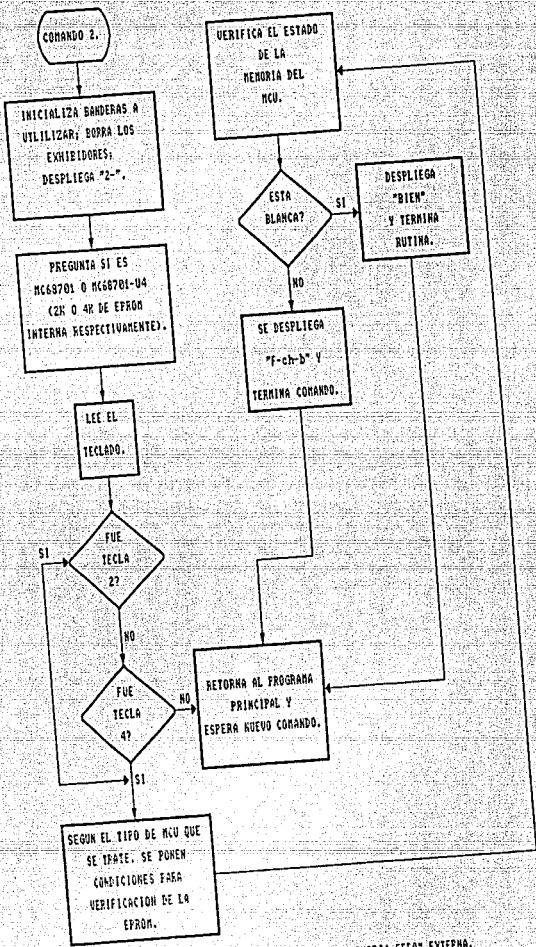


DIAGRAMA DE FLUJO DEL COMANDO 2. CHECK EL ESTADO DE LA MEMORIA ERROR EXTERNA.

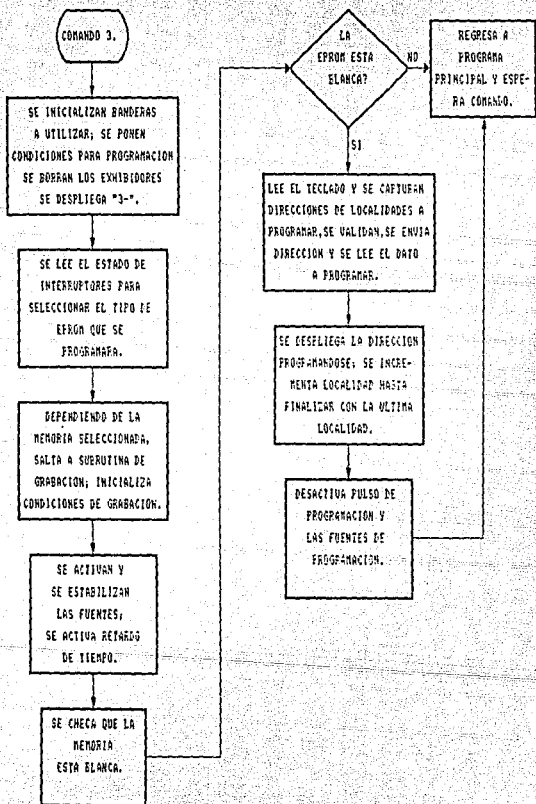


DIAGRAMA DE FLUJO DEL COMANDO 3. PROGRAMACION DE LA MEMORIA EPROM EXTEÑA.

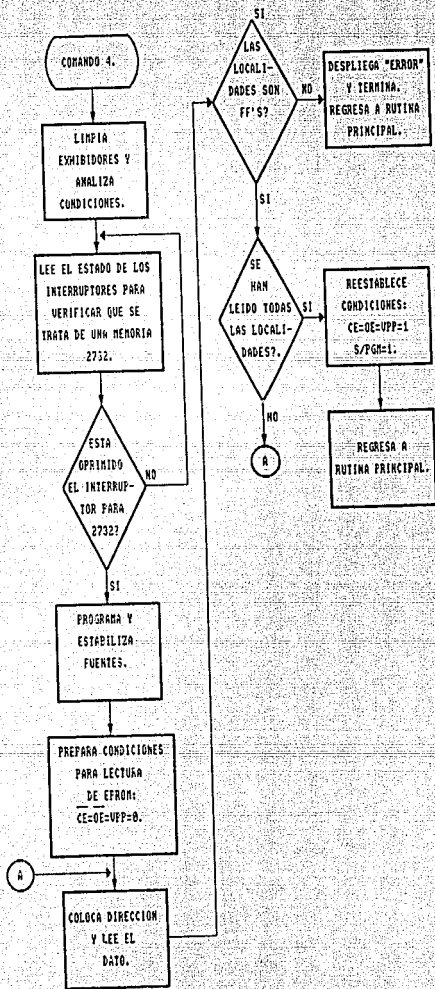


DIAGRAMA DE FLUJO DEL COMANDO 4. CHECKA QUE LA MEMORIA EPROM EXTERNA SE ENCUENTRE LIMPIA.

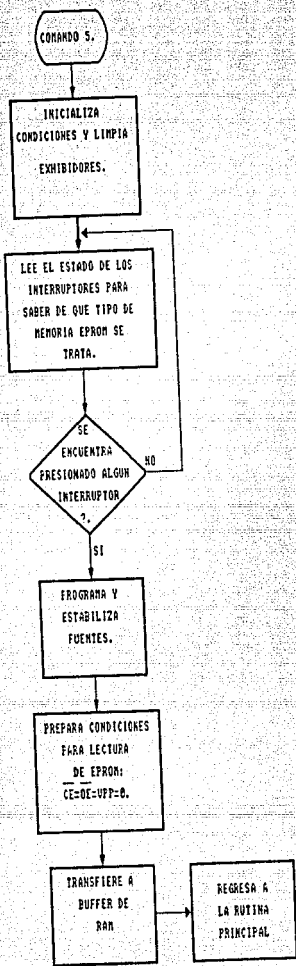


DIAGRAMA DE FLUJO DEL COMANDO 5. TRANSFIERE DATOS A MEMORIA RAM.

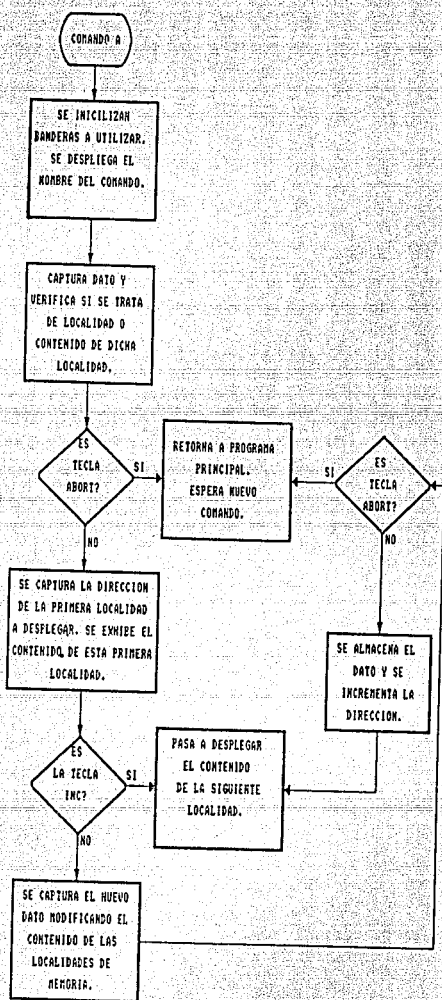


DIAGRAMA DE FLUJO DEL COMANDO A. DESPLIEGA O MODIFICA LOCALIDAD.

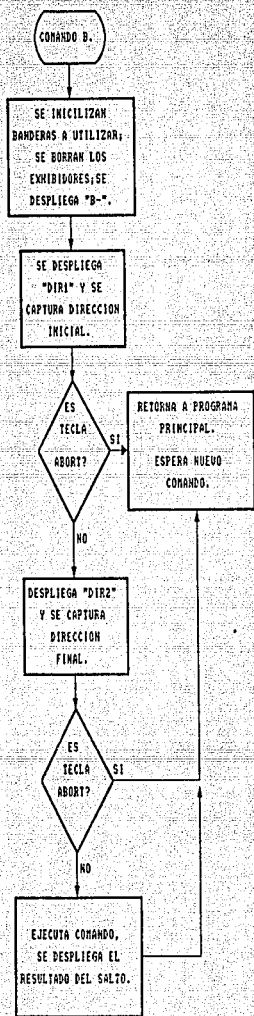


DIAGRAMA DE FLUJO DEL COMANDO B, CALCULA UN SALTO RELATIVO ENTRE DOS DIRECCIONES.

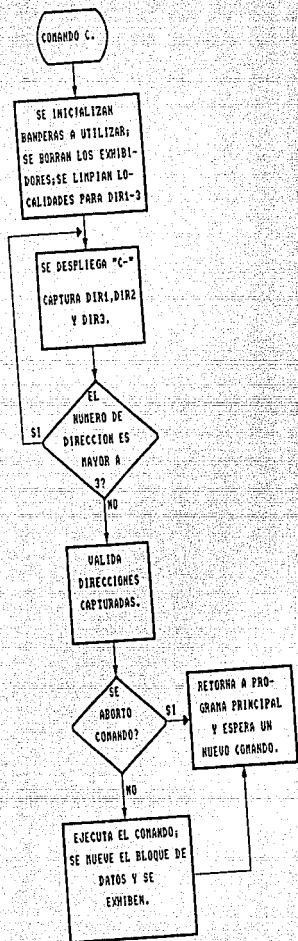


DIAGRAMA DE FLUJO DEL COMANDO C. NUEVE UN BLOQUE DE MEMORIA.

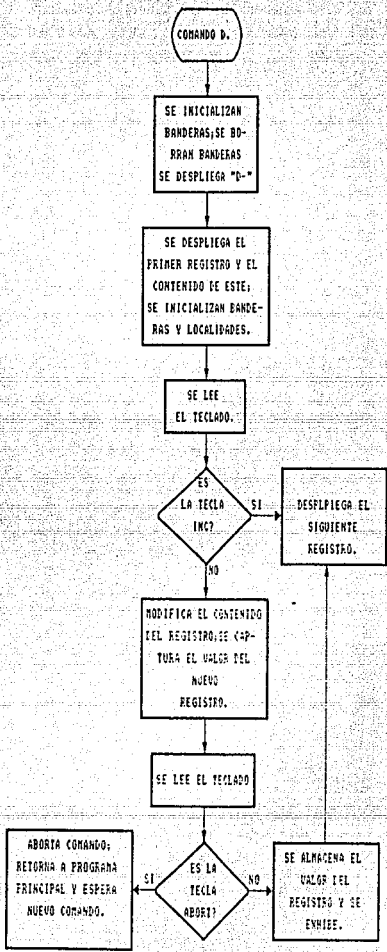


DIAGRAMA DE FLUJO DEL COMANDO D. DESPLIEGA Y MODIFICA EL ESTADO DE LOS REGISTROS.

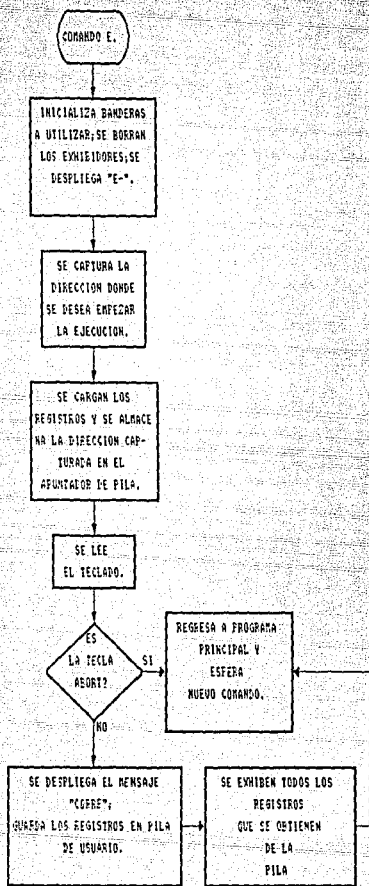


DIAGRAMA DE FLUJO DEL COMANDO E.EJECUTA UN PROGRAMA DE USUARIO.

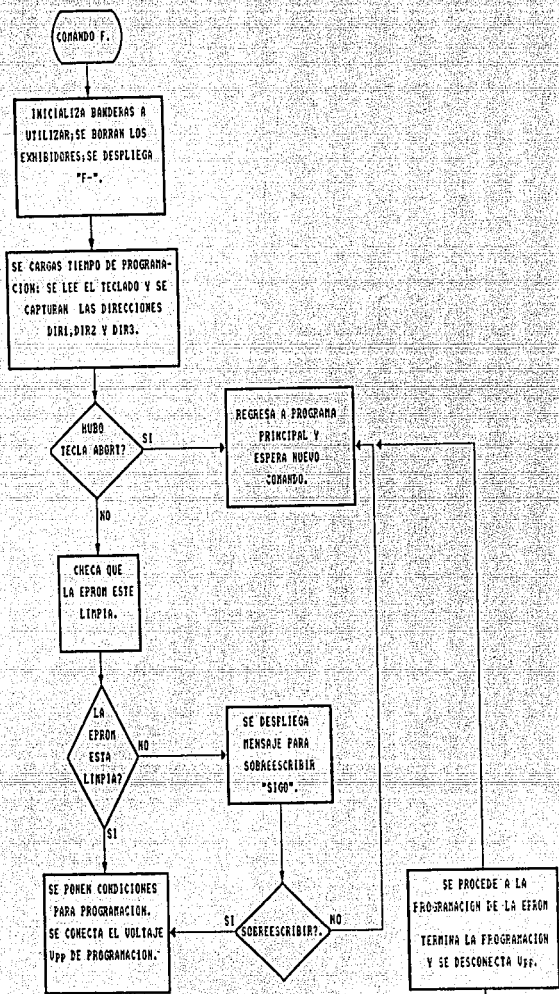


DIAGRAMA DE FLUJO PARA EL COMANDO F, PROGRAMA LA MEMORIA EPRAM INTERNA DEL MCU.

ASM/68701:Ensamblado del archivo TES-1:source
 Archivo absoluto TES-1:listing

```

1          OPT W132
2          ;
3          ;
4          ;
5          ;
6          ;
7          ;
8          ;
9          ;
10         ;
11         ;
12         ;
13         ;
14         ;
15         ;
16         ;
17         ;
18         ;
19         ;
20         ;
21         ;
22         ;
23         ;
24         ;
25         ;
26         ;
27         ;
28         ;
29         ;
30         ;
31         ;
32         ;
33         ;
34         ;
35         ;
36         ;
37         ;
38         ;
39         ;
40         ;
41         ;
42         ;
43         ;
44         ;
45         ;
46         ;
47         ;
48         ;
49         ;
50         ;
51         ;

```

PROGRAMA MONITOR PARA LA
 ESTACION TERMINAL DE DIAGNOSTICOS
 BASADO EN EL PRDBUG DE MOTOROLA:
 VERSION 1.0

COMANDOS POR TERMINAL

```

19 L      CARGA EL PROGRAMA DESDE EL DISCO
20 (L      (OFFSET) CARGA DESDE EL DISCO CON OFFSET, SALVA OFFSET
21 V      VERIFICA QUE UN PROGRAMA HA SIDO CARGADO CORRECTAMENTE
22 (V      (OFFSET) VERIFICA QUE EL PROGRAMA HA SIDO CARGADO CON OFFSET
23 D X,Y  DESPLIEGA MEMORIA DE X A Y
24 P X,Y  CONDUCE EL CONTENIDO DE MEMORIA DESDE X A Y
25 CHX X,Y CHECA EL ESTADO DE BORRADO (TODOS 0) EN LA EPROM DESDE
26        LA DIRECCION X HASTA Y
27 PRG X,Y,A PROGRAMA LA EPROM UTILIZANDO LOS DATOS DE LAS LOCALIDADES
28        DE MEMORIA DESDE X HASTA Y EMPEZANDO EN LA DIRECCION DE
29        EPROM A
30 VERF X,Y,A VERIFICA LA EPROM UTILIZANDO LOS DATOS DE LAS
31        LOCALIDADES DE MEMORIA DESDE X HASTA Y EMPEZANDO EN LA
32        DIRECCION DE EPROM A
33 ITAL   EXAMINA/CAMBIA EL PARAMETRO ITAL
34 M X    EXAMINA/MODIFICA MEMORIA
35
36 (      (DATOS) CAMBIA 1 BYTE EN LA MEMORIA A (DATOS)
37 LF     INCREMENTA EL APUNTADOR, PRESENTA DIRECCION Y VALOR DEL
38        NUEVO APUNTADOR
39 SP     INCREMENTA APUNTADOR, PRESENTA VALOR EN LA MISMA LINEA
40        INCREMENTA APUNTADOR, NO PRESENTA DIRECCION NI VALOR
41 UA     DECREMENTA EL APUNTADOR, PRESENTA DIRECCION Y VALOR DEL
42        APUNTADOR
43 /      PRESENTA DIRECCION Y VALOR DEL PRESENTE APUNTADOR
44 CR     FIN DE COMANDO DE EXAMEN DE MEMORIA
45
46 X/     IGUAL QUE M X ,X DEBE COMENZAR EN W/ 0 - 9 NECESITARIA
47        DIRECCIONAMIENTO
48 /      PRESENTA DIRECCION Y VALOR A LA ULTIMA LOCALIDAD REFERIDA
49        CON MEM/EXAMINA
50 E      ENTRADA A COMANDO DE PROGRAMACION DE EPROMS 2716, 2732,
51        2764 Y 27128

```

```

52 | | D I Y | CALCULA EL OFFSET RELATIVO PARA INSTRUCCION DE SALTO
53 | | B | DESPLIEGA PUNTO DE RUPTURA
54 | | B- | RENUEVA PUNTO DE RUPTURA
55 | | B I | COLOCA EL PUNTO DE RUPTURA
56 | | G I | EJECUTA EL PROGRAMA DEL USUARIO CON DIRECCION X
57 | | G | EJECUTA EL PROGRAMA DEL USUARIO COMENZANDO EN EL PRESENTE
58 | | | CONTADOR DE PROGRAMA
59 | | MV X Y A | MUEVE LOS DATOS DESDE X HASTA Y PARA COMENZAR EN LA
60 | | | DIRECCION A
61 | | R | DESPLIEGA/CAMBIA REGISTROS DE LOS PROGRAMAS DE LOS USUARIOS
62 | | | RASTREA I INSTRUCCION
63 | | T X | RASTREA X INSTRUCCIONES
64 | | HI | COLOCA ALTA VELOCIDAD - 120 CPS PARA PUERTO SERIE
65 | | HY | COLOCA VELOCIDAD MAS ALTA ,PARA CREAR -9e00 B0
66 | | CONTROL X- | TERMINA DE IMPRIMIR D O T
67 | | CONTROL M- | ESPERA DURANTE LA IMPRESION DE D O T ,ALGUNOS
68 | | | CARACTERES CAUSAN LA CONTINUACION DE IMPRESION
69 |

```

```

70 |
71 | |-----|
72 | | COMANDOS POR TECLADO |
73 | |-----|

```

```

74 | | A- | DESPLIEGA EL CONTENIDO DE LA DIRECCION DE MEMORIA DADA
75 | | | POR EL TECLADO.
76 | | B- | CALCULA UN SALTO RELATIVO.
77 | | C- | MUEVE UN BLOQUE DE MEMORIA DADO DESDE EL TECLADO.
78 | | D- | DESPLIEGA Y MODIFICA EL ESTADO DE LOS REGISTROS DE LA
79 | | | MICROCOMPUTADORA.
80 | | E- | EJECUTA UN PROGRAMA DE USUARIO EN LA DIRECCION DADA.
81 | | F- | PROGRAMACION DE LA EPROM DEL MC68701.
82 | | 1- | VERIFICACION DE GRABACION OK DEL MC68701 (BLANCA).
83 | | 2- | CHECA EL ESTADO DE CEROS EN LA EPROM DEL MCU MC68701
84 | | 3- | PROGRAMACION DE EPROMS 2716,2732,2764 Y 2712B.
85 | | 4- | CHECA QUE EPROM 271XX ESTE BLANCA.
86 |

```

```

87 |
88 | |-----|
89 | | COMANDOS DE EPROM |
90 | |-----|

```

```

91 | | XTAL | DECLARA FRECUENCIA CRISTAL,COMANDO LISTO PARA D O I
92 | | CHCK X Y | CHECA QUE X-Y ESTEN BORRADOS Y LA DIRECCION EPROM
93 | | PRG X Y A | PROGRAMA EPROM ,COMENZANDO EN A USANDO VALORES
94 | | | DESDE X HASTA Y
95 | | VER X Y A | VERIFICA EPROM, COMENZANDO EN A USANDO VALORES
96 | | | DESDE X HASTA Y
97 | | E | PROGRAMA EPROMS.
98 |

```

```

99 |
100 | |-----|
101 | | IGUALDADES UTILIZADAS |
102 | |-----|

```

```

103 | | CARACTERES DE CONTROL RECONOCIDOS DURANTE LA IMPRESION
104 |

```

```

105 | CNTLW EQU 00017H ESPERA CARACTER
106 | CNTLX EQU 00018H ABORTA CARACTER
107 |

```

```

108
109
110
111
112
113
114
115
116
117
118
119
120
121
122
123
124
125
126
127
128
129
130
131
132
133
134
135
136
137
138
139
140
141
142
143
144
145
146
147
148
149
150
151
152
153
154
155
156
157
158
159
160
161
162
163

```

```

*****
|
|   IGUALDADES PARA EL TEMPORIZADOR
|
CLOCK EQU 00009H   TEMPORIZADOR 1
TCR   EQU 0000BH   REGISTRO DE ESTADO Y CONTROL DEL TEMPORIZADOR
TABRUT EQU 0BE1AH
OCREG EQU 0000BH   REGISTRO COMPARADOR DE SALIDA
*****
|
|   IGUALDADES PARA EL PTO. SERIE DEL MCU
|
RMCR  EQU 00010H   REGISTRO DE CONTROL DE MODO Y RANGO
TRCS  EQU 00011H   REGISTRO DE CONTROL Y ESTADOS DE TRANS./RECEP.
RECEV EQU 00012H   REGISTRO DE RECEPCION DE DATOS
ECNCR EQU 00014H   REGISTRO DE CONTROL DE RAM/EPRON
TRANS EQU 00013H   REGISTRO DE TRANSMISION DE DATOS
PZDR  EQU 00001H   REGISTRO DE DIRECCION DE DATOS DEL PUERTO 2
RDDIM1 EQU 00000H  REGISTRO DE DIRECCION DE DATOS PUERTO 1
RDM1  EQU 00002H   REGISTRO DE DATOS DEL PUERTO 1
*****
|
|   IGUALDADES PARA LOS PUERTOS PARALELOS
|
PAP11 EQU 09000H   REGISTRO DE DATOS PUERTO A PIA 1
RCAP1 EQU 09001H   REGISTRO DE CONTROL PUERTO A PIA 1
PBP11 EQU 09002H   REGISTRO DE DATOS PUERTO B PIA 1
RCBP1 EQU 09003H   REGISTRO DE CONTROL PUERTO B PIA 1
PAP12 EQU 09004H   REGISTRO DE DATOS PUERTO A PIA 2
RCAP2 EQU 09005H   REGISTRO DE CONTROL PUERTO A PIA 2
PBP12 EQU 09006H   REGISTRO DE DATOS PUERTO B PIA 2
RCBP2 EQU 09007H   REGISTRO DE CONTROL PUERTO B PIA 2
PAP13 EQU 09110H   REGISTRO DE DATOS PUERTO A PIA 3
RCAP3 EQU 09111H   REGISTRO DE CONTROL PUERTO A PIA 3
PBP13 EQU 09112H   REGISTRO DE DATOS PUERTO B PIA 3
RCBP3 EQU 09113H   REGISTRO DE CONTROL PUERTO B PIA 3
*****
|
|   IGUALDADES PARA LOS EXHIBIDORES
|
DIG1  EQU 0900BH   DIGIT01
DIG2  EQU 09009H   DIGIT02
DIG3  EQU 0900AH   DIGIT03
DIG4  EQU 0900CH   DIGIT04
DIG5  EQU 0900DH   DIGIT05
DIG6  EQU 0900EH   DIGIT06
DIG7  EQU 0900FH   DIGIT07
DIG8  EQU 09010H   DIGIT08
*****
|
|   IGUALDADES PARA INICIO DE RAM Y EPRON
|
INRAM EQU 0C000H   INICIO DE RAM DE USUARIO
INEPRM EQU 0E000H  INICIO DE EPRON EXTERNA
*****
|
|   MODO DE SELECCION DE PALABRAS

```

```

164      |
165      | MODE EQU 00003H SUPERIOR A 3 BITES=MODE
166      |
167      |
168      | *****
169      | | PROGRAMANDO TIEMPOS DE ESPERA DE 2.4 MHZ Y 4.91 MHZ ITALS
170      | | ESPERA CON IGUALDADES DE TIEMPO
171      | | (50 MSEC Y FRECUENCIA CRISTAL/4)-22
172      | |
173      | W2.45H EQU 00077H BYTE ALTO DE W2.45
174      | W2.45 EQU 03069B 2.45 MHZ ITAL
175      | W4.91 EQU 06141B 4.91 MHZ ITAL
176      | CONAN EQU 0BE2AH
177      | TABCON EQU 0BFE0H
178      | FITACO EQU 0BFF0H
179      | CYSUM EQU CT USADO PARA CARGA Y VERIFICACION
180      | NUMBF EQU 1 NUMERO DE PUNTOS DE ROMPIENTO
181      |
182      | |
183      | | RAM INTERNA
184      | |
185      | LOWRAM EQU 00B7H USADO PARA CHECAR EL SOBREFLUJO DE LA FILA
186      | |
187      | |
188      | | RAM RESERVADA (00B0-00FF)
189      | |
190      | |
191      | ORG 00B0H
192      |
193      | XSEGO RMB 2 LOCALIDADES TEMPORALES PARA
194      | XSEGI RMB 2 GUARDAR X.
195      | IMBEG RMB 2
196      | BANGD RMB 1 BANDERAS USADAS EN EL COMANDO E Y EN LA CORRIDA
197      | BANTA RMB 1 POR PASOS.
198      | BANTOT RMB 1 INDICA SI SE ESTA POR TECLADO O POR TERMINAL
199      | AUX1 RMB 1 BANDERA PARA PODER USAR RUTINA CHECKF
200      | AUX1 RMB 1 PARA LEER EPROM O PARA CHECAR EFRAG
201      |
202      | ORG 00B4H
203      |
204      | STACK RMB 1 EL APUNTAOR DE FILA SE CORRERA HACIA EL USUARIO
205      | WAITT RMB 2 CICLO DE RETARDO DE TIEMPO
206      | IMBEG RMB 2 CONTENIDO DE IMAGEN DE MEMORIA
207      | INEND RMB 2 FIN DE IMAGEN DE MEMORIA
208      | CT RMB 1 ENTRADA DE CARACTER CT
209      | STRIX RMB 2 ENTRADA DE CARACTER PTR (EN PTLA)
210      | NEXT1 RMB 2 SIGUIENTE TABLA PTR
211      |
212      | *****
213      | |
214      | | CHRNL=ARRIBA DE 0 BITS -NULOS DESPUES DE CR
215      | | DEBAJO DE 2 BITS -NULO DESPUES DE CARACTER
216      | |
217      | CHRNL RMB 1 NUMERO NULO DESPUES DE CARACTER
218      | DBLK RMB 1 VOLUMEN DE GUARDADO DE BLOC+NEXT.A LOCALIDADES
219      | PNTR RMB 2 AREA DIRECCION
220      | TENPA RMB 2
221      | TEMP RMB 1

```

```

220      I      TEMP Y SOBRE FLUJO DEBEN SEGUIR A TENPA
221      I
222      00ED 1      OVFL RMB 1      BANDERA DE SOBRE FLUJO
223      00EE 8      SAVSTK RMB 8      PC
224      00FB 2      RMB 2      I
225      00FC 1      RMB 1      A
226      00FD 1      RMB 1      B
227      00FA 1      RMB 1      CC
228      00FB 2      SPSAVE RMB 2      STK
229      00FD 2      BKADR RMB 2      NUMBP2 DIRECCION DE PUNTO DE ROMPIENTO
230      00FF 1      OPCODE RMB NUMBP REEMPLAZO DE CODIGO
231      0100 1      BRXFLG RMB 1      EN PLNTO DE ROMPIENTO
232      0101 2      NTRACE RMB 2      INSTRUCCION DE RASTRO
233      0103 1      EXDNE RMB 1      INSTRUCCION XOT 1
234      0104 1      VFLAG RMB 1      BANDERA DE VERIFICACION
235      0105 2      OUTSW RMB 2      BANDERA DE REPERCUSION
236      I
237      I      COMENZANDO DESDE EPROM
238      I
239      I
240      I
241      I      ORG 00E56H
242      I
243      I
244      I      DATOS EN EPROM
245      I
246      BE5B 103A103904 PRTON FCB 10H,3AH,10H,39H,4      TURNOS EN IMPRESION
247      BE5D 1413      PUNOFF FCB 14H,13H      CONTROL DE CINTA
248      BE5F 04      FCB 4      EOF
249      BE60 3F04      QMARK FCB 3FH,4      PRESENTA SIGNO DE (?)
250      BE62 5342455320312E30 PRD FCC /SBES 1.0/
251      BE6A 04      FCB 4
252      BE6B 4E4F204314D4249 NOCHG FCC /NO CAMBIA/
253      BE74 04      FCB 4
254      BE75 533104      MTAPE FCB 53H,31H,4
255      BE7B 533530330303030 MEGF FCC /59030000FC/
256      BE82 0D04      FCB 0DH,4
257      BE84 4F502D      PRTOP FCC /0P-/
258      BE87 04      FCB 4
259      BE8B 1B4B      MENU1 FCB 1BH,4BH      COLOCA CURSOR EN INICIO
260      I      DE PANTALLA
261      BE8A 1B4A      FCB 1BH,4AH      BORRA PANTALLA A PARTIR
262      I      DE CURSOR.
263      BE8C 1B4B      FCB 1BH,4BH      COLOCA CURSOR AL INICIO.
264      BE8E 50524F4752414D41 FCC /PROGRAMADOR DE EPROMS V-1.0/
265      BEA9 0D0A      FCB 0DH,0AH
266      BEAB 54524142414A414E FCC /TRAJANDO EPROM Vpp___/      PGS 1r 26c.
267      BEC3 04      FCB 4
268      BEC4 18263272323643 CURMO FCB 18H,26H,32H,72H,32H,36H,43H
269      BECC 04      FCB 4
270      BECC 0D0A      MENU2 FCB 0DH,0AH      SALTA RENGLON
271      BECE 5454C454343494F FCC /SELECCIONA OPCION DESEAGA:/      <-----:
272      BEEB 0D0A      FCB 0DH,0AH      :
273      BEEA 442E2D444553504C FCC /D.-DESPLEGAR O MODIFICAR./      :
274      BF03 0D0A      FCB 0DH,0AH      :
275      BF05 422E2D4348454341 FCC /B.-CHECAR EPROM BLANCA./      :

```



```

332      | -INICIALIZA EL APUNTADOR DE PILA
333      | -INICIALIZA FUENTES A CERO VOLTS
334      | -PROGRAMA PUERTO 1 COMO ENTRADA
335      | -PASA A LA RutINA PRINCIPAL
336      |
337      |
338  ABB0 BE000A      INICIO LDS  #STACK  CARGA PILA DE SISTEMA
339  ABB3 7F098A      CLR  AUX1
340  ABB6 BDA9EB      JSR  PIASO  INICIALIZA FUENTE A 0V.
341  ABB9 BGA96C      JSR  LIMPDI  LIMPIA EL DESPLEGADO.
342  ABBC B6C0        LDA  #0C0H
343  ABBE 9700        STA  R0D1M1  INICIALIZA EL PUERTO 1 COMO
344  ABC0 9702        STA  R0D1M1  ENTRADA
345  ABC2 BDA976      JSR  DRIPS  DOS BIPS CORTOS.
346  ABC5 BDA982      JSR  DESB  CHECA LOS EXHIBIDORES.
347  ABC8 BDA935      CONTO JSR  LETECO  LEE TECLADO.
348  ABCE C1G1        CMPB #01H
349  ABCD 2605        BNE  TECLA
350  ABCE D788        STB  BANTDT  SI LA TECLA FUE 1, SALTA A
351  ABD1 7EA000      JMP  BEGIN  PROBUG POR TERMINAL.
352  ABD4 C100        TECLA CMPB #00H  SI LA TECLA FUE 0, SALTA A
353  ABD6 26F0        BNE  CONTO  PROBUG POR TECLADO.
354  ABD8 D786        STB  BANTDT
355
356
357      |
358      |          ETD POR TECLADO
359      |
360      |
361      |
362      |  RutINA PRINCIPAL.
363      |  OPERACIONES REALIZADAS:
364      |
365      |  -INICIALIZA PILA DE USUARIO
366      |  -LEE TECLADO, PARA OPERAR POR TERMINAL O POR TECLADO
367      |
368      |
369  A6DA CE00FD      TECLAD LDX  #EKADR  INICIALIZA RAM A CERO
370  A6DD 6F00      LIRAMO CLR  0,1
371  A6DF 08        IMX
372  A6E0 BCD106     CPX  #OUTSM*1  FINALIZA ?
373  A6E3 16FB      BNE  LIRAMO
374  A6E5 7F09E7     CLR  BANTRA
375  A6E8 7F09E6     CLR  BANG0
376  A6EB 7C3006     INC  TCSR  PONE A 1 P21.
377  A6EE CE00C0     LDA  #STACK-20  INICIALIZA PILA DE USUARIO.
378  A6F1 DFFE      STA  SPSAVE
379  A6F3 B660      LEA  #00GH  INICIALIZA I (ENMASCARA I).
380  A6F5 97F4      STA  SAVSTK*6
381  A6F7 C00602     ESPCON LDD  #0002H  DESPLIEGA PROMT DE USUARIO (1-).
382  A6FA BGA97A     JSR  LIMPE3
383  A6FD BGA975     ESPCON JSR  LETECO  LEE EL TECLADO Y ESPERA COMANDO.
384  A6FF CEAF71     LDA  #UNPASO
385  A900 C111      CMPB #12H  SE PULSO LA TECLA IAC ?
386  A905 2721      BEQ  EJEC1  SI, SALTA A CORRIPA POR PASOS.
387  A907 C510      BITB #10H  ASEGURA QUE LA TECLA FALSABA SEA UN HEXADECIMAL

```

388	A909 26F2	BNE	ESPC02	DEL (D-F).
389	A90B C8E2A	LDI	#COMAN	APUNTA A LA TABLA DE COMANDOS.
39	A90E E100	CONTRU	CMPB	O,X
391	A910 2713	BEQ	EJECO	COMPARA LA TECLA PULSADA CON ALGUNO DE LOS COMANDOS DE LA TABLA COMAN.
392	A912 08	INX		
393	A913 08	INX		BUSCA EL COMANDO.
394	A914 08	INX		
395	A915 BC8E4B	CPI	#COMAF	
396	A918 2FF4	BLE	CONTRU	
397	A91A BDA94C	CODERR	JSR	ERROR
398	A91D BDA945	JSR	TJME1	SI NO SE ENCONTRA DESPLIEGA ERROR Y CONTINUA DESPLEGANDO COMANDO.
399	A920 BDA96C	JSR	LIMPDI	LIMPIA EXHIBIDORES.
400	A923 20D2	BRA	ESPCGM	
401				
402	A925 08	EJECO	INX	SALTA A EJECUTAR COMANDO
403	A926 EE00	LDI	O,X	APUNTA A LA DIRECCION DEL COMANDO.
404	A928 AD00	EJEC1	JSR	O,X
405	A92A 2404	BCC	REGRE	Y SE DIRIGE A LA RUTINA CORRESPONDIENTE
406	A92C BDA9C8	ABORTI	JSR	ABORTA
407	A92F 0C	CLC		SI ACARREO = 1 EL COMANDO FUE ABORTADO
408	A930 BDA9A5	REGRE	JSR	TJME1
409	A933 20C2	BRA	ESPCGM	
410				
411				
412				
413				
414				
415				

```

-----
#                                     |
# SUBROUTINAS                         |
#                                     |
-----

```

416	A935 9602	LETECO	LDA	RDIM1	LEE PUERTO 1 DE LA MICROCOMPUTADORA.
417	A937 8520		BITA	#20H	
418	A939 27FA		BEQ	LETECO	ESPERA SE OPRIMA UNA TECLA.
419	A93B BDA9E4		JSR	TJME3	RETARDO PARA EVITAR REBOTES.
420	A93E 8680		LDA	#80H	
421	A940 9702		STA	RDIM1	
422	A942 01		NDP		
423	A943 D602		LDB	RDIM1	LEE EL DATO
424	A945 C41F		ANDB	#1FH	LO FILTRA
425	A947 86C0		LDA	#0C0H	PREPARA PARA RECIBIR
426	A949 9702		STA	RDIM1	OTRA TECLA.
427	A94B 39		RTS		
428					
429					
430	A94C BDA96C	ERROR	JSR	LIMPDI	ESTA RUTINA SOLO DESPLIEGA
431	A94F 869E		LDA	#9EH	LA PALABRA " ERROR".
432	A951 B7900B		STA	D161	
433	A954 CCOA0A		LDD	#0A0AH	
434	A957 FD9009		STD	D162	
435	A95A 863A		LDA	43AH	
436	A95C B7900B		STA	D164	
437	A95F F7900C		STB	D163	
438	A962 BDA996		JSR	DB1PS	
439	A965 BDA9A5		JSR	TJME1	
440	A968 BDA96C		JSR	LIMPDI	
441	A96B 39		RTS		
442					
443					

444	A96C CC0000	LIMPD1	LDD	#0000H	ESTA RUTINA LIMPIA EL DESPLIEGUE.
445	A96F FD900A	LIMPD2	STD	DIG5	DESCARGANDO CEROS EN LOS DIGITOS
446	A972 FD900C		STD	DIG5	
447	A975 FD900E		STD	DIG7	
448	A97B 2503		BCS	NOLTD1	
449	A97A FD900B	LIMPD3	STD	DIG1	
450	A97D 0C	NOLTD1	CLC		
451	A97E 39		RTS		
452	A97F 0D	LIMPDA	SEC		
453	A960 206A		BRA	LIMPD1	
454					
455					
456	A982 C0FFFF	DESG	LDD	#0FFFFH	DESPLIEGA B's PARA PROBAR
457	A985 BDEB		BSR	LIMPD2	EL DESPLIEGUE.
458	A987 BD1C		BSR	TIME1	
459	A989 BD23		BSR	TIME2	
460	A98B BDDF		BSR	LIMPD1	LIMPIA EXHIBIDORES
461	A98D 39		RTS		
462					
463					
464	A98E BD2F	SONID0	BSR	SON	RUTINA PARA ACTIVAR UN ZUMBADOR
465	A990 BD13		BSR	TIME1	GENERANDO UNO O DOS BIPS.
466	A992 BD30		BSR	NOSON	
467	A994 BDDF		BSR	TIME1	
468	A996 BD27	DBIPS	BSR	SON	
469	A998 BD14		BSR	TIME2	
470	A99A BDCB		BSR	NOSON	
471	A99C BD10		BSR	TIME2	
472	A99E BDI1F	UBIP	BSR	SON	
473	A9A0 BDDC		BSR	TIME2	
474	A9A2 BD20		BSR	NOSON	
475	A9A4 39		RTS		
476					
477					
478	A9A5 3C	TIME1	PSH1		
479	A9A6 CEEFFF		LDD	#0EFFFH	RETARDO DE TIEMPO.
480	A9A9 09	SIG1	DEX		
481	A9AA 26FD		BNE	SIG1	
482	A9AC 36		PUL1		
483	A9AD 39		RTS		
484					
485					
486	A9AE 3C	TIME2	PSH1		CON 2FFFH
487	A9AF CE04B4		LDD	#1204	RETARDO DE TIEMPO.
488	A9B2 20F5		BRA	SIG1	APROX 57 ms
489					
490	A9B4 36	TIME3	PSHA		
491	A9B5 3C		PSH1		
492	A9B6 CE5FFF		LDD	#5FFFH	RETARDO APROX 115 ms.
493	A9B9 09	DEX1	DEX		PARA EVITAR REBOTES EN TECLADO.
494	A9BA 26FD		BNE	DEX1	
495	A9BC 36		PUL1		
496	A9BD 32		PULA		
497	A9BE 39		RTS		
498					
499	A9BF 66A0	SON	LDA	#40H	SONIDO ACTIVADO.

```

500 A9C1 9702          S16Z STA 02H
501 A9C3 39           RTS
502
503
504 A9C4 86C0          WOSON LDA #0C0H SONIDO DESACTIVADO.
505 A9C6 20F9          BRA S16Z
506
507
508 A9C8 CCEE3E        ABORTA LDD #0EE3EH
509 A9CB FD900B        STD D161
510 A9CE CCFC0A        LDD #0FC0AH ESTÁ RUTINA DESPLIEGA LA PALABRA
511 A9D1 FD900A        STD D163 'ABORTADO'
512 A9D4 CC1EEE        LDD #1EEEH
513 A9D7 FD900C        STD D165
514 A9DA CC7AFC        LDD #7AFCB
515 A9DD FD900E        STD D167
516 A9E0 B0C3          BSR TIME1
517 A9E2 B0C1          BSR TIME1
518 A9E4 8DA96C        JSR LIMPDI
519 A9E7 39           RTS
520

```

```

521 A9E8 7F9111        PIA30 CLR RCBP3
522 A9EB 7F9113        CLR RCBP3 INICIALIZA PIA3
523 A9EE B6FF          LDA #0FFH PA Y PB COMO SALIDA DE DATOS
524 A9F0 B79110        STA PBP13
525 A9F3 B79112        STA PBP13
526 A9F6 B604          LDA #04H
527 A9FB B79111        STA RCBP3
528 A9FB B79113        STA RCBP3
529 A9FE B690          LDA #90H INICIALIZA PA DESACTIVA
530 AA00 B79110        STA PBP13 FUENTES.
531 AA03 B803          ORA #03H
532 AA05 B79112        STA PBP13
533 AA08 BDB50D        JSR PPIAS1
534 AA0B 39           RTS
535
536
537

```

```

#####
|
|          COMANDO A. DESPLIEGUE Y MODIFICACION DE MEMORIA          |
|
#####

```

```

542 AA0C 7F0105        DES CLR DUTSW LIMPIA BANDERA DE CONTEO DE HEXADECIMALES
543 AA0F 7F0104        CLR VFLAG LIMPIA BANDERA DE VERIFICACION.
544 AA12 0C            CLC
545 AA13 BDA96C        JSR LIMPDI LIMPIA EL DESPLIEGUE.
546 AA16 CCEE02        LDD #0EE02H DESPLIEGA 'A'
547 AA19 BDA97A        JSR LIMPDI
548 AA1C BDA98C        CONIEN JSR INT1 INICIALIZA APUNTAADOR DE DESPLIEGUE.
549 AA1F CE00DD        LDI #1MBEG
550 AA22 BDA935        ETI JSR LETECO SALTA A LEER EL TECLADO.
551 AA25 C113          CMPB #13H
552 AA27 2730          BEQ DECLOC DECREMENTA LOCALIDAD.
553 AA29 C112          CMPB #12H
554 AA2B 2743          BEQ INCLOC INCREMENTA LOCALIDAD.
555 AA2D C110          CMPB #10H

```

556	AAZF 274E	BEO	FINCOM	ABORTA O FINALIZA COMANDO.
557	AA31 C111	CMPB	#11H	
558	AA33 2718	BEO	DESCON	EJECUTA EL COMANDO.
559	AA35 C40F	ANDB	#0FH	FILTRA EL DATO.
560	AA37 B60104	LDA	VFLAG	VERIFICA SI SE TRATA DE UNA LOCALIDAD
561	AA3A 8102	CMPA	#02H	O DE EL CONTENIDO DE DICHA LOCALIDAD.
562	AA3C 2720	BEO	INIX	SI, SALTA A INIX1.
563	AA3E B60105	LDA	OUTSW	
564	AA41 8104	CMPA	#04H	EL CONTADOR DE DATOS
565	AA43 270E	BEO	ET2	ES = 4, SI, REINICIALIZA.
566	AA45 8DA8D0	JSR	GUYDES	NO, GUARDA EL DATO Y LO DESPLETEGA EN ESTA
567	AA48 7C0105	INC	OUTSW	RUTINA E INCREMENTA EL CONTADOR DE DATOS.
568	AA4B 20D5	BRA	ET1	
569	AA4D 7F0105	DESCON	CLR	OUTSW
570	AA50 7EAB3D	JMP	DESCO2	LIMPIA BANDERA Y SALTA A DESPLEGAR
571	AA53 BDAABC	ET2	JSR	INIX1
572	AA56 CE00D0	LDI	#1MBEG	CONTENIDO.
573	AA59 7F0105	CLR	OUTSW	INICIALIZA BANDERAS
574	AA5C 20C4	BRA	ET1	Y COMIENZA OTRA VEZ.
575	AA5E 7EAB5B	INIX	JMP	INIX1
576				
577	AA61 BDAABC	DECLOC	JSR	INIX1
578	AA64 CE00D0	LDI	#1MBEG	INICIALIZA BANDERAS.
579	AA67 3C	PSHI		
580	AA68 DEDD	LDI	INBEG	DECREMENTA LA LOCALIDAD DADA
581	AA6A 09	DEI		LA ALMACENA Y DESPLETEGA.
582	AA6B DFDD	STI	INBEG	
583	AA6D 3B	PUL1		
584	AA6E 20DD	BRA	DESCON	SALTA A DESPLEGAR EL CONTENIDO.
585				
586	AA70 BDAABC	INCLDC	JSR	INIX1
587	AA73 CE00D0	LDI	#1MBEG	INICIALIZA BANDERAS.
588	AA76 3C	PSHI		
589	AA77 DEDD	LDI	INBEG	INCREMENTA LA LOCALIDAD
590	AA79 0B	INI		
591	AA7A DFDD	STI	INBEG	Y LA GUARDA
592	AA7C 3B	PUL1		
593	AA7D 20CE	BRA	DESCON	SALTA A DESPLEGARLA.
594				
595	AA7F B60104	FINCOM	LDA	VFLAG
596	AA82 2602	BNE	NOFIN	NO TERMINA SI VFLAG<0
597	AA84 6D	SEC		VFLAG INDICA SI SE MODIFICA CONTENIDO
598	AA85 39	RIS		O LA DIRECCION
599	AA86 7F0104	NOFIN	CLR	VFLAG
600	AA89 7EAA1C	JMP	CONTEN	REGRESA AL INICIO DEL COMANDO.
601				
602				
603				
604				
605				
606				
607	AA8C 3C	INIX	FSHI	
608	AA8D CE90D0	LDI	#D1G3	X AFUNTA AL CONTENIZO DEL DESPLEGADO
609	AA90 DF80	STX	ISEG0	(D1G1TO 1)
610	AA92 3B	PUL1		
611	AA93 39	RIS		

```

612
613 AA94 3C          INI2 PSHI
61  AA95 B60104     LDA  VFLAG
615 AA98 B105     CMPA #05H
616 AA9A 2707     BEQ  INI4
617 AA9C CE900E     LDI  #D167  X APUNTA AL DIGITO 7 DEL DESPLEGADO
618 AA9F DF80     INI3 STX  XSEG0
619 AAA1 38       PULX
620 AAA2 39       RTS
621 AAA3 CE900C     INI4 LDI  #D165  X APUNTA AL DIGITO 6 DEL DESPLEGADO
622 AAA6 20F7     BRA  INI3
623
624 AAB8 3C          INI2 PSHI
625 AAAB CE900C     LDI  #D165  X APUNTA AL DIGITO 5 DEL DESPLEGADO
626 AAAC DF80     STX  XSEG0
627 AAAE 38       PULX
628 AAAF 39       RTS
629
630
631
632
633
634
635
636 AAB0 B60105     GUYDES LDA  OUTSW
637 AAB3 B100     CMPA #00H  SI CONTADOR DE DATOS ESTA EN 0
638 AAB5 2604     SNE  ET3
639 AAB7 6F00     CLR  0,X  LIMPIA LA LOCALIDAD DONDE X
640 AAB9 6F01     CLR  1,X  APUNTA.
641 AAB8 B0AB0F     ETS  JSR  ACOM0 SALTA A RUTINAS DE CORRIMIENTO
642 AABE B0AB14     JSR  ACOM1 DE DATOS E INICIALIZACION.
643 AAC1 B0AABC     JSR  INI1
644 AAC4 EC00     DISLOC LDD  0,X  CARGA EL ACUMULADOR 0 CON EL CONTENIDO
645 AAC6 B0AACA     JSR  DESOF DE LA DIRECCION APUNTADA POR X PARA
646 AAC9 39       RTS  DESPLEGARLO MEDIANTE LA RUTINA DESOF.
647
648 AAC4 37       DESOF PSHB
649 AACB 16       TAG
650 AACD B0AADA     JSR  DESOF1 DESPLIEGA PRIMERO A DEL ACUMULADOR 0
651 AACF 33       PULB  (BYTE ALTO DE LA DIRECCION)
652 AAD0 B0AADA     JSR  DESOF1 DESPLIEGA B DEL ACUMULADOR 0
653 AAD3 39       RTS  (BYTE BAJO DE LA DIRECCION)
654
655
656 AAD4 D7EC     DESOF1 STB  TEMP  GUARDA EL BYTE A DESPLEGAR.
657 AAD6 C4F0     ANDB #0F0H  AL BYTE LO DIVIDE EN DOS. (NIBLE ALTO Y BAJO)
658 AAD8 B0AB2A     JSR  ACOM2 DESPLAZA EL NIBLE 4 VECES HACIA LA DERECHA.
659 AAD6 B0AAE6     JSR  CONH7 OBTIENE SU EQUIVALENTE EN 7 SEGMENTOS Y LO
660 AADE D6EC     LDB  TEMP  DESPLIEGA.
661 AAEO C40F     ANDB #0FH
662 AAEE B0AAE6     JSR  CONH7 OBTIENE EL EQUIVALENTE DEL SIGUIENTE Y LO
663 AAES 39       RTS  DESPLIEGA.
664
665
666
667

```

```

668
669
670 AAE6 3C          CONH7 PSHX
671 AA E7 CEFED0   LDX          #TABCON      X APUNTA AL INICIO DE LA TABLA DE
672 AAEA DFE2       CCONV ST1     STRT1      EQUIVALENCIAS DE MEJA A 7 SEGMENTOS.
673 AAEC CAE0       DRB          #OECH       AL DATO HEJA LE SUMA EO PARA OBTENER
674 AAEE D1E3       CMPB        STRTX+1     EL NUMERO CORRECTO POR COMPARACION.
675 AAFO 2712       BEQ         DESPLI      SI ES IGUAL OBTIENE SU EQUIVALENTE
676 AAF2 08        INX         Y LO DESPLIEGA EN EL DESPLIEGUE CO-
677 AAF3 BCFF0     CPX         #FITACO     RRESPONDIENTE A DONDE APUNTA X .
678 AAF6 26F2       BNE        CCONV      CONTINUA COMPARANDO SI NO HAY UN EN-
679 AAFB BDA9AC     JSR        JSR        ERROR
680 AAFB BDA9A5     JSR        JSR        TIME1      SI NO LO HUBO INDICA ERROR Y REGRESA
681 AA FE BDA9AE     JSR        JSR        TIME2
682 AB01 00        SEC
683 AB02 38        PULX
684 AB03 39        RTS
685 AB04 E600     DESPLI LDB    0,I
686 AB06 DEB0     LDX      ISEGO      EFECTUA EL DESPLIEGUE DEL DATO
687 AB08 E700     STB      0,X        DONDE APUNTA X .
688 AB0A 7C00B1   INC      ISEGO+1    INCREMENTA X (APUNTADOR DE DESPLIEGUE).
689 AB0D 38        PULX
690 AB0E 39        RTS
691
692 AB0F 58        ACOM0 ASLB
693 AB10 58        ASLB
694 AB11 58        ASLB
695 AB12 58        ASLB
696 AB13 39        RTS
697
698 AB14 58        ACOM1 ASLB          EL DATO DESDE TECLADO ES INTRODUCIDO
699 AB15 6901     ROL      1,X        POR DESPLAZAMIENTOS HACIA LA IZQUIERDA
700 AB17 6900     ROL      0,X        TANTO AL DATO COMO AL CONTENIDO DE LA
701 AB19 58        ASLB              LOCALIDAD DONDE SE QUIERE GUARDAR ESE DATO
702 AB1A 6901     ROL      1,X        SIEMPRE APUNTADA POR X.
703 AB1C 6900     ROL      0,X        (INTRODUCE DOS BYTES).
704 AB1E 58        ASLB
705 AB1F 6901     ROL      1,X
706 AB21 6900     ROL      0,X
707 AB23 58        ASLB
708 AB24 6901     ROL      1,X
709 AB26 6900     ROL      0,X
710 AB28 0C        CLC
711 AB29 39        RTS
712
713 AB2A 54        ACOM2 LSRB          4 DESPLAZAMIENTOS HACIA LA IZQUIERDA
714 AB2B 54        LSRB
715 AB2C 54        LSRB
716 AB2D 54        LSRB
717 AB2E 39        RTS
718
719 AB2F 58        ACOM3 ASLB          LO MISMO QUE ACOM1, SOLO QUE PARA
720 AB30 6900     ROL      0,X        UN BYTE SOLAMENTE.
721 AB32 56        ASLB
722 AB33 6900     ROL      0,X
723 AB35 58        ASLB

```



```

724 AB36 6900      ROL  0,X
725 AB38 58        ASLB
726 AB39 6900      ROL  0,X
727 AB3B 0C        CLC
728 AB3C 39        RTS
729
730 AB3D BDAAC4     DESCO2 JSR  DISLOC  SALTA A Rutina PARA DESPLIEGUE DE LOCALIDAD.
731 AB40 BDD        DESCO1 LDX  IMBEG   X CONTIENE UNA DIRECCION
732 AB42 E600       LDB  0,X        CARGA EL CONTENIDO DE ESA DIRECCION
733 AB44 BDA994     JSR  IM12       INICIALIZA APUNTADORES
734 AB47 BDAAD4     JSR  DESOF1     SALTA A DESPLEGAR
735 AB4A BDA994     JSR  IM12
736 AB4D 8602       LDA  #02H      ACTUALIZA VFLAG PARA INDICAR QUE SE DESPLEGA-
737 AB4F 870104     STA  VFLAG     RA SOLO UN BYTE (CONTENIDO DE UNA LOCALIDAD).
738 AB52 7F0105     SALTO CLR  OUTSW LIMPIA CONTADOR DE DATOS
739 AB55 7EAA22     SALT1 JMP  ET1  SALTA A CAPTURAR DEL TECLADO LAS MODIFICACIONES
740 AB58 B60105     INI11 LDA  OUTSW A ESA LOCALIDAD.
741 AB5B 8102       CMPA #02H     LIMPIA LA ENTRADA DE DATOS A SOLAMENTE UN BYTE
742 AB5D 2708       BEQ  ET4      (DOS NUMEROS DESDE TECLADO Y LOS GUARDA
743 AB5F 8D8B6C     JSR  GUYDE1   SI ES MAYOR QUE DOS SE REINICIA Y ENTRA EN UN
744 AB62 7C0105     INC  OUTSW   CICLO DE CAPTURA.
745 AB65 20EE       BRA  SALT1
746 AB68 BDA994     ET4 JSR  IM12  REINICIO
747 AB6A 20E6       BRA  SALTO
748
749
750
751
752
753
754
755 AB6C DEDD       GUYDE1 LDZ  IMBEG  X CONTIENE UNA DIRECCION
756 AB6E B60105     GUYDE2 LDA  OUTSW SI CONTADOR DE DATOS ES CERO
757 AB71 8100       CMPA #00H     LIMPIA EL CONTENIDO DE ESA LOCALIDAD
758 AB73 2602       BNE  ET5
759 AB75 8F00       CLR  0,X
760 AB77 BDB0F      ETS JSR  ACOMO  SI NO ESTA LIMPIA, GUARDA EL
761 AB7A BDA82F     JSR  ACOM3    NUMERO DE TECLADO
762 AB7D E600       DISLO1 LDB  0,X  LO CAPTURA Y LO DESPLIEGA
763 AB7F BDA994     JSR  IM12
764 AB82 BDAAD4     JSR  DESOF1
765 AB85 39        RTS
766
767
768
769
770
771
772
773
774
775 AB86 7F0105     OFS CLR  OUTSW
776 AB89 7F0104     CLR  VFLAG   LIMPIA BANDERAS A UTILIZAR
777 AB8C 0C        CLC
778 AB8D BDA96C     JSR  LIMPDI  LIMPIA DESPLIEGUE
779 AB90 BDA827     JSR  LILOC  LIMPIA INEND, INEND+1
780 AB93 CC3E02     LDD  #3E02H  DESPLIEGA "B"

```

```

#####
!
!   ESTA Rutina ES PARECIDA A GUYDES SOLO QUE DESPLIEGA
!   DOS NUMEROS DESDE TECLADO Y LOS GUARDA.
!
#####

```

```

#####
!
!   COMANDO B, PARA CALCULAR UN SALTO RELATIVO
!   DANDO DIR1 Y DIR2 POR TECLADO.
!
#####

```

780	AB96 BDA97A	JSR	LIMPDS	
781	AB99 BDAABC	JSR	INITI	INICIALIZA
782	AB9C CE000D	LDI	#IMBEG	X APUNTA A LA DIRECCION IMBEG
783	AB9F BDAACE	JSR	DIR1	DESPLIEGA 'DIR1'
784	ABA2 DF02	COMIE1	STI	XSEG1 GUARDA X
785	ABAA BDA935	CONT	JSR	LETECO ESPERA DIRECCIONES POR TECLADO
786	ABA7 C112	CMPB	#12H	
787	ABA9 2739	BEQ	INLOC	SALTA A ESPERAR LA SIGUIENTE DIRECCION
788	ABAB C111	CMPB	#11H	
789	ABAD 2732	BEQ	EJECUI	EJECUTA EL COMANDO
790	ABAF C110	CMPB	#10H	
791	ABB1 2772	BEQ	FINCD1	ABORTA O TERMINA EL COMANDO
792	ABB3 B60105	LDA	OUTSW	
793	ABBB B104	CMPA	#04H	EL CONTADOR DE DATOS IGUAL A 4 ?
794	ABBB 270E	BEQ	LIMOUT	SI, INICIALIZA.
795	ABBA C510	BITB	#10H	DESCARGA HEXAS MAYOR QUE F
796	ABBC 26E4	BNE	COMIE1	
797	ABBE C40F	ANDB	#0FH	FILTRA EL DATO
798	ABCO BDAAB0	JSR	GUYDES	SALTA A GUARDARLO Y DESPLEGARLO
799	ABC3 7E0105	INC	OUTSW	INCREMENTA CONTADOR DE DATOS.
800	ABC6 20DC	BRA	CONT	REGRESA
801				
802	ABCB 7F0105	LIMOUT	CLR	OUTSW INICIALIZA APUNTAADOR DE DATOS
803	ABCB CE900A	LDI	#D1G3	APUNTA ISEGO A DIGITO 1
804	ABCE DF80	STI	XSEG0	
805	ABD0 DE82	LDI	XSEG1	
806	ABD2 8C00DE	CPX	#IMBEG+1	VE SI SE TRATA DE IMBEG O IMEND
807	ABD5 2E05	BGT	INIT2	Y X APUNTA A UNO DE ESOS VALORES
808	ABD7 CE000D	LDI	#IMBEG	
809	ABDA 20C6	BRA	COMIE1	
810	ABDC CE00DF	INIT2	LDI	#IMEND
811	ABDF 20C1	BRA	COMIE1	
812				
813	ABE1 7EABF4	EJECUI	JMP	EJECUI EJECUTA COMANDO
814				
815	ABE4 7F0105	INLOC	CLR	OUTSW INICIALIZA CONTADOR
816	ABE7 BDAACE	JSR	DIR2	DESPLIEGA 'DIR 2'
817	ABEA CE900A	LDI	#D1G3	X APUNTA A INICIO DE DESPLIEGUE
818	ABED DF80	STI	XSEG0	
819	ABEF CE00DF	LDI	#IMEND	X INDICA DONDE ESTARA DIR 2
820	ABF2 20AE	BRA	COMIE1	
821				
822	ABF4 BCDF	EJECUI	LDD	IMEND INICIA CALCULO DEL SALTO
823	ABF6 B30001	SUBD	#01H	RESTA A IMEND CON 1
824	ABF9 930D	SUBD	IMBEG	RESTA IMEND-IMBEG
825	ABFB C17F	CMPB	#7FH	
826	ABFD 220E	BHI	VER	SI RESULTA >#7F VERIFICA SI EL SALTO ES
827	ABFF 40	TSTA		NEGATIVO, LUEGO PRUEBA QUE EL SALTO SE A POSITIVO
828	AC00 270F	BEQ	DL	SI SALTA DL
829	AC02 BDA94C	ERRDES	JSR	ERROR
830	AC05 BDA9A5	JSR	TIME1	ERROR Y SALE
831	AC08 BDA96C	JSR	LIMFD1	
832	AC0B 2618	ERR	FINCD1	
833	AC0D 81FF	VER	CMPA	#0FFH PRUEBA QUE EL SALTO SEA NEGATIVO
834	AC0F 26F1	BNE	ERRDES	NO COINCIDE, MARCA ERROR
835	AC11 D7EC	OX	STB	TEMP SI COINCIDE. => OX

```

836 AC13 2EDD          LDY  IMBEG
837 AC15 E700          STB  0,X  ALMACENA EL RESULTADO DEL SALTO EN LA LOCALIDAD
83... AC17 CE900E       LDX  #D167 INDICADA POR IMBEG
839 AC1A DF80          STX  XSEGO X APUNTA A DESPLEGADO DE DATOS
840 AC1C 37           PSNB
841 AC10 B0A96C        JSR  LIMP01 LIMPIA DESPLEGADO
842 AC20 33           PULB
843 AC21 B0AAD4        JSR  DESOF1 DESPLIEGA EL RESULTADO
844 AC24 39           RTS
845 AC25 0D           FINCO1 SEC  PONE EL CARRY Y TERMINA EL COMANDO
846 AC26 39           RTS
847
848
849
850
851
852
853 AC27 7F00DF       LJLOC CLR  IMEND  LIMPIA ESTAS LOCALIDADES
854 AC2A 7F00E0       CLR  IMEND+1
855 AC2B 39           RTS
856
857 AC2E 37           DIR1 PSNB
858 AC2F CC7A20       LDD  #7A20H  DESPLIEGA 'DIR1'
859 AC32 F0900A       STD  D163
860 AC35 CC0A60       LDD  #0A60H
861 AC3B F0900C       STD  D163
862 AC3B 33           PULB
863 AC3C 39           RTS
864
865 AC30 37           DIR2 PSNB
866 AC3E CC7A20       LDD  #7A20H  DESPLIEGA 'DIR2'
867 AC41 F0900A       STD  D163
868 AC44 CC0ADA       LDD  #0ADAH
869 AC47 F0900C       STD  D163
870 AC4A 33           PULB
871 AC4B 39           RTS
872
873
874
875
876
877
878
879
880 AC4C 7F0105       NOV  CLR  OUTSW  LIMPIA BANDERAS A USAR
881 AC4F 7F0104       CLR  VFLAG
882 AC52 0C           CLC
883 AC53 B0A96C        JSR  LIMP01 LIMPIA DESPLEGADO
884 AC56 B0AD23        JSR  LIL0C1 LIMPIA DIR1,DIR2 Y DIR3 (LOCALIDADES)
885 AC59 CC9C02       LDD  #9C02H  DESPLIEGA 'C'
886 AC5C B0A97A       JSR  LIMP03 LIMPIA EXHIBIDORES EXCEPTO DIGITOS 1 Y 2
887 AC5F B0AC6A       JSR  LEEYYA SALTA A SUBROUTINA DECAPTURA DE DIR1,DIR2
888 AC62 2503         BCS  FINCO2 Y DIR3.ESI REGRESA CON ACARREO ADEPTA.
889 AC64 7EACF#       JNF  EJECU3 SALTA A EJECUTAR EL COMANDO.
890 AC67 7EAD0B       FINCO2 JMP  FINC2  TERMINA.
891

```

```

092
093
094
095
096
097
098 AC6A 0C          LEEYA CLC
099 AC6B 8DABBC      JSR  INTI    INICIALIZA
100 AC6E CE00DD      LDX  #1MBEG I APUNTA A LOCALIDAD DONDE SE GUARDA DIR1
101 AC71 8DACC2E     JSR  DIR1
102 AC74 DF82        COMIE2 STX  ISEGI
103 AC76 8DA935      CONTI JSR  LETECO LEE TECLADO
104 AC79 C112        CMFB #12H
105 AC7B 2744        BEQ  INLOC1 SALTA A PEDIR OTRA DIRECCION
106 AC7D C111        CMFB #11H
107 AC7F 2718        BEQ  EJECU2  REGRESA A SUBRRUTINA PARA EJECUTAR COMANDO
108 AC81 C110        CMFB #10H
109 AC83 2715        BEQ  FINCOO ABORTA COMANDO PONIENDO CARRY=1
110 AC85 8B0105      LDA  OUTSW
111 AC88 8104        CMFA #04H  CONTADOR DE DASTOS = 47
112 AC8A 2712        BEQ  LIOUT  SI. SALTA A INICIALIZARLO
113 AC8C C510        BITB #10H  RECHAZA NUMEROS JF
114 AC8E 26E4        BNE  COMIE2
115 AC90 C40F        ANDB #0FH  FILTRA EL DATO TECLADO.
116 AC92 8DAB80      JSR  GUYDES  LO GUARDA Y DESPLIEGA
117 AC95 7C0105      INC  OUTSW  INCREMENTA CONTADOR
118 AC9B 20DC        BRA  CONTI
119
120 AC9A 0D          FINCOO SEC  TERMINA COMANDO CON CARRY = 1
121 AC9E 39          RTS
122 AC9C 0C          EJECU2 CLC  FINALIZA COMANDO CON CARRY=0
123 AC9D 3F          RTS
124 AC9E 7F0105      LIOUT CLR  OUTSW  INICIALIZA APUNTADORES
125 ACA1 CE906A      LDX  #D1B3  DEPENDIENDO DE DONDE ESTEN
126 ACA4 DF80        STX  ISEGI  AFUNTANDO
127 ACAB DE82        LDX  ISEGI
128 ACAB 8C00DE      CPX  #1MBEG+1
129 ACAB 2E05        BGT  INI13
130 ACAD CE00DD      LDX  #1MBEG
131 ACB0 20C2        BRA  COMIE2
132 ACB2 8C00E0      INI13 CPX  #1MBEG+3
133 ACB5 2E05        BGT  INI14
134 ACB7 CE00DF      LDX  #1MEN3
135 ACBA 20B8        BRA  COMIE2
136
137 ACBC CE00E8      INI14 LDX  #FNTR  I APUNTA DONDE ESTA DIR3
138 ACBF 20E3        BRA  COMIE2
139
140 ACC1 7F0105      INLOC1 CLR  OUTSW
141 ACC4 CE906A      LDX  #D1B3  INICIALIZA AFUNTADORES
142 ACC7 DF80        STX  ISEGI  DEPENDIENDO DE DONDE ESTEN AFUNTANDO
143 ACC9 E8E1        LDX  ISEGI
144 ACCB 8C00DE      CPX  #1MBEG+3
145 ACCE 270C        BEQ  CAR+1
146 ACDD 8C00EF      CPX  #1MEN3
147 ACDD 270F        BEQ  CAR+1

```

948	ACD5 8C00EB	CPX	#PNTR	
949	ACD8 2712	BEQ	CAM13	
951	ACDA 2010	BRA	CAM13	
951				
952	ACDC B0AC3D	CAM11	JSR	DIR2 DESPLIEGA DIR2
953	ACDF CE00DF	LDX	#IMEND	X APUNTA A LA LOCALIDAD DONDE SE GUARDA DIR2
954	ACE2 2090	COM12	BRA	COMIE2
955	ACE4 B0AD2F	CAM12	JSR	DIR3 DESPLIEGA DIR3
956	ACE7 CE00EB	LDX	#PNTR	X APUNTA A LA LOCALIDAD DONDE SE GUARDA DIR3
957	ACEA 208B	BRA	COMIE2	
958	ACEC B0AC2E	CAM13	JSR	DIR1 DESPLIEGA DIR1
959	ACEF CE00DB	LDI	#IMBEG	X APUNTA A LA LOCALIDAD DONDE SE GUARDA DIR1
960	ACF2 20EE	BRA	COMI2	
961				
962	ACF4 2512	EJECU3	BRS	FINC2 SI CARRY=1 TERMINA COMANDO
963	ACF6 DCEB	LDD	PNTR	EJECUTA EL COMANDO VALIDANDO PRIMERO
964	ACFB 93DB	SUBD	IMBEG	QUE DIR3 NO ESTE DENTRO DEL BLOQUE
965	ACFA 2B0E	BLT	EJECU4	DADO POR DIR1 Y DIR2
966	ACFC DCEB	LDD	PNTR	
967	ACFE 93DF	SUBD	IMEND	
968	AD00 2E0B	BBT	EJECU4	
969	AD02 B0A94C	JSR	ERROR	
970	AD05 B0A9A5	JSR	TIME1	
971	AD08 0D	FINC2	SEC	
972	AD09 39	RIS		
973				
974	AD0A B0A96C	EJECU4	JSR	LIMPD1 LIMPIA EL DESPLIEGO
975	AD0D DE0D	LDI	IMBEG	X TIENE DIR1
976	AD0F 09	DEX		
977	AD10 0B	MOVER	INI	
978	AD11 A600	LDA	O,X	CARGA CON EL CONTENIDO DE DIR1
979	AD13 3C	PSHI		
980	AD14 DEEB	LDI	PNTR	X TIENE DIR3
981	AD16 A700	STA	O,X	ALMACENA DONDE APUNTA 1
982	AD18 0B	JMX		INCREMENTA LOCALIDAD
983	AD19 DFEB	STX	PNTR	Y LA GUARDA EN PNTR
984	AD1B 3B	PUL1		
985	AD1C 9CDF	CPX	IMEND	COMPARA DIR1 CON DIR2
986	AD1E 26F0	BNE	MOVER	SI SON IGUALES TERMINA
987	AD20 7EB013	JMP	BEME	
988				
989				
990				
991				
992				
993				
994	AD23 CE00EB	LLOCI	LDI	#PNTR +1
995	AD26 6F00	SIGUE	CLR	O,X LIMPIA LOCALIDADES DESDE WAITT HASTA
996	AD2B 09	DEX		PNTR + 1
997	AD29 BC00BC	CPX	#WAITT+1	
998	AD2C 26FB	BNE	SIGUE	
999	AD2E 39	RIS		
1000				
1001	AD2F 37	DIR3	PSHB	
1002	AD30 CC7A20	LDD	#7A20H	DESPLIEGA DIR3
1003	AD33 FD900A	STD	DIR3	

```

1004 AD36 CCOAF2      LDB  #OAF2H
1005 AD39 FD900C      STD  D165
1006 AD3C 33          PULB
1007 AD3D 39          RTS
1008
1009
1010
1011
1012
1013
1014
1015 AD3E 7F0105      REGS CLR  OUTSM  LIMPIA CONTADOR DE DATOS
1016 AD41 BDA96C      JSR  LIMP01  LIMPIA DESPLIEGUE
1017 AD44 CC7A02      LDD  #7A02H  DESPLIEGA 'D-'
1018 AD47 BDA97A      JSR  LIMP03
1019 AD4A CE900A      LDX  #D163  X APUNTA A INICIO DE DESPLIEGUE
1020 AD4D DF80          STI  XSEGO
1021 AD4F BDAE6B      DESPC JSR  DIFPC  DESPLIEGA 'PC'
1022 AD52 7F0104      DESPC CLR  VFLA3
1023 AD55 7F00E5      CLR  NEXTX+1
1024 AD58 CE00EE      LDX  #SAVSTX X APUNTA A LA LOCALIDAD DONDE SE EN-
1025 AD5B DFB2          DESPC1 STI  XSE61  CUENTA LA PILA
1026 AD5D BDAEC4      JSR  DISLOC  DESPLIEGA EL CONTENIDO
1027 AD60 BDAE47      JSR  INIC3   INICIALIZA
1028 AD63 7F0105      CLR  OUTSM
1029 AD66 6DA935      CONT2 JSR  LETECO ESPERA EL COMANDO QUE CONTINUA
1030 AD69 C113         CNPB  #13H   A DESPLEGAR
1031 AD6B 2725         BEQ  DECRE6 DESPLIEGA EL REGISTRO ANTERIOR
1032 AD6D C112         CNPB  #12H
1033 AD6F 2735         BEQ  DESRE6 DESPLIEGA EL REGISTRO POSTERIOR
1034 AD71 C110         CNPB  #10H
1035 AD73 272F         BEQ  FINRE0 ABORTA
1036 AD75 C510         BITB #10H
1037 AD77 26E0         BNE  CONT2
1038 AD79 860105      LDB  OUTSM  EL CONTADOR DE DATOS=47
1039 AD7C 8104         CMA  #04H
1040 AD7E 270A         BEQ  LIMR00 SI, REINICIALIZA.
1041 AD80 C40F         NINX1 ANDB #0FH NO. FILTRA EL DATO
1042 AD82 BDA9B0      JSR  GUYDES  GUARDALO Y DESPLIEGALO
1043 AD85 7C0105      JNC  OUTSM  INCREMENTA EL CONTADOR
1044 AD8B 20DC        BRA  CONT2  REGRESA
1045
1046 AD8E 7F0105      LIMR0 CLR  OUTSM
1047 AD90 BDAE47      JSR  INIC3  INICIALIZA
1048 AD92 20EE        BRA  NINX1
1049
1050 AD94 96E5         DECRE6 LDA  NEXTX+1
1051 AD97 270B         BEQ  EVIER  DESPLIEGA EL REGISTRO ANTERIOR
1052 AD99 7A00E5      DEC  NEXTX+1
1053 AD9B 7A00E3      DEC  NEXTX+1
1054 AD9E 200E        BRA  DESRE0
1055 ADA0 B604         EVIEF LDA  #04H
1056 ADA2 97E3        STA  NEXTX+1
1057 ADA4 2A0E        BRA  DESRE0
1058
1059 ADAA 0D          FINRE0 SEC  FIN

```

1060	ADAS 39	FINRE1	RTS		
1062	ADA6 7C00E5	DESREG	INC	NEXTI+1	
1063	ADA9 7C00E5		INC	NEXTI+1	DESPLIEGA EL REGISTRO POSTERIOR
1064	ADAC B6E5	DESREG	LOB	NEXTI+1	
1065	ADAE CE8E1A		LDI	#TABRUI	X APUNTA A UNA TABLA DE RUTINAS
1066	ADB1 3A		ABI		QUE INDICAN CUAL REGISTRO DESPLEGAR
1067	ADB2 EE00		LDX	0,X	
1068	ADB4 6E00		JMP	0,X	
1069					
1070	ADB6 7F00E5	RECCLA	CLR	NEXTI+1	
1071	ADB9 20EB		BRA	DESREG	RECICLA EL DESPLIEGUE
1072					
1073	ADB8 7F0105	DESI	CLR	OUTSW	
1074	ADB8 7F0104		CLR	VFLAG	
1075	ADC1 7C0104		INC	VFLAG	
1076	ADCA BDAE7F		JSR	DISI3	DEPLIEGA EL REGISTRO 1
1077	ADC7 BDAE47		JSR	INIC3	
1078	ADCA 7EAD5B		JMP	DESPL1	
1079					
1080	ADCO CE00F2	DESACA	LDX	#SAVSTA*4	
1081	ADD0 BDAE63		JSR	INIC6	
1082	ADD3 BDAE72		JSR	DISACA	DESPLIEGA EL ACUMULADOR A
1083	ADD6 E600	DEACB1	LD6	0,X	DESPLIEGA EL ACUMULADOR B
1084	ADD8 D7EC		STB	TEMP	
1085	ADD8 7C0105		INC	OUTSW	
1086	ADD0 BDAAB4	CONET3	JSR	DESOF1	
1087	ADE0 B605		LDA	#05H	
1088	ADE2 670104		STA	VFLAG	
1089	ADE5 7F0105	CONET2	CLR	OUTSW	
1090	ADE8 BDA935	CONET1	JSR	LETECO	
1091	ADE9 C110		CMPB	#12H	DESPLIEGA Y ESPERA MODIFICACION
1092	ADE2 27B5		REQ	FINREQ	
1093	ADE7 C112		CMPB	#12H	
1094	ADF1 27B3		BEQ	DESREG	DESPLIEGA SIGUIENTE REGISTRO
1095	ADF3 C113		CMPB	#13H	
1096	ADF5 279B		BEQ	DECFE5	DESPLIEGA EL REGISTRO ANTERIOR
1097	ADF7 B60105		LDA	OUTSW	
1098	ADFA B102		CMPA	#02H	CONTADOR=4
1099	ADFC 270E		BEQ	LIRAI	SI, INICIALIZALO
1100	ADFE C510		BITB	#10H	
1101	AE00 26E3		BNE	CONET2	RECHAZA # E > F
1102	AE02 C40F	CONETO	ANDB	#7FH	FILTRA EL DATO
1103	AE04 BDB8AE		JSR	GU1DE2	GUARDA Y DESPLIEGA
1104	AE07 7C0105		INC	OUTSW	
1105	AE0A 20DC		BRA	CONET1	REGRESA
1106	AE0C 7F0105	LIRAI	CLR	OUTSW	REINICIA
1107	AE0F BDAE43		JSR	INIC6	
1108	AE12 20EE		BRA	CONETO	
1109					
1110	AE14 CE00F3	DEACB0	LDI	#SAVSTA*5	DESPLIEGA REGISTRO B
1111	AE17 7F0105		CLR	OUTSW	
1112	AE1C BDAE66		JSR	DISAC6	
1113	AE1D BDAE63		JSR	INIC6	
1114	AE20 7EAD66		JMP	DEACB1	
1115					

1116	AE23 CE00F4	DESCCR	LDX	#SAVSTK+6	DESPLIEGA EL REGISTRO DE
1117	AE26 7F0103	CLR	GUTSM		CODIGO DE CONDICION
1118	AE29 8DAEBB	JSR	DISCCR		USANDO LD UTILIZADO PARA
1119	AE2C 8DAE63	JSR	INIC6		DESPLIEGAR A
1120	AE2F 7EAD06	JMP	DEACB1		
1121					
1122	AE32 7F0103	DESSP	CLR	GUTSM	
1123	AE35 8DAE90	JSR	DISSP		DESPLIEGA EL APUNTADOR DE PILA
1124	AE38 7F0104	CLR	VFLAG		USANDO LD UTILIZADO PARA
1125	AE3B 7C0104	INC	VFLAG		DESPLIEGAR 1 O EL PC
1126	AE3E 7C0104	INC	VFLAG		
1127	AE41 8DAE47	JSR	INIC3		
1128	AE44 7EAD58	JMP	DESPE1		
1129					
1130					
1131					
1132					
1133					
1134					
1135	AE47 CE900A	INIC3	LDI	#D163	
1136	AE4A DF80	STI	XSEB0		X APUNTA AL INICIO DEL DESPLEGADO
1137	AE4C 860104	LDA	VFLAG		
1138	AE4F 8161	CMFA	#01H		DEPENDIENDO DEL ESTADO DE VFLAG
1139	AE51 270B	BEQ	INIC4		REINICIALIZA TODO
1140	AE53 8162	CMFA	#02H		
1141	AE55 270B	BEQ	INIC3		
1142	AE57 CE00EE	LDC	#SAVSTX		
1143	AE5A 39	RTS			
1144	AE5B CE00F0	INIC4	LDI	#SAVSTL+2	
1145	AE5E 39	RTS			
1146	AE5F CE00F3	INIC5	LDI	#SAVSTK+7	
1147	AE62 39	RTS			
1148					
1149	AE63 3C	INIC6	PSHI		
1150	AE64 CE900C	LDR	#D165		X APUNTA HACIA EL AREA DE DESPLEGADO PARA DATOS
1151	AE67 DF80	STI	XSEB0		
1152	AE69 38	PULI			
1153	AE6A 39	RTS			
1154					
1155	AE6B CCCE9C	DISPC	LDD	#0C9CH	
1156	AE6E F0900E	DISPC	STD	D167	
1157	AE71 39	RTS			
1158					
1159	AE72 CC00EE	DISACB	LDD	#0CEEH	DESPLIEGUE DE A
1160	AE75 F0930E	DISAB1	STD	D167	
1161	AE78 B7900A	STA	D163		
1162	AE7B B7900B	STA	D164		
1163	AE7E 39	RTS			
1164					
1165	AE7F CC0C2A	DIS1X	LDD	#0C2AH	
1166	AE82 F0900E	DIS1I	STD	D167	
1167	AE85 39	RTS			
1168					
1169	AE86 CC003E	DISACP	LDD	#003EH	
1170	AE89 20EA	STA	DISAB1		DESPLIEGUE DE 'B'
1171					


```

1172 AEBB CC9C9C      DISCCR LDD 09C9CH  DESPLIEGUE DE 'CC'
1173 AEBE 20F2        BRA      DIS11
1174
1175 AE9D CC86CE      DISSP  LDD 00B6CEH
1176 AE93 20D9        BRA      DISPC0  DESPLIEGUE DE 'SP'
1177
1178
1179
1180
1181
1182
1183 AE95 7F0105      BKP  CLR  OUTSW
1184 AE9B 860100      LDA  BRKFLG
1185 AE9B 260C        BNE  NOBOR
1186 AE9D 7F0100      INIIO CLR  BRKFLG
1187 AEAO 7F00FD      CLR  BKADR
1188 AEA3 7F00FE      CLR  BKADR+1  INICIALIZA 'LOCKS'
1189 AEA6 7F00FF      CLR  OFCODE
1190 AE99 80A96C      NOBOR JSR  LIMPDI  LIMPIA DESPLEGADO
1191 AEAC CCF0C2      LDD  WFC02H  DESPLIEGA '0-'
1192 AEAF 8D997A      JSR  LIMP03
1193 AEB2 CE900A      LDX  #D163   I APUNTA A INICIO DE DESPLIEGUE
1194 AEB5 0F80        STX  #SE80
1195 AEB7 CE00FD      LDX  #BKADR  I CONTIENE LA DIRECCION DONDE SE INSERTARA
1196 AEB8 8D9935      LEBKP JSR  LETECO  EL PUNTO DE RUPTURA
1197 AEBD C113        CMPB  #13H
1198 AEBF 273C        BEQ  BORRKP  BORRA EL PUNTO DE RUPTURA
1199 AEC1 C111        CMPB  #11H
1200 AEC3 2721        BEQ  DESBIP  DESPLIEGA LA LOCALIDAD DONDE SE DESPLEGUE UN
1201 AEC5 C110        CMPB  #10H  PUNTO DE RUPTURA
1202 AEC7 2754        BEQ  ABOBKP  ABORTA.
1203 AEC9 C510        BITB  #10H
1204 AECB 26ED        BNE  LEBKP  RECHAZA 's' >F
1205 AECD C40F      CAPSTE ANDB #0FH  FILTRA EL DATO
1206 AECF 860105      LDA  OUTSW
1207 AED2 8104        CMPA  #04H  CONTADOR=?
1208 AED4 270B        BEQ  INIOUT
1209 AED6 8DAA80      JSR  GUYDES  GUARDA Y DESPLIEGA EL DATO
1210 AED9 7C0105      INC  OUTSW  INCREMENTA EL CONTADOR
1211 AEDC 20DC        BRA  LEBKP  REGRESA
1212
1213 AEDE 7F0105      INIOUT CLR  OUTSW  INICIALIZA
1214 AEE1 8DAF1F      JSR  INIC7
1215 AEE4 20E7        BRA  CAPSTE
1216
1217 AEE6 0EFD      DESBKP LDI  BKADR  I CONTIENE LA DIRECCION DE RUPTURA
1218 AEEB 270E        BEQ  BKPNUL  SI ES NULO, LO DESFLIEGA Y ESPERA UNO
1219 AEEA 7C0100      INC  BRKFLG  PONE LA BANDERA DE PUNTO DE RUPTURA
1220 AEDD A600        LDA  0,1    REEMPLAZA EL CODIGO EN MEMORIA POR
1221 AEEF 97FF        STA  OFCODE  EL CODIGO DE RUPTURA, ALMACENANDOLO EN
1222 AEF1 863F        LBA  #3FH   LA DIRECCION QUE APUNTA 1.
1223 AEF3 A700        STA  0,1
1224 AEF5 8DAF1F      JSR  INIC7
1225 AEF8 8DACC4      BKPNUL JSR  DISLOC  DESPLIEGA EL PUNTO DE RUPTURA
1226 AEFB 20BD        BRA  LEBKP
1227

```

```

1228 AF0D B60100      BORBKP LDA  BRKFLG
1229 AF0E 2709        BEQ  DEBPNU  BORRA EL PUNTO DE RUPTURA
1230 AF0E DEF0        LDI  BKADR  SI LA BANDERA BRKFLG <0>
1231 AF04 7F0100      CLR  BRKFLG  SUBSTITUYENDO 3F POR EL CODIGO DE OPERACION
1232 AF07 96FF        LDA  DPCODE
1233 AF09 A700        STA  0,X
1234 AF0B BDAF1F      DEBPNU JSR  INIC7
1235 AF0E 7F00F0      CLR  BKADR
1236 AF11 7F00FE      CLR  BKADR+1  LIMPIA LA DIRECCON DEL 3F
1237 AF14 BDAAC4      JSR  DISLOC  LO DESPLIEGA
1238 AF17 9686        LDA  BANGO
1239 AF19 2603        BNE  REGAGO
1240 AF1B 2080        BRA  L'1110
1241
1242 AF1D 00          ABOBKP SEC          FIN
1243 AF1E 39          REGAGO RTS
1244
1245
1246 =====
1247 | SUBROUTINAS |
1248 | |
1249 | ===== |
1250 AF1F CE900A      INIC7 LDI  #DIG3
1251 AF22 DF80        STI  ISEGO
1252 AF24 CE00FD      LDI  #BKADR
1253 AF27 39          RTS
1254
1255
1256 =====
1257 | COMANDO E. EJECUTA UN PROGRAMA A PARTIR DE LA |
1258 | DIRECCION DADA POR TECLADO. |
1259 | |
1260 | ===== |
1261 AF28 7F0105      EJE  CLR  OUTSW
1262 AF2B BDA96C      JSR  LIMP01  LIMPIA DESPLEGADO
1263 AF2E CC9E02      LOD  #9E02H  DESPLIEGA E-
1264 AF31 9786        STA  BANGO  ACTIVA LA BANDERA BANGO.
1265 AF33 BDA97A      JSR  LIMP03
1266 AF36 CE900A      LDI  #DIG3
1267 AF39 DF80        STI  ISEGO  I APUNTA A DESPLEGADO
1268 AF3B CE00E8      LDI  #PNTR  I APUNTA A DIRECCION DE EJECUCION
1269 AF3E BDA935      LEDIR JSR  LETECO  LEE EL TECLADO.
1270 AF41 C110      CNPB #10H
1271 AF43 2721      BEQ  ABOEJ  ABORTA CON TECLA SHIFT
1272 AF45 C111      CNPB #11H
1273 AF47 271F      BEQ  EJEBO  EJECUTA EL COMANDO
1274 AF49 C516      BITB #10H
1275 AF4B 26F1      BNE  LEDIR  RECHAZA # 's'F
1276 AF4D C40F      CAPTE ANDB #0FH  FILTRA DATO
1277 AF4F B60105      LDA  OUTSW
1278 AF52 B104      CNPA #04H  CONTADOR=4?
1279 AF54 2706      BEQ  IOUT  SI. INICIALIZA
1280 AF56 BDA9B0      JSR  EYDES  GUARDA Y DESPLIEGA EL DATO
1281 AF59 7C0105      INC  OUTSW
1282 AF5C 20E0      BNA  LEDIR  REGRESA
1283 AF5E 7F0105      IOUT CLR  OUTSW

```

```

1284 AF61 80AF88 JSR INCB INICIALIZA
1285 AF64 20E7 BRA CAPTE
129 AF66 00 ABDEJ SEC
1267 AF67 39 RTS
1288
1289 AF68 7F0103 EJEB0 CLR EXONE LIMPIA LA BANDERA EXONE
1290 AF68 0EE8 LDX PNTR CARGA LA DIRECCION DE INICIO DE FIE-
1291 AF6D DFEE STX SAVSTK CUCION DEL PROGRAMA SALVANDOLA EN
1292 AF6F 80AF73 JSR DIS60 SAVSTK, DESPLIEGA 'CorrE'
1293 AF72 7EA439 JMP ARMSTK PREPARA LA EJECUCION ARMANDO LOS REGISTROS.
1294
1295 |-----|
1296 | |
1297 | SUBROUTINAS |
1298 | |
1299 |-----|
1300 AF75 CC9C3A DIS60 LDD #09C3AH
1301 AF78 FD900A STD D163 DESPLIEGA CorrE
1302 AF78 CC080A LDD #0808AH
1303 AF7E FD900C STD D165
1304 AF81 CC9E00 LDD #9E00H
1305 AF84 FD900E STD D167
1306 AF87 39 RTS
1307
1308 AF88 CE900A INCB LDX #D163 INICIALIZA.
1309 AF8D DF80 STX ISEB0
1310 AF8D CE80E8 LDX #PNTR
1311 AF90 39 RTS
1312
1313 |-----|
1314 | |
1315 | CORRIDA POR PASOS TECLA "INC", PULSADA DESDE EL |
1316 | EL PROMPT DE USUARIO "--". |
1317 | |
1318 |-----|
1319 AF91 CE0001 UNPASO LDX #01H
1320 AF94 FF0101 STX NTRACE INTRODUCE 01 EN NTRACE QUE INDICA
1321 AF97 7C0103 INC EXONE EL # DE PASOS DE EJECUCION. ACTI-
1322 AF9A 8660 LDA #060H VANDO LA BANDERA EXONE
1323 AF9C 9787 STA BANTRA
1324 AF9E 7EA439 JMP ARMSTK ARMA EL AREA DE REGISTROS
1325
1326 |-----|
1327 | |
1328 | COMANDO F. PROGRAMACION DE LA EPROM DEL MC68701 |
1329 | CONEXION DE Vpp MANUALMENTE (POR INTERRUPTOR). |
1330 | |
1331 |-----|
1332 AFAL 39 FIPGM RTS
1333 AFA2 7F0104 PGMIC CLR VFLAG LIMPIA BANDERAS
1334 AFA3 7F0088 CLR BANTOT
1335 AFAB 80A96C JSR LIMPDI LIMPIA DESPLEGADO
1336 AFAB CC8E02 LDD #8E02H
1337 AFAC 80A97A JSR LIMP03 DESPLIEGA F-
1338 AFB1 CEEFEA LDI #N4.91
1339 AFB4 DFDB STI WAIT CARGA TIEMPO DE PROGRAMACION

```

```

1340 AFB6 0C          CLC
1341 AFB7 B0AC6A     JSR LEEZYA   LEE DIR1, DIR2 Y DIR3
1342 AFB8 25E5     BCS FIPGM   SI SE ABORTO COMANDO TERMINA.
1343 AFB9 DEEB     LDI PNTR    CARGA DIR3.
1344 AFB9 BCF000     CPI #0F000H
1345 AFC1 200E     BLT FIFBA
1346 AFC3 BDAFFA     JSR CHEC
1347 AFC6 240D     BCC PGM100  SI EPROM NO ESTA BLANCA
1348 AFCB BDA9A5     JSR TIME1
1349 AFCB BDA9A6     JSR LIMPDI
1350 AFCE B0B04A     JSR SIG07   ENVIA MENSAJE SIG07, PARA SOBREScribir.
1351 AFD1 C101     CMPB #01H
1352 AFD3 26CC     BNE FIPGM
1353 AFD5 B0B05F     FGM100 JSR DISPR0
1354 AFD8 7F008B     CLR BANT01
1355 AFD8 7EA731     JMP PATEC
1356
1357 AFDE BDAFE7     VppTEC JSR VPPP
1358 AFE1 BDA925     JSR LETECO
1359 AFE4 0101     CMPA #01H
1360 AFE6 39       RTS
1361
1362 AFE7 CC7CCE     VPPP LDD #7CCEN  DESPLIEGA Vpp7
1363 AFEA FD900A     STD D163
1364 AFED CCCECA     LDD #0CCECAH
1365 AFF0 FD900C     STD D165
1366 AFF3 CC0000     LDD #00H
1367 AFF6 FD900E     STD D167
1368 AFF9 39       RTS
1369
1370
1371
1372
1373
=====
|
|
| SUBRUTINAS
|
|
=====
1374 AFFA 0C          CHEC CLC
1375 AFFB CCF8B6     VER0 LDD #0FF8BH  ACTIVA LA EPROM DEL MICRO PARA LECTURA
1376 AF9E 9714     STA ECC3R
1377 B000 D7EC     STB TEMP
1378 B002 DEEB     LDI PNTR
1379 B004 09       DEI
1380 B005 0B     CHEC1 INI
1381 B006 270B     BEQ CHEC2   SI LLEGO A LA DIR FINAL SALTA A CHEC2
1382 B008 E600     LDB 0,1
1383 B00A C100     CMPB #00H   COMPARA VALORES
1384 B00C 2619     BNE CRACK   SI NO SON IGUALES MARCA ERROR Y ABORTA
1385 B00E 20F5     BRA CHEC1   SI SON IGUALES CONTINUA.
1386 B010 7F0104     CHEC2 CLR VFLAG  AL TERMINAR OK
1387 B013 CC3E20     BENE LDD #3E20H
1388 B016 FD900A     STD D163   DESPLIEGA 'BIEN'
1389 B019 CC9E2A     LDD #9E2AH
1390 B01C FD900C     STD D165
1391 B01F CE0000     LDD #0000H
1392 B022 FD900E     STD D167
1393 B025 0C          CLC
1394 B026 39       RTS
1395 B027 CC8E02     CRACK LDD #8E02H  DESPLIEGA F-CH-B.

```

```

1396 B02A FD900A      STD  D1G3      FALLA DE CHECK BLANK.
1397 B02D CC9C6E      LDD  #9C6EH
1398 B030 FD900C      STD  D1G5
1399 B033 CC023E      LDD  #023EH
1400 B036 FD900E      STD  D1G7
1401 B039 BDA9A5      JSR  TIME1
1402 B03C 0D          SEC
1403 B03D 39          RTS
1404
1405 B03E C6B2        VPPA? LDB  #82H      Vpp=21V
1406 B040 F79110      STB  PAPI3
1407 B043 39          RTS
1408
1409 B044 C690        VPPB? LDB  #90H
1410 B046 F79110      STB  PAPI3      VPP=0V
1411 B049 39          RTS
1412
1413 B04A CC9CFC      S1G0? LDD  #9CFEH
1414 B04D FD900A      STD  D1G3
1415 B050 CC2A1E      LDD  #2A1EH
1416 B053 FD900C      STD  D1E5
1417 B056 C6CA      LDB  #0CAH
1418 B05B F7900E      STAB D1G7
1419 B05B BDA933      JSR  LETECO
1420 B05E 39          RTS
1421
1422 B05F CCCE00      DISPRO LDD  #0CE00H #0CE0AH
1423 B062 FD900A      STD  D1G3      DESPLIEGA 'P'
1424 B065 39          TERFIN RTS
1425
1426
1427
1428
1429
1430
1431
1432 B066 7F0105      VERIF CLR  OUTSW     LIMPIA CONTADOR
1433 B069 BDA96C      JSR  LIMP01         LIMPIA DESPLEGADO
1434 B06C CC6002      LDD  #602H         DESPLIEGA 1-
1435 B06F BDA97A      JSR  LIMP03
1436 B072 B0AC6A      JSR  LEEZYA        SALTA A RUTINA DE LECTURA DE DIPL.DIR2 Y DIR3
1437 B075 25EE      BCS  TERFIN        ABORTA SI REGRESA CON ACAFRE0
1438 B077 7EAB59      VERIF2 JMP  VF#2    SALTA A VERIFICACION
1439
1440
1441
1442
1443
1444
1445
1446 B07A 7F0105      CHECO CLR  OUTSW     LIMPIA CONTADOR
1447 B07D BDA96C      JSR  LIMP01         LIMPIA DESPLEGADO
1448 B080 C0D092      LDD  #0D092H      DESPLIEGA 2-
1449 B083 BDA97A      JSR  LIMP03
1450 B086 C0D090      LDD  #0D090H      DESPLIEGA 3: LA EPRGM DE LA MCU ES DE
1451 B089 FD900A      STD  D1G3         2# o 4#

```

```

1452 B0BC CC3A00          LDG  #3A00H
1453 B0BF FD900C          STD  D163
1454 B092 CC66CA          LDD  #66CAH
1455 B095 FD900E          STD  D167
1456 B098 0D4935          LDMC JSR  LELECO      ESPERA DEL TECLADO UN 2K=EPR0M 2K
1457 B09B C104          CMPB #04H          UN 4K=EPR0M 4K (PARA EL CASO DEL 68701-04)
1458 B09D 260B          BNE  U2
1459 B09F CEF000          LDI  #0F000H      ES DE 4K
1460 B0A2 DFEB          U2X  STX  PNTR
1461 B0A4 7E4FFB          JMP  VER0
1462 B0A7 C102          U2  CMPB #02H
1463 B0A9 2605          BNE  SALIR
1464 B0AB CEF800          LDI  #0F800H      ES DE 2K
1465 B0AE 20F2          BRA  U2K
1466 B0B0 C110          SALIR CMPB #10H
1467 B0B2 26E4          BNE  LDMC
1468 B0B4 00          SEC          ABORTA
1469 B0B5 3F          RTS

1470
1471
1472
1473
1474
1475
1476
1477 B0B6 7F00B8          FGEFR CLR  BANTDT
1478 B0B9 7F0103          CLR  EIONE
1479 B0BC 7F0105          CLR  OUTSW
1480 B0BF 7F00B9          CLR  AUX
1481 B0C2 7F0104          CLR  VFLAG      LIMPIA BANCERAS A UTILIZAR
1482 B0C5 CE04CC          LD+  #04CCH      CARGA TIEMPO DE RETARDO
1483 B0C8 DF0B          STX  #A111      DE 1ms
1484 B0CA B0A96C          JSR  LIMP01      LIMPIA DESPLEGADO
1485 B0CD CCF202          LDD  #0F202H      DESPLIEGA '3'
1486 B0D0 B0497A          JSR  LIMP03
1487 B0D3 B0B549          CHDSSW JSR  LESM      LEE ESTADO DE INTERRUPTORES DE
1488 B0D6 B1F8          CMFA #0FBH      SELECCION DE EPROM.
1489 B0D8 2FF9          REG  CHDSSW
1490 B0DA B1F0          CMFA #0F0H
1491 B0DC 2718          BEG  TMS160      SELECCION DE TMS2716
1492 B0DE B1EB          CMFA #0EBH
1493 B0E0 271A          BEG  A2716      SELECCION DE 2716
1494 B0E2 B1E8          CMFA #0DBH
1495 B0E4 270A          BEG  A732      SELECCION DE 2732
1496 B0E6 B1B8          CMFA #0BBH
1497 B0E8 2709          REG  A12764      SELECCION DE 2764
1498 B0EA B176          CMFA #76H
1499 B0EC 2708          BEG  A1276      SELECCION DE 27128
1500 B0EE 26E3          BRA  CHDSSW      REGRESA SI NO HUBO SELECCION
1501
1502 B0F0 7EB44E          A732 JMP  A2722
1503 B0F3 7EB455          A12764 JMP  A2764
1504 B0F6 7EB409          TMS160 JMP  TMS16
1505 B0F9 7EB466          A1276 JMP  A27128
1506
1507 B0FC 7F00B7          #2716 CLR  #A47FA
    
```

1508	B0FF 7F0103	CLR	EXONE	LIMPIA BANDERAS
1509	B102 B0B5A7	JSR	DIS16	DESPLIEGA '2716'
1511	B105 BDA935	JSR	LETECO	DA TIEMPO A DESPLEGAR Y ESPERA COMIENZO
1511	B108 C110	CMPB	#10H	
1512	B10A 276A	BEG	F3N	
1513	B10C 8607	CONJ2	LDA #07H	
1514	B10E B79000	STA	PAP11	CE=0 DE=PGH=1
1515	B111 9686	LDA	BANG0	
1516	B113 8108	CMPA	#008H	
1517	B115 2708	BEG	LA32	
1518	B117 CC058B	LDD	#058BH	
1519	B11A B79112	STA	PBP13	VCC=5V
1520	B11D F79110	STB	PAP13	VPP=5V
1521	B120 2009	BRA	LA16	
1522	B122 CC0590	LA32	LDD #0590H	
1523	B125 B79112	STA	PBP13	
1524	B128 F79110	STB	PAP13	
1525	B12B CE04CC	LA16	LDI #04CCH	CARGA TIEMPO DE RETARDO
1526	B12E DFDB	STX	WAITT	DE 1ms
1527	B130 7F008A	CLR	AUX1	
1528	B133 B0B4B2	JSR	CHECF	CHECA QUE LA EPROM ESTE BLANCA
1529	B136 2407	BCC	DTVEZ	NO ESTA BLANCA,ENTONCES ABORTA
1530	B138 B0B04A	JSR	S160?	
1531	B13B C110	CMPB	#10H	PERGUNTA SI SOBRESERIBRE
1532	B13D 2737	BEG	F3N	NO, FIN.
1533	B13F BDA9EB	DTVEZ	JSR P1A30	VPP=VCC=0V
1534	B142 CC0000	BUI	LDD #0	LIMPIA EXHIBIDORES.
1535	B145 F0900E	STD	D167	
1536	B148 B0AC6A	JSR	LEE1YA	SI LIMPIA EXHIBIDORES, LEE DIR1, DIR2, DIR3.
1537	B14B 2515	BCS	FIN	TERMINA SI SE ABORTO
1538	B14D B0B554	JSR	VALIDI	VALIDA LAS DIRECCIONES DADAS
1539	B150 2519	BCS	F2N	
1540	B152 B0B43D	JSR	SADAT	SALIDA DE DATOS
1541	B155 B0B05F	JSR	DISFR0	DESPLIEGA 'PROG'
1542	B158 B0B549	JSR	LESW	
1543	B15B 8108	CMPA	#008H	
1544	B15D 2708	BEG	LA32	SALTA SI ES 2732
1545	B15F B0B242	JSR	ALFIN	COMIENZA LA PROGRAMACION.
1546	B162 0C	FIN	CLC	NO, TERMINA CON CARRY LIMP10=0K
1547	B163 BDA9EB	JSR	P1A30	
1548	B166 39	RTS		
1549				
1550	B167 B017	LA32	BSR ALPST	SALTA AL ALGORITMO DE PROGRAMACION
1551	B169 20F7	BRA	FIN	STANDARD PARA LA 2732.
1552				
1553	B166 7F008A	F2N	CLR AUX1	
1554	B16E BDA94C	JSR	ERR0R	
1555	B171 BDA9A5	JSR	TIME1	RETARDO DE TIEMPO
1556	B174 20EC	BRA	FIN	
1557				
1558	B176 0D	F3N	SEC	
1559	B177 39	RTS		
1560				
1561				
1562				
1563				

 4
 4 RUTINA DE PROGRAMACION PARA LA 2732
 4 PROGRAMACION STANDARD.

```

1564
1565
1566 B178 DEEB      POIN  LDX  PNTR
1567 B17A 3C        PSHX
1568 B178 DEEA      LDX  TENPA
1569 B17D 3C        PSHX
1570 B17E 2021     BRA  OLOC
1571 B180 8607     ALPST LDA  #07H  CE=DE+PGR=1
1572 B182 879090   STA  PAPI1
1573 B185 CEEFEA   LDX  #W4.9J
1574 B188 DFDB     STX  WAITT  RETARDO DE 50ms.
1575 B18A BDB43D   JSR  SAGAT
1576 B18D BDB439   JSR  VOLTA  CONECTA Vcc=5V Y Vpp
1577 B190 BDA9AE   JSR  TIMEZ  CON RETARDO PARA ESTABILIZAR
1578 B193 DEDD     LDX  1MBEG
1579 B195 3C       PSHX
1580 B196 7D008B   TST  BANTOT
1581 B199 26DD     BNE  POIN
1582 B19B DEDF     LDX  1MEMD
1583 B19D 3C       PSHX
1584 B19E DEEB     LDX  PNTR
1585 B1A0 3C       PSHX
1586 B1A1 7D008B   OLOC TST  BANTOT
1587 B1A4 2705     BEQ  POIN1
1588 B1A6 CE00EA   LDX  1TEMPA
1589 B1A9 2003     BRA  POIN2
1590 B1AB CE00EB   POIN1 LDX  #PNTR
1591 B1AE EC00     POIN2 LDD  0,I
1592 B1B0 879006   STA  FBP1Z  ENVIA DIRECCION
1593 B1B3 F79004   STB  FAP1Z
1594 B1B6 01       NOP
1595 B1B7 DEDD     SIGRR LDX  1MSEG
1596 B1B9 01       NOP
1597 B1BA A600     SIGR1 LDA  0,I  LEE DATO A GRABAR
1598 B1BC 01       NOP
1599 B1BD 7D008B   TST  BANTOT
1600 B1C0 271C     BEQ  DLOCA
1601 B1C2 81FF     CMPA #0FFH
1602 B1C4 2735     BEQ  NGRA
1603 B1C6 BDBE00   JSR  SCROLL DESPLIEGA DIRECCION PROGRAMADOSE.
1604 B1C9 2024     BRA  ACU111
1605 B1CF 7D008B   OLOC TST  BANTOT
1606 B1CE 2707     BEQ  POIN3
1607 B1D0 DEEA     LDX  TENPA  INCREMENTA DIRECCION DE EPROM
1608 B1D2 0E       INX
1609 B1D3 DFEA     STX  TENPA
1610 B1D5 20CA     BRA  OLOC
1611 B1D7 DEEB     POIN3 LDX  PNTR
1612 B1D9 08       INX  INCREMENTA DIRECCION DE EPROM
1613 B1DA DFEB     STX  PNTR
1614 B1DC 20C3     BRA  OLOC
1615 B1DE 81FF     DLOCA CMPA #0FFH
1616 B1E0 2719     BEQ  NGRA
1617 B1E2 3C       PSHX
1618 B1E3 3C       PSHX
1619 B1E4 EDA63B   JSR  INIZ

```



```

1620 B1E7 CE00E8      LDX  #PNTR
1621 B1EA BDAA04      JSR  DISLOC  DESPLIEGA LOCALIDAD PROGRAMANDOSE
1622 B1ED 32          PULA
1623 B1EE 38          PULX
1624 B1EF B79002      ACUTII STA  PBP11  ENVIA DATO
1625 B1F2 BDB3CC      PIMSE JSR  SELCE  ENVIA PULSO DE PGM, CE=1
1626 B1F5 BDB640      JSR  RETPRO  RETARDO DE 50ms
1627 B1F8 BDB3B7      JSR  CEPGM   DESACTIVA PULSO DE PROGRAMACION.
1628 B1F9 08          NGRA  INX    INCREMENTA IMBEG
1629 B1FC DFDD      STX  IMBEG  GUARDA IMBEG
1630 B1FE 7D00B8      TST  BANTOT
1631 B201 2706      BEQ  POJMS
1632 B203 9CE6      CPX  PNTR   COMPARA CON ULTIMA LOCALIDAD.
1633 B205 2FC4      BLE  DLOC
1634 B207 2006      BRA  QUIME
1635 B209 9C0F      POJMS CPX  IMEND  COMPARA CON ULTIMA LOCALIDAD.
1636 B20B 2FBE      BLE  DLOC
1637 B20D 2000      BRA  QUIME
1638 B20F BD49E8      QUIME JSR  PIA30  Vcc=Vpp=0V PARA 2732 Vpp=0V
1639 B212 BD49AE      JSR  TIME2  RETARDO PARA ESTABILIZAR LAS FUENTES.
1640 B215 7F00BA      CLR  AUX1
1641 B218 38          SAVOMA PULX
1642 B219 7D00B8      TST  BANTOT
1643 B21C 2706      BEQ  POJMS6
1644 B21E DFEA      STX  TENPA
1645 B220 38          PULX
1646 B221 DFE8      STX  PNTR
1647 B223 38          PULX
1648 B224 DFDD      STX  IMBEG
1649 B226 2006      BRA  FIIM
1650 B228 DFE8      POJMS STX  PNTR
1651 B22A 38          PULX
1652 B22B CDFD      STX  IMEND
1653 B22D 38          PULX
1654 B22E DFFD      STX  IMBEG
1655 B230 0C          FIIM  CLC
1656 B231 7D00BA      TST  AUX1
1657 B234 2603      BNE  ETUTTI
1658 B236 BDB655      JSR  CHPGDK
1659 B239 3F          ETUTTI RTS
1660
1661
1662
1663
1664
1665
1666 B23A DEEB      *****
1667 B23C 3C          POJN  LDX  PNTR
1668 B23D DEEA      PSHX
1669 B23F 3C          LDX  TENPA
1670 B240 2019      PSHX
1671 B242 B607      BRA  DTLOC
1672 B244 B79000      ALPIN LDA  #07H  CE=0E=PGM=1
1673 B247 BDB3B9      STA  PAPI1
1674 B24A BDB3AE      JSR  VOLTA  CONECTA VCC=6.1 V VPP
1675 B24D DEDD      JSR  TIME2  CON RETARDO PARA ESTABILIZAR.
1676 B24F DEDD      LDI  IMBEG

```

1676	B24F 3C	PSHX		
1677	B250 7D008B	TST	BANTOT	
1678	B253 26E5	BNE	POIN	
1679	B255 DEDF	LDX	TMEND	
1680	B257 3C	PSHX		
1681	B25B DEEB	LDI	PNTR	
1682	B25A 3C	PSHX		
1683	B25E B0F43D	OTLOC JSR	SADAT	:
1684	B25E CE0000	LDI	#0	:
1685	B261 DF82	STI	XSEGI	>> PARA FORMAR PULSO DE SOBREPRO-
1686	B263 B60C	LDA	#3	: GRAMACION. (3X ns)
1687	B265 7E7	STA	BBLX	/
1688	B267 7D008B	TST	BANTOT	
1689	B26A 2705	BEQ	POIN1	
1690	B26C CE00EA	LDI	STEMPA	
1691	B26F 2003	BRA	POIN2	
1692	B271 CE00EB	POIN1 LDI	PNTR	
1693	B274 ECG0	POIN2 LDD	0,X	
1694	B276 B79006	STA	PBP12	ENVIA DIRECCION
1695	B279 F79004	STB	PAP12	
1696	B27C 01	NOP		
1697	B27D DE0D	SIGRA LDI	IMBEG	
1698	B27F 01	NOP		
1699	B280 A600	SIGRA1 LDA	0,X	
1700	B282 01	NOP		
1701	B283 7D008B	TST	BANTOT	
1702	B286 271C	BEQ	DELOCA	
1703	B28B B1FF	CMPA	#0FFH	
1704	B28A 2767	BEQ	NOGRA	
1705	B28C B0B800	JSR	SCROLL	DESPLIEGA DIRECCION PROGRAMANDOSE
1706	B28F 2024	BRA	AQUIII	
1707	B291 7D008B	OTLOC TST	BANTOT	
1708	B294 2707	BEQ	FDIWS	
1709	B296 DEEA	LDI	TEMPA	INCREMENTA DIR DE EPROM.
1710	B298 0B	INX		
1711	B299 DFEA	STX	TEMPA	
1712	B29B 20BE	BRA	OTLOC	
1713	B29D DEEB	POIN3 LDI	PNTR	
1714	B29F 0E	INX		
1715	B2A0 DFE8	STX	PNTR	
1716	B2A2 20B7	BRA	OTLOC	
1717	B2A4 B1FF	DELOCA CMPA	#0FFH	
1718	B2A6 274B	BEQ	NOGRA	
1719	B2AB 3C	PSHX		
1720	B2A9 36	PSHA		
1721	B2AA B6AAAE	JSR	INIZ	
1722	B2AD CE00EB	LDI	PNTR	
1723	B2B0 B6AAAC	JSR	DISLOC	DESPLIEGA DIRECCION PROGRAMANDOSE
1724	B2B3 32	PULA		
1725	B2B4 38	PULX		
1726	B2B5 B79002	AQUIII STA	PBP11	ENVIA DATO
1727	B2B8 B0B3CC	PIMS JSR	SELCE	ENVIA PULSO DE FGH. CE = 1
1728	B2BB 3C	PSHX		GUARDA IMBEG.
1729	B2BC DEB2	LDI	XSEGI	
1730	B2BE B0B640	JSR	RE1PRO	RETARDO DE 1 ns.
1731	B2C1 0A	INX		

1732	B2C2 DF82	STX	XSEGI	
1733	B2C4 BC001E	CPX	#30	
1734	B2C7 2745	BEQ	VEBIT	
1735	B2C9 B0B3B7	JSR	CEPGM	DESACTIVA PULSO DE PROGRAMACION.
1736	B2CC B0B470	JSR	CELEC	CE=DE=0 PARA LECTURA.
1737	B2CF 01	NOP		
1738	B2D0 01	NOP		
1739	B2D1 01	NOP		
1740	B2D2 01	NOP		
1741	B2D3 F69002	LDB	PBPI1	
1742	B2D6 11	CBA		
1743	B2D7 262E	BNE	PIasc	
1744	B2D9 B0B43D	POVPG JSR	SADAT	PREPARA PULSO 31 ns.
1745	B2DC B79002	STA	PBPI1	ENVIA DATO
1746	B2DF B0B3CC	JSR	SELCE	ENVIA PULSO DE PROG.
1747	B2E2 DE82	PSPG LDX	XSEGI	
1748	B2E4 B0B640	PIUTEM JSR	RETPRO	
1749	B2E7 09	DEX		RETARDO DE 31 ns.
1750	B2E8 26FA	BNE	PIUTEM	
1751	B2EA 7A00E7	DEC	BBLX	
1752	B2ED 26F3	BNE	PSPG	
1753	B2EF B0B3B7	JSR	CEPGM	DESACTIVA PULSO DE PROGRAMACION.
1754	B2F2 3B	PULI		OBTIENE IMREG.
1755	B2F3 0B	MOGRA INX		INCREMENTA IMREG.
1756	B2F4 DFDD	STX	IMREG	GUARDA
1757	B2F6 7000BB	TST	BANTDT	
1758	B2F9 2706	BEQ	POINS	
1759	B2FB 9CEB	CPX	PATR	
1760	B2FD 2F92	BLE	OTLOC	CONTINUA SI NO ES ULTIMA LOCALIDAD.
1761	B2FF 2020	BRA	QUIMER	
1762	B301 9CDF	POINS CPX	IMEND	
1763	B303 2F8C	BLE	OTLOC	CONTINUA SI NO ES ULTIMA LOCALIDAD.
1764	B305 201A	BRA	QUIMER	
1765	B307 36	PIasc PULI		RECUPERA IMREG
1766	B308 B0B43D	JSR	SADAT	PREPARA SALIDAZ DE DATOS POR PIA1.
1767	B30B 7E6260	JMP	SIGRA1	SIGUE GRABANDO LOCALIDAD.
1768	B30E B0B3B7	VEBIT JSR	CEPGM	
1769	B311 B0B470	JSR	CELEC	CE=DE=0
1770	B314 01	NOP		
1771	B315 01	NOP		
1772	B316 01	NOP		
1773	B317 01	NOP		
1774	B318 F69002	LDB	PBPI1	VERIFICA DATO GRABADO
1775	B31B 11	CBA		
1776	B31C 262E	BNE	FIINE	NO OK, TERMINA
1777	B31E 7E82D9	JMP	FOVPG	SI 01, PULSO DE 31 ns.
1778	B321 B0B4EB	QUIMER JSR	PIA30	Vccc=Vpp=0V PARA 2732 Vpp=0V
1779	B324 B0B4AE	JSR	TIMEZ	RETARDO FRA ESTABILIZAR FUENTES
1780	B327 7F00BA	CLR	AUX1	
1781	B32A 2E	SAYONG PULI		RECUPERA APUNTAADORES
1782	B32B 7000BB	TST	BANTDT	
1783	B32E 2706	BEQ	FOINS	
1784	B330 DFEA	STX	TEMPA	
1785	B332 36	PULI		
1786	B333 DFEB	STX	PATR	
1787	B335 36	PULI		

```

1788 B336 DFDD      STI  IMREG
1789 B338 2006      BRA  FIIN
1790 B33A DFEB      FOIN6 STI  PNTR
1791 B33C 38        PUL1
1792 B33D DFDF      STI  IMENG
1793 B33F 38        PUL1
1794 B340 DFDD      STX  IMREG
1795 B342 0C        FIIN  CLC
1796 B343 7D008A   TST  AUX1
1797 B346 2603      BNE  ETUTTO
1798 B348 B0B659   JSR  CHPGDK      CHECA GRABACION
1799 B34F 39        ETUTTO RTS
1800 B34C 38        FIINE PUL1
1801 B34D 7C008A   INC  AUX1
1802 B350 BDA9EB   JSR  PIA30      Vpp=Vcc=0V
1803 B353 7D008B   TST  BANTOT
1804 B356 270A     BEQ  IMDIRB
1805 B358 DEEA     LDI  TENPA
1806 B35A 08      INX
1807 B35B DFEA     STI  TENPA
1808 B35D B0B611   QUAI JSR  NOGRDA
1809 B360 20CB     BFA  SAYONA
1810 B362 DEEB     IMDIRB LDI  PNTR
1811 B364 08      INX
1812 B365 DFEB     STI  PNTR
1813 B367 20F4     BRA  QUAI
1814
1815
1816
1817
1818
1819
1820
1821 B369 B6B545   VOLTA JSR  LESM
1822 B36C 61EB     VOLTA1 CMPA #0E9H
1823 B36E 2710     BEQ  EP16
1824 B370 8106     CMPA #00B8H
1825 B372 2714     BEQ  EP32
1826 B374 9108     CMPA #06B8H
1827 B376 2730     BEQ  EP64
1828 B378 6178     CMPA #7BH
1829 B37A 272C     BEQ  EP64
1830 B37C B6B43D   SALL JSR  SAGAT
1831 B37F 3F      RTS
1832
1833 B380 CC0E81   EP16 LDI #CE81H
1834 B382 B79000   EP160 STA PAPI1
1835 B386 B79112   STA PAPI3      CE=0  OE=PGM=1
1836 B389 F79116   STB PAPI3      Vcc=6.1V Y Vpp=25V.
1837 B38C 26EE     BRA  SALL
1838
1839 B39E 700103   EP32 TSF  E10NE
1840 B3A1 2610     BNE  OTVOL
1841 B3A3 CC0581   LDI  #05B1H    STANDARD Vcc=5V Vpp=25V.
1842 B3A6 B79112   EP320 STA PAPI3    TIPO A Vcc=5V Vpp=21V.
1843 B3A9 5A02     ORA  #02H      CE=1  OE=1

```

```

1844 B398 B79000 STA PAF11
1845 B39E F79110 STB PAF13
1846 B3A1 20D9 BRA SALL
1847 B3A3 CC05B2 OTRVOL LDD #05B2H
1848 B3A6 20EE BRA EP320
1849
1850 B3AB 7D0103 EP34 TST E:ONE
1851 B3AB 2805 BNE OTRVOL
1852 B3AB CC0EB2 LDD #0EB2H STANDARD Vcc=6.1V Vpp=21V
1853 B3B0 20D1 BRA EP160 TIPO A Vcc=6.1V Vpp=12.5V
1854 B3B2 CC0E64 OTRVOL LDD #0E64H
1855 B3B5 20CC BRA EP160
1856
1857 B3B7 36 CEP6M PSHA
1858 B3BB 9666 LDA BANGD
1859 B3BA 8108 CMFA #0DBH
1860 B3BC 2704 BEG CEP6Z 2732
1861 B3BE 6606 CEP6I LDA #06H 2716, 2764, 27123
1862 B3C0 B79000 CEP6B STA PAF11
1863 B3C3 80442F JSR ENDAT PREPARA PINS PARA LECTURA DE DATOS.
1864 B3C6 32 PULA
1865 B3C7 35 RTS
1866 B3C8 8607 CEP6Z LDA #07H
1867 B3CA 20F4 BRA CEP6G
1868
1869
1870
1871
1872
1873
1874 B3CC 36 SELEE PSHA
1875 B3CD 9666 SELCE1 LDA BANGD
1876 B3CF 81E8 CMFA #0EBH
1877 B3D1 270E BEG EPF16 SE TRATA DE EPROM 2716
1878 B3D3 81D8 CMFA #0DBH
1879 B3D5 2712 BEG EPF32 SE TRATA DE EPROM 2732
1880 B3D7 81E8 CMFA #0EBH
1881 B3D9 2723 BEG EPF64 SE TRATA DE EPROM 2764
1882 B3DB 8178 CMFA #78H
1883 B3DD 771F BEG EPF64
1884 B3DF 20EC BRA SELCE1
1885
1886 B3E1 C607 EPF16 LDB #07H
1887 B3E3 F79000 EPF16G STB PAF11 CE=1, DE=1, Pm=1.
1888 B3E6 0C INEND CUL
1889 B3E7 32 PULA
1890 B3E8 79 RTS
1891
1892 B3E9 C606 EPF32 LDB #06H
1893 B3EB F79000 STB PAF11
1894 B3EE 7D0103 TST E:ONE
1895 B3F1 2607 BNE EPF32b
1896 B3F3 C681 LDB #81H PONE DE NUEVE Vcc=25V
1897 B3F5 F79110 EPF32a STB PAF13
1898 B3F8 20EC BRA INEND
1899 B3FA C682 EPF32b LDB #82H PONE DE NUEVE Vcc=21V

```

```

1900 B3FC 20F7          BRA    EPR32a
1901
1902 B3FE C602          EPR64  LDB    #02H    CE=0, DE=1, FGM=0.
1903 B400 20E1          BRA    EPR160
1904
1905
1906
1907
1908
1909
1910
1911 B402 36           VCLNGR F5HA
1912 B403 B0E54F       JSR    LESW
1913 B406 96B6         LDA    BANGD
1914 B40B B1DE         CMPRA #00B8H    2732
1915 B40E 2613         FNC    DTCEM1
1916 B40E CC0490       DTCEM1 LDC    #0490H
1917 B40F F79110       STB    PAP13    Vpp=5V
1918 B412 B79000       STA    PAP11    CE=DE=1
1919 B415 6675         LCA    #05H
1920 B417 B79112       STA    FBF13    Vcc=5V
1921 B41A B0E42F       DTCEM1 JSR    ENDAT
1922 B41C 22          PUL4
1923 B41E 39          RTS
1924 B41F CC058B       DTCEM1 LDB    #058BH
1925 B421 B79112       STA    PEF12    Vcc=5V
1926 B425 F79110       STB    PAP13    Vpp=5V
1927 B42B 3404         -#64    #04H
1928 B42E B42A B79000  STA    PAP11    CE=0 DE=0
1929 B42E 20E6         BRA    DTCEM1
1930
1931 B42F 7F9003       ENDAT CLR    RCBP1
1932 B432 B600         LCA    #00H
1933 B434 B79102       STA    PBF11    PROGRAMA PUERTO B F/ENTRADA DE DATOS.
1934 B437 B604         LDA    #04H
1935 B439 B79003       STA    RCBP1
1936 B43C 39          RTS
1937
1938
1939
1940
1941
1942
1943
1944
1945
1946
1947
1948
1949
1950
1951 B440 7C00E7       #2732 INC    BANTEA
1952 B450 B0B5BA       JSR    D1532    DESPLIEGA 2732.
1953 B453 B555FC       JSR    ESTEP    ESPERA QUE SE ESPECIFIQUE QUE TIPO DE EPFJM
1954 B456 7E910C       JMP    CON32    SALTA A CHECAR QUE LA FROM ESTE BLANCA
1955

```

```

2012 B4BA B0B470          JSR  CELEC  PONE EL CE Y DE PARA LECTURA.
2013
2014
2015 B4BD C09000          LD1  #00H  CARGA APUNTADOR DE LOCALIDADES A CHECAR
2016 B4C0 05             E3264  DE1  (2716)
2017 B4C1 08             COINX  IN1
2018 B4C2 FF0101          STX  NTRACE
2019 B4C5 FC0101          LDD  NTRACE
2020 B4CB 679006          STA  PBP12
2021 B4CB 679004          ST1  PAF12  COLOCA LA DIRECCION
2022 B4CE 01             NOP
2023 B4CF 01             NOP
2024 B4D0 01             NOP
2025 B4D1 869062          LDA  PBP11  LEE EL DATO DE EPROM
2026 B4D4 7D00B9          TST  AUX
2027 B4D7 2708          BEQ  SIJE1
2028 B4D9 3C             PSHX
2029 B4DA DE84          LD1  IMBEGS
2030 B4DC A700          STA  0.X
2031 B4DE 08             IN4
2032 B4DF DF84          ST1  IMBEGS
2033 B4E1 38             PULX
2034 B4E2 2004          BRA  SIJE2
2035 B4E4 81FF          SIJE1  CMPA  #0FFH  COMPARA CON FF
2036 B4E6 26BC          BNE  SAEPR1  SI NO ES IGUAL MARCA ERROR Y TERMINA
2037 B4E8 60B48B          SIJE2  JSR  COMPI
2038 B4EB 2FD4          BLE  COIN1  SE HA LEIDO TODAS LAS LOCALIDADES?
2039 B4ED 9686          LDA  BANGD  SI TERMINA
2040 B4EF 81DB          CMPA  #0DBH
2041 B4F1 2605          BNE  NDFAN
2042 B4F3 868B          LDA  #8BH
2043 B4F5 87F110          STA  PAF13  Vcc=5V, S/PGM=GV
2044 B4F8 81F0          NDFAN  CMPA  #0F0H
2045 B4FA 2607          SNE  NDFAN
2046 B4FC 664B          LDA  #4BH  S/PGM=1 Vcc=5V TEJAS
2047 B4FE 679110          STA  PAF13
2048 B501 2005          BRA  MOFLE
2049 B503 8607          NDFAN  LDA  #07H
2050 B505 879000          STA  PAF11  CE=DE=1
2051 B508 0C          MOFLE  CLC
2052 B509 7F00B9          CLR  AUX
2053 B50C 39          RTS
2054
2055 B50D 7F9005          PPIAS1 CLR  RCAF2
2056 B510 7F9007          CLR  RCBP2
2057 B513 60FF          LDA  #0FFH
2058 B515 879004          STA  PAF12  PUERTO A PIAZ COMO SALIDAS
2059 B518 879006          STA  PBF12  PUERTO B PIAZ COMO SALIDAS
2060 B51B 6004          LDA  #04H
2061 B51D 879005          STA  RCAF2
2062 B520 879007          STA  RCBP2
2063 B523 6000          LDA  #00H
2064 B525 879004          STA  PAF12  INICIALIZA A CEROS PA
2065 B528 879006          STA  PBF12  INICIALIZA A CEROS PB
2066 B52E 7F900C          PPIAS2 CLR  RCBP1
2067 B53E 7F9001          CLR  RCAF1

```

2068	8531 8607	LDA	#07H	PA0-PA3 DE PIA1 COMO SALIDAS
2069	8533 879000	STA	PAP11	PA4-PA7 DE PIA1 COMO ENTRADAS
2070	8536 8600	LDA	#00H	
2071	8538 879002	PPIA1A STA	FBP11	PUERTO B PIA1 COMO ENTRADA
2072	8538 8604	LDA	#04H	
2073	8538 879003	STA	RCBP1	
2074	8540 879001	STA	RCAP1	ACCESA PA Y PB
2075	8543 8600	LDA	#00H	
2076	8545 879000	STA	PAP11	INICIALIZA PA0-PA2 A CEROS.
2077	8548 3F	RTS		
2078				
2079	8549 808500	LESM JSR	PPIAS1	LEE ESTADO DE INTERRUPTORES
2080	854C 869000	LDA	PAP11	PARA SABER PRESENCIA DEL TIPO DE EPROM
2081	854F 84FB	ANDA	#0FBH	(2716, 2732, 2764 D 27128)
2082	8551 9786	STA	BANG0	
2083	8553 3F	RTS		
2084				
2085	8554 0C0F	VALIDI LDD	IMEND	
2086	8556 9300	SUBD	IMBEG	VALIDA DIR1, DIR2, DIR3
2087	8558 200E	RLT	DISERR	
2088	855A 80B573	JSR	CUAEFR	
2089	855D 2E09	BGT	DISERR	
2090	855F 0CEB	LDD	PMTR	
2091	8561 80B573	JSR	CUAEFR	CHECA QUE TIPO DE EPROM SE TRATA
2092	8564 2E02	BGT	DISERR	
2093	8566 0C	CLC		
2094	8567 3F	RTS		
2095				
2096	8568 8666	DISERR LDA	#66H	
2097	856A 87900F	STA	DIGR	
2098	856D 80A94C	JSR	ERROR	
2099	8570 80A984	JSR	TIMES	ERROR SI LAS DIRECCIONES NO SON VALIDAS
2100	8573 0D	SEC		
2101	8574 3F	RTS		
2102				
2103	8575 36	CUAEFR PSHA		
2104	8576 3F	PSMB		CHECA DE QUE EPROM SE TRATA
2105	8577 9606	SIGI LDA	BANG0	
2106	8579 81F0	CMPA	#0F0H	
2107	857B 2712	BEQ	A16	
2108	857D 81EB	CMPA	#0EBH	
2109	857F 270E	BEQ	A16	2716
2110	8581 81DB	CMPA	#0GBH	
2111	8583 2710	BEQ	A32	2732
2112	8585 81BB	CMPA	#0GBH	
2113	8587 2712	BEQ	A64	2764
2114	8589 817B	CMPA	#7BH	
2115	858B 2714	BEQ	A128	27128
2116	858D 20EB	SRA	SIGE	
2117	858F 33	A16 PULB		
2118	8590 32	PULA		
2119	8591 8307FF	SUBD	#07FFH	RANGO MAXIMO DE DIRECCIONES
2120	8594 39	RTS		
2121	8595 33	A32 PUL6		
2122	8596 32	PULA		
2123	8597 830FFF	SUBD	#0FFFH	RANGO MAXIMO DE DIRECCIONES

2124	B59A 39		RTS	
2125	B59B 33	A64	PULB	
2126	B59C 32		PULA	
2127	B59D B3FFFF		SUBD	B3FFFF RANGO MAXIMO DE DIRECCIONES
2128	B5A0 39		RTS	
2129	B5A1 33	A120	PULB	
2130	B5A2 32		PULA	
2131	B5A3 B3FFFF		SUBD	B3FFFF RANGO MAXIMO DE DIRECCIONES
2132	B5A6 39		RTS	
2133				
2134	B5A7 C0DAE0	DIS16	LDD	#0DAE0H
2135	B5A8 F0900A		STD	D163 DESPLIEGA '2716'
2136	B5AB CC60BE		LDD	#60BEH
2137	B5B0 F0900C		STD	D165
2138	B5B3 CC0002		LDD	#0002H
2139	B5B6 F0900E		STD	D167
2140	B5B9 39		RTS	
2141				
2142	B5BA C0DAE0	DIS32	LDD	#0DAE0H
2143	B5BB F0900A		STD	D163 DESPLIEGA '2732'
2144	B5C0 CCF2DA		LDD	#0F2DAH
2145	B5C3 F0900C		STD	D165
2146	B5C6 CC00EE		LDD	#00EEH
2147	B5C9 F0900E		STD	D167
2148	B5CC 39		RTS	
2149				
2150	B5CD C0DAE0	DIS64	LDD	#0DAE0H
2151	B5D0 F0900A		STD	D163 DESPLIEGA '2764'
2152	B5D3 CC6E66		LDD	#0C66H
2153	B5D6 F0900C		STD	D165
2154	B5D9 CC00EE		LDD	#00EEH
2155	B5DC F0900E		STD	D167
2156	B5DF 39		RTS	
2157				
2158	B5E0 C0DAE0	DIS128	LDD	#0DAE0H
2159	B5E3 F0900A		STD	D163 DESPLIEGA '27128'
2160	B5E6 CC60DA		LDD	#60DAH
2161	B5E9 F0900C		STD	D165
2162	B5EC CCFEEH		LDD	#0FFEEH
2163	B5EF F0900E		STD	D167
2164	B5F2 39		RTS	
2165				
2166	B5F3 60A935	ESTEP	JSR	LETECO
2167	B5F6 110A		CMPB	#0AH
2168	B5F8 2715		REQ	TIPDA
2169	B5FA C000		LDB	#00H
2170	B5FC F7500F		STB	D168
2171	B5FF F70103		TIPDA	STB
2172	B602 C0FFFF		TIME4	LDA
2173	B605 09		CONDEX	DE1
2174	B608 26FD		BME	CONDEX
2175	B60B 39		RTS	
2176				
2177	B609 C0E0D9	TER1	LDA	#F0H
2178	B60C B0A207		JSR	PDATA
2179	B60F 0C		CLC	

TIPO STANDARD SI B=1, Vpp=25V (2732)
Vpp=21V (2764/27128).
SI B=0, Vpp=21V (2732), Vpp=12.5V (2764/27128).

RETARDO DE TIEMPO.

DESPLIEGA EN PANTALLA GRABACION DX.

RETORNA CON CARRY LIMPIO.

```

2180 B610 39          RTS
2181 B611 7D00B8     WGRDX TST BANTOT
2182 B614 2612       BNE TERNAL SI NO GRABO BIEN DESPLIEGA
2183 B616 BDA94C     JSR ERROR GRABACION KO. EN DESPLIEGADO
2184 B619 BDA9A5     JSR TIME1 DE 7 SEGMENTOS.
2185 B61C DEEB      LDX PNTR
2186 B61E 09         DEY
2187 B61F DFE8      STI PNTR
2188 B621 CE00E8     LDI NPNTR
2189 B624 BDAAC4     JSR DISLOC
2190 B627 39         RTS
2191 B628 BDB936     TERNAL JSR LIPAN
2192 B62B CEBDBE     LDI HEXO DESPLIEGUE EN TERMINAL
2193 B62E BDA2D0     JSR PDATAL DE "ERROR! EN CXX" LOCALIDAD
2194 B631 CEBDC8     LDI WEN
2195 B634 BDA2D0     JSR PDATAL
2196 B637 DEEA      LDX TEMPA
2197 B639 09        DEY
2198 B63A DFEA      STI TEMPA
2199 B63C BDBB00     JSR SCROLL
2200 B63F 39        RTS
2201
2202 B640 36          RETPRO PSHA GUARDA ACUMULADOR.
2203 B641 9608        LDA TCSR RETARDO USANDO EL TEMPORIZADOR DEL MICAO.
2204 B643 DCD8        LDD WAITT CARGA TIEMPO DE RETARDO
2205 B645 D309        ADDD CLOCK
2206 B647 D008        STD DCREG
2207 B649 9608        CONRET LDA TCSR
2208 B64B 8446        ANDA #40H
2209 B64D 27FA        BEQ CONRET ESPERA UN EMPAREJAMIENTO DEL TEMPORIZADOR
2210 B64F 32          PULA
2211 B650 39          RTS SE CUMPLIO, REGRESA DE PUTINA
2212
2213 B651 DEEB        ATAX1 LDX PNTR
2214 B653 3C          PSHX
2215 B654 DEEA        LDI TEMPA
2216 B656 3C          PSHX
2217 B657 206E        BRA ATAX2
2218
2219
2220
2221
2222
2223
2224 B659 0EDD        CHPGDX LDX INBEG
2225 B65B 3C          PSHX
2226 B65C 7000B8     TST BANTCT
2227 B65F 26F0       BNE ATAX1
2228 B661 DEBF       LDX INEND
2229 B663 3C          PSHX
2230 B664 DEEB       LDI PNTR CARGA DIR1, DIR2 Y DIR3.
2231 B665 3C          PSHX
2232 B667 BDB402     ATAX2 JSR VOLNGR PREPARA PINS PARA CHECKEO.
2233 B66A BDA7AE     JSR TIME2 CON TIEMPO DE RETARDO
2234 B66D 96B6       LDA BANGC
2235 B66F 81F0       CMPA #0F0H
    
```

2236	B671 2728	BEQ	TM16C5	
2237	B673 700088	CHEDIR	TST	BANTOT
2238	B676 2705	BEQ	ATAK3	
2239	B678 CE00EA	LDI	TEMPA	
2240	B678 2003	BRA	ATAK4	
2241	B67D CE00EB	ATAK3	LDI	BPATR
2242	B680 EC00	ATAK4	LDD	0,1
2243	B682 F79004		STB	PAP12
2244	B685 B79006		STA	PBP12
2245	B688 01		NOP	
2246	B689 01		NOP	
2247	B68A 01		NOP	
2248	B68B 01		NOP	
2249	B68C B69002		LDA	PBP11
2250	B68F 700088		TST	BANTOT
2251	B692 270A		BEQ	ATAK5
2252	B694 DEEA		LDI	TEMPA
2253	B696 08		INI	
2254	B697 DFEA		STI	TEMPA
2255	B699 2008		BRA	ATAK6
2256	B69B 7EB8EF	TM16C5	JMP	TM16A
2257	B69E DEEB	ATAK5	LDI	PNTR
2258	B6A0 08		INI	
2259	B6A1 DFEB		STI	PNTR
2260	B6A3 DEDD	ATAK6	LDX	IMBEG
2261	B6A5 E800		LDB	0,1
2262	B6A7 08		INI	
2263	B6AB DFDD		STI	IMBEG
2264	B6AA 11		CBA	
2265	B6AC 2A3A		SNE	NOGRA1
2266	B6AD 700088		TST	BANTOT
2267	B6B0 2708		BEQ	ATAK7
2268	B6B2 9CE8		CPI	PNTR
2269	B6B4 2F80		BLE	CHEDIR
2270	B6B6 2006		BRA	ATAK8
2271	B6B8 2089	CHEOT	BRA	CHEDIR
2272	B6BA 9CDF	ATAK7	CPI	IMEND
2273	B6BC 2FB5		BLE	CHEDIR
2274	B6BE 80A9EB	ATAK8	JSR	PIA30
2275	B6C1 7F0089		CLR	AUI
2276	B6C4 38	HERE	PULI	
2277	B6C5 700088		TST	BANTOT
2278	B6C8 270F		BEQ	ATAK9
2279	B6CA DFEA		STI	TEMPA
2280	B6CC 38		PULI	
2281	B6CD DFEB		STI	PNTR
2282	B6CF 38		PULI	
2283	B6D0 DFDD		STI	IMBEG
2284	B6D2 700089	ZZZH	TST	AUI
2285	B6D5 270C		BEQ	DCOSA
2286	B6D7 200C		BRA	EST0D
2287	B6D9 DFEB	ATAK9	STX	PNTR
2288	B6DB 38		PULI	
2289	B6DC DFDF		STX	IMEND
2290	B6DE 38		PULX	
2291	B6DF DFDD		STI	IMBEG

CARGA DIRECCION EN EPROM

MANDA LA DIRECCION

LEE EL DATO DE EPROM

INCREMENTA DIRECCION DE EPROM

CARGA DIRECCION DE EPROM EXTERNA
CARGA EL CONTENIDO DE ESA DIRECCION
INCREMENTA ESA DIRECCIONCOMPARA AMBOS CONTENIDOS
SI NO SON IGUALES MARCA ERRORSE TERMINARON DE LEER TODAS LAS LOCALIDADES?
NO, SALTA A CONTINUAR.
Vpp=0V Vcc=0V.

SI, RECUPERA DIR1, DIR2, DIR3.

```

2292 B6E1 20EF          BRA    IZIH
2293 B6E3 2011          OCOSA  BRA    GRADK
2294 B6E5 0C          ESTOD  CLC
2295 B6E6 39          RTS
2296
2297 B6E7 8DBE11        NOGRAI JSR    NOGRAK
2298 B6EA 7C60B9        INC    AUX
2299 B6ED 20D5          BRA    HERE
2300
2301 B6EF 86BB          TM16T LDA    #BBH
2302 B6F1 B79110        STA    PAPI3   Vpp=0V
2303 B6F4 20C2          BRA    CHEOT    FARA LA TMS2716   Vpp=5V-Vcc.
2304
2305 B6F6 7D00B8        GRADK TST    BANTOT
2306 B6F9 2607          SNE    TERNAL
2307 B6FB BDA99E        JSR    USIP     UN BIP
2308 B6FE BDB013        JSR    BENE
2309 B701 39          RTS
2310
2311 B702 CE80B9        TERNAL LDI    #PRGX
2312 B705 BDA2D7        JSK    PDATA    IMPRIME OK CON RETORNO DE CARGO.
2313 B708 39          RTS
2314
2315
2316
2317
2318
2319 B709 B0E5A7        TMS16 JSR    DIS16   DESPLIEGA 2716
2320 B70C B61E          LDA    #IEH
2321 B70E B7900E        STA    D167
2322 B711 CE02E1        LDI    #0737   CARGA TIEMPO DE ESFERA
2323 B714 DF08          STX    WAITT    Tpm=0.6 seg.
2324 B716 B6A933        JSR    LETEC0
2325 B719 C110        CMFR    #10H
2326 B71B 2739        BEQ    TUTI
2327 B71D B0A71F        JSR    LIMPDA
2328 B720 86BB          LDA    #BBH
2329 B722 B79110        STA    PAPI3   Vcc=5V, S1PGM=0V
2330 B725 B0A9AE        JSR    TIME2    CON RETARDO PARA ESTABILIZAR FUENTES
2331 B728 B0B4B2        JSR    CHECF   CHECA EPROM BLANCA
2332 B72B 240E        BCC    HUERA
2333 B72D B0B0A4        JSR    SIG0?    ENVIA MENSAJE SIG0?, PARA SOBREScribir.
2334 B730 C110        CMFB    #10H
2335 B732 2722        BEQ    TUTI
2336 B734 0C          CLC
2337 B735 CC0000        LDC    #0
2338 B738 F090E        STD    D167    LIMPIA EXHIBIDORES
2339 B73B B0AC6A        HUERA JSR    LEEA14
2340 B73E 2516          BCS    TUTI
2341 B740 B09554        JSK    VALDI   VALIDA DIRECCIONES
2342 B743 2511          BCS    TUTI
2343 B745 B0843D        JSR    S0DAT   PREPARA P1A1 PE PARA SALIDA DE DATOS
2344 B748 B0805F        JSR    DISPRO
2345 B74B 7F00B8        CLR    BANTOT
2346 B74E B08763        JSR    FT16
2347 B751 0C          CLC

```

2346	B752 B0A7EB	JSR	PIA30	
2347	B755 39	RTS		
2350	B756 B0A7EB	TUT1 JSR	PIA30	
2351	B759 00	TUT11	SEC	
2352	B75A 39		RTS	
2353				
2354	B75R DEEB	VEOT1	L01	PNTR
2355	B75D 3C		PSHI	
2356	B75E DEEA		L01	TEMFA
2357	B760 3C		PSHI	
2358	B761 201B		BRN	PT160
2359				
2360	B763 CE0000	PT15	L01	000H
2361	B766 DF02		STI	XSEG1
2362	B768 B084		LDA	484H
2363	B76A B79110		STA	PAP13
2364	B76D B0A9AE		JSR	TIME2
2365	B770 DEEG	PT16A	L01	IMBEG
2366	B772 3C		PSHI	
2367	B773 7D008B		1ST	BANTOT
2368	B776 26E2		RNC	VEOT1
2369	B77B DEDF		L01	1MEND
2370	B77A 3C		PSHI	
2371	B77B DEEB		L01	PNTR
2372	B77D 3C		PSHI	
2373	B77E 7D008B	PT16B	1ST	BANTOT
2374	B781 2785		BEQ	VEOT3
2375	B783 CE00EA		L01	1TEMFA
2376	B786 2003		BRN	VED14
2377	B788 CE00EB	VEOT3	L01	1PNTR
2378	B78B E206	VEOT4	L00	0..X
2379	B78D B79006		STA	PBP12
2380	B790 F79604		STB	PAP12
2381	B792 7D008B		1ST	BANTOT
2382	B796 2707		BEQ	VEOT5
2383	B798 DEEA		L01	TEMFA
2384	B79A 06		INI	
2385	B79B DFEA		STI	TEMFA
2386	B79D 2605		BRN	ANDIAM
2387	B79F DEE9	VEOT5	L01	PNTR
2388	B7A1 0B		INI	
2389	B7A2 DFEB		STA	PNTR
2390	B7A4 DEED	ANDIAM	L01	IMBEG
2391	B7A6 A600		LDA	0..X
2392	B7A8 B1FF		CMFA	10FFH
2393	B7AA 2712		BEQ	NAIN
2394	B7AC B79002		STA	PBP11
2395	B7AF 01		NOP	
2396	B7B0 01		NOP	
2397	B7B1 6624		LDA	424H
2398	B7B3 B79110		STA	PAP13
2399	B7B6 B0B640		JSR	RETPKD
2400	B7B9 B684	ENTIM	LDA	484H
2401	B7BB B79110		STA	PAP13
2402	B7BE 0B	NAIN	INC	
2403	B7BF DF00		STI	IMBEG

CUENTA HASTA 190 LOOPS.

_ Vcc=12V

S/PM=0

ESTABILIZA FUENTE.

ENVIA DIRECCION A GRABAR.

A TRAVES DE PIA 2 POR PA Y PB

ENVIA DATOS A GRABAR.

Vcc=12V Vpp=0V.

Vcc=12V Vpp=0V

```

2404 B7C1 7D00BB      TST  BANTOT
2405 B7C4 2706        BEQ  VEDT6
2406 B7C6 9CEB        CPI  PNTR
2407 B7CB 2F84        BLE  PT160
2408 B7CA 2004        BRA  VEDT7
2409 B7CC 9C0F        VEDT6 CPI  IREND
2410 B7CE 2FAE        BLE  PT160
2411 B7D0 0C          VEDT7 CLC
2412 B7D1 96B3        LDA  ISEG1+1
2413 B7D3 4C          INCA
2414 B7D4 19          DAA
2415 B7D5 2404        BCC  QUITA
2416 B7D7 0C          CLC
2417 B7DB 7C00B2      INC  ISEG1
2418 B7DB 97B3        QUITA STA ISEG1+1
2419 B7DD DEB2        LDA  ISEG1
2420 B7DF BC01B1      CPI  #01B1H
2421 B7E2 273B        BEQ  TERM1
2422 B7E4 0C          CLC
2423 B7E5 7D00BB      TST  BANTOT
2424 B7EB 260E        BNE  GULP
2425 B7EA DDA4AB      JSR  INIZ
2426 B7ED CE00B2      LDA  #ISEG1
2427 B7F0 6DAAC4      JSR  DISLOC
2428 B7F3 200B        BRA  GULP1
2429 B7F5 DEEA        GULP LDX  TENPA
2430 B7F7 3C          PSHX
2431 B7FB DE32        LDY  ISEG1
2432 B7FA DFEA        STX  TENPA
2433 B7FC BDBB00      JSR  SCROLL
2434 B7FF 3B          PULX
2435 B800 3B          GULP1 PUL1
2436 B801 7D00BB      TST  BANTOT
2437 B804 270B        BEQ  VEDT8
2438 B806 DFEA        STX  TENPA
2439 B808 3B          PULX
2440 B809 DFE8        STX  PNTR
2441 B80E 3B          PULX
2442 B80C 5FDC        STX  IMBEG
2443 B80E 7E5770      JMP  PT16A
2444 B811 DFE8        VEDT8 STX  PNTR
2445 B813 3B          PULX
2446 B814 DFBF        STX  IREND
2447 B816 3B          PULX
2448 B817 DFD0        STX  IMBEG
2449 B819 7EB770      JMP  PT16A
2450 B81C 664B        TERM1 LDA  #4BH
2451 B81E B79110      STA  PAP13
2452 B821 3B          PT161 PUL1
2453 B822 7D00BB      TST  BANTOT
2454 B825 270A        BEQ  VEDT9
2455 B827 DFEA        STX  TENPA
2456 B829 3E          PULX
2457 B82A DFE8        STX  FNTR
2458 B82C 3E          PULX
2459 B82D DFD0        STX  IMBEG

```

USADO PARA PODER DESPLEGAR
LOS LOOPS EN DECIMAL.

Vcc=5V Vcp=5V

```

2460 B02F 200B          BRA    VEDT10
2461 B631 DFEB          VEOT9  STI    PMTR
2462 B033 36           PUL1   ST4    IMEND
2463 E034 DFDF          ST4    IMEND
2464 B636 36           PUL1
2465 B637 DFDD          ST1    IMBEG
2466 B039 B0B659       VEOT10 JSR    CMPGD
2467 B03C 2501         BCS    CRACKS
2468 B03E 0C           CLC
2469 B03F 19           CRACKS RTS
2470
2471
2472
2473          ;
2474          ; PROGRAMACION DE EPROMS DESDE LA
2475          ; TERMINAL.
2476          ;
2477          ;
2477 B040 B0420B       EPR    JSR    PCLRF
2478 B643 7F00B9        CLR    AUX
2479 B046 B677         LDA    #77H
2480 B048 97B8         STA    BANTGT
2481 B64A CEC000        LDI    #INPM
2482 B04D DF84          ST4    IMBEGS
2483 B04F 7D00B6        TST    AUX1
2484 B052 2612         BNE    NOVEL
2485 B654 CEF9F3        LDI    #VEL
2486 B057 B0A99E       JSR    TIME2
2487 B65A B04200       JSR    PDATAT
2488 B05D B040CB       JSR    HX
2489 B660 7E00B6        INC    AUX1
2490 B063 B0A06A       JSR    INCMHF
2491 B666 B0B545        NOVEL  JSR    LESS
2492 B667 B1FB         CMPA   #0FBH
2493 B668 2603         PNE    VECU40
2494 B66B B0BACE       JSR    ESINT
2495 B670 B1F0         VECU40 CMPA   #0F0H
2496 B672 2712         BEQ    T716
2497 B674 B1E8         CMPA   #0E8H
2498 B676 2711         FEQ    INT16
2499 B678 B108         CMPA   #008H
2500 B67A 2710         BEQ    INT32
2501 B67C B1B8         CMPA   #0B8H
2502 B67E 270F         BEQ    INT64
2503 B680 B175         CMPA   #075H
2504 B682 270E         BEQ    INT128
2505 B684 25E4         SRA    VECU40
2506 B686 7E8A42       T716  JMF    VE716
2507 B689 7E8A9E       INT16 JMP    INT16
2508 B68C 7E8A56       INT32 JMP    INT32
2509 B68F 7E8A95       INT64 JMP    INT64
2510 B692 7E8A9E       INT128 JMF    INT128
2511
2512 B695 B0A06A        OTIP  JSR    INCMHF
2513 B696 B144         CMPA   #0
2514 B69A 2722         BEG    SALIR
2515 B69C B142         CMPA   #E

```

INICIO DE BUFFER RAM EXTERNA.

RETARDO DE TIEMPO

PONE VELOCIDAD A 9600 BAUD'S

SALTA A ROTINA A DESPLEGAR LETRERO

PONE EN PANTALLA EL TIPO DE EPROM

ESPERA SELECCION

DESPLEGAR

2516	889E 272E	BED	BLANCA	CHECAR EFROM
2517	88A0 814C	CMFA	# L	
2518	88A2 2721	BED	LEGER	LEER EPROM
2519	88A4 8156	CMFA	# V	
2520	88A6 2723	BED	VEER	
2521	88A8 8143	CMFA	# C	VERIFICAR EPROM
2522	88AA 271C	BED	COPI	
2523	88AC 8153	CMFA	# S	SALIR DE PROGRAMADA
2524	88AE 270E	BED	SALIRR	
2525	88B0 CEBF59	LDI	#MYCUR	
2526	88B3 8D4200	JSR	PDATAI	
2527	88B6 CEBFB4	LDI	#DBRBL	
2528	88B9 8D4200	JSR	PDATAI	
2529	88BC 2007	BRB	GTIP?	
2530				
2531	88BE CEBF7F	SALIR LDI	#DBRRI	
2532	88C1 8D4200	JSR	PDATAI	
2533	88C4 39	RFS		SALE A MONITOR EN ESPERA DE COMANDO G O PARA FINALIZAR CON PROGRAMADOR.
2534				
2535	88C5 7EB949	LEEEP JMP	LER	
2536	88CB 7E67ED	CDPI JMP	COPII	
2537	88CB 7EB994	VEER JMP	VEERR	
2538				
2539	88CE 8D8936	BLANCA JSR	LIPAK	LIMPIA PANTALLA BAJA.
2540	88D1 CE80CF	LDI	#CHECA	
2541	88D4 8D4200	JSR	PDATAI	DESPLIEGA CHECANDO...
2542	88D7 7F0089	CLR	ADJ	
2543	88DA 8D855D	JSR	PPIASI	PREPARA PIAS PARA CHECAR EFROM.
2544	88DD 8D8549	JSR	LESW	
2545	88E0 81F0	CMFA	#DF0H	
2546	88E2 2712	BED	DTVIC	
2547	88E4 8108	CMFA	#00GH	
2548	88E6 2615	ENE	DTVCC	
2549	88E8 CC0590	LDD	#0590H	
2550	88EB 879112	STA	PBPIS	
2551	88EE F79110	STB	PAP13	Vcc=5V, Vpp=5V PARA LA 2722.
2552	88F1 8D47AE	JSR	TIME2	RETARDO PARA ESTABILIZAR FUENTES
2553	88F4 2010	BRB	YAHAZ	
2554	88F6 0688	DTVIC LDA	#8BH	
2555	88F8 879116	STAA	PAP13	Vcc=5V, Vpp=5V PARA LA 2722.
2556	88FB 2009	BRB	YAHAZ	PARA LA 1MS2716.
2557	88FD CC0588	DTVCC LDD	#0588H	
2558	8900 F79110	STB	FAP12	
2559	8903 879112	STA	PAP13	Vcc=5V, Vpp=5V, PARA LAS INTEL 5.
2560	8906 8D49AE	YAHAZ JSR	TIME2	RETARDO PARA ESTABILIZAR FUENTES.
2561	8909 8D8462	DTVCC JSR	CHECF	ROUTINA PARA CHECAR EPROMS BLANCAS
2562	890C 2512	BES	NDBLA	
2563	890E CEBD89	LDI	#PR04	
2564	8911 8D4200	JSR	PDATAI	DESPLIEGA G
2565	8914 8D49EB	REGREJ JSR	PIA30	MUEVE EL CURSOR A LA SELECCION
2566	8917 CEBF59	LDI	#MYCUR	
2567	891A 8D4200	JSR	PDATAI	
2568	891D 7E8B95	JMP	GTIP?	REGRESA.
2569	8920 FE0101	NDBLA LDI	NTRACE	
2570	8923 DFEA	STB	TERPA	
2571	8925 CEBDEE	LDI	#EAD	DESPLIEGA ERROR.


```

2572 B928 B6A2D0 JSR PDATA1
2573 B92B CEBDCB LDX MEN
2574 B92E B6A2D0 JSR PDATA1
2575 B931 B08800 JSR SCROLL
2576 B934 23DE FRA REGREX
2577
2578 B936 CEBF62 LIPAN LDX #MOCUR
2579 B939 B6A2D0 JSR PDATA1 POSICIONA CURSOR.
2580 B93C CEBF81 LDX #PARA BORRA PANTALLA ANTERIOR DOSNDE ESTE EL CURSOR
2581 B93F B6A2D0 JSR PDATA1 EN ADELANTE.
2582 B942 CEBF62 LDX #MOCUR
2583 B945 B6A2D0 JSR PDATA1 POSICIONA CURSOR.
2584 B948 39 RTS
2585
2586 B949 B0B936 LER JSR LIPAN LIMPIA PANTALLA.
2587 B94C CEB0EB LDX #LEYE
2588 B94F B6A2D0 JSR PDATA1
2589 B952 CEB50D JSR PPIAS1 PREPARA PIAS PARA CHECAR EPROM.
2590 B955 B0B549 JSR LESW
2591 B958 B1F0 CMPA #0F0H
2592 B95A 2712 BEQ TEXT1
2593 B95C B1DB CMPA #0DBH
2594 B95E 2615 SNE #NVCC
2595 B960 CC0590 LDB #0590H
2596 B963 B77112 STA #PFI3
2597 B966 F79110 STP #PPI3 Vcc=5V, Vpp=0V PARA LA 2732.
2598 B969 B0A9AE JSR TIME2 RETARDO PARA ESTABILIZAR FUENTES
2599 B96C 2010 FRA #PINT1
2600 B96E B688 TEXT1 LDA #0BH
2601 B970 B79110 STA #PFI3 Vcc=5V, Vpp=0V
2602 B973 2609 FRA #PINT1 PARA LA TMS2716
2603 B975 CC058B NTVCC LDB #058BH
2604 B978 F79110 STB #PPI3
2605 B97B B79112 STA #PPI3 Vcc=5V, Vpp=5V PARA LAS INTEL S.
2606 B97E B0A9AE #PINT1 JSR TIME2 RETARDO PARA ESTABILIZAR FUENTES.
2607 B981 B677 TIG1 LDA #77H
2608 B983 9789 STA AUX PONE BANDERA PARA LECTURA DE EPROM.
2609 B985 B0B4B2 JSR CHECFF TRANSFERENCIA A BUFFER.
2610 B988 B6A9EB JSR PIAS0
2611 B98B CEB0B9 LDX #PROK
2612 B98E B6A2D0 JSR PDATA1
2613 B991 7EB914 JMP REGREX
2614
2615 B994 B0B936 VEERR JSR LIFAN SALTA A BORRAR PANTALLA
2616 B997 CEB0E6 LDX #DIR5
2617 B99A B6A2D0 JSR PDATA1
2618 B99D B0B50D JSR PPIAS1 PREPARA PIAS PARA CHECAR EPROM
2619 B9A0 B0B549 JSR LESW
2620 B9A3 B1F0 CMPA #0F0H
2621 B9A5 2712 BEQ TEXT2
2622 B9A7 B1DB CMPA #0DBH
2623 B9A9 2615 SNE #NVCC
2624 B9AB CC0590 LDB #0590H
2625 B9AE B79112 STA #PFI3
2626 B9B1 F79110 STB #PPI3 Vcc=5V, Vpp=0V PARA LA 2732.
2627 B9B4 B0A9AE JSR TIME2 ESTABILIZA FUENTES

```

2628	B9B7 2010	BRA	MLC1		
2629	B9B9 868B	TEXTZ	LDA	#BBH	
2630	B9BE 879110	STA	PAPI3	Vcc=5V, S/PGM=0V	
2631	B9BE 2009	BRA	MLC1	PARA LA 1MS2716.	
2632	B9C0 CC024C	ALVCC	LDD	#058B	
2633	B9C3 F79110	STB	PAPI3		
2634	B9C6 879112	STA	PAPI3	Vcc=5V, Vpp=5V PARA LAS INTEL S	
2635	B9C9 BDA7AE	MLC1	JSR	TIME2	RETARDO PARA ESTABILIZAR FUENTES.
2636	B9CC BDA601	MLCC	JSR	GETX1A	
2637	B9CF 2507	BCS	NOBIEN		
2638	B9D1 BDB659	JSR	CHPG0X		
2639	B9DA 0C	CLC			
2640	B9DE 7E8914	REGREC	JMP	REGRE1	
2641	B9DB CEBF62	NOBIEN	LDR	#MOCUR	
2642	B9DB BDA2D0	JSR	PDATA1		
2643	B9DE CEF8B1	LDR	#B06A		
2644	B9E1 BDA2D0	JSR	PDATA1		
2645	B9E4 CEBDA1	LDR	#D1AKD	DIRECCIONES ESPECIALES	
2646	B9E7 BDA2D0	JSR	PDATA1		
2647	B9EA 7E8914	JMP	REGRE1		
2648					
2649	B9ED BDB936	COPI1	JSR	LIPAN	LIMPIA PANTALLA
2650	B9F0 8607	LDA	#07H		
2651	B9F2 875000	STA	PAPI1	CE=DE=PGM=1	
2652	B9F5 CEBE0E	LDR	#D1AS		
2653	B9FB BDA2D0	JSR	PDATA1		
2654	B9FB BDA801	JSR	GETX1A		
2655	B9FE 250B	BCS	NOBIEN		
2656	BAA0 BDBAED	JSR	PROGRA		
2657	BAA3 9686	LDA	#ANG0		
2658	BAA5 81F0	CHPA	#0FCH		
2659	BAA7 371E	BEQ	LATE1		
2660	BAA9 CE04E2	LDR	#1250	TIEMPO DE PROGRAMACION AFORD: 1 ms	
2661	BAAE DFBF	STX	WAITT		
2662	BABE BDB43D	JSR	SADAT		
2663	BAB1 B677	LDA	#77H		
2664	BAB3 978B	STA	SANTDT		
2665	BAB5 BDB549	JSR	LESN		
2666	BAB8 81DB	CHPA	#0CGH		
2667	BABA 2706	BEQ	LAI22		
2668	BABE BDB242	JSR	ALPIN		
2669	BABF 7E8914	ZALTE	JMP	REGRE1	
2670					
2671	BA22 BDB1B0	LAI22	JSR	ALFST	
2672	BA25 20FB	BRA	ZALTE		
2673					
2674	BA27 CE02E1	LATE1	LDR	#737	TIEMPO DE RETARDO DE GRABACION DE LA
2675	BA2A DFBF	STX	WAITT		TELAS. AFORD: 1.0 ms.
2676	BA2C CEBDF3	LDR	#LOOPS		
2677	BA2F BDA2D0	JSR	PDATA1		
2678	BA32 8577	LDA	#77H		
2679	BA34 978B	STA	SANTDT		
2680	BA36 7F076A	ELF	AJ1:		
2681	BA37 BDB43D	JSR	SADAT	AFEPAPA FIN PARA EMULIA DE 1470S	
2682	BA3C B5E783	JSR	71S		
2683	BA3F 7E8914	JMP	PEEFE1		

2684				
2685	BA42 B0BAE6	TE716 JSR	MEM1	
2686	BA45 CE8D40	LDI	WPTMS	
2687	BA48 B0A2D0	DISEP JSR	PDATAI	
2688	BA4F 7E8E28	JMP	MEM2	
2689				
2690	BA4E B0BAE6	INTE16 JSR	MEM1	
2691	BA51 CE8D4A	LDI	WPR16	
2692	BA54 24F2	BRA	DISEP	
2693				
2694	BA56 7F00B7	INTE32 CLR	BANTRA	
2695	BA59 B0BAE6	INTE32 JSR	MEM1	
2696	BA3C E08E1E	INT32 JSR	TIP00	
2697	BA5F B141	CMPA	#'A	
2698	BA61 272A	BED	E32A	
2699	BA63 B153	CMPA	#'5	
2700	BA65 28F5	BNE	INT32	
2701	BA67 7F0103	CLR	E10NE	
2702	BA6A 7E00B7	TST	BANTR6	
2703	BA6D 2608	BNE	E641N	
2704	BA6F B0B811	JSR	POCUR	POSICIONA CURSOR
2705	BA72 CE8D55	LDI	WPR32	
2706	BA75 20D1	BRA	DISEP	
2707	BA77 96B7	E641N LDA	BANTRA	
2708	BA79 B101	CMPA	#01H	
2709	BA7E 2608	BNE	E128I	
2710	BA7D B0B811	JSR	POCUR	POSICIONA CURSOR
2711	BA60 CE8D6C	LDI	WPR64	
2712	BA83 20C3	BRA	DISEP	
2713	BA85 B0B811	E128I JSR	POCUR	POSICIONA CURSOR
2714	BA88 CE8D66	LDI	WPR128	
2715	BA8B 20E6	BRA	DISEP	
2716	BA8D B60A	E32A LDA	W0AH	
2717	BA8F B70103	STA	E10NE	
2718	BA92 7D00B7	TST	BANTRA	
2719	BA95 2608	BNE	E64A1	
2720	BA97 B0B811	JSR	POCUR	POSICIONA CURSOR
2721	BA9A CE8D60	LDI	WPR32A	
2722	BA9D 20A9	BRA	DISEP	
2723	BA9F 96B7	E64A1 LDA	BANTRA	
2724	BA41 B101	CMPA	#01H	
2725	BA63 2608	BNE	E1281N	
2726	BA65 B0E611	JSR	POCUR	POSICIONA CURSOR
2727	BA88 CE8D78	LDI	WPR64A	
2728	BA8E 2098	BRA	DISEP	
2729	BA8D B0E611	E1281N JSR	POCUR	POSICIONA CURSOR
2730	BA80 CE8D92	LDI	WPR128A	
2731	BA83 2093	BRA	DISEP	
2732				
2733	BA85 B601	INTE64 LDA	#01H	
2734	BA87 97B7	ALLA STA	BANTRA	
2735	BA89 209E	BRA	INTE32	
2736	BA8B B60C	INT128 LDA	#02H	
2737	BA80 26F8	BRA	ALLA	
2738				
2739	BA8F CE8DA1	MSJ010 LDI	WDIRAD	

```

2740 BAC2 BDA2D7      JSR  PDATA  MENSAJE DE ERROR
2741 BAC3 CEB0BE      FINEZ LDI  IEND
2742 BACB BDA2D7      JSR  PDATA
2743 BACR 0D          SEC
2744 BACC 39          FINE3 RTS
2745
2746
2747
2748
2749
2750
2751 BACD B607      ESINI LDA  #0TH
2752 BACF BDA2E4      JSR  IOUTCH  UN BIT
2753 BAD2 CEBF7F      LDI  #BORR1
2754 BAD5 BDA2D0      JSR  PDATA1
2755 BAD8 CEBDFA      LDI  #PRTE  DESPLIEGA 'PRESIONE LA TECLA CORRES-
2756 BADB BDA2D0      JSR  PDATA1  PONDIENTE A LA EPROM SELECCIONADA'.
2757 BADE B0B349      ESTEC JSR  LESM
2758 BAE1 B1FB      CMPA  #0FBH
2759 BAE3 27F9      BEQ  ESTEC
2760 BAE5 39          RTS
2761 BAE6 CEBE8B      MENI  LDI  #MENU1
2762 BAE9 BDA2D6      JSR  PDATA1
2763 BAEC 39          RTS
2764
2765 BAED CEBF62      PROGRA LDI  #MOCUR
2766 BAFO BDA2D0      JSR  PDATA1
2767 BAF3 CEBFB1      LDI  #BORRA
2768 BAF6 BDA2D0      JSR  PDATA1
2769 BAF9 CEBDE5      LDI  #DISPRI
2770 BAFC BDA2D0      JSR  PDATA1
2771 BAFF 39          RTS
2772
2773 B800 3C          SCROLL PSHI  ENVIJA A FANTALLA LA DIRECCION
2774 B801 36          PSHA  QUE SE ESTA PROGRAMANDO.
2775 B802 CEBF75      LDI  #CURSCR
2776 B805 BDA2D0      JSR  PDATA1
2777 B808 CEB0E4      LDI  #TEMFA
2778 B80B BDA2A1      JSR  OUT4HS
2779 B80E 32          PULA
2780 B80F 33          PULT
2781 B810 39          RTS
2782
2783 B811 CEBF6C      POCUR LDI  #MCLR1
2784 B814 BDA2D0      JSR  PDATA1
2785 B817 CEBFB4      LDI  #BORRL  BORRA LINEA ANTERIOR.
2786 B81A BDA2D0      JSR  PDATA1
2787 B81D 39          RTS
2788
2789 B81E CEBF87      TIPO0 LDI  #A05
2790 B821 BDA2D0      JSR  PDATA1
2791 B824 BDA06A      JSR  INCHNP
2792 B827 39          RTS
2793
2794 B828 CEBECC      MEN2  LDI  #MENU2
2795 B82B BDA2D0      JSR  PDATA1

```

```

2796 B62E C6BF59          LD1  BVUEUR
2797 B631 BDA200          JSR  PDAT1
2798 B634 7EBB95          JMP  DTIP?
2799
2800
2801
2802
2803
2804
#####
#
#   COMANDO 4. CHECA QUE LA EPROM A GRABAR ESTE BLANCA.
#
#
#####
2805 B637 7F098B          BIANCA CLR  BANTDT
2806 B63A BDA96C          JSR  L1MPD1
2807 B63D CC6602          LD0  B6602H
2808 B640 F0A97A          JSR  L1MPD3
2809 B643 B0B549          NVECE JSR  LESW
2810 B646 B1FB           CMA  B0FBH
2811 B648 27F9           BE0  NVECE
2812 B64A 61D8           CMA  B0DBH
2813 B64C 271F           BE0  M2732
2814 B64E CC058B          LD0  B5B6H      Vcc=5V.
2815 B651 B7F112          M2732a STA  BFB13
2816 B654 F79110          STB  FAP13      Vcc=5V.
2817 B657 B0A9AE          JSR  TIME2      RETARDO PARA ESTABILIZAR FUENTES.
2818 B65A B0B68E          JSR  CHECFF     CHECA EPROM BLANCA
2819 B65D 2513           BE5  FRITZ
2820 B65F B0B013          JSR  BENE
2821 B662 CC0390          INFUE LD0  B0390H  Vcc=0V.
2822 B665 B79112          STA  BFB13
2823 B668 F79110          STB  FAP13
2824 B66B 0C             CLC
2825 B66C 39            RTS
2826 B66D CC0390          M2732 LD0  B0390H  Vcc=5V, Vpp=0V.
2827 B670 206F           BRA  M2732a
2828
2829
2830 B672 B0AA6B          FRITZ JSR  INTZ  DESPLIEGA LOCALIDAD ERRONEA.
2831 B675 CE0101          LD1  BINTRACE
2832 B678 B0AAC4          JSR  DISLOC
2833 B67B 20E5           BRA  INFUE
2834
2835
#####
#
#   COMANDO 5. LEE EPROM 271K1 PASANDO EL CONTENIDO
#           A RAM (9C000).
#
#
#####
2840 B67D 7F098B          LEEPR CLR  BANTDT
2841 B680 BDA96C          JSR  L1MPD1
2842 B683 CC6602          LD0  B0B602H
2843 B686 B0A97A          JSR  L1MPD3
2844 B689 B0B549          NVECE JSR  LESW
2845 B68C B1FB           CMA  B0FBH
2846 B68E 27F9           BE0  NVECE
2847 B690 CC038B          LD0  B038BH      Vcc=5V.
2848 B693 F79112          STA  BFB13
2849 B696 F79110          STB  FAP13      Vpp=5V.
2850 B699 B0A9AE          JSR  TIME2      RETARDO PARA ESTABILIZAR FUENTES
2851 B69C BDA9AE          JSR  TIME2

```

```

2852 889F 8677          LBA  877H
2853 88A1 9789          STA  AUX          PONE BANDERA PARA LECTURA DE EPROM
2854 88A3 80A4B2        JSR  CHECKFF      TRANSFERENCIA A BUFFER DE RAM.
2855 88A6 80A9A3        JSR  TIME1
2856 88A9 80A96C        JSR  LIMPDI
2857 88AC 7F00B9        CLR  AUX
2858 88AF 2081          BRA  IMFUE
2859
2860
2861
2862
2863
2864
2865 88B1 7F00B8        PBFROM CLR BANTBT
2866 88B4 80A96C        JSR  LIMPDI      LIMPYA DESPLEGADO
2867 88B7 CFCFC02      LOD  #0FC02H    DESPLIEGA 0-
2868 88BA 80A97A        JSR  LIMP03
2869 88BD 8607          LDA  867H
2870 88BF 879000        STA  PAPI1      CE=1
2871 88C2 8601          LDA  803H
2872 88C4 97B9          STA  AUX        APUNTADOR DE BIT.
2873 88C6 80AC6A        JSR  LEESYA      LEE LAS DIRECCIONES
2874 88C9 2572          BCS  FF11H      TERMINA SI SE ABORTO.
2875 88CB 8650          LDA  #50H
2876 88CD 879110        STA  PAPI3      Vccp=6.75V Y Vop1=0V.
2877 88D0 80A9AE        JSR  TIME2      RETARDO PARA ESTABILIZAR FUENTES.
2878 88D3 80BCC41      YEGRA JSR BIT?   COMIENZA CON BIT.
2879 88D6 2565          BCS  FF11H      TERMINA SI SE TERMINO BIT O FUE ABORTADO.
2880 88D8 DE8D          LDX  IMBEG
2881 88DA 3C           PSHX          GUARDA DIR1
2882 88DC 808C DEDF      LDX  IKEND
2883 88DD 3C           PSHX          GUARDA DIR2
2884 88DE 80EE DEEB      LDX  PNTR
2885 88E0 3C           PSHX          GUARDA DIR3
2886 88E3 CE00E8      YEGRA LDx PNTR  COMIENZA GRABACION
2887 88E4 EC00          LOD  0,1
2888 88E6 F79004        STB  PAPI2
2889 88E9 879006        STA  FBPI?      ENVIA DIRECCION DE EPROM.
2890 88EC 01          NOP
2891 88ED 80DD          LDX  IMBEG      LEE DATO (PATRON DE DATOS) A GRABAR.
2892 88EF A600          LDA  0,1
2893 88F1 9589          BITA  AUX
2894 88F3 271B          BEQ  NOGRAB     GRABA EL BIT CORRESPONDIENTE
2895 88F5 8642          LDA  #42H
2896 88F7 879110        STA  PAPI3      Vccp=6.75V Y Vop1=17.5V
2897 88FA 80A9AE        JSR  TIME2      ESTABILIZA FUENTES.
2898 88FD 8606          LDA  #06H
2899 88FF 879000        STA  PAPI1      ENVIA PULSO DE PROGRAMACION.
2900 8C02 CE0065        LDX  #05H
2901 8C05 09          DECECS DEX      3C :
2902 8C06 26FD          BNE  DECECS     3C ; RETARDO CE
2903 8C08 C0750          LOD  #0750H     2C ; APROX 22 us
2904 8C0B 879000        STA  PAPI1      4C / CE=1 DESACTIVA PULSO DE PROGRAMACION.
2905 8C0E DEDD          LDX  IMBEG
2906 8C10 08          NOGRAB INx
2907 8C11 0FDD        STX  IMBEG      INCREMENTA DIRECCION DE DATOS.

```

2908	BC13 DEEB	LDI	PNTR	
2909	BC15 08	INI		
2910	BC16 DFEB	STI	PNTR	INCREMENTA DIRECCION DE PROM.
2911	BC18 DEDD	LDI	IMBEG	
2912	BC1A 9CDF	CP1	IMEND	COMPARA SI YA TERMINO
2913	BC1C 2FC3	BLE	VEGRA1	NO. CONTINUA GRABANDO ESE BIT
2914	BC1E 38	PUL1		SI. RECUPERA DIR3, DIR2 Y DIR1
2915	BC1F DFEB	STI	PNTR	PARA GRABAR EL SIGUIENTE BIT.
2916	BC21 38	PUL1		
2917	BC22 DDFD	STI	IMEND	
2918	BC24 38	PUL1		
2919	BC25 DFD0	STI	IMBEG	
2920	BC27 0C	CLC		
2921	BC28 6650	LDA	#50H	
2922	BC2A B79110	STA	PAP13	PONE Vccp=8.75V Y Vopf=0V.
2923	BC2D B6A9AE	JSR	TIME2	RETARDO PARA ESTABILIZAR.
2924	BC30 780089	ASL	AUX	COLOCA EL SIGUIENTE BIT A GRABAR.
2925	BC33 9689	LDA	AUX	
2926	BC35 8108	CHPA	#0BH	
2927	BC37 2F9A	BLE	VEGRA	SI AUN NO TERMINA CON BIT4 CONTINUA.
2928	BC39 B06C78	JSR	ACABE	TERMINA CON DESPLIEGUE.
2929	BC3C 0C	FF11H	CLC	RETORNA CON CARRY LIMPIO.
2930	BC3D B049EB	FF11H	JSR	P1#30
2931	BC40 39	RTS		PONE FUENTES A 0V.
2932				FIN DE RUTINA.
2933	BC41 9689	BIT7	LDA	AUX
2934	BC43 8101	CHPA	#01H	AVISA QUE BIT SE GRABARA.
2935	BC45 270E	BEQ	BIT1	BIT1
2936	BC47 8102	CHPA	#02	
2937	BC49 2719	BEQ	BIT2	BIT2
2938	BC4B 8104	CHPA	#04H	
2939	BC4D 271C	BEQ	BIT3	BIT3
2940	BC4F 8108	CHPA	#08H	
2941	BC51 271F	BEQ	BIT4	BIT4
2942	BC53 00	SIACAB	SEC	ERROR SI NO DESPLIEGA NINGUNO DE ELLOS.
2943	BC54 39	RTS		
2944	BC55 B0BC79	BIT1	JSR	BIT
2945	BC58 8660	LDA	#60H	DESPLIEGA EL BIT.
2946	BC5A B7930D	DESBIT	STA	D166
2947	BC5D B0BCBC	JSR	COMPRO	ESPERA LA TECLA ENTER PARA COMENZAR
2948	BC60 25F1	BOS	SIACAB	SI PRESIONA TECLA SHIFT ABORTA.
2949	BC62 0C	CLC		GRABACION.
2950	BC63 39	RTS		
2951	BC64 B0BC79	BIT2	JSR	BIT
2952	BC67 86DA	LDA	#0DAH	
2953	BC69 20EF	BRA	DESBIT	
2954	BC6B B0BC79	BIT3	JSR	BIT
2955	BC6E 86F2	LDA	#0F2H	
2956	BC70 20E9	BRA	DESBIT	
2957	BC72 F0BC79	BIT4	JSR	BIT
2958	BC75 866H	LDA	#66H	
2959	BC77 20E1	BRA	DESBIT	
2960	BC7F CC3E20	BIT	LDD	#3E20H
2961	BC7C F0900A	STD	D163	
2962	BC7F CC1E00	LDD	#1E00H	
2963	BC82 F0900C	STD	D165	

```

2964 BC85 CC0000          LOD    060H
2965 BC8B F8960E          STO    D167
2966 BC8B 39              RTS
2967 BC8C 6D8935          COMFRO JSR    LETECO
2968 BC8F C110            CMFB   #10H    ESPERA QUE SE PRESIONE
2969 BC91 2766            BEO    ABUR    TECLA ENTER.
2970 BC93 C111            CMFB   #11H
2971 BC95 26F5            BNE    COMPRD
2972 BC97 0C              CLC
2973 BC98 39              RTS
2974 BC99 0D              ABUR    SEC
2975 BC9A 39              RTS
2976 BC9B CCEE9C          ACABE  LOD    #0EE6CH
2977 BC9E F090CA          STO    D163
2978 BCAC CDEE3E          LEQ    #0EE3EH
2979 BCAD F090CC          STO    D165
2980 BCAD CC9E00          LOD    #9E00H
2981 BCAD FD9DCE          STO    D167
2982 BCAD 39              RTS

```

| TABLA DE MENSAJES DEL PROGRAMADOR |

```

2983
2984
2985
2986
2987
2988
2989 BD40 2B9440532373136 PTMS  FCC    (/11MS27161/)
2990 BD49 04                FCB    4
2991 BD4A 2B323731365C7235 PR16  FCC    (/12716A259/)
2992 BD54 04                FCB    4
2993 BD55 2B323733325C3235 PR32  FCC    (/12735A259/)
2994 BD5F 04                FCB    4
2995 BD60 2B3237332A15C32 PR32A FCC    (/12735A21V/)
2996 BD6B 04                FCB    4
2997 BD6C 2B323736745C3231 PR64  FCC    (/12764A21V/)
2998 BD77 04                FCB    4
2999 BD79 2B32373634415C31 PR64A FCC    (/12764A12.5V/)
3000 BD85 04                FCB    4
3001 BD86 2B323731323B5C32 PR12B FCC    (/12712BA21V/)
3002 BD91 04                FCB    4
3003 BD92 2B323731323B415C F12BA FCC    (/12712BA12.5V/)
3004 BD9D 04                FCB    4
3005 BD9E 0707            DIRD  FCC    07H,07H
3006 BD9F 44495245434444F FCB    /DIFERENCIAS ERRONEAS/
3007 BDB9 04                FCB    4
3008 BDB9 07            PROX  FCB    07H
3009 BDBA 20304B          FCC    / 30/
3010 BDBB 04                FCB    4
3011 BDBE 0707            ENQ   FCB    07H,07H
3012 BDC0 2045525C4F5221  FCC    / EPROR/
3013 BDC7 04                FCB    4
3014 BDC8 2020454E2020    EN     FCC    / EN /
3015 BDC9 04                FCB    4
3016 BDCF 474D454C7414E444F CMEXH  FCC    /CMECANO.../
3017 BDD4 04                FCB    4
3018 BDD6 4C4559454E444F2E LE+E  FCC    (/LE+END.../
3019 BDE4 04                FCB    4

```



```

3020 BEES 50524F4752414D41 DISFRI FCC /PROGRAMAND.../
3021 B0F2 04 FCB 4
3022 B0F3 20204CAF4F50 LOOPS FCC / LOOP/
3023 B0F9 04 FCB 4
3024 B0FA 52454C454243494F FRTE FCC /SELECCIONE EPRON.../
3025 BE00 04 FCB 4
3026 BE0E 4449524543494FAE DIRS FCC /DIRECCIONES:/
3027 BE15 04 FCB 4
3028
3029
3030
3031 |
3032 | TABRUT |
3033 |
3034 BE1A AD4F FDB RESPC
3035 BE1C AD8B FDB DESI
3036 BE1E ADCC FDB DESPCA
3037 BE20 AE14 FDB DEACR0
3038 BE22 AE23 FDB DESCCR
3039 BE24 AE32 FDB DESSP
3040 BE26 AD4F FDB RESPC
3041 BE28 AD66 FDB RECCLA
3042
3043
3044 |
3045 | TABLA DE LOCALIZACION DE COMANDOS |
3046 |
3047 |
3048 BE2A 0A FCB 0AH
3049 BE2B A40C FCB 0ES
3050 BE2D 0B FCB 0BH
3051 BE2E A63c FCB 0FS
3052 BE30 0C FCB 0CH
3053 BE31 AC4C FCB 0DV
3054 BE33 0D FCB 0DH
3055 BE3A AD3E FDB KESS
3056 BE3B 0E FCB 0EH
3057 BE37 AF28 FDB EJE
3058 BE39 0F FCB 0FH
3059 BE3A AFA2 FDB PBNIC
3060 BE3C 00 FCB 00H
3061 BE3D B6B1 FDB F2PR0M
3062 BE3F 01 FCB 01H
3063 BE40 B066 FDB VERIF
3064 BE42 02 FCB 02H
3065 BE43 B07A FDB CHECG
3066 BE45 03 FCB 03H
3067 BE46 B066 FDB PSEPR
3068 BE48 04 FCB 04H
3069 BE49 B637 FDB BIANCA
3070 BE4B 05 COMAF FCB 05H
3071 BE4C B67D FDB LEEPR
3072
3073
3074 |
3075 | TABLA DE CONVERSION DE HEIA A 7 SEGMENTOS |

```

```

3076
3077
3078
3079          ORG 08FE0H
3080
3081 BFE0 FC          FCB 0FCH
3082 BFE1 80          FCB 60H
3083 BFE2 DA          FCB 0DAH
3084 BFE3 F2          FCB 0F2H
3085 BFE4 66          FCB 66H
3086 BFE5 B4          FCB 0B6H
3087 BFE6 BE          FCB 0BEH
3088 BFE7 E0          FCB 0E0H
3089 BFE8 FF          FCB 0FFH
3090 BFE9 FA          FCB 0FAH
3091 BFEA EE          FCB 0EEH
3092 BFEB 3E          FCB 3EH
3093 BFEC 9C          FCB 9CH
3094 BFED 7A          FCB 7AH
3095 BFEE 9E          FCB 9EH
3096 BFEF DE          FCB DEH
3097 BFF0 FF          FCB 0FFH
3098
3099
3100
3101          INICIO DEL PROGRAMA PARA ETO POR TERMINAL
3102
3103
3104
3105          ORG 0A000H
3106
3107 BEGIN JMP START SALTA A COMIENZO
3108      JMP INCHNP SALTO A Rutina de ENTRADA/SALIDA
3109      JMP DUTCH SALIDA DE CARACTER DESDE EL REGISTRO A
3110      JMP PDATA1 IMPRIME DATOS EN CADENA
3111      JMP OUT2HS
3112      JMP OUT4HS APUNTA EL REGISTRO X HACIA EL CARACTER 4 HEXADECIMAL.
3113
3114
3115          INCHNP
3116          OPERACIONES REALIZADAS:
3117          --LLAMADO A LA Rutina de ENTRADA/SALIDA
3118          CON REGISTRO PARA LA ENTRADA DE DATOS
3119          --BORRA IGUALDADES
3120          --IGNORA CARACTERES BORRADOS
3121          --RESUENA SALIDAS SI ESTA LIMPIA LA BANDERA
3122          --SALVA, RESTAURA EL ACUMULADOR E.
3123
3124
3125          ORG 0A06AH
3126
3127 A06A 37          INCHNP PSHB
3128 A06B 8D13       INCH15 BSR C1D1A LEE EL TECLADO
3129 A06D 24FC       BCC INCH15 COMIENZO DEL CICLO. NO ESPERA ENTRADA.
3130 A06F 847F       ANDA #7FH LIMPIA PARIDAD.
3131 A071 27F8       BEQ INCH15 IGNORA CARACTER NULO.

```

```

3132 A073 B17F      CMPA  #7FH   EVITA RUBOUT
3133 A075 27F4      BEQ  INCH35
3134 A077 F60105    LDB  OUT5W  REVISAR SI CORRE ECO.
3135 A07A 2602      BNE  INCH4
3136 A07C 6D19      BSR  OUTCH  ENTRADA ECHO
3137 A07E 33       INCH4 PUL6
3138 A07F 39       RTS
3139
3140
3141 |
3141 | C10TA
3142 |
3142 | OPERACIONES REALIZADAS:
3143 |
3143 | -LECTURA 1 CARACTER DE ENTRADA SIN ESPERAR
3144 |
3144 | -REGRESA CON CARRY LIMPIO SI NO HAY LECTURA DE OTRO MODO
3145 |
3145 | -REGISTRO A=ENTRADA Y CARRY ESTA PUESTO.
3146 |
3146 |-----
3147
3148 A080 9611      C10TA LDA TRCS  LEE EL REGISTRO DE CONTROL DE TX/RX
3149 A082 48       ASLA
3149 A082 48       BCS  C10TA1  REVISAR QUE RDIFF ESTE PUESTO
3150 A083 2503      BCC  C10TA1  LEE EL DATO SI ESTA PUESTO
3151 A085 48       ASLA
3151 A085 48       BCC  C10TA2  VE EL BIT DE ERROR
3152 A086 2403      BCC  C10TA2  REGRESA CON CARRY LIMPIO SI NO HAY LECTURA
3153
3154
3154 | SI HAY ERROR DE TRAMA
3155
3156 A08B 9612      C10TA1 LDA RECV  LEE
3157
3158
3158 | REGRESA CON CARRY PUESTO Y LOS BITS DEL ACUMULADOR PUESTOS
3159
3160 A08A 00       SEC  BANDERA DE LECTURA -NO ESPERA ACOPLAMIENTO
3161 A08B 39       C10TA2 RTS
3162
3163 |-----
3164 |
3164 | OUTCH
3165 |
3165 | OPERACIONES REALIZADAS:
3166 |
3166 | -SALIDA DE CARACTERES DEL ACUMULADOR A
3167 |
3167 | -OUTC- LLAMADO DE SUBROUTINA POR CODTA
3168 |
3168 | -ESPERA 30 O 120 CPS
3169 |
3169 | -VELOCIDAD POR DEFAULT = 30 CPS
3170 |
3170 | -PADS CR Y CHAR POR 120
3171 |
3171 | -BLOCK 4 NULO SI CR SE ACTIVA
3172 |
3172 |-----
3173 A08C 37       OUTC PSHB
3174 A08D 0611      OUTC1 LDF TRCS  LEE EL REGISTRO DE CONTROL DE TX/RX
3175 A08F C520      BITB #20H  TOME PUESTO?
3176 A091 27FA      BEQ  OUTC1  ESPERA HASTA QUE ESTE PUESTO
3177 A093 9713      STA  TRANS
3178 A095 33       CRTN PUL6
3179 A096 39       RTS
3180
3181
3181 A097 37       OUTCH PSHB
3182 A098 BDF2      BSR  OUTC  CARACTER DE SALIDA
3183 A09A 2602      BNE  N1
3184 A09C 06E6      LDB  CHENL  NO ES POR CINTA
3185 A09E B100      N1  CMPA #06H  CR
3186 A0A0 2709      BEQ  N3
3187 A0A2 8110      CMPA #10H  NO PADDING IF BLE

```

```

3188 A0A 27EF          BEQ CRTN
3189 A0A6 C403          ANDB #3H      ENMASCARA LOS 6-BIT MAS ALTOS DE CNTR
3190 A0AB 2902          BRA #4        REMUEVE LOS 2-BIT MAS BAJOS DE CNTR
3191 A0AA 5A           N3 LSRB          REMUEVE LOS 2-BIT MAS BAJOS DE CNTR
3192 A0AB 5A           LSRB
3193 A0AC 5A           N4 DECB          DECREMENTA CONTADOR NULO
3194 A0AD 2FE6          BMI CRTN      SALIDA SI HAY SUFICIENTES NULOS
3195 A0AF 36           PSHA
3196 A0B0 4F           CLRA
3197 A0B1 0DD9          BSR OUTC      SALE UN CARACTER NULO
3198 A0B3 32           PULA
3199 A0B4 20F6          BRA #4        IMPRIME SIGUIENTE CARACTER NULO
3200
3201
3202
3203
3204
3205
3206
3207 A0B6 CEBE3B        CODM LDA #PRTON ACTIVA ACD
3208
3209
3210
3211 A0B9 80A200        CODM2 JSR PORTA1
3212 A0BC CE411B        LDA #411BH    RETARDO DE 100 us.
3213 A0BF 09           DLY DE4
3214 A0C0 2AFD          BNE DLY
3215 A0C2 39           RTS
3216
3217
3218
3219
3220
3221
3222
3223
3224
3225
3226
3227
3228
3229 A0C3 CC4F06        S120 LDA #4F06H
3230 A0C6 97E6        S120S STAA CHRNL
3231 A0C8 D710        STAB RMCA     FONE VELOCIDAD PARA 1545MS/IN
3232 A0CA 39           RTS
3233
3234
3235
3236
3237 A0CB CC0005        HY LDA #0005H PUESTO TAMBIEN RMCA
3238 A0CE 20F6          BRA S120S
3239
3240
3241
3242
3243

```

```

|=====
| CODM
| OPERACIONES REALIZADAS:
| -INICIALIZA SALIDA A PERIFERICO-IMPRESION SILENCIOSA DE 700
| -PRENDE IMPRESOR 11
|=====

```

```

|=====
| ENTRADA DESDE F50FF PARA RETARDO DESPUES DE #F40AF
|=====

```

```

|=====
| HY/HI
| OPERACIONES REALIZADAS:
| -HY Y HI PUESTOS BANDERA DE CARACTER NULO PARA ACTIVACION
| Y ACTIVACION PARA EL PUERTO SERIE ENTRADA-SALIDA RMCA
| -2 BITS BAJOS=NUMERO DE NULIDADES DESPUES DE CARACTER
| -6 BITS ALTOS=NUMERO DE NULIDADES DESPUES DE CF.
|=====

```

```

|=====
| HI
| -ACTIVA VELOCIDAD PARA 1545 us
| -ACTIVA NUMERO DE NULIDADES PARA ACTIVAR CARACTER
| -PONE BITS EN RMCA PARA 1200 EADD
|=====

```

```

|=====
| HY
| -NUM MAS ALTO -9600 BRUD EN PANTALLA
| -COLOCA ACTIVADOR A CERO
| HY LDA #0005H PUESTO TAMBIEN RMCA
| BRA S120S
|=====

```

```

|=====
| REESTABLECIMIENTO
| OPERACIONES REALIZADAS:
| -VIENE AQUI PARA REINICIO DE PROGRAMA MONITOR
| -ENCIENDE CONSOLA
|=====

```

```

3244      * -IMPRIME NOMBRE DEL PROGRAMA MONITOR
3245      * -INICIALIZA RAM UTILIZADA POR EL PROGRAMA MONITOR
3246      * -ENMASCARA BIT DE INTERRUPCION EN EL CCR DE USUARIO
3247      * -PONE VELOCIDAD INICIAL
3248      * -INICIALIZA UNIDAD DE RASTREO DE HARDWARE
3249      A0D0 B000C6      START LDS #STACK-20      RESTABLECE EN CASO QUE NO LO HAGA EL USUARIO
3250      A0D3 9FFB        STS SPSAVE          INICIALIZA LA FILA DEL USUARIO
3251      A0D5 C000F0      LDI #BKADR          INICIALIZA RAM A CERO
3252      A0DE 6F00        CLRAM CLR 0,1
3253      A0E4 08          INC
3254      A0DB BC010e      CPI #OUTSM*1        FINALIZA?
3255      A0DE 26FB        BNE CLRAM
3256      A0E9 7F00B7      CLR BANKA
3257      A0E3 7F00B6      CLR BANKD
3258      * INICIALIZA EL PUERTO SERIE INTERNO DEL MC6801
3259      A0E5 CC1007      LDD #I0C7H          ACTIVA A 300 BAUDS
3260      A0E7 6005        BSR S1Z05          PONE BIT'S EN RMR.
3261      A0E8 860A        LDAA #0AH          PONE BIT'S EN TCS
3262      A0ED 3711        STAR TRCS
3263      A0EF 6DC5        BSR C00H          ACTIVA LA IMPRESORA
3264      A0F1 CEBF62      LDI #MMAUS
3265      A0F4 F0A2D0      JSR PDATA1
3266      A0F7 CEBF7F      LDI #BORARI        BORRA PANTALLA.
3267      A0FA B0A2D0      JSR PDATA1
3268      A0FD CEBE62      LDI #PRO          DESPLIEGA "PROBUG 1.0"
3269      A100 B6A2D7      JSR F0GTA          CON CR/LF
3270      A103 B6D0        LDAA #0DDH          ESMASCARA 1 EN EL CCR
3271      A105 97FA        STAR SAVSTA*6
3272      A107 CEEFEA      LDI #WA.91         CICLO DE ESTERA POR DEFAULT
3273      A10A DFDB        STX WAITT          2.45 ITAL
3274      * INICIALIZA EL TEMPORIZADOR PARA CORRIDA A PASOS
3275      A10C 7C000E      INC TCSR           ACTIVA QLV. BIT ALTO
3276      * =====
3277      * PRINCIPAL
3278      * -FRONT DE USUARIO
3279      * -LECTURA DEL SIGUIENTE COMANDO
3280      * =====
3281      A10F B000D6      MAIN LDS #STACK
3282      A112 7F0105      CLR OUTSM          ASEGURA QUE LA ENTRADA TENGA ECO
3283      A115 B0A2D8      JSR PCRLF          IMPRIME CR/LF
3284      A118 B63E        LDAA #'>          :2BH
3285      A11A B0A0F7      JSR OUTCH
3286      A11D B0A101      JSR INPUT6        A-F (ESPERA CARACTER ALFANUMERICO)
3287      A120 25E0        BCS MAIN          ABORTA
3288      A122 2704        BEQ MAIN01
3289
3290      * CHEQUEO DE VALIDACION HEXADECIMAL
3291      A124 B0A1C4      JSR VALIN
3292      A127 25E6        BCS MAIN          !DIRECCION! /VALIDA?
3293      A129 CEA227      LDI #MEM01        ENTRADA LA RUTINA DE MEMORIA
3294      A12C 207F        BFA #AIN06        ACTIVA PARA REGRESO
3295      * "A" CONTIENE EL PRIMER CARACTER DE ENTRADA
3296      A12E CEA3AB      MAIN01 LDI #HELT   REvisa PARA CORRER 1 PASO
3297      A131 812E        CMPA # ,          :2EH RASTREO RAPIDO. ".*"
3298      A133 2778        BEQ MAIN08
3299      A135 CEA270      LDI #MENS1        REvisa PARA /

```

```

3300 A138 812F      CMPA #'/      :2FN EXAMEN RAPIDO DE MEMORIA
3301 A13A 272A      BEQ MA10B
3302 A13C CEBB40    LDX #EPR      CHECA SI SE ENTRARA A PROGRAMAR EPROMS
3303 A13F 8145      CMPA #'E      ENTRADA RAPIDA A EPROMS. PROGRAMAR EPROMS.
3304 A141 2723      BEQ MA10B     CON "\
3305 A143 CEBB43    LDX #NVECE    DIRECCION DE RUTINA DE CHECK BLANK
3306 A146 8130      CMPA #'=      ENTRA A CHECAR QUE EPROM A GRABAR
3307 A148 271C      BEQ MA10B     ESTEN BLANCAS.
3308
3309
3310
3311
3312 A14A 9FE2      STS STR1X    LECTURA EN CADENA, METE LA CADENA EN LA PILA
3313 A14C 7F00E1     CLR CT       MARCA EL TOPE DE LA CADENA EN "STR1X".
3314 A14F 8062      MAIN03 BSR TERM  SALVA PRT PARA LA ENTRADA DE LA CADENA
3315 A151 2718      BEQ SRCH     ENTRADA DE CARACTER CT
3316 A153 7C00E1     INC CT       CHECK PARA TERMINALES (-,CR).
3317 A156 30        PSMA        TENEROS UNA, VETE PARA HACER COMPARACIONES
3318 A158 8C0097     TSX         CT + 1 -> CT
3319 A15B 2F28      CPX #LOWRAM+16 SALVA CARACTER DE ENTRADA EN EL STACI
3320 A15D 8DA1D1     ELE MERROR   REVISAR EL STACI POINTER
3321 A160 2529      JSR INPUT   REVISAR SI ES FIN DEL STACI.
3322 A162 2621      BCS MAIN07  VE Y TOMA EL SIGUIENTE CARACTER
3323 A164 20E9      BNE MERROR   ESCAPA
3324 A166 7C00B8     BRA MAIN03   NERS NO SON PERMITIDOS
3325 A169 2042      INC MAIN08   CICLO
3326 A169 2042      BRA MAIN08
3327
3328
3329 A16B 97E7      SRCH STAA 0xL  ADUI DESPUES DE QUE HA ENTRADO LA CADENA, COMPARALA CONTRA
3330 A16D CEA012     LDX #CTABL   LA TABLA DE FUNCIONES. STR1X APUNTA HACIA LA CADENA DE ENTRADA
3331 A170 9FE4      STS NEXT1   VARIABLE LOCAL. SALVA DELIMITADORA.
3332 A172 0EE4      SRCH01 LDX NEXT1  TOMA COMIENZO DE LA TABLA
3333 A174 3C        PSMA        SALVALA EN TEMP
3334 A175 E600      LDAB 0,x    METE EL SIGUIENTE APUNTAADOR EN LA TABLA
3335 A177 3A        ADX         SALVA UNA COPIA EN EL STACI
3336 A178 0FE4      STY NEXT1   TOMA EL TAMAO DE LA ENTRADA
3337 A17A C003      SUBB #3     CALCULA LA DIRECCION DE LA SIGUIENTE ENTRADA
3338 A17C D1E1      CMPB CT     SALVA PARA LA SIGUIENTE BUSQUEDA
3339 A17E 270D      BEQ SRCH03  RESTA EL TAMAO DE LA DIRECCION
3340
3341
3342
3343
3344
3345
3346 A180 38        PUL1        LA LONGITUD DE ENTRADA = LONGITUD DE COMIENZO?
3347 A181 C1FB      SRCH02 CMPB #0FBH SI. IGUALACION POSTIBLE
3348 A183 26ED      BNE SRCH01
3349
3350
3351
3352 A185 CEBE60     # ENTRADA DE CADENA NO ENCONTRADA ! VETE A GRIFE
3353 A18B 8DA2D0     # ADUI EN ERROR. IMPRIME UN " " Y REGRESATE AL COMIENZO PRINCIPAL
3354 A18B 2082      MERROR LDX #0xRA)
3355 A18B 2082      JSR PDAT01  NO. SIGUE RESTRANDEO
3356 A18B 2082      MAIN07 BRA MAIN
3357

```

```

3356      LONGITUD DE ENTRADA=LONGITUD DE ENTRADA DE LA TABLA. INTENTA IGUALACION
3357      B=TAMANO: (SP)=TABLA PTR
3358  A18D BEE2  SRCH01 LDI STRI1  INICIALIZA PTR PARA ENTRADA DE CADENA
3359  A16F DFEA          STX  TEMPA
3360  A191 38      SRCH04 PULX          RESTABLECE TABLA ACTUAL DE PTR
3361  A192 08          INX
3362  A193 A600          LDAA 0,1      TOMA CARACTER DE LA TABLA
3363  A195 3C          PSHX          SALVA PARA EL SIGUIENTE CICLO
3364  A196 DEEA          LDI  TEMPA      TOMA PTR DE ENTRADA
3365  A198 A100          CMPA 0,1      CARACTER DE ENTRADA = CARACTER DE LA TABLA?
3366  A17A 2703          BEV  SRCH05    SI
3367  A19C 38          PULX          NO. LIMPIA LA PILA
3368  A19D 2003          BRA  SRCH01    TOMA EL SIGUIENTE VALOR DE LA TABLA
3369
3370  A19F 09          SRCH05 DEX      DECREMENTA PTR DE ENTRADA PARA LA PROXIMA VEZ
3371  A1A0 DFEA          STX  TEMPA
3372  A1A2 5A          DECB          SE HAN COMPARADO TODOS LOS CARACTERES?
3373  A1A3 26EC          BNE  SRCH04
3374
3375      TENEMOS UNA IGUALACION! VETE A LA RUTINA
3376  A1A5 38          PULX          TOMA TABLA PTR
3377  A1A6 08          INX          APUNTA HACIA DIRECCION DE LA TABLA
3378  A1A7 9EE2          LDS  STRI1    LIMPIA LA PILA DE USUARI0
3379  A1A9 EEG0          LDI  0,1      OBTEN DIRECCION DE RUTINA
3380  A1AB 96E7          LDAA 86LY    CARGA EL TERMINADOR
3381  A1AD A069          MAIN08 JSP 0,1  VETE A LA RUTINA
3382  A1AF 2504          BCS  MERR0R  RETORNO DE ERROR
3383  A1B1 2008          BRA  MAIN07  REGRESA A PRINCIPAL
3384
3385      =====
3386      TERMINADOR. SUP
3387      OPERACIONES REALIZADAS:
3388      -REVISAR CARACTER DE ENTRADA PARA UN TERMINADOR
3389      -TERMINADORES SON: BLANCO (CR) -
3390      -CARACTER EN LLAMADA DE ENCENDIDO
3391      -BIT Z PUESTO A LA SALIDA SI EL CARACTER FUE UN TERMINADOR
3392      =====
3393  A1B3 812C  TERM  CMPA # ,      ZCH  COMA?
3394  A1B5 270A          BEQ  TERM02
3395  A1B7 8120          CMPA #20H    BLANCO?
3396  A1B9 2706          BEQ  TERM02
3397  A1BB 6160          CMPA #00H    CR?
3398  A1BD 2702          BEQ  TERM02
3399  A1BF 812D          CMPA # -      ZCH  PERMITE EL SIGNO -
3400  A1C1 39          TERM02 RTS      REGRESA CON BIT Z
3401
3402      =====
3403      VALIN ***** VALIN *****
3404      ENTRADA VALIDADA - ENTRADA VALINP LEE ENTRADA
3405      ADMITE 4 DIGITOS DE ENTRADA SIN CONTAR LOS PRIMEROS CEROS
3406      PONE ACARREO SI HAY ERROR
3407      =====
3407  A1C2 6011  VALINP BSR INPUT  LEE HEX
3408  A1C4 270A  VALIN  FLS VALRTN
3409  A1C6 C164          CMPA #4
3410  A1CB 2F39          BLE  INPUTC
3411  A1CA 7D00ED       TST  DVFL      HAY CEROS AL PRINCIPIO?

```

```

3412 A1CD 2734      BEQ INPUTC
3413 A1CF 0D        SEC                PONE BIT C PARA ERROR Y RETORNA
3414 A1D0 3F        VALRIM RTS
3415
3416 ***** INPUT - Rutina de Lectura *****
3417 # RUTINA INPUT PONE B=0, LEE A-F COMO HEX
3418 # RUTINA INPUTA PONE B=0, LEE A-F COMO ALFANUMERICOS (CERDS,
3419 # I=NUMERO HEX (TAMBIEN EN TEMP)
3420 # A=ULTIMO CARACTER LEIDO (NO HEX)
3421 # B=I CARACTER HEX DE LECTURA (TEMP)
3422 # OYFL # 0 SI HAY SOBREFLUJO DE SHIFT (ZQUIERDO)
3423 # CARRY LIMPIO DESDE LPAR ANTES DE REGRESAR
3424 # CARRY ACTIVADO SI SE ABOITA
3425 *****
3425 A1D1 CAFD      INPUTA LDAR #0F0H    LEE A-F COMO ALFANUMERICO
3426 A1D3 2001      BRA INPUT2
3427 A1D5 3F        INPUT CLRBS    LEE A-F COMO HEX
3428 A1D8 CE00C0    INPUT2 LOX #0      INICIALIZA VARIABLE CERD
3429 A1D9 DFEA      STX TEMP
3430 A1DB DFEA      STX TEMP        0 TEMP, SOBREFLUJO
3431 A1DD CE00EA    LDA #TEMP        Y APUNTA HACIA DONDE EL CARACTER FUE GUARDADO
3432 A1E0 8D25      INPUT3 BSR INHEX   LEE EL CARACTER
3433 A1E2 2517      BCS INPUT7       SALTA SI NO ES HEXADECIMAL
3434 A1E4 C804      LDAB #4
3435 A1E6 AB01      INPUT5 ASL I,X
3436 A1E8 A900      ROL O,X
3437 A1EA 2403      BCC INPUT6       PON BANDERA SI HAY SOBREFLUJO
3438 A1EC 7C00E0    INC OYFL
3439 A1EF 5A        INPUT6 DECB       CORRIMIENTO A LA ZQUIERDA 4 BITS
3440 A1F0 26F4      BNE INPUT5
3441 A1F2 A801      ORAA I,X         SUMALE AL BITE MENOS SIGNIFICATIVO
3442 A1F4 A701      STAA I,X
3443 A1F6 7C00EC    INC TEMP
3444 A1F9 20E5      BRA INPUT3
3445 A1FB 811B      INPUT7 CMA #CNTLX REvisa si se aborta
3446 A1FD 2602      BKE INPUT9      SALTA SI NO SE ABORTA
3447
3448 #NOTHEX EQU #
3448 NOTHEX SEC     ERROR SI LA ENTRADA NO ES HEX
3449 A1FF 0D        FONE CARRY PARA INDICADOR DE ERROR
3450 A200 39        RTS
3451 A201 DEEA      INPUT9 LDA TEMP  PON REGISTRO Y=4 LEE
3452 A203 5AEC      INPUTC LDAB TEMP  PON REGISTRO B=8 LECTURA DE CARACTER HEX
3453 A205 0C        CLC                BUEN REGRESO
3454 A206 39        RTS
3455 *****
3455 ***** INHEX *****
3456 # LECTURA DE 1 CARACTER HEX, CONVERSION A HEXADECIMAL
3457 # REGRESA HEX EN REGISTRO A
3458 # REGISTRO B=0 CONVIERTE A-F A HEXADECIMAL
3459 # REGISTRO R=0 DEJA A-F ALFANUMERICO
3460 A207 B0A06A    INHEX JSR INCHMP  (INHEX) DEBE SER NEGATIVO
3461 A20A 8130      CMA #30H
3462 A20C 28F1      BMI NOTHEX      NO ES HEX
3463 A20E 8139      CMA #39H
3464 A210 2F0D      BLE INHEX      BUENO
3465 A212 3D        TSTB            A-F NUMEROS?
3466 A213 2BEA      BMI NOTHEX      NO
3467 A215 8141      CMA #41H
3468 A217 28E6      BMI NOTHEX      NO ES HEX

```



```

3468 A219 B146      CMPA #44H
3469 A21B 2EE2      BGT NOTHEX      NO ES HEX
3470 A21B B007      SUBA #7
3471 A21F B40F      INING ANDA #6FH
3472 A221 5F        CLR#           DESPUES DE ENCONTRAR 0-9 LIMPIAR B
3473
3474 A222 39        RTS           BUEN REGRESO DE HEX
3475
3476
3477
3478
3479
3480
3481
3482
3483
3484
3485
3486
3487
3488
3489
3490
3491
3492 A223 B09D      MEMORY BSR VALINE
3493 A225 2F52      BLE MERFIN     NO ES HEX -ERRDR
3494 A227 DEEA      MEM01 LDI TEMP# RESETEO PARA DIRECCION/
3495 A229 B12F      CMPA #2FH     / DELIMITADOR?
3496 A22B 2704      BEQ MEM02
3497 A22D 6120      CMPA #20H     ESPACIO?
3498 A22F 2648      BNE MERFIN
3499 A231 B077      MEM02 BSR OUT2H IMPRIME VALOR
3500 A233 DFE8      MEM03 S11 PNT#
3501 A235 3C        PSH#
3502 A236 5F        CLR#           A-F BANDERA DE NUMERO
3503 A238 B09C      BSR INFUT     I=DIRECCION
3504 A239 3B        PUL#
3505 A23A 253E      BCS RETRN     SI NEGATIVO - ADEGTA
3506 A23C 2797      BEQ MEM03     SALTA SI NO ES HEX
3507 A23E D6E8      LDAB TEMP#A1  OBTEN EL ULTIMO BYTE
3508 A240 B0A2C0    JSR STCRH     GUARDA B Y REvisa CAMBIO DE MEMORIA
3509 A242 2535      BCS RETRN     ERROF EN CAMBIO DE MEMORIA
3510 A244 B106      MEM02 CMPA #00H CR?
3511 A247 2751      BEQ RETRN     FIN DE EXAMEN DE MEMORIA?
3512
3513 A249 B12C      I=DIRECCION DE BYTE ACTUAL
3514 A24B 2603      CMPA #20H     COMA?
3515 A24D 0E        BNE MEM03
3516 A24E 20E2      IN#           ABPE SIGUIENTE LOCALIDAD, NO PRESENTAR
3517 A250 B120      BRA MEM05
3518 A252 2602      MEM03 CMPA #20H ESPACIO?
3519 A254 98        BNE MEM04
3520 A255 20E4      IN#           INCREMENTA APUNTAADOR
3521 A257 B10A      BRA MEM02     VE A VALOR PRESENTE
3522 A259 2606      MEM04 CMPA #0AH     LF?
3523 A25B 0B        IN#

```

```

3524 A25C B0A20F      JSR PCR          ENVIA UN CR, NO LF
3525 A25F 700D        BRA MEM12       PRESENTA DIRECCION, ESPACIO
3526 A261 015E      MEM06 CMPA #5EH UA?
3527 A263 7803        BNE MEM06
3528 A265 09         DE3
3529 A26A 2004        BRA MEM10
3530 A26B 012F      MEM08 CMPA #2FH SLASH?
3531 A26A 260D        BNE MERRIN
3532 A26C 0D6D      MEM10 BSR PCRLF  ENVIA UN CR/LF
3533 A26E 0FEB      MEM12 STX FNTR  SALVA LA NUEVA DIRECCION DE APUNTAJOR
3534 A270 CE00EB     MEMSL LDX #FNTR  X APUNTA AL PRESENTE OBJETIVO
3535 A273 0D2C        BSR OUT4HS     DIRECCION, SP
3536 A275 0EEB        LDX FNTR       RESETEA X PARA APUNTAJOR
3537 A277 706B        BRA MEM07
3538 A279 00        MERRIN SEC     ACTIVA CARRY PARA REGRESO DE ERROR
3539 A27A 39        RETRN RTS
3540
3541
3542
3543
3544
3545
3546
3547
3548 A278 80A579     OFFSET JSR R0Z0R  LEE 2 DIRECCIONES
3549 A27E 25F9        BES MERRIN     VALIDA LAS DIRECCIONES
3550 A280 0CEA        LDD TENFA
3551 A282 030601     SUBD #1
3552 A283 92EB      SUBD FNTR      OFFSET=HACIA -INSEDE=1;
3553 A287 C17F        CMFB #7FH     REVISAS SI DISTANCIA VALIDA
3554 A289 2205        BHI OFF4
3555 A28B 4D         TSTA
3556 A28C 2706        BEQ OFF6
3557 A28E 20E7        BPA MERRIN
3558 A290 01FF      OFF4 CMPA #OFFH  DISTANCIA NEGATIVA
3559 A292 26E5      OFF6 ENE MERRIN
3560 A294 D7EC      OFF6 STAB TEMP  IMPRIME OFFSET
3561 A296 8043        BSR PCRLF     IMPRIME LF DESPUES DE CF DE USUARIO
3562 A298 CE00EC     LDX #TEMP
3563 A29B 8007        BSR OUT2HS
3564 A29D 0D3C        BSR PCRLF
3565 A29F 20CF        BRA MEMSL     VETE A FUTURA /
3566
3567
3568
3569
3570
3571 A2A1 8D07      OUT4HS BSR OUT2H  X BYTE
3572 A2A3 0B        INX           TOMA EL SIGUIENTE BYTE
3573
3574
3575
3576
3577
3578
3579 A2A4 8D04      OUT2HS BSR OUT2H  X BYTE
3579 A2A6 0620      SPACE LGRA #20H IMPRIME ESPACIO

```

```

3560 A266 293A      BRA  XOUTH      IMPRIME UN CARACTER Y REGRESA
3561                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3562                I IMPRIME 1 BYTE
3563                I REGISTRO X - DIRECCION DEL BYTE
3564                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3565 A26A A600      DOUTH LDAR 0,0
3566 A2AC 36        FSNH          LEE BYTE UNA SOLA VEZ
3567 A2AD B603      BSA  DOUTH
3568 A2AF 32        FULA
3569 A2B0 2004      BRA  DOUTH      DERECHO
3569                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3571                I CONVIERTE LOS 4 BITS IZQUIERDOS DEL BYTE PARA DESPLEGAR
3572                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3573 A2B2 44        DOUTH LSRH          SALIDA 4 BITS IZQUIERDOS BINARIOS
3574 A2B3 44        LSRH
3575 A2B4 44        LSRH
3576 A2B5 44        LSRH
3577                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3578                I CONVIERTE LOS 4 BITS DERECHOS DEL BYTE e IMPRIME
3579                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3600 A2B6 B40F      DOUTH ANDA 00FH SALIDA 4 BITS DERECHOS
3601 A2B8 B696      ADDA WITH      CONVIERTE PARA DESPLEGAR
3602 A2BA 19        DAA
3603 A2BC B940      ADCA 040H
3604 A2BD 15        DAA
3605 A2BE 2024      BRA  XOUTH      IMPRIME 1 CARACTER Y REGRESA
3606                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3607                I ALMACENA B EN G,1 Y VERIFICA ALMACENAMIENTO
3608                I DETECTA MEMORIA NO EXISTENTE. EFFON. RAM PROTEGIDA.
3609                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3610 A2C0 E700      STACH STAB 0,1 ALMACENA 1
3611 A2C2 E100      CNR 0,1        VERIFICA CAMBIO DE MEMORIA
3612 A2C4 2784      REG  RETN      CORRECTO
3613 A2C6 EEB60E      LD  040CH     INCORRECTO ENVIA MENSAJE
3614 A2C8 B00C      BSA  PDATA
3615 A2CA 26AC      BRA  MERRTN    ACTIVA CARRY PARA REGRESO DE ERROR
3616
3617                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3618                I IMPRIME CADENA DE DATOS
3619                I REGISTRO X APUNTA HACIA ARREGLO DE INFRISION
3620                I X SERA INCREMENTADA
3621                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3622 A2CC B615      PDATA BSA  XOUTH LLAMADO A RUTINA DE SALIDA
3623 A2CE 08        INA           A=DIRECCION DE ARREGLO DE SALIDA
3624 A2D0 A600      PDATA LDAR 0,1 TEMA CARACTER
3625 A2D2 B104      CNR 04        EOT? FIN DE TEXTO?
3626 A2D4 26F7      BNE PDATAC
3627 A2D6 39        RTS
3628                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3629                I CR/LF ENTONCES IMPRIME CADENA DE DATOS
3630                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3631 A2D8 E602      PDATA BSA 060F CR/LF. CADENA DE DATOS.
3632 A2DA 26F7      BFA PDATAY
3633                DOUTH  DOUTH  DOUTH  DOUTH  DOUTH  DOUTH
3634                I SALIDA CR/LF
3635                I SALIDA RESUMIDA REGISTRO

```

```

3636
3637 A2DB B60A PCRLF LDAA #00H SALIDA LF
3638 A2DD B005 BSR IOUTCH IMPRIME Y REGRESA
3639 A2DF B600 PCR LDAA #00H CR
3640 A2E1 B001 BSR IOUTCH IMPRIME Y REGRESA
3641 A2E3 4F CLRA
3642 A2E4 7EA097 IOUTCH JMP OUTCH SALIDA Y REGRESO
3643
3644 ***** IMPRIME REGISTROS *****
3645 # PRESENTA REGISTROS A TRAVES DE LA PAGINA
3646 # PRESENTA LA 2a LINEA DE REGISTRO. LEYENDO ENTRADA
3647 # SPACE (ESPACIO)-PRESENTA CONTENIDO DE REGISTRO, VE A SIGUIENTE REGISTRO
3648 # HEX, SP-MODIFICA REGISTRO, VE A SIGUIENTE REGISTRO
3649 # HEX, CR-MODIFICA REGISTRO, REGRESA
3650 # CR u OTRA COMBINACION NO CAMBIA, REGRESA
3651 *****
3651 A2E7 B066 REGSTR BSR PREGS1
3652 A2E9 BDF0 BSR PCRLF CR LF DESPUES DE IMPRIMIR REGISTRO
3653 A2EB CE00EE REGS1 LDX #ARRAY PSEUDO REGISTROS
3654 A2EE 5F CLR# INICIALIZA OFFSET
3655 A2EF 3C REGS2 PS#H SALVA REGISTRO DE APUNTAADOR
3656 A2F0 CEF8B8 LDX #ARRAY CONTIENE NOMBRE DE REGISTROS
3657 A2F3 2A AB# SUMA DE OFFSET
3658 A2F4 A600 LDAA C,1 QSTEN REGISTRO ACTUAL
3659 A2F6 B062 BSR OUTDA PRESENTA NOMBRE DE REGISTRO, ANFOCALO
3660 A2F8 A601 LDAA I,1 # BANDERA DE BITES
3661 A2FA 38 PUL# APUNTAADOR DE REGISTRO
3662 A2FB 7D00E1 TST C# IMPRIME O MODIFICA?
3663 A2FE 2708 BEQ REGS3 MODIFICA
3664 A300 4D TSTA REVISAR BITES
3665 A301 2703 BEQ REGS4
3666 A302 B0A5 BSR OUTZH PRESENTA 2 DIGITOS HEX
3667 A305 08 IN#
3668 A306 B09C REGS4 BSR OUTZHE PRESENTA 2 HEX + SP
3669 A308 08 IN#
3670 A309 2004 B#A REGS6
3671 A30B 57 REGS3 PS#H SALVA OFFSET
3672 A30C D008 BSR INDAT VE A LEER ENTRADA
3673 A30E 33 PUL# RECUPERAR OFFSET
3674 A30F C#02 REGS6 ADDR #2 ACTUALIZA
3675 A311 C10C CMP# #12 TODOS LOS REGISTROS REVISADOS
3676 A313 26DA BNE REGS2 NO - CICLO
3677 A315 39 RTS
3678
3679 ***** INDAT *****
3680 # ENTRADA PARA MODIFICACION DE REGISTRO
3681 *****
3682 A316 36 INDAT PS#H SALVA LA LONG. DE LA BANDERA
3683 A317 3C PS#H DIRECCION DE APUNTAADOR DE REGISTRO
3684 A318 B0A1D5 JSR INPUT
3685 A31B 38 PUL# RESTAURA
3686 A31C 33 PUL#
3687 A31D 2518 BCS FRERR ABORTA
3688 A31F 2718 BEQ INDAT2 NO ES HEXADECIMAL
3689 A321 B0A1B3 JSR TERM ACEPTA SP, CR
3690 A324 2614 BNE FRERR REGRESA A PRINCIPAL
3691 A326 5D TST# REVISAR LA LONGITUD DE LA BANDERA

```

3692	A327 2709	BEQ INDAT0	
3693	A329 36	PSHA	SALVA ULTIMO CARACTER LEIDO
3694	A32A DCEA	LDD TEMPA	OBTEN ENTRADA DE LECTURA DE 2 BYTES
3695	A32C E006	STD 0,1	
3696	A32E 32	PULA	RESTAURA ULTIMO CARACTER
3697	A32F 08	INI	INCREMENTA APUNTADOR
3698	A330 2004	BRA INDAT5	
3699	A332 D6EK	INDAT0 LDB TEMPA+1	CAMBIO DE 1 BYTE
3700	A334 E700	ST0A 0,1	
3701	A336 B100	INDAT5 CMPA #00H	CR - REGRESO
3702	A338 2612	BNE INDAT1	
3703	A33A 38	PRER PULX	OBTEN DIRECCION DE REGRESO
3704	A33B 33	PULB	OBTEN BANDERA DE LA PILA
3705	A33C 4F	CLBA	
3706	A33D 39	RTS	REGRESO A PRINCIPAL
3707	A33E 8120	INDAT2 CMPA #20H	NO HEXADECIMAL, ESPACIO
3708	A340 26F6	BNE PRER	REGRESO A PRINCIPAL
3709	A342 50	TSTB	2 o 4 CARACTERES
3710	A343 2605	BNE INDAT4	
3711	A345 66A2A4	JSR OUT2HS	PRESENTA 2 CARACTERES, ESPACIO
3712	A346 2605	BFA INDAT1	
3713	A34A 8DA2A1	INDAT4 JSR OUT4HS	PRESENTA 4 CARACTERES, ESPACIO
3714	A34D 08	INDAT1 INI	AJUSTA APUNTADOR DE REGISTRO
3715	A34E 39	RTS	
3716		*****	PRES *****
3717		I	IMPRIME REGISTROS - P,X,A,B,C,5
3718		*****	*****
3719	A34F 88BA	PRESI BSR FCALF	
3720	A351 7C06E1	PRES INC CT	ACTIVA BANDERA - IMPRIME REGISTRO
3721	A354 8895	BSP FEGSI	VEYE A IMPRIMIR
3722	A356 7F00E1	CLR CT	LIMPIA LA BANDERA
3723	A359 39	RTS	
3724		*****	OUTA *****
3725		I	IMPRIME REGISTRO A.-
3726		*****	*****
3727	A35A 880C	OUTA BSP IOUTCH	SALIDA REGISTRO A
3728	A35C 862D	LDBA #20H	IMPRIME -
3729	A35E 7E4097	IOUTCH JMP OUTCH	
3730		*****	IRIFMT *****
3731		I	VIENE AQUI DESPUES DE RECONCIDO B (DELIM)
3732		I	DESPLIEGA PUNTO DE RUPTURA
3733		I	B - REMUEVE PUNTO DE RUPTURA
3734		I	B (DIRECCION): INSERTA PUNTO DE RUPTURA
3735		*****	*****
3736	A361 8100	IRIFMT CMPA #00H	CR?
3737	A363 270F	BEQ PRBA	IMPRIME
3738	A365 8120	CMPA #20H	BORRAR?
3739	A367 271c	BEQ DELER	
3740	A369 80A1C2	JSR VALINF	
3741	A36C 23E7	BLS 6012	ABOKTA?
3742	A36E 8100	RF02 CMPA #00H	CR
3743	A370 280F	BNE BERTN	REGRESO DE ERROR
3744	A372 FFF0	STL BRADR	ALMACENA EN TABLA
3745		I	ISPC
3746		I	FALL THRU Y PRESENTA PUNTOS DE RUPTURA
3747		I	IMPRIME FUNTO DE RUPTURA

```

3748 A374 B0A20B      PRDR: JSR PCRLF
3749 A377 CE00FD      LDX #B1A0A
3750 A37A 7EA2A1      JMP OUT4HS          IMPRIME Y REGRESA
3751                      G042 EQU 0A355H      BERRTN_ REGRESO DE ERROR ENTRADA DE G
3752 A37D 00          BERRTN SEC
3753 A37E 37          BRIN RTS
3754                      I SPC
3755                      I BORRA PUNTO DE RUPTURA
3756 A37F B0A06A      DELBRK JSR INCHMP
3757 A382 B100          CMPA #00H          CP?
3758 A384 76F7          BNE BERRTN
3759 A386 4F          CLR
3760 A387 5F          CLR
3761 A388 D0FD          STG B1ADR          DIRECCION PUNTO DE RUPTURA CER0
3762 A38A 20EB          BRA B38A          VE A IMPRIMIR TABLA
3763                      I SPC
3764                      I ***** G *****
3765                      I VA A EJECUTAR CODIGO DE USUARIO
3766                      I G (CR) o G (DIRECCION)
3767                      I *****
3768 A38C B100          COGT CMPA #00H      CF
3769 A38E 270E          BEQ B04E          EJECUTA DESDE PC ACTUAL
3770 A390 B0A1C2      JSR VALINF
3771 A393 23C0          PLS G042
3772 A395 B100          CMPA #00H          CR?
3773 A397 26BC          BNE G042          ERROR
3774 A399 7F0103      CLR EXONE
3775 A39C DFEE          STI SAVSTA          ACTIVA PC DE USUARIO
3776 A39E B0A20B      G016 JSR PCRLF
3777 A3A1 B60103      LDWA EXONE          PARADA EN PUNTO DE RUPTURA
3778 A3A4 2603          BNE G042
3779 A3A6 B0A465      JSR SETB
3780 A3A9 2016          G018 BRA B385
3781                      I ***** (PERIOD) *****
3782                      I INSTRUCCION DE RASTREO I
3783                      I *****
3784 A3AB CE0001      NEXT LD1 #1
3785 A3AE 2009          BRA TRACE2
3786                      I ***** TRACE *****
3787                      I T (HEX) - INSTRUCCIONES DE RASTREO (HEX)
3788                      I *****
3789 A3B0 B100          TRACE CMPA #00H      I (CR) RASTREA I INSTRUCCION
3790 A3B2 27F7          RES NEXT
3791 A3B4 B0A105      JSR INPUT          OBTEN HEX
3792 A3B7 2F9C          BLE G042          REGRESA SI ABOPTO
3793 A3B9 FF0101      TRACE2 STA NTRACE   BURGHA HEX
3794 A3BC 2797          BEQ G042          REGRESA SI RASTREO
3795 A3BE CC0103      INC EXONE          EJECUTA UNA INSTRUCCION
3796 A3C1 7EA439      B385 JMP B385
3797                      I *****
3798                      I SETCLX -USADO POR EL REL00
3799                      I ACTIVA EL TIMER PARA COMPARAR DEPUES DE 1 CICLO
3800 A3C4 C618      SETCLX LDAB #12H    ESTABLECE # DE CICLOS
3801 A3C6 DF0E          STI ODR6G          GUARDA EN REGISTRO DE COMPARACION
3802 A3C8 3F          RTS
3803                      I *****
3804                      I *****
3805                      I *****
3806                      I *****
3807                      I *****
3808                      I *****
3809                      I *****
3810                      I *****
3811                      I *****
3812                      I *****
3813                      I *****
3814                      I *****
3815                      I *****
3816                      I *****
3817                      I *****
3818                      I *****
3819                      I *****
3820                      I *****
3821                      I *****
3822                      I *****
3823                      I *****
3824                      I *****
3825                      I *****
3826                      I *****
3827                      I *****
3828                      I *****
3829                      I *****
3830                      I *****
3831                      I *****
3832                      I *****
3833                      I *****
3834                      I *****
3835                      I *****
3836                      I *****
3837                      I *****
3838                      I *****
3839                      I *****
3840                      I *****
3841                      I *****
3842                      I *****
3843                      I *****
3844                      I *****
3845                      I *****
3846                      I *****
3847                      I *****
3848                      I *****
3849                      I *****
3850                      I *****
3851                      I *****
3852                      I *****
3853                      I *****
3854                      I *****
3855                      I *****
3856                      I *****
3857                      I *****
3858                      I *****
3859                      I *****
3860                      I *****
3861                      I *****
3862                      I *****
3863                      I *****
3864                      I *****
3865                      I *****
3866                      I *****
3867                      I *****
3868                      I *****
3869                      I *****
3870                      I *****
3871                      I *****
3872                      I *****
3873                      I *****
3874                      I *****
3875                      I *****
3876                      I *****
3877                      I *****
3878                      I *****
3879                      I *****
3880                      I *****
3881                      I *****
3882                      I *****
3883                      I *****
3884                      I *****
3885                      I *****
3886                      I *****
3887                      I *****
3888                      I *****
3889                      I *****
3890                      I *****
3891                      I *****
3892                      I *****
3893                      I *****
3894                      I *****
3895                      I *****
3896                      I *****
3897                      I *****
3898                      I *****
3899                      I *****
3900                      I *****
3901                      I *****
3902                      I *****
3903                      I *****
3904                      I *****
3905                      I *****
3906                      I *****
3907                      I *****
3908                      I *****
3909                      I *****
3910                      I *****
3911                      I *****
3912                      I *****
3913                      I *****
3914                      I *****
3915                      I *****
3916                      I *****
3917                      I *****
3918                      I *****
3919                      I *****
3920                      I *****
3921                      I *****
3922                      I *****
3923                      I *****
3924                      I *****
3925                      I *****
3926                      I *****
3927                      I *****
3928                      I *****
3929                      I *****
3930                      I *****
3931                      I *****
3932                      I *****
3933                      I *****
3934                      I *****
3935                      I *****
3936                      I *****
3937                      I *****
3938                      I *****
3939                      I *****
3940                      I *****
3941                      I *****
3942                      I *****
3943                      I *****
3944                      I *****
3945                      I *****
3946                      I *****
3947                      I *****
3948                      I *****
3949                      I *****
3950                      I *****
3951                      I *****
3952                      I *****
3953                      I *****
3954                      I *****
3955                      I *****
3956                      I *****
3957                      I *****
3958                      I *****
3959                      I *****
3960                      I *****
3961                      I *****
3962                      I *****
3963                      I *****
3964                      I *****
3965                      I *****
3966                      I *****
3967                      I *****
3968                      I *****
3969                      I *****
3970                      I *****
3971                      I *****
3972                      I *****
3973                      I *****
3974                      I *****
3975                      I *****
3976                      I *****
3977                      I *****
3978                      I *****
3979                      I *****
3980                      I *****
3981                      I *****
3982                      I *****
3983                      I *****
3984                      I *****
3985                      I *****
3986                      I *****
3987                      I *****
3988                      I *****
3989                      I *****
3990                      I *****
3991                      I *****
3992                      I *****
3993                      I *****
3994                      I *****
3995                      I *****
3996                      I *****
3997                      I *****
3998                      I *****
3999                      I *****
4000                      I *****

```

```

3804      I MUEVE REGISTROS DESDE EL STACK DE USUARIO HASTA ALMACENAJE DE MONITOR
3805      I REEMPLAZA PUNTO DE RUPTURA CON CODIGO DE USUARIO
3806      I SI NO ESTA RASTREANDO, REEMPLAZA CODIGO DE USUARIO CON PUNTO DE RUPTURA (3F)
3807      I SI ESTA RASTREANDO, IMPRIME REGISTROS
3808      I EJECUTA SIGUIENTE INSTRUCCION DE USUARIO
3809      #####
3810  A3C9 7C060B      NMI      INC      TCSR      PON NIVEL ALTO
3811  A3CC 80F6      BSR      SETCLA     NO NMI, PERO CAMBIA NIVEL
3812  A3CE 30      TSI
3813  A3CF BE0004      LDS      ISTACK
3814  A3D2 B0A45C      JSR      MOVSTA     SALVA REGISTROS DE USUARIO
3815  A3D5 B0A474      JSR      RBR1      REMUEVE PUNTO DE RUPTURA
3816  A3D8 FE0101      LDX      ITRACE     RASTREA?
3817  A3DB 260A      BNE      NMI01
3818  A3DE 7F0103      CLR      E10HE
3819  A3E0 B0A4B5      JSR      SETB      PONE PUNTO DE RUPTURA
3820  A3E3 2522      RCS      NMI03
3821  A3E5 2052      BFA      ARMSTA     VE A PREPARAR REGISTROS PARA EJECUTAR I INSTRUCCION IOT
3822  A3E7 09      NMI01  GE1
3823  A3EB FF0101     NMI015 STI      ITRACE     DECREMENTA CONTADOR DE RASTREO
3824  A3EE 2603      BNE      NMI02
3825  A3ED 7F0103      CLR      E10HE
3826      I      SPC
3827      I IMPRIME LINEA DE RASTREO
3828      I OP-11 P-1111 1-1111 A-11 B-11 C-11 5-1111
3829      I REVISAS SI EL USUARIO TECLEO "CONTROL X" PARA TERMINAR RASTREO
3830  A3F0 CE0000     NMI02  LDX      #0000H     LIMPIA RASTREO Y EXONE SI TERMINO
3831  A3F3 96B7      LDAA     BANTRA
3832  A3F5 261B      BNE      HAI072
3833  A3F7 F0A564      JSR      CMFABT
3834  A3FA 27EC      BEQ      NMI015     TERMINA SI CONTROL X
3835  A3FC CE8E64      LDA     IAPRTOP     OBTEN DIRECCION DE OP-
3836  A3FF B0A2D7      JSR      FRATA
3837  A402 DEEA      LDX     TEMPA
3838  A404 B0A2A4      JSR     OUT2HS     OBTEN PC ANTERIOR
3839  A407 B0A351     NMI03  JSR     PREGS     IMPRIME CODIGO DE OPERACION
3840  A40A B60103     IMPRIME LINEA DE RASTREO
3841  A40D 262A      BNE     ARMSTA
3842  A40F 7E810F      JMP     MAIN
3843  A412 8D1F      HAI072 BSR     INIC9
3844  A414 DEEA      LDX     TEMPA
3845  A416 E600      LDAB   0,1         DESPLIEGA CODIGO DE OPERACION
3846  A418 B0AAB4      JSR     DESOP1     EN 7 SEGMENTOS
3847  A41B B0A96C      JSR     INI1
3848  A41E CE00EA      LDX     ITEMPA
3849  A421 B0A9CA      JSR     DISLOC     DESPLIEGA LA DIRECCION DE ESE CODIGO
3850  A424 96B7      LDAA   BANTRA
3851  A426 2605      BNE     SALTE
3852  A428 B60103     LDAA   E10HE
3853  A42B 260C      BNE     ARMET1     SI NO ES CERO SALTA A EJECUTAR OTRA INSTR.
3854  A42D B0E06A     SALTE  LDS     ISTACK
3855  A430 7E83F6      JMP     ESPC02
3856      I
3857  A433 CE700E     INIC9  LDX     #167
3858  A436 DF80      STI     ISEGO      APUNTA A DESPLIEGUE DE DATOS
3859  A438 39      RTS

```

```

3860
3861
3862
3863
3864 A439 9EFB
3865 A43B DEEE
3866 A43D 3C
3867 A43E DEFO
3868 A440 3C
3869 A441 DCF2
3870 A443 36
3871 A444 37
3872 A445 9AF4
3873 A447 36
3874 A448 B60103
3875 A44B 270E
3876 A44D DEEE
3877 A44F DFEA
3878
3879 A451 8602
3880 A453 9701
3881 A455 7A000B
3882 A458 BDA3CA
3883 A45B 38
3884
3885
3886
3887
3888
3889
3890
3891
3892
3893 A45C A600
3894 A45E 97F4
3895 A460 E001
3896 A462 97F3
3897 A464 D7F2
3898 A466 E003
3899 A468 DDF0
3900 A46A EC05
3901 A46C DDEE
3902 A46E C606
3903 A470 3A
3904 A471 DFFB
3905 A473 39
3906
3907
3908
3909
3910
3911 A474 B60100
3912 A477 270B
3913 A479 96FF
3914 A47B DEFO
3915 A47D 2702

```

```

;
; REGISTROS PILA DE USUARIO
; MUEVE DE ALMACEN DE PROGRAMA A PILA DE USUARIO
; SI RASTREO - ACTIVA HARDWARE
ARMSTK LDS SPSAVE     PON PILA PARA REGRESO
      LDI SAVSTK     PC
      PSHK
      LDI SAVSTK+2   ;
      PSHK
      LDD SAVSTK+4   OBTEN A,B
      PSHA           MUEVE LA PILA
      PSHB
      LDA SAVSTK+6   OBTEN CCR
      PSHA
      BEQ ARN504
      LDI SAVSTK     SALVA APUNTAOR PC PARA PROXIMO FASTREO PAT
      STX TENPA
; RASTREO DE ON-CHIP
      LDA #2         PON DDR PARA SALIDA
      STAA P2DDR     PUERTO 2
      DEC TCSR       LIMPIA BIT DLVL
      JSR SETCLY     ACTIVA COMPARADOR DE REGISTRO, ESPERA
      ARN504 RTI     FANTASMA
; DUMMY RTI
; SPC
;=====
; MOVSTK
; OPERACIONES REALIZADAS:
; -MUEVE LOS REGISTROS DE USUARIO DEL STAC1 DE USUARIO
; HACIA EL ALMACEN DE PROGRAMA MONITOR
; -INICIALIZA APUNTAOR DE PILA DE USUARIO
;=====
MOVSTK LDA #0, I     MUEVE CCR. B. A. C. PC
      STAA SAVSTK+6   HACIA PC. I. A. B. CCR
      LDD I, I
      STAA SAVSTK+5   ;
      STAB SAVSTK+4   ;
      LDD I, I
      STD SAVSTK+2
      LDD S, I
      STD SAVSTK
      LDAB #6
      ABX
      STX SPSAVE
      RTS
;=====
; REEMPLAZA LOS PUNTOS DE RUPTURA (SW1) CON CODIGO DE USUARIO
; BKADR -TABLA DE 4 DIRECCIONES DE PUNTOS DE RUPTURA
; OPCODE -TABLA DE OPCODES, CORRESPONDIENTES A LAS DIRECCIONES
;=====
RRR1: LDA BRLF6      IGNORA SI LOS PUNTOS DE RUPTURA NO ESTAN
      BEQ RRR16
      LDA OPCODE     OBTEN OPCODE DE USUARIO
      LDI BKADR      OBTEN LA DIRECCION DE FUNTO DE RUPTURA DE USUARIO
      BEQ RRR13      NINGUNA DIRECCION

```



```

3916 A47F A700          STAA 0,X          RESTAURA OPCODE
3917 A481 7F0100       RBRK3 CLR BRKFLG  LIMPIA BANDERA DE PUNTO DE ROMPIENTO
3918 A484 39          RBRK6 R15
3919
3920
3921      ; *****
3922      ; REEMPLAZA CODIGO DE USUARIO CON 3F EN LA DIRECCION DE PUNTO DE RUPTURA
3923      ; IGNORA SI LOS PUNTOS DE RUPTURA YA ESTAN ADENTRO
3924      ; *****
3924 A485 B60100       SETB  LDRA BR1FLG  YA ESTAN ADENTRO?
3925 A488 2676         BNE  SHERR       ACTIVA BIT C
3926 A48A DEFD        LD4  B1ADR
3927 A48C 270E         BEQ  SETBb       SALTA SI NO HAY DIRECCION
3928 A48E B600        LDAA 0,I         OBTEN CODIGO DE OPERACION
3929 A490 C63F        LDAB B3FH       ACTIVA SWI
3930 A492 B042C0       JSR  STRCH      GUARDA Y VERIFICA CAMBIO
3931 A495 2505        BCS  SETB6       ALMACENAMIENTO DE 3F BUENO?
3932 A497 97FF        STAA OPCODE     SALVA CODIGO DE OPERACION
3933 A499 B70100       STAA BR1FLG     PON BANDERA DE PUNTO DE ROMPIENTO
3934 A49C 39
3935      SETB6 R15
3936      ; SPC
3937
3938      ; *****
3939      ; ENTRADA INTERRUPCION POR SOFTWARE (SWI)
3940      ; OPERACIONES REALIZADAS:
3941      ; -ENTRADA CON COLOCACION DE PUNTO DE RUPTURA
3942      ; -SALVA REGISTROS DE USUARIO
3943      ; -DECREMENTA PC PARA APUNTA A SWI
3944      ; -REEMPLAZA LOS SWI 's CON CODIGO DE USUARIO
3945      ; -IMPRIME REGISTROS
3946      ; -VA A CONTROL PRINCIPAL DE CICLO
3947      ; *****
3947 A49D 30          M.SWI IS4       OBTEN LA PILA DE USUARIO
3948 A49E BE0004       LDS  #STACK     PUESTO PARA PILA INTERNO
3949 A4A1 80B9        ESR  MOVSTX    SALVA REGISTROS DE USUARIO
3950 A4A3 DEEE        LDY  SAVSTX    DECREMENTA PC DE USUARIO
3951 A4A5 09          DE4
3952 A4A6 DFEE        STX  SAVSTX
3953 A4A8 DFEA        STX  TEMPA     SALVA PARA REVISO DE PUNTO DE RUPTURA
3954 A4AA 9c80        LDAB BANGD
3955 A4AC 2629        BNE  HAZDTR
3956 A4AE B60100       LDRA BR1FLG     ERROR SI NO HAY PUNTO DE RUPTURA
3957 A4B1 2709        BEQ  BKFERR
3958
3959      ; ENTRADA DE CARACTERES - PRESENTA REGISTROS, REGRESA PRINCIPAL
3959 A4B3 B0BF        ENDCAL ESR RBRK  RENUEVE PUNTO DE RUPTURA DESDE CODIGO
3960 A4B5 9CEA        HAI2 CPX TEMPA  ESTA PUESTO EL PUNTO DE RUPTURA?
3961 A4B7 2603        BNE  BKFERR
3962
3963      ; REGISTRO A=0 SI TABLA DE RUPTURA PUNTO DE RUPTURA
3963 A4B9 4C          INCA
3964 A4DA 2005        BRA  SWI3
3965 A4BC 4F          BKFERR CLRA
3966 A4BD 3F          CLRB
3967 A4BE F00101       STD  NTRACE
3968 A4C1 B70103       SWI3 STAA EYONE  RESETEA NUMERO DE INSTRUCCION PARA RASTREAR
3969 A4C4 96E6        LDAB BANGD     LIMPIA INSTRUCCION 1 INT
3970 A4C6 2606        BNE  SALREG
3971 A4C8 B0424F       JSR  PREGS1

```

```

3972 A4C9 7EA10F          JMP MAIN          VE A CICLO PRINCIPAL
3973 A4CE 7F0086          SALREG CLR BANSO
3974 A4D1 B0A03E          JSR REGS
3975 A4D4 7EABF7          JMP ESPCOM
3976 A4D7 B0AEFD          HAZOTR JSR B0ABF
3977 A4DA 2009           BRA HAZ2
3978                   I SPC
3979
3980                   ;;;;;;;;;;;;;;;;;; DISPLAY ;;;;;;;;;;;;;;;;;;
3981                   I D o D <DIRECCION> o D <DIRECCION/>DIRECCION)
3982                   I DESPLEGADO DE MEMORIA -ESPACIO DE MEMORIA ALREDEDOR DEL ULTIMO
3983                   I BYTE DE REFERENCIA DE MEMEX)
3984                   I DESPLIEGA 16 BYTES ALREDEDOR <DIRECCION> ESPECIFICADA
3985                   I o DESPLIEGA DE <DIRECCION> A <DIRECCION> MODO 16
3986                   I CARACTER ASCII SERA IMPRIMIDO EN LA DERECHA
3987                   I APUNTADOR MEMEX APUNTARA A LA ULTIMA DIRECCION ESPECIFICADA
3988                   I AL FINAL DEL COMANDO EXHIBIDORES
3989                   ;;;;;;;;;;;;;;;;;;
3990 A4DC DEE8          DISPLY LDI PNTR          SALVA APUNTADE DE MEMEX)
3991 A4DE 3C           PSHA
3992 A4DF B100          CNPA #00H          CR?
3993 A4E1 270A          BEQ SHOW35         NINGUN ARGUMENTO
3994 A4E3 B07C          BSR PVALIN
3995 A4E5 2316          BLS SHERR2         ERRO SI NO ES MEM, O ABORTA
3996 A4E7 DFEB          STI PNTR
3997 A4E9 B100          CNPA #00H          CR?
3998 A4EB 2615          BNE SHOW4
3999 A4ED DCEB          SHOW35 LOD PNTR     DEFINE ESPACIO PARA DNP
4000 A4EF C4F0          ANDB #0F0H         ENMASCARA DIGITO BAJO
4001 A4F1 B30010        SUBD #10H
4002 A4F4 DDEB          STD PNTR
4003 A4F6 C30020        ADDD #2CH
4004 A4F9 DDEA          STD TEMP4         A LA DIRECCION
4005 A4FB 2019          BRA SHOW9
4006 A4FD 36           SHERR2 PULI         RESETEA APUNTADOR MEMEX)
4007 A4FE DFEB          STI PNTR
4008 A500 0D           SHERR SEC          REGRESO DE ESPDR
4009 A501 3F           RTS
4010 A502 B050          SHOW4 BSR PVALIN   LEE NUMERO MEM
4011 A504 23F7          BLS SHERR2         SALTA SI MAY ERROR
4012 A506 DCEB          LOD PNTR           DE DIRECCION < A DIRECCION?
4013 A508 C4F0          ANDB #0F0H         ENMASCARA DIGITO DE MENOR ORDEN
4014 A50A D7E9          STAB PNTR+1
4015 A50C 93EA          SUBD TEMP4
4016 A50E 27E0          BHI SHERR2
4017 A510 96EB          LDAA TEMP4+1      MASCARA PARA LINEA LLENA
4018 A512 B4F0          ANDA #0F0H
4019 A514 97EB          STAA TEMP4+1     CAMBIA ULTIMA DIRECCION DE REFERENCIA
4020                   I
4021                   I DIRECCION DIVISIBLE ENTRE 16
4022                   I DIRECCION DEL BLOQUE ESTABA EN EL REGISTRO I
4023                   I X SALVADO EN EL STACK FOR ID
4024 A516 B0A20B        SHOW9 JSR PERLF    ALIMENTACION DE LINEA
4025                   I REvisa SI EL USUARIO QUIERE TERMINAR CON EL COMANDO DE DESPLIEGUE
4026 A519 B049          SHOW10 BSR CHABT
4027 A51B 2605          BNE SHOW11        REGRESA SI CONTROL I

```

4028	A510 38	SHOW19	FULLI	RECUPERA APUNTAADOR MEM:EX
4029	A51E 0F6B		STL PNTR	
4030	A520 4F		CLR A	LIMPIA C PARA REGRESO
4031	A521 39		RTS	
4032	A522 B0A20B	SHOW11	JSR PCRLF	
4033	A525 C000EB		LDX #PNTR	OBTEN DIRECCION DE LA LINEA
4034	A528 B0A2A1		JSR GUT4H5	IMPRIME DIRECCION
4035	A52B 0EEB		LDI PNTR	OBTEN CONTENIDO DE LA MEMORIA
4036	A52D C610		LDAB #16	CONTADOR DE LINEA
4037	A52F 60A2A4	SHOW12	JSR GUT2H5	PRESENTA DATOS
4038	A532 06		INX	INCREMENTA APUNTAADOR DE DIRECCION
4039	A533 5A		DECB	
4040	A534 26F9		BNE SHOW12	CICLO
4041	A535 B0A2A6		JSR SPACE	IMPRIME DESCARGA DE ASCII
4042	A539 C610		LDAB #16	NUMERO DE LINEA DE CARACTER
4043	A53B 0EEB		LDI PNTR	
4044	A53D A600	SHOW14	LDAA 0,X	
4045	A53F B47F		ANDA #7FH	REVISAS IMPRESION
4046	A541 8120		CMPL #20H	
4047	A543 2004		BLT SHOW16	NINGUN CARACTER
4048	A545 8161		CMPL #61H	
4049	A547 2002		BLT SHOW16	
4050	A549 862E	SHOW16	LDAA #2EH	PRESENTA *," CUANDO NO HAY CARACTER
4051	A54B 86A097	SHOW16	JSR OUTCH	
4052	A54E 08		INX	
4053	A54F 5A		DECB	
4054	A550 26EB		BNE SHOW14	CICLO
4055	A552 0CEA		LDG TEMPA	
4056	A554 92EB		SUBC PNTR	
4057	A556 27C5		BEG SHOW19	REGRESA
4058	A558 0F6B		STL PNTR	SALVA DE LA DIRECCION
4059	A55A 7000E9		TST PNTR+1	
4060	A55D 268A		BNE SHOW10	FIN DE LINEA
4061	A55F 2065		BRA SHOW9	FIN DE BLOQUE
4062	A561 7E81C2	PVALIN	JMP VALINP	SALVA BYTES

```

4063
4064
4065
4066
4067
4068
4069
***** CHAST *****
| LECTURA SIN ESPERA
| REVISAS PARA CONTROL X - ESCAPA DE IMPRESION
| REVISAS PARA CONTROL W - ESPERA DURANTE LA IMPRESION T O D
| CUALQUIER OTRO CARACTER CONTINUA IMPRESION
*****
4070 A564 36
CHVART PSMA
4071 A565 B0A0E0
JSR CIGTA LEE UN CARACTER
4072 A568 B47F
ANDA #7FH LIMPIA FARIADO
4073 A56A 8117
CMPL #CHTLW CONTROL W
4074 A56C 2607
BNE CMY2 SI ES A51, ESPERA PARA LA ENTRADA
4075 A56E B0A0E0
CHX1 JSR CIGTA PARA CONTINUAR IMPRESION
4076 A571 24FB
BCC CHX1 CICLO SI NO HAY ENTRADA
4077 A572 B47F
ANDA #7FH REMUEVE FARIADO
4078 A575 8116
JMW2 CMPL #CHTLW CONTROL W
4079
| REGRESA CON CARACT PUESTO
4080 A577 32
FULA
4081 A57B 39
RTS
4082
***** FEZAGR *****
4083
| LEE .DELIM) <ADR1) <ADR2,

```

```

4084      | REGRESO CON ADRI EN PNTR / ADRZ EN TENPA
4085      |
4086      A579 810D      RDZADR CMPA 00DH      CR?
4087      A57B 2712      BED  FNCHER
4088      A57D BDE2      BSR  PVALIN          LLAMADO A RUTINA DE ENT-DA
4089      A57F 2F0E      BLE  FNCHER          REVISA SI ES NUMERO
4090      A581 DFE8      STX  EBLX*1         SALVA IFA DIRECCION (AFUNTORO)
4091
4092      | ENTRADA REvisa PARA DELIMITADOR
4093      A583 810D      CMPA 00DH          CR?
4094      A585 2708      BED  FNCHER          NO ADMITE CR
4095      A587 80D8      PNCH3 BSR PVALIN    LEE SIGUIENTE DIRECCION
4096      A589 2304      BLS  FNCHER          DIRECCION VALIDA?
4097      A58B 810D      CMPA 00DH          REQUIERE CR DESPUES DE LA DIRECCION
4098      A58D 2701      BEQ  FNCRTN
4099      A58F 00      FNCHER SEC          REGRESO DE EFADR
4100      A590 39      FNCRTN RTS
4101
4102      |
4103      | P (ADR1) (ADR2)
4104      | PONE DESDE (ADR1) A (ADR2)
4105      | ERROR SI (ADR2) MENOR QUE (ADR1)
4106      | ACTIVA PAQUETE DE TRANSFERENCIA
4107      | PRIMERA PALABRA - FCN PARA EXTRACCION = 0
4108      | SEGUNDA, TERCERA PALABRA = (ADR1)
4109      | CUARTA, QUINTA PALABRA = (ADR2)
4110      | CARGA X CON DIRECCION DE PAQUETE DE TRANSFERENCIA
4111      | SALTA A TRAVES DEL VECTOR 10 HACIA BSDTA
4112      |
4113      A591 7F00E7      PUNCH CLR  EBLX
4114      A594 80E3      BSR  RDZADR          LEE 2 DIRECCIONES
4115      A596 25F8      BCS  PNCRTN          CHECK ERRORES
4116
4117      A598 BDA2D8      | HEX AUN EN TENPA (EBLX*3). - FIN DE DIRECCION
4118      PNCH4 JSR  PCPLF
4119
4119      A59B 8610      | NO SE ACTIVA BANDERA DE ECU NI BANDERA DE CINTA
4120      A59D 876105      LDA# 010H          NUMEROS NULOS CON CINTA CR
4121      STA# 0015H
4122
4122      | ENCIENDE EXTRACTOR PARA LECTURA ESCRITURA
4123      | BBLK DEBE ESTAR PUESTO - EBLX = 0 ESCRITURA
4124      | * * * * *      BBLX 0 LECTURA
4125
4124      A5A0 4C      INCA          ACTIVA REGISTRO A=11H
4125      A5A1 DAE7      LDA# EBLX
4126      A5A3 2601      ENE  ESONC          SALTA SI VERIFICA 0 CARGA
4127      A5A5 4C      INCA          MUESTA PARA ESCRITURA
4128      A5A6 BDA097      BSDN2 JSR  QUTCH
4129      A5A9 BDA5D5      JSR  BSDTA
4130      A5AC 46      RORA          SALVA EL BIT DE CARRA
4131      A5AD 36      PSHA          SALVA PARA REGRESO DE ECARRA
4132
4132      | APAGADO DE EXTRACCION
4133      LBX  #FUNDFF
4134      JSR  COON2          SALIDA DE CADENA Y RETARDO
4135      JSR  CHABT          LIMPIA EL BUFFER IO
4136      JSR  CHABT          DOUBLE BUFFER
4137      CLF  QUTSM          ACTIVA LA IMPRESION
4138      FULA
4139      A5BE 49      ROLA          RESETEA EL BIT DE CARRY - INDICADOR DE ERRORES

```

```

4140 ASBF 39          RTS
4141
4142                ;***** CARGA *****;
4143                ; L CARGA UN NOMBRE DE ARCHIVO
4144                ; L -OFFSET; CARGA CON UN OFFSET
4145                ; COLoca LA FUNCION EN EL PAQUETE DE ALMACENAMIENTO BULK
4146                ; SI OFFSET - TERCERA Y CUARTA PALABRAS DE PAQUETE = OFFSET
4147                ; CARGA X CO DIRECCION DE PAQUETE DE TRANSFERENCIA
4148                ; SALTA A TRAVES DEL VECTOR IO A BSDTA
4149                ;*****;
4150 ASCE C601         LOAD  LDAB #10          ACTIVA CARGA FUNCION = 1
4151 ASCE D7E7         LOAD2 STAB #6L          LCI #6L
4152 ASCE CE0360      LCI #6L              INICIA OFFSET = 0
4153 ASCE DFEE        STI #6L+3
4154 ASCE E190        CMPA #0DH           CR?
4155 ASCE 27EE        BEQ FNCH4          SI
4156 ASCE 6DB6        BSK FNCH3
4157 ASCE 20C7        BRA FNCH4
4158
4159                ;***** VERIFICA *****;
4160                ; V VERIFICA QUE LA CINTA HA SIDO CARGADA CORRECTAMENTE
4161                ; / -OFFSET; REvisa QUE EL PROGRAMA HA SIDO CARGADO CORRECTAMENTE CON OFFSET
4162                ; COLoca LA FUNCION EN EL PAQUETE DE ALMACENAMIENTO BULK
4163                ; SI OFFSET-TERCERA Y CUARTA PALABRA-OFFSET
4164                ; CARGA X CON DIRECCION DE PAQUETE
4165                ; SALTA A TRAVES DEL VECTOR IO A BSDTA
4166                ;*****;
4167 ASCE C6FF        VERF LDAB #OFFH
4168 ASCE 20E0        BRA LOAD2
4169
4170                ;***** BSDTA *****;
4171 ASCE 5E          BSDTA I5TB          BBLI ESTA EN ACUMULADOR B
4172 ASCE 275A        BEQ #5PUN          SALTA A EXTRACCION, FUNCION = 0
4173                ; BAJA PARA VERIFICAR - BBLI = -1, CARGA - BBLI = 1
4174                ; VERIFICA, CARGA
4175                ; OBTIENE EL OFFSET DEL PAQUETE IO
4176                ; ENCUENTRA SI GRABA DATO
4177                ; LEE EL BIT CNT (TEMP)
4178                ; LEE DIRECCION - ACTIVA REGISTRO X
4179                ; LEE Y GUARDA EL DATO, CALCULA EL CHI SUM
4180                ; LO COMPARA
4181                ;*****;
4182 ASCE DCE4        LDB #EMFA          OBTIENE EL OFFSET
4183 ASCE 6DE6        STD FNTR          SALVA EL PARAMETRO DE OFFSET
4184 ASCE 8D66aA     LOAD3 JSR INCHNF     LECTURA
4185 ASCE 8D66aA     LOAD4 CMPA #53H     OBTIENE LA PRIMERA GRABACION BIEN
4186 ASCE 126F      BNE LOAD3
4187 ASCE 8D66aA     JSR INCHNF
4188 ASCE E139      CMPA #35H
4189 ASCE 1721      BEQ LOAD20          TERMINA DESPUES DE 59
4190 ASCE 8131      CMPA #31H          GRABACION DE DATO
4191 ASCE 24F1      BNE LOAD4          NO
4192 ASCE 7F1714    CLR C1SUM          INICIALIZA REVISION DE SUMA
4193 ASCE 802F      BSR BYTE          OBTEN EL BYTE CNT
4194 ASCE 2020      SUBF #20H          DECREMENTA EL BYTE CNT DE ESTE
4195 ASCE D7E2      STAB TEMP          ALMACENAJE PARA EL BYTE CNT
4196                ; LECTURA DE 4 DISK DE HEXADECIMALES DE ENTRADA

```

```

4196                                     ; FORMA DIRECCIONES Y ALMACENA EN EL REGISTRO X
4197 ASF7 8023                               BSR BYTE          1 BYTE
4198 ASF9 37                                   PSHB              SALVA EL PRIMER BYTE
4199 ASFA 8020                               BSR BYTE          SEGUNDO BYTE
4200 ASFC 32                                   PULA              OBTIENE EL PRIMER BYTE
4201 ASFD 03EB                               ADDD PNTR         SUMA OFFSET
4202 ASFF 37                                   PSHB              NUEVE A:8 a 4
4203 A600 36                                   FSHA
4204 A601 38                                   PULX              HAS REGISTRO X = DIRECCION
4205
4206                                     ; ALMACENA DATO
4206 A602 6018                               LOAD11 BSR BYTE  METE EL BYTE EN EL ACUMULADOR B
4207 A604 7A00EC                              DEC TEMP         DECREENTA BYTE CNT
4208 A607 270E                               BEQ LOAD15       FIN DE GRABACION?
4209 A609 7000E7                              TST BBL         SALTA ALMACENAMIENTO SI VERIFICA
4210 A60C 2802                               BMI LOAD12       SOLAMENTE COMPARE
4211 A60E E700                               STAB 0,X
4212 A610 E199                               LOAD12 CMB 0,X
4213 A612 2606                               RNE LOAD17       ERROR
4214 A614 08                                   INX
4215 A615 20EB                               BRA LOAD11
4216
4217                                     ; REVISION DE SUMA BUENA?
4217                                     ; REVISION DE SUMA ES PRIMER COMPLEMENTO
4218 A617 4C                                   LOAD15 INCA      REVISION DE SUMAS ABADIDA EN B
4219 A618 27C2                               BEQ LOAD3        OBTIENE SIGUIENTE GRABACION
4220
4221                                     ; ERROR EN REVISION DE SUMA, VERIFICA FALLA, ERROR DE CARGA
4221 A61A 00                               LOAD19 SEC       ESTABLECE REGRESO DE ERROR
4222 A61B 39                               LOAD20 RTS
4223
4224
4225 ***** BYTE *****
4225                                     ; FORMA UN BYTE HEXADECIMAL DE 2 BYTES DESPLEGADOS
4226                                     ; LLAMA INHEX PARA LEER UN DIGITO D ENTRADA
4227 A61C 5F                               BYTE CLR        LECTURA A - F COMO HEXADECIMAL
4228 A61D 80A207                              JSR INHEX
4229 A620 C610                               LDRB #160
4230 A622 3D                               MUL              BYTE MENOS SIGNIFICATIVO EN EL REGISTRO B
4231 A623 37                               FSHB            SALVA
4232 A624 5F                               CLR            BANDERA PARA INHEX
4233 A625 60A207                              JSR INHEX
4234 A626 35                               PULB
4235 A629 18                               ABA              OBTIENE 16YTE
4236 A62A 16                               TAB              SALVA EN B
4237 A62B 8B1714                              AGDA C1SUM
4238 A62E 871714                              STAA C1SUM
4239 A631 39                               RTS
4240
4241
4242 ***** BSR+PUNCH *****
4242                                     ; PNTR - DESDE LA DIRECCION TEMP - A LA DIRECCION
4243                                     ; BBL - REUSADO PARA ENMARCAR CNT
4244                                     ; TEMP - REUSADO PARA BYTE CNT
4245                                     ; EXTRACCION NULA COMO COMIENZO DE CINTA
4246                                     ; EXTRAE CRLF, NULO, SI GRABACION DE CINTA, CONTADOR DE MARGEN
4247                                     ; DIRECCION, DATOS, REVISION DE SUMA
4248                                     ; GRABACION EOF - 29030606F
4249 *****
4250 BSPUN EQU 1
4251 A632 C619                               BSPUN LDRB #256

```



```

4308
4309 A6B8 9100      CHECK  CMFA 000A      NO ADMITE CR
4310 A6BC 2707      BEQ  PIRRTN
4311 A6BE 00A579    JSR  RDZADR      ENTRADA DE DIRECCIONES AAAA Y BBBB
4312 A691 9CEE      CPL  FNTR        ES AAAA=BBBB?
4313 A693 2506      BLO  PIRRTN      ERROR
4314 A695 7EA721    PIRRTN JMP  PERATN
4315
4316
4317
4318
4319
4320 A698 CFFF8b    CHECKIT LOD  00FF8B      INICIO PARA LEER
4321 A69B 9714      STAB ECDNR      ESTABLECE PAGINA, CS = 1
4322 A69D 07EC      STAB TEMP      ALMACENA BANDERA
4323 A59F DEEE      LDI  FNTR        INICIALIZA APUNTAADOR
4324 A6A1 09        DEI             AJUSTE PARA BUCLE
4325 A6A2 08        CHECK4A 1%4      SIGUIENTE LOCALIDAD DE MEMORIA
4326 A6A3 E606      LDAB 0,1        DETIENE 1 BYTE
4327 A6A5 2705      BEQ  CHECK8      =0 (BORRADO)
4328 A6A7 4F        CLRAB           LISTO PARA IMPRIMIR MENSAJE DE ERROR
4329 A6A8 6D21      BSR  EPRRT      IMPRESION DE ERROR
4330 A6AA 271A      BEQ  CHECK11     ABORTA ?
4331 A6AC 9CEA      CHECK8  CPL 1     MEMOS TERMINADO?
4332 A6AE 26F2      BNE  CHECK4A
4333 A6B0 7F0104    CHECK9  CLR  VFLAG  LIMPIA BANDERA DE VERIFICADO
4334 A6B3 7D06BB    TST  BANTGT
4335 A6B6 26B4      BNE  OTMENCJ
4336 A6B8 BDB913    JSR  BENE
4337 A6B8 39        AT5
4338 A6BC 60A2DB    OTMENCJ JSR  FCRLF  SALIDA DE CR, LF
4339 A6BF CEE6A9    LDI  NPAR0
4340 A5C2 80A2B0    JSR  PDATA1
4341 A6C3 39        RTS
4342 A6C6 7F0104    CHECK11 CLR  VFLAG  REGRESO DE ERROR
4343 A6C9 0D        SEC
4344 A6CA 39        RTS
4345
4346
4347
4348
4349
4350
4351
4352 A6CB 36        EPRRT  PSHA      SALVA VALOR CORRECTO
4353 A6CD 37        PSHB      SALVA VALOR DE ERROR
4354 A6CD 3C        PSHJ      SALVA DIRECCION DE EPRRT
4355 A6CE 0AEC      LDAB TEMP      ENCARBIZADO IMPRESO?
4356 A6D0 2A0E      BFL  EPRRT2     SI
4357 A6D2 CEBFEE    LDI  NAGE0      SALIDA DE ENCARBIZADO
4358 A6D5 B0A107    JSR  PDATA
4359 A6D5 C40F      ANGB 00FH      LIMPIA BANDERA DE BITE SUPERIOR
4360 A6D8 2615      EPRRT2 PNE  EPRRT4  REVISION DE BITE CNT
4361 A6DC C606      LDAB 0,1        RESETEO DE BITE CNT
4362 A6DE E0A2DB    JSR  FCRLF      SALIDA DE CR, LF
4363 A6E1 36        EPRRT4 TER      AFUNTA A 1

```



```

4364 A6E2 80A2A1      JSR  OUT4HS      SALIDA DE DIRECCION X
4365 A6E5 08          INI              APUNTA HACIA VALOR DE EPROM
4366 A6E6 80A2AA      JSR  OUT2M      SALIDA DE BYTE MALO
4367 A6E9 862F      LOAD  #2FH      IMPRIME "/"
4368 A6EB 80A097      JSR  OUTCH      SALTA SOBRE ACUMULADOR B EN LA PILA
4369 A6EE 08          INX              IMPRIME VALOR
4370 A6EF 80A2A4      JSR  OUT2HS     RESETEO DE DIRECCION DE EPROM
4371 A6F2 80A2A6      JSR  SFACE      LIMPIA BANDERA
4372 A6F5 3A          DECB           AJUSTE DE ERROR CNT
4373 A6F6 2E          PULX          RESETEO DE DIRECCION DE EPROM
4374 A6F7 87EC      STAR  TEMP     LIMPIA BANDERA
4375 A6F9 33          PULB          REMUEVE VALOR
4376 A6FA 32          PULA          PERMITE CONTROL X
4377 A6FB 80A564      JSR  CHLMBT
4378 A6FE 35          RTS
4379
4380 A6FF 70V0BB      OUTPWR  TST  BANTOT
4381 A702 2A63      SMC  OUTPRL
4382 A704 7EAFDE      JMP  VDDTEC
4383 A707 CEFAC      OUTPK1  LDH  #VPEPE
4384 A70A 31          OUTMSG  FSH
4385 A70B 80A2D7      JSR  PDATA
4386 A70E 80A06A      JSR  INCHMP
4387 A711 38          PULX
4388 A712 6153      CNFA  #5      RESPUESTA = 5
4389 A714 35          RTS
4390
4391 *****
4392 | COMANDO PROGRAM |
4393 | CODIGO ES DE LA FORMA: |
4394 | PROG [XXXX] [YYYY] [AAAA] |
4395 | REVISAR EL ESTADO DE SOPRADO, PROGRAMA, VERIFICA |
4396 *****
4396 A715 810D      PGM  CNFA  #0GH  NO ADMITE CR
4397 A717 276E      BEQ  FERRTN
4398 A719 80A0B10    JSR  GETAD     TOMA LAS DIRECCION Y REVISAR
4399 A71C 2405      BCC  PGM3     CUALQUIER FANSG, ENTRADA DE ERRORES?
4400 A71E 80A9EB      JSR  PIA30
4401 A721 00          FERRTN  SEC    REGRESO DE ERROR
4402 A722 39          RTS
4403 A723 80A698      FMSJ  JSR  CHC#IT  REVISAR QUE TODD ESTE BORRADO
4404 A726 06EC      LDAB  TEMP    ALGUN ERROR?
4405 A728 2817      BMI  PGM4     NO
4406 A72A CEF6C4      LDH  #CMMSG   ENVIA MENSAJE DE CAMBIAR?
4407 A72D 80BE      BSR  OUTMSG
4408 A72F 28F0      BNE  FERRTN   ERROR SI NO SE OBTIENE *S*
4409 A731 81E03E      FNTEC  JSR  VFFA~
4410 A734 80A6FF      JSR  OUTPWP    CONECTA Vpp
4411 A737 26EB      BNE  FERRTN
4412 A739 70A0BB      TST  BANTOT
4413 A73C 271A      BEQ  PGM1
4414 A73E 7C006F      INC  BANTOT
4415 A741 CEF77F      PGM4  LDH  #BDR:1
4416 A744 80A2B0      JSR  PDATA1
4417 A747 CEF6C4      LDH  #M4.31
4418 A74A 0F38      STX  WAITT
4419 A74C CEF662      LDH  #MOCUR

```

```

4420 A74F B0A2D0      JSR PDATA1
4421 A752 C6B8E5      LDI NDISPRI
4422 A755 56A2D0      JSR PDATA1
4423 A758 B6FE       PROM1 LDAA #0FEH      PPC=1; PLC=0
4424 A75A 9714       STAA ECONR
4425 A75C 6EE3       LDI #NTR          SALVA COMIENZO DE DIRECCION DE EPROM
4426 A75E 3C        PSHX
4427 A75F 0C00      PGM55 LDI #MBEG
4428 A761 09        DEI
4429 A762 3C        PSHX
4430 A763 78        PGM6  PULY          SALVA DIRECCION
4431 A764 9C0F      CFI #MEND         EMPIEZA CICLO DE PROGRAMA
4432 A766 2625      BNE PGM65         ES EL FINAL?
4433 A768 7D1104     PGM63 TST #FLAG     TODAVIA NO ES FIN
4434 A76B 281D      BMI CHCAHI       VERIFICANDO
4435 A76D 3E        PULY             SI - TERMINA
4436 A76E 0FEB      STI #NTR         RESETEA EPROM DE COMIENZO DE DIRECCION
4437 A770 B0AFFF     PGM62 JSR OUTPWR
4438 A772 27F8      BEQ #PGM62
4439 A773 7E00B0     TST #ANTOT
4440 A776 2808      BNE LETRAS
4441 A77A B100      CMPA #00H
4442 A77C 26F2      BNE #PGM62
4443 A77E 2094      BRA LETR1
4444 A780 814E      LETRAS CMPA #N
4445 A782 28E2      BNE #PGM62
4446 A784 B0A7EB     LETR1 JSR #PI20
4447 A787 7EAB5F     JMP #VFY2        DESHABILITA Vpp
4448 A78A 7EAC80     CHCAHI JMP #CHCI9 VE A ACTIVAR PARA VERIFICAR
4449 A78E 756104     PGM65 TST #FLAG
4450 A790 261C      BMI #VERRR
4451 A792 3C        PSHX
4452 A793 7D00BB     TST #BANTOT
4453 A796 2708      BEQ #FANALC
4454 A798 6EE3       LDI #NTR
4455 A79A 0FEA      STI #EMPA       SE COLOCA EN MEMORIA #TR
4456 A79C 200C      BRA #FANALC
4457 A79E 6DAA46     FANALC JSF #INI
4458 A7A1 C600EB     LDI #NTR
4459 A7A4 B0AAC4     JSR #DISLOC
4460 A7A7 3E        PULY
4461 A7A8 2004      BRA #VERRR
4462 A7AA 3E        FANALC PULY
4463 A7AB B0B600     JSR #SCROLL
4464 A7AE 02        VERRR INI
4465 A7AF 56C0      LDAA #NTR
4466 A7B1 3E        BRAFFX PSHX       DETEN DATOS DE LA MEMORIA
4467 A7B2 DEEF      LDI #NTR         SALVA APLICADOR DE IMAGEN
4468 A7B4 7D1104     TST #FLAG       OBTEN #TR DE EPROM
4469 A7B7 281A      BMI #PM65        VERIFICA
4470 A7B9 A700      STAA #0          SI
4471 A7BC 60FC      LDAA #0FEH      ALMACENA EL DATO
4472 A7BD 9714       STAA ECONR      PPC=PLC=0
4473 A7BF 96C8      LDAA #TRH       LIMPIA POSIBLE GCF
4474 A7C1 DC0E      LDI #NTR        OBTEN TIEMPO DE REPETIC
4475 A7C3 D369      ADDD #CLOC      SUMALE A #TR*FO ACTUAL

```

```

4476 A7C5 000E          STO DCREG      ALMACENA REGISTRO DE COMPARACION
4477 A7C7 96E9          PEM7 LDA4 TCSR  ESPERA CICLO PARA COMPARAR
4478 A7C9 8440          ANDA ANDA
4479 A7CB 27FA          BEQ PGM7
4480 A7CD 86FE          LDA4 ANFE4     FFE=1, PLC=9
4481 A7CF 3714          STA4 ECONR
4482 A7D1 20C7          BRA PGM77     SALTA PARTE DE VERIFICADO
4483
4484 A7D3 E000          I VERIFICA
PGM75 LDA3 0.1     COMPARA CON EPROM
4485 A7D5 11          CFA
4486 A7D8 271E          BEQ PGM77     CORRECTO
4487 A7DB 7000B8        TST EPMTD?
4488 A7DE 200E          SNE CRANC
4489 A7E0 80A9AC        XRAM JSR ERRO  NO SON IGUALES ERROR
4490 A7E2 80A7AB        JSR INTZ
4491 A7E5 C600E8        LDA WPMTR
4492 A7E8 F0A0C4        JSR DISLDC
4493 A7EB 7E          FULL
4494 A7EA 34          FINPGM RTS
4495
4496 A7EE 80A6C8        CRANC JSR EPRT  IMPRIME DIRECCION DE EPROM
4497 A7F0 2606        BNE PGM77     ABORTA?
4498 A7F2 38          FULL
4499 A7F4 2000        BRA PGM6A3    SI
4500 A7F6 7E4768        PGM6A3 JMP PGM6J  REGRESA
4501 A7F8 08          PGM77 IN4     SE COLOCA EN APUNTAJOS DE EPROM
4502 A7FB DFE8          STA PNTR
4503 A7FD 2000        BRA PGM6B     SI
4504 A7FF 7E4753        PGM6B JMP PGM6  NO ADMITE CR
4505 A7FE 7E4721        PRRRTM JMP PERRTN
4506
4507
4508          I GET414
4509 A801 E241C2        GET414 JSR VALINP  CRTEN DIRECCION XXXX
4510 A804 27F6          BLE PRRRTM   ERRO?
4511 A806 8F00          STA IMRES   SALVA
4512 A808 8100          CMPA WDRM   NO ADMITE CR
4513 A80A 27F1          BEQ PRRRTM
4514 A80C 80A579        JSR FOCADR   CRTEN DIRECCIONES YYY Y AAAA
4515 A80E 39          RTS
4516
4517
4518          *****
4519          I OBTIENE DIRECCIONES PARA PROGRAMAR Y VERIFICAR *****
4520          I ENTRADA DE DIRECCIONES XXXX, YYY, AAAA, *****
4521          *****
4522 A810 80EF          GET414 JSR GET414  LEE PARAMETROS
4523 A812 250E          BCS GET42E   ERRO?
4524 A814 0E2B          LDA PNTR    DETEN DIRECCIONES YYY
4525 A816 000F          STO INEND   SALVALA
4526 A818 31FB          CMP4 ANFGM  EPROM EN LA DIRECCION PGM0M
4527 A81A 240E          BMS GET42E
4528 A81C 8FE8          STA PNTR    SALVA DIRECCION DE EPROM
4529 A81E 5200          SUB IMRES   YYY-XXX=0?
4530 A820 2405          BMS GET4D5
4531 A822 7E4721        GET4DE JMP PERRTN  SALIDA DE MENSAJE DE ERRO
4532 A824 02E8          GET4D5 ADD5 PNTR  YYY-XXX+AAAA=FFFF?

```

```

4532 AB27 25F9      BCS GETADE
4533 AB29 D0EA      STD TEMPA      FIN DE EPRDM
4534 AB2B DC0D      LOD IMBEG
4535 AB2D 81FB      CMPA #0FBH
4536 AB2F 24F1      BMS GETADE
4537 AB31 96EB      LDAA PNTR      AAAA=FBC0H?
4538 AB33 81FB      CNFA #0FBH
4539 AB35 29EB      BLD GETADE
4540 AB37 0C        CLC            BUEN REGRESO
4541 AB3B 39        RTS
4542
4543
4544      ;
4545      ; COMANDO DE MOVIMIENTO DE BLOQUE DE DATOS
4546      ; MV (XXXX) (YYYY) (AAAA)
4547      ; MUEVE DATO DESDE X A TRAVES DE Y PARA EMPEZAR EN LA DIRECCION A
4548      ;
4549      ;
4549 AB39 80C6      MV      BSR GETAYA
4549 AB3B 29E3      BCS GETADE      EPRDM?
4550 AB3D DEBD      LOD IMBEG      OBTEN PRIMERA DIRECCION
4551 AB3F 09        DEX
4552 AB40 08      MOV2 INI
4553 AB41 A600      LDAA 0,X      OBTEN BYTE
4554 AB43 3C        PSHX      SALVA DIRECCION
4555 AB44 DEEA      LDX TEMPA      PARA LA DIRECCION
4556 AB46 A700      STAA 0,X      ALMACENA
4557 AB48 08        INX      OBTEN SIGUIENTE DIRECCION
4558 AB49 DFEA      STJ TEMPA
4559 AB4B 38        PULX
4560 AB4C 9CEB      CPI PNTR      FIN DE DIRECCIONES?
4561 AB4E 26F0      BNE MOV2
4562 AB50 39        RTS            REGRESA CON BITE DE CARRY LIMPIO
4563
4564      ;
4565      ; COMANDO DE VERIFICADO
4566      ; COMANDO ES DE LA FORMA:
4567      ; VERF (XXXX) (YYYY) (AAAA)
4568      ;
4569      ;
4569 AB51 810D      VFY      CNFA #0DH      NO ADMITE CP
4570 AB53 2152      BEQ DERRTN
4571 AB55 80B9      BSR GETAD      NO, OBTEN DIRECCIONES + REVISI
4572 AB57 254E      BCS DERRTN
4573      ; PUNTO DE ENTRADA PARA REVISION DE VERIFICADO DEL PROGRAMA
4574 AB59 CCFB86      VFY2 LOD #0FFB6H      INICIA LECTURA
4575 AB5C 9714      STAA EDRNR      COLOCA PAGINA, PLE=1
4576 AB5E 07EC      STAB TEMP      BANDEA DE SALVADO
4577 AB60 F70104      STAB VFLAG      COLOCA BANDEA DE VERIFICACION NEGATIVA
4578 AB63 7EA73F      JMP PGM55      ENTRADA EN EL CODIGO DEL PROGRAMA
4579
4580 AB66 302920322E343520  XMSG FCC /0) 2.45 1) 4.97/
4581 AB75 0D0A      FCB 0DH,0AH      CP/2F
4582 AB77 5834414C3D      FCC /ITAL=?
4583 AB7E 04        FCB 4
4584
4585      ;
4586      ; COMANDO JTAG
4587      ; COMANDO ES DE LA FORMA:

```

```

4588 / ITAL /
4589 / GESPLIEGA PARAMETRO DE FRECUENCIA CRISTAL ACTUAL /
4590 / Y SOLICITA UNO NUEVO /
4591 /
*****
4592 XTLL LDR XMSG
4593 JSR PDATA
4594 LDAA #30H OPCION 0?
4595 LDAB #A1TT
4596 CMPB #42.45H SOLAMENTE REVISIA PRIMER BYTE
4597 BEQ XTLL3
4598 MCA DEBERIA SER OPCION 1
4599 XTLL3 JSR DUTCH
4600 JSR SPACE
4601 JSR INCHNP OBTIENE RESPUESTA
4602 CMFA #00H RESPUESTA = CR?
4603 BEQ XTLL7
4604 LDH #42.45 ACTIVADO PARA OPCION 0
4605 SUBA #30H HAZLG NUMERICO
4606 BEQ XTLL5 ITAL=0
4607 LDH #44.91 ACTIVADO PARA OPCION 1
4608 CMFA #1 REVISIA SI ES 1
4609 BEQ XTLL5 REGRESO DE ERROR
4610 DERRIN SEC
4611 RTS
4612 ABAY DFDB XTLL5 STA WAITT
4613 ABAB 0C XTLL7 CLC BUEN REGRESO
4614 ABAC 39 RTS
4615 ***** TABLA DE COMANDOS *****
4616 / CADA ENTREGA EN LA TABLA ES COMO SIGUE /
4617 / FCC /XX XX-TOTAL DE DATOS DE ENTRADA /
4618 / FCC /STRING$/ ES LA ENTRADA DE CADENAS /
4619 / FDB #DDR ES UNA RUTINA DE DIRECCIONES /
4620 /
4621 / LA ULTIMA ENTRADA ES LA SIGUIENTE: /
4622 /
4623 / -2=FIN DE TABLAS /
4624
4625 DRG GAGLZH
4626 A012 04 FCTABL FCC 4
4627 A013 42 FCC /R/
4628 A014 #361 FDB BRNFNT PUNTO DE ROMPIAMIENTO
4629 A016 04 FCC 4
4630 A017 44 FCC /D/
4631 A018 #ADC FDB DISPLY PANTALLA
4632 A01A 04 FCC 4
4633 A01B 47 FCC /G/
4634 A01C #3BC FDB EDYDT
4635 A01E 04 FCC 4
4636 A01F 4C FCC /L/
4637 A020 #5C0 FDB LDAD CARGA
4638 A022 04 FCC 4
4639 A023 4B FCC /M/
4640 A024 #273 FDB MENDRY MEMORIA
4641 A026 05 FCC 5
4642 A027 #056 FCC /N/
4643 A029 #035 FDB MV

```

4644	A02B 04	FDB 4	
4645	A02C 4F	FCC /D/	
4646	A02D A27B	FDB OFFSET	SALTO RELATIVO
4647	A02F 04	FDB 4	
4648	A030 50	FCC /P/	
4649	A031 A591	FDB FUNCN	CONDUCE
4650	A033 04	FDB 4	
4651	A034 52	FCC /R/	
4652	A035 A2E7	FDB REGISTR	REGISTROS
4653	A037 05	FDB 5	
4654	A03B 4B49	FCC /M/	VELOCIDAD
4655	A03A A0C3	FDB 5120	
4656	A03C 05	FDB 5	
4657	A03D 4B59	FCC /M/	
4658	A03F A0CB	FDB M/	
4659	A041 04	FDB 4	
4660	A042 54	FCC /T/	
4661	A043 4386	FDB /SPACE	REPETIDO
4662	A045 04	FDB 4	
4663	A046 56	FCC /V/	
4664	A047 A501	FDB VERF	VERIFICA
4665	A049 07	FDB 7	
4666	A04A 434B434B	FCC /CHK/	
4667	A04E A6BA	FDB CHCK	REVISI
4668	A050 07	FDB 7	
4669	A051 50524F47	FCC /PROG/	
4670	A055 A715	FDB PGR	PROGRAMAR
4671	A057 07	FDB 7	
4672	A058 56455246	FCC /VERF/	
4673	A05C A651	FDB VF1	
4674	A05E 07	FDB 7	
4675	A05F 5654414C	FCC /ITAL/	
4676	A063 A87D	FDB 1TL	
4677	A065 FE	FDB OFEN	! FIN DE TABLA
4678			
4679		ORG 0BFF3H	
4680	BFFA A49D	FDB M.SWI	PAPA PUNTO DE RUPTURA
4681	BFFC A219	FDB NMI	PARA INSTRUCCION 1 NOT (RASTRAR)
4682	BFFE A8B0	FDB INICIO	VECTOR

Fin de ensamblado,numero de errores = 0

ETIQUETA : DEF. OCURENCIAS

A126	: 2129 2115
A16	: 2117 2107 2109
A27128	: 1962 1505
A2716	: 1507 1493
A2732	: 1951 1502
A2764	: 1956 1503
A27640	: 1959 1964
A32	: 2121 2111
A64	: 2125 2113
A732	: 1502 1495
AB081P	: 1242 1202
AB0E1	: 1286 1271

AEORT1 : 406
 ABBSTA : 508 406
 ABGR : 2974 2969
 ACABE : 2976 2928
 ACOM0 : 692 641 763
 ACOM1 : 696 642
 ACOM2 : 713 657
 ACOM3 : 719 761
 ACUI11 : 1624 1604
 ADED : 317 4357
 ALLA : 2734 2737
 ALPIN : 1671 1949 2666
 ALPST : 1571 1550 2671
 ANE1AP : 2390 2366
 AGUI11 : 1726 1706
 ARMS04 : 3683 3875
 ARMS11 : 3664 1293 1324 2796 3821 3641 2833
 AFFA1 : 306 3656
 AT128 : 1503 1459
 AT284 : 1502 1497
 ATAX1 : 2213 2227
 ATAX2 : 2232 2217
 ATAX3 : 2241 2238
 ATAX4 : 2242 2240
 ATAX5 : 2257 2251
 ATAX6 : 2260 2255
 ATAX7 : 2272 2267
 ATAX8 : 2274 2270
 ATAX9 : 2287 2278
 PUS : 197 1460 2826 2652 2275 2264 2276 2478 2542 2608 2653 2657 2672 2893 2924 2925 2933
 PUI1 : 158 374 1027 1555 1640 1656 1780 1796 1891 2433 2469 2666
 ACS : 279 2789
 BAMED : 194 379 1238 1264 1515 1658 1875 1913 1971 1985 2039 2082 2165 2234 2657 3257 3954 3969 3975
 BAUTGT : 176 259 254 3324 1254 1477 1586 1586 1599 1605 1626 1642 1677 1683 1701 1707 1757 1782 1803 2181 2226 2237 2290 2266
 2277 2305 2245 2367 2373 2381 2464 2423 2436 2453 2460 2644 2679 2805 2840 2865 3324 4334 4380 4412 4414 4439 4452 4467
 E-ANTR4 : 195 374 1222 1507 1951 1956 1962 2694 2762 2707 2716 2723 2734 3256 3831 3850
 E-ARMS : 3796 3799
 EBU1 : 214 1687 1751 2229 3369 4396 4112 4125 4151 4155 4269 4264 4272
 BEG1A : 3197 251
 GENE : 1267 967 2008 2820 4326
 BEKRTN : 3752 3742 3796
 BLANCA : 2865 3669
 BIT : 2960 2944 2951 2954 2957
 B111 : 2944 2935
 B112 : 2951 2937
 B113 : 2954 2939
 B114 : 2957 2941
 B11* : 2930 2876
 B1ADR : 229 269 1187 1188 1195 1217 1230 1235 1236 1252 3251 3744 3749 3761 3914 3926
 BFF : 1162
 B1PEPP : 3765 3957 3761
 B1FENCJ : 1224 1216
 BLANCA : 2539 2516
 BORRAF : 1228 1198 3976
 BGR11 : 294 2531 2753 3266 4415
 BGR6A : 295 2569 2643 2767
 BGRFL : 297 2527 2765
 BFC : 3742
 B1F1EG : 231 1164 1166 1219 1228 1231 3911 3917 3924 3933 3956
 B1F1HT : 3736 4628
 B1TA : 2753
 BSGTA : 4176 4129
 BSGMC : 4128 4126
 BSGUN : 4251 4171
 B1TE : 4227 4192 4197 4199 4206
 B1TA* : 257 246

CAM12 : 955 947
 CAM13 : 958 949 950
 CAPSTE : 1205 1215
 CAPTE : 1276 1285
 CCONV : 672 678
 CELEC : 1971 1736 1769 2012
 CEP61 : 1861
 CEP62 : 1866 1860
 CEP66 : 1862 1867
 CEP68 : 1857 1627 1735 1753 1768
 CHCAH1 : 4448 4434
 CHCK : 4309 4667
 CHCK11 : 4342 4330
 CHCK4A : 4325 4332
 CHCK8 : 4331 4327
 CHCK9 : 4333 4448
 CHCKIT : 4320 4463
 CHEC : 1374 1346
 CHECO : 1446 3065
 CHEC1 : 1380 1385
 CHEC2 : 1386 1381
 CHECA : 2016 2540
 CHECAF : 2009 1528 2331 2561 2609 2818 2954
 CHEOT : 2271 2303
 CHEOTR : 2237 2269 2271 2273
 CH11 : 4075 4076
 CHY2 : 4076 4074
 CHXAB1 : 4070 3833 4026 4135 4136 4377
 CHXGG1 : 2224 1656 1798 2466 2638
 CHXSSM : 1487 1489 1500
 CHXNL : 213 3184 3230
 C10TA : 3148 3128 4071 4075
 C10TA1 : 3156 3150
 C10TA2 : 3161 3152
 CLSUM : 178 4191 4237 4238
 CLOCK : 111 2205 4475
 CLRAM : 3252 3255
 CM56 : 313 4406
 CNTLW : 105 4073
 CNTLX : 106 3445 4078
 CODERR : 397
 CO1N1 : 2017 2028
 CO1N2 : 3670 395
 CO1N3 : 175 389
 CO1N4 : 954 960
 CO1E1 : 784 796 809 811 820
 CO1E2 : 902 914 931 925 928 954 957
 CO1E3 : 948 600
 CO1PRD : 2967 2947 2971
 CO1P1 : 1985 2037
 CO1P2 : 1513 1954 1960
 CO1DE1 : 2173 2174
 CO1MTO : 1102 1108
 CO1M11 : 1090 1105
 CO1M12 : 1089 1101
 CO1M13 : 1086
 CO1M17 : 670 658 661
 CO1M18 : 2207 2205
 CO1M19 : 785 800
 CO1M20 : 347 353
 CO1M21 : 903 918
 CO1M22 : 1029 1037 1044
 CO1M23 : 390 396
 CO1M24 : 3207 3263
 CO1M25 : 3211 4134
 CO1M26 : 2536 2522

COP11 : 2045 2536
 COQDT : 3768 4634
 CRACK : 1392 1384
 CRACYS : 2469 2467
 CRANC : 4476 4456
 CRIM : 3178 3186 3194
 CT : 205 3312 3515 3338 3662 3720 3722
 CUAEFA : 2102 2088 2091
 CURMD : 288
 CURSCR : 292 2775
 DBIFS : 466 345 438
 DEACR0 : 1110 3057
 DEACR1 : 1083 1114 1120
 DEBFNU : 1224 1229
 DECELS : 2901 2902
 DECLDC : 577 852
 DECPFG : 1950 1931 1696
 DELBRI : 3756 3729
 DELQEA : 1717 1702
 DES : 542 3049
 DESB : 456 346
 DESACA : 1080 2056
 DESBIT : 2940 2953 2956 2959
 DESBIF : 1217 1260
 DESCCR : 1116 3026
 DESCG1 : 731
 DESCG2 : 739 579
 DESCON : 569 558 584 591
 DESOF : 648 645
 DESOF1 : 655 650 652 724 764 843 1086 3846
 DESFC : 1021 3024 3046
 DESFCG : 1022
 DESFC1 : 1025 1078 1128
 DESPL1 : 685 575
 DESR0 : 1064 1054 1057
 DESR6G : 1062 1033 1071 1094
 DESSF : 1122 3029
 DES1 : 1073 3030
 DE11 : 493 494
 D1G1 : 147 432 449 569
 D1G2 : 148 434
 D1G3 : 149 443 511 608 603 617 659 667 925 941 1003 1019 1135 1161 1192 1250 1266 1301 1308 1363 1388 1396 1414 1423
 1451 2135 2142 2151 2159 2961 2977
 D1G4 : 150 436 1162
 D1G5 : 151 437 446 513 621 625 661 669 1605 1150 1303 1365 1390 1398 1416 1453 2137 2145 2153 2161 2963 2979
 D1G6 : 152 2946
 D1G7 : 153 447 515 617 828 1156 1160 1166 1305 1367 1392 1466 1418 1455 1535 2139 2147 2155 2163 2321 2338 2965 2981 3857
 D1G8 : 154 2097 2170
 D1R1 : 857 783 901 958
 D1R2 : 865 816 951
 D1P3 : 1601 955
 D1R10 : 3665 2645 2735
 D1R5 : 3026 2616 2652
 D1S12B : 2158 1962
 D1S16 : 2134 1509 2319
 D1S22 : 2142 1952
 D1S64 : 2150 1956
 D1S6R1 : 1166 1170
 D1SACA : 1159 1082
 D1SACP : 1169 1112
 D1SECA : 1172 1118
 D1SEF : 2687 2692 2766 2712 2715 2722 2728 2731
 D1SEFF : 2096 2087 2081 2092
 D1S80 : 1300 1292
 D1S11 : 1166 1173
 D1S12 : 1145 1074

D15401 : 762
 D1540C : 644 730 1026 1225 1237 1621 1725 2189 2427 2631 3049 4459 4492
 D15PC : 1155 1021
 D15PCO : 1156 1176
 D15PLT : 3990 4631
 D15PR1 : 3020 2769 4421
 D15PRO : 1472 1353 1541 2344
 D15SP : 1175 1123
 D15SP : 1615 1600
 D15CA : 3213 3214
 BL4 : 2713 2709
 E1281 : 2725 2725
 E1281M : 2009 1987 1989
 E16 : 2003 1991
 E32 : 2916
 E3264 : 2716 2698
 E32A : 2606 1993 1995
 E642B : 2723 2719
 E6441 : 2707 2703
 E641M : 122 1376 4321 4424 4472 4481 4573
 ECONR : 1261 3057
 EJE : 402 391
 EJEEO : 404 386
 EJECL : 822 813
 EJEEO : 313 789
 EJEEO1 : 922 907
 EJEEO2 : 962 889
 EJEEO3 : 974 963 988
 EJEEO4 : 1289 1275
 EJEEO : 3011 2192 2571 2741
 E13 : 2400
 ENTIM : 2014 2194 2573
 EN : 1921 1662 1921
 ENDAT : 2559
 ENDCAL : 1833 1823
 EP16 : 1824 1853 1855
 EP160 : 1839 1825
 EP32 : 1842 1848
 EP320 : 1850 1827 1829
 EP64 : 2606 2579 2602
 EP1M11 : 2477 3302
 EFF : 1886 1877
 EFF16 : 1887 1903
 EFF160 : 1892 1879
 EFF2 : 1887 1900
 EFF32 : 1899 1895
 EFF32b : 1902 1881 1883
 EFF64 : 4352 4329 4496
 ERPRT : 4360 4356
 ERPRT2 : 4363 4360
 ERPRT4 : 829 834
 ERROES : 430 397 619 829 967 1354 2058 2183 4459
 ERGOR : 2751 2494
 ESINT : 383 388 3955
 ESPCO2 : 381 400 409 3975
 ESPCOM : 2757 2739
 ESTEC : 2166 1953 1959
 ESTEP : 2294 2286
 ESTOD : 550 568 574 739
 ET1 : 571 563
 ET2 : 641 638
 ET3 : 746 742
 ET4 : 760 758
 ET5 : 1659 1637
 ETUT11 : 1799 1797
 ETUT10 : 1055 1051
 EVIEP

EIONE 1 233 1289 1321 1478 1506 1635 1656 1894 1957 2171 2761 2717 3774 3777 3795 3818 3825 3840 3852 3874 3968
 FIN 1 1546 1537 1551 1556
 F2N 1 1553 1539
 F3N 1 1538 1512 1532
 FANALC 1 4457 4453
 FANALT 1 4462 4456
 FCTABL 1 4626 3330
 FF11N 1 2930 2874 2879
 FF11N 1 2929
 FT1M 1 1655 1649
 FT1M 1 1795 1789
 FT1M 1 1800 1776
 FINE2 1 971 890 962
 FINCO1 1 845 791 832
 FINCO2 1 876 888
 FINCOM 1 595 556
 FINCOO 1 926 909
 FINE2 1 2741
 FINE3 1 2744
 FINFGM 1 4494
 FINREG 1 1059 1035 1092
 FINRE1 1 1040
 FIPGM 1 1332 1342 1345 1352
 FITACO 1 177 677
 FR112 1 2819 2815
 GETAG 1 4521 4398 4571
 GETADS 1 4531 4529
 GETADE 1 4530 4522 4526 4532 4536 4539 4549
 GETIYA 1 4569 2676 2654 4521 4548
 G0A2 1 3751 3741 3771 3773 3792 3794
 G016 1 3776 3769
 G016 1 3780 3778
 GRAFFN 1 4486
 GRADN 1 2305 2293
 GULP 1 2429 2424
 GULP1 1 2435 2428
 GUYGE1 1 755 743
 GUYGE2 1 756 1103
 GUYDES 1 636 566 793 516 1042 1267 1280
 HAZ2 1 3960 3977
 HAZOT2 1 3943 3832
 HAZOTR 1 3976 3955
 HERE 1 2276 2299
 HUERA 1 2339 2332
 HY 1 3237 2488 4658
 IMEEG 1 203 549 572 578 580 582 587 589 591 731 755 782 806 808 824 836 900 928 930 932 944 959 564 975
 1578 1595 1629 1646 1654 1675 1697 1756 1788 1794 2086 2224 2260 2263 2283 2291 2365 2390 2403 2442 2448 2459 2465 2880
 2691 2905 2907 2911 2919 4427 4511 4528 4534 4550
 IMEGE5 1 193 2010 2029 2032 2482
 IND19B 1 1810 1894
 IMEND 1 204 810 819 822 653 854 934 946 953 967 985 1582 1633 1652 1679 1762 1792 2085 2228 2272 2269 2369 2409 2446
 2463 2882 2912 2917 4421 4524
 IMTES2 1 2695 2735
 IN12B 1 2510 2504
 INJMG 1 2471 2463
 IN716 1 2507 2498
 IN722 1 2508 2500
 IN764 1 2509 2502
 INCH15 1 3128 3125 3131 3133
 INCH4 1 3137 3135
 INCHMF 1 3127 2490 2512 2751 3168 3459 3756 4183 4186 4386 4601
 INCLGC 1 566 554
 INCAT 1 3682 3672
 INCATC 1 3699 3692
 INCAT1 1 3714 3702 3712
 INCAT5 1 3707 3682

INDATA : 3713 3710
INDATS : 3701 3698
INEROM : 160
INFE : 2821 2832 2858
INHE1 : 3459 3452 4228 4233
IN11 : 607 548 571 577 586 643 781 899 3847
IN12 : 613 733 735 746 763
IN13 : 618 622
IN14 : 621 616
IN1C3 : 1135 1027 1047 1077 1127
IN1C4 : 1144 1139
IN1C5 : 1146 1141
IN1C6 : 1149 1081 1107 1113 1119
IN1C7 : 1250 1214 1224 1234
IN1C8 : 1308 1284
IN1C9 : 3857 3843
IN1C10 : 338 4682
IN1OUT : 1213 1208
IN1X : 575 562
IN1X1 : 740 575
IN1X2 : 810 807
IN1X3 : 932 929
IN1X4 : 977 933
IN1X10 : 1186 1240
IN1Z : 624 1619 1721 2425 2829 4457 4490
INLOC : 615 787
INLOC1 : 740 905
INPUT1 : 3427 3407 3503 3684 3791
INPUT2 : 3428 3426
INPUT3 : 3432 3444
INPUT5 : 3435 3440
INPUT6 : 3439 3437
INPUT7 : 3445 3423
INPUT9 : 3450 3446
INPUTA : 3425 3286 3320
INPUTC : 3451 3410 3412
INRAM : 159 2009 2481
INT12B : 2756 2510
INT32 : 2676 2700
INTE16 : 2690 2507
INTE32 : 2694 2508
INTE64 : 2733 2509
IOUT : 1283 1279
KRANK : 4489
LA16 : 1525 1521
LA32 : 1522 1517
LA64 : 1550 1544
LA132 : 2671 2667
LATEX : 2674 2659
LEBP : 1196 1204 1211 1226
LEDIR : 1269 1275 1282
LEEEK : 2535 2518
LEEPR : 2840 3071
LEELYA : 898 607 1341 1436 1536 2339 2873
LER : 2586 2535
LESN : 2079 1487 1542 1821 1912 2011 2491 2544 2590 2619 2665 2757 2809 2844
LETECO : 416 347 363 418 550 785 903 1029 1090 1196 1269 1328 1419 1456 1510 2180 2224 2967
LETR1 : 4446 4443
LETRAS : 4444 4440
LEYE : 3018 2587
LILOC : 853 778
LILOC1 : 994 884
LIMOUT : 802 794
LIMPDI : 444 341 399 430 440 453 460 516 545 777 831 841 883 974 1016 1196 1262 1378 1349 1433 1447 1484 2306
LIMPDI : 2656 2866
LIMPDI : 445 457

LIMPDI : 449 382 547 780 888 1018 1192 1265 1337 1435 1449 1486 2808 2843 2868
 LIMPDI : 452 2327
 LIMPDI : 1046 1040
 LIOUT : 924 917
 LIPAN : 2578 2191 2539 2586 2615 2649
 LIRAI : 1166 1095
 LIRANO : 370 373
 LOAD : 4150 4637
 LOAD11 : 4206 4215
 LOAD12 : 4212 4210
 LOAD15 : 4216 4209
 LOAD19 : 4221 4213
 LOAD2 : 4151 4168
 LOAD20 : 4222 4188
 LOAD3 : 4183 4185 4219
 LOAD4 : 4184 4190
 LOAD5 : 3022 2676
 LOWRAM : 184 3316
 LOMIC : 1456 1467
 M.SMI : 3547 4680
 M2732 : 2826 2813
 M2732a : 2815 2827
 MAIN08 : 3124 3301 3304 3307
 MAIN : 3281 3287 3292 3354 3842 3972
 MAIN01 : 3276 3288
 MAIN02 : 3213 3223
 MAIN07 : 3354 3321 3383
 MAIN08 : 3381 3294 3298 3325
 MAIUS : 205 3264
 MEM01 : 3494 3293
 MEM02 : 3495 3496 3520 3537
 MEM03 : 3510 3506
 MEM04 : 3521 3516
 MEM05 : 3526 3522
 MEM06 : 3530 3527
 MEM10 : 3532 3529
 MEM12 : 3533 3529
 MEM25 : 3500 3516
 MEM32 : 3517 3514
 MEM84 : 3492 4640
 MEMSL : 3534 3299 3565
 MEN1 : 2761 2695 2690 2695
 MEN2 : 2794 2688
 MENU1 : 259 2761
 MENU2 : 276 274
 MEOF : 255 4295
 MERROR : 2352 3319 3322 3382
 MERRTN : 3528 3493 3498 3531 3545 3557 3559 3615
 MFCUR : 298 2578 2582 2641 2765 4419
 MODE : 165
 MOFLE : 2051 2046
 MOV : 880 2022
 MOV2 : 4552 4561
 MOVER : 477 986
 MCHSTA : 3895 2814 2949
 MS3600 : 2739
 MTAPE : 254 4268
 M2 : 4548 4643
 MFCUR : 286 2525 2586 2796
 MFCUR1 : 290 2782
 MVECE : 2844 2646
 M1 : 3185 3183
 M3 : 3191 3186
 M4 : 3193 3170 3199
 MAIN : 2402 2373
 MFTT : 3708 3702 3704

METT : 207 1023 1050 1052 1053 1056 1062 1063 1064 1070 3331 3332 3336
 MSRA : 1629 1602 1616
 NINI1 : 1041 1048
 NLCI : 2635 2628 2631
 NLECC : 2636
 NLVCC : 2632 2623
 NMI : 3810 4681
 NMI01 : 3822 3817
 NMI015 : 3823 3834
 NMI02 : 3830 3824
 NMI03 : 3839 3820
 NOBIEH : 2641 2637 2635
 NOBLA : 2569 2562
 NOBOR : 1190 1185
 NOCHG : 252 3613
 NOES : 1979 1973
 NOFAM : 2049 2045
 NOFAM : 2044 2041
 NOFIN : 599 596
 NOGRA : 1755 1704 1718
 NOGRA1 : 2297 2285
 NOGRAB : 2906 2894
 NOGROK : 2181 1808 2297
 NOL101 : 450 448
 NOSON : 504 466 470 474
 NOTHEX : 3448 3461 3465 3467 3469
 NOVEL : 2491 2484
 NTRACE : 232 1320 2018 2019 2569 2830 3793 3816 3823 3967
 NTVCC : 2603 2594
 NWEZ : 1976 1960
 NUNBP : 179 230
 NYECE : 2809 2811 3305
 OCOSA : 2293 2285
 OCREG : 114 2206 3600 4476
 OERRTM : 4610 4570 4572
 OFFA : 3558 3554
 OFFA : 3560 3556
 OFFSET : 3548 4646
 OFS : 774 3051
 OL : 835 828
 OLOC : 1605 1633 1636
 OLOC : 1586 1570 1610 1614
 OFPCODE : 230 1189 1221 1232 3913 3932
 OTCEN0 : 1916
 OTCEN1 : 1924 1915
 OTCENM : 1921 1929
 OTLOC : 1707 1760 1763
 OTLOC : 1683 1670 1712 1716
 OTMENJ : 4338 4335
 OTRVOL : 1854 1851
 OTVCC : 2557 2548
 OTVEZ : 1533 1529
 OTVOL : 1847 1840
 OTVIC : 2554 2546
 OUT2H : 3585 3499 3571 3578 3666 4302 4366
 OUT2HS : 3578 3111 3563 3668 3711 3638 4027 4370
 OUT4HS : 3571 2778 3112 3535 3713 3750 4034 4364
 OUTC : 3173 3182 3197
 OUTC1 : 3174 3176
 OUTCH : 3181 3109 3136 3285 3642 3729 4051 4128 4253 4368 4556
 OUTDA : 3727 3659
 OUTHL : 3593 3567
 OUTHR : 3600 3589
 OUTMSG : 4384 4407
 OUTPR1 : 4383 4361
 OUTPWP : 4380 4416 4437

GUISW : 235 372 542 563 567 569 573 636 738 740 744 756 774 792 799 802 815 880 910 917 924 940 1015 1028
 1038 1043 1046 1072 1085 1089 1097 1104 1106 1111 1117 1122 1183 1206 1210 1213 1261 1277 1281 1283 1432 1446 1479 3134
 3254 3282 4120 4137
 BVCC : 2251
 D7FL : 222 3411 3436
 P12BA : 3003 2750
 P1MS : 1727
 P1MSE : 1625
 P1asc : 1765 1743
 P2DOR : 124 3880
 P4P11 : 121 1514 1572 1672 1934 1844 1362 1887 1897 1918 1928 1977 2050 2069 2076 2080 2651 2670 2699 2904
 P4P12 : 135 1393 1649 2021 2056 2064 2243 2360 2688
 P4P13 : 139 324 330 1408 1413 1529 1524 1836 1845 1897 1917 1926 1975 1982 2043 2047 2302 2329 2363 2376 2401 2451 2551 2555
 2558 2557 2601 2604 2626 2620 2633 2616 2623 2849 2876 2876 2922
 P5P11 : 133 1624 1726 1741 1745 1774 1923 1945 2025 2071 2249 2394
 P5P12 : 127 1592 1694 2020 2055 2065 2244 2379 2689
 P5P13 : 141 325 322 1315 1523 1825 1842 1829 1925 2550 2557 2556 2605 2625 2634 2815 2822 2846
 P6A : 2629 2524
 P6P1F : 3637 2477 2263 2832 3561 3604 3631 3652 3719 3746 3776 4024 4022 4117 4338 4367
 P6P1A : 3631 2178 2212 2740 2742 2769 3614 3836 4269 4296 4358 4365 4597
 P6P1AL : 3624 2192 2195 2467 2526 2528 2532 2541 2564 2567 2572 2574 2579 2581 2583 2588 2612 2617 2642 2644 2646 2653 2677 2687
 2754 2756 2762 2766 2768 2770 2776 2784 2786 2790 2795 2797 3110 3211 3265 3267 3353 3632 4246 4416 4420 4422
 P6P1G : 2622 2625
 P6P1H : 4401 4314 4297 4438 4411 4506 4520
 P6P1I : 1477 2067
 P6P1J : 4504 4523
 P6P1K : 4500 4419
 P6P1L : 4396 4676
 P6P1M : 4403 4299
 P6P1N : 4415 4468
 P6P1O : 4427 4578
 P6P1P : 4450 4504
 P6P1Q : 4437 4438 4442 4445
 P6P1R : 4433 4500
 P6P1S : 4449 4432
 P6P1T : 4477 4479
 P6P1U : 4464 4469
 P6P1V : 4501 4462 4466 4477
 P6P1W : 4253 1247
 P6P1X : 1213 2059
 P6P1Y : 2865 2061
 P7A30 : 521 340 1523 1547 1638 1776 1802 1996 2274 2346 2350 2565 2610 2930 4400 4446
 P7A7H : 4214 4316 4313
 P7U7E : 1748 1750
 P7M7E : 4439 1358
 P7C7S : 4495 4156
 P7C7H : 4117 4155 4157
 P7C7E : 4099 4087 4069 4094 4056
 P7C7W : 4109 4098 4115
 P7R7R : 215 937 748 756 763 966 960 983 994 1268 1290 1310 1343 1378 1460 1506 1594 1570 1611 1617 1620 1632 1646 1650
 1686 1687 1692 1712 1715 1722 1759 1786 1790 1810 1812 2090 2183 2187 2188 2213 2230 2241 2257 2225 2268 2281 2287 2354
 2371 2377 2387 2389 2406 2440 2444 2457 2461 2884 2886 2908 2910 2915 3506 3537 3534 3536 3552 3990 3976 3999 4002 4007
 4012 4014 4025 4023 4025 4043 4056 4058 4059 4182 4201 4237 4258 4275 4280 4285 4291 4312 4322 4425 4426 4454 4458 4467
 4491 4502 4523 4527 4531 4537 4560
 P7J7L : 4252 4255
 P7C7F : 2783 2704 2710 2712 2720 2726 2729
 P7G7H : 1366 1581
 P7G7I : 1370 1587
 P7G7M : 1291 1589
 P7G7S : 1611 1606
 P7G7E : 1635 1621
 P7G7O : 1650 1643
 P7G7N : 1666 1678
 P7G7A : 1676 1699
 P7G7T : 1677 1671
 P7G7R : 1717 1713

POINS : 1762 1738
 POIN6 : 1790 1783
 POMPS : 1744 1777
 PPIAIA : 2071
 PPIAS1 : 2055 533 2079 2343 2589 2618
 PPIAS2 : 2066
 PRI28 : 3001 2714
 PRI6 : 2991 2691
 PK32 : 2993 2705
 PR32A : 2993 2721
 PR64 : 2997 2711
 FR&4A : 2999 2727
 FR&K : 3748 3737 3762
 PREGS : 3720 3839
 PREGS1 : 3719 3631 3971
 PRERR : 3793 3687 3690 3706
 PKO : 250 3268
 PROGRA : 2743 2656
 PROK : 3008 2177 2311 2563 2611 4337
 FROM1 : 4423 4413
 PRRTN : 4505 4510 4513
 PRTE : 3024 2755
 PRTO4 : 246 3207
 PRTOP : 257 3635
 PSPG : 1747 1752
 PT16 : 2260 2546 2682
 PT160 : 2373 2358 2467 2410
 PT161 : 2452
 PT16A : 2355 2443 2449
 PTMS : 2989 2686
 PUN11 : 4236 4294
 PUN22 : 4262 4259
 PUN23 : 4263 4261
 PUN32 : 4281 4294
 PUNCH : 4113 4649
 PUNOFF : 247 4133
 PUN72 : 4361 4273 4276 4278 4281 4289
 PVALIN : 4062 3954 4010 408E 4095
 QMARA : 249 2352
 Q1P7 : 2512 2529 2568 2798
 QUA1 : 1609 1815
 QUT : 1534
 QULCA : 2418 2415
 QUINE : 1638 1634 1637
 QUINER : 1778 1761 1764
 RBK : 3911 3815 3959
 RBK3 : 3917 3915
 RBK6 : 3910 3912
 RCAP1 : 132 2067 2074
 RCAP2 : 136 2055 2061
 RCAP3 : 140 521 527
 RCBP1 : 134 1931 1935 1943 1947 2066 2073
 RCBP2 : 138 2056 2062
 RCBP3 : 142 522 528
 RD1M1 : 126 344 416 421 423 426
 RD24DR : 4086 3548 4114 4311 4514
 RDI1M1 : 125 343
 RECCLA : 1070 3041
 RECEV : 121 3156
 REGAGO : 1243 1239
 REGRE : 408 405
 REGREC : 2640
 REGRE1 : 2585 2576 2613 2640 2647 2669 2663
 REGS : 1015 3055 3974
 REGS1 : 3635 3721
 REGS2 : 3635 3676

REB53 : 3671 3663
 REB54 : 3668 3665
 REG56 : 3674 3670
 REG5R : 3651 4652
 RETFR0 : 2202 1626 1730 1746 2399
 RETRN : 3539 3505 3509 3511 3612
 FPCR : 119 3231
 S120 : 3229 4655
 S1205 : 3230 3228 3260
 SRE41 : 1942 1540 1575 1683 1744 1766 1830 2343 2662 2681
 SREPP1 : 1997 2326
 SALL : 1820 1637 1646
 SALLR : 1466 1463
 SALLFR : 2531 2514 2524
 SALLREG : 3973 3970
 SALT0 : 738 747
 SALT1 : 739 745
 SALT2 : 3854 3851
 SAVS11 : 233 380 1024 1080 1110 1116 1142 1144 1146 1291 3271 3653 3775 3865 3667 3669 3872 3676 3894 3896 3897 3699 3961 3950
 : 3952
 SAVGNK : 1641
 SAVGNA : 1781 1609
 SCROLL : 2773 1695 1705 2195 2433 2575 4463
 SELCE : 1874 1625 1727 1746
 SELCF1 : 1575 1864
 SETB : 3924 3929 3819
 SETB6 : 3934 3927 3931
 SETCL1 : 3799 3811 3882
 SHEPK : 4608 2525
 SHEPK2 : 4606 3995 4011 4016
 SHOW10 : 4026 4660
 SHOW11 : 4032 4027
 SHOW12 : 4637 4040
 SHOW14 : 4044 4034
 SHOW16 : 4659 4047
 SHOW18 : 4051 4045
 SHOW19 : 4028 4057
 SHOW35 : 3999 3993
 SHOW4 : 4616 3998
 SHOW9 : 4024 4005 4061
 STACAB : 2942 2948
 STIG1 : 480 481 188
 STIG2 : 506 505
 STIG3 : 2105 2116
 STIG7 : 1415 1330 1530 2333
 STIG8 : 167
 STIGR1 : 1679 1757
 STIGR : 1595
 STIGR11 : 1597
 STIGUE : 993 998
 STJ21 : 2025 2027
 STJ2C : 2037 2034
 SON : 499 484 463 472
 SON100 : 464
 SPACE : 3579 4041 4271 4600
 SP3AVE : 228 378 3250 3864 3904
 SRCH : 3329 3314
 SRCH01 : 3332 3348 3368
 SRCH02 : 3347
 SRCH03 : 3258 3339
 SRCH04 : 3360 3373
 SRCH05 : 3370 3366
 STACA : 201 338 377 3249 3261 3613 3654 3946
 STACT : 3249 3192
 STACH : 3613 3308 2930
 STACT : 206 472 474 3711 3756 3778

SW13 : 3960 3964
 T161 : 2607
 T716 : 2506 2496
 TABCON : 176 671
 TABRUT : 113 1065
 TCSR : 112 376 2203 2207 3275 3810 3881 4473 4477
 TE716 : 2685 2506
 TECLA : 352 349
 TECLA0 : 369
 TEMP : 217 655 659 835 1084 1577 2430 3443 3451 3560 3562 4194 4297 4266 4267 4272 4255 4374 4464 4576
 TERPA : 216 1568 1568 1607 1609 1644 1668 1690 1709 1711 1764 1805 1817 2186 2196 2216 2229 2252 2154 2279 2256 2275 2282 2285
 2429 2432 2438 2455 2570 2777 3359 3364 3371 3429 3421 3456 3474 3567 3556 3674 3699 3837 3844 3846 3877 3555 3960 4064
 4015 4017 4019 4055 4181 4256 4273 4331 4455 4532 4555 4598
 TER1 : 2177
 TERFIN : 1424 1437
 TERM : 3393 3313 3689
 TERM02 : 3400 3394 3386 3398
 TERM1 : 2450 2421
 TERM41 : 2311 2306
 TERM4L : 2191 2182
 TEL11 : 2660 2592
 TEL12 : 2629 2621
 TIME0 : 1988 1898
 TIME1 : 478 398 408 439 458 465 467 516 517 680 810 970 1248 1401 1555 2154 2855
 TIME2 : 486 459 469 471 473 681 1577 1529 1674 1779 2233 2330 2364 2486 2592 2563 2596 2606 2627 2625 2617 2856 2851 2877
 2897 2923
 TIME3 : 490 419 2099
 TIME4 : 2172
 TIF04 : 2171 2168
 TIF00 : 2789 2696
 TIMECS : 2256 2236
 TIME4 : 2301 2256
 TIME16 : 2319 1504
 TIME60 : 1504 1491
 TRACE : 3789 4661
 TRACE2 : 3793 3785
 TRANS : 123 3177
 TRCS : 120 3148 3174 3262
 TUT1 : 2350 2326 2335 2340 2342
 TUT11 : 2351
 U2 : 1462 1458
 U2L : 1460 1465
 UBIF : 472 2207
 UNFASO : 1219 384
 VAL101 : 2685 1536 2241
 VAL1N : 3468 3291
 VAL1NF : 2407 2492 2740 3770 4062 4509
 VAL1TN : 2414 3406
 VEBYT : 1768 1734
 VECDRO : 2495 2493 2505
 VEER : 2537 2520
 VEERR : 2615 2537
 VEGRA : 2878 2927
 VEGPA1 : 2866 2913
 VEL : 201 2485
 VED11 : 2254 2268
 VED110 : 2466 2460
 VED13 : 2377 2374
 VED14 : 2378 2376
 VED15 : 2387 2382
 VED16 : 2469 2405
 VED17 : 2411 2408
 VED18 : 2444 2437
 VED19 : 2461 2454
 VEF : 833 826
 VERO : 1775 1441

VERF : 4167 4664
VERIF : 1432 3063
VERIF2 : 1436
VERRR : 4464 4450 4461
VFLRG : 234 543 560 595 599 614 737 775 881 1022 1073 1075 1088 1124 1125 1126 1137 1333 1366 1491 4333 4342 4433 4447
4468 4577
VFY : 4589 4673
VFYZ : 4574 1438 4447
VOLNDR : 1911 2232
VOLTA : 1821 1576 1673
VOLTAL : 1822
VPEPE : 303 4383
VPPA? : 1405 4409
VPPB? : 1409
VPPP : 1362 1357
VppTEC : 1357 4382
W2.45 : 173 4604
W2.45H : 172 4596
W4.91 : 174 1338 1573 3272 4417 4607
WAIIT : 202 997 1339 1483 1526 1574 2204 2323 2661 2675 3273 4418 4474 4595 4612
XMSB : 4580 4592
XOUTCH : 3642 2752 3580 3605 3622 3638 3640
XSEGO : 191 609 618 676 686 688 804 818 839 926 542 1020 1136 1151 1194 1251 1267 1307 3858
XSEGI : 192 784 805 902 927 943 1025 1685 1729 1732 1747 2361 2412 2417 2418 2419 2426 2431
XTL : 4592 4676
XTL3 : 4599 4597
XTL5 : 4612 4606 4609
XTL7 : 4613 4603
YAAHAZ : 2560 2533 2556
ZALTE : 2669 2672
ZOUTCH : 3729

CAPITULO V

OPERACIÓN DE LA ESTACIÓN TERMINAL DE DIAGNÓSTICO.

La Estación Terminal de Diagnóstico permite al usuario la posibilidad de operarla con comandos introducidos a través de su teclado, mediante comandos dados desde una terminal de computadora. Ya en el capítulo dos se dió una pequeña introducción acerca de esto.

En el presente capítulo se explican cada uno de los comandos con que cuenta el diseño, el formato que necesitan, además se dan los procedimientos para la programación de las memorias y de la EPROM interna del MC68701.

V.11 COMANDOS POR TERMINAL.

Al utilizar la Estación Terminal de Diagnóstico por terminal se obtiene una gran versatilidad y provecho del diseño ya que existen varias opciones para su uso.

FORMATO DE LOS COMANDOS.

El formato general para los comandos es:

<comando> <delimitador>[<argumento><delimitador>[<argumento>]

El nombre del comando es seguido por un delimitador de espacio, coma ó carriage return (retorno de carro); este último es el que termina un comando; un espacio ó una coma separa el nombre del comando de sus argumentos.

DESCRIPCION DE COMANDOS.

En la siguiente tabla se muestra cada comando así como su utilización y descripción:

COMANDO	FORMATO PARA COMANDO	DESCRIPCION
Punto de ruptura (break point)	B<DIR>	Inserta puntos de ruptura para programas de usuario. Con DIR1 se introduce un punto de ruptura en esta dirección.
Borra el punto de ruptura	B-	Borra el punto de ruptura.
Despliega	D<DIR1><DIR2>	Despliega el contenido de memoria, inicia en DIR1 y termina en DIR2.
Ejecuta un programa	G<DIR>	Ejecuta un programa empezando en DIR hasta donde encuentre un punto de ruptura.
Alta velocidad	H1	Pone la velocidad a 1200 baud.
Más alta velocidad	HY	Pone la velocidad a 9600 baud.
Memoria	M<DIR> <DIR1>	Inicia la función de examinar y cambiar memoria. Imprime el valor en DIR y mantiene un apuntador en esa dirección.
Mover	MV<DIR1><DIR2> <DIR3>	Mueve un bloque de datos dado por DIR1 y DIR2 hacia la memoria comenzando en DIR3.

Offset	<DIR1><DIR2>	Calcula el offset desde DIR1 hasta DIR2. (salto relativo)
Registros	R	Despliega los registros de programa y el Contador de Programa. FORMATO: R-XXXX donde R=registro xx=Valor en el registro
Traza	T<numero>	Traza un número determinado de instrucciones
Cristal	XTAL	Proporciona la frecuencia necesaria para el MCU
Checar EPROM del MCU	CHCK<DIR1> <DIR2>	Checa que las direcciones de DIR1 a DIR2 sean 0.
Programa EPROM del MCU	PROPG<DIR1> <DIR2><DIR3>	Programa la EPROM del MCU DIR1 y DIR2 son las direcciones inicial y final, y DIR3 es la dirección desde donde se empezará a programar.
Verificar EPROM	VERF<DIR1> <DIR2><DIR3>	Compara los valores de memoria desde DIR1 a DIR2 con los de EPROM desde DIR3.
Detener impresión	<CONTROL W>	Detiene la impresión hasta que un caracter la reanuda.
Termina la impresión	<CONTROL X>	Termina la ejecución de una impresión.

Programación de EPROM's	E	Programa la EPROM de usuario
-------------------------	---	------------------------------

En la programación de memorias EPROM tenemos que seguir algunos otros pasos que se describen a continuación:

PROGRAMACION DE LA EPROM INTERNA DEL MC68701.

El comando verifica primero que la sección a grabar este limpia, haciendo lo mismo que en el comando CHCK. Un control X termina con la impresión si la EPROM no esta limpia. Si se encontró que la EPROM esta sucia, el monitor imprime CAMBIAR?, si el usuario desea grabar sobre localidades ya grabadas, respondiendo con "S" si se desea cambiar y cualquier otra respuesta ocasiona que el comando se aborte. Después el monitor despliega al usuario Vpp? para que este haga la conexión del voltaje de programación de 21 V. en forma manual mediante un interruptor.

El voltaje deberá ser aplicado a la terminal de RESET/Vpp del MCU, contestando con una S después de la conexión. Cualquier otra respuesta hace que el comando se aborte.

La EPROM es entonces programada. El próximo aviso desplegado será cuando se haya terminado la programación de la EPROM apareciendo de nuevo Vpp? para hacer la desconexión manual del voltaje de programación. Responder con N para confirmar la desconexión. Después se realiza la verificación de la grabación; si se encuentra algun error, el diagnóstico imprime la dirección de la EPROM, su valor, y el de la memoria que fallo en la comparación.

PROGRAMACION DE EPROM DE USUARIO.

Con solo oprimir la tecla E desde el prompt de usuario (>) se entra directamente en el comando de programación de EPROM's. El menú presentado en pantalla es el siguiente:

PROGRAMADOR DE EPROM's V 1.0
TRABAJANDO EPROM /VPP (2732/21V).

SELECCIONE OPCION DESEADA:

- D.-DESPLEGAR O MODIFICAR
- B.-CHECAR EPROM BLANCA
- L.-LEER
- V.-VERIFICAR
- C.-COPIAR
- S.-SALIR

OPCIONES.

D.- Sale del menú, borra la pantalla y espera que se emplee el comando dado por terminal (D), usado para desplegar memoria. El área de memoria a desplegar está en el rango de RAM, que es el sitio donde se coloca el contenido de una EPROM de trabajo cuando ésta es leída.

B.-Checa que la EPROM este en estado de no grabación (o sea que contenga FF en todas sus localidades). Si esta limpia envía el mensaje EPROM OK . Si no esta limpia envía el mensaje ERROR en localidad XXXX donde se encuentra grabada.

L.- Lee la EPROM seleccionada enviando la información apartir del inicio del BUFFER de RAM.

V.-Verifica el contenido de la EPROM con el contenido de la memoria.

Al entrar en este comando se pide introducir las direcciones como se muestra a continuación:

DIR1 DIR2 DIR3 (CR)

Donde:

DIR1 es la dirección de inicio de la EPROM.

DIR2 es la dirección final de la EPROM.

DIR3 es la dirección inicio de la memoria a comparar.

Las direcciones deben estar separadas por un delimitador, ya sea espacio ó coma y terminar con un carriage return (CR).

C.-Copia el contenido de una área de memoria hacia la EPROM que se desea programar. Las 3 direcciones se dan de la siguiente forma:

DIR1 DIR2 DIR3 (CR)

Donde:

DIR1 es la dirección inicio de la memoria a copiar.

DIR2 es la dirección final de la memoria a copiar.

DIR3 es la dirección inicio de la EPROM a grabar.

Durante la grabación se desplegará la localidad que se está grabando y al terminar se desplegará el resultado de la grabación.

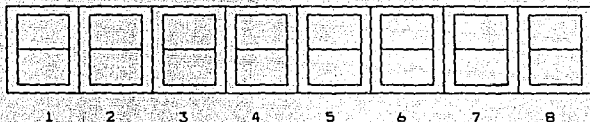
S.-Sale del comando de grabación.

V.12.-COMANDOS INTRODUCIDOS MEDIANTE TECLADO.

Al seleccionar trabajar el sistema por teclado, se utilizará el sistema con un desplegado de 8 dígitos exhibidores de 7 segmentos y teclado.

El prompt de usuario (-) será desplegado para indicar que el equipo se encuentra en espera de un comando.

El desplegado es de la siguiente forma:



Dígito:

- 1.-Es usado para desplegar el comando que se está trabajando.
- 2.-Se usa para desplegar el prompt de usuario (-).
- 3-6.-Se usan para desplegar direcciones o mensajes.
- 7 y 8.-Se usan para desplegar datos o mensajes.

COMANDO	FORMATO PARA COMANDO	DESCRIPCION
Desplegar	A<DIR1><INC> <DIR2><ENTER>	Despliega ó modifica el contenido de un área de memoria. Al introducir la dirección deseada se presiona cualquier cualquier tecla para desplegar el dato. El dato será desplegado en los dígitos 7 y 8.
Salto relativo (OFFSET)	B<DIR1><INC> <DIR2><ENTER>	Calcula el salto relativo de dos direcciones. El resultado aparecerá en los dígitos 7 y 8. DIR1 y DIR2 son las direcciones inicio y destino del salto.
Mover	C<DIR1><INC> <DIR2><INC><DIR3> <ENTER>	Mueve un bloque de memoria de un sitio a otro. DIR1 Y DIR2 son las direcciones inicio y fin del bloque a mover y DIR3 es la dirección destino.
Modificar	D-XXXXPC	Despliega y modifica el estado de los registros y contador de programa. Donde XXXX es el valor del contador de programa. Si se desea ver los demás registros, presionar INC.

Ejecutar	E<DIR1><ENTER>	Ejecuta un programa de usuario Los programas son detenidos mediante la instrucción SWI al final del programa, mostrando de inmediato el estado de los registros.
Programar	F<DIR1><INC> <DIR2><INC> <DIR3><ENTER>	Programa la EPROM interna del MCU.
Programar memorias PROM	0<DIR1><INC> <DIR2><INC> <DIR3><ENTER>	Programa memorias PROM B25129
Verificar	1<DIR1><INC> <DIR2><INC> <DIR3><ENTER>	Verifica la grabación de la memoria EPROM DEL MCU. DIR1 y DIR2 son las direcciones de inicio y termino de la memoria EPROM y DIR3 la dirección donde empieza la memoria grabada.
Checar	2	Se desplegará el mensaje 2 ó 4 para saber si al EPROM a checar es de 2k ó 4k de memoria. Se responderá 2 ó 4 según corresponda.
Programación de memorias EPROM	3<DIR1><INC> <DIR2><INC> <DIR3><ENTER>	Programar EPROM de usuario

<p>Checar</p>	<p>4</p>	<p>Checa que la EPROM seleccionada este borrada. El programa desplegará BIEN si la memoria esta borrada, de lo contrario se desplegará la dirección donde esta el dato grabado.</p>
<p>Transferencia a memoria RAM.</p>	<p>5<DIR1><INC> <DIR2><INC> <DIR3><ENTER></p>	<p>Transfiere un bloque de datos de memoria EPROM a memoria RAM.</p>

Aquí también en la programación de EPROM's se tienen que seguir algunos pasos que se describen a continuación:

PROGRAMACION DE LA EPROM INTERNA DEL MCU.

Al presionar la tecla ENTER aparece en el desplegado la localidad que se está programando. El programa chequea que la EPROM este borrada, si no, pregunta con un despliegue si se desea continuar CDNT?. Oprimiendo un 1 se continuará y se realizará una sobregrabación de la memoria. Si se contesta un 0, entonces se termina el comando.

El programa pedirá mediante el mensaje VPP? la conexión manual del voltaje de programación. Igualmente se contestará afirmativamente con un 1 y comenzará la grabación. Al finalizar esta se mandará otro mensaje VPP? para desconectar manualmente el voltaje. Aquí se contestará con un 0 para indicar que la desconexión ha sido efectuada. El programa verificará la grabación de la memoria, y si encuentra algún error lo desplegará y abortará el programa. De otra manera desplegará BIEN si la memoria fué correctamente grabada.

ESTA TESIS NO DEBE
79 SALIR DE LA BIBLIOTECA

PROGRAMACION DE LA EPROM DE USUARIO.

Con este comando las memorias que se pueden grabar son:

TMS2716
2716
2732
2732A
2764
2764A
27128
27128A

Se desplegará cuál tipo de memoria EPROM fué seleccionada mediante los interruptores INTERLOCKING. Si no se ha seleccionado ninguna memoria, el sistema solo desplegará 3-.

Para programar la TMS2716 será necesario insertarla cuando el equipo se encuentre apagado. Por el contrario, las demás memorias no tienen este problema.

Al programar TMS2716, 2516, 2716 aparecerá en el desplegado con cual de ellas se está trabajando esperando se presione cualquier tecla para continuar e introducir las direcciones DIR1, DIR2, DIR3 donde:

DIR1 es la dirección inicio a copiar.

DIR2 es la dirección final a copiar.

DIR3 es la dirección inicio de la EPROM a copiar.

Al terminar de introducir las direcciones y teclear ENTER comenzará a grabar desplegando para la TMS2716 el LOOP en el que se encuentra (LOOPS = 180) y para las demás memorias desplegará la localidad que se encuentra programando.

Para las memorias que manejan diferentes voltajes de programación (25V ó 21V, 21V ó 12.5V) el programa preguntará si la memoria es de tipo A ó S. Si se presiona la tecla A se seleccionará una memoria A, cualquier otra letra seleccionará la memoria S.

El programa pedirá después las direcciones DIR1, DIR2, DIR3. Al presionar la tecla "ENTER" comenzará la grabación verificando si la memoria se pueda grabar. Si es así, se desplegará CONT? y se contestará con un 1 ó un 0 para una afirmación ó una negación respectivamente. Al final se checará si la programación fué correcta desplegando BIEN si no hubo error.

Al trabajar la Estación Terminal de Diagnóstico por teclado, tenemos la opción de correr un programa por pasos. El comando es el siguiente:

INC.-Al oprimir esta tecla se entra a la ejecución de un programa por pasos. La ejecución comenzará donde indique el PC introducido por el usuario mediante el comando para despliegue y modificación de registros. El programa se ejecutará tantas veces como se oprima esta tecla. La ejecución del programa se detiene cuando encuentra un punto de ruptura (BREAKPOINT).

0.-Programa PROM's 82S129.

A continuación se muestra la forma de grabar estas memorias.

V.13.-GRABACION DE MEMORIAS PROM 82S129.

Para grabar una memoria 82S129 se realizará lo siguiente:

El patrón de datos a grabar en la PROM puede ser grabado en una memoria 2716 grabando los datos a partir del inicio de la EPROM. Esto es con el fin de evitar introducir los datos a RAM directamente, aunque también puede ser posible.

Una vez grabada la memoria 2716 insertarla en la base para EPROM externa colocando el interruptor de selección de EPROM en el modo de 2716.

Colocar los interruptores en la posición correcta para que en la terminal 16 de la base de programación de PROM, marcada como VCC se conecte el voltaje de 8.75V necesario para la grabación.

Colocar la PROM en su sitio para ser grabada.

Encender la Estación Terminal de Diagnóstico, dando un reestablecimiento para evitar que alguna fuente permanezca habilitada.

Oprimir la tecla 0 para indicar al sistema que se trabajará a través de su propio teclado, con esto se desplegará el prompt en los exhibidores, y el equipo estará en espera del comando de grabación de PROM's.

El comando de grabación es el comando 0. Después de esto, se deberá introducir la dirección inicio donde comienzan los datos a copiar. Con la tecla <INC> se pedirá la dirección final de datos a copiar (DIR2). Este será el tamaño de la PROM. Inmediatamente después de volver a presionar la tecla <INC> se introducirá la dirección inicio de la PROM <DIR3> donde se comenzarán a grabar los datos que se desean.

Después de esto se presionará la tecla ENTER para proceder con la grabación. Enseguida se desplegará el mensaje BIT 1 con lo que se sabrá que el sistema está preparado para grabar el bit 1 de la PROM, y solo se esperará a que se conecte el voltaje de 17.5 V mediante los miniinterruptores a dicho bit únicamente. Esto se hará manualmente. Oprimir de nuevo la tecla ENTER para grabar este bit.

Al terminar se desplegará el siguiente bit y esperará a que se conecte de nuevo el mismo voltaje como en el caso anterior para el bit 1.

Estos mismos pasos se ejecutarán hasta terminar con los 4 bits que se requieren para la PROM. Al terminar con el último bit se desplegará el mensaje "ACABE".

Si algún bit no se grabó correctamente, volver a grabarlo. Si después de varios intentos no se obtiene el resultado deseado se deduce que la memoria PROM está dañada.

CAPITULO VI.

CONCLUSIONES

Finalmente el diseño fue terminado, alcanzándose así el objetivo planteado inicialmente, el cual fue el de diseñar un equipo llamado ESTACION TERMINAL DE DIAGNOSTICO, el cual sera de gran ayuda en el sistema de supervisión del puerto de abastecimiento de Dos Bocas, Tabasco, Méx.

El equipo brinda algunas ventajas, tal vez la mayor es sin lugar a duda, la filosofía de diseño adoptada, la cual fue la modularidad. También, durante el diseño se contemplaron posibles expansiones futuras, para lo cual el equipo cuenta con bases para circuitos integrados, en las cuales se hacen llegar las señales necesarias para conectar periféricos, sin que para ello exista la necesidad de modificar en gran medida el hardware del equipo . Puesto que únicamente el diseñador se concretaría básicamente a adaptar los periféricos adicionales, facilitando de esta manera tales acciones.

Como ejemplo de una expansión futura sería la de conectar un Interfaz de Puerto Paralelo (PIA) de usuario, esto se llevaria acabo facilmente, ya que la ESTACION TERMINAL DE DIAGNOSTICO, cuenta con una base de 24 terminales, la cual tiene todas las señales necesarias para controlar este periférico. Lo anterior podría surgir con la finalidad de proporcionar una mayor capacidad del equipo.

Además de la aplicación principal para el que fué diseñado, la ESTACION TERMINAL DE DIAGNOSTICOS, puede ser utilizada en algunas otras aplicaciones. Como ejemplo podemos citar las siguientes:

La primera aplicación para este equipo es que sea utilizado simplemente como un programador de memorias EPROM's y PROM's , para utilizarlas, en el desarrollo de prototipos de sistemas basados en microprocesadores y microcomputadoras.

Aunque la finalidad del diseño, está bien definida, el equipo, también puede llegar a tener otra aplicación, tal como un sistema de evaluación de programas de usuario, dado que su programa monitor le permite esa posibilidad. Puesto que la acción de sus comandos por terminal o por teclado (mover datos de un bloque de memoria a otro, cambiar datos en registros, etc.), bien podrían ser utilizados y muy útiles en la depuración y evaluación de tales programas de usuario; obviamente con las modificaciones respectivas en el programa monitor.

No debe pasarse por alto, mencionar que la relativa facilidad con que se llevó a cabo el diseño, fué en gran parte gracias a los recursos con que cuenta y que brinda la microcomputadora (MCU) MC68701, componente principal sin lugar a duda del diseño. Ya que como se pudo observar a lo largo de la tesis, la mayor parte de esos recursos fueron explotados , lo cual ilustra de alguna manera la potencialidad de este dispositivo electrónico , y también da una idea de que explotando aún más esas características, se podrían desarrollar en lo futuro equipos con mayor capacidad, pero siempre teniendo como finalidad, la de satisfacer algunas de las muchas necesidades del hombre, el cual ha sido desde siempre el objetivo de la ingeniería.

**TYPES SN5400, SN54100, SN54100, SN54100A, SN54800,
SN7400, SN74100, SN74100, SN74100A, SN74800,
SN74800**
QUADRUPLE 2-INPUT POSITIVE-NAND GATES

REVISED DECEMBER 1983

- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

description

These devices contain four independent 2-input NAND gates.

The SN5400, SN54100, SN54100A, and SN54800 are characterized for operation over the full military temperature range of -55°C to 125°C. The SN7400, SN74100, SN74100A, and SN74800 are characterized for operation from 0°C to 70°C.

FUNCTION TABLE (each gate)

INPUTS		OUTPUT
A	B	Y
H	H	L
L	H	H
H	L	H
L	L	H

logic diagram (each gate)



positive logic

$$Y = \overline{A \cdot B} \text{ or } Y = \overline{A + B}$$

SN5400, SN54100, SN54100A ... J PACKAGE
SN54800, SN7400, SN74100, SN74100A ... J OR W PACKAGE
SN74800, SN74800A ... J OR W PACKAGE
SN74800, SN74800A ... J, J OR W PACKAGE

(TOP VIEW)



SN5400, SN54800 ... W PACKAGE

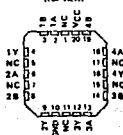
(TOP VIEW)



SN54800, SN74800 ... FN PACKAGE

SN74800, SN74800A ... FN PACKAGE

(TOP VIEW)



NC - No Internal Connection

TYPES SN5404, SN54H04, SN54L04, SN54LS04, SN54S04,
SN7404, SN74H04, SN74LS04, SN74LS04, SN74S04
HEX INVERTERS
REVISED DECEMBER 1982

- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs

- Dependable Texas Instruments Quality and Reliability

description

These devices contain six independent inverters

The SN5404, SN54H04, SN54L04, SN54LS04 and SN54S04 are characterized for operation over the full military temperature range of -55°C to 125°C. The SN7404, SN74H04, SN74LS04 and SN74S04 are characterized for operation from 0°C to 70°C.

FUNCTION TABLE (each inverter)

INPUTS		OUTPUT	
A	Y	H	L
H	L	L	H

logic diagram (each inverter)



positive logic

$$Y = \bar{A}$$

SN5404 SN54H04 SN54L04 J PACKAGE
SN54LS04 SN54S04 JOM PACKAGE
SN7404 SN74H04 JOM PACKAGE
SN74LS04 SN74S04 J-DIP PACKAGE

(TOP VIEW)



SN5404 SN54H04 SN54L04 W PACKAGE

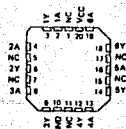
(TOP VIEW)



SN54LS04, SN74LS04 FN PACKAGE

SN74LS04, SN74S04 FN PACKAGE

(TOP VIEW)



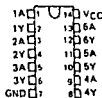
NC No internal connections

TYPES SN5406, SN5416, SN7406, SN7416
 HEX INVERTER BUFFERS/DRIVERS WITH
 OPEN-COLLECTOR HIGH-VOLTAGE OUTPUTS

REVISION 1 (MAY 19 1982)

- Converts TTL Voltage Levels to MOS Levels
- High Sink-Current Capability
- Input Clamping Diodes Simplify System Design
- Open-Collector Driver for Indicator Lamps and Relays
- Inputs Fully Compatible with Most TTL Circuits

SN5406, SN5416 ... J OR W PACKAGE
 SN7406, SN7416 ... J OR K PACKAGE
 (TOP VIEW)



description

These monolithic TTL hex inverter buffers/drivers feature high voltage open collector outputs for interfacing with high-level circuits (such as MOS), or for driving high current loads (such as lamps or relays), and are also characterized for use as inverter buffers for driving TTL inputs. The SN5406 and SN7406 have minimum breakdown voltages of 30 volts and the SN5416 and SN7416 have minimum breakdown voltages of 15 volts. The maximum sink current is 30 milliamperes for the SN5406 and SN5416, and 40 milliamperes for the SN7406 and SN7416.

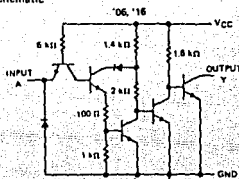
logic diagram



positive logic

$$Y = \bar{A}$$

schematic



Resistor values shown are nominal.

**TYPES SN5408, SN54150A, SN54508,
SN7408, SN74150B, SN74508
QUADRUPLE 2-INPUT POSITIVE-AND GATES**

REVISED DECEMBER 1982

- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

description

These devices contain four independent 2-input AND gates.

The SN5408, SN64150B, and SN54508 are characterized for operation over the full military temperature range of -55°C to 125°C. The SN7408, SN74150B and SN74508 are characterized for operation from 0°C to 70°C.

FUNCTION TABLE (each gate)

INPUTS		OUTPUT
A	B	Y
H	H	H
L	X	L
X	L	L

logic diagram (each gate)



positive logic

$$Y = A \cdot B \text{ or } Y = \overline{\overline{A} \cdot \overline{B}}$$

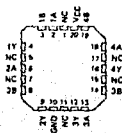
SN5408, SN64150B, SN54508 J OR N PACKAGE
SN7408 J OR N PACKAGE
SN74150B, SN74508 D, J OR N PACKAGE

(TOP VIEW)



SN64150B, SN64508 FE PACKAGE
SN74150B, SN74508 FN PACKAGE

(TOP VIEW)



NC - Not Internal Connection

TYPES SN5430, SN54H30, SN54L30, SN54LS30, SN54S30, SN7430, SN74H30, SN74LS30, SN74S30 8-INPUT POSITIVE-NAND GATES

REVISED DECEMBER 1983

- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs

- Dependable Texas Instruments Quality and Reliability

description

These devices contain a single 8-input NAND gate.

The SN5430, SN54H30, SN54L30, SN54LS30, and SN54S30 are characterized for operation over the full military range of -55°C to 125°C. The SN7430, SN74H30, SN74LS30, and SN74S30 are characterized for operation from 0°C to 70°C.

FUNCTION TABLE

INPUTS A THRU H	OUTPUT Y
All inputs H	L
One or more inputs L	H

logic diagram

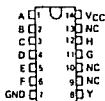


Positive logic

$$Y = A \cdot B \cdot C \cdot D \cdot E \cdot F \cdot G \cdot H \text{ or } Y = \overline{A \cdot B \cdot C \cdot D \cdot E \cdot F \cdot G \cdot H}$$

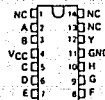
SN5430, SN54H30, SN54L30 ... J PACKAGE
SN54LS30, SN54S30 ... J OR W PACKAGE
SN7430, SN74H30 ... D OR N PACKAGE
SN74LS30, SN74S30 ... D, J OR N PACKAGE

(TOP VIEW)



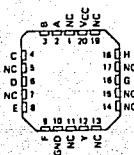
SN5430, SN54H30 ... W PACKAGE

(TOP VIEW)



SN54LS30, SN54S30 ... FK PACKAGE
SN74LS30, SN74S30 ... FN PACKAGE

(TOP VIEW)



NC - No internal connection

TYPES SN5432, SN54LS32, SN54S32,
SN7432, SN74LS32, SN74S32
QUADRUPLE 2-INPUT POSITIVE-OR GATES
REVISED DECEMBER 1985

- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

description

These devices contain four independent 2-input OR gates.

The SN5432, SN54LS32 and SN54S32 are characterized for operation over the full military range of -55°C to 125°C. The SN7432, SN74LS32 and SN74S32 are characterized for operation from 0°C to 70°C.

FUNCTION TABLE (each gate)

INPUTS		OUTPUT
A	B	Y
H	X	H
X	H	H
L	L	L

logic diagram (each gate)



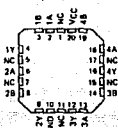
positive logic

$$Y = A + B \text{ or } Y = \overline{\overline{A} \cdot \overline{B}}$$

SN5432, SN54S32, SN54LS32 J OR W PACKAGE
SN7432 J OR W PACKAGE
SN74LS32, SN74S32 D, J, or W PACKAGE
(TOP VIEW)



SN54S32, SN54LS32 FR PACKAGE
SN74S32, SN74LS32 FR PACKAGE
(TOP VIEW)



NC - No internal connection

TYPES SN5474, SN54H74, SN54L74, SN54LS74A, SN54S74, SN7474, SN74H74, SN74LS74A, SN74S74
DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR

REVISED DECEMBER 1982

- Package Options Include Both Plastic and Ceramic Chip Carriers In Addition to Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

Description

These devices contain two independent D type positive edge triggered flip flops. A low level at the preset or clear inputs sets or resets the outputs regardless of the levels of the other inputs. When preset and clear are inactive (high), data to the D input meeting the setup time requirements are transferred to the outputs on the positive going edge of the clock pulse. Clock triggering occurs at a voltage level and is not directly related to the rise time of the clock pulse. Following the hold time interval, data at the D input may be changed without affecting the levels at the outputs.

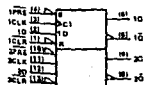
The SN54¹ family is characterized for operation over the full military temperature range of -55°C to 125°C. The SN74¹ family is characterized for operation from 0°C to 70°C.

FUNCTION TABLE

INPUTS		OUTPUTS			
PRE	CLR	D	Q	Q̄	
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H ¹	H ¹
H	H	1	H	H	L
H	H	0	L	L	H
H	H	L	X	Q ₀	Q ₀

¹The output turns to the configuration and not guaranteed to meet the minimum levels in V_{OL} of the times or states = 0 time and max. V_{OL} maximum. Furthermore, this can be not be guaranteed. That is, it will not occur when the output is at a low level or the output (high) level.

Logic symbol



Pin numbers shown on logic symbol are for D, J or H packages

SN5474, SN54H74, SN54L74 . . . J PACKAGE
 SN54S74A, SN54LS74A, SN74S74 . . . J OR W PACKAGE
 SN74LS74A, SN74S74 . . . J OR W PACKAGE
 SN74LS74A, SN74S74 . . . D OR R PACKAGE

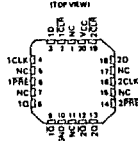


SN5474, SN54H74 . . . W PACKAGE



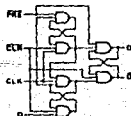
SN54LS74A, SN54S74 . . . JE PACKAGE

SN74LS74A, SN74S74 . . . JN PACKAGE



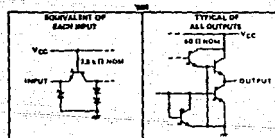
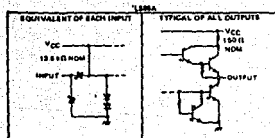
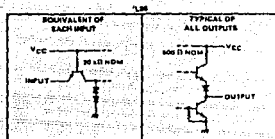
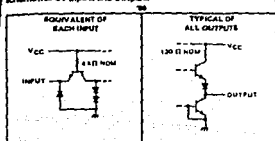
NC No internal connection

Logic diagram



TYPES SN5486, SN54LS86, SN54LS86A, SN54S86,
SN7486, SN74LS86A, SN74S86
QUADRUPLE 2-INPUT EXCLUSIVE-OR GATES

Schematic of inputs and outputs



SN5486, SN54LS86, SN54S86 J, J (N) PACKAGE
SN7486 J (N) PACKAGE
SN74LS86A SN74S86 D, J (N) PACKAGE

(TOP VIEW)



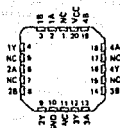
SN74LS86A ... J PACKAGE

(TOP VIEW)



SN74S86A, SN74S86 F, F PACKAGE
SN74LS86A, SN74S86 F, F PACKAGE

(TOP VIEW)



NC - No external connection

FUNCTION TABLE

INPUTS		OUTPUT
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L

L = Logic level 0, H = Logic level 1

TYPE	TYPICAL AVERAGE PROPAGATION DELAY TIME	TYPICAL TOTAL POWER DISSIPATION
SN	14 ns	100 mW
LS	50 ns	15 mW
S	10 ns	25 mW
74	7 ns	250 mW

TYPES SN54LS245, SN74LS245 OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

OCTOBER 1976 - REVISED APRIL 1985

- Bi-directional Bus Transceiver in a High-Density 20-Pin Package
- 3-State Outputs Drive Bus Lines Directly
- PNP Inputs Reduce D-C Loading on Bus Lines
- Hysteresis at Bus Inputs Improve Noise Margins
- Typical Propagation Delay Times, Port-to-Port . . . 8 ns

TYPE	I _{OL} (SINK CURRENT)	I _{OH} (SOURCE CURRENT)
SN54LS245	12 mA	-12 mA
SN74LS245	24 mA	-15 mA

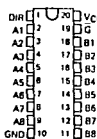
description

These octal bus transceivers are designed for asynchronous two-way communication between data buses. The control function implementation minimizes external timing requirements.

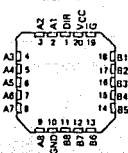
The devices allow data transmission from the A bus to the B bus or from the B bus to the A bus depending upon the logic level at the direction control (DIR) input. The enable input (E) can be used to disable the device so that the buses are effectively isolated.

The SN54LS245 is characterized for operation over the full military temperature range of -55°C to 125°C. The SN74LS245 is characterized for operation from 0°C to 70°C.

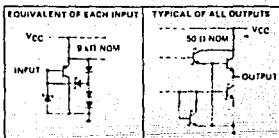
SN54LS245 . . . J PACKAGE
SN74LS245 . . . DW, J OR N PACKAGE
(TOP VIEW)



SN54LS245 . . . FK PACKAGE
SN74LS245 . . . FN PACKAGE
(TOP VIEW)



schematics of inputs and outputs



FUNCTION TABLE

ENABLE E	DIRECTION CONTROL DIR	OPERATION
L	L	B data to A bus
L	H	A data to B bus
H	X	High-impedance

H = High level, L = Low level, X = Indifferent

TYPES SN54LS373, SN54LS374, SN54S373, SN54S374,
SN74LS373, SN74LS374, SN74S373, SN74S374
OCTAL D-TYPE TRANSPARENT LATCHES AND EDGE-TRIGGERED FLIP-FLOPS

OCTOBER 1973 REVISED APRIL 1983

- Choice of 8 Latches or 8 D-Type Flip Flops in a Single Package
- 3-State Bus Driving Outputs
- Full Parallel Access for Loading
- Buffered Control Inputs
- Clock/Enable Input Has Hysteresis to Improve Noise Rejection ('S372 and 'S374)
- P-N-P Inputs Reduce D-C Loading on Data Lines ('S373 and 'S374)

'LS373, 'S373
FUNCTION TABLE

OUTPUT ENABLE	ENABLE LATCH	D	OUTPUT
L	H	H	H
L	H	L	L
L	L	X	Q ₀
H	X	X	Z

'LS374, 'S374
FUNCTION TABLE

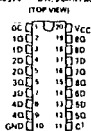
OUTPUT ENABLE	CLOCK D	OUTPUT
L	H	H
L	L	L
L	L	Q ₀
H	X	Z

Description

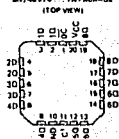
These 8 bit registers feature three state outputs designed specifically for driving highly capacitive or relatively low impedance loads. The high impedance third state and increased high logic level drive provide these registers with the capability of being connected directly to and driving the bus lines in a bus organized system without need for interface or pull-up components. They are particularly effective for implementing buffer registers, I/O ports, bidirectional bus drivers, and working registers.

The eight latches of the 'LS373 and 'S373 are transparent D-type latches meaning that while the enable (E) is high the Q outputs will follow the data (D) inputs. When the enable is taken low the output will be latched at the level of the data that was set up.

SN54LS373, SN54LS374, SN54S373,
SN54S374 - PK PACKAGE
SN74LS373, SN74LS374, SN74S373,
SN74S374 - DWM, JDM PACKAGE



SN54LS373, SN54LS374, SN54S373,
SN54S374 - FK PACKAGE
SN74LS373, SN74LS374, SN74S373,
SN74S374 - FK PACKAGE



* See LS372 and S372 Datasheet for LS373 and S373



MOTOROLA

MC68701 **MC68A701**
(1.0 MHz) ~ (1.5 MHz)
MC68701-1 **MC68B701**
(1.25 MHz) (2.0 MHz)

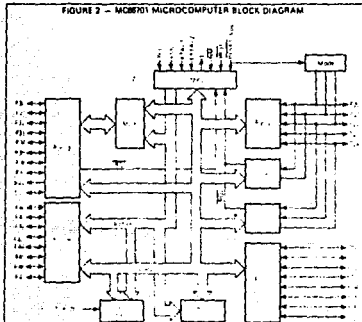
Advance Information

MC68701 MICROCOMPUTER UNIT (MCU)

The MC68701 is an 8-Bit single chip microcomputer unit (MCU) which significantly enhances the capabilities of the M6800 family of parts. It can be used in production systems to allow for easy firmware changes with minimum delay or it can be used to emulate the MC6801/03 for software development. It includes an upgraded M6800 microprocessor unit (MPU) with upward source and object code compatibility. Execution times of key instructions have been improved and several new instructions have been added including an unsigned multiply. The MCU can function as a monolithic microcomputer or can be expanded to a 64K byte address space. It is TTL compatible and requires one +5 volt power supply for nonprogramming operation. An additional V_{pp} power supply is needed for EPROM programming. On-chip resources include 2048 bytes of EPROM, 128 bytes of P-RAM, Serial Communications Interface (SCI), parallel I/O, and a three function Programmable Timer. A summary of MCU features includes:

- Enhanced M6800 Instruction Set
- 8 x 8 Multiply Instruction
- Serial Communications Interface (SCI)
- Upward Source and Object Code Compatibility with the M6800
- 16-Bit Three-Function Programmable Timer
- Single-Chip or Expanded Operation to 64K Byte Address Space
- Bus Compatibility with the M6800 Family
- 2048 Bytes of UV Erasable, User Programmable ROM (EPROM)
- 128 Bytes of RAM (64 Bytes Preserve on Powerdown)
- 28 Parallel I/O and Two Handshake Control Lines
- Internal Clock Generator with Divide-by-Four Output

FIGURE 2 - MC68701 MICROCOMPUTER BLOCK DIAGRAM



MOS

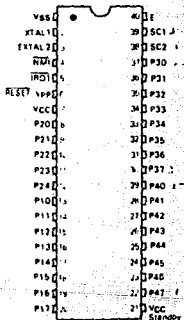
IN CHANNEL, SILICON-GATE,
DEPLETION LOAD

MICROCOMPUTER WITH EPROM



**16 PIN CERAMIC PACKAGE
CASE 715**

FIGURE 1 - PIN ASSIGNMENT



**MOTOROLA****PERIPHERAL INTERFACE ADAPTER (PIA)**

The MC6821 Peripheral Interface Adapter provides the universal means of interfacing peripheral equipment to the M6800 family of microprocessors. This device is capable of interfacing the MPU to peripherals through two 8-bit bidirectional peripheral data buses and four control lines. No external logic is required for interfacing to most peripheral devices.

The functional configuration of the PIA is programmed by the MPU during system initialization. Each of the peripheral data lines can be programmed to act as an input or output, and each of the four control/interrupt lines may be programmed for one of several control modes. This allows a high degree of flexibility in the overall operation of the interface.

- 8-Bit Bidirectional Data Bus for Communication with the MPU
- Two Bidirectional 8-Bit Buses for Interface to Peripherals
- Two Programmable Control Registers
- Two Programmable Data Direction Registers
- Four Individually-Controlled Interrupt Input Lines, Two Usable as Peripheral Control Outputs
- Handshake Control Logic for Input and Output Peripheral Operation
- High-Impedance Three State and Direct Transistor Drive Peripheral Lines
- Program Controlled Interrupt and Interrupt Disable Capability
- CMOS Drive Capability on Side A Peripheral Lines
- Two TTL Drive Capability on All A and B Side Buffers
- TTL Compatible
- Static Operation

MAXIMUM RATINGS

Characteristic	Symbol	Value	Unit
Supply Voltage	V _{CC}	-0.3 to +7.0	V
Input Voltage	V _I	-0.3 to +7.0	V
Operating Temperature Range:	T _A	-40 to 70	°C
MC6821, MC6821T, MC68B21		0 to 70	
MC6822, MC6822T, MC68B22		-40 to 85	
Storage Temperature Range	T _{STG}	-55 to +150	°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Value	Unit
Thermal Resistance Ceramic Package	θ _{JA}	50	°C/W
Plastic Package		85	

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields. However, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to its high impedance circuit. Periods of operation at enhanced or unlimited input are limited to not more than 100 ns from V_{CC} or V_{EE}.

MC6821**(1.0 MHz)****MC68A21****(1.5 MHz)****MC68B21****(2.0 MHz)****MOS****IN-CHANNEL SILICON-GATE
DEPLETION LOAD****PERIPHERAL INTERFACE
ADAPTER**

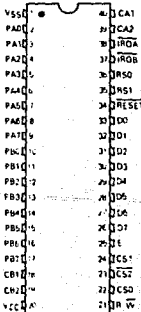

L SUFFIX
CERAMIC PACKAGE
CASE 715



S SUFFIX
CERDP PACKAGE
CASE 724



P SUFFIX
PLASTIC PACKAGE
CASE 713

PIA ASSIGNMENT



MOTOROLA

Product Preview

64K BIT STATIC RANDOM ACCESS MEMORY

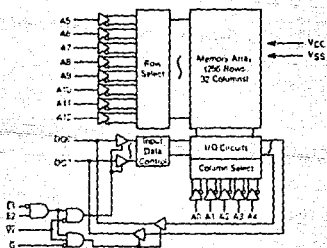
The MCM6164H is a 65,536 bit Static Random Access Memory, organized as 8192 words of 8 bits, fabricated using Motorola's second generation high performance silicon gate CMOS (HCMOS) III technology. Static design eliminates the need for external clocks or timing strobes, while CMOS circuitry reduces power consumption and provides greater reliability.

The Chip Enable pins (E1 and E2) are not clocks. Either pin, when asserted false, causes the part to enter a low power standby mode. The part will remain in standby mode until both pins are asserted true again. The availability of positive and negative logic Chip Enable pins provides more system design flexibility than single Chip Enable devices.

The MCM6164H is available in a 600 mil, 28 pin plastic dual in line package with the JEDEC standard pinout.

- Single 5 V Supply
- Bit = 8 Organization
- Full, Static - No Clock or Timing Strokes Necessary
- Fast Access Time
- Low Power Dissipation

BLOCK DIAGRAM



MCM6164H

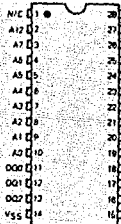
HCMOS
(COMPLEMENTARY MOS)

**8192 x 8 BIT
STATIC
RANDOM ACCESS MEMORY**



P SUFFIX
PLASTIC PACKAGE
CASE PD

PIN ASSIGNMENT



PIN NAMES

Pin	Name	Function
A0-A12	Address	
E1, E2	Chip Enable	
C	Output Enable	
D0-D7	Data Input/Output	
VCC	+ 5 V Power Supply	
VSS	Ground	

DESCRIPTION

The 825126 and 825129 are field programmable, which means that custom patterns are immediately available by following the programming procedure given in the data manual. The 825126 and 825129 devices are supported with an output at logic low. Outputs are programmed to a logic high level at any specific address by using a "No-Cr" line matrix.

These devices include on-chip decoding and 2 chip enable outputs for ease of memory expansion. They feature either open collector or in-tristate outputs for optimization of word expansion in bus-based organizations.

Both 825126 and 825129 devices are available in the commercial and military temperature ranges. For the commercial temperature range (0°C to +75°C) specify 825126/129, C, and for the military temperature range (-55°C to +125°C) specify 825126/129, F or PL.

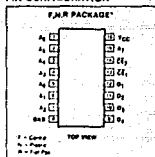
FEATURES

- Address access time: 825126/129: 30ns max
- 825126/129: 7.5ns max
- Power dissipation: 825126: 100mW
- Input loading: 825126/129: -100 μ A max
- 825126/129: -100 μ A max
- On-chip address decoding
- Output options:
 - 825126: Open collector
 - 825129: Tri-state
- No separate biasing pins
- Unprogrammed outputs are low level
- Fully TTL compatible

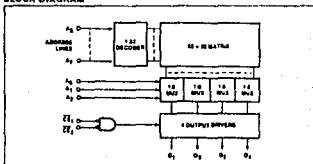
APPLICATIONS

- Prototyping volume production
- Sequential controllers
- Microprogramming
- Hardwired algorithms
- Control logic
- Random logic
- Code conversion

PIN CONFIGURATION



BLOCK DIAGRAM

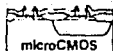


ABSOLUTE MAXIMUM RATINGS

PARAMETER	RATING	UNIT
V _{CC} Supply voltage	-1	V _{DC}
V _{IN} Input voltage	-0.5	V _{DC}
V _{OUT} Output voltage	-0.5	V _{DC}
V _{OH} High 825129	-0.5	
V _{OL} Low 825129	-0.5	
T _A Temperature range		°C
Operating	0 to 75	
825126/129	-55 to +125	
Storage	-65 to +150	



NMC27C16 16,384-Bit (2048 x 8) UV Erasable CMOS PROM



Parameter/Order Number	NMC27C16M	NMC27C16-45 NMC27C16A-45
Access time (ns)	350	450
V _{CC} Power Supply	5V ± 5%	5V ± 5%

General Description

The NMC27C16 is a high speed 16k UV erasable and electrically reprogrammable CMOS EPROM, ideally suited for applications where fast turnaround, pattern experimentation and low power consumption are important requirements.

The NMC27C16 is packaged in a 24 pin dust-in-line package with transparent lid. The transparent lid allows the user to expose the chip to ultra-violet light to erase the bit pattern. A new pattern can then be written into the device by following the programming procedure.

This EPROM is fabricated with the reliable, high volume, time proven, microCMOS silicon gate technology.

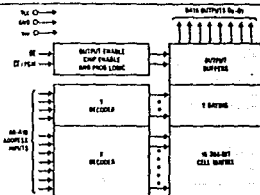
Features

- Access time: 350 ns, 450 ns
- Low CMOS power consumption
 - Active power: 28.25 mW max
 - Standby power: 0.53 mW max (66% savings)
- Performance compatible to NSC800™ CMOS microprocessor
- Single 5V power supply
- Extended temperature range available (NMC27C16E-45), -40°C to +85°C, 450 ns ± 5% power supply
- 10 ms programming available (NMC27C16H-45), an 80% time savings
- Pin compatible to MM2716 and National's higher density EPROMs
- Static—no clocks required
- TTL compatible inputs/outputs
- TRI-STATE® output

Block and Connection Diagrams

Pin Names

AO-A14	Addresses
CE	Chip Enable
OE	Output Enable
O ₀ -O ₇	Outputs
PGM	Program
NC	No Connect



EPROM	EPROM	EPROM	EPROM	EPROM
2716	2716	2716	2716	2716
16	16	16	16	16
17	17	17	17	17
18	18	18	18	18
19	19	19	19	19
20	20	20	20	20
21	21	21	21	21
22	22	22	22	22
23	23	23	23	23
24	24	24	24	24
25	25	25	25	25
26	26	26	26	26
27	27	27	27	27
28	28	28	28	28
29	29	29	29	29
30	30	30	30	30
31	31	31	31	31

Dual-In-Line Package

EPROM	EPROM	EPROM	EPROM	EPROM
2716	2716	2716	2716	2716
16	16	16	16	16
17	17	17	17	17
18	18	18	18	18
19	19	19	19	19
20	20	20	20	20
21	21	21	21	21
22	22	22	22	22
23	23	23	23	23
24	24	24	24	24
25	25	25	25	25
26	26	26	26	26
27	27	27	27	27
28	28	28	28	28
29	29	29	29	29
30	30	30	30	30
31	31	31	31	31

NS Package Number J24A-Q

Note: National's socket compatible EPROM pin configurations are shown in the back's adjacent to the NMC27C16 pin.

2732A 32K (4K x 8) PRODUCTION AND UV ERASABLE PROMS

- 200 ns (2732A-2) Maximum Access Time ... HMOS[®]-E Technology
- Compatible with High-Speed Microcontrollers and Microprocessors ... Zero WAIT State
- Two Line Control
- 10% V_{CC} Tolerance Available
- Low Current Requirement
 - 100 mA Active
 - 35 mA Standby
- Intelligent Identifier™ Mode
 - Automatic Programming Operation
- Industry Standard Pinout ... JEDEC Approved 24 Pin Ceramic and Plastic Package

(See Packaging Section Order #2732A)

The Intel 2732A is a 5V-only, 32,768-bit ultraviolet erasable (cerdip) Electrically Programmable Read-Only Memory (EPROM). The standard 2732A access time is 250 ns with speed selection (2732A-2) available at 200 ns. The access time is compatible with high performance microprocessors such as the 8 MHz iAPX 186. In these systems the 2732A allows the microprocessor to operate without the addition of WAIT states.

The 2732A is currently available in two different package types. Cerdip packages provide flexibility in prototyping and R & D environments where reprogrammability is required. Plastic DIP EPROMs provide optimum cost effectiveness in production environments. Invented in the unprogrammed state, the P2732A is programmed quickly and efficiently when the need to change code arises. Costs incurred for new ROM masks or obsolete ROM inventions are avoided. The tight package dimensional controls, inherent non-erasability, and high reliability of the P2732A make it the ideal component for these production applications.

An important 2732A feature is Output Enable (OE) which is separate from the Chip Enable (CE) control. The CE control eliminates bus contention in microprocessor systems. The CE is used by the 2732A to place it in a standby mode (CE = V_{ih}) which reduces power consumption without increasing access time. The standby mode reduces the current requirement by 65%, the maximum active current is reduced from 100 mA to a standby current of 35 mA.

*HMOS is a patented process of Intel Corporation

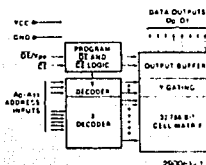
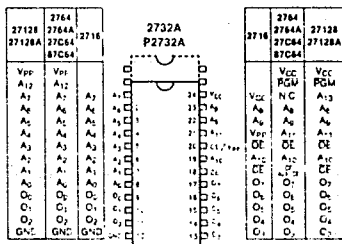


Figure 1. Block Diagram

Pin Names	
A ₀ -A ₁₁	Address
CE	Chip Enable
OE/V _{pp}	Output Enable V _{pp}
D ₀ -D ₇	Outputs

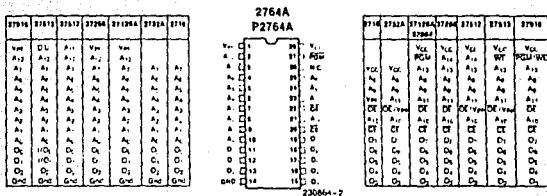


NOTE: Intel's Universal Site™ compatible EPROM configurations are shown in the blocks adjacent to the 2732A pins.

Figure 2. Cerdip/Plastic DIP Pin Configuration

Pin Names

A ₀ -A ₁₂	Addresses
CE	Chip Enable
OE	Output Enable
O ₀ -O ₇	Outputs
PGM	Program
NG	No Connect
DU	Don't Use



NOTE:

Intel's Universal Site-Compatible EPROM pin configurations are shown in the blocks adjacent to the P2764A pins.
 Figure 2. Cerdip/Plastic DIP Pin Configuration

27128 128K (16K x 8) UV ERASABLE PROM

- 250 ns Maximum Access Time ... HMOS[®]-E Technology
- Compatible with High-Speed 6 MHz IAPX 186 ... Zero WAIT State
- Two-Line Control
- ±10% V_{CC} Tolerance Available
- Low Active Current ... 100 mA Max.
- Intelligent Programming™ Algorithm
- Industry Standard Pinout ... JEDEC Approved ... 28 Lead CERDIP Package
(See Packaging See Order #27128)

The Intel 27128 is a 5V only, 131,072-bit ultraviolet erasable and electrically programmable read-only memory (EPROM). The standard 27128 access time is 250 ns which is compatible with high-performance microprocessors such as Intel's 6 MHz IAPX 186. In those systems the 27128 allows the microprocessor to operate without the addition of WAIT states. The 27128 is also compatible with the 12 MHz 8051 family.

An important 27128 feature is the separate output control, Output Enable (OE) from the Chip Enable control (CE). The OE control eliminates bus contention in microprocessor systems. The 27128 has standby mode which reduces the power consumption without increasing access time. The maximum active current is 100 mA, while the maximum standby current is only 40 mA. The standby mode is selected by applying a TTL-high signal to the CE input.

±10% V_{CC} tolerance is available as an alternative to the standard ±5% V_{CC} tolerance for the 27128. This can allow the system designer more leeway with regard to his power supply requirements and other system parameters.

The 27128 is fabricated with HMOS[®]-E technology, Intel's high-speed N-channel MOS Silicon Gate Technology.

[®]HMOS is a patented process of Intel Corporation.

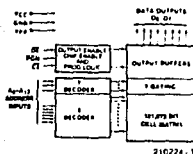
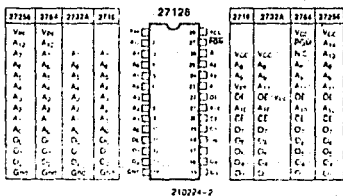


Figure 1. Block Diagram

Pin Names	
A ₀ -A ₁₃	Addresses
CE	Chip Enable
OE	Output Enable
D ₀ -D ₇	Outputs
V _{CC}	Program
NC	No Connect



NOTE: Intel "Universal Site" Compatible EPROM Pin Configurations are shown in the blocks adherent to the 27128 pins.

Figure 2. Pin Configurations



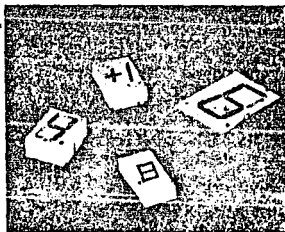
SEVEN SEGMENT DISPLAYS FOR HIGH LIGHT AMBIENT CONDITIONS

HIGH EFFICIENCY RED HDSP-3530/-3730/-5530/-5900 SERIES
YELLOW HDSP-4030/-4130/-5730/-4200 SERIES

TECHNICAL DATA JANUARY 1986

Features

- **HIGH LIGHT OUTPUT**
Typical Intensities of up to 7.0 mcd/seg at 100 mA pk 1 of 5 duty factor.
- **CAPABLE OF HIGH CURRENT DRIVE**
Excellent for Long Digit String Multiplexing
- **FOUR CHARACTER SIZES**
7.6 mm, 10.9 mm, 14.2 mm, and 20.3 mm
- **CHOICE OF TWO COLORS**
High Efficiency Red
Yellow
- **EXCELLENT CHARACTER APPEARANCE**
Evenly Lighted Segments
Wide Viewing Angle
Grey Body for Optimum Contrast
- **CATEGORIZED FOR LUMINOUS INTENSITY; YELLOW CATEGORIZED FOR COLOR**
Use of Like Categories Yields a Uniform Display
- **IC COMPATIBLE**
- **MECHANICALLY RUGGED**



Description

The HDSP-3530/-3730/-5530/-5900 and HDSP-4030/-4130/-5730/-4200 are 7.6 mm, 10.9 mm, 14.2 mm, 20.3 mm high efficiency red and yellow displays designed for use in high light ambient condition. The four sizes of displays allow for viewing distances at 3, 6, 7, and 10 meters. These seven segment displays utilize large junction high efficiency LED chips made from GaAsP on a transparent GaP substrate. Due to the large junction area, these displays can be driven at high peak current levels needed for high ambient conditions or many character multiplexed operation.

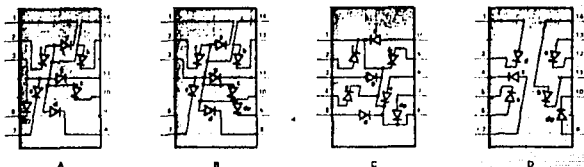
These displays have industry standard packages, and pin configurations and ± 1 overflow display are available in all four sizes. These numeric displays are ideal for applications such as Automotive and Avionic Instrumentation, Point of Sale Terminals and Gas Pump.

Devices

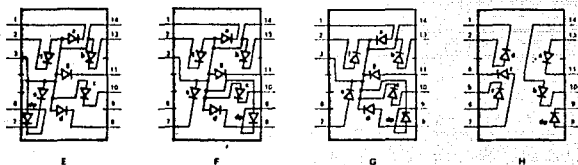
Part No. HDSP-	Color	Description	Pinout
3530	High Efficiency Red	7.6 mm Common Anode Left Hand Decimal	A
3531		7.6 mm Common Anode Right Hand Decimal	B
3533		7.6 mm Common Cathode Right Hand Decimal	A
3536		7.6 mm Universal Overflow ± 1 Right Hand Decimal	A B C
4030	Yellow	7.6 mm Common Anode Left Hand Decimal	A
4031		7.6 mm Common Anode Right Hand Decimal	B
4033		7.6 mm Common Cathode Right Hand Decimal	A
4036		7.6 mm Universal Overflow ± 1 Right Hand Decimal	A B C

Note: Universal pinout brings the anode and cathode of each segment's LED out in separate pins. See internal diagrams D and H.

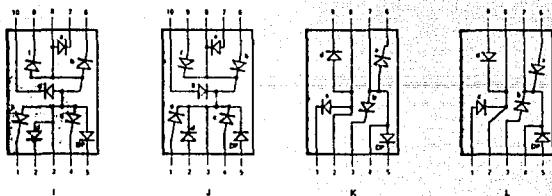
Internal Circuit Diagram (HDSP-3530/4030 Series)



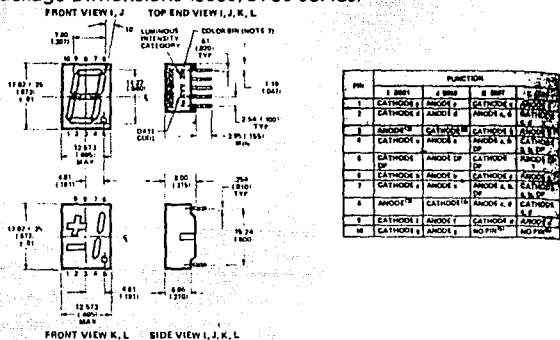
Internal Circuit Diagram (HDSP-3730/4130 Series)



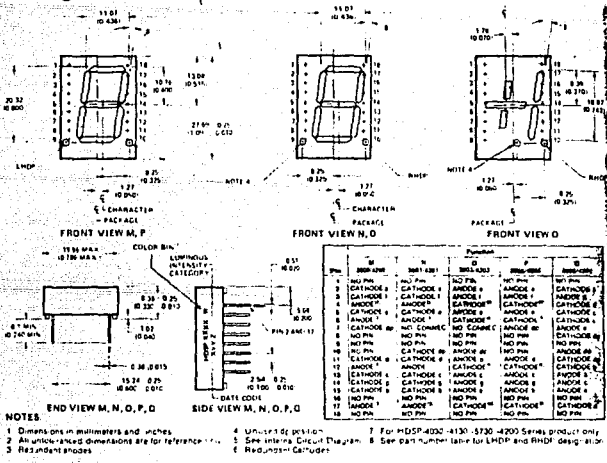
Internal Circuit Diagram (HDSP-5530/5730 Series)



Package Dimensions (5530/5730 Series)



Package Dimensions (3900/4200 Series)



- NOTES**
- Dimensions in millimeters and inches.
 - All unbracketed dimensions are for reference only.
 - Resistor shades.
 - Unbracketed position.
 - See internal Circuit Diagram.
 - Red shaded Cathodes.
 - For MSP-4030-4130-5730-4200 Series product only.
 - See part number label for LIMP and BIMP designator.



MM74C911 4-Digit Expandable Segment Display Controller

General Description

The MM74C911 display controller is an interface element with memory that drives a 4-digit, 8 segment LED display. The MM74C911 allows individual control of any segment in the 4-digit display. The number of segments per digit can be expanded without any external components. For example, two MM74C911's can be cascaded to drive a 16 segment alpha numeric display.

The display controllers receive data information through 8 data lines a, b, . . . DP, and digit information through 2 address inputs K1 and K2. The input data is written into the register selected by the address information when Chip Enable, CE, and Write Enable, WE, are low and is latched when either CE or WE return high. Data hold time is not required.

A self-contained internal oscillator sequentially presents the stored data to high drive (100 mA typ) TRI STATE output drivers which directly drive the LED display. The drivers are active when the control pin labeled Segment Output Enable, SOE, is low and go into TRI-STATE[®] when SOE is high. This feature allows for duty cycle brightness control, or for disabling the output drive for power conservation.

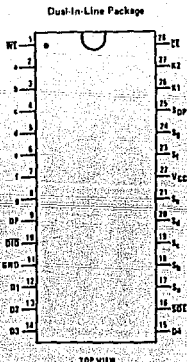
The digit outputs directly drive the base of the digit transistor when the control pin labeled Digit Input Output, DIO, is low. When DIO is high, the digit lines turn into inputs and the internal scanning multiplexer is disabled.

When any digit line is forced high by an external device, usually another MM74C911, the data information for that digit is presented to the output. In this manner, 16 segment alpha numeric displays, 24 or 32 segment displays, or an array of discrete LED's can be controlled by the simple cascading of expandable segment display controllers. All inputs except digit inputs are TTL compatible and do not clamp input voltages above Vcc.

Features

- Direct segment drive (100 mA typ) TRI STATE[®]
- 4 registers addressed like RAM
- Internal oscillator and scanning circuit
- Direct base drive to digit transistor
- Segment expandability without external components
- TTL compatible inputs
- Power saver mode - 5µW (typ.)

Connection Diagram



Truth Tables

Input Control

CE	DIGIT ADDRESS		WE	OPERATION
	K2	K1		
0	0	0	0	Write digit 1
0	0	0	1	Latch digit 1
0	0	1	0	Write digit 2
0	0	1	1	Latch digit 2
0	1	0	0	Write digit 3
0	1	0	1	Latch digit 3
0	1	1	0	Write digit 4
0	1	1	1	Latch digit 4
1	X	X	X	Disable writing

Output Control

DIO	SOE	DIGIT LINES				OPERATION
		D4	D3	D2	D1	
0	0	R	R	R	R	Refresh digit
0	1	R	R	R	R	Latch segment outputs
1	0	0	0	0	0	Digit is now input
1	0	0	0	0	1	Display digit 1
1	0	0	0	1	0	Display digit 2
1	0	0	1	0	0	Display digit 3
1	0	1	0	0	0	Display digit 4
1	1	0	0	0	0	Power saver mode

R = Refresh (digit lines sequentially pulsed)
X = Don't care



MM54C922/MM74C922 16-Key Encoder MM54C923/MM74C923 20-Key Encoder

General Description

These CMOS key encoders provide all the necessary logic to fully encode an array of SPST switches. The keyboard scan can be implemented by either an external clock or external capacitor. These encoders also have on-chip pull-up devices which permit switches with up to 50 k Ω on resistance to be used. No diodes in the switch array are needed to eliminate ghost switches. The internal debounce circuit needs only a single external capacitor and can be disabled by omitting the capacitor. A Data Available output goes to a high level when a valid keyboard entry has been made. The Data Available output returns to a low level when the entered key is released, even if another key is depressed. The Data Available will remain high to indicate acceptance of the new key after a normal debounce period; this two key roll over is provided between any two switches.

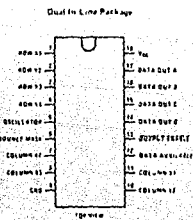
An internal register remembers the last key pressed even after the key is released. The TRI-STATE output

provide for easy expansion and bus operation and are LPTTL compatible.

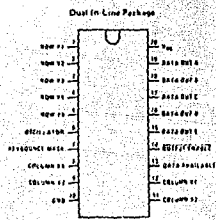
Features

- 50 k Ω maximum switch on resistance
- On or off chip clock
- On chip row pull-up devices
- 2 key roll over
- Keybounce elimination with single capacitor
- Last key register at output
- TRI-STATE outputs LPTTL compatible
- Wide supply range 3V to 15V
- Low power consumption

Connection Diagrams



Order Number MM54C922JN
or MM74C922JN
See Package 20



Order Number MM54C923JN
or MM74C923JN
See Package 20A

**MOTOROLA**

4N29, 4N29A
4N30, 4N31
4N32, 4N32A, 4N33

**NPN PHOTODARLINGTONS AND PN INFRARED
 EMITTING DIODES**

... gallium arsenide LED optically coupled to silicon photodarlington transistors designed for applications requiring electrical isolation, high-current transfer ratios, small package size and low cost; such as interfacing and coupling systems, phase and feedback controls, solid-state relays and general-purpose switching circuits.

- High Isolation Voltage — $V_{ISO} = 1500$ V (Min)
- High Collector Output Current
 $I_C = 10$ mA — 4N29, 4N30
 $I_C = 30$ mA (Min) — 4N29, 4N31
 $I_C = 10$ mA (Min) — 4N29, 4N32
 $I_C = 50$ mA (Min) — 4N31
- Excellent Frequency Response — 30 MHz (Typ)
- Fast Switching Times — $t_C = 50$ nA
 $t_{off} = 2.0$ μ s (Typ)
 $t_{off} = 25$ μ s (Typ) — 4N29, 4N31
 $t_{off} = 60$ μ s (Typ) — 4N32, 4N33
- Economical Compact, Duct-in-Line Package
- 4N29A, 4N32A are UL Recognized — File Number E54915

**OPTO
 COUPLER/ISOLATOR**
DARLINGTON OUTPUT



MAXIMUM RATINGS (T_A = 25°C unless otherwise noted)

Rating	Symbol	Value	Unit
--------	--------	-------	------

INFRARED EMITTING DIODE MAXIMUM RATINGS

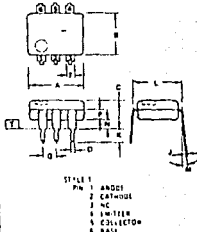
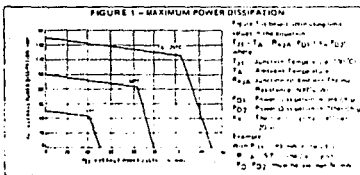
Reverse Voltage	V_R	10	Volts
Forward Current - Continuous	I_F	80	mA
Forward Current - Peak (Pulse Width = 300 μ s, 2.0% Duty Cycle)	I_{FP}	30	Amp
Total Power Dissipation @ T _A = 25°C	P_D	150	mW
Negligible Power in Transistor (Dissate above 25°C)		20	mW/°C

PHOTOTRANSISTOR MAXIMUM RATINGS

Collector-Emitter Voltage	V_{CEO}	30	Volts
Emitter-Collector Voltage	V_{EC0}	5.0	Volts
Collector Base Voltage	V_{CB0}	30	Volts
Total Power Dissipation @ T _A = 25°C	P_D	150	mW
Negligible Power in Diode (Dissate above 25°C)		2.0	mW/°C

TOTAL DEVICE RATINGS

Total Device Dissipation @ T _A = 25°C (Equal Power Dissipation in Each Element)	P_D	250	mW
Dissate above 25°C		1.3	mW/°C
Operating Junction Temperature Range	T_J	-55 to +100	°C
Storage Temperature Range	T_{stg}	-55 to +150	°C
Soldering Temperature (10 s)		250	°C



- NOTES**
- 1 DIMENSIONS AND ARE DATUMS
 - 2 () IS BISHOP PLANE
 - 3 POSITIONAL TOLERANCES FOR LEADS
 - 4 $\pm 0.13 \pm 0.00 \pm 0.1$ mm
 - 5 DIMENSION TO CENTER OF LEADS AND LEAD SPACES
 - 6 DIMENSIONS AND TOLERANCES PER ANSI-Y14.5-1973

UNIT: MILLIMETERS, INCHES

Dim.	Min.	Max.	Min.	Max.
A	8.13	8.89	0.320	0.350
B	1.27	1.51	0.050	0.060
C	2.54	2.54	0.100	0.100
D	5.08	5.08	0.200	0.200
E	5.08	5.08	0.200	0.200
F	3.05	3.05	0.120	0.120
G	2.54	2.54	0.100	0.100
H	1.27	1.27	0.050	0.050
I	4.78	4.78	0.188	0.188
J	1.27	1.27	0.050	0.050
K	1.27	1.27	0.050	0.050
L	1.27	1.27	0.050	0.050
M	1.27	1.27	0.050	0.050
N	1.27	1.27	0.050	0.050
O	1.27	1.27	0.050	0.050

CASE 730A-01



MC1488

QUAD LINE DRIVER

The MC1488 is a monolithic quad line driver designed to interface data terminal equipment with data communications equipment in conformance with the specifications of EIA Standard No. RS-232C.

Features:

- Current Limited Output
110 mA typ
- Power-OFF Source Impedance
300 Ohms min
- Simple Slow Rate Control with External Capacitor
- Flexible Operating Supply Range
- Compatible with All Motorola MDTL and MITTL Logic Families

QUAD MDTL LINE DRIVER RS-232C SILICON MONOLITHIC INTEGRATED CIRCUIT

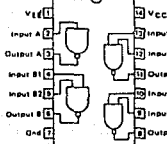


L SUFFIX
CERAMIC PACKAGE
CASE 832
TO 118

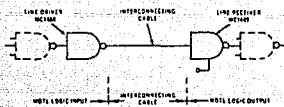


P SUFFIX
PLASTIC PACKAGE
CASE 846

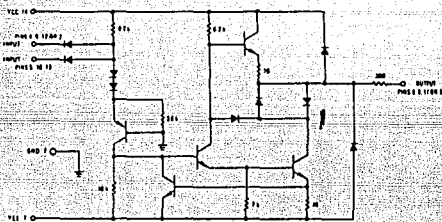
PIN CONNECTIONS



TYPICAL APPLICATION



CIRCUIT SCHEMATIC (1/4 OF CIRCUIT SHOWN)





MOTOROLA

**MC1489L
MC1489AL**

QUAD LINE RECEIVERS

The MC1489 monolithic quad line receivers are designed to interface data terminal equipment with data communications equipment in conformance with the specifications of EIA Standard No. RS-232C.

- Input Resistance — 30 k to 70 k ohms
- Input Signal Range — ±30 Volts
- Input Threshold Hysteresis Built In
- Response Control
 - a) Logic Threshold Shifting
 - b) Input Noise Filtering

**QUAD MDTL
LINE RECEIVERS
RS 232C**

**SILICON MONOLITHIC
INTEGRATED CIRCUIT**

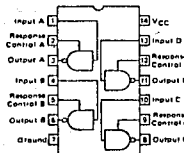
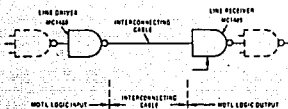


**L SUFFIX
CERAMIC PACKAGE
CASE 627
TO 118**

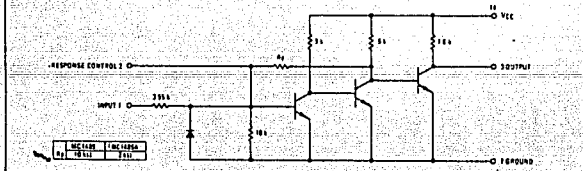


**P SUFFIX
PLASTIC PACKAGE
CASE 648**

TYPICAL APPLICATION



CIRCUIT SCHEMATIC (1/14 OF CIRCUIT SHOWN)





MOTOROLA

NON-INVERTING QUAD THREE-STATE BUS TRANSCEIVER

This quad three-state bus transceiver features both excellent MOS or MPU compatibility, due to its high impedance PNP transistor input, and high speed operation made possible by the use of Schottky diode clamping. Both the -48 mA drive and -20 mA receiver outputs are short-circuit protected and employ three-state enabling inputs.

The device is useful as a bus extender in systems employing the M6800 family of other, comparable MPU devices. The maximum input current of $200 \mu\text{A}$ at any of the device input pins assures proper operation despite the limited drive capability of the MPU chip. The inputs are also protected with Schottky barrier diode clamps to suppress excessive undershoot voltages.

Propagation delay times for the driver portion are 17 ns maximum while the receiver portion runs 17 ns. The MC6828 is identical to the MC6828 and it operates from a single $+5$ V supply.

- High Impedance Inputs
- Single Power Supply
- High Speed Schottky Technology
- Three State Drivers and Receivers
- Compatible with M6800 Family Microprocessor
- Non-Inverting

**MC6889
MC8T28**

This device may be ordered under either of the above type numbers.

NON-INVERTING BUS TRANSCEIVER

**MONOLITHIC SCHOTTKY
INTEGRATED CIRCUITS**

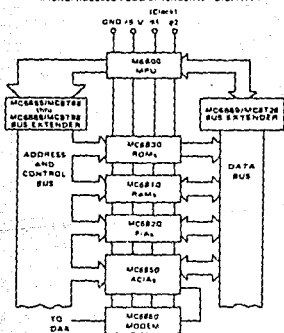


L BUFFER
CERAMIC PACKAGE
CASE 830

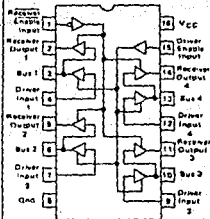


P BUFFER
PLASTIC PACKAGE
CASE 648

MICROPROCESSOR BUS EXTENDER APPLICATION



PIN CONNECTIONS - MC6889 MC8T28





MOTOROLA

HEX THREE-STATE BUFFER INVERTERS

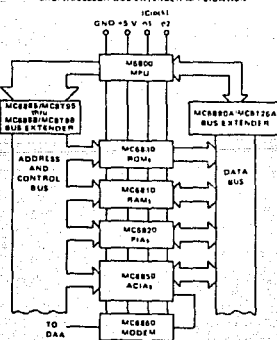
This series of devices combines three features usually found desirable in bus oriented systems: 1) High impedance logic inputs insure that these devices do not seriously load the bus, 2) Three state logic configuration allows buffers not being utilized to be effectively removed from the bus; 3) Schottky technology allows high speed operation.

The devices differ in that the non-inverting MC8195/MC6885 and inverting MC8196/MC6886 provide a two-input Enable which controls all six buffers, while the non-inverting MC8197/MC6887 and inverting MC8198/MC6888 provide two Enable inputs — one controlling four buffers and the other controlling the remaining two buffers.

The units are well suited for Address buffers on the M6800 or similar microprocessor application.

- High Speed — 8.0 ns (Typ)
- Three State Logic Configuration
- Single +5 V Power Supply Requirement
- Compatible with 74LS Logic or M6800 Microprocessor Systems
- High Impedance PNP Inputs Assure Minimal Loading of the Bus

MICROPROCESSOR BUS EXTENDER APPLICATION



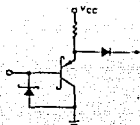
MC6885/MC8195
MC6886/MC8196
MC6887/MC8197
MC6888/MC8198

This device may be ordered under either of the above type numbers.

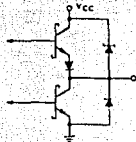
HEX THREE-STATE BUFFER/INVERTERS



INPUT EQUIVALENT CIRCUIT



OUTPUT EQUIVALENT CIRCUIT



MC1723 MC1723C

VOLTAGE REGULATOR

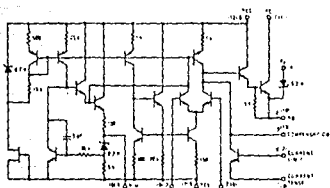
SILICON
MONOLITHIC
INTEGRATED CIRCUIT

MONOLITHIC VOLTAGE REGULATOR

The MC1723 is a positive or negative voltage regulator designed to deliver load current to 150 mA dc. Output current capability can be increased to several amperes through use of one or more external pass transistors. MC1723 is specified for operation over the military temperature range (-55°C to +125°C) and the MC1723C over the commercial temperature range (0 to +70°C).

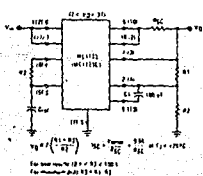
- Output Voltage Adjustable from 2 Vdc to 37 Vdc
- Output Current to 150 mA dc Without External Pass Transistors
- 0.01% Line and 0.03% Load Regulation
- Adjustable Short Circuit Protection

FIGURE 1 - CIRCUIT SCHEMATIC



MINIMUM RESISTANCE FOR IADJ AND IREF IS 100 Ω. MINIMUM RESISTANCE FOR IREF IS 100 Ω FOR L AND L METAL PACKAGES.

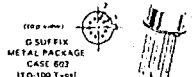
FIGURE 2 - TYPICAL CIRCUIT CONNECTION



For load regulation: $\Delta V_{out} = \Delta V_{ref} \times \frac{V_{out}}{V_{ref}}$
For line regulation: $\Delta V_{out} = \Delta V_{in} \times \frac{V_{out}}{V_{in}}$



P SUFFIX
PLASTIC PACKAGE
CASE 646



Q SUFFIX
METAL PACKAGE
CASE 603
TYP. 100 Vdc

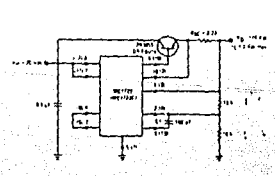


L SUFFIX
CERAMIC PACKAGE
CASE 633
TYP. 1181

















































ORDERING INFORMATION

Device	Aluminum	Temperature Range	Package
MC1723C	MC1723C	-55°C to +125°C	TO-18
MC1723	MC1723	-55°C to +125°C	TO-18
MC1723L	MC1723L	-55°C to +125°C	TO-18
MC1723C	MC1723C	-55°C to +125°C	TO-18
MC1723	MC1723	-55°C to +125°C	TO-18
MC1723L	MC1723L	-55°C to +125°C	TO-18

FIGURE 3 - TYPICAL NPN CURRENT BOOST CONNECTION



L01 	L02 	L03 	L04 	L05 	L06 	L07 	L08
L09 	L10 	L11 	L12 	L13 	L14 	L15 	L16
L17 	L18 	L19 	L20 	L21 	L22 	L23 	L24
L25 	L26 	L27 	L28 	L29 	L30 	L31 	L32
L33 	L34 	L34D 	L35 	L36 	L37 	L38 	L39
L40 	L41 	L42 	L43 	L44 	L45 	L46 	L47
L48 	L49 	L50 	L51 	L52 	L53 	L54 	L55
L56 	L57 	L58 	L59 	L60 	L61 	L62 	L63

L64 	L65 	L66 	L67 	L68 	L69 	L70 
L70A 	L71 	L72 	L73 	L74 	L75 	L76 
L77 	L78 	L79 	L80 	L80A 	L81 	L82 
L83 	L84 	L85 	L86 	L87 	L88 	L89 
L90 	L91 	L92 	L93 	L94 	L95 	L96 
L97 	L98 	L99 				
M01 	M02 	M03 	M04 	M05 	M06 	M07 
M08 	M09 	M10 				

LISTA DE COMPONENTES.

PARTE	DESCRIPCION	REFERENCIA
MC68701	MICROCOMPUTADORA	U1
82S129	MEMORIA PROM	U2,U3,U6,U30
MC148B	TRANSMISOR DE LINEA	U4
MC1489	RECEPTOR DE LINEA	U5
8T97	AMPLIFICADOR DE BUS	U7,U8,U10
74LS04	6 INVERSORES	U9,U48
74LS00	4 COMPUERTAS NAND DE DOS ENTRADAS	U11
74LS08	4 COMPUERTAS AND DE DOS ENTRADAS	U12
74LS373	8 RETENEDORES (LATCHES) TRANSPARENTES TIPO D	U13
74LS32	4 COMPUERTAS OR DE DOS ENTRADAS	U29
MM74C923	CODIFICADOR DE TECLADO	U15
74LS245	TRANSCEPTORES DE BUS	U16
8T28	AMPLIFICADOR DE BUS	U17,U18
MK6264	MEMORIA RAM ESTATICA	U19
MC68A21	ADAPTADOR DE INTERFACE PERIFERICA	U20,U21,U26
2764	MEMORIA EPROM DE 8K	U22
---	BASE DE 24 TERMINALES PARA PROGRAMACION DE EPROM 2716 o 2732	U23
MM74C911	CONTROLADOR DE EXHIBI- DORES.	U24,U25
---	BASE DE 16 TERMINALES PARA PROGRAMACION DE MEMORIAS PROM'S 82S129	U30

PORTE	DESCRIPCION	REFERENCIA
74LS74	2 BIESTABLES TIPO D	U31
74LS86	COMPUERTAS XOR	U32,U36,U39
MC1723	REGULADOR	U34,U37,U40
74LS30	COMPUERTA NAND DE 8 ENTRADAS	U47
4N31	OPTOACOPLADORES	U43,U44,U45 U46,U49
HDSP-5533	EXHIBIDORES DE 7 SEGMENTOS	DS1-DS8
MINIDIP	MINIINTERRUPTORES 1P-1T	SW1
22 pf	CAPACITOR CERAMICO	C1,C2,C6,C8 C10,C12
1000 μ f	CAPACITOR ELECTROLITICO	C3
0.1 μ f	CAPACITOR CERAMICO	C4-C7
100 μ f	"	C8,C9,C11,C13
3.3 K	RESISTENCIA DE PELI- CULA METALICA, 1/4W	R1,R2,R10,R15 R21,R29,R39
47 ohms	"	R3
10 K	"	R4,R5,R6,R17 R23,R31,R41
4.7 K	"	R7,R8,R9,R10 R18,R25
470 ohms	"	R11,R18,R24,R32
220 ohms	"	R12,R34,R26
330 ohms	"	R13,R35,R36,R44 R45,R46,R47
0.47 ohms	"	R14,R20,R28,R42
15 K	"	R16,R22,R30,R40
8.2 K	"	R19,R27,R38
5.6 K	"	R37

PARTE	DESCRIPCION	REFERENCIA
4.7 K	RED DE RESISTENCIAS	RR1
330 ohms	"	RR2,RR5
27 ohms	"	RR3,RR4
2 K	POTENCIOMETROS	P1-P9
BD135	TRANSISTORES NPN	Q1-Q5
BC549	"	Q6-Q8
TIP41	"	Q9-Q12
BC548	TRANSISTORES PNP	Q13,Q14,Q15
1N4001	DIODOS	D1-D4
1N4003	"	D5-D7
4.9152MHz	CRISTAL OSCILADOR	X1
---	TECLADO USO RUDO	
---	BOCINA A 6Vcd (SMB-06L)	SPK1
1A, 250V	FUSIBLE	FUS
---	BOTON DE REESTABLE-	
	CIMIENTO (PUSH BOTON)	RST
---	INTERRUPTORES	
	INTERLOCKING 1P-8T	

A P E N D I C E S

REFERENCIAS BIBLIOGRAFICAS

- 1.) ALS/AS LOGIC DATABOOK
ADVANCED SCHOTTKY
Texas Instruments, 1986.
- 2.) BIPOLAR MEMORY DATA MANUAL
SIGNETICS, 1984.
- 3.) BUILD AN INTELLIGENT SERIAL EPROM PROGRAMMER
Steve Ciarcia
BYTE - October, 1986.
- 4.) CMOS DATABOOK
National Semiconductor Corporation, 1981.
- 5.) INTERFACE DATABOOK
National Semiconductor Corporation, 1986.
- 6.) LINEAR INTERFACE
INTEGRATED CIRCUITS
Motorola Inc., 1979.
- 7.) MC6801
8-BIT SINGLE-CHIP MICROCOMPUTER
REFERENCE MANUAL
Motorola Inc., 1980.
- 8.) MEMORY COMPONENTS HANDBOOK
INTEL, 1986.
- 9.) MEMORY DATA
Motorola Inc., 1984.

- 10.) MEMORY DATABOOK
National Semiconductor, 1978.
- 11.) MOS MEMORY DATABOOK
Texas Instrument's, 1984.
- 12.) OPTOELECTRONICS DESIGNER'S CATALOG
Hewlett Packard, 1986.
- 13.) OPTOELECTRONICS DEVICE DATA
Motorola Inc., 1983.
- 14.) PROBUG
MONITOR FOR THE MC6801/MC6803/MC68701
MICROPROCESSOR SYSTEM DESIGN
Motorola, Jun 13 1980.
- 15.) THE TTL DATABOOK VOL. II.
Texas Instruments Inc., 1984.
- 16.) TOWERS' INTERNATIONAL TRANSISTOR SELECTOR
T.D. Towers
Third Edition, 1982.
- 17.) SINGLE CHIP MICROCOMPUTER DATA
Motorola Inc., 1984.
- 18.) 8 BIT MICROPROCESSOR AND PERIPHERAL DATA
Motorola Inc., 1984.