

300617
7
2ej



UNIVERSIDAD LA SALLE
ESCUELA DE INGENIERIA
INCORPORADA A LA U. N. A. M

"SISTEMA DE ENTRADA DIGITAL AUTOMOTRIZ"

T E S I S P R O F E S I O N A L
QUE PARA OBTENER EL TITULO DE
INGENIERO MECANICO ELECTRICISTA
CON ESPECIALIDAD EN INGENIERIA ELECTRONICA

P R E S E N T A

MAURICIO JOSE CARRERA ABARCA

DIRECTOR DE TESIS :

ING. PATRICIA VASQUEZ AGUILERA

MEXICO, D.F.

FALLA DE ORIGEN

1 9 9 0



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE

INDICE

INTRODUCCION	I
I. MICROCONTROLADORES	1
I.A. INTRODUCCION A LOS MICROCONTROLADORES	1
I.B. FAMILIA DE MICROCONTROLADORES COP8	3
I.C. JUSTIFICACION DEL MICROCONTROLADOR DE 4 "BITS"	6
I.D. EXPLICACION DETALLADA DEL COP144C	7
II. REQUERIMIENTOS DEL SISTEMA	34
II.A RELACION DE ENTRADAS Y SALIDAS DEL SISTEMA	34
II.B. REQUERIMIENTOS FUNCIONALES DEL SISTEMA DE ENTRADA DIGITAL	40
II.C. REQUERIMIENTOS FUNCIONALES DEL SISTEMA DE ASEGURAMIENTO AUTOMATICO	44
II.D. DEFINICIONES Y REQUERIMIENTOS DE MODOS DEL PROCESADOR	45
II.E. REQUERIMIENTOS ELECTRICOS	46
II.F. REQUERIMIENTO FUNCIONAL DEL SISTEMA	48
III DISEÑO DE LA ETAPA LOGICA DEL SISTEMA	
III.A. SELECCION DEL DISPOSITIVOS A UTILIZAR	49
III.B. ASIGNACION DE ENTRADAS Y SALIDAS DEL COP144C	60

III.C. DISEÑO DEL OSCILADOR	83
III.D. UNIDAD DE MEMORIA EPROM	85
III.E. RESUMEN	
IV. DISEÑO DE LA ETAPA DE POTENCIA	
IV.A. TECNOLOGIA A UTILIZAR EN LA ETAPA DE POTENCIA	70
IV.B. TRANSISTOR DE POTENCIA TMS8	72
IV.C. "DRIVER" QUE SE UTILIZARA	76
IV.D. FUNCIONAMIENTO DEL CIRCUITO	78
IV.E. SALIDA QUE ENCIENDE LA LUE DE CORTESIA	79
IV.F. RESUMEN	80
V. CIRCUITERIA DE PROTECCIONES, DE REGULACION DE VOLTAJE Y PARA EVITAR LAS DESCARGAS ELECTROSTATICAS.	83
V.A. CIRCUITERIA DE PROTECCIONES	82
V.B. ETAPA DE REGULACION	85
V.C. PROTECCION CONTRA DESCARGAS ELECTROSTATICAS	85
V.D. RESUMEN	91
CONCLUSIONES	92
APENDICE. EL SET DE INSTRUCCIONES DE LOS COPS	95
GLOSARIO	150
BIBLIOGRAFIA	153

INTRODUCCION

I N T R O D U C C I O N

Las autopartes electrónicas han creado una nueva frontera para las compañías fabricantes de automóviles y en los modelos mas recientes la electrónica continúa su inexorable reemplazo o mejoramiento de funciones automotrices mecánicas o electromecánicas, con especial énfasis en el diseño de tableros, transmisiones, suspensiones y direcciones.

El desarrollo de estas innovaciones ha estado acompañado de la urgente necesidad de diseñar nuevos y confiables mecanismos de diagnóstico, mantenimiento y reparación de automóviles. Para este fin la electrónica también ha contribuido para diseñar nuevos procedimientos internos y externos de diagnóstico y mantenimiento con lo que el servicio técnico se ha vuelto mas sencillo.

Pero no todo el desarrollo electrónico automotriz se ha enfocado a la sustitución de partes mecánicas o electromecánicas o al mejoramiento del equipo de servicio y mantenimiento. Existe también un área muy importante que es la que mejora la seguridad y la comodidad del automóvil, el objetivo de el desarrollo de estos sistemas electrónicos es el de hacer mas eficiente el uso del automóvil para el conductor y su importancia radica en que desde la aparición de los automóviles, su cambio ha estado acompañado de la evolución industrial y social en todos aspectos, al

desarrollo de las comunicaciones, la computación, así como el desarrollo y crecimiento de las ciudades han influido en la necesidad de diseñar automóviles más eficientes ya que, si en sus inicios se podía considerar un lujo tener un automóvil, en la actualidad se ha vuelto una necesidad al ser el principal medio de transporte dentro de las ciudades.

Esta necesidad ha obligado a los fabricantes a hacer cada vez más sencillo el manejo y en general, todos los aspectos que rodean al automóvil, hoy en día es necesario que el usuario de un automóvil no tenga que preocuparse tanto o prestar toda su atención en la conducción y seguridad del automóvil.

Algunos ejemplos de estos sistemas pueden ser: los mensajes que se despliegan en el tablero indicando no solo los medidores de temperatura, combustible, aceite, velocidad, etc. sino también mensajes para recordar asegurarse con el cinturón de seguridad, el estado de las puertas, la temperatura y humedad ambiente, etc.

Un dispositivo que se podría clasificar junto con estos anteriores es un sistema desarrollado por Ford Motor Co. para que el conductor se pueda despreocupar un poco del manejo de varias llaves para el automóvil y de el aseguramiento de puertas al salir de este. De esta forma se

evita que se presenten algunos problemas típicos como lo son: al olvido de las llaves del automóvil, ya sea en el interior del vehículo o en otro lado; la necesidad de tener varios juegos de llaves, al salir del automóvil y olvidar poner todos los seguros, etc.

Este dispositivo consiste en que el conductor de un vehículo tenga una clave de cinco dígitos que inserte en un teclado colocado externamente en la puerta del conductor y de esta forma desasegure esta, y una vez realizado esto, pueda operar otras funciones del sistema como lo son desasegurar las demás puertas, abrir la cajuela, volver a asegurar todas las puertas, grabar un código personal para operar el dispositivo, etc.

El objetivo de esta tesis es el de diseñar y construir la tarjeta electrónica que controla todo este sistema de la forma más eficiente, utilizando la tecnología más adecuada a nivel mundial para el desarrollo de este tipo de mecanismos.

Debido a que este dispositivo no solo debe cumplir con los requerimientos funcionales para operar adecuadamente sino además ser competitivo a nivel industrial en cuanto a costo, mantenimiento y confiabilidad, es necesario utilizar la tecnología más apropiada para este tipo de sistemas. Para esto, en el primer capítulo de esta tesis se detallan las características de los microcontroladores en general y más en detalle el que se utilizará en el diseño.

En el capítulo 3 se hace una descripción de los requerimientos del sistema. En los capítulos 3 y 4 se exponen la parte del diseño y construcción de la etapa lógica y de potencia, respectivamente. En el desarrollo de estos dos capítulos se detallan las pruebas de validación que se deben aplicar a cada parte del circuito, justificando con esto su diseño.

En el capítulo 5 se expone la circuitería de protecciones, de regulación de voltaje y para evitar las descargas electrostáticas, que es una parte fundamental del diseño para proteger el circuito y alargar la vida útil del mismo.

CAPITULO I

MICROCONTROLADORES

I. MICROCONTROLADORES

I.1. INTRODUCCION A LOS MICROCONTROLADORES

Los microcontroladores son circuitos electrónicos inteligentes que pueden ejecutar un programa o una secuencia de instrucciones grabadas internamente, y que cuentan con los elementos necesarios como lo son memorias, unidad lógica aritmética y puertos de entrada y salida que los comunican con el exterior para controlar dispositivos externos.

Los microcontroladores han evolucionado bastante desde sus orígenes como circuitos de control en calculadoras. Hoy en día los microcontroladores pueden ser la solución perfecta para simplificar un gran número de diseños. Y darle a esos diseños una gran ventaja en competitividad en el mercado.

Los microcontroladores pueden simplemente sustituir cierta lógica o ser una parte integral de un sistema electrónico complejo de alto funcionamiento. Un microcontrolador puede reducir costos en sistemas, reducir el espacio físico y reducir el tiempo en el diseño de estos. Y lo mejor es que puede ser más eficiente en funcionamiento que los sistemas que está sustituyendo y seguramente es una mejor opción que las técnicas tradicionales de diseño en circuitos lógicos.

Como ejemplo de aplicaciones de microcontroladores estos se pueden encontrar en :

- Impresoras láser
- Controladores de disco
- Sistemas de telecomunicaciones
- Teclados
- Sistemas de multiplexaje en aeronáutica
- Radios de coches
- Sistemas de control de motores
- Sistemas de frenos anti-derrape
- Armamento
- Automatización de fábricas
- Equipo médico
- Posibles
- Refrigeradoras
- Sistemas de seguridad
- Sistemas para abrir puertas
- Controladores de apertura de cámaras fotográficas
- Copiadoras
- Convertidores de televisión por cable
- Televisores
- Reproductoras de video
- Controladores de calentamiento solar
- Termostatos
- Sistemas de control de clima
- Juguetes inteligentes
- Temperatizadoras para aparatos de cocina

I.2 FAMILIA DE MICROCONTROLADORES COPS.

Los microcomputadores se dividen en dos categorías, principalmente: microprocesadores y microcontroladores. Se hace esta distinción porque realmente son dispositivos distintos. Los microcontroladores tienen una arquitectura de bus dual y los microprocesadores tienen una arquitectura Von Neumann de mapas de memoria, esta característica es importante para saber que tienen distintas estructuras internas, lo que los orienta hacia distintas aplicaciones. Para aplicaciones de control, los microcontroladores hacen un uso más eficiente de memoria en comparación con los microprocesadores. El juego de instrucciones también es distinto. Los microcontroladores son invariablemente circuitos de un solo circuito integrado (CI) y los microprocesadores son constituidos generalmente por varios CI's. Los microcontroladores dominan el mercado de los microcomputadores en cuanto a volumen.

Aunque ya se han expuesto algunas diferencias, el distinguir exactamente uno del otro puede ser confuso en algunas ocasiones, pero lo que sí debe quedar establecido es que son dispositivos realmente distintos.

I.2.1 Descripción general.

COPS representa las siglas en inglés de Procesador Orientado a Control. Los COPS son dispositivos microcontroladores de propósito general de un solo circuito

integrado. Estos microcontroladores son microcomputadores que contienen todo un sistema de tiempos, lógica interna, ROM, RAM y dispositivos de entrada y salida necesarios para implementar funciones de control dedicado en una amplia variedad de aplicaciones.

La familia de COP400 consiste de un gran número de microcontroladores que permiten al usuario seleccionar el dispositivo que mejor se adapte a las necesidades de su aplicación. El "software" es totalmente compatible al ir creciendo el dispositivo; los programas escritos para un dispositivo pueden ser transferidos a otro de mayor capacidad (en términos de capacidad de memoria), con una pequeña variación o sin necesidad de ésta. Las configuraciones de pines en el empaquetamiento también han sido seleccionadas de tal forma que el pasar de un dispositivo menor a uno mayor en términos de memoria el reemplazo es directo. Todos los microcontroladores COPS, sin importar la cantidad de memoria o el número de pines tienen la misma arquitectura básica.

Además de la variedad de COPS que existe, también existen varias opciones de características de entrada y salida disponibles para el usuario en el momento de programar los dispositivos. De esta forma el usuario puede optimizar el microcontrolador para su sistema logrando la máxima capacidad al menor costo.

I.B.2 COPS sin ROM

Existe para cada tipo de COP uno equivalente sin memoria ROM, que es la memoria que contiene el programa que se va a ejecutar. A estos dispositivos se les han agregado los elementos necesarios para conectarles una memoria externa que puede ser un EPROM (ROM programable y borrable por el usuario), esto con el fin de realizar pruebas y una vez que el sistema funciona adecuadamente, hacer la programación interna en el COP con ROM.

Otra aplicación del COP sin ROM es cuando se tiene un bajo volumen, ya que el precio de programar internamente la ROM es alto y solo se justifica con un gran volumen de producción.

I.B.3. Empaquetamiento de los COPS

Los COPS vienen en configuraciones de 16, 24, 28, 40 y 48 pines. Una de las diferencias entre algún COP y otro puede ser esta configuración, pero todos los dispositivos COPS con el mismo empaquetamiento tienen la misma configuración de pines.

I.B.4 Resumen

Los microcontroladores COPS comprenden una gran variedad de dispositivos de propósito general flexibles y poderosos. La compatibilidad en "Hardware" y en "Software" de los dispositivos, permiten al usuario cambiar de un

dispositivo a otro sin problemas, de acuerdo al crecimiento de sus necesidades o de acuerdo a lo que requiera su aplicación.

I.C. JUSTIFICACION DEL MICROCONTROLADOR DE 4 BITS.

Se utilizará el microcontrolador COP144C de la compañía National Semiconductor Co. debido a que en la actualidad esta compañía tiene la línea de microcontroladoras más grande del mercado y es la única que tiene una línea de microcontroladores de 4 bits. Ya que, después de analizar otros microcontroladores de otras compañías se vio que no es necesario para la aplicación tener una arquitectura de 8 "Bits" interna, ya que el microcontrolador no se tiene que conectar a ningún dispositivo de 8 "Bits" como una memoria o algún bus de datos de 8 bits, en el cual hubiera dispositivos como: microprocesadores, convertidores analógicos-digitales, puertos de E/S, etcétera.

Pero sobretodo se eligió un microcontrolador de 4 "Bits" ya que satisface la cantidad de memoria ROM y RAM, los puertos de E/S, el voltaje de alimentación, la tecnología de fabricación, etc.; y todo esto a un precio más bajo del mercado.

La justificación específica del COP144C se detalla en el capítulo 3, que se donde se analizan los requerimientos de todo tipo del sistema a diseñar.

1.0 EXPLICACION DETALLADA DEL COP144C.

En esta sección se explica detalladamente la estructura del COP144C ya que es este el que se utilizará en el diseño del sistema.

El COP144C es un microcontrolador miembro del 1a familia COP de microcontroladores de National Semiconductor Co. Este microcontrolador está fabricado con la tecnología microCMOS de compuertas de silicio "double-poly". Las características de este procesador orientado a control son: una sola fuente de alimentación, una variedad de posibles configuraciones de entrada-salida con un juego de instrucciones, una arquitectura interna y un esquema de entradas-salidas que facilita la conexión de un teclado, el despliegue en un "display" y la fácil manipulación de datos en BCD. El COP144C tiene 38 patas y existen procedimientos estandarizados de diseño y programación que permiten a los usuarios que manejan desde un volumen medio hasta un gran volumen tener un bajo costo en su producto. Este microcontrolador es una opción apropiada para ambientes desandantes de control y especialmente para los que manejan una interfaz con personas.

1.0.1 Características:

- La menor disipación de potencia (50 uW típicos)
- Completa estaticidad (es posible apagar el reloj)
- Modos de bajo consumo de energía (estado IDLE y modo HALT)

- Tiempo de instrucción de 4 μ S, más opciones de seleccionar reloj por "software"
- 2K x 8 de memoria ROM y 128 x 4 de RAM
- 23 líneas de entrada/salida
- Interrupciones por vector, más un re-inicio
- STACK para subrutinas de tres niveles
- Alimentación de poder sencilla (2.4V a 5.5V)
- Temporizador y contador de eventos programable de 8 "Bits"
- Contador binario interno con capacidad comunicación serial de entrada/salida "MICROWIRE"
- Salidas de propósito general de triple estado.
- Salidas compatibles LSTTL ó CMOS
- Compatible con "MICROBUS"
- "Software" y "Hardware" compatible con la familia COS400
- Rango de temperatura ampliado (-40°C a 85°C)

1.8.3 Descripción funcional:

La arquitectura interna se muestra en la figura 1.1. Las rutas de datos ilustradas se muestran en una forma reducida para explicar de que forma se comunican los elementos lógicos internos en la implementación del juego de instrucciones del circuito. Es utilizada lógica positiva, cuando un "Bit" es establecido, está en estado lógico "1" y cuando está reestablecido en "0".

1.8.3 Memoria de programa

La memoria de programa consiste de 1024 "Bytes" de

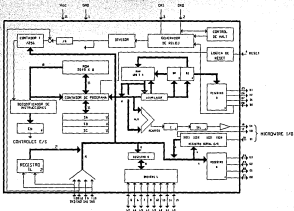


Figura 1.3. Arquitectura interna del COP344C

ROM. Estos "bytes" de ROM pueden ser instrucciones de programa, constantes o datos de direccionamiento de ROM.

El direccionamiento de la ROM es realizado por un registro contador de programa de 11 "Bits", el cual selecciona una de las palabras de 8 "Bits" contenidas en la ROM. Una nueva dirección es cargada en este registro durante cada ciclo de instrucción. A menos que la instrucción sea una transferencia de control, el contador de programa es cargado con el siguiente valor secuencial binario de 11 "Bits".

Se han implementado tres niveles de subrutinas posibles en un stack de tres niveles de profundidad. Cada llamado a subrutina o interrupción salva automáticamente la siguiente dirección en el stack. Y cada regreso recupera el valor adecuado del registro contador de programa.

1.3.4 Memoria de datos.

La memoria de datos consiste de 512 "Bits" de RAM organizados como 8 registros de datos de 16 dígitos por 4 "Bits" dígitos. El direccionamiento de RAM es implementado por un registro B de 4 "Bits" de longitud en el cual los tres "Bits" superiores (Bc) seleccionan 1 de los 8 registros y los cuatro "Bits" bajos (Bd) seleccionan uno de los 16 dígitos de cuatro "Bits" en el registro de datos seleccionado. El contenido de cuatro "Bits" del dígito

seleccionado de RAM es usualmente cargado o intercambiado con el registro acumulador (A) o también puede ser cargado en los "latches" (Q), en el contador (T) ó cargado de los puertos (L). El direccionamiento de RAM puede ser realizado directamente también por las instrucciones LDD y XAS las cuales tienen un campo de operando inmediato para acceder a la localidad de RAM deseada.

I.D.5 Lógica interna

El procesador contiene su propio registro acumulador de 4 "Bits" el cual es el registro de origen y destino para la mayoría de las operaciones lógicas, aritméticas, de entrada/salida y de acceso a memoria de datos. Puede ser también utilizado para cargar las porciones H₁ y H₂ del registro (B), para cargar o insertar una parte de 4 "Bits" de los "latches" (Q) ó del contador (T), para aceptar cuatro "Bits" del puerto de entrada/salida (L), para leer los 4 "Bits" del puerto (Q) ó del puerto IS y para realizar intercambio de datos con el registro SIO.

Un sumador de cuatro "Bits" realiza las funciones lógicas y aritméticas almacenando los resultados en A. Y también establece el bit de carry al registro C, que la mayoría de las veces sirve para indicar un sobreflujo aritmético. El registro C junto con la instrucción IAS y el registro de habilitación EN también sirve para controlar la salida de reloj serial SK.

El contador de 8 "Bits" (T) es un contador binario ascendente al cual puede ser cargado desde memoria y acumulador utilizando las instrucciones CANT y CTMA. Este contador puede ser operado en dos modos dependiendo de las opciones programables por máscara: como temporizador o como contador de eventos externos. Cuando el contador de eventos T genera un sobreflujo, se establece una bandera de sobreflujo. El contador T es puesto en ceros con un "reset". En la figura 1.2. se ilustra un diagrama de bloques funcional del contador y temporizador.

Como entradas de propósito general se provee de las líneas IN0-IN3. Es posible seleccionar IN1, IN2 e IN3 por medio de opciones programables por máscara como entradas para pulsos de lectura, selector de CI y pulsos de escritura, para utilizar una aplicación de Microbus.

El registro D provee cuatro salidas de propósito general y es utilizado como el registro de destino de los cuatro "Bits" del registro B4. En el modo de reloj dual. El "latch" D0 controla la selección del reloj.

El contenido del registro G es la salida para el puerto bidireccional de E/S de 4 "Bits" de propósito general. G0 puede ser programado por máscara como una salida para las aplicaciones de "Microbus".

El registro Q es un registro de 8 "Bits" internos "latcheados", se utiliza para mantener los datos cargados

desde el acumulador y la memoria, así como datos de 4 "Bits" extraídos de memoria ROM. Su contenido es sacado por el puerto de entrada- salida L, siempre y cuando los drivers L sean habilitados bajo control del programa. Con la opción del "Microbus" seleccionada, (Q) puede también ser cargado con el contenido de ocho "Bits" del puerto de E/S (L) cada vez que se ejecuta un pulso de escritura proveniente de la CPU externa.

Los 8 "Drivers" (L), cuando están habilitados, mandan al contenido del registro (Q) al puerto (L). También el contenido de (L) puede ser leído directamente y ser colocado en memoria y acumulador. Como se explicó anteriormente, la opción de Microbus permite que los datos del puerto L sean cargados en el registro (Q).

El registro SIO funciona como un registro de corriente de entrada ó salida serial de 4 "Bits" para conectar periféricos por medio de MICROWIRE y periféricos COPS ó como un contador binario (dependiendo de el contenido del registro EN). Su contenido puede ser intercambiado con el acumulador.

La instrucción XAS copia el contenido del registro SKL. En el modo de contador SK es la salida de SKL; en el modo de registro de corriente SK hace el resultado de una compuerta AND entre SKL y el reloj.

EN es un registro interno de 4 "Bits" cargado por la

instrucción LEI. El estado de cada "Bit" de este registro selecciona ó deselecciona una característica particular asociada con cada "Bit" del registro EM :

0. El "Bit" menos significativo del registro de habilitación, EN0, selecciona el registro SIO, ya sea como registro de corrimiento de n "Bits" ó como contador binario de n bits. Con EN0 establecido (1), SIO es un contador binario asíncrono, decrecentando su valor cada vez que se presenta una transición negativa (de "1" a "0") en la entrada SI. Cada pulso debe ser de al menos dos ciclos de instrucción de ancho. SK saca el valor de SKL. La salida SO serial es el "Bit" EM1. Con EN0 reestablecido SIO es un registro de corrimiento hacia la izquierda rotando un "Bit" cada vez que se produce un ciclo de instrucción. El dato presenta en SI entra al "Bit" menos significativo de SIO. SO puede ser habilitado para sacar el "Bit" mas significativo de SIO con cada ciclo de instrucción. SK saca la salida de la compuerta AND con entradas SKL y el reloj del ciclo de instrucción.

1. Con EN1 establecido, se habilitan las interrupciones. Inmediatamente siguiendo una interrupción, EN1 es borrado para deshabilitar otras interrupciones.

2. Con EN2 habilitado, los drivers L son habilitados para sacar los datos de Q al puerto de E/S L. Reestableciendo EN2 se deshabilitan los drivers L, colocando al puerto L en un estado de entrada de alta impedancia.

3. EN3, junto con EN0, afecta la salida serial. Con EN0 establecido (opción de contador binario) SO sacará el valor cargado en EN3. Con EN0 reestablecido (registro de corrimiento), y estableciendo EN3 se habilita SO como la salida del registro de corrimiento SIO, sacando cada dato que es rotado en este registro cada ciclo de instrucción. Reestableciendo EN3 con la opción de registro de corrimiento seleccionada se deshabilita SO como salida de este registro, pero permanece rotando el contenido de SIO y puede ésto ser leído por medio de la instrucción KAS mientras la salida SO permanece en "0".

1.5.4 Interrupciones

Las siguientes características están asociadas con el procedimiento y protocolo de interrupción, y deben ser consideradas por el programador en cuanto se utilicen las interrupciones.

a. La interrupción, se reconoce como se explica a continuación, almacena el valor de la siguiente dirección del contador de programa (PC + 1) en la pila de almacenamiento llamada "stack". Cualquier contenido previo del "stack" es desechado. El contador de programa es cargado con la dirección hexadecimal 0FF (última dirección de la página 3) y EN1 se reestablecido.

b. Una interrupción será reconocida sólo con las siguientes condiciones:

1.- ENI esté establecido

2.- Course un pulso de transición negativa ("1" a "0") de por lo menos dos ciclos de instrucción en la entrada IMI.

3.- Se complete la ejecución de la instrucción que se presentaba en ese momento.

4.- Todas las instrucciones de transferencia de control sucesivas y todas las instrucciones LBI's sucesivas sean completadas (por ejemplo: si el programa principal estaba ejecutando una instrucción de salto JP, la cual transfería el control del programa a otra instrucción JP, la interrupción no será reconocida hasta que se haya ejecutado la segunda instrucción JP).

c. Durante el reconocimiento de una interrupción, el estado de la lógica de salto es salvado y posteriormente restaurado cuando se recupera el valor del "stack". Por ejemplo, si ocurre una interrupción durante la ejecución de la instrucción ASC (suma con "carry" y salto si hay "carry") la cual resulta con "carry", el status de la lógica de salto es salvado y el control del programa es transferido a la rutina de servicio de interrupciones en la dirección OFF. Al final de la rutina de interrupción, se ejecuta una instrucción RET para recuperar el "stack" y regresar el control del programa a la instrucción que sigue al ASC original. En este momento, se habilita la lógica de salto y se salta esta instrucción debido al "carry" previo del ASC.

Las subrutinas no pueden estar anidadas dentro de la rutina de servicio a la interrupción, ya que ellas sacarían del stack el valor de regreso de la interrupción y el estado del la lógica de salto previa, interfiriendo con la ejecución ordenada de la rutina de interrupción.

d. La instrucción en la dirección OFF debe ser un NOP

e. Debe colocarse una instrucción LEI inmediatamente antes de la instrucción RET para que se re-habiliten las interrupciones.

I.B.7 Interfaz de Microbus

El COP144C tiene una opción que le permite ser utilizado como un dispositivo periférico de un microprocesador, leyendo y escribiendo datos desde o hacia un microprocesador central (uP). Las entradas de propósito general IN1, IN2 e IN3 se convierten en las líneas de Microbus, para pulso de lectura, selector de CI y pulso de escritura, respectivamente.

IN1 se convierte en /RD (un "0" lógico en esta entrada causará que el "latch" de datos de 0 sea habilitado para que el puerto L envíe los datos hacia el uP).

IN2 se convierte en /CS (un "0" lógico en esta entrada selecciona al COP144C como el dispositivo elegido por el uP y habilita las líneas de /RD y /WR permitiendo su operación).

INTJ se vuelve /WR (un "0" lógico en esta entrada escribirá el bus de datos del puerto L a los "latches" del registro Q como entrada al COP344C).

GO se convierte en INTB que es una salida de "listo", la cual es reestablecida por un pulso de escritura del μP en la línea /WR, y provee la capacidad de "handshaking" (manipulación) necesaria para poder establecer una transferencia de datos asíncronos entre el procesador central, μP , y el COP 344C.

Esta opción ha sido diseñada para tener compatibilidad con el "Microbus" de National, el cual es un sistema de interconexión estándar para transferencia de datos en paralelo de 8 "bits" entre CPU's MOS/LSI y dispositivos de interfaz. El funcionamiento y las relaciones de tiempo entre las líneas de señales de control afectadas por esta opción son especificadas por la interfaz de microbus, y están dadas por las características eléctricas AC y se muestran en los diagramas de tiempos (figuras I.3 y I.4). La conexión del COP344C al "Microbus" se muestra en la figura I.5.

I.3.6 Inicialización

La lógica de "reset" interna inicializa el dispositivo en cuanto se conecta el voltaje de alimentación y si el tiempo de subida de voltaje de la fuente es de menos de 1 μs y la frecuencia de operación es mayor de 32 kHz. De otra

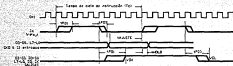


Figure 18: Timing of memory/processor reads in a synchronous design

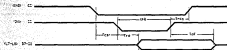


Figure 19: Timing of operations on registers in a synchronous design

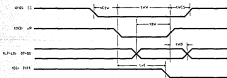
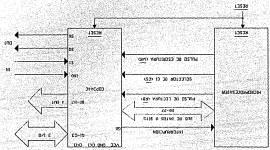


Figure 20: Timing of operations on processors in a synchronous design

Figure 15 Interconnects of 10 option microprocessors



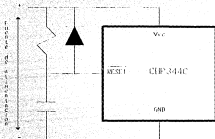
forma, debe conectarse una Red externa RC, como se muestra en la figura I.6, a la pata de /RESET (las condiciones de la figura I.6 deben ser satisfechas). La entrada de /RESET está configurada como la entrada a un "Schmitt trigger". Si no es utilizada, esta pata debe ser conectada a Vcc. La inicialización ocurrirá siempre y cuando se aplique un "0" lógico a la entrada de /RESET, de tal forma que se encuentra en un estado bajo por lo menos durante el tiempo de tres ciclos de reloj.

Durante la inicialización el registro contador de programa es puesto en ceros (dirección de memoria ROM 00) y los registros A, B, C, D, EN, IL, T y G son puestos en ceros. El "latch" SNL es establecido, habilitando de esta forma SK como salida de reloj. La memoria de datos (RAM) no es limpiada en la inicialización. La primera instrucción en la dirección 00 debe ser un CLRA (pon cero en el registro A).

I.D.9 Temporizador

Existen dos modos seleccionados por mascarilla:

a. Base de tiempo para el contador. En este modo, la frecuencia de ciclo de reloj generada por CKI pasa por un pre-escalador divisor de 2 "bits" por 4. La salida de este pre-escalador incrementa el contador T generando así un temporizador de 16 "bits". El pre-escalador es borrado con la ejecución de una instrucción CAN7 y durante la



$RC \gg$ Tiempo de subida de la fuente de poder
 y $RC \gg 100 \times$ periodo de CLK

Figura 16. Circuito de inicialización

inicialización.

Por ejemplo, al utilizar un cristal de 4 MHz con la opción de división entre 16, la frecuencia del ciclo de instrucción de 250 MHz incrementa el contador de 10 "Bits" cada 4 uS. Estableciendo el contador y detectando un sobreflujo de este registro, es posible tener precisas cuentas de entre 16 uS (4 cuentas) y 4.096 ms (1024 cuentas). Se pueden lograr largos intervalos de tiempo acumulando múltiples sobreflujos bajo control de "software".

b. Contador de eventos externos. En este modo, un pulso negativo (de "1" a "0") de por lo menos dos ciclos de instrucción de ancho en la entrada IN2 incrementará el contador de 8 "Bits" T.

I.B.15 Modo de Halt

El COP144C es un dispositivo totalmente estático; por lo tanto el usuario puede detener el sistema oscilador en cualquier momento para detener el CI (circuito integrado). El CI también puede ser detenido por una instrucción HALT o forzando CMO en estado alto la opción HALT. Una vez que el CI se encuentra en estado de HALT, la circuitería no recibe ninguna señal de reloj y por lo tanto es "congelada" en el estado exacto en el que estaba cuando fue detenida. Toda la información es retenida hasta que se continúe. El CI puede ser re-habilitado por dos medios:

-Continúa la función: forzando CEO bajo, si está programada por asociación como una opción de HALT, el sistema de reloj es re-habilitado y el circuito continúa operando desde el punto en el que fue detenido.

-Re-inicia: forzando el "pin" de /RESET bajo (vea la parte de inicialización)

El modo de HALT es un estado de disipación de potencia mínima.

1.5.11 Opciones del "pin" CEO

a. Oscilador de dos pines (Cristal): Vea figura 1.7

En un sistema oscilador controlado a cristal, CEO es utilizado como una salida a la red del cristal. El modo de HALT puede ser generado por control de programa (instrucción HALT) al cual hace que CEO se ponga en estado alto, deshabilitando así la red del cristal. El circuito puede ser reactivado solamente forzando el /RESET a un "0" lógico.

b. Oscilador de un "pin" (RC ó externo). Vea la figura 1.8

Si se selecciona la opción de un oscilador de un "pin", existen dos opciones disponibles para CEO:

* CEO puede ser seleccionado como el puerto de entrada/salida de HALT. En este caso funciona como un "flip-flop" que indica el estado del HALT. Una señal externa puede manejar este "pin" para iniciar y detener el CI. Al forzar este "pin" a un nivel alto, el CI se detendrá

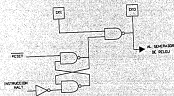


Figura 1.7: Decodificador de dos pines

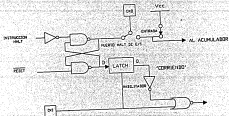


Figura 1.8 Decodificador de un pin.

hasta que CKI está en alto y la salida CKO permanecerá alta para mantener el CI detenido al el driver externo regresa a un estado de alta impedancia.

Forzando un nivel bajo en CKO, el CI continuara y CMD se mantendrá bajo.

* Como otra opción, CKO puede ser una entrada de propósito general, leída en el "Bit" 1 del acumulador con la ejecución de una instrucción INIL.

I.D.13. Opciones de oscilación

Hay cuatro configuraciones de reloj básicas disponibles como se muestran en la figura 1.9.

a. Oscilador controlado a cristal. CKI y CKO son conectadas a un cristal externo. El tiempo de ciclo de instrucción iguala a la frecuencia de reloj dividida opcionalmente entre 4, 8 ó 16.

b. Oscilador externo. La frecuencia externa es opcionalmente dividida entre 4, 8 ó 16 para dar el ciclo de instrucción. CKO es el puerto de entrada/salida de HALT ó una entrada de propósito general.

c. Oscilador controlado por RC. CKI está configurado como un oscilador "Schmitt trigger" controlado por una red RC. La frecuencia de reloj iguala la frecuencia de oscilación dividida entre cuatro. CKO es la entrada/salida de HALT ó una entrada de propósito general.

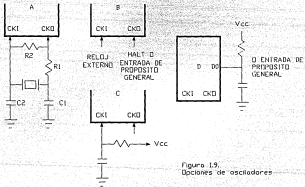


Figura 1.9.
Opciones de osciladores

d. Oscilador dual. Seleccionado la opción de reloj dual, el "pin" D0 es ahora la entrada al oscilador. Hay dos configuraciones disponibles: Oscilador "Schmitt trigger" controlado por RC ó el oscilador externo.

El usuario puede seleccionar por "software" entre el oscilador por D0 (en este caso el ciclo de instrucción iguala a la frecuencia de oscilación D0 dividida entre cuatro), estableciendo el "latch" D0 alto ó el CKI (CMD) reestableciendo el "latch" D0. Note que aun en el modo de reloj dual, el contador se encuentra siempre conectado al oscilador CKI.

Por ejemplo, el usuario puede conectar hasta una circuito RC de 1 Mhz para un procesamiento rápido y un cristal de reloj de 32 KHz a CKI y CMD para tener la mínima corriente de consumo y conservar el tiempo adecuado a su aplicación.

I.D.13 Disipación de potencia.

Es necesario tomar en cuenta las siguientes consideraciones para disminuir la disipación de potencia. La menor disipación de potencia ocurre cuando el reloj está detenido. Y al incrementar la frecuencia también se incrementa la corriente. La corriente es también menor al operar a menores voltajes. Por lo tanto el usuario debe utilizar el COP a la menor velocidad y al menor voltaje que su aplicación lo permita. El usuario debe tener cuidado que

todos los "pins" suban a todo su "swing" de voltaje para asegurar que sus salidas no sean cargadas en estado bajo y consuman corriente. Cualquier entrada con un tiempo de subida o de bajada lenta consumirá corriente adicional. Una entrada de generador de reloj o de cristal también consumirá una corriente adicional. Un oscilador RC consumirá aún mayor corriente ya que su entrada tiene un tiempo de subida lento.

Si se está utilizando un generador de onda cuadrada, debe utilizarse la siguiente ecuación para calcular la corriente de consumo de operación.

$$I_{CO} = I_Q + V \times 40 \times F_i + V \times 1400 \times F_i/D_v$$

Donde I_{CO} es la corriente de operación del CI en microamperes corriente estable.

I_Q es la corriente estable del manual

F_i es la frecuencia en megahertz.

V_{CC} del CI volts

dividida por la opción seleccionada.

Si se ejecuta una instrucción IT, el CI se coloca en modo IDLE hasta que el temporizador genere un sobreflujo. En el modo IDLE, la corriente puede ser calculada con la siguiente ecuación:

$$I_{CI} = I_Q + V \times 40 \times F_i$$

La corriente total promedio será obtenida de la corriente de operación y de la corriente IDLE:

$$I_{ta} = I_{CO} \times \frac{T_o}{T_o + T_i} + I_{CI} \times \frac{T_i}{T_o + T_i}$$

donde I_{ta} = corriente promedio total

I_{CO} = corriente de operación

I_{CI} = corriente IDLE

T_o = tiempo de operación

T_i = tiempo idle

I.D.14. Opciones de entrada/salida

Las salidas tienen las siguientes opciones de configuración: a. Standard.- Un "buffer" "push-pull" CMOS con un dispositivo de canal N a tierra en conjunto con un dispositivo de canal P a Vcc. compatible con CMOS y LSTTL.

b. Baja corriente.- Esta es la misma configuración de (a) pero la corriente de drenaje es mucho mas baja.

c. Drenaje abierto.- Solamente un dispositivo de canal N a tierra permitiendo conectar resistencias externas de "pull-up" de acuerdo a lo que requiera el usuario.

d. Salida del puerto L estándar "TRI-STATE".- Es un "buffer" de salida CMOS similar al (a), el cual puede ser deshabilitado por el programa.

e. Salida L "TRI-STATE" de baja potencia.- Esta es igual que la salida d. excepto que la corriente de drenaje es mucho menor.

f. Salida L "TRI-STATE" de drenaje abierto.- Esta tiene solamente el dispositivo de canal N a tierra.

Todas las entradas tienen las siguientes opciones:

g. Entrada con carga en el CI a Vcc

h. Entrada de alta impedancia que debe ser ajustada por la aplicación del usuario.

Cuando se utilizan los puertos G o L como entradas, es necesario un dispositivo de "pull-up". Este puede ser un dispositivo externo o alguna de las siguientes alternativas : seleccionar la opción de salida de baja corriente. Ahora, estableciendo los dispositivos de salida como "1", los dispositivos de canal P actúan como la carga del "pull-up". Cuando se utiliza el puerto L de esta forma, el registro Q debe ser puesto en "unos" y deben habilitarse los "drivers" mediante la instrucción LEI.

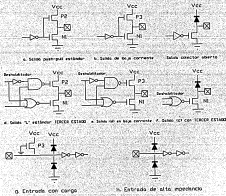


Figura 1.10 Configuraciones de entrada-salida

CAPITULO II

REQUERIMIENTOS DEL SISTEMA

II. REQUERIMIENTOS DEL SISTEMA

El objetivo de este capítulo es el de especificar las características que debe tener el sistema de entrada digital, así como las funciones que deberá realizar, tanto las operadas desde el teclado externo como interiormente.

A continuación se describen los requerimientos mínimos de funcionamiento de la tarjeta electrónica cuyo diseño será el objetivo de esta tesis. Es necesario que el sistema funcione a una temperatura de -40°C a 80°C y en un rango de voltaje de 9.0 a 18.0 volts D.C., a menos que se especifique lo contrario.

II.A. RELACION DE LAS ENTRADAS Y SALIDAS DEL KEYLESS

Las siguientes entradas deberán proveerse al procesador del control electrónico de aseguramiento de puertas.

II.A.1. Entrada del relevador de la batería. Entrada de batería al procesador

Un voltaje del sistema del vehículo que puede ser desde 6 volts (antes de las condiciones de arranque) hasta 18.0 volts (a carga completa) de D.C. (corriente directa) deberá estar presente en esta terminal siempre que la batería del automóvil esté conectada. El propósito de esta entrada es proveer de voltaje de alimentación a toda la electrónica del circuito.

II.A.2. Entrada de tierra.

Las entradas de tierra están unidas a la tierra del vehículo. El propósito de estas entradas es el proveer de una ruta de tierra para los circuitos electrónicos. No deberán existir dispositivos eléctricos que presenten resistencia, capacitancia o inductancias en esta ruta a tierra.

II.A.3. Entrada de la cerradura de la puerta

Se proveerá de una terminal que sense la señal de tierra que se genera al operar la manija de la puerta. Los interruptores que detectan esto en las puertas están normalmente abiertos y son interruptores de un solo polo. Este interruptor se cierra momentáneamente cuando se opera la manija exterior de la puerta. Un interruptor cerrado es aquel que tiene una resistencia de contacto máxima de 10 ohms, y un interruptor abierto tiene una resistencia mínima de 5000 ohms.

II.A.4. Entrada del accesorio de ignición

Esta terminal proveerá de una conexión permanente con el circuito interruptor de ignición. Se presentará un voltaje de entre 9.0 y 12.0 volts siempre que el interruptor de ignición esté en la posición de corriendo o de accesorio. Esta señal será interrumpida durante la

posición de arranque. La impedancia de carga de esta línea con el interruptor en la posición de apagado es de 10.0 ohms o mayor.

II.A.3. Entrada de datos de las teclas.

Las entradas de datos están conectadas a una línea común. El propósito de esta entrada es permitir que los datos de las teclas sean admitidos como válidos en el procesador. Un interruptor cerrado es aquel que tiene una resistencia de contacto de 50 ohms o menos entre esta entrada de datos y cualquier tecla. Un interruptor abierto tiene una resistencia mínima de 5000 ohms entre esta entrada y cualquiera de las teclas.

II.A.4. Entrada "PRNDL"

Esta terminal será una entrada al circuito que sensará el momento en que el selector de transmisión pasa por la posición de Reversa. Esto se detectará por la aparición de un voltaje del vehículo de entre 9.0 y 14.0 volts siempre que la palanca de transmisión esté en la posición de reversa o pase por ella. La impedancia de carga de esta línea con el interruptor del selector de la transmisión apagado es de 1.0 ohms o mayor.

II.A.7. Entrada del interruptor del asiento del conductor.

Esta entrada senseará la señal de tierra que indicará la cerradura del interruptor (100 ohms o menos) del interruptor del asiento del conductor. Esta entrada no está conectada a ningún potencial cuando el interruptor está abierto y presentará una resistencia de 5000 ohms cuando el asiento no está ocupado.

II.A.8. Entrada del interruptor que detecta el estado (abierto o cerrado) de las demás puertas.

Esta entrada detectará la cerradura de uno o todos los interruptores de detección de puertas. Un voltaje del vehículo aparecerá en esta terminal siempre que una puerta esté abierta, la luz de cortesía se enciende manualmente o el sistema de iluminación de entrada activado. La impedancia de carga de esta línea, con las puertas e interruptores abiertos y el sistema de iluminación de entrada desactivado, es de 1.0 ohm o mayor.

II.A.9. Salida de la luz de cortesía.

Se proveerá una señal de salida que alimente los circuitos de iluminación interior del automóvil. La carga de esta línea será de 11 amp. de estado estable del filamento de una lámpara de tungsteno. Esta salida es común a la entrada del interruptor que detecta el estado de las

puertas.

II.A.10. Salida de la luz del teclado

Esta terminal de salida se conecta al interruptor de iluminación del teclado. Su propósito es el proveer de energía a los dispositivos de iluminación del teclado externo con una carga de 250 mA. a 5.0 volts.

II.A.11. Salida que libera la cajuela

Esta salida se conecta al solenoide que libera la cajuela. Su propósito es activar el solenoide.

II.A.12. Salida de desaseguramiento de la puerta del conductor

Esta terminal de salida se conecta al motor del seguro de la puerta del conductor. Su propósito es desasegurar la puerta del conductor.

II.A.13. Salidas para desasegurar todas las puertas.

Estas salidas se conectan a un lado de todos los motores de aseguramiento de las puertas del vehículo. Su propósito es desasegurar todas las puertas simultáneamente y proveer la señal de regreso de tierra para la función de asegurar.

II.A.14. Salidas para habilitación de las teclas.

Estas salidas están conectadas al teclado. Son utilizadas para habilitar cada tecla y permitir que sea insertada la clave o alguna otra función por teclado.

II.A.15. Salidas para asegurar todas las puertas.

Estas salidas están conectadas a todos los motores de aseguramiento de puertas. Su propósito es el de asegurar todas las puertas simultáneamente, y proveer el regreso de tierra para la función de desasegurar.

II.A.16. Entrada de aseguramiento

Esta entrada está conectada a un lado de los "switches" de aseguramiento eléctrico. Su propósito es proveer de tierra para el relevador que asegura las puertas.

II.A.17. Entrada de desaseguramiento.

Esta entrada está conectada a un lado de la cerradura de la puerta. El otro lado del interruptor está conectado a tierra. Un interruptor cerrado es aquel que tiene una resistencia de contacto máxima de 10 ohms, y un interruptor abierto tiene una resistencia mínima de 3000 ohms.

II.A.14. Salida de alarma.

Se proveerá de una salida de alarma que se encontrará normalmente un voltaje de 12 volts, cambiando a una señal de tierra continua con la capacidad de corriente para activar un relevador que puede estar conectada a cualquier tipo de alarma.

II.B. REQUERIMIENTOS FUNCIONALES DEL SISTEMA DE ENTRADA DIGITAL "KEYLESS".

II.B.17 El sistema será activado por la generación de una señal de tierra en el sensor de la manija de la puerta que activará la luz de cortesía interior del automóvil en ausencia de la señal del sensor que indica que el "switch" de ignición se ha operado, y se apagará esta luz en cuanto éste se opere. La tarjeta deberá proveer de la energía necesaria para encender la luz interior durante 25 segundos con una tolerancia de ± 1 seg. con el "switch" de ignición en la posición de apagado. La generación de la señal de tierra que activará el sistema no deberá causar ningún daño a la unidad o cambiar su estado de operación y la corriente máxima que circulará no deberá exceder los 10 microamperes.

II.B.2. La función inicial del sistema de entrada digital "keyless" es el desasegurar la puerta del conductor.

II.B.3. Para desasegurar la puerta del conductor se requiere que los "switches" del sistema sean oprimidos en

la secuencia correcta y en concordancia con los tiempos especificados en la sección II.B.3. El sistema debe responder a la secuencia de código insertada correctamente en cualquier momento, este código será de cinco dígitos y estará determinado por la electrónica del circuito en el momento de la manufactura. Habrá 3125 combinaciones diferentes que podrán ser insertadas desde las cinco teclas del sistema. Cada módulo contendrá grabada una combinación asignada aleatoriamente, con la excepción de que ningún código deberá permitir que se oprima la misma tecla tres veces o más seguidas. Además con el fin de no comprometer la seguridad del sistema se han invalidado ciertas combinaciones fáciles de descubrir. Estas combinaciones son las siguientes :

11114	21451	34512	45123
12145	21454	34543	45432
15432	21455	34554	45543
21123	32112	43211	51234
21234	32123	43212	54321
21345	32134	43213	55432

II.B.4. Una vez que la secuencia correcta es insertada y la puerta del conductor es desasegurada las teclas del sistema cambian de función y entonces es posible operar otras funciones del sistema. Ninguna otra función se podrá ejecutar mientras no se haya insertado la clave correcta.

II.B.3. Las otras funciones son el desasegurar todas las demás puertas y abrir la cajuela. Una vez que la clave principal es insertada correctamente se pueden operar cualquiera de las demás funciones con sólo oprimir la tecla designada. La segunda tecla desasegurará todas las puertas del automóvil, la tercer tecla abrirá la cajuela. Una ó ambas funciones se podrán operar después de insertar la clave, pero si ninguna de estas opciones es operada el sistema se apagará automáticamente.

II.B.4. Al oprimir cualquier tecla se deberá iluminar el teclado, se deberá encender el sistema de iluminación de cortesia y el sistema estará listo para aceptar y almacenar el código que se inserte. Cuando una tecla se oprime se inicia un conteo de cinco segundos. La siguiente tecla se deberá oprimir antes de que se acabe el conteo. Cada tecla al oprimirse re-inicia el conteo de los cinco segundos. Si no se oprime ninguna tecla y transcurren los cinco segundos el sistema se re-iniciará y se apagará la luz que ilumina al teclado. Al volver a oprimir cualquier tecla después de que el sistema se ha apagado se reiniciarán todas las operaciones, esto significa que ninguna tecla oprimida previamente será reconocida y el sistema reconocerá la tecla oprimida como la primera de la secuencia. Después de que es insertada la clave correcta el usuario podrá operar las demás funciones antes de que transcurran los cinco segundos. Si ésto pasa el usuario deberá volver a insertar

la clave para poder operar las demás funciones.

II.3.7. Además del código insertado de fábrica el sistema también deberá responder a una clave grabada por el usuario. Este código es insertado a través del mismo teclado. Para hacer esto, el usuario deberá insertar la clave programada de fábrica y después de esto y antes de que transcurran los cinco segundos se presionará la primer tecla poniendo al sistema en el modo de escritura. En el modo de escritura las siguientes cinco teclas que se opriman serán grabadas y reconocidas como otra clave válida para operar el sistema. En cuanto la quinta tecla es oprimida el sistema se reiniciará permitiendo al usuario probar inmediatamente si insertó su clave correctamente, sin necesidad de esperar los cinco segundos para que el sistema se apague.

II.3.8. Este código personal será válido y no se perderá al remover la batería del automóvil. Este código de usuario podrá ser cambiado o simplemente borrado del sistema. Para cambiar de código se deberá de seguir el mismo procedimiento ya explicado para grabarlo. Para borrarlo se deberá insertar el código de fábrica y posteriormente oprimir la primer tecla y esperar a que transcurran los cinco segundos.

II.3.9. Una vez que la clave ha sido insertada el sistema deberá responder a cualquiera de los dos códigos. El código

del usuario tendrá la misma capacidad para operar todas las funciones del "keyless".

II.8.10 El sistema deberá responder al oprimir simultáneamente las teclas 4 y 5 asegurando todas las puertas. Esta función deberá funcionar en cualquier momento en que éstas dos teclas son oprimidas. Si esto ocurre en el momento en que se está programando una nueva clave el sistema deberá, después de asegurar todas las puertas, regresar a las condiciones eléctricas que se encontraban inmediatamente después de haber insertado la clave de fábrica. Al oprimir los switches cuatro y cinco se debe también apagar el sistema de iluminación de entrada.

II.C. Requerimientos funcionales del sistema de aseguramiento automático.

El sistema deberá asegurar todas las puertas del vehículo cuando se satisfagan las siguientes condiciones simultáneamente:

- a. Las luces interiores estén apagadas.
- b. El "switch" de la puerta esté abierto.
- c. El "switch" de ignición esté encendido.
- d. El "switch" del asiento del conductor esté cerrado.
- e. El selector de la transmisión haya pasado por la reverse después de que se ha encendido el "switch" de ignición.

Después del aseguramiento inicial. Las puertas se deben de volver a asegurar si los "switches" de las puertas se cierran y se vuelven a abrir. El "switch" de la puerta debe estar abierto para volver a asegurar las puertas. El reaseguramiento de puertas puede ser cancelado si se apaga el "switch" de ignición ó se abre el "switch" del asiento del conductor por 2.75 segundos mientras el "switch" del batiente de la puerta está cerrado.

II.B. Definiciones y requerimientos de modos del procesador.

II.B.1. El modo activado - Sistema de entrada iluminado.

El modo activado será definido como el estado del sistema durante el cual la alimentación está conectada a las luces interiores y las cargas están conectadas a las terminales de salida del procesador.

II.B.2. El modo desactivado - Sistema de entrada iluminado.

El modo desactivado será definido como el estado del sistema durante el cual la alimentación es desconectada de las luces interiores y de las cargas conectadas a las terminales de salida del procesador.

II.D.3. Modo de sobrecarga de ignición - sistema de entrada iluminado.

El modo de sobrecarga de ignición será definido como la aplicación del voltaje del interruptor de ignición a la terminal de ignición del procesador, el cual causará que el sistema de entrada iluminado pase de modo activado a desactivado. No será posible activar o desactivar el sistema de entrada iluminado mientras el voltaje del "switch" de ignición esté presente en la terminal de entrada de ignición.

II.D.4. El modo activado - sistema de entrada "keyless"

El modo activado será definido como el estado del sistema durante el cual la alimentación es aplicada al teclado.

II.D.5. El modo desactivado - sistema de entrada "keyless"

El modo desactivado será definido como el estado del sistema durante el cual se quita la alimentación del lámpara de salida del teclado.

II.E. Requerimientos eléctricos

II.E.1. Cuando el módulo está en el modo desactivado y la entrada de ignición no está energizada, la corriente que fluye de la entrada de batería no debe exceder los 3.0 mA

de 9 a 18 volts D.C. y de -40°C a 80°C.

II.E.2. Cuando el módulo está en el modo desactivado y el accesorio de entrada de ignición no está energizado, la corriente que fluye de la batería no debe exceder de 4 miliamperes de 9.0 a 12.0 volts de D.C. y de 40°C a 60°C.

II.E.3. El procesador deberá continuar cumpliendo con sus funciones después de ser sujeto a un voltaje de 24 volts de D.C. aplicados a la batería y a la terminal de ignición durante 15 minutos y a una temperatura de 25.0°C.

II.E.4. El procesador deberá continuar con su operación normal después de ser sujeto a un voltaje de reversa de -14 volts de D.C. aplicados a la batería y a la terminal de ignición durante 15 minutos a una temperatura de 25 °C. Durante el tiempo en que es aplicado el voltaje de reversa la corriente no debe exceder 700 mA.

II.E.5. A un voltaje menor de 9 volts , pero mayor que el voltaje inicial, cualquier relevador que se cierra debe permanecer cerrado hasta que se termine su tiempo de operación normal. La circuitería de control debe mantenerse funcional, manteniendo cualquiera que sea la clave temporal que se almacenó previamente.

II.E.6. A un voltaje menor de 6 volts durante más de 15 ± 0.5 milisegundos, ninguna de las salidas será capaz de impulsar sus respectivas cargas . La circuitería de control

del procesador deberá re-inicializarse en cuanto el voltaje exceda los 7 volts. La pérdida de la tierra del procesador deberá causar que el procesador se comporte como si el voltaje de alimentación fuera menor de 6 volts. No debe haber ningún voltaje entre el voltaje no-funcional (6 volts o menos) y el voltaje funcional (7 volts) en el cual se activen las salidas por mal funcionamiento.

II.E.7. Si se están utilizando salidas "latcheadas" en la circuitería de control, ellas deben recibir un pulso de "reset" de por lo menos 10 milisegundos a menos que la circuitería particular de una de ellas indique que uno de los latches debe ser establecido.

II.F. Requerimiento funcional del sistema.

El sistema deberá funcionar normalmente, no dañarse, no perder la información contenida en la memoria, no caer en ningún ciclo del que no se pueda salir, al presentarse cualquiera de los distintos transitorios eléctricos normales en un automóvil. En caso de presentarse una situación anormal en el sistema eléctrico y el sistema no pueda operar, deberá responder normalmente en cuanto se restablezcan las condiciones eléctricas del automóvil.

CAPITULO III

DISEÑO DE LA ETAPA LÓGICA DEL SISTEMA

III DISEÑO DE LA ETAPA LÓGICA DEL SISTEMA.

En esta capítulo se exponen todos los detalles concernientes a la etapa lógica del sistema, que será el cerebro del sistema total, en esta etapa cada señal saldrá hacia la etapa de potencia en la cual se le reforzará de corriente para entrar en los dispositivos externos, así mismo todas sus entradas deberán ser en niveles lógicos y el procesador central deberá estar protegido para no notar siquiera las variaciones de voltaje externas.

Esta etapa sensing las señales del exterior y tomará decisiones para generar las salidas correspondientes a cada estado o a cada situación que se presente en el sistema.

III.A. SELECCION DEL DISPOSITIVO A UTILIZAR.

De acuerdo a la descripción funcional y requerimientos de entradas y salidas que tiene el sistema he desarrollado llegué al siguiente estado de entradas y salidas necesarias:

III.A.1 Entradas de estados del vehículo:

- 1.- Entrada de la manija de la puerta
- 2.- Interceptor del asiento del conductor
- 3.- Entrada del batiente de la puerta
- 4.- Terminal del accesorio de ignición
- 5.- Terminal de entrada de la transmisión PRNDL

- 6.- Interruptor que detecta el estado de las demás puertas
- 7.- Entrada de aseguramiento
- 8.- Entrada de desaseguramiento

Estas entradas al circuito se dividen en las entradas que sensa directamente el circuito microcontrolador y las entradas que solo se detectan en la circuitería que lo rodea.

Las entradas 1 a la 6 se consideran como entradas de información al sistema, ya que estas solo representan condiciones que se pueden presentar en las terminales del sistema en un momento dado y debido a su combinación se puede generar o no una señal de salida para que se active algún componente externo. Por lo tanto estas entradas deben ser sensadas directamente por el microcontrolador.

Las entradas 7 y 8 se consideran entradas de acción directa sobre las salidas del sistema, esto es que su presencia debe activar las funciones de asegurar o desasegurar todas las puertas directamente, sin considerar otras entradas o condiciones presentes en el sistema. Por lo tanto estas entradas no necesitan ser sensadas para ser evaluadas por el microcontrolador.

III.A.2 Entradas/salidas de teclado.

Debido a que el microcontrolador debe leer el teclado desde el cual se insertará la clave y después de esto leer las otras funciones que tienen las teclas, es necesario que el microcontrolador realice la función de lectura de teclado.

En total son cinco teclas las que debemos leer, por lo tanto no es necesario tener mas que una salida para cada una de las cinco teclas y una línea de regreso común a todas las teclas.

Por lo tanto podemos determinar que se necesitan seis líneas totales para realizar la función de lectura del teclado.

III.A.3. Salidas del sistema.

De acuerdo con lo expuesto en el capítulo 3 se necesita que el sistema tenga las siguientes señales como salidas de control:

- 1.- Asegurar todas las puertas.
- 2.- Desasegurar todas las puertas.
- 3.- Desasegurar la puerta del conductor.
- 4.- Abrir la cajuela.
- 5.- Encender la luz de cortesía.
- 6.- Encender la luz que ilumina el teclado.
- 7.- Encender una alarma.

Cada una de estas salidas necesita una línea específica del microcontrolador, ya que estas se van a generar como una decisión interna del microcontrolador, dependiendo de las condiciones presentes y de lo que el usuario inserte desde el teclado.

Por lo tanto se necesitan 7 líneas de salida directas del microcontrolador.

III.A.4. Líneas para leer la clave programada de fábrica.

El sistema debe tener programada de fábrica, una clave a la cual debe responder en todo momento, así como debe tener la posibilidad de almacenar una clave programada por el usuario que también tendrá la posibilidad de cambiar o borrar en cualquier momento que lo desee.

Para realizar estas funciones, se decidió utilizar una unidad de memoria EEPROM (memoria programable y borrable eléctricamente por el usuario y no pierde la información almacenada al quitarle la fuente de alimentación). Esta memoria se ofrece como un dispositivo periférico que se conecta directamente al microcontrolador y que es totalmente compatible con sus líneas de entrada, salida y reloj para facilitar su acceso.

Se eligió la memoria MNC9304 ya que es una EEPROM serial que

sólo va a ocupar cuatro líneas del microcontrolador y como ya se dijo anteriormente, se ofrece como un dispositivo periférico para el cual ya existe una compatibilidad total tanto en "software" como en "hardware" con el microcontrolador.

Por lo tanto necesitamos cuatro líneas del COP para realizar esta función, estas líneas son: entrada serial, salida serial, reloj (estas líneas ya vienen predefinidas en el COP como SI, SO, SK) y selector de CI (la cual nosotros designaremos y puede ser cualquier línea de un puerto de salida).

III.3.1. Selección de microcontrolador específico por su número de líneas de entrada/salida.

Como resultado del análisis realizado de entradas y salidas, tenemos los siguientes datos:

- Entradas: -6 de propósito general
 -1 de lectura de teclado
 -1 entrada serial (SI)

Total = 8

- Salidas: - 7 de propósito general
 - 5 de lectura de teclado
 - 1 para lectura de clave (selector de CI)

- 1 salida serial (SO)
- 1 salida de reloj (SM)

Total = 15

Totales: Entradas = 8
 Salidas = 15

 23 líneas de E/S

III.A.4. Revisión de los microcontroladores COP8

III.A.4.1. Número de entradas-salidas

La tabla III.1 muestra todo el espectro de los microcontroladores COP8 de 4 bits que, como se mencionó en el capítulo anterior, se seleccionaron porque el diseño no necesita dispositivos de una arquitectura interna mayor en cuanto a longitud de palabra y representan la opción más económica en el mercado.

En la tabla III.1 podemos analizar las opciones de entrada/salida y como se puede observar hay desde 16 hasta 35 pines de E/S. Entre estos existen los COP8 420, 424, 440, 441 que tienen 23 pines de E/S y estos se ajustan EXACTAMENTE a las 23 líneas de E/S que se requiere para el diseño.

Código de producto	Código de familia	Código de grupo	Código de subgrupo	Descripción	Medidas		Código de país	Especificaciones		Especificaciones de peso		Especificaciones de volumen
					Medida	Unidad		Medida	Unidad	Medida	Unidad	
COP-410	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-411	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-412	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-413	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-414	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-415	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-416	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-417	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-418	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-419	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-420	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-421	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-422	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-423	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-424	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-425	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-426	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-427	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-428	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-429	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-430	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-431	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-432	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-433	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-434	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-435	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-436	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-437	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-438	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-439	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-440	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-441	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-442	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-443	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-444	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-445	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-446	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-447	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-448	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-449	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	
COP-450	COP-20			Botella de 1 litro	1,0	litro	1	1	1	1	1	

Tabla III Familia de microcontroladores COP400

Por lo tanto se tienen ya, 4 posibles dispositivos a utilizar en cuanto a que cumplen con el requisito de entradas-salidas del sistema.

III.A.4.2. Tecnología de fabricación.

Una de las características más importantes que debe tener el diseño, es su bajo consumo de energía, ya que su operación debe ser a 5 mA de corriente, contando que se está alimentando a todo el circuito, incluyendo microcontrolador, periféricos, "drivers" y etapa de potencia.

Esta característica es crucial, ya que, como se toma la alimentación de la batería del automóvil, y debido a que el sistema opera continuamente sin parar día y noche, su consumo no debe comprometer la energía de la batería en ningún momento.

Debido a esto debemos elegir el COP con la tecnología que nos demande el menor consumo de energía y esta es la tecnología CMOS (Metal-oxide complementaria) en lugar de la NMOS (Metal-óxido de canal N). Estas tecnologías de fabricación tienen diferencias en la forma en que se arman los transistores internos del COP y dan características distintas en cuanto a su consumo de energía, su inmunidad al ruido, su estabilidad, su comportamiento térmico, etc.

La tecnología CMOS tiene ventajas eléctricas y magnéticas con respecto al dispositivo NMOS que lo orientan hacia aplicaciones más delicadas y más estrictas de funcionamiento, pero también el fabricarlo es más costoso y hay que pagar el precio por tener una mejor tecnología.

Por lo tanto debemos elegir de entre los 4 dispositivos que ya hemos seleccionado, los que estén fabricados con esta tecnología. Al volver a la Tabla III.1 se observa que solo el COP424C ó el COP424C tienen esta opción, por lo que ya solo se tienen dos dispositivos que cumplen con los requerimientos del sistema.

III.A.6.1. Temperatura de operación.

Los microcontroladores tienen un campo de aplicaciones bastante extenso, como se mencionó en el capítulo 1, y se pueden encontrar en ambientes que varían desde una sala de cómputo con la temperatura regulada, un medio ambiente libre de polvo y contaminación y dentro de un gabinete que los proteja contra cualquier peligro, hasta junto a una línea de fabricación de componentes químicos, donde el ambiente sea muy sucio, exista mucho polvo, no sea posible darle un mantenimiento muy cuidadoso, a una temperatura muy alta o muy baja y exista un ruido eléctrico muy grande generado por motores que se encuentren cerca, etc.

Debido a esto, los microcontroladores se fabrican con especificaciones de temperatura y medio ambiente distintos para cada aplicación, como se ilustra en la tabla III-1, existen tres opciones para seleccionar el rango de temperatura al que va a trabajar.

En esta aplicación el microcontrolador se va encontrar dentro de la puerta de un automóvil y se han hecho estudios de la temperatura que llegan alcanzar los interiores de los automóviles y como resultado de estos estudios se ha llegado a la conclusión que el circuito debe soportar una temperatura ambiente de -40°C a 85°C .

Entonces, de los tres rangos posibles de operación del microcontrolador, se seleccionan el rango industrial que va de los -40°C a los $+85^{\circ}\text{C}$.

La primer letra del código del COP seleccionado nos indica el rango de temperatura que soporta por lo que del COP424C ó el COP444C pasamos al COP324C ó COP344C.

III.A.6.4.Cantidad de memoria ROM.

La única diferencia entre el COP324C y el COP344C es la cantidad de memoria que tienen para programas (memoria ROM). El COP324C tiene 1K de ROM y el COP344C tiene 2K de memoria ROM.

En este momento, no es posible saber con exactitud la cantidad de memoria que se va a utilizar para el programa, por lo que no es indispensable seleccionar uno en particular, ya que los dos tienen exactamente las mismas características físicas, tecnológicas, de empaquetamiento, de líneas de entrada-salida, de "software", etc. Y sólo escribiendo el programa será posible determinar cuál de los dos debemos de utilizar.

De lo que sí podemos estar seguros es que no necesitaremos más de 2 Kbytes ya que de acuerdo a la capacidad del COP y al poderio de su "software", el fabricante, en este caso, National Semiconductor Co., nos asegura que con 2K de memoria de programa es posible implementar cualquiera de las aplicaciones para las que se diseñó este microcontrolador.

Realizando un análisis muy general de todo lo que tiene que realizar el COP, nos podemos dar cuenta que tiene que estar ejecutando varias rutinas simultáneamente como lo son: lectura de teclado, cuenta las veces que se han oprimido las teclas, cuenta de cinco segundos entre tecla y tecla, verificación de la clave, verificación de condiciones externas para el sistema de aseguramiento automático, etc. podemos ver que el programa definitivamente no va a ser corto y debido a que se tiene una utilización del 100% de todas las líneas del COP podemos inclinarnos hacia el COP344C y si acaso se logra un

programa de banco de 1K de ROM, se cambiará por el COP144C.

III.B. ASIGNACION DE ENTRADAS Y SALIDAS DEL COP144C

Para empezar a diseñar un circuito lógico se deberá realizar una asignación que puede ser tentativa de las líneas de entrada y salida del COP, para lo cual se analizarán los puertos que se tienen disponibles.

Debido a que el sistema requiere un mayor número de salidas que de entradas, se iniciará a revisar los puertos de salida:

III.B.1. Puerto de cuatro "bits" de salida B.

Ya que este puerto es unidireccional y está habilitado como salida, se le asignarán las cuatro primeras salidas del sistema:

D0 = Señal de aseguramiento de todas las puertas

D1 = Señal de desaseguramiento de todas las puertas

D2 = Señal de desaseguramiento de la puerta del conductor

D3 = señal de desaseguramiento de la cajuela

Esta configuración es adecuada, ya que se está manejando en el mismo puerto todas las señales que van hacia los motores de los seguros de las puertas y de la

cajuela, sin dejar ninguna de estas señales en otro puerto. Esto facilita la elaboración del "software".

III.B.3. Puerto bidireccional de cuatro bits G.

Este puerto es bi-direccional. Por características del "software" es posible acceder a este puerto de varias formas, es decir, con varias instrucciones. Por ejemplo, la instrucción DGI nos permite enviar un valor hacia este puerto en forma inmediata, y la instrucción DMG nos permite realizarlo desde memoria, además de tener las instrucciones de prueba SNGD, SNG1, SNG2 y SNG3 que nos permiten sensar individualmente cada línea de este puerto.

Debido a estas características se facilita el manejo mas individual de cada línea, por lo que le asignaremos las demás salidas de propósito general, las cuales no estan tan interrelacionadas como las que se asignaron al puerto de salida G.

G0 = Encender la luz de cortesía

G1 = Encender la luz del teclado

G2 = Encender la alarma

G3 = Señal de selector de CI para la lectura de la clave.

Con esto quedan cubiertas todas las líneas de salida de propósito general del circuito, quedando únicamente por definir las líneas del teclado y la salida serial.

III.8.3. Puerto bidireccional de ocho líneas (L).

Este puerto es el único que tiene 8 líneas de comunicación de entrada-salida y esta característica se va a aprovechar para el manejo de las cinco líneas de salida para el teclado, ya que sería muy difícil manejarlas por separado utilizando dos puertos de cuatro "bits".

Por lo tanto se asignan las primeras cinco líneas para el teclado:

L0 = Tecla 1/2

L1 = Tecla 1/4

L2 = Tecla 3/6

L3 = Tecla 7/8

L4 = Tecla 9/0

Las tres líneas restantes se utilizarán para las primeras tres entradas del sistema:

L5 = Sensor de la manija de la puerta

L6 = Sensor del asiento del conductor

L7 = Sensor de la batiente de la puerta

Esta asignación complica un poco el desarrollo del "software", ya que se debe leer el mismo puerto para dos rutinas distintas y desechar las líneas 3, 6 y 7 cuando se lee el teclado y desechar de la 0 a la 4 cuando se leen las condiciones externas presentes. Pero esto es preferible para tener un 100% de utilización del CI y optimizar el diseño.

III.B.4. Puerto de entrada de cuatro bits IN.

Este puerto que es unidireccional de entrada se utilizarán para acomodar las cuatro entradas restantes de nuestro circuito lógico:

IN0 = Entrada del accesorio de ignición

IN1 = Línea común al teclado

IN2 = Entrada de la transmisión "PRNDL"

IN3 = Entrada de verificación de todas las puertas por medio de la luz interior.

III.B.5. Puerto serial de comunicación SIO.

En este puerto se colocarán las líneas de entrada y salida serial para acceder al dispositivo de memoria que contiene las claves tanto de fábrica como personal del usuario.

SO = Salida serial

SI = Entrada serial

SK = Salida de reloj

Con esta asignación queda definida la configuración de pines del CI que se muestra en la figura III.1

III.C. DISEÑO DEL OSCILADOR

El COP044C tiene un ciclo de instrucción de 4 μ seg. y de acuerdo a lo expuesto anteriormente en el capítulo 1, tiene tres opciones de oscilador externo.

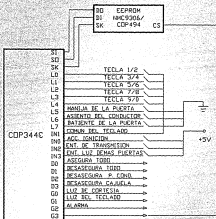


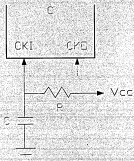
FIGURA III:
 DIAGRAMA DE ASIGNACION DE ENTRADAS/SALIDAS DEL
 KEYLESS EN EL CDP344C.

En este diseño se utilizará la red EC externa, ya que es la configuración más sencilla y más económica que existe y que se muestra en la figura III.1

III.D. UNIDAD DE MEMORIA EEPROM.

La clave programada de fábrica y la clave programada por el usuario se almacenarán en una unidad EEPROM NMC9104. Se eligió esta memoria ya que tiene interconexión directa con toda la familia de microcontroladores COPs.

El NMC9104 es una memoria no volátil de acceso sucesional fabricada utilizando tecnología de canal N de compuerta flotante. Esta memoria es accedida mediante la interfaz serial "Microwire" y fue diseñada para almacenamiento de datos y/o aplicaciones de tiempos. El dispositivo tiene 256 "bits" de memoria de lectura/escritura dividida en 16 registros de 16 bits cada uno. Cada registro puede ser leído o escrito serialmente por cualquier COP400. La información almacenada es guardada en una celda de compuerta flotante por lo menos durante 10 años y puede ser actualizada por ciclos de borrado/escritura. El NMC9104 ha sido diseñado para aplicaciones que requieren de hasta 40,000 ciclos de borrado/escritura por registro.



Oscilador controlado por PC

R (kohms)	C (pF)	Tiempo de ejecución de instrucción
13	100	$5.0 \pm 20\%$
6.8	220	$5.3 \pm 23\%$
8.2	300	$6.0 \pm 22\%$
22	100	$6.2 \pm 17\%$

Figura III.2 Oscilador PC

Sus principales características son:

- Bajo costo
- Voltaje de operación sencillo (5V +/- 10%)
- Compatible TTL
- Memoria de lectura/escritura de 16 x 16 "bits" reales
- Interfaz serial compatible con "Microvix"
- Bajo consumo estático

Las pines de entrada/salida están controladas mediante formatos seriales separados. Tiene siete instrucciones de diez "bits". El formato de la instrucción se compone de lo siguiente: tiene un "cero" lógico seguido de un "uno" lógico como "bit" de inicio; después cuatro bits como código de operación y cuatro "bits" de dirección. Un ciclo de reloj 8K es necesario después del pulso selector de CI para que la instrucción pueda ser cargada. Tiene un generador interno de voltaje de programación lo cual le permite tener una fuente única de alimentación. Sólo durante el ciclo de lectura la pines DO es válida, en los demás ciclos DO es puesta en estado de alta impedancia.

La tabla III.2 muestra el set de instrucciones del HMC9100.

Instrucción	SB	C. OPER	DIRECCION	DATO	COMENTARIO
READ	01	10XX	A3A2A1A0		LEE REGISTRO A3A2A1A0
WRITE	01	01XX	A3A2A1A0	D15-D0	ESCRIBE REGISTRO A3A2A1A0
ERASE	01	11XX	A3A2A1A0		BORRA REGISTRO A3A2A1A0
EVEN	01	0011	X00X		HABILITA BORRAR/ESCRIBIR
EVDS	01	0000	X00X		DESHABILITA BORRAR/ESCRIBIR
ERAL	01	0010	X00X		BORRA TODOS LOS REGISTROS
VRAL	01	0001	X00X	D15-D0	ESCRIBE TODOS LOS REGISTROS

TABLA III.2 JUEGO DE INSTRUCCIONES DEPRON NMC9306

III.E RESUMEN

Como se ha observado en este capítulo el diseño de la etapa lógica del sistema dió como resultado el diagrama que se muestra en la figura III.1; este diagrama servirá de base para el desarrollo del "software" del sistema. Una vez desarrollado el "software" se pasará a diseñar y acoplar la etapa de potencia del sistema.

CAPITULO IV

DISEÑO DE LA ETAPA DE POTENCIA

IV. DISEÑO DE LA ETAPA DE POTENCIA

En este capítulo se expone el diseño de la etapa de potencia del sistema de entrada digital "keyless". Esta etapa será la salida del sistema hacia los motores que abrirán las puertas, la cajuela, así como también encenderá las luces de cortesía y del tablero y la alarma del vehículo.

Esta etapa será alimentada por la información que en un nivel lógico le proporcionará la etapa lógica del sistema, la información será primero reforzada en corriente por "drivers" y después se invertirá y se guiarán las señales que sean necesarias para activar los transistores en la forma adecuada.

La dificultad que se presenta en esta etapa es manejar adecuadamente las señales para disparar los transistores de acuerdo a cada combinación de señales que sea mandada por el microcontrolador en la etapa lógica del sistema. Además de combinar las señales del microcontrolador con las señales de aseguramiento y desaseguramiento directo que vendrán del panel interior del automóvil.

IV.A. TECNOLOGÍA A UTILIZAR EN LA ETAPA DE POTENCIA:

En el diseño de esta etapa se sustituirán los tradicionales relevadores por configuraciones puente de transistores de potencia.

Los transistores puente en la etapa de salida nos permitirán sustituir dos relevadores, logrando con esto una significativa reducción en tamaño en la etapa de potencia optimizando con esto el diseño.

Esta sustitución es posible, ya que las intensidades de corriente de salida del "keyless" son instantáneas con una duración de 350 mseg. por lo tanto no es necesario utilizar grandes disipadores de calor para los transistores.

Otra de las ventajas que se tienen al utilizar transistores de potencia es que su inmunidad al ruido es mayor que la de los relevadores, asegurando con esto un control más limpio de las líneas de potencia.

El ahorro en el costo total del sistema también se reduce, ya que si bien estos transistores pueden resultar más caros que los relevadores, sustituyen dos de éstos y ahorran espacio de tarjeta significativamente.

Los transistores de potencia MOSFETs ofrecen características únicas y capacidades que no se encuentran disponibles en los transistores bipolares de potencia. Tomando en cuenta las ventajas de estas diferencias, se puede lograr un ahorro en el costo total del sistema, sin sacrificar su confiabilidad.

IV.B. TRANSISTOR DE POTENCIA MOS

IV.B.1. Estructura

La familia de transistores de potencia MOSFET (Transistor de efecto de campo semiconductor metal-óxido) MOS de Motorola tiene las siguientes características en su estructura básica:

- Impedancia de entrada estática casi infinita con:

- a) Entrada controlada por voltaje
- b) Baja potencia de entrada

- Tiempos de conmutación muy altos:

- a) Mínimo tiempo de retardo en encendido
- b) Alto producto ganancia-ancho de banda

- Coeficiente positivo de temperatura

- Transconductancia casi constante

- Alta inmunidad en la relación dv/dt

- Bajo costo

IV.B.2. Velocidad

Los MOSFETs son dispositivos de portadores mayoritarios, por lo tanto sus velocidades de conmutación son inherentemente más rápidas. Las rápidas conmutaciones permiten operarlos seguramente a altas frecuencias lo cual reduce el costo, tamaño y peso de los componentes.

reactivos.

Las velocidades de conmutación en los MOSFETs son dependientes principalmente de la carga y descarga de capacitancias y son esencialmente independientes de la temperatura de operación.

IV.B.3. Características de entrada.

La compuerta de un MOSFET de potencia está eléctricamente aislada de la fuente por una capa de óxido que representa una resistencia de 30 mayor de 40 megohms. Los dispositivos son manejados con voltajes en la compuerta de 10 volts. Esto simplifica significativamente los circuitos impulsores del MOSFET, y en algunas circunstancias la compuerta puede ser activada directamente por circuitos integrados lógicos CMOS y LSTTL para control directamente circuitos de alta potencia.

Debido a que la compuerta está aislada de la fuente, los requerimientos de corriente de control son muy independientes de la corriente de carga. Esto reduce la complejidad del circuito de excitación y resulta en una reducción total del costo del circuito.

IV.B.4. Características de salida.

Tal vez la forma mas directa de familiarizarse con la operación básica de un dispositivo es el estudio de sus

características de salida. En este caso, una comparación de las características del MOSFET con los dispositivos bipolares que tienen características similares, es de acuerdo a las curvas del dispositivo bipolar que son conocidas casi universalmente por los ingenieros de diseño de circuitos de potencia.

Como se indica en las figuras IV.1 y IV.2 las características de salida de los MOSFETs de potencia y de los transistores bipolares se pueden dividir en dos regiones básicas. Las figuras muestran también los nombres asignados a estas regiones.

Una de las tres diferencias obvias entre las figuras IV.1 y IV.2 es la familia de curvas de los MOSFETs son generadas por cambios en el voltaje de la compuerta y no por cambios en la corriente de base. Una segunda diferencia es la pendiente de la curva en la región de saturación bipolar. La tercera diferencia en las características de salida es en la región de activa ya que la pendiente en las curvas del MOSFET es por pasos, haciendo que el MOSFET tenga una corriente de fuente mas constante que la análoga en los dispositivos bipolares.

IV.6.3. características específicas del circuito TMS MPN3002

El MPN3002 es un circuito de potencia puente H. Se le llama configuración puente H debido a la forma que tiene el

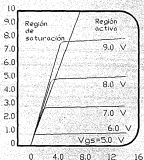


Figura IV.1. MOSFET de Potencia

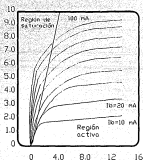


Figura IV.2 Transistor bipolar de potencia

arreglo interno de transistores MOS. Las ramas superiores del puente consisten de dos MOSFETs de potencia de canal P y las ramas inferiores del puente consisten de dos MOSFETs de potencia de canal N. Este circuito es ideal para aplicaciones como impulsores de servo motores, controladores de motores de pasos y como interruptores de potencia. Esta última característica es la que aprovechará en el diseño de la etapa de potencia del "keyless".

Sus principales características son:

- Configuración MOSFET de potencia de canal N y canal P para un fácil manejo.
- Baja corriente de sentido en las piernas inferiores del puente.
- Empaquetamiento aislado con una capacidad de 3kV de aislamiento.
- Alta capacidad de manejo de potencia - 82.5 Watts
- Alta capacidad de manejo de picos de corriente - 35 amperes

Su configuración interna se muestra en la figura IV.3

IV.C "Driver" que se utilizará

El dispositivo que servirá de interfaz directa entre el microcontrolador y los transistores de potencia es el "driver" DS1498. Este "driver" es utilizado comunmente para activar o desactivar relevadores o interruptores de

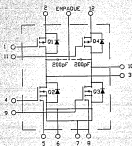


Figura 1v3
TRC MPH3002

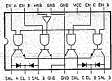


TABLA DE VERDAD

EN	IND	CAL
H	H	H
L	L	H
L	L	L
L	L	Indefinido

H = ESTADO ALTO
L = ESTADO BAJO
Indefinido = ALTA IMPEDANCIA

FIGURA 1v4 DIAGRAMA "DRIVER" SCHEM

potencia de estado sólido.

El DS1638 es utilizado para aplicaciones que requieren de un bajo consumo estático de corriente, un alto voltaje de ruptura y un estado de activación bajo en los dispositivos de potencia. Este circuito combina la compatibilidad con TTL con la alta impedancia de entrada. De hecho, su baja corriente de entrada permite que se conecte directamente a dispositivos CMOS.

Las salidas pueden manejar corrientes de hasta 600 mA cada una y manejar hasta 70 volts. Sin embargo, cuando manejan cargas inductivas los voltajes de salida deben ser de 15 volts o menores para evitar falsas conmutaciones al "apagar" el dispositivo.

El diagrama del DS1638 se muestra en la figura IV.4

IV.B. Funcionamiento del circuito.

Cuando el Microcontrolador recibe la clave correcta insertada en el teclado, manda una señal que indica la activación del desaseguramiento de la puerta del conductor que después de pasar por uno de los "drivers" activa uno de los transistores de canal P del TMS320 (que se indica en el diagrama) manteniendo su correspondiente canal N apagado. A la salida de este transistor se conecta el motor del seguro de la puerta del conductor.

Cuando se presenta la señal de desaseguramiento total sucede lo mismo, pero con el transistor P de la otra pierna del TMO51 además del transistor P de desaseguramiento de la puerta del conductor para operar los cuatro motores simultáneamente.

La señal para asegurar todas las puertas sale del TMO52 y esta salida se conecta a los cuatro motores juntos, cuyos correspondientes extremos van: tres a la salida de desasegurar todas las puertas y la otra a la salida de desasegurar la puerta del conductor.

La señal de abrir la cajuela activa el transistor canal P del TMO52 desactivando su correspondiente transistor canal N.

Existe un circuito extra que es un inversor CMOS que permite el manejo de los disparos de los transistores, por ejemplo: cuando necesitamos disparar el transistor que asegura todas las puertas mandando la señal baja que dispara el transistor TMO52 canal P y debemos activar también el transistor canal N correspondiente, para lo que empleamos un inversor para darle el pulso positivo.

IV.E. SALIDA QUE ENCIENDE LA LUZ DE CORTESÍA.

Esta salida es la única que no se presenta en forma instantánea, la luz de cortesía como se vio en el capítulo

ESTA TESIS NO DEBE
SALIR DE LA BIBLIOTECA

3, debe durar 15 segundos y si utilizamos un transistor de potencia para ella, necesitaríamos conectarle un disipador de calor que asegure que no se presentará un sobrecalentamiento. Como esto ya se sale del objetivo de sustituir relevadores por componentes de estado sólido, dejaremos un relevador para esta función y así despreocuparnos del posible sobre-calentamiento de la tarjeta y continuaremos diseñando en función al objetivo de tener el tamaño mínimo de la tarjeta.

IV.F. RESUMEN

En este capítulo se muestra la conexión de los motores y la etapa de potencia del sistema. Es importante destacar que el funcionamiento similar de los transistores para cada salida no es tan sencillo, ya que es necesario combinar perfectamente las señales recibidas, del "driver", de los inversores y de las entradas de aseguramiento y desaseguramiento, para lograr que el transistor opere adecuadamente y todo esto con un alta inmunidad al ruido.

También es importante destacar que la corriente manejada en los transistores es alta y que un error de funcionamiento al presentarse alguna de las señales puede causar un corto circuito que dañaría severamente a la tarjeta ya que la quemaría y la dejaría inservible.

El diseño de esta etapa de potencia demostró la factibilidad de sustituir los relevadores tradicionales por dispositivos de estado sólido sin necesidad de disipador cuando se manejan corrientes instantáneas.

CAPITULO V

*CIRCUITERIA DE PROTECCIONES,
DE REGULACION DE VOLTAJE Y
PARA EVITAR DESCARGAS ELECTROSTATICAS*

V. CIRCUITERIA DE PROTECCIONES, DE REGULACION DE VOLTAJE Y PARA EVITAR LAS DESCARGAS ELECTROSTATICAS.

V.A. CIRCUITERIA DE PROTECCIONES.

V.A.1. Protección contra sobrevoltajes.

Las protecciones del circuito están diseñadas para asegurar ciertos niveles de voltaje y corriente en sus entradas.

Como se explicó en el capítulo 2 existen tres entradas de voltaje al circuito que pueden variar en su nivel de voltaje, desde 9.0 hasta 16.0 volts.

Estas entradas son:

- a) Accesorio de ignición
- b) Entrada de la transmisión "PRNDL"
- c) Entrada que indica el estado de todas las puertas

Para regular este voltaje y convertirlo en una señal que pueda leer el microcontrolador sin sufrir ningún daño, se decidió colocarle un diodo zener que operara solo cuando el voltaje es mayor de 9.1 volts, colocándole una resistencia que suministrara la corriente necesaria para que "rompa" el diodo zener.

También existen otras entradas que se protejieron de la misma forma para evitar la inducción externa de voltajes

que pudieran dañar el circuito. Estas líneas son: las líneas que sacan los valores para leer el teclado, ya que estas de no llevar protección serían las únicas que saldrían directamente del microcontrolador hacia el exterior y para evitar cualquier problema por un voltaje inducido o por una mala conexión, se decidió colocarles elementos de protección.

Existen otras tres entradas que se detectan con cero volts, estas entradas llevan conectada una resistencia de "pull-up" y detectan la presencia de una señal de tierra en su terminal. Como también es posible la inducción de un voltaje externo o una mala conexión, se decidió protegerse con un divisor de voltaje que proteja el puerto de entrada del microcontrolador.

V.A.2. Protección contra picos de voltaje y transitorios.

La entrada de la batería al circuito puede provocar transitorios en el circuito en el momento de conectarse ésta o al encenderse el automóvil, también se pueden presentar picos de voltaje que pueden dañar el circuito.

Debido a esto se colocaron varistores en la entrada de baterías. Una de estas entradas se conecta directamente al regulador de voltaje y la otra a la entrada de voltaje de alimentación en la etapa de salida.

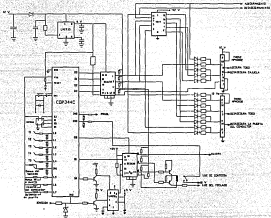


Figure 10. Digital Test

Estas protecciones se pueden ver en la figura V.1, que muestra el circuito final.

V.B. ETAPA DE REGULACION.

La etapa de regulación del circuito se diseñó con un regulador diseñado específicamente para aplicaciones de circuitos automotrices. Este circuito es el LM2931S.

Las características principales del LM2931S son:

- Dos salidas de 5 volts reguladas (750 mA y 10 mA, respectivamente)
- Baja corriente de operación
- Diferencial de voltaje de salida de rango de 0.6 V a 0.5 A
- Protección contra conexión inversa de la batería
- Protección de sobrevoltajes de hasta 60 V
- Protección contra transitorios de hasta -60 V
- Protección contra corto circuito
- Protección interna contra sobre-temperatura
- Interruptor que controla la salida de alta corriente

El circuito de conexión del regulador se muestra en la figura V.2.

V.C. PROTECCION CONTRA DESCARGAS ELECTROSTATICAS.

En el diseño de circuitos digitales se tiene la creencia que sus características inherentes los protegen

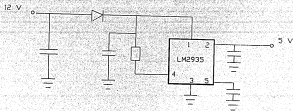


Figura V.2. Conexión del regulador

contra problemas de ruido, pero en la realidad esto no sucede. El ruido en los sistemas digitales producen fallas de "software" como : saltos de programa hacia direcciones aleatorias de memoria, etc.. El ruido inducido crea falsas señales en las salidas que pueden causar serios problemas, pero el voltaje de alimentación es todavía mas sensible a estos problemas que las líneas de señal.

Las condiciones de ruido severas, las cuales envuelven descargas electrostáticas como las encontradas en ambientes automotrices, pueden causar un daño severo y permanente al "hardware". Las descargas electrostáticas pueden crear crateres en el silicio. Esto, debido a que en el ambiente automotriz, un voltaje de alimentación de 12 volts, puede tener transitorios de hasta ± 400 volts.

V.C.1 El ambiente automotriz

El automóvil presenta un ambiente muy hostil para sistemas electrónicos. Estos problemas pueden generarse debido a varias causas:

- 1.-Pulsos electromagnéticos del sistema de ignición.
- 2.-Grandes transitorios en las líneas de alimentación de los circuitos.

De estos, el mayor problema, y el que mas sorprende es a la mayoría de la gente son los transitorios en las líneas

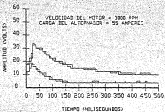


Figura V.3
Trasitorios generados por las variaciones
en la carga del alternador

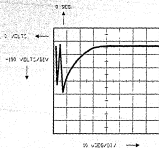


Figura V.4
Trasitorio creado por la desconexión
del alternador del una condensa

de alimentación. El voltaje de 12 volts de la batería realmente no es el voltaje que alimenta el circuito cuando el automóvil está encendido. El sistema de carga es el que lo alimenta y este no es muy limpio. El único momento en que la batería es la fuente de alimentación real es cuando el automóvil va a ser arrancado y la batería en ese momento nos proporciona aproximadamente 6 ó 6 volts. Sin embargo se tiene la creencia de una línea de alimentación de 12 volts.

Una abrupta reducción en la carga del alternador causa un transitorio de voltaje positivo. En este transitorio, el voltaje de la línea hasta 20 ó 30 volts en cuestión de microsegundos, después decae exponencialmente con una constante de tiempo de aproximadamente 100 microsegundos como se muestra en la figura V.3.. Y en otros casos se reportan picos de voltaje bastante mas grandes que estos expuestos.

El peor caso de transitorios en la línea se provoca por la desconexión de la batería del circuito alternador cuando este se encuentra en marcha. Esto puede suceder en forma intermitente cuando las terminales de conexión de la batería están defectuosas.

Cuando se apaga el interruptor de ignición, el campo de excitación decae, las variaciones en la línea de voltaje pueden ser de -40 a -100 volts durante 100 microsegundos o más.

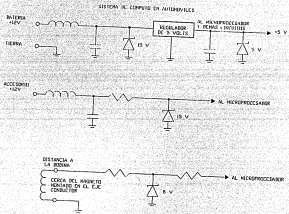


Figura V.5. Uso de supresores de transitorios en aplicaciones automotrices

También se presentan muchos transitorios provocados por la interrupción de solenoides, como se muestra en la figura V.4, estos transitorios pueden generar voltajes de +/- 200 a +/- 400 volts durante algunos microsegundos.

El acoplamiento entre cables no aislados en largos arneses puede inducir voltajes de 100 a 300 volts circuitos sin protección.

Para proteger a los circuitos electrónicos contra los transitorios aquí mencionados, se muestran algunos ejemplos de protecciones en la figura V.5. Un supresor de transitorios es colocado antes del regulador de voltaje para protegerlo. Ya que el tiempo de subida de los transitorios no es similar a las descargas electrostáticas, se pueden utilizar inductancias de protección en circuitos menos críticos.

V.D. RESUMEN

En este capítulo se mencionaron los principales problemas que debemos considerar en el diseño de circuitos electrónicos automotrices. Así como también se presentaron algunas ideas para solucionarios a un bajo costo y achretado que sean una protección real y efectiva contra los transitorios que se presentan, asegurándonos de que la vida útil de nuestro producto aumente considerablemente.

CONCLUSIONES

CONCLUSIONES

El desarrollo de este trabajo de tesis dio como resultado varias conclusiones involucradas con cada etapa del diseño. Estas conclusiones nos pueden ayudar para facilitar nuevos diseños y hacer de éstos, proyectos que requieran menos tiempo de diseño, menor costo, reducción en componentes, mayor eficiencia, mayor confiabilidad, etcétera.

Para la conclusión mas importante a la que se llegó, es que, como resultado del trabajo desarrollado, se comprobó la factibilidad de diseñar autopartes que mejoren o amplíen las comodidades de los automóviles, basados en microcontroladores comerciales de pequeña escala.

Con esto podemos afirmar que los microcontroladores de 4 "bits" pueden ser la solución perfecta para simplificar un gran número de diseños electrónicos que anteriormente se realizaban con tecnologías tradicionales en diseño lógico, como lo son el diseño con compuertas lógicas, diseños con varios circuitos integrados implementando las funciones de un microcomputador, etc.

En realidad, las compañías americanas fabricantes de automóviles han implementado funciones electrónicas en sus automóviles con el fin de hacerlos mas atractivos

comercialmente, aunque estas funciones no representen una real ventaja para el automovilista, o una ventaja que realmente justifique su costo, un ejemplo de esto es el sistema de avisos audibles en los que el automóvil tenía mensajes grabados que reproducía para avisar al usuario que faltaba gasolina, que las puertas estaban abiertas, etcétera y al hacer un análisis de costos resultaba que salía mas caro el que el automóvil avisara esto a el hecho de que un día una persona se quedara sin gasolina por no fijarse en el indicador.

Uno de los objetivos de esta tesis fue el evitar este problema al hacer una reducción significativa en el costo del sistema, de tal forma que el costo pagado por realizar esta función específica fuera mas rentable para el usuario, al reducir los costos que tiene el fabricante al implementarlo.

Los resultados del diseño que fueron significativos para lograr esta reducción son los siguientes:

- 1.- El sistema final es posible instalarlo en la puerta del automóvil, reduciendo con esto el costo de los largos arneses para llevar todas la señales de entrada y salida hasta el sistema.
- 2.- El microcontrolador que se utiliza es el componente

de este tipo más barato que se puede conseguir aquí en México con los distribuidores de esta compañía. Y el alto voltaje que se logra al tenerlo en una aplicación automotriz, reduce aún más este costo.

3.- Otra ventaja es que todos los circuitos integrados se pueden conseguir acudiendo a sólo dos compañías fabricantes de semiconductores que son Motorola Inc. y National Semiconductor Co.

Un aspecto muy importante en el desarrollo de este sistema es que fue un proyecto conjunto Universidad-Industria, que demuestra que la inversión que realice la Industria en los laboratorios de investigación y desarrollo en Universidades pueda ser una actividad rentable que mejore la calidad de los productos mexicanos y los haga competitivos no sólo en nuestro país sino en el extranjero.

APENDICE

APENDICE

EL SET DE INSTRUCCIONES DE LOS COPS.

A. Características básicas.

El juego de instrucciones básicas de los COPS está diseñado para obtener las máximas ventajas de la arquitectura de "bus-dual" que tiene. El "set" de instrucciones de los COPS, junto con la arquitectura de los COPS, provee al usuario con el poderío, versatilidad y eficiencia para lograr el máximo funcionamiento y capacidad en el mínimo de memoria.

Como los microcontroladores COPS no son dispositivos de mapeo de memoria, la mayoría de las instrucciones no tienen un campo de direcciones. Por lo tanto la mayoría de las instrucciones son de un "byte" de longitud. Esto, incrementa la eficiencia del programa. De esta forma, el espacio de ROM está dedicado a realizar las funciones, en lugar de ocuparse apuntando a campos de direcciones.

Es muy común que las instrucciones de los COP contengan una multiplicidad de funciones. Esto, obviamente eficiente el programa al realizar en una sola instrucción un número de funciones que de otra manera requerirían varias instrucciones.

Las instrucciones de prueba, como en la mayoría de los COPS, no contienen una dirección. Por lo tanto, si una prueba es satisfactoria, provoca que se salte la siguiente

instrucción, es muy común que una y dos de las instrucciones que siguen a una prueba, sean "saltos". Algo más importante, sin embargo, es que esta característica de salto permite al programador realizar un número de cosas "no usuales". También las instrucciones de prueba sin "saltos" en las siguientes instrucciones son comunes. B, A y otros parámetros pueden ser alterados en la misma línea sin generar ningún salto mediante un juicioso uso de las instrucciones de prueba. Algunos ejemplos de esto y algunos detalles se proveen en la Sección 4. Aún más, la característica de salto ha sido implementada en un número de funciones aritméticas, eliminando de esta forma la necesidad de realizar pruebas separadas.

B. Descripción detallada de las instrucciones.

Para propósito de discusión y explicación, las instrucciones de los COPS se agruparon, a grandes rasgos, en las siguientes seis categorías:

1. Instrucciones aritmético/lógicas.
2. Instrucciones de transferencia de control.
3. Instrucciones de referencia a memoria.
4. Instrucciones de referencia a registros.
5. Instrucciones de prueba.
6. Instrucciones de entrada/salida.

Esta sección provee una descripción detallada de todas las instrucciones de los COPs. Esta descripción contiene la siguiente información:

- * El mнемónico de la instrucción.
- * Una descripción escrita de la instrucción.
- * El flujo de datos o de programa asociado con la instrucción.
- * El código de operación en hexadecimal y en binario.
- * El tiempo de ejecución de la instrucción expresado en ciclos de instrucción.
- * Las condiciones de salto asociadas con la instrucción.
- * Cualquier restricción en la instrucción o en su uso; cualquier "efecto especial" de la instrucción.
- * Los microcontroladores COP que tienen o no tienen esa instrucción.

Para facilidad y simplicidad de la descripción, los microcontroladores COP están divididos en los siguientes cuatro grupos:

Dispositivos del grupo 1: COP401L, COP410L, COP411L,
COP413L, COP413C, COP410C,
COP411C

Dispositivos del grupo 2: COP402, COP402M, COP404L,
COP404C, COP420, COP421, COP422,
COP430L, COP431L, COP432L,
COP434C, COP425C, COP444L,
COP445L, COP444C, COP445C

Dispositivos del grupo 1: COP404, COP440, COP441, COP447

La siguiente lista define los símbolos utilizados en la descripción de las instrucciones.

A	Acumulador de cuatro "BITS"
B	Registro de dirección de RAM
BR	Parte alta del registro B, dirección de registro
BL	Parte baja del registro B, dirección de dígito
C	Registro de acarreo de 1 bit
D	Puerto de salida de datos de 4 bits
EN	Registro de habilitación
G	Registro de 4 bits para enlazar los datos para el puerto de entrada/salida G
H	Registro de 4 bits para enlazar los datos para el puerto de entrada/salida H
IL	Con "Latches" de 1 "bit" asociados con las entradas IN0 a IN3
IN	Puerto de entrada de 4 bits
INIZ	Entrada de cruce por cero
L	Puerto E/S de 8 bits con tercer estado
M	El contenido de 4 bits de la RAM direccionada por B
N	Apuntador de pila de subrutina
PC	Registro de dirección de ROM, contador de programa
Q	Registro de 8 bits para enlazar los datos del puerto L de E/S

R	Registro de 8 bits para enlazar los datos del puerto R de E/S
SA,SB,SC	Stack A,B,C
SID	Registro de corrimiento de 8 bits y contador
SR	Salida de reloj controlada lógicamente
T	Registro contador binario de 8 bits
RAM[B]	El contenido de 4 bits de la RAM direccionada por B.
RAMH	Contenido de la localidad de RAM direccionada por el apuntador de la pila H.
ROM[t]	Contenido de la localidad de ROM direccionada por t.
PCa:b	Bits del a al b del contador de programa PC

B.1 Instrucciones lógico-aritméticas

ASC

Suma binaria de el registro C, con el acumulador y con el contenido de la localidad de memoria direccionada por el registro B. El resultado es colocado en el acumulador. Si el resultado es mayor de 15 (decimal) se genera un salto.

A ← A + C + RAM[B] C: Se establece o reinstala de acuerdo al "carry" del "bit" 1.

Código hexadecimal 7 6 5 4 3 2 1 0

30

0	0	1	1	0	0	0	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 ciclo de instrucción

Condiciones de salto: Si 1 --> C, salto

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COPS

ADD

Suma binaria del acumulador con la localidad de memoria especificada por el registro B. El resultado es colocado en el acumulador.

A ← A + RAM[B] C: No es afectada o no se usa

Código hexadecimal: 7 6 5 4 3 2 1 0

11

0	0	1	1	0	0	0	1
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COPS

ADT

Suma binaria de 10 decimal al acumulador. Esta instrucción se utiliza para ajuste decimal.

A ← A + 10 (dec) C: No es afectada o no se usa

Código hexadecimal 7 6 5 4 3 2 1 0

4A

0	1	0	0	1	0	1	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: No está disponible en los dispositivos del grupo 1

AISC y

Suma binaria de el valor inmediato y el acumulador y coloca el resultado en el acumulador. Se genera un salto, si existe un "carry" del "bit" 3.

A ← A + y

C: No es afectada o no se usa

Código hexadecimal 7 6 5 4 3 2 1 0

5y

0	1	0	1	y3	y2	y1	y0
---	---	---	---	----	----	----	----

Tiempo de ejecución: 1 ciclo de instrucción

Condiciones de salto: Si hay "carry" del "bit" 3 salta

Restricciones: y <= 8, 0 < y <= FH

Disponibilidad: Todos los microcontroladores COP8

CASC

Suma binaria, con "carry", del complemento a uno del acumulador con el dato en la localidad de memoria especificada por el registro B. Genera un salto si el resultado es mayor a 15 (decimal). Esta es la instrucción básica de sustracción.

A ← - /A + RAN(B) + C C: Se establece o reinstala de acuerdo al acarreo del "bit" 3

Código hexadecimal 7 6 5 4 3 2 1 0

15

0	0	0	1	0	0	0	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 ciclo de instrucción

Condiciones de salto: Si 1 → C, salta

Restricciones: Ninguna

Disponibilidad: No está disponible en los dispositivos del grupo 1

CLRA

Limpia el acumulador

A ← 0 C: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

00

0	0	0	0	0	0	0	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COP8

COMP

Reemplaza el valor en A con su complemento a uno

$A \leftarrow \sim A$

C: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

40

0	1	0	0	0	0	0	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COP8

NOF

No hay operación

C: No es afectada

Disponibilidad: Dispositivos del grupo 3

RC

Restablece/borra el registro de "carry" de 1 bit.

C ← 0 A: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

32

0	0	1	1	0	0	1	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COPS

SC

Establecer el registro de "carry" de 1 bit.

C ← 1 A: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

22

0	0	1	0	0	0	1	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Ninguna
 Restricciones: Ninguna
 Disponibilidad: Todos los microcontroladores COPS

XOR

Or exclusivo, "bit" por bit, del acumulador con el contenido de la localidad de memoria especificada por el registro B. El resultado se coloca en el acumulador.

$A \leftarrow A \text{ XOR } \text{RAM}(B)$ C: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

09

0	0	0	0	0	0	1	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COPS

8.3. Instrucciones de transferencia de control.

JID

Salto indirecto. Esto involucra una modificación de dos pasos del contador de programa. Primero, carga los ocho bits menos significativos del contador de programa con el

contenido del acumulador (los cuatro bits mas significativos) y la localidad de memoria especificada por el registro B. El dato direccionado por este contador de programa modificado es entonces cargado en los ocho bits "bajos" del contador de programa. La ejecución continúa en esta segunda dirección.

- (1) PC ← PC + 1
- (2) PC7:0 ← A, RAM[B]
- (3) PC ← PC + 1
- (4) PC7:0 ← BSH(PC10:8, A, RAM[B])

Código hexadecimal 7 6 5 4 3 2 1 0

FF	<table style="border-collapse: collapse; text-align: center;"> <tr> <td style="border-right: 1px solid black; padding: 0 5px;">1</td> <td style="padding: 0 5px;">1</td> <td style="padding: 0 5px;">1</td> <td style="padding: 0 5px;">1</td> <td style="border-right: 1px solid black; padding: 0 5px;">1</td> <td style="padding: 0 5px;">1</td> <td style="padding: 0 5px;">1</td> <td style="padding: 0 5px;">1</td> </tr> </table>	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1		

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: La instrucción JIB en la última palabra de un bloque apunta al siguiente bloque para direcciones de vectores (paso uno arriba). El vector de dirección en la última palabra de un bloque apunta al siguiente bloque (paso 3 y 4 arriba).

Disponibilidad: Todos los microcontroladores COPS

JMP a

Salto directo. Carga el contador de programa (11 bits bajos) con la dirección especificada en la instrucción. Continúa la ejecución del programa en esta dirección.

PC10:0 ← a C:No es afectada

A:No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

6-

0	1	1	0	0	a10	a9	a8
---	---	---	---	---	-----	----	----

-

a7	a6	a5	a4	a3	a2	a1	a0
----	----	----	----	----	----	----	----

Tiempo de ejecución: 3 ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: a10=0, a9=0 para dispositivos del grupo I

a10=0 en dispositivos de 1K

JMP en las dos últimas palabras de un capítulo salta al siguiente capítulo

Disponibilidad: Todos los microcontroladores COPS

JF

Salto dentro de página.

JSR a Salto a una subrutina dentro de la página 3.

(1) PC ← PC + 1

(2) SB ← SA ← PC Dispositivos del grupo 1

0

(2) SC ← SB ← SA ← PC Dispositivos del grupo 2

0

(2) BASH ← PC Dispositivos del grupo 3 y grupo 4

N ← N + 1

Código hexadecimal 7 6 5 4 3 2 1 0

-

1	0	a5	a4	a3	a2	a1	a0
---	---	----	----	----	----	----	----

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: No puede ser utilizada dentro de las páginas 2, 3. No puede saltar a la última palabra de la página 3.

JSR a

Salto directo a subrutina carga los 11 bits "bajos" del contador de programa con la dirección a. Realiza un "push" al "stack" de subrutinas. Continúa la ejecución en la dirección especificada por la instrucción.

(1) PC ← PC + 2

(2) SB ← SA ← PC Dispositivos del grupo 1

ó

(3) SC ← SB ← SA ← PC Dispositivos del grupo 3

ó

(3) RANH ← PC; R ← N + 1 Dispositivos del grupo 1 y grupo 4

(3) PC10:6 ← a

Código hexadecimal 7 6 5 4 3 2 1 0

8-

0	1	1	0	1	a10	a9	a8
a7	a6	a5	a4	a3	a2	a1	a0

-

Tiempo de ejecución: Dos ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: a10=0, a9=0 en dispositivos del grupo 1

a10=0 en dispositivos de 1K

Disponibilidad: Todos los microcontroladores COPS

RET

Regreso de subrutina y regreso del control al programa principal en la instrucción que sigue a JSR, JSRP ó JSRL

PC ← SA ← SB Dispositivos del grupo 1

ó

PC ← SA ← SB ← SC Dispositivos del grupo 1

ó

R ← R - 1 Dispositivos del grupo 3 y grupo 4

PC ← RAMN

Código hexadecimal 7 6 5 4 3 2 1 0

48

0	1	0	0	1	0	0	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COPS

RETEK

Regreso de una subrutina. Regreso del control al programa principal y siempre salta la instrucción que sigue a JSR, JSRP ó JERL.

PC ← SA ← SB Dispositivos del grupo 1

ó

PC ← SA ← SB ← SC Dispositivos del grupo 1

ó

R ← R - 1, PC ← RAMN Dispositivos de los grupos 3 y 4

Código hexadecimal 7 6 5 4 3 2 1 0

49

0	1	0	0	1	0	0	1
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 ciclo de instrucción

Condiciones de salto: Siempre salta cuando regresa

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COP8

HALT

Detiene todas las operaciones internas del dispositivo.
Mantiene todos los estados internos. Resuma las operaciones
como resultado de un estímulo externo.

A, B, C, PC, G, L, Q, EN, RAM, T: No son afectadas

Código hexadecimal 7 6 5 4 3 2 1 0

13

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

19

0	0	1	1	1	0	0	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: Requiere un re-inicio externo por
"hardware"

Disponibilidad: COP410C, COP411C, COP413C,
 COP424C, COP425C, COP426C,
 COP444C, COP445C y COP404C

Nota: Esta instrucción coloca a todos los COPs mencionados, en un estado de disipación mínima de potencia.

IT

Detiene todas las operaciones internas, excepto el "timer" del dispositivo. Resuma las operaciones en la instrucción que sigue al IT cuando se genera un sobreflujo en el timer.

PC ← PC A, B, C, G, L, Q, EN, PC, RAM: No son afectadas

Código hexadecimal 7 6 5 4 3 2 1 0

13

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

19

0	0	1	1	1	0	0	1
---	---	---	---	---	---	---	---

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: COP424C, COP425C, COP426C
 COP444C, COP445C, COP404C

5.3 Instrucciones de referencia a memoria.

CAME

Copia el contenido de ocho bits del acumulador y de la localidad de memoria direccionada por el registro B al registro de habilitación de ocho bits (Nota: el registro de habilitación es de ocho bits sólo en las series COPS 440 y 2440). Esta es la instrucción inversa a CEMA en función y con respecto a los cuatro bits del registro de habilitación con los cuales A y RAM(B) se comunican.

EN7:4 <-- A3:0 A:Mo es afectada

EN3:0 <-- RAM(B)3:0 C:Mo es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

33

3F

0	0	1	1	0	0	1	1
0	0	0	1	1	1	1	1

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Dispositivos del grupo 3

CAMQ

Copia el contenido de ocho bits del acumulador y de la localidad de memoria direccionada por el registro B al

registro de ocho bits Q. Esta es la función inversa a la instrucción QMA en función y con respecto a los cuatro bits de Q con los cuales A y RAM(B) se comunican.

Q7:4 ← A3:0 A: No es afectada

Q3:0 ← RAM(B)3:0 C: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

33	0	0	1	1	0	0	1	1
3C	0	0	1	1	1	1	0	0

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COP8

CAHT

Copia los ocho bits del contenido de acumulador y de la localidad de memoria direccionada por el registro B a los ocho bits del registro del "timer" (T). Esta es la instrucción inversa a CTMA en función y con respecto a los cuatro bits de T con los cuales A y M se comunican.

T4:0 ← A3:0 A: No es afectada

T310 <== RAN(B)3:0

C: No es afectada

Código hexadecimal

T 6 3 4 3 2 1 0

13

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

3F

0	0	1	1	1	1	1	1
---	---	---	---	---	---	---	---

Tiempo de ejecución:

2 Ciclos de Instrucción

Condiciones de salto:

Ninguna

Restricciones:

Ninguna

Disponibilidad:

Dispositivos del grupo 3

COP424C, COP425C, COP426C, COP444C, COP445C,
COP464C

CIMA

Copia el contenido del registro de habilitación (únicamente en la serie COP440) a la localidad de memoria direccionada por el registro B y a el acumulador. Esta es la función inversa a la instrucción CANE en función y con respecto a los cuatro bits del registro de habilitación con lo que A y RAN(B) se comunican.

A3:0 <== IN3:0

RAN(B)3:0 <== IN7:4

Código hexadecimal 7 6 5 4 3 2 1 0

33

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

3F

0	0	0	0	1	1	1	1
---	---	---	---	---	---	---	---

Tiempo de ejecución: 3 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Dispositivos del grupo 1

COMA

Copia el contenido del registro de ocho bits Q a la localidad de memoria direccionada por el registro R y a el acumulador. Esta es la función inversa a la instrucción CAME en función y con respecto a los cuatro bits del registro de habilitación con el cual R y RAM(R) se comunican.

A3:Q <-- Q3:Q C:No es afectada

RAM(R) <-- Q7:4

Código hexadecimal 7 6 5 4 3 2 1 0

33

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

3C

0	0	1	0	1	1	0	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 2 Ciclos de instrucción
Condiciones de salto: Ninguna
Restricciones: Ninguna
Disponibilidad: No está disponible en los COP410L,
 COP411L, COP401L, COP410C, COP411C

CTRA

Copia el contenido de los ocho bits del registro de tiempo a la localidad de memoria direccionada por el registro B y al acumulador. Esta es la función inversa a CANT en función y con respecto a los cuatro bits de T con los cuales A y RAM(B) se comunican.

A1:0 ← T3:0 C/No es afectada

RAM(B) ← T4:7

Código hexadecimal: 7 6 5 4 3 2 1 0

33

3F

0	0	1	1	0	0	1	1
0	0	1	0	1	1	1	1

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Dispositivos del grupo 1, COP414C,
COP425C, COP415C, COP444C, COP445C, COP404C

160 n

Carga el acumulador con el contenido de la localidad de memoria direccionada por el registro B. También realiza un or exclusivo con la parte alta del registro B (Br) con el valor n.

A ←← BAK(B)

Br ←← Br XOR n

Código hexadecimal 7 6 5 4 3 2 1 0

MS

0	0	n	n	0	1	0	1
---	---	---	---	---	---	---	---

n= 0,1,2 ó 3

Tiempo de ejecución: 1 Ciclo de Instrucción

Condiciones de salto: Ninguna

Restricciones: n=0,1,2 ó 3

Disponibilidad: Todos los microcontroladores COP8

160 r,d

Carga el acumulador con el contenido de la dirección de memoria direccionada por el campo de operando r,d. El registro B no es usado ó alterado.

Código hexadecimal 7 6 5 4 3 2 1 0

13	0	0	1	1	0	0	1	1
19	0	0	0	1	1	0	0	1

Tiempo de ejecución: 3 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: En LIP en la última palabra de un bloque accederá el siguiente bloque (si arriba)

Disponibilidad: Dispositivos del grupo 3

LQID

Carga el registro Q con la palabra de ROM de ocho bits direccionada por los bits superiores del PC, el acumulador y la localidad de memoria direccionada por el registro B.

PC ← PC + 1

Q7:4 ← ROM(PC10:8, A, RAM(B))7:4

Q3:0 ← ROM(PC10:8, A, RAM(B))3:0

Código hexadecimal 7 6 5 4 3 2 1 0

DF	1	0	1	1	1	1	1	1
----	---	---	---	---	---	---	---	---

Tiempo de ejecución: 3 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: LQIB en la última palabra de un bloque accesa el siguiente bloque (fl-arriba). Un nivel del "stack" de subrutina es usado por esta instrucción en los dispositivos del grupo 1 y grupo 2.

Disponibilidad: Todos los microcontroladores CORN

RMB 0, RMB 1, RMB 2, RMB 3

Restablece el "bit" especificado en la instrucción en la localidad de memoria direccionada por el registro B.

RAH(B)n <-- 0 C: No es afectada
 n=0,1,2,3 A: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

RMB 0 4C

0	1	0	0	1	1	0	0
---	---	---	---	---	---	---	---

RMB 1 45

0	1	0	0	0	1	0	1
---	---	---	---	---	---	---	---

RMB 2 42

0	1	0	0	0	0	1	0
---	---	---	---	---	---	---	---

RMB 3 43

0	1	0	0	0	0	1	1
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COPS

SMB 0, SMB 1, SMB 2, SMB 3

Establece el "bit" especificado en la instrucción en la localidad de memoria direccionada por el registro B.

RAN(B) = C -- 1 C: No es afectada

n = 0, 1, 2, 3 A: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

SMB 0	4B	0	1	0	0	1	1	0	1
-------	----	---	---	---	---	---	---	---	---

SMB 1	47	0	1	0	0	0	1	1	1
-------	----	---	---	---	---	---	---	---	---

SMB 2	46	0	1	0	0	0	1	1	0
-------	----	---	---	---	---	---	---	---	---

SMB 3	4B	0	1	0	0	1	0	1	1
-------	----	---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COP8

STII y

Almacena el valor inmediato de y en la localidad de memoria direccionada por el registro B. Después incrementa la parte baja del registro B (Bd). La parte alta del registro (Br) no es afectada.

RAM(B) ← y A:No es afectada

Bd ← Bd + 1 C:No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

7r

0	1	1	1	y3	y2	y1	y0
---	---	---	---	----	----	----	----

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COP8

X n

Interconecta el contenido del acumulador con el contenido de la localidad de memoria direccionada por el registro B. Entonces reemplaza Br con el OR exclusivo de Br y n. Bd no es afectado.

A ←→ RAM(n) C1NO es afectada

Bc ←→ Br XDR n

Código hexadecimal 7 6 5 4 3 2 1 0

ns

0	0	n1	n0	0	1	1	0
---	---	----	----	---	---	---	---

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: n=0,1,2 ó 3 únicamente

Disponibilidad: Todos los microcontroladores COPS

SAC r,d

Intercambia el contenido del acumulador con el contenido de la localidad de memoria direccionada por r,d. El registro no es afectado.

A ←→ RAM(r,d) B1NO es afectado

C1NO es afectado

Código hexadecimal 7 6 5 4 3 2 1 0

D. Grupo 1 25

0	0	1	0	0	0	1	1
---	---	---	---	---	---	---	---

BF		1	0	1	1	1	1	1	1
Demás grupos	23	0	0	1	0	0	0	1	1
r,d		1	r2	r1	r0	d3	d2	d1	d0

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: En los dispositivos del grupo 1:
r=1
d=15 únicamente.

Todos los demás microcontroladores
COPS
r=0,1,2,3,4,5,6 ó 7 únicamente

Disponibilidad: Todos los microcontroladores COPS

IDS n

Intercambia el contenido del acumulador con el contenido de la localidad de memoria direccionada por el registro B. Ejemplaza Bx por el OR exclusivo de Bx y n. Decrementa Bx en 1. Genera un salto si Bx se decrementa de 0 a 15.

A \leftarrow RAM(B) C: No es afectada

B_r \leftarrow B_r XOR n

B_d \leftarrow B_d + 1

Código hexadecimal 7 6 5 4 3 2 1 0

n?

0	0	n1	n2	0	1	1	1
---	---	----	----	---	---	---	---

Tiempo de ejecución: 1 ciclo de instrucción

Condiciones de salto: Genera un salto si B_d - 1 = 15

Restricciones: n=0,1,2,3 ó 4 únicamente

Disponibilidad: Todos los microcontroladores

COP8

X15 n

Intercambia el contenido del acumulador con el contenido de la localidad de memoria direccionada por el registro B. Reemplaza B_r con el OR exclusivo de B_r y n. Incrementa B_d en uno. Genera un salto si B_d se incrementa de 15 a 0.

A \leftarrow RAM(B) C: No es afectada

B_r \leftarrow B_r XOR n

B_d \leftarrow B_d + 1

Código hexadecimal	7 6 5 4 3 2 1 0		
n4	<table border="1"> <tr> <td>0 0 n1 n0</td> <td>0 1 0 0</td> </tr> </table>	0 0 n1 n0	0 1 0 0
0 0 n1 n0	0 1 0 0		
	n = 0,1,2,3		
Tiempo de ejecución:	1 Ciclo de Instrucción		
Condiciones de salto:	Genera un salto si $Rd + 1 = 0$		
Restricciones:	n = 0,1,2 ó 3 Únicamente		
Disponibilidad:	Todos los microcontroladores COPS		

B.4 Instrucciones de referencia a registro

CAB

Copia el contenido del acumulador a los cuatro bits bajos del registro B.

Bd ← A	A: No es afectada
	C: No es afectada
	B: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

50

0 1 0 1	0 0 0 0
---------	---------

Tiempo de ejecución:	1 Ciclo de Instrucción
Condiciones de salto:	Ninguna

Código hexadecimal: 7 6 5 4 3 2 1 0

r(d-1)

0 0 r1 r2	(d-1)
-----------	-------

r=0:3; d=0,9:15

Código hexadecimal: 7 6 5 4 3 2 1 0

33

0 0 1 1	0 0 1 1
---------	---------

rd

1 r2 r1 r0	d3 d2 d1 d0
------------	-------------

r=0:7; d=0:15

33

0 0 1 1	0 0 1 1
---------	---------

r-

0 1 1 1	0 0 0 r4
---------	----------

rd

r3 r2 r1 r0	d3 d2 d1 d0
-------------	-------------

r= 0:31;d=0:15

Tiempo de ejecución: 1 Ciclo de instrucción (1 byte)

3 Ciclos de instrucción (3 bytes)

1 Ciclos de instrucción (3 bytes)

Condiciones de salto: Salta hasta que no haya un LSI

Restricciones: Forma de 1 byte:

r=0,1,2,3 únicamente

d=0,9,10,11,12,13,14,15

únicamente

Forma de 1 bytes:

R=0,1,2,3,4,5,6,7 unicamente

Forma de 2 bytes: Ninguna

Disponibilidad:

Forma de 1 byte:

Todos los microcontroladores COP8

Forma de 2 bytes:

No disponible en los dispositivos del grupo 1

Forma de 1 bytes:

Disponible sólo en los dispositivos del grupo 4

LEI y

Carga el registro de habilitación (los cuatro bits bajos en los COP40 y la serie COP2440) con el valor inmediato de y.

INI:0 c-- y

A:No es afectada

C:No es afectada

Código hexadecimal

7 6 5 4 3 2 1 0

33

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

6y

0	1	1	0	y3	y2	y1	y0
---	---	---	---	----	----	----	----

Tiempo de ejecución:

1 Ciclos de instrucción

Condiciones de salto:

Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COP8

XABF

Intercambia el contenido del acumulador con el contenido de la parte alta del registro B (Br). Si Br es menor que 4 bits de ancho, se colocan ceros en los bits sobrantes del acumulador.

Br <-- A, A1 <-- 0, A2 <-- 0 Dispositivos con 64 ó 128 dígitos de RAM

Br <-- A, A1 <-- 0 COP404L, COP404C, COP444L
COP445L, COP444C, COP443C

Br <--> A Dispositivos del grupo 1 y grupo 4

Código hexadecimal 7 6 5 4 3 2 1 0

12

0	0	0	1	0	0	1	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 Ciclo de Instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: No está disponible en los dispositivos del grupo 1

XAH

Intercambia el contenido del acumulador con el contenido de los dos apuntadores de stack de subrutina. Los dos bits bajos de A se cargan en el apuntador de stack y los mismos dos bits de A son cargados con el valor del apuntador. Los dos bits altos de A son borrados.

A:0 ←← X C:No es afectada

A2 ←← 0, A3 ←← 0

Código hexadecimal: 7 6 5 4 3 2 1 0

03	0 0 1 1 0 0 1 1
0B	0 0 0 0 1 0 1 1

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Dispositivos del grupo 1

A.2.5. Instrucciones de prueba.

SBC

Si el registro de carry de un "bit" (C) es igual a "1", salta a la siguiente instrucción del programa.

A:No es afectada

C:No es afectada

Código hexadecimal:	7 6 5 4 3 2 1 0		
20	<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px 5px;">0 0 1 0</td> <td style="padding: 2px 5px;">0 0 0 0</td> </tr> </table>	0 0 1 0	0 0 0 0
0 0 1 0	0 0 0 0		

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Salta si C=1

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COP8

SEE

Si el contenido del acumulador es igual al contenido de la localidad de memoria direccionada por el registro B, salta a la siguiente instrucción del programa.

A: No es afectada

C: No es afectada

Código hexadecimal:	7 6 5 4 3 2 1 0		
21	<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px 5px;">0 0 1 0</td> <td style="padding: 2px 5px;">0 0 0 1</td> </tr> </table>	0 0 1 0	0 0 0 1
0 0 1 0	0 0 0 1		

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Salta si A=RAM(B)

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COP8

SKG2

Si las cuatro líneas G en baja ("0"), salta a la siguiente instrucción del programa.

A: No es afectada

C: No es afectada

G: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

33	0	0	1	1	0	0	1	1
31	0	0	1	0	0	0	0	1

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Salta si G3:0 = 0

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COPS

SKGBI n, n=0,1,2,3

Si G(n) es cero, salta a la siguiente instrucción del programa.

A,C,G: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

SKGBI 0	33	0	0	1	1	0	0	1	1
	31	0	0	0	0	0	0	0	1

SMBE 1	10	0 0 1 1	0 0 1 1
	11	0 0 0 1	0 0 0 1

SMBE 2	11	0 0 1 1	0 0 1 1
	01	0 0 0 0	0 0 1 1

SMBE 3	11	0 0 1 1	0 0 1 1
	10	0 0 0 1	0 0 1 1

Tiempo de ejecución: 2 Ciclos de Instrucción

Condiciones de salto: Salta si el "bit" especificado en G es cero

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COPS

SMBE n n=0,1,2,3

Si el "bit" especificado en la localidad de memoria direccionada por el registro B es cero, salta la siguiente instrucción del programa.

A, C, RAM[E]: No es afectada

Código hexadecimal	7	6	5	4	3	2	1	0
SKMSZ 0 01	0	0	0	0	0	0	0	1
SKMSZ 1 11	0	0	0	1	0	0	0	1
SKMSZ 2 03	0	0	0	0	0	0	1	1
SKMSZ 3 13	0	0	0	1	0	0	1	1

Tiempo de ejecución: 1 ciclo de instrucción.

Condiciones de salto: Salta si RAM(B) = 0

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COP8

SKSZ

Si el registro de entrada/salida de cuatro bits es "0", salta la siguiente instrucción del programa.

A,C:No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

33	0	0	1	1	0	0	1	1
3C	0	0	0	1	1	1	0	0

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Salta si SIC=0

Restricciones: Ninguna

Disponibilidad: Dispositivos del grupo 3

SKT

Si ha ocurrido un carry (desbordamiento) en el contador T desde la última prueba (último SKT), salta la siguiente instrucción del programa. Reestablece el latch SKT. (El carry o el desbordamiento del timer establece el latch SKT.

La instrucción SKT prueba y reestablece este latch).

SKTL ← 0 A.C.TIME es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

41	0	0	1	0	0	0	0	1
----	---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 Ciclo de instrucción

Condiciones de salto: Salta si SKTL=1

Nota: En los dispositivos COP441 y COP442 no está presente el puerto de E/S H, pero sí existe el registro R de ocho bits.

INC

Copia el status del puerto G de E/S dentro del acumulador.

A ← G

C: No es afectada

G: No es afectada

Código hexadecimal

7 6 5 4 3 2 1 0

13

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

2A

0	0	1	0	1	0	1	0
---	---	---	---	---	---	---	---

Tiempo de ejecución:

2 Ciclos de instrucción

Condiciones de salto:

Ninguna

Restricciones:

Ninguna

Disponibilidad:

Todos los microcontroladores COP8
 INC Copia el status del puerto H de
 E/S dentro del acumulador.

A ← H

C: No es afectada

H: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

13

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

1B

0	0	1	0	1	0	1	1
---	---	---	---	---	---	---	---

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COP8

Nota: En los dispositivos COP441 y COP443 no está presente el puerto de E/S H, pero sí existe el registro H de ocho bits.

ININ

Copia el status interno de las cuatro líneas IN dentro del acumulador.

A ← IN

CNO es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

13

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

1B

0	0	1	0	1	0	0	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 1 Ciclos de instrucción

Condiciones de salto: Ninguna
 Restricciones: Ninguna
 Disponibilidad: COP430, COP4201, COP444L, COP440,
 COP441, COP443C, COP444C

INIL

Copia el status de los latches IL y de la entrada CMO y la entrada de cruce por cero (COP440, 441) al acumulador.
 Reestablece los latches IL.

1a) A 3:0 ← IL 3, CMO, IN 12, IL 0 COP440, COP441

o

1b) A 3:0 ← IL 3, CMO, "0", IL 0 COP420, COP420L,
 COP444L, COP424C,
 COP444C

o

1c) A 3:0 ← "0", CMO, "0", "0" COP443, COP443L,
 COP421, COP422,
 COP421L, COP422L,
 COP445C, COP425C,
 COP426C

2) ILL ← 0, ILO ← 0

Código hexadecimal

7 6 5 4 3 2 1 0

33

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

10

0	0	1	0	1	0	0	1
---	---	---	---	---	---	---	---

Tiempo de ejecución: 3 ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: Si CKO no es seleccionado como una entrada general, se carga un "1" dentro de A2. Los latches IL son reestablecidos al encender la alimentación de voltaje en los dispositivos del grupo 3 y grupo 4, únicamente. En otros dispositivos, los latches permanecen indefinidos hasta el primer INIL.

Disponibilidad: No está disponible en los dispositivos del grupo 1

INL

Copia el status del puerto de ocho bits L a la localidad de memoria direccionada por el registro B y por el acumulador.

Código hexadecimal: 7 6 5 4 3 2 1 0

33

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

2E

0	0	1	0	1	1	1	0
---	---	---	---	---	---	---	---

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna
 Restricciones: Ninguna
 Disponibilidad: Todos los microcontroladores COP8

INR

Copia el estado del puerto R de ocho bits a la localidad de memoria direccionada por el registro R y el acumulador. Esta es la función inversa a la instrucción CARR y con respecto a los cuatro bits de R que son accedidos por A y RAR(B).

RAR(B) <-- R*14

A <-- R3:8

Código hexadecimal 7 6 5 4 3 2 1 0

11

0	0	1	1	0	0	1	1
0	0	1	0	1	1	0	1

12

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Dispositivos del grupo 1

Nota: En los dispositivos COP441 y COP442 no está presente el puerto de E/S R, pero sí existe el registro R de ocho bits.

00D

Copia el contenido de los cuatro bits bajos del registro B (Bd) al puerto de salida B.

D c-- 00

A:No es afectada

B:No es afectada

C:No es afectada

Código hexadecimal

7 6 5 4 3 2 1 0

11

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

1E

0	0	1	1	1	1	1	0
---	---	---	---	---	---	---	---

Tiempo de ejecución:

2 Ciclos de instrucción

Condiciones de salto:

Ninguna

Restricciones:

Ninguna

Disponibilidad:

Todos los microcontroladores C095

00I y

Saca el valor inmediato del valor y por el puerto de cuatro bits C.

0 c-- y

A:No es afectada

C:No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

33	0	0	1	1	0	0	1	1
5y	0	1	0	1	y3	y2	y1	y0

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: ninguna

Disponibilidad: No esta disponible en los
dispositivos del grupo 1

CMC Copia el contenido de la localidad de memoria
direccionada por el registro B al puerto de cuatro bits G.

G ← B[4:3] A: No es afectada

 C: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

33	0	0	1	1	0	0	1	1
3A	0	0	1	1	1	0	1	0

Tiempo de ejecución: 2 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Todos los microcontroladores COPS.

GMH

Copia el contenido de la localidad de memoria direccionada por el registro B al puerto de cuatro bits H.

H ← BAN(B) A: No es afectada

C: No es afectada

Código hexadecimal 7 6 5 4 3 2 1 0

33

0	0	1	1	0	0	1	1
---	---	---	---	---	---	---	---

3B

0	0	1	1	1	0	1	1
---	---	---	---	---	---	---	---

Tiempo de ejecución: 3 Ciclos de instrucción

Condiciones de salto: Ninguna

Restricciones: Ninguna

Disponibilidad: Dispositivos del grupo 3

XAS

Intercambia el contenido del acumulador con el contenido del registro SIO. Copia el contenido del registro C de un "bit" con el latch 88. Esta es la instrucción básica de interfaz del MICROWIRE y es el control primario del puerto serial.

A ←→ SID

C: No es afectada

SKL ←→ C

Código hexadecimal

7 6 5 4 3 2 1 0

4F

0	0	1	0	1	1	1	1
---	---	---	---	---	---	---	---

Tiempo de ejecución

1 Ciclo de Instrucción

Condición de salto

Ninguna

Restricciones

Ninguna

Disponibilidad

Todos los microcontroladores COPS

GLOSARIO

GLOSARIO

BCD.-Código digital para conversión binaria-decimal.

Bit.-Unidad binaria.

Buffer Unidad de separación o de almacenamiento temporal de información.

Bus Canal o vía de comunicación entre un elemento o circuito con otro.

Carry.- Dígito o señal producido al efectuar una suma de cifras y el resultado es mayor que la base del sistema de notación en que se expresan los sumandos.

Ciclo de instrucción.- Tiempo requerido para que el microcontrolador busque, decodifique y ejecute una instrucción del programa.

CCP.- Siglas que en inglés representan **Processor Oriented Control**. Identificador de la familia de microcontroladores de National Semiconductor Co.

CPU.- Siglas que en inglés representan **Unidad Central de Proceso**

Driver.- Dispositivo electrónico que refuerza de corriente a algunas señales, con el fin de que pasen a otra etapa del circuito.

EEPROM.- Unidad de memoria programable y borrable eléctricamente por el usuario.

EPROM.- Unidad de memoria programable eléctricamente y borrable por radiación ultravioleta.

E/S.- Acrónimo para representar entrada/salida.

HALT.- Estado en que se encuentra detenido en sus operaciones el microcontrolador y su consumo de energía es mínimo.

Hardware.- Parte física o material de un circuito electrónico.

Interrupción.- Solicitud de un dispositivo externo, para que el procesador detenga la tarea que está realizando y ejecute otra rutina.

latches.- Dispositivo que retiene algún estado lógico eléctrico.

Microbus.- Estándar de comunicación en paralelo en 8 bits con las líneas mínimas necesarias para que se establezca la comunicación.

Microcontrolador.- Circuito electrónico capaz de ejecutar una secuencia de instrucciones grabadas internamente y que contiene todos los elementos de memoria y comunicaciones necesarios para implementar funciones de control.

Micoprocesador.- Circuito electrónico que contiene elementos de procesamiento de computa pero no contiene memoria de programa o de datos.

Microvire.- Líneas de comunicación serial en tres hilos que son: entrada de datos, salida de datos y reloj de transmisión.

MOSFET.- Transistor de efecto de campo de tecnología semiconductor metal-guido.

Oscilador.- Circuito electrónico que genera los pulsos que sincronizan las operaciones de un circuito electrónico.

Periféricos.- Dispositivos que rodean al elemento central de procesamiento e implementan funciones específicas.

Pull-up.- Resistencia o componente electrónico que mantiene un estado lógico alto en una parte del circuito.

Push-pull.- Arreglo de transistores de distintocanal en el cual al operar uno, se desactiva o "apaga" el otro.

PRMSL.- Acrónimo que hace referencia al interruptor que se encuentra en la palanca de transmisión del automóvil.

RAM.- Tipo de memoria que permite la alteración de la información almacenada en ella, pero que al desconectarse la fuente de alimentación esta se pierde. Es conocida como memoria de lectura-escritura.

Reset. - Proceso con el cual se re-inicializan todas las operaciones del microcontrolador al generar un pulso previamente establecido en una de las terminales del procesador.

ROM. - Memoria de sólo lectura

software. - Programas o utilitarias que constituyen la parte no tangible o física del circuito. Sino la información grabada que le comunicará al hardware lo que debe de hacer.

stack. - Área de memoria o registros que se dedican a almacenar la dirección de memoria a la que hay que regresar después de ejecutar una subrutina.

Temporizador. - Unidad interna de un procesador que lleva una cuenta que sirve para secuenciar las operaciones internas del circuito o establecer tiempos de espera para procesos.

TMOS. - Arreglo de transistores MOSFETS de potencia

TTL. - Tecnología de fabricación de circuitos lógicos
Transistor-transistor lógico.

BIBLIOGRAFIA

BIBLIOGRAFIA

Manual técnico
Microcontroller Databook
National Semiconductor Co.

Manual técnico
Interface Databook
National Semiconductor Co.

Manual técnico
Memory Databook
National Semiconductor Co.

Manual técnico
General Purpose Linear Devices 1989
National Semiconductor Co.

Manual técnico
CMOS Logic
National Semiconductor Co.

Manual técnico
Power MOSFETs transistor data
Motorola Inc.

Hall, Douglas V.
Microprocessors and Digital Systems
Segunda Edición
1983, Mc. Graw Hill, Singapore

Cannon, Don L.
Fundamentals of Microcomputer Design
1983, Texas Instruments, Dallas, Texas.

Frear, John
Systems Design with Advanced Microprocessors
1987, Howard W. Sams & Company, Inglaterra