

881217

UNIVERSIDAD ANAHUAC

**ESCUELA DE INGENIERIA
INCORPORADA A LA U.N.A.M.**

*11
2ej*



**DISEÑO Y CONSTRUCCION DE UN RELOJ MAESTRO ELECTRONICO,
BASADO EN EL MICROCONTROLADOR 8031**

T E S I S
QUE PARA OBTENER EL TITULO DE:
INGENIERO MECANICO ELECTRICISTA
P R E S E N T A :
ISABEL JARQUE URIBE

MEXICO, D. F.,

TESIS CON
FALLA LE ORIGEN

1986



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE

	PAGINA
INTRODUCCION	1
OBJETIVO	3
CAPITULO 1. DESCRIPCION DE LAS SEÑALES PROPORCIONADAS POR EL RELOJ	4
CAPITULO 2. DESCRIPCION GENERAL DEL RELOJ	11
2.1 Microcomputador	11
2.1.1 Necesidades	12
2.1.2 Selección del Microcomputador	12
2.2 Diagrama a Bloques	13
2.2.1 Microcontrolador 8031	13
Unidad Central de Proceso	15
Espacios de Memoria	17
Puertos de Entrada/Salida	18
Funciones Especiales	18
Temporización	19
Características Principales	20
2.2.2 Memoria	21
Memoria de Programa	21
Memoria de Datos	21
2.2.3 Expansión de Entradas/Salidas	22
2.2.4 Interfaces	22
2.2.5 Teclado y "Displays"	22
Teclado	23
"Displays"	23

2.2.6	Circuito de Alimentación	23
CAPITULO 3.	DISEÑO DE LOS CIRCUITOS	24
3.1	Microcontrolador 8031	24
3.1.1	Inicialización y Restablecimiento del 8031	24
3.1.2	Oscilador y Circuito Temporizador ..	24
3.1.3	Oscilador Externo	26
3.1.4	Señales de Control	26
3.1.5	Acceso a la Memoria Externa	27
3.2	Mapa de Memoria Externa	29
3.3	Memoria de Programa	31
3.4	Memoria de Datos	31
3.5	Puertos de Entrada/Salida	33
3.5.1	Descripción del 8255	33
3.5.2	Interfaces	34
3.6	Interfaz con el Exterior	38
3.6.1	Teclado	38
3.6.2	"Display"	40
3.6.3	Descripción del 8279	41
Supervisión del Teclado	43	
Supervisión del "Display"	44	
"Display" B	44	
"Display" A	45	
CAPITULO 4.	ESCRITURA DE LOS PROGRAMAS	47
4.1	Programa Principal	47
4.2	Programa Reloj	48
4.3	Programa Pulsos	53

4.3.1 Generación de las Salidas	
1, 2 y 3	53
4.3.2 Generación de las Salidas	
4, 5, 6 y 8	55
4.3.3 Generación de las Salidas	
7, 9 y 10	55
4.4 Programa Mantenimiento	58
CONCLUSIONES	61
GLOSARIO	63
BIBLIOGRAFIA	64
APENDICE A	
Listado del Programa Documentado	65
APENDICE B	
Características de los Circuitos Integrados ..	86
APENDICE C	
Costo del Prototipo	94
APENDICE D	
Diagrama Mecánico del Gabinete	97

INTRODUCCION.

El objetivo fundamental de la Compañía Teléfonos de México, es dar, mantener funcionando y extender al servicio telefónico en nuestro país. Para llevar a cabo ésto cuenta con diversas instalaciones y equipos.

Entre los equipos más importantes, se encuentran las centrales de conmutación automática las cuales requieren de distintos relojes para su funcionamiento. Estos relojes tienen como propósito la generación y el envío de señales para controlar diversos dispositivos de la central, equipo de medición de tráfico, la operación de los contadores en las mesas de operadora de larga distancia y el funcionamiento de los relojes checadores y de pared.

La operación incorrecta de estos relojes puede ocasionar diversos problemas, como son:

- las posiciones de operadora quedarían sin posibilidad de medir la duración de las llamadas.
- las centrales podrían bloquearse, al no liberar los órganos que permiten el establecimiento de una llamada.
- el personal de mantenimiento vería afectadas sus rutinas de trabajo, al tener que operar en forma manual los dispositivos de supervisión.
- las estadísticas de los medidores de tráfico no serían confiables.

Debido a que dichos relojes fueron diseñados hace muchos años y su operación es básicamente mecánica, presentan fallas continuamente, tomando su reparación de quince a treinta días debido a la falta de disponibilidad o carencia de refacciones.

Al final de este trabajo se incluye un Glosario, en donde se describe el significado de los términos utilizados en inglés, los cuales se encuentran entre comillas a lo largo de toda la tesis.

OBJETIVO

Debido a la problemática expuesta en la Introducción, el presente trabajo tiene como objetivo: diseñar y construir un Reloj Maestro Electrónico que sustituya a los diferentes tipos de relojes utilizados en las centrales, garantizando de esta forma un funcionamiento confiable, además de incorporar tecnología más acorde a la planta telefónica actual.

El Reloj generará quince señales para cubrir las diferentes funciones de los relojes electromecánicos. Además tendrá un teclado y "displays" para poder modificar fácilmente algunos parámetros de operación.

CAPITULO I. DESCRIPCION DE LAS SEÑALES PROPORCIONADAS POR EL RELOJ.

El Reloj Maestro Electronico (RME) genera quince señales de salida, las cuales se utilizan en tres tipos de centrales llamadas AGF (Central local automática con selectores rotatorios), ARF (Central local automática con selectores de coordenadas) y ARM (Central de tránsito automática con selectores de coordenadas). Estas centrales son de conmutación automática y marca Ericsson, pero tienen diferente tecnología; además de la tensión con la que operan siendo de -24 V para AGF y -48 V para ARF y ARM.

Las salidas 1, 2 y 3 se utilizan para equipo de medición de tráfico. Las salidas 4, 4a, 5, 5a, 7, 10 y 10a se utilizan para el control de diversos dispositivos en la central. Las salidas 6, 6a, y 9 se utilizan para los conmutadores manuales. Las salidas 8 y 8a se utilizan para alimentar los relojes checadores y de pared.

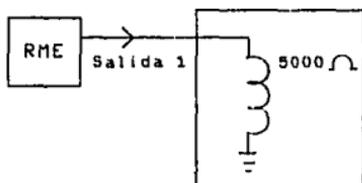
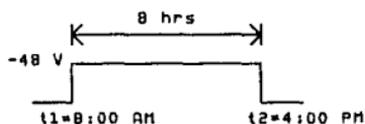
En los diagramas que se presentan en este Capítulo, el símbolo de tierra corresponde a 0 V y se denomina tierra telefónica, y batería se le denomina a -48 V.

A continuación se muestra una tabla donde se indican las principales características de las señales generadas por el RME. Posteriormente se describe cada señal.

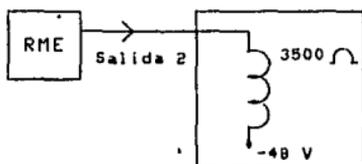
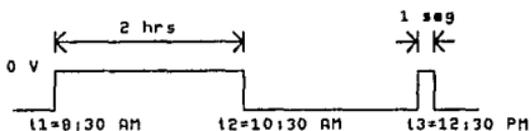
Salida	Tensión de Salida (V)	Relevador que alimenta (ohms)	Período
1	-48	5000	24 hrs
2	0	3500	24 hrs
3	0	180	24 hrs
4	0	400	5 seg
4a	0	400	5 seg
5	0	2400	1 seg
5a	0	2400	1 seg
6	0	1000	10 seg
6a	0	1000	10 seg
7	-48	500	1 min
8	-48	400	2 min
8a	-48	2000	2 min
9	0	2600	2 seg
10	-48	-	5.12 seg
10a	-48	-	0.64 seg

Características de las Señales

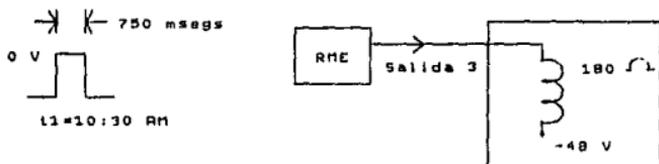
Salida 1. Esta señal se proporciona de lunes a viernes; sábado, domingo y días festivos no. Además t1 y t2 son programables. Se utiliza para equipo de medición de tráfico.



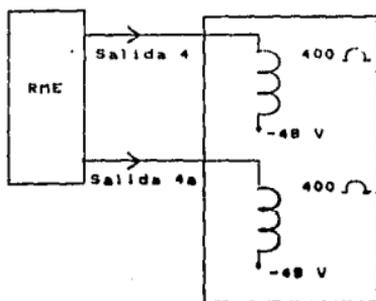
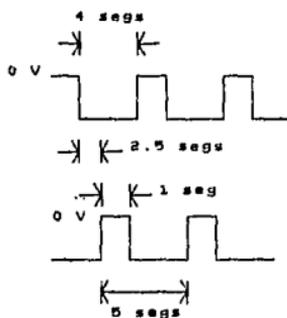
Salida 2. Esta señal se proporciona de lunes a viernes; sábado, domingo y días festivos no. Además t1,t2 y t3 son programables. Se utiliza para equipo de medición de tráfico.



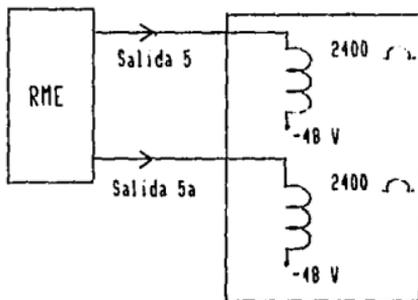
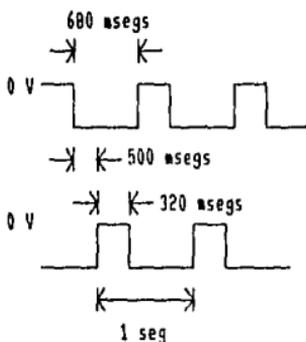
Salida 3. Esta señal se proporciona de lunes a jueves; de viernes a domingo y días festivos no. Además t1 es programable. Se utiliza para equipo de medición de tráfico.



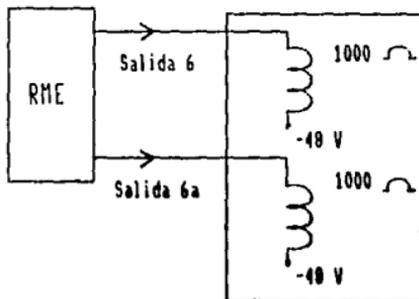
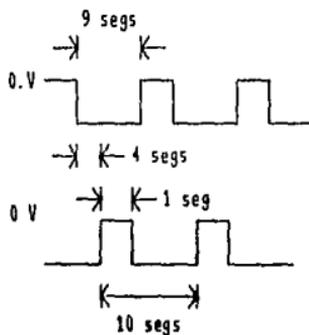
Salida 4. Como se muestra a continuación, esta salida requiere de dos señales. Se proporciona las 24 horas. Se utiliza para el control de dispositivos de la central.



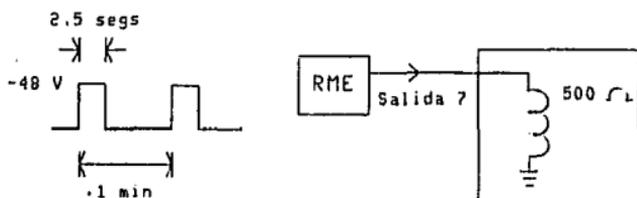
Salida 5. Como se muestra a continuación, esta salida requiere de dos señales. Se proporciona las 24 horas. Se utiliza para el control de dispositivos de la central.



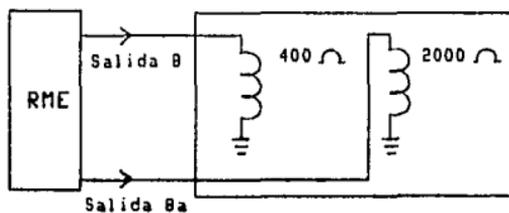
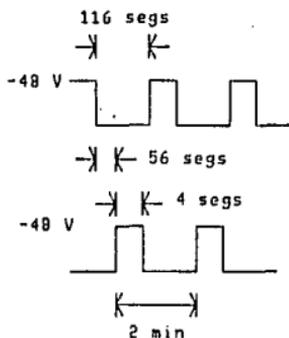
Salida 6. Como se muestra a continuación, esta salida requiere de dos señales. Se proporciona las 24 horas. Se utiliza para el avance de los contadores en las mesas de operadora.



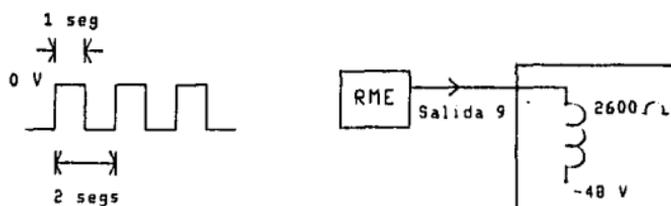
Salida 7. Esta señal se proporciona las 24 horas. Se utiliza para el control de dispositivos de la central.



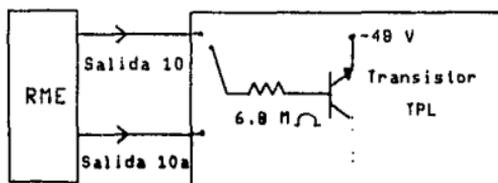
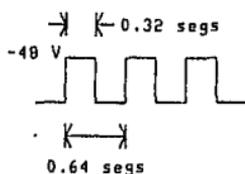
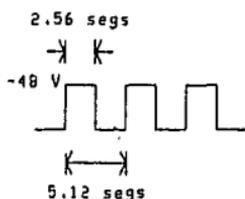
Salida 8. Como se muestra a continuación, esta salida requiere de dos señales. Se proporciona las 24 horas. Se utiliza para alimentar relojes checadores y de pared



Salida 9. Esta señal se proporciona las 24 horas. Se utiliza para el avance de los contadores en las mesas de operadora.



Salida 10. Como se muestra a continuación, esta salida requiere de dos señales. Se proporciona las 24 horas. Se utiliza para los limitadores de tiempo de conversación de los teléfonos públicos.



CAPITULO 2. DESCRIPCION GENERAL DEL RELOJ.

2.1 MICROCOMPUTADOR.

Un microprocesador es un dispositivo de propósito general que puede llevar a cabo casi cualquier tarea si cuenta con suficientes circuitos externos de soporte y tiempo de procesamiento. Hay ciertas características de diseño que los hace más apropiados para ciertas aplicaciones. Se pueden considerar dos propósitos principales hacia los que están orientados: para procesamiento electrónico de datos, que se refiere a procesos que requieren operaciones aritméticas extensas, y para control. Un microprocesador con los circuitos externos de soporte necesarios, forma un sistema de microcomputadora.

Existen varios tipos y tamaños de microcomputadoras. Varían desde un microprocesador, el cual no puede funcionar sin circuitos externos de soporte, hasta un sistema completo de microcomputadora con memoria interna y diferentes periféricos disponibles. En el término medio se encuentran las microcomputadoras con una cantidad moderada de memoria y circuitos de interfaces todo en una sola tarjeta, y las microcomputadoras en un solo circuito integrado que casi no requieren de circuitos externos de soporte.

Se deben tomar en cuenta varios factores para seleccionar el procesador adecuado, entre estos se encuentran: requerimientos

de alimentación, velocidad, disponibilidad del "hardware" existente, compatibilidad con otros sistemas, tecnología de fabricación, posibilidad de expansión, longitud de palabra y precio. En cuanto a "software" es importante considerar la experiencia que se tiene en el "software" a utilizar y la disponibilidad de un sistema de desarrollo adecuado para poder ensamblar y depurar los programas, y de esta forma poder detectar y corregir errores en el código o en la lógica de la programación. El sistema de desarrollo también sirve para probar el "hardware" por medio de un emulador que se conecta al circuito, permitiendo la prueba de todo el sistema como si el procesador realmente estuviera funcionando aunque todavía no se haya conectado.

2.1.1 Necesidades.

Como ya se explicó en el Capítulo anterior, el Reloj debe entregar quince señales diferentes, de las cuales algunas dependen de ciertas variables programables, como son la hora y el día de la semana y si éste es o no festivo. Es por esto que existe la necesidad de llevar un calendario con la hora, la fecha y los días festivos. También es necesario que exista una comunicación con el mundo exterior para poder proporcionar los datos de las variables programables.

2.1.2 Selección del Microcomputador.

Debido a las necesidades del sistema se decidió utilizar el 8031, el cual es un microcomputador en un solo circuito integrado

orientado al control (microcontrolador) pero que también es eficiente procesando datos. Requiere de circuitos externos de soporte pero su "hardware" interno es bastante poderoso, ya que cuenta con 128 "bytes" de memoria de datos interna, 4 puertos de entrada/salida, 2 temporizadores/contadores y además su memoria externa se puede expandir hasta 128 K-bytes. Su "software" ofrece muchas facilidades, como es su gran capacidad para ejecutar operaciones lógicas y aritméticas con "bits" y con "bytes", además tiene 5 métodos de direccionamiento, una profundidad del "stack" de hasta 128 "bytes", 4 bancos de 8 registros y otras ventajas. Un factor muy importante en la selección del microcomputador fue el hecho de contar con el sistema de desarrollo adecuado. Más adelante se describirán con mayor detalle las características del 8031.

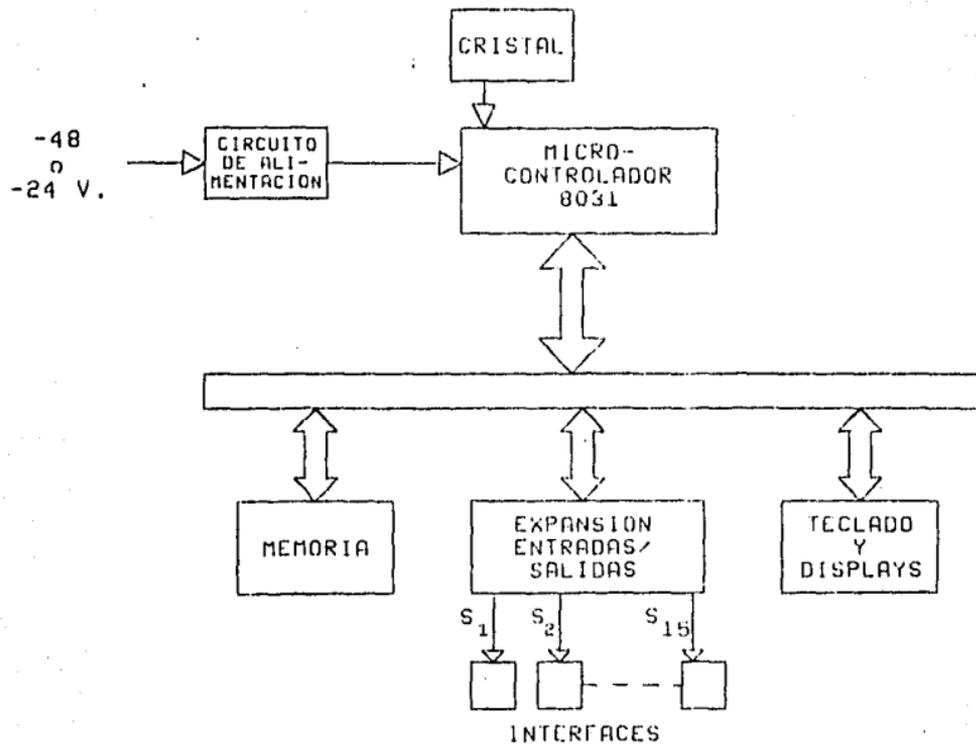
2.2 DIAGRAMA A BLOQUES.

En la figura 2.1 se representa un diagrama con los bloques principales que forman al Reloj. A continuación se describe cada bloque.

2.2.1 Microcontrolador 8031.

Es un microcomputador en un solo circuito integrado orientado para aplicaciones de control. Es de 8 "bits" y es fabricado por Intel. Carece de memoria de programa interna pero posee memoria de datos interna y líneas de entrada/salida. A continuación se describen las principales características de su arquitectura.

DIAGRAMA A BLOQUES



- 14 -

FIGURA 2.1

En la figura 2.2 se muestra un diagrama simplificado de la organización general de la arquitectura del 8031.

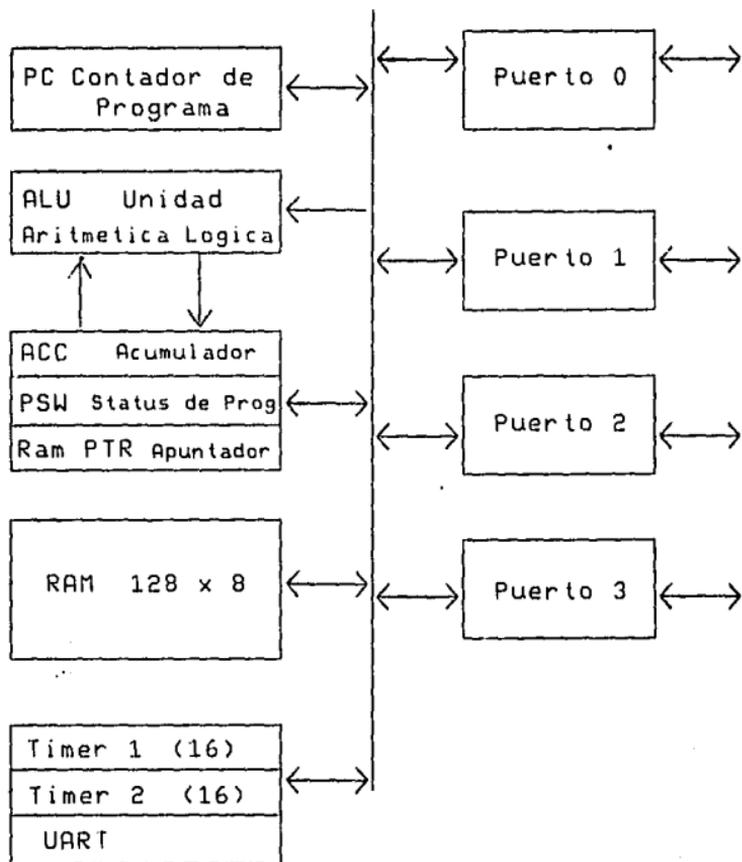
El microcontrolador combina el CPU, la memoria, los puertos de entrada/salida y los elementos necesarios para las funciones periféricas. Todos se comunican a través de un "bus" de datos de 8 "bits", el cual está en contacto con el mundo exterior a través de los puertos, que también se utilizan para la expansión de memoria o de entradas/ salidas.

Unidad Central de Proceso.

Sus elementos principales son una unidad aritmética lógica de 8 "bits" y los registros asociados a ella. Puede desarrollar funciones lógicas y aritméticas en variables de 8 "bits". Puede llevar a cabo un total de 51 operaciones diferentes que mueven y manipulan 3 tipos de datos: de 1 "bit" (booleano), de 8 "bits" ("byte") y de 16 "bits" (dirección).

Hay 11 formas de direccionamiento, 7 para datos y 4 para control de secuencia de programa. El número total de instrucciones utilizando las combinaciones de operación y direccionamiento es de 111, las cuales se clasifican en 5 grupos:

- operaciones aritméticas
- operaciones lógicas de 1 "byte"
- instrucciones de transferencia de datos
- manipulación de variables booleanas
- instrucciones para control de máquina y de programa



Arquitectura del 8031

Figura 2.2

Tiene un grupo de registros para funciones especiales que incluye al acumulador, registros de estados, registros de puertos de entrada/ salida, registros de los temporizadores y el puerto en serie y registros para el control de interrupciones y apuntadores de la memoria de datos y de programa externa.

Espacios de Memoria.

El 8031 opera con espacios de memoria de datos y de programa completamente separados. Posee 256 "bytes" de memoria de datos interna y puede direccionar 64 K-bytes de memoria de datos externa. Carece de memoria de programa interna pero puede direccionar 64 K-bytes de memoria de programa externa. Cada memoria se puede añadir independientemente utilizando el mismo "bus" de datos y direcciones pero con diferentes señales de control. Un contador de programa de 16 "bits" y un apuntador de datos también de 16 "bits" controlan el direccionamiento externo de las memorias de datos y de programa.

La memoria de datos interna se direcciona independientemente de la externa. La memoria interna se divide en dos partes: 128 "bytes" se utilizan como localidades para datos (dirección 0 a 127) y los restantes (dirección 128 a 255) se utilizan como registros para funciones especiales. Los primeros 32 "bytes" (dirección 0 a 31) están organizados como 4 bancos de 8 registros, los cuales se pueden utilizar como registros de trabajo para propósito general. También se puede generar un "stack" para almacenar datos con una longitud de hasta 128 "bytes", que serán los correspondientes a la dirección 0 a 127.

Estos "bytes" se señalan por medio de un registro apuntador de "stack" de 8 "bits".

Puertos de Entrada/Salida.

Tiene 4 puertos de entrada/salida P0, P1, P2 y P3 que se pueden utilizar como puertos en paralelo de 8 "bits" o bien se puede seleccionar cada línea individualmente como entrada o como salida proporcionando 32 líneas independientes.

Cuando se utiliza memoria de datos y de programa externa, las direcciones y los datos se transmiten a través de los puertos de entrada/salida 0 y 2. Los datos que entran y salen y los ocho "bits" bajos de la dirección se multiplexan y se envían a través del puerto 0. Los ocho "bits" altos de la dirección se envían a través del puerto 2.

El puerto 3 se utiliza para funciones especiales. Dos líneas sirven para recibir y transmitir datos, dos para la entrada de interrupciones, dos para las entradas a los temporizadores/contadores y las últimas dos proporcionan las señales de lectura y escritura para las memorias de datos o de programa externas. De cualquier forma si alguna de estas líneas no se utiliza para la función correspondiente, está disponible para funcionar como entrada o salida, al igual que las ocho líneas del puerto 1.

Funciones Especiales.

El 8031 tiene dos temporizadores/contadores de 16 "bits" que

se pueden configurar en diferentes modos de operación, cada uno tiene un "byte" alto y un "byte" bajo los cuales se pueden programar independientemente, ya sea como contadores, temporizadores o prescalares. Cada contador puede ser controlado por un reloj externo aplicado a través de las líneas de entrada del puerto 3. También posee un puerto en serie de alta velocidad y operación duplex, el cual puede ser programado para funcionar en cuatro modos básicos.

Tiene capacidad y control para interrupciones, lo cual permite monitorear señales en tiempo real sin molestar al CPU. Tiene cinco fuentes de interrupciones disponibles:

- 1 del puerto en serie cuando se ha completado una recepción o transmisión
- 2 de los temporizadores/contadores
- 2 de las líneas de interrupción externa del puerto 3 cada interrupción causa un salto a una dirección correspondiente en la memoria de programa y así se ejecuta la rutina de servicio apropiada.

Temporización.

El reloj interno del 8031 puede ser controlado por un cristal externo con una frecuencia desde 1.2 hasta 12 Mhz. Conectando el cristal entre las líneas XTAL1 y XTAL2 se produce la retroalimentación necesaria para la oscilación. El oscilador maneja al generador de reloj interno, el cual proporciona las señales de reloj en el integrado. Utilizando un cristal de 12

Mhz el ciclo de instrucción es de 1 us y la mayoría de las instrucciones se ejecutan ya sea en 1 o en 2 us, a excepción de la multiplicación y división que se ejecutan en 4 us.

Características Principales.

El 8031 se presenta en un circuito integrado de 40 terminales, las cuales se describen a continuación:

Terminales	Funciones
P0-0 a P0-7	Puerto 0 Bidireccional
P1-0 a P1-7	Puerto 1 Bidireccional
P2-0 a P2-7	Puerto 2 Bidireccional
P3-0 a P3-7	Puerto 3 Bidireccional
AD0 a AD7	Direcciones o Datos Multiplexados
A8 a A15	Direcciones para la Memoria Externa
RXD	Recepción de Datos en Serie
TXD	Transmisión de Datos en Serie
INT0, INT1	Interrupciones Externas
T0, T1	Entradas a los Contadores
WR	Señal de Escritura
RD	Señal de Lectura
RST	Entrada del "Reset"
ALE	Señal para habilitar el Almacenamiento de las Direcciones "Address Latch Enable"
PSEN	Señal para habilitar la Salida de Instrucciones de la Memoria de Programa Externa "Program Store Enable"

EA	Señal de entrada que indica que la Memoria de Programa es Externa
XTAL1, XTAL2	Terminales para la Temporización del Oscilador
Vcc, Vss	Entradas para la Fuente de Alimentación

Los requerimientos de alimentación son: para Vcc, +5 V +5%; para Vss, 0 V y una corriente de alimentación de 150 mA. Su rango de temperatura es de 0 C a 70 C.

2.2.2. Memoria.

Esta se divide en dos partes: memoria de datos y de programa, las cuales se describen a continuación.

Memoria de Programa.

En esta memoria se almacena el programa, o sea la lista de instrucciones que se van a ejecutar. La longitud del programa es de 1951 "bytes", por lo que se utiliza una memoria EPROM 2716 de 2 Kbytes. Esta memoria está organizada en forma de 2048 palabras de 8 "bits". Es una memoria ROM que puede ser programada y borrada. Para borrarla se utiliza luz ultravioleta y su programación se lleva acabo eléctricamente.

Memoria de Datos.

En esta memoria se almacenan los datos que se van a procesar. El 8031 tiene 128 "bytes" de memoria interna para datos, pero como el número de localidades que se necesitan para

registros temporales, contadores, variables programables y "stack" es mayor; es necesario utilizar memoria externa. Se utiliza una memoria RAM estática 2114 de 1 K x 4 "bits". Esta memoria está organizada en 1024 palabras de 4 "bits" que sería equivalente a 526 palabras de 8 "bits" si se almacena en dos palabras de 4 "bits", la información de cada "byte".

2.2.3. Expansión de Entradas/Salidas.

Debido a que el número de señales que se deben entregar es mayor que el número de entradas/salidas que quedan disponibles en el microcontrolador, es necesario utilizar un 8255. Este consiste en una interfaz programable para periféricos, tiene 24 líneas de entrada/ salida programables de propósito general. Por medio del programa se le envía la información necesaria para escribir los datos que se desean en sus puertos.

2.2.4. Interfaces.

Cada salida del 8255 se conecta a una interfaz apropiada por medio de la cual alimenta al relevador correspondiente.

2.2.5. Teclado y "Displays".

Para comunicarse con el mundo exterior se utilizan el teclado y los "displays". La entrada de datos es a través del teclado y la salida de datos es a través de los "displays". Ambos son controlados por medio de un 8279, el cual consiste en una interfaz programable para teclado y "display". Por medio del

programa se le envían los comandos necesarios para comunicarse con el teclado y los "displays".

Teclado.

Se utiliza un teclado de 4 x 5, a través del cual se proporcionan los comandos requeridos, ya sea para preguntar los valores de las variables o para programarlas. Todas las variables son decimales y consisten en la hora y la fecha, los días festivos y las horas programables de las señales.

"Displays".

Se utilizan dos "displays" de 6 dígitos para una indicación constante de la hora y la fecha. Además se utiliza un tercer conjunto de 6 "displays" para poder leer la información de entrada y salida que se proporciona utilizando los comandos del teclado.

2.2.6. Circuito de Alimentación.

Este circuito se alimenta de -48 V o -24 V según el tipo de central en que se encuentre ubicado el Reloj. Proporciona una tensión de +5 V +5% y una corriente de hasta 1.25 A. El diseño de esta fuente no se incluye en el desarrollo de este trabajo, ya que fue proporcionada por el Centro de Investigación y Desarrollo de Teléfonos de México.

CAPITULO 3. DISEÑO DE LOS CIRCUITOS.

Al final de la tesis se encuentra el Apéndice B, en donde se incluyen las principales características de los integrados más importantes que se utilizaron.

3.1 MICROCONTROLADOR 8031

En el diagrama 3.1 se puede observar el circuito formado por el microcontrolador y sus periféricos, así como la memoria de programa y de datos.

3.1.1 Inicialización y Restablecimiento del 8031.

La inicialización del 8031 se lleva a cabo con la activación de la terminal RST. Para restablecer el procesador esta terminal debe estar en alto durante 2 μ s aproximadamente. La primera vez que se enciende se debe mantener en alto durante 1 ms para permitir que se estabilice el oscilador interno.

3.1.2 Oscilador y Circuito Temporizador.

El 8031 necesita una frecuencia de referencia externa, la cual puede ser un cristal de cuarzo. La terminal XTAL2 es la salida de un amplificador de alta ganancia, mientras que XTAL1 es la entrada. Un cristal conectado entre XTAL1 y XTAL2 proporciona la retroalimentación y el corrimiento de fase necesario para la oscilación.

Se utiliza un cristal de 12 Mhz, el cual se conecta entre las terminales 18 y 19 del 8031, que corresponden a XTAL1 y XTAL2 respectivamente.

3.1.3 Oscilador Externo.

Como base de tiempo externa se utiliza un circuito que proporciona un pulso cada 10 msecs. Esta señal se conecta a la terminal del 8031 que corresponde a la entrada del contador 0. Este contador se programa para generar una interrupción interna cada vez que cuente dos eventos, o sea que cada 20 msecs el programa recibirá una interrupción.

3.1.4 Señales de Control.

El 8031 tiene cuatro señales de control para acceder a la memoria externa, las cuales se describen a continuación:

- "ADDRESS LATCH ENABLE" (ALE). Esta señal es proporcionada por el 8031 para permitir el almacenamiento de una dirección en un registro temporal externo.
- "PROGRAM STORE ENABLE" (PSEN). Esta señal la proporciona el 8031 durante el ciclo de lectura de la memoria de programa para permitir la entrada de las instrucciones al procesador (8031).
- "WRITE" (WR). Es la señal de escritura generada por el puerto 3 del 8031.
- "READ" (RD). Es la señal de lectura generada por el puerto 3 del 8031.

Estas cuatro señales se conectan a través de un 74LS367

antes de conectarse a los diferentes dispositivos de memoria para aislarlas del procesador y aumentar su capacidad de corriente.

Para acceder la memoria externa, el 8031 emite el "byte" alto de la dirección en el puerto 2 y el "byte" bajo en el puerto 0. El puerto 3 automáticamente genera las señales de lectura y escritura para habilitar un dispositivo de memoria de datos externo hacia el puerto 0 y viceversa. Al final del ciclo de lectura o escritura el puerto 0 es automáticamente reprogramado a su estado de alta impedancia y el puerto 2 regresa al estado que tenía antes de que se iniciara el ciclo.

3.1.5 Acceso a la Memoria Externa.

Como se puede observar en en el diagrama 3.1, las ocho terminales del puerto 0 y las ocho del puerto 2, se conectan respectivamente a un 74LS373. Este consiste en un dispositivo de almacenamiento temporal que guarda las direcciones.

Cuando su terminal 11 (G) está en alto permite el paso de las direcciones que emite el procesador en los puertos 0 y 2 hacia los diferentes dispositivos de memoria. Cuando G está en bajo, las salidas regresan al estado que tenían anteriormente. Esta terminal se conecta a la señal ALE para permitir así el paso de las direcciones cuando sea necesario. Esto se puede observar en la figura 3.1.

Las ocho terminales del puerto 0 se conectan también a un 8286 que es un "bus" bidireccional a través del cual se envían o reciben los datos que provienen de los diferentes dispositivos de

memoria externa y se reciben las instrucciones de la memoria externa de programa.

El 8286 funciona así: la terminal 11 (T) es una señal de entrada que se utiliza para controlar la dirección de la transmisión, cuando está en alto configura B0-B7 como salidas y A0-A7 como entradas. Cuando T está en bajo configura A0-A7 como salidas y B0-B7 como entradas. La terminal 9 (OE) es una señal de control que habilita al integrado.

El 8286 se utiliza en los siguientes casos:

- 1) Leer datos de memoria externa
- 2) Escribir datos en la memoria externa
- 3) Leer las instrucciones de la memoria externa de programa.

El estado de las señales de control para los tres casos debe ser de la siguiente forma:

	8031			8286		
caso	PSEN	WR	RD	T	OE	
1	H	H	L	H	L	
2	H	L	H	L	L	
3	L	H	H	H	L	

Para que T cumpla con los estados necesarios se conecta a la señal WR del 8031, la cual presenta los estados que se requieren. Para que OE esté en un nivel bajo en los tres casos mencionados, se conecta a una compuerta "AND" de tres entradas, las cuales son

PSEN, WR y RD. Como se puede observar siempre una de las tres estará en un nivel bajo cumpliendo así con los requerimientos.

En la figura 3.1 se muestra un diagrama de tiempos en el que se representan los estados de las señales de control para cada caso.

3.2 MAPA DE MEMORIA EXTERNA.

El 8031 puede direccionar hasta 64K de memoria externa, que divididos entre ocho equivalen a ocho bloques de 8K. Para separar los bloques de memoria se utiliza un 74LS138 que es un decodificador de 3 a 8, así se obtienen 8 bloques de hasta 8K cada uno, de los cuales se utilizarán cuatro. Como entradas al decodificador se utilizan los tres "bits" más significativos del "byte" alto de la dirección o sea A13, A14 y A15, ya que éstos cambian de estado cada 8K. A continuación se muestra una tabla con los estados que presentan los "bits" de dirección cuando se habilita cada bloque de memoria.

A15	A14	A13	A12	a	A0	BLOQUE
0	0	0		X		MEMORIA DE PROGRAMA
0	0	1		X		MEMORIA DE DATOS
0	1	0		X		PUERTOS DE ENTRADA/SALIDA
0	1	1		X		INTERFAZ PARA TECLADO Y DISPLAY
1	0	0		X		---
1	0	1		X		---
1	1	0		X		---
1	1	1		X		---

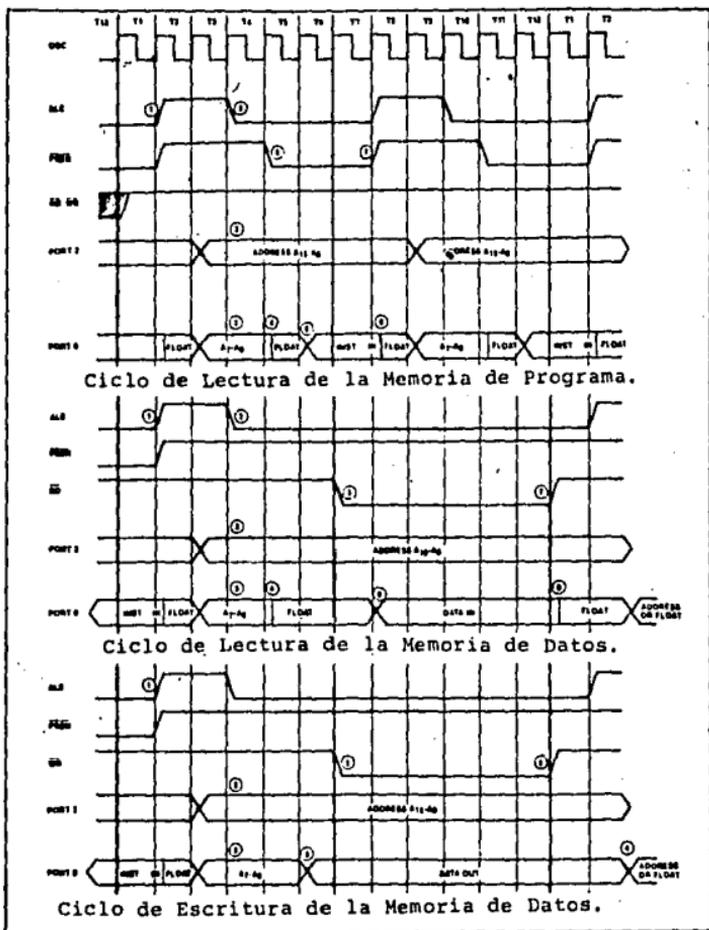


Diagrama de Tiempos
Figura 3.1

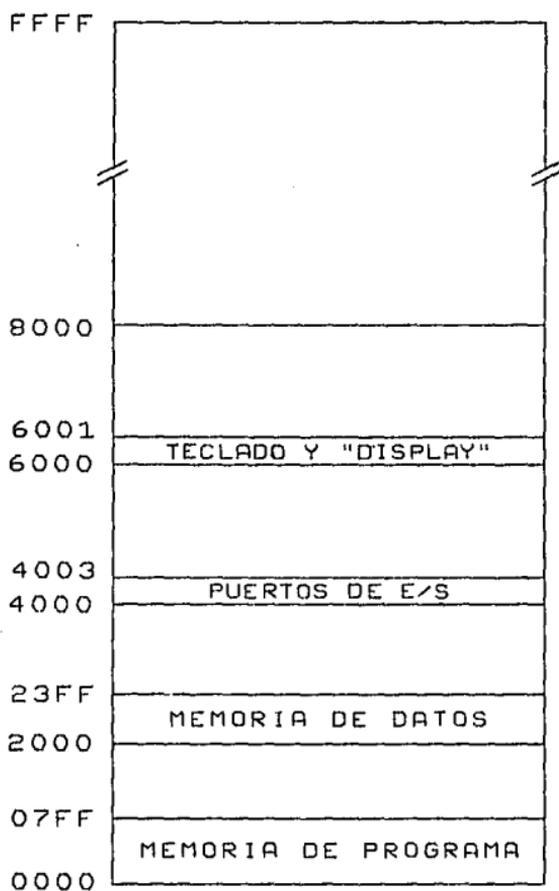
En la figura 3.2 se muestra un mapa de memoria donde se ilustran las localidades que ocupan los diferentes bloques de memoria externa.

3.3 MEMORIA DE PROGRAMA.

Se utiliza una memoria EPROM 2716 de 2K x 8 "bits". La terminal 18 que corresponde a "chip enable" se conecta a la terminal 15 del decodificador 74LS138, así se habilita cuando la dirección está entre 0000 y 07FF. La terminal 20 que corresponde a "output enable" se conecta a la señal de PSEN, para habilitar la salida de las instrucciones a través del "bus" de datos. En las terminales de dirección se conectan las señales A0 a A10, de esta forma se direccionan 2 a la 11 o sea 2048 "bytes" que es la capacidad de la memoria.

3.4 MEMORIA DE DATOS.

Se utiliza una memoria RAM 2114 de 1K x 4 "bits". La terminal 8 que corresponde a "chip select" se conecta a la terminal 14 del decodificador 74LS138, así se habilita cuando la dirección está entre 2000 y 23FF. La terminal 10 que corresponde a "write enable" se conecta a la señal WR del 8031. Cuando se va a escribir en la memoria la señal WR está en un nivel bajo habilitando así la entrada de datos a ella. Cuando se va a leer la señal WR se encuentra en un nivel alto, habilitando la salida de datos. Tiene 10 "bits" de dirección, con los que se pueden direccionar 2 a la 10 o sea 1024 palabras de 4 "bits". Para trabajar con datos de 8 "bits" el programa ejecuta dos lecturas o



Mapa de Memoria

Figura 3.2

escrituras consecutivas, cada vez que accesa esta memoria.

3.5 PUERTOS DE ENTRADA/SALIDA.

El Reloj (RME) proporciona quince señales de salida diferentes que deben alimentar a distintos relevadores. Para llevar esto a cabo se utiliza un 8255, que consiste en una interfaz programable para periféricos, y además quince interfaces para conectar cada salida al relevador correspondiente.

3.5.1 Descripción del 8255.

Es un dispositivo de propósito general con entradas/salidas programables. Tiene 24 terminales que se pueden programar como entradas o salidas o distintas combinaciones de ambas. Estas terminales se consideran como tres puertos llamados A, B y C.

Tiene un "bus" bidireccional de 8 "bits" para conectarlo al sistema, a través del cual se reciben o transmiten datos dependiendo de las instrucciones que ejecuta el CPU. Las palabras de control y el status de información son transferidos a través de este "bus".

El 8255 se habilita con un nivel bajo en su terminal CS. Cuando la señal RD está en bajo permite al CPU leer información de alguno de sus puertos. Cuando la señal WR está en bajo permite al CPU escribir datos o palabras de control. Tiene también dos señales de entrada A0 y A1 que en conjunto con RD y WR controlan la selección de uno de los tres puertos o el

registro de la palabra de control. A0 y A1 se conectan a los "bits" menos significativos de la dirección.

Como se puede observar en el diagrama 3.2 la terminal 6 que corresponde a CS se conecta al tercer bloque de memoria o sea la salida 12 del decodificador 74LS138, por lo que el 8255 será habilitado con la dirección 4000.

Para direccionar los tres puertos las señales A0 y A1 deben estar de la siguiente forma:

A0	A1	REGISTRO SELECCIONADO	DIRECCION
0	0	PUERTO A	4000
0	1	PUERTO B	4001
1	0	PUERTO C	4002
1	1	PALABRA DE CONTROL	4003

En los tres puertos se puede leer o escribir, pero en la palabra de control solo se puede escribir. A través de ella se programan las diferentes configuraciones de entradas y salidas. En este caso los tres puertos se programan como salidas.

3.5.2 Interfaces.

Como se puede observar en el diagrama 3.2 cada salida del 8255 se conecta a través de un inversor, esto se lleva a cabo utilizando tres integrados MM14584B. Posteriormente cada salida ya invertida se conecta a una interfaz para alimentar al releevador que le corresponde. El motivo de invertir estas salidas es que las interfaces se activan con niveles bajos.

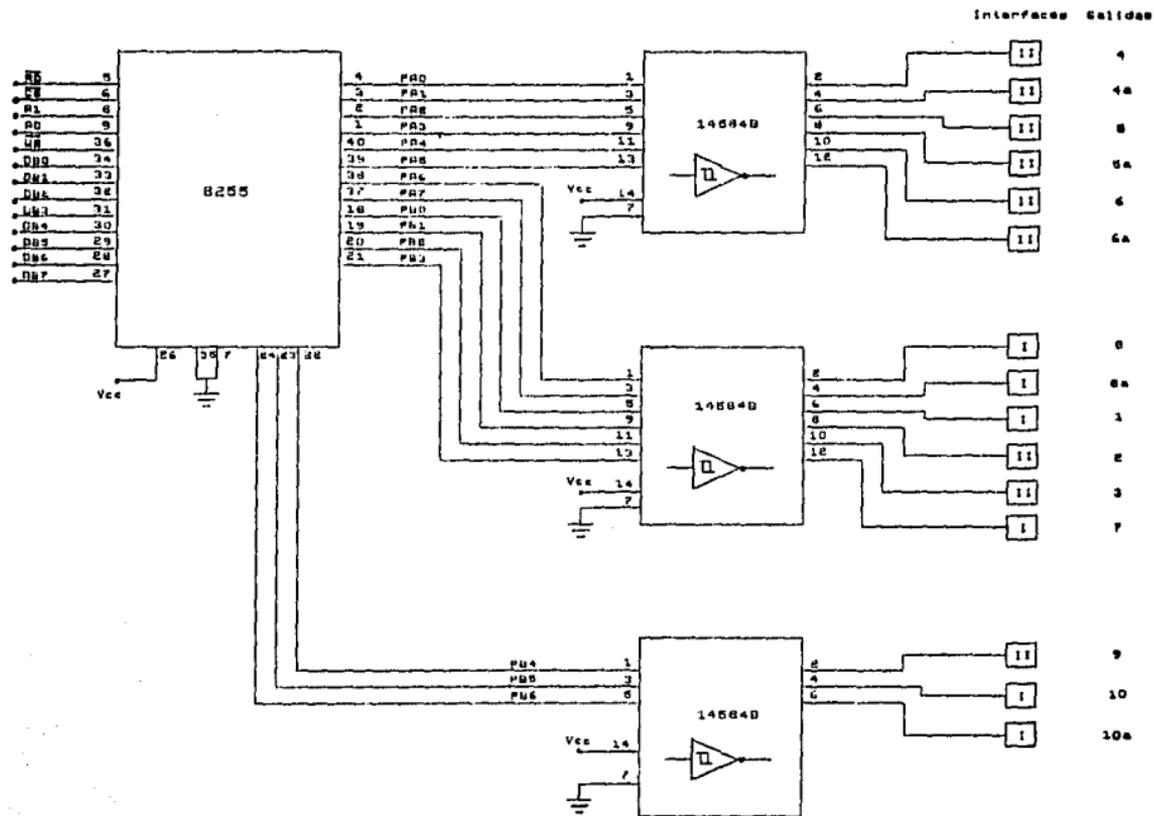


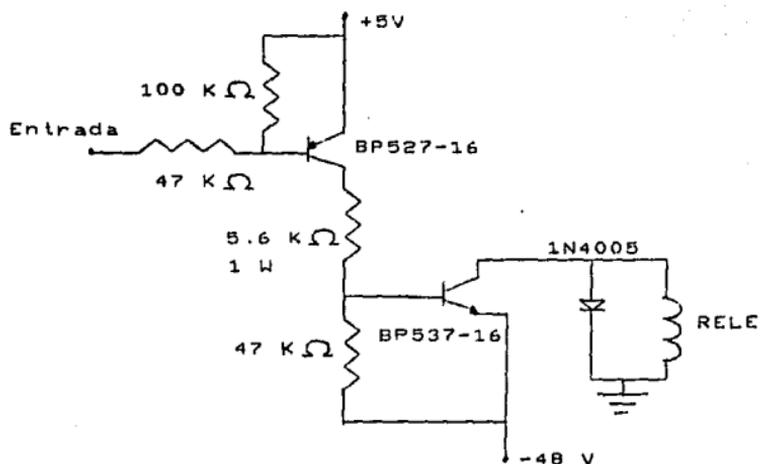
Diagrama 3.2

Hay dos configuraciones de interfaz diferentes, las cuales se muestran en el diagrama 3.3, a la primera se le denomina interfaz tipo I y a la segunda interfaz tipo II.

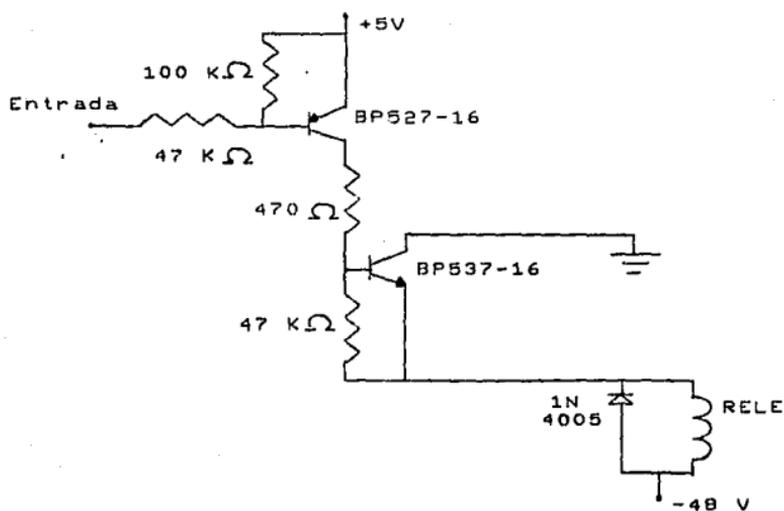
En la primera, el relevador se encuentra conectado a tierra y necesita una señal de -48 V para operar. Cuando en la entrada de la interfaz se presenta una tierra, el transistor BP527-16 se polariza directamente y conduce, permitiendo así el paso de corriente a la base del transistor BP537-16. El cual al ser activado permite el paso de la señal de -48 V a la terminal del relevador, para que éste opere.

En la segunda interfaz, el relevador se encuentra conectado a -48 V y necesita una señal de tierra para operar. El funcionamiento de esta interfaz es similar al de la anterior, pero en este caso el colector del BP537-16 está conectado a tierra, de forma que cuando se satura permite la conexión de la señal de tierra al relevador, para hacer posible su operación.

Los diferentes relevadores a alimentar varían desde 180 ohms hasta 5000 ohms que sería equivalente a un consumo de corriente a 48 V de 266 mA hasta 9.6 mA. Es por esto que se utilizan las mismas interfaces en todas las señales, con la única diferencia de que sean tipo I o tipo II ambas pudiendo entregar aproximadamente hasta 300 mA sin problema alguno.



Interfaz Tipo I



Interfaz Tipo II

Diagrama 3.3

3.6 INTERFAZ CON EL EXTERIOR.

Para poder leer o modificar el contenido de las variables programables, se utiliza un teclado, "displays" y un 8279, que consiste en un periférico programable para "display" y teclado.

En el diagrama 3.4 se puede observar el circuito formado por el 8279, el teclado y los "displays".

3.6.1 Teclado.

Se utiliza un teclado de 20 teclas distribuidas en 5 columnas por 4 renglones. Las variables programables son la hora, la fecha, los días festivos y las horas programables de algunas señales. Los datos se proporcionan por medio de diferentes comandos que se describen a continuación, también se muestra la distribución del teclado:

1	2	3	CAMB	ANT
4	5	6	LEER	POST
7	8	9	DF	DEL
O/BIS	F	H	HP	CR

H - Comando para proporcionar la hora al dispositivo cuando se inicializa o para modificarla en cualquier momento.

F - Comando para proporcionar la fecha al dispositivo cuando se inicializa o para modificarla en cualquier momento.

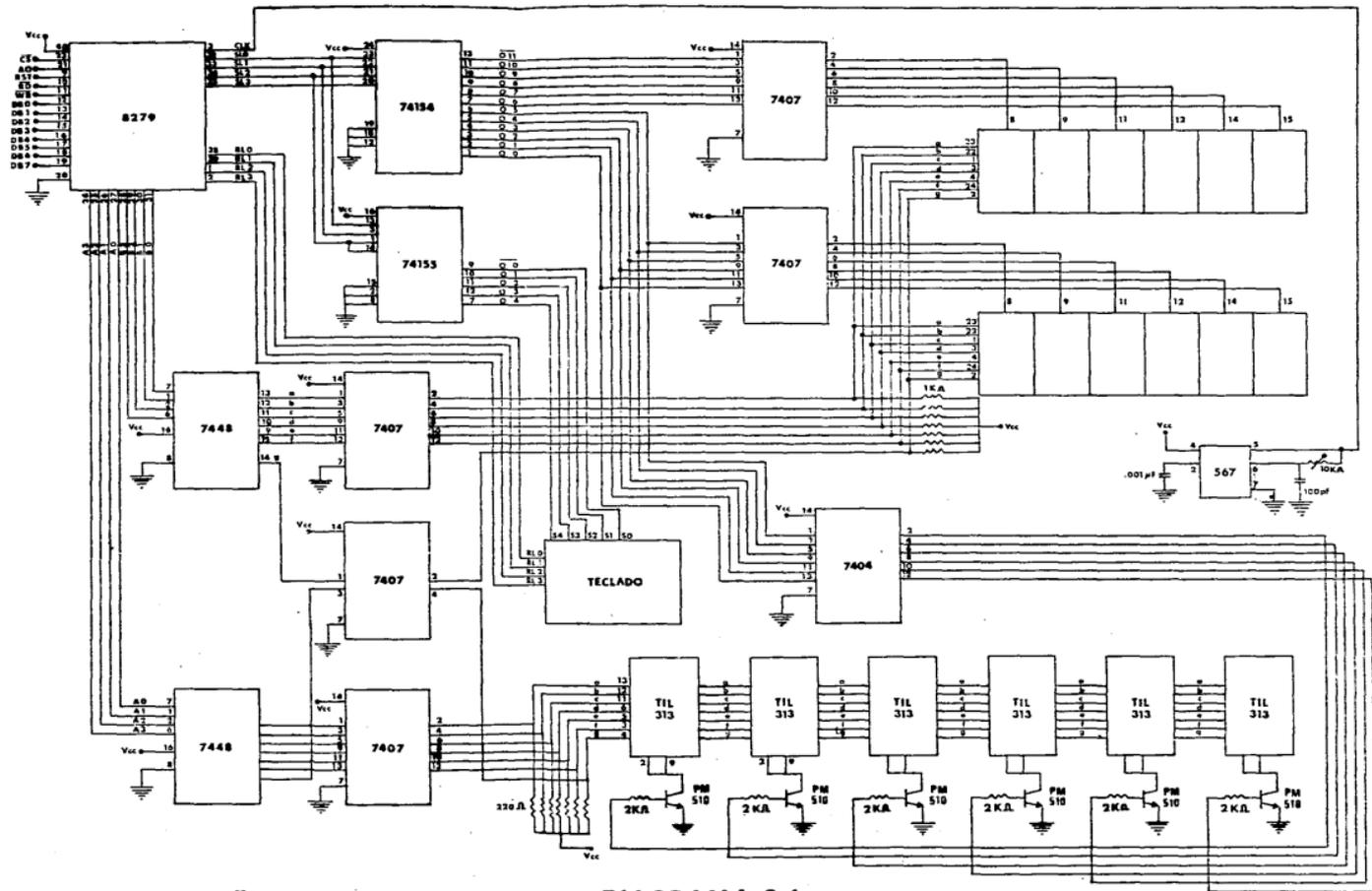


DIAGRAMA 3.4

- BIS - Comando para proporcionar información sobre año bisiesto, día festivo y día de la semana, cuando se inicializa el dispositivo. Estos tres comandos solo aceptan información de entrada, no se puede leer de ellos.
- LEER - Comando para leer la información de las variables, ya sea días festivos u horas programables.
- CAMB - Comando para modificar la información de las variables días festivos y horas programables.
- DF - Comando para acceder las localidades en donde se encuentran los datos sobre los días festivos.
- HP - Comando para acceder las localidades en donde se encuentran los datos sobre las horas programables.
- ANT - Comando para direccionar la variable anterior a la que se está leyendo o cambiando.
- POST - Comando para direccionar a la variable siguiente a la que se está leyendo o cambiando.
- DEL - Comando para cancelar el comando que se está llevando a cabo.
- CR - Sirve para concluir cada comando, al oprimir esta tecla se despliega la información que se quiere leer o guarda los nuevos datos que se están proporcionando.

3.6.2 "Display".

Se utilizan dos "displays" independientes, los cuales se describen a continuación:

- 1) Un "display" de 12 dígitos en los que se despliegan la hora y la fecha constantemente.

H H M M S S

H = horas
M = minutos
S = segundos

D D M M A A

D = día
M = mes
A = año

- 2) Un "display" de 6 dígitos para desplegar los datos de entrada y salida que se proporcionan a través del teclado.

3.6.3 Descripción del 8279.

Para que el procesador pueda recibir y enviar datos del exterior, se utiliza un 8279, el cual es un periférico programable que supervisa la entrada de datos a través de un teclado y la salida de datos a través de los "displays".

El 8279 se conecta directamente al "bus" del microcontrolador. Tiene varios comandos que se programan desde el CPU para que trabaje en el modo de operación deseado. Tiene una memoria FIFO de 8 caracteres para almacenar las posiciones de las teclas que se oprimen. También tiene una memoria RAM de 16 localidades para almacenar los datos de los "displays". Puede controlar dos "displays" independientes de hasta 16 dígitos cada uno. El CPU puede direccionar estas memorias para leer y escribir en los "displays" y para leer los comandos y datos que se introducen a través del teclado.

Para controlar la entrada y salida de datos de los diferentes registros y memorias se utilizan las siguientes señales:

CS - Señal que habilita al integrado

AO - "Bit" menos significativo de la dirección

RD - Señal de lectura

WR - Señal de escritura

El flujo de datos es habilitado por CS. El tipo de la información se determina por medio de AO. Si AO es un uno significa que la información será un comando, si es un cero significa que la información será un dato. Las señales RD y WR determinan la dirección del flujo de datos.

La terminal 22 que corresponde a CS se conecta a la terminal 13 del decodificador 74LS138, de esta forma se habilita al 8279 con la dirección 6000. La terminal 21 que corresponde a AO se conecta al "bit" menos significativo de la dirección. Las señales RD y WR se conectan a las del sistema.

La terminal 9 que corresponde a RST, señal que reestablece al 8279, se conecta a la terminal 1 del procesador que corresponde al "bit" 0 del puerto 1. Por medio del programa se escribe un uno en este "bit" y después un cero reestableciendo así al 8279, esto se lleva a cabo al inicio del programa.

La terminal 3 que corresponde a la entrada de la señal de reloj se conecta a la terminal 5 de un 567, donde se genera una señal de 1 Mhz, la cual se divide entre 10 dentro del 8279 para

obtener 100 Khz que es la frecuencia de operación apropiada.

Supervisión del Teclado.

El 8279 tiene cuatro líneas de salida SLO, SL1, SL2 y SL3 las cuales son líneas de barrido que se pueden obtener en forma decodificada, en donde una sola de las líneas estará en un nivel bajo en cualquier instante, teniendo así un límite de cuatro salidas. O en forma codificada, en donde la cuenta de estas salidas varía de 0 a 15 cíclicamente, por lo que se pueden decodificar para obtener 16 líneas de barrido.

También tiene ocho líneas de entrada llamadas líneas de regreso que van desde RLO hasta RL7. Utilizando estas líneas y ocho líneas de barrido es posible supervisar una matriz de teclado de hasta 64 teclas.

Para detectar la opresión de alguna tecla, las líneas de regreso supervisan al teclado continuamente. De esta forma cuando se oprime una tecla dejan pasar la información de la línea de barrido, así el 8279 sabe también la posición de la tecla que se oprimió.

En este caso el teclado que se utiliza es de cuatro renglones por cinco columnas, por lo que solo se conectan cinco líneas de barrido y cuatro líneas de regreso, como se describe a continuación. Las terminales 32 a 34 del 8279 que corresponden a SLO, SL1 y SL2 se conectan a un 74155 que es un decodificador de 3 a 8. Las primeras cinco salidas de éste se conectan a las columnas del teclado y los cuatro renglones se conectan a las

terminales 38, 39, 1 y 2 del 8279 que corresponden a las líneas de regreso.

Supervisión del "Display".

Para el despliegue de datos en los "displays", el 8279 cuenta con dos puertos de salida de 4 "bits" llamados A y B. Cada puerto puede manejar hasta 16 dígitos. Los datos que se entregan en estas salidas están sincronizados con las líneas de barrido, así se pueden multiplexar los dos "displays" y ambos ser independientes. Los dos puertos pueden considerarse también como uno solo de ocho "bits" y controlar un "display" únicamente.

En este caso se utilizan dos "displays" independientes, por lo que se necesitan ambos puertos para mandar la información correspondiente a cada "display". Las líneas de barrido se decodifican y conectan a los dos "displays" para habilitar a cada dígito cuando recibe la información que le corresponde.

Las terminales 32 a 35 del 8279 que corresponden a las líneas de barrido SLO, SL1, SL2 y SL3 se conectan a un 74154, que es un decodificador de 4 a 16, obteniendo así 16 líneas de barrido.

"Display" B.

Las terminales 28 a 31 del 8279 que corresponden al puerto B se conectan a un 7448, el cual consiste en un decodificador de BCD a siete segmentos, de esta forma se obtiene la información apropiada para los "displays". Esta información se conecta a un

7407, el cual puede proporcionar la corriente necesaria para excitar al "display". Las salidas del 7407 se conectan también a Vcc a través de una resistencia cada una, para que la corriente que consume el "display" pueda fluir desde Vcc hacia él, debido a que éstas son de colector abierto.

Por otra parte las primeras doce líneas de barrido que se obtienen del decodificador se conectan a cada dígito del "display". Pero antes se conectan a un 7407, de esta forma cuando cada dígito se encienda la corriente que fluye por él se irá a tierra a través del 7407. Se utilizan dos 7407 para las doce líneas. De esta forma el 8279 va habilitando cada dígito para que despliegue el dato que recibe, haciendo ésto continuamente.

"Display" A

Al igual que en el "display" B las terminales 24 a 27 del 8279 que corresponden al puerto A se conectan a un 7448, después a un 7407 y a Vcc a través de una resistencia para alimentar a los segmentos de los "displays". En este caso se utilizan 6 "displays" TIL 313 y los siete segmentos se multiplexan para entregar la información del puerto B a los seis dígitos.

Las seis primeras líneas de barrido se utilizan también para habilitar los seis dígitos del "display" B continuamente. Para que la corriente de cada "display" cuando es encendido pueda fluir a tierra, (pues es la forma en que se habilita) se utiliza un transistor npn PM510. De esta forma el transistor necesita un

nivel alto en la base para conducir, estando su emisor conectado a tierra. Como las líneas de barrido son activas en un nivel bajo, se invierten utilizando un 7404, y después se conectan a la base del transistor. Así cuando el transistor se active, se encenderá el "display" y toda la corriente fluirá a tierra a través de él.

CAPITULO 4. ESCRITURA DE LOS PROGRAMAS.

4.1 PROGRAMA PRINCIPAL.

El programa se inicia en la dirección 0000, de donde se envía a ejecutar una rutina de inicialización. De esta forma se inicializa el 8279, el 8255 y la disposición de diferentes registros del 8031. También se programa al contador cero, para que cada vez que cuente dos eventos genere una interrupción. Estos eventos provienen del oscilador externo, el cual proporciona un pulso cada 10 msecs. O sea que la interrupción se producirá cada 20 msecs. Automáticamente el contador queda dispuesto para iniciar el conteo de nuevo.

Una vez que se han inicializado los registros necesarios, se envía al contador de programa al programa llamado mantenimiento, en donde se verifica si se ha oprimido alguna tecla; y se ejecuta el comando correspondiente. El programa permanece aquí hasta que llega la interrupción.

Cuando ocurre la interrupción, el contador de programa se va a la dirección 000B. Aquí se lleva a cabo una rutina de servicio, que consiste en guardar en el "stack" los datos que se estaban procesando.

Posteriormente se manda el contador de programa a la localidad donde se encuentra el programa reloj, el cual actualiza los datos de hora y fecha, y después al programa pulsos en donde se generan las diferentes señales de salida.

Una vez que haya pasado por estos programas, se recuperan los datos que estaban guardados en el "stack" y el programa regresa al programa mantenimiento, hasta que nuevamente llegue la interrupción.

En la figura 4.1 se muestra un diagrama de flujo del programa principal en donde se muestra todo el procedimiento que se acaba de describir.

4.2 PROGRAMA RELOJ.

El programa reloj tiene diversos contadores para llevar la cuenta de msecs, segundos, minutos, horas, días, meses y años. Cada interrupción o sea cada 20 msecs. se accesa este programa y se actualizan los datos que sean necesarios. Tiene una tabla de últimos días de mes (si el mes tiene 30 o 31 días) para que cada vez que incremente un día, sepa si debe incrementar el mes o el año. También tiene una tabla de días festivos y toma en cuenta factores como año bisiesto y día de la semana. Una vez que ha hecho los cambios necesarios despliega los datos actuales en el "display" de hora y fecha.

En la figura 4.2 se muestra como se lleva a cabo la actualización de la hora y la fecha. Una vez que los datos están correctos, los despliega en los "displays" de hora y fecha. Posteriormente el contador de programa se envía al programa pulsos.

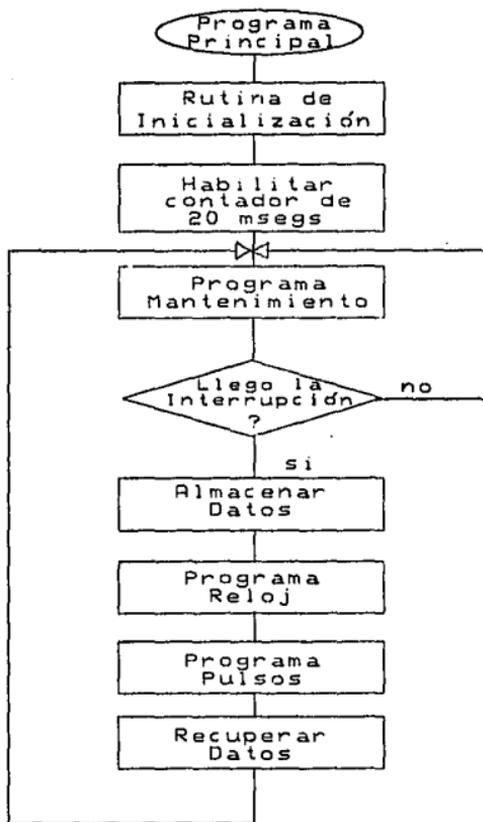


Figura 4.1 Diagrama de Flujo

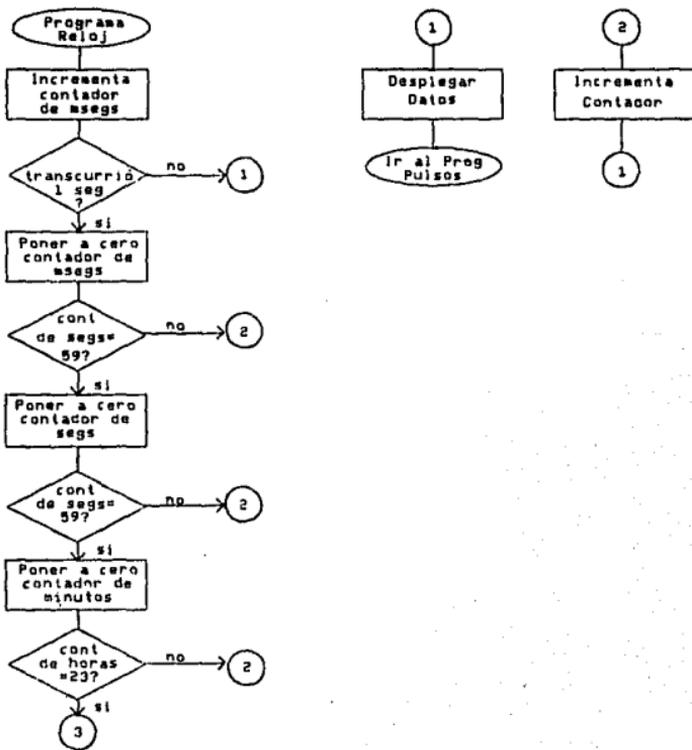


Figura 4.2a Diagrama de Flujo

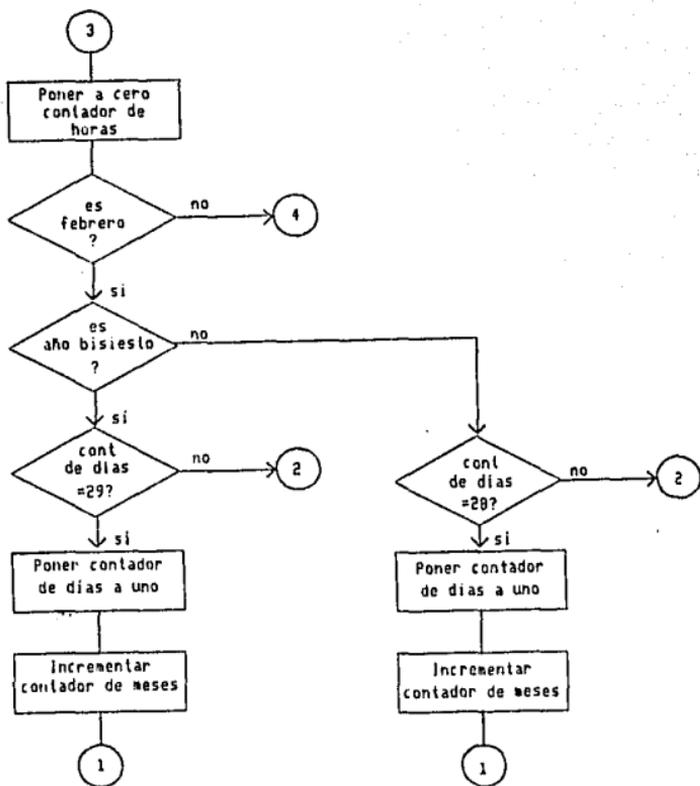


Figura 4.2b Diagrama de Flujo

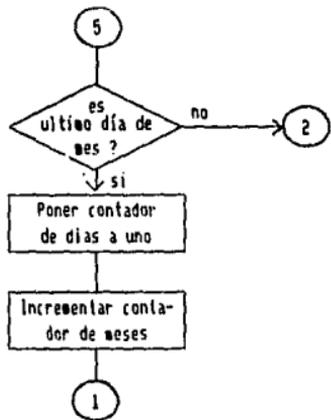
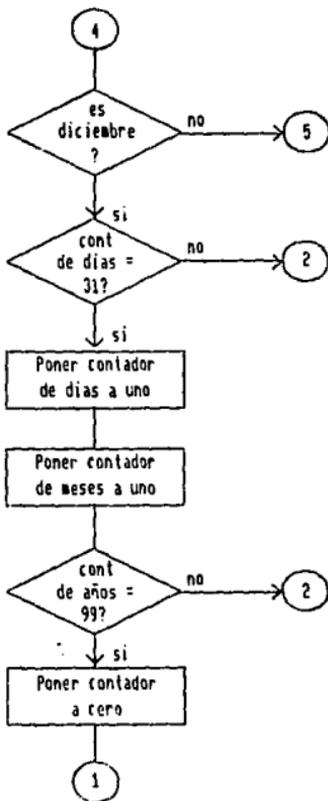


Figura 4.2c Diagrama de Flujo

4.3 PROGRAMA PULSOS.

Como ya se mencionó en el Capítulo 3, las quince señales que debe proporcionar el RME son generadas por medio de un 8255, utilizando los puertos A y B. A continuación se da una tabla en donde se muestra a que señal de salida corresponde cada "bit" de los puertos.

Puerto A	PA0	PA1	PA2	PA3	PA4	PA5	PA6	PA7
Salida	4	4a	5	5a	6	6a	8	8a

Puerto B	PB0	PB1	PB2	PB3	PB4	PB5	PB6	PB7
Salida	1	2	3	7	9	10	10a	-

En la figura 4.3 se muestra un diagrama de flujo del programa pulsos.

4.3.1 Generación de las Salidas 1, 2 y 3.

Las salidas 1, 2 y 3 son programables, o sea que dependen de la hora, día de la semana y días festivos para que sean generadas. Como se puede observar en los diagramas del Capítulo 1, la salida 1 tiene dos horas programables, la salida 2 tiene tres horas programables y la salida 3 tiene una. Estas se denominan en ese orden horas programables uno a seis.

El programa verifica los datos sobre estas salidas, verifica que el día no sea festivo, después si es día de la semana en que se debe dar la señal y por último verifica las horas programadas con la hora actual. De esta forma quita o pone las señales correspondientes si se cumplen todas las condiciones.

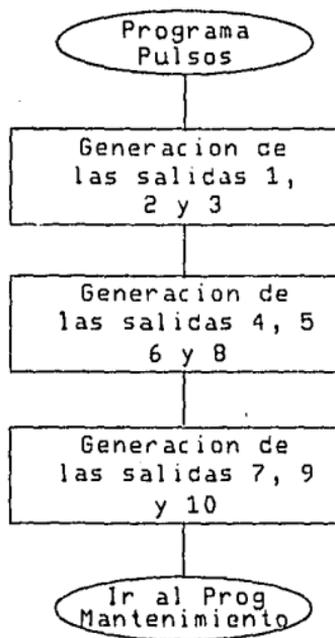


Figura 4.3 Diagrama de Flujo

4.3.2 Generación de las Salidas 4, 5, 6 y 8.

Posteriormente supervisa los tiempos y el estado de las salidas 4 a 10, las cuales se generan las veinticuatro horas del día. En el caso de las salidas 4, 5, 6 y 8 se generan para cada una dos señales iguales pero defasadas, como se muestra en la figura 4.4.

En la siguiente tabla se muestran los tiempos en segundos para estas salidas, así como la base de tiempo que se utiliza para el contador de cada una.

Salida	ta	tb	tc	td	Base de tiempo
4	1	4	1.5	2.5	0.5
5	0.32	0.68	0.18	0.5	0.02
6	1	9	4	5	1
8	4	116	56	60	1

En la figura 4.5 se muestra un diagrama de flujo con el procedimiento para quitar o poner las dos señales de estas salidas.

4.3.3 Generación de las Salidas 7, 9 y 10.

La última parte del programa pulsos se encarga de generar estas salidas. Como se muestra en la figura 4.6 las salidas 7 y 9 requieren de una sola señal.

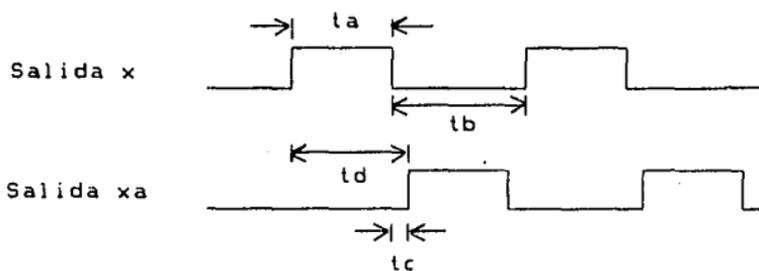


Figura 4.4

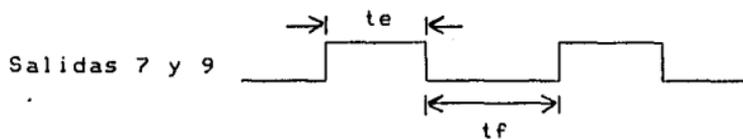


Figura 4.5

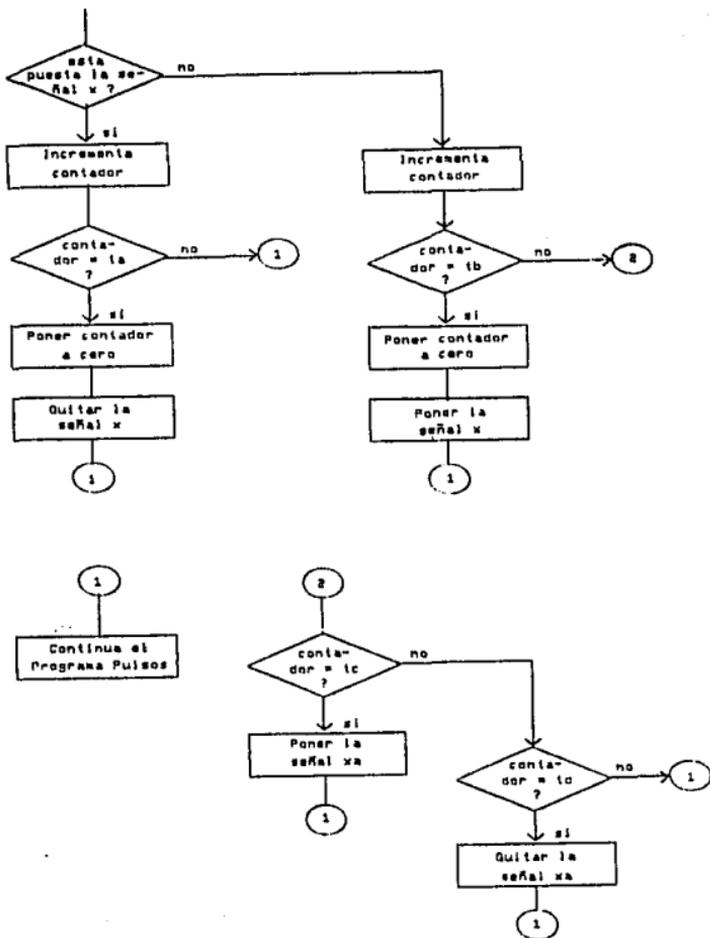


Figura 4.6 Diagrama de Flujo

Para ésto se utilizan dos contadores que se incrementan cada 500 msecs y cada seg respectivamente. Cada vez que el contador indica que ha transcurrido el tiempo indicado cambia los estados de las señales según como sea necesario.

La salida 10 requiere dos señales, siendo una ocho veces más rápida que la otra. Tiene dos contadores, el primero se incrementa cada 20 msecs hasta contar 320 msecs, el segundo se incrementa cada 640 msecs hasta contar 2.56 segundos. Así cada vez que los contadores llegan a estos valores, se quitan o ponen las señales de la forma que corresponda.

A continuación se muestra una tabla, con los tiempos t_e y t_f en segundos de la figura 4.6 para estas señales.

Salida	t_e	t_f
7	2.5	57.5
9	1	1
10	2.56	2.56
10a	0.32	0.32

4.4 PROGRAMA MANTENIMIENTO.

Este programa supervisa continuamente la memoria FIFO del 8279 para saber si se ha oprimido alguna tecla. Para hacer esto, se lee un registro en donde se proporciona el número de caracteres que han entrado a ella, que pueden ser ocho como máximo. En el momento que se detecta alguna opresión, la palabra

de ocho "bits" que se almacena en la memoria FIFO corresponde a la posición de la tecla. La cual está dada por tres "bits" del contador de barrido que indican la columna en que se encuentra la tecla y tres "bits" del contador de renglones que indican a cual línea de regreso estaba conectada. Los otros dos "bits" indican los status de dos líneas que no se utilizan en este caso.

Cada vez que entra un caracter, el programa verifica que las teclas oprimidas coincidan con alguno de los comandos posibles del RME, si es correcto lleva a cabo la función correspondiente de éste. Si el comando es incorrecto lo ignora y regresa a esperar mas datos.

En la figura 4.7 se muestra un diagrama de flujo en donde se describe la secuencia que lleva el Programa Mantenimiento.

En el Apéndice A se incluye el listado del programa documentado.

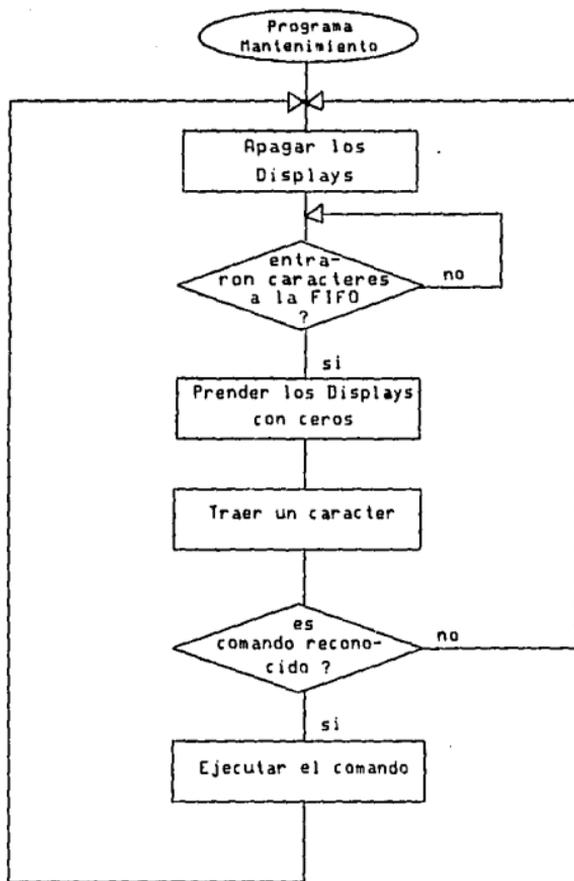


Figura 4.7 Diagrama de Flujo

CONCLUSIONES

Con el Reloj Maestro Electrónico se logra en un solo dispositivo, proporcionar y mejorar las funciones de varios relojes, y por lo tanto satisfacer las necesidades de la central.

A continuación se mencionan los beneficios que se obtienen utilizando el RME:

- Evitar el tiempo tan largo de reparación de los relojes electromecánicos y sustituir los que no ha sido posible reparar.
- Incrementar la confiabilidad de las centrales, ya que se cuenta con un dispositivo electrónico, diseñado en base a un microcontrolador.
- Como el Reloj es calendógrafo y además tiene teclado y "displays", las variables como días festivos, día de la semana y horas programables se pueden proporcionar y modificar fácilmente. De esta forma se elimina la tarea de hacer ésto frecuentemente y en forma manual.
- Se garantiza la medición de la duración de las llamadas en las posiciones de operadora.

Para Teléfonos de México este dispositivo es de gran utilidad, ya que en lugar de comprar varios relojes importados utiliza uno solo diseñado e integrado en México, lo que representa un ahorro para la Compañía y a la vez genera empleos en nuestro país.

Actualmente (Febrero de 1985) el prototipo del Reloj Maestro Electrónico se encuentra operando en la Central Victoria, los resultados obtenidos han sido satisfactorios.

El desarrollo del RME se llevó a cabo en el Centro de Investigación y Desarrollo de Teléfonos de México. Donde se utilizaron un sistema de desarrollo y un emulador "ICE51" de Intel, así como otros instrumentos.

GLOSARIO

- And** - Y. Operación lógica definida por la regla siguiente: si A y B son uno, C es uno, de lo contrario C es cero.
- Bit** - Contracción de binary digit (dígito binario). Unidad de información que puede adoptar dos valores o estados distintos.
- Bus** - Barra. Conexiones por donde las señales van desde unos orígenes hasta unos destinatarios.
- Byte** - Octeto. Término que representa una porción medible de dígitos binarios consecutivos.
- Chip Select** - Señal de entrada a un integrado para habilitarlo.
- Display** - Presentación visual.
- Hardware** - Componentes físicos de un sistema.
- Reset** - Restaurar, poner a cero. En programación, acción de poner a cero un contador o devolver un indicador a alguna condición de reposo.
- Software** - Conjunto de programas y rutinas que se incluyen en un equipo de tratamiento de datos y que hacen posible la utilización eficaz del mismo.
- Stack** - Pila. Estructura LIFO que memoriza la información en orden cronológico.

BIBLIOGRAFIA

- S.A. Money. Microprocessor Data Book. McGraw Hill, 1982.
- H. Boyet and R. Katz. The 8051 Programming, Interfacing, Applications. Microprocessor Training Inc., 1982.
- MCS-51 Family of Single Chip Microcomputer User's Manual. Intel Corporation, 1981.
- Component Data Catalog. Intel Corporation, 1982.
- The TTL Data Book for Design Engineers. Texas Instruments Incorporated, 1976.
- The Optoelectronics Data Book for Design Engineers. Texas Instruments Incorporated, 1978.
- Linear Data Book. National Semiconductor Corporation, 1976.
- MOS/LSI Data Book. National Semiconductor Corporation, 1977.

MS-51 MICRO ASSEMBLER V1.0
 NO OBJECT MODULE ATTEMPTED
 ASSEMBLER INPUT BY: KOSKI:15:38

LOC	OBJ	LINE	SOURCE
		1	
		2	*****
		3	*****
		4	PROGRAM REL: MESTRO UNIVERSAL
		5	*****
		6	*****
		7	
0000		8	ORG 00
0000	020060	9	JMP INI ; IR 0 PROG INITIALIZATION
		10	
0000		11	ORG 00H ; INTERLUCEION
0000	0201	12	SETO 01H
0000	0002	13	PUSH 01L ; COMPARE DATES
0000	0003	14	PUSH 01H
0011	0000	15	PUSH 000
0013	0000	16	PUSH 00H
0015	020000	17	JMP RELJ ; IR 0L PROGRAM RELJ
		18	
0020		19	ORG 20H ; TABLA ULTIMOS DIAS DE MES
0020	00	20	DD 0, 31H, 28H, 31H, 30H, 31H, 28H, 31H, 31H, 28H, 0, 0, 0, 0, 0, 0, 31H, 28H, 31H
0021	31		
0022	30		
0023	31		
0024	30		
0025	31		
0026	30		
0027	31		
0028	31		
0029	30		
002A	00		
002B	00		
002C	00		
002D	00		
002E	00		
002F	00		
0030	31		
0031	30		
0032	31		
		21	
0033		22	ORG 33H ; TABLA DIAS DIOS FESTIVOS
0033	00	23	DD 0, 2, 0, 0, 0, 14H, 30H, 28H, 28H, 20H, 31H, 0, 0, 0, 0, 0, 0, 30H, 20H, 44H
0034	02		
0035	00		
0036	00		
0037	14		
0038	10		
0039	20		
003A	26		
003B	2C		
003C	32		

LOC	OBJ	LINE	SOURCE
0020	00		
0021	00		
002F	00		
0040	00		
0041	00		
0042	00		
0043	00		
0044	00		
0045	44		
		24	
0050		25	ORG 50H ; AREA PARA MEMORIA
0050	00	26	DB 0, 40H, 47H, 49H, 40H, 50H, 53H
0051	44		
0052	47		
0053	4H		
0054	40		
0055	50		
0056	53		
		27	
0060		28	ORG 60H
		29	; PROGRAMA INICIALIZACION INICIAMOS LOS REGISTROS,
		30	LOS PUERTOS Y LOS DISPLAYS
0060	0250	31	INI: SETI 50H
0062	758170	32	MOV DP, #00H ; REGISTROS
0065	758200	33	MOV TCON, #00
0068	75820C	34	MOV TMO, #00H
006D	758211	35	MOV TLD, #00H
0071	758218	36	MOV TMD, #00H
0074	75821E	37	MOV IC, #00H
0077	758224	38	MOV IS, #00H
007D	75822B	39	MOV PDR, #00 ; PUNTO 7 CURO MEM INT
007F	758231	40	MOV PD, #00H
007E	758238	41	ET: MOV PDR, #00
007E	75823F	42	DIR: DB 0, 1
0080	758245	42	MOV PD, #00H ; PUNTO 8 CURO MEM EXT
0083	75824B	44	MOV PD, #00H
0085	758251	45	MOV D, #00
0087	758258	46	PC: MOVH 800, D
0088	75825F	47	DIR: DB 0, 1
008A	758265	49	DIR: DB 0, 1 ; RESET DEL 0079
008C	75826C	49	MOV LPTR, #4000H ; DISTRIBUCION DE PUERTOS
008F	758272	50	MOV D, #00H
0091	758279	51	MOVH 800, D
0092	758280	52	MOV LPTR, #4000H
0095	758287	52	DIR: DB 0, 1
0096	75828E	54	MOVH 800, D
0097	758295	55	INC DPTR
0098	75829C	56	MOVH 800, D
0099	7582A3	57	INC DPTR
009A	7582AA	58	MOVH 800, D
009D	7582B0	59	MOV DPTR, #0000H ; DISTRIBUCION DE DISPLAYS
009E	7582B8	60	MOV D, #00H
009F	7582BF	61	MOVH 800, D
009F	7582C6	62	MOV D, #00
009F	7582CD	63	MOVH 800, D

LOC	OBJ	LINE	SOURCE
0004	740C	64	MOV R0,#0001
0005	F8	65	MOVX R0PT0,R0
0007	7500	66	MOV R1,#00
0009	00FE	67	INT. INC R1,R1
000B	020C	68	SETB R0
000D	020400	69	JMP R10
		70	
		71	PROGRAMA RELOJ Y CALENDARIO PARA UN LA MORA Y LA FECHA
		72	EN UN SEGUNDO
0008	0530	73	RELOJ INC R0H
0009	0530	74	MOV R0,#00
000A	04321F	75	CALL R0,R0H,RELO
0007	750000	76	MOV R0H,#00
000A	750000	77	MOV R0H,#00
000D	7006	78	MOV R0,#00
000F	12000C	79	CALL R0,R0
0002	300714	80	JMP R0H,RELO
0005	7034	81	MOV R0,#00
0007	12000C	82	CALL R0,R0
000A	30070C	83	JMP R0H,RELO
000D	7034	84	MOV R0,#00
0007	06	85	MOV R0,#00
000D	04021E	86	CALL R0,R0H,RELO
0003	703104	87	JMP R0,R0
0006	04020B	88	RELOJ JMP R0H
0009	02020E	89	RELOJ JMP R0H
000C	0207	90	RELOJ CLR R0
000E	0C	91	MOV R0,#00
000F	04020C	92	CALL R0,R0H,RELO
0002	04	93	CLR R0
0003	0C	94	MOV R0,#00
0004	10	95	DEC R0
0005	0C	96	MOV R0,#00
0006	040505	97	CALL R0,R0H,RELO
0009	04	98	CLR R0
000A	0C	99	MOV R0,#00
000B	0207	100	SETB R0
000D	22	101	RET
000E	34	102	RELOJ INC R0
000F	0C	103	MOV R0,#00
0010	22	104	RET
0011	0C	105	RELOJ INC R0
0012	0C	106	MOV R0,#00
0013	040500	107	CALL R0,R0H,RELO
0016	04	108	CLR R0
0017	0C	109	MOV R0,#00
0018	10	110	DEC R0
0019	0C	111	MOV R0,#00
001A	04	112	INC R0
001B	0C	113	MOV R0,#00
001C	02020E	114	JMP R0H
001F	34	115	RELOJ INC R0
0100	0C	116	MOV R0,#00
0101	02020E	117	JMP R0H
0104	08	118	RELOJ INC R0

LOC	CDT	LINE	COBACE	
0105	06	119	NOV 70 950	
0106	040276	120	LINE 0143-925	ESON LUG 23 HORAS
0109	E4	121	CLR A	ESTACION LUG 86 NEG
0100	FG	122	NOV 870.0	
0100	10	123	LEC 1.0	
0100	54	124	CLR A	
0100	FG	125	NOV 890.0	
0100	7043	126	CALL NOV 70 840.0	RESTRICION
0110	EG	127	NOV 810.0	
0111	040721	128	LINE 0147-23	ES DIA 17
0114	7401	129	NOV 810	ESTACION DIA 1
0110	FG	130	NOV 810.0	
0117	7042	131	Z1 NOV 70 810.0	FONDA 0.0 USICION DE FESTIVO
0110	54	132	CLR A	
0116	FG	133	NOV 830.0	
0110	7030	134	NOV 70 820.0	AGA TUE NEG ES
0110	E5	135	NOV 810.0	
0110	040217	136	LINE 0140-010	EST FEB 0 110
0120	10	137	LEC 1.0	
0120	E6	138	NOV 810.0	
0123	040003	139	LINE 0140-010	
0120	7041	140	NOV 70 840.0	EST FEBRERO
0120	E6	141	NOV 810.0	
0120	040400	142	LINE 0144-010	EST DIA 010101010
0120	7030	143	NOV 70 800.0	EST
0120	120210	144	CALL REC	
0121	70704	145	LINE 0140-010	EST DIA 200
0124	08	146	NOV 70	EST
0125	020100	147	NOV 70	ESTACION NEG 010
0120	020100	148	NOV 70	
0120	7030	149	NOV 70 800.0	
0120	120210	150	CALL REC	
0140	070075	151	LINE 0140-010	EST DIA 200
0140	070075	152	NOV 70	EST
0145	04	153	NOV 70	ESTACION DIA DE LA JUBILA
0140	FG	154	NOV 70 810.0	
0140	0001	155	NOV 70	
0140	7010	156	NOV 70 830.0	EST DICIEMBRE
0140	110210	157	CALL REC	
0140	070075	158	LINE 0140-010	EST DIA 117
0151	7041	159	NOV 70 840.0	EST
0150	05	160	NOV 810.0	
0154	040424	161	LINE 0144-010	EST DICIEMBRE
0157	7401	162	NOV 70 810.0	ESTACION DIA 0 1
0150	FG	163	NOV 830.0	
0150	7002	164	NOV 70 820.0	ESTACION DIA 01010
0150	7007	165	NOV 70 830.0	
0150	E4	166	NOV 70	
0150	FG	167	NOV 830.0	
0160	08	168	INC 00	
0161	7401	169	NOV 70 810.0	
0160	FG	170	NOV 830.0	ESTACION DIA 0 105 1
0164	08	171	INC 00	
0165	0707	172	NOV 70 820.0	
0167	08	173	INC 00	EST DIA 010

LOC	GLF	LINE	COURSE	
0100	EG	174	NOV 01.000	
0100	040213	175	CONE A.#0.240	
0100	E4	176	CLR 0	
0100	FG	177	NOV 000.0	
0100	10	178	DEC 00	
0100	EG	179	NOV 01.000	
0170	040000	180	CONE A.#0.240	
0170	E4	181	CLR 0	
0174	FG	182	NOV 000.0	
0175	120200	183	25: CALL FEST	1 DE ENERO FESTIVO
0175	020200	184	JMP DIS	
0170	04	185	26: INC 0	1 INC DIESTRO
0170	FG	186	NOV 000.0	
0170	0000	187	JMP 249	
0170	04	188	240: INC 0	1 INC 000
0100	FG	189	NOV 000.0	
0101	00F2	190	JMP 25	
0103	020100	191	27: JMP MES	
0100	7000	192	MES: NOV 00.0000	
0100	120210	193	CALL ASC	
0100	07	194	NOV 01.07	
0100	FD	195	NOV 05.0	105 NO. DE DIA
0100	7000	196	NOV 00.0000	
0100	120210	197	CALL ASC	
0102	EF	198	NOV 01.07	107 NO. DE MES
0100	000000	199	NOV 01.07.#200	1 TABLA DIAS ULTIMOS DE MES
0100	07	200	NOV 01.0000PTR	
0100	050000	201	CONE A.5.20	105 ULTIMO DIA DE MES?
0100	7000	202	NOV 00.0000	01
0100	100000	203	MES1: CALL MES	10000 INICIO DEL MES SIG.
0100	7001	204	NOV 05.01	
0101	7000	205	NOV 00.0000	
0103	120210	206	CALL ASC	
0100	020104	207	JMP 00	
0100	EF	208	20: NOV 01.07	
0100	FA	209	NOV 02.0	102 TEMP NO. DE MES
0100	ED	210	NOV 01.05	
0100	FF	211	NOV 07.0	107 TEMP NO. DE DIA
0100	120201	212	CALL 101A	1 INC DIA
0100	EF	213	NOV 01.07	
0101	FD	214	NOV 05.0	105 NO. DE DIA
0102	ED	215	NOV 01.02	
0103	FF	216	NOV 07.0	107 NO. DE MES
0104	0F0100	217	00: CONE 07.01.X0	105 ENERO?
0100	000000	218	CONE: NOV 01.07.#2000H	1 TABLA DIAS FESTIVOS CNE
0100	7000	219	ENEL: NOV 00.00	
0100	120251	220	CALL XYZ	
0100	020200	221	JMP DIS	
0100	0F0200	222	X0: CONE 07.02.X0	105 FEBRERO?
0100	000000	223	NOV 01.07.#2000H	1 TABLA DIAS FESTIVOS FEB
0100	00F0	224	JMP ENEL	
0100	0F0200	225	X0: CONE 07.03.X0	105 MARZO?
0100	000000	226	NOV 01.07.#2000H	1 TABLA DIAS FESTIVOS MAR
0100	00C0	227	JMP ENEL	
0100	0F0400	228	X0: CONE 07.04.X0	105 ABRIL?

LOC	OBJ	LINE	SOURCE
0105	000014	219	NOV OPTA #2014H
0100	0000	220	JMP ENCL
010A	000005	221	X4: CINE RT #5.05
0100	000010	222	NOV OPTA #2010H
0100	0000	223	JMP ENCL
0102	000006	224	X5: CINE RT #6.06
0105	000020	225	NOV OPTA #2020H
0100	0000	226	JMP ENCL
010A	000005	227	X6: CINE RT #7.07
0100	000025	228	NOV OPTA #2025H
0100	0000	229	JMP ENCL
0102	000005	230	X7: CINE RT #8.08
0105	000030	231	NOV OPTA #2030H
0100	0000	232	JMP ENCL
010A	000005	233	X8: CINE RT #9.09
0100	000035	234	NOV OPTA #2035H
0100	0000	235	JMP ENCL
010A	000005	236	X9: CINE RT #10.10
0105	000040	237	NOV OPTA #2040H
0100	0000	238	JMP ENCL
010A	000005	239	X10: CINE RT #11.11
0100	000045	240	NOV OPTA #2045H
0100	0000	241	JMP ENCL
010A	000005	242	X11: CINE RT #12.12
0105	000050	243	NOV OPTA #2050H
0100	0000	244	JMP ENCL
0200	0000	245	/
0202	001005	246	/SUBROUTINA CORRESPONDIENTES AL PROGRAMA HELLO
0205	000000	247	/
0200	0000	248	/SUBROUTINA REC. EMPIEZA 2 BYTES EN 1
020A	001105	249	REC: NOV 0.00
0200	00000E	250	END 0.00TH
0210	0000	251	NOV 0.00
0212	001259	252	END 0.00TH
0215	000044	253	NOV 0.00
0210	0000	254	END 0.00TH
		255	/
		256	/SUBROUTINA DEC. DESEMPACA 2 BYTES DE 1
		257	/
0210	00	258	DEC: NOV 0.00
0210	540F	259	END 0.00TH
0210	FF	260	NOV 0.00
0216	10	262	DEC 00
021F	E6	263	NOV 0.00
0220	540F	264	END 0.00TH
0222	04	265	NOV 0
0223	4E	266	END 0.00
0224	FF	267	NOV 0.00
0225	22	268	RET
		269	/
		270	/SUBROUTINA IDIA, INCREMENTA DIA
0226	EF	271	DEC: NOV 0.00
0227	540F	272	END 0.00TH
0229	F7	273	NOV 00.0
022A	19	274	DEC 01
022C	FF	275	NOV 0.00
022C	04	276	NOV 0
022D	540F	277	END 0.00TH
022F	F7	278	NOV 00.0
0230	02	279	RET
		280	/
		281	/SUBROUTINA IDIA, INCREMENTA DIA
0231	7010	282	IDIA: NOV 01.00H
0230	FF	283	NOV 0.00

LOC	OBJ	LINE	SOURCE
0234	2401	204	ADD R, #1
0236	04	205	OR A
0237	FF	206	MOV R7, A
0239	5126	207	CALL BCD
0239	22	208	RET
		209	/
		210	; SUBROUTINA INES, INCREMENTA MES Y PONE DIA 1
0220	7401	211	INES: MOV R, #1
0230	FG	212	MOV BCD, R
023E	10	213	DEC RB
023F	E4	214	CLR R
0240	FG	215	MOV BCD, R
0241	703A	216	MOV RB, BCDH
0243	EG	217	MOV A, RB
0244	040007	218	CALL R, RB, INE1
0247	E4	219	CLR A
0248	FG	220	MOV BCD, A
0249	10	221	DEC RB
0249	EG	222	MOV A, BCD
024B	04	223	INC A
024C	FG	224	MOV BCD, A
024D	22	225	RET
024E	04	226	INE1: INC A
024F	FG	227	MOV BCD, A
0250	22	228	RET
		229	/
		230	; SUBROUTINA XYZ, COMPARA SI EL DIA ES FESTIVO
0251	00	231	XYZ: MOVZ A, BCDPTR
0252	540F	232	CALL R, BCDPTR
0254	FC	233	MOV R4, A
0255	03	234	INC BCDPTR
0256	00	235	MOVZ A, BCDPTR
0257	540F	236	CALL R, BCDPTR
0259	04	237	SAMP A
0259	4C	238	ORL A, R4
025B	050524	239	CALL R, S, INC
025E	120208	240	CALL TEST
0261	22	241	RET
0262	0001	242	W2: DJNZ R2, W1
0264	22	243	RET
0265	03	244	W1: INC BCDPTR
0266	00E9	245	JMP XYZ
		246	/
		247	; SUBROUTINA FEST, PONE DIAVERA DE DIA FESTIVO
0269	7042	248	FEST: MOV RB, #12H
026A	7401	249	MOV R, #1
026C	FG	250	MOV BCD, A
026D	22	251	RET
		252	/
		253	; PROGRAMA DIS, MANDA INFORMACION A LOS DISPOSITIVOS
		254	; DE HORAS Y MINUTOS CADA SEGUNDO
026E	00C001	255	DIS: MOV BCDPTR, #0001H
0271	7401	256	DIS1: MOV R, #20H
0273	F0	257	MOVZ BCDPTR, A
0274	7400	258	MOV A, #30H ; ESCRIBIR EN DISPLAY RW1

LOC	DDJ	LINE	SOURCE	
0270	F0	339	NOVA 80P10.0	
0271	7403	340	NOVA 80.80GH	/ENREGISTRAR DISP MARI
0273	F0	341	NOVA 80P10.0	
0270	286600	342	NOVA 80P10.0000H	
0270	7021	343	NOVA 80.80GH	/DIF DATOS MARI Y FECHA
027F	706C	344	NOVA 80.80GH	
0201	E6	345	DISC. NOV 80.800	
0202	540F	346	NOVA 80.80GH	
0204	F0	347	NOVA 80P10.0	
0205	09	348	INC F0	
0206	0MF9	349	DISC 82.0152	
0200	020000	350	JMP 701	
		351	/	
		352	/PROGRAMA DE PULSOS PROPORCIONA LOS PULSOS REQUERIDOS EN	
		353	701 Y F0 DEL 0255 CON 15 PULSOS DIFERENTES QUE VAN DE	
		354	701 0 A 70.0	
		355	/	
0201	751000	356	PUL: NOV 80.80GH	/HABILITAR BRANCO 1
020E	E54C	357	NOVA 80.43H	
0230	040103	358	CJNE 80.801.01	/ES DIA FESTIVO?
0203	020250	359	JMP PUL5	/SI. IR AL PULSO 5
0206	E543	360	01: NOV 80.43H	
0230	040703	361	CJNE 80.807.02	/ES DOMINGO?
0250	020550	362	JMP PUL5	/SI. IR AL PULSO 5
025E	040803	363	02: CJNE 80.806.0F	/ES SABADO?
0201	020150	364	JMP PUL5	/SI. IR AL PULSO 5
0204	7032	365	JF: NOV 80.802H	/R2. PED. NEGRO
0206	120415	366	CALL HR	
0209	F0	367	NOVA 80.0	
0200	7024	368	NOVA 80.804H	
0206	120415	369	CALL HR	
020F	F0	370	NOVA 80.0	/R3. REG. MINUTOS
0200	7026	371	NOVA 80.802H	
0202	120415	372	CALL HR	
0205	F0	373	NOVA 80.0	/R4. REG. SEGUNDOS
0206	284601	374	NOVA 80.80400H	
0209	03	375	FULL: CLR C	/PULSO 1
0200	EA	376	NOVA 80.82	/LA MORA
0200	05440F	377	CJNE 80.440.P11	/IGUAL AL DATO?
020E	E1	378	NOVA 80.83	/SI
020F	054500	379	CJNE 80.450.P13	
0202	00	380	NOVA 80.84	
0203	05450F	381	CJNE 80.450.P11	
0206	F0	382	CALL: NOVA 80.80P10	/POR DIF. P. 0
0207	4401	383	OFI 80.831	
0203	F0	384	NOVA 80P10.0	
0200	0202E9	385	JMP PUL2	
0200	5003	386	P11: INC P12	
020F	0202E9	387	JMP PUL2	
0202	EA	388	P12: NOV 80.82	/LA MORA
0203	05470F	389	CJNE 80.470.P13	/IGUAL AL DATO?
0206	E6	390	NOVA 80.83	/SI
0207	05490F	391	CJNE 80.490.P13	
0200	00	392	NOVA 80.84	
0200	05400F	393	CJNE 80.490.P13	

LOC	OBJ	LINE	SYMBOL	
020E	CB	334	MOVL MOVN A, 00010	FIGURA BIT NO. 0
021F	54FE	335	RAI A, #0011	
02C1	F0	336	MOVN MOVN MOVN A	
02E2	0202ED	337	JMP PUL2	
02E5	40CF	339	P13: J0 W01	
02E7	80F5	353	JMP W01	
02E9	CB	400	PUL2: CLR C	FIGULO 2
02EA	CA	401	MOV A, R2	FIGA HORA
02EB	0540CF	402	CJNE A, 401, P21	FIGURE AL DATO?
02CE	CB	403	MOV A, R3	
02EF	054000	404	CJNE A, 404, P21	
02F2	CC	405	MOV A, R4	
02F3	054007	406	CJNE A, 404, P21	
02F6	CB	407	MOVL MOVN A, 00010	FIG. PCH BIT NO. 1
02F7	4402	408	CLR A, #02	
02F9	F0	433	MOVN MOVN MOVN A	
02FA	020327	410	JMP 03	
02FD	5003	411	P21: JNC P22	
02FF	020327	412	JMP 03	
0302	CA	413	P22: MOV A, R2	FIGA HORA
0303	05400F	414	CJNE A, 401, P23	FIGURE AL DATO?
0306	CB	415	MOV A, R3	
0307	054E00	416	CJNE A, 401, P23	
030A	CC	417	MOV A, R4	
030B	054F07	418	CJNE A, 401, P23	
030E	CB	419	MOVL MOVN A, 00010	FIG. GUITA NO. 1
030F	54FD	420	RAI A, #0011	
0311	F0	421	MOVN MOVN MOVN A	
0312	020327	422	JMP 03	
0315	40CF	423	P23: J0 W02	
0317	CA	424	MOV A, R2	FIGA HORA
0318	0550F3	425	CJNE A, 504, W02	FIGURE AL DATO?
031B	CB	426	MOV A, R3	
031C	0551EF	427	CJNE A, 511, W02	
031F	CC	428	MOV A, R4	
0320	055202	429	CJNE A, 521, P24	
0323	0001	430	JMP W02	FIG. PCH BIT NO. 1
0325	00C7	431	P24: JMP W02	FIG. GUITA BIT NO. 1
0327	0543	432	03: MOV A, 43H	
0329	040603	433	CJNE A, #05, PUL3	FIG. VIEJES?
032C	020350	434	JMP PUL5	FIG. TP AL FIGULO 5
032F	CA	435	PUL3: MOV A, R2	FIGULO 2
0330	055027	436	CJNE A, 521, P33	FIGURA FIGURE AL DATO?
0333	CB	437	MOV A, R3	
0334	055421	438	CJNE A, 541, P32	
0337	CC	439	MOV A, R4	
0338	055510	440	CJNE A, 554, P32	
033D	200010	441	JB 00, P33	FIG
033E	0556	442	INC 50H	FIG. CONTADOR
0340	0556	443	MOV A, 50H	
0342	042600	444	CJNE A, #26H, P31	FIGURE FIGURE AL 240 MS?
0345	755510	445	MOV 50H, #00	FIG. PCH CONT NO
0348	0200	446	SETB 00	
0349	CA	447	MOVL MOVN A, 00010	FIGURA BIT NO. 2
034B	54FB	448	RAI A, #0011	

LOC	OBJ	LINE	SOURCE	
0240	F0	440	MOVX @R7R0,A	
024E	020350	450	JMP P30	
0251	E0	451	P31: MOVX @R0CTR	FROM BIT P0.2
0252	4464	452	CLR A,#04	
0254	F0	453	MOVX @R7R0,A	
0255	020350	454	JMP P30	
0258	0200	455	P32: CLR C0	
0259	020350	456	P33: JMP P45	
025D	75010	457	P45: MOV PSW,#10H	INIBILITAR DADO 2
0260	004000	458	MOV DATA,#0000H	REDIRECCION PUERTO A
0263	750704	459	MOV 50H,#04H	DATOS PULSO 5
0266	755000	460	MOV 50H,#03H	
0269	7050	461	MOV P0,#0EH	
026D	755001	462	MOV 50H,#1H	CONTROLES DIR 60
026E	E0	463	#0: MOVX @R0CTR	
026F	5557	464	CLR A,#57H	
0271	055700	465	CJNE A,#57H,#F	ESTA PUERTO EL BIT P0.00
0274	06	466	INC 00H	SI, INC CONTROLES
0275	120420	467	CALL T00	
0278	F050	468	MOV 50H,A	
0279	E6	469	MOV @R0,#00	
027D	055034	470	CJNE @R0,#50H,#5	CON IGUAL A DATO
027E	020350	471	JMP T11	SI
0281	06	472	#F: INC 00H	NO, INC CONTROLES
0282	0550	473	INC 50H	
0284	120420	474	CALL T00	
0287	F050	475	MOV 50H,A	
0288	E6	476	MOV @R0,#00	
028A	055000	477	CJNE @R0,#50H,#2	CON IGUAL A DATO
028D	F050	478	T11: MOV 00H,#00	SI, PON A CERO EL CONT
028F	E0	479	MOVX @R0CTR	
0290	0557	480	CLR A,#57H	COPIA EL BIT P0.00
0292	020301	481	JMP T13	
0295	0550	482	T2: INC 50H	INC DIR DE DATOS
0297	120420	483	CALL T00	
029A	F050	484	MOV 50H,A	
029C	E6	485	MOV @R0,#00	
029D	055003	486	CJNE @R0,#50H,#3	CON IGUAL A DATO
029F	020370	487	JMP T12	SI
02A2	0550	488	T3: INC 50H	
02A5	120420	489	CALL T00	
02A8	F050	490	MOV 50H,A	
02AA	E6	491	MOV @R0,#00	
02AB	055004	492	CJNE @R0,#50H,#5	CON IGUAL A DATO
02AC	E0	493	T12: MOVX @R0CTR	SI, COPIA EL BIT P0.00
02AF	0550	494	CLR A,#50H	
02B1	F0	495	T13: MOVX @R7R0,A	
02C2	20011E	496	#5: JB 01.10	
02C6	200230	497	JB 02.10	
02D0	20034E	498	JB 03.10	
02D1	0A	499	INC 02	INC CONT 02
02D2	010214	500	CJNE 02,#10H,#5	CON IGUAL A 500 #000?
02D7	F050	501	MOV P2,#00	SI, PON A CERO EL CONT
02D8	E0	502	CLR 01	
02D9	120424	503	CALL P457	SUBROUTINA DEL PULSO 7

LOC	ORG	LINE	OPRACE	
0300	755701	504	NOV 576 #001	¡DATOS PULSO 4
0300	755702	505	NOV 576 #002	
0300	755703	506	NOV 576 #003	
0300	755705	507	NOV 576 #005	¡CONTADOR DIR 01
0301	0300	508	JMP NO	
0303	030210	509	NO: JB 03.17	
0306	200030	510	JB 03.19	
0300	00	511	INC 00	¡FIN CONTADOR 10
030A	002014	512	CJNE P0.#02H.17	¡CONTADOR IGUAL A 1 CERO
0300	7000	513	NOV 03.#00	¡SI, PON CONTADOR A CERO
030F	0202	514	SETB 02	
03E1	120152	515	CALL PULO	¡SUBROUTINA DEL PULSO 0
03E4	755710	516	NOV 576 #10H	¡DATOS PULSO 6
03E7	755620	517	NOV 576 #00H	
03E0	7800	518	NOV 00.#00H	
03E0	755709	519	NOV 576 #00H	¡CONTADOR DIR 02
03EF	0100	520	JMP NO	
03F1	200015	521	NO: JB 03.13	
03F4	00	522	INC 04	¡FIN CONTADOR 04
03F5	000411	523	CJNE R4.#04H.10	¡CONTADOR IGUAL A 2 CERO
03F0	7000	524	NOV 04.#00	¡SI, PON CONTADOR A CERO
03FA	0203	525	SETB 03	
03FC	755740	526	NOV 576 #40H	¡DATOS PULSO 0
03FF	755800	527	NOV 576 #00H	
0402	705E	528	NOV 00.#0EH	
0404	755000	529	NOV 576 #00H	¡CONTADOR DIR 03
0407	0100	530	JMP NO	
0400	120450	531	NO: CALL PUL00	¡SUBROUTINA DEL PULSO 10
040C	0201	532	CLR 01	
040E	0202	533	CLR 02	
0410	0203	534	CLR 03	
0412	020400	535	JMP REP	¡VE A PROGRAMAR REPOSICION
		536	,	
		537	,	¡SUBROUTINAS PARA EL REEMPLAZO PUL
		538	,	¡SUBROUTINA NO. CERRA 2 BYTES EN 1
3415	E6	539	NO: NOV 0.#00	
0416	540F	540	CALL 0.#00H	
0418	FE	541	NOV 00.#0	
0419	10	542	DEC 10	
0410	E6	543	NOV 0.#00	
0412	540F	544	CALL 0.#00H	
041D	C4	545	SWAP 0	
041E	4E	546	ORL 0.R0	
041F	22	547	RET	
		548	,	
0420	E501	549	TRD: NOV 0.#00H	
0422	03	550	MOV 0.#00H	
0423	22	551	RET	
0424	10	552	DD 10H,20H,3,10H,2,0,3,5,0,4,5,2,00H,10H,10H	
0425	22			
0426	00			
0427	19			
0428	02			
0429	06			
042B	03			

LOC	OBJ	LINE	SOURCE	
0420	05			
0420	01			
0420	02			
042E	04			
042F	05			
0430	02			
0421	00			
0432	10			
0422	1E			
		553		
0424	00	554	PUL: INC DTR	DIR PUERTO D.
0425	00	555	NOVA D. 80TR	
0426	5400	556	TEL. D. 400	
0430	040000	557	CONE. D. 400. M1	POSTA PUERTO EL DIT FO. 30
0430	00	558	INC RS	CON. INC CONTROR
0430	04050F	559	CONE. D. 405. M2	CON. TORN. D. 2. 5 SECS?
043F	70.00	560	NOV. RS. 400	CON. CON CONTROR A CERO
0441	003440	561	JMP M2	
0444	30.	562	M1. INC RS	
0445	0070.00	563	CONE. RS. 400. M3	
0440	70.00	564	NOV. RS. 400	
0440	00	565	M2. NOVA D. 80TR	COMBIA EL DIT FO. 3
0440	6400	566	TEL. D. 400	
0440	00	567	NOVA 80TR. A	
044E	004000	568	M3. NOV DTR. 44000H	DIR PUERTO D.
0451	22	569	RET	
		570		
045E	03	571	PUL: INC DTR	DIR PUERTO D.
0453	00	572	NOVA D. 80TR	COMBIA EL DIT FO. 4
0454	0410	573	TEL. D. 400	
0456	00	574	NOVA 80TR. A	
0457	004000	575	NOV DTR. 44000H	DIR PUERTO D.
0456	22	576	RET	
0450	00	577	PUL: INC DTR	DIR PUERTO D.
0450	0E	578	INC RS	INC CONTROR
0450	001010	579	CONE. D. 410H. M1	CON. TORN. D. 200. 10000?
0460	70.00	580	NOV. RS. 400	CON. CON CONTROR A CERO
0462	00	581	NOVA D. 80TR	
0463	5400	582	TEL. D. 400	
0475	042000	583	CONE. D. 400. M2	POSTA PUERTO EL DIT FO. 50
0460	00	584	NOVA D. 80TR	CON. QUITO
0460	0420	585	TEL. D. 400	
0460	020470	586	JMP M2	
047E	00	587	M2. NOVA D. 80TR	NO. FO. 0
046F	0420	588	TEL. D. 400	
0471	70	589	NOVA 80TR. A	
0472	0F	590	INC RS	INC CONTROR
0472	0F0400	591	CONE. D. 404H. M1	CON. TORN. D. 2. 50. 1000?
0470	70.00	592	NOV. RS. 400	CON. CON CONTROR A CERO
0470	00	593	NOVA D. 80TR	COMBIA EL DIT FO. 0
0470	0410	594	TEL. D. 400	
0470	00	595	M3. NOVA 80TR. A	
0470	004000	596	M1. NOV DTR. 44000H	DIR PUERTO D.
0477	22	597	RET	
		598		

LOC	REV	LINE	SOURCE
		599	PROGRAMA POP, REPONE LOS DATOS NECESARIOS Y REGRESA AL
		600	PROGRAMA MANTENIMIENTO
0489	0800	601	REP: POP 001
0492	0800	602	POP 000
0494	0803	603	POP 001
0496	0802	604	POP 001
0498	0291	605	CLR 001
0499	32	606	ACT1
		607	
		608	PROGRAMA MANTENIMIENTO: ESCRIBI COMANDOS A TRAVES
		609	DEL TECLADO Y LOS DISPLAYS DE MANTENIMIENTO PARA
		610	ACTUALIZAR MANT. PARA Y TENER ACCESO A LOS LOCAL
		611	ALMACENES DE MEMORIA
		612	
0430	750019	613	MT0: NOV 001 #001
0431	120703	614	CALL CLR
0432	120642	615	MT0: CALL 010
0433	120625	616	CALL CLR
0434	120555	617	CALL 001
0435	081826	618	COND RE #100,MT5
0436	755731	619	NOV 001 #011
0437	7100	620	MT1: NOV 05 #00
0438	750006	621	NOV 001 #00
0439	7005	622	NOV 04 #05
0440	120650	623	CALL LDR
0441	080814	624	MT2: COND 00 #00,MT4
0442	0858	625	NOV 00 001
0443	7908	626	NOV 01 #001
0444	07	627	MT3: NOV 0 001
0445	5470	628	NOV 0 001
0446	00	629	NOV 02 #0
0447	03	630	CLR 0
0448	9400	631	COND 0 #0001
0449	5007	632	JNC 014
0450	00	633	NOV 0 02
0451	04	634	SWP 0
0452	06	635	NOV 00 #0
0453	08	636	INC 01
0454	09	637	INC 00
0455	0470	638	COND 05 #01
0456	8008	639	JMP 010
0457	081005	640	MT5: COND 00 #100,MT6
0458	755737	641	NOV 001 #001
0459	0805	642	JMP 011
0460	082007	643	MT6: COND 00 #001,MT7
0461	755741	644	NOV 001 #011
0462	7000	645	NOV 05 #00
0463	750003	646	NOV 001 #02
0464	7002	647	NOV 04 #02
0465	120650	648	CALL LDR
0466	8000	649	JMP 012
0467	03	650	MT7: CLR 0
0468	08	651	NOV 0 00
0469	9400	652	COND 0 #00
0470	4005	653	TC 00

CON COMANDOS FROM MANT-DEL-OR

LOC	OBJ	LINE	SOURCE	
0400	00	654	CALL	
0404	00	655	NOV 80	
0405	0410	656	CALL 0410M	
0407	0000	657	NOV 80	
0408	0000	658	NOV 80	
0408	000000	659	CALL 000000	YES COMPASS 00000000
0400	120000	660	CALL 0000	YES COMPASS 00M
0401	000000	661	CALL 000000	
0404	000000	662	NOV 000000	YES COMPASS 00000000
0407	0000	663	NOV 80	
0400	0000	664	NOV 80	
0400	110000	665	CALL 0000	YES COMPASS 000000
0401	000000	666	CALL 000000	
0501	0000	667	NOV 80	
0503	120000	668	CALL 00M	
0500	0000	669	NOV 80	
0500	120000	670	CALL 0000	YES COMPASS 000000
0500	120000	671	CALL 0000	
0500	120000	672	CALL 00M	YES COMPASS 000000
0511	000000	673	NOV 000000	
0514	0000	674	NOV 80	
0516	0000	675	NOV 80	
0510	000000	676	NOV 80	
0510	000000	677	NOV 80	YES COMPASS 000000
0510	000000	678	NOV 80	
0521	0000	679	NOV 80	
0520	0000	680	NOV 80	
0520	120000	681	CALL 0000	
0520	000000	682	CALL 000000	
0520	0000	683	NOV 80	
0520	120000	684	CALL 00M	
0520	0000	685	NOV 80	
0520	120000	686	CALL 0000	YES COMPASS 000000
0520	120000	687	CALL 0000	
0520	120000	688	CALL 00M	YES COMPASS 000000
0520	000000	689	NOV 000000	
0520	0000	690	NOV 80	
0540	000000	691	NOV 80	
0540	0000	692	NOV 80	
0540	000000	693	NOV 80	YES COMPASS 000000
0540	120000	694	CALL 0000	YES COMPASS 000000
0540	0000	695	NOV 80	
0540	000000	696	NOV 80	
0550	0000	697	NOV 80	
0550	120000	698	CALL 0000	
0550	000000	699	NOV 80	
0550	0000	700	NOV 80	
0550	120000	701	CALL 00M	
0550	000000	702	NOV 000000	
0560	000000	703	NOV 000000	
0560	120000	704	CALL 00	
0560	00	705	NOV 80	
0560	0000	706	NOV 80	
0560	120000	707	CALL 00M	
0560	120000	708	CALL 00	

ESTA TESIS NO DEBE
 SALIR DE LA BIBLIOTECA

LOG	OBJ	LINE	SOURCE	
0567	00	700	INC 117P	
0570	7000	710	NOV 13, 1961	
0572	120500	711	CALL EMP	
0575	120100	712	CALL 17	
0578	120793	713	CALL CLA	
0579	0191	714	JMP NITO	
0579	0566	715	NT10: NOV 1, 1961	
0577	040204	716	CINE R. 400, REC	
0582	120515	717	CALL CLAR	YES CIG 12
0585	7000	718	NOV 05, 1961	
0587	750000	719	NOV 08, 1961	
0588	7000	720	NOV 04, 1961	
0590	120650	721	CALL LEFF	
0590	000004	722	CINE R. 400, REC	
0592	0502	723	NOV 03, 1961	
0594	7000	724	NOV 13, 1961	
0596	120600	725	CALL EMP	
0599	FG	726	NOV 05, 1961	
0599	00	727	INC 00	
0598	7900	728	NOV 13, 1961	
0599	120000	729	CALL EMP	
0599	FG	730	NOV 03, 1961	
0591	00	731	INC 00	
0592	7000	732	NOV 03, 1961	
0594	120000	733	CALL EMP	
0597	FG	734	NOV 03, 1961	
0598	120793	735	CALL CLA	
0598	0191	736	JMP NITO	
0598	000330	737	NT11: CINE R. 400, NT10	
0598	0566	738	NOV 1, 1961	
0592	040119	739	CINE R. 400, NT12	YES CONWAY PREV
0595	1561	740	DEC 01H	YES PREV EF
0597	120770	741	CALL CHECK	ALICIA DATO DECIMIN
0598	120624	742	CALL CIEM	
0599	120515	743	CALL CLAR	
0599	120700	744	CALL ESC	
0593	120004	745	CALL LEED	
0590	000050	746	CINE R. 400, NT17	
0599	120070	747	CALL 18H	
0590	0191	748	JMP NITO	
0590	0566	749	NT12: NOV 1, 1961	
0590	040200	750	CINE R. 400, NT17	
0593	1561	751	DEC 01H	YES PREV IP
0595	120770	752	CALL CHECK	
0590	120700	753	CALL CIEM	
0599	120515	754	CALL CLAR	
0598	120700	755	CALL ESC	
0594	120004	756	CALL LEED	
0594	000040	757	CINE R. 400, NT17	
0597	120753	758	CALL 18H	
0598	0191	759	JMP NITO	
0590	000200	760	NT13: CINE R. 400, NT10	
0597	0566	761	NOV 1, 1961	
0591	040110	762	CINE R. 400, NT14	YES CON 18H7
0594	0561	763	INC 01H	YES 18H7 EF

LOC	OBJ	LINE	SOURCE
0550	120701	764	OPR: DMI
			WEEK DAYS ECONOM
0550	120707	765	OPR: DMI
0550	120708	766	OPR: CLAR
0551	120709	767	OPR: CSC
0600	120804	769	OPR: LECO
0605	120820	769	OPR: PG.#00.MT17
0609	120759	770	OPR: MFI
0600	1201	771	OPR: MTO
0600	1206	772	MT14: OPR: A.#00
0607	120221	773	OPR: A.#00.MT17
0612	120511	774	OPR: CMI
			ES NEXT IF
0614	120701	775	OPR: DMI
0617	120708	776	OPR: CLAR
0616	120805	777	OPR: CLAR
0618	120709	778	OPR: CSC
0620	120804	779	OPR: LECO
0623	120806	780	OPR: PG.#00.MT17
0625	120752	781	OPR: MFI
0629	1201	782	OPR: MTO
0620	120192	783	MT15: OPR: PG.#00.MT15
0628	1200	784	OPR: MTO
0630	120900	785	MT16: OPR: PG.#00.MT17
0633	1200	786	OPR: MTO
		787	:
		788	ROUTING PARA EL PROGRAMA DE MANTENIMIENTO
		789	:
		790	OPR: CLAR: TOME A CARGO LOS DISPLAYS DE MANT.
0635	7200	791	OPR: MFI: A.#00
0637	7206	792	OPR: PG.#00
0639	EA	793	OPR: A
0640	EA	794	OPR: MFI: A.#00
0640	EA	795	OPR: A
0640	EA	796	OPR: PG.#00
0640	EA	797	OPR: MFI: A.#00
0641	EA	798	OPR: A
		799	:
		800	OPR: FIFO: NO SE HAY OPR Y EL FIFO ESTA LIBRE.
0642	700001	801	FIFO: MFI: PG.#0000
0645	7450	802	OPR: A.#00:
			ALCEA: EA
0647	EA	803	OPR: MFI: A.#00
0648	EA	804	OPR: MFI: A.#00
0648	EA	805	OPR: PG.#00
0648	EA	806	OPR: A.#00
0648	EA	807	OPR: FIFO
0648	EA	808	OPR: PG.#00
0647	EA	809	OPR: A.#00
0650	5450	810	OPR: A.#00
0652	70EE	811	OPR: FIFO
0654	EA	812	OPR: A
		813	:
		814	OPR: OPR: TOME UN CARACTER EN CA
0655	700000	815	OPR: MFI: PG.#0000
0659	EA	816	OPR: MFI: A.#00
0659	EA	817	OPR: A.#00
0659	EA	818	OPR: PG.#00

LOC	OBJ	LINE	COMENT
0650	22	019	RET
		020	
		021	LEER NOTA LEER LOS DATOS
0650	0400	022	LEDA CONT LEEDA
0651	0142	023	LEDA CONT CONT
0651	0067	024	LEDA CONT CONT
0652	0155	025	CALL CONT
0653	0410	026	CONT CONT
0657	0018	027	CONT CONT
0658	040001	028	CONT CONT LEA
0658	010002	029	CONT CONT
0657	040001	030	LEA CONT CONT
0675	00	031	JMP LEA5
0675	00	032	LEA MOV A PS
0676	050004	033	CONT CONT LEA
0677	0100	034	LEDA CONT CONT
0678	0002	035	JMP LEA1
0678	00	036	LEDA INC PS
0678	100000	037	CALL CONT
0681	0070	038	JMP LEA3
0682	22	039	LEA5 RET
		040	
		041	LEER LEED LEER LOS COMANDOS
0684	0400	042	LECO CONT CONT
0685	0142	043	CALL CONT
0685	0155	044	LECO CONT CONT
0688	22	045	RET
		046	
		047	LEER NOTA LEER LOS DATOS RECIBIDOS DE DE A LOS
		048	LOS COMANDOS A SU EQUIVALENTE Y LOS MUESTRA EN
		049	EL MONITOR
0686	0067	050	NOTA CONT CONT
0688	7000	051	MOV A CONT
0688	7000	052	MOV B CONT
0691	00	053	MOV A CONT
0692	07	054	MOV B CONT
0693	00	055	INC B
0694	08	056	INC B
0695	05070	057	CONT CONT CONT
0695	100002	058	CONT CONT
0698	07	059	MOV B CONT
0699	000001	060	CONT CONT CONT
0699	7400	061	MOV A CONT
0691	08	062	MOV B CONT
0692	7404	063	MOV A CONT
0694	08	064	MOV B CONT
0695	000000	065	MOV B CONT CONT
0698	7000	066	MOV A CONT
0698	7000	067	MOV B CONT
0698	06	068	CONT CONT CONT
0698	08	069	MOV B CONT
0698	00	070	INC B
0699	0070	071	CONT CONT
0691	22	072	RET
		073	

LOC	OFF	LINE	SYMBOL
		074	LEUB TRFD COMBITE ORA TOLA AL CARACER CORRES.
		075	TRONCONEC.
0082	01	076	TRFD NOV 0.001
0083	03	077	TRFD 0
0084	0410	078	TRFD 0.410M
0085	04	079	TRFD 0
0087	03	080	TRFD 0.00-70
0089	02	081	TRFD 0
0090	00	082	TR DEBIL 0.01-0.04 0.0 0.0 0.0 0.0 0.0 0.0 0.0 0.0 0.0 0.0
0091	00		
0092	00		
0093	00		
0094	00		
0095	00		
0096	00		
0097	00		
0098	00		
0099	00		
0100	00		
0101	00		
0102	00		
0103	00		
0104	00		
0105	00		
0106	00		
0107	00		
0108	00		
0109	00		
0110	00		
		083	TR 0.0 0.0 0.0 0.0 0.0 0.0 0.0 0.0
		084	
		085	
0620	07	086	TRFD EMP TRONC LA INFORMACION DE LOS ELECTROS EN TR
0621	01	087	TRFD 0.001
0622	00	088	TRFD 0.001
0623	00	089	TRFD 0.001
0624	07	090	TRFD 0.001
0625	04	091	TRFD 0
0626	00	092	TRFD 0.001
0627	00	093	TRFD 0.001
0628	00	094	TRFD 0.001
0629	00	095	TRFD 0.001
0630	00	096	TRFD 0.001
0631	00	097	TRFD 0.001
0632	00	098	TRFD 0.001
0633	00	099	TRFD 0.001
0634	00	100	TRFD 0.001
0635	00001	101	TRFD 0.001
0636	00	102	TRFD 0.001
0637	00	103	TRFD 0.001
0638	00	104	TRFD 0.001
0639	00	105	TRFD 0.001
0640	00	106	TRFD 0.001
0641	00	107	TRFD 0.001
0642	00	108	TRFD 0.001
0643	00	109	TRFD 0.001
0644	00	110	TRFD 0.001
0645	00	111	TRFD 0.001
0646	00	112	TRFD 0.001
0647	00	113	TRFD 0.001
0648	00	114	TRFD 0.001
0649	00	115	TRFD 0.001
0650	00	116	TRFD 0.001
0651	00	117	TRFD 0.001
0652	00	118	TRFD 0.001
0653	00	119	TRFD 0.001
0654	00	120	TRFD 0.001
0655	00	121	TRFD 0.001
0656	00	122	TRFD 0.001
0657	00	123	TRFD 0.001
0658	00	124	TRFD 0.001
0659	00	125	TRFD 0.001
0660	00	126	TRFD 0.001
0661	00	127	TRFD 0.001
0662	00	128	TRFD 0.001
0663	00	129	TRFD 0.001
0664	00	130	TRFD 0.001
0665	00	131	TRFD 0.001
0666	00	132	TRFD 0.001
0667	00	133	TRFD 0.001
0668	00	134	TRFD 0.001
0669	00	135	TRFD 0.001
0670	00	136	TRFD 0.001
0671	00	137	TRFD 0.001
0672	00	138	TRFD 0.001
0673	00	139	TRFD 0.001
0674	00	140	TRFD 0.001
0675	00	141	TRFD 0.001
0676	00	142	TRFD 0.001
0677	00	143	TRFD 0.001
0678	00	144	TRFD 0.001
0679	00	145	TRFD 0.001
0680	00	146	TRFD 0.001
0681	00	147	TRFD 0.001
0682	00	148	TRFD 0.001
0683	00	149	TRFD 0.001
0684	00	150	TRFD 0.001

LOC	INT	SOURCE
0072	02077	011
0075	5072	012
0077	22	013
		014
		015
0078	20603	016
0079	1501	017
0079	00	018
0079	7502	019
0700	750220	020
0700	056020	021
0701	113770	022
0701	7501	023
0706	00	024
0706	120770	025
0707	7504	026
0711	00	027
0712	120750	028
0715	7501	029
0717	7503	030
0719	7960	031
0719	120720	032
0719	00	033
0719	7501	034
0721	120730	035
0724	00	036
0725	7500	037
0727	120720	038
0729	0170	039
0730	01	040
		041
		042
0729	00	043
0729	540F	044
0730	04	045
0731	01	046
0732	10	047
0733	06	048
0734	04	049
0735	540F	050
0737	04	051
0739	07	052
0739	22	053
		054
		055
0739	0501	056
0740	048100	057
0740	030750	058
0742	5005	059
0744	0600	060
0746	0000	061
0746	0101	062
0748	140070	063
0748	020751	064
0750	5072	065
		066
		067
		068
		069
		070
		071
		072
		073
		074
		075
		076
		077
		078
		079
		080
		081
		082
		083
		084
		085
		086
		087
		088
		089
		090
		091
		092
		093
		094
		095
		096
		097
		098
		099
		100

NO. DE	LINE	DESCRIPCION
0752 22	001	...
	002	...
	003	...
	004	...
	005	...
	006	...
	007	...
	008	...
	009	...
	010	...
	011	...
	012	...
	013	...
	014	...
	015	...
	016	...
	017	...
	018	...
	019	...
	020	...
	021	...
	022	...
	023	...
	024	...
	025	...
	026	...
	027	...
	028	...
	029	...
	030	...
	031	...
	032	...
	033	...
	034	...
	035	...
	036	...
	037	...
	038	...
	039	...
	040	...
	041	...
	042	...
	043	...
	044	...
	045	...
	046	...
	047	...
	048	...
	049	...
	050	...
	051	...
	052	...
	053	...
	054	...
	055	...
	056	...
	057	...
	058	...
	059	...
	060	...
	061	...
	062	...
	063	...
	064	...
	065	...
	066	...
	067	...
	068	...
	069	...
	070	...
	071	...
	072	...
	073	...
	074	...
	075	...
	076	...
	077	...
	078	...
	079	...
	080	...
	081	...
	082	...
	083	...
	084	...
	085	...
	086	...
	087	...
	088	...
	089	...
	090	...
	091	...
	092	...
	093	...
	094	...
	095	...
	096	...
	097	...
	098	...
	099	...
	100	...
	101	...
	102	...
	103	...
	104	...
	105	...
	106	...
	107	...
	108	...
	109	...
	110	...
	111	...
	112	...
	113	...
	114	...
	115	...
	116	...
	117	...
	118	...
	119	...
	120	...

LOC	ADD	LINE	COMMENT
0770	00	1021	71 MOV A, #0FH
0771	540F	1022	ANL A, #0FH
0772	70	1023	MOV E2, 0
0773	70	1024	INC DPTR
0774	00	1025	MOV A, #0F7H
0775	540F	1026	ANL A, #0FH
0776	04	1027	MOV A
0777	40	1028	ORL A, #02
0778	00	1029	RET
		1030	
		1031	72 MOV A, #00
0779	70	1032	73 MOV A, 0
077A	540F	1033	ANL A, #0FH
077B	70	1034	MOV A, #0F7H
077C	70	1035	INC DPTR
077D	00	1036	MOV A, 04
077E	04	1037	MOV A
077F	540F	1038	ANL A, #0FH
0780	70	1039	MOV A, #0F7H
0781	00	1040	RET
		1041	
		1042	END

ASSEMBLY COMPLETE, NO ERRORS FOUND

APENDICE B

8031/8051/8751 SINGLE-COMPONENT 8-BIT MICROCOMPUTER

- 8031 - Control Oriented CPU With RAM and I/O
- 8051 - An 8031 With Factory Mask-Programmable ROM
- 8751 - An 8031 With User Programmable/Erasable EPROM

- 4K x 8 ROM/EPROM
- 128 x 8 RAM
- Four 8-Bit Ports, 32 I/O Lines
- Two 16-Bit Timer/Event Counters
- High-Performance Full-Duplex Serial Channel
- External Memory Expandable to 128K
- Compatible with MCS-80[®]/MCS-85[®] Peripherals
- Boolean Processor
- MCS-48[®] Architecture Enhanced with:
 - Non-Paged Jumps
 - Direct Addressing
 - Four 8-Register Banks
 - Stack Depth Up to 128-Bytes
 - Multiply, Divide, Subtract, Compare
- Most Instructions Execute in 1 μ s
- 4 μ s Multiply and Divide

The Intel[®] 8031/8051/8751 is a stand-alone, high-performance single-chip computer fabricated with Intel's highly-reliable +5 Volt, depletion-load, N-Channel, silicon-gate HMOS technology and packaged in a 40-pin DIP. It provides the hardware features, architectural enhancements and new instructions that are necessary to make it a powerful and cost effective controller for applications requiring up to 64K bytes of program memory and/or up to 64K bytes of data storage.

The 8051/8751 contains a non-volatile 4K x 8 read-only program memory, a volatile 128 x 8 read/write data memory, 32 I/O lines, two 16-bit timer/counters; a five-source, two-priority-level, nested interrupt structure, a serial I/O port for either multi-processor communications, I/O expansion, or full duplex UART; and on-chip oscillator and clock circuits. The 8031 is identical, except that it lacks the program memory. For systems that require extra capability, the 8051 can be expanded using standard TTL compatible memories and the byte oriented MCS-80 and MCS-85 peripherals.

The 8051 microcomputer, like its 8048 predecessor, is efficient both as a controller and as an arithmetic processor. The 8051 has extensive facilities for binary and BCD arithmetic and excels in bit-handling capabilities. Efficient use of program memory results from an instruction set consisting of 44% one-byte, 41% two-byte, and 15% three-byte instructions. With a 12 MHz crystal, 56% of the instructions execute in 1 μ s, 40% in 2 μ s and multiply and divide require only 4 μ s. Among the many instructions added to the standard 8048 instruction set are multiply, divide, subtract and compare.

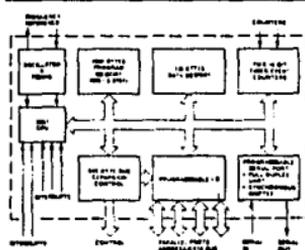


Figure 1.
Block Diagram

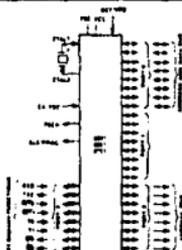


Figure 2.
Logic Symbol



Figure 3. Pin
Configuration

TTL
MSI

**TYPES SN54LS373, SN54LS374, SN54S373, SN54S374,
SN74LS373, SN74LS374, SN74S373, SN74S374
OCTAL D-TYPE TRANSPARENT LATCHES AND
EDGE-TRIGGERED FLIP-FLOPS**

BULLETIN NO. DL 4 7212380 OCTOBER 1976-REVISED AUG. 1977

- Choice of 8 Latches or 8 D-Type Flip-Flops in a Single Package
- 3-State Bus-Driving Outputs
- Full Parallel-Access for Loading
- Buffered Control Inputs
- Clock/Enable Input Has Hysteresis to Improve Noise Rejection
- P-N-P Inputs Reduce D-C Loading on Data Lines ('S373 and 'S374)
- SN54LS363 and SN74LS364 Are Similar But Have Higher V_{OH} For MOS Interface

'LS373, 'S373
FUNCTION TABLE

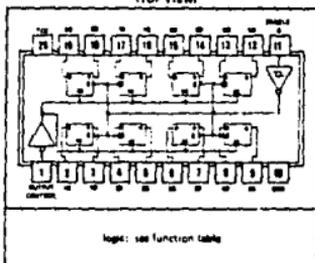
OUTPUT CONTROL	ENABLE G	D	OUTPUT
L	H	H	H
L	H	L	L
L	L	X	Q_0
H	X	X	Z

'LS374, 'S374
FUNCTION TABLE

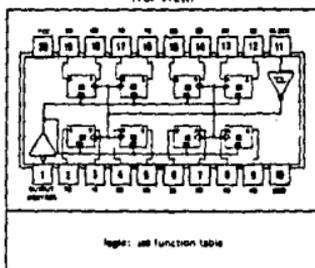
OUTPUT CONTROL	CLOCK	D	OUTPUT
L	↑	H	H
L	↑	L	L
L	L	X	Q_0
H	X	X	Z

See explanation of function tables on page 3 B

SN54LS373, SN54S373 ... J PACKAGE
SN74LS373, SN74S373 ... J OR N PACKAGE
(TOP VIEW)



SN54LS374, SN54S374 ... J PACKAGE
SN74LS374, SN74S374 ... J OR N PACKAGE
(TOP VIEW)



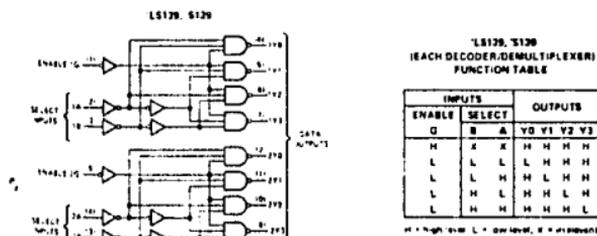
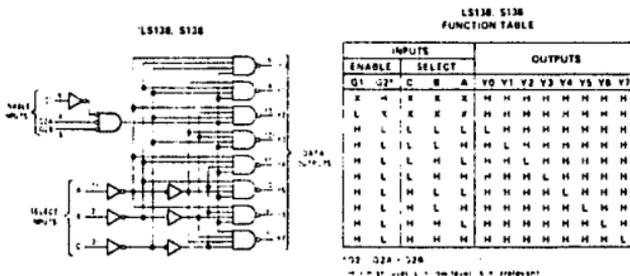
description

These 8-bit registers feature totem-pole three-state outputs designed specifically for driving highly-capacitive or relatively low-impedance loads. The high-impedance third state and increased high-logic-level drive provide these registers with the capability of being connected directly to and driving the bus lines in a bus-organized system without need for interface or pull-up components. They are particularly attractive for implementing buffer registers, I/O ports, bidirectional bus drivers, and working registers.

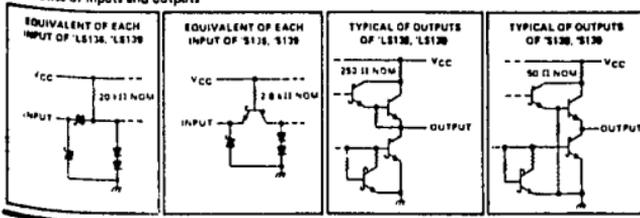
The eight latches of the 'LS373 and 'S373 are transparent D-type latches meaning that while the enable (G) is high the Q outputs will follow the data (D) inputs. When the enable is taken low the output will be latched at the level of the data that was setup.

**TYPES SN54LS138, SN54S138, SN54LS139, SN54S139
SN74LS138, SN74S138, SN74LS139, SN74S139
DECODERS/DEMULTIPLEXERS**

functional block diagrams and logic



schematics of inputs and outputs



8286/8287 OCTAL BUS TRANSCEIVER

- Data Bus Buffer Driver for IAPX 86,88, MCS-80™, MCS-85™, and MCS-48™ Families
- High Output Drive Capability for Driving System Data Bus
- Fully Parallel 8-Bit Transceivers
- 3-State Outputs
- 20-Pin Package with 0.3" Center
- No Output Low Noise when Entering or Leaving High Impedance State

The 8286 and 8287 are 8-bit bipolar transceivers with 3-state outputs. The 8287 inverts the input data at its outputs while the 8286 does not. Thus, a wide variety of applications for buffering in microcomputer systems can be met.

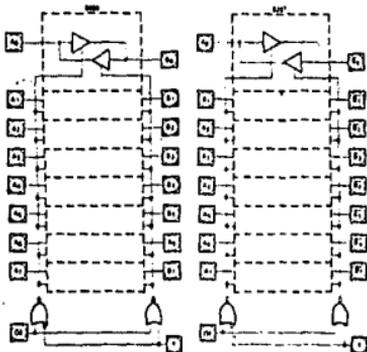


Figure 1. Logic Diagrams

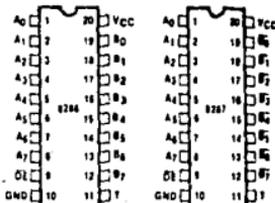


Figure 2. Pin Configurations

2716[®] 16K (2K x 8) UV ERASABLE PROM

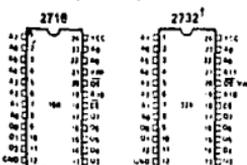
- Fast Access Time
 - 360 ns Max. 2716-1
 - 380 ns Max. 2716-2
 - 450 ns Max. 2716
 - 490 ns Max. 2716-5
 - 850 ns Max. 2716-6
- Single +5V Power Supply
- Low Power Dissipation
 - 525 mW Max. Active Power
 - 132 mW Max. Standby Power
- Pin Compatible to Intel[®] 2732 EPROM
- Simple Programming Requirements
 - Single Location Programming
 - Programs with One 50 ms Pulse
- Inputs and Outputs TTL Compatible during Read and Program
- Completely Static

The Intel[®] 2716 is a 16,384 bit ultraviolet erasable and electrically programmable read only memory (EPROM). The 2716 operates from a single 5-volt power supply, has a static standby mode, and features fast single address location programming. It makes designing with EPROMs faster, easier and more economical.

The 2716, with its single 5-volt supply and with an access time up to 350 ns, is ideal for use with the newer high performance +5V microprocessors such as Intel's 8085 and 8086. A selected 2716-5 and 2716-6 is available for slower speed applications. The 2716 is also the first EPROM with a static standby mode which reduces the power dissipation without increasing access time. The maximum active power dissipation is 525 mW while the maximum standby power dissipation is only 132 mW, a 75% savings.

The 2716 has the simplest and fastest method yet devised for programming EPROMs — single pulse TTL level programming. No need for high voltage output because all programming controls are handled by TTL signals. Program any location at any time — either individually, sequentially or at random, with the 2716's single address location programming. Total programming time for all 16,384 bits is only 100 seconds.

PIN CONFIGURATION



Refer to 2732 data sheet for specifications

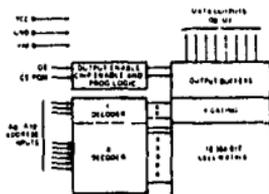
PIN NAMES

A ₀ -A ₁₅	ADDRESSES
D ₀ -D ₇	DATA INPUTS/OUTPUTS
OE	OUTPUT ENABLE
CE	CLOCK

MODE SELECTION

MODE	CE	OE	V _{CE}	V _{CC}	OUTPUTS
Read	V _{IL}	V _{IL}	-5	+5	Output
Standby	V _{IL}	Output Enable	+5	+5	High-Z
Program	V _{IL} (Pulse)	V _{IL}	+5	+5	Output
Program Verify	V _{IL}	V _{IL}	+5	+5	Output
Program Erase	V _{IL}	V _{IL}	+5	+5	High-Z

BLOCK DIAGRAM



2114A 1024 X 4 BIT STATIC RAM

	2114AL-1	2114AL-2	2114AL-3	2114AL-4	2114A-4	2114A-5
Max. Access Time (ns)	100	120	150	200	200	250
Max. Current (mA)	40	40	40	40	70	70

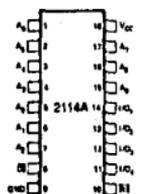
- HMOS Technology
- Low Power, High Speed
- Identical Cycle and Access Times
- Single +5V Supply $\pm 10\%$
- High Density 18 Pin Package
- Completely Static Memory - No Clock or Timing Strobe Required
- Directly TTL Compatible: All Inputs and Outputs
- Common Data Input and Output Using Three-State Outputs
- 2114 Upgrade

The Intel® 2114A is a 4096-bit static Random Access Memory organized as 1024 words by 4-bits using HMOS, a high performance MOS technology. It uses fully DC stable (static) circuitry throughout, in both the array and the decoding, therefore it requires no clocks or refreshing to operate. Data access is particularly simple since address setup times are not required. The data is read out nondestructively and has the same polarity as the input data. Common input/output pins are provided.

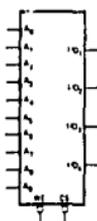
The 2114A is designed for memory applications where the high performance and high reliability of HMOS, low cost, large bit storage, and simple interfacing are important design objectives. The 2114A is placed in an 18-pin package for the highest possible density.

It is directly TTL compatible in all respects: inputs, outputs, and a single +5V supply. A separate Chip Select (\overline{CS}) lead allows easy selection of an individual package when outputs are or-tied.

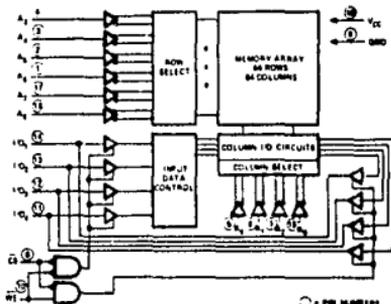
PIN CONFIGURATION



LOGIC SYMBOL



BLOCK DIAGRAM



PIN NAMES

A_0 - A_3	ADDRESS INPUTS	V_{CC}	POWER (+5V)
\overline{WE}	WRITE ENABLE	\overline{GND}	GND GROUND
\overline{CS}	CHIP SELECT		
IO_0 - IO_3	DATA INPUT/OUTPUT		

○ = PIN NUMBERS



8255A/8255A-5 PROGRAMMABLE PERIPHERAL INTERFACE

- MCS-85™ Compatible 8255A-5
- 24 Programmable I/O Pins
- Completely TTL Compatible
- Fully Compatible with Intel® Microprocessor Families
- Improved Timing Characteristics
- Direct 8-Bit Set/Reset Capability Easing Control Application Interface
- 40-Pin Dual In-Line Package
- Reduces System Package Count
- Improved DC Driving Capability

The Intel® 8255A is a general purpose programmable I/O device designed for use with Intel® microprocessors. It has 24 I/O pins which may be individually programmed in 2 groups of 12 and used in 3 major modes of operation. In the first mode (MODE 0), each group of 12 I/O pins may be programmed in sets of 4 to be input or output. In MODE 1, the second mode, each group may be programmed to have 8 lines of input or output. Of the remaining 4 pins, 3 pins are used for handshaking and interrupt control signals. The third mode of operation (MODE 2) is a bidirectional bus mode which uses 8 lines for a bidirectional bus, and 5 lines, borrowing one from the other group, for handshaking.

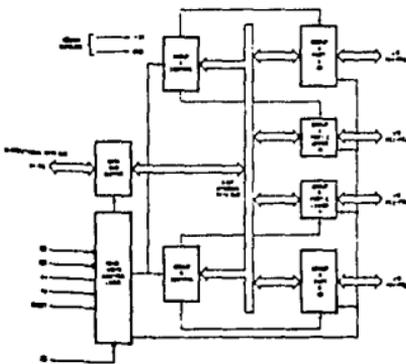


Figure 1. 8255A Block Diagram



Figure 2. Pin Configuration



8279/8279-5 PROGRAMMABLE KEYBOARD/DISPLAY INTERFACE

- MCS-85™ Compatible 8279-5
- Simultaneous Keyboard Display Operations
- Scanned Keyboard Mode
- Scanned Sensor Mode
- Strobed Input Entry Mode
- 8-Character Keyboard FIFO
- 2-Key Lockout or N-Key Rollover with Contact Debounce
- Dual 8- or 16-Numerical Display
- Single 16-Character Display
- Right or Left Entry 16-Byte Display RAM
- Mode Programmable from CPU
- Programmable Scan Timing
- Interrupt Output on Key Entry

The Intel® 8279 is a general purpose programmable keyboard and display I/O interface device designed for use with Intel® microprocessors. The keyboard portion can provide a scanned interface to a 64-contact key matrix. The keyboard portion will also interface to an array of sensors or a strobed interface keyboard, such as the hall effect and ferrite variety. Key depressions can be 2-key lockout or N-key rollover. Keyboard entries are debounced and strobed in an 8-character FIFO. If more than 8 characters are entered, overrun status is set. Key entries set the interrupt output line to the CPU.

The display portion provides a scanned display interface for LED, incandescent, and other popular display technologies. Both numeric and alphanumeric segment displays may be used as well as simple indicators. The 8279 has 16x8 display RAM which can be organized into dual 16x4. The RAM can be loaded or interrogated by the CPU. Both right entry, calculator and left entry typewriter display formats are possible. Both read and write of the display RAM can be done with auto-increment of the display RAM address.

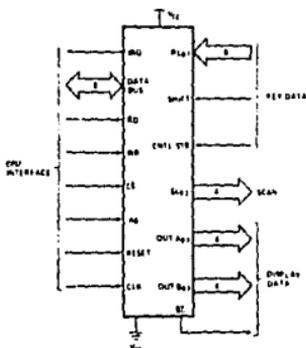


Figure 1. Logic Symbol



Figure 2. Pin Configuration

APENDICE C

APENDICE C. COSTO DEL PROTOTIPO

A continuación se muestra una lista de el material que se utilizó para la elaboración del prototipo del Reloj Maestro Electrónico. El costo total fue de \$80,000 M.N. (a precios de Febrero de 1985).

CANTIDAD	DESCRIPCION	IDENTIFICACION O VALOR
1	Microcontrolador	8031
1	Memoria EPROM	2716
1	Memoria RAM	2114
1	Periférico Programable E/S	8255
1	Interfaz Programable	8279
1	Buffer	74LS367
2	Latch	74LS373
1	Bus Bidireccional	8286
1	Decodificador	74LS138
1	Inversor	74LS14
1	Inversor	74LS04
1	Compuerta And	74LS11
1	Decodificador	74154
1	Decodificador	74LS155
1	Decodificador	7448
5	Buffer	7407
1	Divisor 3.58 MHz a 100 Hz	MM5369
1	Decodificador de Tonos	567

6	Display	TIL313
1	Cristal de Cuarzo	12 MHz
1	Cristal de Cuarzo	3.57 MHz
1	Diodo	1N4148
1	Capacitor Variable	3.5 a 20 pF
6	Transistores NPN	PM510
1	Push Button N.A.	---
3	Inversores	MM14584B
1	Capacitor Electrofítico	22 uF/25V
1	Capacitor Electrofítico	330 uF/10V
11	Capacitor	0.1 uF
1	Capacitor	0.001 uF
1	Capacitor	120 pF
1	Capacitor	33 pF
2	Capacitor	20 pF
1	Resistencia	10 M Ω
1	Resistencia	470 K Ω
6	Resistencia	2.2 K Ω
2	Resistencia	2 K Ω
7	Resistencia	1 K Ω
7	Resistencia	220 Ω
1	Potenciómetro	10 K Ω
2	Display	TI 234G
15	Transistores PNP	BP527-16
15	Transistores NPN	BP537-16
15	Diodos	1N4005
30	Resistencia	47 K Ω
15	Resistencia	100 K Ω

15	Resistencia	5.6 K Ω
15	Resistencia	470 Ω
1	Tarjeta tipo Intel para alambrear	---
1	Gabinete	---
1	Fuente de Alimentación	-48 V a +5V

APENDICE D

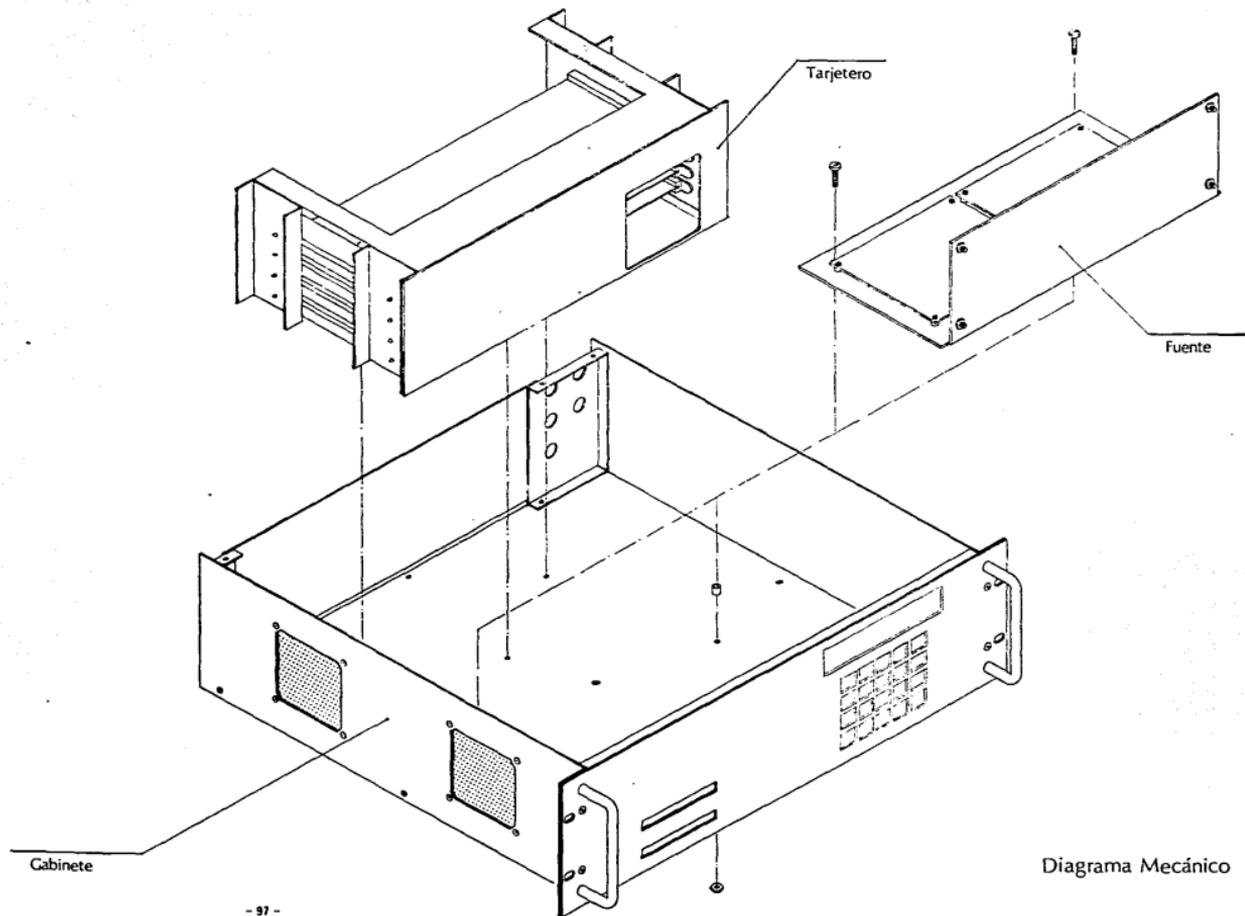


Diagrama Mecánico