



2
2 ej.
UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE ESTUDIOS SUPERIORES CUAUTITLAN

**INTERFACES PARA LA ADQUISICION DE DATOS
DE VARIABLES FISICAS**

FALLA DE ORIGEN

T E S I S

**QUE PARA OBTENER EL TITULO DE
INGENIERO MECANICO ELECTRICISTA
P R E S E N T A N**

**GERARDO CASASOLA VARELA
DAVID MUÑOZ AGUILAR**

CUAUTITLAN IZCALLI, MEX. FEBRERO 1989



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

PREFACIO

Los sistemas de adquisición de datos de variables físicas son aquellos sistemas que colectan o recaban información de variables físicas presentes en un proceso determinado, y se introducen en sistemas de computación para procesarlas, se usan en aplicaciones tales como señalización, medición y control.

Los sistemas de adquisición reciben señales eléctricas analógicas provenientes de transductores eléctricos, los cuales transducen un fenómeno físico tal como la temperatura, presión, humedad, fuerza, desplazamiento, etc., en una señal eléctrica analógica.

El sistema de adquisición convierte la señal eléctrica analógica a forma digital para que pueda ser manejada por un procesador.

Los sistemas de adquisición de datos son básicamente interfaces que adecuan las señales analógicas de entrada y sincronizan la transferencia de información para poder ser procesada en un sistema de computación.

Las interfaces de adquisición de datos son utilizadas en sistemas que se controlan o supervisan por computadora o microprocesadores. A través de esta interfase el procesador que controla un proceso recibe o pide información acerca de las

variables físicas involucradas.

A través de un programa, los datos de la interface llegan al sistema de computación donde de acuerdo a éste, se siguen diversas operaciones tales como: establecer secuencia de control, activar alarmas, tomar medidas de emergencia, comparar los valores límite o simplemente monitorear variables.

En el presente trabajo de tesis se realiza un estudio sobre las interfaces utilizadas para la adquisición de datos a partir de variables físicas. Se presentan dos diseños completos de interfaces de adquisición.

Las interfaces están diseñadas para trabajar con un sistema de microprocesador estándar de 8 bits.

En el capítulo I se da un repaso de los conceptos básicos de computadoras, microcomputadoras y principalmente microprocesadores. Se explican cuales son los sistemas de microprocesadores estándar, su arquitectura, sus similitudes, diferencias y sus modos de selección.

En el capítulo II trata sobre las técnicas de comunicación del sistema de microprocesador con el mundo exterior. Se da una explicación de la comunicación digital serie y paralelo, se

analizan los tipos de interfaces y su modo de implementación. Se da una breve descripción de los circuitos integrados (C. I.) programables más usados para la construcción de interfaces serie y paralelo.

En el capítulo III se introducen los conceptos de los dispositivos que están en contacto directo con la variable física a medir, es decir, los transductores. Se da una clasificación de los tipos de transductores eléctricos más utilizados para medir variables físicas. Se dan las características principales de algunos transductores en especial. También en este capítulo se trata a los acondicionadores de señales que como su nombre lo indica adaptan o acondicionan la señal de entrada para poder ser manejada por los instrumentos de medición de una manera más simple.

El capítulo IV se trata de los convertidores analógico a digital y de digital a analógico los cuales son responsables de una etapa muy importante en la interface de adquisición de datos, ya que transforma la señal analógica, en una señal digital que será manejada por el microprocesador. Se da la clasificación de las técnicas de conversión de ambos tipos de convertidores. Se explican los circuitos de muestreo y retención y los de rastreo y retención los cuales son indispensables para mantener las señales analógicas en un nivel estable dentro de un periodo de tiempo.

Se mencionan los circuitos conocidos como multiplexores, que se utilizan en las interfaces de adquisición para poder tener multiples señales de entrada analógicas sin la necesidad de multiplicar los circuitos convertidores analógico a digital. Al final de este capítulo se tratan los amplificadores de instrumentación que se utilizan para amplificar señales de nivel bajo de voltaje de los transductores, reducir ruido y tienen una alta impedancia de entrada.

En el capítulo V son presentados los diseños de las interfaces para adquisición de datos. Se explica el funcionamiento de cada una de ellas, sus características, puntos de ajuste, etc.

En el capítulo VI se dan detalles de aplicación, costos, sugerencias. Al final se da una explicación de cómo conectar estas interfaces a un sistema de microprocesador estándar tal como el microcomputador Sigma Commodore 84.

INDICE

| | Página |
|--|--------|
| Prefacio | i |
| Indice | v |
| Introducción | 1 |
| I Sistemas de Microprocesadores | 6 |
| 1.1 Sistemas de Microprocesadores Estándar | 7 |
| 1.2 Arquitectura de Sistemas de Microprocesadores | 12 |
| 1.3 Técnicas de Selección | 14 |
| 1.3.1 Selección Lineal | 14 |
| 1.3.2 Direccionamiento Codificado | 15 |
| II Interfaces de Entrada/Salida | 17 |
| 2.1 Comunicación Digital | 18 |
| 2.1.1 Comunicación Paralelo | 18 |
| 2.1.2 Comunicación Serie | 21 |
| 2.1.2.1 Transferencia Sincrona de Datos Serie | 24 |
| 2.1.2.2 Transmisión Asincrona de Datos Serie | 24 |
| 2.2 Métodos de Acceso a los Dispositivos E/S | 25 |
| 2.2.1 Acceso por Mapeo de Memoria | 25 |
| 2.2.2 Mapeo por Puertos de E/S | 26 |
| 2.3 Diseño de Interfaces con Componentes Discretos | 27 |

| | | |
|-------|--|----|
| 2.4 | Diseño de Interfaces con Dispositivos Programables | 28 |
| 2.5 | Dispositivos Programables | 30 |
| 2.5.1 | Dispositivos Programables E/S Paralelo | 30 |
| 2.5.2 | Interface Adaptadora de Periféricos F6829 (PIA) | 30 |
| 2.5.3 | Interface Periférica Programable 8255 (PPI) | 32 |
| 2.5.4 | Circuito Programable para E/S en Paralelo (Z-80PIO) | 32 |
| 2.6 | Dispositivos Programables de E/S para Comunicación Serie | 33 |
| 2.6.1 | Transmisor/Receptor Asíncrono Universal (UART) | 34 |
| 2.6.2 | Interface Adaptadora para Comunicación Serie (ACIA) | 35 |
| 2.6.3 | Adaptador de Datos en Serie Sincrono F6852 (SSDA) | 36 |
| 2.6.4 | Interface de Comunicación Serie Programable 8251A (USART) | 37 |
| 2.6.5 | Circuito para Entradas y Salidas Serie Z-80 SIO | 39 |
| 2.7 | Métodos de Control de Entradas y Salidas | 40 |
| 2.7.1 | E/S Programables ó Sondeo | 41 |
| 2.7.2 | Manejo de Interrupciones | 43 |
| 2.7.3 | Acceso Directo a Memoria | 45 |

| | | |
|---------|---|----|
| III | Sistemas de Adquisición de Datos Analógicos | 50 |
| 3.1 | Introducción | 50 |
| 3.2 | Transductores | 52 |
| 3.2.1 | Transductores Pasivos | 54 |
| 3.2.1.1 | Resistencia | 54 |
| 3.2.1.2 | Capacitancia | 55 |
| 3.2.1.3 | Inductancia | 55 |
| 3.2.1.3 | Voltaje y Corriente | 58 |
| 3.2.2 | Transductores Activos | 57 |
| 3.2.3 | Celda Fotoconductor | 58 |
| 3.2.4 | Termopares | 59 |
| 3.2.5 | Captor Capacitivo para Medición de Nivel | 61 |
| 3.2.6 | Medición de Nivel por Rayos Gamma | 63 |
| 3.2.7 | Detección de Flujo de Aridos | 65 |
| 3.2.8 | Medición de Nivel por Captor de Presión | 66 |
| 3.3 | Acondicionadores de Señales | 68 |
| IV | Conversión Analógica/Digital y Digital/Analógica | 69 |
| 4.1 | Introducción | 69 |
| 4.2 | Convertidor Digital/Analógica (DAC) | 70 |
| 4.2.1 | Convertidor Digital/Analógico Unipolar | 70 |
| 4.2.2 | Convertidor Digital/Analógico Bipolar | 73 |
| 4.3 | Convertidor Analógico/Digital (ADC) | 77 |
| 4.3.1 | Convertidor Analógico/Digital de Aproximaciones Sucesivas | 77 |

| | | |
|----------|---|-----|
| | con los Elementos de Campo | |
| 5.1.5.3 | Selección e Identificación de la Señal a Convertir | 100 |
| 5.1.5.4 | Etapas de Reloj | 101 |
| 5.1.5.5 | Acondicionamiento de la Señal de Campo y Muestreo y Retención | 103 |
| 5.1.5.6 | Sincronización de Conversión | 107 |
| 5.1.5.7 | Voltaje de Referencia | 108 |
| 5.1.5.8 | Conversión Analógica/Digital | 110 |
| 5.1.5.9 | Conversión Paralelo/Serie | 111 |
| 5.1.5.10 | Identificación de Tableta en Operación | 112 |
| 5.1.5.11 | Falla de Transmisor | 113 |
| 5.1.6 | Descripción General | 114 |
| 5.1.7 | Programa de Prueba | 116 |
| 5.1.8 | Puntos de Prueba | 117 |
| 5.1.9 | Lista de Material | 119 |
| 5.2 | Interface para la Adquisición de Datos de 96 Variables | 122 |
| 5.2.1 | Antecedentes | 122 |
| 5.2.2 | Diagrama a Bloques | 122 |
| 5.2.3 | Señales de Operación | 122 |
| 5.2.4 | Identificación de Señales | 123 |
| 5.2.5 | Descripción de Bloques | 124 |
| 5.2.5.1 | Lógica de Control | 125 |

INTRODUCCION

Computadoras . Microcomputadoras y Microprocesadores.

Antes de iniciar con el estudio de las interfaces para adquisición de datos se hace necesario mencionar conceptos básicos sobre computadoras, microcomputadoras y microprocesadores para poder dar un mejor enfoque al trabajo desarrollado en esta tesis.

Se puede definir a las computadoras a grandes rasgos como máquinas electrónicas que pueden ser programadas para procesar datos a una velocidad muy alta, es decir, una computadora recibe datos, los procesa de acuerdo a un programa establecido y finalmente entrega resultados. Una computadora en su configuración básica esta formada por cuatro partes principales como se muestra en la fig. 1.

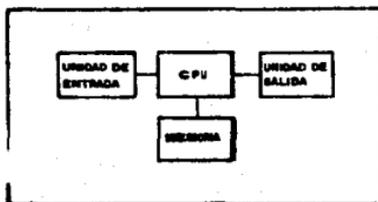


Fig. 1 Computadora Básica

a) Unidad Central de Procesamiento.

La Unidad Central de Procesamiento CPU es la parte principal de

la computadora y se divide a su vez en la Unidad de Control y la Unidad Aritmético Lógica (ALU).

La Unidad de Control recibe las instrucciones codificadas en binario desde la memoria y decide cuándo, cómo y qué operaciones se deben ejecutar para realizar cada instrucción. Reconoce cuando se termina la ejecución de una instrucción e indica cuál es la que se debe ejecutar a continuación. La unidad de control es considerada como el cerebro de la computadora.

La Unidad Aritmética Lógica es la que realiza el trabajo de procesamiento. La ALU recibe datos y efectúa operaciones con ellos. tales como :operaciones aritméticas, lógicas, de comparación y corrimiento entre otras. La ALU tiene algunos registros para almacenar los datos sobre los que va a realizar las operaciones. El número exacto de esos registros depende de cada computadora en particular.

b) Unidad de Memoria.

Esta unidad contiene las instrucciones y los datos que se van a procesar en la CPU. La memoria se divide por su ubicación en dos áreas principales : propia y auxiliar. La CPU tiene acceso directo a la memoria propia y es desde esta memoria que la CPU obtiene los códigos de las instrucciones , y guarda y obtiene datos durante la ejecución de un programa. Las memorias

auxiliares son dispositivos de almacenamiento masivo de instrucciones y datos que no pueden ser accedidos directamente por la CPU. Entre los dispositivos mas usuales de este tipo de memoria se encuentran el disco magnético, la cinta magnética y los discos flexibles.

c) Unidades de Entrada.

Los dispositivos de entrada se usan para introducir, desde el exterior, los datos y programas que le indican a la CPU que operaciones realizar. Las unidades de entrada más comunes son: lectora de tarjetas, teclado, lectora de discos.

d) Unidades de Salida.

Las unidades de salida son usadas por la CPU para proporcionar al usuario los resultados de los programas. Los dispositivos de salida más usados son el CRT, la impresora, unidades de disco.

Microprocesadores y Microcomputadoras.

El microprocesador es una Unidad Central de Proceso (CPU) alojada en un sólo circuito integrado LSI de propósito general, puede realizar un gran número de funciones diferentes de acuerdo a un programa definido.

A la par con el desarrollo de los microprocesadores los

fabricantes han desarrollado también circuitos integrados de soporte tales como memorias, temporizadores, puertos, etc. que permiten al diseñador facilidades en el desarrollo de nuevas aplicaciones.

Se define como microcomputadora a una computadora en la que la CPU esta formada por un microprocesador y sus componentes auxiliares por circuitos integrados que pertenecen a la familia del microprocesador.

Con la reciente aparición de las microcomputadoras las cuales poseen una gran capacidad de calculo, se ha comenzado a desplazar en ciertas aplicaciones a minicomputadoras e incluso a grandes computadoras.

Por otra parte como las dimensiones que tiene un microprocesador son tan pequeñas tiene la ventaja de que se le puede introducir directamente en una máquina para realizar alguna tarea específica tales como cajas registradoras, calculadoras, equipos médicos, controladores de tránsito, sistemas de adquisición de datos o incluso medición, supervisión y control de un proceso industrial.

En cualquier aplicación ya sea del tipo industrial, comercial o científico en la que se emplee una microcomputadora es necesario la utilización de dispositivos llamados periféricos que hacen

posible la comunicación entre la microcomputadora y el mundo exterior.

Los periféricos tales como teclados, visualizadores, lectoras de disco, etc., trabajan a velocidades que permiten la comunicación directa con el mundo real, por lo que son mucho más lentos que la computadora; por esto se requiere de dispositivos que ayuden a sincronizar la transmisión de datos entre la computadora y estos periféricos, tales dispositivos se llaman interfaces. Así una interface se define como un dispositivo que es capaz de controlar la comunicación entre un procesador y su mundo externo.

CAPITULO I

SISTEMAS DE MICROPROCESADORES

En este capítulo se da un panorama general de cómo están formados básicamente los sistemas de microprocesador, sus características, similitudes y diferencias, para posteriormente explicar las técnicas usadas para su comunicación con el mundo externo.

A partir de 1976 con el advenimiento de los microprocesadores y circuitos integrados de alta escala de integración (LSI) se han desarrollado nuevas técnicas para comunicar al procesador con el mundo externo.

Como ya se ha mencionado a los sistemas que hacen posible la transmisión y sincronización de datos entre el procesador y los periféricos se les llama interfaces.

A las técnicas que se usan para lograr un óptimo funcionamiento de las interfaces se les llama precisamente técnicas de interface o de comunicación. Para que un sistema de microprocesador se considere completo debe contar con 2 o más interfaces forzosamente.

Tradicionalmente los sistemas de interfaces han sido construidos

en complejas tarjetas impresas con circuitos lógicos, conteniendo los datos y las señales de sincronización para la comunicación del microprocesador con su mundo externo. Teniendo en cuenta además que un sistema de microprocesador puede ocupar por sí mismo una o más tarjetas lógicas impresas, se pueden imaginar sistemas completos demasiados voluminosos en su construcción. Afortunadamente con la introducción de los circuitos integrados LSI este tipo de configuraciones es prácticamente obsoleto.

Con la introducción de los microprocesadores (una CPU completa dentro de un circuito integrado LSI), los fabricantes también han proporcionado circuitos LSI que les dan soporte. Así una gran parte del circuito que se requería para construir sistemas completos han sido integrados ahora en pastillas LSI. De modo que es posible tener sistemas completos de microprocesador, incluyendo sus interfaces, en unos pocos circuitos integrados LSI.

- 1.1 Sistemas de Microprocesador Estandar.

A partir de la aparición del primer microprocesador (el 4004 de Intel), diversos fabricantes han desarrollado un buen número de nuevos microprocesadores con ciertas características propias.

Actualmente existen microprocesadores que manejan 4, 8, 16, y 32 bits. El uso de cada uno de ellos depende de sus características, costo, flexibilidad, poder de cálculo.

disponibilidad de circuitería (hardware) y programas (software).

Los microprocesadores de 8 bit, tales como el 8080, 8085 de Intel, el 6800 de Motorola, el Z-80 de Zilog, etc. Son los microprocesadores que debido a sus características, costo y disponibilidad en el mercado, son utilizados principalmente. A estos microprocesadores se les puede llamar microprocesadores estándar y a los sistemas que forman, sistemas de microprocesador estándar.

Las interfaces que serán presentadas en este trabajo de tesis están diseñadas para ser conectadas a sistemas de microprocesadores estándar.

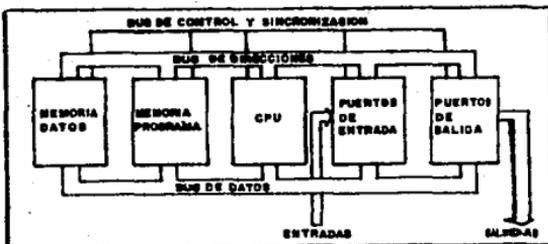


Fig. 1.1 Sistema Básico de Microprocesador.

Las técnicas de interface son adaptables a todos los sistemas de microprocesador por tener estas características de funcionamiento semejantes. Así las interfaces presentadas pueden trabajar con

cualquier sistema de microprocesador estandar, haciendo ciertas adaptaciones.

En la fig. 1.1 se muestra un sistema básico de microprocesador de 8 bits, es decir un sistema estándar de microprocesador.

Observando la figura 1.1 notamos que existen 5 elementos principales que pueden o no estar incluidos en un sólo circuito integrado, dependiendo de la complejidad del circuito necesario para realizar una tarea determinada.

El microprocesador es conectado con los otros componentes vía tres canales que reciben el nombre de buses y no son más que líneas o conexiones por las que son transmitidos datos o instrucciones. Una característica importante de estos buses es que son comunes, es decir, son compartidos por todos los elementos.

El bus de datos es por el cual entra o sale información hacia o desde el microprocesador. El bus de direcciones es el bus por medio del cual un determinado elemento es seleccionado para poder establecer comunicación con él. El bus de control es por medio del cual se controla la transferencia de información en el sistema.

El bloque etiquetado como "memoria de programa" es el área de

almacenamiento de datos e instrucciones que va a ejecutar el microprocesador. La memoria que almacena el programa a ejecutar generalmente es una memoria ROM o EPROM. Mientras que la memoria que guarda los datos durante la ejecución del programa es del tipo RAM.

La sección de puertos de entrada es la cadena de comunicación entre el microprocesador y los datos que provienen del exterior. La sección de puertos de salida transfieren información o resultados desde el microprocesador hacia el exterior.

Los puertos de entrada y salida (E/S) pueden ser conectados directamente a dispositivos de E/S o dispositivos de control, o puede ser que requieran del uso de un circuito que controle o sincronice la transferencia de datos, o sea, de una interface. El uso o no de la interface depende del grado de complejidad de comunicación.

Las interfaces requeridas para comunicar un sistema básico de microprocesador a dispositivos periféricos de E/S, son conectadas directamente a los buses del sistema haciendo uso apropiado de las técnicas de interface. Las técnicas de interface o comunicación requeridas para conectar cualquier sistema de microprocesador a dispositivos de E/S son en esencia las mismas.

- 1.2 Arquitectura de los Sistemas de Microprocesador

En la figura 1.3 se muestra un diagrama a bloques de un sistema típico de microprocesador. Todos los microprocesadores estándar como el 8080 o el 6800 tienen una arquitectura similar: los buses de datos, direcciones y control conectados a todos los componentes del sistema. El bus de datos lleva información desde o hacia el procesador, lleva instrucciones desde la memoria, transporta datos desde o hacia dispositivos periféricos y en general tiene que ver con todas las transferencias de datos dentro del sistema.

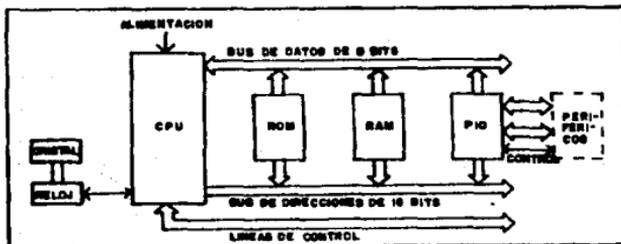


Fig. 1.3 Diagrama a Bloques de un Sistema de Microprocesador.

Para especificar el lugar a donde deben dirigirse los datos o desde donde deben provenir se hace uso del bus de direcciones. Es en este bus donde se coloca la dirección de la localidad de memoria o registro de un dispositivo de E/S que se va a seleccionar.

EL bus de control es usado, como su nombre lo indica, para

controlar la secuencia y naturaleza de las operaciones ejecutadas. Por el bus de control se indica en particular el tipo de operación a ser ejecutada como : "lectura de una localidad de memoria", "escritura de una localidad de memoria", "lectura de datos desde un dispositivo de entrada", etc. Tambien por el bus de control son transmitidas señales de interrupción, petición de acceso directo a memoria (DMA) y otras funciones de control para la programación y sincronización de eventos.

El sistema de microprocesador estándar (de 8 bits) tiene 8 líneas de datos, 16 líneas de direcciones y al menos 8 líneas de control. Los 8 bits de datos forman un byte que es la unidad básica de información del sistema estandar de microprocesador. Las 16 líneas de dirección tienen capacidad de direccionar hasta 64 Kbytes de memoria.

En los sistemas de microprocesador, la memoria se divide en memoria de sólo lectura (ROM), para programas y tablas de datos fijos, y memoria de acceso aleatorio (RAM) para guardar datos temporales dentro de la ejecución de un programa. Cuando se usan los dos tipos de memoria estan generalmente en paquetes separados y el número de localidades de cada una de ellas debe ser menor que la capacidad total de direccionamiento del microprocesador. Cada dispositivo de memoria debe estar colocado en un lugar propio dentro del mapa de memoria. El mapa de memoria no es más que un

plan de direccionamiento general dentro del sistema.

- 1.3 Técnicas de Selección.

Existen 2 técnicas básicas para poder seleccionar a cada dispositivo del sistema de microprocesador. Una es la selección lineal y la otra es el direccionamiento codificado.

- 1.3.1 Selección Lineal.

En la selección lineal se conectan las líneas de direccionamiento individual a las entradas de selección (CS) de cada circuito integrado (Chips). La ventaja esencial de la selección lineal es su simplicidad. No se necesita una lógica especial para la selección de los chips. Cada nuevo circuito integrado es seleccionado por una línea única del bus de direcciones. Esta técnica de selección es usada generalmente en sistemas pequeños. Por ejemplo en un sistema que usa una memoria ROM de 1K x 8, una memoria RAM de 512 x 8 más 3 dispositivos periféricos. La memoria ROM necesita 10 líneas para la selección de sus localidades de memoria $A_0 - A_9$ más una línea CS para la selección del dispositivo A_{10} . (ver figura 1.4).

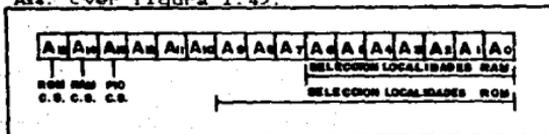


Fig. 1.4 Selección Lineal.

La RAM puede usar las líneas A₀ -A₆ para la selección de sus localidades de memoria y la línea A₇ para CS. Las líneas A₈, A₉, A₁₀ pueden usarse para la selección de los dispositivos adicionales.

El método de la selección lineal tiene la desventaja de que cada vez que se usa una línea única del bus de direcciones para seleccionar un dispositivo en particular, se divide la capacidad total de direccionamiento a la mitad.

Si en una aplicación determinada se hace necesaria la selección de un número mayor de dispositivos se debe usar el método de direccionamiento codificado.

- 1.3.2 Direccionamiento Codificado.

La meta del direccionamiento codificado es proveer una capacidad de direccionamiento total, es decir, 64 Kbytes para un microprocesador estándar. Si, por ejemplo, una memoria RAM ocupa las últimas 256 localidades del mapa de memoria. Expresando en binario estas direcciones la memoria RAM responde de la dirección 1111 1111 1111 0000 hasta la dirección 1111 1111 1111 1111. Se puede observar que la Memoria RAM debe ser habilitada cuando los 8 bits más significativos sean igual a 1; pasando éstas líneas por una compuerta como se muestra en la figura 1.5 se logra un direccionamiento codificado para éste ejemplo.

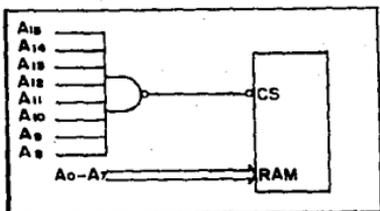


Fig. 1.5 Direccionamiento Codificado.

En vez de usar una compuerta para cada dispositivo existen decodificadores de propósito general que pueden hacer el trabajo más eficazmente. Un esquema general de este tipo de codificadores se muestra en la figura 1.6.

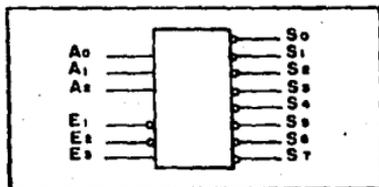


Fig. 1.6 Esquema General de un Decodificador.

Con el método de direccionamiento codificado se logra una capacidad completa de direccionamiento, es decir, no existen áreas vacías ni tampoco áreas de traslape en la memoria. Una posible desventaja de éste método de selección puede ser el costo de los circuitos integrados adicionales.

CAPITULO II

INTERFACES DE ENTRADA/SALIDA

En este capítulo se explican las técnicas de comunicación empleadas por los sistemas de microprocesador, se exponen los tipos de comunicación, las interfaces más usadas y las técnicas de control para la transferencia de datos entre el procesador y el mundo exterior.

Los sistemas de microprocesador deben contar, al menos, con un dispositivo periférico de entrada que le permita al usuario enviar información a la CPU, y con un dispositivo de salida, para que la CPU pueda dar los resultados de los procesamientos ordenados.

Una interface se define como la unión de miembros de un grupo de manera que puedan funcionar de manera compatible y coordinada. Una interface de computadora es un circuito cuya función es la de sincronizar perfectamente la transferencia de datos entre la CPU y los dispositivos periféricos E/S

Una interface tiene las siguientes funciones:

- a) Decodificar el código de selección del dispositivo;
- b) Decodificar los códigos de los comandos recibidos de la CPU y generar las señales de control para ejecutar las operaciones

ordenadas.

- c) Enviar a la CPU información sobre el estado del dispositivo periférico.
- d) Efectuar la transferencia de datos entre la computadora y el dispositivo periférico.

- 2.1 Comunicación Digital.

Dentro del campo de las computadoras es importante resaltar la estrecha relación que tienen estas con las interfaces y los dispositivos de entrada y salida, ya que por conducto de estos elementos es la manera adecuada de tener un acercamiento real con el sistema, que podrá realizar desde simples algoritmos matemáticos hasta los más complicados procesos de control industrial.

Existen dos formas básicas en que un sistema de microprocesador puede comunicarse con sus dispositivos periféricos: comunicación en paralelo y comunicación serie.

- 2.1.1 Comunicación Paralelo.

En la comunicación paralelo todos los bits de una señal se transmiten hacia la CPU en forma simultánea desde el dispositivo periférico, esto es, si se desea transmitir un dato, dirección o palabra de control que contenga 8 bits es necesario realizar esto mediante el uso de un circuito interface, el cual accederá a todos

los bits de la señal al mismo tiempo.

Para que una señal pueda entrar o salir de un sistema de microprocesador de una manera paralela se debe recurrir a unos dispositivos denominados puertos de entrada/salida paralelo (puertos E/S).

Un puerto E/S paralelo recibe o manda señales digitales de manera simultánea hacia el sistema o hacia algún dispositivo periférico. La figura 2.1 ilustra el caso de una microcomputadora que por medio de un puerto E/S efectúa una comunicación en paralelo con un dispositivo periférico.

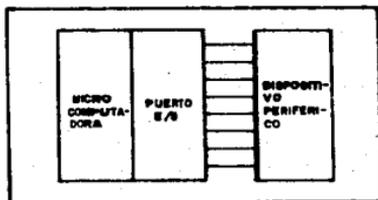


Fig. 2.1 Comunicación en Paralelo.

Un puerto en paralelo está formado básicamente de un decodificador de direcciones, un circuito habilitador y un circuito latch de 8 bits como se muestra en la figura 2.2.

El circuito decodificador de direcciones es utilizado para poder seleccionar al puerto de entrada. Si se proporcionan 8 bits de direcciones se podran direccionar hasta 256 puertos de entrada. Cuando se ejecuta una instruccion de entrada, el circuito habilitador recibe una señal para que ésta active, mediante un pulso, al circuito latch y obtener así el dato desde el dispositivo periférico para ponerlo en el bus de datos del sistema.

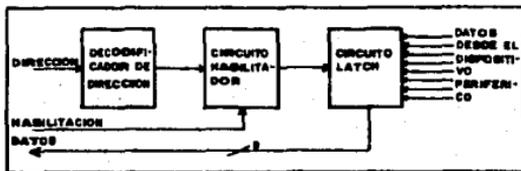


Fig. 2.2 Puerto de Entrada en Paralelo.

En la figura 2.3 se muestra el diagrama a bloques de un puerto de salida en paralelo.

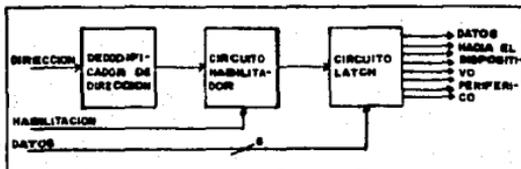


Fig. 2.3 Puerto de Salida Paralelo.

Este puerto consta de un decodificador de direcciones, un circuito habilitador y un circuito latch de 8 bits al igual que el puerto de entrada paralelo. En este caso, cuando el circuito habilitador recibe una señal mediante una instrucción de salida, el circuito latch obtiene el dato presente en el bus de datos y lo deposita en el dispositivo periférico o algún otro circuito en forma paralela.

- 2.1.2 Comunicación Serie.

A diferencia de la comunicación en paralelo, en donde todos los bits de una señal son transmitidos a un mismo tiempo, en la comunicación en serie se transmiten o reciben los bits de una señal de manera sucesiva. En la figura 2.4 se muestra un diagrama a bloques de la comunicación en serie.

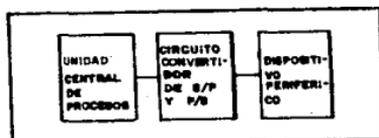


Fig. 2.4 Comunicación Serie.

Para establecer una comunicación serie con un sistema de microprocesador es necesario contar con un circuito o un dispositivo que convierta una señal digital con formato paralelo a una señal con formato serie, y que a su vez transforme una señal serie a una señal en paralelo, siendo ésta una etapa importante ya

que la CPU únicamente acepta en sus entradas y salidas señales en forma paralela. En la figura 2.5 se muestran las etapas que se deben ejecutar para establecer una comunicación serie.

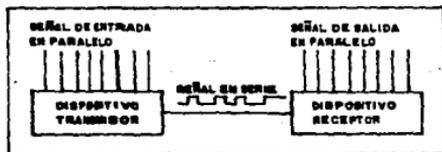


Fig. 2.5 Etapas de la Comunicación Serie.

La comunicación en paralelo se hace bastante cara cuando los datos son transmitidos a través de distancias relativamente largas, y a menos que las trayectorias de comunicación sean bastante cortas la comunicación serie es más económica. La transmisión de 8 bits de datos en paralelo por ejemplo, requiere forzosamente del uso de 8 líneas de transmisión o incluso de una novena usada como tierra o línea común; en cambio una trayectoria para una comunicación serie requiere de una línea de transmisión y una línea de tierra.

La comunicación serie, sin embargo, resulta ser más complicada que la transmisión paralelo, además es más lenta ya que la información es transmitida bit a bit. El número de bits transmitidos en la comunicación serie es mayor ya que se incluyen bits de formato tales como bit de inicio, bit de paridad más un bit de paro.

Por otro lado en la comunicación en serie se tiene la gran ventaja de poder usar líneas telefónicas o de radio para transmisión de datos a muy larga distancia haciendo posible la configuración de redes.

Para lograr una comunicación serie, algunos diseñadores usan software para hacer que un sólo bit de un puerto en paralelo pueda funcionar como un puerto en serie. En un método muy simple la palabra de salida es cargada en el acumulador, entonces se usan instrucciones de corrimiento para dar salida al dato bit a bit sucesivamente. Otra técnica más formal es escribir un programa para ejecutar las funciones lógicas de un receptor/transmisor universal asincrónico (UART).

Algunos dispositivos que se comunican en forma serie son el teletipo, el CRT, la impresora, etc.

Para fines de sincronía, si el dispositivo transmisor utiliza la frecuencia de un reloj para generar las señales serie, entonces el dispositivo receptor debe usar un reloj con la misma frecuencia para poder interpretar las señales correctamente.

Cuando se efectúa una comunicación serie, siempre se hace uso de ciertas reglas de sincronización con objeto de asegurar que los dispositivos receptores interpreten correctamente los datos.

transmitidos. Este conjunto de reglas es conocido como protocolo.

- 2.1.2.1 Transferencia Síncrona de Datos Serie.

La característica principal de la transferencia de datos sincrónica serie es que las frecuencias de los relojes de transmisión y de recepción son las mismas. Una vez establecida la velocidad de bauds de transferencia de datos serie, el dispositivo transmisor debe transmitir un bit de datos en cada pulso de reloj.

En el protocolo sincrónico se debe definir la longitud de las unidades individuales de datos y se debe proporcionar al dispositivo receptor con alguna forma de sincronizar los extremos de la unidad de datos. El carácter SYNC se usa para este propósito. El carácter SYNC es una palabra fija previamente definida. Cada flujo de datos sincrónico comienza ya sea con uno o dos caracteres SYNC.

La transmisión de datos sincrónica requiere que el dispositivo transmisor mande los datos continuamente. Si el dispositivo transmisor no tiene los datos listos para mandar debe rellenar con caracteres SYNC hasta que el próximo carácter real este listo para ser transmitido.

- 2.1.2.2 Transferencia Asíncrona de Datos en Serie.

En la transmisión de datos serie en modo asíncrono, el dispositivo

transmisor enviara una señal conocida como "marca." Usualmente de nivel alto) mientras no tenga un dato que transmitir. Para indicar que comenzara a transmitir un dato valido el transmisor envia un bit 0, el cual se conoce como "señal o bit de arranque". despues del bit de arranque el transmisor envia un dato compuesto de una cantidad de bits predefinida. Ver figura 2.6.

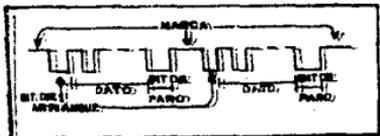


Fig. 2.6 Transmisión Asincrónica de Datos Serie.

Para indicar que terminó la transmisión de un dato el transmisor envia una señal conocida como "señal de parada". Esta señal de parada puede consistir de uno, uno y medio o dos bits con nivel bajo.

- 2.2. Métodos de Acceso a los Dispositivos E/S.

Los dispositivos E/S pueden ser accedidos básicamente de dos formas :: por mapeo de memoria o por mapeo de puerto. A continuación se describen brevemente estos dos tipos de acceso.

- 2.2.1 Acceso por Mapeo de Memoria.

El mapeo de memoria para dispositivos E/S se refiere al uso de instrucciones de manejo de memoria para acceder a dispositivos.

E/S, es decir, un puerto de E/S es tratado como una localidad de memoria. Una ventaja de este método de acceso es que se puede tener la misma versatilidad de las instrucciones de lectura y escritura de memoria para leer y escribir información en puertos E/S.

En un microprocesador existen generalmente muchas más instrucciones para el manejo de memoria que para el manejo de puertos de E/S. por ejemplo en el acceso de puertos de E/S por mapeo de memoria es posible usar instrucciones aritméticas directamente en un latch de entrada o salida sin necesidad de tener que transferir el contenido de éstos en registros temporales.

El método de acceso de dispositivos E/S por mapeo de memoria tiene las siguientes desventajas :

- a) Cuando se accesa un puerto se esta usando una localidad menos de memoria que podría necesitar el sistema.
- b) Las instrucciones que operan sobre la memoria, normalmente requieren de 2 bytes para acceder al puerto, mientras que las instrucciones de E/S pueden ocupar sólo un Byte.

- 2.2.2 Mapeo de Puertos de E/S.

En el mapeo de puertos de E/S el procesador envía señales de control indicando que se trata de una instrucción de entrada o

salida únicamente.

Con este método de acceso se necesitan menos líneas para seleccionar los puertos E/S, ya que los sistemas necesitan en general menos puertos que localidades de memoria.

Las ventajas que tiene este tipo de acceso son las siguientes :

- a) Al usar instrucciones exclusivas de E/S, las operaciones sobre dispositivos externos pueden distinguirse durante la programación.
- b) Debido a que el número de bits para direccionamiento es menor que en el mapeo de memoria, se necesita menos hardware para la codificación.
- c) Las instrucciones para el acceso a puertos son más cortas y por lo tanto el acceso es más rápido.

Las desventajas de este método de acceso son :

- a) Se pierde la capacidad de procesamiento de las instrucciones que se pueden usar con el mapeo de memoria.
- b) Son necesarias 2 salidas adicionales en los procesadores para especificar el acceso a los puertos E/S.

- 2.3 Diseño de Interfaces con Componentes Discretos.

Dentro de las opciones que se presentan para el diseño de una

interface ya sea serie o paralelo, esta el desarrollo de toda la circuiteria con elemento lógicos TTL o elemento MCS.

Mediante un diseño con circuitos lógicos se pueden tener circuitos de interface. En este tipo de diseño se recurre al uso de un circuito denominado biestables tipo D (flip-flops), el cual puede almacenar datos y transferirlos ya sea al sistema de microprocesador o al dispositivo periférico cuando se aplica un pulso de control a la entrada de reloj.

Dependiendo del arreglo que se forme con los biestables, se podrá establecer una transferencia en paralelo o en serie. Y para las operaciones de conteo y tiempo, también se puede usar un arreglo de circuitos biestables.

Para implementar el selector de tarjeta y de integrado, se puede construir un circuito empleando tan sólo compuertas lógicas o decodificadores integrados.

2.4 Diseño de Interfaces con Dispositivos Programables.

Otra alternativa que se tiene en el diseño de interfaces es el uso de circuitos programables.

Estos circuitos programables son casi siempre referidos como circuitos de apoyo de un microprocesador y pueden estar

constituidos por dos o más puertos para la transferencia de datos en forma paralela o en forma serie; además puede contener líneas de protocolo para que el dispositivo periférico pueda controlar las transferencias de datos. Puede contener una lógica para controlar todas sus operaciones internas y una lógica para el manejo de prioridades y generación de interrupciones.

La elección del tipo de componentes usado por el diseño de la interface depende grandemente del tipo de aplicación y de la complejidad de la comunicación que se trate.

Sin embargo, es bueno considerar que el diseño de una interface con componentes discretos, es decir no programables, implica un circuito más complejo. Debido a la necesidad de usar más circuitos integrados se tienen interfaces físicamente más grandes y con más probabilidades de fallas, que en caso de ocurrir serian difíciles de localizar.

Por otra parte cuando se trabaja con dispositivos programables se esta trabajando con circuitos fabricados especialmente para este fin, y por consiguiente pueden brindar mayores ventajas que los circuitos no programables, puesto que se reduce el grado de complejidad de la circuiteria usada, y hay un mayor aprovechamiento del tiempo que emplea el microprocesador ya que un circuito programable ejecuta su trabajo por si mismo.

- 2.5 Dispositivos Programables.

Hacer una descripción detallada de los circuitos programables para la comunicación que existen, se sale de los objetivos de este trabajo de tesis. Por lo que se presenta sólo una descripción general de los dispositivos más comerciales. Para una descripción mas detallada se puede recurrir directamente al manual del fabricante.

De las familias de dispositivos de apoyo empleados actualmente, se tienen varias opciones para elegir, siendo las más importantes, comercialmente hablando, las de los siguientes microprocesadores: Intel 8080, Motorola 6800 y Zilog Z-80.

- 2.5.1 Dispositivos Programables E/S Paralelo.

Los dispositivos programables E/S paralelo, como su nombre lo indica, son usados para las transferencias de datos en forma paralela. Básicamente consisten de dos o más puertos que pueden ser programados por el usuario de la manera más conveniente. A continuación se describirán brevemente las principales características de los dispositivos programables E/S paralelo de las familias más comerciales.

- 2.5.2 Interface Adaptadora de Periféricos F6829 (PIA).

Este dispositivo de apoyo, de la familia Motorola, proporciona el medio para interfazar equipo periférico al microprocesador 6800.

Consta de 2 puertos de 8 bits bidireccionales y 4 líneas de control.

La configuración de este dispositivo puede ser programada por el microprocesador durante la inicialización del sistema. Cada una de las líneas de los puertos pueden ser programadas como entrada o como salida, y cada una de las líneas de control e interrupción pueden ser programadas para funcionar en diferentes modos de control. Esto permite un alto grado de flexibilidad en todas las operaciones del dispositivo.

Las características mas importantes de este circuito integrado son enumeradas a continuación :

- Tiene un bus de datos bidireccional para la comunicación con el microprocesador.
- Tiene dos puertos bidireccionales de 8 bits para interfazar a dispositivos periféricos.
- Tiene dos registros de control programables.
- Está provisto de 4 líneas de entrada para interrupciones.
- Tiene lógica de control de protocolo para operaciones de entrada y salida.
- Sus líneas de salida son de tercer estado y pueden manejar transistores directamente.
- Interrupciones controladas por programación.
- Tiene capacidad para manejar dispositivos CMOS.

- Tiene capacidad para manejar cargas TTL.

- 2.5.3 Interface Periférica Programable 8255 (CPPI).

Este dispositivo de la familia Intel, está diseñado para dar soporte al microprocesador 8080. Su función es interfazar equipo periférico al bus del sistema.

El 8255 PPI contiene 4 puertos, dos con 8 bits cada uno y dos con 4 bits cada uno. Con este dispositivo se puede transmitir y recibir toda la información en forma paralela.

Las características principales de este dispositivo se dan a continuación :

- Contiene en total 24 terminales de entrada/salida programables.
- Completamente compatible con componentes TTL.
- Tiene capacidad para poner directamente a 0 ó a 1 un bit, facilitando el interfazado para sistemas de control.

- 2.5.4 Circuito Programable E/S Paralelo (Z-80 PIO).

Fabricado por Zilog, este dispositivo es un circuito programable que contiene dos puertos, los cuales proporcionan una interface TTL compatible entre los dispositivos periféricos y el procesador Z-80.

La CPU puede configurar al Z-80 PIO para interfazar un amplio

rango de elementos periféricos sin la necesidad de emplear lógica externa .

Las características más importantes de este dispositivo se describen a continuación :

- Tiene 2 puertos independientes de 8 bits para comunicación en paralelo ,bidireccionales.
- Cada puerto tiene control de protocolo para la transferencia de datos .
- Interrupciones manejadas por las entradas y salidas.
- 4 modos de operación seleccionados por la lógica programada.
- Lógica para prioridad de interrupción .
- Todas las entradas y salidas compatibles con dispositivos TTL.

- 2.6 Dispositivos Programables E/S para Comunicación Serie.

Los sistemas de microprocesador son sistemas paralelos, así que para poder establecer una comunicación serie con sus periféricos es necesario convertir los datos de formato paralelo que maneja el sistema de datos serie antes de enviarlos al exterior. Por otra parte, antes de introducir los datos que vienen en forma serie de los dispositivos periféricos al sistema, es necesario convertirlos en forma paralela.

Existen 2 formas para efectuar la conversión de datos: por medio de software o por medio de un receptor/transmisor universal

síncrono (UART).

La ventaja de hacer la conversión por software es su simplicidad y la eliminación de circuitos externos, sin embargo este método es lento. Generalmente los sistemas pequeños que requieren de una comunicación serie la implementan mediante software, mientras que los sistemas mas grandes hacen uso de los circuitos UART's.

- 2.6.1 UART.

Un UART es un convertidor serie/paralelo, paralelo/serie. Tiene dos funciones básicas: recibir datos en paralelo y convertirlos en una trama de bits serie que contengan un bits de inicio, paridad y de terminación o parada, además de la señal digital convertida. La otra función es tomar una trama de bits en serie que contengan bits de inicio, paridad y parada para convertirlos en forma paralela.

En la figura 2.7 se muestra el diagrama funcional del UART. Cada UART tiene tres secciones: un transmisor, un receptor y una sección de control. Casi todos los fabricantes cuentan con un dispositivo compatible o mejorado del UART estándar.

El UART requiere de un puerto de entrada y un puerto de salida para interfazar al sistema de microprocesador. Se han desarrollado circuitos UART que son directamente compatibles con

los buses del microprocesador. A continuación se da una breve descripción de los más comerciales.

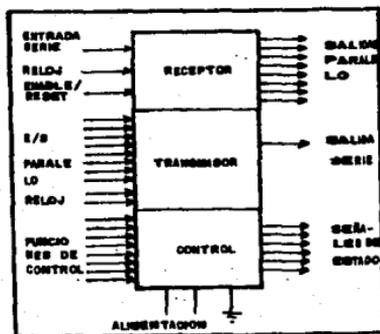


Fig. 2.7 Diagrama Funcional del UART.

- 2.8.2 Interface Adaptadora para Comunicación Asíncrona F8850 (ACIA).

Este dispositivo proporciona el formato y control de datos para interfazar la información de la comunicación serie asíncrona a un sistema de bus organizado tal como la unidad de microprocesador 6800 de Motorola.

La interface adaptadora F8850 incluye la selección para: habilitar lectura/escritura, interrupciones, interface lógica del bus para permitir una transferencia de datos bidireccional de 8 bits. Los datos en paralelo del sistema son recibidos y transmitidos en serie por la interface adaptadora F8850 con un formato apropiado.

La configuración de este dispositivo es programada a través del bus de datos durante la inicialización del sistema. La interface posee un registro de control programable que proporciona el tamaño de las palabras, relación de la división de reloj, control para transmitir y recibir y además control de interrupciones.

Otras características de este dispositivo se enumeran a continuación :

- Transmisión de 8 y 9 bits.
- Paridad par o impar opcional.
- Comprobación de paridad, desborde y error de formato.
- Registro de control programable.
- Funciones de control periférico-modem.
- Operación con uno o dos bits de parada.

- 2.6.3 Adaptador de Datos en Serie Síncrono F8852 (SSDA).

Fabricado por Motorola, este adaptador proporciona una interface bidireccional en serie para transferencia de datos en forma síncrona. Este circuito contiene una interface lógica para transmitir y recibir simultáneamente caracteres de comunicación estándar síncrona en un sistema de microprocesador.

El circuito adaptador incluye operaciones para habilitar lectura/escritura, interrupciones, y la interface con el bus permite la transferencia de datos bidireccional de 8 bits.

La configuración de este dispositivo es programada por el bus de datos en la inicialización del sistema. Sus características más importantes se dan a continuación :

- Interrupciones programables desde el transmisor, receptor y lógica de detección de error.
- Caracteres de sincronización en códigos de 1 ó 2 SYNC.
- Registro de código SYNC programable.
- Transmisión de más de 800 Kbps.
- Funciones de control periférico-modem.
- 3 bytes de buffer FIFO en transmisión y recepción.
- 7, 8, 9 bits de transmisión.
- Paridad opcional par o impar.
- Estados de paridad y desborde.

- 2.6.4 Interface de Comunicación Serie Programable 8251A.

El dispositivo 8251A es un transmisor/receptor universal sincrónico/asíncrónico (USART), diseñado especialmente para sistemas de microprocesadores de la familia 8080 de Intel.

El dispositivo 8251A es usado como dispositivo periférico y es programado por la CPU para operar usando virtualmente cualquier técnica de transmisión de datos en serie. Acepta caracteres de datos desde la CPU en formato paralelo y los convierte en un flujo de datos en serie para la transmisión. Al mismo tiempo puede recibir un flujo de datos en serie y convertirlos en caracteres de

datos en paralelo para la CPU.

Este USART puede indicarle a la CPU, mediante una señal, que se encuentra listo para la recepción de un nuevo carácter para la transmisión; o puede señalarle el momento que ha aceptado un carácter para la CPU.

Las características más sobresalientes de este dispositivo se enlistan a continuación :

- Operación síncrona y asíncrona.
 - En operación síncrona :
 - . Maneja caracteres de 5 a 8 bits.
 - . Sincronización interna o externa de los caracteres.
 - . inserción automática del carácter SYNC..
 - En operación asíncrona :
 - . Maneja caracteres de 5 a 8 bits.
 - . Generación de caracteres de pausa.
 - . Detección de bit falso de comienzo.
- Velocidad de baud = 64 Kbauds.
- Detección de error, paridad, sobreflujo y formato.
- Compatible con dispositivos TTL.

- 2.6.5 Circuito para Entradas y Salidas Serie (Z-80 SIO).

Fabricado por Zilog, el circuito Z-80 SIO es un dispositivo programable de doble canal, diseñado para satisfacer una amplia

variedad de comunicaciones de datos en serie requeridas en los sistemas de microprocesadores.

Su función básica es la de un controlador/convertidor paralelo-serie y serie-paralelo. Su modo de operación puede ser configurada por medio de lógica programada (software) para una determinada aplicación.

El circuito Z-80 SIO es capaz de manejar formatos asíncronos y puede ser usado también para soportar virtualmente cualquier otro protocolo en serie. Tiene la facilidad de controlar modems en ambos canales. Sus características más importantes se muestran a continuación :

- Todas las entradas y salidas son compatibles con dispositivos TTL.
- Velocidad de datos de 0 a 550 Kbps.
- Operación síncrona y asíncrona.
 - En operación asíncrona :
 - . 5 , 6, 7 u 8 bits por carácter.
 - . 1, 1 ¹/₂, ó 2 bits de parada.
 - . Sin o con paridad par e impar.
 - . Detección y generación de pausas.
 - . Detección de paridad, desborde y error de formato.

- En operación síncrona :
 - . Carácteres de sincronización externa o interna.
 - . Inserción de bandera automática.
 - . Mensajes recibidos válidos protegidos de desborde.
 - . Inserción automática del carácter SYNC.
- Entradas y salidas para controlar 8 modems.
- Lógica de prioridad de interrupciones.

- 2.7 Métodos de Control de Entradas y Salidas.

Para poder comunicar a un sistema de microprocesador, como ya se ha mencionado, es necesario recurrir a interfaces, que de acuerdo al tipo de comunicación pueden ser serie o paralelo, estas pueden ser implementadas ya sea con dispositivos discretos o programables y su método de acceso ser por mapeo de memoria o mapeo de puertos.

El siguiente paso para la comunicación es establecer una estrategia o programa de transferencia de datos, esto es, la forma en que las interfaces pueden interactuar con la CPU.

Existen 3 métodos de control para la transferencia de datos que son :

- a) E/S programadas ó sondeo (polling).
- b) Manejo de interrupciones.
- c) Acceso directo a memoria (DMA).

- 2.7.1 E/S Programadas ó Sondeo.

En este método de control, todas las transferencias de datos desde o hacia las interfaces son ejecutadas por un programa de control. El microprocesador envía o pide datos y todas las operaciones de entrada y salida están bajo el control del programa principal que se está ejecutando.

El método básico para que la CPU sepa que está siendo requerida o que es posible una transferencia de datos E/S, es mediante el sondeo de una bandera de estado de la interface. Una bandera no es más que un bit que cuando tiene un valor verdadero indica que ha ocurrido un evento.

Las banderas son continuamente revisadas por medio de un programa para saber si existe algún dispositivo que requiera atención. Una característica importante de este método es el uso mínimo de hardware a expensas de un mayor uso de software.

En la figura 2.8 se muestra un diagrama de flujo del método de sondeo.

El programa continuamente hace un recorrido para reconocer si existe alguna operación de E/S que necesite ser atendida. Cuando se encuentra que un dispositivo necesita servicio, el procesador ejecuta una rutina de servicio propia del dispositivo, para

posteriormente, volver a su recorrido inicial en busca de otra petición de operación de E/S.

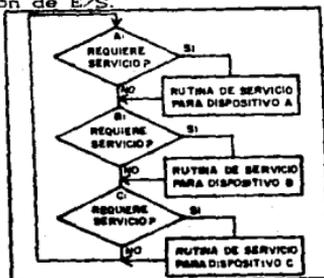


Fig. 2.8 Diagrama de Flujo de un Programa de Sondeo.

Las banderas que indican que un dispositivo requiere o se encuentra listo para una operación de E/S, son leídas de un puerto de donde se obtiene la prioridad del dispositivo así como el lugar donde se encuentra su rutina específica de servicio.

El método de E/S programadas es el método de control más común y más simple. No requiere de hardware adicional y todas las transferencias de entrada y salida están controladas por el programa. Se dice que en este tipo de control las transferencias usan un mecanismo sincrónico con el sistema.

La técnica de E/S programadas tiene 2 limitaciones :

a) Se pierde tiempo de procesador al estar revisando el estado de

todos los periféricos continuamente.

b) Es relativamente lento, ya que revisa el estado de todos los dispositivos E/S, antes de volver a revisar uno en particular.

- 2.7.2 Manejo de Interrupciones.

Cuando se conectan dispositivos E/S rápidos al sistema, requieren de una atención inmediata para poder transmitir su información sin pérdidas. Esto no se puede lograr por el método de E/S programadas ya que usa un mecanismo síncrono, esto es, los dispositivos son atendidos en secuencia.

En el manejo de interrupciones se usa un mecanismo asíncrono. En la figura 2.9 se ilustra el principio del manejo de las interrupciones.

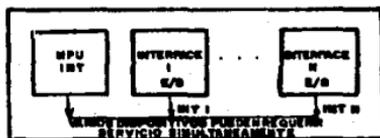


Fig. 2.9 Manejo de Interrupciones.

Como se ilustra en la figura 2.9 cada dispositivo de E/S (su interface), es conectado a una línea común de interrupción. Esta línea habilita una petición de interrupción al microprocesador, es decir, siempre que uno de los dispositivos E/S necesite ser

atendido, generará una interrupción para pedir al procesador una rutina de servicio especial.

Cuando el microprocesador recibe una petición de interrupción el estado del programa interrumpido debe ser preservado, esto implica salvar el contenido de los registros del microprocesador en una área de memoria conocida como pila (stack).

Existe un problema, cuando se conectan varios dispositivos a la misma línea de interrupción, el microprocesador debe tener la capacidad de distinguir cuál de ellos hizo la petición de interrupción. La identificación del dispositivo puede ser hecho por medio de hardware, software o una combinación de ambos.

El método más simple, desde el punto de vista hardware, para localizar la identidad del dispositivo que ha hecho una interrupción, es por medio de una rutina software. Esta rutina de identificación sondea a cada dispositivo conectado al sistema revisa su registro de estado, y si existe un valor verdadero en algún bit determinado, reconoce que dispositivo hizo la petición de interrupción. Una vez encontrado el dispositivo que requiere de ser atendido se lleva a cabo su rutina de servicio.

El orden en que son sondeados los dispositivos determina a cuál de ellos se le dará atención primero en caso de que más de un

dispositivo haga una petición de interrupción al mismo tiempo. Esta es una forma de asignar prioridades de atención por medio de software.

Un segundo método también manejado por software, pero con ayuda de hardware adicional, es significativamente más rápido que el anterior.

Este método utiliza una configuración hardware con las interfaces de los dispositivos E/S conocida como "Daisy Chain" para obtener la identidad del dispositivo que necesita ser atendido. Esto se ilustra en la figura 2.10.

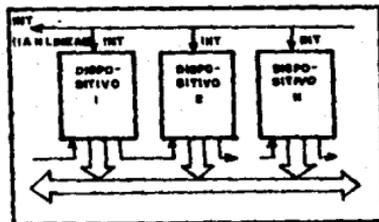


Fig. 2.10 Conexión en "Daisy Chain"

Cuando el microprocesador acepta una interrupción, genera un reconocimiento de interrupción. Esta señal de reconocimiento es enviada al dispositivo número 1. Si el dispositivo número 1 es quien genera la interrupción pondrá su número de identificación en

el bus de datos, de donde es leído por el microprocesador. Si el dispositivo número 1 no es quien genera la interrupción, transfiere la señal de reconocimiento de interrupción al dispositivo número 2 en donde se repite el mismo procedimiento y así sucesivamente hasta encontrar al dispositivo que hace la interrupción.

El método más rápido para la identificación del dispositivo que habilita una interrupción, es por medio del uso de vectores de interrupción. En donde la responsabilidad es de proporcionar tanto la petición de interrupción, así como la identidad del dispositivo, o mejor aún la dirección donde se encuentra la primera instrucción de su rutina de servicio, esta a cargo de la interface.

- 2.7.3 Acceso Directo a Memoria.

Las interrupciones garantizan la respuesta más rápida posible para una operación E/S. Sin embargo el servicio al dispositivo siempre es acompañado por software, y no puede ser lo suficientemente rápido para procedimientos que involucren una transferencia de datos de memoria rápida; tal como los discos o CRT. La solución que se ha encontrado es la sustitución de software por un hardware especial. La rutina que ejecuta la transferencia entre la memoria y los dispositivos periféricos es reemplazada por un procesador especial hardware llamado controlador de acceso directo a memoria

(DMAC).

Un DMAC es un procesador especialmente diseñado para ejecutar transferencias rápidas de datos entre la memoria y dispositivos periféricos. El DMAC usa el bus de datos y de direcciones del sistema, mientras causa la suspensión total del microprocesador.

La figura 2.11 muestra la organización del sistema de acceso directo a memoria.

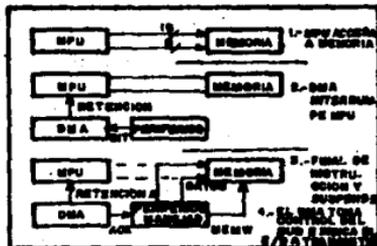


Fig.2.11 Operación de DMA.

El dispositivo envía una solicitud de interrupción al DMAC en vez de enviarlo al microprocesador. Cuando el DMAC recibe una interrupción desde algún dispositivo, genera la señal HOLD. Esta

señal suspende el funcionamiento del microprocesador y lo pone en estado latente. El microprocesador completa la instrucción que estaba ejecutando, pone a los buses de datos y direcciones en alta impedancia y responde con la señal de reconocimiento de HOLD (HOLD-Acknowledge). Cuando el DMAC recibe la señal de reconocimiento de HOLD, reconoce que los buses han sido liberados del sistema y pone en el bus de direcciones la localidad de la memoria donde comenzara la transferencia de datos.

Un DMAC conectado a 8 dispositivos E/S debe contener 8 registros de 16 bits para especificar 8 direcciones de transferencia. Naturalmente el contenido de cada uno de los registros es especificado previamente por el programador para cada dispositivo.

Una vez que el DMAC especifica la dirección donde comienza la transferencia de información, genera una señal de lectura o escritura y los dispositivos envían o reciben la información a través del bus de datos. En resumen, un DMAC contiene un mecanismo de secuencia automática para la transferencia de bloques de información. Cuando la transferencia de información ha sido completada el DMAC quita la señal HOLD y el sistema regresa a su estado normal.

La ventaja del método de acceso directo a memoria es que representa la velocidad más alta posible para la transferencia de

información. Su desventaja obvia es que deja al microprocesador fuera.

Las técnicas básicas de comunicación presentadas en este capítulo representan opciones que se tienen para el diseño de interfaces. La elección de tipo de técnica utilizado depende básicamente de los requerimientos de la aplicación en particular.

CAPITULO III

SISTEMAS DE ADQUISICION DE DATOS ANALOGICOS

- 3.1 Introducción.

En este capítulo se hablará de las partes que integran un sistema de adquisición de datos analógicos. Estos se utilizan para medir, registrar y supervisar señales obtenidas de dos formas básicas: (a) señales originadas por la medición directa de cantidades eléctricas, las cuales incluyen voltajes de cd y ca, frecuencia, resistencia, que se encuentran en las áreas de pruebas de componentes electrónicos y análisis de calidad, y (b) señales originadas en los transductores (que son las que se presentan en esta tesis), tales como termopares, sensores de temperatura, celdas fotoconductoras, detectores de nivel, etc.

Un sistema de adquisición de datos analógicos consiste de alguno ó de todos los elementos siguientes:

- a) Transductores. Para transformar parámetros físicos en señales eléctricas aceptables por los sistemas de adquisición. Algunos de estos parámetros son la temperatura, presión, intensidad de luz, aceleración, flujo de fluidos, nivel límite de líquidos, etc.
- b) Accndicionadores de Señales. Para amplificar, modificar ó

seleccionar cierta porción de estas señales, sirven de soporte al transductor. Este circuito puede suministrar la potencia de excitación. circuitos de balanceo y elementos de calibración. Estos acondicionadores son llamados también transmisores, y pueden enviar la información del transductor hasta el cuarto de control.

- c) Multiplexor. Acepta múltiples señales de entrada analógicas y las conecta secuencialmente a un dispositivo de medición.

- d) Convertidor de Señal. Transforma la señal analógica a una forma aceptable por el convertidor analógico digital. Un ejemplo de éste es un amplificador de voltajes de bajo nivel de ruido, tal como el utilizado para amplificar los bajos niveles de voltaje entregado por un termopar.

- e) Convertidor Analógico-Digital. Convierte el voltaje analógico a su equivalente en forma digital.

- f) Equipo Auxiliar. Contiene los dispositivos para la programación del sistema y el procesamiento de datos digitales.

- g) Registrador. Registra la información, puede ser una impresora o si se trata de supervisar, un monitor en el cual se observarán las variaciones en la señal de entrada que

proporciona el transductor (figura 3.1).

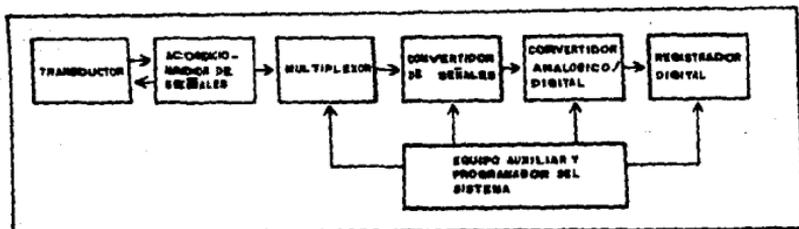


Fig. 3.1 Sistema de Adquisición de Datos Analógicos.

- 3.2 Transductores.

Los transductores son una parte integral del trabajo y de la vida personal. Como parte integrante de este mundo se miden y se monitorean todas las cosas. En la actualidad se deben comprobar constantemente todos los parámetros físicos, para asegurarse de que todo funciona correctamente, debido a que cualquier variación en un equipo o sistema puede provocar fallas o su destrucción. Por esto, se monitorean los pulsos del corazón, el flujo de agua en tuberías de vapor, nivel de agua, etc.

La cantidad de entrada de la mayoría de los sistemas de instrumentación es no eléctrica. Para poder utilizar los métodos eléctricos como manipulación, medida, control, la cantidad no eléctrica se debe de convertir en una señal eléctrica por medio de un dispositivo llamado transductor. Se puede definir a un

transductor como un dispositivo que actuado por energía en un sistema de transmisión, suministra energía en la misma o en otra forma a un segundo sistema de transmisión. Esta transmisión puede ser eléctrica, mecánica, química, óptica (radiante) o térmica.

Esta definición de transductor incluye por ejemplo, dispositivos que convierten fuerza o desplazamiento mecánico en señales eléctricas. Otros parámetros físicos tales como calor, intensidad luminosa, humedad también se pueden convertir en energía eléctrica por medio de los transductores. Estos transductores suministran una señal de salida cuando son estimulados por una entrada no mecánica: por ejemplo, un termistor reacciona a las variaciones de la temperatura, una fotocelda a los cambios de la intensidad luminosa, un haz electrónico a los efectos de los campos magnéticos, etc. En todos los casos, la salida eléctrica se mide por métodos estandar, dejando la magnitud de la cantidad de entrada en términos de una medida eléctrica analógica.

Los transductores se pueden clasificar dependiendo de su aplicación, método de conversión de energía, naturaleza de la señal de salida, etc. Los transductores se encuentran divididos en 2 grupos: pasivos y activos. Los pasivos son los que producen variaciones en algún parámetro eléctrico, tal como la resistencia, capacitancia, etc., y requieren de potencia externa para funcionar. Por otro lado, los de tipo activo o autogeneración producen un voltaje o corriente analógico cuando se estimulan por

medio de alguna forma física de energía, éstos no requieren potencia externa, tales como los termopares, celdas fotovoltaicas, detectores piezoeléctricos.

Tipos de Transductores

- 3.2.1 Transductores Pasivos.

- 3.2.1.1 Resistencia.

Dispositivo Potenciométrico.- El posicionamiento de un cursor por medio de una fuerza externa varía la resistencia eléctrica de un potenciómetro o de un circuito puente. Teniendo su aplicación típica en presión y desplazamiento.

Galga Extensiométrica y Efecto Piezorresistivo.- La resistencia eléctrica de un alambre o de un semiconductor se modifica por elongación o presión debido a esfuerzos aplicados externamente. Su aplicación típica es para medición de fuerza, torque, desplazamiento y nivel.

Medidor de Alambre Caliente.- La resistencia eléctrica de un elemento caliente varía por enfriamiento por medio de un chorro de gas. Su aplicación típica es en el flujo y presión de gases.

Termistor.- La resistencia eléctrica de un cierto óxido de metal con un coeficiente negativo cambia con la temperatura. Se utiliza

en la medición de temperatura.

Celda Fotoconductor.- La resistencia eléctrica de la celda como un elemento de un circuito varía con la luz. Se utiliza para relés fotosensibles.

- 3.2.1.2 Capacitancia.

Galga de Presión de Capacitancia Variable.- La distancia entre dos placas paralelas varía por la aplicación de una fuerza externa. Se utiliza para medir desplazamiento y presión.

Microfófono de Condensador.- La presión del sonido hace variar la distancia entre una placa fija y un diafragma móvil. Se aplica para medir ruido, voz, música.

- 3.2.1.3 Inductancia.

Transductor de Circuito Magnético.- La autoinductancia o inductancia mutua de una bobina excitada con ca. varía cambiando su circuito magnético. Se utiliza para medir presión, desplazamiento.

Transformador Diferencial.- El voltaje diferencial de dos devanados secundarios de un transformador, cambia variando la posición de un núcleo magnético por medio de una fuerza aplicada externamente. Se aplica para medir presión, fuerza, desplazamiento, vibración.

Galgas de Corrientes Inducidas.- La inductancia de una bobina varía aproximándole una placa con corrientes inducidas. Se utiliza para medir espesor.

Captor Magnetométrico.- Las propiedades magnéticas varían por presión y esfuerzos mecánicos. Se aplica para medir fuerza, presión, sonido, caudal.

- 3.2.1.4 Voltaje y Corriente.

Detector por Efecto Hall.- Una diferencia de potencial se genera a través de una placa semiconductor (germanio) cuando el flujo magnético interactúa con una corriente aplicada. Se utiliza para medir flujo magnético.

Cámara de Ionización.- Varía el flujo electrónico inducido por ionización de un gas debido a radiación. Se aplica para el conteo de partículas.

Celda Fotoemisiva.- Emisión electrónica debida a radiación incidente sobre superficies fotoemisoras. Se aplica para medir luz y radiación.

Tubo Fotomultiplicador.- Emisión fotoelectrónica secundaria, debido a la radiación incidente sobre un cátodo fotosensible. Se utiliza para medir luz, radiación y en relés fotosensibles.

Microondas. Ondas Electromagnéticas.- Emisión de microondas. ondas electromagnéticas, rayos gamma y ondas ultrasónicas son emitidas y rebotan hacia un detector el cual envía una señal eléctrica. Se aplica para medir flujo y nivel de líquidos.

- 3.2.2 Transductores Activos.

Termopar.- Se genera una FEM cuando la unión de dos metales o semiconductores diferentes se calientan. Se utilizan para medir temperatura, flujo de calor, radiación.

Generador de Bobina Móvil.- El movimiento de una bobina dentro un campo magnético genera un voltaje. Se aplica para medir velocidad, vibración.

Detector Piezoeléctrico.- Se genera una FEM cuando se le aplica una fuerza externa a ciertos materiales cristalinos, tales como el cuarzo. Se utiliza para medir sonido, vibración, aceleración, cambios de presión.

Celda Fotovoltaica.- Se genera un voltaje en un dispositivo semiconductor cuando energía radiante estimula la celda. Se utiliza para medir intensidad de luz.

A continuación se explicara en forma detallada algunos de los transductores anteriormente citados:

- 3.2.3 Celda Fotoconductor (Fotorresistencia).

Este primer tipo de transductor es del tipo de resistencia eléctrica variable. Las fotorresistencias están hechas generalmente de Sulfato de Cadmio (CdS), Selenio de Cadmio (CdSe), Sulfato de Plomo (PbS) y Silicio (Si). El tipo de material depende de la aplicación. Las fotorresistencias no tienen unión alguna. Están hechas de un sólo material. Este material debe proveer una amplia longitud de onda desde la ultravioleta hasta la infraroja. La fotorresistencia convierte la intensidad de luz a un flujo de corriente. Por lo tanto, el material seleccionado debe desprender electrones fácilmente con la aplicación de luz. No se debe de reflejar la luz, y además poder ser transmitida fácilmente al detector. Su resistencia es mayor con la oscuridad y disminuye en proporción a la luz incidente.

Se puede utilizar para medir la exposición de luz para un estudio fotográfico. También es utilizado como un espectrofotómetro. El análisis espectrofotométrico es utilizado por los científicos para determinar que elementos contiene un compuesto desconocido.

En la figura 3.2 se muestra el circuito básico con una fotorresistencia, la cual es colocada a la entrada de un amplificador operacional. La intensidad de luz varía la resistencia eléctrica con la cual varía la entrada al amplificador. R_f es la resistencia de realimentación, mientras que R_i da el nivel de operación del amplificador operacional.

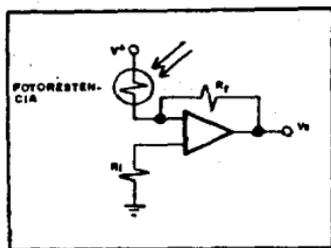


Fig 3.2. Circuito Básico con una Fotorresistencia.

- 3.2.4 Termopares.

Los termopares son del tipo de autogeneración. Un termopar consiste de una unión de 2 alambres de diferentes tipos, cada uno de estos debe estar hecho de una aleación o metal homogéneo. Los alambres están unidos en una de sus puntas para formar una unión de medición, llamada generalmente unión caliente, debido a que las mediciones son realizadas por encima de la temperatura ambiente. Los otros extremos de los 2 alambres son conectados al instrumento de medición para formar una trayectoria cerrada en la cuál la corriente fluye. El punto en donde se conecta el termopar a los instrumentos de medición se designa como unión de referencia o unión fría.

Cuando a la unión caliente se le incide calor se produce en el circuito una corriente eléctrica. El sentido de esta corriente en el alambre es desde la junta caliente hacia la fría, ésta

corriente sólo depende del material empleado y de la temperatura de su unión, siendo independiente de la longitud y diámetro de los alambres.

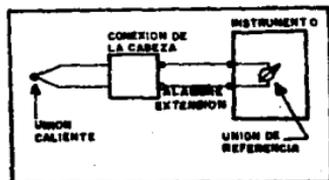


Fig. 3.3 Terminología del Termopar.

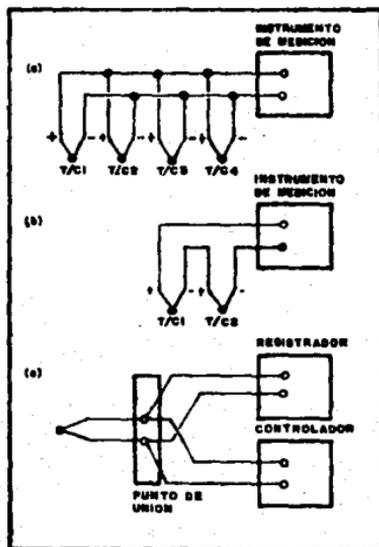


Fig. 3.4 Diferentes Conexiones de los Termopares.

Los tipos de materiales utilizados para la construcción de los termopares son principalmente: Cromo-Constantan, Cobre-Constantan, Cromo-Alumel, Platino, Tungsteno, Oro-Cobalto.

Los termopares se pueden conectar en paralelo para medir temperatura promedio en un sistema (fig. 3.4.a), también se pueden utilizar para medir la diferencia entre 2 temperaturas (fig.3.4.b). Un sólo termopar se puede utilizar con las precauciones pertinentes, para la medición por 2 instrumentos separados (fig. 3.4.c).

- 3.2.5 Captor Capacitivo para Medición de Nivel.

La base de este método de medición radica en las características físicas del condensador.

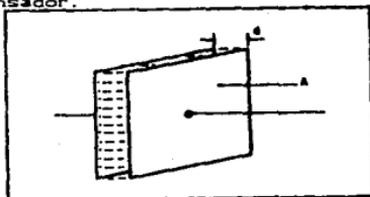


Fig. 3.5 Parámetros de los Capacitores.

La capacidad de un condensador depende de la separación "d" entre los electrodos, su superficie "A" y la constante dieléctrica del material interpuesto entre ellos "ε":

$$C = \epsilon (A / d)$$

El condensador utilizado generalmente en la medición de nivel está formado por el depósito y una sonda situada en su interior. En este caso, los dos electrodos son la sonda y las paredes del depósito. Si las paredes no son conductoras se debe instalar un contraelectrodo (p. ej. tubo de masa, otra sonda o una placa metálica). La separación entre electrodos y su superficie permanecen constante; la única variable es el material interpuesto. El aire o el vacío tiene una constante dieléctrica relativa de 1, mientras que cualquier otro material tiene una constante específica más elevada.

Por lo tanto, la capacidad del condensador depende de la cantidad de material existente entre sonda y paredes del depósito, es decir, de la altura del nivel.

Esta capacidad se mide aplicando a los 2 electrodos una tensión de frecuencia elevada y constante. La corriente de alta frecuencia que pasa por el condensador es proporcional a su capacidad. Esta corriente es transformada en una señal de corriente continua proporcional al nivel, que puede utilizarse como indicación de nivel ó para señalar un valor límite.

Se aplica para detección de medición continua de nivel de toda clase de productos áridos, líquidos, lodos, pasta, etc., conductores eléctricos o no conductores.

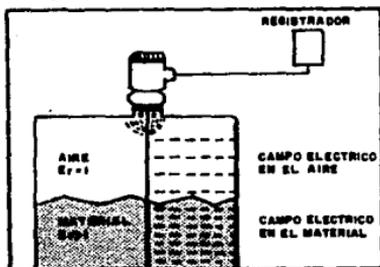


Fig. 3.6 Condensador Formado por la Sonda y las Paredes del Depósito.

- 3.2.6 Medición de Nivel por Rayos Gamma.

Este método de medida se basa en el distinto grado de amortiguamiento de los rayos Gamma al atravesar diferentes materiales. La amortiguación (o absorción) de la radiación depende de la densidad y del espesor del material atravesado. Por ejemplo, el plomo tiene un factor de amortiguación mucho mayor que el aire.

La fuente de radiación emisora de los rayos Gamma, un isótopo radiactivo $Co60$, ó $Cs137$, esta colocado dentro de un cabezal protector que se instala a un lado del depósito. En el lado opuesto se monta el detector.

El detector para nivel limite contiene un tubo Geiger Müller que transforma los cuantos Gamma recibidos en impulsos eléctricos.

Fig. 3.7.a.

El detector para nivel continuo contiene un tubo a centelleo en el que los cuantos Gamma recibidos, producen impulsos luminosos, los cuales son transformados en impulsos electricos por un fotomultiplicador. Fig. 3.7.b.

La cantidad de cuantos Gamma recibidos, sólo dependen de la amortiguación de la radiación por el material, es decir, el nivel en el silo o tanque. Mayor nivel = mayor amortiguamiento = menos cuantos recibidos; y viceversa.

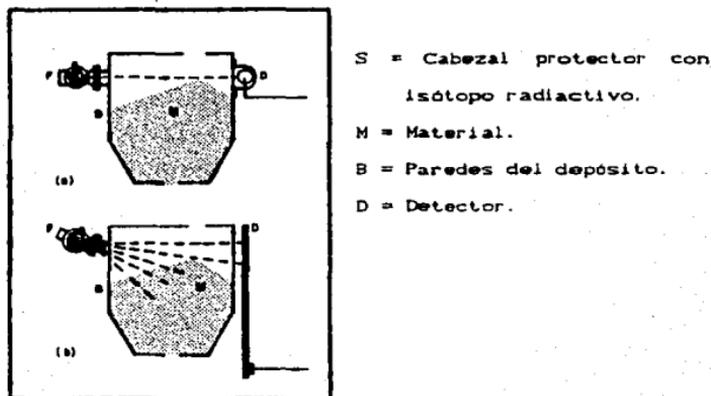


Fig. 3.7 Medición de Nivel por Rayos Gamma.

Por ello, con este medidor se puede detectar o medir el nivel sin contacto, desde el exterior, en depósitos en los que, por su temperatura, presión, agresividad, abrasión, formación de

adherencias, existencia de agitadores, etc.; no pueden utilizar otros sistemas.

- 3.2.7 Detección de Flujo de Aridos.

El detector de flujo trabaja utilizando microondas según el principio de Doppler. El cabezal emite microondas de frecuencia constante, que son reflejadas por el árido y recibido de nuevo por el cabezal.

Por el efecto Doppler, el movimiento del árido da lugar a un desplazamiento o diferencia de frecuencia entre la señal emitida y la señal recibida, proporcional a la velocidad de desplazamiento del árido.

El detector de flujo mide la diferencia de frecuencia entre las microondas emitidas y las recibidas. El detector de flujo indica, en consecuencia Flujo ó Reposo.

Como las microondas atraviesan los materiales no conductores, es posible controlar el flujo de áridos sin contacto a través de tubos de plástico, paredes de madera, mirillas de cristal y revestimiento de basalto fundido. Polvo, humo, niebla, ruido, turbulencias de aire, luz, no perturban el funcionamiento del detector de flujo.

Se utilizan para la detección del movimiento de áridos sin

contacto en caída libre, en rampas, en pozos, en puntos de transferencia ó en tuberías.

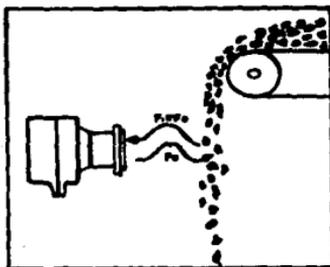


Fig. 3.8 Detección de Flujo de Aridos.

- 3.2.8 Medición de Nivel por Captor de Presión.

La sonda piezorresistiva (Figura 3.9) contiene una célula de medida de silicio, montada en una cámara de presión llena de aceite de siliconas. Esta cámara de presión está separada del exterior por medio de una membrana de acero aleado. La presión hidrostática determinada por el nivel de líquido en el depósito, se ejerce sobre la célula de medida de silicio, a través de la membrana separadora y del aceite de relleno.

Por el efecto piezorresistivo, se modifican los valores de las resistencias de un puente de medida formado por difusión en la célula de silicio. El transductor de medida contenido en la sonda piezorresistiva convierte la modificación de la resistencia en una señal de medida proporcional al nivel.

Entre el nivel h , la presión p en la membrana del captor de medida y la densidad ρ (en Kg/l ó g/cm^3) del líquido contenido en el recipiente, existe la relación siguiente:

$$\text{Presión } p = g \rho h \quad (g = \text{aceleración de la gravedad})$$

Por lo tanto, si se conoce la densidad ρ del material se puede medir h . También puede medirse la masa (peso) del material en el depósito aunque la densidad ρ varíe, en cuyo caso no puede medirse el nivel exacto.

Este captor de presión se puede utilizar para la medición continúa de nivel en líquidos de todo tipo: alta y baja viscosidad, agresivos, contaminados, adherentes, combustibles, etc., para la construcción naval, industria alimenticia, láctea.

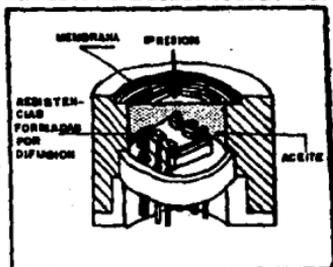


Fig. 3.9 Captor de Presión.

Se puede utilizar en la medición de presión de gases, acondicionadores de aire, limpiadores a vacío, máquinas lavadoras,

y otras más.

- 3.3 Acondicionadores de Señales (Transmisores).

Los transmisores transforman la señal generada por el transductor en una señal que puede ser manejada fácilmente por el resto de la instrumentación.

Existen diversas normas que rigen los rangos de las señales de salida de los transmisores. los diseños realizados en esta tesis utilizan los transmisores regidos bajo las normas de "ASME STANDARD 105" de la Asociación Americana de Ingenieros Mecánicos (ASME).

Los transmisores que funcionan con la norma anterior dan una señal de salida de 4 a 20 mA ó 1 a 5 Vcd.

En la actualidad los transmisores traen integrado el transductor en el mismo empaque. por lo que se reduce el cableado y las dimensiones físicas. Estos transmisores son capaces de medir presión diferencial y absoluta, flujo de líquidos, de vapor, de aire comprimido, de gases, temperatura, etc.

CAPITULO IV

CONVERSION ANALOGICA/DIGITAL Y DIGITAL/ANALOGICA

En este capítulo se explicarán los tipos de Conversión de Digital/Analógico, sus características y aplicaciones, así como de la Conversión Analógico/Digital. Después se explicarán las características de operación y aplicaciones de los amplificadores de muestreo y retención CS/HO, los cuales sirven para mantener constante la señal de entrada analógica al convertidor Analógico/Digital (ADC) al realizar una conversión. se explicarán también los multiplexores analógicos que se utilizan para seleccionar una de varias señales analógicas, las cuales son convertidas una a una, y finalmente los amplificadores de instrumentación que se utilizan para amplificar sin error las señales analógicas de bajo voltaje, tal como la generada por los termopares.

- 4.1 Introducción.

Los convertidores Analógico/Digital (ADC) y los Digital/Analógico (DAC) se conocen en conjunto como convertidores de datos, y su uso se ha incrementado paralelamente con la computación digital desde los inicios de los años 80. Los convertidores Analógico/Digital y Digital/Analógico son la interface entre los parámetros físicos del mundo real, que son analógicos y el mundo digital de la

computación y de los sistemas de control. Las señales analógicas tienen un rango de valores continuos, mientras que las señales digitales asumen uno de dos valores, abierto o cerrado (5 Volts = 1 lógico ó 0 Volts = 0 lógico respectivamente). Los convertidores de datos tienen una amplia aplicación en diversos campos que van desde el multímetro digital hasta los más sofisticados sistemas de control. Otras aplicaciones incluyen sistemas electrónicos de emisión de gasolina de alta eficiencia, sistema de manejo de energía basados en computadora y los sistemas de control de procesos industriales que refinan petróleo, preparación y empaque de alimentos, etc.

- 4.2 Convertidor Digital/Analógico (DAC).

Se considerará en primer lugar la conversión de un número binario a su equivalente voltaje analógico.

El convertidor Digital/Analógico (DAC) es un dispositivo electrónico que recibe información en forma digital y la convierte a la forma analógica, con el menor cambio posible del valor representado. Cualquier desviación del valor analógico deseado se toma como un error.

- 4.2.1 Convertidor Digital/Analógico Unipolar.

La figura 4.1 muestra un convertidor Digital/Analógico codificado

en binario de 3 bits, con un rango de salida de 0 a +10 V, cuya función de transferencia se muestra en la figura 4.2. El convertidor consiste de 3 fuentes de corriente ponderadas en binario, 3 interruptores electrónicos controlados digitalmente, y un amplificador de voltaje. Las fuentes de corriente son constantes, siempre envían la corriente indicada ($1/2$ mA para la fuente de corriente del Bit más significativo (MSB), $1/4$ mA para la fuente de corriente bit 2, y $1/8$ mA para la fuente de corriente bit 3), en la dirección indicada. Los interruptores electrónicos se conectan directamente a las entradas digitales del DAC. Cuando se aplica un "1" a una entrada digital dada, el interruptor respectivo se mueve a la derecha conectando su fuente de corriente al punto de suma del amplificador de salida. Cuando se aplica un "0", el interruptor se mueve a la izquierda, desconectando la fuente de corriente del punto de suma y conectándolo a tierra.

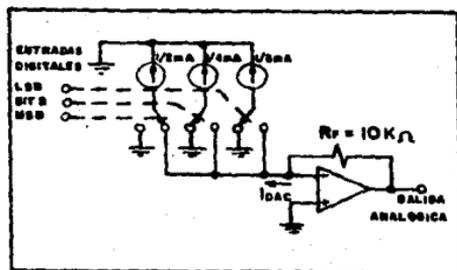


Fig. 4.1 Diagrama Simplificado de un DAC de 3 Bits.

Código

| MSB | BIT2 | BIT1 | Idac(mA) | Vout(Volts) |
|-----|------|------|----------|-------------|
| 0 | 0 | 0 | 0 | 0.00 |
| 0 | 0 | 1 | 1/8 | +1.25 |
| 0 | 1 | 0 | 1/4 | +2.50 |
| 0 | 1 | 1 | 3/8 | +3.75 |
| 1 | 0 | 0 | 1/2 | +5.00 |
| 1 | 0 | 1 | 5/8 | +6.25 |
| 1 | 1 | 0 | 3/4 | +7.50 |
| 1 | 1 | 1 | 7/8 | +8.75 |

Tabla de Funcionamiento de la Figura 4.1.

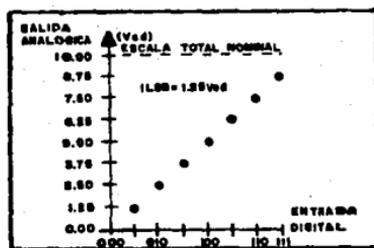


Fig. 4.2 Funcion de Transferencia Ideal de la Figura 4.1.

La corriente Idac es la corriente total que es enviada al punto de suma del amplificador por las fuentes de corriente. El

amplificador operacional de salida esta en configuración de amplificador inversor con una resistencia de realimentación de $10K\Omega$ de tal forma que el voltaje de salida del DAC siempre es igual a $I_{DAC} \times 10 K\Omega$.

- 4.2.2 Convertidor Digital/Analogico Bipolar.

Ahora se analizará como funciona un convertidor Digital/Analogico Bipolar, en este caso, la función de transferencia bipolar se ve como la unipolar pero con un deslizamiento de $1/2$ de la escala total (el valor de 1 MSB).

Al añadir una fuente de corriente constante se obtiene un efecto de desbalance (equivalente a la corriente del MSB) en el punto de suma del amplificador de salida (figura 4.3). Es semejante a la de la figura 4.1 sólo que se ha colocado permanentemente una fuente de corriente constante al punto de suma del amplificador de salida. Por lo que V_{out} será igual a $(I_{DAC} - 1/2 \text{ mA}) \times 10 K\Omega$.

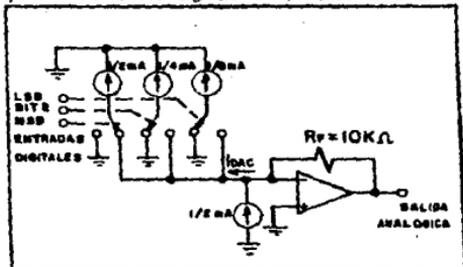


Fig. 4.3 Convertidor Analogico/Digital de ± 5 Volts.

Si el código de entrada es 100, $I_{DAC}=1/2$ mA y $V_{out}= 0$ Volts. Cuando el código es 111, $I_{DAC}=7/8$ mA y $V_{out}= -3.75$ Volts. El convertidor Digital/Analógico de 0 a -10 Volts de la figura 4.1 se ha convertido en un DAC Bipolar de ± 5 Volts (fig. 4.3).

La figura 4.4 muestra una técnica popular para la conversión Digital/Analógico, que emplea transistores PNP, que actúan como fuentes de corrientes del mismo valor y una red ponderada R-2R que actúa como una red divisora de corriente. Durante años, los únicos DAC de 12 Bits capaces de tener una linealidad de $\pm 1/2$ LSB en un rango de temperatura de -55° C hasta $+125^{\circ}$ C se diseñaron de esta forma. El rango de salida es de 0 a -10 Volts de tal forma que una entrada digital de 000 (niveles TTL) dará a su salida 0 Volts y una entrada de 111 dará a su salida -8.75 Volts (escala total $+ 1$ LSB). En este caso un Bit menos significativo (LSB) será igual a $10 \text{ Volts}/2^n$ en donde n = número de Bits, por lo tanto, $1 \text{ LSB} = 10 \text{ Volts}/2^3 = 1.25 \text{ Volts}$.

Las señales digitales aplicadas a la entrada activan o desactivan las fuentes de corriente (transistores Q₂, Q₃ y Q₄). La red ponderada R-2R divide la corriente de colector de cada transistor entre tierra y el amplificador operacional a la salida del convertidor, de tal forma que la porción de corriente de colector que llega al amplificador operacional de salida está ponderada en binario de acuerdo a la posición del transistor.

Volts y cuando todas sus entradas son unos, $I_{DAC} = +0.675$ mA, $I_f = +0.50$ mA y $V_{out} = -5.00$ Volts. La función de transferencia del convertidor de ± 5 Volts se muestra en la figura 4.5.b.

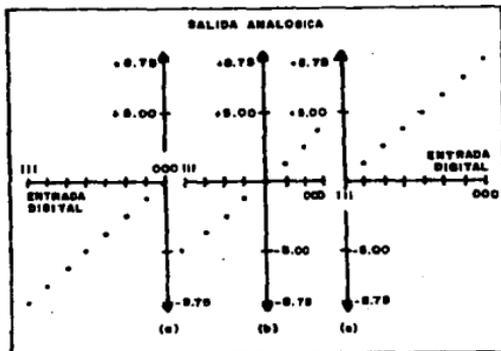


Fig. 4.5 Funciones de Transferencia del DAC a Diferentes Salidas.

Finalmente el convertidor de 0 a -10 Volts se convierte a uno de 0 a + 10 Volts, con esto la función de transferencia es desbalanceada a escala total, siendo mostrada su función de transferencia en la figura 4.5.c. Para efectuar esto electrónicamente, la conexión de desbalance C_2 se cierra (C_1 se abre). La conexión C_2 produce una corriente constante $I_{s02} = V_{ref}/R_{s02}$, de tal forma que sea igual a la suma de $I_{c2} + I_{c3} + I_{c4}$ pero de polaridad opuesta. Ahora $I_f = I_{DAC} - I_{s02}$. Cuando el convertidor tiene a su entrada 000 $I_{DAC} = 0$, $I_f = -I_{s02}$ y $V_{out} = + 8.75$ Volts. Cuando se aplica a la entrada del

convertidor 111 $I_{DAC} = + 0.875 \text{ mA}$. $I_r = 0$ y $V_{out} = 0 \text{ Volts}$.

- 4.3 Convertidor Analógico/Digital (ADC).

Así como se ha explicado la técnica para convertir una representación binaria a una señal analógica, ahora se explicará la conversión inversa, convertir una señal analógica a un número binario de acuerdo a un código preestablecido.

Existen varias formas de conversión Analógica/Digital que se clasifican generalmente según su exactitud, velocidad de conversión, potencia de salida, resolución, etc. La salida de un ADC puede ser en paralelo o en serie.

Existen principalmente tres métodos de conversión: aproximaciones sucesivas, integración y comparación directa.

- 4.3.1 Conversión Analógica/Digital por Aproximaciones Sucesivas.

Esta es la técnica de conversión más utilizada. Se debe en primer lugar a que ofrece una excelente velocidad, precisión, resolución y costo. El dispositivo de resolución más alta puede convertir 16 Bits en pocos microsegundos.

Virtualmente todos los ADC son dispositivos de entrada de voltaje. La figura 4.6 muestra un diagrama a bloques para un ADC de 3 Bits, de 0 a + 10 Volts de rango de entrada de aproximaciones sucesivas.

La figura 4.7 es su diagrama de tiempos. El circuito consiste de un bloque de lógica de control y de biestables que en conjunto forman un Registro de Aproximaciones Sucesivas (SAR), un DAC con salida de corriente, un reloj y un comparador. Los cuatro biestables de salida del SAR actúan como la salida de datos directo (paralelo) y para manejar el DAC interno. Cuando se aplica a la entrada de Inicio de Conversión (\overline{SC}) la señal apropiada, la salida de Final de Conversión (\overline{CC}) envía la señal de un 1 lógico, indicando que el convertidor está realizando una conversión y que aún los datos digitales no son válidos. Al mismo tiempo, las salidas digitales del SAR van a cero excepto el MSB que es colocado en 1. En este estado, la salida del ADC es 100. Y la corriente I_{DAC} que sale del DAC interno es la corriente MSB. La señal de entrada analógica cae a través de R_{IN} y produce una corriente I_{IN} . El DAC convierte continuamente la salida digital del ADC a su corriente analógica equivalente que se compara con I_{IN} . La salida del comparador (1 ó 0) informa al SAR si la salida digital presente (100 en el estado inicio) es mayor o menor que la entrada analógica. Dependiendo de cuál es mayor, el SAR hará una decisión y colocará el MSB a su estado final (1 ó 0) con el flanco de subida de la señal de reloj, y enviará al Bit 2 a 1.

La salida digital en este momento será X10. El DAC convierte este valor a su correspondiente analógico y el comparador determina, si éste valor es mayor o menor que la entrada digital. En el

siguiente flanco de subida del reloj, el SAR lee la realimentación del comparador, coloca el Bit 2 a su valor final y envía un 1 al Bit 3.

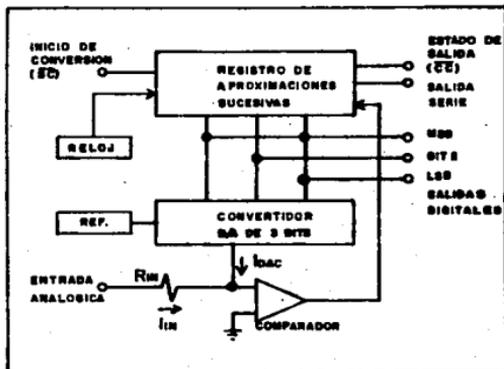


Fig. 4.6 Diagrama a Bloques de un ADC de Aproximaciones Sucesivas.

La salida digital será $XX1$. En el siguiente flanco de subida del reloj, el SAR lee la realimentación del comparador y coloca al LSB a su valor final, hace que la salida de Final de Conversión (\overline{CC}) cambie a cero, indicando que la conversión ha sido realizada, y que el dato de salida digital es válido. El dato permanecerá hasta que la salida de Final de Conversión (\overline{CC}) cambie a 1.

En algunos convertidores existe la salida serie de datos, en la cual, cada bit se encuentra presente a la salida durante un ciclo de reloj siguiendo al flanco de subida del reloj que coloca el

valor del siguiente Bit. Los datos serie son validos en el flanco de bajada del reloj y estos flancos se pueden usar para enviar los datos serie a registros receptores.

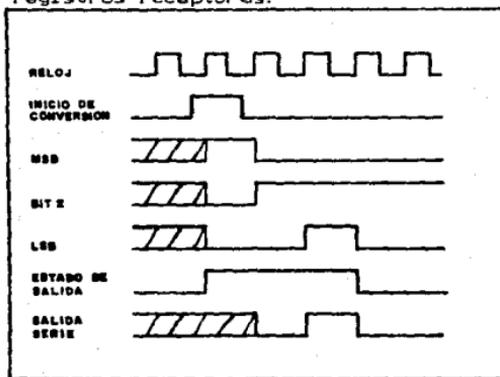


Fig. 4.7 Diagrama de Tiempos del ADC de la figura 4.6.

La entrada analógica al ADC de Aproximaciones Sucesivas no debe de cambiar durante el Tiempo de conversión. Si la señal de entrada cambiara durante una conversión, el código de salida no representaría con precisión a la señal analógica de entrada, a menos de que ésta no variara más de $\pm 1/2$ LSB. Puesto que no siempre se cumple este requerimiento, se emplea un dispositivo de Muestreo y Retención (S/H) a la entrada del convertidor para mantener fijo el valor de la señal analógica desde el inicio hasta la finalización de la conversión. La señal de salida de Final de Conversión (\overline{CC}) se puede utilizar para enviar el

Muestreo-Retención a sus diferentes modos de acción. El circuito de Muestreo-Retención (S/H) se explicará más adelante.

- 4.3.2 Convertidor Analógico/Digital de Rampa Analógica .

En los convertidores de este tipo, el voltaje de entrada se traduce a tiempo, y después este tiempo es medido digitalmente por el contador, éste recibe pulsos de reloj a través de una compuerta controlada por la magnitud del voltaje de entrada. Figura 8.

En un comparador de Rampa Analógica (Integración Analógica), la salida del generador de diente de sierra se compara con la señal de entrada analógica.

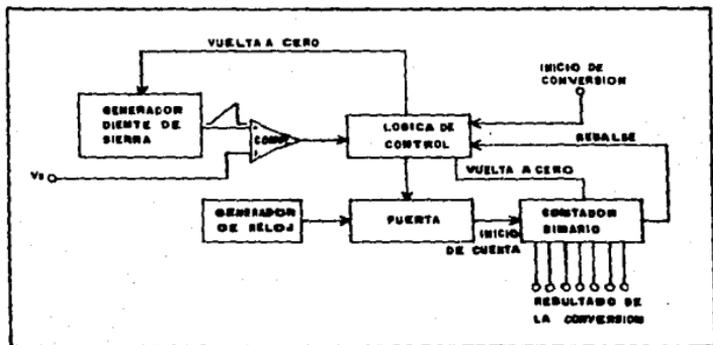


Fig. 4.8 Convertidor Analógico/Digital de Rampa Analógica.

El rango del voltaje de entrada está limitado al rango de voltaje

de la rampa. El contador cuenta los pulsos de reloj desde el momento del inicio de la rampa hasta que la tensión de la rampa iguala a la señal de entrada analógica, momento en que el comparador cambia de estado y detiene el contador, y un circuito lógico genera la señal de Final de Conversión (\overline{CC}) con el objeto de que los circuitos externos reconozcan que el resultado es válido. Entonces el circuito vuelve a cero al generador de rampa y al contador, pudiéndose iniciar otra conversión.

- 4.3.3 Convertidor Analógico/Digital de Integración de Doble Pendiente.

Un ADC encontrado a menudo en instrumentos de medición modernos es el que utiliza Integración de Pendiente Dual. El circuito se muestra en la figura 4.9.

En este circuito el generador de rampa es un integrador. La conversión se efectúa en dos etapas. En la primera etapa la tensión V_i es integrada, el contador cuenta los pulsos de reloj hasta llenar su capacidad y envía la señal de exceso, con la cual se termina la primera etapa.

Durante la segunda etapa, el conmutador electrónico conecta el integrador al voltaje de referencia en lugar de V_i . La tensión de referencia es de signo opuesto y de mayor amplitud que el voltaje de entrada, por lo tanto el integrador tenderá a cero.

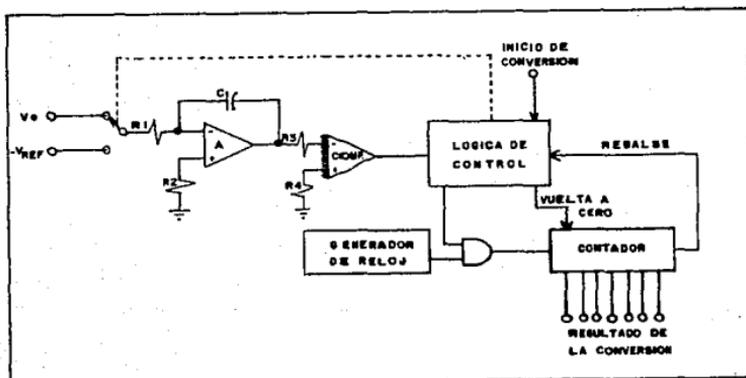


Fig. 4.9 ADC de Integración de Pendiente Dual.

El cambio de la salida del integrador en esta etapa, es más rápido que durante la primera. El contador se detiene cuando el comparador detecta cero en la salida del integrador. El contador no será excedido, si la señal de entrada es menor que el voltaje de referencia. El contenido del contador dará el resultado de la conversión.

- 4.3.4 Convertidor Analógico/Digital por Comparación Directa.

La Comparación Directa sólo se utiliza donde se requiere una velocidad de conversión muy alta. Se requieren generalmente 5 Bits de resolución en estas aplicaciones, la circuitería contiene 2^n comparadores (en donde n es el número de Bits en la palabra digital de salida).

En la figura 4.10 se muestra un convertidor por Comparación Directa de 3 Bits. La entrada se puede medir en términos de ocho niveles. Los 7 comparadores establecerán si el voltaje de entrada es mayor o menor, que cada uno de los 8 posibles valores de referencia. Por ejemplo, si todos los comparadores debajo del quinto están activados (1 lógico) y todos los demás están desactivados (0 lógico), entonces el codificador prioritario enviara el número binario 100 de 3 Bits.

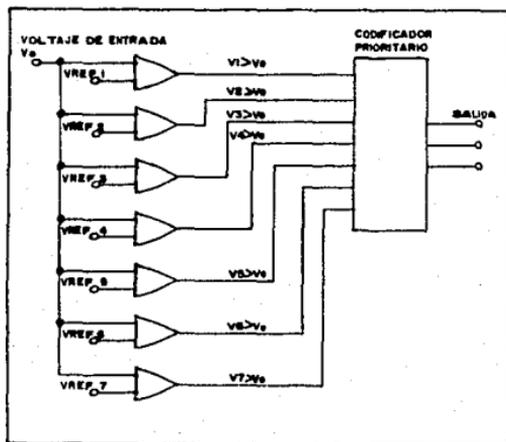


Fig. 4.10 Convertidor Analógico-Digital por Comparación Directa. Estos dispositivos proveen una resolución de 5 Bits en menos de

100ns por conversión. La necesidad de varios comparadores y voltajes de referencia y un complejo esquema prioritario, lo hace muy caro para una resolución de 3 Bits.

Los 4 métodos de conversión Analógica/Digital citados anteriormente se encuentran en módulos de alta escala de integración (LSI). Las características de cada uno de ellos son: el convertidor por comparación directa es muy rápido pero con poca precisión ; el convertidor por aproximaciones sucesivas es de velocidad media y una buena resolución; el convertidor por integración de pendiente dual tiene la más alta precisión, pero requiere de más tiempo para realizar una conversión.

El tiempo en que la señal analógica se debe de mantener estable, y el tiempo que le toma para convertirla, determina la máxima frecuencia de muestreo y la necesidad de un circuito de muestreo y retención.

- 4.4 Amplificadores de Rastreo y Retención y de Muestreo y Retención.

Los amplificadores de Rastreo y Retención (Track and Hold 'T/H') y los amplificadores de Muestreo y Retención (Sample and Hold 'S/H'), son utilizados ampliamente en sistemas de adquisición de datos, distribución de datos y procesamiento de señales analógicas. Estos, son dispositivos que almacenan con precisión

voltajes analogicos. Su aplicacion más popular es la de fijar la entrada de voltaje a un ADC en el instante en que comienza una conversión y retiene este voltaje constante durante el proceso de conversión. En esta aplicación como en la mayoría, las características del T/H ó S/H son de primera importancia para la precisión total del sistema, especialmente en sistemas de alta velocidad o alta resolución.

En general, se utiliza indistintamente los términos de Muestreo y Retención (S/H) y de Rastreo y Retención (T/H). Sin embargo, existe una diferencia entre los dos. Ambos son circuitos lineales que tienen 3 terminales de operación y dos modos de operación. Los modos de operación son el de Rastreo y de Retención para el T/H y el de Muestreo y de Retención para el S/H. Cuando un T/H esta en el modo de rastreo, su salida sigue o rastrea a su entrada. Cuando se envia el comando de retención la salida del T/H se mantiene constante y es igual al valor de entrada al momento en que se recibe el comando. Un T/H puede permanecer en cualquier estado (rastreo o retención) indefinidamente. Un S/H no puede operar indefinidamente en alguno de los dos modos. Normalmente, pasa más tiempo en el modo de Retención, tomando una muestra rápidamente y regresando inmediatamente al modo de Retención con su salida a un voltaje fijo; no puede rastrear la señal de entrada. Un amplificador T/H puede ser utilizado como S/H. Un S/H no puede ser utilizado como T/H. La figura 4.11

muestra la diferencia entre un amplificador T/H y un S/H.

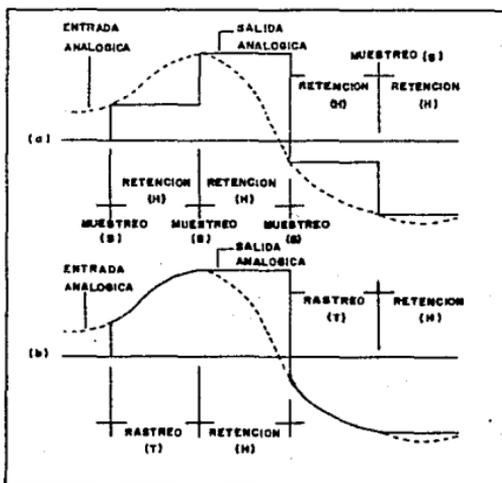


Fig. 4.11 Amplificadores de (a) Muestreo y Retención y (b) Rastreo y Retención.

4.4.1 Circuito de Rastreo y Retención (T/H).

La figura 4.12 muestra un circuito de T/H en su forma más simple. El circuito consiste de un interruptor controlado electrónicamente y un capacitor de retención. Cuando el interruptor es cerrado, el voltaje en la terminal de entrada aparecerá en el capacitor y el voltaje de salida será igual al voltaje de entrada. Si el voltaje

de entrada cambia el capacitor se cargara o descargará y el voltaje de salida lo seguira. Cuando el interruptor es abierto, el capacitor retiene su carga y el voltaje de salida permanecerá igual al voltaje de entrada en el instante en que el interruptor fue abierto.

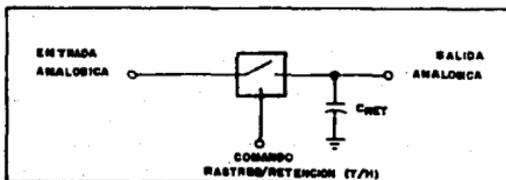


Fig. 4.12 Circuito de Rastreo y Retención (T/H) Simple.

El capacitor de retención debe de ser un dispositivo de baja fuga, con una alta resistencia de aislamiento. La mayoría de los T/H híbridos emplean capacitores de retención internos de cerámica NPO. Los tipos de capacitores aceptables son los de poliestireno, polipropileno, policarbonato, teflón y mylar.

Al añadirse un acoplador antes del interruptor el cargado del capacitor es muy rapido y le da al T/H una alta impedancia de entrada. Al añadir un acoplador despues del capacitor de retención se reducen las fugas del capacitor, el diagrama de lo anterior se muestra en la figura 4.13.

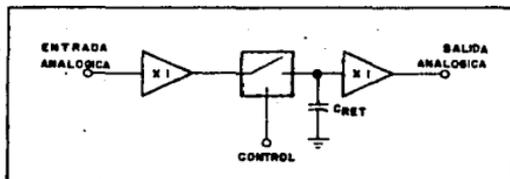


Fig. 4.13 Circuito de Rastreo y Retención con Acoplador.

- 4.4.2 Aplicaciones.

Existen dos aplicaciones básicas de los circuitos de Rastreo y Retención (T/H). Una es en la que el valor instantáneo de una señal analógica cambia rápidamente y debe ser almacenada temporalmente para poder ser medida u operada en equipos con un ancho de banda limitado. El otro uso es cuando se desea eliminar alguna porción de una señal analógica al retener un valor previo durante el intervalo en cuestión.

Un ejemplo del primer tipo es el uso de un circuito de T/H a la entrada de un ADC instantáneo de la señal de entrada de alta velocidad.

Un ejemplo del segundo tipo es como eliminador de picos de un DAC. Cuando se convierte una palabra digital a una señal analógica, el DAC puede producir picos espurios y para eliminarlos se coloca su salida un T/H, el cual opere en el modo de retención hasta antes de que las entradas digitales cambien de estado. Entonces, se retorna al modo de rastreo cuando haya transcurrido

el tiempo suficiente para asegurar que la salida analógica del DAC se ha asentado a su nuevo valor.

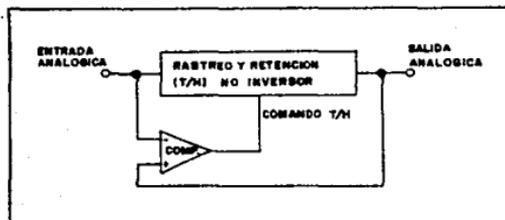


Fig. 4.14 T/H Usado como Detector de Picos.

Una tercera aplicación de los T/H es un detector de picos. Aquí, el circuito es capaz de almacenar el valor más alto ó más bajo que alcanza una señal analógica durante un periodo de tiempo dado. El circuito básico consiste en comparar la entrada y la salida del T/H con un comparador de voltaje y utilizar la salida del comparador para controlar la conmutación. Cuando la señal de entrada del T/H excede a su salida, el comparador selecciona el modo de rastreo. Si la señal de entrada es menor que la de salida, se selecciona el modo de retención y el pico previo es almacenado.

- 4.5 Multiplexores Analógicos.

El multiplexaje es una técnica en la cual los datos de diversas fuentes de señales o canales son combinados en un orden prescrito a una sola línea. El multiplexaje por división de tiempo puede

ser representado como un conmutador rotativo que conecta a cada una de las entradas a una sola salida en común secuencial y momentáneamente. Por lo tanto, un multiplexor analógico es un circuito que conmuta un cierto número de señales de entrada a una sola línea o canal. Cualquier canal de entrada se accesa por medio de un código de direccionamiento aplicado a sus entradas digitales.

- 4.5.1 Operación.

La figura 4.15(a) es un diagrama a bloques de un multiplexor analógico de 16 canales. Cualquier canal puede ser accedido al aplicarse la dirección digital apropiada a las entradas digitales como se muestra en la figura 4.15(b). La dirección de 4 Bits esta codificada en binario, permitiendo acceder aleatoriamente a 2^4 o 16 canales. La entrada digital adicional, identificada como habilitación (En), permite activar o desactivar los 16 canales en conjunto, lo cual es útil en sistemas en que se requieren más de 1 multiplexor.

- 4.5.2 Aplicaciones.

Los multiplexores se utilizan frecuentemente para reducir el peso y tamaño físico de un sistema, al minimizar el número de componentes requeridos para procesar una gran cantidad de señales analógicas. Cuando el multiplexor es utilizado en modo directo, transfiere diversas entradas con señales analógicas a una sola

salida.

| SELECCIÓN DE CANALES | | | | | CANAL SELECCIONADO |
|----------------------|----|----|----|----|--------------------|
| A0 | A1 | A2 | A3 | E1 | |
| 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 0 | 1 | 0 | 2 |
| 0 | 0 | 0 | 1 | 1 | 3 |
| 0 | 0 | 1 | 0 | 0 | 4 |
| 0 | 0 | 1 | 0 | 1 | 5 |
| 0 | 0 | 1 | 1 | 0 | 6 |
| 0 | 0 | 1 | 1 | 1 | 7 |
| 0 | 1 | 0 | 0 | 0 | 8 |
| 0 | 1 | 0 | 0 | 1 | 9 |
| 0 | 1 | 0 | 1 | 0 | 10 |
| 0 | 1 | 0 | 1 | 1 | 11 |
| 0 | 1 | 1 | 0 | 0 | 12 |
| 0 | 1 | 1 | 0 | 1 | 13 |
| 0 | 1 | 1 | 1 | 0 | 14 |
| 0 | 1 | 1 | 1 | 1 | 15 |
| 1 | 0 | 0 | 0 | 0 | 16 |
| 1 | 0 | 0 | 0 | 1 | 17 |
| 1 | 0 | 0 | 1 | 0 | 18 |
| 1 | 0 | 0 | 1 | 1 | 19 |
| 1 | 0 | 1 | 0 | 0 | 20 |
| 1 | 0 | 1 | 0 | 1 | 21 |
| 1 | 0 | 1 | 1 | 0 | 22 |
| 1 | 0 | 1 | 1 | 1 | 23 |
| 1 | 1 | 0 | 0 | 0 | 24 |
| 1 | 1 | 0 | 0 | 1 | 25 |
| 1 | 1 | 0 | 1 | 0 | 26 |
| 1 | 1 | 0 | 1 | 1 | 27 |
| 1 | 1 | 1 | 0 | 0 | 28 |
| 1 | 1 | 1 | 0 | 1 | 29 |
| 1 | 1 | 1 | 1 | 0 | 30 |
| 1 | 1 | 1 | 1 | 1 | 31 |

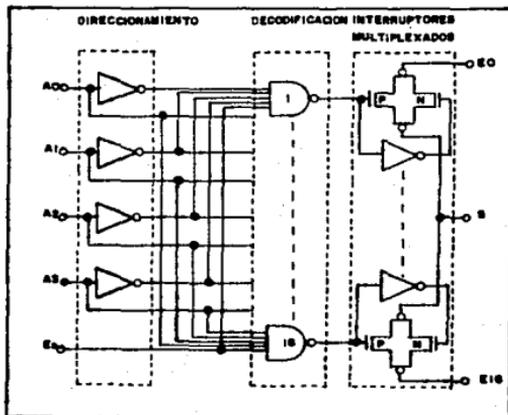


Fig 4.15 Multiplexor Analógico de 16 Canales. (a) Diagrama a Bloques. (b) Código de Selección de Canales.

El multiplexor ha encontrado una amplia aplicación en sistemas de aerotransporte, en donde el peso es siempre crítico.

La propiedad bilateral de los multiplexores analógicos CMOS permite utilizarlos como demultiplexores analógicos. En muchos casos se requiere transmisión de datos punto a punto de un gran número de señales analógicas a distancia. El esquema de la figura 16 puede ayudar a reducir el costo del sistema, al reducir el número de cables. Al final del transmisor, se utiliza un multiplexor para combinar todas las entradas analógicas a

distintos puntos. Aquí, el dato analógico puede ser enviado por la línea de transmisión, pero la atenuación de la línea distorsionaría severamente la información. Por lo tanto, los datos analógicos son convertidos por el ADC en datos digitales y transmitidos sin disturbios por atenuación significativa. En la parte receptora, los datos digitales son recibidos en forma serie, siendo convertidos a señales analógicas en serie, y aplicadas al demultiplexor para una conversión serie a paralelo.

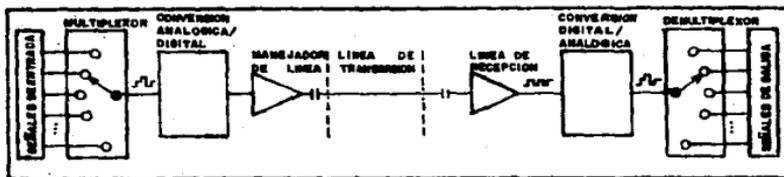


Fig. 4.16 Sistema de Transmisión de Datos.

- 4.6 Amplificadores de Instrumentación.

Un amplificador de instrumentación es un bloque de alta impedancia, con una ganancia de entrada diferencial diseñado en primer lugar para amplificar con precisión los voltajes diferenciales entre sus terminales de entrada. Su aplicación principal consiste en tomar una señal de nivel bajo con una fuente de impedancia moderadamente alta, amplificarla y transformarla en otro medio de referencia de señal cero.

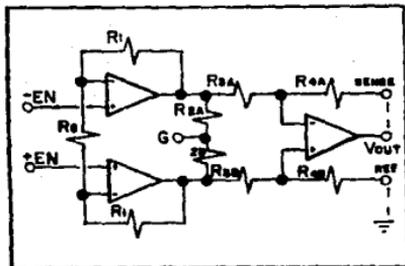


Fig. 4.17 Amplificador Operacional Diferencial.

El amplificador operacional diferencial (figura 4.17) es el bloque básico. Debido a que ambos amplificadores están configurados como seguidores, la ganancia diferencial de la sección de entrada es igual a $(2 R_1 + R_0) / R_0$, mientras que la ganancia a modo común es unitaria. Esta figura también provee un fácil ajuste de la ganancia, con muy pocos efectos adversos a otros parámetros del amplificador.

CAPITULO V

DISEÑO DE SISTEMAS DE ADQUISICION DE DATOS

En este capítulo se diseñarán dos sistemas de adquisición de datos analógicos, los cuales aceptarán señales provenientes de transmisores que tengan señales de salida de 4 a 20 mA ó de 1 a 5 Vcd. Estas señales serán convertidas a palabras digitales que se enviarán a la computadora para poder procesarlos.

El primer diseño será de una interface que puede aceptar 7 señales analógicas, enviando una palabra digital de 12 Bits en formato serie por cada una de ellas, probandose éste en una computadora Commodore 64; en el segundo diseño se aceptarán 96 señales analógicas en las que se enviará una palabra digital de 8 Bits por cada una de ellas en formato paralelo.

- 5.1 Interface para la Adquisición de Datos de 7 Variables.

- 5.1.1 Antecedentes.

El diseño de esta interface se produce por la necesidad de tener un sistema de control sobre los elementos de campo tales como válvulas, termopares, etc., provienen de campo 7 señales analógicas que varían entre 1 y 5 Vcd o de 4 a 20 mA, las cuales son convertidas secuencialmente, a una palabra digital de 12 Bits

en formato serie, que es enviada a la computadora para procesarla y desplegarla.

- 5.1.2 Diagrama a Bloques. (Ver figura 5.1)

Esta interface consta de 11 bloques, los cuales son: i) Conversión Corriente a Voltaje (R₀ - R₇, P₀ - P₇); ii) Acoplamiento de la Interface con los Elementos de Campo (U₁, U₂); iii) Selección e Identificación de la Señal a Convertir (U₃ y U₁₁); iv) Reloj y Conversión a más de 100 KHZ (U₄ y U₅); v) Acondicionamiento de la Señal de Campo y Muestreo y Retención (S/H) (U₆ y U₆); vi) Sincronización de Conversión (U₁₀); vii) Voltaje de Referencia (U₁₅ y U₁₆); viii) Conversión Analógica-Digital (U₁₃); ix) Conversión Paralelo-Serie (U₄, U₁₄ y U₁₅); x) Identificación de Tableta en Operación (S_A, U₁₂, U₁₇); xi) Falla de Transmisor (U₇ y U₈).

- 5.1.3 Señales de Operación de la Interface.

Para la operación de la interface se requieren las siguientes señales: de campo a interface E₀, E₁, E₂, E₃, E₄, E₅ y E₆, las cuales son analógicas y provienen de los elementos de campo; de computadora a interface las señales A, B y C que son de direccionamiento de las señales E₀ hasta E₆, \overline{SC} que es la señal de Inicio de Conversión y la señal \overline{CK} que es el reloj para la conversión paralelo-serie. Por último, las señales de interface a computadora son: la señal DATOS que es la palabra digital de 12

Bits de salida de la conversión en formato serie; la señal \overline{CC} con la que se podrá detectar una falla dentro de la interface y finalmente la señal \overline{DET} que nos indicara si el transmisor no envia la señal correcta.

- 5.1.4. Identificación de Señales.

| Señal | Descripción | Dirección |
|-------------------|--|--------------------|
| E_o hasta E_s | Señales analógicas de campo | Camp a Int |
| A, B, C | Señales de direccionamiento para seleccionar la señal de entrada | Comp a Int |
| \overline{CK} | Señal de reloj para la conversión paralelo-serie | Comp a Int |
| \overline{SC} | Señal de Inicio de Conversión | Comp a Int |
| \overline{CC} | Señal de final de conversión | Int a Comp |
| DATOS | Señal de salidade datos digitales | Int a Comp |
| \overline{DET} | Señal de falla de transmisor | Int a Comp |
| I_o hasta I_s | Identificación de la señal de campo procesada | Int(Visualización) |

Camp = Campo
 Comp = Computadora
 Int = Interface

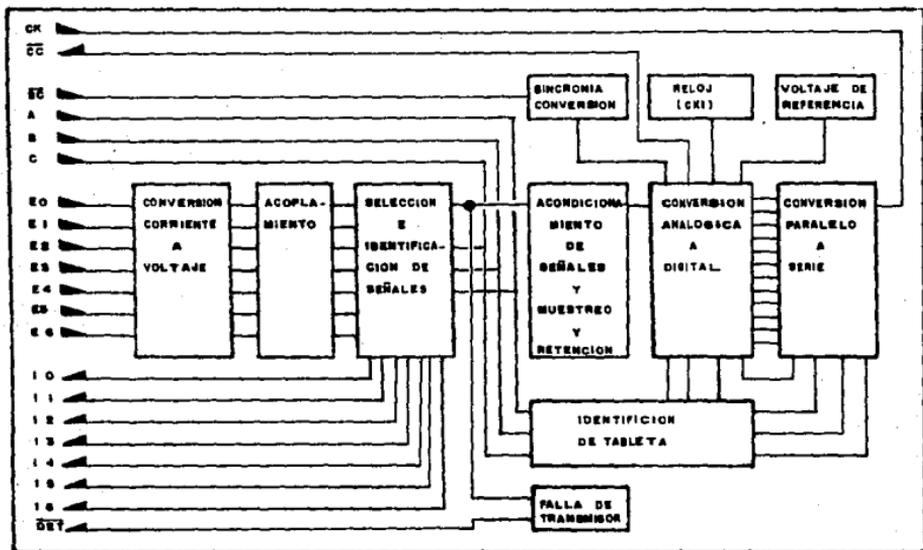


Fig. 5.1 Diagrama a Bloques de la Interface.

- 5.1.5 Descripción de Bloques (Ver fig. 5.16 pag. 117).

- 5.1.5.1 Conversión Corriente-Voltaje.

A la interfaz llegan 7 señales analógicas E0, E1, E2, E3, E4, E5 y E6 provenientes de los elementos de campo, de 4 a 20 mA o de 1 a 5 Vcd. si la señal viene en corriente el interruptor S se cierra para convertirla a voltaje por medio de R-P, por el contrario, si la señal viene en voltaje el

interruptor S es abierto para que no vaya a producir alguna caída de señal.

Para obtener el valor del arreglo resistencia-preset se tiene:

$$V = I R \quad \rightarrow \quad R = \frac{V}{I}$$

Voltaje de salida = 1-5 Vcd

Corriente de Entrada = 4 a
20mA

Tomando el limite inferior:

$$R = \frac{V}{I} = \frac{1V}{4 \text{ mA}} = 250\Omega$$

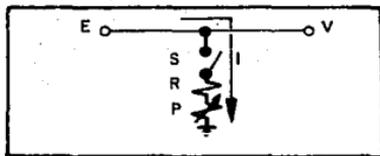


Fig. 5.2 Circuito de Corriente a Voltaje.

El valor de esta resistencia se obtiene con una resistencia fija de 150Ω y de un preset de 200Ω , el cual se variará para calibrarlo.

- 5.1.5.2 Etapa de Acoplamiento de la Interface con Elementos de Campo.

Esta etapa sirve para no cargarle al elemento de campo la

tarjeta interface, esto se logra con un amplificador operacional en configuración de seguidor de voltaje, para tener una alta impedancia de entrada.

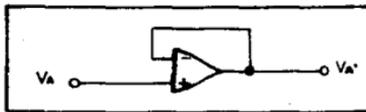


Fig. 5.3 Circuito de Acoplamiento.

- 5.1.5.3 Selección e Identificación Señal de Campo a Convertir.

En este bloque por medio de las señales de direccionamiento A, B y C se selecciona sólo a una señal de campo de las 7 que puede convertir ($E_0 - E_6$), por medio del múltiplexor U_3 para que sea accesada al circuito.

Las 3 señales de direccionamiento también son enviadas al circuito U_1 para que por visualización se verifique el seleccionamiento.

A continuación se muestra una tabla de selección de las señales a convertir y con los estados en los que estarán los indicadores:

| Canal a | | | Identificaciones | | | | | | | |
|---------|---|---|------------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| C | B | A | Convertir | I ₀ | I ₁ | I ₂ | I ₃ | I ₄ | I ₅ | I ₆ |
| 0 | 0 | 0 | E ₀ | E | A | A | A | A | A | A |
| 0 | 0 | 1 | E ₁ | A | E | A | A | A | A | A |
| 0 | 1 | 0 | E ₂ | A | A | E | A | A | A | A |
| 0 | 1 | 1 | E ₃ | A | A | A | E | A | A | A |
| 1 | 0 | 0 | E ₄ | A | A | A | A | E | A | A |
| 1 | 0 | 1 | E ₅ | A | A | A | A | A | E | A |
| 1 | 1 | 0 | E ₆ | A | A | A | A | A | A | E |
| 1 | 1 | 1 | Tableta | A | A | A | A | A | A | A |

A = Apagado

E = Encendido

Tableta = Indica que el código del Interruptor Si identifica a la tableta.

- 5.1.5.4 Etapa de Reloj y Conversión a más de 100KHz.

Para la operación del convertidor se necesita un reloj a una frecuencia de 500KHz. Este reloj se diseño con 4 compuertas inversoras, dos resistencias y un capacitor con el siguiente arreglo:

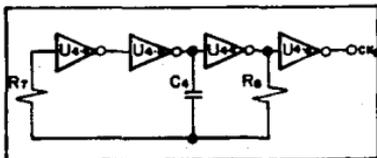


Fig. 5.4 Circuito de Reloj.

El cálculo de los valores de las resistencias y del capacitor se hace por medio de la siguiente fórmula:

$$F = \frac{1}{2 C C 0.405 R_{eq} + 0.693 R_8}$$

en donde:

$$R_{eq} = \left[\frac{R_8 - R_7}{R_8 + R_7} \right]$$

$$F = 500 \text{ KHz}$$

$$C = 1 \text{ nF}$$

$$\text{Si } R_8 = 560\Omega$$

$$R_{eq} = \frac{1}{2(0.405)FC} - \frac{0.693R_8}{0.405}$$

$$R_{eq} = 1510.91\Omega$$

$$R_7 = \frac{R_{eq} - R_8}{R_8 + R_{eq}}$$

$$R_7 = 889.8\Omega$$

finalmente:

$$C_6 = 1 \text{ nF}$$

$$R_7 = 1 \text{ K}\Omega$$

$$R_8 = 560\Omega$$

Para que el convertidor opere a esta frecuencia, se requiere añadir el siguiente circuito:

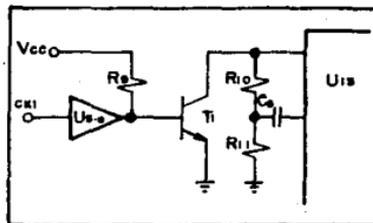


Fig. 5.5 Circuito para Conversión a más de 100KHz.

Este circuito deshabilita la salida Cour del convertidor U_{13} para operar a más de 100 KHz.

- 5.1.5.5 Acondicionamiento Señal de Campo y Muestreo y Retención.

Debido a que la señal de campo varía entre 1 y 5 Vcd, ésta no se puede enviar directamente al ADC (U_{13}), porque éste no cuenta con un voltaje de referencia inferior; la señal de 1 a 5 Vcd se convierte a una señal de 0 a 5.4 Vcd. Para este acondicionamiento se utiliza el circuito U_s , el cual tiene 4 amplificadores operacionales de los que sólo se utilizan 3. El primer amplificador operacional tiene como función acoplar la salida de U_s con el amplificador operacional siguiente (U_{s-0}).

A la señal de entrada se le resta 1 Vcd para obtener una

señal de 0 a 4 Vcd y para esto se utiliza U_{c-b} , de aquí se amplifica (U_{c-c}) para obtener una señal de 0 a +5.40 Vcd (V_{REF}), por lo que es amplificada 1.35 veces.

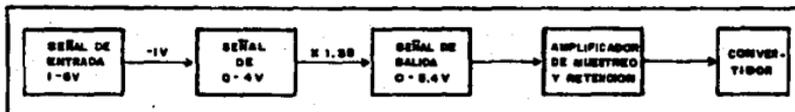


Fig.5.6 Diagrama del Acondicionamiento de la Señal.

El límite superior, los 5.4 Vcd son el voltaje de referencia del ADC (U_{REF}) para que opere correctamente.

A continuación se muestran las operaciones para encontrar los valores de las resistencias asociadas a los amplificadores U_{c-b} y U_{c-c} . El amplificador U_{c-b} se utiliza en arreglo de restador.

Para restarle 1 Vcd a la señal, la unión V_1 se mantiene a un Volt y esto se logra con un divisor de voltaje.

$$V_1 = \frac{V^+ \cdot R_{15}}{R_{16} + R_{15}}$$

$$V_1 = 1 \text{ Vcd}, V^+ = +10\text{Vcd}$$

$$R_{15} = R_{16} \left[\frac{V^+}{V_1} - 1 \right]$$

$$\text{Si } R_{16} = 300\Omega$$

$$R_{15} = 2.7\text{K}\Omega$$

Debido a que las resistencias tienen una cierta tolerancia a R_{10} , se coloca a 200Ω y en serie se le añade un trimpot de 200Ω para ajustar a V_1 a $+1$ Vcd exactamente.

$$R_{15} = 2.7K\Omega$$

$$R_{16} = 200\Omega$$

$$R_{13} = R_{14} = R_{17} = R_{18} = 100K\Omega$$

$$P_8 = 200\Omega$$

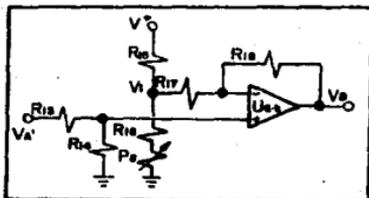


Fig. 5.7. Circuito Restador en el Acondicionamiento.

Para la sección de amplificación se utiliza un amplificador operacional, en configuración no inversor.

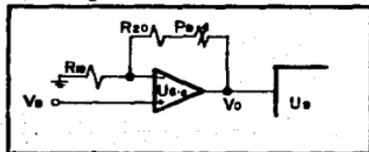


Fig. 5.8 Amplificador no Inversor en el Acondicionamiento.

$$\begin{aligned} \text{La amplificación debe de ser} &= \frac{V_{REF}}{V_{SEÑAL MAX} - 1Vcd} = \frac{5.40 Vcd}{5 - 1Vcd} \\ &= 1.35 \text{ veces} \end{aligned}$$

V_{REF} = Voltaje de referencia de U_{13}

$V_{SEÑAL\ MAX}$ = Voltaje máximo de campo

$$1.35 = \frac{R_{20}}{R_{19}} - 1$$

$$R_{20} = 0.35 R_{19} \quad \text{Si } R_{19} = 3K\Omega$$

$$R_{20} = 1.05K\Omega$$

Como en el caso del restador, aquí se utiliza un arreglo de resistencia-trimpot para poder dar la amplificación adecuada por medio de calibración.

$$R_{19} = 3K\Omega$$

$$R_{20} = 1K\Omega$$

$$P_p = 200\Omega$$

- Circuito de Muestreo y Retención.

Este circuito permite mantener la señal analógica de entrada en un nivel constante durante el proceso de conversión al enviarle un comando de retención. Este comando de retención es la señal de final de conversión (\overline{CC}) invertida.

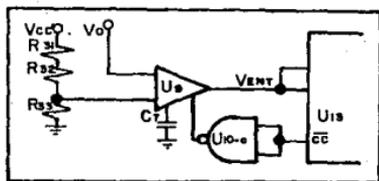


Fig. 5.9 Circuito de Muestreo y Retención.

Las resistencias R_{31} , R_{32} y R_{33} dan el voltaje de referencia lógico para el umbral entre al estado bajo y el alto del comando de muestreo y retención, que es $2.8 V_{cc}$.

El capacitor esta fabricado de Mylar debido a que tiene un coeficiente dieléctrico bajo.

- 5.1.5.6 Sincronización de Conversión.

Para asegurar que la conversión se realiza correctamente se utiliza esta etapa (U_{10}). La señal de Inicio de Conversión (\overline{SC}) es aplicada a la terminal 13 de U_{1a} para sincronizarse con el reloj.

Cuando es inicializado el ciclo de conversión, la señal \overline{SC} ya no puede tener efecto sobre la operación de conversión sino hasta que ésta halla finalizado.

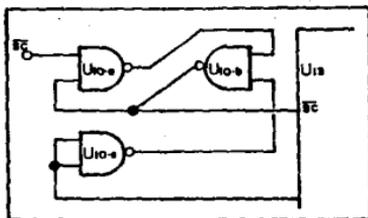


Fig. 5.10 Circuito de Sincronización.

- 5.1.5.7 Voltaje de Referencia.

Para esta etapa se utilizan los circuitos U_{is} y U_{se} los cuales proporcionan un voltaje de referencia fijo, 100% regulado. U_{is} da un voltaje fijo de +3.6 Vcd, el cual se amplifica por medio de U_{se} para obtener + 5.4 Vcd a la salida de él.

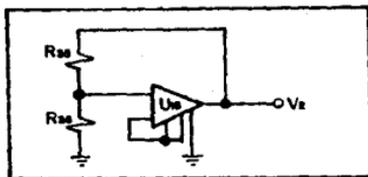


Fig. 5.11 Circuito de Amplificador Referencia.

U_{is} es utilizado en arreglo de regulador shunt del que se obtiene un voltaje de 3.6 Vcd. Teniéndose los siguientes cálculos:

$V_x = 0.2$ Vcd proviene de un

voltaje de referencia interno de U_{15} . este valor es fijo.

$$V_o = 3.6 \text{ Vcd}$$

$$V_o = \left[1 + \frac{R_{25}}{R_{26}} \right] V_R$$

$$R_{25} = R_{26} \left[\frac{V_o}{V_R} - 1 \right]$$

$$\text{Si } R_{26} = 300\Omega$$

$$R_{25} = 5.1\text{K}\Omega$$

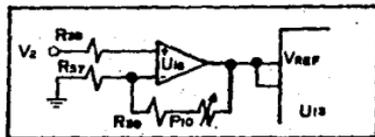


Fig. 5.12 Amplificación para el Voltaje de Referencia.

En la etapa amplificadora se tiene una configuración de un amplificador con una ganancia de $\frac{V_{REF}}{V_o} = \frac{5.4 \text{ Vcd}}{3.6 \text{ Vcd}} = 1.5$. La relación entre V_{REF} y V_o esta dada por:

$$V_{REF} = \left[1 + \frac{R_{25}}{R_{27}} \right] V_o$$

$$R_{25} = \left[\frac{V_{REF}}{V_o} - 1 \right] R_{27}$$

$$\text{Si } R_{27} = 3\text{K}\Omega$$

$$R_{25} = 1.5\text{K}\Omega$$

Para obtener 5.4Vcd se cambia la resistencia por un arreglo de resistencia-trimpot:

$$R_{27} = 3K\Omega$$

$$R_{28} = 1.2K\Omega$$

$$P_{10} = 1K\Omega$$

- 5.1.5.8 Conversión Analógica a Digital.

Para realizar la conversión se utiliza el Convertidor Analógico/Digital ADC1210 (U₁₀), este dispositivo es de baja potencia, velocidad media, de aproximaciones sucesivas de 12 Bits de salida que son directamente compatibles con lógica CMOS, con una linealidad de $\pm 1/2$ LSB, con una impedancia de entrada analógica de 200K Ω , realizando la conversión en 39 μ seg, ya que se utilizan 13 ciclos de la señal de reloj.

Los ajustes que se le hacen a U₁₀ son los siguientes: en el ajuste a escala total se le aplica un voltaje analógico de V_{REF} menos 1 1/2 LSB (5.398 Vcd) a la entrada del convertidor y se ajusta con P₁₀ hasta que la salida LSB este variando entre 1 y 0 y todas las demás salidas esten en 0. Para nulificar el desbalance se le aplica un voltaje analógico de 1/2 LSB (0.87mVcd), y se ajusta con P₇ hasta que la salida LSB varíe entre 1 y 0 y las demás salidas esten en 1.

- 5.1.5.9 Conversión Paralelo a Serie.

Debido a los requerimientos que tienen las computadoras Commodore, los datos se envían en un formato serie. La conversión paralelo-serie se realiza con los circuitos U_{14} , U_{15} y U_{14} . U_{14} y U_{15} son registros de corrimiento colocados en arreglo cascada, el cargado de los datos se realiza al terminar la conversión por medio de la señal \overline{CC} , en este instante la computadora genera una señal de reloj para sincronizar la entrada de los datos, el primero en entrar es el bit más significativo.

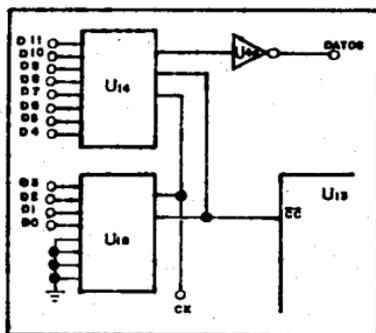


Fig. 5.13 Circuito de Conversión Paralelo-Serie.

Como los datos obtenidos están en lógica complementaria, son invertidos por el circuito U_{14} y de aquí se envía la palabra completa de 12 bits a la computadora.

- 5.1.5.10 Identificación de la Tableta en Operación.

Debido a que se puede necesitar supervisar más de 7 entradas, este diseño es modular, en el cual podemos tener más de una tarjeta de adquisición. Para saber que tarjeta está enviando información se sigue la siguiente secuencia, cuando el direccionamiento es $A = B = C = 1$, la información contenida en el interruptor S_3 (definida previamente), será enviada a la etapa de conversión paralelo serie, siendo los últimos 3 bits del tren de 12 que salen de U_4-d .

A continuación se dan las combinaciones y las identificaciones de S_3 :

| S_{3a} | S_{3b} | S_{3c} | IDENTIFICACION | |
|----------|----------|----------|----------------|-------------|
| C | C | C | 0 | |
| A | C | C | 1 | |
| C | A | C | 2 | |
| A | A | C | 3 | |
| C | C | A | 4 | |
| A | C | A | 5 | A = Abierto |
| C | A | A | 6 | C = Cerrado |

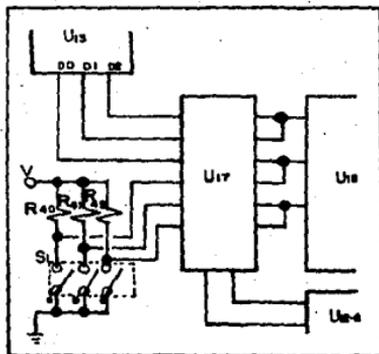


Fig. 5.14 Circuito de Identificación de Tableta.

- 5.1.5.11 Falla de Transmisor.

Este bloque es para poder detectar en que momento ocurre una falla en los transmisores, esto es, cuando un transmisor no envía una señal de corriente entre 4 a 20 mA ó 1 a 5 Vcd, existirá un deterioro del transmisor, el bloque trabaja de la siguiente manera: se tienen 2 comparadores en arreglo de ventana, siendo sus límites +1 Vcd y +5 Vcd. Se toma el voltaje a la salida del multiplexor U_5 , y se envía a U_7 y a U_8 simultáneamente, cuando la señal de entrada está dentro del rango de 1 a 5 Vcd la señal \overline{DET} indicará un 1 lógico, indicando buen funcionamiento del transmisor, pero si está fuera del rango indicará un 0 lógico, por lo tanto una falla del transmisor.

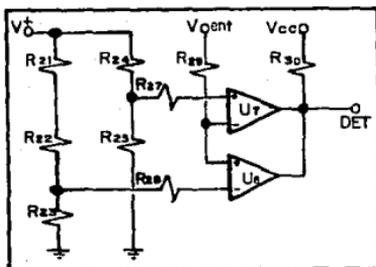


Fig. 5.15 Circuito para Detección de Falla.

- 5.1.6 Descripción General.

La interface de adquisición de datos (Fig. 5.16) se da por la necesidad de supervisar los diferentes elementos de campo. Le llegan 7 señales de los elementos de campo estas son analógicas y varían entre 4 a 20 mA ó de 1 a 5 Vcd, seleccionándose una a una por medio de las señales de direccionamiento (A, B, C) enviadas por la computadora. con estas mismas señales se identifica cada señal de campo por medio de U_{1i} ; al seleccionarse una sola señal por medio de U_{2i} , ésta se acondiciona para poderse enviar al convertidor U_{3i} , el cual requiere una señal de inicio de conversión (\overline{SC}), que al enviarse a U_{3i} inicia la conversión y la realiza en 13 ciclos de reloj (39 μ seg). Durante este tiempo el circuito de muestreo y retención U_{4i} mantiene constante la señal a convertir.

Las 12 salidas digitales del convertidor U_{13} son enviadas y almacenadas en U_{14} y U_{15} por medio de la señal de final de conversión (\overline{CC}), el corrimiento de los datos es manejado por la computadora que envía la señal de reloj CK a U_{14} y U_{15} .

Como la señal está en lógica negada, el circuito U_{16} la invierte y la envía a la computadora.

Para saber que tarjeta está enviando los datos se cuenta con el interruptor S_1 , con quien se designa a cada tarjeta, el código colocado en el interruptor pasa por U_{17} y toma el lugar de los últimos 3 bits de la palabra digital obtenida de la conversión.

Para detectar si el transmisor trabaja correctamente se tiene la señal \overline{DET} , indicando con un 1 lógico que está en buenas condiciones y con un 0 lógico indicará falla.

La interface requiere de ± 10 Vcd y + 5 Vcd de alimentación y requiere un total de 120 mA.

- 5.1.7 Programa de Prueba.

La interface de adquisición de 7 variables se conectó a una computadora Commodore 64. La conexión se hizo en el puerto para el usuario disponible en ésta. A continuación se muestra la interconexión entre ellas.

| INTERFACE | COMMODORE |
|-----------|-----------|
| SC | H |
| DATOS | C |
| CK | J |
| A | D |
| B | E |
| C | F |
| TIERRA | A |

Se utilizó el siguiente programa de prueba en lenguaje BASIC para comprobar el funcionamiento de la interface, este programa muestra el valor de cada uno de los bits de la conversión y el valor de la

señal analógica de entrada.

```

3 DIM D(12:100)
4 PRINT "CT=0:POKE56570,251:POKE56577,16:W=0":PRINT":CT=0
5 POKE56577,14:POKE56577,20
6 POKE46577,62:POKE56577,30:W=W+1
7 IF W=10000
8 X=POKE56577 AND 1:Y=W/2:POKE56577,62:POKE56577,30
9 X=XOR(POKE56577 AND 1):Y=W/2:POKE56577,62:POKE56577,30
10 X=XOR(POKE56577 AND 1)
11 PRINT "INTERFACE ANALOGICO/DIGITAL DE 7 ENTRADAS"
12 PRINT "CONTROLADOR NO. "X:PRINT "PRINT SEC(40ACT):PRINTCT":POKE56511,(
13 16067:Y)
14 POKE56577,(POKE56577 AND 15):POKE56577,(W/2:POKE56577,30)
15 IF C=1 THEN GOTO 4:PRINT":GOTO 9
16 D(C)=POKE56577 AND 1:PRINT D(C)
17 POKE56577,68:POKE56577,16:GOTO 1
18 GOTO 9
19 W=1:GOTO 7:POKE56577 AND 1:PRINT D(C)
20 A=D(1)*2-D(11)+D(2)*.5+D(3)*.25+D(4)*.125+D(5)*.0625+D(6)*.03125
21 A=A/D(7)*.015875+D(8)*.0079375+D(9)*.00396875+D(10)*.001984375
22 A=A-D(11)*.0009921875+POKE56577,68
23 PRINT SEC(10+(40ACT)):A":A":CT=CT+1
24 IF CT=7 THEN GOTO 4:GOTO 4
25 GOTO 1

```

- 5.1.8 Puntos de Prueba.

La interface tiene puntos de prueba para verificar que el funcionamiento de ésta sea correcto, siendo estos puntos la señal de reloj CK_1 del convertidor la cuál debe de oscilar a 500 KHz; V_{REF} es otra señal importante, ya que es la que alimenta al convertidor U_{1a} y debe de estar a + 5.4 Vcd; \overline{CC} y \overline{SC} para verificar que se realicen las conversiones; V_1 señal a + 1 Vcd para la etapa de acondicionamiento y V_{ENT} en la cual se mide el voltaje de entrada de la señal analógica al convertidor.

Enumerando estos puntos de prueba se tiene:

- \overline{SC} Se utiliza para comprobar la señal de inicio de conversión.
- \overline{CC} Se utiliza para comprobar el final de conversión.
- V_1 Señal a + 1 Vcd para la etapa de acondicionamiento.
- $V_{1?}$ Señal de + 2.7 Vcd para ajustar el desbalance de U_{1a} .
- V_{ENT} Es la señal analógica de entrada acondicionada para ser enviada a U_{1a} .
- V_{REF} Es el voltaje de referencia del convertidor y es igual a + 5.4 Vcd.
- CK_1 Señal de reloj para realizar las conversiones, y debe tener una frecuencia de 500 KHz.

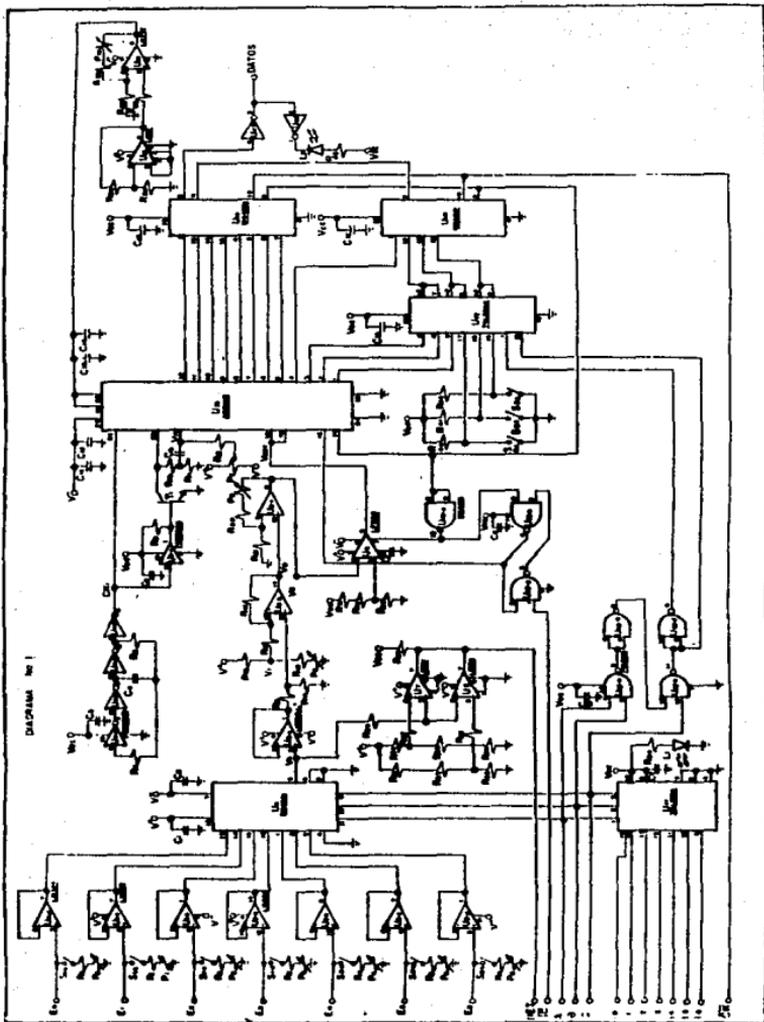


Fig. E.15 Interface para la Adquisición de Datos de 7 Variables.

- 5.1.9 Lista de Material.

| Cantidad | Tipo | Descripción |
|----------|---------------|---|
| 12 | 0.1 μ F | Capacitor de Cerámica: C1. C2. C3. C5. C6. C9. C10. C11. C13. C15. C16. C17. |
| 2 | 4.7 μ F | Capacitor de Tantalio: C12. C14. |
| 1 | 1.0nF | Capacitor de Poliéster: C4. |
| 1 | 100pF | Capacitor de Cerámica: C8. |
| 1 | 0.047 μ F | Capacitor de Mylar: C7. |
| 1 | LM358 | C.I. 2 Amplificadores Operacionales: U1. |
| 2 | LM324 | C.I. 4 Amplificadores Operacionales: U2 y U6. |
| 1 | MC4051 | C.I. Multiplexor Analógico de 8 Canales: U3. |
| 1 | 74C901 | C.I. 6 Buffers Inversores: U4. |
| 1 | 74C906 | C.I. 6 Buffers no Inversores: U5. |
| 2 | LM311 | C.I. Comparador de Voltaje: U7 y U8. |
| 1 | LF398 | C.I. Amplificador de Muestreo y Retención: U9. |
| 1 | MC4011 | C.I. 4 Compuertas NAND: U10. |
| 1 | 74LS138 | C.I. Decodificador 3 a 8: U11. |
| 1 | 74LS00 | C.I. 4 Compuertas NAND: U12. |
| 1 | ADC1210 | C.I. Convertidor Analógico Digital de 12 Bits: U13. |
| 2 | MC4021 | C.I. Registro de Corrimiento de 8 Etapas: U14 y U15. |
| 1 | LM10 | C.I. Amplificador Referencia: U16. |

| | | |
|---|---------|--|
| 1 | LM741 | C.I. Amplificador Operacional: U10. |
| 1 | 74LS244 | C.I. 8 Receptores de Ser. Estado: U17. |
| 2 | | Leds: L1, L2. |
| 9 | 200Ω | Trimpot: P0, P1, P2, P3, P4, P5, P6, P8, P9. |
| 1 | 100KΩ | Trimpot: P10. |
| 1 | 1KΩ | Trimpot: P11. |
| 7 | 150Ω | Resistencia de Metal: R0, R1, R2, R3, R4, R5, R6. |
| 1 | 1.5KΩ | Resistencia de Metal: R7, R21, R22. |
| 3 | 560Ω | Resistencia de Metal: R8, R30. |
| 2 | 10KΩ | Resistencia de Metal: R9, R33. |
| 2 | 200KΩ | Resistencia de Metal: R10, R12. |
| 5 | 1KΩ | Resistencia de Metal: R11, R20, R29, R40, R41, R42. |
| 5 | 100KΩ | Resistencia de Metal: R13, R14, R17, R18, R27. |
| 1 | 2.7KΩ | Resistencia de Metal: R15. |
| 3 | 220Ω | Resistencia de Metal: R16, R24, R43. |
| 2 | 3KΩ | Resistencia de Metal: R19, R28. |
| 1 | 12KΩ | Resistencia de Metal: R22. |
| 3 | 5.6KΩ | Resistencia de Metal: R24, R25, R29. |
| 2 | 2KΩ | Resistencia de Metal: R27, R28. |
| 2 | 2.2KΩ | Resistencia de Metal: R21, R32. |
| 1 | 5.1KΩ | Resistencia de Metal: R25. |
| 1 | 300Ω | Resistencia de Metal: R36. |

| | | |
|---|---------------|--|
| 1 | 1.2K Ω | Resistencia de Metal: R ₃₀ . |
| 3 | 4 | Empaque de 4 Interruptores: S ₁ , S ₂ , S ₃ . |
| 1 | 2N3904 | Transistor NPN: T ₁ . |

- 5.2 Interface para la Adquisición de Datos de 96 Variables.

- 5.2.1 Antecedentes.

El diseño de esta interface es debido a que en las plantas industriales, se necesita estar supervisando de forma continua todos los parámetros que estén involucrados dentro de un proceso, tales como presión, flujo, nivel de líquidos, intensidad luminica, etc. Con esta interface se pueden monitorear por medio de desplegados las diversas variables que se encuentran en estos procesos.

Esta interface puede monitorear 96 variables que proporcionen una señal de 1 a 5 Vcd.

- 5.2.2 Diagrama a Bloques.(Ver fig. 5.17, pag.123)

Esta interface consta de 5 bloques: i) Lógica de Control (U11, U12); ii) Lógica de Selección de Canal a Convertir (U7, U8, U9, U10); iii) Selección de Canal a Convertir (U1, U2, U3, U4, U5); iv) Voltaje de Referencia (U13, U15) y v) Conversión Analógica a Digital (U14).

- 5.2.3 Señales de Operación.

Para la operación de la interface se requieren las siguientes señales: de campo a la interface E0, E1, E2,..... E99, las cuales son analógicas y provienen de los transmisores de campo.

estas señales son de 1 a 5 Vcd; de computadora a interface la señal $\overline{R/W}$ para la iniciación de las conversiones. A_0 y \overline{CS} para habilitar a U_{14} (Convertidor Analógico a Digital); de la interface a computadora la palabra digital de salida de 8 Bits D_0 a D_7 y la señal \overline{DET} que indica falla de transmisor.

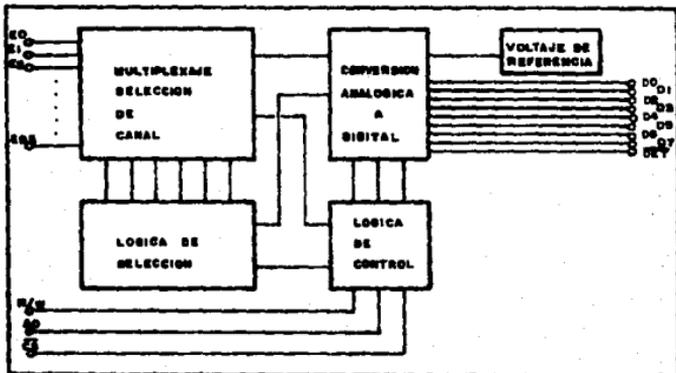


Fig. 5.17 Diagrama a Bloques de la Interface de 95 Variables.

- 5.3.4 Identificación de Señales.

| Señal | Descripción | Dirección |
|----------------------|---|------------|
| E_0 - E_5 | Señales analógicas de variables físicas | Camp a Int |
| A_0, \overline{CS} | Señales para habilitación | Comp a Int |
| $\overline{R/W}$ | Señal de inicio de conversión | Comp a Int |

| | | |
|-------------------------|------------------------------|--------------------|
| Do-Dr | Palabra digital de salida | Int a Comp |
| $\overline{\text{DET}}$ | Señal de falla de transmisor | Int a Comp |
| | | Camp = Campo |
| | | Comp = Computadora |
| | | Int = Interface |

- 5.2.5 Descripción de Bloques (Ver fig. 5.26 pag.134).

- 5.2.5.1 Logica de Control.

Por medio de este bloque se habilita la interface, se dan las condiciones iniciales para los contadores U_6 y U_{10} . Con la siguiente tabla de verdad se muestran las diferentes combinaciones que toman las señales A_0 y $\overline{\text{CS}}$:

| A_0 | $\overline{\text{CS}}$ | Función |
|-------|------------------------|--|
| 0 | 0 | Limpia los contadores U_6 y U_{10} . Ponerlos en ceros. |
| 0 | 1 | Limpia los contadores U_6 y U_{10} y deshabilita U_{14} . |
| 1 | 0 | U_{14} habilitado y los contadores con condiciones iniciales, esperando la señal de inicio de conversión $\overline{\text{R/W}}$, en este modo opera normalmente. |
| 1 | 1 | Limpia los contadores U_6 y U_{10} y deshabilita U_{14} |

Después de limpiarse los contadores (01) y tener habilitado a U_{14} (10), la interface ya esta lista para empezar a realizar conversiones, estas se inician con un 0 en $\overline{\text{R/W}}$.

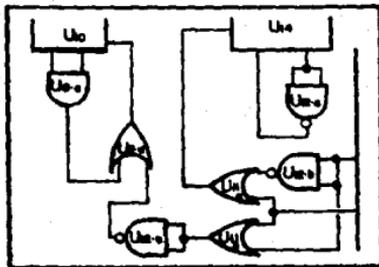


Fig. 5.18 Lógica de Control.

- 5.2.5.2 Lógica de Selección de Canal.

Esta etapa genera los códigos para seleccionar cada una de las 96 señales analógicas de entrada, y después de realizar la conversión número 96, se genera por medio de U_6 el código para que se inicie de nuevo el conteo (0000 0000). la señal \overline{INT} produce la señal de reloj para que exista el conteo, esta señal \overline{INT} es generada por el convertidor U_6 cada vez que termina de realizar una conversión.

Por medio de las primeras 4 señales de U_{10} (B_1 , B_2 , B_3 , B_4) se selecciona cada uno de los 16 canales de cada multiplexor analógico (U_1 , U_2 , U_3 , U_4 , U_5 , U_6), con las otras 4 señales de U_{10} (B_5 , B_6 , B_7 , B_8) se decodifican y se habilita a cada uno de los multiplexores analógicos (U_1 - U_6) uno a uno.

Con estos contadores (U_9 , U_{10}) se generan los códigos 0000

0000 (siendo B_1-B_0) hasta 1111 1110, siendo el primer código para permitir sólo el paso de la señal E_0 y el segundo para permitir solamente el acceso de la señal E_{95} , entre ellos se van generando los códigos de los canales intermedios, cuando se tiene este último código, se genera por medio de U_6 y U_{10} la señal para que los contadores se inicialicen a cero y se comience un nuevo ciclo de 96 conversiones.

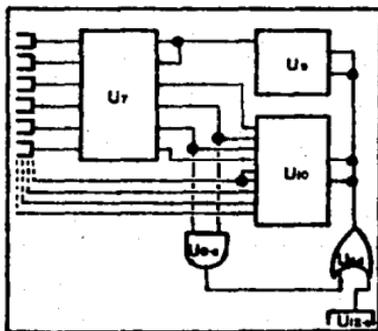


Fig. 5.19 Lógica de Selección.

5.2.5.3 Selección de Canal a Convertir.

Esta sección consta de 6 multiplexores analógicos de 16 canales (96 entradas en total), y de una sola salida V_{sal} . Con los 6 multiplexores se accesa a 96 señales de entrada, y cada una de estas se selecciona por medio del código generado por U_6 y U_{10} (B_1-B_0) y por la decodificación de U_7 .

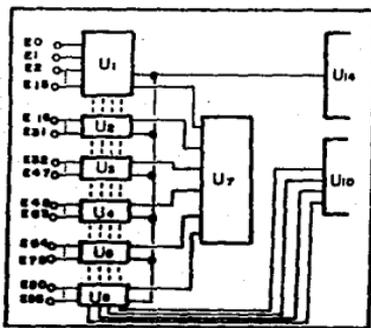


Fig. 5.20 Selección de Canal a Convertir.

U_7 habilita a cada uno de los multiplexores ($U_1 - U_6$) y con el código de U_{10} se selecciona cada uno de los canales de entrada. A continuación se muestra con qué código se habilita cada multiplexor:

| B_6 | B_7 | B_8 | B_9 | Circuito habilitado |
|-------|-------|-------|-------|------------------------|
| 0 | 0 | 0 | 0 | U_1 |
| 0 | 0 | 0 | 1 | U_2 |
| 0 | 0 | 1 | 0 | U_3 |
| 0 | 0 | 1 | 1 | U_4 |
| 0 | 1 | 0 | 0 | U_5 |
| 0 | 1 | 0 | 1 | U_6 |
| 0 | 1 | 1 | 0 | Se inicia nuevo ciclo. |

Con $A_0 = \overline{U_1} = 0$ los contadores se limpian, con las señales

B1, B2, B3, B4 de U_{10} se generan los codigos para acceder a cada uno de los 16 canales de cada multiplexor.

- 5.2.5.4 Voltaje de Referencia.

En esta etapa se genera el voltaje limite bajo para que trabaje el convertidor U_{14} , por medio de U_{13} , se fija el voltaje de referencia bajo (V_{REF-}) a $+1$ Vcd, y con el voltaje de alimentación (V_{CC}) a $+5$ Vcd se fija el voltaje de referencia alto (V_{REF+}) a $+5$ Vcd. Estos voltajes son fijados a estos valores debido a que las señales analogicas de entrada estaran dentro de este rango.

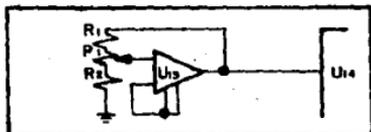


Fig. 5.21 Voltaje de Referencia.

- 5.2.5.5 Conversión Analógica a Digital.

Para esta etapa se utiliza el Convertidor Analógico-Digital (ADC) ADC0820 de la compañía National, que utiliza la técnica de conversión combinada (HALF-FLASH), con rastreo y retención (T/H) interno, de 8 Bits y de alta velocidad. Este circuito es de construcción CMOS y ofrece un tiempo de conversión de 1.5µseg con una disipación de potencia de 75mW.

La técnica combinada (HALF-FLASH) emplea 32 comparadores, un Convertidor Analógico-Digital para los 4 Bits más significativos (MSB) y otro para los 4 Bits menos significativos (LSB). Este dispositivo tiene a su entrada un circuito de rastreo y retención CT/HO eliminando la necesidad de muestreo externo para señales que se mueven a menos de $100\mu\text{V}/\text{seg}$.

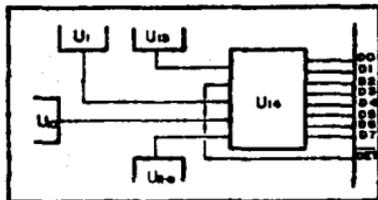


Fig. 5.22 Convertidor Analógico-Digital.

Este convertidor tiene dos modos de operación: RD y WR-RD.

- En el modo RD la terminal de modo (mode) es aterrizada. La señal \overline{RD} es enviada a bajo hasta que aparece el dato de salida. la línea \overline{INT} va hacia abajo indicando final de conversión y la señal RDY puede utilizarse para indicar al procesador que el convertidor esta ocupado o tambien para servir de señal de Reconocimiento de Transferencia (Transfer Acknowledge) en un sistema.

En este modo el tiempo de conversión es de 2.5µseg.

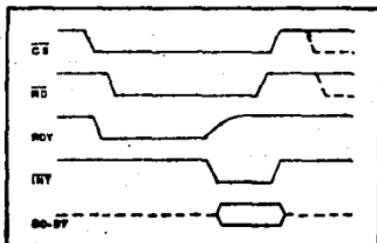


Fig. 5.23 Diagrama de Tiempos en el Modo RD.

- En el modo RD-WR, la terminal de modo (mode) es enviada a 1. La conversión comienza con la entrada \overline{WR} ; sin embargo, existen dos opciones para leer el dato de salida que relaciona el tiempo de sincronización. Si se desea un esquema para manejar interrupciones, se puede esperar a que la señal \overline{INT} vaya a bajo antes de leer el resultado de la conversión (Fig. 5.24). La señal \overline{INT} ira a bajo 800nseg despues de que WR halla ido hacia alto.

Sin embargo, si se desea un tiempo de conversión menor, el procesador no necesita esperar a la señal \overline{INT} y se pueden hacer las lecturas despues de 600nseg (Fig. 5.25).

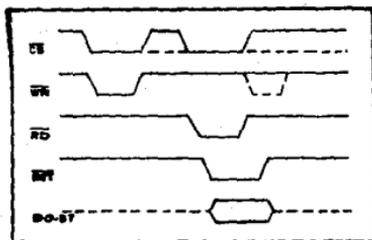


Fig. 5.24 Modo 1 RD-WR.

Si es realizado esto, la señal $\overline{\text{INT}}$ ira a bajo inmediatamente y el dato aparecera a la salida.

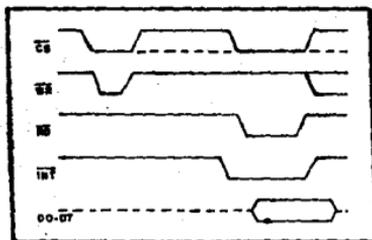


Fig. 5.25 Modo 2 RD-WR.

En esta interface se utiliza el modo RD-WR ya que en este, el tiempo de conversión es de $1.5\mu\text{seg}$.

Cuando se tiene $A_0 = 1$ y $\overline{\text{CS}} = 0$ se tiene habilitada la

interface y por medio de la señal $\overline{R/W}$ en 0 se inicia una conversión. La resolución del convertidor es de 15.625mV.

Si la señal de entrada excede a V_{REF+} se produce la señal de falla de transmisor \overline{DET} , que es enviada a la computadora.

- 5.2.6 Descripción General.

Debido a que en muchas ocasiones se requiere estar supervisando varias señales provenientes de transmisores, que se encuentran en diferentes localizaciones de un proceso, se ha diseñado esta interface. A esta interface llegan 96 señales analógicas que varían su valor entre 1 y 5 Vcd, este rango es el que manejan los transmisores que están regidos por la Asociación Americana de Ingenieros Mecánicos (ASME).

Por medio de las señales A_0 y \overline{CS} se habilita a la interface. (Fig. 26) cuando estas dos señales están en bajo se produce la señal de limpiar los contadores U_9 y U_{10} , ya que éstos proveen los códigos para acceder a cada una de las 96 entradas; al cambiar a $A_0 = 1$ y $\overline{CS} = 0$ se habilitan a los contadores U_9 y U_{10} y al convertidor U_{11} , dándose las condiciones iniciales, con la señal $\overline{R/W}$ en bajo se produce la señal de Inicio de Conversión, U_9 y U_{10} envían el primer código (0000 0000) para habilitar al multiplexor U_1 y permitir el paso únicamente de la señal E_0 , esta señal es convertida a una palabra digital de 8 Bits ($D_0 - D_7$) proporcional a ella, al

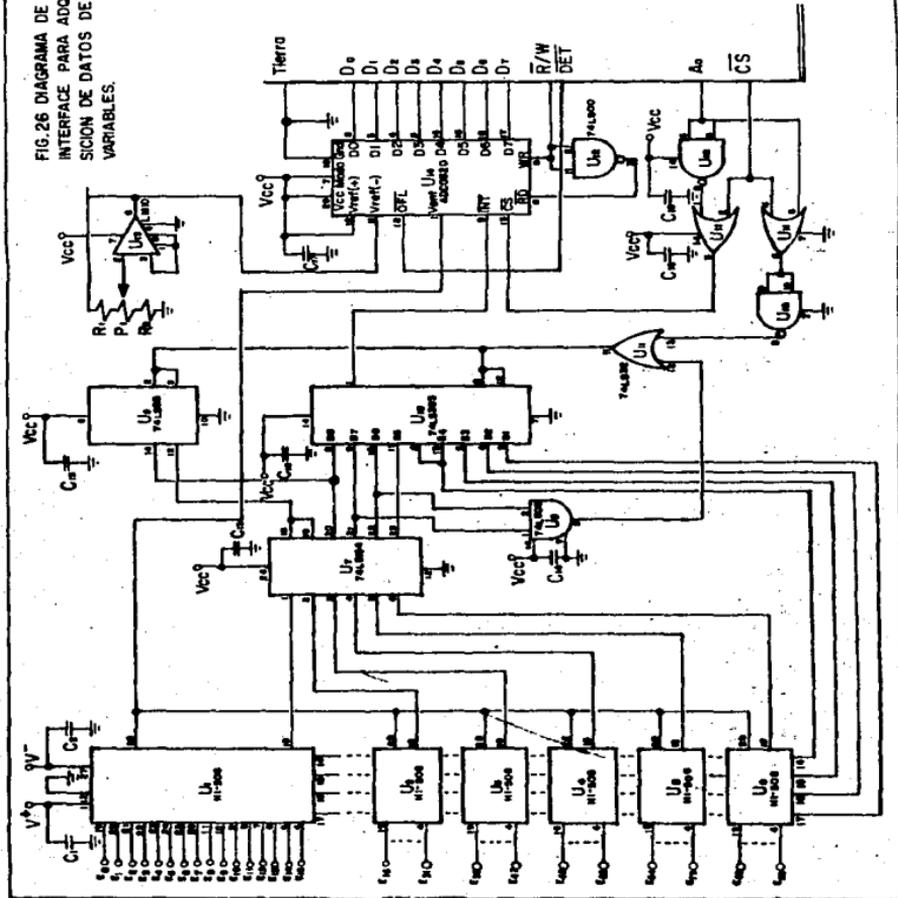
terminarse la conversión la señal $\overline{\text{INT}}$ irá a bajo y producirá una señal de reloj para los contadores U_6 y U_{10} . en este momento pasaran los datos D_0 a D_7 a la computadora y el nuevo código en U_6 y U_{10} será 0000 0001, aquí sólo se espera a que se reciba el nuevo inicio de conversión ($R/W = 0$) para realizar la siguiente conversión. con el código anterior sólo se habilita a U_1 por medio del 0000 (B_6-B_5) y pasa la señal E_1 por medio del 0001 (B_4-B_3). se realiza la conversión y se produce nuevamente la señal $\overline{\text{INT}}$ y se genera el siguiente código y así sucesivamente.

Al realizar 16 conversiones el código de U_{10} será 0001 0000 (comenzando por el más significativo B_6). lo que indica que U_1 es deshabilitado junto con U_2 , U_3 , U_4 y U_5 , y habilitado solamente U_7 y con el código anterior se accesa a la señal E_{10} ; cuando se realiza la conversión número 96 (E_{96}), U_6 y U_{10} producen la señal de limpiar los contadores e iniciar de nueva cuenta otro ciclo de 96 conversiones.

El convertidor U_{14} tiene la señal de sobreflujo ($\overline{\text{COFL}}$) que indica que la señal de entrada es mayor que V_{REF} , y se puede detectar una falla del transmisor por medio de la señal $\overline{\text{DET}}$.

La interface requiere de una alimentación de ± 10 Vcd y + 5 Vcd.

FIG. 26 DIAGRAMA DE LA
 INTERFAZ PARA ADQUI-
 SION DE DATOS DE 96
 VARIABLES.



- Fig. 5.26 Interface para la Adquisición de Datos de 96
 Variables.

- 5.2.7 Lista de Material.

| Cantidad | Tipo | Descripción |
|----------|--------------|---|
| 19 | 0.1 μ F | Capacitor de Cerámica: C ₁ hasta C ₁₉ . |
| 6 | HI-506 | C. I. Múltiplexor Analógico de 16 Canales: U ₁ hasta U ₆ . |
| 1 | 74LS154 | C. I. Decodificador 4 a 16: U ₇ . |
| 1 | 74LS08 | C. I. 4 Compuertas AND: U ₈ . |
| 1 | 74LS93 | C. I. Contador Binario de 4 Bits: U ₉ . |
| 1 | 74LS393 | C. I. Doble Contador Binario de 4 Bits: U ₁₀ . |
| 1 | 74LS32 | C. I. 4 Compuertas OR: U ₁₁ . |
| 1 | 74LS00 | C. I. 4 Compuertas NAND: U ₁₂ . |
| 1 | LM-10 | C. I. Amplificador Referencia: U ₁₃ . |
| 1 | ADC0820 | C. I. Convertidor Analógico/Digital de 8 Bits: U ₁₄ . |
| 1 | 470 Ω | Resistencia de Metal 1/4 W: R ₁ . |
| 1 | 240 Ω | Resistencia de Metal 1/4 W: R ₂ . |
| 1 | 1K Ω | Triipot de 20 vueltas: P ₁ . |

- 5.2.8 Ajustes.

El único ajuste que se realiza es el de P₁, para obtener en la terminal número 6 de U₁₄ +1.00 Vcd, ya que este es el voltaje de referencia bajo (V_{REF-}).

CAPITULO VI
COSTO , APLICACIONES Y CONCLUSIONES

- 6.1 Costo de las Interfaces.

A continuación se muestra la lista de componentes y costo aproximado de las dos interfaces. Este costo esta basado en los precios de Octubre de 1988.

Para el Sistema de Adquisición de Datos de 7 Variables se tiene:

| Cantidad | Descripción | Precio Unitario | Total |
|----------|---------------------------|-----------------|-------|
| 12 | Cap. Ceramica 0.1 μ F | 419 | 5,028 |
| 1 | Cap. Mylar 0.047 μ F | 536 | 536 |
| 1 | Cap. Cerámica 1nF | 839 | 839 |
| 1 | Cap. Polyester 100pF | 536 | 536 |
| 2 | Cap. Tantalio 4.7 μ F | 746 | 1,492 |
| 1 | C. I. LM358 | 1,375 | 1,375 |
| 2 | C. I. LM324 | 1,748 | 3,496 |
| 1 | C. I. MC4051 | 3,099 | 3,099 |
| 1 | C. I. 74HC901 | 4,896 | 4,896 |
| 1 | C. I. 74HC906 | 4,896 | 4,896 |
| 2 | C. I. LM311 | 1,515 | 3,030 |
| 1 | C. I. LF398 | 3,938 | 3,938 |
| 1 | C. I. MC4011 | 1,000 | 1,000 |
| 1 | C. I. 74LS138 | 1,700 | 1,700 |

| | | | |
|----|------------------------------|---------|------------------|
| 1 | C. I. 74LS00 | 1.025 | 1.025 |
| 1 | C. I. ADC1210 | 107.180 | 107.180 |
| 2 | C. I. MC4021 | 2.633 | 2.633 |
| 1 | C. I. LM10 | 11.650 | 11.650 |
| 1 | C. I. LM741 | 2.237 | 2.237 |
| 1 | C. I. 74LS244 | 3.285 | 3.285 |
| 2 | LEDS | 300 | 600 |
| 9 | TRIMPOT 200Ω | 7.438 | 66.942 |
| 1 | TRIMPOT 1KΩ | 7.438 | 7.438 |
| 1 | TRIMPOT 100KΩ | 7.438 | 7.438 |
| 42 | Resistencias $\frac{1}{4}$ W | 279 | 11.718 |
| 3 | DIP Switch | 3.417 | 11.742 |
| 1 | Transistor 2N3904 | 140 | 140 |
| | TOTAL | | <u>\$269.206</u> |

Para el Sistema de Adquisición de Datos de 96 Variables, el costo es el siguiente:

| Cantidad | Descripción | Precio Unitario | Total |
|----------|---------------------|-----------------|---------|
| 19 | Cap. Ceramica 0.1μF | 419 | 419 |
| 1 | C. I. ADC0820 | 25.000 | 25.000 |
| 6 | C. I. HI-506 | 27.447 | 164.682 |
| 1 | C. I. LM10 | 11.650 | 11.650 |
| 1 | C. I. 74LS00 | 1.025 | 1.025 |
| 1 | C. I. 74LS08 | 909 | 909 |

| | | | |
|---|------------------------------|-------|--------------|
| 1 | C. I. 74LS32 | 1.305 | 1.305 |
| 1 | C. I. 74LS93 | 1.678 | 1.678 |
| 1 | C. I. 74LS154 | 4.194 | 4.194 |
| 1 | C. I. 74LS393 | 1.864 | 1.864 |
| 2 | Resistencias $\frac{1}{4}$ W | 279 | 558 |
| 1 | TRIMPOT 1K Ω | 7.438 | 7.438 |
| | | | <u>7.438</u> |
| | | TOTAL | \$228.264 |

Como se puede apreciar el costo de los dos sistemas es casi el mismo por lo que la eleccion para utilizarse en un proceso, dependera básicamente del número de señales a monitorear.

- 6.2 Especificaciones.

Las especificaciones para los dos sistemas son:

| | Sist. 7 Var. | Sist. 96 Var. |
|--|----------------------|----------------------|
| Voltaje de Alimentación | ± 10 Vcd. + 5Vcd | ± 10 Vcd. + 5Vcd |
| Consumo de Potencia | 1.2 W | 1.4 W |
| Número de Señales de Entradas Analógicas | 7 | 96 |
| Rango de Voltaje de las Entradas Analógicas | 4 a 20mA ó | 1 a 5 Vcd |
| Número de Señales de Entrada Digitales | 5 | 3 |
| Valores de Voltaje de las Entradas Digitales | 0 y 5Vcd | 0 y 5Vcd |

| | | |
|--------------------------------------|-----------------------------|---------------------------|
| Número de Señales de Salida Digital | 10 | 9 |
| Valores de Voltaje de Salida Digital | 0 y 5Vcd | 0 y 5Vcd |
| Resolución | 12 Bits 1 LSB= 0.976mV | 8 Bits 1 LSB= 15.6mV |
| Tiempo de Conversión | 39µseg | 1.5µseg |
| Modo de Conversión | Aproximaciones Sucesivas | Combinado (HALF-FLASH) |
| Formato de Salida | Serie | Paralelo |

- 6.3 APLICACIONES.

Las aplicaciones que se le pueden dar a los dos diseños anteriores son variadas y dependen principalmente de qué tanta precisión se requiere en la medición, número de señales a supervisar (controlar), velocidad de conversión, velocidad de las señales a supervisar.

El primer diseño se puede utilizar cuando se requiere la medición de variables lentas como la temperatura, una elevada precisión y pocas señales a supervisar, pero debido a que es modular este diseño se puede utilizar mas de una tarjeta.

Este sistema se recomienda cuando se cuenta con una computadora, ya que requiere una señal de reloj para la salida en serie de los

datos y por el número de bits procedentes de la conversión.

Al realizarse pruebas a esta interface se utilizó una computadora Commodore 64 colocándose la interface en el puerto del usuario, el cual es operado por un CIA 6526 (Control Interface Adapter) de MOS Technology, debido a que esta máquina trabaja con 8 bits los datos se convirtieron de paralelo a serie al enviarse a este puerto.

El segundo diseño se puede utilizar en una planta industrial grande donde se requiere estar supervisando una gran cantidad de variables (hasta 96), y que se necesita una frecuencia de medición muy alta, las variables pueden tener una velocidad de variación muy alta tal como en la medición de flujo, nivel, presión.

Se recomienda para utilizarse en algún puerto de cualquier computadora debido a la gran rapidez de conversión de este sistema, pero, si no se cuenta con ésta, se le puede añadir un circuito que proporcione una señal de reloj para los pulsos de inicio de conversión y colocar permanentemente en el estado lógico correspondiente a \overline{CS} y A_0 ; dos visualizadores, uno para saber qué canal está siendo convertido y otro para dar el resultado de la conversión.

Como se ha observado se pueden hacer muy versátiles estas dos interfaces.

- 6.4 CONCLUSIONES.

Cada vez es más difundido el uso de sistemas de control por computadora en un gran número de actividades en diversos campos de aplicación. Este crecimiento en el uso de sistemas de computación crece a medida que se perfecciona la forma en que la computadora puede comunicarse con su entorno físico, es decir, el grado de aprovechamiento de una computadora en diversas aplicaciones depende, en gran medida, de su facilidad de comunicarse con el mundo real.

Así, a medida que los circuitos de interface hagan posible una comunicación más eficaz, entre la computadora y el mundo físico, será posible una mayor y mejor utilización de sistemas de cómputo en los más diversos campos de la actividad humana.

Los sistemas de adquisición de datos desarrollados en este trabajo de tesis, han pretendido mostrar una pequeña parte de las posibilidades que tienen las computadoras para comunicarse con el exterior; principalmente para aplicaciones de monitoreo, control o automatización de procesos industriales.

Creemos que el principal objetivo de la tesis se ha cumplido satisfactoriamente: obtener valores digitales, para la computadora, de variables físicas analógicas provenientes de

transductores electricos.

Los dos circuitos presentados en el desarrollo de este trabajo han sido contruidos y probados totalmente. Fueron conectadas a la microcomputadora Sigma Commodore 64 . obteniendose asi 2 sistemas de adquisición de datos completos para fines de desarrollo de aplicaciones diversas.

Los programas de aplicación para la Commodore 64 que fueron presentados, son programas meramente demostrativos y por lo tanto muy sencillos, sin embargo, se pueden lograr programas más elaborados dependiendo de uso específico de la interface y de lo que se desee obtener de ella.

Se han sugerido también algunas aplicaciones para las interfaces de adquisición presentadas, pero desde luego que pueden existir mas formas de utilizarlas, ya sea en su configuración original o con ciertas modificaciones dependiendo del tipo de microprocesador que se va a usar y de la aplicación particular en si.

Sin duda alguna, al paso del tiempo existiran nuevos convertidores Analogico/Digital mas eficientes y de mayor precision que permitan que los sistemas de adquisición de datos sean mejores, sin embargo, las técnicas de interface seran, en esencia, las mismas que se presentaron en este trabajo.

CAPITULO VII

REFERENCIAS

- A User's Handbook of D/A y A/D Converters.
Eugene H. Hnatek.
John Wiley & Sons. 1976
- CMOS Databook.
National Semiconductors Co. 1981
- Data Conversion Products.
Micro Networks Unirode. 1984
- IC. OP. Amp. Cookbook.
Jung G. Walter.
Howard W. Sams & Co. Inc. 1980
- Instrumentación Electrónica y Mediciones.
William David Cooper.
Prentice/Hall International. 1982
- Linear Applications Databook.
National Semiconductor Co. 1986

- Linear Databook.
National Semiconductor Co. 1982
- Linear Supplement Databook.
National Semiconductor Co. 1984
- Product Databook Analog.
Harris. 1988
- The TTL Databook For Design Engineers.
Texas Instruments Inc. 1976
- Electronics in Industries.
George M. Chute.
International Student Edition.
McGraw Hill 1985
- Microelectronics: Digital & Analog Circuits and Systems.
Millman.
McGraw Hill 1983
- Microprocessor Interfacing.
Joseph Carr.
*Tab Books Inc. 1982

- Microprocesadores: Z-80 e Interfaces.
M. en C. Octavio Garcia Narcia. 1979

- Transducers, Sensors and Detectors.
Seipel.
Edit. Reston. 1983