

Nota 35  
disetreada



# UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

DIVISIÓN DE ESTUDIOS DE POSGRADO DE LA  
FACULTAD DE INGENIERÍA

## DISEÑO BASADO EN ELECTRÓNICA ANALÓGICA DE LAS ETAPAS QUE CONFORMAN UN CONTROLADOR BORROSO

CENTRO DE INSTRUMENTOS



BIBLIOTECA

T E S I S

QUE PARA OBTENER EL GRADO DE:  
MAESTRO EN INGENIERÍA  
P R E S E N T A

**JOSÉ CASTILLO HERNÁNDEZ**

DIRECTOR DE TESIS: M. en C. JOSÉ LUIS PÉREZ SILVA

LABORATORIO DE ELECTRÓNICA  
CENTRO DE INSTRUMENTOS

MÉXICO, D.F.

1997



81173



Universidad Nacional  
Autónoma de México

Dirección General de Bibliotecas de la UNAM

**Biblioteca Central**



**UNAM – Dirección General de Bibliotecas**  
**Tesis Digitales**  
**Restricciones de uso**

**DERECHOS RESERVADOS ©**  
**PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.



*Esta tesis está dedicada a tres mujeres excepcionales:*

*Mi hija María Alejandra, quien con su llegada dio un nuevo significado a mi razón de ser.*

*Mi esposa Claudia, quien con su cariño y comprensión siempre me ha apoyado en mis aciertos y errores.*

*Mi madre María Francisca, quien con su nobleza, ánimo y valor ha sido siempre una guía en mi vida.*





COORDINACIÓN DE CIENCIAS  
CENTRO DE INSTRUMENTOS

## **AGRADECIMIENTOS**

*Quiero agradecer el apoyo y la asesoría brindada para la realización del presente trabajo a los maestros José Luis Pérez Silva y Alberto Arturo Herrera Becerra; al Dr Claudio Firmani Clementi quien con su apoyo ha permitido la culminación de este trabajo; a los ingenieros Wilfredo Martínez Payán, Miguel Angel Bañuelos Saucedo, Sergio Quintana Thierry, Rosendo Fuentes González, Gerardo Venancio Calva Olmos, así como al Físico Alejandro Padrón Godínez por las discusiones, críticas, comentarios y sugerencias que me aportaron durante el desarrollo de mi tesis. También agradezco al Laboratorio de Electrónica y al Laboratorio de Neurocontrol del Centro de Instrumentos de la UNAM, por su apoyo técnico y financiamiento para el desarrollo de este trabajo. Agradezco a mis sinodales Dr. Felipe Lara Rosano, M. en I. Lauro Santiago Cruz y al M. en I. David González Maxínez por su tiempo brindado en la revisión de este trabajo. En particular agradezco a la División de Estudios de Posgrado de la Facultad de Ingeniería, quien me ha brindado un espacio para mi superación personal.*

TK7867  
1388



COORDINACION DE CIENCIAS  
CENTRO DE INSTRUMENTOS

Introducción	(6)
Referencias	(8)
Capítulo 1	
Antecedentes	(10)
1.1.- Conjuntos borrosos	(11)
1.2.- Lógica borrosa	(13)
1.3.- Controlador lógico borroso	(15)
1.3.1.- Base de reglas	(15)
1.3.2.- Método de fusificación	(15)
1.3.3.- Máquina de inferencias	(17)
1.3.4.- Defusificación	(18)
1.4.- Discusión	(20)
1.5.- Apéndice	(22)
1.6.- Referencias	(22)
Capítulo 2	
Operadores MAX y MIN	(24)
2.1.- Circuito máximo	(24)
2.1.1.- Respuesta en estado estacionario del operador MAX	(29)
2.1.2.- Análisis de sensibilidad	(33)
2.1.2.1.- Sensibilidad de $V_{MAX}$	(33)
2.1.2.2.- Prueba experimental	(36)
2.1.3.- Circuito MAX final	(38)
2.1.4.- Respuesta en frecuencia del circuito MAX	(38)
2.1.4.1.- Curvas de respuesta en frecuencia	(38)
2.1.4.2.- Respuesta a una entrada escalón	(39)
2.1.4.3.- Ancho de banda a plena potencia	(40)
2.1.5.- Caracterización	(41)
2.2.- Circuito mínimo	(43)
2.2.1.- Respuesta en estado estacionario del operador MIN	(45)
2.2.2.- Respuesta en frecuencia del circuito MIN	(48)
2.2.2.1.- Curvas de respuesta en frecuencia	(48)
2.2.2.2.- Respuesta a un escalón	(49)
2.2.2.3.- Ancho de banda a plena potencia	(50)
2.2.3.- Caracterización	(50)
2.3.- Referencias	(52)
Capítulo 3	
Función de membresía	(53)
3.1.- Propuesta	(53)
3.2.- Respuesta en estado estacionario de la combinación de los operadores MIN y MAX de una función de membresía	(54)

3.3.- Amplificador operacional de transconductancia	(55)
3.3.1.- Respuesta en estado estacionario de un OTA	(56)
3.3.2.- Métodos de linealización	(58)
3.4.- Circuito final de una función de membresía	(61)
3.5.- Respuesta en estado estacionario de la función de membresía	(62)
3.6.- Análisis de sensibilidad	(66)
3.6.1.- Sensibilidad de $V_{\mu}$	(67)
3.6.2.- Prueba experimental	(69)
3.7.- Respuesta en frecuencia	(70)
3.8.- Caracterización	(72)
3.9.- Comparación contra otro circuito	(73)
3.10.- Referencias	(77)
 Capítulo 4	
Proceso de defusificación	(78)
4.1.- Circuito normalizador	(78)
4.2.- Convertidor voltaje-corriente	(81)
4.3.- Circuito defusificador	(82)
4.4.- Comparación del modelo y del circuito	(83)
4.5.- Análisis de sensibilidad	(85)
4.5.1. Sensibilidad de $V_{DEF}$	(85)
4.5.2.- Prueba experimental	(86)
4.6.- Respuesta en frecuencia	(87)
4.7.- Caracterización	(88)
4.8.- Referencias	(89)
 Capítulo 5	
Conclusiones y comentarios	(90)

## INTRODUCCIÓN

Durante las últimas tres décadas se ha desarrollado un área de investigación conocida como lógica borrosa. En sus inicios ésta se usó como una forma de modelar el lenguaje (en la referencia [1] se puede consultar el primer artículo publicado sobre este tema); actualmente, además de esto, ha encontrado amplia aceptación en aplicaciones donde se desea controlar algún proceso. En la referencia [2] Castro demuestra que un controlador lógico borroso, conformado por un proceso de fusificación, una etapa de inferencia y un método de defusificación, es un aproximador universal\*. Esta característica hace atractivo el uso de la lógica borrosa en el área de control.

La manera de implantar los algoritmos de control borroso se realiza a través de computadoras, microprocesadores, microcontroladores, y actualmente existen circuitos digitales de propósito específico para control borroso. Otro campo en donde se está trabajando este tópico es en la electrónica analógica, en donde sólo se han reportado trabajos de investigación.

La implantación digital ofrece una amplia flexibilidad en la elección de las características del controlador; sin embargo, debido al tipo de procesamiento que realiza, necesita en algunos casos de convertidores analógico-digitales (A/D) y digital-analógicos (D/A) para el acondicionamiento de las señales de entrada y salida. Esto ha mostrado problemas de cuantización y discretización en algunas aplicaciones; por ejemplo en la referencia [3] se reporta una solución sobre el problema del control del péndulo invertido, en ésta se hace una combinación de control borroso y control clásico; el primero aproxima la posición del péndulo a un punto de equilibrio, y el segundo garantiza su estabilidad. Para su implantación se usó una computadora y un convertidor digital-analógico de 16 bits. Como se observa, en este control se requirió de un convertidor de alta resolución para enfrentar el problema de cuantización. Otra solución del mismo problema fue reportada por Yamakawa en la referencia [8]. En su trabajo, él diseña un procesador analógico borroso y ataca el problema en forma global. No requiere de convertidores A/D y D/A, y por lo tanto no presentan problemas de cuantización, además de no necesitar una computadora dedicada exclusivamente al control del proceso.

Por otro lado, aunque la velocidad del procesamiento digital de circuitos de propósito específico es elevada, la respuesta total de estos depende de las características de los convertidores A/D; por ejemplo: Togai y Watanabe [4] diseñaron un circuito integrado de 16 reglas y estimaron una velocidad de 80,000 inferencias lógicas borrosas por segundo (flips<sup>†</sup>); Watanabe et al [5] obtuvieron 580 kflips con 102 reglas por inferencia; el procesador FP-5000 reportado en la referencia [6] maneja 32639 reglas a una velocidad de

---

\* En su trabajo, la demostración la realiza para dos métodos de fusificación: "fusificación por punto" y "fusificación aproximada". Considera además que la demostración es válida cuando se consideran funciones de membresía triangulares o trapezoidales. Define también el tipo de operadores usados en la construcción de la lógica borrosa y plantea las técnicas de defusificación que considera válidas en la obtención de un control borroso usado como un aproximador universal.

<sup>†</sup> Del inglés fuzzy logic inference per second (flips).

10 Mflips. En estos ejemplos, si bien la velocidad de procesamiento es alta, el ancho de banda del controlador queda fijo por el periodo de muestreo del convertidor<sup>\*</sup>; además el ancho de banda se reduce conforme el número de entradas se incrementa.

Los circuitos diseñados con electrónica analógica no requieren de convertidores A/D y D/A, por lo que no presentan problemas de cuantización y su incremento en la velocidad de respuesta es notable. Esto último se puede consultar en las referencias [7], [8], [9], [10], [11] y [12] en donde este parámetro se encuentra en un intervalo de 1 Mflips a 10 Mflips. Por otro lado, si bien la implantación a nivel transistor de cada una de las etapas de un controlador borrosos es relativamente simple, en el caso de circuitos digitales el número de transistores que se requiere es elevado, por ejemplo en la referencia [5], Watanabe et al, requirieron de cerca de 100 transistores para la construcción de operador lógico<sup>†</sup> de 4 bits, en tanto que Ishizuka en la referencia [11] sólo requirió de seis en una implantación analógica. Se puede considerar como desventaja, que los circuitos analógicos requieren en su diseño una especial atención en la compensación de parámetros como: linealidad, bajo corrimiento térmico, niveles reducidos offset de salida y entrada, etc.; sin embargo Yamakawa en la referencia [8] propone que el diseño de estos puede soportar variaciones en sus parámetros de hasta un 10%. La necesidad de reducir el número de componentes, excluir el uso de convertidores analógico-digital y digital-analógico para las entradas y salidas, así como incrementar la velocidad, obligan a buscar alternativas en el diseño de circuitos analógicos.

El presente trabajo muestra los resultados obtenidos del diseño e implantación con electrónica analógica, de cada una de las etapas que conforman a un controlador lógico borroso. Si consideramos que una buena parte del estudio de procesos de control se realiza en simulaciones por computadora, es importante contar con un modelado adecuado del controlador, ya que el paso de la simulación a la implantación del proceso dependerá en gran medida de esto. En el caso particular de controladores borrosos una deficiente aproximación de su modelado producirá que la superficie de control obtenida durante la simulación difiera significativamente de la generada por la implantación. Contar con las ecuaciones que describan la respuesta de estado permanente, conocer la respuesta en frecuencia de la magnitud y fase de los circuitos, así como la sensibilidad debida a diversos parámetros, ofrecen una mayor precisión de los resultados generados durante la simulación. Dado lo anterior un punto que recibe especial atención en el trabajo es el análisis de cada circuito. Esta información es importante, ya que con base en ella es factible proponer cambios y mejoras a estos. Además a partir de su estudio, que pueden ser analítico o experimental, se conocen las condiciones extremas bajo las cuales el controlador opera favorablemente.

Los circuitos están diseñados con la idea de lograr una futura implantación en tecnología VLSI, por tal motivo el diseño de los mismos se realizó a nivel transistor. Esto involucra

---

<sup>\*</sup> Por ejemplo si se emplea un convertidor de 100 $\mu$ s la máxima frecuencia que se puede muestrear, considerando el teorema de Shannon es de 5 kHz.

<sup>†</sup> En el capítulo 1 se hablará sobre los operadores usados en lógica borrosa, así como de cada una de las etapas que intervienen en un controlador borroso.

buscar topologías que ofrezcan una calibración simple; en particular en el proceso de defusificación en donde se involucra una operación de división.

Debido a que los circuitos analógicos no ofrecen la misma flexibilidad que proporciona la implantación digital, se plantea el diseño de los circuitos de tal manera que sus propiedades puedan ser ajustadas a través de niveles de corriente o voltaje. Esto permite la posibilidad de un controlador híbrido, en donde el control como tal, se realiza usando circuitos analógicos y el ajuste de sus características se realiza mediante circuitos digitales. En este trabajo sólo se considera el diseño analógico, y se deja como trabajo abierto la implantación de un controlador híbrido.

A continuación se muestra una reseña de los capítulos presentados en esta tesis.

- En el capítulo 1 se hace una revisión de los conceptos básicos de la lógica borrosa y controladores borrosos.
- En el capítulo 2, se muestra la propuesta de un circuito analógico para la implantación de los operadores que conforman el proceso de evaluación de reglas. En este capítulo se obtiene los análisis de estado estacionario de los operadores, su respuesta en frecuencia, su sensibilidad ante variaciones de temperatura y voltaje de alimentación, así como su caracterización.
- Considerando parte de los resultados obtenidos de los diseños realizados en el capítulo 2, el capítulo 3 muestra los circuitos usados en el proceso de fusificación. Se realizan análisis similares a los hechos en el capítulo 2 y se compara el desempeño del circuito construido contra el propuesto por Yamakawa.
- El capítulo 4 hace referencia al proceso de defusificación. En éste se muestra como los problemas que presenta el uso del divisor analógico son resueltos a través de un circuito normalizador. También se incluyen los análisis de estado estacionario, respuesta en frecuencia, etc.
- El capítulo 5 presenta las conclusiones y resultados obtenidos a lo largo del trabajo.

## REFERENCIAS

- [1] L. A. Zadeh, "Fuzzy Sets". Information and Control, Vol 8, pp 338-353, 1965.
- [2] J. L. Castro, "Fuzzy Logic Controller are Universal Aproximators". IEEE Trans. Syst., Man., Cybern., Vol 25, No 4, pp 629-635, April. 1995.
- [3] Chin E. Lin, Yih-Ran Sheu, "A Hybrid-Control Approach for Pendulum-Car Control". IEEE Trans. on Industrial Electronics, Vol 39, No 3, June 1992, pp. 208-214.
- [4] M. Togai and H Watanabe, "A VLSI Implementation of a Fuzzy Inference Engine: Toward and Expert System on Chip", Information Science, Vol. 38, 1986 pp. 147-163

- [5] H. Watanabe, W.D. Dettloff, and K.E. Yount, "A VLSI Fuzzy Logic Controller with Reconfigurable, Cascadable Architecture", IEEE J. Solid-State Circuits, Vol. SC-25, No 2, 1990, pp. 376-382.
- [6] T. Yamakawa, "High Speed Fuzzy Controller Hardware System", Proc. Second Fuzzy System Symp., 1986, pp 122-130.
- [7] T. Yamakawa and T. Miki, "The current Mode Fuzzy Logic Integrated Circuits Fabricated by the Standard CMOS process", IEEE Trans. Computer, Vol C-35, No2, 1986, pp. 161-167.
- [8] T. Yamakawa, "A fuzzy Inference Engine in Nonlinear Analog Mode and Its Application to a Fuzzy Logic Controller", IEEE Trans. Neural Networks, Vol. 4, No 3, 1993, pp. 496-522.
- [9] L. Peters, S. Guo and R. Camposano, "An Analog Fuzzy Logic Inference Engine", Proc. 11th European Conf. Circuit Theory and Design-ECCTD 93, Elsevier Publishers B.V., Amsterdam, 1993, pp 891-894.
- [10] S. Guo, L. Peters and R. Camposano, "Yet Another Analog Fuzzy Logic", Report 127: Microelectronics for Information Technology, VDE Publish GmbH, Berlin, Mar. 1994, pp 67-70
- [11] O. Ishizuka et al., "Design of a Fuzzy Controller with Normalization Circuits," IEEE int'l Conf. Fuzzy Systems, IEEE 1992, pp.1303-1308.
- [12] M. Sasaki et al. "Current-Mode Analog Fuzzy Hardware with Voltage Input Interface and Normalization Locked Loop", IEEE Int'l Conf. on Fuzzy Systems, IEEE 1992, pp 451-457.

# CAPÍTULO 1

## ANTECEDENTES

El control borroso ha mostrado ser una alternativa para procesos donde el control de la planta es tan complejo que resulta infructuoso la concepción de un modelo matemático de su comportamiento. Ejemplos en donde se optó por usar control borroso son: plantas de calentamiento de agua [1], procesos industriales [2], aplicaciones de electrónica de potencia y control de movimiento [3], implantación de algoritmos para remplazar memorias tipo cache [4], control de robots [5], industria automotriz [6], en el control del intercambio de calor en refinerías [7], en equipo para procesamiento de imágenes [8], etc.

Un punto en común de estos sistemas, es la necesidad de un técnico especializado (en forma directa o indirecta) en el proceso, el cual para realizar el control de la planta no necesita conocer una descripción matemática sobre su relación entrada-salida. Dicho de otra manera, el control de estos procesos es cualitativo y no cuantitativo. Bajo este esquema el operador basa su estrategia del control en la intuición y experiencia. Esta estrategia se puede resumir como un conjunto de reglas condicionales cuyas acciones dependen de una serie de antecedentes. Por ejemplo, una regla para el control de una caldera podría ser:

"SI la presión en la caldera es alta ENTONCES abre un poco la válvula de paso"

Sin embargo la interpretación adecuada de la regla por el operador humano se torna difícil, debido a que no fija su atención en una sola variable del proceso, si no a todo un conjunto, esto sin considerar que no todas son fácilmente medibles, por ejemplo: el color, la consistencia, el olor, etc. Además la forma en la que el operador elige la acción que debe tomar, a menudo se encuentra inmersa en la incertidumbre del lenguaje natural, por ejemplo en el caso de la regla propuesta anteriormente, ¿qué entenderemos por " abre un poco la válvula"? o ¿qué se entiende por una "presión alta"?

Desde hace varios años se conoce y se ha aplicado la lógica bivaluada para la construcción de estrategias de control basadas en la experiencia, intuición y técnicas prácticas. Algunos trabajos sobre este enfoque se dan en las referencias [9], [10] y [11]. En 1965 en la referencia [12], Zadeh publica el primer trabajo sobre conjuntos borrosos y da las bases de la lógica borrosa. En 1973 en la referencia [13], Zadeh introduce la idea de usar lógica borrosa para la construcción de esquemas de control. La diferencia entre el control que usa la lógica clásica y el control que emplea técnicas borrosas, no radica en el tipo de lógica, si no en su inspiración; el primero usa la lógica para mejorar la respuesta del control convencional y el segundo propone la construcción de un controlador basado en el razonamiento y conocimiento humano, donde el algoritmo de control queda definido por un conjunto de reglas lingüísticas que presentan vaguedad en su predicado.

Los primeros trabajos posteriores a la propuesta de Zadeh caen dentro del esquema de inteligencia artificial. Mamdani y Assilian en la referencia [14] y otros en las referencias [15] a [17], evaluaron los conceptos dados por Zadeh, demostrando que es posible realizar

inferencias a partir de una base de conocimientos vaga y por lo tanto, es posible la realización de un control basado en términos lingüísticos.

## 1.1.- CONJUNTOS BORROSOS

En su trabajo original Zadeh muestra que desde el punto de vista de la teoría clásica de conjuntos, muchos de los objetos del mundo real no tienen una pertenencia absoluta a una clase. Por ejemplo, ¿cómo se define el conjunto de personas de estatura mediana? En este caso la forma en la que se define es subjetiva, y puede cambiar de una persona a otra. Una clase se define por una serie de atributos que en principio caracterizan a cada miembro de la clase. Estos atributos se representan en el lenguaje natural como términos lingüísticos por ejemplo alto, bajo, caliente, frío, vivo, muerto, cierto, falso, mamífero, ovíparo, etc.

Dentro de los términos lingüísticos existen algunos que además de describir o caracterizar al objeto, son usualmente intuitivos e incluyen algún tipo de incertidumbre, por ejemplo: caliente, tibio, rápido, lento, etc. y los denominamos como términos lingüísticos borrosos, debido a que si no se puede especificar el contexto bajo el cual están inmersos, no se tiene una definición clara que nos permita identificar las fronteras entre un término y otro. Por ejemplo no es lo mismo hablar de lo que se considera una temperatura caliente en el medio ambiente que dentro de un horno de una fundidora.

Con base en esto Zadeh propone que la membresía a una clase no es absoluta sino relativa, y define el grado de membresía como un porcentaje que se le asocia a cada elemento. El grado de membresía indica la medida en la que el elemento pertenece o no a la clase, de tal forma que un objeto puede pertenecer a más de una clase, teniendo diferentes grados de membresía en cada una. A partir de estas ideas definiremos un subconjunto clásico y lo que Zadeh llamo subconjuntos borrosos.

Subconjunto Clásico. Un subconjunto clásico  $A(x)$  de un universo  $X$  es una colección de elementos que cumplen con ciertas características, por ejemplo  $A(x) \subseteq X$ , donde  $X$  es el conjunto de los números enteros y  $A(x)$  es el subconjunto de los números menores o iguales a 10; en este caso los números 1, 2, 3 y 4 pertenecen al subconjunto  $A(x)$ , los números 11, 12 y 13 no pertenecen y los números 1.5, 2.1 y 3.3 aunque son menores a 10 no pertenecen al subconjunto  $A(x)$ , por que no están definidos en el universo. Un subconjunto clásico es caracterizado por una función  $\mu: X \rightarrow \{0, 1\}$  que asocia a cada elemento de  $X$  uno de dos posibles valores  $\{0, 1\}$ , donde el 0 indica la no pertenencia del elemento al subconjunto y el 1 la pertenencia al mismo, es decir, no existe incertidumbre para decidir si es miembro o no del conjunto.

Subconjunto Borroso. En este caso la pertenencia del elemento no es absoluta, es decir existe una incertidumbre. La caracterización del conjunto está definida por una función  $\mu: X \rightarrow [0, 1]$  que asocia a cada elemento de  $X$  con un número real en el intervalo  $[0, 1]$ . A dicha función se le conoce como función de membresía. Es común asociar a cada conjunto una etiqueta o término lingüístico borroso. Con base en lo anterior un subconjunto borroso

lo representaremos como una colección de pares ordenados  $(x_i, \mu(x_i))$  de la siguiente manera:

$$A(x) = \int_X \frac{\mu_A(x_i)}{x_i}$$

donde  $A$  es un término lingüístico que identifica al subconjunto borroso, el signo de integral es usada para denotar una colección de elementos y el signo de división no indica una operación aritmética, sino la correspondencia que existe entre el elemento  $x_i$  y el grado de membresía  $\mu_A(x_i)$ .

Existen diversos tipos de funciones de membresía. Las más comunes, como lo indica Castro en la referencia [18], son las de tipo triangular o trapezoidal. La figura 1.1 muestra dos ejemplos de funciones de membresía. En las gráficas de la figura 1.1 el eje de las abscisas representa el universo del discurso  $X$  y en el eje de ordenadas se representan los grado de membresía  $\mu_A(x)$  para cada elemento de  $X$ . A continuación daremos un ejemplo usando subconjuntos borrosos.

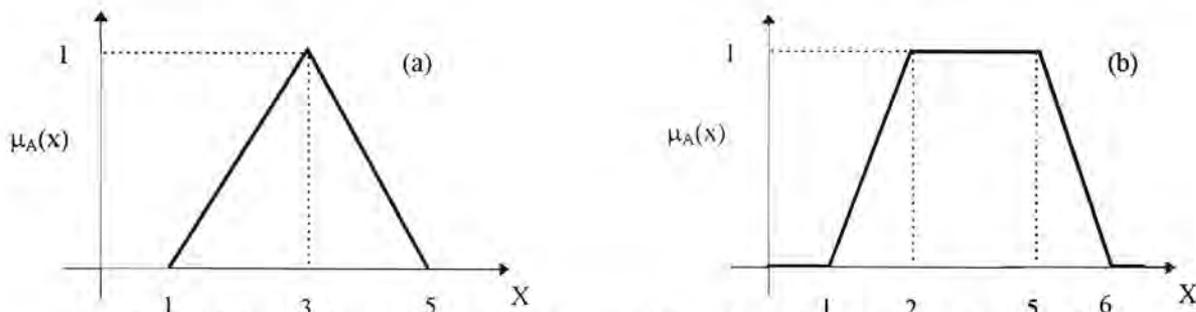


Figura 1.1.- (a) Función de membresía triangular, (b) función de membresía trapezoidal.

Para nuestro ejemplo consideraremos como el universo del discurso el conjunto  $X$  de estaturas de un grupo de personas. En este universo definiremos los subconjuntos MEDIANA, ALTA y BAJA. Las funciones de membresía que caracterizan a cada subconjuntos se muestra en la figura 1.2.

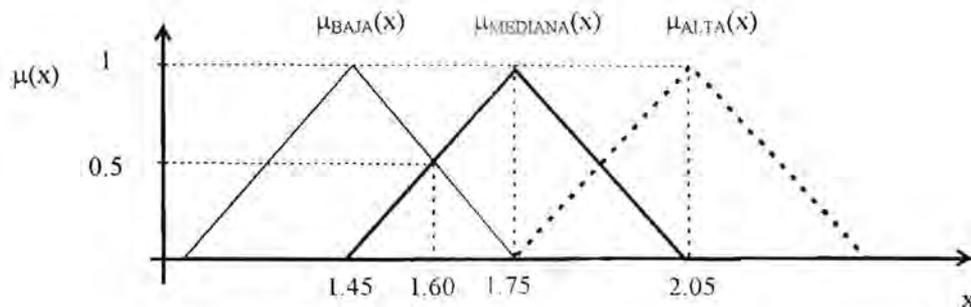


Figura 1.2.- Funciones de membresía asociadas a los términos lingüístico MEDIANA, ALTA Y BAJA.

En el caso de conjuntos clásicos, un elemento pertenece sólo a un subconjunto de la misma clase; en el contexto de conjuntos borrosos, un elemento puede pertenecer a más de un subconjunto. En la gráfica un persona de estatura mediana es aquella que mide 1.75 m y bajo esta condición el individuo sólo pertenece a dicho subconjunto; pero una persona que mida 1.60 m, es miembro del conjunto de personas altas y al mismo tiempo pertenece al conjunto de personas bajas. El grado con cual se asocia a cada subconjunto, para este caso en particular, es de 0.5.

## 1.2.- LÓGICA BORROSA

En la lógica borrosa la conjunción está definida por un operador T-norma, la disyunción por un operador T-conorma, un operador de negación y una función de implicación. El tipo de lógica borrosa queda establecida cuando se define cual es la forma de cada uno de estos operadores, así como el tipo de la función de implicación. A continuación se muestran varios operadores T-norma y sus correspondientes T-conorma. El operador de negación  $\rightarrow$  se define en general como  $\neg x = 1 - x$ . Los operadores T-norma y T-conorma en lógica borrosa tienen varias definiciones como se muestra en la siguiente tabla:

T-norma		T-conorma	
Minimo	$M(x,y)=MIN(x,y)$	Máximo	$M^*(x,y)=MAX(x,y)$
Producto	$\Pi(x,y)=x*y$	Suma probabilística	$\Pi^*(x,y)=x+y-x*y$
Lukasiewicz	$W(x,y)=MAX(x+y-1,0)$	Lukasiewicz	$W^*(x,y)=MIN(x+y,1)$
Degenerada	$Z(x,y) = \begin{cases} x; & \text{si } y = 1 \\ y; & \text{si } x = 1 \\ 0; & \text{en cualquier otro caso} \end{cases}$	Degenerada	$Z^*(x,y) = \begin{cases} x; & \text{si } y = 0 \\ y; & \text{si } x = 0 \\ 1; & \text{en cualquier otro caso} \end{cases}$

Tabla 1.1.- Operadores T-norma y operadores T-conorma.

De estos operadores los más usados son los inicialmente propuestos por Zadeh en las referencias [12] y [13], y corresponden al operador mínimo o MIN y al máximo o MAX. Los argumentos de estos operadores corresponden a grados de pertenencia. Los operadores que se muestran en la tabla 1.1 no son únicos, dejando abierta la posibilidad de proponer nuevos. En el apéndice del capítulo, se dan las condiciones que deben de cumplir los operadores, para que sean considerados como T-norma o T-conorma.

En cálculo proposicional clásico, la implicación de una declaración *SI A ENTONCES B*, se considera como un conectivo de la forma  $A \rightarrow B$  equivalente a  $\neg A \vee B$ . En el caso de lógica borrosa, Zadeh en la referencia [13], indica que si A y B son dos subconjuntos borrosos, entonces en una declaración del tipo *SI A ENTONCES B*, la implicación describe una relación entre los subconjuntos, y sugiere que la implicación bajo el contexto de subconjuntos borrosos, se define por una relación borrosa en lugar de conectivos, como ocurre en la lógica clásica.

Una relación entre dos un subconjunto borrosos  $A(x) \subseteq X$  y  $B(y) \subseteq Y$ , donde  $x \in X$  y  $y \in Y$ , es otro subconjunto borroso  $R(x,y)$ , que se genera a partir del producto cartesiano  $A(x) \times B(y)$ . Este subconjunto es caracterizado por una función de membresía  $\mu_R(x, y)$ . Por lo tanto una relación borrosa se expresa como:

$$R(x, y) = \int_{x \times y} \frac{\mu_R(x_i, y_j)}{(x_i, y_j)}$$

El tipo de implicación se define por la forma en la que se obtiene la función de membresía  $\mu_R(x,y)$ . Existen diversas funciones de implicación como lo indica Castro en la referencia [18], ejemplos de éstas son:

Función de Implicación	
Gödel- Brouwer	$I^M(x, y) = \begin{cases} 1; & \text{si } x \leq y \\ x; & \text{en cualquier} \\ & \text{otro caso} \end{cases}$
Menger-Coguen	$I^{\Pi}(x, y) = \begin{cases} 1; & \text{si } x \leq y \\ \frac{x}{y}; & \text{en cualquier} \\ & \text{otro caso} \end{cases}$
Lukasiewicz	$I^W(x, y) = \text{MIN}(1-x+y, 1)$
Mamdani	$I(x, y) = \text{MIN}(x, y)$
Producto	$I(x, y) = x * y$

Tabla 1.2.- Funciones de implicación usadas en lógica borrosa.

Al igual que los operadores lógicos, las funciones de implicación mostradas no son únicas, y queda abierta la posibilidad de proponer nuevas formas para ésta. En el apéndice del capítulo se dan las condiciones que se deben cumplir para proponer una nueva forma de función de implicación. La función de implicación más empleada es el MIN, como lo propone Mamdani en la referencia [14]. Un ejemplo de una relación borrosa considerando el MIN como función de implicación se expondrá a continuación. Sea el subconjunto  $A(x) = \{0.1/1, 0.2/2, 0.5/3, 0.8/4, 1/5\}$  y el subconjunto  $B(x) = \{0.2/1, 0.4/2, 0.8/3, 1/4, 0.6/5\}$ . Considerando la función de implicación de Mamdani dada en la tabla 1.2, la relación borrosa  $R(x,y)$  de los conjuntos  $A(x)$  y  $B(y)$ , queda expresada como sigue:

$$R(x, y) = \int_{x \times y} \frac{\text{MIN}(\mu_A(x_i), \mu_B(y_j))}{(x_i, y_j)}$$

Esto se resume como:

$$R(x, y) = \left\{ \begin{array}{l} \frac{0.1}{(1,1)}, \frac{0.1}{(1,2)}, \frac{0.1}{(1,3)}, \frac{0.1}{(1,4)}, \frac{0.1}{(1,5)}, \frac{0.2}{(2,1)}, \frac{0.2}{(2,2)}, \frac{0.2}{(2,3)}, \frac{0.2}{(2,4)}, \frac{0.2}{(2,5)}, \frac{0.2}{(3,1)}, \frac{0.2}{(3,2)}, \\ \frac{0.5}{(3,3)}, \frac{0.5}{(3,4)}, \frac{0.5}{(3,5)}, \frac{0.2}{(4,1)}, \frac{0.4}{(4,2)}, \frac{0.8}{(4,3)}, \frac{0.8}{(4,4)}, \frac{0.6}{(4,5)}, \frac{0.2}{(5,1)}, \frac{0.4}{(5,2)}, \frac{0.8}{(5,3)}, \frac{1}{(5,4)}, \frac{0.6}{(5,5)} \end{array} \right\}$$

Esta colección de pares ordenados con sus correspondientes grados de membresía se puede representar en forma de una matriz de la siguiente manera:

	1	2	3	4	5
1	0.1	0.1	0.1	0.1	0.1
2	0.2	0.2	0.2	0.2	0.2
3	0.2	0.4	0.5	0.5	0.5
4	0.2	0.4	0.8	0.8	0.6
5	0.2	0.4	0.8	1	0.6

en donde la columna representa los componentes del conjunto  $A(x)$  y el renglón corresponde a los componentes del conjunto  $B(y)$ .

### 1.3.- CONTROLADOR LÓGICO BORROSO

Un sistema de control lógico borroso se compone de cuatro elementos principales: (a) una base de reglas borrosa, (b) una interfaz de fusificación, (c) una máquina de inferencias y (d) una interfaz de defusificación.

#### 1.3.1.- BASE DE REGLAS

Una base de reglas es un conjunto de declaraciones lingüísticas del tipo SI... ENTONCES... con vaguedad en su predicado. La base reglas se deriva a partir de conocimiento, intuición y experiencia del comportamiento del sistema que se desea controlar. Estas reglas describen cual es la relación que existe entre la entrada y la salida del controlador. La parte SI... se conoce como antecedente y contiene un conjunto de condiciones; la parte ENTONCES... es llamado consecuente y contiene la conclusión de la regla. SI el antecedente se satisface, ENTONCES el consecuente se aplica. Por ejemplo, en el caso de un sistema de control lógico borroso de multiples-entradas-una-salida la base de reglas es la siguiente:

$$\begin{aligned}
 R_1: & \text{ si } X^1 \text{ es } A_1^1 \text{ y } \dots \text{ y } X^n \text{ es } A_n^1 \text{ entonces } Z \text{ es } B_1 \\
 R_2: & \text{ si } X^1 \text{ es } A_1^2 \text{ y } \dots \text{ y } X^n \text{ es } A_n^2 \text{ entonces } Z \text{ es } B_2
 \end{aligned}
 \tag{1.1}$$

$$R_m: \text{ si } X^1 \text{ es } A_1^m \text{ y } \dots \text{ y } X^n \text{ es } A_n^m \text{ entonces } Z \text{ es } B_m$$

donde  $X^i$  ( $i = 1 \dots n$ ) son las entradas al sistema de reglas,  $Z$  es la salida del controlador,  $A_j^i$  y  $B^j$  ( $j = 1 \dots m$ ) son términos lingüísticos y  $m$  es el número de reglas.

#### 1.3.2.- MÉTODO DE FUSIFICACIÓN

La interfaz de fusificación genera una función de membresía para los conjuntos borrosos de entrada del sistema. Específicamente, si  $X$  es el universo del discurso de una variable de entrada  $x$  y sea en particular  $x=x_0$  el valor de la variable, la salida de la interfaz de

fusificación es un subconjunto borroso  $A'(x)$  en  $X$ . Uno de los principales métodos de fusificación es *la fusificación por punto*, que se define como:

$$\mu_{A'}(x) = \begin{cases} 1 & \text{si } x = x_0 \\ 0 & \text{cualquier otro caso} \end{cases}$$

Es decir,  $A'(x)$  es un subconjunto donde todos los elementos del universo  $X$  tienen un grado de pertenencia cero, a excepción del elemento  $x_0$ , al cual se le asigna el mayor grado de pertenencia al conjunto. Este conjunto también se le conoce como *singleton*.

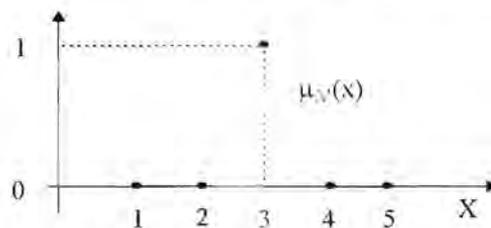


Figura 1.3.- Resultado de una fusificación por punto.

Debido a que es natural y fácil de implantar, esta técnica de fusificación es ampliamente usada en aplicaciones de control borroso. En la figura 1.3 se da un ejemplo de este tipo de fusificación, en éste, el universo  $X$  se define como  $\{1,2,3,4,5\}$ . Si  $x$  toma el valor de 3, el subconjunto  $\mu_{A'}(x)$  que se produce por la fusificación es:  $\{0/1, 0/2, 1/3, 0/4, 0/5\}$ .

Otro método es *la fusificación aproximada*, en donde el subconjunto  $A'(x)$  es un subconjunto borroso definido por:

$$\mu_{A'}(x) \neq 0, \quad \text{si } |x - x_0| = \delta.$$

Es decir el subconjunto  $A'(x)$  está formado por elementos cuyo grado de pertenencia es diferente de cero. Los elementos que cumplen con esto son todos aquellos cuyo valor absoluto de la diferencia entre  $x$  y  $x_0$  es menor al intervalo  $\delta$ . Es común que la función de membresía asociada sea triangular o trapezoidal, sin embargo esto no es una restricción. La figura 1.4 muestra un ejemplo de fusificación por punto.

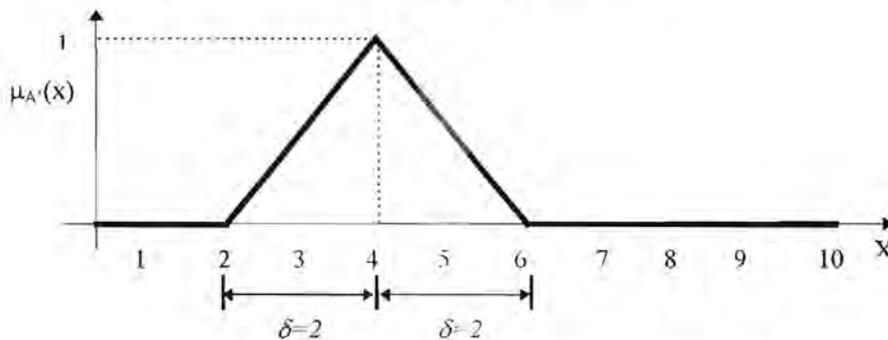


Figura 1.4.- Resultado de una fusificación aproximada.

En éste  $X$  es el universo definido por el intervalo continuo  $[0, 10]$ . Si  $x$  toma el valor de 4 y la función de membresía es triangular con  $\delta = 2$ , el conjunto borroso  $A'(x)$  generado por la fusificación es el que se muestra en la figura.

### 1.3.3.- MÁQUINA DE INFERENCIAS

El proceso de inferencia para una regla

$$\text{si } X \text{ es } A \text{ entonces } Z \text{ es } B \quad (1.2),$$

es el método Modus Ponens Generalizado:

$$\frac{\begin{array}{l} \text{si } X \text{ es } A \text{ entonces } Z \text{ es } B \\ X \text{ es } A' \end{array}}{Z \text{ es } B'}$$

Este método indica que si  $x$  pertenece a un subconjunto  $A'(x)$  tal que  $A'(x) \subseteq X$ , entonces existe algún elemento  $z$  contenido en algún subconjunto  $B'(z)$  tal que  $B'(z) \subseteq Z$ . El consecuente de la regla se calcula como:

$$B'(z) = \sup_x T'(A'(x), I(A(x), B(z))),$$

donde  $T'$  es un operador T-norma e  $I$  es una función de implicación. Para trasladar una regla borrosa del tipo (1.1) a una regla del tipo (1.2), se usa una conjunción borrosa. La siguiente regla por ejemplo:

$$\text{si } X^1 \text{ es } A^1 \text{ y } X^2 \text{ es } A^2 \text{ y } \dots \text{ y } X^n \text{ es } A^n \text{ entonces } Z \text{ es } B$$

se puede reducir a:

$$\text{si } \bar{X} \text{ es } \bar{A} \text{ entonces } Z \text{ es } B,$$

donde  $\bar{X}$  contempla los universos  $X^i$  asociados a la regla;  $\bar{A}$  engloba a los términos lingüísticos de cada una de las entradas de la regla y su conjunto borroso asociado se genera a partir de,

$$\bar{A}(x^1, \dots, x^n) = \int_{X^1 \times \dots \times X^n} \frac{T'(\mu_{A^1}(x^1), \dots, \mu_{A^n}(x^n))}{(x^1, \dots, x^n)},$$

donde  $T$  es un operador T-norma. Desde este punto de vista el subconjunto  $\bar{A}(x^1, \dots, x^n)$  es una relación borrosa de los subconjuntos de entrada de la regla. Este subconjunto se puede caracterizar también como

$$\bar{A}(\bar{x}_k) = \int_{\bar{x}} \frac{\mu_{\bar{A}}(\bar{x}_k)}{(\bar{x}_k)}$$

En esta expresión  $\bar{x}_k$  es una n-ada del tipo  $x_1, (x^1, x^2, \dots, x^n)$ , donde  $x^i \in X^i$ . El valor de  $\mu_{\bar{A}}(\bar{x}_k)$  es el grado de membresía asociado a  $\bar{x}_k$ . Una vez establecida la conjunción mediante el operador  $T'$  el consecuente de la regla se define como:

$$B'_j(z) = \sup_{\bar{x}_k} T'(\bar{A}'(\bar{x}_k), R(\bar{x}_k, z_q)) \quad (1.3),$$

donde el subconjunto  $R(\bar{x}_k, z_q)$  se obtiene a partir de la implicación  $I$ . Como se ha mencionado, la implicación es una relación borrosa. Ésta produce un subconjunto a partir del producto cartesiano, en este caso entre los elementos de los subconjunto  $\bar{A}(\bar{x}_k)$  y  $B_j(z_q)$ . A cada par ordenado  $(\bar{x}_k, z_q)$  se asocia un grado de membresía  $\mu_R(\bar{x}_k, z_q) = I(\mu_{\bar{A}}(\bar{x}_k), \mu_{B_j}(z_q))$ . Lo anterior se puede representar en una forma matricial como se muestra a continuación:

$$\begin{array}{cccc} & z_1 & \dots & z_m \\ \bar{x}_1 & \mu_R(\bar{x}_1, z_1) & \dots & \mu_R(\bar{x}_1, z_m) \\ \vdots & \vdots & \dots & \vdots \\ \bar{x}_n & \mu_R(\bar{x}_n, z_1) & \dots & \mu_R(\bar{x}_n, z_m) \end{array}$$

o también como:

$$R(\bar{x}, z) = \int_{\bar{x} \times Z} \frac{\mu_R(\bar{x}_k, z_q)}{(\bar{x}_k, z_q)}$$

Por otro lado, a cada par ordenado  $(\mu_{\bar{A}}(\bar{x}_k), \mu_R(\bar{x}_k, z_q))$  se aplica el operador  $T'$  (un operador T-norma). Esto produce un conjunto de grados de pertenencia para cada  $z_q$  y representa los posibles grados que puede tomar. De este conjunto se debe elegir sólo uno que sea representativo para cada elemento  $z_q$ , esto se logra al tomar el supremo (*sup*) de sus valores asociados. De esta forma se obtiene por cada regla un subconjunto de salida  $B'_j(z_q)$ .

Para concluir con el proceso de inferencia, a partir de la disyunción de los subconjuntos borrosos  $B'_j(z_q)$  de cada regla, se obtiene un conjunto borroso final  $B'(z)$ . Esto se logra combinando, mediante un operador T-conorma  $T^*$ , los subconjuntos  $B'_j(z_q)$ :

$$B'(z) = T^*(B'_1(z_q), \dots, B'_j(z_q))$$

### 1.3.4.- DEFUSIFICACIÓN

A partir del subconjunto  $B'(z)$ , se presenta el problema de elegir un valor particular para  $z$  que sea representativo de éste. La primera idea que surge es elegir el elemento  $z$  que tenga el

mayor grado de pertenencia, sin embargo ¿qué ocurre cuando el conjunto final tiene más de un elemento con esta característica?. Por ejemplo en la figura 1.4 se muestra un conjunto borroso de salida, ¿cuál de los dos valores debemos elegir 1.10 ó 2.05?, ¿una interpolación sería adecuada?, ¿el valor medio entre ambos?.

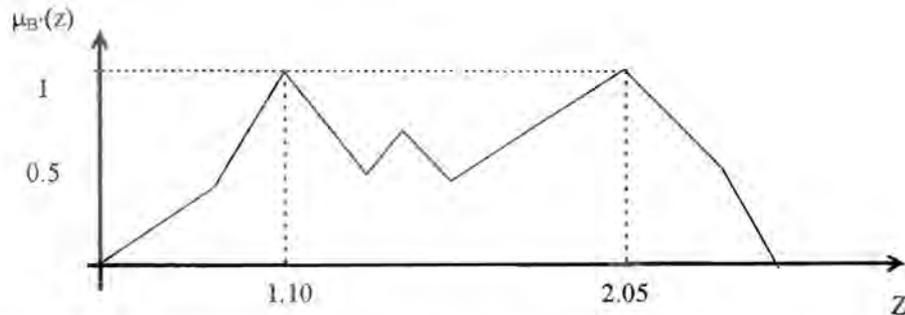


Figura 1.4.- Función de membresía generada por la máquina de inferencias

Por otro lado, el elemento representativo del conjunto no necesariamente debe ser aquel que tenga la mayor pertenencia. Por ejemplo la figura 1.5 muestra otro conjunto borroso producido por una máquina de inferencia.

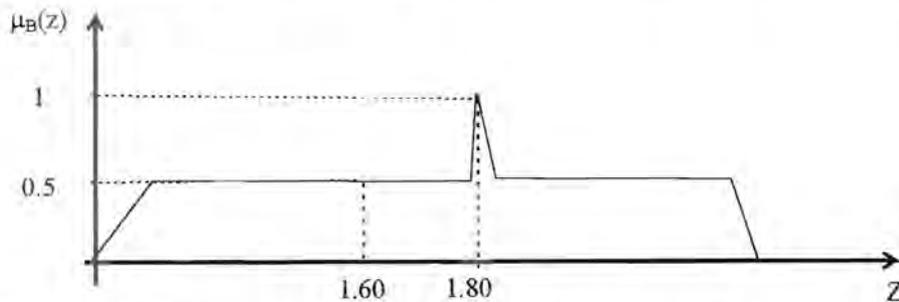


Figura 1.5.- Función de membresía generada por la máquina de inferencias

En éste, el elemento 1.80 tiene el mayor grado de membresía, pero existen un número esencialmente mayor de elementos cuyos valores asociados son iguales entre sí y diferente del máximo. Para este caso es de esperarse que el elemento representativo del conjunto tenga asociado un valor de pertenencia si no igual, si muy próximo al que presenta la mayoría de los elementos del conjunto. Bajo este contexto se puede decir que la representación del subconjunto es una distribución de probabilidad y que la defusificación es el proceso mediante el cual se obtiene su promedio.

Dicho de otra forma, el proceso de defusificación es el valor esperado de la distribución de probabilidad, a partir de un conjunto de posibilidades que proporciona el subconjunto borroso inferido por en el método Modus-Ponen generalizado. Son cuatro lo métodos de defusificación más usados:

(a) Método del criterio del máximo (Max-Criteria):

$$z_0 = \sup(B'(z)).$$

En este método el valor de  $z_0$  es aquel que presenta el máximo grado de pertenencia  $\mu_B(z)$  del conjunto  $B'(z)$ . En las ecuaciones de los siguientes métodos de defusificación, los símbolos de división y de integral conservan su significado matemático.

(b) Método del promedio de los valores máximos:

$$z_0 = \sum_{j=1}^l \frac{z_j}{l},$$

donde  $z_j$  son los elementos cuyo grado de pertenencia es máximo en el conjunto  $B'(x)$  y  $l$  es el número de elementos que cumplen con esta condición.

(c) Método del centroide:

$$z_0 = \frac{\int \mu_{B'}(z) \cdot z}{\int \mu_{B'}(z)}.$$

Esta técnica calcula el centro del área formada por la función de membresía final.

(d) Método del centro de área o centroide para el caso discreto:

$$z_0 = \frac{\sum_{j=1}^w \mu_{B'}(z_j) z_j}{\sum_{j=1}^w \mu_{B'}(z_j)}.$$

Esta técnica es una variante de la anterior y se aplica cuando el espacio de salida es discreto. En la ecuación anterior  $w$  es el número de elementos del conjunto  $B'$ .

#### 1.4.- DISCUSIÓN

Concretizando, un controlador borroso es un tipo de sistema experto cuya estrategia de control se basa en un conjunto de reglas. La base de reglas se deriva a partir del conocimiento, intuición y experiencia del comportamiento del sistema. Estas reglas describen cual es la relación funcional entre las entrada y la salida del proceso. Debido que su ley de control es de tipo lingüístico no se requiere de una descripción analítica, lo cual lo hace atractivo y diferente del control convencional. Las reglas usadas en el control borroso son del tipo SI... ENTONCES... con vaguedad en su predicado. La parte SI... se conoce como antecedente y contiene un conjunto de condiciones; la parte ENTONCES... es llamado consecuente y contiene la conclusión de la regla. La lógica usada en el proceso de inferencia está compuesta principalmente de un operador T-norma, un T-conorma y una función de implicación. El proceso de inferencia de cada regla está basado en el método Modus Ponens

Generalizado. A partir de los subconjuntos obtenidos por cada regla, se genera un subconjunto final de salida mediante la disyunción. Este subconjunto es particular para cada conjunto de condiciones de entrada y su resultado no puede ser aplicado directamente a un sistema determinístico, por lo tanto es necesario elegir un elemento que sea representativo del conjunto  $B'(z)$ . Esto se logra a partir de la defusificación.

De este tipo de controladores, dos son los más usados por su fácil implantación y buen desempeño. Estos son los tipo Mamdani [14] y los tipo Yamakawa [19]. Ambos controladores emplean las funciones MIN y MAX para los operadores T-norma y T-conorma. La implicación se define por medio del operador MIN. El método de fusificación que usan es la fusificación por punto. La diferencia entre uno y otro controlador es el tipo de defusificación; el primero emplea el método del centroide y el segundo usa el cálculo del centro de área. Su implantación es simple debido a que el proceso de inferencia se reduce cuando se emplea la fusificación por punto. Esto se mostrará a continuación.

Si se considera la fusificación por punto, para una  $n$ -ada de entrada  $\bar{x}_k = \bar{x}_0$ , existe un conjunto  $\bar{A}'(\bar{x})$  cuya función de membresía es:

$$\mu_{A'}(\bar{x}_k) = \begin{cases} 1 & \text{si } \bar{x}_k = \bar{x}_0 \\ 0 & \text{cualquier otro caso} \end{cases}$$

y por lo tanto el conjunto borroso  $\bar{A}'(\bar{x})$  se define como:

$$\bar{A}'(\bar{x}_k) = \left\{ \frac{1}{\bar{x}_0} \right\}$$

Considerando que  $R(\bar{x}_k, z_q)$  es la relación borrosa entre los subconjunto de entrada y salida del controlador, el subconjunto  $B'_j(z_q)$  que genera el proceso de inferencia es el siguiente:

$$B'_j(z) = \sup_{\bar{x}_k} T'(A'(\bar{x}_k), R(\bar{x}_k, z_q)).$$

Por lo tanto si  $\bar{x}_k \neq \bar{x}_0$  entonces  $\mu_{\bar{A}'}(\bar{x}_k) = 0$  y el mínimo de  $(\mu_{\bar{A}'}(\bar{x}_k), \mu_R(\bar{x}_k, z_q))$  también lo es. En el caso de  $\bar{x}_k = \bar{x}_0$  entonces  $\mu_{\bar{A}'}(\bar{x}) = 1$  y el mínimo de  $(\mu_{\bar{A}'}(\bar{x}_0), \mu_R(\bar{x}_0, z_q))$  será igual a  $\mu_R(\bar{x}_0, z_q)$ . Por último, el supremo de los grados de membresía sobre los  $\bar{x}_k$  para cada  $z_q$  será igual al mismo  $\mu_R(\bar{x}_0, z_q)$ . De esta forma la expresión para el subconjunto  $B'_j(z)$  se reduce a:

$$B'_j(z) = R(\bar{x}_0, z_q).$$

\* Recuerde que el operador T' se define como el mínimo en los controladores de Yamakawa y Mamdani.

Concluyendo que la fusificación en este tipo de controladores se reduce al uso de una función identidad, el proceso de inferencia se simplifica significativamente como se aprecia en la expresión anterior. Basado en esto, la implantación de controladores Mamdani y Yamakawa requiere de un operador MIN, un operador MAX, funciones de membresía y una etapa de defusificación. En los siguientes capítulos, se muestra el diseño y análisis de cada una de estas etapas.

### 1.5.- APÉNDICE

Un operador T-norma es una función de dos variables definida en el intervalo  $[0,1]$ , si para algún  $a, b$  y  $c$  definidos en el intervalo  $[0,1]$ , se satisfacen las siguiente condiciones.

- |  |                               |
|--|-------------------------------|
| (a1) $T(a, b) = T(b, a)$                               | Conmutatividad                |
| (a2) $T(a, T(b, c)) = T(T(a, b), c)$                   | Asociatividad                 |
| (a3) $T(a, b) \geq T(c, d)$ si $a \geq c$ y $b \geq d$ | Monotonicidad                 |
| (a4) $T(a, 1) = a$                                     | Su elemento identidad es el 1 |

Un operador T-conorma  $T^*$  es una función de dos variables definida en el intervalo  $[0,1]$ , si para algún  $a, b$  y  $c$  definidos en el intervalo  $[0,1]$ , se satisfacen las siguiente condiciones.

- |  |                               |
|--|-------------------------------|
| (b1) $T^*(a, b) = T(b, a)$                                 | Conmutatividad                |
| (b2) $T^*(a, T(b, c)) = T^*(T^*(a, b), c)$                 | Asociatividad                 |
| (b3) $T^*(a, b) \geq T^*(c, d)$ si $a \geq c$ y $b \geq d$ | Monotonicidad                 |
| (b4) $T^*(a, 0) = a$                                       | Su elemento identidad es el 0 |

Una función de implicación es una función  $I$  de  $[0,1] \times [0,1]$  en  $[0,1]$  tal que las siguientes propiedades se cumplen para todo  $a, a', b, b'$  y  $c$  dentro del intervalo  $[0,1]$ .

- |  |                            |
|--|----------------------------|
| (c1) si $b \leq b'$ entonces $I(a, b) \leq I(a, b')$ |                            |
| (c2) $I(0, 1) = 0$ ,                                 | Principio de falsedad      |
| (c3) $I(1, a) = a$ ,                                 | Su elemento identidad es 1 |
| (c4) si $a \leq a'$ entonces $I(a, b) \geq I(a', b)$ |                            |
| (c5) $I(a, I(b, c)) = I(b, I(a, c))$                 | Principio de Intercambio   |

Nota. Aunque el operador T-norma no verifica (c2) y (c4), es usado como función de implicación en diversas aplicaciones, de hecho es el más usado, esto lo indica Castro en la referencia [18]. De los operadores T-norma, los más empleados como modelo de implicación son el  $\text{MIN}(x,y)$  y el producto  $x*y$ .

### 1.6.- REFERENCIAS

[1] W. J. M. Kickert, "Application of a fuzzy controller in a Warm Water Plant". Automatica, Vol. 12, pp 301-308, Pergamon Press, 1976.  
 [2] P. J. King and E. H. Mamdani., "The Application of Fuzzy Control Systems to Industrial Processes". Automatica, Vol. 13, pp 235-242, Pergamon Press, 1977.

- [3] Bilman K. Bose, "Expert System, Fuzzy logic, and Neural Network Application in Power Electronics and Motion Control". Proceeding of the IEEE, Vol. 82, No 8, August 1994.
- [4] Ashfaq Hossain and Mahmoud A. Manzoul, "Hardware Implementation of Fuzzy Replacement Algorithm for Cache Memories Using Field-Programmable Gate Arrays". Cybernetic and Systems: An International Journal, pp 81-90, 1993.
- [5] J. Zhou, P. Coiffet, "Fuzzy Control Robots". IEEE International Conference on fuzzy Systems, pp 1357-1367, 1992.
- [6] C. Von Altrock et al. "Advanced Fuzzy Logic Control Technologies in Automotive Application". IEEE International Conference on fuzzy Systems, pp 835-842, 1992.
- [7] G. A. Pereira et al, "Precision Control of Refinery Feed-Heater Temperature Using Fuzzy Algorithm". IEEE International Conference on fuzzy Systems, pp 859-866, 1992.
- [8] H Takagi, "Survey of Fuzzy Logic Application in Image-Processing Equipment". Industrial Application of Fuzzy Logic and Intelligent Systems, chapter 4, IEEE Press, 1995.
- [9] Tsytkin, Y., "Foundations of the Theory of Learning Systems". Academic Press: Orlando, FL, 1973.
- [10] Emelyanov, S. V., "A Technique to Develop Complex Control Equations by Using Only the Errors Signal of Control Variable and its First Derivative". Automatika i Telemekhanika, Vol. 18, pp 873-885, 1957.
- [11] Utkin, V. I., "Sliding Modes and Their Application to Variable Structure Systems". MIR Publishers: Moscow, 1978.
- [12] L. A. Zadeh, "Fuzzy Sets". Information and Control, Vol 8, pp 338-353, 1965.
- [13] L. A. Zadeh, "Outline of a New Approach to the Analysis of Complex Systems and Decision Processes". IEEE Trans. Syst., Man., Cybern., Vol SMC-3, No 1, pp 28-44, Jan. 1973.
- [14] Mamdani, E. H. and Assilian, S., "An experiment in Linguistic Synthesis with a Fuzzy Logic Controller". International Journal of Man-Machine Studies 7, pp 1-13, 1975.
- [15] Braae, M, and Rutherford, D. E., "Theoretical and Linguistic Aspects of Fuzzy Logic Controller". Automatica, Vol. 15, pp 553-557, 1979.
- [16] Braae, M, and Rutherford, D. E., "Selection of Parameter for a Fuzzy Logic Controller". Fuzzy Sets and Systems, Vol. 2, pp 185-199, 1979.
- [17] Kickert, W.J.M. and Mamdani, E. H., "Analysis of a Fuzzy Logic Controller". Fuzzy Sets and Systems, Vol. 1, pp 29-44, 1978.
- [18] J. L. Castro, "Fuzzy Logic Controller are Universal Aproximators". IEEE Trans. Syst., Man., Cybern., Vol 25, No 4, pp 629-635, April. 1995.
- [19] Takeshi Yamakawa, "A Fuzzy Inference Engine in Nonlinear Analog Mode and Its Application to a Fuzzy Logic Control". IEEE Trans. on Neural Networks, Vol. 4, No 3, pp 496-522, May 1993.

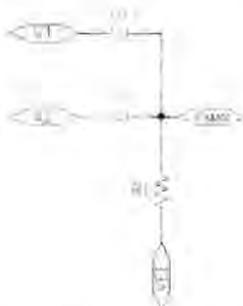
## CAPÍTULO 2

### OPERADORES MAX Y MIN

El correcto desempeño de un controlador borroso se basa principalmente en su proceso de inferencia. Éste se realiza al evaluar el conjunto de reglas que rigen el comportamiento que debe seguir la acción de control. La forma de evaluar las reglas en este contexto depende fundamentalmente de operadores lógicos. El control borroso cuenta con una amplia diversidad de estos como se muestra en la referencia [6]. En la implantación de circuitos electrónicos son dos los más usados, el primero se conoce como operador MÁXIMO o MAX y nos proporciona el mayor valor de sus entradas presentes. El segundo, es el operador MÍNIMO o MIN, que produce en su salida el valor mínimo de las señales presentes en sus entradas. Algunos trabajos referente a la implantación electrónica de estos se pueden consultar en las referencias [1], [2], [4] y [5]. A continuación analizaremos los circuitos propuestos para cada uno de los operadores.

#### 2.1.- CIRCUITO MÁXIMO

La respuesta del circuito de la figura 2.1 es una aproximación del operador MAX usado en esquemas de control borroso. En ésta  $V_1$  y  $V_2$  son los potenciales de entrada y  $V_{MAX}$  es el potencial de salida. Como ya se mencionó, el operador MÁXIMO o MAX, elige el valor máximo de sus variables de entrada. Debido a que el funcionamiento del circuito depende de la forma en la que trabaja el diodo, se analizará brevemente el comportamiento de éste.



*Figura 2.1.- Circuito OR clásico. Este circuito es una aproximación del comportamiento de un operador MAX.*

La corriente que circula a través del diodo se puede expresar mediante la siguiente ecuación:

$$I_D = I_S \left( e^{\frac{V_D}{nV_T}} - 1 \right),$$

donde  $I_S$  se conoce como corriente de saturación,  $V_D$  es la diferencia de potencial que existe entre ánodo y cátodo,  $n$  es una constante que depende del material y la estructura física del diodo, y  $V_T$  es el voltaje térmico que se define como:

$$V_T = \frac{kT}{q} = \frac{T}{11600} \quad (2.1),$$

donde  $\kappa$  es la constante de Boltzmann,  $T$  es la temperatura y  $q$  es la carga del electrón. La ecuación de corriente del diodo se puede aproximar a :

$$I_D = I_S e^{\frac{V_D}{nV_T}}$$

Una gráfica típica del comportamiento de este dispositivo se da a continuación:

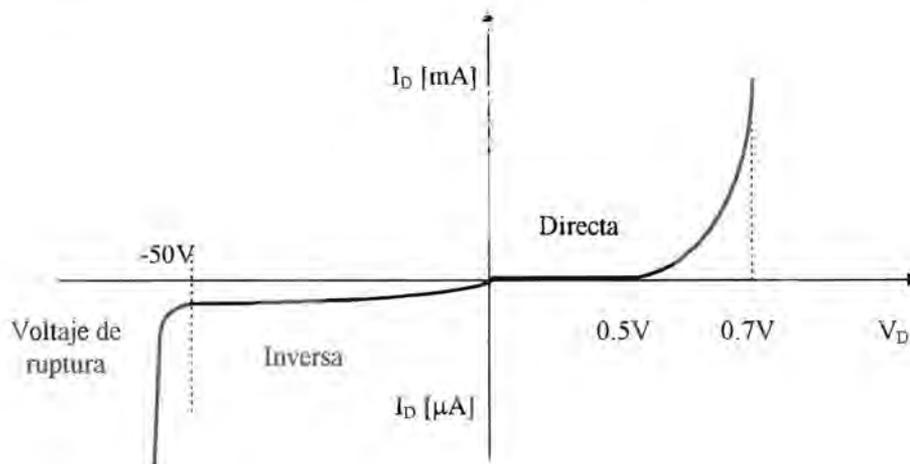


Figura 2.2.- Comportamiento clásico de un diodo de su relación  $V_D-I_D$ .

En ésta se observa que el diodo presenta básicamente dos zonas de operación. La primera zona es la de polarización inversa y ocurre cuando al dispositivo se le aplica un potencial mayor en el cátodo que en el ánodo. La segunda corresponde a la polarización directa y ocurre cuando se aplica un potencial mayor en ánodo que en cátodo. También se observa que cuando el potencial  $V_D$  es superior a 0.7V la impedancia del dispositivo disminuye drásticamente y su comportamiento se aproxima a un corto circuito. Por otro lado si el potencial decrece por abajo de 0.5 V, la impedancia del diodo se incrementa y éste se comporta como un circuito abierto. Por estas características el diodo se puede considerar como un interruptor electrónico. Basado en lo anterior, a continuación procederemos a explicar el funcionamiento del circuito MAX.

Considerando los potenciales  $V_1$  y  $V_2$  en la figura 2.1, el voltaje observado en el cátodo de  $D_1$  es igual a  $V_1 - V_{D1}$ ; de igual forma el potencial para el cátodo de  $D_2$  será igual a  $V_2 - V_{D2}$ . Si  $V_1$  es mayor que  $V_2$ , entonces el voltaje del cátodo de  $D_1$  es mayor al que presenta  $D_2$ , predominando el primero sobre el segundo. Esto implica que el diodo  $D_1$  estará polarizado en directa y el diodo  $D_2$  en inversa. Por lo tanto, el potencial observado en la salida  $V_{MAX}$  será igual a  $V_1$  menos el voltaje de encendido del diodo  $D_1$  ( $\approx 0.7$  V). En un caso contrario, es decir  $V_2 > V_1$ , la salida tomará el valor de  $V_2 - V_{D2}$ . Como se observa, la respuesta del circuito siempre se verá afectada por un voltaje de corriente directa (CD) debido a la polarización de los diodos. Una forma de eliminar esto es sumando al voltaje de salida  $V_{MAX}$  un potencial equivalente al de polarización del diodo.

En los trabajos de las referencias [1] y [2], esta forma de implantar el operador MAX ha presentado comportamientos no deseados, como son: (a) corrimiento con la temperatura, es decir, la impedancia del diodo varía conforme varía su corriente, esto produce un corrimiento de su voltaje de encendido, el factor que contribuye a tal variación es el incremento de temperatura; (b) ancho de banda reducido, la juntura cátodo-ánodo presenta un efecto capacitivo que tiende a atenuar y desfazar la señal de salida del dispositivo y (c) velocidad de respuesta baja, este parámetro está ligado con el anterior y se refiere a la razón de cambio de la mínima a la máxima amplitud de la señal de salida dentro de un intervalo de tiempo.

Las características del circuito se pueden mejorar. En el caso de la temperatura se pueden agregar circuitos que compensen la corriente del diodo. Esta solución tiene el inconveniente de incrementar el número de componentes, así como hacer más complejo el circuito. Para incrementar el ancho de banda y la velocidad de respuesta, es factible usar diodos de señal pequeña, sin embargo en pruebas realizadas en las referencias [1] y [2], la frecuencia de operación del circuito, usando estos dispositivos, no sobrepasan los 20 kHz. Considerando lo anterior, se plantea un nuevo circuito usando transistores TBJ. El nuevo diseño está basado en el funcionamiento del circuito con diodos. Una versión simplificada del operador se da en la figura 2.3.

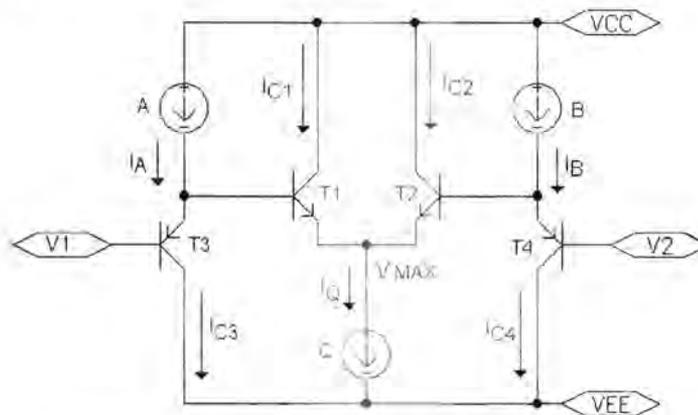


Figura 2.3.- Circuito simplificado del operador MAX.

$V_1$  y  $V_2$  corresponden a los potenciales de entrada del circuito y se aplican en las bases de los transistores  $T_3$  y  $T_4$  respectivamente. Su salida  $V_{MAX}$  es el potencial medido en el nodo que forman los emisores de los transistores  $T_1$ ,  $T_2$  y la fuente de corriente  $Q$ . Además de la fuente de corriente  $Q$ , la nueva topología usa otras dos fuentes de corriente ( $A$  y  $B$ ) que polarizan los transistores  $T_3$  y  $T_4$ . Para entender el comportamiento del nuevo circuito es necesario hacer un breve recordatorio del funcionamiento cualitativo de un transistor.

En un transistor NPN se presentan tres zonas de operación: (a) CORTE que ocurre cuando las junturas base-emisor (BE) y base-colector (BC) están polarizadas en inversa; en este estado no existe flujo de corriente entre el colector y el emisor; (b) AMPLIFICACIÓN cuando la juntura BE está polarizada en directa y la juntura BC está en inversa, en esta zona se considera que el comportamiento del transistor es lineal, y (c) SATURACIÓN que

corresponde al estado en cual el transistor presenta una baja impedancia entre el colector y el emisor, esto permite el máximo flujo de corriente a través de dichas terminales y ocurre cuando ambas junturas BE y BC están polarizadas en directa. Estos comportamientos son similares cuando se trabaja con un transistor PNP, en cuyo caso se invierte el sentido de corrientes así como la diferencia de potenciales

Considerando lo anterior, los transistores del circuito de la figura 2.3, operan en dos zonas: corte y amplificación. Con base en esto se puede considerar al transistor como un interruptor, relacionando la condición de interruptor abierto al estado de corte y la condición de interruptor cerrado a la amplificación. El comportamiento global del nuevo circuito es similar al de la figura 2.1 como se mostrará a continuación.

Cuando se aplica un potencial en alguna de las entradas, por ejemplo  $V_1$ , tal que sobrepase el voltaje de encendido del transistor  $T_3$  y permita que éste trabaje en la zona de amplificación, el potencial observado en su emisor será igual a  $V_1$  más el potencial de la juntura EB (observe que se trata de un transistor PNP). El voltaje resultante es aplicado al transistor  $T_1$  (que es un NPN) y en principio es suficiente para mantener al transistor en la zona de amplificación. Bajo estas condiciones el potencial en el colector de  $T_1$  será igual a  $V_1$ , debido a que en la primera etapa se sumó el voltaje de la juntura EB del transistor  $T_3$  y en la segunda se restó el potencial BE del transistor  $T_1$ . Si los transistores presentan características similares, ambos voltajes son iguales y se anulan. Si aplicamos ahora un potencial a la entrada  $V_2$  menor que  $V_1$ , el potencial del emisor de  $T_4$  será igual a  $V_2 + V_{EB4}$  y el transistor  $T_2$  se encontrará en corte, debido a que la diferencia de potencial entre su base y emisor no es suficiente para encender a éste. Por lo tanto la respuesta del circuito es igual al máximo potencial que existe en sus entradas, en este caso  $V_1$ . Un comportamiento similar se observa si se aplica un voltaje en la entrada  $V_2$  mayor a  $V_1$ , provocando que la salida muestre el valor mayor de las entradas (en este caso  $V_2$ ), colocando de esta manera al transistor  $T_1$  en corte.

Es importante resaltar que aunque las entradas y la salida son voltajes, el funcionamiento del circuito depende de corrientes; es decir, su desempeño se basa en el corte o amplificación de los transistores  $T_1$  y  $T_2$ , y la elección del valor máximo depende del comportamiento de la corriente de colector de estos. Por lo tanto, se debe conocer bajo que condiciones se darán tales estados de operación.

Las corrientes de los transistores  $T_1$  y  $T_2$  se encuentran relacionadas con la corriente de la fuente  $Q$  de la siguiente forma:

$$I_Q = I_{C1} + I_{C2} \quad (2.2),$$

donde  $I_{C1}$  e  $I_{C2}$  son las corrientes de colector para los transistores  $T_1$  y  $T_2$ . La corriente para  $I_{C1}$  e  $I_{C2}$  según Soclof [3], se definen como:

$$\begin{aligned}
 I_{C1} &= I_{C01} e^{\frac{V_{BE1}}{V_T}} \\
 I_{C2} &= I_{C02} e^{\frac{V_{BE2}}{V_T}}
 \end{aligned}
 \tag{2.3}$$

donde  $I_{C1}$  es la corriente del colector,  $I_{C0i}$  es la corriente de saturación,  $V_{BEi}$  es la diferencia de potencial de la juntura BE y  $V_T$  es el voltaje térmico. Si consideramos que los transistores tienen características similares, entonces  $I_{C01} = I_{C02} = I_{C0}$  y por lo tanto sustituyendo (2.3) en (2.2) se tiene otra ecuación para  $I_Q$ :

$$I_Q = I_{C0} \left( e^{\frac{V_{BE1}}{V_T}} + e^{\frac{V_{BE2}}{V_T}} \right)$$

Despejando  $I_{C0}$  de ésta se tiene:

$$I_{C0} = \frac{I_Q}{e^{\frac{V_{BE1}}{V_T}} + e^{\frac{V_{BE2}}{V_T}}}$$

El potencial  $V_{BE1}$  del transistor  $T_1$  se define como:  $V_{BE1} = V_{B1} - V_E$  donde  $V_{B1} = V_1 + V_{EB3}$ . De igual forma, para el transistor  $T_2$  se tiene:  $V_{BE2} = V_{B2} - V_E$  y  $V_{B2} = V_2 + V_{EB4}$ . Si  $I_{C3} = I_{C4}$  entonces  $V_{EB3} = V_{EB4}$  y  $V_{BE1} - V_{BE2} = V_1 - V_2 = V_i$ . Considerando este resultado y sustituyendo la ecuación de  $I_{C0}$  en las expresiones de (2.3) se tiene:

$$\begin{aligned}
 I_{C1} &= \frac{I_Q}{1 + e^{\frac{-V_i}{V_T}}} \\
 I_{C2} &= \frac{I_Q}{1 + e^{\frac{V_i}{V_T}}}
 \end{aligned}
 \tag{2.4}$$

Estas dos ecuaciones se normalizan con respecto a  $I_Q$ , es decir  $I_{C1}/I_Q$  e  $I_{C2}/I_Q$ , y se grafican en la figura 2.4 considerando una temperatura de 300 K. En la gráfica se observa como los transistores  $T_1$  y  $T_2$  pasan de corte a amplificación y viceversa.

Cuando el voltaje  $V_i$  es mayor de 55 mV la corriente de  $T_1$  es  $0.9I_Q$  y el transistor se encuentra conduciendo prácticamente la totalidad de la corriente  $I_Q$ , mientras que  $T_2$  está próximo al corte con una corriente de  $0.1I_Q$ . Conforme incrementa  $V_i$ , las condiciones de corte en  $T_2$  y de amplificación en  $T_1$  son más evidentes. Un comportamiento similar se observa cuando  $V_2$  es mayor que  $V_1$  y su diferencia de potencial es de -55 mV.

Por lo tanto, si la diferencia de potencial entre  $V_1$  y  $V_2$  es suficientemente grande, sólo uno de los transistores asociados  $T_1$  o  $T_2$  se encontrará conduciendo y el voltaje observado en la salida  $V_{MAX}$  será próximo al potencial mayor entre  $V_1$  y  $V_2$ .

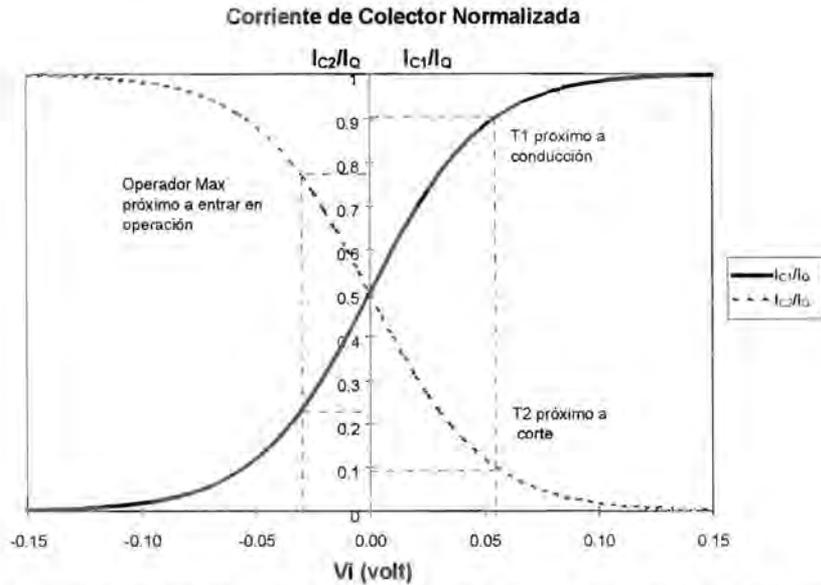


Figura 2.4.- Comportamiento de la corriente de colector normalizada de los transistores  $T_1$  y  $T_2$ .

Hasta este momento conocemos el funcionamiento cualitativo del operador. A continuación obtendremos la respuesta en estado estacionario del operador MAX.

### 2.1.1.- RESPUESTA EN ESTADO ESTACIONARIO DEL OPERADOR MAX

A partir de este análisis obtendremos una ecuación que describa el comportamiento en estado estacionario del circuito MAX. Se debe resaltar que las variables de entrada y salida de la ecuación son voltajes, y que el análisis previo se realizó para entender bajo que condiciones los transistores operan en los estado de corte o amplificación, condiciones que hacen posible que la respuesta del circuito se aproxime a un operador MAX.

Considerando la mitad de izquierda del circuito MAX, el voltaje base-emisor del transistor  $T_1$  se puede definir como  $V_{BE1} = V_{B1} - V_E$ , donde el voltaje de la base  $V_{B1}$  de  $T_1$  es igual al potencial de entrada  $V_1$  más el voltaje emisor-base  $V_{EB3}$  de  $T_3$  y el voltaje de emisor  $V_E$  corresponde a la salida del circuito  $V_{MAX}$ . Tomando esto en cuenta  $V_{MAX}$  se puede definir como:

$$V_{MAX} = V_1 + V_{EB3} - V_{BE1}$$

Despejando el voltaje de la juntura BE de las ecuaciones (2.3) para el transistor  $T_1$  se tiene:

$$V_{BE1} = V_T \ln \left( \frac{I_{C1}}{I_{C01}} \right)$$

Una ecuación similar\* se obtiene para el caso del transistor  $T_3$ :

\* Considerando que la ecuación de un transistor PNP es equivalente al de transistor NPN.

$$V_{EB3} = V_T \ln \left( \frac{I_{C3}}{I_{C03}} \right)$$

Si se emplean transistores apareados y complementarios, se puede considerar que  $I_{C01} = I_{C02} = I_{C03} = I_{C04} = I_{C0}$ . Sustituyendo en la expresión de  $V_{MAX}$  las dos ecuaciones anteriores, así como la corriente  $I_{C1}$  se obtiene:

$$V_{MAX} = V_i + V_T \ln \left( \frac{I_{C3}}{I_Q} \left( 1 + e^{\frac{-V_i}{V_T}} \right) \right) \quad (2.5)$$

Esta ecuación describe la respuesta en estado estacionario del circuito MAX. Se debe notar que en el exponente de la ecuación se encuentra presente  $V_i$ , que a su vez involucra a  $V_1$  y  $V_2$  (recuerde que  $V_i = V_1 - V_2$ ). Otra expresión que también describe la respuesta en estado estacionario, que es independiente de la ecuación (2.5), se obtiene si se analiza de forma similar la otra mitad del circuito y se resume en la siguiente expresión:

$$V_{MAX} = V_o + V_T \ln \left( \frac{I_{C4}}{I_Q} \left( 1 + e^{\frac{V_i}{V_T}} \right) \right) \quad (2.6)$$

La figura 2.5 muestra el resultado de evaluar la ecuación (2.5), con dos señales senoidales de igual amplitud y desfasadas. En esta gráfica se puede observar que la amplitud de  $V_{MAX}$  es tal que no se percibe y se superpone a las señales de entrada. La figura 2.6 muestra el oscilograma de las entradas y la salida del circuito.

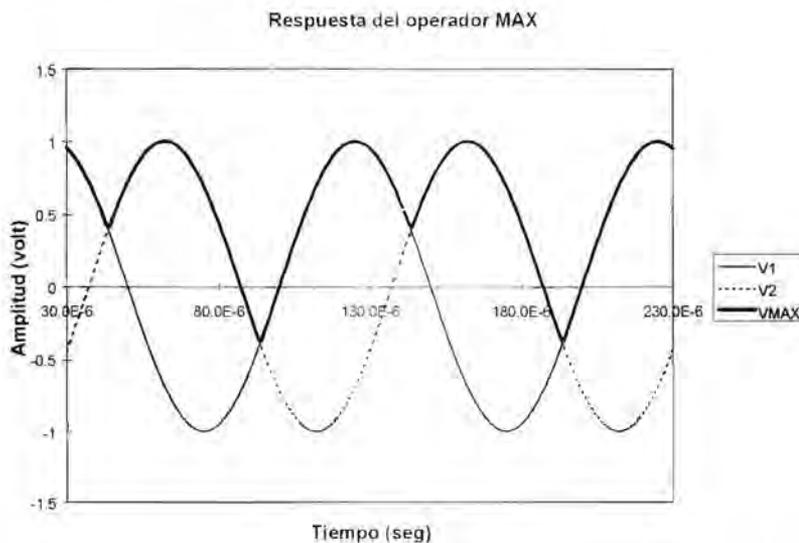


Figura 2.5. Respuesta en estado estacionario del modelo del circuito MAX cuando se aplican dos señales senoidales desfasadas con frecuencias de 10 kHz y amplitudes de 1 V<sub>pp</sub>.

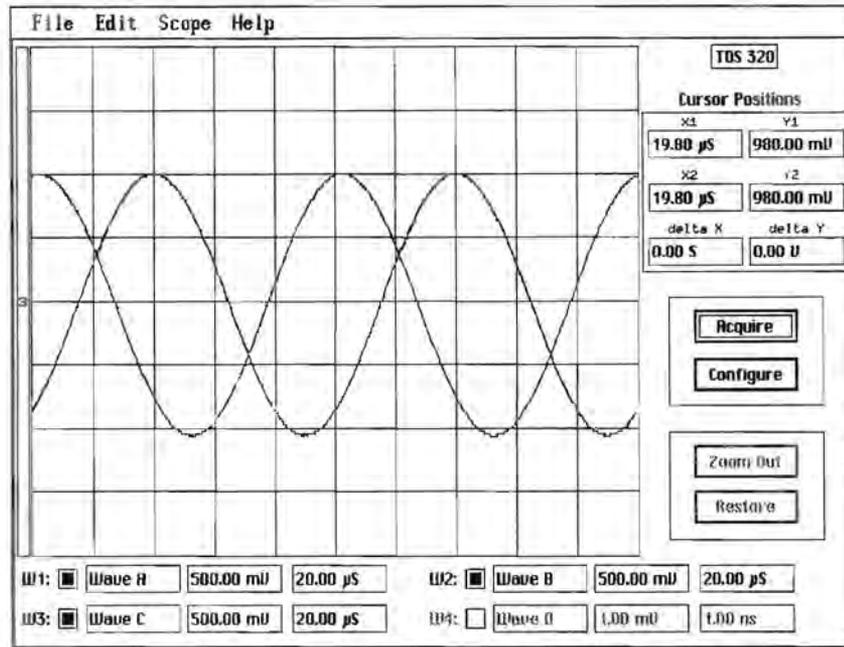


Figura 2.6. Oscilograma de la respuesta en estado estacionario del circuito MAX. Como se observa, la respuesta se superpone siempre en la señal que tiene el valor máximo en cada instante de tiempo. Las señales tienen características similares a las de la figura 2.4.

Si se disminuye la amplitud de las entradas, al orden de los milivolts, se observa que la aproximación al comportamiento de un operador MAX es deficiente cerca de la zona donde las señales se cruzan. Este comportamiento se presenta cuando los transistores  $T_1$  y  $T_2$  trabajan ambos en la región de amplificación. Esto se muestra en las figuras 2.7 y 2.8

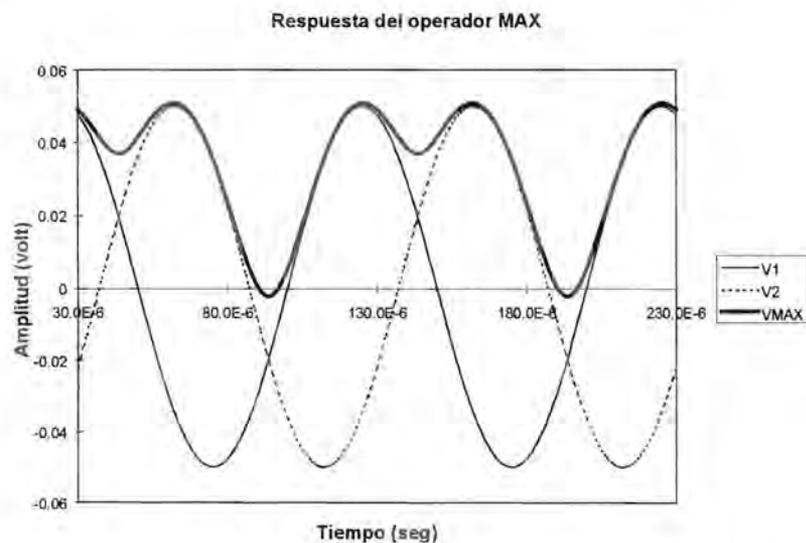


Figura 2.7.- Respuesta en estado estacionario del modelo del circuito MAX, cuando se aplica dos senoides desfasadas con frecuencias de 10 kHz y amplitudes de  $100 \text{ mV}_{pp}$ . El máximo error absoluto observado es del orden de 20 mV.

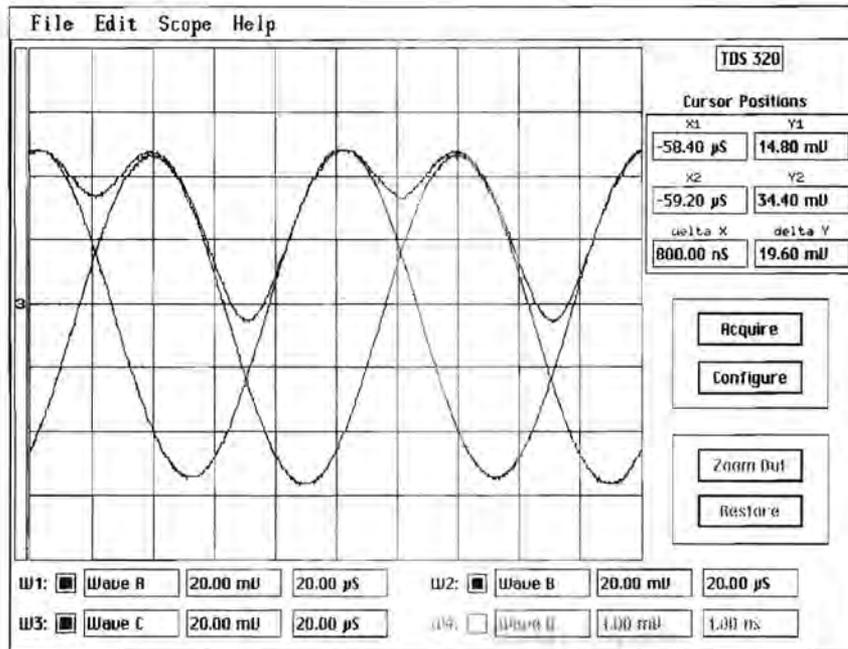


Figura 2.8. Oscilograma de la respuesta en estado estacionario del circuito MAX. Las señales tienen características similares a las de la figura 2.7. El máximo error absoluto observado es del orden de 15 mV.

En las figuras 2.5 y 2.6 el efecto también se presenta, sin embargo éste no es apreciable debido a la magnitud de las señales. El error absoluto máximo observado se presentó en la zona de cruce y su valor medido fue de alrededor de 17.3 mV en el modelo y de 19.5 mV en el circuito. Conforme nos alejamos de la zona de cruce la magnitud del error decrece hasta presentar un valor menor a 1 mV y se mantuvo constante ante variaciones de frecuencia y amplitud dentro de los intervalos de operación que posteriormente se indicarán.

Es importante mencionar que las ecuaciones (2.5) y (2.6) dependen de las corrientes  $I_{C3}$ ,  $I_{C4}$  e  $I_{CQ}$ . Cada una de éstas es proporcionada por una fuente de corriente similar a la mostrada por la figura 2.9. La corriente de entrada  $I_{ENT}$  controla la corriente de salida  $I_{SAL}$  en este circuito.

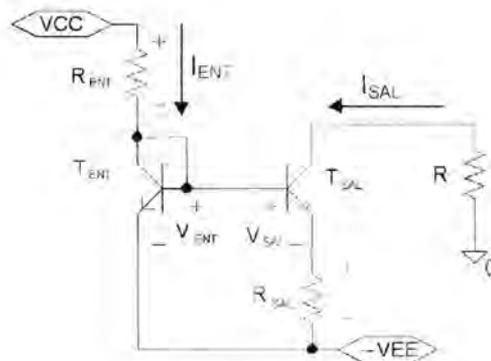


Figura 2.9.- Fuente Widlar.

La relación que guardan las corrientes  $I_{ENT}$  e  $I_{SAL}$ , fueron analizados por Soclof en la referencia [3] y sólo se muestran los resultados finales. La relación que guardan estas corriente es:

$$\frac{I_{ENT}}{I_{SAL}} = e^{\frac{I_{SAL} R_{SAL}}{V_T}} \quad (2.7)$$

Considerando además que:

$$I_{ENT} = \frac{V_{CC} - V_{EE} - V_{ENT}}{R_{ENT}} \quad (2.8)$$

donde  $R_{SAL}$  es resistencia asociada al transistor de salida,  $R_{ENT}$  es la resistencia de entrada,  $V_{CC}$  es una fuente de voltaje positivo,  $V_{EE}$  es una fuente de voltaje negativo y  $V_{ENT}$  es el voltaje base emisor del transistor de entrada.

### 2.1.2.- ANÁLISIS DE SENSIBILIDAD

En esta sección se analizará la variación que sufre el circuito MAX cuando se presentan perturbaciones en parámetros como la temperatura y la polarización del circuito.

La sensibilidad en electrónica se define como una estimación del cambio de alguna de las características de diseño de una red que resulta de variar el valor de uno o más de sus elementos. Considerando la aproximación dada por Soclof en la referencia [3], esto se puede resumir como:

$$S_v^U = \left( \frac{dU}{dv} \right) \quad (2.9)$$

donde  $S_v^U$  es la sensibilidad de  $U$  con respecto a  $v$ ,  $U$  es una función que describe el comportamiento de un circuito y  $v$  es la variable con respecto a la cual se desea conocer la sensibilidad de  $U$ .

Tomando esto en cuenta,  $U$  es la respuesta en estado estacionario  $V_{MAX}$ . Cada uno de los parámetros como la temperatura y la fuente de alimentación corresponden a la variable  $v$ . En el análisis se supondrá que  $V_1$  y  $V_2$  son invariantes ante fluctuaciones de la temperatura y del voltaje de alimentación.

#### 2.1.2.1.- SENSIBILIDAD DE $V_{MAX}$

**Corrimiento de  $V_{MAX}$  debido a la variación de temperatura.** La respuesta en estado estacionario de un circuito MIN se dio en la ecuación (2.5). Ésta involucra la ecuación (2.1) del voltaje  $V_T$  y las ecuaciones (2.7) y (2.8) de la fuentes de corriente. Por lo tanto la sensibilidad de  $V_{MAX}$  con respecto a la temperatura se puede expresar como:

$$S_T^{V_{MAX}} = \frac{\partial V_{MAX}}{\partial V_T} \frac{\partial V_T}{\partial T} + \frac{\partial V_{MAX}}{\partial I_{C3}} \frac{\partial I_{C3}}{\partial T} + \frac{\partial V_{MAX}}{\partial I_Q} \frac{\partial I_Q}{\partial T} \quad (2.10),$$

donde

$$\frac{\partial V_{MAX}}{\partial V_T} = \ln \left( \frac{I_{C3}}{I_Q} \left( 1 + e^{-\frac{V_T}{V_T}} \right) \right) + \left( \frac{I_Q V_T}{I_{C3} V_T} \right) \left( \frac{1}{1 + e^{-\frac{V_T}{V_T}}} \right) \quad (2.11),$$

$$\frac{\partial V_{MAX}}{\partial I_{C3}} = \left\{ \frac{V_T}{I_{C3}} \right\} \quad (2.12),$$

$$\frac{\partial V_{MAX}}{\partial I_Q} = \left\{ \frac{-V_T}{I_Q} \right\} \quad (2.13).$$

Considerando la ecuación (2.1), la sensibilidad de  $V_T$  con respecto a la temperatura es:

$$\frac{\partial V_T}{\partial T} = \left\{ \frac{1}{11600} \right\} \quad (2.14).$$

El análisis de sensibilidad para el tipo de fuentes utilizadas, fue desarrollado por Soclof en la referencia [3]. Tomando esto en cuenta, la sensibilidad de las fuentes de corriente con respecto a  $T$  se expresa como:

$$\frac{\partial I_{C3}}{\partial T} = I_{C3} \left[ \frac{-CTR_{ENT} - \frac{T \frac{dV_{ENT}}{dT}}{V_{CC} - V_{EE} - 2V_{ENT}} + \frac{1}{T} \ln \left( \frac{I_{ENT}}{I_{C3}} \right) - \ln \left( \frac{I_{ENT}}{I_{C3}} \right) CTR_{SAL}}{1 + \ln \left( \frac{I_{ENT}}{I_{C3}} \right)} \right] \quad (2.15),$$

$$\frac{\partial I_Q}{\partial T} = I_Q \left[ \frac{-CTR_{ENT} - \frac{T \frac{dV_{ENT}}{dT}}{V_{CC} - V_{EE} - 2V_{ENT}} + \frac{1}{V_T} \ln \left( \frac{I_{ENT}}{I_Q} \right) - \ln \left( \frac{I_{ENT}}{I_Q} \right) CTR_{SAL}}{1 + \ln \left( \frac{I_{ENT}}{I_Q} \right)} \right] \quad (2.16),$$

en donde una aproximación de  $dV_{ENT} / dT$  según Soclof<sup>\*</sup> es de  $-2.2 \text{ mV}/^\circ\text{C}$ .  $CTR_{ENT}$  y  $CTR_{SAL}$  son los coeficientes térmicos de  $R_{ENT}$  y  $R_{SAL}$ , que según la referencia [8] son del orden de  $1500 \text{ PPM}/^\circ\text{C}$ . Si las fuentes de corriente son diseñadas de manera tal que  $I_{C3} = I_{CQ}$ , su sensibilidad es la misma y por lo tanto la ecuación (2.10) se reduce al producto de las ecuaciones (2.11) y (2.14). Considerando  $I_{C3} = I_{CQ} = 200 \mu\text{A}$ ,  $T = 300 \text{ K}$ ,  $V_1 = 2.5 \text{ V}$  y  $V_2 = 0 \text{ V}$ , la ecuación anterior de sensibilidad se graficará en la figura 2.10. Los mismos parámetros de corriente y voltaje se considerarán posteriormente para la prueba experimental.

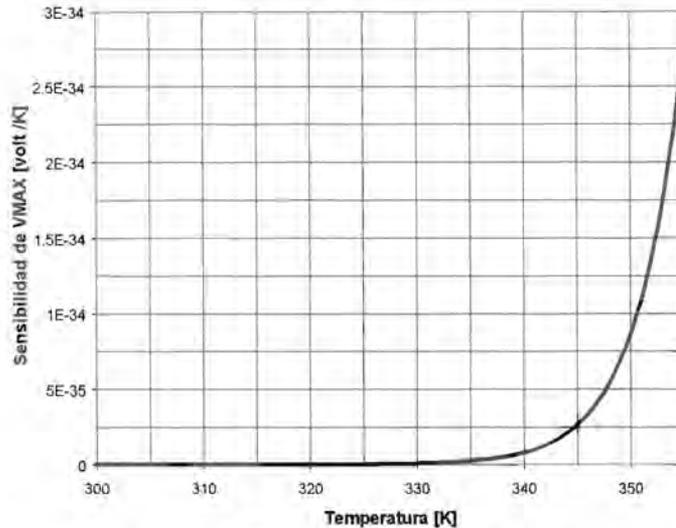


Figura 2.10. Curva de sensibilidad con respecto a la temperatura del circuito MAX.

**Corrimiento de  $V_{MAX}$  debido fuente de alimentación.** A partir de la ecuación (2.5) la sensibilidad de  $V_{MAX}$  con respecto a la fuente de alimentación se expresa como:

$$S_{V_{POL}}^{V_{MAX}} = \frac{\partial V_{MAX}}{\partial V_T} \frac{\partial V_T}{\partial V_{POL}} + \frac{\partial V_{MAX}}{\partial I_{C3}} \frac{\partial I_{C3}}{\partial V_{POL}} + \frac{\partial V_{MAX}}{\partial I_Q} \frac{\partial I_Q}{\partial V_{POL}} \quad (2.17),$$

donde es el voltaje de alimentación y se define como  $V_{POL} = V_{CC} - V_{EE} - 2V_{ENT}$ . Las expresiones para  $\frac{\partial V_{MAX}}{\partial V_T}$ ,  $\frac{\partial V_{MAX}}{\partial I_{C3}}$  y  $\frac{\partial V_{MAX}}{\partial I_{CQ}}$  se muestran en las ecuaciones (2.11), (2.12) y (2.13). El voltaje  $V_T$  no depende del voltaje de alimentación por lo tanto:

$$\frac{\partial V_T}{\partial V_{POL}} = 0$$

En la referencia [3] Soclof obtuvo la sensibilidad de las fuentes de corriente ante variaciones de fuente, sus resultados fueron los siguientes:

\* Un análisis más detallado de la variación del voltaje de base-emisor con respecto a la temperatura, que corrobora la aproximación dada por Soclof, fue desarrollado por Tobey en [9].

$$\frac{\partial I_{C3}}{\partial V_{POL}} = \left( \frac{I_{C3}}{V_{POL}} \right) \left( \frac{I}{I + \ln \left( \frac{I_{ENT}}{I_{C3}} \right)} \right) \quad (2.18),$$

$$\frac{\partial I_{CQ}}{\partial V_{POL}} = \left( \frac{I_{CQ}}{V_{POL}} \right) \left( \frac{I}{I + \ln \left( \frac{I_{ENT}}{I_{CQ}} \right)} \right) \quad (2.19),$$

Si las fuentes son diseñadas de tal manera que  $I_{C3} = I_{CQ}$ , entonces su sensibilidad es la misma y por lo tanto la ecuación (2.17) se reduce a cero.

### 2.1.2.2.- PRUEBA EXPERIMENTAL

**Variación de la temperatura.** Se realizó el siguiente experimento. Se aplicó en la entrada  $V_1$  un potencial de 2.5V y en la entrada  $V_2$  un voltaje de 0V. El voltaje de polarización del circuito fue para  $V_{CC} = 5$  V y para  $V_{EE} = -5$  V; las fuentes de corriente  $A$ ,  $B$  y  $Q$ , se diseñaron para que los valores de  $I_{C3}$ ,  $I_{C4}$  e  $I_Q$  fueran próximos a 200  $\mu$ A.

La temperatura se varió dentro de un intervalo de 300 K a 355 K. Se tomó una lectura por cada incremento de 5 K. El experimento se realizó 5 veces y se promediaron los resultados. Los valores se tabularon en la figura 2.11. En ésta la máxima variación observada fue aproximadamente de 11.5 mV. Con base en esto, se estimó que el corrimiento de  $V_{MAX}$  debido a temperatura fue de 0.22 mV/K (mV/°C) o de 87 PPM/K (PPM/°C) considerando que  $V_{MAX} \cong 2.5$  V.

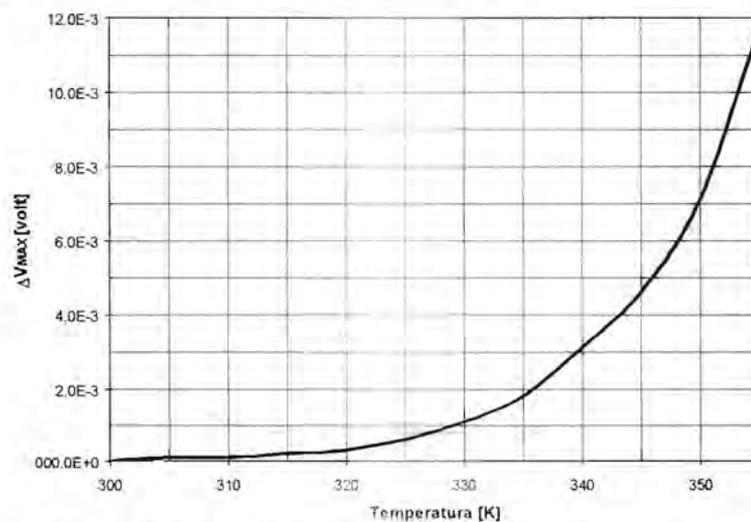


Figura 2.11.- Error observado en la respuesta de del circuito MAX ante variaciones de temperatura.

**Variación a la fuente de alimentación.** El experimento consistió en generar un barrido de voltaje en la fuente positiva  $V_{CC}$ . El circuito se calculó para que las corrientes  $I_{C3}$ ,  $I_{C4}$  e  $I_Q$  fueran del orden de  $200 \mu A$ . La temperatura se fijó en  $300 K$ . La entrada  $V_1$  se conectó a un potencial de  $2.5 V$  y la entrada  $V_2$  a  $0 V$ . La fuente  $V_{EE}$  se conectó a  $-5V$  y  $V_{CC}$  se varió de  $5V$  a  $7.5V$ . Por cada incremento de  $100 mV$  se tomó la variación del voltaje de salida  $V_{MAX}$ . Los datos se tabularon en la gráfica de la figura 2.12. Se estimó que el corrimiento de  $V_{MAX}$  fue de  $0.9 mV/V$  o de  $0.36 \% / V$  considerando que  $V_{MAX} \cong 2.5 V$ .

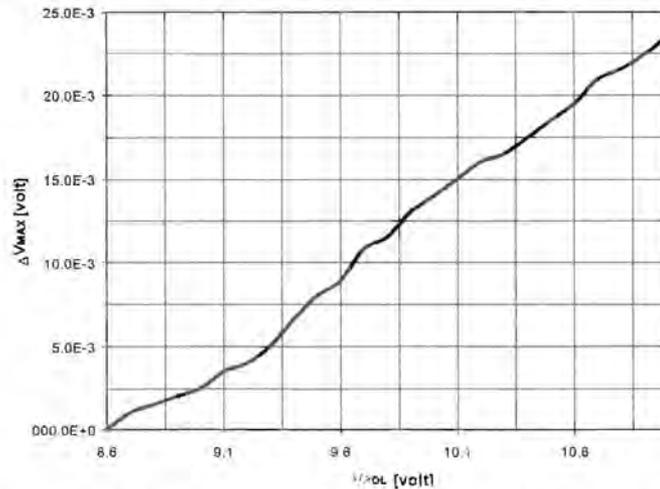


Figura 2.12. Error observado en la respuesta del circuito MAX ante perturbaciones en la fuente de alimentación.

Se realizó una prueba adicional de rechazo al ruido de la fuente que consistió en lo siguiente. Una entrada fue conectada a un potencial de  $0 V$  y la otra a un potencial de  $-1 V$ ; la señal generada para  $V_{CC}$  fue una senoidal de  $5 V_{pp}$ , montada en un nivel de CD de  $5 V$ , el potencial para  $V_{EE}$  fue de  $-5 V$ ; el intervalo de frecuencias para la señal montada en la fuente fue de  $1 Hz$  a  $3 MHz$ . Esta prueba mostró que el rechazo de  $V_{MAX}$  a la fuente era de  $-55 dB$  hasta los  $100 kHz$ , y a  $3 MHz$  éste decreció a  $-32.5 dB$ .

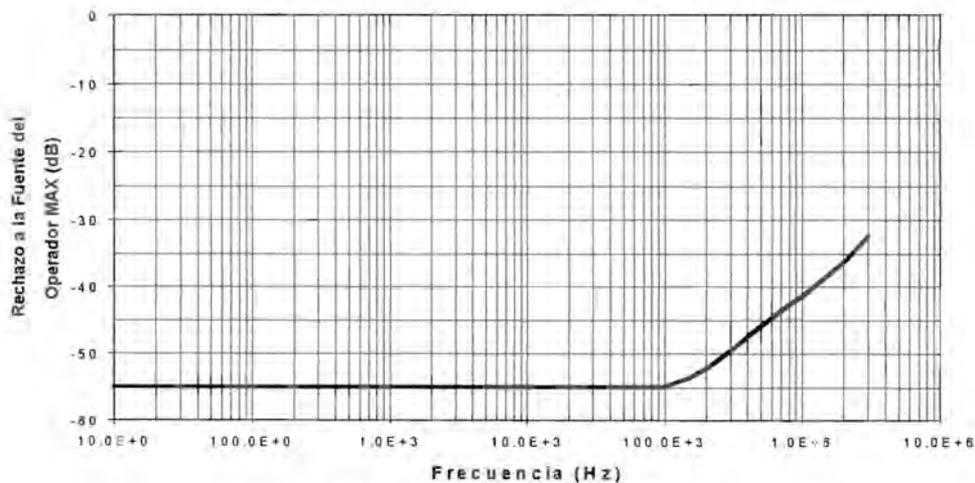


Figura 2.13.- Comportamiento presentado durante la prueba de rechazo al ruido de la fuente.

### 2.1.3.- CIRCUITO MAX FINAL

El circuito completo se muestra en la figura 2.14. En ésta se observa que cada una de las fuentes A, B y Q de la figura 2.3 son sustituidas por un arreglo similar al mostrado en la figura 2.9. En la figura 2.14 las tres fuentes son controladas por la misma corriente de entrada, que es fijada por el arreglo de los transistores  $T_8$  y  $T_9$  así como la resistencia  $R_8$ . El transistor  $T_8$  a su vez suministra la corriente de polarización a las bases de los transistores  $T_6$  y  $T_7$  que se encargarán de generar las corrientes de salida\*  $I_{C3}$  e  $I_{C4}$ . Sus magnitudes se fijaron con las resistencias  $R_6$  y  $R_7$ . Por otra parte, el transistor  $T_9$  produce la corriente de polarización del transistor  $T_5$  que a su vez genera la corriente  $I_Q^+$  cuya magnitud la fija la resistencia  $R_5$ .

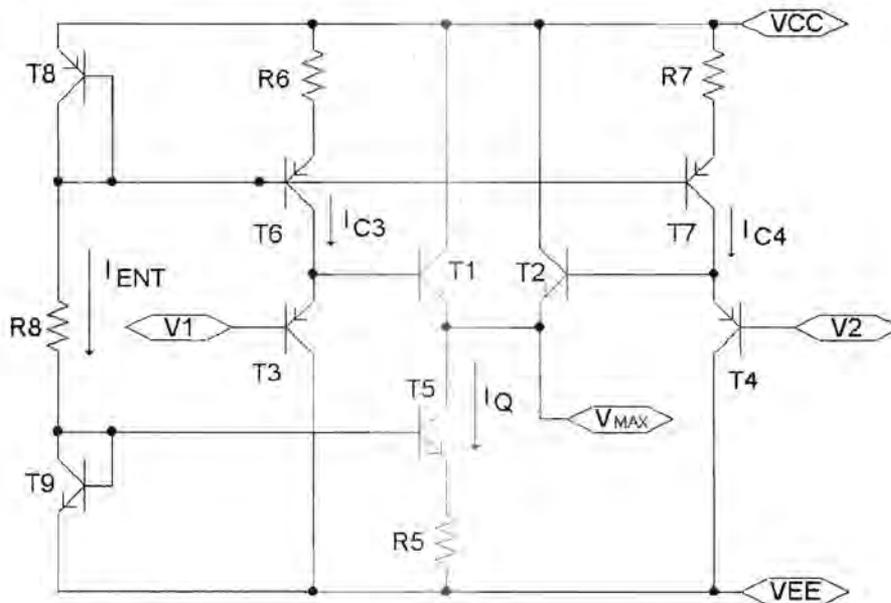


Figura 2.14.- Circuito completo de un operador MAX.

### 2.1.4.- RESPUESTA EN FRECUENCIA DEL CIRCUITO MAX

Los resultados obtenidos de los trabajos citados en las referencias [1] y [2] han mostrado un buen desempeño a bajas frecuencias (20 kHz); sin embargo, a frecuencias altas son considerables el desfase y la distorsión de la señal. Esto se debe al uso de amplificadores operacionales y diodos para la implantación del operador MAX. El uso de transistores en el diseño permite incrementar el slew rate así como el ancho de banda. A continuación se dan las curvas experimentales de respuesta en frecuencia.

#### 2.1.4.1.- CURVAS DE RESPUESTA EN FRECUENCIA

Las figuras 2.15 y 2.16 muestran los resultados experimentales de la respuesta en frecuencia del circuito. La prueba se realizó aplicando una señal senoidal de  $4 V_p$ ,  $3 V_p$ ,  $2 V_p$  y  $1 V_p$  a

\* Estas corrientes son iguales a  $I_{C6}$  e  $I_{C7}$ .

† Esta corriente es igual a  $I_{C5}$ .

una de las entradas, manteniendo la otra a un potencial de 0 V. La polarización del circuito fue con fuente simétrica de  $\pm 5$  V.

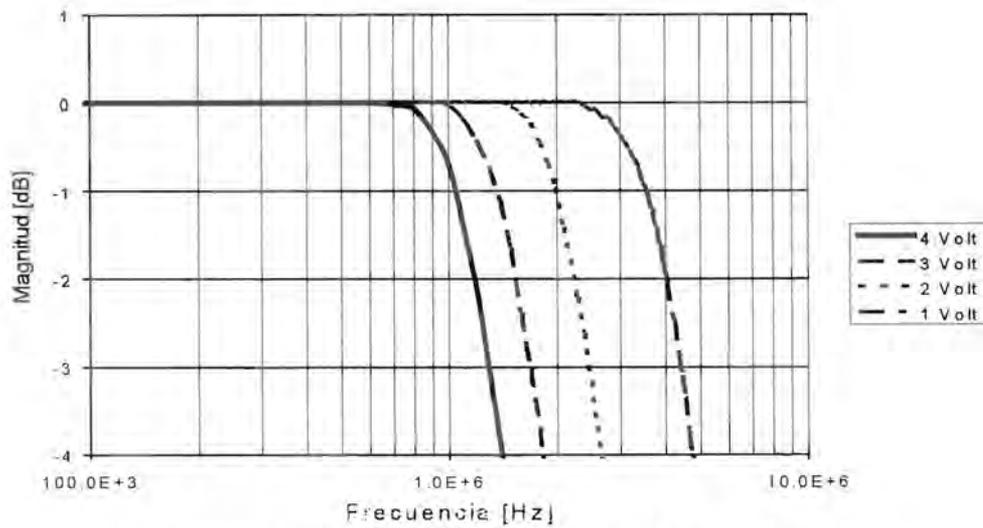


Figura 2.15.- Respuesta en frecuencia referente al comportamiento de la magnitud del circuito MAX.

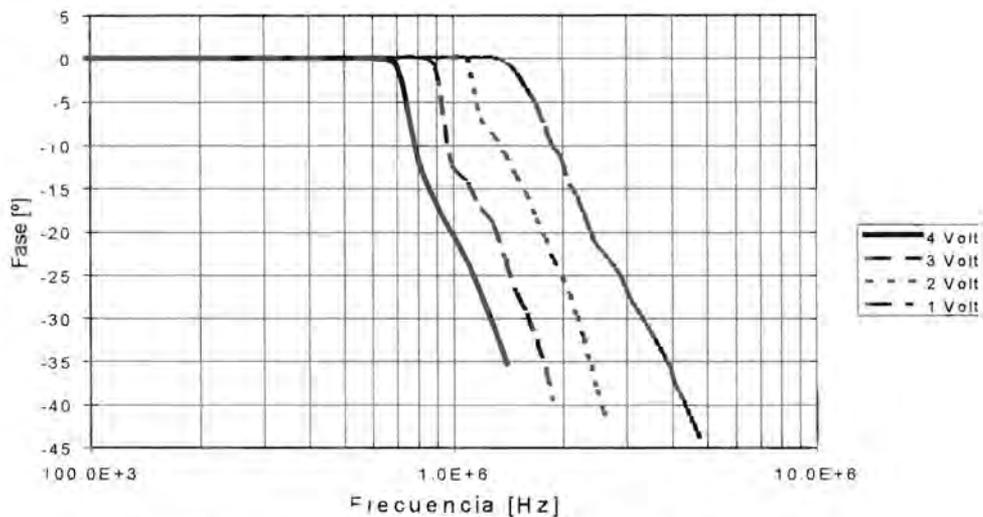


Figura 2.16.- Respuesta en frecuencia referente al comportamiento de la fase del circuito MAX.

#### 2.1.4.2.- RESPUESTA A UNA ENTRADA ESCALÓN

La respuesta a una entrada escalón es otro parámetro que da una estimación de la velocidad de respuesta de un circuito. A continuación se describe la prueba así como sus resultados. Se aplicó un escalón de 8 V<sub>pp</sub>. El tiempo de levantamiento medido fue de 327 ns. El tiempo que le tomó a la señal pasar de -4 V a 4 V fue de 430 ns. No se observó sobretiro. La figura 2.17 muestra el oscilograma de la respuesta a un escalón positivo.

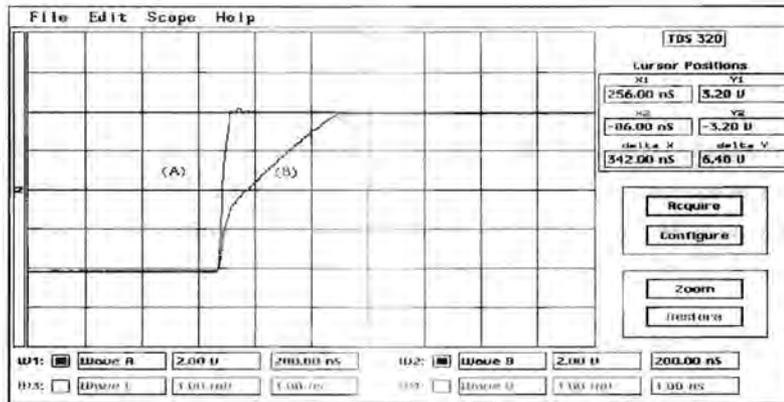


Figura 2.17.- Respuesta del operador MAX a un escalón positivo.  
La señal "A" de  $4 V_p$  es la entrada y la "B" es la salida.

Considerando ahora un escalón negativo de  $8 V_{pp}$ , el tiempo de caída medido en el circuito fue de 855 ns. El tiempo total que le llevó a la respuesta pasar de 4 V a -4 V fue de 1.03  $\mu s$ . El retardo medido entre la salida y la entrada fue de 10 ns. Nuevamente no se mostró sobretiro en la señal. El retardo medido entre la entrada y la salida del circuito fue de 10 ns. La figura 2.18 muestra el oscilograma correspondiente. Tomando el mayor entre los tiempos totales de levantamiento y caída, así como la amplitud del escalón ( $8 V_{pp}$ ), la velocidad de respuesta del circuito (slew rate) fue de 7.76 V/ $\mu s$ .

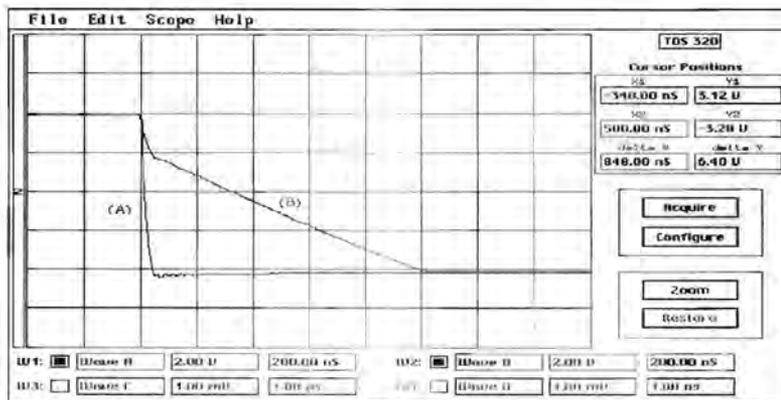


Figura 2.18.- Respuesta a un escalón negativo. Nuevamente la señal "A" es la entrada y la "B" es la salida.

### 2.1.4.3.- ANCHO DE BANDA A PLENA POTENCIA

Durante la obtención de las curvas de respuesta en frecuencia se observó que por abajo de cierta frecuencia, alrededor de 300 kHz, la salida del operador MAX no mostraba distorsión con respecto a la señal entrada. Conforme la frecuencia fue incrementada el efecto de distorsión comenzó a ser más notorio. Por lo tanto se obtendrá el ancho de banda donde la señal no presente distorsión. Este intervalo se conoce en amplificación de señales como el ancho de banda a plena potencia y se define como la gama de frecuencias donde la señal de salida no presenta distorsión. La ecuación que proporciona la frecuencia máxima ( $f_M$ ) del ancho de banda, considerando el análisis propuesto en la referencia [7] es la siguiente:

$$f_M = \frac{SR}{2\pi V}$$

donde SR es el slew rate del circuito y  $V$  es la amplitud pico de señal senoidal (en nuestro caso  $V$  es máxima amplitud de  $V_{MAX}$ ). Si el slew rate fue de 7.76 V/ $\mu$ s y el valor  $V$  es de 4 V<sub>p</sub>, entonces la frecuencia  $f_M$  es de 308.76 kHz. En las pruebas experimentales este valor se corroboró con una frecuencia de 310 kHz.

### 2.1.5.- CARACTERIZACIÓN

**Corriente de consumo.** La corriente de consumo es la aportación de corriente de cada fuente de alimentación cuando las entradas se encuentran a cero volts y no existe carga a la salida. Considerando la figura 2.14, la corriente demandada por  $V_{CC}$  se calcula como:  $I_{VCC} = I_{E8} + I_{R6} + I_{C1} + I_{C2} + I_{R7}$ ; de igual forma para  $V_{EE}$ ,  $I_{VEE} = I_{E9} + I_{C3} + I_Q + I_{C4}$ . El valor para  $I_{E8}$  e  $I_{E9}$  está calculado de 1 mA cuando el circuito se polariza con  $\pm 5$  V; el valor de  $R_8$  bajo estas condiciones es de 8.6 k $\Omega$ , considerando que el potencial entre la juntura BE es de 0.7 V. El valor para  $I_{R5}$ ,  $I_{R6}$  e  $I_{R7}$ , se obtiene a partir de las ecuaciones de la fuente Widlar expuesta previamente. Estas ecuaciones se darán nuevamente por comodidad:

$$\frac{I_{ENT}}{I_{SAL}} = e^{\frac{I_{SAL} R_{SAL}}{V_T}}, \quad \text{donde} \quad I_{ENT} = \frac{V_{CC} - V_{BE} - V_{BE|ENT}}{R_{ENT}}$$

Como se observa en la figura 2.14, se usa una sola corriente de entrada  $I_{ENT}$  para generar tres distintas corriente de salida  $I_{C3}$ ,  $I_{C4}$  e  $I_Q$ . Por las magnitudes con las que se trabaja, el comportamiento de las fuentes se mantienen esencialmente igual y la única modificación que se sufre es en la corriente de entrada, por lo tanto las corrientes  $I_{C3}$ ,  $I_{C4}$  e  $I_Q$  así como la corriente  $I_{ENT}$  se calcula como:

$$\frac{I_{ENT}}{I_{C3}} = e^{\frac{I_{C3} R_6}{V_T}}, \quad \frac{I_{ENT}}{I_{C4}} = e^{\frac{I_{C4} R_7}{V_T}}, \quad \frac{I_{ENT}}{I_Q} = e^{\frac{I_Q R_5}{V_T}}, \quad I_{ENT} = \frac{V_{CC} - V_{EE} - V_{BE8} - V_{BE9}}{R_8}$$

Si la corriente deseada para cada fuente es de 200  $\mu$ A, el valor para  $R_5$ ,  $R_6$  y  $R_7$  es de 200  $\Omega$ . Como se observa en el diagrama, la corriente  $I_Q$  es igual a la suma de  $I_{C1}$  e  $I_{C2}$ , así mismo  $I_{C3} \approx I_{R6}$  e  $I_{C4} \approx I_{R7}$ . Por lo tanto, el valor calculado para ambas corriente de consumo es de 1.6 mA. El valor experimental fue de 1.621 mA para  $I_{VCC}$  y -1.615 mA para  $I_{VEE}$ .

**Máxima corriente de salida.** La corriente de carga del circuito se puede ver como un decremento (o incremento) de la corriente  $I_Q$  en las ecuaciones (2.5) y (2.6). La siguiente ecuación muestra como se involucra la corriente de carga  $I_L$  en la respuesta del operador MAX:

$$V_{MAX} = V_I + V_T \ln \left( \frac{I_{C3}}{I_Q + I_L} \left( 1 + e^{\frac{-V_I}{V_T}} \right) \right), \quad I_Q + I_L > 0.$$

Además la máxima corriente que el circuito puede drenar, queda sujeta a las características físicas de sus transistores.

**Corriente de polarización.** La corriente de polarización depende de las contribuciones de las corrientes  $I_{C3}$  e  $I_{C4}$ , como se muestra a continuación. Considerando que los transistores son apareados y además complementarios, la corriente de polarización se define como el promedio de las corrientes que fluyen en cada una de las entradas cuando éstas se encuentran a cero volts. Considerando el circuito de la figura 2.14 la corriente de polarización se calcula como :

$$I_{POL} = \frac{I_{B3} + I_{B4}}{2} = \frac{I_{C3} - I_{B1} + I_{C4} - I_{B2}}{2(\beta + 1)}$$

donde  $I_{B1}$ ,  $I_{B2}$ ,  $I_{B3}$  e  $I_{B4}$  son las corrientes de base de los respectivos transistores. Considerando que  $I_{C3} \gg I_{B1}$  e  $I_{C4} \gg I_{B2}$ , así como un valor de beta de 300, la corriente de polarización del circuito es de 664 nA. Su valor medido en práctica fue de 2.1  $\mu$ A. La diferencia se debe principalmente a que los transistores empleados no son apareados y por lo tanto el valor de  $\beta$  varía de un transistor a otro.

**Voltaje de offset de salida.** El voltaje de offset de salida, es el potencial agregado a la respuesta esperada del circuito. También se puede entender como el corrimiento de la señal de salida debido a un potencial de corriente directa, que se suma a la respuesta ideal del circuito. La gráfica 2.7 se obtiene a partir de la ecuación (2.5), el comportamiento que muestra es el esperado por circuito y por lo tanto lo consideraremos sin offset. En la etapa experimental se observó un comportamiento similar al mostrado por el modelo, pero con un corrimiento de 2 mV; este corrimiento es el offset de salida.

**Voltaje de offset de entrada.** El voltaje de offset de entrada es el potencial de ajuste que se debe sumar a la señal de entrada para corregir el desvío generado en la respuesta del circuito por el offset de salida. Considerando nuevamente el comportamiento mostrado por la ecuación (2.5), en la figura 2.7, el offset de entrada del modelo es cero, sin embargo en la etapa experimental el potencial necesario para corregir la desviación de la respuesta fue de 3 mV.

**Intervalo del voltaje de entrada.** El intervalo de entrada, es la distancia entre la máxima y mínima amplitud que puede aplicarse al circuito, sin que éste salga de su correcta operación. Tomando esto en cuenta los potenciales de colector de los transistores  $Q_6$  y  $Q_7$  se deben encontrar por debajo de  $V_{CC} - V_{BE8}$  aproximadamente\*. Cuando esto no ocurre los transistores  $Q_6$  y  $Q_7$  se encuentran en saturación. La amplitud mínima está limitada por el valor de  $-V_{EE} - V_{EC3\ sat}$  o  $-V_{EE} - V_{EC4\ sat}$ . Considerando  $V_{CC} = -V_{EE} = 5$  V,  $V_{BE8} = 0.7$  V y  $V_{EC4\ sat} = V_{EC3\ sat} = 0.2$  V el potencial máximo de entrada para el modelo es de 4.3 V y de -4.8 V para el mínimo. En el caso experimental el valor para el máximo fue de 4.35 V y de -4.82 V para el mínimo.

\* Cuando el potencial de la base es igual al potencial del colector, se habla de cuasi-saturación. Si el potencial de la base es mayor al de colector el transistor se encuentra en franca saturación

**Intervalo del voltaje de salida.** El intervalo de salida es la distancia entre la máxima y mínima amplitud que se puede obtener del circuito. Nuevamente a partir de la figura 2.14, el límite máximo se da cuando  $T_1$  o  $T_2$  están próximos a la saturación, en esta situación la salida es  $V_{CC} - V_{CE1\_sat}$  ó  $V_{CC} - V_{CE2\_sat}$ ; sin embargo este límite está en función del límite de entrada. El caso mínimo sucede antes de llegar a la saturación de  $T_5$ , es decir,  $-V_{EE} - V_{CE5sat} - I_Q R_5$ . Considerando  $V_{CC} = -V_{EE} = 5\text{ V}$ ,  $R_5 = 200\ \Omega$ ,  $I_Q = 200\ \mu\text{A}$  y  $V_{CE1\_sat} = V_{CE2\_sat} = V_{CE5\_sat} = 0.2\text{ V}$  el potencial máximo de entrada para el modelo es de  $4.8\text{ V}$  y de  $-4.76\text{ V}$  para el mínimo. El valor máximo medido en la etapa experimental fue de  $4.32\text{ V}$  y el mínimo  $-4.72\text{ V}$ .

## 2.2.- CIRCUITO MÍNIMO

El operador MAX tiene su contraparte, este circuito se conoce como operador MÍNIMO o MIN. El funcionamiento del circuito MIN es muy similar en operación al circuito MAX; de hecho la topología diseñada para su implantación no difiere, más que en el intercambio de transistores PNP a NPN y viceversa, así como en la inversión de las fuentes alimentación. Considerando lo anterior, el análisis que se realizó para el MÁXIMO, es aplicable también para el operador MÍNIMO y sólo se presentarán los resultados finales. A continuación mostraremos el funcionamiento y posteriormente los resultados obtenidos durante el análisis y experimentación del circuito MIN.

El desempeño del circuito de la figura 2.19 se aproxima al comportamiento de un operador MÍNIMO; un operador MÍNIMO o MIN elige el mínimo valor, punto a punto de dos señales. Al igual que el circuito usado para la implantación de un operador MAX, el circuito de la figura 2.19 basa su comportamiento en el funcionamiento de diodos.

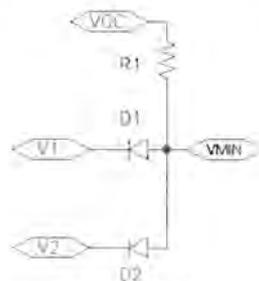


Figura 2.19.

Si el potencial  $V_1$  es menor que el potencial  $V_2$ , el diodo  $D_1$  estará polarizado en directa y el diodo  $D_2$  en inversa; considerando esto, el potencial en el punto de salida  $V_{MIN}$  será  $V_1 + V_{D1}$ ; en caso contrario  $V_2 + V_{D2}$ . Como se observa en este esquema, el potencial resultante siempre se verá afectado por el voltaje de polarización del diodo. Una forma de eliminar este efecto es restando un potencial equivalente.

Este circuito ha presentado comportamientos no deseados, en las referencias [1] y [2] como son: (a) corrimiento con la temperatura, (b) ancho de banda reducido y (c) velocidad de respuesta baja. Estos defectos pueden mejorarse de manera similar a la usada en el circuito básico MAX; sin embargo, nuevamente una limitante que subsiste es el intervalo de

frecuencias de operación limitada a 20 kHz. Un nuevo circuito que se propone se muestra en la figura 2.20. Éste emplea transistores TBJ y su funcionamiento se basa en el circuito con diodos. A continuación se describe su comportamiento.

Cuando se aplica un potencial en alguna de las entradas, por ejemplo  $V_1$ , tal que sobrepase el voltaje de encendido del transistor  $T_3$ , y permita que éste trabaje en la zona de amplificación, el potencial observado en su emisor será igual a  $V_1$  menos el potencial de la juntura BE (observe que se trata de un transistor NPN). El voltaje que se produce es aplicado al transistor  $T_1$  ( que es un PNP) y en principio es suficiente para mantener al transistor  $T_1$  en la zona de amplificación. Bajo estas condiciones el potencial en el colector de  $T_1$  será igual a  $V_1$  debido a que en la primera etapa se restó el voltaje de la juntura BE del transistor  $T_3$ , y en la segunda se sumó el potencial EB del transistor  $T_1$ . Si los transistores presentan características similares, ambos voltaje son iguales y se anulan. Si aplicamos ahora un potencial a la entrada  $V_2$  mayor que  $V_1$ , el potencial del emisor de  $T_4$  será igual a  $V_2 - V_{BE4}$  y el transistor  $T_2$  se encontrará en corte, debido a que la diferencia de potencial entre su base y emisor no es suficiente para encender a éste. Por lo tanto, la respuesta del circuito es igual al mínimo potencial que existe en sus entradas, en este caso  $V_1$ . Un comportamiento similar se observa si se aplica un voltaje en la entrada  $V_2$  menor a  $V_1$ , provocando que la salida muestre el valor menor de las entradas (en este caso  $V_2$ ), colocando de esta manera al transistor  $T_1$  en corte.

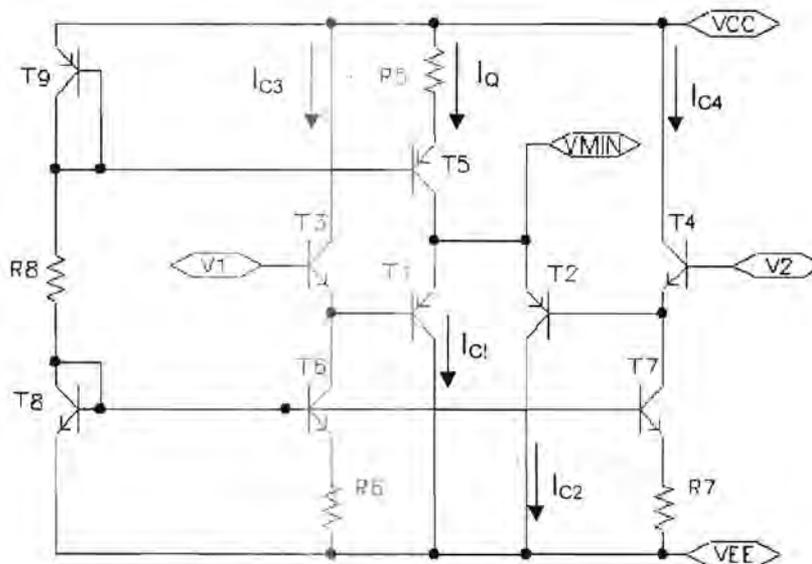


Figura 2.20 - Circuito del operador MIN

Es importante resaltar que si bien las entradas y la salida son voltajes, el funcionamiento del circuito depende de corrientes; es decir la operación del circuito está en función del corte o amplificación de los transistores  $T_1$  y  $T_2$ , y la elección del valor mínimo depende del comportamiento de la corriente de colector de los transistores  $T_1$  y  $T_2$ , por lo tanto se debe conocer bajo que condiciones se dará el corte y la amplificación de los transistores. Las corrientes de dichos transistores se encuentran relacionadas a su vez con la corriente  $I_Q$  como:

$$I_{C1} = \frac{I_Q}{1 + e^{\left(\frac{V_i}{V_T}\right)}}$$

$$I_{C2} = \frac{I_Q}{1 + e^{\left(\frac{-V_i}{V_T}\right)}}$$

Las gráficas de estas ecuaciones se muestran en la figura 2.21, en donde se muestran las condiciones bajo las cuales los transistores  $T_1$  y  $T_2$  pasan de corte a amplificación y viceversa. Como se observa, si la diferencia de potencial entre  $V_1$  y  $V_2$  es suficientemente grande, sólo uno de los transistores asociados  $T_1$  o  $T_2$  se encontrará conduciendo y el voltaje observado en la salida  $V_{MIN}$  será próximo al potencial menor entre  $V_1$  y  $V_2$ , dando como resultado un comportamiento similar a un operador mínimo.

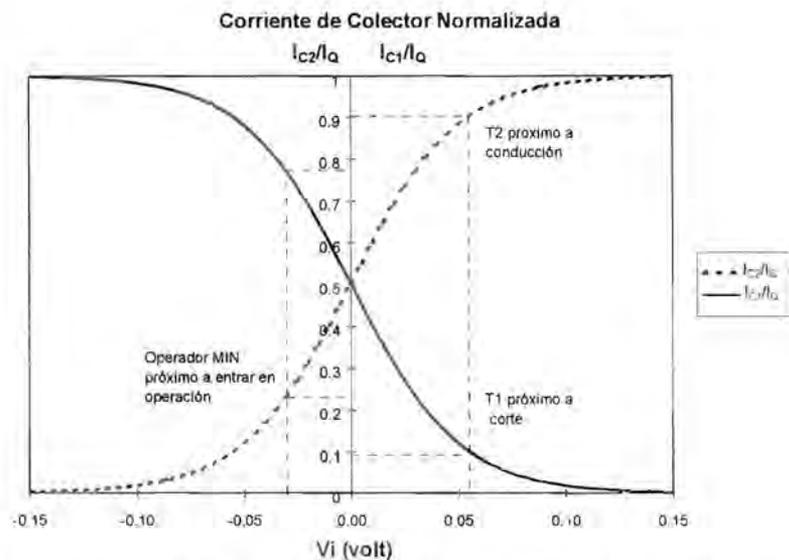


Figura 2.21.- Comportamiento de la corriente de colector normalizada de los transistores  $T_1$  y  $T_2$ .

Hasta este momento conocemos el funcionamiento cualitativo del operador. A continuación obtendremos la ecuación de Entrada-Salida de este operador.

### 2.2.1.- RESPUESTA EN ESTADO ESTACIONARIO DEL OPERADOR MIN

En el operador MAX se obtuvo una ecuación que describió la respuesta en estado estacionario del circuito; el análisis que se desarrolló es muy similar al que se debe realizar para el circuito del operador MIN, por lo tanto sólo se muestran sus ecuaciones finales.

$$V_{MIN} = V_I - V_T \ln \left( \frac{I_Q}{I_{C3}} \left( 1 + e^{\frac{V_i}{V_T}} \right) \right) \quad (2.20),$$

$$V_{MIN} = V_{\pm} - V_T \ln \left( \frac{I_Q}{I_{C4}} \left( 1 + e^{\frac{-V_1}{V_T}} \right) \right) \quad (2.21)$$

La expresión (2.20) se grafica en la figura 2.22; las señales de entrada son del orden de volts. La figura 2.23 muestra el oscilograma del circuito.

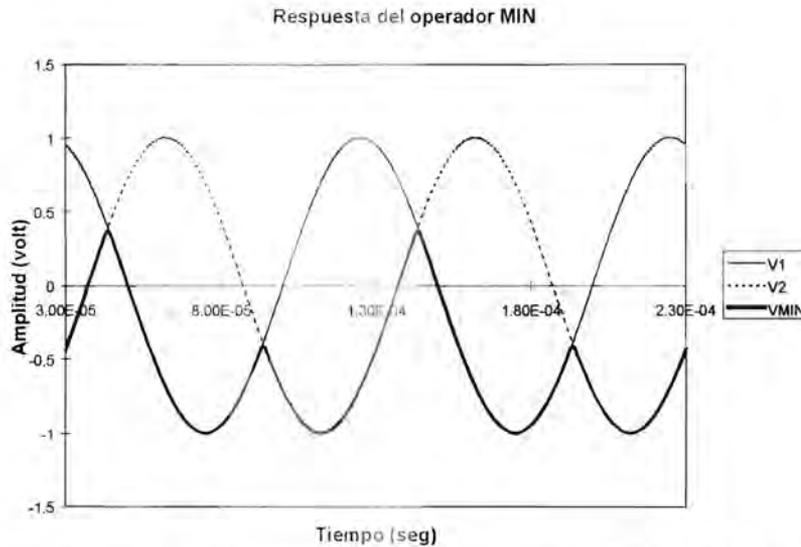


Figura 2.22. Respuesta en estado estacionario del modelo del circuito MIN cuando se aplican dos señales senooidales desfasadas con frecuencias de 10 kHz y amplitudes de 1 V<sub>pp</sub>.

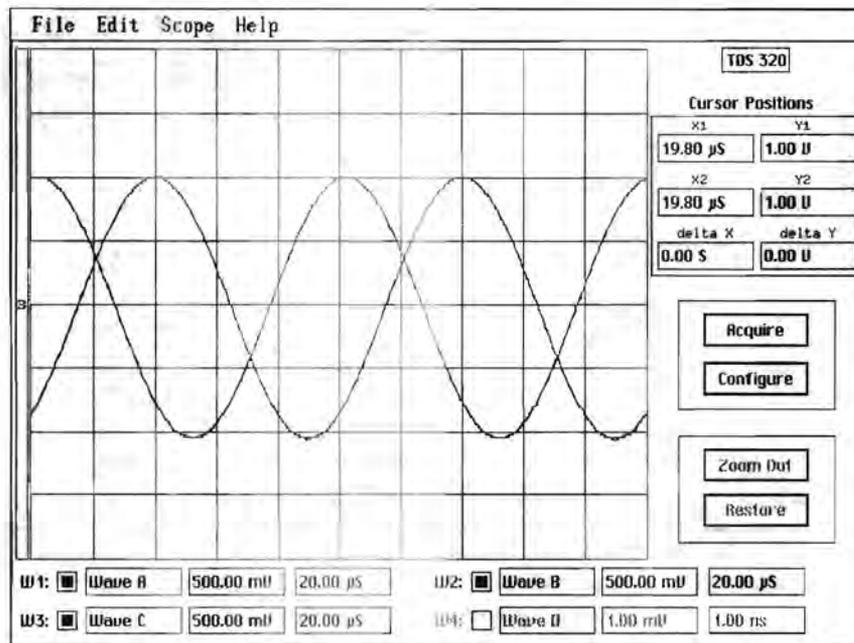


Figura 2.23. Oscilograma de la respuesta en estado estacionario del circuito MIN. Como se observa, la respuesta se superpone siempre en la señal que tiene el valor mínimo en cada instante de tiempo. Las señales tienen características similares a las de la figura 2.22.

El comportamiento del modelo cuando la amplitud de las señales son de milivolts se presenta en la figura 2.24 y la figura 2.25 muestra el oscilograma correspondiente del circuito.

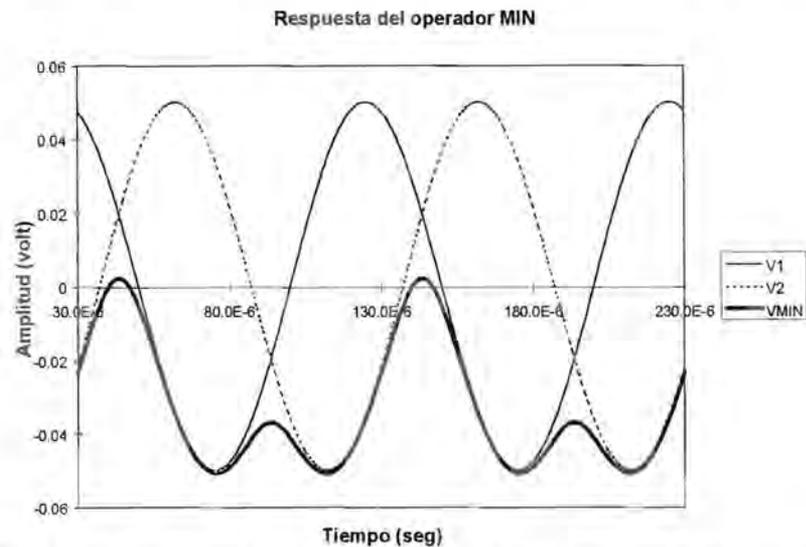


Figura 2.24.- Respuesta en estado estacionario del modelo del circuito MIN, cuando se aplica dos senoides desfasadas con frecuencias de 10 kHz y amplitudes de  $100\text{ mV}_{pp}$ . El máximo error absoluto observado es del orden de 20 mV.

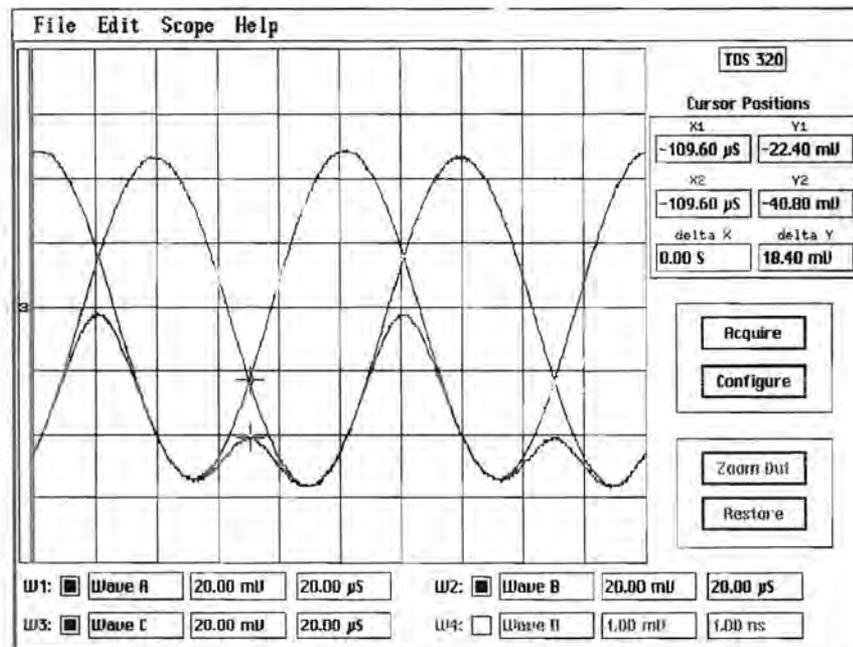


Figura 2.25. Oscilograma de la respuesta en estado estacionario del circuito MIN. Las señales tienen características similares a las de la figura 2.24. El máximo error absoluto observado es del orden de 15 mV.

Nuevamente se observa que la aproximación a un operador MIN es deficiente en la zona en donde las señales se cruzan. Esta condición ocurre cuando la diferencia de  $V_i$  es pequeña (del orden de milivolts) y por lo tanto,  $T_1$  y  $T_2$  están ambos en conducción.

## 2.2.2.- RESPUESTA EN FRECUENCIA DEL CIRCUITO MIN

### 2.2.2.1. - CURVAS DE RESPUESTA EN FRECUENCIA

Las figuras 2.26 y 2.27 muestran los resultados experimentales obtenidos a partir de las pruebas aplicadas al circuito MIN. Las pruebas se realizaron aplicando una señal senoidal de  $1 V_p$ ,  $2 V_p$ ,  $3 V_p$  y  $4 V_p$  de amplitud a una de las entradas y manteniendo la otra en potencial de 0 V. La polarización del circuito fue con fuente simétrica de  $\pm 5 V$ .

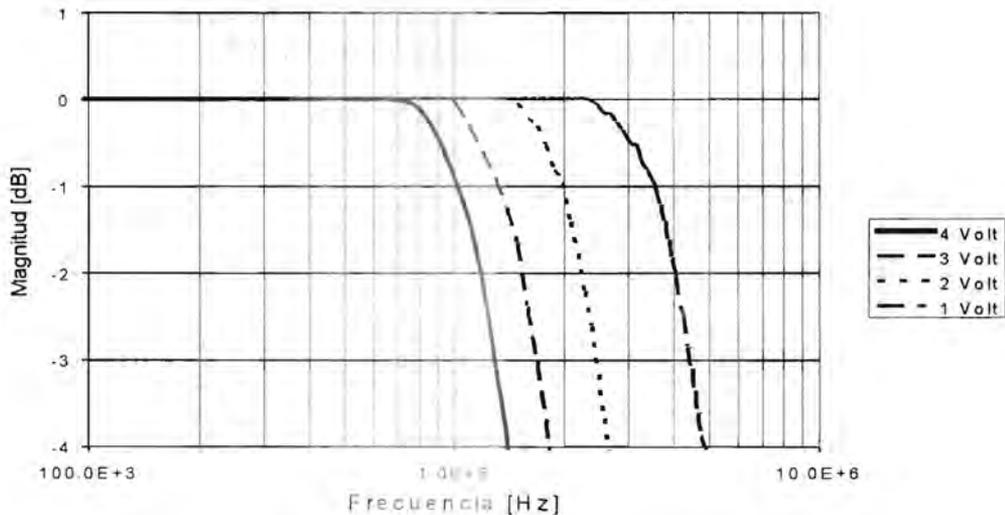


Figura 2.26.- Resultados experimentales de la respuesta en frecuencia, referente al comportamiento de la magnitud del operador MIN.

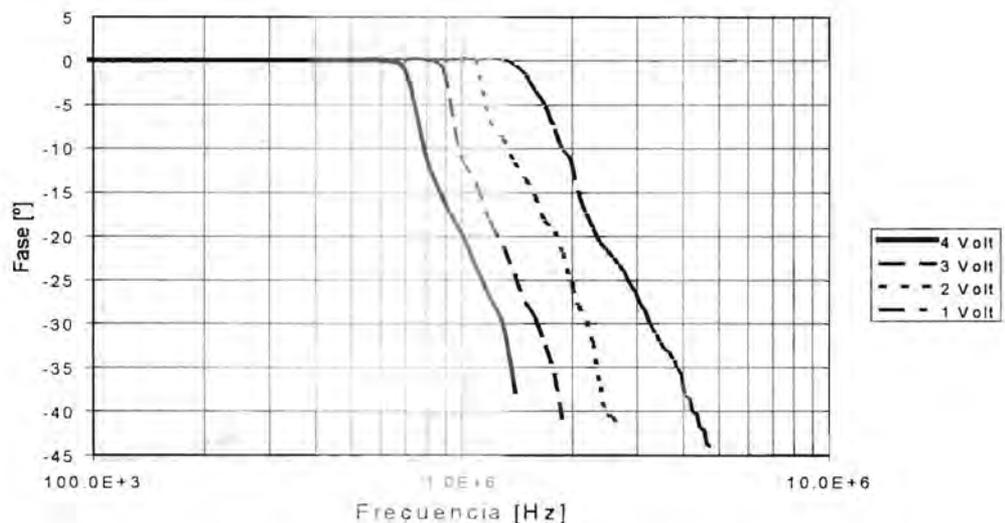


Figura 2.27.- Resultados experimentales de la respuesta en frecuencia, referente al comportamiento de la fase del operador MAX.

### 2.2.2.2.- RESPUESTA A UN ESCALÓN

Esta prueba es similar a la realizada en el operador MAX. El oscilogramas de dicha prueba para un escalón positivo se muestra en la figuras 2.28. En esta prueba se observó que el tiempo de levantamiento es mayor al tiempo de caída; esto se debe a que en la salida, se ocupan transistores PNP\*. El tiempo de asentamiento fue de 1.1 $\mu$ s, el tiempo de levantamiento fue 895 ns, y no se observó sobretiro. La figura 2.29 muestra el comportamiento del circuito cuando la señal de entrada es un escalón negativo de 4 V<sub>p</sub>. El tiempo de asentamiento fue de 625 ns, el tiempo de caída fue 485 ns, y no se observó sobretiro. Considerando el mayor entre los tiempos totales de levantamiento y caída, así como la amplitud del escalón (8 V<sub>pp</sub>), la velocidad de respuesta del circuito (el slew rate) fue de 7.27 V/ $\mu$ s.

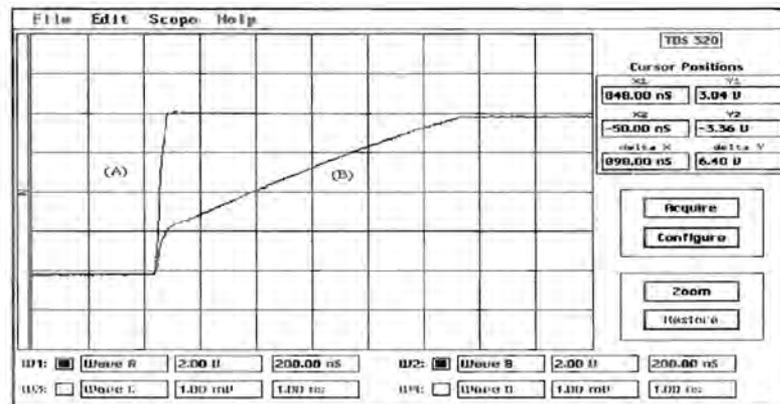


Figura 2.28.- Respuesta del operador MIN a un escalón positivo. La señal "A" de 4 V<sub>p</sub> amplitud es la entrada y la "B" es la salida.

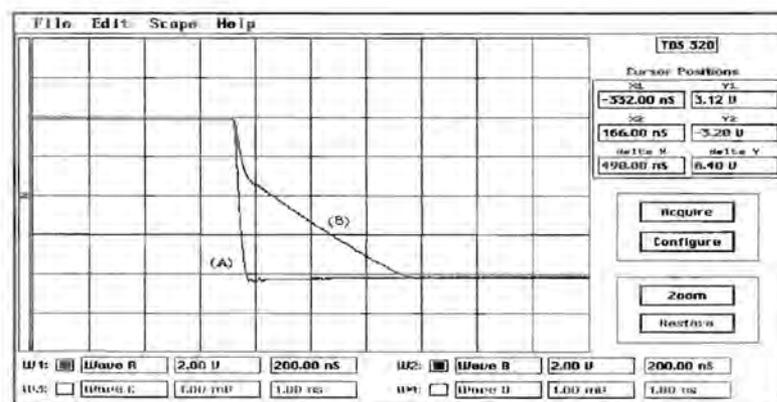


Figura 2.29.- Respuesta a un escalón negativo. Nuevamente la señal "A" es la entrada y la "B" es la salida.

\* Los transistores PNP presentan un efecto capacitivo mayor en la juntura EB; por lo tanto, la constante de tiempo que presenta este dispositivo es mayor durante el apagado.

### 2.2.2.3.- ANCHO DE BANDA A PLENA POTENCIA

El circuito MIN, al igual que el circuito MAX, presentó problemas de distorsión, por lo tanto, también se obtendrá su ancho de banda a plena potencia. Considerando nuevamente la ecuación de dicho parámetro

$$f_M = \frac{SR}{2\pi V}$$

Si el slew rate fue de 7.27 V/ $\mu$ s y el valor  $V$  es de 4 V<sub>p</sub>, entonces la frecuencia  $f_M$  es de 289.264 kHz. En las pruebas experimentales este valor se corroboró con una frecuencia de 300 kHz.

### 2.2.3.- CARACTERIZACIÓN

La tabla 2.1 muestra parámetros calculados y medidos del circuito MIN, también se incluyen los resultados de sensibilidad para el circuito.

PARÁMETRO	TEÓRICO	EXPERIMENTAL
Corriente de consumo $I_{VEE}$ $I_{VEE} = I_{E8} + I_{R6} + I_{C1} + I_{C2} + I_{R7}$	1.6 mA	1.630 mA
Corriente de consumo $I_{VCC}$ $I_{VCC} = I_{E9} + I_{C3} + I_Q + I_{C4}$	1.6 mA	1.620 mA
Corriente de polarización $I_{POL} = \frac{I_{C3} + I_{C4}}{2(\beta + 1)}$	664 nA	1.6 $\mu$ A
Corriente máxima de salida $I_Q + I_L > 0$	200 $\mu$ A	190 $\mu$ A
Voltaje de offset de salida	0 V	2 mV
Voltaje de offset de entrada	0V	3 mV
Intervalo de entrada $V_{CC} - V_{CE3\_sat}$ ó $V_{CC} - V_{CE4\_sat}$ (superior) $-V_{EE} - V_{BE8}$ (inferior)	[-4.3 V, 4.8 V]	[-4.3 V, 4.85 V]
Intervalo de salida $V_{CC} - V_{EC5\_sat} - I_Q R_5$ (superior) $-V_{EE} - V_{EC1\_sat}$ ó $-V_{EE} - V_{EC2\_sat}$ (inferior)	[-4.8 V, 4.76 V]	[-4.35 V, 4.75 V]

Tabla 2.1

Los cálculos y valores medidos se realizaron con base en las ecuaciones desarrolladas y procedimientos similares a los propuestos para el circuito MAX. Los parámetros considerados en el cálculo son los siguientes:  $I_Q = I_{C3} = I_{C4} = I_{R6} = I_{R7} = 200 \mu A$ ,  $I_{C1} + I_{C2} = I_Q$ ,  $V_{CE\_SAT} = V_{EC\_SAT} = 0.2 V$ ,  $V_{BE} = V_{BE} = 0.7 V$ ,  $R_5 = R_6 = R_7 = 200 \Omega$ ,  $R_8 = 8.6 k\Omega$ ,  $I_{E7} = I_{E8} = 1 mA$ ,  $V_{CC} = -V_{EE} = 5 V$  y  $\beta = 300$ .

En la gráfica de la figura 2.30 se muestra la curva experimental del error observado en la respuesta del circuito MIN ante variaciones de la temperatura.

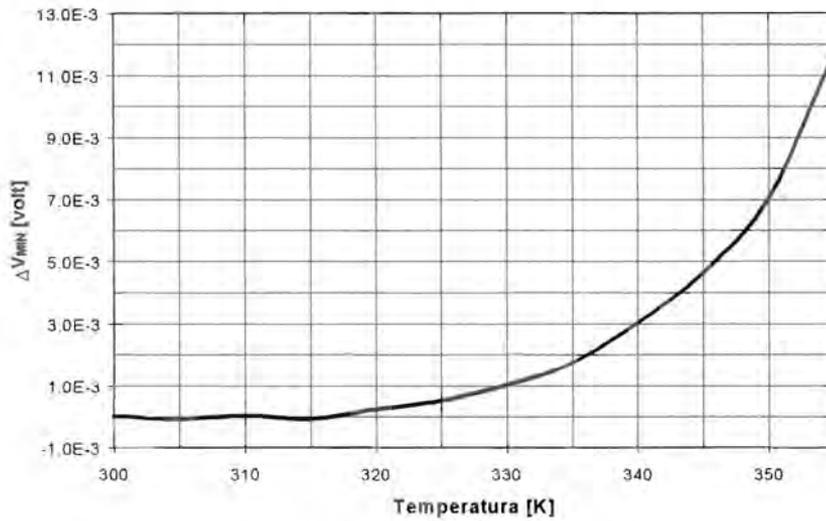


Figura 2.30.- Error observado en la respuesta de del circuito MIN ante variaciones de temperatura.

El comportamiento del error de la respuesta del operador MIN ante perturbaciones en la fuente de alimentación, se presenta en la gráfica de la figura 2.31. La figura 2.32 muestra el rechazo al ruido de la fuente que presentó el circuito MIN.

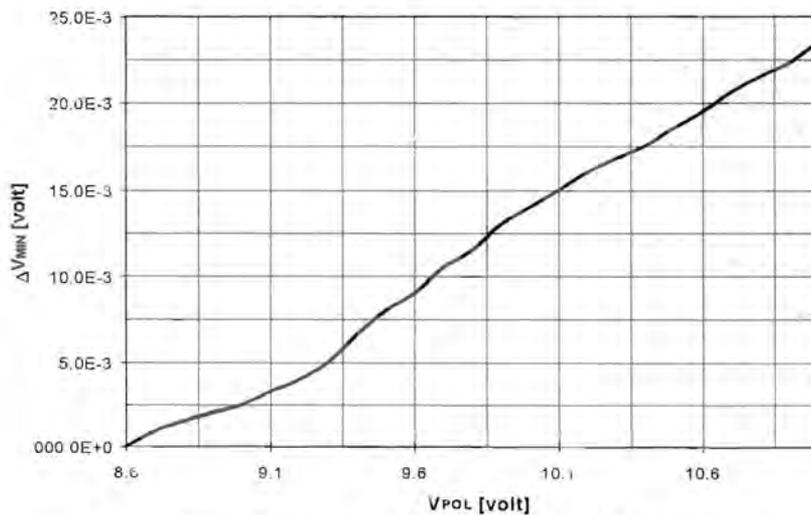


Figura 2.31.- Error observado en la respuesta del circuito MIN ante perturbaciones en la fuente de alimentación.

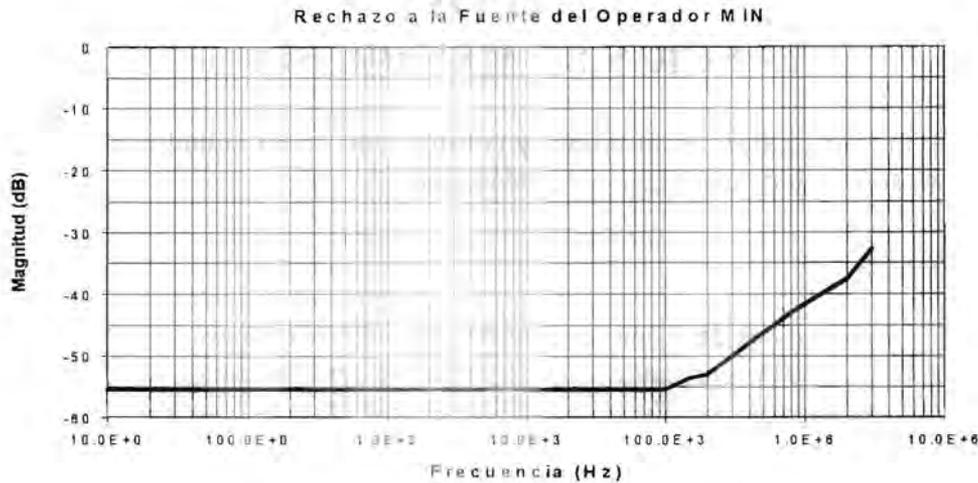


Figura 2.32.- Comportamiento presentado durante la prueba de rechazo al ruido de la fuente.

Los operadores MIN y MAX además de usarse para la generación del proceso de inferencia, también se usan para la construcción de las funciones de membresía, tal como se mostrará en el siguiente capítulo.

### 2.3.- REFERENCIAS

- [1] J. L. Pérez, M. A. Bañuelos, "Electronic Model of Fuzzy Gates", Instrumentation and Development, Vol. 3, 1995, pp. 43-46
- [2] J. Castillo, J. L. Pérez, "Design of Analog Computer for Fuzzy Processes", Shian Ka'an International Conference, September 1995, pp. 86-101.
- [3] S. Soclof, "Design and Applications of Analog Integrated Circuits", Chapter 3: Constant-current Sources, Voltage Source and Voltage References, Prentice Hall, 1991.
- [4] M. Togai and H. Watanabe, "A VLSI Implementation of a Fuzzy Inference Engine: Toward an Expert System on Chip", Information Science, Vol. 38, 1986 pp. 147-163.
- [5] H. Watanabe, W.D. Dettloff, and K.E. Yount, "A VLSI Fuzzy Logic Controller with Reconfigurable, Cascadable Architecture", IEEE J. Solid-State Circuits, Vol. SC-25, No 2, 1990, pp. 376-382.
- [6] Ronald R. Yager and Dimitar P. Filev, "Essentials of Fuzzy Modeling and Control", Chapter 2: Aggregation Operations on Fuzzy Sets, John Wiley & Sons, 1994.
- [7] A. Sedra, K. C. Smith, "Dispositivos Electrónicos y Amplificación de Señales", Capítulo 3: Amplificadores Operacionales, Interamericana, 1987.
- [8] Siemens, "Componentes electrónicos, descripción técnica y características para estudiantes", Capítulo 2, Resistencias, McGraw Hill, 1990.
- [9] Tobey, Graeme, Huelsman, "Operational Amplifiers, Design and Applications". Chapter 2: Input Error Signal and Thermal Drift of a Differential Stage, McGraw Hill, 1971

## CAPÍTULO 3

### FUNCIÓN DE MEMBRESÍA

El presente capítulo se centrará en el diseño y construcción de un circuito que presente un comportamiento similar al de una función de membresía.

#### 3.1.- PROPUESTA

La construcción de funciones de membresía se puede realizar a través de tomar el mínimo sobre dos rampas y un valor constante. Del resultado de esta operación sólo se toman los valores mayores o iguales a cero. En la figura 3.1 se muestra como se genera una función trapezoidal.

I.- Se generan tres rampas y se obtiene el mínimo de ellas

II.- Se toma el máximo valor entre el resultado de los mínimos y cero

III.- Función de membresía

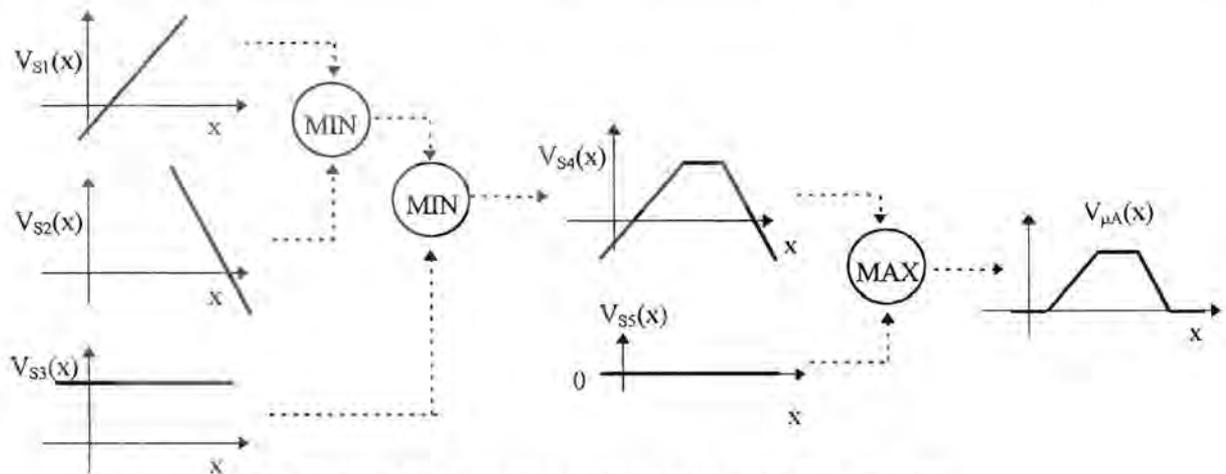


Figura 3.1.- Propuesta para generar una función de membresía.

Con este método es posible obtener diferentes tipos de funciones de membresía; por ejemplo, si las curvas de  $V_{S1}$  y  $V_{S2}$  se recorren una hacia la otra lo suficiente sobre el eje de ordenadas, la forma de la función que se obtiene es triangular; por otro lado, si sólo se recorre la curva  $V_{S2}$  en contra de  $V_{S1}$ , de manera tal que  $V_{S2}$  quede fuera del intervalo de valores posibles para  $x$ , la función que se genera es de tipo  $S$  (una rampa creciente con saturación). En forma similar se puede obtener una función de tipo  $Z$  (una rampa decreciente con saturación) si la señal que se recorre es  $V_{S1}$ .

El esquema propuesto para la construcción involucra la combinación de dos operadores **MIN** con un operador **MAX**; los circuitos para la implantación de estos se analizó en capítulo 2. A continuación se obtendrá la respuesta en estado estacionario de su combinación y posteriormente se propondrá y analizará los circuitos para la generación de las curvas  $V_{S1}$ ,  $V_{S2}$  y  $V_{S3}$ . A partir de estos resultados se obtendrá una ecuación que modelará el comportamiento en estado estacionario de un circuito de función de membresía.

### 3.2.- RESPUESTA EN ESTADO ESTACIONARIO DE LA COMBINACIÓN DE LOS OPERADORES MIN Y MAX DE UNA FUNCIÓN DE MEMBRESÍA

En el capítulo 2 se analizó un circuito MIN de dos entradas. Para la función de membresía resulta obvio que es más conveniente proponer un circuito que en lugar de dos entradas involucre tres. Esto implica una modificación del circuito MIN, que sólo consiste en agregar otra rama de entrada. La siguiente figura muestra el circuito simplificado de un operador MIN de tres entradas.

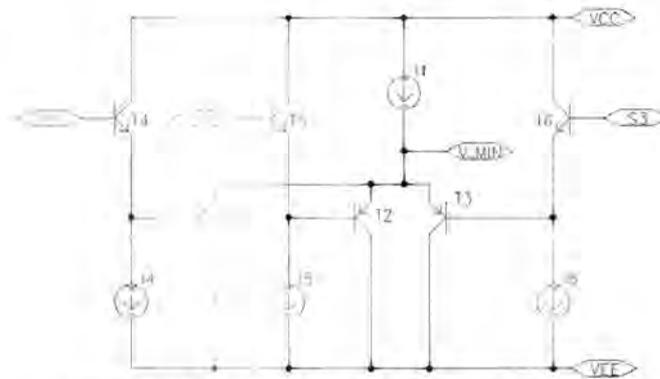


Figura 3.2.- Circuito simplificado de un operador MIN de tres entradas.

Considerando tres potenciales de entrada  $V_{S1}$ ,  $V_{S2}$  y  $V_{S3}$ , y siguiendo el mismo análisis realizado en el capítulo 2, la ecuación que modela a este circuito es:

$$V_{MIN} = V_{S3} - V_T \ln \left( 1 + e^{\frac{V_{S3}-V_{S1}}{V_T}} + e^{\frac{V_{S3}-V_{S2}}{V_T}} \right)$$

La respuesta del operador MIN sirve como una de dos entrada de un circuito MAX, la otra es un potencial fijo de cero volts. La respuesta de la combinación de ambos operadores es la siguiente:

$$V_{COM} = V_T \ln \left( 1 + \frac{I}{e^{\frac{-V_{S1}}{V_T}} + e^{\frac{-V_{S2}}{V_T}} + e^{\frac{-V_{S3}}{V_T}}} \right) \quad (3.1)$$

Una vez que se defina la forma de generar los potenciales  $V_{S1}$ ,  $V_{S2}$  y  $V_{S3}$ , la ecuación (3.1) podrá ser considerada como la respuesta del circuito de función de membresía. Debido a que su estructura interna es simple y presenta una alta velocidad de respuesta, un dispositivo atractivo para generar las curvas  $V_{S1}$  y  $V_{S2}$  es el amplificador operacional de transconductancia OTA (del inglés Operational Transconductance Amplifiers OTA.). La desventaja que presenta éste es su reducido intervalo de entrada, el cual es de  $[-10 \text{ mV}, +10 \text{ mV}]$  dentro de la zona considerada como lineal y aproximadamente de  $[-100 \text{ mV}, +100 \text{ mV}]$  en su zona no lineal. La siguiente sección analizará el comportamiento de un amplificador de transconductancia.

### 3.3.- AMPLIFICADOR OPERACIONAL DE TRANSCONDUCTANCIA

El amplificador de transconductancia es un dispositivo que su comportamiento se considera similar al de una fuente de corriente controlada por voltaje. La figura 3.3 muestra el símbolo de un amplificador de transconductancia. En ésta  $V_1$  y  $V_2$  son las entradas del circuito,  $I_0$  es la corriente de salida y la corriente de polarización del circuito es  $I_{ABC}$ . A través de una resistencia  $R_0$  la salida se puede transformar en un potencial  $V_0$ .

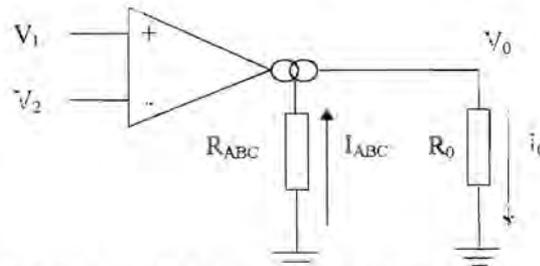


Figura 3.3.- Símbolo usado para representar un Amplificador Operacional de Transconductancia.

El máximo valor de  $I_0$  lo limita la magnitud de la corriente  $I_{ABC}$ . La respuesta del circuito es no lineal. A continuación se explicará el funcionamiento de un amplificador de transconductancia.

Un OTA basa su comportamiento en espejos de corriente. La figura 3.4 muestra un arreglo de transistores que se conoce como espejo de corriente Wilson.

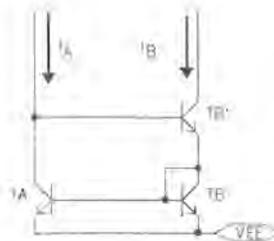


Figura 3.4.- Espejo de corriente Wilson.

El nombre de “espejo” se debe a que la corriente de salida  $I_B$  sigue el mismo comportamiento de la corriente de entrada  $I_A$ . El análisis del circuito se desarrolló en la referencia [1], por lo tanto sólo se muestran los resultados finales. Si los transistores  $T_A$ ,  $T_B$  y  $T_B'$  tienen características similares, la corriente de salida  $I_B$  en función de la corriente de entrada  $I_A$ , queda expresada como:

$$I_B = I_A \left( 1 - \frac{2}{\beta^2 + 2\beta + 2} \right)$$

En esta ecuación se observa que si el factor de  $\beta$  es bastante mayor que 1, la corriente  $I_B$  es prácticamente igual que la corriente  $I_A$ .

La figura 3.5 muestra la configuración interna de un OTA. El arreglo de transistores delimitado por los recuadros corresponden a espejos de corriente. Por lo tanto, considerando el comportamiento de estos dispositivos, se puede concluir que bajo la aproximación dada para  $\beta \gg 1$ , la corriente  $I_{C10}$  es igual a  $I_{C1}$  y la corriente  $I_{C8}$  es igual a  $I_{C2}$ ; de igual forma  $I_{C4} = I_{ABC}$ .

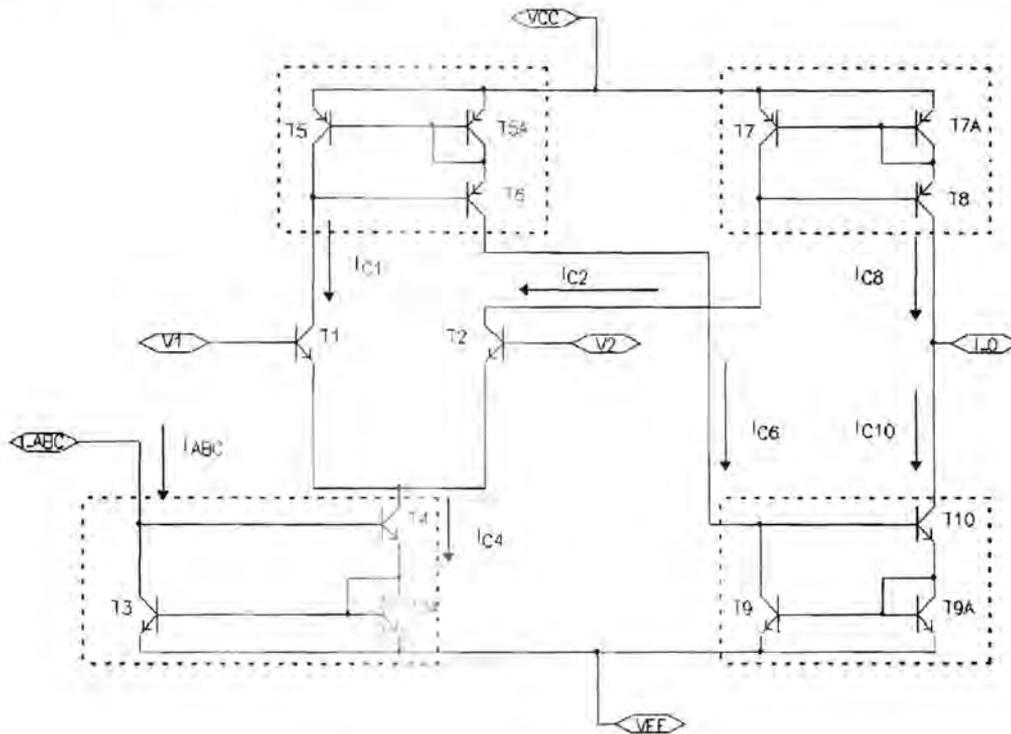


Figura 3.5.- Circuito electrónico de un Amplificador Operacional de Transconductancia.

La corriente de salida del transconductor es igual a la diferencia de  $I_{C8}$  e  $I_{C10}$ ; por lo tanto con base en el comportamiento de los espejos de corriente, la operación global de transconductor\* se reduce a la diferencia de las corrientes de colector de los transistores  $T_1$  y  $T_2$ . La magnitud de las corrientes  $I_{C1}$  e  $I_{C2}$  depende de los potenciales de entrada  $V_1$  y  $V_2$ . A continuación se obtendrá la respuesta en estado estacionario de un circuito transconductor.

### 3.3.1.- RESPUESTA EN ESTADO ESTACIONARIO DE UN OTA

En el capítulo 2 se obtuvo las expresiones para las corrientes  $I_{C1}$  e  $I_{C2}$ ; por comodidad se escribirán nuevamente sustituyendo  $I_O$  por  $I_{ABC}$ :

$$I_{C1} = \frac{I_{ABC}}{1 + e^{\left(\frac{-V_1}{V_T}\right)}}$$

\* Se usará en forma indistinta a lo largo de este capítulo: *amplificador operacional de transconductancia*, *amplificador de transconductancia*, *transconductor* y *OTA*.

$$I_{C2} = \frac{I_{ABC}}{1 + e^{\left(\frac{V_i}{V_T}\right)}}$$

En estas expresiones se conserva la convención de  $V_i = V_1 - V_2$ . Si la corriente  $I_0 = I_{C2} - I_{C1}$ , entonces considerando las ecuaciones anteriores e identidades hiperbólicas,  $I_0$  se puede expresar como:

$$I_0 = I_{ABC} \tanh\left(\frac{V_i}{2V_T}\right).$$

Esta ecuación es la respuesta de estado estacionario de la corriente  $I_0$  de un transconductor y la respuesta en estado estacionario del voltaje de salida  $V_0$  se expresa como:

$$V_0 = R_0 I_{ABC} \tanh\left(\frac{V_i}{2V_T}\right).$$

La figura 3.6 compara la respuesta del modelo de un OTA, contra los resultados experimentales obtenidos de un circuito real.

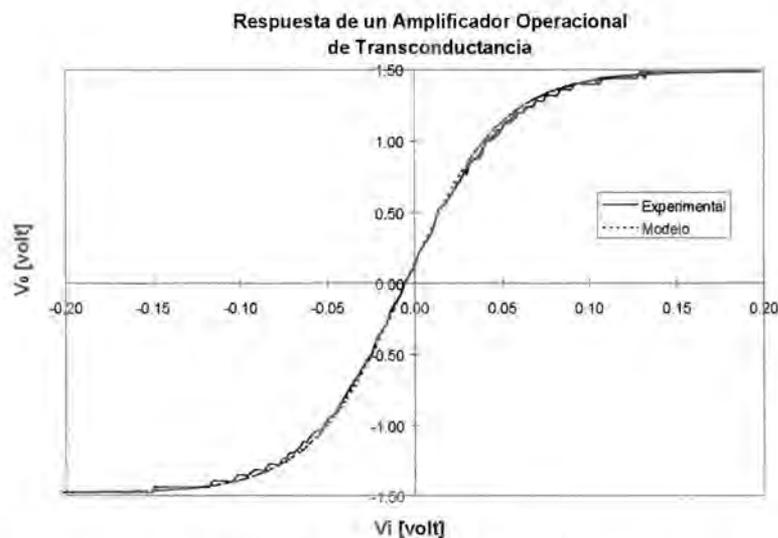


Figura 3.6.- Comparación de la respuesta del modelo y circuito de un Amplificador Operacional de Transconductancia.

Los valores usados para  $I_{ABC}$  y  $R_0$  en la obtención de las gráficas fueron de 1.150 mA y 1.2 k $\Omega$  respectivamente. La entrada  $V_1$  se conectó a un potencial de 0 V. En la entrada  $V_2$  se aplicó una señal senoidal con una amplitud de 200 mV y una frecuencia de 10 kHz.

Como se había mencionado el intervalo de entrada de un transconductor se encuentra limitado a unos cuantos milivolts. Este inconveniente se puede solucionar a través de circuitos de linealización que se estudiarán en la siguiente sección.

### 3.3.2.- MÉTODOS DE LINEALIZACIÓN

**Por resistencias de emisor.** Una técnica para linealizar la respuesta del OTA consiste en agregar dos resistencias en los emisores del circuito de par diferencial como se muestra en la figura 3.7.

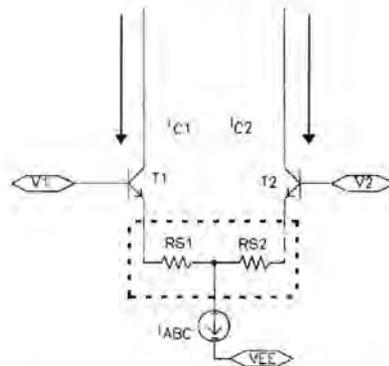


Figura 3.7.- Linealización usando elementos resistivos.

Recordando que si  $\beta$  es mucho mayor que 1, la corriente  $I_C$  es prácticamente igual a  $I_B$ ; por lo tanto  $V_1 - V_{BE1} - I_{C1}R_{S1} + I_{C2}R_{S2} + V_{BE2} - V_2 = 0$ . Asumiendo que  $R_{S1} = R_{S2} = R_S$  y la corriente de salida de un tranconductor se expresa como  $I_0 = I_{C2} - I_{C1}$  (vea la figura 3.5), así como la ecuación de la juntura BE para un transistor expuesta en el capítulo 2, la expresión anterior se reduce a:

$$I_0 = I_{C2} - I_{C1} = \frac{V_2 - V_1}{R_S} + \frac{V_T}{R_S} \ln \left( \frac{I_{C1}}{I_{C2}} \right)$$

Para un valor adecuado de  $R_S$ , el término logarítmico de la expresión se puede considerar como despreciable y por lo tanto la corriente de salida se puede aproximar a:

$$I_0 = \frac{V_2 - V_1}{R_S} \quad (3.2)$$

Esta técnica tiene como característica que la ganancia ya no depende de la corriente de linealización. Esto es una desventaja si se desea diseñar circuitos cuyo comportamiento pueda ser modificado mediante corriente o voltaje y que además sean susceptibles de ser implantados en tecnología VLSI. Este tipo de linealización no se usará en el presente capítulo; sin embargo se considerará para el diseño del circuito defusificador.

**Por fuentes de corriente.** Otra técnica de linealización se obtiene usando fuentes de corriente externas. El circuito para este método se muestra en la figura 3.8

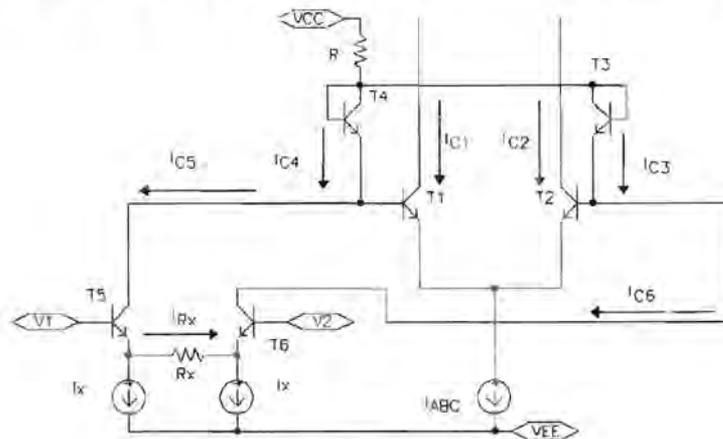


Figura 3.8.- Linealización usando fuentes de corrientes.

En este circuito se puede observar que  $V_{BE1} - V_{BE2} = V_{BE3} - V_{BE4}$ . Considerando nuevamente la ecuación de juntura BE de un transistor, esta igualdad se reduce a:

$$V_T \ln \left( \frac{I_{C1}}{I_{C2}} \right) = V_T \ln \left( \frac{I_{C3}}{I_{C4}} \right)$$

y en consecuencia se tiene que

$$\frac{I_{C1}}{I_{C2}} = \frac{I_{C3}}{I_{C4}}$$

Según Sergio Franco en la referencia [3], esta relación de corrientes también se puede expresar como:

$$\frac{I_{C1} - I_{C2}}{I_{C1} + I_{C2}} = \frac{I_{C3} - I_{C4}}{I_{C3} + I_{C4}} \quad (3.3)$$

Despreciando las corrientes de base, la corriente  $I_{C5}$  será igual a la corriente  $I_{C4}$ , de manera semejante  $I_{C6} = I_{C3}$ ; además la corriente  $I_{C4}$  es igual a  $I_X + I_{RX}$  y la corriente  $I_{C3} = I_X - I_{RX}$ ; por lo tanto  $I_{C3} - I_{C4}$  es igual a  $-2I_{RX}$  e  $I_{C3} + I_{C4} = 2I_X$ . Si  $V_1 - V_{BE5} - I_{RX}R_X + V_{BE6} - V_2 = 0$ , entonces considerando la relación que mantiene  $I_{RX}$  con  $I_{C4} - I_{C3}$ , se tiene:

$$I_{C3} - I_{C4} = -\frac{2(V_1 - V_2)}{R_X} - \frac{2V_T}{R_X} \ln \left( \frac{I_{C3}}{I_{C4}} \right),$$

donde para un valor adecuado de  $R_X$ , una aproximación de  $I_{C3} - I_{C4}$  será

$$I_{C3} - I_{C4} = -\frac{2(V_1 - V_2)}{R_X}$$

Considerando que  $I_{C1} + I_{C2}$  es igual a  $I_{ABC}$ , e  $I_0$  es igual a  $I_{C2} - I_{C1}$ , la corriente de salida de un transconductor se puede expresar como:

$$I_0 = \frac{(V_1 - V_2)}{R_X I_X} I_{ABC}$$

Con esta técnica de linealización se tiene control sobre la ganancia a través de las corrientes  $I_{ABC}$  e  $I_X$ , así como un control mediante un elemento resistivo. La ecuación para el voltaje de salida  $V_0$  se obtiene al multiplicar  $I_0$  por  $R_0$ , es decir:

$$V_0 = \frac{R_0 I_{ABC}}{R_X I_X} (V_1 - V_2) \quad (3.4)$$

Ésta es una aproximación de la respuesta en estado estacionario para un circuito transconductor linealizado. En la figura 3.9 se grafica la respuesta del modelo contra los datos experimentales obtenidos del circuito. Los parámetros tanto para el modelo como para el circuito fueron los siguientes:  $I_{ABC} = 2 \text{ mA}$ ,  $I_X = 2 \text{ mA}$ ,  $R_0 = 2.2 \text{ k}\Omega$  y  $R_X = 2.2 \text{ k}\Omega$  respectivamente. La entrada  $V_2$  se conectó a un potencial de 0 V y en la entrada  $V_1$  se aplicó una señal senoidal con una amplitud de 5 V y una frecuencia de 10 kHz.

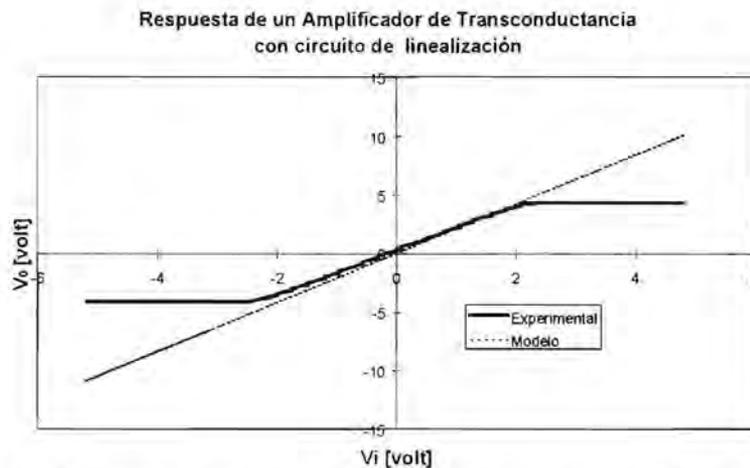


Figura 3.9.- Comparación de las respuestas teórica y experimental de un Amplificador Operacional de Transconductancia con circuito de linealización.

La diferencia de pendientes de las gráficas se debe a la omisión del factor  $2V_T \ln(I_{C3}/I_{C4})/R_X$  en obtención de la ecuación (3.4). También se observa que la curva experimental se satura aproximadamente en  $\pm 4 \text{ V}$ ; esto se debe a que la máxima corriente salida que puede proporcionar el OTA es igual a la corriente  $I_{ABC}$ , por lo tanto el potencial máximo del transconductor es aproximadamente igual a  $I_0 R_0 = I_{ABC} R_0$ .

Para la implantación de la función de membresía se optó por emplear este método de linealización, usando a la corriente  $I_X$  como el parámetro que modifica la ganancia del

transconductor. Más información sobre amplificadores de transconductancia, sus aplicaciones y métodos de linealización se puede encontrar en las referencias [2], [3] y [4].

### 3.4.- CIRCUITO FINAL DE UNA FUNCIÓN DE MEMBRESÍA

El diagrama esquemático de la función de membresía se muestra en la figura 3.10. En ésta se observa el uso de fuentes de corrientes. El diseño de fuentes de corriente se desarrolló previamente en el capítulo 2.

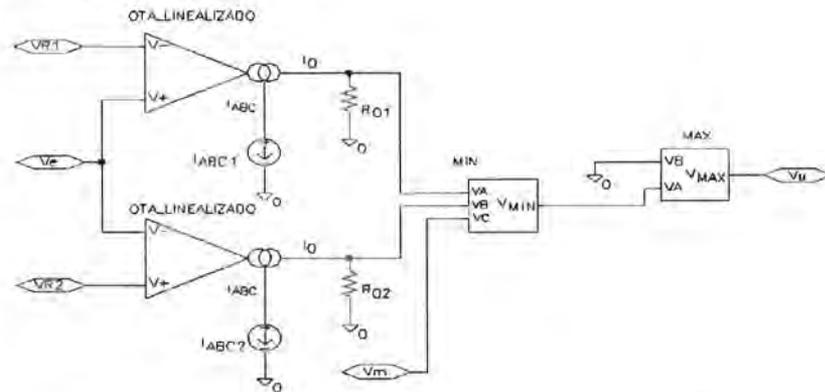


Figura 3.10 Diagrama esquemático de una función de membresía.

En la figura 3.11 se presenta el diagrama electrónico de una función de membresía. El potencial  $V_e$  es la entrada del circuito,  $V_{R1}$  y  $V_{R2}$  definen el intervalo de valores de  $V_e$  para los que el grado de pertenencia es diferente de cero.  $V_m$  es un potencial constante que define el valor de salida  $V_\mu$  del circuito.

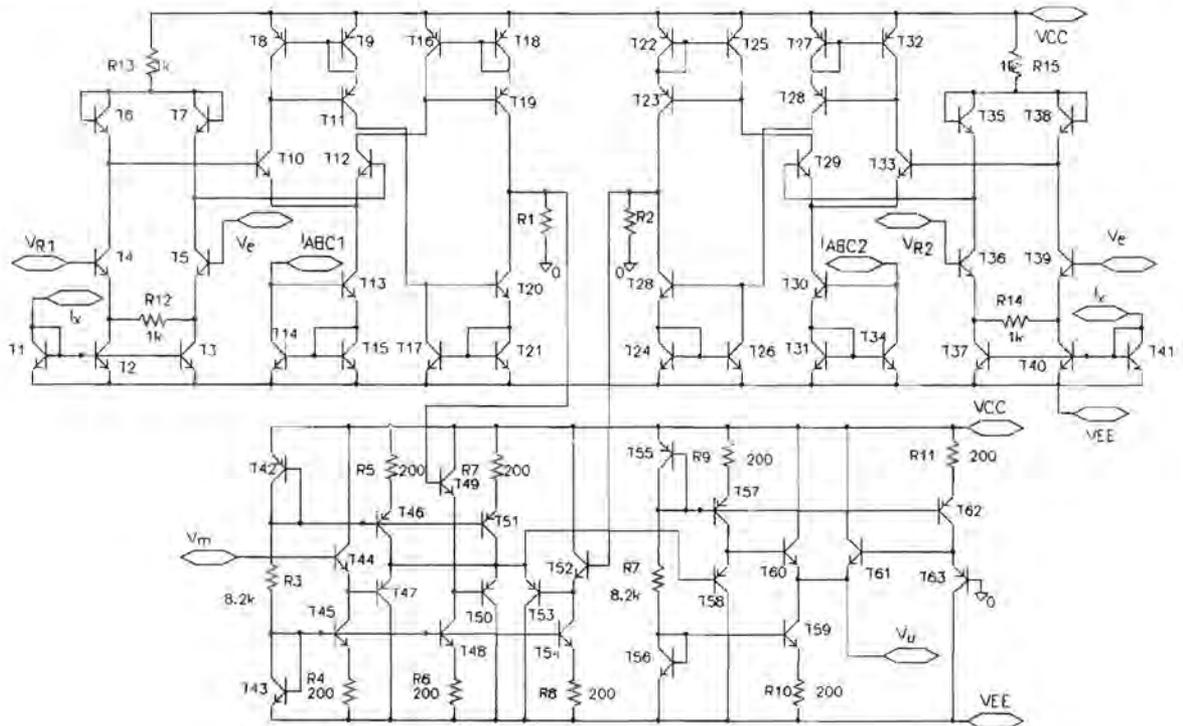


Figura 3.11 Diagrama electrónico de una función de membresía.

### 3.5.- RESPUESTA EN ESTADO ESTACIONARIO DE LA FUNCIÓN DE MEMBRESÍA

La respuesta en estado estacionario del circuito de la figura 3.11 se obtiene de la ecuación (3.1) y la ecuación (3.4). La primera corresponde al comportamiento de la combinación de los circuitos MIN y MAX, y la segunda es la respuesta en estado estacionario de un amplificador de transconductancia linealizado. Si el potencial  $V_{S3}$  lo proporciona una fuente de voltaje constante, y las curvas  $V_{S1}$  y  $V_{S2}$  son generadas por OTA's, entonces la siguiente ecuación corresponde al modelo del circuito de función de membresía.

$$V_{\mu} = V_T \ln \left( I + \frac{I}{e^{\frac{I_{ABC}R_0}{I_X R_X V_T} (V_e - V_{R1})} + e^{\frac{I_{ABC}R_0}{I_X R_X V_T} (V_{R2} - V_e)} + e^{\frac{-V_m}{V_T}}} \right) \quad (3.5)$$

Esta ecuación se grafica en la figura 3.12. La entrada  $V_e$  toma los valores de una senoide con amplitud de 5 V y frecuencia de 1 kHz, el voltaje de  $V_{R1}$  es de -3 V,  $V_{R2}$  se encuentra en 3 V, el potencial de  $V_m$  es de 2.5 V, la corriente  $I_{ABC}$  es de 2 mA, las resistencias  $R_{X1}$  y  $R_{X2}$  tienen un valor de 3.3 k $\Omega$ , la corriente  $I_X$  es de 1.55 mA y el valor de la resistencia  $R_0$  es de 2.2 k $\Omega$ . La figura 3.13 muestra el oscilograma de la respuesta del circuito diseñado. Los parámetros con los que se obtuvo la gráfica son similares a los usados para el modelo.

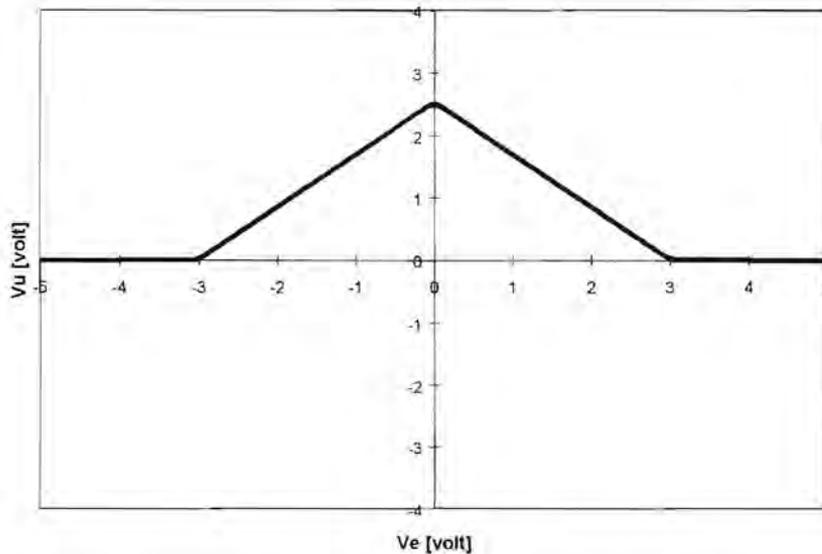


Figura 3.12.- Respuesta del modelo de función de membresía.

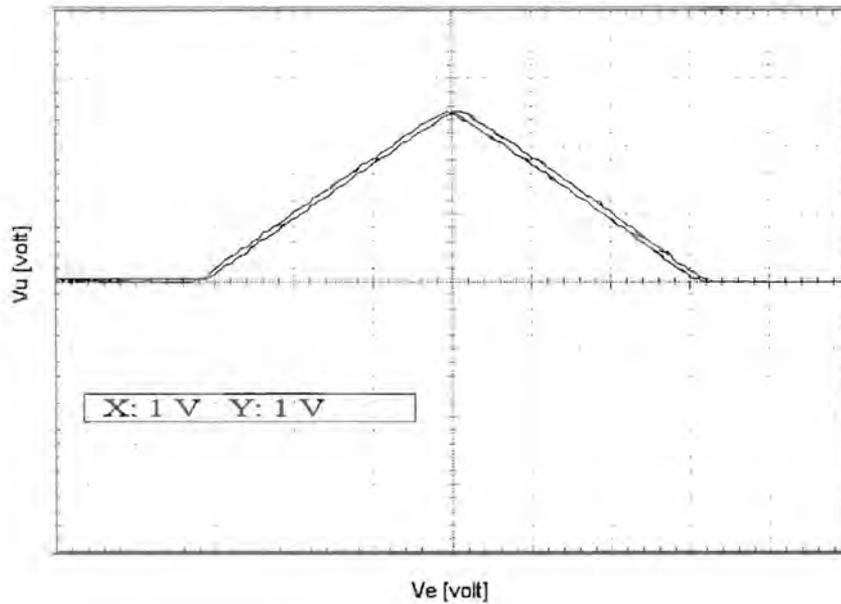


Figura 3.13.- Respuesta del circuito de función de membresía.

Como se observa en las figuras 3.12 y 3.13 las respuestas presentan gran similitud. La distorsión mostrada por la curva experimental se debe al error intrínseco del osciloscopio. Con el mismo circuito se pueden generar funciones trapezoidales, funciones S y funciones Z. Las siguientes figuras se muestran los oscilogramas obtenidos para cada una de éstas, variando sólo los valores de los voltajes de referencia  $V_{R1}$  y  $V_{R2}$ .

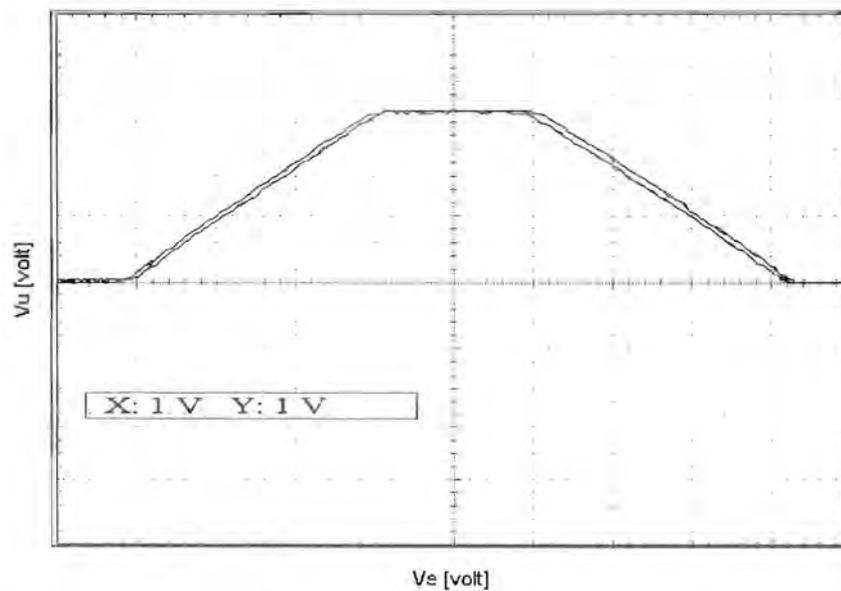


Figura 3.14. - Respuesta del circuito para generar una función trapezoidal. Las referencias  $V_{R1}$  se varió a  $-4 V$  y la referencia  $V_{R2}$  a  $4 V$ .

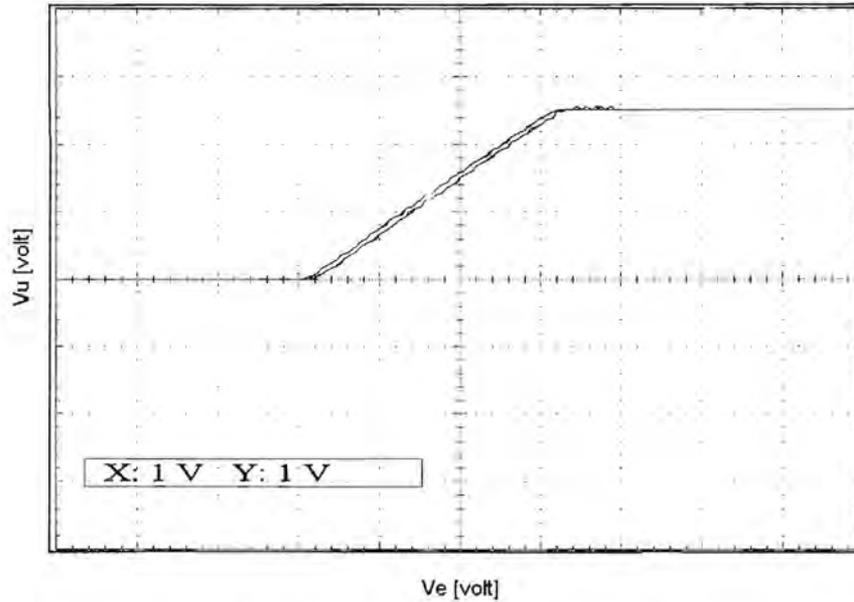


Figura 3.15. - Respuesta del circuito para generar una función S  
Las referencias  $V_{R1}$  se varió a  $-2 V$  y la referencia  $V_{R2}$  a  $8 V$ .

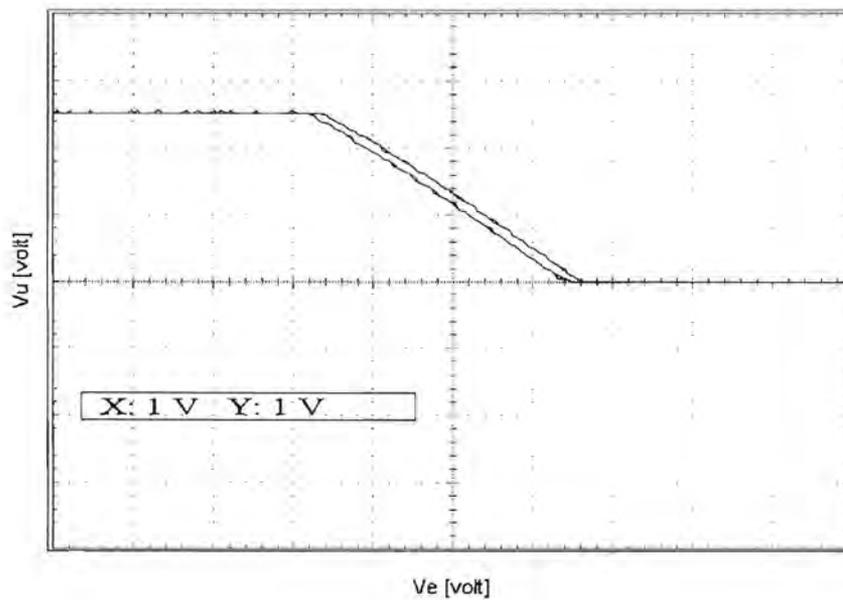


Figura 3.16. - Respuesta del circuito para generar una función Z  
Las referencias  $V_{R1}$  se varió a  $-8 V$  y la referencia  $V_{R2}$  a  $1.5 V$ .

En las gráficas anteriores se observa que existe un efecto de histéresis en el comportamiento de la respuesta. Esto es común en cualquier circuito electrónico y se debe a que existe un desfaseamiento entre la entrada y la salida.

En las figuras 3.17 y 3.19 se muestran los oscilogramas X-Y de la respuesta del circuito para dos diferentes frecuencias de la señal de entrada. Se incluyen además la respuesta en el tiempo en las figuras 3.18 y 3.20 a fin de comparar el efecto del desfaseamiento.

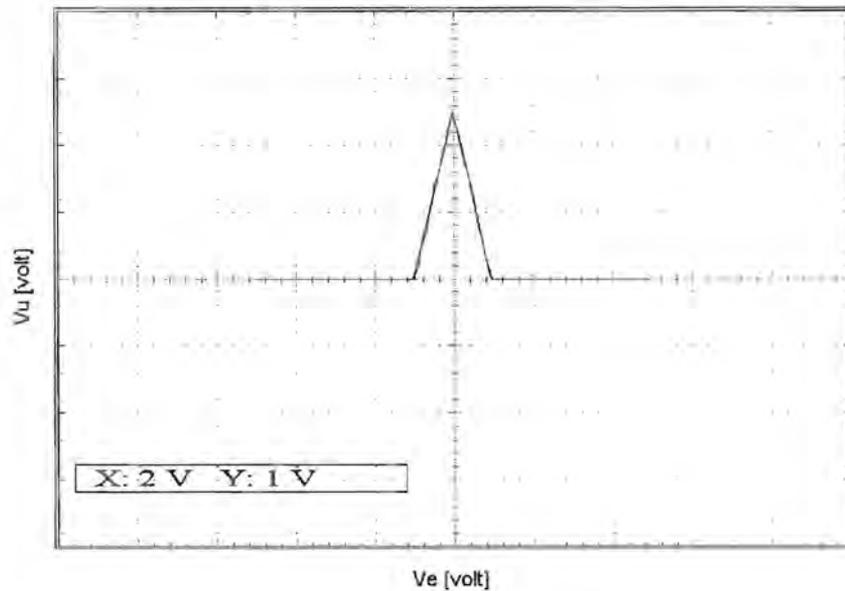


Figura 3.17.- Relación Entrada-Salida. Respuesta del circuito a 100 Hz.

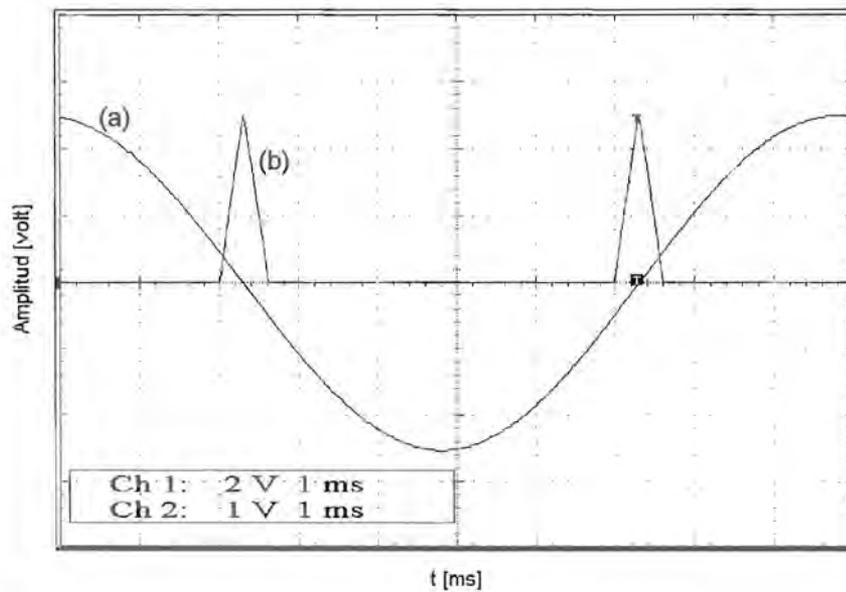


Figura 3.18.- Oscilogramas de la entrada y salida del circuito de función de membresía; (a) señal de entrada con una frecuencia de 100 Hz, (b) respuesta del circuito.

En la figura 3.19 se observa que la salida  $V_u$  empieza a mostrar distorsión; esto se aprecia alrededor del punto máximo de ésta. El retardo observado a 200 kHz es de  $3.2^\circ$  o de 90 ns.

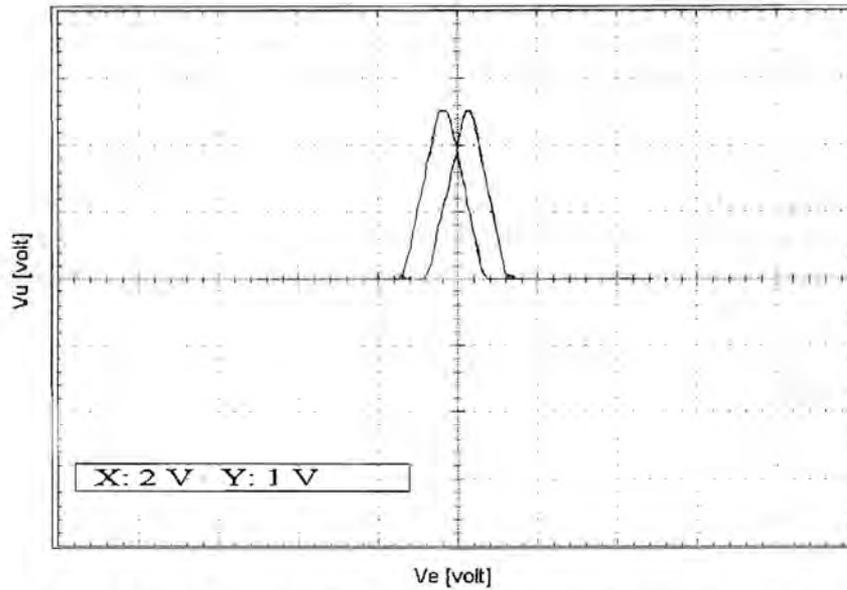


Figura 3.19.- Relación Entrada-Salida. Respuesta del circuito a 200 kHz.

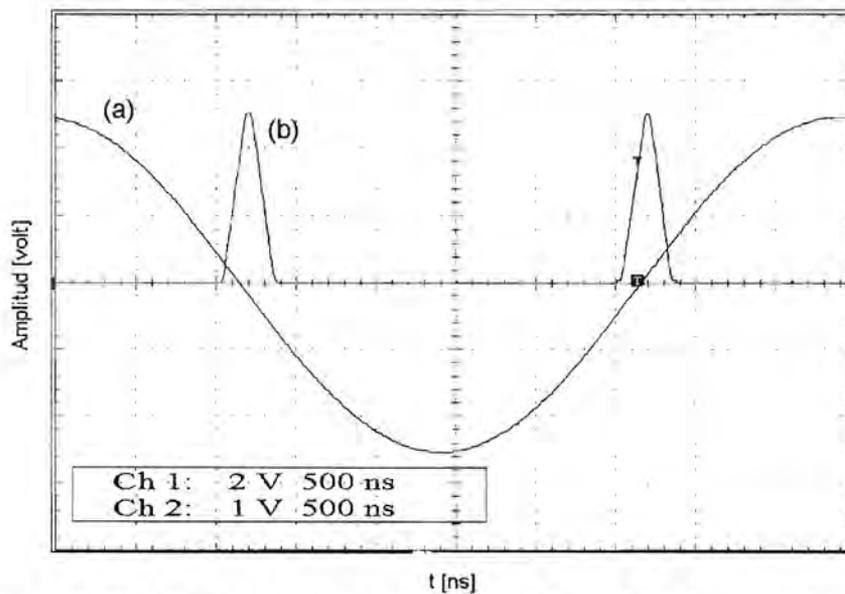


Figura 3.20.- Oscilogramas de la entrada y salida del circuito de función de membresía; (a) señal de entrada con una frecuencia de 200 kHz, (b) respuesta del circuito.

### 3.6.- ANÁLISIS DE SENSIBILIDAD

Este análisis se centrará principalmente en dos factores: variaciones en la temperatura y fluctuaciones en la fuente de alimentación. El análisis se realizará considerando que los potenciales  $V_{R1}$ ,  $V_{R2}$  y  $V_m$  no presentan alteración ante la modificación de los parámetros mencionados. Para el análisis se considerará nuevamente la ecuación de sensibilidad dada en el capítulo 2:

$$S_v^U = \left( \frac{dU}{dv} \right) \quad (3.6).$$

En este caso  $U$  corresponderá a la respuesta  $V_\mu$  de la función de membresía y  $v$  será el parámetro de temperatura en un caso y voltaje de alimentación en otro.

### 3.6.1.- SENSIBILIDAD DE $V_\mu$

**Sensibilidad debida a la temperatura.** En la ecuación (3.5) se dio la respuesta en estado estacionario de una función de membresía, ésta surge de la combinación de las ecuaciones (3.1) y (3.4), la primera corresponde al comportamiento de la combinación de los operadores MIN y MAX, y la segunda es la respuesta linealizada de un circuito transconductor. Por lo tanto, debido a que éstas dependen directa o indirectamente de la temperatura se obtiene la siguiente expresión:

$$S_T^{V_\mu} = \frac{\partial V_\mu}{\partial V_T} \frac{\partial V_T}{\partial T} + \frac{\partial V_\mu}{\partial V_{S1}} \frac{\partial V_{S1}}{\partial T} + \frac{\partial V_\mu}{\partial V_{S2}} \frac{\partial V_{S2}}{\partial T} + \frac{\partial V_\mu}{\partial V_{S3}} \frac{\partial V_{S3}}{\partial T} \quad (3.7)$$

Si consideramos que en la ecuación (3.1)  $e^{-\frac{V_{S1}}{V_T}} + e^{-\frac{V_{S2}}{V_T}} + e^{-\frac{V_{S3}}{V_T}}$  es igual a  $v$  entonces la variación de  $V_\mu$  con respecto a  $V_{S1}$ ,  $V_{S2}$ ,  $V_{S3}$ , así como para  $V_T$ , se puede expresar como:

$$\frac{\partial V_\mu}{\partial V_{S1}} = \left( \frac{I}{\gamma^2 + \gamma} \right) e^{-\frac{V_{S1}}{V_T}} \quad (3.8)$$

$$\frac{\partial V_\mu}{\partial V_{S2}} = \left( \frac{I}{\gamma^2 + \gamma} \right) e^{-\frac{V_{S2}}{V_T}} \quad (3.9)$$

$$\frac{\partial V_\mu}{\partial V_{S3}} = \left( \frac{I}{\gamma^2 + \gamma} \right) e^{-\frac{V_{S3}}{V_T}} \quad (3.10)$$

$$\frac{\partial V_\mu}{\partial V_T} = \ln \left( \frac{\gamma + I}{\gamma} \right) + \frac{V_{S1} e^{-\frac{V_{S1}}{V_T}} + V_{S2} e^{-\frac{V_{S2}}{V_T}} + V_{S3} e^{-\frac{V_{S3}}{V_T}}}{V_T (\gamma^2 + \gamma)} \quad (3.11)$$

Las expresiones de las derivadas parciales de  $V_{S1}$ ,  $V_{S2}$ ,  $V_{S3}$  y  $V_T$  con respecto a la temperatura se dan a continuación:

$$\frac{\partial V_{S1}}{\partial T} = V_{S1} \left( \frac{I}{R_{O1}} \frac{\partial R_{O1}}{\partial T} - \frac{I}{R_{X1}} \frac{\partial R_{X1}}{\partial T} + \frac{I}{I_{ABC1}} \frac{\partial I_{ABC1}}{\partial T} - \frac{I}{I_{X1}} \frac{\partial I_{X1}}{\partial T} \right) \quad (3.12)$$

$$\frac{\partial V_{S2}}{\partial T} = V_{S2} \left( \frac{I}{R_{O2}} \frac{\partial R_{O2}}{\partial T} - \frac{I}{R_{X2}} \frac{\partial R_{X2}}{\partial T} + \frac{I}{I_{ABC2}} \frac{\partial I_{ABC2}}{\partial T} - \frac{I}{I_{X2}} \frac{\partial I_{X2}}{\partial T} \right) \quad (3.13)$$

$$\frac{\partial V_{S3}}{\partial T} = 0 \quad (3.14),$$

$$\frac{\partial V_T}{\partial T} = \frac{1}{11600} \quad (3.15).$$

En el circuito propuesto se optó por usar fuentes similares a las empleadas por los circuitos MIN y MAX del capítulo 2. Si las fuentes de corrientes se diseñan con el mismo coeficiente térmico y las resistencias  $R_X$ 's y  $R_0$ 's son de características similares, la sensibilidad de la función de membresía se reduce al producto de las ecuaciones (3.11) y (3.15). A partir de este resultado se obtuvo un gráfica de la sensibilidad de  $V_\mu$  con respecto a la temperatura. Ésta se realizó considerando los siguientes parámetros:  $I_X = 2 \text{ mA}$ ,  $I_{ABC} = 2 \text{ mA}$ ,  $R_{X1} = R_{X2} = 2.2 \text{ k}\Omega$ ,  $R_{01} = R_{02} = 2.2 \text{ k}\Omega$ ,  $V_{R1} = -2 \text{ V}$ ,  $V_{R2} = 2 \text{ V}$ ,  $V_{CC} = 5 \text{ V}$  y  $V_{EE} = -5 \text{ V}$   $V_e = 2.5 \text{ V}$ . El intervalo de variación de la temperatura fue [300 K, 350 K]. La gráfica se muestra en la figura 3.21.

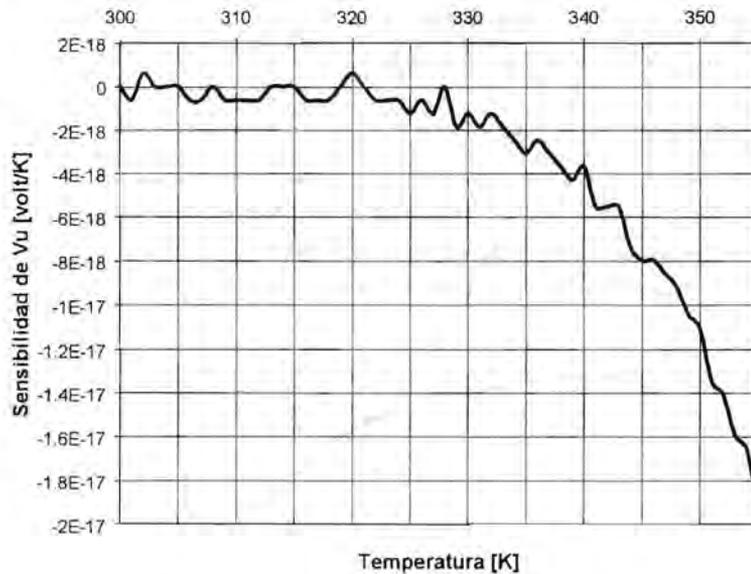


Figura 3.21. Curva de sensibilidad con respecto a la temperatura de la respuesta del circuito.

**Sensibilidad debida a fluctuaciones en fuente de alimentación.** Siguiendo un proceso similar al realizado en el análisis anterior, se obtiene la siguiente expresión para la sensibilidad debida a la fuente de alimentación.

$$S_{V_{POL}}^{V_\mu} = \frac{\partial V_\mu}{\partial V_T} \frac{\partial V_T}{\partial V_{POL}} + \frac{\partial V_\mu}{\partial V_{S1}} \frac{\partial V_{S1}}{\partial V_{POL}} + \frac{\partial V_\mu}{\partial V_{S2}} \frac{\partial V_{S2}}{\partial V_{POL}} + \frac{\partial V_\mu}{\partial V_{S3}} \frac{\partial V_{S3}}{\partial V_{POL}} \quad (3.16),$$

donde  $V_{POL} = V_{CC} - V_{EE} - 2V_{BE}$ . La derivadas parciales de  $V_\mu$  con respecto a  $V_{S1}$ ,  $V_{S2}$ ,  $V_{S3}$  y  $V_T$  se obtuvieron en las ecuaciones (3.10) a (3.13). La variación de  $V_{S1}$ ,  $V_{S2}$ ,  $V_{S3}$  y  $V_T$  con respecto a  $V_{POL}$  se dan continuación:

$$\frac{\partial V_{S1}}{\partial V_{POL}} = V_{S1} \left( \frac{I}{I_{ABC1}} \frac{\partial I_{ABC1}}{\partial V_{POL}} - \frac{I}{I_{X1}} \frac{\partial I_{X1}}{\partial V_{POL}} \right) \quad (3.17),$$

$$\frac{\partial V_{S2}}{\partial V_{POL}} = V_{S2} \left( \frac{I}{I_{ABC2}} \frac{\partial I_{ABC2}}{\partial V_{POL}} - \frac{I}{I_{X2}} \frac{\partial I_{X2}}{\partial V_{POL}} \right) \quad (3.18),$$

$$\frac{\partial V_{S3}}{\partial V_{POL}} = 0 \quad (3.19),$$

$$\frac{\partial V_T}{\partial V_{POL}} = 0 \quad (3.20).$$

En éstas se observa que la sensibilidad de  $V\mu$  depende principalmente de sus fuentes de corriente; si éstas se diseñan para generar corrientes similares, la sensibilidad de la función de membresía debida al voltaje de polarización es cero. Este resultado así como el obtenido para la temperatura, se corroborará en la siguiente sección.

### 3.6.2.- PRUEBA EXPERIMENTAL

**Temperatura.** Se calibró el circuito para que los parámetros usados en el análisis de sensibilidad fueran los mismos del experimento. El intervalo de variación fue de [300 K, 355 K]; la temperatura se varió dentro de éste con incrementos de 5 K.

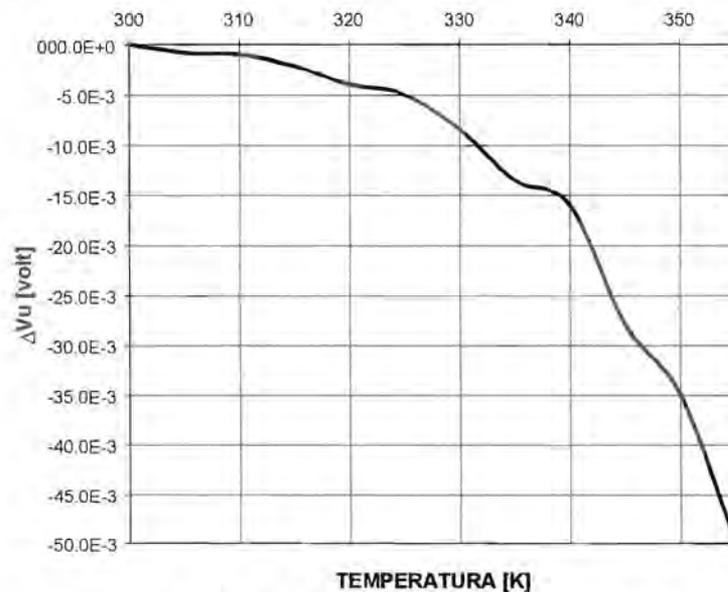


Figura 3.22.- Error observado en la respuesta del circuito ante variaciones de temperatura.

En la gráfica de la figura 3.22 se muestra la curva experimental del error observado en la respuesta de la función de membresía ante variaciones de temperatura. El máximo error fue aproximadamente de 55 mV a una temperatura de 355 K.

**Voltaje de alimentación.** Se calibró el circuito con los mismos parámetros usados en el experimento anterior, considerando una temperatura de 25 °C. Esta prueba consistió en variar el valor de la fuente  $V_{CC}^*$  con incrementos de 100 mV dentro de un intervalo de [5 V, 7.5 V]. La gráfica obtenida de esta prueba se muestra en la figura 3.23. El máximo error observado fue de 40 mV, para un valor de 7.5 V en  $V_{CC}$ .

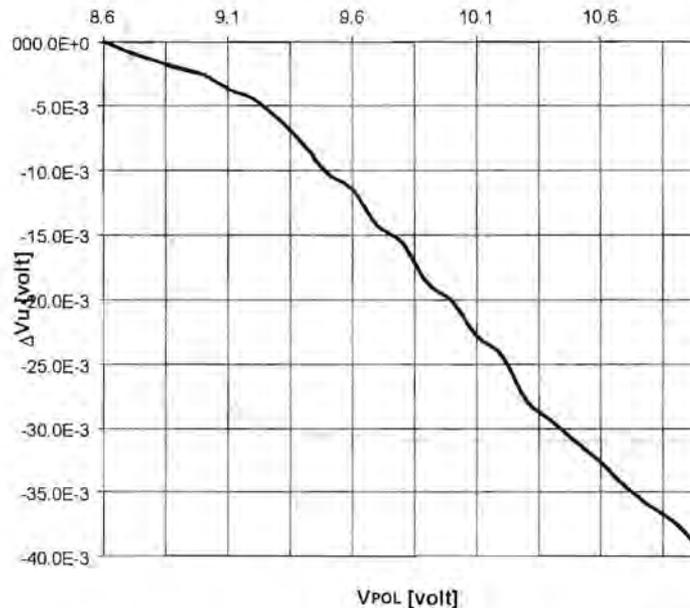


Figura 3.23.- Error observado en la respuesta del circuito ante perturbaciones en la fuente de alimentación.

### 3.7.- RESPUESTA EN FRECUENCIA

Debido a que la respuesta del circuito no es lineal, se optó por un método experimental en lugar de uno analítico. Además el criterio de -3 dB para conocer la frecuencia de corte de un sistema no es recomendable, debido a que la forma de la respuesta no es senoidal. Por la misma razón tampoco se calculó el ancho de banda a plena potencia.

En lugar de obtener gráficas de frecuencia contra ganancia, se graficará la frecuencia contra el máximo porcentaje de error que se observó en la respuesta. Este error se tomará del máximo error absoluto dividido entre el correspondiente valor ideal de la respuesta. La señal de comparación se tomará de la respuesta del circuito a una señal de 100 Hz. La prueba se aplicará a tres funciones de membresía con pendientes<sup>†</sup> de 45°, 60° y 80° respectivamente. En las figuras 3.24 y 3.25 se muestran los resultados obtenidos por el experimento.

En la gráfica de la figura 3.24 se observa que ancho de banda del circuito decrece conforme se incrementan sus pendientes; por ejemplo si nuestra aplicación requiere de funciones con pendientes de 80°, el máximo error que presenta la respuesta a 200 kHz es aproximadamente

\* Se debe recordar que el voltaje de polarización se definió como  $V_{CC} - V_{EB} - 2V_{BE}$ .

† El valor de las pendientes se asocia con la ganancia de los transconductores; por ejemplo una pendiente de 45° equivale a una ganancia unitaria.

del 15 %, en tanto que para pendientes de 45° el error observado a la misma frecuencia es del 2 %. Por otro lado, en la figura 3.25 se observa que el desfaseamiento se acentúa con el incremento de las pendientes.

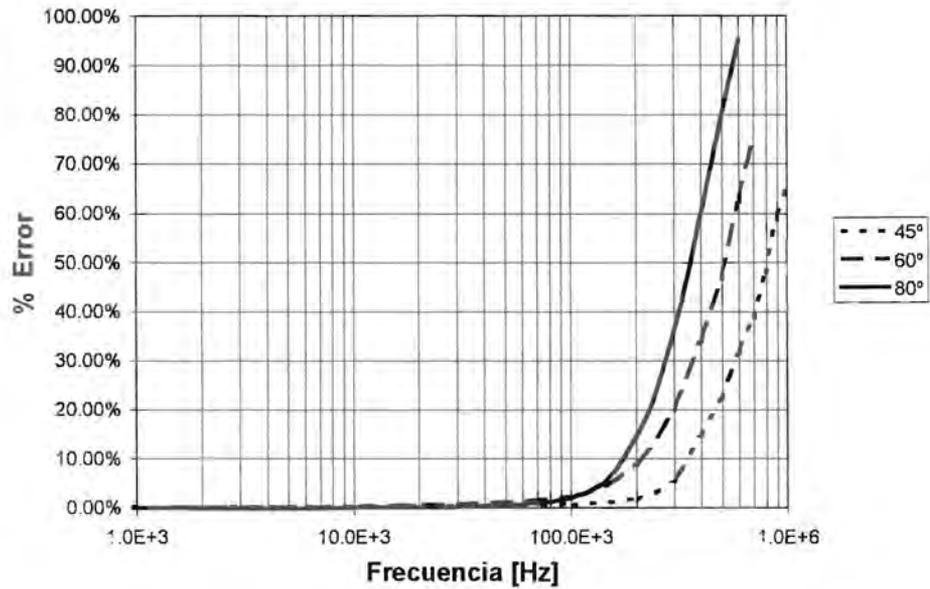


Figura 3.24.- Respuesta en frecuencia del máximo error observado en el circuito de función de membresía.

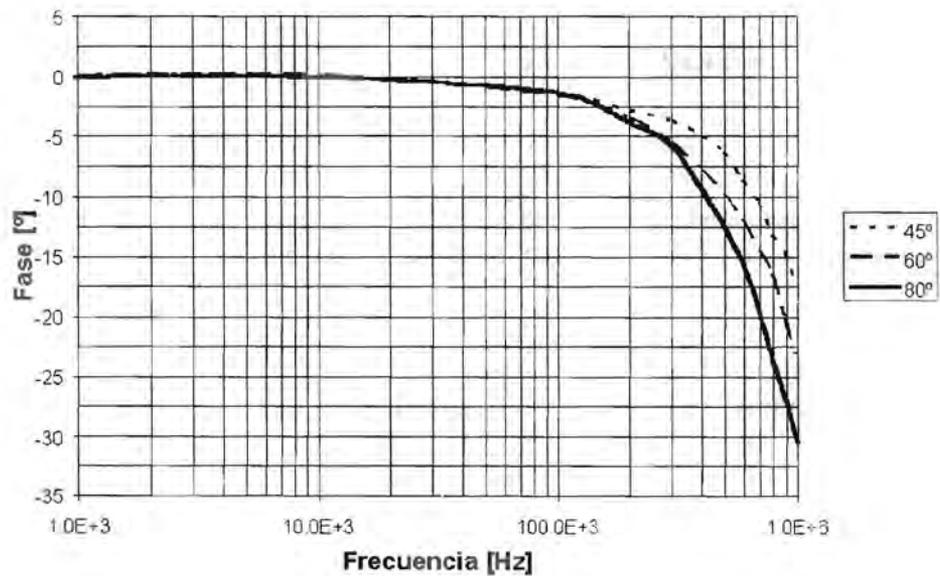


Figura 3.25.- Respuesta en frecuencia del desfaseamiento del circuito de función de membresía.

### 3.8.- CARACTERIZACIÓN

**Corriente de consumo.** La corriente de consumo es la aportación de corriente de cada fuente de alimentación que interviene en el circuito, cuando sus entradas se encuentran a un potencial de cero volts. La corriente que consumen los circuitos MIN y MAX se obtuvo en el capítulo 2. Estas corrientes son del orden de 1.6 mA tanto para  $V_{CC}$  como para  $V_{EE}$ . Por lo tanto la corriente que demandan dos circuitos MIN y un MAX a cada fuente es de 4.8 mA.

Por otro lado la corriente que demanda un transconductor a  $V_{CC}$  se calcula como:  $I_{VCC} = I_{E5} + I_{E5A} + I_{E7} + I_{E7A} + I_{ABC} + I_{ENT} + 2I_X$ ; de igual forma la corriente que drena  $V_{EE}$  es  $I_{VEE} = I_{E3} + I_{E3A} + I_{E9} + I_{E9A} + I_{ENT} + 2I_X$ . Si el valor para  $I_{E3}$ ,  $I_{E3A}$ ,  $I_{X1}$ ,  $I_{X2}$ ,  $I_{ENT}$  e  $I_{ABC}$  se calculó de 2 mA y el valor para las corriente restantes es de 1 mA, la corriente que demanda un transconductor a  $V_{CC}$  es de 12 mA y de -12 mA para  $V_{EE}$ .

Considerando lo anterior la corriente total que consume un circuito de función de membresía es de 28.8 mA para la fuente  $V_{CC}$  y de -28.8 mA para  $V_{EE}$ . El valor medido experimental fue de 30 mA para  $I_{VCC}$  y -30 mA para  $I_{VEE}$ .

**Corriente de entrada.** La corriente de entrada se define como el promedio de las corriente que fluye en cada una de las entradas cuando éstas se encuentran a un potencial de cero volts. Por lo tanto, considerando el circuito de la figura 3.3, la corriente se calcula como:

$$I_{BIAS} = \frac{2(I_{X1} + I_{X2})}{2(\beta + 1)}$$

La corrientes  $I_X$  es la corriente de las fuentes de linealización. Si se consideran transistores apareados, la beta de 300 y la corriente  $I_{X1} = I_{X2} = 2$  mA, la magnitud calculada para la corriente de entrada es de 6  $\mu$ A. Su valor medido en práctica fue de 10  $\mu$ A; la diferencia se debe a que los transistores no son apareados y por lo tanto, el valor de  $\beta$  varía de un transistor a otro.

**Voltaje de offset de salida.** El voltaje de offset de salida, es el potencial agregado a la respuesta esperada del circuito. También se puede entender como el corrimiento de la señal de salida debido a un potencial de corriente directa, que se suma a la respuesta ideal del circuito. La gráfica de la figura 3.12 se obtiene a partir de la ecuación (3.5), el comportamiento que muestra es el esperado por circuito y por lo tanto lo consideraremos sin offset; sin embargo en la etapa experimental el valor medido fue de 4 mV.

**Voltaje de offset de entrada.** El voltaje de offset de entrada, es el potencial de ajuste que se debe sumar a la señal de entrada para corregir el desvío generado en la respuesta del circuito por el offset de salida. Considerando nuevamente el comportamiento mostrado por la ecuación (3.5), en la figura 3.12, el offset de entrada del modelo es cero; sin embargo la magnitud medida en la etapa experimental mostró un valor de 6 mV.



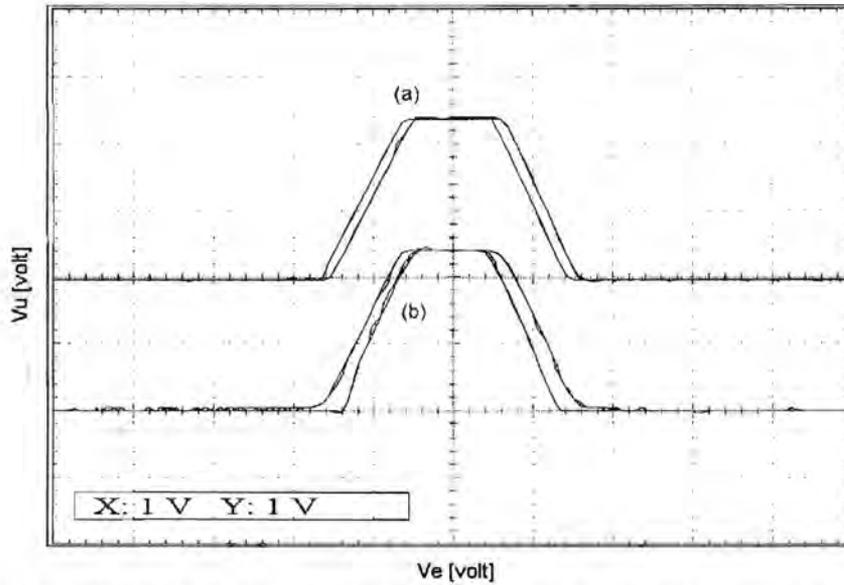


Figura 3.27. Relación ENTRADA-SALIDA. (a) Respuesta del circuito diseñado y (b) respuesta del circuito de Yamakawa cuando la frecuencia de la señal de entrada es de 50 kHz.

En la primera figura se observa como la gráfica (b) (la respuesta del circuito CIR\_1) presenta una mayor distorsión que la gráfica (a) (respuesta del circuito CIR\_2) en la transición de 0 V a 2.5 V. Conforme se incrementa la frecuencia esta distorsión se vuelve más notoria. Esto se muestra en las gráficas de la figura 3.28.

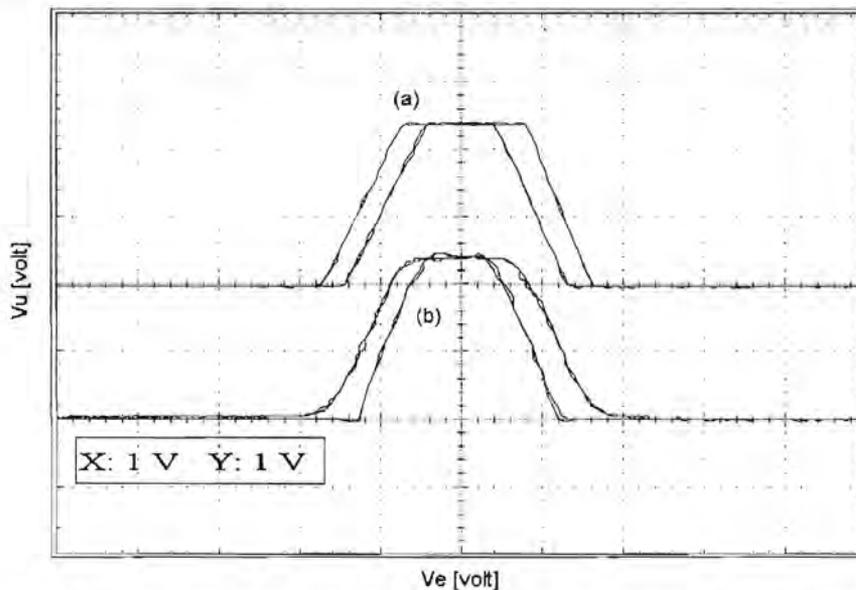


Figura 3.28. Relación ENTRADA-SALIDA. (a) Respuesta del circuito diseñado y (b) respuesta del circuito de Yamakawa cuando la frecuencia de la señal de entrada es de 100 kHz.

En la figura 3.28 la distorsión observada en la respuesta del circuito CIR\_2 es de un 2 % en comparación con el 10 % mostrado por el comportamiento de la respuesta del circuito CIR\_1 dada por la gráfica (b).

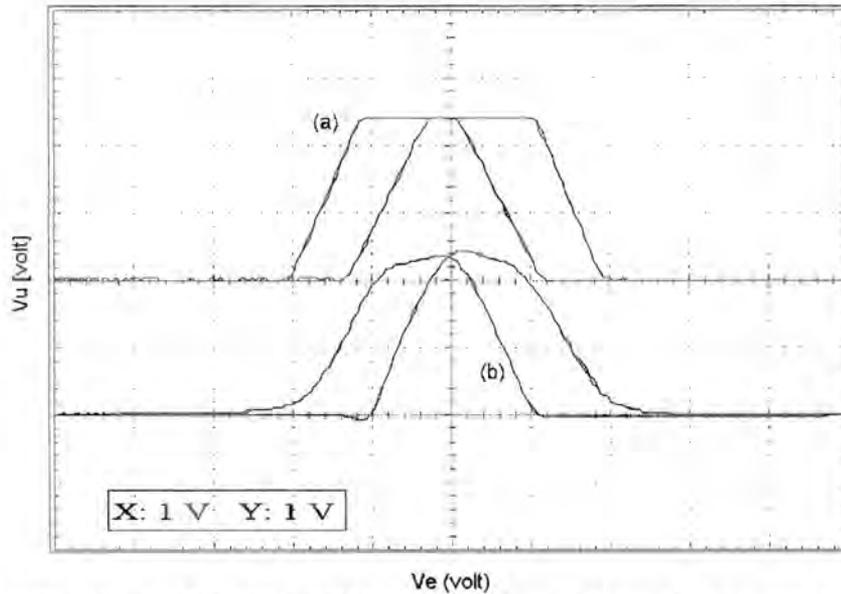


Figura 3.29. Relación ENTRADA-SALIDA. (a) Respuesta del circuito diseñado y (b) respuesta del circuito de Yamakawa cuando la frecuencia de la señal de entrada es de 200 kHz.

A una frecuencia de 200 kHz la distorsión del circuito CIR\_1 es claramente mayor con respecto al comportamiento del circuito diseñado en este capítulo. El error observado para la gráfica (a) es alrededor de 15 %, en tanto que para (b) es de un 70 %. El desfase que presentan ambos circuitos es muy similar como se puede constatar en el efecto de histéresis que muestran las gráficas de las figuras anteriores. La respuesta en el tiempo para cada relación ENTRADA-SALIDA se muestra en las figuras 3.30 a 3.32

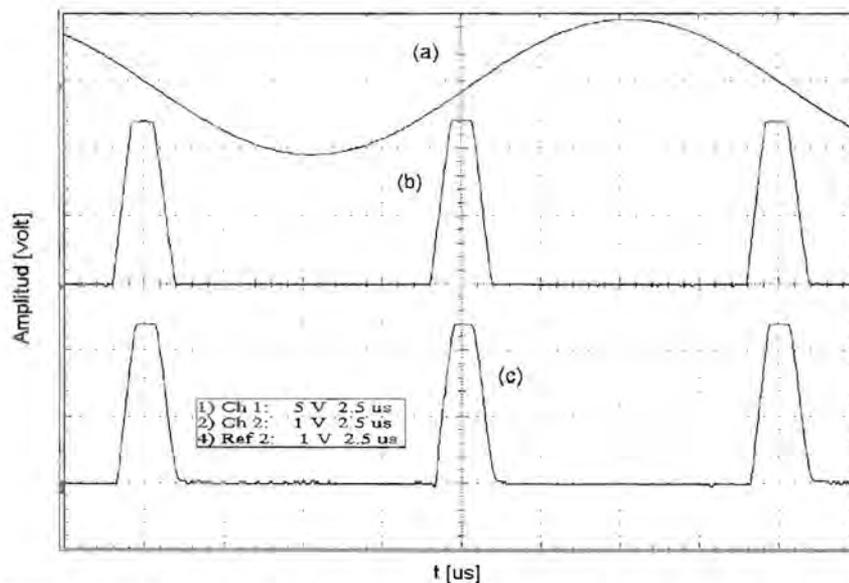


Figura 3.30. (a) Señal de entrada, (b) respuesta en el tiempo del circuito diseñado y (c) respuesta del circuito de Yamakawa cuando la frecuencia de la señal de entrada es de 50 kHz.

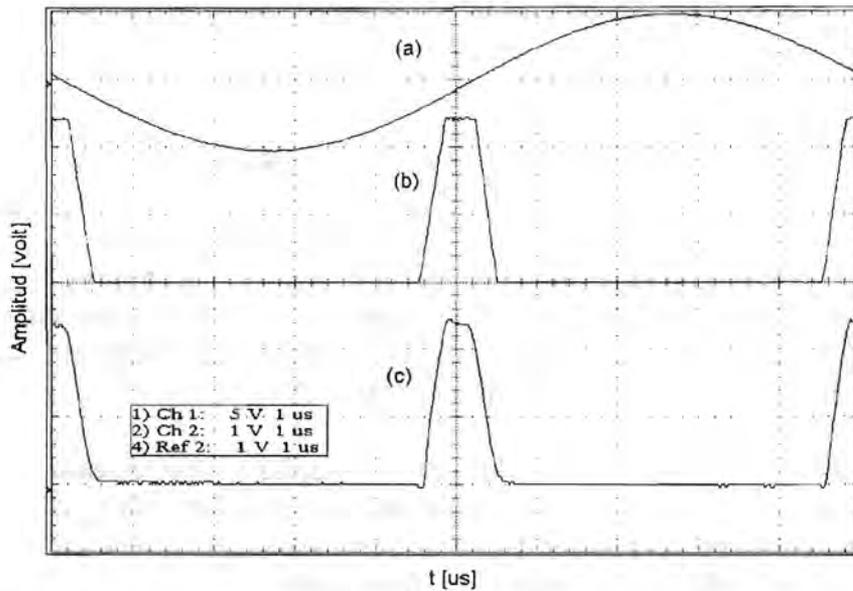


Figura 3.31. (a) Señal de entrada, (b) respuesta en el tiempo del circuito diseñado y (c) respuesta del circuito de Yamakawa cuando la frecuencia de la señal de entrada es de 100 kHz.

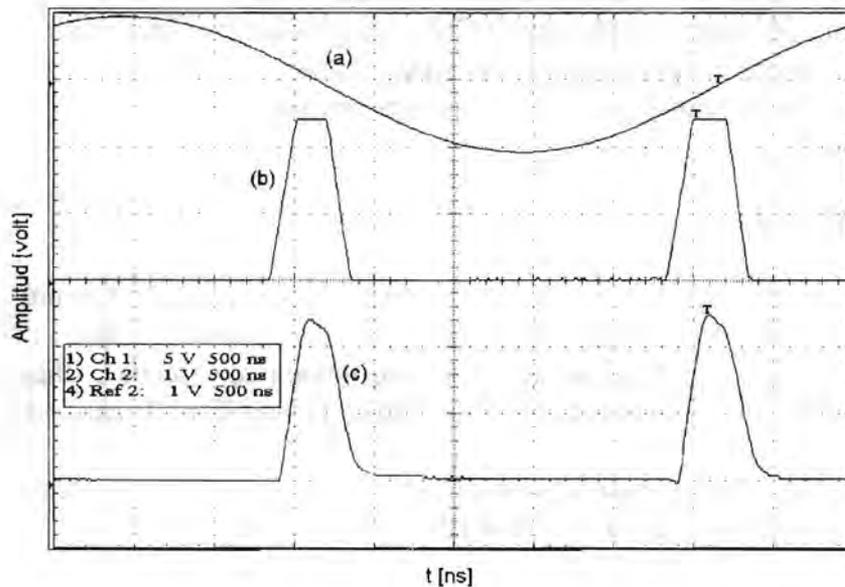


Figura 3.32. (a) Señal de entrada, (b) respuesta en el tiempo del circuito diseñado y (c) respuesta del circuito de Yamakawa cuando la frecuencia de la señal de entrada es de 200 kHz.

Pensando en un diseño dirigido a la implantación en tecnología VLSI, la arquitectura propuesta por Yamakawa fue planeada para ser de tipo híbrida. La modificación de la forma de la función así como sus características se realiza a través de interruptores analógicos. Por ejemplo para variar las pendientes de la función, se selecciona mediante los interruptores un valor de la resistencia  $R_{XL}$  y  $R_{XR}$ . De manera similar se puede elegir la forma de la función.

Por ejemplo si el interruptor AS está habilitado y se conecta el arreglo resistencia-diodo en sus respectivas ramas del circuito, se obtiene una función trapezoidal en la salida  $V_{\mu}$ . Si sólo se conecta  $R_{XL}$  entre las terminales  $X_0$  y  $X_1$ , la función generada es de tipo S; de manera similar se obtiene una respuesta Z si conecta  $R_{XR}$  entre los nodos  $X_2$  y  $X_3$ . Por último, se obtiene una función triangular, conectado las resistencias  $R_{XL}$  y  $R_{XR}$  a sus correspondientes nodos al mismo tiempo.

En el caso de una función trapezoidal, el intervalo de valores máximos está definido por el potencial de un diodo, de tal forma que en principio sólo se puede incrementar el intervalo en múltiplos de dicho potencial; visto de otra forma el intervalo sólo se puede modificar agregando diodos en serie con los arreglos  $(R_{XL}, D_L)$  y  $(R_{XR}, D_R)$ .

En nuestro caso el circuito presentado en este capítulo, fue diseñado para que su arquitectura pueda ser modificada ya sea usando interruptores analógicos o empleando parámetros de corriente y voltaje. Es decir con base en la ecuación (3.4) de un transconductor linealizado, la pendientes de la función de membresía se puede variar ya sea con elemento resistivo ó por medio de corriente. El intervalo de valores máximos de la respuesta se modifica fácilmente mediante las referencias  $V_{R1}$  y  $V_{R2}$  del circuito. La forma de la función de membresía también se puede modificar variando los mismos  $V_{R1}$  y  $V_{R2}$ .

Necesariamente el incremento de velocidad involucra costos. El circuito CIR\_2 requiere de 30 mA por fuente, en tanto que el circuito CIR\_1 emplea para su funcionamiento de 6.3 mA por fuente. El número de transistores usados por el primero es de 63 transistores, en tanto que para el segundo se necesitan de 21 transistores considerando ya los necesarios para cada fuente de corriente.

### 3.10.- REFERENCIAS

- [1] Savant, Roden, Carpenter, "Diseño Electrónico", Capítulo 7: Circuitos Integrados; Amplificadores Operacionales, Addison-Wesley Iberoamericana, 1992, pp. 315-319.
- [2] S. Soclof, "Design and Applications of Analog Integrated Circuits", Chapter 9: Current Feedback, Norton, and Transconductance Operational Amplifiers, Prentice-Hall, 1991, pp. 464-473.
- [3] Sergio Franco, "Design with Operational Amplifier and Analog Integrated Circuits", Chapter 12: Logarithmic Amplifier and Analog Multipliers, McGraw Hill, 1988, pp. 544-554.
- [4] Carver Mead, "Analog VLSI and Neural Systems", Chapter 5: Transconductance Amplifier, Addison-Wesley, 1989, pp. 67-69.
- [5] Takeshi Yamakawa, "Fuzzy Inference Engine in Nonlinear Analog Mode and Its Application to a Fuzzy Logic Control", IEEE Trans. on Neural Networks, vol 4, no 3, pp. 496-522, May 1993.

## CAPÍTULO 4

### PROCESO DE DEFUSIFICACIÓN

La última etapa de un controlador borroso es la defusificación; en ésta se transforma el valor borroso obtenido durante la evaluación de reglas, en una variable que pueda ser utilizada por algún sistema determinístico. En el capítulo de antecedentes se mencionaron varias técnicas de defusificación. El presente capítulo se centrará en el diseño y construcción del un circuito defusificador basado en la técnica del centroide para el caso discreto. En este método se considera que el consecuente de las reglas corresponde a conjuntos singleton. Un conjunto singleton es un conjunto en donde todos sus elementos, a excepción de uno, tienen un grado de pertenencia nulo; el elemento que cumple con la excepción se le otorga el máximo grado de pertenencia. El cálculo del centroide involucra una operación de división. En electrónica esta operación se puede obtener usando divisores analógicos como se hizo en la referencia [7]; sin embargo estos tienen un ancho de banda limitado, requieren de toda una técnica de calibración y son susceptibles al ruido. Una alternativa, a fin de evitar esto, es el uso de un circuito que involucre de manera intrínseca la división.

El presente capítulo propone un circuito defusificador que ocupa una división intrínseca en su diseño. La topología está basada en una propuesta de B. Gilbert en la referencia [1] para un circuito normalizador. Otros esquemas propuestos por diversos autores se pueden consultar en las referencias [4], [5] y [6].

#### 4.1.- CIRCUITO NORMALIZADOR

El cálculo del centroide, empleando singleton como funciones de salida, se realiza mediante la ecuación (1.9); por comodidad la reescribiremos nuevamente:

$$z = \frac{\sum_{j=1}^m \mu_F(z_j) z_j}{\sum_{j=1}^m \mu_F(z_j)} \quad (4.1)$$

Esta ecuación se puede descomponer como:

$$z = \frac{\mu_F(z_1) z_1}{\sum_{j=1}^m \mu_F(z_j)} + \frac{\mu_F(z_2) z_2}{\sum_{j=1}^m \mu_F(z_j)} + \dots + \frac{\mu_F(z_m) z_m}{\sum_{j=1}^m \mu_F(z_j)} \quad (4.2)$$

Desde un punto de vista de diseño electrónico, es más simple trabajar con sumas y restas que con multiplicaciones y divisiones, por lo tanto, sería conveniente emplear un circuito que realizará la operación de división en forma intrínseca, y más conveniente aún en la forma que muestra cada uno de los elementos de la ecuación (4.2). Un circuito que cumple con estas características fue propuesto por Gilbert en la referencia [1]. El diagrama se presenta en la figura 4.1. A este circuito su autor lo llamó circuito normalizador debido a que recibe  $n$

corrientes como parámetros de entrada y entrega un número similar de corrientes de salida, estas últimas divididas entre la suma de las corriente de entrada. A continuación se obtienen las ecuaciones que describen el comportamiento del circuito.

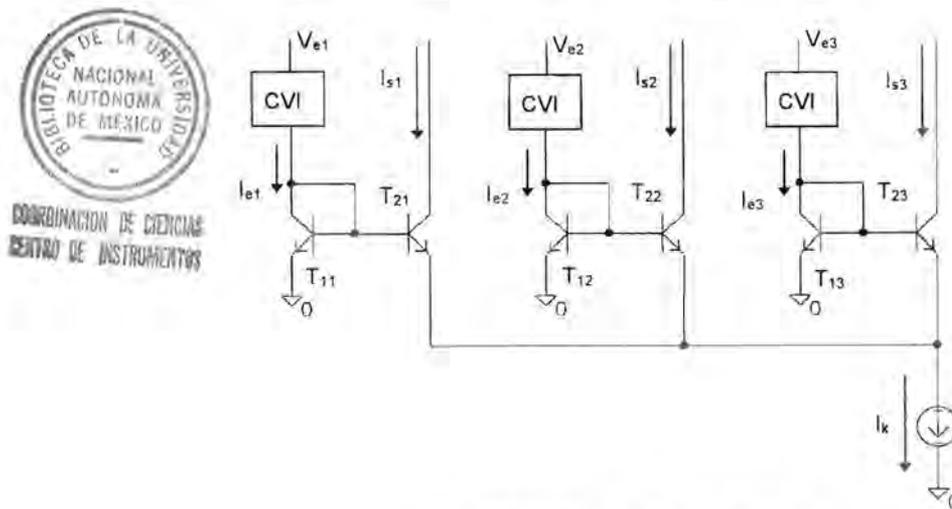


Figura 4.1.- Circuito normalizador.

En la figura 4.1, las corrientes  $I_{e1}$ ,  $I_{e2}$  e  $I_{e3}$ , son las variables de entrada, las corrientes  $I_{s1}$ ,  $I_{s2}$  e  $I_{s3}$  son las corrientes de salida. La corriente  $I_k$  es la suma de las corrientes de colector\* de los transistores  $T_{21}$ ,  $T_{22}$  y  $T_{23}$ , es decir:

$$I_k = I_{C21} + I_{C22} + I_{C23} \quad (4.3)$$

La corriente de emisor para un transistor está dada por la ecuación (4.4):

$$I_C = I_{C0} e^{\frac{V_{BE}}{V_T}} \quad (4.4)$$

en ésta el voltaje térmico  $V_T$  se expresa por la ecuación 2.1 y la diferencia de potencial  $V_{BE}$  como  $V_B - V_E$ , donde  $V_B$  es el voltaje de base y  $V_E$  el voltaje de emisor. En la figura 4.1, el potencial  $V_B$  es común a cada par de transistores de entrada y salida; a su vez,  $V_E$  lo es a todos los transistores de salida. De esta forma, la corriente de colector de los transistores  $T_{21}$ ,  $T_{22}$  y  $T_{23}$  queda expresada como:

$$\begin{aligned} I_{C21} &= I_{C0} e^{\frac{V_{B21} - V_{E21}}{V_T}} \\ I_{C22} &= I_{C0} e^{\frac{V_{B22} - V_{E22}}{V_T}} \\ I_{C23} &= I_{C0} e^{\frac{V_{B23} - V_{E23}}{V_T}} \end{aligned} \quad (4.5)$$

\* Asumiremos que se cumple  $\beta \gg 1$  por lo que se tiene  $I_C \cong I_{C1}$

Por otro lado, el potencial de base de los transistores  $T_{11}$ ,  $T_{12}$  y  $T_{13}$ , considerando la ecuación (4.4), se puede definir de la siguiente manera:

$$\begin{aligned} V_{B11} &= V_T \ln \left( \frac{I_{C11}}{I_{C0}} \right) \\ V_{B12} &= V_T \ln \left( \frac{I_{C12}}{I_{C0}} \right) \\ V_{B13} &= V_T \ln \left( \frac{I_{C13}}{I_{C0}} \right) \end{aligned} \quad (4.6).$$

A partir de las expresiones (4.3), (4.5) y (4.6), se obtiene una ecuación para el voltaje de emisor  $V_E$  de esta forma:

$$V_E = V_T \ln \left( \frac{I_{C11} + I_{C12} + I_{C13}}{I_K} \right) \quad (4.7).$$

Sustituyendo (4.6) y (4.7) en la primera de las expresiones de (4.5), se obtiene una ecuación para la corriente de salida  $I_{C21}$  en función de las corrientes  $I_{C11}$ ,  $I_{C12}$  e  $I_{C13}$ :

$$I_{C21} = I_{s1} = I_k \frac{I_{C11}}{(I_{C11} + I_{C12} + I_{C13})}.$$

La corriente  $I_{e1}$  es igual a  $I_{C11} + I_{B11} + I_{B21}$ . Si  $\beta \gg 1$  entonces  $I_{e1} \cong I_{C11}$  y por lo tanto  $I_{s1}$  se puede expresar como:

$$I_{C21} = I_{s1} = I_k \frac{I_{e1}}{(I_{e1} + I_{e2} + I_{e3})} \quad (4.8).$$

Algo similar ocurre para  $I_{s2}$  e  $I_{s3}$ . En la ecuación (4.9) se muestra, en resumen, las corrientes de salida del circuito normalizador:

$$\begin{aligned} I_{s1} &= I_k \frac{I_{e1}}{(I_{e1} + I_{e2} + I_{e3})} \\ I_{s2} &= I_k \frac{I_{e2}}{(I_{e1} + I_{e2} + I_{e3})} \\ I_{s3} &= I_k \frac{I_{e3}}{(I_{e1} + I_{e2} + I_{e3})} \end{aligned} \quad (4.9).$$

Como se observa existe una división intrínseca en las expresiones de (4.9), además su forma es similar a la ecuación (4.2).

## 4.2.- CONVERTIDOR VOLTAJE-CORRIENTE

Las entradas de circuito normalizador son las corrientes  $I_{e1}$ ,  $I_{e2}$  e  $I_{e3}$ . Estas deben ser generadas por el proceso de inferencia; sin embargo, los circuitos (MIN y MAX) que intervienen en éste, presentan como respuesta final un señal de voltaje en lugar de corriente. Por esta razón se requiere de un circuito que transforme el potencial, que proviene de los operadores MIN y MAX, en una corriente. Este circuito es un convertidor voltaje/corriente (CVI). El diagrama de la figura 4.2 muestra el circuito que se usó para este propósito. La estructura del circuito es, básicamente, la de un transconductor. Con el fin de reducir su comportamiento no lineal, se agregaron dos resistores entre los emisores y la fuente de corriente del par diferencial, esta técnica de linealización se estudió en el capítulo anterior.

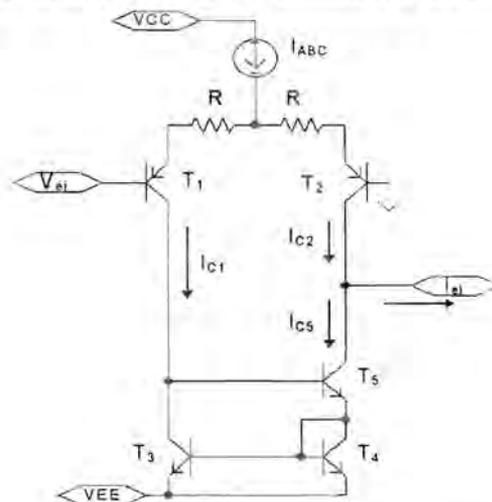


Figura 4.2.- Amplificador de Transconductancia básico usado como convertidor voltaje-corriente.

En la figura 4.2 el voltaje  $V_{ei}$  es el potencial que producen los operadores MIN y MAX durante el proceso de inferencia e  $I_{ei}$  es la corriente proporcional a  $V_{ei}$ . Considerando la teoría desarrollada sobre transconductores en el capítulo 3, una aproximación de la respuesta de estado estacionario para el circuito es

$$I_{ei} = \frac{V_{ei}}{R} \quad (4.10)$$

Por lo tanto, con base en este resultado, las ecuaciones de (4.9) se pueden expresar como:

$$I_{s1} = I_k \frac{V_{e1}}{(V_{e1} + V_{e2} + V_{e3})}$$

$$I_{s2} = I_k \frac{I_{e2}}{(V_{e1} + V_{e2} + V_{e3})}$$

$$I_{s3} = I_k \frac{I_{e3}}{(V_{e1} + V_{e2} + V_{e3})}$$

o de una forma más general:

$$I_{si} = I_k \frac{V_{ei}}{\sum_{j=1}^n V_{ej}} ; \quad i = 1, 2, \dots, n \quad (4.11),$$

donde  $n$  está relacionado con el número de funciones de membresía de salida (singletons).

### 4.3.- CIRCUITO DEFUSIFICADOR

Para obtener el comportamiento de un defusificador sólo resta realizar la suma ponderada de las corrientes y posteriormente convertir ésta en un potencial. El valor por el que se multiplica cada corriente, corresponde al elemento no nulo de cada conjunto asociado al consecuente de cada regla.

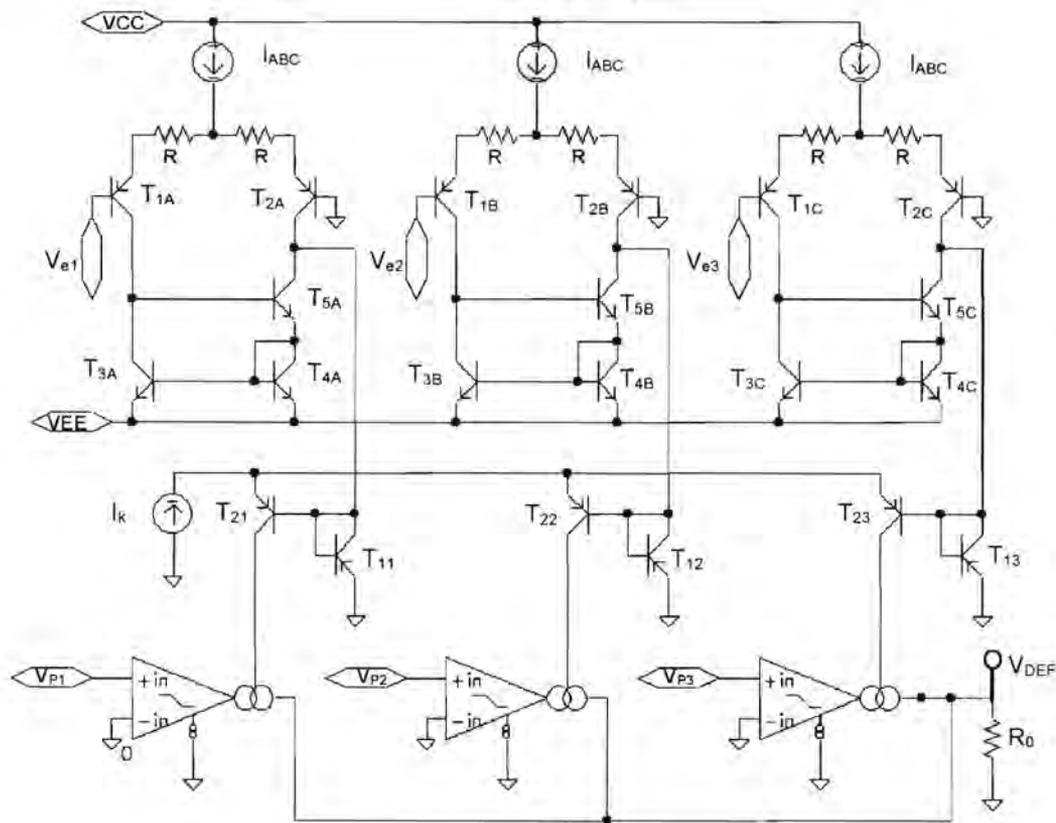


Figura 4.3.- Circuito defusificador.

La ponderación de cada corriente se hará a través de un amplificador de transconductancia similar a los usados en la implantación de funciones de membresía. La corriente que proporciona el circuito normalizador sustituirá a la corriente  $I_{ABC}$  del transconductor, controlando de esta manera, la ganancia del mismo. La conversión de corriente a voltaje es a

través de una resistencia de carga  $R_0$ . La figura 4.3 muestra un circuito defusificador de tres variables de entrada. El circuito normalizador es el complementario de la figura 4.1<sup>\*</sup>.

A partir de la ecuación (3.4) del transconductor analizado en el capítulo 3 y de la ecuación (4.11), la respuesta de estado estacionario del circuito defusificador se reduce a:

$$V_{DEF} = \frac{2R_0 I_k}{R_X I_X} \left\{ \frac{\sum_{j=1}^n V_{ej} V_{Pj}}{\sum_{i=1}^n V_{ei}} \right\} \quad (4.12).$$

Si los valores para las resistencias y corrientes se fijan de manera tal que  $R_X I_X = 2R_0 I_k$ , la expresión (4.12) toma la forma de la ecuación (4.1).

#### 4.4.- COMPARACIÓN DEL MODELO Y DEL CIRCUITO

A continuación se darán los resultados obtenidos del modelo y circuito de un defusificador de dos entradas. En la figura 4.4 se muestra la respuesta del modelo y en la figura 4.5 se presenta el oscilograma de la respuesta del circuito real. En la obtención de ambas gráficas se emplearon como entradas dos señales senoidales con amplitudes de  $1 V_{pp}$ , offset de 500 mV y frecuencia de 10 kHz. La señal (a) proporciona los potenciales que debe tomar la variable  $V_{e1}$  en la ecuación (4.12); la señal (b) está desfasada 33 grados de la señal (a), y proporciona los potenciales para  $V_{e2}$ . El valor para  $V_{P1}$  fue de 200 mV y de 700 mV para  $V_{P2}$ .

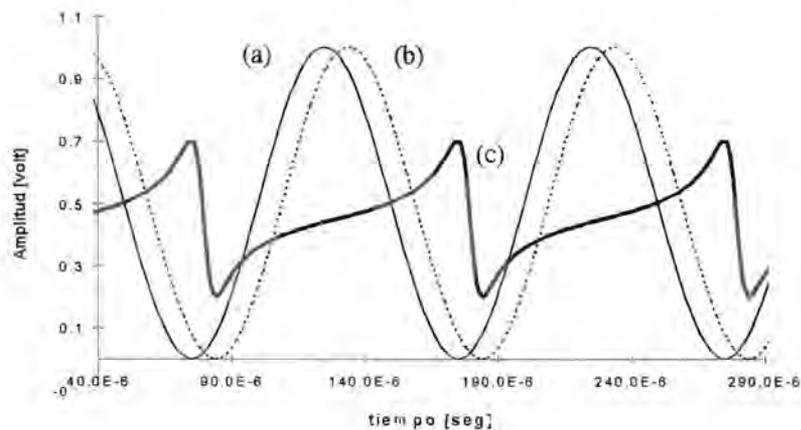


Figura 4.4.- Respuesta del modelo del circuito defusificador; las señales de entrada son dos senoides de 0.5 V de amplitud desfasadas 33° con frecuencias de 10 kHz.

La respuesta del circuito se aproxima bastante a la respuesta del modelo, que como se puede observar en la ecuación (4.11), equivale al método del centroide afectado por una constante.

\* Las fuentes son invertidas y los transistores NPN son substituidos por PNP. El análisis para este circuito es similar al realizado al inicio del capítulo.

Para estas pruebas la magnitud de dicha constante (que la constituyen  $R_0$ ,  $R_X$ ,  $I_X$  e  $I_k$ ) se ajusto a uno.

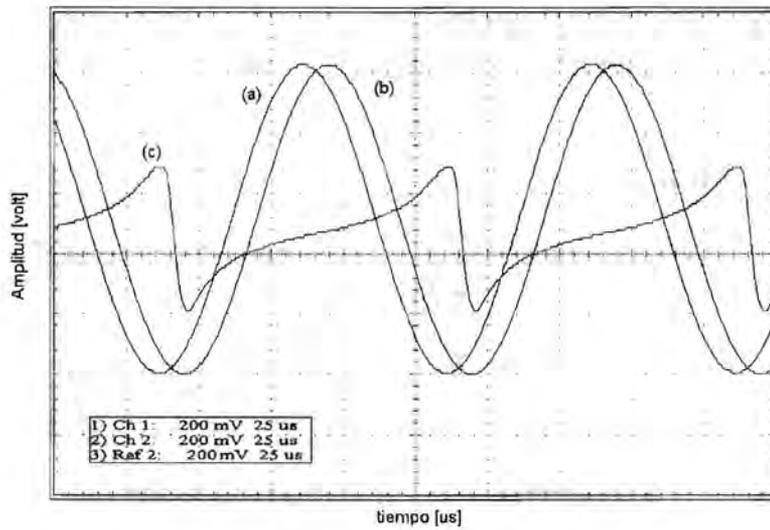


Figura 4.5.- Respuesta del circuito defusificador; las señales de entrada son dos senoides de 0.5 V de amplitud, desfasadas 33° y con frecuencias de 10 kHz.

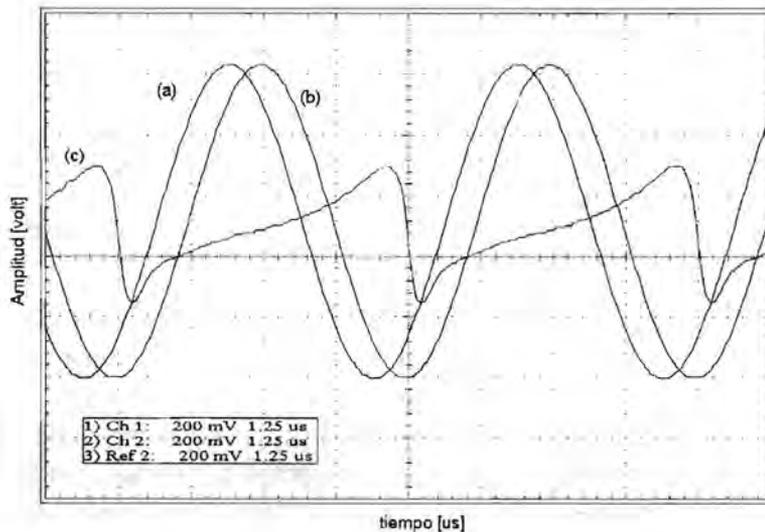


Figura 4.6.- Respuesta del circuito defusificador; las señales de entrada son dos senoides de 0.5 V de amplitud, desfasadas 33° y con frecuencias de 200 kHz.

Se realizó otra prueba a una frecuencia mayor; en ésta se consideraron señales con las mismas características de fase y amplitud, pero con frecuencias de 200 kHz. En la figura 4.6 se muestran el oscilogramas de esta prueba. La respuesta del modelo, a esta frecuencia, es la misma que presenta la figura 4.4.

#### 4.5.- ANÁLISIS DE SENSIBILIDAD

Nuestro análisis se centrará principalmente en dos factores: variaciones en la temperatura y fluctuaciones en la fuente de alimentación. El estudio se realizó considerando que los potenciales  $V_{ei}$  y  $V_{pi}$  no presentan alteración ante perturbaciones en los parámetros mencionados.

##### 4.5.1. SENSIBILIDAD DE $V_{DEF}$

**Corrimiento  $V_{DEF}$  debido a la variación de temperatura T.** La sensibilidad de  $V_{DEF}$  con respecto a variaciones en la temperatura se define como:

$$S_T^{V_{DEF}} = \frac{\partial V_{DEF}}{\partial I_k} \frac{\partial I_k}{\partial T} + \frac{\partial V_{DEF}}{\partial I_X} \frac{\partial I_X}{\partial T} + \frac{\partial V_{DEF}}{\partial R_0} \frac{\partial R_0}{\partial T} + \frac{\partial V_{DEF}}{\partial R_X} \frac{\partial R_X}{\partial T} \quad (4.13)$$

Las derivadas parciales de  $V_{DEF}$  con respecto a  $I_k$ ,  $I_X$ ,  $R_0$  y  $R_X$  se dan a continuación:

$$\begin{aligned} \frac{\partial V_{DEF}}{\partial I_k} &= \frac{2R_0}{R_X I_X} \left\{ \frac{\sum_{j=1}^n V_{ej} V_{Pj}}{\sum_{i=1}^n V_{ei}} \right\} & \frac{\partial V_{DEF}}{\partial I_X} &= -\frac{2R_0 I_k}{R_X I_X^2} \left\{ \frac{\sum_{j=1}^n V_{ej} V_{Pj}}{\sum_{i=1}^n V_{ei}} \right\}, \\ \frac{\partial V_{DEF}}{\partial R_0} &= \frac{2I_k}{R_X I_X} \left\{ \frac{\sum_{j=1}^n V_{ej} V_{Pj}}{\sum_{i=1}^n V_{ei}} \right\} & \frac{\partial V_{DEF}}{\partial R_X} &= -\frac{2R_0 I_k}{R_X^2 I_X} \left\{ \frac{\sum_{j=1}^n V_{ej} V_{Pj}}{\sum_{i=1}^n V_{ei}} \right\}. \end{aligned}$$

En el diseño del defusificador se emplearon fuentes de corriente similares a las usadas en el capítulo 2. En éste se analizó su comportamiento ante la variaciones de temperatura. La sensibilidad debida a la temperatura de los elementos resistivos, se puede obtener a partir de las hojas de datos del fabricante. Según la referencia [2] las resistencias de carbón\* tienen un coeficiente térmico de 1500 PPM/°C. Si todas las fuentes se diseñan con la misma magnitud de corriente, sus coeficientes térmicos serán muy similares. Si además las resistencias  $R_X$  y  $R_0$  tiene valores iguales, éstas presentan coeficientes térmicos similares. Por lo tanto, analizando la ecuación (3.7), la sensibilidad del circuito defusificador se reduce a cero.

**Corrimiento de  $V_{DEF}$  debido fuente de alimentación  $V_{POL}$ .** Considerando que  $V_{POL}$  se define como  $V_{CC} - V_{EE} - 2V_{BE}$ , la sensibilidad de  $V_{DEF}$  con respecto al voltaje de alimentación se puede expresar como:

\* En el caso de un implantación en VLSI el coeficiente térmico, según Soclof en la referencia [3], es de 2000 PPM/°C.

$$S_{V_{POL}}^{V_{DEF}} = \frac{\partial V_{DEF}}{\partial I_k} \frac{\partial I_k}{\partial V_{POL}} + \frac{\partial V_{DEF}}{\partial I_X} \frac{\partial I_X}{\partial V_{POL}} + \frac{\partial V_{DEF}}{\partial R_0} \frac{\partial R_0}{\partial V_{POL}} + \frac{\partial V_{DEF}}{\partial R_X} \frac{\partial R_X}{\partial V_{POL}} \quad (4.14).$$

Las derivadas parciales de  $V_{DEF}$  con respecto a  $I_k$ ,  $I_X$ ,  $R_0$  y  $R_X$  se obtuvieron en la sección precedente. La variación de  $I_k$  e  $I_X$  debida a la fuente de alimentación se analizó en el capítulo 2. Las resistencias  $R_0$  y  $R_X$  no dependen del voltaje de alimentación. Si consideramos que las fuentes de corriente  $I_X$  e  $I_k$  son iguales (presentando de esta manera la misma sensibilidad con respecto a  $V_{POL}$ ), la sensibilidad del circuito defusificador, ante fluctuaciones en la fuente de alimentación, es cero.

#### 4.5.2.- PRUEBA EXPERIMENTAL

**Temperatura.** En esta prueba se usó un circuito de dos entradas; éste se calibró con los siguientes parámetros:  $I_{ABC} = 1 \text{ mA}$ ,  $I_X = I_k = 2 \text{ mA}$ ,  $R = 3.3 \text{ k}\Omega$ ,  $R_X = 1 \text{ k}\Omega$ ,  $R_0 = 500 \text{ }\Omega$ ,  $V_{CC} = 5 \text{ V}$ ,  $V_{EE} = -5 \text{ V}$ ,  $V_{P1} = 0.1 \text{ V}$ ,  $V_{P2} = -0.1 \text{ V}$ ,  $V_{e1} = 1.25 \text{ V}$  y  $V_{e2} = 1.5 \text{ V}$ .

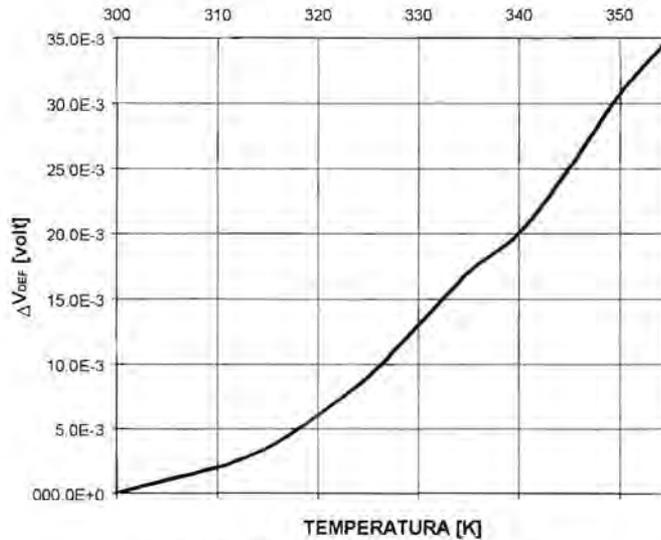


Figura 4.7.- Error observado en la respuesta del circuito ante variaciones de temperatura.

El intervalo de variación fue de [300 K, 355 K], la temperatura se varió dentro de este intervalo con incrementos de 5 K. En la figura 4.7 se muestra la curva experimental del error que presentó la respuesta del circuito ante variaciones de temperatura. El máximo error fue aproximadamente de 35 mV a una temperatura de 355 K.

**Voltaje de alimentación.** Se calibró el circuito con los mismos parámetros usados en el experimento anterior y considerando una temperatura de 25°C. Esta prueba consistió en variar el valor de la fuente  $V_{CC}^*$  con incrementos de 100 mV dentro de un intervalo de [5 V, 7.5 V]. La gráfica obtenida de esta prueba se muestra en la figura 4.8. El máximo error observado fue de 32.5 mV, cuando el valor de  $V_{CC}$  fue de 7.5 V.

\* Se debe recordar que el voltaje de polarización se definió como  $V_{CC} - V_{EE} - 2V_{BE}$ .

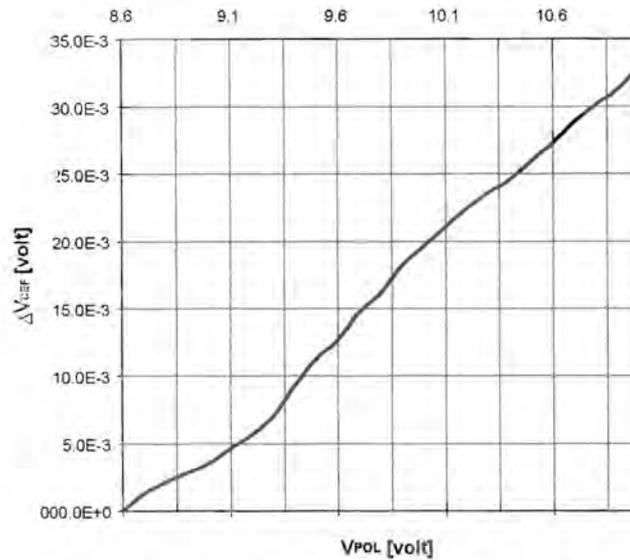


Figura 4.8.- Error observado en la respuesta del circuito ante perturbaciones en la fuente de alimentación.

#### 4.6.- RESPUESTA EN FRECUENCIA

Este análisis fue experimental y se aplicó a un circuito defusificador de dos entradas. No se realizó el análisis a plena potencia por razones similares a las expuestas en el capítulo 3. La gráficas obtenidas serán de frecuencia contra el error relativo observado.

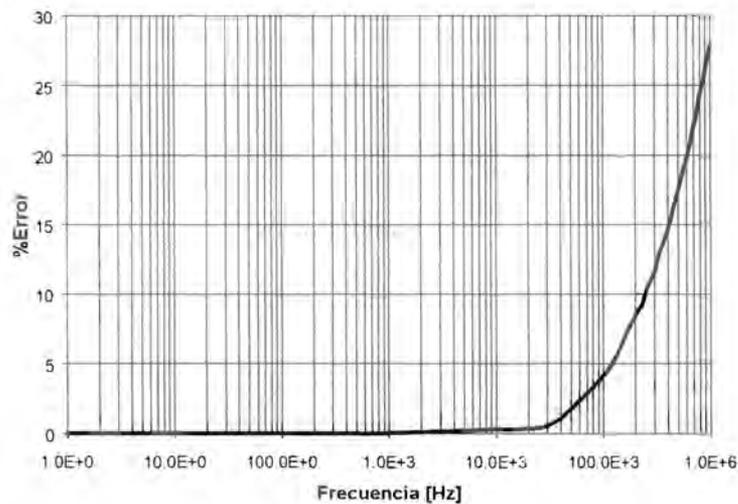


Figura 4.9.- Respuesta en frecuencia error relativo promedio observado en el circuito defusificador.

Debido a que la distorsión de la respuesta no es extrema, aun a frecuencia altas, el error se tomará de la diferencia entre la amplitud de la respuesta a 100 Hz y las amplitudes de las respuestas obtenidas a frecuencias mayores. Los parámetros del defusificador son similares a los usados en la sección 4.4. Las figuras 4.9 y 4.10 muestran los resultados generados por el experimento

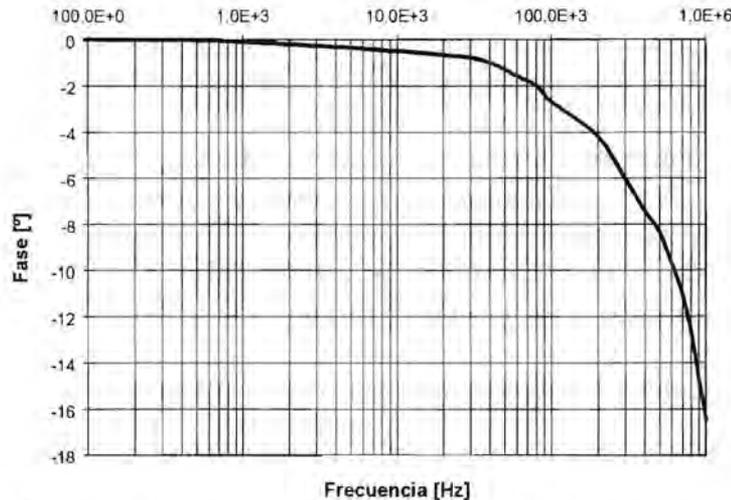


Figura 4.10.- Respuesta en frecuencia del desfasamiento del circuito defusificador.

#### 4.7.- CARACTERIZACIÓN

**Corriente de consumo.** Considerando que el número de entradas de un circuito defusificador no es fijo, si no que depende del número de salidas del proceso de inferencia, la corriente de consumo para este circuito en particular la consideramos como aquella que requieren los circuitos asociados a cada entrada, es decir la corriente que consume el convertidor V-I, la rama correspondiente del circuito normalizador y el transconductor de salida.

Si el voltaje  $V_e$  es igual a cero entonces la corriente que fluye a través de la rama del circuito normalizador es nula. Por lo tanto los elementos que contribuyen a la corriente de consumo son sólo la fuente  $I_{ABC}$  del convertidor V-I, así como las fuentes  $I_X$  del circuito de linealización del transconductor de salida. Considerando lo anterior la corriente de consumo, tanto para  $V_{CC}$  como para  $V_{EE}$ , se puede calcular como  $2I_X + I_{ABC}$  y es igual a 5 mA considerando una corriente  $I_X = 2$  mA y una corriente  $I_{ABC} = 1$  mA. El valor experimental medido fue de 5.2 mA tanto para  $V_{CC}$  como para  $V_{EE}$ .

**Corriente de entrada.** La corriente de entrada se define como el promedio de las corriente que fluye en cada una de las entradas cuando éstas se encuentran a un potencial de cero volts. Este parámetro se obtendrá para cada entrada del circuito defusificador. Considerando el convertidor V-I, la corriente que fluye a través de los emisores del par diferencial es igual a  $I_{ABC}/2$ . Si la corriente de entrada corresponde al promedio de las corrientes de base de estos, entonces ésta será igual a  $I_{ABC}/(\beta+1)$ . La magnitud calculada para este parámetro fue de 3.3  $\mu$ A considerando una  $\beta$  de 300. El valor medido en el laboratorio fue de 5  $\mu$ A. la diferencia se debe a que los transistores no son apareados y por lo tanto, el valor de  $\beta$  varía de un transistor a otro.

**Voltaje de offset de salida.** El voltaje de offset de salida, es el potencial agregado a la respuesta esperada del circuito. También se puede entender como el corrimiento de la señal de salida debido a un potencial de corriente directa, que se suma a la respuesta ideal del

circuito. La gráfica de la figura 4.4 se obtiene a partir de la ecuación (4.12), el comportamiento que muestra es el esperado por circuito y por lo tanto lo consideraremos sin offset; sin embargo en la etapa experimental el valor medido fue de 10 mV.

**Voltaje de offset de entrada.** El voltaje de offset de entrada, es el potencial de ajuste que se debe sumar a la señal de entrada para corregir el desvío generado en la respuesta del circuito por el offset de salida. Considerando nuevamente el comportamiento mostrado por la ecuación (4.12), en la figura 4.4, el offset de entrada del modelo es cero; sin embargo la magnitud medida en la etapa experimental mostró un valor de 8 mV.

**Intervalo del voltaje de entrada.** Este parámetro se obtendrá para cada entrada del circuito defusificador. El intervalo de entrada es la distancia entre la máxima y mínima amplitud que puede aplicarse al circuito sin que éste salga de su correcta operación. Este parámetro lo define el convertidor V-I. La máxima corriente de salida que puede aportar éste, antes de llegar a la saturación, es aproximadamente igual a la magnitud de  $I_{ABC}$ , por lo tanto, considerando la ecuación (4.10), el intervalo del voltaje de entrada es igual a  $I_{ABC}R$ . El intervalo calculado para éste fue [0 V, 3.3 V], considerando  $I_{ABC} = 1$  mA y  $R = 3.3$  k $\Omega$ , y su valor medido fue de [0 V, 3.4 V].

**Intervalo del voltaje de salida.** La máxima corriente que pueden drenar cada transconductor de salida es igual a la corriente que le es suministrada por cada rama del circuito normalizador. Considerando que se suman al final ( las salidas los transconductores se conectan a un punto en común) la máxima corriente es igual a  $I_k$  y por lo tanto el intervalo de voltaje de salida queda definido por  $I_k R_0$ . El valor calculado por éste fue de [-1 V, 1 V]<sup>\*</sup> y el valor medido de [-1.05 V, 1.08 V]

#### 4.8.- REFERENCIAS

- [1] B. Gilbert, "A monolithic 16-Channel Analog Array Normalizer", IEEE J. Solid-State Circuits, vol SC-19, pp. 956-963, Dec. 1984.
- [2] Siemens, "Componentes electrónicos, descripción técnica y características para estudiantes", Capítulo 2, Resistencias, McGraw Hill, 1990.
- [3] S. Soclof, "Design and Applications of Analog Integrated Circuits", Chapter 3: Constant-current Sources, Voltage Source and Voltage References, Prentice Hall, 1991.
- [4] L. Peters, S. Guo, "A High-Speed, Reconfigurable Fuzzy Logic Controller ", IEEE, Micro, December 1995, pp 1-11.
- [5] T. Yamakawa, "A fuzzy Inference Engine in Nonlinear Analog Mode and Its Application to a Fuzzy Logic Controller", IEEE Trans. Neural Networks, Vol. 4, No\_3, 1993, pp. 496-522.
- [6] M. Sasaki et al., "Current Mode Analog Fuzzy Hardware whit Voltage Input Interface and Normalization Locked Loop," IEEE Int' Conf. Fuzzy Systems, IEEE, 1992, pp 431-442.
- [7] J. Castillo, J. L. Pérez, " Design of Analog Computer for Fuzzy Processes", Shian Ka'an International Conference, September 1995, pp. 86-101.

<sup>\*</sup> Se debe recordar que el signo del voltaje de salida lo definen la magnitud de los potenciales  $V_{pi}$

## CAPÍTULO 5

### CONCLUSIONES Y COMENTARIOS

- El análisis desarrollado a largo de este trabajo, permitió obtener las ecuaciones de entrada-salida de cada uno de los circuitos que conforman un controlador lógico borroso, así como la caracterización de estos. Los resultados de los análisis fueron apoyados con pruebas experimentales. Las ecuaciones aproximan bastante bien el comportamiento de las implantaciones electrónicas.

Contar con las ecuaciones de los circuitos, nos permite simular el comportamiento del controlador, calibrarlo y hacer modificaciones sin requerir, en principio, de su implantación física. Cabe resaltar que no es común encontrar, en los trabajos publicados sobre el tema, este tipo de análisis.

- Las variaciones de la respuesta de los circuitos ante fluctuaciones en la temperatura y/o voltaje de alimentación son pequeñas considerando el criterio del 10% de error propuesto por Yamakawa<sup>\*</sup>. Esto se demostró de forma analítica y experimental.
- El ancho de banda, así como la velocidad de respuesta del controlador, se incrementó notablemente en comparación con los observados en circuitos digitales comerciales. El ancho de banda, con un error en la respuesta menor al 10%, se estimó de 200 kHz. En controladores comerciales, usando un número limitado de reglas, este parámetro se encuentra alrededor de 10 kHz.
- Los circuitos al ser diseñados a nivel transistor, permitirán su integración en tecnología VLSI en un trabajo posterior. Es claro que el número de transistores necesarios para la implantación de un controlador es grande si ésta se realiza en forma discreta; sin embargo, los circuitos fueron diseñados de tal manera que su estructura se puede reducir substancialmente a fin de facilitar su implantación. Esto implica la limitación de sus características como son el ancho de banda, el intervalo de señal entrada y salida, así como la calidad de su respuesta.
- Las características de la función de membresía, así como del circuito defusificador se pueden modificar ya sea mediante elementos resistivos o usando niveles de corriente. La primera cae en una arquitectura rígida convencional. La segunda ofrece ventajas pensando en una implantación en VLSI, debido a que se puede hacer una combinación de circuitos analógicos y digitales con el fin de obtener una estructura dinámica.
- Dentro de las características que se pueden modificar se encuentran los intervalos de entrada y salida; esto es atractivo si los circuitos diseñados se desean emplear en la construcción de un controlador proporcional derivativo borroso, en donde los factores de escala de las entradas y salida son ajustados para obtener la mejor respuesta del controlador. De manera similar, el ancho de banda de las funciones de membresía, así

---

<sup>\*</sup> Esto se mencionó en la introducción y se dio la referencia para su consulta.

como del circuito defusificador, fácilmente se pueden incrementar a través de la corriente  $I_{ABC}$  para los primeros y de la corriente  $I_k$  en los segundo, sin embargo esto tiene el inconveniente de disminuir la impedancia de entrada de cada dispositivo.

- La calibración del circuito defusificador usado en el presente trabajo, mostró ser simple en comparación con las técnicas que involucran divisores analógicos. En las pruebas experimentales ésta consistió básicamente en el ajuste del valor de la resistencia de carga  $R_0$ .
- En las pruebas realizadas se observó que la respuesta del defusificador básicamente se atenúa conforme la frecuencia de la señales de entrada se incrementaba. El circuito defusificador omite el uso de retroalimentación. Una propuesta interesante es diseñar un circuito defusificador retroalimentado, empleando el circuito normalizador de Gilbert que permita mantener la respuesta del circuito, aun y cuando se incremente la frecuencia de la señal de entrada. Esto se puede lograr a través de modificar de alguna manera la corriente  $I_k$  del circuito.
- Si se desea construir un controlador de arquitectura dinámica, el control de las corrientes de los circuitos en general se puede realizar mediante convertidores D/A. Este es un problema abierto debido a que se deben diseñar estos dispositivos de manera tal que sean fácilmente implantados y ocupen la menor área posible en tecnología VLSI; de manera similar se deben diseñar los circuitos digitales que permitirán en un momento dado la interfaz con el circuito.
- Aunque el diseño de circuitos integrados en electrónica analógica todavía emplean fuertemente los de transistores bipolares de juntura, la tendencia muestra que estos empiezan a ser desplazados por transistores de efecto de campo en sus diversas versiones. Entre las ventajas que ofrecen estos dispositivos se encuentran una alta impedancia de entrada y un bajo consumo. Una de sus desventajas sería la reducción de la velocidad de respuesta, debido a la capacitancia que se forma entre las terminales de compuerta y fuente del dispositivo; además la transconductancia de transistores MOS es bastante menor a la que presentan los TBJ.

Considerando lo anterior, una propuesta para futuros trabajos será obtener circuitos equivalentes para cada etapa del controlador. En el caso de los transconductores la conversión es directa. Para los operadores MIN y MAX la conversión también sería directa, pero involucraría un ajuste en el offset en salida de cada uno. En lo referente al circuito defusificador se debe estudiar cual es el efecto que produce usar tecnología MOS en lugar de transistores TBJ.

- La técnica de fusificación usada en el controlador es “fusificación por punto”. Un problema abierto es el diseño electrónico de controlador analógico que use el método de fusificación aproximada.

- Es de esperarse que la superficie que describe la acción de control, cuando las funciones de salida del controlador son singletons, presente cambios abruptos en comparación con la que puede presentar el controlador cuando sus funciones de salida son de tipo triangular o trapezoidal. Por lo tanto, otro problema abierto en el diseño electrónico es el que se refiere al proceso de inferencia, cuando éste involucra funciones de membresía de tipo triangular, trapezoidal, etc., como consecuentes de cada regla. Este problema va ligado, además, al diseño de un circuito defusificador que sea capaz de procesar la información que produzca el proceso de inferencia.
- La respuesta del circuito de función de membresía es de tipo voltaje en este trabajo, sin embargo ésta puede ser de corriente. Por otro lado, la señal de entrada del circuito normalizador son corrientes. Si el proceso de inferencia fuese modificado para que empleara corrientes, tanto en sus entradas como en sus salidas, se obtendrían algunas ventajas sobre las dimensiones del controlador, por ejemplo: (a) el convertidor de corriente a voltaje no sería necesario y el número de transistores sería menor, (b) en el caso de una implantación en VLSI, se observaría además una reducción significativa del área de implantación, considerando que el espacio ocupado por resistencia es superior al requerido para un transistor.

17