UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE ESTUDIOS SUPERIORES

CUAUTITLAN

DISEÑO DE UN GRAFICADOR DE BODE

T E S I S

QUE PARA OBTENER EL TITULO DE:

INGENIERO MECANICO ELECTRICISTA

P R E S E N T A N:

EFRAIN ROMAN SALGADO

VICENTE ALBERTO UGALDE SALAZAR

Director de Tesis: M. C. JOSE GUILLERMO PEREZ LUNA

CUAUTITLAN DE R. R., MEXICO **1985**

UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

P R O L O G O

La demanda de la automatización, ha traído como consecuencia el diseño de sistemas adaptables a las computadoras, los cuales, constituyen una fuente de datos del procedimiento que se desee automatizar. Tal es el caso del circuito del módulo del graficador de Bode, el cual, ha sido diseñado para adaptarse a la "microcomputadora II de cromemco", para graficar las curvas de Bode en la región de audiofrecuencia.

En el Capítulo Uno, se dan los procedimientos para representar las gráficas de Bode, y la ventaja que se tiene, al utilizar el circuito que se diseñó, sobre los procedimientos convencionales.

En el Capítulo Dos, se da un diagrama a bloques del sistema que va a graficar las curvas de Bode, y una explicación detallada de cada uno de estos bloques.

El Capítulo Tres, trata del diseño del generador de barrido. En cada una de las etapas de que está compuesto este generador, se da la explicación detallada del funcionamiento de cada una de estas etapas y su diseño respectivo.

El Capítulo Cuatro, trata del diseño de la interfaz para la tarjeta D+7A I/O.

En el Capítulo Cinco, se dan las conclusiones; se dan las fallas que hay en el diseño y una posible solución de estas.

INDICE

	CONTENIDO	PAG.
CAPITULO 1	INTRODUCCION.	
	1.1 Generalidades.....	1
	1.2 Respuesta en frecuencia.....	2
	1.3 Descripción del graficador de Bode.	4
CAPITULO 2	DESCRIPCION GENERAL DEL GRAFICADOR DE -- BODE.	
	2.1 Diagrama general a bloques.....	6
	2.2 Descripción del diagrama a bloques.	7
CAPITULO 3	DISEÑO DEL GENERADOR DE BARRIDO.	
	3.1 Diagrama a bloques del generador de barrido.....	11
	3.2 Descripción del funcionamiento de ca cada bloque.....	11
	3.2.1 Generador diente de sierra.....	11
	3.2.2 Oscilador controlado por volta--- je.....	25
	3.2.3 Interfaz de salida.....	38
	3.2.4 Convertidor.....	45
	3.2.5 Amplificador de acoplamiento....	51
CAPITULO 4	INTERFAZ PARA LA TARJETA D+7A I/O.	
	4.1 Diente de sierra.....	62
	4.2 Interfaz de la amplitud "Vi".....	66
	4.3 Interfaz de la amplitud "Vo".....	75
	4.4 Atenuador de la amplitud "Vo".....	83
	4.5 Interfaz para la fase.....	86

PAG.

CAPITULO 5	CONCLUSIONES.	
	Conclusiones.....	92
APENDICE A	Especificaciones técnicas del módulo - del graficador de Bode.....	94
APENDICE B	Diagrama general del circuíto del mó-- dulo del graficador de Bode.....	96
APENDICE C	Fuentes de alimentación.....	98
APENDICE D	Características de los circuítos inte- grados que se usaron en el diseño..	100
APENDICE E	Referencias bibliográficas.....	111

CAPITULO 1

INTRODUCCION.

1.1 GENERALIDADES.

Al empezar a fabricarse en diferentes empresas, - sistemas electrónicos similares, empezó, de esta manera, una "competencia", la cual tenía como finalidad producir grandes volúmenes, a menor costo y mejor calidad. Por esto, se investigaron diferentes métodos para comprobar el funcionamiento de estos sistemas. Una de las principales pruebas que se les realizaban, era la de obtener su respuesta con el objeto de optimizarlos. En primer lugar, el método que se utilizaba para obtener la respuesta de un sistema, era el analítico. El procedimiento de este método, consiste en sustituir en la variable de la ecuación que rige el sistema, valores numéricos. Esto, a un investigador le lleva mucho tiempo en obtener la respuesta del sistema, además, por lo que esto implica, no se obtiene una respuesta real, ya que los elementos - del sistema en análisis, se consideran como ideales, lo --- cual, fisicamente no sucede así.

Con la aparición en el mercado de dispositivos electrónicos, el investigador de hoy, puede construir facilmente un diseño electrónico y obtener su respuesta, lográndose, de esta manera, una respuesta verídica. Por esto, al investigador le da mas confianza para optimizarlo.

Con los sistemas automáticos que existen hoy en día para procesar información, el tiempo de procesamiento --

que se emplea para conocer ésta, es relativamente corto en -- comparación con los métodos anteriores. Esto, para un país -- significa un acelerado desarrollo tecnológico. Es de gran interés para los países como México que están en proceso de industrialización y en vías de desarrollo tecnológico, el desarrollo de proyectos dedicados a esta área.

1.2 RESPUESTA EN FRECUENCIA.

El método mas usual para conocer la respuesta de un sistema electrónico que trabaje en la región de audio, son las gráficas de Bode[1]. Para obtener estas gráficas, existen dos formas: la matemática y la experimental. Para esto se parte del siguiente concepto: cuando se aplica una señal a la entrada de un dispositivo físico, dicha señal se transmite a la salida en donde aparece en forma modificada, modificación que se debe a la característica del sistema. Cuando la señal de - entrada es una onda senoidal, resulta -para sistemas lineales- que la señal de salida es también una onda senoidal, que difiere de la entrada solo en amplitud y fase.

A la relación matemática de la variable de salida entre la variable de entrada se le denomina función de transferencia.

Para representar analíticamente la función de --- transferencia el procedimiento consiste en sustituír en la -- ecuación de transferencia una cierta cantidad de valores numéricos de la velocidad angular "w" y representar gráficamente los resultados obtenidos. La ecuación suele ser una expre----

sión compleja y los números obtenidos al sustituír los valo-- res de "w" son vectores, que, por lo tanto, tienen una magnitud y un ángulo de fase. Por ello en las representaciones gráficas se han de considerar tres factores: frecuencia, magnitud y ángulo de fase.

La manera de representar las gráficas de Bode es por medio de gráficas logarítmicas. Una ventaja de esto radica en el hecho de que se simplifica considerablemente el --- cálculo numérico de los puntos sobre las curvas y en términos generales, la curva del logarítmo de la magnitud en función - de log "w" puede aproximarse con una exactitud bastante aceptable mediante asíntotas, lo cual simplifica aún mas la re--- presentación de las gráficas.

Al usar logarítmos para representar la ecuación - de transferencia cada término de esta ecuación puede considerarse como una unidad independiente. Por lo tanto, para encontrar la respuesta total, cada término de la expresión general se suma o resta, según su signo, con lo cual se realiza en -- forma equivalente las operaciones de multiplicación y división. De esta manera se obtienen las características de un -- sistema como son: ancho de banda, frecuencias de corte, frecuencia de resonancia y su fase.

Aún con la ventaja que dan los logaritmos para -- representar la ecuación de transferencia gráficamente, esto, a un investigador le lleva mucho tiempo en obtener la respuesta en frecuencia de un sistema, ya que estas evaluaciones resultan muy laboriosas.

Otra manera de obtener la respuesta en frecuencia - de un sistema, consiste en probar éste, experimentalmente. Este proceso se realiza aplicándole a un sistema en su entrada, una señal senoidal de amplitud constante y frecuencia variable, obteniéndose a la salida, una variación de amplitud y fase. De esta manera se obtiene una respuesta real del sistema en análisis, sin embargo, este procedimiento también resulta laborioso, ya - que manualmente se operan los instrumentos de prueba y medición, además de que se tienen que realizar los cálculos matemáticos - correspondientes.

El procedimiento que damos para encontrar la respuesta en frecuencia de un sistema, es, el de diseñar un circuíto - adaptable a la "microcomputadora II de cromemco", la cual, procesará los datos del circuíto que se diseñó, para obtener los - siguientes resultados: la ganancia y la fase del sistema en análisis, en función de la frecuencia, para así obtener la gráfica de Bode en un tiempo relativamente corto; una de las ventajas - de este graficador, es de que se podrán obtener varias copias - del Bode de un mismo sistema, en un tiempo relativamente corto.

1.3 DESCRIPCION DEL MODULO DEL GRAFICADOR DE BODE.

El circuíto que se diseñó, es en sí un generador -- de frecuencias, el cual proporciona manualmente y automáticamente un barrido de éstas, en la región de audio. De modo que para analizar un sistema, estas señales se aplican en su entrada. Las señales de entrada y salida del sistema en análisis, se tienen

que adaptar a la microcomputadora, por lo que se diseñaron las interfaces correspondientes.

La ventaja que se tiene con éste módulo, es, de que independientemente de que puede usarse con una microcomputadora, puede utilizarse también junto con un osciloscopio, como un generador de función para analizar circuítos como: amplificadores de audio, bocinas, filtros electrónicos pasivos y activos de audio, compresores de audio, expansores de audio, transformadores de audio, para conocer la impedancia característica en líneas de audio, para calibrar medidores de nível de grabación y reproducción de audio, circuítos mezcladores de audio, ecualizadores, circuítos distorsionadores para instrumentos musicales, etc... . Otra característica de este módulo es el de usarse como convertidor de analógico a digital, también como modulador en frecuencia a baja frecuencia, como probador de transistores en corte y saturación (sí, no), etc... .

CAPITULO 2

DESCRIPCION GENERAL DEL GRAFICADOR DE BODE.

2.1 DIAGRAMA GENERAL A BLOQUES.

El diagrama general a bloques del sistema que va a graficar las curvas de Bode, es el que muestra la figura 2.1.

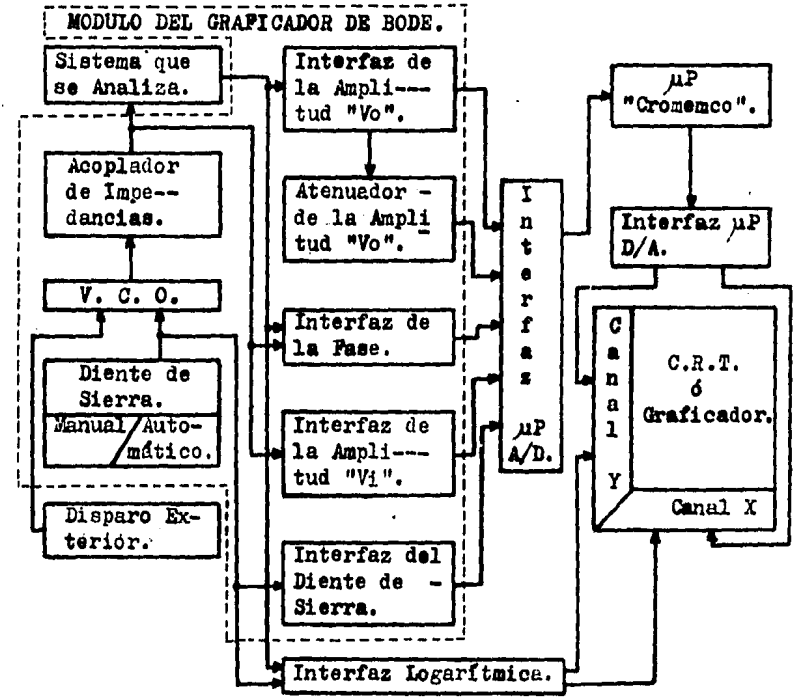


Fig. 2.1 Diagrama general a bloques.

2.2 DESCRIPCION DEL DIAGRAMA A BLOQUES.

Del diagrama general de la figura 2.1, se diseñó el módulo del graficador de Bode (encerrado en línea discontinua) el cual consta de un Diente de Sierra, un V.C.O., etapa de Acoplamiento de Impedancia, Interfaz de la Amplitud "Vo", Atenuador de "Vo", Interfaz de la Amplitud "Vi", Interfaz de la Fase e Interfaz del Diente de Sierra.

El circuíto generador diente de sierra, como su nombre lo indica, genera una señal de pendiente constante con un tiempo de levantamiento T_1, una amplitud máxima Vm y un tiempo de descenso T_2, hasta llegar a su voltaje inicial, repitiéndose nuevamente este ciclo, como lo muestra la figura 2.2 .

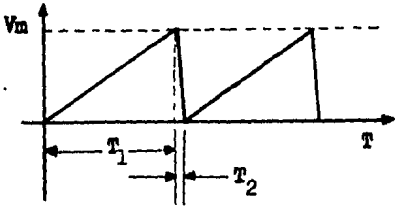


Fig. 2.2 Diente de sierra.

Esta señal tiene la finalidad de modular al bloque del V.C.O. (oscilador controlado por voltaje), el cual puede controlarse automáticamente, manualmente y externamente.

El V.C.O. genera una onda senoidal de amplitud -

constante y frecuencia variable, esta ultima, es función directa del voltaje de entrada (diente de sierra), es decir, a una amplitud de voltaje, le corresponderá una frecuencia a la salida. Por lo tanto, al tener un voltaje variable a la entrada del V.C.O., a la salida se tiene una señal senoidal de frecuencia variable (barrido en frecuencia). El barrido en frecuencias como se muestra en la figura 2.3 .

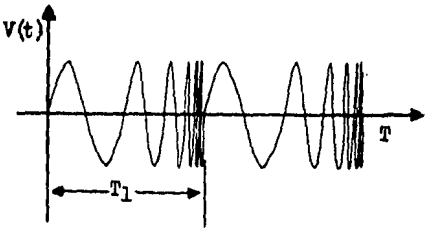


Fig. 2.3 Barrido en frecuencia.

El circuito acoplador de impedancia conectará debidamente al V.C.O. con el sistema que se analice. Con este circuito se controlará la amplitud del voltaje a la entrada del sistema que se analice.

Los bloques anteriores (Diente de Sierra, V.C.O., Acoplador de Impedancias) forman el generador de barrido.

Para acoplar a la tarjeta D+7A I/O de la microcomputadora cromemco, se acondicionarán las señales tanto a la entrada como a la salida del sistema que se analice. Para esto se diseñaron las interfaces correspodientes.

La interfaz del generador diente de sierra se adaptará a una de las entradas de la tarjeta D+7A I/O. Esta señal

es la fundamental, ya que sincronizará al generador de barrido con la microcomputadora, es decir, dará a la microcomputadora, la referencia sobre la frecuencia que tiene la señal a la entrada del sistema en análisis.

La Interfaz de la Amplitud "Vi" dará a la microcomputadora, la amplitud que tiene la señal a la entrada del sistema que se analiza. Esta señal no se toma directamente de la salida del Acoplador de Impedancias, si no que la amplitud que tiene la señal a la salida de este circuíto, es proporcional a la amplitud de un voltaje de corriente directa.

La Interfaz de la Amplitud "Vo" toma directamente la respuesta del sistema en análisis, por lo que, para adaptar esta señal a la microcomputadora, esta interfaz se encarga de rectificarla y obtener el valor promedio. Esta interfaz cuenta con un atenuador para no sobrepasar los límites a la entrada de la misma. En este atenuador se tiene un voltaje de corriente directa como una referencia para saber el grado de atenuación; también cuenta con un circuíto de protección para la tarjeta D+7A I/O.

La Interfaz de la Fase comparará las señales de entrada y salida del sistema en análisis. Obteniéndose a la salida de esta interfaz, el defasamiento entre ambas señales, el cual será proporcional a la amplitud de un voltaje de corriente directa.

La Interfaz Analógico-Digital acopla las señales de la entrada y de la salida del sistema que se analiza, con la microcomputadora, es decir, las convierte de señales analógicas a señales digitales.

La microcomputadora procesará y controlará la in-

formación para obtener los siguientes datos: la ganancia y -- la fase en función de la frecuencia la cual estará en escala - logarítmica. Estos datos, a la salida de la microcomputadora, se obtendrán procesados (en ocho bits), de ahí se enviarán -- a la interfaz de salida que es un convertidor Digital-Analógico el cual tiene a la entrada un canal digital y siete analógicos de salida.

Las señales analógicas podrán ser recibidas por el graficador o por un osciloscopio (C.R.T.). Las dos entradas - que tiene el graficador (entradas "X" e "Y") serán controladas por el microprocesador para así obtener la gráfica de Bode del sistema que se analiza. Esta gráfica también se podrá obtener a través de un osciloscopio (C.R.T.), ya que cuenta con entradas de deflexión horizontal y vertical de la misma manera que el graficador posee también controles manuales para cada entrada.

La interfaz logarítmica, acondicionará la señal de barrido (diente de sierra) exponencialmente y la respuesta del sistema en análisis la acondicionará logarítmicamente. Estas - señales podrán obtenerse a través de un osciloscopio (C.R.T.) o un graficador, sin tener que utilizar la microcomputadora.

CAPITULO 3

DISEÑO DEL GENERADOR DE BARRIDO.

3.1 DIAGRAMA A BLOQUES DEL GENERADOR DE BARRIDO.

El generador de barrido consta de varias etapas -- como muestra la figura 3.1.

Fig. 3.1 Diagrama a bloques del generador de barrido.

3.2 DESCRIPCION DEL FUNCIONAMIENTO DE CADA ETAPA.

3.2.1 Generador Diente de Sierra.

El Generador Diente de Sierra manual, consta de -- tres etapas: fuente de referencia (D_{Z1}), la referencia variable (P_1) y la fuente de corriente (Q_1,Q_2), como muestra la figura 3.2 .

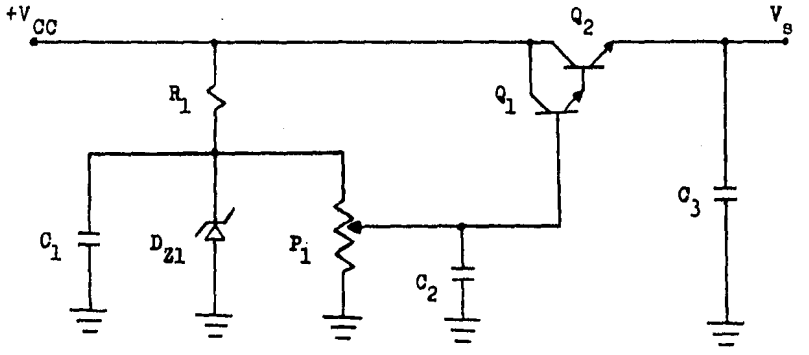


Fig. 3.2 Generador diente de sierra manual.

El voltaje de referencia se implementó en base a un diodo zenner, obteniéndose así, un voltaje regulado; la fuente variable se toma del cursor de un potenciómetro, obteniéndose de esta manera un voltaje variable; Q_1 y Q_2 forman la fuente de corriente, además de que acoplan las impedancias entre la fuente variable y el V.C.O. . En sí, estas tres etapas forman una fuente regulada de voltaje variable. El tiempo de subida es indefinido ya que se opera manualmente (por medio de P_1).

DESARROLLO DE FORMULAS.

Para la etapa reguladora se tiene que:

$$R_1 = \frac{V_{CC} - V_{DZ1}}{I_{R1}} \qquad (3.1)$$

de donde:

V_{CC} = Voltaje positivo de la fuente.

V_{DZ1} = Voltaje del diodo zener.

I_{R1} = Corriente en la resistencia R_1.

sea:

$$I_{R1} = I_{DZ1} + I_{P1} \qquad (3.2)$$

de donde:

I_{DZ1} = Corriente en el diodo zener.

I_{P1} = Corriente en el potenciómetro P_1.

sea:

$$I_{P1} = \frac{V_{DZ1}}{R_{P1}} \qquad (3.3)$$

de donde:

R_{P1} = Resistencia del potenciómetro P_1.

DISEÑO.

Para el diseño del generador Diente de Sierra manual (fuente regulada de voltaje variable); se requiere a la salida de este circuito, de una amplitud máxima (V_s) de ---- 10 Volts; se cuenta con un voltaje de alimentación (V_{CC}) de - 15 Volts, y un diodo zener de 12 Volts, cuya corriente es de 5 miliamperes para este voltaje; se propone un potenciómetro de 5 kΩ. Sustituyendo estos datos en la ecuación 3.3:

$$I_{P1} = \frac{V_{DZ1}}{R_{P1}} = \frac{12V}{5k\Omega}$$

$$I_{P1} = 2.4 \text{ mA}$$

Sustituyendo este dato en la ecuación 3.2, se tiene:

$$I_{R1} = I_{DZ1} + I_{P1} = 5mA + 2.4mA$$

$$I_{R1} = 7.4 \text{ mA}$$

finalmente, sustituyendo en la ecuación 3.1:

$$R_1 = \frac{V_{CC} - V_{DZ1}}{I_{R1}} = \frac{15V - 12V}{7.4mA}$$

$$R_1 = 405\ \Omega \approx 390\ \Omega$$

dado que la corriente de salida es pequeña, y porque la configuración de los transistores Q_1 y Q_2 es darlington: la corriente de base es mucho mas pequeña, y por lo tanto se desprecia.

Para la selección de los transistores Q_1 y Q_2 se tomaron en cuenta los siguientes parámetros: $V_{ce} \geq 2V_{CC}$, $\beta \geq 100$ e $I_c \geq 100$ mA; el valor de los capacitores C_1, C_2 y C_3 se eligió de tal forma que estabiliza la corriente directa:

$$C_1 = 100\ \mu F$$

$$C_2 = 22\ \mu F$$

$$C_3 = 0.1\ \mu F$$

el voltaje de estos capacitores debe ser mayor que V_{CC}.

El circuito final del generador diente de sierra - manual, es el que muestra la figura 3.3 .

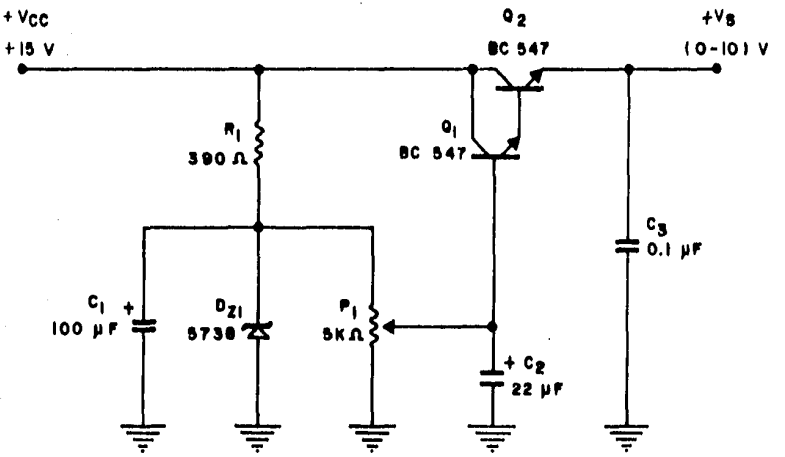


Fig. 3.3 GENERADOR DIENTE DE SIERRA MANUAL.

El Generador Diente de Sierra Automático, consta - de dos etapas: un comparador y un integrador, como muestra la figura 3.4 .

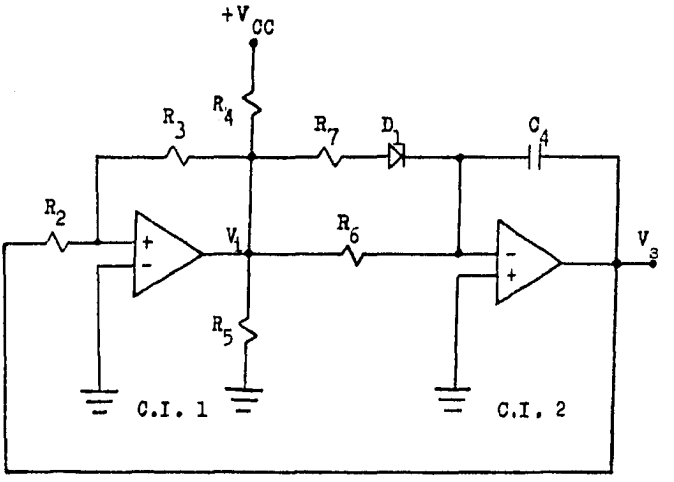


Fig. 3.4 Generador diente de sierra automático.

Para el análisis del Generador Diente de Sierra -- Automático, se supone para el tiempo T_1, un voltaje V_i negativo, como muestra la figura 3.5 .

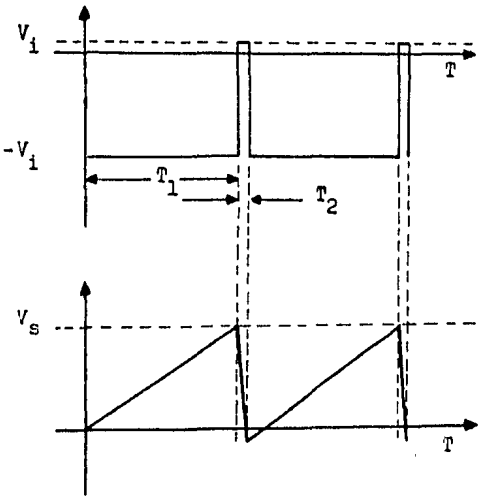


Fig. 3.5 Formas de onda a la salida del comparador ($-V_i$) e integrador (V_s).

Al tener el voltaje negativo ($-V_i$) a la entrada del integrador, el diodo D_1 no se polariza (quedando un circuito abierto), por lo tanto, la corriente circulará a través de R_6, dicha señal es integrada e invertida su polaridad, teniendo una duración (T_1) determinada por C_4 y R_6. Esta señal es realimentada, es decir, se tiene a la entrada del comparador, de modo que cuando dicha señal cruza el voltaje de histéresis del comparador, éste, cambia a un voltaje positivo (aproximadamente cero volts), como muestra la función de transferencia del comparador en la figura 3.6 .

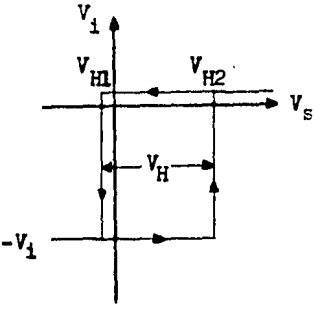


Fig. 3.6 Función de transferencia del comparador.

El voltaje positivo es suficiente para polarizar al diodo D_1 (en el cual se tendrá un corto-circuíto), la señal que pasa a traves de este diodo es integrada e invertida su polaridad. Esta señal tendrá un tiempo de integración -- (T_2), determinado por R_7 y C_4. Dicha señal, cuando es obtenida a la salida del integrador, es nuevamente realimentada, de esta manera, el comparador cambiará su estado, obteniéndose a su salida, la magnitud del voltaje inicial (V_i). Completandose así un ciclo, iniciándose nuevamente otro.

DESARROLLO DE FORMULAS.

La magnitud del voltaje para el tiempo T_1 a la salida del integrador está determinada por la fórmula 3.4 .

$$V_s = -\frac{1}{R_6 C_4}\int_0^{T_1} (-V_i)dt \qquad (3.4)$$

de donde:

V_i = Voltaje de entrada al integrador (cte.).

T_1 = Tiempo de integración, determinado por - R_6 y C_4.

V_s = Voltaje a la salida del integrador.

operando la ecuación 3.4 y despejando a R_6, se tiene que:

$$V_s = \frac{-(-V_i)}{R_6 C_4} \int_0^{T_1} dt$$

$$V_s = \frac{V_i}{R_6 C_4} t \Big]_0^{T_1}$$

$$V_s = \frac{V_i}{R_6 C_4} T_1$$

$$R_6 = \frac{V_i T_1}{V_s C_4} \qquad (3.5)$$

para el tiempo T_2 el cual debe ser mucho menor que T_1; sustituyendo en la ecuación 3.5 para R_7, se tiene:

$$R_7 = \frac{V_i T_2}{V_s C_4} \qquad (3.6)$$

Dado que en el generador de barrido se requiere una gama de frecuencias de 10 Hertz a 100 Kilohertz, el tiem

po (T_1) se obtiene en base al "Teorema de Muestreo de Nyquist"[2], por lo tanto: la frecuencia del oscilador diente de sierra ($f_{O.D.S.}$), es:

$$f_{O.D.S.} = \frac{1}{2} f_{\text{mínima de barrido.}} \qquad (3.7)$$

dado que $f = \frac{1}{T}$ y sustituyendo en la ecuación 3.7, entonces:

$$f_{O.D.S.} = \frac{1}{T_{O.D.S.}} = \frac{1}{2} f_{\text{mínima de barrido.}} \qquad ...(3.8)$$

despejando $T_{O.D.S.}$ de la ecuación 3.8, se tiene:

$$T_{O.D.S.} \geq \frac{2}{f_{\text{mínima de barrido.}}} \qquad (3.9)$$

Para el circuito comparador, el nivel de histéresis está dado por la ecuación 3.10:

$$\frac{V_i}{V_s} = \frac{R_3}{R_2} = \frac{V_{CC}}{V_H} \qquad (3.10)$$

de donde:

$V_i \approx V_{CC}$ = Voltaje de salida cuando el comparador está en corte.

$V_s = V_H$ = Voltaje de histéresis.

despejando a R_2 de la ecuación 3.10:

$$R_2 = \frac{R_3 V_H}{V_{CC}} \qquad (3.11)$$

además, en el comparador se deben de cumplir las condiciones - siguientes:

$R_3 > R_2$: Para asegurarle una alta ganancia, y para mandarlo a corte y satura-- ción.

$R_4 < R_5$ } Para asegurarle una corriente de - $R_3 > R_4$ } saturación.

...(3.12)

DISEÑO.

La frecuencia mínima de barrido que se requiere, - es de 10 Hertz. Sustituyendo este dato en la ecuación 3.9:

$$T_{O.D.S.} \geq \frac{2}{f_{\text{mínima de barrido.}}} \geq \frac{2}{10Hz}$$

$$T_{O.D.S.} \geq 0.2 \text{ s}$$

Este, es el tiempo T_1 del oscilador diente de sierra. Es el -

tiempo que tarda la señal del oscilador diente de sierra, en alcanzar su máxima amplitud; para obtener un mayor número de muestras, y para poder graficarlas, se eligió un $T_{O.D.S.}$ (T_1) mucho mayor de 0.2 segundos:

$$T_1 = T_{O.D.S.} = 10 \text{ s}$$

Para el diseño del circuito integrador: se requiere un voltaje de salida V_s (amplitud máxima del voltaje del diente de sierra) de 10 Volts; el voltaje de entrada V_i es de un valor aproximado a la amplitud del voltaje de alimentación V_{CC} (15 Volts negativos); el valor del capacitor C_4 se propone de 2.2 microfaradios. Por lo tanto, sustituyendo estos datos en la ecuación 3.5:

$$R_6 = \frac{V_i T_1}{V_s C_4} = \frac{(15V)(10s)}{(10V)(2.2\mu F)}$$

$$R_6 = 6.82 \times 10^6 \ \Omega \approx 6.8 \ M\Omega$$

para el tiempo T_2, el voltaje de entrada V_i debe ser de aproximadamente 0 Volts, por lo tanto, para calcular la resistencia R_7, el voltaje V_i se propone de 0.1 Volts, y como el tiempo T_2 tiene que ser mucho menor que el tiempo T_1, de aquí que el tiempo T_2 se propone de 0.1 segundo. Sustituyendo estos datos en la ecuación 3.6:

$$R_7 = \frac{V_i T_2}{V_s C_4} = \frac{(0.1V)(0.1s)}{(10V)(2.2\mu F)}$$

$$R_7 = 454.55\ \Omega$$

Para asegurar una caída rápida del diente de sierra, R_7 se eligió de:

$$R_7 = 100\ \Omega$$

Para el diseño del comparador se tiene un voltaje de alimentación V_{CC} de 15 Volts; se requiere un voltaje de histéresis V_H de 10 Volts; si la resistencia R_3 se propone de 100 kΩ, y sustituyendo en la ecuación 3.11, se tiene que:

$$R_2 = \frac{R_3 V_H}{V_{CC}} = \frac{(100k\Omega)(10V)}{15V}$$

$$R_2 = 66.7\ k\Omega \approx 68\ k\Omega$$

de las condiciones 3.12:

$$R_3 > R_2$$

$$R_4 < R_5$$

$$R_3 > R_4$$

Si la resistencia R_5 se propone de 100 kΩ, por lo tanto:

$$R_4 = 12\ k\Omega$$

El circuito final del generador diente de sierra automático, es el que muestra la figura 3.7 .

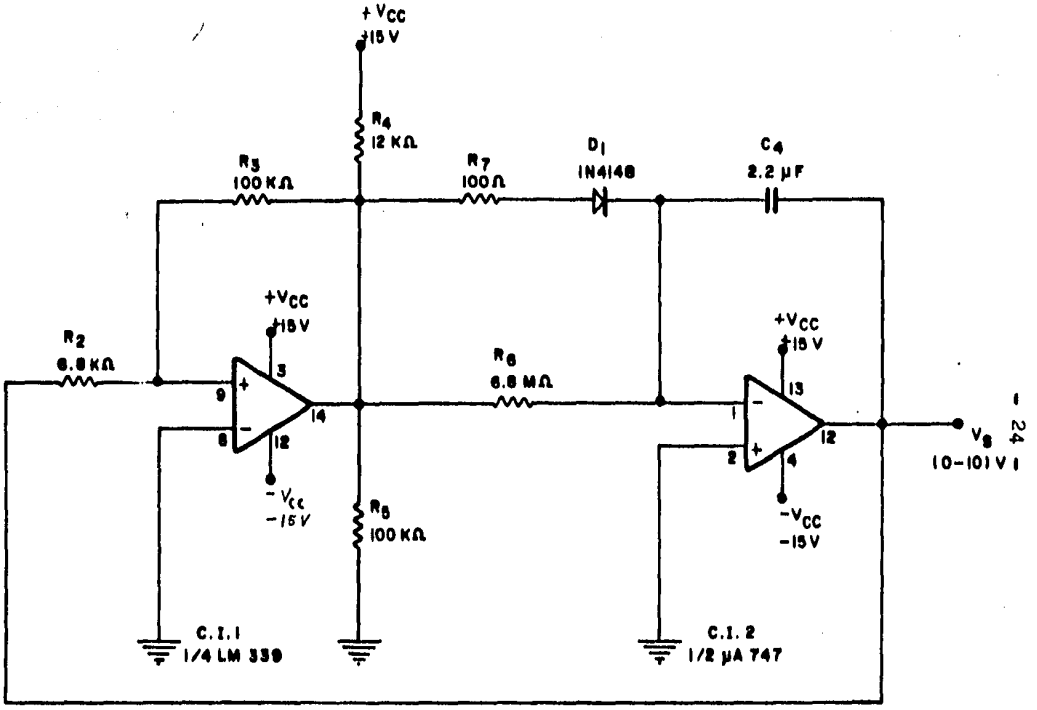


Fig. 3.7 GENERADOR DIENTE DE SIERRA AUTOMATICO.

3.2.2 Oscilador Controlado por Voltaje (V.C.O.).

El V.C.O. consta de cuatro etapas, a saber: inversor, modulador, integrador y comparador, como muestra la figura 3.8 .

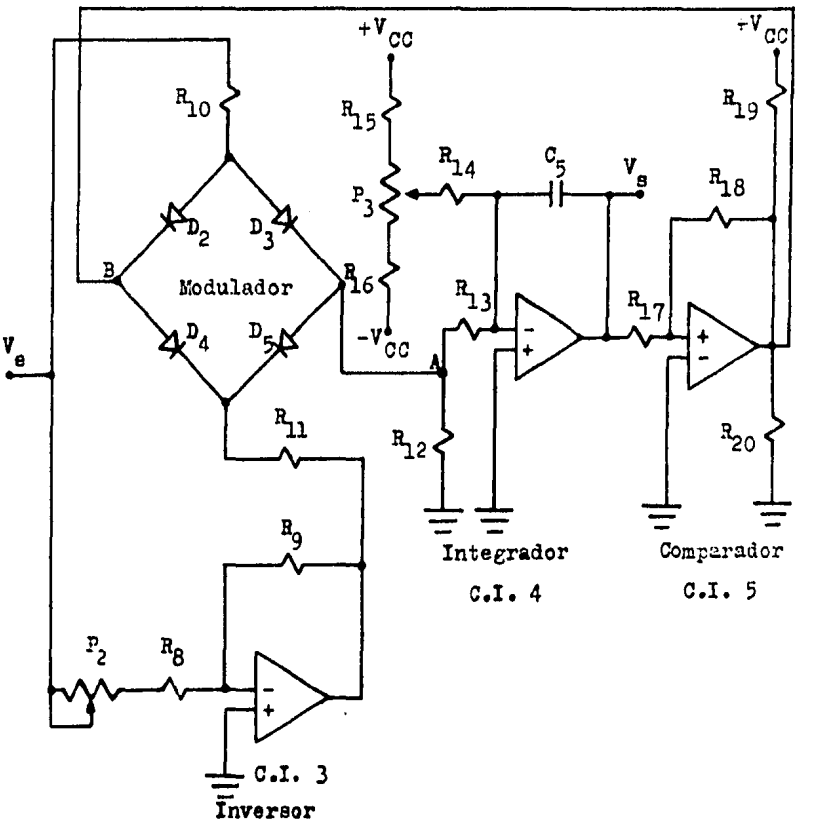


Fig. 3.8 Oscilador controlado por voltaje.

Para el análisis del V.C.O., se supone a la entrada de éste, un voltaje positivo V_e, y un voltaje positivo de saturación a la salida del comparador (punto "B") de aproximadamente V_{CC}.

El voltaje V_e cambia su polaridad a través del circuíto inversor C.I. 3, por lo que se obtiene en su salida un voltaje negativo $-V_e$. Tanto V_e como $-V_e$ polarizan al limitador puente de diodos (modulador), uniendo los puntos "A" y "B". Como el punto "B" tiene un voltaje positivo, el cual está a la entrada del circuíto integrador C.I. 4, se tendrá a la salida (V_s) de éste, una rampa con pendiente negativa. Esta señal pasa a la entrada no inversora del comparador --- C.I. 5. Cuando la amplitud de la rampa cruza el voltaje de histéresis de este comparador, dicho comparador cambia de estado (de positivo a negativo), como muestra la figura 3.9 .

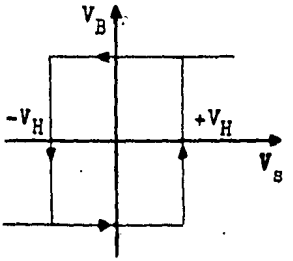


Fig. 3.9 Función de transferencia del comparador.

El voltaje negativo está presente a la entrada -

del integrador, ya que V_e y $-V_e$ siguen polarizando al puente de diodos, de esta manera, se obtiene a la salida (V_s) del - integrador otra rampa, ahora con pendiente positiva. Cuando la amplitud de la rampa cruza el voltaje de histéresis del - comparador, éste, cambia nuevamente de estado (de negativo a positivo), completandose así un ciclo, iniciándose nuevamente otro, como muestra la figura 3.10 .

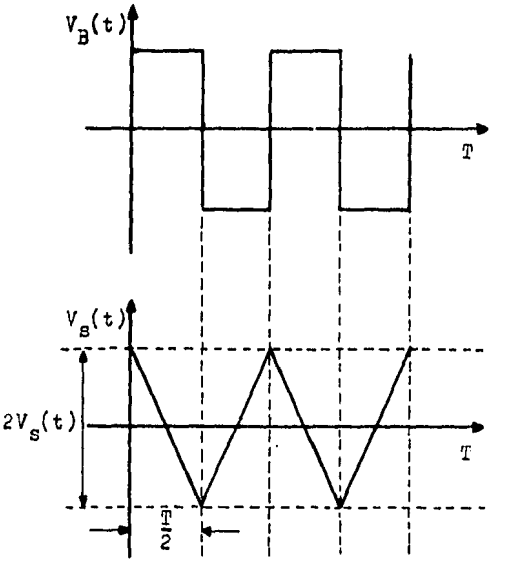


Fig. 3.10 Formas de onda a la salida del comparador (punto "B") e integrador (V_s).

La frecuencia se modifica variando el voltaje de entrada V_e, y por medio del circuíto modulador.

Al tener un voltaje variable a la entrada del circuíto integrador C.I. 4, se tendrá a la salida de éste, una frecuencia variable.

Para corregir la simetría de la forma de onda, se agregaron los potenciómetros P_2 y P_3. P_2 ajusta la ganancia del circuíto inversor C.I 3, y P_3 ajusta el corrimiento del circuíto integrador C.I. 4.

DESARROLLO DE FORMULAS.

La ganancia del circuíto inversor[3,4] está dada por:

$$Av = - \frac{R_9}{P_2 + R_8} \qquad (3.13)$$

de donde:

$$R_9 = (P_2 + R_8)(-Av) \qquad (3.14)$$

Al polarizar el limitador puente de diodos por $-V_e$ y $-V_e$, el circuíto queda como muestra la figura 3.11 .

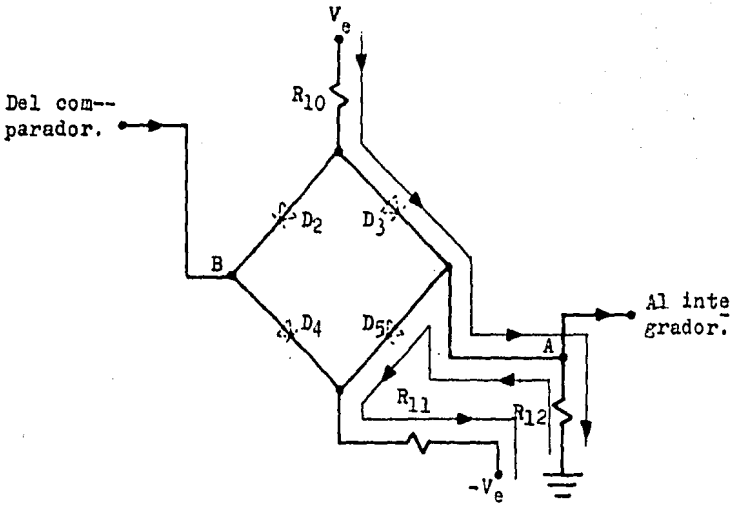


Fig. 3.11 Limitador puente de diodos (polarización).

De la figura 3.11 se tienen los dos circuítos divisores de -- tensión, como muestra la figura 3.12 .

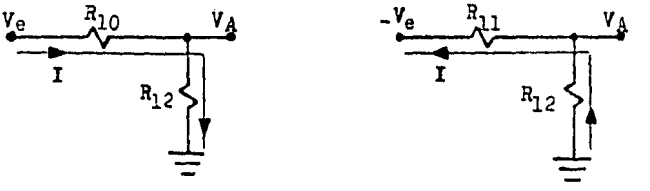


Fig. 3.12 Divisores de tensión.

De la figura 3.12 se deducen las siguientes ecuaciones:

$$R_{eq.} = \frac{R_{10}R_{12}}{R_{10} + R_{12}} \qquad (3.15)$$

y

$$V_A = \frac{R_{12}V_e}{R_{10} + R_{12}} \qquad (3.16)$$

$$R_{eq.} = \frac{R_{11}R_{12}}{R_{11} + R_{12}} \qquad (3.17)$$

y

$$V_A = -\frac{R_{12}V_e}{R_{11} + R_{12}} \qquad (3.18)$$

La función de transferencia del limitador puente de diodos es la que se muestra en la figura 3.13 .

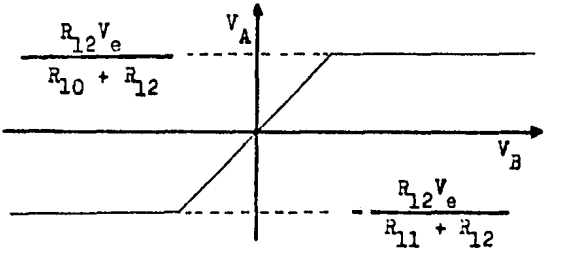


Fig. 3.13 Función de transferencia del limitador.

De las ecuaciones 3.16 y 3.18, y haciendo ---- $R_{10} = R_{11} = R_{12}$, se tiene:

$$V_A = \frac{R}{R + R} V_e \qquad (3.19)$$

y

$$V_A = - \frac{R}{R + R} V_e \qquad (3.20)$$

operando las ecuaciones 3.19 y 3.20, se tiene que:

$$V_A = \frac{1}{2} V_e \qquad (3.21)$$

y

$$V_A = - \frac{1}{2} V_e \qquad (3.22)$$

Del circuito integrador se tiene que:

$$V_s = - \frac{1}{R_{13} C_5} \int V_A dt \qquad (3.23)$$

de donde:

V_s = Voltaje de salida.

V_A = Voltaje de entrada (constante).

De la figura 3.10 tomando como intervalo de inte-

gración T/2, una amplitud de $2V_s$, y sustituyendo en la ecuación 3.23, se tiene que:

$$2V_s = -\frac{1}{R_{13}C_5}\int_0^{T/2} 1/2V_e\,dt$$

$$2V_s = -\frac{V_e}{2R_{13}C_5}\int_0^{T/2} dt$$

operando la ecuación anterior, se tiene:

$$2V_s = -\frac{V_e T}{2R_{13}C_5}\Bigg]_0^{T/2}$$

$$2V_s = -\frac{V_e T}{4R_{13}C_5}$$

de donde:

$$V_s = -\frac{V_e T}{8R_{13}C_5} \qquad (3.24)$$

el signo "menos" indica que la pendiente es negativa por lo - que se tomará el valor absoluto.

como:

$$T = \frac{1}{f}$$

se tiene que:

$$V_s = \frac{V_e}{8R_{13}C_5f} \qquad (3.25)$$

de donde:

$$R_{13} = \frac{V_e}{8V_sC_5f} \qquad (3.26)$$

DISEÑO.

Para el circuito inversor, si:
Av = -1; $(P_2 + R_8) = 10\ k\Omega$, y sustituyendo en la ecuación 3.14:

$$R_9 = (P_2 + R_8)(-Av) = (10k\Omega)(1)$$

$$R_9 = 10\ k\Omega$$

si R_8 se propone de 8.2 $k\Omega$, entonces:

$$P_2 = 10k\Omega - R_8 = 10k\Omega - 8.2k\Omega$$

$$P_2 = 1.8\ k\Omega$$

para obtener mayor precisión en el ajuste de la ganancia del amplificador, se multiplicará por dos el valor del potenciómetro, de esta manera, el cursor del potenciómetro se mantenga

drá aproximadamente a la mitad de éste. Por lo tanto:

$$P_2 = 3.6\ k\Omega \approx 3\ k\Omega$$

Para el circuíto modulador: de la ecuación 3.15, y suponiendo que las resistencias R_{10} y R_{12} son del mismo valor:

$$R_{eq.} = \frac{R_{10}R_{12}}{R_{10} + R_{12}} = \frac{1}{2} R$$

si se propone el valor de la resistencia R de 1 kΩ, el valor de la resistencia equivalente $R_{eq.}$ es:

$$R_{eq.} = \frac{1}{2} R = \frac{1}{2}(1k\Omega)$$

$$R_{eq.} = 500\ \Omega$$

Para el diseño del circuíto integrador se tiene un voltaje en su entrada V_e de 10 Volts, se requiere de una frecuencia máxima f de 100 kilohertz, se require de un voltaje de salida V_s de 1 Volt, se propone el valor del capacitor C_5 de 1 nanofaradio. Por lo tanto, sustituyendo en la ecuación 3.26, se tiene que:

$$R_{13} = \frac{V_e}{8C_5 f V_s} = \frac{10V}{8(1nF)(100kHz)(1V)}$$

$$R_{13} = 12.5\ k\Omega$$

Para aumentar el rango de frecuencia, la resistencia R_{13} se disminuyó de valor, quedando:

$$R_{13} = 10\ k\Omega$$

para que el circuíto integrador tenga la misma impedancia en su entrada, la resistencia R_{14} se eligió del mismo valor que la resistencia R_{13}:

$$R_{14} = 10\ k\Omega$$

Las resistencias R_{15} y R_{16}, y el potenciómetro P_3 se utilizan como divisores de tensión para tener voltaje positivo y negativo con el objeto de corregir el corrimiento y la simetría de la forma de onda a la salida del circuíto integrador. Para R_{15} y R_{16} se eligió un valor de:

$$R_{15} = R_{16} = 100\ k\Omega$$

para el potenciómetro P_3, cuyo valor debe ser mucho menor que las resistencias R_{15} y R_{16}:

$$P_3 = 1\ k\Omega$$

Para el circuíto comparador se requiere un voltaje de histéresis V_H de 2 Volts pico a pico, se tiene un voltaje de alimentación V_{CC} de 15 Volts y una resistencia R_{17} de 100 kΩ. Aplicando la ecuación 3.11 para R_{17} y R_{18}:

$$R_2 = \frac{R_3 V_H}{V_{CC}} = R_{17} = \frac{R_{18} V_H}{V_{CC}}$$

despejando R_{18}:

$$R_{18} = \frac{R_{17} V_{CC}}{V_H} = \frac{(100k\Omega)(15V)}{2V}$$

$$R_{18} = 750\ k\Omega \approx 680\ k\Omega$$

para tener una simetría en amplitud (positiva como negativa) la resistencia R_{19} debe ser mucho menor que la resisten---- cia R_{20}. Por lo tanto, si se propone un valor de 100 kΩ para la resistencia R_{20}:

$$R_{19} = 1\ k\Omega$$

El circuito final del oscilador controlado por - voltaje (V.C.O.), es el que muestra la figura 3.14 .

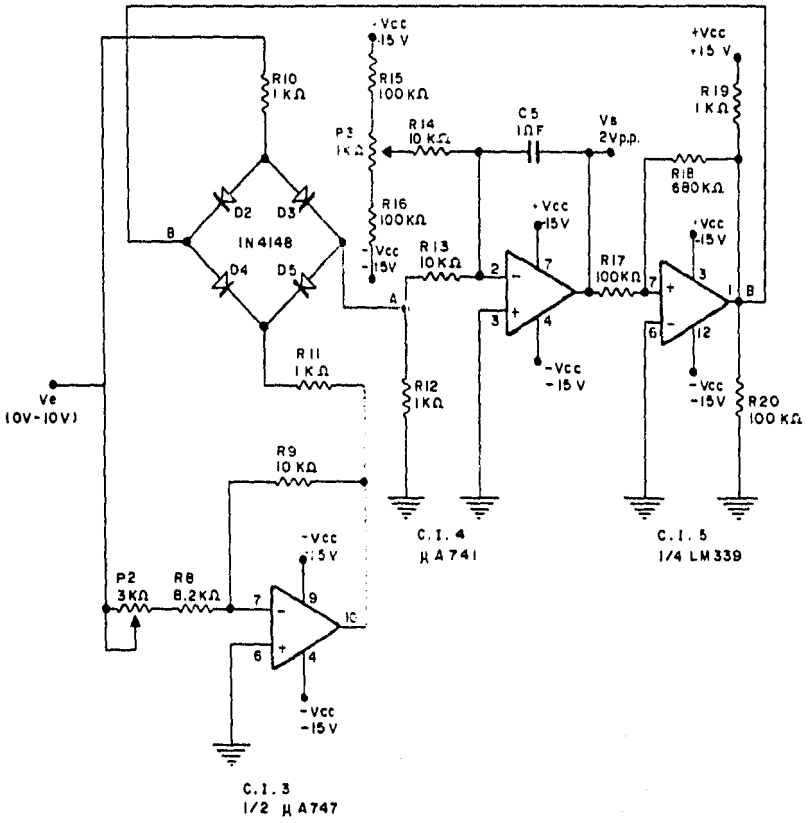


Fig. 3.14 OSCILADOR CONTROLADO POR VOLTAJE.

3.2.3 Interfaz de salida.

La interfaz es un amplificador de banda ancha, el cual proporciona la ganancia suficiente para manejar el convertidor (convertidor de onda triangular a senoidal). El circuito de esta interfaz es el que muestra la figura 3.15 .

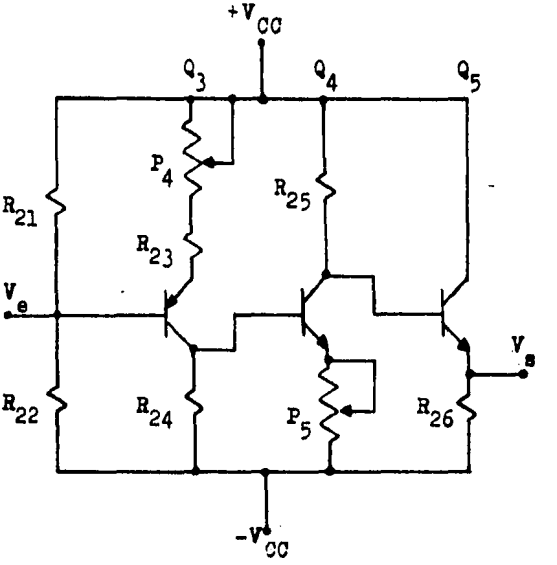


Fig. 3.15 Interfaz.

El transistor de entrada Q_3 trabaja en emisor común, el cual es acoplado directamente al transistor Q_4 que también es un emisor común. Esto, con el objeto de obtener un ancho de banda grande y una ganancia elevada; el transistor de salida Q_5 es acoplado también directamente. Este transistor trabaja en colector común para tener una baja impedancia de salida.

La señal triangular procedente del circuíto integrador del V.C.O. es aplicada a la entrada de esta interface (base del transistor Q_3), obteniéndose a la salida de ésta (emisor del transistor Q_5), la misma señal con una ganancia elevada y una tierra virtual.

DESARROLLO DE FORMULAS.

El amplificador de banda ancha se muestra en el diagrama a bloques de la figura 3.16 .

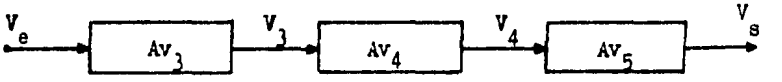


Fig. 3.16 Diagrama a bloques del amplificador de banda ancha.

De cada una de las etapas de la figura 3.16 se obtienen sus ganancias respectivas:

$$Av_3 = -\frac{V_3}{V_e}; \quad Av_4 = -\frac{V_4}{V_3}; \quad Av_5 = \frac{V_s}{V_4}$$

La ganancia total del amplificador es:

$$Av_T = (Av_3)(Av_4)(Av_5) = \left[-\frac{V_3}{V_e}\right]\left[-\frac{V_4}{V_3}\right]\left[\frac{V_s}{V_4}\right] = \frac{V_s}{V_e} \qquad ...(3.27)$$

La ganancia[5,6,7] del transistor Q_3 es:

$$Av_3 = -\frac{R_{24}}{R_{23} + P_4} \qquad (3.28)$$

del transistor Q_4:

$$Av_4 = -\frac{R_{25}}{P_5} \qquad (3.29)$$

del transistor Q_5:

$$Av_5 \approx 1 \qquad (3.30)$$

Sustituyendo las ecuaciones 3.28, 3.29 y 3.30 en la 3.27:

$$Av_T = \left[-\frac{R_{24}}{R_{23} + P_4}\right]\left[-\frac{R_{25}}{P_5}\right]\left[1\right] \qquad ...(3.31)$$

despejando a P_5 de la ecuación 3.31:

$$P_5 = \left[\frac{R_{24}}{R_{23} + P_4}\right]\left[\frac{R_{25}}{Av_T}\right] \qquad (3.32)$$

DISEÑO.

La etapa posterior al amplificador de banda ancha, es un convertidor de onda triangular a senoidal, el cual utiliza un transistor efecto de campo (F.E.T.)(estos transistores por su proceso de fabricación, tienen diferentes características, aún siendo de la misma serie). Por lo tanto, se necesita un amplificador de ganancia variable.

A la entrada del amplificador se tiene una señal con una amplitud de 2 Volts pico a pico, y a la salida de este se necesita un voltaje mínimo de 4 Volts pico a pico, y un voltaje máximo de 8 Volts pico a pico.

Las ganancias mínima y máxima del amplificador son:

$$Av_{mín.} = \frac{V_s}{V_e} = \frac{4}{2}$$

$$Av_{mín.} = 2$$

$$Av_{máx.} = \frac{V_s}{V_e} = \frac{8}{2}$$

$$Av_{máx.} = 4$$

Para la ganancia mínima se propone:

$$P_4 = 0\ \Omega;\ R_{23} = 12\ k\Omega;\ R_{24} = 1\ k\Omega;\ R_{25} = 10\ k\Omega$$

sustituyendo en la ecuación 3.32, se tiene que:

$$P_5 = \left[\frac{R_{24}}{R_{23} + P_4}\right]\left[\frac{R_{25}}{Av_T}\right] = \left[\frac{1k\Omega}{12k\Omega + 0\Omega}\right]\left[\frac{10k\Omega}{2}\right]$$

$$P_5 = 416.67\ \Omega$$

Para la ganancia máxima se propone:

$$P_4 = \frac{10\ k\Omega}{2};\ R_{23} = 12\ k\Omega;\ R_{24} = 1\ k\Omega;\ R_{25} = 10\ k\Omega$$

sustituyendo en la ecuación 3.32:

$$P_5 = \frac{R_{24}}{R_{23} + P_4}\ \frac{R_{25}}{Av_T} = \frac{1k\Omega}{12k\Omega + 5k\Omega}\ \frac{10k\Omega}{2}$$

$$P_5 = 147\ \Omega$$

como el potenciómetro P_5 varía de 147 Ω a 417 Ω, se utilizará un potenciómetro que se aproxime al valor máximo de éste:

$$P_5 = 470\ \Omega$$

Para tener una impedancia alta de entrada, se propone:

$$R_{21} = R_{22} = 100\ k\Omega$$

Para tener una impedancia baja de salida, se propone:

$$R_{26} = 6.8\ k\Omega$$

El circuíto final de la interfaz se muestra en la figura 3.17 .

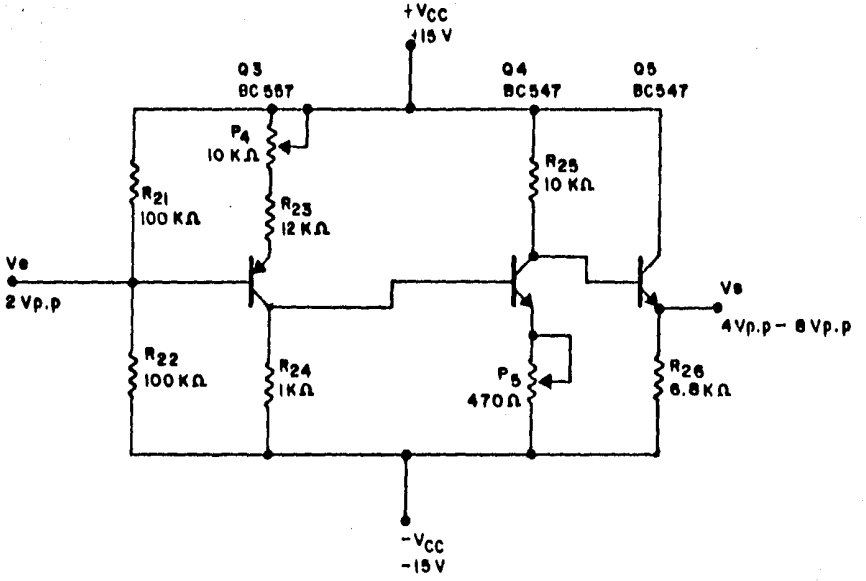


Fig. 3. 17 AMPLIFICADOR DE BANDA ANCHA.

3.2.4 Convertidor.

El circuíto convertidor de onda triangular a senoidal, es un circuíto en el cuál se utilizó un transistor de efecto de campo (F.E.T.) por sus siguientes características: su no linealidad permite obtener un filtro no reactivo, admite un gran rango de frecuencias, el voltaje de drenaje está en función del voltaje de compuerta, se obtiene una mínima distorsión residual.

La figura 3.18 muestra el circuíto básico de conversión de forma de onda y sus gráficas de voltaje contra corriente.

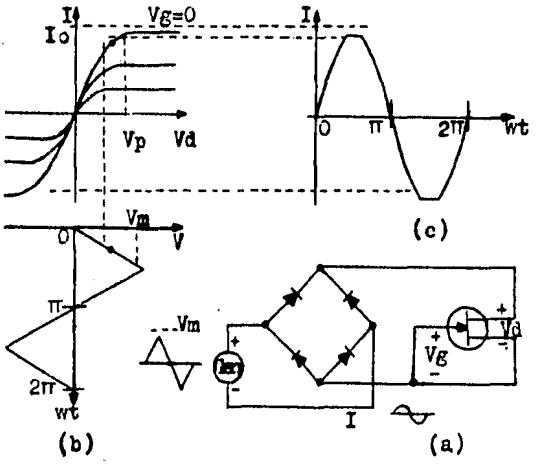


Fig. 3.18 Circuíto básico (a), gráficas de entrada (b) y salida (c).

Como se muestra en la figura 3.18, las curvas del transistor efecto de campo (F.E.T.) deben ser simétricas para obtener una forma de onda simétrica.

Para reducir la distorsión, el circuito básico - de la figura 3.18 se modificó, quedando como muestra la figura 3.19 .

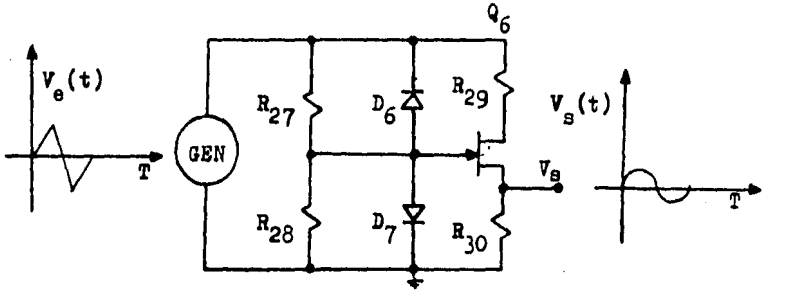


Fig. 3.19 Convertidor.

Los diodos D_6 y D_7 y las resistencias R_{27} y R_{28} conmutan la compuerta entre la fuente y el drenaje cuando la entrada de voltaje triangular cambia de signo. Comportándose el transistor efecto de campo (F.E.T.) como una fuente de corriente variable.

El mejor funcionamiento del circuito convertidor, es cuando la resistencia del drenaje (R_{29}) es del mismo valor que la resistencia de la fuente (R_{30}), y el transistor efecto de campo (F.E.T.) se debe seleccionar de modo que tenga un voltaje de oclusión bajo.

DESARROLLO DE FORMULAS.

Para mínima distorsión armónica[8] se tiene que:

$$\frac{V_m}{V_p} = 1.33 \qquad (3.33)$$

de donde:

V_m = Voltaje máximo de entrada.

V_p = Voltaje de oclusión.

despejando al voltaje máximo V_m de la ecuación 3.33:

$$V_m = 1.33V_p \qquad (3.34)$$

y también para mínima distorsión se debe cumplir que:

$$\frac{R}{R_c} = 1 \qquad (3.35)$$

por lo tanto, de la ecuación 3.35:

$$R = R_c \qquad (3.36)$$

de donde:

R = Resistencia de drenaje y fuente.

R_c = Resistencia del canal cuando el voltaje de la compuerta y del drenaje es cero.

por otra parte se tiene que:

$$R = \frac{V_p}{2I_{dss}} \qquad (3.37)$$

de donde:

I_{dss} = Corriente de saturación de drenaje.

DISEÑO.

Para el diseño del convertidor se utilizó el transistor efecto de campo (F.E.T.) 2A265, del cual se tienen las siguientes características: voltaje de oclusión V_p de 1.5 Volts negativos, una corriente de saturación de drenaje de 2.7 miliamperes. Sustituyendo estos datos en la ecuación 3.34:

$$V_m = (1.33)V_p = (1.33)(1.5V)$$

$$V_m = 2\ V$$

por lo tanto, se necesita un voltaje de entrada de:

$$V_{gen.} = 4\ Vp.p.$$

De la ecuación 3.37 se tiene que:

$$R = \frac{V_p}{2I_{dss}} = \frac{1.5V}{(2)(2.7mA)}$$

$$R = R_{29} = R_{30} = 277\ \Omega \approx 270\ \Omega$$

Para tener una impedancia alta en la entrada, se propone:

$$R_{27} = R_{28} = 1\ M\Omega$$

El circuito final del convertidor es el que muestra la figura 3.20 .

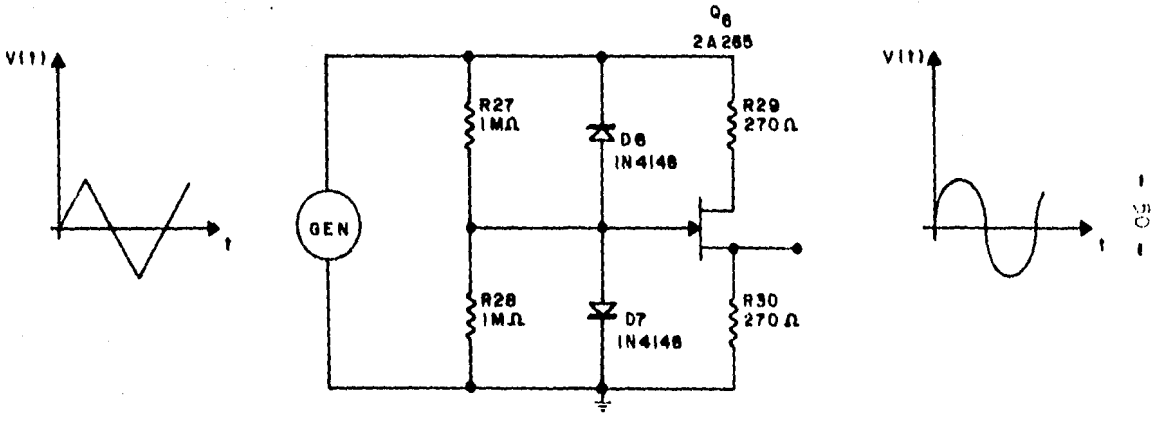


Fig. 3.20 CONVERTIDOR.

3.2.5 Amplificador de Acoplamiento.

Por medio de este circuito podrá amplificarse ó atenuarse la señal que proviene del convertidor, así como ajustarse el corrimiento de la misma señal, además de que acoplará la impedancia del conversor con el sistema que se analice.

El circuito del amplificador de acoplamiento es el que muestra la figura 3.21 .

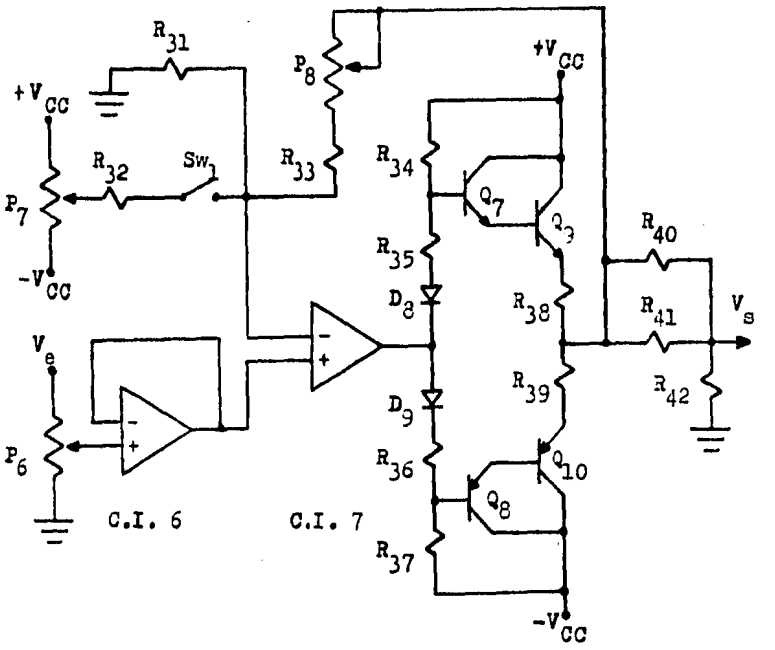


Fig. 3.21 Amplificador de acoplamiento.

La señal que proviene del convertidor es aplicada al potenciómetro P_6, por medio del cual, manualmente podrá obtenerse una variación de la amplitud de la señal. Esta señal es aplicada al circuíto amplificador C.I. 7 a través del circuíto acoplador C.I. 6; al circuíto amplificador C.I. 7 se le agregó el circuíto formado por la resistencia R_{32} y el potenciómetro P_7 con el objeto de compensar el corrimiento. Este circuíto le sumará a la corriente alterna, un voltaje de directa (positivo ó negativo); una vez amplificada la señal, es acoplada a un circuíto amplificador de transistores, el cual tiene como característica baja impedancia de salida, la cual disminuye aún mas con el lazo de realimentación.

DESARROLLO DE FORMULAS.

Para no sobrecargar al circuíto convertidor, y para disminuir el ruído, se debe cumplir que:

$$P_6 > R_{30} \qquad (3.38)$$

Para el circuíto amplificador se tomará su circuíto simplificado, como muestra la figura 3.22 .

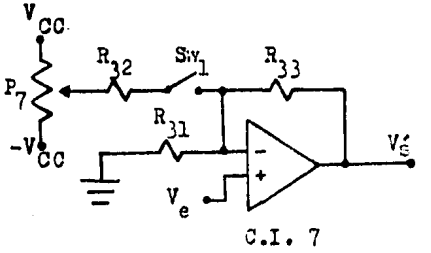


Fig. 3.22 Circuíto simplificado del amplificador.

Cuando el interruptor Sw_1 está abierto, la ganancia del cir-- cuíto es:

$$Av_1 = \frac{V'_s}{V_e} = 1 + \frac{R_{33}}{R_{31}} \qquad (3.39)$$

de aquí que:

$$R_{33} = (Av_1 - 1)R_{31} \qquad (3.40)$$

Cuando el interruptor Sw_1 se cierra, la ganancia para el circuíto de corrimiento es:

$$Av_2 = \frac{V'_s}{V'_e} = - \frac{R_{33}}{R_{32}} \qquad (3.41)$$

de aquí que:

$$R_{32} = - \frac{R_{33}}{Av_2} \qquad (3.42)$$

El circuíto amplificador de transistores es el - que muestra la figura 3.23 .

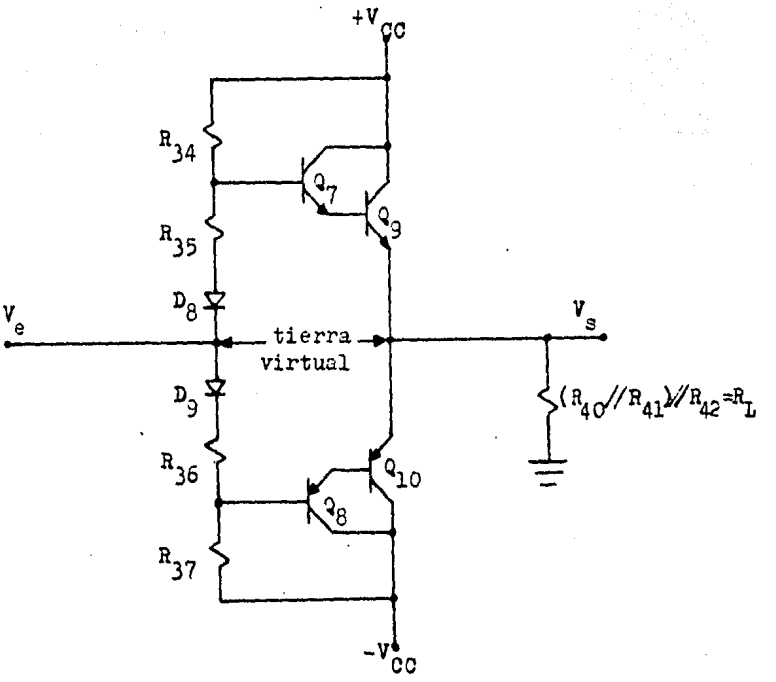


Fig. 3.23 Amplificador de ganancia unitaria.

El amplificador de transistores consta de dos circuítos darlington en simetría complementaria, los cuales son polarizados por la red R_{34}, R_{35}, D_8 y R_{36}, R_{37}, D_9 para trabajar en clase AB; los diodos D_8 y D_9 proporcionan una compensación de temperatura[6,7] a los transistores, manteniendo una corriente constante en éstos.

Para la red de polarización se tiene que:

$$V_{R35} = V_b - V_{D8} \qquad (3.43)$$

$$I_{R35} = \frac{V_{R35}}{R_{35}} \qquad (3.44)$$

y:

$$R_{34} = \frac{V_{CC} - V_b}{I_{R35}} \qquad (3.45)$$

La corriente[5,6,7,17] en el transistor Q_9 es:

$$Icm = \frac{V_{Lm}}{R_L} \qquad (3.46)$$

y la potencia en corriente directa (C.D.):

$$Pdc = 0.1 \frac{\left[V_{CC}\right]^2}{R_L} \qquad (3.47)$$

DISEÑO.

La resistencia R_{30} es de 270 Ohms, por lo tanto,- de la condición 3.38:

$$P_6 > R_{30}$$

de aquí que:

$$P_6 = 2.7\ k\Omega$$

para evitar distorsión se eligió

$$P_6 = 5\ k\Omega$$

Para la ganancia Av_1 el voltaje de entrada V_e es de aproximadamente 0.8 Volts pico a pico, y se requiere un voltaje máximo de salida V_s de 2 Volts pico a pico, por lo tanto, sustituyendo en la ecuación 3.39:

$$Av_1 = \frac{V'_s}{V_e} = \frac{2V}{0.8V}$$

$$Av_1 = 2.5$$

proponiendo la resistencia R_{31} de 1 $k\Omega$ y sustituyendo en la ecuación 3.40:

$$R_{33} = (Av_1 - 1)R_{31} = (2.5 - 1)(1k\Omega)$$

$$R_{33} = 1.5\ k\Omega$$

Para la ganancia Av_2 se tiene un voltaje de entrada V'_e de --- 15 Volts (positivos y negativos), sustituyendo en la ecua--- ción 3.41 se tiene que:

$$Av_2 = \frac{V'_s}{V'_e} = \frac{2V}{-15V}$$

$$Av_2 = - 0.15$$

sustituyendo la ganancia Av_2 en la ecuación 3.42:

$$R_{32} = - \frac{R_{33}}{Av_2} = - \frac{1.5k}{(-0.15)}$$

$$R_{32} = 10 \text{ k}\Omega$$

se agregó el potenciómetro P_8 en el lazo de realimentación pa ra ajustar la ganancia, y por lo tanto, la amplitud de salida del amplificador, quedando:

$$R_{33} = 1 \text{ k}\Omega$$

y

$$P_8 = 1 \text{ k}\Omega$$

el potenciómetro P_7 se eligió de:

$$P_7 = 100 \text{ k}\Omega$$

Para el circuíto amplificador de transistores, se proponen --

transistores y diodos de silicio de aquí que la caída de base a emisor en los transistores sea de 0.7 Volts, por lo tanto, el voltaje en la base V_b del transistor Q_7 es de 1.4 Volts - (ya que se tiene una tierra virtual en los emisores de los - transistores Q_9 y Q_{10}). Sustituyendo estos valores en la ecuación 3.43 y despreciando la corriente de base:

$$V_{R35} = V_b - V_{D8} = 1.4V - 0.7V$$

$$V_{R35} = 0.7\ V$$

si se proponen las resistencias R_{35} y R_{36} de 1 kΩ y sustituyendo en la ecuación 3.44:

$$I_{R35} = \frac{V_{R35}}{R_{35}} = \frac{0.7V}{1k\Omega}$$

$$I_{R35} = 0.7\ mA$$

dado que el voltaje de alimentación V_{CC} es de 15 Volts (positivos y negativos), por consiguiente, sustituyendo en la ecuación 3.45:

$$R_{34} = \frac{V_{CC} - V_b}{I_{R35}} = \frac{15V - 1.4V}{0.7mA}$$

$$R_{34} = R_{37} = 19.43\ k\Omega \approx 18\ k\Omega$$

a este circuito se le agregaron las resistencias R_{38} y R_{39} para tener una pequeña realimentación, y por lo tanto, una esta-

bilidad en este circuíto. Sus valores son:

$$R_{38} = R_{39} = 5.6\ \Omega$$

la impedancia característica de salida de este amplificador - debe ser de 600 Ohms, para lo cual se le agregaron las resistencias R_{40}, R_{41} y R_{42}, además de que proporcionan una protección contra corto-circuíto. De aquí que la resistencia R_{42} - sea de un valor mucho mayor que el resultado del paralelo de las resistencias R_{40} y R_{41}. Por lo tanto:

$$R_{42} = 1\ M\Omega$$

y:

$$R_{40} = R_{41} = 1.2\ k\Omega$$

La corriente en el transistor Q_9 está determinada por la ecuación 3.46:

$$Icm = \frac{V_{Lm}}{R_L} = \frac{1V}{600\ \Omega}$$

$$Icm = 1.67\ mA$$

la potencia de corriente directa está determinada por la ecuación 3.47:

$$Pdc = 0.1\ \frac{[V_{CC}]^2}{R_L} = 0.1\ \frac{(15)^2}{600\ \Omega}$$

$$Pdc = 37.5 \text{ mW}$$

tanto la corriente Icm como la potencia de corriente directa Pdc son del mismo valor que para el transistor Q_{10}.

Para la selección de los transistores Q_7 y Q_8 se tomaron en cuenta los siguientes parámetros:

$Vce \geq 2V_{CC}$, $Ic \geq Icm$, $Pc \geq Pdc$, $\beta \geq 100$

para los transistores Q_9 y Q_{10}:

$Vce \geq 2V_{CC}$, $Ic \geq 2Icm$, $Pc \geq 2Pdc$, $\beta \geq 50$

El circuíto final del amplificador de acoplamiento es el que muestra la figura 3.24 .

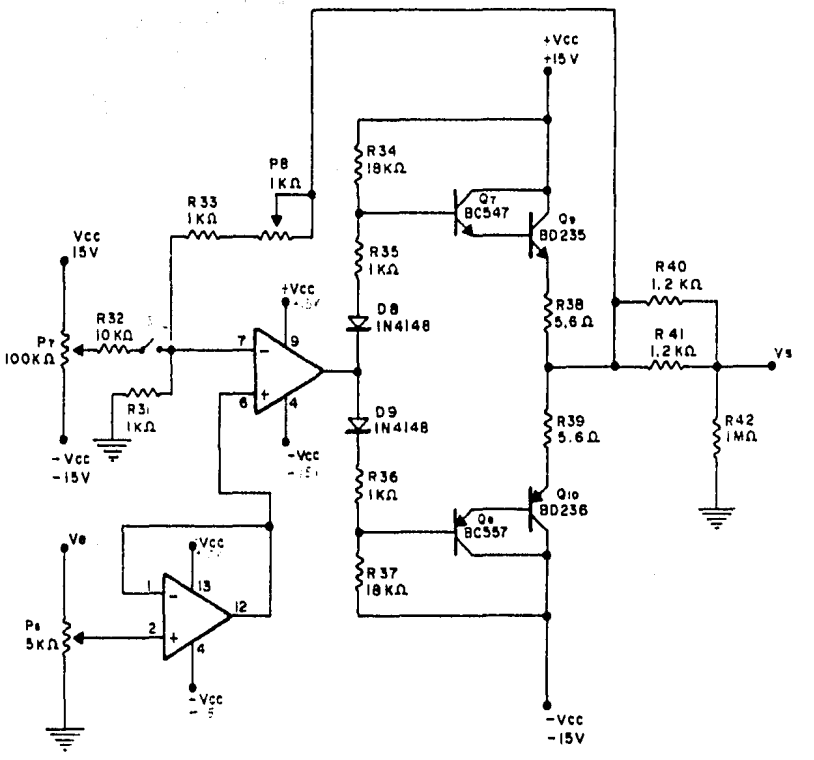


Fig. 3.24 AMPLIFICADOR DE ACOPLAMIENTO.

CAPITULO 4

INTERFAZ PARA LA TARJETA D+7A I/O.

4.1 DIENTE DE SIERRA.

La amplitud de la señal del diente de sierra, es mayor que la amplitud que admite en su entrada la tarje------ ta D+7A I/O de aquí que el diente de sierra tenga que ser a- tenuado. Por lo tanto, se utilizará el circuíto que muestra la figura 4.1 .

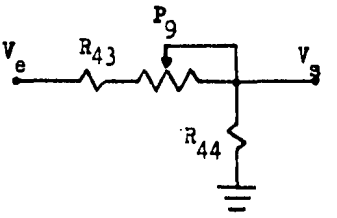


Fig. 4.1 Atenuador.

El circuíto atenuador, es un simple divisor de - voltaje, el cual utiliza un potenciómetro para obtener mayor precisión en la amplitud de salida de este circuíto.

DESARROLLO DE FORMULAS.

Para el desarrollo de fórmulas del circuíto ate--- nuador, se tomará su circuíto simplificado, como muestra la figura 4.2 .

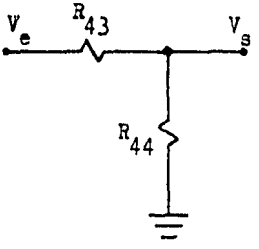


Fig. 4.2 Circuíto simplificado del atenuador.

De la figura 4.2 se tiene que:

$$R_{43} = \frac{R_{44}\left[V_e - V_s\right]}{V_e} \qquad (4.1)$$

DISEÑO.

Para el diseño del atenuador se conoce el voltaje máximo (V_e) del diente de sierra, el cual es de 10 Volts; la - tarjeta D+7A I/O admite en su entrada un voltaje máximo (V_s) - de 2.5 Volts; se requiere de una impedancia menor de 10 kΩ a la salida del atenuador. Si se propone la resistencia R_{44} de -

1 kΩ, y sustituyendo en la fórmula 4.1:

$$R_{43} = \frac{R_{44}\left[V_e - V_s\right]}{V_e} = \frac{1k\Omega\,(10V - 2.5V)}{2.5V}$$

$$R_{43} = 3\ k\Omega$$

para tener mayor precisión en la amplitud de salida, se le agregó el potenciómetro P_3, por lo tanto:

$$R_{43} = 2.7\ k\Omega$$

$$P_3 = 500\ \Omega$$

$$R_{44} = 1\ k\Omega$$

El circuíto final del atenuador es el que muestra la figura 4.3 .

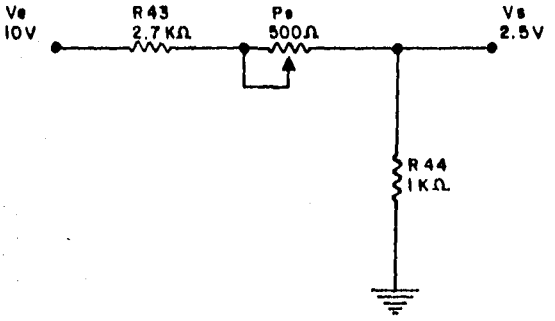


Fig. 4.3 INTERFAZ DEL DIENTE DE SIERRA.

4.2 INTERFAZ DE LA AMPLITUD "Vi".

Como se mencionó anteriormente (capítulo 2), la Interfaz de la Amplitud "Vi", dará a la computadora, la referencia de amplitud de la señal a la entrada del sistema que se analice. Esta señal es indirecta: no se toma a la salida del Amplificador de Acoplamiento (figura 3.21), si no que la amplitud que tiene la señal a la salida de este circuíto, es proporcional a la amplitud de una señal de corriente directa, la cual sirve para darle a la computadora, la referencia de amplitud; la figura 4.4 muestra la Interfaz de la Amplitud "Vi".

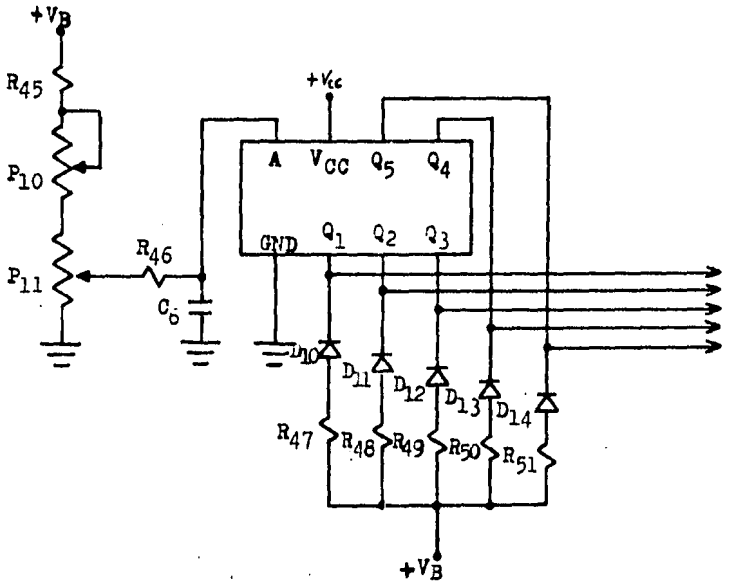


Fig. 4.4 Interfaz de amplitud "Vi".

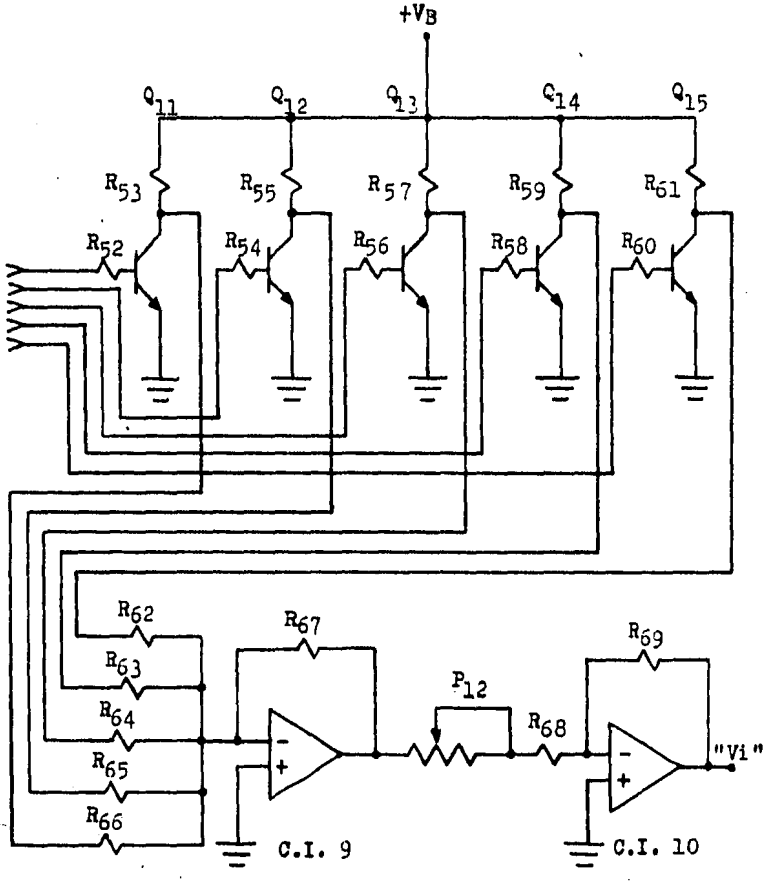


Fig. 4.4 Interface de la amplitud "Vi" (continuación).

La interfaz de la amplitud "Vi" es un detector de nivel analógico, el cual toma su nivel de referencia de la re resistencia R_{45} y los potenciómetros P_{10} y P_{11}. La resistencia R_{45} y el potenciómetro P_{10} ajustan el nivel de referencia adecuado para la entrada del circuito integrado C.I. 8, el cual es un detector de nivel analógico de cinco pasos. Cada uno de éstos, representa un nivel de atenuación, los cuales son invertidos digitalmente por medio de los transistores Q_{11}, Q_{12}, Q_{13}, Q_{14} y Q_{15}. Estos niveles se aplican a la entrada del circuito sumador (C.I. 9), obteniéndose, de éste modo, el nivel total atenuado; el circuito integrado C.I. 10 acopla la impedancia del sumador con la de la tarjeta D+7A I/O.

DESARROLLO DE FORMULAS.

El circuito formado por R_{45}, P_{10} y P_{11}, su circuito simplificado es el mismo que muestra la figura 4.2, por lo tanto, la ecuación que rige éste circuito, es la ecuación 4.1.

Para los inversores digitales[9,10,11] (Q_{11}, Q_{12}, Q_{13}, Q_{14} y Q_{15}), se tiene:

$$Ic_{sat.} = \frac{V_B - Vce_{sat.}}{R_c} \qquad (4.2)$$

de donde:

$Ic_{sat.}$ = Corriente de saturación del colector.

V_B = Voltaje para los inversores digitales y para los diodos.

$Vce_{sat.}$ = Voltaje de saturación de colector a emisor.

R_c = Resistencia del colector.

de los inversores digitales también se tiene:

$$R_b = \frac{\left[Vb - \left[Vbe_{sat.} + V_D\right]\right]\beta}{Ic_{sat.}} \qquad ...(4.3)$$

de donde:

R_b = Resistencia de la base.

$Vbe_{sat.}$ = Voltaje de saturación de base a emisor.

V_D = Caída de voltaje en el diodo.

B = Ganancia de corriente del transistor.

Para el circuíto sumador: si los voltajes de entrada (V_{e1}, V_{e2}, V_{e3}, V_{e4} y V_{e5}) son del mismo valor (V_e) y las resistencias R_{62}, R_{63}, R_{64}, R_{65} y R_{66} también son del mismo valor (R), entonces:

$$V_s = - R_{67}\left[5\,\frac{V_e}{R}\right] \qquad ...(4.4)$$

de aquí que:

$$R_{67} = \frac{[R][V_s]}{[?][V_e]} \qquad (4.5)$$

Para el circuíto acoplador (C.I. 10):

$$\frac{V'_s}{V_s} = - \frac{R_{69}}{R_{68}} \qquad (4.6)$$

por lo tanto:

$$R_{68} = \frac{R_{69} V_s}{V'_s} \qquad (4.7)$$

DISEÑO.

El voltaje (V_B) para el nivel de referencia, ---- se propone de 5 Volts; el nivel de referencia (V_A) a la entrada del circuíto integrado C.I. 8 debe ser de 1 Volt; el potenciómetro P_{11} se propone de 5 kΩ. Sustituyendo estos datos en la ecuación 4.1:

$$R_{43} = \frac{R_{44}[V_e - V_s]}{V_s} = R_{45} = \frac{P_{11}[V_B - V_A]}{V_A}$$

$$R_{45} = \frac{(5k\Omega)(5V - 1V)}{1V}$$

$$R_{45} = 20\ k\Omega$$

para ajustar el nivel de referencia a la entrada del circuito integrado C.I. 8:

$$R_{45} = 15\ k\Omega$$

y

$$P_{10} = 10\ k\Omega$$

Para el funcionamiento del circuito integrado --- C.I. 8, se propone:

$$R_{46} = 100\ k\Omega$$

$$C_6 = 0.1\ \mu F$$

C.I. 8 = TL 489 C

D_{10} a D_{14} = TIL 220

R_{47} a R_{51} = 1 kΩ

Para los inversores digitales: si la resistencia de sus colectores (R_c)(R_{53}, R_{55}, R_{57}, R_{59} y R_{61}) se propone - de 1.5 kΩ, y sustituyendo en la ecuación 4.2:

$$Ic_{sat.} = \frac{V_B - Vce_{sat.}}{R_c} = \frac{(5V - 0.2V)}{1.5k\Omega}$$

$$Ic_{sat.} = 3.2\ mA$$

de cada uno de los transistores Q_{11}, Q_{12}, Q_{13}, Q_{14} y Q_{15} se tiene una ganancia de corriente (β) de 50, y una caída de voltaje (V_D) en los diodos D_{10}, D_{11}, D_{12}, D_{13} y D_{14} de 1.6 Volts. Por lo tanto, sustituyendo en la ecuación 4.3:

$$R_b = \frac{[V_B - [Vbe_{sat.} + V_D]]\beta}{Ic_{sat.}} = \frac{(5V-(0.7V+1.6V))50}{3.2mA}$$

$$R_b(R_{52}, R_{54}, R_{56}, R_{58}, R_{60}) = 42.2\ k\Omega \approx 47\ k\Omega$$

Para el circuito sumador: en cada una de las entradas (V_{e1}, V_{e2}, V_{e3}, V_{e4} y V_{e5}) se tiene una amplitud de 5 Volts (V_e); las resistencias R_{62}, R_{63}, R_{64}, R_{65} y R_{66} se proponen del mismo valor (R), de 10 kΩ ; se requiere una amplitud a la salida (V_s) de 2.5 Volts. Sustituyendo estos datos en la ecuación 4.5:

$$R_{67} = \frac{[R][V_s]}{[5][V_e]} = \frac{(10k\Omega)(2.5V)}{5(5V)}$$

$$R_{67} = 1\ k\Omega$$

Para el circuito acoplador: se tiene un voltaje a la entrada (V_s) de 2.5 Volts; se requiere un voltaje a la salida (V_s') de 2.5 Volts; el valor de la resistencia R_{69} es de 10 kΩ. Por lo tanto, sustituyendo estos datos en la ecuación 4.7:

$$R_{68} = \frac{R_{69}V_s}{V_s'} = \frac{(10k\Omega)(2.5V)}{2.5V}$$

$$R_{68} = 10\ k\Omega$$

cuando los inversores digitales están "cortados", las resis-- tencias de sus colectores se ponen cada una en serie con su - correspondiente resistencia del sumador, afectando con ello, la ganancia de éste. Por lo tanto, el circuíto acoplador debe llevar una resistencia variable para ajustar la amplitud del voltaje a la salida de éste. De aquí que:

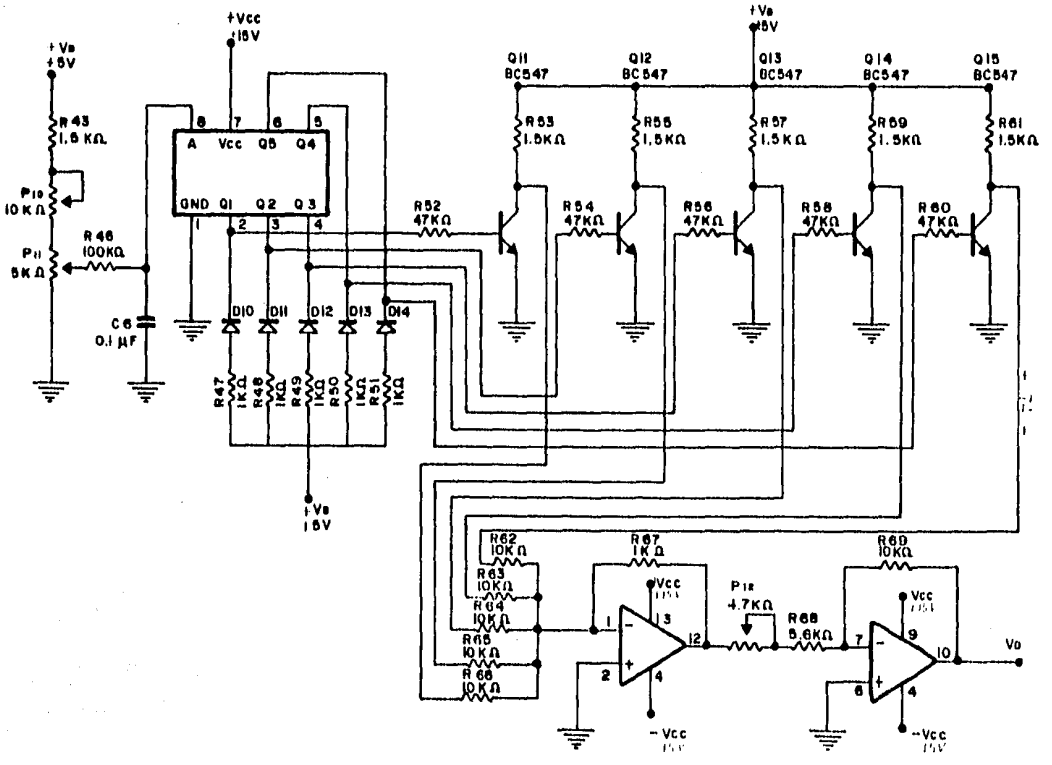
$$R_{68} = 5.6\ k\Omega$$

y

$$P_{12} = 4.7\ k\Omega$$

El circuíto final de la interface de la ampli---- tud "Vi" es el que muestra la figura 4.5 .

Fig. 4.5 INTERFAZ DE LA AMPLITUD "VI".



4.3 INTERFAZ DE LA AMPLITUD "Vo" (RECTIFICADOR).

Esta interfaz se encarga de atenuar, rectificar, y adaptar a la interfaz de la computadora, la respuesta del sistema que se analice. Esta interface cuenta con un circuito de detección y protección para no sobrepasar la amplitud del del voltaje a la entrada de la tarjeta D+7A I/O. El circuito de ésta interfaz es el que muestra la figura 4.6 .

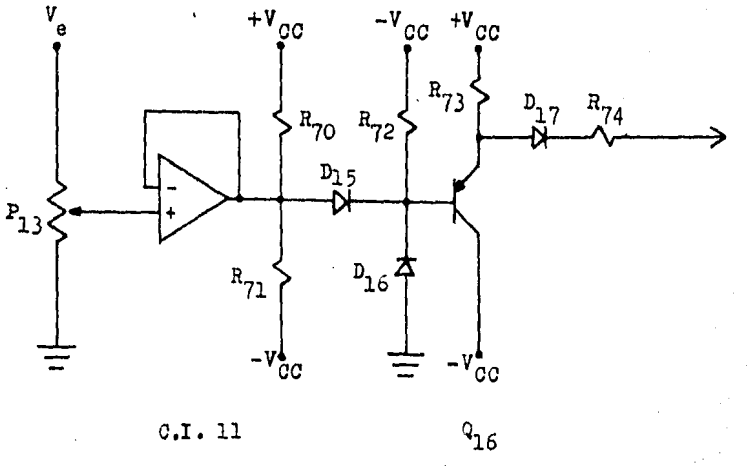


Fig. 4.6 Interfaz de la amplitud "Vo".

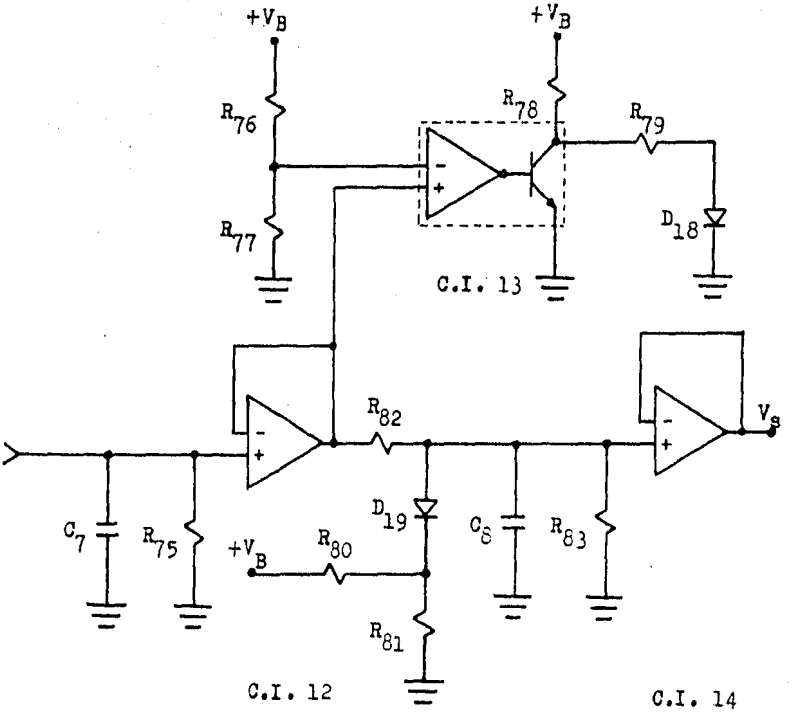


Fig. 4.6 Interfaz de la amplitud "Vo" (continuación).

La respuesta del sistema que se analice, la cual es una señal alterna, se acopla al potenciómetro P_{13} (el valor que tome este potenciómetro en cada uno sus puntos, será la impedancia de entrada a esta interfaz). De aquí que se haya conectado un circuíto seguidor (C.I. 11) para adaptar las diferentes impedancias del potenciómetro al circuíto rectificador, el cual está formado por los diodos D_{15}, D_{16}, el transistor Q_{16} y las resistencias de polarización R_{70}, R_{71}, R_{72} y R_{73}. El arreglo de estos elementos permite obtener una rectificación de media onda de la señal de salida del sistema que se analice, así como una tierra virtual en la misma señal. De esta manera, la señal pasa al circuíto integrador (filtro pasabajas), formado por las resistencias R_{74}, R_{75} y el capacitor C_7 para obtener una señal promedio (corriente directa); el diodo D_{17} forma una barrera, la cual impide que el capacitor C_7 se descargue a través del transistor Q_{16}. Para el mismo fín se agrega un circuíto seguidor (C.I. 12) a la salida del integrador; el circuíto de detección está formado por el circuíto integrado C.I. 13, el cual tiene un voltaje de referencia del mismo valor que admite en su entrada la tarjeta D+7A I/O; el circuíto de protección está formado por un divisor de tensión (R_{80} y R_{81}) y un limitador (formado por las resistencias R_{82}, R_{83} y el diodo D_{19}). Este circuíto limitará la amplitud de la señal a la salida de esta interfaz, para no sobrepasar el valor máximo del voltaje que admite en su entrada la tarjeta D+7A I/O; el capacitor C_8 filtra la señal de corriente directa; el circuíto limitador es acoplado a la tarjeta D+7A I/O por medio de un circuíto seguidor (C.I. 14).

DESARROLLO DE FORMULAS.

El circuito simplificado del circuito integrador, es el que muestra la figura 4.7 .

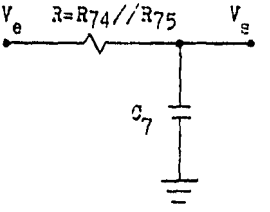


Fig. 4.7 Circuito integrador (circuito simplificado).

El circuito integrador es un circuito RC (filtro de aquí que:

$$fo = \frac{1}{2\pi RC_7} \qquad (4.8)$$

Por lo tanto:

$$R = \frac{1}{2\pi(fo)(C_7)} \qquad (4.9)$$

DISEÑO.

Para tener una impedancia alta en la entrada de esta interfaz, se propone:

$$P_{13} = 100\ k\Omega$$

Para tener una tierra virtual en la señal. Se propone:

$$R_{70} = R_{71} = 10\ k\Omega$$

y

$$R_{72} = R_{73} = 8.2\ k\Omega$$

los diodos D_{15} y D_{16} se eligen para altas frecuencias:

$$D_{15}, D_{16} = 1N4148$$

Para el circuíto integrador: el diodo D_{17} se elige para altas frecuencias (0A91); la frecuencia mínima de barrido (fo) es de 10 Hertz; si el capacitor C_7 se propone de 1 microfaradio y sustituyendo en la ecuación 4.9, se tiene:

$$R = \frac{1}{2\pi(fo)(C_7)} = \frac{1}{2\pi(10Hz)(1\mu F)}$$

$$R = 15.9\ k\Omega \approx 18\ k\Omega$$

para tener una caída mínima de voltaje a la salida de este integrador: la resistencia R_{75} debe ser de un valor mucho mayor que el de la resistencia $R(R_{74})$. Por lo tanto:

$$R = R_{74} = 18\ k\Omega$$

$$R_{75} = 1\ M\Omega$$

Para el circuíto de detección: R_{76} y R_{77} forman un divisor de tensión. El valor de esta tensión, es el voltaje de referencia para el comparador (2.5 Volts); el voltaje de entrada (V_B) es de 5 Volts. Por lo tanto:

$$R_{76} = R_{77} = 10\ k\Omega$$

y para el circuíto integrado C.I. 13:

$$R_{78} = 560\ \Omega$$

$$R_{79} = 470\ \Omega$$

Para el circuíto de protección: el voltaje máximo que admite en su entrada la tarjeta D+7A I/O, es de 2.5 Volts. Para mantener esta magnitud de voltaje, el divisor de tensión (R_{80}, R_{81}) se alimenta (V_B) con 5 Volts. De aquí que:

$$R_{80} = R_{81} = 470\ \Omega$$

las resistencias R_{82} y R_{83} forman un divisor de tensión. Para tener una caída mínima de voltaje a la salida de este divisor:

$$R_{82} = 10\ k\Omega$$

$$R_{83} = 1\ M\Omega$$

el capacitor C_8 se agregó para eliminar cualquier ruido:

$$C_8 = 0.1\ \mu F$$

El circuito final de la interfaz de la ampli---- tud "Vo", es el que muestra la figura 4.8 .

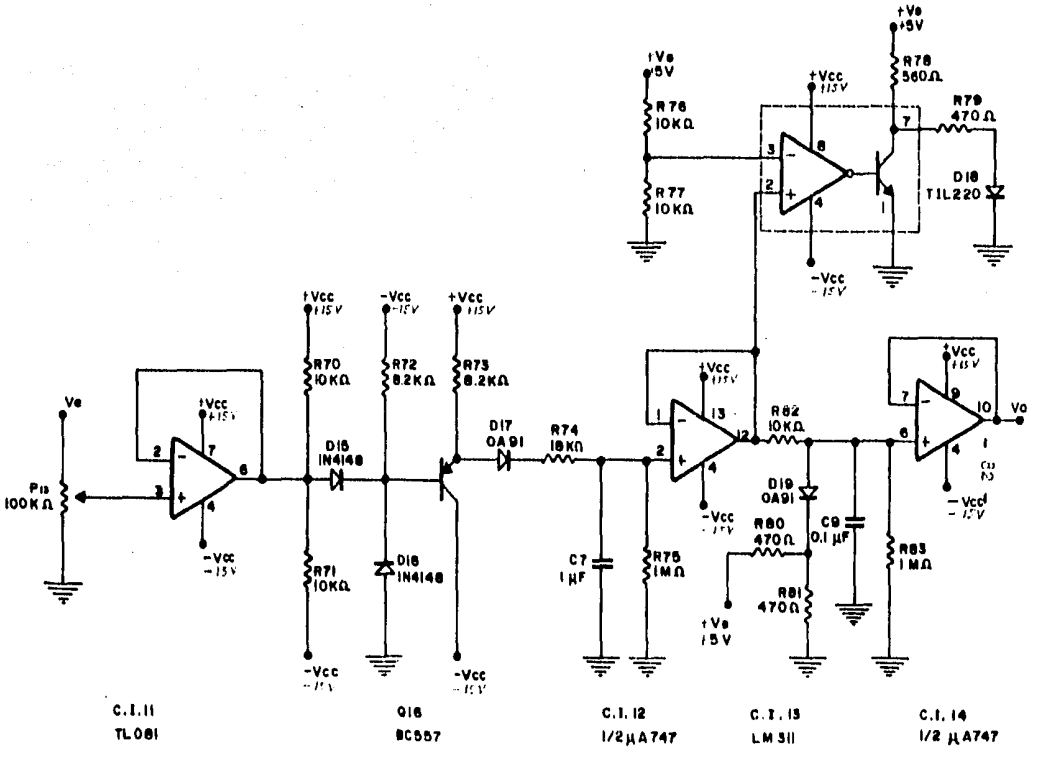


Fig. 4.8 INTERFAZ DE LA AMPLITUD "Vo".

4.4 ATENUADOR DE LA AMPLITUD "Vo".

En esta interfaz se obtienen los niveles de atenuación a la entrada de la interfaz de la amplitud "Vo". Estos niveles de atenuación son tomados indirectamente, como se hizo en la interface de la amplitud "Vi". Por lo tanto, el circuíto será el mismo que el de la figura 4.4 (por lo que se omitió la explicación de su figura y su funcionamiento).

DESARROLLO DE FORMULAS.

El mismo que para la sección 4.2 .

DISEÑO.

El diseño es el mismo que el de la sección 4.2, excepto por la red que forman los elementos R_{45}, P_{10} y P_{11}, ya que P_{11}, en este caso es de 100 kΩ. Por lo tanto, sustituyendo en la ecuación 4.1:

$$R_{43} = \frac{R_{44}\left[V_e - V_s\right]}{V_e} = R_{84} = \frac{P_{15}\left[V_B - V_A\right]}{V_A}$$

$$R_{84} = \frac{(100k\Omega)(5V - 1V)}{1V}$$

$$R_{84} = 400\ k\Omega$$

para ajustar el nivel de referencia a la entrada del circuito integrado C.I. 15:

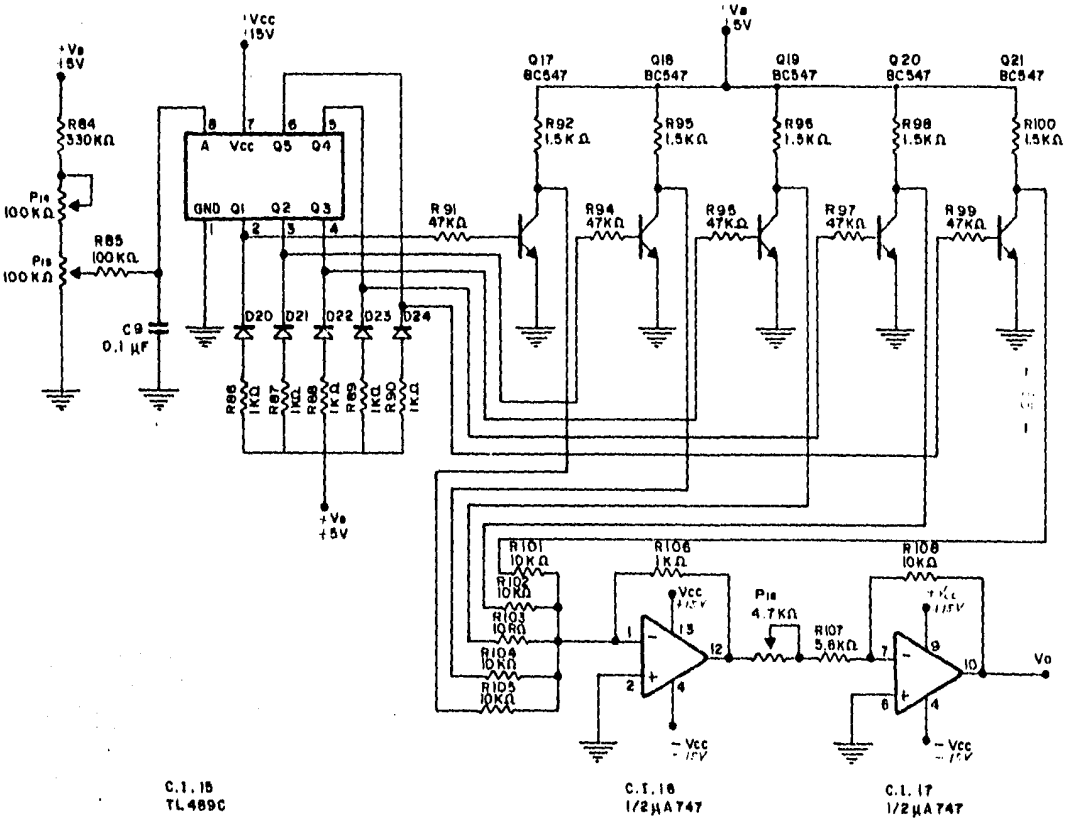
$$R_{84} = 330 \text{ k}\Omega$$

y

$$P_{14} = 100 \text{ k}\Omega$$

El circuito final del atenuador de la ampli------ tud "Vo", es el que muestra la figura 4.9 .

Fig. 4.9 ATENUADOR DE LA AMPLITUD "Vo"



4.5 INTERFAZ PARA LA FASE.

Este circuíto comparará la señal de la entrada con la de la salida del sistema que se analice. Obteniéndose, a la salida de esta interfaz, un voltaje de corriente directa, el - cual es proporcional al defasamiento entr. ambas señales. El - circuíto de esta interfaz es el que muestra la figura 4.10 .

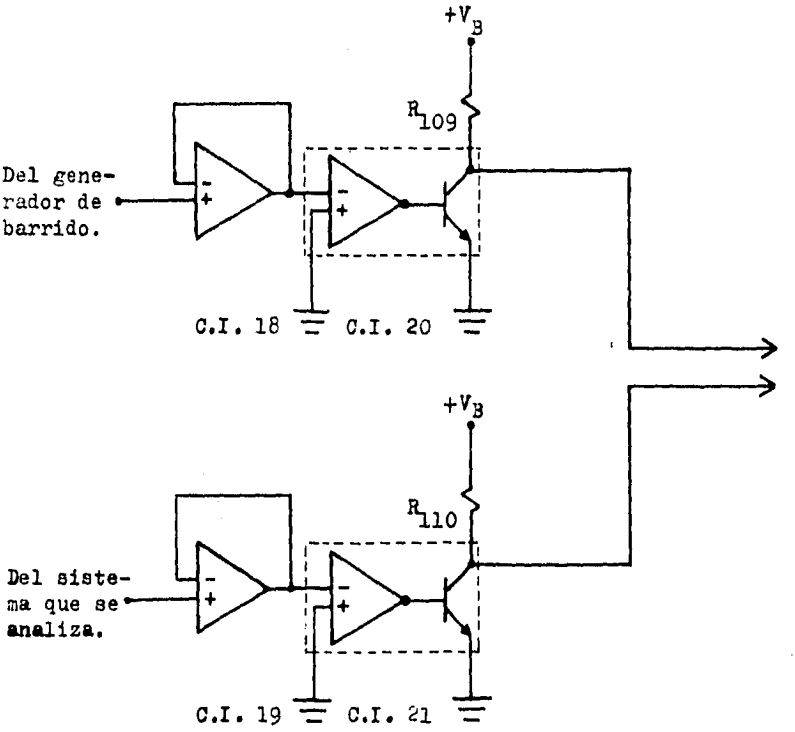


Fig. 4.10 Interfaz para la fase.

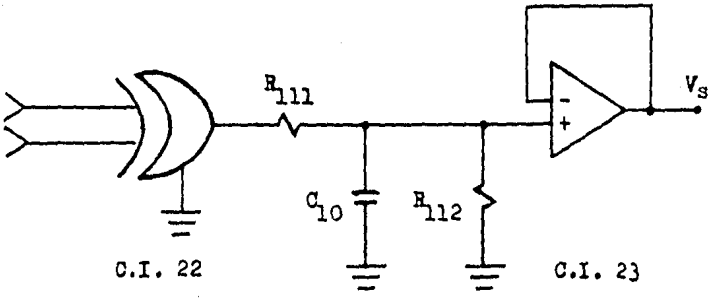


Fig. 4.10 Interfaz para la fase (continuación).

Los circuítos integrados C.I. 20 y C.I. 21 son comparadores de "cruce por cero". Obteniéndose a la salida de éstos, ondas cuadradas sin cambiar la fase de la señal de entrada a estos circuítos. De esta manera, las señales pasan al circuíto integrado C.I. 22, el cual es una compuerta "OR" exclusiva, obteniéndose en su salida, el defasamiento entre ambas señales.

La figura 4.11 muestra la tabla de verdad de la compuerta "OR" exclusiva, asi como las formas de onda a la salida de la "OR" para distintos defasamientos.

A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

(a)

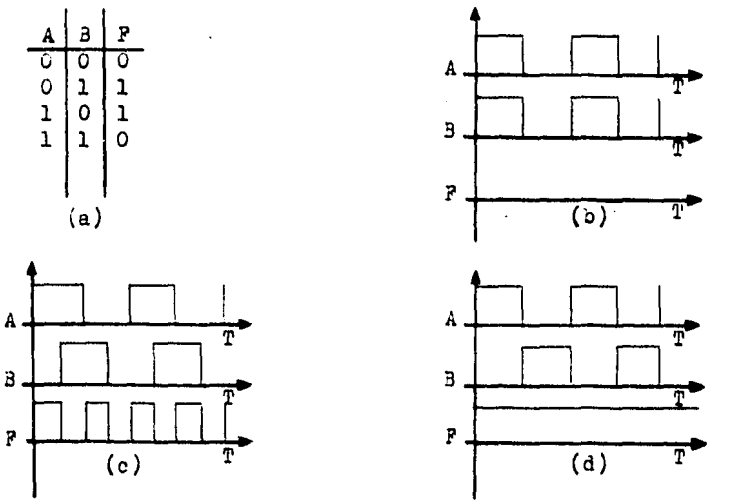


Fig. 4.11 Tabla de verdad de la compuerta OR exclusiva (a); formas de onda a la entrada (A,B) y salida (F) de la compuerta para distintos defasamientos: b) 0°, c) 90° y d) 180°.

Como se nota en la figura 4.11, al ir aumentando - el defasamiento entre las señales de entrada, a la salida de - la "OR" exclusiva se tiene un pulso cada vez mas ancho, que al pasar por el circuíto integrador (C_{10},R_{112}) se tiene una co--- rriente directa, cuyo valor es proporcional al defasamiento en tre ambas señales.

DESARROLLO DE FORMULAS.

Para el circuíto integrador, el desarrollo de fór mulas es el mismo que el de la sección 4.3 .

DISEÑO.

El voltaje típico a la salida de la compuerta es de aproximadamente 3 Volts; se requiere un voltaje de 2.5 Volts a la salida de esta interfaz; la frecuencia mínima de barri--- do (fo) es de 10 Hertz; si la resistencia R_{112} es de 1 MΩ y - sustituyendo en la ecuación 4.1:

$$R_{43} = \frac{R_{44}\left[V_e - V_s\right]}{V_s} = R_{111} = \frac{R_{112}\left[V_e - V_s\right]}{V_s}$$

$$R_{111} = \frac{(1M\Omega)(3V - 2.5V)}{2.5V}$$

$$R_{111} = 200\ k\Omega \approx 220\ k\Omega$$

el paralelo de las resistencias R_{111} y R_{112} es:

$$R_{111}//R_{112} = R = \frac{(220k\Omega)(1M\Omega)}{220k\Omega + 1M\Omega}$$

$$R = 180\ k\Omega$$

sustituyendo este valor en la ecuación 4.8, y despejando --- a $C_7(C_{10})$:

$$C_7 = C_{10} = \frac{1}{2\pi(fo)(R)} = \frac{1}{(2\pi)(10Hz)(180k\Omega)}$$

$$C_{10} = 0.088\ \mu F \approx 0.1\ \mu F$$

El circuito final de la interfaz de la fase, es - el que muestra la figura 4.12 .

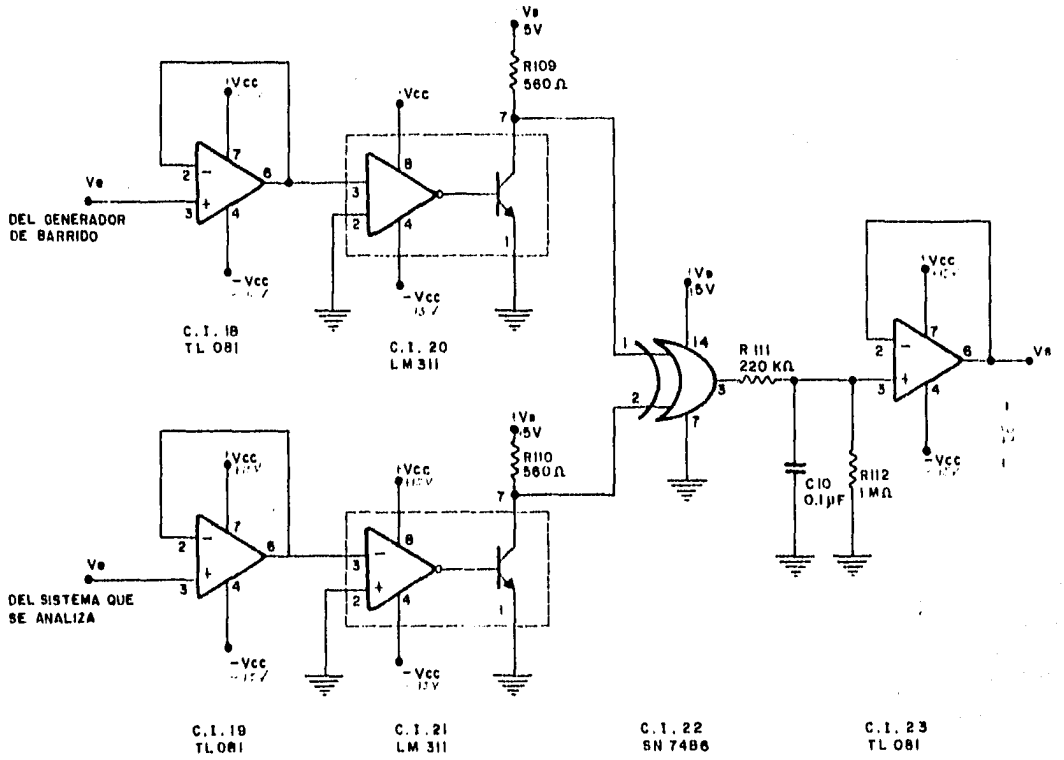


Fig. 4.12 INTERFAZ PARA LA FASE,

CAPITULO 5

CONCLUSIONES.

El circuíto del módulo del graficador de Bode, fué diseñado con dispositivos de fácil adquisición en el mercado nacional. La experiencia mas importante que se obtuvo al diseñar este circuíto, fué, el de cerciorarnos de la diferencia que existe entre el diseño teórico y la realización práctica de éste: en el diseño teórico no se considera en algunos casos, el acoplamiento de impedancias entre etapas, lo cual ocasiona errores en la realización práctica, tampoco se consideran las características técnicas de los dispositivos.

La etapa en la cual se tuvo mas problemas, fué la del oscilador controlado por voltaje (fig. 3.14). En esta etapa, teóricamente se requería una señal totalmente simétrica, tanto en amplitud como en tiempo en toda la gama de frecuencias de este generador, lo cual no se logró a baja frecuencia. Este proolema se resuelve utilizando potenciómetros de ajuste de alta presición, circuítos de compensación en corriente a la entrada del integrador y limitadores de presición a la salida del comparador.

La señal senoidal del generador de barrido, se atenúa a alta frecuencia, esto se resuelve con un circuíto de control automático de ganancia.

En la interfaz de la amplitud "Vo" (fig. 4.8), se tiene el problema de corrimiento de C.D., causado por el mal acoplamiento de impedancias entre el circuíto rectificador. Esto se resuelve agregando entre estos circuítos, un acoplador de impedancias.

La utilización de la microcomputadora para obtener la respuesta en frecuencia de un sistema, es otra de las aplicaciones de estos sistemas en el procesamiento de información. Por lo que para el diseñador e investigador constituye una --- óptima y confiable herramienta, además de la rapidez con que - se obtiene información en comparació con los métodos conven-- cionales; el módulo del graficador de Bode es un buen equipo - para usarse como material didáctico, ya que además de obtener- se la respuesta de un sistema por el método mas avanzado, el - módulo puede utilizarse como convertidor de analógico a digi-- tal, también como modulador en frecuencia a baja frecuencia,-- como probador de transistores en corte y saturación ("sí", --- "no"), etc...

El objetivo de esta tésis, en un principio, era el de diseñar un sistema totalmente automático, el cual consistía en diseñar el circuíto de módulo del graficador de Bode, y los programas para procesar los datos, pero, debido al tiempo que llevó el diseño del módulo, no se realizaron los los programas, sino únicamente se diseñó el circuíto adaptable a la micro--- computadora. Esto constituye una base para que en un futuro se logre totalmente el objetivo.

La adaptación del módulo del graficador de Bode a la microcomputadora, se hizo en base a las especificaciones -- técnicas de la interfaz D+7A I/O de la"microcomputadora II de cromemco".

APENDICE A

ESPECIFICACIONES TECNICAS DEL MODULO DEL GRAFICADOR DE 3D-DE PARA USARSE CON LA MICROCOMPUTADORA.

GENERADOR DE BARRIDO:

Disparo Exterior (DISP. EXT.):

0 - 10 V.C.D.

Salida de la Señal Senoidal (SAL. VS.):

0 - 2 Vp.p.; 0.01 - 100 kHz; corrimiento: (-1.5) - (+1.5 V.C.D).

Entrada de la Señal del Sistema (ENT. VE.):

Amplitud y Frecuencia variable.

SEÑALES PARA LA MICROCOMPUTADORA:

Diente de Sierra (D. SIERRA):

0.25 - 2.5 V.C.D. proporcional a 0.01 - 100 kHz.

Amplitud "Vi" (AMP. DE REF.):

0 - 0.5 - 1 - 1.5 - 2 - 2.5 V.C.D

Atenuador de la Señal del Sistema (REF. DE ATEN.):

0 - 0.5 - 1 - 1.5 - 2 - 2.5 V.C.D. - ∞ - (-14.2) - (-8.5) - (-5) - (-2.2) - (0 dB).

Respuesta del Sistema (R. DEL SIST.):

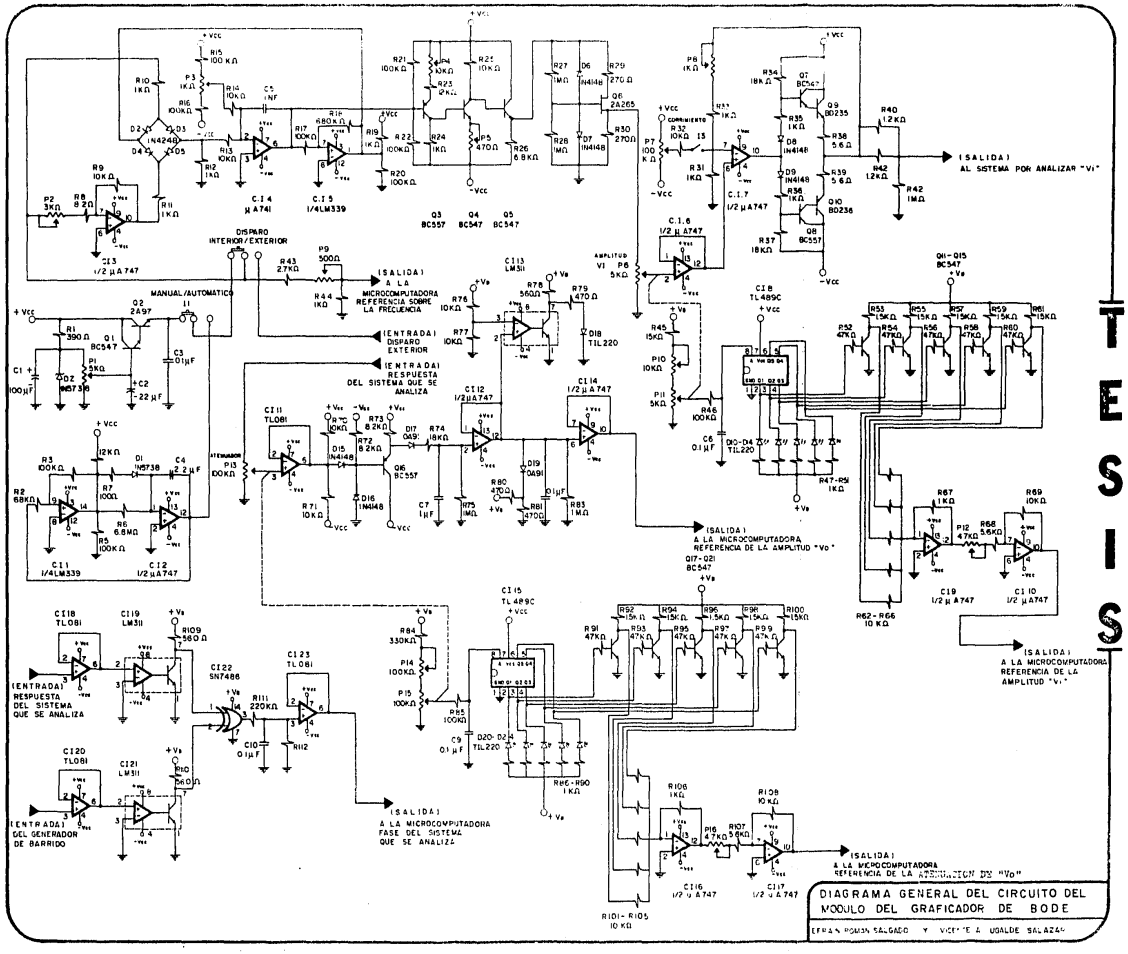
0 - 2.5 V.C.D.

Defasamiento (FASE):

0 - 2.5 V.C.D. proporcional a -- 0° - 180°.

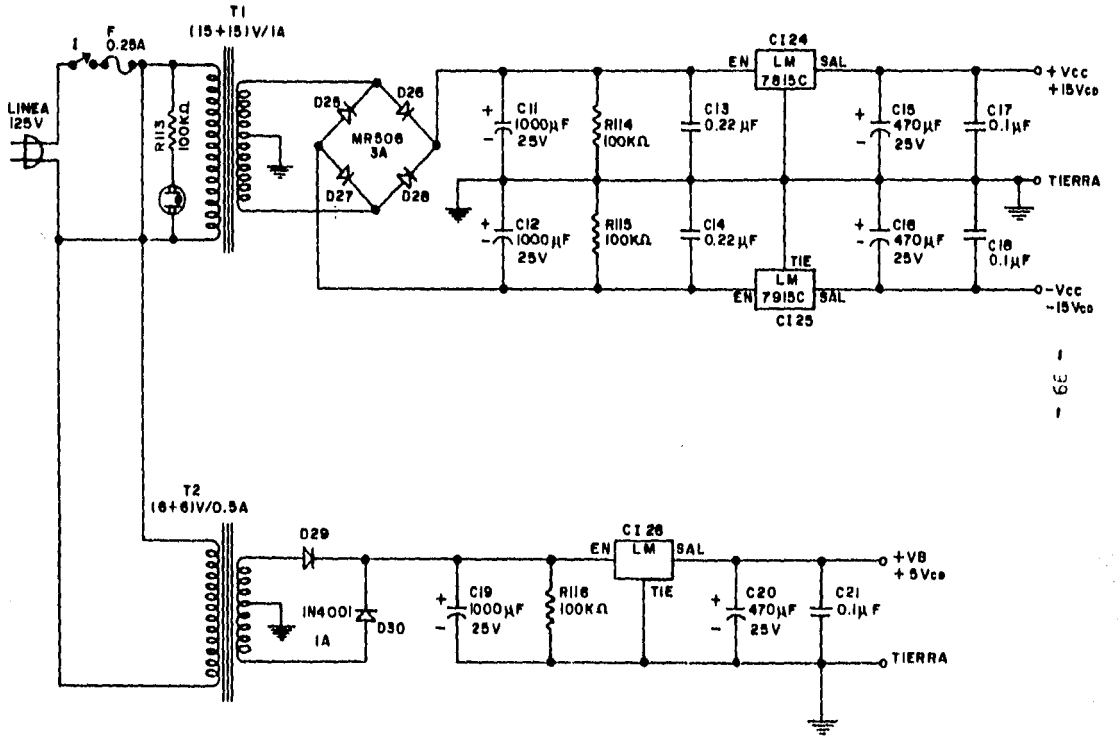
APENDICE B

- DIAGRAMA GENERAL DEL CIRCUITO DEL MODULO DEL DE BODE.


DISPARO INTERIOR/EXTERIOR
MANUAL/AUTOMATICO
(SALIDA) A LA MICROCOMPUTADORA REFERENCIA SOBRE LA FRECUENCIA
(ENTRADA) DISPARO EXTERIOR
(ENTRADA) RESPUESTA DEL SISTEMA QUE SE ANALIZA
(SALIDA) AL SISTEMA POR ANALIZAR "Vi"
AMPLITUD Vi
(SALIDA) A LA MICROCOMPUTADORA REFERENCIA DE LA AMPLITUD "Vo"
(SALIDA) A LA MICROCOMPUTADORA REFERENCIA DE LA AMPLITUD "Vi"
(ENTRADA) RESPUESTA DEL SISTEMA QUE SE ANALIZA
(ENTRADA) DEL GENERADOR DE BARRIDO
(SALIDA) A LA MICROCOMPUTADORA FASE DEL SISTEMA QUE SE ANALIZA
(SALIDA) A LA MICROCOMPUTADORA REFERENCIA DE LA ATENUACION DE "Vo"
DIAGRAMA GENERAL DEL CIRCUITO DEL MODULO DEL GRAFICADOR DE BODE
TESIS

APENDICE C

FUENTES DE ALIMENTACION.


T1
(15+15)V/1A
F
0.25A
LINEA
125V
R113
100KΩ
D25
D26
MR506
3A
D27
D28
C11
1000μF
25V
R114
100KΩ
C13
0.22 μF
C124
EN
LM
7815C
SAL
C15
470μF
25V
C17
0.1μF
+Vcc
+15Vcc
TIERRA
C12
1000μF
25V
R115
100KΩ
C14
0.22μF
TIE
LM
7915C
EN
SAL
C125
C16
470μF
25V
C18
0.1μF
-Vcc
-15Vcc
T2
(6+6)V/0.5A
D29
IN4001
1A
D30
C19
1000μF
25V
R116
100KΩ
C126
EN
LM
SAL
TIE
C20
470μF
25V
C21
0.1μF
+V8
+5Vcc
TIERRA

APENDICE D

CARACTERISTICAS DE LOS CIRCUITOS INTEGRADOS QUE SE USARON EN EL DISEÑO.

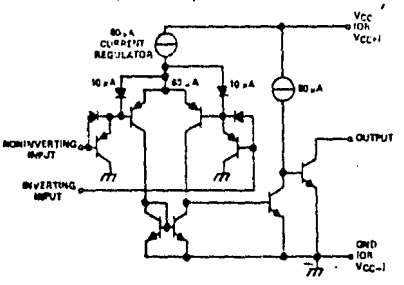
LINEAR INTEGRATED CIRCUITS

TYPES LM139, LM239, LM339 QUADRUPLE DIFFERENTIAL COMPARATORS

BULLETIN NO. DL-S 7311810, MARCH 1974 – REVISED OCTOBER 1979

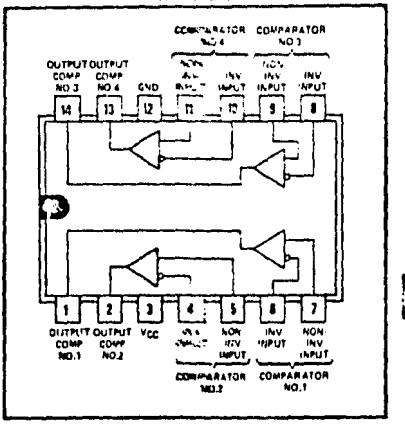
- Single Supply or Dual Supplies
- Wide Range of Supply Voltage . . . 2 to 36 Volts
- Low Supply Current Drain Independent of Supply Voltage . . . 0.8 mA Typ
- Low Input Bias Current . . . 25 nA Typ
- Low Input Offset Current . . . 3 nA Typ (LM139)
- Low Input Offset Voltage . . . 2 mV Typ
- Common-Mode Input Voltage Range Includes Ground
- Differential Input Voltage Range Equal to Maximum-Rated Supply Voltage . . . ±36 V
- Low Output Saturation Voltage
- Output Compatible with TTL, DTL, MOS, and CMOS

schematic (each comparator)



Current values shown are nominal.

J OR N DUAL-IN-LINE OR W FLAT PACKAGE (TOP VIEW)



description

These devices consist of four independent voltage comparators that are designed to operate from a single power supply over a wide range of voltages. Operation from dual supplies is also possible so long as the difference between the two supplies is 2 volts to 36 volts and pin 3 is at least 1.5 volts more positive than the input common-mode voltage. Current drain is independent of the supply voltage. The outputs can be connected to other open-collector outputs to achieve wired-AND relationships.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1)		36 V
Differential input voltage (see Note 2)		±36 V
Input voltage range (either input)		−0.3 V to 36 V
Output voltage		36 V
Output current		20 mA
Duration of output short-circuit to ground (see Note 3)		unlimited
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 4)		900 mW
Operating free-air temperature range:	LM139	−55°C to 125°C
	LM239	−25°C to 85°C
	LM339	0°C to 70°C
Storage temperature range		−65°C to 150°C
Lead temperature 1/16 inch (1,6 mm) from case for 60 seconds: J or W package		300°C
Lead temperature 1/16 inch (1,6 mm) from case for 10 seconds: N package		260°C

NOTES
All voltage values, except differential voltages, are with respect to the network ground terminal.
Differential voltages are at the noninverting input terminal with respect to the inverting input terminal.
Short circuits from outputs to V_{CC} can cause excessive heating and eventual destruction.
For operation above 25°C free-air temperature, refer to Dissipation Derating Table. In the J package, LM139 chips are alloy-mounted; LM239 and LM339 chips are glass-mounted.

Copyright © 1979 by Texas Instruments Incorporated

TYPES LM139, LM239, LM339
QUADRUPLE DIFFERENTIAL COMPARATORS

electrical characteristics at specified free-air temperature, V_{CC} = 5 V (unless otherwise noted)

PARAMETER		TEST CONDITIONS†		LM139			LM239, LM339			UNIT
				MIN	TYP	MAX	MIN	TYP	MAX	
V_{IO}	Input offset voltage	V_{CC} = 5 V to 30 V, V_{IC} = V_{ICR} min, V_O = 1.4 V	25°C		2	5		2	5	mV
			Full range			9			9	
I_{IO}	Input offset current	V_O = 1.4 V	25°C		3	25		5	50	nA
			Full range			100			150	
I_{IB}	Input bias current	See Note 5	25°C		−25	−100		−25	−250	nA
			Full range			−300			−400	
V_{ICR}	Common-mode input voltage range	V_{CC} = 2 V to 30 V	25°C	0 to V_{CC}−1.5			0 to V_{CC}−1.5			V
			Full range	0 to V_{CC}−2			0 to V_{CC}−2			
A_{VD}	Large-signal differential voltage amplification	V_{CC} = 15 V, R_L = 15 kΩ to V_{CC}	25°C		200			200		V/mV
I_{OH}	High-level output current	V_{ID} = 1 V, V_{OH} = 5 V	25°C		0.1			0.1		nA
			Full range			1			1	μA
V_{OL}	Low-level output voltage	V_{ID} = −1 V, I_{OL} = 4 mA	25°C		250	400		250	400	mV
			Full range			700			700	
I_{OL}	Low-level output current	V_{ID} = −1 V, V_{OL} = 1.5 V	25°C	6	16		6	16		mA
I_{CC}	Supply current (four comparators)	No load	25°C		0.8	2		0.8	2	mA

†Full range (MIN or MAX) for LM139 is −55°C to 125°C, for the LM239 is −25°C to 125°C, and for the LM339 is 0°C to 70°C.

NOTE 5: The direction of the bias current is out of the device due to the P-N-P input stage. This current is essentially constant, regardless of the state of the output, so no loading change is presented to the input lines.

switching characteristics, V_{CC} = 5 V, T_A = 25°C

PARAMETER	TEST CONDITIONS		MIN	TYP	MAX	UNIT
Response time	R_L connected to 5 V through 5.1 kΩ, C_L = 15 pF‡, See Note 6	TTL-level input step		0.3		μs
		100-mV input step with 5-mV overdrive		1.3		

‡C_L includes probe and jig capacitance.

NOTE 6: The response time specified is the interval between the input step function and the instant when the output crosses 1.4 V.

DISSIPATION DERATING TABLE

PACKAGE	POWER RATING	DERATING FACTOR	ABOVE T_A
J (Glass-Sealed DIP)	900 mW	11.0 mW/°C	68°C
J (Glass-Mounted Chip)	900 mW	8.2 mW/°C	40°C
N	900 mW	9.2 mW/°C	52°C
W	900 mW	8.0 mW/°C	37°C

For see Dissipation Derating Curves, Section 2.

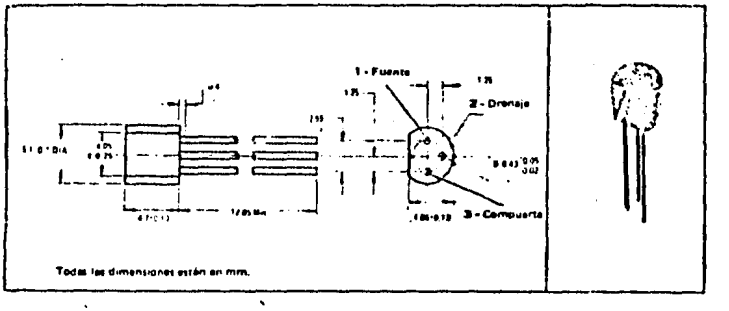
TIPOS 2A264, 2A265, 2A266, 2A267, 2A268, 2A269

TRANSISTORES DE JUNTURA DE EFECTO DE CAMPO DE CANAL N

- BAJO NIVEL DE RUIDO
- ALTA IMPEDANCIA DE ENTRADA
- CLASIFICADOS SEGUN I_{DSS}

INFORMACION MECANICA

Estos transistores están encapsulados en un compuesto plástico específicamente formulado para tal fin, utilizando un proceso altamente mecanizado desarrollado por Texas Instruments. La cápsula soporta temperaturas de soldadura sin deformación. Estos dispositivos presentan características estables bajo condiciones de alta humedad y son insensibles a la luz.



Todas las dimensiones están en mm.

VALORES MAXIMOS ABSOLUTOS A 25°C DE TEMPERATURA AMBIENTE (SALVO INDICACION CONTRARIA)

Tensión Drenaje-Compuerta	30 V
Tensión Drenaje-Fuente	30 V
Corriente Continua de Compuerta	10mA
Disipación Continua del Dispositivo a (o debajo) 25°C de Temperatura Ambiente (ver Nota 1)	300mW
Rango de Temperatura de Almacenamiento	-65°C a 150°C
Temperatura en Terminales a 1,6 mm de la Cápsula Durante 10 Segundos	260°C

NOTA: 1. Decrece linealmente hasta 150°C de temperatura ambiente a razón de 2,4 mW/°C.

TIPOS 2A264, 2A265, 2A266, 2A267, 2A268, 2A269

TRANSISTORES DE JUNTURA DE EFECTO DE CAMPO DE CANAL N

CARACTERISTICAS ELECTRICAS A 25°C DE TEMPERATURA AMBIENTE (SALVO INDICACION CONTRARIA)

PARAMETRO		CONDICIONES DE PRUEBA	2A264			2A265			2A266			
			MIN	TIP	MAX	MIN	TIP	MAX	MIN	TIP	MAX	
$V_{(BR)GSS}$	Tens. de Ruptura G-D	I_G = 1μA; V_{DS}=0	−30			−30			−30			V
I_{GSS}	Corr. de Corte de Comp.	V_{GS}=−20V; V_{DS}=0			−10			−10			−10	nA
I_{DSS}	Corriente de Drenaje	V_{DS}= 15V; V_{GS}=0 Ver Nota 2	2		20	2		4,5	3,5		8,5	mA
V_{GS}	Tens. Corte-Fuente	V_{DS}= 15V, I_D = 200 μA	−0,4			−0,4			−0,4			V
$V_{GS(off)}$	Tens. de Estrangulam.	V_{DS}= 15V, I_D = 10 nA	−0,5			−0,5			−0,5			V
$\|Y_{21s}\|$	Adm. de Transf. Directa en Pequeña Señal en F-Común	V_{DS}= 15V; V_{GS}= 0 ; f = 1KHz	2	4,5	6,5	2,5			4,5			mS
C_{12s}	Capac. del Transf. Inversa en F-Común	V_{DS}= 15V, V_{GS}=−1V; f = 1 MHz		1,2			1,2			1,2		pF
C_{11s}	Capac. de Entrada en Conexión de F-Común	V_{DS}= 15V, V_{GS}=−1V; f = 1 MHz		4			4			4		pF
C_{22s}	Capac. de Salida en Conexión de F-Común	V_{DS}= 15V; V_{GS}=−1V; f = 1 MHz		1,6			1,6			1,6		pF

CARACTERISTICAS DE RUIDO A 25°C DE TEMPERATURA AMBIENTE

PARAMETRO		CONDICIONES DE PRUEBA	TIPICO	UNIDAD
NF	Figura de Ruido	V_{DS} = 15 V, V_{GS} = 0, R_G = 1 MΩ, f = 1 KHz	0,5	dB
e_n	Tensión Equivalente de Ruido	V_{DS} = 15 V, V_{GS} = 0, f = 10 Hz	40	nV/√Hz

CARACTERISTICAS TIPICAS

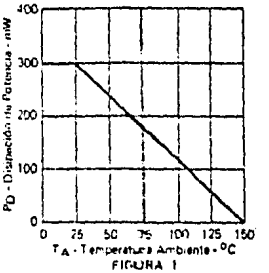


FIGURA 1

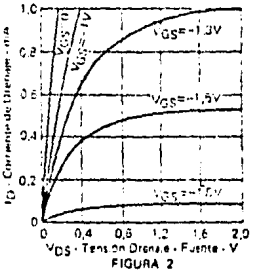
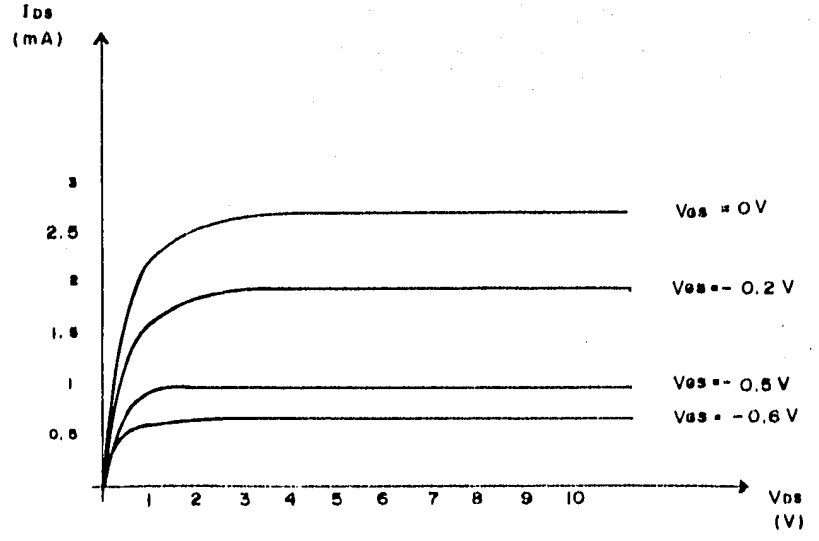


FIGURA 2

NOTA: 2. Este parámetro es medido utilizando técnicas de pulso t_p = 300 μs, ciclo de trabajo ≤ 2%

Características Típicas del Transistor de Efecto de Campo 2A265



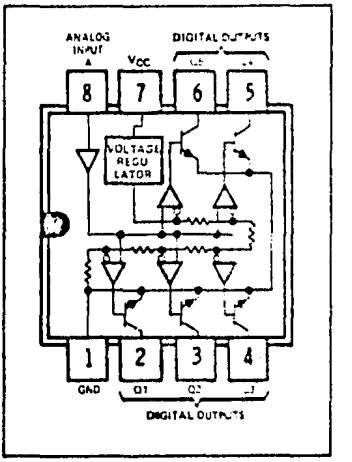
LINEAR INTEGRATED CIRCUITS

TYPE TL489C
5-STEP ANALOG LEVEL DETECTOR

BULLETIN NO. DL-S 12584, JANUARY 1974 - REVISED OCTOBER 1979

- 5 Comparators to Digitize Analog Input Signals in 200 mV Increments
- High Input Impedance . . . 100 kΩ Typ
- Open-Collector Outputs Capable of Sinking up to 40 mA and Withstanding up to 18 V
- Supply Voltage Range of 10 to 18 V
- Economical 8-Pin Dual-in-Line Plastic Package

P DUAL-IN-LINE PACKAGE (TOP VIEW)



FUNCTION TABLE

INPUT A (NOM)	OUTPUTS				
	Q1	Q2	Q3	Q4	Q5
0–≈200 mV	H	H	H	H	H
≈200–≈400 mV	L	H	H	H	H
≈400–≈600 mV	L	L	H	H	H
≈600–≈800 mV	L	L	L	H	H
≈800–≈ 1000 mV	L	L	L	L	H
>≈1000 mV	L	L	L	L	L

H = high level, L = low level

description

The TL489C consists of five comparators and a reference voltage network to detect the level of an analog input signal at the A input. Output Q1 is switched to a low logic level at a typical input voltage of 200 millivolts. After each 200-millivolt step, the next output is switched to low logic levels. All outputs are at low logic levels at a typical input voltage of 1000 millivolts. The open-collector outputs are capable of sinking currents up to 40 milliamperes and may be operated at voltages up to 18 volts. The analog input has a high impedance of typically 100 kilohms.

Since all five trigger points have a switching hysteresis of typically 10 millivolts, the circuit may be operated with slow input signals without the danger of oscillation at the outputs. To prevent pickup of noise, a capacitor should be connected between the high-impedance input and ground, especially when the input is driven from a high-impedance source.

The TL489C is especially designed to detect and indicate analog signal levels. The device may be used in various industrial, consumer, or automotive applications such as low-precision meters, warning signal indicators, A/D converters, feedback regulators, pulse shapers, delay elements, and automatic range switching. The power outputs are suitable for driving a variety of display elements such as LED's or filament lamps. The outputs may also drive digital integrated logic such as TTL, CMOS, or other high-level logic.

The TL489C is characterized for operation from 0°C to 70°C.

Copyright © 1979 by Texas Instruments Incorporated

TYPE TL489C
5-STEP ANALOG LEVEL DETECTOR

absolute maximum ratings

Supply voltage, V_{CC} (see Note 1)	20 V
Voltage at analog input A	8 V
Off-state output voltage	20 V
Current through analog input A	−10 mA
Low-level output current (each output)	80 mA
Total low-level output current	200 mA
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 2)	1000 mW
Operating free-air temperature range	0°C to 70°C
Lead temperature 1/16 inch (1,6 mm) from case for 10 seconds	260°C

NOTES: 1. Voltage values are with respect to network ground terminal.
2. Derate linearly to 640 mW at 70° C free-air temperature at the rate of 8.0 mW/°C.

recommended operating conditions

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	10	12	18	V
Output voltage, V_O			18	V
Low-level output current			40	mA
Operating free-air temperature, T_A	0		70	°C

electrical characteristics over recommended range of V_{CC} and operating free-air temperature range (unless otherwise noted)

PARAMETER			TEST CONDITIONS	MIN	TYP†	MAX	UNIT
V_{T+}	Positive-going threshold voltage at input A	Switching Q1	T_A = 25°C	160	200	240	mV
		Switching Q2		350	400	450	
		Switching Q3		540	600	660	
		Switching Q4		720	800	870	
		Switching Q5		920	1000	1080	
$V_{T+} - V_{T-}$	Input hysteresis				10		mV
I_{OH}	High-level output current		V_{OH} = 18 V		0.5	20	µA
V_{OL}	Low-level output voltage		I_{OL} = 16 mA		0.15		V
			I_{OL} = 40 mA		0.25	0.5	
I_I	Input current		V_I = 1 V		0.5		µA
I_{CC}	Supply current	All outputs high	V_{CC} = 12 V		8	12	mA
		All outputs low	All outputs open		15	25	

†All typical values are at V_{CC} = 12 V, T_A = 25°C.

LINEAR INTEGRATED CIRCUITS

TYPES LM111, LM211, LM311 DIFFERENTIAL COMPARATORS WITH STROBES

BULLETIN NO. DL-S 11747, SEPTEMBER 1973 - REVISED JANUARY 1975

- Fast Response Times
- Strobe Capability
- Designed to be Interchangeable with National Semiconductor LM111, LM211, and LM311
- Maximum Input Bias Current. . . 300 nA
- Maximum Input Offset Current. . . 70 nA
- Can Operate From Single 5-V Supply

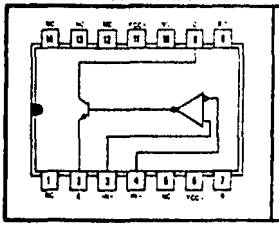
description

The LM111, LM211, and LM311 are single high-speed voltage comparators. These devices are designed to operate from a wide range of power supply voltage, including ±15-volt supplies for operational amplifiers and 5-volt supplies for logic systems. The output levels are compatible with most DTL, TTL, and MOS circuits. These comparators are capable of driving lamps or relays and switching voltages up to 50 volts at 50 milliamperes. All inputs and outputs can be isolated from system ground. The outputs can drive loads referenced to ground, V_{CC+}, or V_{CC-}. Offset balancing and strobe capability are available and the outputs can be wire-OR connected. If the strobe input is low, the output will be in the off state regardless of the differential input. Although slower than the TL506 and TL514, these devices are not as sensitive to spurious oscillations.

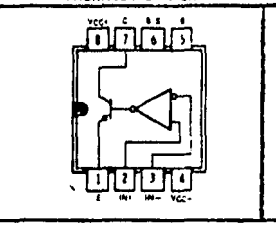
The LM111 is characterized for operation over the full military temperature range of −55°C to 125°C, the LM211 is characterized for operation from −25°C to 85°C, and the LM311 is characterized for operation from 0°C to 70°C.

terminal assignments

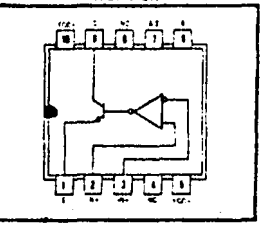
J OR N DUAL-IN-LINE PACKAGE (TOP VIEW)



JG OR P DUAL-IN-LINE PACKAGE (TOP VIEW)

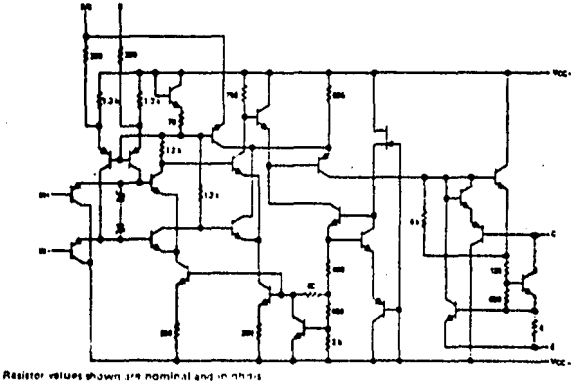


U FLAT PACKAGE (TOP VIEW)



NC—No internal connection

schematic



B	Balance
B/S	Balance/Strobe
C	Collector Output
E	Emitter Output
IN+	Noninverting Input
IN−	Inverting Input
NC	No Internal Connection
V_{CC+}	Positive Supply Voltage
V_{CC-}	Negative Supply Voltage

Resistor values shown are nominal and in ohms.

Copyright © 1975 by Texas Instruments Incorporated

switching characteristics, V_{CC+} = 15 V, V_{CC-} = −15 V, T_A = 25°C

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Response time, low-to-high-level output	R_C = 500 Ω to 5 V, C_L = 5 pF, See Note 7		115		ns
Response time, high-to-low-level output			165		ns

NOTE 7: The response time specified is for a 100-mV input step with 5-mV overdrive and is the interval between the input step function and the instant when the output crosses 1.4 V.

TYPICAL CHARACTERISTICS

INPUT OFFSET CURRENT
vs
FREE-AIR TEMPERATURE

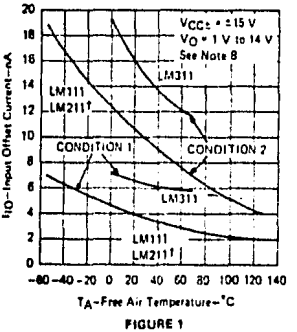


FIGURE 1

INPUT BIAS CURRENT
vs
FREE-AIR TEMPERATURE

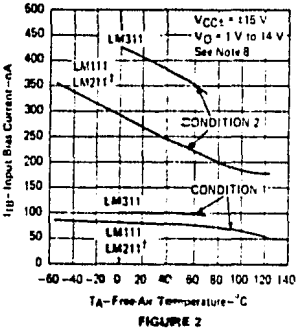


FIGURE 2

VOLTAGE TRANSFER CHARACTERISTICS

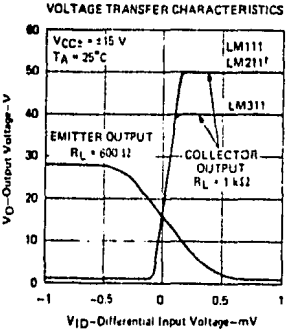
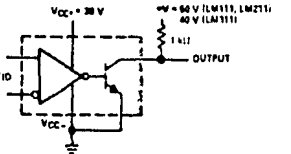
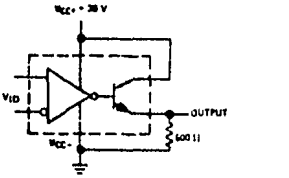


FIGURE 3



COLLECTOR OUTPUT TRANSFER CHARACTERISTIC
TEST CIRCUIT FOR FIGURE 3



EMITTER OUTPUT TRANSFER CHARACTERISTIC
TEST CIRCUIT FOR FIGURE 3

†Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.

NOTE 8: Condition 1 is with the balance and balance/strobe terminals open. Condition 2 is with the balance and balance/strobe terminals connected to V_{CC+}.

TYPES LM111, LM211, LM311
DIFFERENTIAL COMPARATORS WITH STROBES

[illegible] recommended operating free-air temperature range [illegible]

	LM111	LM211	LM311	UNIT
[illegible]				
[illegible]				
[illegible]				
[illegible]				
[illegible]				
[illegible]				
[illegible]				
[illegible]				
[illegible]				
[illegible]				
[illegible]				

NOTES: 1. All voltage values, except differential voltages, are with respect to the network ground terminal.
2. Differential voltages are the noninverting output terminal with respect to the inverting output terminal.
3. The magnitude of the input voltage must never exceed the magnitude of the positive supply voltage or the negative supply voltage, whichever is less.
4. This output may be shorted to ground or either power supply.
5. For operation above 25°C free-air temperature, refer to Dissipation Rating Table in Section 2. In the J and JG packages, LM111 chips are alloy-mounted; LM211 and LM311 chips are glass-mounted.

electrical characteristics at specified free-air temperature, V_{CC+} = +15 V (unless otherwise noted)

PARAMETER		TEST CONDITIONS†		LM111, LM211			LM311			UNIT
				MIN	TYP	MAX	MIN	TYP	MAX	
V_{IO}	Input offset voltage	R_S = 50 Ω, See Note 6	25°C							mV
			Full range							
I_{IO}	Input offset current	See Note 6	25°C							nA
			Full range							
I_{IB}	Input bias current	V_O = 1 V to 14 V	25°C							nA
			Full range							
[illegible]	Low-level strobe current	[illegible]	25°C							mA
V_{ICR}	Common-mode input voltage range		Full range	±13			±14			V
A_{VD}	Large-signal differential voltage amplification	V_{CC+} = 5 V to 35 V, R_L = 1 kΩ	25°C	40	200		40	200		V/mV
I_{OH}	High-level (collector) output current	V_{ID} = 5 mV, V_{OH} = 35 V	25°C		0.2	10				nA
			Full range			0.5				μA
		V_{ID} = 10 mV, V_{OH} = 35 V	25°C					0.2	50	nA
V_{OL}	Low-level (collector-terminal) output voltage	I_{OL} = 4 mA	V_{ID} = −5 mV	25°C		0.23	0.4			V
		V_{CC+} = 4.5 V, V_{CC-} = 0 V, I_{OL} = 8 mA	V_{ID} = −10 mV	25°C				0.75	1.5	
			V_{ID} = −6 mV	Full range		0.27	0.4			
			V_{ID} = −10 mV	Full range				0.23	0.4	
I_{CC+}	Supply current from V_{CC+}, output low	V_{ID} = −10 mV, No load	25°C		5.1	6		5.1	7.5	mA
I_{CC-}	Supply current from V_{CC-}, output high	V_{ID} = 10 mV, No load	25°C		−4.1	−5		−4.1	−5	mA

† Unless otherwise noted, all characteristics are measured with the balance and strobe terminals open and the offset output provided. Full range for LM111 is −55°C to 125°C, for LM211 is −25°C to 85°C, and for LM311 is 0°C to 70°C.
‡ All typical values are at T_A = 25°C.
NOTE 6: The offset voltages and offset currents given are the maximum values required to drive the offset output up to 14 V or down to 1 V, with a pullup resistor of 1.5 kΩ to V_{CC+}. Thus these parameters actually define an error band and may be used to account the worst-case effects of voltage gain and input impedance.

APENDICE E

REFERENCIAS BIBLIOGRAFICAS.

1.- Katsuhiko Ogata.
Ingeniería de Control Moderna.
Editorial Prentice-Hall Internacional.

2.- Mischa Schwartz.
Information Transmission, Modulation and Noise.
Editorial Mc. Graw-Hill.

3.- Tooey, Graeme, Huelsman.
Amplificadores Operativos Diseño y Aplicación.
Editorial Diana.

4.- John D. Lenk.
Manual para Usuarios de Circuítos Integrados.
Editorial Diana.

5.- John D. Lenk.
Manual Simplificado para el Diseño con Circuítos de Estado Sólido.
Editorial Diana.

6.- Cutler.
Análisis de Circuítos con Semiconductores.
Editorial Mc. Graw-Hill.

7.- Alley y Atwood.
Ingeniería Electrónica.
Editorial Limusa.

8.- R. D. Middlebrook y I. Richer.
"Nonreactive filter converts triangular waves to sines".
Revista Electronics/Marzo 8, 1965.

9.- Schnadower.
Circuitos Electrónicos Digitales.
Editorial Mc. Graw-Hill.

10.- Ambee.
Circuitos Electrónicos Integrados.
Editorial Limusa.

11.- Ambee.
Instrumentación Digital.
Editorial Limusa.

12.- Linear Databook.
National Semiconductor. Edición 1980.

13.- The Linear Control Circuits Data Book for Design Engineers.
Texas Instruments Incorporated. Edición 1980.

14.- Manual de Semiconductores de Silicio.
Texas Instruments Incorporated. Edición 82/83.

15.- The Optoelectronics Data Book for Design Engineers.
Texas Instruments Incorporated. Edición 1978.

16.- The TTL Data Book for Design Engineers.
Texas Instruments Incorporated. Edición 1976.

17.- Ing. Antonio Herrera Mejía.
Apuntes de Electrónica 1a. y 2a. parte.
F.E.S.C UNAM 1979.