

29
103



UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE INGENIERIA

CONTROL AUTOMATICO DE UN CONMUTADOR ELECTROMECHANICO

T E S I S
QUE PARA OBTENER EL TITULO DE:
INGENIERO MECANICO ELECTRICISTA
P R E S E N T A N
BERNABE RODRIGUEZ SANCHEZ
ABEL SANTIAGO MARTINEZ
JULIAN ZUÑIGA NAVARRETE
MEXICO, D. F. 1982



Universidad Nacional
Autónoma de México

Dirección General de Bibliotecas de la UNAM

Biblioteca Central



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

I N D I C E

	PAGINA
INTRODUCCION	3
CAP. I.- CONSIDERACIONES TEORICAS (CONCEPTOS BASICOS)	
a) Funcionamiento de un conmutador electrome- cánico y su red local.....	6
b) Sencillas funciones de telefonía; teléfono digital.....	10
c) Arquitectura de un microprocesador.....	8
d) Familias lógicas, circuitos combinaciona- les y secuenciales, memorias (PROM, ROM y RAM).....	42
e) Lenguajes de programación utilizados por los microprocesadores.....	70
CAP. II.- PLANTEAMIENTO DEL PROBLEMA	
a) Versatilización de un conmutador electro- mecánico.....	81
CAP. III.- POSIBLES SOLUCIONES DEL PROBLEMA.	
a) Utilización de un equipo electrónico (di- gital).....	83
b) Acoplar mediante un sistema interfase un microprocesador (control de programa alma- cenado).....	88
CAP. IV.- DESARROLLO DE LA SOLUCION SELECCIONADA.	
a) Principios generales de diseño.....	92
b) La parte de conmutación.....	99

	PAGINA
c) La parte de control (o de procesamiento: El Microprocesador Z-80.....	106
d) Interconexión del procesador y la parte de conmutación.....	110
e) Secuencia de conmutación en la central telefónica.....	110
f) Principio de trabajo del sistema SPC..	117
g) Sistema SPC Grande (Bases Teóricas)...	140
CAP. V.- CONCLUSIONES.....	155
Bibliografía.....	157

INTRODUCCION.

Dado que la conmutación privada en México se encuentra en una etapa de transición, de analógica a digital, debe de preverse la integración de los sistemas analógicos existentes a los sistemas digitales. La utilización de los sistemas digitales hoy en día es una realidad y cuya tendencia es la de desplazar paulatinamente a los sistemas analógicos hasta ahora empleados. De inmediato se plantea la situación de contar con un sistema híbrido que sea utilizado durante un período largo de tiempo, debido a que no es económico ni práctico substituir los conmutadores actuales sin que estos hayan redituado los beneficios esperados.

En un sistema de comunicación como es el telefónico, lo importante no recae en los medios técnicos que hacen posible dicha comunicación, sino más bien en lograrla de una manera rápida, clara, confiable y económica. Sin embargo, la optimización de estos cuatro factores ha llevado a la creación de diversos sistemas de comunicación que satisfagan en su tiempo las necesidades presentadas. Dentro de este proceso evolutivo encaja la tecnología digital como un intento más avanzado y con substanciales ventajas sobre sus antecesores.

Diversas son las causas explicativas del gran auge mundial de los sistemas de comunicaciones, mayormente desde áreas sociales y económicas más que de áreas técnicas, es decir, el desarrollo de la industria de las comunicaciones, es principalmente el re-

sultado de la necesidad de comunicación y de los avances tecnológicos importantes.

Desde el punto de vista de la ingeniería, es de particular interés, la planeación y el diseño de un nuevo sistema telefónico que pueda ser adaptado al existente y nos asegure satisfacer las exigencias de telecomunicaciones en el futuro, estamos hablando de un sistema telefónico de gran flexibilidad, que pueda ser capaz de manejar las grandes demandas del público en cuanto a número de aparatos y servicios adicionales a los existentes, más compactos, más inteligentes, más rápidos y seguros en la conmutación y transmisión de la voz, datos y señales de control.

El sistema de conmutación versátil que cumple y satisface cualquier requisito, que recibe instrucciones, las almacena (memoriza) y las ejecuta tan rápido como se las podamos suministrar, que se puede autocontrolar y supervisar, es conocido con el nombre de "Control de Programa Almacenado" (Stored Program Control, SPC), cuyo principio de funcionamiento totalmente electrónico está basado en la tecnología digital.

Es conveniente indicar que los conmutadores electromecánicos utilizan en la mayoría de sus órganos de control y de línea, tecnología de relevadores, que al circular por ellos una corriente reaccionan creando un campo magnético que atrae una placa metálica (alveolo) que abre y cierra contactos, realizándose así la conmutación automática; el principal inconveniente de estos conmutadores reside en la dificultad de su programación (graduación).

nes y puentes), por ser tedioso y lento.

El desarrollo de este trabajo, fue tomando como base el funcionamiento de un conmutador electromecánico del tipo ARD 523, pero el sistema puede ser aplicado a cualquier conmutador electromecánico de cualquier capacidad, en cuanto a número de extensiones, como de troncales.

En el capítulo uno se empieza con una descripción detallada de las funciones telefónicas, así como de los componentes (Hardware) e instrucciones (Software) de una microcomputadora.

En los capítulos dos y tres se analiza el problema y sus posibles soluciones.

En el capítulo cuatro se desarrolla la solución tomada teniendo como herramienta la técnica SPC (Stored Program Controlled), desarrollado teóricamente, un ejemplo simplificado con cuatro abonados, al final del capítulo, siguiendo esta misma técnica se desarrolla el sistema para equipos con capacidades mayores de 270 extensiones (ej. conmutador ARD 561).

1.- CONSIDERACIONES TEORICAS. (CONCEPTOS BASICOS).

A. Funcionamiento de un conmutador electromecánico y su red local.

Los conmutadores o centralitas privadas, suelen clasificarse en manuales y automáticas. Tales aparatos se utilizan para comunicaciones internas y externas, efectuándose estas últimas por la red telefónica urbana y son de primordial importancia en Industrias, oficinas, comercios, etc.

Una segunda clasificación podría ser por las iniciales usadas en los países de habla inglesa:

- Conmutador privado local, manual P.M.X.
(Private Manual Exchange).
- Conmutador privado local, automático P.A.X.
(Private Automatic Exchange).
- Conmutador privado de abonado, manual P.M.B.X.
(Private Manual Branch Exchange).
- Conmutador privado de abonado, automático P.A.B.X.
(Private Automatic Branch Exchange).

Nos enfocaremos, al estudio de conmutadores privados automáticos electromecánicos, en los cuales las llamadas internas se efectúan sin intervención de la operadora, es decir automáticamente, así como las llamadas internas hacia la red pública, sin embargo, para las llamadas externas provenientes de la red urbana es neces-

ria la intervención de la operadora, la cual cuenta con una mesa de operadora o tramitación, en equipos de pequeña capacidad no se requiere la mesa operadora, pudiendo contestar las llamadas entrantes con un aparato mesa-botón normal utilizado como extensión.

El procedimiento de conexión interna en un P.A.B.X., se inicia con el simple hecho de descolgar el microteléfono, conectándose a un circuito de "cordón" el cual nos proporciona el tono local de marcar.

Con respecto al tráfico de salida, se obtiene el acceso a las líneas urbanas obteniendo, primeramente, tono de marcar local y discando la cifra "0", o en determinados equipos, esto se logra oprimiendo en el aparato del botón de transferencia (tierra). La fuente de energía generalmente es mediante un eliminador de batería, operando al sistema con 48 Volts de C.D. y algunos equipos con 24 V.C.D., contándose con un banco de baterías para cuando se presenta una interrupción de la corriente eléctrica del edificio.

En los P.A.B.X., casi la totalidad de los circuitos es en base a relevadores (electromecánicos), donde los siguientes circuitos son los más importantes:

- a).- Circuito de troncal (FDRC).- Equipo para conexión de línea urbana "troncal", puede ser de enlace bidireccional; esto es, circuito de conexión a central urbana, de tráfico de sa-

lida, para extensiones autorizadas (no restringidas) y también usado para llamadas entrantes de Central Pública.

- b).- Circuito de Consulta (FFR).- Se usa para conexiones de unidades FDRC a un registro en llamada de consulta y a la extensión llamada durante la conversación de la misma consulta.
- c).- Unidad de Relevadores de Operadora (FMT).- Equipo de posición de operadora; comprende también la línea de operadora y nos constituye un eslabón entre la consola de operadora y el restante equipo de conexión, tales como marcadores, líneas urbanas, etc.
- d).- Registro (REG).- Equipo indispensable para la conexión de extensiones a los servicios para tráfico local (SUR) y para tráfico de salida (FDRC); usualmente se usan dos por cada grupo 90 extensiones.
- e).- Circuito de señales (SGR).- Se emplea para determinar los intervalos de tonos y señales de llamada, (tono de llamada, ocupado, etc.) para la distribución de las señales a las diferentes partes del cuadro conmutador, siendo generadas normalmente, las tonalidades por una unidad transistorizada denominada tarjeta ROA; dicho circuito también se le conoce como equipo de tono y timbre.
- f).- Circuito de conexión interna (SNR).- Llamado en el lengua-

je técnico "cordón", su función consiste en enlazar a dos extensiones (llamada y la que llama) en tráfico local.

RED TELEFONICA DEL CONMUTADOR PABX.

Básicamente una red telefónica está constituida por los aparatos de los abonados (extensiones), diseñada principalmente para la transmisión de señales analógicas de voz, teniendo un ancho de banda disponible de 300 Hz a 3400 Hz, dicha red consta de líneas constituidas por 3 conductores, donde 2 hilos son para la línea y al tercer hilo es la "tierra" del conmutador; las líneas se distribuyen de la manera siguiente:

Del conmutador salen los cables que van conectados a las terminales que se encuentran en el distribuidor general (CROSS), el cual consiste de una estructura metálica, compuesta de soleras verticales y horizontales en las que vienen montados unos anillos, los cuales sirven para agrupar y guiar los "puentes" en un plano horizontal o vertical. Ahora por el lado de la red se encuentran las terminales de los cables de la red; las dos partes del distribuidor general están unidas mediante los "puentes" que son los que permiten un sistema flexible de conexiones entre las líneas de extensiones y el conmutador.

Es indispensable que el distribuidor esté conectado a una "placa de tierra" individual o del conmutador . (FIG. 1), del CROSS salen los cables de las cajas secundarias las que se distribuyen convenientemente de acuerdo a la ubicación de las extensio-

nes, generalmente se emplean cables de 12 pares para la conexión de las cajas; de las que directamente salen las líneas de 3 conductores hacia los aparatos telefónicos del tipo mesa-botón.

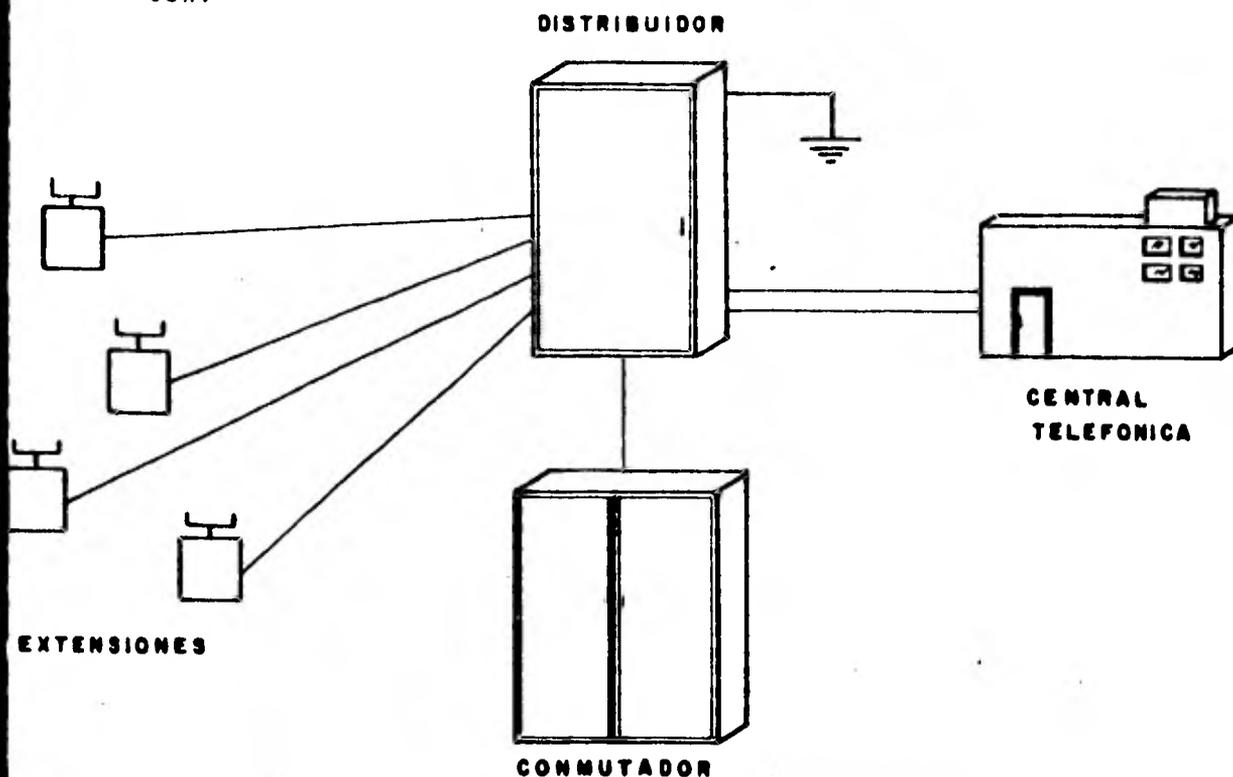


Fig. 1.

B.- Teléfono digital.- Desde el punto de vista funcional, el aparato telefónico digital está dividido en 4 partes principales:

- 1.- Circuito de habla.
- 2.- Gancho de colgar.
- 3.- Campana.
- 4.- Teclado (con generadores de tonos).

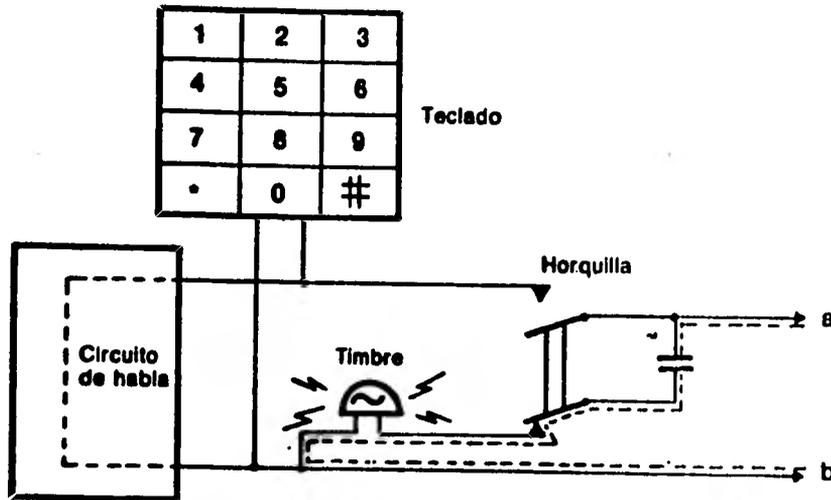


Fig. 2.

El circuito de habla comprende el transmisor (micrófono), el receptor (audífono) y el transformador de habla. Los dos primeros están incorporados en el micro-teleéfono.

El contacto de gancho se conmuta cuando se levanta o se repone el microteléfono. Se usa para señalización de la llamada, de desconexión y de respuesta.

El timbre o campana es de tipo C.A., la que se conecta a los hilos "a" y "b" de la línea de abonado vfa un capacitor y el contacto del gancho. El tablero de teclado es utilizado para

el envío de los dígitos de 0 a 9; cuando se oprime una tecla se generan 2 tonos de frecuencia de acuerdo con la siguiente tabla: (que usa Ericsson).

Hz	1209	1336	1477
697	1	2	3
770	4	5	6
852	7	8	9
941	*	0	#

El circuito de la Fig. 3, denominado KR (Key Receiver) contiene filtros para las 7 frecuencias de teclado y un generador de frecuencia para el tono de marcar. Cuando los generadores de frecuencia en el aparato telefónico del abonado están conectados a los hilos "a" y "b", los filtros que corresponden a esas frecuencias darán un "1" lógico. Las salidas de los filtros se conectan a compuertas NAND, cuyas salidas darán el número recibido en forma de un "0" lógico en uno de los 8 hilos conectados al bus de datos, logrando de esta manera decodificar los dígitos con lógica cableada, en la Fig. 3. se ilustra la decodificación.

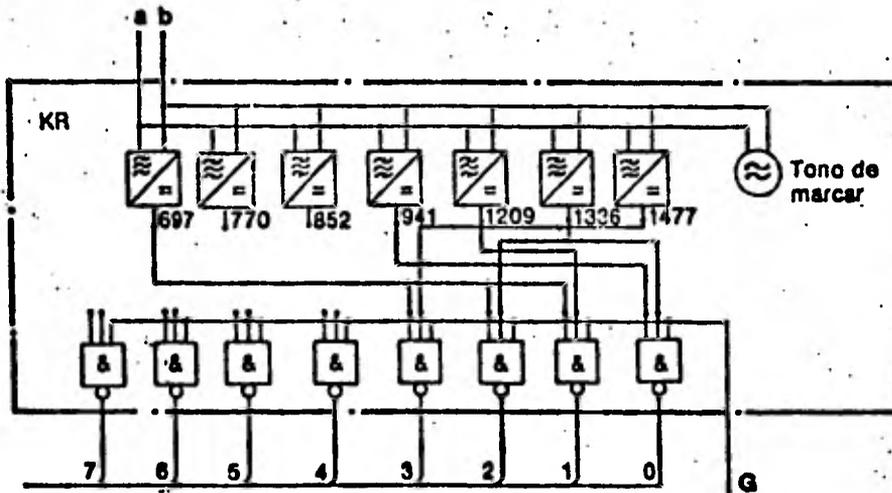


Fig. 3.- Circuito KR.

C.- ARQUITECTURA BASICA DE UNA MICROCOMPUTADORA.

Microprocesador: es una unidad central de proceso en un solo "chip" de tecnología LSI.

Una microcomputadora resulta en forma esquemática, como se muestra a continuación:

MICROPROCESADOR

MEMORIA E / S

Y es el resultado de la combinación de un microprocesador, una memoria y dispositivos de entrada y salida.

En ciertos casos un procesador se construye con varios componentes LSI (larga escala de Integración). Un aspecto esencial es que un microprocesador resulta ser una unidad de control de proceso, en tanto que una microcomputadora incluye memorias y dispositivos de entrada y salida.

ARQUITECTURA DE LAS MICROCOMPUTADORAS.

Existen limitaciones sobre la estructura, velocidad de operación y empaquetamiento (número de patas); limitaciones que han impuesto los primeros tipos de procesadores fundamentales que se construyeron. Entre la gran variedad para construir microprocesadores y los que inicialmente se construyeron están los de las cal-

culadoras, el 4004 que es de las primeras generaciones, fue construido y utilizado como controlador.

Unos han sido construidos con capacidad para ejecutar operaciones aritméticas.

La tercera generación de procesadores es el de 8 bits por ejemplo el 8008 y el 8080 de Intel y el M6800 de Motorola, son ejemplos de esta clase.

Los hay con longitud de palabra mayor y los actuales que solo tienen un estrato procesador, memorias ROM y RAM y capacidad de entrada/salida.

Existe una clase de procesador por bit que para formar palabras utilizan varios chips, se pueden tomar procesadores con longitud de palabra de 8 bits o mayores.

Una de las aplicaciones que se han dado a estos procesadores es la emulación de minicomputadoras.

CARACTERISTICAS GENERALES DE LAS COMPUTADORAS

Las características más importantes de los microprocesadores de acuerdo a la tarea a desarrollar (de control o de procesamiento electrónico de datos, EDP) son las siguientes:

- 1.- Conjunto de instrucciones.- El conjunto de instrucciones

de un microprocesador puede ser orientado dependiendo de la rama de proceso a ejecutar. En un proceso de control (controlador) la atención esta puesta particularmente en las instrucciones de entrada/salida (I/o). En un proceso EDP (procesamiento de datos), las instrucciones para la manipulación de datos (corrimientos aritméticos, instrucciones de complemento a dos, y bifurcaciones aritméticas) pueden estimarse de gran importancia en la elección del microprocesador.

- 2.- Disipación de potencia.- La disipación de potencia está regida por la tecnología del dispositivo, la complejidad del dispositivo y en muchos casos de velocidad del reloj.
- 3.- Software.- Los microprocesadores con un gran base de apoyo de software son muy deseados. Los editores, ensambladores y lenguajes de alto nivel ayudan al rápido desarrollo de un sistema microprocesador.
- 4.- Longitud y estructura de la palabra.- El tamaño pequeño de las palabras hace muy costosa la aplicación de operaciones con datos de alta precisión.
- 5.- Capacidad de DMA (acceso directo de memoria).
- 6.- Aritmética decimal.- Muchos microprocesadores tienen instrucciones que efectúan operaciones aritméticas BCD.

En la fig. 4, se muestra a nivel de bloques un diagrama de una microcomputadora, en donde se especifican sus características básicas.

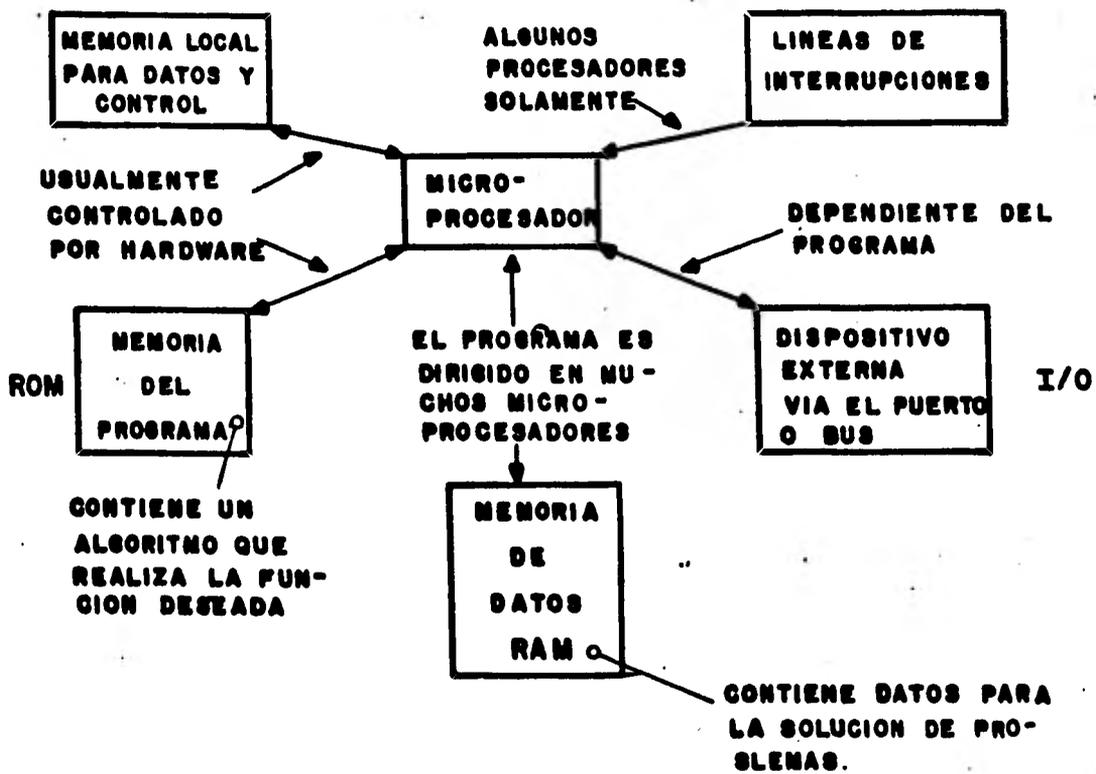


Fig. 4.- Diagrama de bloques de una microcomputadora.

La memoria de solo lectura (ROM), almacena microprogramas o un programa establecido y depende de la microprogramabilidad del CPU.

El microprograma proporciona la traducción de los comandos de alto nivel del usuario, tales como ADD, SUBTR, HALT, JUMP, etc., a una serie de códigos de control reconocibles por el microprocesador para su ejecución. El tamaño del ROM varía, dependiendo de los requerimientos del usuario dentro de la máxima capacidad permisible por el direccionamiento del microprocesador. Se da una tabla a continuación:

	INTEL.	INTEL.	INTEL.	AMI.
	4004	8008	8080	7300
Tamaño de palabra	4 bits	8 bits	8 bits	8 bits
Tamaño del cómputo de instrucciones.	45	48	74	150
Formato de instrucciones	1,2bytes	1,2,3, bytes	1,2,3, bytes	24 bytes
Capacidad de memoria	ROM 4kx8 RAM 128Kx4	16kx8 16kx8	64kx8 64kx8	512kx24 64kx16
Capacidad de interrupción	NO	SI	SI	SI
Aritmética	Paralela	Paralela	Paralela	Paralela
Registro	16 x 4	6 x 8	6 x 8	49 x 8
Tiempo de ciclo de instrucciones	10.8	7.5	2	4 micro- segundos.

RAM.- Memoria de lectura - escritura. Es un conjunto de dispositivos de memoria de acceso aleatorio utilizados para almacenar el macrocódigo (programa del usuario) bajo ejecución. Su tamaño físico varía de acuerdo a los requerimientos y también está limitado por la capacidad de direccionamiento del microprocesador; la sección de entrada/salida, (E/S) constituye el almacenamiento y control de interface necesaria para conectar el sistema a dispositivos de entrada/salida, ejemplo: teletipos, terminales y otros tipos de dispositivos periféricos.

La entrada/salida, requiere de un riguroso proceso de selección al adquirir un microprocesador. Ya que puede producir limitaciones para sistemas pequeños que realizan una actividad de E/S excesiva.

El cuarto elemento de la sección de una microcomputadora resulta ser el CPU.

ARQUITECTURA DEL CPU.

La unidad central de procesamiento en la siguiente generación de microprocesadores (8080) es un dispositivo que maneja 8 bits en paralelo y se utiliza para construir computadoras digitales de propósito general.

Transfiere datos e información sobre su estado interno vía un bus de datos bidireccional del tipo tres estados (3 states) (D0-D7). La dirección de memoria y la de los dispositivos pe-

riféricos se transmiten sobre un BUS de direcciones del tipo tres estados (3 State) (BUS de direcciones A0-A15). Dispone de seis salidas de señales de control y de tiempo (SYNC, DBIN, WAIT, \overline{WR} , HLDA e INTE). Estas no son generales para todos los microprocesadores.

Sus entradas de fuentes de alimentación también pueden variar, teniendo también varias entradas de reloj, las cuales pueden variar según el tipo de microcomputador (8080, Z-80, M6800).

UNIDADES FUNCIONALES DEL C.P.U.

- 1.- Direccionamiento y arreglo de registros.
- 2.- Unidad aritmética y lógica.
- 3.- Sección de control y del registro de instrucciones.
- 4.- Bus de datos bidireccional (3 State).
- 5.- Registros: están formados por un arreglo de RAM estática organizada en seis registros de 16 bits, no todos los microprocesadores tienen estos registros.
- 6.- Contador de programa (P.C.)
- 7.- Apuntador del Stack (S.P.)
- 8.- Seis registros de propósito general de 8 bits arreglados en pares que pueden ser BC, DE y HL, los cuales pueden variar.
- 9.- Un par de registros temporales W y Z (en el caso del 8080).

UNIDAD ARITMETICA-LOGICA.- La UAL contiene los siguientes registros:

- 1.- Un acumulador de 8 bits.
- 2.- Un acumulador temporal de 8 bits (ACT).
- 3.- Un registro de banderas de 6 bits: cero, carry, sing, parity y carry auxiliar.
- 4.- Un registro temporal de 8 bits.

DEFINICION DE LOS ESTADOS DEL CPU.

Las instrucciones para el C.P.U., requieren de uno a cinco ciclos de máquina para su ejecución completa.

El microprocesador manda una palabra de 8 bits dando información del estado sobre el bus de datos al principio de cada ciclo (durante la duración del SYNC).

La definición de los estados es la siguiente:

- | | | |
|------|----|--|
| INTA | DO | Reconocimiento de la señal para una petición de interrupt. La señal debe usarse para disponer una instrucción de reinicio sobre el bus de datos cuando DBIN está activa. |
| WO | DI | Indica que la operación en el ciclo corriente de máquina será una escritura a memoria (WRITE) o una función de salida (Out-put) (Wo=0). |

De otra forma una lectura (READ) de memoria se dá y se ejecutará una operación de entrada (INPUT).

- STACK D2 Indicará que el bus de direcciones mantendrá la dirección de Pushdown del estado del apuntador del Stack.
- HLTA D3 Reconoce la señal de la instrucción de halt.
- OUT D4 Indica que el bus de direcciones contiene la dirección de un dispositivo de salida y que el bus de datos contiene el dato de salida cuando \overline{WR} está activado.
- MI D5 Proporciona una señal para indicar que el CPU está en el ciclo de traer el primer byte de una instrucción.
- IMP D6 Indica que el bus de direcciones contiene la dirección de un dispositivo de entrada y que el dato de entrada debe colocarse sobre el bus de datos cuando DBIN está activo.
- MEMR D7 Designa que el bus de datos será usado para leer datos de memoria.

INTERCONEXION DEL CPU CON LA MEMORIA Y DISPOSITIVOS DE ENTRADA/SALIDA.

El diseño de una microcomputadora con las componentes actuales es posible realizarlo con facilidad y a un bajo costo.

El sistema completo consiste básicamente de tres módulos comunes a cualquier sistema de cómputo: CPU, memoria y módulos de entrada/salida. En la fig. 5, se presenta un sistema típico.

Existen tres buses para interconectar esos módulos:

BUS DE DATOS.

Es una trayectoria bidireccional por el cual fluyen los datos entre el C.P.U. y la memoria, y los dispositivos de E/S.

BUS DE DIRECCIONES.

En un grupo de líneas unidireccionales que identifican una dirección particular de memoria o un dispositivo de E/S.

BUS DE CONTROL.

Es un conjunto unidireccional de señales que indican el tipo de actividad que se procesa corrientemente.

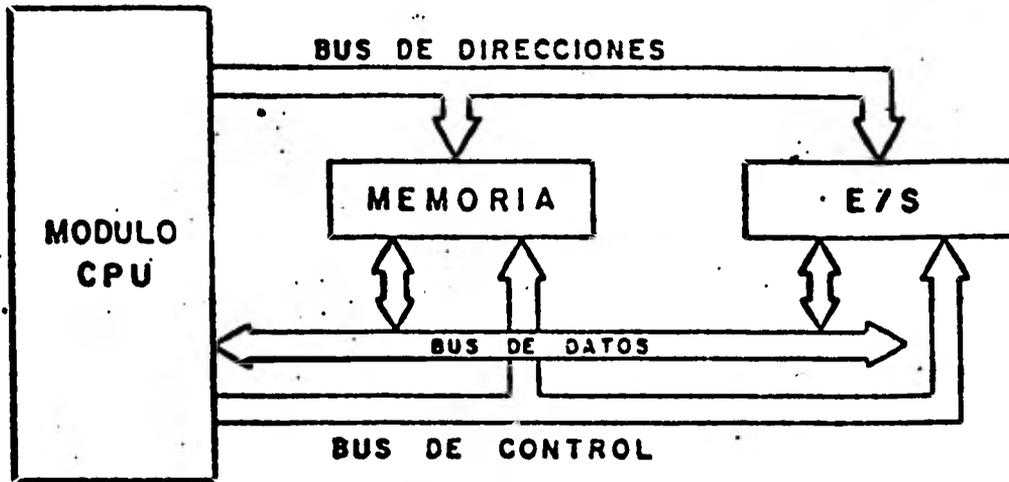


Fig. 5.- Sistema de cómputo típico.

TIPO DE ACTIVIDADES DEL BUS DE CONTROL:

- 1.- Leer de memoria.
- 2.- Escribir de memoria.
- 3.- Lectura de E/S.
- 4.- Escritura de E/S.
- 5.- Reconocimiento de una interrupción.

SISTEMA INTERFACE.

La interface es la interconexión de una componente de un sistema con otra del mismo para integrar una unidad totalmente operacional. Por lo que es importante analizar algunos tipos de interfaces típicos que se encuentran en una microcomputadora. La Fig. 6, ilustra una microcomputadora típica y sus interfaces.

Las interfaces pueden agruparse básicamente en cuatro categorías: interfaces de sobreflujo operacional; interfaces de interacción; interfaces sensoriales e interfaces de control.

INTERFACES DE SOBREFLUJO OPERACIONAL.

Las interfaces de sobreflujo operacional son aquéllas componentes necesarias para hacer una función de procesamiento a un nivel básico. Esta clase incluye un bus de datos, un bus de direcciones, un bus de control y un circuito de reloj circunvecino al microprocesador. La fig. 7, define el contenido del blo-

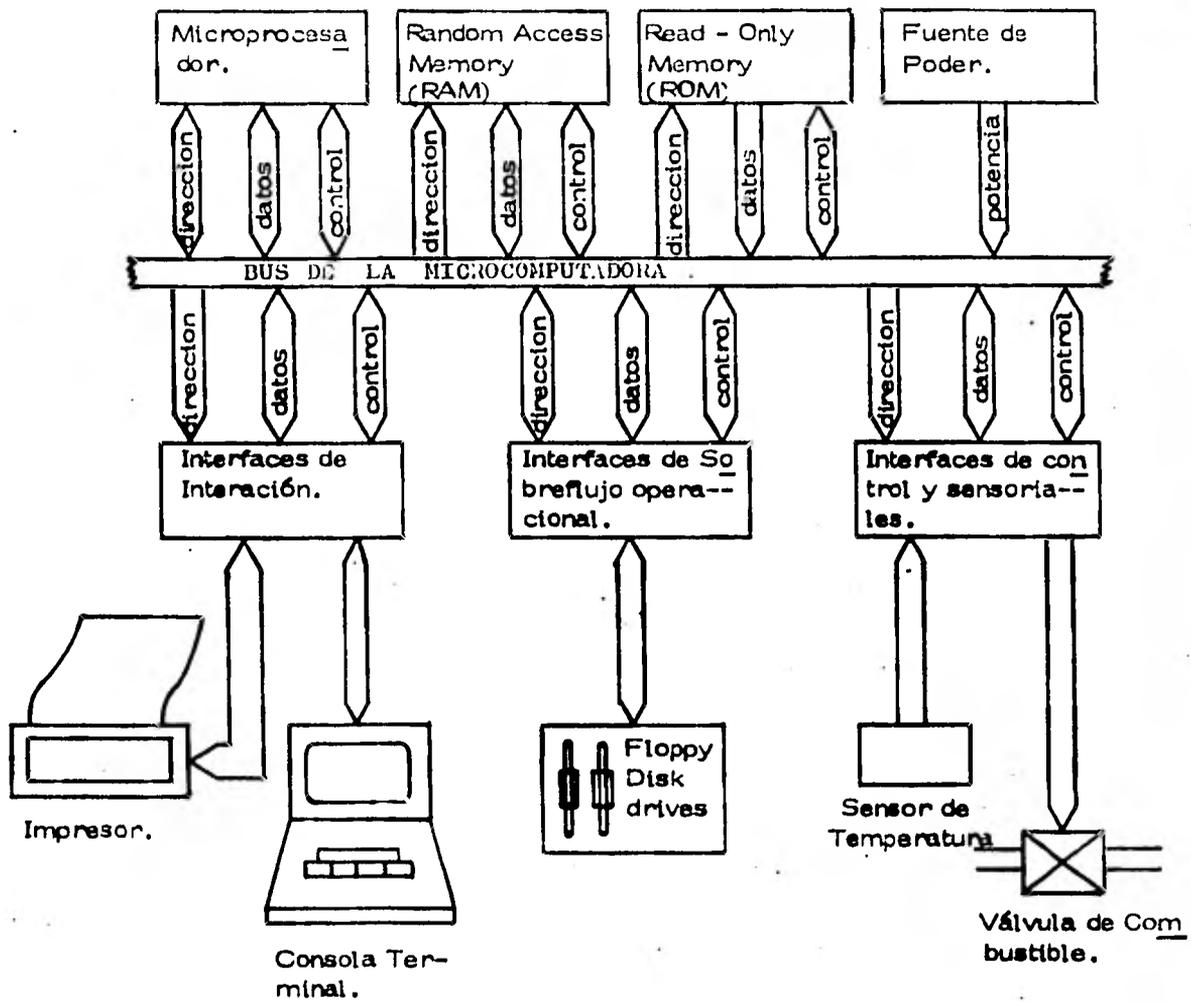


Fig. 6.- Una microcomputadora típica y sus interfaces.

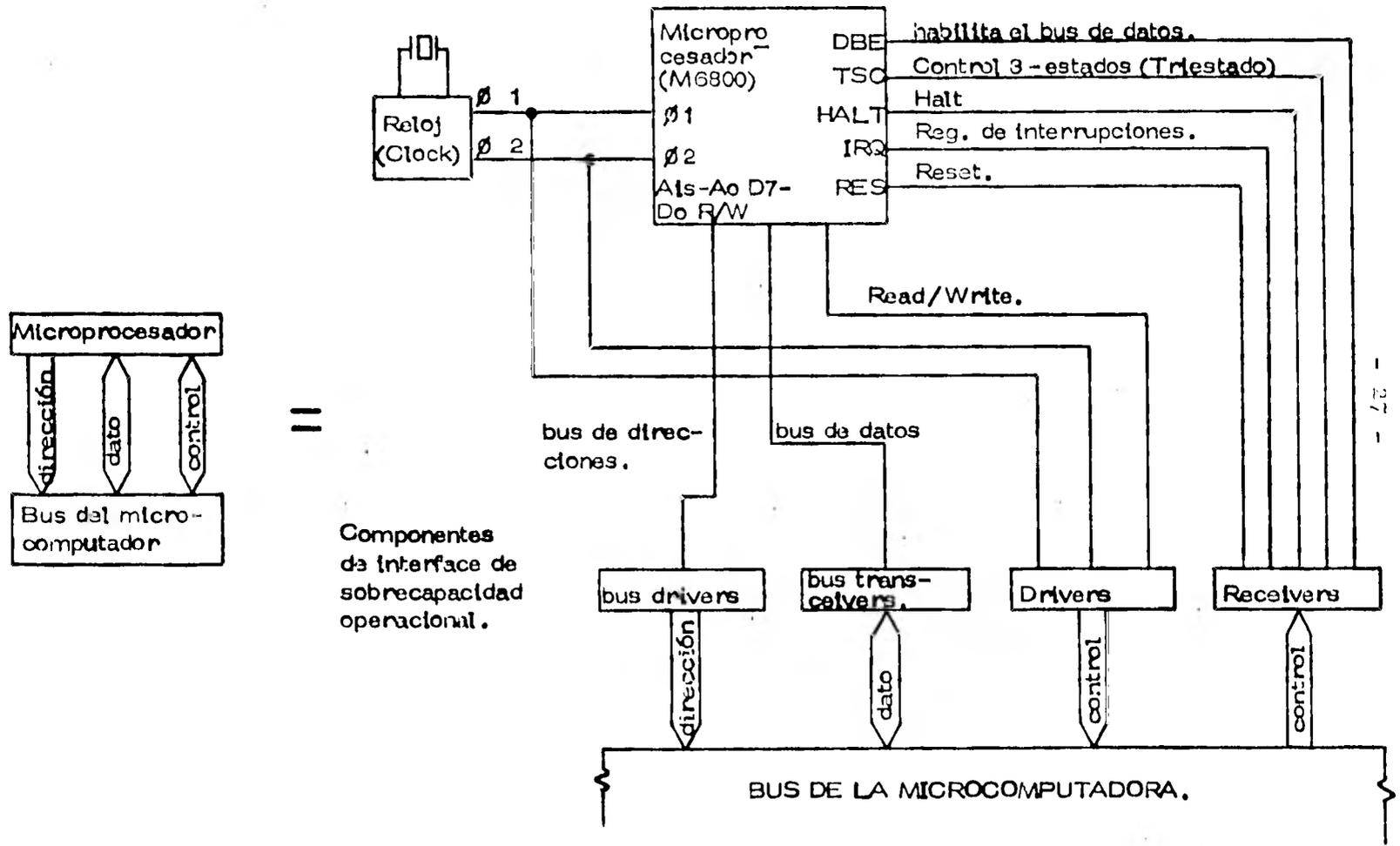


Fig. 7.- Interfaces del microprocesador de un sistema microcomputador.

que del microprocesador de la Fig. 6. Serán usados buses conductores y buses receptores para conectar al microprocesador al bus de la microcomputadora. En los buses conductores son usados amplificadores para incrementar la potencia de conducción de las líneas de control y datos de un microprocesador. Los microprocesadores más comunes (MOS) disponibles en la actualidad son capaces de suministrar solo unos pocos de miliamperes de corriente de conducción en cada una de sus líneas de salida (8 líneas de datos, 16 líneas de direcciones y 8 líneas de control en el M6800).

Los buses de conducción son usados para grandes sistemas que tienen una gran cantidad de memorias o interfaces.

Los buses receptores realizan tres funciones: reducción de la carga, filtrado e igualación de la impedancia. Los buses de datos, de direcciones y de control son relativamente grandes y están sujetos a efectos no deseables de las líneas de transmisión (atenuación, ruido y distorsión).

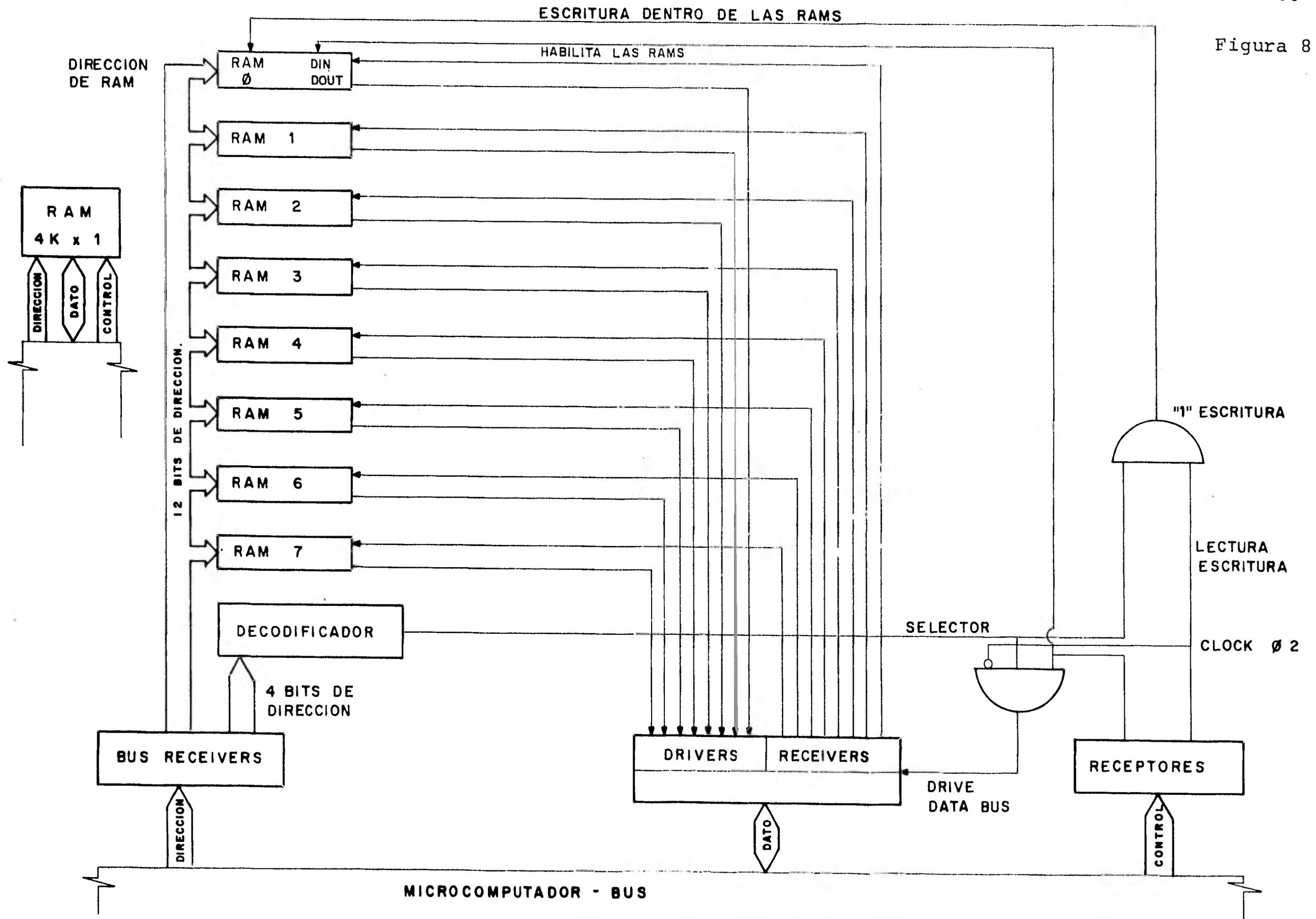
Las interfaces sobre los buses actúan como STUBS y puntos de reflexión y pueden causar resonancia y además generación de ruido que proporciona el desajuste de la impedancia. En sistemas de mayor fabricación la "resonancia de plano posterior" puede ocasionar alteraciones en terminales activas y es necesario colocar un arreglo de ferritas en las líneas de los buses individualmente para filtrar el ruido.

Con la excepción de un chip microcomputador que tiene en su estructura memorias RAM y ROM, los microprocesadores requieren memorias externas y componentes de interface asociadas.

Las Figs. 8 y 9, ilustran los bloques de RAM y ROM, de la Fig. 6. Los buses receptores son usados sobre las líneas de dirección de las memorias para reducir la carga de los buses del microcomputador. Los buses conductores son usados en las memorias de IC's porque al igual que los microprocesadores, los elementos de memoria pueden ser usados para conducir bastante carga.

Los módulos de memoria especialmente aquellas estructuras con varias RAM pequeñas tienen un gran número de IC de memoria con sus líneas de direccionamiento cableadas en paralelo. Una RAM de 16 x 8 bits, pondrá 128 cargas sobre cada línea de direccionamiento. Si las RAM de 1K x 1 bit son usadas, un módulo RAM equivalente con RAMs de 16K x 1 bit, sólo pondría 8 cargas sobre las líneas de datos, de direcciones y de control del procesador. Así como se vé en este ejemplo, memorias de IC de gran capacidad ayudan a reducir los circuitos de interface reduciendo la capacidad de carga en los buses. Las memorias de IC tales como la 6810 de Motorola (128 x 8 bits), pueden reducir la necesidad de circuitos de interface en muchos sistemas pequeños en que se requiere poca capacidad de memoria. Estos IC caracterizan un total de 128 bytes de datos, sin embargo, presenta una sola carga por cada línea de dirección y de datos.

Figura 8



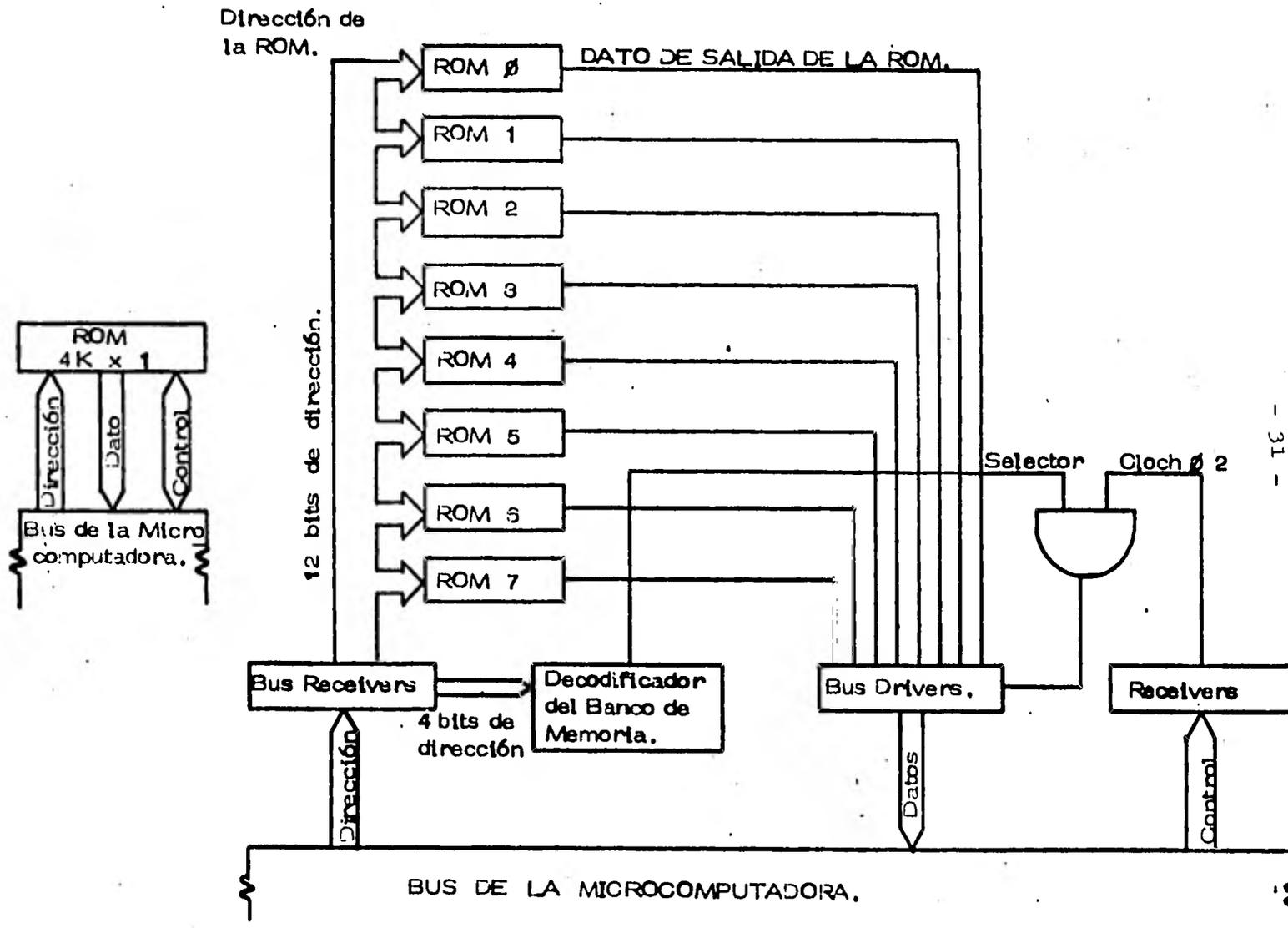


Fig. 9 Interconexión de ROM en una Microcomputadora.

Las líneas de control de la memoria requieren de circuitos de interface.

Las RAM estáticas requieren de una sola línea de R/W y posiblemente de una línea conductora de chip select (selección del chip). Las RAM dinámica requieren de mucho más, con una línea de habilitación del chip (chip Enable), selección de columna, selección de renglón, una habilitación de estructura, un chip select (selección del chip) y una línea de R/W y los tiempos de estas señales no se requiere que estén sincronizados.

En muchos casos se requiere de conductores MOS de alta potencia para conducir las líneas de habilitación del chip. Las modernas RAM's dinámicas demandan menos tiempos críticos y niveles de voltaje de 0 a 5 volts.

Efectuar la interface de la ROM es mucho más sencillo que las de la RAM. Los receptores en las líneas de direccionamiento y los conductores en las líneas de datos son usados. Los receptores no son necesarios sobre las líneas de datos, serán necesarios en todo caso cuando por definición ningún dato puede ser escrito dentro de la ROM. Las ROM programables tales como las que pueden borrarse eléctricamente y las ROM que pueden borrarse con luz ultravioleta (EPROM), algunas veces requieren de circuitos de interface de escritura.

Las RAM's y las ROM's de semiconductores son las memorias más comunmente usadas en las microcomputadoras. En ciertas aplicaciones el uso de memorias de núcleo magnético es necesario, - pero es una de las formas de almacenamiento más difíciles de efectuar interface.

Las memorias de anillo magnético consisten de miles de pequeñas hileras de anillos magnéticos dentro de una red cuadrada de hilos conductores.

Debido a que la corriente de aplicación seleccionada para los hilos conductores forma un campo magnético, los unos y ceros son definidos por el campo y pueden detectarse por medio de un alambre sensor que se coloca a través del anillo.

Los problemas que hacen que se dificulte la interface con las memorias de núcleo magnético son: Altas corrientes (varios amperes) para períodos cortos de tiempo (mseg) se requieren para conducir en las líneas de la red; por lo que necesitamos usar transistores especiales de conducción.

El alambre sensor requiere de pequeñas corrientes, por lo que se usarán amplificadores. Finalmente, la lectura fuera del núcleo es destruída, es decir, el contenido de la memoria será destruído con el derrumbe de los campos magnéticos. Si las provisiones para reescribir no son incluidas en el CPU, un conjunto de circuitos de interface serán dados para reescribir el dato dentro de la memoria.

Las RAM's de semiconductores también tendrán un arreglo de celdas de almacenamiento de datos que requieren de una interface especial. Las interfaces que controlan sistemas de un gran número de memorias externas, tales como cintas magnéticas, discos y de tambor pueden tambien estar agrupados dentro de la categoría de interfaces de sobrecapacidad operacional.

Estos elementos usualmente tienen sus controladores propios contruidos para manejar la secuencia mecánica requerida.

Al interfacear éstos al bus del microcomputador, podemos enviar datos en paralelo o en serie y comandos y se puede recuperar el estado (status) y los datos.

INTERFACES DE INTERACCION.

Las interfaces de interacción son aquellos circuitos que sirven para enviar y recibir datos específicos usados por y desde un sistema de procesamiento. Este tipo de interfaces incluyen terminales de computador, teclado, elementos gráficos (pantalla) y cintas magnéticas. La fig. 10, ilustra un microcomputador típico que usa este tipo de interfaces.

INTERFACES SENSORIALES.

Cuando tratamos con el procesamiento de datos de negocios o cálculos

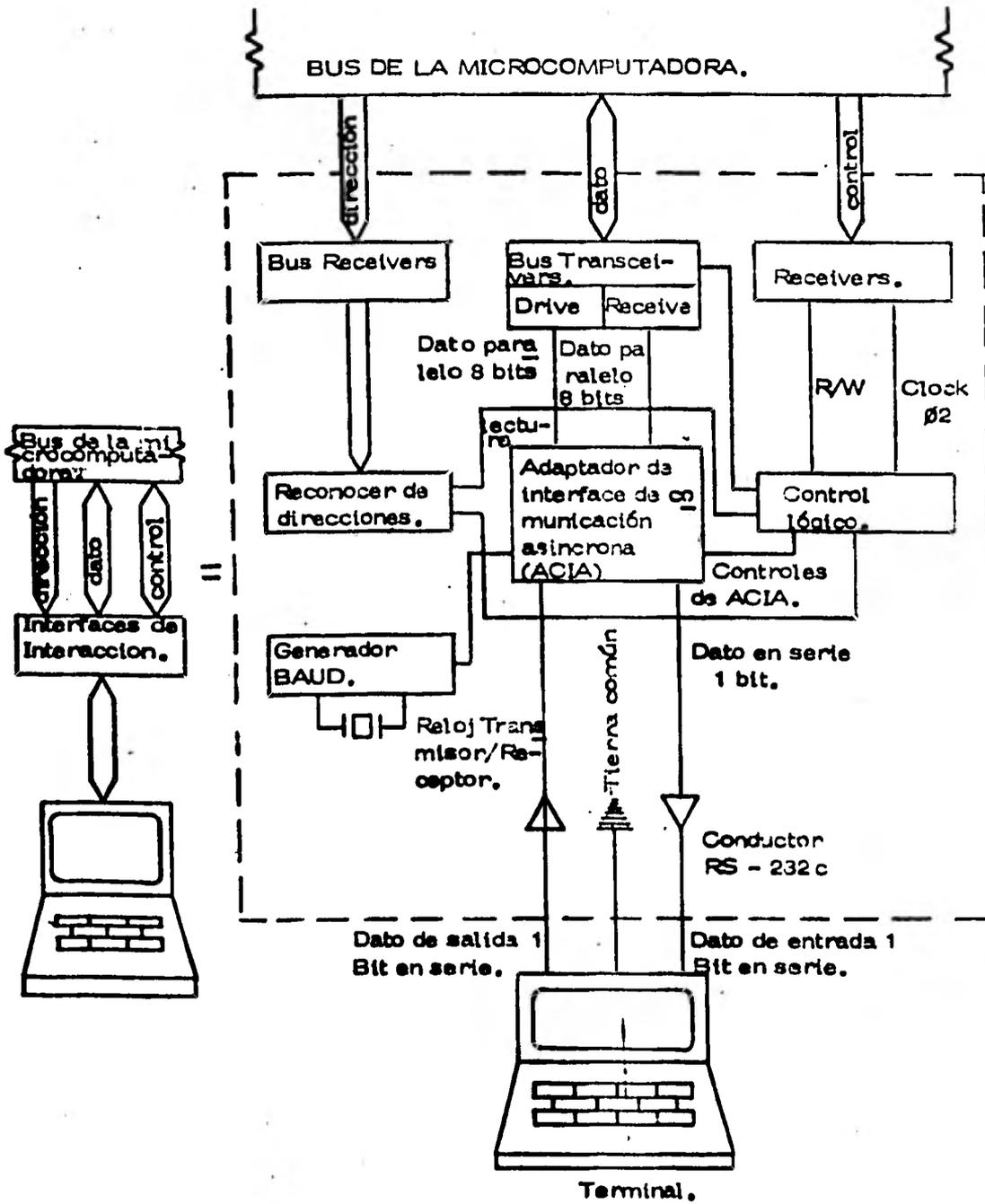


Fig. 10.- Interfaces de interacción de una microcomputadora típica.

estrictamente científicos, una unidad de procesamiento central (CPU), interfaces de sobrecapacidad operacional (incluyendo interfaces de disco y memorias), interfaces de interacción (para las terminales del computador) y una línea de impresores son - usualmente suficientes para completar la tarea. Los sistemas de control son diferentes en todo caso. Sin embargo, en el mundo real serán monitoreados.

Las interfaces sensoriales son aquellos circuitos requeridos para monitorear eventos en el mundo real y sensar los resultados a un sistema microprocesador. El sensor de presión de temperatura, un indicador de cambio de flujo y el tacómetro son a menudo algunas de las interfaces que entran en este grupo.

El mundo real es un mundo analógico. La temperatura, la presión y la velocidad pueden tomar un número infinito de valores. Los elementos usados para sensar estos parámetros son sencillos, normalmente están basados en respuestas de características eléctricas o mecánicas de un cierto material para un parámetro dado. Un termistor por ejemplo, idealmente cambia su resistencia en una forma lineal con un cambio de temperatura. Para que una microcomputadora manipule la información que sensa el termistor (temperatura), necesita de una interface, que convierte el valor de la resistencia (el cambio que se dá en ella) a un byte (8 bits) ó 2 bytes de datos.

La interface puede ser considerada como dos piezas funcionales:

1) El convertir el valor de la resistencia (un valor analógico)

a un valor digital y la interface del valor digital al bus del microprocesador. El proceso de cambiar una resistencia variable a un valor digital variable, empieza por usar las características de resistencia variable del termistor para hacer una fuente de voltaje variable. Un circuito divisor de voltaje con dos resistencias, siendo una de las resistencias el termistor, sirve para este propósito. El voltaje dependiente de la temperatura será sentido por un convertidor A/D (analógico/digital). Este elemento toma la señal de voltaje variable aplicado a la entrada analógica y genera una palabra de dato la cual representa este voltaje. Los convertidores A/D, son relativamente piezas complejas de HARDWARE que será de gran beneficio y de amplia aceptación en el campo de la interface, dado su habilidad para cambiar el mundo analógico a un mundo digital.

La palabra generada por el convertidor A/D será sensada por el microcomputador. Si el sensor de temperatura está muy lejos del procesador y no se requieren de muestreos extremadamente rápidos es conveniente convertir la palabra del dato a una señal serie. La señal serie será sensada por el microcomputador convirtiéndola de regreso a una palabra (de dato) paralela y entregándola al bus del microcomputador cuando el microprocesador la requiera.

Es posible eliminar partes montando una interface que sense la temperatura y que contenga el convertidor en un solo módulo del microcomputador, entonces evitamos largas líneas paralelas o la conversión serie/paralelo.

Si el termistor tiene una distancia dada, en todo caso, una línea larga de la señal analógica será requerida, pero, como las líneas que lleva señales analógicas son muy susceptibles al ruido, especialmente cuando llevan señales de bajo nivel, hacen esta medida indeseable. En general cuando los convertidores A/D son usados, es posible reducir los niveles del ruido en todas las líneas analógicas. En la fig. 11, vemos el termistor de interface acoplado a un sistema microcomputador típico.

La conversión A/D, no es necesaria cuando se sensa una señal que ya presenta solo dos estados (1 y 0).

En el caso por ejemplo del contador fotoeléctrico, el conteo de los pulsos tendrá algún ruido debido a la característica de respuesta del circuito fotoeléctrico y la no-uniformidad de la ruptura de la luz.

Un circuito de filtrado será necesario para prevenir falso conteo. Esto también será necesario para trasladar los niveles de voltaje del circuito a un nivel compatible con la familia lógica del microcomputador.

Una resistencia de un circuito divisor de voltaje o una resistencia y un diodo zener de voltaje limitado se usan si el circuito fotoeléctrico tiene más voltaje que el necesario. Cuando los pulsos tienen que ser trasladados a un nivel de voltaje propio, un "driver" enviará el pulso del microcomputador donde estos serán muestreados a lo largo con otras señales de un bit.

Las interfaces sensoriales son a menudo usadas en control industrial, instrumentación, electrónica automotriz y en otros campos. En este ambiente una microcomputadora que se usa como controlador será requerida para sensar el estado de varias máquinas, cada una de la cuales podrá ser corrida sobre un circuito eléctrico diferente.

Una variedad de niveles de voltajes pueden presentarse en diversas maquinas, de modo que la necesidad para el aislamiento eléctrico entre sensores es grande. Los métodos más comunes de interface de aislamiento son el de enviar el dato de cada máquina a través de un optoaislador. Este elemento consiste de un diodo emisor de luz (LED) iluminando un fototransistor. Debido a que el único medio físicamente entre el LED y el fototransistor es un haz de luz, esto hace que miles de volts de aislamiento eléctrico sean proporcionados. Los optoaisladores incrementan la complejidad de la interface, sin embargo, la baja corriente de los sensores de salida requieren amplificadores adicionales para manejar el LED, y algunos amplificadores que se requieren en ciertos casos en el lado de los fototransistores también.

INTERFACES DE CONTROL.

Cuando uno de los sensores provee el estado (status) y el microprocesador decide que acción toma, una interface de control es usualmente necesaria para efectuar la acción. Las interfaces de control toman señales de datos en miliamperes del microprocesador y las convierten a niveles de corriente y voltaje propios para controlar elementos del mundo real.

Los circuitos necesarios para conducir un motor paso-paso, para activar una válvula de solenoide controlado, o para iluminar un banco de luces intermitentes, caen dentro de esta categoría de interfaces.

La microelectrónica ha hecho grandes progresos en la reducción de la cantidad de corriente necesaria para realizar funciones lógicas. Las corrientes que circulan internamente en los microprocesadores están siendo continuamente reducidas conforme avanza el desarrollo tecnológico.

Estos avances producen dispositivos altamente densos, de baja potencia y alta velocidad, pero hacen que las microcomputadoras estén más lejos de tomar niveles de señales del mundo real. Por ejemplo, una señal de un microampere dentro de un microprocesador tiene que ser amplificada por un factor de 1×10^8 para activar un gran motor industrial.

Por esta razón, las interfaces de control usan una gran variedad de partes. Partes de baja potencia lo mismo que los buses de recepción y pequeños transistores son usados para tomar datos desde los buses del microcomputador y se efectúa una formación y amplificación preliminar de éstos. Grandes transistores y relevadores de estado sólido (triac's, diac's, scr's), son usados para realizar funciones de switcheo (conmutación) de altas corrientes.

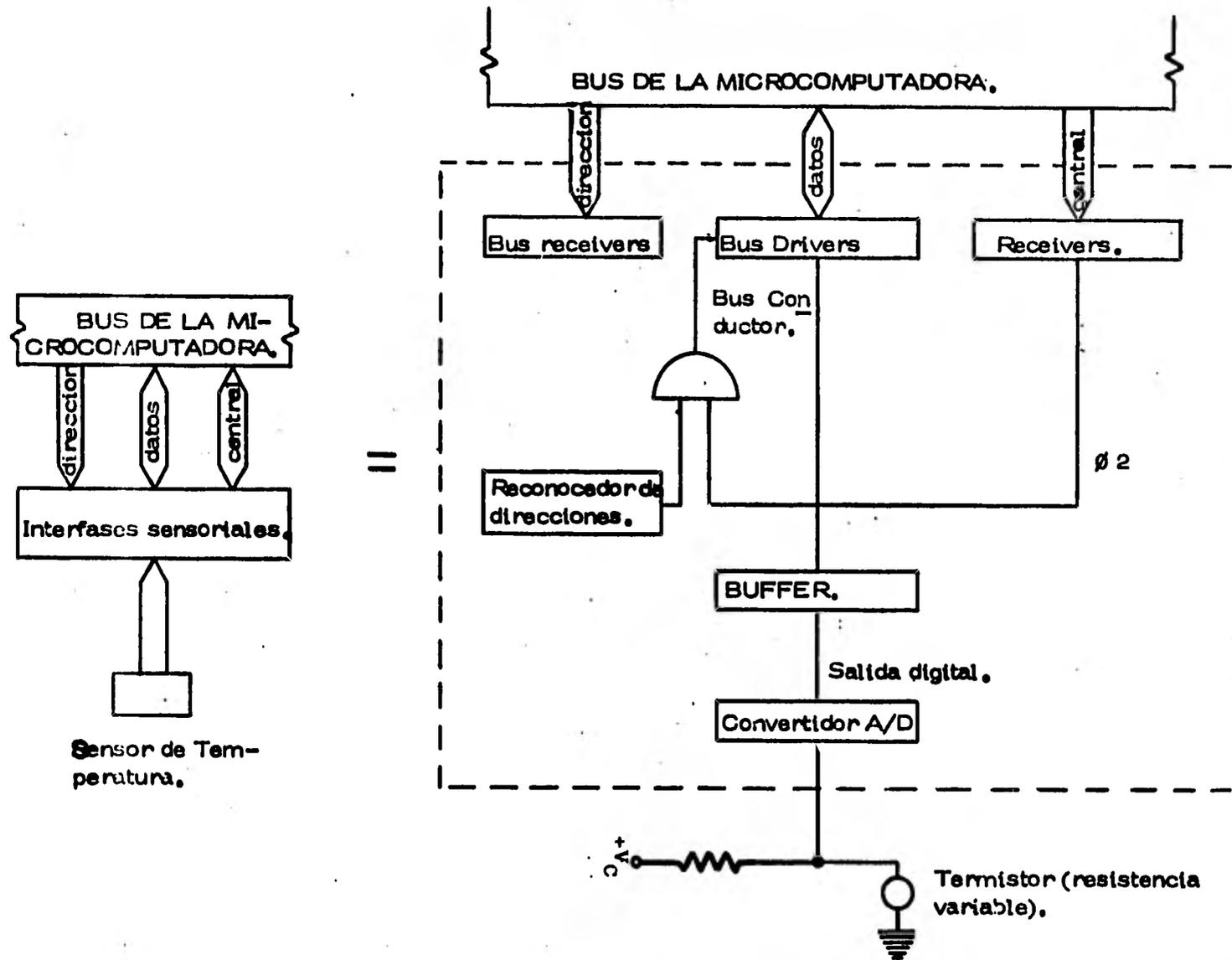


Fig. 6.- Interfaces sensoriales de una Microcomputadora Típica.

Cuando una señal analógica de voltaje variable es requerida en un sistema de control los convertidores digital/Analógico (D/A) son usados. Estos elementos mezclan y suman corrientes dependiendo el valor de la palabra dada a la entrada digital. El voltaje analógico resultante a la salida es directamente proporcional al valor de la palabra de data.

D).- FAMILIAS LOGICAS.

Son un conjunto de circuitos (compuertas) que realizan funciones lógicas.

Las familias y los elementos que la integran están diseñados bajo una misma tecnología.

En los últimos 25 años han nacido y desaparecido diversas familias lógicas basadas en técnicas de construcción discreta, monolítica o híbrida.

De éstas tecnologías las más populares son:

DTL, TTL, ECL y CMOS, las cuales tienen las siguientes propiedades:

- 1.- Se dispone de compuertas NAND y NOR.
- 2.- Se dispone de compuertas AND, OR y OR exclusivo en la mayoría de las series.
- 3.- Se dispone de flip-flops JK y D
- 4.- Niveles lógicos restaurados a la salida de los componentes.
- 5.- Se garantiza el número de cargas a la salida bajo las peores condiciones.
- 6.- Se dispone de contadores, registros, sumadores, decodificadores, selectores de datos y otras funciones de mediana escala (MSI) y gran escala (LSI) de integración.

Como ejemplo podríamos tener a la familia lógica serie 54174 XX, que es una serie de circuitos integrados realizados con tecnología TTL, con velocidad media y alta. La familia incluye un número amplio de funciones presentadas en diversos paquetes.

La serie 54 se caracteriza por tener una temperatura de operación, con un rango que va de - 55°C. a + 125°C.

La lógica de la serie 54174 se define usando lógica positiva usando la siguiente conversión:

Voltaje Bajo = "0" lógico.

Voltaje Alto = "1" lógico.

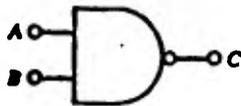
Características deseables de las familias lógicas.

- 1.- Flexibilidad (poder efectuar diferentes operaciones entre circuitos variados).
 - a).-Funciones cableadas.
 - b).-Tener salidas complementadas.
 - c).-Capacidad de comando ó Fan - Out.
 - d).-Interfaces fáciles de E/S (o sea que el cumplimiento E/S entre el circuito sea fácil y adecuado)
 - e).-Interfaces fáciles entre familias distintas.
- 2.- Alta velocidad de respuesta
- 3.- Bajo consumo de potencia
- 4.- Inmunidad al ruido
- 5.- Amplitud del rango de temperatura
- 6.- Que genere poco ruido
- 7.- Mínimo tamaño del elemento básico
- 8.- Costo

Los circuitos lógicos están divididos en dos grandes grupos: Circuitos combinacionales y circuitos secuenciales.

La señal de salida de un circuito combinacional está determinada por el estado instantáneo de las señales de entrada, las cuales deben ser introducidas en forma paralela al circuito. La secuencia en tiempo de las diferentes señales de entrada no es importante, y por lo tanto el funcionamiento del circuito se puede describir en forma simple en una tabla de verdad.

El componente más común de los circuitos combinacionales es la compuerta NAND. (Fig. 12).



A	B	C
0	0	1
0	1	1
1	0	1
1	1	0

FIG. 12.- Compuerta NAND.

El circuito puede ser construido usando componentes discretos o como un circuito integrado, de todas maneras el símbolo es - el mismo

Los circuitos combinacionales y otros circuitos en conjunto forman sistemas complejos; los circuitos combinacionales están agrupados como se vé la TABLA I, en base a las funciones que realizan.

**Circuitos
Combinacionales**

1.- Operaciones Aritméticas	a) Sumado res.	a.1) Medio sumador
2.- Codificaciones	b) Restado res	a.2) Sumador completo
3.- Decodificadores		
4.- Multiplexores		

TABLA I.

En los circuitos secuenciales a diferencia de los combinacionales, la salida interviene en el estado del circuito, el estado actual depende de el estado de un tiempo anterior, como un ejemplo podemos mencionar a un contador en el cual se usan flip-flops como elementos de memoria. El flip - flop puede tomar y retener una de dos posiciones perfectamente diferentes. El flip - flop puede construirse con dos elementos simples, como se ve en la Fig. 13.

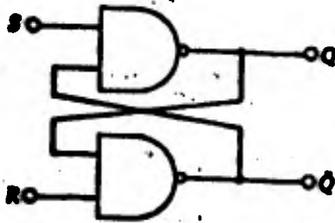


TABLA DE VERDAD

R	S	Q_{t+1}
1	1	Q_t
1	0	1
0	1	0
0	0	NO DEFINIDO.

FIG. 13.- FLIP - FLOP.

MEMORIAS.

Concepto de memoria. Una memoria consta de un número de posiciones de almacenamiento (celdas de memoria) de información. Cada posición está ordenada en direcciones y la información (datos) es almacenada en forma binaria. Dos operaciones ocurren en la memoria. Una para almacenar los datos, ESCRITURA, y otra para obtenerlos, LECTURA.

En la operación de escritura la dirección y el dato, junto con la orden de escritura son enviados a la memoria. En la operación de lectura, solamente la dirección y la orden de lectura son enviados a la memoria para obtener los datos los cuales han sido almacenados en las celdas de memoria con determinada dirección. El tiempo que toma la memoria para el proceso de lectura de los datos desde el momento de recibir la dirección se llama TIEMPO DE ACCESO y el tiempo que toma antes de recibir la siguiente señal se llama TIEMPO DEL CICLO DE LA MEMORIA.

Clasificación de las memorias.-Las memorias se clasifican de acuerdo al:

1.- Método de direccionamiento.

- a).- Direccionamiento estático.-El cual se emplea un decodificador que contiene componentes que no se pueden cambiar. Un ejemplo de memoria estática es la memoria de anillos de ferrita.
- b).- Direccionamiento dinámico. Usa componentes que se pueden cambiar (mecánicamente). Un ejemplo de memoria dinámica es la memoria de cinta magnética, donde el direccionamiento es secuencial; hacia adelante de la cinta.

2.- Uso de la computadora.

Otra división de las memorias es de acuerdo a su empleo en las computadoras. Dado que se necesitan tiempos de acceso cortos, se usan normalmente memorias de anillos de ferrita y memorias de semiconductores las cuales tienen tiempos de acceso de microsegundos.

Estas memorias son usadas por ejemplo en la memoria central de un procesador (memoria primaria).

Si es necesario almacenar gran cantidad de información que no vaya a ser usada muy a menudo, esta puede ser almacenada en cintas

magnéticas, memorias de disco o de tambor. Dichas memorias son llamadas Memorias de cantidad y se emplean como memorias secundarias.

3.- Por su organización (forma de almacenamiento).

Una tercera división podría ser de acuerdo a la organización de la memoria. Si el tiempo de acceso es el mismo para todas las celdas de memoria, ésta es llamada Memoria de Acceso Aleatorio (Random Access Memory) (RAM). La memoria de anillos de ferrita es una memoria de acceso aleatorio.

Cuando el tiempo de acceso varía de elemento a elemento, se le conoce como memoria de acceso secuencial. Una memoria de cinta magnética tiene diferentes tiempos de acceso a los datos almacenados.

En las memorias de cinta magnéticas puede ser necesario para algunos casos correr toda la cinta para localizar un dato, mientras que en otros casos se podría alcanzar en breve un dato. Para mejorar el largo tiempo de acceso a este tipo de memorias, los datos son organizados en bloques. El primer carácter a ser leído tiene un tiempo largo de acceso mientras el resto de los datos leídos en el bloque tienen un tiempo de acceso corto.

Las memorias RAM y de acceso secuencial, pueden ser divididas dependiendo de las facilidades para su escritura y lectura.

Las memorias que solo pueden ser leídas se llaman Memorias de

solo lectura (Read Only Memory) (ROM).

Cuando la información ha sido escrita en tarjetas perforadas, éstas solo pueden ser leídas. Las tarjetas perforadas son entonces memorias ROM.

Hay otro tipo de memorias en las cuales el tiempo de escritura es largo y el número total de procesos de escritura es limitado. Tales memorias son llamadas Memorias de casi solo lectura (Ready Mostly Memories) (RMM).

TABLA DE CLASIFICACION DE LAS MEMORIAS.

<u>Tipo de Memoria</u>	<u>Métodos Direccionamiento</u>	<u>Uso en la Computadora</u>	<u>Organización</u>
De anillos magnéticos	Estático	Procesador	RAM
De semiconductores	Estático	Procesador	RAMyROM
De disco	Dinámica	Procesador(*) y Mem d'cant.	Memoria Secuencial
De tambor	Dinámico	Procesador(*) Mem. d'cant.	Memoria Secuencial
De cinta	Dinámico	Memorias de Cantidad	Memoria Secuencial
Tarjetas perforadas	Dinámico	Memorias de Cantidad	Memoria Secuencial y ROM.

(*) Usadas secundariamente.

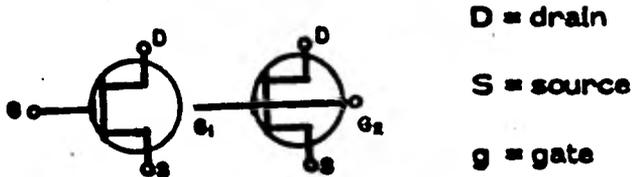
MEMORIAS CON SEMICONDUCTORES

El mercado de memorias ha estado por largo tiempo dominado por memorias de anillos magnéticos. Pero hoy en día las memorias de semiconductores compiten seriamente con las primeras. Tan pronto como fueron necesarias pequeñas unidades de memoria, los semiconductores fueron reemplazando a las memorias de anillos magnéticos

aún las han reemplazado en memorias de gran capacidad (memorias centrales de las computadoras).

De las memorias con semiconductores las que se utilizan con más frecuencia cuando se trata de memorias con gran capacidad son las memorias MOS; la cual es de arreglo fácil para la integración en gran escala (LSI).

FUNCIONAMIENTO DEL ELEMENTO MOS.



Elementos MOS canal P

El elemento MOS está controlado por voltaje. Un voltaje negativo en la compuerta (g) hace que el elemento conduzca, mientras que un voltaje positivo en g, corta (no conduce) al elemento.

Un elemento MOS que conduzca con un voltaje negativo en la compuerta, se llama de canal tipo P y puede compararse con el transistor tipo PNP. El elemento MOS está controlado por voltaje mientras que el transistor (TBJ) es controlado por corriente.

FLIP - FLOP MOS.

Un flip-flop es un elemento de memoria para un bit. La construcción de uno de estos elementos con la técnica MOS se ve en la Fig. 14. Los elementos Q1, y Q2, tienen un voltaje negativo de polarización y son usados como resistencias de carga en el flip-flop. Cuando Q3 conduce, Q4 está cortado; entonces un "1" está almacenado en el elemento. La salida A estará a un voltaje negativo.

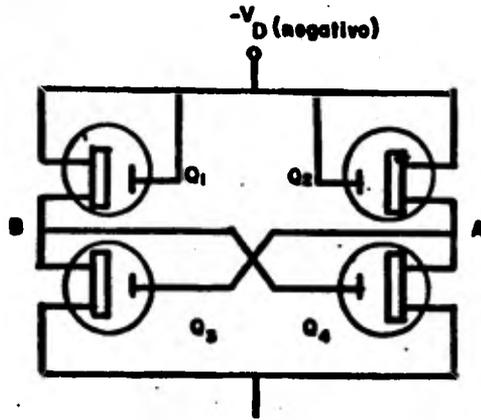


Fig. 14 Flip - Flop MOS (canal P).

Cuando Q4 conduce y Q3 esté cortado un "0" está almacenado en el elemento.

Para los procesos de lectura y escritura es necesario utilizar compuertas en los flip - flops, como se vé en la Fig. 15.

Al elemento biestable le hemos aumentado dos compuertas Q5 y Q6. Estos dos elementos son usados para lectura y escritura de la información en el flip-flop (celda de memoria).

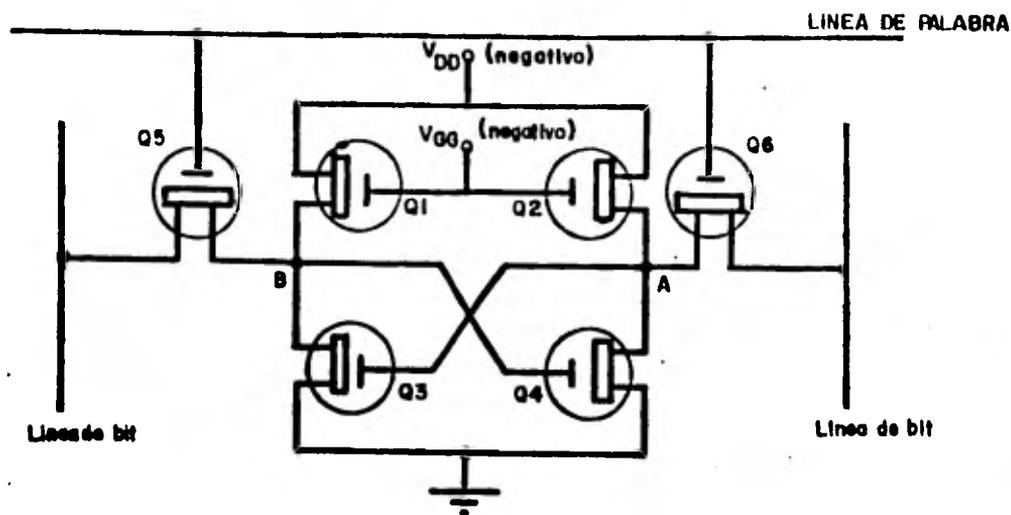


Fig. 15 FLIP-FLOP MOS con compuertas de entrada y salida.

La fuente de voltaje ($-V_{GG}$), ha sido dividida en dos fuentes de voltaje ($-V_{DD}$) y ($-V_{GG}$) para alimentar los circuitos.

LECTURA.

Con un potencial negativo en la línea de palabra el flip-flop, se abre, es decir, la información que se encuentra en este aparecerá en las líneas de bits; puesto que los contactos Q_5 y Q_6 están cerrados.* En las líneas de bits aparece la información que estaba almacenada en el flip-flop.

ESCRITURA

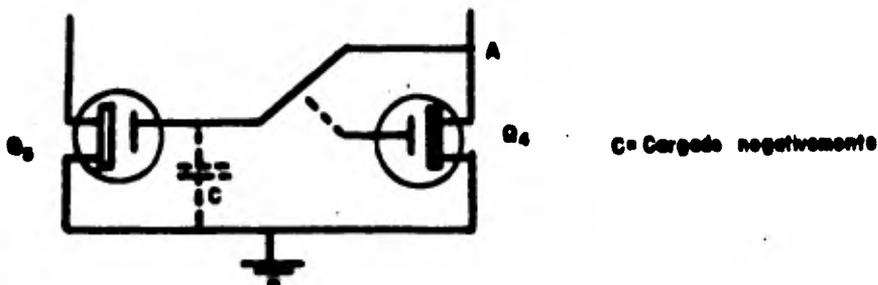
El circuito de palabra es activado y el contenido del flip-flop será

fijado por la aplicación exterior de un voltaje negativo a una de las dos líneas de bits. (puntos A y B).

Este tipo de celdas de almacenamiento utiliza gran cantidad de potencia lo cual limita la densidad de agrupamiento. Siendo su principal desventaja. Además una celda de este tipo contiene varios elementos MOS, siendo su tamaño considerable.

Para reducir la potencia consumida en la celda MOS el voltaje V_{GG} es sincronizado, es decir, es conectado solo cuando sea necesario. Cuando V_{GG} es negativo Q_1 y Q_2 conducen, pero cuando V_{GG} es positivo Q_1 y Q_2 no conducen. En este momento el flip-flop no es alimentado con corriente de la fuente de voltaje V_{DD} , pero la información no desaparecerá debido a la retención del estado de flip-flop lograda gracias a la carga almacenada en la capacitancia interna del elemento MOS.

* Q_5 y Q_6 conducen.



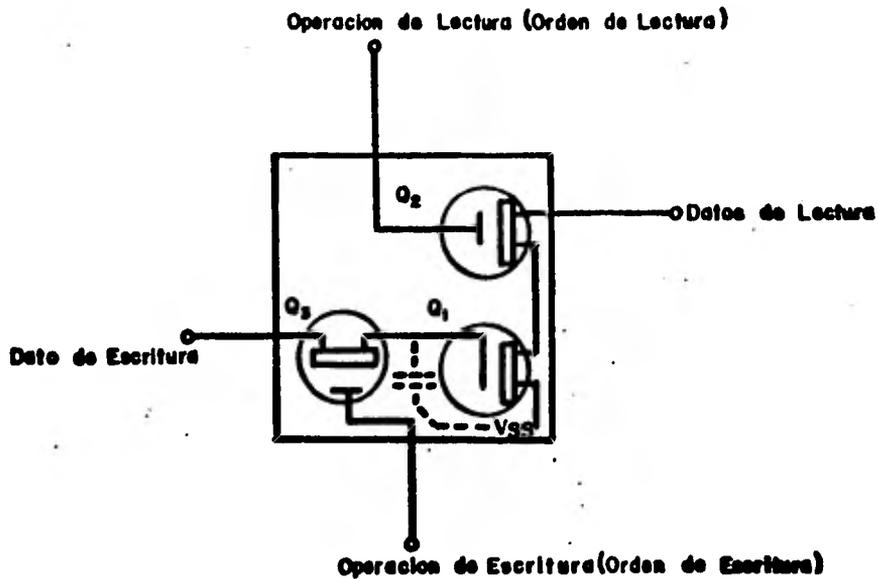
Si la celda MOS contiene un uno, la salida A tendrá un potencial negativo y la capacitancia de Q_3 (capacitancia parásita) se cargan negativamente. Esta carga puede ser retenida por largo tiempo cuando la impedancia de entrada de Q_3 es muy grande. La descarga del capacitor se realiza en unos pocos milisegundos (mseg). Un almacenamiento de un uno, significa que la capacitancia parásita de Q_3 se carga negativamente, y simflarmente la capacitancia parásita de Q_4 se carga negativamente cuando en la celda se ha almacenado un cero.

Después de unos milisegundos, sin embargo la información desaparece por la descarga de dichas capacitancias. Para evitarlo hacemos que el voltaje V_{GG} vuelva cíclicamente, es decir, poco antes de que se produzca la descarga total, de esta manera es posible retener la información aún sin consumo momentáneo de energía.

Una celda MOS donde el contenido de información debe ser continuamente confirmado, se llama celda dinámica MOS. La celda con voltaje constante, se llama celda estática MOS.

CELDA BASICA DE MEMORIA.

Las celdas de almacenamiento usadas en la construcción de memorias MOS son algo diferentes a los flip - flops MOS, aunque estas utilizan las capacitancias parásitas para mantener por unos instantes el circuito cargado. Estudiaremos la celda de memoria básica que es usada en las memorias MOS.



La celda está compuesta de 3 elementos MOS, Q1, Q2 y Q3. La fuente de voltaje para la celda se encuentra en V_{ss} el cual está conectado al source (s) de Q1. El DRAIN (D) de Q1 será negativo.

La celda tiene 4 conexiones al exterior:

- i.- Dato de Escritura.
- ii.- Dato de Lectura.
- iii.- Operación de Escritura (Orden de Escritura)
- iiii.- Operación de Lectura (Orden de Lectura).

La información se encuentra almacenada en la capacitancia de Q1 y una carga negativa en ésta indica que un uno está almacenado en la celda.

ESCRITURA.

Para la escritura se usan las entradas, WRITE DATA y WRITE OPERATION.

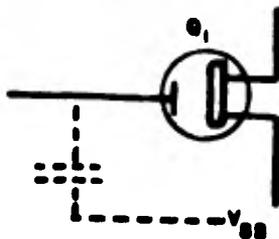
Primero se fija la entrada (cero volts) WRITE OPERATION y la celda queda habilitada para recibir el dato, dado que Q_3 conduce. El dato que va a ser escrito, llega a la entrada WRITE DATA. Un voltaje negativo carga la capacitancia de Q_1 haciéndolo conducir. Cuando la información es un cero esta no produce ninguna carga en Q_1 , el cual no conducirá. Cuando la información ha sido escrita la celda es cerrada poniendo en corte al transistor Q_3 .

LECTURA.

Para la lectura son usadas las entradas READ OPERATION y READ DATA.

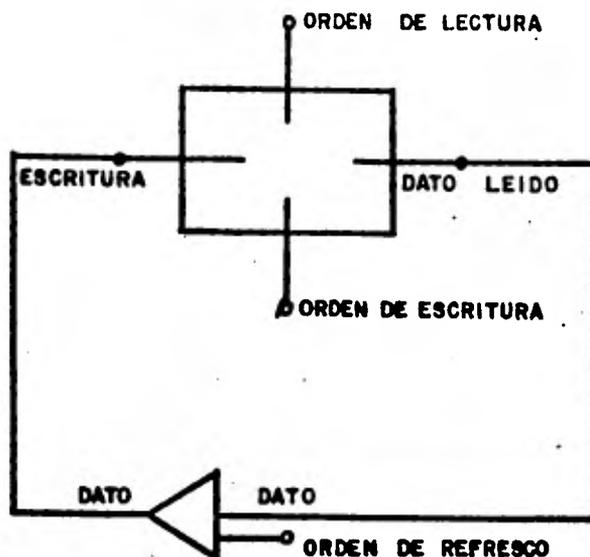
Un uno en la entrada READ OPERATION abre la celda y en caso de que un uno esté almacenado (Q_1 conduciendo); un cero llega a la salida READ DATA.

La información en la memoria, es destruida después de un cierto tiempo, por pequeñas corrientes de fuga a través de Q_1 .



CORRIENTE DE FUGA

Por consiguiente, la celda debe ser regularmente cargada. Como promedio normal, podemos decir que esto debe ser realizado una vez por cada un milisegundo.



Inicialmente se hace la primera lectura. El dato leído es pasado a través de un inversor-AMPLIFICADOR (MOS) teniendo nuevamente lugar una operación de escritura.

Una memoria construida con celdas MOS, debe equiparse con circuitos de REFRESH. Por esta razón, una cierta parte del tiempo total del ciclo de la memoria, debe ser usado para el trabajo interno de la memoria, es decir su auto-refresco. Con la celda básica como módulo se puede construir un cierto número de tipos de memorias.

MEMORIAS USADAS EN LA MICROCOMPUTADORA.

ROM.- En todo sistema de microcómputo existe un grupo de memorias de solo lectura (ROM). En estas memorias se almacenan los llamados

programas de sistema, es decir, aquellos programas que por su generalidad y/o importancia deben estar presentes en todo momento durante la operación del sistema. Entre éstos, podemos destacar los monitores y rutinas de E/S básicas, así como aquellos que permiten la aplicación de la microcomputadora a una función específica.

Los ROM'S desempeñan en los sistemas de microcómputo una función análoga a la de los sistemas de almacenamiento masivo en sistemas más grandes, tales como discos, tambores, cintas magnéticas, etc.

Los ROM'S tienen dos características básicas:

- 1).- La información en ellos contenida no se pierde al faltar los niveles de alimentación, es decir, son memorias permanentes.
- 2).- No es posible escribir en estas memorias.

En este sentido hay que aclarar que la información en ellos contenida, puede ser grabada en diversas formas.

De acuerdo con ello, las ROM'S se dividen en:

- a).- ROM'S (Read Only Memories)
- b).- PROM'S (programmable Read Only Memories)
- c).- E PROM'S (Erasable programmable READ ONLY MEMORIES)

- a).- ROM's. Se programan de fábrica y no son modificables.
- b).- PROM's. Son obtenidas del fabricante "en blanco", es decir, no contiene programa inicial. El usuario, mediante la administración de los niveles de voltaje apropiados, graba el programa. Dicho programa quedará almacenado permanentemente en el dispositivo de memoria.
- c).- E PROM's. Al igual que las PROM's están originalmente "en blanco" y pueden ser grabadas usando los niveles de voltaje adecuados. Sin embargo, estos dispositivos pueden ser "borrados" y programados un número indefinido de veces mediante la utilización de una lámpara de rayos ultravioleta.

PROGRAMACION DEL ROM.

Inicialmente y después de cada proceso de borrado, todos los bits del E PROM están en estado "1". La información se introduce programando "0" en las localidades deseadas.

El circuito se prepara para programación elevando la "pata" \overline{cs}/WE a + 12 volts. La dirección de la palabra se selecciona de la misma forma que el modo de lectura.

La información para ser grabada se presenta, 8 bits en paralelo, a las líneas de salida ($O_1 - O_8$). Los niveles lógicos para las líneas de dirección y de datos son iguales a las del modo de lectura.

Después de la alimentación de dirección y datos un pulso de programación (V_p) por dirección se aplica al pin ("pata" de programa (Pin 18). Una pasada por todas la direcciones que serán programadas se conoce como un bucle de programa. El número de bucles (N) es función del ancho del pulso de programación (tpw) de acuerdo con:

$$N \times tpw = 100 \text{ ms.}$$

PROCESO DE BORRADO.

La E PROM (B708) EPROM8708/8704, Intel: 1024x8 bits, puede ser borrada exponiéndola a la luz ultravioleta con longitud de onda de 2537 Å. La dosis recomendada es de 10 W-sec/cm². (Fig. 16).

RAM (MEMORIA DE ESCRITURA (LECTURA)).

El almacenamiento de información en tiempo real (on line) requiere de memorias modificables, es decir, en las cuales se pueda leer ó escribir.

A este tipo de memorias se le conoce como RAM's

Básicamente hay dos tipos de RAM's.

- 1).- Estáticas
- 2).- Dinámicas

En las RAM's estáticas la información almacenada permanece en ellas en tanto se mantengan los niveles de alimentación. En las RAM's dinámicas la información permanece en cada celda de memoria durante un tiempo limitado (típicamente 2 ms). Para evitar la pérdida de información se requiere re-escribir la información en cada localidad de memoria. A este proceso se le llama "refrescar" la memoria.

El proceso de refrescamiento implica la adición de circuitos de tiempo que alimentan los pulsos adecuados, en los momentos adecuados. Para este fin, es necesario utilizar los puertos de almacenamiento y - decodificadores. En la actualidad se producen RAM's estáticas de 16K; RAM's dinámicas de 64k bits y memorias dinámicas semi-aleatorias (tipo tambor) de hasta 96k bits.

CARACTERISTICAS DE LAS RAM's

- 1).- Tipo de memoria. (estáticas y dinámicas).
- 2).- Tamaño de memoria.
- 3).- Configuración de la memoria. (Forma en la cual las - memorias están organizadas).
- 4).- La velocidad de la memoria. (Los tiempos de acceso a memoria y el tiempo del ciclo de memoria son los parámetros que sirven para medir la velocidad de la memoria).
- 5).- Tecnología. La tecnología del dispositivo es una de las características más importantes de las RAM's.

La tecnología TTL y la NMOS, están siendo rápidamente reemplazadas por I²L, HMOS, VMOS, CMOS y MNOS que ofrecen una muy alta densidad de circuitos, un alto funcionamiento y un bajo precio.

En la tabla 2, da una lista de las tecnologías de dispositivos de memoria más comunes que se encuentran en el mercado en la actualidad, sus ventajas y sus desventajas.

Veamos unos ejemplos de RAMs más populares y como se interconectan al bus del microcomputador.

Una RAM estática: la 2102. La 2102, es una RAM estática un poco obsoleta de 1k por 1 bit que ayudó a construir el mercado de los microprocesadores en su etapa inicial. Las pequeñas RAMs de 1k x 1 bit están siendo rápidamente reemplazada por dispositivos más eficientes de 4k y 16k, pero la 2102 es un buen ejemplo de una RAM estática de propósito general.

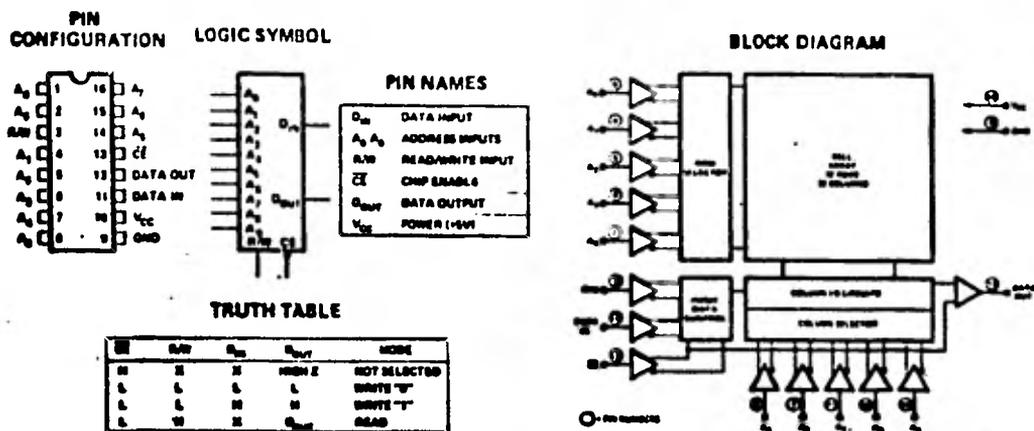
La 2102 es una memoria NMOS de 1k compatible con TTL, con una línea de entrada de dato y una línea de salida de dato de 3 estados ("0" lógico, "1" lógico y alta impedancia). La RAM viene en un encapsulado que contiene 16 patas (PIN)

En la Fig. 17 vemos el diagrama de bloques y la relación de los tiempos de la 2102 junto con sus características. Nótese, que esta tiene 10 líneas de direcciones en un espacio de memoria de 1k, una línea de entrada de dato y una línea de salida de dato. Además estas tienen dos líneas de control que son muy típicas de las RAMs estáticas; la

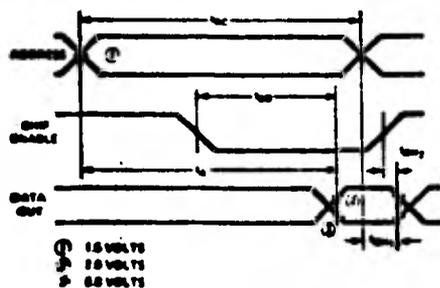
TABLA 2 TECNOLOGIA DE DISPOSITIVOS RAM

Tecnología del Dispositivo	Características.	Ventajas.	Desventajas.
TTL y STTL bipolar	Alta velocidad, 20-40 NS	Velocidad; compatible con TTL	Baja densidad; alta potencia.
ECL bipolar.	Extremadamente veloz, 5-30 NS	Velocidad compatible con ECL	Baja densidad; alta potencia.
I^2L	Muy rápido 50-150 NS	Velocidad; compatible con TTL, relativamente con baja potencia.	Nueva tecnología; baja eficacia.
PMOS	Medianamente denso pero lento 500-2000 NS.	Barato.	No compatible con TTL; relativamente de baja velocidad.
NMOS	Denso y relativamente rápido 150-1500 NS.	Barato. Compatible con TTL.	No es lo bastante rápido para aplicaciones de muy alta velocidad.
HMOS	Denso y rápido, 50-250 NS.	Alta densidad; baja potencia; alta velocidad.	Nueva tecnología; <u>costosa</u> .
CMOS	Medianamente denso y muy baja potencia.	Baja potencia	Costosa solo para <u>procesos</u> complejos.
MNOS	Medianamente denso pero completamente lento.	No - volátil.	Costosa y lenta.
VMOS	Muy denso y completamente rápido.	Mejor densidad de todas las RAMs candidato para las RAMs de 256K.	Nueva Tecnología costosa.

NS= Nanosegundos.



READ CYCLE



WRITE CYCLE

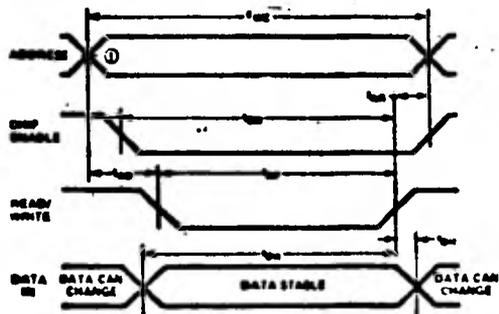


FIG. 17.- RAM estática: la 2102

línea de lectura-escritura y la línea de chip enable. La línea de chip enable es opcional y se usa sólo para poner en sentido inverso la salida de 3 estados en "on" o "off" (para que los estados se activen o se mantengan); por esta razón, la línea de control real en el 2102 sólo es la línea de lectura-escritura.

En la carta de tiempos vemos la sencillez de los tiempos de la RAM estática. En el ciclo de lectura, el dato llega a ser válido a un tiempo ta después que la dirección es sujeta. Este tiempo, en nanosegundos (ns), es el tiempo de acceso y del ciclo de la memoria.

La interconexión de la 2102 a un microprocesador es muy sencilla. Las líneas de direcciones están conectadas a los 10 bits menos significativos del bus de direcciones del microprocesador, como se vé en la fig. 18.

Debido a que el microprocesador tiene 16 líneas de direccionamiento 6 de las líneas están sobrantes para direccionar el espacio total de memoria de 64K. Un decodificador es usado y la salida vá a una compuerta AND junto con la señal de lectura de memoria (la señal 1 o 61 sobre el M6800) y habilitada los chips de memoria cuando estos están propiamente direccionados y se requiere de una lectura.

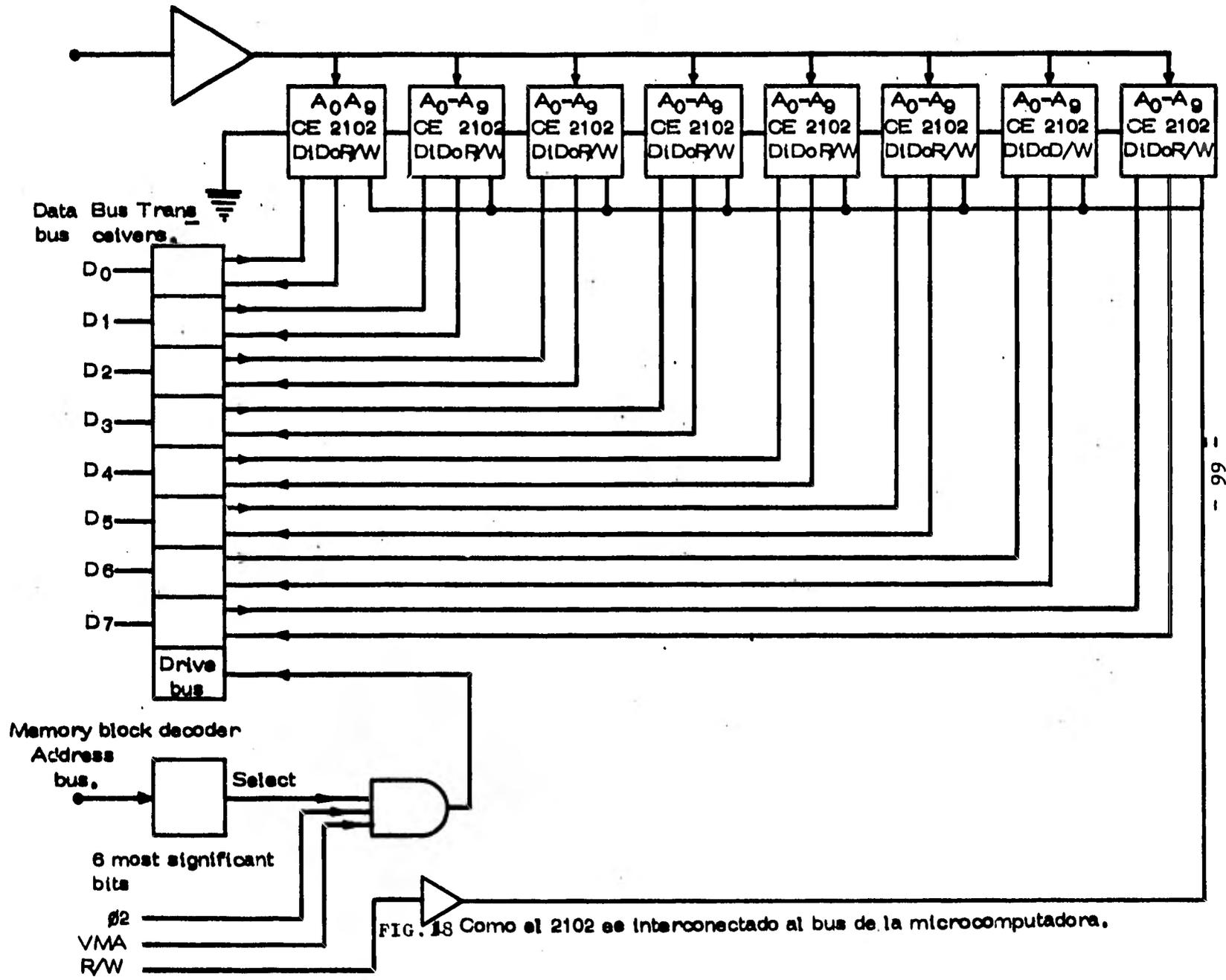


FIG. 18 Como el 2102 se interconecta al bus de la microcomputadora.

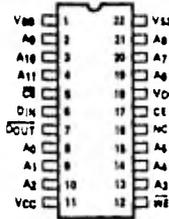
La línea de lectura - escritura es conectada a la línea de salida de lectura-escritura del microprocesador para que éste pueda leer ó escribir a su circunspección. Cuando varias líneas de direcciones tienen que ser manejadas (un total de 8 direcciones en cada línea de direccionamiento), unos buffers tendrán que ser usados en las líneas de direcciones.

Una RAM dinámica: la 2107 de 4 K es un buen ejemplo de una RAM dinámica con una configuración standard de 4 K por 1 bit. Los tiempos y direccionamientos en esta RAM son típicos para muchas RAMs dinámicas, al menos sobre un nivel funcional.

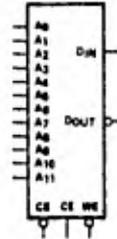
La Fig. 19, ilustra el diagrama de bloques y la relación de los tiempos de la 2107. Nótese, que las señales lógicas en las RAMs dinámicas son similares a aquellas de las RAMs estáticas, con una excepción: Una señal chip enable (CE) es aumentada a las demás. Esta señal inicia la secuencia de acceso a la memoria interna requerida por las celdas de memoria dinámica.

En memorias dinámicas, muchos de los tiempos de las señales son medidos con relación a la señal CE ó su equivalente. En el diagrama de tiempos de la 2107, se nota que la dirección puede ser establecida durante la etapa de elevación de la señal. Esta etapa de elevación de la señal. Esta etapa causa que el dato puede ser puesto dentro del renglón o columna de los registros del buffer.

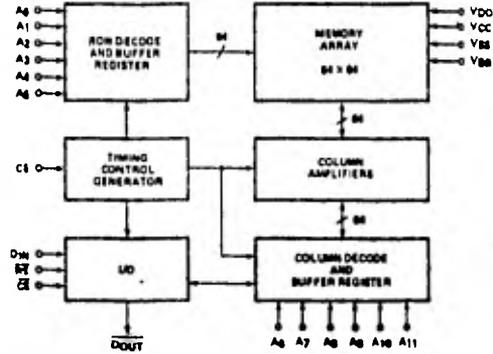
**PIN CONFIGURATION
2107C**



**LOGIC SYMBOL
2107C**



BLOCK DIAGRAM



PIN NAMES

A ₉ -A ₁₁	ADDRESS INPUTS*	V _{SS}	POWER (-5V)
CE	CHIP ENABLE	V _{CC}	POWER (+5V)
CE	CHIP SELECT	V _{DD}	POWER (+12V)
D-IN	DATA INPUT	V _{SS}	GROUND
D-OUT	DATA OUTPUT	WE	WRITE ENABLE
NC	NOT CONNECTED		

*Refresh Address A₉-A₉.

Read and Refresh Cycle ⁽¹⁾

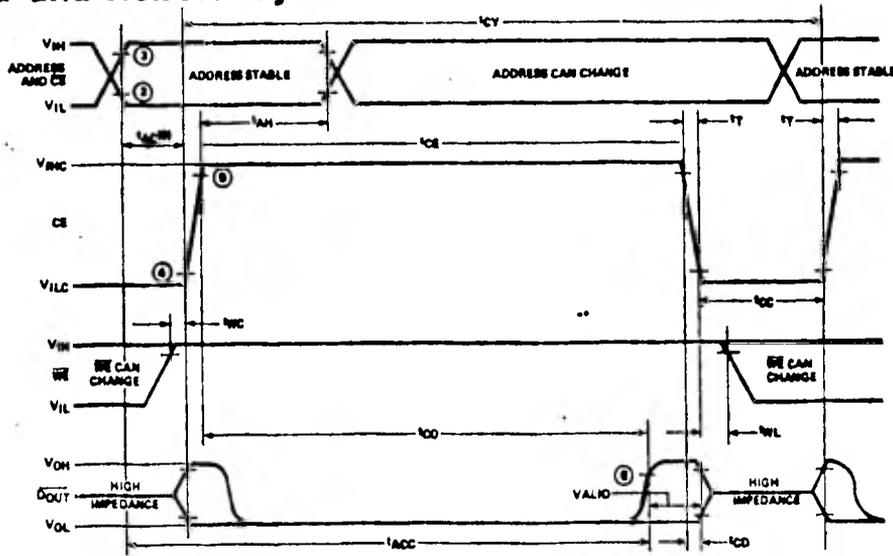


FIG. 19.- RAM DINAMICA: la 2107 de 4Kx1BIT.

Después que la etapa avanzada del CE ha ocurrido y después de un corto periodo de estabilización, la dirección puede cambiar debido a que la dirección de acceso es capturada en los registros del buffer.

Después de un periodo corto (el tiempo de acceso de lectura), el dato leído llega a ser válido a la pata (PIN) de salida de la memoria. El dato permanece válido hasta que la señal CE es bajada. El conjunto de circuitos del generador de control y los tiempos internos de las RAMs no están dados al usuario, además de la tardanza de tomar la señal CE alta. En las memorias estáticas es lo contrario, uno toma una dirección y lee el mismo byte de dato el tiempo que uno necesite, los requerimientos de las memorias 2107 son que retengan el dato en una pequeña ventana de tiempo de dato -válido.

Los tiempos del ciclo de escritura de la memoria son similares a los del ciclo de lectura excepto que el pulso que habilita la escritura puede ser generado. Además, esta señal está ajustada relativamente a la señal CE que inicia la secuencia de escritura.

Una característica de las RAMs es la muy alta capacidad y el alto voltaje (12V) requerido para el manejo del CE. Intel especifica que la señal CE puede subir 12 volts en un máximo de 50 mseg. El problema de voltaje y tiempo de subida rápido es resuelto por el hecho que en muchos sistemas de memoria se podrán usar de 8 ó 16 RAMs para formar bytes de datos. La alta potencia de los conductores MOS puede ser usada para manejar paralelamente las líneas de

CE con el fin de reunir los tiempos requeridos.

E).- LENGUAJE DE PROGRAMACION QUE USA UN MICROCOMPUTADOR.

Frecuentemente los sistemas de programación del tipo FORTRAN (lenguaje de alto nivel) y del lenguaje ensamblador reciben el nombre de SOFTWARE, mientras que el equipo de cálculo, tal como las unidades de memoria y las impresoras, se denomina HARDWARE.

El desarrollo del SOFTWARE, es un proceso que consiste de tres fases: definición del SOFTWARE, diseño del algoritmo y la codificación del SOFTWARE. Estas fases omiten los pasos preliminares que involucran el peso del HARDWARE vs el intercambio del SOFTWARE, - el estudio de que puede ser y que no puede ser implementado económicamente con SOFTWARE, la selección del lenguaje de computación "correcto" y otras consideraciones.

Definición de SOFTWARE.

En un sistema de programación aplicada, el SOFTWARE será definido mediante la capacidad de un programa editor, ensamblador ó lenguajes de alto nivel. En una aplicación de control esta etapa incluye especificaciones de todas las restricciones dadas y de un listado de secuencia completa de los eventos del controlador.

Diseño del Algoritmo.

El diseño de un algoritmo de SOFTWARE es el proceso de elección de un método para llevar a cabo la tarea fijada en la especificación. El diseño del algoritmo también involucra programas distribuidos.

Grandes programas son diseñados, depurados y probados más fácilmente si el algoritmo es fragmentado en pequeños módulos o subrutinas; tales elementos modulares pueden ser definidos. Los módulos deberán ser lo bastante pequeños para que cada módulo no sea demasiado grande dentro del algoritmo y lo bastante grande para que las instrucciones individuales parecidas a los módulos de una serie de exposiciones puedan ser evitadas.

Antes de iniciar la codificación una serie de importantes decisiones sobre esta podrán hacerse. La elección entre el uso de lenguajes de alto nivel tales como el BASIC o FORTRAN para la alta velocidad de desarrollo del SOFTWARE o un lenguaje ensamblador para la alta velocidad posible de ejecución o una combinación de ambos lenguajes (de alto nivel-ensamblador) pueden hacerse. La documentación de los métodos podrá ser también específica en el codificador.

Esto es especialmente importante para generar una buena documentación cuando se escribe el SOFTWARE de un microcomputador. Los diagramas de flujo ó cartas de flujo, son usados para representar el flujo de control del programa y los diagramas de flujo de datos son usados para mantener el rastreo de variables no consideradas en el diagrama de flujo. Una descripción de cada función del módulo que

puede ser escrita será usada extensamente dentro del módulo.

Una de las claves para la buena programación es el uso lógico y eficiente de variables. Las áreas de los datos dentro de un programa podrán ser bien definidos y todas las variables que efectúan una subrutina particular podrán ser llamadas claramente afuera en la documentación.

Los sistemas grandes y los microcontroladores usualmente contienen uno o más procesos de interrupción-conducción. Vigilancia que será tomada en cualquier subrutina llamada por una rutina de servicio de interrupción.

El regreso de una subrutina que fue interrumpida puede causar resultados no deseados (o impredecibles) sobre la subrutina de retorno debido a la destrucción de variables temporales, por lo que tendremos que usar subrutinas de retorno.

Además de un buen diseño práctico de SOFTWARE, una buena herramienta de HARDWARE se requiere para un buen desarrollo del SOFTWARE.

LENGUAJES DE PROGRAMACION.

La elección de un lenguaje de programación tendrá un gran impacto sobre el SOFTWARE que sirve de soporte al desarrollo de un sistema.

La elección entre el lenguaje ensamblador o lenguajes de alto nivel es básicamente una elección entre el costo de desarrollo del SOFTWARE y la velocidad de procesamiento. Los lenguajes de alto nivel típicamente requieren de 2 a 10 intervalos de tiempo, una gran memoria, así como el lenguaje ensamblador optimizado y retardos de 2 a 10 tiempos (intervalos de tiempo). El tiempo desarrollado puede ser recortado de un medio hasta diez veces el tiempo requerido para ensamblar un lenguaje de programación usando un lenguaje de alto nivel. Muchos de los lenguajes de alto nivel que requieren programas de subrutinas, pueden reemplazarlos con rutinas de lenguajes ensamblador equivalente.

Notamos que los programas gastan el 90% de su tiempo ejecutando el 10% del programa (los que usan subrutinas normalmente), de este modo convirtiendo equitativo un pequeño porcentaje del programa para el lenguaje ensamblador, el incremento de altas velocidades pueden ser efectuadas por un mínimo de inversión del SOFTWARE.

HERRAMIENTAS DEL SOFTWARE.

El desarrollo del SOFTWARE es un proceso de diseño de ayuda al computador que requiere de ambas herramientas, HARDWARE y SOFTWARE. Examinemos algunos de los niveles de desarrollo del SOFTWARE, los cuales incluyen editores, ensambladores, simuladores, depuradores, compiladores e intérpretes. Los compiladores y los interpretadores son muchas veces menos usados que los editores, ensambladores y depuradores, pero estos pueden servir para un proceso ventajoso, particularmente en tareas de desarrollo de un SOFTWARE grande.

EDITORES.

Los programas editores pueden ser "generados dentro del computador" y puestos dentro de un formato legible al computador para que otro SOFTWARE pueda usarlo. El programa editor admite textos, expresiones matemáticas y algunas otras más que puedan introducirse desde las teclas de las máquinas de escribir.

Los datos generados dentro de un programa editor son temporalmente almacenados en la memoria del microcomputador usada como una memoria intermedia de revisión.

Un "edit buffer" de 16K bytes pueden almacenar cerca de 2,600 palabras o su equivalente en expresiones, y programas de pequeño o mediano tamaño del microcomputador, podrán tener acceso dentro de la memoria intermedia de revisión. Varios programas editores tienen una forma paginada (el proceso de memoria fragmentada o registros menores que son piezas más manejables) que permiten que buffers de datos llenos pueden ser descargados sobre un elemento almacenador de datos (por ejemplo un disco) dejando una memoria intermedia de revisión desalojada (o vacía) en el cual pueda continuar el programa. Un programa grande consistirá de varias páginas de código. El paginado es muy rara vez una forma automática. El programador puede decidir cuando da vuelta (o cambia) la página.

Debido a que los computadores tienen una gran capacidad de manipulación de memoria, los programas editores pueden incorporar varios caracteres que no son encontrados en una máquina de escribir ordinaria.

ria. Estos caracteres incluyen impresión y borradura de textos, la búsqueda de la hilera del carácter y el cambio de éste (útil para el reemplazamiento de palabras o frases del texto), y el movimiento en bloques del texto.

Hay varios tipos básicos de programas editores como son: los de fila orientada, los de corredera orientada y los de línea orientadas.

ENSAMBLADORES.

Para la escritura de programas más complejos, es necesario tener un programa que acepte las instrucciones en algún código no numérico - (conocido como "mnemónico", que sea de fácil manejo para el programador). El ensamblador toma los programas del microcomputador que están en un formato de código fuente (Nombre de instrucciones en lugar de los ceros y unos del código máquina) y los convierte al lenguaje máquina o código de máquina. Los ensambladores automáticamente asocian direcciones con nombres de variables y equivalentes numéricos computados normalmente estableciendo un direccionamiento. Los ensambladores son usualmente igualados a un formato editor particular y por eso puede ser compatible con el programa editor usado en un sistema microcomputador.

Las capacidades de los ensambladores varían mucho. Los ensambladores pueden asignar valores de código de máquina a nombres simbólicos y direccionamientos computados.

La macrocapacidad es otra forma deseable en un ensamblador, los programas en lenguaje ensamblador usualmente terminan teniendo ciertas secuencias de instrucciones que son escritas repetidas veces por el programador. Un macro ensamblador admite una palabra de código para asignar estas secuencias repetidas esencialmente juntándolas dentro de "macros". En lugar de reimprimir la secuencia de instrucciones cada vez que sea necesario, el programador simplemente escribe el nombre de "macro" y el ensamblador la sustituye conforme la propia secuencia del código. Los "macros" ayudan a programar fácilmente y ayudan a hacer la documentación más entendible. Una descripción de un nombre "macro" tal como shift 8, para una secuencia de instrucciones que realizan 8 corrimientos en un renglón, es más descriptivo que 8 instrucciones de corrimiento una seguida de otra.

MONITORES Y DEPURADORES.

Un programa monitor es un pequeño programa de control de otro cualquiera, programas grandes tales como ensambladores y editores pueden ser cargados y corridos por el operador del microcomputador.

Cuando un programa es fácilmente corrido o cuando el botón de RESET del microcomputador está presionado, el control retorna al monitor para que selecciones un nuevo programa.

Debido a que los programas monitores son el punto central de operación para la ejecución de un programa y la operación del

sistema en general, varios caracteres usados son incorporados dentro de éstos.

La habilidad para examinar las localidades de memorias, el contenido de los registros, las modificaciones de las localidades de memoria y saltar a programas, son incluidas normalmente. Los monitores con funciones más convenientes caen dentro de la clase de programas "Monitor - depurador". Estos programas normalmente incluyen un carácter del punto de interrupción que permite al programador poner un punto de retorno al monitor en cualquiera localidad en el programa. El desarrollo del programa sobre el punto de interrupción puede ser estudiado y cualquier condición que causa error puede ser depurado.

El monitor se encuentra almacenado perfectamente en ROM en el sistema 8080, y permite la comunicación de los microprocesadores con una consola y acepta ciertos comandos de control, tales como examen de los sistemas internos del CPU, y cargas de programas a RAM en código hexadecimal.

COMPILADORES.

Este es un buen documento que hace que los programas pueden ser desarrollados en menor tiempo si un lenguaje de alto nivel es usado - en lugar de un lenguaje ensamblador. Los compiladores son programas que convierten lenguajes de alto nivel tales como el FORTRAN, BASIC y PL/M. en lenguaje máquina y finalmente en código de máquina.

Los compiladores producen programas en lenguaje máquina que realizan una tarea dada pero los programas se tardan para ejecutar ese lenguaje de ensamblado óptimo debido a la fórmula general en las cuales las expresiones son tomadas por el compilador.

En el sistema 8080 el compilador acepta construcciones gramaticales análogas a los lenguajes naturales (español, inglés, etc.), y los convierte a código de máquina ejecutable por el 8080.

INTERPRETES.

Los lenguajes de alto nivel pueden también ser ejecutados por un intérprete. Un intérprete no convierte los programas de lenguajes de alto nivel en lenguajes máquina antes de la ejecución de estos como el compilador, sin embargo en lugar de esto, las memorias son leídas cuando el programa se está ejecutando, cada instrucción es separada aparte e interpretada por su significado aritmético o lógico y los cálculos serán realizados.

Este es un proceso muy lento, porque todas las memorias pueden ser leídas cada vez que los cálculos son ejecutados.

EL FORTRAN y los lenguajes tipo PL (PL/M de intel, PL/Z de Zilog y otras) son usualmente compilados, si bien el BASIC es usualmente interpretado. Una ventaja en usar BASIC interpretado lentamente es que el programa depurador es muy fácil dado que los programas no necesitan ser compilados cada vez que un simple cambio en el programa se hace, el rápido uso de realimentación de efectos es posible.

Estos son una serie de compiladores BASIC ventajosos para los microcomputadores más populares, y una aproximación viable para el desarrollo del SOFTWARE es estar usando interpretes BASIC como una herramienta y BASIC compilado como un producto final.

De lo anterior notamos que un programa editor y un programa ensamblador constituye un conjunto mínimo de SOFTWARE; los compiladores, los depuradores y los intérpretes contribuyen a la capacitación de desarrollo del sistema.

En general en la selección de un lenguaje fuente los factores primarios a considerar son claridad y facilidad de programación VS eficiencia de código. Por ejemplo un lenguaje de alto nivel tal como PL/Z es típicamente mejor para la formulación y mantenimiento de algoritmos, pero el código de máquina resultantes de este programa es poco eficiente. Por lo que estas partes pueden ser frecuentemente balanceadas combinando rutinas de lenguaje ensamblador y PL/Z, identificando estas partes de una tarea las cuales serán optimizadas y escribiéndolas como subrutinas del lenguaje ensamblador.

Ejemplo de implementación del SOFTWARE.

Para que sea posible el desarrollo del SOFTWARE tenemos que usar un método de implementación adecuado, por ejemplo en un sistema Z-80 - (Fig. 20) para el buen desarrollo del SOFTWARE primero que todo el lenguaje ensamblador ó el PL/Z será usado como el lenguaje fuente.

Estos lenguajes pueden ser llevados o trasladados al lenguaje máquina sobre un tiempo compartido comercial fácilmente, usando un ensamblador cruzado o un compilador cruzado o en el caso del lenguaje ensamblador la traducción puede ser ejecutada sobre un sistema Z-80, usando un ensamblador residente. Finalmente el código de máquina puede ser depurado sobre un tiempo compartido usando un simulador Z-80 o un sistema de desarrollo Z-80 el cual usa un CPU-Z-80 directamente.

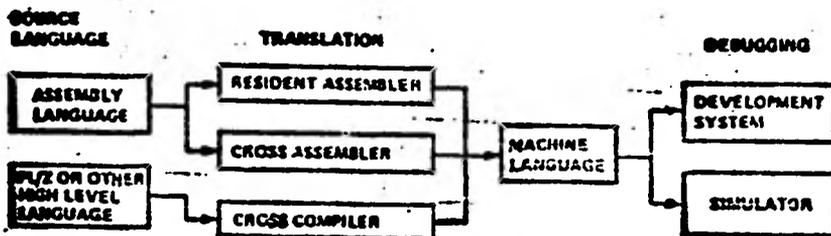


Fig. 20.- Sistema Z-80.

II.- PLANTEAMIENTO DEL PROBLEMA.

La utilización de los conmutadores electrónicos es una realidad presente, cuyas tendencias son las de desplazar paulatinamente a los conmutadores electromecánicos hasta ahora empleados. Resaltan claramente las ventajas y desventajas que presentan los conmutadores electrónicos, por lo que la aplicación de una u otra tecnología no es ya un punto de discusión sino más bien debe preverse la integración de los equipos electromecánicos existentes a sistemas electrónicos digitales. Por lo cual se plantea de inmediato la situación de contar con un conmutador híbrido que deba realizar las funciones siguientes:

- 1.- Marcación abreviada interna.- A una extensión que a menudo llama a otras puede dársele la posibilidad de emplear un número abreviado interno. La central debe de disponer de equipo para un cierto número de líneas internas de marcación abreviada.
- 2.- Marcación abreviada externa.- A los abonados a los que se llama a menudo por ejemplo, oficinas locales, filiales o clientes importantes, puede asignarse números abreviados. Los números abreviados externos, que equivalen a marcaciones de número completos, con prefijo, número de abonado e incluso número del país, se transforman simplemente en números internos. El servicio de marcación abreviada externa se incorpora en el conmutador durante las obras de instalación del mismo o posteriormente.

- 3.- Reencaminamiento de llamadas.- En las empresas, las personas que a menudo están fuera de su despacho o que no quieren que llamadas telefónicas las molesten, pueden hacer que las llamadas sean dirigidas a otro aparato (puesto de contestación). Este puesto de contestación puede ser central (común) o individual (un número de extensión arbitrario que se determina en cada caso),
- 4.- Transferencia del propio número (Follow-me).- Las personas que abandonan su despacho durante un breve plazo de tiempo y que desean que las llamadas se dirijan al lugar en el que se encuentran ocasionalmente, pueden disfrutar de esta posibilidad que se denomina "follow-me". La señal de llamada llega directamente al aparato junto al que se encuentra la persona,
- 5.- Conexión nocturna individual.- El servicio nocturno individual implica que las llamadas que llegan al finalizar el horario de trabajo normal (cuando en la central no hay ninguna telefonista) se conectan automáticamente a números de extensión determinados de antemano. Estos se deciden mediante programación, la cual puede hacerse desde un impresor,
- 6.- Supervisión de fallas.- Si tienen lugar perturbaciones, se adoptan automáticamente medidas para limitar el efecto de las mismas y la búsqueda de éstas.
- 7.- Categorización de extensiones mediante un programa.

- 8.- Categorización de troncales mediante un programa.
- 9.- Conferencia tripartita.
- 10.- Listado de datos.- Para cuestiones administrativas o similar, es posible obtener información rápida de datos tales como los número de extensión vacantes en la central o las categorías o posiciones de múltiples que poseen los distintos números, al igual que muchas otras características de interés. Los datos se presentan en forma de lista en un papel para texto que puede utilizarse directamente.
- 11.- Marcación de teclado (Multifrecuencial y analógico).
- 12.- Restrictor de llamadas por medio de programa.
- 13.- Cómputo de llamadas (Individual a extensiones y en forma general).
- 14.- Rellamada a extensión ocupada (espera automática) por medio de programación.
- 15.- Líneas directas (Hot Line).

III.- POSIBLES SOLUCIONES DEL PROBLEMA.

- 1.- Utilización de un equipo electrónico digital.

- 2.- Acoplar mediante un sistema interface un microprocesador con un conmutador electromecánico para formar un conmutador híbrido, utilizando el método SPC.

1.- CONMUTADORES ELECTRONICOS.

Los conmutadores electrónicos son de gran importancia por el auge que han cobrado y porque han venido a dar más servicios y facilidades que los conmutadores electromecánicos convencionales, inclusive el costo, pues mientras que a estos últimos aumentan considerablemente su costo al paso del tiempo es de suponerse que con los primeros sucederá lo mismo que con los aparatos electrónicos. (radios, grabadoras, etc). que con los años han bajado o cuando menos, mantenido su costo. Esto es debido al perfeccionamiento de las técnicas de producción en gran escala de los dispositivos electrónicos, lo que ha reducido el precio de éstos y al gran avance tecnológico en los últimos años. Si bien la electrónica se introdujo desde hace años en las telecomunicaciones, en el área de la telefonía (principalmente en conmutadores) sólo se había concretado a ciertas partes (generadores de tono, osciladores, etc.).

La introducción de la electrónica en el diseño de los conmutadores en los que todas las fases tales como: identificación y selección de vías, memorización de números, selección de abonados, circuitos de habla (cordones y troncales), señalización, etc., son totalmente a base de circuitos electrónicos ha sido posible

gracias al gran avance tecnológico que permite la utilización de circuitos integrados de alta densidad (LSI) en áreas pequeñas.

Las técnicas de computación tienen también un amplio campo de aplicación en el control de la conmutación electrónica; además, las operaciones de tasación y tarifado de llamadas son de los trabajos encargados al computador que manipula las operaciones del conmutador moderno.

Es de suponerse por lo anterior que los fabricantes de conmutadores electrónicos aumenten considerablemente, pues para su producción no se requiere de costosa infraestructura que se necesitaba para la fabricación de conmutadores electromecánicos.

Las características de los conmutadores electrónicos son las siguientes:

- a) Todos los circuitos son a base de dispositivos electrónicos, es decir, no hay relevadores, no hay selectores electromagnéticos, etc.

- b) Constan de 3 partes principales que son:
 - 1.b) Unidad de control.
 - 2.b) Unidades periféricas de traducción como:
 - 1.- Localizador de extensiones.
 - 2.- Localizador de vías.

- 3.- Localizador de organos de tráfico.
- 4.- Localizador de equipos auxiliares.

3.b) Unidades de conexión como:

- 1.- Circuitos de línea.
- 2.- Circuitos de troncal.
- 3.- Circuitos de cordón.

- c) Todas las facilidades y servicios están basados en programas que se manipulan en una unidad de procesamiento central (CPU).

Clasificación de los conmutadores electrónicos de acuerdo a su diseño.

- III-a).- Conmutadores electrónicos analógicos.
- III-b).- Conmutadores electrónicos digitales.
- III-c).- Conmutadores electrónicos mixtos.

III-a).- Conmutadores electrónicos analógicos.- En este tipo de conmutadores, la señal eléctrica de la voz no sufre ninguna alteración en el tiempo, es decir, la corriente de voz que se genera en las pastillas transmisoras de los teléfonos permanece invariable (en su forma) durante todo el proceso de conmutación. Por esta razón no se requiere conversores para su acoplamiento con los aparatos telefónicos convencionales (de disco).

III-b),.- Conmutadores electrónicos digitales.- En este tipo de conmutadores, la señal eléctrica de la voz se muestrea a intervalos regulares de tiempo, obteniendo señales moduladas por amplitud de pulsos (PAM); estas señales PAM se cuantifican a valores discretos y posteriormente se codifican a forma digital. Bajo esta forma, la señal se mueve durante todo el proceso de conmutación.

En este sistema se requieren conversores (o convertidores) A/D y D/A para acoplarse a los teléfonos convencionales. Las ventajas de utilizar circuitos digitales son:

- a) Que las señales digitales son menos sensibles a la distorsión e interferencia, que las señales analógicas.
- b) Que la multiplexación de las señales digitales es mas simple que la multiplexación de señales analógicas en frecuencia.
- c) Que la velocidad de señalización, conmutación y transmisión es muchas veces mayor que en los sistemas analógicos.

III-c),.- Conmutadores electrónicos mixtos.- Estos equipos son en realidad una combinación de los anteriores, es decir, tienen partes digitales y partes analógicas. Aquí la parte correspondiente a la unidad de control

y a las unidades periféricas de traducción, se llevan a cabo en forma digital por medio de la unidad de procesamiento central (CPU). La parte que corresponde a las unidades de conexión y que comprenden los circuitos de línea, troncal, cordón, señalización, etc. son analógicos.

En estos equipos tampoco se requieren de convertidores para acoplamiento con los aparatos telefónicos.

- 2.- Acoplamiento mediante un sistema interface de un microprocesador con un conmutador electromecánico (conmutador híbrido).

Teniendo en cuenta que el computador debe controlar los equipos de relés en una planta semiconductora, debe de existir un intercambio de señales entre estas dos partes (Ver Fig. 1). Una orden para la operación de relés es enviada desde el computador a la parte de relés, con la actuación de estos se inicia un proceso de control que abarca toda la parte de conmutación. El computador debe recibir información de la parte de relés. Esto ocurre cuando el computador prueba si el relé esta o no operando. En esta forma el computador puede detectar señales provenientes de la parte de relés.

Para la interconexión con la parte de relés el computador necesita un número de pruebas hechas en deter-

minadas direcciones, así como también en los puntos de operación. Por medio de circuitos de dirección el computador, debe reconocer e indicar a cada uno de los relés que van a ser operados o probados. Un estado de prueba o de puntos de operación toman una palabra (palabra de prueba o de operación) por lo cual el computador por medio de una orden podrá probar u operar varios relés al mismo tiempo. La prueba y la operación son realizadas por el computador, casi en la misma forma de lectura y escritura en una memoria. El computador detecta (prueba) los relés en intervalos regulares. Para reconocer un cambio en la parte de relés el computador debe almacenar en su memoria la posición procedente de estos. En el proceso de prueba el computador compara siempre los resultados obtenidos de su exploración con los resultados almacenados en su memoria.

El computador debe recordar que relés han sido operados, por tanto los puntos de operación tendrán también su imagen en la memoria.

La conexión entre las partes de relés y el computador tiene algunos problemas, originados principalmente por la diferencia de velocidades en el funcionamiento de estas dos partes, así como por la diferencia en el consumo de potencia. Cuando el computador dá una orden de operación a un relé, no puede esperar hasta que

este opere. La operación de un relé toma unos 15 mseg., mientras que la orden del computador dura unos pocos microsegundos.

Por esta razón es necesario introducir una etapa adaptadora entre el computador y la parte de relés (Ver Fig. 2).

Para la operación el computador envía una señal corta al adaptador (buffer). El adaptador tiene por cada punto de operación un elemento de memoria en forma de flip-flop. El adaptador está así controlando los relés con un voltaje cte.

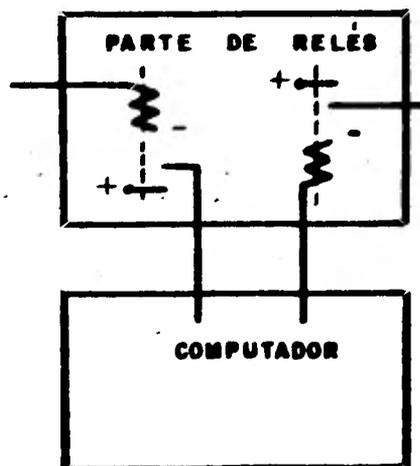


FIG. 1.

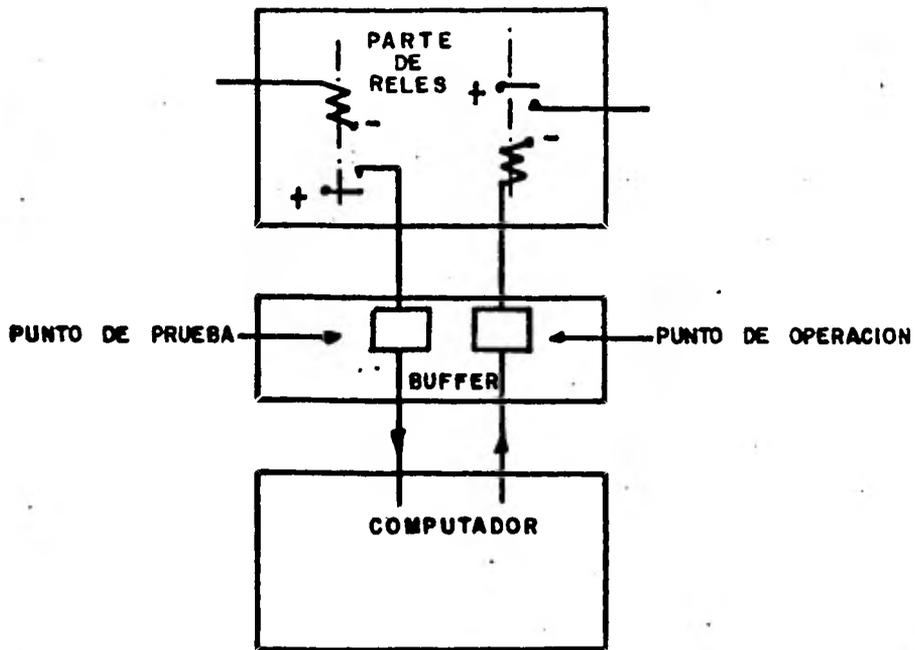


FIG. 2.

CAP. IV.- DESARROLLO DE LA SOLUCION TOMADA

a) Principios generales del diseño.

Debido al gran avance en computación y tecnología de semiconductores, ha sido posible utilizar el concepto de programa almacenado para diseñar un bloque lógico estandar cuya función particular puede ser determinada durante su fabricación, que después puede realizar por medio de programación (rutinas de Software). Esto es, la función misma se transformaba en un programa almacenado. Tal dispositivo puede generar cualquier función lógica deseada.

Con la llegada del microprocesador se soluciona el problema de encontrar un circuito integrado, complejo y con muchas aplicaciones, que puede producirse en grandes volúmenes. Una de las aplicaciones típicas del microprocesador se da en la conmutación telefónica mediante el sistema SPC (Control por programa almacenado).

La estructura tradicional de una central SPC, se muestra en la Fig. 1.

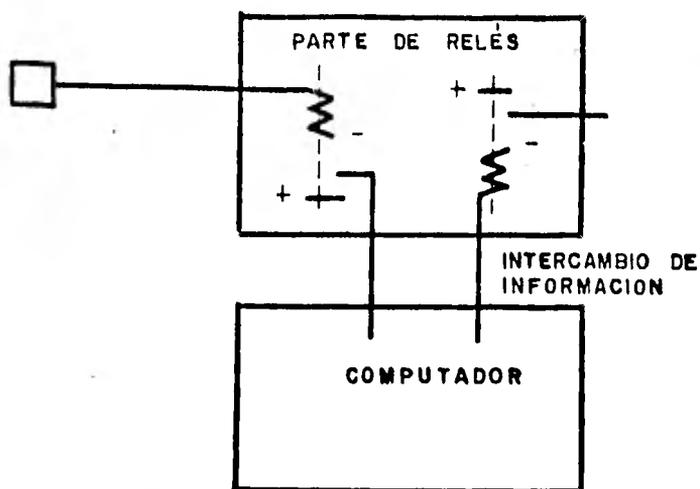


Fig. 1.- Estructura tradicional de una central SPC.

Los abonados están conectados a la parte de conmutación. Esta parte conocida como red de conmutación, contiene conductores y contactos (relés), sobre los cuales tiene lugar la conexión de habla y la transmisión de señales. La parte de conmutación también contiene circuitos para funciones simples de telefonía, tales como generadores de tono para obtener tono de llamada y tono de marcar, circuitos para recepción de señales de descuelgue y de aparatos de teclado y para traducción de estas a una forma adecuada para la parte de control.

La parte de control contiene circuitos y programas que atienden las funciones "más inteligentes" de la central, tales como identificación e interrupción de los cambios de estado en la parte de conmutación, y la operación de circuitos en la parte de conmutación de acuerdo con los programas basados en los requerimien-

tos del comportamiento de la central en las diferentes situaciones.

Resumiendo, la parte de control determina que se debe hacer y donde, basándose en los cambios de estado en la parte de conmutación, la cual luego ejecuta las decisiones.

Las técnicas aplicadas en las diferentes partes son las mismas que se aplican hoy en sistemas SPC: la parte de conmutación utilizando elementos electromecánicos (relés) y también circuitos lógicos electrónicos y la parte de control utilizando técnica electrónica de procesamiento de datos con programas y datos almacenados.

La diferencia en las técnicas usadas en las dos partes es el resultado de muchos factores. Mencionaremos únicamente un factor y el aspecto tradicional de la técnica electromecánica usada en el campo de la conmutación. La técnica de datos se usa también, en algunos casos en la parte de conmutación, pero se espera que soluciones electromecánicas predominen en este campo por algún tiempo más.

La diferencia en las técnicas significa que debemos tener una parte interface, a fin de lograr la comunicación de la parte de conmutación con la parte de control. Por un lado, los elementos electromecánicos generalmente requieren para su operación voltajes superiores que los necesarios para los circuitos electrónicos, y por otro lado la velocidad de operación de los circuitos es diferente. Para los elementos electromecánicos los cambios de estado requieren de algunos milisegundos, mientras que los elementos electróni-

cos en la parte de control requieren solamente de unos pocos microsegundos, en otras palabras estos son mil veces más rápidos que aquellos. La parte de interface consta de circuitos electrónicos bastante rápidos para reaccionar a nivel de microsegundos, y con un elemento de memoria que retenga la orden recibida de la parte de control y la transfiera a la parte de conmutación, con una duración suficiente para lograr su aceptación por parte de los elementos que forman la parte de conmutación.

La parte de conmutación está constituida principalmente por relés (fig. 2), los que se encuentran controlados por un procesador. Un procesador es un computador que controla un sistema en tiempo real, es decir, que el procesador debe reaccionar rápidamente todo el tiempo a señales externas y actuar de acuerdo a las señales recibidas. Decimos que el procesador controla un proceso, que en nuestro caso es el de conmutación para conexiones telefónicas.

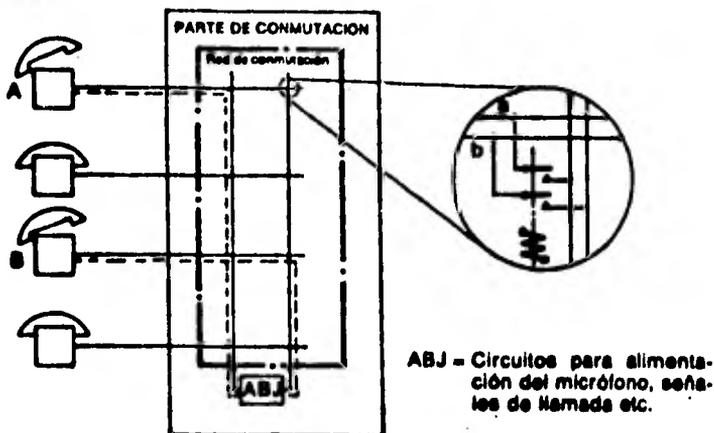


Fig. 2.- Parte de Conmutación.

El procesador debe conocer lo que está sucediendo en todo tiempo en la parte de conmutación, por ejemplo si un abonado hace una llamada o repone su microteléfono. El procesador debe también activar la parte de conmutación para conseguir la conexión de un abonado con otro. Por tanto debe existir un intercambio de información en ambas direcciones. Esta información pasa vía los circuitos de interface Ver Fig. 3.

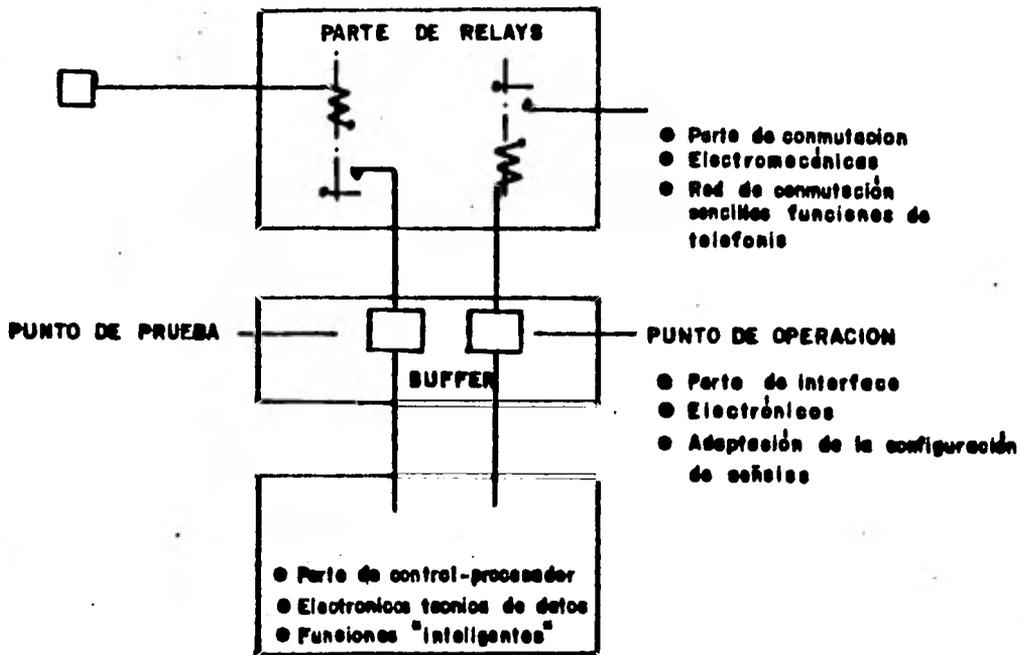


Fig. 3

El procesador chequea, vía la parte de interface, lo que sucede en la parte de conmutación, usando señales de dirección para abrir una compuerta, a través de la cual tendremos conocimiento del es-

tado de un relé (Fig. 4). Esta prueba se llama lectura (read) y la respuesta conseguida de la lectura se llama dato de lectura (read data). Este principio de prueba muestra que una señal de la parte de conmutación no afecta automáticamente al procesador. La señal no se detecta hasta que éste decida leerla con miras a conocer el estado de órgano sensado. Para que una señal sea detectada el procesador debe leer la señal en los puntos de prueba, a intervalos regulares. Una señal corta necesita un intervalo corto entre lecturas, de otra forma el procesador puede perder una señal. En la parte de interface es necesario un elemento con memoria con miras a operar los relés. Este puede ser un flip-flop. Cuando un relé va a ser operado el procesador dá una orden de operación, indicando también una dirección al flip-flop particular que controla al relé deseado. El flip-flop será fijado o despejado con el dato de escritura (Write data) en él en forma de 1 ó 0. Después de la orden de operación el flip-flop retiene su estado y opera su relé.

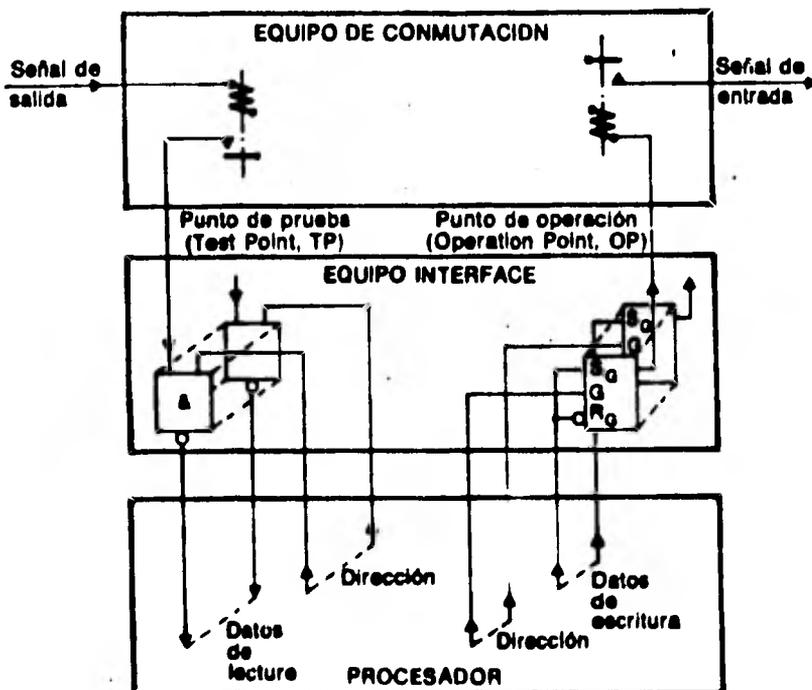


Fig. 4.

Para poder demostrar los principios básicos de un sistema controlado por programa almacenado (SPC), diseñaremos una pequeña central para llamadas internas, solamente con 4 abonados que tienen aparatos telefónicos de teclado (push-button) de tipo ordinario. La central opera de acuerdo con la siguiente lógica:

- 1.- Un abonado que desee hacer una llamada (abonado A) levanta su microteléfono.
- 2.- La central da línea (envía tono de marcar).
- 3.- Cuando el abonado A oye el tono de marcar, puede informar por medio de su teclado, con que abonado desea comunicarse, es decir envía el número del abonado deseado.
- 4.- Central ve si abonado B está libre u ocupado.
- 5.- Si el abonado B está ocupado, central avisa al abonado A.
- 6.- Si el abonado B está libre, central lo llama.
- 7.- Cuando el abonado B responde (descuelga su microteléfono) la señal de timbre y el tono de llamada deben terminal, estableciendo una conexión de habla entre el abonado A y el B.
- 8.- Cuando cualquiera de los abonados repone su microteléfono la vía de habla debe ser desconectada y al otro abonado enviarle tono de ocupado.

- 9.- La central recibe señal de conclusión y libera los circuitos.
- 10.- La central sólo aceptará información digital de un sólo abonado al tiempo. Si otro abonado trata de iniciar una llamada al mismo tiempo, recibirá tono de ocupado.
- 11.- La capacidad de la planta es de una conversación al tiempo. Si un abonado termina de marcar mientras los otros dos abonados están conectados, uno con el otro ó tienen en sus aparatos telefónicos tono de llamado y la señal de llamada respectivamente, el abonado mencionado primeramente obtendrá tono de ocupado y su llamada no será establecida.

Para poder comprender el comportamiento de la central en primer lugar desarrollaremos las partes que la integran.

b) La parte de conmutación.

Los cuatro abonados de nuestra central están conectados a la red de contactos, en la que los dispositivos de contactos son relés.

En la fig. 5, hay un relé en cada punto de cruce de una línea horizontal y una vertical. Por consiguiente tendremos 16 relés en total. Cada relé será controlado por un flip-flop (S-R).

Aparte de la red de contactos, la parte de conmutación consta de un número de dispositivos con diferentes funciones.

El abonado puede estar conectado vfa los relés de conmutación para una conversación vfa dispositivo ABJ (JUNTOR AB) que es el circuito de enlace AB, para enviar señales desde su teclado a un KR ("Key set Receiver", receptor de teclado) o a un BS ("Busy Sender", transmisor de tono ocupado) si la conexión requerida no puede realizarse.

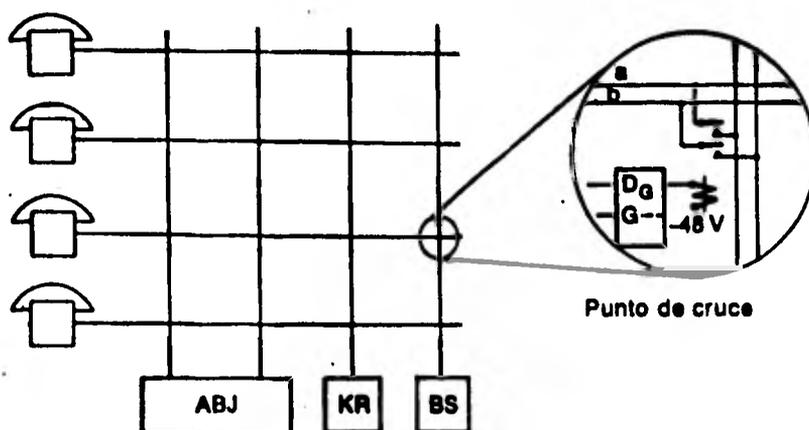


Fig. 5.

El dispositivo LI ("Line Interface", Interface para Línea) se requiere para enviar señales de bucle de los abonados. Todos estos dispositivos y los selectores de relés están controlados por el procesador vfa el bus de datos. En la Fig. 6, el abonado 0 está conectado al abonado 2 vfa ABJ. El abonado 3 está conectado a KR.

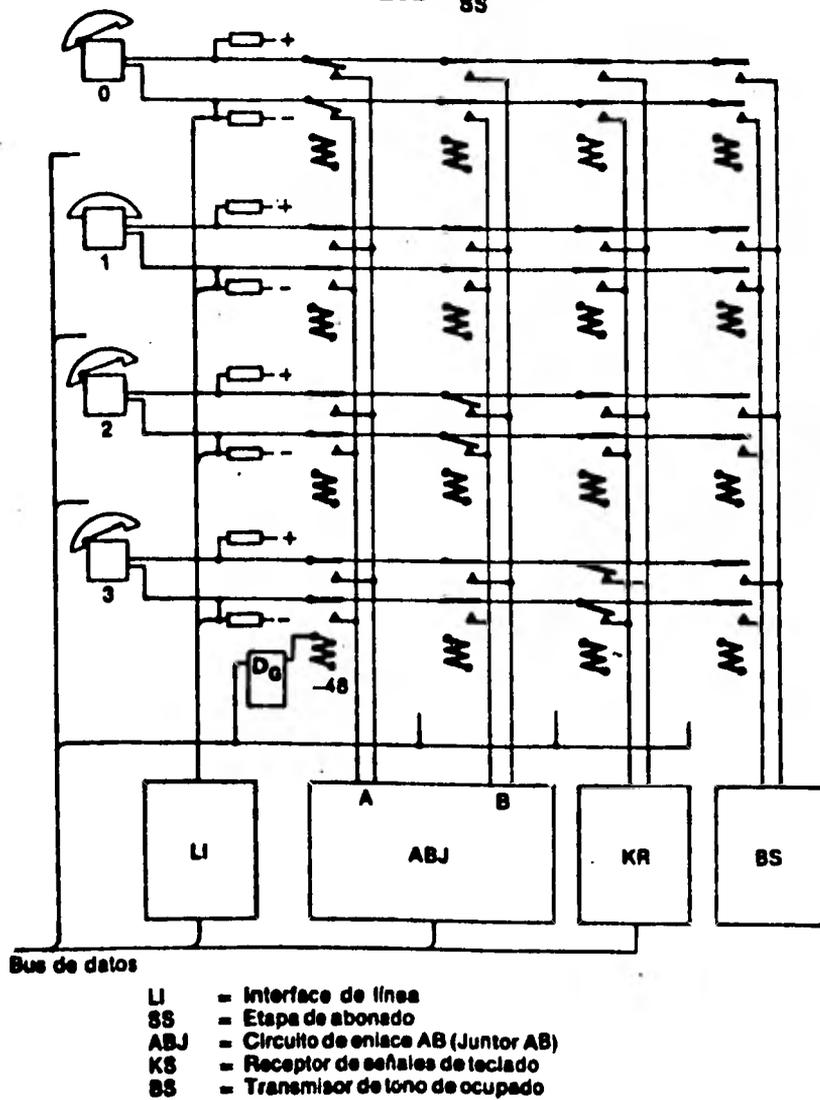


Fig. 6

El dispositivo LI contiene compuertas mediante las cuales el procesador se informará acerca del estado de los contactos de horquilla de los abonados. El chequeo tiene lugar con órdenes enviadas desde el procesador hasta la entrada de control G de las compuertas (Fig. 7).

Las compuertas son de tipo especial, en las cuales los estados lógicos de las entradas conectadas a las líneas de abonado están ca-

racterizados por voltajes diferentes a los normales, (0V y + 5V). (Fig. 8). Esto es debido a que la alimentación de abonado requiere voltajes mayores que los utilizados en circuitos lógicos.

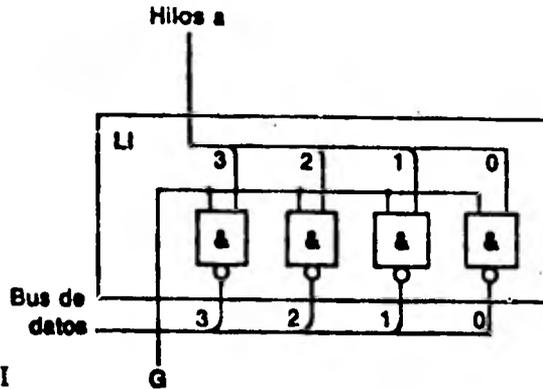


Fig. 7.- Dispositivo LI

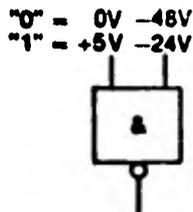


Fig. 8.- Compuertas NAND.

Al dispositivo ABJ, en algunos sistemas convencionales se le conoce como SNR (juego de relés del circuito de cordón). Su labor es juntar las corrientes voz pero separadas de sus respectivas componentes de D.C.; en esta forma el estado del contacto de horquilla de uno de los abonados no afectará la lectura del estado del contacto de horquilla del otro abonado. El dispositivo ABJ atiende también la alimentación microfónica de ambos abonados (A y B). Aún más ABJ contiene circuitos para el envío de señales

de llamada para el abonado denominado B y de tono de llamada para el abonado que hace la llamada A, circuitos para desconexión de todas estas señales (corte de señal de llamada) una vez que el abonado B conteste. Así es que el control de la señal de timbre no se lleva a cabo por programa de control con ayuda de exploración de los puntos de prueba y el cambio en los puntos de operación, sino en esta oportunidad se hace por hardware (circuitería), (Fig. 9). Considerando una llamada, cuando el procesador ha dado la orden de conexión de dos abonados en sus respectivos terminales de ABJ, el procesador inicia el envío de la señal de timbre mediante la fijación del respectivo flip-flop en ABJ. La señal de timbre va hacia afuera vía del circuito RT (Ring Tripping). Cuando B contesta, el circuito RT detecta la corriente continua del bucle despejando el flip-flop. El relé suelta estableciendo la conexión de habla.

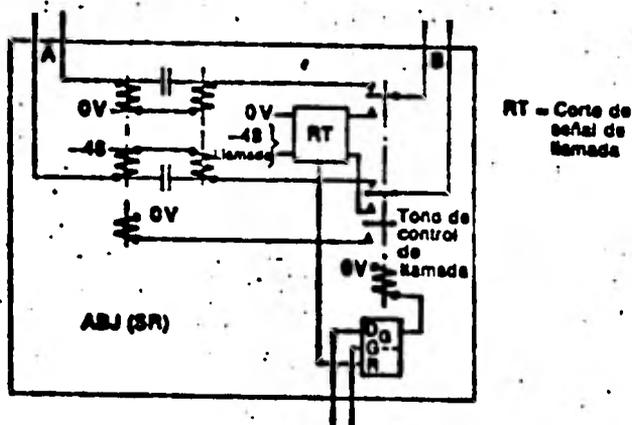


Fig. 9.- Dispositivo ABJ.

El circuito KR (Key set Receiver) contiene filtros para las siete frecuencias del teclado y un generador de frecuencia para el tono de marcar. Cuando los generadores de frecuencia en el aparato telefónico del abonado están conectados a los hilos a y b, los filtros que corresponden a esas frecuencias darán un lógico 1. Las salidas de los filtros se conectan a compuertas NAND, cuyas salidas darán el número recibido en forma de un "o" en uno de los 8 hilos conectados al bus de datos. En esta forma nuestra pequeña central podrá recibir como máximo 8 números diferentes de abonados. La Fig. 6 muestra los circuitos de KR. Solamente un dígito está conectado desde la salida de los filtros hasta las compuertas.

De esta manera el receptor del teclado (KR) mostrado en la Fig.10, decodifica los dígitos con lógica cableada. Esto se hace para lograr un entendimiento sencillo de los dígitos por parte del procesador. En diseños reales se usa a menudo la técnica de datos para la decodificación, conectándose el bus del procesador directamente a la salida de los filtros, vfa una compuerta por filtro.

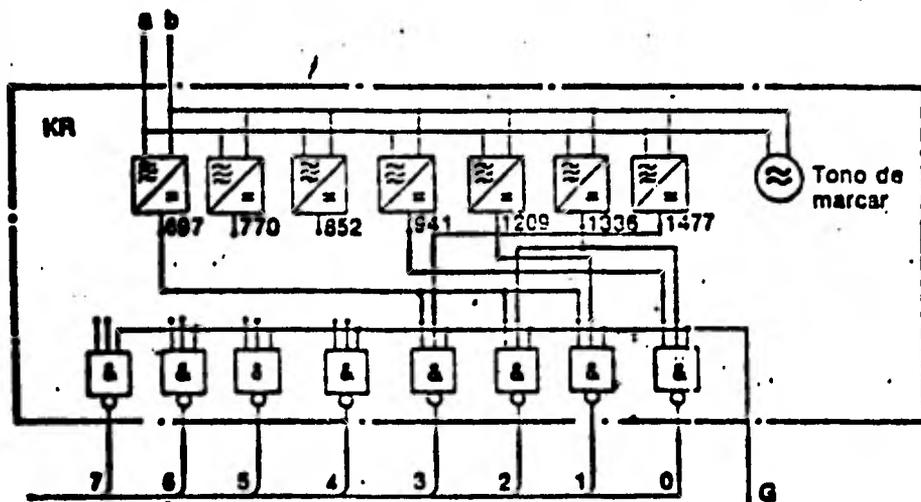


Fig. 10.- Circuito KR.

Cuando el abonado A ha recibido el tono de marcar y ha marcado el número del abonado B en su teclado, el tono de marcar tendrá que suspenderse. En nuestra central no necesitamos ningún dispositivo para este efecto. El abonado A será conectado al abonado B y el KR se desconectará. Esto sucede tan rápidamente que el abonado A lo experimenta como si el tono de marcar hubiese cesado inmediatamente después de que se ha marcado el número del abonado B. En centrales SPC grandes en las que el número de abonado consta de varios dígitos, el tono de marcar se desconecta después de marcar el primer dígito y en consecuencia se requiere de un punto de operación en cada uno de los KR dados para este propósito.

El circuito BS (Busy Tone Sender) Fig. 11, contiene un generador de tono para ser acoplado al abonado cuando una solicitud de conexión no puede ser satisfecha porque el abonado B está ya ocupado o porque los dispositivos de conexión (ABJ o KR) se encuentran ocupados. Asumiremos que el circuito BS es de baja resistencia óhmica, así que varios abonados pueden estar conectados a él simultáneamente.

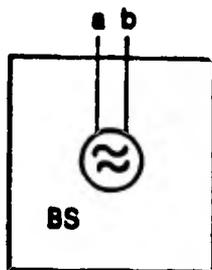


Fig. 11.- Circuito BS.

c) La parte de control (o de procesamiento).

La parte de control utiliza técnica electrónica de procesamiento de datos (EDP). En la selección de un procesador adecuado que se use en la parte de control se toman diferentes características de los microprocesadores y la facilidad de acceso a ellos en el mercado. Las características principales de los microprocesadores son: La tecnología, el ancho de la palabra de dato, el rango de direccionamiento, los requerimientos de potencia y la interface. El procesador que utilizaremos en la parte de control es un Z-80 el cual es descrito a continuación.

El Z-80 tiene varias características que lo determinan como a un microprocesador EDP típico, pero retiene y mejora aún las características de control de 8080, siendo además un excelente controlador. El Z-80 tiene una gran ventaja al ser aceptado en aplicaciones de control y de procesamiento de datos como resultado de su naturaleza de doble-propósito.

El Z-80 es un procesador de registros orientados conteniendo 18 registros de 8 bits c/u y cuatro registros de 16 bits c/u. Dos acumuladores y un registro de banderas son también proporcionados. En la Fig. 12, se muestra la estructura de un Z-80. El acumulador, el registro de banderas y los registros B, C, D, E, H y L en el conjunto de registros principal serán reflejados como A', F', B' y así sucesivamente en un conjunto de registros reciproco (o secundario) como se ve en la Fig. 13. Dos registros de índice totalmente nuevos tienen que ser adicionados, y unas ins-

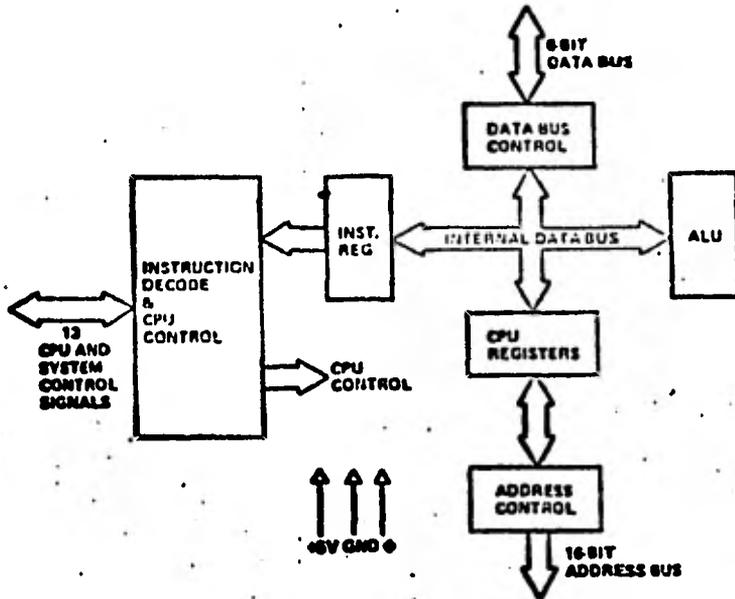


Fig. 12.- Estructura de un Z-80.

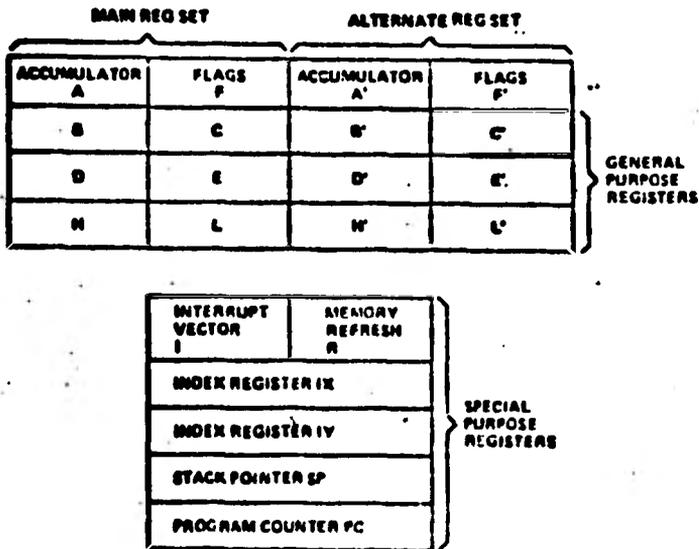


Fig. 13.- Registros del Z-80.

trucciones indexadas nuevas soportan a estos.

Varias instrucciones tuvieron que ser adicionadas eliminando muchas de las deficiencias en el procesamiento de datos y la aritmética del 8080.

Los aumentos básicos al conjunto de instrucciones incluyen: corrimientos aritméticos, instrucciones de transferencia de bloque, instrucciones de control de malla, instrucciones especificando los nuevos modos de direccionamiento, operaciones de aritmética extendida e instrucciones de I/O extendidas. Muchas de las nuevas instrucciones del Z-80 requieren una representación de 2 bytes, el primero de los cuales indica que esta no es una instrucción del 8080.

El bit de paridad en el Z-80 tiene un doble propósito. Sobre operaciones lógicas tales como AND este representa la paridad de la palabra, pero en operaciones de complemento a dos con signo este representa un sobre flujo del complemento a dos. Hay sin embargo otro acrecentamiento a la habilidad aritmética con signo (o signada) en el Z-80.

Características de interface. Las instrucciones de entrada (IN) y salida (OUT), I/O de memorias - mapeadas (MEMORY-MAPPED I/O) y DMA (Direct Memory Access), todas ellas se usan para I/O.

La necesidad de pasar todos los datos requeridos a través del acumulador tuvo que eliminarse. Y el bloque de instrucciones de

I/O simplificó el bloque de rutinas de I/O.

Una característica muy propia del Z-80 es su capacidad de I/O simultánea. El Z-80 toma la dirección de I/O sobre los bits de menor orden del bus de direcciones y lee los 8 bits del bus de datos adentro del acumulador (o registro A). Esto permite sacar y meter datos a un dispositivo todo en una operación. La Fig. 14, compara los formatos de I/O del 8080 y del Z-80.

El Z-80 tiene una capacidad de refrescar (refresh) las RAM dinámicas. Un registro de REFRESH y un conjunto de circuitos de control interpolan los ciclos de lectura de memoria secuencial entre los ciclos de acceso de memoria del procesador.

Esta característica simplifica grandemente la interface de las RAM dinámicas a un sistema Z-80.

Características físicas. El Z-80 es un microprocesador NMOS. Este es activado con velocidades de reloj de 4.5 MHz. Este requiere un reloj de onda cuadrada de una sola fase y una fuente de poder de 5 volts. Este disipa cerca de 500 mw.

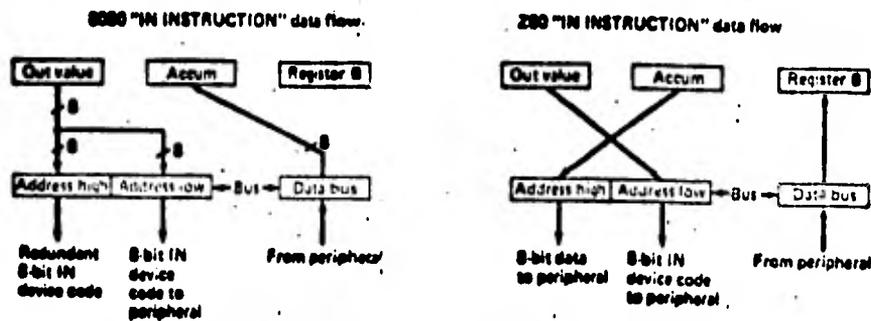


Fig. 14.- Una comparación de métodos de I/O entre el 8080 y el Z-80.

d) Interconexión del procesador y la parte de conmutación.

Para que el microcomputador se interconecte con la parte de conmutación, éste requiere de circuitos para el direccionamiento de las diferentes unidades telefónicas. El control se realiza vía el bus de datos y los hilos de lectura y escritura.

La Fig. 15, muestra la parte de conmutación y la parte de interface entre la primera y el procesador.

La parte interface consta de los flip-flops en cada punto de cruce, un registro de direcciones DEA, dos decodificaciones de direcciones COD y varios circuitos de compuertas. Algunos dispositivos telefónicos contienen también compuertas que, desde el punto de vista de funcionamiento, actualmente pertenecen a la parte de interface, pero por razones prácticas, se incluyen en dispositivos que pertenecen a la parte de conmutación. (Esto ocurre generalmente aún en sistemas grandes).

En la Fig. 1, podemos ver como van tanto el bus de datos como los hilos de lectura y escritura desde el procesador hasta el equipo de interface.

e) Secuencia de conmutación en la central telefónica.

Cuando un abonado hace una llamada (descuelga su microteléfono) es detectado por el procesador, el cual a intervalos regulares (por ejemplo cada 10 milisegundos) lee el estado de los abonados

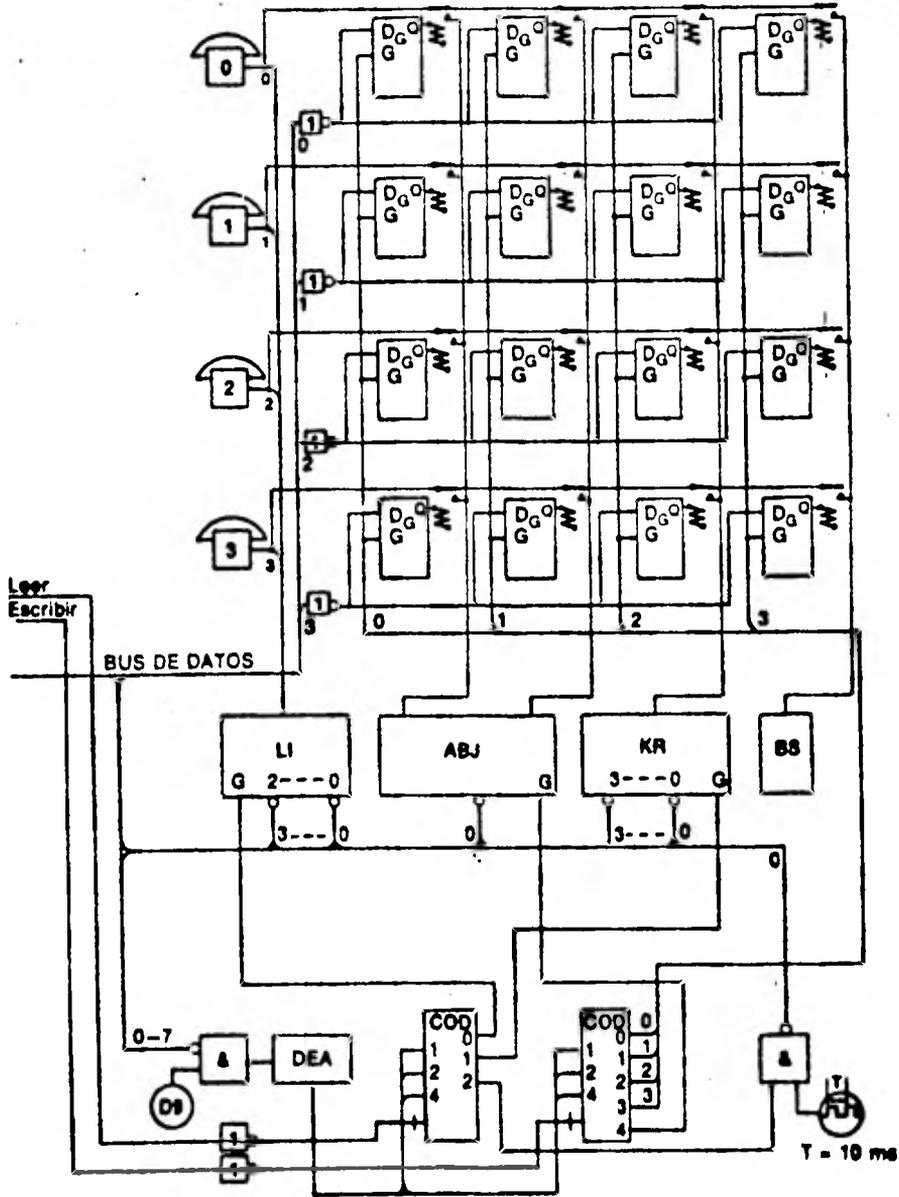


Fig. 15.- Parte de conmutación y la parte de interface.

vía LI. El procesador interpreta el cambio de un bucle abierto a un bucle cerrado como una llamada. Este debe por lo tanto recordar el resultado de la prueba anterior.

Cuando el procesador ha detectado una nueva llamada debe conectar el abonado a un KR. Si KR se encuentra ocupado atendiendo otro abonado, el abonado que llama será conectado a BS, el que le dará tono de ocupado. Para hacer la conexión el procesador opera el correspondiente relé en el punto de contacto. Cuando se conecta KR, envía al abonado A tono de marcar, entonces el abonado A marcará un dígito en su teclado, el correspondiente al abonado con el que desea su comunicación (B). El dígito se recibe en KR y se identifica con la ayuda de los filtros, luego el dígito será leído por el procesador. El procesador chequea también a KR en intervalos regulares, cuando el dígito es detectado por el procesador este conoce cual abonado B debe ser conectado.

Si el abonado seleccionado está ocupado la conexión no puede realizarse. Lo mismo diremos si ABJ está ocupado. En estos casos el abonado A será conectado al BS para que obtenga tono de ocupado. Si tanto el abonado B como el junctor ABJ están libres, el procesador conectará el abonado A al lado A del junctor ABJ y el abonado B al lado B. Luego, el procesador iniciará la señal de timbre por la operación del relé en ABJ. La señal continúa hasta que el abonado B responda. La conexión de la vía de habla se establece sin ayuda del procesador. Cuando la conversación termina los abonados reponen sus microteléfonos y el procesador li-

bera la conexión. En este caso la liberación de la llamada empieza cuando cualquiera de los abonados cuelga. El circuito ABJ suelta y el otro abonado se conecta a BS hasta que reponga su microteléfono.

El procesador detecta si hay algún trabajo a realizar leyendo en LI y KR. Vía LI el procesador puede: detectar llamadas, obtener respuesta del microteléfono y respuesta de B. Vía KR el procesador puede detectar los dígitos que llegan a la central.

Las medidas que toma el procesador en las distintas situaciones se pueden describir con más claridad con ayuda de un diagrama de flujo. Para este propósito usaremos los siguientes símbolos:

<u>SIMBOLO</u>	<u>NOMBRE</u>	<u>DESCRIPCION</u>
	Señal de entrada	Señal de entrada que empieza una secuencia.
	Acción	Trabajo que es ejecutado por el procesador.
	Decisión	Selección entre un número de caminos en el diagrama de flujo.
	Línea de flujo	Unión de las diferentes actividades en la secuencia correcta.
	Señal de salida	Señal de salida para activar otra secuencia.

Con los símbolos anteriores podemos describir lo que sucede cuando se hace una llamada en una forma clara y concisa. Ver la Fig. Las Figs. 16, 17 y 18, que están a continuación, muestran la secuencia para las señales DIGITOS, B-CONTESTA y CUELGUE.

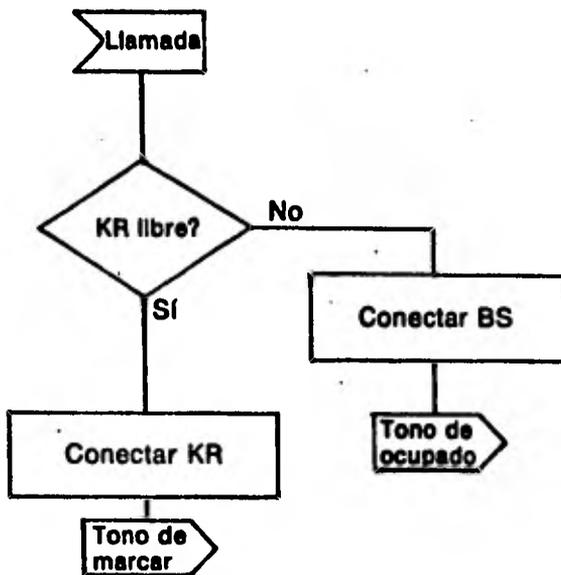


Fig. 16.- Señal DIGITO.

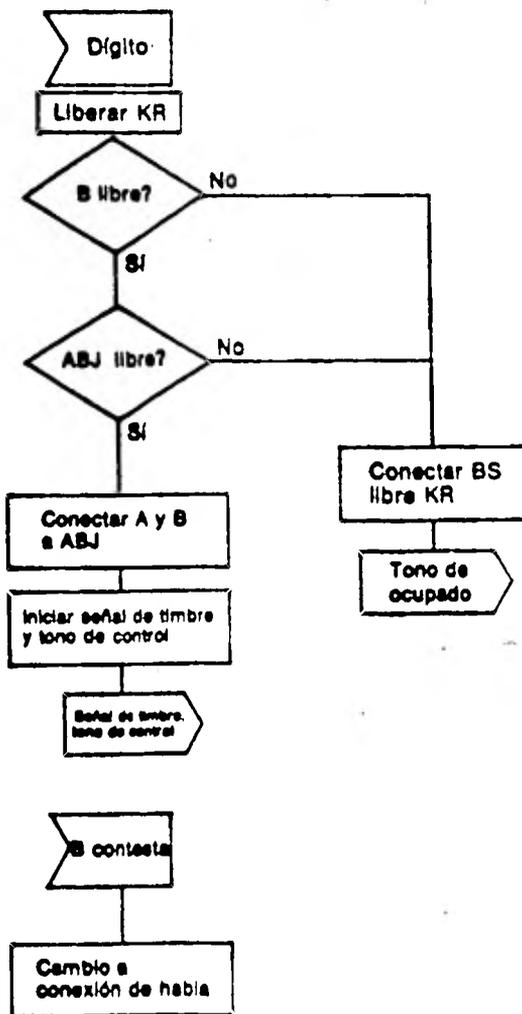


Fig. 17.- Señal B-CONTESTA.

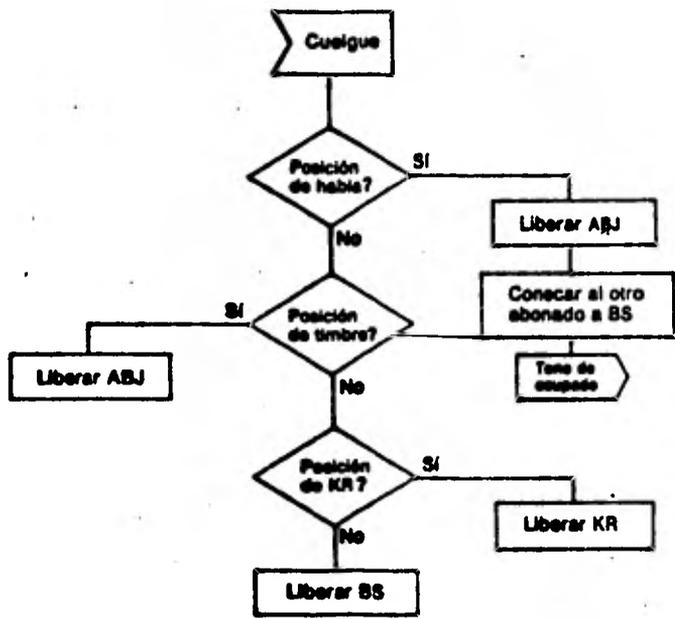


FIG. 18.- Señal CUELQUE.

f) Principio de trabajo del sistema SPC.

Teniendo todos los circuitos (hardware) de los dispositivos que se requieren para que el sistema SPC trabaje, solo nos resta determinar la estructura de los datos y el programa mismo.

Debemos primero decidir el principio del funcionamiento del procesador. El procesador investigará en forma cíclica los puntos de prueba en la parte de conmutación con el objeto de detectar señales externas, es decir, cambios de estado en los abonados. De esta manera el procesador encuentra si hay algún trabajo a realizar. Vía la unidad LI el procesador detecta cuando un abonado llama, descuelga su microteléfono, o contesta, y vía KR detecta si ha recibido o no dígitos.

Cuando el procesador ha ido hasta todos los puntos de prueba y ha realizado todo el trabajo que fue detectado, podrá empezar nuevamente desde el principio.

Si decidimos que la exploración sea iniciada cada 10 milisegundos, el procesador trabaja rápidamente y por lo tanto dentro de ese intervalo realiza todo el trabajo que sea necesario, aún si todos los cuatro abonados han cambiado el estado que tenían en el intervalo inmediatamente anterior.

Por otro lado este período es tan corto que no existe la posibilidad que el procesador pierda alguna señal proveniente de los abonados. En el equipo de conmutación tenemos un generador de pul-

sos que dan un pulso corto cada 10 milisegundos. Mediante prueba repetitiva del punto de prueba correspondiente, el procesador puede decidir cuando debe empezar la exploración nuevamente. El intervalo de exploración se llama INTERVALO PRIMARIO. Debido a que este es fijo, el procesador puede llevar a cabo medidas de tiempo para medir la duración de las señales o hacer supervisión de tiempo, etc.

En la Fig. 19, se muestra el diagrama de flujo general que describe el trabajo del procesador. Este primero investiga los LI mediante lectura, uno por uno, para ver si detecta llamadas, señal de finalización o señal de respuesta del abonado B. Al encontrar una de estas señales el procesador realiza el trabajo exigido. Después el procesador sigue al LI próximo. Cuando los cuatro abonados han sido investigados, el procesador checa si KR ha recibido un DIGITO. Cuando se ha realizado este trabajo sólo le resta esperar hasta que inicie el siguiente intervalo primario.

Cuando el procesador lee las señales de descuelgue del abonado, vía LI, debe interpretar un cambio de cero a uno como una llamada (o B contesta) y un cambio de uno a cero como señal de desconexión (el abonado repone su microteléfono). Si el estado del abonado no cambia no será necesaria ninguna acción.

Con el objeto de que el procesador pueda conocer si un estado ha cambiado, el resultado de la prueba de LI debe ser comparado con el resultado de la prueba anterior. Por consiguiente el procesador debe recordar siempre el resultado de la prueba anterior. El

resultado de la prueba anterior es almacenado en memoria en una palabra llamada SUBSTATE (estado del abonado). Comparando SUBSTATE con la nueva palabra de prueba de LI, el procesador puede determinar si ha ocurrido un cambio o no, e interpretar el significado del cambio.

En esta forma el procesador puede mantener un chequeo de lo que se debe hacer. La comparación puede describirse con la tabla de la Fig. 20. El procesador compara las dos palabras bit por bit. Cuando son iguales, no hay ningún trabajo para realizar, cuando existe diferencia se debe hacer algún tipo de trabajo. La acción requerida puede determinar el valor de SUBSTATE. La comparación se hace muy fácilmente por medio de una instrucción XOR, la cual realiza la operación "OR EXCLUSIVO". Este puede hacerse simultáneamente para los 4 abonados.

El procesador debe ahora tratar con los bits individuales en el resultado de comparación. Con objeto de encontrar el bit que debe ser tratado (en otras palabras que abonado) usamos una palabra la cual llamamos POINTER (apuntador). En esta palabra marcamos con uno el bit que debe ser procesado.

Moviendo el bit en pasos hacia la izquierda podemos recorrer las posiciones del bit o al bit 3, las que corresponden a los abonados 0 al 3.

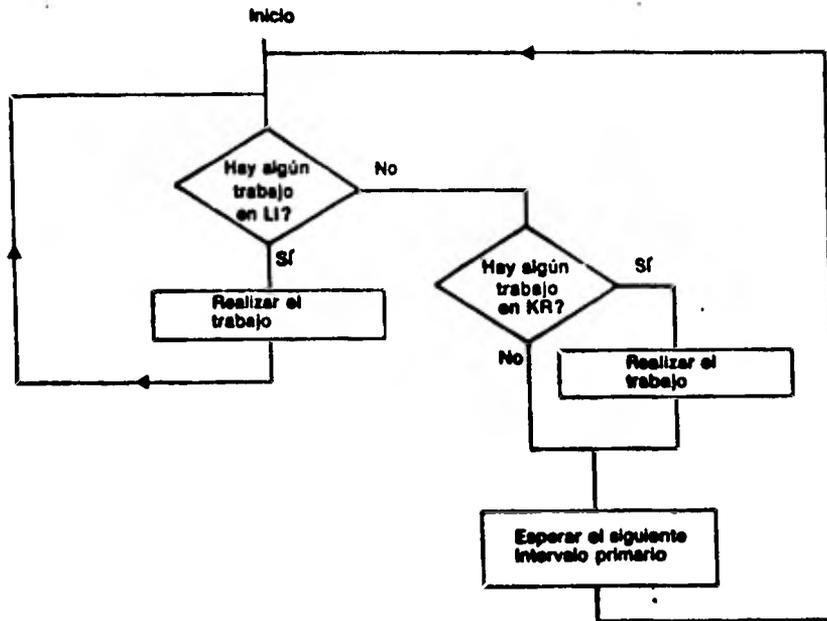


Fig. 19.- Descripción del trabajo del procesador.

Resultado de una nueva prueba de LI

	1	0
Colgado=0	Y	X
Descolgado=1	X	Z

X=Ningún cambio
 Y=Nueva llamada o B contesta
 Z=Desconexión

Estado del abonado anterior de acuerdo con la palabra SUBSTATE en DAS

Fig. 20.

Número de Abonado	Apuntador (POINTER)
0	.0001
1	0010
2	0100
3	1000

Este movimiento lateral del uno, puede hacerse empezando con la constante 1, y luego doblando esta para cada paso, mediante la suma de mismo número. Así por medio del apuntados (POINTER) podemos indicar, en diferentes palabras de datos, el bit que pertenece al abonado que va a ser tratado en el momento.

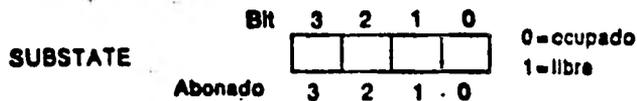
La estructura de los datos.

Podemos preparar ahora la estructura de datos para nuestro sistema SPC (conmutador con 4 abonados). Hasta donde sea posible haremos corresponder a los abonados 0 a 3 y los bits 0 a 3. Por esta razón usaremos solamente los bits 0 a 3 de todas las palabras.

Como mencionamos anteriormente, necesitamos una palabra llamada POINTER (apuntador) para indicar el abonado que debe ser tratado en un determinado momento. Para cuatro abonados necesitaremos cuatro bits.

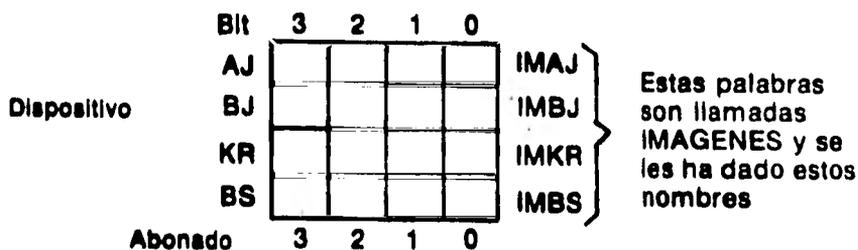


Para recordar el estado anterior del contacto de horquilla de cada abonado se requiere un bit por abonado. Microteléfono colgado = 0 y descolgado = 1. Esta palabra se llama SUBSTATE (Estado del abonado).



Cada punto de conmutación en la etapa de selección requiere de un bit para indicar si el punto esta libre (= 0) u ocupado (= 1). Así los 16 puntos de conmutación requieren de 16 bits.

Arreglaremos estos 16 bits en cuatro palabras con cuatro bits en cada una, de manera que las posiciones de bit correspondan a los números de abonados.

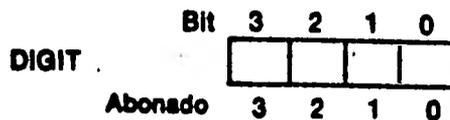


Es necesario un bit por cada dispositivo telefónico con objeto de indicar si esta libre (= 0) u ocupado (= 1). Para BS (Busy Tone Sender) no se requiere de bits, ya que varios abona-

dos pueden usarlo en forma paralela. A estas palabras las llamaremos DEVSTATE (Device State = estado de dispositivo).

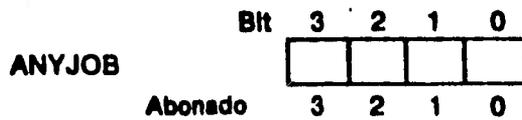


Para almacenar el dígito recibido en KR se requiere una palabra de 4 bits, a la que llamamos DIGIT y haremos que sus posiciones 0 a 3 correspondan a los números de abonado 0 a 3, por lo tanto un "1" en una de las posiciones de bit es del abonado seleccionado.

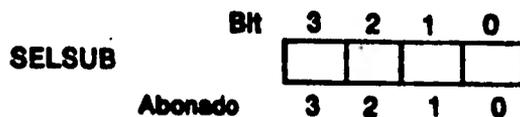


El procesador debe tomar ciertas medidas en caso de que el estado de un abonado cambie. El cambio de libre a ocupado significa llamada (o B contesta), mientras que un cambio de ocupado a libre significa desconexión: los cambios se detectan por medio de una comparación entre la respuesta de prueba LI (= estado presente) y el contenido de la palabra SUBSTATE (estado anterior).

Esta comparación puede hacerse simultáneamente a los cuatro abonados. El resultado de esta comparación se sitúa en la palabra ANYJOB (algún trabajo), en la cual un "1" indicará alguna labor (un cambio). Los bits de posición de la palabra ANYJOB corresponden a los abonados.



Para un abonado un cambio de libre a ocupado significa que el abonado ha levantado su microteléfono para hacer una llamada (abonado A) o para recibir una llamada (abonado B). El procesador debe distinguir entre estos dos casos y para este propósito necesitamos una palabra SELSUB (abonado seleccionado) que indique el abonado que ha sido seleccionado (abonado B) y que se ha conectado a BJ, y recibe la señal de timbre. Cuando el abonado descuelga, el procesador siempre controlará si el bit correspondiente al abonado en SELSUB está =1. Si es así, el procesador interpretará que el abonado contesta una llamada en lugar de originar una nueva.



Resumiendo; las palabras 0 a 3 en la memoria de datos corresponden a las cuatro palabras de operación para operar los relés de la red de conmutación. La palabra 0 corresponden a la columna de 4 relés que conectan a los abonados al lado A de ABJ. Los bits 0 a 3 en la palabra corresponden a los abonados 0 a 3. Esta palabra da una imagen del estado de estos relés y por eso se le denomina IMAGEN de la palabra de operación. La palabra 1 es

la imagen de la conexión al lado B de ABJ, la palabra 2 será la imagen de la conexión al KR y la 3 da la imagen del estado de los relés para conexión a BS.

La palabra 4, POINTER se usa para señalar el abonado que debe ser tratado en el momento.

La palabra 5, SUBSTATE, se utiliza para almacenamiento del estado previo de los abonados.

La palabra 6, ANYJOB, es el resultado de la comparación de SUBSTATE y la palabra de prueba LI.

La palabra 7, DIGIT, indica el dígito que ha sido recibido en KR.

La palabra 8, SELSUB, indica el abonado que ha sido seleccionado y por lo tanto conectado a la parte B de ABJ. Antes de contestar el abonado está marcando como libre en SUBSTATE, cuando contesta, no debe interpretarse como una nueva llamada sino como respuesta a una llamada.

La palabra 9 DESVTATE, indica si ABJ o KR están ocupados BS no se indicará ya que a él pueden estar conectados varios abonados a la vez.

En las palabras 0-8, los bits corresponden a los cuatro abonados.

Con ayuda de estas palabras podemos desarrollar un diagrama de

flujo detallado, el cual describa el trabajo del procesador. Las Fig. 21, 22 y 23, muestran el diagrama de flujo construido para un conmutador de 4 abonados.

La Fig. 21, muestra la primera parte. El programa se inicia cada 10 milisegundos (cada intervalo primario) en la posición marcada L0.

Inicialmente el estado de los abonados es comparado con su estado previo. El resultado de esta comparación (llamado ANYJOB) debe ser investigado bit por bit con ayuda de la palabra POINTER.

Se empieza con POINTER = 1 por medio del cual se investiga el bit indicado por POINTER, el cual para este valor será el bit de posición 0 en la palabra ANYJOB. Si este bit es igual a cero, el estado del abonado no ha cambiado. Como resultado de lo anterior, continuaremos a la derecha del diagrama de flujo hasta el círculo que contiene una referencia para la posición L2, el que se encuentra en la misma figura. De esta manera hemos hecho un saldo en el diagrama hasta en la parte superior a la derecha de la figura. El programa continúa a partir de aquí con un chequeo para conocer si el bit de POINTER ha alcanzado la posición 3, en otras palabras, si todos los abonados han sido investigados. (La ramificación L2 es en efecto común para todos los abonados menos para el primero). El 1 en POINTER es avanzado por adición de la misma palabra (es lo mismo que duplicarlo cada vez). La anterior secuencia se repite para investigar a todos los abonados. Si encontramos un 1 en ANYJOB investigamos luego a SUBSTATE con objeto de encontrar el tipo

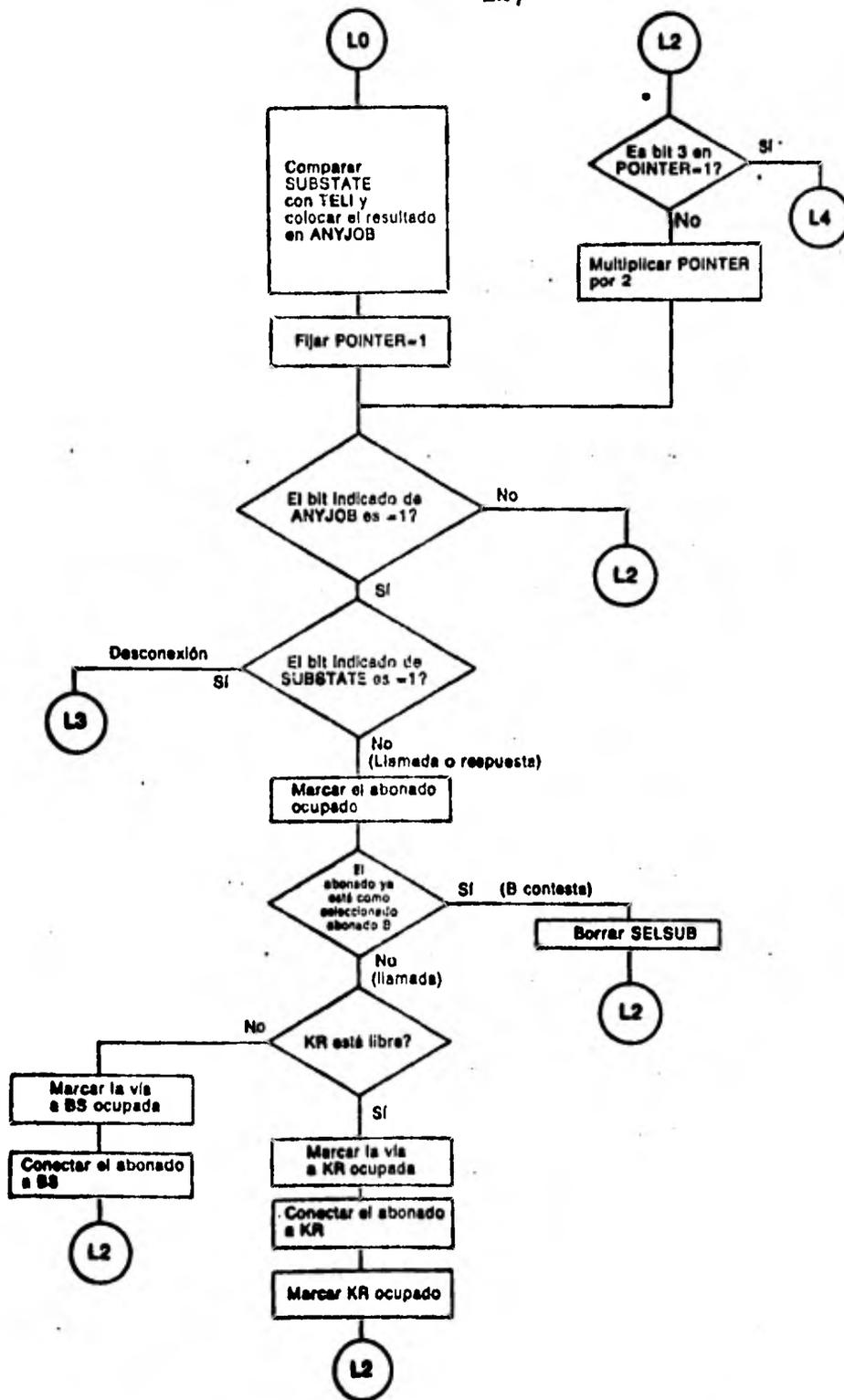


FIG. 21.

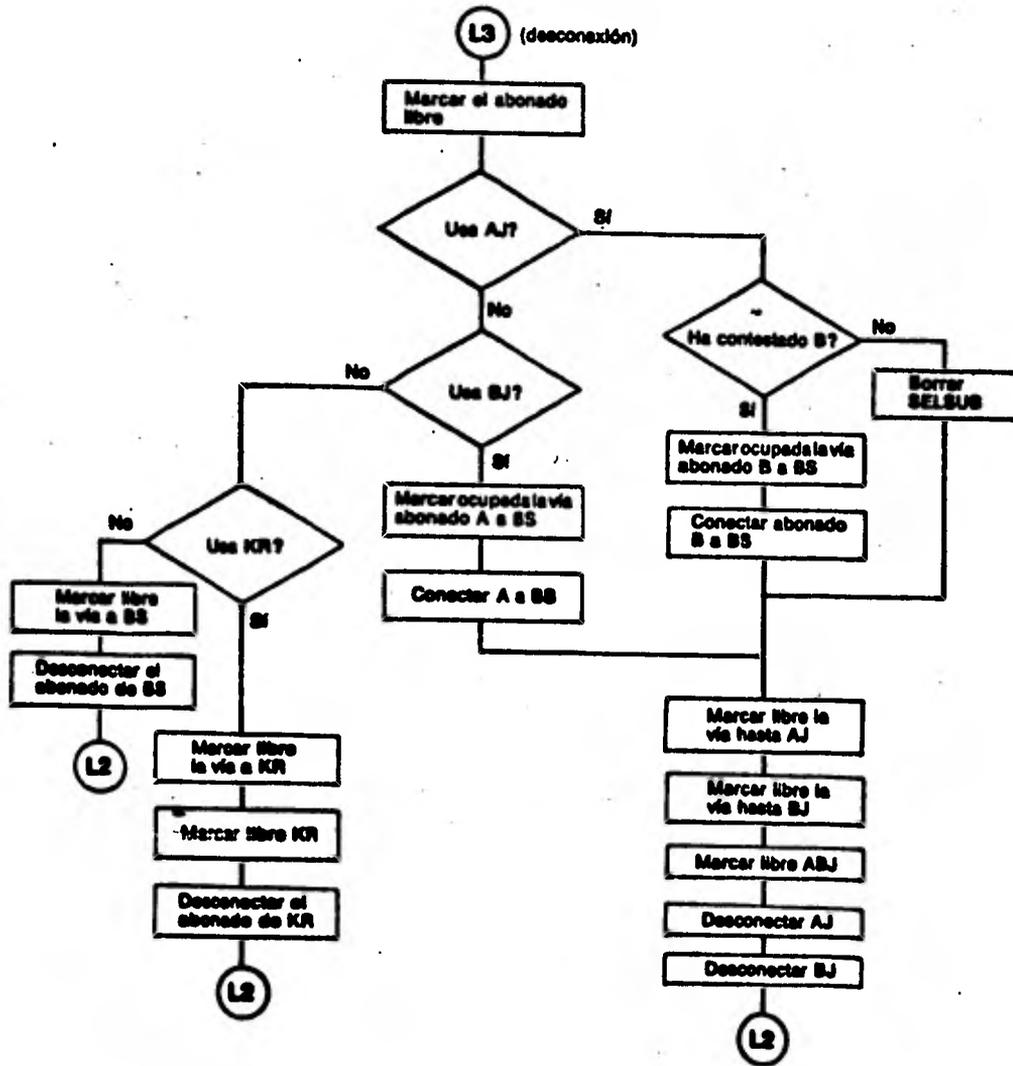


FIG. 22.

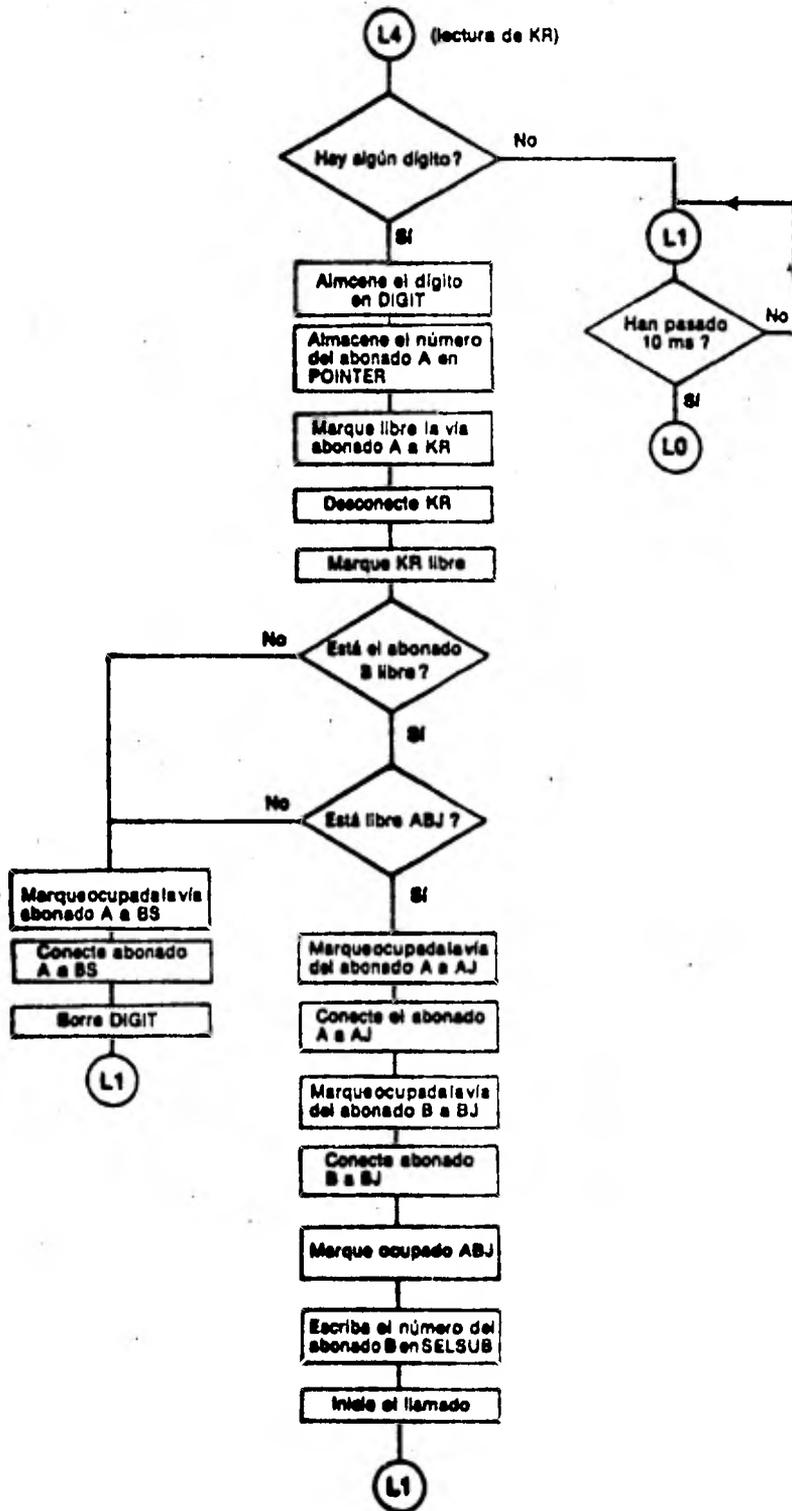
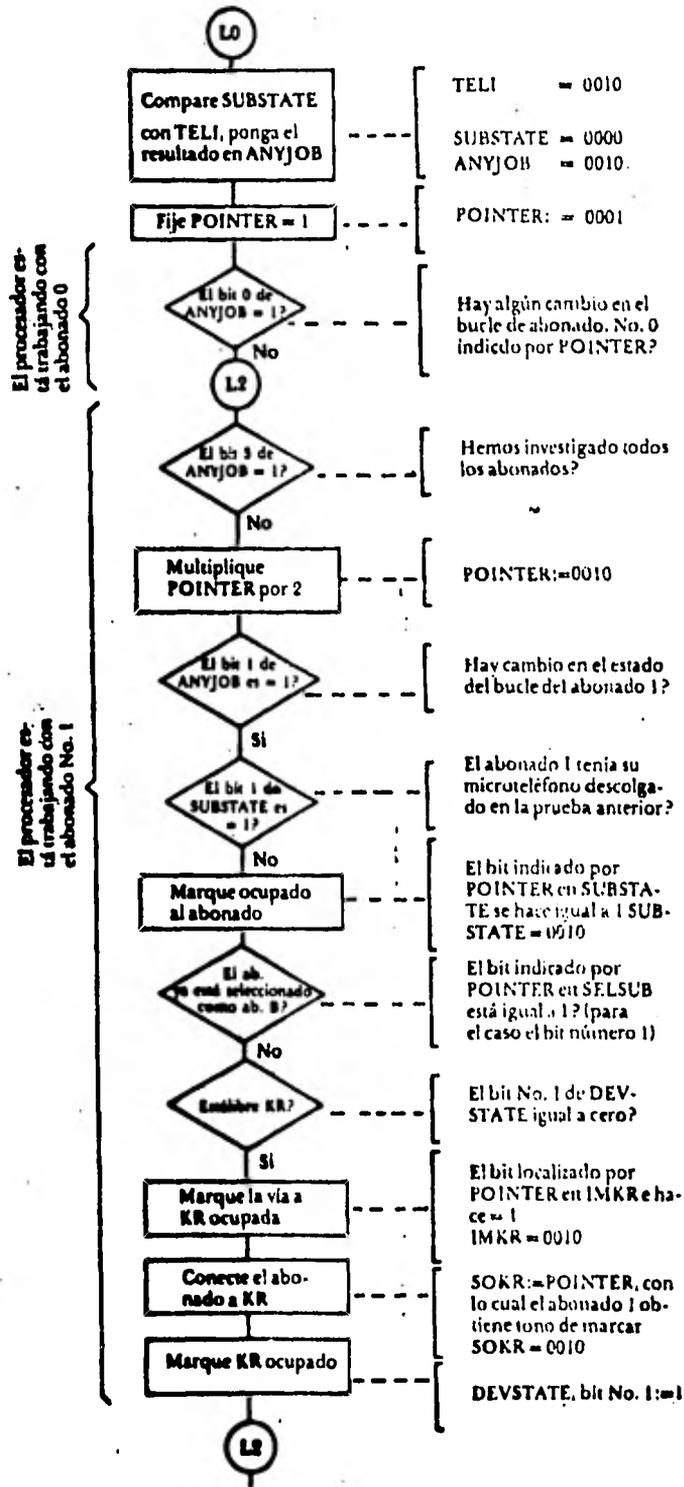
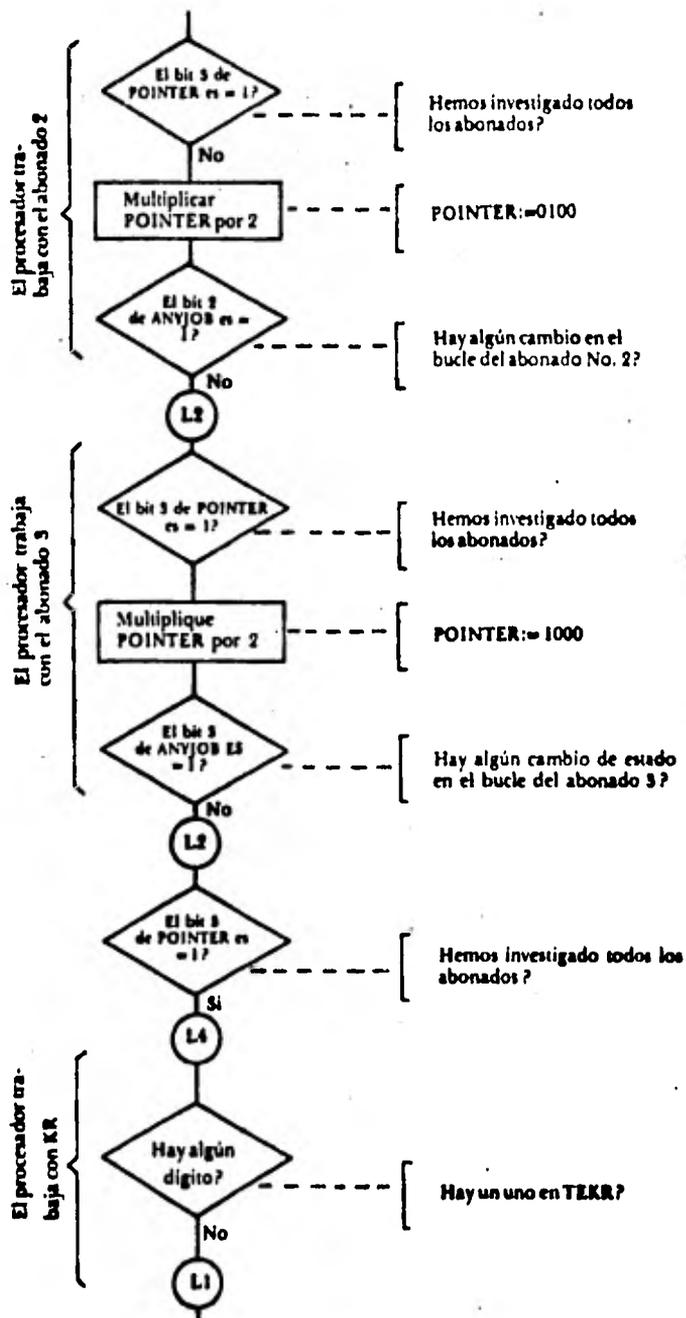


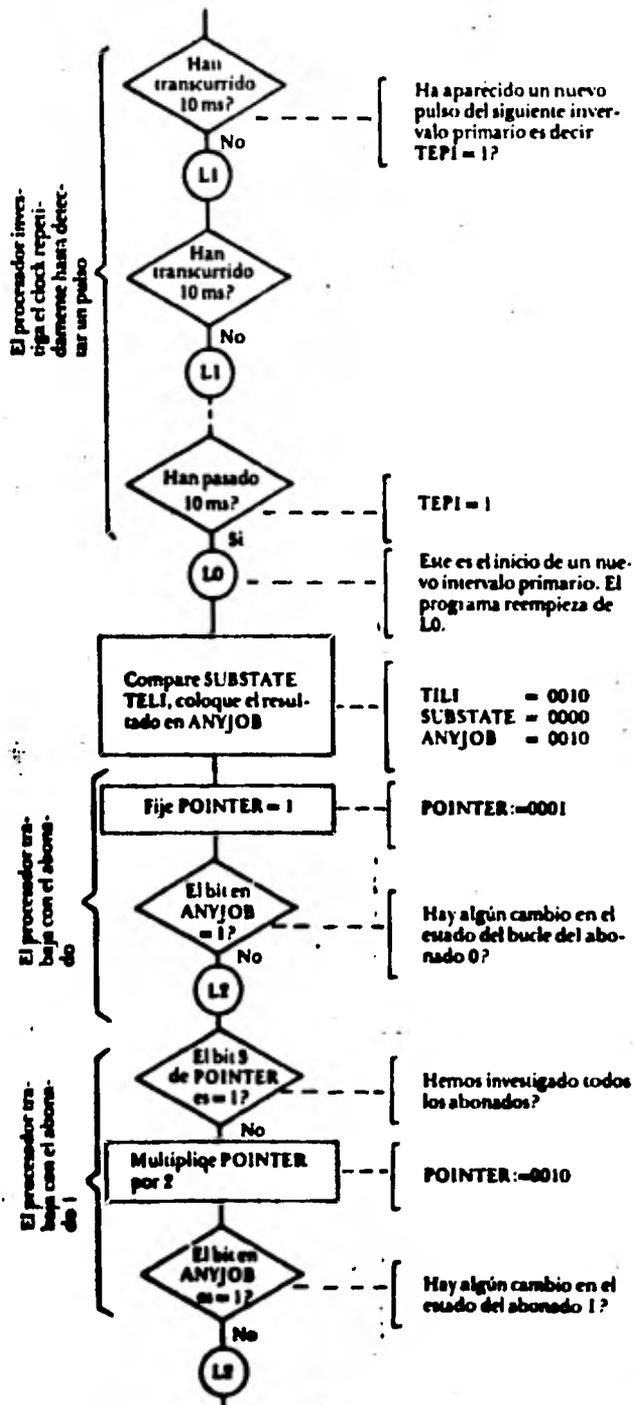
FIG. 23.

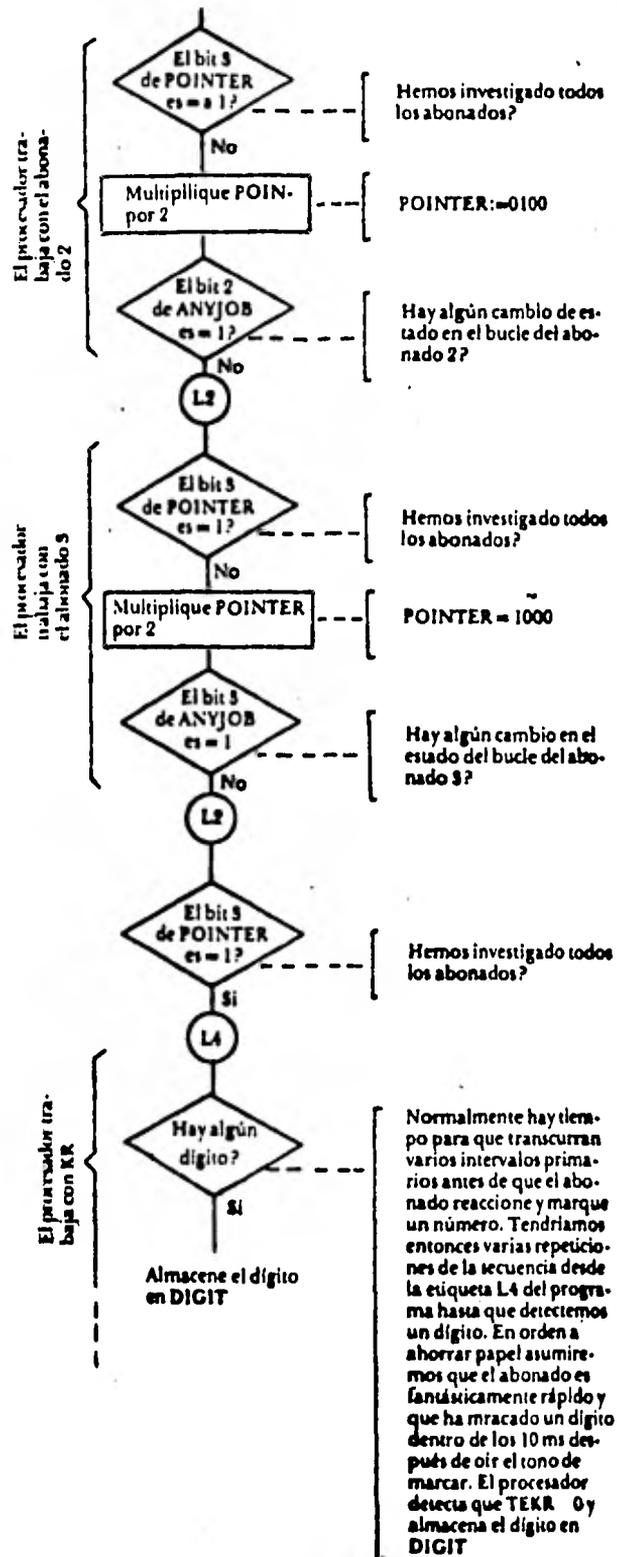
de trabajo que debe realizarse. En esta forma podemos leer del diagrama de flujo como el procesador maneja las diferentes situaciones de cambio.

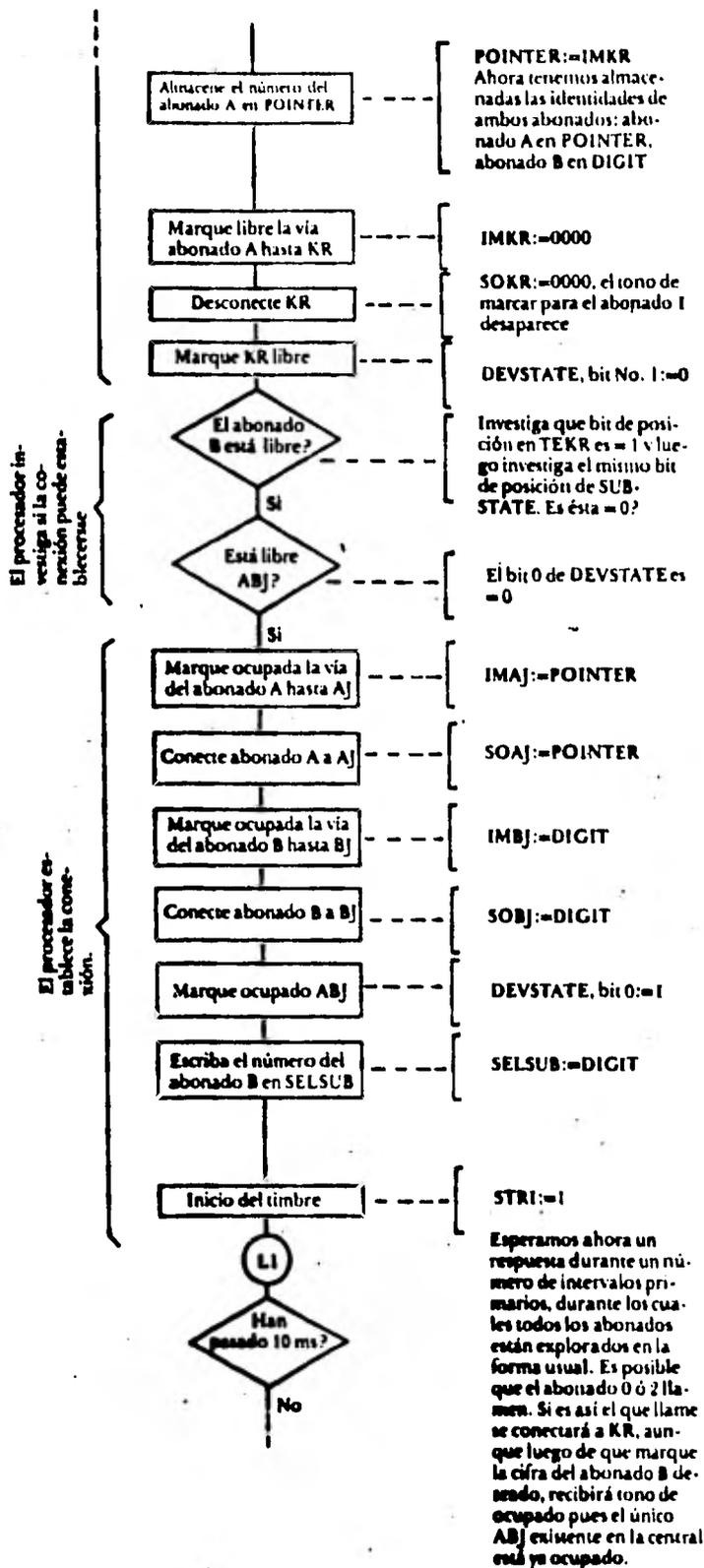
Para comprender la mecánica que se sigue en el proceso de comunicación entre dos abonados (un abonado 1 hace una llamada y se conecta al abonado 3) haremos en base a los diagramas de flujo anteriores, un diagrama de flujo en donde se dan los datos que se van sucediendo en cada etapa del proceso, haciendo algunos comentarios; debemos tener en cuenta que los abonados restantes están libres y no realizan llamadas durante el tiempo que se esté llevando a cabo el anterior proceso.











SISTEMA DE CONMUTACION PARA CUATRO ABONADOS UTILIZANDO LA TECNICA SPC'

BUG.- Unidad de "búfer" para transferencia de código de posición y número de gafa.

OSC.- Buscador de grupo o de órgano. Unidad que busca sobre todos los órganos conectados y las unidades de entrada y salida (I/O) y controla todas las llamadas hacia el Z-80 en la manera que se conecta solamente una unidad a la vez.

AMPLIFICADOR "DRIVE".- Paso de impulsión. Amplifica los niveles del bus hacia BUR, impide además que interferencias de ésta tarjeta entre al bus.

SCANNER.- Buscador de órgano.

DECODIFICADOR.- Direcciona una instrucción en donde va a empezar un programa.

DECODIFICADOR DE INSTRUCCIONES.- Se encarga de poner la instrucción a ejecutar.

DECODIFICADOR DE PRIORIDADES.- Selecciona una jerarquía de los programas.

OSCILADOR DE CONTADOR.- Buscador para un programa específico.

MEMORIA DE PROGRAMA (ROM.- Memoria de programa en el Z-80.

UNIDAD DE CONTROL.- Decodificador que, dependiendo del tipo de llamada, da la dirección correcta de arranque para el Z-80 (procesador central).

REGISTRO DE

DIRECCIONES.- Registro de dato de dirección. Registro que recibe información del bus para dar dirección a la memoria.

REGISTRO DE

LECTURA.- Registro para salida de datos. Registro que almacena datos en la memoria de lectura. Contiene además punto de prueba para número vacante.

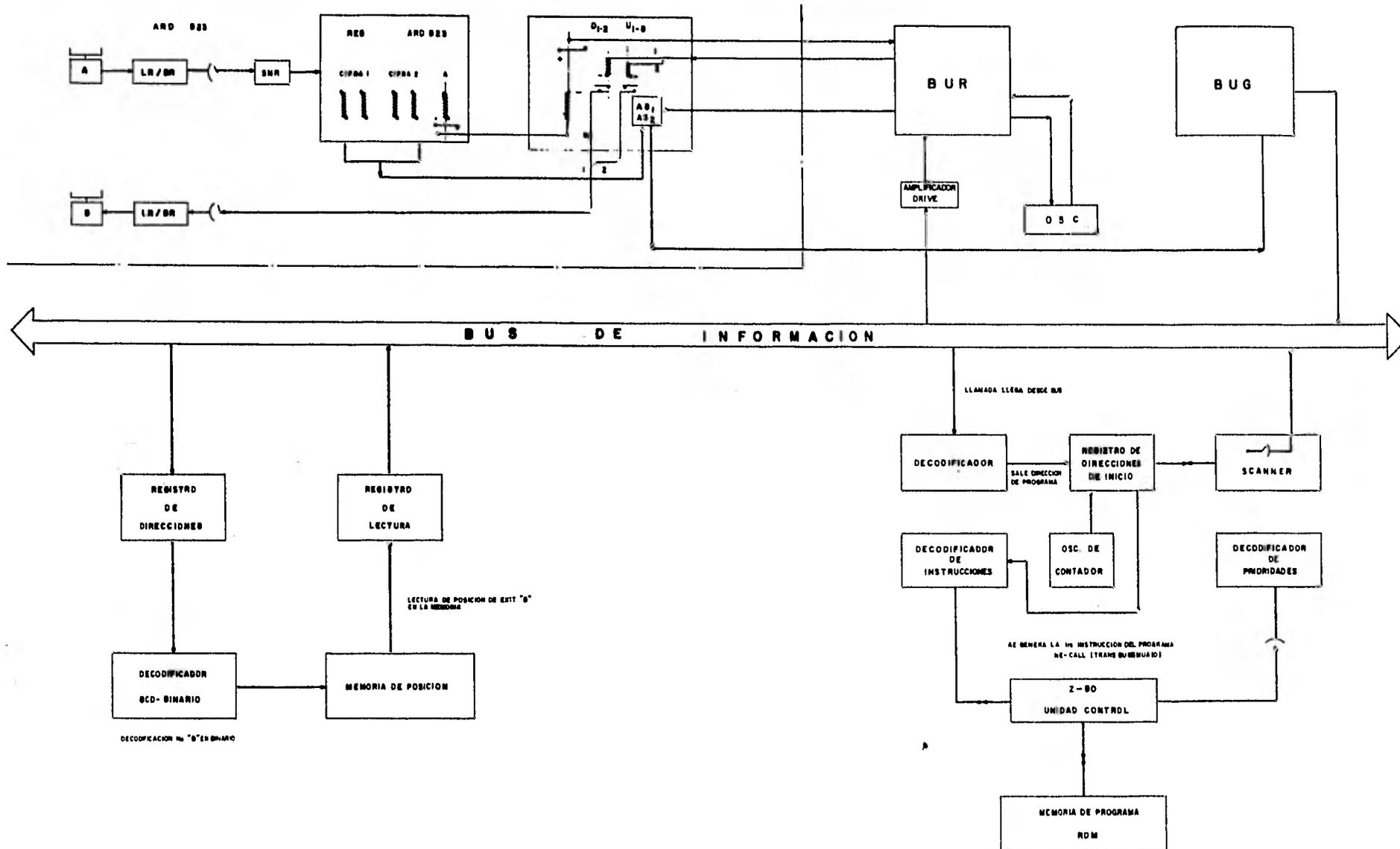
MEMORIA DE POSICION.- Memoria para posición de intercepción. El dato indica el punto de intercepción o número de gufa a extensión.

DECODIFICADOR BCD -

BINARIO.- Convertidor de código. Convierte dato de dirección, consistiendo de número de gufa en código BCD a código binario.

LR/BR.- Circuito de línea y corte, 2 relés por extensión.

SNR.- Circuito de conexión local (Relés).



FACULTAD DE INGENIERIA

TRABAJO DE SEMINARIO

U N A M

ALUMNOS

BERNABE RODRIGUEZ S

ING MARIO IBARRA P

ABEL SANTIAGO M
JULIAN ZUNIGA N

vs de

FECHA

ENERO 4 DE 1982

REG.- Circuito de Registro, almacena momentáneamente las cifras marcadas. (Relés).

AS1, AS2.- Interface para llamar hacia el microprocesador.

BUR.- Unidad de "búfer" para transferencia de código de posición.

g) SISTEMA SPC GRANDE. (BASES TEORICAS).

En los conmutadores telefónicos del tipo SPC, existe un número de requerimientos, que hacen al sistema considerablemente más complejo que el conmutador de cuatro abonados. Estos requerimientos se pueden agrupar de la siguiente forma:

- 1.- Gran número de dispositivos.- Un sistema grande requiere de un gran número de dispositivos telefónicos y de varias etapas de conmutación.
- 2.- Nuevas funciones telefónicas: tarifación, señalización con otros conmutadores, etc.
- 3.- Procesador.- Para satisfacer requerimientos más exigentes, se necesita un procesador eficiente, para poder solucionar problemas de telefonía.
- 4.- Confiabilidad de operación: Para lograr los requerimientos de confiabilidad de operación, el sistema debe incluir super-

visión automática de funciones, y debe, hasta donde sea posible, eliminar los efectos de falla.

- 5.- Dispositivos de entrada y salida: Para la operación de los sistemas, es necesaria la comunicación entre el personal de operación y mantenimiento, y el sistema vía los dispositivos de entrada y salida (I/O DEVICES), por ejemplo, por medio de pantalla con teclado (DISPLAY).
- 6.- Soporte de Software: Para la solución eficiente de muchos requerimientos, es necesario usar un sistema de programas adecuado.
- 7.- Ayudas de manejo: La gran cantidad de datos y programas, exige ayudas especiales para su diseño y administración.
- 1.- GRAN NUMERO DE DISPOSITIVOS.

Cuando se desarrolla el sistema SPC para equipos con capacidades mayores de 270 extensiones, por ejemplo, el conmutador ARD 561, el número de dispositivos aumentan considerablemente. Cuando un abonado efectúe una llamada, el procesador debe realizar una selección, es decir, debe buscar un KR libre dentro de una cantidad de éstos. La red de conmutación no puede construirse como una gran matriz en la que todos los circuitos KR y todos los circuitos ABJ se puedan tomar directamente vía un punto de contacto. La red de conmutación debe construirse en forma de un número de sub-etapas.

Aparte de estos cambios, los cuales afectan tanto a los programas como a la capacidad de datos, existe también la necesidad de funciones telefónicas completamente diferentes en un sistema completo.

Generalmente podemos decir que un incremento en el número y en la complejidad de las funciones, lleva a la necesidad de utilizar un número mayor de programas, mientras que un incremento en el número de abonados y dispositivos resulta la necesidad de aumentar el volumen de datos. Mayor volumen de datos significa a su turno requerimientos para controlar más direcciones. Funciones más complicadas requieren de más eficientes programas y de un procesador eficiente (en nuestro caso un Z-80).

2.- PROCESADOR EFICIENTE.

El tener un procesador eficiente implica tener un gran repertorio de sus operaciones, tener programas más COMPLETOS. Algunos ejemplos de operaciones que son muy comunes en un sistema SPC real son los siguientes:

a) Operaciones con caracteres y bits.

Durante el procesamiento de datos, en muchas oportunidades es necesario manejar partes de palabras y también realizar traslados de estas partes de palabras a otra posición. Estas funciones se realizan mediante

diferentes combinaciones de circuitos, o pueden llevarse a cabo con ayuda de funciones de la unidad aritmética y lógica (ALU). Cuando queremos trabajar con cierta parte de una palabra, podemos sencillamente aislar el resto de la palabra completa. Tal operación se conoce con el nombre de "masking" (disfrazado). En los casos en que deseamos mover o trasladar una parte de la palabra a otra posición lo conseguimos por medio de un desplazamiento (shifting).

b) Modos de direcciones.

El procesador Z-80 tiene un gran repertorio de instrucciones, por lo que también tendrá un gran rango de funciones que éstas instrucciones desempeñan, instrucciones cuyo rango en longitud va desde un byte a cuatro bytes. Además de diferencias de longitud, las instrucciones difieren en como la memoria externa es direccionada. Algunas instrucciones no requieren de un operador y pueden ser ejecutadas durante la última parte del ciclo M1 (FETCH). Otras instrucciones requieren de un operador desde un registro del CPU y un segundo operador desde otro registro del CPU o de memoria externa. El segundo operador puede ser especificado de varios modos. Por ejemplo la instrucción ADD suma dos operadores de 8 bits cada uno. Uno de los operadores está en el registro A, mientras el segundo puede estar en otro registro del CPU (direccionamiento de registro), un valor inmediato en la misma instrucción ADD

(Direccionamiento inmediato), en la memoria y apuntando al contenido del registro par HL (direccionamiento indirecto de registro), o en una localidad de memoria cuya dirección es calculada sumando un desplazamiento de 16 bits en la instrucción y el contenido de un registro indexado (direccionamiento indexado).

Este tipo de cálculo de direcciones puede ser aplicado aún si la longitud de la palabra es mayor de 8 bits.

El Z-80 tiene los siguientes modos de direccionamiento generalmente ordenado desde el más simple al más complejo:

- 1.- Direccionamiento Implícito.
 - 2.- Direccionamiento Inmediato.
 - 3.- Direccionamiento Inmediato Extendido.
 - 4.- Direccionamiento de Registro.
 - 5.- Direccionamiento Indirecto de Registro.
 - 6.- Direccionamiento Extendido.
 - 7.- Direccionamiento de página cero modificado.
 - 8.- Direccionamiento Relativo.
 - 9.- Direccionamiento Indexado.
 - 10.- Direccionamiento de bit.
- c) Durante la programación necesitamos muy a menudo, escribir la misma secuencia de instrucciones, en varios sitios del programa.

Si deseamos ahorrar espacio en el almacén de programas, podemos utilizar la misma secuencia para diferentes programas nuevamente por medio de un salto al programa que estaba corriendo.

El problema es lograr el salto correcto de retorno a la siguiente instrucción desde donde se realizó el salto a la subrutina. La misma subrutina es explotada varias veces en diferentes secciones de un programa y eso implica saltos de retorno, desde la misma instrucción a diferentes direcciones de instrucción. Esto se puede controlar fácilmente si la dirección de la instrucción se guarda antes de realizar la subrutina. El retorno a la instrucción se logra tomando la dirección guardada en un registro (Program Counter) de antemano.

3.- CONFIABILIDAD OPERACIONAL.

Para un sistema telefónico, es particularmente importante que se evite, una suspensión total del servicio. Esta gran demanda de confiabilidad de operación se presenta especialmente en las partes centralizadas del sistema, por ejemplo en el procesador. Los prerequisites, para un comportamiento con alta confiabilidad de operación son:

- a) Baja cantidad de fallas mediante el uso de componentes y soluciones al sistema bien ensayados.

- b) Duplicación de los órganos centrales importantes. La duplicación de las unidades centrales aumenta considerablemente la confiabilidad de operación. Esta puede hacerse de las formas siguientes:
- b.1 Dos unidades, de las cuales una normalmente atiende el control del tráfico y la otra actúa como STANDBY. Si ocurre alguna falla en la unidad activa, se produce un cambio automático de la unidad en STANDBY.
 - b.2 Dos unidades, las cuales trabajan controlando el tráfico si ocurre una falla, la unidad dañada se bloquea. La capacidad total se reduce a la mitad.
 - b.3 Dos unidades las cuales trabajan en paralelo (con el mismo trabajo) y en forma sincrónica (simultáneamente). Las dos unidades realizan una comparación continua de sus labores. En esta forma se reconoce cualquier falla y se bloquea automáticamente la unidad dañada.
- c) Detención de fallas en el sistema SPC.

Existen diferentes formas de detención de fallas en los sistemas SPC. Mencionaremos aquí algunas de las más corrientes de éstas:

c.1 Control de paridad.

El control de paridad se prepara contando la cantidad de unos, y marcando la suma par o impar con "0" ó "1" en un bit adicional, el bit de paridad. Se dice que la paridad es par cuando el número de unos de la palabra, contando también el bit de paridad, es un número par. Paridad impar se entiende cuando la cantidad de unos de la palabra, contando también el bit de paridad, es un número impar. La paridad impar que se usa más a menudo, se puede explicar en otra manera: si el número de unos en la palabra que va a ser transportada es par, el bit de paridad generado por el equipo de paridad, tendrá el valor de uno. Si el número de unos de la palabra a transportar es ya impar entonces el bit de paridad tendrá el valor de cero.

Cuando se transporta un dato, el bit de paridad se envía como el bit más significativo. La unidad de recepción genera su "propio" bit de paridad y lo compara con el bit de paridad recibido. Esto se denomina control de paridad.

Ciertos datos transferidos utilizan bits de paridad prealmacenado, por ejemplo, datos desde cintas de papel, cintas magnéticas, y desde almacenes que contengan bits de paridad.

Tan pronto como el bit de paridad transferido se compara con el bit de paridad generado internamente en la unidad

receptora, podemos asegurar que el dato no ha sufrido ningún tipo de disturbio durante la transferencia (o durante el tiempo de almacenamiento si se trata de datos almacenados).

La única posibilidad de que no sea factible la detección de una falla por este método sería en el caso de que al menos dos bits de la palabra se hayan cambiado simultáneamente. La probabilidad de que esto suceda es muy pequeña y puede ser despreciada.

c.2 Supervisión de tiempo de una secuencia.

Cuando el procesador coopera con otras unidades, el trabajo de estas unidades puede ser supervisado por medio del tiempo que tarda en recibir una señal esperada desde la unidad. Si el procesador lleva a cabo una lectura de un dispositivo, el dato leído debe llegar dentro de un cierto tiempo, de otra forma se reconocerá una falla.

La supervisión de tiempo puede también utilizarse para checar la ejecución de un programa. En los programas que se repiten cada intervalo primario se incluye una cierta operación. Si esta operación no se repite regularmente, es probable que el programa haya entrado en un LOOP y debido a esto no consigue correr normalmente. El tiempo de la operación puede ser supervisado (por HARDWARE) y si transcurrido dicho tiempo el programa no ha salido del LOOP.

se dará una alarma para indicar una falla.

c.3 Chequeo de Plausibilidad.

Los programas en el procesador pueden chequear que ciertos datos o direcciones se encuentren dentro de límites admisibles. Es recomendable realizar chequeos regulares de la suma de ciertos datos permanentes. Si estos chequeos no concuerdan con la suma almacenada es porque ha ocurrido alguna falla.

En los programas podemos insertar ramificaciones no plausibles. Si el programa entra a una de éstas es porque ha ocurrido una falla.

c.4 Programas de Pruebas Rutinarias.

Podemos diseñar e incorporar en el sistema, programas de prueba rutinaria, los cuales prueban las funciones del sistema a intervalos regulares.

c.5 Comparación entre dispositivos duplicados.

Si en el sistema hay unidades duplicadas, trabajando en paralelo y en sincronismo, podemos hacer una continua comparación entre las dos unidades. Cada acción realizada debe dar los mismos resultados en ambas unidades. En caso de que aparezcan diferentes, la unidad dañada se bloquea.

Este método dá una detección de fallas extremadamente rápida.

c.6 Supervisión de Tráfico.

El chequeo del tráfico, por ejemplo, puede consistir en la aceptación de un número de llamadas perdidas para un cierto número de intentos. Si la congestión excede a un porcentaje pre-establecido se debe de dar una alarma.

El chequeo se puede realizar con tráfico real o tráfico de prueba generado por el sistema mismo de acuerdo a un programa el cual debe diseñarse de tal manera que sea probada la cantidad más grande de equipo con el menor número posible de llamadas.

Podemos también supervisar el establecimiento de las conexiones mediante introducción de funciones de supervisión y medición, por ejemplo en la condición de KR o en un cierto porcentaje de las conexiones.

Para cada llamada que va a ser supervisada, se realizan las siguientes medidas; línea de abonado, señalización entrante, análisis de dígitos y selección de ruta. En caso de encontrar un valor que no esté dentro de los límites preestablecidos se dará una alarma; además todos estos valores los podemos obtener en la pantalla de los dispositivos de I/O o como información escrita.

La supervisión del tráfico incluye también toda la organización que se debe hacer para contemplar las fallas que se puedan presentar mediante quejas de los abonados.

- d) Medidas Automáticas de eliminación de disturbios en situaciones de falla.

Las medidas automáticas deben ser tomadas en orden a eliminar rápidamente los efectos de una falla. La unidad dañada se debe bloquear y se debe conectar automáticamente la unidad de reserva.

- e) Localización de fallas y reparaciones.

Para lograr una rápida reparación de una falla es necesario lograr una indicación automática de ésta. En la mayoría de los casos de falla se corrige cambiando la tarjeta averiada. En consecuencia el sistema debe dar suficiente dato sobre la falla ocurrida para localizarla a una o unas pocas tarjetas. El sistema puede también estar equipado con programas de diagnóstico para la localización de fallas.

4.- DISPOSITIVOS DE ENTRADA Y SALIDA (I/O DEVICES).

El personal responsable del manejo de una central telefónica debe comunicarse con el sistema. Todos los cambios y ensanches deben ser ordenados vía los dispositivos de entrada. Por medio

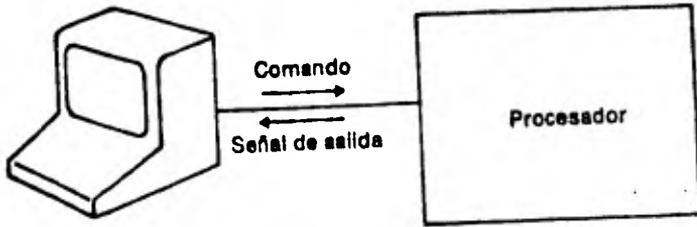
de los dispositivos de salida, el sistema debe entregar datos sobre disturbios, medidas de tráfico, etc.

Como dispositivos de entrada se pueden utilizar máquinas de escribir eléctricas, lectoras de cinta de papel, cintas magnéticas, displays, etc. Estas mismas unidades se pueden usar como dispositivos de salida, excepto la lectora de cinta de papel, que debe ser reemplazada por una máquina perforadora de cinta de papel.

Estos equipos terminales I/O pueden estar conectados directamente al sistema o mediante una línea. Cuando la distancia entre el dispositivo y la unidad es mayor de unos 100 metros es necesario utilizar un equipo de modulación y demodulación para la transmisión de datos, llamado MODEM. Esta línea puede ser una conexión punto a punto o puede ir vía una red de conmutación telefónica.

Tales terminales conectadas remotamente pueden usarse para conectadas en la red. Esta es una de las más importantes ventajas de la técnica SPC. Esta técnica hace posible el manejo centralizado de una red telefónica completa desde un solo sitio.

El grupo de mantenimiento puede ordenar cambios en el sistema o pedir información de éste por medio de comandos desde una terminal. El procesador responde con una indicación de reconocimiento reproducida en el dispositivo I/O, lo que indica



FIG, 1.

b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁													
0	0	0	0	1	0	1	1	1	1	1	0	1	2	3	4	5	6	7	
0000	0	NUL ⁴	DLE ¹	SP ⁴	0	@	P	'	P										
0001	1	SOH ¹	?	!	1	A	Q	e	e										
0010	2	STX ¹	:	-	2	B	R	b	r										
0011	3	ETX ¹	;	E	3	C	S	e	s										
0100	4	EOY ¹	?	S	4	D	T	o	t										
0101	5	ENO ¹	NAK ¹	%	5	E	U	o	u										
0110	6	ACK ¹	SYN ¹	&	6	F	V	v	v										
0111	7	BEL ¹	ETB ¹	/	7	G	W	s	w										
1000	8	BS ³	CAN ³	(8	H	XW	h	x										
1001	9	HT ³	EM ³)	9	I	Y	i	y										
1010	A	LF ³	SUB ³	-	:	J	Z	j	z										
1011	B	VT ³	ESC	-	:	K	A	k	a										
1100	C	FF ³	FS ⁴	.	<	L	O	l	o										
1101	D	CR ³	GS ⁴	-	=	M	A	m	a										
1110	E	SO ⁴	RS ⁴	-	>	N	^	n	.										
1111	F	SI ⁴	US ⁴	/	?	O	-	o	DEL ⁵										
	1	2	3	4	5	6	7	8	9	10									

ISO Nomenclatura del código

- 1) Control de transmisión
 - SOH Inicio de encabezamiento
 - STX Inicio de texto
 - ETX Fin de texto
 - ENO Requisito
 - ACK Reconocimiento
 - DLE Escape de dato de enlace
 - NAK Reconocimiento negativo
 - SYN Sincronismo libre
 - ETB Fin de bloque de transmisión
- 2) Control para dispositivos terminales (Por ejemplo operación y operación de las unidades de cinta perforada)
 - BS Espacio de vuelta
 - HT Tabulación horizontal
 - LF Cambio de renglón
 - VT Tabulación vertical
 - FF Alimentación de formulario
 - CR Retorno del carro

- 4) División de información
 - FS Separador de archivos
 - GS Separador de grupos
 - RS Separador de registros
 - US Separador de unidades
- 5) Otros
 - NUL Nulo
 - SO Cambio de salida
 - SI Cambio de entrada
 - CAN Cancelado
 - EM Fin del medio
 - SUB Subtítulo
 - ESC Escape
 - SP Espacio
 - DEL Borrar

Tabla I. alfabeto del CCITT N°5.

(FIG. 2)

que el cambio ha sido realizado o de otra forma aparece el dato solicitado. Ver. Fig. 1. Los comandos y las respuestas constan de letras y cifras de acuerdo con el alfabeto del CCITT No. 5, Ver. Tabla 1.

5.- SOPORTE DE SOFTWARE.

Cuando el volumen de programas es muy grande lo dividimos en un número de pequeños programas, los cuales atienden a diferentes funciones. En un sistema SPC donde una determinada función no se use, el programa correspondiente puede ser abolido.

Los programas pueden también estar divididos en diferentes niveles de programa. El diagrama de flujo para nuestro pequeño sistema SPC de cuatro abonados se muestra en la Fig. 3, donde los programas han sido divididos en tres niveles. El nivel superior, llamado programa monitor el cual no participa en el manejo del tráfico, pero asegura que los programas que manejan el tráfico puedan iniciarse. El siguiente nivel comprende programas de índice, los cuales investigan si existe o no algún trabajo por ejecutar. Los programas en el último nivel, programas de trabajo, ejecutan el trabajo que exista en un determinado tiempo.

Los programas de interconexión con los dispositivos de I/O pueden ser incluidos entre los programas monitor.

En un sistema telefónico normal hay un gran número de funcio-

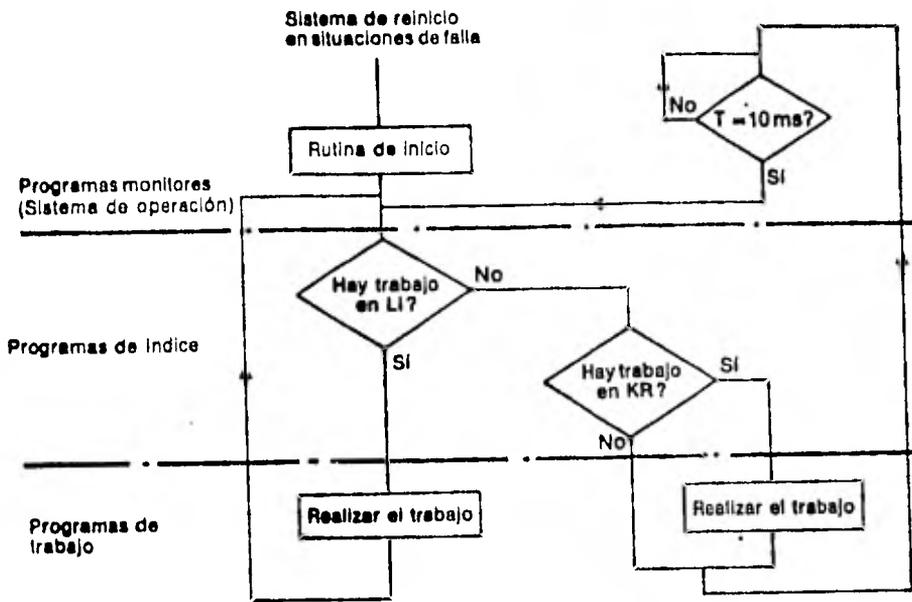


FIG. 3.

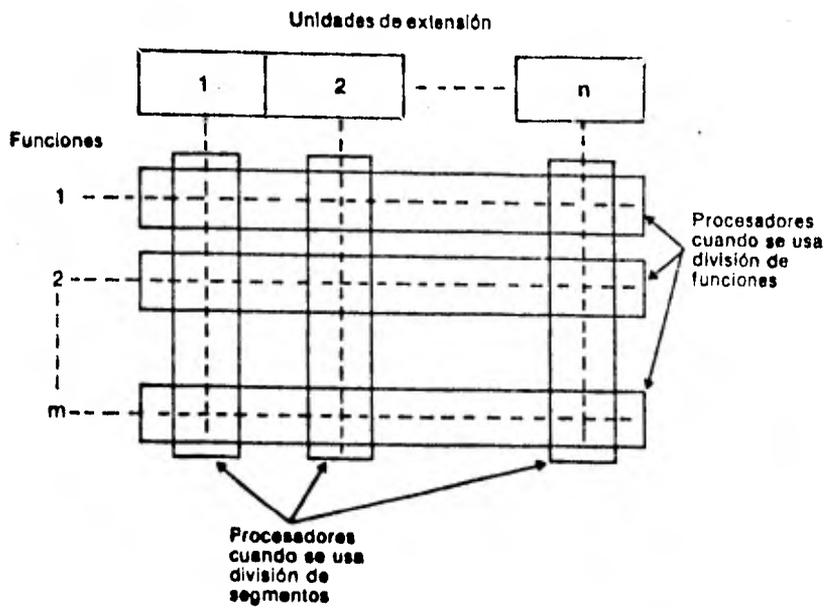


FIG. 4.

nes diferentes. Algunas de éstas tienen requerimientos bastante críticos de tiempo mientras que otras tienen requerimientos más amplios. La recepción de señales de corta duración significa que el procesador debe responder a estas señales en forma continua. Por otro lado, un retardo de unos pocos intervalos primarios en realizar una rutina de pruebas no tiene importancia.

Para lograr la utilización de toda la capacidad de un procesador tan eficiente como sea posible, debemos asegurar que los programas con diferentes grados de urgencia son manejados en forma diferente. El trabajo de un procesador está a menudo dividido en diferentes niveles de prioridad. Cuando se necesita ejecutar un programa de gran prioridad, es posible, por medio de señales de interrupción, parar un programa de baja prioridad.

El trabajo interrumpido de baja prioridad podrá continuarse después.

6.- FUNCIONES DE EXPLORACION.

Una característica del sistema SPC comparada con la técnica de control convencional es que las señales de entrada externas no inician por sí mismas ninguna actividad en el sistema de control de un conmutador SPC. El sistema de control debe de explorar regularmente todas las líneas y dispositivos que reciban señales externas (líneas de abonado, líneas de enlace,

transmisores de código, receptores de código, dispositivos de enlace, unidades de I/O). Cada una de tales líneas o dispositivos deben ser continuamente exploradas de tal forma que no se pierda la detección de ninguna señal de llegada.

En algunos sistemas SPC, este trabajo ha sido asignado a exploradores especiales. El explorador puede diseñarse de tal manera que tenga su propio almacén. El almacén contiene direcciones de las líneas y dispositivos en las cuales el explorador ha detectado señales. El explorador llama ocasionalmente al CPU, el cual pide el contenido de los almacenes y de acuerdo a esta información realiza el trabajo relacionado.

El programa en el CPU, para la interacción con el explorador puede iniciarse por una señal de interrupción enviada desde el explorador. Otra posibilidad es que el procesador explore con regularidad algún punto de prueba del explorador, el cual indica si hay algún trabajo que el procesador debe realizar.

7.- SISTEMAS DE PROCESADOR SENCILLO Y MULTIPROCESADORES.

En sistemas grandes SPC la capacidad de un solo procesador es insuficiente, aún si las funciones de exploración se asignan a exploradores separados.

Podemos entonces dividir el trabajo del procesamiento de acuerdo a dos principios fundamentales, llamados división de funciones y segmentación.

En el caso de división de funciones tenemos varios procesadores, cada uno de los cuales atiende a un determinado número de funciones para todo el sistema.

Cuando se aplica el principio de segmentación utilizamos también varios procesadores. Cada procesador ejecuta todas las funciones, pero solamente para una cierta parte o segmento de la central, adaptable en forma de módulos de extensión, como se ve en la Fig. 4.

El principio de división de funciones tiene la ventaja que cada uno de los procesadores puede ser bien adaptado para llevar a cabo las funciones particulares asignadas.

La desventaja es que, desde el principio el procesador debe estar dimensionado para la capacidad final del sistema.

La división en módulos de extensión demanda menos capacidad de cada procesador, pero en este caso cada procesador, debe estar equipado con un almacén de programas completo. La interconexión entre los procesadores, para el caso donde la conexión pasa a través de varios módulos de extensión, involucra una carga extra.

En algunas aplicaciones prácticas se puede utilizar una combinación de los dos principios. Un método es hacer una división jerárquica de procesadores, en la que un procesador central atiende ciertas funciones y coordina el trabajo de una gran can-

tividad de procesadores "regionales". Estos realizan funciones más simples pero de gran capacidad de trabajo, dejando más tiempo al procesador central para trabajar con funciones complicadas. Los procesadores regionales no necesitan cooperar entre ellos, solamente lo hacen con el procesador central.

C O N C L U S I O N

La conmutación privada para cualquier país es un recurso importante en sus comunicaciones y en su economía, esta es utilizada en telefonía, como una herramienta para satisfacer las necesidades de comunicación interna y externa de empresas, comercios, fábricas, hospitales, etc.

Entre los habitantes de las ciudades, existe un sentimiento de nostalgia y temor al irse transformando su ciudad a las necesidades de desarrollo y adecuación de nuevos servicios, para efectuar la mayor parte de las obras de desarrollo, es necesario hacer cambios, lo cual origina una alteración en la fisonomía de las poblaciones.

Si ahora dirigimos nuestra atención a la ingeniería, encontraremos y aprenderemos las nuevas técnicas que hacen posible que la propia ingeniería se adapte a sí misma, para de esta forma crecer y desarrollarse paralelamente a las futuras necesidades, aboliendo los cambios radicales.

En el campo de las telecomunicaciones tenemos la prueba de este crecimiento, dado que a la fecha la densidad telefónica mundial es de aproximadamente 8.6 aparatos por cada 100 habitantes, lo cual implica un alto índice de crecimiento, comunicaciones más veloces, etc., siendo necesario el empleo de tecnología digital en la conmutación privada y pública, cuyos equipos (Conmutadores electrónicos) tienen características que superan a los fabricados con relevadores (Conmutadores Electromecánicos). Los equipos electromecánicos tienden a

ser desplazados por lo que tenemos que desarrollar un sistema híbrido que se adapte a las necesidades futuras, alargando la vida útil de los computadores electromecánicos sin necesidad de tomar medidas radicales.

Por los beneficios, flexibilidad, versatilidad y mejoras técnicas que brinda el conmutador híbrido que utiliza la técnica SPC (Control por Programa Almacenado) y su disposición tecnológica que asegura satisfacer demandas y facilidades a largo plazo, podemos considerar que a partir de las centrales digitales electrónicas SPC, comienza una nueva era en la telefonía.

B I B L I O G R A F I A

- 1.- Bruce A. Artwick, Microcomputer Interfacing, Prentice Hall Inc., Englewood Cliffs. 1980.
- 2.- Roger L. Freeman, Telecommunication System Engennering. Analog and Digital Network Desing, A Wiley - Interscience Publication, Ney York. 1980.
- 3.- Roberto Orellana, Telefonfa Elemental, Teléfonos de México, México, D. F., 1959.
- 4.- Catalogue 717, Subscriber equipment, L.M. Ericsson, Printed in Sweden, 1979.
- 5.- Voces de Teléfonos de México, pág. 11 No. 238, Octubre, 1981; pág. 4 No. 225, Septiembre, 1980; pág. 8, No. 237, Septiembre, 1981; pág. 12 No. 213, Septiembre, 1979.
- 6.- Microprocesadores: Teorfa y aplicación, Centro de Educación Contfnua (CEC), UNAM, 1977.
- 7.- ARD 523, L.M. Ericsson, 1965.
- 8.- Carlsson Staffan Johnsson, Técnica Digital, L. Ericsson, 1971.
- 9.- William Barden, Jr., Z-80, Howard W. Samm and Co., Inc., 1978.