



Universidad Nacional Autónoma de México

FACULTAD DE INGENIERIA

DISEÑO Y CONSTRUCCION DE UN DEMODULADOR DE F.M. EN EL RANGO DE AUDIO PARA SU APLICACION EN TELEMETRIA

T E S I S

Que para obtener el título de:
INGENIERO MECANICO ELECTRICISTA

P r e s e n t a :

José Arturo Chavarría Guzmán



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

AGRADECIMIENTOS

Quiero hacer patente mi profundo agradecimiento a las siguientes personas:

A el Ing. Juan Manuel Espinosa Aranda por la oportunidad que me brindó para llevar al cabo este trabajo, por su productiva orientación e incontables enseñanzas y por las constantes y sin ceras muestras de amistad que me manifestó.

A el Ing. Humberto Rodríguez y C., por sus invaluable aportaciones y consejos para la realización del presente trabajo, así como por su amistad.

A el Sr. Marcos Moreno por su gran colaboración.

A los Ingenieros Rodolfo Peters, Gerardo Legaria y Roberto Quaas.

Y a todas las personas de la sección de Instrumentación del Ins tituto de Ingeniería de la U.N.A.M., que de una u otra forma colaboraron para la realización y terminación de esta tesis.

DEDICATORIA

Esta tesis representa la culminación de un conjunto de esfuerzos de muchas personas, razón por la cual la dedico a ellas:

Mi Madre de la que siempre he recibido apoyo, estímulo, de dicación y que representa un ejemplo de sacrificio y superación para mí.

Mi Padre persona de grandes ideales, que ha sabido alimentar mi espíritu.

Mis hermanos con los que he compartido muchas alegrías y sinsabores, a ellos como un ejemplo de que cualquier cosa puede ser alcanzada si existe la voluntad de hacerlo.

A la mujer que me acompañó en todo momento, que toleró mis angustias , que motivó mis aciertos y me llenó de cariño CARMEN.

I N D I C E

CAPITULO		Pág.
	INTRODUCCION	3
I	DEMODULACION EN SISMEX	8
	-Descripción del Demodulador Utilizado	
II	ALGUNAS TECNICAS DE DEMODULACION DE F.M. Y SU APLICABILIDAD EN SISMEX	14
	-Clasificación	
	-Características y aplicabilidad	
	-Tabla	
III	DISEÑO DEL CIRCUITO DEMODULADOR PROPUESTO	37
	- Diseño y Cálculo	
	- Hojas de especificaciones	
IV	RESULTADOS	67
	- Curvas	
	- Diagrama del Circuito	
	- Hoja de características eléctricas	
	- Procedimiento de ajuste	

	Pág.
V CONCLUSIONES	77
- Tabla Comparativa	
Bibliografía	
Apéndice	

INTRODUCCION

La experiencia acumulada a través de casi una década que tiene operando SISMEX (Sistema de Información Sismotelemétrica Mexicana), en lo referente al manejo de la información que es recibida en su Puesto Central de Registro (PCR), muestra la necesidad de disponer de información más clara y precisa a partir de las señales sísmicas transmitidas desde las estaciones de campo que forman la red.

SISMEX, operado por el Instituto de Ingeniería de la U.N.A.M., está compuesto por una Red de Telemetría que posee varias estaciones de campo, en las cuales se detectan y acondicionan las señales originadas por la actividad sísmica del suelo de la región del Valle de México. La información es transmitida en Frecuencia Modulada (F M) por el canal de voz mediante enlace de radio o cable telefónico al PCR, situado en Ciudad Universitaria, donde se registra en grabadoras analógicas para luego ser reproducida y analizada mediante una computadora.

Con la finalidad de poder transmitir varias señales sísmicas simultáneamente, se ha dividido el rango de frecuencias de voz (300-3000 HZ) en 10 canales con un ancho de banda constante para todos. De esta manera las señales sísmicas en las estaciones de campo se acomodan en estos canales y en forma multiplexada se transmiten por los enlaces mencionados.

En la figura 1 puede verse la distribución del rango de audio para telemetría, y en la figura 2, el flujo de la información en el PCR, apreciándose también el papel que desempeñan los demoduladores de FM en el procesamiento de las señales. Una descripción detallada se encuentra en la referencia 1.

Dado que el principal inconveniente que presentan las señales manejadas hasta la fecha en SISMEEX, es su contenido de ruido que dificulta la obtención de datos confiables, sobre todo cuando se trata de eventos de intensidades moderada y pequeña, para los que la relación señal a ruido es insuficiente, el nuevo diseño se enfoca pues, hacia la obtención de un aumento en el rango dinámico de la información.

En el presente trabajo se describe el desarrollo de un circuito demodulador de FM completamente compatible con el sistema que ofrece características mejoradas con respecto a las que muestra el circuito actualmente en uso en SISMEEX,

Con la finalidad de aprovechar la experiencia, se hace un estudio de las principales características del demodulador actual, describiéndolo brevemente en el primer capítulo de es-

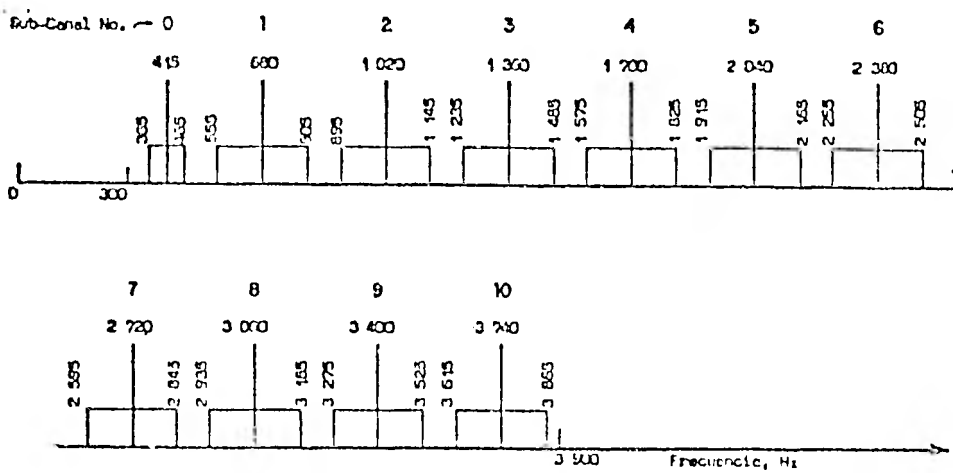


Fig. 1 Distribución del espectro de un canal de voz entre los subcanales para telemetría.

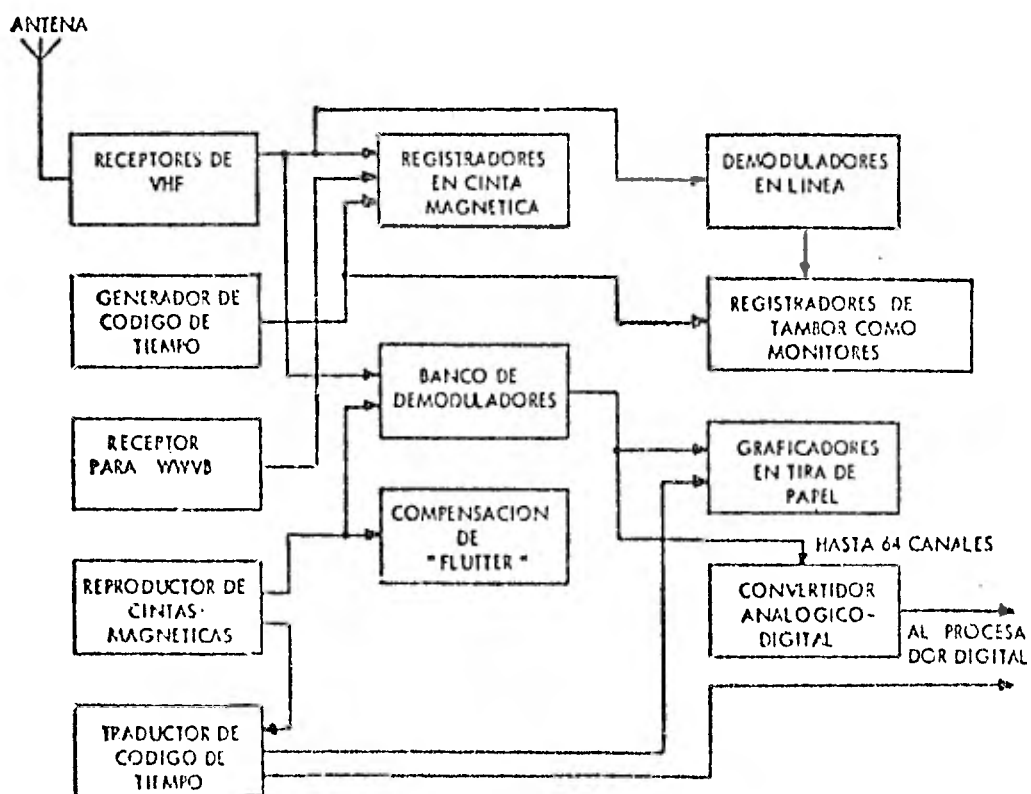


Fig. 2 Flujo de la información en el Puesto Central de Registro de SISMEX.

te trabajo.

Existen varias técnicas de demodulación de FM que podrían ser consideradas al seleccionar la más apropiada para realizar el nuevo diseño. El Capítulo II presenta una clasificación de los principios de operación de los circuitos demoduladores actualmente más utilizados y una breve discusión sobre su aplicabilidad en SISMEX.

El Capítulo III se refiere al diseño del circuito elegido para la nueva versión propuesta, y los resultados de las pruebas son mostradas en el Capítulo IV. Se concluye este capítulo con una tabla comparativa de las características ofrecidas por diferentes demoduladores que consiguen comercialmente.

Al final, en las conclusiones, se resumen los resultados obtenidos del trabajo de diseño y las pruebas del prototipo que se construyó.

CAPITULO I

DESCRIPCION DEL DEMODULADOR UTILIZADO EN

SISMEX

El presente Capítulo proporciona una breve descripción de las principales características del circuito demodulador que se utiliza en SISMEX. Con ello se obtiene una comprensión más amplia de los parámetros que intervienen en la operación de demodulación para la aplicación que nos ocupa. Por otro lado, concluir qué bloques pueden ser aprovechados para el desarrollo del Circuito Propuesto.

Si se desea conocer más detalladamente el funcionamiento y los criterios de diseño, para este demodulador, véase la referencia 5.

Actualmente, el arreglo demodulador que se encuentra funcionando en el FCR y cuyo diagrama se encuentra en la figura I-1, está basado en un circuito denominado malla de sincronización de fase o "PLL", siglas de "Phase Locked Loop". Por medio de este circuito y con un número bastante reducido de componentes, es posible obtener a su salida un voltaje que es pro-

porcional a la frecuencia de la señal de entrada al PLL.

En el apéndice puede encontrarse una breve descripción del PLL.

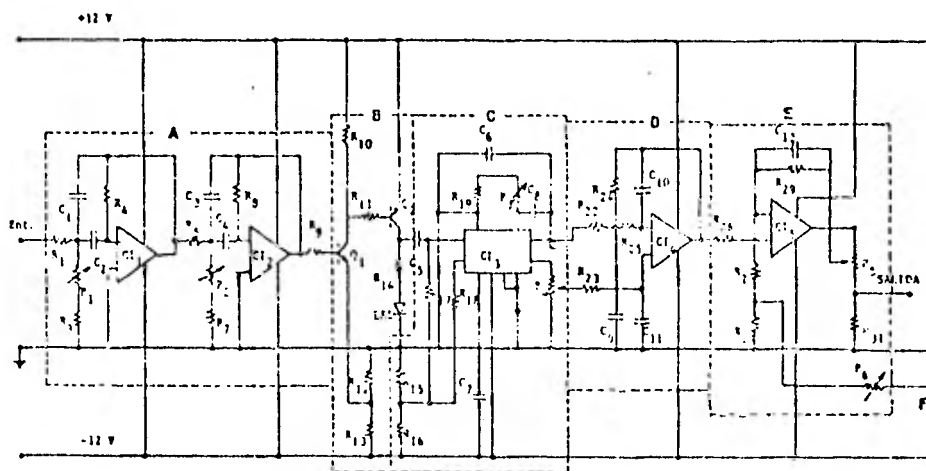


Fig. I-1 Diagrama eléctrico del demodulador utilizado en SISMEX.

FILTRO PASA BANDA. Con la finalidad de seleccionar del multiplex el canal que nos interesa, a la entrada del demodulador tenemos un filtro paso banda formado por 2 etapas de realimentación múltiple, bloque A, que proporciona la selectividad adecuada para que el PLL pueda funcionar correctamente.

Este tipo de filtro posee características muy buenas de selectividad y estabilidad para valores de Q relativamente bajos (< 10), así como poca sensibilidad a la dispersión en los valores de las componentes. Por último, su simpleza de diseño y relativa facilidad de sintonía lo hace apropiado para esta aplicación.

ACONDICIONADOR. Formado por el bloque B, su objetivo es limitar las variaciones en amplitud que sufre la señal cuando es filtrada, además de proporcionar una indicación visual de la presencia de la subportadora.

Cuando el nivel de la subportadora no es el suficiente para que el PLL funcione correctamente, el acondicionador bloquea el paso de señal. El nivel de referencia no es muy estable puesto que lo afectan el voltaje de alimentación, el efecto de la temperatura en la juntura base-emisor de Q_1 y el nivel de la señal de entrada, que influye en la corriente de emisor del transistor.

DISCRIMINADOR. Es el circuito que realiza la conversión de frecuencia a voltaje, y como antes se dijo, está basado en un PLL tipo 565, corresponde al bloque C de la figura 1.

La información demodulada es de gran linealidad, pero contiene ruido de la frecuencia de la subportadora, por lo que es necesario filtrarla para que sea útil.

FILTRO PASA BAJAS. A fin de dar estabilidad al circuito, el fabricante recomienda que se incluya un filtro pasa bajas que se completa externamente con un capacitor. Sin embargo, este filtro resulta limitado en cuanto a la selección de su frecuencia de corte, ya que proporciona las características dinámicas de rangos de captura y amarre del PLL, además de la respuesta a transitorios.

Es necesario, por lo tanto, agregar otra etapa de filtrado (para eliminar los vestigios de la portadora) con una característica plana de la banda de paso de 0 a 30 HZ, rango en el cual se encuentra la información sísmica.

AMPLIFICADOR. La forma de onda proporcionada por el PLL es de pequeña amplitud, por lo que debe proporcionársele un nivel adecuado, función que realiza el amplificador del bloque E.

Por otro lado, permite el llevar a cabo la compensación del efecto del "flutter" (véase apéndice), este último añadido en la grabación analógica de los múltiplex en el PCR.

RESUMEN DE EXPERIENCIAS

Algunas de las características que deben tomarse en cuenta para evaluar si un demodulador de FM es adecuado para nuestra aplicación, son:

- Nivel de la señal requerido a la entrada
- Impedancia de entrada
- Respuesta del filtro selector
- Nivel de la señal de salida
- Impedancia de salida
- Ancho de banda del filtro de salida
- Linealidad
- Rango dinámico
- Nivel de ruido
- Distorsión
- Sensibilidad a la temperatura y al voltaje de alimentación.
- Consumo
- Entrada para compensación de "flutter"
- Etc.

La linealidad, el rango dinámico y la sensibilidad a cambios en temperatura y voltaje de alimentación, las determinan tanto el tipo particular de PLL empleado como la calidad de las componentes externas que configuran el circuito.

El ruido que introduce el PLL forma parte de su funcionamiento, por ser una malla realimentada que rastrea las variaciones de frecuencia. Es decir, debido a que el VCO continuamente se está reajustando a la frecuencia de la señal de entrada, el voltaje de error a la salida del comparador de fase varía constantemente para producir aquel ajuste. La fre-

cuencia de esta variación en el voltaje de error se encuentra contenida en el mismo rango de la información, de lo cual se traduce en dificultad para su eliminación. Este ruido es el principal limitante del rango dinámico porque la relación de la señal a ruido en la salida del demodulador depende directamente de aquel.

Con este circuito se han alcanzado relaciones señal a ruido del orden de 30 a 45 decibeles, que representan valores relativamente bajos si se comparan con los que se obtienen actualmente con otras soluciones comerciales. En general, es posible afirmar, basados en la experiencia de utilizar este demodulador, que aparte del rango dinámico limitado en la señal de salida, el arreglo presenta muy pocos problemas.

CAPITULO II

ALGUNAS TECNICAS DE DEMODULACION DE F.M. Y SU APLICABILIDAD EN SISMEC

Con la siguiente clasificación no se pretende establecer una categoría formal de técnicas de demodulación, únicamente se desea mencionar el principio de funcionamiento de los circuitos más comunes y sus respectivas características que los pueden hacer adecuados para su utilización en la red de SISMEC.

Para comenzar, diremos que existen dos formas básicas en las cuales puede operar un demodulador, y ellas son:

I. Analógicamente: Aquella forma en la cual a través de todo el proceso de demodulación, no hay cambio en la naturaleza continua (analógica) de las señales manejadas.

II. Digitalmente: Este tipo incluye circuitos que reciben la onda de F.M., seleccionan el canal deseado y posteriormente, en algún momento de la demodulación, aquella señal de entrada es convertida a ondas discretas (onda cuadrada), variando alguna de sus características proporcionalmente a la

frecuencia de la portadora.

I - Demoduladores del tipo analógico:

Antes de pasar a la descripción de cada una de las técnicas de demodulación de F M más conocidas, veamos cómo es posible obtener de una onda modulada en frecuencia la información moduladora.

Supongamos una onda de F M

$$e(t) = A \cos (W_c t + K \int I(t) dt) \quad 1$$

donde: W_c = frecuencia central de la Portadora

K = cte de proporcionalidad

$I(t)$ = información

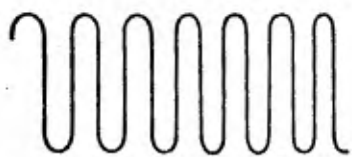
Si derivamos $e(t)$ con respecto al tiempo, obtenemos que:

$$\frac{d}{dt} e(t) = -A (W_c + K I(t)) \sin \theta \quad 2$$

donde: $\theta = (W_c t + K \int I(t) dt)$

La ecuación 2 es una onda senoidal cuya envolvente varía proporcionalmente a la señal de información $I(t)$, véase las figuras: II-A y II-b.

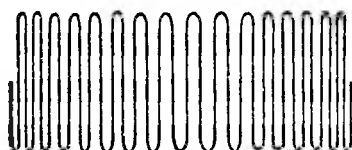
De lo anterior se deduce que para poder obtener la señal de información de la ecuación 2, únicamente es necesario detectar su variación en amplitud por medio de un detector de envolvente.



Portadora sin moduladora



Onda moduladora



Portadora modulada en frecuencia

Fig II-a) Onda para F. M

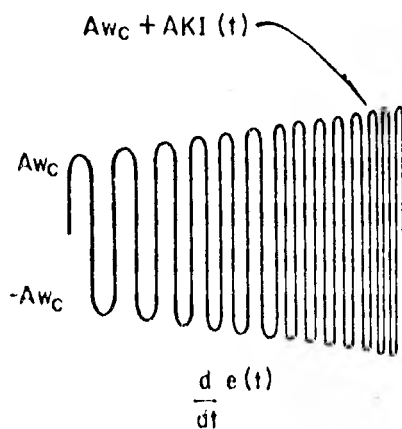


Fig II-b) Conversión de F.M a A.M en la onda portadora

Se debe hacer notar que el procedimiento anterior es solamente una de las formas más usadas para la demodulación, más adelante se mencionará otra forma muy útil.

Seguidamente se describirán algunos arreglos que se encuentran dentro de esta categoría:

a) Los de circuitos resonante

Se basan en el principio de demodulación explicado al inicio de la categoría que nos ocupa. Esta clase de circuitos cambian las variaciones en frecuencia a variaciones de amplitud de la portadora.

A continuación se presentan algunos ejemplos:

1- El demodulador de pendiente:

Como lo muestran las figuras II-c y d, es un circuito resonante, diseñado de tal forma que la frecuencia central de la portadora de F M se localiza en el punto medio de la parte que se considera "lineal" de la curva de resonancia del circuito. De las mismas figuras se aprecia que el ancho de la modulación es limitado por los extremos de esta zona de la curva.

2- Circuitos con Acoplamiento Resonante:

En este caso se utiliza un transformador con acoplamiento resonante para llevar a cabo la diferenciación de la señal de F M y un diodo para detectar la variación en amplitud.

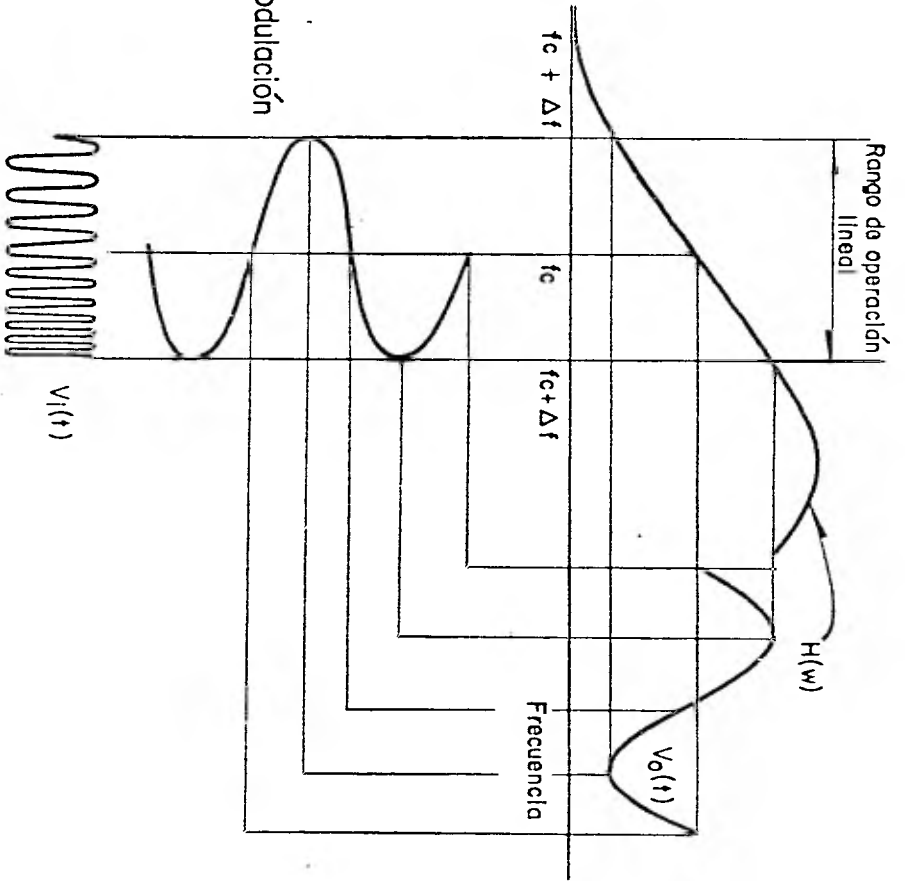
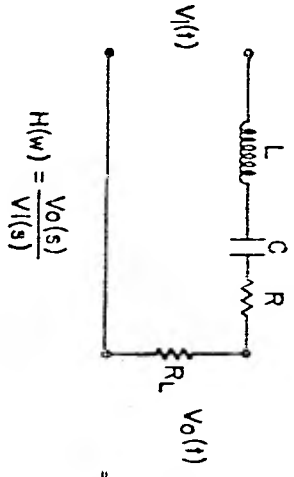


Fig. II—c) Circuito resonante
 d) Principio de demodulación

El transformador antes mencionado proporciona un desfase de 90° entre los voltajes del primario y secundario para la frecuencia de resonancia, la cual es igual a la frecuencia central de la portadora de F M. La figura II-e muestra la configuración del transformador y la II-f, la relación en fase de los voltajes.

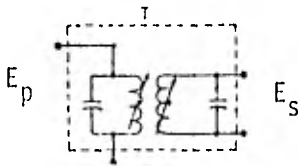
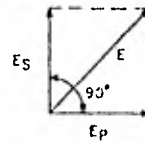


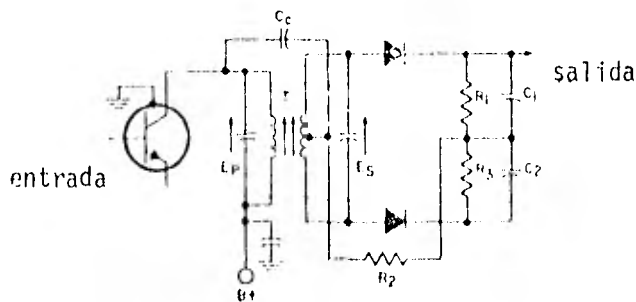
Diagrama para el transformador resonante. Fig. II-e



Desplazamiento de fase de un transformador de doble sintonía de resonancia. Fig. II-f

Entre los circuitos con acoplamiento resonante se encuentran principalmente los siguientes:

Discriminador de fase. El circuito para este discriminador es el siguiente:

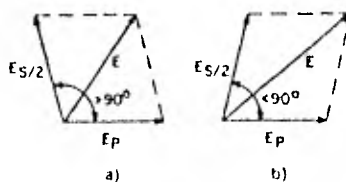


Discriminador balanceado por desplazamiento de fase. Fig. II-g

La señal de entrada es dividida por dos trayectorias: la de frecuencia central de portadora es acoplada al tap central del secundario, a través de C, y la de las variaciones de F M , inducida por el primario hacia el secundario con un desfaseamiento que varía con la frecuencia. El voltaje resultante de la comparación entre ambas señales en el secundario, está variando en amplitud conforme el desfaseaje entre ellas cambia. La figura II-h muestra la variación del voltaje resultante. Esta variación en amplitud es detectada por los diodos y desarrollada a través de R_1 y R_3 .

El voltaje de salida es la diferencia entre los voltajes de R_1 y R_3 , es decir, $V_1 - V_3 = V$ salida.

Como se puede apreciar de la explicación anterior el voltaje demodulado es sensible a los cambios en amplitud que sufre la onda de F M

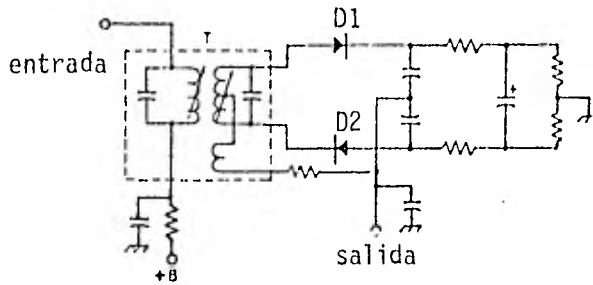


Desplazamiento de fase en un transformador de doble sintonía: a) por debajo de resonancia
b) por encima de resonancia

Fig. II-h

Detector de Relación

El circuito es el siguiente:



Circuito eléctrico para el detector de relación. Fig. II-i

Su principio de funcionamiento es semejante al discriminador de fase, la diferencia básica radica en la inversión de sentido de uno de los diodos, D_2 , la finalidad de este cambio es para que los dos voltaje rectificados sean proporcionales a la relación de los voltajes instantáneos inducidos en ambas mitadas del secundario de T. Con lo anterior se logra que las posibles variaciones en amplitud que tenga la portadora al entrar al discriminador, no afecten a la salida que depende linealmente de la diferencia de los voltajes rectificados.

El siguiente tipo de demodulador ya no utiliza un circuito resonante, sin embargo, por su funcionamiento pertenece a los circuitos analógicos.

b) circuitos de demodulación por realimentación.

El circuito PLL, del cual se habla brevemente en el apéndice (ver referencia 4), se encuentra en esta categoría.

Este arreglo realiza un rastreo de la frecuencia de la señal de entrada por medio de la realimentación. Su principal desventaja es el ruido ocasionado por ese cambio continuo de ajuste.

Un ejemplo de este circuito puede ser visto en el demodulador utilizado por SISMEX.

II - Demoduladores del tipo digital

Su principio de demodulación es el siguiente:

Si la frecuencia de la onda de FM es:

$$W_i(t) = W_c + K I(t) \quad 1$$

entonces, la fase instantánea será:

$$\theta_i(t) = \int W_i(t) dt \quad 2$$

$$\theta_i(t) = W_c t + K \int I(t) dt \quad 3$$

Ahora bien, t_1 y t_2 son dos cruces consecutivos por cero de la portadora, ver figura II-j (curvas de onda de FM), y además, consideramos que la información $I(t)$ varía muy lentamente la frecuencia de la portadora, con respecto a la frecuencia de esta última, tenemos que:

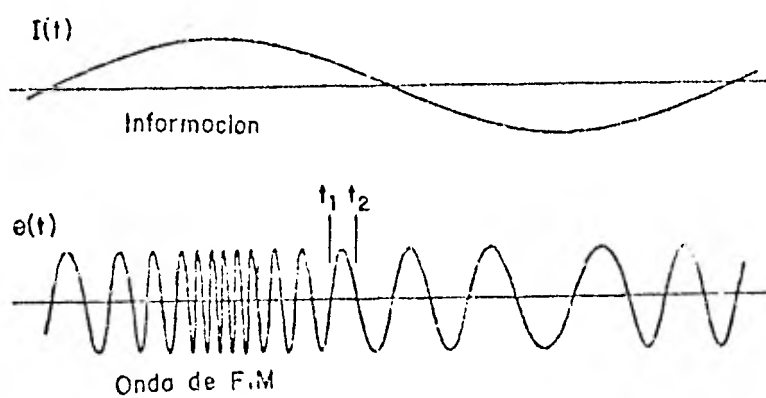


Fig II_J) t_1 y t_2 son dos cruces consecutivos por cero de la onda de F.M

$$\theta_i(t_2) - \theta_i(t_1) = \eta \quad 4$$

$$\begin{aligned} &= W_C \cdot (t_2 - t_1) + K \int_{t_1}^{t_2} \frac{I(t)}{t^2} dt \\ &= W_C \cdot (t_2 - t_1) + KI(t_1) \cdot (t_2 - t_1) \end{aligned}$$

$$\eta = [W_C + K I(t_1)] \cdot (t_2 - t_1) \quad 5$$

de 5 y de 1, tenemos que:

$$\eta = w_i \cdot (t_2 - t_1)$$

$$w_i = \frac{\eta}{t_2 - t_1} = 2 \eta f_i$$

donde f_i = frecuencia instantánea de la portadora de lo cual

$$f_i = \frac{1}{2(t_2 - t_1)}$$

Si únicamente tomamos las cruces positivas, la ecuación quedará de la siguiente forma:

$$f_i = \frac{1}{t_2 - t_1} \quad 6$$

Si ahora las cruces por cero los contamos en un intervalo t_c , de tal manera que el número de cruces en ese período es:

$$N_c = \frac{t_c}{t_2 - t_1} \quad 7$$

Concluimos de 6 y 7 que:

$$f_i = \frac{N_c}{t_c}$$

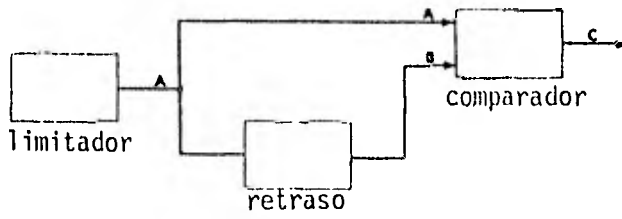
La ecuación anterior establece que la frecuencia instantánea de la señal en el período t_c , queda determinada si contamos el número de cruces por cero que la señal llevó a cabo en el mismo período. Entonces, si de alguna forma hacemos que un voltaje sea proporcional a esa cuenta N_c , estaremos obteniendo una señal demodulada de las variaciones en frecuencia de la portadora.

A continuación se describen algunos circuitos demoduladores que haciendo uso de la técnica expuesta anteriormente y operando en forma diferente entre sí, realizan todos ellos una modulación en el tiempo de redisparo de la onda cuadrada que proporciona a su salida.

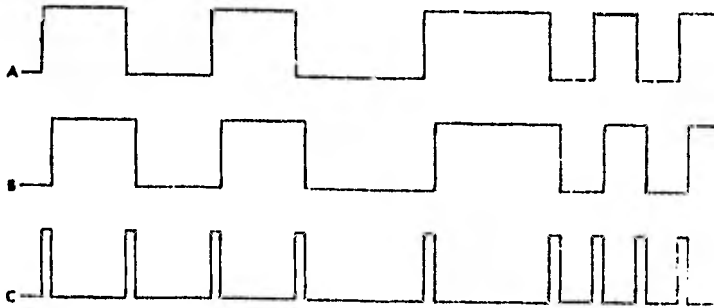
Agregando un filtro pasa bajas que obtenga el valor medio de la onda cuadrada anterior, estaremos en posición de disponer de la información contenida en la señal de frecuencia modulada que representa la entrada al demodulador.

a) Circuito de comparación de fase. Esta configuración es bastante simple. Un diagrama de bloques se muestra en la figura II-K.

Su funcionamiento se explica a continuación y puede ser mejor entendido al observarse la fig. II-K. La señal de



a)



b)

Fig. II-k Circuito de comparación de fase:

a) diagrama de bloques

b) formas de onda

entrada de FM después de ser limitada en amplitud, se la divide por dos trayectorias, una de ellas la conduce directamente a una de las entradas del comparador de fase, y la otra le proporciona un retraso en tiempo para después pasarla a la otra entrada del mismo comparador. Ya que el retraso es constante, la salida del comparador es un pulso de duración constante pero de posición variable según la frecuencia de la señal de entrada.

Como segundo ejemplo de aplicación de la técnica, citaremos a continuación el arreglo llamado contador de ciclos.

b) Contador de ciclos. El diagrama se muestra en la Fig. II-m que aparece en la siguiente página.

La entrada al circuito es una onda limitada en amplitud y modulada en frecuencia, que maneja al transistor en saturación o en corte.

Cuando el transistor está en corte, el voltaje de salida adquiere momentáneamente un voltaje alto determinado por divisor de voltaje R_c y R y el voltaje de alimentación, a partir de este valor el voltaje comienza a caer exponencialmente debido a que el capacitor C se está cargando con una constante de tiempo $t=C(R_c+R)$, antes de que C se cargue completamente el siguiente ciclo de la portadora satura al transistor, provocando que la polaridad de C se invierta lo que hará que se descargue a través de R_c y el diodo D_1 , volviéndose cero el voltaje de salida ya que el diodo D_2 está polarizado en inversa.

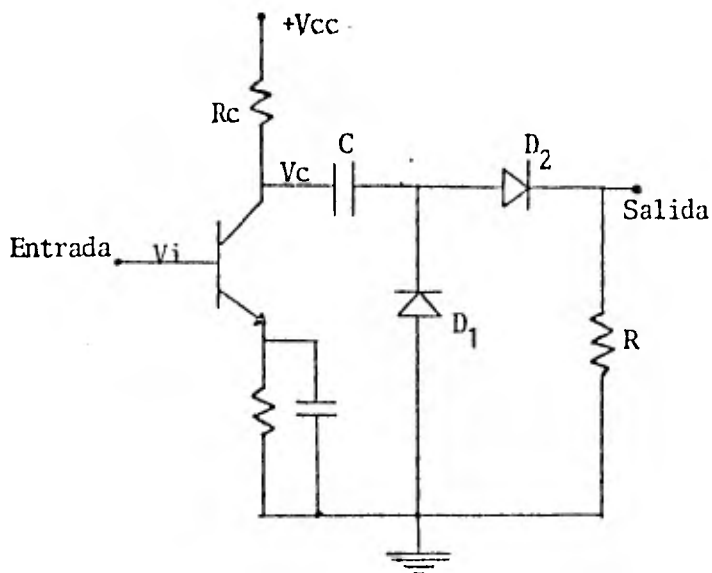


Fig II-m Discriminador Contador de Ciclos

De esta forma tenemos a la salida del circuito una onda casi cuadrada de ancho constante pero con tiempo de redisparo que varía proporcionalmente a la frecuencia de entrada. Lo anterior se manifiesta en la variación del valor medio de la onda cuadrada, la que representa ya la señal demodulada.

Para una mayor información véase la referencia 9 de la bibliografía.

A continuación se muestran las curvas en la fig. II- n para el circuito.

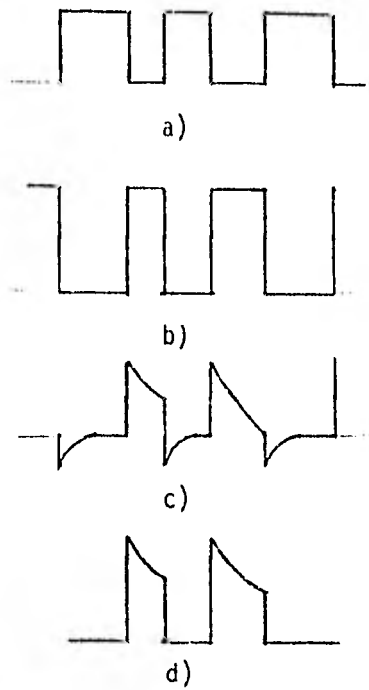


FIG.II-n Curvas para el Contador de Ciclos

- a) Voltaje de entrada
- b) Voltaje en el colector
- c) Voltaje en el diodo D₁
- d) Curva de salida

1° Tipo Frecuencímetro

Este es el circuito que más ampliamente hace uso del principio de demodulación expuesto al inicio de esta sección que trata sobre circuitos digitales y representa una versión más completa y mejorada de los circuitos anteriormente mencionados.

Su diagrama esquemático de funcionamiento se muestra a continuación en la fig. II-1

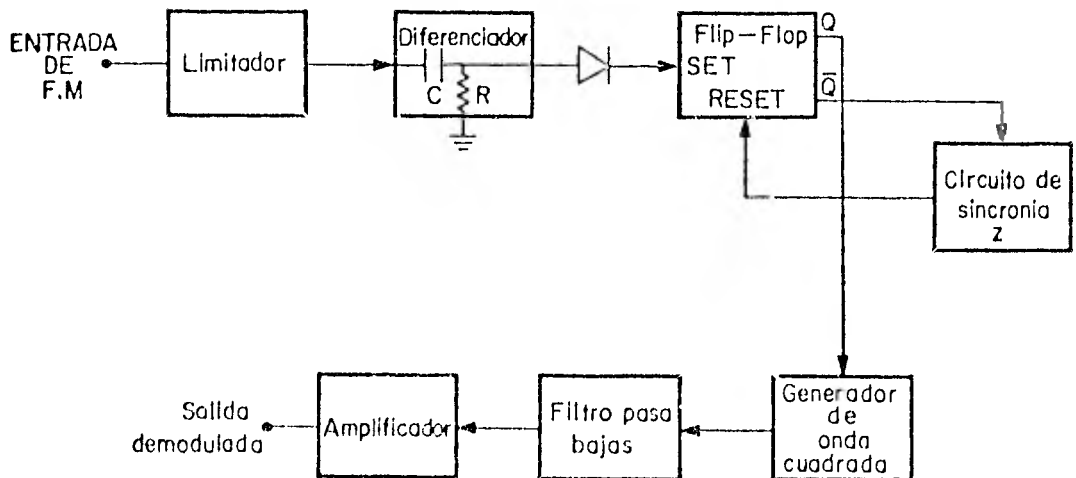


Fig. II-1) Diagrama de bloques para el demodulador del tipo frecuencímetro

La señal de salida del limitador es una onda cuadrada cuya variación en frecuencia es igual a la de la portadora de FM, esta onda cuadrada es posteriormente diferenciada por C y R para marcar los cruces por cero y proporcionar un disparo para el Flip-Flop R-S y para el circuito comparador Z.

La variación en frecuencia es convertida a una modulación en la velocidad de redisparo del pulso de salida de la fuente de corriente. El ancho del pulso de salida es constante y está determinado únicamente por una resistencia y un capacitor en el Comparador Z. El filtro pasa bajas proporcionales a su salida, el valor medio de la onda cuadrada que es generada por la fuente de corriente.

Al valor medio se le da por último, un nivel adecuado de amplitud por medio del amplificador en cuya salida se obtiene el voltaje demodulado.

c) El de Conteo Digital. Este arreglo contiene un circuito microprocesador, el cual realiza el cálculo del tiempo entre cruces por cero de la portadora de F.M., posteriormente la compara y codifica por medio de un algoritmo, para obtener de esta forma una información digital que sea una réplica de la contenida en la señal de F M, se menciona aquí únicamente como una posibilidad ya que no existe ninguno en el mercado.

Característica y aplicabilidad a SISMEX

La presente sección trata sobre las características de cada una de las técnicas de demodulación expuestas anteriormente que las hacen o no apropiadas para ser utilizadas en la red sismotelemétrica.

Como primer punto hablaremos sobre los demoduladores del tipo analógico. Los discriminadores que utilizan ya sea un circuito resonante o un acoplamiento magnético resonante, son de hecho circuitos no lineales que operan en una pequeña porción de su curva de resonancia que puede considerarse casi lineal. La no linealidad produce a la salida del circuito una distorsión de nivel muy alto para ser tolerable en nuestra aplicación. Además, como las frecuencias de las subportadoras con las que trabaja la red son muy bajas, y las desviaciones de frecuencia son comparables con las frecuencias centrales, es muy difícil diseñar discriminadores de este tipo lineales para todo el rango de la desviación y hay dificultad para encontrar componentes de valores comerciales y tamaños reducidos.

Por otro lado, para esta técnica de demodulación el voltaje de salida se afecta por factores que en algunos casos son difíciles de compensar, como son:

- eficiencia de rectificación de los diodos.
- capacitancia interna de los diodos y la variación de las características de estos últimos con la temperatura.

- capacitancias parásitas entre las bobinas del transformador resonante.
- etc.

Los circuitos presentan gran número de componentes críticos, por lo que se vuelven poco confiables.

En resumen, esta clase de arreglos no son útiles para la aplicación que nos ocupa. Su aplicación encuentra gran caída en aparatos receptores para bandas comerciales de radio-difusión. (88-108-MHZ).

El otro tipo de demodulador dentro de esta categoría de analógicos, son los de realimentación. Estos se encuentran en uso en SISMEX y sus características se comentan en el Capítulo I.

Finalmente se tienen las del tipo digital. Se describirá en particular el tipo frecuencímetro y por último, brevemente, el de Conteo Digital.

Dado que estos requieren disparar a un circuito generador de pulsos, es necesario acondicionar la señal de FM para que tenga un nivel adecuado, ésto se realiza con un limitador.

El circuito que cambia la variación en frecuencia a una modulación de alguna de las características de la onda cuadrada, requiere pocas componentes externas, lo que hace que el voltaje de salida dependa poco de las variaciones en tempe-

ratura y de la dispersión de los valores de las componentes, con tal de que sean compensados y de bajo coeficiente térmico. Además por lo reducido del número de componentes, el circuito es fácil de diseñar para los diferentes canales de subportadora pues en su forma más general la sintonía depende de los valores de un circuito RC.

Con estos circuitos se eliminan las componentes magnéticas que además de ser voluminosas inducen y reciben ruido. La linealidad es muy buena, comparable con la del PLL, lo que significa que es muy superior a la de los circuitos resonantes.

Es posible obtener altos niveles para el rango dinámico, puesto que existe un aislamiento entre la subportadora de F M y la salida del demodulador, aislamiento que se lleva a cabo por medio del circuito monoestable, que sustancialmente cambia el tipo de modulación (FM a PPM).

El gran inconveniente de estos circuitos es que el nivel de la salida demodulada es muy bajo, por lo que se necesita amplificación a la salida. El bajo nivel de voltaje es consecuencia de que la modulación que sufre la onda cuadrada a la salida del monoestable es muy reducida. Como consecuencia indirecta de la poca sensibilidad, variaciones considerables en el voltaje de alimentación pueden afectar grandemente a la información demodulada, lo que hace pensar en tener una alimentación muy bien regulada.

Por las características anteriormente expuestas este tipo de demoduladores se antojan muy útiles para aplicarlos en la red sismotelemétrica, principalmente en la mejora del nivel del rango dinámico que podría lograrse con poco aumento en la complejidad y costo del demodulador total, comparado con el ya existente.

En cuanto al demodulador en base a un microprocesador, debido a que se carece de información y de experiencia en el uso de microprocesadores para esta aplicación, únicamente se dirá que es muy posible que resulte en un gran aumento en el rango dinámico y en la precisión de la información, en la flexibilidad para realizar un demodulador programado y en una reducción de la sensibilidad a la temperatura, el voltaje de alimentación, a las componentes, etc., así como la gran ventaja de obtener directamente del demodulador, la información en forma digital, puesto que se facilitaría grandemente el almacenamiento y proceso posterior de la información.

I ANALÓGICOS

II DIGITALES

Manejo indirectamente señales continuas

Falato una conversión a señales discretas

Principio de Operación	I ANALÓGICOS		II DIGITALES	
	a) Circuitos Resonantes Comparación de P.M. a A.M.	b) Circuitos de realimentación Comparación de fase	a) Circuitos de retraso comparación de fase	b) Contador de ciclos reducción de área de pulsos
Algores balanceados	1° Demodulador de Enclavamiento Bancuilla (Dc/No, Pd) y/o un detector de A.M.	2° Demod. con acoplamiento resonante transformador con acoplamiento rasgo noble mas un detector de A.M.	Mala de sincronización de fase (PLL)	1° tipo frecuencia monostable filtro pasa bajas
Características:	-discriminador de fase -detector de relación			
Intención	muy reducida	Excelente	Excelente	Excelente
Sensibilidad a A.M.	alta	muy reducida	muy reducida	Insensible
Nivel de señal a ruido	muy reducido	pequeña	alta	alta
Señales útiles a parásitos externos				
Alimentación	alta	alta	alta	pequeña
temperatura	alta	pequeña	muy reducida	muy reducida
Amplitud de ruido	alta	alta	muy reducida	muy reducida
Estabilidad de amplitud de salida	alta	alta	pequeña	muy reducida
Altecciones principales	experimental	Circuitos de comando de audio, F.M. circuitos de comunicación Radio difusión Com. F.M. F.M. Propósitos par- ticulares	Circuitos de comunicación Radio difusión Com. F.M. F.M. Propósitos par- ticulares	Contadores Digital Instrumentación
				F.M., telegrafía Digital Instrumentación
				Posible aplicación de telegrafía Instrumentación

TABLA I

Características de las diferentes técnicas de demodulación de F.M.

CAPITULO III

DISEÑO DEL DEMODULADOR PROPUESTO

En el capítulo que trata sobre las diferentes técnicas de demodulación, se hizo una breve discusión sobre la aplicabilidad de cada una de esas técnicas para la red de telemetría sísmica de SISMEX. Como se anotó en esa parte, el demodulador que mejor se adapta a nuestras necesidades, es el de tipo frecuencímetro, por sus características, también expuestas en esa sección, de linealidad, simpleza de diseño, capacidad para obtener altos valores del rango dinámico, etc.

Nuestro interés primordial, como ya también se apuntó, con este diseño es mejorar considerablemente la relación señal a ruido de la información que se obtiene en el P C R de SISMEX.

El circuito completo está compuesto por secciones de uso general, tales como filtros, amplificadores, un monostable, un rectificador, etc., lo que representa gran ventaja para el diseño rápido y confiable. Otra ventaja que presenta es el de

ser construido con componentes y circuitos integrados disponibles en el mercado mexicano a bajo costo. Por último, su ajuste y mantenimiento es altamente compatible con los procedimientos que para tales funciones se tienen establecidos ya en la red.

El diagrama de bloques simplificado se muestra a continuación, en la figura III-a que aparece en la siguiente página.

Brevemente, su funcionamiento es como sigue: del multiplex (Mpx) que tenemos a la entrada, el canal de interés es seleccionado por el filtro pasa banda que proporciona una señal casi "limpia" de armónicas; seguidamente, el acondicionador (cuadrador) limita la salida del filtro y proporciona una señal de disparo para el discriminador (monostable) y también alimenta al detector de portadora. La señal de salida del Monostable, onda cuadrada con ciclo de trabajo variable según la frecuencia de la subportadora, es filtrada por el pasa bajas para obtener su valor medio que es ya la información demodulada; al final hay un amplificador donde se aumenta el nivel de la información y se compensa el "flutter".

El detector de portadora está sensando el nivel de voltaje de la portadora, para indicar cuando ésta caiga a niveles inadecuados para el buen funcionamiento del discriminador, y evitar la salida de ruido.

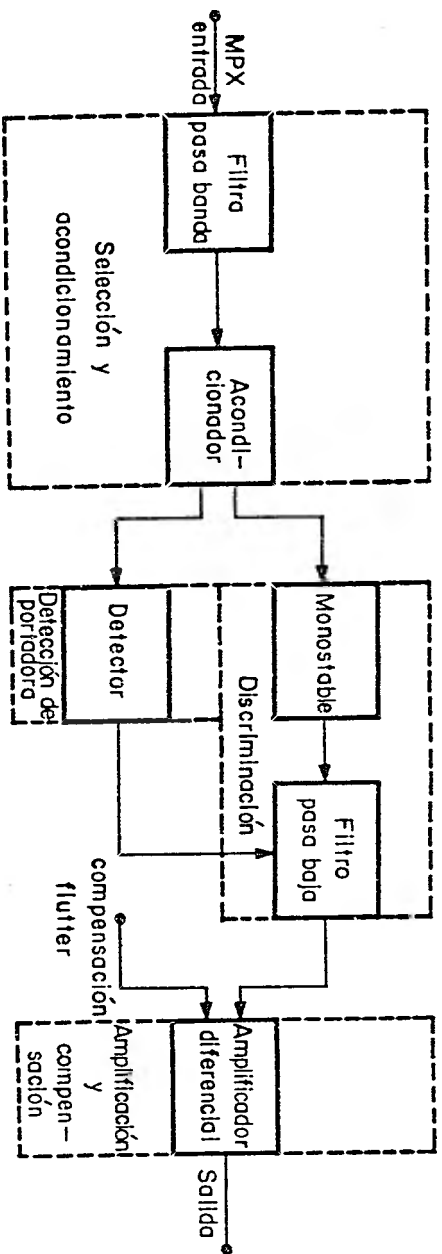


Fig III_a) Diagrama de bloques para el demodulador propuesto

Por simpleza no se han indicado los atenuadores y el ajuste de "offset".

La alimentación es bipolar de ± 6.0 volts proporcionada por un regulador contenido en la misma tarjeta del circuito demodulador.

Para mostrar el procedimiento de diseño, se hará uso de uno de los canales de información, el de 2040 HZ.

Filtro Pasa Banda

El circuito que selecciona el canal portador de la información que nos interesa es el filtro pasa banda. Este circuito es crítico en cuanto a su diseño y funcionamiento debido principalmente a la gran sensibilidad del monostable, es decir es muy necesario proporcionarle al monostable una señal de disparo "libre" de armónicas, para que pueda variar su ciclo de trabajo de acuerdo a la variación en frecuencia del canal correspondiente.

El filtro debe proporcionar un ajuste sencillo y rápido para facilitar el mantenimiento.

El estudio experimental llevado a cabo, mostró la necesidad de utilizar tres etapas de filtrado con gran selectividad. La configuración seleccionada es la que se conoce con

el nombre de "biquad". Utiliza tres amplificadores operaciones que representa su principal desventaja; sin embargo, las características que lo hacen superior a otras configuraciones son:

- Reducida sensibilidad de su respuesta a la frecuencia con respecto a la dispersión en los valores de sus componentes para altos valores de Q .
- Simpleza en la sintonía,
- Podemos variar su frecuencia central manteniendo constante el ancho de banda, es decir, la Q (selectividad)-

Su diagrama se muestra a continuación:

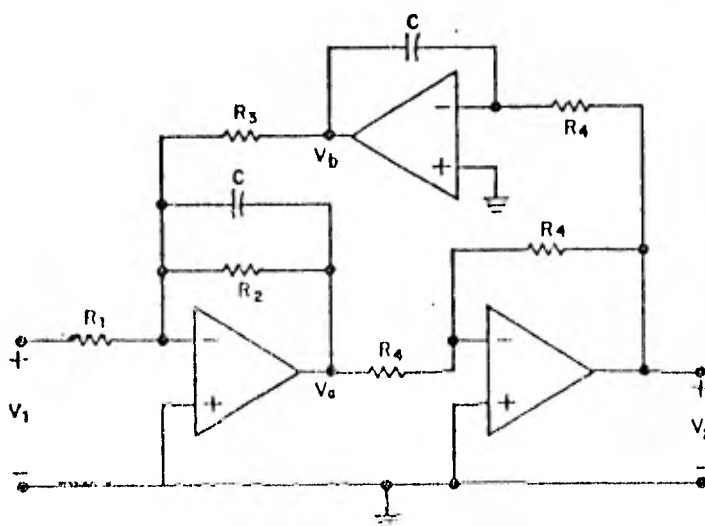


Fig III_b) Diagrama eléctrico del filtro pasabanda BIQUAD

Por medio de R_3 es posible sintonizar el circuito sin afectar la Q que es determinada principalmente por R_2 .

Obtención de la función de transferencia:

$$V_a = - \frac{R_2}{R_1(SCR_2+1)} V_1 - \frac{R_2}{R_3(SCR_2+1)} V_b \quad 1$$

$$V_2 = - V_a \quad 2$$

$$V_b = - \frac{1}{R_4SC} V_2 \quad 3$$

Substituyendo 2 y 3 en 1, obtenemos la función de transferencia:

$$\frac{V_2}{V_1}(s) = \frac{s \frac{1}{R_1C}}{s^2 + s \frac{1}{R_2C} + \frac{1}{R_3R_4C^2}} = \frac{s \frac{H/Q}{s^2 + s \frac{W_0}{Q} + W_0^2}}$$

De lo anterior

$$H = \frac{R_2}{R_1} \quad \text{Ganancia}$$

$$Q = 2 \pi f C R_2 \quad \text{Selectividad}$$

$$W_0^2 = \frac{1}{R_3R_4C^2} \quad \text{Frecuencia central}$$

Diseño

Etapas externas

$$Q = 30$$

$$H = 3$$

$$f = 2040 \text{ Hz}$$

Si escogemos $C = 3.3 \times 10^{-3} \mu\text{f}$ y $R_3 = R_4$

de las ecuaciones anteriores obtenemos que:

$$R_3 = \frac{1}{2^n (2040) (3.3 \times 10^{-3} \mu\text{f})} = 23.64 \text{ K}\Omega$$

$$R_2 = \frac{30}{2^n (2040) (3.3 \times 10^{-3} \mu\text{f})} = 709.25 \text{ K}\Omega$$

$$R_1 = \frac{709.45}{3} = 236.48 \text{ K}\Omega$$

Etapa interna

$$Q = 15$$

$$H = 3$$

$$f = 2040 \text{ Hz}$$

de nuevo $C = 3.3 \times 10^{-3} \mu\text{f}$ y $R_3=R_4$, entonces

$$R_3 = 23.68 \text{ K}\Omega$$

$$R_2 = 354.72 \text{ K}\Omega$$

$$R1 = 118.24 \text{ K } \Omega$$

A continuación se enlistan los valores comerciales y por último la curva de respuesta en frecuencia.

Etapa externa

$$R1 = 236 \text{ K } \Omega$$

$$R2 = 710 \text{ K } \Omega$$

$$R3 = R4 = 23.5 \text{ K } \Omega$$

- Con la finalidad de ajustar la frecuencia central, se utiliza un potenciómetro para R3.

Etapa interna

$$R1 = 118 \text{ K } \Omega$$

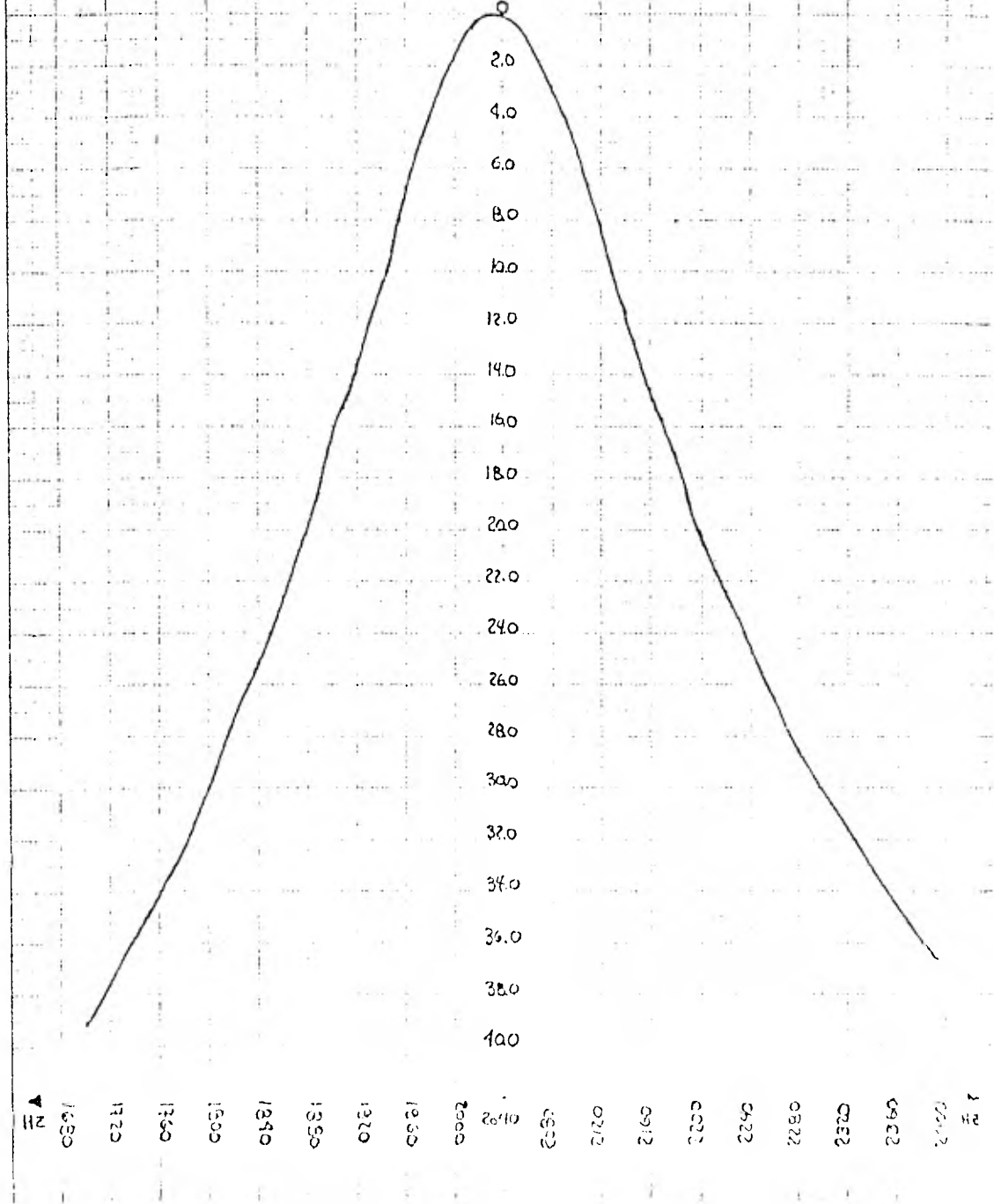
$$R2 = 352 \text{ K } \Omega$$

$$R3 = R4 = 23.5 \text{ K } \Omega$$

- Como la primera y tercera etapa de filtrado de alta selectividad no trabajan sintonizadas a la frecuencia central, pueden atenuar demasiado la señal del canal que nos interesa por lo cual se le proporcionó una pequeña ganancia a cada etapa.

CURVA de Respuesta a la frecuencia

del filtro Pasa banda
db



Acondicionador

Debido a que el filtro de entrada tiene gran selectividad, la señal que proporciona varía mucho en amplitud, lo que podría ocasionar que en algún momento la señal de disparo redujera mucho su nivel y el monostrable dejara de dispararse, produciendo a la salida del demodulador una gran distorsión.

El acondicionador, que es básicamente un amplificador, está formado por dos etapas de amplificación que producen una señal de salida cuadrada y de frecuencia igual a la de la portadora modulada.

La ganancia total se establece de tal manera, que para el mínimo nivel permisible de la señal de entrada, el monostrable suministre una onda cuadrada estable. Por otro lado, la ganancia de la primera etapa debe proporcionar un nivel suficiente para que funcione correctamente el detector de portadora.

El circuito es el siguiente:

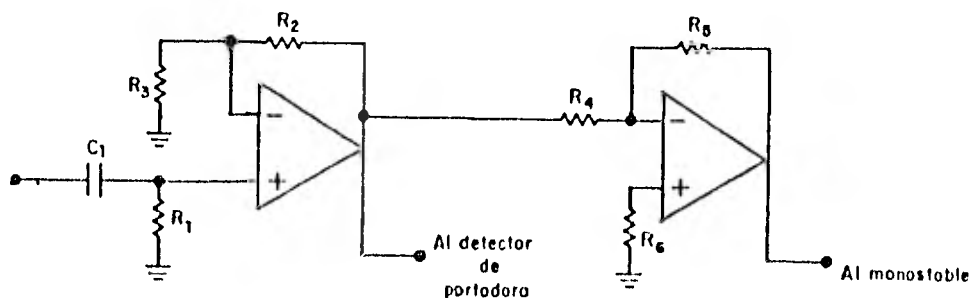


Fig III_c) Diagrama eléctrico del circuito acondicionador

Diseño

Primera etapa de amplificación

Por pruebas de laboratorio se obtuvo una ganancia para la primera etapa de 6.

$$G_1 = 6$$

$$G_1 = 1 + \frac{R_2}{R_3}$$

Si escogemos $R_3 = 10 \text{ K}\Omega$, obtenemos que

$$R_2 = (6-1) R_3 = 50 \text{ K}\Omega$$

Para bloquear el paso de frecuencias bajas colocamos un capacitor a la entrada del circuito, que junto con R_1 forman un filtro pasa altas con frecuencia de corte de:

$$f = 25 \text{ Hz}$$

$$\text{de lo cual: } C_1 = \frac{1}{2\pi (25) (10 \text{ K})} = 0.63 \mu\text{f}$$

Segunda etapa de amplificación

La ganancia total se establece de 1200, con lo que se asegura que el monostable se disparará con señales mayores a 10 mV, puesto que el circuito es alimentado con ± 6.0 volts.

Entonces:

$$\text{Ganancia total} = (\text{Ganancia de la primera etapa}) \times (\text{Ganancia de la segunda etapa})$$

$$G_{\text{total}} = G_1 \cdot G_2$$

$$G_2 = \frac{G_{\text{total}}}{G_1} = \frac{1200}{6} = 200$$

$$G_2 = \frac{R_5}{R_4} = 200$$

Si $R_4 = 10\text{K}$, entonces

$$R_5 = 200 \times 10 = 2 \text{ M}\Omega$$

De nuevo C_2 y R_4 forman un pasa alta

$$C = 0.68 \text{ }\mu\text{f}$$

R_1 y R_6 - se escogen para minimizar el efecto de las corrientes de polarización sobre el voltaje de "offset" a la salida del circuito.

Valores utilizados

$$R_1 = 10 \text{ K}$$

$$R_4 = 10 \text{ K}$$

$$R_2 = 56 \text{ K}$$

$$R_5 = 1.8 \text{ M}$$

$$R_3 = 10\text{K}$$

$$R_6 = 10 \text{ K}$$

$$C_1 = 0.68 \text{ }\mu\text{f}$$

$$C_2 = 0.68 \text{ }\mu\text{f}$$

Monostable

El circuito monostable (one shot) es el que convierte la variación en frecuencia a una modulación en la velocidad de

redisparo de la onda cuadrada que proporciona a su salida.

Con la finalidad de proporcionar un valor medio cero cuando no exista modulación, el monostable es alimentado con ± 6.0 volts y el ciclo de trabajo de su onda cuadrada es del 50%.

Se experimentó con diferentes tipos de monostables, lo que condujo a tomar la decisión de utilizar un circuito integrado que realice esta función. Lo anterior se justifica cuando observamos sus características de operación tales como:

- Salida insensible a la amplitud de la señal de disparo y también a variaciones en el voltaje de alimentación.
- capacidad de redisparo para las frecuencias utilizadas.
- poco consumo de potencia.
- etc.

Las hojas de especificaciones para el integrado utilizado aparecen al final de este capítulo.

Diseño:

Monostable: CD 4047

$$T = 2.48 RC \text{ (ancho del pulso)}$$

$$f = 2040 \text{ Hz (frecuencia para el 50\% del ciclo de trabajo)}$$

El circuito es el siguiente:

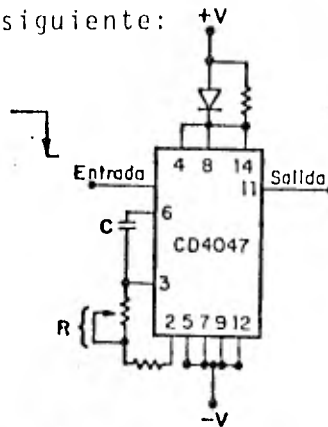


Fig III_d) Circuito monostable

$$T = \frac{1}{2f} = \frac{1}{2(2040)} = 0.245 \text{ m seg}$$

$$0.245 \text{ m seg} = 2.48 RC$$

1

escogiendo $C = 0.01 \text{ }\mu\text{f}$ para minimizar el consumo de potencia, tenemos de 1 que:

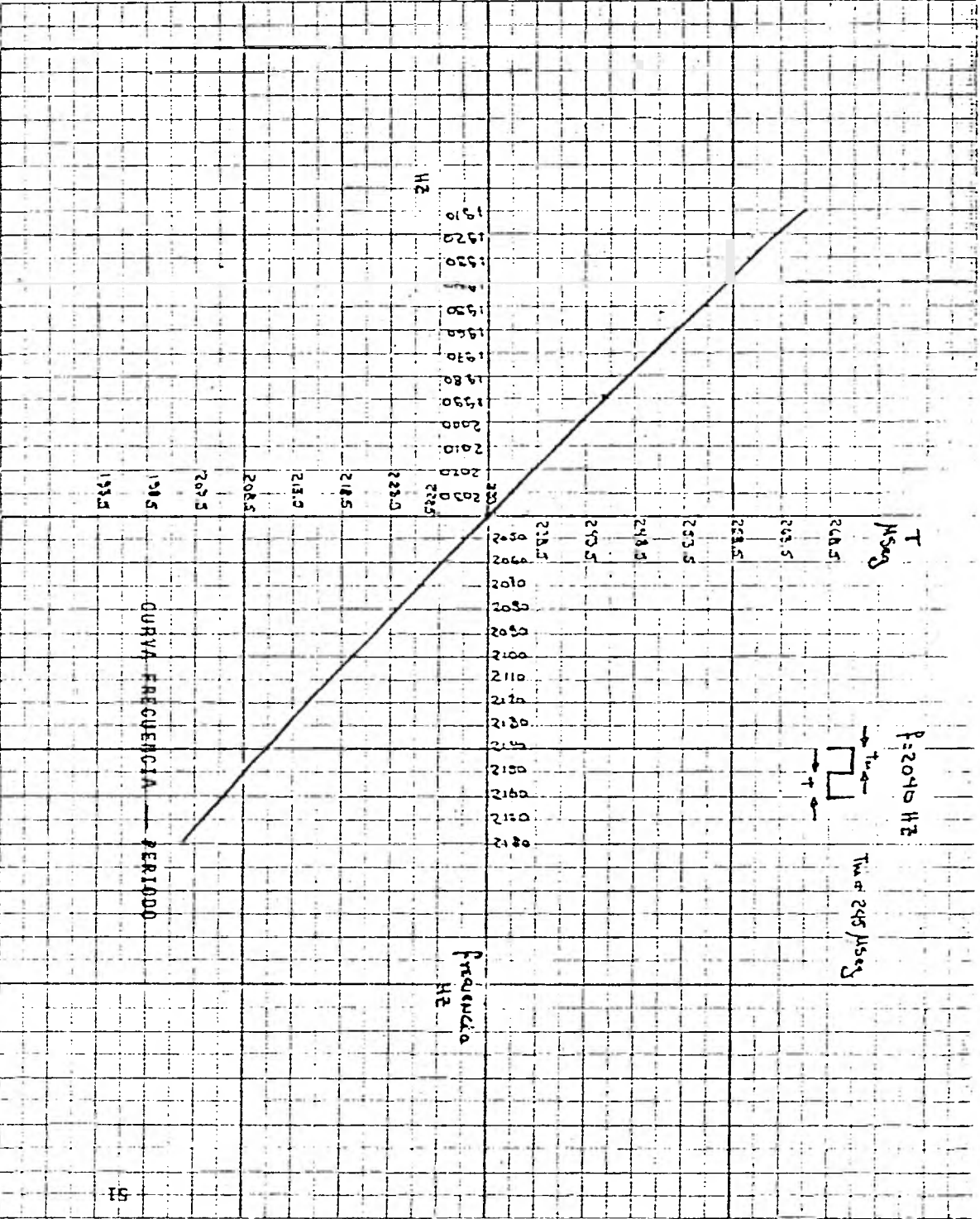
$$R = 9.88 \text{ K}\Omega$$

Valor comercial

$$R = 4.7 \text{ K}\Omega + 10 \text{ K}\Omega$$

Se utiliza un potenciómetro de $10 \text{ K}\Omega$ para poder ajustar el ciclo de trabajo.

A continuación se presenta la curva de variación del ciclo de trabajo de la onda cuadrada con la desviación de la frecuencia de la subportadora.



Filtro pasa bajas

La configuración utilizada es la que muestra la figura III-e.

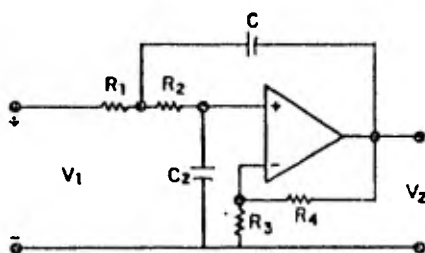


Fig III.e) Diagrama eléctrico del filtro pasa bajas VCVS

Sus ecuaciones son las siguientes: (*)

$$\frac{V_2}{V_1} (S) = \frac{H S^2}{S^2 + \delta \omega_0 S + \omega_0^2}$$

donde

$$H = 1 + \frac{R_a}{R_b} \quad 1 - \text{Ganancia}$$

$$\omega_0 = 2\pi f_0 = \left(\frac{1}{R_1 R_2 C_1 C_2} \right)^{\frac{1}{2}} \quad 2 - \text{Frecuencia de corte}$$

$$\delta = \left(\frac{R_1 C_2^{\frac{1}{2}}}{R_2 C_1} \right) + \left(\frac{R_2 C_2^{\frac{1}{2}}}{R_1 C_1} \right) + \left(\frac{R_1 C_1}{R_2 C_2} \right)^{\frac{1}{2}} - H \left(\frac{R_1 C_1}{R_2 C_2} \right)^{\frac{1}{2}} \quad 3 - \text{Amortiguamiento}$$

Esta configuración es llamada fuente de voltaje controlada por voltaje (VCVS) y sus principales características

(*) Véase referencia 1 .

son:

- Es un circuito simple y económico
- Impedancia de entrada grande y de salida pequeña
- Como se verá más adelante, es posible escoger tanto la frecuencia de corte, la ganancia, como el amortiguamiento en forma independiente.
- Poca sensibilidad a variaciones en los valores de las componentes.

Diseño

Restricciones:

- Característica plana de 0-30Hz y 0-15Hz.
- Amortiguamiento adecuado para un pequeño sobrepaso
- Ganancia igual a la unidad
- Capacidad de conmutación en la frecuencia de corte de 30 a 15 Hz.
- Impedancia de entrada alta

para facilitar el diseño:

$$R1 = R2 = R$$

$$Rb = \dots$$

entonces de 1, 2 y 3

$$H = 1$$

$$\omega_0 = 2\pi f_0 = \left(\frac{1}{R^2 C_1 C_2} \right)^{\frac{1}{2}} \quad 4$$

$$\delta = 2 \left(\frac{C_2}{C_1} \right)^{\frac{1}{2}} \quad 5$$

Se acoplarán en cascada 2 filtros Butterworth

Utilizando la tabla de la fig.4-7, en la referencia 4 de la bibliografía, obtenemos los valores para amortiguamiento y frecuencia de un filtro pasa bajas de cuarto orden con una respuesta plana. Estos valores son:

Primera Etapa

Segunda etapa

$$\delta = 1.848$$

$$\delta = 0.765$$

$$f = 1.000 f_0$$

$$f = 1.000 f_0$$

1a. Etapa

$$\delta = 1.848$$

$$f_0 = 40 \text{ Hz}$$

Con estos valores en las ecuaciones 4 y 5 obtenemos que:

$$C_2 = (0.8537) C_1$$

$$R = \frac{1}{2\pi(40)(C_1 C_2)^{\frac{1}{2}}}$$

Si escogemos $C1 = 0.012 \mu\text{f}$ encontramos que:

$$C2 = 0.01 \mu\text{f}$$

$$R = 363 \text{ K}\Omega$$

y $Ra = 726\text{K}$ para minimizar el efecto de la corriente de polarización.

2a. Etapa

$$\delta = 0.765$$

$$f = 40 \text{ Hz}$$

Procediendo como antes, obtenemos los siguientes resultados:

$$C1 = 0.068 \mu\text{f}$$

$$C2 = 0.01 \mu\text{f}$$

$$R = 152.66 \text{ K}\Omega$$

$$Ra = 348 \text{ K}\Omega \quad \text{igual que antes}$$

Valores utilizados

1a. Etapa

$$R1 = R2 = 390 \text{ K}\Omega$$

$$Ra = 680 \text{ K}\Omega$$

$$Rb = \text{''}$$

$$C1 = 0.012 \mu\text{f}$$

$$C2 = 0.01 \mu\text{f}$$

2a. Etapa

$$R1 = R2 = 180 \text{ K}\Omega$$

$$Ra = 330 \text{ K}\Omega$$

$$Rb = \text{''}$$

$$C1 = 0.068 \mu\text{f}$$

$$C2 = 0.01 \mu\text{f}$$

Para conmutar a una frecuencia que es una octava menor que la frecuencia de corte del diseño anterior, únicamente basta colocar en paralelo a los capacitores obtenidos, otros de igual valor.

Lo anterior se lleva a cabo por medio de switches analógicos cuyo control está determinado por un interruptor de un polo untiro actuado manualmente por el usuario.

Las hojas de especificaciones para el integrado utilizado aparecen al final de esta sección.

Amplificador de Salida

Además de proporcionar una ganancia variable, permite obtener la compensación para el efecto de "flutter" y el ajuste para el nivel de D.C. a la salida.

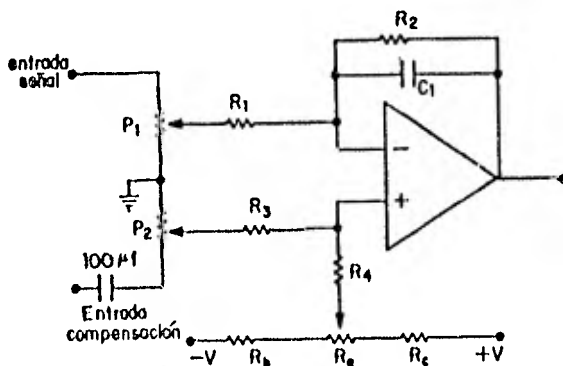


Fig III.f) Circuito del amplificador diferencial de salida .

Diseño

- Ganancia

$$G = 4.7 = \frac{R_2}{R_1}$$

Si $R_1 = 100 \text{ K}$ que es 10 veces más grande que el potenciómetro $P_1 = 10 \text{ K}\Omega$ con el cual se pretende variar la ganancia. Entonces

$$R_2 = 470 \text{ K}\Omega$$

Con la finalidad de proporcionar una atenuación extra para altas frecuencias R_2 y C_1 forman un filtro:

Si escogemos $f = 80 \text{ Hz}$ para no alterar la curva del filtro anterior, resulta que:

$$C_1 = \frac{1}{2\pi(80)470\text{K}} = 4.2 \times 10^{-3} \text{ }\mu\text{f}$$

- Compensación del nivel de "offset" y del "flutter"

Se escoge $R_3 = R_1$ y $R_4 = R_2$ para un buen comportamiento del amplificador a señales en modo común.

Para el "offset" tenemos que:

Voltaje de ajuste Máximo $V_c = \pm 2.0 \text{ Volts}$

escogemos $R_a = 100 \text{ K}\Omega$

entonces, si $R_b = R_c = R$ y $I = 0.04 \text{ Ma}$

$$R = \frac{V - V_c}{I} = \frac{6-2}{0.04} \text{ ma}$$

$$R = 100 \text{ K } \Omega$$

para el "flutter"

El circuito proporciona una ganancia de 4.7 para las frecuencias del "flutter". Con la finalidad de variar esta ganancia se coloca un potenciómetro de 10 K

Detector de portadora

Este circuito realiza dos funciones primordiales.

La primera es proporcionar una indicación visual de la existencia de buen nivel en la señal de entrada al demodulador.

La segunda, es impedir la salida de ruido cuando la señal subportadora ha disminuido considerablemente de amplitud, provocando que el demodulador ya no funcione adecuadamente.

El circuito es el siguiente:

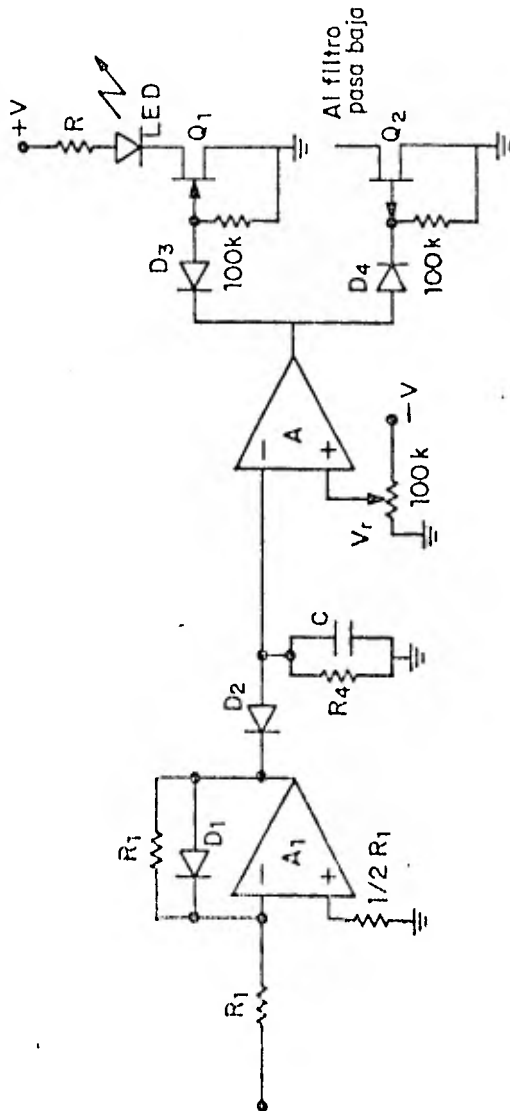


Fig III.g) Diagrama eléctrica del detector de portadora

Básicamente está formado por un circuito rectificador, un filtro y un comparador y un par de transistores como interruptores.

A1, es un rectificadør de media onda, que cuando existe un nivel suficiente de subportadora está cargando al capacitor C a - 5.0 Volts. Este voltaje es comparado con una referencia Vr por medio de A , quien maneja los transistores (F E T S) Q1 y Q2. El primero para la indicación visual de que existe portadora y el segundo para aterrizar la salida cuando no haya señal de F M entrando al modulador.

Cuando el nivel de subportadora disminuye mucho de valor, el capacitor se descarga a través de R4, lo que provoca que después de un tiempo t el L E D D1 se apague y como se dijo antes, la salida sea aterrizada por Q2.

El tiempo t se calcula de la siguiente forma:

$$t = R4C = (100K) (3.3 \text{ uf}) = 330 \text{ m seg.}$$

La resistencia para limitar la corriente en el L E D es: tomando en cuenta que para $I = 1.5 \text{ mA}$ el L E D proporciona un nivel de luz adecuado.

$$R = \frac{V - (V_L + V_Q)}{I}$$

$$= \frac{6 - (1.5 + 0)}{1.5 \text{ ma}} = 3.0 \text{ K}\Omega$$

R = 2.7 K Ω valor comercial

Dónde

V - Voltaje de alimentación

VL - Caída en el diodo

VQ = VDS - caída en el transistor

Circuito de alimentación

Como ya se apuntó, para este tipo de demodulador la regulación de voltaje es muy crítica. Por lo tanto se aconseja tener una regulación particular para cada tarjeta.

El circuito utilizado, es un integrado que proporciona regulación bipolar de ± 6 Volts. El circuito es muy apropiado puesto que se alimenta con ± 12 Volts y los bancos demoduladores del P C R tienen fuentes reguladas para ± 12 Volts, por lo que no es necesario hacer cambios; por otro lado, el regulador necesita pocas componentes y ocupa poco espacio.

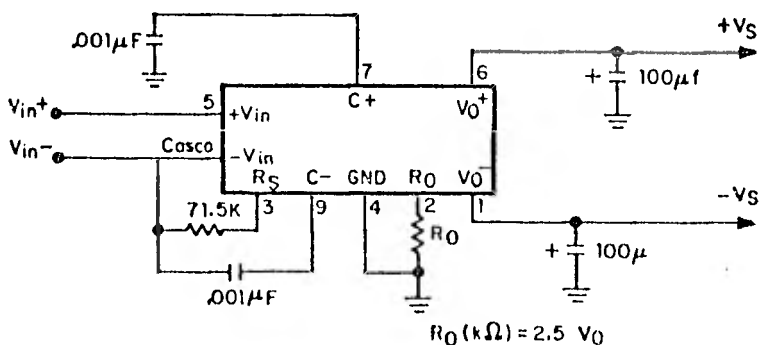


Fig III_g) Diagrama del circuito de alimentación

Sus características se pueden observar en las hojas de especificaciones que aparecen en la página siguiente.

LINEAR INTEGRATED CIRCUITS

TYPES TL071, TL072, TL074, TL075, TL071A, TL072A, TL074A, TL075A, TL071B, TL072B, TL074B, TL075B LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS

JULY 1977

24 DEVICES COVER COMMERCIAL, INDUSTRIAL, AND MILITARY TEMPERATURE RANGES

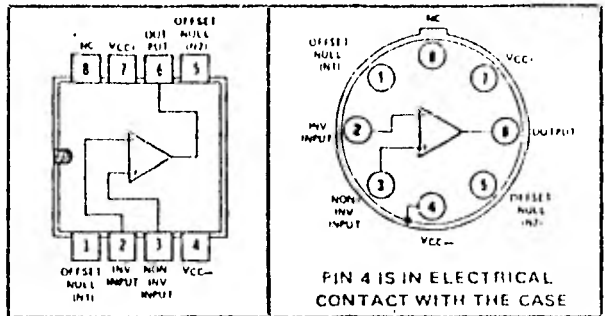
- Low Noise . . . $V_n = 18 \text{ nV}/\sqrt{\text{Hz}}$ Typ
- Low Harmonic Distortion . . . 0.01% Typ
- Wide Common-Mode and Differential Voltage Ranges
- Low Input Bias and Offset Currents
- Output Short-Circuit Protection
- High Input Impedance . . . JFET-Input Stage
- Internal Frequency Compensation
- Low Power Consumption
- Latch-Up-Free Operation
- High Slew Rate . . . $13 \text{ V}/\mu\text{s}$ Typ

description

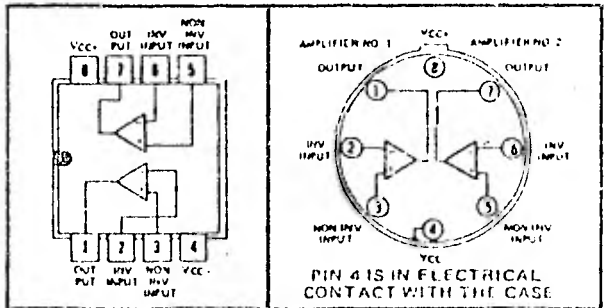
The JFET-input operational amplifiers of the TL071 series are designed as low-noise versions of the TL081 series amplifiers with lower input bias current, offset current, and offset voltage. The low harmonic distortion and low noise make the TL071 series ideally suited as amplifiers for high-fidelity and audio pre-amplifier applications. Each amplifier features JFET-inputs (for high input impedance) coupled with bipolar output stages all integrated on a single monolithic chip.

Device types with an "M" suffix are characterized for operation over the full military temperature range of -55°C to 125°C , those with an "I" suffix are characterized for operation from -25°C to 85°C , and those with a "C" suffix are characterized for operation from 0°C to 70°C .

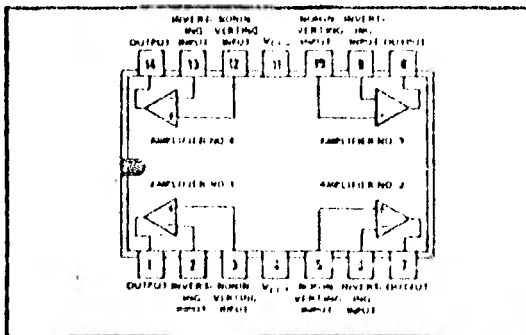
TL071, TL071A, TL071B
JG OR P DUAL-IN-LINE PACKAGE (TOP VIEW) L PLUG-IN PACKAGE (TOP VIEW)



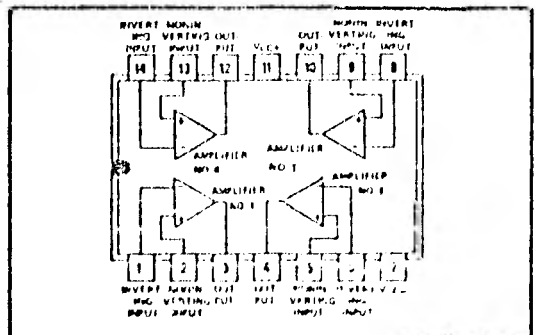
TL072, TL072A, TL072B
JG OR P DUAL-IN-LINE PACKAGE (TOP VIEW) L PLUG-IN PACKAGE (TOP VIEW)



TL074, TL074A, TL074B
J OR N DUAL-IN-LINE PACKAGE (TOP VIEW)



TL075, TL075A, TL075B
J OR N DUAL-IN-LINE PACKAGE (TOP VIEW)



CD4047B Types

COS/MOS Low-Power Monostable/Astable Multivibrator

High Voltage Types (20-Volt Rating)

The RCA-CD4047B consists of a gateable astable multivibrator with logic techniques incorporated to permit positive or negative edge-triggered monostable multivibrator action with retriggering and external counting options.

Inputs include +TRIGGER, -TRIGGER, ASTABLE, ASTABLE, RETRIGGER, and EXTERNAL RESET. Buffered outputs are Q, \bar{Q} , and OSCILLATOR. In all modes of operation, an external capacitor must be connected between C-Timing and RC-Common terminals, and an external resistor must be connected between the R-Timing and RC-Common terminals.

Astable operation is enabled by a high level on the ASTABLE input. The period of the square wave at the Q and \bar{Q} Outputs in this mode of operation is a function of the external components employed. "True" input pulses on the ASTABLE input or "Complement" pulses on the \bar{A} STABLE input allow the circuit to be used as a gateable multivibrator. The OSCILLATOR output period will be half of the Q terminal output in the astable mode. However, a 50% duty cycle is not guaranteed at this output.

In the monostable mode, positive-edge triggering is accomplished by application of a leading-edge pulse to the +TRIGGER input and a low level to the -TRIGGER input. For negative-edge triggering, a trailing-edge pulse is applied to the -TRIGGER and a high level is applied to the +TRIGGER. Input pulses may be of any duration relative to the output pulse. The multivibrator can be retriggered (on the leading edge only) by applying a common pulse to both the RETRIGGER and +TRIGGER inputs. In this mode the output pulse remains high as long as the input pulse period is shorter than the period determined by the RC components.

An external countdown option can be implemented by coupling "Q" to an external "N" counter and resetting the counter with the trigger pulse. The counter output pulse is fed back to the ASTABLE input and has a duration equal to N times the period of the multivibrator.

A high level on the EXTERNAL RESET input assures no output pulse during an "ON" power condition. This input can also be activated to terminate the output pulse at any time. For monostable operation, whenever VDD is applied, an internal power-on reset circuit will clock the Q output low within one output period (t_{Q1}).

Preliminary Data

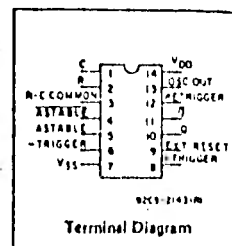
Features:

- Low power consumption: special COS/MOS oscillator configuration
- Monostable (one-shot) or astable (free-running) operation
- True and complemented buffered outputs
- Only one external R and C required
- Buffered inputs
- 100% tested for quiescent current at 20 V
- Standardized, symmetrical output characteristics
- 5-V, 10-V, and 15-V parametric ratings
- Meets all requirements of JEDEC Tentative Standard No. 13A, "Standard Specifications for Description of 'B' Series CMOS Devices"

Monostable Multivibrator Features:

- Internal power-on reset circuit
- Positive- or negative-edge trigger
- Output pulse width independent of trigger pulse duration
- Retriggerable option for pulse width expansion
- Internal power-on reset circuit
- Long pulse widths possible using small RC components by means of external counter provision

The CD4047B-Series types are supplied in 14-lead hermetic dual-in-line ceramic packages (D and F suffixes), 14-lead dual-in-line plastic packages (E suffix), and in chip form (H suffix).



- Fast recovery time essentially independent of pulse width
- Pulse-width accuracy maintained at duty cycles approaching 100%

Astable Multivibrator Features:

- Free-running or gateable operating modes
- 50% duty cycle
- Oscillator output available
- Good astable frequency stability:
 - Frequency deviation:
 - = $12\% + 0.03\%/^{\circ}\text{C}$ @ 100 kHz
 - = $\pm 0.5\% + 0.015\%/^{\circ}\text{C}$ @ 10 kHz
- (circuit "trimmed" to frequency VDD = 10 V $\pm 10\%$)

Applications:

Digital equipment where low-power dissipation and/or high noise immunity are primary design requirements:

- Envelope detection
- Frequency multiplication
- Frequency division
- Frequency discriminators
- Timing circuits
- Time-delay applications

RECOMMENDED OPERATING CONDITIONS

For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC	LIMITS		UNITS
	MIN.	MAX.	
Supply-Voltage Range (For $T_A =$ Full Package-Temperature Range)	3	18	V

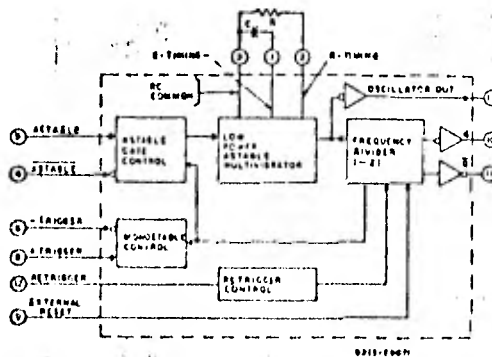


Fig. 1 - CD4047B logic block diagram.

CD4066B Types

COS/MOS Quad Bilateral Switch

For Transmission or Multiplexing of Analog or Digital Signals

High-Voltage Types (20-Volt Rating)

The RCA CD4066B is a quad bilateral switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with RCA CD4016B, but exhibits a much lower on-state resistance. In addition, the on-state resistance is relatively constant over the full input-signal range.

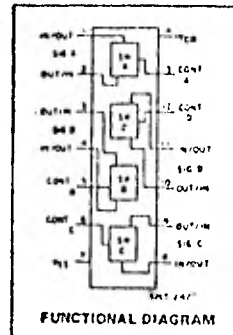
The CD4066B consists of four independent bilateral switches. A single control signal is required per switch. Both the p and the n device in a given switch are biased on or off simultaneously by the control signal. As shown in Fig. 1, the well of the n-channel device on each switch is either tied to the input when the switch is on or to V_{SS} when the switch is off. This configuration eliminates the variation of the switch transistor threshold voltage with input signal, and thus keeps the on-state resistance low over the full operating-signal range.

The advantages over single-channel switches include peak input-signal voltage swings equal to the full supply voltage, and more constant on-state impedance over the input-signal range. For sample-and-hold applications, however, the CD4016B is recommended.

The CD4066B is available in 14-lead ceramic dual-in-line packages (D and F suffixes), 14-lead plastic dual-in-line packages (E suffix), and in chip form (H suffix).

Features:

- 15-V digital or ± 7.5 -V peak-to-peak switching
- 125 Ω typical on-state resistance for 15-V operation
- Switch on-state resistance matched to within 5 Ω over 15-V signal-input range
- On-state resistance flat over full peak-to-peak signal range
- High on/off output-voltage ratio: 80 dB typ. @ f_{in} = 10 kHz, R_L = 1 k Ω
- High degree of linearity: <0.5% distortion typ. @ f_{in} = 1 kHz, V_{in} = 5 V_{pp}, V_{DD} - V_{SS} > 10 V, R_L = 10 k Ω
- Extremely low off-state switch leakage resulting in very low offset current and high effective off-state resistance: 10 pA typ. @ V_{DD} - V_{SS} = 10 V, T_A = 25°C
- Extremely high control input impedance (control circuit isolated from signal circuit): 10¹² Ω typ.
- Low crosstalk between switches: -50 dB typ. @ f_{in} = 8 MHz, R_L = 1 k Ω
- Matched control-input to signal-output capacitance: Reduces output signal transients
- Frequency response, switch on = 40 MHz (typ.)
- 100% tested for quiescent current at 20 V
- 5-V, 10-V, and 15-V parametric ratings
- Meets all requirements of JEDEC Tentative Standard No. 13A, "Standard Specifications for Description of "B" Series CMOS Devices"



Applications:

- Analog signal switching/multiplexing
 - Signal gating
 - Modulator
 - Squelch control
 - Demodulator
 - Chopper
 - Commutating switch
- Digital signal switching/Multiplexing
- Transmission-gate logic implementation
- Analog-to-digital & digital-to-analog conversion
- Digital control of frequency, impedance, phase, and analog-signal gain

MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY VOLTAGE RANGE (V _{DD}) (Voltages referenced to V _{SS} Terminal)	-0.5 to +20 V
INPUT VOLTAGE RANGE, ALL INPUTS	-0.5 to V _{DD} + 0.5 V
DC INPUT CURRENT, ANY ONE INPUT	±10 mA
POWER DISSIPATION PER PACKAGE (P _D)	800 mW
For T _A = -40 to +60°C (PACKAGE TYPE E)	Derate Linearly at 12 mW/°C to 100 mW
For T _A = +60 to +85°C (PACKAGE TYPE F)	100 mW
For T _A = -55 to +100°C (PACKAGE TYPES D, F)	Derate Linearly at 17 mW/°C to 200 mW
For T _A = +100 to +125°C (PACKAGE TYPES D, F)	
DEVICE DISSIPATION PER OUTPUT TRANSISTOR	100 mW
FOR T _A = FULL PACKAGE-TEMPERATURE RANGE (All Package Types)	
OPERATING TEMPERATURE RANGE (T _A)	
PACKAGE TYPES D, F, H	-55 to +125°C
PACKAGE TYPE E	-40 to +85°C
STORAGE TEMPERATURE RANGE (T _{stg})	-65 to +150°C
LEAD TEMPERATURE (DURING SOLDERING): As distance 1/16 ± 1/32 inch (1.59 ± 0.79 mm) from case for 10 pins	+260°C

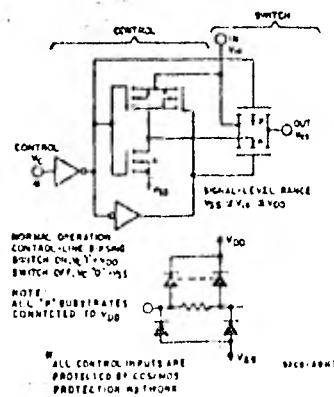


Fig. 1 - Schematic diagram of 1 of 4 identical switches and its associated control circuitry.

RECOMMENDED OPERATING CONDITIONS

For maximum reliability, normal operating condition should be selected so that operation is always within the following ranges:

CHARACTERISTIC	LIMITS		UNITS
	Min.	Max.	
Supply-Voltage Range (For T _A = Full Package-Temperature Range)	3	18	V

HIT SF0021

FET CANAL "N" PARA VHF/UHF

Símbolo	Mínimo	Típico	Máximo	Unidad
V_{GS}	25			Volts
V_{DS} con I_D	25		60	Volts
I_D less	0.0		20	mA
I_{DSS}			1.0	μ A
$ y_{fs} $	4000		8000	μ mhos
$R_{DS(on)}$		3500		μ mhos
NF		4.0		dB

TO-92 (E)

**HIT SF1035**

FET CANAL "P" (RF)

Símbolo	Mínimo	Típico	Máximo	Unidad
V_{GS}	40			Volts
V_{DS} con I_D	40		20	Volts
I_D I_{DSS}	0.5		14	mA
$ y_{fs} $	600		10	μ A
			6000	μ mhos



TO-92 (F)

Dual Tracking Voltage Regulators

4194

GENERAL DESCRIPTION

The IIM4194 and RC4194 are dual polarity tracking regulators designed to provide balanced or unbalanced positive and negative output voltages at currents to 200mA. A single external resistor adjustment can be used to change both outputs between the limits of $\pm 50mV$ and $\pm 42V$.

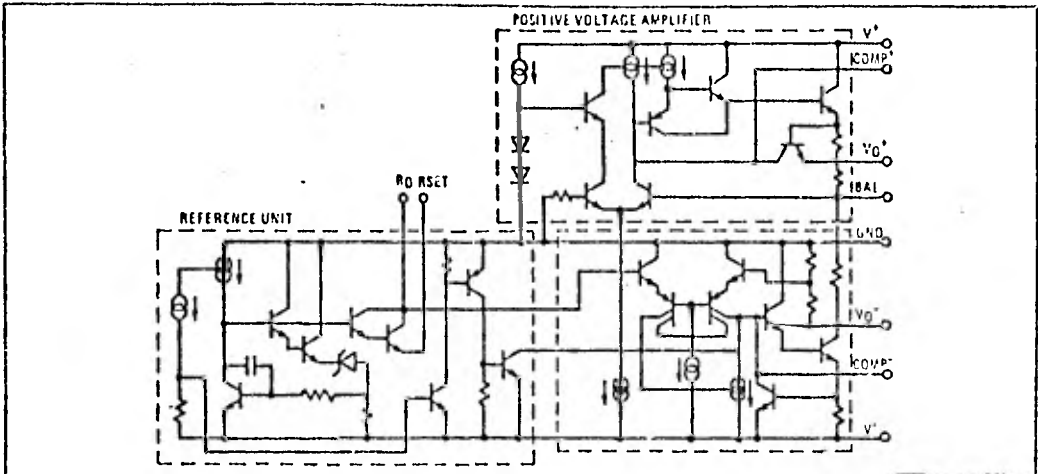
These devices are designed for local "on-card" regulation, eliminating distribution problems associated with single-point regulation. To simplify application the regulators require a minimum number of external parts.

The device is available in two package types to accommodate various power requirements. The TK (TO-66) power package can dissipate up to 3W at $T_A = 25^\circ C$. The D 14-pin dual in-line will dissipate up to 900mW.

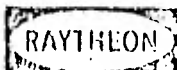
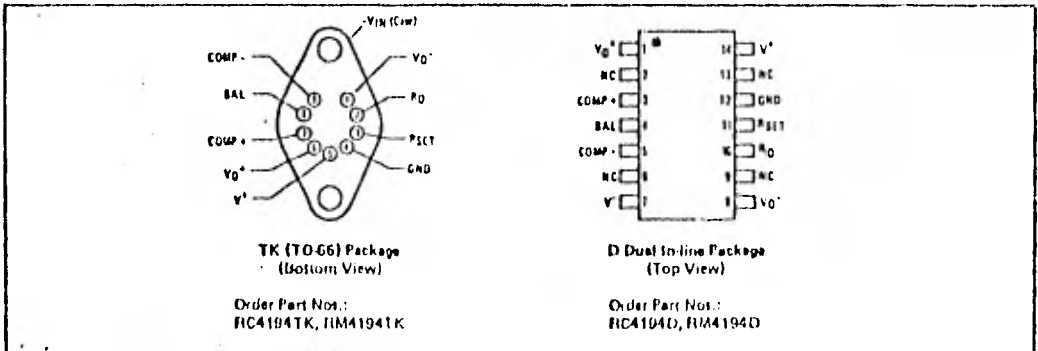
DESIGN FEATURES

- Simultaneously Adjustable Outputs With One Resistor to $\pm 42V$
- Load Current $\pm 200mA$ with 0.2% Load Regulation
- Internal Thermal Shutdown at $T_I = 175^\circ C$
- External Balance for $\pm V_O$ Unbalancing
- 3W Power Dissipation

SCHEMATIC DIAGRAM



CONNECTION INFORMATION



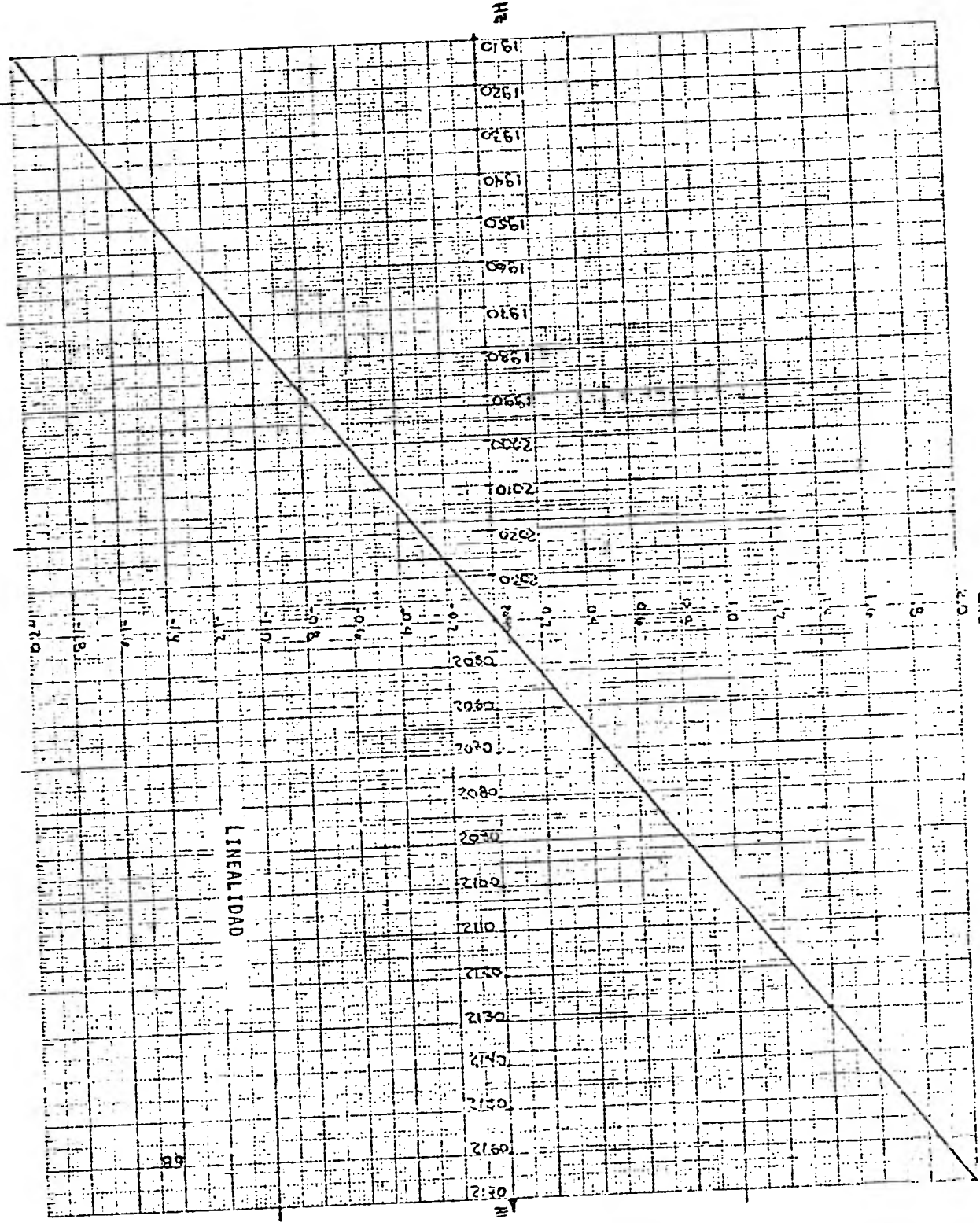
CAPITULO IV

RESULTADOS

El presente capítulo muestra los resultados de las pruebas realizadas al diseño propuesto, que en lo que sigue se designa como SISMEX modelo DS-2.

La primera parte de este capítulo muestra las curvas y/o gráficas obtenidas a partir de las pruebas, con lo que se pretende fundamentar el resumen de características que aparecen en la hoja de especificaciones que se da posteriormente.

La segunda parte muestra el diagrama eléctrico completo del DS-2 para el canal de subportador de 2040 Hz (con los valores utilizados para las componentes, así como los circuitos integrados), junto con la hoja de características eléctricas. También se proporciona el procedimiento de ajuste del circuito.

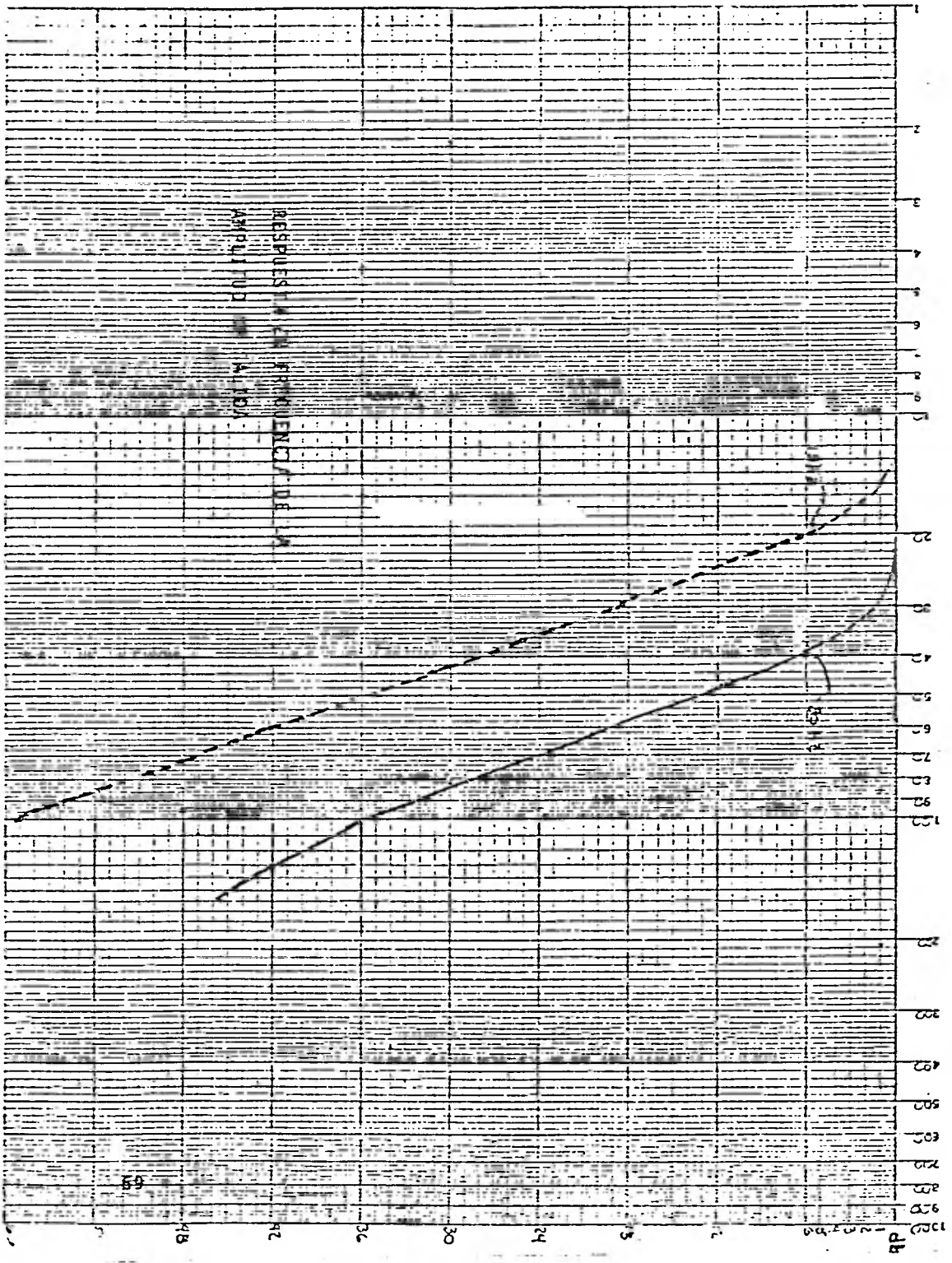


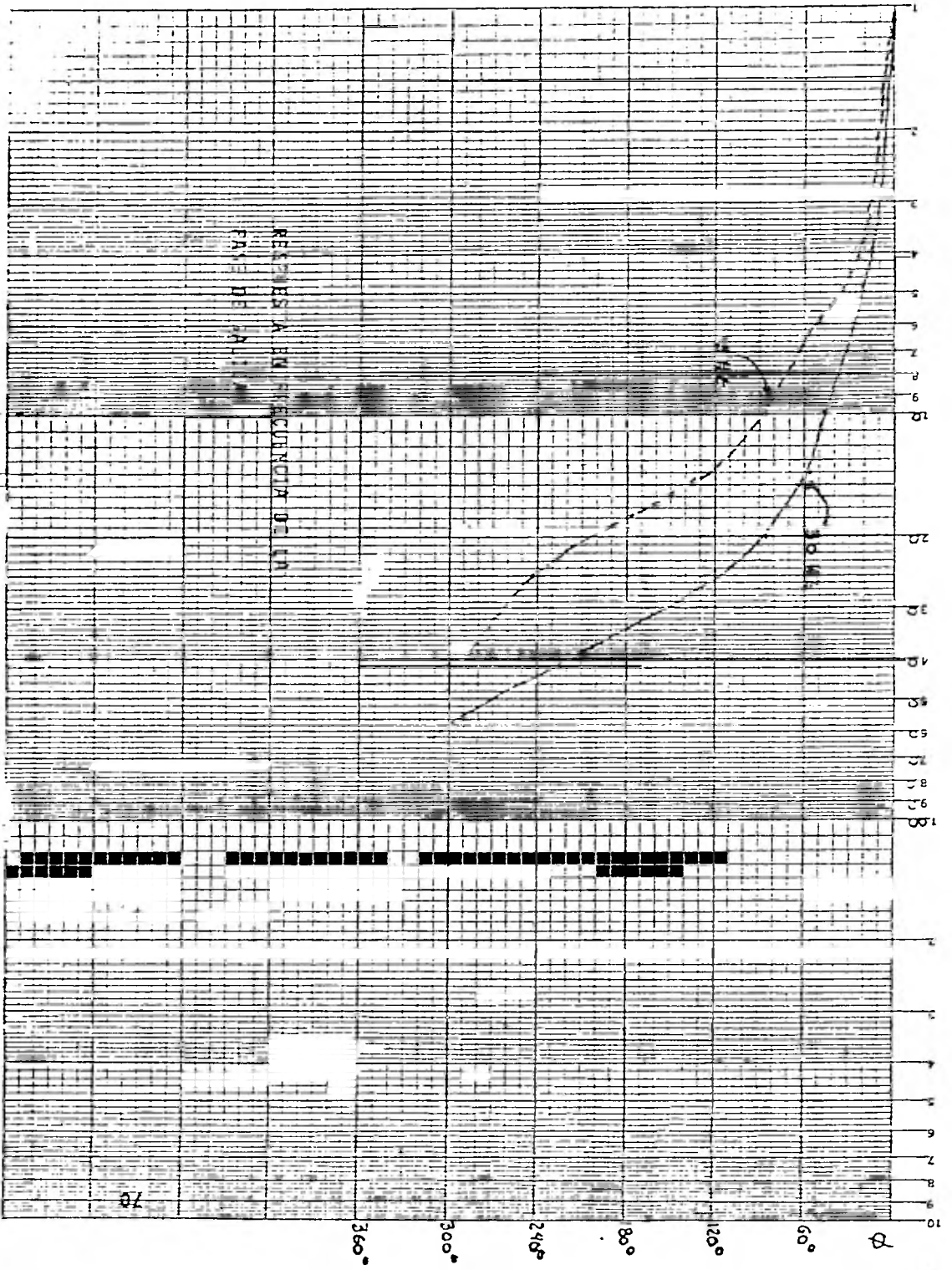
LINEALIDAD

Hr

Hr

89





Eneldo del Anestible (2010 H 2)
Ms.

4903

4883

4863

4843

Volts 80 90 100 110 120 130 140 150 160 170 180 190 200

Alimentacion

SENSIBILIDAD DEL MONOSTABLE A LA ALIMENTACION

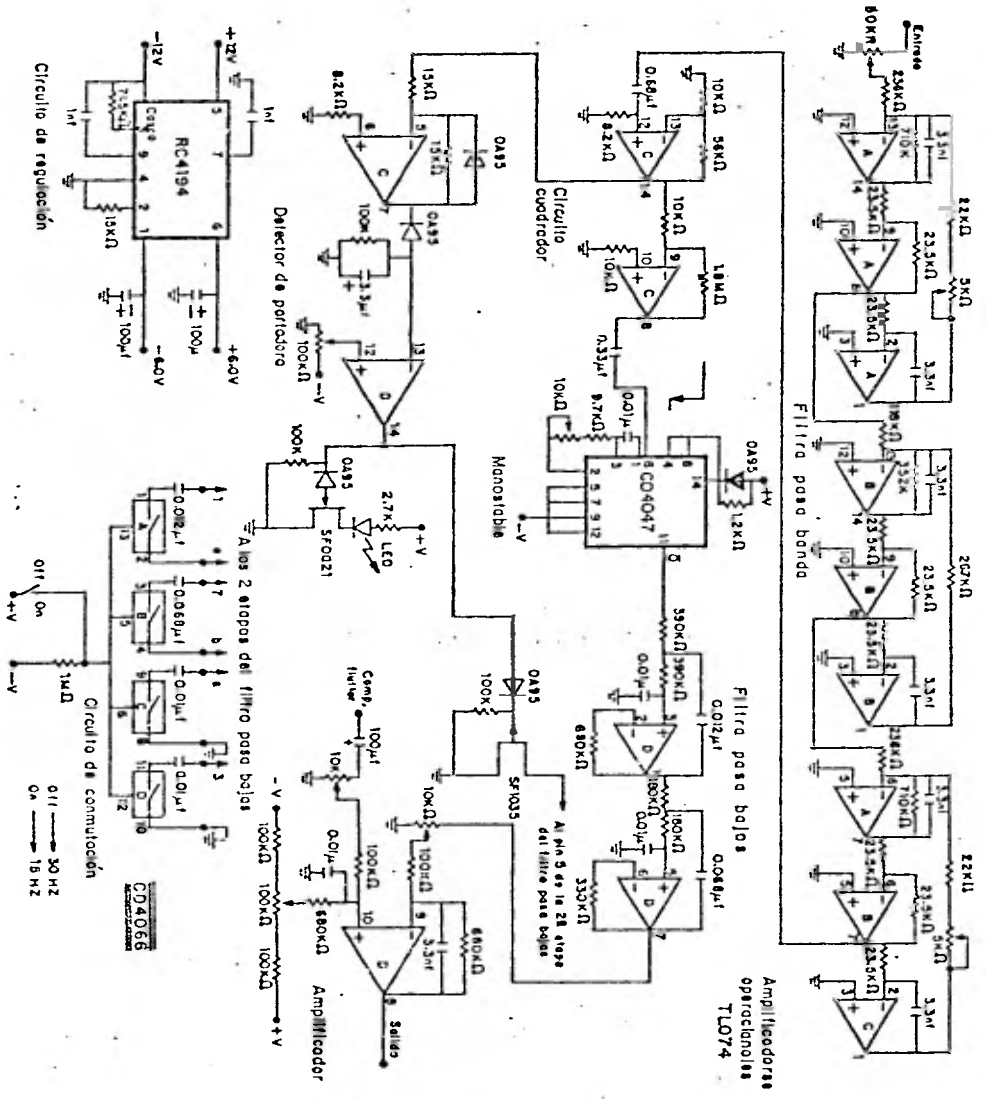


DIAGRAMA ELECTRICO DEL DEMODULADOR
PROPUESTO DS-2 .

Características eléctricas

(temperatura ambiente)

Nivel de entrada:	mínimo 25 mVp-p máxima 3.5 Vp-p
Impedancia de entrada:	50 000 ohms
Filtro de entrada:	al menos 22 db de atenuación en los límites de los canales adyacentes.
Nivel de salida:	Nominal ± 2.0 volts para ± 125 Hz protección para cortos circuitos.
Impedancia de salida:	menor de 150 ohms
Filtro de salida:	0 - 30 Hz - db (0 - 15 Hz - db) es posible cambiar la frecuencia de 30 Hz a 15 Hz.
Rango dinámico:	56 db de 0-30Hz 60 db de 0-15 Hz
Nivel del ruido de salida (rms):	0.125% para plena escala
Linealidad:	0.3%
Estabilidad a la alimentación:	100 PPM/Volts
Estabilidad a la temperatura:	90 PPM/ $^{\circ}$ C
Ajustes:	Señal de entrada Sintonía del filtro de entrada mínimo nivel de entrada utilizable Ciclo de trabajo del monoestable Vdc a la salida Ganancia de salida
Compensaciones:	entrada para compensar "flutter"

Monitores:	Indicación visual cuando el nivel de portadora disminuye del mínimo utilizable
Alimentación:	$\pm 9.5V - \pm 15 V$ a 35ma
Rango de temperatura:	0°C a 70°C

Procedimiento de Ajuste

1. Se alimenta el circuito con ± 12.0 volts.

P1 se mueve hasta su extremo superior.

2. Se aplica a la entrada una señal de 1 Vp-p de frecuencia igual a 2000 Hz, se observa con un osciloscopio la salida de la primera etapa de filtrado, se ajusta con el potenciómetro P2 para que esta salida sea máxima.

3. Igual que en 2 pero ahora la frecuencia de la señal es de 2041 Hz, y se observa la salida de la última etapa de filtrado, ajustando con P3 para que sea máxima.

4. Ahora se aplica una señal de 1 Vp-p y frecuencia de 2040 Hz. Observe el punto D con un frecuencímetro variando P4 hasta que se obtenga una frecuencia de 2040 Hz, con ciclo de trabajo del 50%.

5. Con la misma señal de entrada del inciso 4 y con la entrada para la compensación de flutter aterrizada, varíe P6, hasta que se produzca a la salida del demodulador un voltaje de D.C. de cero volts.

6. Con una señal de entrada de la misma amplitud que las anteriores pero con frecuencia igual a $2040 + 125$ Hz, ajuste el potenciómetro P5 para obtenerla a la salida $+ 1.0$

volts de D.C. al cambiar la frecuencia a 2040-125 Hz, se debe obtener a la salida -1.0 volts de D.C.

CAPITULO V

CONCLUSIONES

1o. Es posible obtener por medio de el nuevo demodulador una información con un nivel de ruido menor que la décima parte del obtenido con los demoduladores anteriores. Esto cumple con los requisitos impuestos al decidir la modernización de SISMEX, empezando precisamente por el circuito demodulador.

2º La solución desarrollada lleva a cabo su propósito con las siguientes características:

- a) costo moderado
- b) Compatibilidad con el sistema existente en el
P C R
- c) Facilidad en el ajuste
- d) disponibilidad comercial para los componentes.

Esto hace pensar en una integración inmediata de el diseño en el equipo de procesamiento del P C R

3° Por último, la experiencia obtenida durante el desarrollo del trabajo, muestra que otras de las fuentes importantes del ruido que deteriora la calidad de la información es el efecto del "flutter" en el proceso de grabación magnética.

Actualmente se trabaja a fin de sustituir el tipo de grabación de forma analógica a una forma digital, con lo que el problema del "flutter" se reduciría a niveles mínimos.

A continuación aparece una tabla comparativa de las especificaciones dadas por los fabricantes de algunos otros demoduladores comerciales.

TABLA comparativa II

Característica	Modelo 11-20 Ano 75	Modelo 11-1 Ano 74	Modelo 11-2 Ano 73	Modelo 11-1 Ano 72	Modelo 11-2 Ano 71	Modelo 11-2 Ano 70
Frecuencia de entrada (ohm)	6500	1200	1700	16000	6000	5000
Filtro de entrada de atenuación para los extremos de la banda (db)	ND	20	50	20	18	22
Nivel de salida para 125 Hz (volts)	1.0	2.5	2.0	1.0	1.0	2.0
Impedancia de salida (ohm)	100	100	100	2	75	100
Filtro de salida para 125 Hz (db)	50	25	ND	30	60	35 (15)
Nivel del ruido de salida rms (db)	ND	-0.1	0.05	0.1	1.2	0.125
Rango dinámico (db)	50	60	43	ND	35	50 (60)
Linealidad (db)	0.3	0.3	0.2	0.25	0.25	0.3
Estabilidad a la temperatura (ppm/°C)	ND	50	250	50	350	50
Estabilidad a la iluminación (ppm/v)	ND	50	ND	325	2000	100
Voltaje de alimentación (V rms)	10 a 15	10 a 11	12	12 a 15	12	9.5 a 15
Consumo de potencia (W)	36	5	10	10	50	39
Consumo de corriente (mA DC)	0 a 70	0 a 70	ND	10 a 50	0 a 50	0 a 70
Mensuras	1- portadora	1- portadora 2- oscilación frec. central	1 nivel de salida	1- portadora 2- nivel de salida	1- portadora	1- portadora
NOTAS	Las anteriores características fueron tomadas de las hojas de especificaciones de los dispositivos fabricantes. Los niveles mostrados son los nominales, pueden ser ajustados.					

A P E N D I C E

FLUTTER

La información de los radio enlaces, es decir, los múltiplex de c/estación, se graban en cinta magnética en forma analógica.

Cuando es necesario, esta información es recuperada por la máquina reproductora y pasado el múltiplex a los bancos demoduladores para obtener así las señales sísmicas. Sin embargo, esta salida demodulada aparece con variaciones en amplitud no producidas por la información del transductor (sismómetro, acelerómetro) sino provocadas por el efecto de flutter que se origina en el momento de la grabación antes mencionada.

El "flutter" es debido a cambios en la velocidad con la que la cinta magnética es pasada por la cabeza de grabación, esto provoca una variación en la frecuencia de las señales que están moduladas en frecuencia por lo que ambas variaciones en frecuencia se suman.

Una de las maneras en que se resuelve este problema es el siguiente: se graba un tono constante en una de las pistas de la cinta el cual también es afectado por el flutter, en el momento de la reproducción este tono se demodula, obteniéndose un voltaje proporcional al cambio de velocidad de la cinta.

Este voltaje es alimentado a la entrada compensadora de flutter que poseen los demoduladores y es restada de la información sísmica.

THE PHASE LOCKED LOOP IC AS A COMMUNICATION SYSTEM BUILDING BLOCK

INTRODUCTION

The phase locked loop has been found to be a useful element in many types of communication systems. It is used in two fundamentally different ways: (1) as a demodulator, where it is used to follow phase or frequency modulation and (2) to track a carrier or synchronizing signal which may vary in frequency with time.

When operating as a demodulator, the phase locked loop may be thought of as a matched filter operating as a coherent detector. When used to track a carrier, it may be thought of as a narrow-band filter for removing noise from a signal.

Recently, a phase locked loop has been built on a monolithic integrated circuit, incorporating the basic elements necessary for operation: a double balanced phase detector and a highly linear voltage controlled oscillator, the frequency of which can be varied with either a resistor or capacitor.

BASIC PHASE LOCK LOOP OPERATION

Figure 1 shows the basic blocks of a phase locked loop. The input signal e_i is a sinusoid of arbitrary frequency, while the VCO output signal, e_o , is a sinusoid of the same frequency as the input but of arbitrary phase. If

$$e_i = \sqrt{2} E_i [\sin \omega_0 t + \theta_1(t)] \quad (1)$$

$$e_o = \sqrt{2} E_o [\sin \omega_0 t + \theta_2(t)] \quad (2)$$

the output of the multiplier (phase detector) is

$$\begin{aligned} e_d &= e_i \cdot e_o = 2E_i E_o \sin[\omega_0 t + \theta_1(t)] \cdot \\ &\quad \cos[\omega_0 t + \theta_2(t)] \\ &= E_i E_o \sin[\theta_1(t) - \theta_2(t)] \\ &\quad + \sin[2\omega_0 t + \theta_1(t) + \theta_2(t)] \end{aligned} \quad (3)$$

the low pass filter of the loop removes the ac components of the multiplier output; the dc term is seen to be a function of the phase angle between the VCO and the input signal.

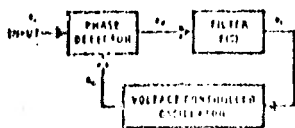


FIGURE 1. Basic Phase Locked Loop

The output of the VCO is related to its input control voltage by

$$\dot{\theta}_2(t) = K_o e_f \quad (4)$$

for $e_f = 0$, let $\theta_2 = \omega\theta$, then

$$\theta_2(t) = \int e_f(t) dt \quad (5)$$

It can be seen that the action of the VCO is that of an integrator in the feedback loop when the phase locked loop is considered in servo theory.

A better understanding of the operation of the loop may be obtained by considering that initially, the loop is not in lock, but that the frequency of the input signal e_i and VCO e_o are very close in frequency. Under these conditions e_d will be a beat note, the frequency of which is equal to the frequency difference of e_o and e_i . This signal is also applied to the VCO input, since it is low enough to pass through the filter. The instantaneous frequency of the VCO is therefore changing and at some point in time, if the VCO frequency equals the input frequency, lock will result. At this instant, e_f will assume a level sufficient to hold the VCO frequency in lock with the input frequency. If the tuning of the VCO is changed (such as by varying the value of the tuning capacitor) the frequency output of the VCO will attempt to change; however, this will result in an instantaneous change in phase angle between e_i and e_o , resulting in a change in the dc level of e_d , which will act to maintain frequency lock; no average frequency change will result.

Similarly, if e_i changes frequency, an instantaneous change will result in a phase change between e_i and e_o and hence a dc level change in e_d . This level shift will change the frequency of the VCO to maintain lock.

The amount of phase error resulting from a given frequency shift can be found by knowing the "dc" loop gain of the system. Considering the phase detector to have a transfer function:

$$E_d = K_D(\theta_1 - \theta_2)$$

and the voltage controlled oscillator to have a transfer function:

$$\dot{\theta}_2 = K_o e_f \quad (6)$$

used as an FM demodulator, pull-in time and hold-in range. There are two conflicting requirements that will have an effect on loop bandwidth:

- Loop bandwidth must be as narrow as possible to minimize output phase jitter due to external noise.
- The loop bandwidth should be made as large as possible to minimize transient error due to signal modulation, output jitter due to internal oscillator (VCO) noise, and to obtain best tracking and acquisition properties.

These two principles are in direct opposition and, depending on what it is that the loop is to accomplish, an optimum solution will lie somewhere between the two extremes.

If the phase locked loop is to be used to demodulate frequency modulation, the design should proceed with the criterion of b above. It is necessary to provide sufficient loop bandwidth to accommodate the expected modulation. It must be remembered that at all times, the loop must remain in lock, (peak phase error less than 90°), even under extremes of modulation, such as peaks or step changes in frequency.

For the case of sinusoidal frequency modulation, the peak phase error as a function of frequency deviation and damping factor is shown in Figure 6.

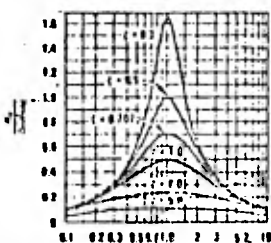


FIGURE 6. Steady-State Peak Phase Error Due to Sinusoidal FM (High-Gain, Second-Order Loop.)

It can be seen that the maximum phase error occurs when the modulating frequency ω_m equals the loop natural frequency ω_n if the loop has been designed with a damping factor of .707; the peak phase error (in radians) will be $.71 \Delta\omega/\omega_n$ ($\Delta\omega$ = frequency deviation). From this plot, it is possible to choose ω_n for a given deviation and modulation frequency.

If the loop is to demodulate frequency shift keying (FSK), it must follow step changes in frequency. The filter components must then be chosen in accordance with the transient phase error shown in Figure 7. It must be remembered that the loop filter must be wide enough so the loop will not lose lock when a step change in frequency occurs; the greater the frequency step, the wider the loop filter must be to maintain lock.

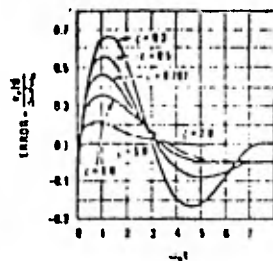


FIGURE 7. Transient Phase Error $\theta_e(t)$ Due to a Step in Frequency $\Delta\omega$. (Steady-State Velocity Error, $\Delta\omega/K_V$, Neglected.)

There is some frequency-step limit below which the loop does not skip cycles, but remains in lock, called the "pull-out frequency" ω_{po} . Viterbi has analyzed this and his results are shown in Figure 8, which plots normalized pull out frequency for various damping factors for high gain second order loops. Peak phase errors for other types of input signals are shown in Figures 8 and 9.

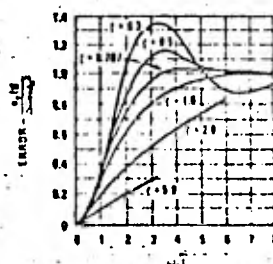


FIGURE 8. Transient Phase Error $\theta_e(t)$ Due to a Ramp in Frequency $\Delta\omega$. (Steady-State Acceleration Error, $\Delta\omega/\omega_n^2$, included. Velocity Error, $\Delta\omega/K_V$, Neglected)

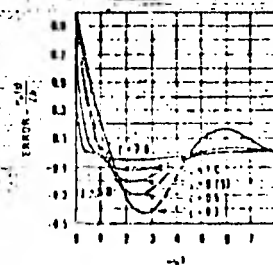


FIGURE 9. Phase Error $\theta_e(t)$ Due to a Step in Phase $\Delta\theta$.

In designing loops to track a carrier or synchronizing signal, it is desirable to make the loop bandwidth narrow so that phase error due to external noise will be small. However, it is necessary to make the loop bandwidth wide enough so that any frequency jitter on the input signal will be followed.

With the addition of a damping resistor R_2 as shown in Figure 3, it is possible to choose bandwidth, damping factor and loop gain independently; the transfer function of this filter is

$$\frac{e_d}{e_i} = \frac{s\tau_2 + 1}{s(\tau_1 + \tau_2)} \quad (17)$$

the loop transfer function becomes:

$$\frac{O_2(s)}{O_1(s)} = \frac{K_o K_D (s\tau_2 + 1) (\tau_1 + \tau_2)}{s^2 + s(1 + K_o K_D \tau_2) / (\tau_1 + \tau_2) + K_o K_D / (\tau_1 + \tau_2)} \quad (18)$$

the loop natural frequency is

$$\omega_n = \left[\frac{K_o K_D}{\tau_1 + \tau_2} \right]^{1/2} \quad (19)$$

while the damping factor becomes

$$\delta = \frac{1}{2} \left[\frac{K_o K_D}{\tau_1 + \tau_2} \right]^{1/2} \left[\tau_2 + \frac{1}{K_o K_D} \right] \quad (20)$$

$$\approx \frac{\omega_n \tau_2}{2} \quad (21)$$

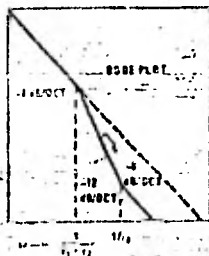
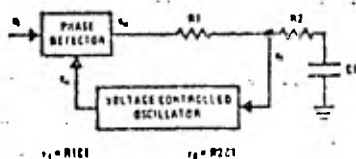


FIGURE 3. Phase Locked Loop with Damping Resistor Added

In practice, for a fixed loop gain $K_o K_D$, the natural frequency of the loop may be chosen and will be dependent mainly on τ_1 , since $\tau_2 \ll \tau_1$ in most cases. Then, according to (21), damping may be determined by τ_2 and for all practical purposes, will be an independent adjustment. These equations are plotted in Figures 4 and 5 and may be used for design purposes.

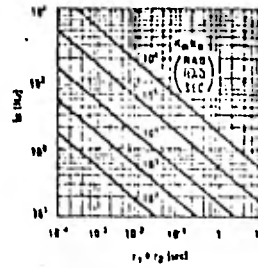


FIGURE 4. Filter Time Constant vs Natural Frequency

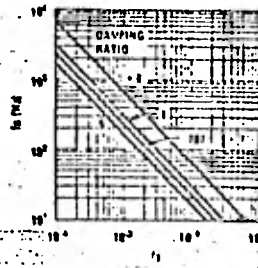


FIGURE 5. Damping Time Constant vs Natural Frequency

DESIGN CONSIDERATIONS

Considering the above discussion, there are really two primary considerations in designing a phase locked loop. The use to which the loop is to be put will affect the design criterion of the loop components. The two primary factors to consider are:

1. Loop gain. As pointed out previously, this affects the phase error between the input signal and the voltage controlled oscillator for a given frequency shift of the input signal. It also determines the "hold in range" of the loop providing no components of the loop go into limiting or saturation. This is because the loop will remain in lock as long as the phase difference between the input and the VCO is less than $\pm 90^\circ$. The higher the loop gain, the further the input can change in frequency before the 90° phase error is reached. The hold in range is

$$\Delta\omega_H \approx \pm K_o K_D \quad (22)$$

(providing saturation or limiting does not occur).

2. Natural Frequency. The bandwidth of the loop is determined by the filter components R_1 , τ_1 and C_1 and the loop gain. Since the loop gain is normally selected by the criterion in 1. above, the filter components are used to select the bandwidth. The selection of loop bandwidth may be governed by several things: noise bandwidth, modulation rates if the loop is to be

or taking the Laplace transform

$$\theta_2(s) = \frac{K_o C_1}{s} \tag{7}$$

the phase of the VCO output will be proportional to the integral of the control voltage.

Combining these equations:

$$\frac{\theta_2(s)}{\theta_1(s)} = \frac{K_o K_D F(s)}{s + K_o K_D F(s)} \tag{8}$$

$$\frac{\theta_1(s) - \theta_2(s)}{\theta_1(s)} = \frac{s}{s + K_o K_D F(s)} \tag{9}$$

Application of the final value theorem of Laplace transforms yields

$$\lim_{t \rightarrow \infty} \theta_1(s) - \theta_2(s) = \lim_{s \rightarrow 0} \frac{s^2 \theta_1(s)}{s + K_o K_D F(s)} \tag{10}$$

With a step change in phase of the input $\Delta\theta_1$, the Laplace transform of the input is

$$\theta_1(s) = \frac{\Delta\theta_1}{s} \text{ which gives } \theta_o(s) = \theta_1(s) - \theta_2(s)$$

$$\lim_{t \rightarrow \infty} \theta_o(t) = \lim_{s \rightarrow 0} \frac{s \Delta\theta_1}{s + K_o K_D F(s)} = 0 \tag{11}$$

the loop will eventually track out any change of input phase, and there will be no phase error in the steady state solution.

If the input is a step in frequency, of magnitude $\Delta\omega$, the change in input phase will be a ramp:

$$\theta_1(s) = \Delta\omega/s^2$$

substitution of this value θ_1 into (10) results in

$$\lim_{t \rightarrow \infty} \theta_o(t) = \lim_{s \rightarrow 0} \frac{\Delta\omega}{s + K_o K_D F(s)} = \frac{\Delta\omega}{K_o K_D F(0)} \tag{12}$$

this result shows the resulting phase error is dependent on the magnitude of the frequency step and the "dc" loop gain $K_o K_D$, which is also called the velocity error coefficient K_v . It should be noted that the dimensions of $K_o K_D$ are 1/sec. This can also be seen by considering $K_D = \text{volts/radian}$, while $K_o = \text{radians/sec/volt}$. The product is

$$\frac{\text{volts}}{\text{radian}} \times \frac{\text{radians/sec}}{\text{volt}} = \frac{1}{\text{sec}}$$

this can be thought of as the "dc" loop gain. (Note that additional dc gain between the phase detector and the voltage controlled oscillator will increase the loop gain and hence reduce the steady state phase error resulting from a change in frequency of the input.)

THE LOOP FILTER

In working with phase locked loops, it is necessary to consider not only the "dc" performance de-

scribed above, but the "ac" or transient performance which is governed by the components of the loop filter placed between the phase detector and the voltage controlled oscillator. In fact, it is this loop filter that makes the phase locked loop so powerful: only a resistor and capacitor are all that is needed to produce an arbitrarily narrow bandwidth at any selected center frequency.

The simplest filter is a single capacitor, Figure 2, and is used for wide bandwidth applications, such as where wideband data modulation must be followed. The transfer function of the filter is simply:

$$\frac{e_f}{e_d} = \frac{1}{1 + sR_1C_1} \tag{13}$$

substitution into (8) results in

$$\frac{\theta_2(s)}{\theta_1(s)} = \frac{K_o K_D / \tau_1}{s^2 + s/\tau_1 + K_o K_D / \tau_1} \tag{14}$$

$$\tau_1 = R_1 C_1$$

In terms of servo theory, the damping factor and natural frequencies are

$$\omega_n = \left[\frac{K_o K_D}{R_1 C_1} \right]^{1/2} \tag{15}$$

$$\zeta = \left[\frac{1}{2 (R_1 C_1 K_o K_D)} \right]^{1/2} \tag{16}$$

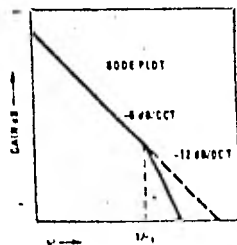
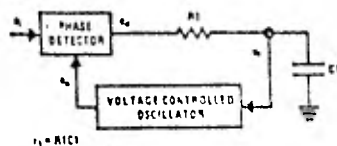


FIGURE 2. Phase Locked Loop with Simple Filter

From this it can be seen that large time constants for $R_1 C_1$ or high loop gain will reduce the damping factor and hence decrease stability. Therefore, if the narrow bandwidth is desired, the damping factor will become very small and instability will result. It is not possible to adjust bandwidth, loop gain, and damping independently with this simple filter.

or taking the Laplace transform

$$\theta_2(s) = \frac{K_o C_f}{s} \quad (7)$$

the phase of the VCO output will be proportional to the integral of the control voltage.

Combining these equations:

$$\frac{\theta_2(s)}{\theta_1(s)} = \frac{K_o K_D F(s)}{s + K_o K_D F(s)} \quad (8)$$

$$\frac{\theta_1(s) - \theta_2(s)}{\theta_1(s)} = \frac{s}{s + K_o K_D F(s)} \quad (9)$$

Application of the final value theorem of Laplace transforms yields

$$\lim_{t \rightarrow \infty} \theta_1(s) - \theta_2(s) = \lim_{s \rightarrow 0} \frac{s^2 \theta_1(s)}{s + K_o K_D F(s)} \quad (10)$$

With a step change in phase of the input $\Delta\theta_1$, the Laplace transform of the input is

$$\theta_1(s) = \frac{\Delta\theta_1}{s} \text{ which gives } \theta_0(s) = \theta_1(s) - \theta_2(s)$$

$$\lim_{t \rightarrow \infty} \theta_0(t) = \lim_{s \rightarrow 0} \frac{s \Delta\theta_1}{s + K_o K_D F(s)} = 0 \quad (11)$$

the loop will eventually track out any change of input phase, and there will be no phase error in the steady state solution.

If the input is a step in frequency, of magnitude $\Delta\omega$, the change in input phase will be a ramp:

$$\theta_1(s) = \Delta\omega/s^2$$

substitution of this value θ_1 into (10) results in

$$\lim_{t \rightarrow \infty} \theta_0(t) = \lim_{s \rightarrow 0} \frac{\Delta\omega}{s + K_o K_D F(s)} = \frac{\Delta\omega}{K_o K_D F(0)} \quad (12)$$

this result shows the resulting phase error is dependent on the magnitude of the frequency step and the "dc" loop gain $K_o K_D$, which is also called the velocity error coefficient K_v . It should be noted that the dimensions of $K_o K_D$ are 1/sec. This can also be seen by considering $K_D = \text{volts/radian}$, while $K_o = \text{radians/sec/volt}$. The product is

$$\frac{\text{volts}}{\text{radian}} \times \frac{\text{radians/sec}}{\text{volt}} = \frac{1}{\text{sec}}$$

this can be thought of as the "dc" loop gain. (Note that additional dc gain between the phase detector and the voltage controlled oscillator will increase the loop gain and hence reduce the steady state phase error resulting from a change in frequency of the input.)

THE LOOP FILTER

In working with phase locked loops, it is necessary to consider not only the "dc" performance de-

scribed above, but the "ac" or transient performance which is governed by the components of the loop filter placed between the phase detector and the voltage controlled oscillator. In fact, it is this loop filter that makes the phase locked loop so powerful: only a resistor and capacitor are all that is needed to produce an arbitrarily narrow bandwidth at any selected center frequency.

The simplest filter is a single capacitor, Figure 2, and is used for wide bandwidth applications, such as where wideband data modulation must be followed. The transfer function of the filter is simply:

$$\frac{e_f}{e_d} = \frac{1}{1 + sR_1C_1} \quad (13)$$

substitution into (8) results in

$$\frac{\theta_2(s)}{\theta_1(s)} = \frac{K_o K_D / \tau_1}{s^2 + s/\tau_1 + K_o K_D / \tau_1} \quad (14)$$

$$\tau_1 = R_1 C_1$$

In terms of servo theory, the damping factor and natural frequencies are

$$\omega_n = \left[\frac{K_o K_D}{R_1 C_1} \right]^{1/2} \quad (15)$$

$$\zeta = \left[\frac{1}{2(R_1 C_1 K_o K_D)} \right]^{1/2} \quad (16)$$

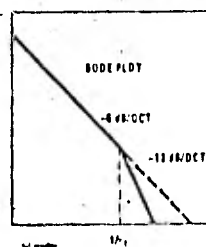
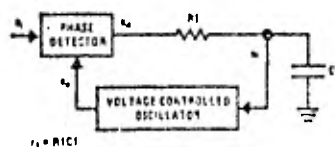


FIGURE 2. Phase Locked Loop with Simple Filter

From this it can be seen that large time constants for $R_1 C_1$ or high loop gain will reduce the damping factor and hence decrease stability. Therefore, if a narrow bandwidth is desired, the damping factor will become very small and instability will result. It is not possible to adjust bandwidth, loop gain, and damping independently with this simple filter.

NOISE PERFORMANCE

Since one of the main uses of phase locked loops is to demodulate or track signals in noise, it is helpful to look at how noise affects the operation of the phase locked loop.

The phase locked loop, as mentioned earlier, may be thought of as a filter with a fixed, adjustable bandwidth. We have seen how to calculate the loop natural frequency ω_n (15), (19), and the damping factor ζ (16), (20). Without going through a derivation, the loop noise bandwidth B_L may be shown to be

$$B_L = \int_0^{\infty} |H(j\omega)|^2 df = \frac{\omega_n}{2} \left[\zeta + \frac{1}{4\zeta} \right] \text{ Hz} \quad (23)$$

for a high gain, second order loop. This equation is plotted in Figure 10. It should be noted that the dimensions of noise bandwidth are cycles per second while the dimensions of ω_n are radians per second.

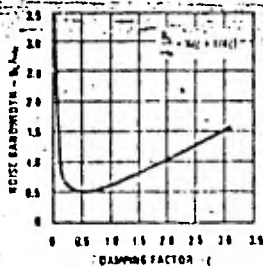


FIGURE 10. Loop Noise Bandwidth [For High-Gain, Second-Order Loop]

Noise threshold is a difficult thing to analyze in a phase locked loop, since we are talking about a statistical quantity. Noise will show up in the input signal as both amplitude and phase modulation. It can be shown that near optimum performance of a phase locked loop can be obtained if a limiter is used ahead of the phase detector, or if the phase detector is allowed to operate in limiting. With the use of a limiter, amplitude modulation of the input signal by noise is removed, and the noise appears as phase modulation. As the input signal-to-noise ratio decreases, the phase jitter of the input signal due to noise increases, and the probability of losing lock due to instantaneous phase excursions will increase. In practice it is nearly impossible to acquire lock if the signal to noise ratio in the loop $(SNR)_L = 0$ dB. In general, $(SNR)_L$ of 16 dB is needed for acquisition. If modulation or transient phase error is present, a higher signal to noise ratio is needed to acquire and hold lock.

A computer simulation performed by Sanneman and Rowbotham has shown the probability of skipping cycles for various loop signal to noise ratios for high gain, second order loops. Their data is shown in Figure 11.

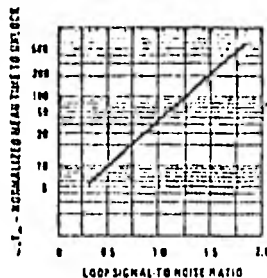


FIGURE 11. Unlock Behavior of High-Gain, Second-Order Loop, $\zeta = 0.707$

When designing the loop filter components, enough bandwidth in the loop must be allowed for instantaneous phase change due to input noise. In the previous section, the filter was selected on the basis that the peak error due to modulation would be less than 90° (so the loop would not lose lock). However, if noise is present, the peak phase error will increase due to the noise. So if the loop is not to lose lock on these noise peaks, the peak allowable error due to modulation must be reduced to something less, on the order of 40° to 50° .

LOCKING

Initially, a loop is unlocked and the VCO is running at some frequency. If a signal is applied to the input, locking may or may not occur depending on several things.

If the signal is within the bandwidth of the loop filter, locking will occur without a beat note being generated or any cycles being skipped. This frequency is given by

$$\Delta\omega_L = \frac{K_0 K_D \tau_2}{\tau_1 + \tau_2} \approx 2\zeta \omega_n \quad (24)$$

If the frequency of the input signal is further away from the VCO frequency, locking may still occur, with a beat note being generated. The greatest frequency that can be pulled in is called the "pull in frequency" and is found from the approximation

$$\Delta\omega_p \approx \sqrt{2} (2\zeta \omega_n K_0 K_D - \omega_n^2)^{1/2} \quad (25)$$

which works well for moderate and high gain loops ($\omega_n/K_0 K_D < .4$).

An approximate expression for pull in time (the time required to achieve lock from sum frequency offset $\Delta\omega$) is given by:

$$T_p \approx \frac{1}{2\zeta \omega_n^2} (\Delta\omega)^2$$

Bibliografía

1. Don Lancaster, *"Active Filter Cookbook"*, Indiana, Howard W. Sams and Co. Inc., 1975
2. G.E. Tobey, J.G. Greeme, *"Amplificadores Operativos"*, México Editorial Diana, 1978.
3. W.D. Gregg, *"Analog and Digital Communication Concepts, Systems, Applications and Services"*, New York, John Wiley and Sons, 1977.
4. H.M. Berlin, *"Desing of Phase Locked Loop Circuits"*, Indiana, Howard W. Sams and Co. Inc., 1978.
5. J.M. Espinosa, G. Legaria, R. Peters, R. Quaas y J. García L., *"Diseño y Construcción de los circuitos electrónicos para un sistema multiplex de una red de telemetría sísmica"*, México 1973.
6. M. Schawartz, *"Information transmission, Modulation and noise"*, Japan, McGraw Hill Kogakusha Ltd., 1970.
7. Kinematics Inc., *"Instruction Manual, model DM-1 discriminator module"*, 1978.
8. H.W. Fox, *Master OP-AMP Applications Handbook"*, Tab Book Inc., 1978
9. P.F. Panter, *"Modulation, Noise and spectral analysis"*, McGraw Hill, 1965.
10. H. Taub, D.L. Schilling, *"Principles of communication Systems"*, Tokyo, McGraw Hill Kogakusha Ltd, 1971.

11. J. Millman, H. Taub, "*Pulse, Digital and switching wave forms*", Tokyo McGraw Hill Book, 1965.
12. F. Langford-Smith, "*Radio designers handbook*", ILJFFE Books Ltd., 1968.
13. J.L. Hilburn, D.E. Johnson, "*Rapid Practical designs of active filters*", John Wiley and Sons, 1975.
14. The American Radio League, "*The radio amateur's Handbook*", 1974.